

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】<http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

16/8 ビット・シングルチップ・マイクロコンピュータ

μ PD78P312A は、 μ PD78312A の内蔵マスク ROM をワン・タイム PROM または EPROM に置き換えた製品です。ワン・タイム PROM 製品は、一度だけ書き込みが可能で、セットの多品種少量生産や早期立ち上げに有効です。また、EPROM 製品は、プログラムの書き込み、再書き込みが可能で、システム評価に最適です。

詳しい機能説明などは次のユーザーズ・マニュアルに記載しております。設計の際には必ずお読みください。

μ PD78312A ユーザーズ・マニュアル：IEM-5086

特 徴

- μ PD78312A コンパチブル
 - ・量産時にはマスク ROM 内蔵の μ PD78312A に置き換え可能
- 内蔵 PROM：8,192×8 ビット
 - ・一度だけ書き込み可能（窓なしワン・タイム PROM 製品）
 - ・紫外線消去，電氣的再書き込み可能（窓付き EPROM 製品）
- PROM プログラミング特性： μ PD27C256A コンパチブル
- QTOP™ マイコン対応

★

備考 QTOP マイコンとは、NEC が提供する「プログラム書き込みから捺印，スクリーニング，ベリファイまでトータル・サポートされたワン・タイム PROM 内蔵シングルチップ・マイコン」の総称です。

オーダー情報

オーダー名称	パッケージ	内部ROM
μ PD78P312ACW	64ピン・プラスチック・シュリンク DIP (750 mil)	ワン・タイム PROM
μ PD78P312AGF-3BE	64ピン・プラスチック QFP (14×20 mm)	〃
μ PD78P312AGQ-36	64ピン・プラスチック QUIP	〃
μ PD78P312AL	68ピン・プラスチック QFJ (□950 mil)	〃
μ PD78P312ADW	64ピン・セラミック窓付きシュリンク DIP (750 mil)	EPROM
μ PD78P312AR	64ピン・セラミック窓付き QUIP	〃

品質水準

標準（一般電子機器用）

品質水準とその応用分野の詳細については当社発行の資料「NEC 半導体デバイスの品質水準」(IEI-620) をご覧ください。

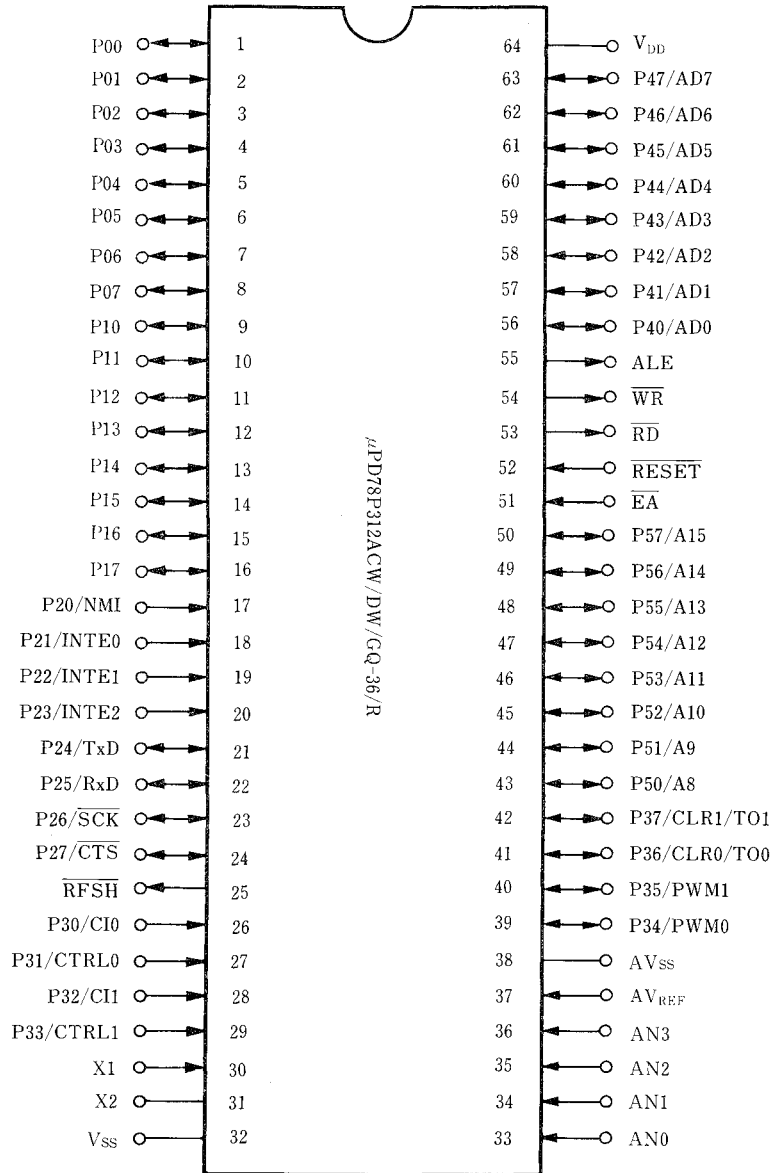
本資料では、ワン・タイム PROM 製品と EPROM 製品の共通する部分を PROM という表記で代表しています。

本資料の内容は、後日変更する場合があります。

端子接続図 (Top View)

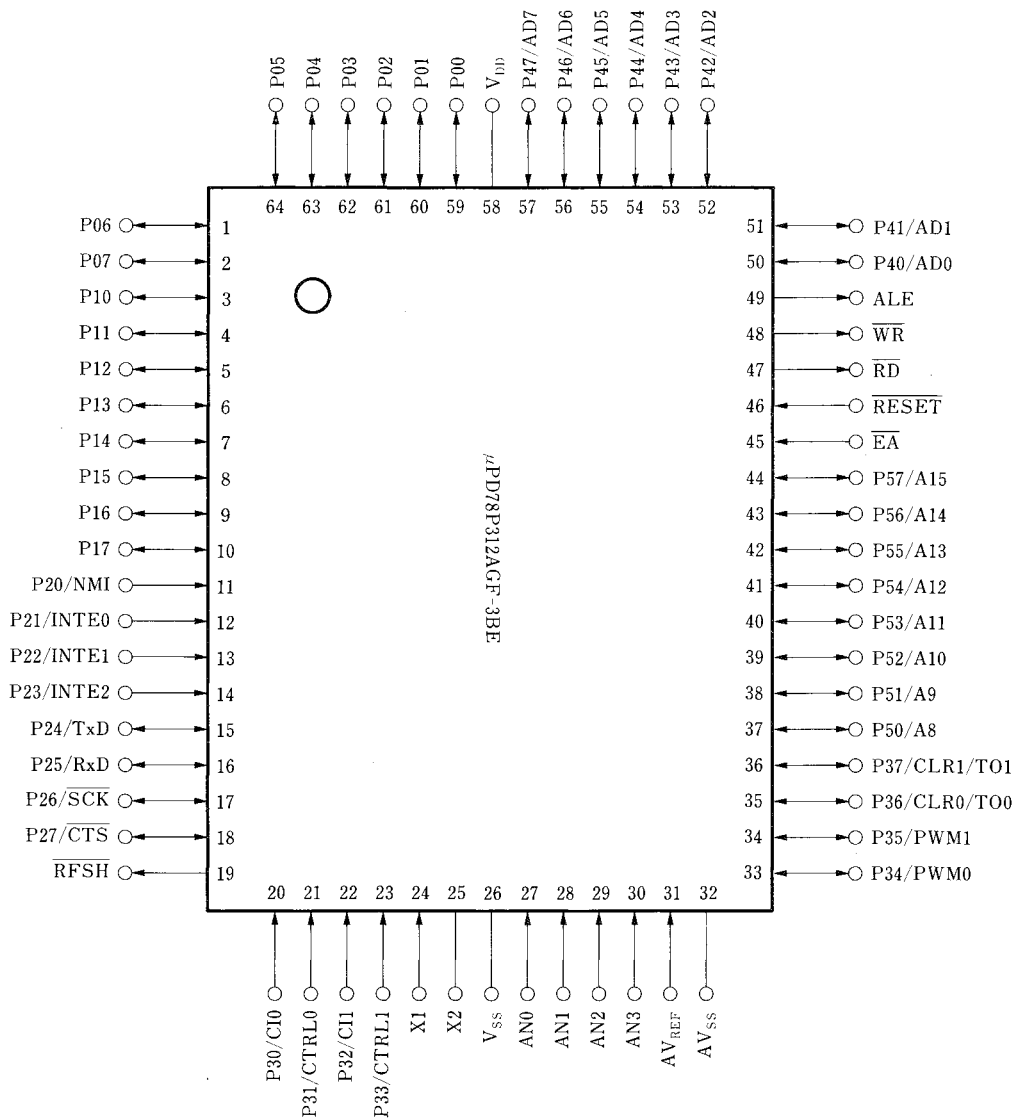
(1) 通常動作モード

- (a) 64ピン・プラスチック・シュリンク DIP/QUIP,
64ピン・セラミック窓付きシュリンク DIP/QUIP

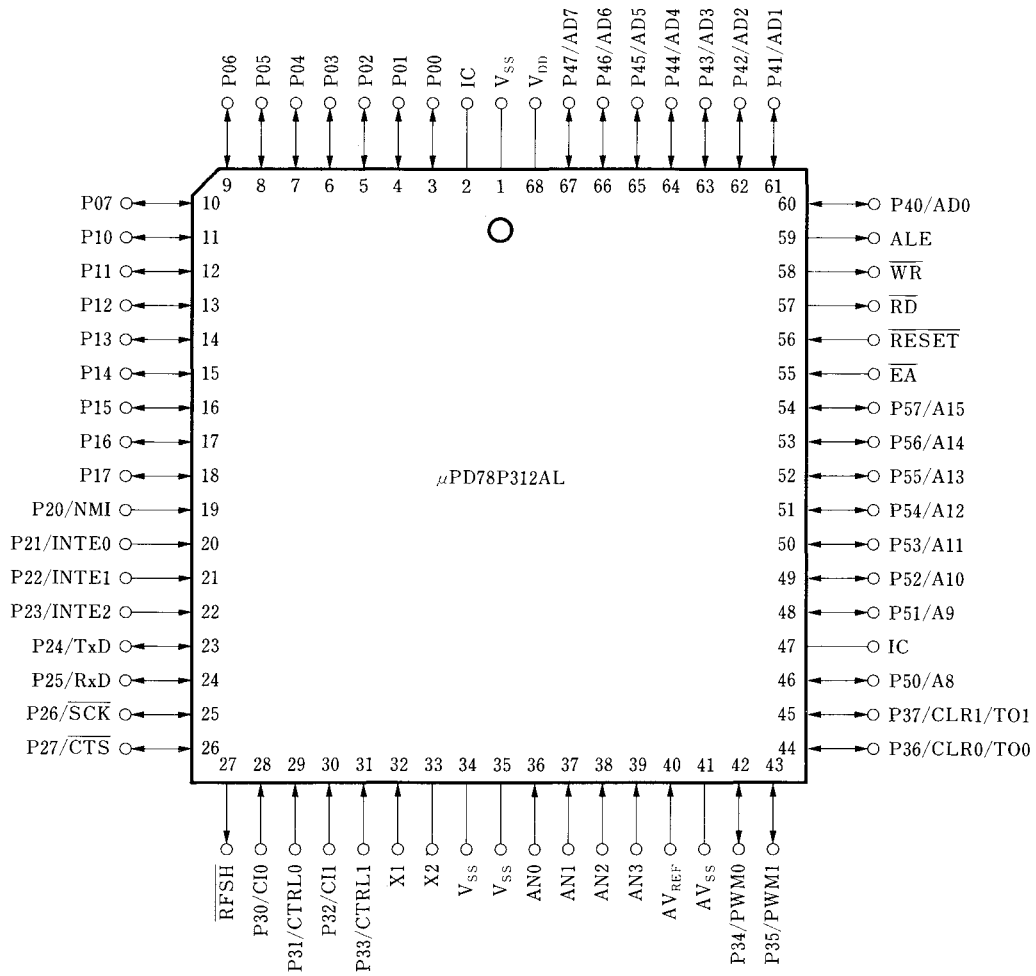


- | | |
|----------------------------|--|
| P00 - P07 : Port0 | CI0, CI1 : Count Pulse Input |
| P10 - P17 : Port1 | CTRL0, CTRL1 : Control Pulse Input |
| P20 - P27 : Port2 | CLR0, CLR1 : Timer Clear Input |
| P30 - P37 : Port3 | PWM0, PWM1 : Pulse Width Modulation Output |
| P40 - P47 : Port4 | TO0, TO1 : Timer Output |
| P50 - P57 : Port5 | NMI : Nonmaskable Interrupt |
| AD0 - AD7 : Address/Data | INTE0 - INTE2 : Interrupt From Externals |
| A8 - A15 : Address | AN0 - AN3 : Analog Input |
| RD : Read Strobe | AV _{REF} : Reference Voltage |
| WR : Write Strobe | AV _{SS} : Analog V _{SS} |
| ALE : Address Latch Enable | RxD : Receive Serial Data |
| RFSH : Refresh | TxD : Transfer Serial Data |
| X1, X2 : Crystal | SCK : Serial Clock |
| RESET : Reset | CTS : Clear To Send |
| EA : External Access | IC : Internally Connected |

(b) 64ピン・プラスチックQFP (14×20 mm)

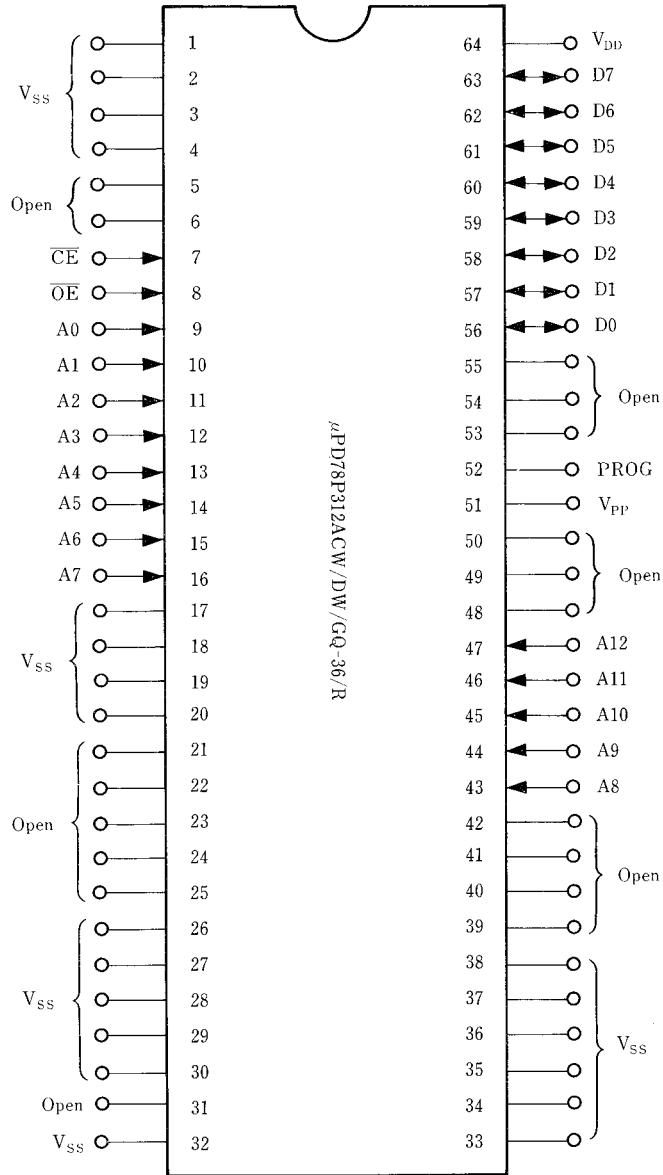


(c) 68ピン・プラスチックQFJ (□950 mil)



(2) PROMプログラミング・モード

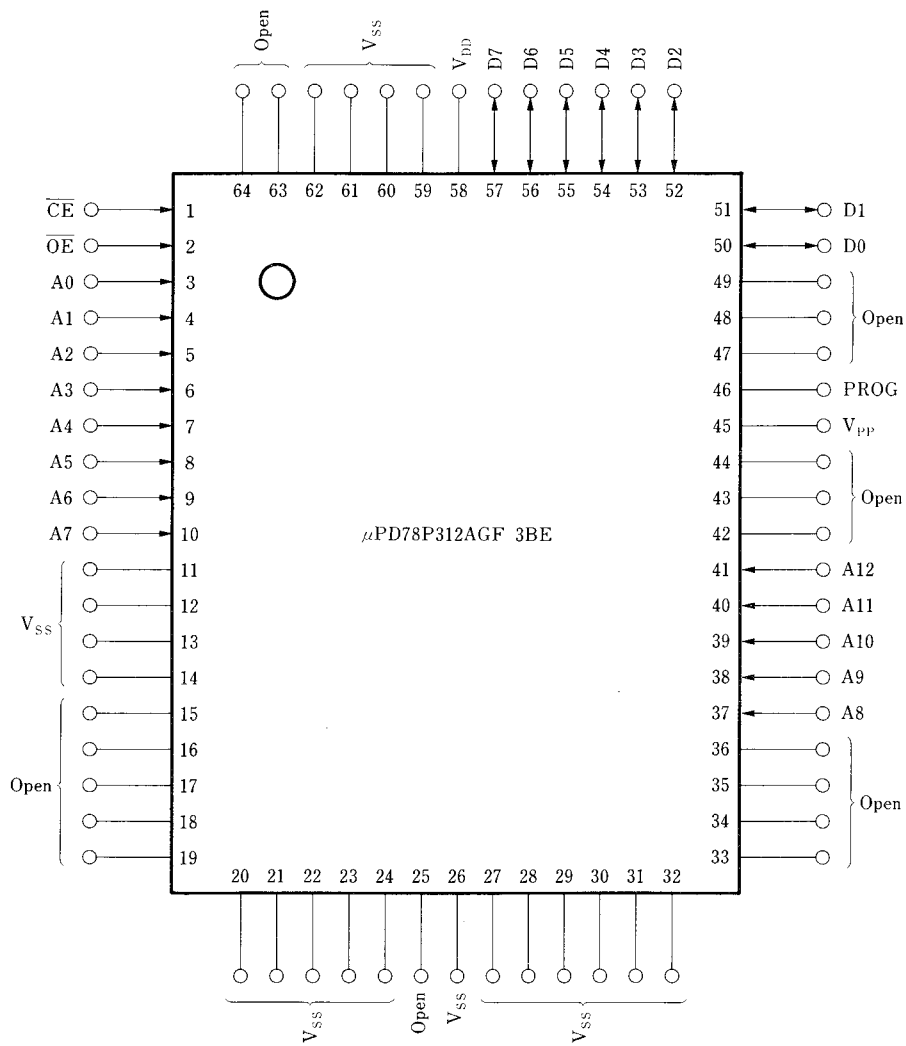
- (a) 64ピン・プラスチック・シュリンクDIP/QUIP,
64ピン・セラミック窓付きシュリンクDIP/QUIP



- 注意 1. V_{SS} : グランドに接続してください。
- 2. Open : 何も接続しないでください。

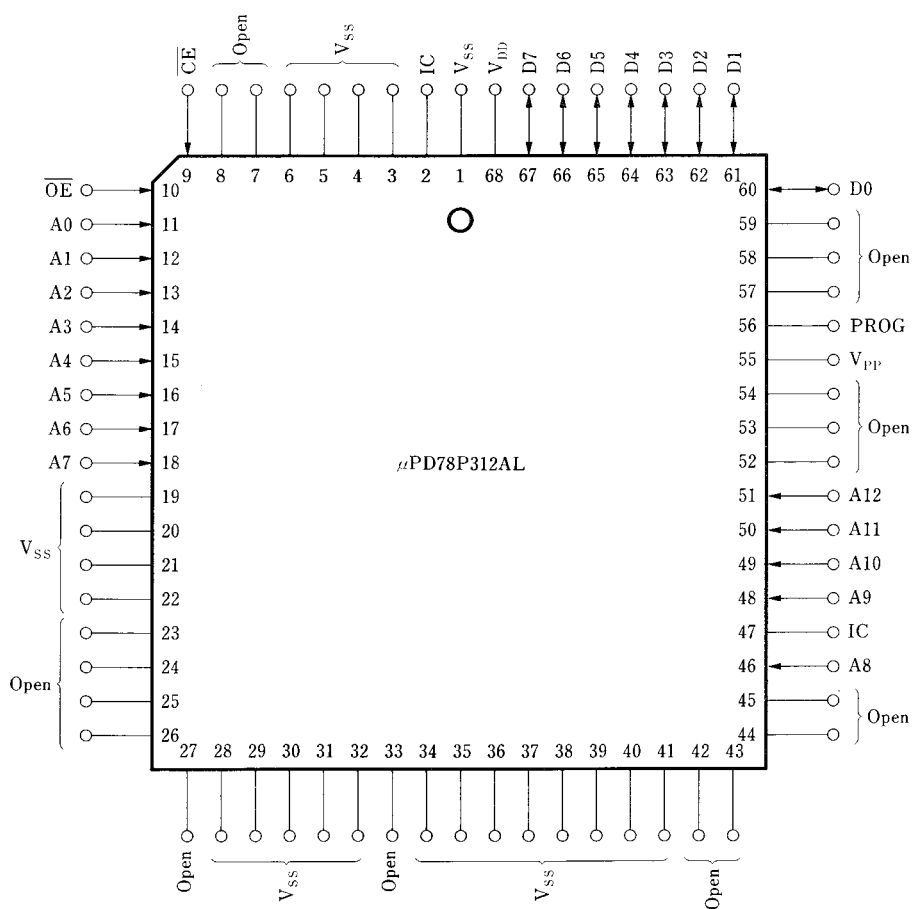
A0-A12 : Address Bus	\overline{CE} : Chip Enable
D0-D7 : Data Bus	\overline{OE} : Output Enable
PROG : Program	V_{PP} : Program Power Supply

(b) 64ピン・プラスチックQFP (14×20 mm)



- 注意 1. V_{SS} : グランドに接続してください。
- 2. Open : 何も接続しないでください。

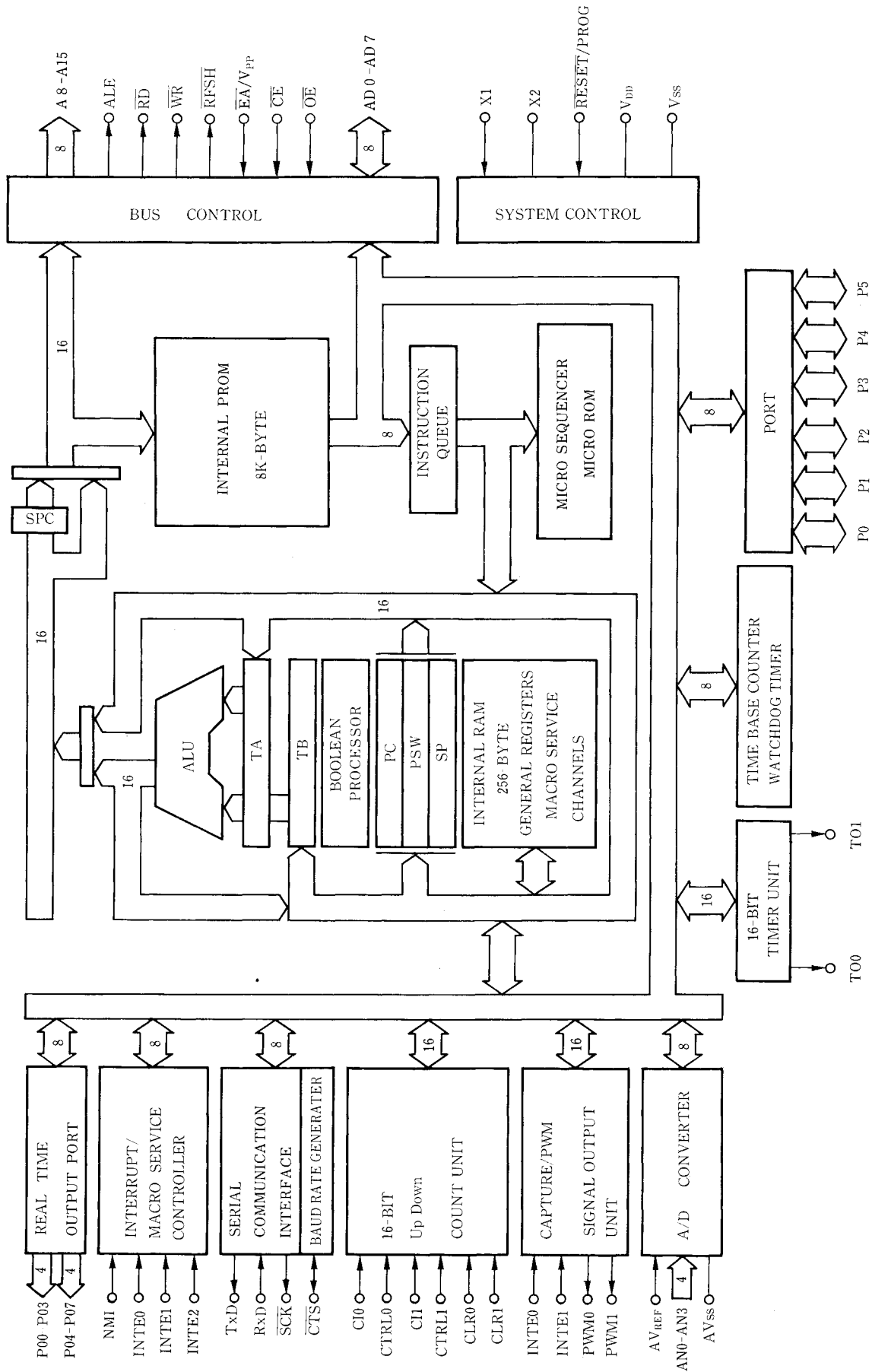
(c) 68ピン・プラスチックQFJ (□950 mil)



- 注意 1. V_{ss} : グランドに接続してください。
- 2. Open : 何も接続しないでください。

保守 / 廃止

ブロック図



目 次

- 1. 端子機能一覧 … 10
 - 1.1 ポート端子 … 10
 - 1.2 ポート以外の端子（通常動作モード） … 11
 - 1.3 ポート以外の端子（PROMプログラミング・モード） … 12
 - 1.4 端子の入出力回路 … 13
 - 1.5 未使用端子の処理について … 15
- 2. ファミリ製品間の違い … 16
- 3. PROMのプログラミング … 17
 - 3.1 PROMプログラミング時の動作モード … 17
 - 3.2 PROM書き込みの手順 … 18
 - 3.3 PROM読み出しの手順 … 19
 - 3.4 消去方法（EPROM製品のみ） … 19
 - 3.5 ワン・タイムPROM製品のスクリーニングについて … 19 ★
- 4. 電気的特性 … 20
- 5. 外形図 … 36
- 6. 半田付け推奨条件 … 42
- 付録A. 変換ソケットの外形図と基板取り付け推奨パターン … 44 ★
- 付録B. 開発ツール … 46

1. 端子機能一覧

1.1 ポート端子

端子名称	入出力	兼用端子注	機能
P00-P05	入出力/ リアルタイム出力	— (\overline{CE}) (\overline{OE})	(ポート 0) ・8ビット入出力ポート。1ビット単位で入力/出力の指定が可能。 ・2チャンネルの4ビット・リアルタイム出力ポートとして使用可能。
P10-P17	入出力	(A0-A7)	(ポート 1) 8ビット入出力ポート。1ビット単位で入力/出力の指定が可能。
P20	入 力	NMI	(ポート 2) P20-P23 は入力ポート P24-P27 は入出力ポート。1ビット単位で入力/出力の指定が可能。
P21		INTE0	
P22		INTE1	
P23		INTE2	
P24	入出力	TxD	
P25		RxD	
P26		SCK	
P27		\overline{CTS}	
P30	入 力	CI0	(ポート 3) P30-P33 は入力ポート P34-P37 は入出力ポート。1ビット単位で入力/出力の指定が可能。
P31		CTRL0	
P32		CI1	
P33		CTRL1	
P34	入出力	PWM0	
P35		PWM1	
P36		TO0/CLR0	
P37		TO1/CLR1	
P40-P47	入出力	AD0-AD7 (D0-D7)	(ポート 4) 8ビット入出力ポート。8ビット単位で入力/出力の指定が可能。
P50-P54	入出力	A8-A12 (A8-A12)	(ポート 5) 8ビット入出力ポート。1ビット単位で入力/出力の指定が可能。
P55-P57		A13-A15	

注 () 内はPROMプログラミング・モード時の兼用端子です。

1.2 ポート以外の端子 (通常動作モード)

(1/2)

端子名称	入出力	兼用端子注	機能
NMI	入力	P20	ノンマスクابل割り込み要求入力端子
INTE0	入力	P21	外部割り込み要求入力端子
INTE1		P22	
INTE2		P23	
TxD	出力	P24	シリアル・データ出力端子
RxD	入力	P25	シリアル・データ入力端子
SCK	出力	P26	シリアル・クロック出力端子
\overline{CTS}	入出力	P27	・アシンクロナス・モード時は送信許可状態制御の入力端子 ・I/O インタフェース・モード時はシリアル・クロック入出力端子
CI0	入力	P30	カウント・ユニットへの外部カウント・クロック入力端子
CI1		P32	
CTRL0	入力	P31	カウント・ユニットのカウント動作切り替え制御入力端子
CTRL1		P33	
CLR0	入力	P36/TO0	カウント・ユニットのクリア入力端子
CLR1		P37/TO1	
PWM0	出力	P34	PWM 出力端子
PWM1		P35	
TO0	出力	P36/CLR0	タイマ・ユニットからのパルス出力端子
TO1		P37/CLR1	
AD0-AD7	入出力	P40-P47 (D0-D7)	外部メモリ空間拡張時のマルチプレクスト・アドレス/データ・バス端子
A8-A12	出力	P50-P54 (A8-A12)	外部メモリ空間拡張時のアドレス・バス端子
A13-A15		P55-P57	
\overline{WR}	出力	—	外部メモリ・ライト信号出力端子
\overline{RD}	出力	—	外部メモリ・リード信号出力端子
ALE	出力	—	外部メモリ・アクセス時のアドレス出力を外部でラッチするタイミング信号出力端子
AN0-AN3	入力	—	A/D コンバータへのアナログ入力端子
AV _{REF}	入力	—	A/D コンバータの基準電圧入力端子
AV _{SS}	—	—	A/D コンバータの GND 端子
X1	入力	—	システム・クロック発振用のクリスタル接続端子 外部からクロックを供給する場合は X1 に入力
X2	—	—	
\overline{RFSH}	出力	—	外部に接続した疑似スタティック・メモリへのリフレッシュ・パルス出力端子
\overline{RESET}	入力	(PROG)	システム・リセット端子
V _{DD}	—	—	正電源供給端子
V _{SS}	—	—	GND 電位端子

注 () 内は PROM プログラミング・モード時の兼用端子です。

1.2 ポート以外の端子 (通常動作モード)

(2/2)

端子名称	入出力	兼用端子 ^注	機能
\overline{EA}	入力	(V _{PP})	通常、 \overline{EA} 端子を V _{DD} に接続します。 \overline{EA} 端子を V _{SS} に接続することによって、ROM レス・モードとなり、外部メモリをアクセスします。 \overline{EA} 端子のレベルは、動作中に切り替えることはできません。
IC	—	—	Internally Connected. オープンにしてください。

注 () 内は PROM プログラミング・モード時の兼用端子です。

1.3 ポート以外の端子 (PROM プログラミング・モード)

端子名称	入出力	兼用端子	機能
A0-A7	入力	P10-P17	アドレス入力端子
A8-A12		P50-P54/ A8-A12	
D0-D7	入出力	P40-P47/ AD0-AD7	データ入出力端子
\overline{CE}	入力	P06	チップ・イネーブル入力端子/プログラム・パルス入力端子
\overline{OE}	入力	P07	アウトプット・イネーブル入力端子
PROG	—	\overline{RESET}	PROM プログラミング・モード設定端子
V _{PP}	—	\overline{EA}	プログラム書き込み/ベリファイ時の高電圧印加端子
V _{DD}	—	—	正電源供給端子
V _{SS}	—	—	GND 電位端子

1.4 端子の入出力回路

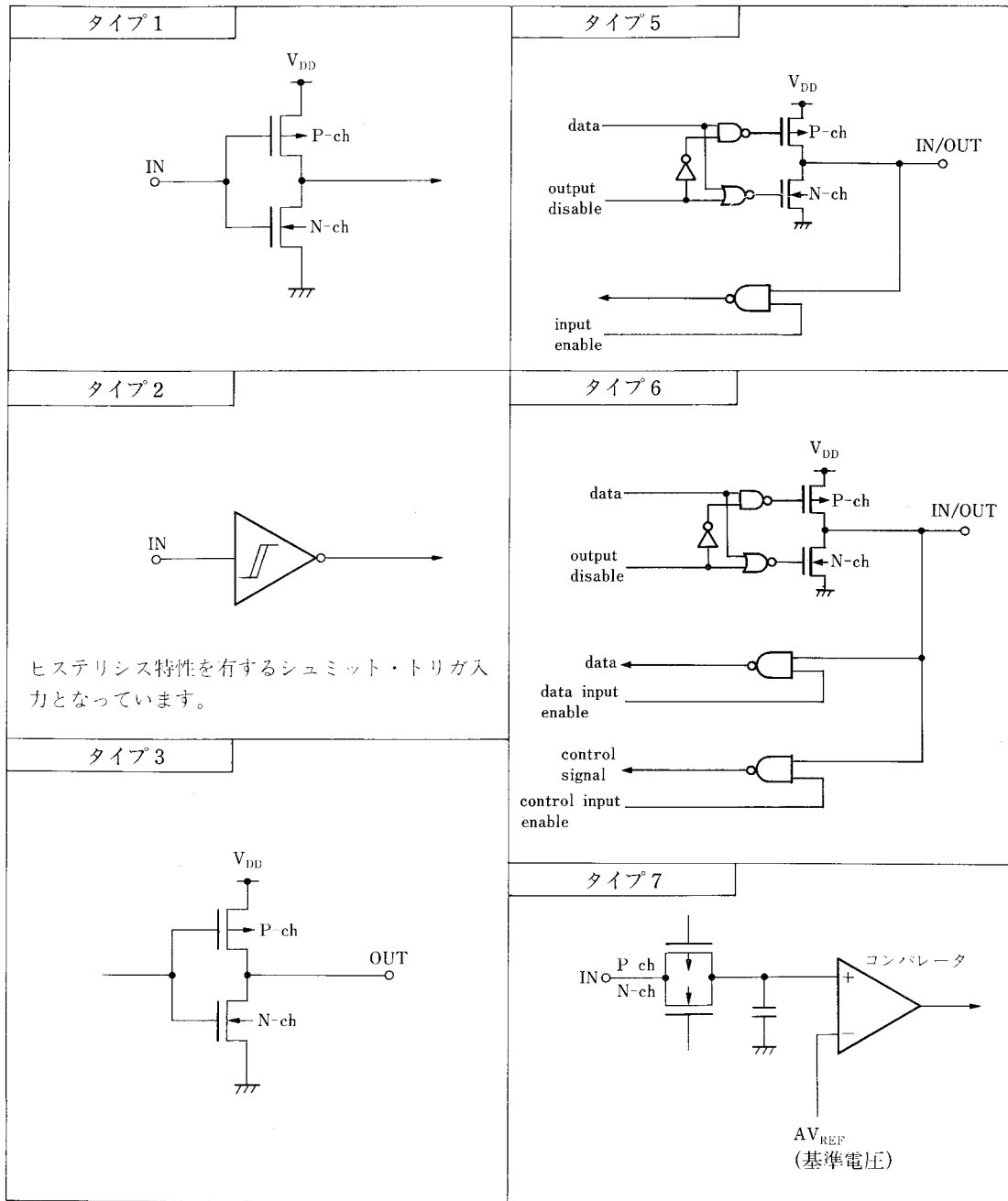
各端子の入出力回路を一部簡略した形式を用いて表1-1, 図1-1に示します。

表1-1 各端子の入出力回路タイプ

端	子注	入出力回路タイプ	端	子注	入出力回路タイプ	
P00-P05		5	P34/PWM 0		5	
P06/(CE)			P35/PWM 1			
P07/(OE)			P36/TO 0 /CLR 0		6	
P10-P17/(A0-A7)		5	P37/TO 1 /CLR 1			
P20/NMI		2	P40-P47/AD 0 -AD 7/(D 0 -D 7)		5	
P21/INTE 0		1	P50-P54/A 8 -A12/(A 8 -A12)		5	
P22/INTE 1			P55-P57/A13-A15			
P23/INTE 2				\overline{WR}		3
P24/TxD		5	\overline{RD}			
P25/RxD			ALE			
P26/SCK			\overline{EA}		1	
P27/CTS			AN 0 -AN 3		7	
P30/CI 0				RFSH		3
P31/CTRL 0		1	RESET/(PROG)		2	
P32/CI 1						
P33/CTRL 1						

注 () 内はPROMプログラミング時の端子です。

図 1-1 端子の入出力回路一覧



1.5 未使用端子の処理について

端 子	推 奨 接 続 方 法
P00-P07 P10-P17	入力状態：プルアップ抵抗を介してV _{DD} に接続 出力状態：オープン
P20-P23	V _{SS} に接続
P30-P33	V _{SS} またはV _{DD} に接続
P24-P27 P34-P37 P40-P47 P50-P57	入力状態：プルアップ抵抗を介してV _{DD} に接続 出力状態：オープン
$\overline{\text{WR}}$ $\overline{\text{RD}}$ ALE $\overline{\text{RFSH}}$	オープン
AN0-AN3	V _{SS} またはV _{DD} に接続
AV _{REF} AV _{SS}	V _{SS} に接続

2. ファミリ製品間の違い

μPD78P312Aは、μPD78312Aの内蔵マスクROMをワン・タイムPROMまたはEPROMに置き換えた製品です。また、μPD78P312Aは、μPD78P312の機能を拡張した製品でもあります。μPD78P312Aと、μPD78312A、78310Aの違いを表2-1に、μPD78P312AとμPD78P312の違いを表2-2に示します。これらの表以外は、各製品とも同一の機能をもっています。

なお、CPU機能や内蔵しているハードウェアについての詳細は、μPD78312A、78310Aの資料を参照してください。

表2-1 μPD78P312AとμPD78312A、78310Aの違い

項 目		μPD78P312A	μPD78312A	μPD78310A
プログラム・メモリ		<ul style="list-style-type: none"> ・PROM ・8,192×8ビット 	<ul style="list-style-type: none"> ・マスクROM ・8,192×8ビット 	<ul style="list-style-type: none"> ・内蔵しない
端 子 機 能	PROMプログラミング・モード	あ り	な し	
	ポート4, 5	あ り	あ り	な し (常にアドレス・バス、データ・バスとして機能)
	\overline{EA}	あ り		あり(ただし、必ずロウ・レベルにして使用)
外部メモリ・アクセス		メモリ拡張モード・レジスタ(MM)の指定により、外部に256バイト、4Kバイト、16Kバイト、56Kバイトと、段階的にメモリ拡張可能。		メモリ拡張モード・レジスタ(MM)の指定に関係なく、常に64Kバイトの外部メモリをアクセス。
パ ッ ケ ー ジ	窓 な し	<ul style="list-style-type: none"> ・64ピン・プラスチック・シュリンクDIP(750mil) ・64ピン・プラスチックQUIP ・64ピン・プラスチックQFP(14×20mm) ・68ピン・プラスチックQFJ(□950mil) 		
	窓 付 き	<ul style="list-style-type: none"> ・64ピン・セラミック窓付きシュリンクDIP(750mil) ・64ピン・セラミック窓付きQUIP 	な し	

表2-2 μPD78P312AとμPD78P312の違い

項 目	μPD78P312A	μPD78P312
カウント・ユニットのモード4 (4通倍モード)	あ り	な し
インターバル・タイマの外部トリガによるカウント・スタート	あ り	な し
メモリとレジスタ・ペアとの間の16ビット・データ転送命令 <ul style="list-style-type: none"> ・MOVW rp1, !addr 16 命令 ・MOVW !addr 16, rp1 命令 	あ り	な し

3. PROMのプログラミング

μPD78P312Aに内蔵されているROMは、8,192×8ビットの電氣的書き込み可能なPROMです。このPROMのプログラミングのために、下表に示すような端子を使用します。

通常動作モード時は、V_{DD}、V_{PP}端子に5V±10%を入力し、他の各端子にはV_{DD}を越える電圧が加わらないようにします。

μPD78P312Aのプログラミング特性は、μPD27C256Aとコンパチブルです。

端子名	機能
V _{PP}	高電圧入力（書き込み/ベリファイ時）、ハイ・レベル入力（読み出し時）
PROG	高電圧入力（書き込み/ベリファイ、読み出し時）
A0-A7	アドレス入力（下位8ビット）
A8-A12	アドレス入力（上位5ビット）
D0-D7	データ入力（書き込み時）、データ出力（ベリファイ時）
\overline{CE}	プログラム・パルス入力
\overline{OE}	アウトプット・イネーブル入力
V _{DD}	電源電圧入力

注意 1. 消去用窓を備えたμPD78P312Aには、EPROM消去時を除いて、遮光カバー・フィルムを張ってください。

2. ワン・タイムPROM版のμPD78P312Aは、消去用窓を備えていないため、紫外線消去はできません。

3.1 PROMプログラミング時の動作モード

μPD78P312Aは、V_{DD}端子に+6V、PROG、V_{PP}端子に+12.5Vを印加すると、プログラム書き込み/ベリファイ・モードになります。このモードは、 \overline{CE} 、 \overline{OE} 端子の設定により下表のような動作モードになります。

また、μPD78P312Aは、読み出しモードに設定することによりPROMの内容を読み出すことができます。

動作モードの指定					動作モード	
V _{PP}	V _{DD}	\overline{CE}	\overline{OE}	PROG		
+12.5 V	+6 V	L	H	+12.5 V	書き込みモード	
		H	L		ベリファイ・モード	
		H	H		プログラム・インヒビット・モード	
V _{PP} =V _{DD} =+5 V		L/H	L		読み出しモード	D0-D7端子からデータ出力
			H			D0-D7端子はハイ・インピーダンス状態

備考 Hはハイ・レベル、Lはロウ・レベルです。

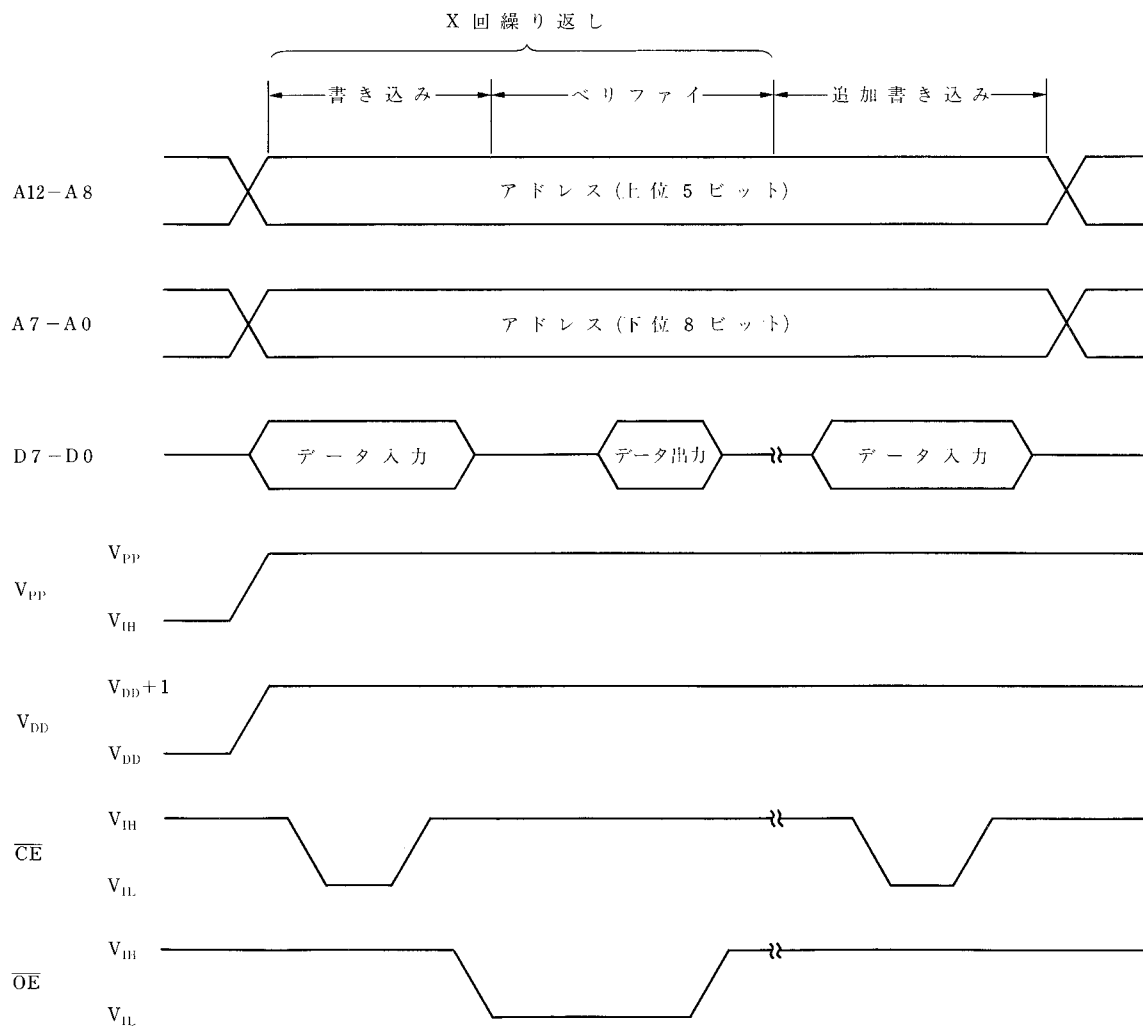
注意 V_{PP}を+12.5V、V_{DD}を+6Vに設定したとき、 \overline{CE} と \overline{OE} を共にLにすることは禁止しています。

3.2 PROM書き込みの手順

PROMへのデータの書き込みは、次のような手順で高速に行うことができます。

- (1) 使用しない端子を端子接続図の指示に従って処理し、 V_{DD} に+6V、 V_{PP} に+12.5Vを供給。
- (2) 初期アドレスを供給。
- (3) 書き込みデータを供給。
- (4) \overline{CE} 端子に1msのプログラム・パルス（アクティブ・ロウ）を供給。
- (5) ベリファイ・モード。書き込めていれば(7)へ、書き込めていなければ(3)~(5)を繰り返す。25回繰り返して書き込めなければ、(6)へ。
- (6) 不良デバイスとして書き込み動作を中止する。
- (7) 書き込みデータを供給し、((3)~(5)で繰り返した回数：X)×3msのプログラム・パルスを供給（追加書き込み）。
- (8) アドレスをインクリメント。
- (9) (3)~(8)を最終アドレスまで繰り返す。

図3-1 PROM書き込み/ベリファイのタイミング



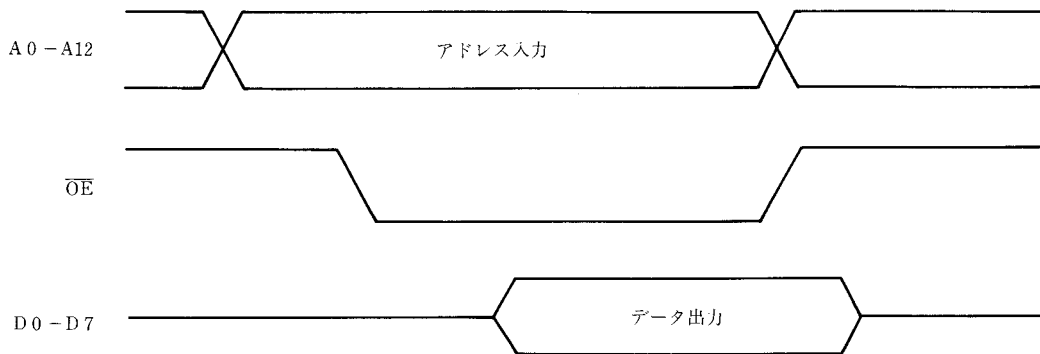
3.3 PROM読み出しの手順

次に示す手順によって、PROMの内容を外部データ・バス (D0-D7) に読み出すことができます。

- (1) 使用しない端子は端子接続図の指示に従って処理する。
- (2) V_{DD}, V_{PP}端子に5V, PROG端子には+12.5Vを供給。
- (3) 読み出そうとするデータのアドレスをA0-A12端子に入力。
- (4) 読み出しモード
- (5) データをD0-D7端子に出力。

上述の(2)~(5)のタイミングを図3-2に示します。

図3-2 PROMの読み出しタイミング



3.4 消去方法 (EPROM製品のみ)

μPD78P312ADW/Rは、約400nmより短い波長の光を照射することによって、プログラムされたEPROMデータの内容を消去することができます。直射日光あるいは蛍光灯の光に長時間さらした場合でも、EPROMデータの内容は消去されるおそれがあります。データの内容を保護するには、消去用窓から紫外線が入らないように、遮光用カバー・フィルムでマスクしてください。NECでは品質を保証した遮光用カバー・フィルムを、EPROM内蔵窓付きパッケージ製品に添付して出荷しております。

通常、消去を行う場合は消去用窓に254nmの紫外線を照射します。EPROMの内容を完全に消去する際に必要な全照射量は、最小15W・s/cm²(紫外線強度×消去時間)です。たとえば、12000μW/cm²の紫外線ランプで消去を行う場合、約15~20分かかります。ただし、紫外線ランプの寿命、パッケージ窓部の汚れ等により消去時間が長くなる場合があります。また、紫外線ランプと消去用窓との距離は2.5cm以内にしてください。

3.5 ワン・タイムPROM製品のスクリーニングについて



ワン・タイムPROM製品(μPD78P312ACW, 78P312AGF-3BE, 78P312AGQ-36, 78P312AL)は、その構造上、当社にて完全な試験をして出荷することはできません。必要なデータを書き込んだあと、下記の条件で高温保管後、PROMのベリファイを行うスクリーニングを実施することを推奨します。

保管温度	保管時間
125℃	24時間

なお、NECでは、QTOPマイコンの名称でワン・タイムPROMの書き込みから捺印、スクリーニング、ベリファイを有料で行うサービスを実施しております。詳細につきましては、販売員にご相談ください。

4. 電気的特性

絶対最大定格 (T_a = 25 °C)

項目	略号	条件	定格	単位
電源電圧	V _{DD}		-0.5~+7.0	V
	AV _{REF}		-0.5~V _{DD} +0.3	V
	AV _{SS}		-0.5~+0.5	V
	V _{PP}		-0.5~+13.5	V
入力電圧	V _{I1}	RESET 以外	-0.5~V _{DD} +0.5	V
	V _{I2}	RESET	-0.5~+13.5	V
出力電圧	V _O		-0.5~V _{DD} +0.5	V
ロウ・レベル出力電流	I _O L	1 端子	4.0	mA
		全出力端子合計	60	mA
ハイ・レベル出力電流	I _O H	1 端子	- 2	mA
		全出力端子合計	-15	mA
動作温度	T _{opt}		-10~+70	°C
保存温度	T _{stg}		-65~+150	°C

動作条件

項目	T _a	V _{DD}
発振周波数		
4 MHz ≤ f _{XX} ≤ 12 MHz	-10~+70 °C	+5.0 V ± 10 %

容量 (T_a = 25 °C, V_{DD} = V_{SS} = 0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
入力容量	C _I	f = 1 MHz 被測定端子以外は 0 V			10	pF
出力容量	C _O				20	pF
入出力容量	C _{I0}				20	pF

発振器特性 ($T_a = -10 \sim +70^\circ\text{C}$, $V_{DD} = +5.0\text{V} \pm 10\%$, $V_{SS} = AV_{SS} = 0\text{V}$, $4\text{V} \leq AV_{REF} \leq V_{DD}$)

発振子	推奨回路	項目	MIN.	MAX.	単位
セラミック 発振子 または 水晶振動子		発振周波数 (f_{XX})	4	12	MHz
外部 クロック		X1入力周波数 (f_X)	4	12	MHz
		X1入力立ち上がり, 立ち下がり時間 (t_{XR} , t_{XF})	0	30	ns
		X1入力ハイ, ロウ・レベル幅 (t_{WXH} , t_{WXL})	30	130	ns

注意 1. 発振回路はX1, X2端子にできるかぎり近づけてください。

2. の範囲に他の信号線を通さないでください。

推奨発振回路定数

セラミック発振子

メーカー	品名	周波数 [MHz]	外付け容量 [pF]	
			C1	C2
村田製作所	CSA8.00MT	8.0	30	30
	CSA10.0MT	10.0		
	CSA12.0MT	12.0		
	CST8.00MT	8.0	内蔵	内蔵
	CST10.0MT	10.0		
	CST12.0MT	12.0		
京セラ	KBR-8.0M	8.0	33	33
	KBR-10.0M	10.0		
	KBR-12.0M	12.0		
TDK	FCR10.0MC	10.0	内蔵	内蔵
	FCR12.0MC	12.0		

水晶振動子

メーカー	品名	周波数 [MHz]	外付け容量 [pF]	
			C1	C2
キンセキ	HC-49U	8.0	22	22
		10.0		
		12.0		

DC特性 (Ta = -10 ~ +70 °C, V_{DD} = +5.0 V ± 10 %, V_{SS} = 0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位	
ロウ・レベル入力電圧	V _{IL1}	\overline{EA} 以外	0		0.8	V	
	V _{IL2}	\overline{EA}	0		0.5	V	
ハイ・レベル入力電圧	V _{IH1}	P20/NMI, X1, X2, \overline{RESET} 以外	2.2		V _{DD}	V	
	V _{IH2}	P20/NMI, X1, X2, \overline{RESET}	3.8		V _{DD}	V	
ロウ・レベル出力電圧	V _{OL}	I _{OL} = 2.0 mA			0.45	V	
ハイ・レベル出力電圧	V _{OH}	I _{OH} = -1.0 mA	V _{DD} - 1.0			V	
入力電流	I _I	P20/NMI, \overline{RESET} 0.45V < V _I < V _{DD}			±10	μA	
入力リーク電流	I _{LI}				±10	μA	
入出力リーク電流	I _{LO}				±10	μA	
AV _{REF} 電流	AI _{REF}	f _{CLK} = 6 MHz		1.5	5	mA	
V _{DD} 電源電流	I _{DD1}	動作モード, f _{CLK} = 6 MHz		30	60	mA	
	I _{DD2}	HALTモード, f _{CLK} = 6 MHz		5	15	mA	
データ保持電圧	V _{DDDR}	STOPモード	2.5			V	
データ保持電流	I _{DDDR}	STOPモード	V _{DDDR} = 2.5 V		3	15	μA
			V _{DDDR} = 5.0 V ± 10 %		10	50	μA

AC特性

リード/ライト・オペレーション (Ta = -10 ~ +70 °C, V_{DD} = +5.0 V ± 10 %, V_{SS} = 0 V)

項 目	略 号	条 件	MIN.	MAX.	単 位
内部システム・クロック・サイクル・タイム ^{注1}	t _{CYK}		166	1000	ns
アドレス・セットアップ時間(対ALE↓)	t _{SAL}		150		ns
アドレス・ホールド時間(対ALE↓)	t _{HLA}		30		ns
アドレス → RD↓ 遅延時間	t _{DAR}		233		ns
RD↓ → アドレス・フロート時間	t _{FRA}			0	ns
アドレス → データ入力時間	t _{DAID}			413	ns
ALE↓ → データ入力時間	t _{DLID}			233	ns
RD↓ → データ入力時間	t _{DRID}			180	ns
ALE↓ → RD↓ 遅延時間	t _{DLR}		63		ns
データ・ホールド時間(対RD↑)	t _{HRID}		0		ns
RD↑ → アドレス・アクティブ時間	t _{DRA}		53		ns
RD↑ → ALE↑ 遅延時間	t _{DRL}		116		ns
RD ロウ・レベル幅	t _{WRL}		200		ns
ALE ハイ・レベル幅	t _{WLH}		126		ns
アドレス → WR ↓ 遅延時間	t _{DAW}		233		ns
ALE ↓ → データ出力時間	t _{DLOD}			193	ns
WR ↓ → データ出力時間	t _{DWOD}			100	ns
ALE ↓ → WR ↓ 遅延時間 ^{注2}	t _{DLW}		63		ns
		リフレッシュ・モード時	116		ns
データ・セットアップ時間(対WR↑)	t _{SODWR}		150		ns
データ・セットアップ時間(対WR↓) ^{注3}	t _{SODWF}	リフレッシュ・モード時	33		ns
データ・ホールド時間(対WR↑)	t _{HWOD}		20		ns
WR ↑ → ALE ↑ 遅延時間	t _{DWL}		116		ns
WR ロウ・レベル幅	t _{WWL}		200		ns

注1. 内部システム・クロック (f_{CLK}) は、発振クロック (f_{XX}) をSTBCレジスタの指定により、2分周または8分周したものです。この表の値は、f_{XX} = 12MHz, f_{CLK} = f_{XX}/2のときの値です。

2. パルス・リフレッシュ動作時には、WR信号が半クロック遅れて立ち下がるため、t_{DLW}は下段の値になります。

3. WR信号の立ち下がりでデータを取り込むタイプの疑似スタティックRAM(μPD428128等)をアクセスする場合は、データ・セットアップ時間はt_{SODWR}ではなくt_{SODWF}になります。

備考 この表ではウェイト・サイクル数が0のときの特性を示します。

シリアル・オペレーション (Ta = -10 ~ +70 °C, V_{DD} = +5.0 V ± 10 %, V_{SS} = 0 V)

項 目	略 号	条 件	MIN.	MAX.	単 位
シリアル・クロック・サイクル・タイム	t _{CYSK}	出 力 SCK 注1	1.33		μs
		出 力 CTS 注2	1.33		μs
		入 力 CTS 注3	1		μs
シリアル・クロック・ロウ・レベル幅	t _{WSKL}	出 力 SCK 注1	580		ns
		出 力 CTS 注2	580		ns
		入 力 CTS 注3	420		ns
シリアル・クロック・ハイ・レベル幅	t _{WSKH}	出 力 SCK 注1	580		ns
		出 力 CTS 注2	580		ns
		入 力 CTS 注3	420		ns
CTS ハイ, ロウ・レベル幅	t _{WCSH} , t _{WCSL}	注4	3		t _{CYK}
RxD セットアップ時間(対CTS↑)	t _{SRXSK}		80		ns
RxD ホールド時間(対CTS↑)	t _{HKRXX}		80		ns
SCK ↓ → TxD 遅延時間	t _{DSKTX}			210	ns

- 注 1. I/Oインタフェース・モード送信時で、データ転送速度が750 Kbps のとき
 2. I/Oインタフェース・モード受信時で、データ転送速度が750 Kbps のとき
 3. I/Oインタフェース・モード受信時で、データ転送速度が1 Mbps のとき
 4. アシンクロナス・モード時

A/Dコンバータ特性 (Ta = -10 ~ +70 °C, V_{DD} = +5 V ± 10 %, 4 V ≤ AV_{REF} ≤ V_{DD}, AV_{SS} = V_{SS} = 0 V)

項 目	略 号	条 件	MIN.	TYP.	MAX.	単 位
分 解 能			8			bit
総 合 誤 差 注		4.0 V ≤ AV _{REF} ≤ V _{DD} , 166 ns ≤ t _{CYK} ≤ 500 ns			0.4	%
量 子 化 誤 差					±1/2	LSB
変 換 時 間	t _{CONV}	166 ns ≤ t _{CYK} ≤ 250 ns	180			t _{CYK}
		250 ns ≤ t _{CYK} ≤ 500 ns	120			t _{CYK}
サ ン プ リ ン グ 時 間	t _{SAMP}	166 ns ≤ t _{CYK} ≤ 250 ns	36			t _{CYK}
		250 ns ≤ t _{CYK} ≤ 500 ns	24			t _{CYK}
ア ナ ログ 入 力 電 圧	V _{IAN}		-0.3		AV _{REF} +0.3	V
ア ナ ログ 入 力 イ ン ピ ー ダ ン ス	R _{AN}			1000		MΩ
基 準 電 圧	AV _{REF}		4		V _{DD}	V
AV _{REF} 電 流	AI _{REF}	f _{CLK} = 6 MHz		1.5	5.0	mA

注 量子化誤差を含みません。フル・スケール値に対する比率で表しています。

カウント・ユニット・オペレーション (Ta = -10 ~ +70 °C, V_{DD} = +5.0 V ± 10 %, V_{SS} = 0 V)

項 目	略 号	条 件	MIN.	MAX.	単 位
CI0, CI1 ハイ, ロウ・レベル幅	t _{WCIH} , t _{WCIL}		3		t _{CYK}
CTRL0, CTRL1 ハイ, ロウ・レベル幅	t _{WCTH} , t _{WCTL}		3		t _{CYK}
CTRL0, CTRL1 セット・アップ時間(対CI↑)	t _{SCTCI}	カウント・ユニットの動作モードをモード3に, CI端子入力を立ち上がりエッジ有効に指定	2		t _{CYK}
CTRL0, CTRL1 ホールド時間(対CI↑)	t _{HCICT}	カウント・ユニットの動作モードをモード3に, CI端子入力を立ち上がりエッジ有効に指定	5		t _{CYK}
CLR0, CLR1 ハイ, ロウ・レベル幅	t _{WCRH} , t _{WCRL}		3		t _{CYK}
CI0, CI1 セット・アップ時間(対CI↑)	t _{S4CTCI}	カウント・ユニットの動作モードをモード4に設定した場合	6		t _{CYK}
CI0, CI1 ホールド時間(対CI↑)	t _{H4CICT}	カウント・ユニットの動作モードをモード4に設定した場合	6		t _{CYK}
CI0, CI1, CTRL0, CTRL1 サイクル・タイム	t _{CYC4}	カウント・ユニットの動作モードをモード4に設定した場合	4		μs

その他のオペレーション (Ta = -10 ~ +70 °C, V_{DD} = +5.0 V ± 10 %, V_{SS} = 0 V)

項 目	略 号	条 件	MIN.	MAX.	単 位
NMI ハイ, ロウ・レベル幅	t _{WNH} , t _{WNL}		10		μs
INTE0 ハイ, ロウ・レベル幅	t _{WI0H} , t _{WI0L}		3		t _{CYK}
INTE1 ハイ, ロウ・レベル幅	t _{WI1H} , t _{WI1L}		3		t _{CYK}
INTE2 ハイ, ロウ・レベル幅	t _{WI2H} , t _{WI2L}		3		t _{CYK}
RESET ハイ, ロウ・レベル幅	t _{WRSH} , t _{WRSL}		10		μs
V _{DD} 立ち上がり時間 (SBFビットを用いる場合)	t _{ROVD}		4		ms
V _{DD} 立ち上がり, 立ち下がり時間	t _{RVD} , t _{FVD}		200		μs

外部クロック・タイミング (Ta = -10 ~ +70 °C, V_{DD} = +5.0 V ± 10 %, V_{SS} = 0 V)

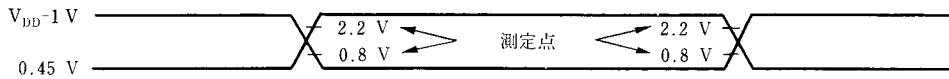
項 目	略 号	条 件	MIN.	MAX.	単 位
X1 入力ハイ・レベル幅	t _{WXH}		30	130	ns
X1 入力ロウ・レベル幅	t _{WXL}		30	130	ns
X1 入力立ち上がり時間	t _{XR}		0	30	ns
X1 入力立ち下がり時間	t _{XF}		0	30	ns
X1 入力サイクル・タイム	t _{CYX}		83	250	ns

t_{CYK}依存のバス・タイミング定義

項目	計 算 式	MIN./MAX.	単 位
t _{SAL}	1.5T-100	MIN.	ns
t _{DAR}	2T-100	MIN.	ns
t _{DAID}	(3.5+n)T-170	MAX.	ns
t _{DLID}	(2+n)T-100	MAX.	ns
t _{DRID}	(1.5+n)T-70	MAX.	ns
t _{DLR}	0.5T-20	MIN.	ns
t _{DRL}	T-50	MIN.	ns
t _{DRA}	0.5T-30	MIN.	ns
t _{WRL}	(1.5+n)T-50	MIN.	ns
t _{WLH}	T-40	MIN.	ns
t _{DAW}	2T-100	MIN.	ns
t _{DLOD}	0.5T+110	MAX.	ns
t _{DLW}	0.5T-20 (通常動作時)	MIN.	ns
	T-50 (リフレッシュ・モード時)	MIN.	ns
t _{SODWR}	(1.5+n)T-100	MIN.	ns
t _{SODWF}	0.5T-50	MIN.	ns
t _{DWL}	T-50	MIN.	ns
t _{WWL}	(1.5+n)T-50 (通常動作時)	MIN.	ns
	(1+n)T-50 (リフレッシュ・モード時)	MIN.	ns

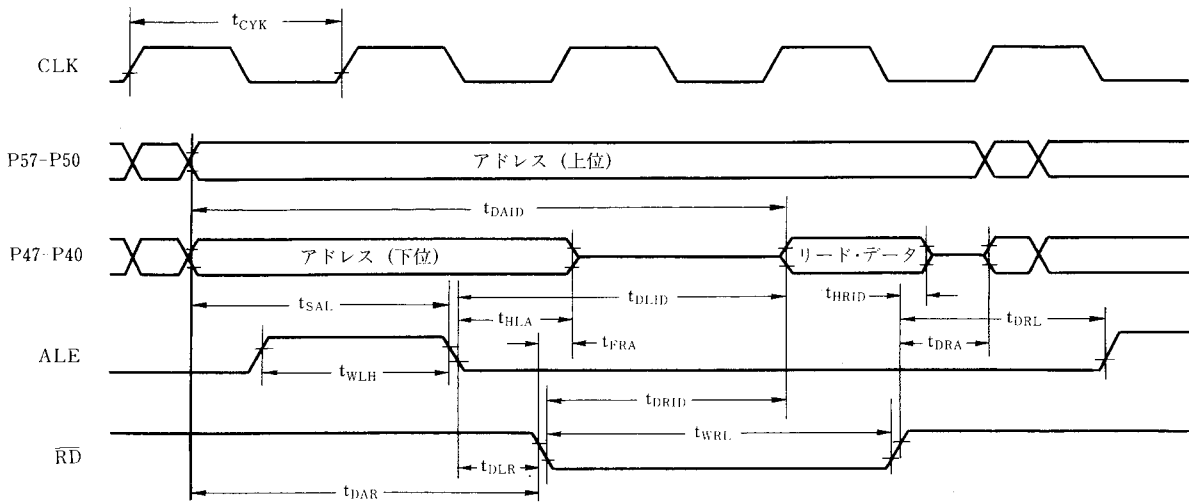
- 備考 1. nはMMレジスタの指定により挿入されるウェイト・サイクル数です。
2. T=t_{CYK}=1/f_{CLK} (f_{CLK}は内部システム・クロック周波数)。
3. この表に示されていない項は、内部システム・クロック周波数(f_{CLK})に依存しません。

ACタイミング測定点

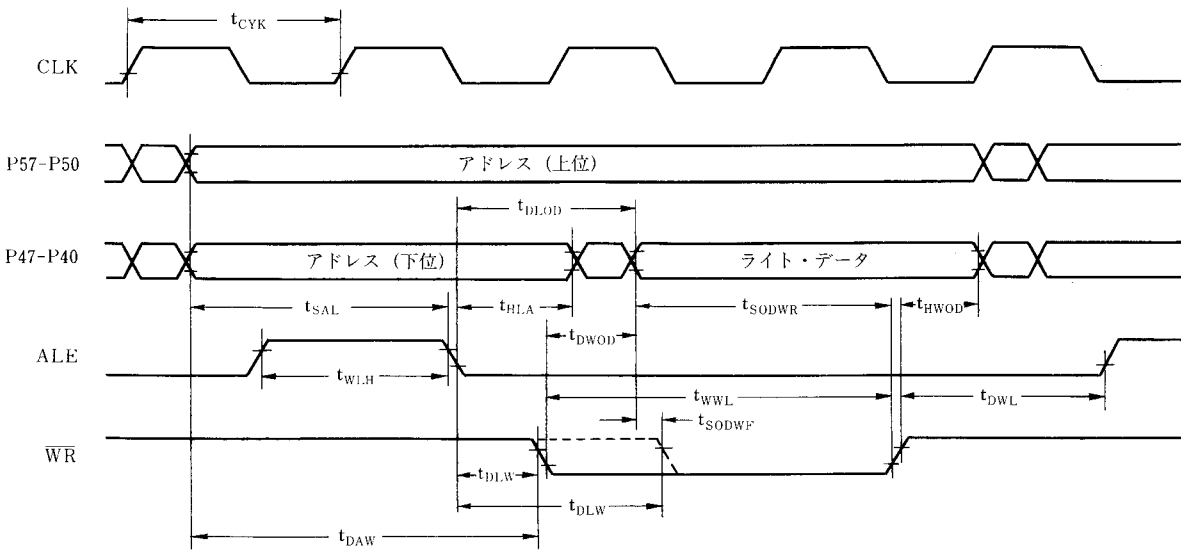


タイミング波形

リード・オペレーション:

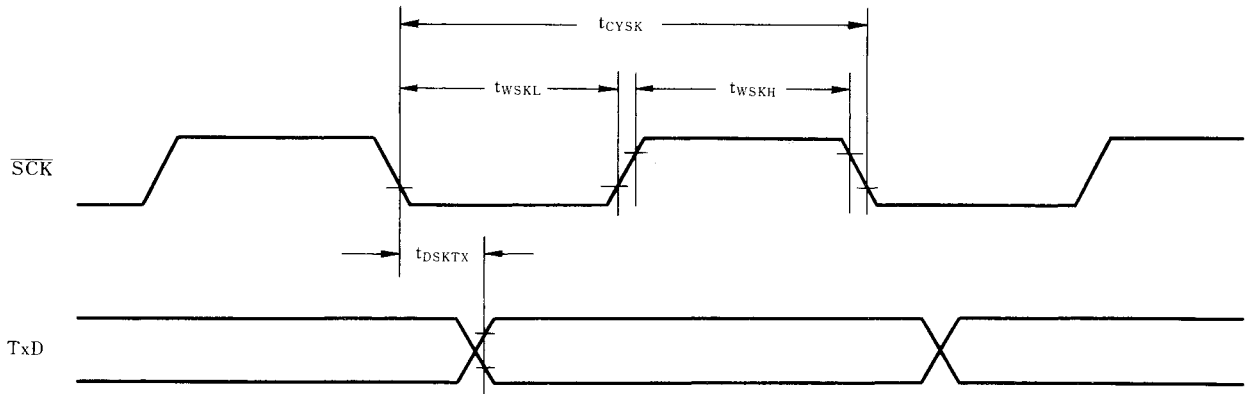


ライト・オペレーション:

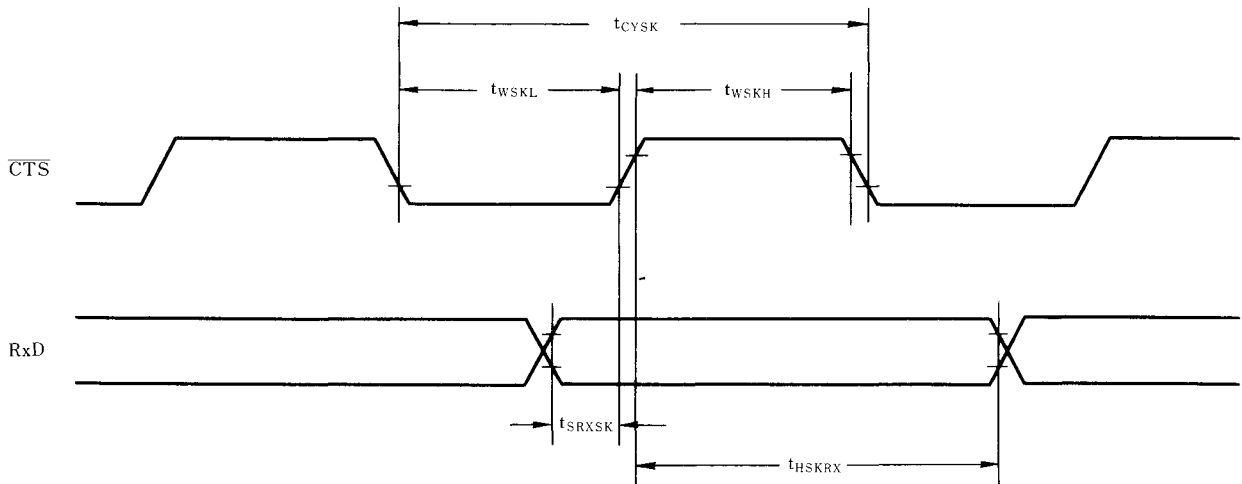


シリアル・オペレーション

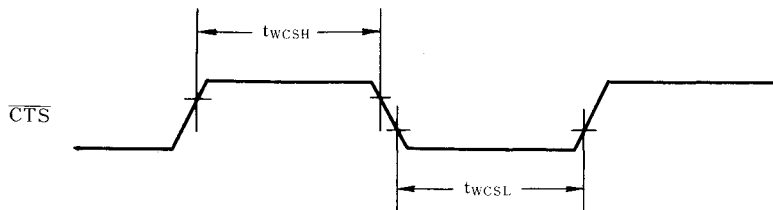
I/Oインタフェース・モード送信時:



I/Oインタフェース・モード受信時:

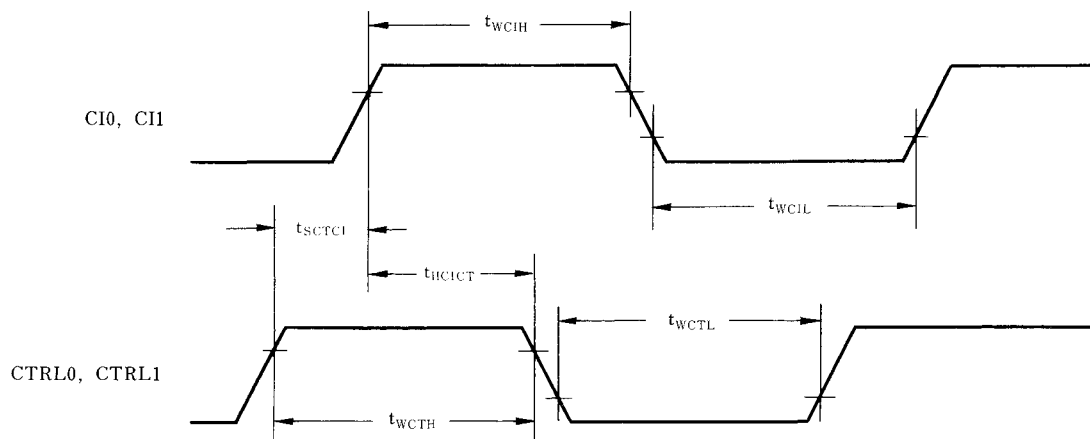


送信許可入カタイミング (アシンクロナス・モード時):

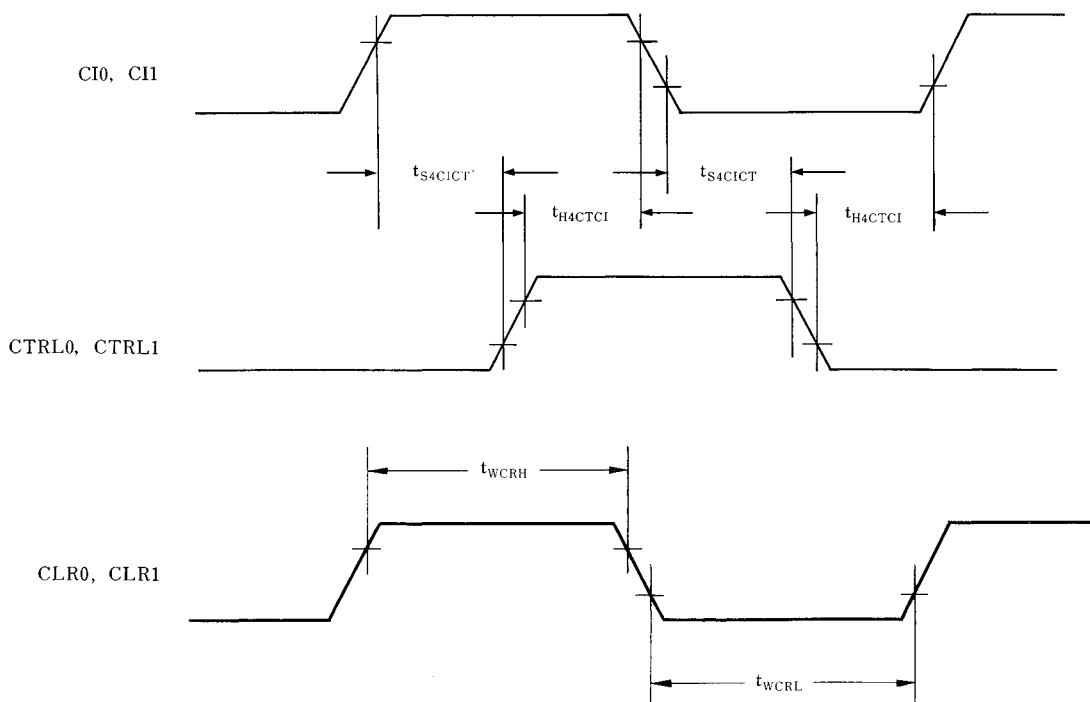


カウント・ユニット入カタイミング

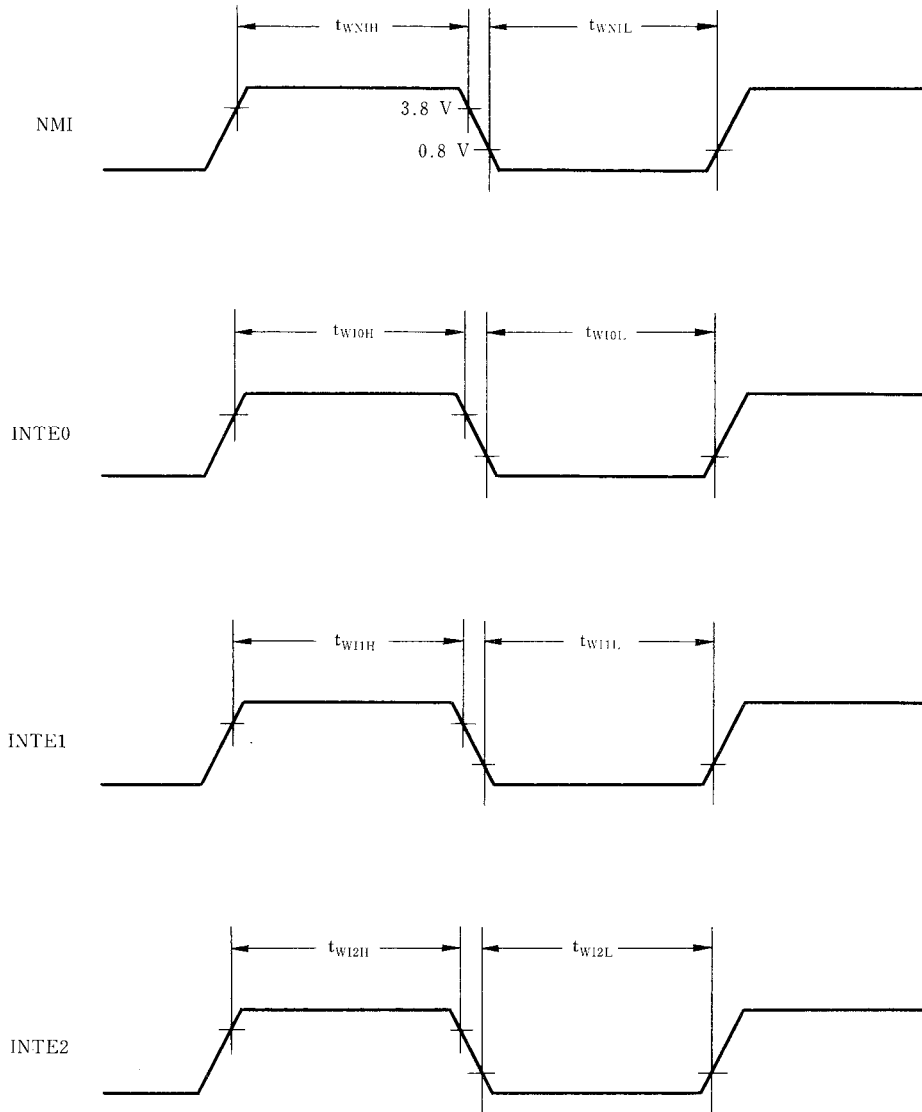
モード 3 動作時 :



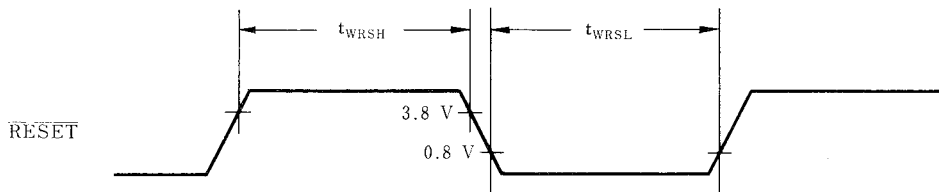
モード 4 動作時 :



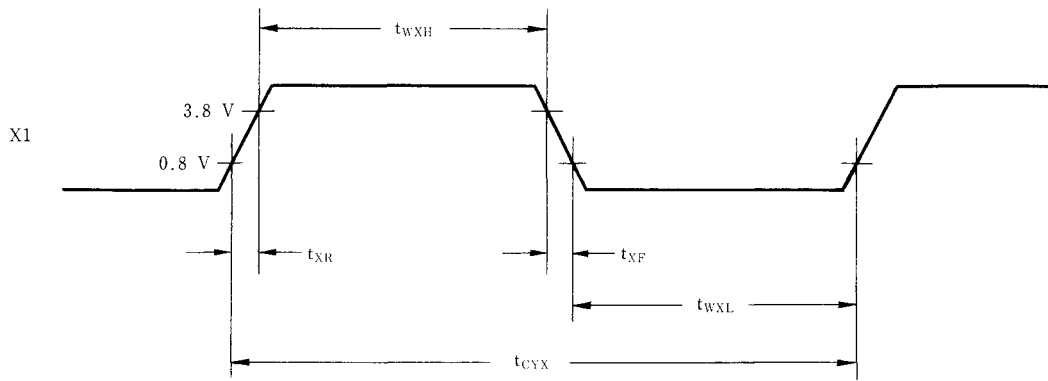
割り込み入力タイミング



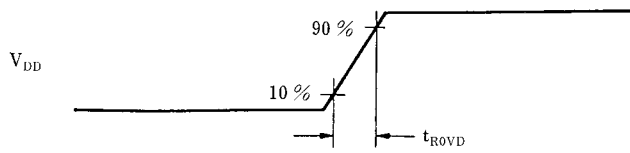
リセット入力タイミング



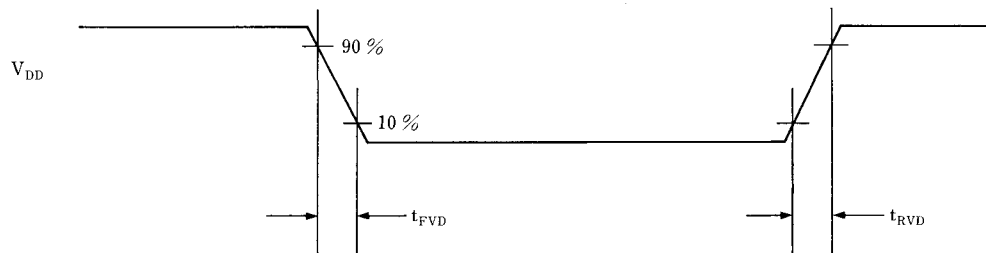
外部クロック・タイミング



電源投入タイミング



データ保持タイミング



DC プログラミング特性 (Ta = 25 ± 5°C, V_{IP} = 12.0 ± 0.5 V, V_{SS} = 0 V)

項 目	略号	略号注	条 件	MIN.	TYP.	MAX.	単位
ハイ・レベル入力電圧	V _{IH}	V _{IH}		2.2		V _{DDP} + 0.3	V
ロウ・レベル入力電圧	V _{IL}	V _{IL}		- 0.3		0.8	V
入力リーク電流	I _{LIP}	I _{LI}	0 ≤ V _I ≤ V _{DDP}			10	μA
ハイ・レベル出力電圧	V _{OH}	V _{OH}	I _{OH} = -1.0 mA	V _{DD} - 1			V
ロウ・レベル出力電圧	V _{OL}	V _{OL}	I _{OL} = 2.0 mA			0.45	V
出力リーク電流	I _{LO}	-	0 ≤ V _O ≤ V _{DDP} , $\overline{OE} = V_{IH}$			10	μA
PROG 端子高電圧入力電流	I _{IP}	-				± 10	μA
V _{DDP} 電 源 電 圧	V _{DDP}	V _{DD}	プログラム・メモリ書き込みモード	5.75	6.0	6.25	V
			プログラム・メモリ読み出しモード	4.5	5.0	5.5	V
V _{PP} 電 源 電 圧	V _{PP}	V _{PP}	プログラム・メモリ書き込みモード	12.2	12.5	12.8	V
			プログラム・メモリ読み出しモード	V _{PP} = V _{DDP}			V
V _{DDP} 電 源 電 流	I _{DD}	I _{DD}	プログラム・メモリ書き込みモード		10	30	mA
			プログラム・メモリ読み出しモード $\overline{CE} = V_{IL}, V_I = V_{IH}$		10	30	mA
V _{PP} 電 源 電 流	I _{PP}	I _{PP}	プログラム・メモリ書き込みモード $\overline{CE} = V_{IL}, \overline{OE} = V_{IH}$		10	30	mA
			プログラム・メモリ読み出しモード		1	100	μA

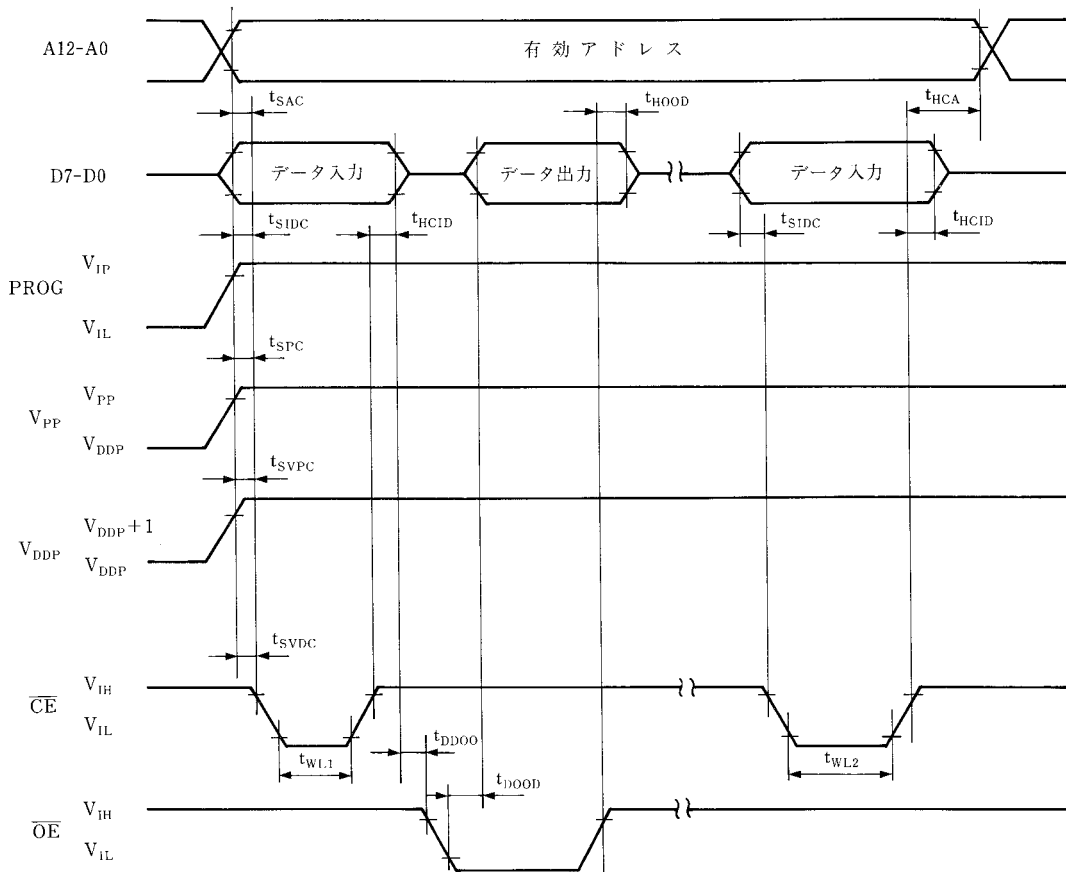
注 対応する μPD27C256A の略号です。

ACプログラミング特性 ($T_a = 25 \pm 5^\circ\text{C}$, $V_{IP} = 12.0 \pm 0.5\text{V}$, $V_{SS} = 0\text{V}$)

項目	略号	略号注	条件	MIN.	TYP.	MAX.	単位
アドレス・セット・アップ時間 (対 $\overline{\text{CE}}\downarrow$)	t_{SAC}	t_{AS}		2			μs
データ → $\overline{\text{OE}}\downarrow$ 遅延時間	t_{DDOO}	t_{OES}		2			μs
入力データ・セット・アップ時間 (対 $\overline{\text{CE}}\downarrow$)	t_{SIDC}	t_{DS}		2			μs
アドレス・ホールド時間 (対 $\overline{\text{CE}}\uparrow$)	t_{HCA}	t_{AH}		2			μs
入力データ・ホールド時間 (対 $\overline{\text{CE}}\uparrow$)	t_{HCID}	t_{DH}		2			μs
出力データ・ホールド時間 (対 $\overline{\text{OE}}\uparrow$)	t_{HOOD}	t_{DF}		0		130	ns
V_{PP} セット・アップ時間 (対 $\overline{\text{CE}}\downarrow$)	t_{SVPC}	t_{VPS}		2			μs
V_{DDP} セット・アップ時間 (対 $\overline{\text{CE}}\downarrow$)	t_{SVDC}	t_{VDS}		2			μs
初期プログラム・パルス幅	t_{WL1}	t_{PW}		0.95	1.0	1.05	ms
追加プログラム・パルス幅	t_{WL2}	t_{OPW}		2.85		78.75	ms
PROG 高電圧入力セット・ アップ時間 (対 $\overline{\text{CE}}\downarrow$)	t_{SPC}	—		2			μs
アドレス → データ出力時間	t_{DAOD}	t_{ACC}	$\overline{\text{OE}} = V_{\text{IL}}$			2	μs
$\overline{\text{OE}}\downarrow$ → データ出力時間	t_{DOOD}	t_{OE}				1	μs
データ・ホールド時間 (対 $\overline{\text{OE}}\uparrow$)	t_{HCOD}	t_{DF}		0		130	ns
データ・ホールド時間 (対アドレス)	t_{HAOD}	t_{OH}	$\overline{\text{OE}} = V_{\text{IL}}$	0			ns

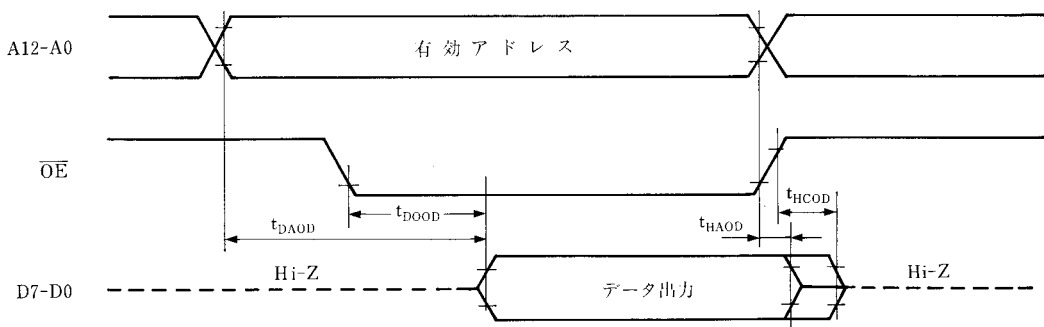
注 対応する μPD27C256A の略号です。

PROM 書き込みモード・タイミング



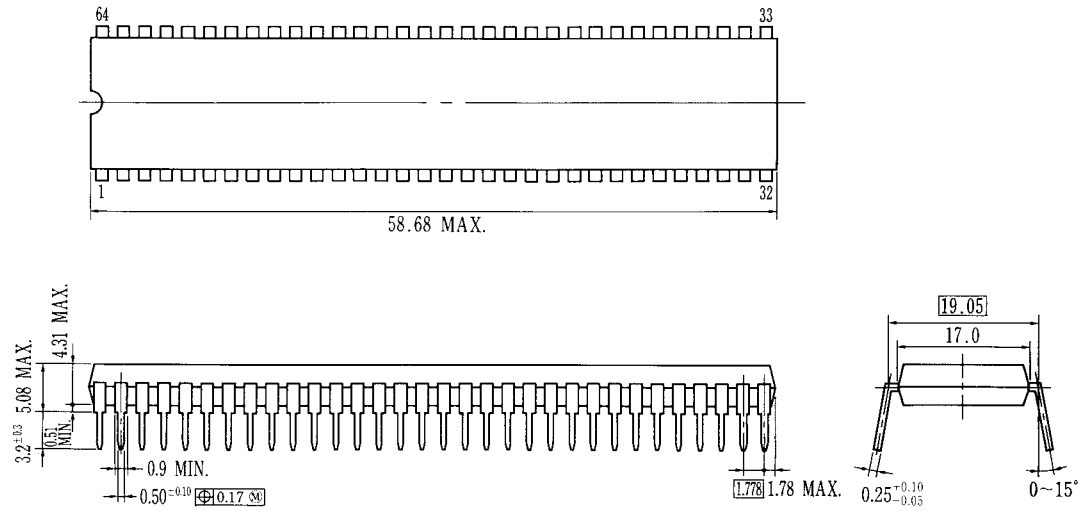
- 注意 1. V_{DDP} は V_{PP} より前に印加し, V_{PP} の後から切断するようにしてください。
- 2. V_{PP} はオーバ・シュートを含めて +13 V 以上にならないようにしてください。

PROM 読み出しモード・タイミング

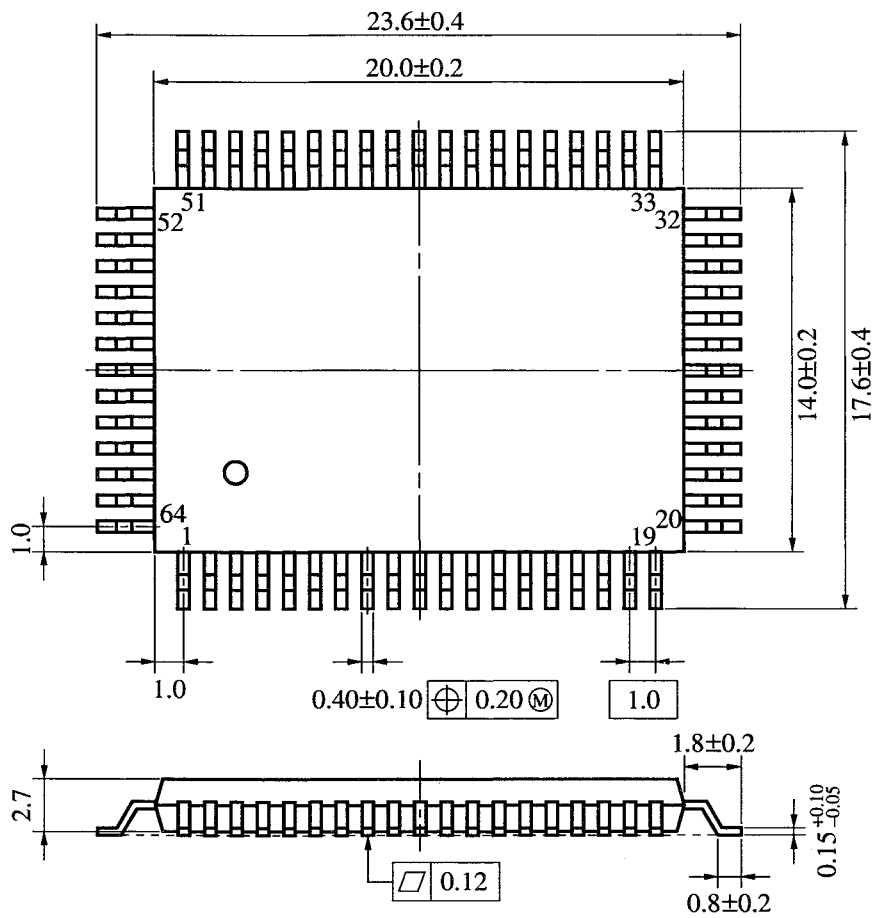


5. 外形図

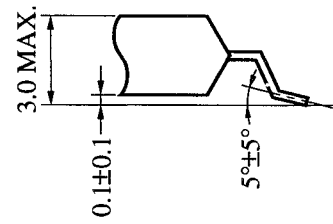
64ピン・プラスチック・シュリンク DIP (750 mil) 外形図(単位: mm)



64ピン・プラスチック QFP (14×20) 外形図 (単位: mm)

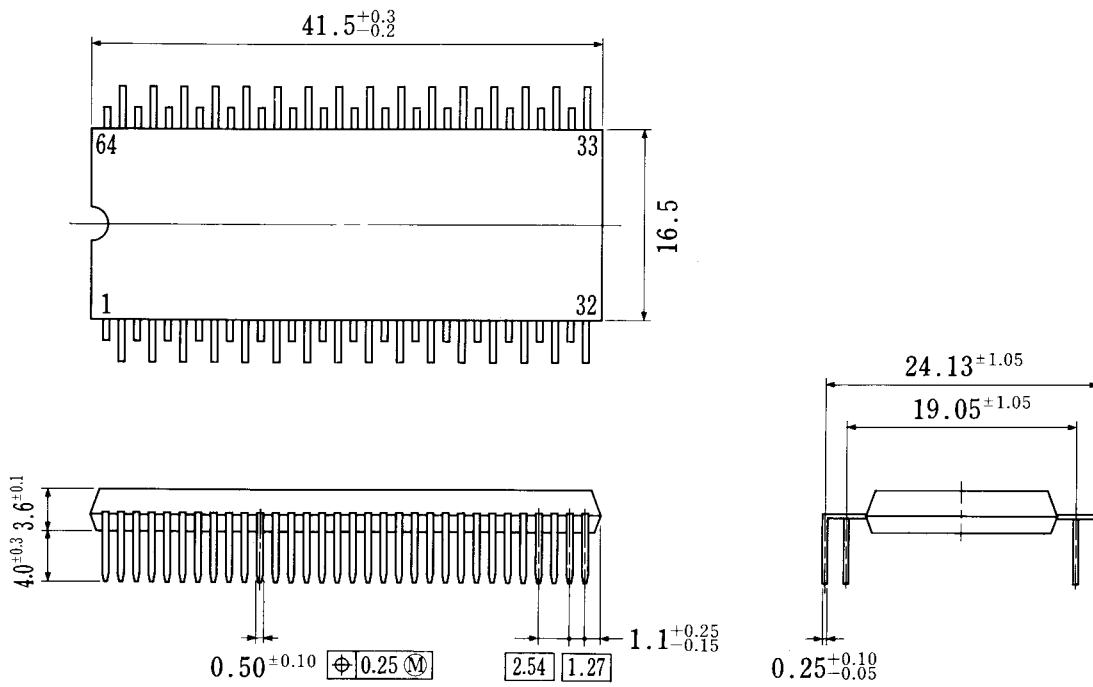


端子先端形状詳細図



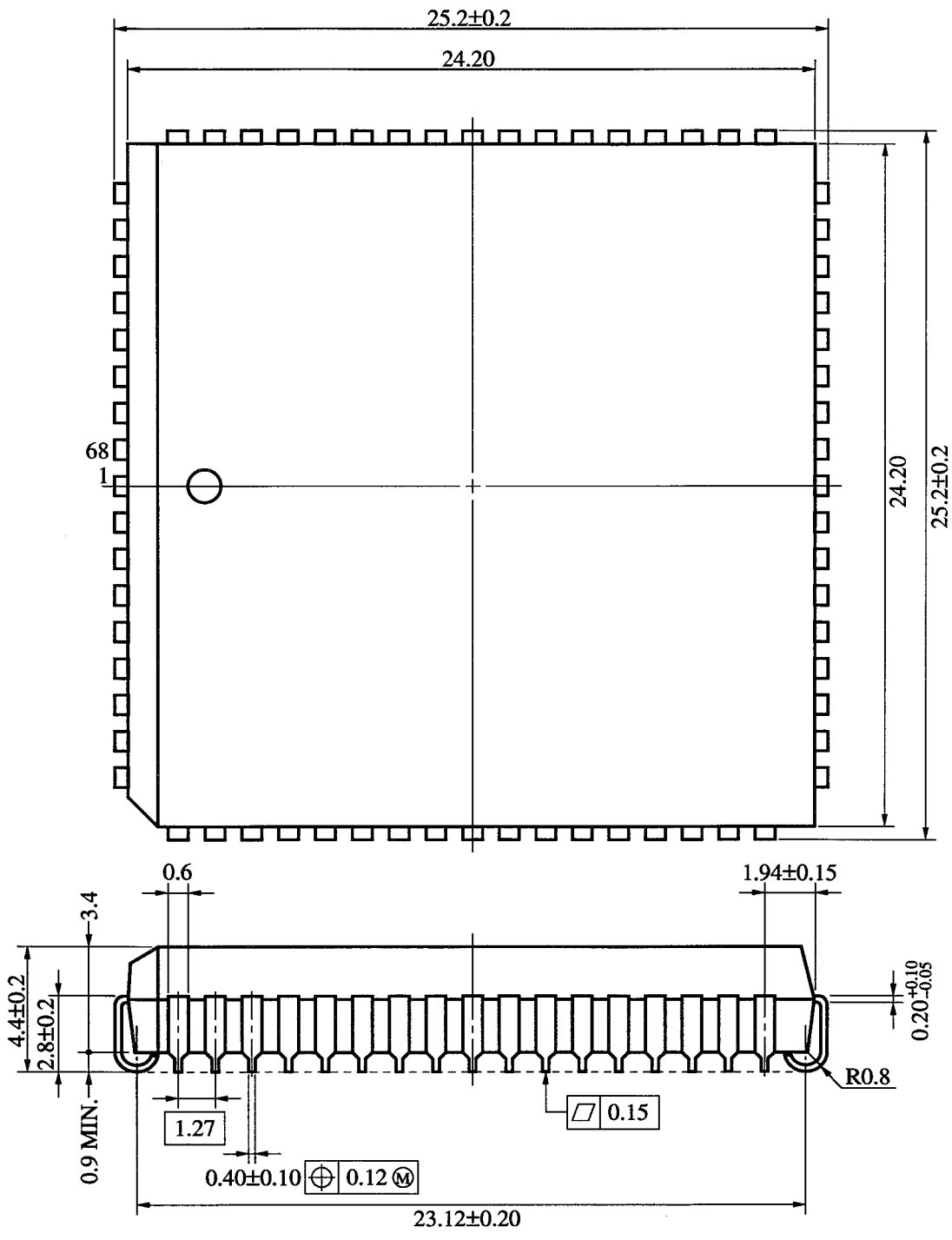
P64GF-100-3B8,3BE,3BR-1

64ピン・プラスチック QIP 外形図(単位: mm)



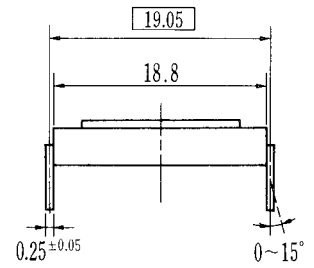
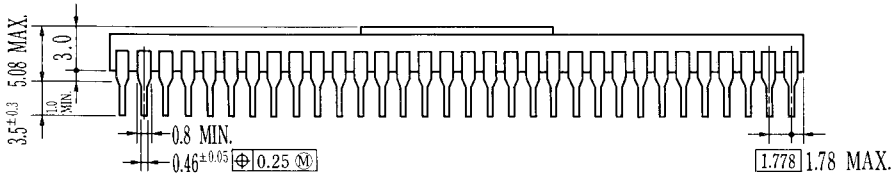
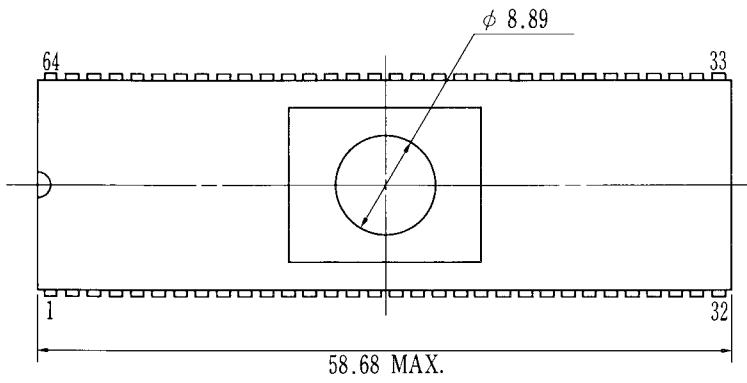
P64GQ-100-36

68ピン・プラスチック QFJ (□950 mil) 外形図 (単位: mm)



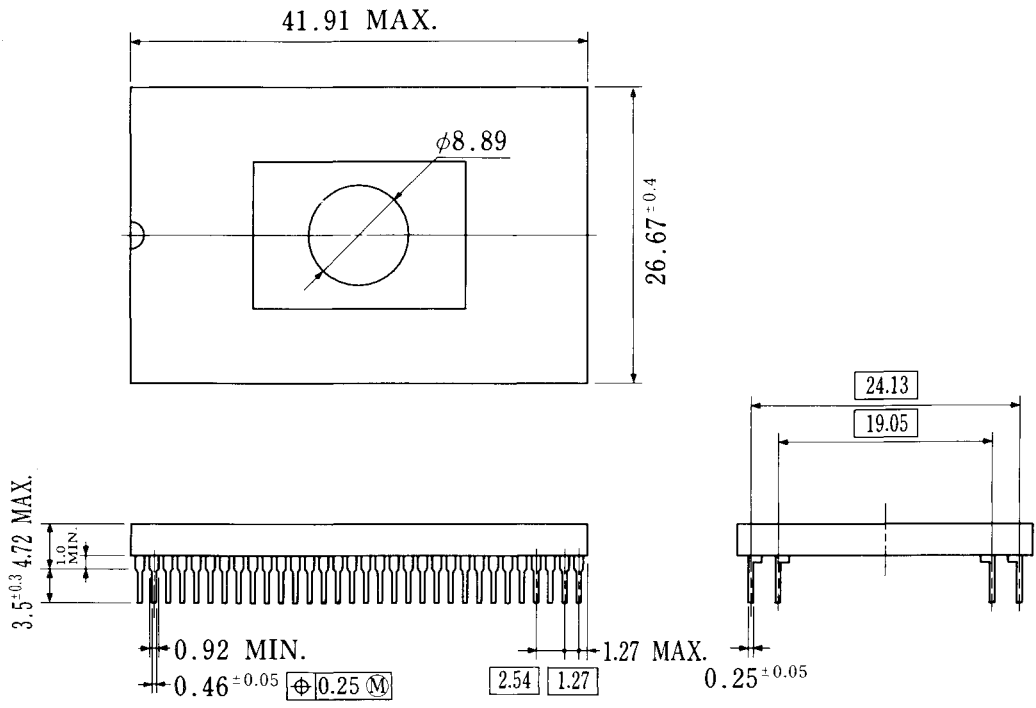
P68L-50A1-2

64ピン・セラミック窓付シュリンクDIP (750 mil) (単位：mm)



P64DW-70-750A

64ピン・セラミック QUIP(窓付き) 外形図(単位: mm)



P64RQ-100-A

6. 半田付け推奨条件

μPD78P312Aの半田付け実装は、次の推奨条件で実施してください。

半田付け推奨条件の詳細は、インフォメーション資料「半導体デバイス実装マニュアル」(IEI-616)を参照してください。

なお、推奨条件以外の半田付け方式および半田付け条件については、当社販売員にご相談ください。

表 6-1 表面実装タイプの半田付け条件(1)

μPD78P312AGF-3BE：64ピン・プラスチック QFP (14×20 mm)

半田付け方式	半田付け条件	推奨条件記号
赤外線リフロ	パッケージ・ピーク温度：230℃、時間：30秒以内 (210℃以上)、回数：1回 制限日数：2日間 ^注 (以降は125℃プリベーク16時間必要)	IR30-162-1
VPS	パッケージ・ピーク温度：215℃、時間：40秒以内 (200℃以上)、回数：1回 制限日数：2日間 ^注 (以降は125℃プリベーク16時間必要)	VP15-162-1
端子部分加熱	端子部温度：300℃以下、時間：3秒以内 (デバイスの一辺当たり)	—

注 ドライバック開封後の保管日数で、保管条件は25℃、65%RH以下。

注意 半田付け方式の併用は避けください (ただし、端子部分加熱方式は除く)。

表 6-2 表面実装タイプの半田付け条件(2)

μPD78P312AL：64ピン・プラスチック QFJ (□950 mil)

半田付け方式	半田付け条件	推奨条件記号
VPS	パッケージ・ピーク温度：215℃、時間：40秒以内 (200℃以上)、回数：1回	VP15-00-1
端子部分加熱	端子部温度：300℃以下、時間：3秒以内 (デバイスの一辺当たり)	—

注意 半田付け方式の併用は避けください (ただし、端子部分加熱方式は除く)。

表 6-3 挿入タイプの半田付け条件

★

μPD78P312ACW : 64ピン・プラスチック・シュリンク DIP (750 mil)

μPD78P312AGQ-36 : 64ピン・プラスチック QUIP

μPD78P312ADW : 64ピン・セラミック窓付きシュリンク DIP (750 mil)

μPD78P312AR : 64ピン・セラミック窓付き QUIP

推奨条件記号	半田付け条件
ウエーブ・ソルダリング (リード部のみ)	半田槽温度：260℃以下，時間：10秒以内
端子部分加熱	端子部温度：260℃以下，時間：10秒以内

注意 ウエーブ・ソルダリングはリード部のみとし，噴流半田が直接本体に接触しないようにしてください。

お知らせ

★

本製品には，半田付け推奨条件改善品があります。

(改善内容：赤外線リフロ・ピーク温度拡張 (235℃)，回数2回，制限日数緩和など)

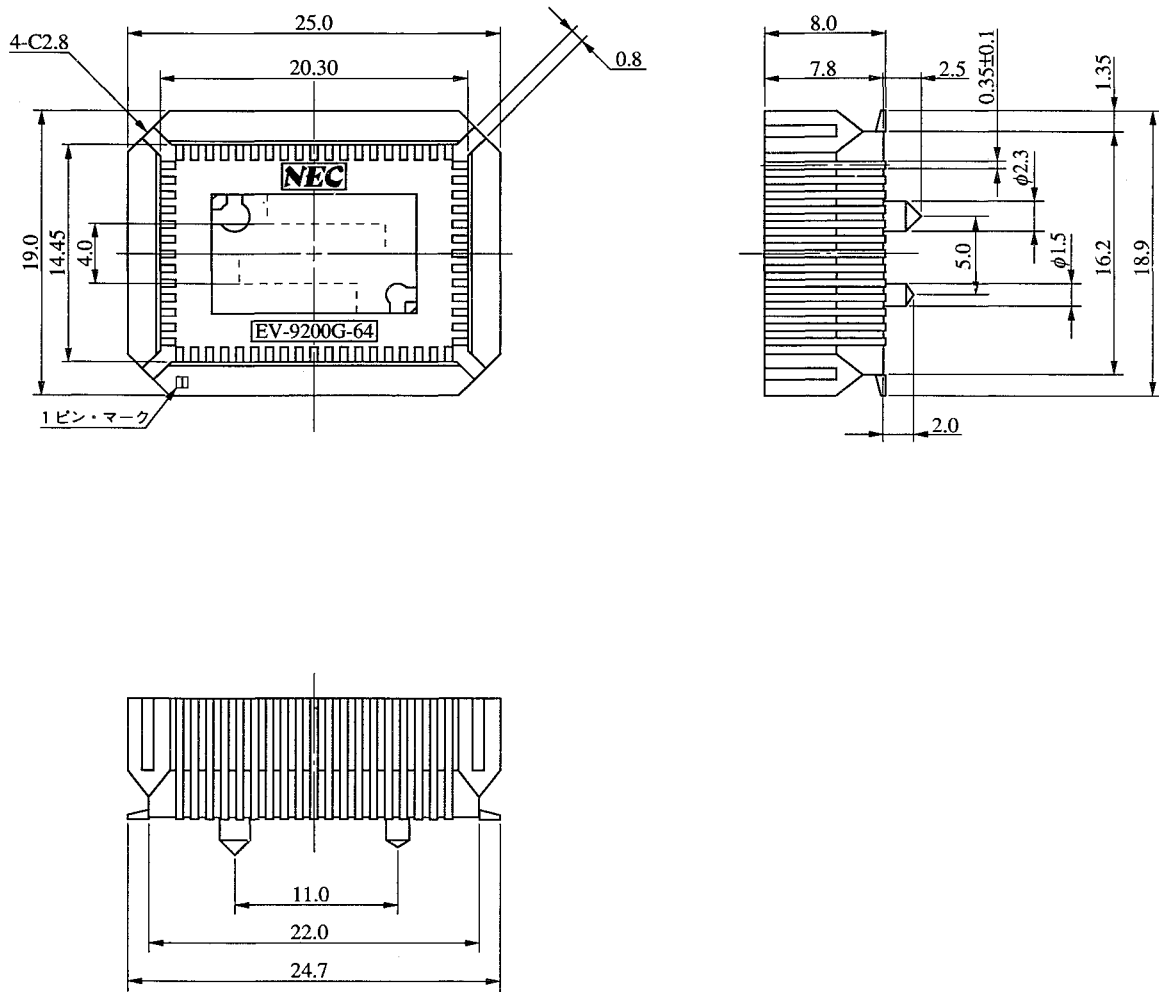
詳細につきましては，当社販売員までお問い合わせください。

★ 付録A. 変換ソケットの外形図と基板取り付け推奨パターン

μPD78P312AGF-3BE用のエミュレーション・プローブ (EP-78310GF) は変換ソケット (EV-9200G-64) と組み合わせてターゲット・システムと接続します。

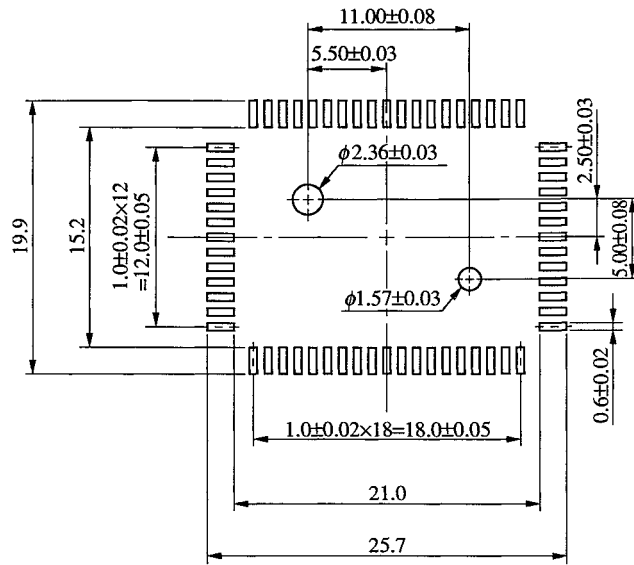
変換ソケットの外形図と基板取り付け推奨パターンを次に示します。

図A-1 変換ソケット (EV-9200G-64) 外形図 (参考) (単位: mm)



EV-9200G-64-G0

図 A-2 変換ソケット (EV-9200G-64) 基板取り付け推奨パターン (参考) (単位: mm)



EV-9200G-64-P0

注意 EV-9200用のマウント・パッド寸法と、対象製品のマウント・パッド寸法 (QFP用) は、その一部が異なる場合があります。QFP用の推奨マウント・パッド寸法は、「半導体デバイス 実装マニュアル, IEI-616」をご参照ください。

付録B. 開発ツール

μPD78P312A を使用するシステム開発のために次のような開発ツールを用意しております。

ハードウェア

IE-78310A-R	応用システムの開発、デバッグに使用できるインサーキット・エミュレータです。ホスト・マシンと接続して、デバッグを行います。ホスト・マシンとの間でオブジェクト・ファイルの転送が可能なので、効率のよいデバッグを行うことができます。
EP-78310CW EP-78310GF EP-78310GQ EP-78310L	IE-78310A-R をユーザ・システムに接続するためのエミュレーション・プローブです。
PG-1500	付属ボードおよび別売のプログラマ・アダプタを接続することにより、PROM 内蔵のシングルチップ・マイクロコンピュータを、スタンド・アロンまたはホスト・マシンからの操作によりプログラミングできる PROM プログラマです。 また、256 K ビットから 4 M ビットまでの代表的な PROM をプログラミングすることもできます。
PA-78P312CW PA-78P312GF PA-78P312GQ PA-78P312L	PG-1500 などの汎用 PROM プログラマ上で、μPD78P312A にプログラムを書き込むための PROM プログラマ・アダプタです。 PA-78P312CW … μPD78P312ACW, 78P312ADW 用 PA-78P312GF … μPD78P312AGF-3BE 用 PA-78P312GQ … μPD78P312AGQ-36, 78P312AR 用 PA-78P312L …… μPD78P312AL 用

★

その他の PROM プログラマ

μPD78P312A のプログラミングには、次に示す PROM プログラマを使用することもできます。

メーカ	品名
データ・アイ・オー・ジャパン	UNISITE 2900
安藤電気	AF-9704 AF-9705

★

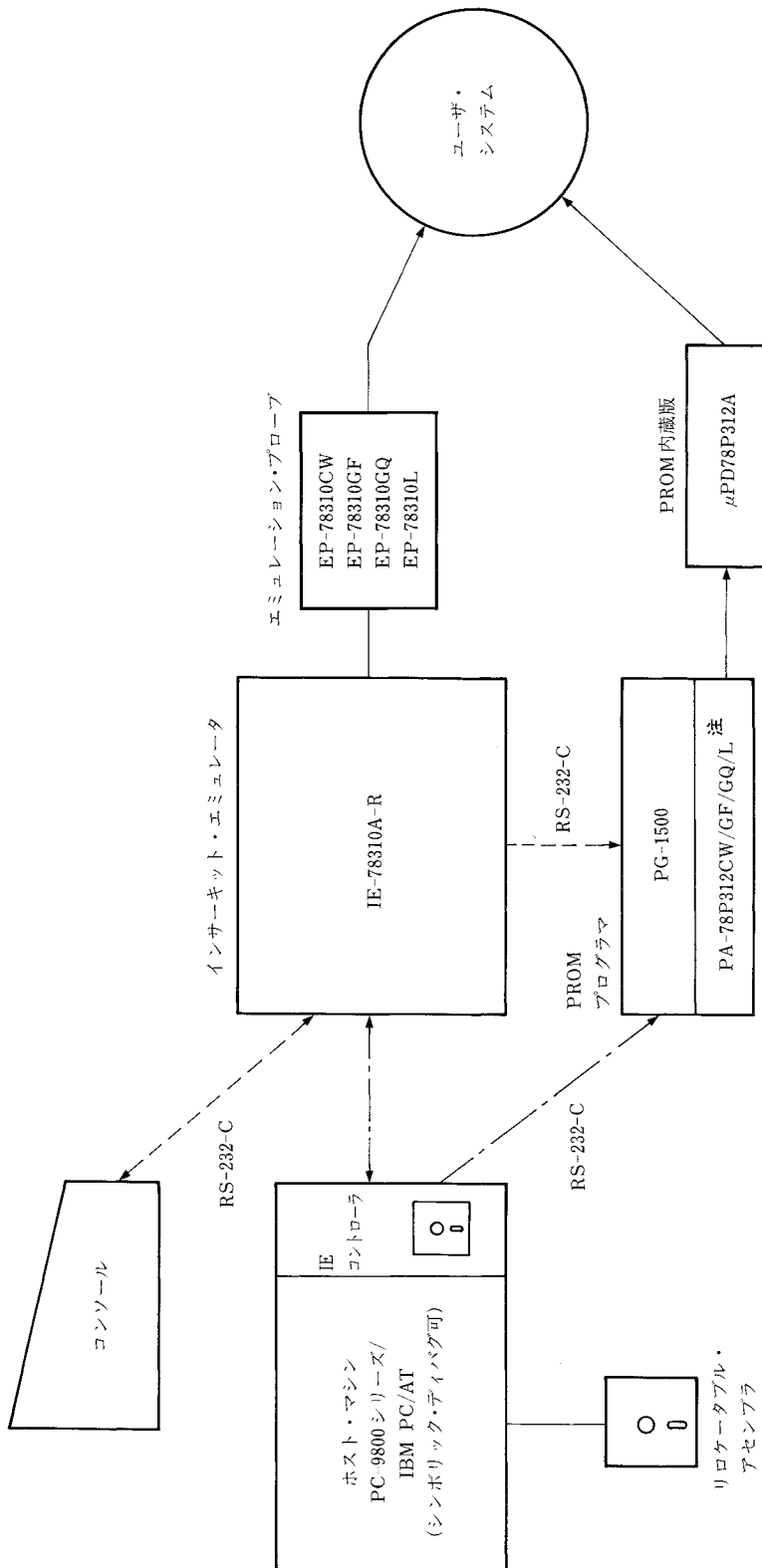
ソフトウェア

IE-78310A-R コントロール・プログラム (IEコントローラ)	ホスト・マシン	OS	供給媒体	オーダ名称 (品名)
		PC-9800 シリーズ	MS-DOS™	8インチ2D ^注
	3.5インチ2HD			μS5A13IE78310
	5インチ2HD		μS5A10IE78310-P01	
IBM PC/AT™	PC DOS™	5インチ2HC	μS7B10IE78310	
78K/IIIシリーズ リロケータブル・アセンブラ	ホスト・マシン	OS	供給媒体	オーダ名称 (品名)
		PC-9800 シリーズ	MS-DOS	8インチ2D ^注
	3.5インチ2HD			μS5A13RA78K3
	5インチ2HD		μS5A10RA78K3	
IBM PC/AT	PC DOS	5インチ2HC	μS7B10RA78K3	
PG-1500 コントローラ	ホスト・マシン	OS	供給媒体	オーダ名称 (品名)
		PC-9800 シリーズ	MS-DOS	3.5インチ2HD
	5インチ2HD			μS5A10PG1500
	IBM PC/AT		PC DOS	5インチ2HC

注 8インチ2Dでの新規の出荷は、現在行っておりません。5インチ2HDまたは3.5インチ2HDをお選びください。
また、すでに8インチ2Dでご購入いただいている場合、今後のバージョン・アップ時には5インチ2HDで出荷いたしますのでご了承ください。

備考 各ソフトウェアの動作は、上記のホスト・マシンとOS上でのみ保証されます。

開発ツールの構成★



—— : ホスト・マシンと接続して使用する場合
 - - - - : コンソールと接続し、IE をスタンド・アロンとして使用する場合

- 注 PA-78P312CW : μPD78P312ACW/DW 用
 PA-78P312GF : μPD78P312AGF-3BE 用
 PA-78P312GQ : μPD78P312AGQ-36/R 用
 PA-78P312L : μPD78P312AL 用

CMOSデバイスの一般的注意事項

①静電気対策 (MOS全般)

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレーやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

②未使用入力の処理 (CMOS特有)

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性 (タイミングは規定しません) を考慮すると、個別に抵抗を介してV_{DD}またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

③初期化以前の状態 (MOS全般)

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

○文書による当社の承諾なしに本資料の転載複製を禁じます。

○本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的所有権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。

○当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。

○当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器 (自動車、列車、船舶等)、交通用信号機器、防災/防犯装置、各種安全装置、生命維持を直接の目的としない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート/データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。

○この製品は耐放射線設計をしておりません。

[メモ]

本製品のうち、外国為替および外国貿易管理法の規定により戦略物資等（または役務）に該当するものについては、日本国外に輸出する際に、同法に基づき日本国政府の輸出許可が必要です。

非該当品 : μPD78P312ADW, 78P312AR

ユーザ判定品 : μPD78P312ACW, 78P312AGF-3BE, 78P312AGQ-36, 78P312AL

- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- この製品を使用したことにより、第三者の工業所有権等にかかわる問題が発生した場合、当社製品の構造製法に直接かかわるもの以外につきましては、当社はその責を負いませんのでご了承ください。
- 当社は、航空宇宙機器、海底中継器、原子力制御システム、生命維持のための医療用機器などに推奨できる製品を標準的には用意していません。当社製品をこれらの用途にご使用をお考えのお客様、および、『標準』品質水準品を当社が意図した用途以外にご使用をお考えのお客様は、事前に販売窓口までご連絡頂きますようお願い致します。

当社推奨の用途例

標準：コンピュータ、OA機器、通信機器、計測機器、工作機械、産業用ロボット、AV機器、家電等
 特別：輸送機器（列車、自動車等）、交通信号機器、防災/防犯装置等

- この製品は耐放射線設計をしておりません。

M4 92.6

QTOP は日本電気株式会社の商標です。
 MS-DOS は米国マイクロソフト社の商標です。
 PC/AT, PC DOS は米国IBM社の商標です。

お問い合わせは、最寄りのNECへ

本社	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	北海道支店	札幌 (011)231-0161	立川支店	立川 (0425)26-5981
コンシューマ半導体販売事業部		東北支店	仙台 (022)261-5511	川崎支店	川崎 (043)238-8116
OA半導体販売事業部	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	北支店	仙台 (0196)51-4344	津支店	津 (054)255-2211
インダストリ半導体販売事業部	東京 (03)3454-1111	山形支店	山形 (0236)23-5511	沼津支店	沼津 (0559)63-4455
中部支社半導体販売部	〒460 名古屋市中区栄四丁目14番5号 (松下中日ビル)	いわき支店	いわき (0249)23-5511	浜松支店	浜松 (053)452-2711
	名古屋 (052)242-2755	長岡支店	長岡 (0246)21-5511	富山支店	富山 (0776)22-1866
関西支社半導体販売部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	神戸支店	神戸 (0276)46-4011	京都支店	京都 (075)344-7824
	大阪 (06)945-3178	宇都宮支店	宇都宮 (0285)24-5011	神戶支店	神戶 (078)332-3311
	大阪 (06)945-3200	山梨支店	山梨 (0286)21-2281	鳥取支店	鳥取 (0857)27-5311
	大阪 (06)945-3208	長野支店	長野 (0262)35-1444	高松支店	高松 (086)225-4455
		甲府支店	甲府 (0266)53-5350	新居浜支店	新居浜 (0878)36-1200
		埼玉支店	埼玉 (0552)24-4141	松山支店	松山 (0897)32-5001
			宮城支店	福岡支店	福岡 (092)271-7700
			大宮支店	北九州支店	北九州 (093)541-2887

(技術お問い合わせ先)

半導体応用技術本部	マイクロコンピュータ技術部	〒210 川崎市幸区塚越三丁目484番地	川崎 (044)548-8890	半導体応用技術本部 インフォメーションセンター FAX(044)548-7900 (FAXで対応させていただきます)
半導体応用技術本部	中部応用システム技術部	〒460 名古屋市中区栄四丁目14番5号 (松下中日ビル)	名古屋 (052)242-2762	
半導体応用技術本部	西日本応用システム技術部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06)945-3383	