

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日  
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

## 8 ビット・シングルチップ・マイクロコンピュータ

μPD78P238は、μPD78238の内蔵マスクROMをワン・タイムPROMまたはEPROMに置き換えた8ビット・シングルチップ・マイクロコンピュータです。ユーザによるプログラム書き込みが可能のため、システム開発時の評価用および少量生産に適しています。

詳しい機能説明などは次のユーザズ・マニュアルに記載しております。設計の際には必ずお読みください。

μPD78234 シリーズ ユーザズ・マニュアル ハードウェア編：IEU-718

78K/II シリーズ ユーザズ・マニュアル 命令編：IEU-754

## 特 徴

- μPD78234, 78238 コンパチブル
- EPROM内蔵
  - ・ μPD78P238KF : 再プログラム可能 (システム評価に最適)
  - ・ μPD78P238GC/GJ/LQ : 一度だけプログラム可能 (少量生産に最適)
  - ・ QTOP™マイコン対応

備考 QTOPマイコンとは、NECが提供する「プログラム書き込みから捺印、スクリーニング、ベリファイまでトータル・サポートされた、ワン・タイムPROM内蔵シングルチップ・マイコン」の総称です。 ★

## オーダ情報

| オーダ名称               | パッケージ                       | 内蔵ROM         |   |
|---------------------|-----------------------------|---------------|---|
| μPD78P238GC-3B9     | 80ピン・プラスチック QFP (□14 mm)    | ワン・タイムPROM    |   |
| μPD78P238GC-×××-3B9 | //                          | // (QTOPマイコン) | ★ |
| μPD78P238GJ-5BG     | 94ピン・プラスチック QFP (□20 mm)    | //            |   |
| μPD78P238GJ-×××-5BG | //                          | // (QTOPマイコン) | ★ |
| μPD78P238LQ         | 84ピン・プラスチック QFJ (□1150 mil) | //            |   |
| μPD78P238LQ-×××     | //                          | // (QTOPマイコン) | ★ |
| μPD78P238KF         | 94ピン・セラミック WQFN (□20 mm)    | EPROM         |   |

備考 ×××はROMコード番号です。

## 品質水準

標準 (一般電子機器用)

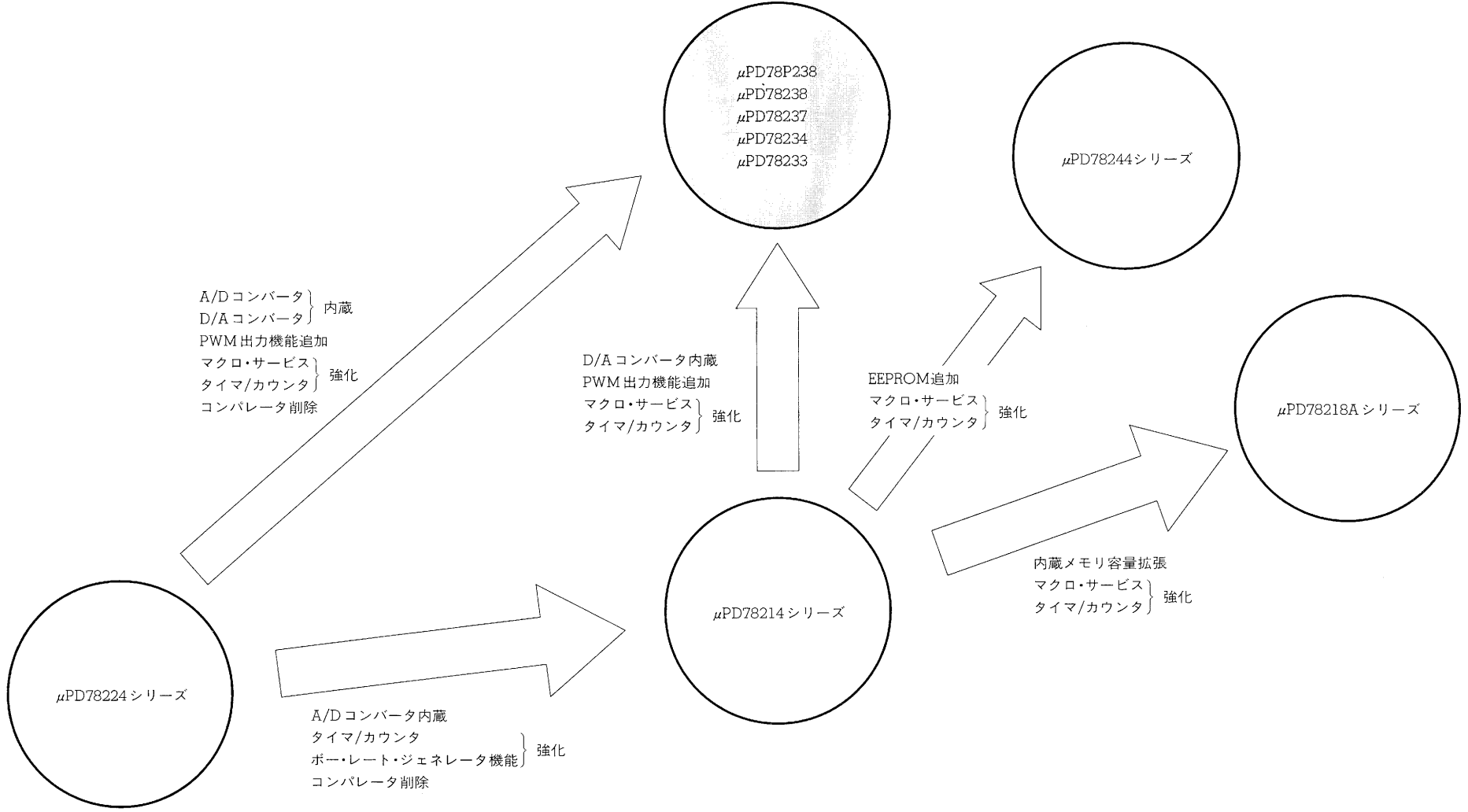
品質水準とその応用分野の詳細については当社発行の資料「NEC 半導体デバイスの品質水準」(IEI-620)をご覧ください。

本資料では、ワン・タイムPROM製品とEPROM製品の共通する部分をPROMという表記で代表しています。

本資料の内容は、後日変更する場合があります。

### 78K/ I 製品展開図

#### μPD78234 シリーズ



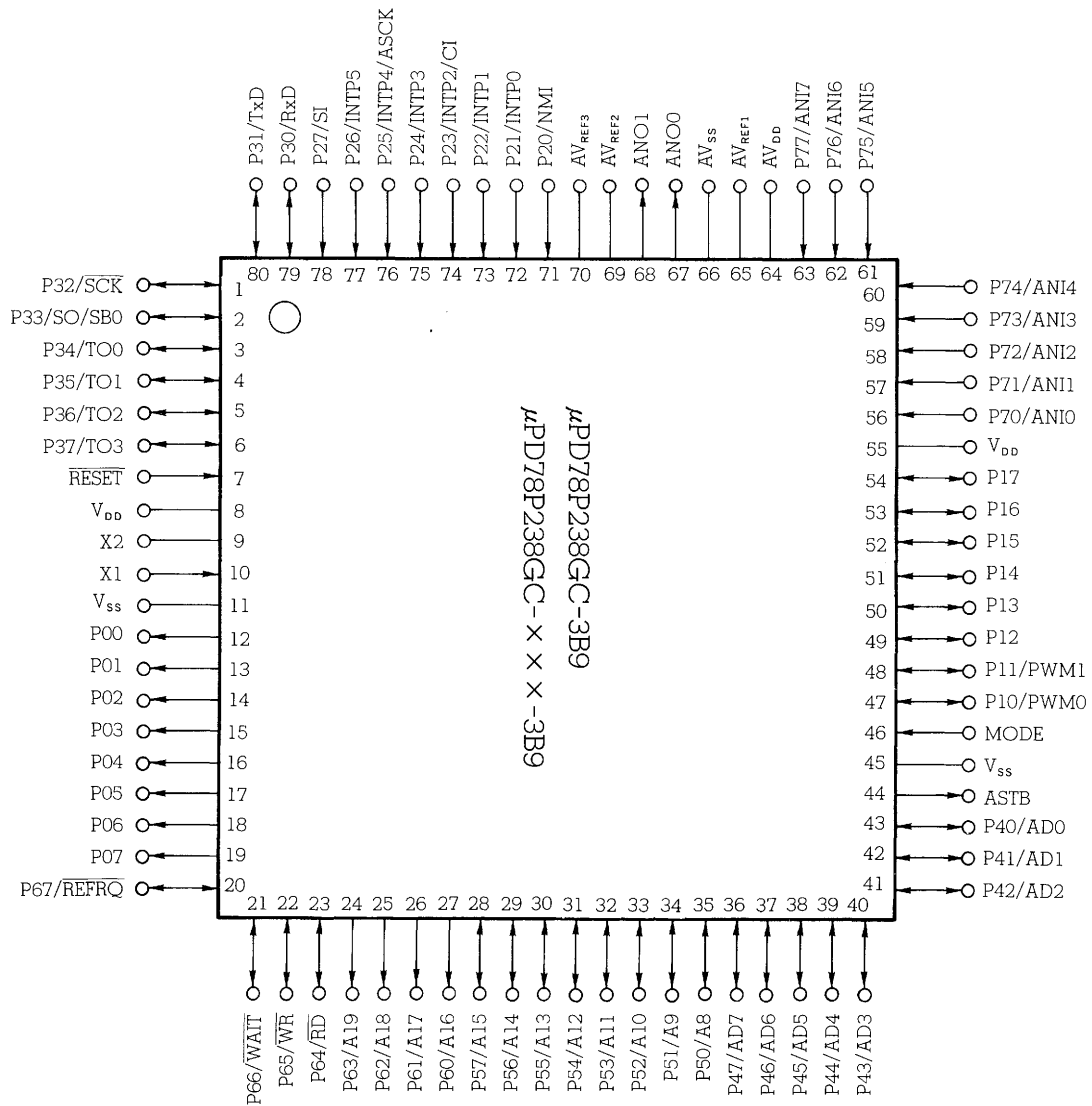
## 機能一覧

| 項 目          | 機 能  |   |
|--------------|--|---|
| 基本命令（ニモニック）数 | 65   |   |
| 最小命令実行時間     | 333 ns（12 MHz 動作時）   |   |
| 内蔵メモリ容量      | PROM   | 32K バイト   |
|              | RAM  | 1024 バイト  |
| アドレス空間       | 1 M バイト  |   |
| I/O 端子数      | 入力ポート : 16 } プルアップ抵抗内蔵(ソフトウェアでプルアップ指定) : 42 入力<br>入出力ポート : 36 }<br>LED 駆動可 : 24 出力<br>トランジスタ駆動可 : 8 出力<br>出力ポート : 12 |   |
| 汎用レジスタ       | 8 ビット × 8 × 4 バンク (メモリ・マッピング)  |   |
| タイマ/カウンタ     | 16 ビット・タイマ/カウンタ : タイマ・レジスタ × 1<br>キャプチャ・レジスタ × 1<br>コンペア・レジスタ × 2  | パルス出力可<br>( トグル出力<br>PWM/PPG 出力<br>ワンショット・パルス出力 ) |
|              | 8 ビット・タイマ/カウンタ 1 : タイマ・レジスタ × 1<br>キャプチャ/コンペア・レジスタ × 1<br>コンペア・レジスタ × 1  | パルス出力可<br>( リアルタイム出力 :<br>4 ビット × 2 )             |
|              | 8 ビット・タイマ/カウンタ 2 : タイマ・レジスタ × 1<br>キャプチャ・レジスタ × 1<br>コンペア・レジスタ × 2   | パルス出力可<br>( トグル出力<br>PWM/PPG 出力 )                 |
|              | 8 ビット・タイマ/カウンタ 3 : タイマ・レジスタ × 1<br>コンペア・レジスタ × 1   |   |
| PWM 出力機能     | 12 ビット分解能 × 2 チャンネル  |   |
| シリアル・インタフェース | UART : 1 チャンネル (ポー・レート・ジェネレータ内蔵)<br>クロック同期式シリアル I/O : 1 チャンネル  |   |
| A/D コンバータ    | 8 ビット分解能 × 8 チャンネル   |   |
| D/A コンバータ    | 8 ビット分解能 × 2 チャンネル   |   |
| 割り込み         | 19 要因 (外部 7, 内部 12) + BRK 命令<br>2 レベルの優先順位 (プログラマブル)<br>2 種類の処理形態 (ベクタ割り込み, マクロ・サービス)                                |   |
| 命令セット        | 16 ビット演算<br>乗除算 (8 ビット × 8 ビット, 16 ビット ÷ 8 ビット)<br>ビット操作<br>BCD 補正, その他  |   |
| パッケージ        | 94ピン・セラミック WQFN (□20 mm)<br>80ピン・プラスチック QFP (□14 mm)<br>94ピン・プラスチック QFP (□20 mm)<br>84ピン・プラスチック QFJ (□1150 mil)      |   |

端子接続図 (Top View)

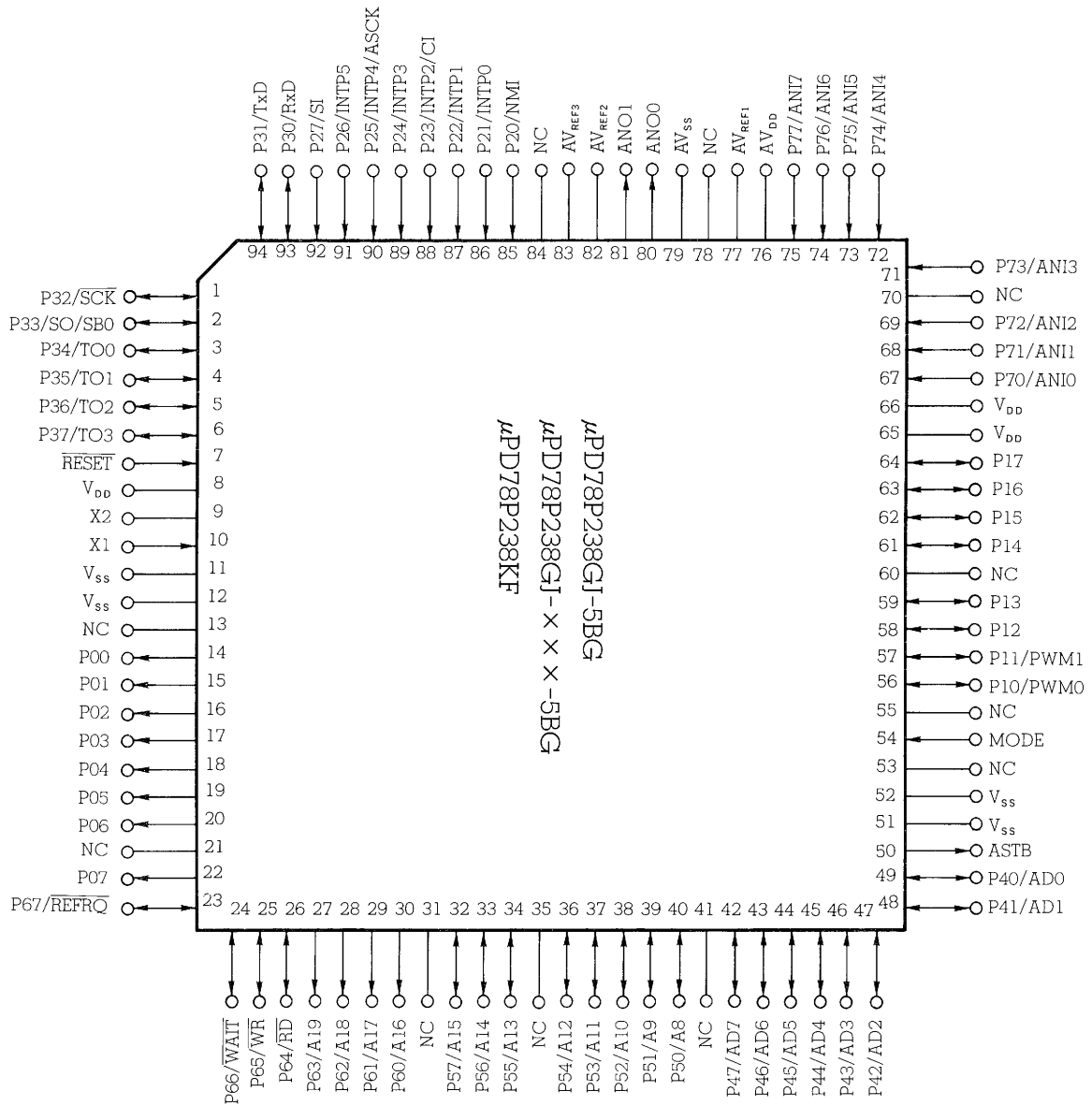
(1) 通常動作モード

80ピン・プラスチック QFP (□14 mm)

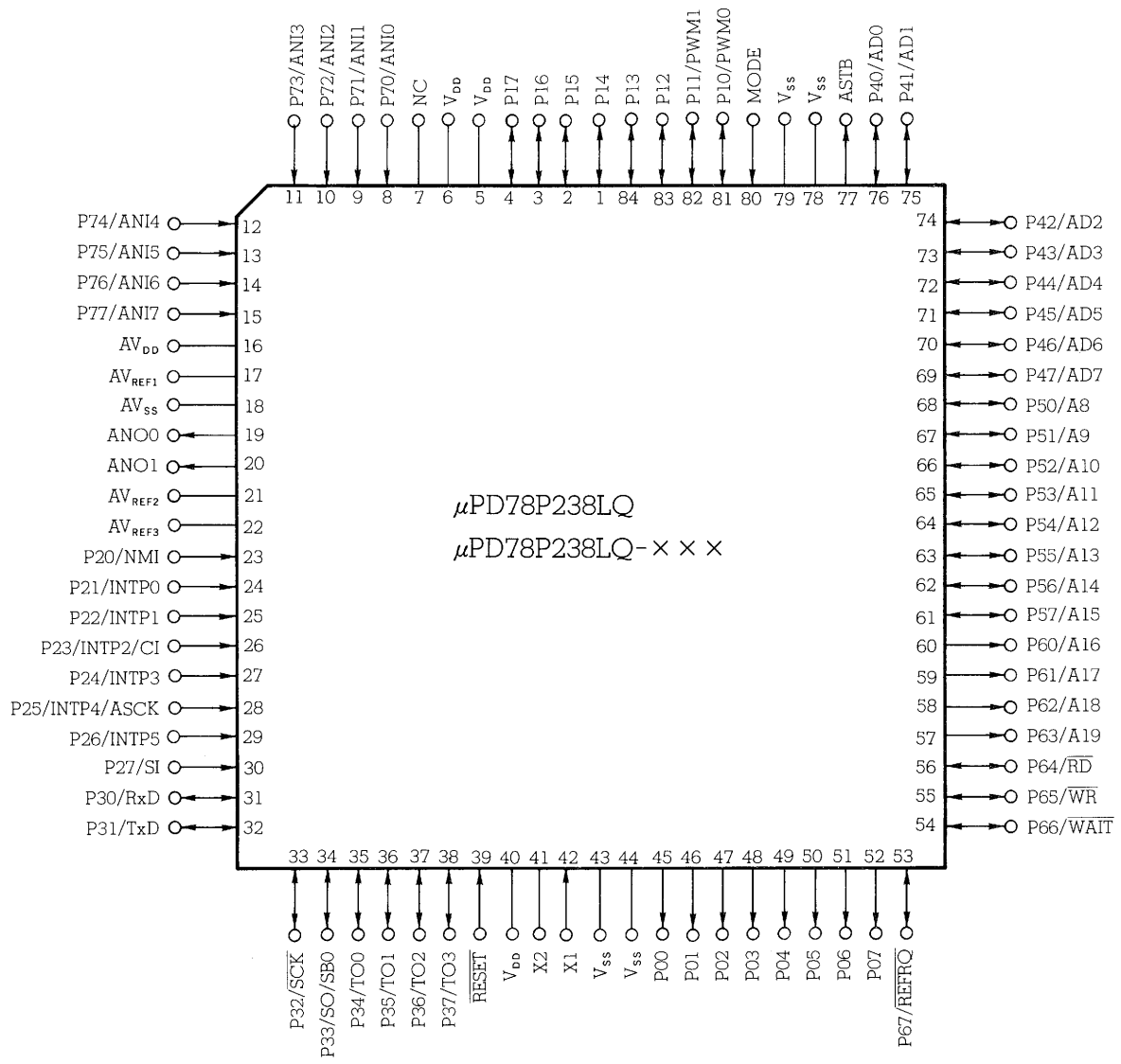


94ピン・プラスチック QFP (□20 mm)

94ピン・セラミック WQFN (□20 mm)



84ピン・プラスチックQFJ (□1150 mil)

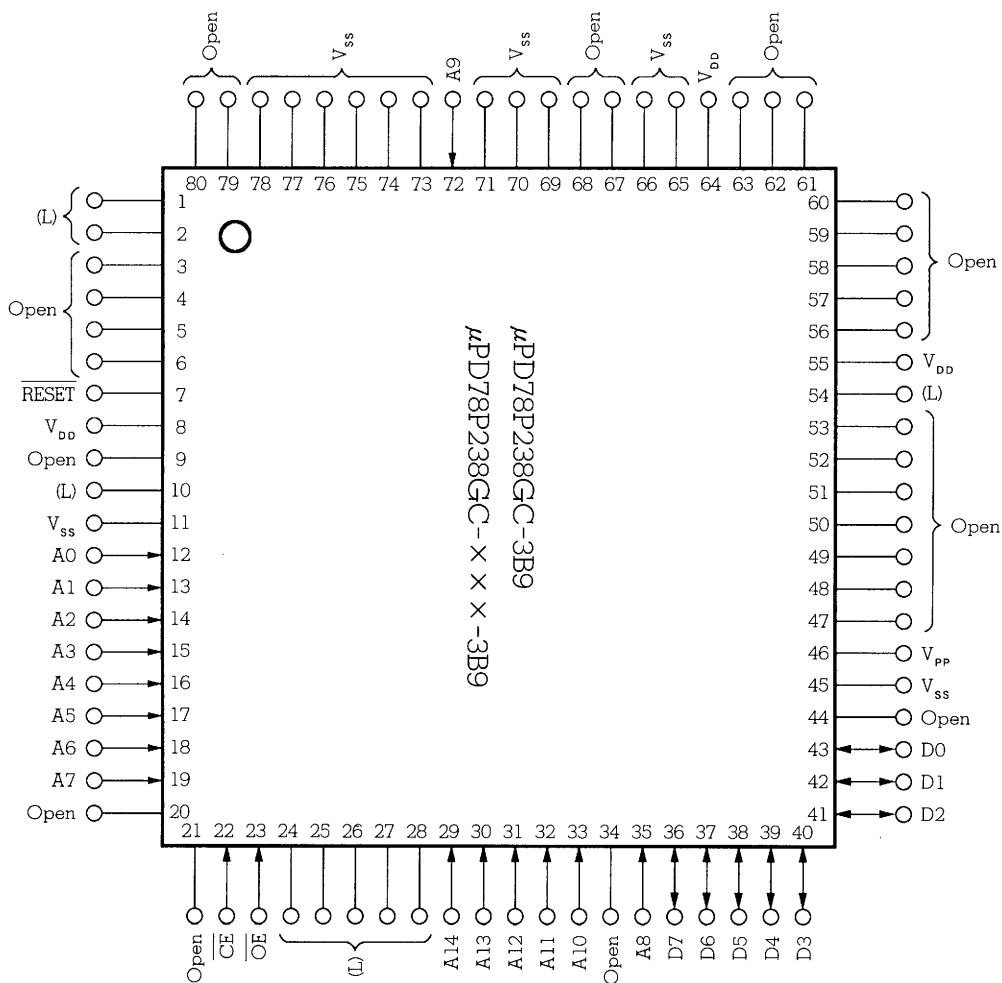




|                  |                                 |                         |                       |
|------------------|---------------------------------|-------------------------|-----------------------|
| P00-P07          | : Port 0                        | A8-A19                  | : Address Bus         |
| P10-P17          | : Port 1                        | $\overline{RD}$         | : Read Strobe         |
| P20-P27          | : Port 2                        | $\overline{WR}$         | : Write Strobe        |
| P30-P37          | : Port 3                        | $\overline{WAIT}$       | : Wait                |
| P40-P47          | : Port 4                        | ASTB                    | : Address Strobe      |
| P50-P57          | : Port 5                        | $\overline{REFRQ}$      | : Refresh Request     |
| P60-P67          | : Port 6                        | $\overline{RESET}$      | : Reset               |
| P70-P77          | : Port 7                        | X1, X2                  | : Crystal             |
| TO0-TO3          | : Timer Output                  | MODE                    | : Mode                |
| CI               | : Clock Input                   | ANI0-ANI7               | : Analog Input        |
| RxD              | : Receive Data                  | ANO0, ANO1              | : Analog Output       |
| TxD              | : Transmit Data                 | $AV_{REF1} - AV_{REF3}$ | : Reference Voltage   |
| $\overline{SCK}$ | : Serial Clock                  | $AV_{DD}$               | : Analog Power Supply |
| ASCK             | : Asynchronous Serial Clock     | $AV_{SS}$               | : Analog Ground       |
| SB0              | : Serial Bus                    | $V_{DD}$                | : Power Supply        |
| SI               | : Serial Input                  | $V_{SS}$                | : Ground              |
| SO               | : Serial Output                 | NC                      | : Non-connection      |
| PWM0,PWM1        | : Pulse Width Modulation Output |                         |                       |
| NMI              | : Non-maskable Interrupt        |                         |                       |
| INTP0-INTP5      | : Interrupt From Peripherals    |                         |                       |
| AD0-AD7          | : Address/Data Bus              |                         |                       |

(2) PROMプログラミング・モード

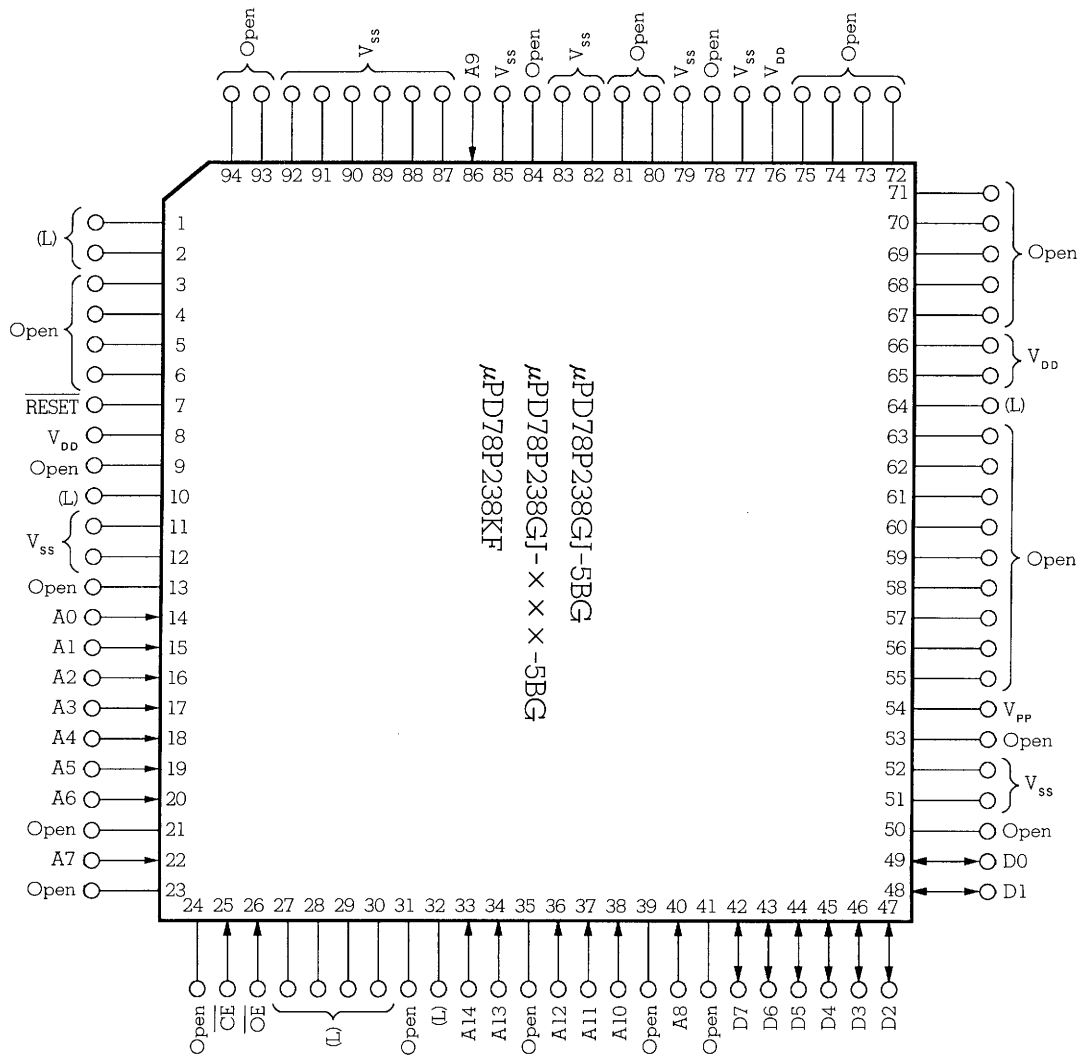
80ピン・プラスチック QFP (□14 mm)



- 注意 L : 個別にプルダウン抵抗を介してV<sub>SS</sub>に接続してください。
- V<sub>SS</sub> : グランドに接続してください。
- Open : 何も接続しないでください。
- RESET : ロウ・レベルにしてください。

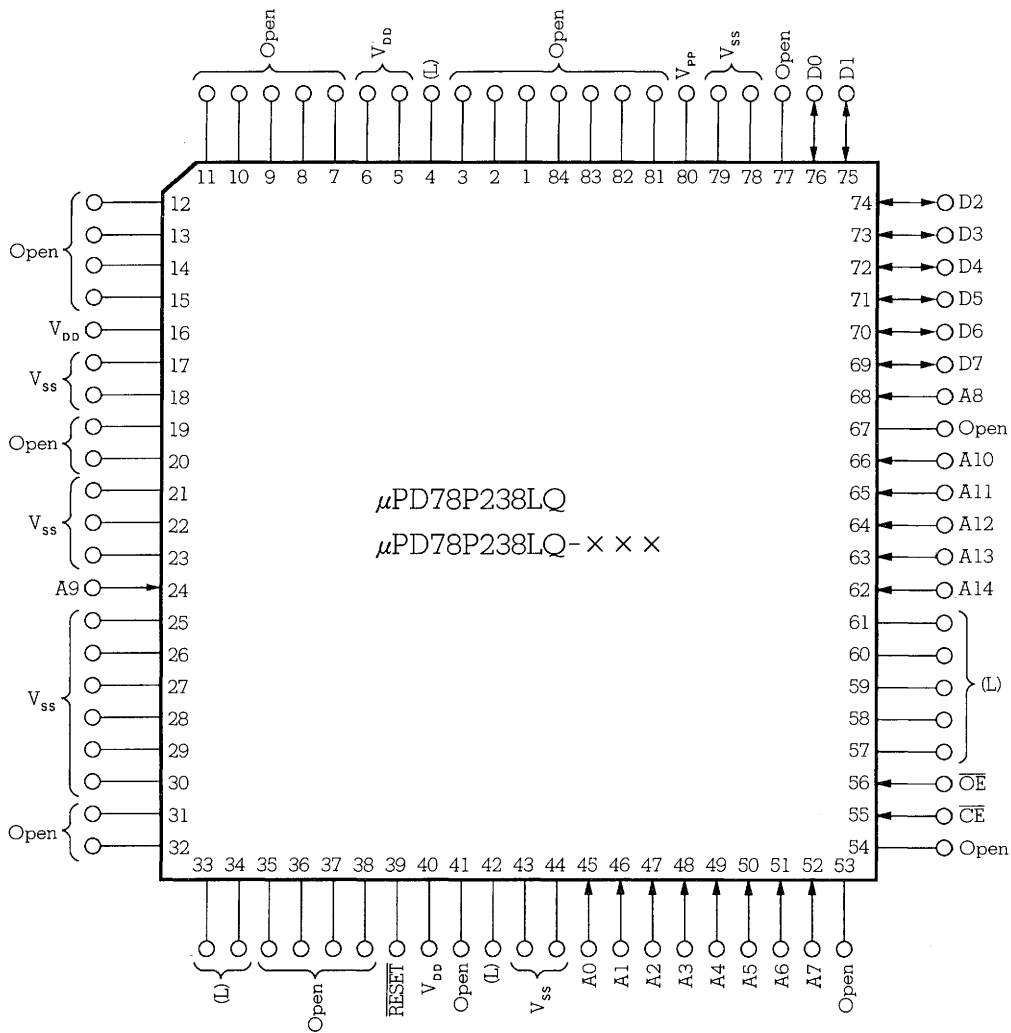
94ピン・プラスチック QFP (□20 mm)

94ピン・セラミック WQFN (□20 mm)



- 注意 L : 個別にプルダウン抵抗を介してV<sub>SS</sub>に接続してください。
- V<sub>SS</sub> : グランドに接続してください。
- Open : 何も接続しないでください。
- RESET : ロウ・レベルにしてください。

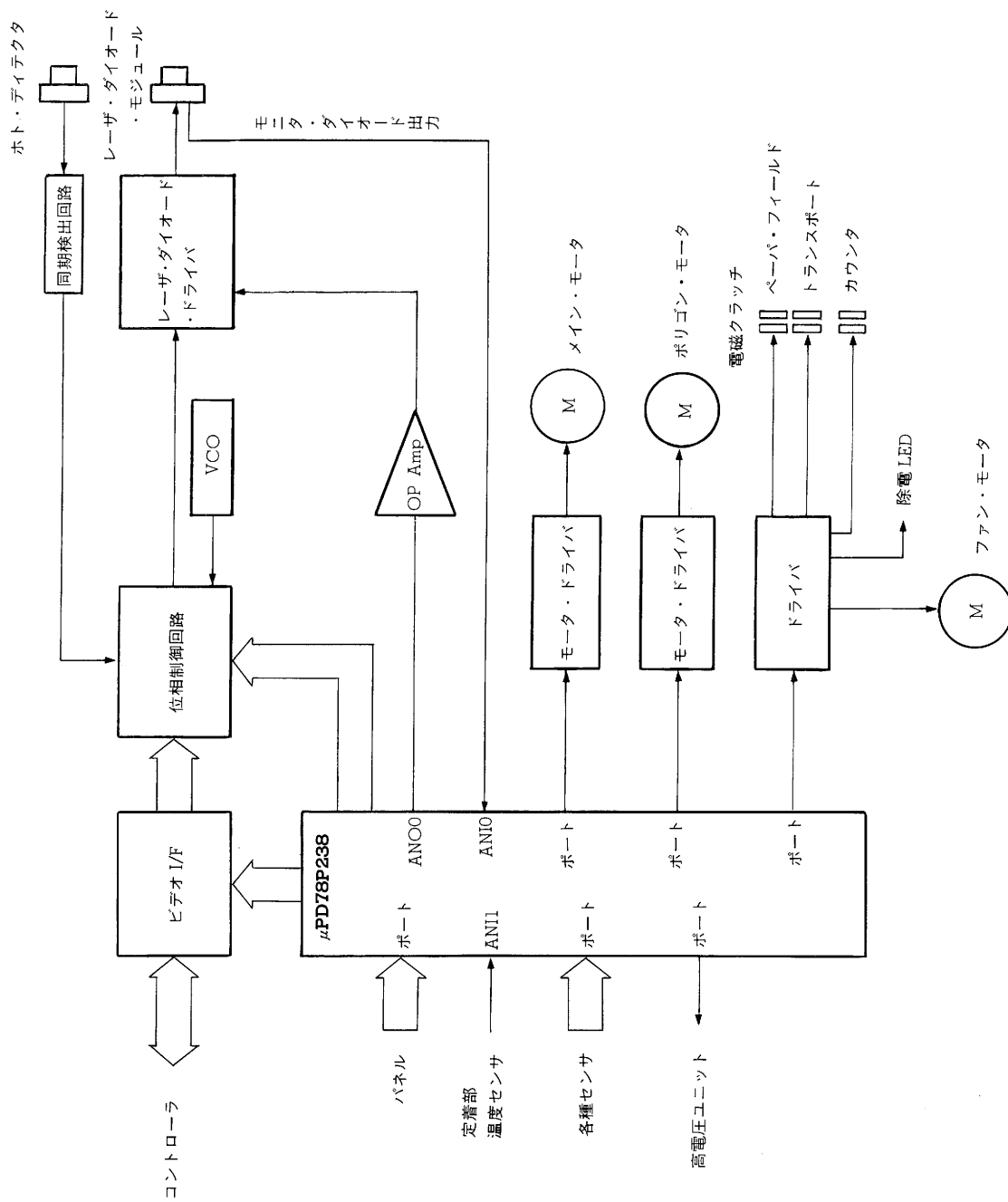
84ピン・プラスチック QFJ (□1150 mil)



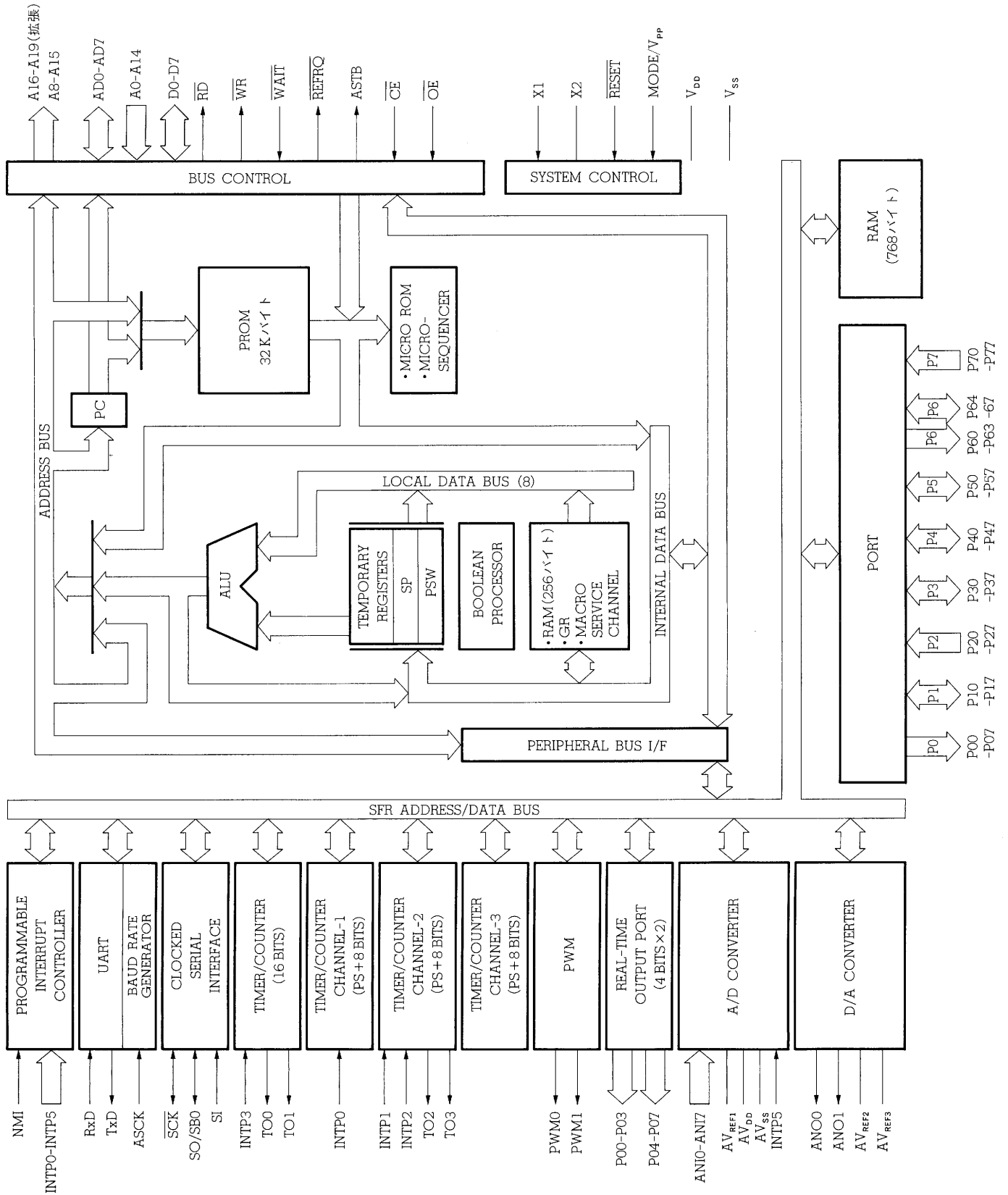
- 注意 L : 個別にプルダウン抵抗を介して  $V_{SS}$  に接続してください。  
 $V_{SS}$  : グランドに接続してください。  
 Open : 何も接続しないでください。  
RESET : ロウ・レベルにしてください。

- |                                     |                                 |
|-------------------------------------|---------------------------------|
| $V_{PP}$ : Programming Power Supply | $\overline{CE}$ : Chip Enable   |
| $\overline{RESET}$ : Reset          | $\overline{OE}$ : Output Enable |
| A0-A14 : Address Bus                | $V_{DD}$ : Power Supply         |
| D0-D7 : Data Bus                    | $V_{SS}$ : Ground               |

システム構成例 (LBP エンジン)



内部ブロック図



## 目 次

1. μPD78P238とμPD78234, 78238の違い … 14
2. 端子機能 … 15
  - 2.1 ポート … 15
  - 2.2 ポート以外 … 16
  - 2.3 PROMプログラミング・モード … 17
    - 2.3.1 端子機能一覧 … 17
    - 2.3.2 端子機能説明 … 18
  - 2.4 μPD78P238のメモリ・マッピング … 19
3. μPD78P238のプログラミング … 20
  - 3.1 動作モード … 20
  - 3.2 PROM書き込みの手順 … 21
  - 3.3 PROM読み出しの手順 … 23
4. 消去特性 (μPD78P238KFのみ) … 24
5. 消去用窓のシールについて (μPD78P238KFのみ) … 24
6. ワン・タイムPROM製品のスクリーニングについて … 24
7. 電気的特性 … 25
8. 外形図 … 45
9. 半田付け推奨条件 … 49
- 付録A. 開発ツール … 50
- 付録B. 関連資料 … 54

★

## 1. μPD78P238 と μPD78234, 78238 の違い

μPD78P238は、μPD78238の内蔵マスクROMを書き込み可能なPROMに置き換えた製品です。したがって、書き込み/ベリファイなどのPROM仕様であることとROMレス動作が不可能なこと以外、機能はμPD78238と同じです。また、内蔵メモリ選択レジスタ (IMS) の設定により、μPD78234とPROM仕様およびROMレス動作以外の機能を同一にすることが可能です。これら3品種の相違点を表1-1に示します。

なお、CPUの機能や内蔵ハードウェアについての詳細は、**μPD78234 ユーザーズ・マニュアル ハードウェア編**などを参照してください。

表1-1 μPD78P238 と μPD78234, 78238 の違い

| 項 目         | μPD78P238                                | μPD78238                | μPD78234             |
|-------------|--|-------------------------|----------------------|
| 内蔵プログラム・メモリ | 32 Kバイト PROM<br>IMSレジスタにより<br>16 Kバイト選択可 | 32 Kバイト・マスクROM<br>固定    | 16 Kバイト・マスクROM<br>固定 |
| 内蔵RAM       | 1024バイト<br>IMSレジスタにより<br>640バイトに選択可      | 1024バイト固定               | 640バイト固定             |
| ROMレス動作     | 不可                                       | MODE端子をハイ・レベルにすることにより可能 |                      |
| パッケージ       | 80ピン・プラスチック QFP (□14 mm)                 |                         |                      |
|             | 94ピン・プラスチック QFP (□20 mm)                 |                         |                      |
|             | 84ピン・プラスチック QFJ (□1150 mil)              |                         |                      |
|             | 94ピン・セラミック WQFN (□20 mm)                 | —                       |                      |



2. 端子機能

2.1 ポート

| 端子名称    | 入出力   | 兼用端子       | 機能  |  |
|---------|-------|------------|---|--|
| P00-P07 | 出力    | -          | ポート0 (P0) :<br>リアルタイム出力ポート (4ビット×2) として使用可能<br>トランジスタ駆動可能   |  |
| P10     | 入出力   | PWM0       | ポート1 (P1) :<br>1ビット単位に入出力指定可能   |  |
| P11     |       | PWM1       | 入力モードの端子について、ソフトウェアで一括して内蔵プルアップ抵抗の接続の指定可能   |  |
| P12-P17 |       | -          | LED 駆動可能  |  |
| P20     | 入力    | NMI        | ポート2 (P2) :<br>P20は汎用ポートとしては使用不可 (ノンマスカブル割り込み)<br>ただし、割り込みルーチンにおいて、入力レベルの確認可<br>P22-P27は6ビット単位でソフトウェアによる内蔵プルアップ抵抗の接続の指定可能 |  |
| P21     |       | INTP0      |   |  |
| P22     |       | INTP1      |   |  |
| P23     |       | INTP2/CI   |   |  |
| P24     |       | INTP3      |   |  |
| P25     |       | INTP4/ASCK |   |  |
| P26     |       | INTP5      |   |  |
| P27     |       | SI         |   |  |
| P30     | 入出力   | RxD        | ポート3 (P3) :<br>1ビット単位に入出力指定可能   |  |
| P31     |       | TxD        | 入力モードの端子について、ソフトウェアで一括して内蔵プルアップ抵抗の接続の指定可能   |  |
| P32     |       | SCK        |   |  |
| P33     |       | SO/SB0     |   |  |
| P34-P37 |       | TO0-TO3    |   |  |
| P40-P47 | 入出力   | AD0-AD7    | ポート4 (P4) :<br>8ビット単位で入出力指定可能<br>8ビット単位でソフトウェアによる内蔵プルアップ抵抗の接続の指定可能  |  |
| P50-P57 | 入出力   | A8-A15     | ポート5 (P5) :<br>1ビット単位に入出力指定可能<br>入力モードの端子について、ソフトウェアで一括して内蔵プルアップ抵抗の接続の指定可能  |  |
| P60-P63 | 出力    | A16-A19    | ポート6 (P6) :<br>P64-P67は1ビット単位に入出力指定可能<br>P64-P67は、入力モードの端子について、ソフトウェアで一括して内蔵プルアップ抵抗の接続の指定可能                               |  |
| P64     |       | RD         |   |  |
| P65     |       | WR         |   |  |
| P66     |       | WAIT       |   |  |
| P67     | REFRQ |            |   |  |
| P70-P77 | 入力    | ANIO-ANI7  | ポート7 (P7)   |  |

2.2 ポート以外

| 端子名称                   | 入出力 | 機能   | 兼用端子      |
|------------------------|-----|--|-----------|
| TO0-TO3                | 出力  | タイマ出力                                      | P34-P37   |
| CI                     | 入力  | 8ビット・タイマ/カウンタ2へのカウント・クロック入力                | P23/INTP2 |
| RxD                    | 入力  | シリアル・データ入力 (UART)                          | P30       |
| TxD                    | 出力  | シリアル・データ出力 (UART)                          | P31       |
| ASCK                   | 入力  | ボー・レート・クロック入力 (UART)                       | P25/INTP4 |
| SB0                    | 入出力 | シリアル・データ入出力 (SBI)                          | P33/SO    |
| SI                     | 入力  | シリアル・データ入力 (3線式シリアル I/O)                   | P27       |
| SO                     | 出力  | シリアル・データ出力 (3線式シリアル I/O)                   | P33/SB0   |
| SCK                    | 入出力 | シリアル・クロック入出力 (SBI, 3線式シリアル I/O)            | P32       |
| NMI                    | 入力  | 外部割り込み要求                                   | P20       |
| INTP0                  |     |  | P21       |
| INTP1                  |     |  | P22       |
| INTP2                  |     |  | P23/CI    |
| INTP3                  |     |  | P24       |
| INTP4                  |     |  | P25/ASCK  |
| INTP5                  |     |  | P26       |
| AD0-AD7                | 入出力 | 時分割アドレス/データ・バス (外部メモリ接続)                   | P40-P47   |
| A8-A15                 | 出力  | 上位アドレス・バス (外部メモリ接続)                        | P50-P57   |
| A16-A19                | 出力  | アドレス拡張時の上位アドレス (外部メモリ接続)                   | P60-P63   |
| $\overline{RD}$        | 出力  | 外部メモリへのリード・ストロープ                           | P64       |
| $\overline{WR}$        | 出力  | 外部メモリへのライト・ストロープ                           | P65       |
| $\overline{WAIT}$      | 入力  | ウェイト挿入                                     | P66       |
| ASTB                   | 出力  | 時分割アドレス (A0-A7) のラッチ・タイミング出力 (外部メモリ・アクセス時) | —         |
| $\overline{REFRQ}$     | 出力  | 外部疑似スタティック・メモリへのリフレッシュ・パルス出力               | P67       |
| $\overline{RESET}$     | 入力  | チップ・リセット                                   | —         |
| X1                     | 入力  | システム・クロック発振用クリスタル接続 (X1 にクロック入力も可能)        | —         |
| X2                     | —   |  |           |
| MODE                   | 入力  | PROM 動作モード指示。<br>通常動作時は、ロウ・レベルにします。        | —         |
| ANI0-ANI7              | 入力  | A/D コンバータ用アナログ電圧入力                         | P70-P77   |
| ANO0, ANO1             | 出力  | D/A コンバータ用アナログ電圧出力                         | —         |
| $AV_{REF1}$            | —   | A/D コンバータ用基準電圧印加                           | —         |
| $AV_{REF2}, AV_{REF3}$ |     | D/A コンバータ用基準電圧印加                           |           |
| $AV_{DD}$              |     | A/D コンバータ用正電源                              |           |
| $AV_{SS}$              |     | A/D コンバータ用 GND                             |           |
| $V_{DD}$               |     | 正電源  |           |
| $V_{SS}$               |     | GND  |           |
| NC                     |     | 内部接続していません                                 |           |

2.3 PROMプログラミング・モード ( $V_{PP} \geq 5V$ ,  $\overline{RESET} = L$ )

## 2.3.1 端子機能一覧

| 端子名称               | 入出力 | 機能  |
|--------------------|-----|---|
| $V_{PP}$           | —   | PROMプログラミング・モード設定<br>プログラム書き込み/ベリファイ時の高電圧印加端子 |
| $\overline{RESET}$ | 入 力 | PROMプログラミング・モード                               |
| A0-A14             |     | アドレス・バス                                       |
| D0-D7              | 入出力 | データ・バス  |
| $\overline{CE}$    | 入 力 | PROMイネーブル入力/プログラム・パルス入力                       |
| $\overline{OE}$    |     | PROMへのリード・ストロブ入力                              |
| $V_{DD}$           | —   | 正電源   |
| $V_{SS}$           |     | GND   |

### 2.3.2 端子機能説明

#### (1) $V_{PP}$ (Programming Power Supply)……入力

$\mu$ PD78P238をPROMプログラミング・モードに設定する入力端子です。この端子の入力電圧が5V以上で、 $\overline{RESET}$ 入力がロウ・レベルになると、 $\mu$ PD78P238はPROMプログラミング・モードに移行します。

$V_{PP}=12.5V$ 、 $\overline{OE}=H$ のときに $\overline{CE}=L$ とすると、D0-D7上のプログラム・データをA0-A14で選択されている内部PROMセル内に書き込むことができます。

#### (2) $\overline{RESET}$ ……入力

$\mu$ PD78P238をPROMプログラミング・モードに設定する入力端子です。この端子の入力がロウ・レベルで、 $V_{PP}$ 端子の入力電圧が5V以上になると、 $\mu$ PD78P238はPROMプログラミング・モードに移行します。

#### (3) A0-A14(Address Bus)……入力

アドレス・バスです。内部PROMのアドレス(0000H-7FFFH)を選択します。

#### (4) D0-D7(Data Bus)……入出力

データ・バスです。このバスを介して、内部PROMのプログラムの書き込み／読み出しを行います。

#### (5) $\overline{CE}$ (Chip Enable)……入力

内部PROMのイネーブル信号を入力します。この信号がアクティブのとき、プログラムの書き込み／読み出しが可能となります。

#### (6) $\overline{OE}$ (Output Enable)……入力

内部PROMへのリード・ストロブ信号を入力します。 $\overline{CE}=L$ のときにこの信号をアクティブにすると、A0-A14で選択されている内部PROMセル内のプログラム(1バイト)をD0-D7上に読み出すことができます。

#### (7) $V_{DD}$

正電源供給端子です。

#### (8) $V_{SS}$

GND電位端子です。

2.4 μPD78P238のメモリ・マッピング

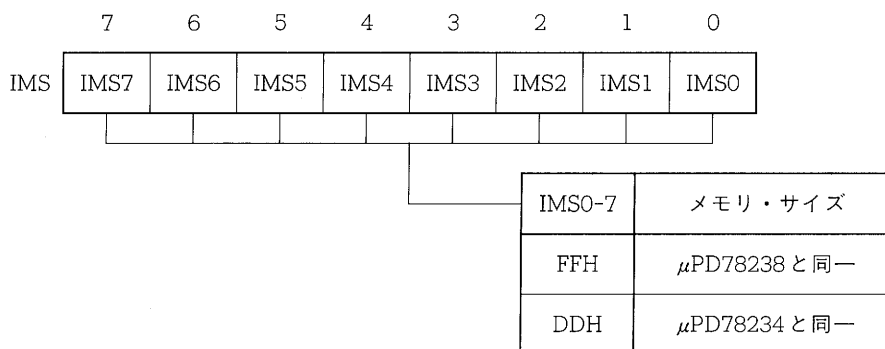
μPD78P238は、内部 PROM を 32 K バイト、内部 RAM を 1024 バイト内蔵しています。したがって、μPD78234 とは若干メモリ・マッピングが異なっております。この違いを吸収するために、μPD78P238 では、ソフトウェアにより内部メモリの一部を使用しないようにするための機能（メモリ・サイズの切り替え機能）を有しています。

メモリ・サイズの切り替えは、メモリ・サイズ切り替えレジスタ（IMS）によって行います。μPD78234 と同一のメモリ・マッピングにする場合には、リセット直後に本レジスタへの書き込みを必ず行ってください。

IMSレジスタは、8ビット操作命令で書き込み動作が可能です。そのフォーマットを図2-1に示します。

RESET入力により FFH（μPD78238 と同一のメモリ・サイズ）になります。

図 2-1 メモリ・サイズ切り替えレジスタ（IMS）



注意 本レジスタは、μPD78234, 78238 にはありません。しかし、本レジスタへの書き込み命令を μPD78234, 78238 で実行しても動作に影響を与えません。

### 3. μPD78P238のプログラミング

μPD78P238が内蔵しているプログラム・メモリは、32768×8ビットの、電氣的書き込み可能なPROMです。PROMのプログラミングをするときは、MODE/V<sub>pp</sub>端子、 $\overline{\text{RESET}}$ 端子でPROMプログラミング・モードに設定します。その他、使用しない端子は端子接続(2)に示すように処理します。

プログラミング特性は、μPD27C256A<sup>注</sup>とコンパチブルです。

★ 注 プログラム・パルスが100 μsのモードには対応していません。

#### 3.1 動作モード

μPD78P238は、MODE/V<sub>pp</sub>端子に5V以上、 $\overline{\text{RESET}}$ 端子にロウ・レベルを印加すると、PROMプログラミング・モードになります。このモードは $\overline{\text{CE}}$ 、 $\overline{\text{OE}}$ 端子の設定により、表3-1のような動作モードになります。

また、μPD78P238は、読み出しモードに設定することにより、PROMの内容を読み出すことができます。

表3-1 PROMプログラミングの動作モード

| モード \ 端子     | $\overline{\text{RESET}}$ | MODE/V <sub>pp</sub> | V <sub>DD</sub> | $\overline{\text{CE}}$ | $\overline{\text{OE}}$ | D0-D7      |
|--------------|---------------------------|----------------------|-----------------|------------------------|------------------------|------------|
| プログラム書き込み    | L                         | +12.5V               | +6V             | L                      | H                      | データ入力      |
| プログラム・ベリファイ  |                           |                      |                 | H                      | L                      | データ出力      |
| プログラム・インヒビット |                           |                      |                 | H                      | H                      | ハイ・インピーダンス |
| 読み出し         |                           | L                    | L               | データ出力                  |                        |            |
| 出力ディスエーブル    |                           | L                    | H               | ハイ・インピーダンス             |                        |            |
| スタンバイ        |                           | H                    | L/H             | ハイ・インピーダンス             |                        |            |

注意 MODE/V<sub>pp</sub>を+12.5V、V<sub>DD</sub>を+6Vに設定したとき、 $\overline{\text{CE}}$ と $\overline{\text{OE}}$ をともに“L”にすることは禁止されています。

### 3.2 PROM 書き込みの手順

PROMの書き込み手順は次のようになっており、高速書き込みが可能です。

- (1)  $\overline{\text{RESET}}$  端子をロウ・レベルに固定。MODE/V<sub>pp</sub> 端子に +5 V を供給。その他、使用しない端子は端子接続図 (2) に示すように処理する。
- (2) V<sub>DD</sub> 端子に +6 V, MODE/V<sub>pp</sub> 端子には +12.5 V を供給。
- (3) 初期アドレスを供給。
- (4) 書き込みデータを供給。
- (5)  $\overline{\text{CE}}$  端子に 1 ms のプログラム・パルス (アクティブ・ロウ) を供給。
- (6) ベリファイ・モード。書き込めていれば (8) へ、書き込めていなければ (4)-(6) を繰り返す。25 回繰り返して書き込めなければ、(7) へ。
- (7) 不良デバイスとして書き込み動作を中止する。
- (8) 書き込みデータを供給し、((4)-(6) で繰り返した回数) × 3 ms のプログラム・パルスを供給 (追加書き込み)。
- (9) アドレスをインクリメント。
- (10) (4)-(9) を最終アドレスまで繰り返す。

上述の (2)-(8) のタイミングを図 3-1 に示します。

図 3-1 PROM の書き込み/ベリファイ・タイミング

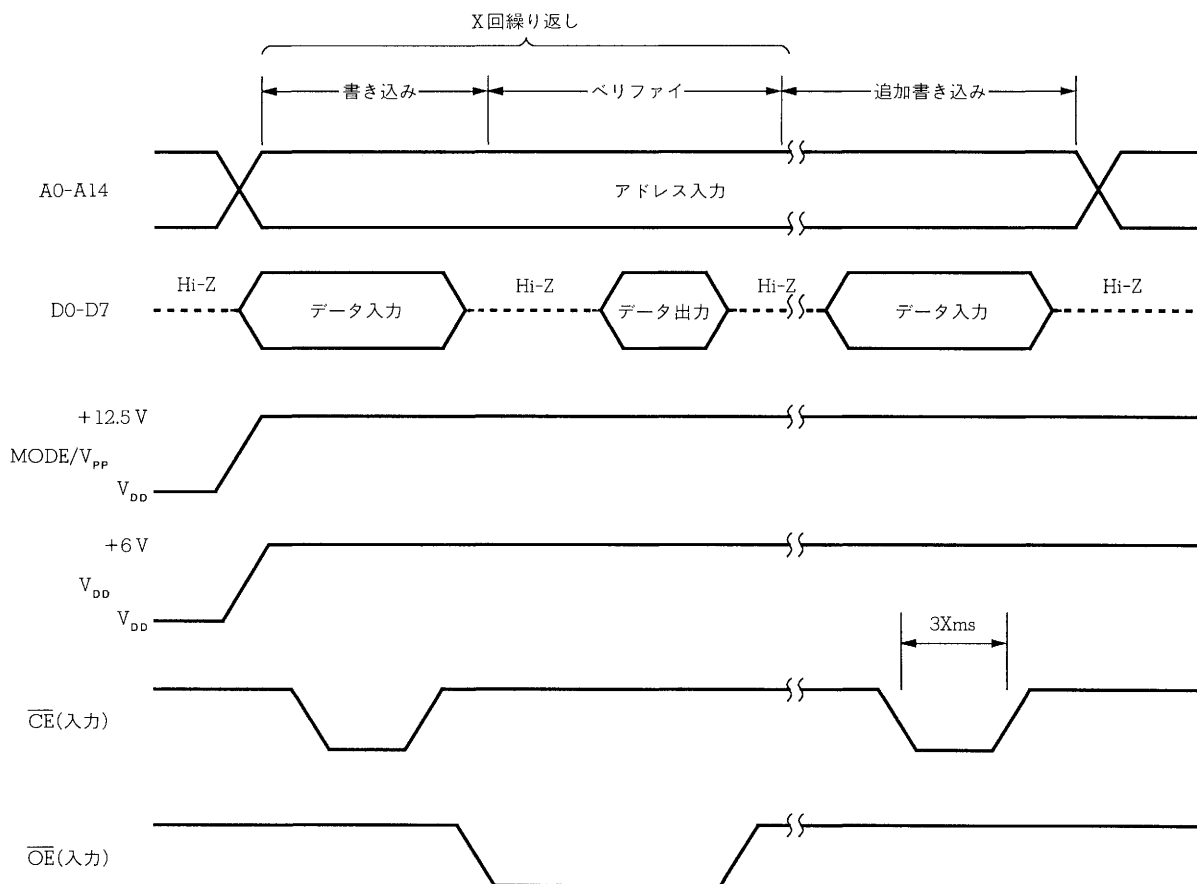
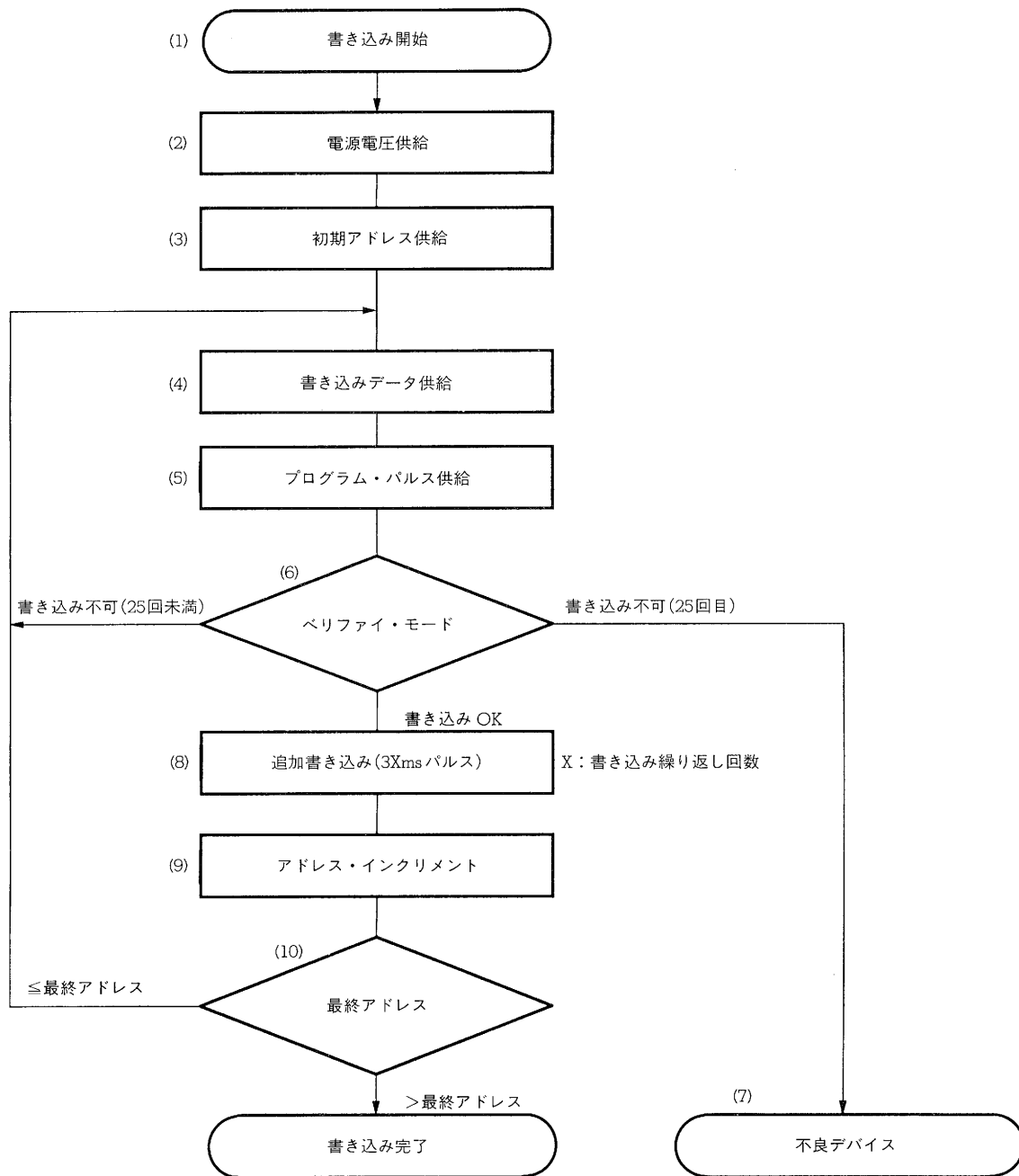


図 3-2 書き込み手順フロー・チャート





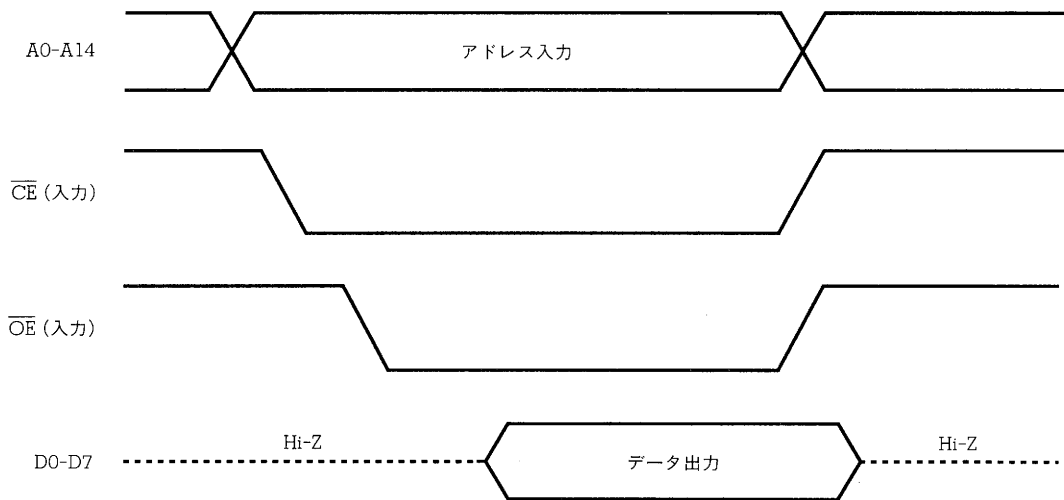
3.3 PROM 読み出しの手順

次に示す手順によって、PROM の内蔵を外部データ・バス (D0-D7) に読み出すことができます。

- (1) RESET 端子をロウ・レベルに固定, MODE/V<sub>pp</sub> 端子に +5 V を供給, その他, 使用しない端子は端子接続図 (2) に示すように処理する。
- (2) V<sub>DD</sub>, V<sub>PP</sub> 端子に +5 V を供給。
- (3) 読み出そうとするデータのアドレスを A0-A14 端子に入力。
- (4) リード・モード。
- (5) データを D0-D7 端子に出力。

上述の (2)-(5) のタイミングを図 3-3 に示します。

図 3-3 PROM の読み出しタイミング



#### 4. 消去特性 (μPD78P238KFのみ)

μPD78P238KFは、約400 nmより短い波長の光を照射することにより、プログラムされたデータの内容を消去 (FFH) することができます。

μPD78P238KFのプログラム・メモリの内容を消去する場合は、通常、254 nmの波長を持つ紫外線を照射します。μPD78P238KFを完全に消去するために必要な全照射量は、最小15 W・s/cm<sup>2</sup> (紫外線強度×消去時間) です。消去時間は、約15–20分です (12000 μW/cm<sup>2</sup>の紫外線ランプ使用の場合)。ただし、紫外線ランプの性能劣化、パッケージ窓部の汚れなどにより、消去時間が長くなる場合があります。消去の場合、μPD78P238KFは紫外線ランプから2.5 cm以内の位置に置いてください。また、紫外線ランプにフィルタが付いている場合は、このフィルタを取り外してから消去を行ってください。

#### 5. 消去用窓のシールについて (μPD78P238KFのみ)

EPROM内容の消去用ランプ以外の光による誤消去防止、およびEPROM以外の内部回路が光によって誤動作するのを防止するため、EPROM内容消去時以外は保護用シールを消去用窓に張っておいてください。

#### 6. ワン・タイムPROM製品のスクリーニングについて

ワン・タイムPROM製品 (μPD78P238GC-3B9, μPD78P238GJ-5BG, μPD78P238LQ) は、その構造上、弊社にて完全な試験をして出荷することはできません。必要なデータを書き込んだあと、下記の条件で高温保管後、PROMのベリファイを行うスクリーニングを実施することを推奨します。

| 保管温度   | 保管時間 |
|--------|------|
| 125 °C | 24時間 |

なお、NECでは、QTOPマイコンの名称でワン・タイムPROMの書き込みから捺印、スクリーニング、ベリファイを有料で行うサービスを実施しております。

詳細につきましては、販売員にご相談ください。

7. 電気的特性

絶対最大定格 (T<sub>a</sub> = 25 °C)

| 項 目            | 略 号                | 条 件  | 定 格                                      | 単 位 |
|----------------|--------------------|--|--|-----|
| 電 源 電 圧        | V <sub>DD</sub>    |  | - 0.5 ~ + 7.0                            | V   |
|                | AV <sub>DD</sub>   |  | AV <sub>SS</sub> ~ V <sub>DD</sub> + 0.5 | V   |
|                | AV <sub>SS</sub>   |  | - 0.5 ~ + 0.5                            | V   |
| 入 力 電 圧        | V <sub>I1</sub>    |  | - 0.5 ~ V <sub>DD</sub> + 0.5            | V   |
|                | V <sub>I2</sub>    | PROM プログラミング・<br>モード時のMODE/V <sub>PP</sub> 、<br>P21/INTPO/A9端子 | - 0.5 ~ + 13.5                           | V   |
| 出 力 電 圧        | V <sub>O</sub>     |  | - 0.5 ~ V <sub>DD</sub> + 0.5            | V   |
| ロウ・レベル出力電流     | I <sub>OL</sub>    | 1 端子   | 15                                       | mA  |
|                |                    | 全出力端子合計  | 100                                      | mA  |
| ハイ・レベル出力電流     | I <sub>OH</sub>    | 1 端子   | - 10                                     | mA  |
|                |                    | 全出力端子合計  | - 50                                     | mA  |
| A/Dコンバータ基準入力電圧 | AV <sub>REF1</sub> |  | - 0.5 ~ V <sub>DD</sub> + 0.3            | V   |
| D/Aコンバータ基準入力電圧 | AV <sub>REF2</sub> |  | - 0.5 ~ V <sub>DD</sub> + 0.3            | V   |
|                | AV <sub>REF3</sub> |  | - 0.5 ~ V <sub>DD</sub> + 0.3            | V   |
| 動 作 温 度        | T <sub>opt</sub>   |  | - 40 ~ + 85                              | °C  |
| 保 存 温 度        | T <sub>stg</sub>   |  | - 65 ~ + 150                             | °C  |

注意 各項目のうち1項目でも、また、一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。★  
つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で、製品をご使用ください。

動作条件

| クロック周波数                          | 動作温度 (T <sub>opt</sub> ) | 電源電圧 (V <sub>DD</sub> ) |
|----------------------------------|--------------------------|-------------------------|
| 4 MHz ≤ f <sub>xx</sub> ≤ 12 MHz | - 40 ~ + 85 °C           | + 5.0 V ± 10 %          |

容量 (T<sub>a</sub> = 25 °C, V<sub>DD</sub> = V<sub>SS</sub> = 0 V)

| 項 目   | 略 号             | 条 件                     | MIN. | TYP. | MAX. | 単 位 |
|-------|-----------------|-------------------------|------|------|------|-----|
| 入力容量  | C <sub>I</sub>  | f = 1 MHz<br>被測定端子以外は0V |      |      | 20   | pF  |
| 出力容量  | C <sub>O</sub>  |                         |      |      | 20   | pF  |
| 入出力容量 | C <sub>IO</sub> |                         |      |      | 20   | pF  |

発振器特性 ( $T_a = -40 \sim +85^\circ\text{C}$ ,  $V_{DD} = +5\text{V} \pm 10\%$ ,  $V_{SS} = 0\text{V}$ )

| 発振子                  | 推奨回路 | 項目                                       | MIN. | MAX. | 単位  |
|----------------------|------|--|------|------|-----|
| セラミック発振子<br>または水晶振動子 |      | 発振周波数 ( $f_{XX}$ )                       | 4    | 12   | MHz |
| 外部クロック               |      | X1 入力周波数 ( $f_X$ )                       | 4    | 12   | MHz |
|                      |      | X1 入力立ち上がり, 立ち下がり時間 ( $t_{XR}, t_{XF}$ ) | 0    | 30   | ns  |
|                      |      | X1 入力ハイ, ロウ・レベル幅 ( $t_{WXH}, t_{WXL}$ )  | 30   | 130  | ns  |

注意 クロック発振回路を使用する場合は、配線容量などの影響を避けるために、        の部分を次のように配線してください。

- 配線を極力短くする。
- ほかの信号線と交差させない。
- 変化する大電流が流れる線と接近させない。
- 発振回路のコンデンサの接地点は、常に  $V_{SS}$  と同電位となるようにする。大電流が流れるグラウンド・パターンには接地しない。
- 発振回路から信号を取り出さない。

DC特性 ( $T_a = -40 \sim +85 \text{ }^\circ\text{C}$ ,  $V_{DD} = AV_{DD} = +5 \text{ V} \pm 10 \%$ ,  $V_{SS} = AV_{SS} = 0 \text{ V}$ )

| 項 目           | 略 号        | 条 件                                  | MIN.   | TYP. | MAX.     | 単 位           |
|---------------|------------|--------------------------------------|--|------|----------|---------------|
| ロウ・レベル入力電圧    | $V_{IL}$   |                                      | 0  |      | 0.8      | V             |
| ハイ・レベル入力電圧    | $V_{IH1}$  | 注1以外の端子                              | 2.2  |      | $V_{DD}$ | V             |
|               | $V_{IH2}$  | 注1の端子                                | $0.8 V_{DD}$   |      | $V_{DD}$ | V             |
| ロウ・レベル出力電圧    | $V_{OL1}$  | $I_{OL} = 2.0 \text{ mA}$            |  |      | 0.45     | V             |
|               | $V_{OL2}$  | $I_{OL} = 8.0 \text{ mA}$ 注2         |  |      | 1.0      | V             |
| ハイ・レベル出力電圧    | $V_{OH1}$  | $I_{OH} = -1.0 \text{ mA}$           | $V_{DD} - 1.0$   |      |          | V             |
|               | $V_{OH2}$  | $I_{OH} = -100 \text{ } \mu\text{A}$ | $V_{DD} - 0.5$   |      |          | V             |
|               | $V_{OH3}$  | $I_{OH} = -5.0 \text{ mA}$ 注3        | 2.0  |      |          | V             |
| X1ロウ・レベル入力電流  | $I_{iL}$   | $0 \text{ V} \leq V_i \leq V_{iL}$   |  |      | -100     | $\mu\text{A}$ |
| X1ハイ・レベル入力電流  | $I_{iH}$   | $V_{iH2} \leq V_i \leq V_{DD}$       |  |      | 100      | $\mu\text{A}$ |
| 入力リーク電流       | $I_{Li}$   | $0 \text{ V} \leq V_i \leq V_{DD}$   |  |      | $\pm 10$ | $\mu\text{A}$ |
| 出力リーク電流       | $I_{Lo}$   | $0 \text{ V} \leq V_o \leq V_{DD}$   |  |      | $\pm 10$ | $\mu\text{A}$ |
| $V_{DD}$ 電源電流 | $I_{DD1}$  | 動作モード $f_{xx} = 12 \text{ MHz}$      |  | 20   | 40       | mA            |
|               | $I_{DD2}$  | HALTモード $f_{xx} = 12 \text{ MHz}$    |  | 7    | 20       | mA            |
| データ保持電圧       | $V_{DDDR}$ | STOPモード                              | 2.5  |      | 5.5      | V             |
| データ保持電流       | $I_{DDDR}$ | STOP<br>モード                          | $V_{DDDR} = 2.5 \text{ V}$<br>$V_{DDDR} = 5 \text{ V} \pm 10 \%$ |      | 10       | $\mu\text{A}$ |
|               |            |                                      |  |      | 20       | $\mu\text{A}$ |
| プルアップ抵抗       | $R_L$      | $V_i = 0 \text{ V}$                  | 15   | 40   | 80       | k $\Omega$    |

注1. X1, X2,  $\overline{\text{RESET}}$ , P20/NMI, P21/INTP0, P22/INTP1, P23/INTP2/CI, P24/INTP3, P25/INTP4/ASCK, P26/INTP5, P27/SI, P32/ $\overline{\text{SCK}}$ , P33/SO/SB0, MODE端子

2. P10-P17, P40/AD0-P47/AD7, P50/A8-P57/A15端子

3. P00-P07端子

AC特性 ( $T_a = -40 \sim +85^\circ\text{C}$ ,  $V_{DD} = AV_{DD} = +5\text{V} \pm 10\%$ ,  $V_{SS} = AV_{SS} = 0\text{V}$ )

リード/ライト・オペレーション (1/2)

| 項 目                                | 略 号           | 条 件                    | MIN. | MAX. | 単 位 |
|------------------------------------|---------------|------------------------|------|------|-----|
| X1 入カクロック・サイクル・タイム                 | $t_{CYX}$     |                        | 82   | 250  | ns  |
| アドレス・セットアップ時間 (対 ASTB↓)            | $t_{SAST} *$  |                        | 52   |      | ns  |
| アドレス・ホールド時間 (対 ASTB↓) 注            | $t_{HSTA}$    |                        | 25   |      | ns  |
| アドレス・ホールド時間 (対 $\overline{RD}$ ↑)  | $t_{HRA}$     |                        | 30   |      | ns  |
| アドレス・ホールド時間 (対 $\overline{WR}$ ↑)  | $t_{HWA}$     |                        | 30   |      | ns  |
| アドレス→ $\overline{RD}$ ↓遅延時間        | $t_{DAR} *$   |                        | 129  |      | ns  |
| アドレス・フロート時間 (対 $\overline{RD}$ ↓)  | $t_{FAR} *$   |                        | 11   |      | ns  |
| アドレス→データ入力時間                       | $t_{DAID} *$  | ウェイト数 = 0              |      | 228  | ns  |
| ASTB↓→データ入力時間                      | $t_{DSTID} *$ | ウェイト数 = 0              |      | 181  | ns  |
| $\overline{RD}$ ↓→データ入力時間          | $t_{DRID} *$  | ウェイト数 = 0              |      | 99   | ns  |
| ASTB↓→ $\overline{RD}$ ↓遅延時間       | $t_{DSTR} *$  |                        | 52   |      | ns  |
| データ・ホールド時間 (対 $\overline{RD}$ ↑)   | $t_{HRID}$    |                        | 0    |      | ns  |
| $\overline{RD}$ ↑→アドレス・アクティブ時間     | $t_{DRA} *$   |                        | 124  |      | ns  |
| $\overline{RD}$ ↑→ASTB↑遅延時間        | $t_{DRST} *$  |                        | 124  |      | ns  |
| $\overline{RD}$ ロウ・レベル幅            | $t_{WRL} *$   | ウェイト数 = 0              | 124  |      | ns  |
| ASTB ハイ・レベル幅                       | $t_{WSTH} *$  |                        | 52   |      | ns  |
| アドレス→ $\overline{WR}$ ↓遅延時間        | $t_{DAW} *$   |                        | 129  |      | ns  |
| ASTB↓→データ出力時間                      | $t_{DSTOD} *$ |                        |      | 142  | ns  |
| $\overline{WR}$ ↓→データ出力時間          | $t_{DWOD}$    |                        |      | 60   | ns  |
| ★ ASTB↓→ $\overline{WR}$ ↓遅延時間     | $t_{DSTW1} *$ | リフレッシュ禁止時              | 52   |      | ns  |
|                                    | $t_{DSTW2} *$ | リフレッシュ許可時              | 129  |      | ns  |
| データ・セットアップ時間 (対 $\overline{WR}$ ↑) | $t_{SODWR} *$ | ウェイト数 = 0              | 146  |      | ns  |
| データ・セットアップ時間 (対 $\overline{WR}$ ↓) | $t_{SODWF} *$ | リフレッシュ許可時              | 22   |      | ns  |
| データ・ホールド時間 (対 $\overline{WR}$ ↑) 注 | $t_{HWOD}$    |                        | 20   |      | ns  |
| $\overline{WR}$ ↑→ASTB↑遅延時間        | $t_{DWST} *$  |                        | 42   |      | ns  |
| ★ $\overline{WR}$ ロウ・レベル幅          | $t_{WWL1} *$  | リフレッシュ禁止時<br>ウェイト数 = 0 | 196  |      | ns  |
|                                    | $t_{WWL2} *$  | リフレッシュ許可時<br>ウェイト数 = 0 | 114  |      | ns  |
| アドレス→ $\overline{WAIT}$ ↓入力時間      | $t_{DAWT} *$  |                        |      | 146  | ns  |
| ASTB↓→ $\overline{WAIT}$ ↓入力時間     | $t_{DSTWT} *$ |                        |      | 84   | ns  |

注 ホールド時間には、 $C_L = 100\text{pF}$ ,  $R_L = 2\text{k}\Omega$ の負荷条件で $V_{OH}$ ,  $V_{OL}$ を保持する時間を含みます。

備考1. 表中の数値は $f_{XX} = 12\text{MHz}$ ,  $C_L = 100\text{pF}$ のときの値です。

2. 略号欄に\*印があるものについては、 $t_{CYX}$ 依存のバス・タイミング定義も参照してください。

## リード/ライト・オペレーション(2/2)

| 項目   | 略号                    | 条件                    | MIN.        | MAX. | 単位 |
|--|-----------------------|-----------------------|-------------|------|----|
| ASTB↓→ $\overline{\text{WAIT}}$ 保持時間                                   | $t_{\text{HSTWT}}$ *  | 外部ウェイト数 = 1           | 174         |      | ns |
| ASTB↓→ $\overline{\text{WAIT}}$ ↑遅延時間                                  | $t_{\text{DSTWTH}}$ * | 外部ウェイト数 = 1           |             | 273  | ns |
| $\overline{\text{RD}}$ ↓→ $\overline{\text{WAIT}}$ ↓入力時間               | $t_{\text{DRWTL}}$ *  |                       |             | 22   | ns |
| $\overline{\text{RD}}$ ↓→ $\overline{\text{WAIT}}$ 保持時間                | $t_{\text{HRWT}}$ *   | 外部ウェイト数 = 1           | 87          |      | ns |
| $\overline{\text{RD}}$ ↓→ $\overline{\text{WAIT}}$ ↑遅延時間               | $t_{\text{DRWTH}}$ *  | 外部ウェイト数 = 1           |             | 186  | ns |
| $\overline{\text{WAIT}}$ ↑→データ入力時間                                     | $t_{\text{DWTID}}$ *  |                       |             | 62   | ns |
| $\overline{\text{WAIT}}$ ↑→ $\overline{\text{WR}}$ ↑遅延時間               | $t_{\text{DWTW}}$ *   |                       | 154         |      | ns |
| $\overline{\text{WAIT}}$ ↑→ $\overline{\text{RD}}$ ↑遅延時間               | $t_{\text{DWT R}}$ *  |                       | 72          |      | ns |
| $\overline{\text{WR}}$ ↓→ $\overline{\text{WAIT}}$ 入力時間<br>(リフレッシュ禁止時) | $t_{\text{DWWTL}}$ *  |                       |             | 22   | ns |
| $\overline{\text{WR}}$ ↓→ $\overline{\text{WAIT}}$ 保持時間                | リフレッシュ禁止時             | $t_{\text{HWWT1}}$ *  | 外部ウェイト数 = 1 | 87   | ns |
|  | リフレッシュ許可時             | $t_{\text{HWWT2}}$ *  | 外部ウェイト数 = 1 | 5    | ns |
| $\overline{\text{WR}}$ ↓→ $\overline{\text{WAIT}}$ ↑遅延時間               | リフレッシュ禁止時             | $t_{\text{DWWTH1}}$ * | 外部ウェイト数 = 1 | 186  | ns |
|  | リフレッシュ許可時             | $t_{\text{DWWTH2}}$ * | 外部ウェイト数 = 1 | 104  | ns |
| $\overline{\text{RD}}$ ↑→ $\overline{\text{REFRQ}}$ ↓遅延時間              | $t_{\text{DRRFQ}}$ *  |                       | 154         |      | ns |
| $\overline{\text{WR}}$ ↑→ $\overline{\text{REFRQ}}$ ↓遅延時間              | $t_{\text{DWR FQ}}$ * |                       | 72          |      | ns |
| $\overline{\text{REFRQ}}$ ロウ・レベル幅                                      | $t_{\text{WRFQL}}$ *  |                       | 120         |      | ns |
| $\overline{\text{REFRQ}}$ ↑→ASTB↑遅延時間                                  | $t_{\text{DRFQST}}$ * |                       | 280         |      | ns |

備考1. 表中の数値は  $f_{\text{xx}} = 12 \text{ MHz}$ ,  $C_L = 100 \text{ pF}$  のときの値です。

2. 略号欄に\*印があるものについては、 $t_{\text{CYX}}$  依存のバス・タイミング定義も参照してください。

シリアル・オペレーション

| 項 目                                     | 略 号          | 条 件                                      | MIN.     | MAX. | 単 位       |         |
|---|--------------|--|----------|------|-----------|---------|
| シリアル・クロック・サイクル・タイム                      | $t_{CYSK}$   | 入力 外部クロック                                | 1.0      |      | $\mu S$   |         |
|   |              | 出力                                       | 内部 16 分周 | 1.3  |           | $\mu S$ |
|   |              |  | 内部 64 分周 | 5.3  |           | $\mu S$ |
| シリアル・クロック・ロウ・レベル幅                       | $t_{WSKL}$   | 入力 外部クロック                                | 420      |      | ns        |         |
|   |              | 出力                                       | 内部 16 分周 | 556  |           | ns      |
|   |              |  | 内部 64 分周 | 2.5  |           | $\mu S$ |
| シリアル・クロック・ハイ・レベル幅                       | $t_{WSKH}$   | 入力 外部クロック                                | 420      |      | ns        |         |
|   |              | 出力                                       | 内部 16 分周 | 556  |           | ns      |
|   |              |  | 内部 64 分周 | 2.5  |           | $\mu S$ |
| SI, SBO セットアップ時間 (対 $\overline{SCK}$ ↑) | $t_{SSSK}$   |  | 150      |      | ns        |         |
| SI, SBO ホールド時間 (対 $\overline{SCK}$ ↑)   | $t_{HSSK}$   |  | 400      |      | ns        |         |
| SO/SBO 出力遅延時間 (対 $\overline{SCK}$ ↓)    | $t_{DSBSK1}$ | CMOS プッシュプル出力 (3 線式シリアル I/O モード)         | 0        | 300  | ns        |         |
|   | $t_{DSBSK2}$ | オープン・ドレイン出力 (SBI モード), $R_L = 1 k\Omega$ | 0        | 800  | ns        |         |
| SBO ハイ・ホールド時間 (対 $\overline{SCK}$ ↑)    | $t_{HSBSK}$  | SBI モード                                  | 4        |      | $t_{CYX}$ |         |
| SBO ロウ・セットアップ時間 (対 $\overline{SCK}$ ↓)  | $t_{SSBSK}$  |  | 4        |      | $t_{CYX}$ |         |
| SBO ロウ・レベル幅                             | $t_{WSBL}$   |  | 4        |      | $t_{CYX}$ |         |
| SBO ハイ・レベル幅                             | $t_{WSBH}$   |  | 4        |      | $t_{CYX}$ |         |

備考 表中の数値は  $f_{XX} = 12 \text{ MHz}$ ,  $C_L = 100 \text{ pF}$  のときの値です。



その他のオペレーション

| 項 目                 | 略 号        | 条 件 | MIN. | MAX. | 単 位       |
|---------------------|------------|-----|------|------|-----------|
| NMI ロウ・レベル幅         | $t_{WNIL}$ |     | 10   |      | μs        |
| NMI ハイ・レベル幅         | $t_{WNIH}$ |     | 10   |      | μs        |
| INTPO-INTP5 ロウ・レベル幅 | $t_{WITL}$ |     | 24   |      | $t_{CYX}$ |
| INTPO-INTP5 ハイ・レベル幅 | $t_{WITH}$ |     | 24   |      | $t_{CYX}$ |
| RESET ロウ・レベル幅       | $t_{WRSL}$ |     | 10   |      | μs        |
| RESET ハイ・レベル幅       | $t_{WRSH}$ |     | 10   |      | μs        |

外部クロック・タイミング

| 項 目                | 略 号       | 条 件 | MIN. | MAX. | 単 位 |
|--------------------|-----------|-----|------|------|-----|
| X1 入力ロウ・レベル幅       | $t_{WXL}$ |     | 30   | 130  | ns  |
| X1 入力ハイ・レベル幅       | $t_{WXH}$ |     | 30   | 130  | ns  |
| X1 入力立ち上がり時間       | $t_{XR}$  |     | 0    | 30   | ns  |
| X1 入力立ち下がり時間       | $t_{XF}$  |     | 0    | 30   | ns  |
| X1 入力クロック・サイクル・タイム | $t_{CYX}$ |     | 82   | 250  | ns  |

A/Dコンバータ特性 ( $T_a = -40 \sim +85 \text{ }^\circ\text{C}$ ,  $V_{DD} = AV_{DD} = +5V \pm 10\%$ ,  $V_{SS} = AV_{SS} = 0V$ )

| 項 目                | 略 号         | 条 件   | MIN. | TYP. | MAX.              | 単 位       |
|--------------------|-------------|---|------|------|-------------------|-----------|
| 分解能                |             |   | 8    |      |                   | bit       |
| 総合誤差 <sup>注1</sup> |             | $4.0V \leq AV_{REF1} \leq AV_{DD}$<br>$T_a = -10 \sim +70 \text{ }^\circ\text{C}$ |      |      | 0.4               | %         |
|                    |             | $3.4V \leq AV_{REF1} \leq AV_{DD}$  |      |      | 0.8               | %         |
|                    |             | $4.0V \leq AV_{REF1} \leq AV_{DD}$  |      |      | 0.6               | %         |
| 量子化誤差              |             |   |      |      | $\pm 1/2$         | LSB       |
| 変換時間               | $t_{CONV}$  | ADMのFRビットが“0”の場合  | 360  |      |                   | $t_{CYX}$ |
|                    |             | ADMのFRビットが“1”の場合  | 240  |      |                   | $t_{CYX}$ |
| サンプリング時間           | $t_{SAMP}$  | ADMのFRビットが“0”の場合  | 72   |      |                   | $t_{CYX}$ |
|                    |             | ADMのFRビットが“1”の場合  | 48   |      |                   | $t_{CYX}$ |
| アナログ入力電圧           | $V_{IAN}$   |   | -0.3 |      | $AV_{REF1} + 0.3$ | V         |
| アナログ入力インピーダンス      | $R_{AN}$    |   |      | 1000 |                   | MΩ        |
| 基準電圧               | $AV_{REF1}$ |   | 3.4  |      | $AV_{DD}$         | V         |
| $AV_{REF}$ 電流      | $AI_{REF1}$ | $f_{XX} = 12 \text{ MHz}$   |      | 1.5  | 3.0               | mA        |
|                    |             | 注2  |      | 0.7  | 1.5               | mA        |
| $AV_{DD}$ 電源電流     | $AI_{DD1}$  | $f_{XX} = 12 \text{ MHz}$   |      | 1.4  | 3.0               | mA        |
|                    | $AI_{DD2}$  | 注3  |      | 10   | 20                | μA        |

注1. 量子化誤差を含みません。フル・スケール値に対する比率で表しています。

2. ADMレジスタのCSビットが0のとき。

3. ADMレジスタのCSビットが0で、STOPモードのとき。

D/Aコンバータ特性 ( $T_a = -40 \sim +85 \text{ }^\circ\text{C}$ ,  $AV_{REF2} = V_{DD} = AV_{DD} = +5 \text{ V} \pm 10 \%$ ,  $AV_{REF3} = V_{SS} = 0 \text{ V}$ )

| 項 目        | 略 号         | 条 件  | MIN.          | TYP. | MAX.          | 単 位 |
|------------|-------------|--|---------------|------|---------------|-----|
| 分 解 能      |             |  |               |      | 8             | BIT |
| 総 合 誤 差    |             | 負荷条件 4 MΩ, 30 pF   |               |      | 0.4           | %   |
|            |             | 負荷条件 2 MΩ, 30 pF   |               |      | 0.6           | %   |
|            |             | $AV_{REF2} = 0.75 V_{DD}$<br>$AV_{REF3} = 0.25 V_{DD}$<br>負荷条件 4 MΩ, 30 pF |               |      | 0.6           | %   |
|            |             | $AV_{REF2} = 0.75 V_{DD}$<br>$AV_{REF3} = 0.25 V_{DD}$<br>負荷条件 2 MΩ, 30 pF |               |      | 0.8           | %   |
| セットリング・タイム |             | 負荷条件 2 MΩ, 30 pF   |               |      | 10            | μs  |
| 出力抵抗       | $R_o$       | 注  |               | 20   |               | kΩ  |
| アナログ基準電圧   | $AV_{REF2}$ |  | $0.75 V_{DD}$ |      | $V_{DD}$      | V   |
| アナログ基準電圧   | $AV_{REF3}$ |  | 0             |      | $0.25 V_{DD}$ | V   |
| 基準電源入力電流   | $AI_{REF2}$ |  | 0             |      | 5             | mA  |
| 基準電源入力電流   | $AI_{REF3}$ |  | -5            |      | 0             | mA  |

注 DACS0, 1 = 7 FH時

$t_{CYX}$  依存のバス・タイミング定義 (1/2)

| 項 目                                | 略 号         | 計 算 式                                | MIN./MAX. | 12 MHz           | 単 位 |
|------------------------------------|-------------|--------------------------------------|-----------|------------------|-----|
| X1入力クロック・サイクル・タイム                  | $t_{CYX}$   |                                      | MIN.      | 82               | ns  |
| アドレス・セットアップ時間(対ASTB↓)              | $t_{SAST}$  | $t_{CYX} - 30$                       | MIN.      | 52               | ns  |
| アドレス→ $\overline{RD}$ ↓遅延時間        | $t_{DAR}$   | $2t_{CYX} - 35$                      | MIN.      | 129              | ns  |
| アドレス・フロート時間 (対 $\overline{RD}$ ↓)  | $t_{FAR}$   | $t_{CYX}/2 - 30$                     | MIN.      | 11               | ns  |
| アドレス→データ入力時間                       | $t_{DAID}$  | $(4+2n) t_{CYX} - 100$               | MAX.      | 228 <sup>注</sup> | ns  |
| ASTB↓→データ入力時間                      | $t_{DSTID}$ | $(3+2n) t_{CYX} - 65$                | MAX.      | 181 <sup>注</sup> | ns  |
| $\overline{RD}$ ↓→データ入力時間          | $t_{DRID}$  | $(2+2n) t_{CYX} - 64$                | MAX.      | 100 <sup>注</sup> | ns  |
| ASTB↓→ $\overline{RD}$ ↓遅延時間       | $t_{DSTR}$  | $t_{CYX} - 30$                       | MIN.      | 52               | ns  |
| $\overline{RD}$ ↑→アドレス・アクティブ時間     | $t_{DRA}$   | $2t_{CYX} - 40$                      | MIN.      | 124              | ns  |
| $\overline{RD}$ ↑→ASTB↑遅延時間        | $t_{DRST}$  | $2t_{CYX} - 40$                      | MIN.      | 124              | ns  |
| $\overline{RD}$ ロウ・レベル幅            | $t_{WRL}$   | $(2+2n) t_{CYX} - 40$                | MIN.      | 124 <sup>注</sup> | ns  |
| ASTBハイ・レベル幅                        | $t_{WSTH}$  | $t_{CYX} - 30$                       | MIN.      | 52               | ns  |
| アドレス→ $\overline{WR}$ ↓遅延時間        | $t_{DAW}$   | $2t_{CYX} - 35$                      | MIN.      | 129              | ns  |
| ASTB↓→データ出力時間                      | $t_{DSTOD}$ | $t_{CYX} + 60$                       | MAX.      | 142              | ns  |
| ASTB↓→ $\overline{WR}$ ↓遅延時間       | $t_{DSTW1}$ | $t_{CYX} - 30$<br>(リフレッシュ禁止時)        | MIN.      | 52               | ns  |
|                                    | $t_{DSTW2}$ | $2t_{CYX} - 35$<br>(リフレッシュ許可時)       | MIN.      | 129              | ns  |
| データ・セットアップ時間 (対 $\overline{WR}$ ↑) | $t_{SODWR}$ | $(3+2n) t_{CYX} - 100$               | MIN.      | 146 <sup>注</sup> | ns  |
| データ・セットアップ時間 (対 $\overline{WR}$ ↓) | $t_{SODWF}$ | $t_{CYX} - 60$<br>(リフレッシュ許可時)        | MIN.      | 22               | ns  |
| $\overline{WR}$ ↑→ASTB↑遅延時間        | $t_{DWST}$  | $t_{CYX} - 40$                       | MIN.      | 42               | ns  |
| $\overline{WR}$ ロウ・レベル幅            | $t_{WWL1}$  | $(3+2n) t_{CYX} - 50$<br>(リフレッシュ禁止時) | MIN.      | 196 <sup>注</sup> | ns  |
|                                    | $t_{WWL2}$  | $(2+2n) t_{CYX} - 50$<br>(リフレッシュ許可時) | MIN.      | 114 <sup>注</sup> | ns  |
| アドレス→ $\overline{WAIT}$ ↓入力時間      | $t_{DAWT}$  | $3t_{CYX} - 100$                     | MAX.      | 146              | ns  |
| ASTB↓→ $\overline{WAIT}$ ↓入力時間     | $t_{DSTWT}$ | $2t_{CYX} - 80$                      | MAX.      | 84               | ns  |

備考 nはウエイト数を示します。

注 n=0のとき

★

★

$t_{CYX}$  依存のバス・タイミング定義(2/2)

| 項 目  | 略 号                 | 計 算 式                       | MIN./MAX.                        | 12 MHz | 単 位  |    |
|--|---------------------|-----------------------------|----------------------------------|--------|------|----|
| ASTB↓→ $\overline{\text{WAIT}}$ 保持時間                                   | $t_{\text{HSTWT}}$  | $2Xt_{\text{CYX}} + 10$     | MIN.                             | 174注   | ns   |    |
| ASTB↓→ $\overline{\text{WAIT}}$ ↑遅延時間                                  | $t_{\text{DSTWTH}}$ | $2(1+X)t_{\text{CYX}} - 55$ | MAX.                             | 273注   | ns   |    |
| $\overline{\text{RD}}$ ↓→ $\overline{\text{WAIT}}$ ↓入力時間               | $t_{\text{DRWTL}}$  | $t_{\text{CYX}} - 60$       | MAX.                             | 22     | ns   |    |
| $\overline{\text{RD}}$ ↓→ $\overline{\text{WAIT}}$ 保持時間                | $t_{\text{HRWT}}$   | $(2X-1)t_{\text{CYX}} + 5$  | MIN.                             | 87注    | ns   |    |
| $\overline{\text{RD}}$ ↓→ $\overline{\text{WAIT}}$ ↑遅延時間               | $t_{\text{DRWTH}}$  | $(2X+1)t_{\text{CYX}} - 60$ | MAX.                             | 186注   | ns   |    |
| $\overline{\text{WAIT}}$ ↑→データ入力時間                                     | $t_{\text{DWTID}}$  | $t_{\text{CYX}} - 20$       | MAX.                             | 62     | ns   |    |
| $\overline{\text{WAIT}}$ ↑→ $\overline{\text{WR}}$ ↑遅延時間               | $t_{\text{DWTW}}$   | $2t_{\text{CYX}} - 10$      | MIN.                             | 154    | ns   |    |
| $\overline{\text{WAIT}}$ ↑→ $\overline{\text{RD}}$ ↑遅延時間               | $t_{\text{DWTTR}}$  | $t_{\text{CYX}} - 10$       | MIN.                             | 72     | ns   |    |
| $\overline{\text{WR}}$ ↓→ $\overline{\text{WAIT}}$ 入力時間<br>(リフレッシュ禁止時) | $t_{\text{DWWTL}}$  | $t_{\text{CYX}} - 60$       | MAX.                             | 22     | ns   |    |
| $\overline{\text{WR}}$ ↓→ $\overline{\text{WAIT}}$ 保持時間                | リフレッシュ禁止時           | $t_{\text{HWWT1}}$          | ( $2X-1$ ) $t_{\text{CYX}} + 5$  | MIN.   | 87注  | ns |
|  | リフレッシュ許可時           | $t_{\text{HWWT2}}$          | $2(X-1)t_{\text{CYX}} + 5$       | MIN.   | 5注   | ns |
| $\overline{\text{WR}}$ ↓→ $\overline{\text{WAIT}}$ ↑遅延時間               | リフレッシュ禁止時           | $t_{\text{DWWTH1}}$         | ( $2X+1$ ) $t_{\text{CYX}} - 60$ | MAX.   | 186注 | ns |
|  | リフレッシュ許可時           | $t_{\text{DWWTH2}}$         | $2Xt_{\text{CYX}} - 60$          | MAX.   | 104注 | ns |
| $\overline{\text{RD}}$ ↑→ $\overline{\text{REFRQ}}$ ↓遅延時間              | $t_{\text{DRRFQ}}$  | $2t_{\text{CYX}} - 10$      | MIN.                             | 154    | ns   |    |
| $\overline{\text{WR}}$ ↑→ $\overline{\text{REFRQ}}$ ↓遅延時間              | $t_{\text{DWRFQ}}$  | $t_{\text{CYX}} - 10$       | MIN.                             | 72     | ns   |    |
| $\overline{\text{REFRQ}}$ ロウ・レベル幅                                      | $t_{\text{WRFQL}}$  | $2t_{\text{CYX}} - 44$      | MIN.                             | 120    | ns   |    |
| $\overline{\text{REFRQ}}$ ↑→ASTB↑遅延時間                                  | $t_{\text{DRFQST}}$ | $4t_{\text{CYX}} - 48$      | MIN.                             | 280    | ns   |    |

備考1. X:外部ウェイト数(1, 2, ...)

2.  $t_{\text{CYX}} \doteq 82 \text{ ns}$  ( $f_{\text{XX}} = 12 \text{ MHz}$ )

3. nはウェイト数を示します。

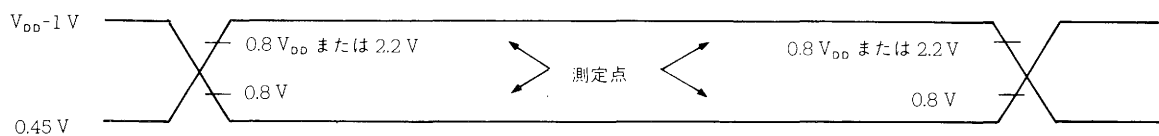
注 X=1のとき

データ保持特性 (T<sub>a</sub> = -40 ~ +85 °C)

| 項 目                                | 略 号               | 条 件                            | MIN.                  | TYP. | MAX.                  | 単 位 |
|------------------------------------|-------------------|--------------------------------|-----------------------|------|-----------------------|-----|
| データ保持電圧                            | V <sub>DDDR</sub> | STOP モード                       | 2.5                   |      | 5.5                   | V   |
| データ保持電流                            | I <sub>DDDR</sub> | V <sub>DDDR</sub> = 2.5 V      |                       |      | 10                    | μA  |
|                                    |                   | V <sub>DDDR</sub> = 5 V ± 10 % |                       |      | 20                    | μA  |
| V <sub>DD</sub> 立ち上がり時間            | t <sub>RVD</sub>  |                                | 200                   |      |                       | μs  |
| V <sub>DD</sub> 立ち下がり時間            | t <sub>FVD</sub>  |                                | 200                   |      |                       | μs  |
| V <sub>DD</sub> 保持時間(対 STOP モード設定) | t <sub>HVD</sub>  |                                | 0                     |      |                       | ms  |
| STOP 解除信号入力時間                      | t <sub>DREL</sub> |                                | 0                     |      |                       | ms  |
| 発振安定ウェイト時間                         | t <sub>WAIT</sub> | 水晶振動子                          | 30                    |      |                       | ms  |
|                                    |                   | セラミック発振子                       | 5                     |      |                       | ms  |
| ロウ・レベル入力電圧                         | V <sub>IL</sub>   | 特定端子 <sup>注</sup>              | 0                     |      | 0.1 V <sub>DDDR</sub> | V   |
| ハイ・レベル入力電圧                         | V <sub>IH</sub>   |                                | 0.9 V <sub>DDDR</sub> |      | V <sub>DDDR</sub>     | V   |

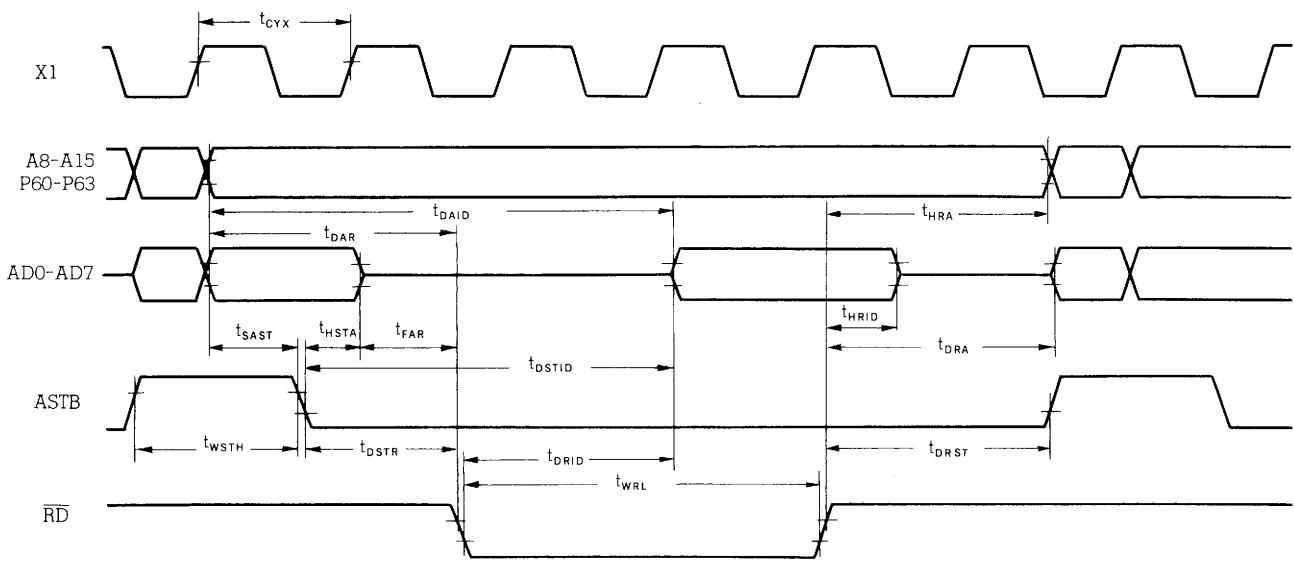
注  $\overline{\text{RESET}}$ , MODE, P20/NMI, P21/INTP0, P22/INTP1, P23/INTP2/CI, P24/INTP3, P25/INTP4/ASCK, P26/INTP5, P27/SI, P32/ $\overline{\text{SCK}}$ , P33/SO/SB0 端子。

AC タイミング測定点

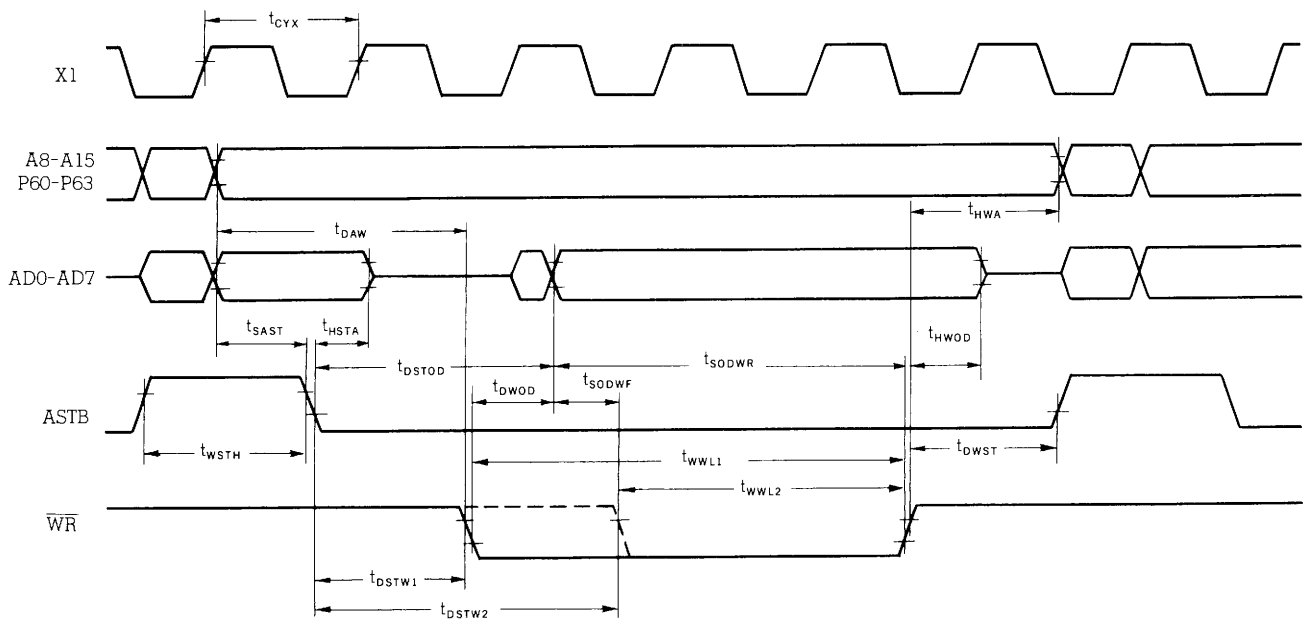


タイミング波形

リード・オペレーション



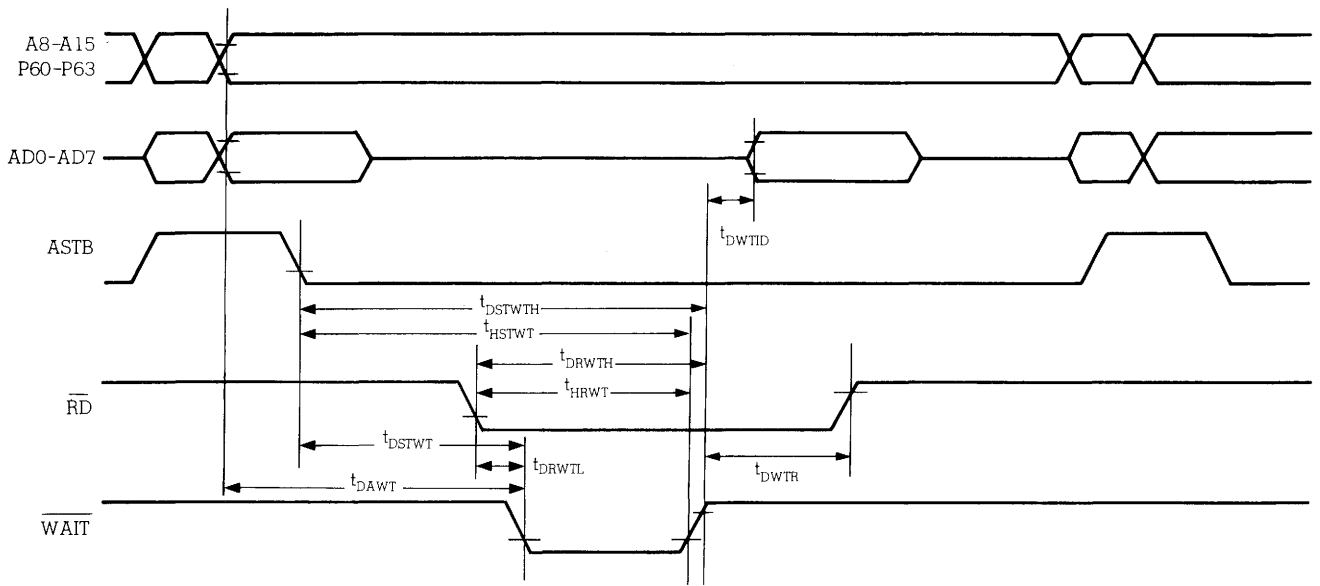
ライト・オペレーション



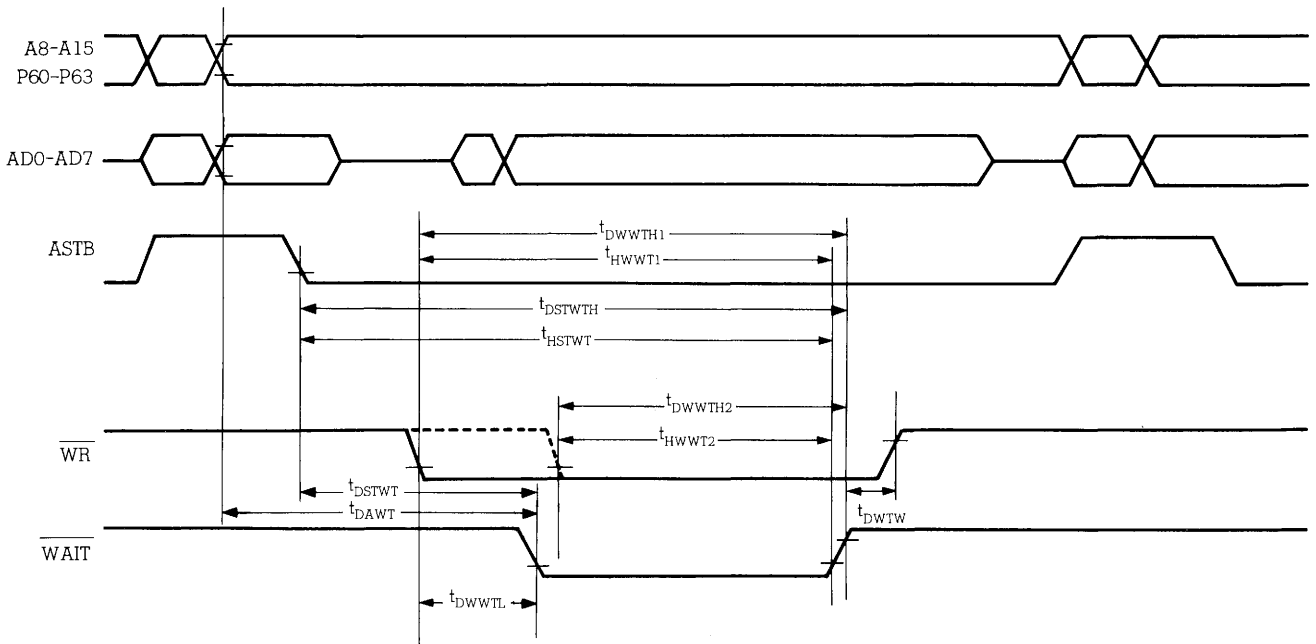
外部WAIT信号入力タイミング

リード・オペレーション

★

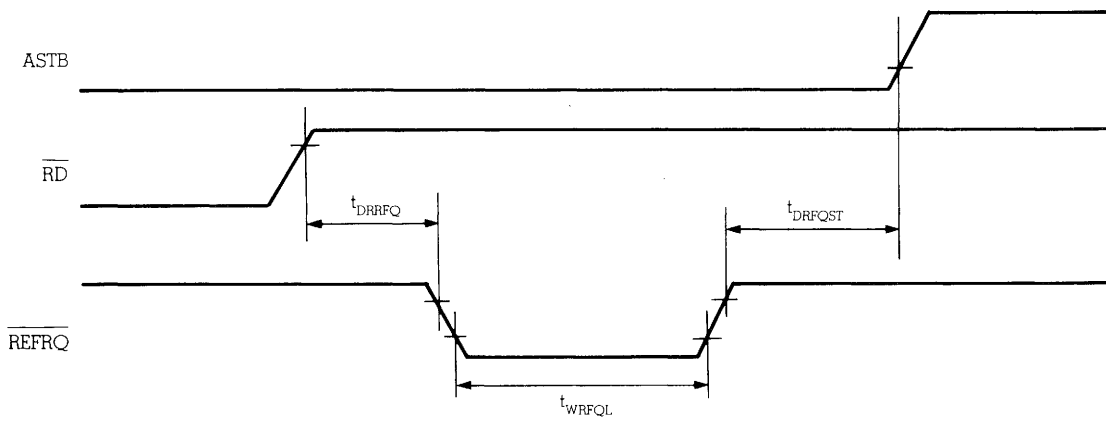


ライト・オペレーション

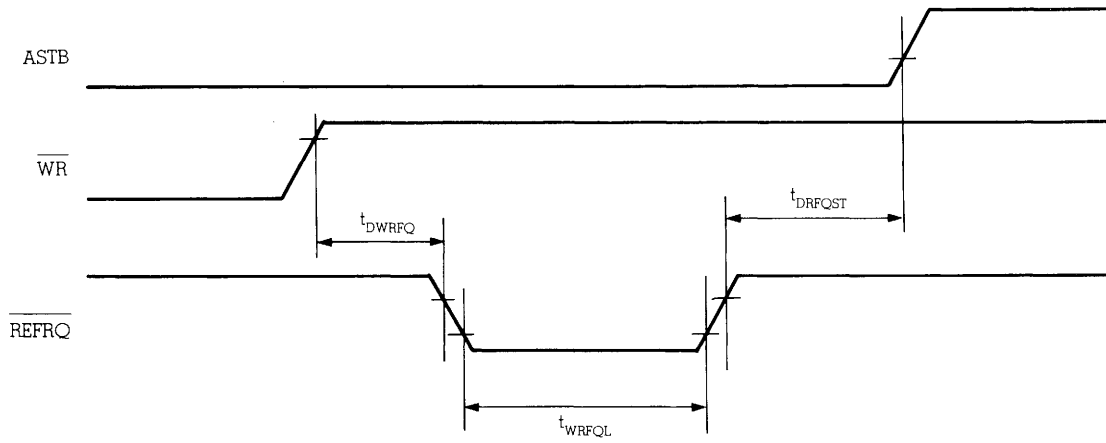


リフレッシュ・タイミング波形

リード後のリフレッシュ



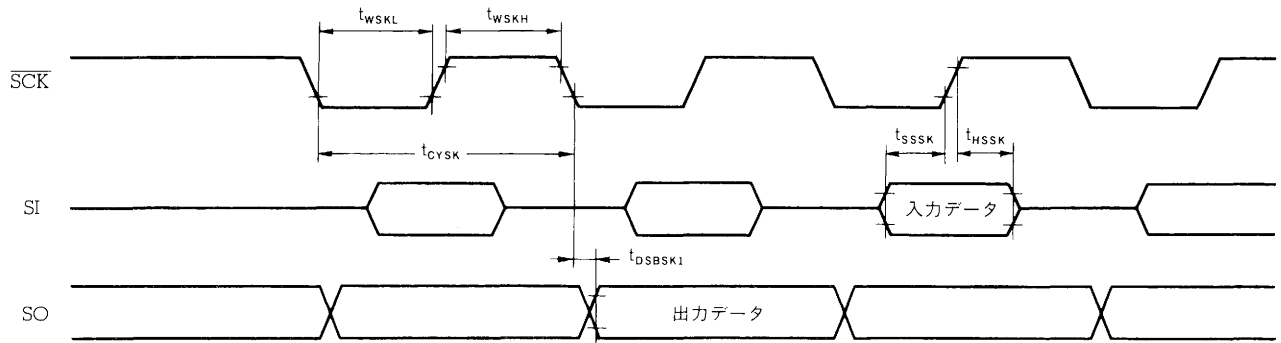
ライト後のリフレッシュ





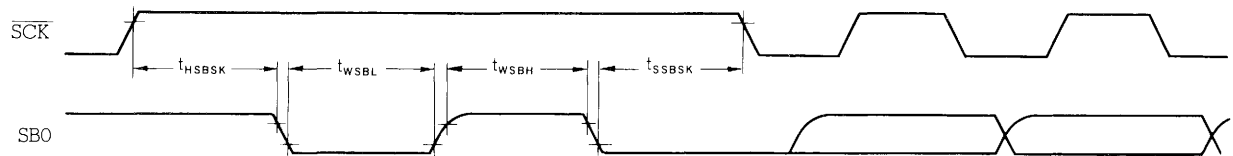
シリアル・オペレーション

3線式シリアルI/Oモード

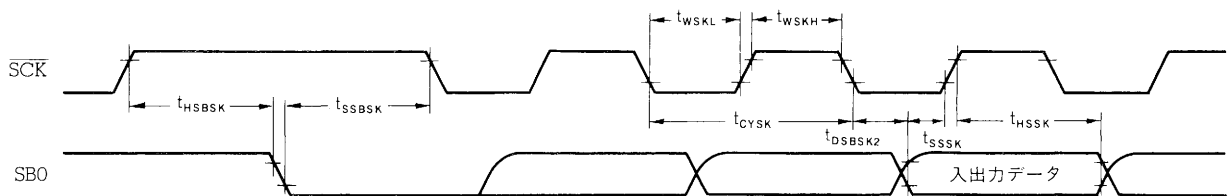


SBIモード

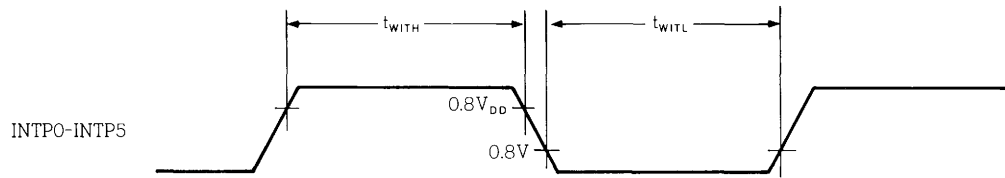
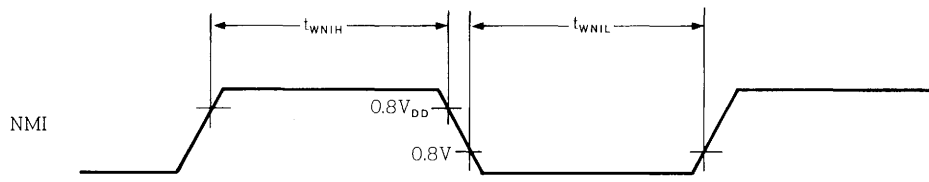
バス・リリース信号転送



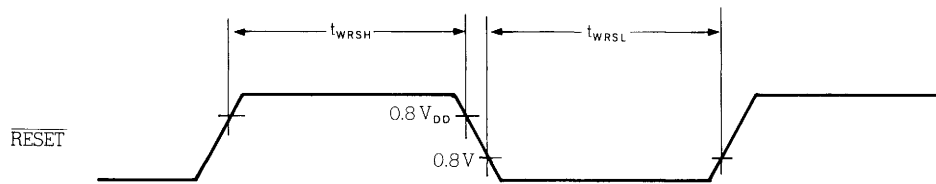
コマンド信号転送



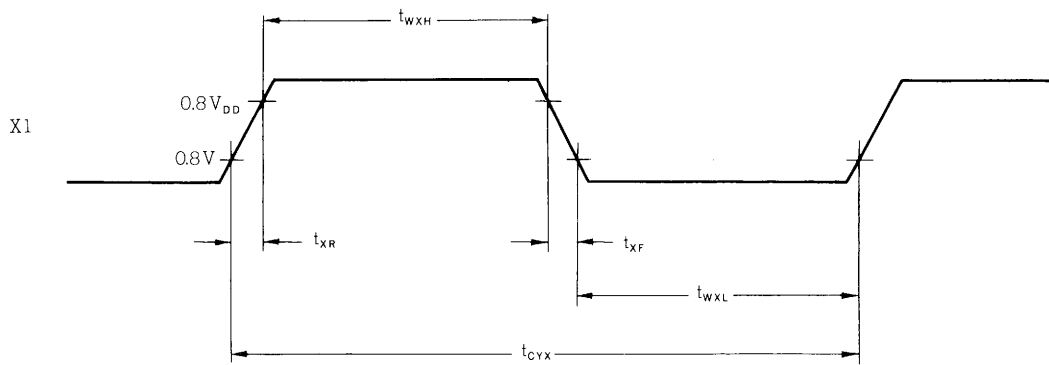
割り込み入力タイミング



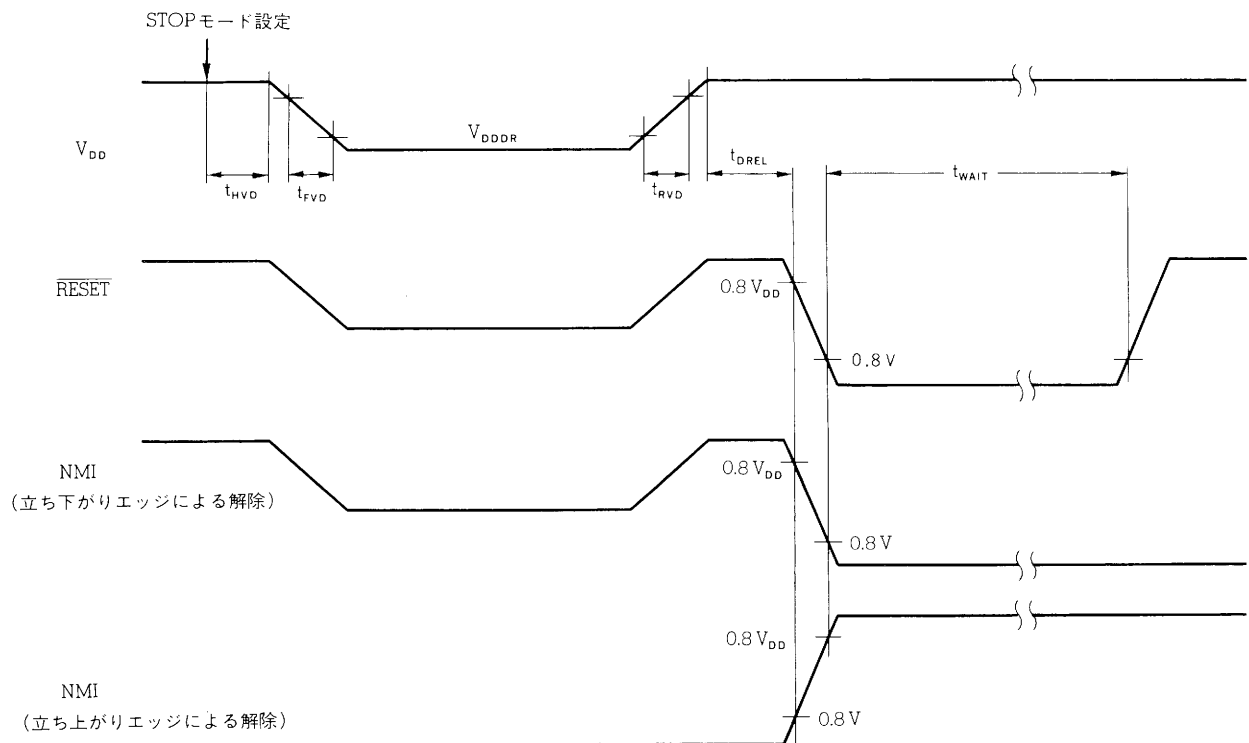
リセット入力タイミング



外部クロック・タイミング



データ保持特性



DCプログラミング特性 ( $T_a = 25 \pm 5^\circ\text{C}$ ,  $V_{PP} \geq 4.5\text{V}$ ,  $V_{SS} = 0\text{V}$ )

| 項目             | 略号        | 略号注       | 条件  | MIN.               | TYP. | MAX.            | 単位 |
|----------------|-----------|-----------|---|--------------------|------|-----------------|----|
| ハイ・レベル入力電圧     | $V_{IH}$  | $V_{IH}$  |   | 2.4                |      | $V_{DDP} + 0.3$ | V  |
| ロウ・レベル入力電圧     | $V_{IL}$  | $V_{IL}$  |   | -0.3               |      | 0.8             | V  |
| 入力リーク電流        | $I_{LIP}$ | $I_{LI}$  | $0 \leq V_I \leq V_{DDP}$   |                    |      | 10              | μA |
| ハイ・レベル出力電圧     | $V_{OH1}$ | $V_{OH1}$ | $I_{OH} = -400\ \mu\text{A}$  | 2.4                |      |                 | V  |
|                | $V_{OH2}$ | $V_{OH2}$ | $I_{OH} = -100\ \mu\text{A}$  | $V_{DD} - 0.7$     |      |                 | V  |
| ロウ・レベル出力電圧     | $V_{OL}$  | $V_{OL}$  | $I_{OH} = 2.1\text{mA}$   |                    |      | 0.45            | V  |
| 出力リーク電流        | $I_{LO}$  |           | $0 \leq V_O \leq V_{DDP}$ , $\overline{OE} = V_{IH}$                    |                    |      | 10              | μA |
| $V_{DDP}$ 電源電圧 | $V_{DDP}$ | $V_{CC}$  | プログラム・メモリ書き込みモード  | 5.75               | 6.0  | 6.25            | V  |
|                |           |           | プログラム・メモリ読み出しモード  | 4.5                | 5.0  | 5.5             | V  |
| $V_{PP}$ 電源電圧  | $V_{PP}$  | $V_{PP}$  | プログラム・メモリ書き込みモード  | 12.2               | 12.5 | 12.8            | V  |
|                |           |           | プログラム・メモリ読み出しモード  | $V_{PP} = V_{DDP}$ |      |                 | V  |
| $V_{DDP}$ 電源電流 | $I_{DD}$  | $I_{CC}$  | プログラム・メモリ書き込みモード  |                    | 5    | 30              | mA |
|                |           |           | プログラム・メモリ読み出しモード<br>$\overline{CE} = V_{IL}$ , $V_I = V_{IH}$           |                    | 5    | 30              | mA |
| $V_{PP}$ 電源電流  | $I_{PP}$  | $I_{PP}$  | プログラム・メモリ書き込みモード<br>$\overline{CE} = V_{IL}$ , $\overline{OE} = V_{IH}$ |                    | 5    | 30              | mA |
|                |           |           | プログラム・メモリ読み出しモード  |                    | 1    | 100             | μA |

注 対応するμPD27C256Aの略号です。

プログラム・オペレーション

AC特性 ( $T_a = 25 \pm 5^\circ\text{C}$ ,  $V_{PP} \geq 4.5\text{V}$ ,  $V_{DD} = 6 \pm 0.25\text{V}$ ,  $V_{PP} = 12.5 \pm 0.3\text{V}$ ,  $V_{SS} = 0\text{V}$ )

| 項目  | 略号                | 略号注              | 条件 | MIN. | TYP. | MAX.  | 単位 |
|---|-------------------|------------------|----|------|------|-------|----|
| アドレス・セット・アップ時間(対 $\overline{\text{CE}} \downarrow$ )      | $t_{\text{SAC}}$  | $t_{\text{AS}}$  |    | 2    |      |       | μs |
| $\overline{\text{OE}}$ ハイ・レベル・ホールド時間<br>(対入力データ・ディスエーブル)  | $t_{\text{HOLD}}$ | $t_{\text{OES}}$ |    | 2    |      |       | μs |
| 入力データ・セット・アップ時間(対 $\overline{\text{CE}} \downarrow$ )     | $t_{\text{SIDC}}$ | $t_{\text{DS}}$  |    | 2    |      |       | μs |
| アドレス・ホールド時間(対 $\overline{\text{CE}} \uparrow$ )           | $t_{\text{HCA}}$  | $t_{\text{AH}}$  |    | 2    |      |       | μs |
| 入力データ・ホールド時間(対 $\overline{\text{CE}} \uparrow$ )          | $t_{\text{HCID}}$ | $t_{\text{DH}}$  |    | 2    |      |       | μs |
| 出力データ・ホールド時間(対 $\overline{\text{OE}} \uparrow$ )          | $t_{\text{H00D}}$ | $t_{\text{DF}}$  |    | 0    |      | 130   | ns |
| $V_{PP}$ セット・アップ時間(対 $\overline{\text{CE}} \downarrow$ )  | $t_{\text{SVPC}}$ | $t_{\text{VPS}}$ |    | 1    |      |       | ms |
| $V_{DDP}$ セット・アップ時間(対 $\overline{\text{CE}} \downarrow$ ) | $t_{\text{SVDC}}$ | $t_{\text{VCS}}$ |    | 1    |      |       | ms |
| 初期プログラム・パルス幅  | $t_{\text{WL1}}$  | $t_{\text{PW}}$  |    | 0.95 | 1.0  | 1.05  | ms |
| 追加プログラム・パルス幅  | $t_{\text{WL2}}$  | $t_{\text{OPW}}$ |    | 2.85 |      | 78.75 | ms |
| $\overline{\text{OE}} \downarrow \rightarrow$ データ出力時間     | $t_{\text{D00D}}$ | $t_{\text{OE}}$  |    |      |      | 150   | ns |

注 対応するμPD27C256Aの略号です。

リード・オペレーション

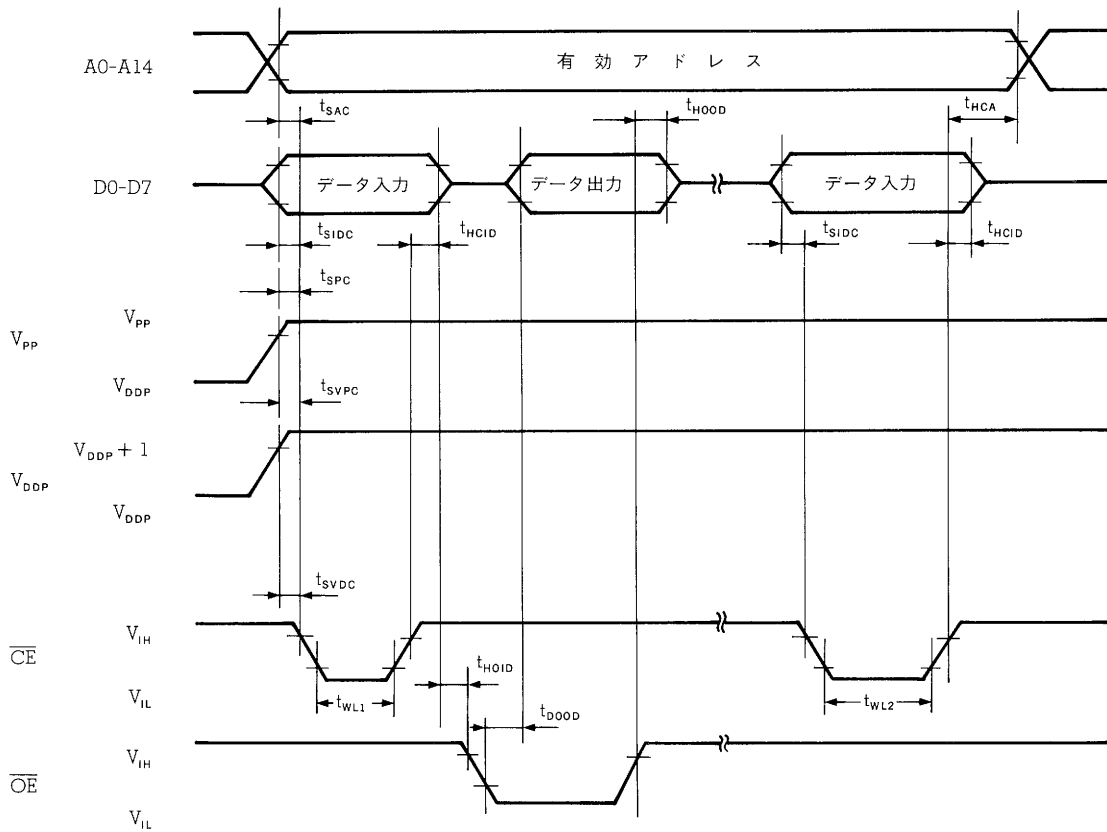
AC特性 ( $T_a = 25 \pm 5^\circ\text{C}$ ,  $V_{PP} \geq 4.5\text{V}$ ,  $V_{DD} = 5 \pm 0.5\text{V}$ ,  $V_{PP} = V_{DDP}$ ,  $V_{SS} = 0\text{V}$ )

| 項目   | 略号                | 略号注1             | 条件  | MIN. | TYP. | MAX. | 単位 |
|--|-------------------|------------------|---|------|------|------|----|
| アドレス・データ出力時間   | $t_{\text{DAOD}}$ | $t_{\text{ACC}}$ | $\overline{\text{CE}} = \overline{\text{OE}} = V_{\text{IL}}$                     |      |      | 200  | ns |
| $\overline{\text{CE}} \downarrow \rightarrow$ データ出力時間                              | $t_{\text{DCOD}}$ | $t_{\text{CE}}$  | $\overline{\text{OE}} = V_{\text{IL}}$  |      |      | 200  | ns |
| $\overline{\text{OE}} \downarrow \rightarrow$ データ出力時間                              | $t_{\text{D00D}}$ | $t_{\text{OE}}$  | $\overline{\text{CE}} = V_{\text{IL}}$  |      |      | 75   | ns |
| データ・ホールド時間(対 $\overline{\text{OE}} \uparrow$ , $\overline{\text{CE}} \uparrow$ )注2 | $t_{\text{HCOD}}$ | $t_{\text{DF}}$  | $\overline{\text{CE}} = V_{\text{IL}}$ または $\overline{\text{OE}} = V_{\text{IL}}$ | 0    |      | 60   | ns |
| データ・ホールド時間(対アドレス)  | $t_{\text{HAOD}}$ | $t_{\text{OH}}$  | $\overline{\text{CE}} = \overline{\text{OE}} = V_{\text{IL}}$                     | 0    |      |      | ns |

注1. 対応するμPD27C256Aの略号です。

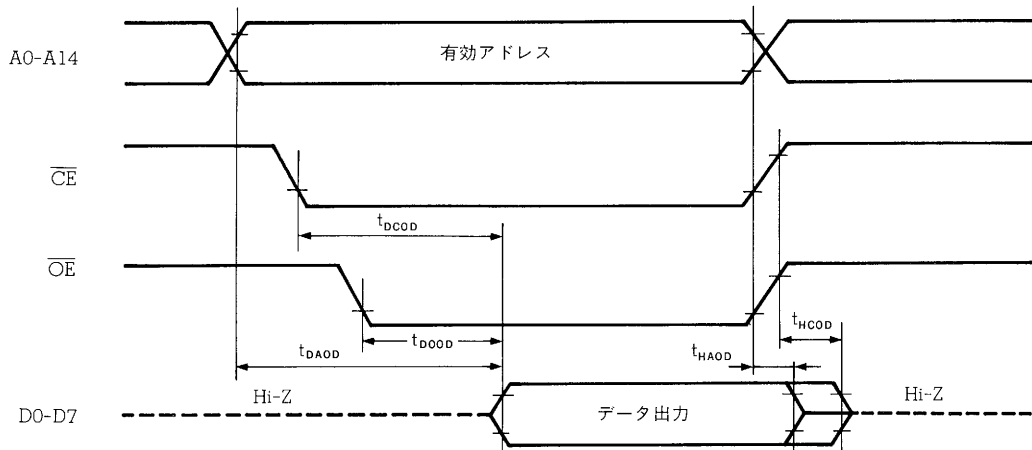
2.  $t_{\text{HCOD}}$  は、 $\overline{\text{OE}}$ ,  $\overline{\text{CE}}$ のどちらかが最初に $V_{\text{IH}}$ となったときからの時間です。

PROM 書き込みモード・タイミング



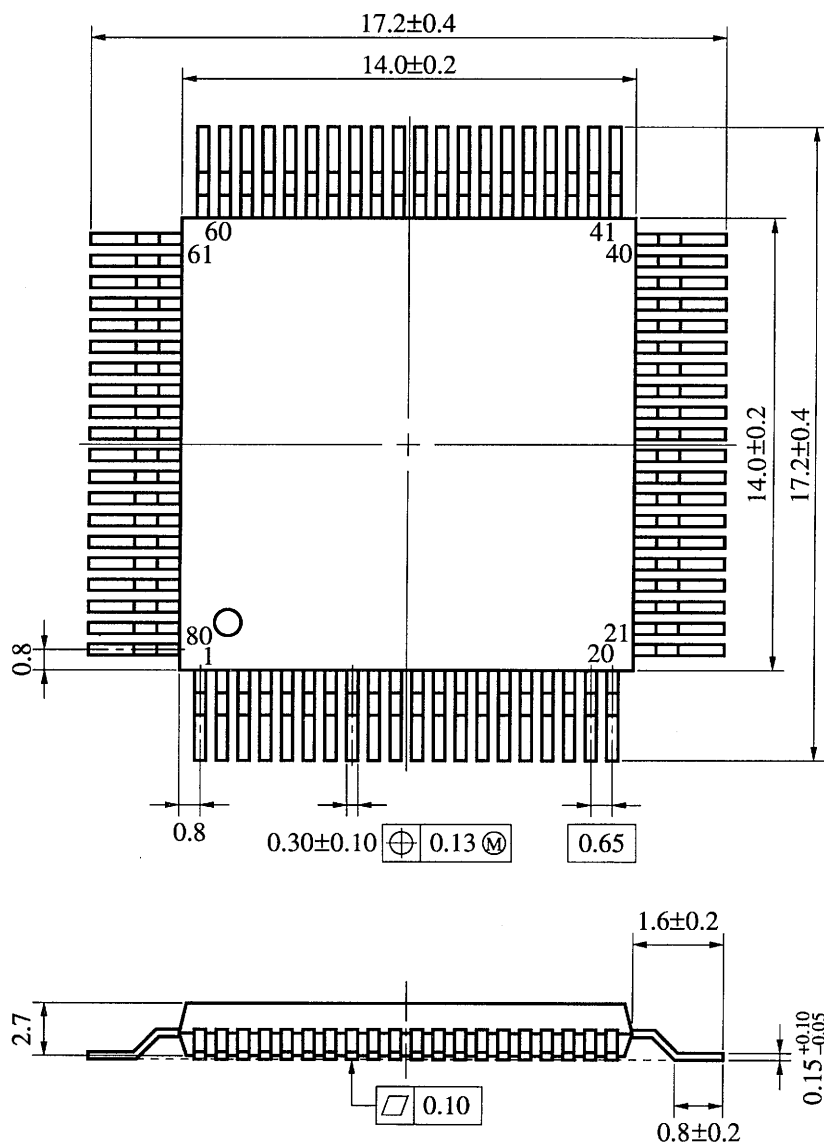
- 注意1. V<sub>DDP</sub>はV<sub>PP</sub>より前に印加し、V<sub>PP</sub>の後から切断するようにしてください。
- 2. V<sub>PP</sub>はオーバ・シュートを含めて+13V以上にならないようにしてください。

PROM 読み出しモード・タイミング

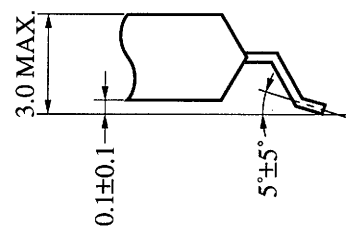


8. 外形図

80ピン・プラスチック QFP (□14) 外形図 (単位: mm)

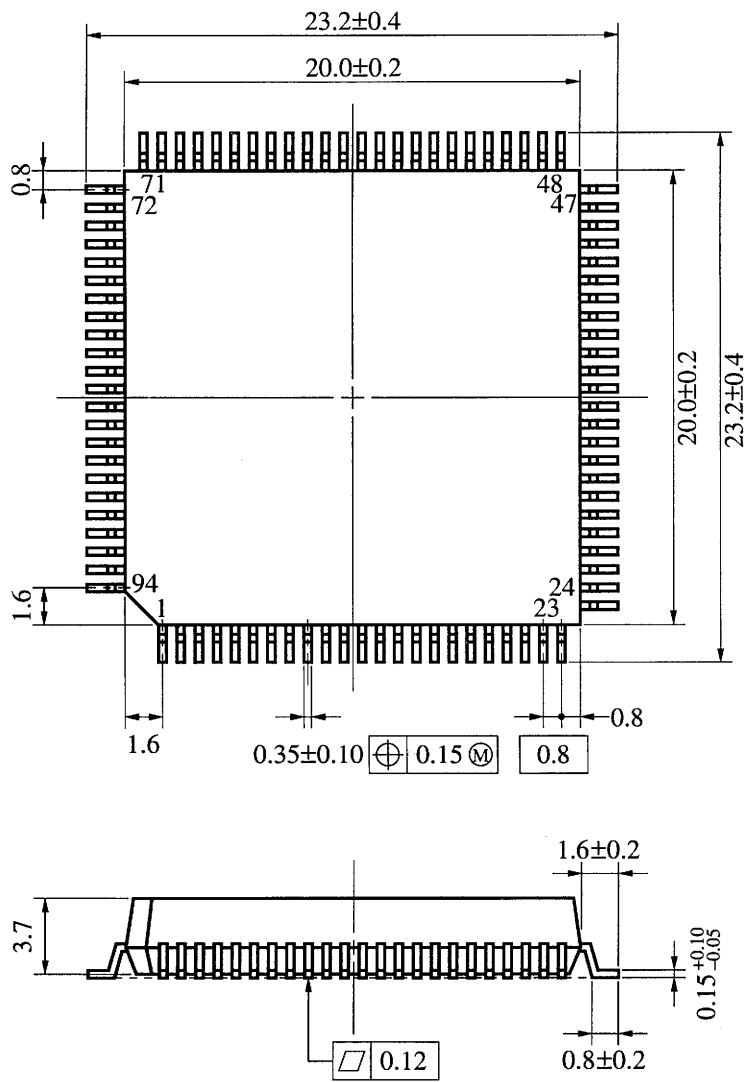


端子先端形状詳細図

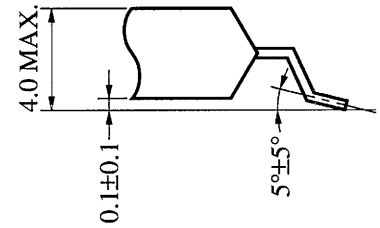


S80GC-65-3B9-3

94ピン・プラスチック QFP (□20) 外形図 (単位: mm)



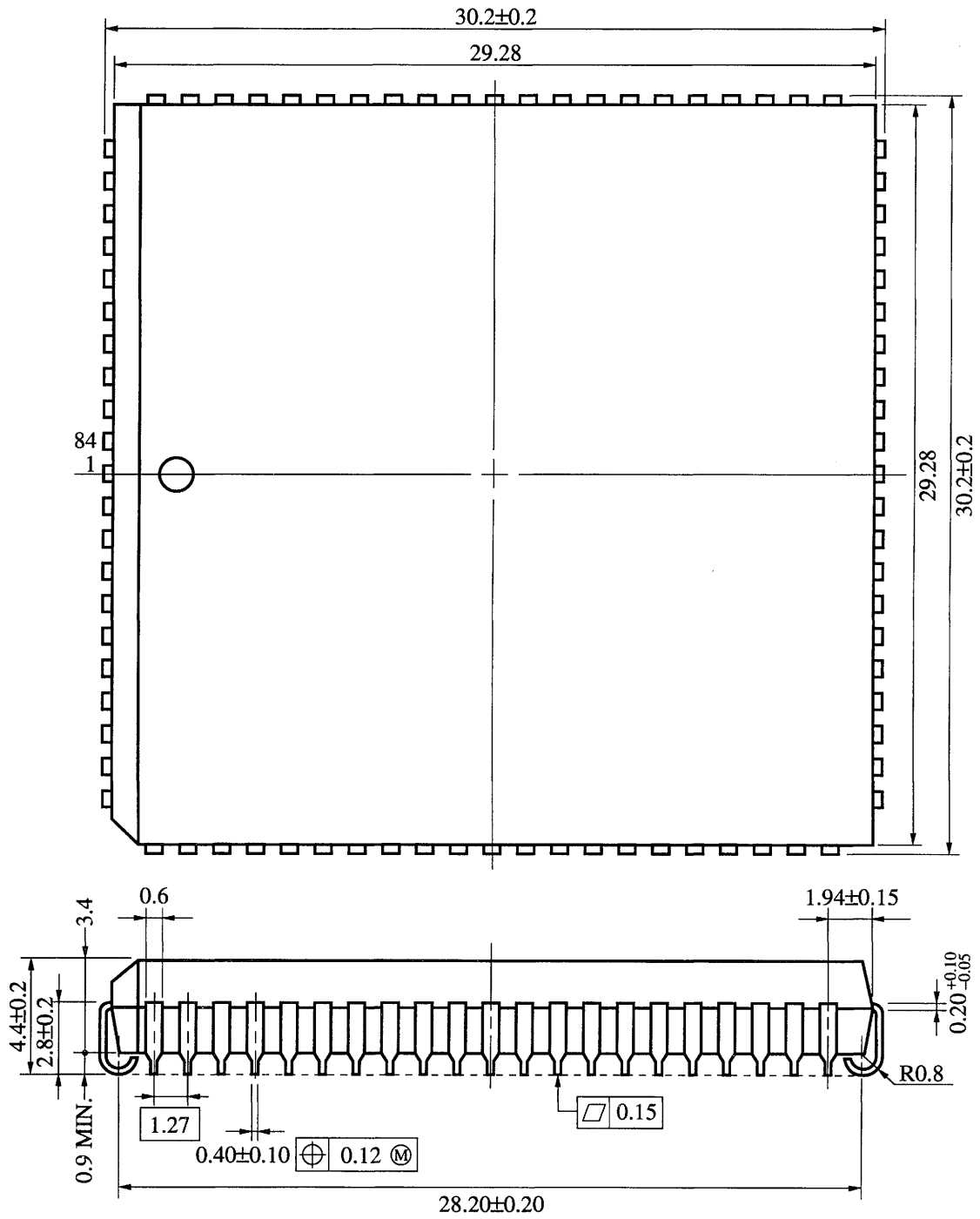
端子先端形状詳細図



S94GJ-80-5BG-2

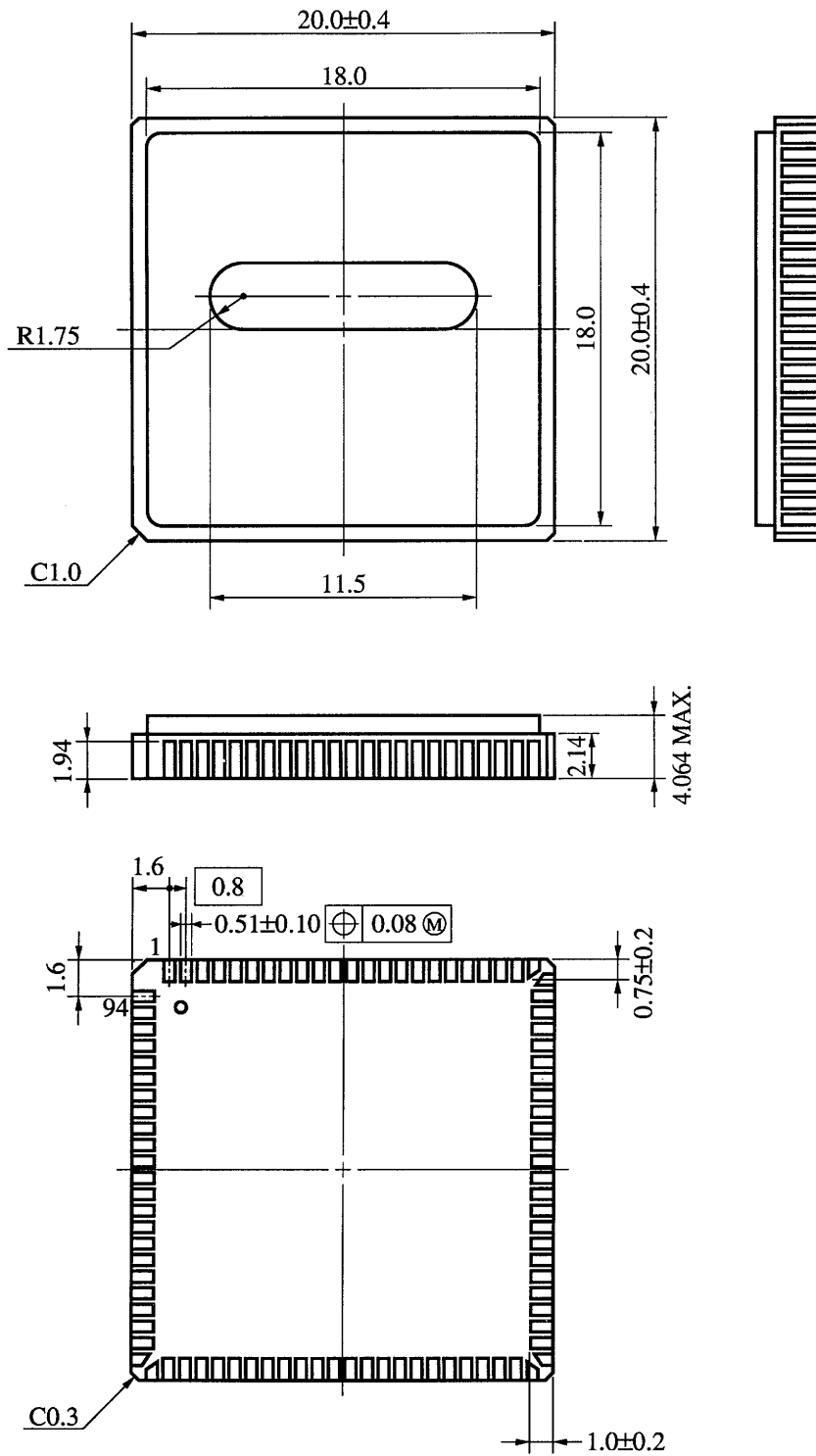


84ピン・プラスチック QFJ (□1150 mil) 外形図 (単位: mm)



P84L-50A3-2

94ピン・セラミック WQFN 外形図 (単位: mm)



X94KW-80A-1

## 9. 半田付け推奨条件

この製品の半田付け実装は、次の推奨条件で実施してください。

半田付け推奨条件の詳細は、インフォメーション資料「半導体デバイス実装マニュアル」(IEI-616)を参照してください。

なお、推奨条件以外の半田付け方式および半田付け条件については、当社販売員にご相談ください。

表 9-1 表面実装タイプの半田付け条件

### (1) μPD78P238GC-3B9 : 80ピン・プラスチック QFP (□14 mm)

| 半田付け方式 | 半田付け条件  | 推奨条件記号     |
|--------|---|------------|
| 赤外線リフロ | パッケージ・ピーク温度：230℃，時間：30秒以内（210℃以上），回数：1回，制限日数：2日間 <sup>注</sup> （以降は125℃プリベーク 16時間必要） | IR30-162-1 |
| VPS    | パッケージ・ピーク温度：215℃，時間：40秒以内（200℃以上），回数：1回，制限日数：2日間 <sup>注</sup> （以降は125℃プリベーク 16時間必要） | VP15-162-1 |
| 端子部分加熱 | 端子部温度：300℃以下，時間：3秒以内（デバイスの一辺当たり）  | -          |

### (2) μPD78P238GJ-5BG : 94ピン・プラスチック QFP (□20 mm)

| 半田付け方式 | 半田付け条件  | 推奨条件記号     |
|--------|---|------------|
| 赤外線リフロ | パッケージ・ピーク温度：230℃，時間：30秒以内（210℃以上），回数：1回，制限日数：7日間 <sup>注</sup> （以降は125℃プリベーク 10時間必要） | IR30-107-1 |
| VPS    | パッケージ・ピーク温度：215℃，時間：40秒以内（200℃以上），回数：1回，制限日数：7日間 <sup>注</sup> （以降は125℃プリベーク 10時間必要） | VP15-107-1 |
| 端子部分加熱 | 端子部温度：300℃以下，時間：3秒以内（デバイスの一辺当たり）  | -          |

### (3) μPD78P238LQ : 84ピン・プラスチック QFJ (□1150 mil)

| 半田付け方式 | 半田付け条件  | 推奨条件記号     |
|--------|---|------------|
| VPS    | パッケージ・ピーク温度：215℃，時間：40秒以内（200℃以上），回数：1回，制限日数：7日間 <sup>注</sup> （以降は125℃プリベーク 10時間必要） | VP15-107-1 |
| 端子部分加熱 | 端子部温度：300℃以下，時間：3秒以内（デバイスの一辺当たり）  | -          |

注 ドライパック開封後の保管日数で、保管条件は25℃，65%RH以下。

注意 半田付け方式の併用は避けください（ただし、端子部分加熱方式は除く）。

### お知らせ

本製品には、半田付け推奨条件改善品があります。

（改善内容：赤外線リフロ・ピーク温度拡張（235℃），回数2回，制限日数緩和など）

詳細につきましては、当社販売員までお問い合わせください。

## 付録A. 開発ツール

μPD78P238を使用するシステム開発のために、次のような開発ツールを用意しています。

## 言語処理用ソフトウェア

|                 |                                     |
|-----------------|-------------------------------------|
| RA78K/II 注1,2   | 78K/II シリーズ共通のアセンブラ・パッケージ           |
| CC78K/II 注1,2   | 78K/II シリーズ共通のCコンパイラ・パッケージ          |
| CC78K/II-L 注1,2 | 78K/II シリーズ共通のCコンパイラ・ライブラリ・ソース・ファイル |

## PROM書き込み用ツール

|  |                        |
|--|------------------------|
| PG-1500  | PROM プログラム             |
| PA-78P238GC<br>PA-78P238GJ<br>PA-78P238KF<br>PA-78P238LQ | PG-1500に接続するプログラマ・アダプタ |
| PG-1500コントローラ 注1   | PG-1500用コントロール・プログラム   |

## デバッグ用ツール

|  |  |
|--|--|
| IE-78230-R-A<br>IE-78230-R 注3                | μPD78234シリーズ共通のインサーキット・エミュレータ                              |
| IE-78200-R-BK                                | 78K/II シリーズ共通のブレイク・ボード                                     |
| IE-78230-R-EM<br>IE-78200-R-EM 注3            | μPD78234シリーズ評価用エミュレーション・ボード                                |
| EP-78230GC-R<br>EP-78230GJ-R<br>EP-78230LQ-R | μPD78234シリーズ共通のエミュレーション・プローブ                               |
| EV-9200G-94<br>EV-9200GC-80                  | 94ピン・プラスチックQFP用, 80ピン・プラスチックQFP用に作られたユーザ・システムの基板上に実装するソケット |
| EV-9900                                      | EV-9200G-94からμPD78P238KFを取り外す際に使用する治具                      |
| SD78K/II 注1                                  | IE-78230-R-A用スクリーン・ディバग्ガ                                  |
| DF78230 注1                                   | μPD78234シリーズ用デバイス・ファイル                                     |

## リアルタイムOS

|               |                        |
|---------------|------------------------|
| RX78K/II 注1,2 | 78K/II シリーズ共通のリアルタイムOS |
|---------------|------------------------|

## ファジィ推論開発支援システム

|                          |                |
|--------------------------|----------------|
| FE9000 <sup>注1</sup>     | ファジィ知識データ作成ツール |
| FT9080 <sup>注1</sup>     | トランスレータ        |
| FI78K/II <sup>注1</sup>   | ファジィ推論モジュール    |
| FD78K/II <sup>注1,4</sup> | ファジィ推論ディバッガ    |

注1. PC-9800シリーズ (MS-DOS<sup>TM</sup>) ベース, IBM PC/AT<sup>TM</sup> (PC DOS<sup>TM</sup>) ベース

2. HP9000シリーズ300<sup>TM</sup> (HP-UX<sup>TM</sup>) ベース, SPARCstation<sup>TM</sup> (Sun OS<sup>TM</sup>) ベース, EWS-4800シリーズ<sup>TM</sup> (EWS-UX/V<sup>TM</sup>) ベース

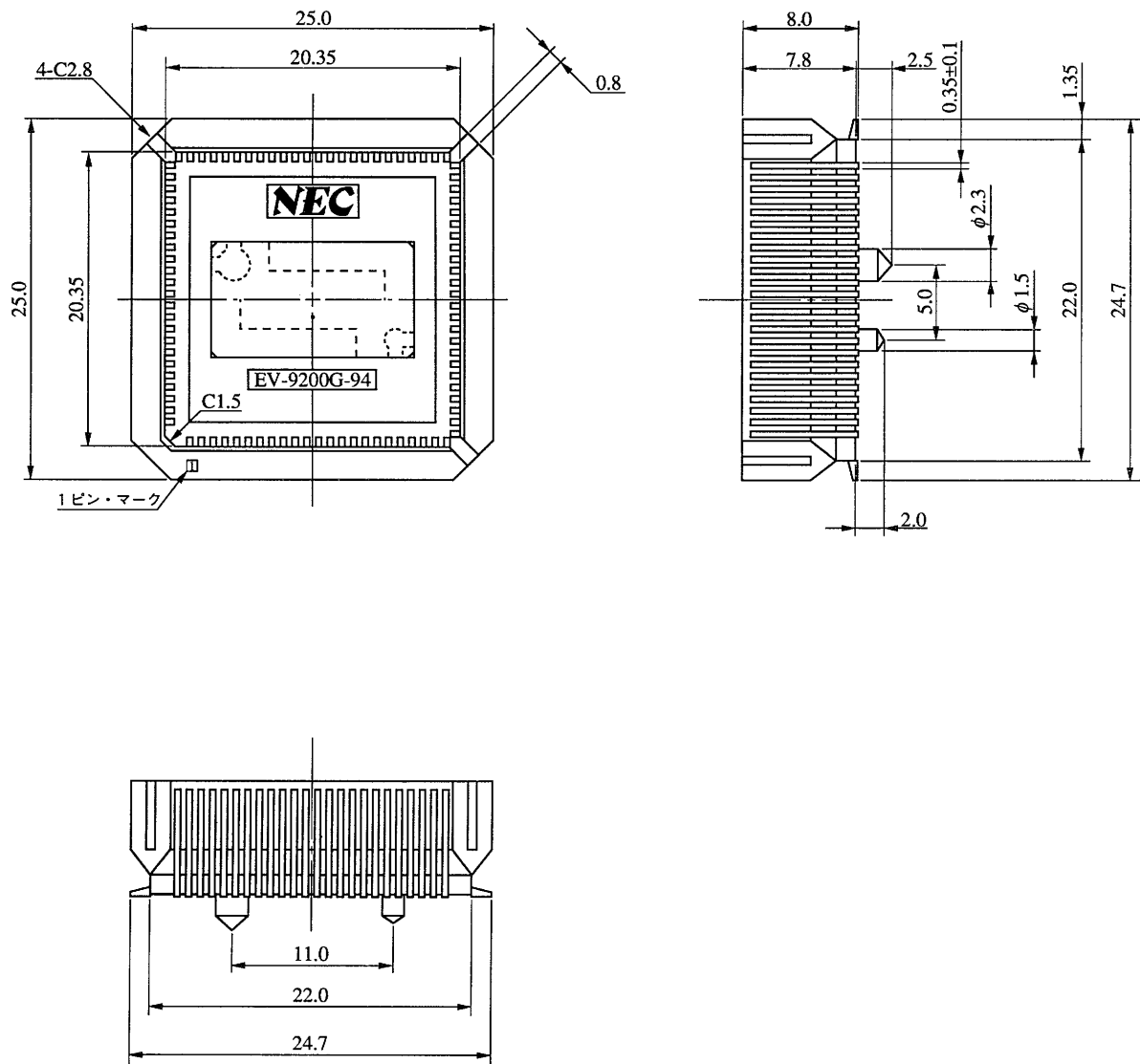
3. 新規の製造は行っておりませんのでご購入はできません。

4. 開発中

備考 3rdパーティ製の開発ツールについては、78K/IIシリーズ 開発ツール セレクション・ガイド (EF-231) を参照してください。

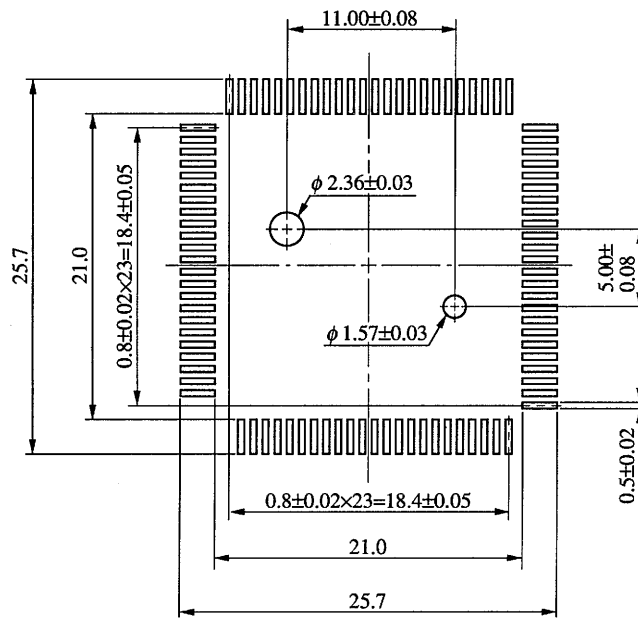
★ 変換ソケット (EV-9200G-94) の外形図と基板取り付け推奨パターン

図A-1 EV-9200G-94 外形図 (参考) (単位: mm)



EV-9200G-94-G0

図 A-2 EV-9200G-94 基板取り付け推奨パターン (参考) (単位: mm)



EV-9200G-94-P0

注意 EV-9200用のマウント・パッド寸法と、対象製品のマウント・パッド寸法 (QFP用) は、その一部が異なる場合があります。QFP用の推奨マウント・パッド寸法は、「半導体デバイス 実装マニュアル, IEI-616」をご参照ください。

## ★ 付録B. 関連資料

## デバイスの関連資料

| 資料名                              |               | 資料番号     |
|----------------------------------|---------------|----------|
| μPD78234シリーズ ユーザーズ・マニュアル ハードウェア編 |               | IEU-718  |
| 78K/II シリーズ ユーザーズ・マニュアル 命令編      |               | IEU-754  |
| 78K/II シリーズ アプリケーション・ノート         | 基礎編           | IEA-607  |
|                                  | 応用編           | IEA-700  |
|                                  | 浮動小数点演算プログラム編 | IEA-686  |
| 78K/II シリーズ セレクション・ガイド           |               | IF-304   |
| 78K/II シリーズ インストラクション活用表         |               | IEM-5101 |
| 78K/II シリーズ インストラクション・セット        |               | IEM-5102 |
| μPD78234シリーズ 特殊機能レジスタ活用表         |               | IEM-5515 |

## 開発ツールの関連資料 (ユーザーズ・マニュアル)

| 資料名                          |         | 資料番号    |
|------------------------------|---------|---------|
| RA78Kシリーズ アセンブラ・パッケージ        | 操作編     | EEU-809 |
|                              | 言語編     | EEU-815 |
| RA78Kシリーズ 構造化アセンブラ・プリプロセッサ   |         | EEU-817 |
| CC78Kシリーズ Cコンパイラ             | 操作編     | EEU-656 |
|                              | 言語編     | EEU-655 |
| CC78Kシリーズ ライブラリ・ソース・ファイル     |         | EEU-777 |
| PG-1500 PROM プログラム           |         | EEU-651 |
| PG-1500 コントローラ               |         | EEU-704 |
| IE-78230-R-A インサーキット・エミュレータ  |         | EEU-789 |
| IE-78230-R インサーキット・エミュレータ    | ハードウェア編 | EEU-682 |
|                              | ソフトウェア編 | EEU-685 |
| SD78K/II スクリーン・ディバッガ         | 入門編     | EEU-841 |
|                              | レファレンス編 | EEU-813 |
| 78K/II シリーズ 開発ツール セレクション・ガイド |         | EF-231  |

注意 上記関連資料は、予告なしに内容を変更することがあります。設計などには、必ず最新の資料をご使用ください。



## 組み込み用ソフトウェアの関連資料（ユーザズ・マニュアル）

| 資 料 名                                     |             | 資 料 番 号 |
|---|-------------|---------|
| RX78K/II リアルタイムOS                         | 基礎編         | EEU-910 |
|   | インストール編     | EEU-884 |
|   | ディバग्ガ編     | EEU-895 |
|   | テクニカル編      | EEU-885 |
| ファジィ知識データ作成ツール                            |             | EEU-829 |
| 78K/0, 78K/II, 87ADシリーズ<br>ファジィ推論開発支援システム | トランスレータ     | EEU-862 |
| 78K/II シリーズ ファジィ推論開発支援システム                | ファジィ推論モジュール | EEU-860 |
| 78K/II シリーズ ファジィ推論ディバग्ガ                  |             | EEU-917 |

## その他の関連資料

| 資 料 名                    | 資 料 番 号  |
|--------------------------|----------|
| QTOPマイコン パンフレット          | IB-5040  |
| パッケージマニュアル               | IEI-635  |
| 半導体デバイス 実装マニュアル          | IEI-616  |
| NEC半導体デバイスの品質水準          | IEI-620  |
| NEC半導体デバイスの信頼性品質管理       | IEM-5068 |
| 静電気放電（ESD）試験について         | MEM-539  |
| 半導体デバイスの品質保証ガイド          | MEI-603  |
| マイクロコンピュータ関連製品ガイド 社外メーカ編 | MEI-604  |

注意 上記関連資料は、予告なしに内容を変更することがあります。設計などには、必ず最新の資料をご使用ください。

[メ モ]

## CMOSデバイスの一般的注意事項

## ①静電気対策（MOS全般）

**注意** MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレーやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

## ②未使用入力の処理（CMOS特有）

**注意** CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介してV<sub>DD</sub>またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

## ③初期化以前の状態（MOS全般）

**注意** 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

[メモ]

本製品のうち、外国為替および外国貿易管理法の規定により戦略物資等（または役務）に該当するものについては、日本国外に輸出する際に、同法に基づき日本国政府の輸出許可が必要です。

非該当品：μPD78P238KF

ユーザ判定品：μPD78P238GC-3B9, 78P238GJ-5BG, 78P238LQ

μPD78P238GC-×××-3B9, 78P238GJ-×××-5BG,

μPD78P238LQ-×××

- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- この製品を使用したことにより、第三者の工業所有権等にかかわる問題が発生した場合、当社製品の構造製法に直接かかわるもの以外につきましては、当社はその責を負いませんのでご了承ください。
- 当社は、航空宇宙機器、海底中継器、原子力制御システム、生命維持のための医療用機器などに推奨できる製品を標準的には用意しておりません。当社製品をこれらの用途にご使用をお考えのお客様、および、『標準』品質水準品を当社が意図した用途以外にご使用をお考えのお客様は、事前に販売窓口までご連絡頂きますようお願い致します。

当社推奨の用途例

標準：コンピュータ、OA機器、通信機器、計測機器、工作機械、産業用ロボット、AV機器、家電等  
 特別：輸送機器（列車、自動車等）交通信号機器、防災／防犯装置等

- この製品は耐放射線設計をしておりません。

M4 92.6

QTOP は日本電気株式会社の商標です。

EWS-4800 シリーズ, EWS-UX/V は、日本電気株式会社の商標です。

MS-DOS は、米国マイクロソフト社の商標です。

PC/AT, PC DOS は、米国IBM社の商標です。

SPARCstation は、米国 SPARC International, Inc. の商標です。

Sun OS は、米国サン マイクロシステムズ社の商標です。

HP9000 シリーズ300, HP-UX は、米国ヒューレット・パッカード社の商標です。

お問い合わせは、最寄りのNECへ

|                |                                 |                             |                             |
|----------------|---------------------------------|-----------------------------|-----------------------------|
| 本 社            | 〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル) | 北 海 道 社 札 幌 幌 (011)231-0161 | 立 川 支 社 社 立 川 (0425)26-5981 |
| 消費マ半導体販売事業部    |                                 | 北 海 道 支 社 支 社 (022)261-5511 | 川 葉 支 社 支 社 (043)238-8116   |
| OA半導体販売事業部     | 〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル) | 東 京 支 社 支 社 (0196)51-4344   | 津 島 支 社 支 社 (054)255-2211   |
| インダストリ半導体販売事業部 | 東京 (03)3454-1111                | 東 京 支 社 支 社 (0236)23-5511   | 津 島 支 社 支 社 (0559)63-4455   |
| 中部支社半導体販売部     | 〒460 名古屋市中区栄四丁目14番5号 (松下中日ビル)   | 東 京 支 社 支 社 (0249)23-5511   | 津 島 支 社 支 社 (053)452-2711   |
|                | 名古屋 (052)242-2755               | 東 京 支 社 支 社 (0246)21-5511   | 津 島 支 社 支 社 (0762)23-1621   |
| 関西支社半導体販売部     | 〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル) | 東 京 支 社 支 社 (0258)36-2155   | 津 島 支 社 支 社 (0776)22-1866   |
|                | 大阪 (06)945-3178                 | 東 京 支 社 支 社 (0292)26-1717   | 津 島 支 社 支 社 (0764)31-8461   |
|                | 大阪 (06)945-3200                 | 東 京 支 社 支 社 (045)324-5511   | 津 島 支 社 支 社 (075)344-7824   |
|                | 大阪 (06)945-3208                 | 東 京 支 社 支 社 (0273)26-1255   | 津 島 支 社 支 社 (078)332-3311   |
|                |                                 | 東 京 支 社 支 社 (0276)46-4011   | 津 島 支 社 支 社 (082)242-5504   |
|                |                                 | 東 京 支 社 支 社 (0285)24-5011   | 津 島 支 社 支 社 (0857)27-5311   |
|                |                                 | 東 京 支 社 支 社 (0262)35-1444   | 津 島 支 社 支 社 (086)225-4455   |
|                |                                 | 東 京 支 社 支 社 (0263)35-1666   | 津 島 支 社 支 社 (0878)36-1200   |
|                |                                 | 東 京 支 社 支 社 (0266)53-5350   | 津 島 支 社 支 社 (0897)32-5001   |
|                |                                 | 東 京 支 社 支 社 (0552)24-4141   | 津 島 支 社 支 社 (0899)45-4111   |
|                |                                 | 東 京 支 社 支 社 (048)641-1411   | 津 島 支 社 支 社 (092)271-7700   |
|                |                                 |                             | 津 島 支 社 支 社 (093)541-2887   |

(技術お問い合わせ先)

|           |               |                                 |                    |   |
|-----------|---------------|---------------------------------|--------------------|---|
| 半導体応用技術本部 | マイクロコンピュータ技術部 | 〒210 川崎市川崎区駅前本町15番5号 (十五番館)     | 川 崎 (044)246-3922  | 半導体応用技術本部<br>インフォメーションセンター<br>FAX(044)548-7900<br>(FAXで対応させていただきます) |
| 半導体応用技術本部 | 中部応用システム技術部   | 〒460 名古屋市中区栄四丁目14番5号 (松下中日ビル)   | 名 古屋 (052)242-2762 |   |
| 半導体応用技術本部 | 西日本応用システム技術部  | 〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル) | 大 阪 (06)945-3383   |   |