

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

8ビット・シングルチップ・マイクロコンピュータ

μ PD78P148は、VTRサーボ制御用マイコンとして好評いただいている μ PD78138の機能を大幅にアップした μ PD78146、78148のマスクROMをPROMに置き換えた製品です。

内蔵PROMには、一度だけ書き込み可能なワン・タイムPROMまたはプログラムの書き込み、消去、再書き込み可能なEPROMの2種類があります。

ワン・タイムPROM製品は、システム開発時の評価用や多品種少量生産、早期立ち上げに最適です。

なお、外部メモリ拡張機能はありません。

詳しい機能説明などは次のユーザーズ・マニュアルに記載しております。

設計の際には必ずお読みください。

・ μ PD78148 ユーザーズ・マニュアル：IEU-764

特 徴

- μ PD78146、78148とピン・コンパチブル
- 大容量のプログラム・メモリ (PROM)
32768×8ビット
- 100ピン・プラスチックQFP採用
0.65mmピッチ、本体14×20mm
- オペアンプ：2個
- シリアル・インタフェース：2チャンネル
- 8ビット分解能A/Dコンバータ：15チャンネル
- 高速乗算器 (ハードウェア)
- デュアル・クロック構成
- リアルタイム出力ポート：18本
- スーパ・タイマ・ユニットを強化
- PWM出力機能を強化 (合計6本)
- リモコン受信用ハードウェア
- PROMプログラミング特性
 μ PD27C256Aコンパチブル

応用分野

VTRのシステム・コントロール/サーボ制御用

- ・据え置き型
- ・カメラ一体型

オーダー情報

オーダー名称	パッケージ	内蔵ROM
μ PD78P148GF-3BA	100ピン・プラスチックQFP (14×20mm)	ワン・タイムPROM
μ PD78P148K	100ピン・セラミックWQFN (14×20mm)	EPROM

この資料では、ワン・タイムPROMとEPROM製品の共通する部分をPROMという表記で代表しています。

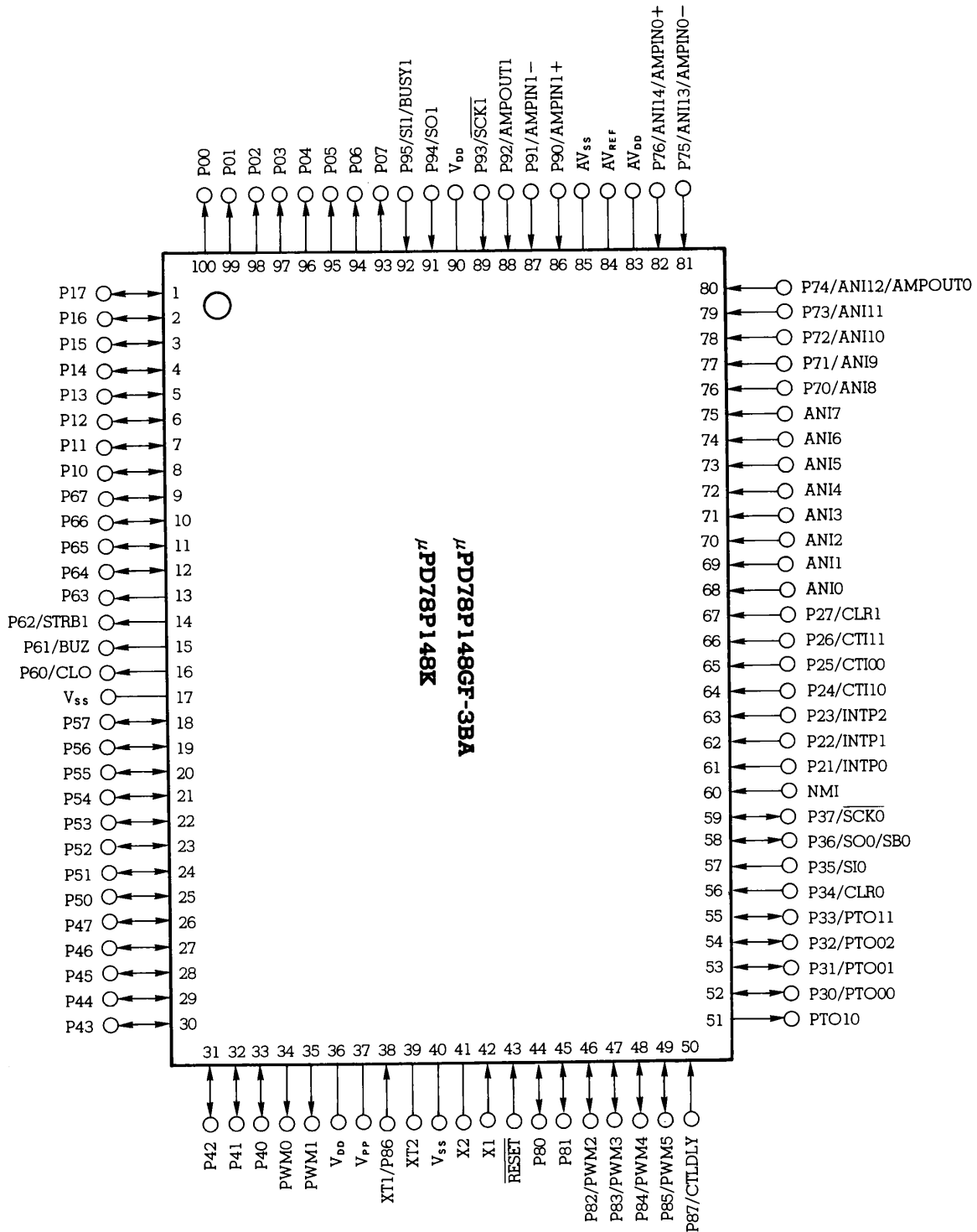
本資料の内容は、後日変更する場合があります。

機能概要

項 目	内 容
基本命令数	64
最小命令実行時間	0.33 μs (12 MHz 動作時)
内蔵メモリ	<ul style="list-style-type: none"> プログラム・メモリ : 32768×8ビット (PROM) データ・メモリ : 816×8ビット
汎用レジスタ	8ビット×8×4バンク (メモリ・マッピング)
命令セット	<ul style="list-style-type: none"> 16ビット加算, 減算, 比較 符号付き乗算 (符号付き16ビット×符号なし8ビット) 符号なし乗除算 (16ビット×8ビット, 16ビット÷8ビット) ビット操作 (転送, ブール演算, セット, リセット, テスト)
I/O ライン	合計76本・入力ポート : 24本 (10本はポートとA/Dコンバータ入力, またはオペアンプ用のアナログ端子と兼用) <ul style="list-style-type: none"> 出力ポート : 12本 入出力ポート : 40本
スーパ・タイマ・ユニット	<ul style="list-style-type: none"> タイマ : 16ビット×3本 8ビット×3本 カウンタ : 22ビットFRC (フリー・ランニング・カウンタ) ×1本 6ビットUDC (アップ・ダウン・カウンタ) ×1本 キャプチャ・レジスタ : 22ビット×2個 16ビット×3個 8ビット×2個 コンペア・レジスタ : 16ビット×7個 8ビット×3個 PWM 出力 : 12ビット×2本 (キャリア周波数 46.9 kHz/23.4 kHz) 14ビット×1本 (キャリア周波数 5.9 kHz) 8ビット×3本 (キャリア周波数 5.9 kHz)
乗算器	符号付き16ビット×符号付き16ビット, 演算時間 : 2.67 μs (12 MHz 動作時)
リアルタイム出力ポート	<ul style="list-style-type: none"> タイマに連動させたポート出力機能 合計18ポートを内蔵 出力トリガ用タイマを選択可能
シリアル・インタフェース	2チャンネル内蔵 <ul style="list-style-type: none"> SIO0 : NEC フォーマット・シリアル・バス・インタフェース (SBI) と3線式シリアル・インタフェースを選択可能 SIO1 : 3線式シリアル・インタフェース固定 自動データ送受信機能を内蔵 (送受信バッファ48バイト)
A/D コンバータ	8ビット分解能×15入力 (7入力は入力ポートと兼用)
アナログ回路	オペアンプ2個 (単体として使用可能)
割り込み	<ul style="list-style-type: none"> 割り込み要因 : 25要因 (外部5要因, 内部20要因) 2種類の処理形態を選択可能 (ベクタ割り込み/マクロ・サービス)
時計機能	<ul style="list-style-type: none"> デュアル・クロック構成 (メイン・システム・クロック/サブシステム・クロック選択可能) スタンバイ・モード時の時計カウント動作が可能
スタンバイ機能	STOPモード/HALTモード
プルアップ抵抗	48本内蔵 (ソフトウェアにより接続/切り離し指定可能)

端子接続図 (Top View)

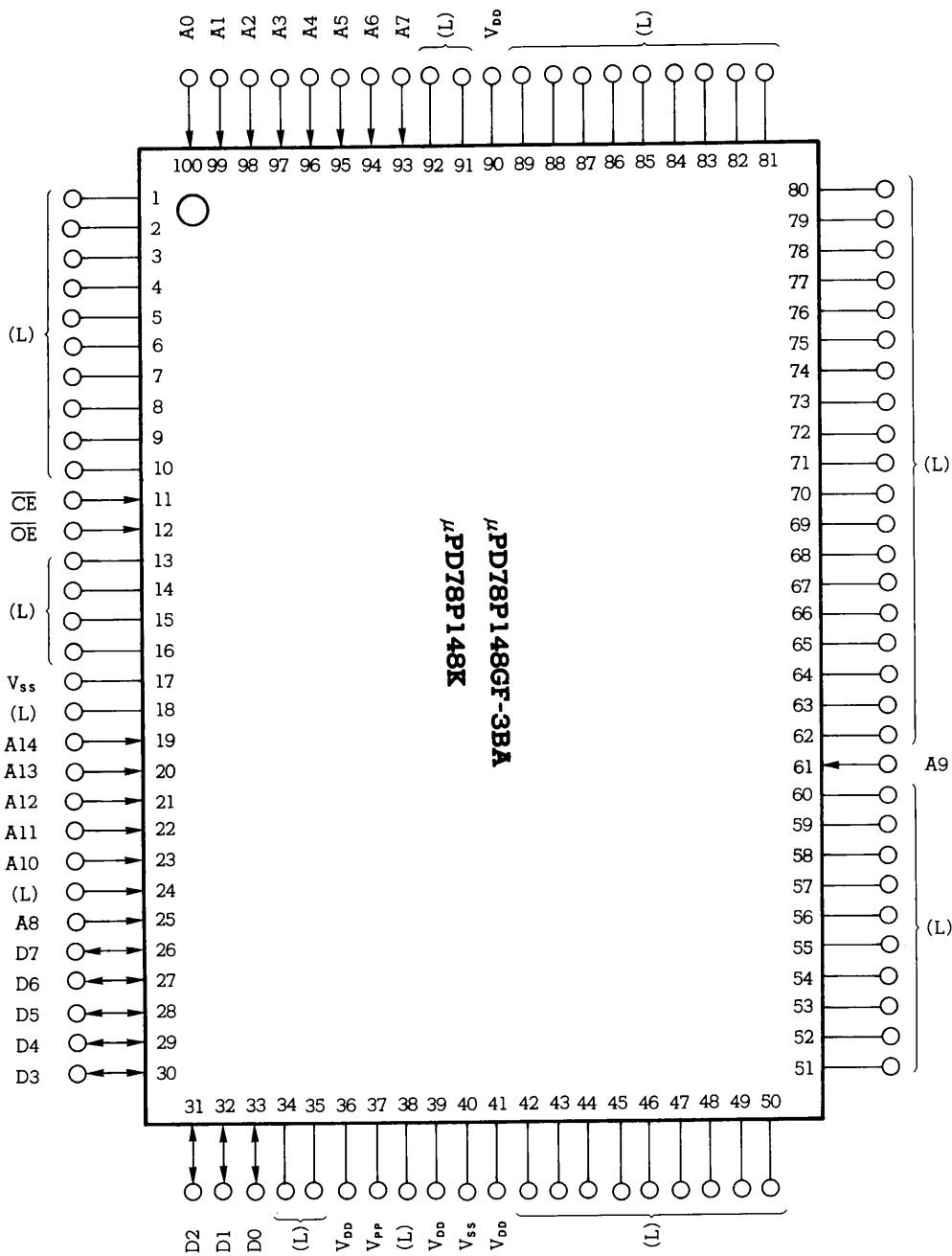
(1) 通常動作モード時



備考 通常動作モード時には、V_{pp} は V_{ss} に接続してください。

P00-P07	: Port0	STRB1	: Serial Data Transfer Strobe 1
P10-P17	: Port1	CTLDLY	: Control Delay Input
P21-P27	: Port2	ANIO-ANI14	: Analog Input0-14
P30-P37	: Port3	AMPIN0-,	: Analog Amplifier0, 1 Input(-)
P40-P47	: Port4	AMPIN1-	
P50-P57	: Port5	AMPIN0+,	: Analog Amplifier0, 1 Input(+)
P60-P67	: Port6	AMPIN1+	
P70-P76	: Port7	AMPOUT0, 1	: Analog Amplifier0, 1 Output
P80-P87	: Port8	NMI	: Nonmaskable Interrupt
P90-P95	: Port9	INTP0-INTP2	: Interrupt From Peripherals0-2
PWM0-PWM5	: Pulse Width Modulation Output0-5	CLO	: Clock Output
CTI00, CTI10,	: Capture Trigger Input00, 10, 11	BUZ	: Buzzer Clock
CTI11		AV _{REF}	: Analog Reference Voltage
CLR0, CLR1	: Timer Clear Input0, 1	AV _{DD}	: Analog Power Supply
PTO00-PTO02,	: Programable Timer Output00-02, 10, 11	AV _{SS}	: Analog Ground
PTO10, PTO11		X1, X2	: Crystal1, 2(Main System Clock)
SI0, SI1	: Serial Input0, 1	XT1, XT2	: Crystal1, 2(Subsystem Clock)
SO0, SO1	: Serial Output0, 1	$\overline{\text{RESET}}$: Reset
SBO	: Serial Bus0	V _{DD}	: Power Supply
$\overline{\text{SCK0}}, \overline{\text{SCK1}}$: Serial Clock0, 1	V _{SS}	: Ground

(2) PROM プログラミング・モード時

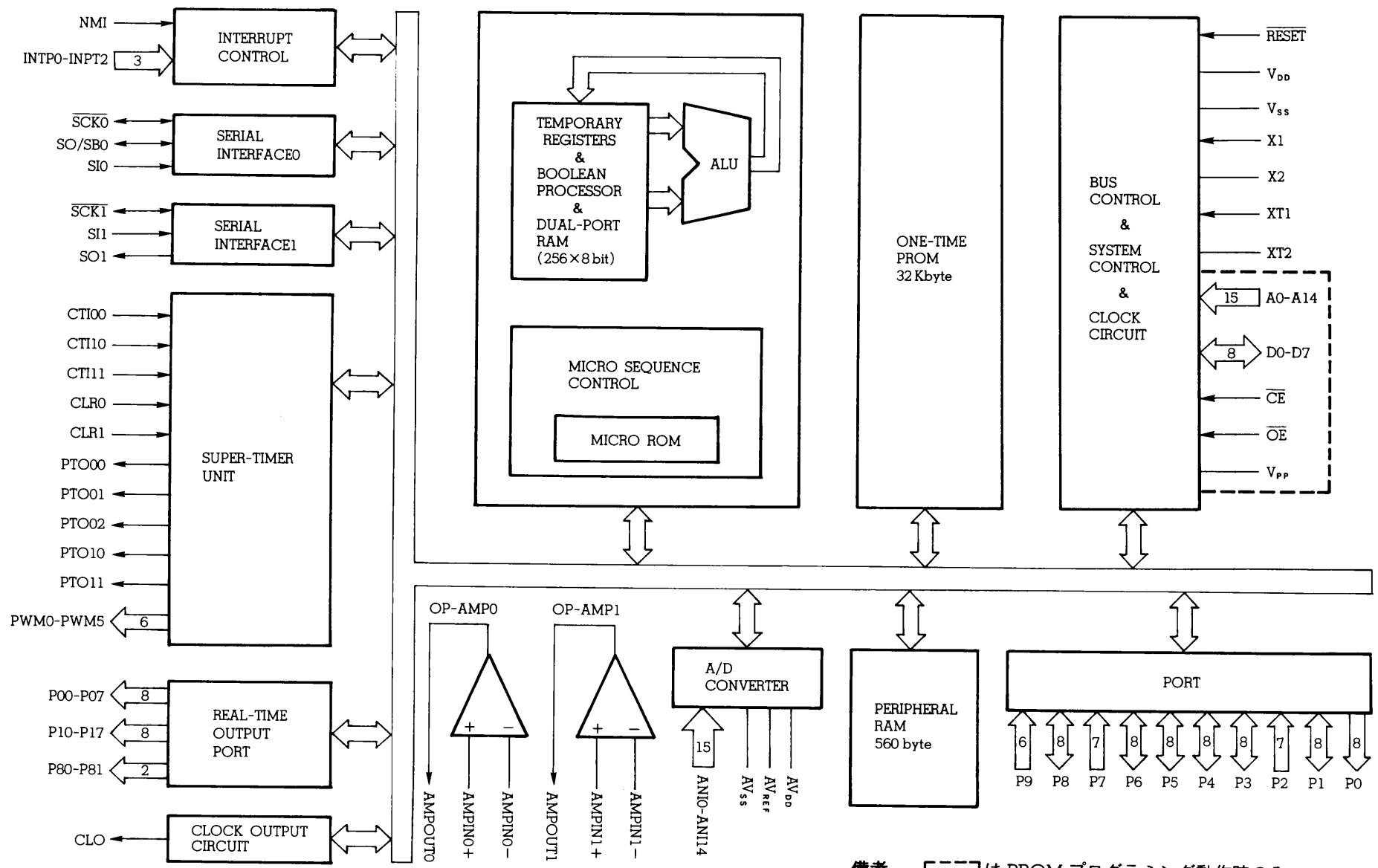


A0-A14 : Address **$\overline{\text{CE}}$: Chip Enable**
D0-D7 : Data **$\overline{\text{OE}}$: Output Enable**

- 注意1. (L) : 個別にプルダウン抵抗を介してロウ・レベルに固定してください。
- 2. V_{SS} : グランドに接続してください。

保守/廃止

ブロック図



備考 [---]は PROM プログラミング動作時のみ

目 次

1. 端子機能 … 8
 - 1.1 ポート端子 … 8
 - 1.2 ポート以外の端子 (通常動作モード時) … 10
 - 1.3 ポート以外の端子 (PROM プログラミング・モード時) … 11
2. μ PD78P148 と μ PD78146, 78148 の違い … 12
3. PROM のプログラミング … 13
 - 3.1 PROM プログラミングの動作モード … 13
 - 3.2 PROM プログラミング時の未使用端子の処理 … 14
 - 3.3 PROM 書き込みの手順 … 15
 - 3.4 PROM 読み出しの手順 … 17
4. 消去特性 (μ PD78P148K のみ) … 18
5. 消去用窓のシールについて (μ PD78P148K のみ) … 18
6. 電気的特性 … 19
7. 外形図 … 36
8. 半田付け推奨条件 … 40
- 付録A. μ PD78P148 と 78146, 78148, 78138 の機能比較 … 41
- 付録B. 開発ツール … 42

1. 端子機能

1.1 ポート端子 (1/2)

端子名称	入出力	兼用端子	機能	
P00-P07	出力	(A0-A7)	ポート 0 (P0) : ・ 8 ビット単位で出力またはハイ・インピーダンス状態に指定可能 ・ 8 ビット×1 または、4 ビット×2 のリアルタイム出力ポートとしても使用可能	
P10-P17	入出力		ポート 1 (P1) : ・ 1 ビット単位で入力/出力の指定が可能 ・ LED を直接駆動可能 ・ ソフトウェア・プルアップ抵抗内蔵可能 (P10-P17) ・ 1 ビットごとにリアルタイム出力ポートとして指定可能	
P21	入力	INTP0 (A9)	ポート 2 (P2) : ・ ソフトウェア・プルアップ抵抗内蔵可能 (P22-P27)	
P22		INTP1		
P23		INTP2		
P24		CTI10		
P25		CTI00		
P26		CTI11		
P27		CLR1		
P30	入出力	PTO00	ポート 3 (P3) : P30-P33 : 入出力ポート, 1 ビット単位で入力/出力の指定が可能 P34-P35 : 入力ポート P36-P37 : 入出力ポート, 1 ビット単位で入力/出力の指定が可能 ・ ソフトウェア・プルアップ抵抗内蔵可能 (P30-P37)	
P31		PTO01		
P32		PTO02		
P33		PTO11		
P34	入力	CLR0		
P35		SIO		
P36	入出力	SO0/SB0		
P37		$\overline{\text{SCK0}}$		
P40-P47	入出力	(D0-D7)		ポート 4 (P4) : ・ 8 ビット単位で入力/出力の指定が可能 ・ LED を直接駆動可能 ・ ソフトウェア・プルアップ抵抗内蔵可能 (P40-P47)
P50	入出力	(A8)		ポート 5 (P5) : ・ 1 ビット単位で入力/出力の指定が可能 ・ LED を直接駆動可能 ・ ソフトウェア・プルアップ抵抗内蔵可能 (P50-P57)
P51		-		
P52-P56		(A10-A14)		
P57		-		

備考 () 内は PROM プログラミング・モード時の兼用端子です。

ポート端子 (2/2)

端子名称	入出力	兼用端子	機能	
P60	出力	CLO	ポート 6 (P6) : P60-P63 : 出力ポート P64-P67 : 入出力ポート, 1 ビット単位で入力/出力の指定が可能 ・ソフトウェア・プルアップ抵抗内蔵可能 (P64-P67)	
P61		BUZ		
P62		STRB1		
P63		-		
P64	入出力	(\overline{OE})		
P65		(\overline{CE})		
P66, P67		-		
P70	入力	ANI8		ポート 7 (P7) :
P71		ANI9		
P72		ANI10		
P73		ANI11		
P74		AMPOUTO /ANI12		
P75		AMPINO- /ANI13		
P76		AMPINO+ /ANI14		
P80	入出力	-	ポート 8 (P8) : P80-P85 : 入出力ポート, 1 ビット単位で入力/出力の指定が可能 P86-P87 : 入力ポート ・ソフトウェア・プルアップ抵抗内蔵可能 (P80-P85) ・P80, P81 は 1 ビットごとにリアルタイム出力ポートとして指定可能	
P81				
P82		PWM2		
P83		PWM3		
P84		PWM4		
P85	PWM5			
P86	入力	XT1		
P87		CTLDLY		
P90	入力	AMPIN1+		ポート 9 (P9) :
P91		AMPIN1-		
P92		AMPOUT1		
P93		$\overline{SCK1}$		
P94		SO1		
P95		SI1		

備考 () 内は PROM プログラミング・モード時の兼用端子です。

1.2 ポート以外の端子 (通常動作モード時) (1/2)

端子名称	入出力	兼用端子	機能
PWM0, PWM1	出力	—	スーパー・タイマ・ユニットの PWM 出力
PWM2 -PWM5	出力	P82-P85	スーパー・タイマ・ユニットの PWM 出力
CLR0	入力	P34	スーパー・タイマ・ユニットの入力
CTI00		P25	
CLR1		P27	
CTI10		P24	
CTI11		P26	
PTO00	出力	P30	スーパー・タイマ・ユニットの出力
PTO01		P31	
PTO02		P32	
PTO10		—	
PTO11	出力	P33	スーパー・タイマ・ユニット出力 VISS/VASS あと書き込み対応のドライブ波形出力可能
SIO	入力	P35	シリアル・データ入力 0
SO0	入出力	P36/SB0	シリアル・データ出力 0 (3 線式シリアル I/O モード)
SB0	入出力	P36/SO0	シリアル・データ入出力 0 (SBI モード)
SCK0	入出力	P37	シリアル・クロック入出力 0
SI1	入力	P95	シリアル・データ入力 1
SO1	出力	P94	シリアル・データ出力 1
SCK1	入出力	P93	シリアル・データ入出力 1
STRB1	出力	P62	SIO1 データ自動転送時のストローブ出力
NMI	入力	—	ノンマスクブル割り込み要求入力
INTPO	入力	P21 (A9)	外部割り込み要求入力
INTP1		P22	
INTP2		P23	
CTLDLY	—	P87	外部時定数接続 PTO11 を VISS/VASS あと書き込みとして用いる場合、この端子に CR の外付け時定数回路を接続する。
CLO	出力	P60	クロック出力
ANI0-ANI7	アナログ	—	A/D コンバータのアナログ信号入力
ANI8-ANI11	入力	P70-P73	
ANI12		P74/AMPOUTO	
ANI13		P75/AMPINO—	
ANI14		P76/AMPINO+	

備考 () 内は PROM プログラミング・モード時の兼用端子です。

ポート以外の端子 (通常動作モード時) (2/2)

端子名称	入出力	兼用端子	機能
AMPINO-	アナログ	P75/ANI13	オペアンプ 0 反転入力
AMPINO+	入力	P76/ANI14	オペアンプ 0 非反転入力
AMPOUTO	出力	P74/ANI12	オペアンプ 0 出力
AMPIN1-	アナログ	P91	オペアンプ 1 反転入力
AMPIN1+	入力	P90	オペアンプ 1 非反転入力
AMPOUT1	出力	P92	オペアンプ 1 出力
RESET	入力	-	リセット入力
BUZ	出力	P61	ブザー出力
AV _{DD}	-	-	アナログ回路の正電源供給
AV _{SS}	-	-	アナログ回路の GND 電位
AV _{REF}	-	-	A/D コンバータへの基準電圧入力
X1	入力	-	メイン・システム・クロック発振用のクリスタル接続
X2	-		
XT1	入力	P86	サブシステム・クロック発振用のクリスタル接続
XT2	-	-	時計用クロック発振用クリスタル接続
V _{DD}	-	-	デジタル回路の正電源供給
V _{SS}	-	-	デジタル回路の GND 電位
(V _{PP})	-	-	V _{SS} に接続してください。

備考 () 内は PROM プログラミング・モード時の兼用端子です。

1.3 ポート以外の端子 (PROM プログラミング・モード時)

端子名称	入出力	兼用端子	機能
A0-A7	入力	P00-P07	アドレス入力
A8		P50	
A9		P21/INTP0	
A10-A14		P52-P56	
D0-D7	入出力	P40-P47	データ入出力
CE	入力	P65	プログラム・パルス入力
OE	入力	P64	アウトプット・イネーブル入力
V _{PP}		-	プログラム書き込み/ベリファイ時の高電圧印加
V _{DD}		-	電源電圧印加
V _{SS}		-	GND 電位

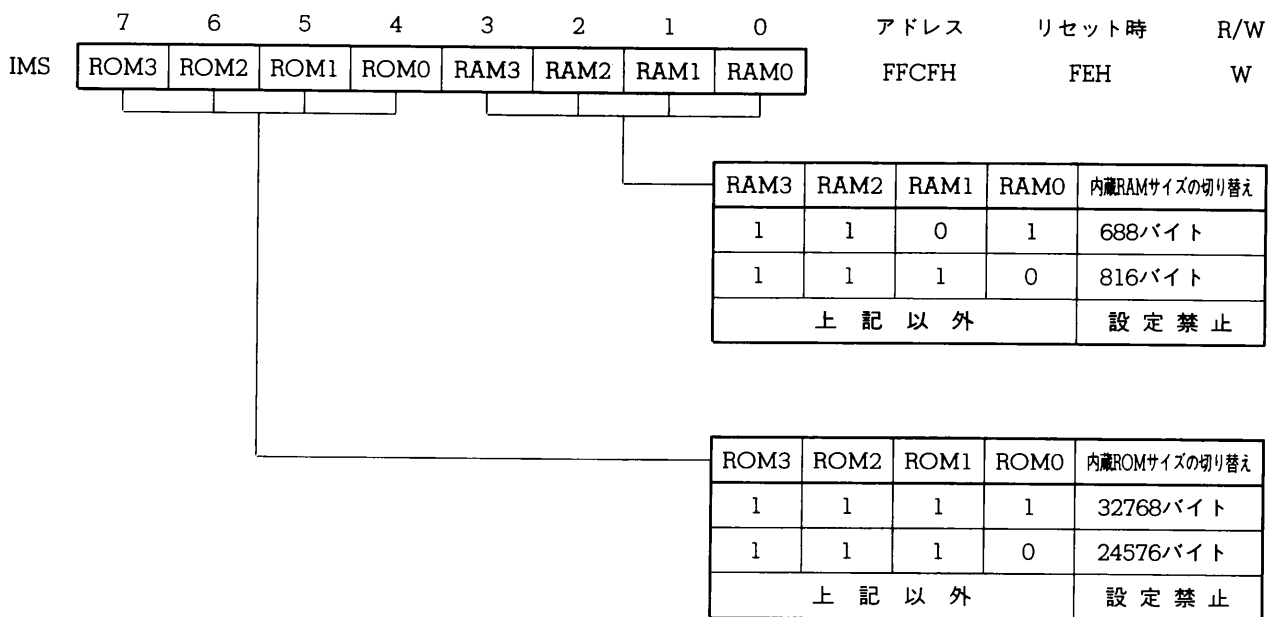
2. μPD78P148 と μPD78146, 78148 の違い

μPD78P148 は、μPD78146, 78148 の内蔵マスク ROM を PROM に置き換えた製品です。これらの製品の違いを、表 2-1 に示します。

表 2-1 μPD78P148 と μPD78146, 78148 の違い

項 目	μPD78P148	μPD78146	μPD78148
プログラム・メモリ	<ul style="list-style-type: none"> • PROM • 32768バイト 	<ul style="list-style-type: none"> • マスク ROM • 24576バイト 	<ul style="list-style-type: none"> • マスクROM • 32768バイト
内蔵メモリ・サイズ切り替えレジスタ (IMS)	内蔵 (フォーマットは図 2-1 参照)	な し	
端子接続	μPD78P148 では、PROM の書き込み／読み出しに関する端子機能が追加されています。		

図 2-1 内蔵メモリ・サイズ切り替えレジスタ (IMS) のフォーマット



3. PROM のプログラミング

μPD78P148 に内蔵されているプログラム・メモリは、32768×8ビットの電氣的書き込み可能な PROM です。この PROM のプログラミングをするときは、 V_{PP} 端子と $\overline{\text{RESET}}$ 端子によって PROM プログラミング・モードに設定し、表 3-1 に示すような端子を使用します。

μPD78P148 のプログラミング特性は、μPD27C256A とコンパチブルです。

表 3-1 PROM プログラミング時の端子機能

端子名	機能
$\overline{\text{RESET}}$	PROM プログラミング・モード設定ロウ・レベル入力
V_{PP}	PROM プログラミング電圧入力
A0-A14	アドレス入力
D0-D7	データ入力 (書き込み時), データ出力 (ベリファイ/読み出し時)
$\overline{\text{CE}}$	チップ・イネーブル入力
$\overline{\text{OE}}$	アウトプット・イネーブル入力
V_{DD}	電源電圧入力
V_{SS}	GND 電位

3.1 PROM プログラミングの動作モード

μPD78P148 は、 V_{DD} 端子に +6V、 V_{PP} 端子に +12.5V を印加すると、プログラム書き込み/ベリファイ・モードになります。このモードは $\overline{\text{CE}}$ 、 $\overline{\text{OE}}$ 端子の設定により、表 3-2 のような動作モードになります。

また、μPD78P148 は、読み出しモードに設定することにより、PROM の内容を読み出すことができます。

表 3-2 PROM のプログラミングの動作モード

モード \ 端子	$\overline{\text{RESET}}$	$\overline{\text{CE}}$	$\overline{\text{OE}}$	V_{PP}	V_{DD}	D0-D7
プログラム書き込み	L	L	H	+12.5V	+6V	データ入力
プログラム・ベリファイ		H	L			データ出力
プログラム・インヒビット		H	H			ハイ・インピーダンス
読み出し		L	L	+5V	+5V	データ出力
出カディスエーブル		L	H			ハイ・インピーダンス
スタンバイ		H	L/H			ハイ・インピーダンス

注意 V_{PP} を +12.5V、 V_{DD} を +6V に設定したとき、 $\overline{\text{CE}}$ と $\overline{\text{OE}}$ をともに L にすることは禁止しています。

3.2 PROM プログラミング時の未使用端子の処理

PROM プログラミングに使用しない端子の処理方法について、表 3-3 に示します。

表 3-3 PROM プログラミング時の未使用端子の処理

端子名	推奨接続例
X1	プルダウン抵抗を介して V_{SS} に接続。
X2	プルアップ抵抗を介して V_{DD} に接続。
XT1/P86	プルダウン抵抗を介して V_{SS} に接続。
XT2	プルアップ抵抗を介して V_{DD} に接続。
P00-P07	個別にプルダウン抵抗を介して V_{SS} に接続。
P10-P17	
P22-P27	
P30-P33	
P34-P37	
P51, P57	
P60-P63	
P66, P67	
P70-P76	
P80-P85	
P87	
P90, P91	
P92-P95	
AV_{DD}	
AV_{REF}	
AN10-AN17	
AV_{SS}	
PTO10	
PWM0, PWM1	

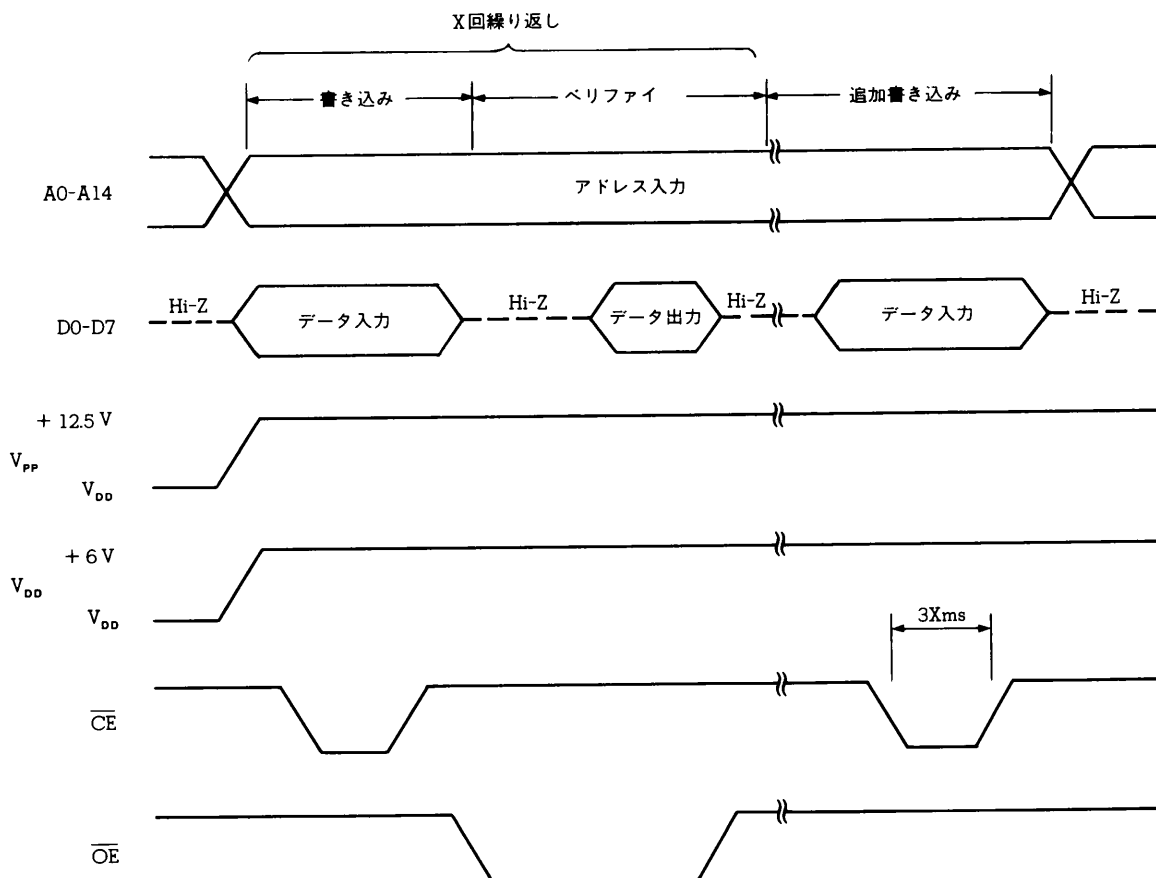
3.3 PROM 書き込みの手順

PROM の書き込み手順は次のようになっており、高速書き込みが可能です。

- (1) $\overline{\text{RESET}}$ 端子をロウ・レベルに固定。その他、使用しない端子は表 3-3 に示すように処理する。
- (2) V_{DD} 端子に 6 V, V_{PP} 端子には +12.5 V を供給。
- (3) 初期アドレスを供給。
- (4) 書き込みデータを供給。
- (5) $\overline{\text{CE}}$ 端子に 1 ms のプログラム・パルス (アクティブ・ロウ) を供給。
- (6) ベリファイ・モード。書き込めていれば(8)へ、書き込めていなければ(4)~(6)を繰り返す。25回繰り返して書き込めなければ、(7)へ。
- (7) 不良デバイスとして書き込み動作を中止する。
- (8) 書き込みデータを供給し、((4)~(6)で繰り返した回数: X)×3 ms のプログラム・パルスを供給 (追加書き込み)。
- (9) アドレスをインクリメント。
- (10) (4)~(9)を最終アドレスまで繰り返す。

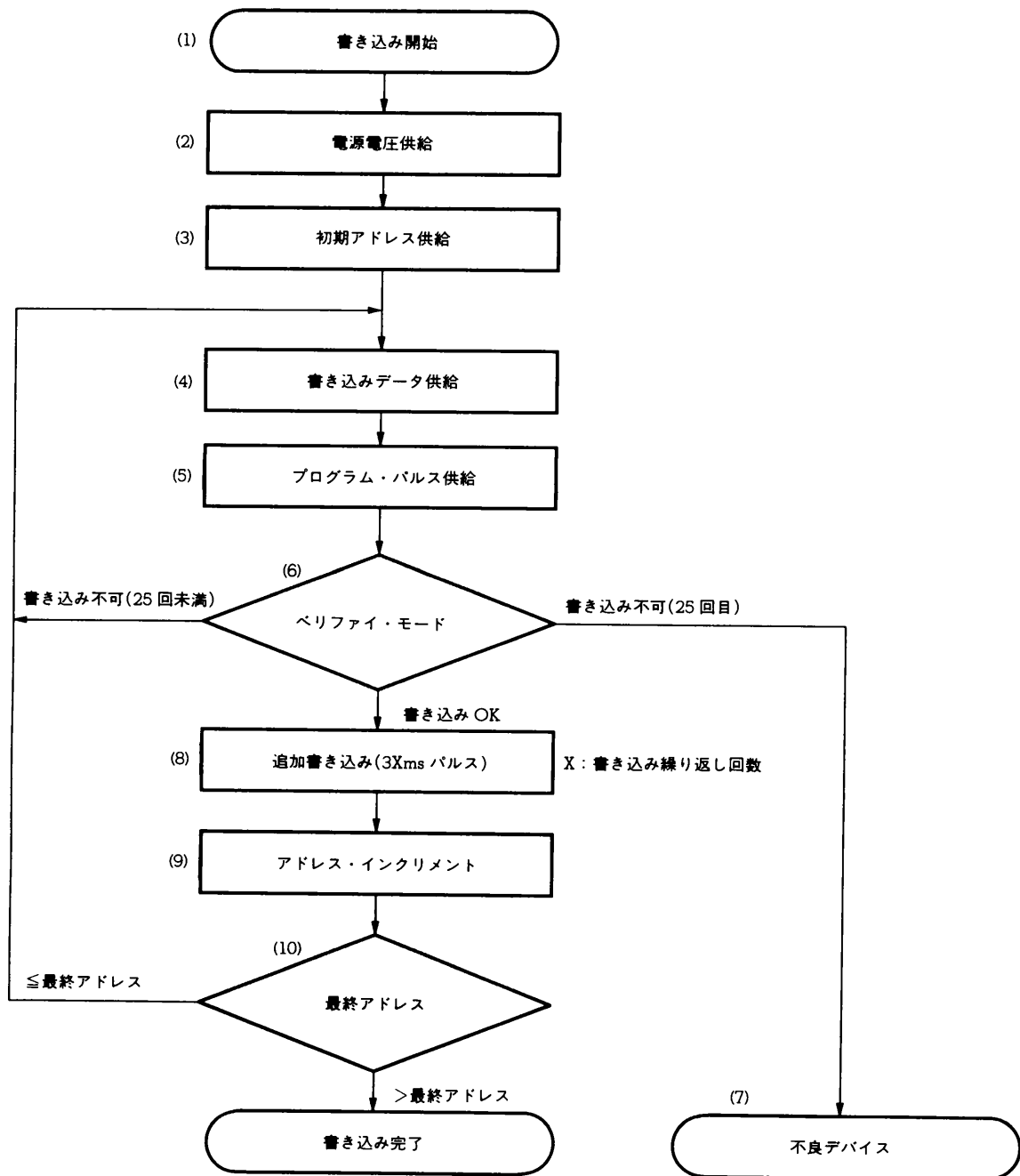
上述の(2)~(8)のタイミングを図 3-1 に示します。

図 3-1 PROM の書き込み/ベリファイ・タイミング



- 注意1. V_{DD} は V_{PP} より前に印加し, V_{PP} のあとから切断するようにしてください。
 2. V_{PP} はオーバーシュートを含めて +13 V 以上にならないようにしてください。

図 3-2 書き込み手順フロー・チャート



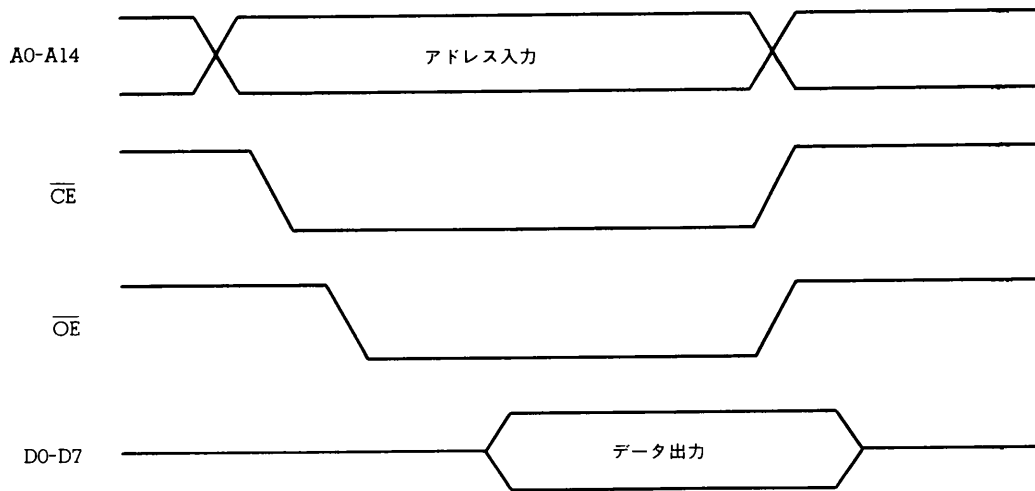
3.4 PROM 読み出しの手順

次に示す手順によって、PROM の内容を外部データ・バス (D0-D7) に読み出すことができます。

- (1) $\overline{\text{RESET}}$ 端子をロウ・レベルに固定。その他、使用しない端子は表 3-3 に示すように処理する。
- (2) V_{DD} , V_{PP} 端子に 5V を供給。
- (3) 読み出そうとするデータのアドレスを A0-A14 端子に入力。
- (4) リード・モード
- (5) データを D0-D7 端子に出力。

上述の(2)~(5)のタイミングを図 3-3 に示します。

図 3-3 PROM の読み出しタイミング



4. 消去特性 (μ PD78P148K のみ)

μ PD78P148K は、約400 nm より短い波長の光を照射することにより、プログラムされたデータの内容を消去することができます (EPROM のデータはすべて FFH になります)。

μ PD78P148K のプログラム・メモリ内容を消去する場合は、通常、254 nm の波長を持つ紫外線を照射します。 μ PD78P148K を完全に消去するために必要な全照射量は、最小 $15 \text{ W}\cdot\text{s}/\text{cm}^2$ (紫外線強度×消去時間) です。消去時間は、 $12000 \mu\text{W}/\text{cm}^2$ の紫外線ランプを使用した場合約15～20分です。ただし、紫外線ランプの性能劣化、パッケージ窓部の汚れ等により消去時間が長くなる場合があります。消去の場合、 μ PD78P148K は紫外線ランプから 2.5 cm 以内の位置に置いてください。また、紫外線ランプにフィルタが付いている場合は、このフィルタを取り外してから消去を行ってください。

5. 消去用窓のシールについて (μ PD78P148K のみ)

EPROM 内容の消去用ランプ以外の光による誤消去防止、および EPROM 以外の内部回路が光によって誤動作するのを防止するため、EPROM 内容消去時以外は保護用シールを消去用窓に張っておいてください。

6. 電気的特性

絶対最大定格 (T_A = 25 °C)

項目	略号	条件	定格	単位
電源電圧	V _{DD}	V _{DD} - AV _{DD} ≤ 0.5 V	-0.5 ~ +7.0	V
	AV _{DD}		-0.5 ~ +7.0	V
	AV _{REF}	V _{DD} ≥ AV _{DD}	-0.5 ~ AV _{DD} + 0.3	V
		V _{DD} < AV _{DD}	-0.5 ~ V _{DD} + 0.3	V
AV _{SS}		-0.5 ~ +0.5	V	
入力電圧	V _I		-0.5 ~ V _{DD} + 0.5	V
アナログ入力電圧	V _{IAN}	V _{DD} ≥ AV _{DD}	-0.5 ~ AV _{DD} + 0.5	V
		V _{DD} < AV _{DD}	-0.5 ~ V _{DD} + 0.5	V
出力電圧	V _O		-0.5 ~ V _{DD} + 0.5	V
ロウ・レベル出力電流	I _{OL}	1 端子	15	mA
		全出力端子合計	100	mA
ハイ・レベル出力電流	I _{OH}	1 端子	-10	mA
		全出力端子合計	-50	mA
動作周囲温度	T _A		-10 ~ +70	°C
保存温度	T _{stg}		-65 ~ +150	°C

注意 各項目のうち1項目でも、また一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で、製品をご使用ください。

動作条件

クロック周波数	動作周囲温度 (T _A)	電源電圧 (V _{DD})
4 MHz ≤ f _{xx} ≤ 12 MHz	-10 ~ +70 °C	+4.5 ~ +5.5 V
32 kHz ≤ f _{xT} ≤ 35 kHz		+2.0 ~ +5.5 V (時計動作のみ)

容量 (T_A = 25 °C, V_{DD} = V_{SS} = 0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
入力容量	C _I	f _c = 1 MHz 被測定端子以外は 0 V に固定			20	pF
出力容量	C _O				20	pF
入出力容量	C _{IO}				20	pF

★ 発振器特性 (メイン・クロック) ($T_A = -10 \sim +70^\circ\text{C}$, $V_{DD} = AV_{DD} = 5.0\text{V} \pm 10\%$, $V_{SS} = AV_{SS} = 0\text{V}$)

発振子	推奨回路	項目	MIN.	MAX.	単位
水晶振動子		発振周波数 (f_{xx})	4	12	MHz

★ 発振器特性 (サブクロック) ($T_A = -10 \sim +70^\circ\text{C}$, $V_{DD} = AV_{DD} = 2.0 \sim 5.5\text{V}$, $V_{SS} = AV_{SS} = 0\text{V}$)

発振子	推奨回路	項目	MIN.	MAX.	単位
水晶振動子		発振周波数 (f_{xt})	32	35	kHz

★ 注意 メイン・システム・クロックおよびサブシステム・クロック発振回路を使用する場合は、配線容量などの影響を避けるために、上記図中の の部分を次のように配線してください。

- 配線は極力短くする。
- 他の信号線と交差させない。また、変化する大電流が流れる線と接近させない。
- 発振回路のコンデンサの接地点は、常に V_{SS} と同電位となるようにする。大電流が流れるグラウンド・パターンに接地しない。
- 発振回路から信号を取り出さない。

特に、サブシステム・クロック発振回路は、低消費電流にするために増幅度の低い回路になっていますのでご注意ください。

DC 特性 ($T_A = -10 \sim +70^\circ\text{C}$, $V_{DD} = AV_{DD} = 5.0\text{V} \pm 10\%$, $V_{SS} = AV_{SS} = 0\text{V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位	
ロウ・レベル入力電圧	V_{IL}		0		0.8	V	
ハイ・レベル入力電圧	V_{IH1}	注1 以外の端子	2.2		V_{DD}	V	
	V_{IH2}	注1 の端子	注2 $0.8V_{DD}$		V_{DD}	V	
ロウ・レベル出力電圧	V_{OL1}	$I_{OL} = 2.0\text{mA}$			0.45	V	
	V_{OL2}	$I_{OL} = 8.0\text{mA}$			1.00	V	
ハイ・レベル出力電圧	V_{OH1}	$I_{OH} = -1.0\text{mA}$	$V_{DD} - 1.0$			V	
	V_{OH2}	$I_{OH} = -100\mu\text{A}$	$V_{DD} - 0.5$			V	
	V_{OH3}	$I_{OH} = -5.0\text{mA}$	注4 2.0			V	
入力リーク電流	I_{LI}	$0\text{V} \leq V_I \leq V_{DD}$			± 10	μA	
出力リーク電流	I_{LO}	$0\text{V} \leq V_O \leq V_{DD}$			± 10	μA	
AV_{REF} 電流	AI_{REF}			0.2	1.0	mA	
V_{DD} 電源電流	I_{DD1}	動作モード $f_{xx} = 12\text{MHz}$		30	50	mA	
	I_{DD2}	HALT モード $f_{xx} = 12\text{MHz}$		7	30	mA	
データ保持電圧	V_{DDDR}	STOP モード	2.0			V	
データ保持電流	注5, 6 I_{DD3}	STOP モード $V_{DDDR} = 5.5\text{V}$	サブクロック発振		15	70	μA
			サブクロック停止		0.5	40	μA
		STOP モード $V_{DDDR} = 3.0\text{V}$	サブクロック発振		3.0	14.0	μA
			サブクロック停止		0.3	8.0	μA
		STOP モード $V_{DDDR} = 2.0\text{V}$	サブクロック発振		1.5	9.0	μA
			サブクロック停止		0.2	6.0	μA
プルアップ抵抗	R_L	$V_I = 0\text{V}$	15	30	80	k Ω	

- 注1. X1, X2, $\overline{\text{RESET}}$, NMI, P21/INTP0, P22/INTP1, P23/INTP2, P24/CTI10, P25/CTI00, P26/CTI11, P27/CLR1, P34/CLR0, P35/SIO, P36/SO0/SB0, P37/ $\overline{\text{SCK0}}$, P93/ $\overline{\text{SCK1}}$, P95/SI1, MODE
2. XT1/P86 端子を入力端子として使用するときは、クロック・ノイズ除去回路および帰還抵抗をオフにしてください。
3. P10-P17, P40-P47, P50-P57
4. P00-P07
5. AV_{REF} 端子の電流は含みません。
6. サブクロック停止の STOP モード時は、帰還抵抗とクロック・ノイズ除去回路をオフにし、XT1 端子を V_{DD} 電位に接続してください。

DC 特性 ($T_A = +25\text{ }^\circ\text{C}$, $V_{SS} = AV_{SS} = 0\text{ V}$)

項目	略号	条件		MIN.	TYP.	MAX.	単位
データ保持電流	注1, 2 I_{DD3}	STOP モード $V_{DDDR} = 5.5\text{ V}$	サブクロック発振		15.0	40.0	μA
			サブクロック停止		0.5	10.0	μA
		STOP モード $V_{DDDR} = 3.0\text{ V}$	サブクロック発振		3.0	10.0	μA
			サブクロック停止		0.3	5.0	μA
		STOP モード $V_{DDDR} = 2.0\text{ V}$	サブクロック発振		1.5	7.0	μA
			サブクロック停止		0.2	4.0	μA

注 1. AV_{REF} 端子の電流は含みません。

2. サブクロック停止の STOP モード時は、帰還抵抗とクロック・ノイズ除去回路をオフにし、XT1 端子を V_{DD} 電位に接続してください。

AC 特性 ($T_A = -10 \sim +70\text{ }^\circ\text{C}$, $V_{DD} = AV_{DD} = 5.0\text{ V} \pm 10\%$, $V_{SS} = AV_{SS} = 0\text{ V}$)

シリアル・インタフェース

(1) チャネル 0

項目	略号	条件		MIN.	MAX.	単位
シリアル・クロック・サイクル・タイム	t_{CYSK0}	入力	外部クロック	1.0		μs
		出力	f_{CLK} の 8 分周	1.3		μs
			f_{CLK} の 32 分周	5.3		μs
シリアル・クロック・ロウ・レベル幅	t_{WSKLO}	入力	外部クロック	420		ns
		出力	f_{CLK} の 8 分周	556		ns
			f_{CLK} の 32 分周	2.5		μs
シリアル・クロック・ハイ・レベル幅	t_{WSKH0}	入力	外部クロック	420		ns
		出力	f_{CLK} の 8 分周	556		ns
			f_{CLK} の 32 分周	2.5		μs
SIO, SBO セットアップ時間 (対 $\overline{SCK0}$ ↑)	t_{SSSK0}			150		ns
SIO, SBO ホールド時間 (対 $\overline{SCK0}$ ↑)	t_{HSSK0}			400		ns
SO0, SBO 出力遅延時間 (対 $\overline{SCK0}$ ↓)	$t_{DSBSK01}$	CMOS プッシュプル出力 (3 線式シリアル I/O モード)		0	300	ns
	$t_{DSBSK02}$	オープン・ドレイン出力 (SBI モード), $R_L = 1\text{ k}\Omega$		0	800	ns
SBO ハイ・ホールド時間 (対 $\overline{SCK0}$ ↑)	t_{HSBSK0}	SBI モード		$4t_{CYX}$		ns
SBO ロウ・セットアップ時間 (対 $\overline{SCK0}$ ↓)	t_{SSBSK0}			$4t_{CYX}$		ns
SBO ロウ・レベル幅	t_{WSBL0}			$4t_{CYX}$		ns
SBO ハイ・レベル幅	t_{WSBH0}			$4t_{CYX}$		ns

備考 1. 表中の数値は、 $f_{XX} = 12\text{ MHz}$, $C_L = 100\text{ pF}$ のときの値です。

- ★ 2. f_{CLK} は、内部システム・クロック (f_{XX} の 2 分周)
- ★ 3. $t_{CYX} = 1/f_{XX}$

(2) チャンネル 1

項 目	略 号	条 件	MIN.	MAX.	単位
シリアル・クロック・サイクル・タイム	t_{CYSK1}	外部クロック入力	自動転送式	$17t_{CYX}$	ns
			3線式	$13t_{CYX}$	ns
		出力	f_{CLK} の 8分周	1.3	μs
			f_{CLK} の 32分周	5.3	μs
		f_{CLK} の 64分周	10.6	μs	
シリアル・クロック・ロウ・レベル幅	t_{WSKL1}	外部クロック入力	自動転送式	$5t_{CYX}$	ns
			3線式	$5t_{CYX}$	ns
		出力	f_{CLK} の 8分周	620	ns
			f_{CLK} の 32分周	2.6	μs
		f_{CLK} の 64分周	5.3	μs	
シリアル・クロック・ハイ・レベル幅	t_{WSKH1}	外部クロック入力	自動転送式	$9t_{CYX}$	ns
			3線式	$5t_{CYX}$	ns
		出力	f_{CLK} の 8分周	620	ns
			f_{CLK} の 32分周	2.6	μs
		f_{CLK} の 64分周	5.3	μs	
SI1 セットアップ時間 (対 $\overline{SCK1}$ ↑)	t_{SSSK1}		100		ns
SI1 ホールド時間 (対 $\overline{SCK1}$ ↑)	t_{HSSK1}		400		ns
SO1 出力遅延時間 (対 $\overline{SCK1}$ ↓)	t_{DSBSK1}		0	300	ns
$\overline{SCK1}$ (8) ↑ → STRB1 ↑	t_{DSTRB1}		t_{WSKH1}	t_{CYSK1}	
ストローブ信号ハイ・レベル幅	t_{WSTRB1}		t_{CYSK1} - 30	t_{CYSK1} + 30	ns
BUSY1 セットアップ時間 対 BUSY1 検出タイミング	t_{SBUSY1}		100		ns
BUSY1 ホールド時間 対 BUSY1 検出タイミング	t_{HBUSY1}		100		ns
BUSY インアクティブ → $\overline{SCK1}$ (1) ↓	t_{LBUSY1}			t_{CYSK1} + t_{WSKH1}	

備考 1. 表中の数値は、 $f_{xx} = 12 \text{ MHz}$, $C_L = 100 \text{ pF}$ のときの値です。

2. f_{CLK} は、内部システム・クロック (f_{xx} の 2分周)

3. $t_{CYX} = 1/f_{xx}$

4. $\overline{SCK1}$ に続く () 内の数値は、何発目の $\overline{SCK1}$ を表しています。

5. $\overline{BUSY1}$ 検出タイミングは、 $\overline{SCK1}$ (8) ↑ に対して $(n+2) \times t_{CYSK1}$ 時間経過後です ($n=0, 1, \dots$)。

★
★

その他のオペレーション ($T_A = -10 \sim +70^\circ\text{C}$, $V_{DD} = AV_{DD} = 5.0\text{V} \pm 10\%$, $V_{SS} = AV_{SS} = 0\text{V}$)

項目	略号	条件	MIN.	MAX.	単位	
CTI00, CTI10, CTI11 ロウ・レベル幅	t_{WCTL}		$4t_{CYX}$		ns	
CTI00, CTI10, CTI11 ハイ・レベル幅	t_{WCTH}		$4t_{CYX}$		ns	
CLR1 ロウ・レベル幅	t_{WCR1L}	デジタル・ノイズ除去回路未使用	$4t_{CYX}$		ns	
		デジタル・ノイズ除去回路使用 ICR bit4=0	$160t_{CYX}$		ns	
		デジタル・ノイズ除去回路使用 ICR bit4=1	$256t_{CYX}$		ns	
CLR1 ハイ・レベル幅	t_{WCR1H}	デジタル・ノイズ除去回路未使用	$4t_{CYX}$		ns	
		デジタル・ノイズ除去回路使用 ICR bit4=0	$160t_{CYX}$		ns	
		デジタル・ノイズ除去回路使用 ICR bit4=1	$256t_{CYX}$		ns	
デジタル・ノイズ除去回路	t_{WSEP}	除去パルス幅	ICR bit4=0		$152t_{CYX}$	ns
			ICR bit4=1		$248t_{CYX}$	ns
		通過パルス幅	ICR bit4=0	$160t_{CYX}$		ns
			ICR bit4=1	$256t_{CYX}$		ns
H_{SYNC} 同期時間 (CLR1 $\uparrow \rightarrow H_{SYNC} \downarrow$)	t_{DHS}	ICR bit4=0	$772t_{CYX}$	$778t_{CYX}$	ns	
		ICR bit4=1	$760t_{CYX}$	$766t_{CYX}$	ns	
H_{SYNC} サイクル・タイム	t_{CYCHS}	$f_{XX} = 12\text{MHz}$ 時	63.5		μs	
H_{SYNC} アクティブ・レベル幅	t_{WHS}	$f_{XX} = 12\text{MHz}$ 時	5		μs	
NMI ロウ・レベル幅	t_{WNIL}		10		μs	
NMI ハイ・レベル幅	t_{WNIH}		10		μs	
INTPO-INTP2 ロウ・レベル幅	t_{WIPL}		$4t_{CYX}$		ns	
INTPO-INTP2 ハイ・レベル幅	t_{WIPH}		$4t_{CYX}$		ns	
RESET ロウ・レベル幅	$t_{WRS�}$		10		μs	

★
★

★ 備考 $t_{CYX} = 1/f_{XX}$

クロック出力オペレーション ($T_A = -10 \sim +70^\circ\text{C}$, $V_{DD} = AV_{DD} = 5.0\text{V} \pm 10\%$, $V_{SS} = AV_{SS} = 0\text{V}$)

項目	略号	計算式	MIN.	MAX.	単位
CLO サイクル・タイム	t_{CYCL}		333	2667	ns
CLO ロウ・レベル幅	t_{CLL}	$t_{CYCL}/2 \pm 50$	116	1384	ns
CLO ハイ・レベル幅	t_{CLH}	$t_{CYCL}/2 \pm 50$	116	1384	ns
CLO 立ち上がり時間	t_{CLR}			50	ns
CLO 立ち下がり時間	t_{CLF}			50	ns

備考 表中の数値は、 $f_{XX} = 12\text{MHz}$, $C_L = 100\text{pF}$ のときの値です。



データ・メモリ低電圧データ保持特性 ($T_A = -10 \sim +70^\circ\text{C}$, $AV_{SS} = V_{SS} = AV_{REF} = 0\text{V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位	
データ保持電源電圧	V_{DDDR}	STOPモード注1	2.0		5.5	V	
データ保持電流 注2,3	I_{DD3}	STOPモード $V_{DDDR} = 5.5\text{V}$	サブクロック発振		15.0	70.0	μA
			サブクロック停止		0.5	40.0	μA
		STOPモード $V_{DDDR} = 3.0\text{V}$	サブクロック発振		3.0	14.0	μA
			サブクロック停止		0.3	8.0	μA
		STOPモード $V_{DDDR} = 2.0\text{V}$	サブクロック発振		1.5	9.0	μA
			サブクロック停止		0.2	6.0	μA
データ保持電流 注2,3 ($T_a = 25^\circ\text{C}$)	I_{DD3}	STOPモード $V_{DDDR} = 5.5\text{V}$	サブクロック発振		15.0	40.0	μA
			サブクロック停止		0.5	10.0	μA
		STOPモード $V_{DDDR} = 3.0\text{V}$	サブクロック発振		3.0	10.0	μA
			サブクロック停止		0.3	5.0	μA
		STOPモード $V_{DDDR} = 2.0\text{V}$	サブクロック発振		1.5	7.0	μA
			サブクロック停止		0.2	4.0	μA
V_{DD} 立ち上がり時間	t_{RVD}		200			μs	
V_{DD} 立ち下がり時間	t_{FVD}		200			μs	
V_{DD} 保持時間 (対STOPモード設定)	t_{HVD}		0			ms	
STOP解除信号入力時間	t_{DREL}		0			ms	
ロウ・レベル入力電圧	V_{IL}	特定端子注4	0		$0.1V_{DDDR}$	V	
ハイ・レベル入力電圧	V_{IH}		$0.9V_{DDDR}$		V_{DDDR}	V	

注1. サブクロック発振保持電圧 < データ保持電源電圧です。

2. AV_{REF} 端子の電流は含みません。

3. XT1/P86 端子を入力端子として使用するときは、クロック・ノイズ除去回路および帰還抵抗をオフにしてください。

4. NMI, $\overline{\text{RESET}}$, P21/INTP0, P22/INTP1, P23/INTP2, P24/CTI10, P25/CTI00, P26/CTI11, P27/CLR1, P34/CLR0, P35/SIO, P36/SO0/SB0, P37/ $\overline{\text{SCK0}}$, P93/ $\overline{\text{SCK1}}$, P95/SI1, MODE, P86/XT1 (サブクロック停止時) の各端子

時計機能 ($T_A = -10 \sim +70 \text{ }^\circ\text{C}$, $AV_{SS} = V_{SS} = 0 \text{ V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
サブクロック発振保持電圧	V_{DDXT}		2.0			V
ハードウェア時計機能動作電圧	V_{DDW}		2.0			V

サブクロック発振停止検出フラグ ($T_A = -10 \sim +70 \text{ }^\circ\text{C}$, $V_{DD} = AV_{DD} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = AV_{SS} = 0 \text{ V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
発振停止検出幅	T_{OSCF}		45			μs

A/D コンバータ特性 ($T_A = -10 \sim +70 \text{ }^\circ\text{C}$, $V_{DD} = AV_{DD} = 5.0 \text{ V} \pm 10\%$, $3.8 \text{ V} \leq AV_{REF} \leq V_{DD}$, $AV_{SS} = V_{SS} = 0 \text{ V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
分解能			8			bit
総合誤差		$4.0 \text{ V} \leq AV_{REF} \leq V_{DD}$			0.4	%
		$3.8 \text{ V} \leq AV_{REF} \leq V_{DD}$			0.8	%
量子化誤差					$\pm 1/2$	LSB
変換時間	t_{CONV}	ADM0 bit4=0 ^注	$360t_{CYX}$			ns
		ADM0 bit4=1 ^注	$240t_{CYX}$			ns
サンプリング時間	t_{SAMP}	ADM0 bit4=0 ^注	$72t_{CYX}$			ns
		ADM0 bit4=1 ^注	$48t_{CYX}$			ns
アナログ入力電圧	V_{IAN}		-0.3		$AV_{REF} + 0.3$	V
基準電圧	AV_{REF}		3.8		V_{DD}	V
AV_{REF} 電流	AI_{REF}			0.2	1.0	mA

注 ADM1 指定による変換時も、時間は ADM0 での指定が有効になります。

保守/廃止

オペアンプ特性 ($T_A = -10 \sim +70 \text{ }^\circ\text{C}$, $V_{DD} = AV_{DD} = 5.0 \text{ V} \pm 10 \%$, $AV_{SS} = V_{SS} = 0 \text{ V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
オープン・ループ・ゲイン	A_v		60			dB
同相入力電圧範囲	V_{ICM}		0.5		3.3	V
入力換算オフセット	V_{OS}			± 10	± 20	mV
ハイ・レベル出力電流	I_{OHOP}	$V_{DD} = 5.0 \text{ V}$, $V_{OH} = V_{DD}/2$	-4.0	-12.0		mA
ロウ・レベル出力電流	I_{OLOP}	$V_{DD} = 5.0 \text{ V}$, $V_{OL} = V_{DD}/2$	50	130		μA
スルー・レート	+			1		V/ μs
	-			-4		V/ms
同相除去比	CMRR		60			dB
電源変動除去比	PSRR		60			dB
ユニティ・ゲイン周波数	f_0		1			MHz

注意 安定動作のために、ゲインは20 dB 以上で使用してください。

RECCTL 書き込み回路 ($T_A = -10 \sim +70 \text{ }^\circ\text{C}$, $V_{DD} = AV_{DD} = 5.0 \text{ V} \pm 10 \%$, $AV_{SS} = V_{SS} = 0 \text{ V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
CTLDLY 充電電流	I_{OHCTL}	$V_{DD} = 5.0 \text{ V}$ $V_{OH} = 0 \text{ V}$	-500	-900	-1300	μA
CTLDLY 放電電流	I_{OLCTL}	$V_{DD} = 5.0 \text{ V}$ $V_{OL} = 5.0 \text{ V}$	1300	2200	3200	μA
PTO10, PTO11 ハイ・レベル出力電流	I_{OHPTO}	$V_{DD} = 5.0 \text{ V}$ $V_{OH} = 0 \text{ V}$	-6	-12	-22	mA

注意 1 μF のコンデンサ接続時、PTO10, PTO11 の時定数は2 ~ 5 ms となります。



DC プログラミング特性 (T_A = +25 ± 5 °C, V_{SS} = AV_{SS} = 0 V)

項目	略号	略号注	条件	MIN.	TYP.	MAX.	単位
ハイ・レベル入力電圧	V _{IH}	V _{IH}		2.4		V _{DDP} + 0.3	V
ロウ・レベル入力電圧	V _{IL}	V _{IL}		-0.3		0.8	V
入力リーク電流	I _{LIP}	I _{LI}	0 ≤ V _I ≤ V _{DDP}			10	μA
ハイ・レベル出力電圧	V _{OH1}	V _{OH1}	I _{OH} = -400 μA	2.4			V
	V _{OH2}	V _{OH2}	I _{OH} = -100 μA	V _{DDP} - 0.7			V
ロウ・レベル出力電圧	V _{OL}	V _{OL}	I _{OL} = 2.1 mA			0.45	V
出力リーク電流	I _{LO}		0 ≤ V _I ≤ V _{DDP} , $\overline{OE} = V_{IH}$			10	μA
V _{DD} 電源電圧	V _{DDP}	V _{DD}	プログラム・メモリ書き込みモード	5.75	6.0	6.25	V
			プログラム・メモリ読み出しモード	4.50	5.0	5.50	V
V _{PP} 電源電圧	V _{PP}	V _{PP}	プログラム・メモリ書き込みモード	12.2	12.5	12.8	V
			プログラム・メモリ読み出しモード	V _{PP} = V _{DDP}			V
V _{DD} 電源電流	I _{DD}	I _{DD}	プログラム・メモリ書き込みモード		20	30	mA
			プログラム・メモリ読み出しモード $\overline{CE} = V_{IL}$, VI = V _{IH}		20	30	mA
V _{PP} 電源電流	I _{PP}	I _{PP}	プログラム・メモリ書き込みモード $\overline{CE} = V_{IL}$, $\overline{OE} = V_{IH}$		5	30	mA
			プログラム・メモリ読み出しモード		1	100	μA

注 対応する μPD27C256A の略号です。

AC プログラミング特性 ($T_A = +25 \pm 5^\circ\text{C}$, $V_{DD} = AV_{DD} = 6 \pm 0.25\text{V}$, $V_{PP} = 12.5 \pm 0.3\text{V}$, $V_{SS} = AV_{SS} = 0\text{V}$)

項目	略号	略号注	条件	MIN.	TYP.	MAX.	単位
アドレス・セットアップ時間 (対 $\overline{\text{CE}} \downarrow$)	t_{SAC}	t_{AS}		2			μs
データ → $\overline{\text{OE}} \downarrow$ 遅延時間	t_{DDO0}	t_{OES}		2			μs
入力データ・セットアップ時間 (対 $\overline{\text{CE}} \downarrow$)	t_{SIDC}	t_{DS}		2			μs
アドレス・ホールド時間 (対 $\overline{\text{CE}} \uparrow$)	t_{HCA}	t_{AH}		2			μs
入力データ・ホールド時間 (対 $\overline{\text{CE}} \uparrow$)	t_{HCID}	t_{DH}		2			μs
出力データ・ホールド時間 (対 $\overline{\text{OE}} \uparrow$)	t_{HOOD}	t_{DF}		0		130	ns
V_{PP} セットアップ時間 (対 $\overline{\text{CE}} \downarrow$)	t_{SVPC}	t_{VPS}		1			ms
V_{DD} セットアップ時間 (対 $\overline{\text{CE}} \downarrow$)	t_{SVDC}	t_{VDS}		1			ms
初期プログラム・パルス幅	t_{WL1}	t_{PW}		0.95	1.00	1.05	ms
追加プログラム・パルス幅	t_{WL2}	t_{OPW}		2.85		78.75	ms
$\overline{\text{OE}} \downarrow \rightarrow$ データ出力時間	t_{DOOD}	t_{CE}				150	ns

注 対応する μPD27C256A の略号です。

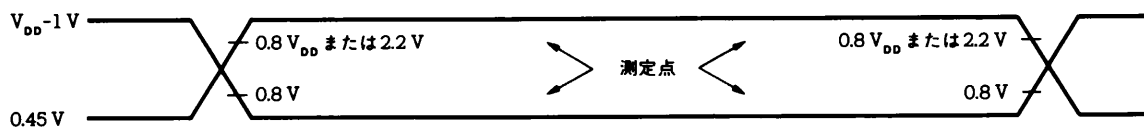
リード・オペレーション ($T_A = +25 \pm 5^\circ\text{C}$, $V_{DD} = AV_{DD} = V_{PP} = 5 \pm 0.5\text{V}$, $V_{SS} = AV_{SS} = 0\text{V}$)

項目	略号	略号注1	条件	MIN.	TYP.	MAX.	単位
アドレス → データ出力時間	t_{DAOD}	t_{ACC}	$\overline{\text{CE}} = \overline{\text{OE}} = V_{\text{IL}}$			200	ns
$\overline{\text{CE}} \downarrow \rightarrow$ データ出力時間	t_{DCOD}	t_{CE}	$\overline{\text{OE}} = V_{\text{IL}}$			200	ns
$\overline{\text{OE}} \downarrow \rightarrow$ データ出力時間	t_{DOOD}	t_{OE}	$\overline{\text{CE}} = V_{\text{IL}}$			75	ns
データ・ホールド時間 (対 $\overline{\text{OE}} \uparrow$, $\overline{\text{CE}} \uparrow$)注2	t_{HCOD}	t_{DF}	$\overline{\text{CE}} = V_{\text{IL}}$ または $\overline{\text{OE}} = V_{\text{IL}}$	0		60	ns
データ・ホールド時間 (対アドレス)	t_{HAOD}	t_{OH}	$\overline{\text{CE}} = \overline{\text{OE}} = V_{\text{IL}}$	0			ns

注 1. 対応する μPD27C256A の略号です。

2. t_{HCOD} は, $\overline{\text{OE}}$, $\overline{\text{CE}}$ のどちらかが最初に V_{IH} となったときからの時間です。

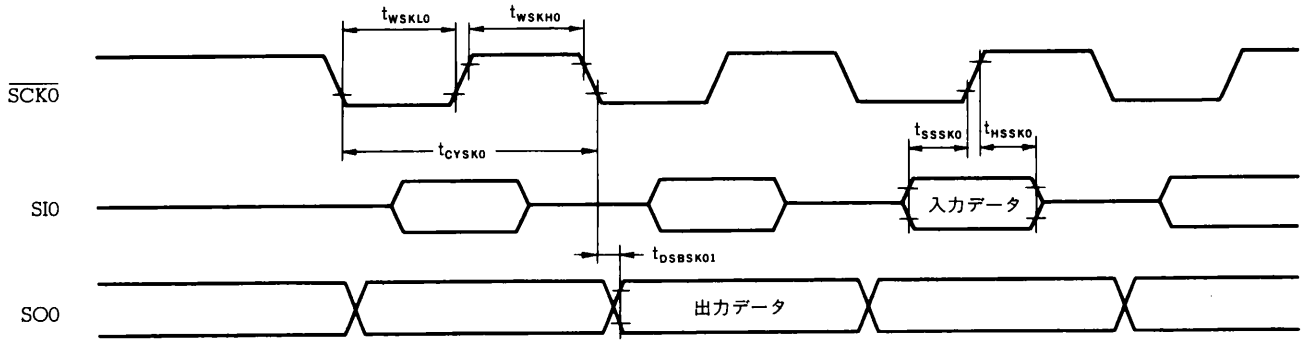
AC タイミング測定点



タイミング波形

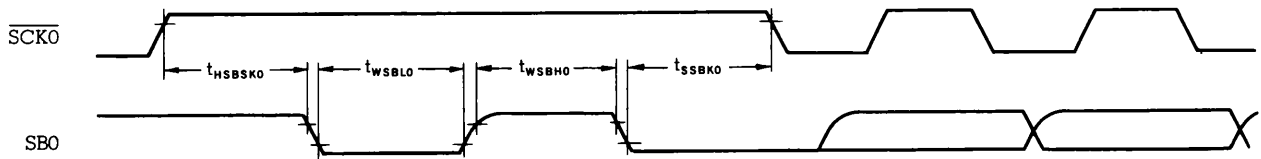
シリアル・オペレーション (SIOO)

3線式シリアルI/Oモード

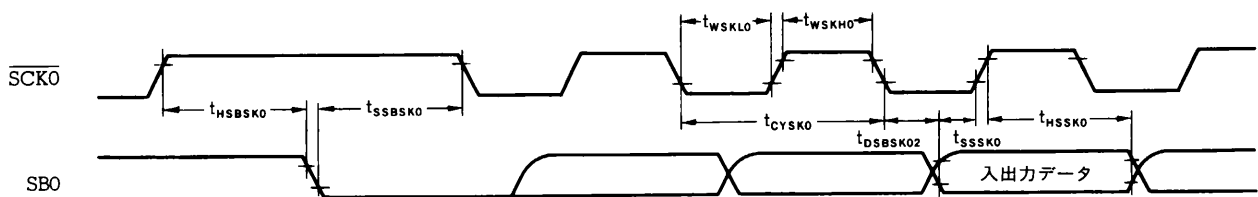


SBIモード

バス・リリース信号転送

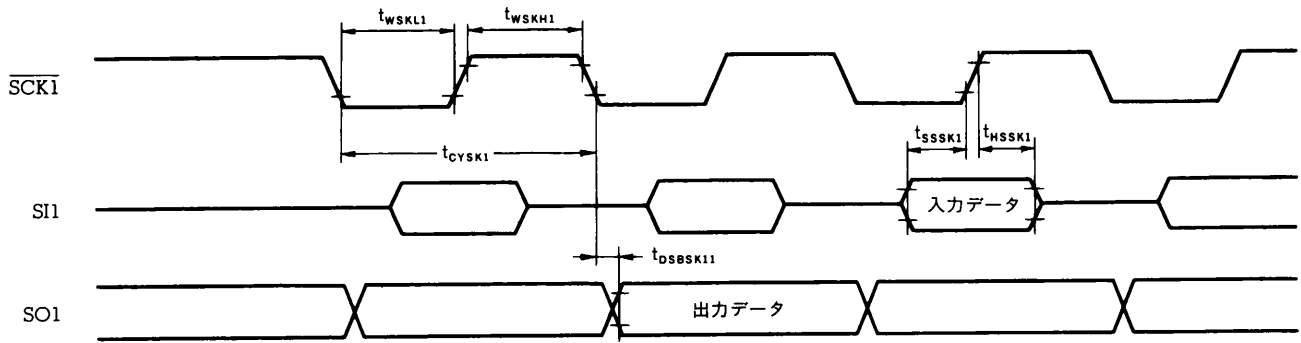


コマンド信号転送



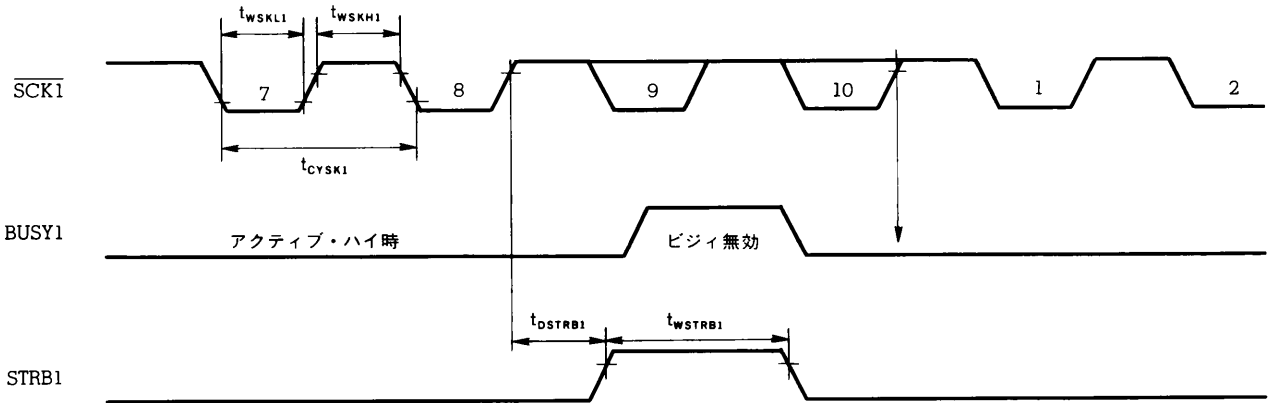
シリアル・オペレーション (SIO1)

3線式シリアル I/O モード

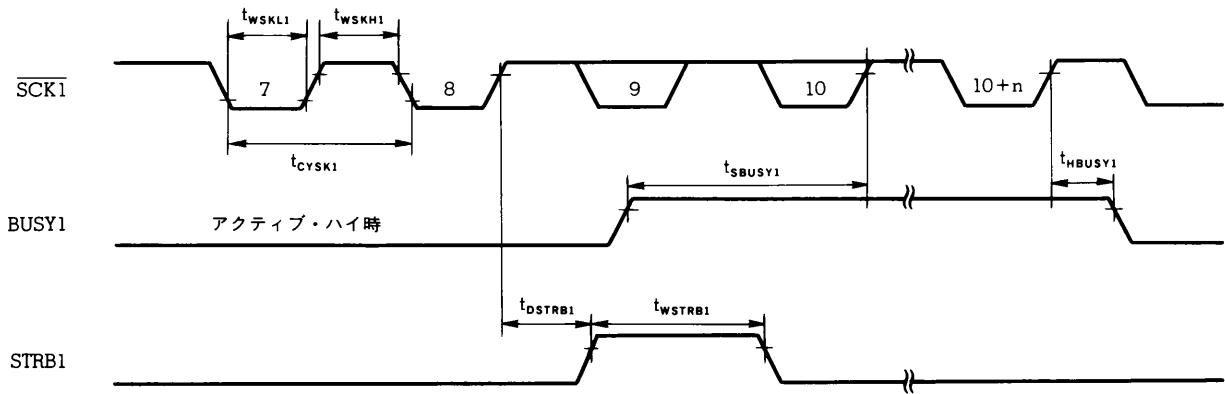


自動転送モード (内部クロック)

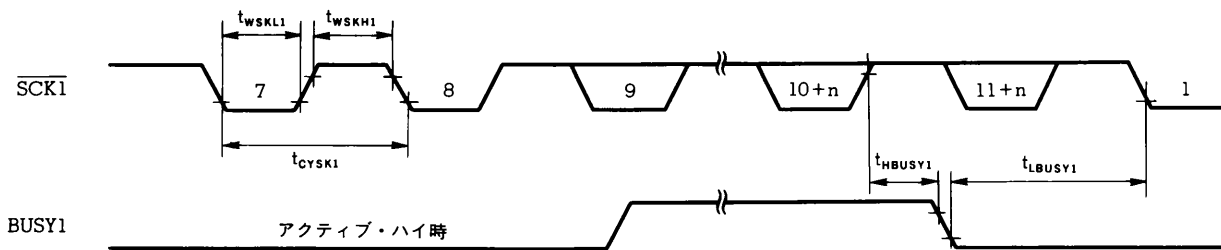
ビジィ処理なし



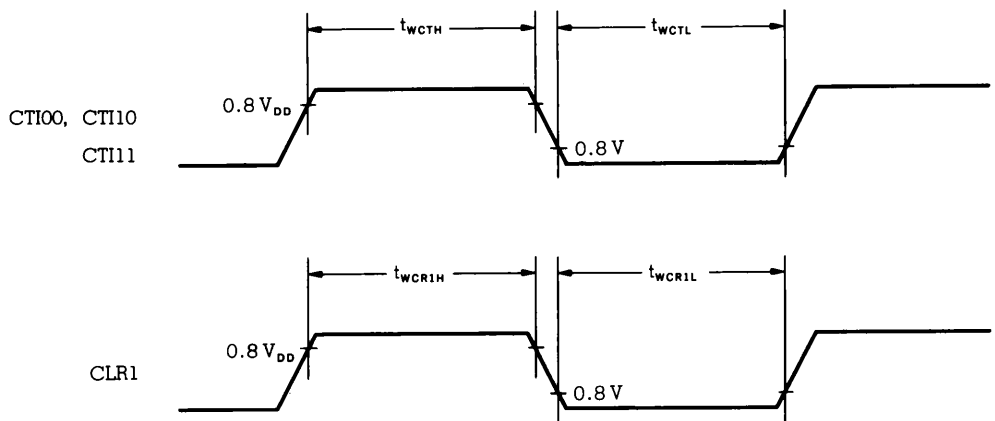
ビジィ処理の継続



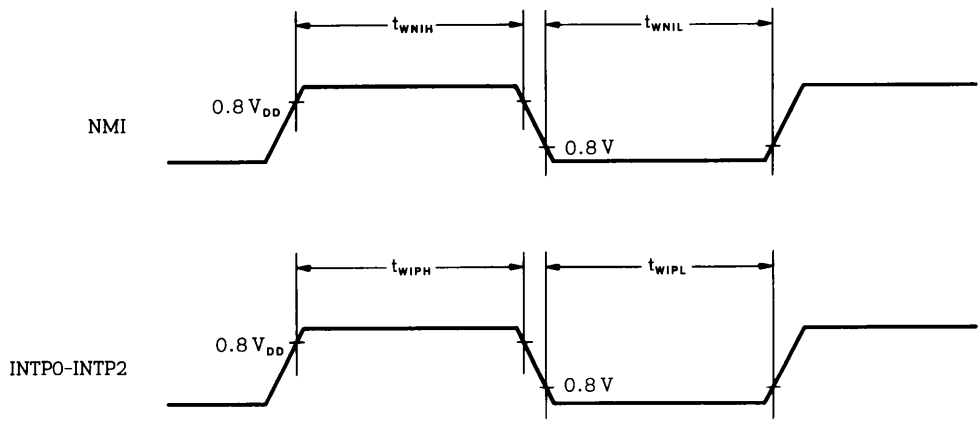
ビジィ処理の終了



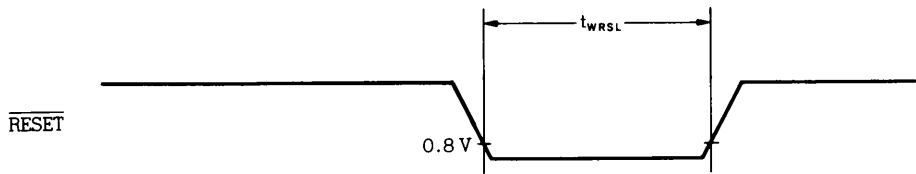
スーパー・タイマ・ユニット入力タイミング



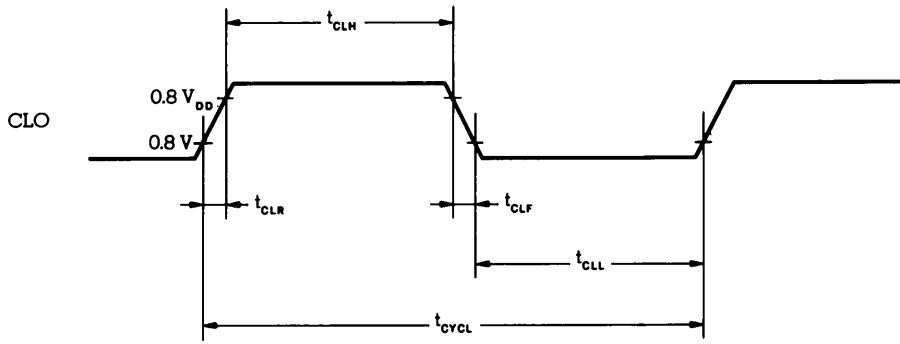
割り込み入力タイミング



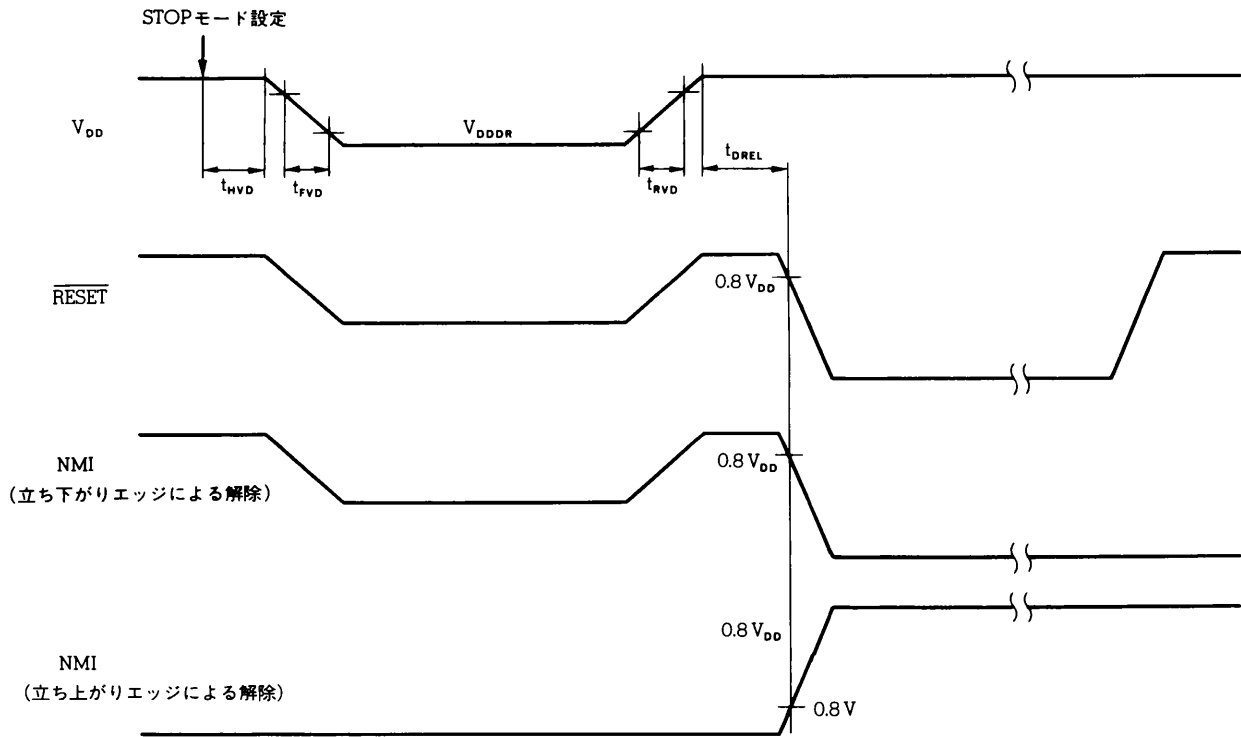
リセット入力タイミング



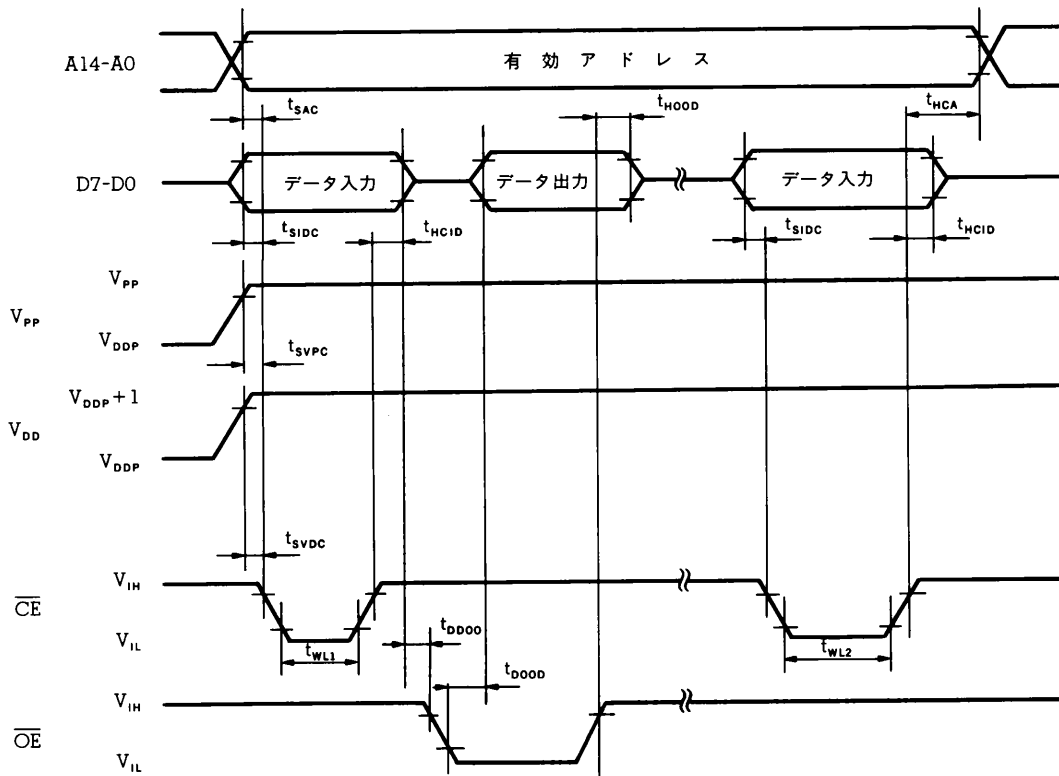
クロック出力タイミング



データ保持特性

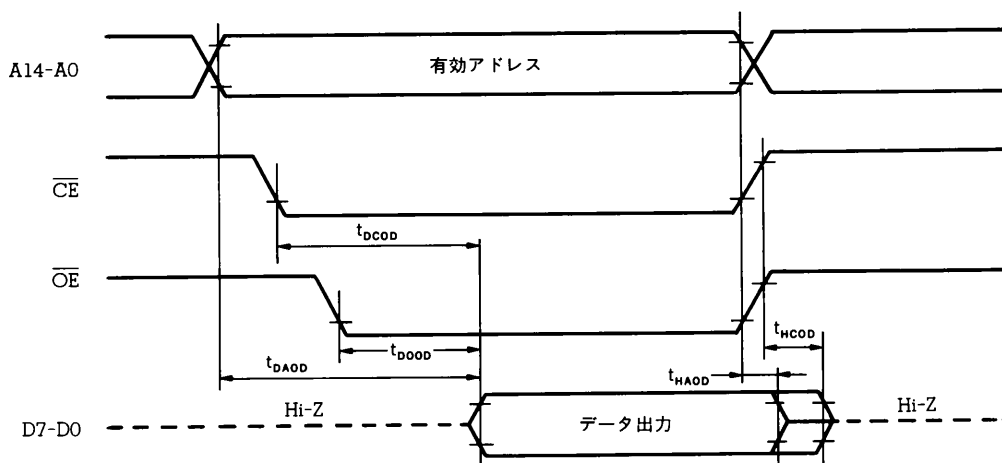


ワン・タイム PROM 書き込みモード・タイミング



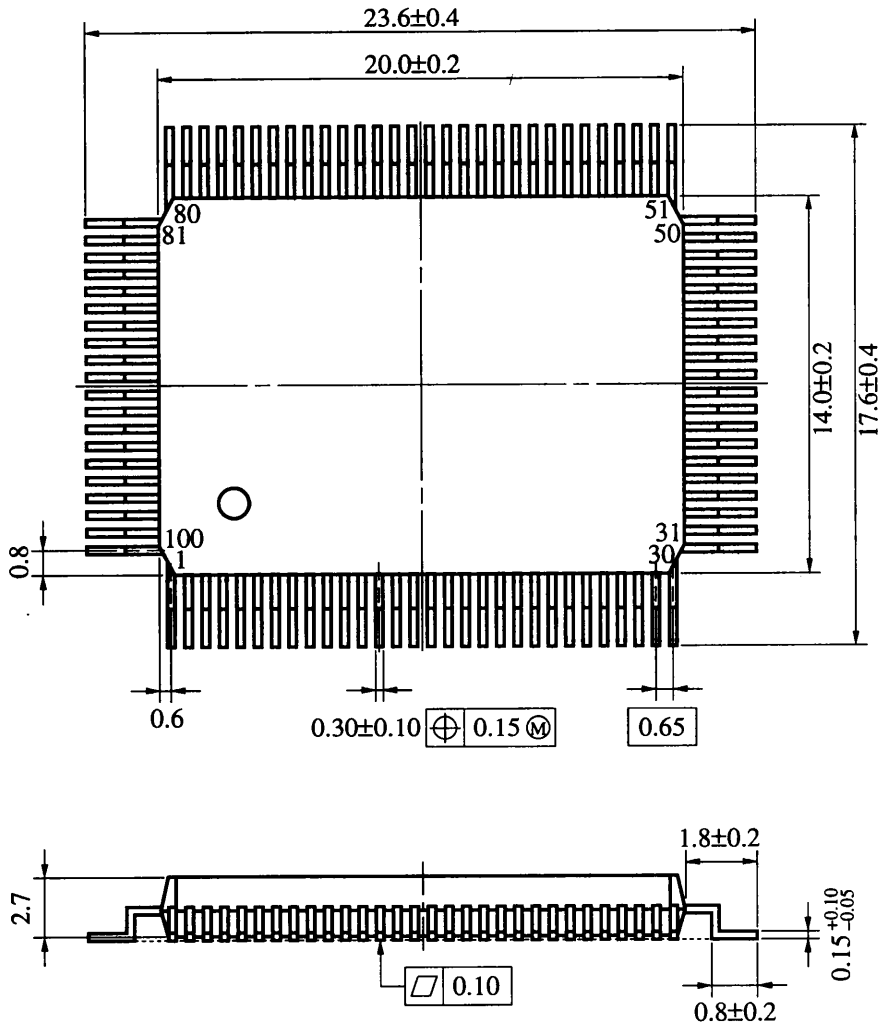
- 注意 1. V_{DD} は V_{PP} より前に印加し, V_{PP} の後から切断するようにしてください。
- 2. V_{PP} はオーバ・シュートを含めて +13V 以上にならないようにしてください。

ワン・タイム PROM 読み出しモード・タイミング

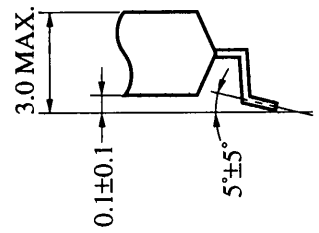


7. 外形図

100ピン・プラスチック QFP (14×20) 外形図 (単位: mm)

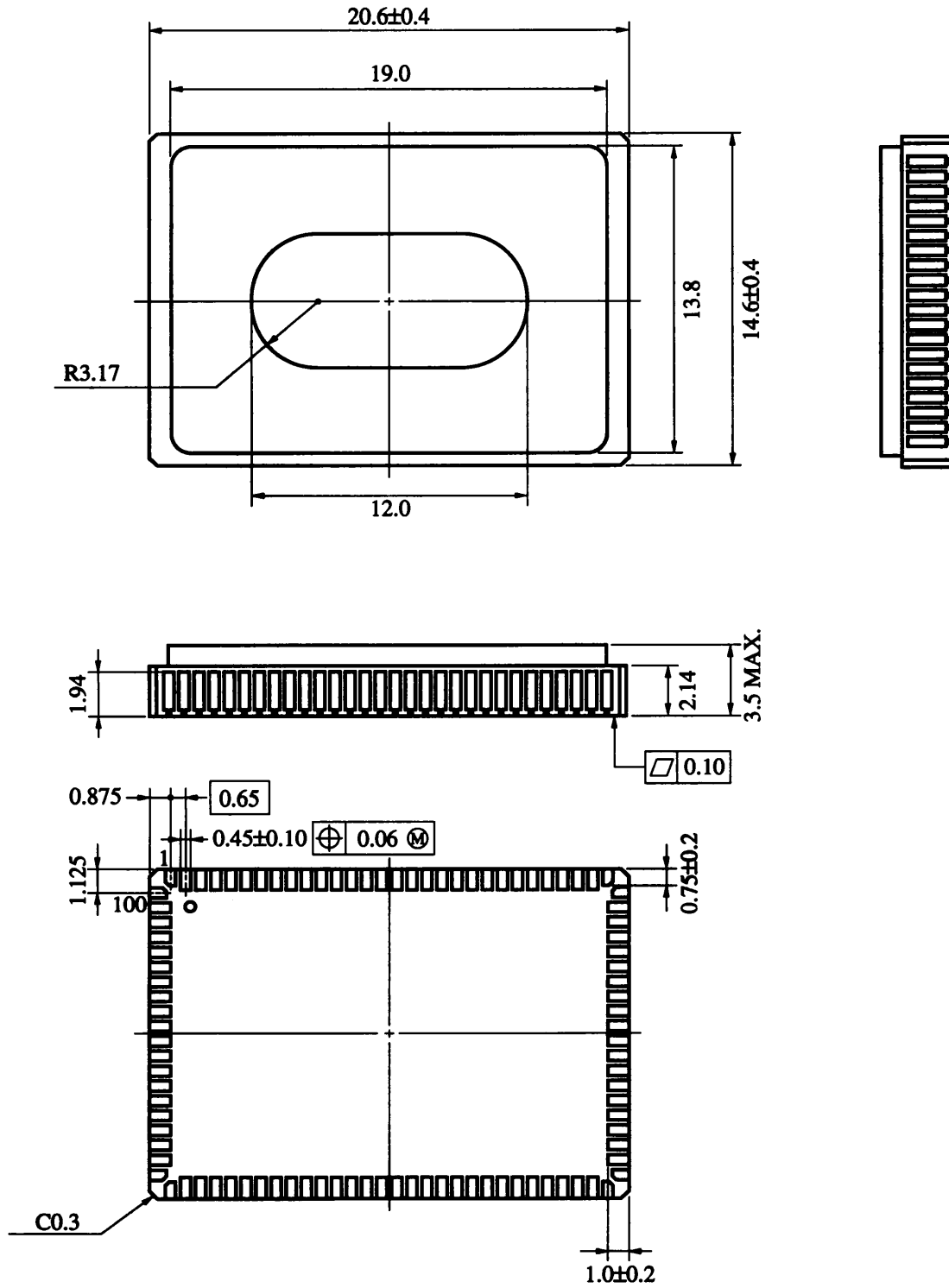


端子先端形状詳細図



P100GF-65-3BA1-2

100ピン・セラミック WQFN 外形図 (単位: mm)



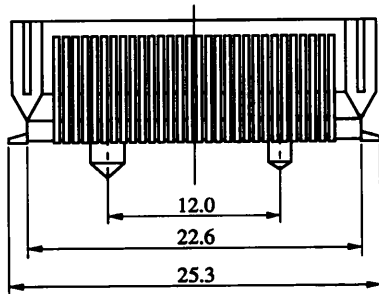
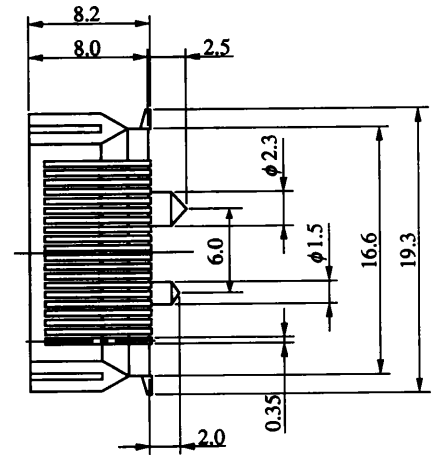
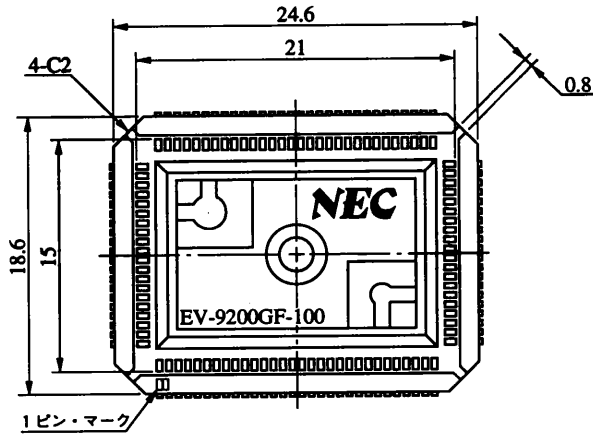
X100KW-65A-1

EV-9200GF-100 用外形図, パッド図

μPD78146GF は、QFP タイプと同一の端子構成の変換ソケット EV-9200GF-100 と組み合わせて基板に実装できます。

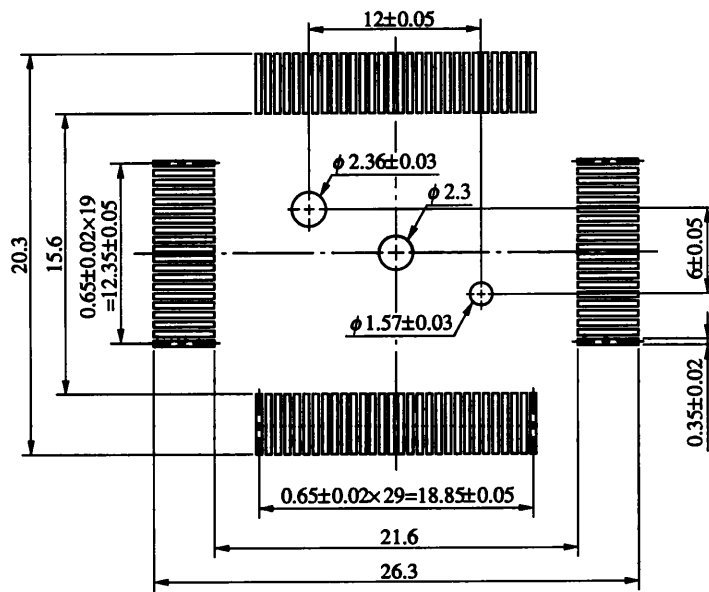
EV-9200GF-100 の基板用外形図およびパッド図を次に示します。

(1) 外形図 (単位: mm)



EV-9200GF-100-G0

(2) パッド図



EV-9200GF-100-P0

注意 EV-9200用のマウント・パッド寸法と、対象製品のマウント・パッド寸法（QFP用）は、その一部が異なる場合があります。QFP用の推奨マウント・パッド寸法は、「半導体デバイス 実装マニュアル、IEI-616」をご参照ください。

8. 半田付け推奨条件

この製品の半田付け実装は、次の推奨条件で実施してください。

半田付け推奨条件の詳細は、インフォメーション資料「半導体デバイス実装マニュアル」(IEI-616)を参照してください。

なお、推奨条件以外の半田付け方式および半田付け条件については、当社販売員にご相談ください。

表 8-1 表面実装タイプの半田付け条件

μPD78P148GF-3BA : 100ピン・プラスチック QFP (本体14×20 mm)

半田付け方式	半 田 付 け 条 件	推奨条件記号
赤外線リフロ	パッケージ・ピーク温度：235℃、時間：30秒以内（210℃以上）、回数：1回、 制限日数：7日間注（以降は125℃プリベーク、20時間必要）	IR35-207-1
VPS	パッケージ・ピーク温度：215℃、時間：40秒以内（200℃以上）、回数：1回、 制限日数：7日間注（以降は125℃プリベーク、20時間必要）	VP15-207-1
端子部分加熱	端子温度：300℃以下、時間：3秒以内（デバイスの一辺当たり）	-

注 ドライパック開封後の保管日数で、保管条件は25℃、65%RH以下。

注意 半田付け方式の併用は避けください（ただし、端子部分加熱方式は除く）。

付録A. μPD78P148 と 78146, 78148, 78138 の機能比較

項目		μPD78146	μPD78148	μPD78P148	μPD78138
最小命令実行時間		0.33 μs (12 MHz 動作時)			
ROM の構成		マスク ROM		PROM	マスク ROM
ROM 容量		24 K バイト	32 K バイト		
RAM 容量		688 バイト注1	816 バイト注1		640 バイト
I/O	ポート	76本注2			58本
	A/D	15本			8本
	その他	6本 (オペアンプ入出力用)			0本
リアルタイム出力ポート		18本 (出力トリガ用タイマを選択可能)			8本 (出力トリガ用タイマ固定)
スーパー・タイマ・ユニット	タイマ	<ul style="list-style-type: none"> • 16ビット×3本 • 8ビット×3本 			<ul style="list-style-type: none"> • 16ビット×3本 • 7ビット×1本
	カウンタ	<ul style="list-style-type: none"> • 22ビット・フリー・ランニング・カウンタ×1本 • 6ビット・アップ/ダウン・カウンタ×1本 			<ul style="list-style-type: none"> • 18ビット・フリー・ランニング・カウンタ×1本
	キャプチャレジスタ	<ul style="list-style-type: none"> • 22ビット×2個 • 16ビット×3個 • 8ビット×2個 			<ul style="list-style-type: none"> • 18ビット×1個 • 16ビット×4個 • 7ビット×1個
	コンペアレジスタ	<ul style="list-style-type: none"> • 16ビット×7個 • 8ビット×3個 			<ul style="list-style-type: none"> • 16ビット×6個 • 7ビット×1個
	PWM 出力	<ul style="list-style-type: none"> • 12ビット×2チャンネル (キャリア周波数: 46.9 kHz/23.4 kHz) • 14ビット×1チャンネル (キャリア周波数: 5.9 kHz) • 8ビット×3チャンネル (キャリア周波数: 5.9 kHz) 			<ul style="list-style-type: none"> • 12ビット×2チャンネル (キャリア周波数: 46.9 kHz/23.4 kHz)
乗算命令		<ul style="list-style-type: none"> • MULUW: 絶対値16ビット×絶対値8ビット • MULSW: 補数16ビット×絶対値8ビット 			
乗算器		補数16ビット×補数16ビット, 演算時間: 2.67 μs			—
A/D コンバータ		8ビット分解能×15チャンネル(このうち7チャンネルはポートと兼用)			8ビット分解能×8チャンネル
シリアル・インタフェース		2チャンネル	<ul style="list-style-type: none"> • チャンネル0: 3線式 SIO または SBI を選択可能 • チャンネル1: 3線式 SIO 固定, 48バイトの自動データ送受信機能内蔵 		1チャンネル 3線式 SIO または SBI を選択可能
アナログ回路		オペアンプ 2 個内蔵			—
割り込み	外部	5本			5本
	内部	20本			12本
パッケージ		100ピン・プラスチック QFP (0.65 mm ピッチ, 14×20 mm) 100ピン・セラミック WQFN (14×20 mm) (μPD78P148 のみ)		80ピン・プラスチック QFP (0.8 mm ピッチ, 14×20 mm)	
V _{SYNC} 分離回路		除去パルス幅: 12.7 μs/20.7 μs 選択可能			除去パルス幅: 5.3 μs と 12.0 μs 選択可能
リモコン受信回路		8ビット・タイマ4 (TM4) として内蔵			—
時計機能		ハードウェアの時計機能を内蔵			—

注1. DUAL-PORT RAM (256バイト) と PERIPHERAL RAM の合計。

2. 10本はポートと A/D コンバータのアナログ入力, またはオペアンプ用のアナログ端子と兼用。

付録B. 開発ツール

μPD78P148 を使用するシステム開発のために、次のような開発ツールを用意しております。

【ハードウェア】

IE-78140-R	μPD78146, 78148, 78P148 に対応したインサーキット・エミュレータで、ホスト・マシンと接続してデバッグを行います。シンボリック・デバッグとホスト・マシンとのオブジェクト・ファイルの転送が可能なので、効率の良いデバッグを行うことができます。 RS-232-C のシリアル・インタフェースを 2 チャンネル内蔵しており、PROM プログラム PG-1500 の接続も可能です。また、セントロニクス・インタフェースによりオブジェクト・ファイル、シンボル・ファイルの高速ダウン・ロードを行うことが可能です。
EP-78140GF-R	μPD78146GF-×××-3BA, 78148GF-×××-3BA, 78P148GF-3BA 用のエミュレーション・プローブです。ユーザ・システムの開発を容易にする 100 ピン変換ソケット EV-9200GF-100 が 1 個添付されています。
EV-9200GF-100	100 ピン・プラスチック QFP (14×20 mm) 用に作られたユーザ・システムの基板の上に実装する変換ソケットです。EP-78140GF-R とともに使用します。
EV-9900	EV-9200GF-100 から、μPD78P148K を取り外す際に使用する治具です。
PG-1500	付属ボードおよび別売のプログラマ・アダプタを接続することにより、PROM 内蔵のシングルチップ・マイクロコンピュータをスタンド・アロンで、またはホスト・マシンからの操作によってプログラミングできる PROM プログラムです。 また、256 K から 4 M ビットまでの代表的な PROM をプログラミングすることもできます。
PA-78P148GF PA-78P148K	μPD78P148 用の PROM プログラム・アダプタです。PG-1500 などと組み合わせて使用します。

【ソフトウェア】

RA78K/I リロケートブル・アセンブラ	78K/Iシリーズ共通に使用できるリロケートブル・アセンブラです。マクロ機能付きですので、開発効率の向上が図れます。また、プログラム制御構造を明示的に記述できる構造化アセンブラも添付されており、プログラムの生産性や保守性を向上することができます。			
	ホスト・マシン	OS	供給媒体	
	PC-9800シリーズ	MS-DOS™ (Ver.3.30 Ver.5.00A注)	3.5インチ 2HD	μS5A13RA78K1
			5インチ 2HD	μS5A10RA78K1
IBM PC/AT™ およびその互換機	【IBM PC用のOSについて】参照	5インチ 2HC	μS7B10RA78K1	
IE-78140-R コントロール・プログラム (IEコントローラ)	IE-78140-Rをホスト・マシンからコントロールするためのプログラムです。コマンドの自動実行などを行うことができ、より効率的なデバッグが可能です。			
	ホスト・マシン	OS	供給媒体	
	PC-9800シリーズ	MS-DOS (Ver.3.30 Ver.5.00A注)	3.5インチ 2HD	μS5A13IE78140
			5インチ 2HD	μS5A10IE78140
IBM PC/AT およびその互換機	【IBM PC用のOSについて】参照	5インチ 2HC	μS7B10IE78140	
PG-1500 コントローラ	PG-1500とホスト・マシンをシリアルおよびパラレル・インタフェースで接続し、ホスト・マシン上でPG-1500を制御します。			
	ホスト・マシン	OS	供給媒体	
	PC-9800シリーズ	MS-DOS (Ver.3.30 Ver.5.00A注)	3.5インチ 2HD	μS5A13PG1500
			5インチ 2HD	μS5A10PG1500
IBM PC/AT およびその互換機	【IBM PC用のOSについて】参照	3.5インチ 2HD	μS7B13PG1500	
		5インチ 2HC	μS7B10PG1500	

★

★

注 MS-DOS Ver.5.00/5.00Aには、タスク・スワップ機能がありますが、このソフトウェアではタスク・スワップ機能は使用できません。

備考 アセンブラ、IEコントローラなどの動作は、上記のホスト・マシンとOS上でのみ保証されます。

★ 【IBM PC用のOSについて】

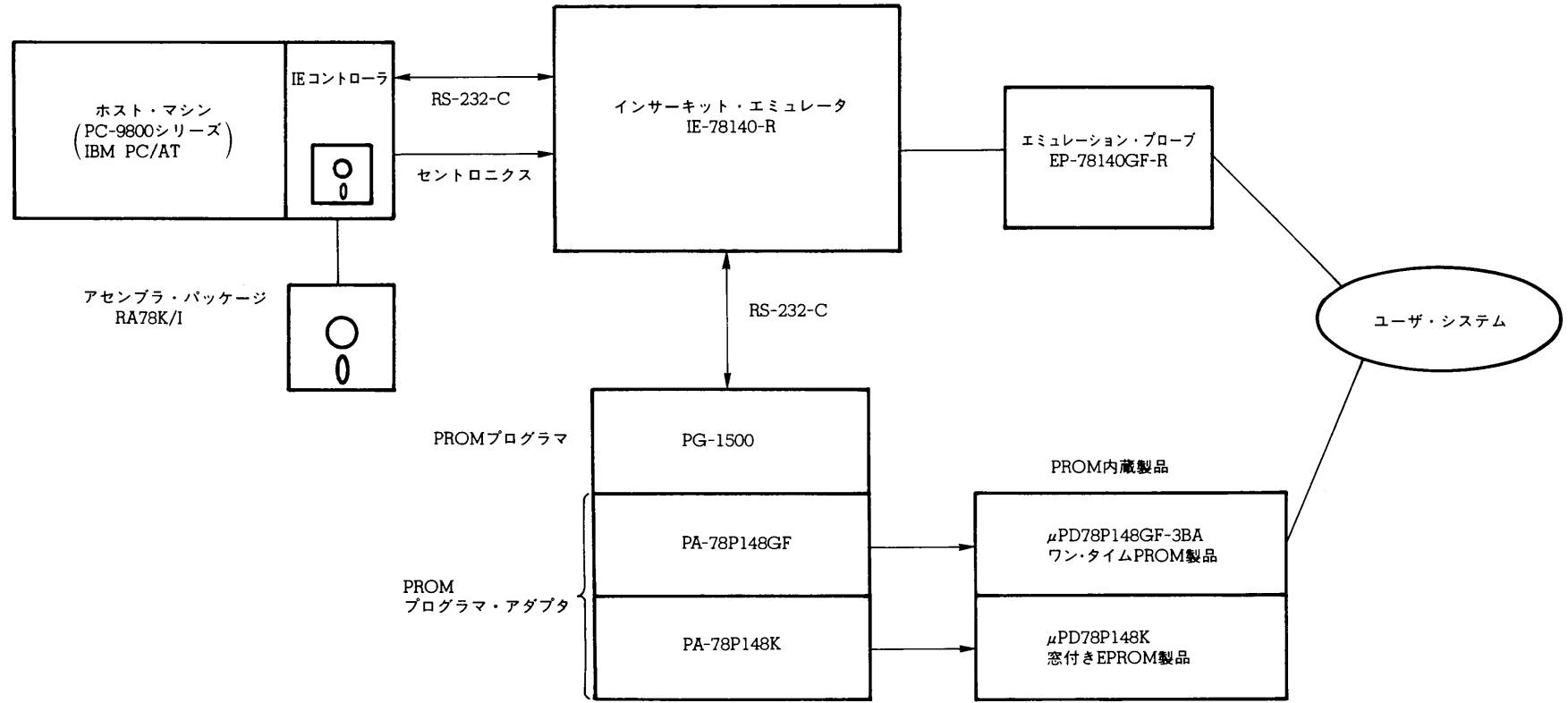
IBM PC用のOSとして、次のものがサポートされています。

OS	バージョン
PC DOS™	Ver.3.1~Ver.6.3
	J6.1/V注~J6.3/V注
IBM DOS™	J5.02/V注
MS-DOS	Ver.5.0~Ver.6.2
	5.0/V注~6.2/V注

注 英語モードのみサポートしています。

注意 Ver.5.0以降にはタスク・スワップ機能がありますが、このソフトウェアではタスク・スワップ機能は使用できません。

保守/廃止



{ x 毛 }

CMOSデバイスの一般的注意事項

①静電気対策 (MOS全般)

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレーやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

②未使用入力の処理 (CMOS特有)

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性 (タイミングは規定しません) を考慮すると、個別に抵抗を介してV_{DD}またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

③初期化以前の状態 (MOS全般)

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

MS-DOS は米国マイクロソフト社の商標です。

IBM DOS, PC/AT, PC DOS は米国 IBM 社の商標です。

本製品が外国為替および外国貿易管理法の規定による戦略物資等(または役務)に該当するかどうかは、ユーザ(仕様を決定した者)が判定してください。

- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的所有権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
- 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。
 標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
 特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災／防犯装置、各種安全装置、生命維持を直接の目的としない医療機器
 特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等
 当社製品のデータ・シート／データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。
- この製品は耐放射線設計をしておりません。

M4 94.11

— お問い合わせは、最寄りのNECへ —

【営業関係お問い合わせ先】

半導体第一販売事業部 半導体第二販売事業部 半導体第三販売事業部	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	東京 (03)3454-1111 (大代表)
中部支社 半導体販売部	〒460 名古屋市中区錦一丁目17番1号 (NEC中部ビル)	名古屋 (052)222-2170
関西支社 半導体第一販売部 半導体第二販売部 半導体第三販売部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06) 945-3178 大阪 (06) 945-3200 大阪 (06) 945-3208
北海道支社 東北支社 岩手支店 山形支店 郡山支店 いわき支店 長岡支店 土浦支店 水戸支店 神奈川支社 群馬支店 太田支店 宇都宮支店	札幌 (011)231-0161 仙台 (022)261-5511 盛岡 (0196)51-4344 山形 (0236)23-5511 郡山 (0249)23-5511 いわき (0246)21-5511 長岡 (0258)36-2155 土浦 (0298)23-6161 水戸 (0292)26-1717 横浜 (045)324-5511 高崎 (0273)26-1255 太田 (0276)46-4011 宇都宮 (0286)21-2281	小山支店 (0285)24-5011 長野支社 (0262)35-1444 松本支店 (0263)35-1666 上野原支店 (0266)53-5350 甲府支店 (0552)24-4141 埼玉支社 (048)641-1411 立川支店 (0425)26-5981 千葉支社 (043)238-8116 静岡支社 (054)255-2211 沼津支店 (0559)63-4455 浜松支店 (053)452-2711 北陸支社 (0762)23-1621 福井支店 (0776)22-1866
富山支店 三重支店 京都支社 神戸支店 中国支社 鳥取支店 岡山支店 四国支社 新居浜支店 松山支店 九州支社 北九州支店	富山 (0764)31-8461 津 (0592)25-7341 京都 (075)344-7824 神戸 (078)333-3854 広島 (082)242-5504 鳥取 (0857)27-5311 岡山 (086)225-4455 高松 (0878)36-1200 新居浜 (0897)32-5001 松山 (0899)45-4111 福岡 (092)271-7700 北九州 (093)541-2887	

【本資料に関する技術お問い合わせ先】

半導体ソリューション技術本部 マイクロコンピュータ技術部	〒210 川崎市幸区塚越三丁目484番地	川崎 (044)548-7924	半導体 インフォメーションセンター FAX(044)548-7900 (FAXにてお願い致します)
半導体販売技術本部 東日本販売技術部	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	東京 (03)3798-9619	
半導体販売技術本部 中部販売技術部	〒460 名古屋市中区錦一丁目17番1号 (NEC中部ビル)	名古屋 (052)222-2125	
半導体販売技術本部 西日本販売技術部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06) 945-3383	