

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

8ビット・シングルチップ・マイクロコンピュータ

μ PD78P138は、 μ PD78138のマスクROMをPROMに置き換えた製品です。

★

内蔵PROMには、一度だけ書き込み可能なワン・タイムPROMまたはプログラムの書き込み、消去、再書き込み可能なEPROMの2種類があります。

ワン・タイムPROM製品は、システム開発時の評価用や多品種少量生産、早期立ち上げに最適です。

μ PD78P138の内、EPROM製品は、お客様の装置の量産製品に使用されることを意図した信頼性を保持しておりません。実験または試作時の機能評価用にご使用ください。

なお、本資料をご覧の際は、 μ PD78134A、78136、78138の資料もあわせてご覧ください。

特 徴

- μ PD78134A、78136、78138とピン・コンパチブル
- PROM内蔵：32768×8ビット
- 内蔵メモリ・サイズ切り替え機能内蔵
- PROMプログラミング特性： μ PD27C256Aコンパチブル

オーダ情報

★

オーダ名称	パッケージ	内蔵ROM	品質水準
μ PD78P138GF-3B9	80ピン・プラスチックQFP	ワン・タイムPROM	標準(一般電子機器用)
μ PD78P138K	80ピン窓付きLCC	EPROM	適用外(機能評価用)

品質水準とその応用分野の詳細については当社発行の資料「NEC 半導体デバイスの品質水準」(IEI-620)をご覧ください。

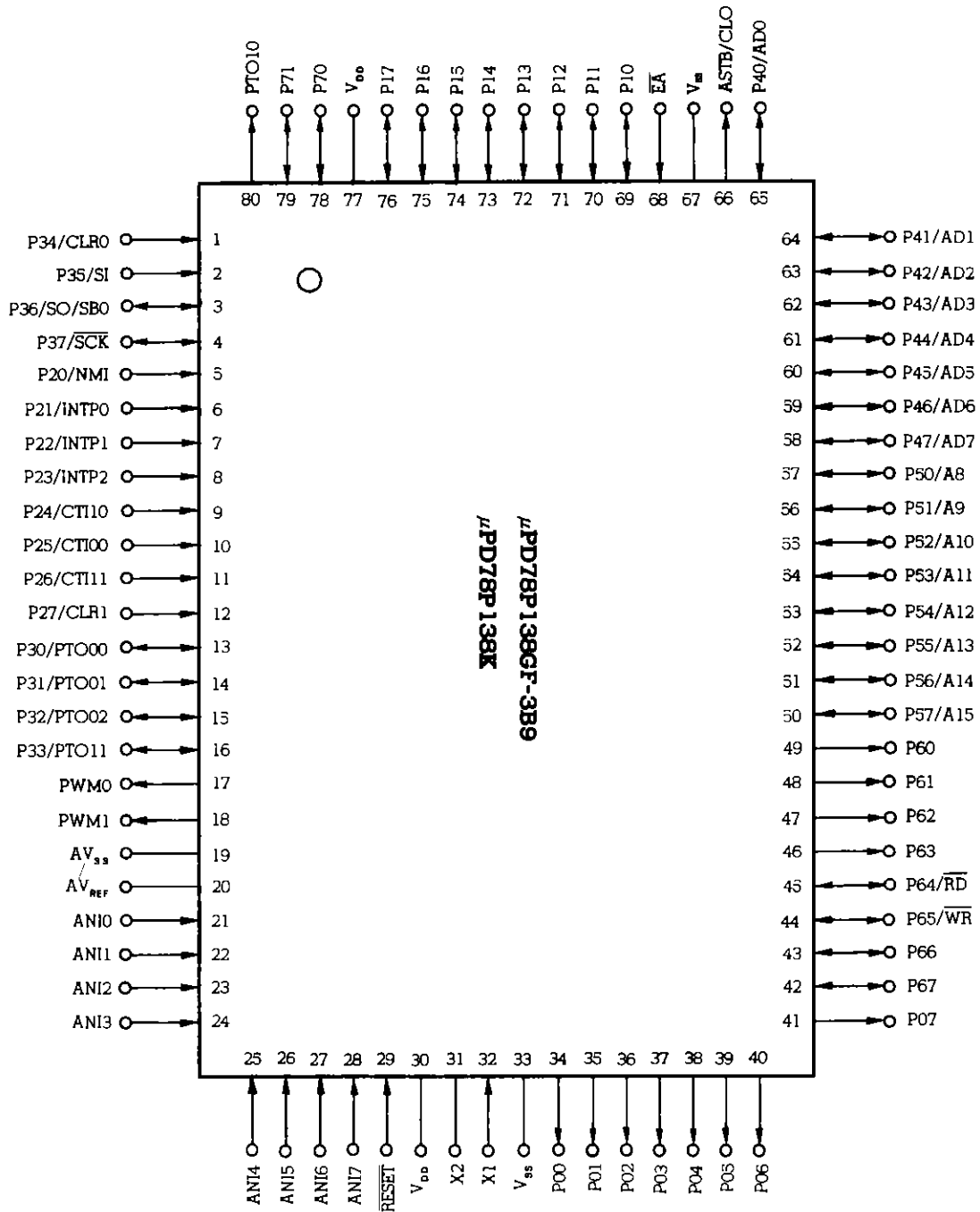
本資料では、ワン・タイムPROM製品とEPROM製品の共通する部分をPROMという表記で代表しています。

本資料の内容は、後日変更する場合があります。

端子接続図 (Top View)

80ピン・プラスチック QFP

(1) 通常動作モード

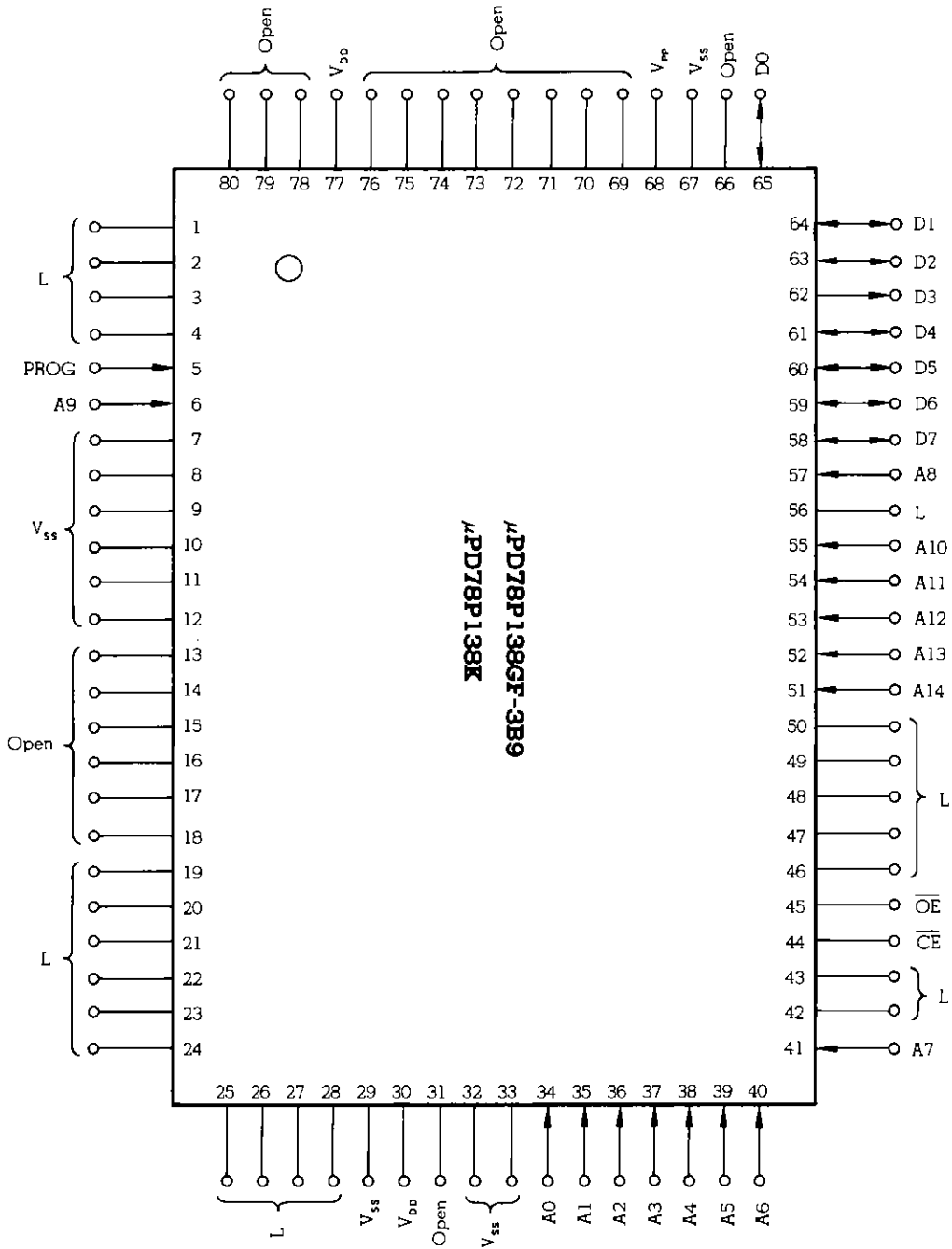


保守 / 廃止

P00-P07	: Port0	CTI00,CTI10	: Capture Trigger Input
P10-P17	: Port1	CTI11	
P20-P27	: Port2	CLR0, CLR1	: Timer Clear Input
P30-P37	: Port3	PTO00-PTO02	: Programmable Timer Input
P40-P47	: Port4	PTO10, PTO11	
P50-P57	: Port5	NMI	: Nonmaskable Interrupt
P60-P67	: Port6	INTP0-INTP2	: Interrupt From Peripherals
P70,P71	: Port7	SI	: Serial Input
PWM0,PWM1	: Pulse Width Modulation Output	SO	: Serial Output
CLO	: Clock Output	SB0	: Serial Bus
ANIO-ANI7	: Analog Input	$\overline{\text{SCK}}$: Serial Clock
AV_{REF}	: Reference Voltage	AD0-AD7	: Address Data
AV_{SS}	: Analog V_{SS}	A8-A15	: Address
X1,X2	: Crystal	$\overline{\text{RD}}$: Read
$\overline{\text{RESET}}$: Reset	$\overline{\text{WR}}$: Write
		ASTB	: Address Strobe
		$\overline{\text{EA}}$: Esternal Access

保守/廃止

(2) PROMプログラミング・モード時

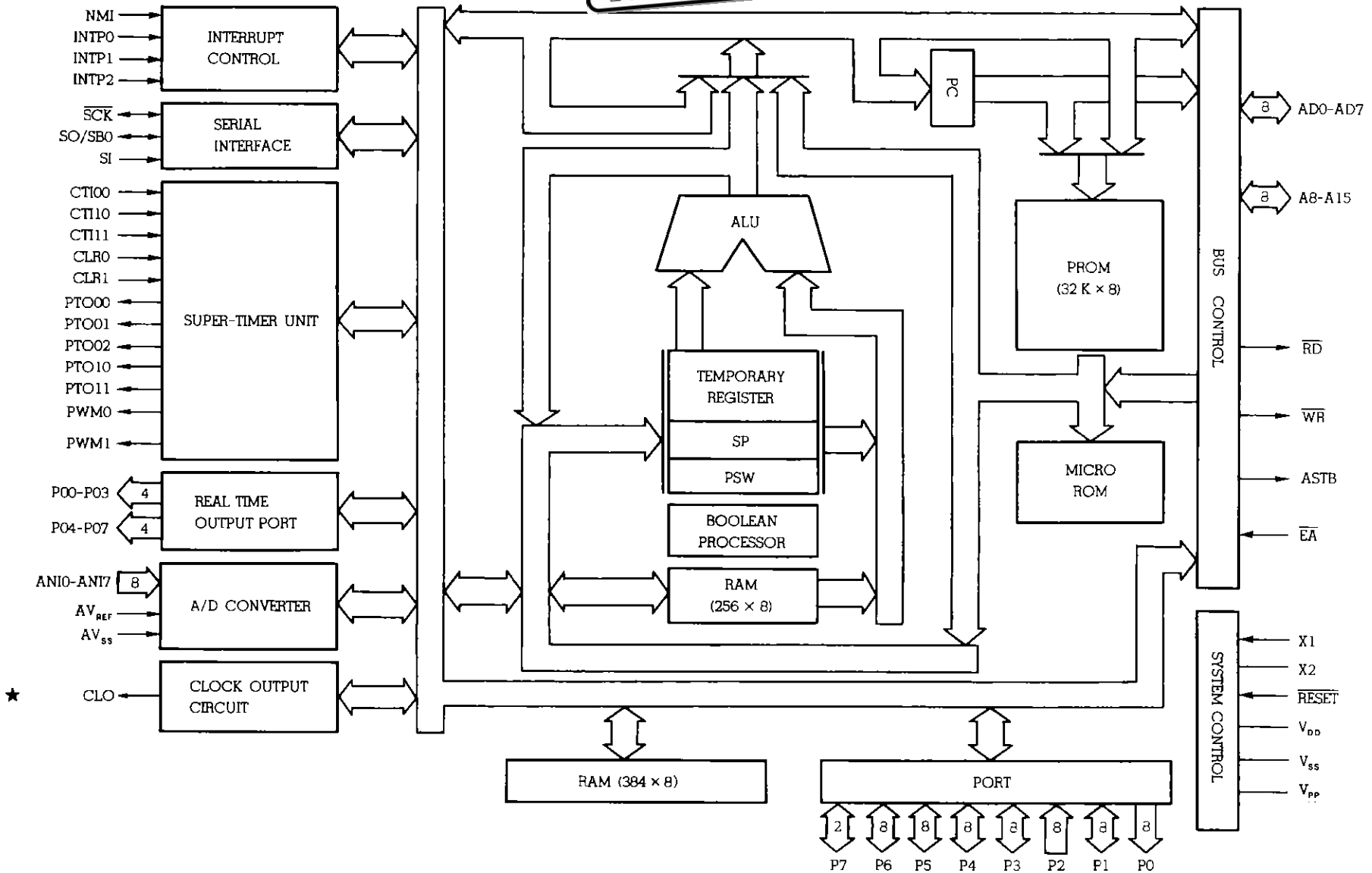


A0-A14 : Address \overline{CE} : Chip Enable
 D0-D7 : Data \overline{OE} : Output Enable
 PROG : Program

- 注意1. L : 個別にプルダウン抵抗を介してロウ・レベルに固定してください。
 2. V_{ss} : グランドに接続してください。
 3. Open : 何も接続しないでください。

ブロック図

保守/廃止



目次

1. 端子機能 … 7
 - 1.1 ポート端子 … 7
 - 1.2 ポート以外の端子（通常動作モード時） … 9
 - 1.3 ポート以外の端子（PROMプログラミング・モード時） … 10
 - 1.4 端子の入出力回路と未使用端子の処理 … 11

2. PROM内蔵製品とマスクROM製品の違い … 13
 - 2.1 μPD78P138とμPD78134A, 78136, 78138の違い … 13
 - ★ 2.2 μPD78138シリーズとμPD78134の違い … 14

3. PROMのプログラミング … 16
 - 3.1 PROMプログラミングの動作モード … 16
 - 3.2 PROMプログラミング時の未使用端子の処理 … 17
 - 3.3 PROM書き込みの手順 … 18
 - 3.4 PROM読み出しの手順 … 19

4. 消去特性（μPD78P138Kのみ） … 19

5. 消去用窓のシールについて（μPD78P138Kのみ） … 19

6. 電気的特性 … 20

7. 外形図 … 37

- ★ 8. 半田付け推奨条件 … 39

- 付録 開発ツール … 40



1. 端子機能

1.1 ポート端子

端子名称	入出力	兼用端子 ()注	機 能
P00-P07	出 力	(A0-A7)	ポート0 (P0) : 8ビット単位で出力またはハイ・インピーダンス状態に指定可 リアルタイム出力ポートとしても使用可能
P10-P17	入出力	-	ポート1 (P1) : 1ビット単位で入力/出力の指定が可能 LEDを直接駆動可能 ソフトウェア・プルアップ抵抗内蔵可能 (P10-P17)
P20	入 力	NMI(PROG)	ポート2 (P2) : 外部割り込み端子や各種トリガ端子と兼用 ソフトウェア・プルアップ抵抗内蔵可能 (P22-P27)
P21		INTPO(A9)	
P22		INTP1	
P23		INTP2	
P24		CTI10	
P25		CTI00	
P26		CIT11	
P27		CLR1	
P30	入出力	PTO00	ポート3 (P3) : P30-P33, P36, P37 : 入出力ポート (1ビット単位で入力/出力の指定が可能)
P31		PTO01	
P32		PTO02	
P33		PTO11	
P34	入 力	CLR0	P34, P35 : 入力ポート 各種コントロール端子と兼用 ソフトウェア・プルアップ抵抗内蔵可能 (P30-P37)
P35		SI	
P36	入出力	SO/SB0	
P37		SCK	
P40-P47	入出力	AD0-AD7 (D0-D7)	ポート4 (P4) : 8ビット単位で入力/出力の指定可能 外部メモリ接続時のアドレス/データ・バスと兼用 ソフトウェア・プルアップ抵抗内蔵可能 (P40-P47)
P50	入出力	A8(A8)	ポート5 (P5) : 1ビット単位で入力/出力の指定可能 外部メモリ接続時のアドレス出力と兼用 ソフトウェア・プルアップ抵抗内蔵可能 (P50-P57)
P51		A9	
P52-P56		A10-A14 (A10-A14)	
P57		A15	

注 ()内は、PROMプログラミング・モード時の兼用端子です。

保守/廃止

端子名称	入出力	兼用端子 ()注	機 能
P60-P63	出 力	—	ポート6 (P6) : 外部メモリ接続時の制御信号と兼用 ソフトウェア・ブルアップ抵抗内蔵可能 (P64-P67)
P64	入出力	$\overline{RD(OE)}$	
P65		$\overline{WR(CE)}$	
P66-P67		—	
P70-P71	入出力	—	ポート7 (P7) : 2ビット単位で入力/出力の指定可能 ソフトウェア・ブルアップ抵抗内蔵可能 (P70, P71)

注 () 内は、PROMプログラミング・モード時の兼用端子です。



1.2 ポート以外の端子 (通常動作モード時)

端子名称	入出力	兼用端子 ()注	機能
PWM0,PWM1	出力	—	スーパー・タイマ・ユニットPWM出力端子
ANI0-ANI7	入力	—	A/Dコンバータへのアナログ電圧入力端子
AV _{REF}		—	A/Dコンバータへの基準電圧入力端子
AV _{SS}		—	A/DコンバータのGND電位端子
NMI	入力	P20 (PROG)	ノンマスクابل割り込み要求入力端子 モード・レジスタ(INTMO)により、立ち上がりまたは立ち下がりエッジのいずれかを選択可能。
INTP0	入力	P21 (A9)	外部割り込み要求入力端子。モード・レジスタ(INTMO)により立ち上がり、立ち下がり、立ち上がり、立ち下がり両エッジのいずれかを選択可能
INTP1	入力	P22	外部割り込み要求入力端子。モード・レジスタ(INTMO)により、立ち上がりまたは立ち下がり 立ち下がり両エッジのいずれかを選択可能
INTP2		P23	
SI	入力	P35	シリアル・データ入力端子 (3線式シリアルI/Oモード)
SO	入出力	P36/SB0	シリアル・データ出力端子 (3線式シリアルI/Oモード)
SB0	入出力	P36/SO	シリアル・データ入出力端子 (SBIモード)
SCK	入出力	P37	シリアル・クロック入出力端子
CTI00	入力	P25	スーパー・タイマ・ユニット・キャプチャ・トリガ入力端子
CTI10		P24	
CTI11		P26	
CLR0	入力	P34	スーパー・タイマ・ユニット・タイマ・クリア信号入力端子
CLR1		P27	
PTO00	入出力	P30	スーパー・タイマ・ユニット・タイマ出力端子
PTO01		P31	
PTO02		P32	
PTO10	出力	—	
PTO11	入出力	P33	
AD0-AD7	入出力	P40-P47 (D0-D7)	外部メモリ接続時の時分割アドレス/データ・バス
A8	入出力	P50(A8)	外部メモリ接続時のアドレス出力ポート
A9		P51	
A10-A14		P52-P56 (A10-A14)	
A15		P57	
\overline{RD}	出力	P64(\overline{OE})	外部メモリのリード動作のために出力されるストローブ信号出力端子
\overline{WR}	出力	P65(\overline{CE})	外部メモリのライト動作のために出力されるストローブ信号出力端子
ASTB	出力	CLO	外部メモリをアクセスするため、アドレス情報を外部でラッチするタイミング信号出力端子

注 () 内はPROMプログラミング・モード時の兼用端子です。



端子名称	入出力	兼用端子 ()注	機 能
CLO	出 力	ASTB	クロック出力端子
\overline{EA}	入 力	V_{PP}	外部拡張機能の制御入力端子
X1	入 力	-	システム・クロック発振用のクリスタル接続端子 外部からクロックを供給する場合は、X1に入力しX2にその逆相を入力する。
X2	-		
\overline{RESET}	入 力	-	システム・リセット入力端子 アナログ・ディレイによるノイズ除去回路内蔵
V_{DD}		-	正電源供給端子
V_{SS}		-	GND 電位端子

注 () 内はPROMプログラミング・モード時の兼用端子です。

1.3 ポート以外の端子 (PROMプログラミング・モード時)

端子名称	入出力	兼用端子	機 能
A0-A7	入 力	P00-P07	アドレス入力端子
A8		P50/A8	
A9		P21/INTPO	
A10-A14		P52-P56 /A10-A14	
D0-D7	入出力	P40-P47 /AD0-AD7	データ入出力端子
\overline{CE}	入 力	P65/ \overline{WR}	プログラム・パルス入力端子
\overline{OE}	入 力	P64/ \overline{RD}	アウトプット・イネーブル入力端子
PROG		P20/NMI	プログラム書き込み/ベリファイ時の高電圧印加端子
V_{PP}		\overline{EA}	プログラム書き込み/ベリファイ時の高電圧印加端子 通常動作時は、 \overline{EA} 端子として機能
V_{DD}		-	電源電圧印加端子
V_{SS}		-	GND電位端子



1.4 端子の入出力回路と未使用端子の処理

各端子の入出力回路を、一部簡略化した形式を用いて表1-1、図1-1に示します。また、通常動作時の未使用端子の処理を表1-1に示します。PROMプログラミング時の未使用端子の処理は**3.2 PROM プログラミング時の未使用端子の処理**を参照してください。

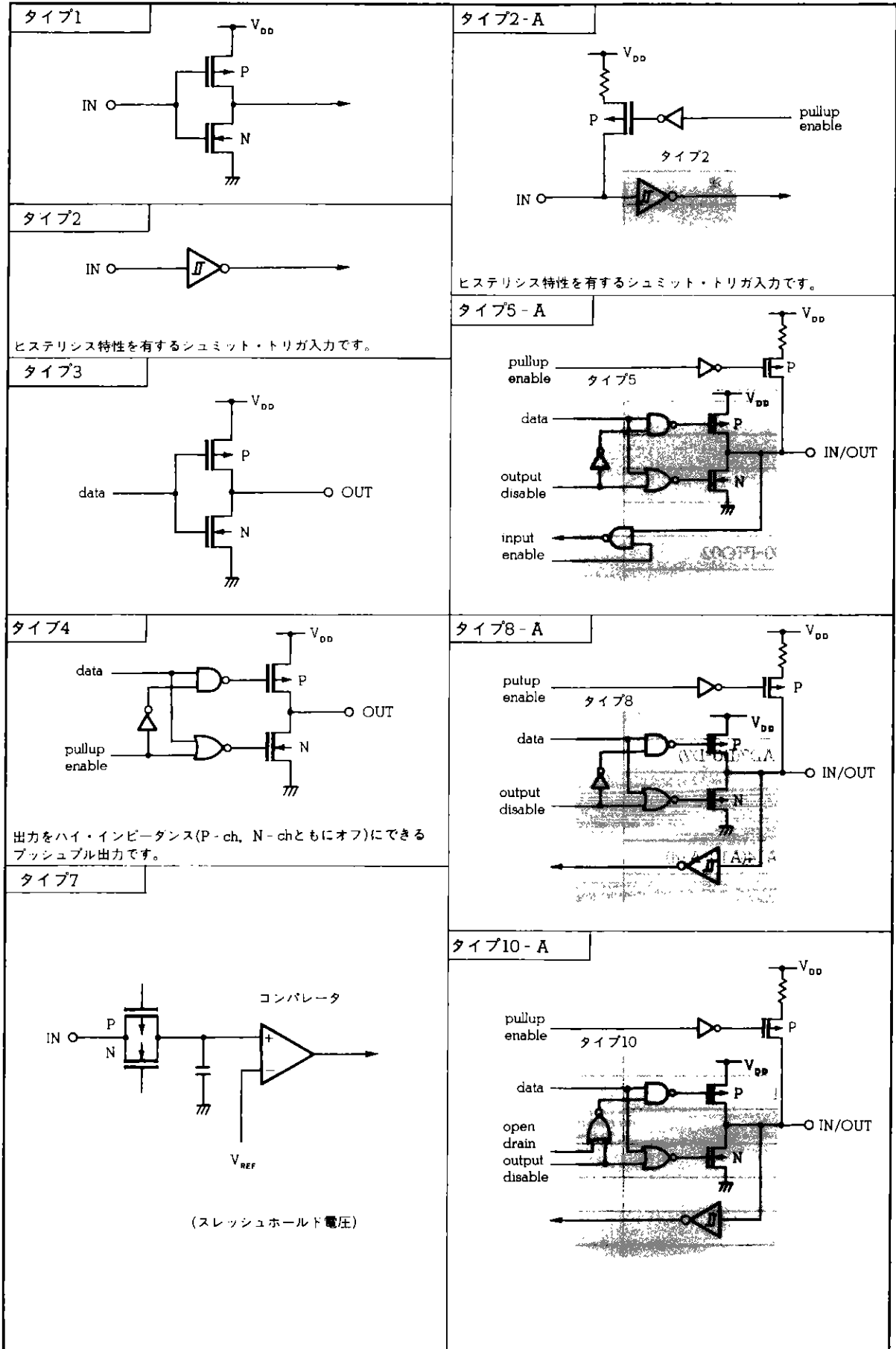
表1-1 端子の入出力回路タイプと通常動作時の未使用端子の処理

端子 ()注	入出力回路タイプ	推奨接続方法
P00-P07(A0-A7)	4	オープン
P10-P17	5-A	入力状態：プルアップ抵抗を介してV _{DD} に接続 出力状態：オープン
P20/NMI(PROG)	2	V _{DD} に接続
P21/INTPOXA9)		
P22-P23/INTP1-INTP2	2-A	V _{DD} に接続
P24/CTI10		
P25/CTI00		
P26/CTI11		
P27/CLR1		
P30-P32/PTO00-PTO02	5-A	入力状態：プルアップ抵抗を介してV _{DD} に接続 出力状態：オープン
P33/PTO11		
P34/CLR0	2-A	V _{DD} に接続
P35/SI		
P36/SO/SB0	10-A	プルアップ抵抗を介してV _{DD} に接続
P37/SCK	8-A	
P40-P47/AD0-AD7(D0-D7)	5-A	入力状態：プルアップ抵抗を介してV _{DD} に接続 出力状態：オープン
P50/A8(A8)		
P51/A9		
P52-P56/A10-A14(A10-A14)		
P57/A15		
P60-P63	3	オープン
P64/RD(OE)	5-A	入力状態：プルアップ抵抗を介してV _{DD} に接続 出力状態：オープン
P65/WR(CE)		
P66, P67		
P70, P71		
PWM0, PWM1	3	オープン
PTO10		
AN10-AN17	7	V _{SS} に接続
EA/V _{PP}	1	-
ASTB/CLO	3	オープン
RESET	2	-
AV _{REF}	-	V _{SS} に接続
AV _{SS}		

注 ()内はPROMプログラミング・モード時の兼用端子です。

保守/廃止

図 1-1 端子の入出力回路



2. PROM内蔵製品とマスクROM製品の違い

2.1 μPD78P138とμPD78134A, 78136, 78138の違い

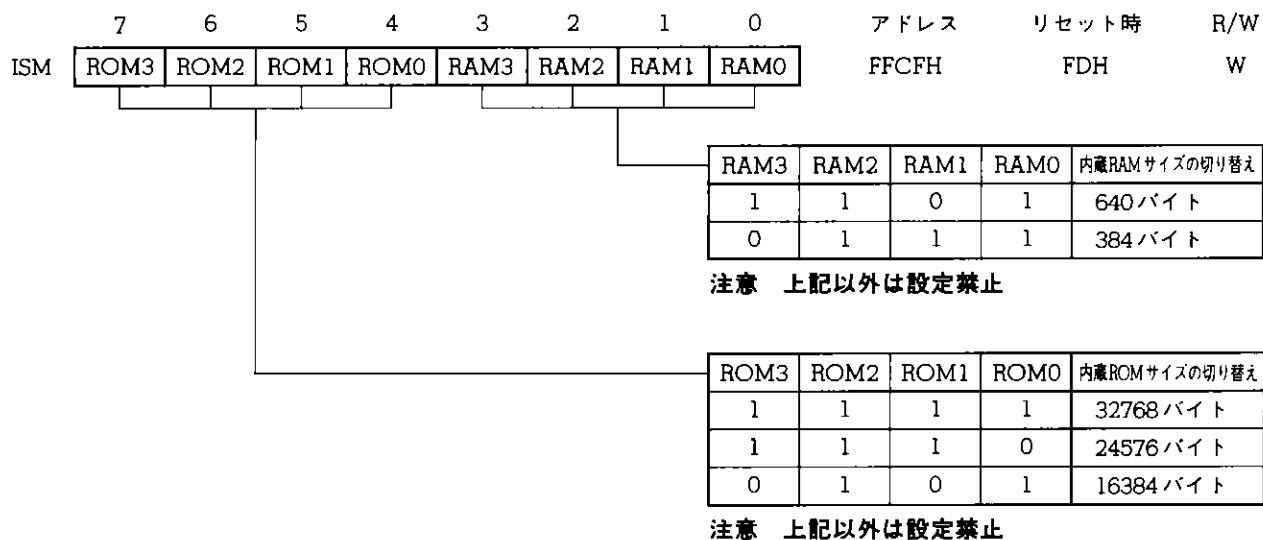
μPD78P138とμPD78134A, 78136, 78138の違いを、表2-1に示します。

なお、CPU機能や内蔵しているハードウェアについての詳細は、μPD78134A, 78136, 78138の資料を参照してください。

表 2-1 μPD78P138とμPD78134A, 78136, 78138の違い

項 目	μPD78P138	μPD78134A	μPD78136	μPD78138
プログラム・メモリ	・PROM ・32768バイト	・マスクROM ・16384バイト	・マスクROM ・24576バイト	・マスクROM ・32768バイト
内蔵メモリ・サイズ 切り替えレジスタ (IMS)	内蔵 (フォーマットは図2-1参照)	な し		
端子接続	μPD78P138では、PROMの書き込み／読み出しに関する端子機能が追加されています。			

図 2-1 内蔵メモリ・サイズ切り替えレジスタ (IMS) のフォーマット



★ 2.2 μPD78138シリーズとμPD78134の違い

μPD78138シリーズ(μPD78134A, 78136, 78138, 78P138)とμPD78134の機能の違いについて以下に示します。

① ROM/RAMサイズ

項目	μPD78134	μPD78134A	μPD78136	μPD78138	μPD78P138
ROM	16 K バイト (マスク ROM)		24 K バイト (マスク ROM)	32 K バイト (マスク ROM)	32 K バイト (PROM)
RAM	384 バイト		640 バイト		

② 命令追加

μPD78138 シリーズでは、次の 15 命令が追加されています。

- 符号付き乗算命令 : MULSW r
- 8ビット・データ転送命令 : MOV A, [HL +]
 MOV [HL +], A
 MOV A, [DE]
 MOV [DE], A
 MOV A, [DE +]
 MOV [DE +], A
 MOV A, !addr16
 MOV !addr16, A
 XCH A, [HL]
 XCH A, [DE]
 XCH A, word[rl]
- 8ビット演算命令 : ALU A, [DE]
 ALU A, word[rl]
- コール命令 : CALL rp

備考 記号の意味

- A : A レジスタ
- rp : AX, BC, DE, HL
- r : A, X, B, C, D, E, H, L
- rl : A, B
- word : 16 ビット・イミディエト・データまたはレーベル
- !addr16 : 0000H-FFFFH イミディエト・データまたはレーベル
- HL : レジスタ・ペア
- DE : レジスタ・ペア
- ALU : 8ビット演算のニモニクの総称
(ADD, ADDC, SUB, SUBC, AND, OR, XOR, CMP)

保守/廃止

③ イベント・カウンタ・コンペア・レジスタ (ECCO, ECC1) に値を書き込んだときの動作

- μ PD78134 … イベント・カウンタ (EC) をクリアします。
- μ PD78138 シリーズ … $0 \times \times \times \times \times \times B$ を書き込むと、イベント・カウンタ (EC) をクリアします。
 $1 \times \times \times \times \times \times B$ を書き込むと、イベント・カウンタ (EC) をクリアしません。

④ デジタル・ノイズ除去回路の除去パルス幅

- μ PD78134 … $40/f_{CLK}$ 固定。
- μ PD78138 シリーズ … $32/f_{CLK}$ または $72/f_{CLK}$ のどちらかを選択可能。

⑤ PWM キャリア周波数

- μ PD78134 … 23.4 kHz 固定。
- μ PD78138 シリーズ … 23.4 kHz または 46.9 kHz のどちらかを選択可能。

⑥ マクロ・サービス・リアルタイム出力ポート制御モードの制限の解消

μ PD78138 シリーズでは、 μ PD78134 におけるマクロ・サービスのリアルタイム出力ポート制御モードにおいて、出力タイミング・データを ROM 上に設定するという制限を解消しています。



3. PROMのプログラミング

μPD78P138に内蔵されているプログラム・メモリは、32768×8ビットの電氣的書き込み可能なPROMです。このPROMのプログラミングをするときは、PROG端子とRESET端子によってPROMプログラミング・モードに設定し、表3-1に示すような端子を使用します。

μPD78P138のプログラミング特性は、μPD27C256Aとコンパチブルです。

表 3-1 PROMプログラミング時の端子機能

端子名	機能
PROG	PROMプログラミング・モード設定用高電圧入力
RESET	PROMプログラミング・モード設定ロウ・レベル入力
V _{pp}	PROMプログラミング電圧入力
A0-A14	アドレス入力
D0-D7	データ入力 (書き込み時), データ出力 (ベリファイ/読み出し時)
CE	チップ・イネーブル入力
OE	アウトプット・イネーブル入力
V _{DD}	電源電圧入力
V _{SS}	GND電位

3.1 PROMプログラミングの動作モード

μPD78P138は、V_{DD}端子に+6V、V_{pp}端子に+12.5Vを印加すると、プログラム書き込み/ベリファイ・モードになります。このモードはCE、OE端子の設定により、表3-2のような動作モードになります。

また、μPD78P138は、読み出しモードに設定することにより、PROMの内容を読み出すことができます。

表 3-2 PROMのプログラミングの動作モード

モード \ 端子	PROG	RESET	CE	OE	V _{pp}	V _{DD}	D0-D7
プログラム書き込み	+12.5V	L	L	H	+12.5V	+6V	データ入力
プログラム・ベリファイ			H	L			データ出力
プログラム・インビット			H	H			ハイ・インピーダンス
読み出し	+12.5V	L	L	L	+5V	+5V	データ出力
出力ディスエーブル			L	H			ハイ・インピーダンス
スタンバイ			H	L/H			ハイ・インピーダンス

注意 V_{pp}を+12.5V、V_{DD}を+6Vに設定したとき、CEとOEをともにLにすることは禁止しています。

3.2 PROMプログラミング時の未使用端子の処理

PROMプログラミングに使用しない端子の処理の処理方法について、表3-3に示します。

表3-3 PROMプログラミング時の未使用端子の処理

端子名	推奨接続方法
P10-P17	オープン
P22-P27	V_{SS} に接続
P30-P33	オープン
P34-P37	プルダウン抵抗を介して V_{SS} に接続
P51,P57	
P60-P63	
P66,P67	
P70,P17	オープン
PWM0,PWM1	
ANIO-ANI7	プルダウン抵抗を介して V_{SS} に接続
AV_{REF}, AV_{SS}	
ASTB/CLO	オープン
PTO10	
X1	V_{SS} に接続
X2	オープン

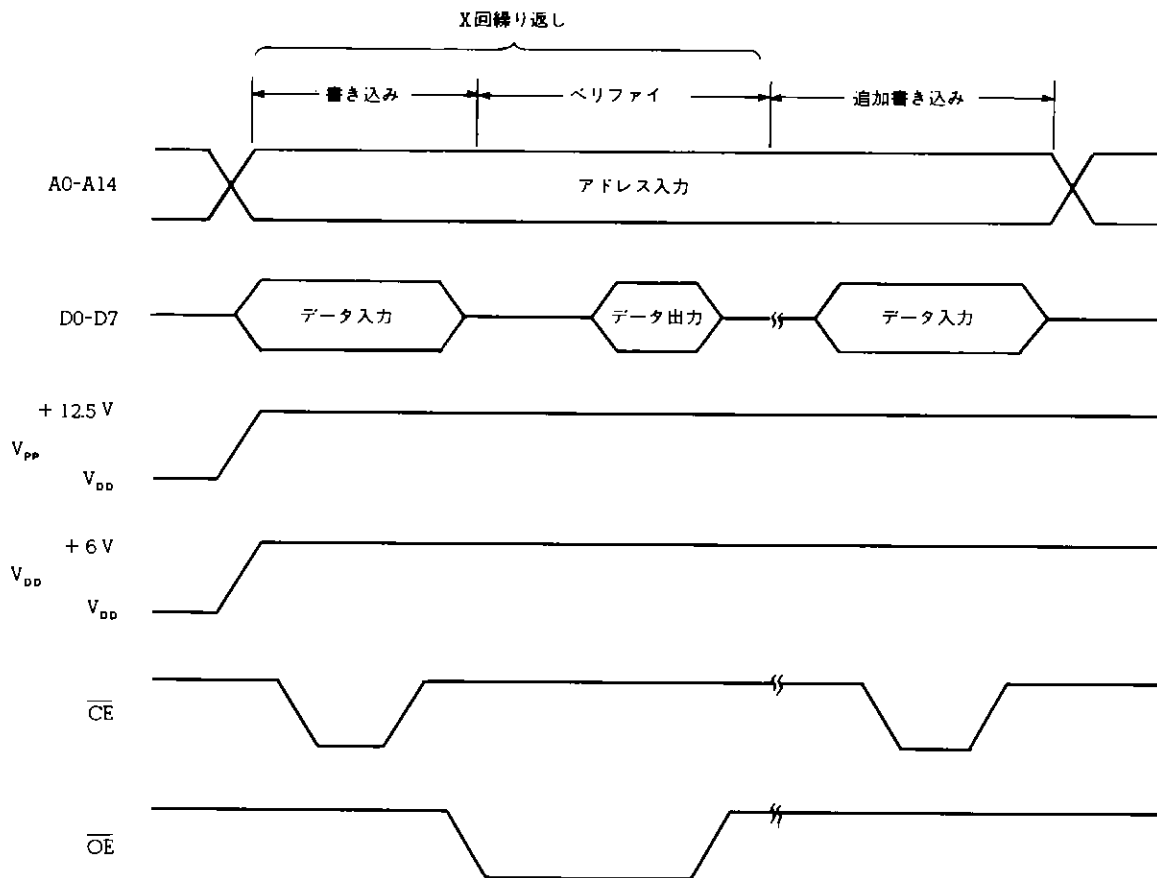
3.3 PROM 書き込みの手順

PROMの書き込み手順は次のようになっており、高速書き込みが可能です。

- (1) $\overline{\text{RESET}}$ 端子をロウ・レベルに固定。PROG 端子に +12.5 V を供給。その他、使用しない端子は表3-3に示すように処理する。
- (2) V_{DD} 端子に 6 V, V_{PP} 端子には +12.5 V を供給。
- (3) 初期アドレスを供給。
- (4) 書き込みデータを供給。
- (5) $\overline{\text{CE}}$ 端子に 1 ms のプログラム・パルス (アクティブ・ロウ) を供給。
- (6) ベリファイ・モード。書き込めていれば(8)へ、書き込めていなければ(4)~(6)を繰り返す。25回繰り返して書き込めなければ、(7)へ。
- (7) 不良デバイスとして書き込み動作を中止する。
- (8) 書き込みデータを供給し、(4)~(6)で繰り返した回数: X) × 3 ms のプログラム・パルスを供給 (追加書き込み)。
- (9) アドレスをインクリメント。
- (10) (4)~(9)を最終アドレスまで繰り返す。

上述の(2)~(8)のタイミングを図3-1に示します。

図3-1 PROMの書き込み/ベリファイ・タイミング



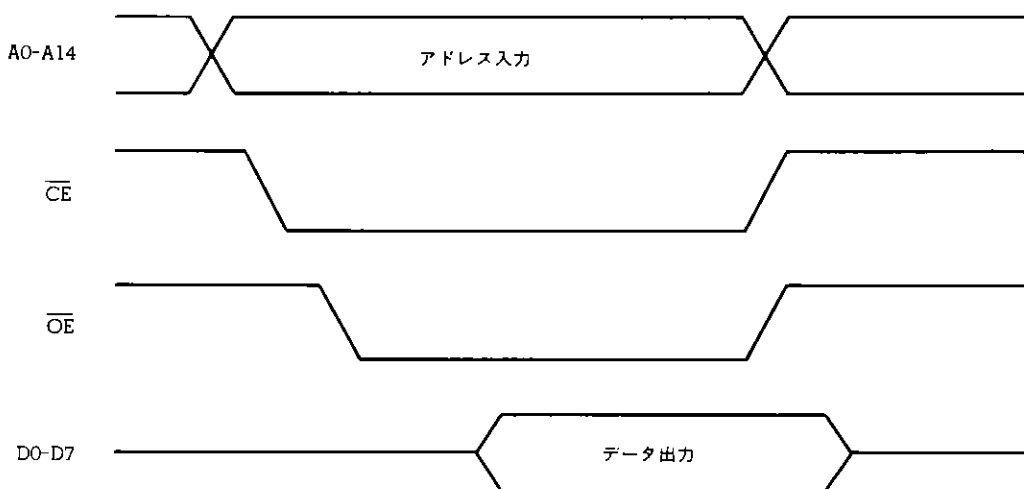
3.4 PROM 読み出しの手順

次に示す手順によって、PROM の内容を外部データ・バス (D0-D7) に読み出すことができます。

- (1) $\overline{\text{RESET}}$ 端子をロウ・レベルに固定。PROG 端子に +12.5V を供給。その他、使用しない端子は表3-3 に示すように処理する。
- (2) V_{DD} , V_{PP} 端子に 5V を供給。
- (3) 読み出そうとするデータのアドレスを A0-A14 端子に入力。
- (4) リード・モード
- (5) データを D0-D7 端子に出力。

上述の (2) ~ (5) のタイミングを図3-2 に示します。

図 3-2 PROM の読み出しタイミング



4. 消去特性 (μPD78P138K のみ)

μPD78P138K は、約 400 nm より短い波長の光を照射することにより、プログラムされたデータの内容を消去することができます (EPROM のデータはすべて FFH になります)。

μPD78P138K のプログラム・メモリ 内容を消去する場合は、通常、254 nm の波長を持つ紫外線を照射します。μPD78P138K を完全に消去するために必要な全照射量は、最小 $15 \text{ W} \cdot \text{s}/\text{cm}^2$ (紫外線強度 × 消去時間) です。消去時間は、 $12000 \mu\text{W}/\text{cm}^2$ の紫外線ランプを使用した場合約 15~20 分です。ただし、紫外線ランプの性能劣化、パッケージ窓部の汚れ等により消去時間が長くなる場合があります。消去の場合、μPD78P138K は紫外線ランプから 2.5 cm 以内の位置に置いてください。また、紫外線ランプにフィルタが付いている場合は、このフィルタを取り外してから消去を行ってください。

5. 消去用窓のシールについて (μPD78P138K のみ)

EPROM 内容の消去用ランプ以外の光による誤消去防止、および EPROM 以外の内部回路が光によって誤動作するのを防止するため、EPROM 内容消去時以外は保護用シールを消去用窓に張っておいてください。



6. 電気的特性

絶対最大定格 (T_a = 25 °C)

項 目	略 号	条 件	定 格	単 位
電 源 電 圧	V _{DD}		- 0.5 ~ + 7.0	V
	AV _{REF}		- 0.5 ~ V _{DD}	V
	AV _{SS}		- 0.5 ~ + 0.5	V
入 力 電 圧	V _I		- 0.5 ~ V _{DD} + 0.5	V
出 力 電 圧	V _O		- 0.5 ~ V _{DD} + 0.5	V
ロウ・レベル出力電流	I _{OL}	1 端子	15	mA
		全出力端子合計	100	mA
ハイ・レベル出力電流	I _{OH}	1 端子	- 10	mA
		全出力端子合計	- 50	mA
動 作 温 度	T _{OPT}		- 10 ~ + 70	°C
保 存 温 度	T _{STG}		- 65 ~ + 150	°C

動作条件

クロック周波数	動作温度 (T _a)	電源電圧 (V _{DD})
4 MHz ≤ f _{xx} ≤ 12 MHz	- 10 ~ + 70 °C	+ 5.0 V ± 10 %

容量 (T_a = 25 °C, V_{DD} = V_{SS} = 0 V)

項 目	略 号	条 件	MIN.	TYP.	MAX.	単 位
入 力 容 量	C _I	f _c = 1 MHz 被測定端子以外は 0 V に固定			20	pF
出 力 容 量	C _O				20	pF
入 出 力 容 量	C _{I0}				20	pF

保守/廃止

発振器特性 ($T_a = -10 \sim +70^\circ\text{C}$, $V_{DD} = +5.0\text{V} \pm 10\%$, $V_{SS} = 0\text{V}$)

発振子	推奨回路	項目	MIN.	MAX.	単位
セラミック発振子 または 水晶振動子		発振周波数 (f_{XK})	4または6 ^注	12	MHz
外部クロック		X1 入力周波数 (f_x)	4または6 ^注	12	MHz
		X1 入力立ち上がり, 立ち下がり時間 (t_{XR}, t_{XF})	0	30	ns
		X1 入力ハイ, ロウ・レベル幅 (t_{WXH}, t_{WXL})	30	130	ns

注意1. 発振回路はX1, X2端子にできるかぎり近づけてください。

2. の範囲に他の信号を通さないでください。

注 A/Dコンバータ使用の場合 : 6 MHz
A/Dコンバータを使用しない場合: 4 MHz

★

保守/廃止

DC 特性 ($T_a = -10 \sim +70^\circ\text{C}$, $V_{DD} = +5.0\text{V} \pm 10\%$, $V_{SS} = 0\text{V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位	
ロウ・レベル入力電圧	V_{IL}		0		0.8	V	
ハイ・レベル入力電圧	V_{IH1}	注1以外の端子	2.2		V_{DD}	V	
	V_{IH2}	注1の端子	$0.8V_{DD}$		V_{DD}	V	
ロウ・レベル出力電圧	V_{OL1}	$I_{OL} = 2.0\text{mA}$, 注2以外			0.45	V	
	V_{OL2}	$I_{OL} = 8.0\text{mA}$, 注2			1.0	V	
ハイ・レベル出力電圧	V_{OH1}	$I_{OH} = -1.0\text{mA}$, 注3以外	$V_{DD} - 1.0$			V	
	V_{OH2}	$I_{OH} = -100\mu\text{A}$, 注3以外	$V_{DD} - 0.5$			V	
	V_{OH3}	$I_{OH} = -5.0\text{mA}$, 注3	2.0			V	
入力リーク電流	I_{L1}	$0\text{V} \leq V_i \leq V_{DD}$			± 10	μA	
出力リーク電流	I_{L0}	$0\text{V} \leq V_o \leq V_{DD}$			± 10	μA	
AV_{REF} 電流	AI_{REF}	動作モード, $f_{xx} = 12\text{MHz}$		1.5	5.0	mA	
V_{DD} 電源電流	I_{DD}	動作モード, $f_{xx} = 12\text{MHz}$		20	40	mA	
データ保持電圧	V_{DDDR}	STOPモード	2.0		5.5	V	
データ保持電流	I_{DDDR}	STOPモード	$V_{DDDR} = 2.0\text{V}$		1	10	μA
			$V_{DDDR} = 5\text{V} \pm 10\%$		2	20	μA
プリアップ抵抗	R_L	$V_i = 0\text{V}$	15	40	80	$\text{k}\Omega$	

注1. X1, X2, $\overline{\text{RESET}}$, P20/MNI, P21/INTP0, P22/INTP1, P23/INTP2, P24/CTI10, P25/CTI00, P26/CTI11, P27/CLR1, P34/CLRO, P35/SL, P36/SO/SBO, P37/SCK, $\overline{\text{EA}}$ の各端子

2. P10-P17

3. P00-P07

保守/廃止

AC特性 ($T_a = -10 \sim +70^\circ\text{C}$, $V_{DD} = +5\text{V} \pm 10\%$, $V_{SS} = 0\text{V}$)

リード/ライト・オペレーション

項 目	略 号	条 件	MIN.	MAX.	単 位
X1入力クロック・サイクル・タイム	t_{CYX}		82	250	ns
アドレス・セットアップ時間 (対 ASTB↓)	$t_{SAST} *$		52		ns
アドレス・ホールド時間 (対 ASTB↓)	t_{HSTA}	$R_L = 5\text{k}\Omega$, $C_L = 50\text{pF}$	25		ns
アドレス→ $\overline{\text{RD}}$ ↓遅延時間	$t_{DAR} *$		129		ns
アドレス・フロート時間 (対 $\overline{\text{RD}}$ ↓)	$t_{FAR} *$		11		ns
アドレス→データ入力時間	$t_{DAID} *$			228	ns
ASTB↓→データ入力時間	$t_{DSTID} *$			181	ns
$\overline{\text{RD}}$ ↓→データ入力時間	$t_{DRID} *$			99	ns
ASTB↓→ $\overline{\text{RD}}$ ↓遅延時間	$t_{DSTR} *$		52		ns
データ・ホールド時間 (対 $\overline{\text{RD}}$ ↑)	t_{HRID}		0		ns
$\overline{\text{RD}}$ ↑→アドレス・アクティブ時間	$t_{DRA} *$		124		ns
$\overline{\text{RD}}$ ↑→ASTB↑遅延時間	$t_{DRST} *$		124		ns
$\overline{\text{RD}}$ ロウ・レベル幅	$t_{WRL} *$		124		ns
ASTBハイ・レベル幅	$t_{WSTH} *$		52		ns
アドレス→ $\overline{\text{WR}}$ ↓遅延時間	$t_{DAW} *$		129		ns
ASTB↓→データ出力時間	$t_{DSTOD} *$			142	ns
$\overline{\text{WR}}$ ↓→データ出力時間	t_{DWOD}			60	ns
ASTB↓→ $\overline{\text{WR}}$ ↓遅延時間	$t_{DSTW} *$		52		ns
データ・セットアップ時間 (対 $\overline{\text{WR}}$ ↑)	$t_{SODWR} *$		146		ns
データ・ホールド時間 (対 $\overline{\text{WR}}$ ↑) 注	$t_{HWOD} *$		22		ns
$\overline{\text{WR}}$ ↑→ASTB↑遅延時間	$t_{DWST} *$		42		ns
$\overline{\text{WR}}$ ロウ・レベル幅	$t_{WWL} *$		196		ns

注 ホールド時間には、 $C_L = 100\text{pF}$, $R_L = 2\text{k}\Omega$ の負荷条件で V_{OH} , V_{OL} を保持する時間を含みます。

備考1. 表中の数値は $f_{XX} = 12\text{MHz}$, $C_L = 100\text{pF}$ のときの値です。

2. 略号欄に*印があるものについては、 t_{CYX} 依存のバス・タイミング定義も参照してください。

t_{CYX} 依存のバス・タイミング定義

項 目	略 号	計 算 式	MIN./MAX.	12MHz	単 位
X1 入力クロック・サイクル・タイム	t_{CYX}		MIN.	82	ns
アドレス・セットアップ時間(対 ASTB↓)	t_{SAST}	$t_{CYX} - 30$	MIN.	52	ns
アドレス→ \overline{RD} ↓遅延時間	t_{DAR}	$2t_{CYX} - 35$	MIN.	129	ns
アドレス・フロート時間 (対 \overline{RD} ↓)	t_{FAR}	$t_{CYX}/2 - 30$	MIN.	11	ns
アドレス→データ入力時間	t_{DAID}	$(4 + 2n) t_{CYX} - 100$	MAX.	228	ns
ASTB↓→データ入力時間	t_{DSTID}	$(3 + 2n) t_{CYX} - 65$	MAX.	181	ns
\overline{RD} ↓→データ入力時間	t_{DRID}	$(2 + 2n) t_{CYX} - 65$	MAX.	99	ns
ASTB↓→ \overline{RD} ↓遅延時間	t_{DSTR}	$t_{CYX} - 30$	MIN.	52	ns
\overline{RD} ↑→アドレス・アクティブ時間	t_{DRA}	$2t_{CYX} - 40$	MIN.	124	ns
\overline{RD} ↑→ASTB↑遅延時間	t_{DRST}	$2t_{CYX} - 40$	MIN.	124	ns
\overline{RD} ロウ・レベル幅	t_{WRL}	$(2 + 2n) t_{CYX} - 40$	MIN.	124	ns
ASTB ハイ・レベル幅	t_{WSTH}	$t_{CYX} - 30$	MIN.	52	ns
アドレス→ \overline{WR} ↓遅延時間	t_{DAW}	$2t_{CYX} - 35$	MIN.	129	ns
ASTB↓→データ出力時間	t_{DSTOD}	$t_{CYX} + 60$	MAX.	142	ns
ASTB↓→ \overline{WR} ↓遅延時間	t_{DSTW}	$t_{CYX} - 30$	MIN.	52	ns
データ・セットアップ時間 (対 \overline{WR} ↑)	t_{SODWR}	$(3 + 2n) t_{CYX} - 100$	MIN.	146	ns
データ・セットアップ時間 (対 \overline{WR} ↓)	t_{SODWF}	$t_{CYX} - 60$	MIN.	22	ns
\overline{WR} ↑→ASTB↑遅延時間	t_{DWST}	$t_{CYX} - 40$	MIN.	42	ns
\overline{WR} ロウ・レベル幅	t_{WWL}	$(3 + 2n) t_{CYX} - 50$	MIN.	196	ns

備考1. nはメモリ・マッピング・レジスタ (MM) の指定により挿入されるウエイト・サイクル数です。

2. 12 MHzの規格値はゼロ・ウエイト (n = 0) におけるものです。

3. この表に記載されていない項目は、クロック周波数 (t_{XX}) に依存しません。

保守/廃止

シリアル・オペレーション

項 目	略 号	条 件	MIN.	MAX.	単 位	
シリアル・クロック・サイクル・タイム	t_{CYSK}	入力 外部クロック	1.0		μs	
		出力	f_{CLK} の8分周	1.3		μs
			f_{CLK} の32分周	5.3		μs
シリアル・クロック・ロウ・レベル幅	t_{WSKL}	入力 外部クロック	420		ns	
		出力	f_{CLK} の8分周	556		ns
			f_{CLK} の32分周	2.5		μs
シリアル・クロック・ハイ・レベル幅	t_{WSKH}	入力 外部クロック	420		ns	
		出力	f_{CLK} の8分周	556		ns
			f_{CLK} の32分周	2.5		μs
SI, SBO セットアップ時間 (対 \overline{SCK} ↑)	t_{SSSK}		150		ns	
SI, SBO ホールド時間 (対 \overline{SCK} ↑)	t_{HSSK}		400		ns	
SO/SBO 出力遅延時間 (対 \overline{SCK} ↓)	t_{DSBSK1}	CMOS プッシュプル出力 (3線式シリアル I/O モード)	0	300	ns	
	t_{DSBSK2}	オープン・ドレイン出力 (SBI モード), $R_L = 1 k\Omega$	0	800	ns	
SBO ハイ・ホールド時間 (対 \overline{SCK} ↑)	t_{HSBSK}	SBI モード	4		t_{CYX}	
SBO ロウ・セットアップ時間 (対 \overline{SCK} ↓)	t_{SSBSK}		4		t_{CYX}	
SBO ロウ・レベル幅	t_{WSBL}		4		t_{CYX}	
SBO ハイ・レベル幅	t_{WSBH}		4		t_{CYX}	

備考1. 表中の数値は $f_{xx} = 12 \text{ MHz}$, $C_L = 100 \text{ pF}$ のときの値です。

2. f_{CLK} は内部システム・クロック (f_x または f_{xx} の2分周)

保守 / 廃止

その他のオペレーション

★
★
★
★

項 目		略 号	条 件	MIN.	MAX.	単 位	
CTI00, CTI10, CTI11 ロウ・レベル幅		t_{WCTL}		4		t_{CYX}	
CTI00, CTI10, CTI11 ハイ・レベル幅		t_{WCTH}		4		t_{CYX}	
CLR1 ロウ・レベル幅		t_{WCRIL}	デジタル・ノイズ除去回路未使用	4		t_{CYX}	
			デジタル・ノイズ除去回路使用	ICR. 4=0 ^注	40		t_{CYX}
				ICR. 4=1 ^注	80		t_{CYX}
CLR1 ハイ・レベル幅		t_{WCR1H}	デジタル・ノイズ除去回路未使用	4		t_{CYX}	
			デジタル・ノイズ除去回路使用	ICR. 4=0 ^注	40		t_{CYX}
				ICR. 4=1 ^注	80		t_{CYX}
デジタル・ノイズ除去回路	除去パルス幅	t_{WSEP}	ICR. 4=0 ^注		32	t_{CYX}	
	通過パルス幅			40		t_{CYX}	
	除去パルス幅		ICR. 4=1 ^注		72	t_{CYX}	
	通過パルス幅			80		t_{CYX}	
NMI ロウ・レベル幅		t_{WNIL}		10		μS	
NMI ハイ・レベル幅		t_{WN1H}		10		μS	
INTPO-INTP2 ロウ・レベル幅		t_{WN1PL}		4		t_{CYX}	
INTPO-INTP2 ハイ・レベル幅		t_{WN1PH}		4		t_{CYX}	
RESET [¯] ロウ・レベル幅		t_{WRSL}		10		μS	
RESET [¯] ハイ・レベル幅		t_{WRSH}		10		μS	

注 入力コントロール・レジスタ (ICR) のビット4



クロック出力オペレーション

項 目	略 号	計 算 式	MIN.	MAX.	単 位
CLO サイクル・タイム	t_{CYCL}		333	2667	ns
CLO ロウ・レベル幅	t_{CLL}	$t_{CYCL}/2 \pm 50$	116	138	ns
CLO ハイ・レベル幅	t_{CLH}	$t_{CYCL}/2 \pm 50$	116	138	ns
CLO 立ち上がり時間	t_{CLR}			50	ns
CLO 立ち下がり時間	t_{CLF}			50	ns

備考 表中の数値は、 $f_{XX} = 12 \text{ MHz}$, $C_L = 100 \text{ pF}$ のときの値です。

外部クロック・タイミング

項 目	略 号	条 件	MIN.	MAX.	単 位
X1 入力ロウ・レベル幅	t_{WXL}		30	130	ns
X1 入力ハイ・レベル幅	t_{WXH}		30	130	ns
X1 入力立ち上がり時間	t_{XR}		0	30	ns
X1 入力立ち下がり時間	t_{XF}		0	30	ns
X1 入力サイクル・タイム	t_{CYX}		82	250	ns



A/Dコンバータ特性 ($T_a = -10 \sim +70^\circ\text{C}$, $V_{DD} = +5.0\text{V} \pm 10\%$, $3.8\text{V} \leq AV_{REF} \leq V_{DD}$, $AV_{SS} = V_{SS} = 0\text{V}$)

項 目	略 号	条 件	MIN.	TYP.	MAX.	単 位
分 解 能			8			bit
フル・スケール誤差		$4.0\text{V} \leq AV_{REF} \leq V_{DD}$			0.4	%
		$3.8\text{V} \leq AV_{REF} \leq V_{DD}$			0.8	%
量 子 化 誤 差					$\pm 1/2$	LSB
変 換 時 間	t_{CONV}	$83\text{ns} \leq t_{CYX} \leq 125\text{ns}$	360			t_{CYX}
		$125\text{ns} \leq t_{CYX} \leq 250\text{ns}$	240			t_{CYX}
サ ンプ リ ング 時 間	t_{SAMP}	$83\text{ns} \leq t_{CYX} \leq 125\text{ns}$	72			t_{CYX}
		$125\text{ns} \leq t_{CYX} \leq 250\text{ns}$	48			t_{CYX}
ア ナ ログ 入 力 電 圧	V_{IAN}		-0.3		$AV_{REF} + 0.3$	V
ア ナ ログ 入 力 イ ン ピ ー ダ ンス	R_{AN}			1 000		MΩ
基 準 電 圧	AV_{REF}		3.8		V_{DD}	V
AV_{REF} 電 流	AI_{REF}	通常動作モード, $f_{XX} = 12\text{MHz}$		1.5	5.0	mA
		STOPモード		0.7	1.5	mA

データ・メモリ低電圧データ保持特性 ($T_a = -10 \sim +70^\circ\text{C}$)

項 目	略 号	条 件	MIN.	TYP.	MAX.	単 位
データ保持電源電圧	V_{DDDR}	STOPモード	2.0		5.5	V
データ保持電源電流	I_{DDDR}	$V_{DDDR} = 2.0\text{V}$		1	10	μA
		$V_{DDDR} = 5\text{V} \pm 10\%$		2	20	μA
V_{DD} 立ち上がり時間	t_{RVD}		200			μs
V_{DD} 立ち下がり時間	t_{FVD}		200			μs
STOP解除信号入力時間	t_{DREL}		0			ms
ロウ・レベル入力電圧	V_{IL}	特定端子注	0		$0.1V_{DD}$	V
ハイ・レベル入力電圧	V_{IH}		$0.9V_{DD}$		V_{DD}	V

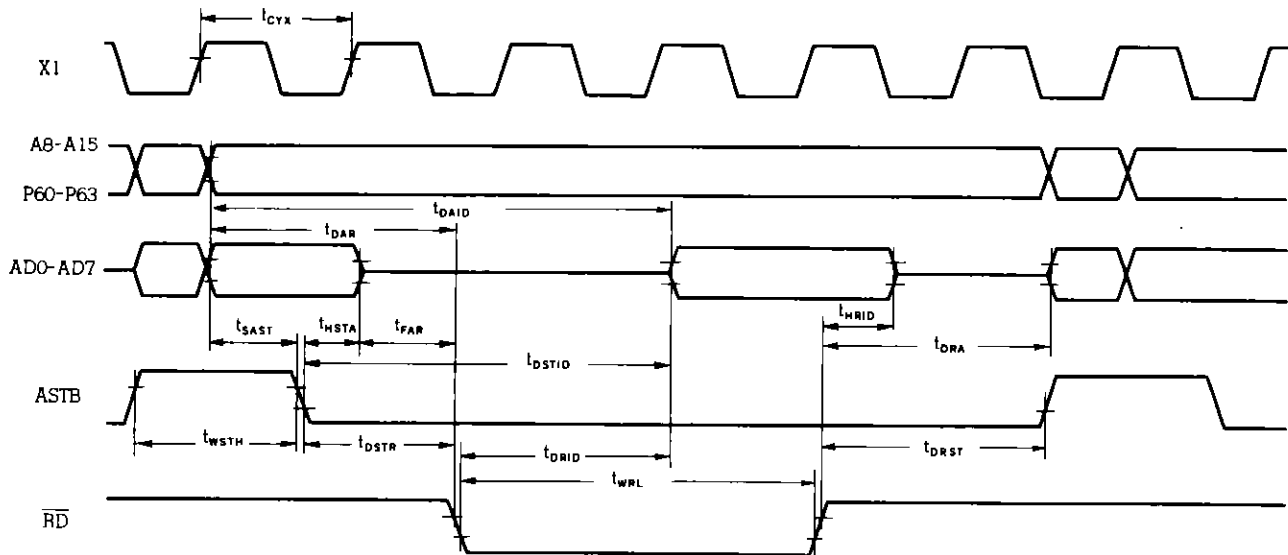
注 $\overline{\text{RESET}}$, P20/NMI, P21/INTP0, P22/INTP1, P23/INTP2, P24/CTI10, P25/CTI00, P26/CTI11, P27/CLR1, P34/CLR0, P35/SI, P36/SO/SB0, P37/SCK, $\overline{\text{EA}}$ の各端子

AC タイミング測定点

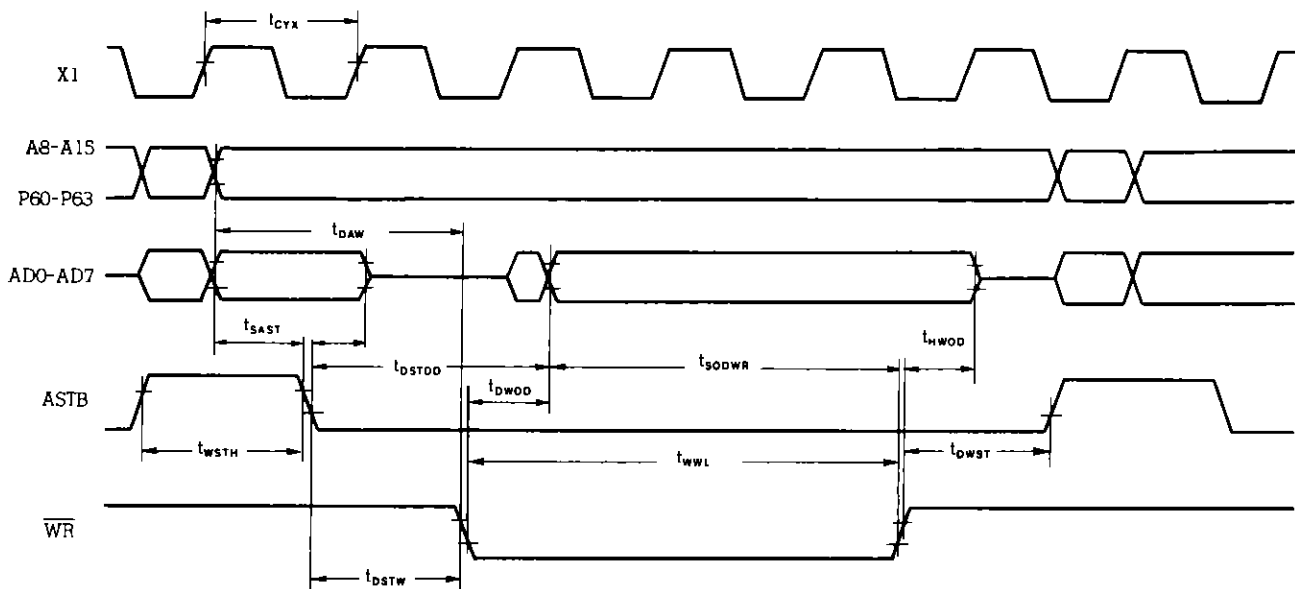


タイミング波形

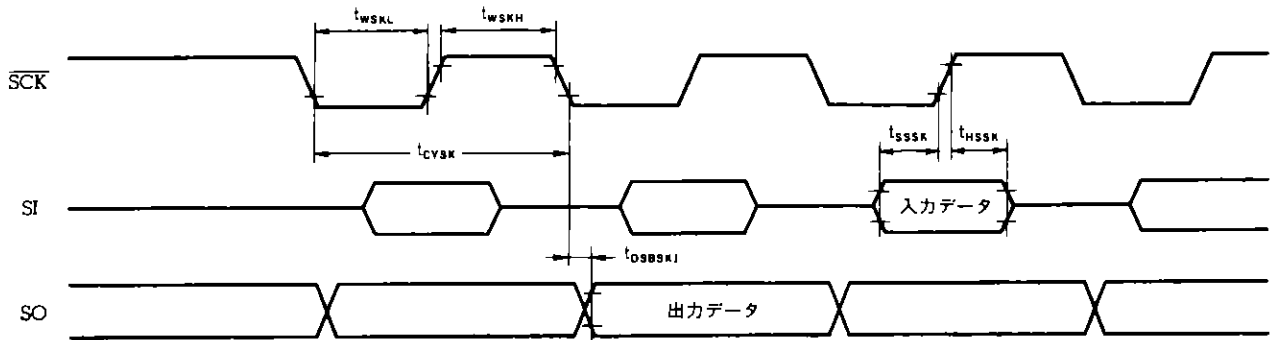
リード・オペレーション



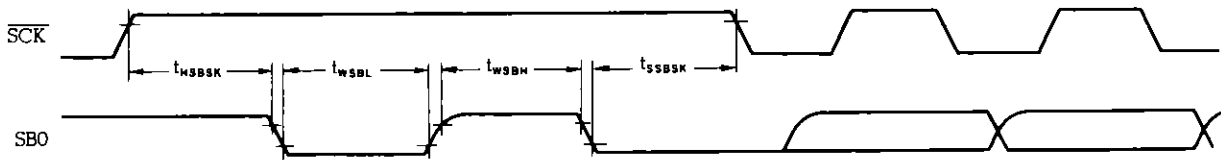
ライト・オペレーション



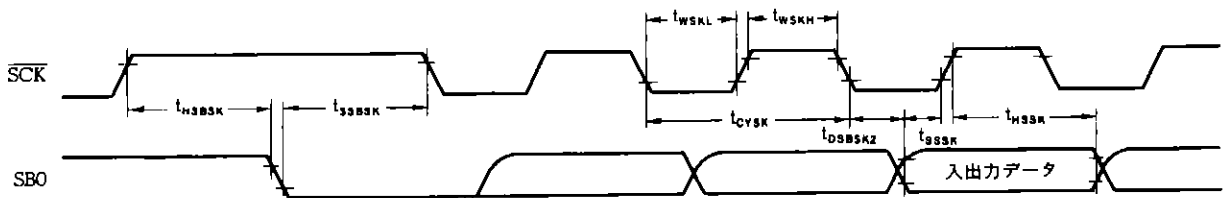
シリアル・オペレーション
3線式シリアルI/Oモード



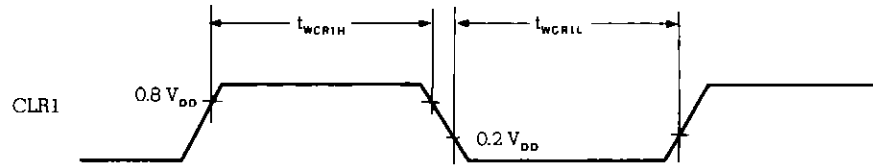
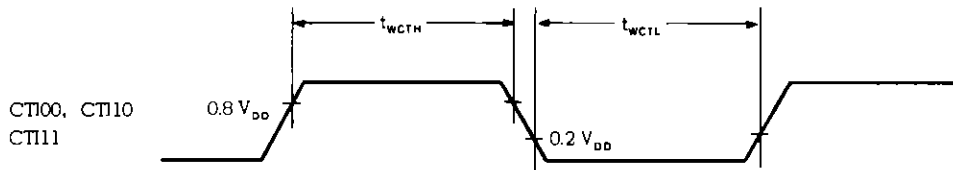
SBIモード
バス・リリース信号転送



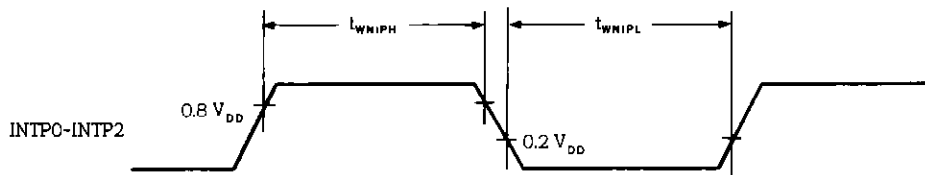
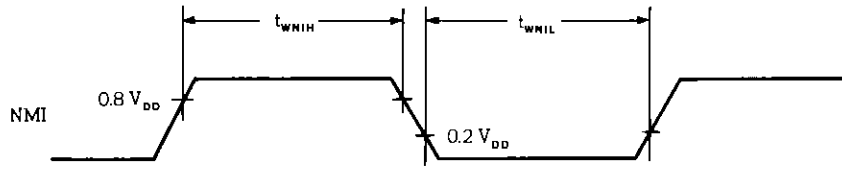
コマンド信号転送



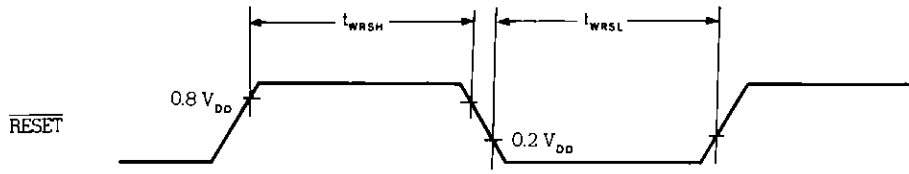
スーパー・タイマ・ユニット入力タイミング



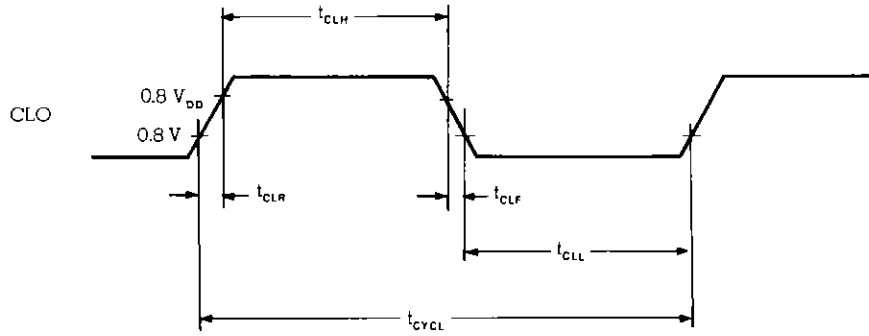
割り込み入力タイミング



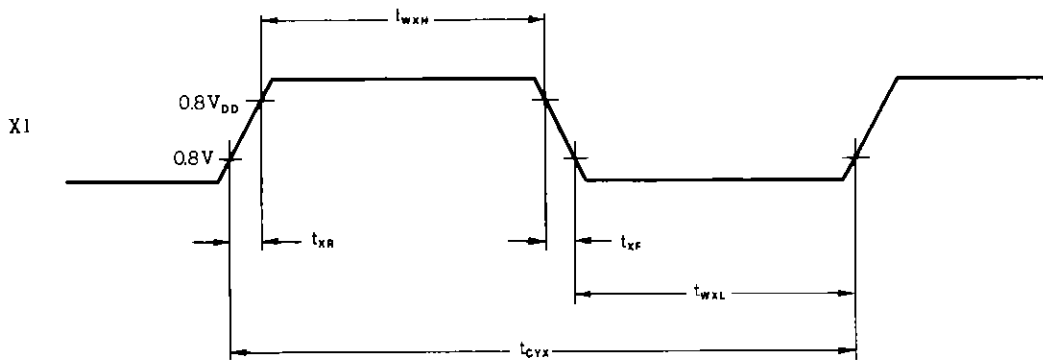
リセット入カタイミング



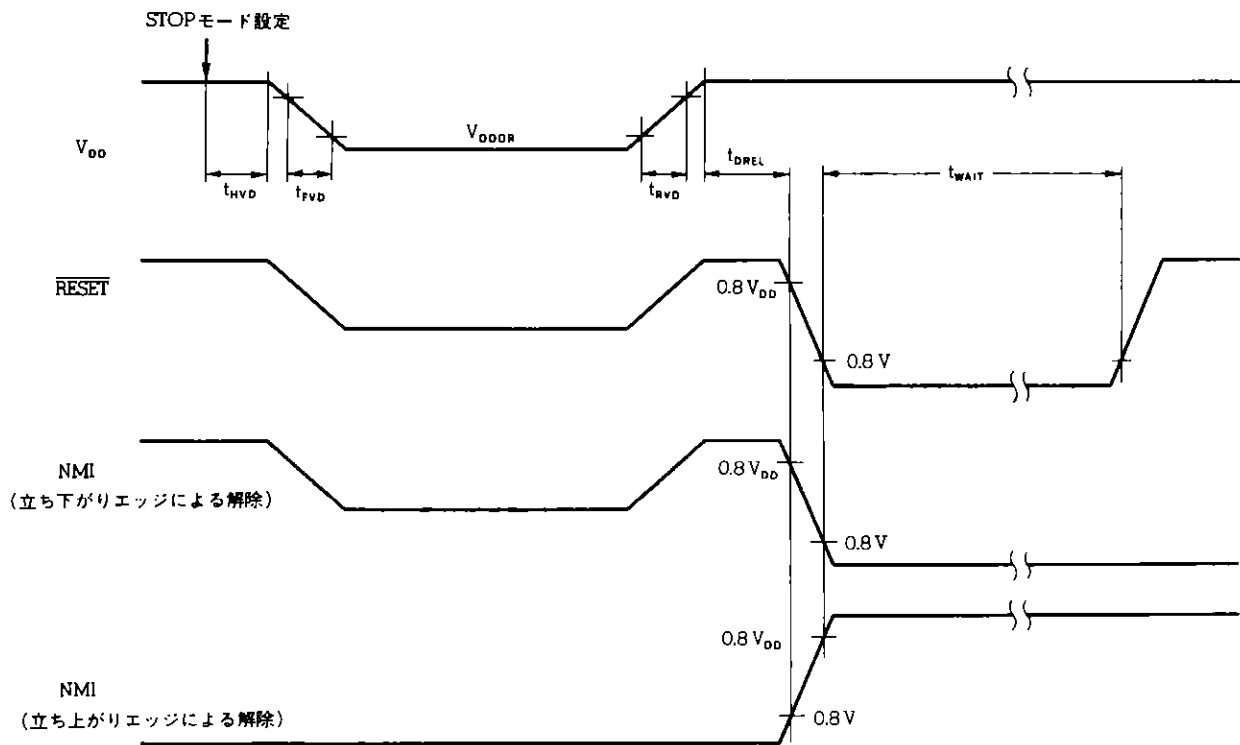
クロック出カタイミング



外部クロック・タイミング



データ保持特性





DCプログラミング特性 ($T_a = 25 \pm 5^\circ\text{C}$, $V_{IP} = 12.5\text{V} \pm 0.5\text{V}$, $V_{SS} = 0\text{V}$)

項目	略号	略号注	条件	MIN.	TYP.	MAX.	単位
ハイ・レベル入力電圧	V_{IH}	V_{IH}		2.4		$V_{DDP} + 0.3$	V
ロウ・レベル入力電圧	V_{IL}	V_{IL}		-0.3		0.8	V
入力リーク電流	I_{LI}	I_{LI}	$0 \leq V_i \leq V_{DDP}$			10	μA
ハイ・レベル出力電圧	V_{OH}	V_{OH}	$I_{OH} = -400\ \mu\text{A}$	2.4			V
ロウ・レベル出力電圧	V_{OL}	V_{OL}	$I_{OL} = 2.0\ \text{mA}$			0.45	V
出力リーク電流	I_{LO}		$0 \leq V_o \leq V_{DDP}$, $\overline{OE} = V_{IH}$			10	μA
NMI端子高電圧入力電流	I_{IP}					±10	μA
V_{DDP} 電源電圧	V_{DDP}	V_{CC}	プログラム・メモリ書き込みモード	5.75	6.0	6.25	V
			プログラム・メモリ読み出しモード	4.5	5.0	5.5	V
V_{PP} 電源電圧	V_{PP}	V_{PP}	プログラム・メモリ書き込みモード	12.2	12.5	12.8	V
			プログラム・メモリ読み出しモード	$V_{PP} = V_{DDP}$			V
V_{DDP} 電源電流	I_{DD}	I_{CC}	プログラム・メモリ書き込みモード		5	30	mA
			プログラム・メモリ読み出しモード $\overline{CE} = V_{IL}$, $V_i = V_{IH}$		5	30	mA
V_{PP} 電源電流	I_{PP}	I_{PP}	プログラム・メモリ書き込みモード $\overline{CE} = V_{IL}$, $\overline{OE} = V_{IH}$		5	30	mA
			プログラム・メモリ読み出しモード		1	100	μA

注 対応する μPD27C256A の略号です。



ACプログラミング特性

($T_a = 25 \pm 5^\circ\text{C}$, $V_{DD} = 6.0\text{V} \pm 0.25\text{V}$, $V_{IP} = 12.5\text{V} \pm 0.5\text{V}$, $V_{PP} = 12.5\text{V} \pm 0.3\text{V}$, $V_{SS} = 0\text{V}$)

項目	略号	略号注	条件	MIN.	TYP.	MAX.	単位
アドレス・セットアップ時間 (対 $\overline{\text{CE}}\downarrow$)	t_{SAC}	t_{AS}		2			μs
データ → $\overline{\text{OE}}\downarrow$ 遅延時間	t_{DDOQ}	t_{OES}		2			μs
入力データ・セットアップ時間 (対 $\overline{\text{CE}}\downarrow$)	t_{SIDC}	t_{DS}		2			μs
アドレス・ホールド時間 (対 $\overline{\text{CE}}\uparrow$)	t_{HCA}	t_{AH}		2			μs
入力データ・ホールド時間 (対 $\overline{\text{CE}}\uparrow$)	t_{HCID}	t_{DH}		2			μs
出力データ・ホールド時間 (対 $\overline{\text{OE}}\uparrow$)	t_{HOOD}	t_{DF}		0		130	ns
V_{PP} セットアップ時間 (対 $\overline{\text{CE}}\downarrow$)	t_{SVPC}	t_{VPS}		1			ms
V_{DDP} セットアップ時間 (対 $\overline{\text{CE}}\downarrow$)	t_{SVDC}	t_{VDS}		1			ms
初期プログラム・パルス幅	t_{WL1}	t_{PW}		0.95	1.0	1.05	ms
追加プログラム・パルス幅	t_{WL2}	t_{OPW}		2.85		78.75	ms
NMI 高電圧入力セットアップ時間 (対 $\overline{\text{CE}}\downarrow$)	t_{SPC}			2			μs

注 対応する μPD27C256A の略号です。

リード・オペレーション



($T_a = 25 \pm 5^\circ\text{C}$, $V_{DD} = 5.0\text{V} \pm 0.5\text{V}$, $V_{IP} = 12.5\text{V} \pm 0.5\text{V}$, $V_{PP} = V_{DDP}$, $V_{SS} = 0\text{V}$)

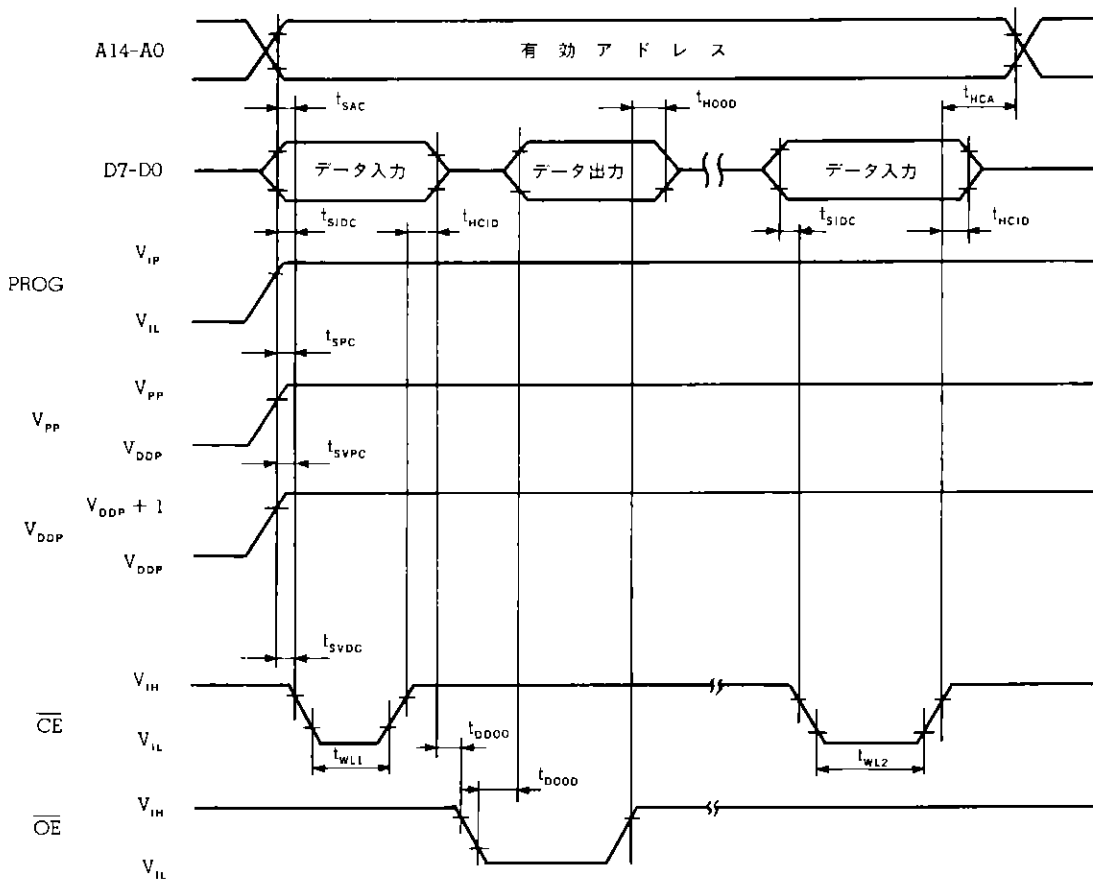
項目	略号	略号注 ¹	条件	MIN.	TYP.	MAX.	単位
アドレス → データ出力時間	t_{DAOD}	t_{ACC}	$\overline{\text{CE}} = \overline{\text{OE}} = V_{IL}$			2	μs
$\overline{\text{CE}}\downarrow$ → データ出力時間	t_{DCOD}	t_{CE}	$\overline{\text{OE}} = V_{IL}$			2	μs
$\overline{\text{OE}}\downarrow$ → データ出力時間	t_{DOOD}	t_{OE}	$\overline{\text{CE}} = V_{IL}$			1	μs
データ・ホールド時間 (対 $\overline{\text{OE}}\uparrow$, $\overline{\text{CE}}\uparrow$) ^{注2}	t_{HCOD}	t_{DF}	$\overline{\text{CE}} = V_{IL}$ または $\overline{\text{OE}} = V_{IL}$	0		130	ns
データ・ホールド時間 (対アドレス)	t_{HAOD}	t_{OH}	$\overline{\text{CE}} = \overline{\text{OE}} = V_{IL}$	0			ns

注1. 対応する μPD27C256A の略号です。

2. t_{HCOD} は、 $\overline{\text{OE}}$, $\overline{\text{CE}}$ のどちらかが最初に V_{IH} となったときからの時間です。

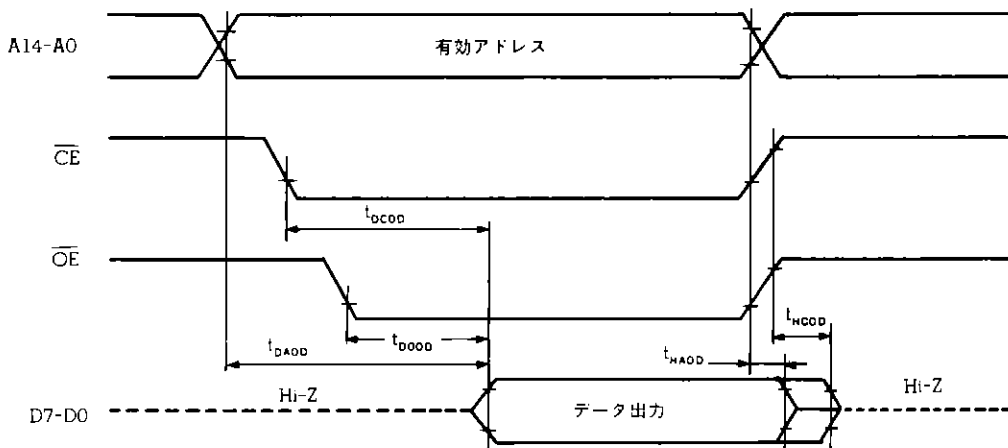
保守/廃止

ワン・タイム PROM 書き込みモード・タイミング



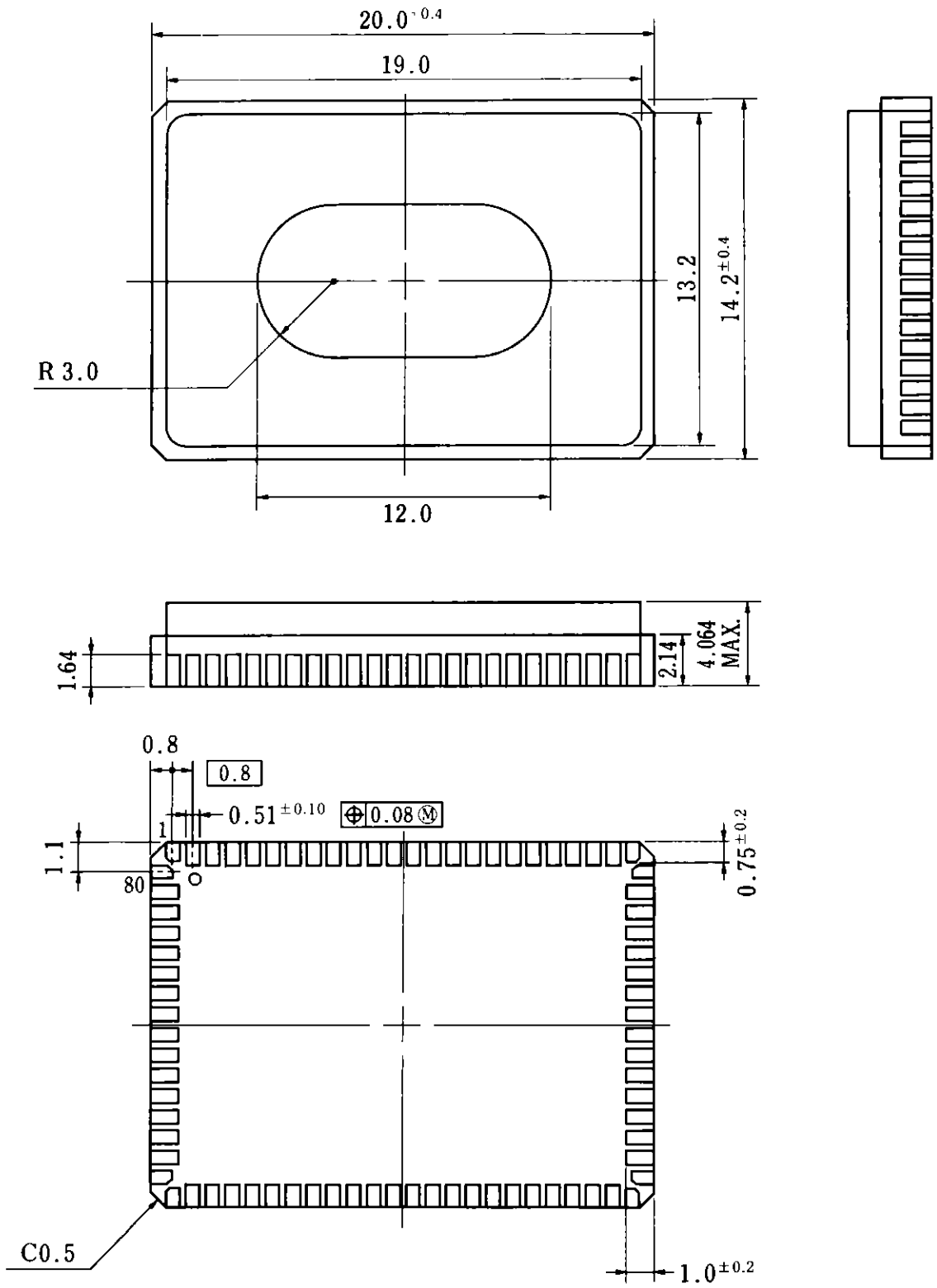
- 注意 1. V_{DDP} は V_{PP} より前に印加し、V_{PP} の後から切断するようにしてください。
- 2. V_{PP} はオーバ・シュートを含めて +13V 以上にならないようにしてください。

ワン・タイム PROM 読み出しモード・タイミング



★

80ピン LCC 外形図(単位: mm)



X80KW-80A

8. 半田付け推奨条件

★

この製品の半田付け実装は、次の推奨条件で実施してください。

半田付け推奨条件の詳細は、インフォメーション資料「半導体デバイス実装マニュアル」(IEI-616)を参照してください。

なお、推奨条件以外の半田付け方式および半田付け条件については、当社販売員にご相談ください。

表 8-1 表面実装タイプの半田付け条件

μPD78P138GF-3B9：80ピン・プラスチックQFP（本体14×20mm）

半田付け方式	半田付け条件	推奨条件記号
赤外線リフロ	パッケージ・ピーク温度：230℃、時間：30秒以内（210℃以上）、回数：1回、 制限日数：2日間 ^注 （以降は125℃プリベーク、16時間必要）	IR30-162-1
VPS	パッケージ・ピーク温度：215℃、時間：40秒以内（200℃以上）、回数：1回、 制限日数：2日間 ^注 （以降は125℃プリベーク、16時間必要）	VP15-162-1
端子部分加熱	端子部温度：300℃以下、時間：3秒以内（デバイスの一辺当たり）	—

注 ドライパック開封後の保管日数で、保管条件は25℃、65%RH以下。

注意 半田付け方式の併用はお避けください（ただし、端子部分加熱方式は除く）。

保守/廃止

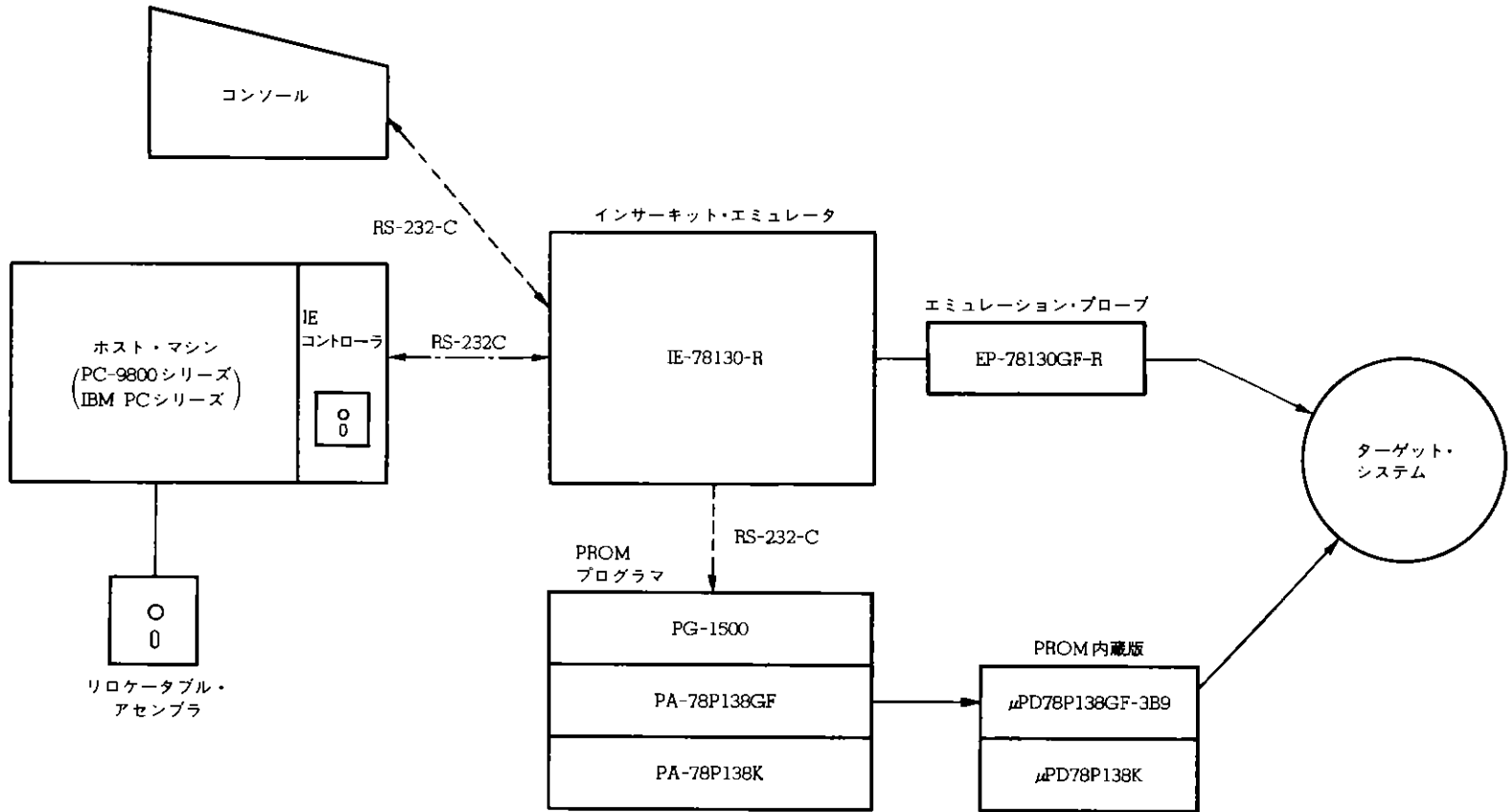
★ 付録 開発ツール

μPD78P138を使用するシステム開発のために以下のようなツールを用意しています。

ハードウェア	IE-78130-R	μPD78P138の応用システム開発, ディバグに使用できるインサーキット・エミュレータです。ホスト・マシンまたは, コンソールを接続してディバグを行います。ホスト・マシンに接続した場合, シンボリック・ディバグとホスト・マシンとのオブジェクト・ファイルの転送が可能となり, 効率の良いディバグを行うことが可能です。RS-232-Cのシリアル・インタフェースを2チャンネル内蔵しているほか, セントロニクス・インタフェースも内蔵しています。PG-1500などのPROMプログラマの接続が可能です。		
	EP-78130GF-R	IE-78130-Rをターゲット・システムに接続するためのエミュレーション・プローブです。		
	PA-78P138GF PA-78P138K	PG-1500で, μPD78P138GF/Kにプログラムを書き込むための, プログラマ・アダプタです。		
ソフトウェア	IE-78130-R コントロール・プログラム (IEコントローラ)	ホスト・マシン		オーダ名称 (品名)
		PC-9800シリーズ	OS	供給媒体
			MS-DOS™ (Ver.3.10 ↓ Ver.3.30C)	5インチ 2HD
	IBM PCシリーズ	PC DOS™ (Ver.3.1 ↓ Ver.3.3)	3.5インチ 2HD	μS5A13IE78130
			5インチ 2HC	μS7B10IE78130
	RA78K/I リロケータブル・アセンブラ	ホスト・マシン		オーダ名称 (品名)
PC-9800シリーズ		OS	供給媒体	
		MS-DOS (Ver.3.10 ↓ Ver.3.30C)	5インチ 2HD	μS5A10RA78K1
IBM PCシリーズ	PC DOS (Ver.3.1 ↓ Ver.3.3)	3.5インチ 2HD	μS5A13RA78K1	
		5インチ 2HC	μS7B10RA78K1	

備考 各ソフトウェアの動作は, 上記のホスト・マシンと, OS上のみで保証されています。

保守/廃止



-----: ホスト・マシンと接続して使用する場合
 - - - - - : コンソールと接続し、IEをスタンド・アローンとして使用する場合

備考 すでにPG-2000をお持ちのユーザは、そのままPA-78P138を接続可能です。

CMOSデバイスの一般的注意事項

①静電気対策 (MOS全般)

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

②未使用入力の処理 (CMOS特有)

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性 (タイミングは規定しません) を考慮すると、個別に抵抗を介してV_{DD}またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

③初期化以前の状態 (MOS全般)

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

〔メモ〕

- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的所有権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
- 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意ください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。
- 標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
- 特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災/防犯装置、各種安全装置、生命維持を直接の目的としない医療機器
- 特定水準：航空機器、航空宇宙機器、海中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等
- 当社製品のデータ・シート/データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。
- この製品は耐放射線設計をしておりません。

M4 04.11



この製品には、別冊で次のユーザーズ・マニュアルを用意しています。
あわせてご覧ください。

- ・μPD78138 ユーザーズ・マニュアル (資料番号: IEU-740)

本製品が外国為替および外国貿易管理法の規定による戦略物資等(または役務)に該当するかどうかは、ユーザー(仕様を決定した者)が判定してください。

○文書による当社の承諾なしに本資料の転載複製を禁じます。

○この製品を使用したことにより、第三者の工業所有権等にかかわる問題が発生した場合、当社製品の構造製法に直接かかわるもの以外につきましては、当社はその責を負いませんのでご了承ください。

○当社は、航空宇宙機器、海底中継器、原子力制御システム、生命維持のための医療用機器などに推奨できる製品を標準的には用意しておりません。当社製品をこれらの用途にご使用をお考えのお客様、および、「標準」品質水準品を当社が意図した用途以外にご使用をお考えのお客様は、事前に販売窓口までご連絡頂きますようお願い致します。

当社推奨の用途例

標準：コンピュータ、OA機器、通信機器、計測機器、工作機械、産業用ロボット、AV機器、家電等

特別：輸送機器(列車、自動車等) 交通信号機器、防災/防犯装置等

○この製品は耐放射線設計をしておりません。

M4 92.6

MS-DOS™は、米国マイクロソフト社の商標です。

PC DOS™は、米国IBM社の商標です。

お問い合わせは、最寄りのNECへ

<p>本社 〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)</p> <p>コンシューマ半導体販売事業部 OA半導体販売事業部 〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル) インダストリアル半導体販売事業部 東京 (03)3454-1111</p> <p>中部支社半導体販売部 〒460 名古屋市中区栄四丁目14番5号 (松下中日ビル) 名古屋 (052)242-2755</p> <p>関西支社半導体販売部 〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル) 大阪 (06)945-3178 大阪 (06)945-3200 大阪 (06)945-3208</p>	<p>北海道支社 札幌 (011)231-0161 東北支社 仙台 (022)261-5511 岩手支社 盛岡 (0196)51-4344 山形支社 山形 (0236)23-5511 郡山支社 郡山 (0249)23-5511 いわき支社 いわき (0246)21-5511 長岡支社 長岡 (0258)36-2155 戸支社 戸 (0292)26-1717 神奈川支社 横浜 (045)324-5511 群馬支社 高崎 (0273)26-1255 宇都宮支社 宇都宮 (0286)21-2281 都山支社 小田原 (0285)24-5011 長野支社 長野 (0262)35-1444 本支社 本 (0263)35-1666 上野支社 上野 (0266)53-5350 甲府支社 甲府 (0552)24-4141 埼玉支社 大宮 (048)641-1411</p>	<p>立川支社 立川 (0425)26-0911 千代田支社 千代田 (043)227-5441 千葉支社 千葉 (043)255-2211 茨城支社 水戸 (0559)63-4455 北茨城支社 水戸 (053)452-2711 茨城支社 水戸 (0762)23-1621 福井支社 福井 (0776)22-1866 山梨支社 山梨 (0764)31-8461 東京支社 東京 (075)344-7824 神奈川支社 横浜 (078)332-3311 中国支社 広島 (082)242-5504 鳥取支社 鳥取 (0857)27-5311 岡山支社 岡山 (0862)25-4455 高松支社 高松 (0878)36-1200 新居支社 新居浜 (0897)32-5001 松山支社 松山 (0899)45-4111 福山支社 福山 (092)271-7700 北九州支社 北九州 (093)541-2887</p>
<p>(技術お問い合わせ先)</p> <p>半導体応用技術本部 マイクロコンピュータ技術部 〒210 川崎市川崎区駅前本町15番5号 (十五番館) 川崎 (044)248-3922</p> <p>半導体応用技術本部 中部応用システム技術部 〒460 名古屋市中区栄四丁目14番5号 (松下中日ビル) 名古屋 (052)242-2762</p> <p>半導体応用技術本部 西日本応用システム技術部 〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル) 大阪 (06)945-3383</p>	<p>半導体応用技術本部 インフォメーションセンター FAX(044)548-7900 (FAXで対応させていただいております)</p>	