

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

8ビット・シングルチップ・マイクロコンピュータ

μ PD78P083は、78K/0シリーズの中の μ PD78083サブシリーズの製品です。24 Kバイトのワン・タイムPROMまたはEPROMを内蔵しています。

ユーザによるプログラムの書き込みが可能のため、システム開発時の評価用や多品種少量生産、早期立ち上げに最適です。

注意 μ PD78P083DUは、お客様の装置の量産製品に使用されることを意図した信頼性を保持しておりません。実験または試作時の機能評価用のみご使用ください。

詳しい機能説明などは次のユーザズ・マニュアルに記載しております。設計の際には必ずお読みください。

μ PD78083サブシリーズ ユーザズ・マニュアル：IEU-886

78K/0シリーズ ユーザズ・マニュアル 命令編：IEU-849

特 徴

マスクROM製品とピン・コンパチブル（ V_{PP} 端子を除く）

内部PROM：24 Kバイト^注

- ・ μ PD78P083DU：再プログラム可能（システム評価に最適）
- ・ μ PD78P083CU, 78P083GB：一度だけプログラム可能（少量生産に最適）

内部高速RAM：512バイト^注

マスクROM製品と同じ電源電圧範囲で動作可能（ $V_{DD} = 1.8 \sim 5.5 V$ ）

QTOPTMマイコン対応

注 メモリ・サイズ切り替えレジスタ（IMS）により、内部PROM、内部高速RAM容量の変更可能。

備考 QTOPマイコンとは、NECの書き込みサービス（プログラム書き込みから捺印、スクリーニング、検査）によりトータル・サポートされたワン・タイムPROM内蔵マイコンの総称です。

マスクROM製品とは、以下の点が異なります。

メモリ・サイズ切り替えレジスタ（IMS）の設定により、マスクROM製品と同一のメモリ・マッピングが可能です。

本資料では、ワン・タイムPROM製品とEPROM製品の共通する部分をPROMという表記で代表しています。

本資料の内容は、後日変更する場合があります。

オーダ情報

オーダ名称	パッケージ	内部ROM
μ PD78P083CU	42ピン・プラスチック・シュリンクDIP (600 mil)	ワン・タイムPROM
μ PD78P083GB-3B4	44ピン・プラスチックQFP (10 mm)	"
μ PD78P083GB-3BS-MTX	"	"
μ PD78P083DU	42ピン・セラミック・シュリンクDIP (窓付き ⅸ 600 mil)	EPROM

注意 μPD78P083GBには2種類のパッケージがあります(9.外形図参照)。供給可能なパッケージについては当社販売員にご相談ください。

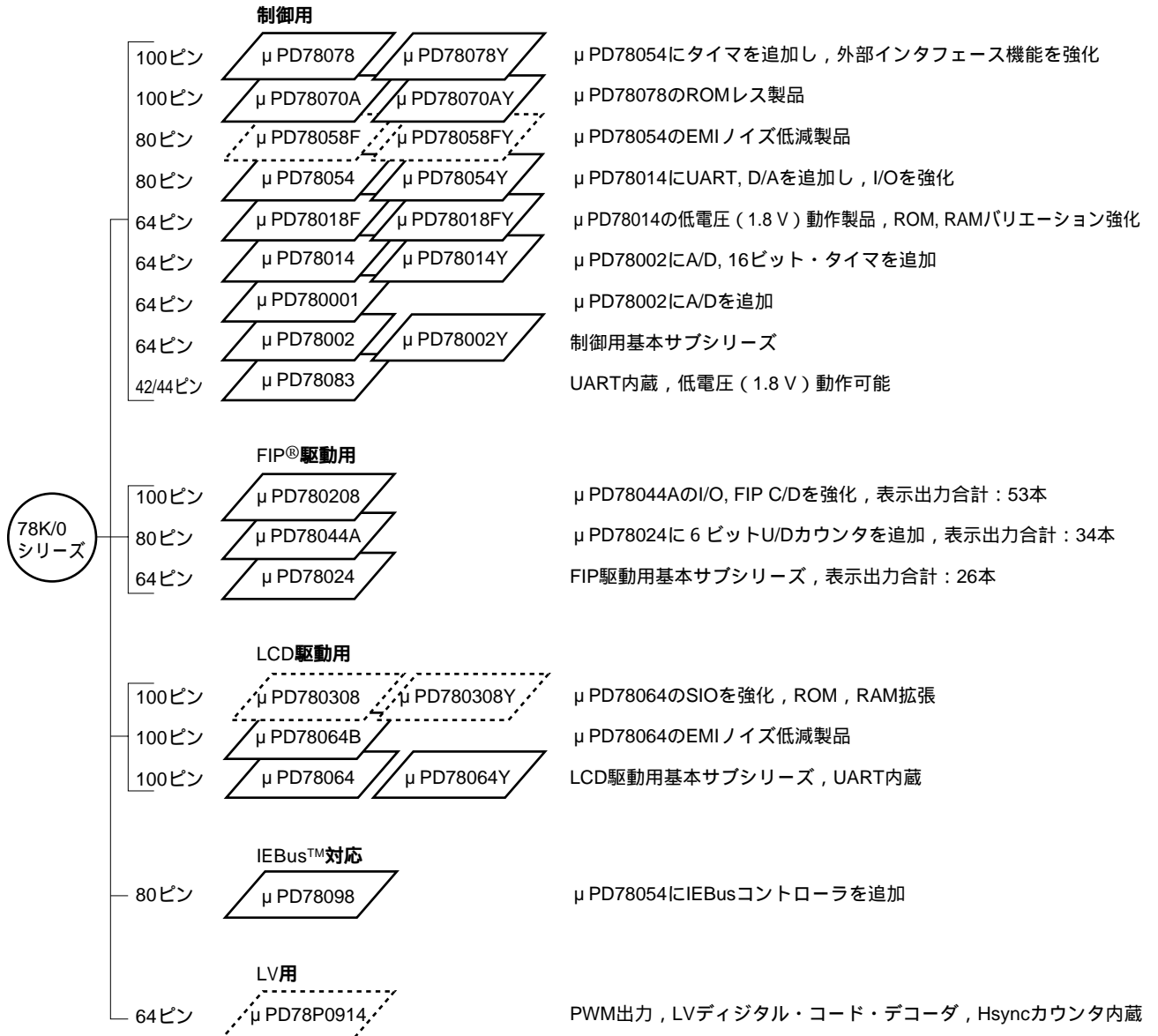
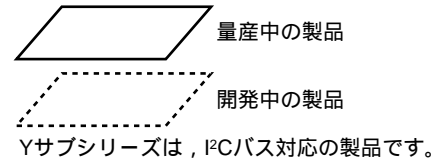
品質水準

オーダ名称	パッケージ	品質水準
μ PD78P083CU	42ピン・プラスチック・シュリンクDIP (600 mil)	標準 (一般電子機器用)
μ PD78P083GB-3B4	44ピン・プラスチックQFP (10 mm)	"
μ PD78P083GB-3BS-MTX	"	"
μ PD78P083DU	42ピン・セラミック・シュリンクDIP (窓付き ⅸ 600 mil)	適用外 (機能評価用)

品質水準とその応用分野の詳細については当社発行の資料「NEC 半導体デバイスの品質水準」(IEI-620)をご覧ください。

78K/0シリーズの展開

78K/0シリーズの製品展開を次に示します。枠内はサブシリーズ名称です。



各サブシリーズ間の主な機能の違いを次に示します。

機能 サブシリーズ名		ROM容量	タイマ				8-bit	8-bit	シリアル・ インタフェース	I/O	V _{DD} MIN.値	外部 拡張
			8-bit	16-bit	時計	WDT	A/D	D/A				
制御用	μ PD78078	32 K-60 K	4ch	1ch	1ch	1ch	8ch	2ch	3ch (UART : 1ch)	88本	1.8 V	
	μ PD78070A	-								2ch	-	
	μ PD78058F	48 K-60 K	69本	2.0 V								
	μ PD78054	16 K-60 K	8 K-60 K	-	-	-	-	2ch	53本	1.8 V		
	μ PD78018F	8 K-60 K							2.7 V			
	μ PD78014	8 K-32 K	-	-	-	-	-	1ch	39本	-		
	μ PD780001	8 K							53本			
	μ PD78002	8 K-16 K							1ch			
	μ PD78083						8ch		1ch (UART : 1ch)	33本	1.8 V	
FIP 駆動用	μ PD780208	32 K-60 K	2ch	1ch	1ch	1ch	8ch	-	2ch	74本	2.7 V	-
	μ PD78044A	16 K-40 K								68本		
	μ PD78024	24 K-32 K								54本		
LCD 駆動用	μ PD780308	48 K-60 K	2ch	1ch	1ch	1ch	8ch	-	3ch (UART : 1ch)	57本	1.8 V	-
	μ PD78064B	32 K							2ch (UART : 1ch)		2.0 V	
	μ PD78064	16 K-32 K										
IEBus 対応	μ PD78098	32 K-60 K	2ch	1ch	1ch	1ch	8ch	2ch	3ch (UART : 1ch)	69本	2.7 V	
LV用	μ PD78P0914	32 K	6ch	-	-	1ch	8ch	-	2ch	54本	4.5 V	

機能概要

項目	機能
内部メモリ	<ul style="list-style-type: none"> ・ PROM : 24 Kバイト^注 ・ RAM 内部高速RAM : 512バイト^注
メモリ空間	64 Kバイト
汎用レジスタ	8 ビット×32レジスタ (8 ビット× 8 レジスタ× 4 バンク)
インストラクション・サイクル	命令実行時間の可変機能内蔵 0.4 μs/0.8 μs/1.6 μs/3.2 μs/6.4 μs/12.8 μs (メイン・システム・クロック : 5.0 MHz動作時)
命令セット	<ul style="list-style-type: none"> ・ 16ビット演算 ・ 乗除算 (8 ビット× 8 ビット , 16ビット÷ 8 ビット) ・ ビット操作 (セット , リセット , テスト , ブール演算) ・ BCD補正 など
I/Oポート	合計 : 33本 <ul style="list-style-type: none"> ・ CMOS入力 : 1 本 ・ CMOS入出力 : 32本
A/Dコンバータ	8 ビット分解能× 8 チャンネル
シリアル・インタフェース	3 線式シリアルI/O / UARTモード選択可能 : 1 チャンネル
タイマ	<ul style="list-style-type: none"> ・ 8 ビット・タイマ/イベント・カウンタ : 2 チャンネル ・ ウォッチドッグ・タイマ : 1 チャンネル
タイマ出力	2 本 (8 ビットPWM出力可能)
クロック出力	19.5 kHz, 39.1 kHz, 78.1 kHz, 156 kHz, 313 kHz, 625 kHz, 1.25 MHz, 2.5 MHz, 5.0 MHz (メイン・システム・クロック : 5.0 MHz動作時)
ブザー出力	1.2 kHz, 2.4 kHz, 4.9 kHz, 9.8 kHz (メイン・システム・クロック : 5.0 MHz動作時)
ベクタ	マスカブル割り込み 内部 : 8 本 , 外部 : 3 本
割り込み	ノンマスカブル割り込み 内部 : 1 本
	ソフトウェア割り込み 内部 : 1 本
電源電圧	V _{DD} = 1.8 ~ 5.5 V
動作周囲温度	T _A = - 40 ~ + 85
パッケージ	<ul style="list-style-type: none"> ・ 42ピン・プラスチック・シュリンクDIP (600 mil) ・ 44ピン・プラスチックQFP (10 mm) ・ 42ピン・セラミック・シュリンクDIP (窓付き) (600 mil)

注 メモリ・サイズ切り替えレジスタ (IMS) により , 内部PROM , 内部高速RAM容量の変更可能。

端子接続図 (Top View)

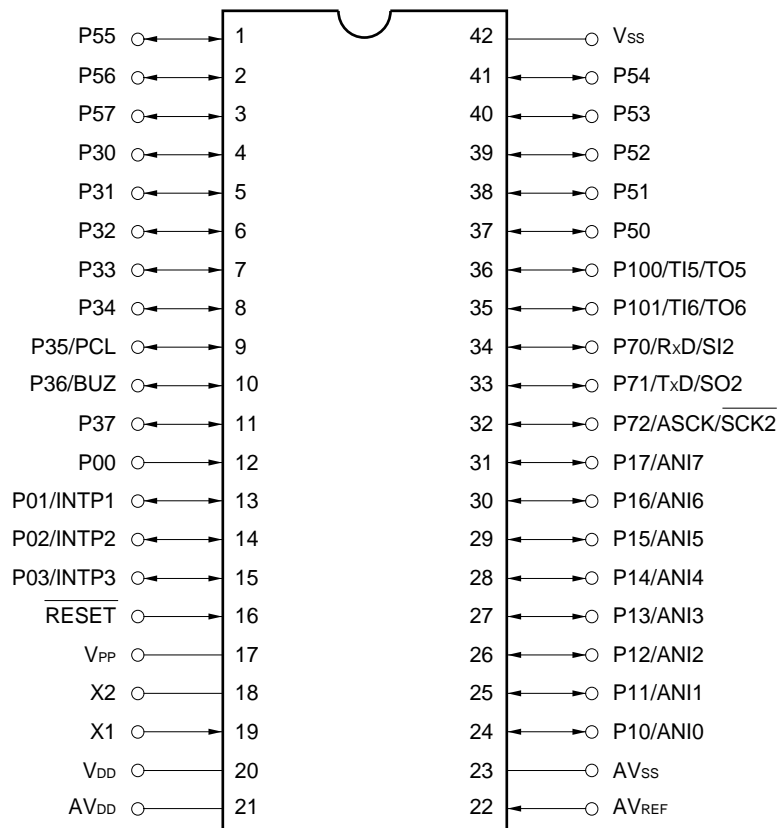
(1) 通常動作モード

・42ピン・プラスチック・シュリンクDIP (600 mil)

μ PD78P083CU

・42ピン・セラミック・シュリンクDIP (窓付き) (600 mil)

μ PD78P083DU



注意 1 . V_{PP}端子はV_{SS}に直接接続してください。

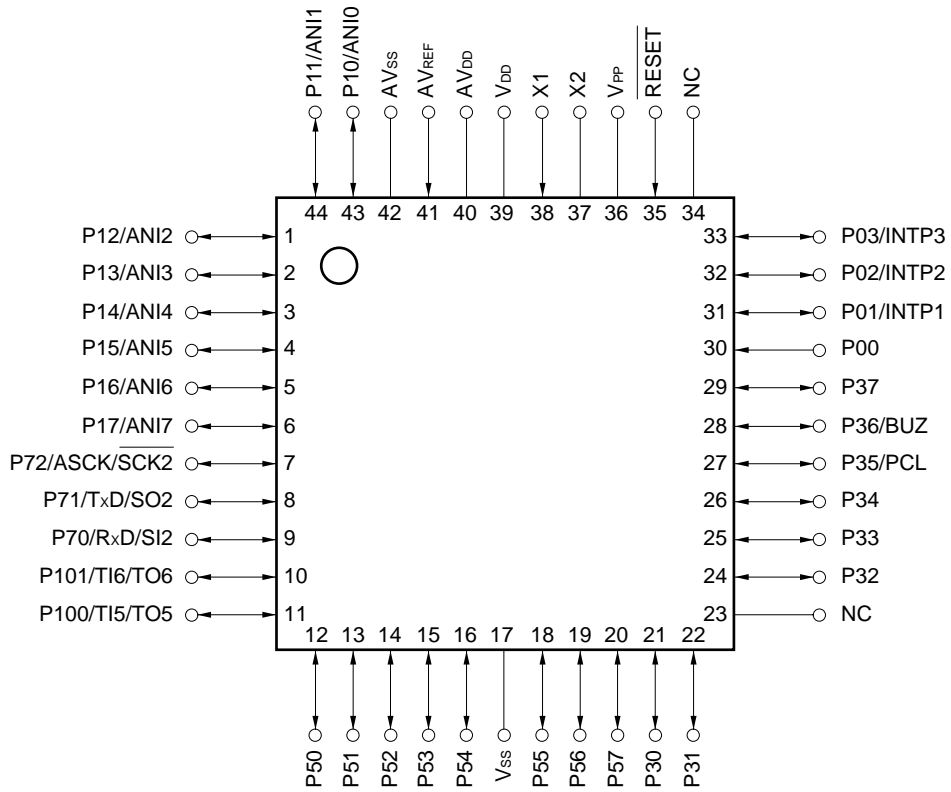
2 . AV_{DD}端子はV_{DD}に接続してください。

3 . AV_{SS}端子はV_{SS}に接続してください。

・44ピン・プラスチックQFP (10 mm)

μ PD78P083GB-3B4

μ PD78P083GB-3BS-MTX



注意 1 . V_{PP}端子はV_{SS}に直接接続してください。

2 . AV_{DD}端子はV_{DD}に接続してください。

3 . AV_{SS}端子はV_{SS}に接続してください。

4 . NC端子はノイズ対策のためV_{SS}に接続してください(ただし、オープンも可能)。

P00-P03	: Port0	PCL	: Programmable Clock
P10-P17	: Port1	BUZ	: Buzzer Clock
P30-P37	: Port3	X1, X2	: Crystal (Main System Clock)
P50-P57	: Port5	$\overline{\text{RESET}}$: Reset
P70-P72	: Port7	ANI0-ANI7	: Analog Input
P100, P101	: Port10	AV _{DD}	: Analog Power Supply
INTP1-INTP3	: Interrupt from Peripherals	AV _{SS}	: Analog Ground
TI5, TI6	: Timer Input	AV _{REF}	: Analog Reference Voltage
TO5, TO6	: Timer Output	V _{DD}	: Power Supply
SI2	: Serial Input	V _{PP}	: Programming Power Supply
SO2	: Serial Output	V _{SS}	: Ground
$\overline{\text{SCK2}}$: Serial Clock	NC	: Non-connection
RxD	: Receive Data		
TxD	: Transmit Data		
ASCK	: Asynchronous Serial Clock		

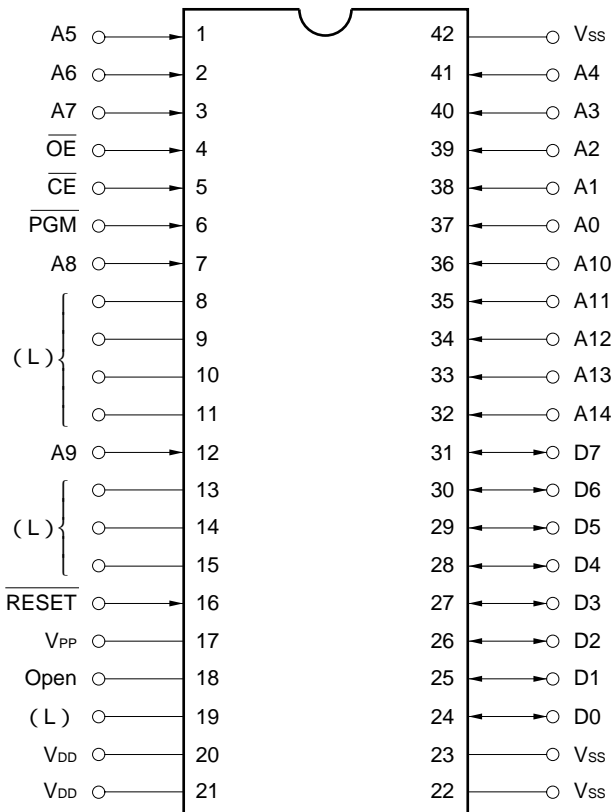
(2) PROMプログラミング・モード

- ・42ピン・プラスチック・シュリンクDIP (600 mil)

μ PD78P083CU

- ・42ピン・セラミック・シュリンクDIP (窓付き) (600 mil)

μ PD78P083DU

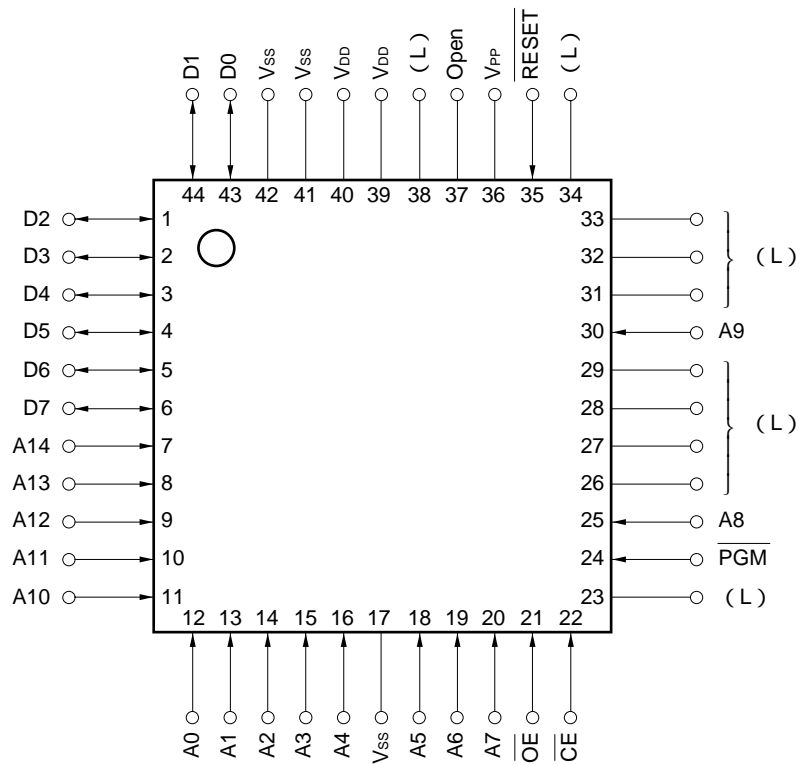


- 注意 1 .(L) : 個別にプルダウン抵抗を介してV_{SS}に接続してください。
- 2 . V_{SS} : グランドに接続してください。
- 3 . RESET : ロウ・レベルにしてください。
- 4 . Open : 何も接続しないでください。

・44ピン・プラスチックQFP (10 mm)

μ PD78P083GB-3B4

μ PD78P083GB-3BS-MTX



注意 1 .(L) : 個別にプルダウン抵抗を介してV_{SS}に接続してください。

2 . V_{SS} : グランドに接続してください。

3 . $\overline{\text{RESET}}$: ロウ・レベルにしてください。

4 . Open : 何も接続しないでください。

A0-A14 : Address Bus

D0-D7 : Data Bus

$\overline{\text{CE}}$: Chip Enable

$\overline{\text{OE}}$: Output Enable

$\overline{\text{PGM}}$: Program

$\overline{\text{RESET}}$: Reset

V_{DD} : Power Supply

V_{PP} : Programming Power Supply

V_{SS} : Ground

目 次

1 . μPD78P083とマスクROM製品の違い ...	13
2 . 端子機能一覧 ...	14
2.1 通常動作モード時の端子 ...	14
2.2 PROMプログラミング・モード時の端子 ...	16
2.3 端子の入出力回路と未使用端子の処理 ...	16
3 . メモリ・サイズ切り替えレジスタ (IMS) ...	18
4 . PROMプログラミング ...	19
4.1 動作モード ...	19
4.2 PROM書き込みの手順 ...	21
4.3 PROM読み出しの手順 ...	25
5 . 消去方法 (μPD78P083DUのみ) ...	26
6 . 消去用窓のシールについて (μPD78P083DUのみ) ...	26
7 . ワン・タイムPROM製品のスクリーニングについて ...	26
8 . 電気的特性 ...	27
9 . 外形図 ...	45
10 . 半田付け推奨条件 ...	49
付録A . 開発ツール ...	50
付録B . 関連資料 ...	52

1. μPD78P083とマスクROM製品の違い

μPD78P083は、一度だけ書き込み可能なワン・タイムPROMまたはプログラムの書き込み、消去、再書き込みが可能なEPROMを内蔵した製品です。

メモリ・サイズ切り替えレジスタ（IMS）の設定により、PROM仕様以外の機能をマスクROM製品（μPD78081、78082）と同一にすることができます。

表1-1にμPD78P083とマスクROM製品の違いを示します。

表1-1 μPD78P083とマスクROM製品の違い

項 目	μPD78P083	マスクROM製品
ROM構造	ワン・タイムPROM/EPROM	マスクROM
ROM容量	24 Kバイト	μPD78081：8 Kバイト μPD78082：16 Kバイト
内部高速RAM容量	512 バイト	μPD78081：256バイト μPD78082：384バイト
メモリ・サイズ切り替えレジスタによる 内部ROM，内部高速RAM容量の変更	変更可能 ^注	変更不可
IC端子	なし	あり
V _{PP} 端子	あり	なし
電気的特性	個別の製品のデータ・シートを参照してください。	

注 RESET入力により、内部PROMは24 Kバイト、内部高速RAMは512 バイトとなります。

2. 端子機能一覧

2.1 通常動作モード時の端子

(1) ポート端子

端子名称	入出力	機能		リセット時	兼用端子
P00	入力	ポート0。	入力専用。	入力	-
P01	入出力	4ビット入出力ポート。	1ビット単位で入力/出力の指定可能。 入力ポートとして使用する場合、ソフトウェアにより、内蔵プルアップ抵抗を使用可能。	入力	INTP1
P02					INTP2
P03					INTP3
P10-P17	入出力	ポート1。 8ビット入出力ポート。 1ビット単位で入力/出力の指定可能。 入力ポートとして使用する場合、ソフトウェアにより、内蔵プルアップ抵抗を使用可能。 ^注		入力	ANI0-ANI7
P30-P34	入出力	ポート3。 8ビット入出力ポート。 1ビット単位で入力/出力の指定可能。 入力ポートとして使用する場合、ソフトウェアにより、内蔵プルアップ抵抗を使用可能。		入力	-
P35					PCL
P36					BUZ
P37					-
P50-P57	入出力	ポート5。 8ビット入出力ポート。 LEDを最大7本まで直接駆動可能。 1ビット単位で入力/出力の指定可能。 入力ポートとして使用する場合、ソフトウェアにより、内蔵プルアップ抵抗を使用可能。		入力	-
P70	入出力	ポート7。 3ビット入出力ポート。 1ビット単位で入力/出力の指定可能。 入力ポートとして使用する場合、ソフトウェアにより、内蔵プルアップ抵抗を使用可能。		入力	SI2/RxD
P71					SO2/TxD
P72					SCK2/ASCK
P100	入出力	ポート10。 2ビット入出力ポート。 1ビット単位で入力/出力の指定可能。 入力ポートとして使用する場合、ソフトウェアにより、内蔵プルアップ抵抗を使用可能。		入力	TI5/TO5
P101					TI6/TO6

注 P10/ANI0-P17/ANI7端子をA/Dコンバータのアナログ入力として使用するとき、ポート1を入力モードにしてください。なお、内蔵プルアップ抵抗は自動的に使用されなくなります。

(2) ポート以外の端子

端子名称	入出力	機能	リセット時	兼用端子
INTP1	入力	有効エッジ（立ち上がりエッジ，立ち下がりエッジ，立ち上がりおよび立ち下がりの両エッジ）指定可能な外部割り込み入力。	入力	P01
INTP2				P02
INTP3				P03
SI2	入力	シリアル・インタフェースのシリアル・データ入力。	入力	P70/RxD
SO2	出力	シリアル・インタフェースのシリアル・データ出力。	入力	P71/TxD
SCK2	入出力	シリアル・インタフェースのシリアル・クロック入力/出力。	入力	P72/ASCK
RxD	入力	アシンクロナス・シリアル・インタフェース用シリアル・データ入力。	入力	P70/SI2
TxD	出力	アシンクロナス・シリアル・インタフェース用シリアル・データ出力。	入力	P71/SO2
ASCK	入力	アシンクロナス・シリアル・インタフェース用シリアル・クロック入力。	入力	P72/SCK2
TI5	入力	8ビット・タイマ（TM5）への外部カウント・クロック入力。	入力	P100/TO5
TI6		8ビット・タイマ（TM6）への外部カウント・クロック入力。		P101/TO6
TO5	出力	8ビット・タイマ出力。	入力	P100/TO5
TO6				P101/TO6
PCL	出力	クロック出力（メイン・システム・クロックのトリミング用）。	入力	P35
BUZ	出力	ブザー出力。	入力	P36
ANI0-ANI7	入力	A/Dコンバータのアナログ入力。	入力	P10-P17
AVREF	入力	A/Dコンバータの基準電圧入力。	-	-
AVDD	-	A/Dコンバータのアナログ電源。V _{DD} に接続。	-	-
AVSS	-	A/Dコンバータのグランド電位。V _{SS} に接続。	-	-
RESET	入力	システム・リセット入力。	-	-
X1	入力	メイン・システム・クロック発振用クリスタル接続。	-	-
X2	-		-	-
V _{DD}	-	正電源。	-	-
V _{PP}	-	プログラム書き込み/ベリファイ時の高電圧印加。通常動作モード時はV _{SS} に直接接続。	-	-
V _{SS}	-	グランド電位。	-	-
NC	-	内部接続していません。V _{SS} に接続（オープンも可能）。	-	-

2.2 PROMプログラミング・モード時の端子

端子名称	入出力	機能
RESET	入力	PROMプログラミング・モード設定。 V _{PP} 端子に+5Vまたは+12.5V, RESET端子にロウ・レベルを印加すると, PROMプログラミング・モードになります。
V _{PP}	入力	PROMプログラミング・モード設定およびプログラム書き込み/ペリファイ時の高電圧印加。
A0-A14	入力	アドレス・バス。
D0-D7	入出力	データ・バス。
CE	入力	PROMイネーブル入力/プログラム・パルス入力。
OE	入力	PROMへのリード・ストロブ入力。
PGM	入力	PROMプログラミング・モード時のプログラム/プログラム・インヒビット入力。
V _{DD}	-	正電源。
V _{SS}	-	グランド電位。

2.3 端子の入出力回路と未使用端子の処理

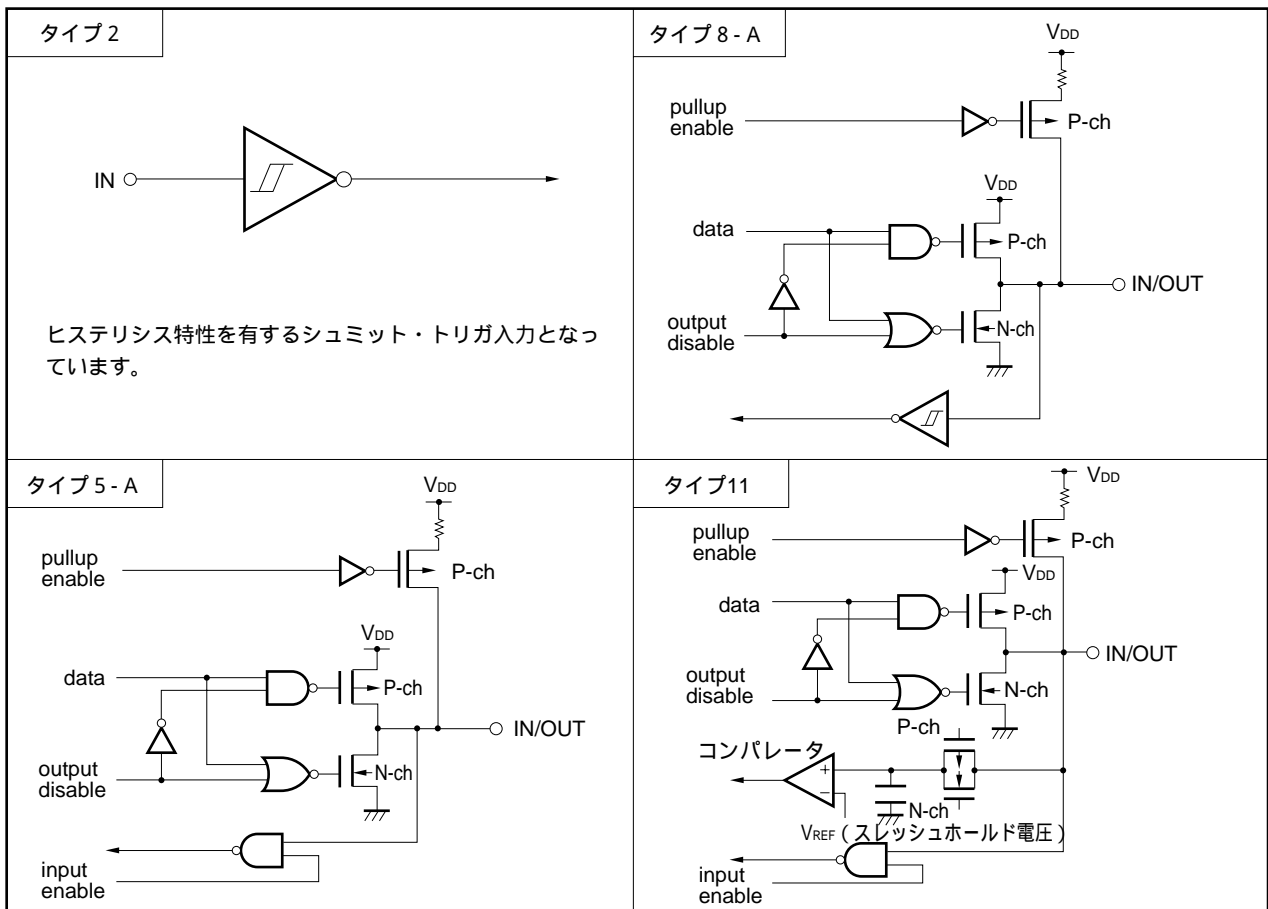
各端子の入出力回路タイプと, 未使用端子の処理を表2-1に示します。

また, 各タイプの入出力回路の構成は, 図2-1を参照してください。

表2-1 各端子の入出力回路タイプ

端子名	入出力回路タイプ	入出力	未使用時の推奨接続方法
P00	2	入力	V _{SS} に接続
P01/INTP1	8-A	入出力	個別に抵抗を介してV _{SS} に接続
P02/INTP2			
P03/INTP3			
P10/ANI0-P17/ANI7	11	入出力	個別に抵抗を介してV _{DD} またはV _{SS} に接続
P30-P32	5-A		
P33, P34	8-A		
P35/PCL	5-A		
P36/BUZ			
P37			
P50-P57	5-A		
P70/SI2/RxD	8-A		
P71/SO2/TxD	5-A		
P72/SCK2/ASCK	8-A		
P100/TI5/TO5	8-A		
P101/TI6/TO6			
RESET	2		
AV _{REF}	-	-	V _{SS} に接続
AV _{DD}			V _{DD} に接続
AV _{SS}			V _{SS} に接続
V _{PP}			V _{SS} に直接接続
NC			V _{SS} に接続(オープンも可能)

図 2 - 1 端子の入出力回路一覧



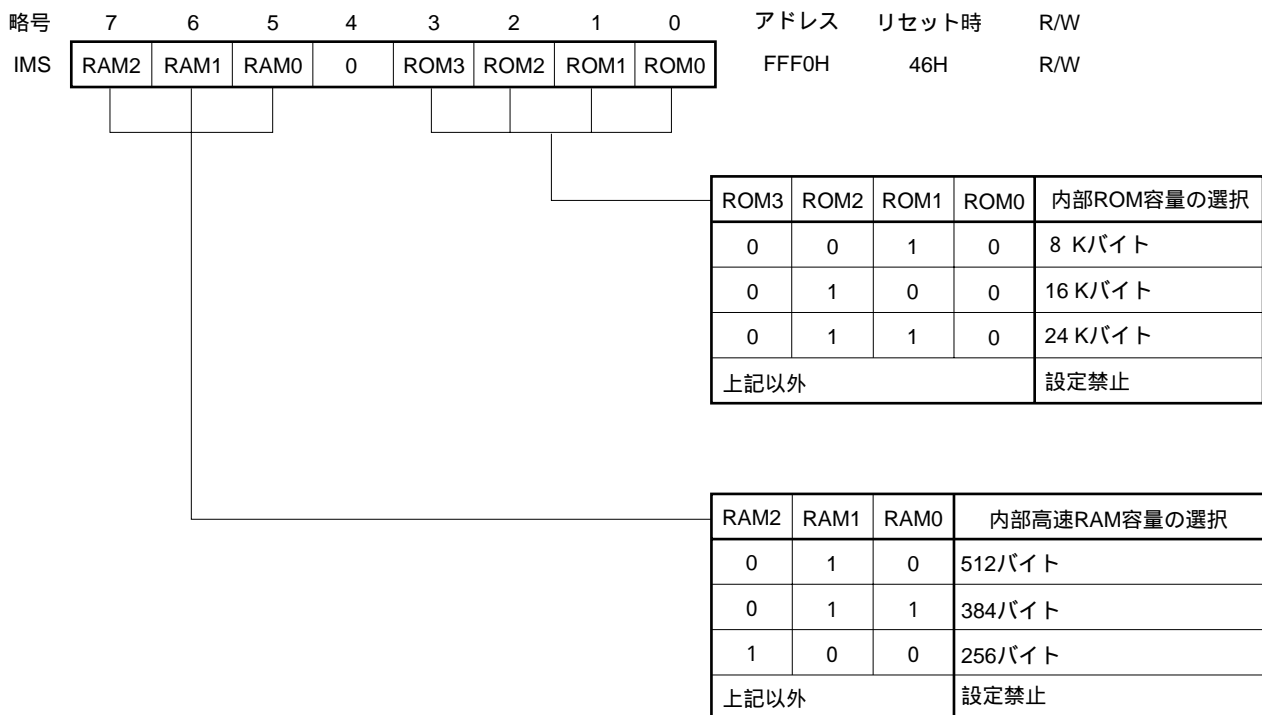
3. メモリ・サイズ切り替えレジスタ (IMS)

ソフトウェアにより内部メモリの一部を使用しないようにするためのレジスタです。メモリ・サイズ切り替えレジスタ (IMS) を設定することにより、内部メモリ (ROM, RAM) の異なるマスクROM製品のメモリ・マッピングと同一のメモリ・マッピングにすることができます。

IMSは、8ビット・メモリ操作命令で設定します。

RESET入力により、46Hになります。

図3 - 1 メモリ・サイズ切り替えレジスタのフォーマット



マスクROM製品と同一のメモリ・マップにするIMSの設定値を表3 - 1 に示します。

表3 - 1 メモリ・サイズ切り替えレジスタの設定値

対象のマスクROM製品	IMSの設定値
μPD78081	82H
μPD78082	64H

4 . PROMプログラミング

μPD78P083は、プログラム・メモリとして24 Kバイト構成のPROMを内蔵しています。プログラミングをするときは、V_{PP}端子、 $\overline{\text{RESET}}$ 端子でPROMプログラミング・モードに設定します。その他、使用しない端子の処理は、端子接続図 (Top View) (2) PROMプログラミング・モードを参照してください。

注意 プログラム書き込みは、0000H-5FFFH番地の範囲で行ってください (最終アドレス5FFFH番地を指定してください)。書き込みアドレスを指定できないIPROMプログラマでは書き込みできません。

4.1 動作モード

V_{PP}端子に+5 Vまたは+12.5 V、 $\overline{\text{RESET}}$ 端子にロウ・レベルを印加すると、PROMプログラミング・モードになります。このモードは $\overline{\text{CE}}$ 端子、 $\overline{\text{OE}}$ 端子、 $\overline{\text{PGM}}$ 端子の設定により、表4 - 1のような動作モードになります。

また、読み出しモードに設定することにより、PROMの内容を読み出すことができます。

表4 - 1 PROMプログラミングの動作モード

端子	RESET	V _{PP}	V _{DD}	$\overline{\text{CE}}$	$\overline{\text{OE}}$	PGM	D0-D7
動作モード							
ページ・データ・ラッチ	L	+12.5 V	+6.5 V	H	L	H	データ入力
ページ書き込み				H	H	L	ハイ・インピーダンス
バイト書き込み				L	H	L	データ入力
プログラム・ベリファイ				L	L	H	データ出力
プログラム・インヒビット				×	H	H	ハイ・インピーダンス
				×	L	L	
読み出し	+5 V	+5 V	L	L	H	データ出力	
出力ディスエーブル			L	H	×	ハイ・インピーダンス	
スタンバイ			H	×	×	ハイ・インピーダンス	

× : LまたはH

(1) 読み出しモード

$\overline{CE} = L$, $\overline{OE} = L$ に設定することにより、読み出しモードになります。

(2) 出力ディスエーブル・モード

$\overline{OE} = H$ にすることにより、データ出力がハイ・インピーダンスになり出力ディスエーブル・モードになります。

したがって、データ・バスに複数の μ PD78P083を接続した場合、 \overline{OE} 端子を制御することで任意の1個のデバイスよりデータを読み出すことができます。

(3) スタンバイ・モード

$\overline{CE} = H$ にすることによりスタンバイ・モードになります。

このモードでは、 \overline{OE} の状態に関係なくデータ出力がハイ・インピーダンスになります。

(4) ページ・データ・ラッチ・モード

ページ書き込みモードの初期に $\overline{CE} = H$, $\overline{PGM} = H$, $\overline{OE} = L$ にすることにより、ページ・データ・ラッチ・モードになります。

このモードでは、1ページ4バイトのデータが内部のアドレス/データ・ラッチ回路にラッチされます。

(5) ページ書き込みモード

ページ・データ・ラッチ・モードにより1ページ4バイトのアドレスとデータをラッチ後、 $\overline{CE} = H$, $\overline{OE} = H$ の状態では \overline{PGM} 端子に0.1 msのプログラム・パルス(アクティブ・ロウ)を印加することによりページ書き込みが実行されます。その後、 $\overline{CE} = L$, $\overline{OE} = L$ にすることにより、プログラム・ベリファイを行えます。

1回のプログラム・パルスでプログラムされない場合にはX回(X = 10)の書き込みとベリファイを繰り返し実行します。

(6) バイト書き込みモード

$\overline{CE} = L$, $\overline{OE} = H$ の状態では \overline{PGM} 端子に0.1 msのプログラム・パルス(アクティブ・ロウ)を印加することによりバイト書き込みが実行されます。その後、 $\overline{OE} = L$ にすることにより、プログラム・ベリファイが行えます。

1回のプログラム・パルスでプログラムされない場合にはX回(X = 10)の書き込みとベリファイを繰り返し実行します。

(7) プログラム・ベリファイ・モード

$\overline{CE} = L$, $\overline{PGM} = H$, $\overline{OE} = L$ にすることにより、プログラム・ベリファイ・モードになります。

書き込みを行ったのち、正しく書き込まれたかどうかこのモードで確認してください。

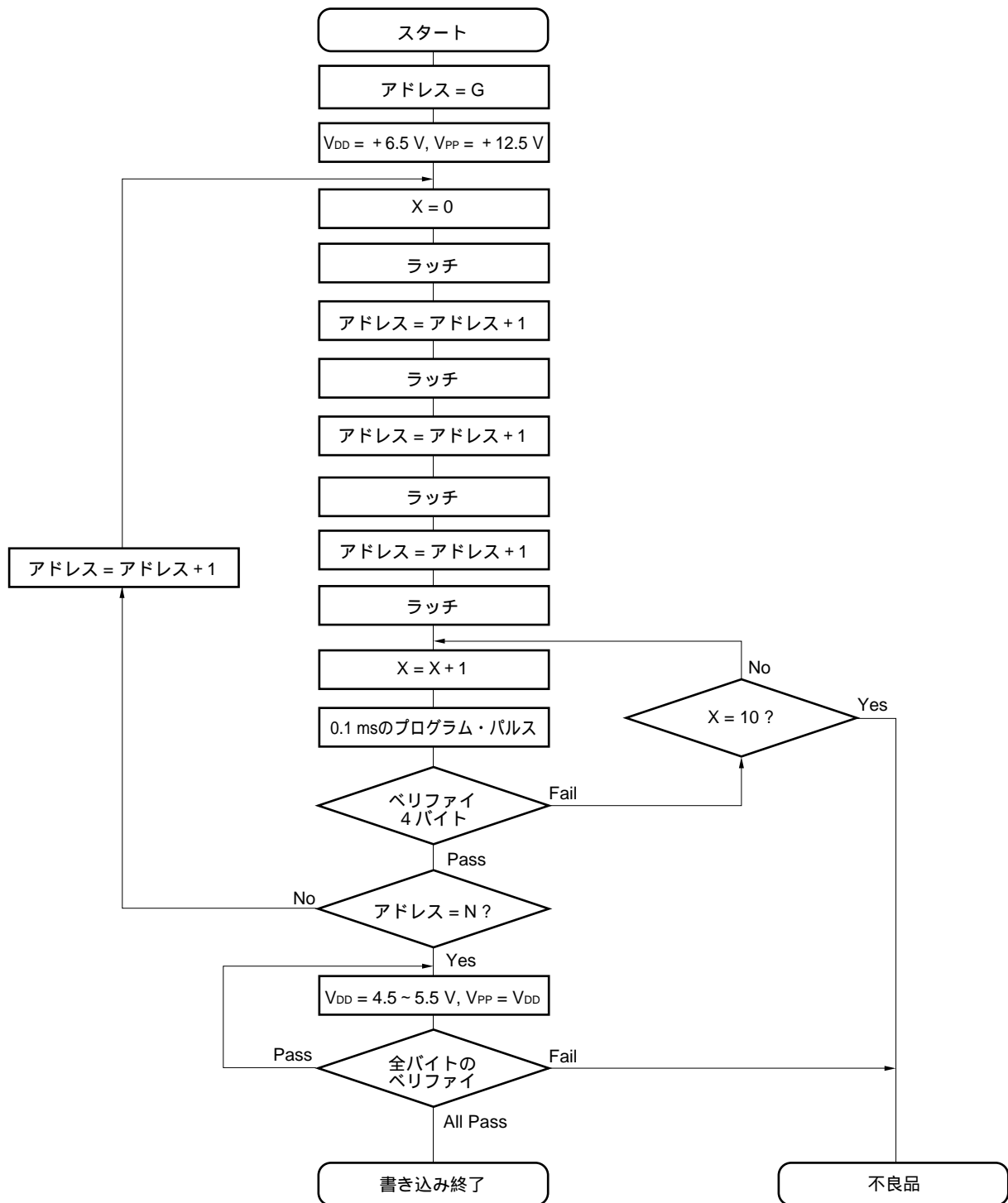
(8) プログラム・インヒビット・モード

プログラム・インヒビット・モードは、複数の μ PD78P083の \overline{OE} 端子、 V_{PP} 端子、D0-D7端子がパラレルに接続されている状態でその中の1個のデバイスに書き込みを行う場合に使用します。

書き込みを行う場合に、上記ページ書き込みモードあるいはバイト書き込みモードを使用します。このとき、 \overline{PGM} 端子をハイ・レベルにしたデバイスには書き込みが行われません。

4.2 PROM書き込みの手順

図4 - 1 ページ・プログラム・モード・フロー・チャート



G = 開始アドレス

N = プログラムの最終アドレス

図4 - 2 ページ・プログラム・モード・タイミング

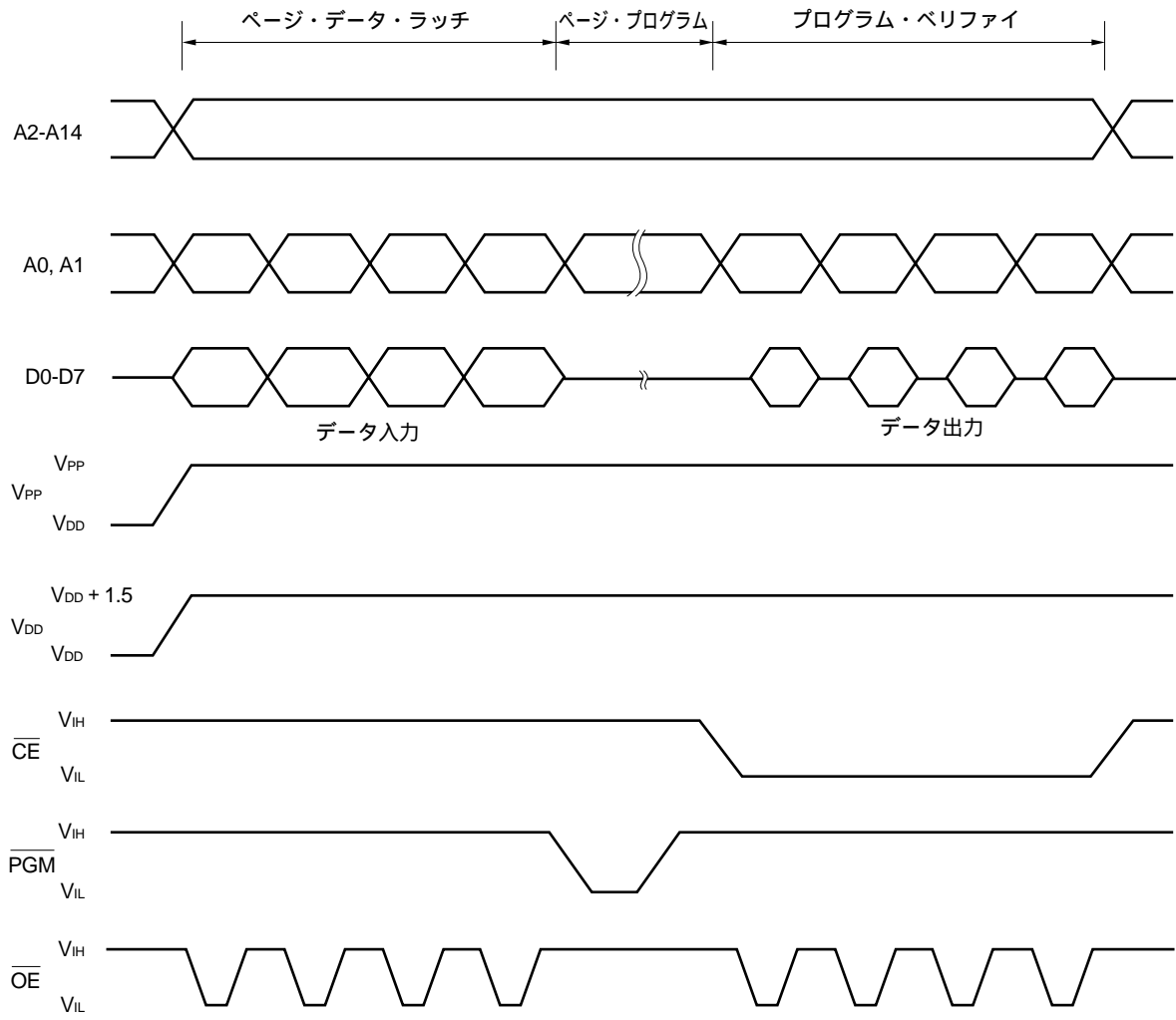
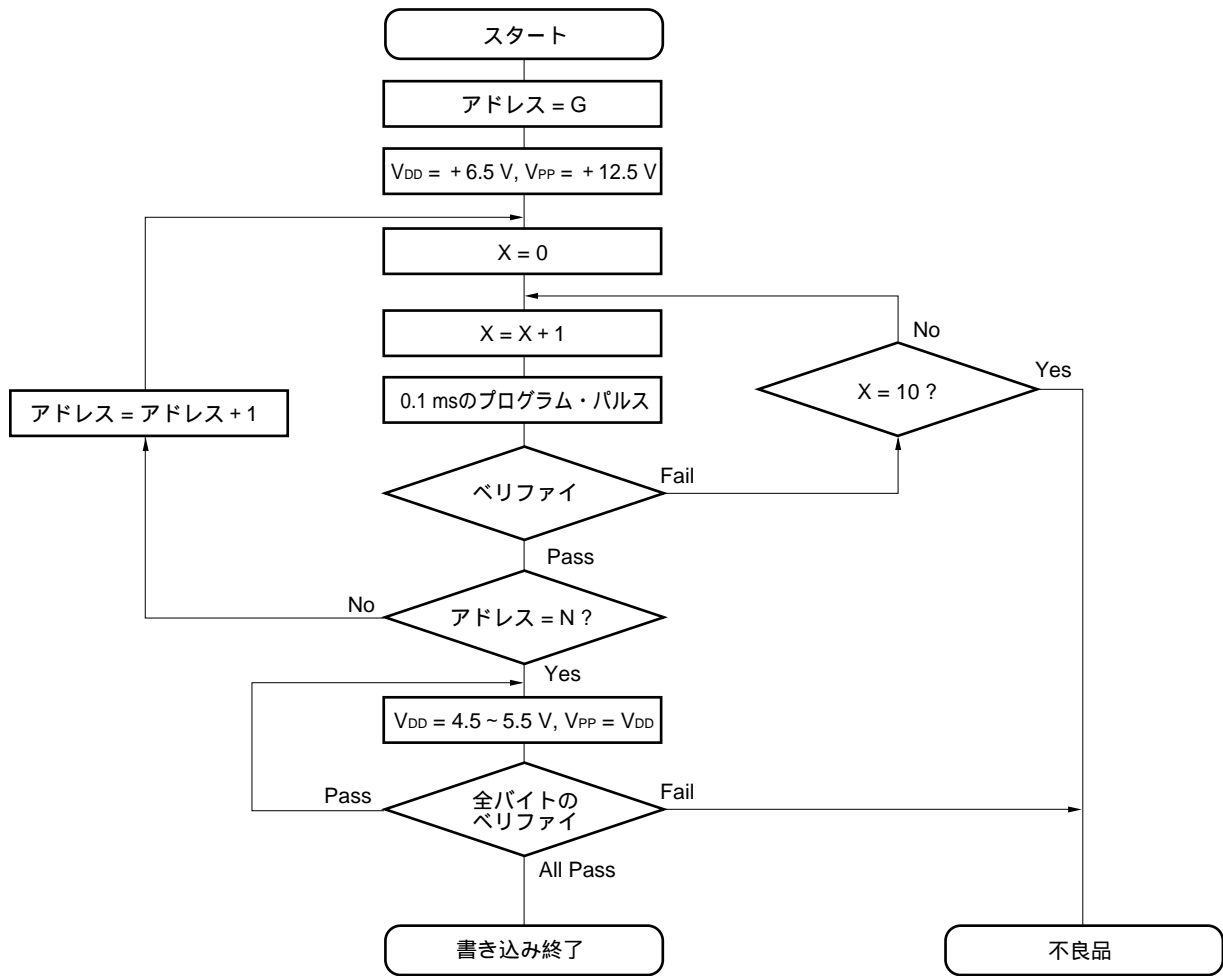


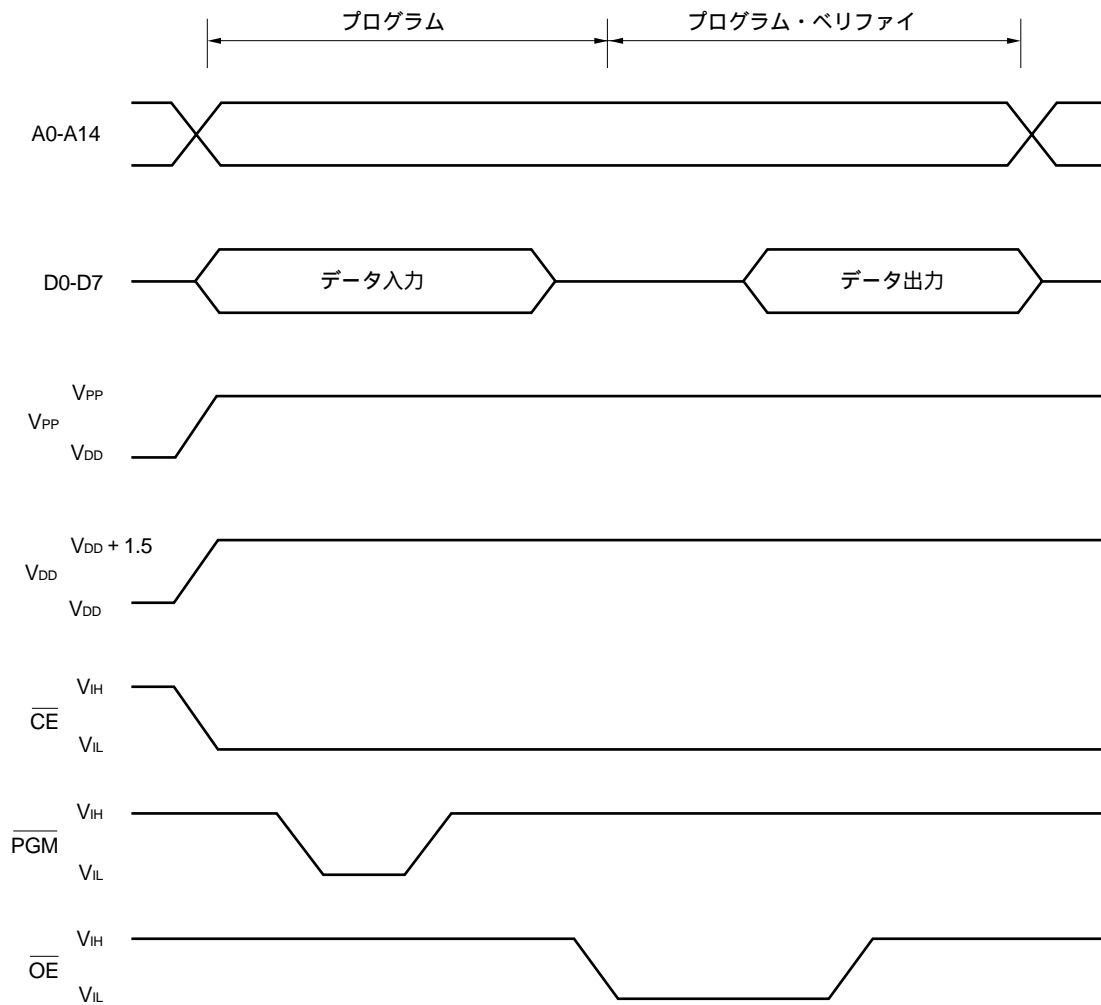
図4 - 3 バイト・プログラム・モード・フロー・チャート



G = 開始アドレス

N = プログラムの最終アドレス

図4 - 4 バイト・プログラム・モード・タイミング



注意 1 . V_{DD}はV_{PP}より前に印加し、V_{PP}のあとから切断するようにしてください。

2 . V_{PP}はオーバシュートを含めて + 13.5 V以上にならないようにしてください。

3 . V_{PP}に + 12.5 Vが印加されている間に抜き差しした場合、信頼性上、悪影響を受ける可能性があります。

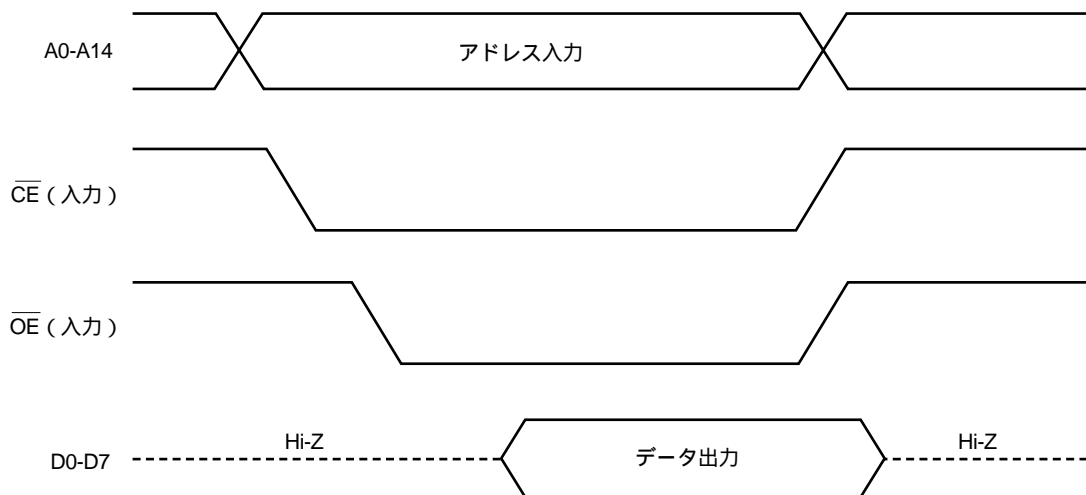
4.3 PROM読み出しの手順

次に示す手順によって、PROMの内容を外部データ・バス（D0-D7）に読み出すことができます。

- (1) $\overline{\text{RESET}}$ 端子をロウ・レベルに固定， V_{PP} 端子に +5 Vを供給，その他，使用しない端子は端子接続図（Top View）（ 2 ）PROMプログラミング・モードに示すように処理する。
- (2) V_{DD} ， V_{PP} 端子に +5 Vを供給。
- (3) 読み出そうとするデータのアドレスをA0-A16端子に入力。
- (4) リード・モード。
- (5) データをD0-D7端子に出力。

上述の（ 2 ）-（ 5 ）のタイミングを図4 - 5 に示します。

図4 - 5 PROMの読み出しタイミング



5．消去方法（μPD78P083DUのみ）

μPD78P083DUは、プログラム・メモリに書き込まれたデータの内容を消去（FFH）して、再書き込みをすることができます。

データの内容を消去する場合は、約400 nmより短い波長の光を消去用窓部に照射して行います。通常は、254 nmの波長の紫外線を照射します。データの内容を完全に消去するために必要な照射量は、次のとおりです。

- ・紫外線強度 × 消去時間：30 W・s/cm²以上
- ・消去時間：40分以上（12,000 μW/cm²の紫外線ランプ使用の場合。ただし、紫外線ランプの性能劣化、消去用窓部の汚れなどにより長くかかる場合があります。）

なお、消去の場合は、紫外線ランプを消去用窓部から2.5 cm以内の位置に設置してください。また、紫外線ランプにフィルタが付いている場合は、そのフィルタを取り外してから照射を行ってください。

6．消去用窓のシールについて（μPD78P083DUのみ）

EPROM内容の消去用ランプ以外の光による誤消去防止、およびEPROM以外の内部回路が光によって誤動作するのを防止するため、EPROM内容消去時以外は保護用シールを消去用窓に張っておいてください。

7．ワン・タイムPROM製品のスクリーニングについて

ワン・タイムPROM製品（μPD78P083CU，78P083GB-3B4，78P083GB-3BS-MTX）は、その構造上、当社にて完全な試験をして出荷することはできません。必要なデータを書き込んだあと、下記の条件で高温保管後、PROMのベリファイを行うスクリーニングを実施することを推奨します。

保管温度	保管時間
125	24時間

なお、NECでは、QTOPマイコンの名称でワン・タイムPROMの書き込みから捺印、スクリーニング、ベリファイを有料で行うサービスを実施しております。詳細につきましては、販売員にご相談ください。

8 . 電気的特性

絶対最大定格 (TA = 25)

項目	略号	条件		定格	単位
電源電圧	VDD			- 0.3 ~ + 7.0	V
	VPP			- 0.3 ~ + 13.5	V
	AVDD			- 0.3 ~ VDD + 0.3	V
	AVREF			- 0.3 ~ VDD + 0.3	V
	AVSS			- 0.3 ~ + 0.3	V
入力電圧	VI1			- 0.3 ~ VDD + 0.3	V
	VI2	A9	PROMプログラミング・モード	- 0.3 ~ + 13.5	V
出力電圧	Vo			- 0.3 ~ VDD + 0.3	V
アナログ入力電圧	VAN	P10-P17	アナログ入力端子	AVSS - 0.3 ~ AVREF + 0.3	V
ハイ・レベル出力電流	IOH	1 端子		- 10	mA
		P10-P17, P50-P54, P70-P72, P100, P101		- 15	mA
		合計			
		P01-P03, P30-P37, P55-P57合計		- 15	mA
ロウ・レベル出力電流	IOL ^注	1 端子	ピーク値	30	mA
			実効値	15	mA
		P50-P54合計	ピーク値	100	mA
			実効値	70	mA
		P55-P57合計	ピーク値	100	mA
			実効値	70	mA
		P10-P17, P70-P72, P100, P101	ピーク値	50	mA
			実効値	20	mA
		合計	ピーク値	50	mA
			実効値	20	mA
		P01-P03, P30-P37合計	ピーク値	50	mA
			実効値	20	mA
動作周囲温度	TA			- 40 ~ + 85	
保存温度	Tstg			- 65 ~ + 150	

注 実効値は, [実効値] = [ピーク値] × √デューティ で計算してください。

注意 各項目のうち 1 項目でも, また一瞬でも絶対最大定格を越えると, 製品の品質を損なう恐れがあります。つまり絶対最大定格とは, 製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で, 製品をご使用ください。

備考 特に指定のないかぎり, 兼用端子の特性はポート端子の特性と同じです。

容量 (TA = 25 , VDD = VSS = 0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
入力容量	CIN	f = 1 MHz, 被測定端子以外は0 V			15	pF
入出力容量	CIO	f = 1 MHz, 被測定端子以外は0 V			15	pF
		P01-P03, P10-P17, P30-P37, P50-P57, P70-P72, P100, P101				

備考 特に指定のないかぎり, 兼用端子の特性はポート端子の特性と同じです。

メイン・システム・クロック発振回路特性 (TA = - 40 ~ + 85 , VDD = 1.8 ~ 5.5 V)

発振子	推奨回路	項目	条件	MIN.	TYP.	MAX.	単位
セラミック 発振子		発振周波数 (fx) 注1	VDD = 発振電圧範囲	1.0		5.0	MHz
		発振安定時間注2	VDDが発振電圧範囲の MIN.に達したあと			4	ms
水晶振動子		発振周波数 (fx) 注1		1.0		5.0	MHz
		発振安定時間注2	VDD = 4.5 ~ 5.5 V			10	ms
						30	
外部クロック		X1入力周波数 (fx) 注1		1.0		5.0	MHz
		X1入力ハイ, ロウ・ レベル幅 (txH, txL)		85		500	ns

注1 . 発振回路の特性だけを示すものです。命令実行時間は, AC特性を参照してください。

2 . リセットまたはSTOPモード解除後, 発振が安定するために必要な時間です。

注意 メイン・システム・クロック発振回路を使用する場合は, 配線容量などの影響を避けるために, 図中の破線の部分を次のように配線してください。

- ・配線は極力短くする。
- ・他の信号線と交差させない。
- ・変化する大電流が流れる線に接近させない。
- ・発振回路のコンデンサの接地点は, 常にVSSと同電位になるようにする。
- ・大電流が流れるグランド・パターンに接地しない。
- ・発振回路から信号を取り出さない。

DC特性 (TA = -40 ~ +85 , VDD = 1.8 ~ 5.5 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位	
ハイ・レベル入力電圧	VIH1	P10-P17, P30-P32, P35-P37, P50-P57, P71	VDD = 2.7 ~ 5.5 V	0.7 VDD		VDD	V
				0.8 VDD		VDD	V
	VIH2	P00-P03, P33, P34, P70, P72, P100, P101, RESET	VDD = 2.7 ~ 5.5 V	0.8 VDD		VDD	V
				0.85 VDD		VDD	V
	VIH3	X1, X2	VDD = 2.7 ~ 5.5 V	VDD - 0.5		VDD	V
				VDD - 0.2		VDD	V
ロウ・レベル入力電圧	VIL1	P10-P17, P30-P32, P35-P37, P50-P57, P71	VDD = 2.7 ~ 5.5 V	0		0.3 VDD	V
				0		0.2 VDD	V
	VIL2	P00-P03, P33, P34, P70, P72, P100, P101, RESET	VDD = 2.7 ~ 5.5 V	0		0.2 VDD	V
				0		0.15 VDD	V
	VIL3	X1, X2	VDD = 2.7 ~ 5.5 V	0		0.4	V
				0		0.2	V
ハイ・レベル出力電圧	VOH	VDD = 4.5 ~ 5.5 V, IOH = - 1 mA	VDD - 1.0			V	
		IOH = - 100 μA	VDD - 0.5			V	
ロウ・レベル出力電圧	VOL	P50-P57	VDD = 2.0 ~ 4.5 V, IOL = 10 mA			0.8	V
			VDD = 4.5 ~ 5.5 V, IOL = 15 mA		0.4	2.0	V
	P01-P03, P10-P17, P30-P37, P70-P72, P100, P101	VDD = 4.5 ~ 5.5 V, IOL = 1.6 mA			0.4	V	
		IOL = 400 μA			0.5	V	
ハイ・レベル入力カリーク電流	ILIH1	VIN = VDD	P00-P03, P10-P17, P30-P37, P50-P57, P70-P72, P100, P101, RESET			3	μA
	ILIH2		X1, X2			20	μA
ロウ・レベル入力カリーク電流	ILIL1	VIN = 0 V	P00-P03, P10-P17, P30-P37, P50-P57, P70-P72, P100, P101, RESET			- 3	μA
	ILIL2		X1, X2			- 20	μA
ハイ・レベル出カリーク電流	ILOH	VOU = VDD				3	μA
ロウ・レベル出カリーク電流	ILOL	VOU = 0 V				- 3	μA
ソフトウェア・ブルアップ抵抗	R	VIN = 0 V	P01-P03, P10-P17, P30-P37, P50-P57, P70-P72, P100, P101	15	40	90	k

備考 特に指定のないかぎり, 兼用端子の特性はポート端子の特性と同じです。

DC特性 (TA = -40 ~ +85 , VDD = 1.8 ~ 5.5 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
電源電流 ^{注1}	IDD1	5.0 MHz水晶発振動作モード (fxx = 2.5 MHz) ^{注2}	VDD = 5.0 V ± 10 % ^{注4}	5.4	16.2	mA
			VDD = 3.0 V ± 10 % ^{注5}	0.8	2.4	mA
			VDD = 2.0 V ± 10 % ^{注5}	0.45	1.35	mA
		5.0 MHz水晶発振動作モード (fxx = 5.0 MHz) ^{注3}	VDD = 5.0 V ± 10 % ^{注4}	9.5	28.5	mA
			VDD = 3.0 V ± 10 % ^{注5}	1.0	3.0	mA
			VDD = 2.0 V ± 10 % ^{注5}	0.65	1.95	mA
	IDD2	5.0 MHz水晶発振HALTモード (fxx = 2.5 MHz) ^{注2}	VDD = 5.0 V ± 10 %	1.4	4.2	mA
			VDD = 3.0 V ± 10 %	0.5	1.5	mA
			VDD = 2.0 V ± 10 %	280	840	μA
		5.0 MHz水晶発振HALTモード (fxx = 5.0 MHz) ^{注3}	VDD = 5.0 V ± 10 %	1.6	4.8	mA
VDD = 3.0 V ± 10 %			0.65	1.95	mA	
VDD = 2.0 V ± 10 %			0.05	10	μA	
IDD3	STOPモード	VDD = 5.0 V ± 10 %	0.1	30	μA	
		VDD = 3.0 V ± 10 %	0.05	10	μA	
		VDD = 2.0 V ± 10 %	0.05	10	μA	

注1 . AVREF, AVDD電流およびポート電流（内蔵プルアップ抵抗に流れる電流も含む）は含みません。

- 2 . fxx = fx/2動作時（発振モード選択レジスタ（OSMS）を00Hに設定したとき）。
- 3 . fxx = fx動作時（OSMSを01Hに設定したとき）。
- 4 . 高速モード動作時（プロセッサ・クロック・コントロール・レジスタ（PCC）を00Hに設定したとき）。
- 5 . 低速モード動作時（PCCを04Hに設定したとき）。

備考 fxx : メイン・システム・クロック周波数（fxまたはfx/2）

fx : メイン・システム・クロック発振周波数

AC特性

(1) 基本動作 (TA = -40 ~ +85, VDD = 1.8 ~ 5.5 V)

項目	略号	条件		MIN.	TYP.	MAX.	単位
サイクル・タイム (最小命令実行時間)	TCY	fxx = fx/2 ^{注1}	VDD = 2.7 ~ 5.5 V	0.8		64	μs
				2.0		64	μs
		fxx = fx ^{注2}	3.5 V VDD 5.5 V	0.4		32	μs
			2.7 V VDD < 3.5 V	0.8		32	μs
TI5, TI6入力周波数	fTI	VDD = 4.5 ~ 5.5 V		0		4	MHz
				0		275	kHz
TI5, TI6入力 ハイ, ロウ・レベル幅	tTIH, tTIL	VDD = 4.5 ~ 5.5 V		100			ns
				1.8			μs
割り込み入力 ハイ, ロウ・レベル幅	tINTH,	VDD = 2.7 ~ 5.5 V		10			μs
	tINTL			20			μs
RESETロウ・レベル幅	trSL	VDD = 2.7 ~ 5.5 V		10			μs
				20			μs

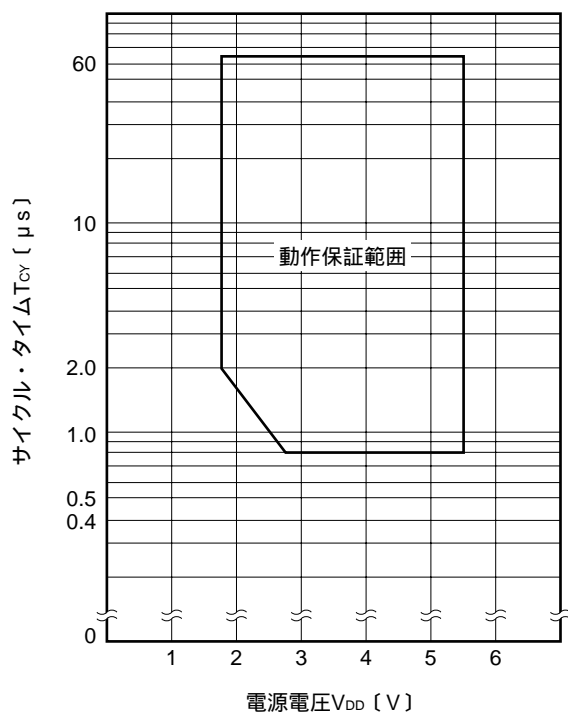
注1 . 発振モード選択レジスタ (OSMS) を00Hに設定したとき。

2 . OSMSを01Hに設定したとき。

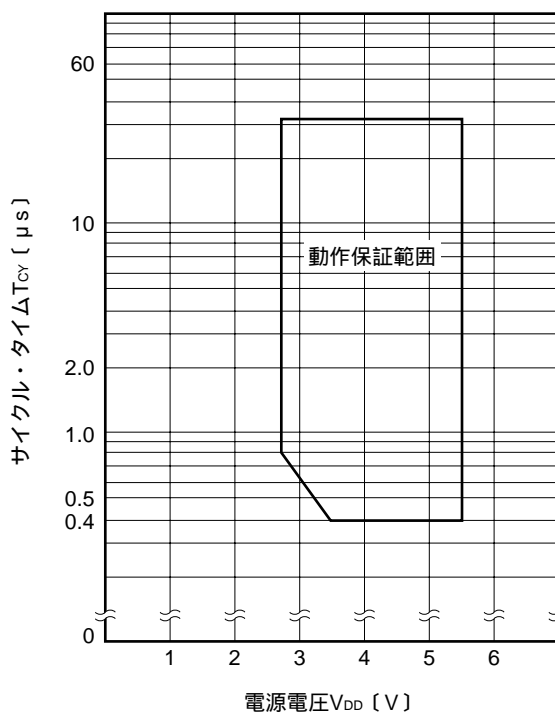
備考 fxx : メイン・システム・クロック周波数 (fxまたはfx/2)

fx : メイン・システム・クロック発振周波数

TCY vs VDD (メイン・システム・クロックfxx = fx/2動作時)



TCY vs VDD (メイン・システム・クロックfxx = fx動作時)



(2) シリアル・インタフェース (TA = -40 ~ +85 , VDD = 1.8 ~ 5.5 V)

(a) 3線式シリアルI/Oモード (SCK2...内部クロック出力)

項目	略号	条件	MIN.	TYP.	MAX.	単位
SCK2サイクル・タイム	tkCY1	4.5 V VDD 5.5 V	800			ns
		2.7 V VDD < 4.5 V	1600			ns
		2.0 V VDD < 2.7 V	3200			ns
			4800			ns
SCK2ハイ, ロウ・レベル幅	tkH1, tkL1	VDD = 4.5 ~ 5.5 V	tkCY1/2 - 50			ns
			tkCY1/2 - 100			ns
SI2セットアップ時間 (対SCK2)	tsIK1	4.5 V VDD 5.5 V	100			ns
		2.7 V VDD < 4.5 V	150			ns
		2.0 V VDD < 2.7 V	300			ns
			400			ns
SI2ホールド時間 (対SCK2)	tkSH1		400			ns
SCK2 SO2 出力遅延時間	tkSO1	C = 100 pF ^注			300	ns

注 Cは, SCK2, SO2出力ラインの負荷容量です。

(b) 3線式シリアルI/Oモード (SCK2...外部クロック入力)

項目	略号	条件	MIN.	TYP.	MAX.	単位
SCK2サイクル・タイム	tkCY2	4.5 V VDD 5.5 V	800			ns
		2.7 V VDD < 4.5 V	1600			ns
		2.0 V VDD < 2.7 V	3200			ns
			4800			ns
SCK2ハイ, ロウ・レベル幅	tkH2, tkL2	4.5 V VDD 5.5 V	400			ns
		2.7 V VDD < 4.5 V	800			ns
		2.0 V VDD < 2.7 V	1600			ns
			2400			ns
SI2セットアップ時間 (対SCK2)	tsIK2	VDD = 2.0 ~ 5.5 V	100			ns
			150			ns
SI2ホールド時間 (対SCK2)	tkSI2		400			ns
SCK2 SO2 出力遅延時間	tkSO2	C = 100 pF ^注 VDD = 2.0 ~ 5.5 V			300	ns
					500	ns
SCK2立ち上がり, 立ち下がり時間	tr2, tf2				1000	ns

注 Cは, SO2出力ラインの負荷容量です。

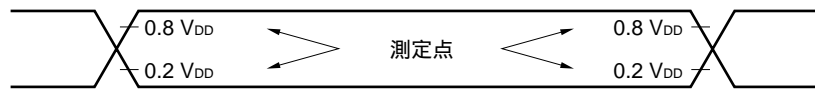
(c) UARTモード (専用ポーレート・ジェネレータ出力)

項目	略号	条件	MIN.	TYP.	MAX.	単位
転送レート		4.5 V V_{DD} 5.5 V			78125	bps
		2.7 V $V_{DD} < 4.5$ V			39063	bps
		2.0 V $V_{DD} < 2.7$ V			19531	bps
					9766	bps

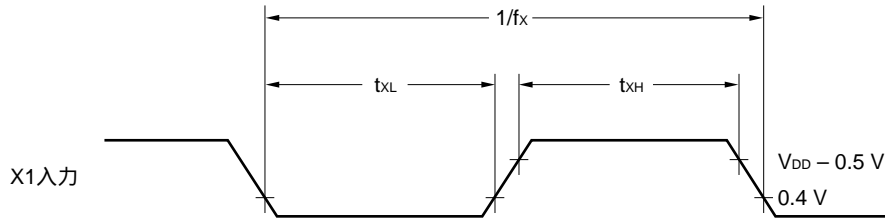
(d) UARTモード (外部クロック入力)

項目	略号	条件	MIN.	TYP.	MAX.	単位
ASCKサイクル・タイム	tkCY3	4.5 V V_{DD} 5.5 V	800			ns
		2.7 V $V_{DD} < 4.5$ V	1600			ns
		2.0 V $V_{DD} < 2.7$ V	3200			ns
			4800			ns
ASCKハイ, ロウ・レベル幅	tkH3, tkL3	4.5 V V_{DD} 5.5 V	400			ns
		2.7 V $V_{DD} < 4.5$ V	800			ns
		2.0 V $V_{DD} < 2.7$ V	1600			ns
			2400			ns
転送レート		4.5 V V_{DD} 5.5 V			39063	bps
		2.7 V $V_{DD} < 4.5$ V			19531	bps
		2.0 V $V_{DD} < 2.7$ V			9766	bps
					6510	bps
ASCK立ち上がり, 立ち下がり時間	tr3, tf3				1000	ns

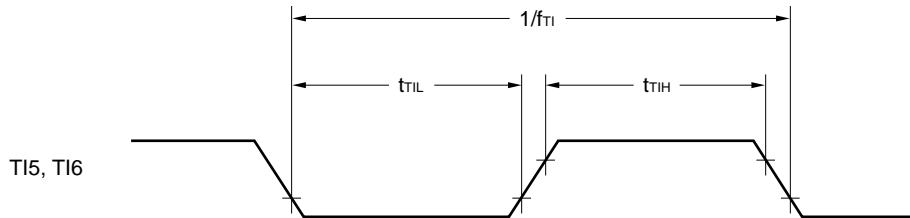
ACタイミング測定点 (X1入力を除く)



クロック・タイミング

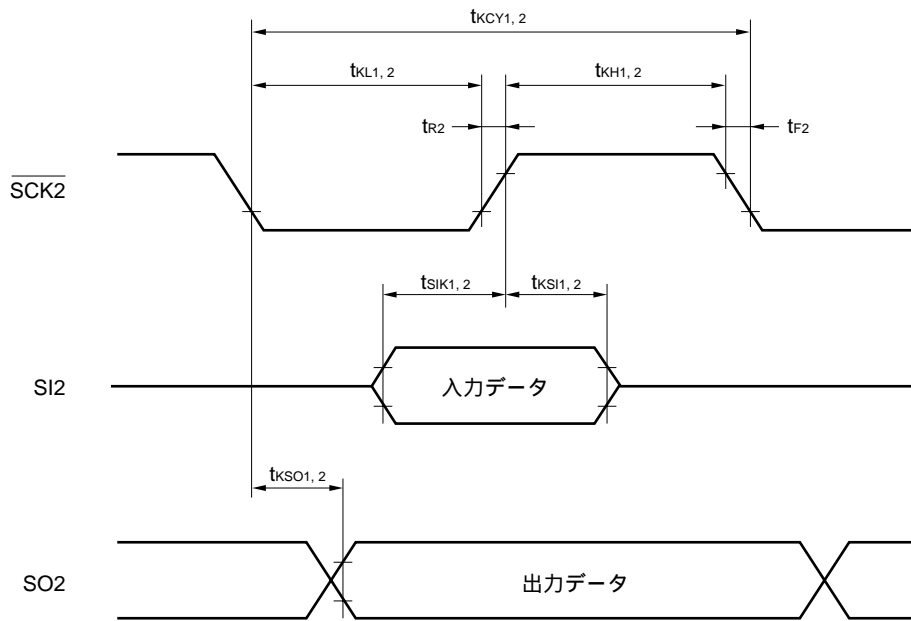


T1タイミング

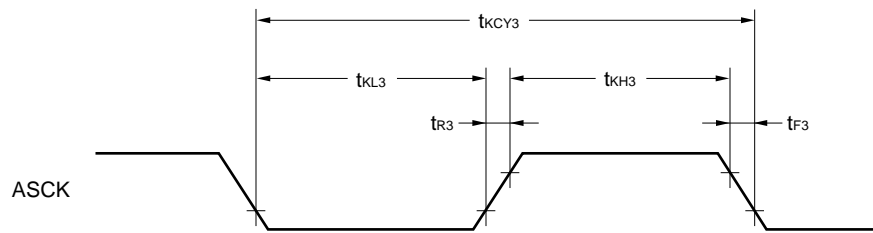


シリアル転送タイミング

3線式シリアルI/Oモード :



UARTモード (外部クロック入力) :



A/Dコンバータ特性 ($T_A = -40 \sim +85$, $AV_{DD} = V_{DD} = 2.7 \sim 5.5$ V, $AV_{SS} = V_{SS} = 0$ V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
分解能			8	8	8	bit
総合誤差 ^注		2.7 V AV_{REF} AV_{DD}			1.4	%
変換時間	t_{CONV}		19.1		200	μ s
サンプリング時間	t_{SAMP}		$12/f_{xx}$			μ s
アナログ入力電圧	V_{IAN}		AV_{SS}		AV_{REF}	V
基準電圧	AV_{REF}		2.7		AV_{DD}	V
AV_{REF} - AV_{SS} 間抵抗	RA_{REF}		4	14		k

注 量子化誤差 ($\pm 1/2LSB$) を含みません。フルスケール値に対する比率で表しています。

備考 f_{xx} : メイン・システム・クロック周波数 (f_x または $f_x/2$)

f_x : メイン・システム・クロック発振周波数

データ・メモリSTOPモード低電源電圧データ保持特性 (TA = -40 ~ +85)

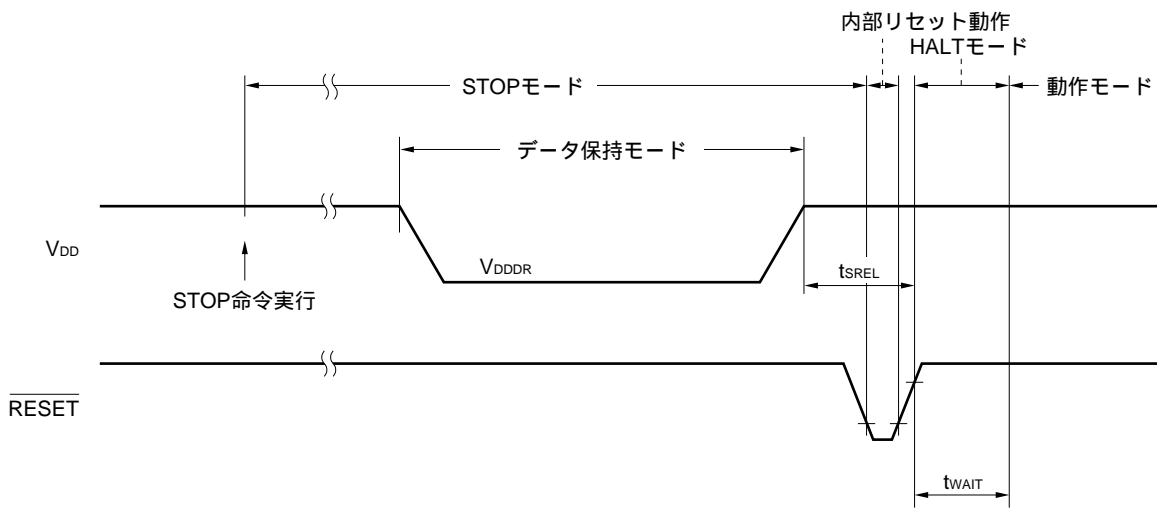
項目	略号	条件	MIN.	TYP.	MAX.	単位
データ保持電源電圧	VDDDR		1.8		5.5	V
データ保持電源電流	IDDDR	VDDDR = 1.8 V		0.1	10	μA
リリース信号セット時間	tSREL		0			μs
発振安定ウエイト時間	tWAIT	RESETによる解除		2 ¹⁷ /fx		ms
		割り込みによる解除		注		ms

注 発振安定時間選択レジスタ (OSTS) のビット0-ビット2 (OSTS0-OSTS2) により, 2¹²/f_{xx}, 2¹⁴/f_{xx}-2¹⁷/f_{xx}の選択が可能です。

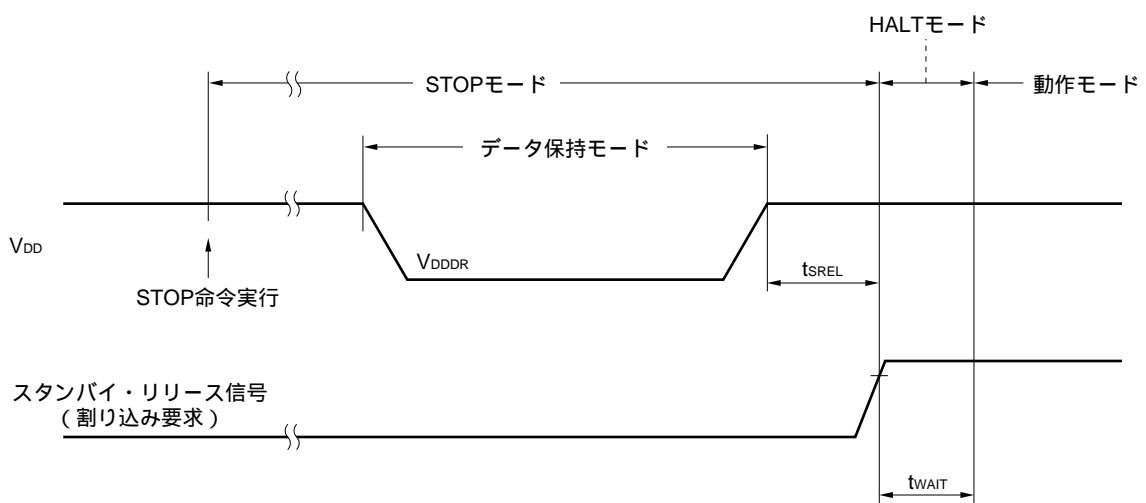
備考 f_{xx} : メイン・システム・クロック周波数 (fxまたはfx/2)

fx : メイン・システム・クロック発振周波数

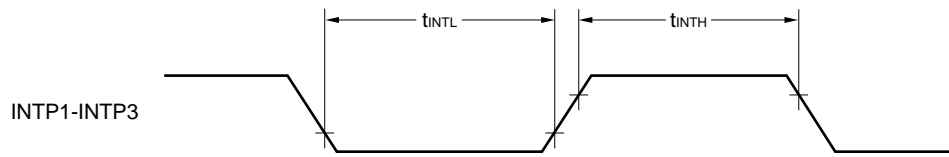
データ保持タイミング (RESETによるSTOPモード解除)



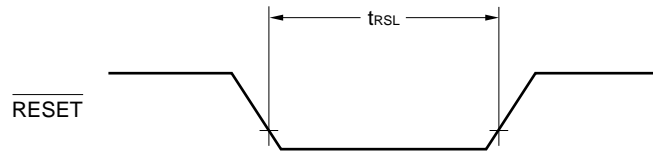
データ保持タイミング (スタンバイ・リリース信号 : 割り込み信号によるSTOPモード解除)



割り込み入力タイミング



RESET入力タイミング



PROMプログラミング特性

DC特性

(1) PROM書き込みモード ($T_A = 25 \pm 5$, $V_{DD} = 6.5 \pm 0.25$ V, $V_{PP} = 12.5 \pm 0.3$ V)

項 目	略号	略号注	条 件	MIN.	TYP.	MAX.	単位
ハイ・レベル入力電圧	V_{IH}	V_{IH}		$0.7 V_{DD}$		V_{DD}	V
ロウ・レベル入力電圧	V_{IL}	V_{IL}		0		$0.3 V_{DD}$	V
ハイ・レベル出力電圧	V_{OH}	V_{OH}	$I_{OH} = -1$ mA	$V_{DD} - 1.0$			V
ロウ・レベル出力電圧	V_{OL}	V_{OL}	$I_{OL} = 1.6$ mA			0.4	V
入力リーク電流	I_{LI}	I_{LI}	0 $V_{IN} = V_{DD}$	- 10		+ 10	μA
V_{PP} 電源電圧	V_{PP}	V_{PP}		12.2	12.5	12.8	V
V_{DD} 電源電圧	V_{DD}	V_{CC}		6.25	6.5	6.75	V
V_{PP} 電源電流	I_{PP}	I_{PP}	$\overline{PGM} = V_{IL}$			50	mA
V_{DD} 電源電流	I_{DD}	I_{CC}				50	mA

(2) PROM読み出しモード ($T_A = 25 \pm 5$, $V_{DD} = 5.0 \pm 0.5$ V, $V_{PP} = V_{DD} \pm 0.6$ V)

項 目	略号	略号注	条 件	MIN.	TYP.	MAX.	単位
ハイ・レベル入力電圧	V_{IH}	V_{IH}		$0.7 V_{DD}$		V_{DD}	V
ロウ・レベル入力電圧	V_{IL}	V_{IL}		0		$0.3 V_{DD}$	V
ハイ・レベル出力電圧	V_{OH1}	V_{OH1}	$I_{OH} = -1$ mA	$V_{DD} - 1.0$			V
	V_{OH2}	V_{OH2}	$I_{OH} = -100$ μA	$V_{DD} - 0.5$			V
ロウ・レベル出力電圧	V_{OL}	V_{OL}	$I_{OL} = 1.6$ mA			0.4	V
入力リーク電流	I_{LI}	I_{LI}	0 $V_{IN} = V_{DD}$	- 10		+ 10	μA
出力リーク電流	I_{LO}	I_{LO}	0 $V_{OUT} = V_{DD}, \overline{OE} = V_{IH}$	- 10		+ 10	μA
V_{PP} 電源電圧	V_{PP}	V_{PP}		$V_{DD} - 0.6$	V_{DD}	$V_{DD} + 0.6$	V
V_{DD} 電源電圧	V_{DD}	V_{CC}		4.5	5.0	5.5	V
V_{PP} 電源電流	I_{PP}	I_{PP}	$V_{PP} = V_{DD}$			100	μA
V_{DD} 電源電流	I_{DD}	I_{CCA1}	$\overline{CE} = V_{IL}, V_{IN} = V_{IH}$			50	mA

注 対応する μPD27C1001Aの略号です。

AC特性

(1) PROM書き込みモード

(a) ページ・プログラム・モード ($T_A = 25 \pm 5$, $V_{DD} = 6.5 \pm 0.25$ V, $V_{PP} = 12.5 \pm 0.3$ V)

項目	略号	略号注	条件	MIN.	TYP.	MAX.	単位
アドレス・セットアップ時間(対 \overline{OE})	tAS	tAS		2			μs
\overline{OE} セット時間	toES	toES		2			μs
\overline{CE} セットアップ時間(対 \overline{OE})	tCES	tCES		2			μs
入力データ・セットアップ時間(対 \overline{OE})	tDS	tDS		2			μs
アドレス・ホールド時間(対 \overline{OE})	tAH	tAH		2			μs
	tAHL	tAHL		2			μs
	tAHV	tAHV		0			μs
入力データ・ホールド時間(対 \overline{OE})	tDH	tDH		2			μs
\overline{OE} データ出力フロート遅延時間	tDF	tDF		0		250	ns
V_{PP} セットアップ時間(対 \overline{OE})	tVPS	tVPS		1.0			ms
V_{DD} セットアップ時間(対 \overline{OE})	tVDS	tVCS		1.0			ms
プログラム・パルス幅	tpW	tpW		0.095	0.1	0.105	ms
\overline{OE} 有効データ遅延時間	toE	toE				1	μs
データ・ラッチ中の \overline{OE} パルス幅	tLW	tLW		1			μs
\overline{PGM} セット時間	tpGMS	tpGMS		2			μs
\overline{CE} ホールド時間	tCEH	tCEH		2			μs
\overline{OE} ホールド時間	toEH	toEH		2			μs

(b) バイト・プログラム・モード ($T_A = 25 \pm 5$, $V_{DD} = 6.5 \pm 0.25$ V, $V_{PP} = 12.5 \pm 0.3$ V)

項目	略号	略号注	条件	MIN.	TYP.	MAX.	単位
アドレス・セットアップ時間(対 \overline{PGM})	tAS	tAS		2			μs
\overline{OE} セット時間	toES	toES		2			μs
\overline{CE} セットアップ時間(対 \overline{PGM})	tCES	tCES		2			μs
入力データ・セットアップ時間(対 \overline{PGM})	tDS	tDS		2			μs
アドレス・ホールド時間(対 \overline{OE})	tAH	tAH		2			μs
入力データ・ホールド時間(対 \overline{PGM})	tDH	tDH		2			μs
\overline{OE} データ出力フロート遅延時間	tDF	tDF		0		250	ns
V_{PP} セットアップ時間(対 \overline{PGM})	tVPS	tVPS		1.0			ms
V_{DD} セットアップ時間(対 \overline{PGM})	tVDS	tVCS		1.0			ms
プログラム・パルス幅	tpW	tpW		0.095	0.1	0.105	ms
\overline{OE} 有効データ遅延時間	toE	toE				1	μs
\overline{OE} ホールド時間	toEH	-		2			μs

注 対応するμPD27C1001Aの略号です。

(2) PROM読み出しモード ($T_A = 25 \pm 5$, $V_{DD} = 5.0 \pm 0.5$ V, $V_{PP} = V_{DD} \pm 0.6$ V)

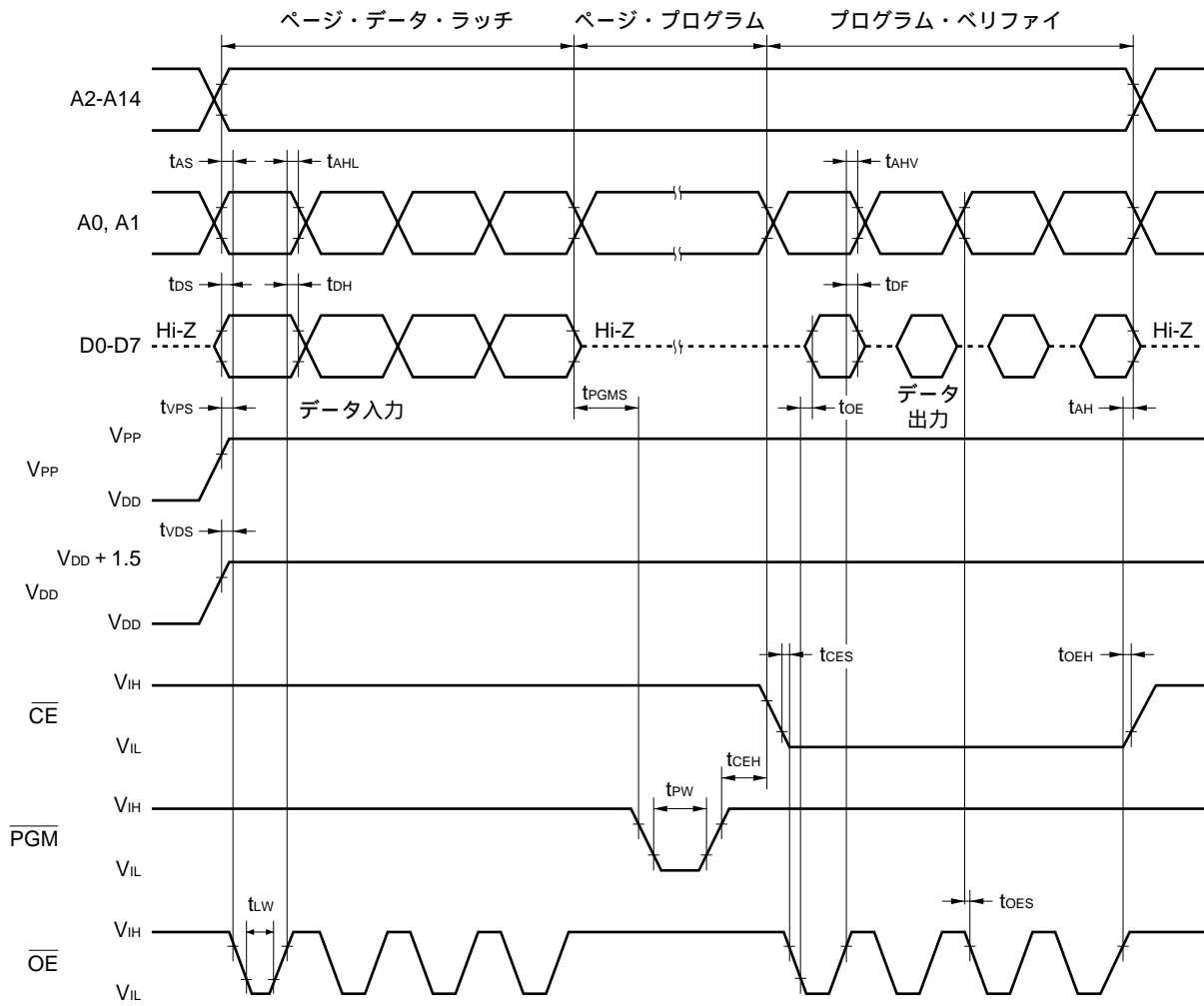
項 目	略号	略号注	条 件	MIN.	TYP.	MAX.	単位
アドレス データ出力遅延時間	t _{ACC}	t _{ACC}	$\overline{CE} = \overline{OE} = V_{IL}$			800	ns
\overline{CE} データ出力遅延時間	t _{CE}	t _{CE}	$\overline{OE} = V_{IL}$			800	ns
\overline{OE} データ出力遅延時間	t _{OE}	t _{OE}	$\overline{CE} = V_{IL}$			200	ns
\overline{OE} データ出力フロート遅延時間	t _{DF}	t _{DF}	$\overline{CE} = V_{IL}$	0		60	ns
アドレス データ・ホールド時間	t _{OH}	t _{OH}	$\overline{CE} = \overline{OE} = V_{IL}$	0			ns

注 対応する μ PD27C1001Aの略号です。

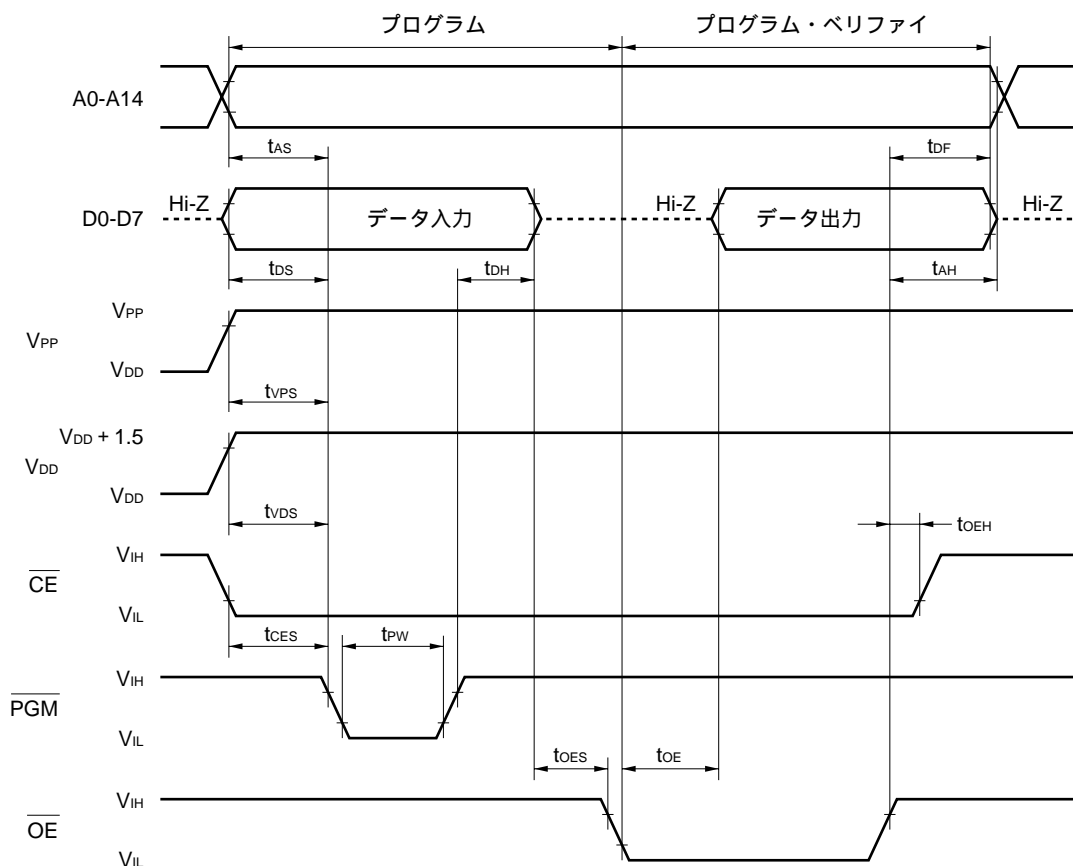
(3) PROMプログラミング・モード設定 ($T_A = 25$, $V_{SS} = 0$ V)

項 目	略号	条 件	MIN.	TYP.	MAX.	単位
PROMプログラミング・モード・セットアップ時間	t _{SMA}		10			μ s

PROM書き込みモード・タイミング (ページ・プログラム・モード)

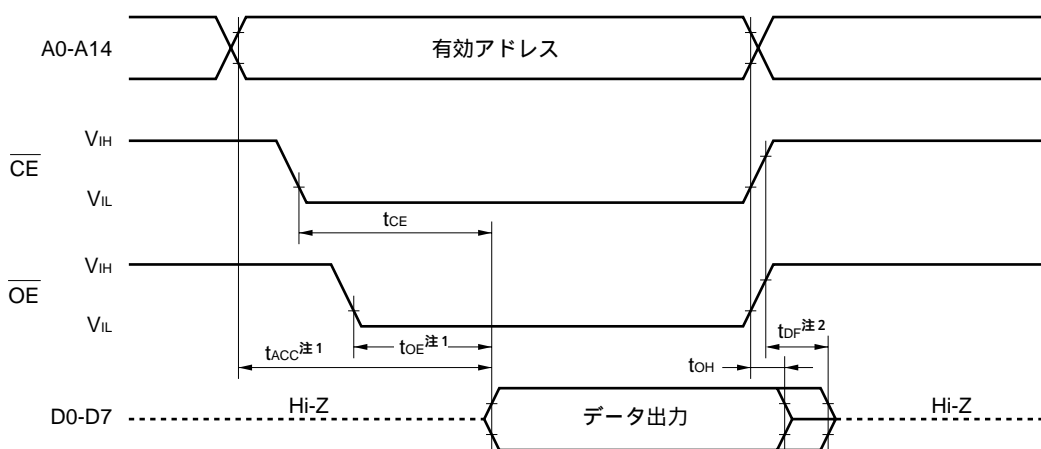


PROM書き込みモード・タイミング (バイト・プログラム・モード)



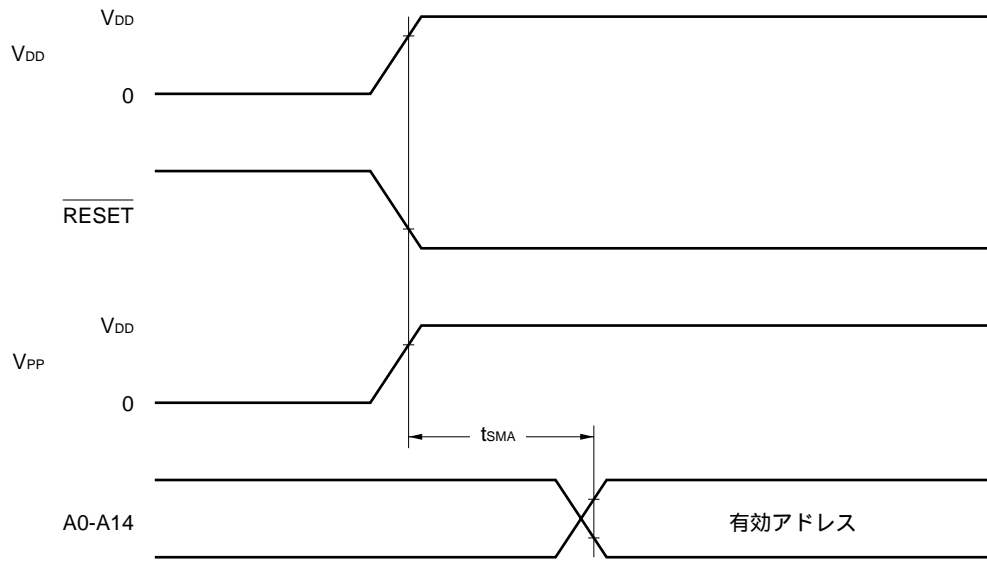
- 注意 1 . V_{DD} は V_{PP} より前に印加し、 V_{PP} のあとから切断するようにしてください。
- 2 . V_{PP} はオーバーシュートを含めて+13.5V以上にならないようにしてください。
- 3 . V_{PP} に+12.5Vが印加されている間に抜き差しした場合、信頼性上、悪影響を受ける可能性があります。

PROM読み出しモード・タイミング



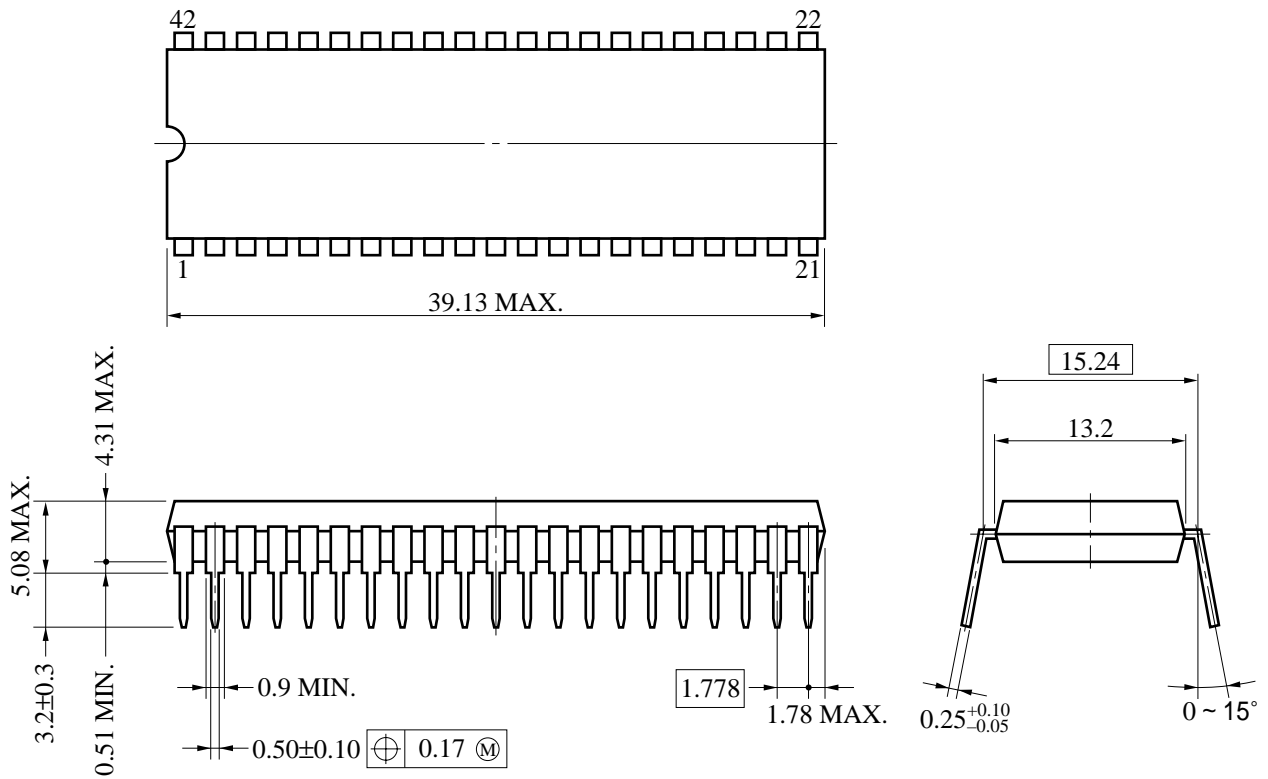
- 注 1 . t_{ACC} の範囲内でリードしたい場合、 \overline{OE} 入力の \overline{CE} の立ち下がりからの遅れ時間は最大 $t_{ACC} - t_{OE}$ としてください。
- 2 . t_{DF} は \overline{OE} 、 \overline{CE} のどちらか最初に V_{IH} となった状態からの時間です。

PROMプログラミング・モード設定タイミング



9. 外形図

42ピン・プラスチック・シュリンク DIP (600 mil) 外形図 (単位: mm)

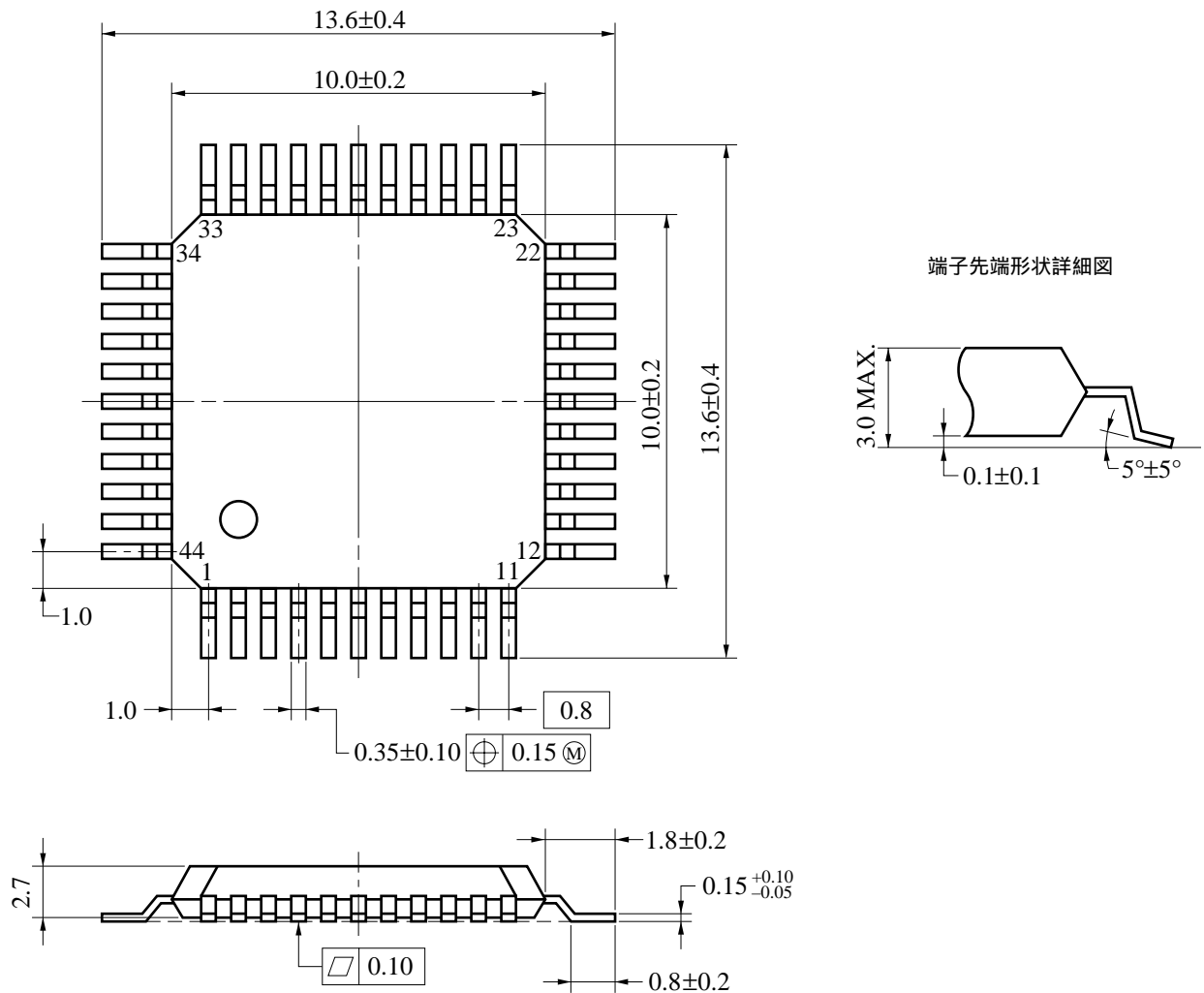


P42C-70-600A-1

備考 ES品の外形や材質は、量産品と同じです。

μPD78P083GB-3B4の外形図

44ピン・プラスチック QFP (10) 外形図 (単位 : mm)

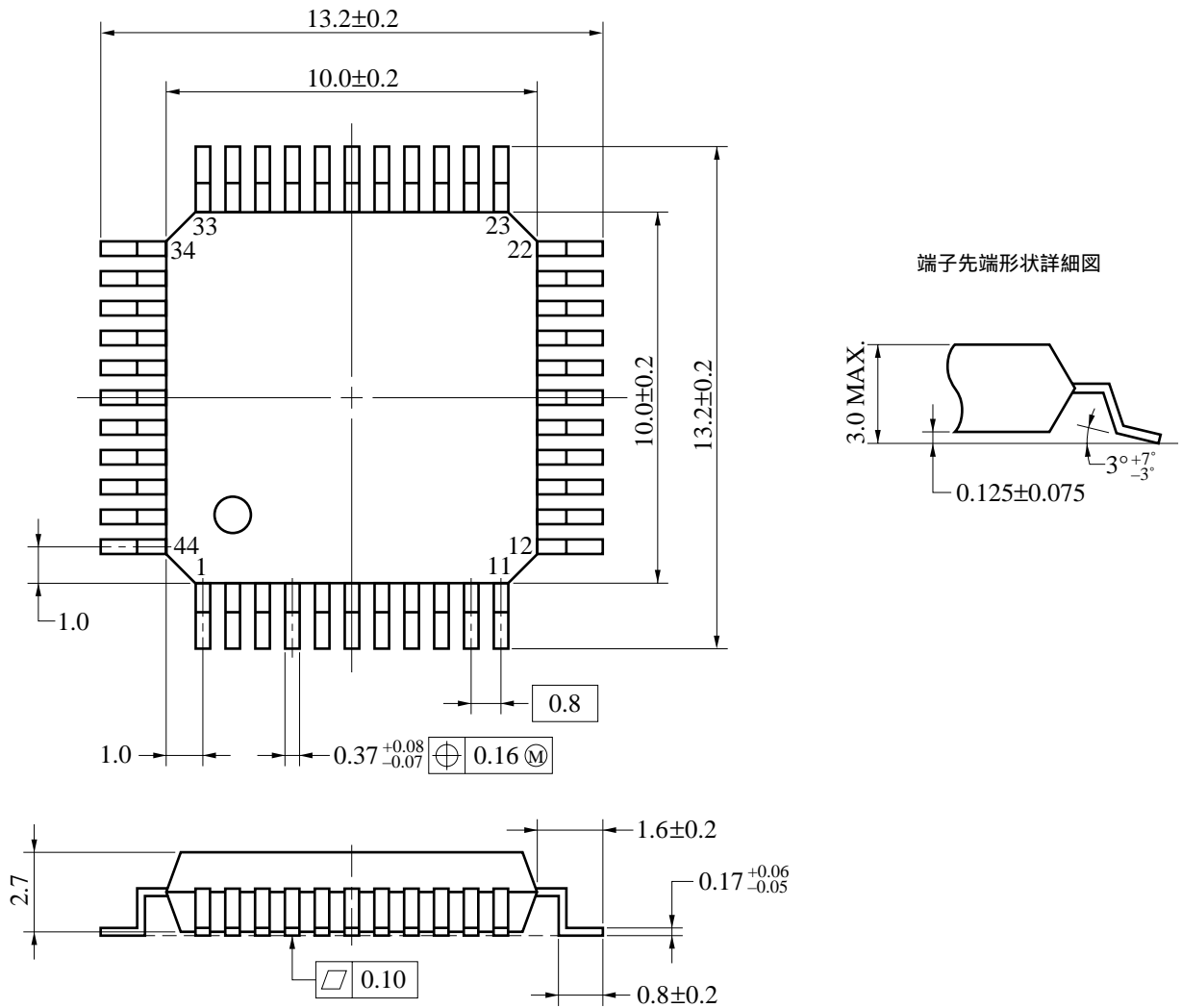


P44GB-80-3B4-3

備考 ES品の外形や材質は、量産品と同じです。

μPD78P083GB-3BS-MTXの外形図

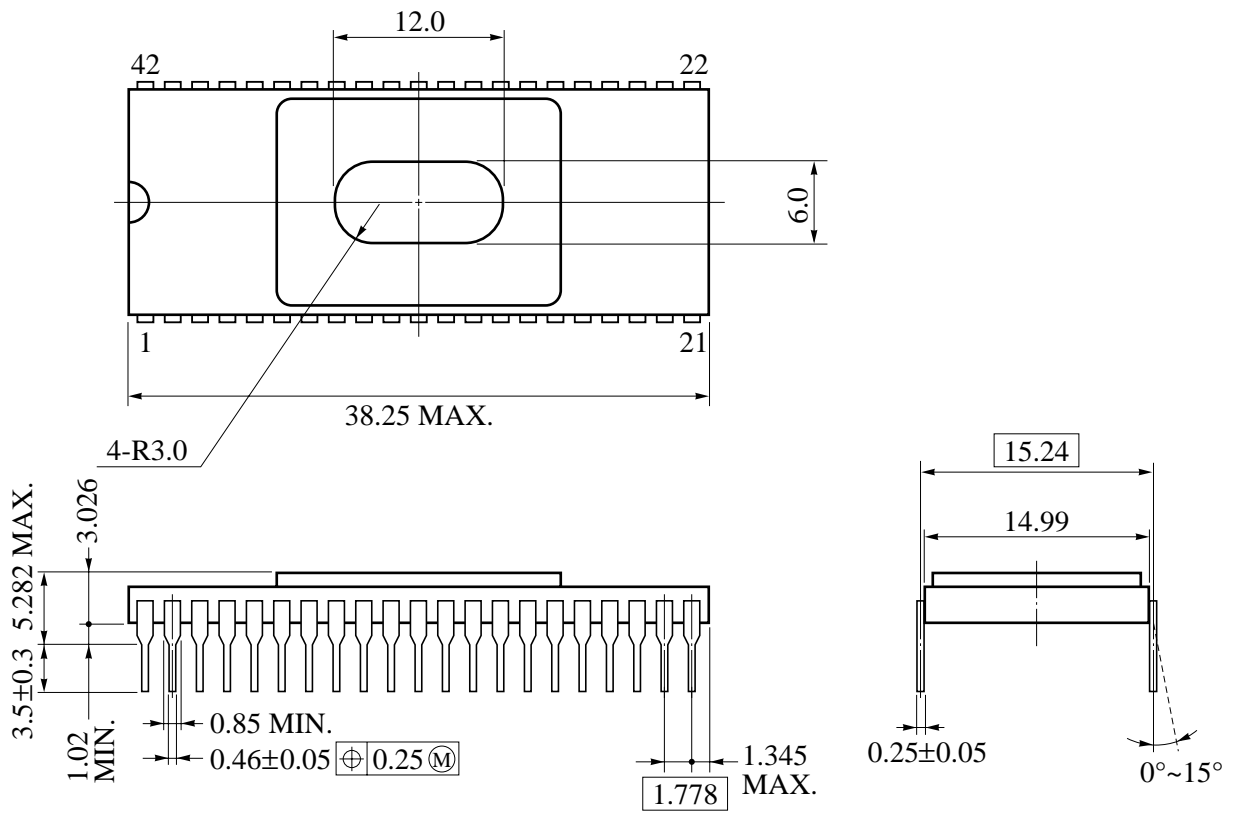
44ピン・プラスチック QFP (10) 外形図 (単位 : mm)



S44GB-80-3BS

備考 ES品の外形や材質は、量産品と同じです。

42ピン・セラミック・シュリンク DIP (窓付き) (600mil) 外形図 (単位 : mm)



P42DW-70-600A

10. 半田付け推奨条件

μPD78P083の半田付け実装は、次の推奨条件で実施してください。

半田付け推奨条件の詳細は、インフォメーション資料「半導体デバイス実装マニュアル」(IEI-616)を参照してください。

なお、推奨条件以外の半田付け方式および半田付け条件については、当社販売員にご相談ください。

表10 - 1 表面実装タイプの半田付け条件

μPD78P083GB-3B4 : 44ピン・プラスチックQFP (10 mm)

μPD78P083GB-3BS-MTX : 44ピン・プラスチックQFP (10 mm)

半田付け方式	半 田 付 け 条 件	推奨条件記号
赤外線リフロ	パッケージ・ピーク温度：235℃，時間：30秒以内（210℃以上），回数：2回以内 留意事項 （1）2回目のリフロは，1回目のリフロによるデバイス温度が常温に戻ってから開始してください。 （2）1回目のリフロ後の水によるフラックス洗浄は避けください。	IR35-00-2
VPS	パッケージ・ピーク温度：215℃，時間：40秒以内（200℃以上），回数：2回以内 留意事項 （1）2回目のリフロは，1回目のリフロによるデバイス温度が常温に戻ってから開始してください。 （2）1回目のリフロ後の水によるフラックス洗浄は避けください。	VP15-00-2
ウェーブ・ソルダーリング	半田槽温度：260℃以下，時間：10秒以内，回数：1回， 予備加熱温度：120℃MAX.（パッケージ表面温度）	WS60-00-1
端子部分加熱	端子温度：300℃以下，時間：3秒以内（デバイスの一辺当たり）	-

注意 半田付け方式の併用は避けください（ただし，端子部分加熱は除く）。

表10 - 2 挿入タイプの半田付け条件

μPD78P083CU : 42ピン・プラスチック・シュリンクDIP (600 mil)

μPD78P083DU : 42ピン・セラミック・シュリンクDIP (窓付き) (600 mil)

半田付け方式	半 田 付 け 条 件
ウェーブ・ソルダーリング (端子のみ)	半田槽温度：260℃以下，時間：10秒以内
端子部分加熱	端子温度：300℃以下，時間：3秒以内（1端子当たり）

注意 ウェーブ・ソルダーリングは端子のみとし，噴流半田が直接本体に接触しないようにしてください。

付録A．開発ツール

μPD78P083を使用するシステム開発のために次のような開発ツールを用意しています。

言語処理用ソフトウェア

RA78K0 ^{注1, 2, 3, 4}	78K/0シリーズ共通のアセンブラ・パッケージ
CC78K0 ^{注1, 2, 3, 4}	78K/0シリーズ共通のCコンパイラ・パッケージ
DF78083 ^{注1, 2, 3, 4}	μPD78083サブシリーズ用デバイス・ファイル
CC78K0-L ^{注1, 2, 3, 4}	78K/0シリーズ共通のCコンパイラ・ライブラリ・ソース・ファイル

PROM書き込み用ツール

PG-1500	PROMプログラマ
PA-78P083CU PA-78P083GB	PG-1500に接続するプログラマ・アダプタ
PG-1500コントローラ ^{注1, 2}	PG-1500用コントロール・プログラム

ディバグ用ツール

IE-78000-R	78K/0シリーズ共通のインサーキット・エミュレータ
IE-78000-R-A ^{注8}	78K/0シリーズ共通のインサーキット・エミュレータ（統合ディバグ用）
IE-78000-R-BK	78K/0シリーズ共通のブレーク・ボード
IE-78078-R-EM	μPD78078サブシリーズと共通のエミュレーション・ボード
EP-78083CU-R EP-78083GB-R	μPD78083サブシリーズ用エミュレーション・プローブ
EV-9200G-44	44ピン・プラスチックQFP用に作られたターゲット・システムの基板上に実装するソケット
SM78K0 ^{注5, 6, 7}	78K/0シリーズ共通のシステム・シミュレータ
ID78K0 ^{注4, 5, 6, 7, 8}	IE-78000-R-A用統合ディバグ
SD78K0 ^{注1, 2}	IE-78000-R用スクリーン・ディバグ
DF78083 ^{注1, 2, 5, 6, 7}	μPD78083サブシリーズ用デバイス・ファイル

注1．PC-9800シリーズ（MS-DOSTM）ベース

2．IBM PC/ATTMおよびその互換機（PC DOSTM/IBM DOSTM/MS-DOS）ベース

3．HP9000シリーズ300TM（HP-UXTM）ベース

4．HP9000シリーズ700TM（HP-UX）ベース，SPARCstationTM（SunOSTM）ベース，EWS4800シリーズ（EWS-UX/V）ベース

5．PC-9800シリーズ（MS-DOS + WindowsTM）ベース

6．IBM PC/ATおよびその互換機（PC DOS/IBM DOS/MS-DOS + Windows）ベース

7．NEWSTM（NEWS-OSTM）ベース

8．開発中

備考1．3rdパーティ製開発ツールについては，78K/0シリーズ **セレクション・ガイド**（U11126J）を参照してください。

2．RA78K0, CC78K0, SM78K0, ID78K0, SD78K0は，DF78083と組み合わせて使用します。

ファジィ推論開発支援システム

FE9000 ^{注1} /FE9200 ^{注2}	ファジィ知識データ作成ツール
FT9080 ^{注1} /FT9085 ^{注3}	トランスレータ
FI78K0 ^{注1, 3}	ファジィ推論モジュール
FD78K0 ^{注1, 3}	ファジィ推論ディバッガ

注1 . PC-9800シリーズ (MS-DOS) ベース

2 . IBM PC/ATおよびその互換機 (PC DOS/IBM DOS/MS-DOS + Windows) ベース

3 . IBM PC/ATおよびその互換機 (PC DOS/IBM DOS/MS-DOS) ベース

備考 3rdパーティ製開発ツールについては、78K/0シリーズ **セレクション・ガイド** (U11126J) を参照してください。

付録B . 関連資料

デバイスの関連資料

資料名	資料番号		
	和文	英文	
μPD78083サブシリーズ ユーザーズ・マニュアル	IEU-886	IEU-1407	
78K/0シリーズ ユーザーズ・マニュアル 命令編	IEU-849	IEU-1372	
78K/0シリーズ インストラクション活用表	U10903J	—	
78K/0シリーズ インストラクション・セット	U10904J	—	
μPD78083サブシリーズ 特殊機能レジスタ活用表	IEM-5599	—	
78K/0シリーズ アプリケーション・ノート	基礎編 ()	IEA-767	U10182E

開発ツールの資料 (ユーザーズ・マニュアル)

資料名	資料番号		
	和文	英文	
RA78Kシリーズ アセンブラ・パッケージ	操作編	EEU-809	EEU-1399
	言語編	EEU-815	EEU-1404
RA78Kシリーズ 構造化アセンブラ・プリプロセッサ		EEU-817	EEU-1402
CC78Kシリーズ C コンパイラ	操作編	EEU-656	EEU-1280
	言語編	EEU-655	EEU-1284
CC78K/0 C コンパイラ アプリケーション・ノート	プログラミング・ノウハウ編	EEA-618	EEA-1208
CC78Kシリーズ ライブラリ・ソース・ファイル		EEU-777	—
PG-1500 PROMプログラマ		EEU-651	EEU-1335
PG-1500コントローラ PC-9800シリーズ (MS-DOS) ベース		EEU-704	EEU-1291
PG-1500コントローラ IBM PCシリーズ (PC DOS) ベース		EEU-5008	U10540E
IE-78000-R		EEU-810	EEU-1398
IE-78000-R-A		U10057J	U10057E
IE-78000-R-BK		EEU-867	EEU-1427
IE-78078-R-EM		U10775J	EEU-1504
EP-78083		EEU-5003	EEU-1529
SM78K0 システム・シミュレータ	レファレンス編	EEU-5002	U10181E
SM78Kシリーズ システム・シミュレータ	外部部品ユーザオープン	U10092J	U10092E
	インタフェース仕様編		
SD78K/0 スクリーン・ディバッガ PC-9800シリーズ (MS-DOS) ベース	入門編	EEU-852	-
	レファレンス編	U10952J	-
SD78K/0 スクリーン・ディバッガ IBM PC/AT (PC DOS) ベース	入門編	EEU-5024	EEU-1414
	レファレンス編	EEU-993	EEU-1413

注意 上記関連資料は予告なしに内容を変更することがあります。設計などには必ず最新の資料をご使用ください。

組み込み用ソフトウェアの資料（ユーザズ・マニュアル）

資 料 名		資 料 番 号	
		和 文	英 文
78K/0シリーズ用OS MX78K0	基礎編	EEU-5010	-
ファジィ知識データ作成ツール		EEU-829	EEU-1438
78K/0, 78K/ , 87ADシリーズ ファジィ推論開発支援システム トランスレータ		EEU-862	EEU-1444
78K/0シリーズ ファジィ推論開発支援システム ファジィ推論モジュール		EEU-858	EEU-1441
78K/0シリーズ ファジィ推論開発支援システム ファジィ推論ディバッガ		EEU-921	EEU-1458

その他の資料

資 料 名		資 料 番 号	
		和 文	英 文
パッケージマニュアル		IEI-635	IEI-1213
半導体デバイス 実装マニュアル		IEI-616	IEI-1207
NEC半導体デバイスの品質水準		IEI-620	IEI-1209
NEC半導体デバイスの信頼性品質管理		IEM-5068	-
静電気放電（ESD）試験について		MEM-539	-
半導体デバイスの品質保証ガイド		MEI-603	MEI-1202
マイクロコンピュータ関連製品ガイド 社外メーカ編		MEI-604	-

注意 上記関連資料は予告なしに内容を変更することがあります。設計などには必ず最新の資料をご使用ください。

{ × ㉔ }

CMOSデバイスの一般的注意事項

静電気対策（MOS全般）

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

未使用入力の処理（CMOS特有）

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介してV_{DD}またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

初期化以前の状態（MOS全般）

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

FIPは、日本電気株式会社の登録商標です。

IEBus, QTOPは、日本電気株式会社の商標です。

MS-DOSおよびWindowsは、米国Microsoft Corporationの米国およびその他の国における登録商標または商標です。

IBM DOS, PC/AT, PC DOSは、米国IBM社の商標です。

HP9000シリーズ300, HP9000シリーズ700, HP-UXは、米国ヒューレット・パカード社の商標です。

SPARCstationは、米国SPARC International, Inc. の商標です。

SunOSは、米国サン・マイクロシステムズ社の商標です。

NEWS, NEWS-OSは、ソニー株式会社の商標です。

関連資料は暫定版の場合がありますが、この資料では「暫定」の表示をしておりません。あらかじめご了承ください。

本製品のうち、外国為替および外国貿易管理法の規定により戦略物資等（または役務）に該当するものについては、日本国外に輸出する際に、同法に基づき日本国政府の輸出許可が必要です。

非該当品 : μPD78P083DU

ユーザ判定品 : μPD78P083CU, 78P083GB-3B4, 78P083GB-3BS-MTX

文書による当社の承諾なしに本資料の転載複製を禁じます。

本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的所有権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。

当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。

当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、列車、船舶等）、交通信号機器、防災/防犯装置、各種安全装置、生命維持を直接の目的としない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート/データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。

この製品は耐放射線設計をしておりません。

M4 94.11

— お問い合わせ先 —

【技術的なお問い合わせ先】

NEC半導体テクニカルホットライン（インフォメーションセンター）

電話 : 044-548-8899
 FAX : 044-548-7900
 E-mail : s-info@saed.tmg.nec.co.jp

【営業関係お問い合わせ先】

半導体第一販売事業部	〒108-8001	東京都港区芝5-7-1	(日本電気本社ビル)	(03)3454-1111			
半導体第二販売事業部							
半導体第三販売事業部							
中部支社	半導体第一販売部 半導体第二販売部	〒460-8525	愛知県名古屋市中区錦1-17-1	(日本電気中部ビル) (052)222-2170 (052)222-2190			
関西支社	半導体第一販売部 半導体第二販売部 半導体第三販売部	〒540-8551	大阪府大阪市中央区城見1-4-24	(日本電気関西ビル) (06) 945-3178 (06) 945-3200 (06) 945-3208			
北海道支社	札幌	(011)231-0161	宇都宮支店	宇都宮 (028)621-2281	北陸支社	金沢	(076)232-7303
東北支社	仙台	(022)267-8740	小山支店	小山 (0285)24-5011	富山支店	富山	(0764)31-8461
岩手支店	盛岡	(019)651-4344	甲府支店	甲府 (0552)24-4141	福井支店	福井	(0776)22-1866
郡山支店	郡山	(0249)23-5511	長野支店	松本 (0263)35-1662	京都支社	京都	(075)344-7824
いわき支店	いわき	(0246)21-5511	静岡支社	静岡 (054)254-4794	神戸支社	神戸	(078)333-3854
長岡支店	長岡	(0258)36-2155	立川支店	立川 (042)526-5981,6167	中国支社	広島	(082)242-5504
水戸支店	水戸	(029)226-1717	埼玉支店	大宮 (048)649-1415	鳥取支店	鳥取	(0857)27-5311
土浦支店	土浦	(0298)23-6161	千葉支店	千葉 (043)238-8116	岡山支店	岡山	(086)225-4455
群馬支店	高崎	(027)326-1255	神奈川支店	横浜 (045)682-4524	松山支店	松山	(089)945-4149
太田支店	太田	(0276)46-4011	三重支店	津 (059)225-7341	九州支社	福岡	(092)261-2806