

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

8ビット・シングルチップ・マイクロコンピュータ

μ PD78CP18は、 μ PD78C18の内蔵マスクROMをワン・タイムPROMまたはEPROMに置き換えた製品です。ワン・タイムPROM製品は、一度だけ書き込みが可能で、セットの多品種少量生産や早期立ち上げに有効です。EPROM製品は、プログラムの書き込み、再書き込みが可能で、システム評価に最適です。

詳しい機能説明などは次のユーザーズ・マニュアルに記載しております。設計の際には必ずお読みください。

87ADシリーズ μ PD78C18 ユーザーズ・マニュアル：IEU-738

特 徴

- μ PD78C11A, 78C12A, 78C14, 78C18コンパチブル
- 内蔵PROM：32768W×8
 - ・ソフトウェアにより、内蔵PROMの容量を μ PD78C11A, 78C12A, 78C14, 78C18対応に変更可能
- PROMプログラミング特性： μ PD27C256Aコンパチブル
- 電源電圧範囲：5V±10%
- QTOP™マイコン対応

備考 QTOPマイコンとは、NECの書き込みサービス（書き込みから捺印、スクリーニング、検査）によりトータル・サポートされた、ワン・タイムPROM内蔵シングルチップ・マイコンの総称です。

オーダ情報

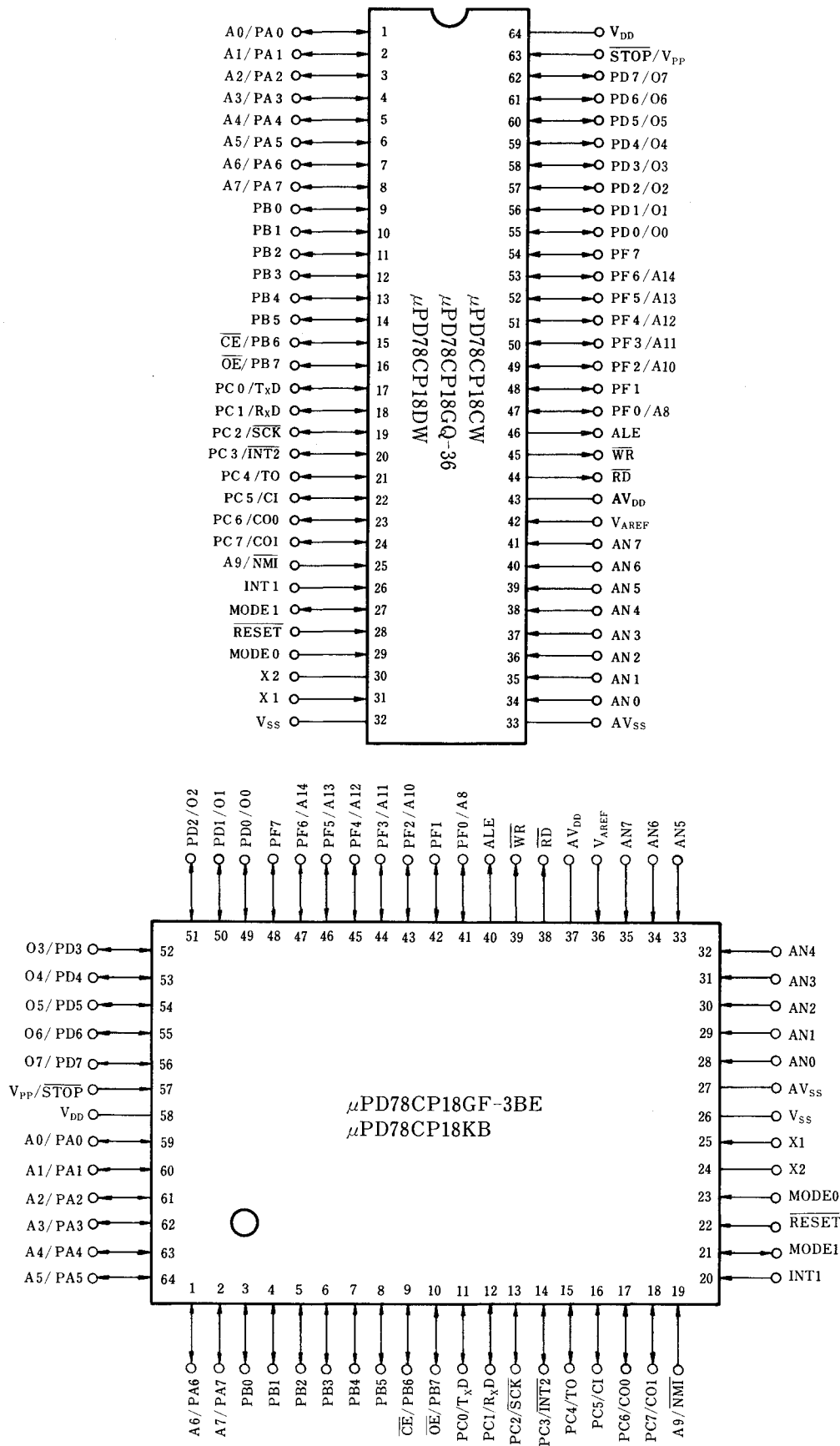
オーダ名称	パッケージ	内蔵ROM
μ PD78CP18CW	64ピン・プラスチック・シュリンクDIP (750 mil)	ワン・タイムPROM
μ PD78CP18GF-3BE	64ピン・プラスチックQFP (14×20 mm)	"
μ PD78CP18GQ-36	64ピン・プラスチックQUIP	"
μ PD78CP18DW	64ピン・セラミック窓付きシュリンクDIP (750 mil)	EPROM
μ PD78CP18KB	64ピン・セラミックWQFN	"

本資料では、ワン・タイムPROM製品とEPROM製品の共通する部分をPROMという表記で代表しています。

本資料の内容は、後日変更する場合があります。

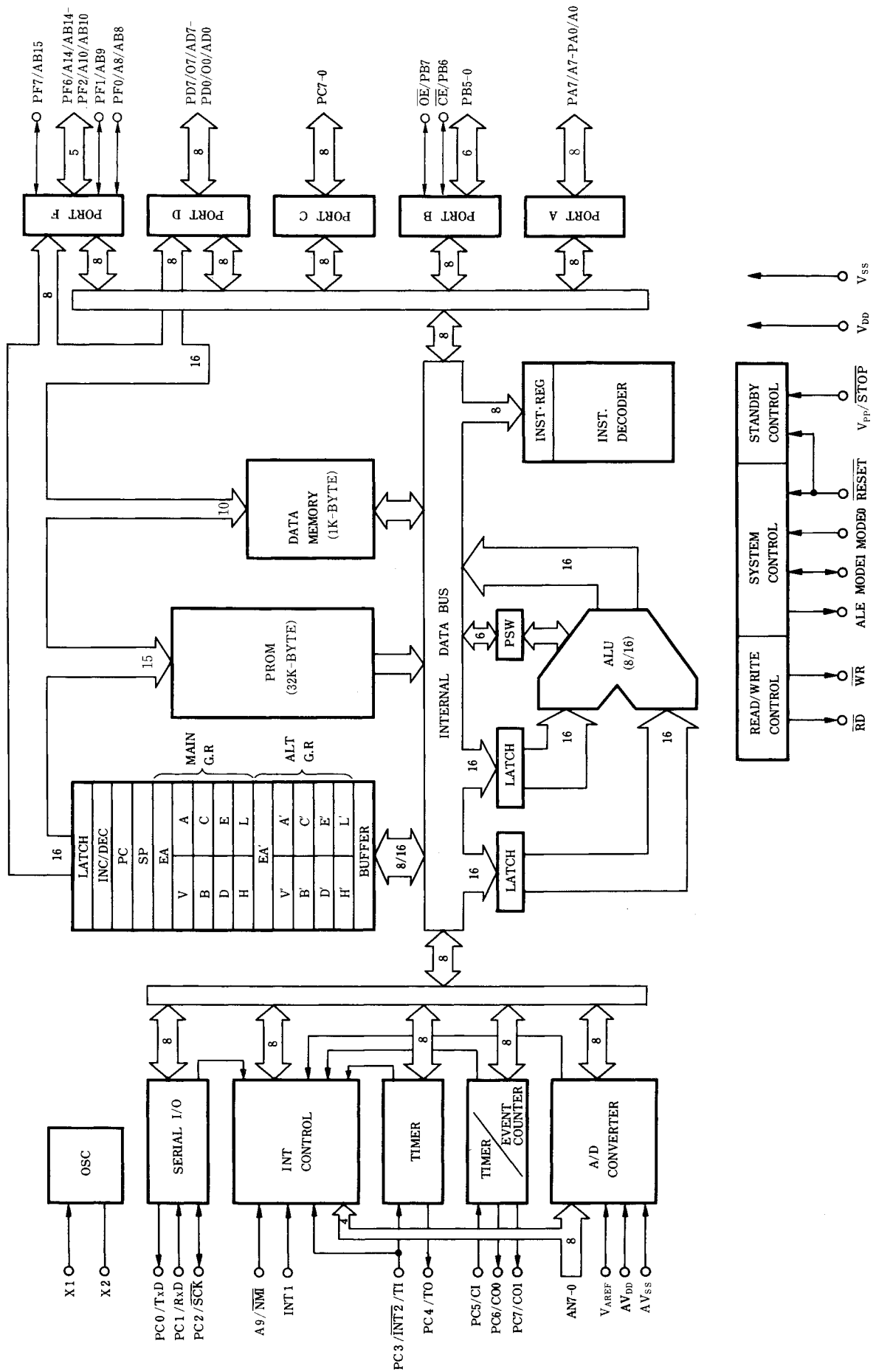


端子接続図 (Top View)



保守/廃止

ブロック図



1. 端子機能一覧 … 5
 - 1.1 ポート機能 … 5
 - 1.2 ポート以外の機能 (通常動作時) … 6
 - 1.3 ポート以外の機能 (PROM書き込み/ベリファイ/読み出し時) … 8
 - 1.4 未使用端子の処理 … 8
2. メモリ構成 … 9
3. メモリ拡張 … 14
 - 3.1 MODE端子 … 14
 - 3.2 MEMORY MAPPINGレジスタ (MM) … 15
4. PROMのプログラミング … 18
 - 4.1 PROMのプログラミングの動作モード … 19
 - 4.2 PROM書き込みの手順 … 20
 - 4.3 PROM読み出しの手順 … 21
5. 消去方法 (セラミック窓付きパッケージ製品のみ) … 22
6. ワン・タイムPROM製品のスクリーニングについて … 23
7. 電気的特性 … 24
8. 外形図 … 38
- ★ 9. 半田付け推奨条件 … 43
10. μ PD78CP18と μ PD78C18の違い … 44
- 付録A. 開発ツール … 45
- ★ 付録B. 変換ソケットの外形図と基板取り付け推奨パターン … 48

1. 端子機能一覧

1.1 ポート機能

端子名称	入出力	機 能
PA7-0 (Port A)	入出力	8ビットの入出力ポートです。入出力の指定はビット単位に行うことができます。
PB7-0 (Port B)		
PC7-0 (Port C)		
PD7-0 (Port D)		8ビットの入出力ポートです。入出力の指定はバイト単位に行うことができます。
PF7-0 (Port F)		8ビットの入出力ポートです。入出力の指定はビット単位に行うことができます。

備考 これらポート端子は、1.2 ポート以外の機能(通常動作時)、1.3 ポート以外の機能(PROM書き込み/ペリファイ/読み出し時)に示すように、兼用端子があります。

1.2 ポート以外の機能（通常動作時）

端子名称	入出力	兼用端子	機能
TxD (Transmit Data)	出力	PC0	シリアル・データの出力端子です。
RxD (Receive Data)	入力	PC1	シリアル・データの入力端子です。
$\overline{\text{SCK}}$ (Serial Clock)	入出力	PC2	シリアル・クロックの入出力端子です。内部クロック使用の場合は出力、外部クロック使用の場合は入力になります。
INT2 (Interrupt Request)	入力	PC3	エッジ・トリガ（立ち下がりエッジ）のマスカブル割り込み入力端子です。
TI (Timer Input)	入力		タイマの外部クロック入力端子です。
Zero-cross	入力		AC入力のゼロクロス検出端子です。
TO (Timer Output)	出力	PC4	タイマのカウント時間、内部クロックの1周期を半周期とする方形波が出力されます。
CI (Counter Input)	入力	PC5	タイマ/イベント・カウンタへの外部パルス入力端子です。
CO 0, 1 (Counter Output 0, 1)	出力	PC6,7	タイマ/イベント・カウンタによるプログラマブルの矩形波の出力です。
AD7-0 (Address/Data Bus 7-0)	入出力	PD7-0	外部メモリを使用する場合に、マルチプレクスト・アドレス/データ・バスになります。
AB15-8 (Address Bus 15-8)	出力	PF7-0	外部メモリを使用する場合に、アドレス・バスになります。
$\overline{\text{WR}}$ (Write Strobe)	出力		外部メモリのライト動作のために出力されるストロブ信号です。外部メモリのデータ・ライト・マシン・サイクル以外はハイ・レベルになります。 $\overline{\text{RESET}}$ 信号がロウのときおよびハードウェアSTOPモードのとき、ハイ・インピーダンスになります。
$\overline{\text{RD}}$ (Read Strobe)	出力		外部メモリのリード動作のために出力されるストロブ信号です。外部メモリのリード・マシン・サイクル以外はハイ・レベルになります。 $\overline{\text{RESET}}$ 信号がロウのときおよびハードウェアSTOPモードのとき、ハイ・インピーダンスになります。
ALE (Address Latch Enable)	出力		外部メモリをアクセスするためにPD7-0端子に出力される下位アドレス情報を、外部でラッチするためのストロブ信号です。 $\overline{\text{RESET}}$ 信号がロウ・レベルのときおよびハードウェアSTOPモードのとき、ハイ・インピーダンスとなります。
MODE0 MODE1 (Mode)	入力 入出力		MODE0端子を“0”（ロウ・レベル）に、MODE1端子を“1”（ハイ・レベル） ^注 に設定してください。
$\overline{\text{NMI}}$ (Non-Maskable Interrupt)	入力		エッジ・トリガ（立ち下がりエッジ）のノンマスカブル割り込み入力端子です。

注 プルアップしてください。プルアップ抵抗Rは $4[\text{k}\Omega] \leq R \leq 0.4 t_{\text{CVC}}[\text{k}\Omega]$ です（ t_{CVC} はns単位）。

保守/廃止

端子名称	入出力	兼用端子	機能
INT1 (Interrupt Request)	入力		エッジ・トリガ (立ち上がりエッジ) のマスクブル割り込み入力端子です。さらに AC 入力のゼロクロス検出端子として使用できます。
AN7-0 (Analog Input)	入力		A/Dコンバータへの8本アナログ入力です。AN7-4はエッジ検出 (立ち下がりエッジ) 入力として使用できます。
V _{AREF} (Reference Voltage)	入力		A/Dコンバータの基準電圧入力端子とA/Dコンバータの動作の制御端子を兼ねています。
AV _{DD} (Analog V _{DD})			A/Dコンバータの電源端子です。
AV _{SS} (Analog V _{SS})			A/DコンバータのGND端子です。
X1, X2 (Crystal)			システム・クロック発振用のクリスタル接続端子です。外部よりクロックを供給する場合はX1に入力します。X2にはX1の反転信号を入力します。
RESET (Reset)	入力		ロウ・レベル・アクティブのシステム・リセット入力です。
STOP (Stop)	入力		ハードウェアSTOPモードの制御信号入力端子で、ロウ・レベルを入力すると発振回路の動作が停止します。
V _{DD}			正電源供給端子です。
V _{SS}			GND端子です。



1.3 ポート以外の機能 (PROM 書き込み/ベリファイ/読み出し時)

端子名称	入出力	兼用端子	機能
A7-0	入力	PA7-0	アドレスの下位 8 ビットの入力端子です。
\overline{CE}	入力	PB6	チップ・イネーブル信号を入力する端子です。
\overline{OE}	入力	PB7	アウトプット・イネーブル信号を入力する端子です。
O7-0	入出力	PD7-0	データの入力/出力端子です。
A14-10	入力	PF6-2	アドレスの上位 7 ビットの入力端子です。
A 8		PF0	
A 9		\overline{NMI}	
MODE 0 MODE 1	入力		MODE0 端子を “1” (ハイ・レベル) に、MODE1 端子を “0” (ロウ・レベル) に設定してください。
\overline{RESET}	入力		“0” (ロウ・レベル) にしてください。
V_{PP}		\overline{STOP}	高電圧印加端子です。 EPROM の読み出し時は、“1” (ハイ・レベル) を入力します。

1.4 未使用端子の処理

端子	推奨接続方法
PA7-0 PB7-0 PC7-0 PD7-0 PF7-0	抵抗を介して、 V_{SS} または V_{DD} に接続
\overline{RD} \overline{WR} ALE	オープン
\overline{STOP}	V_{DD} に接続
INT1, \overline{NMI}	V_{SS} または V_{DD} に接続
AV_{DD}	V_{DD} に接続
V_{AREF} AV_{SS}	V_{SS} に接続
AN7-0	AV_{SS} または AV_{DD} に接続

2. メモリ構成

μPD78CP18のメモリは、モード指定により次の4つのモードで動作できます。

- μPD78C11Aモード (図2-1 参照)
- μPD78C12Aモード (図2-2 参照)
- μPD78C14モード (図2-3 参照)
- μPD78C18モード (図2-4 参照)

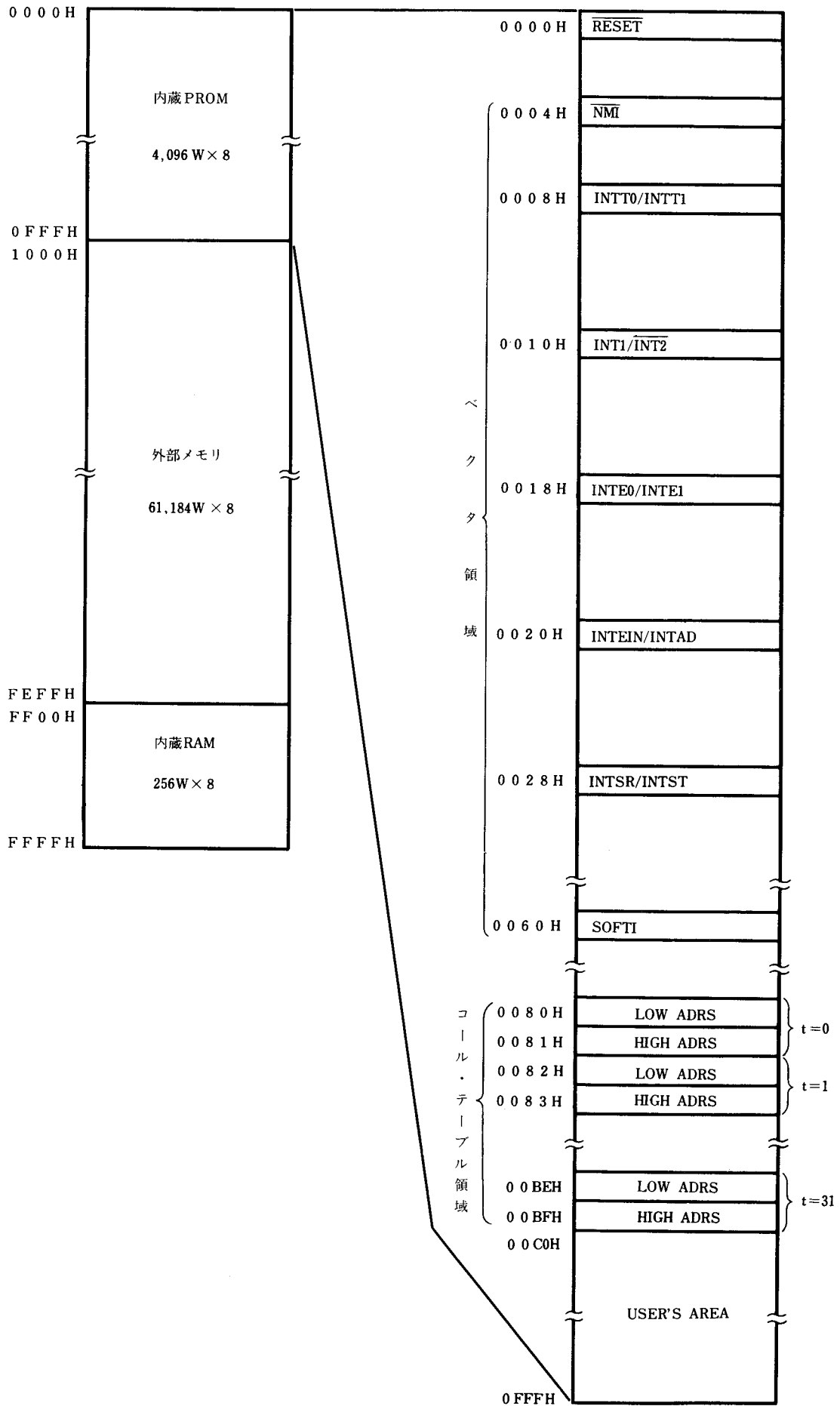
さらに、外部メモリ (PROMを除く) を有効にマッピングするために、内蔵PROMおよび内蔵RAMのアドレス範囲を指定できます (3.2 MEMORY MAPPING レジスタ (MM) 参照)。

なお、ベクタ領域、コール・テーブル領域については各モードともに共通です。

ハードウェア/ソフトウェアSTOPモードまたはHALTモードに設定することにより、内蔵RAMのデータを、低消費電流で保持することができます。

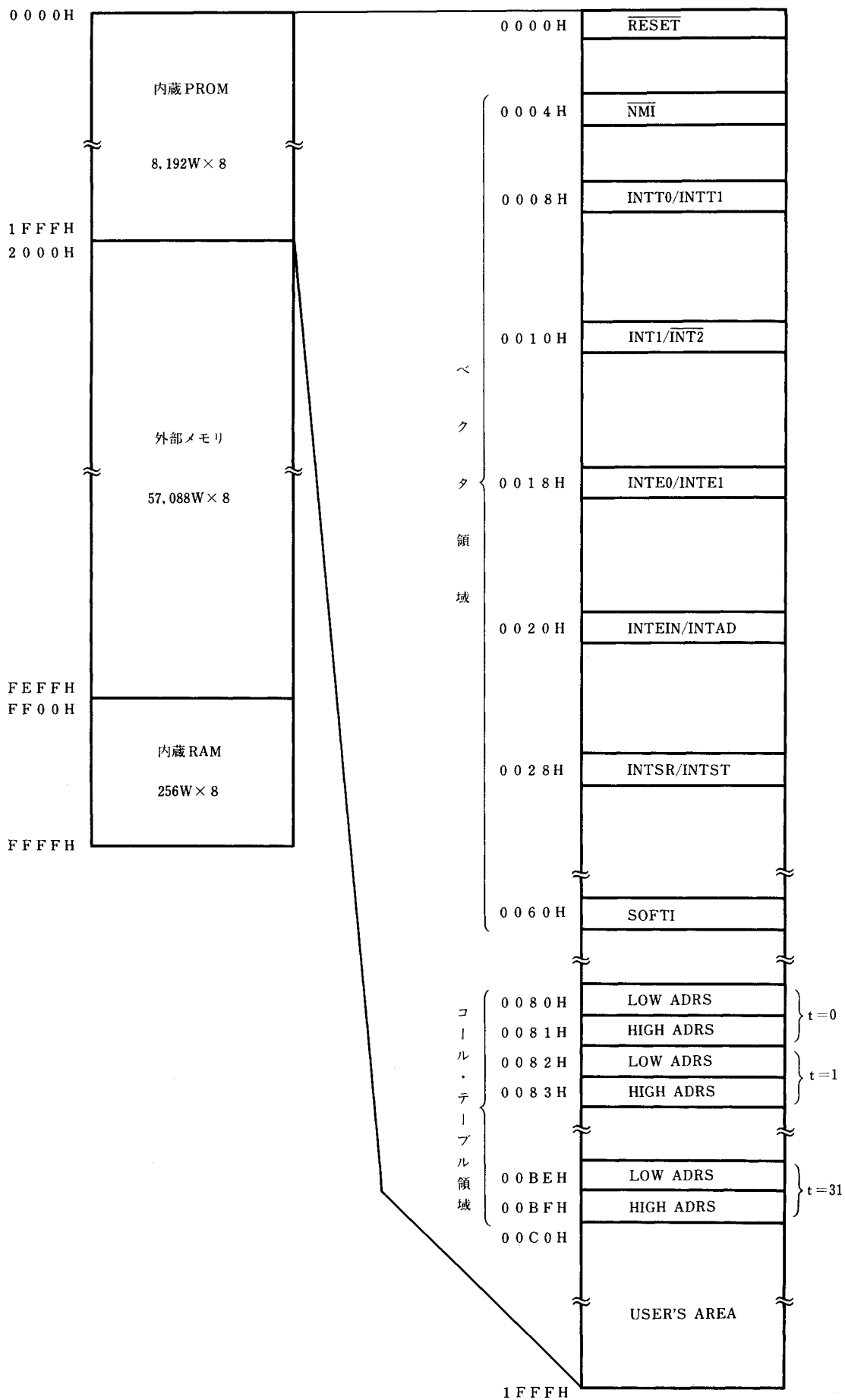
保守/廃止

図2-1 メモリ・マップ (μPD78C11Aモード)



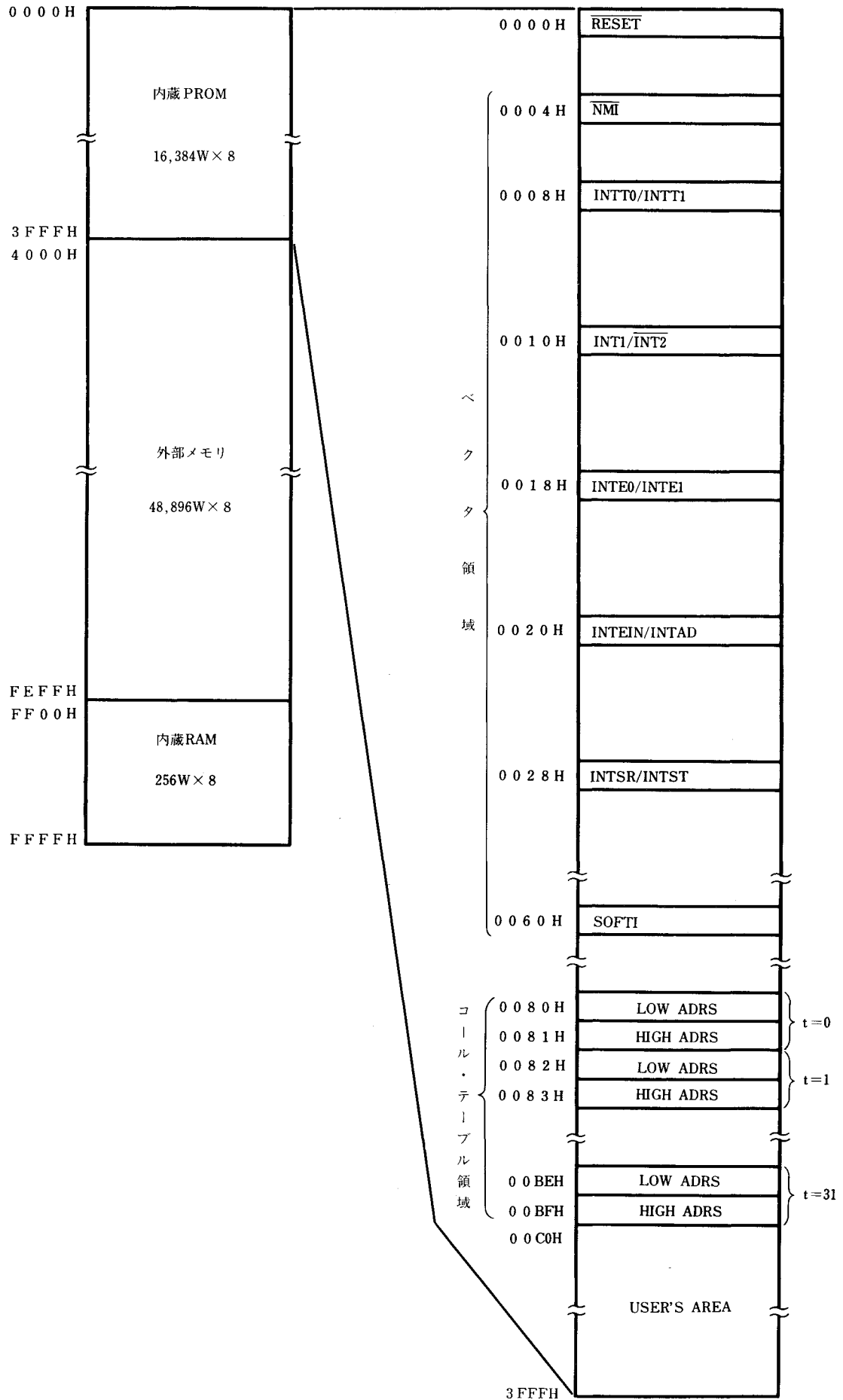
保守/廃止

図2-2 メモリ・マップ (μPD78C12Aモード)



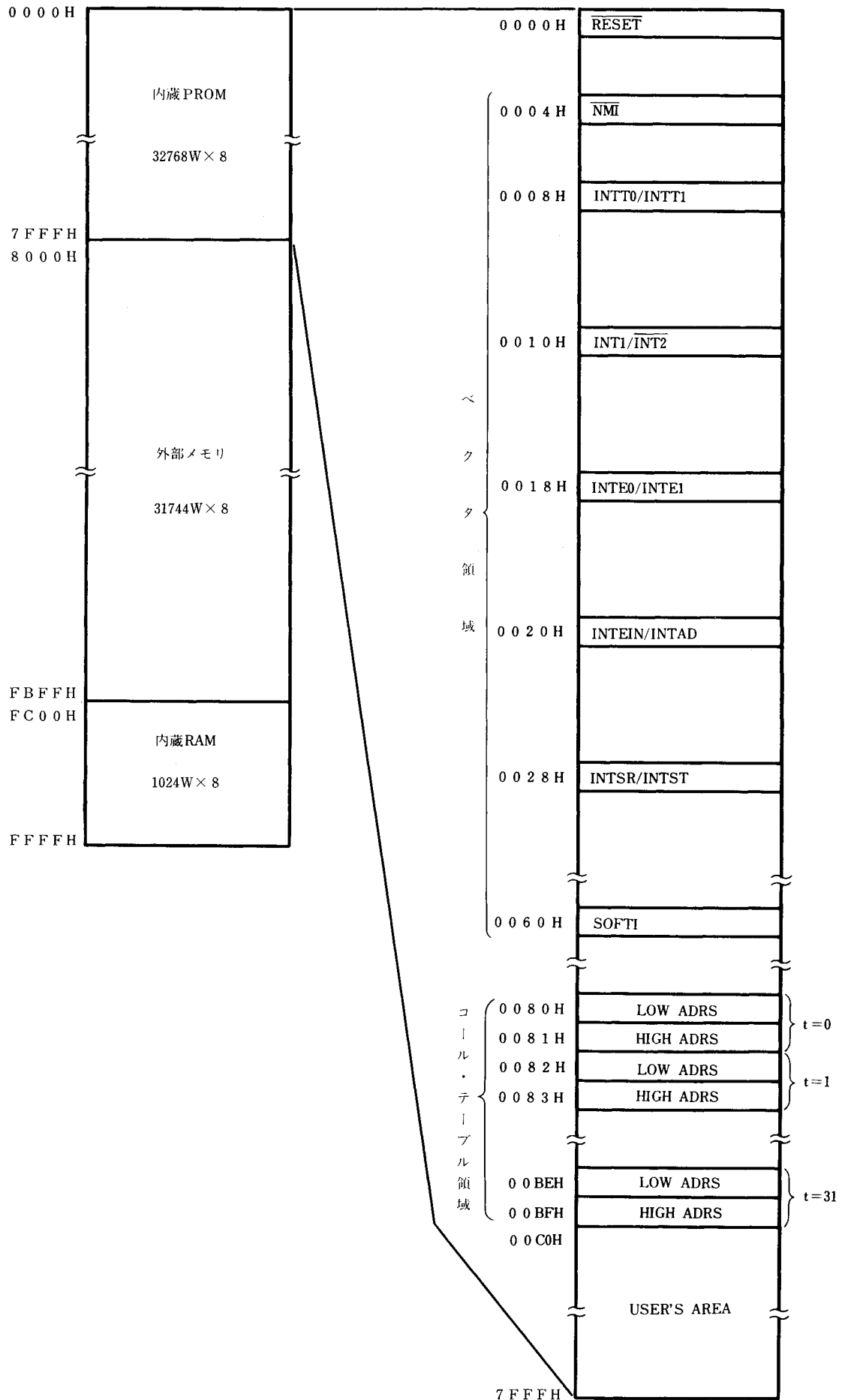
保守/廃止

図 2-3 メモリ・マップ (μPD78C14モード)



保守/廃止

図2-4 メモリ・マップ (μPD78C18モード)



3. メモリ拡張

μ PD78CP18は、MEMORY MAPPINGレジスタ (MM) またはMODE0, MODE1端子により、外部メモリの拡張ができます。また、MEMORY MAPPINGレジスタのMM7, MM6, MM5ビットにより、内蔵PROMおよび内蔵RAMのアクセス範囲の指定ができます。

3.1 MODE 端子

μ PD78CP18は、MODE0, MODE1端子の設定により、プログラミング・モードと通常動作モードの切り替えを行うことができます。

表3-1にMODE端子によるモード設定を示します。

表3-1 MODE端子によるモード設定

MODE1	MODE0	動作モード
L	L	設定禁止
L	H	プログラミング・モード注
H	L	通常動作モード
H	H	設定禁止

注 4. PROMのプログラミングを参照してください。

MODE0, 1端子をハイ・レベルにするときは、 $4 \text{ [k}\Omega\text{]} \leq R \leq 0.4 t_{\text{CYC}} \text{ [k}\Omega\text{]}$ (t_{CYC} はns単位) のプルアップ抵抗を用いてください。

3.2 MEMORY MAPPING レジスタ (MM)

MEMORY MAPPING レジスタは8ビットのレジスタで、以下に示す制御をします。

- PD7-0, PF7-0のポート/拡張モードの指定
- 内蔵RAMのアクセスを許可するか否かの制御
- 内蔵PROMおよび内蔵RAMのアクセス範囲の指定

図3-1にMEMORY MAPPINGレジスタの構成を示します。

(1) MM 2-0 ビット

PD7-0のポート/拡張モード, 入力/出力, PF7-0のアドレス出力の指定を行うビットです。

図3-1に示すように, 接続可能な外部メモリの容量は次に示す4種類から選べます。

- 256バイト
- 4 Kバイト
- 16 Kバイト
- 32K/48K/56K/60Kバイト (MM 7-5 ビットの設定による)

PF7-0でアドレス出力として使用しないポートは, 汎用ポートとして使用できます。

$\overline{\text{RESET}}$ 入力時およびハードウェア STOP モード時, これらのビットはリセット (0) され, PD7-0は入力ポート (ハイ・インピーダンス) になります。

(2) MM 3 ビット (RAE)

内蔵RAMのアクセスを許可 (RAE=1) するか否 (RAE=0) かを制御するビットです。

スタンバイ動作時, および内蔵RAMを使用せず, 外部に接続したRAMを使用する場合に, “0” にセットしてください。

通常動作時に $\overline{\text{RESET}}$ 入力されてもそのときの内容を保持しています。しかし, パワーオン・リセット時にはRAEビットは不定のため, 命令によってイニシャライズしてください。

(3) MM 7-5 ビット

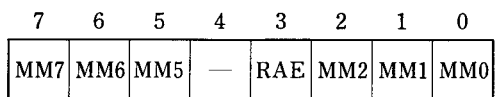
内蔵PROMのアクセス範囲の指定を行うビットです。

$\overline{\text{STOP}}$, $\overline{\text{RESET}}$ 入力すると, これらのビットはリセットされ, 32Kバイト・モード (μPD78C18モード) になります。

また, これらのビットはμPD78CG14, 78CP14, 78CP18にのみ有効なビットであり, μPD78C11A, 78C12A, 78C14, 78C18においてこれらのビットにデータを書き込んでもCPUは無視します。したがって, μPD78CP18において開発したプログラムを, そのままマスクROMに移すことができます。



図3-1 MEMORY MAPPINGレジスタのフォーマット



0	0	0	ポート・モード	シングル・チップ	PD7-0 = 入力ポート
0	0	1			PF7-0 = ポート・モード
0	1	0	拡張モード	256 バイト	PD7-0 = 拡張モード
1	0	0		4 Kバイト	PF7-0 = ポート・モード
1	1	0		16Kバイト	PD7-0 } = 拡張モード
1	1	1		32K/48K/ 56K/60K ^注 バイト	PF3-0 } = 拡張モード
					PF7-4 = ポート・モード
					PF7-6 = ポート・モード
					PD7-0 } = 拡張モード
					PF7-0 } = 拡張モード

注 MM7-5 ビットの設定による

内蔵RAMアクセス

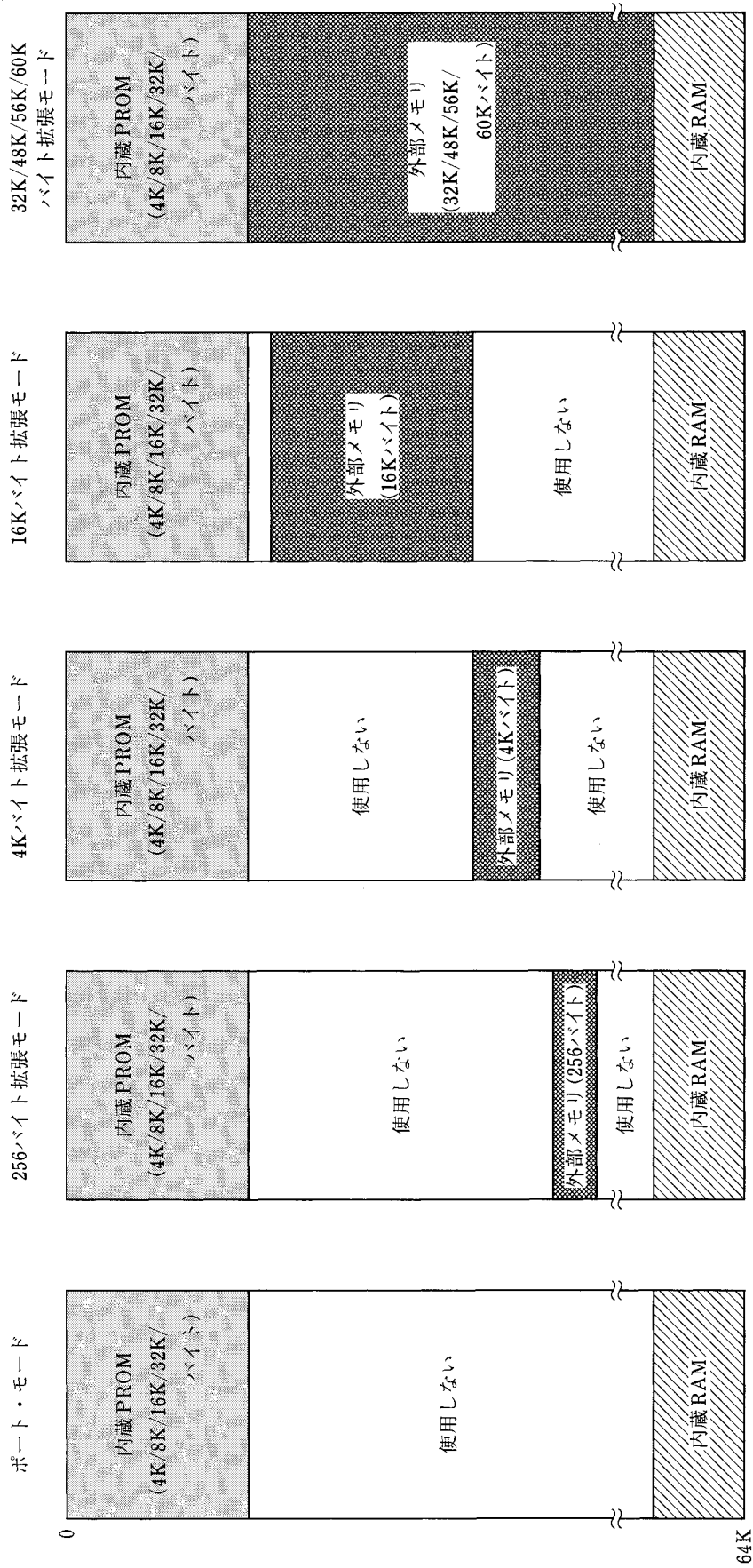
0	ディスエーブル
1	イネーブル

内蔵PROMおよび内蔵RAMのアクセス範囲

MM7	MM6	MM5	内蔵PROMのアクセス範囲	内蔵RAMのアクセス範囲
0	0	0	0000H-7FFFH (32Kバイト: μPD78C18モード)	FC00H-FFFFH (1 Kバイト)
0	0	1	0000H-3FFFH (16Kバイト: μPD78C14モード)	FF00H-FFFFH (256バイト)
0	1	1	0000H-1FFFH (8 Kバイト: μPD78C12Aモード)	FF00H-FFFFH (256バイト)
1	0	1	0000H-0FFFH (4Kバイト: μPD78C11Aモード)	FF00H-FFFFH (256バイト)
上記以外			設定禁止	

保守 / 廃止

図 3-2 MEMORY MAPPING レジスタによる外部拡張モード



注意 内蔵PROM, 内蔵RAMのアクセス範囲は, MM7-5により決まります。

4. PROMのプログラミング

μPD78CP18は、32768×8ビットのPROMをプログラム・メモリとして内蔵しています。このPROMの書き込み/ベリファイのために、表4-1に示すような端子を使用します。

μPD78CP18のプログラム・タイミングは、μPD27C256Aとコンパチブルです。

μPD27C256Aの資料をあわせてご覧ください。

表4-1 PROMプログラミング時の端子機能

端子名	機能
RESET	ロウ・レベル入力 (書き込み/ベリファイ, 読み出し時)
MODE0	ハイ・レベル入力 (書き込み/ベリファイ, 読み出し時)
MODE1	ロウ・レベル入力 (書き込み/ベリファイ, 読み出し時)
V _{PP} 注	高電圧入力 (書き込み/ベリファイ時), ハイ・レベル入力 (読み出し時)
CE注	チップ・イネーブル入力
OE注	アウトプット・イネーブル入力
A14-0注	アドレス入力
O7-0注	データ入力 (書き込み時), データ出力 (ベリファイ/読み出し時)
V _{DD} 注	電源電圧入力

注 これらの端子はμPD27C256Aに対応しています。

- 注意1. 消去用窓を備えたμPD78CP18DW, 78CP18KBは, EPROM消去時を除いて, 遮光用カバー・フィルムを張ってください。
2. ワン・タイムPROM製品のμPD78CP18CW, 78CP18GF-3BE, 78CP18GQ-36には, 消去用窓を備えていないため, 紫外線消去はできません。



4.1 PROMのプログラミングの動作モード

PROMのプログラミングの動作モードは、表4-2に示すように設定されます。このとき、プログラミングに使用しない端子は表4-3に示すように処理してください。

表4-2 PROMのプログラミング・モード

動作モード	CE ^注	OE ^注	V _{PP} ^注	V _{DD} ^注	RESET	MODE0	MODE1
プログラム	L	H	+12.5V	+6 V	L	H	L
プログラム・ベリファイ	H	L					
プログラム・インヒビット	H	H					
リード	L	L	+5 V	+5 V			
出力ディスエーブル	L	H					
スタンバイ	H	L/H					

注 これらの端子はμPD27C256Aに対応しています。

注意 V_{PP}を+12.5V、V_{DD}を+6Vに設定したとき、 \overline{CE} と \overline{OE} をともにLにすることは禁止しています。

表4-3 未使用端子の処理 (PROMプログラミング・モード時)

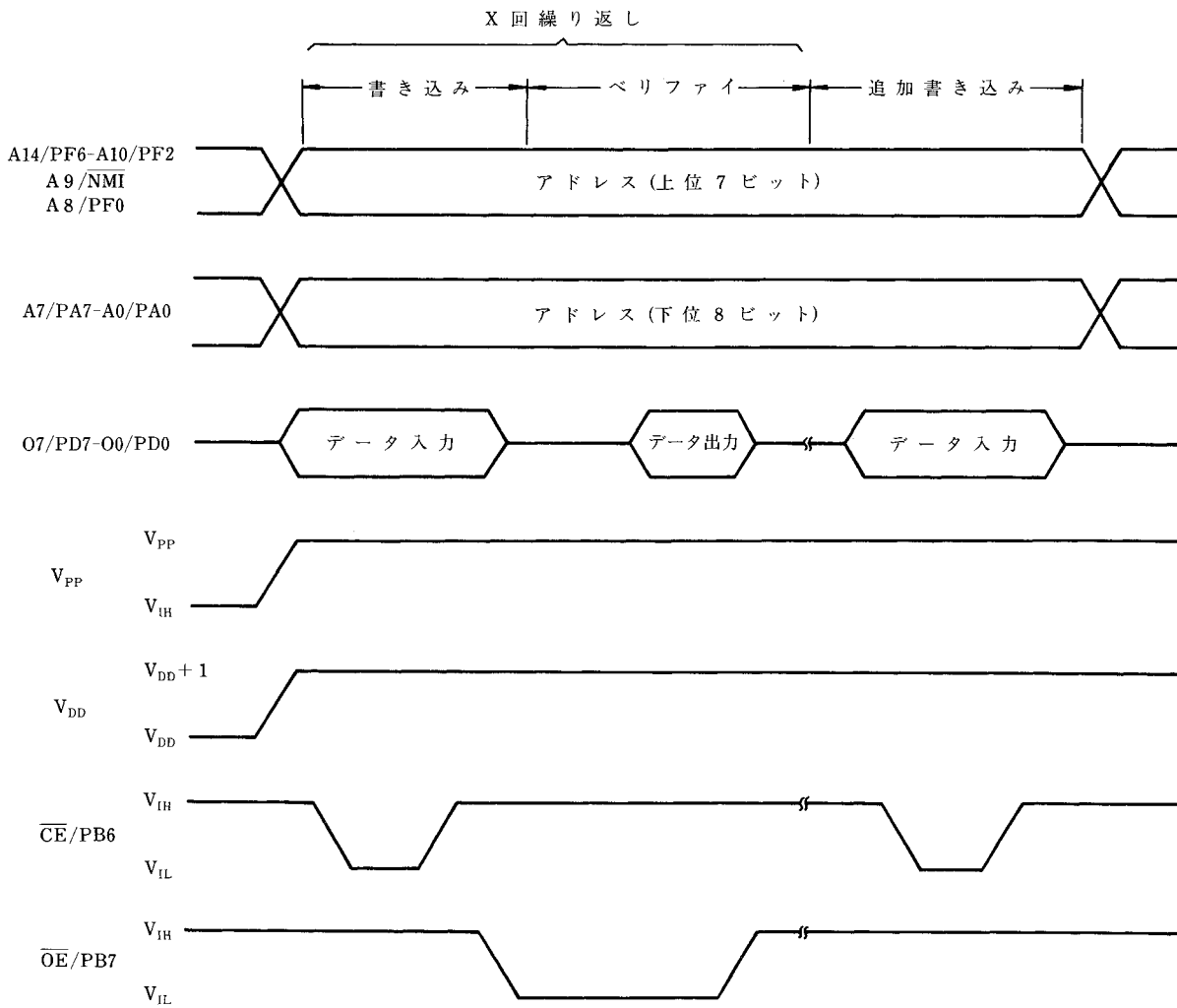
端子	推奨接続方法
INT1	V _{SS} に接続
X1	
AN0-7	
V _{AREF}	
AV _{DD}	
AV _{SS}	
上記以外の端子	端子ごとに抵抗を介してV _{SS} に接続
X2	オープン

4.2 PROM書き込みの手順

PROMへのデータの書き込みは、次のような手順で行われ、高速書き込みが可能です。

- (1) 使用しない端子を抵抗を介してV_{SS}にプルダウンし、V_{DD}に+6V、V_{PP}に+12.5Vを供給。
- (2) 初期アドレスを供給。
- (3) 書き込みデータを供給。
- (4) \overline{CE} 端子に1msのプログラム・パルス（アクティブ・ロウ）を供給。
- (5) ベリファイ・モード。書き込めていれば(7)へ、書き込めていなければ(3)~(5)を繰り返す。25回繰り返して書き込めなければ、(6)へ。
- (6) 不良デバイスとして書き込み動作を中止する。
- (7) 書き込みデータを供給し、((3)~(5)で繰り返した回数：X)×3msのプログラム・パルスを供給（追加書き込み）。
- (8) アドレスをインクリメント。
- (9) (3)~(8)を最終アドレスまで繰り返す。

図4-1 PROM書き込み/ベリファイのタイミング



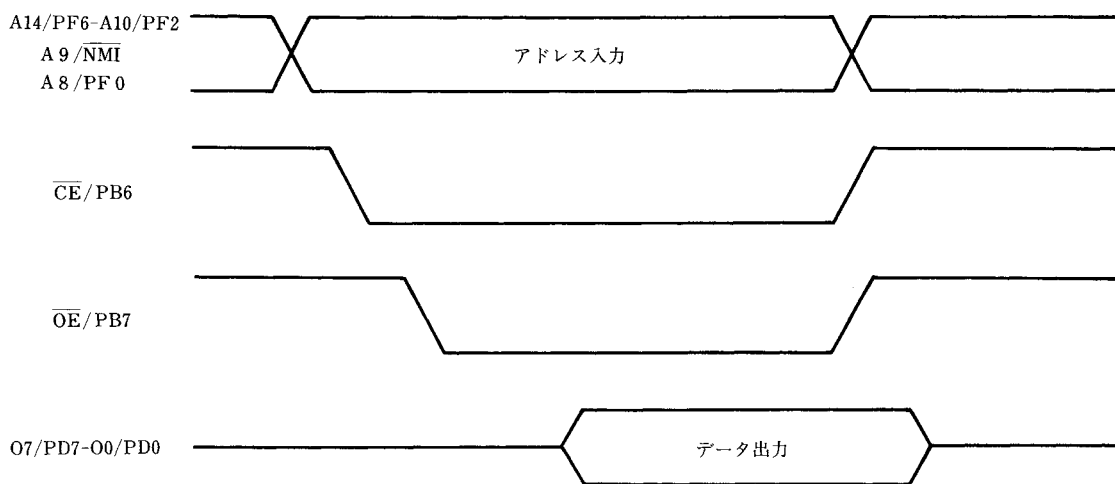
4.3 PROM 読み出しの手順

次に示す手順によって、PROMの内容を外部データ・バス (07-00) に読み出すことができます。

- (1) 使用しない端子は抵抗を介して V_{SS} にプルダウン。
- (2) V_{DD} , V_{PP} 端子に 5 V を供給。
- (3) 読み出そうとするデータのアドレスを A14-A0 端子に入力。
- (4) リード・モード
- (5) データを 07-00 端子に出力。

上述の(2)~(5)のタイミングを図 4-2 に示します。

図 4-2 PROM の読み出しタイミング



5. 消去方法（セラミック窓付きパッケージ製品のみ）

セラミック窓付きパッケージ製品（μPD78CP18DW, 78CP18KB）にプログラムされたデータの内容は、紫外線を上部の窓に照射することで消去されます。

消去可能な紫外線の波長は約250 nmです。完全消去に必要な照射量は $15 \text{ W}\cdot\text{s}/\text{cm}^2$ （紫外線強度×消去時間）です。市販の紫外線ランプ（波長254 nm, 強度 $12 \text{ mW}/\text{cm}^2$ ）を使用する場合、約15～20分で消去ができます。

注意1. 直射日光あるいは蛍光灯の光に長時間さらした場合でも内容が消去されることがあります。内容を保護するため、遮光用カバー・フィルムで上部の窓をマスクしてください。

NECでは遮光用カバーフィルムをUV EPROM製品に添付して用意していますのでご利用ください。

2. 通常、消去を行う場合、紫外線ランプとμPD78CP18DW, 78CP18KBとの距離を2.5 cm以内にしてください。

備考 紫外線ランプの劣化、パッケージ窓部の汚れなどにより、消去時間が長くなる場合があります。

6. ワン・タイムPROM製品のスクリーニングについて

ワン・タイムPROM製品 (μ PD78CP18CW, 78CP18GF-3BE, 78CP18GQ-36) は、その構造上、当社にて完全な試験をして出荷することはできません。必要なデータを書き込んだあと、下記の条件で高温保管後、PROMのベリファイを行うスクリーニングを実施することを推奨します。

保管温度	保管時間
125 °C	24時間

なお、NECでは、QTOPマイコンの名称でワン・タイムPROMの書き込みから捺印、スクリーニング、検査を有料で行うサービスを実施しております。詳細につきましては、販売員にご相談ください。

保守/廃止

7. 電気的特性

絶対最大定格 ($T_A = 25^\circ\text{C}$)

項目	略号	条件	定格	単位
電源電圧	V_{DD}		$-0.5 \sim +7.0$	V
	AV_{DD}		$AV_{SS} \sim V_{DD} + 0.5$	V
	AV_{SS}		$-0.5 \sim +0.5$	V
	V_{PP}		$-0.5 \sim +13.5$	V
入力電圧	V_I	$\overline{\text{NMI}}/\text{A9}$ 端子以外	$-0.5 \sim V_{DD} + 0.5$	V
		$\overline{\text{NMI}}/\text{A9}$ 端子	$-0.5 \sim +13.5$	V
出力電圧	V_O		$-0.5 \sim V_{DD} + 0.5$	V
ロウ・レベル出力電流	I_{OL}	全出力端子	4.0	mA
		全出力端子合計	100	mA
ハイ・レベル出力電流	I_{OH}	全出力端子	-2.0	mA
		全出力端子合計	-50	mA
A/Dコンバータ 基準入力電圧	V_{AREF}		$-0.5 \sim AV_{DD} + 0.3$	V
動作周囲温度	T_A		$-40 \sim +85$	$^\circ\text{C}$
保存温度	T_{stg}		$-65 \sim +150$	$^\circ\text{C}$

★

注意 各項目のうち1項目でも、また、一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で、製品をご使用ください。

★

保守/廃止

発振器特性 ($T_A = -40 \sim +85^\circ\text{C}$, $V_{DD} = AV_{DD} = +5.0\text{V} \pm 10\%$, $V_{SS} = AV_{SS} = 0\text{V}$,
 $V_{DD} - 0.8\text{V} \leq AV_{DD} \leq V_{DD}$, $3.4\text{V} \leq V_{AREF} \leq AV_{DD}$)

発振子	推奨回路	項目	条件	MIN.	MAX.	単位
セラミック 発振子 または 水晶振動子		発振周波数 (f_{XX})	A/Dコンバータ を使用しない	4	15	MHz
			A/Dコンバータ を使用する	5.8	15	
外部 クロック		X1入力周波数 (f_X)	A/Dコンバータ を使用しない	4	15	MHz
			A/Dコンバータ を使用する	5.8	15	
		X1入力立ち上がり, 立ち下 がり時間 (t_r, t_f)		0	20	ns
X1入力ハイ, ロウ・レベル 幅 ($t_{\phi H}, t_{\phi L}$)		20	250	ns		

注意1. 発振回路はX1, X2端子にできるかぎり近づけてください。

2. の範囲に他の信号線を通さないでください。



容量 ($T_A=25^\circ\text{C}$, $V_{DD}=V_{SS}=0\text{V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
入力容量	C_I	$f_c = 1\text{MHz}$ 被測定端子以外は0V			10	pF
出力容量	C_O				20	pF
入出力容量	C_{IO}				20	pF

DC特性 ($T_A=-40\sim+85^\circ\text{C}$, $V_{DD}=AV_{DD}=+5.0\text{V}\pm 10\%$, $V_{SS}=AV_{SS}=0\text{V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位	
ロウ・レベル入力電圧	V_{IL1}	$\overline{\text{RESET}}$, $\overline{\text{STOP}}$, $\overline{\text{NMI}}$, $\overline{\text{SCK}}$, INT1, TI, AN4-AN7以外	0		0.8	V	
	V_{IL2}	$\overline{\text{RESET}}$, $\overline{\text{STOP}}$, $\overline{\text{NMI}}$, $\overline{\text{SCK}}$, INT1, TI, AN4-AN7	0		$0.2V_{DD}$	V	
ハイ・レベル入力電圧	V_{IH1}	$\overline{\text{RESET}}$, $\overline{\text{STOP}}$, $\overline{\text{NMI}}$, $\overline{\text{SCK}}$, INT1, TI, AN4-AN7, X1, X2以外	2.2		V_{DD}	V	
	V_{IH2}	$\overline{\text{RESET}}$, $\overline{\text{STOP}}$, $\overline{\text{NMI}}$, $\overline{\text{SCK}}$, INT1, TI, AN4-AN7, X1, X2	$0.8V_{DD}$		V_{DD}	V	
ロウ・レベル出力電圧	V_{OL}	$I_{OL}=2.0\text{mA}$			0.45	V	
ハイ・レベル出力電圧	V_{OH}	$I_{OH}=-1.0\text{mA}$	$V_{DD}-1.0$			V	
		$I_{OH}=-100\mu\text{A}$	$V_{DD}-0.5$			V	
入力電流	I_I	注1 INT1, 注2 TI(PC3); $0\text{V}\leq V_I\leq V_{DD}$			± 200	μA	
入力リーク電流	I_{LI}	INT1, TI(PC3)以外; $0\text{V}\leq V_I\leq V_{DD}$			± 10	μA	
出力リーク電流	I_{LO}	$0\text{V}\leq V_O\leq V_{DD}$			± 10	μA	
AV_{DD} 電源電流	AI_{DD1}	動作モード $f_{XX}=15\text{MHz}$		0.5	1.3	mA	
	AI_{DD2}	STOPモード		10	20	μA	
V_{DD} 電源電流	I_{DD1}	動作モード $f_{XX}=15\text{MHz}$		16	35	mA	
	I_{DD2}	HALTモード $f_{XX}=15\text{MHz}$		7	13	mA	
データ保持電圧	V_{DDDR}	ハードウェア/ソフトウェア STOPモード	2.5			V	
データ保持電流	I_{DDDR}	注3 ハードウェア/ソフトウェア STOPモード	$V_{DDDR}=2.5\text{V}$		1	15	μA
			$V_{DDDR}=5\text{V}\pm 10\%$		10	50	μA

★

注1. ZCMレジスタによってセルフバイアスを発生するとした場合

2. MCCレジスタによってコントロール・モードにした場合で、ZCMレジスタによってセルフバイアスを発生するとした場合
3. セルフバイアスを発生していないとき



AC特性 ($T_A = -40 \sim +85^\circ\text{C}$, $V_{DD} = AV_{DD} = +5.0\text{V} \pm 10\%$, $V_{SS} = AV_{SS} = 0\text{V}$)

リード/ライト・オペレーション:

項 目	略 号	条 件	MIN.	MAX.	単 位	
X1 入力サイクル・タイム	t _{CYC}		66	167	ns	
アドレス・セットアップ時間(対ALE↓)	t _{AL}	f _{XX} =15 MHz, C _L =150 pF	30		ns	
アドレス・ホールド時間(対ALE↓)	t _{LA}		35		ns	
アドレス → RD ↓ 遅延時間	t _{AR}		100		ns	
RD ↓ → アドレス・フロート時間	t _{AFR}	C _L =150 pF		20	ns	
アドレス → データ入力時間	t _{AD}	f _{XX} =15 MHz, C _L =150 pF		250	ns	
ALE ↓ → データ入力時間	t _{LDR}			135	ns	
RD ↓ → データ入力時間	t _{RD}			120	ns	
ALE ↓ → RD ↓ 遅延時間	t _{LR}		15		ns	
データ・ホールド時間(対RD↑)	t _{RDH}	C _L =150 pF	0		ns	
RD ↑ → ALE ↑ 遅延時間	t _{RL}	f _{XX} =15 MHz, C _L =150 pF	80		ns	
RD ロウ・レベル幅	t _{RR}	データ・リード時 f _{XX} =15 MHz, C _L =150 pF	215		ns	
		OPコード・フェッチ時 f _{XX} =15 MHz, C _L =150 pF	415		ns	
ALE ハイ・レベル幅	t _{LL}	f _{XX} =15 MHz, C _L =150 pF	90		ns	
アドレス → WR ↓ 遅延時間	t _{AW}	f _{XX} =15 MHz, C _L =150 pF	100		ns	
ALE ↓ → データ出力時間	t _{LDW}			197	ns	
WR ↓ → データ出力時間	t _{WD}	C _L =150 pF		140	ns	
ALE ↓ → WR ↓ 遅延時間	t _{LW}	f _{XX} =15 MHz, C _L =150 pF	15		ns	
データ・セットアップ時間(対WR↑)	t _{DW}		127		ns	
データ・ホールド時間(対WR↑)	t _{WDH}		60		ns	
WR ↑ → ALE ↑ 遅延時間	t _{WL}		80		ns	
WR ロウ・レベル幅	t _{WW}			215		ns

ゼロクロス特性:

項 目	略 号	条 件	MIN.	MAX.	単 位
ゼロクロス検出入力	V _{ZX}	AC結合	1	1.8	VAC _{P-P}
ゼロクロス正確度	A _{ZX}	60Hz正弦波		±135	mV
ゼロクロス検出入力周波数	f _{ZX}		0.05	1	kHz



シリアル・オペレーション:

項目	略号	条件	MIN.	MAX.	単位
SCK サイクル・タイム	t _{CYK}	SCK $\overline{\text{入}}$ 力	注1	800	ns
			注2	400	ns
		SCK $\overline{\text{出}}$ 力	1.6	μs	
SCK ロウ・レベル幅	t _{KKL}	SCK $\overline{\text{入}}$ 力	注1	335	ns
			注2	160	ns
		SCK $\overline{\text{出}}$ 力	700	ns	
SCK ハイ・レベル幅	t _{KKH}	SCK $\overline{\text{入}}$ 力	注1	335	ns
			注2	160	ns
		SCK $\overline{\text{出}}$ 力	700	ns	
RxDセットアップ時間(対SCK $\overline{\text{上}}$)	t _{RXX}	注1	80	ns	
RxDホールド時間(対SCK $\overline{\text{上}}$)	t _{KRX}	注1	80	ns	
SCK $\overline{\text{下}}$ → TxD遅延時間	t _{KTX}	注1		210	ns

- 注1. アシンクロナス・モードでクロック・レートが×1, シンクロナス・モード, I/Oインタフェース・モードの場合
 2. アシンクロナス・モードでクロック・レートが×16, ×64の場合

備考 表中の数値はf_{XX}=15 MHz, C_L=100 pFのときの値です。

その他のオペレーション:

項目	略号	条件	MIN.	MAX.	単位
TI ハイ, ロウ・レベル幅	t _{TIH} , t _{TIL}		6		t _{cyc}
CI ハイ, ロウ・レベル幅	t _{CIH} , t _{CIL}	◦ イベント・カウンタ・モード ◦ 周波数測定モード	6		t _{cyc}
	t _{CI2H} , t _{CI2L}	◦ パルス幅測定モード ◦ ECNTのラッチ, クリア入力 ◦ INTEINのセット入力	48		t _{cyc}
NMI ハイ, ロウ・レベル幅	t _{NIH} , t _{NIL}		10		μs
INT1 ハイ, ロウ・レベル幅	t _{I1H} , t _{I1L}		36		t _{cyc}
INT2 ハイ, ロウ・レベル幅	t _{I2H} , t _{I2L}		36		t _{cyc}
AN4-7ハイ, ロウ・レベル幅	t _{ANH} , t _{ANL}		36		t _{cyc}
RESET ハイ, ロウ・レベル幅	t _{RSH} , t _{RSL}		10		μs

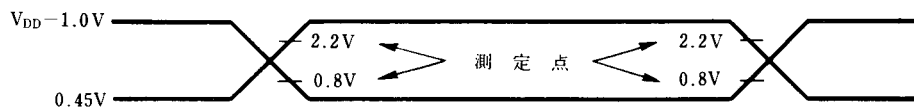
保守 / 廃止

A/Dコンバータ特性 ($T_A = -40 \sim +85 \text{ }^\circ\text{C}$, $V_{DD} = +5.0 \text{ V} \pm 10 \%$, $V_{SS} = AV_{SS} = 0 \text{ V}$,
 $V_{DD} - 0.5 \text{ V} \leq AV_{DD} \leq V_{DD}$, $3.4 \text{ V} \leq V_{AREF} \leq AV_{DD}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
分解能			8			Bits
絶対精度 注		$3.4 \text{ V} \leq V_{AREF} \leq AV_{DD}$, $66 \text{ ns} \leq t_{CYC} \leq 167 \text{ ns}$			$\pm 0.8 \%$	FSR
		$4.0 \leq V_{AREF} \leq AV_{DD}$, $66 \text{ ns} \leq t_{CYC} \leq 167 \text{ ns}$			$\pm 0.6 \%$	FSR
		$T_A = -10 \sim +70 \text{ }^\circ\text{C}$, $4.0 \leq V_{AREF} \leq AV_{DD}$, $66 \text{ ns} \leq t_{CYC} \leq 167 \text{ ns}$			$\pm 0.4 \%$	FSR
変換時間	t_{CONV}	$66 \text{ ns} \leq t_{CYC} \leq 110 \text{ ns}$	576			t_{CYC}
		$110 \text{ ns} \leq t_{CYC} \leq 167 \text{ ns}$	432			t_{CYC}
サンプリング時間	t_{SAMP}	$66 \text{ ns} \leq t_{CYC} \leq 110 \text{ ns}$	96			t_{CYC}
		$110 \text{ ns} \leq t_{CYC} \leq 167 \text{ ns}$	72			t_{CYC}
アナログ入力電圧	V_{IAN}		-0.3		$V_{AREF} + 0.3$	V
アナログ入力インピーダンス	R_{AN}			50		MΩ
基準電圧	V_{AREF}		3.4		AV_{DD}	V
V_{AREF} 電流	I_{AREF1}	動作モード		1.5	3.0	mA
	I_{AREF2}	STOPモード		0.7	1.5	mA
AV_{DD} 電源電流	AI_{DD1}	動作モード $f_{XX} = 15 \text{ MHz}$		0.5	1.3	mA
	AI_{DD2}	STOPモード		10	20	μA

注 量子化誤差 ($\pm 1/2 \text{ LSB}$) は含みません。

ACタイミング測定点





t_{CYC} 依存の AC 特性計算式

項 目	計 算 式	MIN./MAX.	単 位
t _{AL}	2 T - 100	MIN.	ns
t _{LA}	T - 30	MIN.	ns
t _{AR}	3 T - 100	MIN.	ns
t _{AD}	7 T - 220	MAX.	ns
t _{LDR}	5 T - 200	MAX.	ns
t _{RD}	4 T - 150	MAX.	ns
t _{LR}	T - 50	MIN.	ns
t _{RL}	2 T - 50	MIN.	ns
t _{RR}	4 T - 50 (データ・リード時)	MIN.	ns
	7 T - 50 (OPコード・フェッチ時)		
t _{LL}	2 T - 40	MIN.	ns
t _{AW}	3 T - 100	MIN.	ns
t _{LDW}	T + 130	MAX.	ns
t _{LW}	T - 50	MIN.	ns
t _{DW}	4 T - 140	MIN.	ns
t _{WDH}	2 T - 70	MIN.	ns
t _{WL}	2 T - 50	MIN.	ns
t _{WW}	4 T - 50	MIN.	ns
t _{CYK}	12T (SCK _入) ^{注1}	MIN.	ns
	6 T (SCK _入) ^{注2}		
	24T (SCK _出)		
t _{KKL}	5 T + 5 (SCK _入) ^{注1}	MIN.	ns
	2.5T + 5 (SCK _入) ^{注2}		
	12T - 100 (SCK _出)		
t _{KKH}	5 T + 5 (SCK _入) ^{注1}	MIN.	ns
	2.5T + 5 (SCK _入) ^{注2}		
	12T - 100 (SCK _出)		

注1. アシンクロナス・モードでクロック・レートが×1, シンクロナス・モード, I/O インタフェース・モードの場合

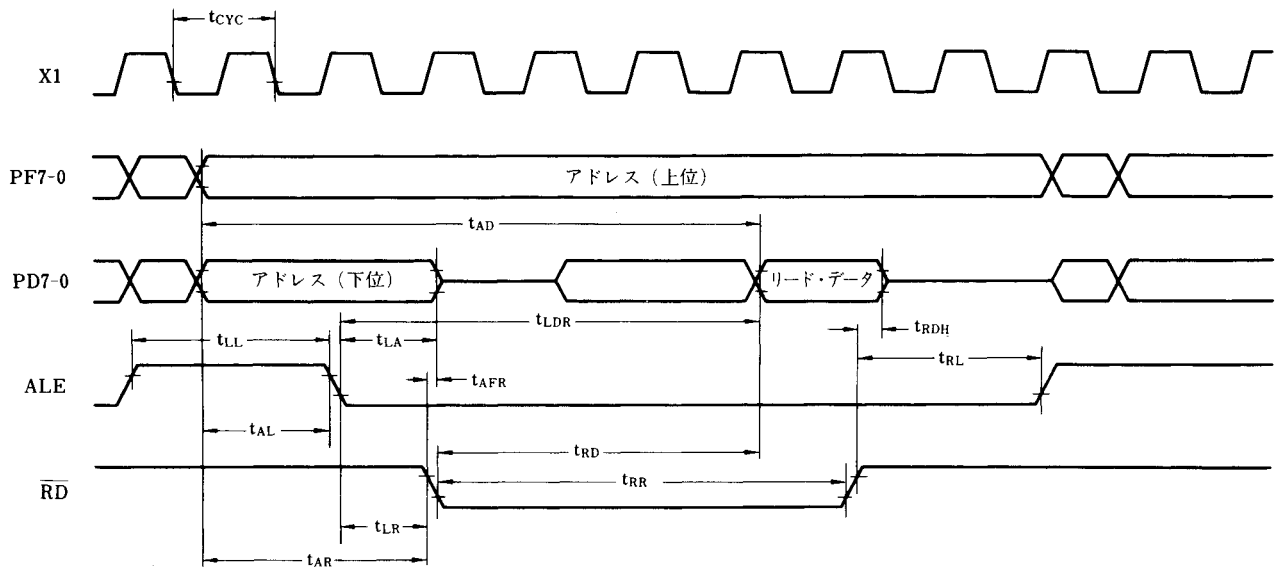
2. アシンクロナス・モードでクロック・レートが×16, ×64の場合

備考1. $T = t_{CYC} = 1/f_{XX}$

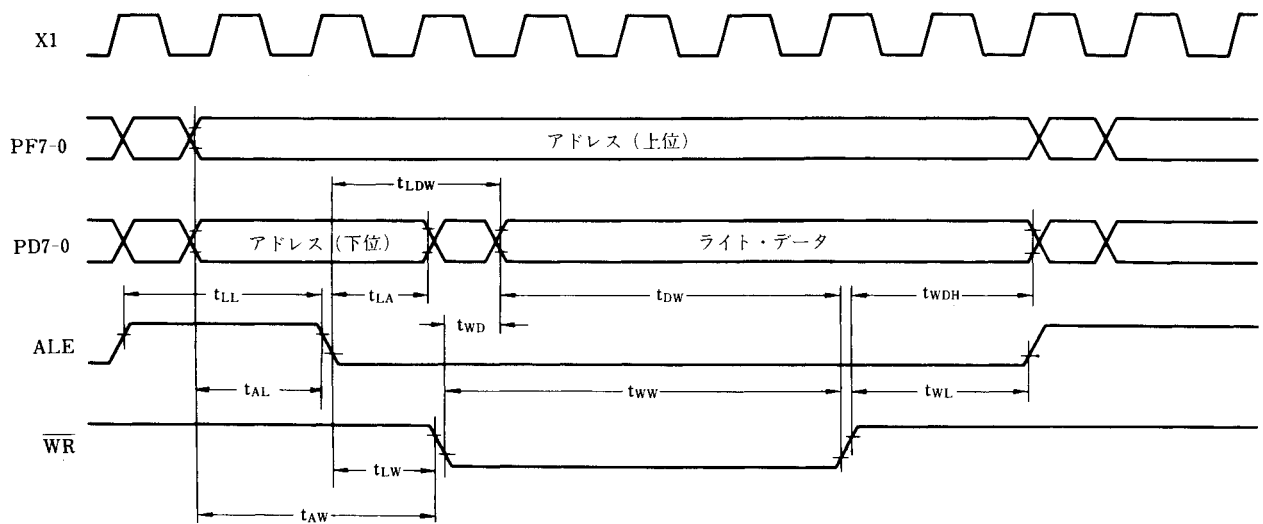
2. この表に示されていない項目は発振周波数 (f_{XX}) に依存しません。

タイミング波形

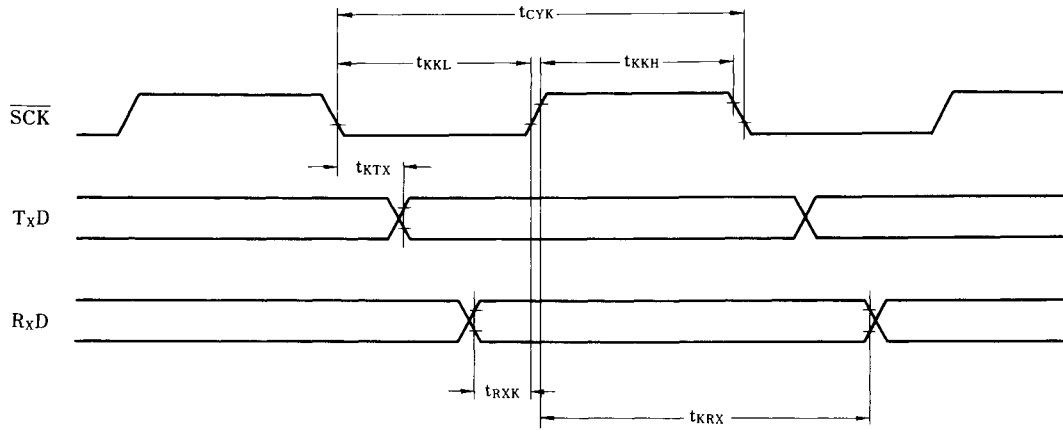
リード・オペレーション



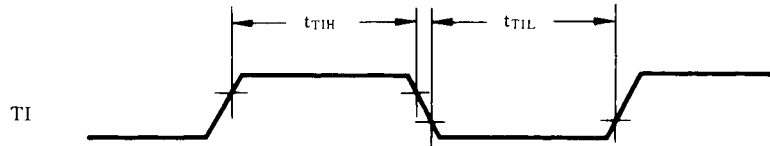
ライト・オペレーション



シリアル・オペレーション

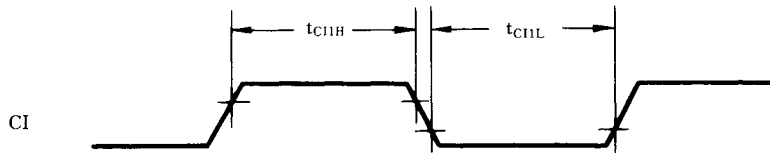


タイマ入カタイミング

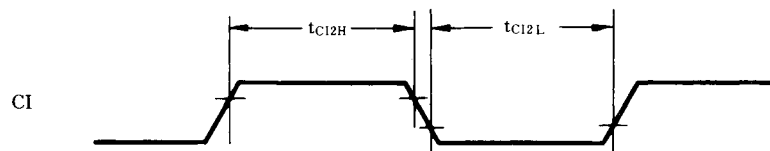


タイマ/イベント・カウンタ入カタイミング

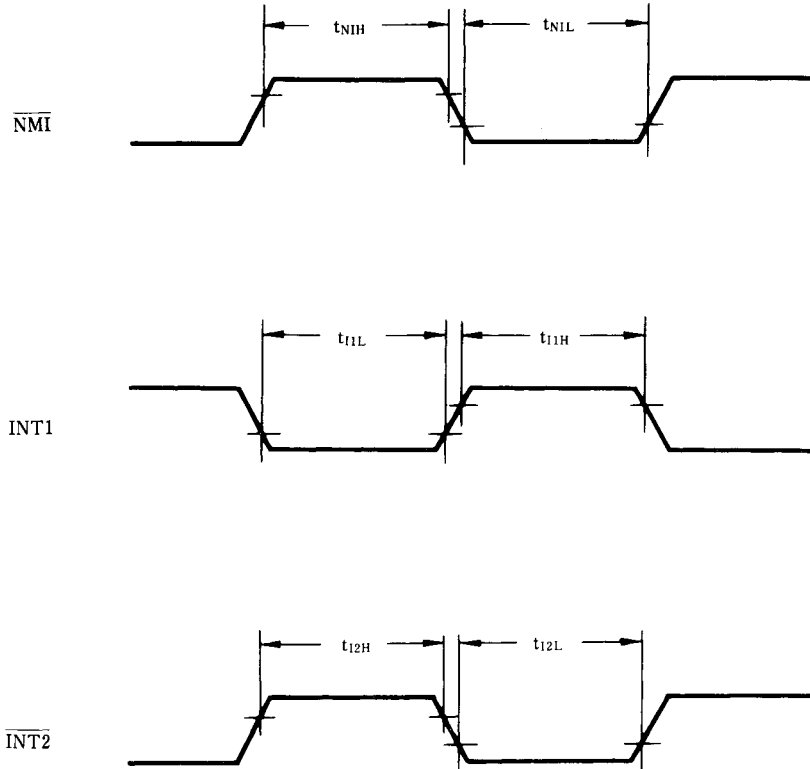
イベント・カウント・モード



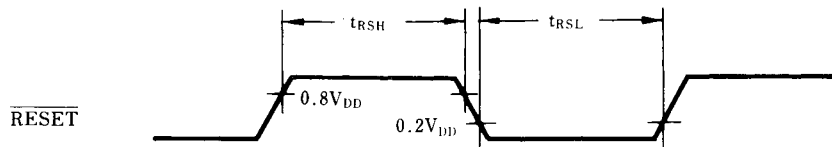
パルス幅測定モード



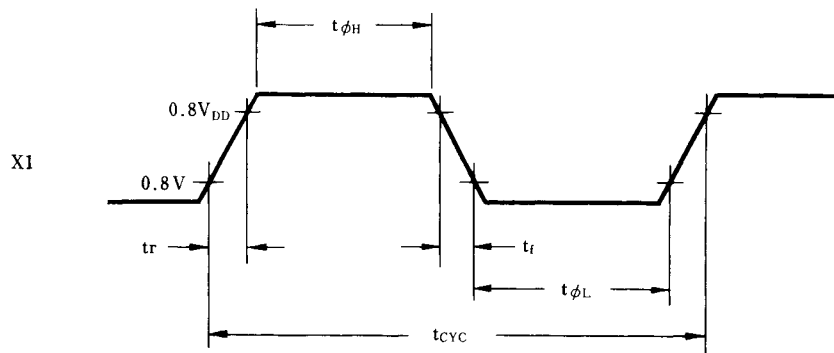
割り込み入力タイミング



リセット入力タイミング



外部クロック・タイミング



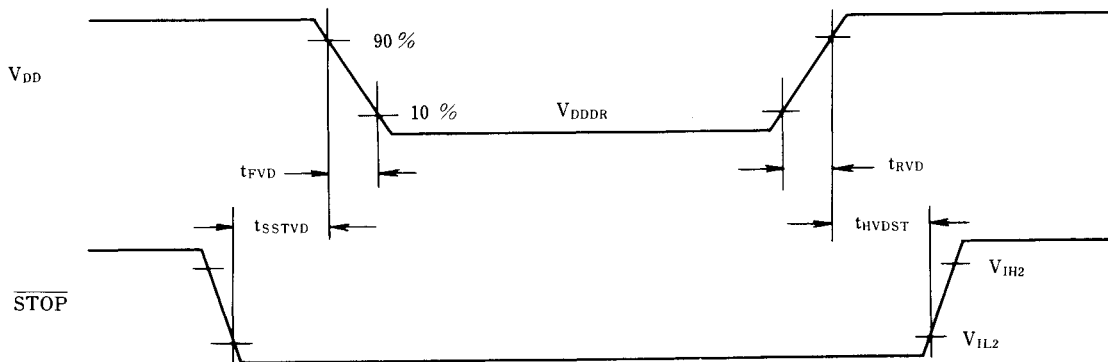


データ・メモリ STOPモード低電源電圧データ保持特性 ($T_A = -40 \sim +85^\circ\text{C}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
データ保持電源電圧	V_{DDDR}		2.5		5.5	V
データ保持電源電流	I_{DDDR}	$V_{DDDR} = 2.5\text{V}$		1	15	μA
		$V_{DDDR} = 5\text{V} \pm 10\%$		10	50	μA
V_{DD} 立ち上がり, 立ち下がり時間	t_{RVDD}, t_{FVDD}		200			μs
$\overline{\text{STOP}}$ セットアップ時間(対 V_{DD})	t_{SSSTVD}		注 12T+0.5			μs
$\overline{\text{STOP}}$ 保持時間(対 V_{DD})	t_{HVDST}		注 12T+0.5			μs

注 $T = t_{CYC} = 1/f_{XX}$

データ保持タイミング



保守/廃止

DCプログラミング特性 ($T_A = 25 \pm 5^\circ\text{C}$, MODE 1 = V_{IL} , MODE 0 = V_{IH} , $V_{SS} = 0\text{V}$),

項目	略号	略号注	条件	MIN.	TYP.	MAX.	単位
ハイ・レベル入力電圧	V_{IH}	V_{IH}		2.4		$V_{DDP} + 0.3$	V
ロウ・レベル入力電圧	V_{IL}	V_{IL}		-0.3		0.8	V
入力リーク電流	I_{LIP}	I_{LI}	$0 \leq V_i \leq V_{DDP}$; INT1, TI(PC3) 以外			± 10	μA
ハイ・レベル出力電圧	V_{OH}	V_{OH}	$I_{OH} = -1.0\text{mA}$	V_{DD} -1.0			V
ロウ・レベル出力電圧	V_{OL}	V_{OL}	$I_{OL} = 2.0\text{mA}$			0.45	V
出力リーク電流	I_{LO}	—	$0 \leq V_o \leq V_{DDP}$, $\overline{OE} = V_{IH}$			± 10	μA
V_{DDP} 電源電圧	V_{DDP}	V_{DD}	EPROMプログラミング・モード	5.75	6.0	6.25	V
			EPROMリード・モード	4.5	5.0	5.5	V
V_{PP} 電源電圧	V_{PP}	V_{PP}	EPROMプログラミング・モード	12.2	12.5	12.8	V
			EPROMリード・モード	$V_{PP} = V_{DDP}$			V
V_{DDP} 電源電流	I_{DD}	I_{DD}	EPROMプログラミング・モード		5	50	mA
			EPROMリード・モード $\overline{CE} = V_{IL}$, $V_i = V_{IH}$		5	50	mA
V_{PP} 電源電流	I_{PP}	I_{PP}	EPROMプログラミング・モード $\overline{CE} = V_{IL}$, $\overline{OE} = V_{IH}$		5	30	mA
			EPROMリード・モード		1	100	μA

注 対応するμPD27C256Aの略号です。



ACプログラミング特性 ($T_A = 25 \pm 5^\circ\text{C}$, MODE 1 = V_{IL} , MODE 0 = V_{IH} , $V_{SS} = 0\text{V}$)

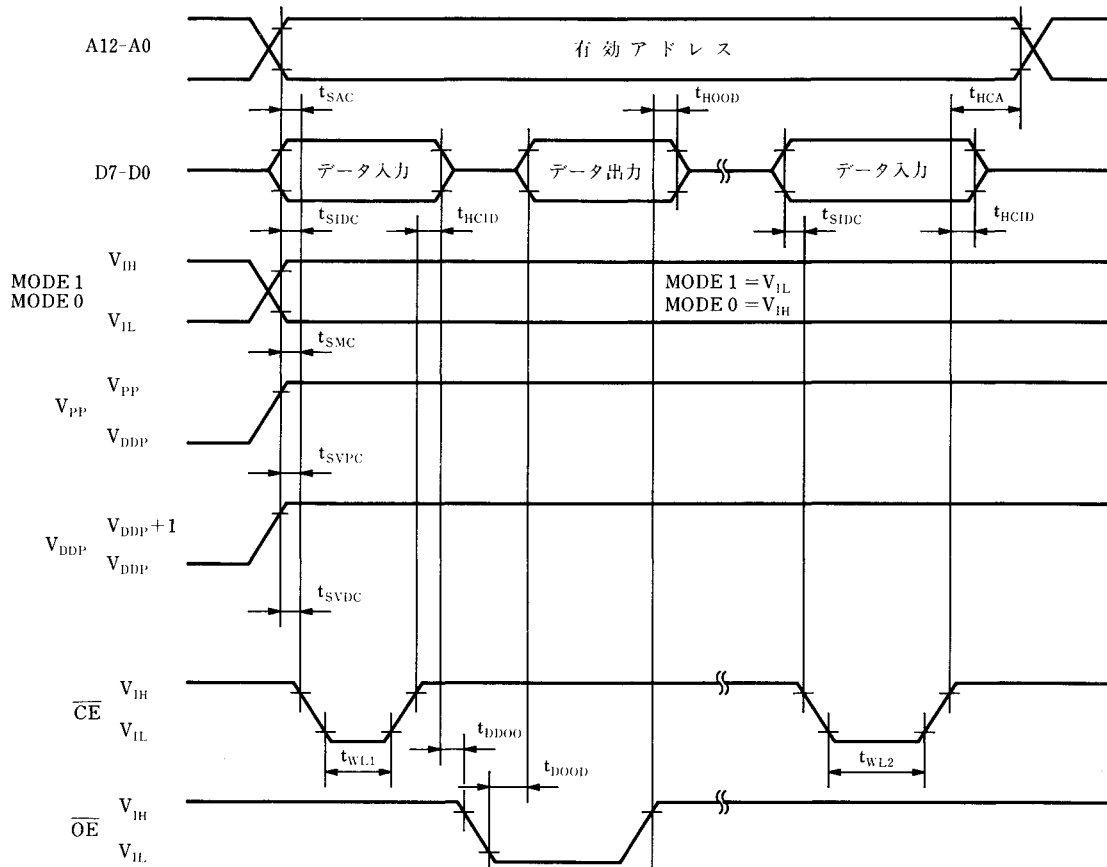
項 目	略号	略号 ^{注1}	条 件	MIN.	TYP.	MAX.	単位
アドレス・セットアップ時間 (対 $\overline{CE}\downarrow$)	t_{SAC}	t_{AS}		2			μs
データ → $\overline{OE}\downarrow$ 遅延時間	t_{DDOO}	t_{OES}		2			μs
入力データ・セットアップ時間 (対 $\overline{CE}\downarrow$)	t_{SIDC}	t_{DS}		2			μs
アドレス・ホールド時間 (対 $\overline{CE}\uparrow$)	t_{HCA}	t_{AH}		2			μs
入力データ・ホールド時間 (対 $\overline{CE}\uparrow$)	t_{HCID}	t_{DH}		2			μs
出力データ・ホールド時間 (対 $\overline{OE}\uparrow$)	t_{HOOD}	t_{DF}		0		130	ns
V_{PP} セットアップ時間 (対 $\overline{CE}\downarrow$)	t_{SVPC}	t_{VPS}		2			μs
V_{DDP} セットアップ時間 (対 $\overline{CE}\downarrow$)	t_{SVDC}	t_{VDS}		2			μs
初期プログラム・パルス幅	t_{WL1}	t_{PW}		0.95	1.0	1.05	ms
追加プログラム・パルス幅	t_{WL2}	t_{OPW}		2.85		78.75	ms
EPROMプログラミング/リード・モード ^{注2} セットアップ時間 (対 $\overline{CE}\downarrow$)	t_{SMC}	—		2			μs
アドレス → データ出力時間	t_{DAOD}	t_{ACC}	$\overline{OE} = V_{IL}$			1	μs
$\overline{CE}\downarrow$ → データ出力時間	t_{DCOD}	t_{CE}				1	μs
$\overline{OE}\downarrow$ → データ出力時間	t_{DOOD}	t_{OE}				1	μs
データ・ホールド時間 (対 $\overline{OE}\uparrow$)	t_{HCOD}	t_{DF}		0		130	ns
データ・ホールド時間 (対アドレス)	t_{HAOD}	t_{OH}	$\overline{OE} = V_{IL}$	0			ns

注1. 対応するμPD27C256Aの略号です。

2. MODE 1 = V_{IL} , MODE 0 = V_{IH} の状態を指しています。

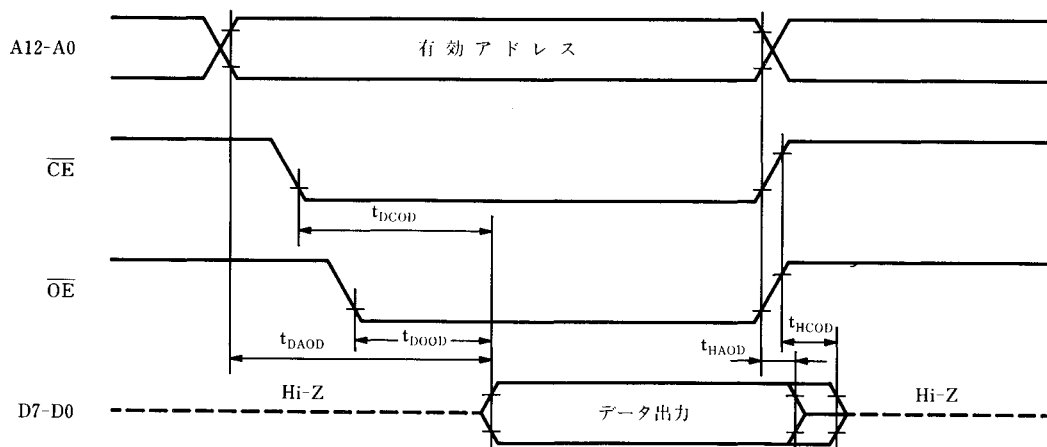
保守/廃止

PROMプログラミング・モード・タイミング



- 注意 1. V_{DDP} は V_{PP} より前に印加し, V_{PP} の後から切断するようにしてください。
- 2. V_{PP} はオーバ・シュートを含めて +13 V 以上にならないようにしてください。

PROMリード・モード・タイミング

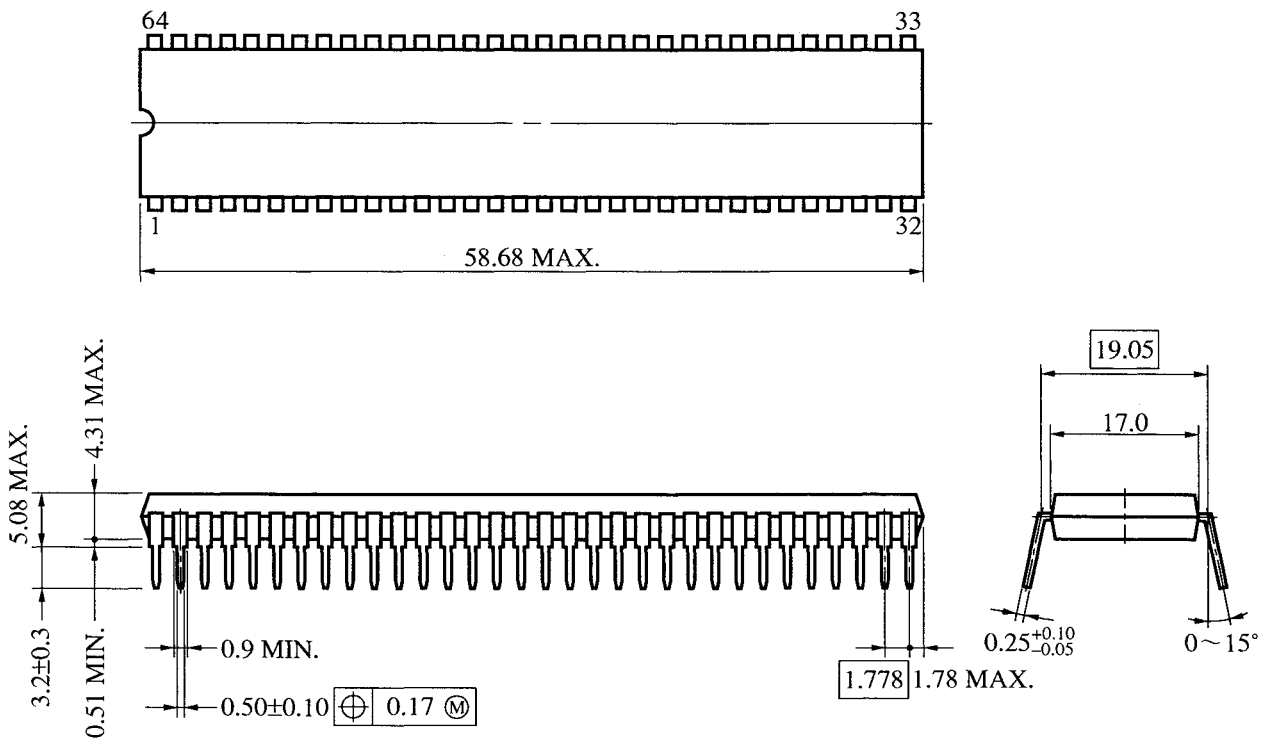


- 注意 1. t_{DAOD} の範囲内でリードしたい場合, \overline{OE} 入力の \overline{CE} の立ち下がりからの遅れ時間は最大 $t_{DAOD} - t_{DOOD}$ としてください。
- 2. t_{HCOD} は \overline{OE} , \overline{CE} のどちらか最初に V_{IH} となった状態からの時間です。

保守 / 廃止

8. 外形図

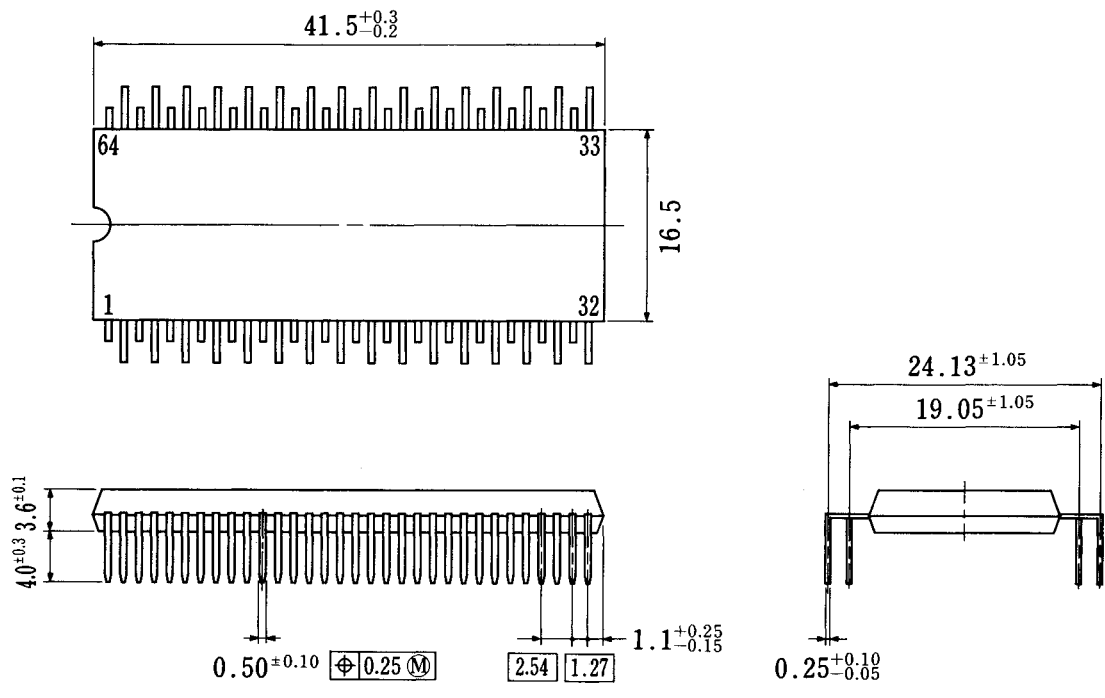
64ピン・プラスチック・シュリンク DIP (750 mil) 外形図 (単位: mm)



P64C-70-750A,C-1

保守/廃止

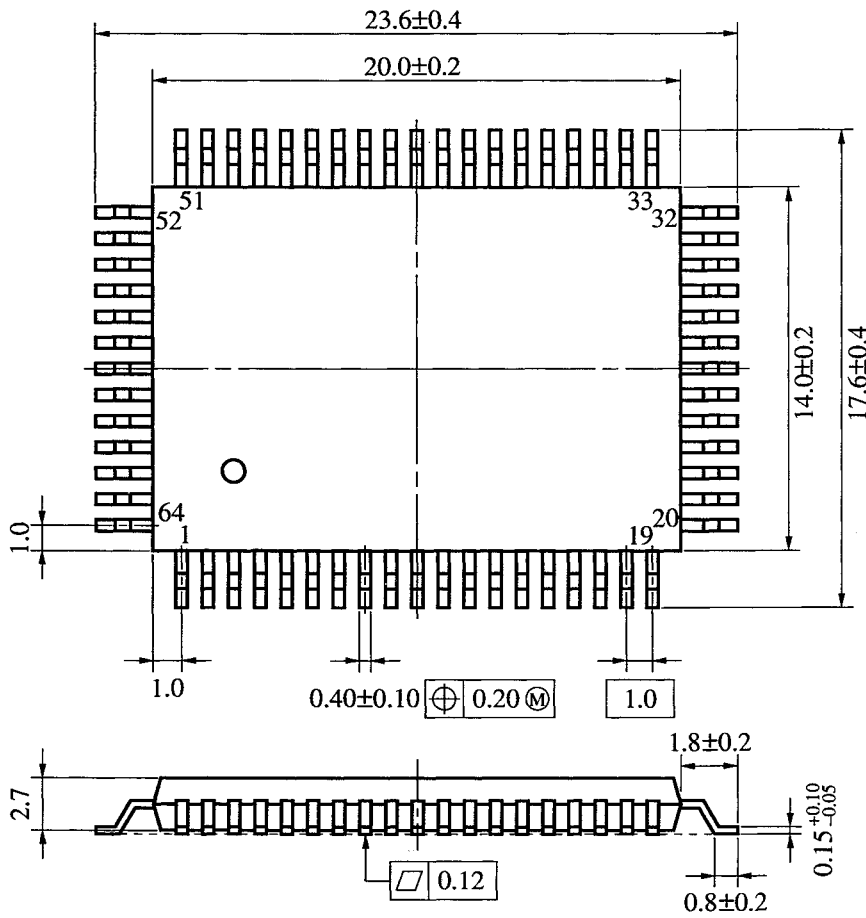
64ピン・プラスチック QUIP 外形図(単位: mm)



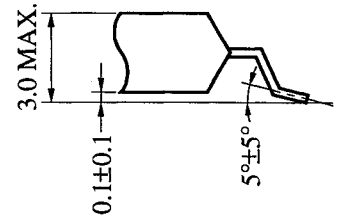
P64GQ-100-36

保守/廃止

64ピン・プラスチック QFP (14×20) 外形図 (単位: mm)



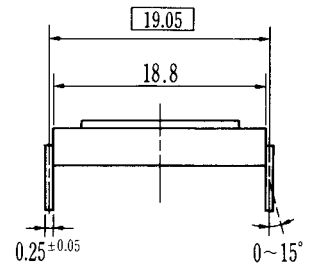
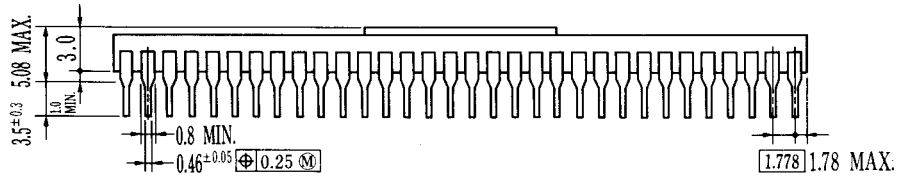
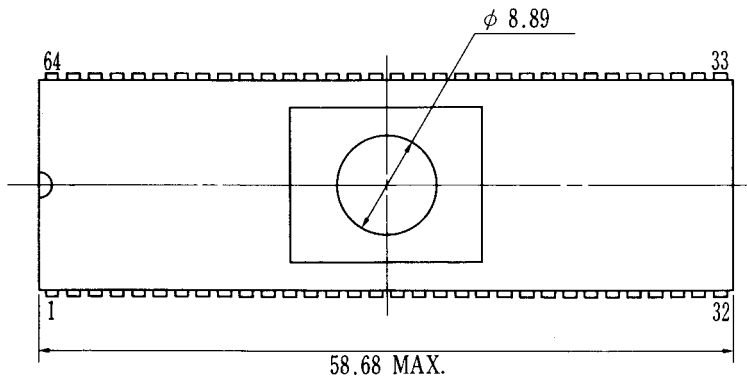
端子先端形状詳細図



P64GF-100-3B8,3BE,3BR-1

保守/廃止

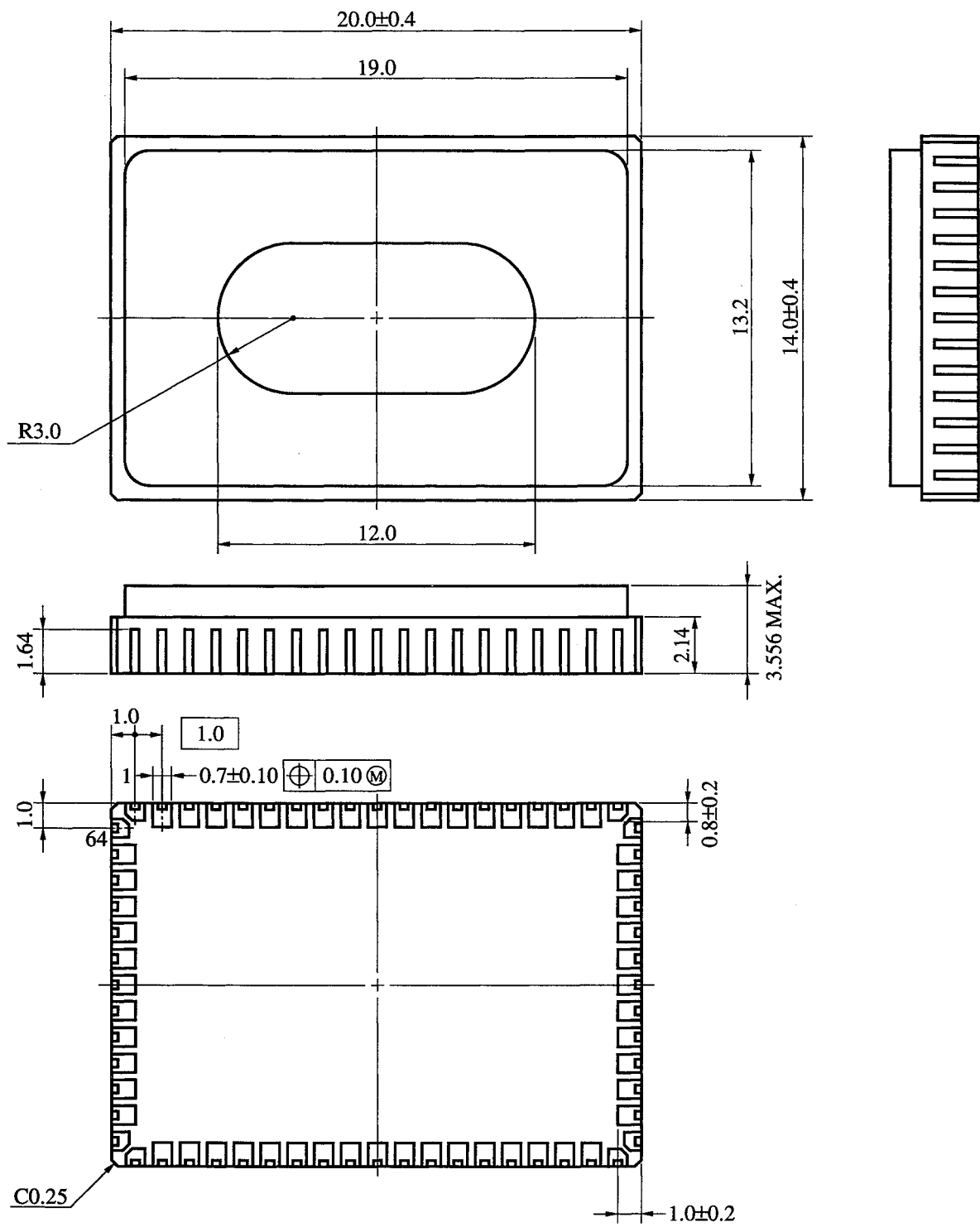
64ピン・セラミック・シュリンク DIP (750 mil) 外形図(単位: mm)



P64DW-70-750A

保守 / 廃止

64ピン・セラミック WQFN 外形図 (単位: mm)



X64KW-100A-2



9. 半田付け推奨条件

★

μPD78CP18の半田付け実装は、次の推奨条件で実施してください。

半田付け推奨条件の詳細は、インフォメーション資料「半導体デバイス実装マニュアル」(IEI-616)を参照してください。

なお、推奨条件以外の半田付け方式および半田付け条件については、当社販売員にご相談ください。

表9-1 表面実装タイプの半田付け条件

μPD78CP18GF-3BE : 64ピン・プラスチックQFP (14×20 mm)

半田付け方式	半田付け条件	推奨条件記号
赤外線リフロ	パッケージ・ピーク温度：235℃，時間：30秒以内 (210℃以上)，回数：2回以内 <留意事項> (1) 2回目のリフロは、1回目のリフロによるデバイス温度が常温に戻ってから開始してください。 (2) 1回目のリフロ後の水によるフラックス洗浄はお避けください。	IR35-00-2
VPS	パッケージ・ピーク温度：215℃，時間：40秒以内 (200℃以上)，回数：2回以内 <留意事項> (1) 2回目のリフロは、1回目のリフロによるデバイス温度が常温に戻ってから開始してください。 (2) 1回目のリフロ後の水によるフラックス洗浄はお避けください。	VP15-00-2
ウェーブ・ソルダリング	半田槽温度：260℃以下，時間：10秒以内，回数：1回 予備加熱温度：120℃ MAX. (パッケージ表面温度)	WS60-00-1
端子部分加熱	端子温度：300℃以下，時間：3秒以内 (デバイスの一辺当たり)	—

注意 半田付け方式の併用はお避けください (ただし、端子部分加熱は除く)。

表9-2 挿入タイプの半田付け条件

- μPD78CP18CW : 64ピン・プラスチック・シュリンクDIP (750 mil)
- μPD78CP18DW : 64ピン・セラミック窓付きシュリンクDIP (750 mil)
- μPD78CP18GQ-36 : 64ピン・プラスチックQUIP

半田付け方式	半田付け条件
ウェーブ・ソルダリング (端子のみ)	半田槽温度：260℃以下，時間：10秒以内
端子部分加熱	端子温度：300℃以下，時間：3秒以内 (1端子当たり)

注意 ウェーブ・ソルダリングは端子のみとし、噴流半田が直接本体に接触しないようにしてください。

保守/廃止

10. μPD78CP18とμPD78C18の違い

項目	品名	μPD78CP18	μPD78C18
内蔵ROM		32K×8ビット (PROM)	32K×8ビット (マスクROM)
内蔵RAM		1K×8ビット	1K×8ビット
端子接続		PB7/OE	PB7
		PB6/CE	PB6
		STOP/V _{PP}	STOP
		NMI/A9	NMI
		PA7/A7-PA0/A0	PA7-0
		PF6/A14-PF2/A10	PF6-2
		PF0/A8	PF0
MODE端子による設定モード (MODE0に1, MODE1に0を) セットした場合		PROMプログラミング・モード	<ul style="list-style-type: none"> μPD78C17として動作 (ROMレス・モード) 外部メモリ16K拡張モード
MODE0端子の入出力機能		入力のみ注	入出力
MMレジスタによる内部メモリ・ アクセス範囲の設定		あり	なし
ポートA-ポートC		プルアップ抵抗を内蔵していない	マスク・オプションで、プルアップ抵抗の内蔵をビットごとに選択可能
パッケージ		<ul style="list-style-type: none"> 64ピン・プラスチック・シュリンクDIP(750mil) 64ピン・プラスチックQFP(14×20mm) 64ピン・プラスチックQUIP 64ピン・セラミック窓付きシュリンクDIP(750mil) 64ピン・セラミックWQFN 	<ul style="list-style-type: none"> 64ピン・プラスチック・シュリンクDIP(750mil) 64ピン・プラスチックQFP(14×20mm) 64ピン・プラスチックQUIP
★ 電气的特性		消費電流などが異なります。 詳細はそれぞれのデータ・シートの項目を参照してください。	
★ その他		回路の規模やマスク・レイアウトが異なるため、ノイズ耐量、ノイズ輻射などが異なります。	

注 MODE0端子をプルアップしても、エミュレーション用の制御信号は出力されません。

- ★ 注意 PROM品とマスクROM品では、ノイズ耐量やノイズ輻射が異なります。試作から量産の過程でPROM品からマスクROM品への置き換えを検討される場合は、マスクROM品のCS品(ES品でなく)で十分な評価を行ってください。



付録 A. 開発ツール



μPD78CP18を使用するシステム開発のために次のような開発ツールを用意しています。

言語プロセッサ

87ADシリーズ リロケータブル・アセンブラ (RA87)	ニモニックで書かれたプログラムをマイコンの実行可能なオブジェクト・コードに変換するプログラムです。 このほかに、シンボル・テーブルの生成、分岐命令の最適化処理などを自動的に行う機能を備えています。			
	ホスト・マシン	OS	供給媒体	オーダ名称 (品名)
	PC-9800シリーズ	MS-DOS™ Ver.2.11) Ver.5.00A ^注	3.5インチ2HD	μS5A13RA87
			5インチ2HD	μS5A10RA87
	IBM PC/AT™	PC DOS™ (Ver.3.1)	3.5インチ2HC	μS7B13RA87
5インチ2HC			μS7B10RA87	

備考 アセンブラの動作は、上記ホスト・マシンとOS上でのみ保証されます。

注 Ver.5.00/5.00Aにはタスク・スワップ機能がありますが、このソフトウェアでは、タスク・スワップ機能は使用できません。



PROM書き込み用ツール

ハードウェア	PG-1500	付属ボードおよび別売のプログラマ・アダプタを接続することにより、PROM内蔵のシングルチップ・マイクロコンピュータを、スタンド・アロンまたはホスト・マシンからの操作によりプログラミングできるPROMプログラマです。 また、256Kビットから4Mビットまでの代表的なPROMをプログラミングすることもできます。			
	PA-78CP14CW/GF/GQ/KB	μPD78CP18用のPROMプログラマ・アダプタで、PG-1500に接続して使用します。			
	PA-78CP14CW	μPD78CP18CW, 78CP18DW用			
	PA-78CP14GF	μPD78CP18GF-3BE用			
	PA-78CP14GQ	μPD78CP18GQ-36用			
	PA-78CP14KB	μPD78CP18KB用			
ソフトウェア	PG-1500とホスト・マシンをシリアルおよびパラレル・インタフェースで接続し、ホスト・マシン上でPG-1500を制御します。				
	PG-1500コントローラ	ホスト・マシン	OS	供給媒体	オーダ名称 (品名)
	PC-9800シリーズ		MS-DOS Ver.2.11) Ver.5.00A ^注	3.5インチ2HD	μS5A13PG1500
				5インチ2HD	μS5A10PG1500
	IBM PC/AT		PC DOS (Ver. 3.1)	5インチ2HC	μS7B10PG1500

備考 PG-1500コントローラの動作は、上記ホスト・マシンとOS上でのみ保証されます。

注 Ver.5.00/5.00Aにはタスク・スワップ機能がありますが、このソフトウェアでは、タスク・スワップ機能は使用できません。



ディバグ用ツール

μPD78CP18のプログラム・ディバグ用ツールとして、インサーキット・エミュレータ (IE-78C11-M) を用意しています。システム構成を次に示します。

ハードウェア	IE-78C11-M	IE-78C11-Mは、87ADシリーズに対応したインサーキット・エミュレータです。パッケージがプラスチック QUIP の場合はIE-78C11-Mのみ、プラスチック・シュリンク DIP の場合はIE-78C11-Mと変換ソケットを組み合わせ使用します。ホスト・マシンと接続して効率的にディバグを行うことができます。			
	EV-9001-64	プラスチック・シュリンク DIP 用の変換ソケットです。IE-78C11-Mと組み合わせ使用します。			
	EV-9200G-64	64ピン・セラミックWQFNソケットです。μPD78CP18KBと組み合わせ、64ピン・プラスチックQFPパッケージの窓付き製品の代替として使用できます。			
ソフトウェア	IE-78C11-M コントロール・プログラム (IEコントローラ)	IE-78C11-Mとホスト・マシンをRS-232-Cで接続し、ホスト・マシン上でIE-78C11-Mを制御します。			
		ホスト・マシン	OS	供給媒体	オーダ名称 (品名)
		PC-9800シリーズ	MS-DOS (Ver.2.11 - Ver.3.30D)	3.5インチ2HD	μS5A13IE78C11
				5インチ2HD	μS5A10IE78C11
IBM PC/AT	PC DOS (Ver. 3.1)	5インチ2HC	μS7B10IE78C11		

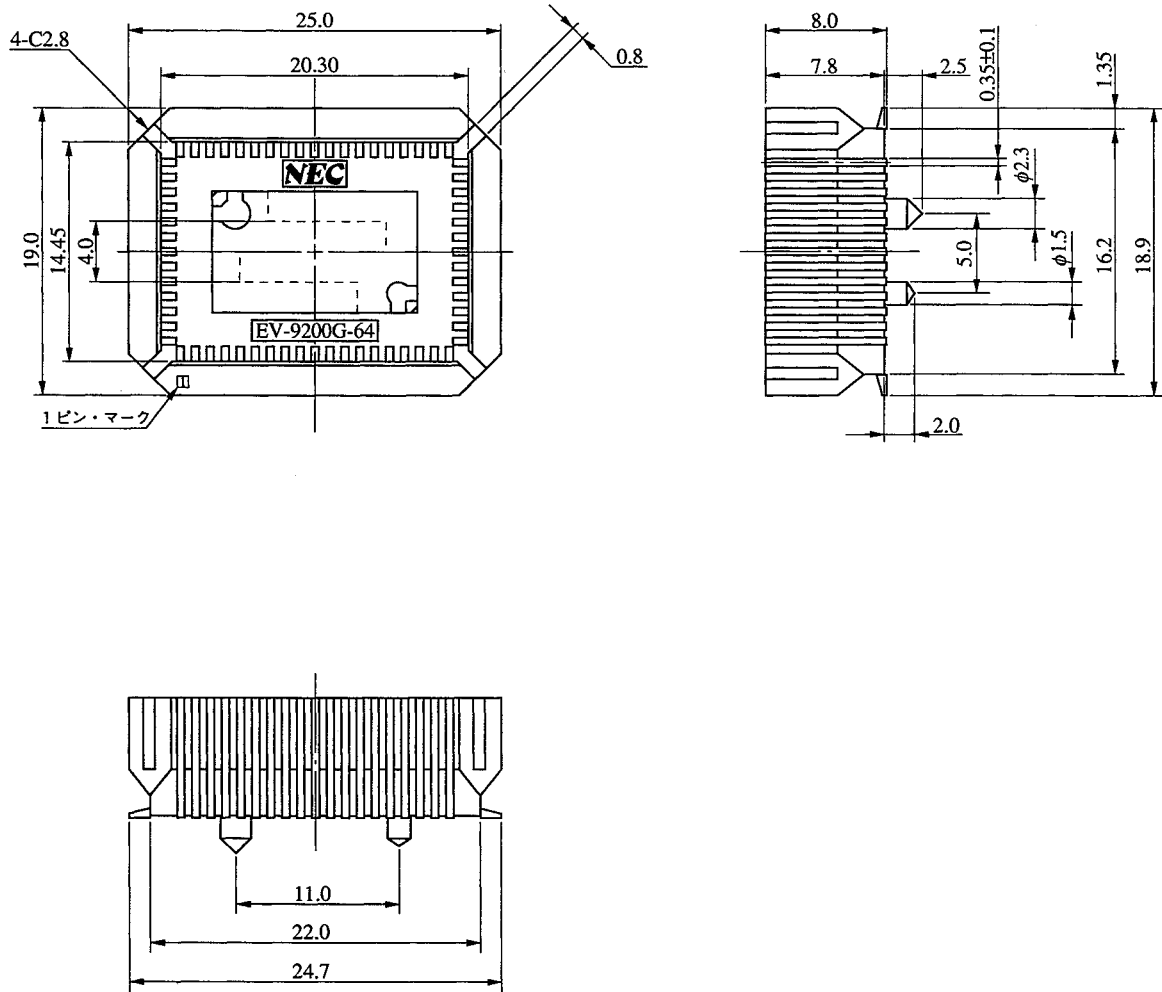
備考 IEコントローラの動作は、上記ホスト・マシンとOS上でのみ保証されます。

★ 付録B. 変換ソケットの外形図と基板取り付け推奨パターン

μPD78CP18KB (64ピン・セラミックWQFN) は、変換ソケット (EV-9200G-64) と組み合わせて基板に実装します。

変換ソケットの外形図と基板取り付け推奨パターンを次に示します。

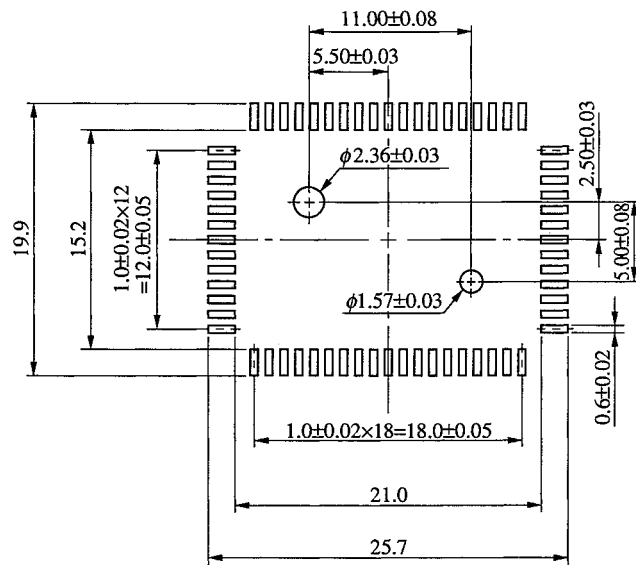
図 B-1 EV-9200G-64外形図 (参考) (単位: mm)



EV-9200G-64-G0

保守/廃止

図 B-2 EV-9200G-64基板取り付け推奨パターン (参考) (単位: mm)



EV-9200G-64-P0

注意 EV-9200用のマウント・パッド寸法と、対象製品のマウント・パッド寸法 (QFP用) は、その一部が異なる場合があります。QFP用の推奨マウント・パッド寸法は、「半導体デバイス 実装マニュアル, IEI-616」をご参照ください。

保守 / 廃止

{ × ㇿ }

CMOSデバイスの一般的注意事項

① 静電気対策 (MOS全般)

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

② 未使用入力の処理 (CMOS特有)

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性 (タイミングは規定しません) を考慮すると、個別に抵抗を介して V_{DD} またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

③ 初期化以前の状態 (MOS全般)

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

QTOPは、日本電気株式会社の商標です。

MS-DOSは、米国マイクロソフト社の商標です。

PC DOSは、米国IBM社の商標です。



本製品のうち、外国為替および外国貿易管理法の規定により戦略物資等（または役務）に該当するものについては、日本国外に輸出する際に、同法に基づき日本国政府の輸出許可が必要です。

非該当品：μPD78CP18DW, 78CP18KB

ユーザ判定品：μPD78CP18CW, 78CP18GF-3BE, 78CP18GQ-36

- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的所有権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
- 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。
 標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
 特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災/防犯装置、各種安全装置、生命維持を直接の目的としない医療機器
 特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等
 当社製品のデータ・シート/データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。
- この製品は耐放射線設計をしておりません。

M4 94.11

— お問い合わせは、最寄りの NECへ —

【営業関係お問い合わせ先】

半導体第一販売事業部 半導体第二販売事業部 半導体第三販売事業部	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	東京 (03)3454-1111 (大代表)
中部支社 半導体販売部	〒460 名古屋市中区栄四丁目14番5号 (松下中日ビル)	名古屋 (052)242-2755
関西支社 半導体第一販売部 半導体第二販売部 半導体第三販売部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06) 945-3178 大阪 (06) 945-3200 大阪 (06) 945-3208
北海道支社 札幌 (011)231-0161 東北支社 仙台 (022)261-5511 岩手支店 盛岡 (0196)51-4344 山形支店 山形 (0236)23-5511 郡山支店 郡山 (0249)23-5511 いわき支店 いわき (0246)21-5511 長岡支店 長岡 (0258)36-2155 土浦支店 土浦 (0298)23-6161 水戸支店 水戸 (0292)26-1717 神奈川支社 横浜 (045)324-5511 群馬支店 高崎 (0273)26-1255 太田支店 太田 (0276)46-4011 宇都宮支店 宇都宮 (0286)21-2281	小山支店 小山 (0285)24-5011 長野支社 長野 (0262)35-1444 松本支店 松本 (0263)35-1666 上諏訪支店 上諏訪 (0266)53-5350 甲府支店 甲府 (0552)24-4141 埼玉支店 埼玉 (048)641-1411 立川支社 立川 (0425)26-5981 千葉支社 千葉 (043)238-8116 静岡支店 静岡 (054)255-2211 沼津支店 沼津 (0559)63-4455 浜松支店 浜松 (053)452-2711 北陸支店 金沢 (0762)23-1621 福井支店 福井 (0776)22-1866	富山支店 富山 (0764)31-8461 三重支店 津 (0592)25-7341 京都支社 京都 (075)344-7824 神戸支社 神戸 (078)333-3854 中国支社 広島 (082)242-5504 鳥取支店 鳥取 (0857)27-5311 岡山支店 岡山 (086)225-4455 四国支社 高松 (0878)36-1200 新居浜支店 新居浜 (0897)32-5001 松山支店 松山 (0899)45-4111 九州支社 福岡 (092)271-7700 北九州支店 北九州 (093)541-2887

【本資料に関する技術お問い合わせ先】

半導体ソリューション技術本部 マイクロコンピュータ技術部	〒210 川崎市幸区塚越三丁目4番4地	川崎 (044)548-7924	半導体 インフォメーションセンター FAX(044)548-7900 (FAXにてお願い致します)
半導体販売技術本部 東日本販売技術部	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	東京 (03)3798-9619	
半導体販売技術本部 中部販売技術部	〒460 名古屋市中区栄四丁目14番5号 (松下中日ビル)	名古屋 (052)242-2762	
半導体販売技術本部 西日本販売技術部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06) 945-3383	