

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日  
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】<http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

# μPD7810H, 7811H

## 8ビット・シングルチップ・マイクロコンピュータ

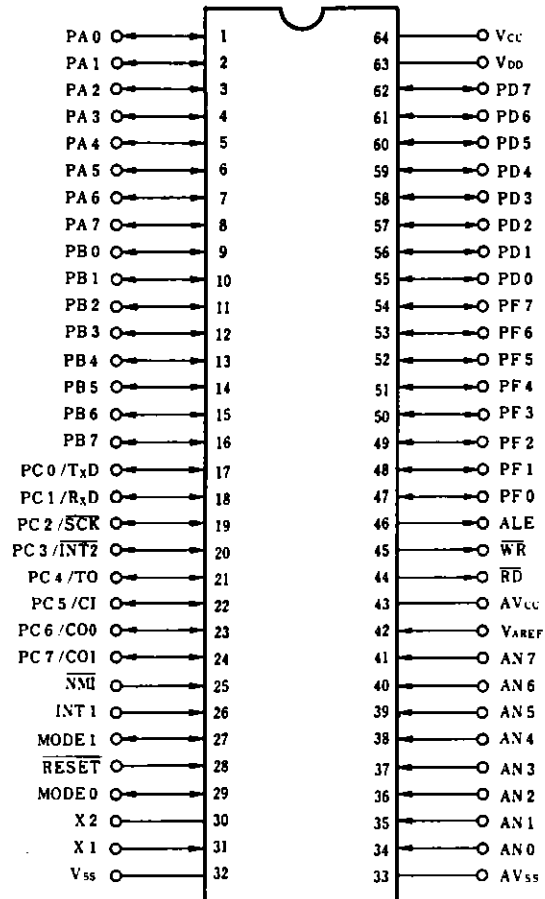
μPD7811Hは16ビットALU, ROM, RAM, A/Dコンバータ, 多機能タイマ/イベント・カウンタ, 汎用シリアル・インタフェースなどを1チップに集積し, さらに外部に60Kバイトまでのメモリ (ROM/RAM) を拡張できる8ビット・マイクロコンピュータです。μPD7810HはμPD7811HからROMを除いた機種で, 64Kバイトまでの外部メモリを直接アドレス可能です。

CPU機能や内蔵しているハードウェアについての詳細は, ユーザーズ・マニュアルをご参照ください。

### 特徴

- 158種の豊富なインストラクション
  - μCOM-87アップワード・コンパチブル
  - 乗除算命令, 16ビット演算命令
- インストラクション・サイクル: 0.8μs/15MHz
- 内蔵ROM: 4096W×8 (μPD7811H)
- 内蔵RAM: 256W×8
- メモリ (ROM/RAM) を最大64Kバイトまで直接アドレス可能
- 高精度8ビットA/Dコンバータ
  - 8アナログ入力
- 汎用シリアル・インタフェース
  - アシンクロナス, シンクロナス, I/Oインタフェース・モード
- 多機能16ビット・タイマ/イベント・カウンタ
- 2個の8ビット・タイマ
- I/Oライン: 44 (μPD7811H)
  - : 32 (μPD7810H)
- 割り込み機能 (外部3, 内部8)
- ゼロクロス検出機能 (2入力)
- スタンバイ機能
- NチャンネルMOS
- 単電源

端子接続図 (Top View)



### オーダ情報

オーダ名称	パッケージ	内蔵 ROM
μPD7810HCW	64ピン・プラスチック・シュリンク DIP	なし
μPD7810HG-36	64ピン・プラスチック QUIP	"
μPD7811HCW-×××	64ピン・プラスチック・シュリンク DIP	マスク ROM
μPD7811HG-×××-36	64ピン・プラスチック QUIP	"
μPD7811HG-×××-37	64ピン・プラスチック QUIP ストレート	"

本資料の内容は, 後日変更する場合があります。

**保守 / 廃止**

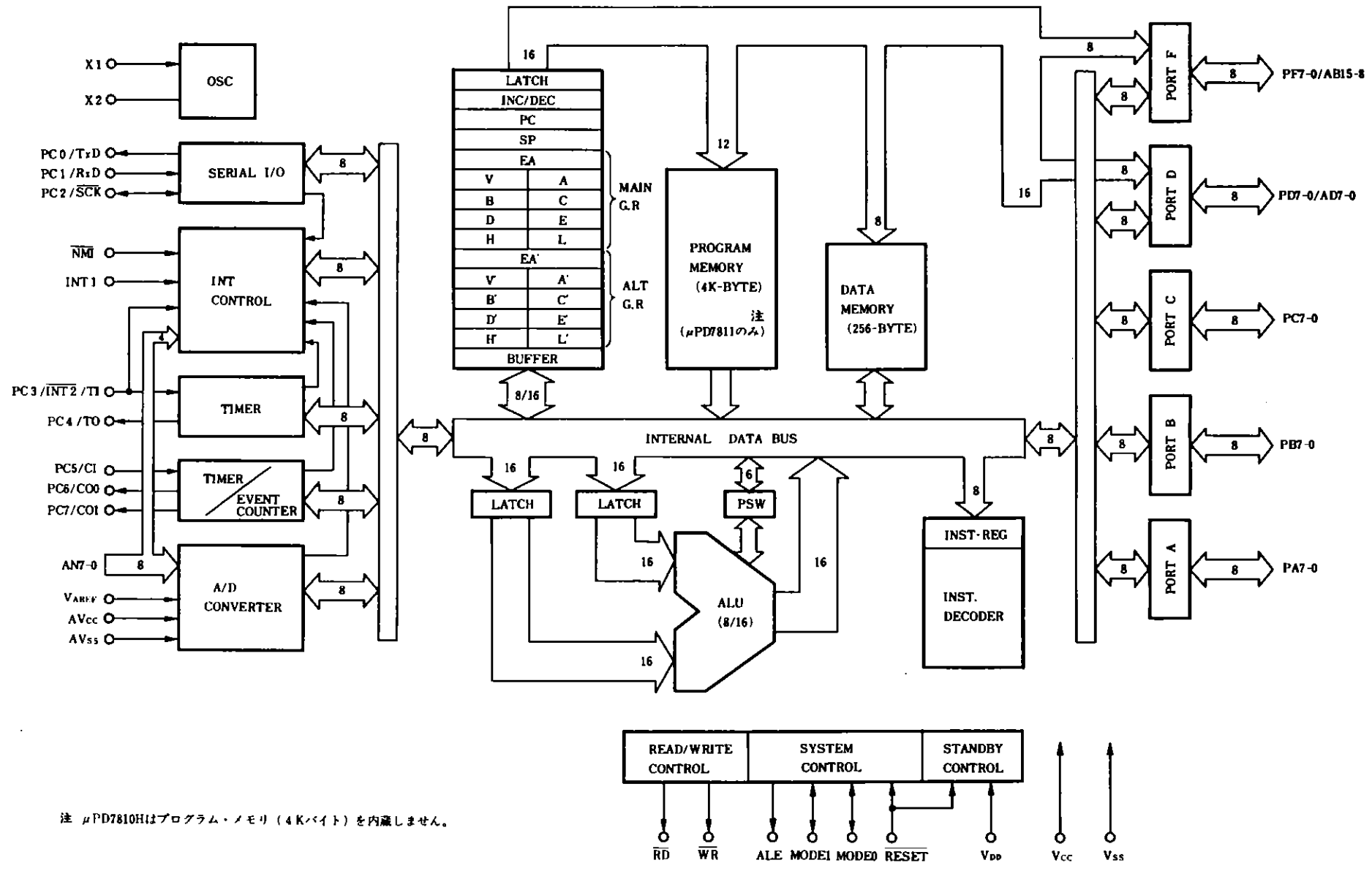
★ **品質水準**

オーダ名称	品質水準
μPD7810HCW	標準 (一般電子機器用)
μPD7810HG-36	"
μPD7811HCW-×××	"
μPD7811HG-×××-36	"
μPD7811HG-×××-37	"

品質水準とその応用分野の詳細については当社発行の資料「NEC 半導体デバイスの品質水準」(IEI-620)をご覧ください。

# 保守 / 廃止

μPD7810H, 7811H ロック図



注 μPD7810Hはプログラム・メモリ (4Kバイト) を内蔵しません。

1. 端子機能	… 5
2. $\mu$ PD7811Hと $\mu$ PD7810Hの違いについて	… 7
3. $\mu$ COM-87AD 命令セット	… 9
3. 1 オペランドの表現/記述方式	… 9
3. 2 命令コードの記号説明	… 10
3. 3 命令実行時間について	… 11
3. 4 命令一覧	… 11
4. モード・レジスタ一覧	… 23
5. $\mu$ PD7811Hファミリ製品リスト	… 24
6. 電気的特性	… 25
7. 外形図	… 35
8. 半田付け推奨条件	… 38
付録 開発ツール	… 39

**保守 / 廃止**

1. 端子機能

端子名称	入出力	機能													
PA7-0 (Port A)	入出力	8ビットの入出力ポートで、ビット単位で入出力の指定ができます。													
PB7-0 (Port B)	入出力	8ビットの入出力ポートで、ビット単位で入出力の指定ができます。													
PC0/TxD	入出力/出力	Port C 8ビットの入出力ポートで、ビット単位で入出力の指定ができます。	Transmit Data シリアル・データの出力端子です。												
PC1/RxD	入出力/入力		Receive Data シリアル・データの入力端子です。												
PC2/SCK	入出力/入出力		Serial Clock シリアル・クロックの入出力端子で、内部クロック使用の場合は出力、外部クロック使用の場合は入力になります。												
PC3/INT2/TI	入出力/入力/入力		Interrupt Request/Timer Input エッジ・トリガ（立ち下がりエッジ）のマスカブル割り込み入力端子。あるいはタイマの外部クロック入力端子で、さらにAC入力のゼロクロス検出端子としても使用できます。												
PC4/TO	入出力/出力		Timer Output タイマのカウンタ時間、内部クロックの1周期を半周期とする方形波が出力されます。												
PC5/CI	入出力/入力		Counter Input タイマ/イベント・カウンタへの外部パルス入力端子です。												
PC6/CO0 PC7/CO1	入出力/出力		Counter Output0,1 タイマ/イベント・カウンタによるプログラマブルの矩形波の出力です。												
PD7-0 AD7-0	入出力/入出力	Port D 8ビットの入出力ポートで、バイト単位で入出力の指定ができます（μPD7811）。	Address/Data Bus 外部メモリを使用する場合に、マルチプレクスト・アドレス/データ・バスになります。												
PF7-0 AB15-8	入出力/出力	Port F 8ビットの入出力ポートで、ビット単位に入出力の指定ができます。	Address Bus 外部メモリを使用する場合に、アドレス・バスになります。												
WR (Write Strobe)	出力	外部メモリのライト動作のために出力されるストローブ信号です。外部メモリのデータ・ライト・マシン・サイクル以外、およびリセット時に出力ハイ・レベルとなります。													
RD (Read Strobe)	出力	外部メモリのリード動作のために出力されるストローブ信号です。外部メモリのリード・マシン・サイクル以外、およびリセット時に出力ハイ・レベルとなります。													
ALE (Address Latch Enable)	出力	外部メモリをアクセスするためにPD7-0端子に出力される下位アドレス情報を外部でラッチするためのストローブ信号です。													
MODE 0 MODE 1* (Mode)	入出力	<p>μPD7811HはMODE0端子を"0"（ロウ・レベル）に、MODE1端子を"1"（ハイ・レベル）に設定します。</p> <p>μPD7810HはMODE0, MODE1端子の設定により、外部に設置するメモリの大きさを4Kバイト、16Kバイト、あるいは64Kバイトのいずれかを選択できます。</p> <table border="1" style="margin-left: auto; margin-right: auto;"> <thead> <tr> <th>MODE 0</th> <th>MODE 1</th> <th>外部メモリ</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>4 Kバイト</td> </tr> <tr> <td>1</td> <td>0</td> <td>16 Kバイト</td> </tr> <tr> <td>1</td> <td>1</td> <td>64 Kバイト</td> </tr> </tbody> </table> <p>また、MODE0, MODE1の各端子が"1"に設定されると、ALEに同期して制御信号が出力されます（p76タイミング波形参照）*。</p>		MODE 0	MODE 1	外部メモリ	0	0	4 Kバイト	1	0	16 Kバイト	1	1	64 Kバイト
MODE 0	MODE 1	外部メモリ													
0	0	4 Kバイト													
1	0	16 Kバイト													
1	1	64 Kバイト													
NMI (Non-Maskable Interrupt)	入力	エッジ・トリガ（立ち下がりエッジ）のノンマスカブル割り込み入力端子です。													

## 保守/廃止

端子名称	入出力	機能
INT1 (Interrupt Request)	入力	エッジ・トリガ (立ち上がりエッジ) のマスカブル割り込み入力端子です。さらにAC入力のゼロクロス検出端子として使用できます。
AN7-0 (Analog Input)	入力	A/Dコンバータへの8本のアナログ入力です。AN7-4はエッジ検出 (立ち下がりエッジ) 入力として使用できます。
VAREF (Reference Voltage)	入力	A/Dコンバータの基準電圧入力です。
AVcc (Analog Vcc)		A/Dコンバータの電源端子です。
AVss (Analog Vss)		A/DコンバータのGND端子です。
X1, X2 (Crystal)		システム・クロック発振用のクリスタル接続端子です。外部よりクロックを供給する場合は X1 に入力します。
RESET (Reset)	入力	ロウ・レベル・アクティブのシステム・リセット入力です。
VDD		スタンバイ動作時に内蔵RAM(32バイト)のデータを保持するための電源です。通常動作時にはV <sub>CC</sub> と同電位を供給し、スタンバイ動作時には規格に設定されているデータ保持電圧を供給します。
VCC		+5V電源端子です。
VSS		GND端子です。

\* : MODE1 に出力されるのはエミュレーション用の信号であり、擬似スタティック RAM用のリフレッシュ信号はALEからお作りください。



## 保守/廃止

## 2. μPD7811HとμPD7810Hの違いについて

μPD7811HとμPD7810Hの違いはマスクプログラマブルなROMを内蔵しているか否かで、それによってメモリ・マップが次のように異なってきます。

## (1) μPD7811H

μPD7811Hは0-4,095番地にマスクプログラマブルなROMと、65,280-65,535番地にRAMを内蔵しており、外部には最大60Kバイト(4,096-65,279番地)までのメモリを段階的に拡張することができます。外部に拡張するメモリの大きさはMEMORY MAPPINGレジスタ(図3-11参照)の設定により、外部メモリなし、256バイト、4Kバイト、16Kバイト、および60Kバイトのいずれかを選択できます。外部のメモリはPD7-0(マルチプレクスト・アドレス/データ・バス)、PF7-0(アドレス・バス)、および $\overline{RD}$ 、 $\overline{WR}$ 、ALE信号を用いてアクセスできます。外部メモリにはプログラムとデータのいずれも格納できます。なお、PF7-0は外部メモリの大きさに応じてアドレス・ラインとなり、残りは汎用の入出力ポートとして使用できます。

PF7	PF6	PF5	PF4	PF3	PF2	PF1	PF0	外部メモリ
ポート	ポート	ポート	ポート	ポート	ポート	ポート	ポート	256バイト以内
ポート	ポート	ポート	ポート	AB11	AB10	AB9	AB8	4Kバイト以内
ポート	ポート	AB13	AB12	AB11	AB10	AB9	AB8	16Kバイト以内
AB15	AB14	AB13	AB12	AB11	AB10	AB9	AB8	60Kバイト以内

## (2) μPD7810H

μPD7810HはROMを内蔵していませんので、内蔵RAM領域(65,280-65,535番地)を除くすべてのメモリを外部に設置できます。外部に設置するメモリの大きさはMODE0、MODE1端子の設定により、4Kバイト(0-4,095番地)、16Kバイト(0-16,383番地)、および64Kバイト(0-65,279番地)のいずれかを選択し、次表あるいは図2-1のようになります。

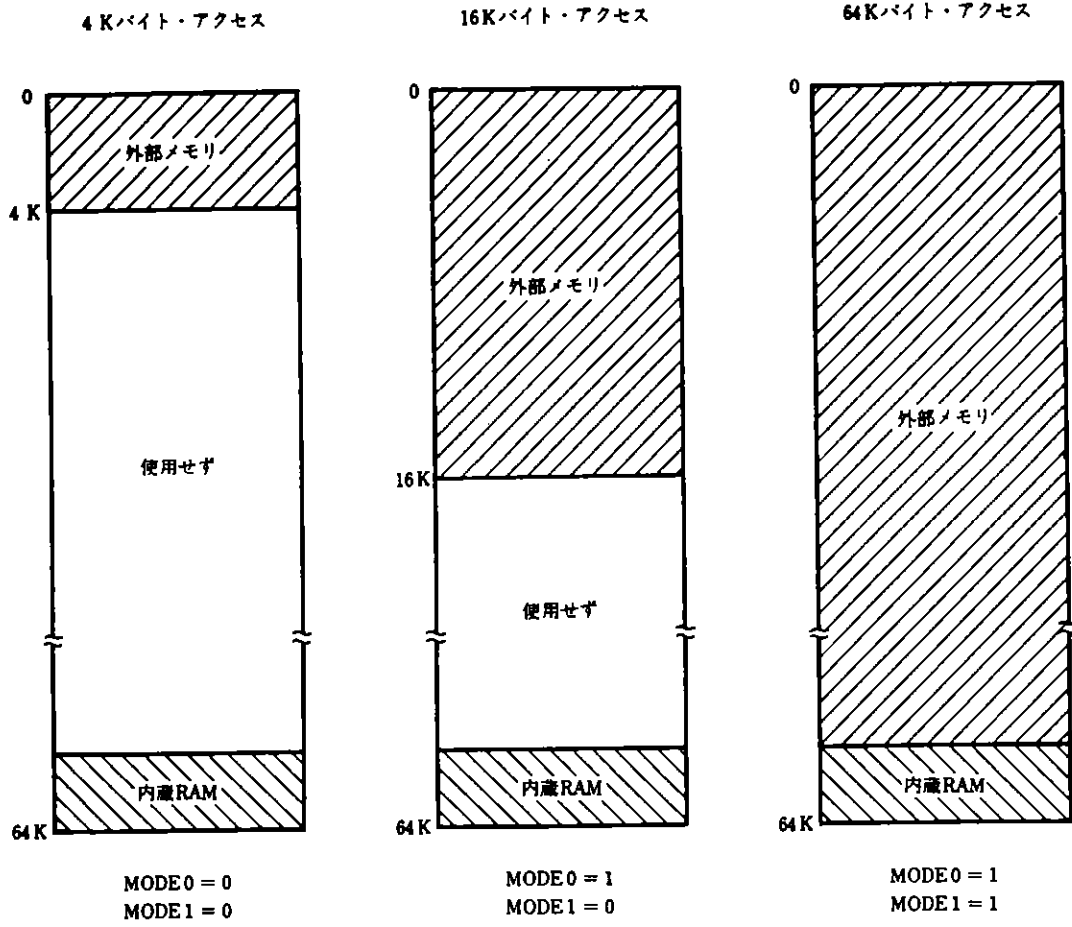
オペレーション・モード	制御端子		外部メモリ	内蔵RAM
	MODE1	MODE0		
4Kバイト・アクセス	0	0	4Kバイト(0-4,095番地)	65,280-65,535番地
16Kバイト・アクセス	0	1	16Kバイト(0-16,383番地)	65,280-65,535番地
64Kバイト・アクセス	1	1	64Kバイト(0-65,279番地)	65,280-65,535番地

外部メモリはPD7-0(マルチプレクスト・アドレス/データ・バス)、PF7-0(アドレス・バス)、そして $\overline{RD}$ 、 $\overline{WR}$ 、ALE信号を用いてアクセスします。4Kバイト、あるいは16Kバイトの外部メモリをアクセスする場合には、アドレス・ラインとして使用しないポートFを汎用の入出力ポートとして使用できます。

外部に設置するメモリの大きさは、MODE0、MODE1端子の設定により行い、MEMORY MAPPINGレジスタのMM2、MM1、MM0の各ビットは"0"にしておいてください。

**保守 / 廃止**

図2-1 μPD7810Hメモリ・マップ





3. μCOM-87AD 命令セット

3.1 オペランドの表現/記述方式

表現形式	記述方式
r r1 r2	V, A, B, C, D, E, H, L EAH, EAL, B, C, D, E, H, L A, B, C
sr sr1 sr2 sr3 sr4	PA, PB, PC, PD, PF, MKH, MKL, ANM, SMH, SML, EOM, ETMM, TMM, MM, MCC, MA, MB, MC, MF, TXB, TM0, TM1 PA, PB, PC, PD, PF, MKH, MKL, ANM, SMH, EOM, TMM, RXB, CR0, CR1, CR2, CR3 PA, PB, PC, PD, PF, MKH, MKL, ANM, SMH, EOM, TMM ETM0, ETM1 ECNT, ECPT
rp rp1 rp2 rp3	SP, B, D, H V, B, D, H, EA SP, B, D, H, EA B, D, H
rpa rpa1 rpa2 rpa3	B, D, H, D+, H+, D-, H- B, D, H B, D, H, D+, H+, D-, H-, D+byte, H+A, H+B, H+EA, H+byte D, H, D++, H++, D+byte, H+A, H+B, H+EA, H+byte
wa	8 bit immediate data
word byte bit	16bit immediate data 8 bit immediate data 3 bit immediate data
f	CY, HC, Z
irf	NMI*, FT0, FT1, F1, F2, FE0, FE1, FEIN, FAD, FSR, FST, ER, OV, AN4, AN5, AN6, AN7, SB

\* : NMIはFNMIとも記述できます。

備考

1. sr~sr4(special register)

PA : PORT A	ETMM : TIMER/ EVENT
PB : PORT B	COUNTER MODE
PC : PORT C	EOM : TIMER/ EVENT
PD : PORT D	COUNTER OUTPUT MODE
PF : PORT F	ANM : A/D CHANNEL MODE
MA : MODE A	CR0 : A/D CONVERSION
MB : MODE B	RESULT 0~3
MC : MODE C	CR3
MCC : MODE CONTROL C	TXB : Tx BUFFER
MF : MODE F	RXB : Rx BUFFER
MM : MEMORY MAPPING	SMH : SERIAL MODE High
TM0 : TIMER REG0	SML : SERIAL MODE Low
TM1 : TIMER REG1	MKH : MASK High
TMM : TIMER MODE	MKL : MASK Low
ETM0 : TIMER/ EVENT	
COUNTER REG0	
ETM1 : TIMER/ EVENT	
COUNTER REG1	
ECNT : TIMER/ EVENT	
COUNTER UPCOUNTER	
ECPT : TIMER/ EVENT	
COUNTER CAPTURE	

2. rp~rp3(register pair)

SP : STACK POINTER
B : BC
D : DE
H : HL
V : VA
EA : EXTENDED ACCUMULATOR

3. rpa~rpa3(rp addressing)

B	: (BC)
D	: (DE)
H	: (HL)
D+	: (DE)+
H+	: (HL)+
D-	: (DE)-
H-	: (HL)-
D++	: (DE)**
H++	: (HL)**
D+byte	: (DE+byte)
H+A	: (HL+A)
H+B	: (HL+B)
H+EA	: (HL+EA)
H+byte	: (HL+byte)

4. f(flag)

CY : CARRY
HC : HALF CARRY
Z : ZERO

5. irf (interrupt flag)

NMI : NMI INPUT
FT0 : INTFT0
FT1 : INTFT1
F1 : INTF1
F2 : INTF2
FE0 : INTFE0
FE1 : INTFE1
FEIN : INTFEIN
FAD : INTFAD
FSR : INTFSR
FST : INTFST
ER : ERROR
OV : OVERFLOW
AN4 : ANALOG INPUT4~7
AN7
SB : STANDBY

3.2 命令コードの記号説明

r

R <sub>2</sub>	R <sub>1</sub>	R <sub>0</sub>	reg
0	0	0	V
0	0	1	A
0	1	0	B
0	1	1	C
1	0	0	D
1	0	1	E
1	1	0	H
1	1	1	L

↑  
r2  
↑  
r

r1

T <sub>2</sub>	T <sub>1</sub>	T <sub>0</sub>	reg
0	0	0	EAH
0	0	1	EAL
0	1	0	B
0	1	1	C
1	0	0	D
1	0	1	E
1	1	0	H
1	1	1	L

rpa

A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>	addressing
0	0	0	—
0	0	1	(BC)
0	0	1	(DE)
0	0	1	(HL)
0	1	0	(DE) <sup>+</sup>
0	1	0	(HL) <sup>+</sup>
0	1	1	(DE) <sup>-</sup>
0	1	1	(HL) <sup>-</sup>
1	0	1	(DE+byte)
1	1	0	(HL+A)
1	1	0	(HL+B)
1	1	1	(HL+EA)
1	1	1	(HL+byte)

↑  
rpa1  
↑  
rpa  
↑  
rpa2

sr

S <sub>3</sub>	S <sub>4</sub>	S <sub>5</sub>	S <sub>2</sub>	S <sub>1</sub>	S <sub>0</sub>	Special-reg
0	0	0	0	0	0	PA
0	0	0	0	0	1	PB
0	0	0	0	1	0	PC
0	0	0	0	1	1	PD
0	0	0	1	0	1	PF
0	0	0	1	1	0	MKH
0	0	0	1	1	1	MKL
0	0	1	0	0	0	ANM
0	0	1	0	0	1	SMH
0	0	1	0	1	0	SML
0	0	1	0	1	1	EOM
0	0	1	1	0	0	ETMM
0	0	1	1	0	1	TMM
0	1	0	0	0	0	MM
0	1	0	0	0	1	MCC
0	1	0	0	1	0	MA
0	1	0	0	1	1	MB
0	1	0	1	0	0	MC
0	1	0	1	1	1	MF
0	1	1	0	0	0	TXB
0	1	1	0	0	1	RXB
0	1	1	0	1	0	TM0
0	1	1	0	1	1	TM1
1	0	0	0	0	0	CR0
1	0	0	0	0	1	CR1
1	0	0	0	1	0	CR2
1	0	0	0	1	1	CR3

↑  
sr1  
↑  
sr2  
↑  
sr

rpa3

C <sub>2</sub>	C <sub>1</sub>	C <sub>0</sub>	addressing
0	0	1	(DE)
0	0	1	(HL)
0	1	0	(DE) <sup>++</sup>
0	1	0	(HL) <sup>++</sup>
1	0	1	(DE+byte)
1	1	0	(HL+A)
1	1	0	(HL+B)
1	1	1	(HL+EA)
1	1	1	(HL+byte)

irf

I <sub>4</sub>	I <sub>3</sub>	I <sub>2</sub>	I <sub>1</sub>	I <sub>0</sub>	INTF
0	0	0	0	0	NMI
0	0	0	0	1	FT0
0	0	0	1	0	FT1
0	0	0	1	1	F1
0	0	1	0	0	F2
0	0	1	0	1	FE0
0	0	1	1	0	FE1
0	0	1	1	1	FEIN
0	1	0	0	0	FAD
0	1	0	0	1	FSR
0	1	0	1	0	FST
0	1	0	1	1	ER
0	1	1	0	0	OV
1	0	0	0	0	AN4
1	0	0	0	1	AN5
1	0	0	1	0	AN6
1	0	0	1	1	AN7
1	0	1	0	0	SB

sr3

U <sub>0</sub>	Special-reg
0	ETM0
1	ETM1

sr4

V <sub>0</sub>	Special-reg
0	ECNT
1	ECPT

rp

P <sub>2</sub>	P <sub>1</sub>	P <sub>0</sub>	reg-pair
0	0	0	SP
0	0	1	BC
0	1	0	DE
0	1	1	HL
1	0	0	EA

↑  
rp  
↑  
rp2  
↑  
rp3

rpl

Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	reg-pair
0	0	0	VA
0	0	1	BC
0	1	0	DE
0	1	1	HL
1	0	0	EA

f

F <sub>2</sub>	F <sub>1</sub>	F <sub>0</sub>	フラグ
0	0	0	—
0	1	0	CY
0	1	1	HC
1	0	0	Z

### 3.3 命令実行時間について

ここに示されている1ステートは3クロック・サイクルからなっており、15MHzのクロックを使用した場合、200ns ( $= 3 \times \frac{1}{15} \mu\text{s}$ ) となります。このとき、最小実行時間の4ステート命令は $0.8 \mu\text{s}$ の実行時間となります。

### 3.4 命令一覧

# 保守/廃止

命令群	ニモニック	オペランド	命 令 コ ー ド				ステート	オペレーション	スキップ条件
			B 1	B 2	B 3	B 4			
8 ビット・データ転送命令	MOV	r1, A	0 0 0 1 1 T <sub>1</sub> T <sub>1</sub> T <sub>0</sub>				4	r1←A	
		A, r1	0 0 0 0 1 T <sub>1</sub> T <sub>1</sub> T <sub>0</sub>				4	A←r1	
		* sr, A	0 1 0 0 1 1 0 1	1 1 0 S <sub>4</sub> S <sub>3</sub> S <sub>2</sub> S <sub>1</sub> S <sub>0</sub>			10	sr←A	
		* A, srl	0 1 0 0 1 1 0 0	1 1 S <sub>4</sub> S <sub>4</sub> S <sub>3</sub> S <sub>2</sub> S <sub>1</sub> S <sub>0</sub>			10	A←srl	
		r, word	0 1 1 1 0 0 0 0	0 1 1 0 1 R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>	Low Adrs	High Adrs	17	r←(word)	
		word, r	0 1 1 1 0 0 0 0	0 1 1 1 1 R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>	Low Adrs	High Adrs	17	(word)←r	
	MVI	* r, byte	0 1 1 0 1 R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>	← Data →			7	r←byte	
		sr2, byte	0 1 1 0 0 1 0 0	S <sub>3</sub> 0 0 0 0 S <sub>2</sub> S <sub>1</sub> S <sub>0</sub>	Data		14	sr2←byte	
	MVIW	* wa, byte	0 1 1 1 0 0 0 1	← Offset →	Data		13	(V.wa)←byte	
	MVIX	* rpa1, byte	0 1 0 0 1 0 A <sub>1</sub> A <sub>0</sub>	← Data →			10	(rpa1)←byte	
	STAW	* wa	0 1 1 0 0 0 1 1	← Offset →			10	(V.wa)←A	
	LDAW	* wa	0 0 0 0 0 0 0 1	← Offset →			10	A←(V.wa)	
	STAX	* rpa2	A <sub>3</sub> 0 1 1 1 A <sub>2</sub> A <sub>1</sub> A <sub>0</sub>	Data(注1)			7/13	(rpa2)←A	
	LDAX	* rpa2	A <sub>3</sub> 0 1 0 1 A <sub>2</sub> A <sub>1</sub> A <sub>0</sub>	Data(注1)			7/13	A←(rpa2)	
	EXX		0 0 0 1 0 0 0 1				4	{ B↔B', C↔C', D↔D' E↔E', H↔H', L↔L' }	
EXA		0 0 0 1 0 0 0 0				4	V,A↔V',A', EA↔EA		
EXH		0 1 0 1 0 0 0 0				4	H,L↔H',L'		
BLOCK		0 0 1 1 0 0 0 1				13 (C+1)	(DE) <sup>+</sup> ←(HL) <sup>+</sup> , C←C-1 End if borrow		
16 ビット・データ転送命令	DMOV	rp3, EA	1 0 1 1 0 1 P <sub>1</sub> P <sub>0</sub>				4	rp3 <sub>L</sub> ←EAL, rp3 <sub>H</sub> ←EAH	
		EA, rp3	1 0 1 0 0 1 P <sub>1</sub> P <sub>0</sub>				4	EAL←rp3 <sub>L</sub> , EAH←rp3 <sub>H</sub>	

# 保守/廃止

命令群	ニモニック	オペランド	命令コード				ステート	オペレーション	スキップ条件
			B1	B2	B3	B4			
16ビットデータ転送命令	DMOV	sr3, EA	01001000	1101001U			14	sr3←EA	
		EA, sr4		1100000V			14	EA←sr4	
	SBCD	word	01110000	00011110	Low Adrs	High Adrs	20	(word)←C, (word+1)←B	
	SDED	word		00101110			20	(word)←E, (word+1)←D	
	SHLD	word		00111110			20	(word)←L, (word+1)←H	
	SSPD	word		00001110			20	(word)←SP <sub>L</sub> , (word+1)←SP <sub>H</sub>	
	STEAX	rpa3	01001000	1001C <sub>3</sub> C <sub>2</sub> C <sub>1</sub> C <sub>0</sub>	Data(注2)		14/20	(rpa3)←EAL, (rpa3+1)←EAH	
	LBCD	word	01110000	00011111	Low Adrs	High Adrs	20	C←(word), B←(word+1)	
	LDED	word		00101111			20	E←(word), D←(word+1)	
	LHLD	word		00111111			20	L←(word), H←(word+1)	
	LSPD	word		00001111			20	SP <sub>L</sub> ←(word), SP <sub>H</sub> ←(word+1)	
	LDEAX	rpa3	01001000	1000C <sub>3</sub> C <sub>2</sub> C <sub>1</sub> C <sub>0</sub>	Data(注2)		14/20	EAL←(rpa3), EAH←(rpa3+1)	
	PUSH	rp1	10110Q <sub>3</sub> Q <sub>2</sub> Q <sub>1</sub> Q <sub>0</sub>				13	(SP-1)←rp1 <sub>H</sub> , (SP-2)←rp1 <sub>L</sub> SP←SP-2	
	POP	rp1	10100Q <sub>3</sub> Q <sub>2</sub> Q <sub>1</sub> Q <sub>0</sub>				10	rp1 <sub>L</sub> ←(SP), rp1 <sub>H</sub> ←(SP+1) SP←SP+2	
LXI *	rp2, word	0P <sub>2</sub> P <sub>1</sub> P <sub>0</sub> 0100	←Low Byte→	High Byte		10	rp2←word		
TABLE		01001000	10101000			17	C←(PC+3+A) B←(PC+3+A+1)		
8ビットストリク算命令	ADD	A, r	01100000	11000R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>			8	A←A+r	
		r, A		0100			8	r←r+A	
	ADC	A, r		1101			8	A←A+r+CY	
		r, A		0101			8	r←r+A+CY	

# 保守 / 廃止

命令群	ニモニック	オペランド	命令コード				ステート	オペレーション	スキップ条件
			B1	B2	B3	B4			
8 ビット 演算 命令 (レジスタ)	ADDNC	A, r	01100000		10100R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>		8	A←A+r	No Carry
		r, A		0010			8	r←r+A	No Carry
	SUB	A, r		1110			8	A←A-r	
		r, A		0110			8	r←r-A	
	SBB	A, r		1111			8	A←A-r-CY	
		r, A		0111			8	r←r-A-CY	
	SUBNB	A, r		1011			8	A←A-r	No Borrow
		r, A		0011			8	r←r-A	No Borrow
	ANA	A, r		10001R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>			8	A←A∧r	
		r, A		0000			8	r←r∧A	
	ORA	A, r		1001			8	A←A∨r	
		r, A		0001			8	r←r∨A	
	XRA	A, r		10010R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>			8	A←A∨r	
		r, A		0001			8	r←r∨A	
	GTA	A, r		10101R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>			8	A-r-1	No Borrow
		r, A		0010			8	r-A-1	No Borrow
	LTA	A, r		1011			8	A-r	Borrow
		r, A		0011			8	r-A	Borrow
NEA	A, r		1110			8	A-r	No Zero	
	r, A		0110			8	r-A	No Zero	



# 保守/廃止

命令群	ニモニック	オペランド	命令コード				ステート	オペレーション	スキップ条件
			B1	B2	B3	B4			
8ビット演算命令	EQA	A, r	01100000	11111R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>			8	A←r	Zero
		r, A		0111			8	r←A	Zero
	ONA	A, r		1100			8	A∧r	No Zero
	OFFA	A, r		1101			8	A∧r	Zero
8ビット演算命令(メモリ)	ADDX	rpa	01110000	11000A <sub>2</sub> A <sub>1</sub> A <sub>0</sub>			11	A←A+(rpa)	
	ADCX	rpa		1101			11	A←A+(rpa)+CY	
	ADDNCX	rpa		1010			11	A←A+(rpa)	No Carry
	SUBX	rpa		1110			11	A←A-(rpa)	
	SBBX	rpa		1111			11	A←A-(rpa)-CY	
	SUBNBX	rpa		1011			11	A←A-(rpa)	No Borrow
	ANAX	rpa		10001A <sub>2</sub> A <sub>1</sub> A <sub>0</sub>			11	A←A∧(rpa)	
	ORAX	rpa		1001			11	A←A∨(rpa)	
	XRAX	rpa		10010A <sub>2</sub> A <sub>1</sub> A <sub>0</sub>			11	A←A∨(rpa)	
	GTAX	rpa		10101A <sub>2</sub> A <sub>1</sub> A <sub>0</sub>			11	A-(rpa)-1	No Borrow
	LTAX	rpa		1011			11	A-(rpa)	Borrow
	NEAX	rpa		1110			11	A-(rpa)	No Zero
	EQAX	rpa		1111			11	A-(rpa)	Zero
	ONAX	rpa		1100			11	A∧(rpa)	No Zero
OFFAX	rpa		1101			11	A∧(rpa)	Zero	

# 保守/廃止

命令群	ニモニック	オペランド	命令コード				ステート	オペレーション	スキップ条件
			B1	B2	B3	B4			
イミリー データ エト データ 演算命令	ADI	* A, byte	0 1 0 0 0 1 1 0	← Data →			7	$A \leftarrow A + \text{byte}$	
		r, byte	0 1 1 1 0 1 0 0	0 1 0 0 0 R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>	Data		11	$r \leftarrow r + \text{byte}$	
		sr2, byte	0 1 1 0	S <sub>1</sub> 1 0 0 0 S <sub>2</sub> S <sub>1</sub> S <sub>0</sub>			20	$sr2 \leftarrow sr2 + \text{byte}$	
	ACI	* A, byte	0 1 0 1 0 1 1 0	← Data →			7	$A \leftarrow A + \text{byte} + CY$	
		r, byte	0 1 1 1 0 1 0 0	0 1 0 1 0 R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>	Data		11	$r \leftarrow r + \text{byte} + CY$	
		sr2, byte	0 1 1 0	S <sub>1</sub> 1 0 1 0 S <sub>2</sub> S <sub>1</sub> S <sub>0</sub>			20	$sr2 \leftarrow sr2 + \text{byte} + CY$	
	ADINC	* A, byte	0 0 1 0 0 1 1 0	← Data →			7	$A \leftarrow A + \text{byte}$	No Carry
		r, byte	0 1 1 1 0 1 0 0	0 0 1 0 0 R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>	Data		11	$r \leftarrow r + \text{byte}$	No Carry
		sr2, byte	0 1 1 0	S <sub>1</sub> 0 1 0 0 S <sub>2</sub> S <sub>1</sub> S <sub>0</sub>			20	$sr2 \leftarrow sr2 + \text{byte}$	No Carry
	SUI	* A, byte	0 1 1 0 0 1 1 0	← Data →			7	$A \leftarrow A - \text{byte}$	
		r, byte	0 1 1 1 0 1 0 0	0 1 1 0 0 R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>	Data		11	$r \leftarrow r - \text{byte}$	
		sr2, byte	0 1 1 0	S <sub>1</sub> 1 1 0 0 S <sub>2</sub> S <sub>1</sub> S <sub>0</sub>			20	$sr2 \leftarrow sr2 - \text{byte}$	
	SBI	* A, byte	0 1 1 1 0 1 1 0	← Data →			7	$A \leftarrow A - \text{byte} - CY$	
		r, byte	0 1 1 1 0 1 0 0	0 1 1 1 0 R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>	Data		11	$r \leftarrow r - \text{byte} - CY$	
		sr2, byte	0 1 1 0	S <sub>1</sub> 1 1 1 0 S <sub>2</sub> S <sub>1</sub> S <sub>0</sub>			20	$sr2 \leftarrow sr2 - \text{byte} - CY$	
	SUINB	* A, byte	0 0 1 1 0 1 1 0	← Data →			7	$A \leftarrow A - \text{byte}$	No Borrow
		r, byte	0 1 1 1 0 1 0 0	0 0 1 1 0 R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>	Data		11	$r \leftarrow r - \text{byte}$	No Borrow
		sr2, byte	0 1 1 0	S <sub>1</sub> 0 1 1 0 S <sub>2</sub> S <sub>1</sub> S <sub>0</sub>			20	$sr2 \leftarrow sr2 - \text{byte}$	No Borrow
ANI	* A, byte	0 0 0 0 0 1 1 1	← Data →			7	$A \leftarrow A \wedge \text{byte}$		
	r, byte	0 1 1 1 0 1 0 0	0 0 0 0 1 R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>	Data		11	$r \leftarrow r \wedge \text{byte}$		

# 保守/廃止

命令群	ニモニック	オペランド	命令コード				ステート	オペレーション	スキップ条件	
			B 1	B 2	B 3	B 4				
イミ デー エ ト デ イ タ 演 算 命 令	ANI	sr2, byte	0 1 1 0 0 1 0 0	S <sub>3</sub> 0 0 0 1 S <sub>2</sub> S <sub>1</sub> S <sub>0</sub>	Data		20	sr2 ← sr2 ∧ byte		
	ORI	*	A, byte	0 0 0 1 0 1 1 1	← Data →			7	A ← A ∨ byte	
			r, byte	0 1 1 1 0 1 0 0	0 0 0 1 1 R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>	Data		11	r ← r ∨ byte	
			sr2, byte	0 1 1 0	S <sub>3</sub> 0 0 1 1 S <sub>2</sub> S <sub>1</sub> S <sub>0</sub>			20	sr2 ← sr2 ∨ byte	
	XRI	*	A, byte	0 0 0 1 0 1 1 0	← Data →			7	A ← A ∨ byte	
			r, byte	0 1 1 1 0 1 0 0	0 0 0 1 0 R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>	Data		11	r ← r ∨ byte	
			sr2, byte	0 1 1 0	S <sub>3</sub> 0 0 1 0 S <sub>2</sub> S <sub>1</sub> S <sub>0</sub>			20	sr2 ← sr2 ∨ byte	
	GTI	*	A, byte	0 0 1 0 0 1 1 1	← Data →			7	A - byte - 1	No Borrow
			r, byte	0 1 1 1 0 1 0 0	0 0 1 0 1 R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>	Data		11	r - byte - 1	No Borrow
			sr2, byte	0 1 1 0	S <sub>3</sub> 0 1 0 1 S <sub>2</sub> S <sub>1</sub> S <sub>0</sub>			14	sr2 - byte - 1	No Borrow
	LTI	*	A, byte	0 0 1 1 0 1 1 1	← Data →			7	A - byte	Borrow
			r, byte	0 1 1 1 0 1 0 0	0 0 1 1 1 R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>	Data		11	r - byte	Borrow
			sr2, byte	0 1 1 0	S <sub>3</sub> 0 1 1 1 S <sub>2</sub> S <sub>1</sub> S <sub>0</sub>			14	sr2 - byte	Borrow
	NEI	*	A, byte	0 1 1 0 0 1 1 1	← Data →			7	A - byte	No Zero
			r, byte	0 1 1 1 0 1 0 0	0 1 1 0 1 R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>	Data		11	r - byte	No Zero
			sr2, byte	0 1 1 0	S <sub>3</sub> 1 1 0 1 S <sub>2</sub> S <sub>1</sub> S <sub>0</sub>			14	sr2 - byte	No Zero
	EQI	*	A, byte	0 1 1 1 0 1 1 1	← Data →			7	A - byte	Zero
			r, byte	0 1 1 1 0 1 0 0	0 1 1 1 1 R <sub>2</sub> R <sub>1</sub> R <sub>0</sub>	Data		11	r - byte	Zero
		sr2, byte	0 1 1 0	S <sub>3</sub> 1 1 1 1 S <sub>2</sub> S <sub>1</sub> S <sub>0</sub>			14	sr2 - byte	Zero	

# 保守/廃止

命令群	ニモニック	オペランド	命令コード				ステート	オペレーション	スキップ条件			
			B1	B2	B3	B4						
イミディエイト・データ演算命令	* ONI	A,byte	0 1 0 0 0 1 1 1		← Data →			7	A^byte	No Zero		
		r,byte	0 1 1 1 0 1 0 0	0 1 0 0 1 R <sub>1</sub> R <sub>0</sub>	Data			11	r^byte	No Zero		
		sr2,byte	0 1 1 0	S <sub>1</sub> 1 0 0 1 S <sub>1</sub> S <sub>0</sub>				14	sr2^byte	No Zero		
	* OFFI	A,byte	0 1 0 1 0 1 1 1		← Data →			7	A^byte	Zero		
		r,byte	0 1 1 1 0 1 0 0	0 1 0 1 1 R <sub>1</sub> R <sub>0</sub>	Data			11	r^byte	Zero		
		sr2,byte	0 1 1 0	S <sub>1</sub> 1 0 1 1 S <sub>1</sub> S <sub>0</sub>				14	sr2^byte	Zero		
ワ ー キ ン グ ・ レ ジ ス タ 演 算 命 令	ADDW	wa	0 1 1 1 0 1 0 0		1 1 0 0 0 0 0 0		offset			14	A←A+(V.wa)	
	ADCW	wa			1 1 0 1					14	A←A+(V.wa)+CY	
	ADDNCW	wa			1 0 1 0					14	A←A+(V.wa)	No Carry
	SUBW	wa			1 1 1 0					14	A←A-(V.wa)	
	SBBW	wa			1 1 1 1					14	A←A-(V.wa)-CY	
	SUBNBW	wa			1 0 1 1					14	A←A-(V.wa)	No Borrow
	ANAW	wa			1 0 0 0 1 0 0 0					14	A←A^(V.wa)	
	ORAW	wa			1 0 0 1					14	A←A∨(V.wa)	
	XRAW	wa			1 0 0 1 0 0 0 0					14	A←A∨(V.wa)	
	GTAW	wa			1 0 1 0 1 0 0 0					14	A-(V.wa)-1	No Borrow
	LTAW	wa			1 0 1 1					14	A-(V.wa)	Borrow
	NEAW	wa			1 1 1 0					14	A-(V.wa)	No Zero
	EQAW	wa			1 1 1 1					14	A-(V.wa)	Zero
ONAW	wa			1 1 0 0					14	A^(V.wa)	No Zero	

# 保守/廃止

命令群	ニモニック	オペランド	命令コード				スタート	オペレーション	スキップ条件	
			B1	B2	B3	B4				
ワーキング・レジスタ演算命令	OFFAW	wa	01110100	11011000	Offset		14	$A \wedge (V.wa)$	Zero	
	ANIW *	wa, byte	00000101	← Offset →		Data		19	$(V.wa) \leftarrow (V.wa) \wedge \text{byte}$	
	ORIW *	wa, byte	0001					19	$(V.wa) \leftarrow (V.wa) \vee \text{byte}$	
	GTIW *	wa, byte	0010					13	$(V.wa) - \text{byte} - 1$	No Borrow
	LTIW *	wa, byte	0011					13	$(V.wa) - \text{byte}$	Borrow
	NEIW *	wa, byte	0110					13	$(V.wa) - \text{byte}$	No Zero
	EQIW *	wa, byte	0111					13	$(V.wa) - \text{byte}$	Zero
	ONIW *	wa, byte	0100					13	$(V.wa) \wedge \text{byte}$	No Zero
	OFFIW *	wa, byte	0101					13	$(V.wa) \wedge \text{byte}$	Zero
16ビット演算命令	EADD	EA, r2	01110000	010000	$R_1 R_0$			11	$EA \leftarrow EA + r2$	
	DADD	EA, rp3	0100	110001	$P_1 P_0$			11	$EA \leftarrow EA + rp3$	
	DADC	EA, rp3		1101				11	$EA \leftarrow EA + rp3 + CY$	
	DADDNC	EA, rp3		1010				11	$EA \leftarrow EA + rp3$	No Carry
	ESUB	EA, r2	0000	011000	$R_1 R_0$			11	$EA \leftarrow EA - r2$	
	DSUB	EA, rp3	0100	111001	$P_1 P_0$			11	$EA \leftarrow EA - rp3$	
	DSBB	EA, rp3		1111				11	$EA \leftarrow EA - rp3 - CY$	
	DSUBNB	EA, rp3		1011				11	$EA \leftarrow EA - rp3$	No Borrow
	DAN	EA, rp3		100011	$P_1 P_0$			11	$EA \leftarrow EA \wedge rp3$	
	DOR	EA, rp3		1001				11	$EA \leftarrow EA \vee rp3$	
DXR	EA, rp3		100101	$P_1 P_0$			11	$EA \leftarrow EA \vee rp3$		

# 保守 / 廃止

命令群	ニモニック	オペランド	命令コード				ステート	オペレーション	スキップ条件
			B 1	B 2	B 3	B 4			
16ビット演算命令	DGT	EA, rp3	0 1 1 1 0 1 0 0	1 0 1 0 1 1 P <sub>1</sub> P <sub>0</sub>			11	EA ← rp3 - 1	No Borrow
	DLT	EA, rp3		1 0 1 1			11	EA ← rp3	Borrow
	DNE	EA, rp3		1 1 1 0			11	EA ← rp3	No Zero
	DEQ	EA, rp3		1 1 1 1			11	EA ← rp3	Zero
	DON	EA, rp3		1 1 0 0			11	EA ∧ rp3	No Zero
	DOFF	EA, rp3		1 1 0 1			11	EA ∧ rp3	Zero
乗除算命令	MUL	r2	0 1 0 0 1 0 0 0	0 0 1 0 1 1 R <sub>1</sub> R <sub>0</sub>			32	EA ← A × r2	
	DIV	r2		0 0 1 1			59	EA ← EA ÷ r2, r2 ← 余り	
増減命令	INR	r2	0 1 0 0 0 0 R <sub>1</sub> R <sub>0</sub>				4	r2 ← r2 + 1	Carry
	INRW *	wa	0 0 1 0 0 0 0 0	← Offset →			16	(V.wa) ← (V.wa) + 1	Carry
	INX	rp	0 0 P <sub>1</sub> P <sub>0</sub> 0 0 1 0				7	rp ← rp + 1	
		EA	1 0 1 0 1 0 0 0				7	EA ← EA + 1	
	DCR	r2	0 1 0 1 0 0 R <sub>1</sub> R <sub>0</sub>				4	r2 ← r2 - 1	Borrow
	DCRW *	wa	0 0 1 1 0 0 0 0	← Offset →			16	(V.wa) ← (V.wa) - 1	Borrow
DCX	rp	0 0 P <sub>1</sub> P <sub>0</sub> 0 0 1 1				7	rp ← rp - 1		
	EA	1 0 1 0 1 0 0 1				7	EA ← EA - 1		
その他の演算命令	DAA		0 1 1 0 0 0 0 1				4	Decimal Adjust Accumulator	
	STC		0 1 0 0 1 0 0 0	0 0 1 0 1 0 1 1			8	CY ← 1	
	CLC			0 0 1 0 1 0 1 0			8	CY ← 0	
	NEGA			0 0 1 1 1 0 1 0			8	A ← $\bar{A}$ + 1	

# 保守/廃止

命令群	ニモニック	オペランド	命令コード				ステート	オペレーション	スキップ条件
			B1	B2	B3	B4			
ローテーション命令	RLD		01001000	00111000			17	Rotate Left Digit	
	RRD			1001			17	Rotate Right Digit	
	RLL	r2		01R <sub>1</sub> R <sub>0</sub>			8	r2 <sub>n+1</sub> ←r2 <sub>n</sub> , r2 <sub>0</sub> ←CY, CY←r2 <sub>7</sub>	
	RLR	r2		00R <sub>1</sub> R <sub>0</sub>			8	r2 <sub>n-1</sub> ←r2 <sub>n</sub> , r2 <sub>7</sub> ←CY, CY←r2 <sub>0</sub>	
	SLL	r2		001001R <sub>1</sub> R <sub>0</sub>			8	r2 <sub>n+1</sub> ←r2 <sub>n</sub> , r2 <sub>0</sub> ←0, CY←r2 <sub>7</sub>	
	SLR	r2		00R <sub>1</sub> R <sub>0</sub>			8	r2 <sub>n-1</sub> ←r2 <sub>n</sub> , r2 <sub>7</sub> ←0, CY←r2 <sub>0</sub>	
	SLLC	r2		000001R <sub>1</sub> R <sub>0</sub>			8	r2 <sub>n+1</sub> ←r2 <sub>n</sub> , r2 <sub>0</sub> ←0, CY←r2 <sub>7</sub>	Carry
	SLRC	r2		00R <sub>1</sub> R <sub>0</sub>			8	r2 <sub>n-1</sub> ←r2 <sub>n</sub> , r2 <sub>7</sub> ←0, CY←r2 <sub>0</sub>	Carry
	DRLL	EA		10110100			8	EA <sub>n+1</sub> ←EA <sub>n</sub> , EA <sub>0</sub> ←CY, CY←EA <sub>15</sub>	
	DRLR	EA		0000			8	EA <sub>n-1</sub> ←EA <sub>n</sub> , EA <sub>15</sub> ←CY, CY←EA <sub>0</sub>	
	DSLL	EA		10100100			8	EA <sub>n+1</sub> ←EA <sub>n</sub> , EA <sub>0</sub> ←0, CY←EA <sub>15</sub>	
	DSLRL	EA		0000			8	EA <sub>n-1</sub> ←EA <sub>n</sub> , EA <sub>15</sub> ←0, CY←EA <sub>0</sub>	
ジャンプ命令	JMP *	word	01010100	← Low Adrs →	High Adrs		10	PC←word	
	JB		00100001				4	PC <sub>H</sub> ←B, PC <sub>L</sub> ←C	
	JR	word	11←jdisp1				10	PC←PC+1+jdisp1	
	JRE *	word	01001111←jdisp				10	PC←PC+2+jdisp	
	JEA		01001000	00101000			8	PC←EA	
コール命令	CALL *	word	01000000	← Low Adrs →	High Adrs		16	(SP-1)←(PC+3) <sub>H</sub> , (SP-2)←(PC+3) <sub>L</sub> PC←word, SP←SP-2	
	CALB		01001000	00101001			17	(SP-1)←(PC+2) <sub>H</sub> , (SP-2)←(PC+2) <sub>L</sub> PC <sub>H</sub> ←B, PC <sub>L</sub> ←C, SP←SP-2	
	CALF *	word	011111←fa				13	(SP-1)←(PC+2) <sub>H</sub> , (SP-2)←(PC+2) <sub>L</sub> PC <sub>15-11</sub> ←00001, PC <sub>10-9</sub> ←fa, SP←SP-2	

# 保守 / 廃止

命令群	ニモニック	オペランド	命令コード				ステート	オペレーション	スキップ条件
			B 1	B 2	B 3	B 4			
コール命令	CALT	word	1 0 0 ← ta →				16	$(SP-1) \leftarrow (PC+1)_H, (SP-2) \leftarrow (PC+1)_L$ $PC_L \leftarrow (129+2ta), PC_H \leftarrow (129+2ta), SP \leftarrow SP-2$	
	SOFTI		0 1 1 1 0 0 1 0				16	$(SP-1) \leftarrow PSW, (SP-2) \leftarrow (PC+1)_H, (SP-3) \leftarrow (PC+1)_L, PC \leftarrow 0060H, SP \leftarrow SP-3$	
リターン命令	RET		1 0 1 1 1 0 0 0				10	$PC_L \leftarrow (SP), PC_H \leftarrow (SP+1)$ $SP \leftarrow SP+2$	
	RETS		1 0 0 1				10	$PC_L \leftarrow (SP), PC_H \leftarrow (SP+1), SP \leftarrow SP+2$ $PC \leftarrow PC+n$	無条件スキップ
	RETI		0 1 1 0 0 0 1 0				13	$PC_L \leftarrow (SP), PC_H \leftarrow (SP+1),$ $PSW \leftarrow (SP+2), SP \leftarrow SP+3$	
スキップ命令	BIT *	bit, wa	0 1 0 1 1 B <sub>2</sub> B <sub>1</sub> B <sub>0</sub>	← Offset →			10	Skip if (V.wa) bit=1	(V.wa)bit=1
	SK	f	0 1 0 0 1 0 0 0	0 0 0 0 1 F <sub>2</sub> F <sub>1</sub> F <sub>0</sub>			8	Skip if f=1	f=1
	SKN	f		0 0 0 1			8	Skip if f=0	f=0
	SKIT	irf		0 1 0 I <sub>4</sub> I <sub>3</sub> I <sub>2</sub> I <sub>1</sub> I <sub>0</sub>			8	Skip if irf=1, then reset irf	irf=1
	SKNIT	irf		0 1 1 I <sub>4</sub> I <sub>3</sub> I <sub>2</sub> I <sub>1</sub> I <sub>0</sub>			8	Skip if irf=0 Reset irf, if irf=1	irf=0
CPU制御命令	NOP		0 0 0 0 0 0 0 0				4	No Operation	
	EI		1 0 1 0 1 0 1 0				4	Enable Interrupt	
	DI		1 0 1 1 1 0 1 0				4	Disable Interrupt	
	HLT		0 1 0 0 1 0 0 0	0 0 1 1 1 0 1 1			11	Halt	

- (注 1) B 2 (Data) は rpa2=D+byte, H+byte の場合です。  
 (注 2) B 3 (Data) は rpa3=D+byte, H+byte の場合です。  
 (注 3) ステートの項でスラッシュ右側は rpa2, rpa3 が D+byte, H+A, H+B, H+EA, H+byte の場合です。  
 (注 4) 各命令がスキップされる場合のアイドル・ステートは実行ステートとは異なり次のようになります。
- 1 バイト命令 : 4 ステート
  - 2 バイト命令 (\*印付き) : 7 ステート
  - 2 バイト命令 : 8 ステート
  - 3 バイト命令 (\*印付き) : 10 ステート
  - 3 バイト命令 : 11 ステート
  - 4 バイト命令 : 14 ステート



## 4. モード・レジスタ一覧

モード・レジスタ名		Read / Write	機 能
MA	MODE Aレジスタ	W	ポートAの入力/出力の指定をビット単位に行います。
MB	MODE Bレジスタ	W	ポートBの入力/出力の指定をビット単位に行います。
MCC	MODE CONTROL Cレジスタ	W	ポートCのポート/コントロール・モードの指定をビット単位に行います。
MC	MODE Cレジスタ	W	ポート・モードになっているポートCの入力/出力の指定をビット単位に行います。
MM	MEMORY MAPPING レジスタ	W	ポートD, ポートFのポート/拡張モードの指定を行います。
MF	MODE Fレジスタ	W	ポート・モードになっているポートFの入力/出力の指定をビット単位に行います。
TMM	タイマ・モード・レジスタ	R/W	タイマの動作モードを指定します。
ETMM	タイマ/イベント・カウンタ・ モード・レジスタ	W	タイマ/イベント・カウンタの動作モードを指定します。
EOM	タイマ/イベント・カウンタ・ アウトプット・モード・レジスタ	R/W	CO0, CO1の出力レベルを制御します。
SML	シリアル・モード・レジスタ	W	シリアル・インタフェースの動作モードを指定します。
SMH		R/W	
ANM	A/D チャンネル・モード・レジスタ	R/W	A/D コンバータの動作モードを指定します。

## 5. μPD7811Hファミリ製品リスト

項 目		μPD7811	μPD7811H	μPD7810H
命 令 の 種 類		158		
16 ビ ッ ト 演 算 命 令		あり		
乗 除 算 命 令		あり		
命 令 サ イ ク ル		1μs/12MHz	0.8μs/15MHz	
汎 用 レ ジ ス タ		18		
内 蔵 R O M		4096×8	なし	
内 蔵 R A M		256×8		
割り込みソース	内 部	8		
	外 部	3		
I/O ラ イ ン		44	32	
タイマ/カウンタ	タ イ マ	8ビット×2		
	カ ウ ン タ	16ビット		
シリアル・ インタフェース	アシンクロナス	あり		
	シンクロナス	あり		
	I/O インタフェース	あり		
A/D コ ン バ ー タ		あり		
ス タ ン バ イ 機 能		あり		
デ ィ バ イ ス 構 造		NMOS		
パ ッ ケ ー ジ		64ピン・シュリンクDIP, 64ピンQUIP		

## 6. 電気的特性

絶対最大定格 ( $T_a=25^\circ\text{C}$ )

項 目	略 号	条 件	定 格	単 位
電 源 電 圧	$V_{CC}$		-0.5~+7.0	V
	$V_{DD}$		-0.5~+7.0	V
	$AV_{CC}$		-0.5~+7.0	V
	$AV_{SS}$		-0.5~+0.5	V
入 力 電 圧	$V_I$		-0.5~+7.0	V
出 力 電 圧	$V_O$		-0.5~+7.0	V
ロウ・レベル出力電流	$I_{OL}$	全出力端子	4.0	mA
		全出力端子合計	100	mA
ハイ・レベル出力電流	$I_{OH}$	全出力端子	-0.5	mA
		全出力端子合計	-20	mA
A/Dコンバータ 基準入力電圧	$V_{AREF}$		-0.5~ $V_{CC}$	V
動 作 温 度	$T_{opl}$		-10~+70	$^\circ\text{C}$
保 存 温 度	$T_{stg}$		-65~+150	$^\circ\text{C}$

発振器特性 ( $T_a = -10^\circ\text{C} \sim +70^\circ\text{C}$ ,  $V_{CC} = AV_{CC} = +5.0\text{ V} \pm 10\%$ ,  $V_{SS} = AV_{SS} = 0\text{ V}$ ,  $V_{CC} - 0.8\text{ V} \leq V_{DD} \leq V_{CC}$ ,  $AV_{CC} - 0.5\text{ V} \leq V_{AREP} \leq AV_{CC}$ )

発振子	推奨回路	項目	条件	MIN.	TYP.	MAX.	単位
*1 セラミック発振子 または 水晶*2 振動子		発振周波数( $f_{XX}$ )	A/Dコンバータ 使用しない	4		15	MHz
			A/Dコンバータ 使用する	5.8		15	MHz
外部 クロック		X1入力周波数( $f_X$ )	A/Dコンバータ 使用しない	4		15	MHz
			A/Dコンバータ 使用する	5.8		15	MHz
		X1入力立ち上がり、立ち 下がり時間( $t_r, t_f$ )	0		20	ns	
		X1入力ハイ、ロウ・レベ ル幅( $t_{\phi H}, t_{\phi L}$ )	20		250	ns	

注意1. 発振回路はX1, X2端子にできるかぎり近づけて下さい。

2. 発振器の範囲に他の信号線を通さないで下さい。

\*1: セラミック発振子および外付け容量として下表のものを推奨します。

メーカー	品名	推奨定数	
		C1[pF]	C2[pF]
村田製作所	CSA15.00MX3	22	22
	CSA12.0 MT	30	30
	CSA 7.37MT	30	30

\*2: 水晶振動子を用いる場合は、外付け容量として次のものを推奨します。

$$C1 = C2 = 10\text{ pF}$$

容量 ( $T_a=25^\circ\text{C}$ ,  $V_{CC}=V_{DD}=V_{SS}=0\text{ V}$ )

項目	略号	条件	MIN.	TYP.	MAX.	単位
入力容量	$C_I$	$f_c = 1\text{ MHz}$ 被測定端子以外は 0 V			10	pF
出力容量	$C_O$				20	pF
入出力容量	$C_{IO}$				20	pF

DC特性 ( $T_a=-10^\circ\text{C} \sim +70^\circ\text{C}$ ,  $V_{CC}=AV_{CC}=+5.0\text{ V} \pm 10\%$ ,  $V_{SS}=AV_{SS}=0\text{ V}$ ,  $V_{CC}-0.8\text{ V} \leq V_{DD} \leq V_{CC}$ )

項目	略号	条件	MIN.	TYP.	MAX.	単位
ロウ・レベル入力電圧	$V_{IL}$		0		0.8	V
ハイ・レベル入力電圧	$V_{IH1}$	$\overline{\text{SCK}}$ , X1, $\overline{\text{RESET}}$ 以外	2.0		$V_{CC}$	V
	$V_{IH2}$	SCK, X1	$0.8V_{CC}$		$V_{CC}$	V
	$V_{IH3}$	RESET	$0.8V_{DD}$		$V_{CC}$	V
ロウ・レベル出力電圧	$V_{OL}$	$I_{OL}=2.0\text{ mA}$			0.45	V
ハイ・レベル出力電圧	$V_{OH}$	$I_{OH}=-200\mu\text{A}$	2.4			V
入力電流	$I_I$	INT1, TI(PC3); $+0.45\text{ V} \leq V_I \leq V_{CC}$			$\pm 200$	$\mu\text{A}$
入力リーク電流	$I_{LI}$	INT1, TI(PC3)以外; $0\text{ V} \leq V_I \leq V_{CC}$			$\pm 10$	$\mu\text{A}$
出力リーク電流	$I_{LO}$	$+0.45\text{ V} \leq V_O \leq V_{CC}$			$\pm 10$	$\mu\text{A}$
$AV_{CC}$ 電源電流	$AI_{CC}$			6	12	mA
$V_{DD}$ 電源電流	$IDD$			$1.5^{*1}$	3.2	mA
$V_{CC}$ 電源電流	$I_{CC}$			$150^{*1}$	200	mA
データ保持電圧	$V_{DDDR}$	$V_{CC}=0\text{ V}$ , $\overline{\text{RESET}}=V_{IL}$	3.2			V

AC特性 ( $T_a = -10^\circ\text{C} \sim +70^\circ\text{C}$ ,  $V_{CC} = AV_{CC} = +5.0\text{ V} \pm 10\%$ ,  $V_{SS} = AV_{SS} = 0\text{ V}$ ,  $V_{CC} - 0.8\text{ V} \leq V_{DD} \leq V_{CC}$ )

リード/ライト・オペレーション:

項 目	略 号	条 件	MIN.	MAX.	単 位
X1 入力サイクル・タイム	t <sub>CYC</sub>		66	250	ns
アドレス・セットアップ時間(対ALE↓)	t <sub>AL</sub>	f <sub>XX</sub> =15 MHz, C <sub>L</sub> =150 pF	30		ns
アドレス・ホールド時間(対ALE↓)	t <sub>LA</sub>		35		ns
アドレス → RD ↓ 遅延時間	t <sub>AR</sub>		100		ns
RD ↓ → アドレス・フロート時間	t <sub>AFR</sub>	C <sub>L</sub> =150 pF		20	ns
アドレス → データ入力時間	t <sub>AD</sub>	f <sub>XX</sub> =15 MHz, C <sub>L</sub> =150 pF		250	ns
ALE ↓ → データ入力時間	t <sub>LDR</sub>			135	ns
RD ↓ → データ入力時間	t <sub>RD</sub>			120	ns
ALE ↓ → RD ↓ 遅延時間	t <sub>LR</sub>		15		ns
データ・ホールド時間(対RD↑)	t <sub>RDH</sub>		C <sub>L</sub> =150 pF	0	
RD ↑ → ALE ↑ 遅延時間	t <sub>RL</sub>	f <sub>XX</sub> =15 MHz, C <sub>L</sub> =150 pF	80		ns
RD ロウ・レベル幅	t <sub>RR</sub>	データ・リード時, f <sub>XX</sub> =15 MHz, C <sub>L</sub> =150 pF	215		ns
		OPコード・フェッチ時, f <sub>XX</sub> =15 MHz, C <sub>L</sub> =150 pF	415		ns
ALE ハイ・レベル幅	t <sub>LL</sub>	f <sub>XX</sub> =15 MHz, C <sub>L</sub> =150 pF	90		ns
M <sub>I</sub> セットアップ時間(対ALE↓)	t <sub>ML</sub>	f <sub>XX</sub> =15 MHz	30		ns
M <sub>I</sub> ホールド時間(対ALE↓)	t <sub>LM</sub>		35		ns
I <sub>O</sub> /Mセットアップ時間(対ALE↓)	t <sub>IL</sub>		30		ns
I <sub>O</sub> /Mホールド時間(対ALE↓)	t <sub>LI</sub>		35		ns
アドレス → WR ↓ 遅延時間	t <sub>AW</sub>		f <sub>XX</sub> =15 MHz, C <sub>L</sub> =150 pF	100	
ALE ↓ → データ出力時間	t <sub>LDW</sub>			180	ns
WR ↓ → データ出力時間	t <sub>WD</sub>	C <sub>L</sub> =150 pF		100	ns
ALE ↓ → WR ↓ 遅延時間	t <sub>LW</sub>	f <sub>XX</sub> =15 MHz, C <sub>L</sub> =150 pF	15		ns
データ・セットアップ時間(対WR↑)	t <sub>DW</sub>		165		ns
データ・ホールド時間(対WR↑)	t <sub>WDH</sub>		60		ns
WR ↑ → ALE ↑ 遅延時間	t <sub>WL</sub>		80		ns
WR ロウ・レベル幅	t <sub>WW</sub>		215		ns

## シリアル・オペレーション:

項 目	略 号	条 件	MIN.	MAX.	単 位
SCK サイクル・タイム	t <sub>CYK</sub>	SCK入力	* 2	800	ns
			* 3	500	ns
		SCK出力		1.6	μs
SCK ロウ・レベル幅	t <sub>KKL</sub>	SCK入力	* 2	335	ns
			* 3	200	ns
		SCK出力		700	ns
SCK ハイ・レベル幅	t <sub>KKH</sub>	SCK入力	* 2	335	ns
			* 3	200	ns
		SCK出力		700	ns
RxDセットアップ時間 (対SCK↑)	t <sub>RXK</sub>	* 2	80	ns	
RxDホールド時間 (対SCK↑)	t <sub>KRX</sub>	* 2	80	ns	
SCK ↓ → TxD 遅延時間	t <sub>KTX</sub>	* 2		210	ns

## ゼロクロス特性:

項 目	略 号	条 件	MIN.	MAX.	単 位
ゼロクロス検出入力	V <sub>ZX</sub>	AC結合 60Hz正弦波	1	1.8	V <sub>AC(P-P)</sub>
ゼロクロス正確度	A <sub>ZX</sub>			±135	mV
ゼロクロス検出入力周波数	f <sub>ZX</sub>		0.05	1	kHz

## その他のオペレーション:

項 目	略 号	条 件	MIN.	MAX.	単 位
TI ハイ, ロウ・レベル幅	t <sub>TIH</sub> , t <sub>TIL</sub>		6		t <sub>CYC</sub>
CI ハイ, ロウ・レベル幅	t <sub>CI1H</sub> , t <sub>CI1L</sub>	イベント・カウント・モード	6		t <sub>CYC</sub>
	t <sub>CI2H</sub> , t <sub>CI2L</sub>	パルス幅測定モード	48		t <sub>CYC</sub>
NMI ハイ, ロウ・レベル幅	t <sub>NIH</sub> , t <sub>NIL</sub>		36		t <sub>CYC</sub>
INT1 ハイ, ロウ・レベル幅	t <sub>I1H</sub> , t <sub>I1L</sub>		36		t <sub>CYC</sub>
INT2 ハイ, ロウ・レベル幅	t <sub>I2H</sub> , t <sub>I2L</sub>		36		t <sub>CYC</sub>
RESET ハイ, ロウ・レベル幅	t <sub>RSH</sub> , t <sub>RSL</sub>		60		t <sub>CYC</sub>

A/Dコンバータ特性 ( $T_a = -10^\circ\text{C} \sim +70^\circ\text{C}$ ,  $V_{CC} = AV_{CC} = +5.0\text{V} \pm 10\%$ ,  $V_{SS} = AV_{SS} = 0\text{V}$ ,  
 $AV_{CC} - 0.5\text{V} \leq V_{AREF} \leq AV_{CC}$ )

項目	略号	条件	MIN.	TYP.	MAX.	単位
分解能			8			Bits
絶対確度*4		$T_a = -10^\circ\text{C} \sim +70^\circ\text{C}$ *5, $66\text{ns} \leq t_{CYC} \leq 170\text{ns}$			$\pm 0.4$	%FSR
変換時間	$t_{CONV}$	$66\text{ns} \leq t_{CYC} \leq 110\text{ns}$	576			$t_{CYC}$
		$110\text{ns} \leq t_{CYC} \leq 170\text{ns}$	432			$t_{CYC}$
サンプリング時間	$t_{SAMP}$	$66\text{ns} \leq t_{CYC} \leq 110\text{ns}$	96			$t_{CYC}$
		$110\text{ns} \leq t_{CYC} \leq 170\text{ns}$	72			$t_{CYC}$
アナログ入力電圧	$V_{IAN}$	AN0~AN7(未使用端子も含む)	0		$V_{AREF}$	V
アナログ入力インピーダンス	$R_{AN}$			1000		MΩ
A/Dコンバータ 基準入力電圧	$V_{AREF}$		$AV_{CC} - 0.5$		$AV_{CC}$	V
$V_{AREF}$ 電流	$I_{AREF}$		1.0	2.0	3.5	mA
$AV_{CC}$ 電源電流	$AI_{CC}$			6	12	mA

- \* 1.  $T_a = +25^\circ\text{C}$ ,  $V_{CC} = V_{DD} = 5\text{V}$
- \* 2. アシンクロナス・モードでクロック・レートが×1, シンクロナス・モード, I/Oインタフェース・モードの場合
- \* 3. アシンクロナス・モードでクロック・レートが×16, ×64の場合
- \* 4. 量子化誤差 ( $\pm 1/2\text{LSB}$ ) は含みません。
- \* 5. μPD7810H/11HGの「E」規格品, μPD7810H/11HCWの「K」規格品については,  
 $T_a = 0^\circ\text{C} \sim +70^\circ\text{C}$ となります。  
 ご不明な点は当社販売員にお尋ね下さい。

ACタイミング測定点





tcyc 依存の AC 特性計算式

項目	計 算 式	MIN./MAX.	単 位
tAL	2 T - 100	MIN.	ns
tLA	T - 30	MIN.	ns
tAR	3 T - 100	MIN.	ns
tAD	7 T - 220	MAX.	ns
tLDR	5 T - 200	MAX.	ns
tRD	4 T - 150	MAX.	ns
tLR	T - 50	MIN.	ns
tRL	2 T - 50	MIN.	ns
tRR	4 T - 50 (データ・リード時)	MIN.	ns
	7 T - 50 (OPコード・フェッチ時)		
tLL	2 T - 40	MIN.	ns
tML	2 T - 100	MIN.	ns
tLM	T - 30	MIN.	ns
tIL	2 T - 100	MIN.	ns
tLI	T - 30	MIN.	ns
tAW	3 T - 100	MIN.	ns
tLDW	T + 110	MAX.	ns
tLW	T - 50	MIN.	ns
tDW	4 T - 100	MIN.	ns
tWDH	2 T - 70	MIN.	ns
tWL	2 T - 50	MIN.	ns
tWW	4 T - 50	MIN.	ns
tcyk	12T (SCK入力) <sup>(1)</sup>	MIN.	ns
	24T (SCK出力)		
tkkl	5 T + 5 (SCK入力) <sup>(1)</sup>	MIN.	ns
	12 T - 100 (SCK出力)		
tkkh	5 T + 5 (SCK入力) <sup>(1)</sup>	MIN.	ns
	12 T - 100 (SCK出力)		

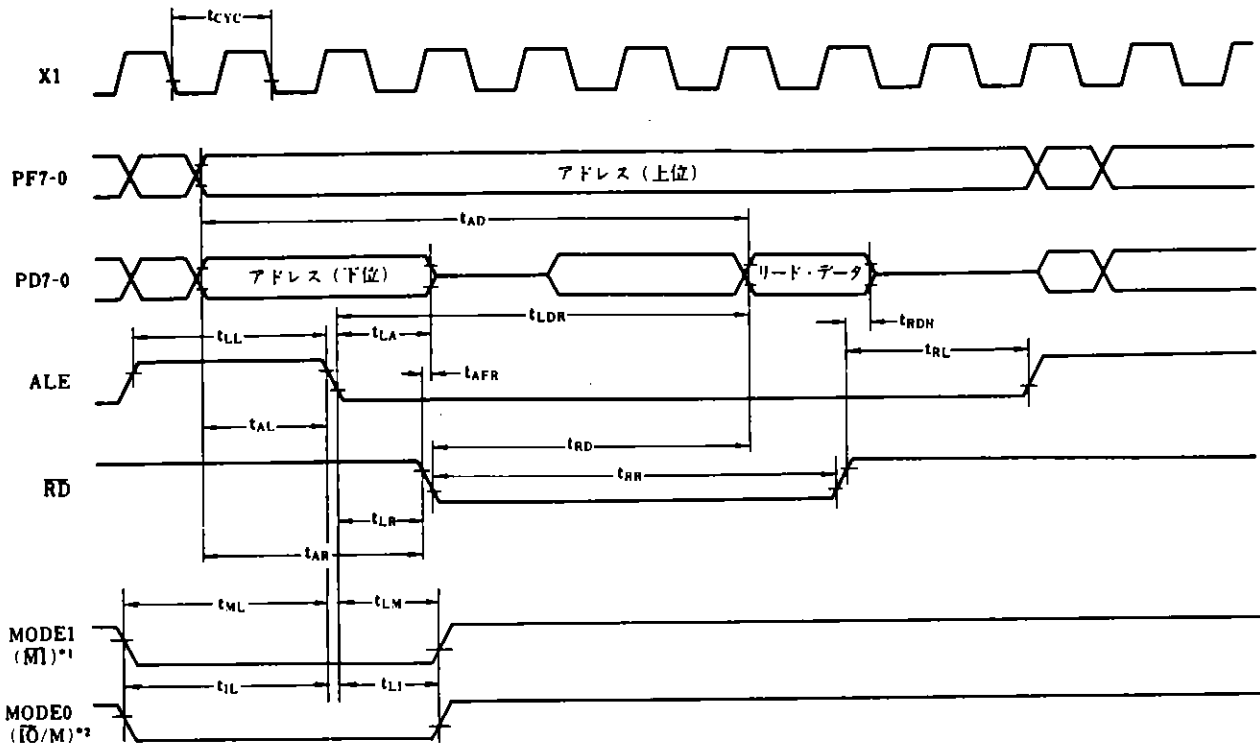
注意 1. アシンクロナス・モードでクロック・レートが×1, シンクロナス・モード, I/O インタフェース・モードの場合

2.  $T = tcyc = 1/f_{xx}$

3. この表に示されていない項目は発振周波数 ( $f_{xx}$ ) に依存しません。

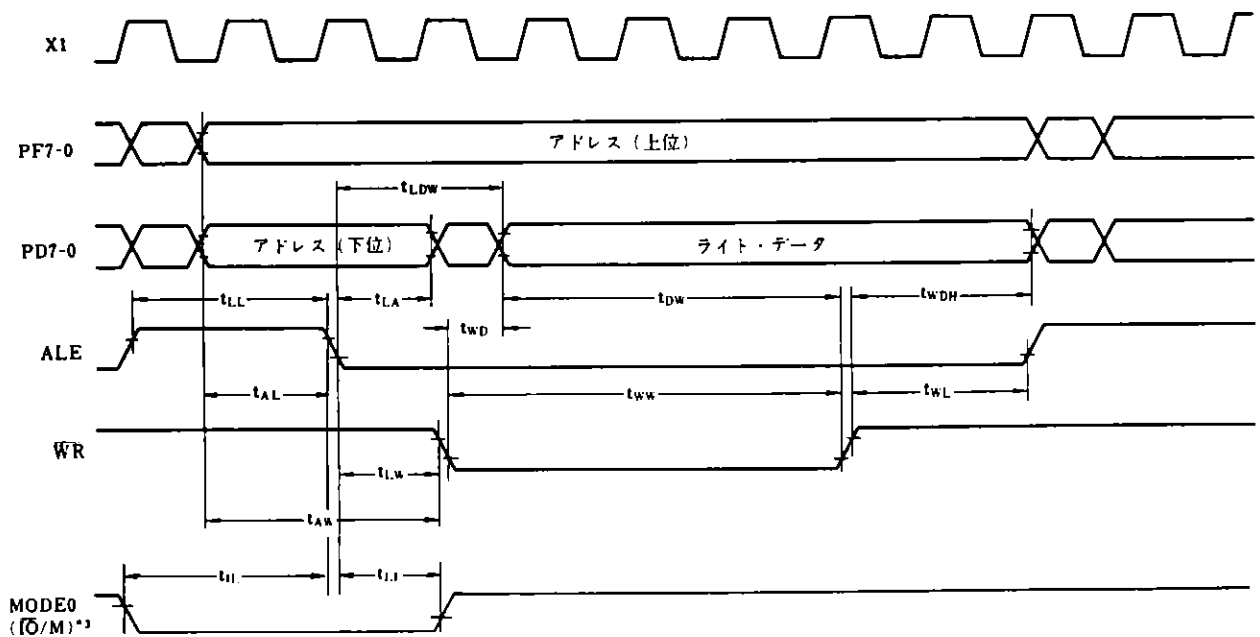
タイミング波形

リード・オペレーション



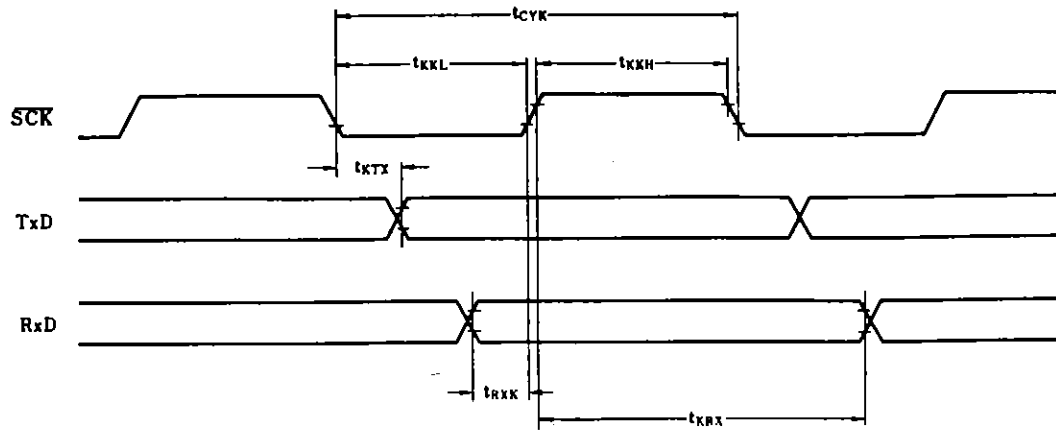
- \* 1.  $\overline{M1}$ 信号は、MODE1端子がプルアップされているとき、第1 OPコード・フェッチ・サイクルで、MODE1端子に出力されます。
- \* 2.  $\overline{IO/M}$ 信号は、MODE0端子がプルアップされているとき、sr~sr2レジスタ・リード・サイクルでMODE0端子に出力されます。

ライト・オペレーション

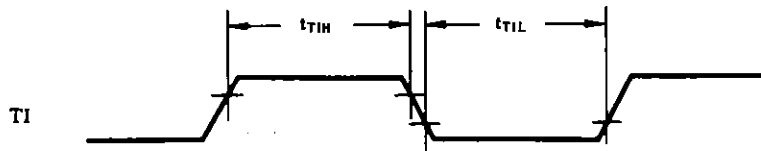


- \* 3.  $\overline{IO/M}$ 信号は、MODE0端子がプルアップされているとき、sr~sr2レジスタ・ライト・サイクルでMODE0端子に出力されます。

シリアル・オペレーション

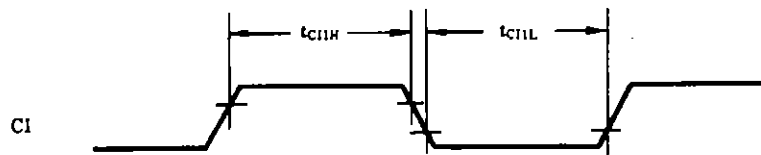


タイマ入カタイミング

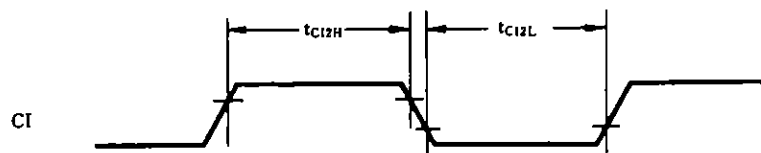


タイマ/イベント・カウンタ入カタイミング

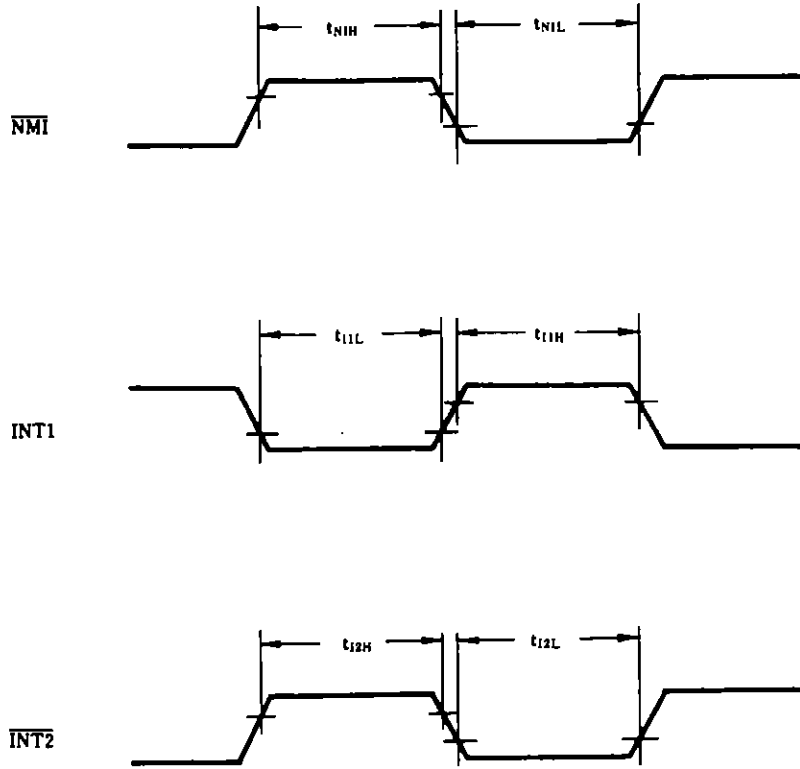
イベント・カウント・モード



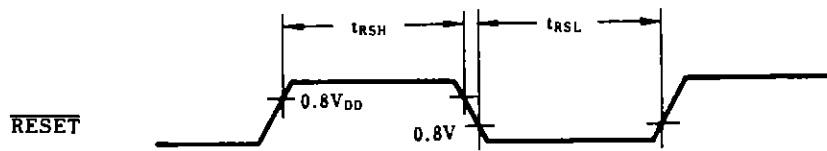
パルス幅測定モード



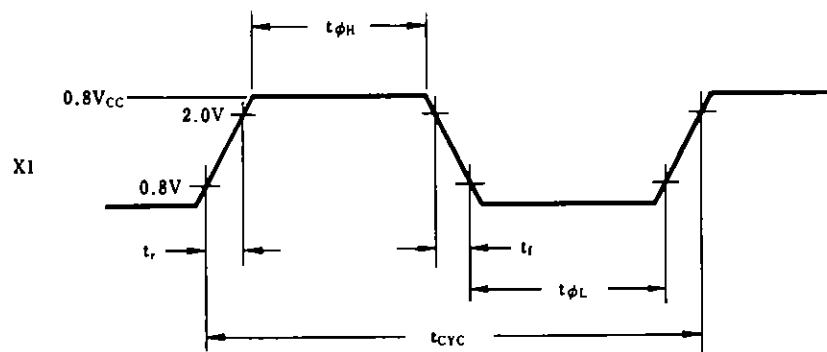
割り込み入力タイミング



リセット入力タイミング



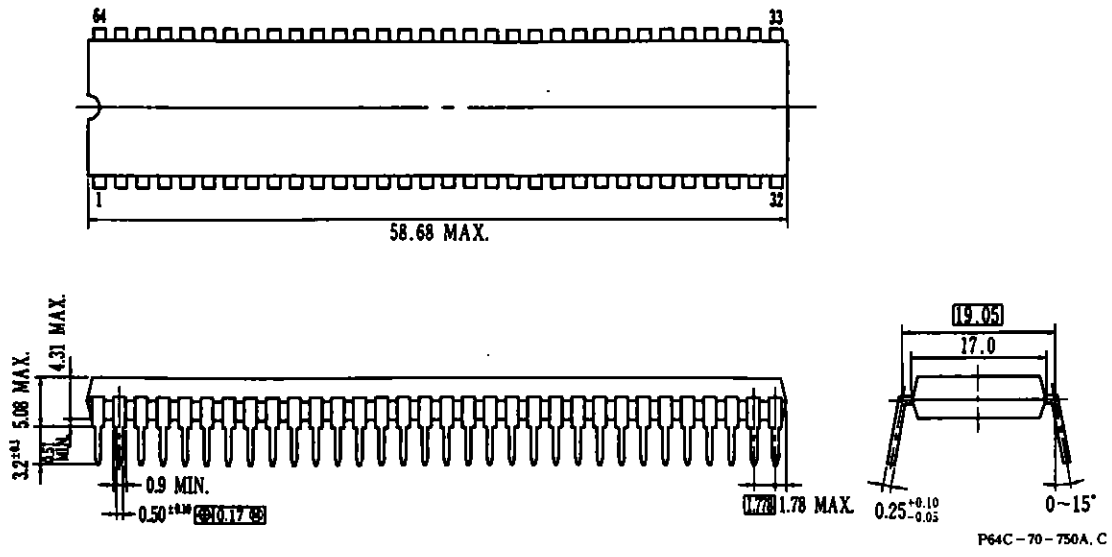
外部クロック・タイミング



**保守 / 廃止**

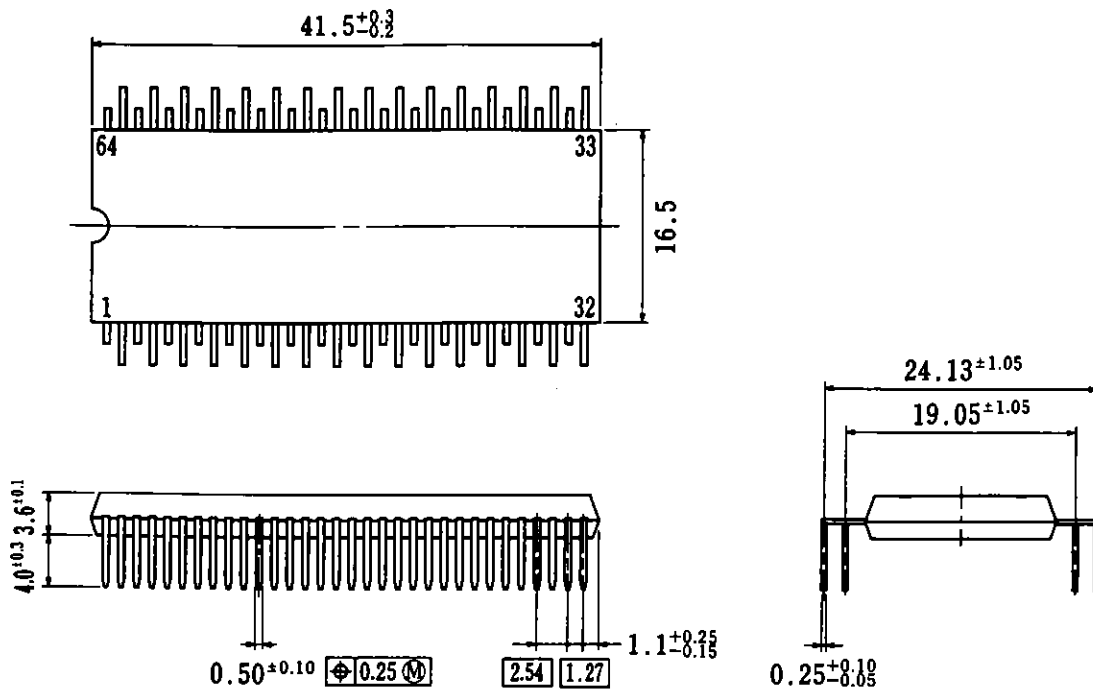
7. 外形図

64ピン・プラスチック・シュリンク DIP (750 mil) 外形図 (単位: mm)





64ピン・プラスチック QUIP 外形図(単位: mm)



P64Q-100-36

## ★ 8. 半田付け推奨条件

μPD7810H, 7811Hの半田付け実装は、次の推奨条件で実施してください。

なお、推奨条件以外の半田付け方式および半田付け条件については、当社販売員にご相談ください。

表 8-1 半田付け推奨条件一覧

製品名	パッケージ	推奨条件記号
μPD7810HCW μPD7811HCW-xxx	64ピン・プラスチック・シュリンク DIP	WS60-00
μPD7810HG-36 μPD7811HG-xxx-36	64ピン・プラスチック QUIP	端子部分加熱
μPD7811HG-xxx-37	64ピン・プラスチック QUIP ストレート	端子部分加熱

表 8-2 半田付け条件

推奨条件記号	半田付け方式	半田付け条件
WS60-00	ウェーブ・ソルダーリング	半田槽温度：260℃以下、時間：10秒以内、回数：1回
端子部分加熱	端子部分加熱	端子部温度：300℃以下、時間：10秒以内

注意 半田付け推奨条件の併用はお避けください（ただし、端子部分加熱方式は除く）。

備考 表面実装タイプの半田付け推奨条件の詳細は、インフォメーション資料「表面実装用デバイス実装マニュアル」(IEI-616)をご参照ください。



付録 開発ツール

★

μPD7810H, 7811H, 78PG11H を使用するシステム開発のために次のような開発ツールを用意しております。

言語プロセッサ

μCOM-87AD シリーズ リロケータブル・アセンブラ	ニモニックで書かれたプログラムをマイコンの実行可能なオブジェクト・コードに変換するプログラムです。 このほかに、シンボル・テーブルの生成、分岐命令の最適化処理などを自動的に行う機能を備えています。		
	ホスト・マシン	OS	供給媒体
	PC-9800 シリーズ	MS-DOS™ (Ver. 2.11 Ver. 3.10 Ver. 3.30 Ver. 3.30A)	3.5インチ2HD
			5インチ2HD
IBM PC シリーズ	PC DOS™ (Ver. 3.1)	5インチ2D	
			オーダ名称 (品名)
			μS5A13RA87
			μS5A10RA87
			μS7B11RA87

ディバグ用ツール

μPD7810H, 7811H, 78PG11H のプログラム・ディバグ用ツールとして、インサーキット・エミュレータ (IE-7811H-M) を用意しています。システム構成を次に示します。

ハードウェア	IE-7811H-M	IE-7811H-M は、μPD7810H, 7811H, 78PG11H に対応したインサーキット・エミュレータです。 パッケージがプラスチック QUIP の場合は IE-7811H-M のみ、プラスチック・シュリンク DIP の場合は IE-7811H-M とエミュレーション・プローブを組み合わせて使用します。ホスト・マシンと接続して効率的にディバグを行うことができます。		
	EP-7811HCW	プラスチック・シュリンク DIP 用のエミュレーション・プローブです。 IE-7811H-M と組み合わせて使用します。		
ソフトウェア	IE-7811H-M コントロール・プログラム (IE コントローラ)	IE-7811H-M とホスト・マシンを RS-232-C で接続し、ホスト・マシン上で IE-7811H-M を制御します。		
		ホスト・マシン	OS	供給媒体
		PC-9800 シリーズ	MS-DOS (Ver. 2.11 Ver. 3.10 Ver. 3.30 Ver. 3.30A)	3.5インチ2HD
				5インチ2HD
IBM PC シリーズ	PC DOS (Ver. 3.1)	5インチ2D		
			オーダ名称 (品名)	
			μS5A13IE7811H-P01	
			μS5A10IE7811H-P01	
			μS7B11IE7811H-P02	

備考 アセンブラ、IE コントローラなどの動作は、上記ホスト・マシンと OS 上でのみ保証されます。

[メモ]

本製品は外国為替および外国貿易管理法の規定により戦略物資等（または役務）に該当しますので、日本国外に輸出する場合には、同法に基づき日本政府の輸出許可が必要です。

- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- この製品を使用したことにより、第三者の工業所有権等にかかわる問題が発生した場合、当社製品の構造製法に直接かかわるもの以外につきましては、当社はその責を負いませんのでご了承ください。
- 当社は、航空宇宙機器、海底中継器、原子力制御システム、生命維持のための医療用機器など極めて高い信頼性が要求される「特定」用途に推奨できる製品を標準的には用意していません。当社製品をこれらの用途にご使用をお考えのお客様、および、「標準」または「特別」品質水準品を当社が意図した用途以外にご使用をお考えのお客様は、事前に販売窓口までご連絡頂きますようお願い致します。

当社推奨の用途例

標準：電算機、事務器、通信機器（端末、移動体）、計測機器、AV機器、家電等

特別：自動車装、列車制御、通信機器（幹線）、交通信号制御、産業用ロボット、燃焼制御、防災・防犯装置等

○この製品は耐放射線設計をしておりません。

MS-DOS™ は、米国マイクロソフト社の商標です。

PC DOS™ は、米国IBM社の商標です。

NEC 日本電気株式会社

本社 〒108-01 東京都港区芝五丁目7番1号(日本電気本社ビル)

半導体第一、第二販売事業部 〒108-01 東京都港区芝五丁目7番1号(日本電気本社ビル) 東京(03)454-1111

関西支社 〒540 大阪市中央区城見一丁目4番24号(日本電気関西ビル) 大阪(06)945-3178 半導体販売部 大阪(06)945-3200

中部支社 〒460 名古屋市中区栄四丁目14番5号(松下中ビル) 名古屋(052)242-2755 半導体販売部

北海道支社	札幌(011)231-0161	甲府支店	甲府(0552)24-4141
仙台支店	仙台(011)251-5531	群馬支店	高崎(0273)26-1255
新潟支店	新潟(0154)25-2255	大田支店	大田(0276)46-4011
長野支店	長野(0138)52-1177	宇都宮支店	宇都宮(0286)21-2281
富山支店	富山(0186)25-3716	小水支店	小水(0285)24-5011
石川支店	金沢(0155)22-8288	小水支店	小水(0292)26-1717
福井支店	福井(0188)25-3716	小水支店	小水(0299)92-0511
岐阜支店	岐阜(0122)261-5511	土岐支店	土岐(0298)23-6161
静岡支店	静岡(0177)78-2181	東支店	東京(03)454-1111
愛知支店	名古屋(0178)46-1611	東支店	八幡洲(03)281-1311
中部支店	名古屋(0196)51-4344	東支店	新上野(03)595-2511
北陸支店	金沢(0188)63-3773	東支店	池袋(03)846-6611
山形支店	山形(0238)23-5511	東支店	池袋(03)348-5511
秋田支店	秋田(0189)23-5511	東支店	池袋(03)496-1133
山梨支店	山梨(0249)23-5511	東支店	池袋(03)490-6311
福島支店	福島(0245)21-5511	東支店	池袋(03)733-5511
茨城支店	水戸(0246)21-5511	東支店	池袋(03)988-2011
栃木支店	宇都宮(0234)24-3361	東支店	池袋(0425)26-0911
群馬支店	高崎(0265)247-6101	東支店	池袋(0422)45-3811
新潟支店	新潟(0258)38-2155	東支店	池袋(048)641-1411
長野支店	長野(0262)35-1444	東支店	
富山支店	富山(0263)35-1666	東支店	
石川支店	金沢(0266)53-5350	東支店	

所沢支店	所沢(0429)92-3131	所沢支店	所沢(0429)92-3131
所沢支店	所沢(0485)25-3700	所沢支店	所沢(0485)25-3700
所沢支店	所沢(0472)27-5441	所沢支店	所沢(0472)27-5441
所沢支店	所沢(0474)31-5566	所沢支店	所沢(0474)31-5566
所沢支店	所沢(0471)64-7011	所沢支店	所沢(0471)64-7011
所沢支店	所沢(0426)46-1181	所沢支店	所沢(0426)46-1181
所沢支店	所沢(045)324-5511	所沢支店	所沢(045)324-5511
所沢支店	所沢(044)211-5111	所沢支店	所沢(044)211-5111
所沢支店	所沢(0462)24-5511	所沢支店	所沢(0462)24-5511
所沢支店	所沢(0427)51-2111	所沢支店	所沢(0427)51-2111
所沢支店	所沢(0468)24-5511	所沢支店	所沢(0468)24-5511
所沢支店	所沢(0463)22-1711	所沢支店	所沢(0463)22-1711
所沢支店	所沢(0542)55-2211	所沢支店	所沢(0542)55-2211
所沢支店	所沢(0558)63-4455	所沢支店	所沢(0558)63-4455
所沢支店	所沢(0534)52-2711	所沢支店	所沢(0534)52-2711
所沢支店	所沢(052)262-3611	所沢支店	所沢(052)262-3611
所沢支店	所沢(0532)55-3000	所沢支店	所沢(0532)55-3000
所沢支店	所沢(0565)31-2611	所沢支店	所沢(0565)31-2611
所沢支店	所沢(0568)75-3310	所沢支店	所沢(0568)75-3310
所沢支店	所沢(0592)25-7341	所沢支店	所沢(0592)25-7341
所沢支店	所沢(0593)52-9366	所沢支店	所沢(0593)52-9366
所沢支店	所沢(0582)62-3311	所沢支店	所沢(0582)62-3311
所沢支店	所沢(0762)23-1621	所沢支店	所沢(0762)23-1621
所沢支店	所沢(0764)31-8461	所沢支店	所沢(0764)31-8461
所沢支店	所沢(0768)25-8115	所沢支店	所沢(0768)25-8115
所沢支店	所沢(0778)22-1866	所沢支店	所沢(0778)22-1866
所沢支店	所沢(06)945-1111	所沢支店	所沢(06)945-1111
所沢支店	所沢(06)342-5211	所沢支店	所沢(06)342-5211
所沢支店	所沢(06)720-4411	所沢支店	所沢(06)720-4411
所沢支店	所沢(06)386-4511	所沢支店	所沢(06)386-4511
所沢支店	所沢(0722)22-3905	所沢支店	所沢(0722)22-3905
所沢支店	所沢(0734)28-3211	所沢支店	所沢(0734)28-3211
所沢支店	所沢(075)221-8511	所沢支店	所沢(075)221-8511

北海道支店	札幌(0773)23-8321	北海道支店	札幌(0773)23-8321
北海道支店	札幌(0775)26-0666	北海道支店	札幌(0775)26-0666
北海道支店	札幌(0749)26-3211	北海道支店	札幌(0749)26-3211
北海道支店	札幌(08)413-3721	北海道支店	札幌(08)413-3721
北海道支店	札幌(078)332-3311	北海道支店	札幌(078)332-3311
北海道支店	札幌(0792)24-6877	北海道支店	札幌(0792)24-6877
北海道支店	札幌(0742)26-1622	北海道支店	札幌(0742)26-1622
北海道支店	札幌(082)247-4111	北海道支店	札幌(082)247-4111
北海道支店	札幌(0862)25-4455	北海道支店	札幌(0862)25-4455
北海道支店	札幌(0864)22-4343	北海道支店	札幌(0864)22-4343
北海道支店	札幌(0849)31-5063	北海道支店	札幌(0849)31-5063
北海道支店	札幌(0857)27-5311	北海道支店	札幌(0857)27-5311
北海道支店	札幌(0852)24-4115	北海道支店	札幌(0852)24-4115
北海道支店	札幌(0834)21-7700	北海道支店	札幌(0834)21-7700
北海道支店	札幌(0836)31-8175	北海道支店	札幌(0836)31-8175
北海道支店	札幌(0878)36-1200	北海道支店	札幌(0878)36-1200
北海道支店	札幌(0866)26-2740	北海道支店	札幌(0866)26-2740
北海道支店	札幌(0889)45-4111	北海道支店	札幌(0889)45-4111
北海道支店	札幌(0888)25-0201	北海道支店	札幌(0888)25-0201
北海道支店	札幌(0897)32-5001	北海道支店	札幌(0897)32-5001
北海道支店	札幌(092)271-7700	北海道支店	札幌(092)271-7700
北海道支店	札幌(0952)29-5281	北海道支店	札幌(0952)29-5281
北海道支店	札幌(093)541-2887	北海道支店	札幌(093)541-2887
北海道支店	札幌(0942)39-7955	北海道支店	札幌(0942)39-7955
北海道支店	札幌(0975)37-5060	北海道支店	札幌(0975)37-5060
北海道支店	札幌(096)354-6030	北海道支店	札幌(096)354-6030
北海道支店	札幌(0958)27-0133	北海道支店	札幌(0958)27-0133
北海道支店	札幌(0956)22-2271	北海道支店	札幌(0956)22-2271
北海道支店	札幌(0965)29-8080	北海道支店	札幌(0965)29-8080
北海道支店	札幌(0992)26-1611	北海道支店	札幌(0992)26-1611
北海道支店	札幌(0988)66-5611	北海道支店	札幌(0988)66-5611

(技術お問い合わせ先)

半導体応用技術本部 第一応用システム技術部	〒108-01 東京都港区芝五丁目7番1号(日本電気本社ビル)	東京 (03)798-6105
半導体応用技術本部 第二応用システム技術部	〒540 大阪市中央区城見一丁目4番24号(日本電気関西ビル)	大阪 (06)945-3383
半導体応用技術本部	〒210 川崎市幸区塚越三丁目484番地(川崎技術センター)	川崎 (044)533-1111

インフォメーションセンター FAX(044)548-7900 (24時間受付)