

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日  
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

## SCSI-2コントローラ

μPD72611は、Small Computer System Interface-2(SCSI-2)のインタフェース・プロトコルを制御するLSIで、ANSI X3T9.2/86-109 Rev.10cに準拠しています。SCSIコントローラ(μPD72111)の機能に加えて、高速同期転送機能、複合コマンドでの3バイト・メッセージのサポート機能などのSCSI-2で拡張された機能をサポートしているSCSI-2コントローラです。

μPD72611は、SCSIコントローラである、μPD72111をベースに、高速化、ホスト側バス幅の拡張、ディファレンシャル・ドライバ対応などの拡張を行っているため、μPD72111とはソフトウェア上位コンパチブルです。

詳しい機能説明などは次のマニュアルに記載しております。設計の際は必ずお読みください。

・μPD72611 ユーザーズ・マニュアル：IEU-773

## 特 徴

- ANSI X3T9.2/86-109 Rev.10c(SCSI-2規格)準拠
- システム・クロック：MAX.20 MHz
- データ転送レート
  - ・非同期 (1.5 Mバイト/秒以上)
  - ・同期 (MAX.5.0 Mバイト/秒：7段階にプログラム可能)
  - ・高速同期 (MAX.10.0 Mバイト/秒：7段階にプログラム可能)
- イニシエータおよびターゲットとして動作可能
- CPU側のバス幅を選択可能 (32ビット/16ビット/8ビット)
- シングルエンド・タイプのSCSIバス駆動用ドライバおよびシュミット・タイプ・レシーバ内蔵
- 外付けディファレンシャル・ドライバおよびレシーバをサポート
- ホストCPUの割り込み処理を軽減する6種類の複合コマンドをサポート
- コマンド・キューイング機能
 

おのおのの複合コマンドに対し、3バイト・メッセージ転送をサポート
- パリティ・スルーをサポート
- 同期オフセット値指定可能 (1～8)
- 24ビット転送カウンタ内蔵

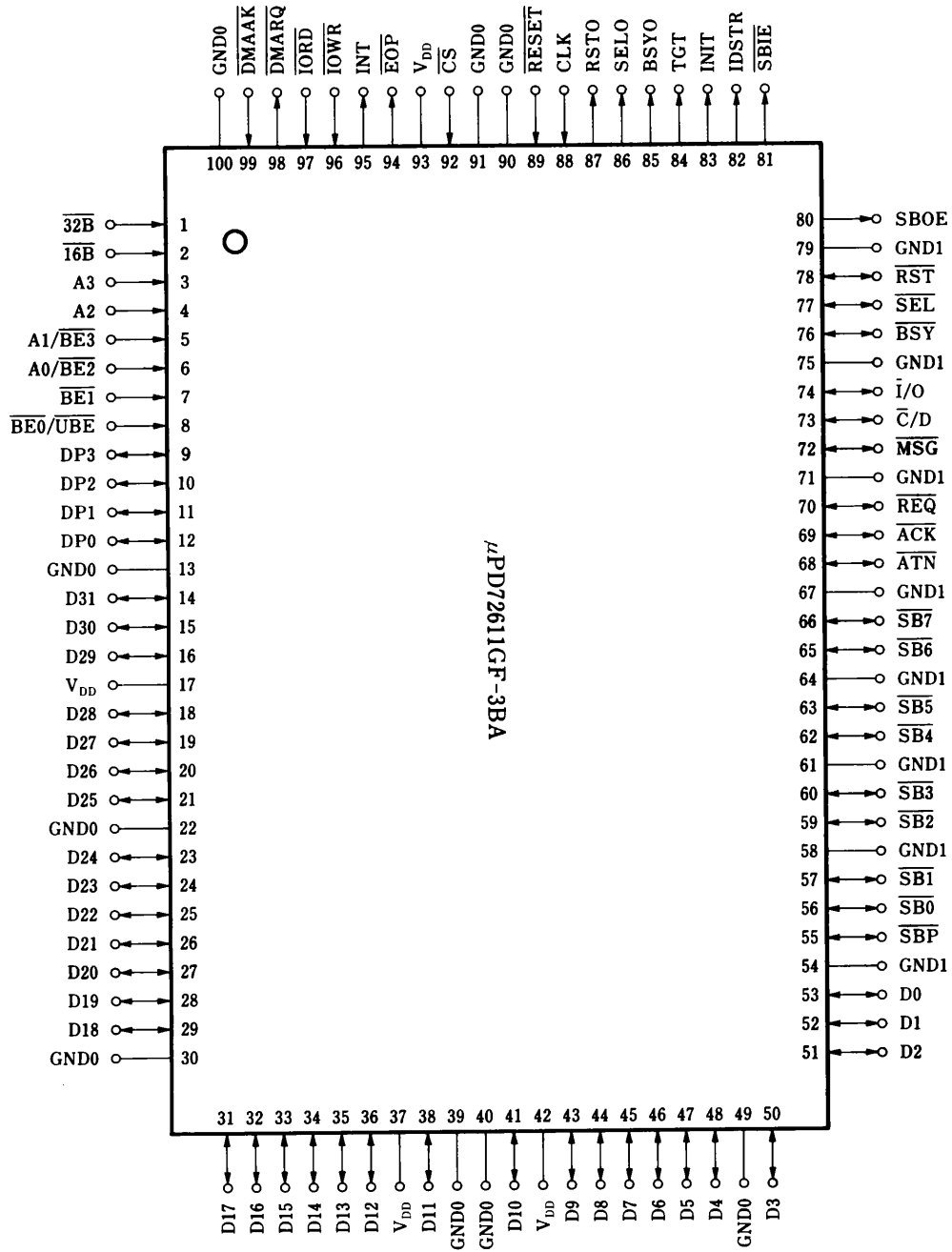
## オーダ情報

オーダ名称	パッケージ
μPD72611GF-3BA	100ピン・プラスチックQFP (14×20 mm) QFP : Quad Flat Package

本資料の内容は、後日変更する場合があります。

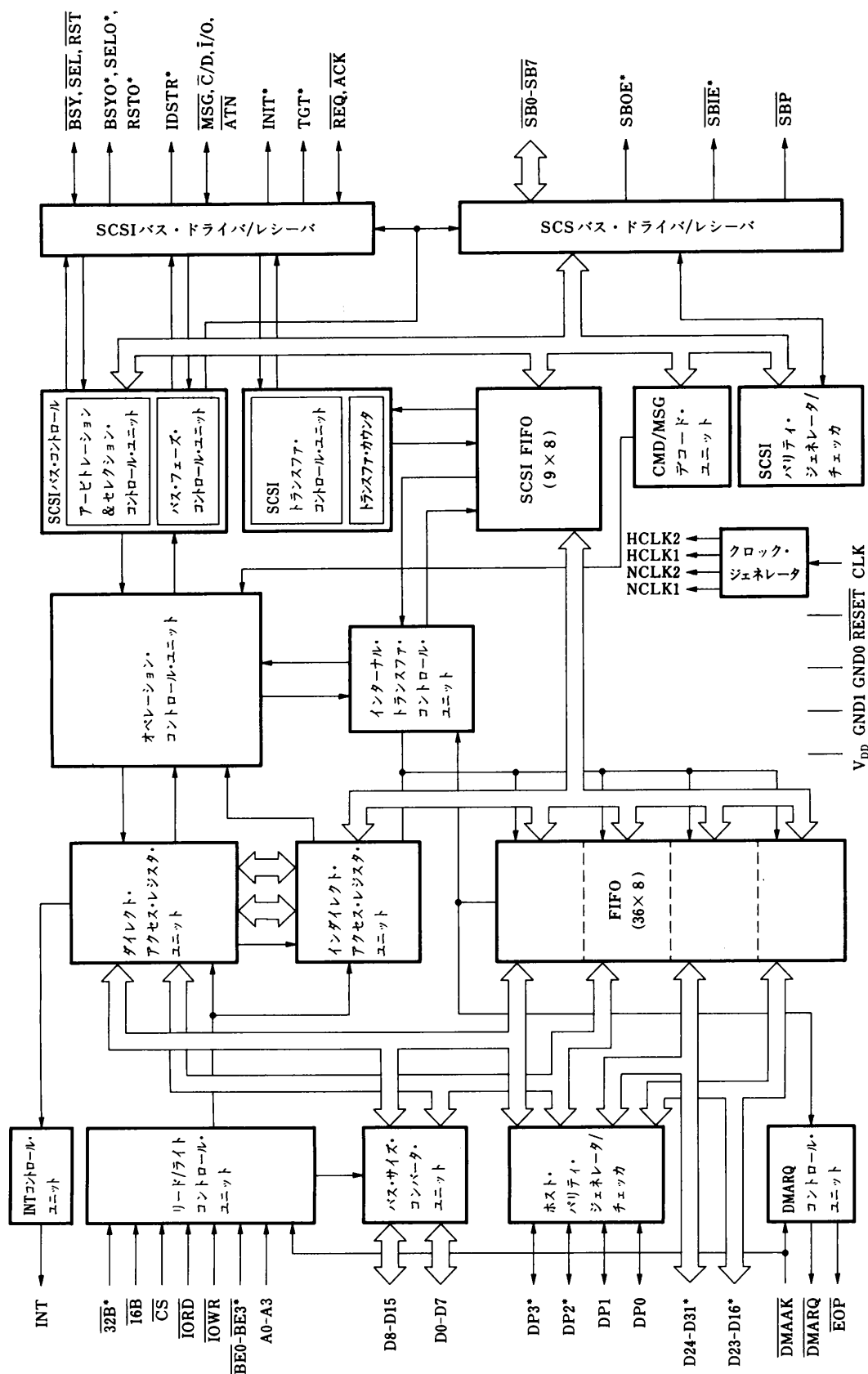
端子接続図 (Top View)

100ピン・プラスチックQFP (14 mm×20 mm)



$\overline{SB0-SB7}$	: SCSI Bus 0-7	INT	: Interrupt Request
$\overline{SBP}$	: SCSI Bus Parity	$\overline{IORD}$	: I/O Read
$\overline{ATN}$	: Attention	$\overline{IOWR}$	: I/O Write
$\overline{ACK}$	: Acknowledge	A2-A3	: Address 2-3
$\overline{REQ}$	: Request	A0/ $\overline{BE2}$ -A1/ $\overline{BE3}$	: Address0-1/Byte Enable2-3
$\overline{MSG}$	: Message	$\overline{BE0/UBE}$	: Byte Enable0/Upper Byte Enable
$\overline{C/D}$	: Command/Data	$\overline{BE1}$	: Byte Enable 1
$\overline{I/O}$	: Input/Output	$\overline{CS}$	: Chip Select
$\overline{BSY}$	: Busy	D0-D31	: Data Bus 0-31
$\overline{SEL}$	: Select	DP0-DP3	: Data Parity 0-3
$\overline{RST}$	: Reset	$\overline{DMARQ}$	: DMA Request
RSTO	: Reset Out	$\overline{DMAAK}$	: DMA Acknowledge
BSYO	: Busy Out	$\overline{EOP}$	: End of Process
SELO	: Select Out	$\overline{RESET}$	: Reset
IDSTR	: ID Strobe	$\overline{16B}$	: 16-bit Bus
INIT	: Initiator	$\overline{32B}$	: 32-bit Bus
TGT	: Target	CLK	: Clock
SBOE	: SCSI Bus Out Enable	V <sub>DD</sub>	: Power Supply
$\overline{SBIE}$	: SCSI Bus In Enable	GND	: Ground

ブロック図



備考 \*はμPD72111からの追加信号を示します。

## 目 次

- 1. 端子機能 … 6
  - 1.1 CPUインタフェース端子 … 6
  - 1.2 SCSIインタフェース端子 … 8
  - 1.3 そのほかの端子 … 10
  - 1.4 リセット後の各出力, 入出力端子の状態 … 10
  
- 2. 内部ブロック機能 … 11
  
- 3. 内部レジスタ構成 … 13
  - 3.1 直接レジスタ (DIRECT ACCESS REGISTERS) … 13
  - 3.2 間接レジスタ (INDIRECT ACCESS REGISTERS) … 14
  
- 4. コマンド … 15
  - 4.1 コマンドの分類 … 15
  - 4.2 コマンドの動作状態 … 15
  
- 5. μPD72111 (SCSIコントローラ) との相違点 … 17
  
- 6. システム構成例 … 29
  
- 7. 使用上の注意事項 … 32
  
- 8. 電気的特性 (ターゲット) … 33
  
- 9. 外形図 … 70
  
- 10. 半田付け推奨条件 … 71

1. 端子機能

μPD72611の端子はCPUインタフェース側とSCSIインタフェース側とに分けられます。

1.1 CPUインタフェース端子

名 称	入出力	端子 番号	機 能
INT	出 力	95	CPUに対する割り込み要求信号の出力端子です。
$\overline{\text{IORD}}$	入 力	97	CPUがμPD72611の内部レジスタを読み出すための、リード信号入力端子です。
$\overline{\text{IOWR}}$	入 力	96	CPUがμPD72611の内部レジスタに書き込むための、ライト信号入力端子です。
A2-A3	入 力	4, 3	アドレスの上位2ビットの入力端子です。アクセスする対象の直接レジスタを指定します。
A0/ $\overline{\text{BE2}}$ -A1/ $\overline{\text{BE3}}$	入 力	6, 5	<ul style="list-style-type: none"> <li>• 32ビット・バス・モード時 <math>\overline{\text{BE1}}</math>, <math>\overline{\text{BE0}}</math>信号とともにデータ・アクセス時の有効バスを示す信号の入力端子です。</li> <li>• 16/8ビット・バス・モード時 アドレスの下位2ビットの入力端子です。</li> </ul>
$\overline{\text{BE1}}$	入 力	7	<ul style="list-style-type: none"> <li>• 32ビット・バス・モード時 <math>\overline{\text{BE3}}</math>, <math>\overline{\text{BE2}}</math>, <math>\overline{\text{BE0}}</math>信号とともにデータ・アクセス時の有効バスを示す信号の入力端子です。</li> </ul>
$\overline{\text{BE0}}$ / $\overline{\text{UBE}}$	入 力	8	<ul style="list-style-type: none"> <li>• 32ビット・バス・モード時 <math>\overline{\text{BE3}}</math>, <math>\overline{\text{BE2}}</math>, <math>\overline{\text{BE1}}</math>信号とともにデータ・アクセス時の有効バスを示す信号の入力端子です。</li> <li>• 16ビット・バス・モード時 上位バイトのデータ入出力許可信号入力端子です。</li> <li>32/16ビット・バス・モード時のみ有効です。</li> </ul>
$\overline{\text{CS}}$	入 力	92	チップ・セレクト信号入力端子です。内部レジスタに対するアクセスを有効にします。
D0-D31	入出力	53, 52, 51, 50, 48, 47, 46, 45, 44, 43, 41, 38, 36, 35, 34, 33, 32, 31, 29, 28, 27, 26, 25, 24, 23, 21, 20, 19, 18, 16, 15, 14	<p>32ビット・データ入出力端子です。</p> <p>バス・モードの指定により、次のように機能します。</p> <ul style="list-style-type: none"> <li>• 32ビット・バス・モード時 D0-D7 : 32ビット・データの下位16ビットの下位バイトの入出力端子です。 D8-D15 : 32ビット・データの下位16ビットの上位バイトの入出力端子です。 D16-D31 : 32ビット・データの上位16ビットの入出力端子です。</li> <li>• 16ビット・バス・モード時 D0-D7 : 16ビット・データの下位バイトの入出力端子です。 D8-D15 : 16ビット・データの上位バイトの入出力端子です。 D16-D31 : ハイ・インピーダンス(入力)状態です。ハイ・レベル, またはロウ・レベルに固定してください。</li> <li>• 8ビット・バス・モード時 D0-D7 : 8ビット・データの入出力端子です。 D8-D31 : ハイ・インピーダンス(入力)状態です。ハイ・レベル, またはロウ・レベルに固定してください。</li> </ul>



名 称	入出力	端子 番号	機 能
DP0-DP3	入出力	12, 11, 10, 9	<p>データ・バスに付加されたパリティ信号の入出力端子です。</p> <ul style="list-style-type: none"> <li>• 32ビット・バス・モード時                     <ul style="list-style-type: none"> <li>D0-D7 : DP0</li> <li>D8-D15 : DP1</li> <li>D16-D23 : DP2</li> <li>D24-D31 : DP3</li> </ul> </li> <li>• 16ビット・バス・モード時                     <ul style="list-style-type: none"> <li>D0-D7 : DP0</li> <li>D8-D15 : DP1</li> </ul> </li> </ul> <p>DP2, DP3端子はハイ・インピーダンス(入力)状態です。ハイ・レベルまたはロウ・レベルに固定してください。</p> <ul style="list-style-type: none"> <li>• 8ビット・データ・モード時                     <ul style="list-style-type: none"> <li>D0-D7 : DP0</li> </ul> </li> </ul> <p>DP1, DP2, DP3端子はハイ・インピーダンス(入力)状態です。ハイ・レベルまたはロウ・レベルに固定してください。</p>
$\overline{\text{DMARQ}}$	出 力	98	<p>DMA サービス要求信号の出力端子です。DMA モードを指定しているときのデータ・イン/データ・アウト・フェーズで、FIFO が次に示す状態のときにロウ・レベルを出力します。</p> <p>FIFO へのライト：FIFO に 6 段以下しかデータが存在しないとき。</p> <p>FIFO へのリード：FIFO に 2 段以上データが存在するとき。ただし、転送最終データが FIFO に残ったときには FIFO に 1 段しかデータが存在しないときにもロウ・レベルを出力します。</p>
$\overline{\text{DMAAK}}$	入 力	99	<p>DMA サービス許可信号の入力端子です。この端子がアクティブになると、<math>\overline{\text{CS}}</math>, A0-A2 信号の状態にかかわらずデータ FIFO レジスタがアクセス対象として指定されます。DMA モードを指定しないときには、ハイ・レベルに固定してください。</p>
$\overline{\text{EOP}}$	出 力	94	<p>データ転送の終了を示す信号の出力端子です。μPD72611の異常終了時またはブレーク動作時にアクティブになります。オープン・ドレイン出力になっています。<math>\overline{\text{EOP}}</math>がアクティブになる条件は次のとおりです。</p> <ul style="list-style-type: none"> <li>• <math>\overline{\text{REQ}}/\overline{\text{ACK}}</math>タイム・アウト・エラー</li> <li>• FIFO オーバラン/アンダラン・エラー</li> <li>• オフセット・エラー</li> <li>• SCSI パリティ・エラー</li> <li>• ホスト・バス・パリティ・エラー</li> <li>• ブレーク・コマンド</li> <li>• ディスコネクテッド</li> <li>• リセット・コンディション</li> </ul>

★

1.2 SCSIインタフェース端子

名称	入出力	端子番号	機能																											
$\overline{SB0-SB7}$ <sup>注1</sup>	入出力	56, 57, 59, 60, 62, 63, 65, 66	SCSIデータ・バス入出力端子です。																											
$\overline{SBP}$ <sup>注1</sup>	入出力	55	SCSIデータ・バスに付加されたパリティ信号の入出力端子です。																											
$\overline{BSY}$ <sup>注1</sup>	入出力	76	SCSIコントロール・バスの $\overline{BSY}$ 信号と接続する入出力端子です。ほかのSCSIデバイスがSCSIバスを使用中であることを示します。																											
$\overline{SEL}$ <sup>注1</sup>	入出力	77	SCSIコントロール・バスの $\overline{SEL}$ 信号と接続する入出力端子です。セレクション/リセレクション・フェーズで、セレクト/リセレクト動作を実行中であることを示します。																											
$\overline{REQ}$ <sup>注1</sup>	入出力	70	SCSIコントロール・バスの $\overline{REQ}$ 信号と接続する入出力端子です。ターゲットの情報転送要求を示します。																											
$\overline{ACK}$ <sup>注1</sup>	入出力	69	SCSIコントロール・バスの $\overline{ACK}$ 信号と接続する入出力端子です。イニシエータがターゲットの情報転送要求を受理したことを示します。																											
$\overline{ATN}$ <sup>注1</sup>	入出力	68	SCSIコントロール・バスの $\overline{ATN}$ 信号と接続する入出力端子です。イニシエータがメッセージ・アウト・フェーズを要求していることを示します。																											
$\overline{MSG}$ <sup>注1</sup>	入出力	72	SCSIコントロール・バスの $\overline{MSG}$ , $\overline{C/D}$ , $\overline{I/O}$ 信号と接続する入出力端子です。これらの信号の組み合わせにより次のようにSCSIバス・フェーズを示します。																											
$\overline{C/D}$ <sup>注1</sup>	入出力	73																												
$\overline{I/O}$ <sup>注1</sup>	入出力	74																												
<table border="1"> <thead> <tr> <th><math>\overline{MSG}</math></th> <th><math>\overline{C/D}</math></th> <th><math>\overline{I/O}</math></th> <th>バス・フェーズ</th> </tr> </thead> <tbody> <tr> <td>H</td> <td>H</td> <td>H</td> <td>データ・アウト・フェーズ</td> </tr> <tr> <td>H</td> <td>H</td> <td>L</td> <td>データ・イン・フェーズ</td> </tr> <tr> <td>H</td> <td>L</td> <td>H</td> <td>コマンド・フェーズ</td> </tr> <tr> <td>H</td> <td>L</td> <td>L</td> <td>ステータス・フェーズ</td> </tr> <tr> <td>L</td> <td>L</td> <td>H</td> <td>メッセージ・アウト・フェーズ</td> </tr> <tr> <td>L</td> <td>L</td> <td>L</td> <td>メッセージ・イン・フェーズ</td> </tr> </tbody> </table>				$\overline{MSG}$	$\overline{C/D}$	$\overline{I/O}$	バス・フェーズ	H	H	H	データ・アウト・フェーズ	H	H	L	データ・イン・フェーズ	H	L	H	コマンド・フェーズ	H	L	L	ステータス・フェーズ	L	L	H	メッセージ・アウト・フェーズ	L	L	L
$\overline{MSG}$	$\overline{C/D}$	$\overline{I/O}$	バス・フェーズ																											
H	H	H	データ・アウト・フェーズ																											
H	H	L	データ・イン・フェーズ																											
H	L	H	コマンド・フェーズ																											
H	L	L	ステータス・フェーズ																											
L	L	H	メッセージ・アウト・フェーズ																											
L	L	L	メッセージ・イン・フェーズ																											
$\overline{RST}$ <sup>注1</sup>	入出力	78	SCSIコントロール・バスの $\overline{RST}$ 信号と接続する入出力端子です。この信号を検出すると、μPD72611は、ただちにSCSIバスを解放しINT信号をアクティブにしてアイドル状態になります。																											
RSTO <sup>注2</sup>	出力	87	$\overline{RST}$ 信号がアクティブの期間中ハイ・レベルを出力し、 $\overline{RST}$ 信号ドライバを出力イネーブルにします。																											
BSYO <sup>注2</sup>	出力	85	$\overline{BSY}$ 信号がアクティブの期間中ハイ・レベルを出力し、 $\overline{BSY}$ 信号ドライバを出力イネーブルにします。																											
SELO <sup>注2</sup>	出力	86	$\overline{SEL}$ 信号がアクティブの期間中ハイ・レベルを出力し、 $\overline{SEL}$ 信号ドライバを出力イネーブルにします。																											
IDSTR <sup>注2</sup>	出力	82	ディファレンシャル・バスを使用するときのアービトレーション実行時に、自身のSCSI IDを保持するためのストロブ信号出力端子です。アービトレーション期間中ハイ・レベルを出力し、自身のIDに対応する、SCSIのデータ・バス信号ドライバを出力イネーブルにします。																											
INIT <sup>注2</sup>	出力	83	イニシエータ動作中ハイ・レベルを出力し、イニシエータ動作中に使用する信号( $\overline{ANT}$ , $\overline{ACK}$ )ドライバを出力イネーブルにします。																											

名 称	入出力	端子 番号	機 能
TGT <sup>注2</sup>	出 力	84	ターゲット動作中ハイ・レベルを出力し、ターゲット動作中に使用する信号( $\overline{MSG}$ , $\overline{C/D}$ , $\overline{I/O}$ , $\overline{REQ}$ )ドライバを出力イネーブルにします。
SBOE <sup>注2</sup>	出 力	80	データ転送モード中ハイ・レベルを出力し、SCSIデータ・バス・ドライバを出力イネーブルにします。
$\overline{SBIE}$ <sup>注2</sup>	出 力	81	アービトレーション時、データ受信モード中ロウ・レベルを出力し、SCSIデータ・バス・レシーバを入力イネーブルにします。

注1. 出力オープン・ドレイン・タイプのドライバと入力シュミット・タイプのレシーバを内蔵しており、シングルエンド・タイプのSCSIバスと直接接続できます。

2. 外付けディファレンシャル・ドライバに対するイネーブル信号出力端子でTTLレベル出力です。外付けディファレンシャル・ドライバを使用しない場合は、オープンにしてください。

1.3 そのほかの端子

名 称	入出力	端子 番号	機 能															
$\overline{\text{RESET}}$	入 力	89	システム・リセット入力端子です。															
$\overline{16B}$	入 力	2	バス・モード設定入力端子です。 この端子の状態により、次のようにバス・モードに切り替わります。															
$\overline{32B}$	入 力	1																
			<table border="1"> <thead> <tr> <th><math>\overline{16B}</math></th> <th><math>\overline{32B}</math></th> <th>バス・モード</th> </tr> </thead> <tbody> <tr> <td>H</td> <td>H</td> <td>8ビット・バス・モード</td> </tr> <tr> <td>L</td> <td>H</td> <td>16ビット・バス・モード</td> </tr> <tr> <td>H</td> <td>L</td> <td>32ビット・バス・モード</td> </tr> <tr> <td>L</td> <td>L</td> <td>使 用 禁 止</td> </tr> </tbody> </table>	$\overline{16B}$	$\overline{32B}$	バス・モード	H	H	8ビット・バス・モード	L	H	16ビット・バス・モード	H	L	32ビット・バス・モード	L	L	使 用 禁 止
$\overline{16B}$	$\overline{32B}$	バス・モード																
H	H	8ビット・バス・モード																
L	H	16ビット・バス・モード																
H	L	32ビット・バス・モード																
L	L	使 用 禁 止																
CLK	入 力	88	外部クロック入力端子です。															
$V_{DD}$	—	17, 37, 42, 93	正電源供給端子です。															
GND0	—	13, 22, 30, 39, 40, 49, 90, 91, 100	主グランド端子です。															
GND1	—	54, 58, 61, 64, 67, 71, 75, 79	ドライバ/レシーバ系グランド端子です。															

1.4 リセット後の各出力, 入出力端子の状態

端 子 名 称	リセット後の状態
$\overline{SB0-SB7}, \overline{SBP}$	ハイ・インピーダンス(入力)
$\overline{ATN}, \overline{ACK}, \overline{REQ}, \overline{MSG}, \overline{C/D},$ $\overline{I/O}, \overline{BSY}, \overline{SEL}, \overline{RST}$	ハイ・インピーダンス(入力)
D0-D31, DP0-DP3	ハイ・インピーダンス(入力)
INT	ロウ・レベル
$\overline{DMARQ}$	ハイ・レベル
$\overline{EOP}$	ハイ・インピーダンス (オープン・ドレイン出力)

## 2. 内部ブロック機能

### (1) SCSIバス・ドライバ/レシーバ (SCSI DRIVER/RECEIVER)

SCSI-2仕様準拠のシングルエンドSCSIバス駆動用のオープン・ドレイン・タイプ・ドライバ(シンク電流48 mA)、およびヒステリシス特性を有するシュミット・タイプ・レシーバです。また、外付けディファレンシャル・ドライバ制御用信号も出力しています。

### (2) アービトレーション/セレクション制御部 (ARBITRATION AND SELECTION CONTROL)

アービトレーション・フェーズ、セレクション・フェーズ、およびリセレクション・フェーズの実行シーケンスを制御します。タイミング・ジェネレータ、およびシーケンサにより構成されています。

### (3) バス・フェーズ制御部 (BUS PHASE CONTROL)

SCSIバスのバス・フェーズを制御、および監視します。バス・フェーズを規定する信号を出力するほか、バス・フェーズをモニタしてバス・フェーズの遷移を検出します。

### (4) SCSI転送制御部 (SCSI TRANSFER CONTROL)

SCSIの各情報転送フェーズ(データ・イン、データ・アウト、コマンド、ステータス、メッセージ・イン、メッセージ・アウト)におけるSCSIバス上のデータ転送制御を行います。 $\overline{\text{REQ}}$ 信号、および $\overline{\text{ACK}}$ 信号による転送プロトコル制御と、SCSI FIFOの状態によるデータ転送の実行/停止制御を行います。また、24ビットの転送カウンタを内蔵し、SCSIバス上の転送データ数の管理を行います。

### (5) SCSI FIFO (SCSI DATA BUS FIFO BUFFER)

9ビット×8段の非同期FIFOです。SCSIバス上のデータ転送タイミングとμPD72611内部バス上のデータ転送タイミングの違いを吸収します。また、同期転送時の受信データのキューイングに使用します。

パリティ・スルー・モード時には、データと同時にパリティもシフトします。

### (6) コマンド/メッセージ・デコーダ (CMD/MSG DECODER)

受信したSCSI-2コマンド、メッセージをデコードし、次のシーケンスを規定するデコード信号を生成します。

### (7) SCSIパリティ・ジェネレータ/チェッカ (SCSI DATA BUS PARITY GENERATOR/CHECKER)

パリティ・スルー・モードでないときには、SCSIデータ・バス上に送出するデータに付加するパリティを生成してSCSIバス上に送出し、パリティ・スルー・モード時には、ホストCPU側から付加されてきたパリティをSCSIバス上に送出します。また、SCSIデータ・バスから読み出したデータに付加されているパリティのチェックを行います。

### (8) メイン制御部 (MAIN CONTROL BLOCK)

マイクロプログラム制御のシーケンサです。各ブロックの動作を統括し、一連のコントロール・シーケンスを発生します。

**(9) 内部転送制御部 (INTERNAL TRANSFER CONTROL)**

SCSI FIFOとホストFIFO, および間接レジスタ間のデータ転送を制御します。CPU側が16または32ビット・モードに設定されている場合には, データの8ビット, 16ビット変換, 8ビット, 32ビット変換を制御します。

**(10) 直接レジスタ群 (DIRECT ACCESS REGISTERS)**

コマンド・レジスタ, ステータス・レジスタなどの, CPUより直接アクセス可能なレジスタ群です。

**(11) 間接レジスタ群 (INDIRECT ACCESS REGISTERS)**

CPUより直接アクセスできず, 直接レジスタのウィンドウを介してアクセスするレジスタ群です。

**(12) ホストFIFO (HOST DATA BUS FIFO BUFFER)**

36ビット×8段構成の非同期FIFOで, ホスト・バスの使用効率を向上させるためのレジスタです。8ビット・モード時は, 下位9ビットのみを使用し, 9ビット×8段構成のFIFOとして, 16ビット・モード時は, 下位18ビットのみを使用し, 18ビット×8段構成のFIFOとして動作します。

パリティ・スルー・モード時には, データと同時にパリティもシフトします。

**(13) 割り込み制御部 (INTERRUPT CONTROL)**

割り込み信号のセット/リセットを制御します。

**(14) リード/ライト制御部 (READ/WRITE CONTROL)**

各種内部レジスタのリード/ライト制御を行います。また, 16/32ビット・モード時の8ビット・アクセス制御を行います。

**(15) バス・サイズ・コンバータ (BUS-SIZE CONVERTER)**

バス・モードに応じて, バス幅の変換を行います。

**(16) ホスト・パリティ・ジェネレータ/チェッカ (HOST DATA BUS PARITY GENERATOR/CHECKER)**

パリティ・スルー・モードでないときには, ホスト・バス上に送出するデータに付加するパリティを生成してホスト・バス上に送出し, パリティ・スルー・モード時には, 付加されてきたパリティをホスト・バス上に送出します。また, ホスト・バスから読み出したデータに付加されているパリティのチェックを行います。

**(17) DMA制御部 (DMA REQUEST CONTROL)**

FIFOの状態に応じてDMAサービス要求信号 ( $\overline{\text{DMARQ}}$ ) の生成を行います。また,  $\overline{\text{EOP}}$ 信号によるコマンド動作終了制御を行います。

**(18) クロック・ジェネレータ (CLOCK GENERATOR)**

CLK信号より入力されるシステム・クロックから, 内部ブロック制御用の, 周波数がシステム・クロックと同じ2相クロックと, 周波数がシステム・クロックの半分の2相クロックを生成します。

### 3. 内部レジスタ構成

μPD72611は、内部に39個の8ビット・レジスタと8/16/32ビットFIFOを持っています。これらのレジスタは、CPUが直接アクセスできる直接レジスタとアドレス・ポインタを介して間接アクセスする間接レジスタの2種類に分類できます。

#### 3.1 直接レジスタ (DIRECT ACCESS REGISTERS)

直接レジスタは、CPUが直接アクセスできるレジスタです。直接レジスタ一覧を表3-1に示します。

表3-1 直接レジスタ一覧

アドレス				R/W	略 称	名 称
A3	A2	A1	A0			
0	0	0	0	R/W	DF0	データFIFO0レジスタ
0	0	0	1	R/W	DF1	データFIFO1レジスタ
0	0	1	0	R	CST	コントローラ・ステータス・レジスタ
0	0	1	1	R/W	ADR	アドレス・レジスタ
0	1	0	0	R/W	WIN1	ウインドウ1
0	1	0	1		WIN2	ウインドウ2
0	1	1	0	R	TP	ターミネーティド・フェーズ・レジスタ
				W	DID	デスティネーションIDレジスタ
0	1	1	1	R	IST	割り込みステータス・レジスタ
				W	CMD	コマンド・レジスタ
1	0	0	0	R	EXST	エクステンディド・ステータス・レジスタ
1	0	0	1	-	-	使用禁止
1	0	1	0			
1	0	1	1			
1	1	0	0	R/W	DF2	データFIFO2レジスタ
1	1	0	1			
1	1	1	0			
1	1	1	1			

**注意** ビジィ (CSTレジスタのCBSYビットが1) 状態のとき、DF0、DF1、DF2、CMDレジスタ以外のレジスタへは書き込まないでください。

3.2 間接レジスタ (INDIRECT ACCESS REGISTERS)

間接レジスタは、CPUが直接アクセスすることができません。直接レジスタ内のウィンドウを通してアクセスします。アドレスは、ADRレジスタの下位6ビットで指定します。表3-2に間接レジスタ一覧表を示します。

表3-2 間接レジスタ一覧

アドレス	R/W	略称	名称
00H	R/W	TST	ターゲット・ステータス・レジスタ
01H	R	SBST	SCSIバス・ステータス・レジスタ
02H	R	SID	ソースIDレジスタ
03H	R/W	MSG	メッセージ・レジスタ
04H   0FH	R/W	CDB00   CDB11	コマンド・ディスクリプタ・ブロック (CDB)
10H	R/W	TMOD	転送モード・レジスタ
11H	R	CTCL	カレント転送カウンタ (下位8ビット)
	W	BTCL	ベース転送カウンタ (下位8ビット)
12H	R	CTCM	カレント転送カウンタ (中位8ビット)
	W	BTCM	ベース転送カウンタ (中位8ビット)
13H	R	CTCH	カレント転送カウンタ (上位8ビット)
	W	BTCH	ベース転送カウンタ (上位8ビット)
14H	R/W	MSG2	メッセージ2レジスタ
15H	R/W	MSG3	メッセージ3レジスタ
16H	R/W	EXMOD	エクステンディッド・モード・レジスタ
17H   1FH	-	-	使用禁止
20H	R/W	BFTOUT	バス・フリー・タイム・アウト・レジスタ
21H	R/W	SRTOUT	セレクション/リセレクション・タイム・アウト・レジスタ
22H	R/W	RATOUT	REQ/ACKハンドシェーク・タイム・アウト・レジスタ
23H	R/W	CDBL	コマンド・ディスクリプタ・ブロック長レジスタ
24H	R/W	MOD	モード・レジスタ
25H	R/W	PID	物理IDレジスタ
26H   3FH	-	-	使用禁止



## 4. コマンド

μPD72611は、次に示すような18種類のコマンドを備えています。これらのコマンドはCPUがμPD72611を制御するコマンドです。表4-1にコマンド一覧を示します。

### 4.1 コマンドの分類

コマンドは、その用途により次の3つのグループに分類できます。

- グループI……イニシエータ、ターゲットどちらで動作中でも使用するコマンド
- グループII……イニシエータとして動作中に使用するコマンド
- グループIII……ターゲットとして動作中に使用するコマンド

また、上記グループとは別に、これらのコマンドはその実行形態から次の3つのタイプに分類できます。

- タイプA……μPD72611の状態を制御するコマンド
- タイプB……SCSIの基本的なプロトコル制御をするコマンド
- タイプC……複数のタイプBコマンドを標準的なシーケンスに従って自動的に実行するコマンド（複合コマンド）

タイプAコマンドは、発行されるとただちに（タイプB、タイプCコマンド実行中にかかわらず）実行されます。処理が終了しても割り込みを発生しません（CHIP RESETコマンドを除く）。

タイプB、タイプCコマンドは、処理終了を割り込み要求によりCPUに知らせます。タイプB、タイプCコマンドの実行中は、ビジィ状態になります。ビジィ状態中に発行されたタイプB、タイプCコマンドは、無視されます。

### 4.2 コマンドの動作状態

コマンドの動作状態には、次の3つがあります。

- DISCONNECT : D
- INITIATOR : I
- TARGET : T

コマンドは、コマンド発行時のμPD72611の状態により、有効な場合と無効な場合があります。そのコマンドが無効な状態のときに発行された場合、そのコマンドは無効コマンドとして処理されます。また、SCSIバス側の状態遷移によるμPD72611内部処理中に、コマンドの発行が行われた場合、μPD72611はこのコマンドを無視します。このとき、この状態遷移に起因する割り込みが発生しますので、ISTレジスタの内容を確認し、それに従った処理を行ってください。そのあと、以前無視されたコマンドを実行したい場合には、そのコマンドの再発行が必要です。

表4-1 コマンド機能一覧

分類	コマンド名	ニモニック	オペレーション概要	状態	タイプ
グループ I	CHIP RESET	CRST	μPD72611内部をリセット	D, I, T	A
	BREAK	BRK	コマンド実行中断	D, I, T	A
	DISCONNECT	DIS	SCSIバスの解放	D, I, T	A
	CLEAR FIFO	CLRF	FIFOのクリア	D, I, T	A
	SCSI RESET	SRST	SCSIバスのリセット	D, I, T	B
グループ II	SET ATN	SETAT	ATN信号のセット (0)	I	A
	RESET ACK	RSTAK	ACK信号のリセット (1)	I	A
	SELECT	SEL	ターゲットの選択	D	B
	TRANSFER	TFR	情報送受信 (イニシエータ時)	I	B
	AUTO INITIATOR	AINI	イニシエータ標準動作の自動実行	D	C
	AUTO INITIATOR 2	AINI 2	リセレクト後のイニシエータ標準動作の自動実行	I	C
グループ III	RESELECT	RSEL	イニシエータの再選択	D	B
	RECEIVE	REC	情報受信 (ターゲット時)	T	B
	SEND	SND	情報送信 (ターゲット時)	T	B
	AUTO TARGET	ATGT	ターゲット標準動作の自動実行	D	C
	AUTO TARGET 2	ATGT 2	ターゲット標準終了動作の自動実行	T	C
	RE-RECEVE	RREC	リセレクト→データ受信自動実行 (ターゲット時)	D	C
	RE-SEND	RSND	リセレクト→データ送信自動実行 (ターゲット時)	D	C

5. μPD72111 (SCSIコントローラ) との相違点

SCSI-2コントローラμPD72611は、SCSIコントローラであるμPD72111をベースに高速化、CPU側バス幅の拡張、ディファレンシャル・ドライバ対応など拡張しました。レジスタ、コマンド体系はμPD72111のソフトウェア上位コンパチブルです。以下にμPD72111との相違点を示します。

- 32ビットのCPUバスをサポート
- 外付けディファレンシャル・ドライバ/レシーバをサポート
- CPU側の転送モードとしてブロック転送モードをサポート
- パリティ・エラーの検出のみを行うモードを追加 (データ転送を中断しない)
- パリティ・スルー・モードを追加
- SCSIバス・パリティ・エラーとともに、タイプB、タイプCコマンド処理中 (CBSYビット・セット時) のCPUバス・パリティ・エラーでも $\overline{\text{ATN}}$ 信号をセットする機能を追加
- SCSI, SCSI-2スペックの変更によりアービトラージョン・ティレイを変更  
 μPD72111 : 2.2 μs  
 μPD72611 : 2.4 μs
- 高速同期転送機能をサポート : MAX. 10 MB/S  
 TMODレジスタで高速同期転送を設定

TMODのフォーマット

アドレス	7	6	5	4	3	2	1	0	
10H	SYNC	TPD2	TPD1	TPD0	HSYNC	TOF2	TOF1	TOF0	(R/W)

	SYNC	HSYNC	TPD2	TPD1	TPD0	データ転送周期 (クロック)	転送レート (Mbyte/s) 20 MHz 動作時
同期転送	1	0	0	0	0	16	1.25
					1		
				1	0	0	4
			1				
			1		0	0	6
				1	0	8	2.50
高速同期転送	1	1	0	0	0	8	2.50
					1		
				1	0	0	2
			1				
			1		0	0	3
				0	0	4	5.00
					1	0	5
			1	0	0	6	3.33
					1	0	6
1	0	0	7	2.85			
		1	0	7	2.85		

注意 SYNC=0の場合、HSYNC, TPD0-TPD2にかかわらず非同期転送になります。

TOF2	TOF1	TOF0	同期/高速同期転送モード時のREQ, ACKパルスのオフセット値指定
0	0	1	1
0	1	0	2
0	1	1	3
1	0	0	4
1	0	1	5
1	1	0	6
1	1	1	7
0	0	0	8

○Destination IDレジスタのINTMビットとModeレジスタのDHPビットのリセット・デフォルト値を変更

ビット	μPD72611	μPD72111
INTM	1	0
DHP	1	0

○EXST, DF2, MSG2, MSG3, EXMODレジスタの追加

(1) エクステンディッド・ステータス・レジスタ (EXST)

μPD72611の動作状態を示す8ビット・レジスタです。読み出し専用レジスタのため、データを書き込んでも無効となります。

RESET入力、CHIP RESETコマンド実行および、DISCONNECT(タイプA)、タイプB、タイプCコマンドをCMDレジスタへ書き込むことにより00Hにリセットします。

パリティ・エラー・プロトコル・モードに設定して転送移動を伴うコマンドを実行した場合には、このレジスタを読み出してパリティ・エラーが発生していないことをチェックしてください。

EXSTのフォーマット

アドレス	7	6	5	4	3	2	1	0	
08H	0	0	0	0	0	0	HBPER	SBPER	(R)

HBPER	CPUバスから受け取ったデータのパリティ・エラー検出
0	パリティ・エラー未検出
1	パリティ・エラー検出

SBPER	SCSIバスから受け取ったデータのパリティ・エラー検出
0	パリティ・エラー未検出
1	パリティ・エラー検出

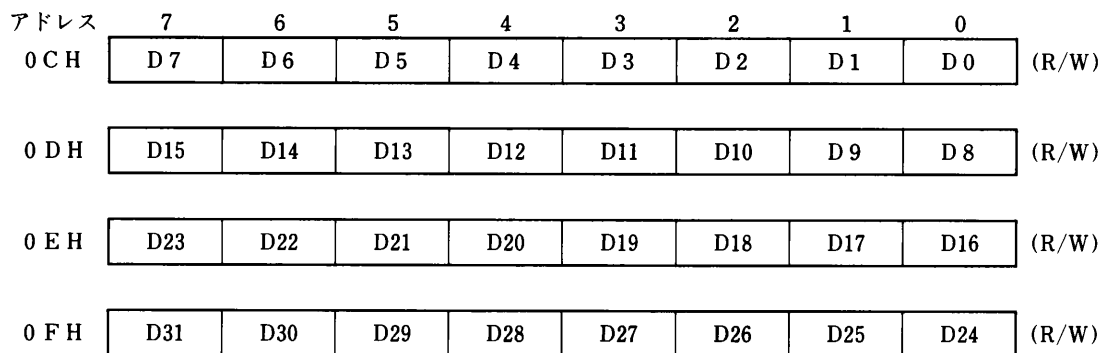
(2) データFIFOレジスタ (DF2)

SCSIデータ・バスを介してアクセスする情報(データ, コマンド, ステータス, メッセージ)を読み書きする32ビット・レジスタで, 32ビット・バス・モード時に使用します。SCSIバスに出力するデータ・ワードを書き込んだ場合, 下位8ビット・データから順にSCSIバスに出力します。

また, SCSIバスから入力したデータを読み出す場合には, SCSIバスから先に入力した8ビット・データから順に, 下位バイトからセットされます。32ビット・バス・モード時は32ビット長のレジスタとして機能するため, バイトおよびハーフ・ワード単位のアクセスはできません。

RESET入力, CHIP RESETコマンド実行, およびCLEAR FIFOコマンド実行により, 空の状態になります。

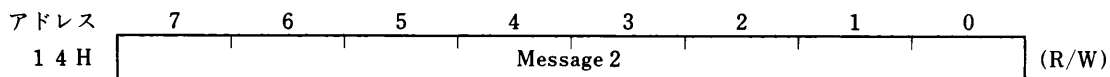
DF2のフォーマット



(3) メッセージ2レジスタ (MSG2)

キュー・タグ・メッセージ送受信を含むタイプCコマンドの実行時に, 送受信するキュー・タグ・メッセージの第1バイト(キュー・タグ・コード)を設定, 格納する8ビット・レジスタです。

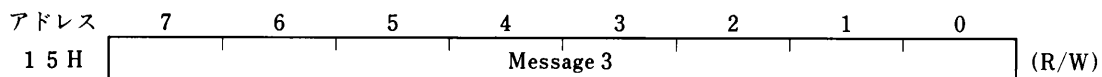
MSG2のフォーマット



(4) メッセージ3レジスタ (MSG3)

キュー・タグ・メッセージ送受信を含むタイプCコマンドの実行時に, 送受信するキュー・タグ・メッセージの第2バイト(キュー・タグ)を設定, 格納する8ビット・レジスタです。

MSG3のフォーマット



(5) エクステンディド・モード・レジスタ (EXMOD)

μPD72611のμPD72111から拡張された機能の動作モードを設定するレジスタです。ビット4-ビット7には必ず0を書き込んでください。 $\overline{\text{RESET}}$ 入力, CHIP RESET コマンド実行により, 00Hにリセットします。

EXMODのフォーマット

アドレス	7	6	5	4	3	2	1	0	
16H	0	0	0	0	MSG3	PTHR	PERP	BLKT	(R/W)

MSG3	QUEUE TAGメッセージのサポートの有無
0	QUEUE TAGメッセージをサポートしない
1	QUEUE TAGメッセージをサポートする

PTHR	パリティ・スルー・モードの指定
0	パリティ・スルー・モードを指定しない
1	パリティ・スルー・モードを指定する

PERP	パリティ・エラーの検出後のデータ転送続行を指定
0	パリティ・エラーを検出すると転送を中止する
1	パリティ・エラーを検出しても転送を続行する

BLKT	DMA転送モード指定
0	ダイヤモンド転送モード
1	ブロック転送モード (FIFO 8 段分のデータ転送)

○複合コマンドの拡張および追加

(1) AUTO INITIATOR, AUTO TARGET コマンドでサポートする SCSI-2 コマンド (CDB) に, グループ 2 の10バイト・コマンドを追加

(2) 全複合コマンドでコマンド・キューイング機能サポート

EXMODレジスタ追加に伴いMSG3ビットにより, タイプCコマンドでキュー・タグ・メッセージをサポートします。以下にMSG3ビットをセットした場合のコマンド処理シーケンスを示します。

また, それに伴って追加されたコードを示します。

〈AUTO INITIATOR コマンド〉

- ATビットが1, MSG3ビットが1の場合
  - (a) バス・アービトレーション } SELECT コマンド
  - (b) ターゲット・セレクション } TRANSFER コマンド-1
  - (c) メッセージ・レジスタの内容送信  
(アイデンティファイ・メッセージ) TRANSFER コマンド-2
  - (d) メッセージ2レジスタの内容送信  
(キュー・タグ・メッセージの第1バイト:キュー・タグ・コード) TRANSFER コマンド-3
  - (e) メッセージ3レジスタの内容送信  
(キュー・タグ・メッセージの第2バイト:キュー・タグ・コード) TRANSFER コマンド-4
  - (f) CDBレジスタの内容送信  
(SCSI-2コマンド) TRANSFER コマンド-5
  - (g) データの送受信 TRANSFER コマンド-6
  - (h) ステータスの受信 TRANSFER コマンド-7
  - (i) コマンド・コンプリート・メッセージの受信 TRANSFER コマンド-7
- ATビットが0, MSG3ビットが1の場合  
メッセージ・レジスタの内容送信は行いません (ATビットが0, MSG3ビットが0の場合と同じ)。

TP7-TP0	HEX	実行フェーズ
0 0 1 1 1 0 0 0	3 8 H	キュー・タグ・メッセージ1送信フェーズ
0 0 1 1 1 0 0 1	3 9 H	キュー・タグ・メッセージ2送信フェーズ

〈AUTO TARGET コマンド〉

- セレクト時に $\overline{ATN}$ 信号がアクティブでMSG3ビットが1の場合
  - (a) セレクションに対する応答
  - (b) アイデンティファイ・メッセージの受信      RECEIVE コマンド-1 (MG=1, CD=1)  
(メッセージ・レジスタに格納)
  - (c) キュー・タグ・メッセージの第1バイトの受信      RECEIVE コマンド-2 (MG=1, CD=1)  
(メッセージ2レジスタに格納)
  - (d) キュー・タグ・メッセージの第2バイトの受信      RECEIVE コマンド-3 (MG=1, CD=1)  
(メッセージ3レジスタに格納)
  - (e) SCSI-2コマンドの受信      RECEIVE コマンド-4 (MG=0, CD=1)

TP7-TP0	HEX	実行フェーズ
0 1 1 1 0 1 0 0	7 4 H	SCSI-2コマンド(CDB)の第1バイト受信でパリティ・エラー終了注
0 1 1 1 0 1 0 1	7 5 H	キュー・タグ・メッセージ第1バイト受信フェーズ
0 1 1 1 0 1 1 0	7 6 H	キュー・タグ・メッセージ第2バイト受信フェーズ
0 1 1 1 0 1 1 1	7 7 H	コマンド受信フェーズ(3バイト・メッセージ受信時)
0 1 1 1 1 0 0 0	7 8 H	SCSI-2コマンド(CDB)の第1バイト受信でパリティ・エラー終了(3バイト・メッセージ受信時)注

注 PERP=1でコマンドの第1バイトでパリティ・エラーが発生した場合にのみセットされます。

<RE-RECEIVE コマンド>

• MSG3ビットが1の場合

- (a) バス・アービトレーション
  - (b) イニシエータ・リセクション
  - (c) アイデンティファイ・メッセージの送信
  - (d) キュー・タグ・メッセージの第1バイトの送信
  - (e) キュー・タグ・メッセージの第2バイトの送信
  - (f) データの受信
- } RESELECT コマンド
- SEND コマンド-1 (MG=1, CD=1)
  - SEND コマンド-2 (MG=1, CD=1)
  - SEND コマンド-3 (MG=1, CD=1)
  - RECEIVE コマンド (MG=0, CD=0)

TP7-TP0	HEX	実行フェーズ
1 0 0 0 0 1 0 1	8 5 H	キュー・タグ・メッセージ1送信フェーズ
1 0 0 0 0 1 1 0	8 6 H	キュー・タグ・メッセージ2送信フェーズ

<RE-SEND コマンド>

• MSG3ビットが1の場合

- (a) バス・アービトレーション
  - (b) イニシエータ・リセクション
  - (c) アイデンティファイ・メッセージの送信
  - (d) キュー・タグ・メッセージの第1バイトの送信
  - (e) キュー・タグ・メッセージの第2バイトの送信
  - (f) データの送信
- } RESELECT コマンド
- SEND コマンド-1 (MG=1, CD=1)
  - SEND コマンド-2 (MG=1, CD=1)
  - SEND コマンド-3 (MG=1, CD=1)
  - SEND コマンド-4 (MG=0, CD=0)

TP7-TP0	HEX	実行フェーズ
1 0 0 1 0 1 0 1	9 5 H	キュー・タグ・メッセージ1送信フェーズ
1 0 0 1 0 1 1 0	9 6 H	キュー・タグ・メッセージ2送信フェーズ

(3) 複合コマンドの追加 (AUTO INITIATOR2, AUTO TARGET2コマンド)

<AUTO INITIATOR2 コマンド>

タイプ C

コマンド・コード 7 0

C1 C0 0 1 0 1 0 1
-------------------

C1	C0	カレント転送カウンタへのデータ・セット・オペレーション	転送バイト数, および転送バイト単位
0	0	CTCH, CTCM, CTCL ← BTCH, BTCM, BTCL	0-16, 777, 215バイト 1バイト単位にセット
0	1	CTCH, CTCM ← BTCH, BTCM CTCL ← 0 0 H	0-16, 776, 960バイト 256バイト単位にセット
1	0	CTCL ← BTCL CTCH, CTCM ← 0 0 0 0 H	0-255バイト 1バイト単位にセット
1	1	CTCH, CTCM, CTCL ← 0 0 0 0 1 H	固定値1 (BTCH, BTCM, BTCLの内容に影響されない)



状態遷移	I → D, I
概要	リセレクトされたあとのイニシエータの標準的な動作を自動的に実行します。このコマンドは、複数のTRANSFERコマンドを組み合わせることで連続的に実行します。
コマンド発行前に必要な設定	TMODレジスタ ← 転送モード BTCL, BTCM, BTCHレジスタ ← データ転送バイト数
動作	<p>コマンド処理シーケンスは、次のようになります。</p> <ul style="list-style-type: none"><li>(a) データの送受信 TRANSFERコマンド</li><li>(b) ステータスの受信 TRANSFERコマンド-2</li><li>(c) コマンド・コンプリート・メッセージの受信 TRANSFERコマンド-3</li></ul> <p>ただし、自動的にアイデンティファイ・メッセージを引き取りません。したがって、このコマンドを発行する前に、リセレクトしたターゲットがメッセージ・イン・フェーズを要求した場合、イニシエータにTRANSFERコマンドを発行し、アイデンティファイ・メッセージを引き取り、どのロジカル・ユニットがリセレクトしてきたかを知る必要があります。</p> <p>次に、各シーケンスでの動作について説明します。</p> <ol style="list-style-type: none"><li>(1) データの送受信 (TRANSFERコマンド相当) コマンド書き込み後、最大16クロック・サイクル以内に、ホストFIFOを經由してBTCH, BTCM, BTCLレジスタとC1, C0で設定したデータ転送バイト数のデータを送受信するTRANSFERコマンドに相当する処理を開始します。 データ転送方向はSCSIバス上のI/O信号により指定されます。設定したデータ転送バイト数だけの転送を終了すると、(2)に処理を進めます。C1=1, C0=1の場合を除いて、データ転送バイト数を0 (BTCH, BTCM, BTCLに00000H)に設定するとデータの送受信は行わず、(2)に処理を進めます。</li><li>(2) SCSI-2ステータスの受信 (TRANSFER+RESET ACKコマンド相当) 1バイトのSCSIステータスを受信するTRANSFERコマンドに相当する処理を開始します。受信したSCSIステータスはTSTレジスタに格納されます。SCSIステータスの受信に成功すると、(3)に処理を進めます。</li><li>(3) コマンド・コンプリート・メッセージの受信 (TRANSFERコマンド相当) 1バイトのメッセージを受信するTRANSFERコマンドに相当する処理を開始します。受信したコマンド・コンプリート・メッセージは、MSGレジスタに格納されます。コマンド・コンプリート・メッセージの受信に成功すると、(4)に処理を進めます。</li><li>(4) 終了 コマンド・コンプリート・メッセージの受信に成功し、一連のコマンド処理シーケンスを正常に終了すると割り込み要求を発生して、ディスコネクト状態でコマンド待ちとなります。割り込みステータスは、コマンド正常終了割り込みです。</li></ol>

ブレイク動作

BREAK コマンドが書き込まれるとコマンド処理をただちに中断し、割り込み要求を発生して、イニシエータ状態でコマンド待ちとなります。ブレイク後、DMA サービス期間中は、 $\overline{EOP}$  信号をアクティブにします。

異常終了

## ○処理方法

エラーを検出するとコマンドの処理を中断し、割り込み要求を発生して、イニシエータ状態でコマンド待ちになります。エラー検出後DMA サービス期間中は $\overline{EOP}$  信号をアクティブにします。

## ○発生条件

## • FIFO オーバラン/アンダラン

データ転送時にホスト FIFO のオーバラン/アンダランを検出した場合です。割り込みステータスは、ホスト FIFO オーバラン/アンダラン・エラー割り込みです。

## • 同期転送オフセット・エラー

同期転送モードのデータ転送時に、 $\overline{REQ}$  信号と  $\overline{ACK}$  信号のオフセット値が設定範囲 (0~TMODレジスタ設定値) を越えた場合です。割り込みステータスは、同期転送オフセット・エラー割り込みです。

## • SCSIバス・パリティ・エラー

SCSIバスより読み出したデータ、ステータス、メッセージに、パリティ・エラーを検出した場合です。パリティ・エラーを検出した時点で、 $\overline{ATN}$  信号を自動的にセットします。割り込みステータスは、SCSIバス・パリティ・エラー割り込みです。

## • CPUバス・パリティ・エラー

CPUバスより書き込んだデータに、パリティ・エラーを検出した場合です。パリティ・エラーを検出した時点で、 $\overline{ATN}$  信号を自動的にセットします。割り込みステータスは、CPUバス・パリティ・エラー割り込みです。

•  $\overline{REQ}/\overline{ACK}$  タイム・アウト・エラー

RATOUTレジスタで設定した時間以上、情報転送操作のハンドシェイク動作が進行しなかった場合です。割り込みステータスは、 $\overline{REQ}/\overline{ACK}$  タイム・アウト・エラー割り込みです。

## • 情報転送フェーズ・エラー

情報転送中にバス・フェーズが変化した場合、またはバス・フェーズがコマンド・シーケンスから想定されるバス・フェーズと異なった場合です。割り込みステータスは、情報転送フェーズ・エラー割り込みです。

サービス要求

## ○コマンド・コンプリート・メッセージ受信シーケンスの場合

1バイト・メッセージを受信します。μPD72611は、このメッセージをSCSIバスから読み出してMSGレジスタに転送すると同時にデコードします。

## ○コマンド・コンプリート・メッセージ受信シーケンス以外の場合

$\overline{\text{ACK}}$ 信号をアクティブ状態のまま転送動作を終了し、CPUに対するサービス割り込み要求を発生します。割り込みステータスは、メッセージ受信割り込みです。CPUは、割り込み処理としてMSGレジスタに格納されたメッセージを読み出してデコードしたあと、メッセージの受託、または拒絶の判定を行います。

## ・メッセージを受託する場合

ただちに、RESET ACKコマンドでハンドシェークを完了する必要があります。

## ・メッセージを拒絶する場合

SET ATNコマンドで $\overline{\text{ATN}}$ 信号をアクティブにしたあと、RESET ACKコマンドでハンドシェークを完了する必要があります。

パリティ・エラー検出時の動作

## ・EXMODレジスタ中のPERPビットをセットしていない場合

パリティ・エラーを検出すると、ただちにコマンドの実行を中断し、割り込み要求を発生します。そのときイニシエータ状態でコマンド待ちになるとともに、エラー検出後DMAサービス期間中は、 $\overline{\text{EOP}}$ 信号をアクティブにします。また、パリティ・エラーを検出した時点で、 $\overline{\text{ATN}}$ 信号を自動的にセットします。割り込みステータスは、SCSIバス・パリティ・エラーまたは、CPUバス・パリティ・エラー割り込みです。

## ・EXMODレジスタ中のPERPビットをセットしている場合

情報転送時にパリティ・エラーを検出しても、ただちに停止せず、そのフェーズが終了するまで転送を継続します。転送終了後、パリティ・エラーの有無をチェックし、パリティ・エラーが発生していると、割り込み要求を発生して、イニシエータ状態でコマンド待ちになります。割り込みステータスは、コマンド正常終了割り込みです。パリティ・エラーの発生はEXSTレジスタを読み出すことにより確認できます。また、パリティ・エラー発生フェーズはTPレジスタを読み出すことにより確認できます。

実行終了時にセットされる割り込み（実行中のリセット、ブレークを除く）

- コマンド正常終了割り込み  
正常終了した場合、またはPERPビットをセットしているときに、パリティ・エラーが発生した場合。
- 無効コマンド割り込み  
μPD72611がイニシエータ状態以外のときにコマンドが書き込まれた場合。
- ホストFIFOオーバラン/アンダラン割り込み  
コマンド実行中にFIFOオーバラン/アンダランが起こった場合。
- 同期転送オフセット・エラー割り込み  
コマンド実行中に同期転送オフセット・エラーが起こった場合。
- SCSIバス・パリティ・エラー割り込み  
SCSIバスから受信したデータにパリティ・エラーを検出した場合。
- CPUバス・パリティ・エラー割り込み  
CPUバスから受け取ったデータにパリティ・エラーを検出した場合。
- $\overline{\text{REQ}}/\overline{\text{ACK}}$ タイム・アウト・エラー割り込み  
 $\overline{\text{REQ}}/\overline{\text{ACK}}$ タイム・アウト・エラーが起こった場合。
- 情報転送フェーズ・エラー割り込み  
コマンド実行中にフェーズが遷移した場合、または予想されるフェーズと異なるフェーズが発生した場合。
- SCSIリセット・コンディション割り込み  
コマンド発行時にすでにペンディングされていた、またはコマンド実行中にリセット・コンディションが発生した場合。前者の場合には、コマンドは受け付けられているので、この割り込みに続いてほかの割り込みが発生します。
- ディスコネクティド割り込み  
コマンド実行中にターゲットがバスを解放した場合。
- リセレクトイド/セレクトイド割り込み  
コマンド発行前にすでにペンディングされていた、またはコマンド実行中にアービトラションに失敗し、ほかのSCSIデバイスから選択/再選択された場合。前者の場合には、この割り込みに続いて無効コマンド割り込みが発生します。
- メッセージ受信割り込み  
メッセージ受信フェーズでコマンド・コンプリート・メッセージ以外のメッセージを受信した場合。

実行フェーズ・コード

TP7-TP0	HEX	実行フェーズ
0 0 1 1 0 1 0 1	3 5 H	データ送受信フェーズ
0 0 1 1 0 1 1 0	3 6 H	ステータス受信フェーズ
0 0 1 1 0 1 1 1	3 7 H	コマンド・コンプリート・メッセージ受信フェーズ

## 〈AUTO TARGET2コマンド〉

タイプ C

コマンド・コード 7 0  

0	0	1	1	0	0	0	1
---	---	---	---	---	---	---	---

状態遷移 T → D, T

概要 ターゲットがイニシエータから受け付けたSCSI-2コマンドを終了する際の標準的なシーケンスを自動的に実行するコマンドです。

このコマンドは、イニシエータから受け付けたSCSI-2コマンドを終了する際に実行すべき2つのSENDコマンド処理を自動的に実行します。

コマンド発行前に MSGレジスタ ← コマンド・コンプリート・メッセージ

必要な設定 STSレジスタ ← 終了ステータス

動作 コマンド処理のシーケンスは次のようになります。

- (a) 終了ステータスの送信 SENDコマンド-1(MG=0, CD=1)
- (b) コマンド・コンプリート・メッセージの送信 SENDコマンド-2(MG=1, CD=1)

次に各シーケンスでの動作について説明します。

(1) 終了ステータスの送信 (SENDコマンド相当)

コマンドを書き込むと最大12クロック・サイクル以内に、TSTレジスタ内の1バイト・ステータスを送信するSENDコマンドに相当する処理を開始します。ステータスの送信に成功すると、(2)に処理を進めます。

(2) コマンド・コンプリート・メッセージの送信 (SENDコマンド相当)

MSGレジスタ内の1バイト・メッセージを送信するSENDコマンドに相当する処理を開始します。メッセージの送信に成功すると、(3)に処理を進めます。

(3) 終了

メッセージの送信に成功し、一連の処理シーケンスを正常に終了すると、SCSIバスを解放するDISCONNECTコマンドに相当する処理を実行し、割り込み要求を発生したあと、ディスクコネクタ状態でコマンド待ちとなります。割り込みステータスは、コマンド正常終了割り込みです。

ブレイク動作 コマンド実行中にBREAKコマンドが書き込まれると、ただちにコマンド処理を中断し、割り込み要求を発生して、ターゲット状態でコマンド待ちとなります。割り込みステータスは、コマンド・ブレイク割り込みです。

異常終了

○処理方法

コマンドの処理を中断し、割り込み要求を発生してターゲット状態でコマンド待ちとなります。

○発生条件

・無効コマンド

ディスコネクト状態、イニシエータ状態でコマンド発行した場合です。割り込みステータスは、無効コマンド割り込みです。

・CPUバス・パリティ・エラー

CPUバスより書き込んだコマンド・コードにパリティ・エラーを検出した場合です。割り込みステータスは、CPUバス・パリティ・エラー割り込みです。

・ $\overline{\text{REQ}}/\overline{\text{ACK}}$ タイム・アウト・エラー

RATOUTレジスタで設定した時間以上、情報転送のハンドシェイク動作が進行しなかった場合です。割り込みステータスは、 $\overline{\text{REQ}}/\overline{\text{ACK}}$ タイム・アウト・エラー割り込みです。

実行終了時にセットされる割り込み（実行中のリセット、ブレークを除く）

・コマンド正常終了割り込み

この割り込みは次の場合に発生します。それぞれの割り込みはTPレジスタの値により区別されます。

- ① 正常終了した場合 (TP=A3H)。
- ② 終了ステータス送信後、 $\overline{\text{ATN}}$ 信号がアクティブになった場合 (TP=A1H)。
- ③ コマンド・コンプリート・メッセージ送信後、 $\overline{\text{ATN}}$ 信号がアクティブになった場合 (TP=A2H)。

・無効コマンド割り込み

μPD72611がターゲット状態以外のときにコマンドが書き込まれた場合。

・ホストFIFOオーバーラン/アンダラン割り込み

コマンド実行中にホストFIFOオーバーラン/アンダランが起こった場合。

・CPUバス・パリティ・エラー割り込み

CPUバスから受け取ったデータにパリティ・エラーを検出した場合。

・ $\overline{\text{REQ}}/\overline{\text{ACK}}$ タイム・アウト・エラー割り込み

$\overline{\text{REQ}}/\overline{\text{ACK}}$ タイム・アウト・エラーが起こった場合。

・SCSIリセット・コンディション割り込み

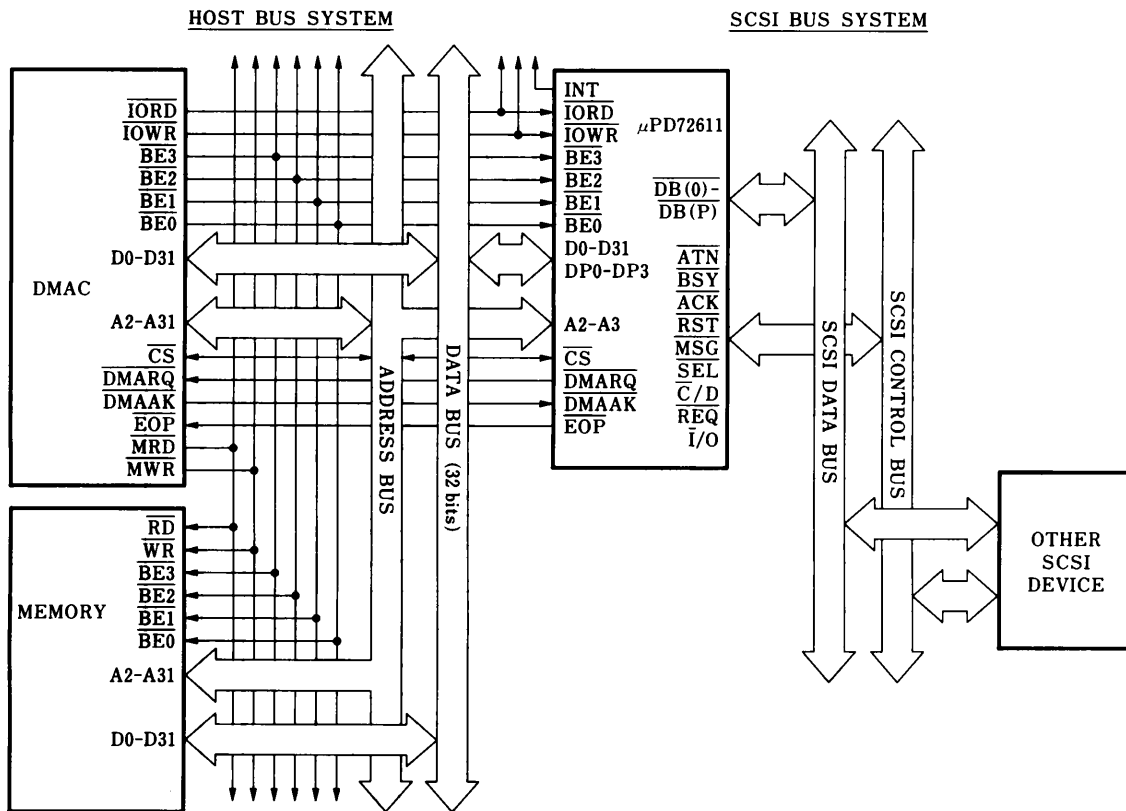
コマンド発行時にすでにペンディングされていた、またはコマンド実行中にリセット・コンディションが発生した場合。前者の場合には、ディスコネクト状態になっているので、この割り込みに続いて無効コマンド割り込みが発生します。

実行フェーズ・コード

TP7-TP0	HEX	実行フェーズ
1 0 1 0 0 0 0 1	A 1 H	終了ステータス送信フェーズ
1 0 1 0 0 0 1 0	A 2 H	コマンド・コンプリート・メッセージ送信フェーズ
1 0 1 0 0 0 1 1	A 3 H	ディスコネクト状態

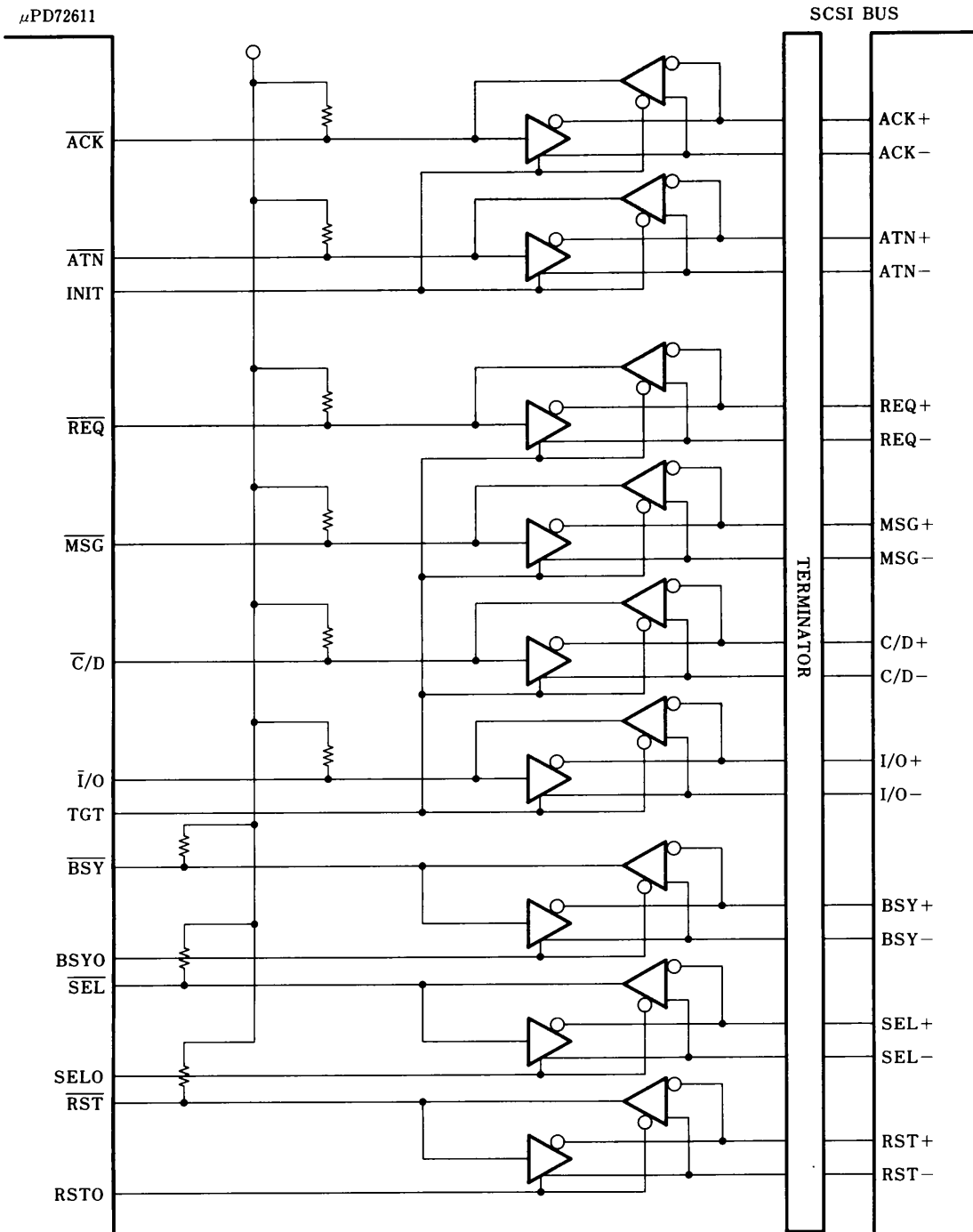
6. システム構成例

(1) システム構成例



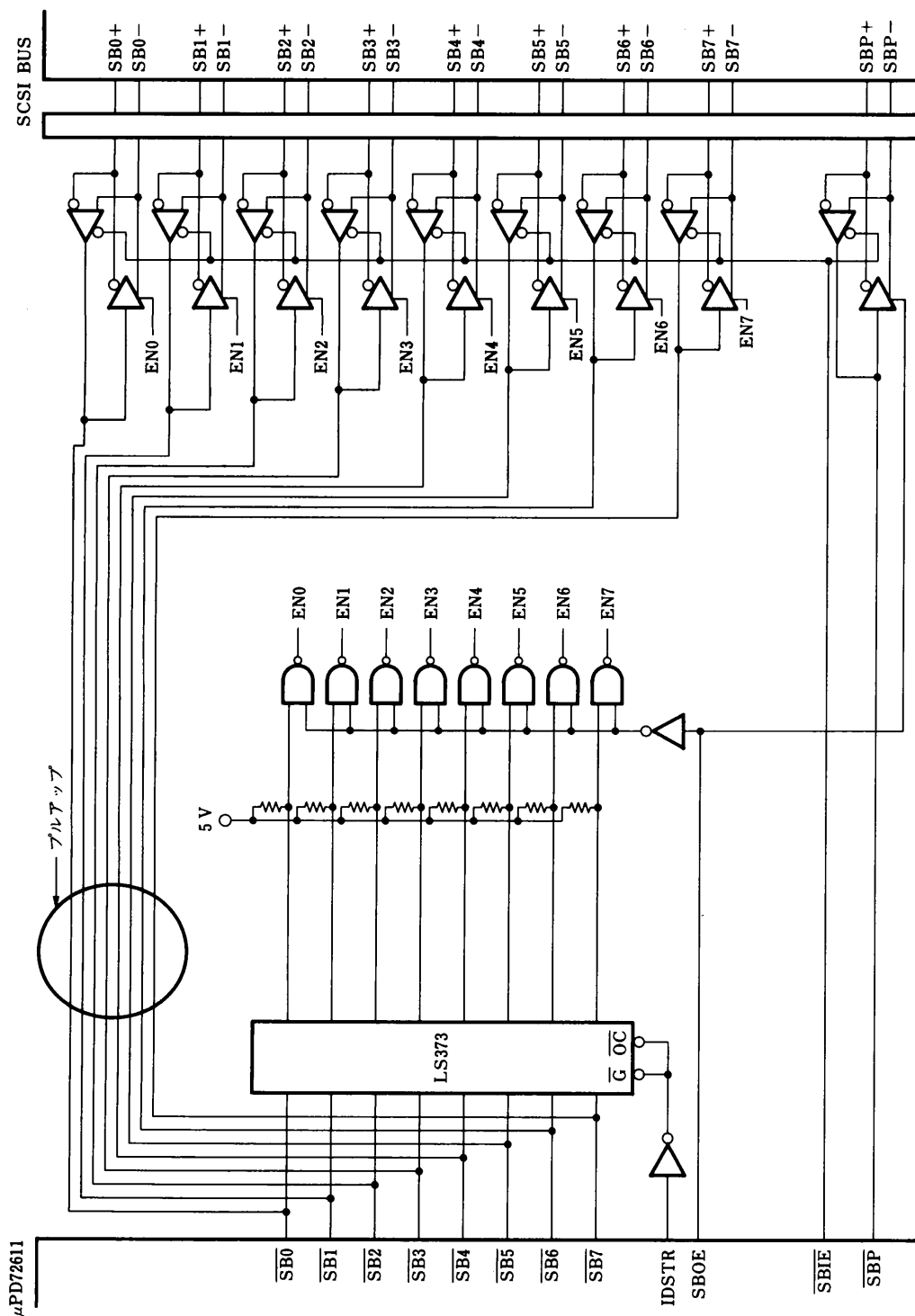
(2) 外付けディファレンシャル・ドライバ構成例

(a) SCSI コントロール・バス





(b) SCSIデータ・バス



## ★ 7. 使用上の注意事項

次のような条件で、フェーズ・エラー割り込みの代わりに、 $\overline{\text{REQ}}/\overline{\text{ACK}}$ タイム・アウト・エラー割り込みが発生します。

## (1) 発生条件

- ・イニシエータとして使用
- ・AUTO INITIATORコマンドを使用

## (2) 発生要因

AUTO INITIATORコマンドで、次に示す3通りの発生要因があります。

- (a) セレクション・フェーズ終了後、AUTO INITIATORコマンドが期待するフェーズ(ATN=1:メッセージ・アウト・フェーズ, ATN=0:コマンド・フェーズ)以外のフェーズが起動された場合。
- (b) メッセージ・アウト・フェーズ終了後、コマンド・フェーズ以外のフェーズが起動された場合。
- (c) コマンド・フェーズ終了後、データ・アウト・フェーズを期待しているときにそれ以外のフェーズが起動された場合。

なお、データ・アウト・フェーズの途中でフェーズ・チェンジされた場合、この注意事項は該当しません。

## (3) 回避策

ソフトウェアの処理で、発生した $\overline{\text{REQ}}/\overline{\text{ACK}}$ タイム・アウト・エラー割り込みを無視し、その後に発生するフェーズ・スタート割り込みで処理を継続してください。

8. 電気的特性 (ターゲット)

絶対最大定格 (T<sub>A</sub>=25 °C)

項 目	略 号	条 件	定 格	単 位
電 源 電 圧	V <sub>DD</sub>		-0.5~+7.0	V
入 力 電 圧	V <sub>I</sub>		-0.5~+V <sub>DD</sub> +0.5	V
出 力 電 圧	V <sub>O</sub>		-0.5~+V <sub>DD</sub> +0.5	V
動 作 周 囲 温 度	T <sub>A</sub>		-10 ~ +70	°C
保 存 温 度	T <sub>stg</sub>		-65 ~ +150	°C

注意 各項目のうち1項目でも、また、一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で、製品をご使用ください。

DC特性 (T<sub>A</sub>=-10 °C ~ +70 °C, V<sub>DD</sub>=+5.0 V±10%)

CPU インタフェース信号端子

INT, IORD, IOWR, A2-A3, A0/BE2-A1/BE3, BE0/UBE, BE1, CS, D0-D31, DP0-DP3, DMARQ, DMAAK, EOP, RESET, 16B, 32B, CLK, RSTO<sup>注</sup>, BSYO<sup>注</sup>, SELO<sup>注</sup>, IDSTR<sup>注</sup>, INIT<sup>注</sup>, TGT<sup>注</sup>, SBOE<sup>注</sup>, SBIE<sup>注</sup>

項 目	略 号	条 件	MIN.	MAX.	単 位
ハイ・レベル入力電圧	V <sub>IH1</sub>		2.2	V <sub>DD</sub> +0.5	V
ロウ・レベル入力電圧	V <sub>IL1</sub>		-0.5	0.8	V
ハイ・レベルCLK入力電圧	V <sub>IH3</sub>		3.3	V <sub>DD</sub> +0.5	V
ロウ・レベルCLK入力電圧	V <sub>IL2</sub>		-0.5	0.6	V
ハイ・レベル出力電圧	V <sub>OH</sub>	I <sub>OH1</sub> =-400 μA	0.7V <sub>DD</sub>		V
ロウ・レベル出力電圧	V <sub>OL1</sub>	I <sub>OL1</sub> =2.5 mA		0.4	V
ハイ・レベル入力リーク電流	I <sub>LIH1</sub>	V <sub>I</sub> =V <sub>DD</sub>		10	μA
ロウ・レベル入力リーク電流	I <sub>LIL1</sub>	V <sub>I</sub> =0 V		-10	μA
ハイ・レベル出力リーク電流	I <sub>LOH1</sub>	V <sub>O</sub> =V <sub>DD</sub>		10	μA
ロウ・レベル出力リーク電流	I <sub>LOL</sub>	V <sub>O</sub> =0 V		-10	μA
電 源 電 流	I <sub>DD</sub>	20 MHz 動作時		120	mA

注 これらは、SCSI インタフェース信号端子です。ただし、DC特性はCPUインタフェースと同じです。

DC特性 ( $T_A = -10\text{ }^\circ\text{C} \sim +70\text{ }^\circ\text{C}$ ,  $V_{DD} = +5.0\text{ V} \pm 10\%$ )

SCSIインタフェース信号端子

$\overline{\text{SB0}}\text{-}\overline{\text{SB7}}$ ,  $\overline{\text{SBP}}$ ,  $\overline{\text{RST}}$ ,  $\overline{\text{BSY}}$ ,  $\overline{\text{SEL}}$ ,  $\overline{\text{MSG}}$ ,  $\overline{\text{C/D}}$ ,  $\overline{\text{I/O}}$ ,  $\overline{\text{ATN}}$ ,  $\overline{\text{ACK}}$ ,  $\overline{\text{REQ}}$

項 目	略号	条 件	MIN.	MAX.	単 位
ハイ・レベル入力電圧	$V_{IH2}$		2.0	$V_{DD} + 0.5$	V
ロウ・レベル入力電圧	$V_{IL2}$		-0.5	0.8	V
入力ヒステリシス	$V_{HI}$		0.2		V
ロウ・レベル出力電圧	$V_{OL2}$	$I_{OL2} = 48\text{ mA}$		0.5	V
ハイ・レベル入力リーク電流	$I_{LIH2}$	$V_1 = V_{DD}$		0.1	mA
ロウ・レベル入力リーク電流	$I_{LIL2}$	$V_1 = 0\text{ V}$		-0.1	mA
ハイ・レベル出力リーク電流	$I_{LOH2}$	$V_0 = V_{DD}$		0.25	mA

容量 ( $T_A = 25\text{ }^\circ\text{C}$ ,  $V_{DD} = 0\text{ V}$ )

ホスト・バス・インタフェース

項 目	略号	条 件	MIN.	MAX.	単 位
入 力 容 量	$C_1$	$f = 1\text{ MHz}$ 被測定端子以外は0V		20	pF
出 力 容 量	$C_0$			20	pF
入 出 力 容 量	$C_{I01}$			20	pF

容量 ( $T_A = 25\text{ }^\circ\text{C}$ ,  $V_{DD} = 0\text{ V}$ )

SCSIバス・インタフェース

項 目	略号	条 件	MIN.	MAX.	単 位
入 出 力 容 量	$C_{I02}$	$f = 1\text{ MHz}$ , 被測定端子以外は0V		20	pF

AC特性 (T<sub>A</sub> = -10 °C ~ +70 °C, V<sub>DD</sub> = +5.0 V ± 10 %)

ホスト・バス・インタフェース

クロック・タイミング

項 目	略 号	条 件	MIN.	MAX.	単 位
CLK入力サイクル時間	t <sub>CYK</sub>		50	125	ns
CLK入力ハイ・レベル幅	t <sub>KKH</sub>		20		ns
CLK入力ロウ・レベル幅	t <sub>KKL</sub>		20		ns
CLK入力立ち上がり時間	t <sub>KR</sub>			10	ns
CLK入力立ち下がり時間	t <sub>KF</sub>			10	ns

リセット・タイミング

項 目	略 号	条 件	MIN.	MAX.	単 位
RESETロウ・レベル幅	t <sub>RSRSL</sub>		16		t <sub>CYK</sub>

リード・タイミング

項 目	略 号	条 件	MIN.	MAX.	単 位
CS設定時間 (対I <sub>ORD</sub> ↓)	t <sub>SCSR</sub>		0		ns
CS保持時間 (対I <sub>ORD</sub> ↑)	t <sub>HRCS</sub>		0		ns
アドレス, バス・イネーブル設定時間 (対I <sub>ORD</sub> ↓)	t <sub>SAR</sub>		10		ns
アドレス, バス・イネーブル保持時間 (対I <sub>ORD</sub> ↑)	t <sub>HRA</sub>		0		ns
DMAAK設定時間 (対I <sub>ORD</sub> ↓)	t <sub>SDAR</sub>		0		ns
DMAAK保持時間 (対I <sub>ORD</sub> ↑)	t <sub>HRDA</sub>		0		ns
I <sub>ORD</sub> ロウ・レベル幅	t <sub>RRL</sub>		1		t <sub>CYK</sub>
I <sub>ORD</sub> ↓→データ出力遅延時間	t <sub>DRD</sub>			35	ns
I <sub>ORD</sub> ↑→データ・フロート時間	t <sub>FRD</sub>		0	30	ns
I <sub>ORD</sub> ↑→DMARQ↑遅延時間	t <sub>DRDQ1</sub>			t <sub>CYK</sub> +10	ns
I <sub>ORD</sub> ↓→DMARQ↑遅延時間	t <sub>DRDQ2</sub>			30	ns

★

★

★

ライト・タイミング

項目	略号	条件	MIN.	MAX.	単位
CS設定時間 (対IOWR↓)	t <sub>SCSW</sub>		0		ns
CS保持時間 (対IOWR↑)	t <sub>HWCS</sub>		0		ns
アドレス, バス・イネーブル設定時間 (対IOWR↓)	t <sub>SAW</sub>		10		ns
アドレス, バス・イネーブル保持時間 (対IOWR↑)	t <sub>HWA</sub>		0		ns
DMAAK設定時間 (対IOWR↓)	t <sub>SDAW</sub>		0		ns
DMAAK保持時間 (対IOWR↑)	t <sub>HWDA</sub>		0		ns
IOWRロウ・レベル幅	t <sub>WWL</sub>		1		t <sub>CYK</sub>
データ設定時間 (対IOWR↑)	t <sub>SDW</sub>		35		ns
データ保持時間 (対IOWR↑)	t <sub>HWD</sub>		5		ns
IOWR↑→DMARQ↑遅延時間	t <sub>DWDQ1</sub>			t <sub>CYK</sub> +10	ns
IOWR↓→DMARQ↑遅延時間	t <sub>DWDQ2</sub>		30		ns

その他のタイミング

項目	略号	条件	MIN.	MAX.	単位
IORD↑→IORD↓, IOWR↓回復時間	t <sub>RVR</sub>		1		t <sub>CYK</sub>
IOWR↑→IORD↓, IOWR↓回復時間	t <sub>RVW</sub>		1		t <sub>CYK</sub>
IORD↑→EOP↑遅延時間	t <sub>DRE</sub>			40	ns
IOWR↑→EOP↑遅延時間	t <sub>DWE</sub>			40	ns
IORD↑→INT↓遅延時間	t <sub>DRI</sub>			40	ns
IOWR↑→INT↓遅延時間	t <sub>DWI</sub>			40	ns
INT↓→INT↑回復時間	t <sub>IIL</sub>		2		t <sub>CYK</sub>
DMAAK↓→DMARQ↑遅延時間	t <sub>DDADQ</sub>	リード時FIFOに最終データが1段残った場合		30	ns

AC特性 (T<sub>A</sub> = -10 °C ~ +70 °C, V<sub>DD</sub> = +5.0 V ± 10 %)

SCSIバス・インタフェース

アービトレーション・タイミング

項 目	略 号	条 件	MIN.	MAX.	単位
バス・フリー検出→ $\overline{\text{BSY}}$ ↓ 応答時間	t <sub>DBFBY</sub>		27		t <sub>CYK</sub>
ID出力→ $\overline{\text{BSY}}$ ↓ 出力遅延時間	t <sub>DIDBY1</sub>		1		t <sub>CYK</sub>
$\overline{\text{BSY}}$ ↓ → $\overline{\text{SEL}}$ ↓ 出力遅延時間	t <sub>DBYSL1</sub>		48		t <sub>CYK</sub>
バス・フリー検出→ID出力遅延時間	t <sub>DBFID</sub>		26		t <sub>CYK</sub>
$\overline{\text{BSY}}$ ↑, $\overline{\text{SEL}}$ ↑ → $\overline{\text{SBIE}}$ ↑ 出力遅延時間	t <sub>DBFIE</sub>	ディファレンシャル・ドライバを使用 する場合	24		t <sub>CYK</sub>
IDSTR ↑ → $\overline{\text{SBIE}}$ ↓ 出力遅延時間	t <sub>DSTIE</sub>		1		t <sub>CYK</sub>
$\overline{\text{SBIE}}$ ↑ → BSYO ↑, ID出力遅延時間	t <sub>DIEID1</sub>		2		t <sub>CYK</sub>
ID → IDSTR ↑ 出力遅延時間	t <sub>DIDST</sub>		1		t <sub>CYK</sub>
BSYO ↑ → $\overline{\text{BSY}}$ ↓ 出力遅延時間	t <sub>DBOBY1</sub>		1		t <sub>CYK</sub>
$\overline{\text{BSY}}$ ↓ → SELO ↑ 出力遅延時間	t <sub>DBYSO</sub>		44		t <sub>CYK</sub>
SELO ↑ → $\overline{\text{SEL}}$ ↓ 出力遅延時間	t <sub>DSOSL</sub>		1		t <sub>CYK</sub>

セレクション・タイミング (イニシエータ時)

項 目	略 号	条 件	MIN.	MAX.	単位
$\overline{\text{SEL}}$ ↓ → ID出力遅延時間	t <sub>DSLID1</sub>		26		t <sub>CYK</sub>
$\overline{\text{SEL}}$ ↓ → $\overline{\text{ATN}}$ ↓ 出力遅延時間	t <sub>DSLAT1</sub>		25		t <sub>CYK</sub>
$\overline{\text{ATN}}$ ↓ → BSY ↑ 出力遅延時間	t <sub>DATBY</sub>		3		t <sub>CYK</sub>
BSY ↑ → $\overline{\text{BSY}}$ ↓ 入力有効遅延時間	t <sub>DBYBY1</sub>		8		t <sub>CYK</sub>
$\overline{\text{BSY}}$ ↓ → $\overline{\text{SEL}}$ ↑ 応答時間	t <sub>DBYSL2</sub>		6		t <sub>CYK</sub>
ID出力→ $\overline{\text{BSY}}$ ↑ 出力遅延時間	t <sub>DIDBY2</sub>		2		t <sub>CYK</sub>
$\overline{\text{SEL}}$ ↓ → INIT ↑ 出力遅延時間	t <sub>DSLIN1</sub>	ディファレンシャル・ドライバを使用 する場合	24		t <sub>CYK</sub>
INT ↑ → $\overline{\text{ATN}}$ 出力遅延時間	t <sub>DINAT1</sub>		1		t <sub>CYK</sub>
$\overline{\text{SEL}}$ ↓ → $\overline{\text{SBIE}}$ ↑ 出力遅延時間	t <sub>DSLIE1</sub>		25		t <sub>CYK</sub>
$\overline{\text{SBIE}}$ ↑ → ID出力遅延時間	t <sub>DIEID2</sub>		1		t <sub>CYK</sub>
SBOE ↓ → $\overline{\text{SBIE}}$ ↓ 出力遅延時間	t <sub>DOEIE1</sub>		1		t <sub>CYK</sub>
$\overline{\text{SBIE}}$ ↑ → SBOE ↑ 出力遅延時間	t <sub>DIEOE1</sub>		1		t <sub>CYK</sub>
$\overline{\text{BSY}}$ ↓ → SBOE ↓ 応答時間	t <sub>DBYOE1</sub>		6		t <sub>CYK</sub>
$\overline{\text{SBIE}}$ ↑ → IDSTR ↓ 出力遅延時間	t <sub>DIEST1</sub>		1		t <sub>CYK</sub>
BSY ↑ → BSYO ↓ 出力遅延時間	t <sub>DBYBO1</sub>		1		t <sub>CYK</sub>
$\overline{\text{SEL}}$ ↑ → SELO ↓ 出力遅延時間	t <sub>DSLSo1</sub>		1		t <sub>CYK</sub>

セレクション・タイミング (ターゲット時)

項 目	略 号	条 件	MIN.	MAX.	単位
$\overline{BSY}$ 保持時間 (対 $\overline{SEL}$ ↓)	$t_{HSLBY1}$		0		ns
ID 設定時間 (対 $\overline{BSY}$ ↑)	$t_{SIDBY1}$		0		ns
$\overline{BSY}$ ↑ → $\overline{BSY}$ ↓ 出力遅延時間	$t_{DBYBY2}$		9		$t_{CYK}$
ID 保持時間 (対 $\overline{BSY}$ ↓)	$t_{HBYID1}$		0		ns
$\overline{SEL}$ 保持時間 (対 $\overline{BSY}$ ↓)	$t_{HBYSL1}$		0		ns
$\overline{ATN}$ 設定時間 (対 $\overline{SEL}$ ↑)	$t_{SATSL}$		0		ns
$\overline{SEL}$ ↑ → ターゲット 出力遅延時間	$t_{DSLGT1}$		3		$t_{CYK}$
$\overline{BSY}$ ↑ → $\overline{BSYO}$ ↑ 応答時間	$t_{DBYBO2}$	ディファレンシャル・ドライバを使用 する場合	8		$t_{CYK}$
$\overline{BSYO}$ ↑ → $\overline{BSY}$ ↓ 遅延時間	$t_{DBOBY2}$		1		$t_{CYK}$
$\overline{SEL}$ ↑ → $\overline{TGT}$ ↑ 出力応答時間	$t_{DSLTT1}$		2		$t_{CYK}$
$\overline{TGT}$ ↑ → ターゲット 出力遅延時間	$t_{DTTGT1}$		1		$t_{CYK}$

リセレクション・タイミング (イニシエータ時)

項 目	略 号	条 件	MIN.	MAX.	単位
$\overline{BSY}$ 保持時間 (対 $\overline{SEL}$ ↓)	$t_{HSLBY2}$		0		ns
ID 設定時間 (対 $\overline{BSY}$ ↑)	$t_{SIDBY2}$		0		ns
I/O 設定時間 (対 $\overline{BSY}$ ↑)	$t_{SIOPY}$		0		ns
$\overline{SEL}$ ↑ → $\overline{ATN}$ 出力遅延時間	$t_{DSLAT2}$		3		$t_{CYK}$
$\overline{BSY}$ ↑ → $\overline{BSY}$ ↓ 出力遅延時間	$t_{DBYBY3}$		9		$t_{CYK}$
ID 保持時間 (対 $\overline{BSY}$ ↓)	$t_{HBYID2}$		0		ns
$\overline{SEL}$ 保持時間 (対 $\overline{BSY}$ ↓)	$t_{HBYSL2}$		0		ns
$\overline{SEL}$ ↑ → $\overline{BSY}$ ↑ 出力遅延時間	$t_{DSLBY}$		2		$t_{CYK}$
$\overline{BSY}$ ↑ → $\overline{BSYO}$ ↑ 応答時間	$t_{DBYBO3}$	ディファレンシャル・ドライバを使用 する場合	8		$t_{CYK}$
$\overline{BSYO}$ ↑ → $\overline{BSY}$ ↓ 遅延時間	$t_{DBOBY3}$		1		$t_{CYK}$
$\overline{SEL}$ ↑ → $\overline{INIT}$ ↑ 出力応答時間	$t_{DSLIN2}$		2		$t_{CYK}$
$\overline{BSY}$ ↑ → $\overline{BSYO}$ ↓ 出力遅延時間	$t_{DBYBO4}$		1		$t_{CYK}$
$\overline{INIT}$ ↑ → $\overline{ATN}$ 出力遅延時間	$t_{DINAT2}$		1		$t_{CYK}$



リセクション・タイミング (ターゲット時)

項 目	略 号	条 件	MIN.	MAX.	単位
$\overline{\text{SEL}} \downarrow \rightarrow \text{ID}$ 出力遅延時間	$t_{\text{DSLID2}}$		26		$t_{\text{CYK}}$
$\overline{\text{SEL}} \downarrow \rightarrow$ ターゲット出力遅延時間	$t_{\text{DSLTG2}}$		25		$t_{\text{CYK}}$
$\overline{\text{I/O}}$ 出力 $\rightarrow \overline{\text{BSY}} \uparrow$ 遅延時間	$t_{\text{DIOBY}}$		2		$t_{\text{CYK}}$
$\overline{\text{BSY}} \uparrow \rightarrow \overline{\text{BSY}} \downarrow$ 入力有効遅延時間	$t_{\text{DBYBY4}}$		8		$t_{\text{CYK}}$
$\overline{\text{BSY}} \downarrow \rightarrow \overline{\text{SEL}} \uparrow$ 遅延時間	$t_{\text{DBYSL3}}$		6		$t_{\text{CYK}}$
$\overline{\text{BSY}}$ (ターゲット) $\downarrow \rightarrow \overline{\text{SEL}} \uparrow$ 遅延時間	$t_{\text{DBYSL4}}$		3		$t_{\text{CYK}}$
ID 出力 $\rightarrow \overline{\text{BSY}} \uparrow$ 出力遅延時間	$t_{\text{DIDBY3}}$		2		$t_{\text{CYK}}$
$\overline{\text{SEL}} \downarrow \rightarrow \overline{\text{I/O}}$ 出力遅延時間	$t_{\text{DSLIO}}$		25		$t_{\text{CYK}}$
TGT $\uparrow \rightarrow$ ターゲット出力遅延時間	$t_{\text{DTTGT2}}$	ディファレンシャル・ドライバを使用する場合	1		$t_{\text{CYK}}$
$\overline{\text{SEL}} \downarrow \rightarrow$ TGT $\uparrow$ 出力遅延時間	$t_{\text{DSLTT2}}$		24		$t_{\text{CYK}}$
$\overline{\text{SEL}} \downarrow \rightarrow \overline{\text{SBIE}} \uparrow$ 出力遅延時間	$t_{\text{DSLIE2}}$		25		$t_{\text{CYK}}$
$\overline{\text{SBIE}} \uparrow \rightarrow \text{ID}$ 出力遅延時間	$t_{\text{DIEID3}}$		1		$t_{\text{CYK}}$
$\overline{\text{SBIE}} \uparrow \rightarrow \text{SBOE} \uparrow$ 出力遅延時間	$t_{\text{DIEOE2}}$		1		$t_{\text{CYK}}$
$\overline{\text{SBIE}} \uparrow \rightarrow \text{IDSTR} \downarrow$ 出力遅延時間	$t_{\text{DIEST2}}$		1		$t_{\text{CYK}}$
$\overline{\text{BSY}} \downarrow \rightarrow \text{SBOE} \downarrow$ 遅延時間	$t_{\text{DBYOE2}}$		3		$t_{\text{CYK}}$
$\text{SBOE} \downarrow \rightarrow \overline{\text{SBIE}} \downarrow$ 遅延時間	$t_{\text{DOEIE2}}$		1		$t_{\text{CYK}}$
$\overline{\text{BSY}} \uparrow \rightarrow \overline{\text{BSYO}} \downarrow$ 出力遅延時間	$t_{\text{DBYB05}}$		1		$t_{\text{CYK}}$
$\overline{\text{BSY}} \downarrow \rightarrow \overline{\text{BSYO}} \uparrow$ 応答時間	$t_{\text{DBYB06}}$		2		$t_{\text{CYK}}$
$\text{BYSO} \uparrow \rightarrow \overline{\text{BSY}} \downarrow$ 遅延時間	$t_{\text{DBOBY4}}$		1		$t_{\text{CYK}}$
$\overline{\text{SEL}} \uparrow \rightarrow \text{SELO} \downarrow$ 遅延時間	$t_{\text{DLS02}}$		1		$t_{\text{CYK}}$

非同期モード・イニシエータ受信タイミング

(データ・イン, ステータス, メッセージ・イン・フェーズ)

項 目	略 号	条 件	MIN.	MAX.	単位
$\overline{\text{SEL}} \uparrow \rightarrow$ フェーズ入力有効遅延時間	$t_{\text{DSLPH1}}$		0		ns
$\overline{\text{I/O}} \downarrow \rightarrow$ データ・フロート遅延時間	$t_{\text{FIOD1}}$		0		ns
フェーズ設定時間 (対 $\overline{\text{REQ}} \downarrow$ )	$t_{\text{SPHRQ1}}$		400		ns
データ設定時間 (対 $\overline{\text{REQ}} \downarrow$ )	$t_{\text{SDRQ1}}$		5		ns
$\overline{\text{REQ}} \downarrow \rightarrow \overline{\text{ACK}} \downarrow$ 出力遅延時間	$t_{\text{DRQAK1}}$		0		ns
データ保持時間 (対 $\overline{\text{ACK}} \downarrow$ )	$t_{\text{HAKDI}}$		0		ns
$\overline{\text{REQ}}$ 保持時間 (対 $\overline{\text{ACK}} \downarrow$ )	$t_{\text{HAKRQ1}}$		0		ns
$\overline{\text{REQ}} \uparrow \rightarrow \overline{\text{ACK}} \uparrow$ 出力遅延時間	$t_{\text{DRQAK2}}$		0		ns
フェーズ保持時間 (対 $\overline{\text{ACK}} \uparrow$ )	$t_{\text{HAKPH1}}$		0		ns
$\overline{\text{I/O}} \downarrow \rightarrow \text{SBOE} \downarrow$ 出力遅延時間	$t_{\text{DIOOE1}}$	ディファレンシャル・ドライバを使用する場合	0		ns
$\text{SBOE} \downarrow \rightarrow \overline{\text{SBIE}} \downarrow$ 出力遅延時間	$t_{\text{DOEIE3}}$		1		$t_{\text{CYK}}$

非同期モード・ターゲット送信タイミング

(データ・イン, ステータス, メッセージ・イン・フェーズ)

項 目	略 号	条 件	MIN.	MAX.	単 位
SEL↑→フェーズ出力遅延時間	t <sub>D<sub>SL</sub>PH2</sub>		2		t <sub>CYK</sub>
I/O↓→データ出力遅延時間	t <sub>D<sub>IO</sub>D1</sub>		1		t <sub>CYK</sub>
フェーズ設定時間 (対REQ↓)	t <sub>SPHRQ2</sub>		8		t <sub>CYK</sub>
データ設定時間 (対REQ↓)	t <sub>SDRQ2</sub>		55		ns
REQ↓→ACK↓入力有効遅延時間	t <sub>DRQAK3</sub>		0		ns
ACK↓→REQ↑出力遅延時間	t <sub>DAKRQ1</sub>		0		ns
データ保持時間 (対ACK↓)	t <sub>HAKD2</sub>		0		ns
ACK保持時間 (対REQ↑)	t <sub>HRQAK1</sub>		0		ns
ACK↑→REQ↓出力遅延時間	t <sub>DAKRQ2</sub>		55		ns
フェーズ保持時間 (対ACK↑)	t <sub>HAKPH2</sub>		2		t <sub>CYK</sub>
I/O↓→SBIE↑出力遅延時間	t <sub>D<sub>IO</sub>IE1</sub>	ディファレンシャル・ドライバを使用 する場合	0		ns
SBIE↑→SBOE↑出力遅延時間	t <sub>D<sub>IO</sub>IE3</sub>		1		t <sub>CYK</sub>

非同期モード・イニシエータ送信タイミング

(データ・アウト, メッセージ・アウト・フェーズ)

項 目	略 号	条 件	MIN.	MAX.	単 位
SEL↑→フェーズ入力有効遅延時間	t <sub>D<sub>SL</sub>PH3</sub>		0		ns
I/O↑→データ出力遅延時間	t <sub>D<sub>IO</sub>D2</sub>		3		t <sub>CYK</sub>
フェーズ設定時間 (対REQ↓)	t <sub>SPHRQ3</sub>		400		ns
データ設定時間 (対ACK↓)	t <sub>SDAK1</sub>		55		ns
REQ↓→ACK↓出力遅延時間	t <sub>DRQAK4</sub>		55		ns
データ保持時間 (対REQ↑)	t <sub>HRQD1</sub>		0		ns
REQ保持時間 (対ACK↓)	t <sub>HAKRQ2</sub>		0		ns
REQ↑→ACK↑出力遅延時間	t <sub>DRQAK5</sub>		0		ns
フェーズ保持時間 (対ACK↑)	t <sub>HAKPH3</sub>		0		ns
I/O↑→SBIE↑出力遅延時間	t <sub>D<sub>IO</sub>IE2</sub>	ディファレンシャル・ドライバを使用 する場合	2		t <sub>CYK</sub>
SBIE↑→SBOE↑出力遅延時間	t <sub>D<sub>IO</sub>IE4</sub>		1		t <sub>CYK</sub>

非同期モード・ターゲット受信タイミング

(データ・アウト, メッセージ・アウト・フェーズ)

項 目	略 号	条 件	MIN.	MAX.	単位
SEL ↑ → フェーズ出力応答時間	t <sub>D<sub>SLPH</sub>4</sub>		2		t <sub>CYK</sub>
I/O ↑ → データ・フロート遅延時間	t <sub>F<sub>IOD</sub>2</sub>		0		ns
フェーズ設定時間 (対 REQ ↓)	t <sub>S<sub>PHRQ</sub>4</sub>		8		t <sub>CYK</sub>
データ設定時間 (対 ACK ↓)	t <sub>S<sub>DAK</sub>2</sub>		5		ns
REQ ↓ → ACK ↓ 入力有効遅延時間	t <sub>D<sub>RQAK</sub>6</sub>		0		ns
ACK ↓ → REQ ↑ 出力遅延時間	t <sub>D<sub>AKRQ</sub>3</sub>		0		ns
データ保持時間 (対 REQ ↑)	t <sub>H<sub>RQD</sub>2</sub>		0		ns
ACK 保持時間 (対 REQ ↑)	t <sub>H<sub>RQAK</sub>2</sub>		0		ns
ACK ↑ → REQ ↓ 出力遅延時間	t <sub>D<sub>AKRQ</sub>4</sub>		0		ns
フェーズ保持時間 (対 ACK ↑)	t <sub>H<sub>AKPH</sub>4</sub>		2		t <sub>CYK</sub>
SBOE ↓ → SBIE ↓ 出力遅延時間	t <sub>D<sub>OE1E</sub>4</sub>	ディファレンシャル・ドライバを使用 する場合	1		t <sub>CYK</sub>
I/O ↑ → SBOE ↓ 出力遅延時間	t <sub>D<sub>IOOE</sub>2</sub>		0		ns

同期モード・イニシエータ受信タイミング (データ・イン・フェーズ)

項 目	略 号	条 件	MIN.	MAX.	単位
SEL ↑ → フェーズ入力有効遅延時間	t <sub>D<sub>SLPH</sub>5</sub>		0		ns
I/O ↓ → データ・フロート遅延時間	t <sub>F<sub>IOD</sub>3</sub>		0		ns
フェーズ設定時間 (対 REQ ↓)	t <sub>S<sub>PHRQ</sub>5</sub>		400		ns
データ設定時間 (対 REQ ↓)	t <sub>S<sub>DRQ</sub>3</sub>		5		ns
データ保持時間 (対 REQ ↓)	t <sub>H<sub>RQD</sub>3</sub>		5		ns
REQ 入力ロウ・レベル幅	t <sub>R<sub>QRQL</sub>1</sub>		50		ns
REQ ↑ → REQ ↓ 回復時間	t <sub>R<sub>VRRQ</sub>1</sub>		2		t <sub>CYK</sub>
REQ 入力サイクル時間	t <sub>R<sub>QC</sub>Y1</sub>		4		t <sub>CYK</sub>
ACK 出力ロウ・レベル幅	t <sub>A<sub>KA</sub>KL1</sub>		2		t <sub>CYK</sub>
フェーズ保持時間 (対 ACK ↑)	t <sub>H<sub>AKPH</sub>5</sub>		0		ns
ACK ↑ → ACK ↓ 回復時間	t <sub>R<sub>VAK</sub>1</sub>		2-16		t <sub>CYK</sub>
I/O ↓ → SBOE ↓ 出力遅延時間	t <sub>D<sub>IOOE</sub>3</sub>	ディファレンシャル・ドライバを使用 する場合	0		ns
SBOE ↓ → SBIE ↓ 出力遅延時間	t <sub>D<sub>OE1E</sub>5</sub>		1		t <sub>CYK</sub>

同期モード・ターゲット送信タイミング (データ・イン・フェーズ)

項 目	略 号	条 件	MIN.	MAX.	単位
$\overline{\text{SEL}} \uparrow \rightarrow$ フェーズ出力遅延時間	$t_{\text{DSLPH6}}$		2		$t_{\text{CYK}}$
$\overline{\text{I/O}} \downarrow \rightarrow$ データ出力遅延時間	$t_{\text{DIOD3}}$		1		$t_{\text{CYK}}$
フェーズ設定時間 (対 $\overline{\text{REQ}} \downarrow$ )	$t_{\text{SPHRQ6}}$		8		$t_{\text{CYK}}$
データ設定時間 (対 $\overline{\text{REQ}} \downarrow$ )	$t_{\text{SDRQ4}}$		55		ns
データ保持時間 (対 $\overline{\text{REQ}} \downarrow$ )	$t_{\text{HRQD4}}$		2		$t_{\text{CYK}}$
$\overline{\text{REQ}}$ 出力ロウ・レベル幅	$t_{\text{RQRQL2}}$		2		$t_{\text{CYK}}$
$\overline{\text{ACK}}$ 入力ロウ・レベル幅	$t_{\text{AKAKL2}}$		50		ns
$\overline{\text{ACK}} \uparrow \rightarrow \overline{\text{ACK}} \downarrow$ 回復時間	$t_{\text{RVAK2}}$		2		$t_{\text{CYK}}$
$\overline{\text{ACK}}$ 入力サイクル時間	$t_{\text{AKCY1}}$		4		$t_{\text{CYK}}$
フェーズ保持時間 (対 $\overline{\text{ACK}} \uparrow$ )	$t_{\text{HAKPH6}}$		1		$t_{\text{CYK}}$
$\overline{\text{REQ}} \uparrow \rightarrow \overline{\text{REQ}} \downarrow$ 回復時間	$t_{\text{RVRQ2}}$		2-16		$t_{\text{CYK}}$
$\overline{\text{I/O}} \downarrow \rightarrow \overline{\text{SBIE}} \uparrow$ 出力遅延時間	$t_{\text{DIOIE3}}$	ディファレンシャル・ドライバを使用 する場合	0		ns
$\overline{\text{SBIE}} \uparrow \rightarrow \overline{\text{SBOE}} \uparrow$ 出力遅延時間	$t_{\text{DIEOE5}}$		1		$t_{\text{CYK}}$

同期モード・イニシエータ送信タイミング (データ・アウト・フェーズ)

項 目	略 号	条 件	MIN.	MAX.	単位
$\overline{\text{SEL}} \uparrow \rightarrow$ フェーズ入力有効遅延時間	$t_{\text{DSLPH7}}$		0		ns
$\overline{\text{I/O}} \uparrow \rightarrow$ データ出力遅延時間	$t_{\text{DIOD4}}$		3		$t_{\text{CYK}}$
フェーズ設定時間 (対 $\overline{\text{REQ}} \downarrow$ )	$t_{\text{SPHRQ7}}$		400		ns
データ設定時間 (対 $\overline{\text{ACK}} \downarrow$ )	$t_{\text{SDAK3}}$		55		ns
データ保持時間 (対 $\overline{\text{ACK}} \downarrow$ )	$t_{\text{HAKD3}}$		2		$t_{\text{CYK}}$
$\overline{\text{REQ}}$ 入力ロウ・レベル幅	$t_{\text{RQRQL3}}$		50		ns
$\overline{\text{REQ}} \uparrow \rightarrow \overline{\text{REQ}} \downarrow$ 回復時間	$t_{\text{RVRQ3}}$		2		$t_{\text{CYK}}$
$\overline{\text{REQ}}$ 入力サイクル時間	$t_{\text{RQCY2}}$		4		$t_{\text{CYK}}$
$\overline{\text{ACK}}$ 出力ロウ・レベル幅	$t_{\text{AKAKL3}}$		2		$t_{\text{CYK}}$
フェーズ保持時間 (対 $\overline{\text{ACK}} \uparrow$ )	$t_{\text{HAKPH7}}$		0		ns
$\overline{\text{ACK}} \uparrow \rightarrow \overline{\text{ACK}} \downarrow$ 回復時間	$t_{\text{RVAK3}}$		2-16		$t_{\text{CYK}}$
$\overline{\text{I/O}} \uparrow \rightarrow \overline{\text{SBIE}} \uparrow$ 出力遅延時間	$t_{\text{DIOIE4}}$	ディファレンシャル・ドライバを使用 する場合	2		$t_{\text{CYK}}$
$\overline{\text{SBIE}} \uparrow \rightarrow \overline{\text{SBOE}} \uparrow$ 出力遅延時間	$t_{\text{DIEOE6}}$		1		$t_{\text{CYK}}$

同期モード・ターゲット受信タイミング (データ・アウト・フェーズ)

項 目	略 号	条 件	MIN.	MAX.	単位
$\overline{\text{SEL}} \uparrow \rightarrow$ フェーズ出力遅延時間	$t_{\text{DSLPH8}}$		2		$t_{\text{CYK}}$
$\overline{\text{I/O}} \uparrow \rightarrow$ データ・フロート遅延時間	$t_{\text{FIOD4}}$		0		ns
フェーズ設定時間 (対 $\overline{\text{REQ}} \downarrow$ )	$t_{\text{SPHRQ8}}$		8		$t_{\text{CYK}}$
データ設定時間 (対 $\overline{\text{ACK}} \downarrow$ )	$t_{\text{SDAK4}}$		5		ns
データ保持時間 (対 $\overline{\text{ACK}} \downarrow$ )	$t_{\text{HAKD4}}$		5		ns
$\overline{\text{REQ}}$ 出力ロウ・レベル幅	$t_{\text{RQRQL4}}$		2		$t_{\text{CYK}}$
$\overline{\text{ACK}}$ 入力ロウ・レベル幅	$t_{\text{AKAKL4}}$		50		ns
$\overline{\text{ACK}} \uparrow \rightarrow \overline{\text{ACK}} \downarrow$ 回復時間	$t_{\text{RVAK4}}$		2		$t_{\text{CYK}}$
$\overline{\text{ACK}}$ 入力サイクル時間	$t_{\text{AKCY2}}$		4		$t_{\text{CYK}}$
フェーズ保持時間 (対 $\overline{\text{ACK}} \uparrow$ )	$t_{\text{HAKPH8}}$		1		$t_{\text{CYK}}$
$\overline{\text{REQ}} \uparrow \rightarrow \overline{\text{REQ}} \downarrow$ 回復時間	$t_{\text{RVRQ4}}$		2-16		$t_{\text{CYK}}$
$\overline{\text{I/O}} \uparrow \rightarrow \text{SBOE} \downarrow$ 出力遅延時間	$t_{\text{DIOOE4}}$	ディファレンシャル・ドライバを使用 する場合	0		ns
$\text{SBOE} \downarrow \rightarrow \overline{\text{SBIE}} \downarrow$ 出力遅延時間	$t_{\text{DOEIE6}}$		1		$t_{\text{CYK}}$

高速同期モード・イニシエータ受信タイミング (データ・イン・フェーズ)

項 目	略 号	条 件	MIN.	MAX.	単位
$\overline{\text{SEL}} \uparrow \rightarrow$ フェーズ入力有効遅延時間	$t_{\text{DSLPH9}}$		0		ns
$\overline{\text{I/O}} \downarrow \rightarrow$ データ・フロート遅延時間	$t_{\text{FIOD5}}$		0		ns
フェーズ設定時間 (対 $\overline{\text{REQ}} \downarrow$ )	$t_{\text{SPHRQ9}}$		400		ns
データ設定時間 (対 $\overline{\text{REQ}} \downarrow$ )	$t_{\text{SDRQ5}}$		5		ns
データ保持時間 (対 $\overline{\text{REQ}} \downarrow$ )	$t_{\text{HRQD5}}$		5		ns
$\overline{\text{REQ}}$ 入力ロウ・レベル幅	$t_{\text{RQRQL5}}$		30		ns
$\overline{\text{REQ}} \uparrow \rightarrow \overline{\text{REQ}} \downarrow$ 回復時間	$t_{\text{RVRQ5}}$		1		$t_{\text{CYK}}$
$\overline{\text{REQ}}$ 入力サイクル時間	$t_{\text{RQCY3}}$		2		$t_{\text{CYK}}$
$\overline{\text{ACK}}$ 出力ロウ・レベル幅	$t_{\text{AKAKL5}}$		1		$t_{\text{CYK}}$
フェーズ保持時間 (対 $\overline{\text{ACK}} \uparrow$ )	$t_{\text{HAKPH9}}$		0		ns
$\overline{\text{ACK}} \uparrow \rightarrow \overline{\text{ACK}} \downarrow$ 回復時間	$t_{\text{RVAK5}}$		1-8		$t_{\text{CYK}}$
$\overline{\text{I/O}} \downarrow \rightarrow \text{SBOE} \downarrow$ 出力遅延時間	$t_{\text{DIOOE5}}$	ディファレンシャル・ドライバを使用 する場合	0		ns
$\text{SBOE} \downarrow \rightarrow \overline{\text{SBIE}} \downarrow$ 出力遅延時間	$t_{\text{DOEIE7}}$		1		$t_{\text{CYK}}$

高速同期モード・ターゲット送信タイミング (データ・イン・フェーズ)

項 目	略 号	条 件	MIN.	MAX.	単位
SEL↑→フェーズ出力遅延時間	t <sub>D<sub>SL</sub>PH10</sub>		2		t <sub>CYK</sub>
I/O↓→データ出力遅延時間	t <sub>D<sub>IO</sub>D5</sub>		1		t <sub>CYK</sub>
フェーズ設定時間 (対REQ↓)	t <sub>S<sub>PHR</sub>Q10</sub>		8		t <sub>CYK</sub>
データ設定時間 (対REQ↓)	t <sub>S<sub>DR</sub>Q6</sub>		25		ns
データ保持時間 (対REQ↓)	t <sub>H<sub>RQ</sub>D6</sub>		1		t <sub>CYK</sub>
REQ出力ロウ・レベル幅	t <sub>R<sub>QR</sub>QL6</sub>		1		t <sub>CYK</sub>
ACK入力ロウ・レベル幅	t <sub>A<sub>KAK</sub>L6</sub>		30		ns
ACK↑→ACK↓回復時間	t <sub>R<sub>VAK</sub>6</sub>		1		t <sub>CYK</sub>
ACK入力サイクル時間	t <sub>A<sub>KCY</sub>3</sub>		2		t <sub>CYK</sub>
フェーズ保持時間 (対ACK↑)	t <sub>H<sub>AKP</sub>H10</sub>		1		t <sub>CYK</sub>
REQ↑→REQ↓回復時間	t <sub>R<sub>VR</sub>RQ6</sub>		1-8		t <sub>CYK</sub>
I/O↓→SBIE↑出力遅延時間	t <sub>D<sub>IO</sub>IE5</sub>	ディファレンシャル・ドライバを使用 する場合	0		ns
SBIE↑→SBOE↑出力遅延時間	t <sub>D<sub>IE</sub>OE7</sub>		1		t <sub>CYK</sub>

高速同期モード・イニシエータ送信タイミング (データ・アウト・フェーズ)

項 目	略 号	条 件	MIN.	MAX.	単位
SEL↑→フェーズ入力有効遅延時間	t <sub>D<sub>SL</sub>PH11</sub>		0		ns
I/O↑→データ出力遅延時間	t <sub>D<sub>IO</sub>D6</sub>		3		t <sub>CYK</sub>
フェーズ設定時間 (対REQ↓)	t <sub>S<sub>PHR</sub>Q11</sub>		400		ns
データ設定時間 (対ACK↓)	t <sub>S<sub>DAK</sub>5</sub>		25		ns
データ保持時間 (対ACK↓)	t <sub>H<sub>AKD</sub>5</sub>		1		t <sub>CYK</sub>
REQ入力ロウ・レベル幅	t <sub>R<sub>QR</sub>QL7</sub>		30		ns
REQ↑→REQ↓回復時間	t <sub>R<sub>VR</sub>RQ7</sub>		1		t <sub>CYK</sub>
REQ入力サイクル時間	t <sub>R<sub>QCY</sub>4</sub>		2		t <sub>CYK</sub>
ACK出力ロウ・レベル幅	t <sub>A<sub>KAK</sub>L7</sub>		1		t <sub>CYK</sub>
フェーズ保持時間 (対ACK↑)	t <sub>H<sub>AKP</sub>H11</sub>		0		ns
ACK↑→ACK↓回復時間	t <sub>R<sub>VAK</sub>7</sub>		1-8		t <sub>CYK</sub>
I/O↑→SBIE↑出力遅延時間	t <sub>D<sub>IO</sub>IE6</sub>	ディファレンシャル・ドライバを使用 する場合	2		t <sub>CYK</sub>
SBIE↑→SBOE↑出力遅延時間	t <sub>D<sub>IE</sub>OE8</sub>		1		t <sub>CYK</sub>

高速同期モード・ターゲット受信タイミング (データ・アウト・フェーズ)

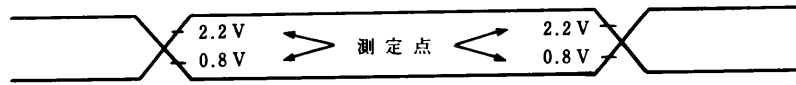
項 目	略 号	条 件	MIN.	MAX.	単位
SEL↑→フェーズ出力遅延時間	tDSLPH12		2		t <sub>CYK</sub>
I/O↑→データ・フロート遅延時間	tFIOD6		0		ns
フェーズ設定時間 (対REQ↓)	tSPHRQ12		8		t <sub>CYK</sub>
データ設定時間 (対ACK↓)	tSDAK6		5		ns
データ保持時間 (対ACK↓)	tHAKD6		5		ns
REQ出力ロウ・レベル幅	tRQRQL8		1		t <sub>CYK</sub>
ACK入力ロウ・レベル幅	tAKAKL8		30		ns
ACK↑→ACK↓回復時間	tRVAK8		1		t <sub>CYK</sub>
ACK入力サイクル時間	tAKCY4		2		t <sub>CYK</sub>
フェーズ保持時間 (対ACK↑)	tHAKPH12		1		t <sub>CYK</sub>
REQ↑→REQ↓回復時間	tRVRQ8		1-8		t <sub>CYK</sub>
I/O↑→SBOE↓出力遅延時間	tDIOOE6	ディファレンシャル・ドライバを使用	0		ns
SBOE↓→SBIE↓出力遅延時間	tDOEIE8	する場合	1		t <sub>CYK</sub>

セレクション/リセレクション→バス・フリー

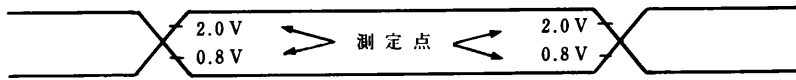
項 目	略 号	条 件	MIN.	MAX.	単位
IDフロート→SEL↑遅延時間	tDIDSL		4096		t <sub>CYK</sub>
SEL↑→コントロール・フロート遅延時間	tFSLCTL		0		ns
SEL↑→SELO↓遅延時間	tDLSL03	ディファレンシャル・ドライバを使用 する場合	1		t <sub>CYK</sub>
コントロール・フロート→INIT↓遅延時間	tDCTLIN		1		t <sub>CYK</sub>
IDフロート→SBOE↓遅延時間	tDIDOE		0		ns
SBOE↓→SBIE↓遅延時間	tDOEIE9		1		t <sub>CYK</sub>

AC タイミング測定点 (CLK を除く)

(a) CPUバス・インタフェース端子

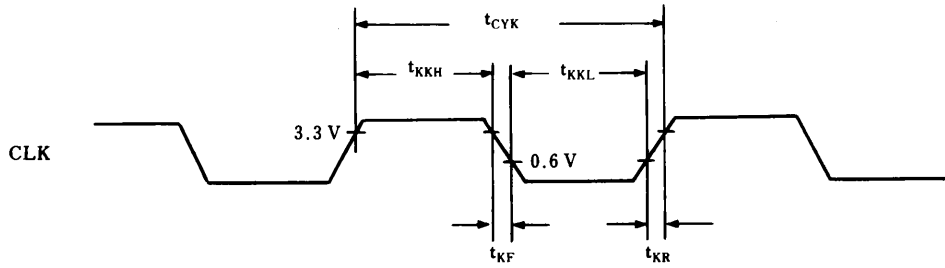


(b) SCSIバス・インタフェース端子

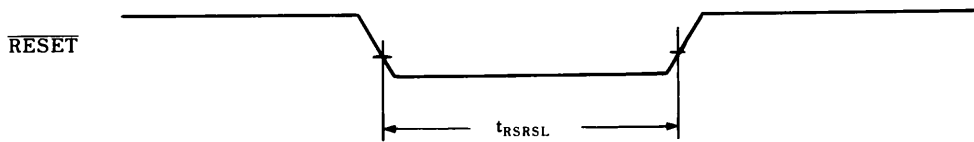


ホスト・バス・タイミング:

クロック・タイミング

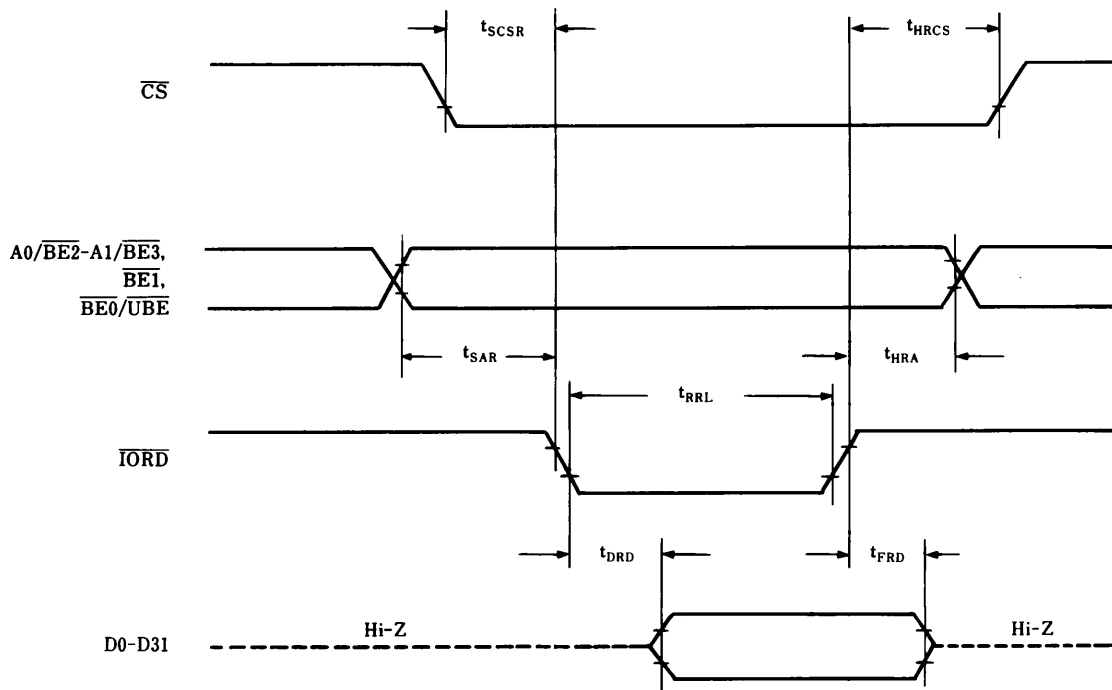


リセット・タイミング

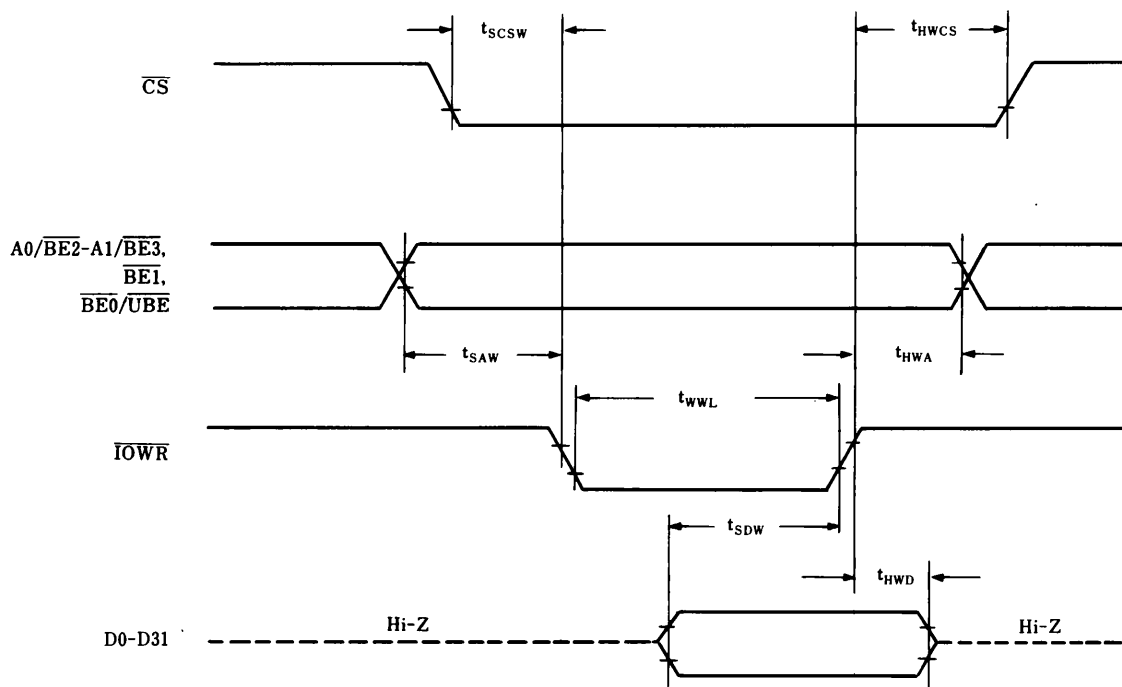




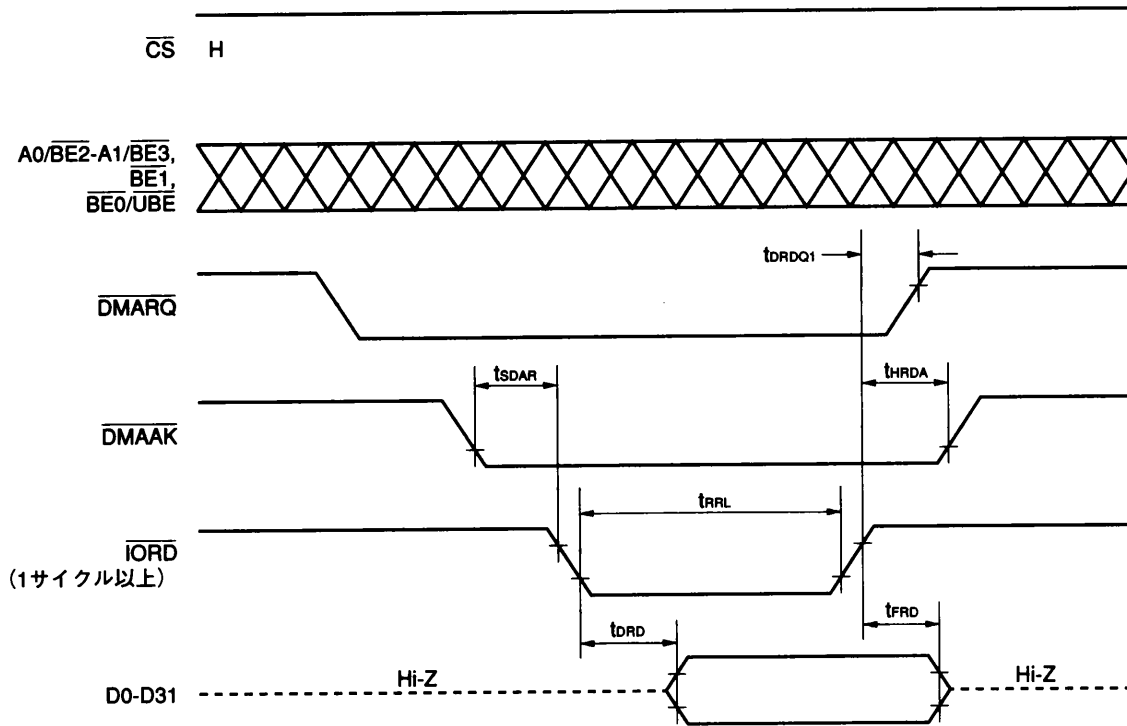
CPUバス・リード・タイミング



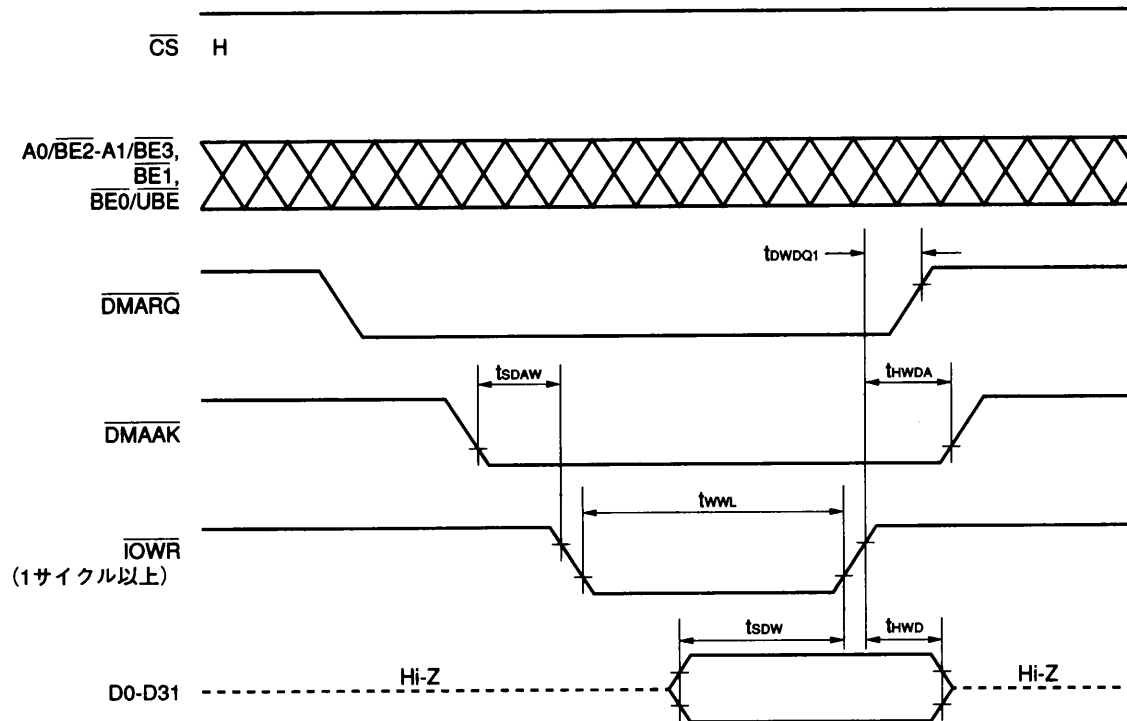
CPUバス・ライト・タイミング



★ DMAリード・タイミング (ディマンド転送モード)

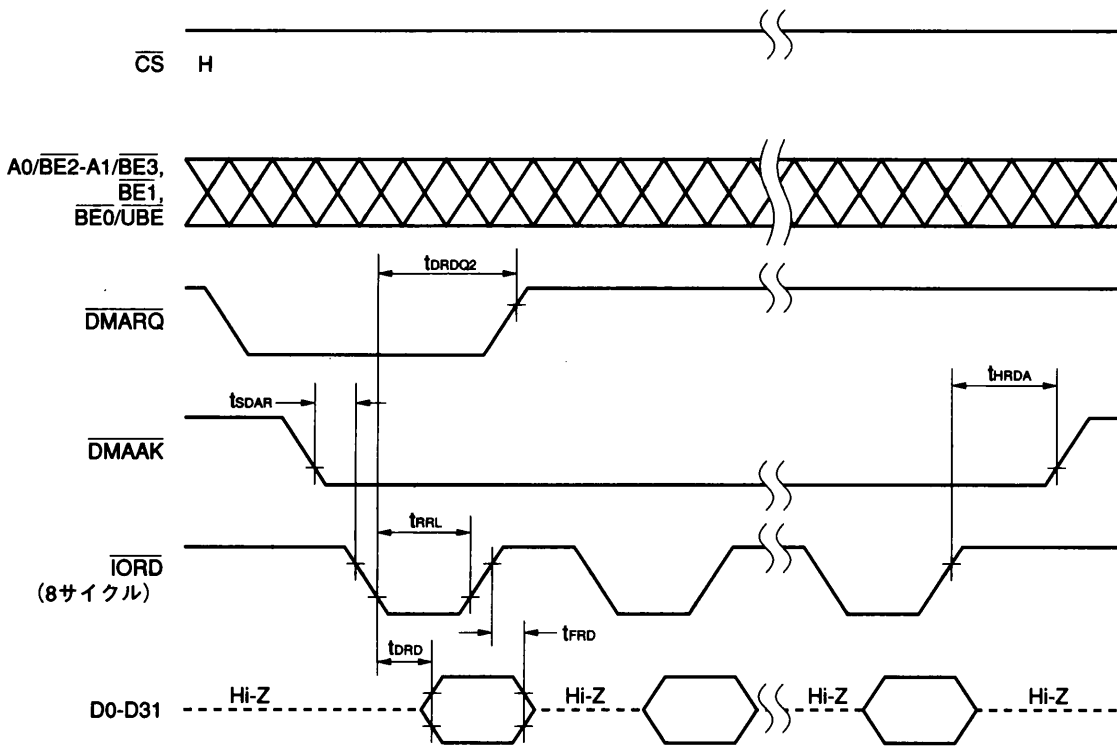


★ DMAライト・タイミング (ディマンド転送モード)



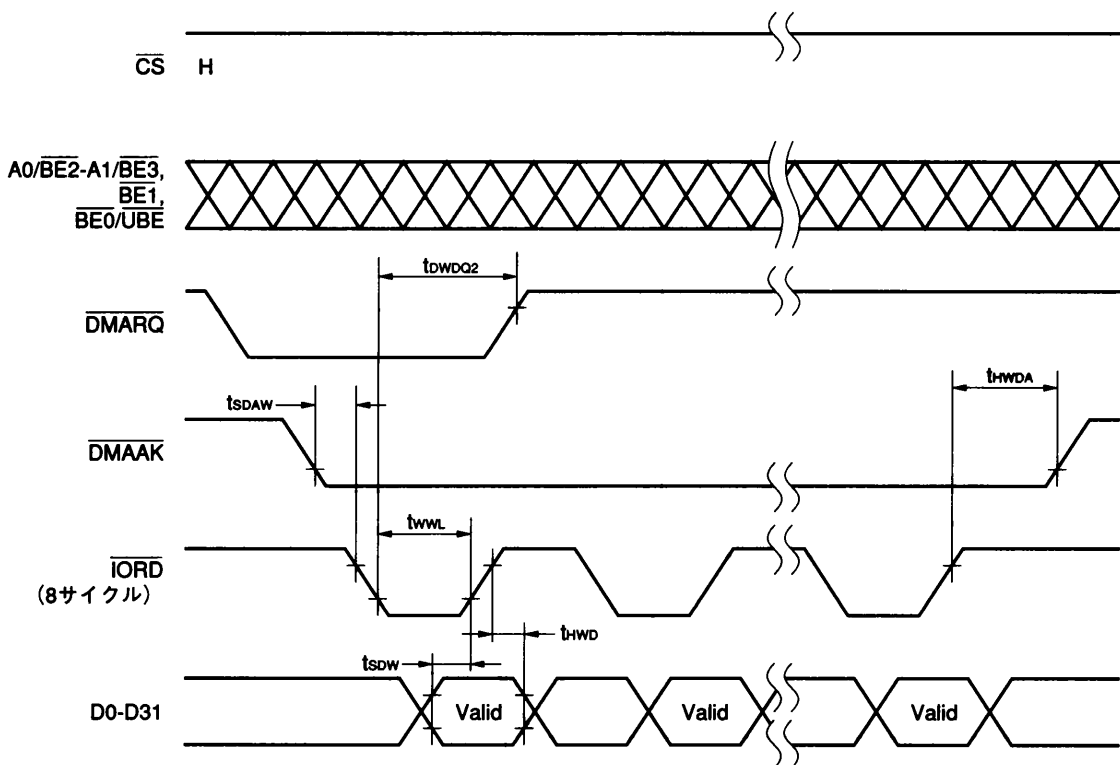
DMAリード・タイミング (ブロック転送モード)

★

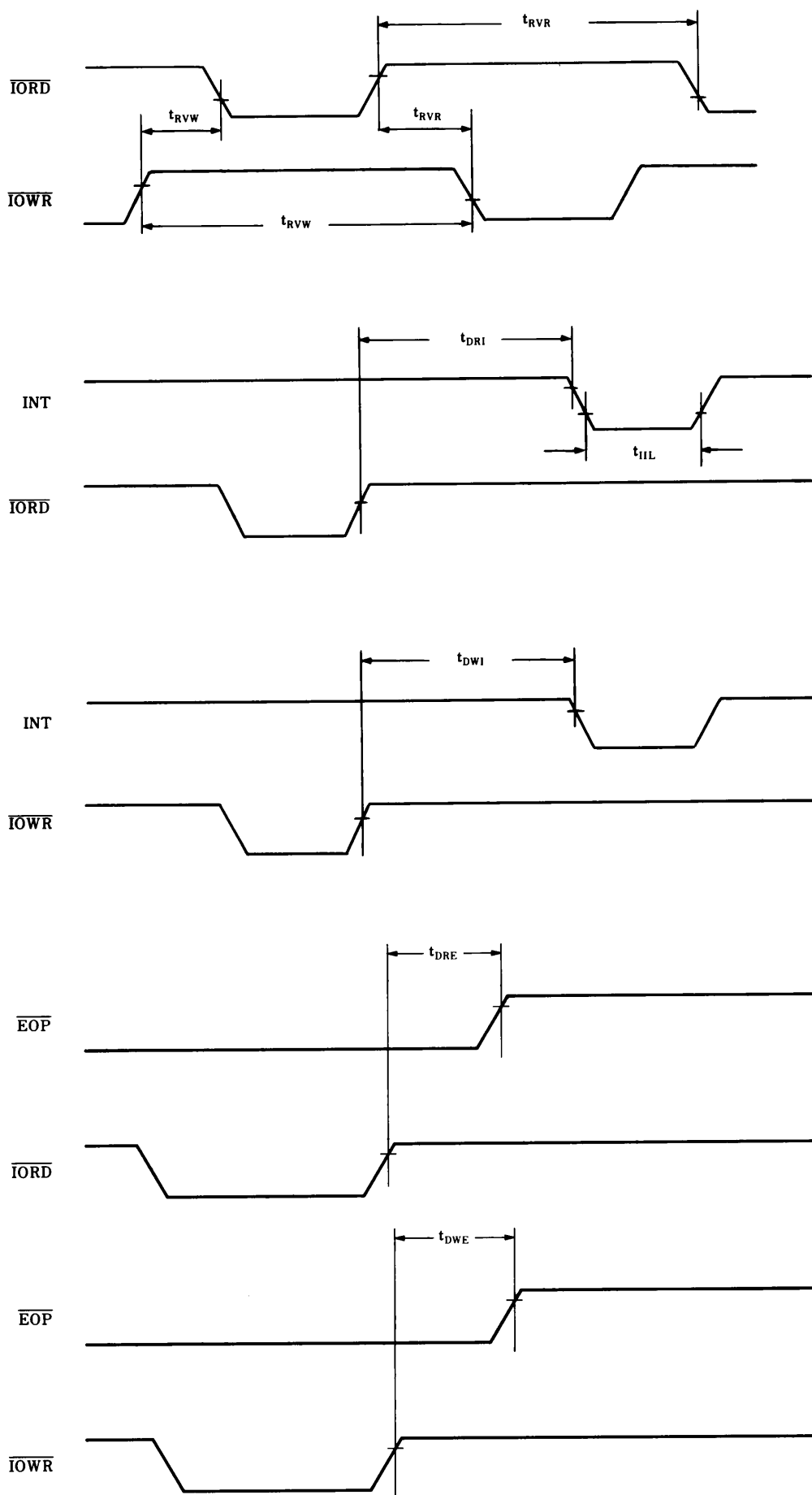


DMAライト・タイミング (ブロック転送モード)

★

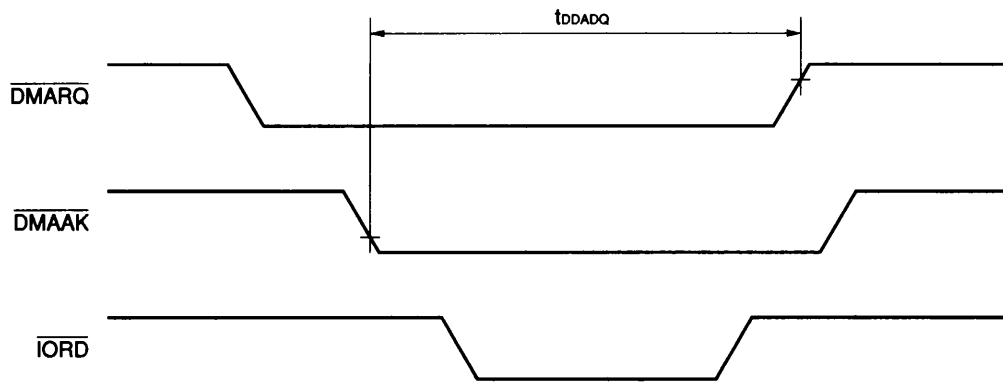


その他のタイミング (1/2)



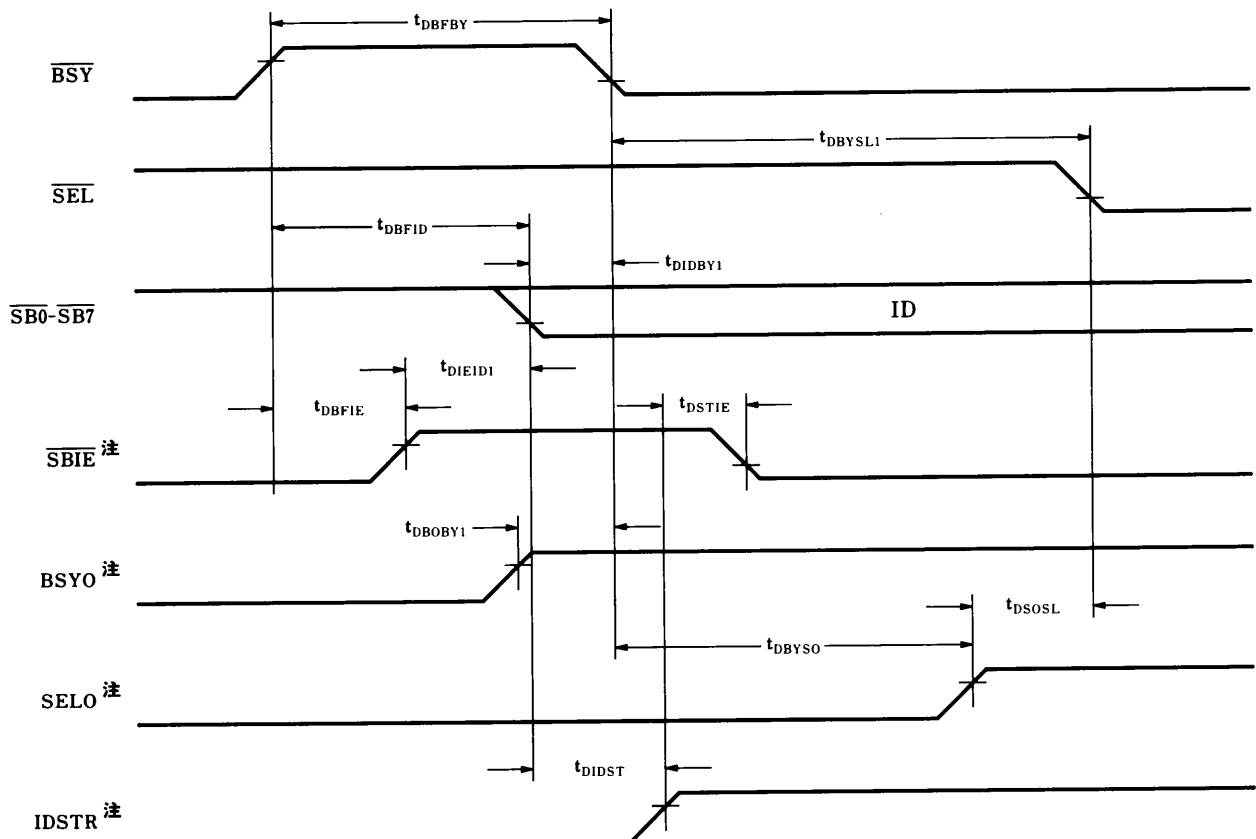
注意  $\overline{EOP}$ は、 $\overline{DMAAK}$ とORゲートされています。

その他のタイミング (2/2)



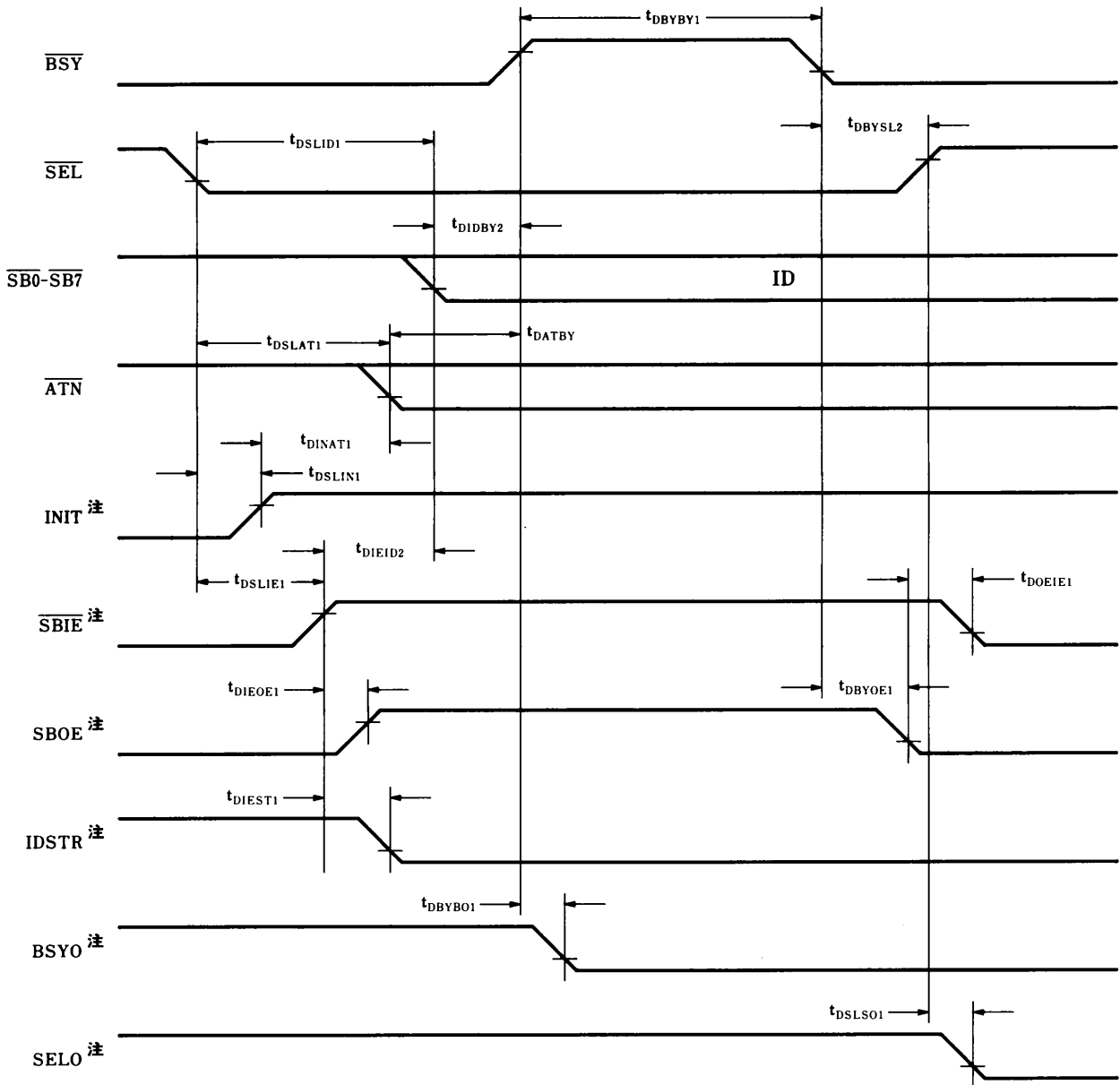
SCSIバス・タイミング:

アービトレーション



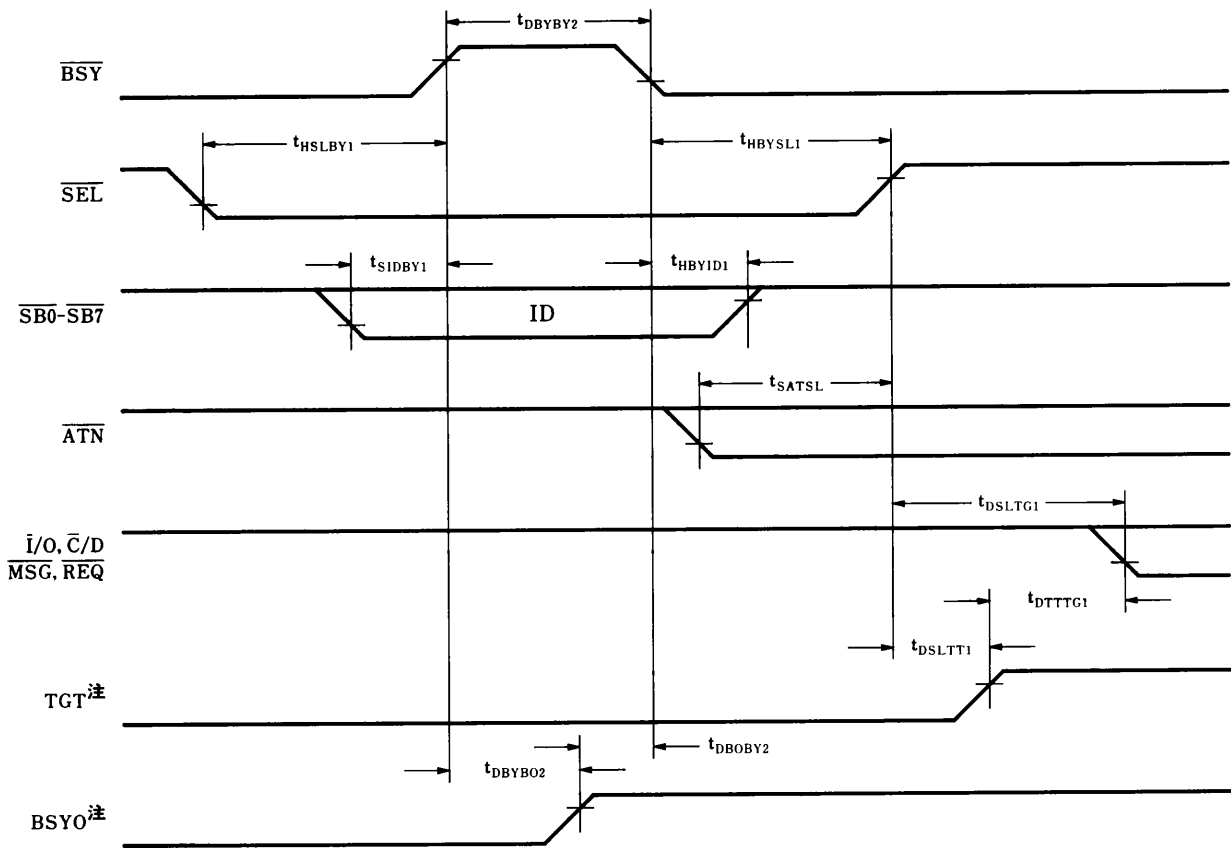
注 デイファレンシャル・ドライバ制御信号

セレクション (イニシエータ)



注 ディファレンシャル・ドライバ制御信号

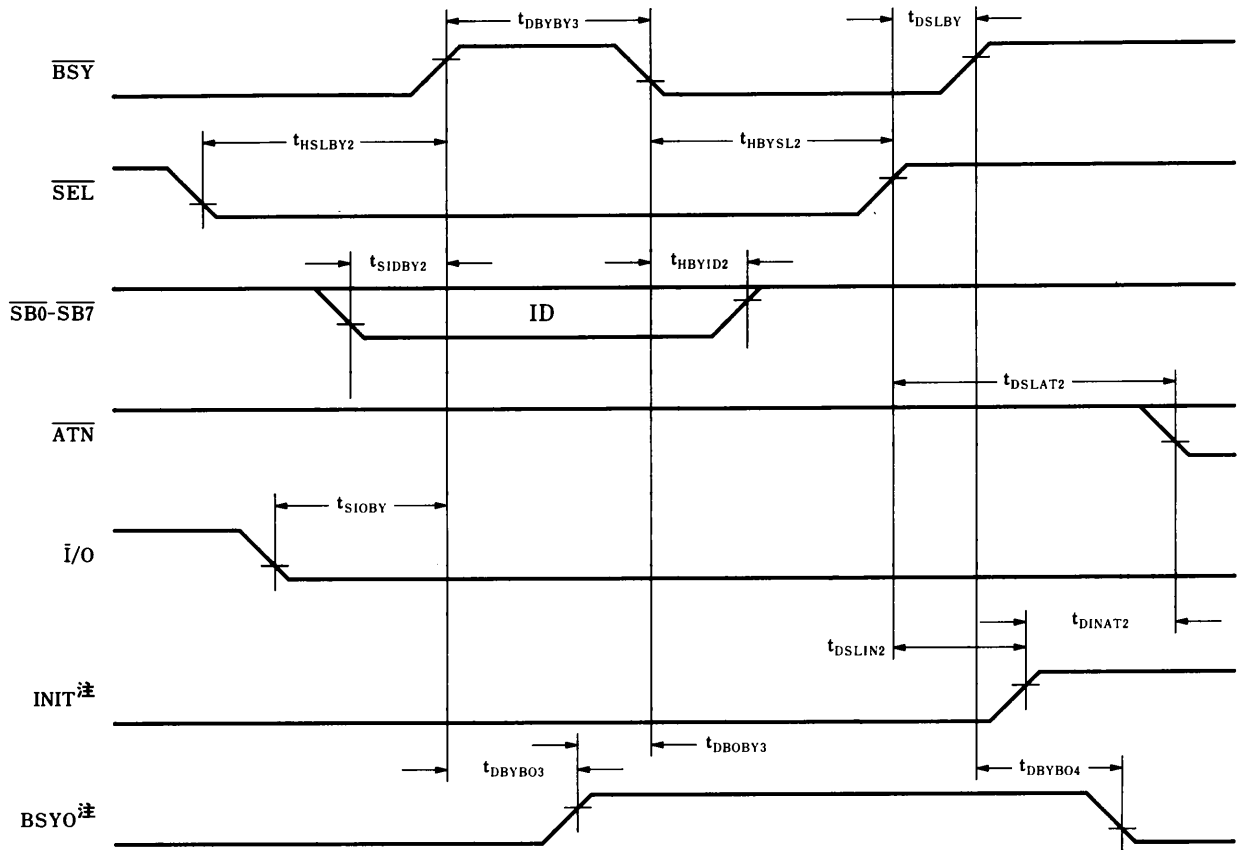
セレクション (ターゲット)



注 ディファレンシャル・ドライバ制御信号

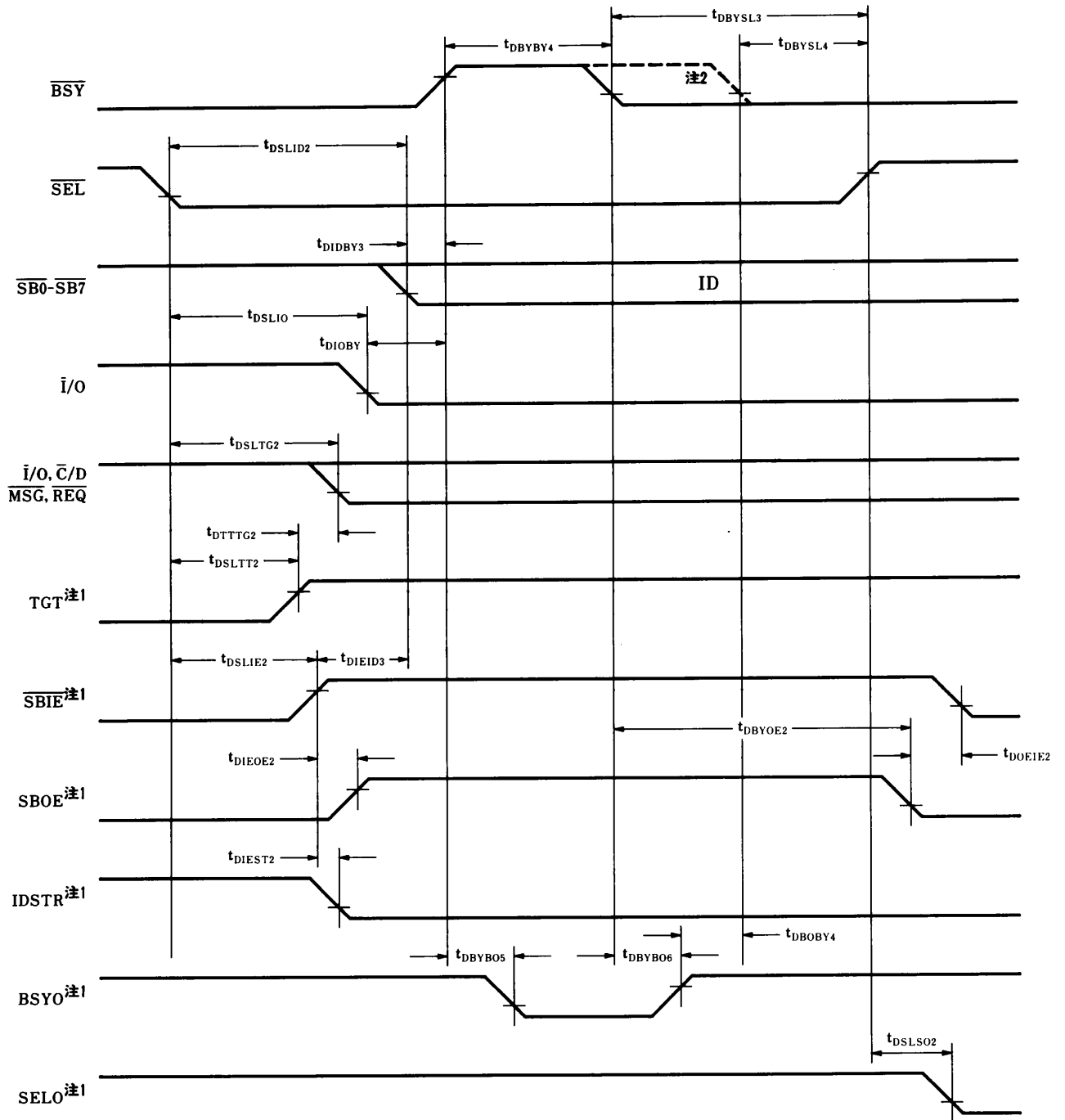


リセクション (イニシエータ)



注 ディファレンシャル・ドライバ制御信号

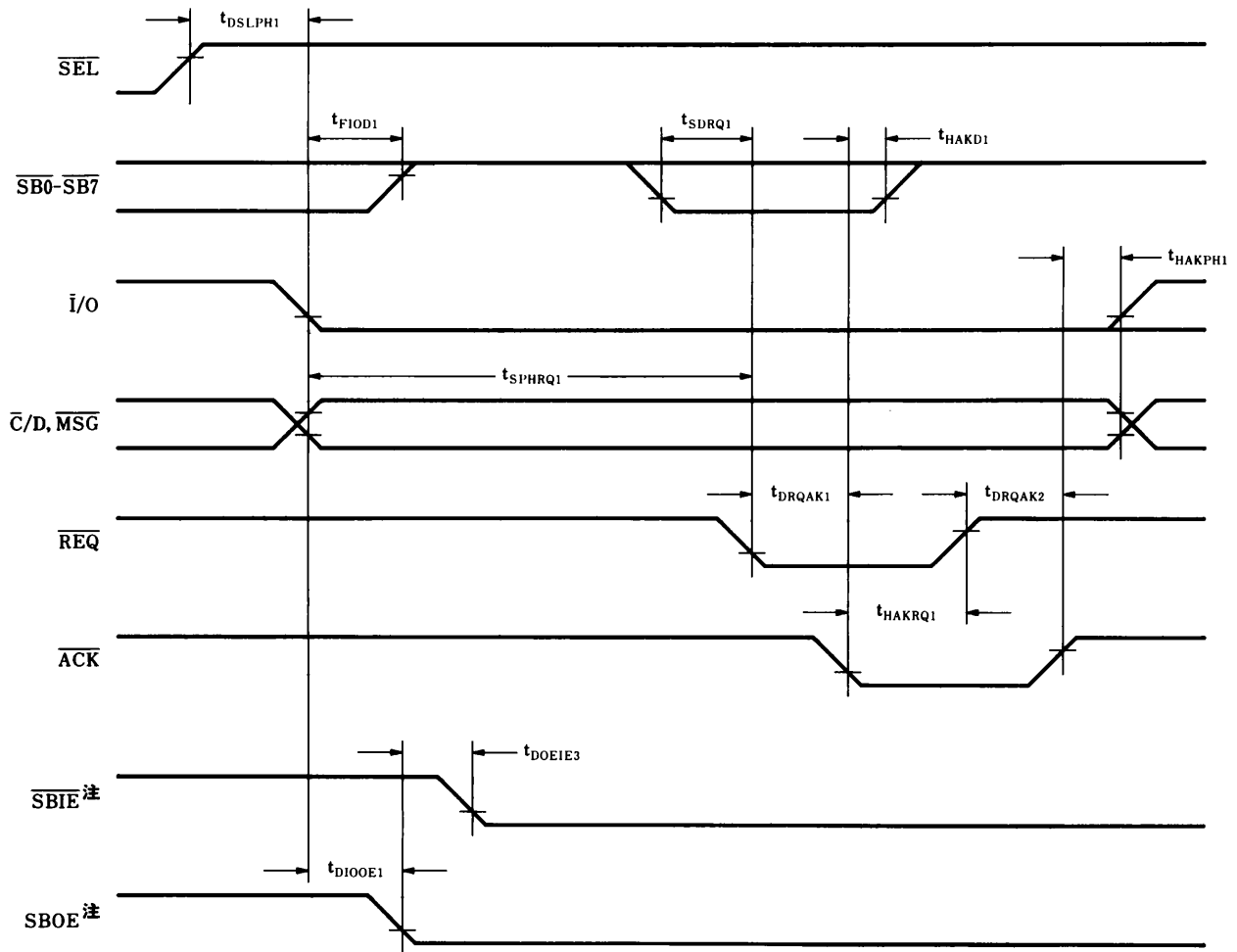
リセレクトション (ターゲット)



注1. ディファレンシャル・ドライバ制御信号

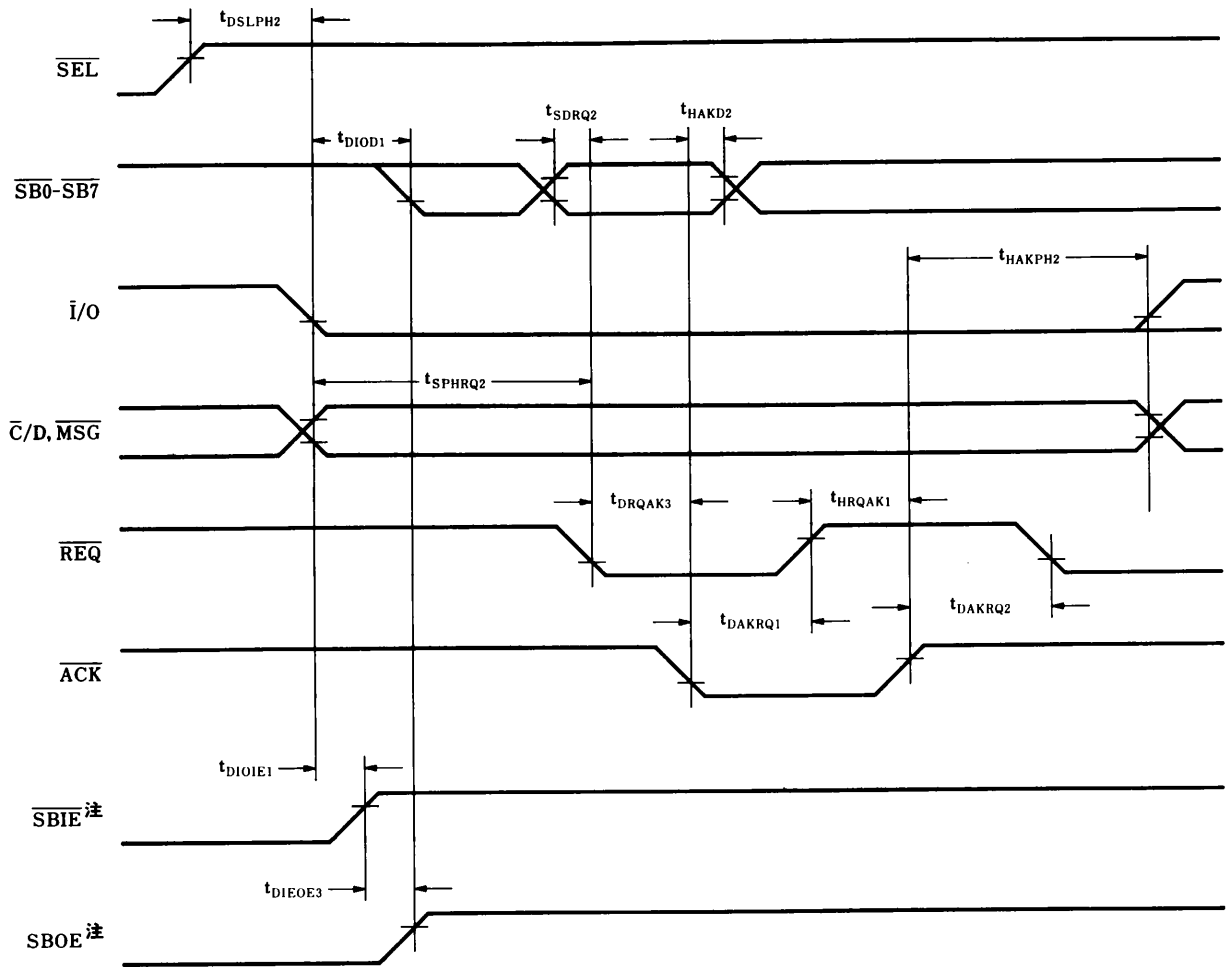
2. ターゲット出力

非同期モード・イニシエータ受信 (データ・イン, ステータス, メッセージ・イン・フェーズ)



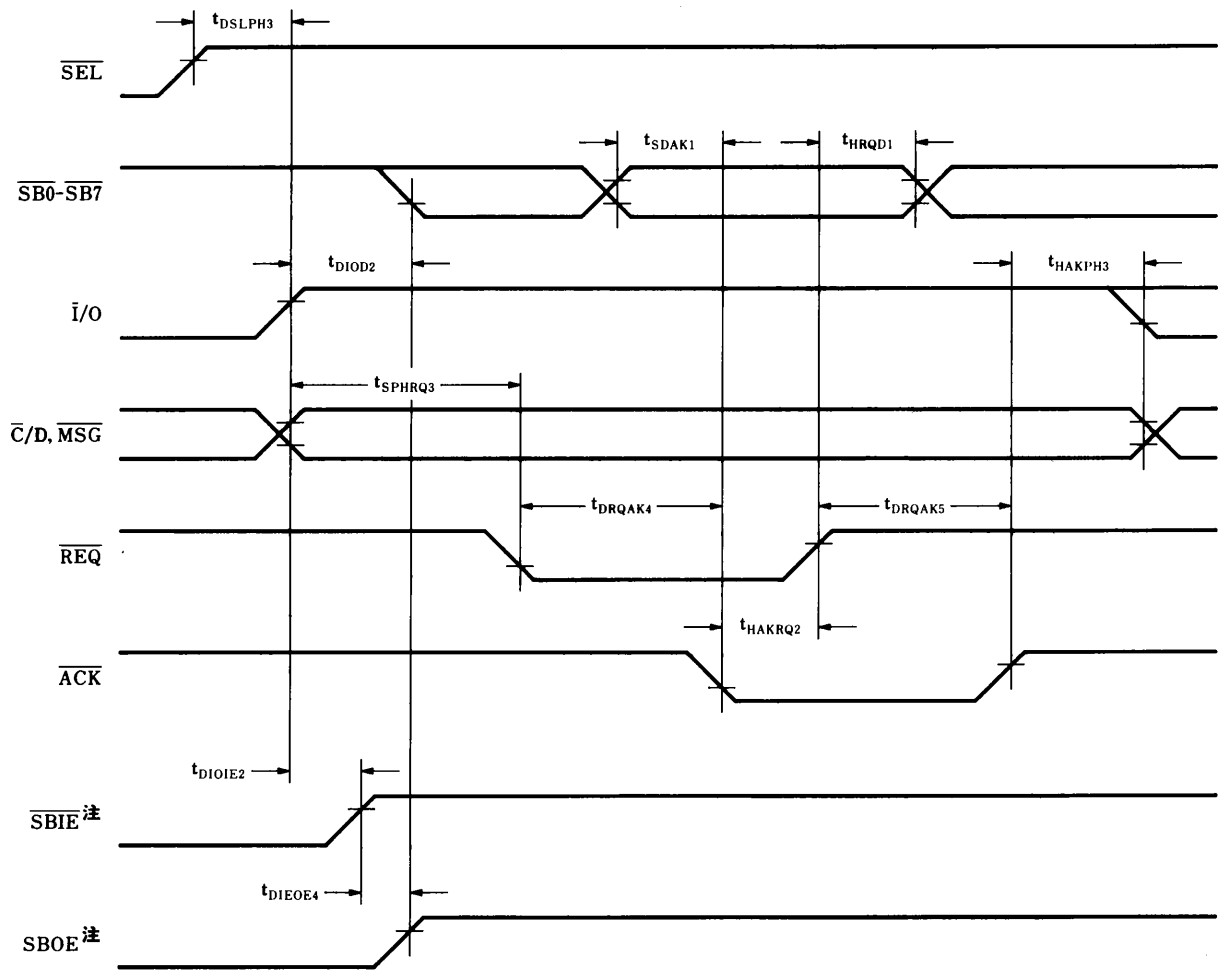
注 ディファレンシャル・ドライバ制御信号

非同期モード・ターゲット送信 (データ・イン, ステータス, メッセージ・イン・フェーズ)



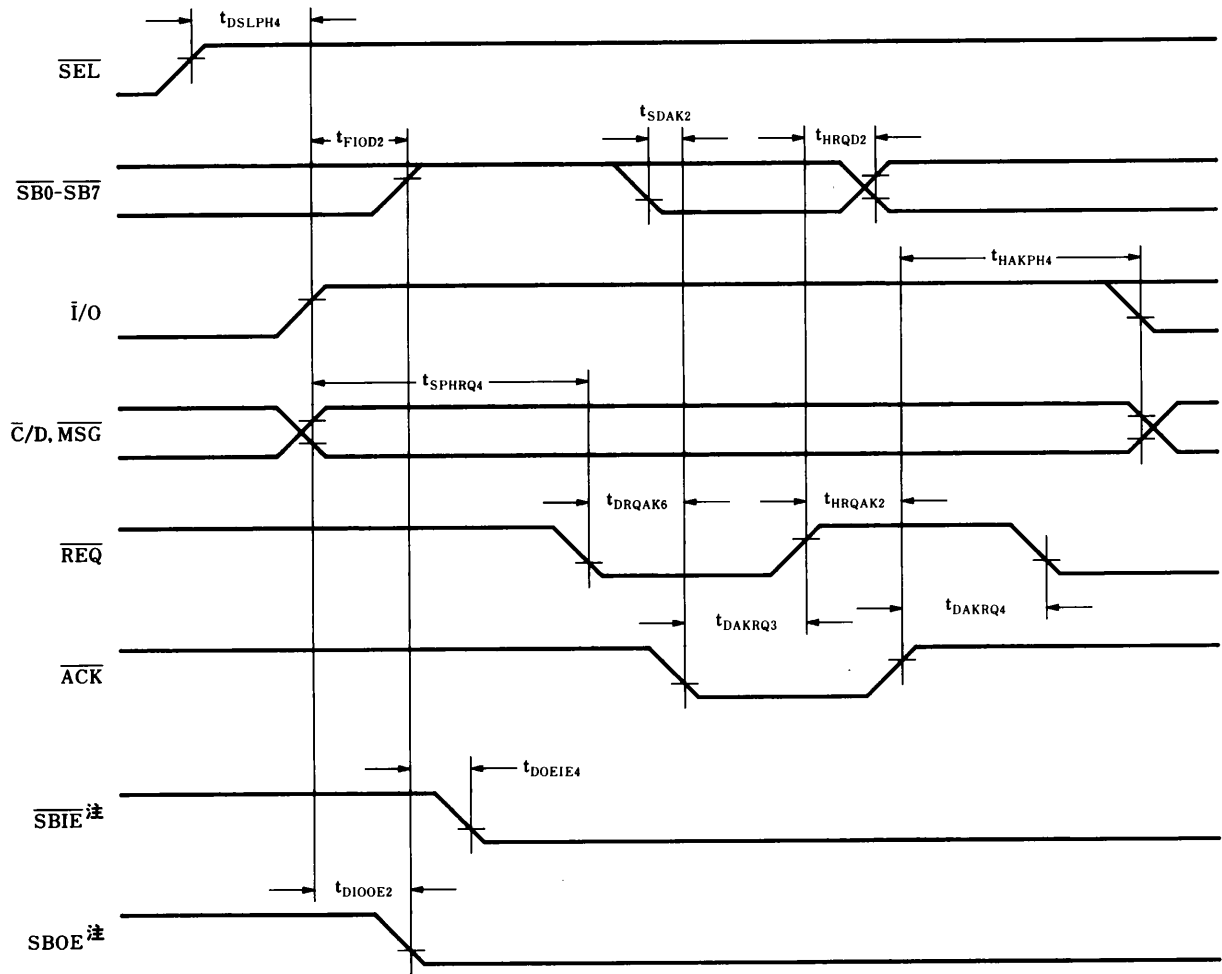
注 ディファレンシャル・ドライバ制御信号

非同期モード・イニシエータ送信 (データ・アウト, メッセージ・アウト・フェーズ)



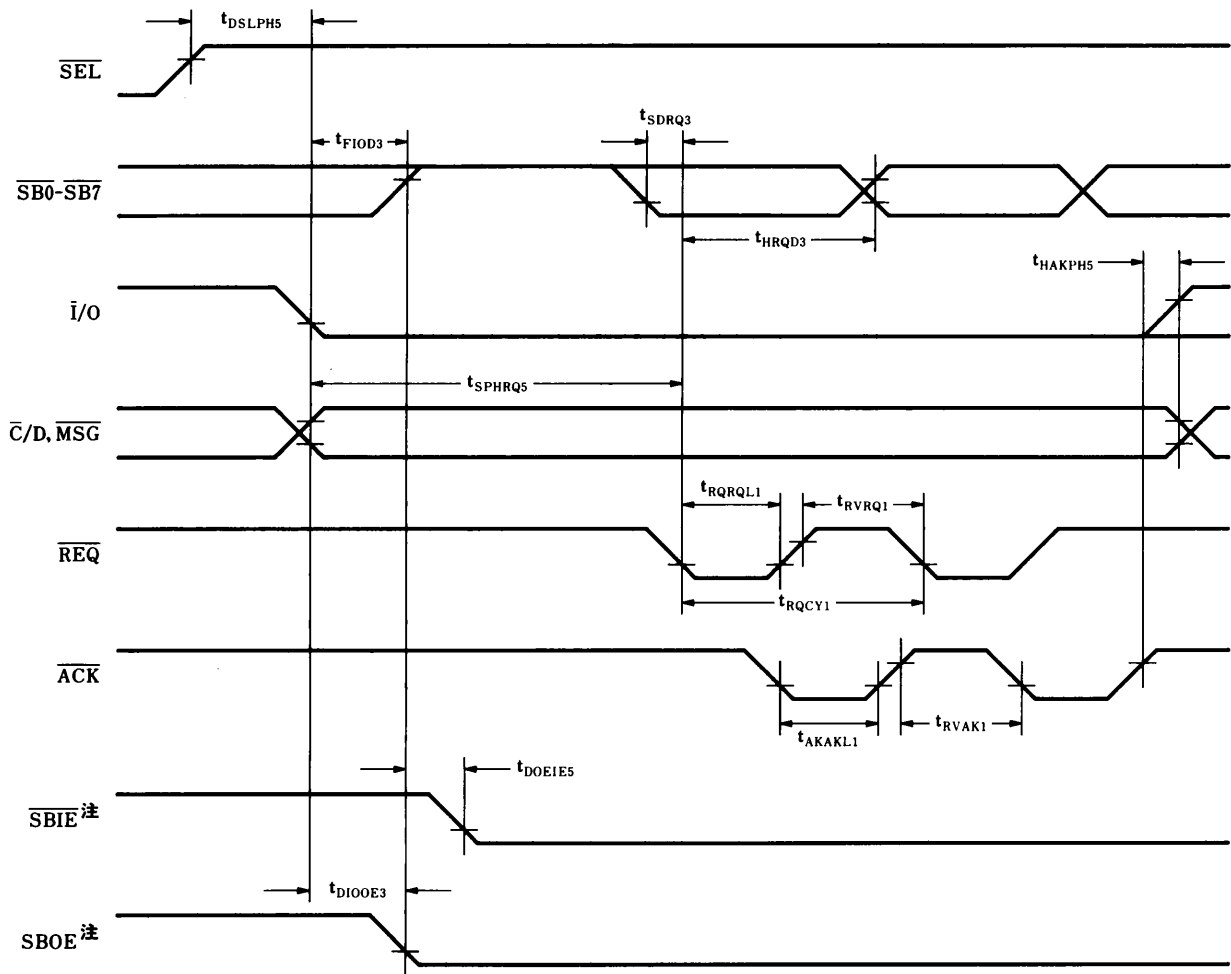
注 ディファレンシャル・ドライバ制御信号

非同期モード・ターゲット受信 (データ・アウト, メッセージ・アウト・フェーズ)



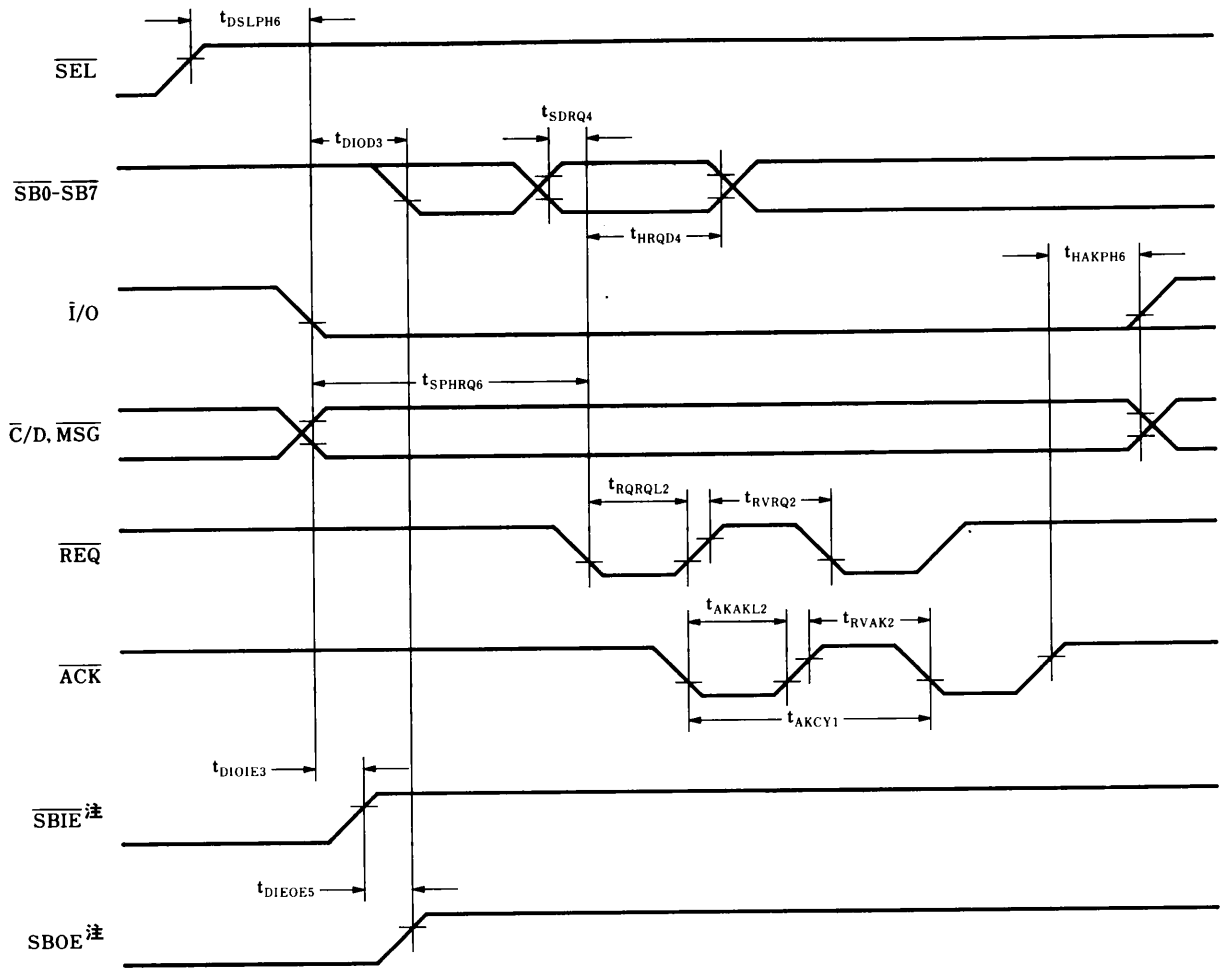
注 ディファレンシャル・ドライバ制御信号

同期モード・イニシエータ受信 (データ・イン・フェーズ)



注 ディファレンシャル・ドライバ制御信号

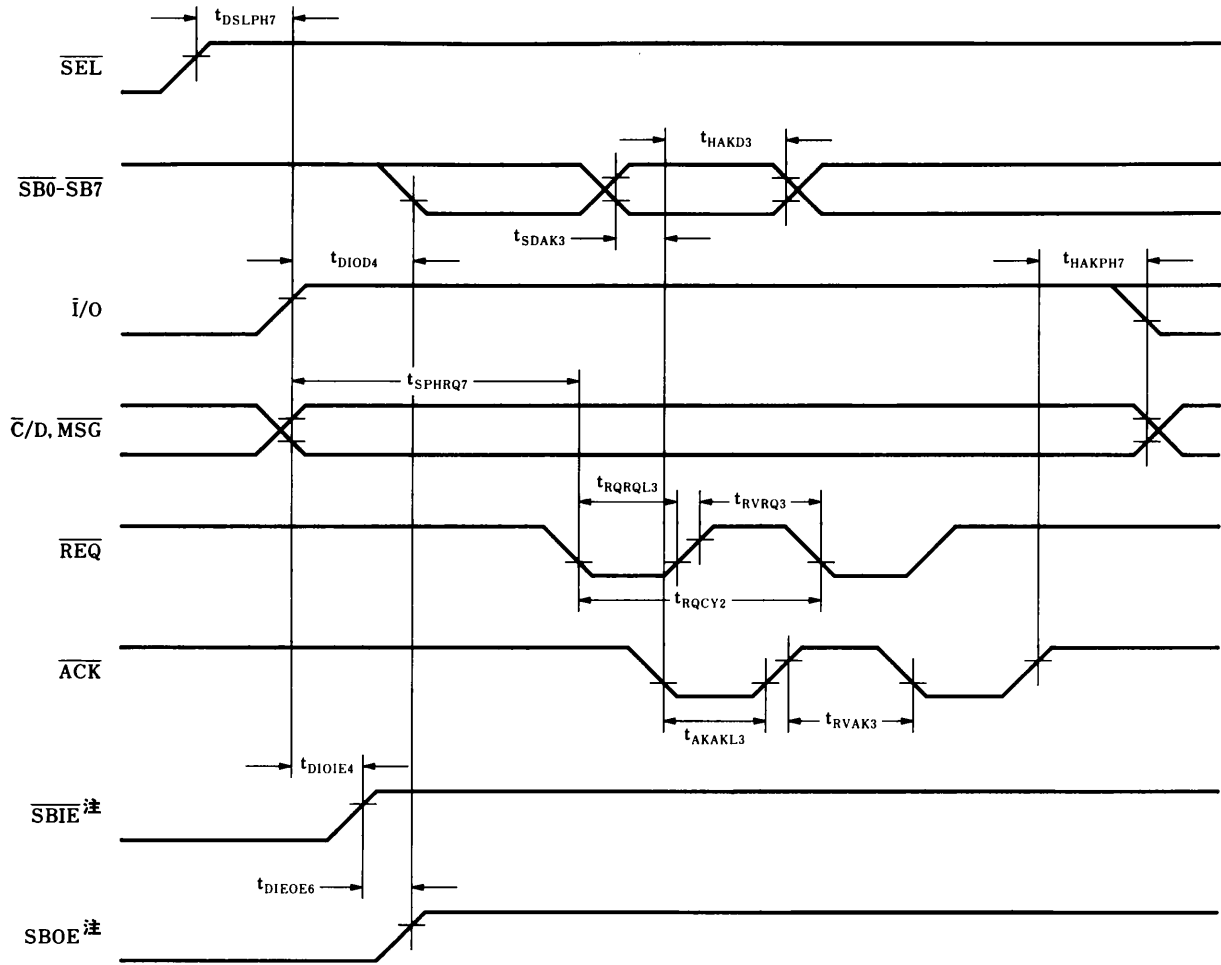
同期モード・ターゲット送信 (データ・イン・フェーズ)



注 ディファレンシャル・ドライバ制御信号

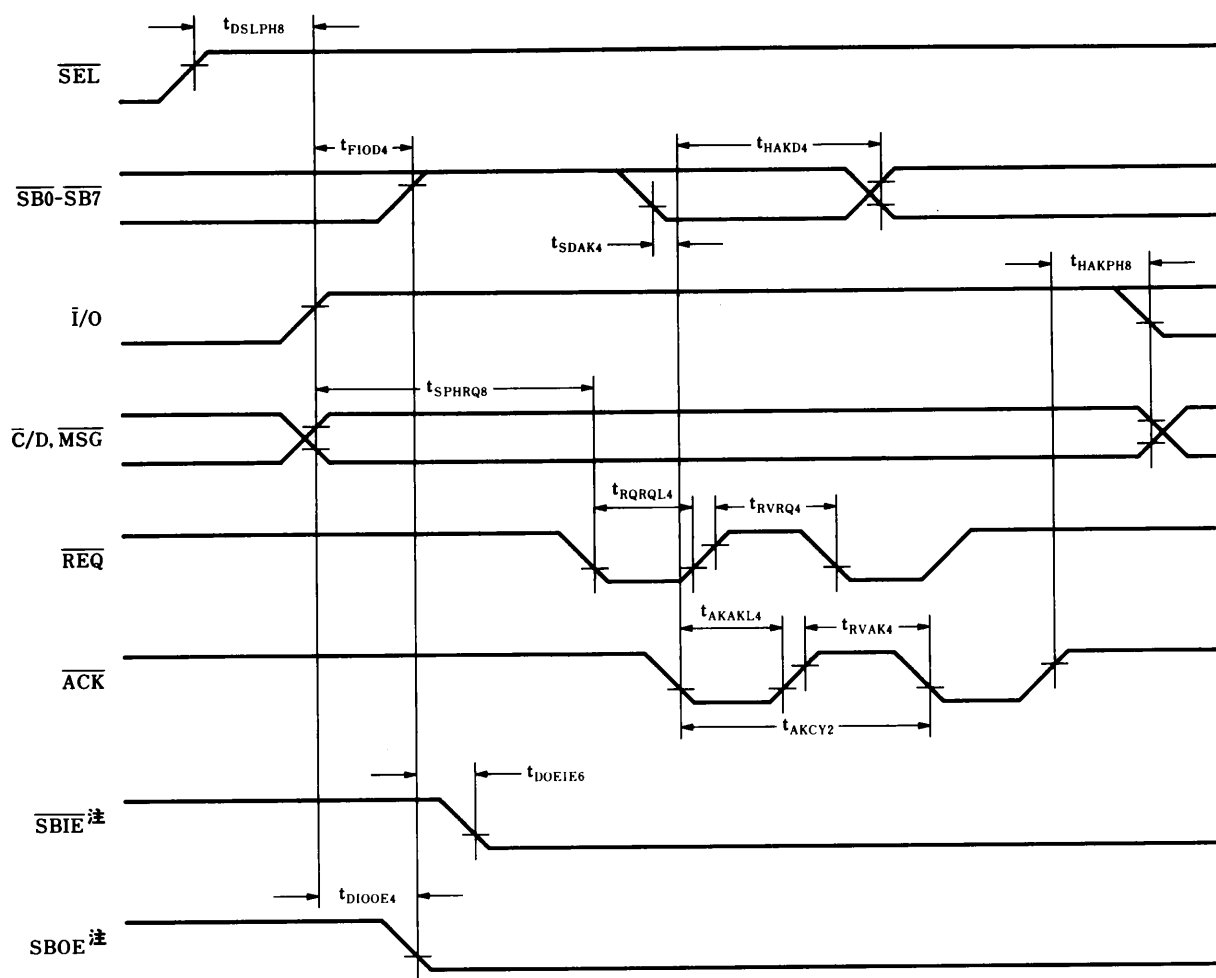


同期モード・イニシエータ送信 (データ・アウト・フェーズ)



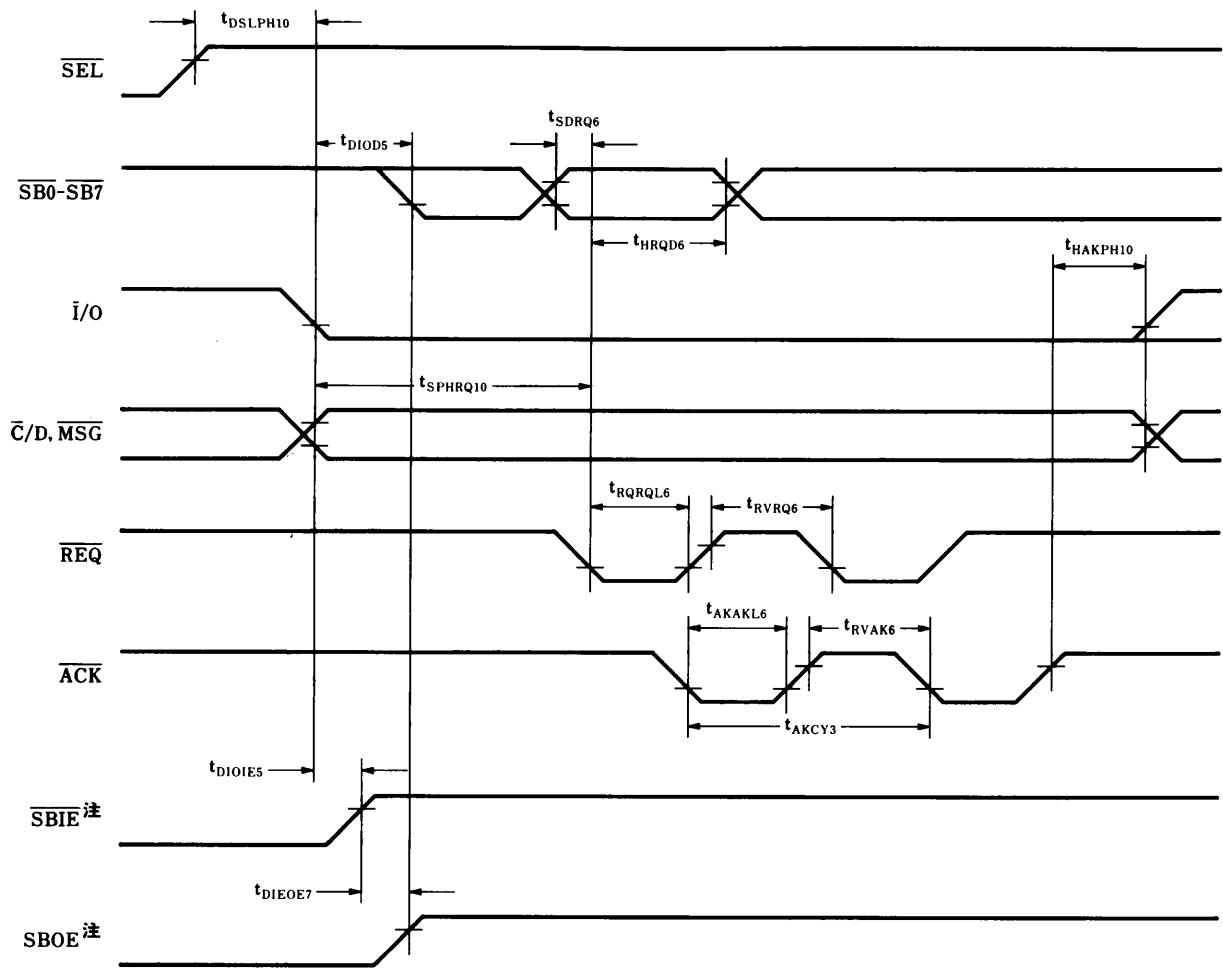
注 デイファレンシャル・ドライバ制御信号

同期モード・ターゲット受信 (データ・アウト・フェーズ)



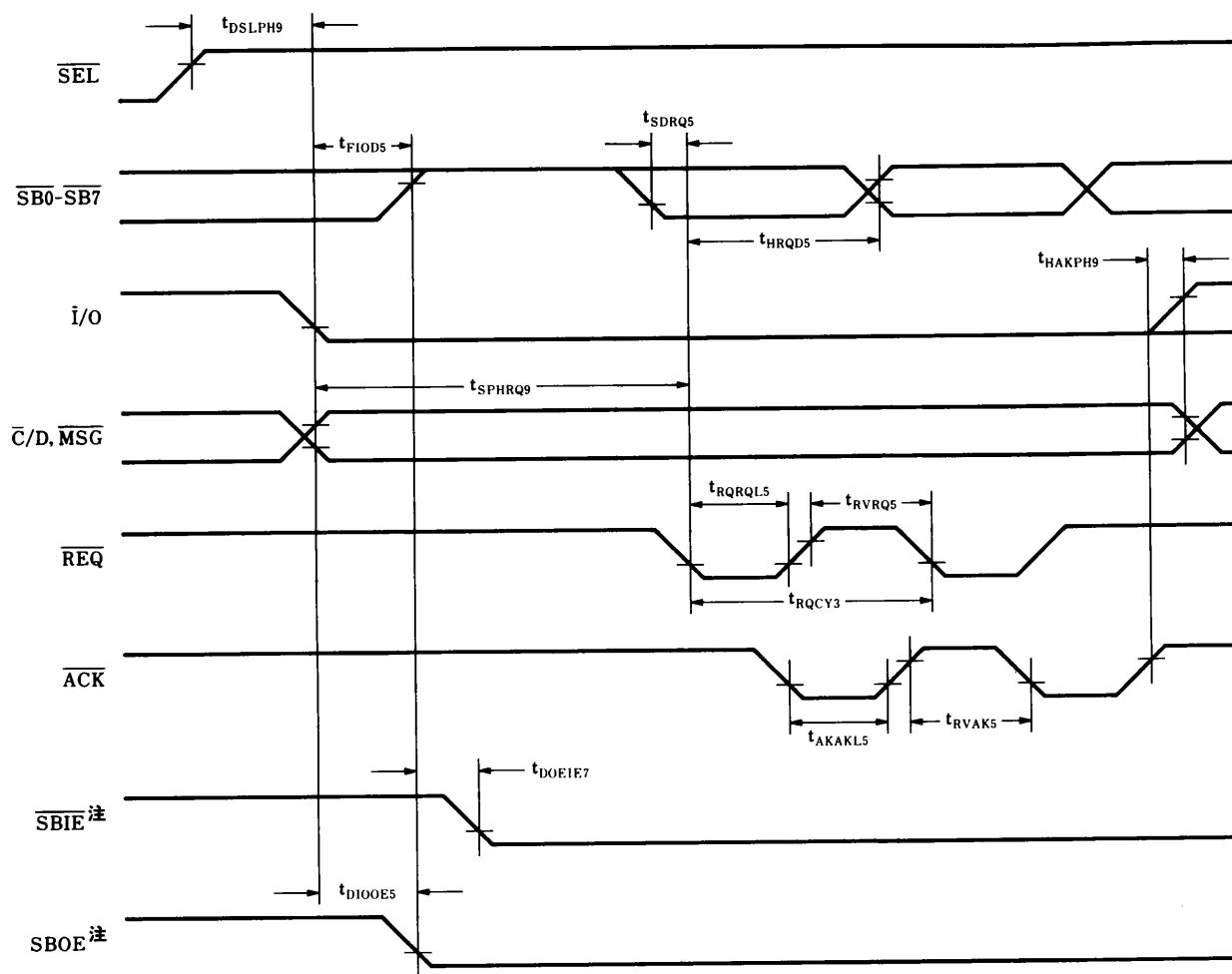
注 ディファレンシャル・ドライバ制御信号

高速同期モード・ターゲット送信 (データ・イン・フェーズ)



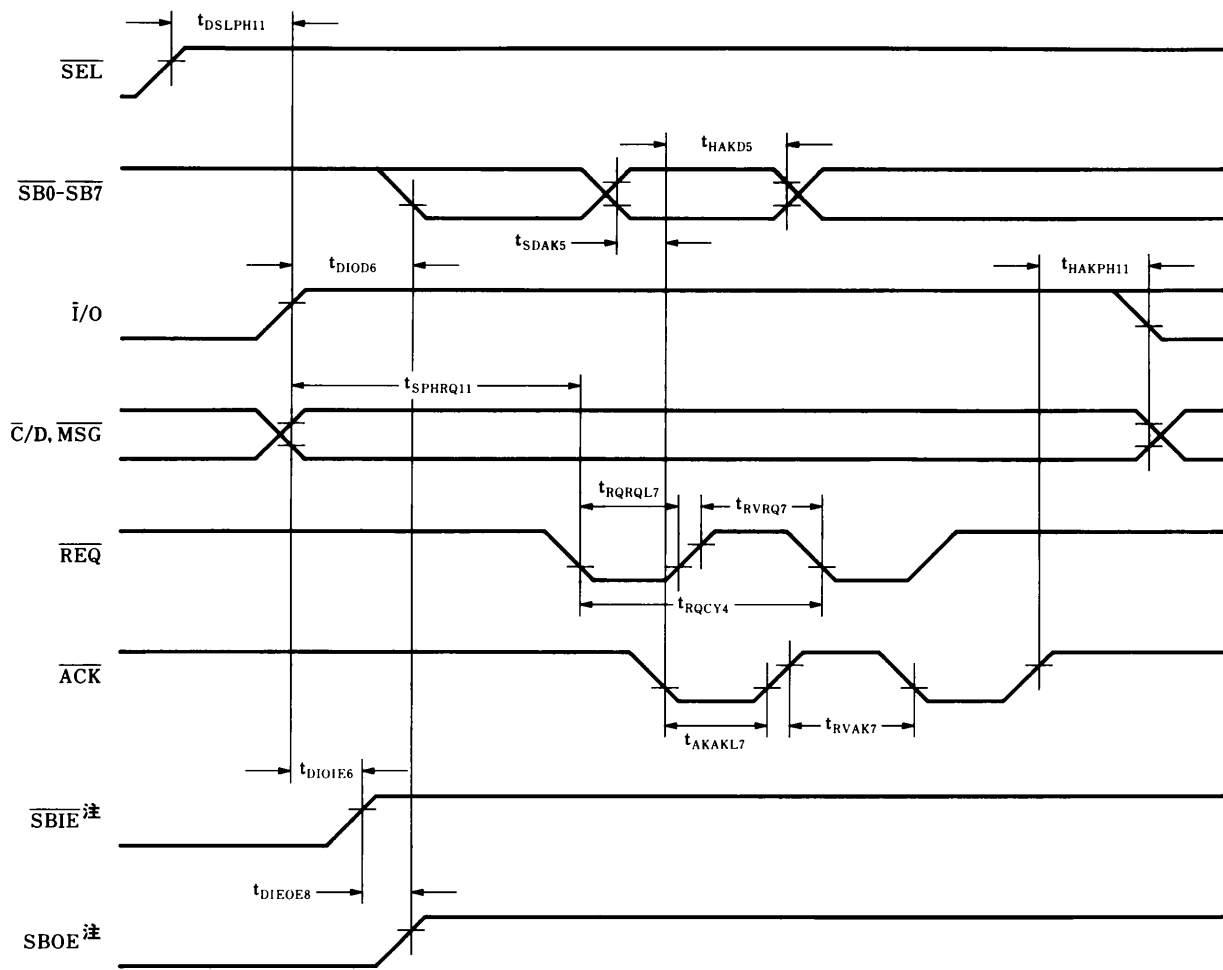
注 ディファレンシャル・ドライバ制御信号

高速同期モード・イニシエータ受信 (データ・イン・フェーズ)



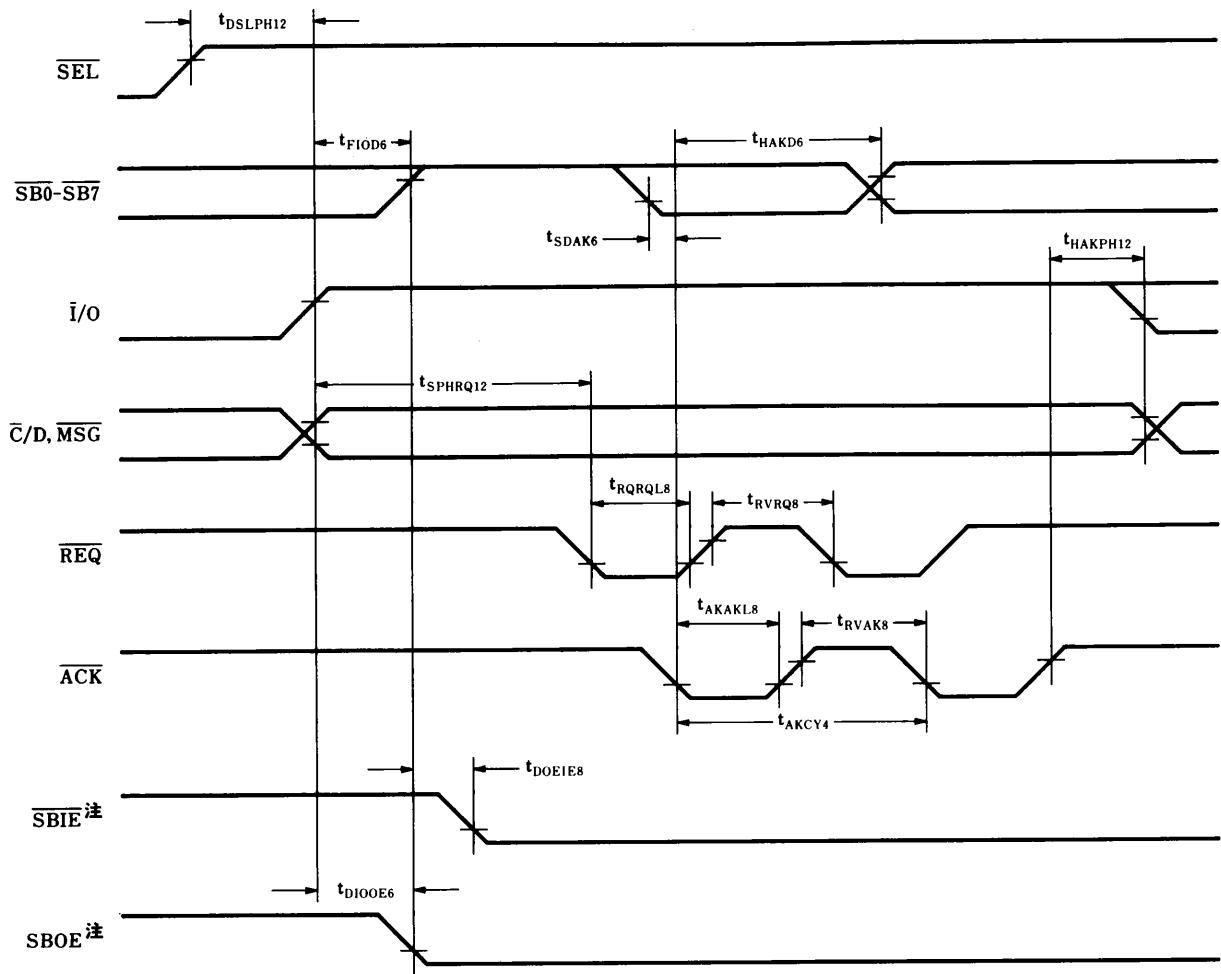
注 デイファレンシャル・ドライバ制御信号

高速同期モード・イニシエータ送信 (データ・アウト・フェーズ)



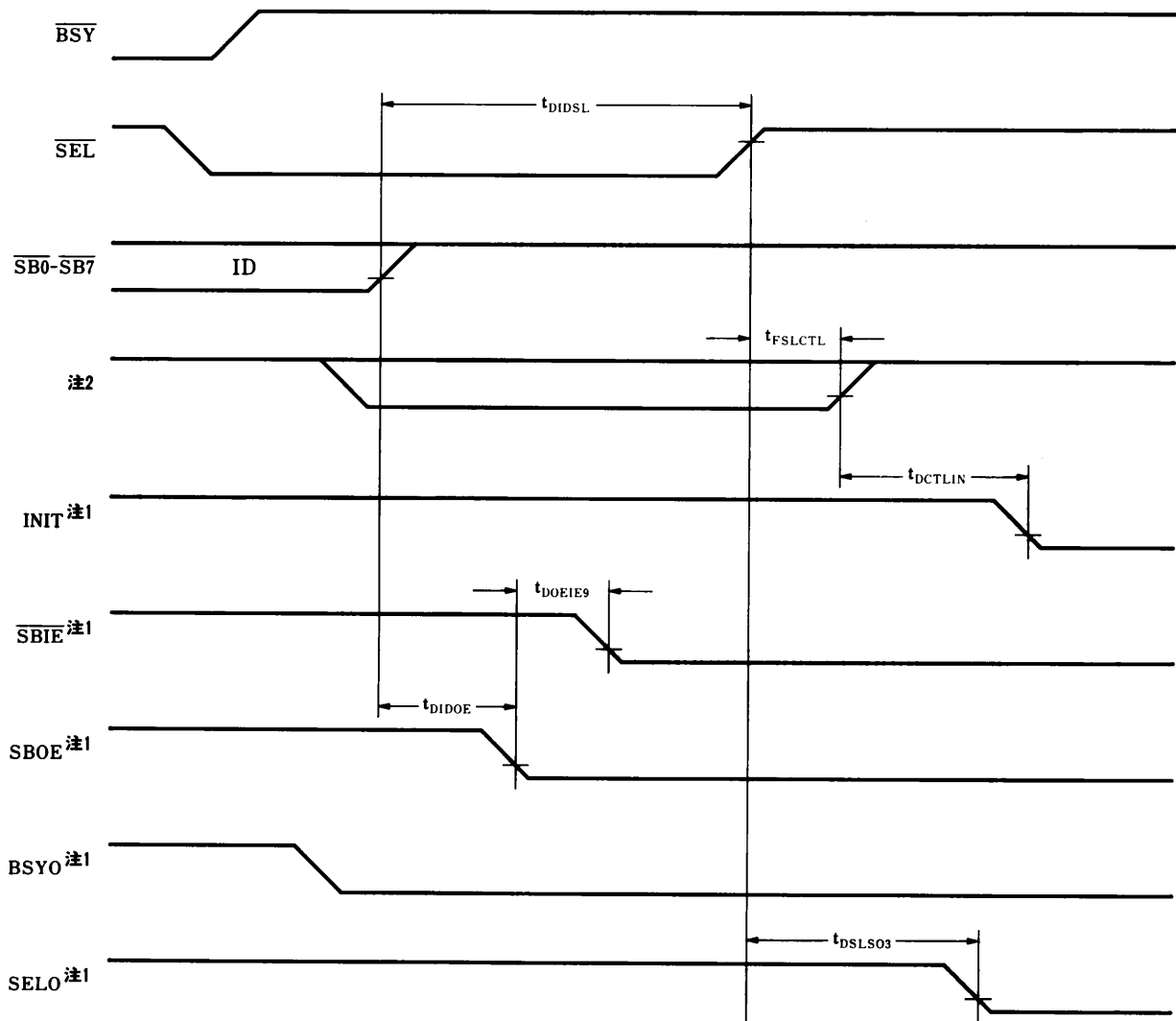
注 デイファレンシャル・ドライバ制御信号

高速同期モード・ターゲット受信 (データ・アウト・フェーズ)



注 デイファレンシャル・ドライバ制御信号

セレクション/リセレクション→バス・フリー

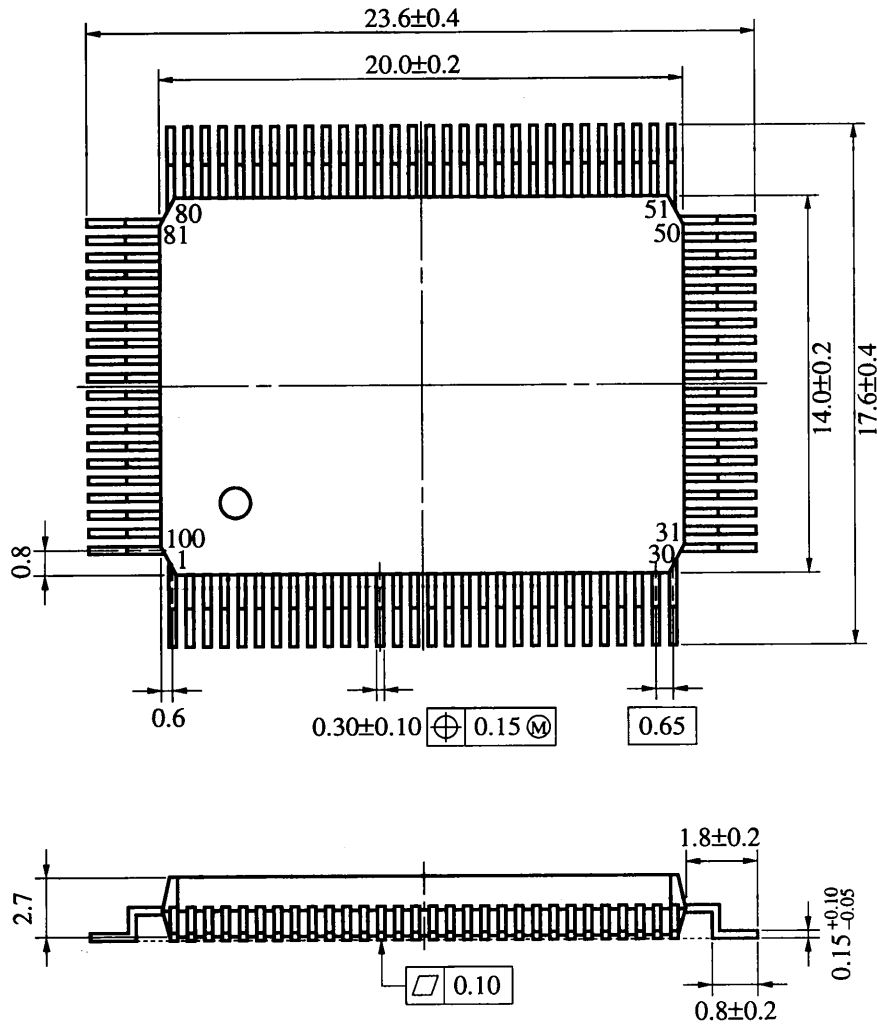


注1. ディファレンシャル・ドライバ制御信号

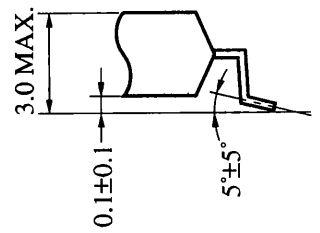
2. イニシエータの出力する  $\overline{ATN}$ ,  $\overline{ACK}$  またはターゲットの出力する  $\overline{I/O}$ ,  $\overline{C/D}$ ,  $\overline{MSG}$ ,  $\overline{REQ}$

★ 9. 外形図

100ピン・プラスチック QFP (14×20) 外形図 (単位: mm)



端子先端形状詳細図



P100GF-65-3BA1-2



10. 半田付け推奨条件

★

この製品の半田付け実装は、次の推奨条件で実施してください。

半田付け推奨条件の詳細は、インフォメーション資料「半導体デバイス実装マニュアル」(IEI-616)を参照してください。

なお、推奨条件以外の半田付け方式および半田付け条件については、販売員にご相談ください。

表面実装タイプ

μPD72611GF-3BA：100ピン・プラスチックQFP（14×20 mm）

半田付け方式	半田付け条件	推奨条件記号
赤外線リフロ	パッケージ・ピーク温度：235℃，時間：30秒以内（210℃以上），回数：2回以内 <留意事項> (1) 2回目のリフロは1回目のリフロによるデバイス温度が常温に戻ってから開始してください。 (2) 1回目のリフロ後の水によるフラックス洗浄は避けください。	IR35-00-2
VPS	パッケージ・ピーク温度：215℃，時間：40秒以内（200℃以上），回数：2回以内 <留意事項> (1) 2回目のリフロは1回目のリフロによるデバイス温度が常温に戻ってから開始してください。 (2) 1回目のリフロ後の水によるフラックス洗浄は避けください。	VP15-00-2
ウェーブ・ソルダーリング	半田槽温度：260℃以下，時間：10秒以内，回数：1回， 予備加熱温度：120℃ MAX.（パッケージ表面温度）	WS60-00-1
端子部分加熱	端子温度：300℃以下，時間：3秒以内（デバイスの一辺当たり）	—

注意 半田付け方式の併用は避けください（ただし、端子部分加熱方式は除く）。

(X E)

## CMOSデバイスの一般的注意事項

## ①静電気対策 (MOS全般)

**注意** MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

## ②未使用入力の処理 (CMOS特有)

**注意** CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介してV<sub>DD</sub>またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

## ③初期化以前の状態 (MOS全般)

**注意** 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

○文書による当社の承諾なしに本資料の転載複製を禁じます。

○本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的所有権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。

○当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。

○当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災／防犯装置、各種安全装置、生命維持を直接の目的としない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート／データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。

○この製品は耐放射線設計をしておりません。

M4 94.11

— お問い合わせは、最寄りのNECへ —

【営業関係お問い合わせ先】

半導体第一販売事業部	〒108-01	東京都港区芝五丁目7番1号 (NEC本社ビル)	東京 (03)3454-1111	(大代表)	
半導体第二販売事業部					
半導体第三販売事業部					
中部支社 半導体販売部	〒460	名古屋市中区錦一丁目17番1号 (NEC中部ビル)	名古屋 (052)222-2170		
関西支社 半導体第一販売部	〒540	大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06) 945-3178		
半導体第二販売部			大阪 (06) 945-3200		
半導体第三販売部			大阪 (06) 945-3208		
北海道支社	札幌 (011)231-0161	宇都宮支店	宇都宮 (028)621-2281	富山支店	富山 (0764)31-8461
東北支社	仙台 (022)261-5511	小山支店	小山 (0285)24-5011	三重支店	津 (0592)25-7341
岩手支店	盛岡 (0196)51-4344	長野支社	長野 (026)235-1444	京都支社	京都 (075)344-7824
山形支店	山形 (0236)23-5511	松本支店	松本 (0263)35-1666	神戸支社	神戸 (078)333-3854
郡山支店	郡山 (0249)23-5511	上諏訪支店	諏訪 (0266)53-5350	中国支社	広島 (082)242-5504
いわき支店	いわき (0246)21-5511	甲府支店	甲府 (0552)24-4141	鳥取支店	鳥取 (0857)27-5311
長岡支店	長岡 (0258)36-2155	埼玉支店	大宮 (048)641-1411	岡山支店	岡山 (086)225-4455
土浦支店	土浦 (0298)23-6161	立川支店	立川 (0425)26-5981	四国支社	高松 (0878)36-1200
水戸支店	水戸 (0292)26-1717	千葉支社	千葉 (043)238-8116	新居浜支店	新居浜 (0897)32-5001
神奈川支社	横浜 (045)324-5511	静岡支社	静岡 (054)255-2211	松山支店	松山 (089)945-4111
群馬支店	高崎 (0273)26-1255	北陸支社	金沢 (0762)23-1621	九州支社	福岡 (092)271-7700
太田支店	太田 (0276)46-4011	福井支店	福井 (0776)22-1866	北九州支店	北九州 (093)541-2887

【本資料に関する技術お問い合わせ先】

半導体ソリューション技術本部 システムマイクロ技術部	〒210	川崎市幸区塚越三丁目484番地	川崎 (044)548-8991	半導体 インフォメーションセンター FAX(044)548-7900 (FAXにてお願い致します)
半導体販売技術本部 東日本販売技術部	〒108-01	東京都港区芝五丁目7番1号 (NEC本社ビル)	東京 (03)3798-9619	
半導体販売技術本部 中部販売技術部	〒460	名古屋市中区錦一丁目17番1号 (NEC中部ビル)	名古屋 (052)222-2125	
半導体販売技術本部 西日本販売技術部	〒540	大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06) 945-3383	