

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】<http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

シリアル・コントロール・ユニット

μ PD71051はマイクロコンピュータ・システムでのシリアル・データ通信用に開発されたシリアル・コントロール・ユニットです。

μ PD71051はシステム上では一般的な周辺デバイスと見なされます。CPUのプログラムによって同期、調歩同期のシリアル通信ができます。同期モードではIBMのBSC方式の動作もできます。

μ PD71051はCMOS構造で作られているため低消費電力であり、さらにスタンバイ・モードではより低消費電力となります。この場合、 μ PD71051の以前の動作モードは解除され、モード設定のためのモード・ワード待ちの状態になります。CPUが μ PD71051にモード・ワードを書込むと、 μ PD71051はスタンバイ・モードから抜けて指定された動作モードに移ります。

特 徴

○同期/調歩同期動作モード

•同期モード

1~2同期キャラクタ

内部/外部同期検出

自動同期キャラクタ挿入

•調歩同期モード

クロック・レート: ボー・レート \times 1, 16, 64

送信ストップ・ビット: 1, 1.5, 2ビット

ブレイク送信

自動ブレイク検出

誤スタート・ビット検出

○ μ PD70108-10, 70116-10にノー・ウェイトで接続可能: μ PD71051-10

○ボー・レート

• μ PD71051 ボー・レート \times 1: DC~240Kビット/秒ボー・レート \times 16: DC~96Kビット/秒ボー・レート \times 64: DC~24Kビット/秒• μ PD71051-10 ボー・レート \times 1: DC~300Kビット/秒ボー・レート \times 16: DC~120Kビット/秒ボー・レート \times 64: DC~30Kビット/秒

○全二重ダブル・バッファ方式トランスミッタ・レシーバ

○パリティ付加/チェック

○エラー検出: パリティ, オーバラン, フレーミング

○5~8ビット・キャラクタ

○スタンバイ・モード

○CMOS

○単一電源

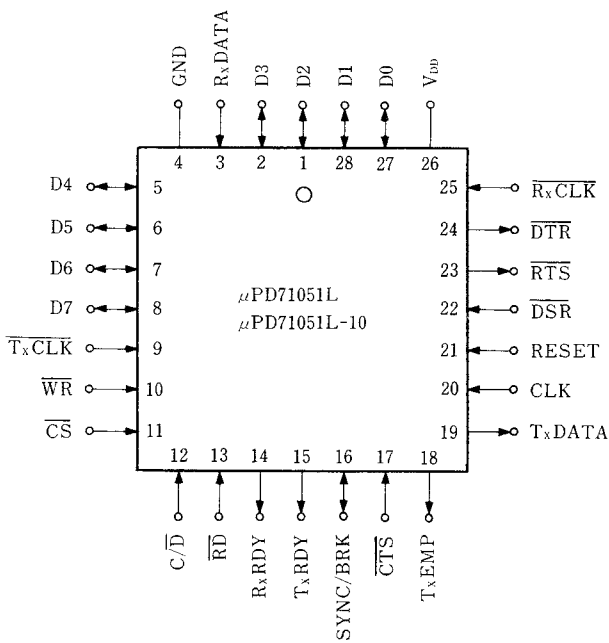
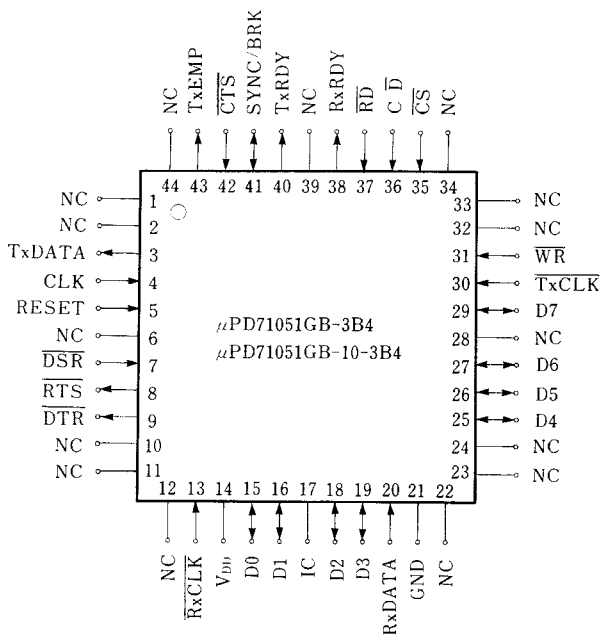
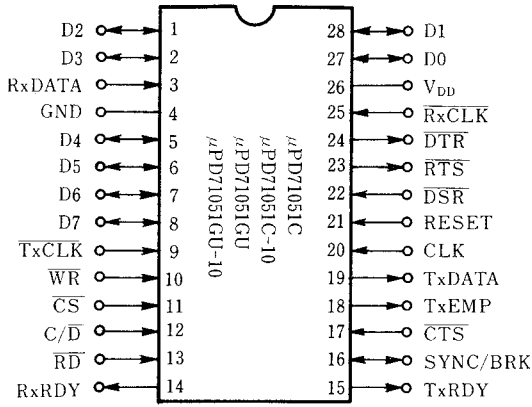
本資料の内容は後日変更する場合があります。

オーダ情報

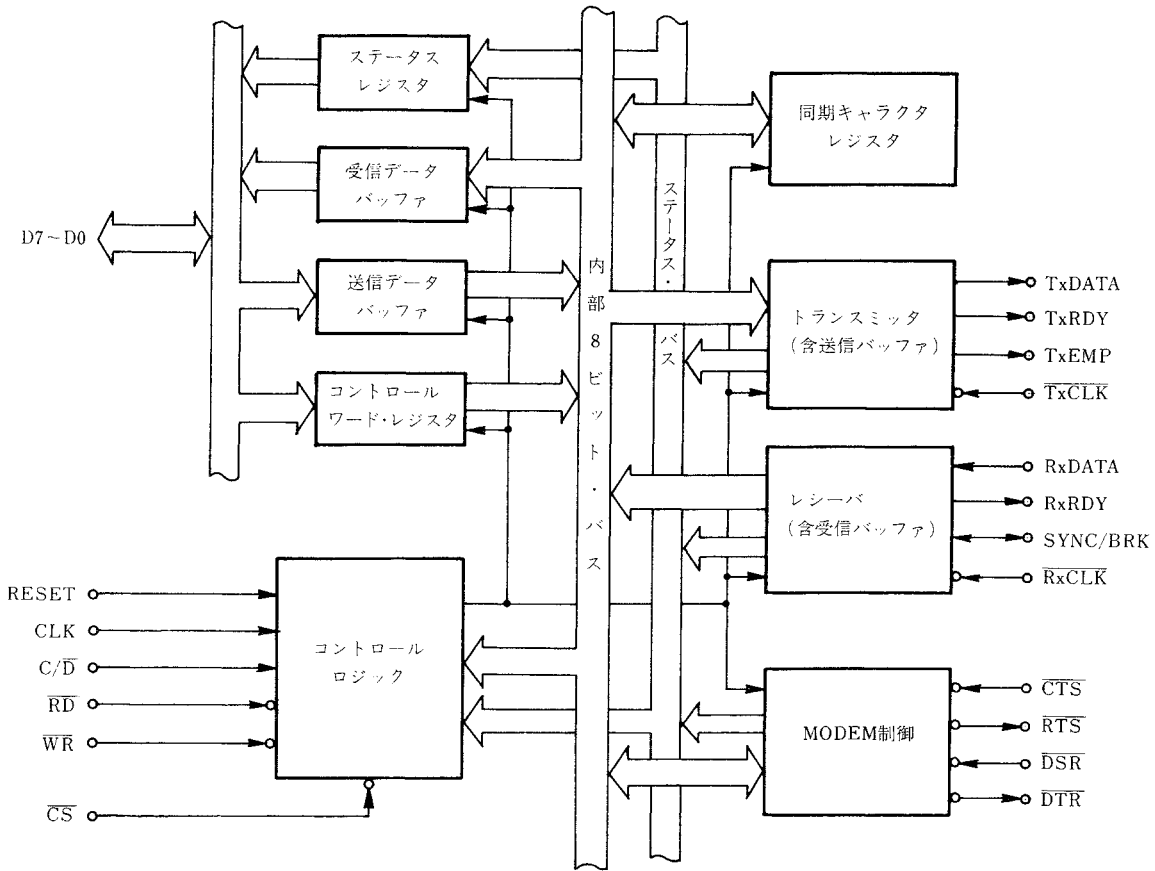
オーダ名称	パッケージ	最大動作周波数(MHz)	品質水準
μPD71051C	28ピン・プラスチックDIP	8	標準(一般電子機器用)
μPD71051C-10	28ピン・プラスチックDIP	10	〃
μPD71051GB-3B4	44ピン・プラスチックQFP	8	〃
μPD71051GB-10-3B4	44ピン・プラスチックQFP	10	〃
μPD71051GU	28ピン・プラスチックSOP	8	〃
μPD71051GU-10	28ピン・プラスチックSOP	10	〃
μPD71051L	28ピンPLCC	8	〃
μPD71051L-10	28ピンPLCC	10	〃

品質水準とその応用分野の詳細については当社発行の資料「NEC 半導体デバイスの品質水準」(IEI-620)をご覧ください。

端子接続図 (Top View)



ブロック図



目 次

1. ブロック機能	6
2. 端子機能	7
3. システムとの接続	12
4. 動作説明	12
4.1 操作手順	12
4.2 モード指定	14
4.3 コマンドと動作	16
4.4 ステータス	26
5. スタンバイ・モード	29
6. 電気的特性	30
7. 外形図	39
8. 半田付け推奨条件	43

1. ブロック機能

1.1 コントロール・ロジック

コントロール・ロジックはμPD71051外部からの信号や、内部のステータス信号に基づいて、内部の各ブロックに制御信号を送り、μPD71051の動作を制御します。

1.2 ステータス・レジスタ

μPD71051のステータスを格納している8ビット・レジスタです。ステータスにはエラー状況、データ・バッファの状態、汎用入力端子状態が入っています。CPUはいつでもこのレジスタの内容を読出すことができます。

1.3 受信データ・バッファ

受信データ・バッファはレシーバが受信したデータを格納します。CPUはこのバッファの内容を読出すことによって受信データを受け取ります。

1.4 送信データ・バッファ

送信データ・バッファにはCPUが書込んだ送信データが格納されます。書込んだ送信データは、この送信データ・バッファからトランスミッタ内の送信バッファに転送されTxDATA端子から出力されます。

1.5 コントロール・ワード・レジスタ

動作を指定するためのコントロール・ワード（モード・ワード、同期モードに設定するためのモード・ワードに続く同期キャラクタ、およびコマンド・ワード）がこのレジスタを経由してμPD71051の内部へ移されます。

1.6 同期キャラクタ・レジスタ

同期モードにおいて、モード・ワードの次にコントロール・ワード・レジスタに書込まれる1または2個の同期キャラクタが格納されます。送信時にデータの書込みが遅れTxEMP状態になると、このレジスタに格納されている同期キャラクタがTxDATA端子から出力されます。受信時には、送られてきたキャラクタとこのレジスタに格納されている同期キャラクタを比較し、一致したときに同期が確立します。

1.7 トランスミッタ

送信データ・バッファの内容がここに転送され、パラレル→シリアル変換されてTxDATA端子から出力されます。また、スタート・ビット、ストップ・ビットおよびパリティ・ビットの付加もここで行ないます。

1.8 レシーバ

RxDATA端子から入力されるシリアル・データをパラレル・データに変換し、受信データ・バッファへ転送してCPUが読出せるようにします。

同期モードでの同期キャラクタの検出、パリティ・ビットのチェック、調歩同期モードでのスタート・ビット、ストップ・ビットの検出、パリティ・ビットのチェックはこのレシーバ内で行なわれます。

調歩同期モードでは、モード設定後最初に受信許可(RxEN=1)になった場合、1個の有効な1（ハイ・レベル）がRxDATA端子に入力されないうちは受信動作は開始されません（スタート・ビットの検出が行なわれません）。

1.9 MODEM制御

このブロックによって4本のMODEM用制御端子の $\overline{\text{CTS}}$ 、 $\overline{\text{RTS}}$ 、 $\overline{\text{DSR}}$ 、そして $\overline{\text{DTR}}$ が制御されますが、 $\overline{\text{CTS}}$ 以外は汎用の入出力端子としても使用されます。

2. 端子機能

2.1 D7~D0 (Data Bus) …… 3 ステート入出力

8ビット・3ステートの双方向性データ・バスです。システムのデータ・バスと接続してデータの転送に使用されます。 $\overline{CS}=0$ で \overline{RD} または \overline{WR} が0のときにアクティブとなり、それ以外ではハイ・インピーダンス状態になります。

2.2 RESET (Reset) ……入力

この端子にハイ・レベルを入力すると μ PD71051はリセットされ、アイドル状態となります。この状態では何の動作もしません。さらにハイ・レベルからロウ・レベルに信号が立下がる時に μ PD71051はスタンバイ・モードに入ります。スタンバイ・モードはCPUが μ PD71051にモード・ワードを書込むことにより解除されます。

リセット・パルス幅は最少でも6tey必要です。(クロックは入力されている必要があります。)

2.3 CLK (Clock) ……入力

この端子は μ PD71051内部のタイミングを作るためのクロック入力端子です。安定な動作を確保するために、同期モードと、調歩同期モードの1倍クロック時にはトランスミッタまたはレシーバのクロック入力(\overline{TxCLK} , \overline{RxCLK})周波数の30倍以上の周波数にしてください。それ以外の調歩同期モードでは4.5倍以上としてください。

2.4 \overline{CS} (Chip Select) ……入力

\overline{CS} は μ PD71051を選択するための信号です。 $\overline{CS}=0$ とすることにより μ PD71051が選択されます。 $\overline{CS}=1$ の場合は非選択で、データ・バス(D7~D0)はハイ・インピーダンスになり、 \overline{RD} 、 \overline{WR} 信号は無視されます。

2.5 \overline{RD} (Read Strobe) ……入力

μ PD71051からデータまたはステータス情報を読出すときに $\overline{RD}=0$ とします。

2.6 \overline{WR} (Write Strobe) ……入力

μ PD71051にデータまたはコントロール・ワードを書込むときに $\overline{WR}=0$ とします。

2.7 C/\overline{D} (Control or Data) ……入力

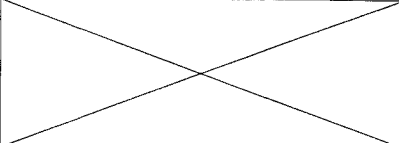
この信号は μ PD71051にアクセスするときのデータの種類を規定します。

$C/\overline{D}=1$: コントロール・ワード/ステータス

$C/\overline{D}=0$: キャラクタ・データ

この端子は通常、システムのアドレス・バスの最下位ビットA0に接続します。

表2-1 μPD71051へのリード/ライト

CS	RD	WR	C/D	μPD71051の動作	CPUの動作
0	0	1	0	受信データ・バッファ→データ・バス	受信データの読出し
0	0	1	1	ステータス・レジスタ→データ・バス	ステータスの読出し
0	1	0	0	データ・バス→送信データ・バッファ	送信データの書込み
0	1	0	1	データ・バス→コントロール・ワード レジスタ	コントロール・ワードの書込み
0	1	1	×	データ・バス：ハイ・インピーダンス	
1	×	×	×	データ・バス：ハイ・インピーダンス	

2.8 \overline{DSR} (Data Set Ready) ……入力

汎用の入力端子です。この端子の状態はステータス（ビット7）の読出しによって知ることができます。

2.9 \overline{DTR} (Data Terminal Ready) ……出力

汎用の出力端子です。この端子の状態はコマンド・ワードのビット1によって制御できます。

bit 1 = 1 → \overline{DTR} = 0 bit 1 = 0 → \overline{DTR} = 1

2.10 \overline{RTS} (Request To Send) ……出力

汎用の出力端子です。この端子の状態はコマンド・ワードのビット5によって制御できます。

bit 5 = 1 → \overline{RTS} = 0 bit 5 = 0 → \overline{RTS} = 1

2.11 \overline{CTS} (Clear To Send) ……入力

送信制御用の入力端子です。コマンド・ワードによってTxEN=1となっているときに、 \overline{CTS} =0とすればμPD71051は送信可能となります。送信中に \overline{CTS} =1とすると、現在書込まれているデータをすべて送出してから送信動作を禁止し、TxDATA端子はハイ・レベルになります。

2.12 TxDATA (Transmit Data) ……出力

この端子からシリアル・データが送出されます。

2.13 TxRDY (Transmitter Ready) ……出力

この信号は μ PD71051内の送信データ・バッファが空であること、すなわち送信データの書込みが可能であることをCPUに知らせます。この端子信号はコマンド・ワード (TxENビット) またはCTS入力によってマスクされ、CPUへのデータ書込み要求の割り込み信号としても使用できます。また、ステータス(ビット0)によってもTxRDYを読み出すことができますので、ポーリング動作も可能です。ステータスのTxRDYはマスクされませんので注意が必要です。CPUが μ PD71051へ送信データを書込むと、そのときの \overline{WR} の立下がりによってTxRDYは自動的に0にクリアされます。

TxRDY=0の状態では送信データを書込むと、送信データ・バッファ内のまだ送出されていないデータが破壊されます。

2.14 TxEMP (Transmitter Empty) ……出力

μ PD71051では、送信データ・バッファ (第2バッファ) とトランスミッタ内の送信バッファ (第1バッファ) によるダブル・バッファ方式によって送信動作時でのCPUの負担を軽減しています。CPUが第2バッファである送信データ・バッファに送信データを書込むと、 μ PD71051はトランスミッタ内にある第1バッファの内容を送出後に、自動的に第2バッファの内容を第1バッファに転送してデータの送出を続けます。こうして第2バッファは空になりTxRDYは1になります。さらに第2バッファが空の状態では第1バッファの内容を送出し終るとTxEMPが1になります。すなわち、TxEMP=1は第1、第2両バッファが共に空であることを示します。半二重通信をする場合には、TxEMP=1によって送信動作から受信動作に移るタイミングを知ることができます。

調歩同期モードでTxEMP=1となるとTxDATA端子はハイ・レベルになります。その後CPUが送信データを書込むと、TxEMPは自動的に0となりデータ送出が再開されます。

同期モードでTxEMP=1となると、 μ PD71051は自動的に同期キャラクタを同期キャラクタ・レジスタからロードして、TxDATA端子から送出し続けます。この状態でCPUが送信データを書込むと、TxEMPは0となり、送出中の同期キャラクタ (1 または 2 個) を送出終了後、データの送出を再開します。

2.15 \overline{TxCLK} (Transmitter Clock) ……入力

送信レートを決定するための基準クロック入力です。同期モードでは \overline{TxCLK} と同じレートで送信が行なわれます。調歩同期モードでは、 \overline{TxCLK} は送信レートに対して1倍、16倍、64倍の3通りとることができます。

TxDATA端子からのシリアル・データの送出は \overline{TxCLK} の立下がりで行なわれます。

例) 同期モードで19200ボーの場合 …… \overline{TxCLK} : 19.2 kHz

調歩同期モードで2400ボーの場合

1倍クロック …… \overline{TxCLK} : 2.4 kHz

16倍クロック …… \overline{TxCLK} : 38.4 kHz

64倍クロック …… \overline{TxCLK} : 153.6 kHz

2.16 RxDATA (Receive Data) ……入力

この端子からシリアル・データを受信します。

2.17 RxRDY (Receiver Ready) ……出力

この信号はμPD71051が1キャラクタ分のデータを受信し、そのデータが受信データ・バッファに転送されたとき、すなわち受信データが読出し可能になったときに1になります。この信号は、CPUに対するデータ読出し要求のための割込み信号として使うことができます。また、ステータス（ビット1）読出しでもRxRDYの状態を知ることができますのでポーリング動作も可能です。RxRDYはCPUが受信データを読出すと0になります。

RxRDY=1となってから次の1キャラクタが受信されて、受信データ・バッファに転送されるまでにCPUが受信データの読出しを完了していなければ、オーバラン・エラーが発生してステータスのOVEビットがセットされます。このとき受信データ・バッファ内の読出されていないデータは、新たに転送されるデータに置換われます。

コマンド・ワードによってRxENビットを0にして受信禁止状態にすれば、RxRDYは0状態に固定されます。RxRDYが1になるのはRxEN=1として受信許可になってから新たにキャラクタが受信されて、それが受信データ・バッファに転送されたときです。

2.18 SYNC/BRK (Synchronization/Break) ……入出力

◦ SYNC ……入出力

SYNCは同期モードにおいて、同期検出に使用されます。同期モードのモード・ワードによって、同期検出方法として内部検出か外部検出かを選択します。SYNC端子は内部同期検出の場合は出力、外部同期検出の場合は入力となります。

内部同期検出の場合は、μPD71051が同期キャラクタを検出したときにハイ・レベルになります。ダブル同期キャラクタに設定されているときには2キャラクタ分連続して検出されたとき、その最後のビットの位置でハイ・レベルになります。SYNC信号はステータス（ビット6）の読出しで知ることができ、その読出し動作によって端子、ステータスともに0にクリアされます。

外部同期検出の場合は、外部回路が同期を検出したときにSYNC端子に $\overline{\text{RxCLK}}$ の1周期分以上のハイ・レベルを入力するようにします。μPD71051は、そのハイ・レベルを検出すると次の $\overline{\text{RxCLK}}$ の立上がりからデータの受信を開始します。同期がとれてしまえばハイ・レベルの入力は取り去ってもかまいません。

◦ BRK ……出力

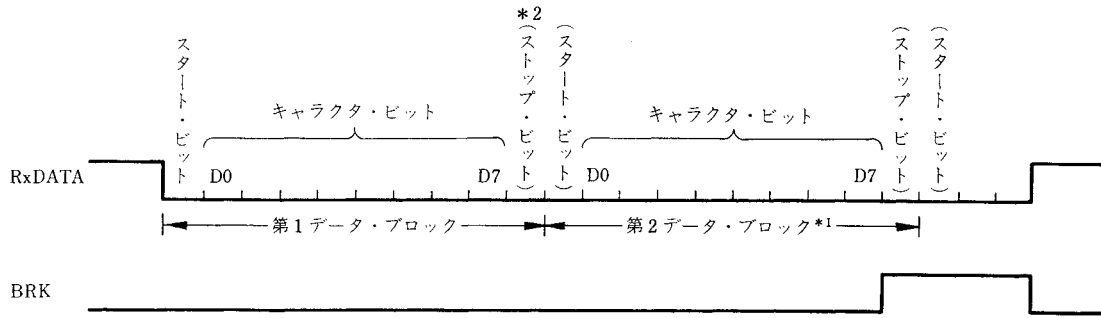
BRKは調歩同期モードでのみ使用され、ブレイク状態の検出を示す信号です。BRKは定められたキャラクタ・ビット長（スタート・ビット、パリティ・ビット、1個のストップ・ビットを含む）で、2データ・ブロック以上のロウ・レベル信号がRxDATA端子に入力された場合にハイ・レベルになります。BRK信号はSYNCの場合と同様にステータス（ビット6）でチェックできますが、その読出し動作でクリアされることはありません。セットされたBRKは、RxDATA入力がハイ・レベルに戻るか、あるいはリセット（ハードウェア、ソフトウェア）が行なわれるとクリアされます。図3-1にブレイク状態とBRK信号について示します。

なお、リセットの場合は、モードに関係なくSYNC/BRK端子はロウ・レベルになります。

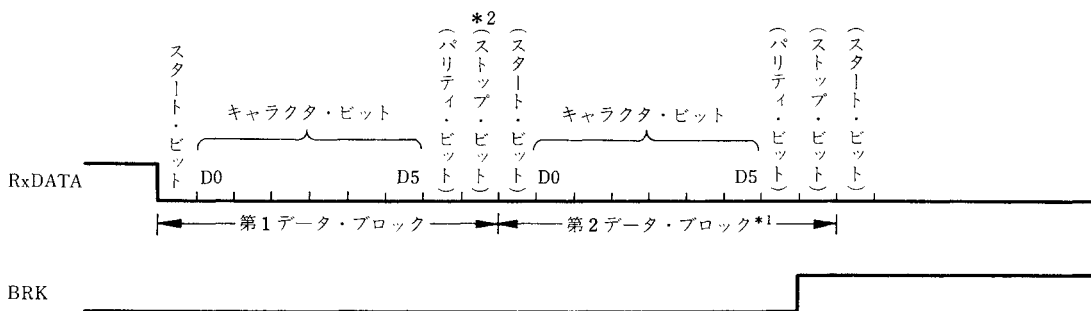
保守 / 廃止

図2-1 ブレーク状態とBRK信号

◦ 8ビット・キャラクタ、パリティ無しの場合



◦ 6ビット・キャラクタ、パリティ有りの場合



* 1 : 第2データ・ブロックのストップ・ビットの位置でブレーク信号 (ロウ・レベル) が解除された場合には、BRK信号は一時的 (たかだか1ビット分) にハイ・レベルになることがありますので注意が必要です。

* 2 : ストップ・ビットは1ビットのみチェックされます。

2.19 $\overline{\text{RxCLK}}$ (Receiver Clock) ……入力

受信レートを決定するための基準クロック入力です。同期モードでの受信レートは $\overline{\text{RxCLK}}$ と同じになります。調歩同期モードでは受信レートに対して $\overline{\text{RxCLK}}$ は、1倍、16倍、64倍をとることができます。

RxDATAからのシリアル・データの入力は $\overline{\text{RxCLK}}$ の立上がりで行なわれます。

2.20 V_{DD} (Power)

正電源端子に接続します。

2.21 GND (Ground)

電源の0V端子に接続します。

2.22 IC (Internally Connected)

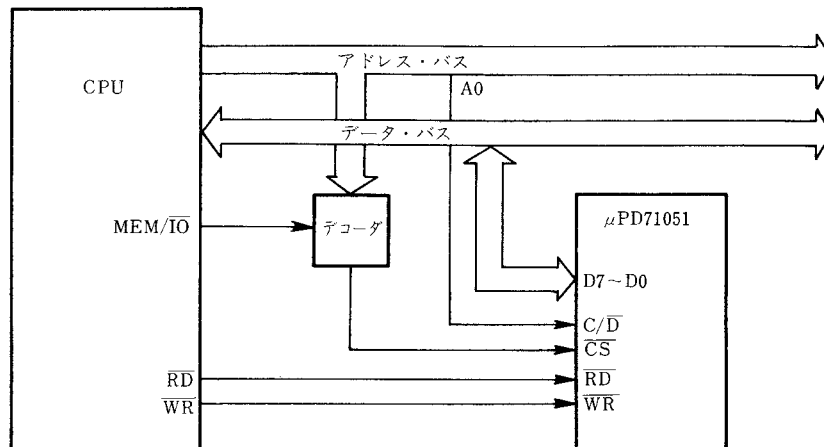
この端子には何も接続しないでください。

3. システムとの接続

CPUはμPD71051を通常のI/Oデバイスとして扱うことができ、C/ \bar{D} 端子の値により二つのI/Oアドレスに割当てて用います。一つはC/ \bar{D} 入力がロウ・レベルのときで、送受信データの転送用のポートとなります。もう一つはC/ \bar{D} 入力がハイ・レベルのときで、コントロール・ワードの書込みと、ステータスの読出し用のポートとなります。一般的にC/ \bar{D} 端子にはアドレス・バスの最下位ビットA0を接続して、連続したI/Oアドレスになるようにします。

図3-1には示していませんが割込みを利用する場合は、TxRDYやRxRDY端子をCPUまたは割込みコントローラの割込み端子へ接続します。

図3-1 システムとの接続



4. 動作説明

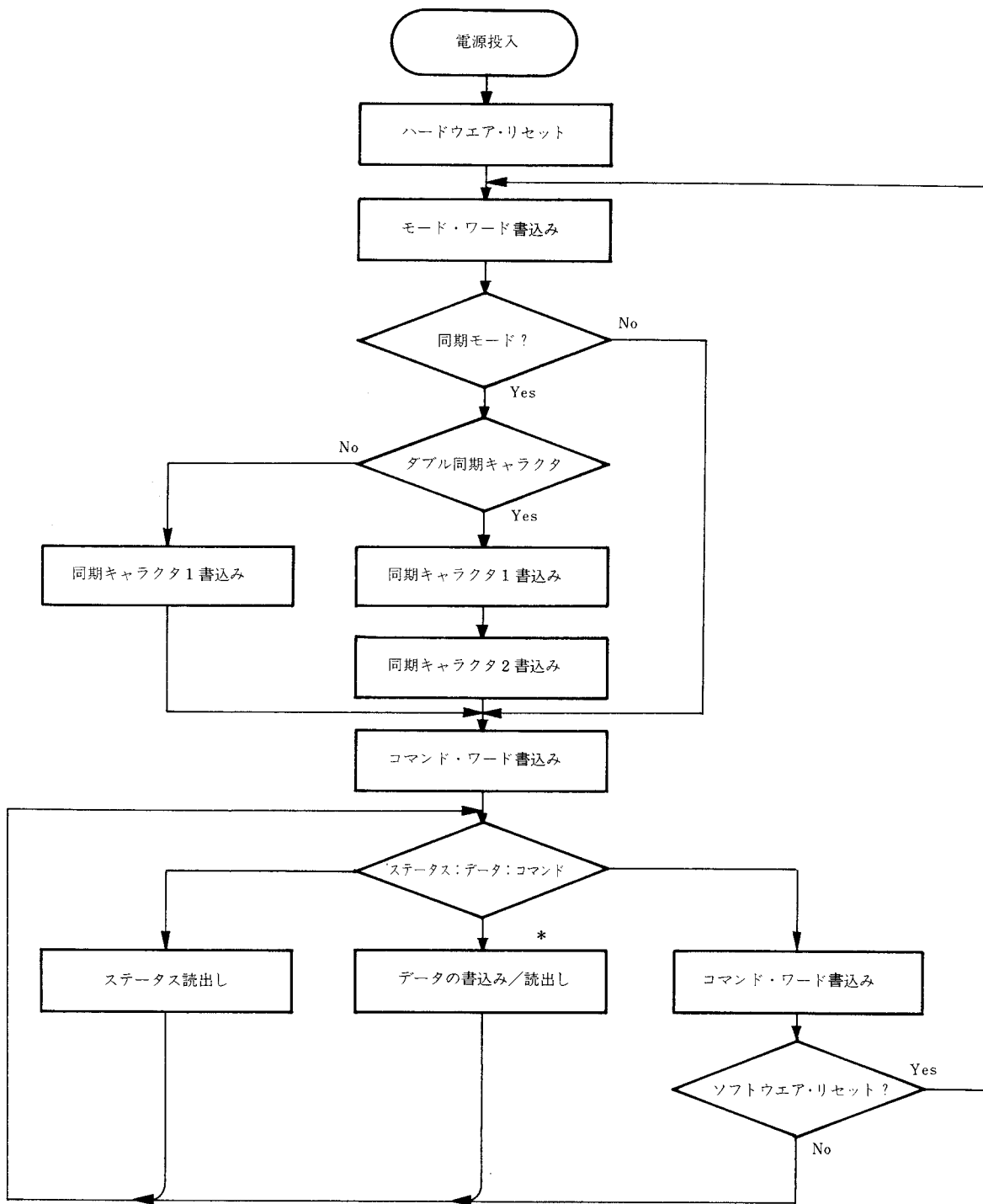
ここではμPD71051を使用するための基本操作手順、詳細なコントロール方法、動作モード等について説明します。

4.1 操作手順

電源投入後のμPD71051の状態は不定ですので必ずハードウェア・リセット(RESET端子をハイ・レベルにする。)を行なってください。これによりμPD71051はスタンバイ・モードに入り、モード・ワード待ちの状態になります。この状態でモード・ワードを書込み、通信手順のモードを設定すると、調歩同期モードの場合はコマンド・ワード待ちの状態になります。同期モードの場合は、1または2個(モード・ワードで決定されている)の同期キャラクタの書込み待ちになります。この場合C/ \bar{D} =1にすることに注意してください。同期キャラクタの書込み後はコマンド・ワード待ちの状態になります。

両モードとも最初のコマンド・ワードの書込み後は、送信データの書込み、受信データの読出し、ステータスの読出し、およびコマンド・ワードの書込みが自由にできます。コマンド・ワードでソフトウェア・リセットを行なうと、μPD71051はリセット動作とともにスタンバイ・モードに移り、モード・ワード待ちに戻ります。

図4-1 μPD71051操作手順



* : この操作はC/D=0として行ないます。他の操作はすべてC/D=1とします。

4.2 モード指定

μPD71051 のモード指定をするためにはリセット(ハードウェア, ソフトウェア)によってスタンバイ・モードにあるμPD71051に, モード・ワードを書込む必要があります。これによりスタンバイ・モードが解除され, μPD71051のモード指定が行なわれます。モード・ワードのフォーマットを図4-2, 図4-3に示します。ビット1, ビット0が共に0のときが同期モードで, それ以外のときは調歩同期モードになります。

図4-2 調歩同期モードにするためのモード・ワード

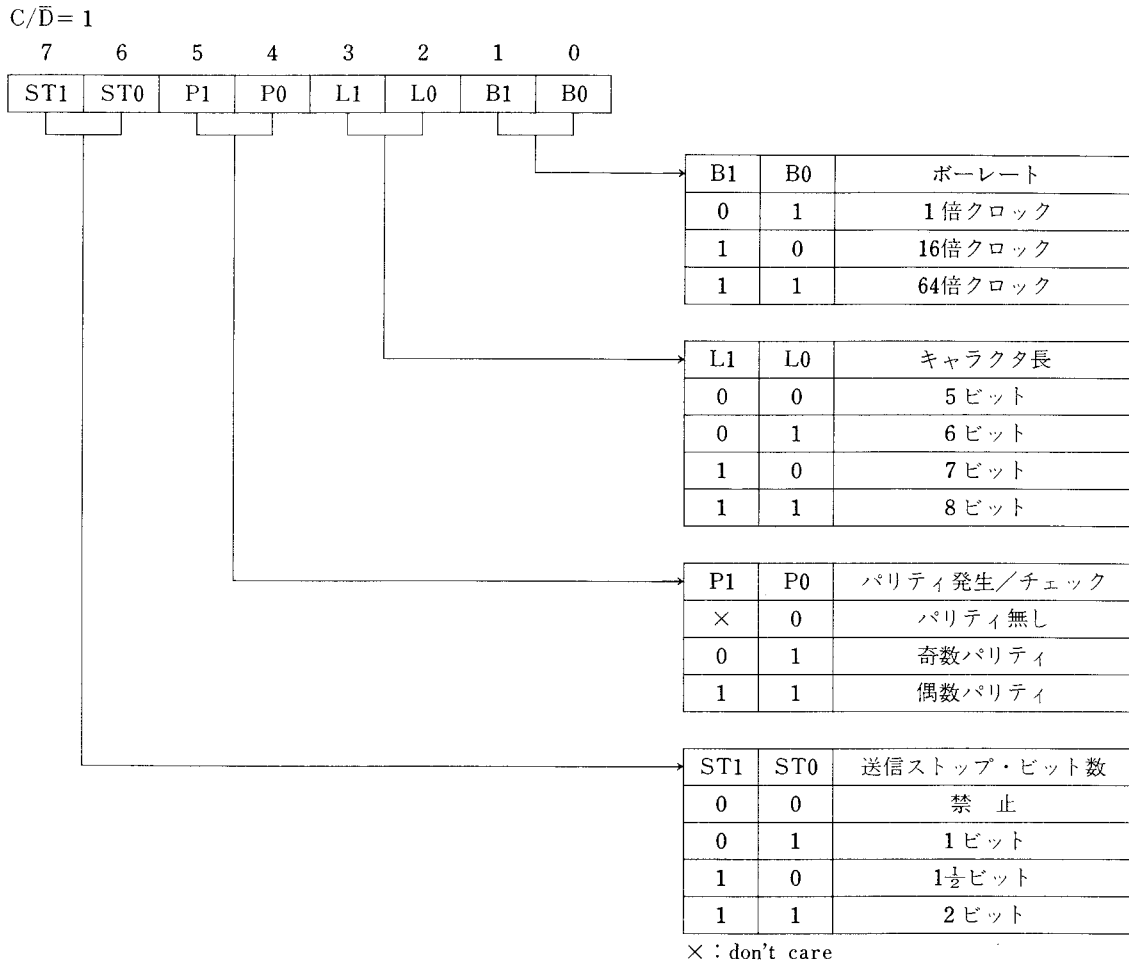
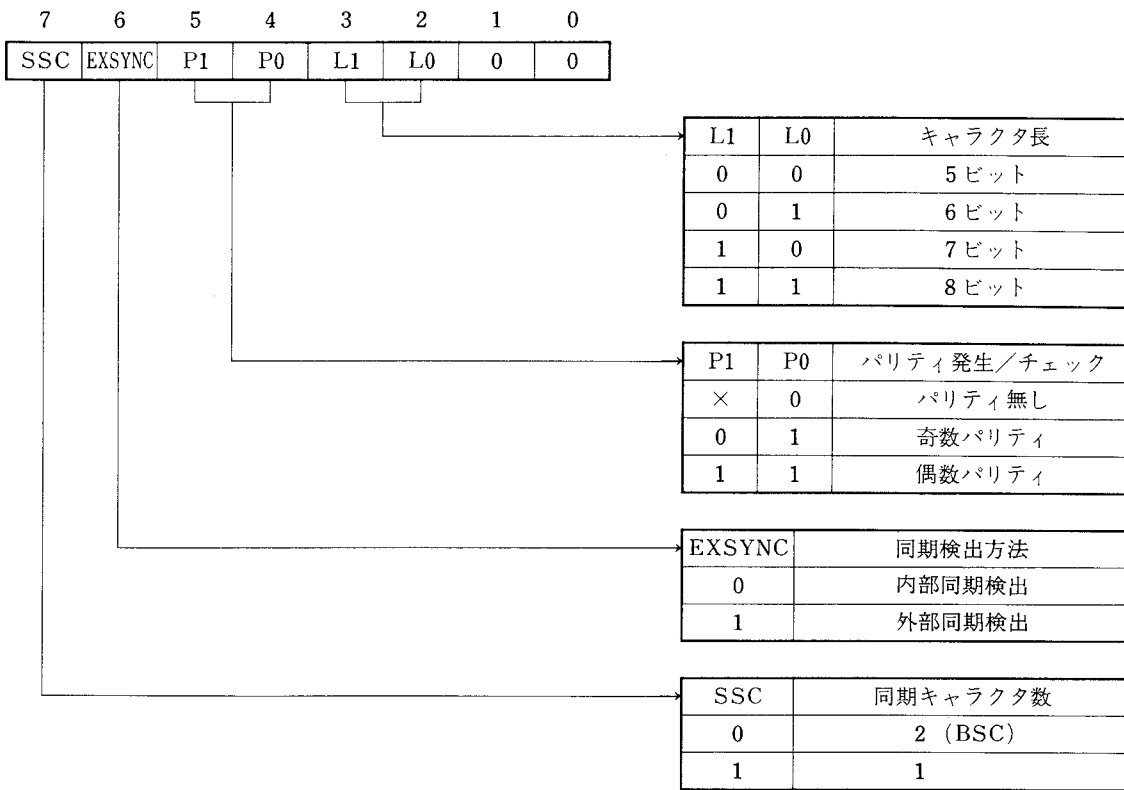


図4-3 同期モードにするためのモード・ワード

C/ \bar{D} =1



× : don't care

最初に両モードに共通なビットについて説明します。P1, P0(Parity)ビットはパリティ・ビットの発生(送信)やチェック(受信)機能の制御に用います。P0=0の場合はパリティ・ビットの発生・チェック機能は働きません。P1, P0=01のときは奇数パリティ, P1, P0=11のときは偶数パリティの発生・チェックを行ないます。L1, L0(Length)ビットは1キャラクタのビット数の設定に用います。このビット数にはパリティ・ビットなどの付加ビットは入りません。nビットに設定した場合、μPD71051はCPUが書込んだ8ビット・データの下位nビットを受け取ります。そしてCPUがμPD71051から読出すデータの上位8-nビットは0になります。

次に調歩同期モード特有のビットについて説明します。ST1, ST0 (Stop bit) ビットは送信時にμPD71051が付加するストップ・ビット(ハイ・レベル)の長さの指定に用います。B1, B0 (Baud rate)ビットは送受信のボーレートと, TxCLK, RxCLKの関係の規定します。ボーレートに対して送受信クロックの周波数が1倍か, 16倍か, 64倍かを選択します。通常, 調歩同期モードでは1倍は使用しません。使用する場合は, 送信側と受信側とでデータとクロックの同期をとる必要がありますので注意してください。

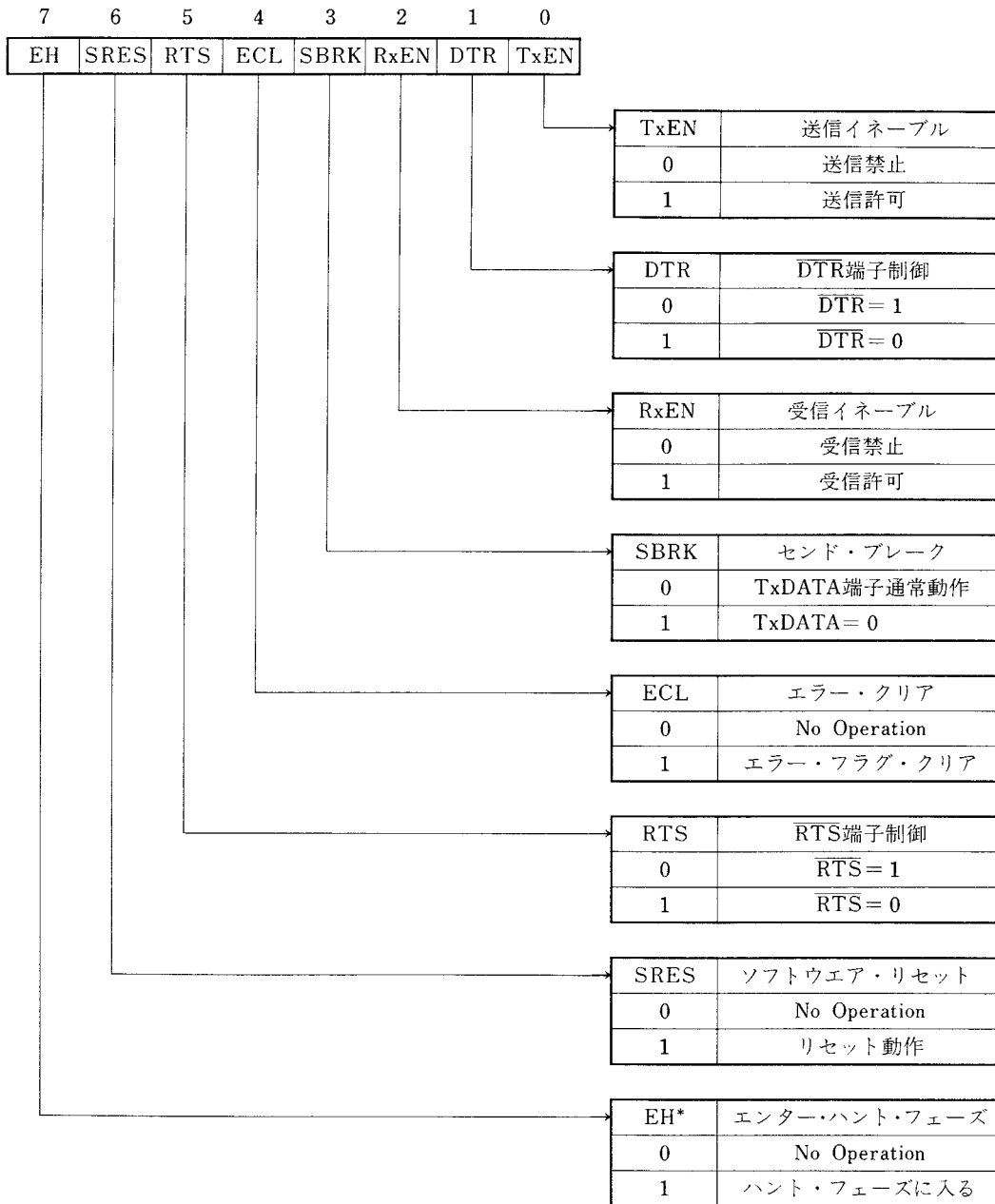
最後に同期モード特有のビットの説明をします。SSC (Single Sync-Character) ビットは同期キャラクタ数を決めます。SSC=1ならば1個, SSC=0ならば2個(BSC)となります。モード・ワードの次にSSCビットによって設定された数の同期キャラクタを書込みます。EXSYNC (External Synchronization) ビットは受信時の同期検出を内部検出にするか, 外部検出にするかを決めます。EXSYNC=1で外部検出, EXSYNC=0で内部検出になります。

4.3 コマンドと動作

コマンドはコマンド・ワードによって与えられ、μPD71051の送受信の動作を制御します。モード・ワードでモードを指定した後（同期モードではさらに同期キャラクタを書込んだ後）にC/D=1として書込めば、それはコマンド・ワードとなります。

図4-4 コマンド・ワードのフォーマット

C/D=1



* : EHビットは同期モードでのみ有効で、調歩同期モードではDon't careとなります。

保守 / 廃止

EH (Enter Hunt phase) ビットは同期モードにおいて、同期確立のためにハント・フェーズに入るときに1にします。このとき受信許可のRxENビットも1にする必要があります。同期キャラクタが検出され同期がとれると、自動的にハント・フェーズから抜けてデータの受信が始まります。

SRES (Software Reset) ビットを1にするとソフトウェア・リセットが実行され、μPD71051はスタンバイ・モードに移りモード・ワード待ちの状態になります。

RTS (Request To Send) ビットは汎用の出力端子 $\overline{\text{RTS}}$ の制御に用います。RTS=1ならば $\overline{\text{RTS}}$ はロウ・レベル、RTS=0ならば $\overline{\text{RTS}}$ はハイ・レベルになります。

ECL (Error Clear) ビットを1にするとステータスの中のエラー・フラグ(PE, OVE, FE)がクリアされます。ハント・フェーズに入るとき(EH=1)や受信許可(RxEN=1)にするときは同時にECL=1としてエラー・フラグのクリアもする必要があります。

SBRK (Send Break) ビットはブレイクの送信に用います。SBRK=1とすると現在送出中のデータは破壊され、TxDATA端子はロウ・レベルになります。ブレイク状態を解除するにはSBRK=0とします。なお、この機能は送信禁止状態でも有効です。

RxEN (Receiver Enable) ビットは受信の許可／禁止を指示します。RxEN=1で受信許可になります。RxEN=0とすれば受信動作は禁止されます。同期モードの場合受信禁止を行なうと同期が失われます。

DTR (Data Terminal Ready) ビットは汎用の出力端子 $\overline{\text{DTR}}$ の制御に用います。DTR=1ならば $\overline{\text{DTR}}$ はロウ・レベル、DTR=0ならば $\overline{\text{DTR}}$ はハイ・レベルになります。

TxEN (Transmitter Enable) ビットは送信の許可／禁止を指示します。TxEN=1で送信許可になります。TxEN=0として送信禁止にすれば、現在書込まれているデータをすべて送出してから送信を停止し、TxDATA端子はハイ・レベル(マーク状態)になります(SBRK≠1の場合)。

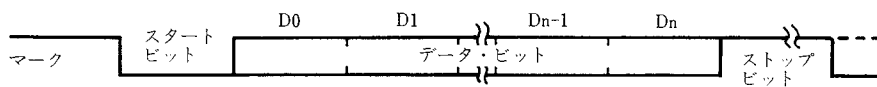
4.3.1 調歩同期モード動作

(1) 送信

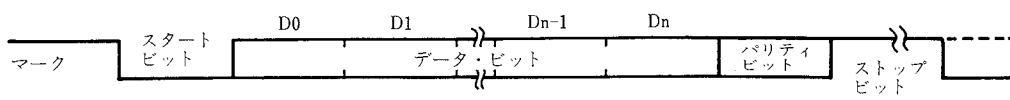
データを送出していないときは通常TxDATA端子はハイ・レベル状態(マーキング)になっています。CPUがμPD71051に送信データを書込むとμPD71051はその送信データを送信データ・バッファから送信バッファに転送し、自動的に1ビットのスタート・ビット(ロウ・レベル)と、プログラムされているストップ・ビットを付加してTxDATA端子より送出します。パリティが有効になっているときには、キャラクタとストップ・ビットの間にプログラムされた偶数または奇数のパリティ・ビットも付加します。シリアル・データ送出は $\overline{\text{TxCLK}}$ を分周(1分周, 16分周, 64分周)した信号の立下がりで行なわれます。

図4-5 調歩同期モード・データ・フォーマット

。パリティ無し



。パリティ有り



n : 4, 5, 6, 7
ストップ・ビット : 1ビット, 1.5ビット, 2ビット

SBRKビットを1としたコマンドを発行すれば、TxDATA端子はデータの送出中であるかないかに関係なくロウ・レベル（ブレイク状態）になります。

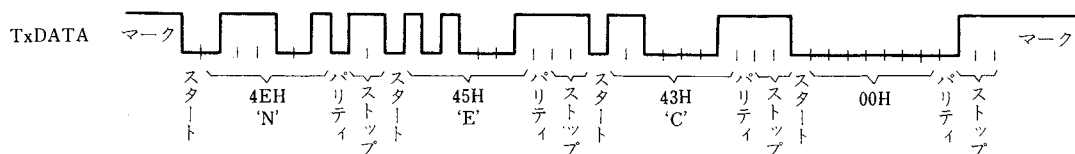
図4-6に調歩同期モードで、データを送信する場合のプログラム例と、TxDATA端子の出力を示します。

図4-6 調歩同期モード送信例

```

ASYNTAX : CALL ASYNMOD           調歩同期モード設定
          MOV  AL, 00010001B      } コマンド
          OUT  PCTRL, AL          }   。エラー・フラグ・クリア
          MOV  BW, OFFSET TXDADR  }   。送信許可
          MOV  BW, OFFSET TXDADR  送信データ領域
TXSTART : IN   AL, PCTRL          }
          TESTI AL, 0              } ステータス読出し
          BZ   TXSTART            }   TxRDY = 1 まで待つ
          MOV  AL, [BW]           }
          OUT  PDATA, AL          } 送信データ書込み
          INC  BW                  次のデータ・アドレスのセット
          CMP  AL, 0              }
          BNE  TXSTART            } データが0なら終了
          RET
TXDADR   DB   'NEC'              }
          DB   0                  } 送信データ 4EH, 45H, 43H, 00H
ASYNMOD : MOV  AL, 0              }
          OUT  PCTRL, AL          } ハードウェア・リセットが正常に行なわれなかった場合を考え
          OUT  PCTRL, AL          } て行なう。00Hというコントロール・ワードを3回書込むこと
          OUT  PCTRL, AL          } により、μPD71051はどの状態からでもコマンド・ワードを受け
          MOV  AL, 01000000B      } 付けられる状態になる。
          OUT  PCTRL, AL          }
          MOV  AL, 01000000B      } ソフトウェア・リセット
          OUT  PCTRL, AL          }
          MOV  AL, 11111010B      }
          OUT  PCTRL, AL          } モード・ワード書込み
          RET                      }   。ストップ・ビット = 2ビット
          RET                      }   。偶数パリティ
          RET                      }   。7ビット/キャラクタ
          RET                      }   。16倍クロック
    
```

TxDATA端子出力



(2) 受信

データを受信していないときは通常、RxDATA端子はハイ・レベルを保持しておきます。μPD71051はそこにロウ・レベルの信号が入ってくるとその立下がりを検出し、このロウ・レベルが有効なスタート・ビットかどうかをチェックするために立下がりから $\frac{1}{2}$ ビット後の位置でRxDATA入力のレベルをサンプリングします（16倍クロック、64倍クロック指定の場合のみ）。このときロウ・レベルが検出されると有効なスタート・ビットとみなされます。ハイ・レベルが検出された場合はスタート・ビットとはみなされず、再びロウ・レベル入力待ちの状態に戻ります。スタート・ビットが検出された場合は、ビット・カウンタによりデータ・ビット、パリティ・ビット（有効な場合）、ストップ・ビットのサンプリング点が決定されデータの読み込みが開始されます。サンプリングはRxCLKを分周（1分周、16分周、64分周）した信号の立上がりで行なわれます。

1キャラクタ分のデータが受信バッファに入るとこのデータが受信データ・バッファに転送されて、RxRDY=1となりCPUに読出しを要求します。CPUがデータを読出すと自動的にRxRDY=0となります。

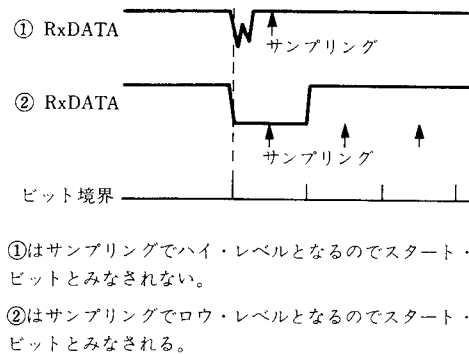
ストップ・ビットの検出は1ビット分しか行ないません。このときハイ・レベル（正しいストップ・ビット）が検出されると、次のデータのスタート・ビットの待ち状態になります。ストップ・ビットの検出でロウ・レベルが検出されるとフレーミング・エラー・フラグがセットされますが、受信動作はストップ・ビットとしてハイ・レベルが検出されたかのように続きます。パリティ・エラーが発生するとパリティ・エラー・フラグがセットされます。CPUの読出しが遅れ、次の受信データが受信データ・バッファに転送されるとオーバラン・エラー・フラグがセットされます。しかし、どのエラーが発生してもμPD71051の送受信動作には影響を与えません。

受信動作中にデータ・ブロック2個分以上の間、RxDATA端子にロウ・レベルが入力されたときは、ブレイク状態と判断され、SYNC/BRK（端子、ステータス）は1となります。

リセット後調歩同期モードが設定され、最初に受信許可になったときは、1ビット以上のハイ・レベルがRxDATA端子に入力されるまではスタート・ビットの検出は行なわれません。

図4-8に図4-6で送信したデータを受信するプログラム例を示します。

図4-7 スタート・ビット検出



保守 / 廃止

図4-8 調歩同期モード・受信プログラム例

```

ASYNRX : CALL  ASYNMOD           調歩同期モード設定
          MOV   AL, 00010100B     } コマンド
          OUT  PCTRL, AL          }   。エラー・フラグ・クリア
          MOV  BW, OFFSET RXDADR  }   。受信許可
          MOV  BW, OFFSET RXDADR  データ格納領域

RXSTART : IN   AL, PCTRL         }
          TEST1 AL, 1             } ステータス読出し
          BZ   RXSTART           }   RxRDY=1 まで待つ

          IN   AL, PDATA         }
          MOV  [BW], AL          } 受信データ読出しと格納

          INC  BW                次の格納アドレスのセット

          CMP  AL, 0             }
          BNE  RXSTART           } データが0なら終了

          RET

RXDADR  DB   256 DUP(?)         受信されたデータ
    
```

注意：送信側のTxCLKと受信側のRxCLKは同じ周波数です。

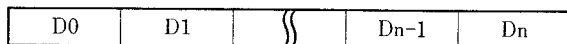
4.3.2 同期モード動作

(1) 送信

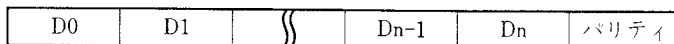
同期モードに設定され送信許可になってからCPUが最初のデータ(通常は同期キャラクタ)を書込むまではTxDATA端子はハイ・レベル状態を続けます。データを書込むと、CTSがロウ・レベルであればTxDATA端子からTxCLKの立下がりごとに1ビット送出されます。調歩同期モードとは異なりスタート・ビットとストップ・ビットは付加されません。パリティ・ビットは設定できます。

図4-9 同期モード・データ・フォーマット

◦パリティ無しキャラクタ・データ



◦パリティ有りキャラクタ・データ



n : 4, 5, 6, 7

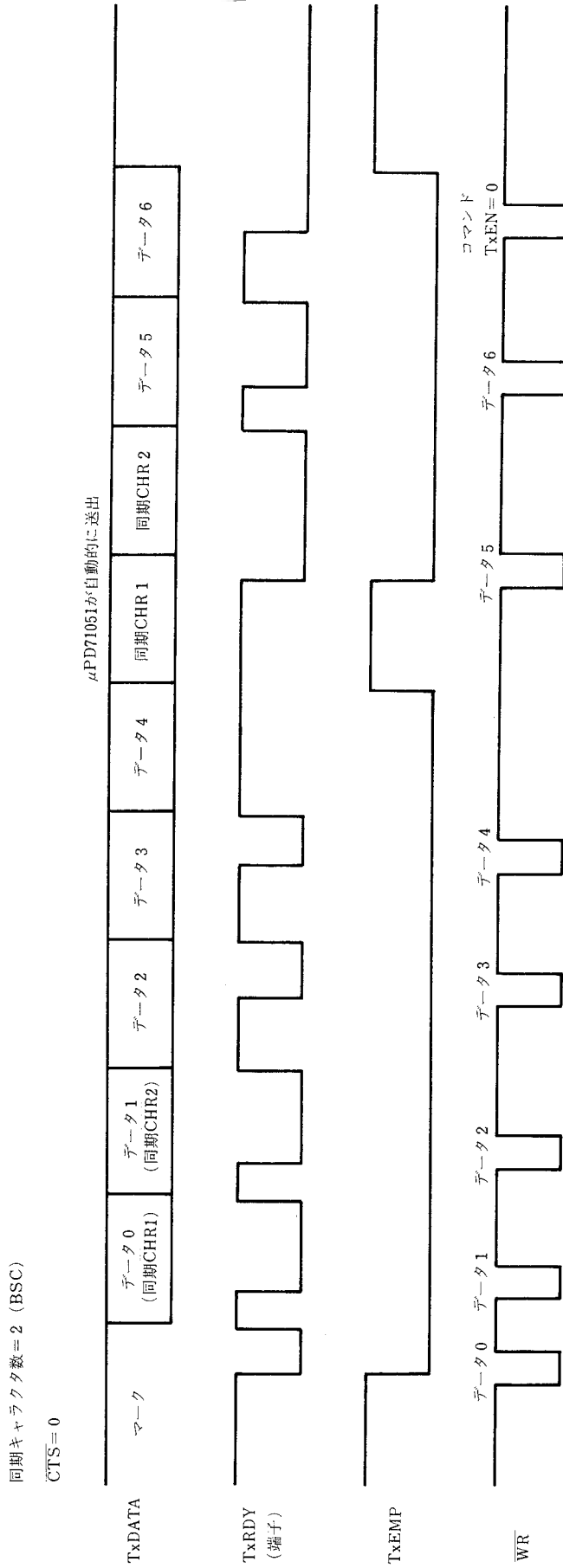
一度送信を開始すると、CPUはTxCLKのレートでμPD71051へデータを書込まなければなりません。もしCPUのデータ書込みが遅れて、TxEMP=1となれば、μPD71051は自動的に1または2個の同期キャラクタをCPUがデータを書込むまで送出し続けます。データを書込むと、TxEMP=0となり同期キャラクタの送出が終了しだいたい書込んだデータが送出されます。なお、同期キャラクタの自動送出はCPUがデータを一度書込んだ後に有効になりますので、送信許可としただけでは同期キャラクタの自動送出は起りません。

μPD71051が自動的に同期キャラクタを送出中にコマンド・ワードを書込むと、指示通りの動作が行なわれないことがあります。そのため、同期キャラクタの自動送出中(TxEMP=1)にコマンド・ワードを書込む必要ができた場合には、同期キャラクタと同じデータを書込み、そのデータの送出中にコマンド・ワードを書込むようにします(図4-11)。

図4-12に同期モードで送信するプログラム例を示します。

保守 / 廃止

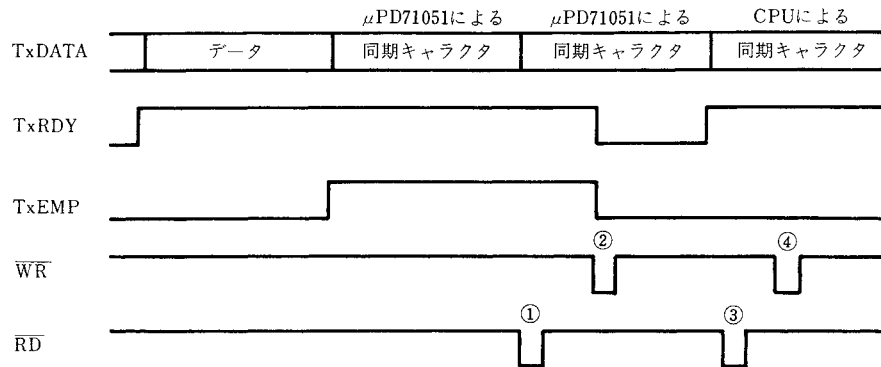
図4-10 同期モード送信タイミング



保守 / 廃止

図4-11 同期キャラクタ送出中でのコマンド

同期キャラクタ数 = 1



- ①ステータスにより同期キャラクタの自動送出 (TxEMP=1) を確認。
- ②同期キャラクタ・データを書込む。
- ③ステータスにより書込んだ同期キャラクタの送出 (TxRDY=1) を確認。
- ④コマンド・ワードを書込む。

図4-12 同期モード・送信プログラム例

```

SYNTAX : CALL SYNMOD           同期モード設定
        MOV AL, 00010001B      } コマンド
        OUT PCTRL, AL          }   。エラー・フラグ・クリア
        MOV BW, OFFSET TXDADR  }   。送信許可
                                } 送信データ領域

TXSTART1: IN AL, PCTRL
        TEST1 AL, 0
        BZ TXSTART1
        MOV AL, SYNC1
        OUT PDATA, AL
TXSTART2: IN AL, PCTRL
        TEST1 AL, 0
        BZ TXSTART2
        MOV AL, SYNC2
        OUT PDATA, AL

TXLEN : IN AL, PCTRL
        TEST1 AL, 0
        BZ TXLEN
        MOV AL, LDLEN
        OUT PDATA, AL
        MOV CL, AL
        MOV CH, 0
    
```

} 同期キャラクタ送出

} 送信データ数を送信

} 送信データ数をカウンタにセット

保守 / 廃止

```

TXDATA : IN      AL, PCTRL
          TEST1  AL, 0
          BZ     TXDATA
          MOV    AL, [BW]
          OUT    PDATA, AL
          INC    BW
          DBNZ  TXDATA
          MOV    AL, 00010000B
          OUT    PCTRL, AL
          RET

SYNC1    DB ?           同期キャラクタ 1
SYNC2    DB ?           同期キャラクタ 2
LDLEN    DB ?           送信するデータ数をセットする (1以上255以下)
TXDADR   DB 255 DUP (?) 送信するデータ

SYNMOD : MOV    AL, 0
          OUT    PCTRL, AL
          OUT    PCTRL, AL
          OUT    PCTRL, AL
          MOV    AL, 01000000B
          OUT    PCTRL, AL
          MOV    AL, 00111100B
          OUT    PCTRL, AL
          MOV    AL, SYNC1
          OUT    PCTRL, AL
          MOV    AL, SYNC2
          OUT    PCTRL, AL
          RET
    
```

} 送信データをカウンタにセットされているだけ送信する

} コマンド
 °エラー・フラグ・クリア
 °送信禁止

} ハードウェア・リセットが正常に行なわれなかった場合を考えて行なう。00H というコントロール・ワードを 3 回書込むことにより、μPD71051はどの状態からでもコマンド・ワードを受け付けられる状態になる。

} ソフトウェア・リセット
 モード・ワード書込み
 °同期キャラクタ数=2
 °内部検出
 °偶数パリティ
 °8ビット/キャラクタ

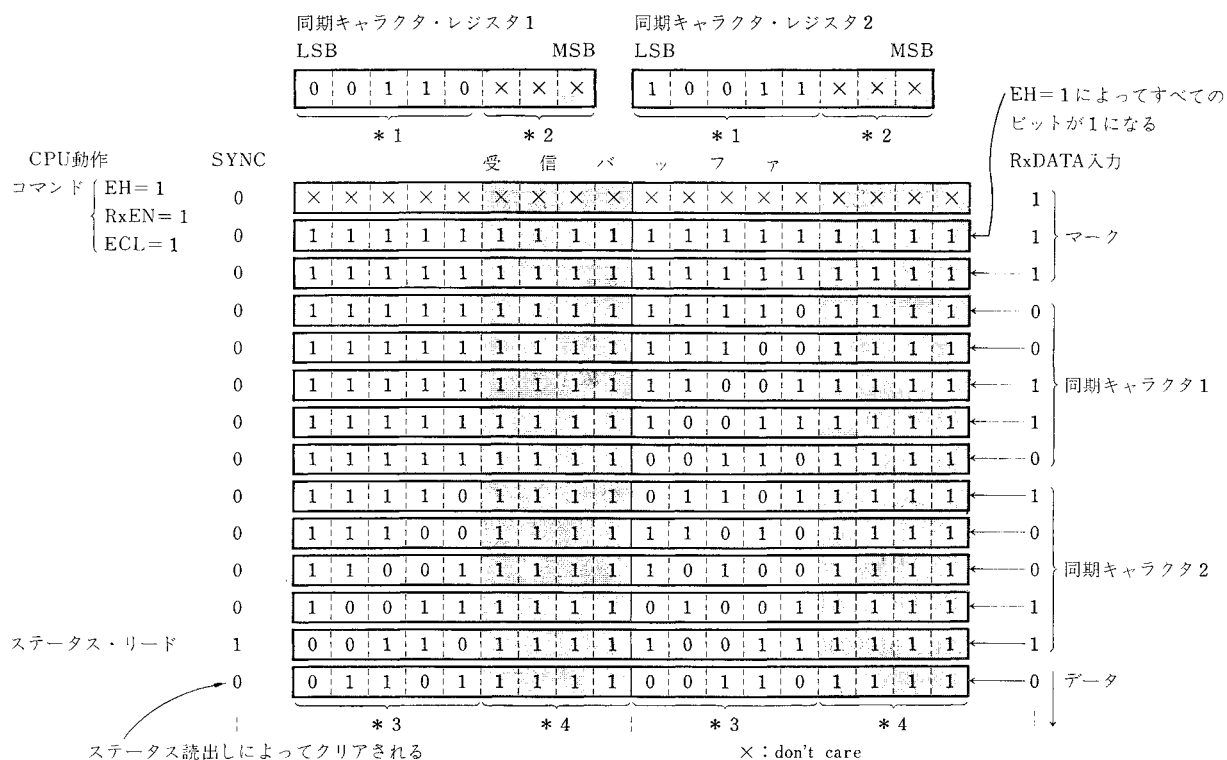
} 同期キャラクタ書込み

(2) 受信

同期モードでの受信はまず送信側との同期をとることが必要です。そのため、同期モードに設定し同期キャラクタ (C/D=1) を書込んだら、最初のコマンドは、EH=1, ECL=1, RxEN=1とする必要があります。このコマンドによりハント・フェーズに入ると、受信バッファのすべてのビットは1にセットされます。そして内部同期検出の場合は、RxDATA端子上的データがRxCLKの立上がりごとに受信バッファに入力され、その都度同期キャラクタと比較されます。受信バッファと同期キャラクタが一致するとμPD71051はハント・フェーズを終了し、SYNC=1となり同期がとれたことを示します。SYNCが1になるのは同期キャラクタの最後のビットの中心ですが、パリティがある場合はパリティ・ビットの中心になります。同期がとれると次のビットからデータとして受信開始します。

図4-13 内部同期検出動作例

5ビット・キャラクタ，パリティ無し，2同期キャラクタ
同期キャラクタ1 = 01100B，同期キャラクタ2 = 11001B



- * 1 ~ * 4 : キャラクタが5ビットなので同期キャラクタ・レジスタは* 1部分（下位5ビット）が有効となり，* 2部分はdon't careとなる。
- 受信バッファの方もキャラクタが5ビットでパリティが無いので* 3部分が有効となり，* 4部分は使用されない。* 1部分と* 3部分が一致したときにSYNC=1となる。（パリティが有る場合は* 4部分の左側1ビットが使用されるが同期キャラクタとの比較には使用されない。）

外部同期検出の場合は外部回路によってSYNC端子にハイ・レベルをRxCLKの1周期分以上与えると、同期がとれハント・フェーズを終了してデータの受信を開始します。このときステータスのSYNCビットは1になり、ステータスが読出されると0になります。同期がとれてからでも、SYNC入りに立上がり（そしてRxCLK 1周期分以上のハイ・レベル）があるとステータスのSYNCビットは1にセットされます。

μPD71051が同期を失った場合はいつでも、エンター・ハント・フェーズのコマンドを与えて再び同期をとることができます。

同期がとれてからは、内部検出，外部検出には関係なく，キャラクタごとに同期キャラクタとの比較が行なわれ，一致した場合はSYNC（外部検出ではステータスのみ）が1になり，同期キャラクタが受信されたことを示します。この場合もステータスを読出すとSYNC（外部検出ではステータスのみ）は0になります。

オーバランとパリティのエラーは調歩同期モードと同様にチェックされ，ステータスのフラグにのみ影響します。パリティ・チェックはハント・フェーズでは行なわれません。

図4-14に図4-12で送信したデータを受信するプログラム例を示します。



図4-14 同期モード・受信プログラム例

```

SYNRX : CALL  SYNMOD           同期モード設定
        MOV   AL, 10010100B    } コマンド
        OUT   PCTRL, AL        }   。エンター・ハント・フェーズ
        MOV   BW, OFFSET RXDADR 受信データ格納番地セット
                                }   。エラー・フラグ・クリア
                                }   。受信許可
RXLEN  : IN    AL, PCTRL
        TEST1 AL, 1             } 受信データ数の受信
        BZ    RXLEN
        IN    AL, PDATA
        MOV   STLEN, AL
        MOV   CL, AL            } 受信データ数を変数とカウンタにセットする
        MOV   CH, 0
RXDATA : IN    AL, PCTRL
        TEST1 AL, 1
        BZ    RXDATA
        IN    AL, PDATA
        MOV   [BW], AL
        INC   BW
        DBNZ  RXDATA
        MOV   AL, 00000000B    } コマンド
        OUT   PCTRL, AL        }   。受信禁止
        RET
STLEN  DB    ?                受信データ数を格納する
RXDADR DB    256DUP (0)       受信されたデータ
    
```

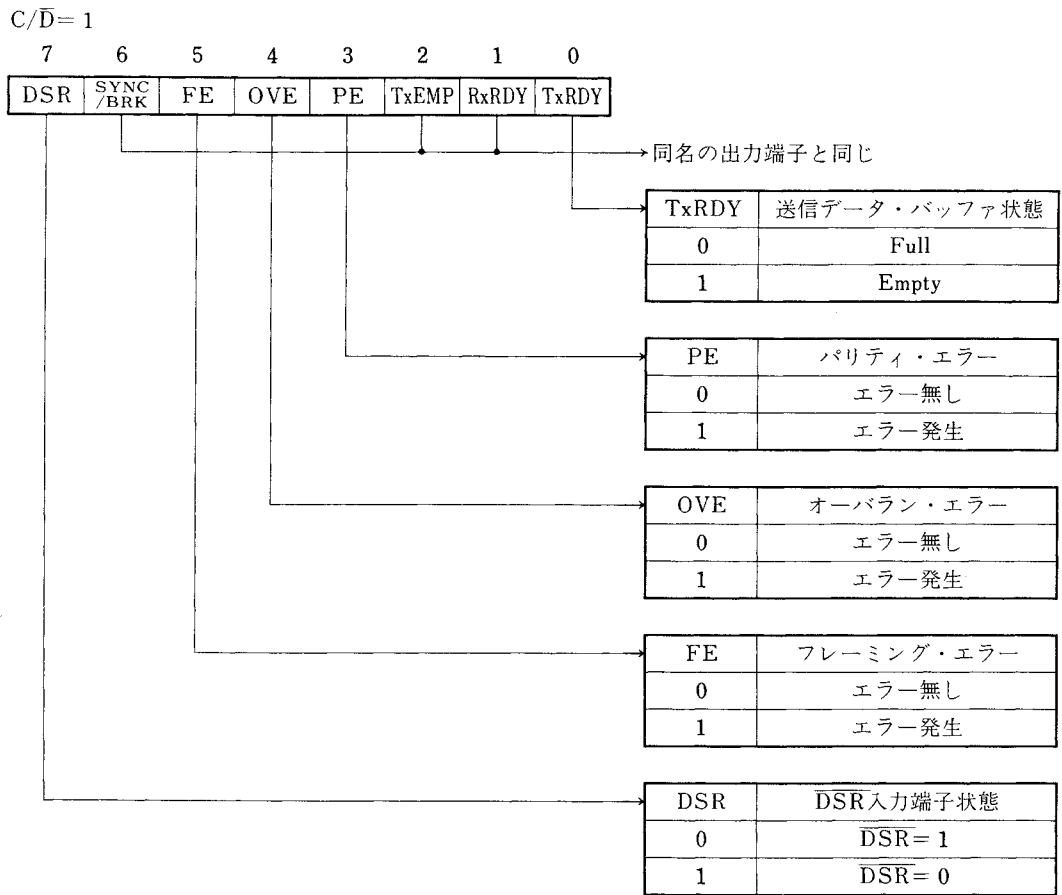
注意：送信側のTxCLKと受信側のRxCLKは同じ周波数です。

4.4 ステータス

CPUはμPD71051の動作中（スタンバイ・モードを除く）にμPD71051のステータスを読み出すことができます。このことによってCPUはデータの書込み、読出しのタイミングや受信中のエラーの発生などを知ることができます。

- ★ ステータスを読み出すには $C/\bar{D}=1$ として読み出します。ステータスに影響を与える事象が起こった場合、システム・クロックの立ち上がりのタイミングに同期して、ステータスの更新が行われます。ただし、ステータスを読み出しているとき、その更新タイミングになると、ステータスの更新は禁止されます。次にステータスを更新するタイミングは4クロック後です。またステータスの更新は、ステータスに影響を与える事象が起ってから最大28クロック周期の遅れがあるということに注意してください。

図4-15 ステータスのフォーマット



以下に各ビットの説明をします。

TxEMP, RxRDYの2ビットは同名の出力端子と同様の意味を持ちます。

SYNC/BRKビットはほとんどの場合はSYNC/BRK端子と同じですが、同期モードの外部同期検出の場合に限り端子とステータスが一致しないことがあります。この場合 SYNC 端子は入力となっていて、この入力に立上りが検出されるとステータスは1になりますが、入力がロウ・レベルに落ちててもステータスは読出されるまでは0になりません。また、入力がロウ・レベルの状態でも、 $\overline{\text{RxDATA}}$ 入力で同期キャラクタが入力されるとステータスは1になります。

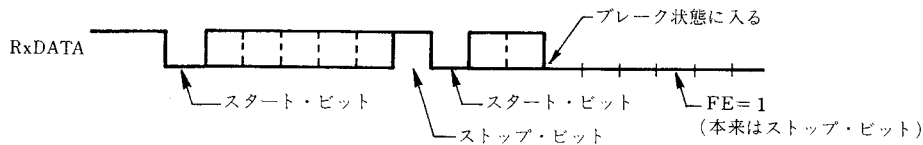
DSR (Data Set Ready) ビットは汎用の入力端子 $\overline{\text{DSR}}$ の状態を示しています。 $\overline{\text{DSR}}$ がロウ・レベルのとき DSR=1 となります。

FE (Framing Error) ビットは調歩同期モードの受信動作中に、各データ・ブロックの最後で1ビット以上の有効なストップ・ビットが検出されなかったときに1となり、フレーミング・エラー発生を示します。

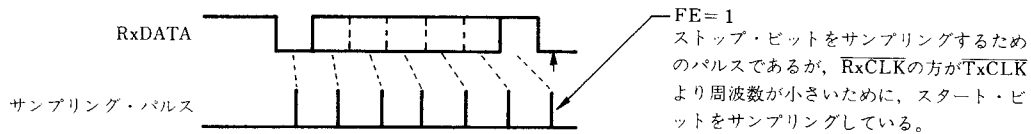
図4-16 フレーミング・エラー

1 キャラクタ=5ビット, パリティ無し, ストップ・ビット=1ビット

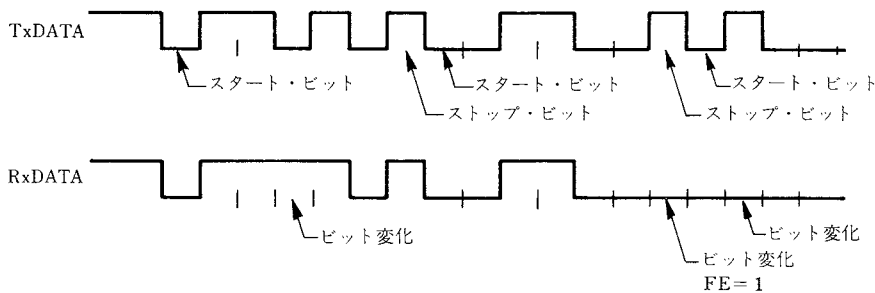
(i) ブレーク状態になった場合



(ii) $\overline{\text{RxCLK}}$ と $\overline{\text{TxCLK}}$ の周波数のずれが大きい場合

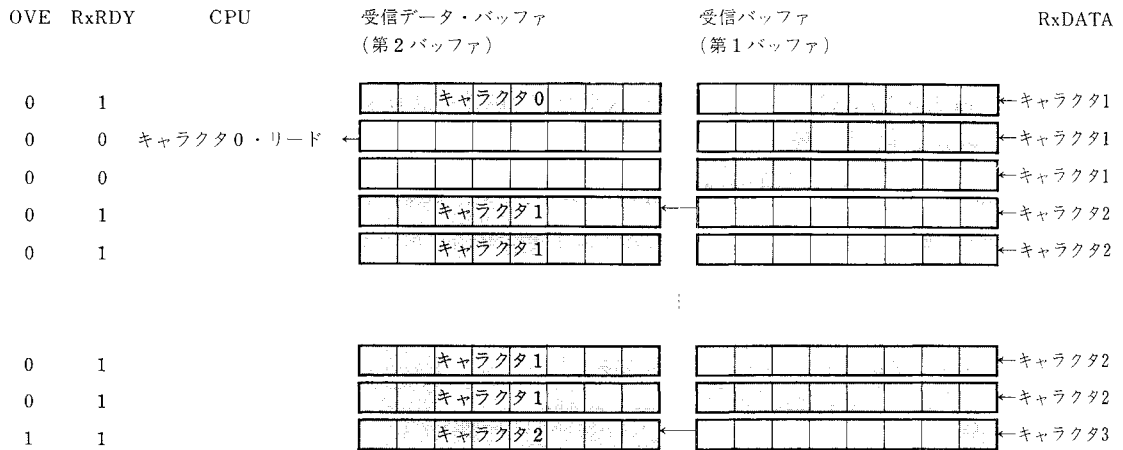


(iii) 伝送中にデータが変化した場合 (信頼性の悪い伝送路を使用した場合など)



OVE (Overrun Error)ビットは受信時にCPUの受信データの読出しが遅れたときに1となり、オーバラン・エラー発生を示します。この場合、前に受信したデータ1個が受信データ・バッファ内で失われます。

図4-17 オーバラン・エラー



キャラクタ1はCPUに読まれることなくキャラクタ2の受信によって失われます。

PE (Parity Error)ビットは受信状態でパリティ有効のとき、パリティ・エラーが発生すると1になります。

以上三つのエラーはμPD71051の動作を禁止することはありません。また、これら三つのエラー・フラグはECLビットを1としたコマンドによって、すべて0にクリアされます。

TxRDY (Transmitter Ready)ビットは送信データ・バッファが空のときにはいつも1になります。同名の出力端子の場合は送信データ・バッファが空で、さらにCTSがロウ・レベル、TxEN=1のときに1となるので、ステータスと端子のセットされる条件は同じではありません。

TxRDYビット = 送信データ・バッファ・エンプティ

TxRDY端子 = (送信データ・バッファ・エンプティ) · (CTS = 0) · (TxEN = 1)

5. スタンバイ・モード

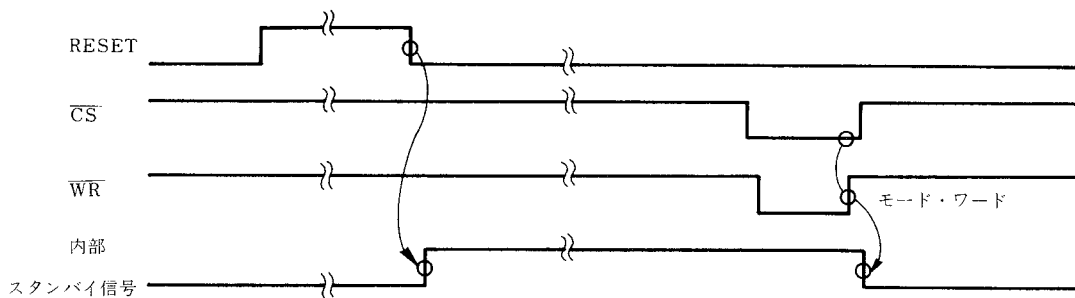
μPD71051はCMOSのため低消費電力となっていますが、スタンバイ・モードに入ることにより外部クロック(CLK, TxCLK, RxCLK)の内部への供給を制限していっそう低消費電力となります。

スタンバイ・モードに入るためには二つの方法があります。一つの方法はハードウェア・リセットで、RESET端子にハイ・レベルを入力するとそのハイ・レベルの立下がりですタンバイ・モードに入ります。二つめの方法はコマンドによるソフトウェア・リセットです。

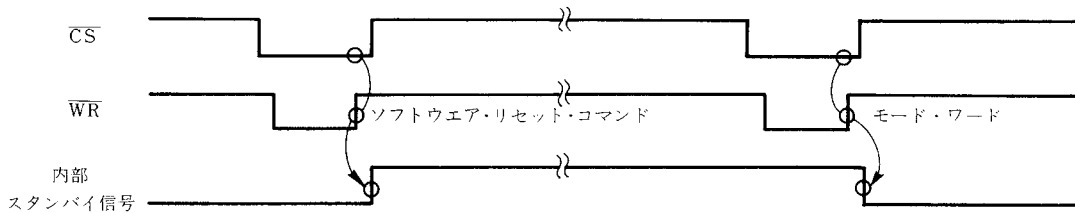
スタンバイ・モードから抜ける方法はモード・ワードの書込みだけです。図5-1にこれらの動作タイミングを示します。

図5-1 スタンバイ・モード

①ハードウェア・リセット



②ソフトウェア・リセット



内部スタンバイ信号がハイ・レベルの間は、外部入力クロックの信号はμPD71051内部へは供給されません。

注意：スタンバイ・モードのμPD71051へデータ(C/D=0)を書込んだ場合、以後の動作は不定になります。

スタンバイ・モードでの出力端子の状態は表5-1の通りです。

表5-1 スタンバイ・モードでの出力端子状態

端子名	状態
TxRDY	ロウ・レベル
TxEMP	ハイ・レベル
TxDATA	ハイ・レベル
RxRDY	ロウ・レベル
SYNC/BRK	ロウ・レベル
DTR	ハイ・レベル
RTS	ハイ・レベル

6. 電気的特性

絶対最大定格 (T_a = 25 °C)

項 目	略 号	条 件	定 格	単 位
電 源 電 圧	V _{DD}		-0.5 ~ +7.0	V
入 力 電 圧	V _I		-0.5 ~ V _{DD} + 0.3	V
出 力 電 圧	V _O		-0.5 ~ V _{DD} + 0.3	V
動 作 温 度	T _{opt}		-40 ~ +85	°C
保 存 温 度	T _{stg}		-65 ~ +150	°C

DC特性 (T_a = -40 ~ +85 °C, V_{DD} = 5 V ± 10 %)

項 目	略 号	条 件	μPD71051			μPD71051-10			単 位
			MIN.	TYP.	MAX.	MIN.	TYP.	MAX.	
高レベル入力電圧	V _{IH}		2.2		V _{DD} + 0.3	2.2		V _{DD} + 0.3	V
低レベル入力電圧	V _{IL}		-0.5		0.8	-0.5		0.8	V
高レベル出力電圧	V _{OH}	I _{OH} = -400 μA	0.7 × V _{DD}			0.7 × V _{DD}			V
低レベル出力電圧	V _{OL}	I _{OL} = 2.5 mA			0.4			0.4	V
高レベル入力リーク電流	I _{LIH}	V _I = V _{DD}			10			10	μA
低レベル入力リーク電流	I _{LIL}	V _I = 0 V			-10			-10	μA
高レベル出力リーク電流	I _{LOH}	V _O = V _{DD}			10			10	μA
低レベル出力リーク電流	I _{LOL}	V _O = 0 V			-10			-10	μA
電 源 電 流	I _{DD1}	動作時			10			10	mA
	I _{DD2}	スタンバイ時		50	100		2	50	μA

容量 (T_a = 25 °C, V_{DD} = 0 V)

項 目	略 号	条 件	MIN.	TYP.	MAX.	単 位
入 力 容 量	C _I	f _C = 1 MHz			10	pF
入 出 力 容 量	C _{IO}	被測定端子以外は 0 V			20	pF

AC特性 (Ta = -40 ~ +85 °C, VDD = 5 V ± 10 %)

リード・サイクル:

項 目	略 号	条 件	μPD71051		μPD71051-10		単 位
			MIN.	MAX.	MIN.	MAX.	
アドレス (\overline{CS} , C/D) 設定時間 (対 $\overline{RD}\downarrow$)	t _{SAR}		0		0		ns
アドレス (\overline{CS} , C/D) 保持時間 (対 $\overline{RD}\uparrow$)	t _{HRA}		0		0		ns
\overline{RD} パルス幅	t _{RRL}		150		95		ns
データ遅延時間 (対 $\overline{RD}\downarrow$)	t _{DRD}	C _L = 150 pF		120		85	ns
データ・フロート時間 (対 $\overline{RD}\uparrow$)	t _{F RD}		10	80	10	65	ns
ポート (\overline{DSR} , \overline{CTS}) 設定時間 (対 $\overline{RD}\downarrow$)	t _{SPR}		20		20		t _{CYK}

ライトサイクル

項 目	略 号	条 件	μPD71051		μPD71051-10		単 位
			MIN.	MAX.	MIN.	MAX.	
アドレス (\overline{CS} , C/D) 設定時間 (対 $\overline{WR}\downarrow$)	t _{SAW}		0		0		ns
アドレス (\overline{CS} , C/D) 保持時間 (対 $\overline{WR}\uparrow$)	t _{HWA}		0		0		ns
\overline{WR} パルス幅	t _{WWL}		150		95		ns
データ設定時間 (対 $\overline{WR}\uparrow$)	t _{SDW}		80		80		ns
データ保持時間 (対 $\overline{WR}\uparrow$)	t _{HWD}		0		0		ns
ポート (\overline{DTR} , \overline{RTS}), TxEN 遅延時間 (対 $\overline{WR}\uparrow$)	t _{DWP}			8		8	t _{CYK}
書込み回復時間	t _{RV}	モード指定時	6		6		t _{CYK}
		調歩同期モード時	8		8		t _{CYK}
		同期モード時	16		16		t _{CYK}

AC特性

シリアル転送タイミング：

項 目	略 号	条 件	μPD71051		μPD71051-10		単 位
			MIN.	MAX.	MIN.	MAX.	
ク ロ ッ ク 周 期	t_{CYK}		125	DC	100	DC	ns
ク ロ ッ ク ・ パ ル ス ・ ハ イ ・ レ ベ ル 幅	t_{KKH}		50		35		ns
ク ロ ッ ク ・ パ ル ス ・ ロ ウ ・ レ ベ ル 幅	t_{KKL}		35		25		ns
ク ロ ッ ク 立 上 が り 時 間	t_{KR}		5	20	5	20	ns
ク ロ ッ ク 立 下 が り 時 間	t_{KF}		5	20	5	20	ns
TxDATA 遅 延 時 間 (対TxCLK)	t_{DTKTD}			0.5		0.5	μs
トランスミッタ入力クロック パルス・ロウ・レベル幅	$1 \times BR$ ^{注1} $16 \times, 64 \times BR$	t_{TKTKL}	12		12		t_{CYK}
			1		1		t_{CYK}
トランスミッタ入力クロック パルス・ハイ・レベル幅	$1 \times BR$ $16 \times, 64 \times BR$	t_{TKTKH}	15		15		t_{CYK}
			3		3		t_{CYK}
トランスミッタ入力クロック 周 波 数	$1 \times BR$ $16 \times BR$ $64 \times BR$	f_{TK} ^{注2}	DC	240	DC	300	kHz
			DC	1 536	DC	1 920	kHz
			DC	1 536	DC	1 920	kHz
レシーバ入力クロック パルス・ロウ・レベル幅	$1 \times BR$ $16 \times, 64 \times BR$	t_{RKRKL}	12		12		t_{CYK}
			1		1		t_{CYK}
レシーバ入力クロック パルス・ハイ・レベル幅	$1 \times BR$ $16 \times, 64 \times BR$	t_{RKRKH}	15		15		t_{CYK}
			3		3		t_{CYK}
レシーバ入力クロック 周 波 数	$1 \times BR$ $16 \times BR$ $64 \times BR$	f_{RK} ^{注2}	DC	240	DC	300	kHz
			DC	1 536	DC	1 920	kHz
			DC	1 536	DC	1 920	kHz
RxDATA設定時間(対サンプリング・パルス)	t_{SRDSP}		1		1		μs
RxDATA保持時間(対サンプリング・パルス)	t_{HSPRD}		1		1		μs
TxEMP 遅 延 時 間	t_{DTXEP}			20		20	t_{CYK}
TxRDY 遅 延 時 間 (TxRDY↑)	t_{DTXR}			8		8	t_{CYK}
TxRDY 遅 延 時 間 (TxRDY↓)	t_{DWTXR}			200		100	ns
RxRDY 遅 延 時 間 (RxRDY↑)	t_{DRXR}			26		26	t_{CYK}
RxRDY 遅 延 時 間 (RxRDY↓)	t_{DRRXR}			200		100	ns
SYNC 出力遅延時間(内部同期)	t_{DRKSY}			26		26	t_{CYK}
SYNC 入力設定時間(外部同期)	t_{SSYRK}		18		18		t_{CYK}
リセット・パルス・ハイ・レベル幅			6		6		t_{CYK}

注1. Baud Rate

2. TxCLKとRxCLKの周波数には次のような制限があります。

$$1 \times BR : f_{TK}, f_{RK} \leq 1/30t_{CYK}$$

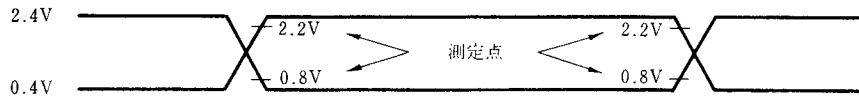
$$16 \times, 64 \times BR : f_{TK}, f_{RK} \leq 1/4.5t_{CYK}$$

注意1. システム・クロックはリセット中に入力されていなければなりません。

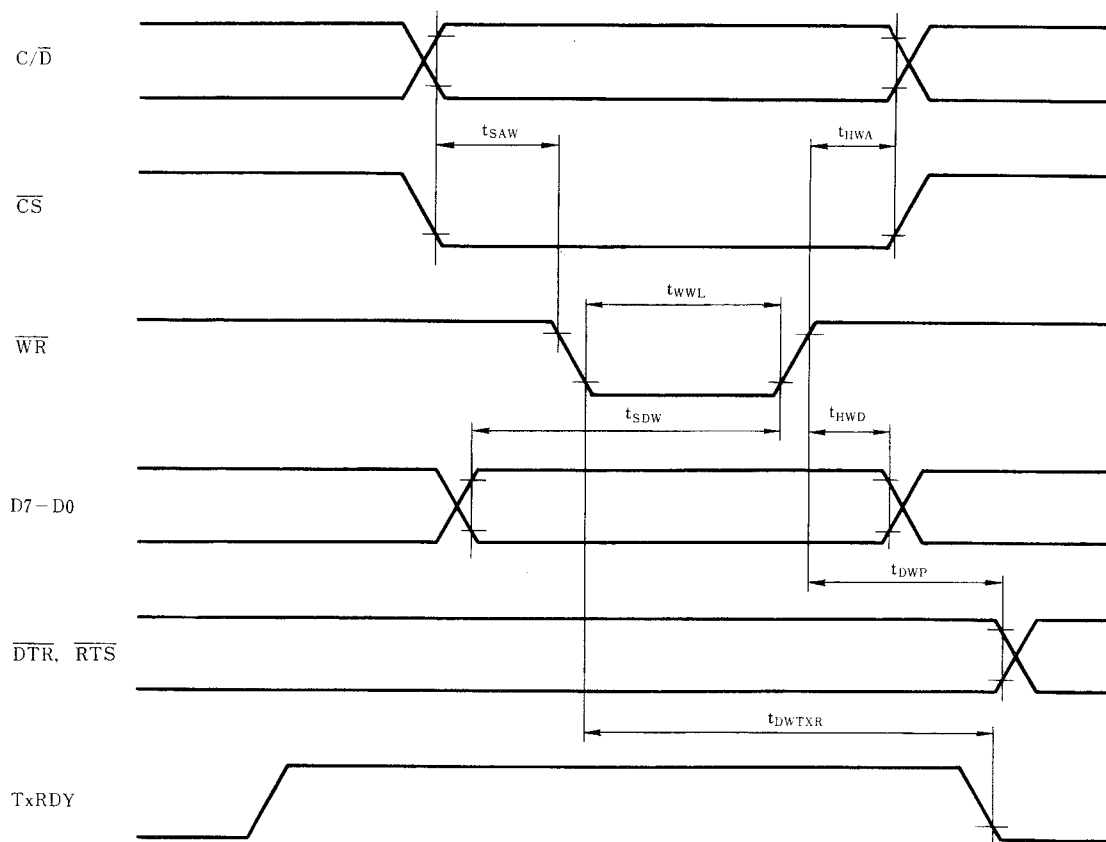
★

- ステータスの更新は、システム・クロックの立ち上がりのタイミングに同期して行われます。ただし、ステータスを読み出しているとき、その更新タイミングになると、ステータスの更新は禁止されます。次にステータスを更新するタイミングは4クロック後です。
- ステータスの更新には影響を与える事象が発生してから、最大 $28t_{CYK}$ の遅延があります。

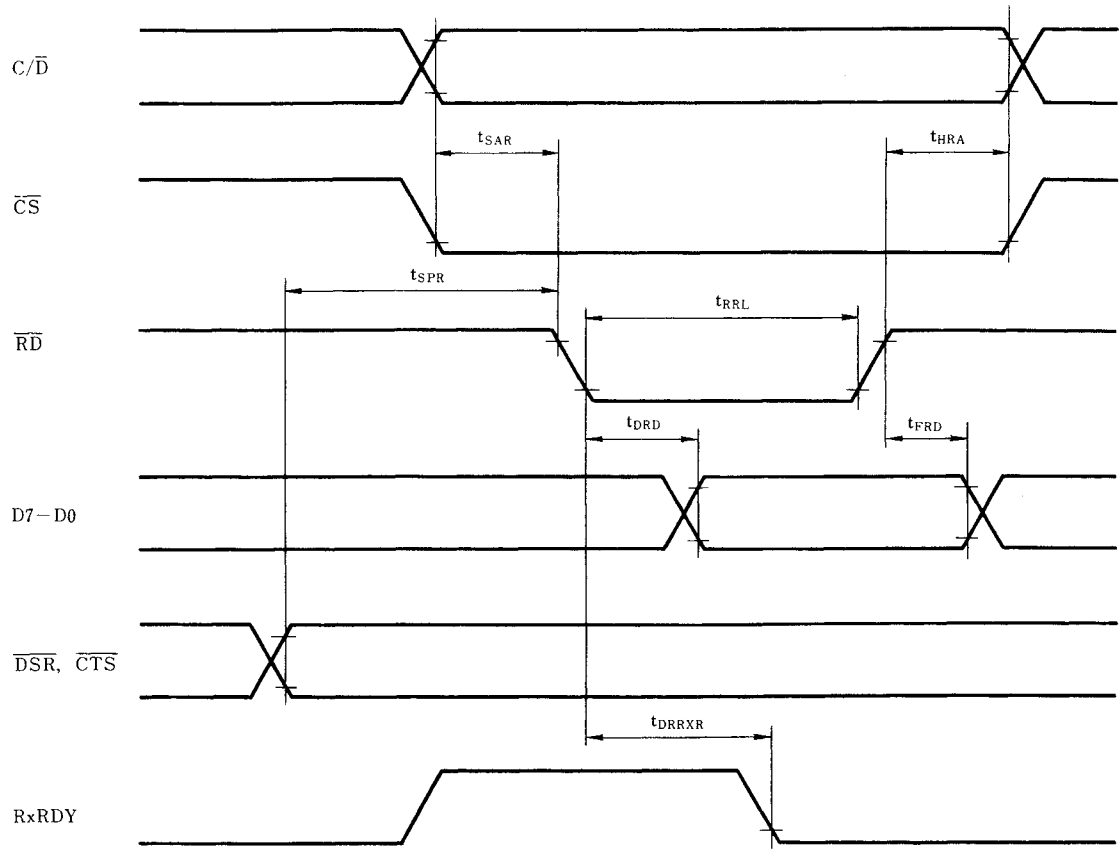
ACテスト入力波形：



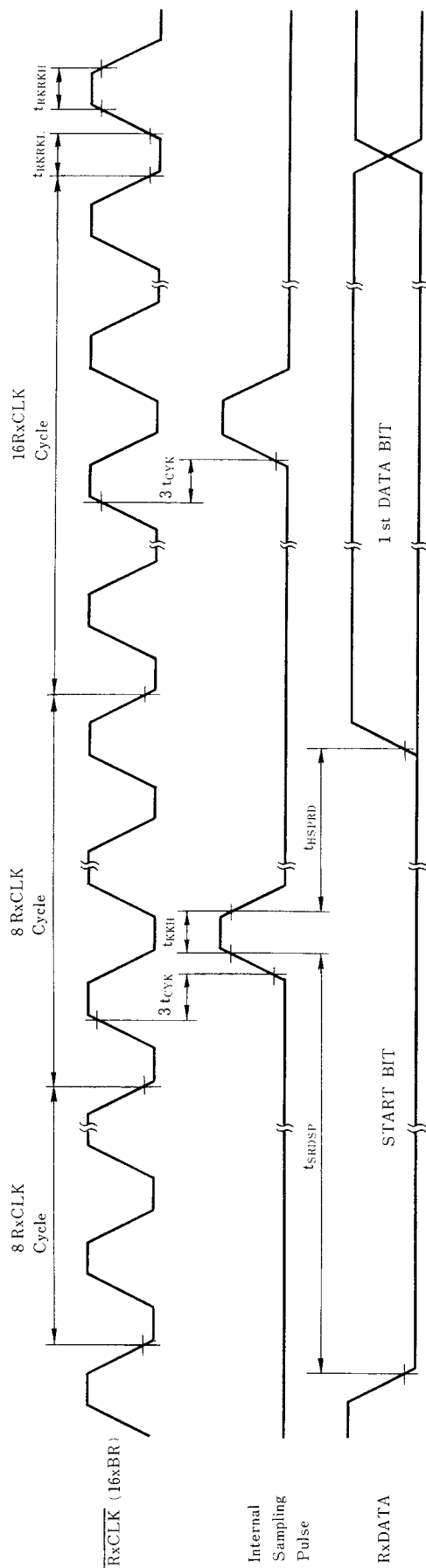
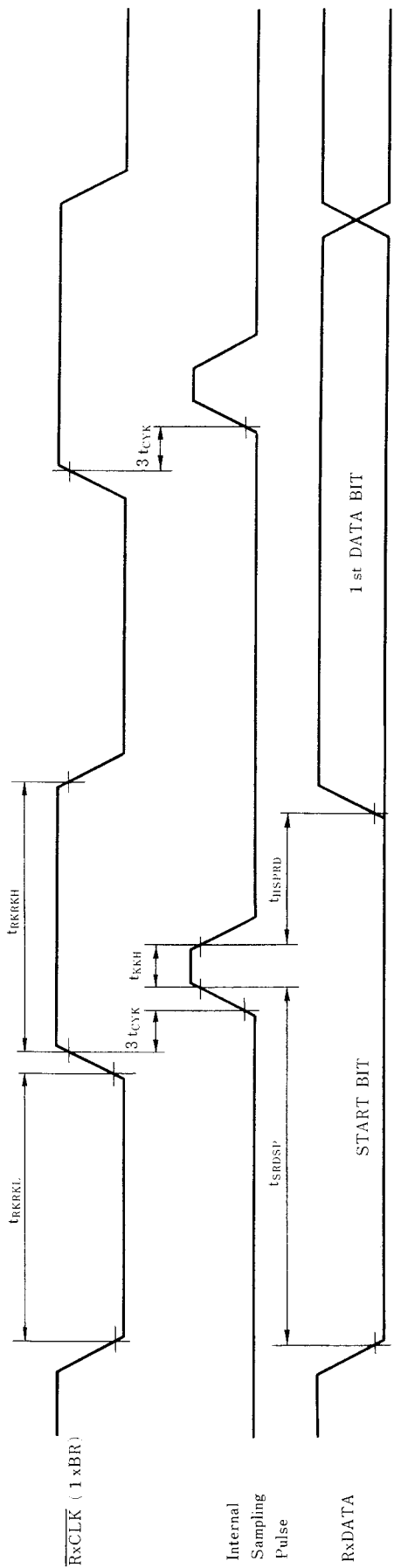
ライト・データ・サイクル：



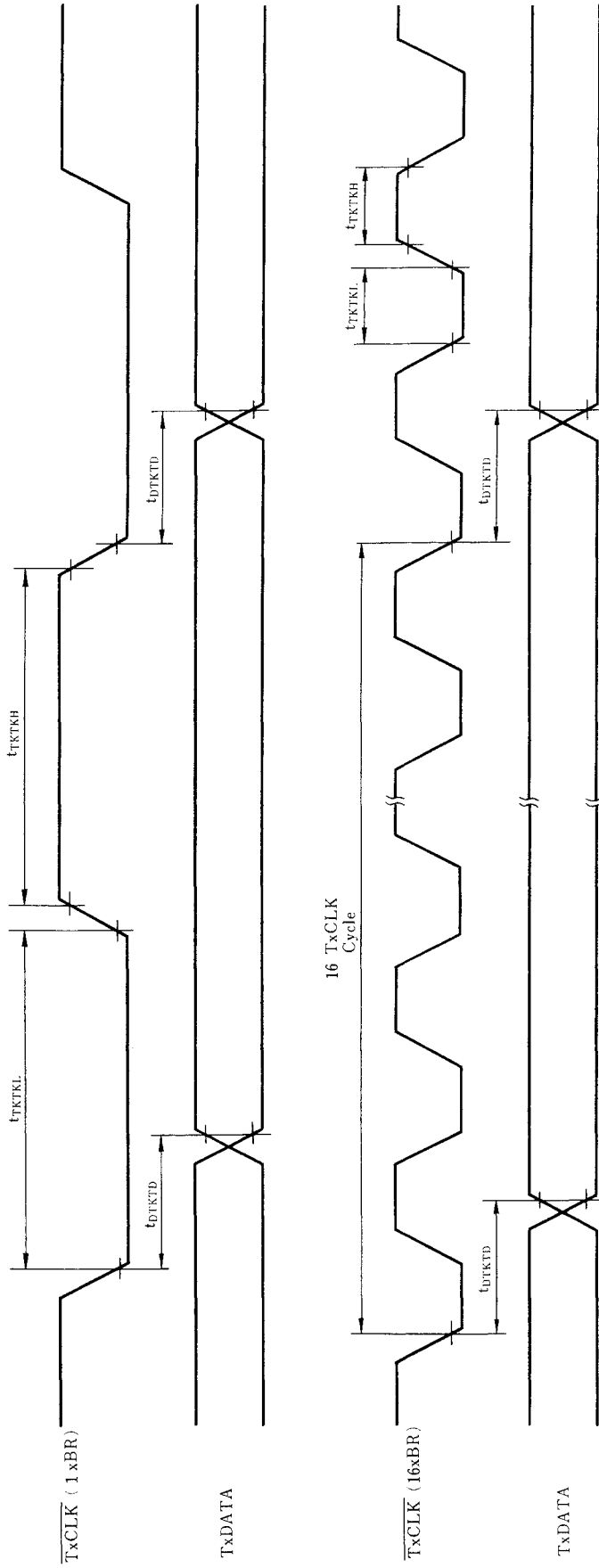
リード・データ・サイクル :



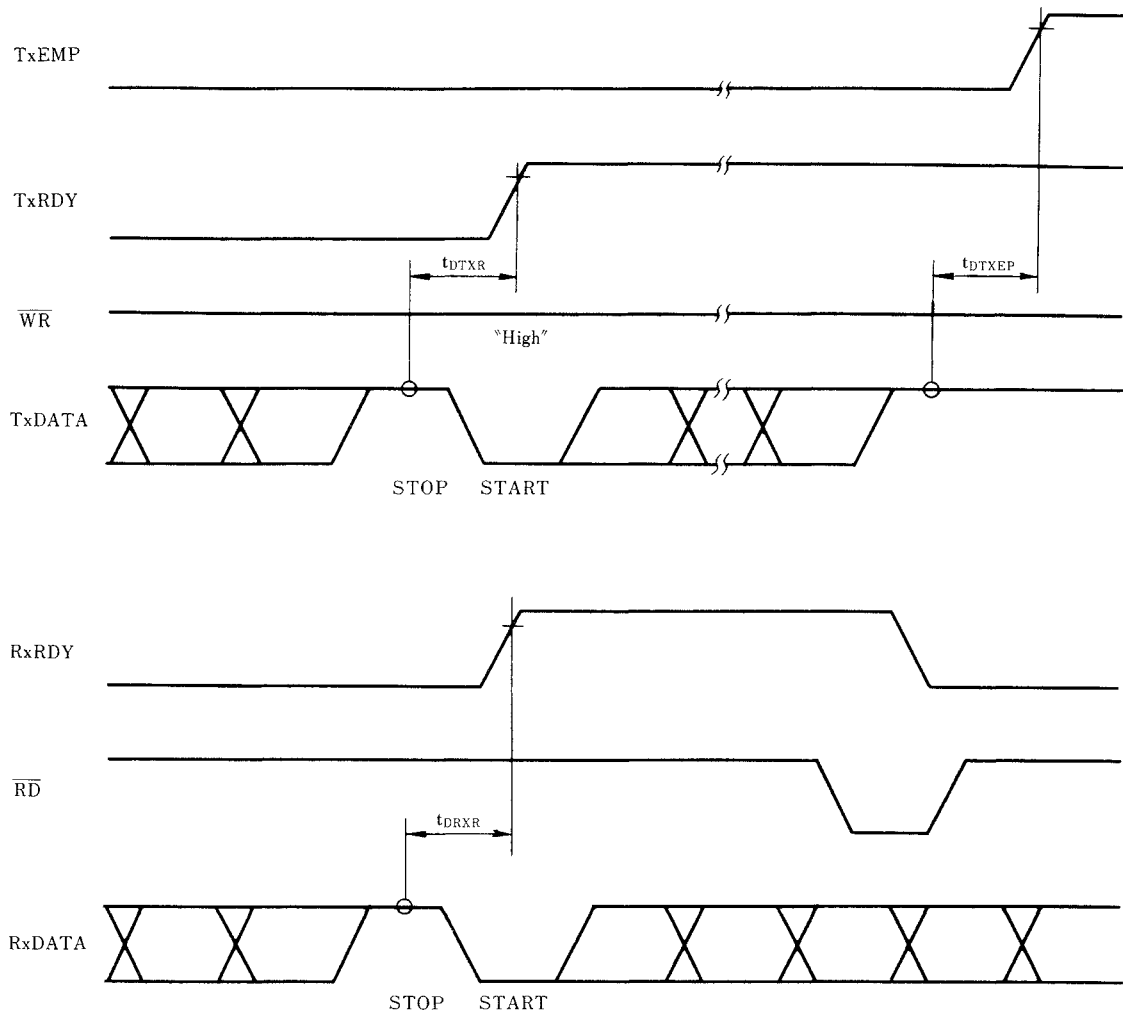
レシーバ・クロックとRxDATA:



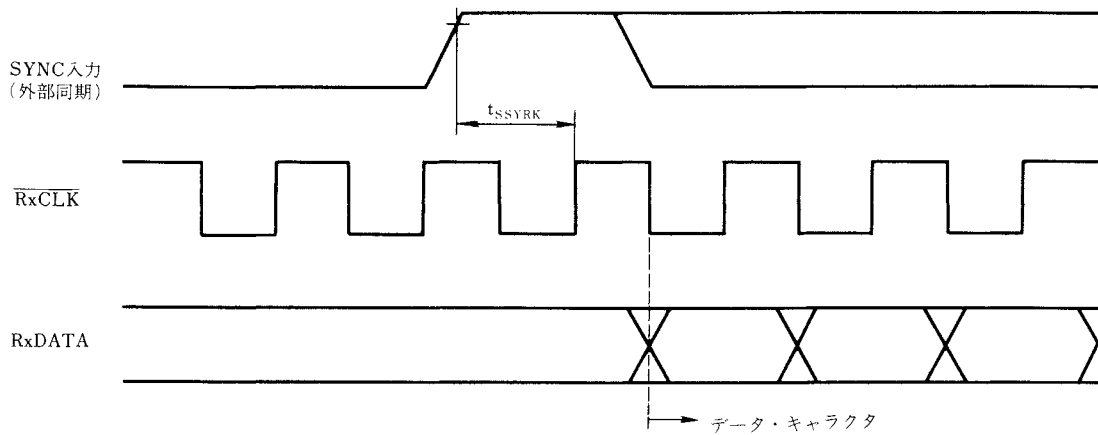
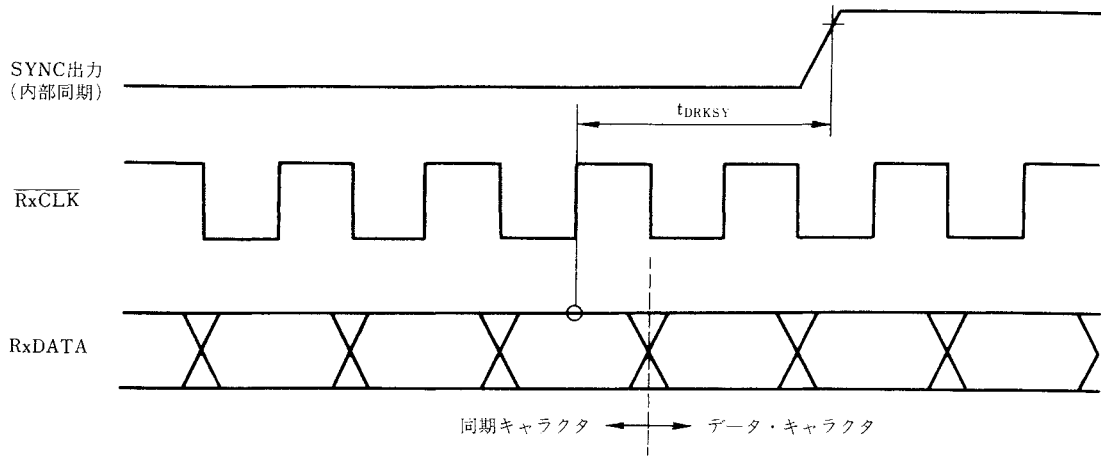
トランスミッタ・クロックとTxDATA :



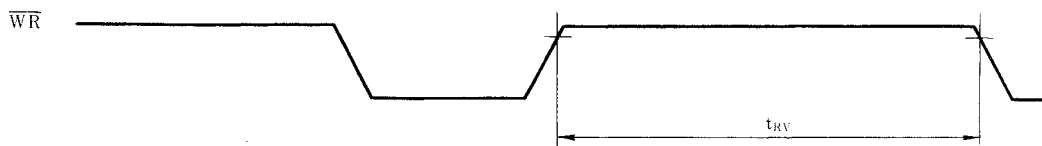
フラグのタイミング:



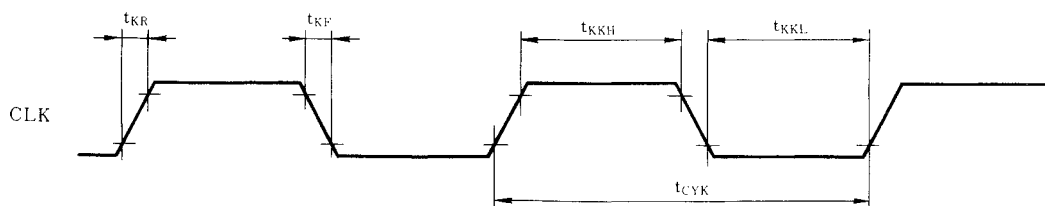
RxDATA と SYNC のタイミング:



書込み回復時間:

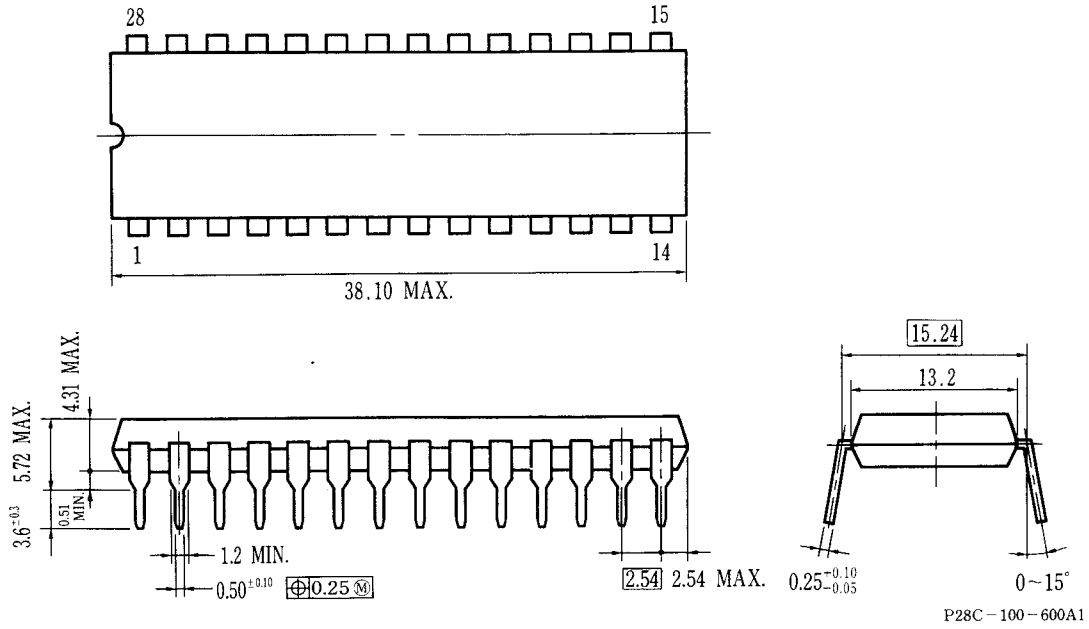


MAIN CLOCK

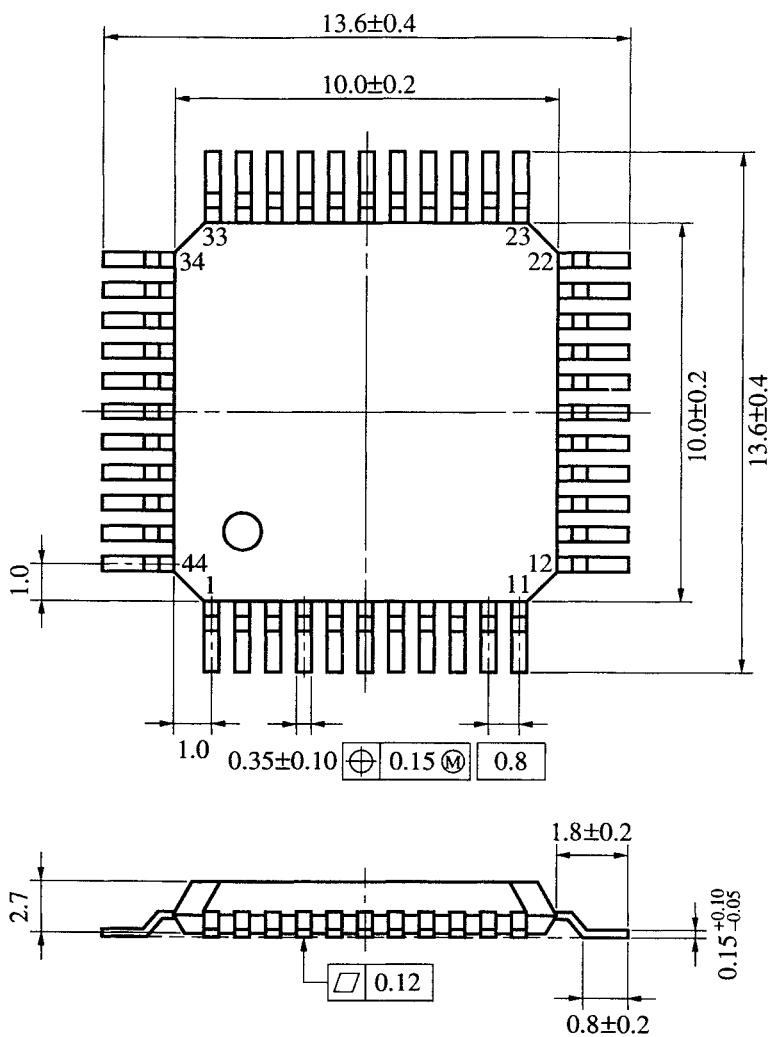


7. 外形図

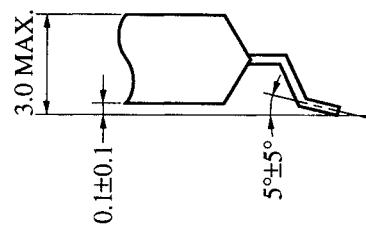
28ピン・プラスチックDIP (600 mil) 外形図 (単位: mm)



★ 44ピン・プラスチック QFP (□10) 外形図 (単位: mm)



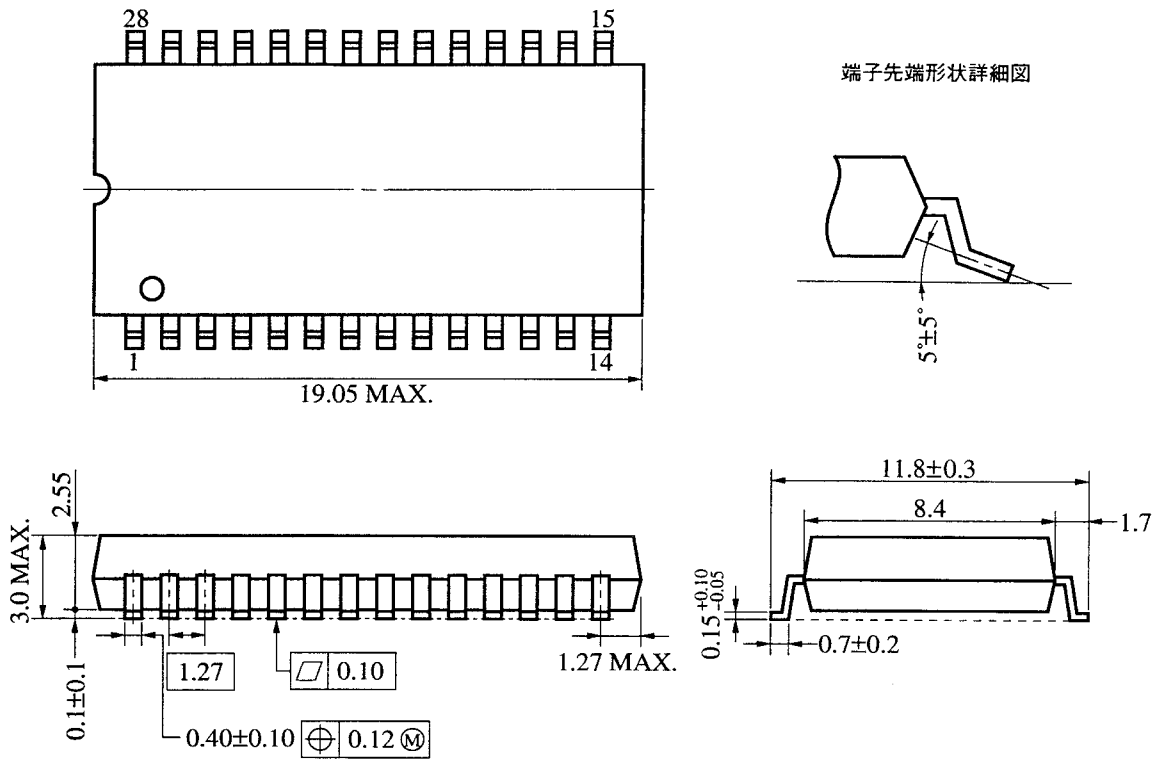
端子先端形状詳細図



P44GB-80-3B4-2

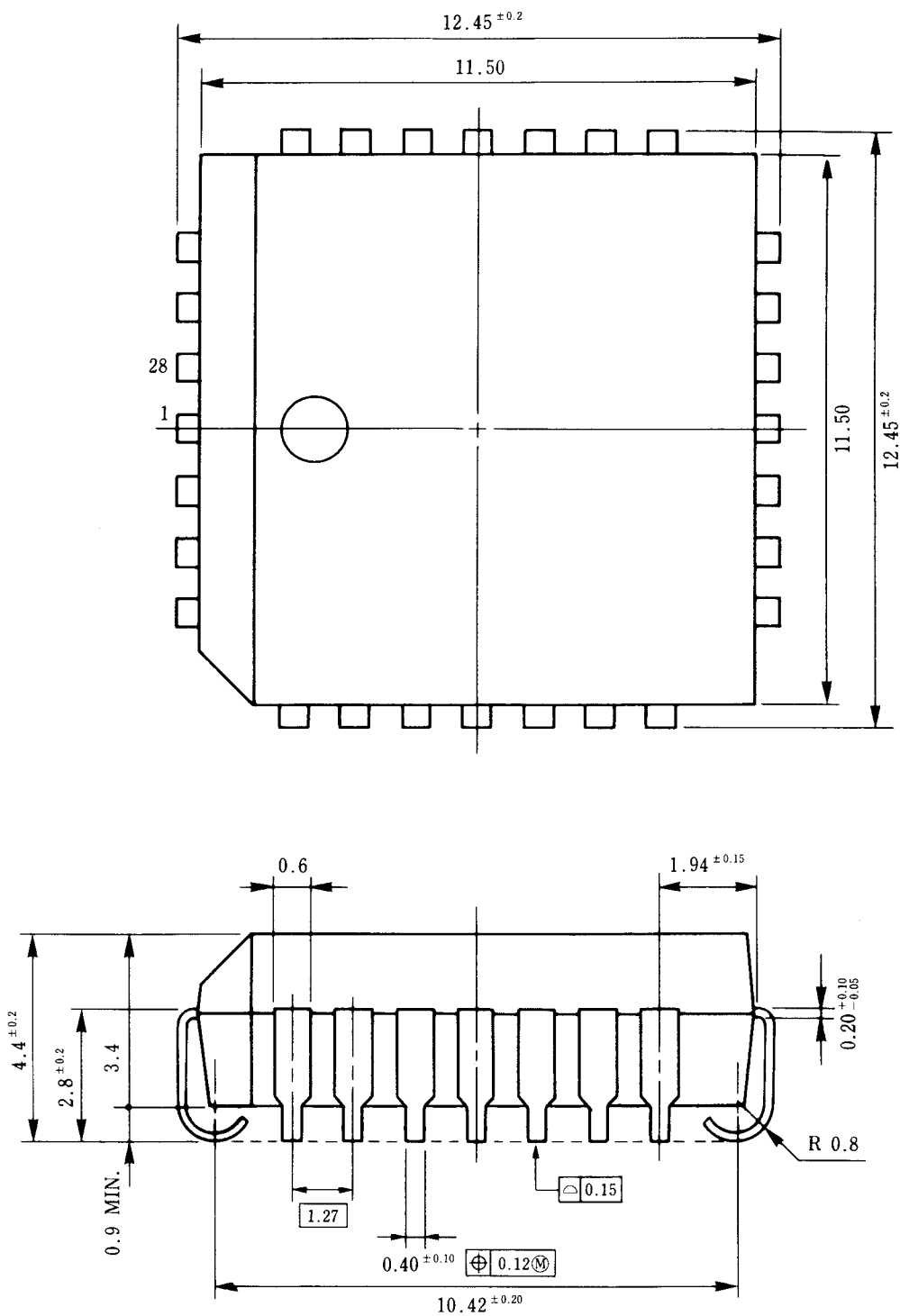
28ピン・プラスチック SOP (450 mil) 外形図 (単位: mm)

★



P28GM-50-450A2-2

28ピンPLCC (□450) 外形図(単位: mm)



P28L-50A1-1

8. 半田付け推奨条件 ★

μPD71051の半田付け実装は、次の推奨条件で実施してください。

半田付け推奨条件の詳細は、インフォメーション資料「半導体デバイス実装マニュアル」(IEI-616)をご参照ください。

なお、推奨条件以外の半田付け方式および半田付け条件については、販売員にご相談ください。

○表面実装タイプ

μPD71051GB-3B4, 71051GB-10-3B4

半田付け方式	半田付け条件	推奨条件記号
ウェーブ・ソルダリング	半田槽温度：260℃以下，時間：10秒以内，回数：1回 予備加熱温度：120℃ MAX. (パッケージ表面温度)	WS60-00-1
赤外線リフロ	パッケージ・ピーク温度：230℃，時間：30秒以内(210℃以上)，回数：1回	IR30-00-1
VPSリフロ	パッケージ・ピーク温度：215℃，時間：40秒以内(200℃以上)，回数：1回	VP15-00-1
端子部分加熱	端子部温度：300℃以下，時間：3秒以内(デバイスの一辺当たり)	端子部分加熱

μPD71051GU, 71051GU-10

半田付け方式	半田付け条件	推奨条件記号
赤外線リフロ	パッケージ・ピーク温度：230℃，時間：30秒以内(210℃以上)，回数：1回	IR30-00-1
VPSリフロ	パッケージ・ピーク温度：215℃，時間：40秒以内(200℃以上)，回数：1回	VP15-00-1
端子部分加熱	端子部温度：300℃以下，時間：3秒以内(デバイスの一辺当たり)	端子部分加熱

μPD71051L, 71051L-10

半田付け方式	半田付け条件	推奨条件記号
VPSリフロ	パッケージ・ピーク温度：215℃，時間：40秒以内(200℃以上)，回数：1回	VP15-00-1
端子部分加熱	端子部温度：300℃以下，時間：3秒以内(デバイスの一辺当たり)	端子部分加熱

注意 半田付け方式の併用はお避けください(ただし、端子部分加熱方式は除く)。

○挿入タイプ

μPD71051C, 71051C-10

半田付け方式	半田付け条件
ウェーブ・ソルダリング (リード部のみ)	半田槽温度：260℃以下，時間：10秒以内
端子部分加熱	端子部温度：260℃以下，時間：10秒以内

注意 ウェーブ・ソルダリングはリード部のみとし、噴流半田が直接本体に接触しないようにご注意ください。

{メモ}

- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- この製品を使用したことにより、第三者の工業所有権等にかかわる問題が発生した場合、当社製品の構造製法に直接かかわるもの以外につきましては、当社はその責を負いませんのでご了承ください。
- 当社は、航空宇宙機器、海底中継器、原子力制御システム、生命維持のための医療用機器などに推奨できる製品を標準的には用意しておりません。当社製品をこれらの用途にご使用をお考えのお客様、および、『標準』品質水準品を当社が意図した用途以外にご使用をお考えのお客様は、事前に販売窓口までご連絡頂きますようお願い致します。

当社推奨の用途例

標準：コンピュータ、OA機器、通信機器、計測機器、工作機械、産業用ロボット、AV機器、家電等
 特別：輸送機器（列車、自動車等）、交通信号機器、防災／防犯装置等

- この製品は耐放射線設計をしておりません。

M4 92.6

お問い合わせは、最寄りのNECへ

本社	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	
コンシューマ半導体販売事業部		
OA半導体販売事業部	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	
インダストリー半導体販売事業部	東京 (03)3454-1111	
中部支社半導体販売部	〒460 名古屋市中区栄四丁目14番5号 (松下中ビル)	
	名古屋 (052)242-2755	
関西支社半導体販売部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	
	大阪 (06)945-3178	
	大阪 (06)945-3200	
	大阪 (06)945-3208	

北海道支社	(011)231-0161	立川支社	(0425)26-0911
東北支社	(022)261-5511	川崎支社	(043)227-5441
関東支社	(0196)51-4344	津島支社	(054)255-2211
中部支社	(0236)23-5511	松戸支社	(053)452-2711
関西支社	(0249)23-5511	金沢支社	(0762)23-1621
中国支社	(0246)21-5511	福井支社	(0776)22-1866
四国支社	(0258)36-2155	京都支社	(078)332-3311
九州支社	(0292)26-1717	神戶支社	(075)344-7824
	(045)324-5511	大阪支社	(0273)26-1255
	(0273)26-1255	福岡支社	(0286)21-2281
	(0276)46-4011	北九州支社	(0285)24-5011
	(0286)21-2281		(0262)35-1444
	(0285)24-5011		(0263)35-1666
	(0262)35-1444		(0266)53-5350
	(0263)35-1666		(0552)24-4141
	(0266)53-5350		(048)641-1411
	(0552)24-4141		
	(048)641-1411		

(技術お問い合わせ先)

半導体応用技術本部	マイクロコンピュータ技術部	〒210 川崎市幸区塚越三丁目484番地	川崎 (044)548-8890	半導体応用技術本部
半導体応用技術本部	中部応用システム技術部	〒460 名古屋市中区栄四丁目14番5号 (松下中ビル)	名古屋 (052)242-2762	インフォメーションセンター
半導体応用技術本部	西日本応用システム技術部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06)945-3383	FAX(044)548-7900
				(FAXで対応させていただきます)