

お客様各位

カタログ等資料中の旧社名の扱いについて

2010 年 4 月 1 日を以って NEC エレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010 年 4 月 1 日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

リモート・コントロール送信用
4ビット・シングルチップ・マイクロコントローラ

μ PD61P24は、TV、VTR、ステレオ、カセット・デッキ、エアコンなどをリモート・コントロールする赤外線リモート・コントロール送信用4ビット・シングルチップ・マイクロコントローラです。

また、ユーザによるプログラムの書き込みが可能なため、 μ PD6124A、6600Aのプログラム評価や少量生産に便利です。

詳しい機能説明などは次のユーザーズ・マニュアルに記載しております。設計の際には必ずお読みください。

μ PD612×シリーズ ユーザーズ・マニュアル：IEU-610

特 徴

- プログラマブル赤外線リモコン用送信機
- 19種のインストラクション
- 命令実行時間
17.6 μ s (455 kHz セラミック発振子使用時)
- 内蔵ワン・タイムPROM：1002×10ビット
- データ・メモリ (RAM) 容量：32×5ビット
- 9ビット・プログラマブル・タイマ：1チャンネル
- 入出力端子 ($K_{I/O}$)：8本
- 入力端子 (K_I)：4本
- シリアル入力端子 (S-IN)：1本
- 送信中表示用端子 (S-OUT)：1本
- 送信キャリア周波数 (REM)
 $f_{osc}/12$, $f_{osc}/8$
- スタンバイ動作 (HALT/STOPモード)
- 低消費電力
- STOPモード時の消費電流 ($T_A = 25^\circ\text{C}$)
1 μ A MAX.
- 低電圧動作： $V_{DD} = 2.2 - 5.5\text{V}$

注意 NEC送信フォーマットを使用される場合は、当社にカスタム・コードを申請してください。

★ ブランチ命令のオペランドでレジスタを使用するときは R_0 を使用しないでください。

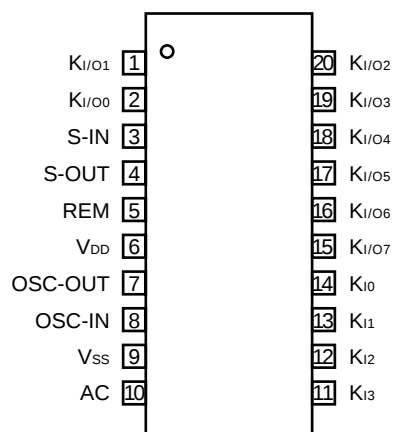
本資料の内容は、後日変更する場合があります。

オーダ情報

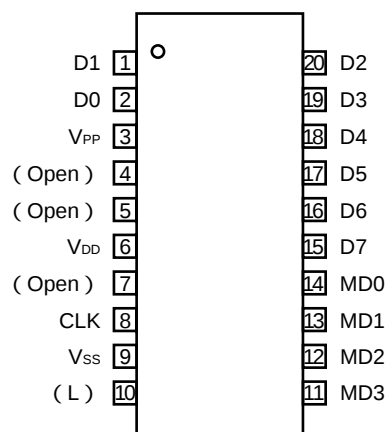
オーダ名称	パッケージ
μ PD61P24CS	20ピン・プラスチック・シュリンクDIP (300 mil)
μ PD61P24GS	20ピン・プラスチックSOP (300 mil)

端子接続図 (Top View)

(1) 通常動作時



(2) PROMプログラミング・モード

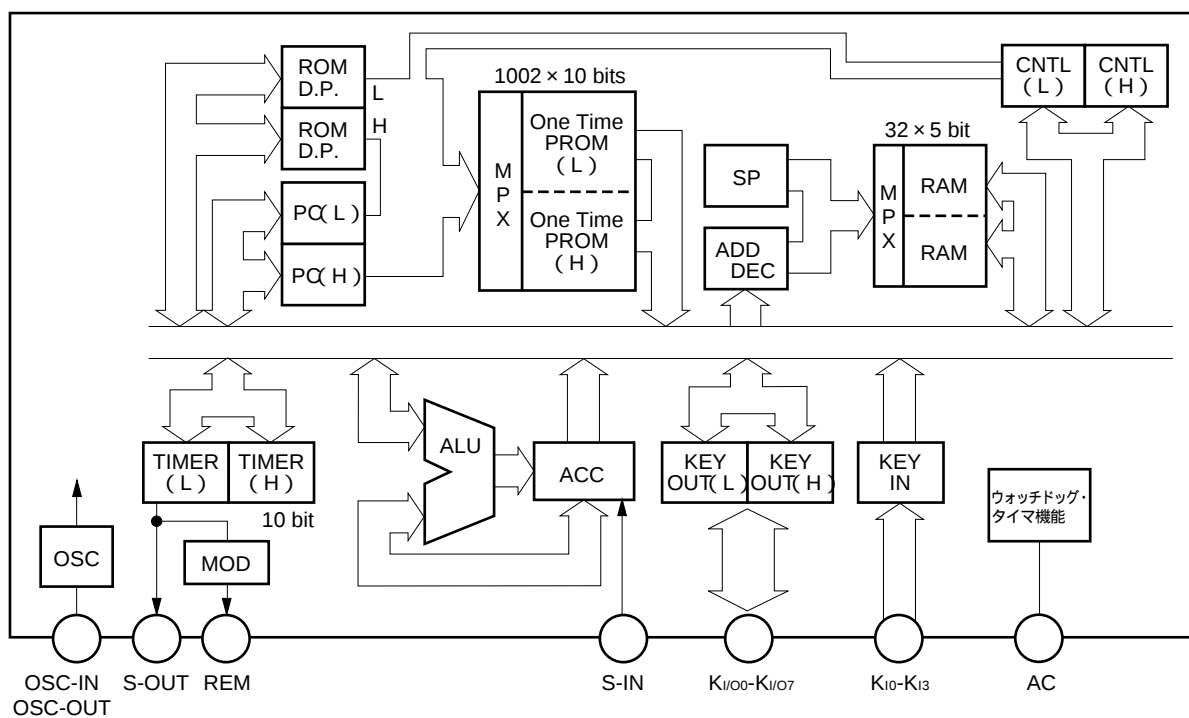


注意 () 内はPROMプログラミング・モードでは使用しない端子の処理です。

L : 個別に抵抗 (470 Ω) を介してGNDに接続してください。

Open : 何も接続しないでください。

ブロック図



1. プログラム・カウンタ (PC) 10ビット

プログラム・メモリのアドレス情報を保持するバイナリ・カウンタです。

図 1 - 1 プログラム・カウンタの構成



プログラム・カウンタは、通常、命令を 1 個実行するごとにその命令のバイト数に応じて自動的にインクリメントされます。

ジャンプ命令 (JMP0, JC, JF) 実行時にはジャンプ先を示します。

イミディエト・データや、データ・メモリの内容が PC の全部または一部のビットにロードされます。

コール命令 (CALL0) 実行時には、その時の PC の内容がインクリメント (+ 1) されてスタック・メモリに退避されたあと、それぞれのジャンプ命令に必要な値がロードされます。

リターン命令 (RET) 実行時には、スタック・メモリの内容が 2 インクリメントされて PC にロードされます。

リセット (オール・クリア) 時は 000H にクリアされます。

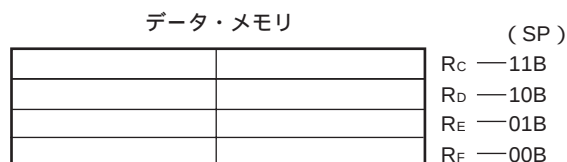
2. スタック・ポインタ (SP) 2 ビット

スタック領域の先頭アドレス情報を保持している 2 ビット・レジスタです。スタック領域はデータ・メモリと兼用になっています。

コール命令 (CALL0) 実行時にインクリメントされ、リターン命令 (RET) 実行時にデクリメントされます。

リセット (オール・クリア) 時は 00B にクリアされ、スタック領域としてデータ・メモリの最上位アドレス FH を指定します。

スタック・ポインタとデータ・メモリ領域の関係は下図のとおりです。

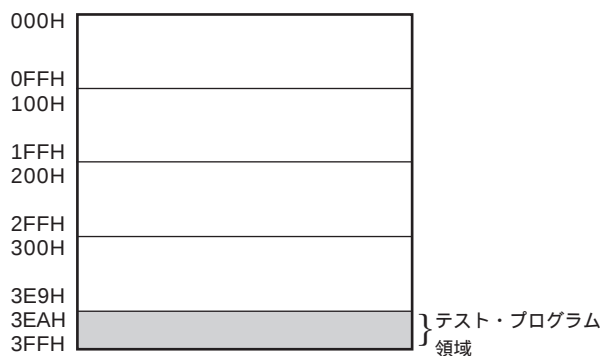


スタック・ポインタがオーバーフローまたはアンダフローした場合 CPU が暴走したと判定し、内部リセット信号が発生します。

3 . プログラム・メモリ (ROM) 1002ステップ×10ビット

10ビット/ステップ構成のROMで、プログラム・カウンタによってアドレスされます。
プログラム・メモリには、プログラムおよびテーブル・データなどを格納します。

図3 - 1 プログラム・メモリ・マップ

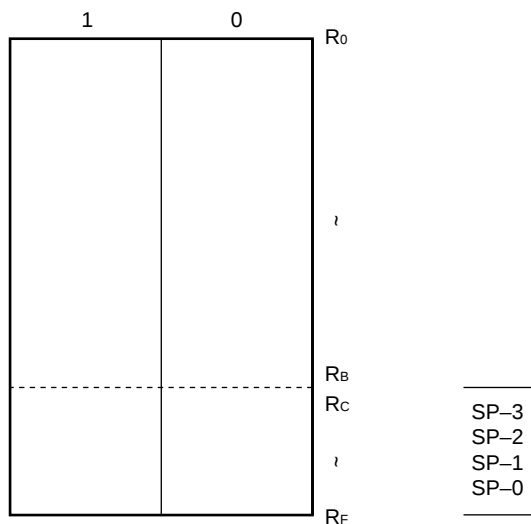


4 . データ・メモリ (RAM) 32ワード×5ビット

データ・メモリは、32ワード×5ビット構成のRAMで、処理データのストアに利用されます。データ・メモリは、8ビット単位で処理されることもあります。R₀は、ROMのデータ・ポインタとして使用可能です。

- ★ 電源投入時、RAMは不定となり、リセット時には以前のデータを保持しています。

図4 - 1 データ・メモリの構成



- ★ 注意 R_D, R_E, R_FのRAMは、スタック・メモリと兼用となるため、特にCALLルーチン内での使用は極力避けてください(ノイズなどによりSP値が壊れたときのための暴走対策)。
また、汎用RAMとして使用される場合は、必ずメイン・ルーチン内でスタック・ポインタ・チェックを入れてください。

5. データ・ポインタ (R₀)

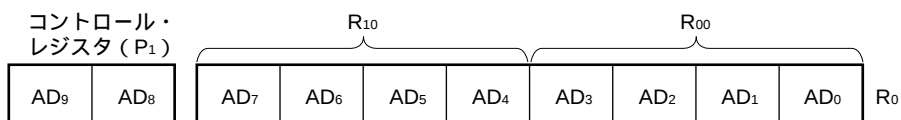
データ・メモリのR₀ (R₁₀, R₀₀) は、ROMのデータ・ポインタとしての機能を持っています。

R₀は、ROMアドレスの下位 8 ビットを指定し、上位 2 ビットはコントロール・レジスタで指定します。

データ・ポインタにROMのアドレスを設定し、ROMの内容を呼び出すことにより、ROMデータのテーブル参照が容易に実行可能となります。

- ★ リセット (オール・クリア) 時は不定となります。

図 5 - 1 データ・ポインタの構成

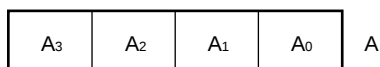


6. アキュムレータ (A) 4 ビット

アキュムレータは 4 ビット構成のレジスタで、各種演算はアキュムレータを中心に行われます。

- ★ リセット (オール・クリア) 時は不定となります。

図 6 - 1 アキュムレータの構成



7. 演算論理ユニット (ALU) 4 ビット

演算論理ユニットは、4 ビット構成の演算回路で、論理演算を中心とした簡単な処理を実行します。

8. フラグ

(1) ステータス・フラグ

各端子の状態を、STTS命令で確認したとき、STTS命令で指定した条件と一致すれば、ステータス・フラグ (F) がセット (1) されます。

- ★ リセット (オール・クリア) 時は不定となります。

(2) キャリー・フラグ

INC (インクリメント) 命令、RL (ローテート・レフト) 命令を実行したときに、アキュムレータのMSBからキャリーが発生すると、キャリー・フラグ (C) がセット (1) されます。

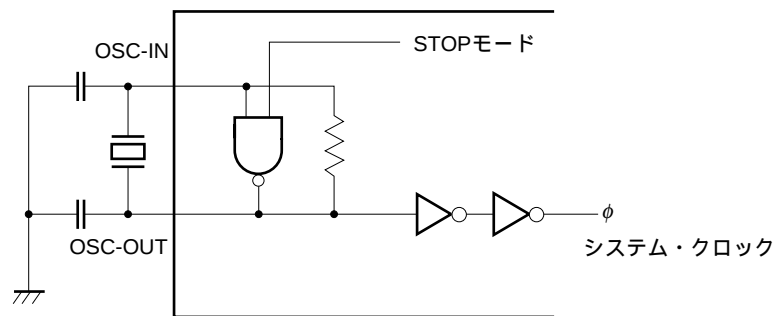
また、SCAF命令実行時アキュムレータの内容が "FH" の場合もキャリー・フラグ (C) がセット (1) されます。

- ★ リセット (オール・クリア) 時は不定となります。

9. システム・クロック発生回路

システム・クロック発生回路は、セラミック発振子（400 kHz ~ 500 kHz）用発振回路で構成されています。

図9 - 1 システム・クロック発生回路



システム・クロック発生回路は、STOPモード（発振停止HALT命令）では、発振回路が停止し、システム・クロック ϕ が止まります。

10. タイマ

タイマ部は、送信出力パターンを決定するためのブロックです。構成は、9ビットのダウン・カウンタと、1ビットのキャリア出力の有無を決定するラッチの全10ビットとなっています。

9ビットのダウン・カウンタは、ダウン・カウント開始後マシン・サイクルに同期して、 $8/f_{osc}$ (s) ごとに、デクリメント (−1) 動作をします。ダウン・カウントは、9ビット全ビットが0になったあとに停止します。ダウン・カウント停止時に、タイマ動作が終了したことを判定する信号が出力され、CPUの動作状態が、タイマの動作終了を★ 待機している状態 (HALT TIMER) であれば待機状態 (HALT) は解除され次の命令が実行されます。次の命令で再度ダウン・カウンタに値を設定すると、誤差なく続けてダウン・カウントされます (REM端子のキャリア出力側にも影響が出ません)。

ダウン・カウントの時間は (設定値 (HEX) + 1) $\times 8/f_{osc}$ の計算に基づき設定してください。タイマへの値の設定はタイマ操作命令で行います。

また、ダウン・カウンタの動作中はリモコン送信用のキャリアをREM端子に出力することができます。キャリアを出力するかしないかの選択は、タイマ部のレジスタのMSBで行います。キャリア出力をする場合は“1”，キャリア出力をしない場合は“0”を設定します。

キャリア出力をしている状態でダウン・カウンタの値が全ビット“0”になると、キャリア出力は停止します。キャリア出力しない状態ではREM端子出力はロウ・レベルとなります。

S-OUT端子には、REM出力と同期した信号が出力されます。ただし、S-OUT端子波形は、REM端子にキャリアが出力されているときはロウ・レベル、REM端子にキャリアが出力されていないときはハイ・レベルとなります。

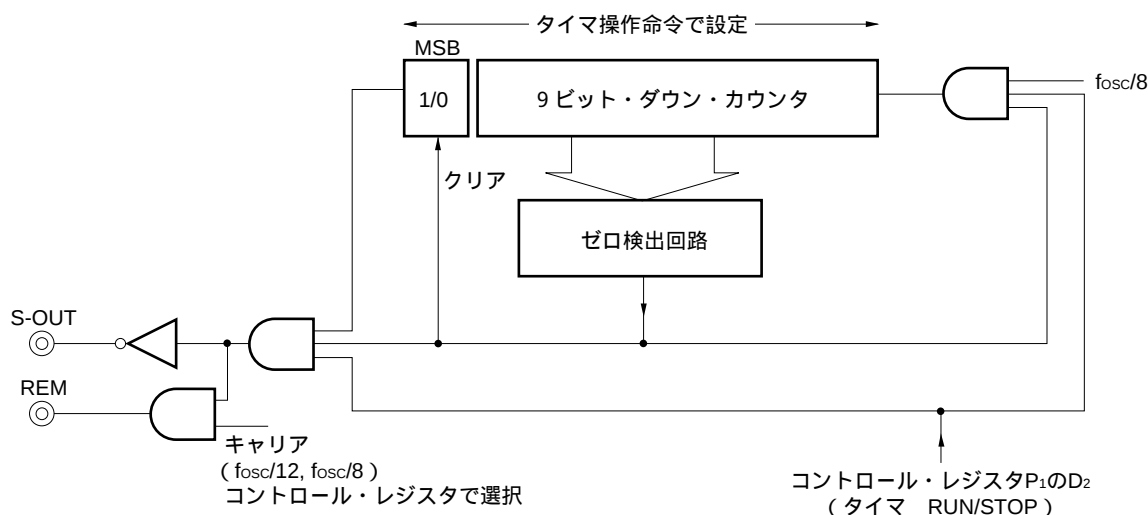
ダウン・カウンタが動作中、発振停止モードへ移行するHALT命令が実行されると、ダウン・カウント終了後 (0になったあと) 発振停止モードへ移行します。

タイマ動作のSTOP/RUNの制御はコントロール・レジスタ (P₁) で行います (13. コントロール・レジスタ (P₁) 参照)。

- ★ リセット (オール・クリア) 時は、REM端子はロウ・レベル、S-OUT端子はハイ・レベルとなります。また、タイマは10ビットとも000Hにクリアされます。

注意 タイマ・クロックとキャリア出力は同期していませんので、キャリア出力の始まりと終わりでパルス幅が短くなることがあります。

図10 - 1 タイマ・ブロック構成



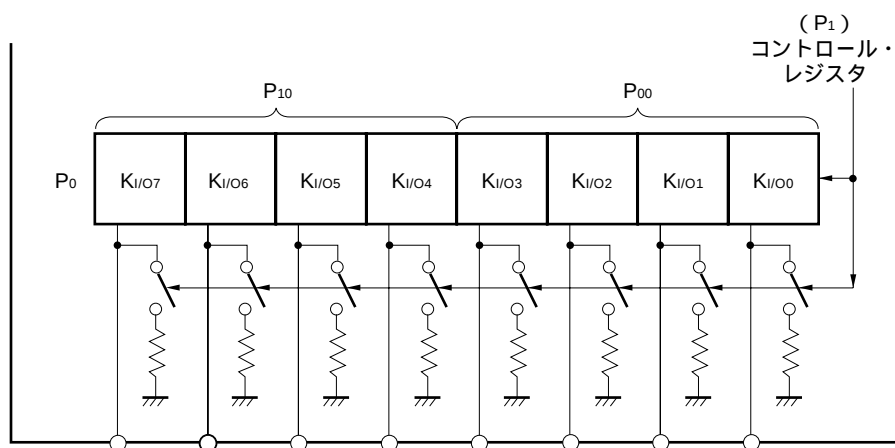
11. 端子機能

11.1 K_{I/O}端子 (P₀)

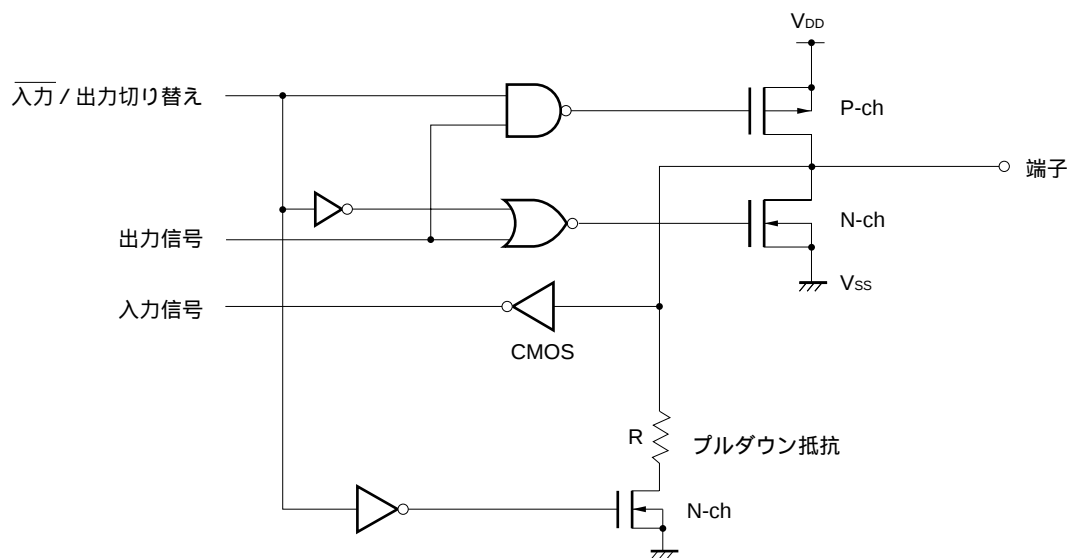
キー・スキャン出力用の8ビットの入出力端子です。コントロール・レジスタ (P₁) を入力モードに設定すると、8ビットの入力端子として使用できます。入力モードにした場合LSI内部ですべての端子はV_{SS}レベルにプルダウンされます。

- ★ リセット (オール・クリア) 時は、入出力モードと出力ラッチの値は不定となります。

図11 - 1 K_{I/O}端子構成



11.2 K_{I/O}プルダウン抵抗の構成図

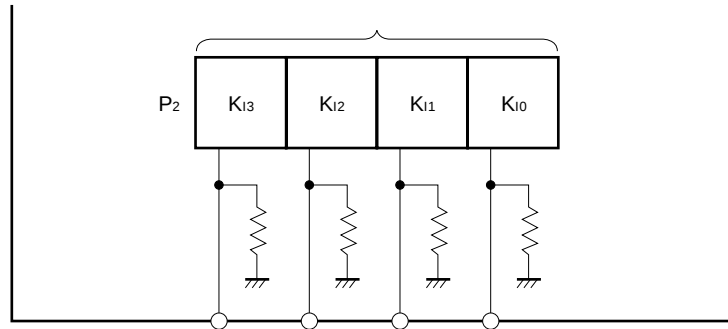


K_{I/O}は入力モードにするとプルダウン抵抗 R はONされます。

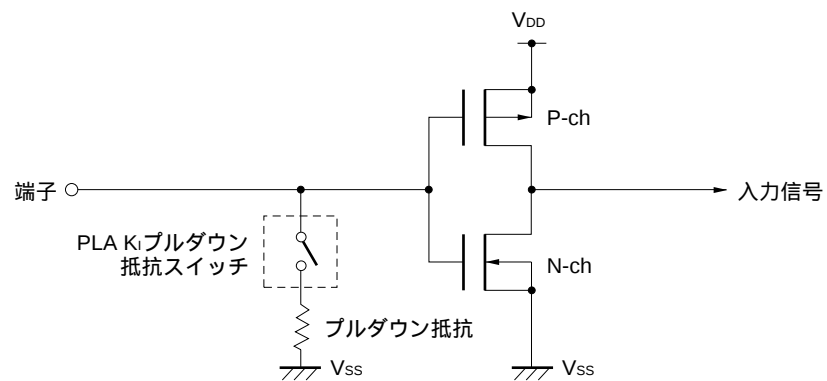
11.3 K_i 端子 (P_{12})

キー入力用の4ビットの入力端子です。すべての端子は、PLAデータによって、ビット単位で V_{SS} レベルにプルダウンしています。

図11 - 2 K_i 端子構成



11.4 K_i プルダウン抵抗の構成図



PLAデータによってプルダウン抵抗スイッチがON (1を設定) になり、プルダウン抵抗 R はONされます。

11.5 S-OUT端子

REM端子のキャリア出力中にロウ・レベル出力する通信表示用端子です。

- ★ S-OUT端子はCMOS出力です。

リセット時はハイ・レベル出力となります。

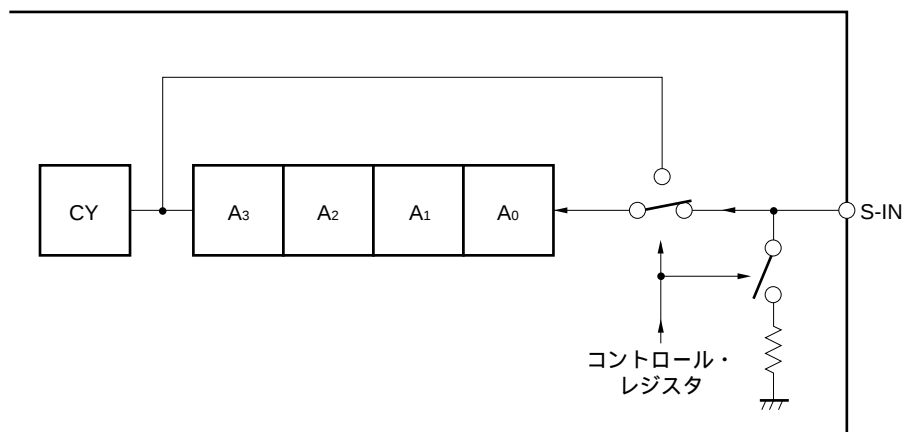
11.6 S-IN端子 (P₁のD₀ビット)

シリアル・データの入力は、S-IN端子を使用します。コントロール・レジスタ (P₁) を、シリアル入力モードに設定すると、S-IN端子はアキュムレータのLSBの入力として接続され、同時にS-IN端子はLSI内部でV_{SS}レベルにプルダウンされます。この状態で、アキュムレータのローテート・レフト命令 (RL A) を実行すると、アキュムレータのLSBにS-IN端子のデータが取り込まれます。

コントロール・レジスタの設定をシリアル入力モードから解除すると、S-IN端子はハイ・インピーダンスとなりますが、内部的には貫通電流が流れないようにしてあります。またアキュムレータのローテート・レフト命令実行時には、LSBにはMSBのデータが入力されます。

- ★ リセット (オール・クリア) 時は、S-IN端子はハイ・インピーダンスとなります。

★ 図11 - 3 S-IN端子構成図



★ 12 . ポート・レジスタ (P ×)

ポート・レジスタとして扱われるものとして , K_{I/O}, K_I, コントロール・レジスタがあります。

ポート・レジスタと各端子の関係は次のとおりです。

表12 - 1 ポート・レジスタと各端子の関係

端子名	入力モード時		出力モード時		リセット時
	リード	ライト	リード	ライト	
K _{I/O}	端子状態	出力ラッチ	端子状態	出力ラッチ	不定 $\left[\begin{array}{l} \text{入出力モード} \\ \text{出力ラッチ} \end{array} \right]$
K _I	端子状態	—	—	—	入力モード
S-IN	P ₁ レジスタのD ₀ = 1のとき , RL A命令により端子状態を読む				ハイ・インピーダンス (P ₁ レジスタのD ₀ = 0)

P ₁ × (H)		P ₀ × (L)	
K _{I/O7-4}	P ₁₀	K _{I/O3-0}	P ₀
コントロール・レジスタ (H)	P ₁₁	コントロール・レジスタ (L)	P ₁
K _{I3-0}	P ₁₂	—	P ₂

13. コントロール・レジスタ (P₁)

コントロール・レジスタは10ビットで構成されます。制御可能となる内容は表13-1のとおりです。

表13-1 コントロール・レジスタ (P₁)

ビット	D ₉	D ₈	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
名 称	テスト・モード		—	HALT	D.P. AD ₉	D.P. AD ₈	MOD	タイマ	K _{I/O}	RL Acc A ₀ ←
設定値	0	必ず0を設定する		NOP	AD ₉ = 0	AD ₈ = 0	fosc/8	STOP	IN	A ₃
	1			OSC STOP	AD ₉ = 1	AD ₈ = 1	fosc/12	RUN	OUT	S-IN

D₀ アキュムレータを左にシフトする場合A₀に入力されるデータを指定します。

0 : A₃ , 1 : S-IN

D₁ K_{I/O}の状態を指定します。

0 : 入力モード , 1 : 出力モード

D₂ タイマの状態を指定します。

0 : カウント停止 , 1 : カウント実行

D₃ REM出力のキャリア周波数を指定します。

0 : fosc/8 , 1 : fosc/12

D₄, D₅ ... ROMのデータ・ポインタ上位2ビットの指定を行います。

D₆ HALT命令実行時の発振回路の設定を行います。

0 : 発振は停止しません。

1 : 発振が停止します (STOPモード)。

D₇ 必ず0を設定してください。

D₈, D₉ ... テスト・モード指定用のレジスタです。必ず0を設定してください。

★ **備考** リセット時はD₀ = D₈ = D₉ = 0となり , それ以外のビットは不定です。

14. スタンバイ機能 (HALT命令)

プログラム待機中の消費電力を節約するために、スタンバイ・モード (HALT命令) を用意しています。コントロール・レジスタにより、スタンバイ・モード時の発振停止を実行することも可能です (STOPモード)。

スタンバイ・モードにはいるとプログラムの実行は停止されますが、その直前の内部のすべてのレジスタ、データ・メモリの内容は保持されます。

14.1 STOPモード (発振停止HALT命令)

STOPモードでは、システム・クロック発生回路 (セラミック発振子発振回路) は停止します。したがってシステム・クロックを必要とする動作は停止します。

タイマ動作中に発振停止のHALT命令が実行された場合は、プログラム・カウンタは停止しますが、タイマ・カウント・ダウン動作終了後発振停止モードになります。

14.2 HALTモード (発振継続HALT命令)

HALT解除条件が、発生するまでCPUは動作を停止します。

システム・クロック発生回路は動作しています。

14.3 スタンバイ解除条件

- (1) S-IN入力
- (2) K_{I/O}入力
- (3) K_I入力
- (4) タイマ・カウント・ダウン終了

備考 入力による解除条件設定はハイ・レベル、ロウ・レベルの指定が可能です。

表14 - 1 スタンバイ・モードの解除条件

D ₃	D ₂	D ₁	D ₀	解除条件	備 考
0/1	0	0	0	S-IN	RL←A ₃ を選択するとスタンバイ・モードは常に解除されます。
	0	0	1	K _{I/O}	INモード時のみ有効。
	0	1	0	K _I	
0	0	1	1	タイマ	0になったときに解除されます。

└─ 解除条件 “0” ...ロウ・レベル検出
 “1” ...ハイ・レベル検出

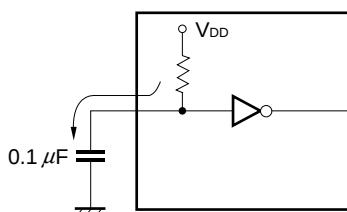
15. AC端子（オール・クリア端子）

AC端子をロウ・レベルにすることによりプログラム・カウンタをはじめCPU内部をリセットします。

ウォッチドッグ・タイマ機能

AC端子-V_{SS}間に接続している0.1 μ Fのコンデンサにより、パワーオン・リセット機能およびプログラム制御によるCRのウォッチドッグ・タイマを構成することができます。

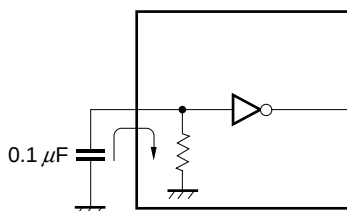
充電モード



充電開始命令

NOPの直後にHALT命令を実行してください。
(0.4 ms以上充電してください)

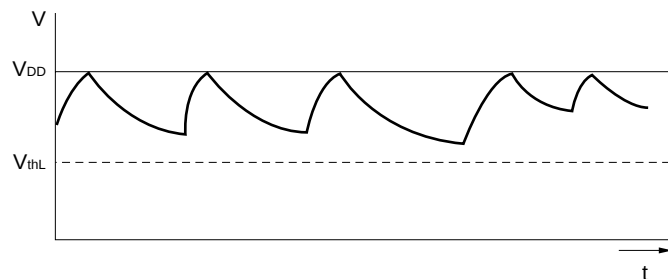
放電モード



放電開始命令

NOP命令を実行後、放電が開始されます。
(V_{DD} → V_{thL}までの放電時間は約 5 msです)

充放電の繰り返しパターン



CのチャージがV_{thL}より
低くならないようにプロ
グラムで制御してくださ
い。

注意 ウォッチドッグ・タイマ機能を使用しないときは、プログラムの最初で、HALT命令の直前にNOP命令を実行して充電モード状態にしてください（コンデンサは必ず接続してください）。

16. マスク・オプション (PLAデータ)

マスク・オプションが、次のとおり固定になっています。

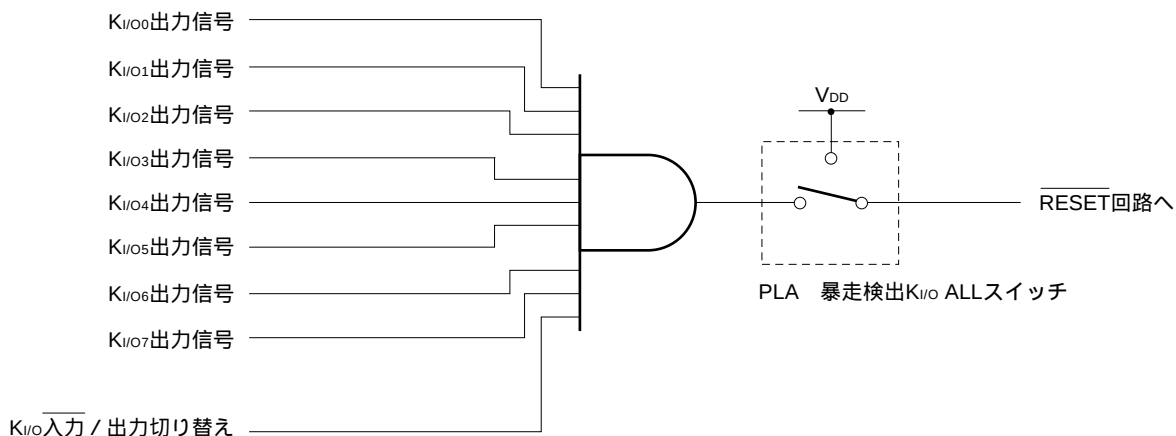
- K_I , S-IN端子のプルダウン抵抗あり
- $f_{osc}/12$ 時のキャリア・デューティの切り替え (1/3)
- 暴走検出あり

$K_{I/O}$ ALL

PLAデータによって暴走検出 $K_{I/O}$ ALLのスイッチがON (“ 1 ” を設定) になり、発振停止HALTモードのときに、 $K_{I/O}$ 端子が入力モードであったり、 $K_{I/O}$ 端子が1つでもロウ・レベルであったりするとシステム・リセットされます。

端子をスイッチのキー・ソースとして用いる場合には、PLAデータによってスイッチをONにしてください。

図16 - 1 暴走検出 $K_{I/O}$ ALLの構成図



HALT解除条件指定 (S-IN, $K_{I/O}$, K_I)

HALTモード状態のとき、PLAデータによってS-IN, $K_{I/O}$ は未使用 (“ 1 ” を設定) となり、使用しているとシステム・リセットされます。また K_I は使用 (“ 0 ” を設定) となります。

スイッチ切り替えBIT割り振り

アドレス	対応部分	MSB								LSB
		7	6	5	4	3	2	1	0	
0	K _I	K _{I3}	K _{I2}	K _{I1}	K _{I0}	0				
	プルダウン抵抗	1 (あり)	1 (あり)	1 (あり)	1 (あり)					
1	デューティ S-IN	0	0	0	デューティ	0	0	S-IN	0	
					1 (1/3デューティ)			プルダウン抵抗		1 (あり)
2	暴走検出	K _{I/O} ALL	HALT S-IN	HALT K _{I/O}	HALT K _I	0				
		1 (検出あり)	1 (未使用)	1 (未使用)	0 (使用)					

17. ワン・タイムPROM（プログラム・メモリ）の書き込み，読み出しとベリファイ

PROMの書き込み，読み出し，ベリファイ時は，PROMモードに設定し，表17 - 1に示すような端子を使用します。

なお，アドレス入力はなく，代わりにCLK端子からのクロック入力により，アドレスを更新する方法をとっています。

表17 - 1 プログラム・メモリ書き込み，読み出し，ベリファイ時の使用端子

記 号	機 能
V _{PP}	プログラム電圧（12.5 V）印加
CLK	アドレス更新クロック入力
MD0-MD3	動作モード選択
D0-D7	8 ビット・データ入出力
V _{DD}	電源電圧（6 V）印加

17.1 プログラム・メモリ書き込み，読み出し，ベリファイ時の動作モード

μPD61P24は，ある一定時間のリセット状態（V_{DD} = 5 V, AC = ロウ・レベル）のあと，V_{DD}端子に + 6 V, V_{PP}端子に + 12.5 Vを印加するとプログラム・メモリ書き込み，読み出し，ベリファイ・モードになります。

このモードは，MD0-MD3端子の設定により，表17 - 2のような動作モードになります。

なお，プログラム・メモリ書き込み，読み出し，ベリファイ時に使用しない入力端子はオープン，またはプルダウン抵抗（470 Ω）を介してGNDに接続します。

表17 - 2 プログラム・メモリ書き込み，読み出し，ベリファイ時の動作モード

動作モードの指定						動作モード
V _{PP}	V _{DD}	MD0	MD1	MD2	MD3	
+ 12.5 V	+ 6 V	H	L	H	L	プログラム・メモリ・アドレスの0クリア
		L	H	H	H	書き込みモード
		L	L	H	H	読み出し，ベリファイ・モード
		H	×	H	H	プログラム・インヒビット・モード

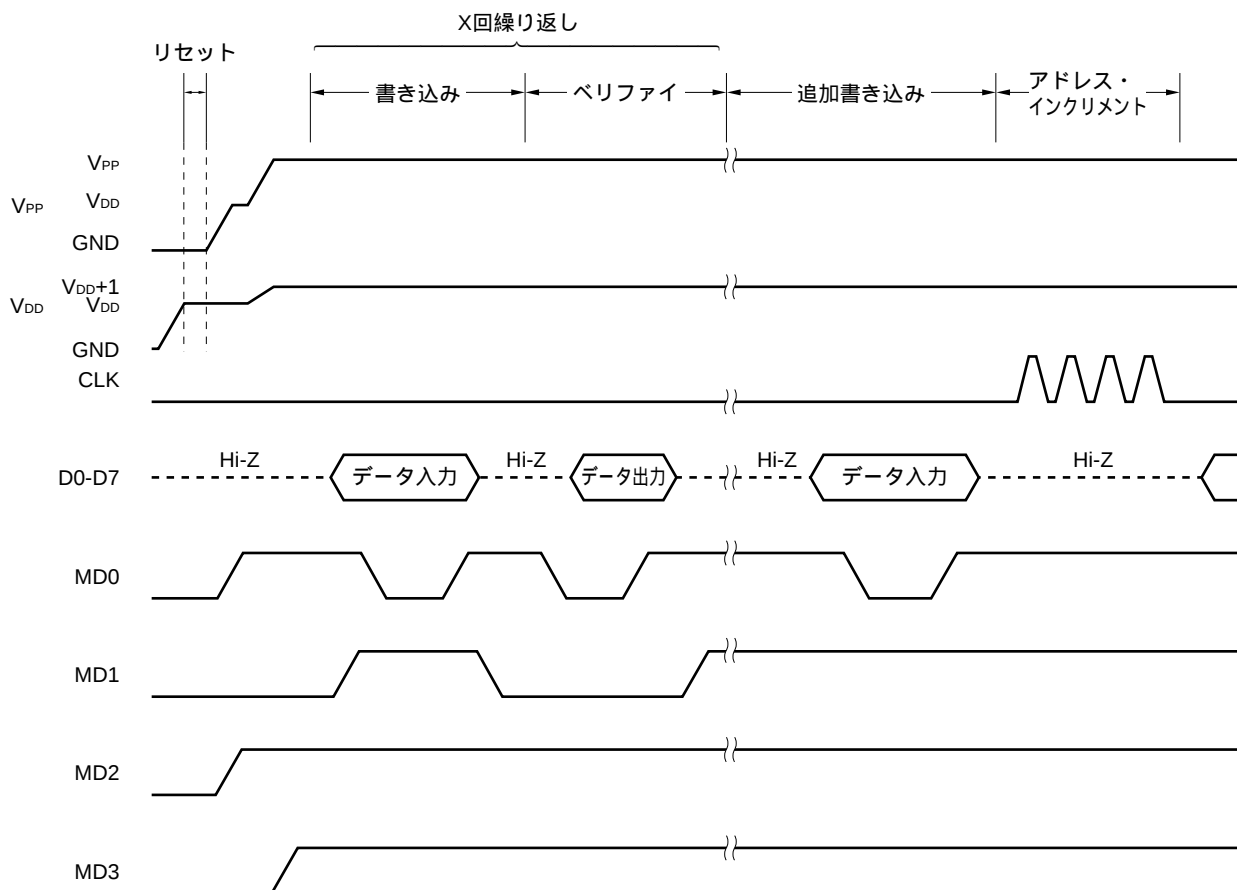
×：don't care（LまたはH）

17.2 プログラム・メモリ書き込み手順

プログラム・メモリ書き込みの手順は次のようになっており、高速書き込みが可能です。

- (1) 使用しない端子を抵抗を介してGNDにプルダウン。CLK端子はロウ・レベル。
- (2) V_{DD} 端子に5 Vを供給。 V_{PP} 端子はロウ・レベル。
- (3) 10 μ sウエイト後、 V_{PP} 端子に5 Vを供給。
- (4) モード設定端子をプログラム・メモリ・アドレスの0クリア・モードに設定。
- (5) V_{DD} に6 V、 V_{PP} に12.5 Vを供給。
- (6) プログラム・インヒビット・モード。
- (7) 1 msの書き込みモードでデータを書き込む。
- (8) プログラム・インヒビット・モード。
- (9) ベリファイ・モード。書き込めていれば(10)へ、書き込めていなければ(7)-(9)を繰り返す。
- (10) ((7)-(9)で書き込んだ回数: X) $\times$ 1 msの追加書き込み。
- (11) プログラム・インヒビット・モード。
- (12) CLK端子にパルスを4回入力することにより、プログラム・メモリ・アドレスを更新(+1)。
- (13) (7)-(12)を最終アドレスまで繰り返す。
- (14) プログラム・メモリ・アドレスの0クリア・モード。
- (15) V_{DD} 、 V_{PP} 端子の電圧を5 Vに変更。
- (16) 電源オフ。

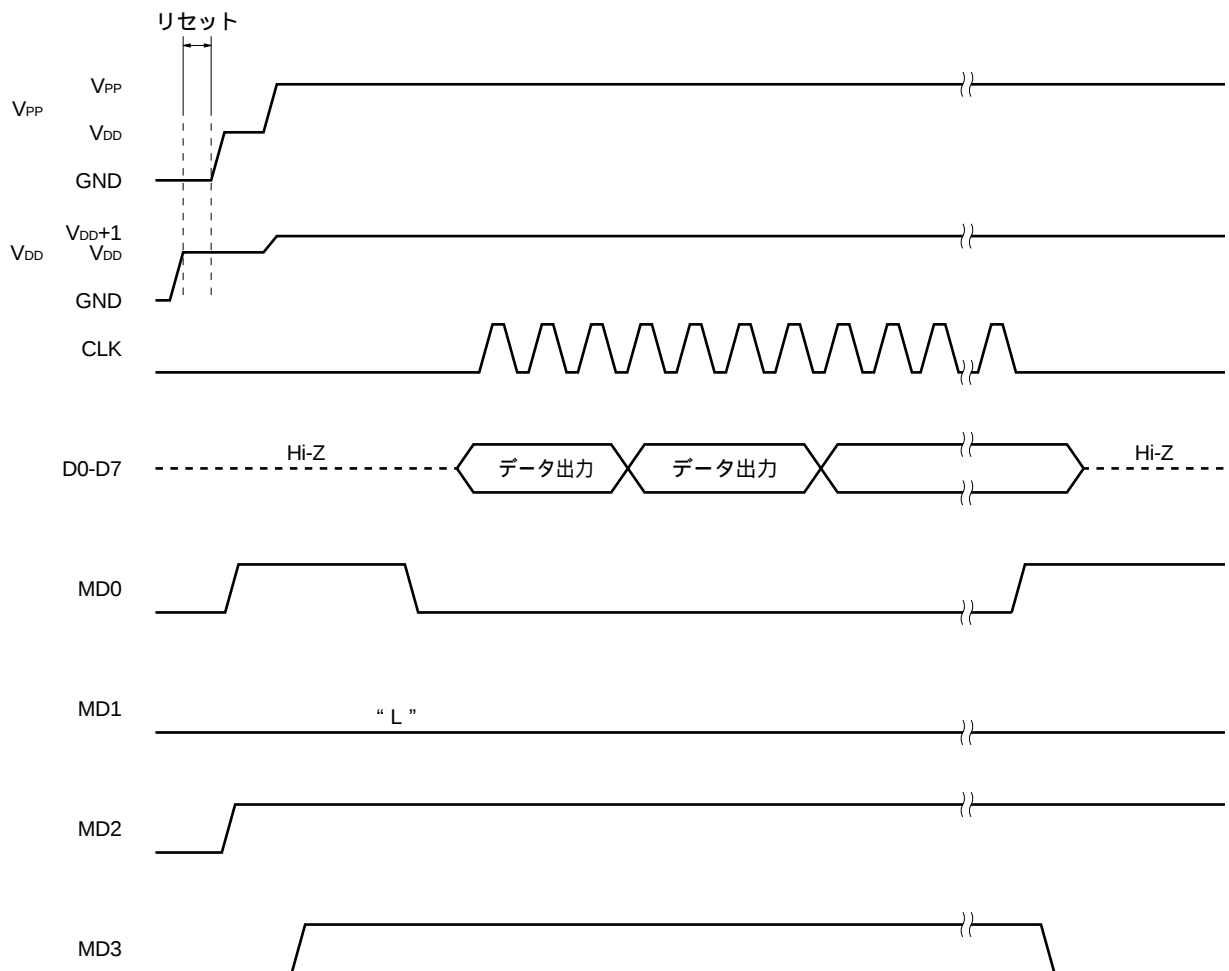
プログラム・メモリ書き込み手順の(2)-(12)を下図に示します。



17.3 プログラム・メモリ読み出し手順

- (1) 使用しない端子を抵抗を介してGNDにプルダウン。CLK端子はロウ・レベル。
- (2) V_{DD} 端子に5 Vを供給。 V_{PP} 端子はロウ・レベル。
- (3) 10 μ sウエイト後、 V_{PP} 端子に5 Vを供給。
- (4) モード設定端子をプログラム・メモリ・アドレスの0クリア・モードに設定。
- (5) V_{DD} に6 V、 V_{PP} に12.5 Vを供給。
- (6) プログラム・インヒビット・モード。
- (7) ペリファイ・モード。CLK端子にクロック・パルスを入力すると4回入力する周期でデータを1アドレスずつ順次出力。
- (8) プログラム・インヒビット・モード。
- (9) プログラム・メモリ・アドレスの0クリア・モード。
- (10) V_{DD} 、 V_{PP} 端子の電圧を5 Vに変更。
- (11) 電源オフ。

プログラム・メモリ読み出し手順の (2) - (9) を下図に示します。



18. 命令セット

アキュムレータ操作命令

	R _r	—	R ₁₀	R ₁₁	R ₁₂		R _{1F}	R ₀₀	R ₀₁		R _{0F}
ANL A, R _r			D00	D01	D02		D0F	D20	D21		D2F
ANL A, @R _{0H}		D10									
ANL A, @R _{0L}		D30									
ANL A, #data		D31									
ORL A, R _r			E00	E01	E02		E0F	E20	E21		E2F
ORL A, @R _{0H}		E10									
ORL A, @R _{0L}		E30									
ORL A, #data		E31									
XRL A, R _r			A00	A01	A02		A0F	A20	A21		A2F
XRL A, @R _{0H}		A10									
XRL A, @R _{0L}		A30									
XRL A, #data		A31									
INC A		A13									
RL A		F13									

入出力命令

	P _P	P ₁₀	P ₁₁	P ₁₂	P ₀₀	P ₀₁	P ₀₂
IN A, P _P		F18	F19	F1A	F38	F39	F3A
OUT P _P , A		218	219	21A	238	239	23A
ANL A, P _P		D18	D19	D1A	D38	D39	D3A
ORL A, P _P		E18	E19	E1A	E38	E39	E3A
XRL A, P _P		A18	A19	A1A	A38	A39	A3A

	P _P	P ₀	P ₁	P ₂
OUT P _P , #data		318	319	31A

P_{1P}-P_{0P}がペアで動作

データ転送命令

	R _r		R ₁₀	R ₁₁	R ₁₂		R _{1F}	R ₀₀	R ₀₁		R _{0F}
MOV A, R _r			F00	F01	F02		F0F	F20	F21		F2F
MOV A, @R _{0H}		F10									
MOV A, @R _{0L}		F30									
MOV A, #data		F31									
MOV R _r , A			200	201	202		20F	220	221		22F

	R _r		R ₀	R ₁	R ₂		R _F
MOV R _r , #data			300	301	302		30F
MOV R _r , @R ₀			320	321	322		32F

R_{1r}-R_{0r}はペア・レジスタとして動作

ブランチ命令

	R_r	—	R_0	R_1	R_2		R_F	← ペア・レジスタ
★ JMP0	addr	411						
JMP0	R_r 注	-	-	401	402		40F	
JC	addr	611						
JC	R_r 注	—	-	601	602		60F	
JNC	addr	631						
JNC	R_r 注	—	-	621	622		62F	
JF	addr	711						
JF	R_r 注	—	-	701	702		70F	
JNF	addr	731						
JNF	R_r 注	—	-	721	722		72F	

★ 注 $r = 1-F$ $r = 0$ を使用することはできません。

サブルーチン命令

CALL0	addr	312 411
RET		412

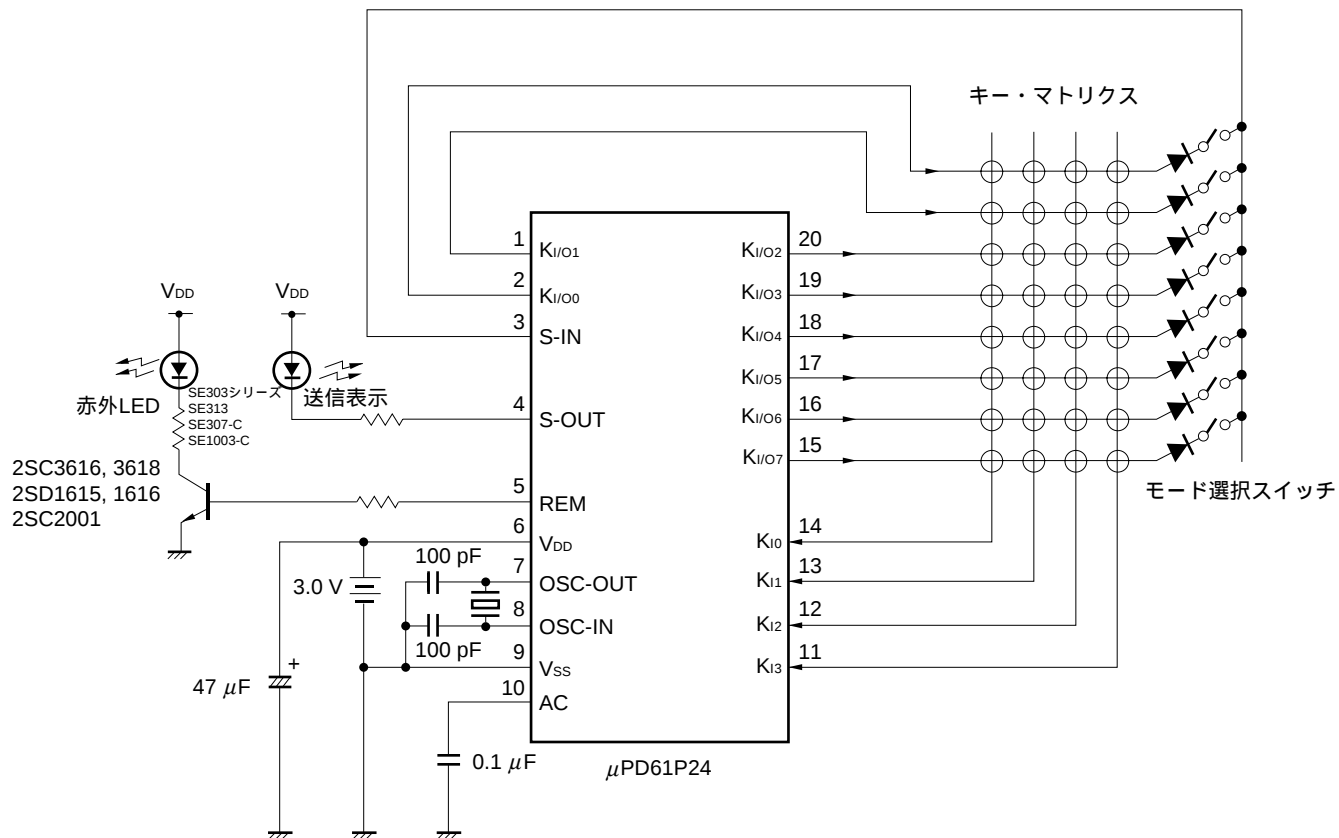
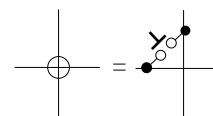
タイマ/カウンタ操作命令

T_i	T_{0-1}	T_1	T_0
MOV A, T_i	—	F1F	F3F
MOV T_i, A		21F	23F
MOV $T, \# data$	31F		
MOV $T, @ R_0$	33F		

その他

		R_{00}	R_{01}	R_{02}		R_{0F}
HALT	# data	111				
STTS	R_{0r}		120 121	122		12F
STTS	# data	131				
SCAF		D13				
NOP		000				

19. 応用回路例



注意 セラミック発振子起動用コンデンサの値は、使用する電圧レベルおよび使用するセラミック発振子の起動特性を考慮した上で設定する必要があります。

20．電氣的特性

絶対最大定格 ($T_A = 25$)

項 目	略 号	定 格	単 位
電源電圧	V_{DD}	7.0	V
入力電圧	V_{IN}	- 0.3 ~ $V_{DD} + 0.3$	V
動作周囲温度	T_A	- 20 ~ + 75	
保存温度	T_{stg}	- 40 ~ + 125	

注意 各項目のうち1項目でも、また一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で、製品をご使用ください。

推奨動作範囲 ($T_A = 25$)

項 目	略 号	MIN.	TYP.	MAX.	単 位
電源電圧	V_{DD}	2.2		5.5	V
発振周波数	f_{osc}	400		500	kHz

DC特性 ($V_{DD} = 3.0\text{ V}$, $f_{OSC} = 455\text{ kHz}$, $T_A = 25$)

項 目	略 号	条 件	MIN.	TYP.	MAX.	単 位
電源電圧	V_{DD}		2.2		5.5	V
消費電流 1	I_{DD1}	$f_{OSC} = 455\text{ kHz}$		0.3	1.5	mA
消費電流 2	I_{DD2}	$f_{OSC} = \text{STOP}$			1.0	μA
REMハイ・レベル出力電流	I_{OH1}	$V_O = 1.0\text{ V}$	- 5	- 8	- 15	mA
REMロウ・レベル出力電流	I_{OL1}	$V_O = 0.3\text{ V}$	0.5	1.5	2.5	mA
S-OUTハイ・レベル出力電流	I_{OH2}	$V_O = 2.7\text{ V}$	- 0.3	- 1.0	- 2.0	mA
S-OUTロウ・レベル出力電流	I_{OL2}	$V_O = 0.3\text{ V}$	1	1.5	2.5	mA
K _{I/O} ハイ・レベル入力電流	I_{IH1}	$V_I = 3.0\text{ V}$	10		30	μA
K _{I/O} ハイ・レベル入力電流	$I_{IH1'}$	$V_I = 3.0\text{ V}$, ブルダウン抵抗なし			0.2	μA
K _{I/O} ロウ・レベル入力電流	I_{IL1}	$V_I = 0\text{ V}$			- 0.2	μA
K _{I/O} ハイ・レベル入力電流	I_{IH2}	$V_I = 3.0\text{ V}$	10		30	μA
K _{I/O} ハイ・レベル入力電流	$I_{IH2'}$	$V_I = 3.0\text{ V}$, ブルダウン抵抗なし			0.2	μA
K _{I/O} ロウ・レベル入力電流	I_{IL2}	$V_I = 0\text{ V}$			- 0.2	μA
K _{I/O} ハイ・レベル出力電流	I_{OH3}	$V_O = 2.5\text{ V}$	- 1.5	- 2.0	- 4.0	mA
K _{I/O} ロウ・レベル出力電流	I_{OL3}	$V_O = 2.1\text{ V}$	25	50	100	μA
S-INハイ・レベル入力電流	I_{IH3}	$V_I = 3.0\text{ V}$	6		15	μA
S-INハイ・レベル入力電流	$I_{IH3'}$	$V_I = 3.0\text{ V}$, ブルダウン抵抗なし			0.2	μA
S-INロウ・レベル入力電流	I_{IL3}	$V_I = 0\text{ V}$			- 0.2	μA
K _{I/O} ハイ・レベル入力電圧	V_{IH1}		2.1		3.0	V
K _{I/O} ロウ・レベル入力電圧	V_{IL1}	$V_I = 3.0\text{ V}$	0		0.9	V
K _{I/O} ハイ・レベル入力電圧	V_{IH2}		1.3		3.0	V
K _{I/O} ロウ・レベル入力電圧	V_{IL2}		0		0.4	V
S-INハイ・レベル入力電圧	V_{IH3}		1.1		3.0	V
S-INロウ・レベル入力電圧	V_{IL3}		0		0.4	V
ACプルアップ抵抗	R_1	$V_I = 0\text{ V}$	0.3		3.0	kΩ
ACプルダウン抵抗	R_2	$V_I = 2.7\text{ V}$	150	400	1500	kΩ
ACハイ・レベル入力電圧	V_{IH4}		1.8		3.0	V
ACロウ・レベル入力電圧	V_{IL4}		0		1.2	V

DCプログラミング特性 ($T_A = 25 \pm 5$, $V_{DD} = 6.0 \pm 0.25 \text{ V}$, $V_{PP} = 12.5 \pm 0.5 \text{ V}$)

項 目	略 号	条 件	MIN.	TYP.	MAX.	単 位
ハイ・レベル入力電圧	V_{IH1}	CLK以外	$0.7 V_{DD}$		V_{DD}	V
	V_{IH2}	CLK	$V_{DD} - 0.5$		V_{DD}	V
ロウ・レベル入力電圧	V_{IL1}	CLK以外	0		$0.3 V_{DD}$	V
	V_{IL2}	CLK	0		0.4	V
入力リーク電流	I_{LI}	$V_{IN} = V_{IL} \text{ or } V_{IH}$			10	μA
ハイ・レベル出力電圧	V_{OH}	$I_{OH} = -1 \text{ mA}$	$V_{DD} - 1.0$			V
ロウ・レベル出力電圧	V_{OL}	$I_{OL} = 1.6 \text{ mA}$			0.4	V
V_{DD} 電源電流	I_{DD}				30	mA
V_{PP} 電源電流	I_{PP}	$MD0 = V_{IL}$, $MD1 = V_{IH}$			30	mA

注意 1 . V_{PP} はオーバシュートを含めて +13.5 V以上にならないようにしてください。

2 . V_{DD} は V_{PP} より前に印加し, V_{PP} のあとから切断するようにしてください。

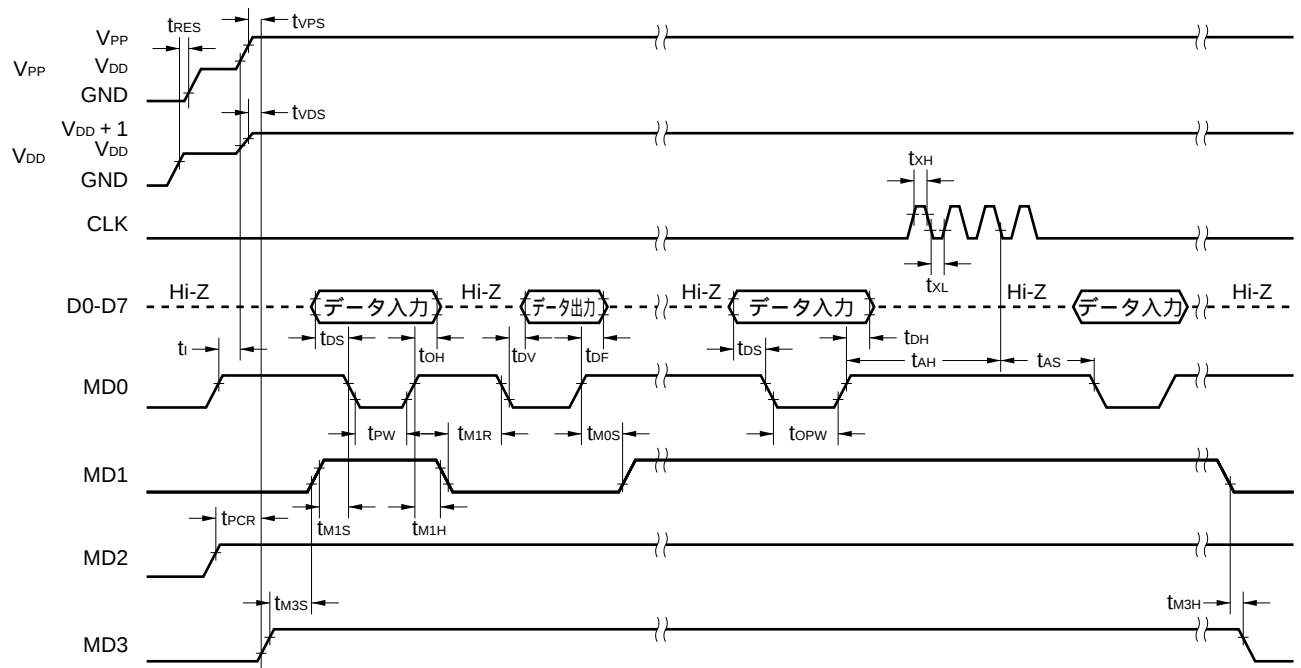
ACプログラミング特性 ($T_A = 25 \pm 5$, $V_{DD} = 6.0 \pm 0.25 \text{ V}$, $V_{PP} = 12.5 \pm 0.5 \text{ V}$)

項 目	略 号	注 1	条 件	MIN.	TYP.	MAX.	単 位
アドレス・セットアップ時間 ^{注2} (対MD0 ↓)	t_{AS}	t_{AS}		2			μs
MD1セットアップ時間(対MD0 ↓)	t_{M1S}	t_{OES}		2			μs
データ・セットアップ時間(対MD0 ↓)	t_{DS}	t_{DS}		2			μs
アドレス・ホールド時間 ^{注2} (対MD0 ↑)	t_{AH}	t_{AH}		2			μs
データ・ホールド時間(対MD0 ↑)	t_{DH}	t_{DH}		2			μs
MD0 ↑ → データ出力フロート遅延時間	t_{DF}	t_{DF}		0		130	ns
V_{PP} セットアップ時間(対MD3 ↑)	t_{VPS}	t_{VPS}		2			μs
V_{DD} セットアップ時間(対MD3 ↑)	t_{VDS}	t_{VCS}		2			μs
初期プログラム・パルス幅	t_{PW}	t_{PW}		0.95	1.0	1.05	ms
追加プログラム・パルス幅	t_{OPW}	t_{OPW}		0.95		21.0	ms
MD0セットアップ時間(対MD1 ↑)	t_{M0S}	t_{CES}		2			μs
MD0 ↓ → データ出力遅延時間	t_{DV}	t_{DV}	$MD0 = MD1 = V_{IL}$			1	μs
MD1ホールド時間(対MD0 ↑)	t_{M1H}	$t_{OE H}$	$t_{M1H} + t_{M1R} \quad 50 \mu\text{s}$	2			μs
MD1回復時間(対MD0 ↓)	t_{M1R}	t_{OR}		2			μs
プログラム・カウンタ・リセット時間	t_{PCR}	-		10			μs
CLK入力ハイ, ロウ・レベル幅	t_{XH} , t_{XL}	-		0.125			μs
CLK入力周波数	f_X	-				4.19	MHz
イニシャル・モード・セット時間	t_i	-		2			μs
MD3セットアップ時間(対MD1 ↑)	t_{M3S}	-		2			μs
MD3ホールド時間(対MD1 ↓)	t_{M3H}	-		2			μs
MD3セットアップ時間(対MD0 ↓)	t_{M3SR}	-	プログラム・メモリ読み出し時	2			μs
アドレス ^{注2} → データ出力遅延時間	t_{DAD}	t_{ACC}	"			2	μs
アドレス ^{注2} → データ出力ホールド時間	t_{HAD}	t_{OH}	"	0		130	ns
MD3ホールド時間(対MD0 ↑)	t_{M3HR}	-	"	2			μs
MD3 ↓ → データ出力フロート遅延時間	t_{DFR}	-	"			2	μs
リセット・セットアップ時間	t_{RES}			10			μs

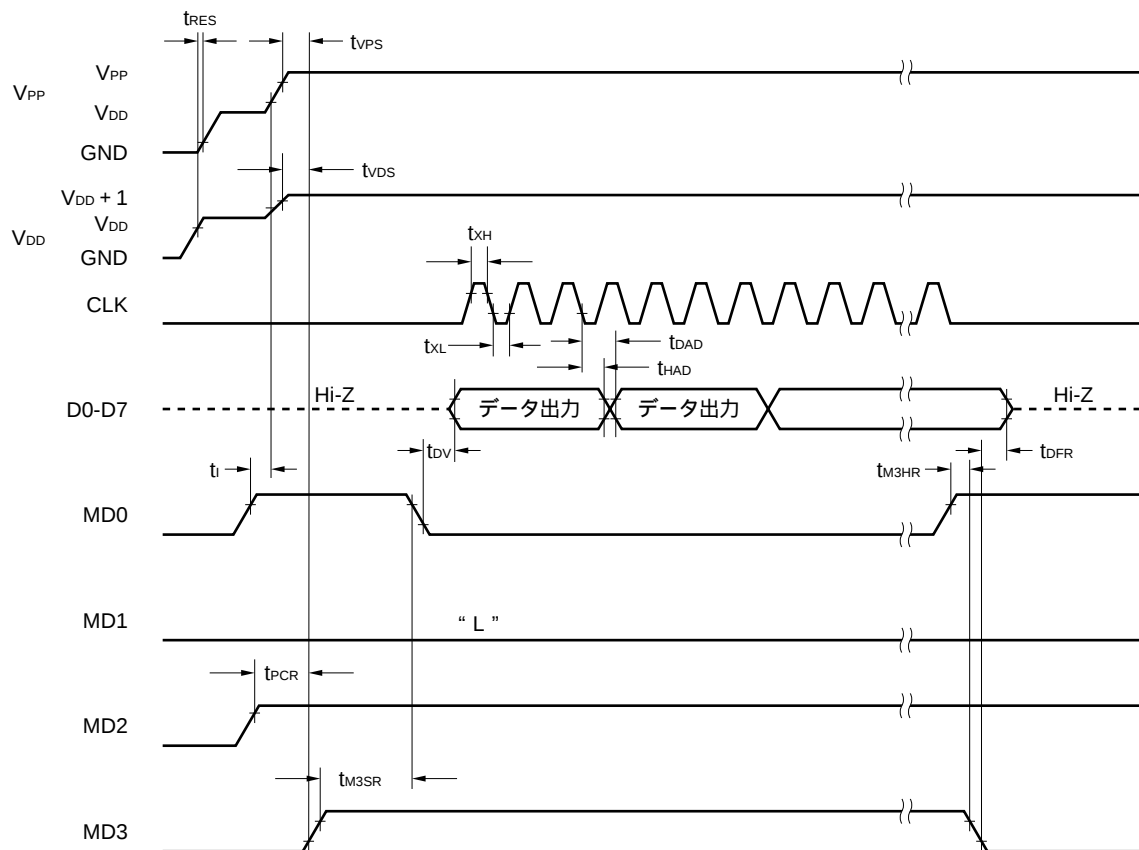
注 1 . 対応する μPD27C256Aの略号です (μPD27C256Aは保守品です)。

2 . 内部アドレス信号は3クロック目のCLK入力の立ち下がりで +1されます。

プログラム・メモリ書き込みタイミング

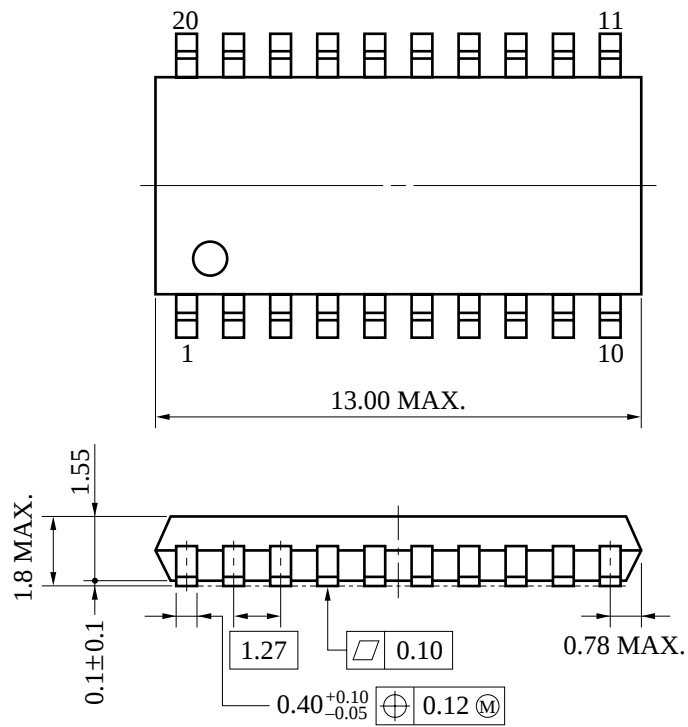


プログラム・メモリ読み出しタイミング

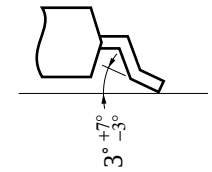


21. 外形図

★ 20ピン・プラスチックSOP (300 mil) 外形図 (単位: mm)

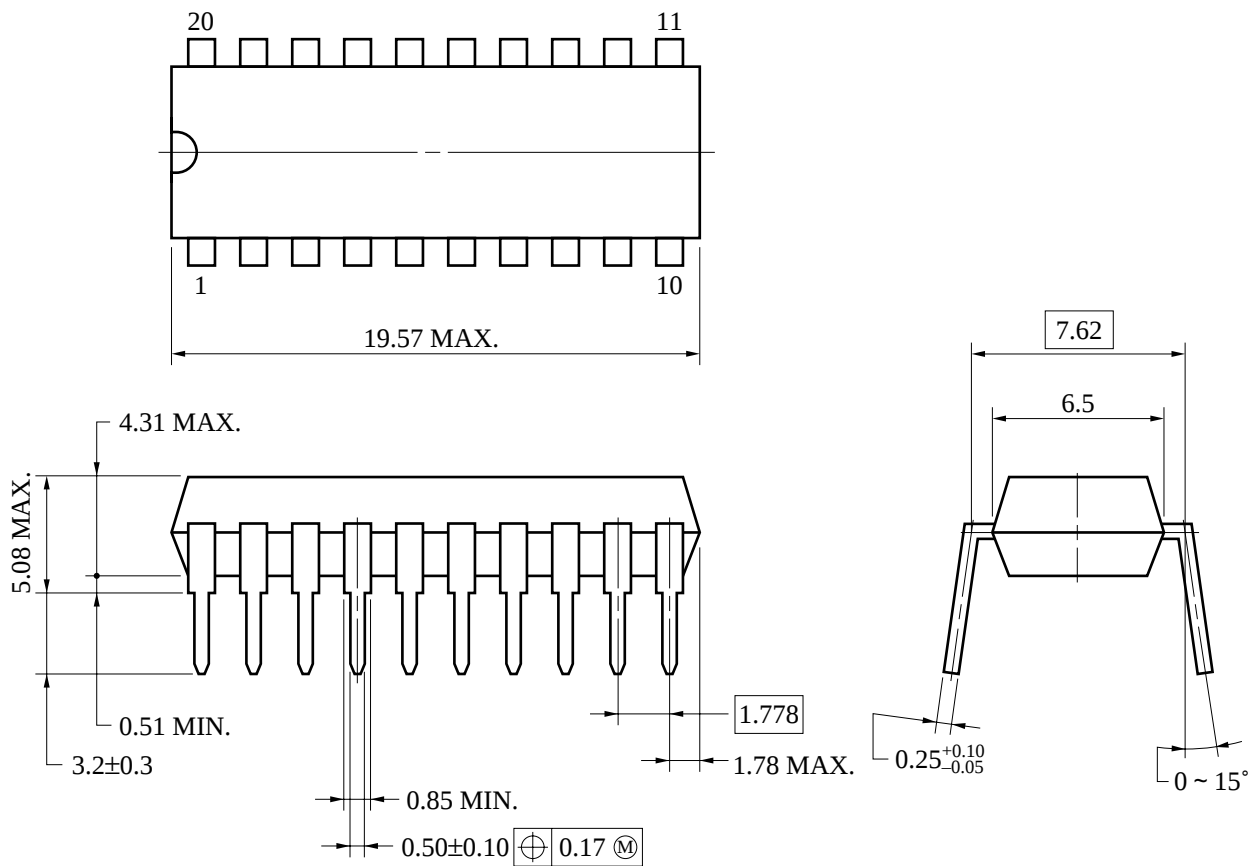


端子先端形状詳細図



P20GM-50-300B,C-4

★ 20ピン・プラスチック・シュリンクDIP (300 mil) 外形図 (単位: mm)



P20C-70-300B-1

22．半田付け推奨条件

この製品の半田付け実装は、次の推奨条件で実施してください。

- ★ 半田付け推奨条件の詳細は、インフォメーション資料「**半導体デバイス実装マニュアル**」（C10535J）を参照してください。

なお、推奨条件以外の半田付け方式および半田付け条件については、当社販売員にご相談ください。

表22 - 1 表面実装タイプの半田付け条件

μPD61P24GS：20ピン・プラスチックSOP（300 mil）

半田付け方式	半田付け条件
端子部分加熱	端子温度：300 以下，時間：3 秒以内（デバイスの一辺当たり）

表22 - 2 挿入タイプの半田付け条件

μPD61P24CS：20ピン・プラスチック・シュリンクDIP（300 mil）

半田付け方式	半田付け条件
ウェーブ・ソルダリング （端子のみ）	半田槽温度：260 以下，時間：10秒以内
端子部分加熱	端子温度：300 以下，時間：3 秒以内（1 端子当たり）

注意 ウェーブ・ソルダリングは端子のみとし、噴流半田が直接本体に接触しないようにしてください。

付録A . μPD612×シリーズ製品一覧

★

品 名 項 目	μ PD6124A	μ PD6600A	μ PD61P24	μ PD6125A	μ PD6126A
ROM容量	1002×10ビット (マスクROM)	512×10ビット (マスクROM)	1002×10ビット (ワン・タイムPROM)	1002×10ビット (マスクROM)	
RAM容量	32×5ビット				
入出力端子	8本 (K _{I/O0-7})			12本 (K _{I/O0-7} , I/O ₀₀₋₀₃)	16本 (K _{I/O0-7} , I/O ₀₀₋₀₃ , I/O ₁₀₋₁₃)
S-IN端子	あり				
消費電流 (f _{osc} = STOP)(MAX.)	2 μA		1 μA		
S-INハイ・レベル 入力電流 (MAX.)	30 μA		15 μA		
送信キャリア周波数	f _{osc} /12, f _{osc} /8				
低電圧検出 (リセット) 回路	あり		なし		
マスク・オプション	あり		なし (固定)	あり	
電源電圧	V _{DD} = 2.2-5.5 V	V _{DD} = 2.2-3.6 V	V _{DD} = 2.2-5.5 V	V _{DD} = 2.0-6.0 V	
パッケージ	・ 20ピン・プラスチックSOP (300 mil) ・ 20ピン・プラスチック・シュリンクDIP (300 mil)			・ 24ピン・プラスチックSOP (300 mil) ・ 24ピン・プラスチック・シュリンクDIP (300 mil)	・ 28ピン・プラスチックSOP (375 mil)

付録 B . 開発ツール

μPD61P24のプログラムを開発するために、次の開発ツールを用意しています。

名 称	オーダ名称
μPS612×シリーズ用エミュレータ	注1
μPD61P24用アセンブラ	注1
★ PROMプログラム	AF-9703 ^{注2,3} AF-9704 ^{注2,3} AF-9705 ^{注3} AF-9706 ^{注3}
μPD61P24用プログラム・アダプタ	AF9807B ^{注3}

注1 . 株式会社アイ・シーより販売しております。

お問い合わせ先

株式会社 アイ・シー

〒141 東京都品川区東五反田 1 丁目 9 番 5 号

第 6 パーネット五反田ビル

TEL 03 (3447) 3793 (代)

FAX 03 (3440) 5606

2 . 製造中止

3 . 安藤電気株式会社より販売しております。

お問い合わせ先

安藤電気株式会社

〒144 東京都大田区蒲田4-19-7

TEL 0120-40-0211 (フリー・ダイヤル)

注意 書き込み用プログラムは、プログラムをアセンブルしたあと、PROMユーティリティ・プログラム「UPDPROM」を使用しHEXファイルをROMファイルに変換してご使用ください (AS612×アセンブラ ユーザーズ・マニュアル (EEU-601) 参照)。

{メ モ}

〔メ モ〕

CMOSデバイスの一般的注意事項

静電気対策（MOS全般）

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

未使用入力の処理（CMOS特有）

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介してV_{DD}またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

初期化以前の状態（MOS全般）

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

本製品が外国為替および外国貿易管理法の規定による戦略物資等（または役務）に該当するか否かは、ユーザ（仕様を決定した者）が判定してください。

本資料に掲載の応用回路および回路定数は、例示的に示したものであり、量産設計を対象とするものではありません。

- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的所有権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
- 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。
標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災／防犯装置、各種安全装置、生命維持を直接の目的としない医療機器
特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等
当社製品のデータ・シート／データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。
- この製品は耐放射線設計をしておりません。

M4 94.11

— お問い合わせは、最寄りのNECへ —

【営業関係お問い合わせ先】

半導体第一販売事業部 半導体第二販売事業部 半導体第三販売事業部	〒108-01 東京都港区芝五丁目7番1号（NEC本社ビル）	東京 (03)3454-1111	(大代表)		
中部支社 半導体第一販売部 半導体第二販売部	〒460 名古屋市中区錦一丁目17番1号（NEC中部ビル）	名古屋 (052)222-2170 名古屋 (052)222-2190			
関西支社 半導体第一販売部 半導体第二販売部 半導体第三販売部	〒540 大阪市中央区城見一丁目4番24号（NEC関西ビル）	大阪 (06) 945-3178 大阪 (06) 945-3200 大阪 (06) 945-3208			
北海道支社 東北支社 岩手支店 山形支店 郡山支店 いわき支店 長岡支店 土浦支店 水戸支店 神奈川支社 群馬支店	札幌 (011)231-0161 仙台 (022)267-8740 盛岡 (019)651-4344 山形 (0236)23-5511 郡山 (0249)23-5511 いわき (0246)21-5511 長岡 (0258)36-2155 土浦 (0298)23-6161 水戸 (029)226-1717 横浜 (045)324-5524 高崎 (0273)26-1255	太田支店 宇都宮支店 小山支店 長野支店 甲府支店 埼玉支店 立川支店 千葉支店 静岡支店 北陸支店 福井支店	太田 (0276)46-4011 宇都宮 (028)621-2281 小山 (0285)24-5011 松本 (0263)35-1662 甲府 (0552)24-4141 大宮 (048)641-1411 立川 (0425)26-5981 千葉 (043)238-8116 静岡 (054)255-2211 金沢 (0762)23-1621 福井 (0776)22-1866	富山支店 三重支店 京都支社 神戸支社 中国支社 鳥取支店 岡山支店 四国支社 新居浜支店 松山支店 九州支社	富山 (0764)31-8461 津 (0592)25-7341 京都 (075)344-7824 神戸 (078)333-3854 広島 (082)242-5504 鳥取 (0857)27-5311 岡山 (086)225-4455 高松 (0878)36-1200 新居浜 (0897)32-5001 松山 (089)945-4149 福岡 (092)271-7700

【本資料に関する技術お問い合わせ先】

半導体ソリューション技術本部 マイクロコンピュータ技術部	〒210 川崎市幸区塚越三丁目484番地	川崎 (044)548-7923	半導体 インフォメーションセンター FAX (044)548-7900 （FAXにてお願い致します）
半導体販売技術本部 東日本販売技術部	〒108-01 東京都港区芝五丁目7番1号（NEC本社ビル）	東京 (03)3798-9619	
半導体販売技術本部 中部販売技術部	〒460 名古屋市中区錦一丁目17番1号（NEC中部ビル）	名古屋 (052)222-2125	
半導体販売技術本部 西日本販売技術部	〒540 大阪市中央区城見一丁目4番24号（NEC関西ビル）	大阪 (06) 945-3383	