

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

RENESAS

MOS集積回路
MOS Integrated Circuit μ PD431232AL1 MビットCMOSシンクロナス高速SRAM
32 Kワード×32ビット

μ PD431232ALは、バースト・リード/ライトが可能な、高性能2次キャッシュ・メモリ用の1 MビットCMOSシンクロナス高速SRAMファミリです。本製品はマイクロプロセッサの代表的な2種類のバースト・モードに対応していません。

レジスタを内蔵しており、すべてのレジスタは、クロック信号の立ち上がりエッジでシンクロナス動作を行います。動作電源電圧は3.3 V $^{+0.2V}$ ですが、5 Vインタフェースに対応した設計のため、使いやすくなっています。

ZZピンをロウ・レベルにすると通常動作、ハイ・レベルにセットするとパワーダウン（スリープ）状態になります。パワーダウン状態では、そのときの内部状態が保持されます。ZZピンをふたたびロウ・レベルにすると、SRAMは通常動作に戻ります。

パッケージは、100ピン・プラスチックTQFP（EIAJではパッケージ厚1.4 mmのものをLQFPと呼びます）を用意しております。

特 徴

- ・3.3 V単一電源電圧
- ・シンクロナス・オペレーション
- ・バースト・リード/ライト可能
- ・パイプライン・オペレーション（入出力レジスタ内蔵）
- ・LVTTTLコンパチブル
- ・高速クロック・アクセス時間
：7 ns/83 MHz, 8 ns/66 MHz, 10 ns/60 MHz, 12 ns/50 MHz
- ・非同期アウトプット・イネーブル入力： \overline{G}
- ・インタリーブ・バースト/リニア・バースト選択可能：MODE
- ・パワーダウン（スリープ）モードをサポート：ZZ（ZZ = Open or Low：通常動作時）
- ・バイト・ライト・イネーブル： \overline{BWE} , $\overline{BW1}$ - $\overline{BW4}$
- ・グローバル・ライト・イネーブル： \overline{GW}
- ・キャッシュ・サイズ拡張用3チップ・イネーブル： \overline{CE} , CE2, $\overline{CE2}$
- ・3ステート出力
- ・5 V入力対応（I/Oピンを除く）

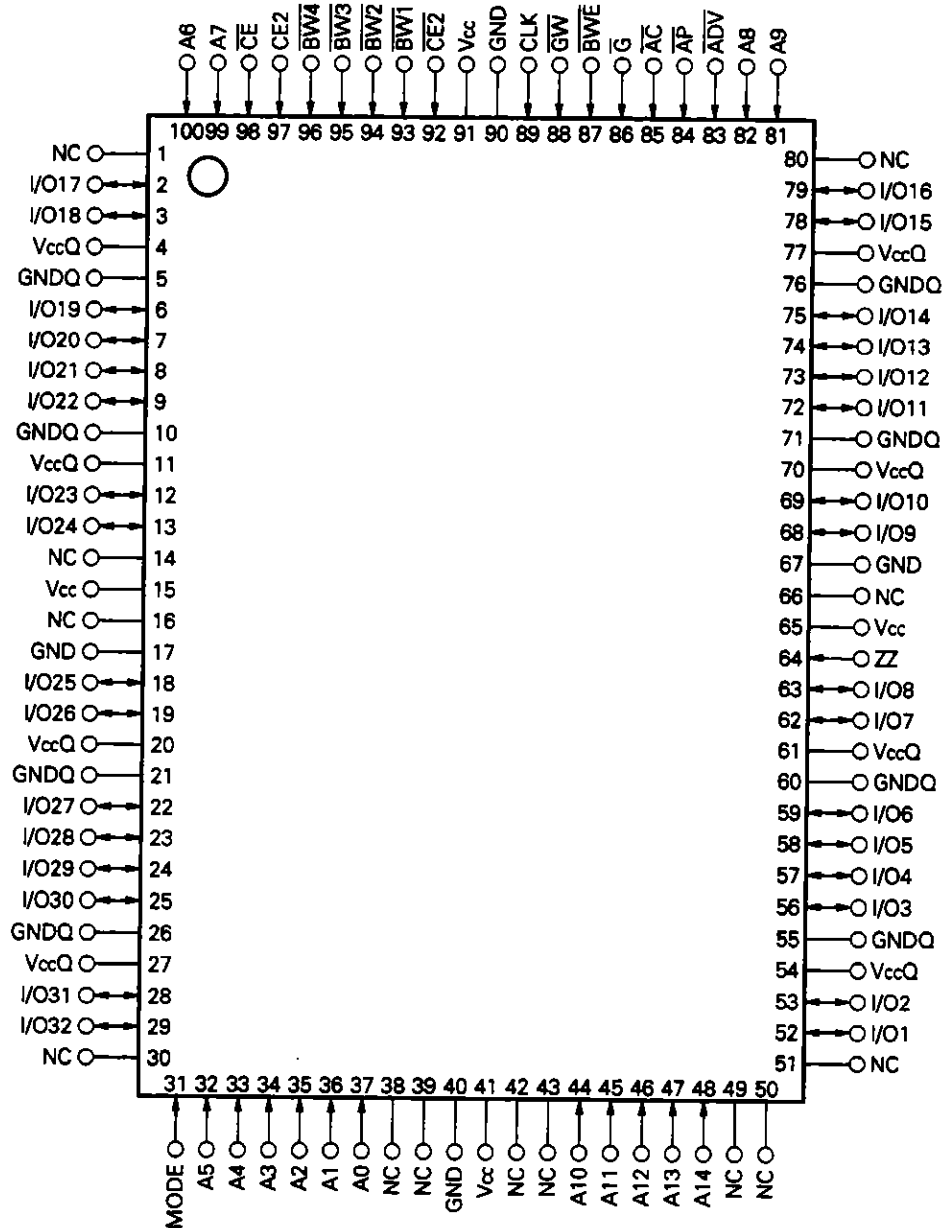
本資料の内容は、後日変更する場合があります。

オーダ情報

Part number	Access time ns (MAX.)	Clock frequency MHz	Burst sequence	Operation	Package
μ PD431232ALGF-A7	7	83	Interleaved and linear	Pipelined operation	100-pin plastic TQFP (14×20 mm)
μ PD431232ALGF-A8	8	66			
μ PD431232ALGF-A10	10	60			
μ PD431232ALGF-A12	12	50			

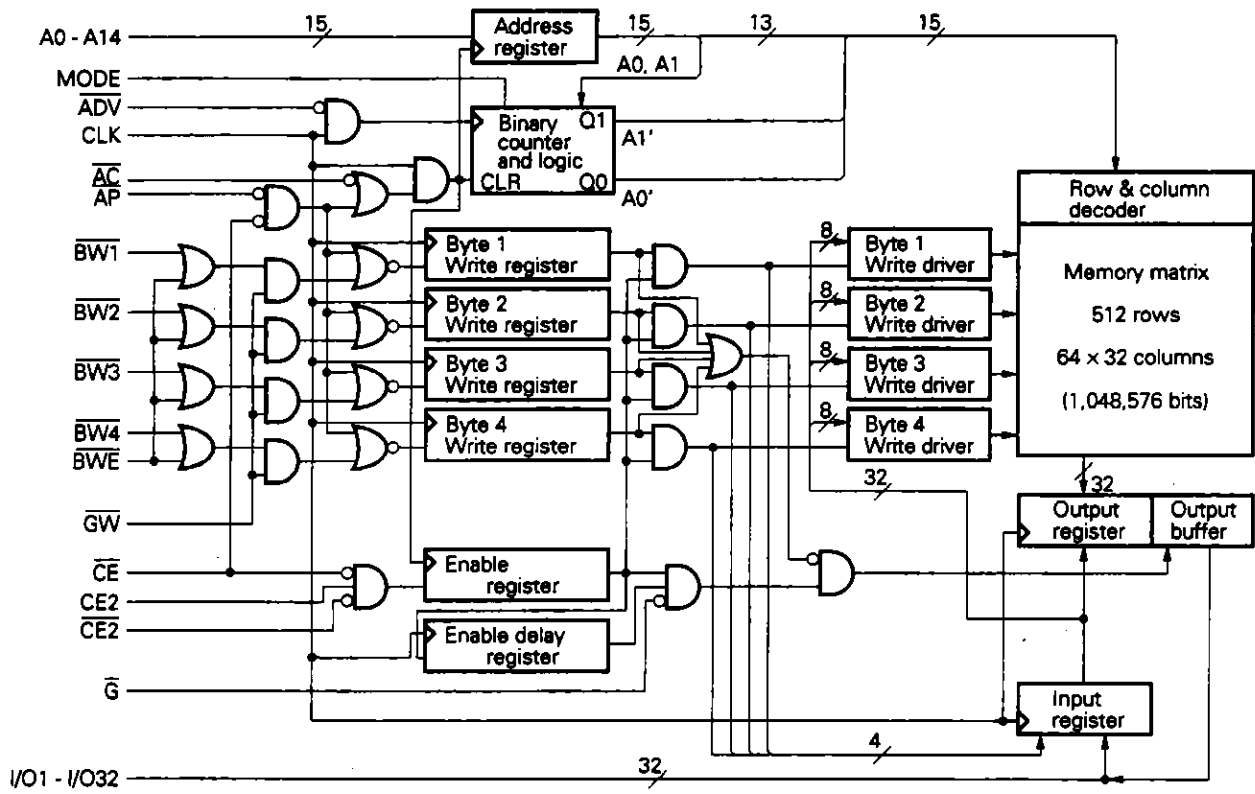
端子接続図 (Marking Side)

100-pin plastic TQFP (14X20 mm)



- | | | | |
|--|------------------------------|------|-------------------------------|
| A0-A14 | : Address inputs | MODE | : Burst sequence select input |
| I/O1-I/O32 | : Data inputs/outputs | ZZ | : Power down state input |
| \overline{ADV} | : Burst address advance | Vcc | : Power supply (3.3 V) |
| \overline{AC} | : Controller address status | GND | : Ground |
| \overline{AP} | : Processor address status | VccQ | : Power for outputs (3.3 V) |
| \overline{CE} , $\overline{CE2}$, $\overline{CE2}$ | : Chip enable | GNDQ | : Ground for outputs |
| $\overline{BW1}$ - $\overline{BW4}$, \overline{BWE} | : Byte write enable | NC | : No connection |
| \overline{GW} | : Global write | | |
| \overline{G} | : Asynchronous output enable | | |
| CLK | : System clock input | | |

★ ブロック図



ZZ → Power down control

★ バースト・シーケンス表

1. インタリーブ・バースト・シーケンス [MODE = Open or Vcc]

External Address	A14-A2, A1, A0
1st Burst Address	A14-A2, A1, $\overline{A0}$
2nd Burst Address	A14-A2, $\overline{A1}$, A0
3rd Burst Address	A14-A2, $\overline{A1}$, $\overline{A0}$

備考 バースト・シーケンスはひとまわりしても、バースト動作を続ける間は一連の動作を繰り返します。

2. リニア・バースト・シーケンス [MODE = GND]

External Address	A14-A2, 0, 0	A14-A2, 0, 1	A14-A2, 1, 0	A14-A2, 1, 1
1st Burst Address	A14-A2, 0, 1	A14-A2, 1, 0	A14-A2, 1, 1	A14-A2, 0, 0
2nd Burst Address	A14-A2, 1, 0	A14-A2, 1, 1	A14-A2, 0, 0	A14-A2, 0, 1
3rd Burst Address	A14-A2, 1, 1	A14-A2, 0, 0	A14-A2, 0, 1	A14-A2, 1, 0

備考 バースト・シーケンスはひとまわりしても、バースト動作を続ける間は一連の動作を繰り返します。

非同期真理値表

Operation	\overline{G}	I/O
Read Cycle	L	Dout
	H	Hi-Z
Write Cycle	X	Hi-Z, D _{IN}
Deselected	X	Hi-Z

備考 X : Don't care

同期真理値表

Operation	\overline{CE}	$\overline{CE2}$	CE2	\overline{AP}	\overline{AC}	ADV	\overline{WRITE}^{*2}	CLK	Address
Deselected ^{注1}	H	X	X	X	L	X	X	L-H	N/A
Deselected ^{注1}	L	X	L	L	X	X	X	L-H	N/A
Deselected ^{注1}	L	H	X	L	X	X	X	L-H	N/A
Deselected ^{注1}	L	X	L	H	L	X	X	L-H	N/A
Deselected ^{注1}	L	H	X	H	L	X	X	L-H	N/A
Read cycle/Begin burst	L	L	H	L	X	X	X	L-H	External
Read cycle/Begin burst	L	L	H	H	L	X	H	L-H	External
Read cycle/Continue burst	X	X	X	H	H	L	H	L-H	Next
Read cycle/Continue burst	H	X	X	X	H	L	H	L-H	Next
Read cycle/Suspend burst	X	X	X	H	H	H	H	L-H	Current
Read cycle/Suspend burst	H	X	X	X	H	H	H	L-H	Current
Write cycle/Begin burst	L	L	H	H	L	X	L	L-H	External
Write cycle/Continue burst	X	X	X	H	H	L	L	L-H	Next
Write cycle/Continue burst	H	X	X	X	H	L	L	L-H	Next
Write cycle/Suspend burst	X	X	X	H	H	H	L	L-H	Current
Write cycle/Suspend burst	H	X	X	X	H	H	L	L-H	Current

注1 . Deselected状態は、新たにBegin Burstに入るまで続きます。

2 . Lは、 $\overline{BW1}$ - $\overline{BW4}$ のいずれかと \overline{BWE} がロウ・レベル、あるいは \overline{GW} がロウ・レベルであることを示します。Hは、すべてのバイト・ライト・イネーブルがハイ・レベルであることを示します。

備考 X : Don't care

パーシャル真理値表

Operation	\overline{GW}	\overline{BWE}	$\overline{BW1}$	$\overline{BW2}$	$\overline{BW3}$	$\overline{BW4}$
Read cycle	H	H	X	X	X	X
	H	L	H	H	H	H
Write cycle/Byte1 only	H	L	L	H	H	H
Write cycle/All bytes	H	L	L	L	L	L
	L	X	X	X	X	X

備考 X : Don't care

バス・スルー真理値表

Previous cycle				Present cycle						Next cycle
Operation	Address	$\overline{\text{WRITE}}^{\text{注1}}$	I/O	Operation	Address	$\overline{\text{CEs}}^{\text{注2}}$	$\overline{\text{WRITE}}^{\text{注1}}$	$\overline{\text{G}}$	I/O	Operation
Write cycle	Ak	L	Dn (Ak)	Read cycle (Begin burst)	Am	L	H	L	Q1 (Ak)	Read Q1 (Am)
				Deselected	—	H	X	X	Hi-Z	No carryover from previous cycle

- 注1. Lは、 $\overline{\text{BW1}}-\overline{\text{BW4}}$ のいずれかと $\overline{\text{BWE}}$ がロウ・レベル、あるいは $\overline{\text{GW}}$ がロウ・レベルであることを示します。Hは、すべてのバイト・ライト・イネーブルがハイ・レベルであることを示します。
2. Lは、 $\overline{\text{CE}}$ 、 $\overline{\text{CE2}}$ がロウ・レベルで $\overline{\text{CE2}}$ がハイ・レベルであることを示します。Hは $\overline{\text{CE}}$ がハイ・レベル、または $\overline{\text{CE2}}$ がハイ・レベル、または $\overline{\text{CE2}}$ がロウ・レベルであることを示します。

備考 X : Don't care

ZZ (スリープ) 真理値表

ZZ	Chip status
$\leq 0.2\text{V}$	Active
Open	Active
$\geq V_{cc}-0.2\text{V}$	Sleep

電気的特性

以下のDC, AC特性の規格値は毎秒2.5 m (MIN.) の風を与える条件で測定された値です。

絶対最大定格

Parameter	Symbol	Rating	Unit
Supply voltage	V _{CC}	-0.5 to +4.6	V
Output supply voltage	V _{CCQ}	-0.5 to V _{CC}	V
Input voltage	V _{IN}	-0.5 ^註 to +6.0	V
Input/Output voltage	V _{IO}	-0.5 ^註 to V _{CCQ} +0.5	V
Operating ambient temperature	T _A	0 to +70	°C
Storage temperature	T _{stg}	-55 to +125	°C

注 -2.5 V (MIN.) (パルス幅: 3 ns)

注意 各項目のうち1項目でも、また一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で、製品をご使用ください。

推奨動作条件

Parameter	Symbol	MIN.	TYP.	MAX.	Unit
Supply voltage	V _{CC}	3.1	3.3	3.6	V
Output supply voltage	V _{CCQ}	3.1	3.3	3.6	V
High level input voltage-Input pins	V _{IN(IN)}	2.0		5.5	V
High level input voltage-I/O pins	V _{IN(IO)}	2.0		V _{CCQ} +0.3	V
Low level input voltage	V _L	-0.5 ^註		+0.8	V
Operating ambient temperature	T _A	0		+70	°C

注 -2.5 V (MIN.) (パルス幅: 3 ns)

入出力容量 (T_A = 25 °C, f = 1 MHz)

Parameter	Symbol	Test conditions	MIN.	TYP.	MAX.	Unit
Input capacitance	C _{IN}	V _{IN} = 0 V			4	pF
Input/Output capacitance	C _{IO}	V _{IO} = 0 V			7	pF
Clock input capacitance	C _{clk}	V _{clk} = 0 V			4	pF

備考 1. V_{IN}: すべての入力端子電圧を示します。

2. これらのパラメータは全数測定されたものではなく、サンプル値です。

DC特性 (推奨動作条件による)

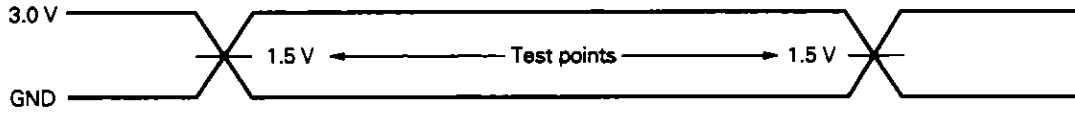
Parameter	Symbol	Test conditions	MIN.	TYP.	MAX.	Unit
Input leakage current	I_{LI}	V_{IN} (except ZZ and MODE) = 0 V to V_{CC} , ZZ, MODE = 0 V or V_{CC}	-2		+2	μA
Output leakage current	I_{LO}	$V_{IO} = 0$ V to V_{CC} , Output is disabled	-2		+2	μA
★ Operating supply current	I_{CC}	Device selected, $V_{IN} \leq V_{IL}$ or $V_{IN} \geq V_{IH}$, $I_{IO} = 0$ mA, Cycle = MAX.			130	mA
	I_{CC1}	Suspend read cycle, \overline{AC} , \overline{AP} , \overline{ADV} , \overline{GW} , $\overline{BWS} \geq V_{IH}$, $V_{IN} \leq V_{IL}$ or $V_{IN} \geq V_{IH}$, $I_{IO} = 0$ mA, Cycle = MAX.			45	
Standby supply current	I_{SB}	Device deselected, $V_{IN} \leq V_{IL}$ or $V_{IN} \geq V_{IH}$, Cycle = 0 MHz, All inputs are static			20	mA
	I_{SB1}	Device deselected, $V_{IN} \leq 0.2$ V or $V_{IN} \geq V_{CC} - 0.2$ V, Cycle = 0 MHz, All inputs are static			2	
	I_{SB2}	Device deselected, $V_{IN} \leq V_{IL}$ or $V_{IN} \geq V_{IH}$, Cycle = MAX.			50	
Power down supply current	I_{SEZZ}	ZZ $\geq V_{CC} - 0.2$ V		0.2	1	mA
High level output voltage	V_{OH}	$I_{OH} = -4$ mA	2.4			V
Low level output voltage	V_{OL}	$I_{OL} = 8$ mA			0.4	V

備考 V_{IN} : すべての入力端子電圧を示します。

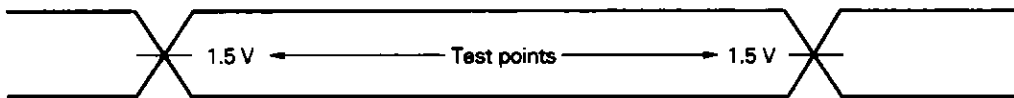
AC特性 (推奨動作条件による)

AC特性測定条件

入力波形 (立ち上がり/立ち下がり時間 ≤ 3 ns)



出力測定点



出力負荷

図 1

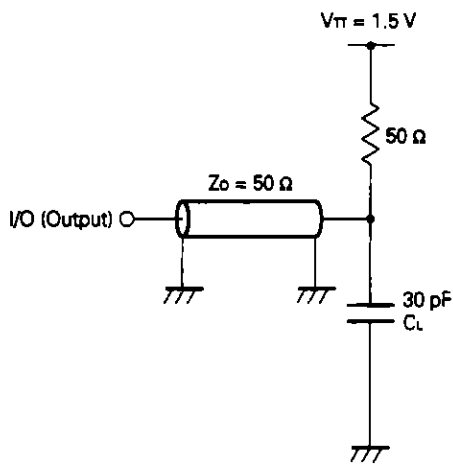
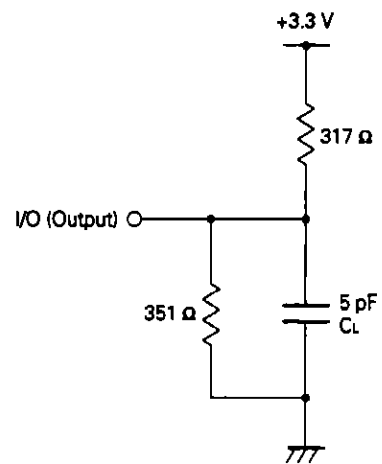


図 2

(For TDC1, TDC2, TOLZ, TOHZ, TCZ)

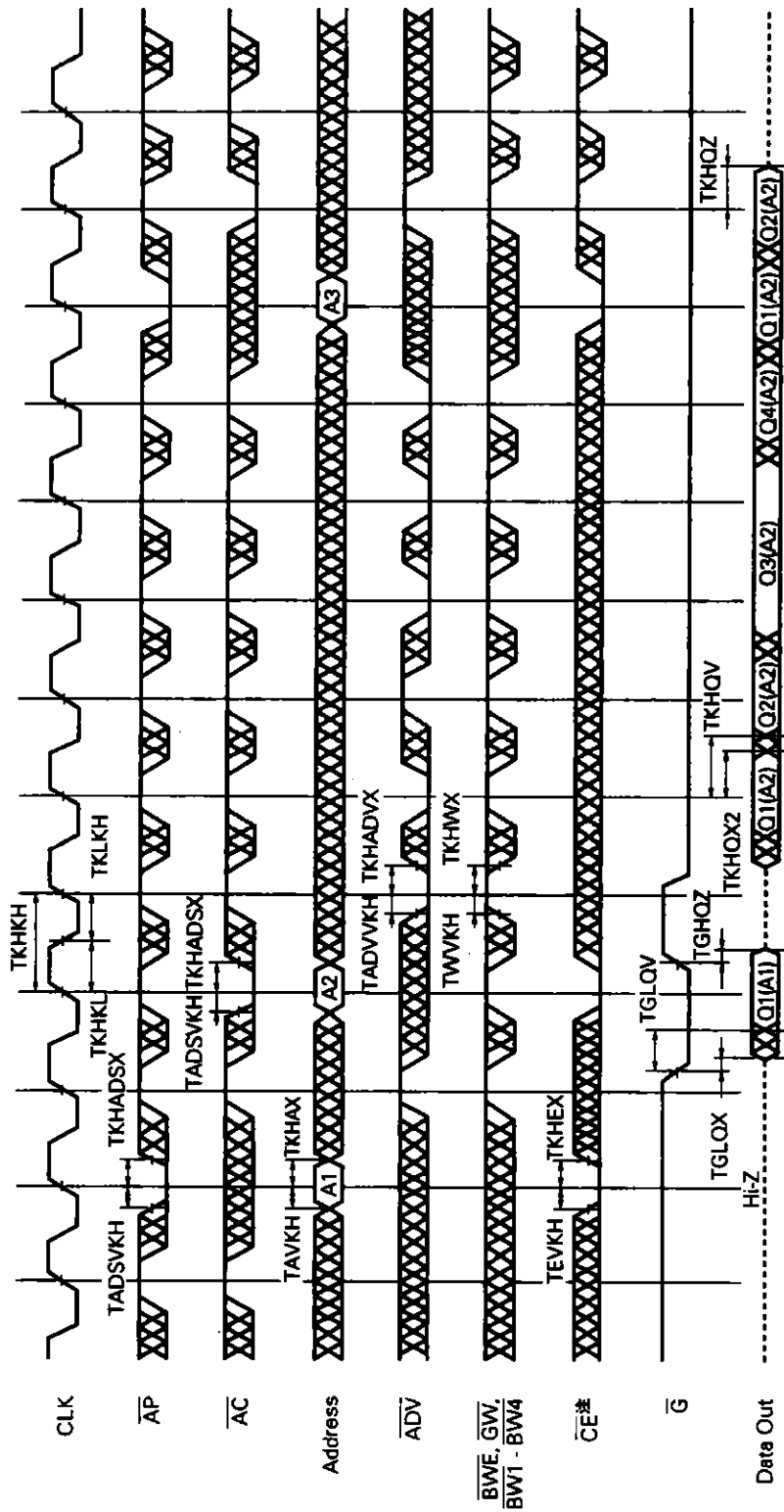


備考 Clは測定器のプロープと治具の容量、浮遊容量を含みます。

リード・サイクル, ライト・サイクル

Parameter	Symbol		-A7(83 MHz)		-A8(66 MHz)		-A10(60 MHz)		-A12(50 MHz)		Unit	注
	Standard	Alternate	MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	MIN.	MAX.		
Cycle time	TKHKH	TCYC	12	—	15	—	16.7	—	20	—	ns	
Clock access time	TKHQV	TCD	—	7	—	8	—	10	—	12	ns	
Output Enable to output valid	TGLQV	TOE	—	5	—	5	—	5	—	6	ns	
Clock high to output active	TKHQX1	TDC1	2	—	2	—	2	—	2	—	ns	
Clock high to output change	TKHQX2	TDC2	3	—	3	—	3	—	3	—	ns	
Output Enable to output active	TGLQX	TOLZ	2	—	2	—	2	—	2	—	ns	
Output disable to output Hi-Z	TGHQZ	TOHZ	2	5	2	5	2	5	2	6	ns	
Clock high to output Hi-Z	TKHQZ	TCZ	2	5	2	5	2	5	2	6	ns	
Clock high pulse width	TKHKL	TCH	4.5	—	5	—	5	—	6	—	ns	
Clock low pulse width	TKLKH	TCL	4.5	—	5	—	5	—	6	—	ns	
Setup times	Address	TAVKH	TAS	2.5	—	2.5	—	3	—	3	—	ns
	Address status	TADSVKH	TSS									
	Data In	TDVKH	TDS									
	Write Enable	TWVKH	TWS									
	Address advance	TADVVKH	—									
	Chip Enable	TEVKH	—									
Hold times	Address	TKHAX	TAH	0.5	—	0.5	—	0.5	—	0.5	—	ns
	Address status	TKHADSX	TSH									
	Data In	TKHDX	TDH									
	Write Enable	TKHWX	TWH									
	Address advance	TKHADVX	—									
	Chip Enable	TKHEX	—									
Power down entry setup	TZZES	TZZES	8	—	8	—	8	—	8	—	ns	1
Power down entry hold	TZZEH	TZZEH	0	—	0	—	0	—	0	—	ns	1
Power down recovery setup	TZZRS	TZZRS	8	—	8	—	8	—	8	—	ns	1
Power down recovery hold	TZZRH	TZZRH	0	—	0	—	0	—	0	—	ns	1

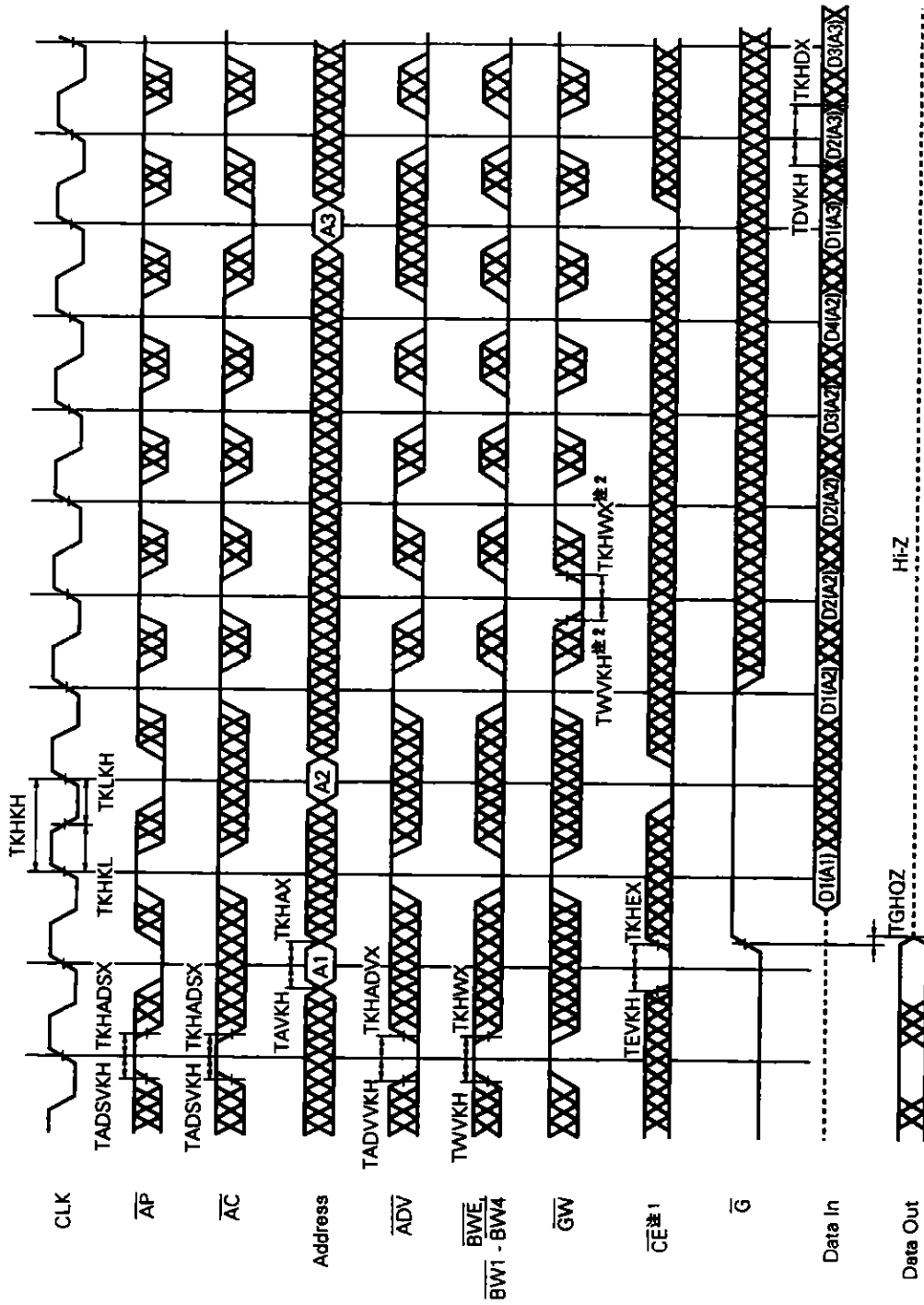
注 ZZ信号は非同期で入れてもかまいませんが、セットアップ時間とホールド時間を守ってください。



注 $\overline{CE2}$ と $\overline{CE2}$ は \overline{CE} と同じタイミングです。 \overline{CE} がロウ・レベルのとき、 $\overline{CE2}$ はロウ・レベル、 $\overline{CE2}$ はハイ・レベルです。
 \overline{CE} がハイ・レベルのとき、 $\overline{CE2}$ はハイ・レベル、 $\overline{CE2}$ はロウ・レベルです。

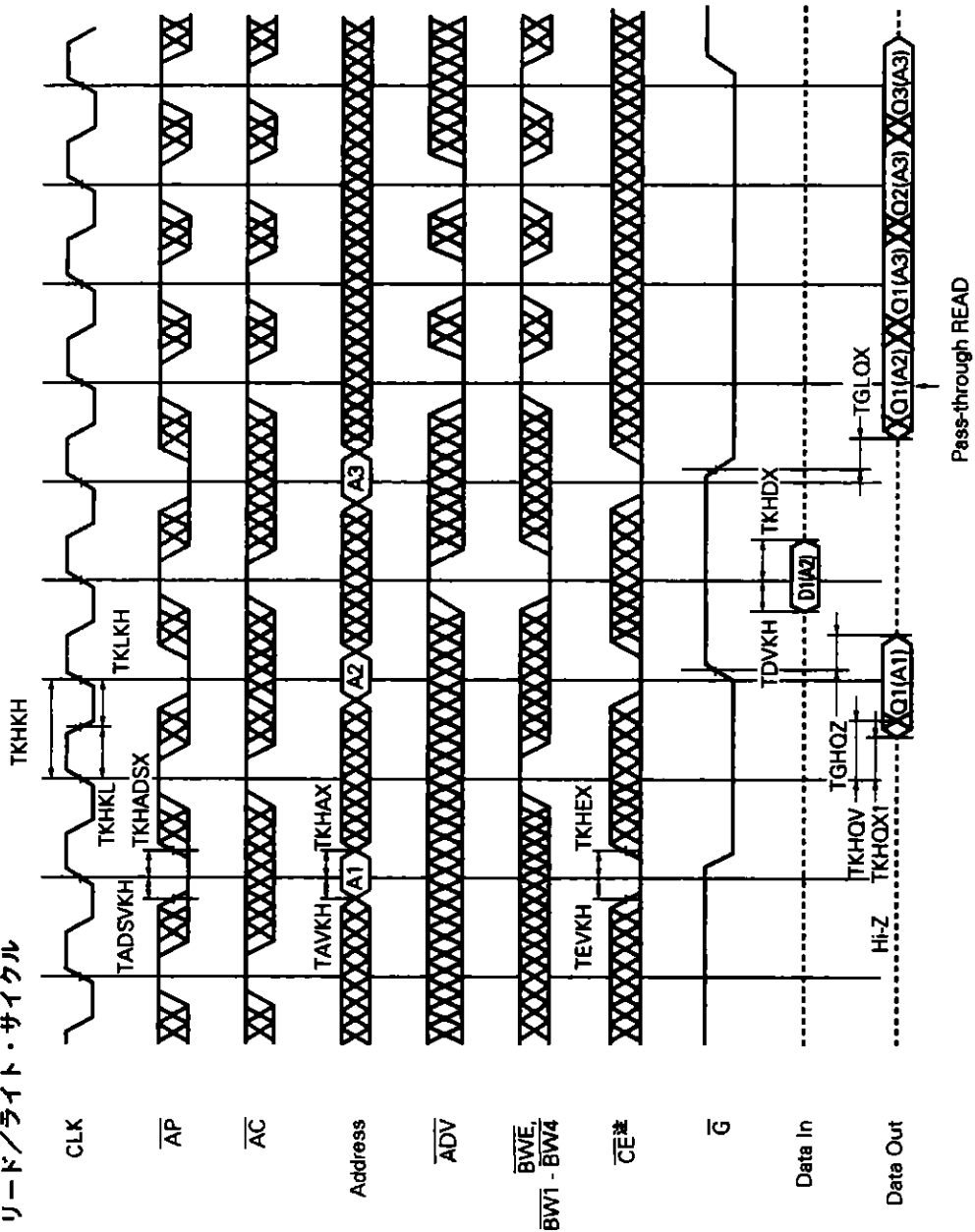
備考 Qn ($A2$) は、アドレス $A2$ からの出力です。 $Q1-Q4$ は、バースト・シーケンスによる出力です。

ライト・サイクル



- 注1. $\overline{CE2}$ と $\overline{CE2}$ は \overline{CE} と同じタイミングです。 \overline{CE} がロウ・レベルのとき、 $\overline{CE2}$ はロウ・レベル、 $\overline{CE2}$ はハイ・レベルです。
 \overline{CE} がハイ・レベルのとき、 $\overline{CE2}$ はハイ・レベル、 $\overline{CE2}$ はロウ・レベルです。
2. 全バイトのライトはGWをロウ・レベルにするか、あるいはGWをハイ・レベル、 \overline{BWE} 、 $\overline{BW1}$ - $\overline{BW4}$ をロウ・レベルにすることにより行われます。

14 リード/ライト・サイクル

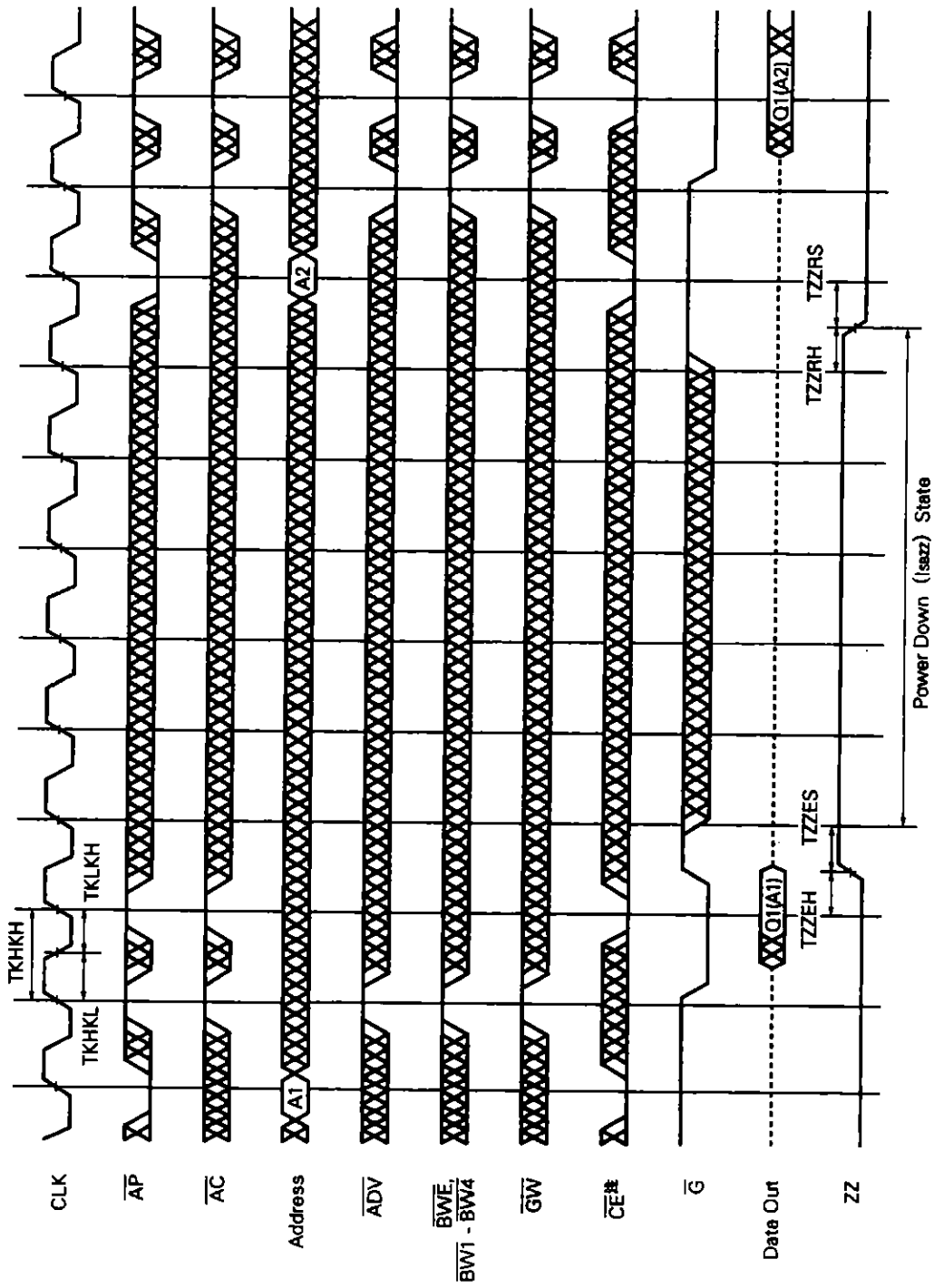


注 CE2とCE2はCEと同じタイミングです。CEがロウ・レベルのとき、CE2はロウ・レベル、CE2はハイ・レベルです。
 CEがハイ・レベルのとき、CE2はハイ・レベル、CE2はロウ・レベルです。

備考 1. GWはハイ・レベルです。

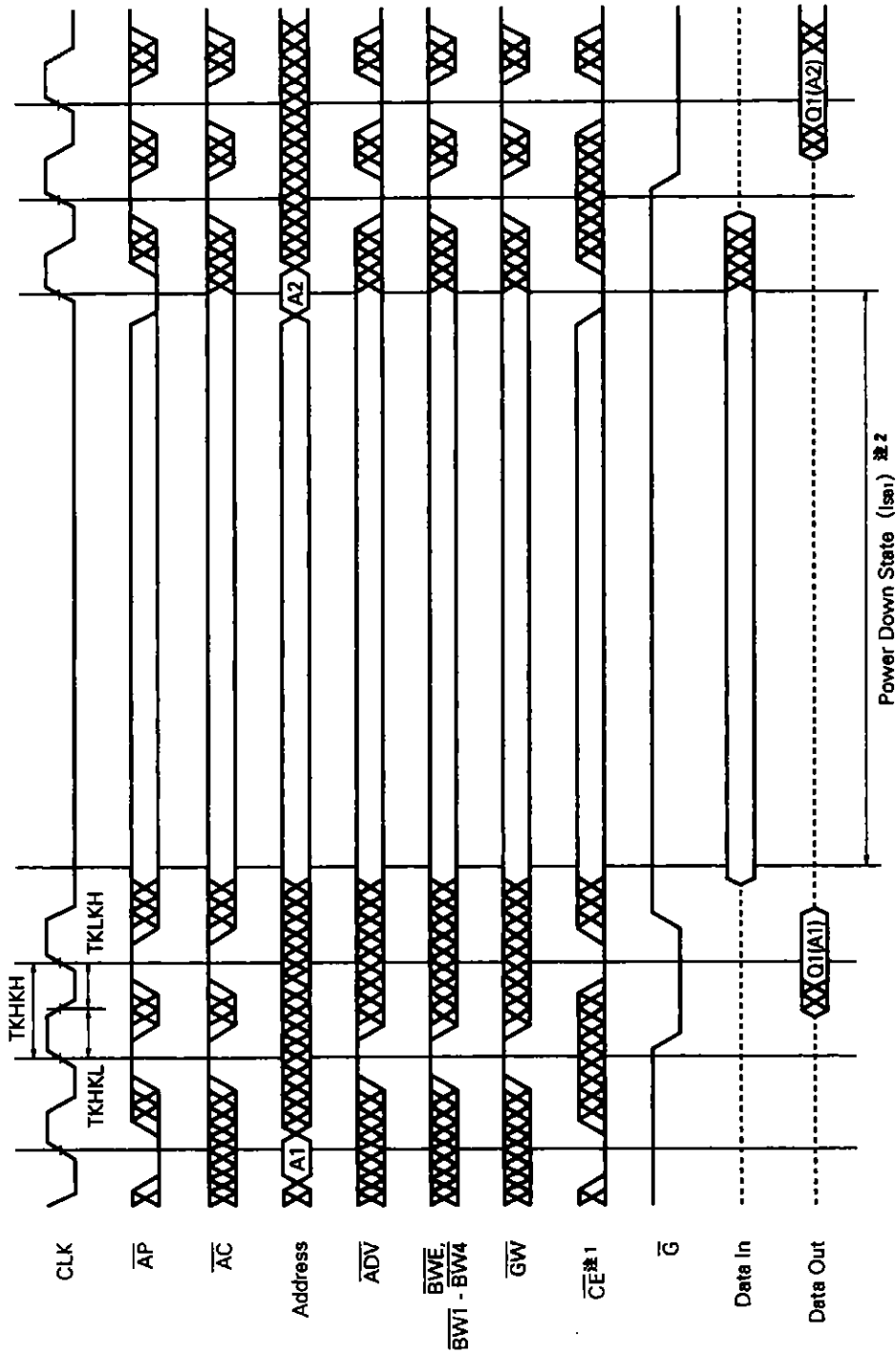
2. AP, AC, ADVのいづれかが有効となるサイクルになるまで、ライト・サイクルのあとの出力はHi-Zのままです。

パワーダウン (ZZ) ・サイクル



注 $\overline{CE2}$ と $\overline{CE2}$ は \overline{CE} と同じタイミングです。 \overline{CE} がロウ・レベルのとき、 $\overline{CE2}$ はロウ・レベル、 $\overline{CE2}$ はハイ・レベルです。
 \overline{CE} がハイ・レベルのとき、 $\overline{CE2}$ はハイ・レベル、 $\overline{CE2}$ はロウ・レベルです。

16 ストップ・クロック・サイクル

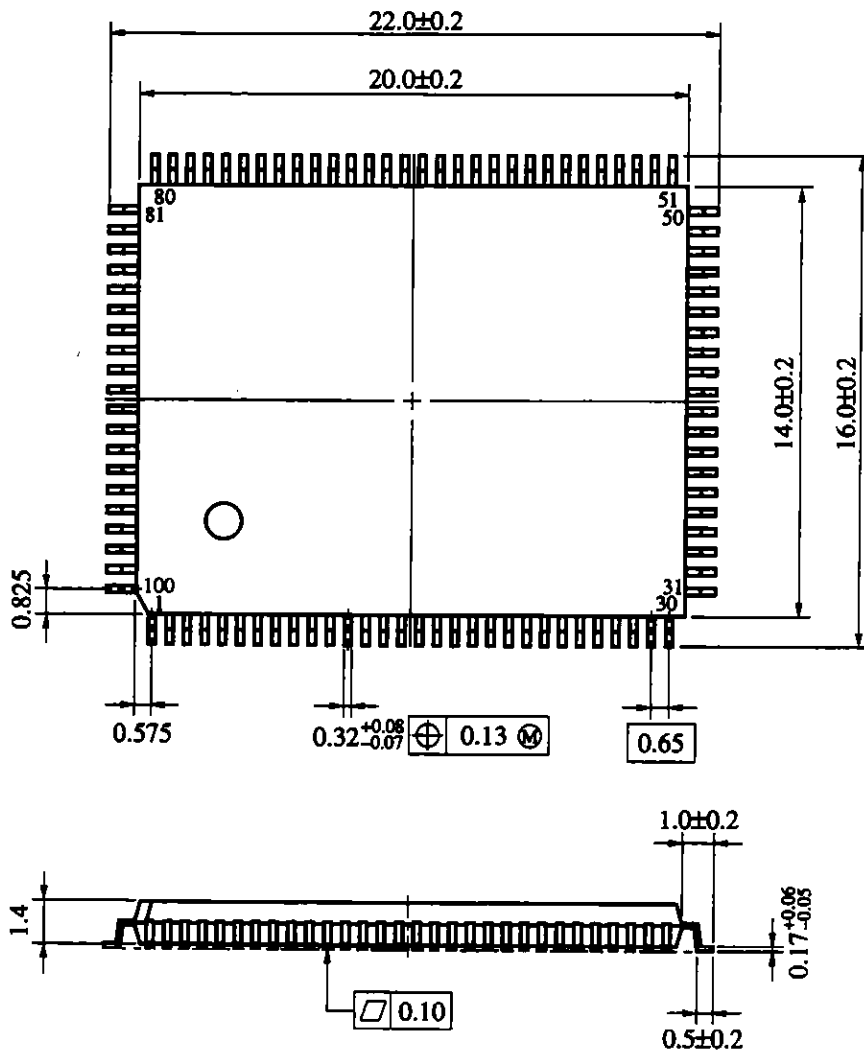


注1. CE2とCE2はCEと同じタイミングです。CEがロウ・レベルのとき、CE2はロウ・レベル、CE2はハイ・レベルです。CEがハイ・レベルのとき、CE2はハイ・レベル、CE2はロウ・レベルです。

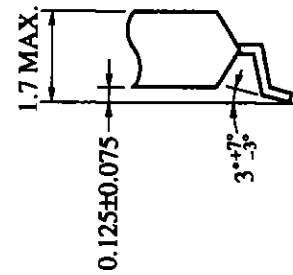
注2. $V_{in} \leq 0.2V$ or $V_{in} \geq V_{cc} - 0.2V$ (V_{in} : すべての入力端子電圧)

外形図

100ピン・プラスチックLQFP (14X20) 外形図 (単位: mm)



端子先端形状詳細図



S100GF-65-8ET

備考 EIAJでは、パッケージ厚1.4 mmのTQFPをLQFPと呼びます。

半田付け推奨条件

μ PD431232ALの半田付け実装は、当社販売員にお問い合わせください。

表面実装タイプ

μ PD431232ALGF：100ピン・プラスチックTQFP（14×20 mm）

CMOSデバイスの一般的注意事項

①静電気対策 (MOS全般)

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレーやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

②未使用入力の処理 (CMOS特有)

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性 (タイミングは規定しません) を考慮すると、個別に抵抗を介してV_{DD}またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

③初期化以前の状態 (MOS全般)

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的所有権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
- 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意ください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。
 標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
 特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災/防犯装置、各種安全装置、生命維持を直接の目的としない医療機器
 特定水準：航空機器、航空宇宙機器、海中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等
 当社製品のデータ・シート/データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。
- この製品は耐放射線設計をしておりません。

M4 94.11

— お問い合わせは、最寄りのNECへ —

【営業関係お問い合わせ先】

半導体第一販売事業部 半導体第二販売事業部 半導体第三販売事業部	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	東京 (03)3454-1111 (大代)	
中部支社 半導体第一販売部 半導体第二販売部	〒460 名古屋市中区錦一丁目17番1号 (NEC中部ビル)	名古屋 (052)222-2170 名古屋 (052)222-2190	
関西支社 半導体第一販売部 半導体第二販売部 半導体第三販売部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06) 945-3178 大阪 (06) 945-3200 大阪 (06) 945-3206	
北海道支社 東北支社 岩手支店 山形支店 郡山支店 いわき支店 長岡支店 土浦支店 水戸支店 神奈川支社 群馬支店	札幌 (011)231-0161 仙台 (022)267-8740 盛岡 (0198)51-4344 山形 (0238)23-5511 郡山 (0248)23-5511 いわき (0246)21-5511 長岡 (0258)36-2155 土浦 (0298)23-6161 水戸 (029)226-1717 横浜 (045)324-5524 高崎 (0273)26-1255	太田支店 太田 (0278)46-4011 宇都宮支店 宇都宮 (028)621-2281 小山支店 小山 (0285)24-5011 長野支店 松本 (0263)36-1662 甲府支店 甲府 (0552)24-4141 埼玉支店 大宮 (048)641-1411 立川支店 立川 (0425)26-5981 千葉支店 千葉 (043)238-8116 静岡支店 静岡 (054)255-2211 北陸支店 金沢 (0762)23-1621 福井支店 福井 (0776)22-1666	富山支店 富山 (0764)31-8461 三重支店 津 (0592)25-7341 京都支社 京都 (075)344-7824 神戸支社 神戸 (078)333-3854 中国支社 広島 (082)242-5504 鳥取支店 鳥取 (0857)27-5311 岡山支店 岡山 (086)225-4455 四国支社 高松 (0878)36-1200 新居浜支店 新居浜 (0897)32-5001 松山支店 松山 (089)945-4149 九州支社 福岡 (092)271-7700

【本資料に関する技術お問い合わせ先】

半導体ソリューション技術本部 メモリ技術部	〒210 川崎市幸区塚越三丁目464番地	川崎 (044)548-8892	半導体 インフォメーションセンター FAX(044)548-7900 (FAXにてお問い合わせ)
半導体販売技術本部 東日本販売技術部	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	東京 (03)3798-9619	
半導体販売技術本部 中部販売技術部	〒460 名古屋市中区錦一丁目17番1号 (NEC中部ビル)	名古屋 (052)222-2125	
半導体販売技術本部 西日本販売技術部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06) 945-3363	