

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日  
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

ディジタル・チューニング・システム用専用ハードウェア内蔵  
4ビット・シングルチップ・マイクロコントローラ

$\mu$ PD17P719は、 $\mu$ PD17717, 17718, 17719の内蔵マスクROMを、ワン・タイムPROMで置き換えた製品です。

$\mu$ PD17P719は、プログラムの書き込みが一度だけ可能なため、 $\mu$ PD17717, 17718, 17719のシステム開発時の試作用または少量生産に適しています。

なお、本資料をご覧の際は  $\mu$ PD17717, 17718, 17719の資料もあわせてご覧ください。

$\mu$ PD17P719の電気的特性（電源電流など）とPLLのアナログ特性は、 $\mu$ PD17717, 17718, 17719と異なります。したがって、応用セットの量産設計は、これらの相違点をよく確認のうえ行ってください。

## 特 徴

$\mu$ PD17717, 17718, 17719コンパチブル

内蔵ワン・タイムPROM : 32 Kバイト (16384 × 16ビット)

電源電圧 : PLL動作 :  $V_{DD} = 4.5 \sim 5.5$  V  
CPU動作 :  $V_{DD} = 3.5 \sim 5.5$  V

## オーダ情報

オーダ名称	パッケージ
$\mu$ PD17P719GC-3B9	80ピン・プラスチックQFP (14 mm, 0.65 mmピッチ)

本資料の内容は、後日変更する場合があります。

機能概要

( 1/2 )

項目	品名	μ PD17717	μ PD17718	μ PD17719	μ PD17P719
プログラム・メモリ (ROM)		12288 × 16ビット (マスクROM)	16384 × 16ビット (マスクROM)		16384 × 16ビット (ワン・タイムPROM)
汎用データ・メモリ (RAM)		1120 × 4ビット		1776 × 4ビット	
命令実行時間		1.78 μs (fx = 4.5 MHz水晶発振子使用)			
汎用ポート		<ul style="list-style-type: none"> <li>・ 入出力ポート : 46本</li> <li>・ 入力ポート : 12本</li> <li>・ 出力ポート : 4本</li> </ul>			
スタック・レベル		<ul style="list-style-type: none"> <li>・ アドレス・スタック : 15レベル</li> <li>・ 割り込みスタック : 4レベル</li> <li>・ DBFスタック : 4レベル (ソフトウェアで操作)</li> </ul>			
割り込み		<ul style="list-style-type: none"> <li>・ 外部 : 6本 (CE端子の立ち下がりエッジ, INT0-INT4)</li> <li>・ 内部 : 6本 (タイマ0-タイマ3, シリアル・インタフェース0, 1)</li> </ul>			
タイマ		5チャンネル <ul style="list-style-type: none"> <li>・ ベーシック・タイマ (クロック : 10, 20, 50, 100 Hz) : 1チャンネル</li> <li>・ ゲート・カウンタ付き8ビット・タイマ (クロック : 1 k, 2 k, 10 k, 100 kHz) : 1チャンネル</li> <li>・ 8ビット・タイマ (クロック : 1 k, 2 k, 10 k, 100 kHz) : 2チャンネル</li> <li>・ PWM兼用8ビット・タイマ (クロック : 440 Hz, 4.4 kHz) : 1チャンネル</li> </ul>			
A/Dコンバータ		8ビット × 6チャンネル (ハードウェア・モード, ソフトウェア・モード選択)			
D/Aコンバータ (PWM)		3チャンネル (ソフトウェアで8ビットまたは9ビットの分解能を選択可能) 出力周波数 : 4.4 kHz, 440 Hz (8ビットPWM選択時) 2.2 kHz, 220 Hz (9ビットPWM選択時)			
シリアル・ インタフェース		2系統 (4チャンネル) <ul style="list-style-type: none"> <li>・ 3線式シリアルI/O方式, SBI方式, 2線式シリアルI/O方式 / I<sup>2</sup>C<sup>注</sup>バス方式選択可能</li> <li>・ 3線式シリアルI/O方式 / UART方式選択可能</li> </ul>			
PLL	分周方式	<ul style="list-style-type: none"> <li>・ 直接分周方式 (VCOL端子 (MFモード) : 0.5-3 MHz)</li> <li>・ パルス・スワロ方式 (VCOL端子 (HFモード) : 10-40 MHz)</li> <li>(VCOH端子 (VHFモード) : 60-130 MHz)</li> </ul>			
	基準周波数	13種類選択可能 (1, 1.25, 2.5, 3, 5, 6.25, 9, 10, 12.5, 18, 20, 25, 50 kHz)			
	チャージ・ポンプ	2本のエラー・アウト出力端子 (EO0, EO1)			
	位相比較器	プログラムによりアンロック状態検出可能			
中間周波数カウンタ		<ul style="list-style-type: none"> <li>・ 中間周波数 (IF) 測定               <ul style="list-style-type: none"> <li>P1C0/FMIFC端子 : FMIFモード時 10-11 MHz</li> <li>AMIFモード時 0.4-0.5 MHz</li> <li>P1C1/AMIFC端子 : AMIFモード時 0.4-0.5 MHz</li> </ul> </li> <li>・ 外部ゲート幅測定               <ul style="list-style-type: none"> <li>P2A1/FCG1, P2A0/FCG0端子</li> </ul> </li> </ul>			

注 I<sup>2</sup>Cバス方式を使用した場合 (周辺ハードウェアを使用せず, プログラムで実現した場合も含む), マスク発注時に当社販売員に連絡してください。

(2/2)

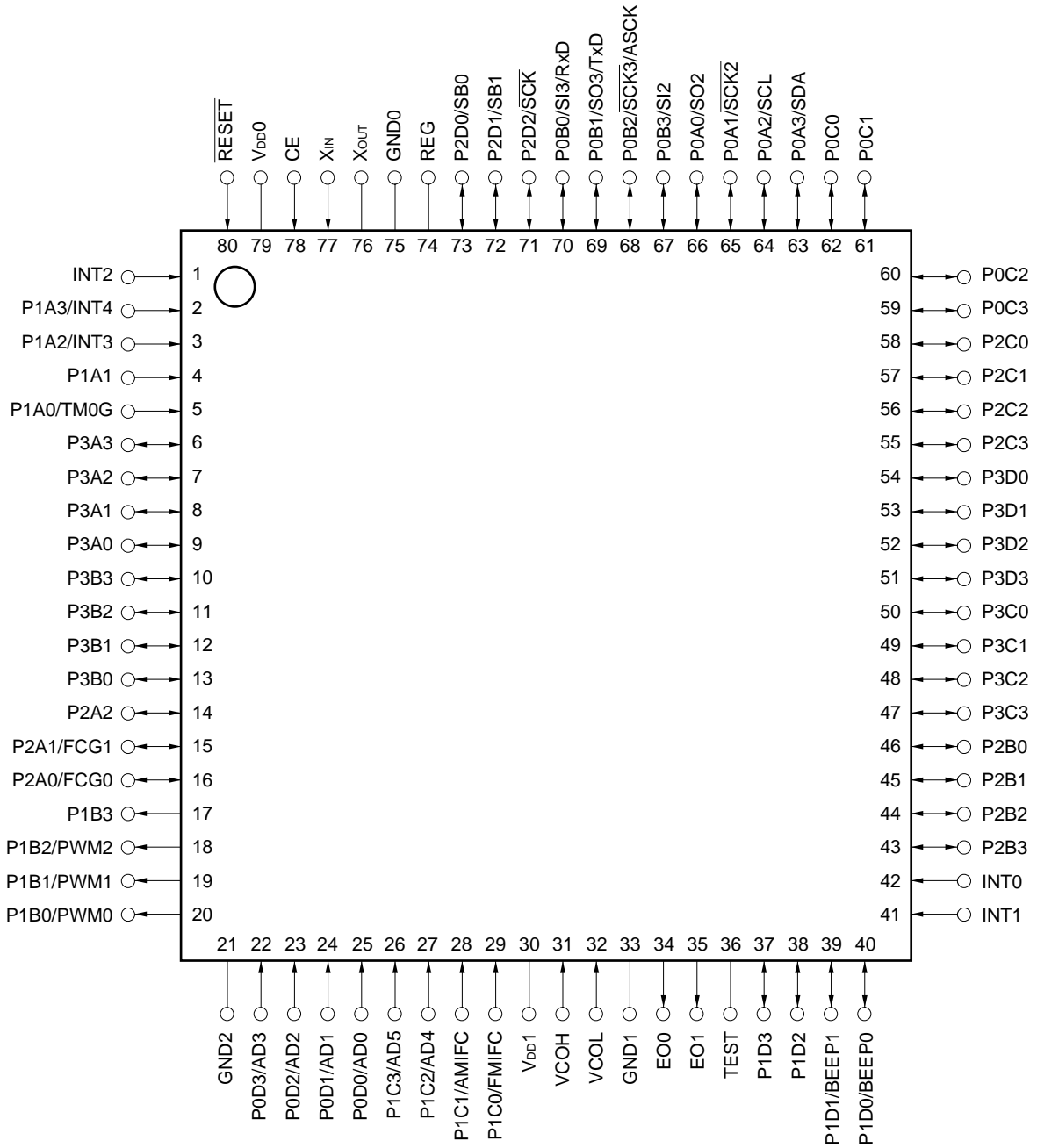
項目	品名	μPD17717	μPD17718	μPD17719	μPD17P719
BEEP出力		2本 出力周波数：1 kHz, 3 kHz, 4 kHz, 6.7 kHz (BEEP0端子) 67 Hz, 200 Hz, 3 kHz, 4 kHz (BEEP1端子)			
リセット		<ul style="list-style-type: none"> <li>・パワーオン・リセット (電源投入時)</li> <li>・RESET端子によるリセット</li> <li>・ウォッチドッグ・タイマ・リセット 電源投入時1回のみ設定可能：65536命令, 131072命令, 未使用を選択</li> <li>・スタック・ポインタ・オーバーフロー/アンダフロー・リセット 電源投入時1回のみ設定可能：割り込みスタック, アドレス・スタックを選択</li> <li>・CEリセット (CE端子ロウ・レベル ハイ・レベル) CEリセット・ディレイ・タイミング設定可能</li> <li>・停電検出機能</li> </ul>			
スタンバイ		<ul style="list-style-type: none"> <li>・クロック・ストップ・モード (STOP)</li> <li>・ホールド・モード (HALT)</li> </ul>			
電源電圧		<ul style="list-style-type: none"> <li>・PLL動作：V<sub>DD</sub> = 4.5 ~ 5.5 V</li> <li>・CPU動作：V<sub>DD</sub> = 3.5 ~ 5.5 V</li> </ul>			
パッケージ		80ピン・プラスチックQFP (14 mm, 0.65 mmピッチ)			

端子接続図 (Top View)

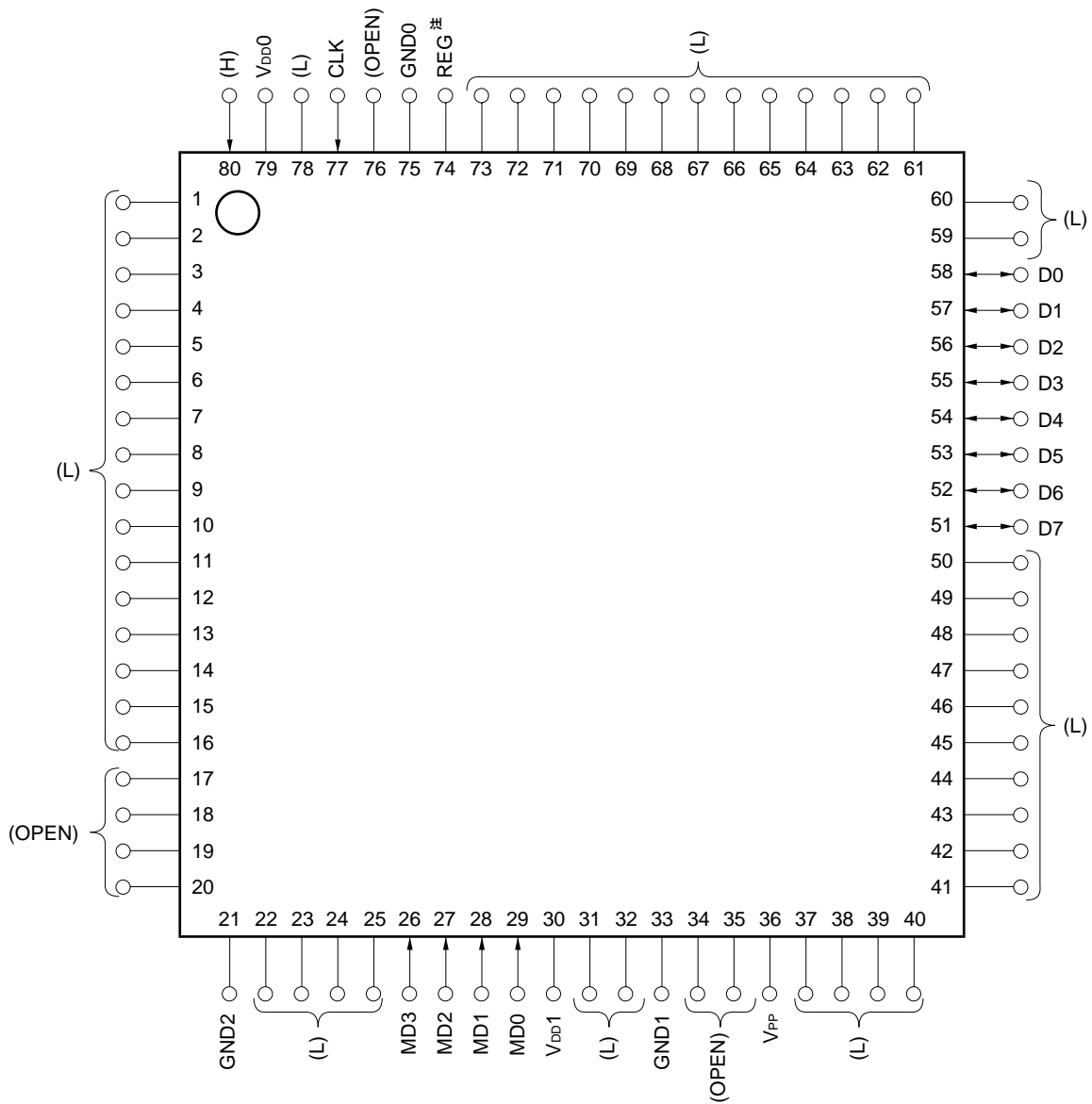
80ピン・プラスチックQFP ( 14 mm, 0.65 mmピッチ)

μPD17P719GC-3B9

( 1 ) 通常動作モード



(2) PROMプログラミング・モード



注 V<sub>DD</sub>と同電位に接続してください。

注意 ( )内はPROMプログラミング・モードでは使用しない端子の処理です。

L : 個別に抵抗(470 )を介してGNDに接続してください。

H : 個別に抵抗(470 )を介してV<sub>DD</sub>に接続してください。

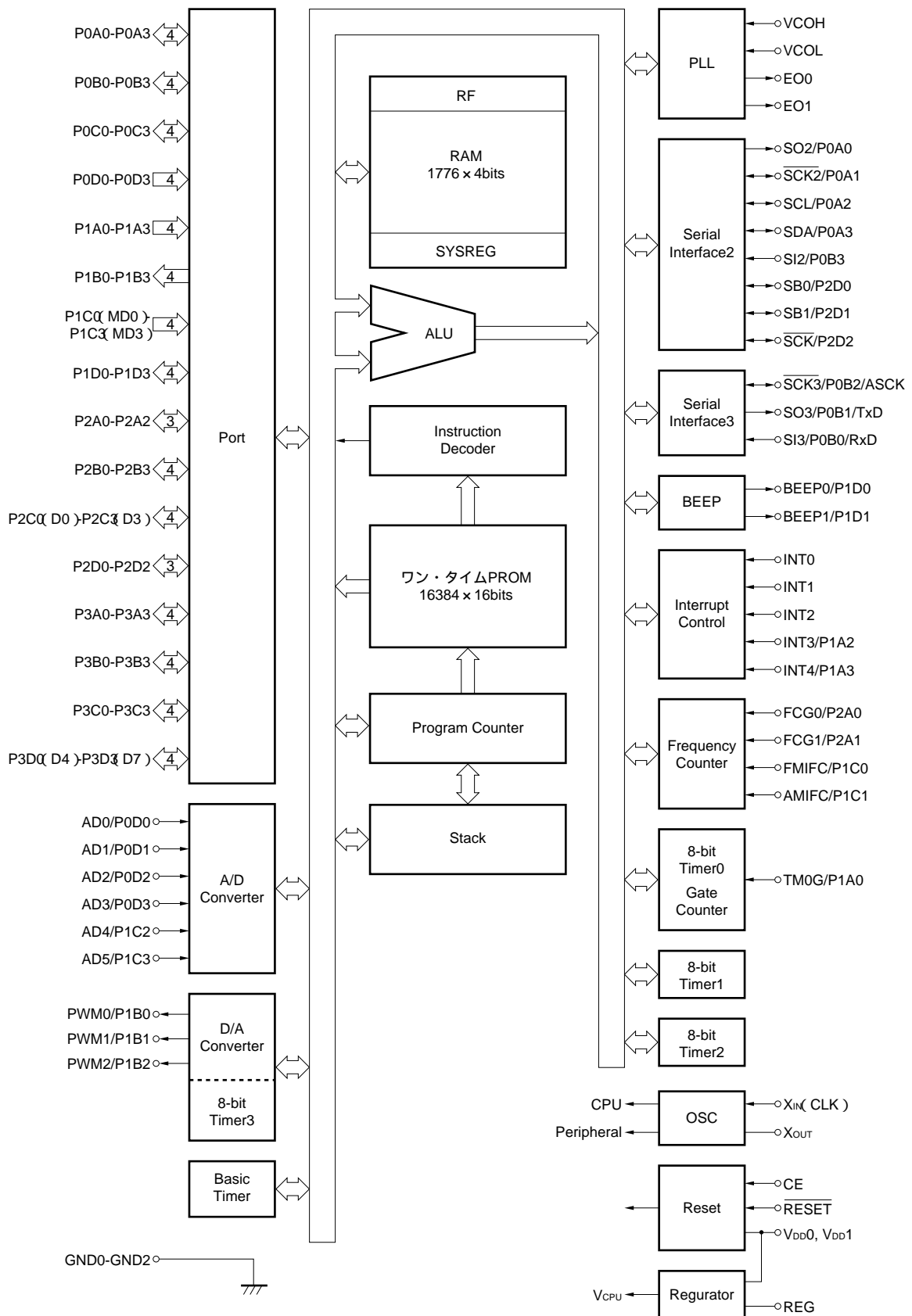
OPEN : 何も接続しないでください。

## 端子名称

AD0-AD5	: A/Dコンバータ入力	P2C0-P2C3	: ポート2C
AMIFC	: AM周波数カウンタ入力	P2D0-P2D2	: ポート2D
ASCK	: UARTシリアル・クロック入出力	P3A0-P3A3	: ポート3A
BEEP0, BEEP1	: BEEP出力	P3B0-P3B3	: ポート3B
CE	: チップ・イネーブル	P3C0-P3C3	: ポート3C
CLK	: アドレス更新クロック入力	P3D0-P3D3	: ポート3D
D0-D7	: データ入出力	REG	: CPUレギュレータ
EO0, EO1	: エラー・アウト出力	$\overline{\text{RESET}}$	: リセット入力
FCG0, FCG1	: 周波数カウンタ・ゲート入力	RxD	: UARTシリアル・データ入力
FMIFC	: FM周波数カウンタ入力	SB0, SB1	: SBIシリアル・データ入出力
GND0-GND2	: グランド0-2	$\overline{\text{SCK}}$	: SBIシリアル・クロック入出力
INT0-INT4	: 外部割り込み入力	$\overline{\text{SCK2}}, \overline{\text{SCK3}}$	: 3線式シリアル・クロック入出力
MD0-MD3	: 動作モード選択	SCL	: 2線式シリアル・クロック入出力
PWM0-PWM2	: D/Aコンバータ出力	SDA	: 2線式シリアル・データ入出力
P0A0-P0A3	: ポート0A	SI2, SI3	: 3線式シリアル・データ入力
P0B0-P0B3	: ポート0B	SO2, SO3	: 3線式シリアル・データ出力
P0C0-P0C3	: ポート0C	TEST	: テスト用入力
P0D0-P0D3	: ポート0D	TM0G	: タイマ0ゲート入力
P1A0-P1A3	: ポート1A	TxD	: UARTシリアル・データ出力
P1B0-P1B3	: ポート1B	VCOH	: 局部発振ハイ入力
P1C0-P1C3	: ポート1C	VCOL	: 局部発振ロウ入力
P1D0-P1D3	: ポート1D	V <sub>DD0</sub> , V <sub>DD1</sub>	: 電源
P2A0-P2A2	: ポート2A	V <sub>PP</sub>	: プログラム電圧印加
P2B0-P2B3	: ポート2B	X <sub>IN</sub> , X <sub>OUT</sub>	: メイン・クロック発振



ブロック図



備考 ( ) 内は, PROMプログラミング・モード時。

## 目 次

1 . 端子機能	... 9
1.1 通常動作モード	... 9
1.2 PROMプログラミング・モード	... 13
1.3 端子の等価回路	... 14
1.4 未使用端子の処理	... 19
1.5 CE端子, INT0-INT4端子, $\overline{\text{RESET}}$ 端子の使用上の注意 (通常動作モード時のみ)	... 21
1.6 TEST端子の使用上の注意 (通常動作モード時のみ)	... 21
2 . ワン・タイムPROM (プログラム・メモリ)の書き込み,読み出しとベリファイ	... 22
2.1 プログラム・メモリ書き込み,読み出し,ベリファイ時の動作モード	... 23
2.2 プログラム・メモリ書き込み手順	... 24
2.3 プログラム・メモリ読み出し手順	... 25
3 . 電気的特性	... 26
4 . 外形図	... 31
5 . 半田付け推奨条件	... 32
付録 開発ツール	... 33

1. 端子機能

1.1 通常動作モード

端子番号	記号	機能				出力形式
1 41 42	INT2 INT1 INT0	エッジ検出のベクタ割り込み入力です。エッジは立ち上がり、立ち下がりの選択が可能です。				-
2 3 4 5	P1A3/INT4 P1A2/INT3 P1A1 P1A0/TM0G	ポート1A, 外部割り込み要求信号の入力, イベント信号入力です。 P1A3-P1A0 ・ 4ビットの入力ポート INT4, INT3 ・ エッジ検出のベクタ割り込み TM0G ・ 8ビット・タイマ0のゲート用の入力				-
		リセット時			クロック・ストップ時	
		パワーオン・リセット	WDT&SPリセット	CEリセット		
		入力 (P1A3-P1A0)	入力 (P1A3-P1A0)	保持	保持	
6   9	P3A3   P3A0	4ビットの入出力ポートです。 4ビット単位で入力/出力設定可能です。				CMOS プッシュプル
		リセット時			クロック・ストップ時	
		パワーオン・リセット	WDT&SPリセット	CEリセット		
		入力	入力	保持	保持	
10   13	P3B3   P3B0	4ビットの入出力ポートです。 4ビット単位で入力/出力設定可能です。				CMOS プッシュプル
		リセット時			クロック・ストップ時	
		パワーオン・リセット	WDT&SPリセット	CEリセット		
		入力	入力	保持	保持	
14 15 16	P2A2 P2A1/FCG1 P2A0/FCG0	ポート2Aと外部ゲート・カウンタ入力です。 P2A2-P2A0 ・ 3ビットの入出力ポート ・ 1ビット単位で入力/出力の設定可能です。 FCG1, FCG0 ・ 外部ゲート・カウンタ用入力				CMOS プッシュプル
		リセット時			クロック・ストップ時	
		パワーオン・リセット	WDT&SPリセット	CEリセット		
		入力 (P2A2-P2A0)	入力 (P2A2-P2A0)	保持 (P2A2-P2A0)	保持 (P2A2-P2A0)	

端子番号	記号	機能				出力形式
17	P1B3	ポート1BとD/Aコンバータの出力です。				N-ch オープン・ドレ ーン (12V耐圧)
18	P1B2/PWM2	P1B3-P1B0 ・ 4ビットの出力ポート				
20	P1B0/PWM0	PWM2-PWM0 ・ 8ビットまたは9ビットのD/Aコンバータの出力				
リセット時				クロック・ストップ時		
パワーオン・リセット		WDT&SPリセット		CEリセット		
ロウ・レベルを出力 (P1B3-P1B0)		ロウ・レベルを出力 (P1B3-P1B0)		保持 (P1B3-P1B0)		
21	GND2	グラウンドです。				-
33	GND1					
75	GND0					
22	P0D3/AD3	ポート0DとA/Dコンバータの入力です。				-
25	P0D0/AD0	P0D3-P0D0 ・ 4ビットの入力ポート ・ 1ビット単位でプルダウン抵抗設定可能 AD3-AD0 ・ 8ビット分解能のA/Dコンバータのアナログ入力				
リセット時				クロック・ストップ時		
パワーオン・リセット		WDT&SPリセット		CEリセット		
プルダウン抵抗付き入力 (P0D3-P0D0)		プルダウン抵抗付き入力 (P0D3-P0D0)		保持		
26	P1C3/AD5	ポート1CとA/Dコンバータの入力, IFカウンタの入力です。				-
27	P1C2/AD4					
28	P1C1/AMIFC					
29	P1C0/FMIFC					
リセット時				クロック・ストップ時		
パワーオン・リセット		WDT&SPリセット		CEリセット		
入力 (P1C3-P1C0)		入力 (P1C3-P1C0)		・ P1C3/AD5, P1C2/AD4 保持 ・ P1C1/AMIFC, P1C0/FMIFC 入力 (P1C1, P1C0)		
				・ P1C3/AD5, P1C2/AD4 保持 ・ P1C1/AMIFC, P1C0/FMIFC 入力 (P1C1, P1C0)		

端子番号	記号	機能	出力形式	
30	V <sub>DD1</sub>	電源です。同電位を供給してください。	-	
79	V <sub>DD0</sub>	<ul style="list-style-type: none"> <li>・ CPUおよび周辺機能動作時 : 4.5 ~ 5.5 V</li> <li>・ CPUのみ動作時 : 3.5 ~ 5.5 V</li> <li>・ クロック・ストップ時 : 2.2 ~ 5.5 V</li> </ul>		
31	VCOH	PLLの局部発振 (VCO) 周波数の入力です。	-	
32	VCOL	<p>VCOH</p> <ul style="list-style-type: none"> <li>・ プログラムでVHFモード選択時, アクティブ。それ以外のときはプルダウン。</li> </ul> <p>VCOL</p> <ul style="list-style-type: none"> <li>・ プログラムでHF, MWモード選択時, アクティブ。それ以外のときはプルダウン。</li> </ul> <p>これらの端子の入力は交流アンプとなっているため, 入力信号の直流分はコンデンサでカットしてください。</p>		
34	EO0	PLL周波数シンセサイザのチャージ・ポンプからの出力です。局部発振の分周周波数と基準周波数の位相差比較結果を出力します。	CMOS 3ステート	
35	EO1			
リセット時				クロック・ストップ時
パワーオン・リセット	WDT&SPリセット			CEリセット
ハイ・インピーダンス出力		ハイ・インピーダンス出力	ハイ・インピーダンス出力	
36	TEST	テスト用入力端子です。 必ずGNDに接続してください。	-	
37	P1D3	ポート1DとBEEP出力です。  P1D3-P1D0 <ul style="list-style-type: none"> <li>・ 4ビットの入出力ポート</li> <li>・ 1ビット単位で入力/出力設定可能</li> </ul> BEEP1, BEEP0 <ul style="list-style-type: none"> <li>・ BEEP出力</li> </ul>	CMOS プッシュプル	
38	P1D2			
39	P1D1/BEEP1			
40	P1D0/BEEP0			
リセット時		クロック・ストップ時		
パワーオン・リセット	WDT&SPリセット	CEリセット		
入力 (P1D3-P1D0)	入力 (P1D3-P1D0)	保持 (P1D3-P1D0)	保持 (P1D3-P1D0)	
43	P2B3	4ビットの入出力ポートです。 1ビット単位で入力/出力設定可能です。	CMOS プッシュプル	
46	P2B0			
リセット時				クロック・ストップ時
パワーオン・リセット	WDT&SPリセット			CEリセット
入力	入力	保持	保持	
47	P3C3	4ビットの入出力ポートです。 4ビット単位で入力/出力の設定可能です。	CMOS プッシュプル	
50	P3C0			
リセット時				クロック・ストップ時
パワーオン・リセット	WDT&SPリセット			CEリセット
入力	入力	保持	保持	

端子番号	記号	機能				出力形式
51   54	P3D3   P3D0	4ビットの入出力ポートです。 4ビット単位で入力/出力の設定可能です。				CMOS プッシュプル
リセット時			クロック・ストップ時			
パワーオン・リセット	WDT&SPリセット	CEリセット				
入力	入力	保持	保持			
55   58	P2C3   P2C0	4ビットの入出力ポートです。 1ビット単位で入力/出力の設定可能です。				CMOS プッシュプル
リセット時			クロック・ストップ時			
パワーオン・リセット	WDT&SPリセット	CEリセット				
入力	入力	保持	保持			
59   62	P0C3   P0C0	4ビットの入出力ポートです。 1ビット単位で入力/出力の設定可能です。				CMOS プッシュプル
リセット時			クロック・ストップ時			
パワーオン・リセット	WDT&SPリセット	CEリセット				
入力	入力	保持	保持			
63 64	P0A3/SDA P0A2/SCL	P0A, P0B, P2Dおよびシリアル・インタフェースの入出力です。 P0A3-P0A0 ・ 4ビットの入出力ポート ・ 1ビット単位で入力/出力の設定可能				N-ch オープン・ドレイン
65 66 67 68	P0A1/ $\overline{\text{SCK2}}$ P0A0/SO2 P0B3/SI2 P0B2/ $\overline{\text{SCK3}}$ ASCK	P0B3-P0B0 ・ 4ビットの入出力ポート ・ 1ビット単位で入力/出力の設定可能				CMOS プッシュプル
69 70 71	P0B1/SO3/ TxD P0B0/SI3/ RxD P2D2/ $\overline{\text{SCK}}$	P2D2-P2D0 ・ 3ビットの入出力ポート ・ 1ビット単位で入力/出力の設定可能 SDA, SCL ・ シリアル・インタフェース2の2線式シリアル/I/OまたはI <sup>2</sup> Cバス選択時のシリアル・データおよびシリアル・クロック入出力 $\overline{\text{SCK2}}$ , SO2, SI2				
72 73	P2D1/SB1 P2D0/SB0	・ シリアル・インタフェース2の3線式シリアル/I/O選択時のシリアル・クロック入出力, シリアル・データ出力, シリアル・データ入力 $\overline{\text{SCK3}}$ , SO3, SI3 ・ シリアル・インタフェース3の3線式シリアル/I/O選択時のシリアル・クロック入出力, シリアル・データ出力, シリアル・データ入力 ASCK, TxD, RxD ・ シリアル・インタフェース3のUART選択時のシリアル・クロック入出力, シリアル・データ出力, シリアル・データ入力 $\overline{\text{SCK}}$ , SB1, SB0 ・ シリアル・インタフェース2のSBI選択時のシリアル・クロックおよびシリアル・データ入出力				
リセット時			クロック・ストップ時			
パワーオン・リセット	WDT&SPリセット	CEリセット				
入力	入力	保持	保持			
( P0A3-P0A0, P0B3-P0B0, P2D2-P2D0, )	( P0A3-P0A0, P0B3-P0B0, P2D2-P2D0, )	( P0A3-P0A0, P0B3-P0B0, P2D2-P2D0, )	( P0A3-P0A0, P0B3-P0B0, P2D2-P2D0, )			

端子番号	記号	機能	出力形式
74	REG	CPUレギュレータです。 0.1 μFのコンデンサでGNDに接続してください。	-
76	X <sub>OUT</sub>	水晶振動子の接続用端子です。	-
77	X <sub>IN</sub>		
78	CE	デバイスの動作選択，CEリセット，割り込み用信号入力です。  デバイスの動作選択 CEがハイ・レベルのときは，PLL周波数シンセサイザ部分を動作させることができます。 CEがロウ・レベルのときは，PLL周波数シンセサイザ部分は，自動的にデバイス内部でディスエーブル（動作禁止）状態になります。  CEリセット CEがロウ・レベルからハイ・レベルに変化すると，内部のベーシック・タイマ・セット用パルスの立ち上がりのタイミングでリセットがかかります。 また，リセット・タイミング・ディレイ機能があります。  割り込み 入力信号の立ち下がりエッジで，ベクタ割り込みが発生します。	-
80	$\overline{\text{RESET}}$	リセット入力です。	-

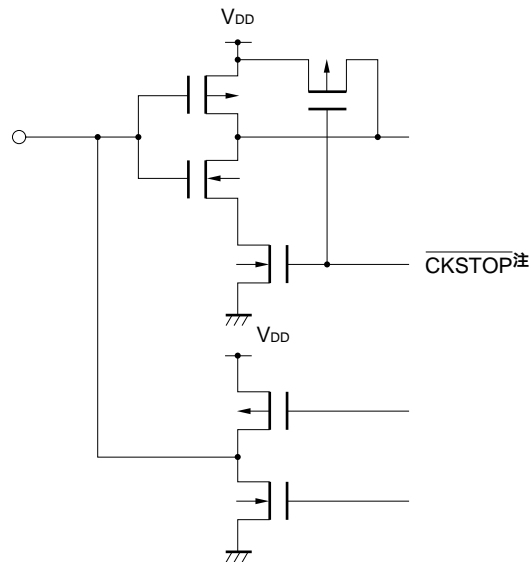
### 1.2 PROMプログラミング・モード

端子番号	記号	機能	出力形式
26   29	MD3   MD0	プログラム・メモリ書き込み，読み出し，ベリファイ時に動作モードを選択するための入力です。	-
21 33 75	GND2 GND1 GND0		
36	V <sub>PP</sub>	プログラム・メモリ書き込み，読み出し，ベリファイ時のプログラム電圧印加端子です。+12.5 Vを印加します。	-
30 79	V <sub>DD1</sub> V <sub>DD0</sub>	電源です。プログラム・メモリ書き込み，読み出し，ベリファイ時には+6 Vを印加します。	-
51   58	D7   D0	プログラム・メモリ書き込み，読み出し，ベリファイ時の8ビット・データ入出力です。	CMOS プッシュプル
77	CLK		
		プログラム・メモリ書き込み，読み出し，ベリファイ時のアドレス更新用のクロック入力です。	-

**備考** 上記以外の端子は，PROMプログラミング・モードでは使用しません。使用しない端子の処理については，端子接続図（2）PROMプログラミング・モードを参照してください。

1.3 端子の等価回路

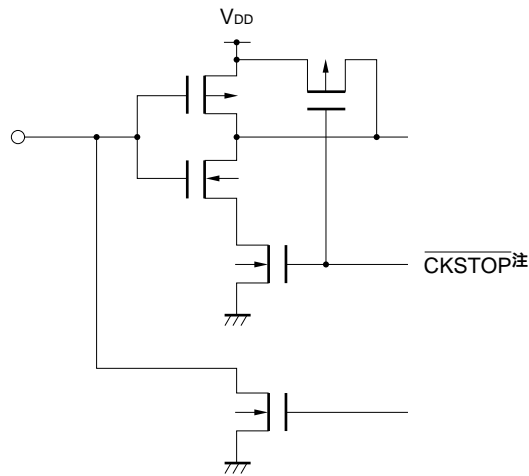
- ( 1 ) P0A ( P0A1/ $\overline{\text{SCK2}}$ , P0A0/SO2 )
  - P0B ( P0B3/SI2, P0B2/ $\overline{\text{SCK3/ASCK}}$ , P0B1/SO3/TxD, P0B0/SI3/RxD )
  - P0C ( P0C3, P0C2, P0C1, P0C0 )
  - P1D ( P1D3, P1D2, P1D1/BEEP1, P1D0/BEEP0 )
  - P2A ( P2A2, P2A1/FCG1, P2A0/FCG0 )
  - P2B ( P2B3, P2B2, P2B1, P2B0 )
  - P2C ( P2C3, P2C2, P2C1, P2C0 )
  - P2D ( P2D2/ $\overline{\text{SCK}}$  )
  - P3A ( P3A3, P3A2, P3A1, P3A0 )
  - P3B ( P3B3, P3B2, P3B1, P3B0 )
  - P3C ( P3C3, P3C2, P3C1, P3C0 )
  - P3D ( P3D3, P3D2, P3D1, P3D0 )
- } (入出力)



注 クロック・ストップ命令実行時に出力されている内部信号で、フローティング状態であっても、ノイズによる消費電流は増加しない回路になっています。

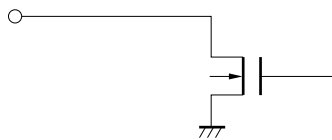


( 2 ) P0A ( P0A3/SDA, P0A2/SCL ) } (入出力)  
 P2D ( P2D1/SB1, P2D0/SB0 ) }

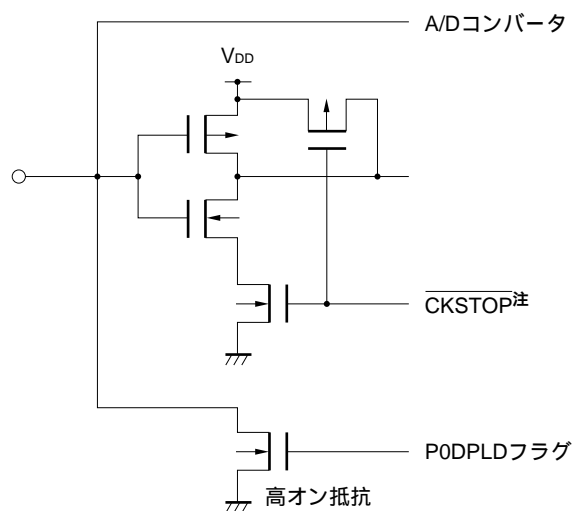


注 クロック・ストップ命令実行時に出力されている内部信号で、フローティング状態であっても、ノイズによる消費電流は増加しない回路になっています。

( 3 ) P1B ( P1B3, P1B2/PWM2, P1B1/PWM1, P1B0/PWM0 ) (出力)

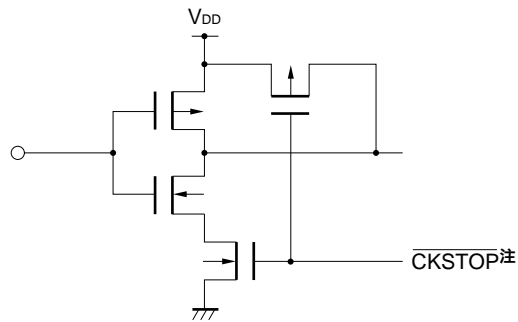


( 4 ) P0D ( P0D3/AD3, P0D2/AD2, P0D1/AD1, P0D0/AD0 ) (入力)



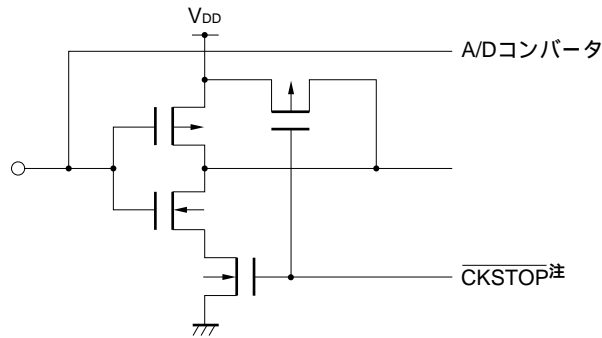
注 クロック・ストップ命令実行時に出力されている内部信号で、フローティング状態であっても、ノイズによる消費電流は増加しない回路になっています。

(5) P1A (P1A1) (入力)



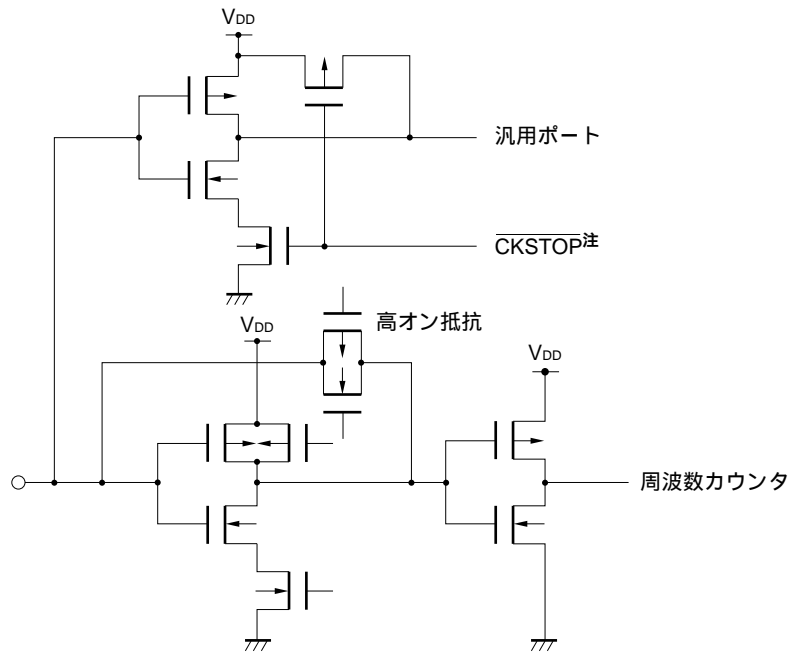
注 クロック・ストップ命令実行時に出力されている内部信号で、フローティング状態であっても、ノイズによる消費電流は増加しない回路になっています。

(6) P1C (P1C3/AD5, P1C2/AD4) (入力)



注 クロック・ストップ命令実行時に出力されている内部信号で、フローティング状態であっても、ノイズによる消費電流は増加しない回路になっています。

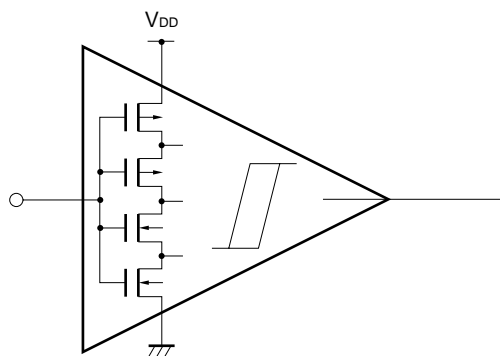
(7) P1C (P1C1/AMIFC, P1C0/FMIFC) (入力)



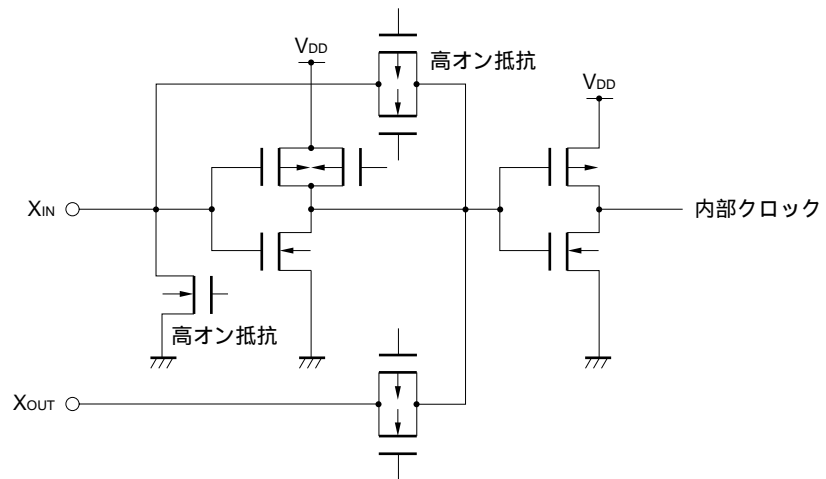
注 クロック・ストップ命令実行時に出力されている内部信号で、フローティング状態であっても、ノイズによる消費電流は増加しない回路になっています。

(8) CE

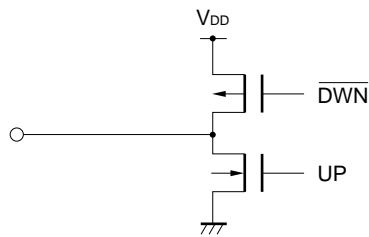
- RESET
  - INT0, INT1, INT2
  - P1A (P1A3/INT4, P1A2/INT3, P1A0/TM0G)
- } (シュミット・トリガ入力)



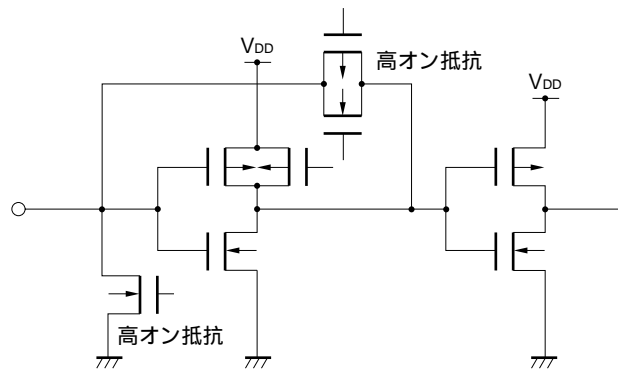
(9) X<sub>OUT</sub> (出力), X<sub>IN</sub> (入力)



(10) E01, E00 (出力)



(11) VCOH, VCOL (入力)



1.4 未使用端子の処理

未使用端子には、次に示すような処置を推奨します。

表 1 - 1 未使用端子の処理

( 1/2 )

端子名	入出力方式	未使用時の推奨処理		
ポート端子	入力	P0D3/AD3-P0D0/AD0	各端子ごとに抵抗を介してGNDに接続 <sup>注1</sup>	
		P1C3/AD5		
		P1C2/AD4		
		P1C1/AMIFC <sup>注2</sup>		
		P1C0/FMIFC <sup>注2</sup>		
	P1A3/INT4 P1A2/INT3 P1A1 P1A0/TM0G	N-chオープン・ドレーン 出力	各端子ごとに抵抗を介してGNDに接続 <sup>注1</sup>	
	P1B3 P1B2/PWM2-P1B0/PWM0		ソフトウェアでロウ・レベル出力に設定してオープン	
	入出力 <sup>注3</sup>		ソフトウェアで汎用入力ポートに設定して、各端子ごとに抵抗を介して、V <sub>DD</sub> またはGNDに接続 <sup>注1</sup>	
				P0A3/SDA P0A2/SCL P0A1/ $\overline{\text{SCK2}}$ P0A0/SO2
				P0B3/SI2 P0B2/ $\overline{\text{SCK3}}$ /ASCK P0B1/SO3/TxD P0B0/SI3/RxD
P0C3-P0C0				
P1D3 P1D2 P1D1/BEEP1 P1D0/BEEP0				
P2A2 P2A1/FCG1 P2A0/FCG0				
P2B3-P2B0				
P2C3-P2C0				

注1．外部でプルアップ（抵抗を介してV<sub>DD</sub>に接続）またはプルダウン（抵抗を介してGNDに接続）する場合、高い抵抗値でプルアップまたはプルダウンすると、その端子はハイ・インピーダンスに近くなるためポートの消費（貫通）電流が増えますので注意してください。応用回路にもよりますが、プルアップまたはプルダウン抵抗値は、数十k 程度が一般的です。

2．AMIFC, FMIFCには設定しないでください。設定すると消費電流が増えます。

3．入出力ポートは、パワーオン・リセット時、 $\overline{\text{RESET}}$ 端子によるリセット時、ウォッチドッグ・タイマまたはスタック・オーバフロー/アンダフロー・リセット時、汎用入力ポートとなります。

表 1 - 1 未使用端子の処理

(2/2)

端子名		入出力方式	未使用時の推奨処理
ポート端子	P2D2/SCK	入出力 <sup>注2</sup>	ソフトウェアで汎用入力ポートに設定して、各端子ごとに抵抗を介して、V <sub>DD</sub> またはGNDに接続 <sup>注1</sup>
	P2D1/SB1		
	P2D0/SB0		
	P3A3-P3A0		
	P3B3-P3B0		
	P3C3-P3C0		
	P3D3-P3D0		
外部端子	CE	入力	抵抗を介してV <sub>DD</sub> に接続 <sup>注1</sup>
	EO1	出力	オープン
	EO0		
	INT0-INT2	入力	各端子ごとに抵抗を介してGNDに接続 <sup>注1</sup>
	RESET <sup>¯</sup>	入力	抵抗を介してV <sub>DD</sub> に接続 <sup>注1</sup>
	TEST	-	GNDに直接接続
	VCOH	入力	ソフトウェアでPLLディスエーブルに設定して、オープン
VCOL			

注1 . 外部でプルアップ（抵抗を介してV<sub>DD</sub>に接続）またはプルダウン（抵抗を介してGNDに接続）する場合、高い抵抗値でプルアップまたはプルダウンすると、その端子はハイ・インピーダンスに近くなるためポートの消費（貫通）電流が増えますので注意してください。応用回路にもよりますが、プルアップまたはプルダウン抵抗値は、数十k 程度が一般的です。

2 . 入出力ポートは、パワーオン・リセット時、RESET<sup>¯</sup>端子によるリセット時、ウォッチドッグ・タイマまたはスタック・オーバフロー/アンダフロー・リセット時、汎用入力ポートとなります。

1.5 CE端子, INT0-INT4端子, RESET端子の使用上の注意 (通常動作モード時のみ)

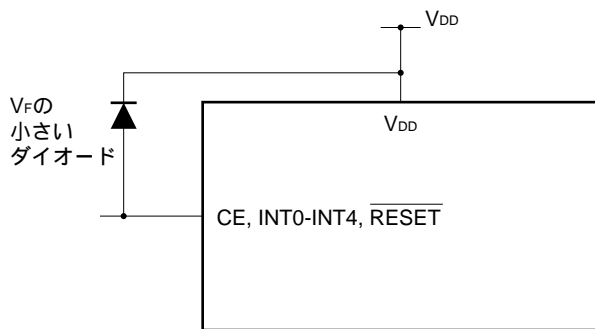
CE端子, INT0-INT4端子, RESET端子は, 1.1 通常動作モードに示した機能のほかに, μPD17P719の内部動作をテストする, テスト・モードを設定する機能 (ICテスト専用) を持っています。

これらの端子のいずれかにV<sub>DD</sub>を越える電圧を印加すると, テスト・モードに設定されます。このため, 通常動作時であってもV<sub>DD</sub>を越えるようなノイズが加わった場合にはテスト・モードに入ってしまい, 通常動作に支障をきたすことがあります。

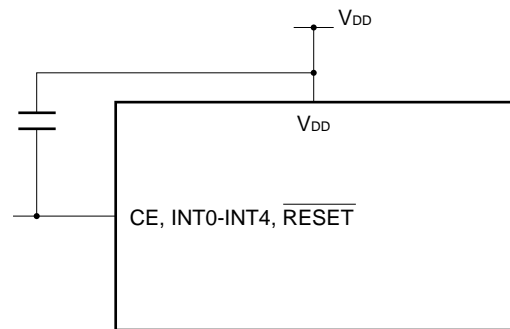
たとえば, 端子の配線の引き回しが長い場合などでは, これらの端子に布線間ノイズが加わって上記の問題を起してしまうことがあります。

したがって, できるだけ布線間ノイズを抑えるような配線を行ってください。どうしてもノイズが抑えられない場合は, 下図のような外付け部品によるノイズ対策を実施してください。

V<sub>DD</sub>との間にV<sub>F</sub>の小さいダイオードを接続



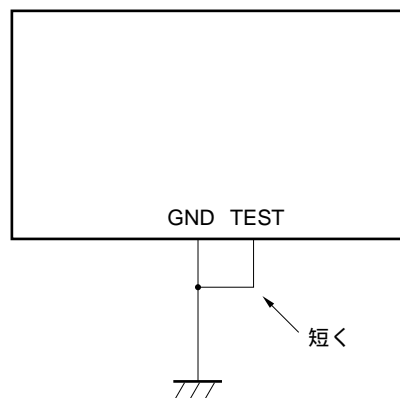
V<sub>DD</sub>との間にコンデンサを接続



1.6 TEST端子の使用上の注意 (通常動作モード時のみ)

TEST端子にV<sub>DD</sub>を印加すると, テスト・モードあるいはプログラム・メモリ書き込み/ベリファイ・モードに設定されてしまいます。このため, 必ず配線長を極力短くしてGND端子に直接接続してください。

TEST端子とGND端子間の配線の引き回しが長い場合や, TEST端子に外来ノイズが加わった場合などで, TEST端子とGND端子間に電位差が生じたときには, お客様のプログラムが正常に動作しないことがあります。



## 2. ワン・タイムPROM (プログラム・メモリ) の書き込み, 読み出しとベリファイ

μPD17P719に内蔵されているプログラム・メモリは, 16384×16ビットの電氣的に書き込みが可能なワン・タイムPROMです。このPROMは, 通常動作時は1ワード16ビットでアクセスされますが, プログラム・メモリ書き込み, 読み出し, ベリファイ時は1ワード8ビットでアクセスされます。この場合, 1ワード16ビットの上位8ビットが偶数アドレスに, 下位8ビットが奇数アドレスに割り付けられます。

PROMの書き込み, 読み出し, ベリファイ時は, PROMモードに設定し, 表2 - 1に示すような端子を使用します。

なお, アドレス入力はなく, 代わりにCLK端子からのクロック入力により, アドレスを更新する方法をとっています。

表2 - 1 プログラム・メモリ書き込み, 読み出し, ベリファイ時の使用端子

端子名	機能
V <sub>PP</sub>	プログラム電圧 (+12.5V) 印加
CLK	アドレス更新クロック入力
MD0-MD3	動作モード選択
D0-D7	8ビット・データ入出力
V <sub>DD0</sub> , V <sub>DD1</sub>	電源電圧 (+6V) 印加

内蔵のPROMの書き込みは指定のPROMプログラマと専用のプログラマ・アダプタを用いて行います。

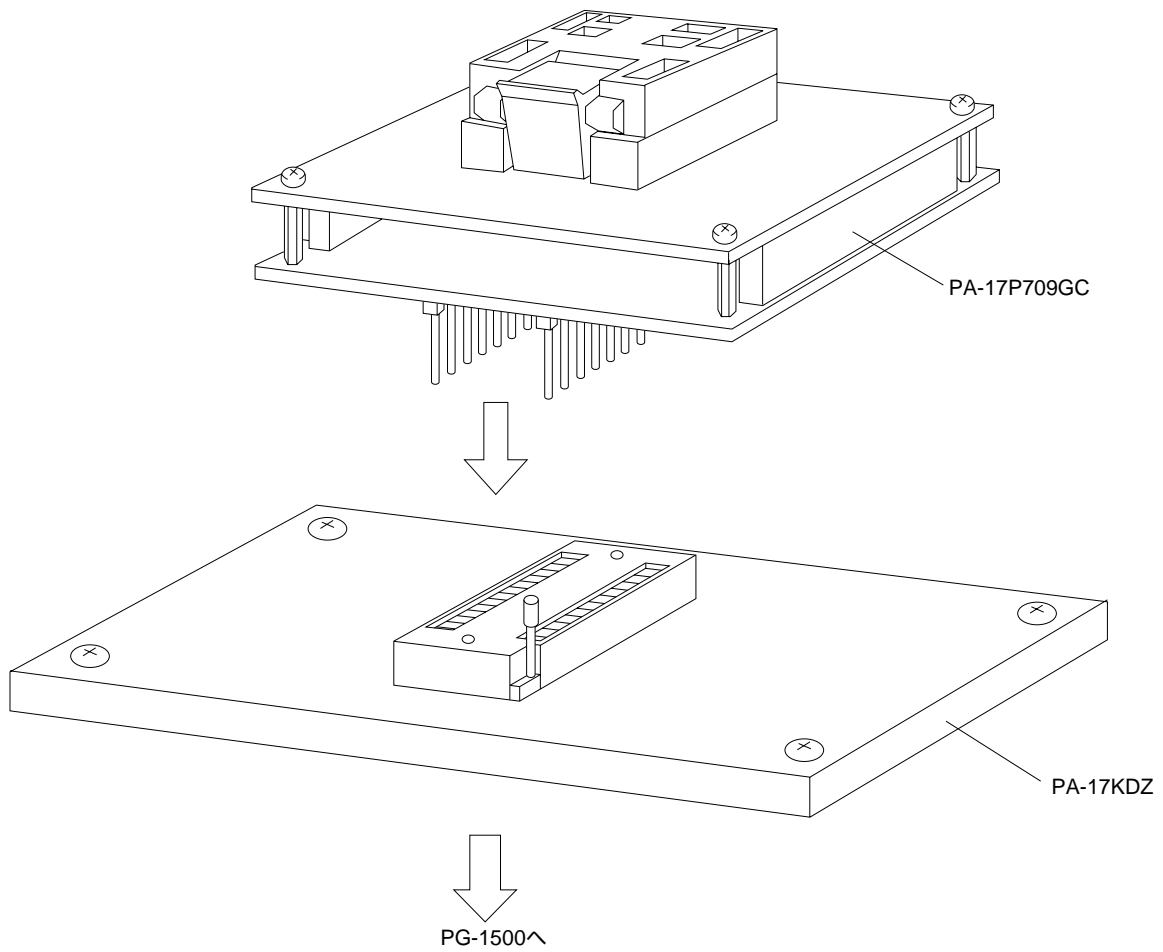
PROMプログラマおよびプログラマ・アダプタは, 次の機種を使用してください。

PROMプログラマ	プログラマ・アダプタ
PG-1500 + PA-17KDZ (PG-1500用アダプタ)	PA-17P709GC

なお, 3rdパーティ製PROMプログラマとして, 安藤電気株式会社製のAF-9703, AF-9704, AF-9705, AF-9706を用意しています。



図 2 - 1 PA-17P709GCとPA-17KDZ



2.1 プログラム・メモリ書き込み, 読み出し, ベリファイ時の動作モード

μPD17P719は,  $V_{DD}$ 端子に +6 V,  $V_{PP}$ 端子に +12.5 Vを印加すると, プログラム・メモリ書き込み, 読み出し, ベリファイ・モードになります。

このモードは, MD0-MD3端子の設定により, 表 2 - 2のような動作モードになります。

なお, プログラム・メモリ書き込み, 読み出し, ベリファイ時に使用しない入力端子はプルダウン抵抗 (470  $\Omega$ ) を介してGNDに接続します (端子接続図 (2) PROMプログラミング・モード参照)。

表 2 - 2 プログラム・メモリ書き込み, 読み出し, ベリファイ時の動作モード

動作モードの指定						動作モード
$V_{PP}$	$V_{DD}$	MD0	MD1	MD2	MD3	
+12.5 V	+6 V	H	L	H	L	プログラム・メモリ・アドレスの0クリア・モード
		L	H	H	H	書き込みモード
		L	L	H	H	読み出し, ベリファイ・モード
		H	X	H	H	プログラム・インヒビット・モード

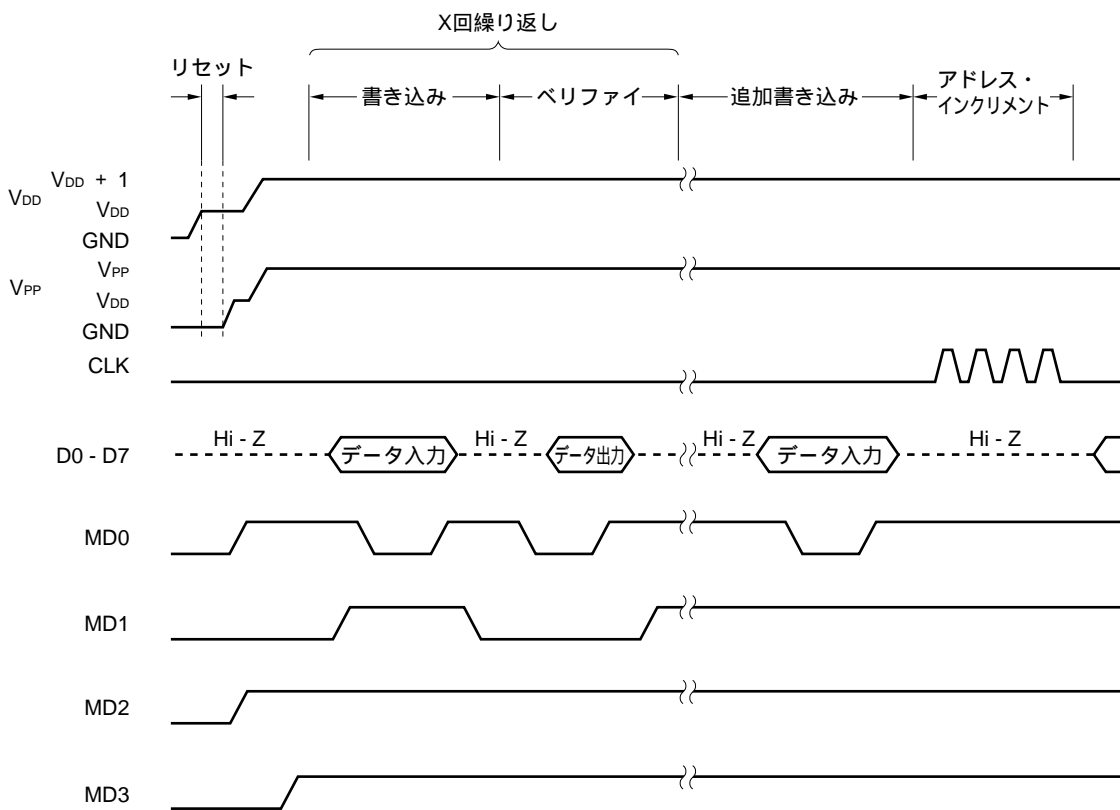
備考 X : LまたはH

2.2 プログラム・メモリ書き込み手順

プログラム・メモリ書き込みの手順は次のようになっており、高速書き込みが可能です。

- ( 1 ) 使用しない端子を抵抗を介してGNDにプルダウン。CLK端子はロウ・レベル。
- ( 2 ) V<sub>DD</sub>端子に5 Vを供給。V<sub>PP</sub>端子はロウ・レベル。
- ( 3 ) 10 μsウエイト後、V<sub>PP</sub>端子に5 Vを供給。
- ( 4 ) モード設定端子をプログラム・メモリ・アドレスの0クリア・モードに設定。
- ( 5 ) V<sub>DD</sub>に6 V, V<sub>PP</sub>に12.5 Vを供給。
- ( 6 ) プログラム・インヒビット・モード
- ( 7 ) 1 msの書き込みモードでデータを書き込む。
- ( 8 ) プログラム・インヒビット・モード
- ( 9 ) ベリファイ・モード。書き込めていれば( 10 )へ、書き込めていなければ( 7 )-( 9 )を繰り返す。
- ( 10 ) (( 7 )-( 9 )で書き込んだ回数: X) × 1 msの追加書き込み。
- ( 11 ) プログラム・インヒビット・モード
- ( 12 ) CLK端子にパルスを4回入力することにより、プログラム・メモリ・アドレスを更新(+ 1)。
- ( 13 ) ( 7 )-( 12 )を最終アドレスまで繰り返す。
- ( 14 ) プログラム・メモリ・アドレスの0クリア・モード。
- ( 15 ) V<sub>DD</sub>, V<sub>PP</sub>端子の電圧を5 Vに変更。
- ( 16 ) 電源オフ。

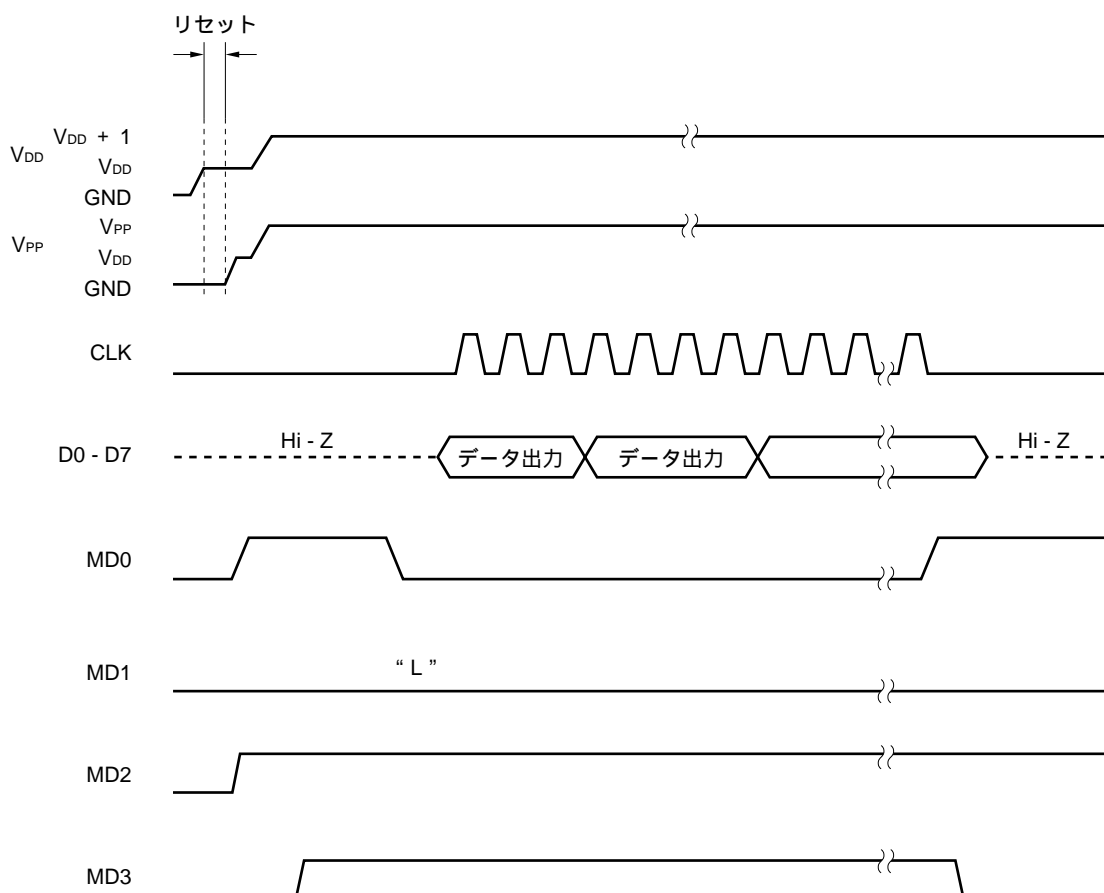
この( 2 )-( 12 )の手順を下図に示します。



2.3 プログラム・メモリ読み出し手順

- ( 1 ) 使用しない端子を抵抗を介してGNDにプルダウン。CLK端子はロウ・レベル。
- ( 2 ) V<sub>DD</sub>端子に5 Vを供給。V<sub>PP</sub>端子はロウ・レベル。
- ( 3 ) 10 μsウエイト後，V<sub>PP</sub>端子に5 Vを供給。
- ( 4 ) モード設定端子をプログラム・メモリ・アドレスの0クリア・モードに設定。
- ( 5 ) V<sub>DD</sub>に6 V，V<sub>PP</sub>に12.5 Vを供給。
- ( 6 ) プログラム・インヒビット・モード
- ( 7 ) ベリファイ・モード。CLK端子にクロック・パルスを入力すると，4つのクロックごとにデータを1アドレスずつ順次出力。
- ( 8 ) プログラム・インヒビット・モード
- ( 9 ) プログラム・メモリ・アドレスの0クリア・モード。
- ( 10 ) V<sub>DD</sub>，V<sub>PP</sub>端子の電圧を5 Vに変更。
- ( 11 ) 電源オフ。

この( 2 )-( 9 )の手順を下図に示します。



3. 電気的特性

絶対最大定格 (TA = 25 )

項目	略号	条件	定格	単位
電源電圧	V <sub>DD</sub>		- 0.3 ~ + 6.0	V
PROMプログラム電圧	V <sub>PP</sub>		- 0.3 ~ + 13.5	V
入力電圧	V <sub>I</sub>	CE, INT0-INT4, $\overline{\text{RESET}}$ 端子以外	- 0.3 ~ V <sub>DD</sub> + 0.3	V
		CE, INT0-INT4, $\overline{\text{RESET}}$ 端子	- 0.3 ~ V <sub>DD</sub> + 0.6	V
出力電圧	V <sub>O</sub>	P1B0-P1B3を除く	- 0.3 ~ V <sub>DD</sub> + 0.3	V
ハイ・レベル出力電流	I <sub>OH</sub>	1 端子	- 8.0	mA
		P2A0-P2A2, P3A0-P3A3, P3B0-P3B3合計	- 15.0	mA
		P0A0, P0A1, P0B0-P0B3, P0C0-P0C3, P1D0-P1D3, P2B0-P2B3, P2C0-P2C3, P2D2, P3C0-P3C3, P3D0-P3D3合計	- 25.0	mA
ロウ・レベル出力電流	I <sub>OL</sub>	P1B0-P1B3の 1 端子	12.0	mA
		P1B0-P1B3以外の 1 端子	8.0	mA
		P2A0-P2A2, P3A0-P3A3, P3B0-P3B3合計	15.0	mA
		P0A0-P0A3, P0B0-P0B3, P0C0-P0C3, P1D0-P1D3, P2B0-P2B3, P2C0-P2C3, P2D0-P2D2, P3C0-P3C3, P3D0-P3D3合計	25.0	mA
		P1B0-P1B3端子合計	25.0	mA
出力耐圧	V <sub>BDS</sub>	P1B0-P1B3	14.0	V
全損失	P <sub>t</sub>		200	mW
動作周囲温度	T <sub>A</sub>		- 40 ~ + 85	
保存温度	T <sub>stg</sub>		- 55 ~ + 125	

注意 各項目のうち 1 項目でも、また一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で、製品をご使用ください。

推奨動作範囲 (TA = - 40 ~ + 85 )

項目	略号	条件	MIN.	TYP.	MAX.	単位
電源電圧	V <sub>DD1</sub>	CPU, PLL動作時	4.5	5.0	5.5	V
	V <sub>DD2</sub>	CPU動作, PLL停止時	3.5	5.0	5.5	V

推奨出力耐圧 (TA = - 40 ~ + 85 )

項目	略号	条件	MIN.	TYP.	MAX.	単位
出力耐圧	V <sub>BDS</sub>	P1B0-P1B3			12	V

DC特性 (TA = -40 ~ +85 , VDD = 3.5 ~ 5.5 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
電源電流	I <sub>DD1</sub>	CPU動作, PLL停止, X <sub>IN</sub> 端子正弦波入力 (f <sub>IN</sub> = 4.5 MHz ± 1%, V <sub>IN</sub> = V <sub>DD</sub> )		1.5	3.0	mA
	I <sub>DD2</sub>	CPU停止, PLL停止, X <sub>IN</sub> 端子正弦波入力 (f <sub>IN</sub> = 4.5 MHz ± 1%, V <sub>IN</sub> = V <sub>DD</sub> ) HALT命令使用		0.7	1.5	mA
データ保持電圧	V <sub>DDR1</sub>	水晶発振時	3.5		5.5	V
	V <sub>DDR2</sub>	水晶発振停止時	タイマFFによる停電検出使用 データ・メモリ保持	2.2	5.5	V
	V <sub>DDR3</sub>			2.0	5.5	V
データ保持電流	I <sub>DDR1</sub>	水晶発振停止時	V <sub>DD</sub> = 5 V, T <sub>A</sub> = 25	2.0	4.0	μA
	I <sub>DDR2</sub>			2.0	30.0	μA
ハイ・レベル入力電圧	V <sub>IH1</sub>	P0A0, P0B1, P0C0-P0C3, P1A0, P1A1, P1C0-P1C3, P1D0-P1D3, P2A2, P2B0-P2B3, P2C0-P2C3, P3A0-P3A3, P3B0-P3B3, P3C0-P3C3, P3D0-P3D3	0.7V <sub>DD</sub>		V <sub>DD</sub>	V
	V <sub>IH2</sub>	P0A1-P0A3, P0B0, P0B2, P0B3, P2A0, P2A1, P2D0-P2D2, CE, JNT0-INT4, $\overline{\text{RESET}}$	0.8V <sub>DD</sub>		V <sub>DD</sub>	V
	V <sub>IH3</sub>	P0D0-P0D3	0.55V <sub>DD</sub>		V <sub>DD</sub>	V
ロウ・レベル入力電圧	V <sub>IL1</sub>	P0A0, P0B1, P0C0-P0C3, P1A0, P1A1, P1C0-P1C3, P1D0-P1D3, P2A2, P2B0-P2B3, P2C0-P2C3, P3A0-P3A3, P3B0-P3B3, P3C0-P3C3, P3D0-P3D3	0		0.3V <sub>DD</sub>	V
	V <sub>IL2</sub>	P0A1-P0A3, P0B0, P0B2, P0B3, P2A0, P2A1, P2D0-P2D2, CE, JNT0-INT4, $\overline{\text{RESET}}$	0		0.2V <sub>DD</sub>	V
	V <sub>IL3</sub>	P0D0-P0D3	0		0.15V <sub>DD</sub>	V
ハイ・レベル出力電流	I <sub>OH1</sub>	P0A0, P0A1, P0B0-P0B3, P0C0-P0C3, P1D0-P1D3, P2A0-P2A2, P2B0-P2B3, P2C0-P2C3, P2D2, P3A0-P3A3, P3B0-P3B3, P3C0-P3C3, P3D0-P3D3 V <sub>OH</sub> = V <sub>DD</sub> - 1 V	-1.0			mA
	I <sub>OH2</sub>	E00, E01	V <sub>DD</sub> = 4.5 ~ 5.5 V, V <sub>OH</sub> = V <sub>DD</sub> - 1 V	-3.0		mA
ロウ・レベル出力電流	I <sub>OL1</sub>	P0A0-P0A3, P0B0-P0B3, P0C0-P0C3, P1D0-P1D3, P2A0-P2A2, P2B0-P2B3, P2C0-P2C3, P2D0-P2D2, P3A0-P3A3, P3B0-P3B3, P3C0-P3C3, P3D0-P3D3 V <sub>OL</sub> = 1 V	1.0			mA
	I <sub>OL2</sub>	E00, E01	V <sub>DD</sub> = 4.5 ~ 5.5 V, V <sub>OL</sub> = 1 V	3.0		mA
	I <sub>OL3</sub>	P1B0-P1B3	V <sub>OL</sub> = 1 V	7.0		mA
ハイ・レベル入力電流	I <sub>IH</sub>	P0D0-P0D3ブルダウン時	V <sub>IN</sub> = V <sub>DD</sub>	5.0	150	μA
出力オフ・リーク電流	I <sub>LO1</sub>	P1B0-P1B3	V <sub>IN</sub> = 12 V		1.0	μA
	I <sub>LO2</sub>	E00, E01	V <sub>IN</sub> = V <sub>DD</sub> , V <sub>IN</sub> = 0 V		±1.0	μA
ハイ・レベル入力リーク電流	I <sub>LIH</sub>	入力端子	V <sub>IN</sub> = V <sub>DD</sub>		1.0	μA
ロウ・レベル入力リーク電流	I <sub>LIL</sub>	入力端子	V <sub>IN</sub> = 0 V		-1.0	μA

AC特性 (TA = -40 ~ +85 , VDD = 5 V ± 10 %)

項目	略号	条件	MIN.	TYP.	MAX.	単位	
動作周波数	f <sub>IN1</sub>	VCOL端子 MFモード	正弦波入力V <sub>IN</sub> = 0.15 V <sub>p-p</sub>	0.8		3	MHz
			正弦波入力V <sub>IN</sub> = 0.20 V <sub>p-p</sub>	0.5		3	MHz
	f <sub>IN2</sub>	VCOL端子 HFモード	正弦波入力V <sub>IN</sub> = 0.1V <sub>p-p</sub> 注	10		40	MHz
	f <sub>IN3</sub>	VCOH端子 VHFモード	正弦波入力V <sub>IN</sub> = 0.1V <sub>p-p</sub> 注	60		130	MHz
	f <sub>IN4</sub>	AMIFC端子	正弦波入力V <sub>IN</sub> = 0.15V <sub>p-p</sub>	0.4		0.5	MHz
	f <sub>IN5</sub>	FMIFC端子 FMIFカウント・モード	正弦波入力V <sub>IN</sub> = 0.20V <sub>p-p</sub>	10		11	MHz
f <sub>IN6</sub>	FMIFC端子 AMIFカウント・モード	正弦波入力V <sub>IN</sub> = 0.15V <sub>p-p</sub>	0.4		0.5	MHz	
SIO2入力周波数	f <sub>IN7</sub>	外部クロック			1	MHz	
SIO3入力周波数	f <sub>IN8</sub>	外部クロック			0.7	MHz	

注 正弦波入力V<sub>IN</sub> = 0.1 V<sub>p-p</sub>の条件は μPD17P719単体動作における規格値であるため、ほかにノイズの影響などが考えられる場合には、入力振幅条件がV<sub>IN</sub> = 0.15 V<sub>p-p</sub>での動作を推奨します。

A/Dコンバータ特性 (TA = -40 ~ +85 , VDD = 5 V ± 10 %)

項目	略号	条件	MIN.	TYP.	MAX.	単位
A/D変換総合誤差		8 BIT			± 3.0	LSB
A/D変換総合誤差		8 BIT			± 2.5	LSB

TA = 0 ~ 85

参考特性 (TA = +25 , VDD = 5.0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
電源電流	I <sub>DD3</sub>	CPUおよびPLL動作, VCOH端子正弦波入力 (f <sub>IN</sub> = 130 MHz, V <sub>IN</sub> = 0.3 V <sub>p-p</sub> )		6.0	12.0	mA

DCプログラミング特性 (TA = 25 ± 5 , VDD = 6.0 ± 0.25 V, VPP = 12.5 ± 0.3 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
ハイ・レベル入力電圧	V <sub>IH1</sub>	CLK以外	0.7V <sub>DD</sub>		V <sub>DD</sub>	V
	V <sub>IH2</sub>	CLK	V <sub>DD</sub> - 0.5		V <sub>DD</sub>	V
ロウ・レベル入力電圧	V <sub>IL1</sub>	CLK以外	0		0.3V <sub>DD</sub>	V
	V <sub>IL2</sub>	CLK	0		0.4	V
入力リーク電流	I <sub>LI</sub>	V <sub>IN</sub> = V <sub>IL</sub> or V <sub>IH</sub>			10	μA
ハイ・レベル出力電圧	V <sub>OH</sub>	I <sub>OH</sub> = -1 mA	V <sub>DD</sub> - 1.0			V
ロウ・レベル出力電圧	V <sub>OL</sub>	I <sub>OL</sub> = 1.6 mA			0.4	V
V <sub>DD</sub> 電源電流	I <sub>DD</sub>				30	mA
V <sub>PP</sub> 電源電流	I <sub>PP</sub>	MD0 = V <sub>IL</sub> , MD1 = V <sub>IH</sub>			30	mA

注意1 . V<sub>PP</sub>はオーバシュートを含めて +13.5 V以上にならないようにしてください。

2 . V<sub>DD</sub>はV<sub>PP</sub>より前に印加し, V<sub>PP</sub>のあとから切断するようにしてください。

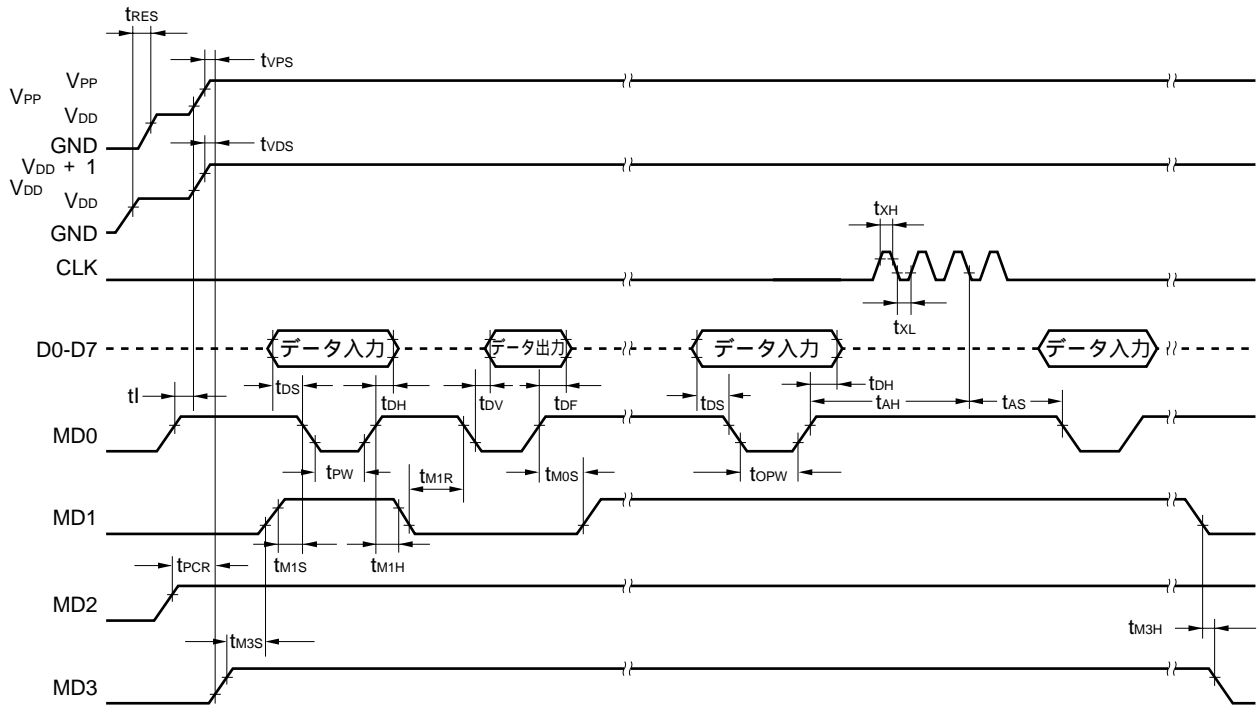
ACプログラミング特性 (TA = 25 ± 5 , VDD = 6.0 ± 0.25 V, VPP = 12.5 ± 0.3 V)

項目	略号	注1	条件	MIN.	TYP.	MAX.	単位
アドレス・セットアップ時間 <sup>注2</sup> (対MD0 )	tAS	tAS		2			μs
MD1セットアップ時間 (対MD0 )	tM1S	tOES		2			μs
データ・セットアップ時間 (対MD0 )	tDS	tDS		2			μs
アドレス・ホールド時間 <sup>注2</sup> (対MD0 )	tAH	tAH		2			μs
データ・ホールド時間 (対MD0 )	tDH	tDH		2			μs
MD0 データ出力フロート遅延時間	tDF	tDF		0		130	ns
VPPセットアップ時間 (対MD3 )	tVPS	tVPS		2			μs
VDDセットアップ時間 (対MD3 )	tVDS	tVCS		2			μs
初期プログラム・パルス幅	tPW	tPW		0.95	1.0	1.05	ms
追加プログラム・パルス幅	tOPW	tOPW		0.95		21.0	ms
MD0セットアップ時間 (対MD1 )	tM0S	tCES		2			μs
MD0 データ出力遅延時間	tDV	tDV	MD0 = MD1 = VIL			1	μs
MD1ホールド時間 (対MD0 )	tM1H	tOEH	tM1H + tM1R 50 μs	2			μs
MD1回復時間 (対MD0 )	tM1R	tOR		2			μs
プログラム・カウンタ・リセット時間	tPCR	-		10			μs
CLK入力ハイ, ロウ・レベル幅	tXH, tXL	-		0.125			μs
CLK入力周波数	fX	-				4.19	MHz
イニシャル・モード・セット時間	ti	-		2			μs
MD3セットアップ時間 (対MD1 )	tM3S	-		2			μs
MD3ホールド時間 (対MD1 )	tM3H	-		2			μs
MD3セットアップ時間 (対MD0 )	tM3SR	-	プログラム・メモリ読み出し時	2			μs
アドレス <sup>注2</sup> データ出力遅延時間	tDAD	tACC	"			2	μs
アドレス <sup>注2</sup> データ出力ホールド時間	tHAD	tOH	"	0		130	ns
MD3ホールド時間 (対MD0 )	tM3HR	-	"	2			μs
MD3 データ出力フロート遅延時間	tDFR	-	"			2	μs
リセット・セットアップ時間	tRES	-		10			μs

注1 . 対応する μPD27C256の略号です ( μPD27C256は保守品です )。

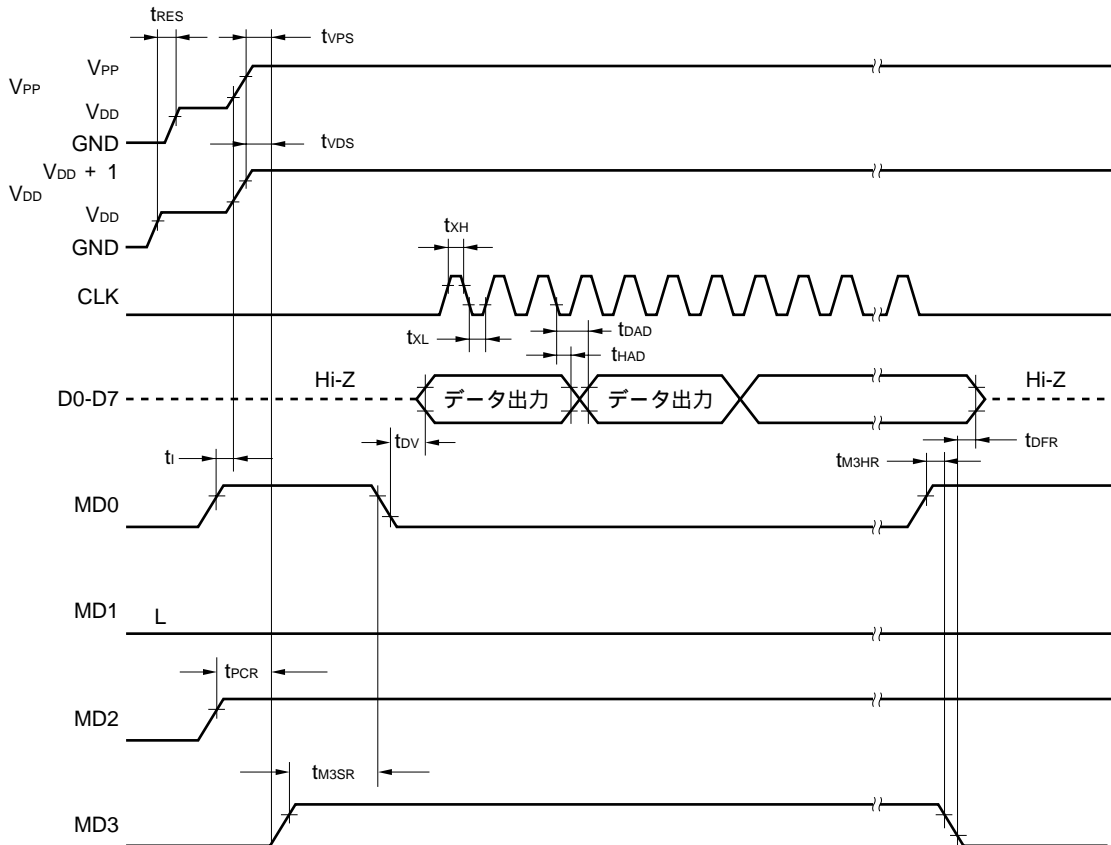
2 . 内部アドレス信号のインクリメント (+ 1) は, 4つのクロック (CLK) を1周期とするCLKの3つ目の立ち上がりで行われます。内部アドレスは端子には接続されていません。

プログラム・メモリ書き込みタイミング



備考 破線はハイ・インピーダンスを示します。

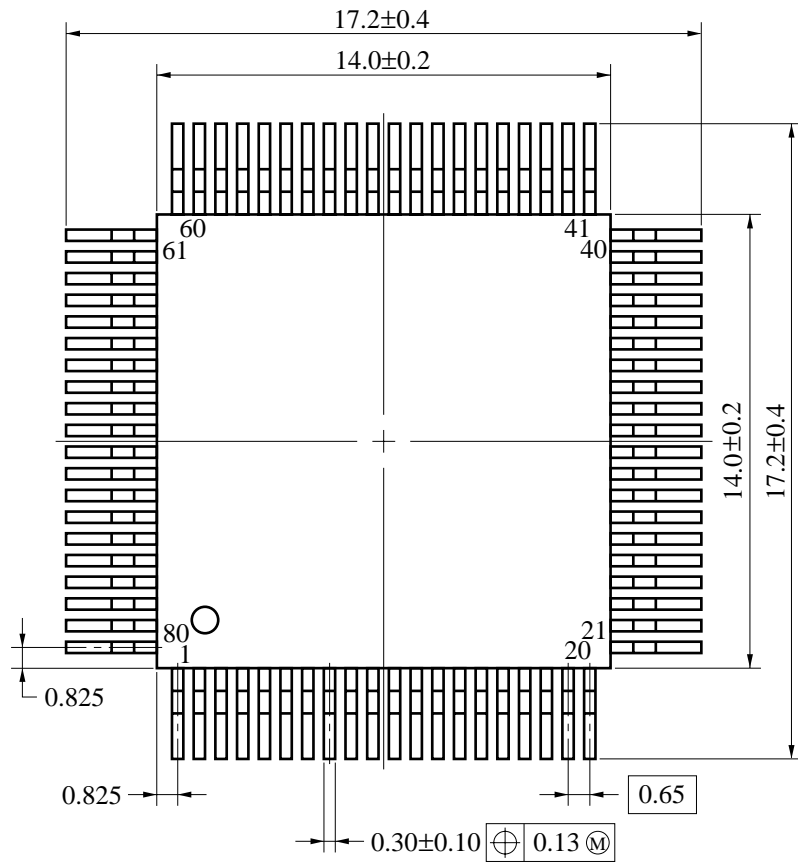
プログラム・メモリ読み出しタイミング



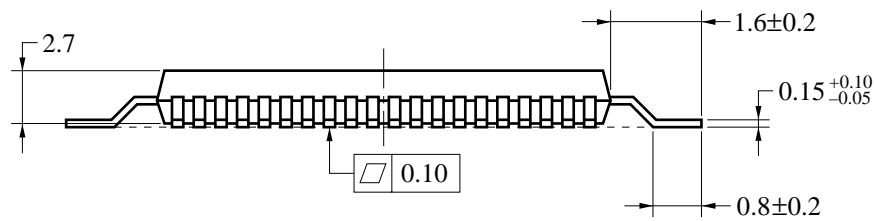
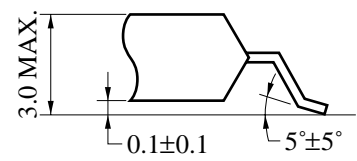


4. 外形図

80ピン・プラスチック QFP (14×14) 外形図 (単位: mm)



端子先端形状詳細図



S80GC-65-3B9-4

5 . 半田付け推奨条件

μPD17P719の半田付け実装は、次の推奨条件で実施してください。

半田付け推奨条件の詳細は、インフォメーション資料「**半導体デバイス実装マニュアル**」(C10535J)をご参照ください。

なお、推奨条件以外の半田付け方式および半田付け条件については、当社販売員にご相談ください。

表 5 - 1 表面実装タイプの半田付け条件

μPD17P719GC-3B9 : 80ピン・プラスチックQFP ( 14 mm , 0.65 mmピッチ )

半田付け方式	半田付け条件	推奨条件記号
赤外線リフロ	パッケージ・ピーク温度：235 ，時間：30秒以内 ( 210 以上 ) ， 回数：3回以内	IR35-00-3
VPS	パッケージ・ピーク温度：215 ，時間：40秒以内 ( 200 以上 ) ， 回数：3回以内	VP15-00-3
ウェーブ・ソルダーリング	半田槽温度：260 以下，時間：10秒以内，回数：1回， 予備加熱温度：120 MAX.(パッケージ表面温度)	WS60-00-1
端子部分加熱	端子温度：300 以下，時間：3秒以内 ( デバイスの一辺当たり )	-

**注意** 半田付け方式の併用はお避けください (ただし、端子部分加熱方式は除く)。

## 付録 開発ツール

μPD17P719のプログラムを開発するために、次の開発ツールを用意しています。

## ハードウェア

名 称	概 要
インサーキット・エミュレータ ( IE-17K IE-17K-ET <sup>注1</sup> EMU-17K <sup>注2</sup> )	IE-17K, IE-17K-ET, EMU-17Kは、17Kシリーズ共通のインサーキット・エミュレータです。IE-17KおよびIE-17K-ETは、ホスト・マシンであるPC-9800シリーズまたはIBM PC/AT™とRS-232-Cを介して接続して使用します。EMU-17Kは、ホスト・マシンであるPC-9800シリーズの拡張用スロットに実装して使用します。  各品種専用のシステム・エバリュエーション・ボード（SEボード）と組み合わせて使用することにより、その品種に対応したエミュレータとして動作します。マン・マシン・インタフェース・ソフトウェアであるSIMPLEHOST®を使用すると、さらに高度なデバッグ環境を実現できます。  また、EMU-17Kは、データ・メモリの内容をリアルタイムで確認できるという機能を備えています。
SEボード ( SE-17709 )	SE-17709は、μPD17719サブシリーズ用のSEボードです。単体でシステム評価に、インサーキット・エミュレータと組み合わせてデバッグに使用します。
エミュレーション・プローブ ( EP-17K80GC )	EP-17K80GCは、μPD17P719GC用のエミュレーション・プローブです。EV-9200GC-80 <sup>注3</sup> とともに使用することで、SEボードとターゲット・システムを接続します。
変換ソケット ( EV-9200GC-80 <sup>注3</sup> )	EV-9200GC-80は、80ピン・プラスチックQFP（ 14 mm ）用の変換ソケットです。EP-17K80GCとターゲット・システムを接続するために使用します。
PROMプログラマ ( PG-1500 )	PG-1500は、μPD17P719に対応したPROMプログラマです。PG-1500用アダプタPA-17KDZとプログラマ・アダプタPA-17P709GCを接続することにより、μPD17P719をプログラミングすることができます。
プログラマ・アダプタ ( PA-17P709GC )	PA-17P709GCは、μPD17P719をプログラミングするためのアダプタです。PG-1500と組み合わせて使用します。

## 注1．廉価版：電源外付けタイプ

- 2．株式会社内藤電誠町田製作所の製品です。詳細につきましては、株式会社内藤電誠町田製作所（川崎(044)822-3813）までお問い合わせください。
- 3．EP-17K80GCには、EV-9200GC-80が1個添付されています。また、EV-9200GC-80を5個1組で別売もしています。

**備考** 3rdパーティ製PROMプログラマとして、安藤電気株式会社製のAF-9703, AF-9704, AF-9705, AF-9706を用意しています。プログラマ・アダプタPA-17P709GCと組み合わせて使用してください。詳細につきましては、安藤電気株式会社（東京(03)3733-1151）までお問い合わせください。

ソフトウェア

名称	概要	ホスト・マシン	OS		供給媒体	オーダ名称
17Kシリーズ アセンブラ (AS17K)	AS17Kは17Kシリーズ共通に使用できるアセンブラです。 μPD17P719のプログラム開発には、このAS17Kとデバイス・ファイル(AS17707)を組み合わせ使用します。	PC-9800シリーズ	MS-DOS™		5インチ2HD	μ S5A10AS17K
					3.5インチ2HD	μ S5A13AS17K
		IBM PC/AT	PC DOS™		5インチ2HC	μ S7B10AS17K
					3.5インチ2HC	μ S7B13AS17K
デバイス・ファイル (AS17707)	AS17707にはμPD17P719用のデバイス・ファイルが入っています。 17Kシリーズ共通のアセンブラ(AS17K)と組み合わせて使用します。	PC-9800シリーズ	MS-DOS		5インチ2HD	μ S5A10AS17707
					3.5インチ2HD	μ S5A13AS17707
		IBM PC/AT	PC DOS		5インチ2HC	μ S7B10AS17707
					3.5インチ2HC	μ S7B13AS17707
サポート・ソフトウェア (SIMPLEHOST)	SIMPLEHOSTはインサートキット・エミュレータとパーソナル・コンピュータを用いてプログラム開発を行うときにWindows™上でマン・マシン・インタフェースを行うソフトウェアです。	PC-9800シリーズ	MS-DOS	Windows	5インチ2HD	μ S5A10IE17K
					3.5インチ2HD	μ S5A13IE17K
		IBM PC/AT	PC DOS		5インチ2HC	μ S7B10IE17K
					3.5インチ2HC	μ S7B13IE17K

備考 対応しているOSのバージョンは次のとおりです。

OS	バージョン
MS-DOS	Ver. 3.30 ~ Ver. 5.00A <sup>注</sup>
PC DOS	Ver. 3.1 ~ Ver. 5.0 <sup>注</sup>
Windows	Ver. 3.0 ~ Ver. 3.1

注 MS-DOSのVer. 5.00/5.00A, PC DOSのVer. 5.0にはタスク・スワップ機能がありますが、このソフトウェアではタスク・スワップ機能は使用できません。

## CMOSデバイスの一般的注意事項

**静電気対策（MOS全般）**

**注意** MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

**未使用入力の処理（CMOS特有）**

**注意** CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介してV<sub>DD</sub>またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

**初期化以前の状態（MOS全般）**

**注意** 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

**注意**：本製品はI<sup>2</sup>Cバス・インタフェース回路を内蔵しています。

I<sup>2</sup>Cバス・インタフェースを使用される場合には、カスタム・コードをご発注いただく時に、事前にその旨ご申告下さい。申告に基づき、以下の特典が受けられます。

日本電気株式会社のI<sup>2</sup>Cバス対応部品をご購入いただくことにより、これらの部品をI<sup>2</sup>Cシステムに使用する実施権がフィリップス社I<sup>2</sup>C特許に基づき許諾されることとなります。ただし、これらのI<sup>2</sup>Cシステムはフィリップス社によって設定されたI<sup>2</sup>C標準規格に合致しているものとします。

Purchase of NEC I<sup>2</sup>C components conveys a license under the Philips I<sup>2</sup>C Patent Rights to use these components in an I<sup>2</sup>C system, provided that the system conforms to the I<sup>2</sup>C Standard Specification as defined by Philips.

SIMPLEHOST は、日本電気株式会社の登録商標です。

MS-DOS, Windows は、米国マイクロソフト社の商標です。

PC/AT, PC DOS は、米国IBM社の商標です。

本製品が外国為替および外国貿易管理法の規定による戦略物資等（または役務）に該当するか否かは、ユーザ（仕様を決定した者）が判定してください。

文書による当社の承諾なしに本資料の転載複製を禁じます。

本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。

当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。

当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、列車、船舶等）、交通信号機器、防災/防犯装置、各種安全装置、生命維持を直接の目的としない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート/データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。

この製品は耐放射線設計をしておりません。

M4 94.11

— お問い合わせは、最寄りのNECへ —

【営業関係お問い合わせ先】

半導体第一販売事業部					
半導体第二販売事業部	〒108-01	東京都港区芝五丁目7番1号 (NEC本社ビル)	東京	(03)3454-1111 (大代表)	
半導体第三販売事業部					
中部支社 半導体第一販売部	〒460	名古屋市中区錦一丁目17番1号 (NEC中部ビル)	名古屋	(052)222-2170	
半導体第二販売部			名古屋	(052)222-2190	
関西支社 半導体第一販売部	〒540	大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪	(06) 945-3178	
半導体第二販売部			大阪	(06) 945-3200	
半導体第三販売部			大阪	(06) 945-3208	
北海道支社 札幌	(011)231-0161	太田支店 太田	(0276)46-4011	富山支店 富山	(0764)31-8461
東北支社 仙台	(022)267-8740	宇都宮支店 宇都宮	(028)621-2281	三重支店 津	(0592)25-7341
岩手支店 盛岡	(0196)51-4344	小山支店 小山	(0285)24-5011	京都支社 京都	(075)344-7824
山形支店 山形	(0236)23-5511	長野支社 松本	(0263)35-1662	神戸支社 神戸	(078)333-3854
郡山支店 郡山	(0249)23-5511	甲府支店 甲府	(0552)24-4141	中国支社 広島	(082)242-5504
いわき支店 いわき	(0246)21-5511	埼玉支店 大宮	(048)641-1411	鳥取支店 鳥取	(0857)27-5311
長岡支店 長岡	(0258)36-2155	立川支店 立川	(0425)26-5981	岡山支店 岡山	(086)225-4455
土浦支店 土浦	(0298)23-6161	千葉支店 千葉	(043)238-8116	四国支社 高松	(0878)36-1200
水戸支店 水戸	(029)226-1717	静岡支店 静岡	(054)255-2211	新居浜支店 新居浜	(0897)32-5001
神奈川支社 横浜	(045)324-5524	北陸支店 金沢	(0762)23-1621	松山支店 松山	(089)945-4149
群馬支店 高崎	(0273)26-1255	福井支店 福井	(0776)22-1866	九州支社 福岡	(092)271-7700

【本資料に関する技術お問い合わせ先】

半導体ソリューション技術本部	〒210	川崎市幸区塚越三丁目484番地	川崎	(044)548-7923	半導体 インフォメーションセンター FAX(044)548-7900 (FAXにてお願い致します)
マイクロコンピュータ技術部					
半導体販売技術本部	〒108-01	東京都港区芝五丁目7番1号 (NEC本社ビル)	東京	(03)3798-9619	
東日本販売技術部					
半導体販売技術本部	〒460	名古屋市中区錦一丁目17番1号 (NEC中部ビル)	名古屋	(052)222-2125	
中部販売技術部					
半導体販売技術本部	〒540	大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪	(06) 945-3383	
西日本販売技術部					