

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日  
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】<http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したものですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パソコン機器、産業用ロボット

高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）

特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等

8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエーペンギング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

小型汎用  
4ビット・シングルチップ・マイクロコントローラ

$\mu$ PD17P133は、 $\mu$ PD17133の内蔵マスクROMを一度だけ書き込み可能なワン・タイムPROMに置き換えた製品です。

$\mu$ PD17P133は、ユーザによるプログラムの書き込みが可能なため、 $\mu$ PD17121、17133のプログラム評価用、少量生産用または $\mu$ PD17133 (A) のプログラム評価用に適しています。

詳しい機能説明などは次のユーザーズ・マニュアルに記載しております。設計の際には必ずお読みください。

$\mu$ PD17120サブシリーズ ユーザーズ・マニュアル：IEU-835

## 特 徴

- 17Kアーキテクチャ採用：汎用レジスタ方式
- $\mu$ PD17121と上位コンパチブル
- $\mu$ PD17133とピン・コンパチブル (PROMプログラミング機能を除く)
- 内蔵ワン・タイムPROM：2 Kバイト (1024×16ビット)
- 電源電圧： $V_{DD} = 2.7 \sim 5.5$  V ( $f_x = 400$  kHz～4 MHz)  
 $V_{DD} = 4.5 \sim 5.5$  V ( $f_x = 400$  kHz～8 MHz)

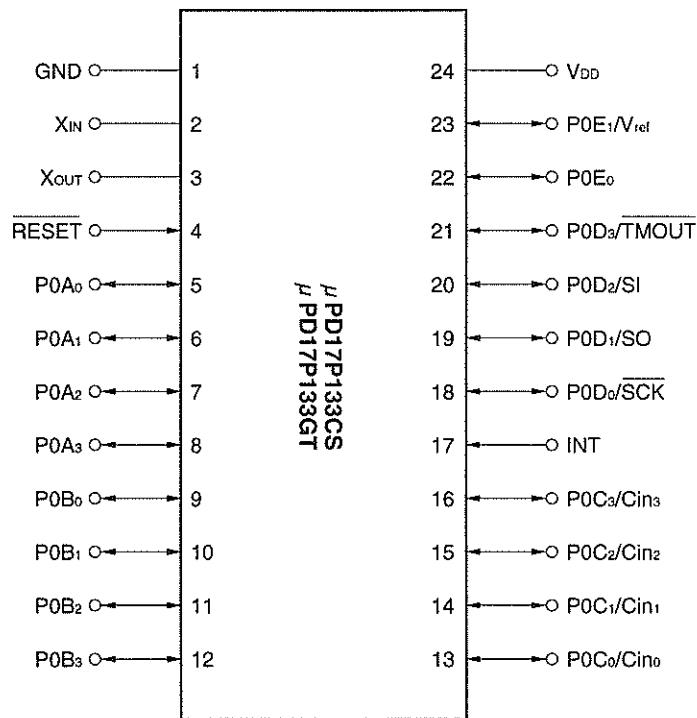
## オーダ情報

| オーダ名称            | パッケージ                          |
|------------------|--------------------------------|
| $\mu$ PD17P133CS | 24ピン・プラスチック・シュリンクDIP (300 mil) |
| $\mu$ PD17P133GT | 24ピン・プラスチックSOP (375 mil)       |

本資料の内容は、後日変更する場合があります。

## 端子接続図 (Top View)

## (1) 通常動作モード

Cin<sub>0</sub>-Cin<sub>3</sub> : コンパレータ入力P0E<sub>0</sub>, P0E<sub>1</sub> : ポート0E

GND : グランド

RESET : リセット入力

INT : 外部割り込み入力

SCK : シリアル・クロック入出力

P0A<sub>0</sub>-P0A<sub>3</sub> : ポート0A

SI : シリアル・データ入力

P0B<sub>0</sub>-P0B<sub>3</sub> : ポート0B

SO : シリアル・データ出力

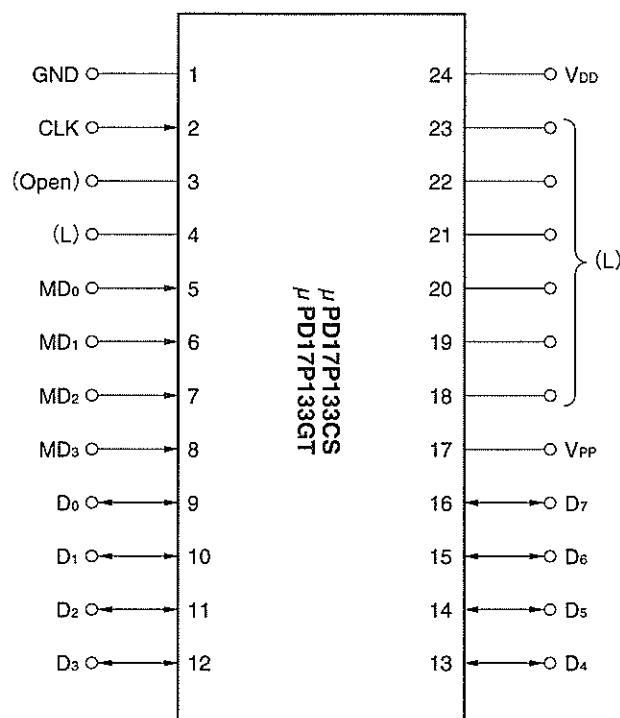
P0C<sub>0</sub>-P0C<sub>3</sub> : ポート0C

TMOUT : タイマ出力

P0D<sub>0</sub>-P0D<sub>3</sub> : ポート0DV<sub>DD</sub> : 電源V<sub>ref</sub> : 外部レファレンス電圧入力

XIN, XOUT : システム・クロック発振用

## (2) プログラム・メモリ書き込み／ベリファイ・モード



CLK : アドレス更新クロック入力

MD<sub>0</sub>-MD<sub>3</sub> : 動作モード選択入力D<sub>0</sub>-D<sub>7</sub> : データ入出力V<sub>DD</sub> : 電源

GND : グランド

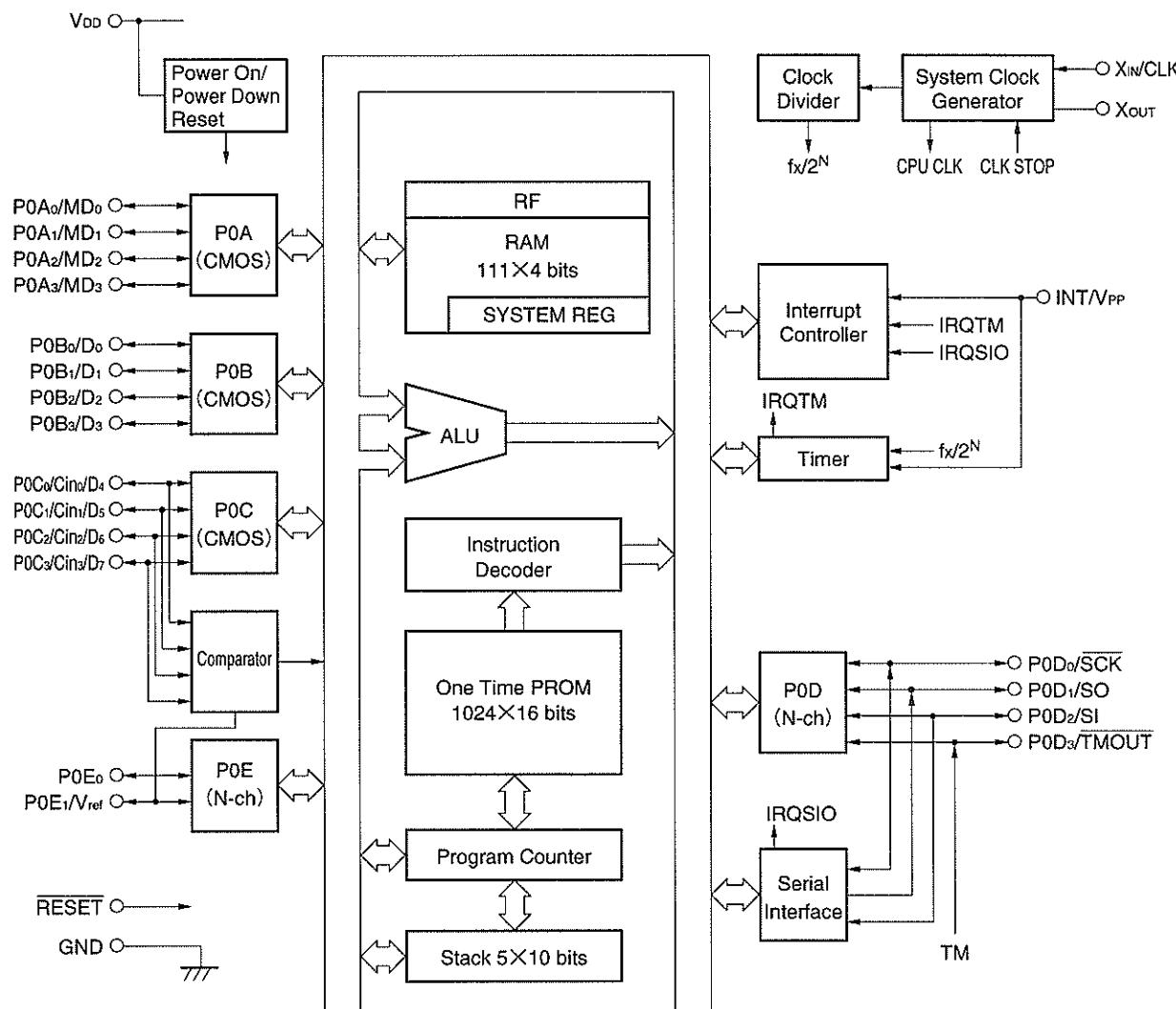
V<sub>PP</sub> : プログラム電圧印加

注意 ( ) 内はプログラム・メモリ書き込み／ベリファイ・モードでは使用しない端子の処理です。

L : 個別にプルダウン抵抗を介してGNDに接続してください。

Open : 何も接続しないでください。

## ブロック図



備考 ( ) 内のCMOS, N-chはポートの出力形式を表します。

CMOS : CMOS プッシュプル出力

N-ch : N-ch オープン・ドレーン出力

## 目 次

|  |   |    |
|--|---|----|
| 1. 端子機能                                      | … | 6  |
| 1.1 通常動作モード                                  | … | 6  |
| 1.2 プログラム・メモリ書き込み／ベリファイ・モード                  | … | 7  |
| 1.3 端子の等価回路                                  | … | 8  |
| 1.4 未使用端子の処理                                 | … | 11 |
| 1.5 <u>RESET</u> 端子とINT端子の使用上の注意（通常動作モード時のみ） | … | 12 |
| 2. $\mu$ PD17P133と $\mu$ PD17121, 17133の違い   | … | 13 |
| 3. ワン・タイムPROM（プログラム・メモリ）の書き込みとベリファイ          | … | 14 |
| 3.1 プログラム・メモリ書き込み／ベリファイ時の動作モード               | … | 14 |
| 3.2 プログラム・メモリ書き込み手順                          | … | 15 |
| 3.3 プログラム・メモリ読み出し手順                          | … | 16 |
| 4. 電気的特性                                     | … | 17 |
| 5. 特性曲線（参考値）                                 | … | 24 |
| 6. 外形図                                       | … | 25 |
| 7. 半田付け推奨条件                                  | … | 27 |
| 付録A. $\mu$ PD17120サブシリーズ一覧表                  | … | 28 |
| 付録B. 開発ツール                                   | … | 29 |

## 1. 端子機能

### 1.1 通常動作モード

| 端子番号 | 記号                                 | 機能   | 出力形式          | リセット時       |
|------|------------------------------------|--|---------------|-------------|
| 1    | GND                                | GNDです。   | —             | —           |
| 2    | X <sub>IN</sub>                    | システム・クロック発振用端子です。  | —             | —           |
| 3    | X <sub>OUT</sub>                   | セラミック発振子を接続します。  | —             | —           |
| 4    | <u>RESET</u>                       | システム・リセット入力です。   | —             | 入力          |
| 5    | P0A <sub>0</sub>                   | ポート0Aです。<br>• 4ビット入出力ポート   | CMOSプッシュプル    | 入力          |
|      |                                    | • 1ビット単位で入力／出力設定可能   |               |             |
| 8    | P0A <sub>3</sub>                   |  |               |             |
| 9    | P0B <sub>0</sub>                   | ポート0Bです。<br>• 4ビット入出力ポート   | CMOSプッシュプル    | 入力          |
|      |                                    | • 1ビット単位で入力／出力設定可能   |               |             |
| 12   | P0B <sub>3</sub>                   |  |               |             |
| 13   | P0C <sub>0</sub> /Cin <sub>0</sub> | ポート0C, コンバレータのアナログ電圧入力<br>です。  | CMOSプッシュプル    | 入力<br>(P0C) |
|      |                                    |  |               |             |
| 16   | P0C <sub>3</sub> /Cin <sub>3</sub> | ●P0C <sub>0</sub> -P0C <sub>3</sub><br>• 4ビット入出力ポート<br>• 1ビット単位で入力／出力設定可能<br>●Cin <sub>0</sub> -Cin <sub>3</sub><br>• コンバレータのアナログ入力                                    |               |             |
| 17   | INT                                | 外部割り込み要求信号の入力およびセンス入<br>力です。   | —             | 入力          |
| 18   | P0D <sub>0</sub> / <u>SCK</u>      | ポート0D, タイマのキャリー出力, シリア<br>ル・データ入力, シリアル・データ出力, お<br>よびシリアル・クロック入出力です。  | N-chオープン・ドレーン | 入力<br>(P0D) |
| 19   | P0D <sub>1</sub> /SO               |  |               |             |
| 20   | P0D <sub>2</sub> /SI               |  |               |             |
| 21   | P0D <sub>3</sub> / <u>TMOUT</u>    | ●P0D <sub>0</sub> -P0D <sub>3</sub><br>• 4ビット入出力ポート<br>• 1ビット単位で入力／出力設定可能<br>●SCK<br>• シリアル・クロック入出力<br>●SO<br>• シリアル・データ出力<br>●SI<br>• シリアル・データ入力<br>●TMOUT<br>• タイマ出力 |               |             |

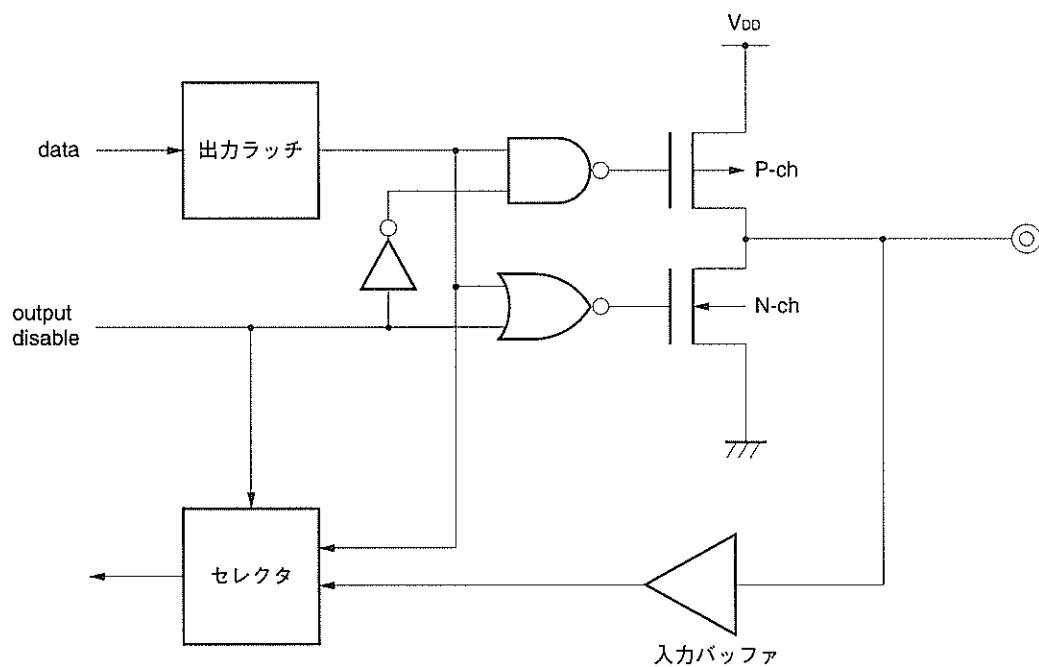
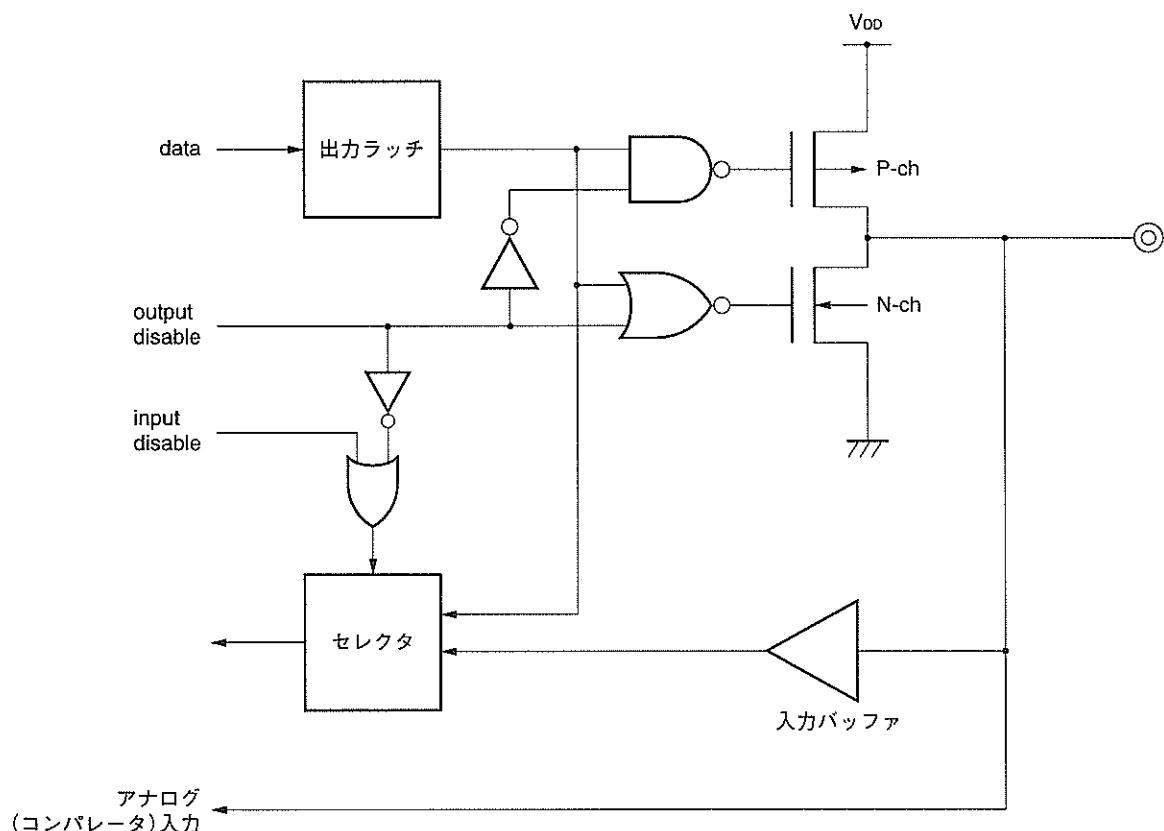
| 端子番号 | 記号                                 | 機能   | 出力形式          | リセット時       |
|------|------------------------------------|--|---------------|-------------|
| 22   | P0E <sub>0</sub>                   | ポート0E, コンバレータの比較基準電圧入力です。  | N-chオープン・ドレーン | 入力<br>(P0E) |
| 23   | P0E <sub>1</sub> /V <sub>ref</sub> | P0E <sub>1</sub> の耐圧はV <sub>DD</sub> (MAX.) です。<br><br>●P0E <sub>0</sub> , P0E <sub>1</sub><br>・2ビット入出力ポート<br>・1ビット単位で入力／出力設定可能<br><br>●V <sub>ref</sub><br>・コンバレータの外部レファレンス電圧入力 |               |             |
| 24   | V <sub>DD</sub>                    | 電源   | —             | —           |

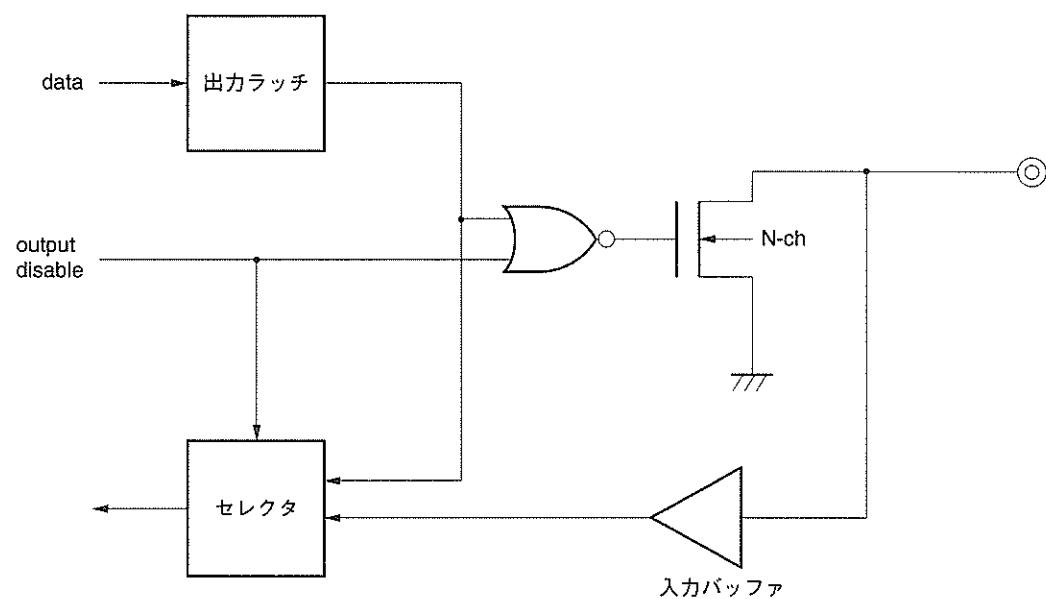
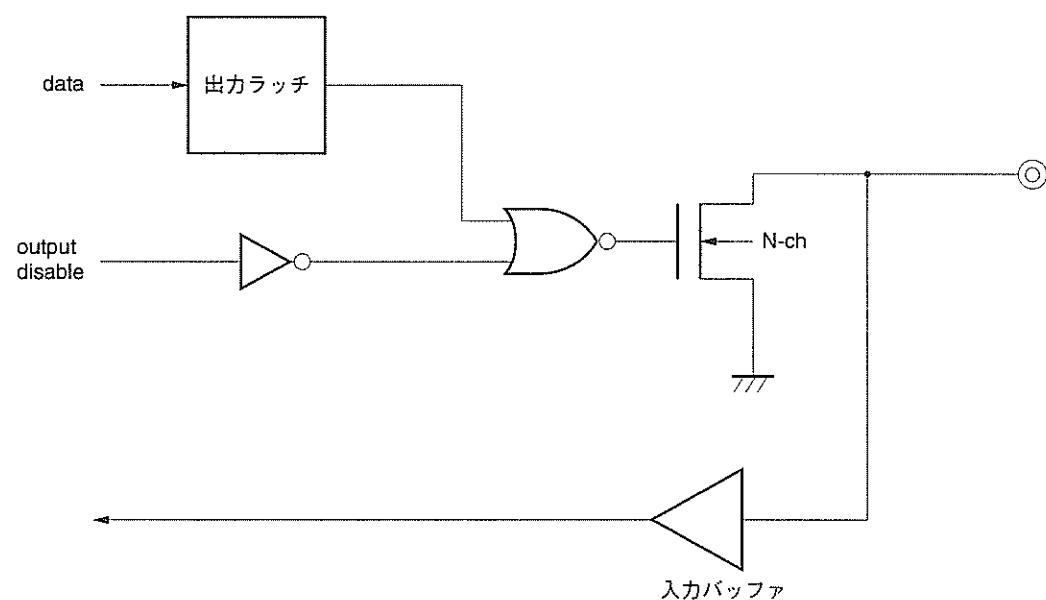
## 1.2 プログラム・メモリ書き込み／ベリファイ・モード

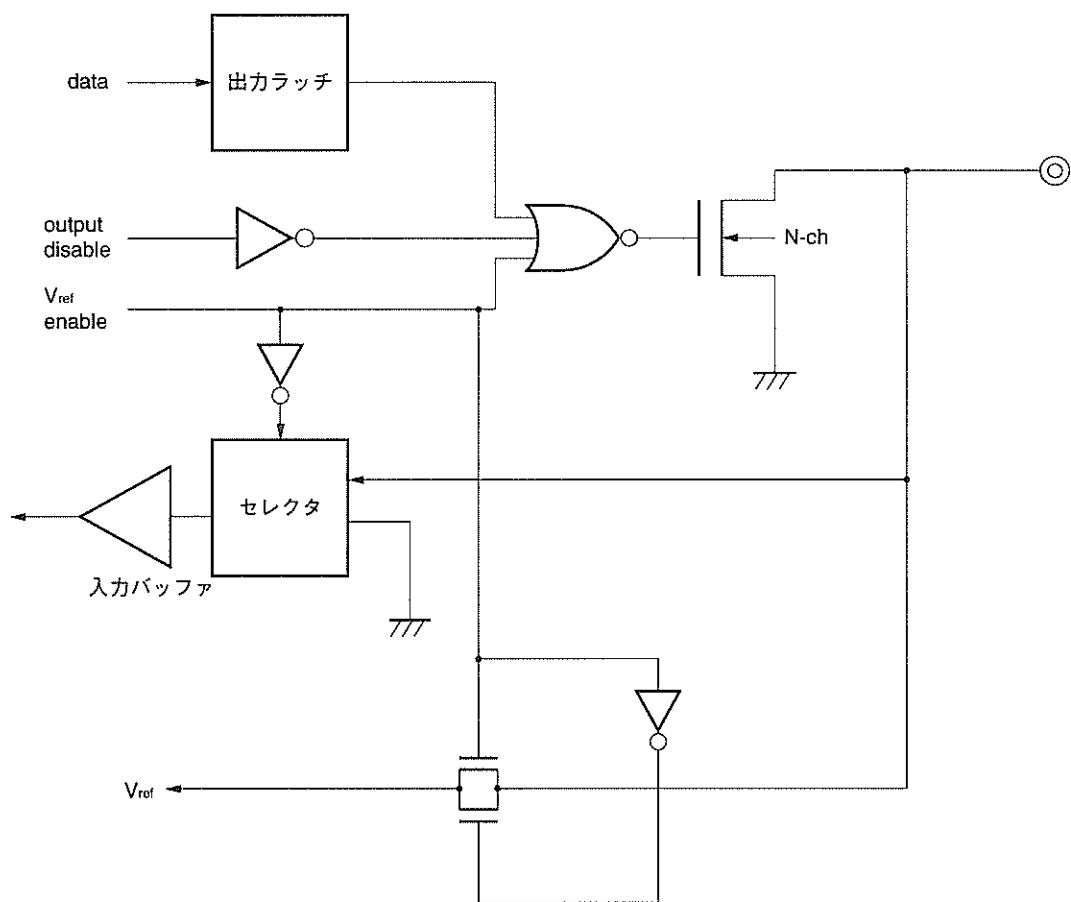
| 端子番号         | 記号                                      | 機能   | 入出力 |
|--------------|---|--|-----|
| 1            | GND                                     | GNDです。   | —   |
| 2            | CLK                                     | プログラム・メモリ書き込み／ベリファイ時のアドレス更新用クロック入力です。                | 入力  |
| 5<br> <br>8  | MD <sub>0</sub><br> <br>MD <sub>3</sub> | プログラム・メモリ書き込み／ベリファイ時に動作モードを選択するための入力です。              | 入力  |
| 9<br> <br>16 | D <sub>0</sub><br> <br>D <sub>7</sub>   | プログラム・メモリ書き込み／ベリファイ時の8ビット・データ入出力です。                  | 入出力 |
| 17           | V <sub>PP</sub>                         | プログラム・メモリ書き込み／ベリファイ時のプログラム電圧印加端子です。<br>+12.5Vを印加します。 | —   |
| 24           | V <sub>DD</sub>                         | 電源です。<br>プログラム・メモリ書き込み／ベリファイ時には+6Vを印加します。            | —   |

## 1.3 端子の等価回路

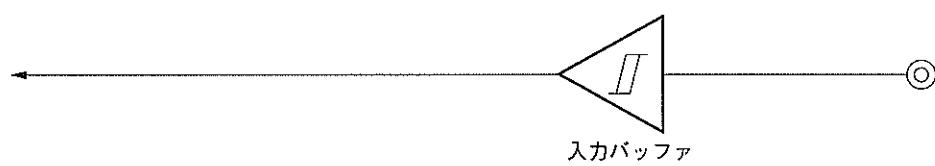
$\mu$ PD17P133の各入出力端子の等価回路を一部簡略化した形式を用いて示します。

(1) P0A<sub>0</sub>-P0A<sub>3</sub>, P0B<sub>0</sub>-P0B<sub>3</sub>(2) P0C<sub>0</sub>/Cin<sub>0</sub>-P0C<sub>3</sub>/Cin<sub>3</sub>

(3) P0D<sub>0</sub>-P0D<sub>3</sub>(4) P0E<sub>0</sub>

(5) P0E1/V<sub>ref</sub>

(6) INT

(7)  $\overline{\text{RESET}}$ 

## 1.4 未使用端子の処理

通常動作モード時、未使用端子には、次に示すような処置を推奨します。

表1-1 未使用端子の処理

| 端子名         |  | 推奨処理方法                |  |
|-------------|--|-----------------------|--|
|             |  | マイコン内部                | マイコン外部   |
| ポ<br>ー<br>ト | 入力モード<br>出力モード<br>外部割り込み (INT) <sup>注2</sup><br>RESET <sup>注3</sup><br>〔内蔵のパワーオン／パワーダウン・リセット<br>だけを使用する場合〕 | —<br>—<br>—<br>—<br>— | 各端子ごとに抵抗を介してV <sub>DD</sub> またはGNDに接続 <sup>注1</sup><br>オープン<br>GNDに直接接続<br>V <sub>DD</sub> に直接接続 |
|             | P0A, P0B, P0C, P0D, P0E<br>(CMOSポート)   | 端子にロウ・レベルを出力する        |  |
|             | P0D, P0E<br>(N-chオープン・ドレーン・ポート)  |                       |  |

注1. 外部でプルアップ（抵抗を介してV<sub>DD</sub>に接続）またはプルダウン（抵抗を介してGNDに接続）する場合には、ポートのドライブ能力や消費電流に注意してください。

また、高い抵抗値でプルアップまたはプルダウンする場合には、その端子にノイズが乗らないように注意してください。応用回路にもありますが、プルアップまたはプルダウンの抵抗値は数十k $\Omega$ 程度が一般的です。

2. INT端子はテスト・モードの設定機能を兼用しているので、未使用の場合は直接GNDに接続してください。

3. 高い信頼性を必要とする応用回路では、必ず外部からRESET信号を入力するように設計してください。

また、RESET端子はテスト・モードの設定機能を兼用しているので、未使用の場合は直接V<sub>DD</sub>に接続してください。

注意 入出力モード、端子の出力レベルは、プログラムの各ループ内で繰り返し設定することによって固定することを推奨します。

### 1.5 RESET端子とINT端子の使用上の注意（通常動作モード時のみ）

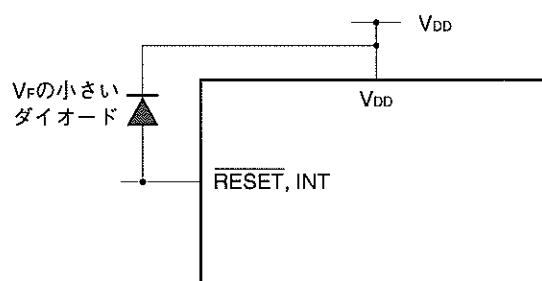
RESET端子とINT端子は、1.1に示した機能のほかに、 $\mu$ PD17P133の内部動作をテストするテスト・モードを設定する機能（ICテスト専用）を持っています。

これらの端子のいずれかにV<sub>DD</sub>を越える電圧を印加すると、テスト・モードに設定されます。このため、通常動作時であってもV<sub>DD</sub>を越えるようなノイズが加わった場合にはテスト・モードに入ってしまい、通常動作に支障をきたすことがあります。

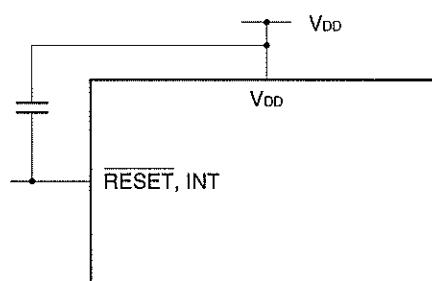
たとえば、RESET端子またはINT端子の配線の引き回しが長い場合などでは、これらの端子に布線間ノイズが加わって上記の問題を起こしてしまうことがあります。

したがって、できるだけ布線間ノイズを抑えるような配線を行ってください。どうしてもノイズが抑えられない場合は、下図のような外付け部品によるノイズ対策を実施してください。

○V<sub>DD</sub>との間にV<sub>F</sub>の小さいダイオードを接続



○V<sub>DD</sub>との間にコンデンサを接続



## 2. $\mu$ PD17P133と $\mu$ PD17121, 17133の違い

$\mu$ PD17P133は、マスクROM内蔵製品 $\mu$ PD17133のプログラム・メモリをワン・タイムPROMに置き換えた製品です。

表2-1に $\mu$ PD17P133と $\mu$ PD17121, 17133の違いを示します。

各製品間の違いは、プログラム・メモリ、プログラム・メモリ・サイズ、データ・メモリ・サイズおよび動作周波数範囲、電気的特性、マスク・オプションの指定ができるかできないかの違いのみで、CPU機能や内蔵している周辺ハードウェア（コンパレータは除く）は同じです。このため、 $\mu$ PD17P133は $\mu$ PD17121, 17133のシステム開発時のプログラム評価用として使用できます。

表2-1  $\mu$ PD17P133と $\mu$ PD17121, 17133の違い

| 項目                                  | $\mu$ PD17P133                      | $\mu$ PD17121                        | $\mu$ PD17133                                     |
|-------------------------------------|-------------------------------------|--------------------------------------|---|
| プログラム・メモリ (ROM)                     | ワン・タイムPROM                          | マスクROM                               |   |
|                                     | 2 Kバイト(1024×16ビット)<br>(0000H-03FFH) | 1.5 Kバイト(768×16ビット)<br>(0000H-02FFH) | 2 Kバイト(1024×16ビット)<br>(0000H-03FFH)               |
| データ・メモリ (RAM)                       | 111×4ビット                            | 64×4ビット                              | 111×4ビット  |
| P0D, P0E, RESETの内蔵プルアップ抵抗           | なし                                  | マスク・オプション                            |   |
| V <sub>PP</sub> 端子、動作モード選択端子        | あり                                  | なし                                   |   |
| コンパレータ                              | あり                                  | なし                                   | あり  |
| P0E <sub>1</sub> 端子の耐圧 <sup>注</sup> | V <sub>DD</sub>                     | 9 V                                  | V <sub>DD</sub>                                   |
| 品質水準                                | 標準水準                                |                                      | ・標準水準( $\mu$ PD17133)<br>・特別水準( $\mu$ PD17133(A)) |

注  $\mu$ PD17133, 17P133のP0E<sub>1</sub>端子はN-chオープン・ドレーン入出力端子ですが、V<sub>ref</sub>を兼用しているため、中耐圧ポートとしては使用できません。

注意 PROM製品は、マスクROM製品と機能的には高い互換性がありますが、内部ROM回路や電気的特性の一部などに違いがあります。

PROM製品からマスクROM製品に切り替える際にはマスクROM製品のサンプルによる応用評価を十分に行ってください。

### 3. ワン・タイムPROM（プログラム・メモリ）の書き込みとベリファイ

$\mu$ PD17P133に内蔵されているプログラム・メモリは1024×16ビットのワン・タイムPROMです。

このワン・タイムPROMの書き込み／ベリファイのために次の表に示すような端子を使用します。なお、アドレス入力はなく、代わりにCLK端子からのクロック入力により、アドレスを更新する方法をとっています。

表3-1 プログラム・メモリ書き込み／ベリファイ時の使用端子

| 端子名                              | 機能   |
|----------------------------------|--|
| V <sub>PP</sub>                  | プログラム・メモリ書き込み／ベリファイ時の電圧印加端子です。<br>+12.5 Vを印加します。                                     |
| V <sub>DD</sub>                  | 電源です。<br>プログラム・メモリ書き込み／ベリファイ時には+6 Vを印加します。   |
| CLK                              | プログラム・メモリ書き込み／ベリファイ時のアドレス更新用クロック入力です。<br>CLK端子にパルスを4回入力することにより、プログラム・メモリのアドレスを更新します。 |
| MD <sub>0</sub> -MD <sub>3</sub> | プログラム・メモリ書き込み／ベリファイ時に動作モードを選択するための入力です。  |
| D <sub>0</sub> -D <sub>7</sub>   | プログラム・メモリ書き込み／ベリファイ時の8ビット・データ入出力です。  |

#### 3.1 プログラム・メモリ書き込み／ベリファイ時の動作モード

$\mu$ PD17P133は、ある一定時間のリセット状態 (V<sub>DD</sub>=5 V,  $\overline{\text{RESET}}=0$  V) のあと、V<sub>DD</sub>端子に+6 V、V<sub>PP</sub>端子に+12.5 Vを印加すると、プログラム・メモリ書き込み／ベリファイ・モードになります。このモードはMD<sub>0</sub>-MD<sub>3</sub>端子設定により次のような動作モードとなります。なお、表3-1に示す以外の端子は、すべて個別にプルダウン抵抗を介してGNDに接続してください（ただし、X<sub>OUT</sub>端子はオープンにしてください）。

詳しくは端子接続図（Top View）、（2）プログラム・メモリ書き込み／ベリファイ・モードを参照してください。

表3-2 動作モードの設定方法

| 動作モードの設定        |                 |                 |                 |                 |                 | 動作モード               |
|-----------------|-----------------|-----------------|-----------------|-----------------|-----------------|---------------------|
| V <sub>PP</sub> | V <sub>DD</sub> | MD <sub>0</sub> | MD <sub>1</sub> | MD <sub>2</sub> | MD <sub>3</sub> |                     |
| +12.5 V         | +6 V            | H               | L               | H               | L               | プログラム・メモリ・アドレスの0クリア |
|                 |                 | L               | H               | H               | H               | 書き込みモード             |
|                 |                 | L               | L               | H               | H               | ベリファイ・モード           |
|                 |                 | H               | X               | H               | H               | プログラム・インヒビット・モード    |

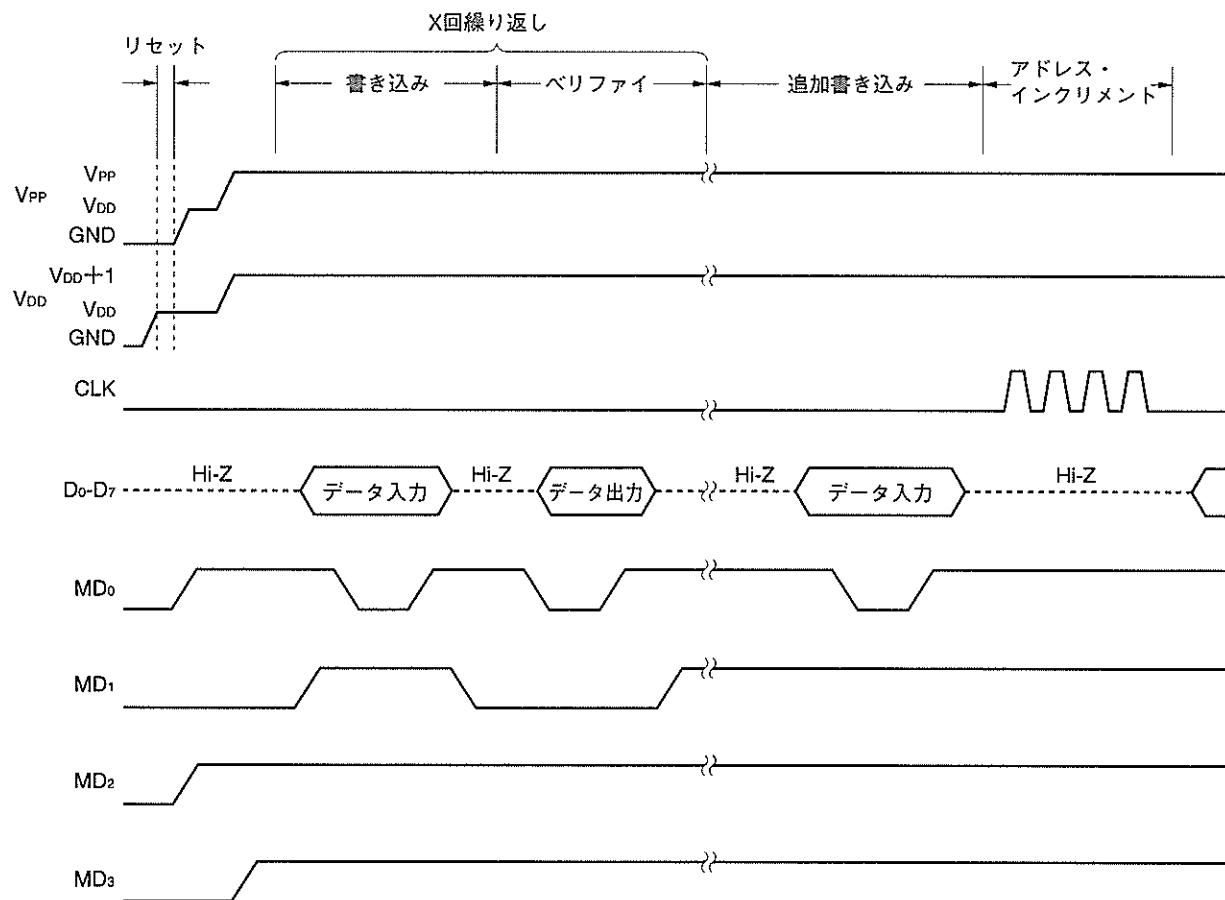
備考 X: don't care (LまたはH)

### 3.2 プログラム・メモリ書き込み手順

プログラム・メモリ書き込みの手順は次のようになっており、高速書き込みが可能です。

- (1) 使用しない端子を抵抗を介してGNDにプルダウン（XOUT端子はオープン）。CLK端子はロウ・レベル。
- (2) V<sub>DD</sub>端子に5Vを供給。V<sub>PP</sub>端子はロウ・レベル。
- (3) 10μsウエイト後、V<sub>PP</sub>端子に5Vを供給。
- (4) モード設定端子をプログラム・メモリ・アドレスの0クリア・モードに設定。
- (5) V<sub>DD</sub>に6V、V<sub>PP</sub>に12.5Vを供給。
- (6) プログラム・インヒビット・モード。
- (7) 1msの書き込みモードでデータを書き込む。
- (8) プログラム・インヒビット・モード。
- (9) ベリファイ・モード。書き込めていれば(10)へ、書き込めていなければ(7)-(9)を繰り返す。
- (10) ((7)-(9))で書き込んだ回数:X) ×1msの追加書き込み。
- (11) プログラム・インヒビット・モード。
- (12) CLK端子にパルスを4回入力することにより、プログラム・メモリのアドレスを更新(+1)。
- (13) (7)-(12)を最終アドレスまで繰り返す。
- (14) プログラム・メモリ・アドレスの0クリア・モード。
- (15) V<sub>DD</sub>、V<sub>PP</sub>端子の電圧を5Vに変更。
- (16) 電源オフ。

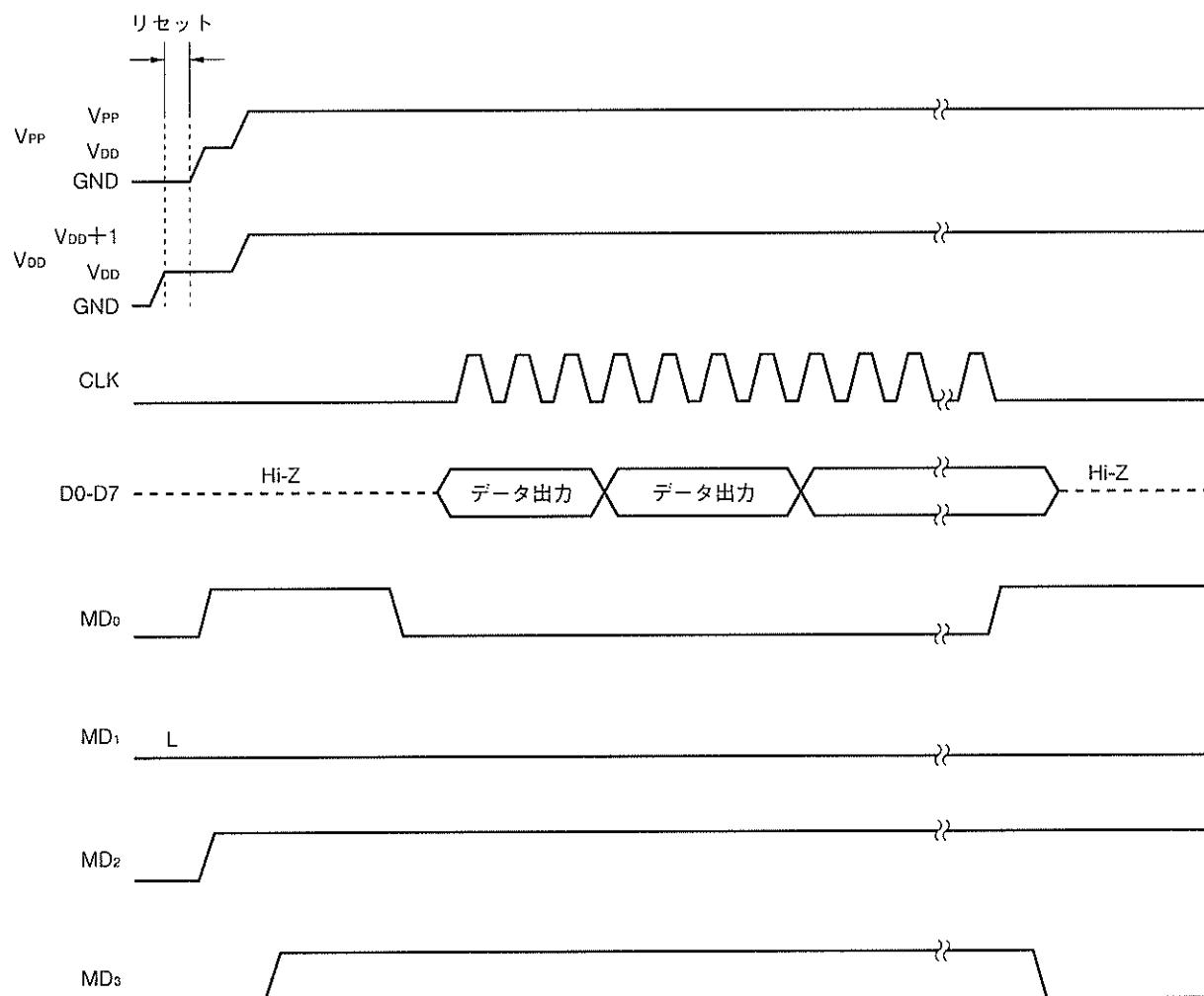
プログラム・メモリ書き込み手順の(2)-(12)を下図に示します。



### 3.3 プログラム・メモリ読み出し手順

- (1) 使用しない端子を抵抗を介してGNDプルダウン (Xout端子はオープン)。CLK端子はロウ・レベル。
- (2) V<sub>DD</sub>端子に5Vを供給。V<sub>PP</sub>端子はロウ・レベル。
- (3) 10μsウエイト後、V<sub>PP</sub>端子に5Vを供給。
- (4) モード設定端子をプログラム・メモリ・アドレスの0クリア・モードに設定。
- (5) V<sub>DD</sub>に6V、V<sub>PP</sub>に12.5Vを供給。
- (6) プログラム・インヒビット・モード。
- (7) ベリファイ・モード。CLK端子にクロック・パルスを入力すると、4回入力するごとにデータを1アドレスずつ順次出力。
- (8) プログラム・インヒビット・モード。
- (9) プログラム・メモリ・アドレスの0クリア・モード。
- (10) V<sub>DD</sub>、V<sub>PP</sub>端子の電圧を5Vに変更。
- (11) 電源オフ。

プログラム・メモリ読み出し手順の(2)-(9)を下図に示します。



## 4. 電気的特性

絶対最大定格 ( $T_A = 25^\circ\text{C}$ )

| 項目         | 略号        | 条件   | 定格                  | 単位  |    |
|------------|-----------|--|---------------------|-----|----|
| 電源電圧       | $V_{DD}$  |  | -0.3 ~ +7.0         | V   |    |
| 入力電圧       | $V_I$     | P0A, P0B, P0C, P0E <sub>1</sub> <sup>注</sup> , INT,<br>RESET | -0.3 ~ $V_{DD}+0.3$ | V   |    |
|            |           | P0D, P0E <sub>0</sub>  | -0.3 ~ +10.0        | V   |    |
| 出力電圧       | $V_O$     | P0A, P0B, P0C, P0E <sub>1</sub> <sup>注</sup> ,               | -0.3 ~ $V_{DD}+0.3$ | V   |    |
|            |           | P0D, P0E <sub>0</sub>  | -0.3 ~ +10.0        | V   |    |
| ハイ・レベル出力電流 | $I_{OH}$  | P0A, P0B, P0C 1端子当たり   | -5                  | mA  |    |
|            |           | 全出力端子合計  | -20                 | mA  |    |
| ロウ・レベル出力電流 | $I_{OL}$  | P0A, P0B, P0C 1端子当たり   | 5                   | mA  |    |
|            |           | P0D, P0E 1端子当たり  | 30                  | mA  |    |
|            |           | P0A, P0B, P0C 出力端子合計   | 20                  | mA  |    |
|            |           | P0D, P0E 出力端子合計  | 60                  | mA  |    |
|            |           | 全出力端子合計  | 80                  | mA  |    |
| 動作周囲温度     | $T_A$     |  | -40 ~ +85           | °C  |    |
| 保存温度       | $T_{STG}$ |  | -65 ~ +150          | °C  |    |
| 許容損失       | $P_d$     | $T_A = 85^\circ\text{C}$                                     | プラスチック・シュリンクDIP     | 155 | mW |
|            |           |  | プラスチックSOP           | 95  | mW |

注 P0E<sub>1</sub>端子はN-chオープン・ドレーン入出力端子ですが、中耐圧ポートとしては使用できません。

注意 各項目のうち1項目でも、また一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えるかねない定格値です。必ずこの定格値を越えない状態で、製品をご使用ください。

推奨電源電圧範囲 ( $T_A = -40 \sim +85^\circ\text{C}$ )

| 項目                  | 条件  | MIN. | TYP. | MAX. | 単位 |
|---------------------|---|------|------|------|----|
| CPU <sup>注</sup>    | 発振周波数 $f_x = 400\text{ kHz} \sim 4\text{ MHz}$  | 2.7  |      | 5.5  | V  |
|                     | 発振周波数 $f_x = 400\text{ kHz} \sim 8\text{ MHz}$  | 4.5  |      | 5.5  | V  |
| パワーオン／パワーダウン・リセット回路 | 電源電圧立ち上がり時間 ( $V_{DD} = 0 \rightarrow 2.7\text{ V}$ )<br>: 4096tcv以内 ( $f_x = 400\text{ kHz} \sim 4\text{ MHz}$ ) | 4.5  |      | 5.5  | V  |

注 パワーオン／パワーダウン・リセット回路は除く。

備考  $tcv = 16/f_x$  ( $f_x$ はシステム・クロック発振周波数)

DC特性 ( $V_{DD} = 2.7 \sim 5.5 V$ ,  $T_A = -40 \sim +85 ^\circ C$ )

| 項目                | 略号        | 条件                              |   | MIN.                     | TYP. | MAX.         | 単位      |
|-------------------|-----------|---------------------------------|---|--------------------------|------|--------------|---------|
| ハイ・レベル入力電圧        | $V_{IH1}$ | $P0A, P0B, P0C, P0D, P0E$       |   | $0.7 V_{DD}$             |      | $V_{DD}$     | V       |
|                   | $V_{IH2}$ | <u>RESET, SCK, SI, INT</u>      |   | $0.8 V_{DD}$             |      | $V_{DD}$     | V       |
| ロウ・レベル入力電圧        | $V_{IL1}$ | $P0A, P0B, P0C$                 |   | 0                        |      | $0.3 V_{DD}$ | V       |
|                   | $V_{IL2}$ | $P0D, P0E, RESET, SCK, SI, INT$ |   | 0                        |      | $0.2 V_{DD}$ | V       |
| ハイ・レベル出力電圧        | $V_{OH}$  | $P0A, P0B, P0C$                 | $V_{DD} = 4.5 \sim 5.5 V$               | $V_{DD} - 0.3$           |      |              | V       |
|                   |           |                                 | $I_{OH} = -1.0 mA$                      |                          |      |              |         |
| ロウ・レベル出力電圧        | $V_{OL1}$ | $P0A, P0B, P0C, P0D, P0E$       | $V_{DD} = 4.5 \sim 5.5 V$               |                          |      | 0.3          | V       |
|                   |           |                                 | $I_{OL} = 1.0 mA$                       |                          |      | 0.3          | V       |
|                   | $V_{OL2}$ | $P0D, P0E$                      | $V_{DD} = 4.5 \sim 5.5 V$               |                          |      | 1.0          | V       |
|                   |           |                                 | $I_{OL} = 15 mA$                        |                          |      | 2.0          | V       |
| ハイ・レベル入力リーケ電流     | $I_{IH}$  | $P0A, P0B, P0C, P0D, P0E$       |   |                          |      | 3            | $\mu A$ |
|                   |           | $V_{IN} = V_{DD}$               |   |                          |      |              |         |
| ロウ・レベル入力リーケ電流     | $I_{IL}$  | $P0A, P0B, P0C, P0D, P0E$       |   |                          |      | -3           | $\mu A$ |
|                   |           | $V_{IN} = 0 V$                  |   |                          |      |              |         |
| ハイ・レベル出力リーケ電流     | $I_{OH}$  | $P0A, P0B, P0C, P0D, P0E$       |   |                          |      | 3            | $\mu A$ |
|                   |           | $V_{OUT} = V_{DD}$              |   |                          |      |              |         |
| ロウ・レベル出力リーケ電流     | $I_{OL}$  | $P0A, P0B, P0C, P0D, P0E$       |   |                          |      | -3           | $\mu A$ |
|                   |           | $V_{OUT} = 0 V$                 |   |                          |      |              |         |
| 電源電流 <sup>注</sup> | $I_{DD1}$ | 動作モード                           | $f_x = 8.0 MHz, V_{DD} = 5 V \pm 10 \%$ |                          | 5.0  | 8.0          | mA      |
|                   |           |                                 | $f_x = 4.0 MHz, V_{DD} = 5 V \pm 10 \%$ |                          | 3.0  | 5.0          | mA      |
|                   |           |                                 | $f_x = 2.0 MHz, V_{DD} = 3 V \pm 10 \%$ |                          | 1.0  | 2.5          | mA      |
|                   |           |                                 | $f_x = 455 kHz$                         | $V_{DD} = 5 V \pm 10 \%$ | 2.0  | 4.5          | mA      |
|                   |           |                                 |   | $V_{DD} = 3 V \pm 10 \%$ | 0.7  | 2.2          | mA      |
|                   | $I_{DD2}$ | モード                             | $f_x = 8.0 MHz, V_{DD} = 5 V \pm 10 \%$ |                          | 3.5  | 5.0          | mA      |
|                   |           |                                 | $f_x = 4.0 MHz, V_{DD} = 5 V \pm 10 \%$ |                          | 2.5  | 3.5          | mA      |
|                   |           |                                 | $f_x = 2.0 MHz, V_{DD} = 3 V \pm 10 \%$ |                          | 0.8  | 2.0          | mA      |
|                   |           |                                 | $f_x = 455 kHz$                         | $V_{DD} = 5 V \pm 10 \%$ | 1.8  | 3.5          | mA      |
|                   |           |                                 |   | $V_{DD} = 3 V \pm 10 \%$ | 0.6  | 1.9          | mA      |
|                   | $I_{DD3}$ | STOPモード                         | $V_{DD} = 5 V \pm 10 \%$                |                          | 3.0  | 10           | $\mu A$ |
|                   |           |                                 | $V_{DD} = 3 V \pm 10 \%$                |                          | 2.0  | 10           | $\mu A$ |

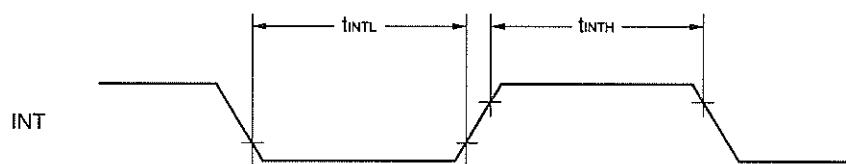
注 コンパレータに流れる電流は除く。

AC特性 ( $V_{DD} = 2.7 \sim 5.5 V$ ,  $T_A = -40 \sim +85 ^\circ C$ )

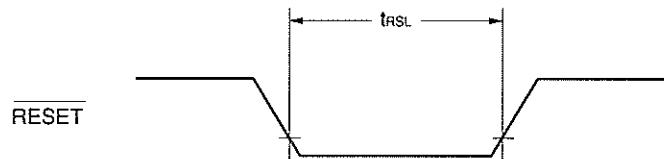
| 項目                            | 略号                                       | 条件                        | MIN. | TYP. | MAX. | 単位 |
|-------------------------------|--|---------------------------|------|------|------|----|
| CPUクロック・サイクル・<br>タイム (命令実行時間) | t <sub>CY</sub>                          | $V_{DD} = 4.5 \sim 5.5 V$ | 1.9  |      | 41   | μs |
|                               |  |                           | 3.9  |      | 41   | μs |
| INT/HI, ロウ・レベル幅<br>(外部割り込み入力) | t <sub>INTL</sub> ,<br>t <sub>INTH</sub> | $V_{DD} = 4.5 \sim 5.5 V$ | 10   |      |      | μs |
|                               |  |                           | 50   |      |      | μs |
| RESETロウ・レベル幅                  | t <sub>RSL</sub>                         | $V_{DD} = 4.5 \sim 5.5 V$ | 10   |      |      | μs |
|                               |  |                           | 50   |      |      | μs |

備考  $t_{CY} = 16/f_x$  ( $f_x$ はシステム・クロック発振周波数)

#### 割り込み入力タイミング



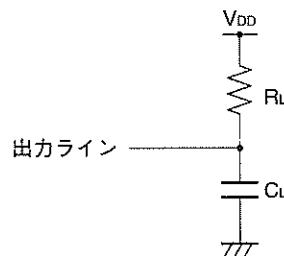
#### RESET入力タイミング



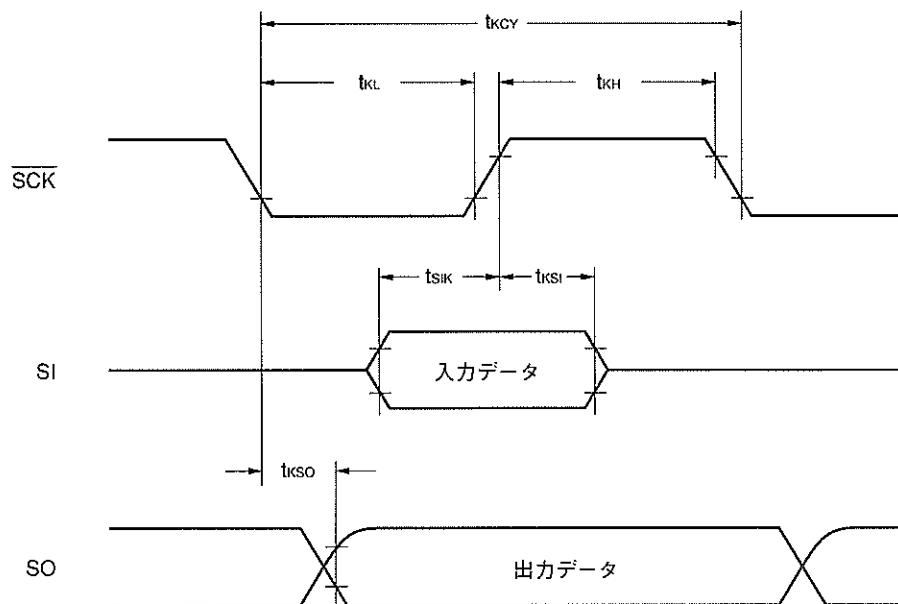
シリアル転送オペレーション ( $V_{DD} = 2.7 \sim 5.5$  V,  $T_A = -40 \sim +85$  °C)

| 項目                | 略号                                   | 条件                         |  | MIN.              | TYP. | MAX. | 単位      |
|-------------------|--------------------------------------|----------------------------|--|-------------------|------|------|---------|
| SCKサイクル・タイム       | t <sub>KCY</sub>                     | 入力                         | $V_{DD} = 4.5 \sim 5.5$ V                            | 2.0               |      |      | $\mu$ s |
|                   |                                      |                            |  | 10                |      |      | $\mu$ s |
|                   |                                      | 出力                         | $R_L = 1\text{ k}\Omega$ , $V_{DD} = 4.5 \sim 5.5$ V | 2.0               |      |      | $\mu$ s |
|                   |                                      |                            | $C_L = 100\text{ pF}$                                | 16                |      |      | $\mu$ s |
| SCKハイ, ロウ・レベル幅    | t <sub>KH</sub> ,<br>t <sub>KL</sub> | 入力                         | $V_{DD} = 4.5 \sim 5.5$ V                            | 1.0               |      |      | $\mu$ s |
|                   |                                      |                            |  | 5.0               |      |      | $\mu$ s |
|                   | t <sub>KL</sub>                      | 出力                         | $R_L = 1\text{ k}\Omega$ , $V_{DD} = 4.5 \sim 5.5$ V | $t_{KCY}/2 - 0.6$ |      |      | $\mu$ s |
|                   |                                      |                            | $C_L = 100\text{ pF}$                                | $t_{KCY}/2 - 1.2$ |      |      | $\mu$ s |
| SIセットアップ時間(対SCK↑) | t <sub>SIK</sub>                     |                            |  | 100               |      |      | ns      |
| SIホールド時間(対SCK↑)   | t <sub>ISI</sub>                     |                            |  | 100               |      |      | ns      |
| SCK↓→SO出力遅延時間     | t <sub>KSO</sub>                     | $R_L = 1\text{ k}\Omega$ , | $V_{DD} = 4.5 \sim 5.5$ V                            |                   |      | 0.8  | $\mu$ s |
|                   |                                      | $C_L = 100\text{ pF}$      |  |                   |      | 1.4  | $\mu$ s |

備考  $R_L$ ,  $C_L$ は、出力ラインの負荷抵抗、負荷容量です。



## シリアル転送タイミング



パワーオン／パワーダウン・リセット回路特性 ( $T_A = -40 \sim +85^\circ\text{C}$ )

| 項目                      | 略号        | 条件  | MIN. | TYP. | MAX.    | 単位            |
|-------------------------|-----------|---|------|------|---------|---------------|
| パワーオン・リセット有効電源電圧立ち上がり時間 | $t_{POR}$ | $V_{DD} = 0 \rightarrow 2.7\text{ V}$<br>0 Vから立ち上ることが<br>$f_x = 400\text{ kHz} \sim 4\text{ MHz}$ |      |      | 4096tcy | $\mu\text{s}$ |
| パワーダウン・リセット回路低電圧検出電圧    | $V_{PDR}$ | $\text{PDRESEN} = 1$ のとき  |      | 3.5  | 4.5     | V             |

備考  $tcy = 16/f_x$  ( $f_x$ はシステム・クロック発振周波数)コンパレータ特性 ( $V_{DD} = 2.7 \sim 5.5\text{ V}$ ,  $T_A = -40 \sim +85^\circ\text{C}$ )

| 項目                | 略号        | 条件                                   | MIN. | TYP. | MAX.     | 単位            |
|-------------------|-----------|--------------------------------------|------|------|----------|---------------|
| コンパレータ入力電圧範囲      | $V_{AIN}$ | $C_{in1}\text{-}C_{in3}$ , $V_{ref}$ | 0    |      | $V_{DD}$ | V             |
| 分解能 <sup>注1</sup> |           | $V_{DD} = 4.5 \sim 5.5\text{ V}$     |      | 10   | 50       | mV            |
|                   |           |                                      |      |      | 100      | mV            |
| 応答時間              |           | 注2                                   |      |      | 6tcy     | $\mu\text{s}$ |

注1. 内部レファレンス電圧を使用する場合を含みます。

2. コンパレータ・スタート命令実行後（コンパレータ・スタート命令実行時間は含まず），CMPRSLTに比較結果が格納されるまでの時間（ $12\text{ }\mu\text{s}$ ,  $f_x = 8\text{ MHz}$ 時）備考  $tcy = 16/f_x$  ( $f_x$ はシステム・クロック発振周波数)システム・クロック発振回路特性 ( $V_{DD} = 2.7 \sim 5.5\text{ V}$ ,  $T_A = -40 \sim +85^\circ\text{C}$ )

| 発振子      | 項目                 | 条件                               | MIN. | TYP. | MAX. | 単位  |
|----------|--------------------|----------------------------------|------|------|------|-----|
| セラミック発振子 | 発振周波数<br>( $f_x$ ) |                                  | 0.39 |      | 4.08 | MHz |
|          |                    | $V_{DD} = 4.5 \sim 5.5\text{ V}$ | 0.39 |      | 8.16 | MHz |

DCプログラミング特性 ( $V_{DD} = 6.0 \pm 0.25\text{ V}$ ,  $V_{PP} = 12.5 \pm 0.5\text{ V}$ ,  $T_A = 25^\circ\text{C}$ )

| 項目            | 略号        | 条件                              | MIN.           | TYP. | MAX.         | 単位            |
|---------------|-----------|---------------------------------|----------------|------|--------------|---------------|
| ハイ・レベル入力電圧    | $V_{IH1}$ | CLK以外                           | $0.7 V_{DD}$   |      | $V_{DD}$     | V             |
|               | $V_{IH2}$ | CLK                             | $V_{DD} - 0.5$ |      | $V_{DD}$     | V             |
| ロウ・レベル入力電圧    | $V_{IL1}$ | CLK以外                           | 0              |      | $0.3 V_{DD}$ | V             |
|               | $V_{IL2}$ | CLK                             | 0              |      | 0.4          | V             |
| 入力リーク電流       | $I_{LI}$  | $V_{IN} = V_{IL}$ or $V_{IH}$   |                |      | 10           | $\mu\text{A}$ |
| ハイ・レベル出力電圧    | $V_{OH}$  | $I_{OH} = -1\text{ mA}$         | $V_{DD} - 1.0$ |      |              | V             |
| ロウ・レベル出力電圧    | $V_{OL}$  | $I_{OL} = 1.6\text{ mA}$        |                |      | 0.4          | V             |
| $V_{DD}$ 電源電流 | $I_{DD}$  |                                 |                |      | 30           | mA            |
| $V_{PP}$ 電源電流 | $I_{PP}$  | $MD0 = V_{IL}$ , $MD1 = V_{IH}$ |                |      | 30           | mA            |

注意1.  $V_{PP}$ はオーバーシュートを含めて+13.5 V以上にならないようにしてください。2.  $V_{DD}$ は $V_{PP}$ より前に印加し,  $V_{PP}$ のあとから切断するようにしてください。

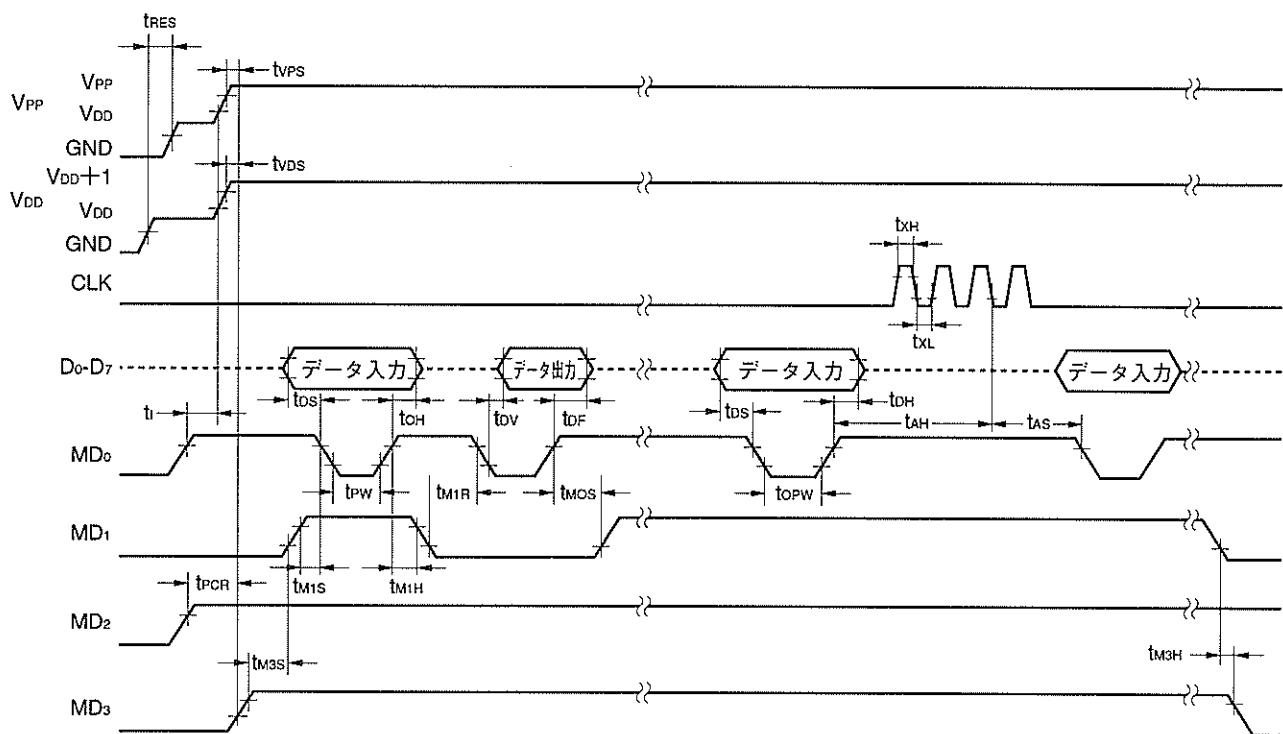
ACプログラミング特性 ( $V_{DD} = 6.0 \pm 0.25$  V,  $V_{PP} = 12.5 \pm 0.5$  V,  $T_A = 25$  °C)

| 項目                                  | 略号                                | 注1               | 条件   | MIN.  | TYP. | MAX. | 単位  |
|-------------------------------------|-----------------------------------|------------------|--|-------|------|------|-----|
| アドレス・セットアップ時間 <sup>注2</sup> (対MD0↓) | t <sub>AS</sub>                   | t <sub>AS</sub>  |  | 2     |      |      | μs  |
| MD1セットアップ時間 (対MD0↓)                 | t <sub>M1S</sub>                  | t <sub>ES</sub>  |  | 2     |      |      | μs  |
| データ・セットアップ時間 (対MD0↓)                | t <sub>D</sub>                    | t <sub>D</sub>   |  | 2     |      |      | μs  |
| アドレス・ホールド時間 <sup>注2</sup> (対MD0↑)   | t <sub>AH</sub>                   | t <sub>AH</sub>  |  | 2     |      |      | μs  |
| データ・ホールド時間 (対MD0↑)                  | t <sub>DH</sub>                   | t <sub>DH</sub>  |  | 2     |      |      | μs  |
| MD0↑→データ出力フロー遷延時間                   | t <sub>DF</sub>                   | t <sub>DF</sub>  |  | 0     |      | 130  | ns  |
| V <sub>PP</sub> セットアップ時間 (対MD3↑)    | t <sub>VPS</sub>                  | t <sub>VPS</sub> |  | 2     |      |      | μs  |
| V <sub>DD</sub> セットアップ時間 (対MD3↑)    | t <sub>VDS</sub>                  | t <sub>VCS</sub> |  | 2     |      |      | μs  |
| 初期プログラム・パルス幅                        | t <sub>PW</sub>                   | t <sub>PW</sub>  |  | 0.95  | 1.0  | 1.05 | ms  |
| 追加プログラム・パルス幅                        | t <sub>OPW</sub>                  | t <sub>OPW</sub> |  | 0.95  |      | 21.0 | ms  |
| MD0セットアップ時間 (対MD1↑)                 | t <sub>MOS</sub>                  | t <sub>ES</sub>  |  | 2     |      |      | μs  |
| MD0↓→データ出力遷延時間                      | t <sub>DV</sub>                   | t <sub>DV</sub>  | MD0 = MD1 = V <sub>IL</sub>                |       |      | 1    | μs  |
| MD1ホールド時間 (対MD0↑)                   | t <sub>M1H</sub>                  | t <sub>EH</sub>  | t <sub>M1H</sub> +t <sub>M1R</sub> ≥ 50 μs | 2     |      |      | μs  |
| MD1回復時間 (対MD0↓)                     | t <sub>M1R</sub>                  | t <sub>OR</sub>  |  | 2     |      |      | μs  |
| プログラム・カウンタ・リセット時間                   | t <sub>PCR</sub>                  | —                |  | 10    |      |      | μs  |
| CLK入力ハイ、ロウ・レベル幅                     | t <sub>XH</sub> , t <sub>XL</sub> | —                |  | 0.125 |      |      | μs  |
| CLK入力周波数                            | f <sub>X</sub>                    | —                |  |       |      | 2    | MHz |
| イニシャル・モード・セット時間                     | t <sub>I</sub>                    | —                |  | 2     |      |      | μs  |
| MD3セットアップ時間 (対MD1↑)                 | t <sub>M3S</sub>                  | —                |  | 2     |      |      | μs  |
| MD3ホールド時間 (対MD1↓)                   | t <sub>M3H</sub>                  | —                |  | 2     |      |      | μs  |
| MD3セットアップ時間 (対MD0↓)                 | t <sub>M3SR</sub>                 | —                | プログラム・メモリ読み出し時                             | 2     |      |      | μs  |
| アドレス <sup>注2</sup> →データ出力遷延時間       | t <sub>DAD</sub>                  | t <sub>ACC</sub> | 〃  |       |      | 2    | μs  |
| アドレス <sup>注2</sup> →データ出力ホールド時間     | t <sub>HAD</sub>                  | t <sub>OH</sub>  | 〃  | 0     |      | 130  | ns  |
| MD3ホールド時間 (対MD0↑)                   | t <sub>M3HR</sub>                 | —                | 〃  | 2     |      |      | μs  |
| MD3↓→データ出力フロー遷延時間                   | t <sub>DFR</sub>                  | —                | 〃  |       |      | 2    | μs  |
| リセット・セットアップ時間                       | t <sub>RES</sub>                  |                  |  | 10    |      |      | μs  |

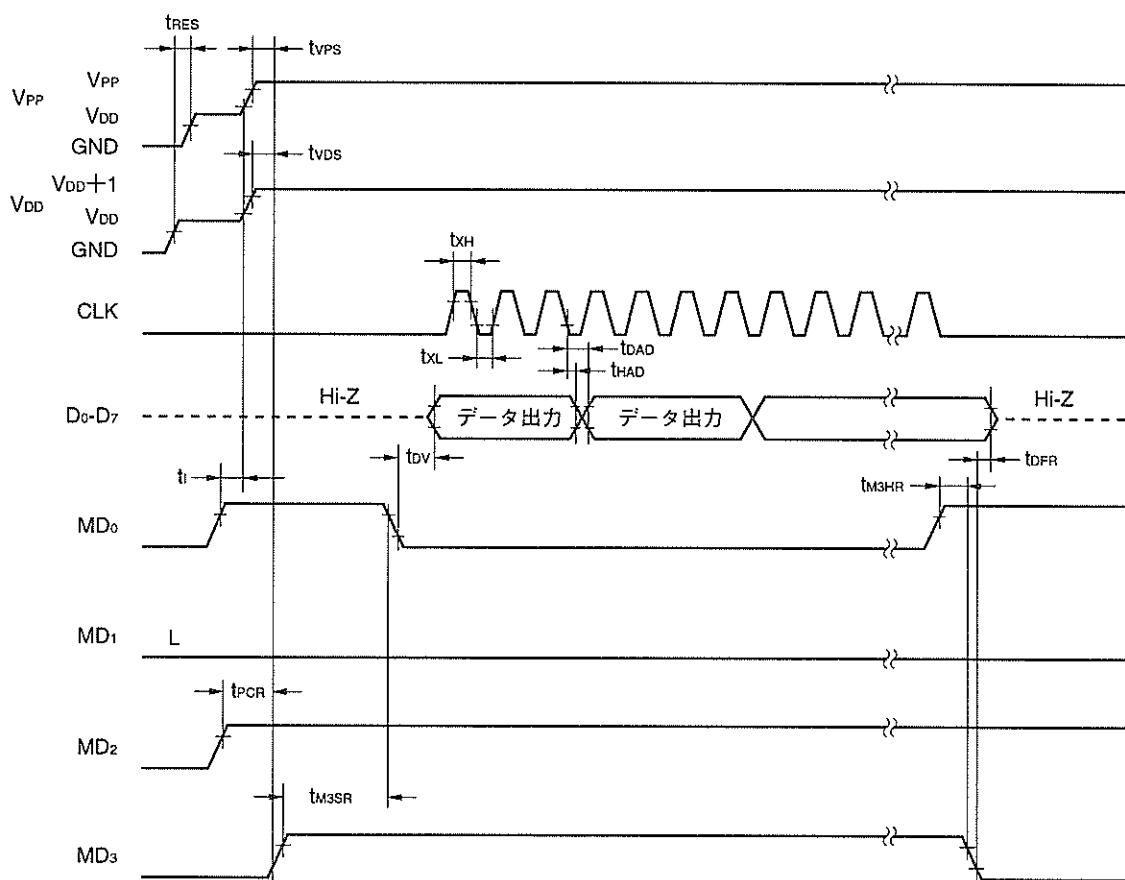
注1. 対応する  $\mu$ PD27C256A (保守品) の略号です。

2. 内部アドレス信号は3クロック目のCLK入力の立ち下がりで+1されます。

## プログラム・メモリ書き込みタイミング

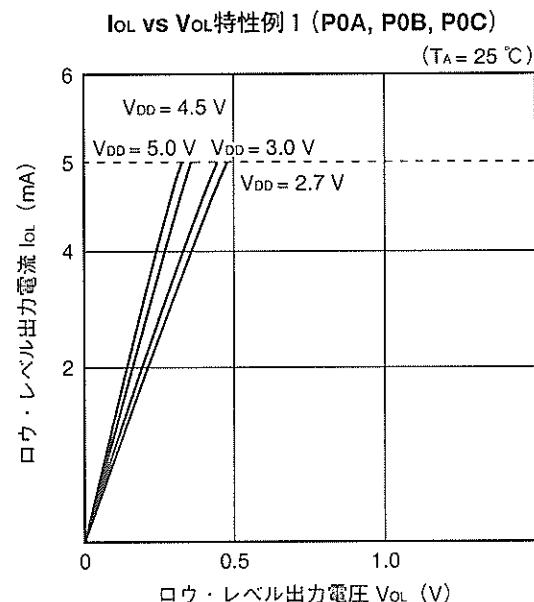
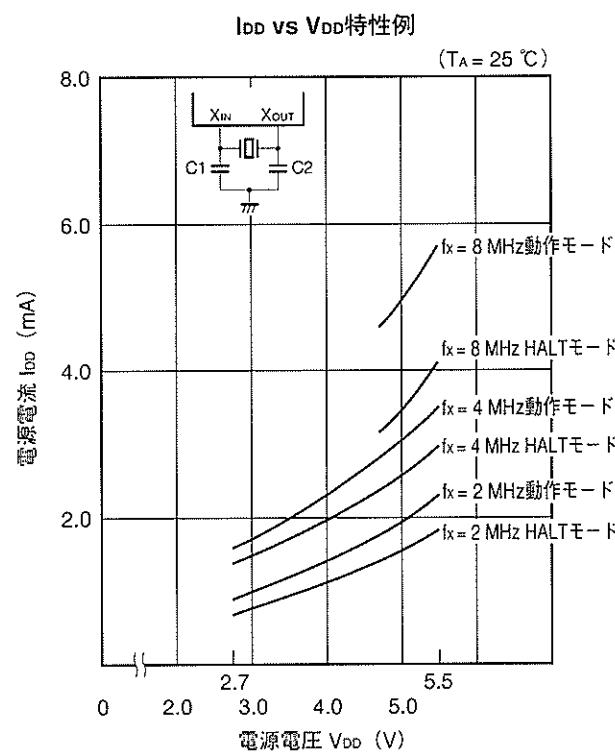


## プログラム・メモリ読み出しタイミング



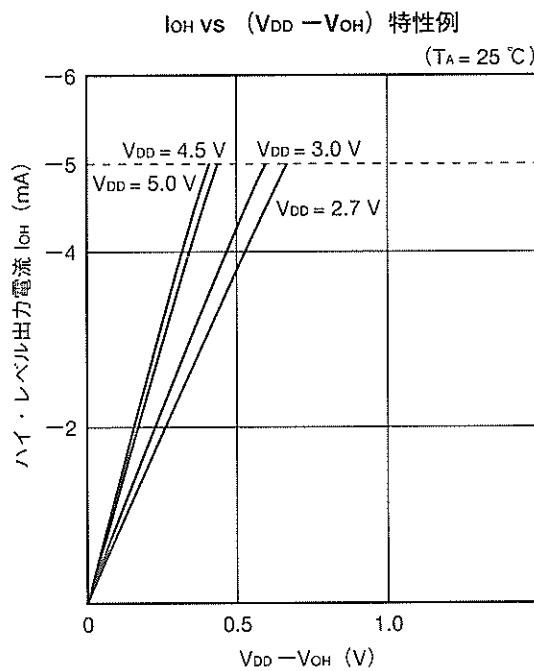
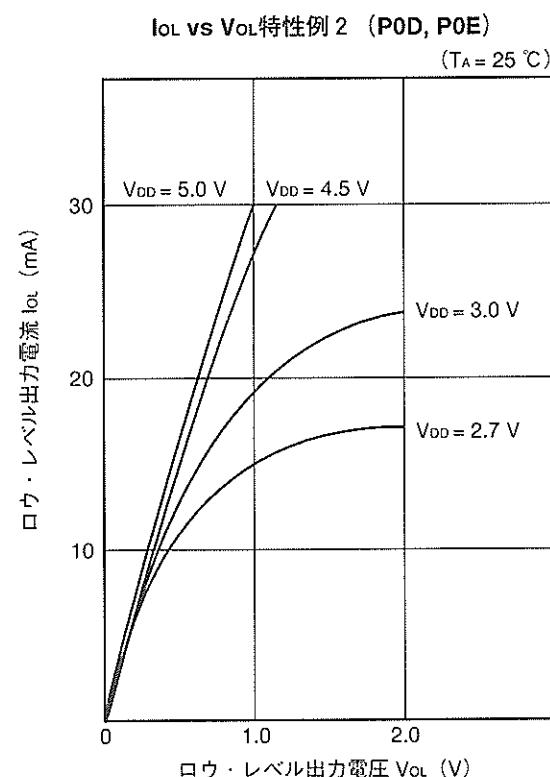
備考 破線はハイ・インピーダンスを示します。

## 5. 特性曲線（参考値）



注意 絶対最大定格は、1端子当たり 5 mAです。

注意 絶対最大定格は、1端子当たり 5 mAです。

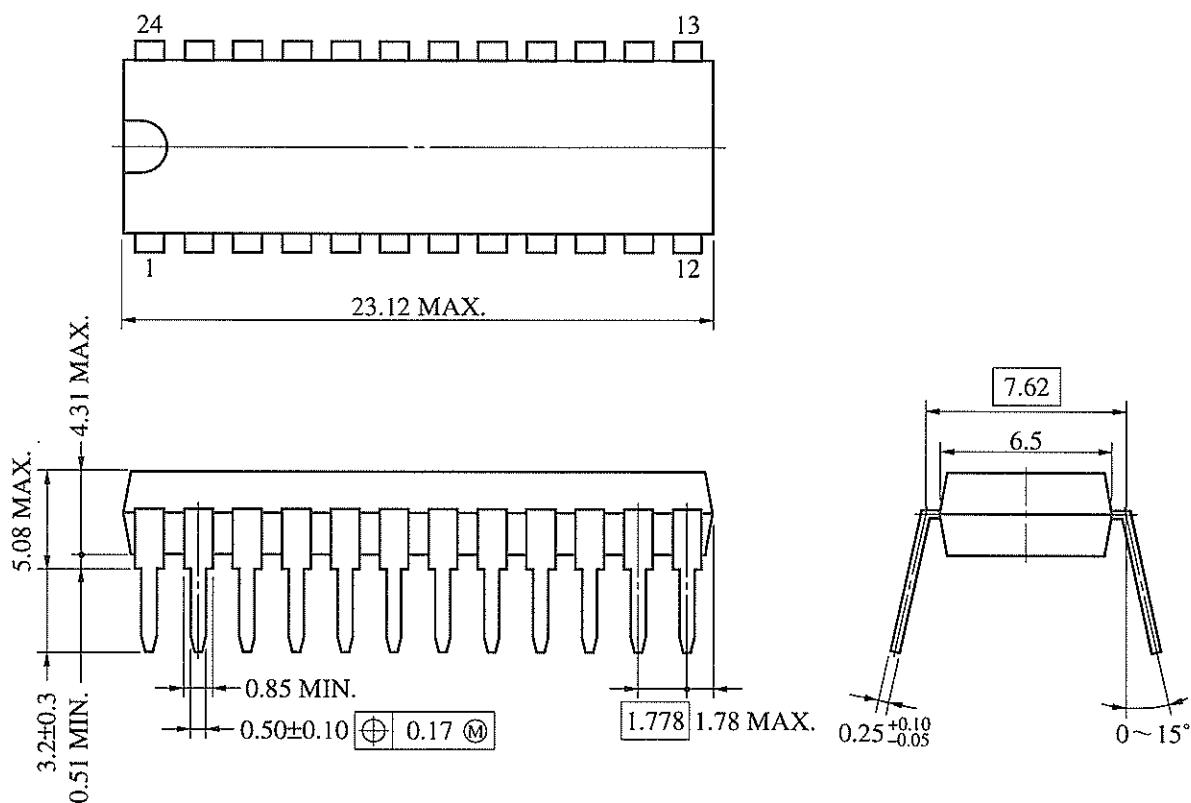


注意 絶対最大定格は、1端子当たり -5 mAです。

注意 絶対最大定格は、1端子当たり 30 mAです。  
また、P0E<sub>1</sub>端子の入力電圧および出力電圧は、  
V<sub>DD</sub>+0.3 Vを越えることはできません。

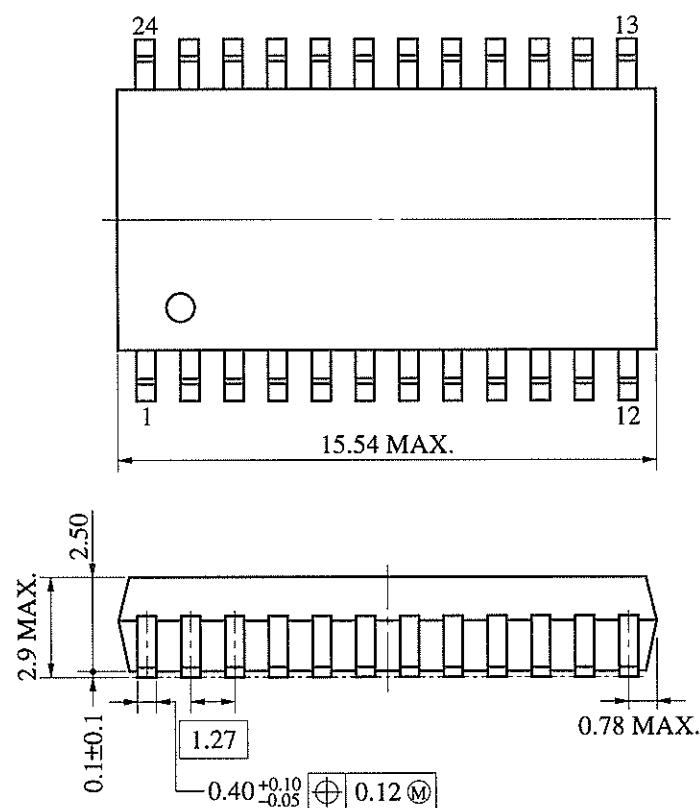
## 6. 外形図

24ピン・プラスチック・シュリンク DIP (300 mil) 外形図 (単位: mm)

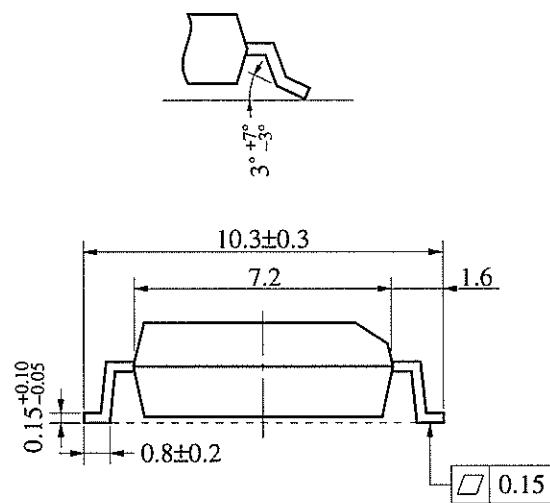


S24C-70-300B-1

24ピン・プラスチック SOP (375 mil) 外形図 (単位:mm)



端子先端形状詳細図



P24GM-50-375B-3



## 7. 半田付け推奨条件

μPD17P133の半田付け実装は、次の推奨条件で実施してください。

半田付け推奨条件の詳細は、インフォメーション資料「半導体デバイス実装マニュアル」(IEI-616)を参照してください。

なお、推奨条件以外の半田付け方式および半田付け条件については、当社販売員にご相談ください。

表 7-1 表面実装タイプの半田付け条件

μPD17P133GT：24ピン・プラスチックSOP (375 mil)

| 半田付け方式      | 半田付け条件   | 推奨条件記号     |
|-------------|--|------------|
| 赤外線リフロ      | パッケージ・ピーク温度：235 °C、時間：30秒以内(210 °C以上)、回数：2回以内、<br>制限日数：7日間 <sup>注</sup> (以降は125 °Cブリベーカー20時間必要)<br><br>〈留意事項〉<br>(1) 2回目のリフロは、1回目のリフロによるデバイス温度が常温に戻ってから開始してください。<br>(2) 1回目のリフロの後の水によるフラックス洗浄はお避けください。 | IR35-207-2 |
| VPS         | パッケージ・ピーク温度：215 °C、時間：40秒以内(200 °C以上)、回数：2回以内、<br>制限日数：7日間 <sup>注</sup> (以降は125 °Cブリベーカー20時間必要)<br><br>〈留意事項〉<br>(1) 2回目のリフロは、1回目のリフロによるデバイス温度が常温に戻ってから開始してください。<br>(2) 1回目のリフロの後の水によるフラックス洗浄はお避けください。 | VP15-207-2 |
| ウェーブ・ソルダリング | 半田槽温度：260 °C以下、時間：10秒以内、回数：1回、<br>予備加熱温度：120 °C MAX. (パッケージ表面温度)、<br>制限日数：7日間 <sup>注</sup> (以降は125 °Cブリベーカー20時間必要)   | WS60-207-1 |
| 端子部分加熱      | 端子温度：300 °C以下、時間：3秒以内(デバイスの一辺当たり)  | —          |

注 ドライパック開封後の保管制限日数で、保管条件は25 °C、65 %RH以下。

注意 半田付け方式の併用はお避けください(ただし、端子部分加熱方式は除く)。

表 7-2 挿入タイプの半田付け条件

μPD17P133CS：24ピン・プラスチック・シュリンクDIP (300 mil)

| 半田付け方式                | 半田付け条件                        |
|-----------------------|-------------------------------|
| ウェーブ・ソルダリング<br>(端子のみ) | 半田槽温度：260 °C以下、時間：10秒以内       |
| 端子部分加熱                | 端子温度：300 °C以下、時間：3秒以内(1端子当たり) |

注意 ウェーブ・ソルダリングは端子のみとし、噴流半田が直接本体に接触しないようにしてください。

付録A.  $\mu$ PD17120サブシリーズ一覧表

| 項目                  | 品名  | $\mu$ PD17120 | $\mu$ PD17132          | $\mu$ PD17P132   | $\mu$ PD17121           | $\mu$ PD17133 | $\mu$ PD17P133         |  |  |  |  |  |  |  |  |  |
|---------------------|---|---------------|------------------------|--|-------------------------|---------------|------------------------|--|--|--|--|--|--|--|--|--|
| ROM容量               | マスクROM  |               | ワン・タイムPROM             |  | マスクROM                  |               | ワン・タイムPROM             |  |  |  |  |  |  |  |  |  |
|                     | 1.5 Kバイト<br>(768×16ビット)   |               | 2 Kバイト<br>(1024×16ビット) |  | 1.5 Kバイト<br>(768×16ビット) |               | 2 Kバイト<br>(1024×16ビット) |  |  |  |  |  |  |  |  |  |
| RAM容量               | 64×4ビット   |               | 111×4ビット               |  | 64×4ビット                 |               | 111×4ビット               |  |  |  |  |  |  |  |  |  |
| 入出力ポート数             | 19本（入出力：18本、センス入力（INT端子）：1本）  |               |                        |  |                         |               |                        |  |  |  |  |  |  |  |  |  |
| 外部割り込み              | 1本（センス入力付き）   |               |                        |  |                         |               |                        |  |  |  |  |  |  |  |  |  |
| アナログ入力              | なし  | コンパレータ（4チャネル） |                        | なし   | コンパレータ（4チャネル）           |               |                        |  |  |  |  |  |  |  |  |  |
| タイマ                 | 1チャネル   |               |                        |  |                         |               |                        |  |  |  |  |  |  |  |  |  |
| シリアル・インターフェース       | 1チャネル   |               |                        |  |                         |               |                        |  |  |  |  |  |  |  |  |  |
| スタック                | アドレス・スタック×5、割り込みスタック×1  |               |                        |  |                         |               |                        |  |  |  |  |  |  |  |  |  |
| パワーオン／パワーダウン・リセット回路 | 内蔵（ $V_{DD} = 5V \pm 10\%$ の応用回路で使用可）   |               |                        | 内蔵（ $V_{DD} = 5V \pm 10\%$ , $f_x = 400\text{kHz} \sim 4\text{MHz}$ の応用回路で使用可） |                         |               |                        |  |  |  |  |  |  |  |  |  |
| システム・クロック           | RC発振  |               |                        | セラミック発振  |                         |               |                        |  |  |  |  |  |  |  |  |  |
| 命令実行時間              | $8\mu\text{s}$ ( $f_{CC} = 2\text{MHz}$ 時)  |               |                        | $2\mu\text{s}$ ( $f_x = 8\text{MHz}$ 時)  |                         |               |                        |  |  |  |  |  |  |  |  |  |
| スタンバイ機能             | HALT, STOP  |               |                        |  |                         |               |                        |  |  |  |  |  |  |  |  |  |
| 電源電圧                | ● $V_{DD} = 2.7 \sim 5.5\text{V}$<br>● $V_{DD} = 4.5 \sim 5.5\text{V}$ （パワーオン／パワーダウン・リセット機能使用時） |               |                        |  |                         |               |                        |  |  |  |  |  |  |  |  |  |
| パッケージ               | ● 24ピン・プラスチック・シュリンクDIP (300 mil)<br>● 24ピン・プラスチックSOP (375 mil)                                  |               |                        |  |                         |               |                        |  |  |  |  |  |  |  |  |  |
| ワン・タイムPROM製品        | $\mu$ PD17P132  |               | —                      | $\mu$ PD17P133   |                         | —             | —                      |  |  |  |  |  |  |  |  |  |

備考 コンパレータは、ソフトウェアにより4ビットA/Dコンバータとして使用可能です。

## 付録B. 開発ツール

μPD17P133のプログラムを開発するために、以下の開発ツールを用意しています。

### ハードウエア

| 名 称   | 概 要   |
|---|---|
| インサーキット・エミュレータ<br>IE-17K<br>IE-17K-ET <sup>注1</sup><br>EMU-17K <sup>注2</sup>                                  | IE-17K, IE-17K-ET, EMU-17Kは、17Kシリーズ共通のインサーキット・エミュレータです。IE-17KおよびIE-17K-ETは、ホスト・マシンであるPC-9800シリーズまたは、IBM PC/AT™とRS-232-Cを介して接続して使用します。EMU-17Kは、ホスト・マシンであるPC-9800シリーズの拡張用スロットに実装して使用します。<br>各品種専用のシステム・エバリュエーション・ボード(SEボード)と組み合わせて使用することにより、その品種に対応したエミュレータとして動作します。マン・マシン・インターフェース・ソフトウェアであるSIMPLEHOST™を使用すると、さらに高度なディバグ環境を実現できます。<br>なお、EMU-17Kは、データ・メモリの内容をリアルタイムで確認できるという機能を備えています。 |
| SEボード (SE-17120)  | SE-17120は、μPD17120サブシリーズ用のSEボードです。単体でシステム評価に、インサーキット・エミュレータと組み合わせてディバグに使用します。   |
| エミュレーション・プローブ<br>(EP-17120CS)   | EP-17120CSは、17Kシリーズ24ピン・シェリンクDIP (300 mil) 用のエミュレーション・プローブです。SEボードとターゲット・システムを接続します。  |
| PROMプログラマ<br>AF-9703 <sup>注3</sup><br>AF-9704 <sup>注3</sup><br>AF-9705 <sup>注3</sup><br>AF-9706 <sup>注3</sup> | AF-9703, AF-9704, AF-9705, AF-9706は、μPD17P133に対応したPROMプログラマです。プログラマアダプタAF-9808Mを接続することにより、μPD17P133をプログラミングすることができます。   |
| プログラムアダプタ<br>(AF-9808M <sup>注3</sup> )  | AF-9808Mは、μPD17P133CS, 17P133GTをプログラミングするためのアダプタです。AF-9703, AF-9704, AF-9705またはAF-9706と組み合わせて使用します。   |

注1. 廉価版：電源外付けタイプ

2. 株式会社アイ・シーの製品です。詳細につきましては、株式会社アイ・シー（東京（03）3447-3793）までお問い合わせください。
3. 安藤電気株式会社の製品です。詳細につきましては、安藤電気株式会社（東京（03）3733-1151）までお問い合わせください。



## ソフトウェア

| 名 称                                 | 概 要  | ホスト・マシン     | OS        | 供給媒体                       | オーダ名称                      |
|-------------------------------------|--|-------------|-----------|----------------------------|----------------------------|
| 17Kシリーズ<br>アセンブラ<br>(AS17K)         | AS17Kは17Kシリーズ共通に使<br>用できるアセンブラです。<br>μPD17P133のプログラム開発<br>には、このAS17Kとデバイス・<br>ファイル(AS17133)を組み合<br>わせて使用します。         | PC-9800シリーズ | MS-DOS™   | 5インチ2HD                    | μS5A10AS17K                |
|                                     |  |             |           | 3.5インチ2HD                  | μS5A13AS17K                |
|                                     | IBM PC/AT  | PC DOS™     | 5インチ2HC   | μS7B10AS17K                |                            |
|                                     |  |             | 3.5インチ2HC | μS7B13AS17K                |                            |
| デバイス・<br>ファイル<br>(AS17133)          | AS17133はμPD17133と<br>μPD17P133用のデバイス・フ<br>ァイルです。<br>17Kシリーズ共通のアセンブラ<br>(AS17K)と組み合わせて使用<br>します。                      | PC-9800シリーズ | MS-DOS    | 5インチ2HD                    | μS5A10AS17120 <sup>注</sup> |
|                                     |  |             |           | 3.5インチ2HD                  | μS5A13AS17120 <sup>注</sup> |
|                                     | IBM PC/AT  | PC DOS      | 5インチ2HC   | μS7B10AS17120 <sup>注</sup> |                            |
|                                     |  |             | 3.5インチ2HC | μS7B13AS17120 <sup>注</sup> |                            |
| サポート・ソフ<br>ト<br>ウエア<br>(SIMPLEHOST) | SIMPLEHOSTはインサーチッ<br>ト・エミュレータとパーソナ<br>ル・コンピュータを用いてプロ<br>グラム開発を行うときに<br>Windows™上でマン・マシン・<br>インターフェースを行うソフトウ<br>エアです。 | PC-9800シリーズ | MS-DOS    | Windows                    | 5インチ2HD                    |
|                                     |  |             | 3.5インチ2HD |                            | μS5A10IE17K                |
|                                     | IBM PC/AT  | PC DOS      | 5インチ2HC   | Windows                    | μS5A13IE17K                |
|                                     |  |             | 3.5インチ2HC |                            | μS7B10IE17K                |

注 μsXXXXAS17120には、AS17120, AS17121, AS17132, AS17133が入っています。



備考 対応しているOSのバージョンは次のとおりです。

| OS      | バージョン                           |
|---------|---------------------------------|
| MS-DOS  | Ver.3.30～Ver.5.00A <sup>注</sup> |
| PC DOS  | Ver.3.1～Ver.5.0 <sup>注</sup>    |
| Windows | Ver.3.0～Ver.3.1                 |

注 MS-DOSのVer.5.00/5.00A, PC DOSの  
Ver.5.0にはタスク・スワップ機能がありま  
すが、このソフトウェアではタスク・スワッ  
プ機能は使用できません。

## CMOSデバイスの一般的注意事項

### ①静電気対策 (MOS全般)

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

### ②未使用入力の処理 (CMOS特有)

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で漏電流が流れ誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介してVDDまたはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

### ③初期化以前の状態 (MOS全般)

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作のうちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

SIMPLEHOSTは日本電気株式会社の商標です。

MS-DOS, Windowsは、米国マイクロソフト社の商標です。

PC/AT, PC DOSは、米国IBM社の商標です。

本製品が外国為替および外国貿易管理法の規定による戦略物資等（または役務）に該当するか否かは、ユーザ（仕様を決定した者）が判定してください。

○文書による当社の承諾なしに本資料の転載複製を禁じます。

○本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的所有権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。

○当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。

○当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災／防犯装置、各種安全装置、生命維持を直接の目的としない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート／データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。

○この製品は耐放射線設計をしておりません。

M4 94.11

## お問い合わせは、最寄りのNECへ

### 【営業関係お問い合わせ先】

|             |                                 |                        |
|-------------|---------------------------------|------------------------|
| 半導体 第一販売事業部 | 〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル) | 東京 (03)3454-1111 (大代表) |
| 半導体 第二販売事業部 |                                 |                        |
| 半導体 第三販売事業部 |                                 |                        |
| 中部支社 半導体販売部 | 〒460 名古屋市中区錦一丁目17番1号 (NEC中部ビル)  | 名古屋 (052)222-2170      |
| 関西支社        |                                 |                        |
| 半導体第一販売部    |                                 | 大阪 (06) 945-3178       |
| 半導体第二販売部    | 〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル) | 大阪 (06) 945-3200       |
| 半導体第三販売部    |                                 | 大阪 (06) 945-3208       |
| 北海道支社 札幌    | (011)231-0161                   | 小山支店 小山 (0285)24-5011  |
| 東北支社 仙台     | (022)261-5511                   | 長野支店 長野 (0262)35-1444  |
| 岩手支店 盛岡     | (0196)51-4344                   | 松本支店 松本 (0263)35-1666  |
| 山形支店 盛岡     | (0236)23-5511                   | 上諏訪支店 諏訪 (0266)53-5350 |
| 郡山支店 郡山     | (0249)23-5511                   | 甲府支店 甲府 (0552)24-4141  |
| いわき支店 いわき   | (0246)21-5511                   | 埼玉支店 大宮 (048)641-1411  |
| 長岡支店 長岡     | (0258)36-2155                   | 立川支店 立川 (0425)26-5981  |
| 土浦支店 土浦     | (0298)23-6161                   | 千葉支店 千葉 (043)238-8116  |
| 水戸支店 水戸     | (0292)26-1717                   | 静岡支店 静岡 (054)255-2211  |
| 神奈川支社 横浜    | (045)324-5511                   | 沼津支店 沼津 (0559)63-4455  |
| 群馬支店 高崎     | (0273)26-1255                   | 浜松支店 浜松 (053)452-2711  |
| 太田支店 太田     | (0276)46-4011                   | 北陸支店 金沢 (0762)23-1621  |
| 宇都宮支店 宇都宮   | (0286)21-2281                   | 福井支店 福井 (0776)22-1866  |

### 【本資料に関する技術お問い合わせ先】

|                |                                 |                   |  |
|----------------|---------------------------------|-------------------|--|
| 半導体ソリューション技術本部 | 〒210 川崎市幸区塚越三丁目484番地            | 川崎 (044)548-7923  | 半導体<br>インフォメーションセンター<br>FAX(044)548-7900<br>(FAXにてお願い致します) |
| 半導体販売技術本部      | 〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル) | 東京 (03)3798-9619  |  |
| 半導体販売技術本部      | 〒460 名古屋市中区錦一丁目17番1号 (NEC中部ビル)  | 名古屋 (052)222-2125 |  |
| 半導体販売技術本部      | 〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル) | 大阪 (06) 945-3383  |  |
| 西日本販売技術部       |                                 |                   |  |