

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日  
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

$\mu$  PD178046, 178048

## 8ビット・シングルチップ・マイクロコンピュータ

$\mu$ PD178046, 178048は、デジタル・チューニング・システム用ハードウェアを内蔵した8ビット・シングルチップCMOSマイクロコンピュータです。

CPUは78K/0アーキテクチャを採用しており、内部メモリへのアクセスおよび周辺ハードウェアの制御が容易にできます。また命令はシステム制御に適した高速な78K/0命令です。

周辺ハードウェアは豊富な入出力ポート、タイマ、A/Dコンバータ、シリアル・インタフェース、パワーオン・クリア回路のほかに、TV用として、OSD (On Screen Display) コントローラ、PWM (Pulse Width Modulation) 出力を

★ 内蔵しています。シリアル・インタフェースはI<sup>2</sup>Cバス (IIC1)、3線式 (SIO3) を内蔵しています。

また、マスクROM製品と同じ電源電圧で動作可能なフラッシュ・メモリ製品 $\mu$ PD178F048や各種開発ツールも開発中です。

詳しい機能説明などは次のユーザース・マニュアルに記載しております。設計の際には必ずお読みください。

★  $\mu$ PD178048サブシリーズ ユーザース・マニュアル : U13985J  
78K/0シリーズ ユーザース・マニュアル 命令編 : U12326J

## 特 徴

## ROM, RAM容量

品名	項目 プログラム・メモリ (ROM)	キャラクタROM (CROM)	データ・メモリ		ビデオRAM (VRAM)
			内部高速RAM	内部拡張RAM	
$\mu$ PD178046	48 Kバイト	6912バイト	512バイト	512バイト	432バイト
$\mu$ PD178048	60 Kバイト	(256キャラクタ)			(最大12×24文字)

インストラクション・サイクル : 0.4  $\mu$ s (5.0 MHz水晶振動子使用)

豊富な周辺ハードウェア内蔵

汎用入出力ポート、A/Dコンバータ、シリアル・インタフェース (I<sup>2</sup>Cバス・モード内蔵)、タイマ、

パワーオン・クリア回路 (POC電圧選択可能)

OSDコントローラ、PWM出力を内蔵

★ ROMコレクション内蔵

ベクタ割り込み : 17

★ 電源電圧 :  $V_{DD} = 4.5 \sim 5.5$  V (POC電圧 : 4.5 V時)

:  $V_{DD} = 3.5 \sim 5.5$  V (POC電圧 : 3.5 V時)

本資料の内容は、予告なく変更することがありますので、最新のものであることをご確認の上ご使用ください。

## 応用分野

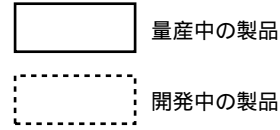
TV

## ★ オーダ情報

オーダ情報	パッケージ
μ PD178046GK- x x x -9EU	80ピン・プラスチックTQFP (ファインピッチ) (12x12)
μ PD178048GK- x x x -9EU	"

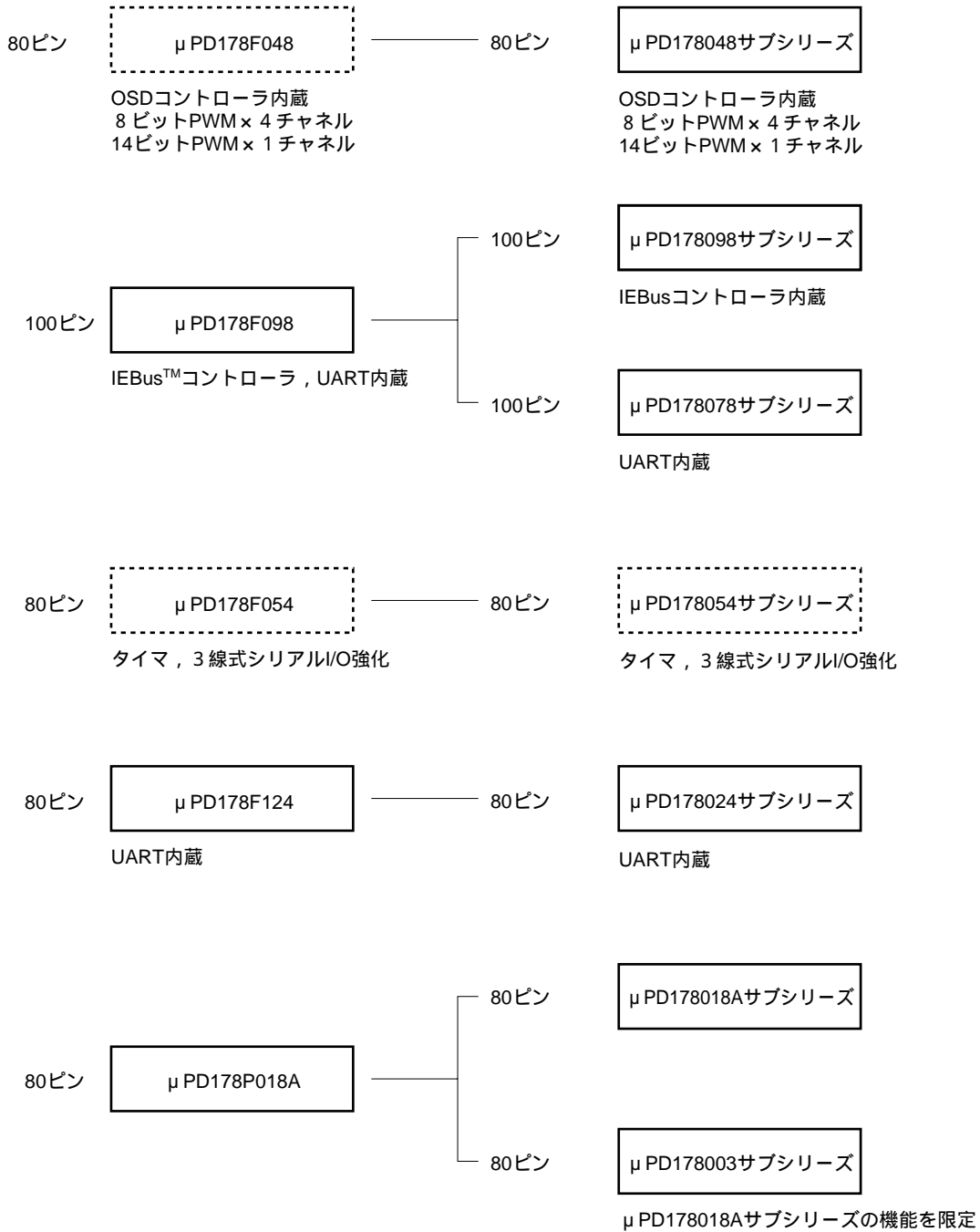
**備考** x x xはROMコード番号です。またI<sup>2</sup>Cバス使用時はROMコード番号はE x xとなります。

★ 8ビットDTSSシリーズの展開



フラッシュ・メモリ製品  
またはPROM製品

マスクROM製品



機能概要

(1/2)

項目		品名	μ PD178046	μ PD178048
内部メモリ	ROM		48 Kバイト	60 Kバイト
	キャラクタROM (CROM)		6912バイト (256キャラクタ)	
	高速RAM		512バイト	
	拡張RAM		512バイト	
	ビデオRAM (VRAM)		432バイト (最大12×24文字)	
汎用レジスタ			8ビット×32レジスタ (8ビット×8レジスタ×4バンク)	
最小命令実行時間			0.4 μs/0.8 μs/1.6 μs/3.2 μs/6.4 μs (5.0 MHz水晶振動子使用)	
命令セット			<ul style="list-style-type: none"> <li>・16ビット演算</li> <li>・乗除算 (8ビット×8ビット, 16ビット÷8ビット)</li> <li>・ビット操作 (セット, リセット, テスト, ブール演算)</li> <li>・BCD補正 など</li> </ul>	
I/Oポート			合計 : 46本 ・CMOS入力 : 4本 ・CMOS入出力 : 37本 ・N-chオープン・ドレイン出力 : 5本	
A/Dコンバータ			8ビット分解能×4チャンネル	
シリアル・インタフェース			<ul style="list-style-type: none"> <li>・I<sup>2</sup>Cバス・モード<sup>注</sup> : 2チャンネル (シフト・レジスタ: 1チャンネル)</li> <li>・3線式シリアルI/Oモード : 1チャンネル</li> </ul>	
タイマ			<ul style="list-style-type: none"> <li>・ベーシック・タイマ (タイマ・キャリー (100 Hz)) : 1チャンネル</li> <li>・8ビット・タイマ/イベント・カウンタ5 : 1チャンネル</li> <li>・8ビット・タイマ20 : 1チャンネル</li> <li>・8ビット・イベント・カウンタ21 : 1チャンネル</li> <li>・8ビット・リモコン・タイマ9 : 1チャンネル</li> <li>・ウォッチドッグ・タイマ : 1チャンネル</li> </ul>	

注 I<sup>2</sup>Cバス方式を使用した場合 (周辺ハードウェアを使用せず、プログラムで実現した場合も含む)、マスク発注時に当社販売員に連絡してください

項目		品名	μ PD178046	μ PD178048
PWM出力			<ul style="list-style-type: none"> <li>・ 8ビット分解能 × 4チャンネル</li> <li>・ 14ビット分解能 × 1チャンネル</li> </ul>	
OSD コントローラ	表示文字数		1画面最大288文字 (12行 × 24桁)	
	文字の種類		256種類 (CROMに内蔵)	
	文字形式		12 (幅) × 18 (高さ) ドット	
	文字サイズ		1 × 1, 2 × 2, 3 × 3, 4 × 4 から選択可能	
	文字色		8色	
	文字枠		画面単位で、文字枠あり / なしを選択可能	
	背景		背景なし / むき / ベタを選択可能。また背景色 (8色) の指定可能。	
	ハーフ・ブランキング		文字単位で指定可能	
ROMコレクション			2箇所	
ベクタ	マスカブル		内部 : 11, 外部 : 5	
割り込み	ノンマスカブル		内部 : 1	
要因	ソフトウェア		1	
スタンバイ機能			<ul style="list-style-type: none"> <li>・ HALTモード</li> <li>・ STOPモード</li> </ul>	
リセット			<ul style="list-style-type: none"> <li>・ RESET端子によるリセット</li> <li>・ ウォッチドッグ・タイマによる内部リセット</li> <li>・ パワーオン・クリア回路によるリセット <ul style="list-style-type: none"> <li>・ 4.5V<sup>注</sup>未満または3.5V<sup>注</sup>未満の検出 (CPU動作時および電源電圧投入時)</li> <li>・ パワーオン・クリア電圧を選択可能 (4.5V/3.5V)</li> </ul> </li> </ul>	
電源電圧			V <sub>DD</sub> = 4.5 ~ 5.5 V (POC電圧 : 4.5 V時) V <sub>DD</sub> = 3.5 ~ 5.5 V (POC電圧 : 3.5 V時)	
パッケージ			80ピン・プラスチックTQFP (ファインピッチ) (12x12)	

- ★
- ★
- ★
- ★

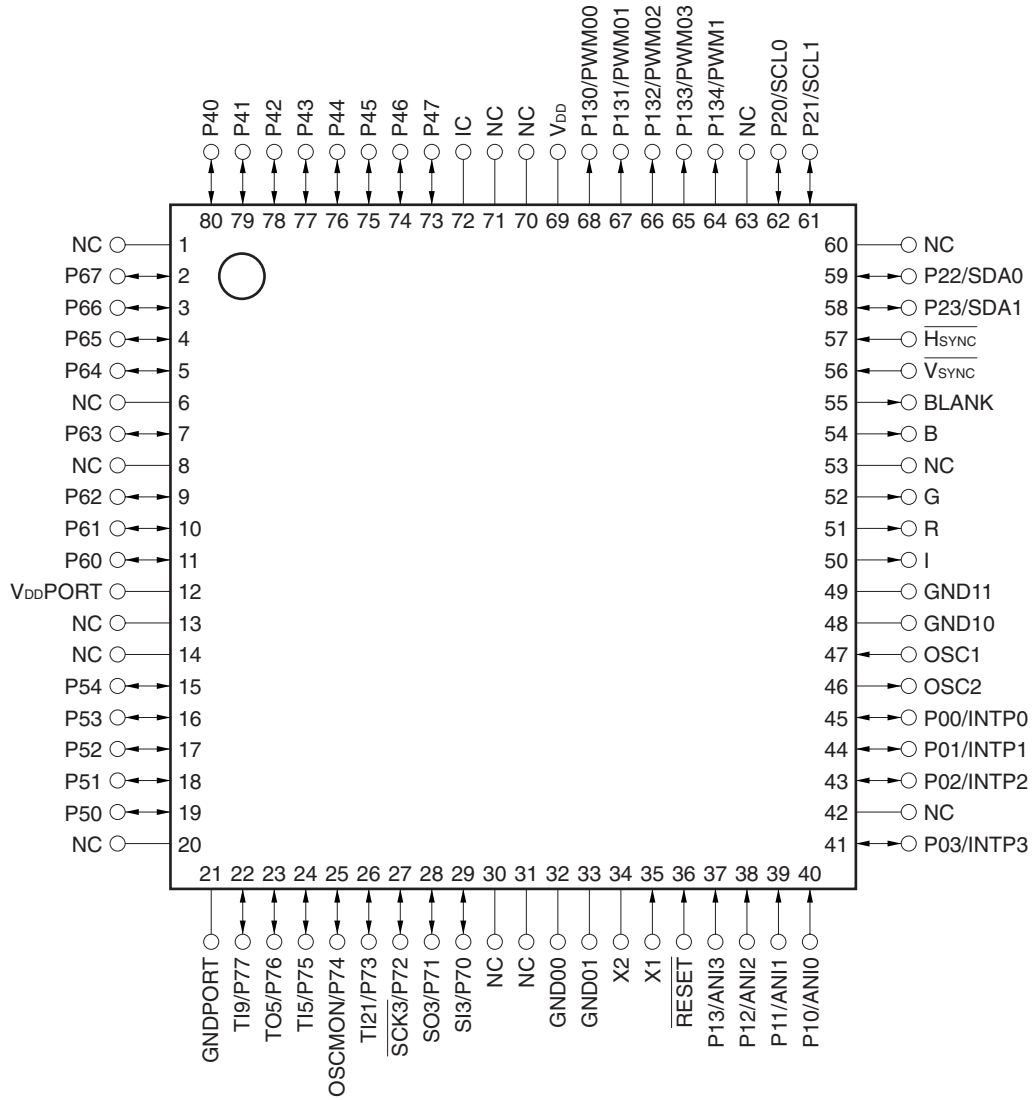
注 これらの電圧は最大値であり、実際にはそれぞれの電圧より低い電圧でリセットがかかります。

★ 端子接続図 (Top View)

・80ピン・プラスチックTQFP (ファインピッチ) (12x12)

μ PD178046GK- x x x -9EU

μ PD178048GK- x x x -9EU



注意1 . IC (Internally Connected) 端子はGND00, GND01, GND10, GND11のいずれかに直接接続してください。

2 . VDDPORT端子はVDD端子と同電位にしてください。

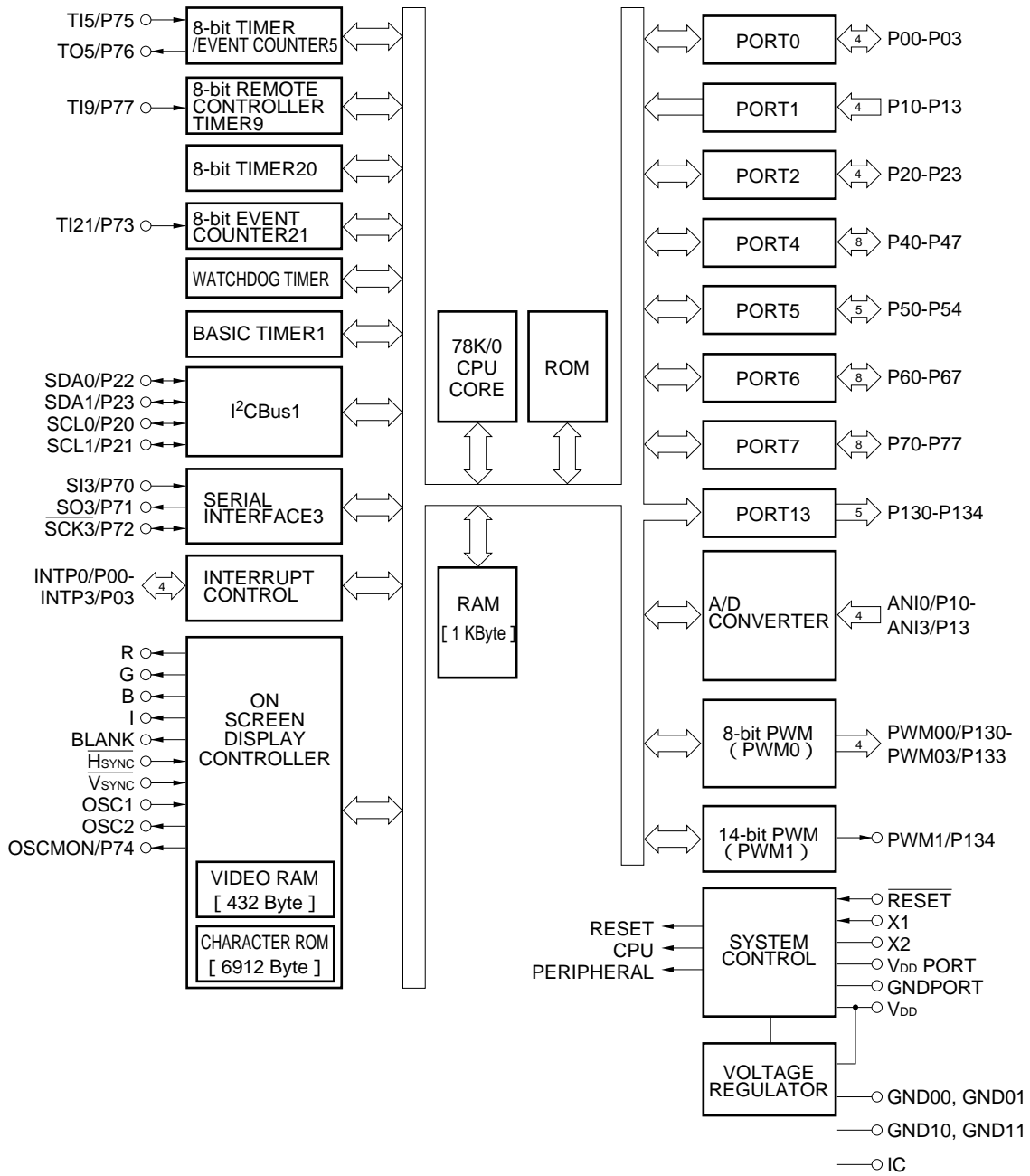
3 . GNDPORT端子はGND00, GND01, GND10, GND11のいずれかと同電位にしてください。



端子名称

ANI0-ANI3	: A/Dコンバータ入力	P60-P67	: ポート 6
B	: 文字信号出力	P70-P77	: ポート 7
BLANK	: ブランキング信号出力	P130-P134	: ポート 13
G	: 文字信号出力	PWM00-PWM03	: 8 ビットPWM出力
★ GND00, GND10,		PWM1	: 14ビットPWM出力
GND01, GND11	: グランド	R	: 文字信号出力
GNDPORT	: ポート用グランド	$\overline{\text{RESET}}$	: リセット入力
$\overline{\text{HSYNC}}$	: 水平同期信号入力	$\overline{\text{SCK3}}$	: シリアル・クロック入力 / 出力
I	: 文字信号出力	SCL0, SCL1	: シリアル・クロック入力 / 出力
IC	: 内部接続	SDA0, SDA1	: シリアル・データ入力 / 出力
INTP0-INTP3	: インタラプト入力	SI3	: シリアル・データ入力
★ NC	: ノンコネクション	SO3	: シリアル・データ出力
OSC1, OSC2	: OSDドット・クロック発振用LC接続	TI5, TI9, TI21	: 8 ビット・タイマ・クロック入力
OSCMON	: OSDクロック出力	TO5	: 8 ビット・タイマ出力
P00-P03	: ポート 0	V <sub>DD</sub>	: 電源
P10-P13	: ポート 1	V <sub>DD</sub> PORT	: ポート用電源
P20-P23	: ポート 2	$\overline{\text{VSYNC}}$	: 垂直同期信号入力
P40-P47	: ポート 4	X1, X2	: システム・クロック発振用水晶振動子 接続
P50-P54	: ポート 5		

ブロック図



備考 内部ROM容量は製品によって異なります。

## 目 次

1 . 端子機能一覧	... 10
1.1 ポート端子	... 10
1.2 ポート以外の端子	... 11
1.3 端子の入出力回路と未使用端子の処理	... 12
2 . メモリ空間	... 15
2.1 メモリ・サイズ切り替えレジスタ (IMS)	... 16
2.2 内部拡張RAMサイズ切り替えレジスタ (IXS)	... 17
3 . 周辺ハードウェア機能の特徴	... 18
3.1 ポート	... 18
3.2 クロック発生回路	... 19
3.3 タイマ	... 19
3.4 A/Dコンバータ	... 22
3.5 シリアル・インタフェース	... 23
3.6 OSDコントローラ	... 24
3.7 PWM出力	... 25
4 . 割り込み機能	... 26
5 . ROMコレクション	... 28
6 . スタンバイ機能	... 29
7 . リセット機能	... 29
8 . 命令セット	... 30
★ 9 . 電気的特性	... 33
10 . 外形図	... 41
★ 11 . 半田付け推奨条件	... 42
付録A . 開発ツール	... 43
付録B . 関連資料	... 44

1. 端子機能一覧

1.1 ポート端子

端子名称	入出力	機 能	リセット時	兼用端子
P00-P03	入出力	ポート0。 4ビット入出力ポート。 1ビット単位で入力/出力の指定可能。	入力	INTP0-INTP3
P10-P13	入力	ポート1。 4ビット入力ポート。	入力	ANI0-ANI3
P20, P21	入出力	ポート2。 4ビット入出力ポート。 1ビット単位で入力/出力の指定可能。	入力	SCL0, SCL1
P22, P23				SDA0, SDA1
P40-P47	入出力	ポート4。 8ビット入出力ポート。 1ビット単位で入力/出力の指定可能。	入力	-
P50-P54	入出力	ポート5。 5ビット入出力ポート。 1ビット単位で入力/出力の指定可能。	入力	-
P60-P67	入出力	ポート6。 8ビット入出力ポート。 1ビット単位で入力/出力の指定可能。	入力	-
P70	入出力	ポート7。 8ビット入出力ポート。 1ビット単位で入力/出力の指定可能。	入力	SI3
P71				SO3
P72				SCK3
P73				TI21
P74				OSCMON
P75				TI5
P76				TO5
P77				TI9
★ P130-P133	出力	ポート13。 5ビット出力ポート。 N-chオープン・ドレイン出力ポート(5V耐圧)。	ロウ・レベル出力	PWM00-PWM03
P134				PWM1

1.2 ポート以外の端子

端子名称	入出力	機能		リセット時	兼用端子
INTP0-INTP3	入力	有効エッジ（立ち上がりエッジ，立ち下がりエッジ，立ち上がりおよび立ち下がりの両エッジ）指定可能な外部マスカブル割り込み入力。		入力	P00-P03
SI3	入力	シリアル・インタフェースのシリアル・データ入力。		入力	P70
SO3	出力	シリアル・インタフェースのシリアル・データ出力。		入力	P71
SDA0, SDA1	入出力	シリアル・インタフェースのシリアル・データ入力/出力。	N-chオープン・ドレイン入出力。	入力	P22, P23
SCK3	入出力	シリアル・インタフェースのシリアル・クロック入力/出力。		入力	P72
SCL0, SCL1	入出力	N-chオープン・ドレイン入出力。		入力	P20, P21
TI5	入力	8ビット・タイマ/イベント・カウンタ5への外部カウント・クロック入力。		入力	P75
TI9		8ビット・リモコン・タイマ9への外部カウント・クロック入力。			P77
TI21		8ビット・イベント・カウンタ21への外部カウント・クロック入力。			P73
TO5	出力	8ビット・タイマ/イベント・カウンタ5出力。		入力	P76
ANI0-ANI3	入力	A/Dコンバータのアナログ入力。		入力	P10-P13
★ PWM00-PWM03	出力	8ビットPWM出力。	N-chオープン・ドレイン入出力。	ロウ・レベル出力	P130-P133
PWM1		14ビットPWM出力。			
OSCMON	出力	OSDクロック出力。		入力	P74
V <sub>SYNC</sub>	入力	OSD垂直同期信号入力。		入力	-
H <sub>SYNC</sub>		OSD水平同期信号入力。			-
R	出力	OSDキャラクタおよび背景のRED出力。		ロウ・レベル出力	-
G		OSDキャラクタおよび背景のGREEN出力。			-
B		OSDキャラクタおよび背景のBLUE出力。			-
I		OSDキャラクタおよび背景のヌキ・モード時の文字背景出力。			-
BLANK		OSDブランキング信号出力。			-
RESET	入力	システム・リセット入力。		-	-
X1	入力	システム・クロック発振用水晶振動子接続。		-	-
X2	-			-	-
OSC1	入力	OSDドット・クロック発振用LC接続。		-	-
OSC2	出力			-	-
V <sub>DD</sub>	-	正電源。		-	-
★ GND00, GND10, GND01, GND11	-	グラウンド。		-	-
V <sub>DD</sub> PORT	-	ポート用正電源。		-	-
GNDPORT	-	ポート用グラウンド。		-	-
IC	-	内部接続されています。GND00, GND01, GND10, GND11のいずれかに直接接続してください。		-	-

1.3 端子の入出力回路と未使用端子の処理

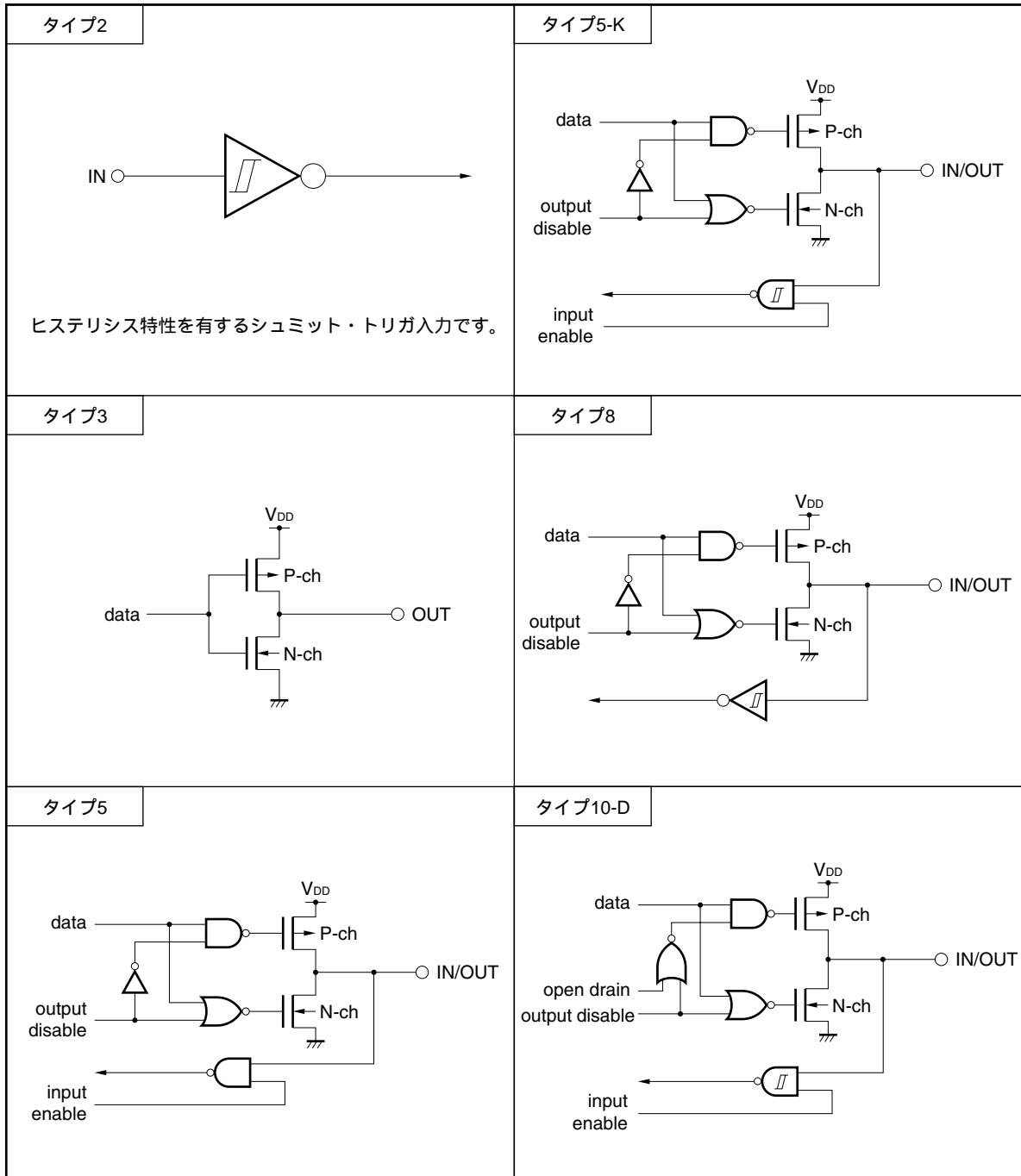
各端子の入出力回路タイプと、未使用端子の処理を表1-1に示します。

また、各タイプの入出力回路の構成は、図1-1を参照してください。

表1-1 各端子の入出力回路タイプと未使用端子の処理

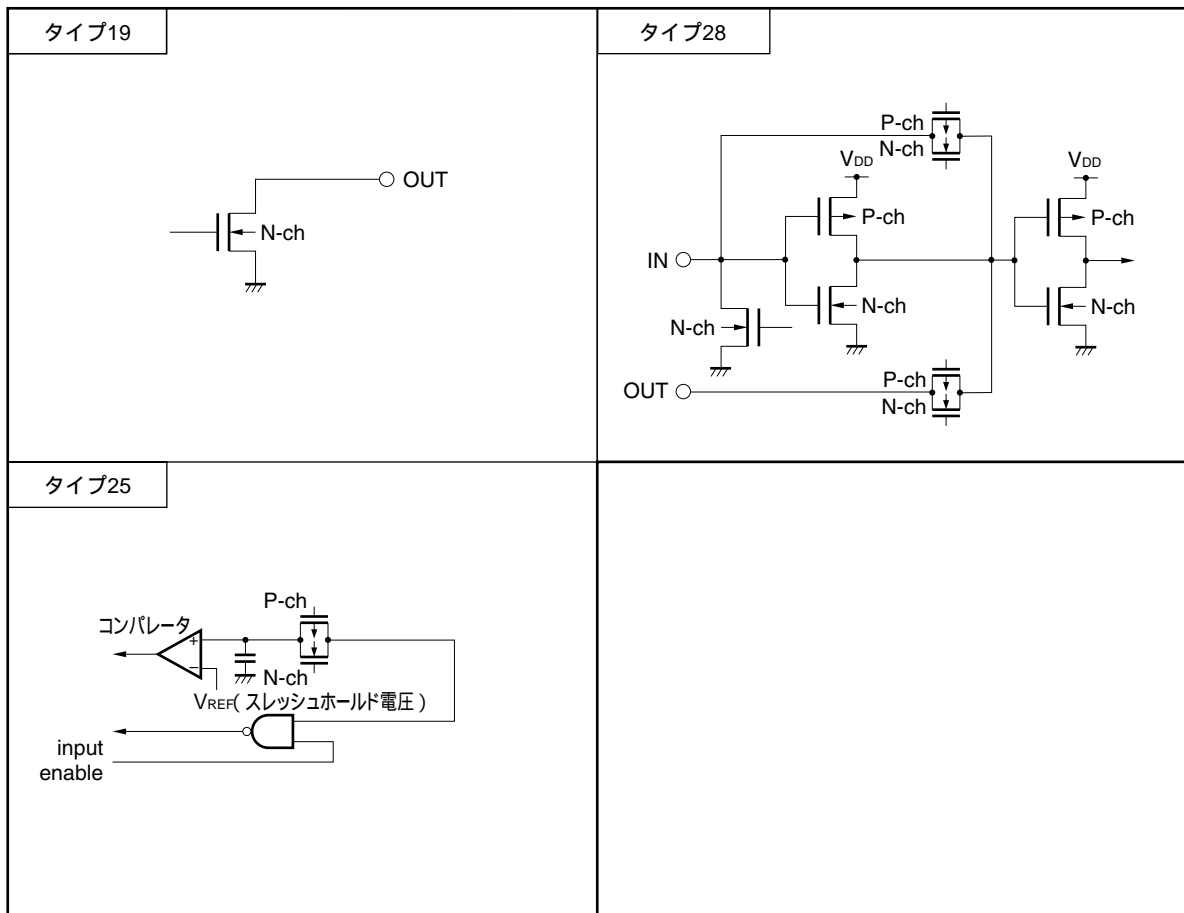
端子名	入出力回路タイプ	入出力	未使用時の推奨接続方法
P00/INTP0-P03/INTP3	8	入出力	ソフトウェアで汎用入力ポートに設定して、個別に抵抗を介して、GND00, GND01, GND10, GND11, GNDPORTのいずれかに接続してください。
P10/ANI0-P13/ANI3	25	入力	個別に抵抗を介して、V <sub>DD</sub> , V <sub>DD</sub> PORT, GND00, GND01, GND10, GND11, GNDPORTのいずれかに接続してください。
P20/SCL0, P21/SCL1	10-D	入出力	ソフトウェアで汎用入力ポートに設定して、個別に抵抗を介して、V <sub>DD</sub> , V <sub>DD</sub> PORT, GND00, GND01, GND10, GND11, GNDPORTのいずれかに接続してください。
P22/SDA0, P23/SDA1			
P40-P47			
P50-P54			
P60-P67			
P70/SI3			
P71/SO3			
P72/SCK3			
P73/TI21			
P74/OSCMON			
P75/TI5			
P76/TO5			
P77/TI9			
P130/PWM00 -P133/PWM03 P134/PWM1			
$\overline{V}_{SYNC}$ $\overline{H}_{SYNC}$	2	入力	個別に抵抗を介して、GND00, GND01, GND10, GND11のいずれかに接続してください。
R G B I BLANK	3	出力	ソフトウェアでOSD表示をオフに設定してから、オープンにしてください。
RESET	2	入力	-
OSC1	28	入力	ソフトウェアでLC発振をオフに設定してから、オープンにしてください。
OSC2		出力	オープンにしてください。
IC	-	-	GND00, GND01, GND10, GND11のいずれかに直接接続してください。

図 1 - 1 端子の入出力回路一覧 (1/2)



**備考** V<sub>DD</sub>およびGNDは、すべてポート部への正電源およびグランド電位です。それぞれV<sub>DD</sub>PORT, GNDPORTと読み替えてください。

図 1 - 1 端子の入出力回路一覧 (2/2)



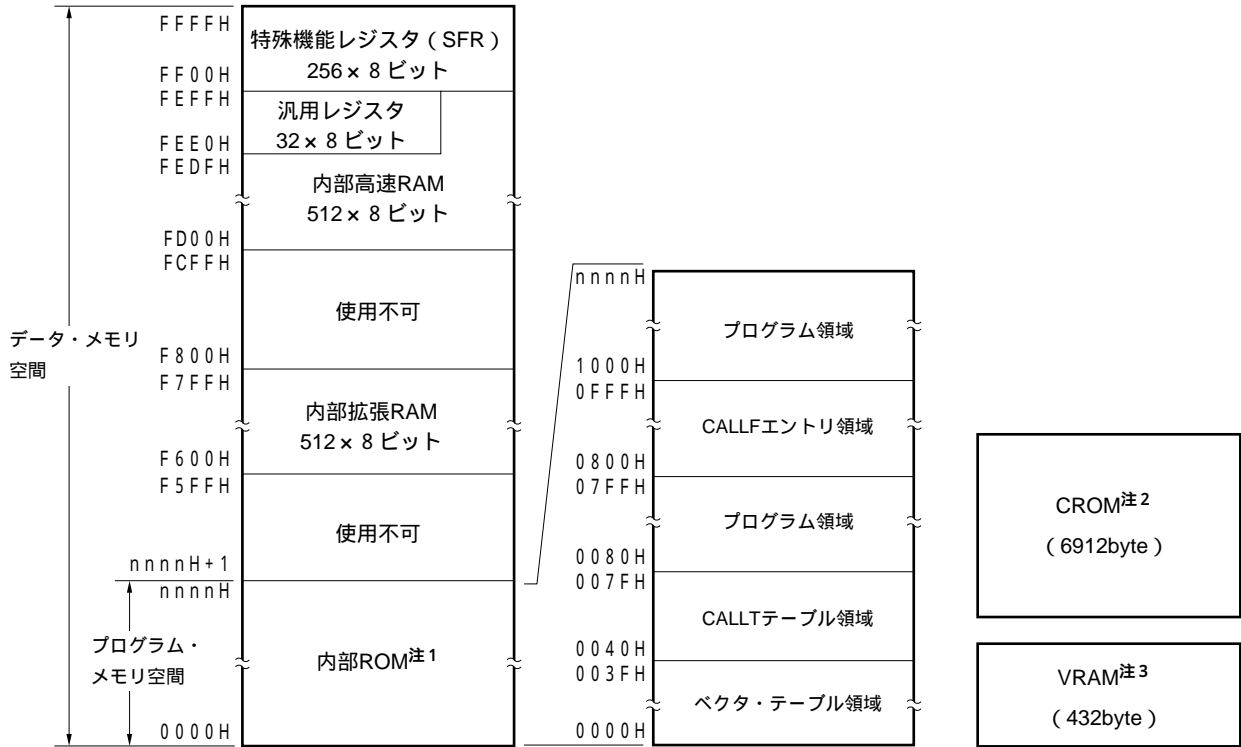
**備考** V<sub>DD</sub>およびGNDは、すべてポート部への正電源およびグランド電位です。それぞれV<sub>DD</sub>PORT, GNDPORTと読み替えてください。



2. メモリ空間

図2 - 1 に μ PD178046, 178048のメモリ・マップを示します。

図2 - 1 メモリ・マップ



注1. 内部ROM容量は製品により異なります(下表参照)。

対象商品名	内部ROM最終アドレス nnnnH
μ PD178046	BFFFH
μ PD178048	EFFFH

2. CROMはプログラムではリードできません。

3. VRAMはSFRを介してライトできます。

2.1 メモリ・サイズ切り替えレジスタ (IMS)

メモリ・サイズ切り替えレジスタ (IMS) により、内部メモリ容量を選択できます。

各製品の内部メモリ容量に応じて、表 2 - 1 に示す値を設定する必要があります。

IMSは、8ビット・メモリ操作命令で設定します。

リセット時は、CFHになります。

図 2 - 2 メモリ・サイズ切り替えレジスタ (IMS) のフォーマット

略号	7	6	5	4	3	2	1	0	アドレス	リセット時	R/W
IMS	RAM2	RAM1	RAM0	0	ROM3	ROM2	ROM1	ROM0	FFF0H	CFH	R/W

RAM2	RAM1	RAM0	内部高速RAM容量の選択			
0	1	0	512バイト			
上記以外			設定禁止			

RAM3	RAM2	RAM1	RAM0	内部ROM容量の選択			
1	1	0	0	48 Kバイト			
1	1	1	1	60 Kバイト			
上記以外				設定禁止			

表 2 - 1 メモリ・サイズ切り替えレジスタ (IMS) の設定値

製品名	IMSの設定値
μ PD178046	4CH
μ PD178048	4FH

2.2 内部拡張RAMサイズ切り替えレジスタ (IXS)

内部拡張RAMサイズ切り替えレジスタ (IXS) により，内部拡張RAM容量を選択できます。

μ PD178046, 178048はともに，0BHを設定する必要があります。

IXSは，8ビット・メモリ操作命令で設定します。

リセット時は，0CHになります。

図2 - 3 内部拡張RAMサイズ切り替えレジスタ (IXS) のフォーマット

略号	7	6	5	4	3	2	1	0	アドレス	リセット時	R/W
IXS	0	0	0	IXRAM4	IXRAM3	IXRAM2	IXRAM1	IXRAM0	FFF4H	0CH	R/W

IXRAM4	IXRAM3	IXRAM2	IXRAM1	IXRAM0	内部拡張RAM容量の選択
0	1	0	1	1	512バイト
上記以外					設定禁止

### 3 . 周辺ハードウェア機能の特徴

#### 3.1 ポート

I/Oポートには次の3種類があります。

・ CMOS入力 (ポート 1)	: 4 本
・ CMOS入出力 (ポート 0 , ポート 2 -ポート 7)	: 37本
・ N-chオープン・ドレイン出力 (ポート13)	: 5 本
合計	: 46本

表 3 - 1 ポートの機能

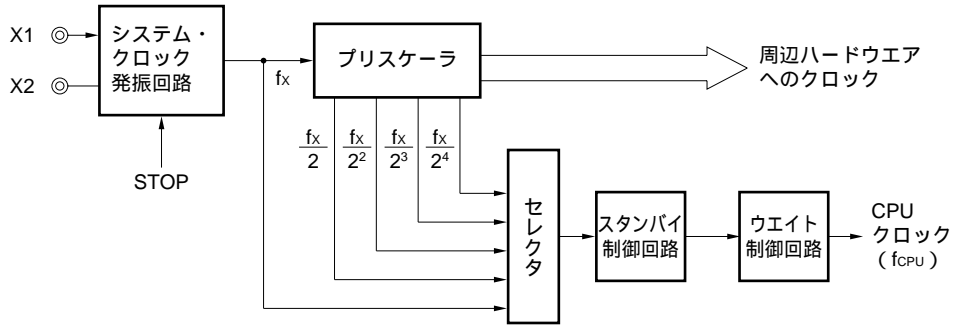
名 称	端子名称	機 能
ポート 0	P00-P03	入出力ポート。1ビット単位で入力 / 出力の指定可能。
ポート 1	P10-P13	入力専用ポート。
ポート 2	P20-P23	入出力ポート。1ビット単位で入力 / 出力の指定可能。
ポート 4	P40-P47	入出力ポート。1ビット単位で入力 / 出力の指定可能。
ポート 5	P50-P54	入出力ポート。1ビット単位で入力 / 出力の指定可能。
ポート 6	P60-P67	入出力ポート。1ビット単位で入力 / 出力の指定可能。
ポート 7	P70-P77	入出力ポート。1ビット単位で入力 / 出力の指定可能。
ポート13	P130-P134	N-chオープン・ドレイン出力ポート。

### 3.2 クロック発生回路

次のように命令実行時間を変化させることができます。

- ・ 0.4 μs/0.8 μs/1.6 μs/3.2 μs/6.4 μs (システム・クロック : 5.0 MHz水晶振動子使用)

図3 - 1 クロック発生回路のブロック図



### 3.3 タイマ

タイマを6チャンネル内蔵しています。

- ・ ベーシック・タイマ1 : 1チャンネル
- ・ 8ビット・タイマ/イベント・カウンタ5 : 1チャンネル
- ・ 8ビット・タイマ20 : 1チャンネル
- ・ 8ビット・イベント・カウンタ21 : 1チャンネル
- ・ 8ビット・リモコン・タイマ9 : 1チャンネル
- ・ ウォッチドッグ・タイマ : 1チャンネル

図3 - 2 ベーシック・タイマ1のブロック図

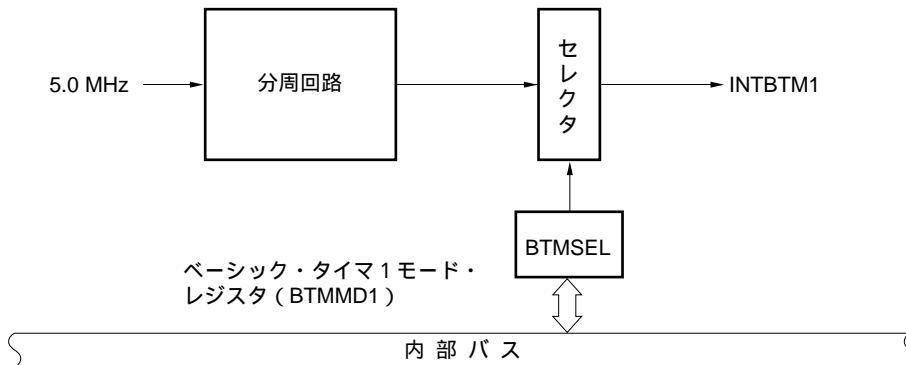


図3 - 3 8ビット・タイマ/イベント・カウンタ5のブロック図

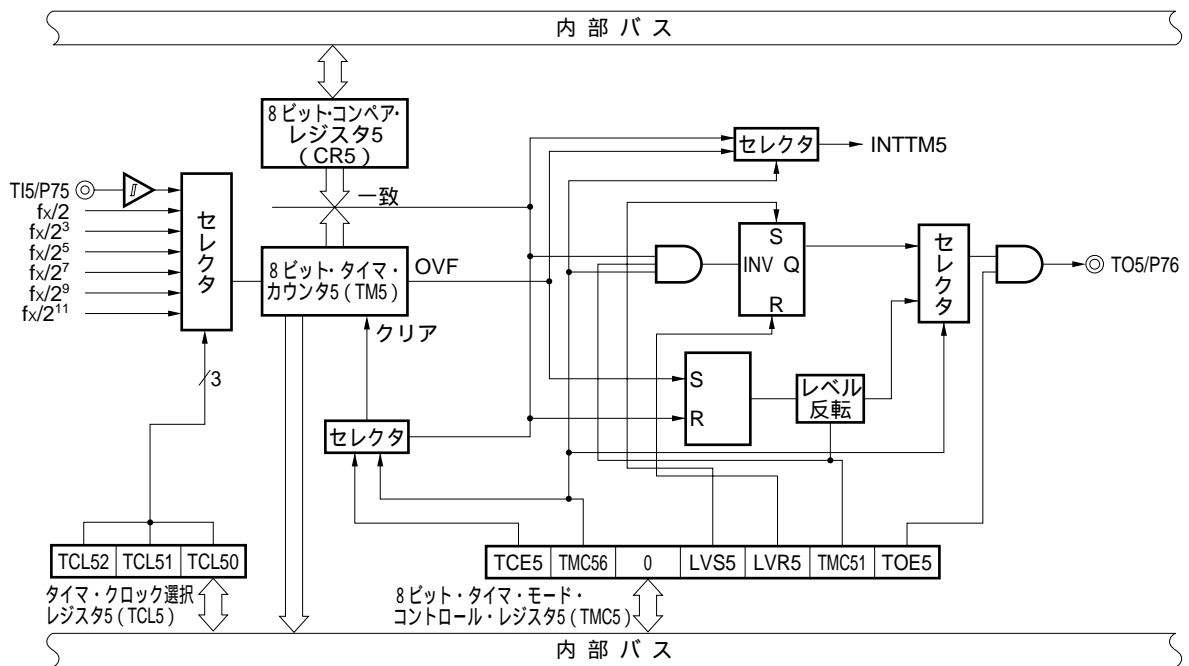


図3 - 4 8ビット・タイマ20のブロック図

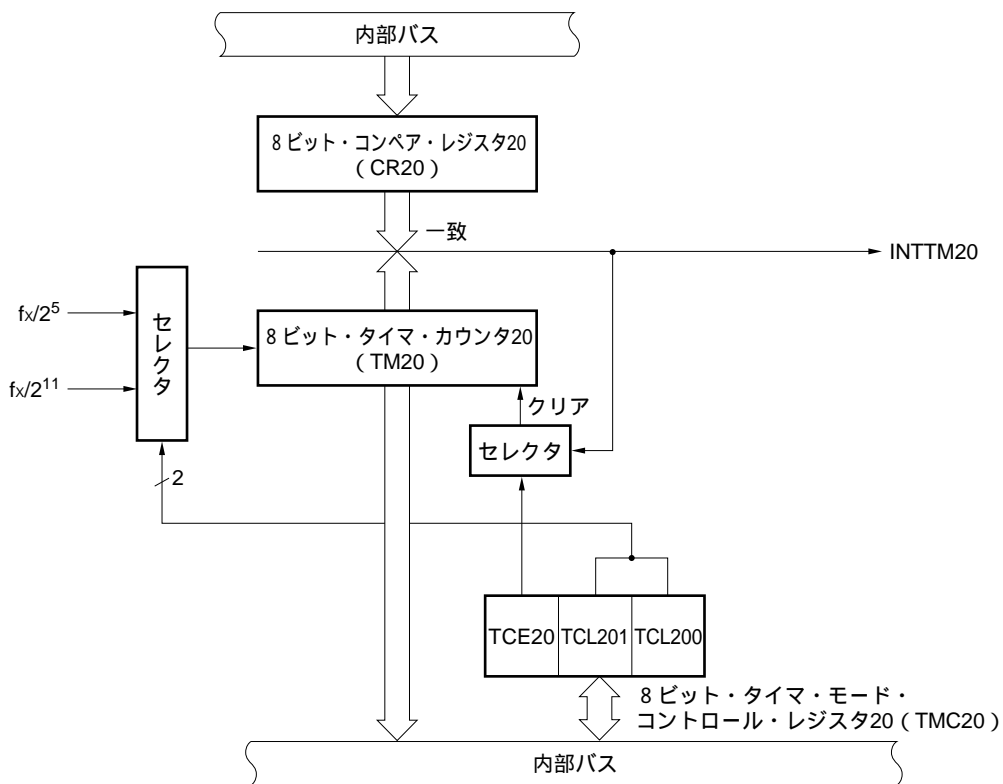
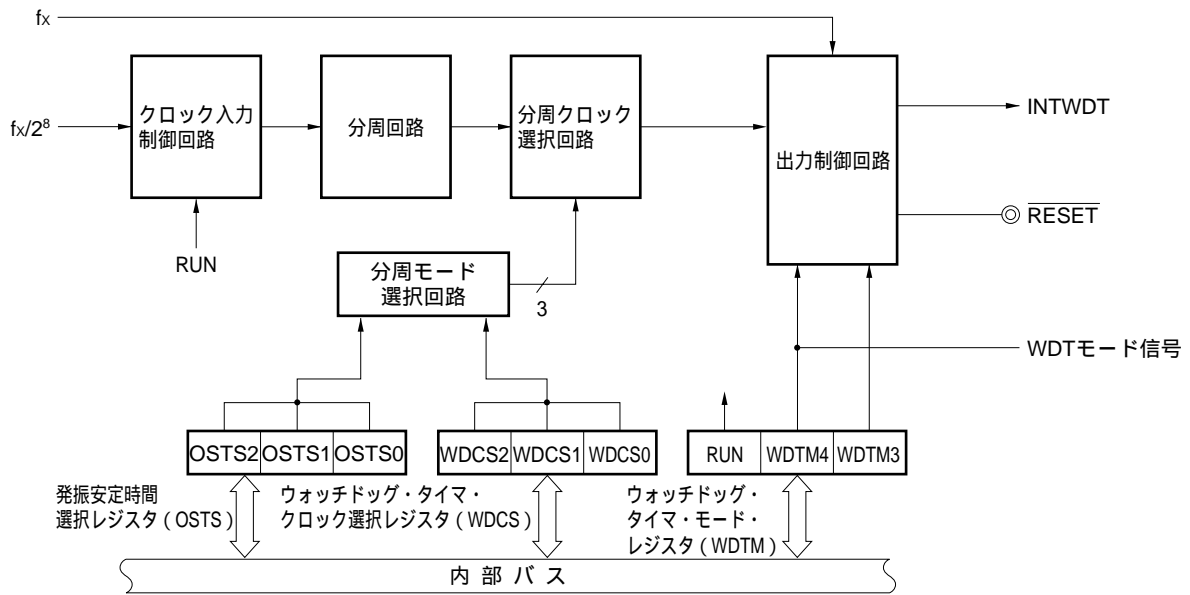




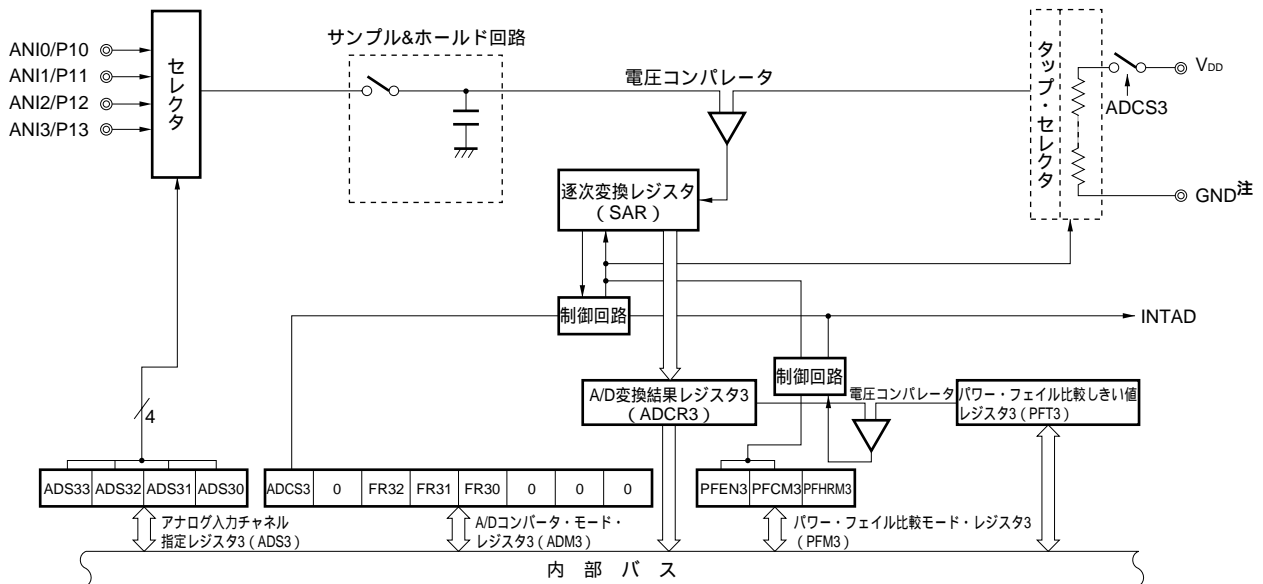
図3 - 7 ウォッチドッグ・タイマのブロック図



### 3.4 A/Dコンバータ

8ビット分解能×4チャンネルのA/Dコンバータを内蔵しています。

図3 - 8 A/Dコンバータのブロック図



注 GND00, GND10, GND01, GND11のいずれかになります。



3.5 シリアル・インタフェース

シリアル・インタフェースを2チャンネル内蔵しています。

- ・シリアル・インタフェースIIC1
- ・シリアル・インタフェースSIO3

表3 - 2 シリアル・インタフェースの種類と機能

機 能	IIC1	SIO3
I <sup>2</sup> Cバス・モード	(MSB先頭)	-
3線式シリアルI/Oモード	-	(MSB先頭)

図3 - 9 シリアル・インタフェースIIC1のブロック図

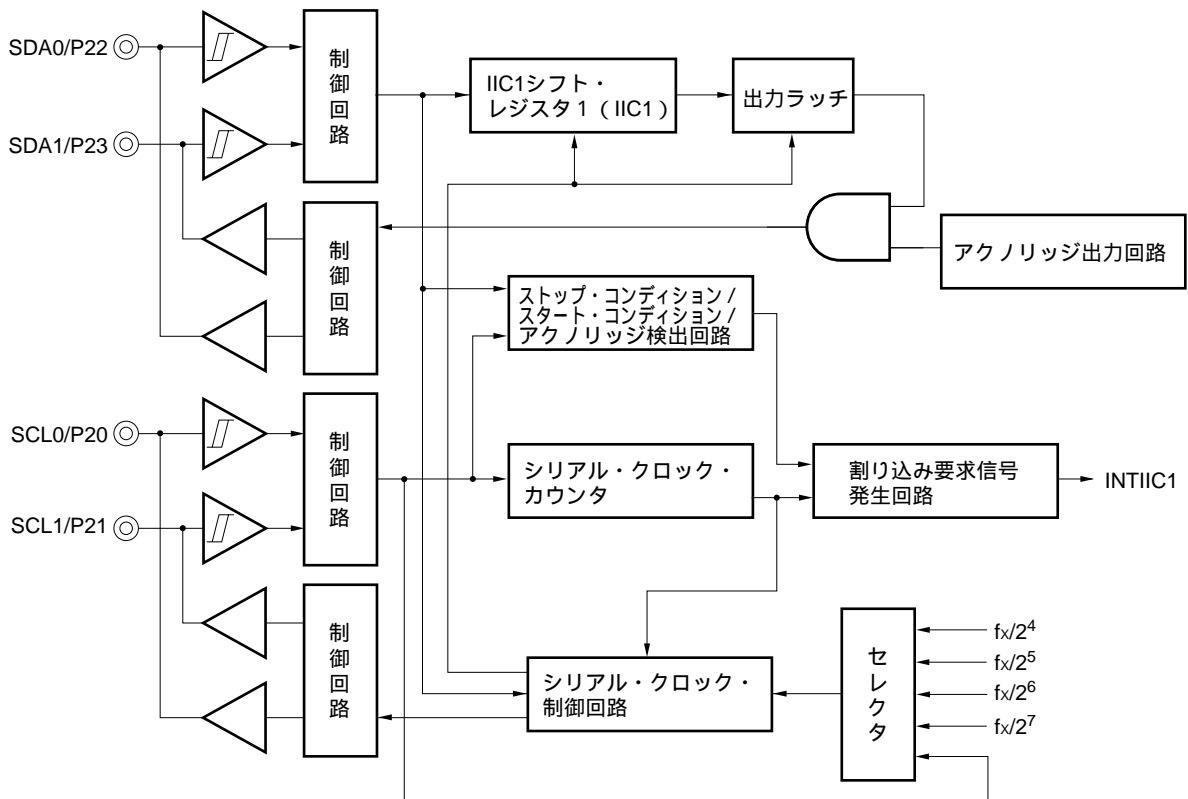
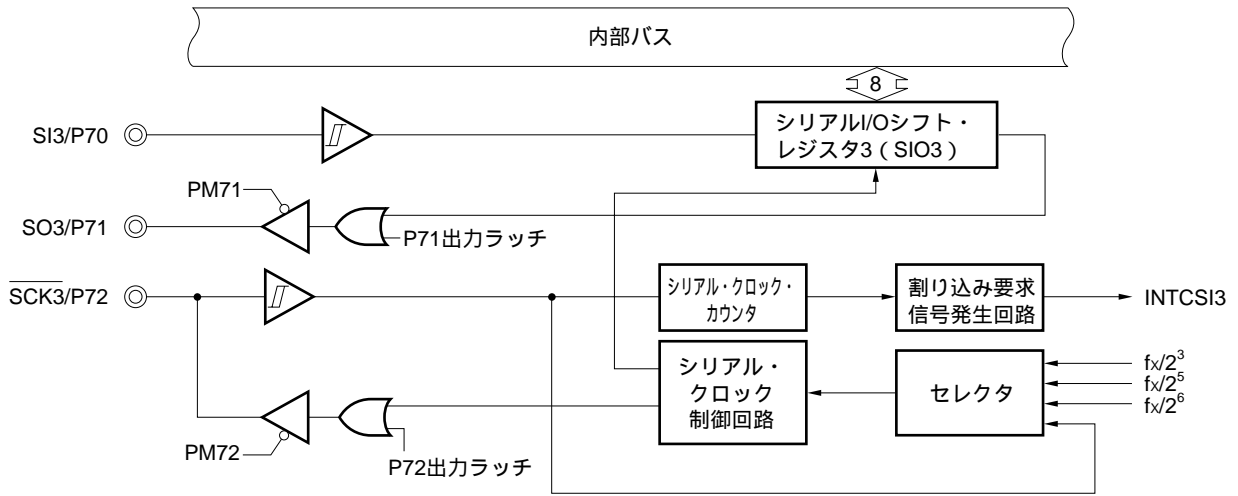


図3 - 10 シリアル・インタフェースSIO3のブロック図

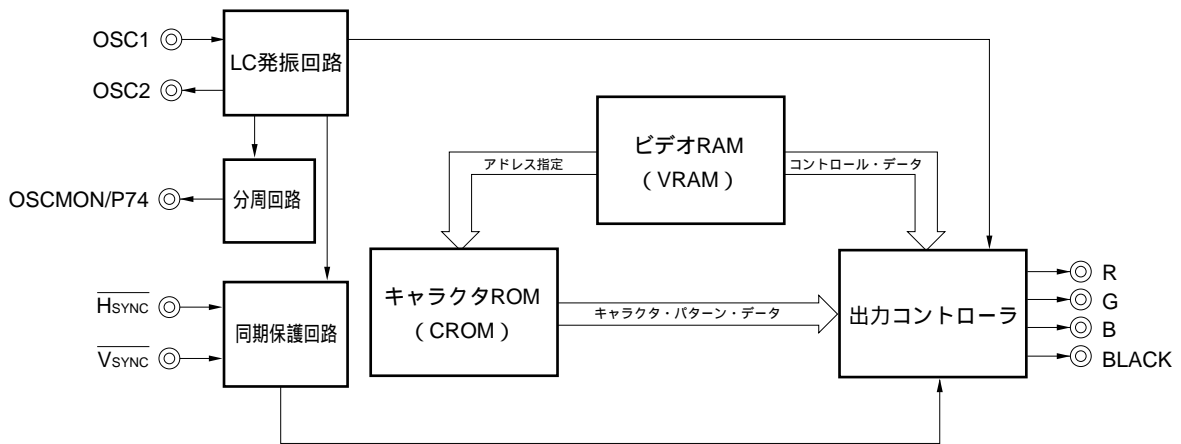


### 3.6 OSDコントローラ

OSD (On Screen Display) はTV画面上にチャンネル番号、音量表示、タイマ時刻などを表示する機能です。ユーザ・プログラマブルにより、CROM (キャラクターROM) 領域に表示パターンを定義します。

実際に表示するパターンはVRAM (ビデオRAM) に格納します。

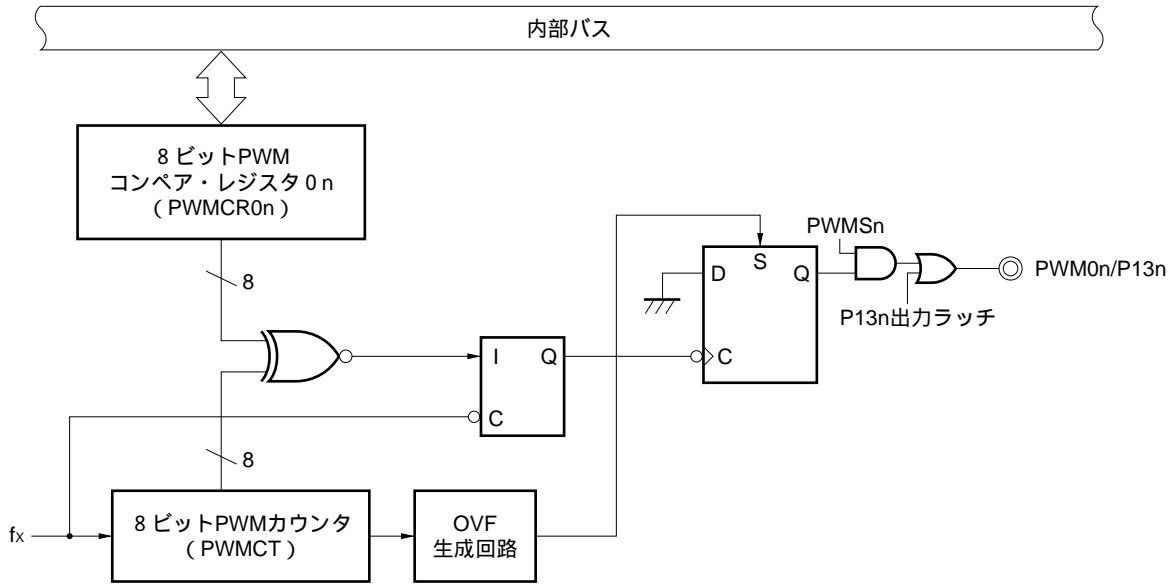
図3 - 11 OSDコントローラのブロック図



3.7 PWM出力

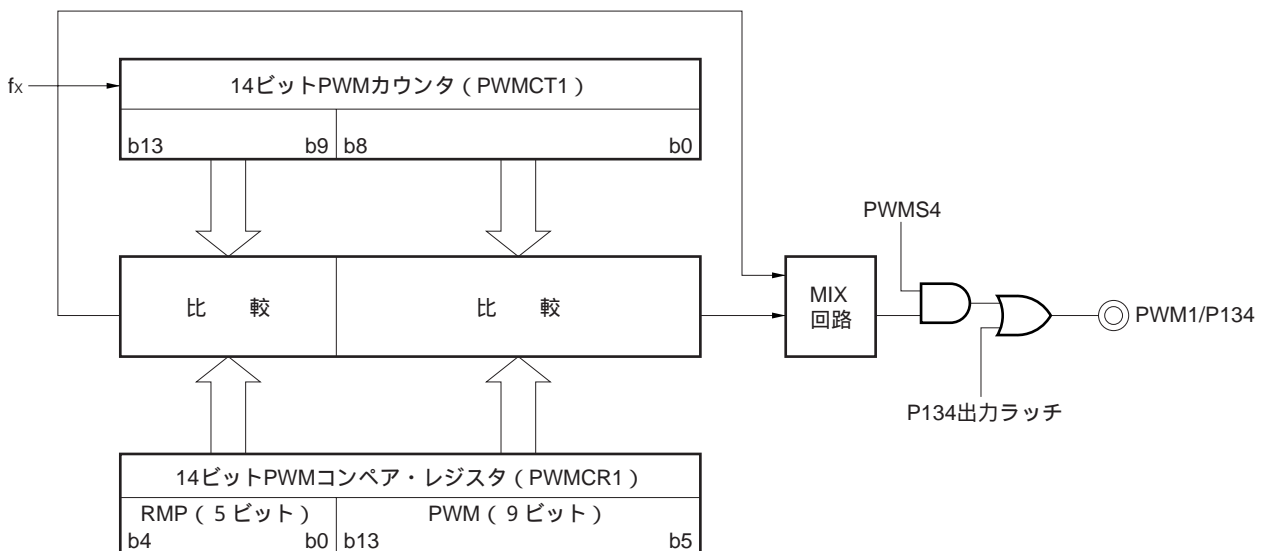
8ビット分解能のPWM出力を4チャンネル，14ビット分解能のPWM出力を1チャンネル内蔵しています。

図3 - 12 8ビットPWM (PWM0) のブロック図



- 備考1 . PWMSn : PWM出力セレクト・レジスタ (PWMS) のビットn
- 2 . n = 0-3

図3 - 13 14ビットPWM (PWM1) のブロック図



- 備考 PWMS4 : PWM出力セレクト・レジスタ (PWMS) のビット4

4. 割り込み機能

割り込み機能には次に示す3種類, 17要因あります。

- ・ノンマスクابل : 1<sup>注</sup>
- ・マスクابل : 16<sup>注</sup>
- ・ソフトウェア : 1

注 ウォッチドッグ・タイマの割り込み要因 (INTWDT) には, ノンマスクابل割り込みとマスクابل割り込み (内部) の2種類があり, どちらか1種類のみ選択できます。

表4-1 割り込み要因一覧

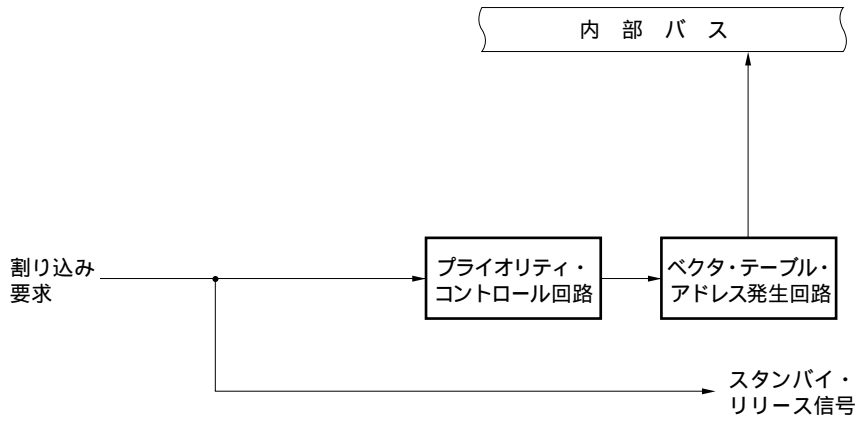
割り込みタイプ	デフォルト・プライオリティ <sup>注1</sup>	割り込み要因		内部 / 外部	ベクタ・テーブル・アドレス	基本構成タイプ <sup>注2</sup>		
		名称	トリガ					
ノンマスクابل	-	INTWDT	ウォッチドッグ・タイマのオーバーフロー (ノンマスクابل割り込みを選択時)	内部	0004H	(A)		
マスクابل	0	INTWDT	ウォッチドッグ・タイマのオーバーフロー (インターバル・タイマ・モード選択時)	内部 / 外部	0006H 0008H 000AH 000CH 000EH 0010H 0012H 0014H 0016H 0018H 001AH 001CH 001EH 0020H 0022H	(B)		
	1	INTP0	端子入力エッジ検出			外部	(C)	
	2	INTP1						
	3	INTP2						
	4	INTP3						
	5	INTTM90						
	6	INTTM91				内部	(B)	
	7	INTVSYNC	V <sub>sync</sub> 信号エッジ検出			外部	(C)	
	8	INTTM21	8ビット・イベント・カウンタ21の一致信号発生			内部		(B)
	9	INTIIC1	シリアル・インタフェースIIC1の転送終了					
	10	INTTM92	8ビット・リモコン・タイマ9のオーバーフロー					
	11	INTCSI3	シリアル・インタフェースSIO3の転送終了					
	12	INTTM5	8ビット・タイマ/イベント・カウンタ5の一致信号発生					
	13	INTTM20	8ビット・タイマ20の一致信号発生					
	14	INTBTM1	ベーシック・タイマ1の1ms/10ms間隔で信号発生					
15	INTAD	A/Dコンバータの変換終了						
ソフトウェア	-	BRK	BRK命令の実行	-	003EH	(D)		

注1. デフォルト・プライオリティは複数のマスクابل割り込みが同時に発生している場合に, 優先する順位です。0が最高, 15が最低順位です。

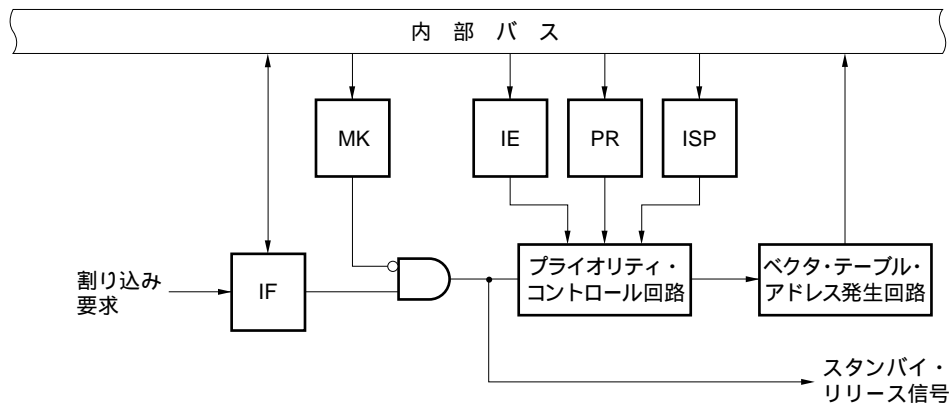
2. 基本構成タイプの(A)-(D)はそれぞれ図4-1の(A)-(D)に対応しています。

図 4 - 1 割り込み機能の基本構成 (1/2)

( A ) 内部ノンマスクابل割り込み



( B ) 内部マスクابل割り込み



( C ) 外部マスクابل割り込み

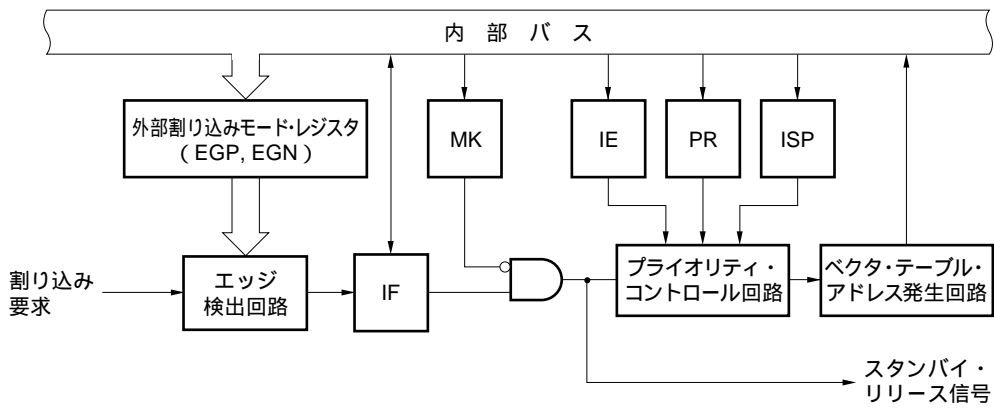
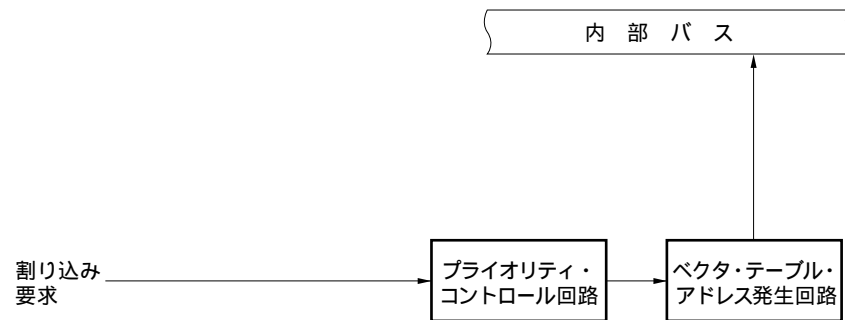


図4 - 1 割り込み機能の基本構成 (2/2)

## (D) ソフトウェア割り込み



- 備考 IF : 割り込み要求フラグ  
IE : 割り込み許可フラグ  
ISP : インサースビス・プライオリティ・フラグ  
MK : 割り込みマスク・フラグ  
PR : 優先順位指定フラグ

## 5 . ROMコレクション

μ PD178046, 178048は、マスクROM内のプログラムの一部を内部拡張RAM内のプログラムに置き換えて実行できます。

ROMコレクションを使用することにより、マスクROMで発見された命令バグを回避したり、プログラムの流れを変更したりできます。

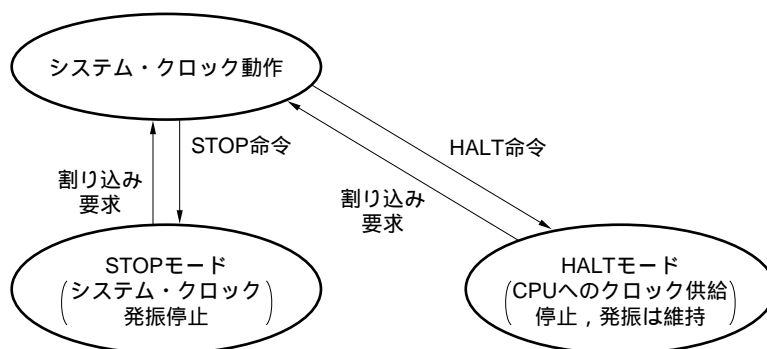
ROMコレクションは内部ROM (プログラム) 中、最大2箇所使用できます。

## 6. スタンバイ機能

スタンバイ機能は、消費電流をより低減するための機能で、次の2種類があります。

- ・HALTモード：CPUの動作クロックを停止させます。通常動作との間欠動作により、平均消費電流を低減できます。
- ・STOPモード：システム・クロックの発振を停止させます。システム・クロックによる動作をすべて停止させ、消費電流をかなり低減できます。

図6-1 スタンバイ機能



## 7. リセット機能

次の3種類の方法によってリセットがかかります。

- ・RESET端子による外部リセット
- ・ウォッチドッグ・タイマの暴走時間検出による内部リセット
- ・パワーオン・クリア (POC) による内部リセット<sup>注</sup>

★ 注 POC電圧選択レジスタ (POCV) によりPOC電圧を選択できます (3.5 V/4.5 V)。

8 . 命令セット

( 1 ) 8ビット命令

MOV , XCH , ADD , ADDC , SUB , SUBC , AND , OR , XOR , CMP , MULU , DIVUW , INC , DEC , ROR ,  
ROL , RORC , ROLC , ROR4 , ROL4 , PUSH , POP , DBNZ

第2 オペランド	# byte	A	r注	sfr	saddr	!addr16	PSW	[ DE ]	[ HL ]	[ HL + byte ] [ HL + B ] [ HL + C ]	\$addr16	1	なし
A	ADD ADDC SUB SUBC AND OR XOR CMP	MOV XCH ADD ADDC SUB SUBC AND OR XOR CMP	MOV XCH ADD ADDC SUB SUBC AND OR XOR CMP	MOV XCH	MOV XCH	MOV XCH	MOV XCH	MOV XCH	MOV XCH	MOV XCH ADD ADDC SUB SUBC AND AND OR OR XOR XOR CMP CMP		ROR ROL RORC ROLC	
r	MOV ADD ADDC SUB SUBC AND OR XOR CMP	MOV ADD ADDC SUB SUBC AND OR XOR CMP											INC DEC
B, C											DBNZ		
sfr	MOV	MOV											
saddr	MOV ADD ADDC SUB SUBC AND OR XOR CMP	MOV									DBNZ		INC DEC
!addr16		MOV											
PSW	MOV	MOV											PUSH POP
[ DE ]													

注 r = Aは除く。



第2 オペランド	# byte	A	r <sup>注</sup>	sfr	saddr	!addr16	PSW	[ DE ]	[ HL ]	[ HL + byte ]	\$addr16	1	なし
第1 オペランド										[ HL + B ] [ HL + C ]			
[ HL ]		MOV											ROR4 ROL4
[ HL + byte ] [ HL + B ] [ HL + C ]		MOV											
X													MULU
C													DIVUW

注 r = Aは除く。

(2) 16ビット命令

MOVW , XCHW , ADDW , SUBW , CMPW , PUSH , POP , INCW , DECW

第2 オペランド	# word	AX	rp <sup>注</sup>	sfrp	saddrp	!addr16	SP	なし
第1 オペランド								
AX	ADDW SUBW CMPW		MOVW XCHW	MOVW	MOVW	MOVW	MOVW	
rp	MOVW	MOVW <sup>注</sup>						INCW DECW PUSH POP
sfrp	MOVW	MOVW						
saddrp	MOVW	MOVW						
!addr16		MOVW						
SP	MOVW	MOVW						

注 rp = BC , DE , HLのときのみ。

(3) ビット操作命令

MOV1, AND1, OR1, XOR1, SET1, CLR1, NOT1, BT, BF, BTCLR

第2 オペランド	A.bit	sfr.bit	saddr.bit	PSW.bit	[HL].bit	CY	\$addr16	なし
第1 オペランド								
A.bit						MOV1	BT BF BTCLR	SET1 CLR1
sfr.bit						MOV1	BT BF BTCLR	SET1 CLR1
saddr.bit						MOV1	BT BF BTCLR	SET1 CLR1
PSW.bit						MOV1	BT BF BTCLR	SET1 CLR1
[HL].bit						MOV1	BT BF BTCLR	SET1 CLR1
CY	MOV1 AND1 OR1 XOR1	MOV1 AND1 OR1 XOR1	MOV1 AND1 OR1 XOR1	MOV1 AND1 OR1 XOR1	MOV1 AND1 OR1 XOR1			SET1 CLR1 NOT1

(4) コール命令/分岐命令

CALL, CALLF, CALLT, BR, BC, BNC, BZ, BNZ, BT, BF, BTCLR, DBNZ

第2 オペランド	AX	!addr16	!addr11	[addr5]	\$addr16
第1 オペランド					
基本命令	BR	CALL BR	CALLF	CALLT	BR, BC, BNC BZ, BNZ
複合命令					BT, BF BTCLR DBNZ

(5) その他の命令

ADJBA, ADJBS, BRK, RET, RETI, RETB, SEL, NOP, EI, DI, HALT, STOP

★ 9 . 電気的特性

絶対最大定格 (TA = 25 )

項目	略号	条件		定格	単位
電源電圧	V <sub>DD</sub>	V <sub>DD</sub> , V <sub>DD</sub> PORT		- 0.3 ~ + 6.0	V
入力電圧	V <sub>I</sub>			- 0.3 ~ V <sub>DD</sub> + 0.3	V
出力電圧	V <sub>O</sub>			- 0.3 ~ V <sub>DD</sub> + 0.3	V
アナログ入力電圧	V <sub>ANI</sub>	P10/ANI0-P13/ANI3		- 0.3 ~ V <sub>DD</sub> + 0.3	V
ハイ・レベル出力電流	I <sub>OH</sub>	1 端子		- 8	mA
		P00-P03, P10-P13, P50-P54, P70-P77合計		- 15	mA
		P02-P23, P40-P47, P60-P67, R, G, B, I, BLANK 合計		- 15	mA
ロウ・レベル出力電流	I <sub>OL</sub> <sup>注1</sup>	1 端子 ( P50-P54 )	ピーク値	30	mA
			実効値	15	mA
		P50-P54 合計 <sup>注2</sup>	ピーク値	80	mA
			実効値	40	mA
		1 端子 ( P50-P54以外 )	ピーク値	16	mA
			実効値	8	mA
		P50-P54以外合計	ピーク値	30	mA
			実効値	15	mA
動作周囲温度	T <sub>A</sub>			- 40 ~ + 85	
保存温度	T <sub>stg</sub>			- 55 ~ + 125	

注1 . 実効値は [ 実効値 ] = [ ピーク値 ] × √デューティで計算してください。

2 . 同時駆動は3端子までとします。

**注意** 各項目のうち1項目でも、また一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で、製品をご使用ください。

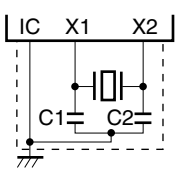
**備考** 特に指定がないかぎり、兼用端子の特性はポート端子の特性と同じです。

動作電源電圧範囲 (TA = - 40 ~ + 85 )

項目	略号	条件	MIN.	TYP.	MAX.	単位
電源電圧	V <sub>DD1</sub>	CPU動作時, 倍速TVモード時	4.5	5.0	5.5	V
	V <sub>DD2</sub>	CPU動作時, 通常TVモード時	3.5	5.0	5.5	V

システム・クロック発振回路特性

( $T_A = -40 \sim +85$  ,  $V_{DD} = 3.5 \sim 5.5$  V (POCV = 01Hのとき) ,  $4.5 \sim 5.5$  V (POCV = 00Hのとき) )

発振子	推奨回路	項目	条件	MIN.	TYP.	MAX.	単位
水晶発振子		発振周波数 ( $f_x$ ) <sup>注</sup>	$V_{DD} =$ 発振電圧範囲		5.0		MHz

注 発振回路の特性だけを示すものです。命令実行時間は、AC特性を参照してください。

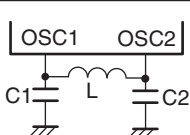
注意 システム・クロック発振回路を使用する場合は、配線容量などの影響を避けるために、図中の破線の部分を次のように配線してください。

- ・配線は極力短くする。
- ・他の信号線と交差させない。
- ・変化する大電流が流れる線に接近させない。
- ・発振回路のコンデンサの接地点は、常に $V_{SS}$ と同電位になるようにする。
- ・大電流が流れるグランド・パターンに接地しない。
- ・発振回路から信号を取り出さない。

備考 発振子の選択および発振回路定数についてはお客様において発振評価していただくか、発振子メーカーに評価を依頼してください。

OSDドット・クロック発振回路特性

( $T_A = -40 \sim +85$  ,  $V_{DD} = 3.5 \sim 5.5$  V (POCV = 01Hのとき) ,  $4.5 \sim 5.5$  V (POCV = 00Hのとき) )

発振子	推奨回路	項目	条件	MIN.	TYP.	MAX.	単位
LC発振子		発振周波数 ( $f_x$ )	$C1 = C2 = 56$ pF, $L = 22$ μH <sup>注</sup>		6.3		MHz

注 参考値なので、お客様の基板での十分な評価のうえ、ご使用ください。

DC特性

( $T_A = -40 \sim +85$  ,  $V_{DD} = 3.5 \sim 5.5$  V (POCV = 01Hのとき) ,  $4.5 \sim 5.5$  V (POCV = 00Hのとき) ) (1/2)

項目	略号	条件	MIN.	TYP.	MAX.	単位
ハイ・レベル入力電圧	V <sub>IH1</sub>	P10-P13, P40-P47, P50-P54, P60-P67, P71, P74, P76	0.7 V <sub>DD</sub>		V <sub>DD</sub>	V
	V <sub>IH2</sub>	P00-P03, P20-P23, P70, P72, P73, P75, P77, $\overline{H_{SYNC}}$ , $\overline{V_{SYNC}}$ , $\overline{RESET}$	0.8 V <sub>DD</sub>		V <sub>DD</sub>	V
ロウ・レベル入力電圧	V <sub>IL1</sub>	P10-P13, P40-P47, P50-P54, P60-P67, P71, P74, P76	0		0.3 V <sub>DD</sub>	V
	V <sub>IL2</sub>	P00-P03, P20-P23, P70, P72, P73, P75, P77, $\overline{H_{SYNC}}$ , $\overline{V_{SYNC}}$ , $\overline{RESET}$	0		0.2 V <sub>DD</sub>	V
ハイ・レベル出力電圧	V <sub>OH</sub>	P00-P03, P20-P23, P40-P47, P50-P54, P60-67, P70-P77, R, G, B, I, BLANK	V <sub>DD</sub> = 4.5 ~ 5.5 V, I <sub>OH</sub> = - 1 mA		V <sub>DD</sub> - 1.0	V
			V <sub>DD</sub> = 3.5 ~ 4.5 V, I <sub>OH</sub> = - 100 μA		V <sub>DD</sub> - 0.5	V
ロウ・レベル出力電圧	V <sub>OL1</sub>	P00-P03, P20-P23, P40-P47, P60-P67, P70-P77, P130-P134, R, G, B, I, BLANK	V <sub>DD</sub> = 4.5 ~ 5.5 V, I <sub>OH</sub> = 1 mA		1.0	V
			V <sub>DD</sub> = 3.5 ~ 4.5 V, I <sub>OL</sub> = 100 μA		0.5	V
	V <sub>OL2</sub>	P50-P54	V <sub>DD</sub> = 4.5 ~ 5.5 V, I <sub>OL</sub> = 12 mA		1.0	V
			V <sub>DD</sub> = 3.5 ~ 4.5 V, I <sub>OL</sub> = 12 mA		1.2	V
ハイ・レベル入力リーク電流	I <sub>LIH</sub>	P00-P03, P10-P13, P20-P23, P40-P47, P50-P54, P60-P67, P70-P77, $\overline{H_{SYNC}}$ , $\overline{V_{SYNC}}$ , $\overline{RESET}$	V <sub>I</sub> = V <sub>DD</sub>		3	μA
ロウ・レベル入力リーク電流	I <sub>LIL</sub>	P00-P03, P10-P13, P20-P23, P40-P47, P50-P54, P60-P67, P70-P77, $\overline{H_{SYNC}}$ , $\overline{V_{SYNC}}$ , $\overline{RESET}$	V <sub>I</sub> = 0 V		- 3	μA
ハイ・レベル出力オフ・リーク電流	I <sub>LOH</sub>	P130-P134	V <sub>O</sub> = V <sub>DD</sub>		- 3	μA
		P20-P23 (N-chオープン・ドレイン)			- 3	
ロウ・レベル出力オフ・リーク電流	I <sub>LOL</sub>	P130-P134	V <sub>O</sub> = 0 V		3	μA
		P20-P23 (N-chオープン・ドレイン)			3	

備考 特に指定のないかぎり、兼用端子の特性はポート端子の特性と同じです。

DC特性

( $T_A = -40 \sim +85$  ,  $V_{DD} = 3.5 \sim 5.5$  V (POCV = 01Hのとき) ,  $4.5 \sim 5.5$  V (POCV = 00Hのとき) ) (2/2)

項目	略号	条件	MIN.	TYP.	MAX.	単位	
電源電流 <sup>注</sup>	I <sub>DD1</sub>	CPU動作, OSD停止 (OSC停止) 時, X1端子正弦波入力 f <sub>x</sub> = 5.0 MHz動作 V <sub>I</sub> = V <sub>DD</sub>		10	20	mA	
	I <sub>DD2</sub>	HALTモード, OSD停止 (OSC停止) 時, X1端子正弦波入力 f <sub>x</sub> = 5.0 MHz動作 V <sub>I</sub> = V <sub>DD</sub>		0.5	1.0	mA	
	I <sub>DD3</sub>	CPU動作, OSD動作時, (水晶振動子5.0 MHz, LC発振子6.3 MHz)	T <sub>CY</sub> = 4/f <sub>x</sub>		15	mA	
	I <sub>DD4</sub>		T <sub>CY</sub> = 2/f <sub>x</sub>		18	mA	
データ保持電源電圧	V <sub>DDR1</sub>	水晶発振時	POCV = 00H	4.5		V	
			POCV = 01H	3.5		V	
	V <sub>DDR2</sub>	水晶発振停止時	データ・メモリ保持	2.0		V	
データ保持電源電流	I <sub>DDR1</sub>	水晶発振停止時	T <sub>A</sub> = 25 , V <sub>DD</sub> = 5 V		2.0	4.0	μA
	I <sub>DDR2</sub>				2.0	20	μA

注 A/Dコンバータおよびポート (内蔵プルアップ抵抗も含む) に流れる電流は含みません。

- 備考 1 . f<sub>x</sub> : システム・クロック発振周波数  
 2 . T<sub>CY</sub> : サイクル・タイム (最小命令実行時間)

AC特性

( 1 ) 基本動作 (  $T_A = -40 \sim +85$  ,  $V_{DD} = 3.5 \sim 5.5$  V (POCV = 01Hのとき) ,  $4.5 \sim 5.5$  V (POCV = 00Hのとき) )

項目	略号	条件	MIN.	TYP.	MAX.	単位
サイクル・タイム (最少命令実行時間)	T <sub>CY</sub>	メイン・システム・クロック f <sub>x</sub> = 5.0 MHz動作時	0.4		6.4	μs
TI5, TI9, TI21入力周波数	f <sub>TI</sub>				2	MHz
TI5, TI9, TI21入力 ハイ, ロウ・レベル幅	t <sub>TIH</sub> , t <sub>TIL</sub>		200			ns
割り込み入力 ハイ, ロウ・レベル幅	t <sub>INTH</sub> , t <sub>INTL</sub>	INTP0-INTP3	1			μs
RESET ロウ・レベル幅	t <sub>RSL</sub>		10			μs

(2) シリアル・インタフェース

( $T_A = -40 \sim +85$  ,  $V_{DD} = 3.5 \sim 5.5$  V (POCV = 01Hのとき) ,  $4.5 \sim 5.5$  V (POCV = 00Hのとき) )

( i ) I<sup>2</sup>Cバス・モード (SCLn...内部クロック出力)

項目	略号	条件	MIN.	TYP.	MAX.	単位
SCLnサイクル・タイム	t <sub>KCY1</sub>	R = 1 k , C = 100 pF <sup>注</sup>	3000			ns
SCLnハイ・レベル幅	t <sub>KH1</sub>		t <sub>KCY1</sub> /2 - 48			ns
SCLnロウ・レベル幅	t <sub>KL1</sub>		t <sub>KCY1</sub> /2 - 15			ns
SDAnセットアップ時間 (対SCLn )	t <sub>SIK1</sub>		600			ns
SDAnホールド時間 (対SCLn )	t <sub>KSI1</sub>		0			ns
SCLn SDAn 出力遅延時間	t <sub>KSO1</sub>		0		900	ns
SCLn SDAn またはSCLn SDAn	t <sub>KSB</sub>		600			ns
SDAn SCLn	t <sub>SBK</sub>		1200			ns
SDAnハイ・レベル幅	t <sub>SBH</sub>	1500			ns	

注 R, Cは, SCLn, SDAn出力ラインの負荷抵抗, 負荷容量です。

備考 n = 0, 1

( ii ) I<sup>2</sup>Cバス・モード (SCLn...外部クロック入力)

項目	略号	条件	MIN.	TYP.	MAX.	単位
SCLnサイクル・タイム	t <sub>KCY2</sub>		3000			ns
SCLnハイ, ロウ・レベル幅	t <sub>KH2</sub> , t <sub>KL2</sub>		1200			ns
SDAnセットアップ時間 (対SCLn )	t <sub>SIK2</sub>		600			ns
SDAnホールド時間 (対SCLn )	t <sub>KSI2</sub>		0			ns
SCLn SDAn 出力遅延時間	t <sub>KSO2</sub>	R = 1 k , C = 100 pF <sup>注</sup>	0		900	ns
SCLn SDAn またはSCLn SDAn	t <sub>KSB</sub>		600			ns
SDAn SCLn	t <sub>SBK</sub>		1200			ns
SDAnハイ・レベル幅	t <sub>SBH</sub>		1500			ns
SCLn立ち上がり / 立ち下がり時間	t <sub>R2</sub> , t <sub>F2</sub>				3000	ns

注 R, Cは, SDAn出力ラインの負荷抵抗, 負荷容量です。

備考 n = 0, 1

( iii ) 3線式シリアル/Oモード (  $\overline{\text{SCK3}}$ ...内部クロック出力)

項目	略号	条件	MIN.	TYP.	MAX.	単位
$\overline{\text{SCK3}}$ サイクル・タイム	$t_{\text{CY3}}$		800			ns
$\overline{\text{SCK3}}$ ハイ, ロウ・レベル幅	$t_{\text{KH3}}, t_{\text{KL3}}$		$t_{\text{CY3}}/2 - 50$			ns
S13セットアップ時間 (対 $\overline{\text{SCK3}}$ )	$t_{\text{SIK3}}$		100			ns
S13ホールド時間 (対 $\overline{\text{SCK3}}$ )	$t_{\text{KSI3}}$		400			ns
$\overline{\text{SCK3}}$ SO3 出力遅延時間	$t_{\text{KSO3}}$	$C = 100 \text{ pF}$ 注			300	ns

注 Cは,  $\overline{\text{SCK3}}$ , SO3出力ラインの負荷容量です。

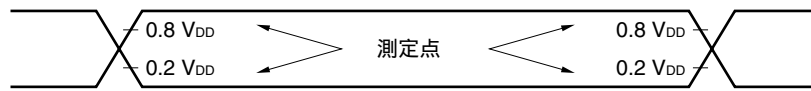
( iv ) 3線式シリアル/Oモード (  $\overline{\text{SCK3}}$ ...外部クロック入力)

項目	略号	条件	MIN.	TYP.	MAX.	単位
$\overline{\text{SCK3}}$ サイクル・タイム	$t_{\text{CY4}}$		800			ns
$\overline{\text{SCK3}}$ ハイ, ロウ・レベル幅	$t_{\text{KH4}}, t_{\text{KL4}}$		400			ns
S13セットアップ時間 (対 $\overline{\text{SCK3}}$ )	$t_{\text{SIK4}}$		100			ns
S13ホールド時間 (対 $\overline{\text{SCK3}}$ )	$t_{\text{KSI4}}$		400			ns
$\overline{\text{SCK3}}$ SO3 出力遅延時間	$t_{\text{KSO4}}$	$C = 100 \text{ pF}$ 注			300	ns

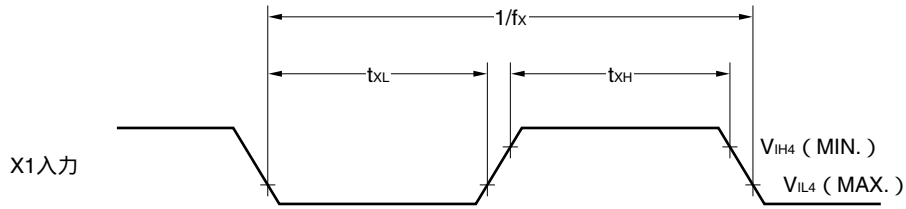
注 Cは, SO3出力ラインの負荷容量です。



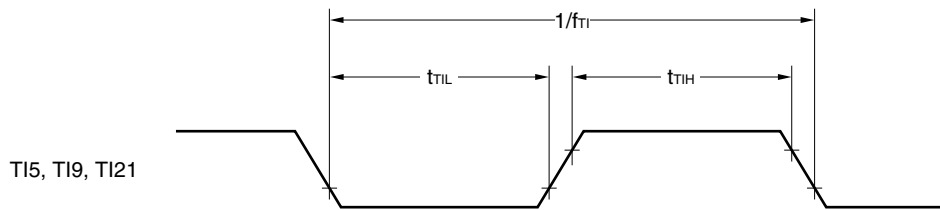
ACタイミング測定点 (X1入力を除く)



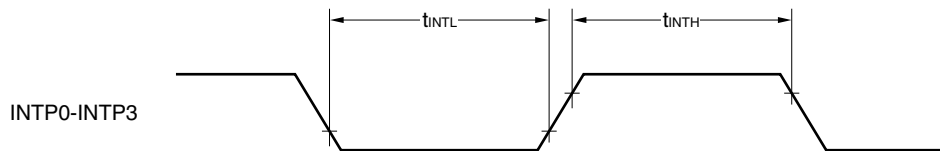
クロック・タイミング



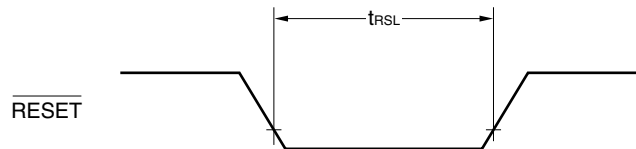
T1タイミング



割り込み入力タイミング

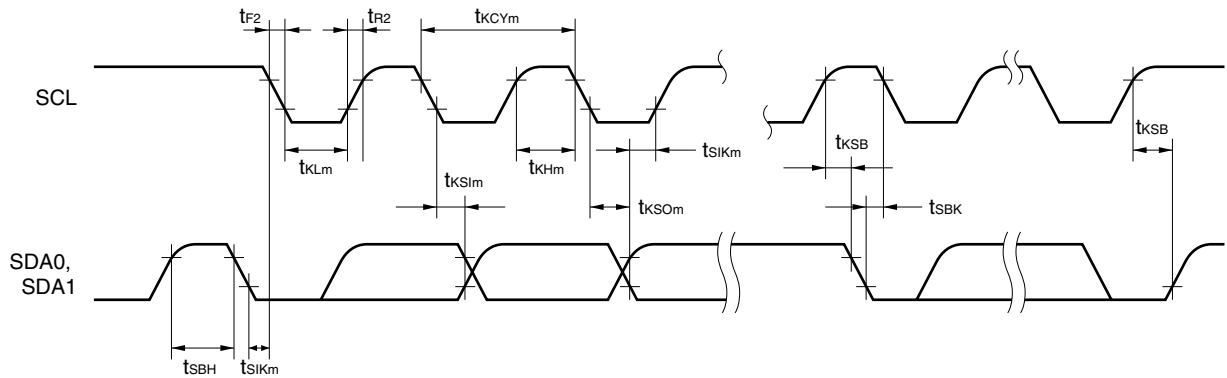


RESET入力タイミング



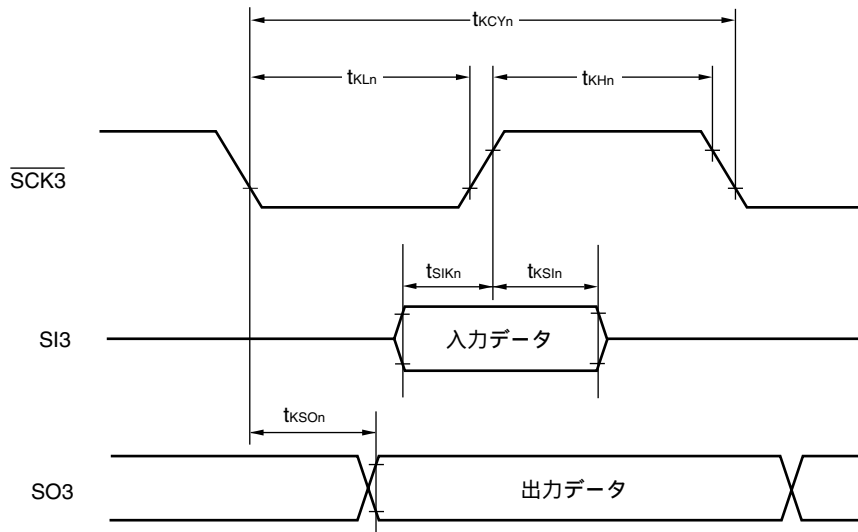
シリアル転送タイミング

I<sup>2</sup>Cバス・モード :



m = 1, 2

3線式シリアル/Oモード :



n = 3, 4

8ビットA/Dコンバータ特性

( $T_A = -40 \sim +85$  ,  $V_{DD} = 3.5 \sim 5.5$  V (POCV = 01Hのとき) ,  $4.5 \sim 5.5$  V (POCV = 00Hのとき) )

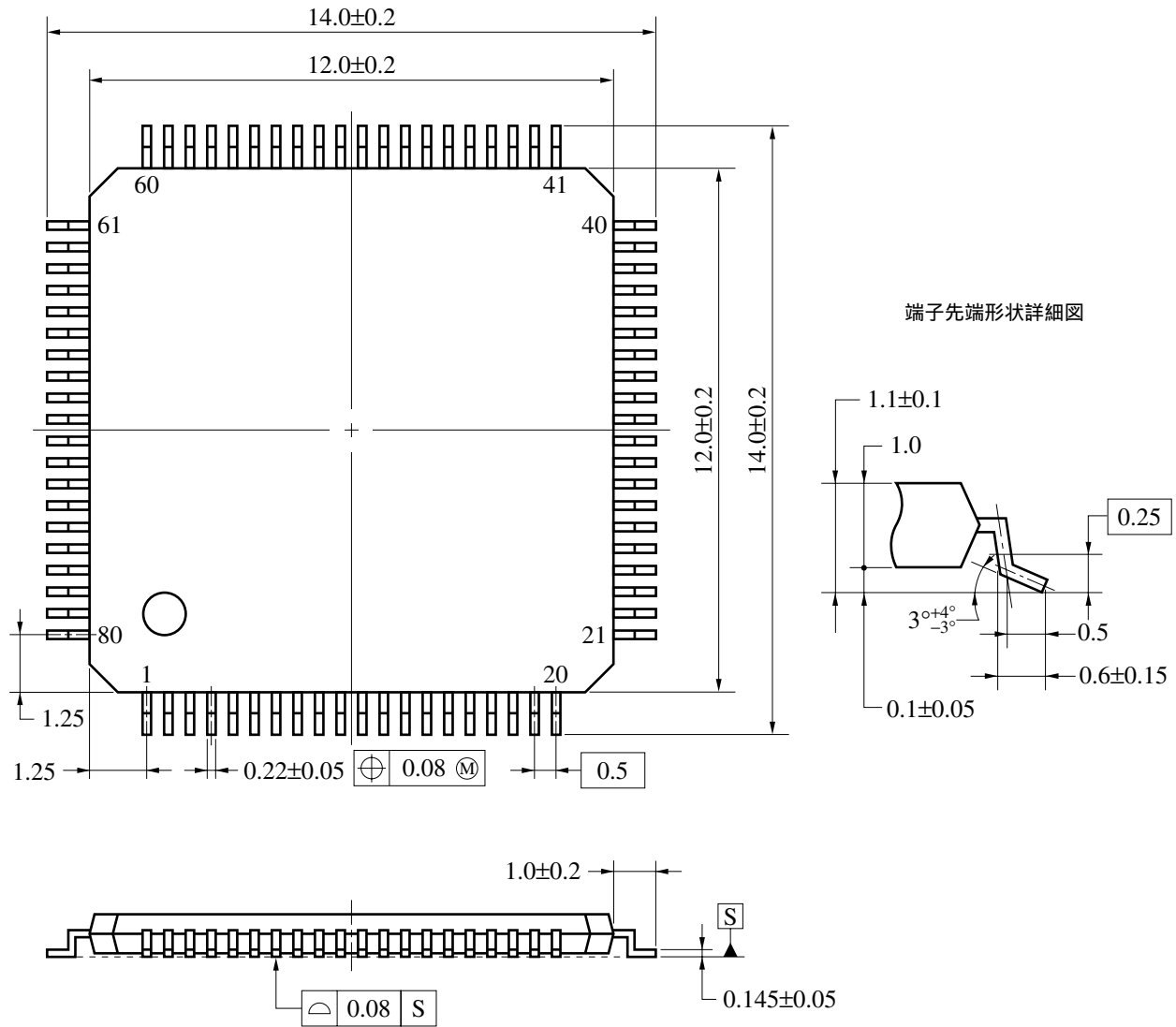
項目	略号	条件	MIN.	TYP.	MAX.	単位
分解能			8	8	8	bit
総合誤差 <sup>注1, 2</sup>		$V_{DD} = 4.5 \sim 5.5$ V			$\pm 0.8$	%FSR
					$\pm 1.2$	%FSR
変換時間	$t_{CONV}$		19.2		57.6	$\mu$ s
アナログ入力電圧	$V_{IAN}$		0		$V_{DD}$	V

注1 . 量子化誤差 ( $\pm 0.2$  %FSR) を含みません。

2 . フルスケール値に対する比率 (%FSR) で表します。

★ 10. 外形図

80ピン・プラスチック TQFP (ファインピッチ) (12x12) 外形図 (単位 : mm)



P80GK-50-9EU-1

★ 11. 半田付け推奨条件

μ PD178046, 178048の半田付け実装は、次の推奨条件で実施してください。

半田付け推奨条件の詳細は、インフォメーション資料「**半導体デバイス実装マニュアル**」(C10535J)を参照してください。

なお、推奨条件以外の半田付け方式および半田付け条件については、当社販売員にご相談ください。

表11 - 1 表面実装タイプの半田付け条件

μ PD178046GK- x x x -9EU : 80ピン・プラスチックTQFP (ファインピッチ) (12x12)

μ PD178048GK- x x x -9EU :

〃

半田付け方式	半田付け条件	推奨条件記号
赤外線リフロ	パッケージ・ピーク温度：235℃，時間：30秒以内（210℃以上）， 回数：2回以内，制限日数：7日間 <sup>注</sup> （以降は125℃プリベーク10時間必要） 留意事項 耐熱トレイ以外（マガジン，テーピング，非耐熱トレイ）は，包装状態でのベーキングができません。	IR35-107-2
VPS	パッケージ・ピーク温度：215℃，時間：40秒以内（200℃以上）， 回数：2回以内，制限日数：7日間 <sup>注</sup> （以降は125℃プリベーク10時間必要） 留意事項 耐熱トレイ以外（マガジン，テーピング，非耐熱トレイ）は，包装状態でのベーキングができません。	VP15-107-2
ウェーブ・ソルダーリング	-	-
端子部分加熱	端子温度：300℃以下，時間：3秒以内（デバイス一辺当たり）	-

注 ドライパック開封後の保存制限日数で，保管条件は25℃，65%RH以下。

注意 半田付け方式の併用はお避けください（ただし，端子部分加熱方式は除く）。

★ 付録A . 開発ツール

μ PD178046, 178048を使用するシステム開発のために次のような開発ツールを用意しています。

言語処理用ソフトウェア

RA78K0 <sup>注1, 2, 3</sup>	78K/0シリーズ共通のアセンブラ・パッケージ
CC78K0 <sup>注1, 2, 3</sup>	78K/0シリーズ共通のCコンパイラ・パッケージ
DF178048 <sup>注1, 2, 3</sup>	μ PD178048サブシリーズに対応するデバイス・ファイル
CC78K0-L <sup>注1, 2, 3</sup>	78K/0シリーズ共通のCコンパイラ・ライブラリ・ソース・ファイル

フラッシュ・メモリ書き込み用ツール

Flashpro (型番FL-PR3 <sup>注4</sup> , PG-FP3)	専用フラッシュ・ライター
FA-80GK-9EU <sup>注4</sup>	フラッシュ・メモリ書き込み用アダプタ

ディバグ用ツール

IE-78K0-NS	78K/0シリーズ共通のインサーキット・エミュレータ
IE-70000-MC-PS-B	IE-78K0-NS用電源ユニット
IE-78K0-NS-PA	IE-78K0-NSの機能を強化/拡張するためのパフォーマンス・ボード
IE-70000-98-IF-C	ホスト・マシンとしてPC-9800シリーズ(ノート型パソコンを除く)を使用するときに必要なアダプタ(Cバス対応)
IE-70000-CD-IF-A	ホスト・マシンとしてノート型パソコンを使用するときに必要なPCカードとインタフェース・ケーブル(PCMCIAソケット対応)
IE-70000-PC-IF-C	ホスト・マシンとしてIBM PC/AT <sup>TM</sup> 互換機を使用するときに必要なアダプタ(ISAバス対応)
IE-70000-PCI-IF-A	ホスト・マシンとしてPCIバスを内蔵したパソコンを使用するときに必要なインタフェース・アダプタ
IE-178048-NS-EM1	μ PD178048サブシリーズをエミュレーションするためのエミュレーション・ボード
NP-80GK <sup>注4</sup>	80ピン・プラスチックTQFP(GK-9EUタイプ)用エミュレーション・プローブ
TGK-080SDW <sup>注5</sup>	80ピン・プラスチックTQFP(GK-9EUタイプ)用に作られたターゲット・システムの基板上に実装するソケット
SM78K0 <sup>注1, 2</sup>	78K/0シリーズ共通のシステム・シミュレータ
ID78K0-NS <sup>注1, 2</sup>	78K/0シリーズ共通の統合ディバグ
DF178048 <sup>注1, 2, 3</sup>	μ PD178048サブシリーズに対応するデバイス・ファイル

リアルタイムOS

RX78K0 <sup>注1, 2, 3</sup>	78K/0シリーズ用リアルタイムOS
MX78K0 <sup>注1, 2, 3</sup>	78K/0シリーズ用OS

注1 . PC-9800シリーズ(日本語Windows<sup>TM</sup>)ベース

2 . IBM PC/AT互換機(日本語/英語Windows)ベース

3 . HP9000シリーズ700<sup>TM</sup>(HP-UX<sup>TM</sup>)ベース, SPARCstation<sup>TM</sup>(SunOS<sup>TM</sup>, Solaris<sup>TM</sup>)ベース, NEWS<sup>TM</sup>(NEWS-OS<sup>TM</sup>)ベース

4 . 株式会社内藤電誠町田製作所(044-822-3813)の製品です。

5 . 東京エレクトック株式会社の製品です。

問い合わせ先: 大丸興業株式会社 東京電子部 (TEL(03)3820-7112)

大阪電子部 (TEL(06)6244-6672)

備考 RA78K0, CC78K0, SM78K0は, DF178048と組み合わせて使用します。

★ 付録B . 関連資料

関連資料は暫定版の場合がありますが，この資料では「暫定」の表示をしておりません。あらかじめご了承ください。

デバイスの関連資料

資料名	資料番号		
	和文	英文	
μ PD178046, 178048 データ・シート	この資料	U13183E	
μ PD178F048 ペーパ・マシン	U13056J	U13056E	
μ PD178048サブシリーズ ユーザーズ・マニュアル	U13985J	U13985E	
78K/0シリーズ ユーザーズ・マニュアル 命令編	U12326J	U12326E	
78K/0シリーズ アプリケーション・ノート	基礎編 ( )	U12704J	U12704E

開発ツールの関連資料 (ユーザーズ・マニュアル)

資料名	資料番号		
	和文	英文	
RA78K0 アセンブラ・パッケージ	操作編	U11802J	U11802E
	言語編	U11801J	U11801E
	構造化アセンブリ言語編	U11789J	U11789E
CC78K0 Cコンパイラ	操作編	U11517J	U11517E
	言語編	U11518J	U11518E
IE-78K0-NS インサーキット・エミュレータ		U13731J	U13731E
IE-178048-NS-EM1 エミュレーション・ボード		作成予定	作成予定
SM78K0S, SM78K0 システム・シミュレータ Ver.2.10以上 Windowsベース	操作編	U14611J	U14611E
SM78Kシリーズ システム・シミュレータ Ver.2.10以上	外部部品ユーザ・オープン・インタフェース仕様編	U15006J	作成中
ID78K0-NS 統合ディバッガ Ver.2.00以上 Windowsベース	操作編	U14379J	U14379E
ID78K0-NS, ID78K0S-NS 統合ディバッガ Ver.2.20以上 Windowsベース	操作編	U14910J	U14910E

組み込み用ソフトウェアの関連資料 (ユーザーズ・マニュアル)

資料名	資料番号		
	和文	英文	
78K/0シリーズ リアルタイムOS	基礎編	U11537J	U11537E
	インストール編	U11536J	U11536E
78K/0シリーズ用OS MX78K0	基礎編	U12257J	U12257E

注意 上記関連資料は予告なしに内容を変更することがあります。設計などには必ず最新の資料をご使用ください。

## その他の関連資料

資料名	資料番号	
	和文	英文
SEMICONDUCTOR SELECTION GUIDE Products & Packages (CD-ROM)	X13769X	
半導体デバイス 実装マニュアル	C10535J	C10535E
NEC半導体デバイスの品質水準	C11531J	C11531E
NEC半導体デバイスの信頼性品質管理	C10983J	C10983E
静電気放電 (ESD) 破壊対策ガイド	C11892J	C11892E
半導体 品質 / 信頼性ハンドブック	C12769J	-
マイクロコンピュータ関連製品ガイド 社外メーカ編	U11416J	-

注意 上記関連資料は予告なしに内容を変更することがあります。設計などには必ず最新の資料をご使用ください。

〔メ モ〕



## CMOSデバイスの一般的注意事項

**静電気対策（MOS全般）**

**注意** MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

**未使用入力の処理（CMOS特有）**

**注意** CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介してV<sub>DD</sub>またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

**初期化以前の状態（MOS全般）**

**注意** 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

**注意：**本製品はI<sup>2</sup>Cバス・インタフェース回路を内蔵しています。

I<sup>2</sup>Cバス・インタフェースを使用される場合には、カスタム・コードをご発注いただく時に、事前にその旨ご申告下さい。申告に基づき、以下の特典が受けられます。

日本電気株式会社のI<sup>2</sup>Cバス対応部品をご購入いただくことにより、これらの部品をI<sup>2</sup>Cシステムに使用する実施権がフィリップス社I<sup>2</sup>C特許に基づき許諾されることとなります。ただし、これらのI<sup>2</sup>Cシステムはフィリップス社によって設定されたI<sup>2</sup>C標準規格に合致しているものとします。

Purchase of NEC I<sup>2</sup>C components conveys a license under the Philips I<sup>2</sup>C Patent Rights to use these components in an I<sup>2</sup>C system, provided that the system conforms to the I<sup>2</sup>C Standard Specification as defined by Philips.

IEBusは、日本電気株式会社の商標です。

Windowsは、米国Microsoft Corporationの米国およびその他の国における登録商標または商標です。

PC/ATは、米国IBM社の商標です。

HP9000シリーズ700、HP-UXは、米国ヒューレット・パカード社の商標です。

SPARCstationは、米国SPARC International, Inc.の商標です。

Solaris, SunOSは、米国サン・マイクロシステムズ社の商標です。

NEWS, NEWS-OSは、ソニー株式会社の商標です。

本製品が外国為替および外国貿易管理法の規定による規制貨物等（または役務）に該当するか否かは、ユーザ（仕様を決定した者）が判定してください。

- 本資料の内容は予告なく変更することがありますので、最新のものであることをご確認の上ご使用ください。
- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
- 本資料に記載された回路、ソフトウェア、及びこれらに付随する情報は、半導体製品の動作例、応用例を説明するためのものです。従って、これら回路・ソフトウェア・情報をお客様の機器に使用される場合には、お客様の責任において機器設計をしてください。これらの使用に起因するお客様もしくは第三者の損害に対して、当社は一切その責を負いません。
- 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意ください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災/防犯装置、各種安全装置、生命維持を直接の目的としない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート/データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。

M7 98.8

## — お問い合わせ先 —

### 【技術的なお問い合わせ先】

NEC半導体テクニカルホットライン  
(電話：午前 9:00～12:00、午後 1:00～5:00)

電話 : 044-435-9494  
FAX : 044-435-9608  
E-mail : s-info@saed.tmg.nec.co.jp

### 【営業関係お問い合わせ先】

#### 第一販売事業部

東京 (03)3798-6106, 6107,  
6108

名古屋 (052)222-2375

大阪 (06)6945-3178, 3200,  
3208, 3212

仙台 (022)267-8740

郡山 (024)923-5591

千葉 (043)238-8116

#### 第二販売事業部

東京 (03)3798-6110, 6111,  
6112

立川 (042)526-5981, 6167

松本 (0263)35-1662

静岡 (054)254-4794

金沢 (076)232-7303

松山 (089)945-4149

#### 第三販売事業部

東京 (03)3798-6151, 6155, 6586,  
1622, 1623, 6156

水戸 (029)226-1702

広島 (082)242-5504

高崎 (027)326-1303

鳥取 (0857)27-5313

太田 (0276)46-4014

名古屋 (052)222-2170, 2190

福岡 (092)261-2806

### 【資料の請求先】

上記営業関係お問い合わせ先またはNEC特約店へお申しつけください。

### 【インターネット電子デバイス・ニュース】

NECエレクトロニクスデバイスの情報がインターネットでご覧になれます。

URL(アドレス)

<http://www.ic.nec.co.jp/>