

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】<http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

300/288出力TFT-LCD用ソース・ドライバ

μ PD16782Aは、TFT液晶パネル用ソース・ドライバです。IC内部は、各種画素配列に対応するためのマルチプレクサ回路と、サンプリング・タイミングを生成するシフト・レジスタ、アナログ電圧をサンプリングするサンプル&ホールド回路から構成されています。サンプル&ホールド回路は2系統内蔵しており、交互にサンプリングとホールドを実行するため、高画質が得られます。

また、LCDパネルの画素配列に応じて、同時サンプリングおよび順次サンプリングへ対応可能です。カーナビゲーションから車載用LCD-TVまで自由度の高い応用が可能です。

特 徴

5 V駆動対応 (ダイナミック・レンジ: 4.6 V, $V_{DD2} = 5.0$ V時)

300/288出力内蔵

$f_{CLK} = 15$ MHz MAX. ($V_{DD1} = 3.0$ V時)

画素配列に応じて同時/順次サンプリングの切り替えが可能

同時サンプリング: 縦ストライプ

順次サンプリング: 縦ストライプ, デルタ配列, モザイク配列

2系統のサンプル&ホールド回路内蔵

内蔵マルチプレクサ回路により、ストライプ, デルタ, モザイク配置の各種画素配列に対応。

R, \bar{L} 端子により、左右シフトの切り替えが可能。

COG対応

備考 /xxxはアクティブ・ロウを示します。

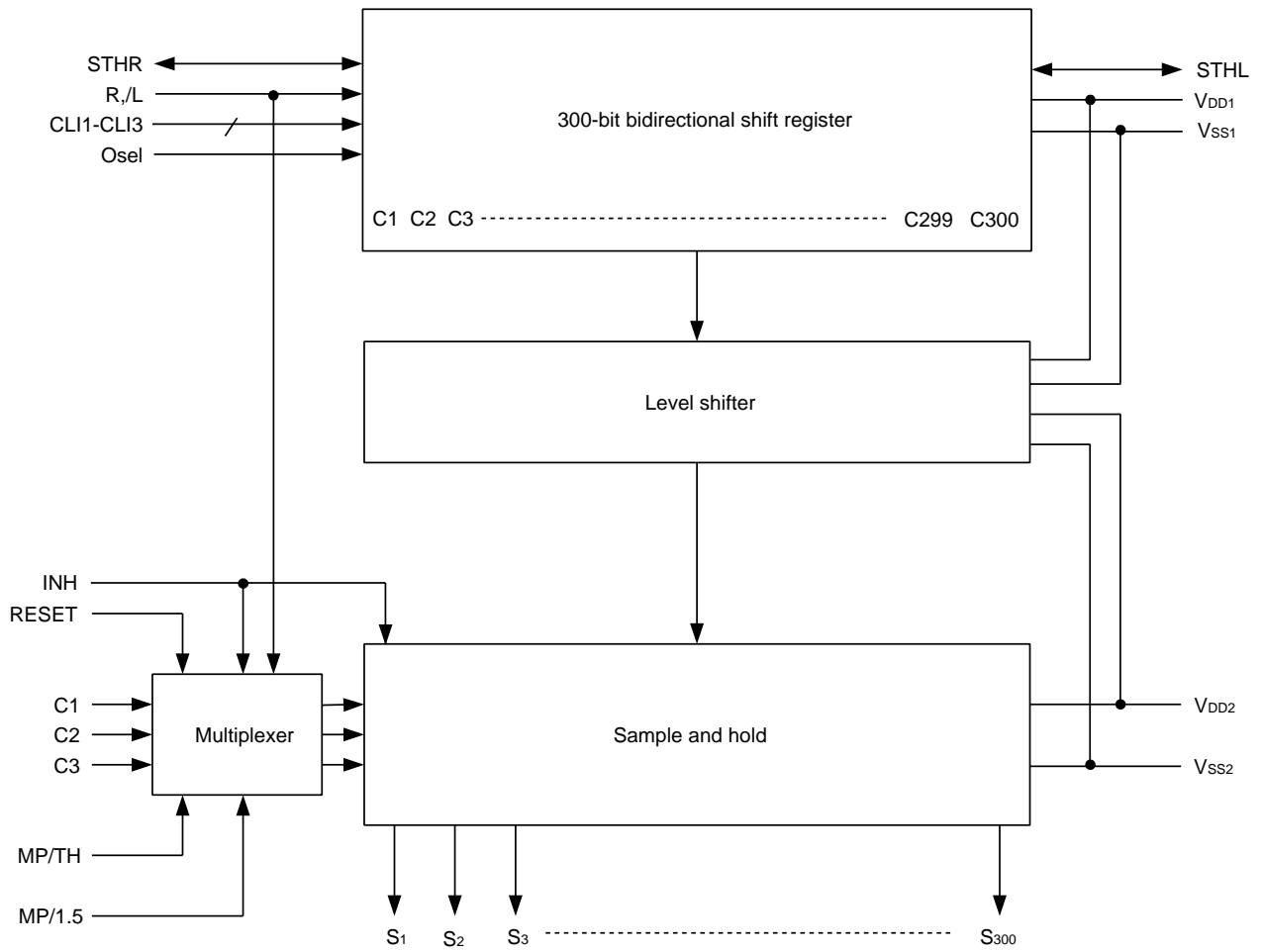
オ - ダ情報

オ - ダ名称	パッケ - ジ
μ PD16782AP	チップ

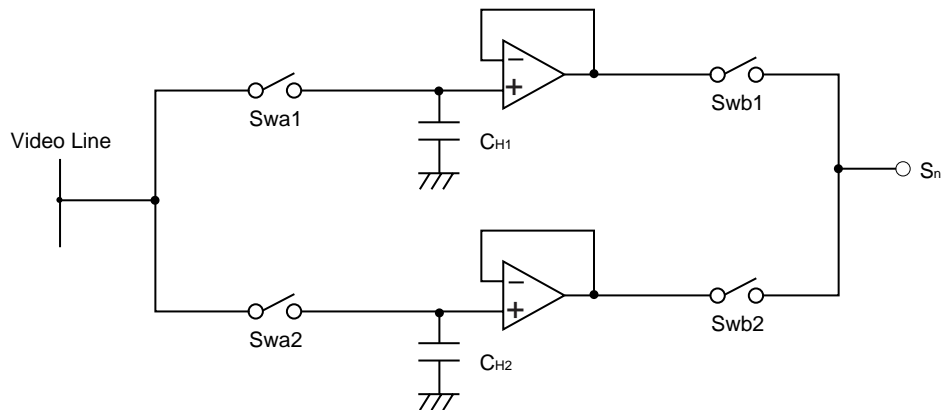
備考 チップでの販売については、別途品質に関する覚え書き等の取り交わしが必要となりますので、当社販売員までご相談ください。

本資料の内容は、予告なく変更することがありますので、最新のものであることをご確認の上ご使用ください。

1. ブロック図



2. サンプル&ホールド回路と出力回路



3. 端子配置図 (ICパッド面上面)

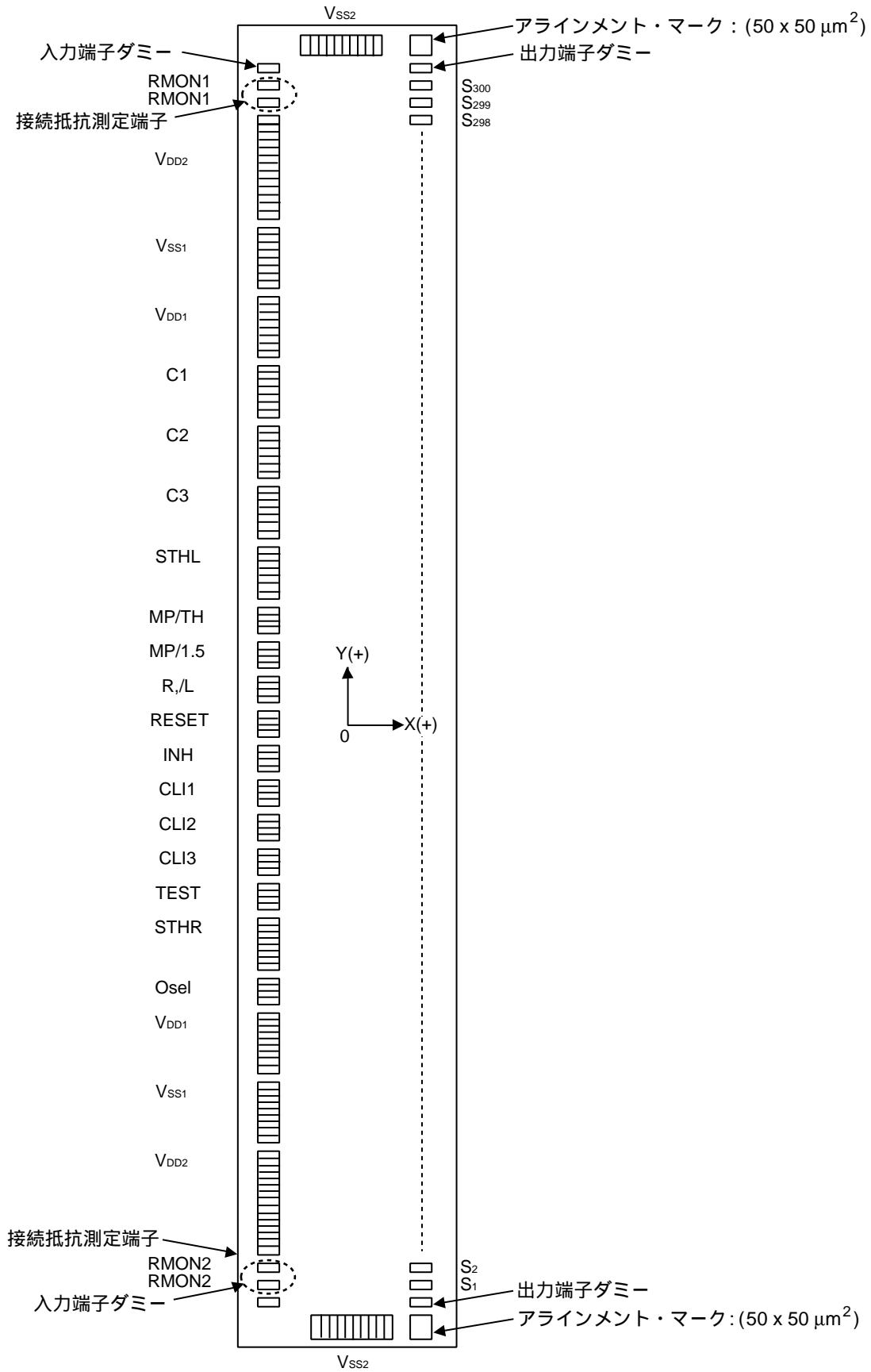


図3-1 パッド座標 (1/4)

No.	Pad Name	X [μm]	Y [μm]	Bump Size (X:Y) [μm]
1	Dummy1	-464.0	8451.0	100:60
2	RMON1	-464.0	8014.2	100:60
3	RMON1	-464.0	7842.0	100:60
4	VDD2	-464.0	7538.6	100:60
5	VDD2	-464.0	7458.6	100:60
6	VDD2	-464.0	7378.6	100:60
7	VDD2	-464.0	7298.6	100:60
8	VDD2	-464.0	7218.6	100:60
9	VDD2	-464.0	7138.6	100:60
10	VDD2	-464.0	7058.6	100:60
11	VDD2	-464.0	6978.6	100:60
12	VDD2	-464.0	6898.6	100:60
13	VDD2	-464.0	6818.6	100:60
14	VDD2	-464.0	6738.6	100:60
15	VDD2	-464.0	6658.6	100:60
16	VSS1	-464.0	6181.0	100:60
17	VSS1	-464.0	6101.0	100:60
18	VSS1	-464.0	6021.0	100:60
19	VSS1	-464.0	5941.0	100:60
20	VSS1	-464.0	5861.0	100:60
21	VSS1	-464.0	5781.0	100:60
22	VSS1	-464.0	5701.0	100:60
23	VDD1	-464.0	5239.4	100:60
24	VDD1	-464.0	5159.4	100:60
25	VDD1	-464.0	5079.4	100:60
26	VDD1	-464.0	4999.4	100:60
27	VDD1	-464.0	4919.4	100:60
28	VDD1	-464.0	4839.4	100:60
29	VDD1	-464.0	4759.4	100:60
30	C1	-464.0	4335.2	100:60
31	C1	-464.0	4255.2	100:60
32	C1	-464.0	4175.2	100:60
33	C1	-464.0	4095.2	100:60
34	C1	-464.0	4015.2	100:60
35	C1	-464.0	3935.2	100:60
36	C2	-464.0	3470.4	100:60
37	C2	-464.0	3390.4	100:60
38	C2	-464.0	3310.4	100:60
39	C2	-464.0	3230.4	100:60
40	C2	-464.0	3150.4	100:60
41	C2	-464.0	3070.4	100:60
42	C3	-464.0	2605.6	100:60
43	C3	-464.0	2525.6	100:60
44	C3	-464.0	2445.6	100:60
45	C3	-464.0	2365.6	100:60
46	C3	-464.0	2285.6	100:60
47	C3	-464.0	2205.6	100:60
48	STHL	-464.0	1384.2	100:60
49	STHL	-464.0	1304.2	100:60
50	STHL	-464.0	1224.2	100:60
51	STHL	-464.0	1144.2	100:60
52	STHL	-464.0	1064.2	100:60
53	STHL	-464.0	984.2	100:60
54	MP/TH	-464.0	538.6	100:60
55	MP/TH	-464.0	458.6	100:60

No.	Pad Name	X [μm]	Y [μm]	Bump Size (X:Y) [μm]
56	MP/TH	-464.0	378.6	100:60
57	MP/1.5	-464.0	145.5	100:60
58	MP/1.5	-464.0	65.5	100:60
59	MP/1.5	-464.0	-14.5	100:60
60	R/L	-464.0	-247.6	100:60
61	R/L	-464.0	-327.6	100:60
62	R/L	-464.0	-407.6	100:60
63	RESET	-464.0	-640.7	100:60
64	RESET	-464.0	-720.7	100:60
65	RESET	-464.0	-800.7	100:60
66	INH	-464.0	-1033.8	100:60
67	INH	-464.0	-1113.8	100:60
68	INH	-464.0	-1193.8	100:60
69	CLI1	-464.0	-1427.0	100:60
70	CLI1	-464.0	-1507.0	100:60
71	CLI1	-464.0	-1587.0	100:60
72	CLI2	-464.0	-1820.1	100:60
73	CLI2	-464.0	-1900.1	100:60
74	CLI2	-464.0	-1980.1	100:60
75	CLI3	-464.0	-2213.2	100:60
76	CLI3	-464.0	-2293.2	100:60
77	CLI3	-464.0	-2373.2	100:60
78	TEST	-464.0	-2606.3	100:60
79	TEST	-464.0	-2686.3	100:60
80	TEST	-464.0	-2766.3	100:60
81	STHR	-464.0	-3227.0	100:60
82	STHR	-464.0	-3307.0	100:60
83	STHR	-464.0	-3387.0	100:60
84	STHR	-464.0	-3467.0	100:60
85	STHR	-464.0	-3547.0	100:60
86	STHR	-464.0	-3627.0	100:60
87	Osel	-464.0	-4170.4	100:60
88	Osel	-464.0	-4250.4	100:60
89	Osel	-464.0	-4330.4	100:60
90	VDD1	-464.0	-4759.4	100:60
91	VDD1	-464.0	-4839.4	100:60
92	VDD1	-464.0	-4919.4	100:60
93	VDD1	-464.0	-4999.4	100:60
94	VDD1	-464.0	-5079.4	100:60
95	VDD1	-464.0	-5159.4	100:60
96	VDD1	-464.0	-5239.4	100:60
97	VSS1	-464.0	-5701.0	100:60
98	VSS1	-464.0	-5781.0	100:60
99	VSS1	-464.0	-5861.0	100:60
100	VSS1	-464.0	-5941.0	100:60
101	VSS1	-464.0	-6021.0	100:60
102	VSS1	-464.0	-6101.0	100:60
103	VSS1	-464.0	-6181.0	100:60
104	VDD2	-464.0	-6658.6	100:60
105	VDD2	-464.0	-6738.6	100:60
106	VDD2	-464.0	-6818.6	100:60
107	VDD2	-464.0	-6898.6	100:60
108	VDD2	-464.0	-6978.6	100:60
109	VDD2	-464.0	-7058.6	100:60
110	VDD2	-464.0	-7138.6	100:60

図3-1 パッド座標 (2/4)

No.	Pad Name	X [μm]	Y [μm]	Bump Size (X:Y) [μm]
111	VDD2	-464.0	-7218.6	100:60
112	VDD2	-464.0	-7298.6	100:60
113	VDD2	-464.0	-7378.6	100:60
114	VDD2	-464.0	-7458.6	100:60
115	VDD2	-464.0	-7538.6	100:60
116	RMON2	-464.0	-7842.0	100:60
117	RMON2	-464.0	-8014.2	100:60
118	Dummy2	-464.0	-8451.0	100:60
119	VSS2	-399.8	-8769.0	60:100
120	VSS2	-319.8	-8769.0	60:100
121	VSS2	-239.8	-8769.0	60:100
122	VSS2	-159.8	-8769.0	60:100
123	VSS2	-79.8	-8769.0	60:100
124	VSS2	0.2	-8769.0	60:100
125	VSS2	80.2	-8769.0	60:100
126	VSS2	160.2	-8769.0	60:100
127	VSS2	240.2	-8769.0	60:100
128	VSS2	320.2	-8769.0	60:100
129	Dummy3	402.0	-8642.5	80:37
130	S ₁	402.0	-8585.5	80:37
131	S ₂	402.0	-8528.5	80:37
132	S ₃	402.0	-8471.5	80:37
133	S ₄	402.0	-8414.5	80:37
134	S ₅	402.0	-8357.5	80:37
135	S ₆	402.0	-8300.5	80:37
136	S ₇	402.0	-8243.5	80:37
137	S ₈	402.0	-8186.5	80:37
138	S ₉	402.0	-8129.5	80:37
139	S ₁₀	402.0	-8072.5	80:37
140	S ₁₁	402.0	-8015.5	80:37
141	S ₁₂	402.0	-7958.5	80:37
142	S ₁₃	402.0	-7901.5	80:37
143	S ₁₄	402.0	-7844.5	80:37
144	S ₁₅	402.0	-7787.5	80:37
145	S ₁₆	402.0	-7730.5	80:37
146	S ₁₇	402.0	-7673.5	80:37
147	S ₁₈	402.0	-7616.5	80:37
148	S ₁₉	402.0	-7559.5	80:37
149	S ₂₀	402.0	-7502.5	80:37
150	S ₂₁	402.0	-7445.5	80:37
151	S ₂₂	402.0	-7388.5	80:37
152	S ₂₃	402.0	-7331.5	80:37
153	S ₂₄	402.0	-7274.5	80:37
154	S ₂₅	402.0	-7217.5	80:37
155	S ₂₆	402.0	-7160.5	80:37
156	S ₂₇	402.0	-7103.5	80:37
157	S ₂₈	402.0	-7046.5	80:37
158	S ₂₉	402.0	-6989.5	80:37
159	S ₃₀	402.0	-6932.5	80:37
160	S ₃₁	402.0	-6875.5	80:37
161	S ₃₂	402.0	-6818.5	80:37
162	S ₃₃	402.0	-6761.5	80:37
163	S ₃₄	402.0	-6704.5	80:37
164	S ₃₅	402.0	-6647.5	80:37
165	S ₃₆	402.0	-6590.5	80:37

No.	Pad Name	X [μm]	Y [μm]	Bump Size (X:Y) [μm]
166	S ₃₇	402.0	-6533.5	80:37
167	S ₃₈	402.0	-6476.5	80:37
168	S ₃₉	402.0	-6419.5	80:37
169	S ₄₀	402.0	-6362.5	80:37
170	S ₄₁	402.0	-6305.5	80:37
171	S ₄₂	402.0	-6248.5	80:37
172	S ₄₃	402.0	-6191.5	80:37
173	S ₄₄	402.0	-6134.5	80:37
174	S ₄₅	402.0	-6077.5	80:37
175	S ₄₆	402.0	-6020.5	80:37
176	S ₄₇	402.0	-5963.5	80:37
177	S ₄₈	402.0	-5906.5	80:37
178	S ₄₉	402.0	-5849.5	80:37
179	S ₅₀	402.0	-5792.5	80:37
180	S ₅₁	402.0	-5735.5	80:37
181	S ₅₂	402.0	-5678.5	80:37
182	S ₅₃	402.0	-5621.5	80:37
183	S ₅₄	402.0	-5564.5	80:37
184	S ₅₅	402.0	-5507.5	80:37
185	S ₅₆	402.0	-5450.5	80:37
186	S ₅₇	402.0	-5393.5	80:37
187	S ₅₈	402.0	-5336.5	80:37
188	S ₅₉	402.0	-5279.5	80:37
189	S ₆₀	402.0	-5222.5	80:37
190	S ₆₁	402.0	-5165.5	80:37
191	S ₆₂	402.0	-5108.5	80:37
192	S ₆₃	402.0	-5051.5	80:37
193	S ₆₄	402.0	-4994.5	80:37
194	S ₆₅	402.0	-4937.5	80:37
195	S ₆₆	402.0	-4880.5	80:37
196	S ₆₇	402.0	-4823.5	80:37
197	S ₆₈	402.0	-4766.5	80:37
198	S ₆₉	402.0	-4709.5	80:37
199	S ₇₀	402.0	-4652.5	80:37
200	S ₇₁	402.0	-4595.5	80:37
201	S ₇₂	402.0	-4538.5	80:37
202	S ₇₃	402.0	-4481.5	80:37
203	S ₇₄	402.0	-4424.5	80:37
204	S ₇₅	402.0	-4367.5	80:37
205	S ₇₆	402.0	-4310.5	80:37
206	S ₇₇	402.0	-4253.5	80:37
207	S ₇₈	402.0	-4196.5	80:37
208	S ₇₉	402.0	-4139.5	80:37
209	S ₈₀	402.0	-4082.5	80:37
210	S ₈₁	402.0	-4025.5	80:37
211	S ₈₂	402.0	-3968.5	80:37
212	S ₈₃	402.0	-3911.5	80:37
213	S ₈₄	402.0	-3854.5	80:37
214	S ₈₅	402.0	-3797.5	80:37
215	S ₈₆	402.0	-3740.5	80:37
216	S ₈₇	402.0	-3683.5	80:37
217	S ₈₈	402.0	-3626.5	80:37
218	S ₈₉	402.0	-3569.5	80:37
219	S ₉₀	402.0	-3512.5	80:37
220	S ₉₁	402.0	-3455.5	80:37

図3-1 パッド座標 (3/4)

No.	Pad Name	X [μm]	Y [μm]	Bump Size (X:Y) [μm]
221	S ₉₂	402.0	-3398.5	80:37
222	S ₉₃	402.0	-3341.5	80:37
223	S ₉₄	402.0	-3284.5	80:37
224	S ₉₅	402.0	-3227.5	80:37
225	S ₉₆	402.0	-3170.5	80:37
226	S ₉₇	402.0	-3113.5	80:37
227	S ₉₈	402.0	-3056.5	80:37
228	S ₉₉	402.0	-2999.5	80:37
229	S ₁₀₀	402.0	-2942.5	80:37
230	S ₁₀₁	402.0	-2885.5	80:37
231	S ₁₀₂	402.0	-2828.5	80:37
232	S ₁₀₃	402.0	-2771.5	80:37
233	S ₁₀₄	402.0	-2714.5	80:37
234	S ₁₀₅	402.0	-2657.5	80:37
235	S ₁₀₆	402.0	-2600.5	80:37
236	S ₁₀₇	402.0	-2543.5	80:37
237	S ₁₀₈	402.0	-2486.5	80:37
238	S ₁₀₉	402.0	-2429.5	80:37
239	S ₁₁₀	402.0	-2372.5	80:37
240	S ₁₁₁	402.0	-2315.5	80:37
241	S ₁₁₂	402.0	-2258.5	80:37
242	S ₁₁₃	402.0	-2201.5	80:37
243	S ₁₁₄	402.0	-2144.5	80:37
244	S ₁₁₅	402.0	-2087.5	80:37
245	S ₁₁₆	402.0	-2030.5	80:37
246	S ₁₁₇	402.0	-1973.5	80:37
247	S ₁₁₈	402.0	-1916.5	80:37
248	S ₁₁₉	402.0	-1859.5	80:37
249	S ₁₂₀	402.0	-1802.5	80:37
250	S ₁₂₁	402.0	-1745.5	80:37
251	S ₁₂₂	402.0	-1688.5	80:37
252	S ₁₂₃	402.0	-1631.5	80:37
253	S ₁₂₄	402.0	-1574.5	80:37
254	S ₁₂₅	402.0	-1517.5	80:37
255	S ₁₂₆	402.0	-1460.5	80:37
256	S ₁₂₇	402.0	-1403.5	80:37
257	S ₁₂₈	402.0	-1346.5	80:37
258	S ₁₂₉	402.0	-1289.5	80:37
259	S ₁₃₀	402.0	-1232.5	80:37
260	S ₁₃₁	402.0	-1175.5	80:37
261	S ₁₃₂	402.0	-1118.5	80:37
262	S ₁₃₃	402.0	-1061.5	80:37
263	S ₁₃₄	402.0	-1004.5	80:37
264	S ₁₃₅	402.0	-947.5	80:37
265	S ₁₃₆	402.0	-890.5	80:37
266	S ₁₃₇	402.0	-833.5	80:37
267	S ₁₃₈	402.0	-776.5	80:37
268	S ₁₃₉	402.0	-719.5	80:37
269	S ₁₄₀	402.0	-662.5	80:37
270	S ₁₄₁	402.0	-605.5	80:37
271	S ₁₄₂	402.0	-548.5	80:37
272	S ₁₄₃	402.0	-491.5	80:37
273	S ₁₄₄	402.0	-434.5	80:37
274	S ₁₄₅	402.0	-377.5	80:37
275	S ₁₄₆	402.0	-320.5	80:37

No.	Pad Name	X [μm]	Y [μm]	Bump Size (X:Y) [μm]
276	S ₁₄₇	402.0	-263.5	80:37
277	S ₁₄₈	402.0	-206.5	80:37
278	S ₁₄₉	402.0	-149.5	80:37
279	S ₁₅₀	402.0	-92.5	80:37
280	S ₁₅₁	402.0	-35.5	80:37
281	S ₁₅₂	402.0	21.5	80:37
282	S ₁₅₃	402.0	78.5	80:37
283	S ₁₅₄	402.0	135.5	80:37
284	S ₁₅₅	402.0	192.5	80:37
285	S ₁₅₆	402.0	249.5	80:37
286	S ₁₅₇	402.0	306.5	80:37
287	S ₁₅₈	402.0	363.5	80:37
288	S ₁₅₉	402.0	420.5	80:37
289	S ₁₆₀	402.0	477.5	80:37
290	S ₁₆₁	402.0	534.5	80:37
291	S ₁₆₂	402.0	591.5	80:37
292	S ₁₆₃	402.0	648.5	80:37
293	S ₁₆₄	402.0	705.5	80:37
294	S ₁₆₅	402.0	762.5	80:37
295	S ₁₆₆	402.0	819.5	80:37
296	S ₁₆₇	402.0	876.5	80:37
297	S ₁₆₈	402.0	933.5	80:37
298	S ₁₆₉	402.0	990.5	80:37
299	S ₁₇₀	402.0	1047.5	80:37
300	S ₁₇₁	402.0	1104.5	80:37
301	S ₁₇₂	402.0	1161.5	80:37
302	S ₁₇₃	402.0	1218.5	80:37
303	S ₁₇₄	402.0	1275.5	80:37
304	S ₁₇₅	402.0	1332.5	80:37
305	S ₁₇₆	402.0	1389.5	80:37
306	S ₁₇₇	402.0	1446.5	80:37
307	S ₁₇₈	402.0	1503.5	80:37
308	S ₁₇₉	402.0	1560.5	80:37
309	S ₁₈₀	402.0	1617.5	80:37
310	S ₁₈₁	402.0	1674.5	80:37
311	S ₁₈₂	402.0	1731.5	80:37
312	S ₁₈₃	402.0	1788.5	80:37
313	S ₁₈₄	402.0	1845.5	80:37
314	S ₁₈₅	402.0	1902.5	80:37
315	S ₁₈₆	402.0	1959.5	80:37
316	S ₁₈₇	402.0	2016.5	80:37
317	S ₁₈₈	402.0	2073.5	80:37
318	S ₁₈₉	402.0	2130.5	80:37
319	S ₁₉₀	402.0	2187.5	80:37
320	S ₁₉₁	402.0	2244.5	80:37
321	S ₁₉₂	402.0	2301.5	80:37
322	S ₁₉₃	402.0	2358.5	80:37
323	S ₁₉₄	402.0	2415.5	80:37
324	S ₁₉₅	402.0	2472.5	80:37
325	S ₁₉₆	402.0	2529.5	80:37
326	S ₁₉₇	402.0	2586.5	80:37
327	S ₁₉₈	402.0	2643.5	80:37
328	S ₁₉₉	402.0	2700.5	80:37
329	S ₂₀₀	402.0	2757.5	80:37
330	S ₂₀₁	402.0	2814.5	80:37

図3-1 パッド座標 (4/4)

No.	Pad Name	X [μm]	Y [μm]	Bump Size (X:Y) [μm]
331	S202	402.0	2871.5	80:37
332	S203	402.0	2928.5	80:37
333	S204	402.0	2985.5	80:37
334	S205	402.0	3042.5	80:37
335	S206	402.0	3099.5	80:37
336	S207	402.0	3156.5	80:37
337	S208	402.0	3213.5	80:37
338	S209	402.0	3270.5	80:37
339	S210	402.0	3327.5	80:37
340	S211	402.0	3384.5	80:37
341	S212	402.0	3441.5	80:37
342	S213	402.0	3498.5	80:37
343	S214	402.0	3555.5	80:37
344	S215	402.0	3612.5	80:37
345	S216	402.0	3669.5	80:37
346	S217	402.0	3726.5	80:37
347	S218	402.0	3783.5	80:37
348	S219	402.0	3840.5	80:37
349	S220	402.0	3897.5	80:37
350	S221	402.0	3954.5	80:37
351	S222	402.0	4011.5	80:37
352	S223	402.0	4068.5	80:37
353	S224	402.0	4125.5	80:37
354	S225	402.0	4182.5	80:37
355	S226	402.0	4239.5	80:37
356	S227	402.0	4296.5	80:37
357	S228	402.0	4353.5	80:37
358	S229	402.0	4410.5	80:37
359	S230	402.0	4467.5	80:37
360	S231	402.0	4524.5	80:37
361	S232	402.0	4581.5	80:37
362	S233	402.0	4638.5	80:37
363	S234	402.0	4695.5	80:37
364	S235	402.0	4752.5	80:37
365	S236	402.0	4809.5	80:37
366	S237	402.0	4866.5	80:37
367	S238	402.0	4923.5	80:37
368	S239	402.0	4980.5	80:37
369	S240	402.0	5037.5	80:37
370	S241	402.0	5094.5	80:37
371	S242	402.0	5151.5	80:37
372	S243	402.0	5208.5	80:37
373	S244	402.0	5265.5	80:37
374	S245	402.0	5322.5	80:37
375	S246	402.0	5379.5	80:37
376	S247	402.0	5436.5	80:37
377	S248	402.0	5493.5	80:37
378	S249	402.0	5550.5	80:37
379	S250	402.0	5607.5	80:37
380	S251	402.0	5664.5	80:37
381	S252	402.0	5721.5	80:37
382	S253	402.0	5778.5	80:37
383	S254	402.0	5835.5	80:37
384	S255	402.0	5892.5	80:37
385	S256	402.0	5949.5	80:37

No.	Pad Name	X [μm]	Y [μm]	Bump Size (X:Y) [μm]
386	S257	402.0	6006.5	80:37
387	S258	402.0	6063.5	80:37
388	S259	402.0	6120.5	80:37
389	S260	402.0	6177.5	80:37
390	S261	402.0	6234.5	80:37
391	S262	402.0	6291.5	80:37
392	S263	402.0	6348.5	80:37
393	S264	402.0	6405.5	80:37
394	S265	402.0	6462.5	80:37
395	S266	402.0	6519.5	80:37
396	S267	402.0	6576.5	80:37
397	S268	402.0	6633.5	80:37
398	S269	402.0	6690.5	80:37
399	S270	402.0	6747.5	80:37
400	S271	402.0	6804.5	80:37
401	S272	402.0	6861.5	80:37
402	S273	402.0	6918.5	80:37
403	S274	402.0	6975.5	80:37
404	S275	402.0	7032.5	80:37
405	S276	402.0	7089.5	80:37
406	S277	402.0	7146.5	80:37
407	S278	402.0	7203.5	80:37
408	S279	402.0	7260.5	80:37
409	S280	402.0	7317.5	80:37
410	S281	402.0	7374.5	80:37
411	S282	402.0	7431.5	80:37
412	S283	402.0	7488.5	80:37
413	S284	402.0	7545.5	80:37
414	S285	402.0	7602.5	80:37
415	S286	402.0	7659.5	80:37
416	S287	402.0	7716.5	80:37
417	S288	402.0	7773.5	80:37
418	S289	402.0	7830.5	80:37
419	S290	402.0	7887.5	80:37
420	S291	402.0	7944.5	80:37
421	S292	402.0	8001.5	80:37
422	S293	402.0	8058.5	80:37
423	S294	402.0	8115.5	80:37
424	S295	402.0	8172.5	80:37
425	S296	402.0	8229.5	80:37
426	S297	402.0	8286.5	80:37
427	S298	402.0	8343.5	80:37
428	S299	402.0	8400.5	80:37
429	S300	402.0	8457.5	80:37
430	Dummy4	402.0	8514.5	80:37
431	VSS2	320.2	8769.0	60:100
432	VSS2	240.2	8769.0	60:100
433	VSS2	160.2	8769.0	60:100
434	VSS2	80.2	8769.0	60:100
435	VSS2	0.2	8769.0	60:100
436	VSS2	-79.8	8769.0	60:100
437	VSS2	-159.8	8769.0	60:100
438	VSS2	-239.8	8769.0	60:100
439	VSS2	-319.8	8769.0	60:100
440	VSS2	-399.8	8769.0	60:100
441	Alignment mark	429.2	8779.8	
442	Alignment mark	429.2	-8779.8	

3.1 バンプ規格（標準参考値）

項目	仕様
バンプサイズ公差	±5 μm
バンプ高さ（設計セントラ値）	17 μm
バンプ高さ公差（ロット内）	±4 μm
バンプ高さ公差（チップ内）	レンジ：3 μm
バンプ硬度	50 ± 20 Hv

4. 端子説明

端子記号	端子名称	パッドNo.	入出力	機能説明															
C ₁ ~ C ₃	ビデオ信号	30 ~ 47	入力	R, G, Bのビデオ信号を入力します。															
S ₁ ~ S ₃₀₀	ビデオ信号	130 ~ 429	出力	ビデオ信号の出力端子です。サンプル・ホールドされたビデオ信号を水平期間中出力します。															
STHR, STHL	カスケード	81 ~ 86, 48 ~ 53	入出力	サンプル・ホールド・タイミングのスタート・パルス入出力端子です。右シフトの場合はSTHRが入力となり,STHLが出力となります。また,左シフトの場合は,STHLが入力となり,STHRが出力となります。															
CLI1 ~ CLI3	シフト・クロック	69 ~ 77	入力	CLI1の立ち上がりエッジでスタート・パルスを読み込みます。順次サンプリング時はCLI1 ~ CLI3の各立ち上がりエッジで,同時サンプリング時はCLI1の立ち上がりエッジでサンプリング・パルスSHP _n を生成します(詳しくは,5.1.5 シフト・クロックCLInと内部サンプリング・パルスSHP _n の関係を参照)。															
INH	インヒビット	66 ~ 68	入力	立ち下がりマルチプレクサの切り替えと,2系統あるサンプル&ホールド回路の切り替えを行います。 INH = H期間中は,CLI1を5CLK以上入力してください。															
RESET	リセット	63 ~ 65	入力	ハイ・レベルでマルチプレクサ回路の選択カウンタと,2系統のサンプル&ホールド回路の切り替え回路をリセットします。なお,リセット後マルチプレクサはOFF状態になりますので,必ずINH信号を1パルス入力したあとに,ビデオ信号を入力してください。INH信号を入力しないで,ビデオ信号を入力した場合,サンプリングは行われません。															
MP/TH	マルチプレクサ回路切り替え(1)	54 ~ 56	入力	MP/THとMP/1.5の組み合わせで,次のモードに対応できます。 <table border="1" style="margin-left: auto; margin-right: auto;"> <thead> <tr> <th>モード</th> <th>MP/TH</th> <th>MP/1.5</th> </tr> </thead> <tbody> <tr> <td>縦ストライプ配列(同時サンプリング)</td> <td>L</td> <td>L</td> </tr> <tr> <td>縦ストライプ配列(順次サンプリング)</td> <td>L</td> <td>H</td> </tr> <tr> <td>モザイク配列</td> <td>H</td> <td>L</td> </tr> <tr> <td>両側デルタ配列</td> <td>H</td> <td>H</td> </tr> </tbody> </table>	モード	MP/TH	MP/1.5	縦ストライプ配列(同時サンプリング)	L	L	縦ストライプ配列(順次サンプリング)	L	H	モザイク配列	H	L	両側デルタ配列	H	H
モード	MP/TH	MP/1.5																	
縦ストライプ配列(同時サンプリング)	L	L																	
縦ストライプ配列(順次サンプリング)	L	H																	
モザイク配列	H	L																	
両側デルタ配列	H	H																	
MP/1.5	マルチプレクサ回路切り替え(2)	57 ~ 59	入力																
R,/L	シフト方向切り替え	60 ~ 62	入力	R,/L = H; 右シフト: STHR S ₁ S ₃₀₀ STHL R,/L = L; 左シフト: STHL S ₃₀₀ S ₁ STHR															
O _{sel}	出力数切り替え	87 ~ 89	入力	出力端子数の切り替え端子です。 O _{sel} = L: 288出力モード O _{sel} = H: 300出力モード なお,288出力時,S ₁₄₅ ~ S ₁₅₆ が無効出力端子となりますが,出力端子にはS ₁₅₇ ~ S ₁₆₈ (R,/L = H)またはS ₁₃₃ ~ S ₁₄₄ (R,/L = L)と同一信号が出力されます。															
RMON1, RMON2	モニタ	2, 3, 116, 117	-	RMON1, RMON2はそれぞれIC内部でショートしています。IC内部では他の端子と接続されていません。															
Dummy1 ~ Dummy4	ダミー	1, 118, 129, 430	-	すべてのダミー端子は,IC内部では他の端子と接続されていません。															
V _{DD1}	ロジック電源	23 ~ 29, 90 ~ 96	-	3.0 ~ 5.5 V															
V _{DD2}	ドライバ電源	4 ~ 15, 104 ~ 115	-	5.0 V ± 0.5 V															
V _{SS1}	ロジック・グランド	16 ~ 22, 97 ~ 103	-	システムのグランドに接続してください。															
V _{SS2}	ドライバ・グランド	119 ~ 128, 431 ~ 440	-	システムのグランドに接続してください。															
TEST	テスト	78 ~ 80	-	ロウ・レベルに固定してください。															

5. 機能説明

5.1 マルチプレクサ回路

液晶の画素配列に応じて、C1～C3に入力されたRGBのビデオ信号を切り替えて、S1～S300に出力します。MP/TH, MP/1.5端子により縦ストライプ配列(同時サンプリング/順次サンプリング),両側デルタ配列(順次サンプリング),モザイク配列(順次サンプリング)のいずれかを選択できます。

5.1.1 縦ストライプ配列(同時サンプリング)モード(MP/TH=L, MP/1.5=L)

ビデオ信号C1～C3と出力端子の関係は、次の図のようになり、縦ストライプ配列のパネル駆動時に適用します。このモードでは、マルチプレクサ回路はスルー状態になります。

シフト・クロックの入力はCL1端子のみとし、CL2およびCL3端子はロウ・レベルへ固定してください。

詳しくは、5.1.5 シフト・クロックCLInと内部サンプリング・パルスSHPnの関係を参照してください。

表5-1 ビデオ信号C1～C3と出力端子の関係(右シフト時)

ラインNo. (INH数)	RESET	INH	S ₁ (S ₃₀₀)	S ₂ (S ₂₉₉)	S ₃ (S ₂₉₈)	S ₄ (S ₂₉₇)	...	S ₂₉₉ (S ₂)	S ₃₀₀ (S ₁)
0	H	L	サンプリング C1 (C3)	サンプリング C2 (C2)	サンプリング C3 (C1)	サンプリング C1 (C3)	...	サンプリング C2 (C2)	サンプリング C3 (C1)
1	L		出力 C1 (C3)	出力 C2 (C2)	出力 C3 (C1)	出力 C1 (C3)	...	出力 C2 (C2)	出力 C3 (C1)
2	L		出力 C1 (C3)	出力 C2 (C2)	出力 C3 (C1)	出力 C1 (C3)	...	出力 C2 (C2)	出力 C3 (C1)
3	L		出力 C1 (C3)	出力 C2 (C2)	出力 C3 (C1)	出力 C1 (C3)	...	出力 C2 (C2)	出力 C3 (C1)
:	:	:	:	:	:	:	...	:	:

備考 ()内は左シフトの場合です。

図5-1 縦ストライプ配列の画素配置とマルチプレクサ動作

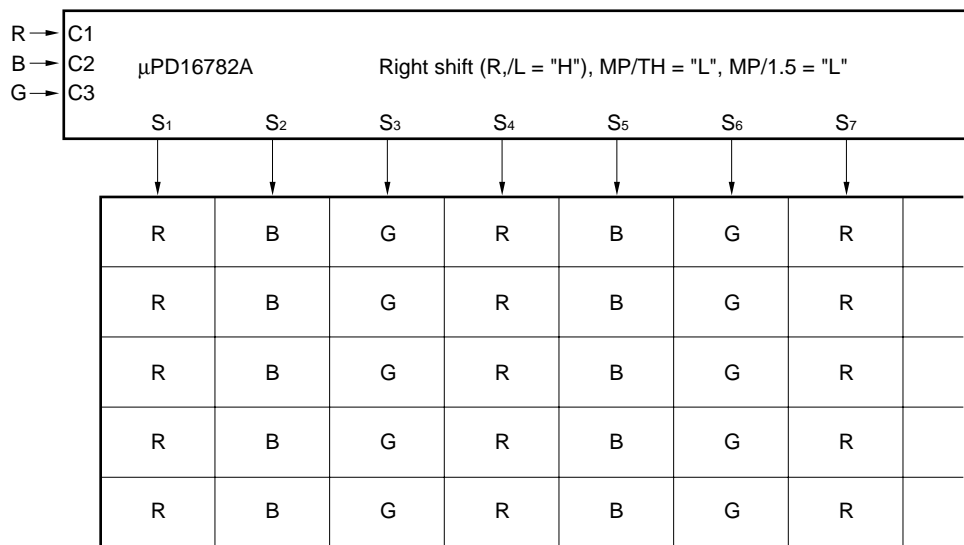
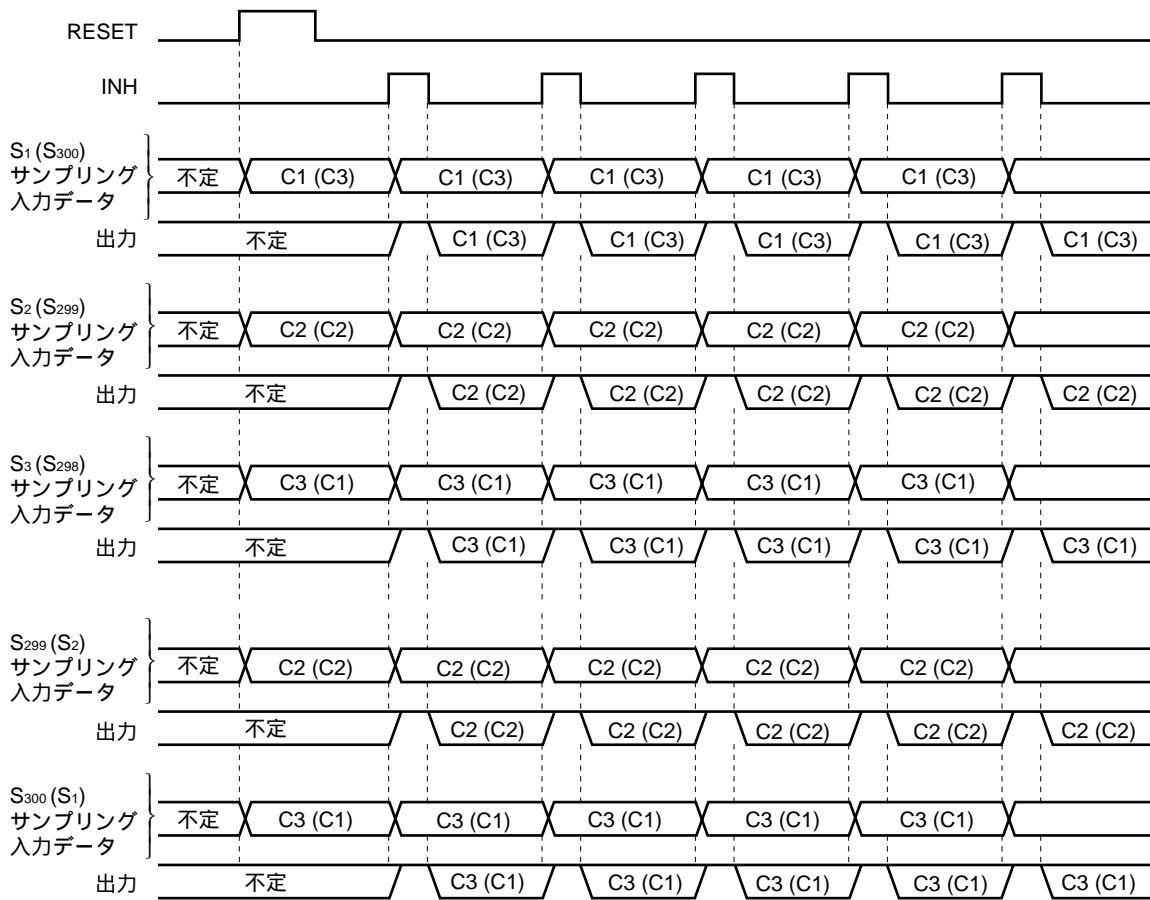


図5-2 縦ストライプ配列の場合のタイミング・チャート



5.1.2 縦ストライプ配列 (順次サンプリング) モード (MP/TH = L, MP/1.5 = H)

シフトクロックの入力はCL1, CL2およびCL3端子へ3相クロックを入力してください。

詳しくは, 5.1.5 シフト・クロックCLInと内部サンプリング・パルスSHPnの関係を参照してください。

表5-2 ビデオ信号C1 ~ C3と出力端子の関係 (右シフト時)

ラインNo. (INH数)	RESET	INH	S ₁ (S ₃₀₀)	S ₂ (S ₂₉₉)	S ₃ (S ₂₉₈)	S ₄ (S ₂₉₇)	...	S ₂₉₉ (S ₂)	S ₃₀₀ (S ₁)
0	H	L	サンプリング C1 (C3)	サンプリング C2 (C2)	サンプリング C3 (C1)	サンプリング C1 (C3)	...	サンプリング C2 (C2)	サンプリング C3 (C1)
1	L		出力 C1 (C3)	出力 C2 (C2)	出力 C3 (C1)	出力 C1 (C3)	...	出力 C2 (C2)	出力 C3 (C1)
2	L		出力 C1 (C3)	出力 C2 (C2)	出力 C3 (C1)	出力 C1 (C3)	...	出力 C2 (C2)	出力 C3 (C1)
3	L		出力 C1 (C3)	出力 C2 (C2)	出力 C3 (C1)	出力 C1 (C3)	...	出力 C2 (C2)	出力 C3 (C1)
:	:	:	:	:	:	:	...	:	:

備考 () 内は左シフトの場合です。

図5-3 縦ストライプ配列の画素配置とマルチプレクサ動作

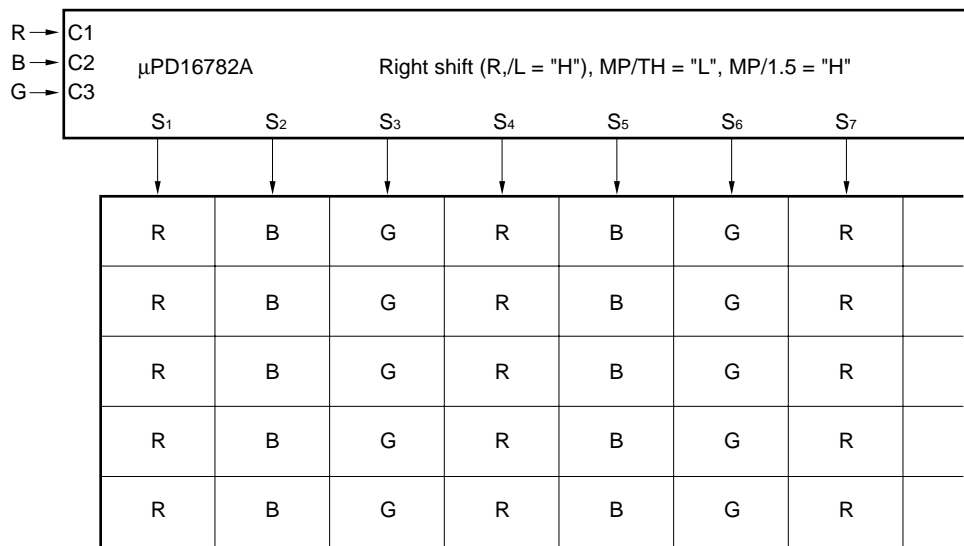
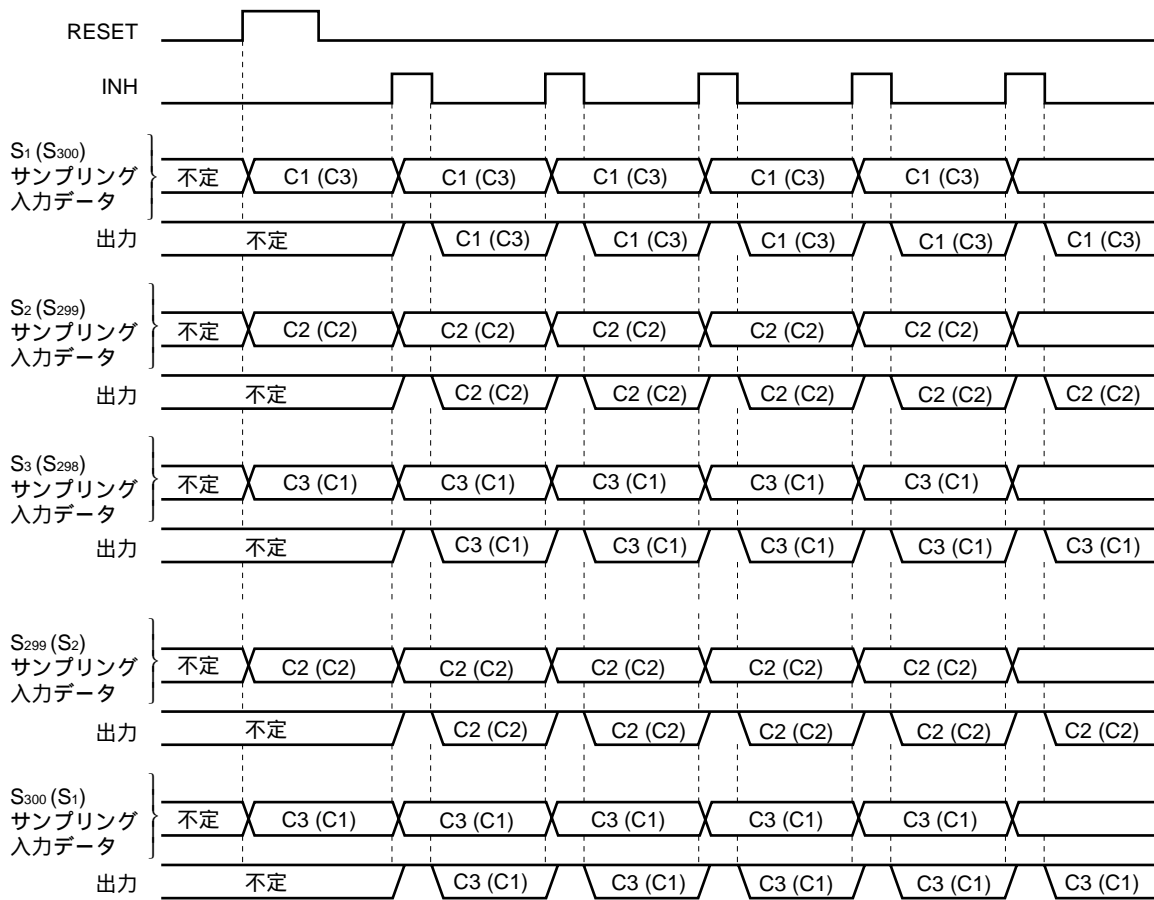


図5 - 4 縦ストライプ配列の場合のタイミング・チャート



5.1.3 両側デルタ配列モード (MP/TH = H, MP/1.5 = H)

表5-3 ビデオ信号C1~C3と出力端子の関係

ラインNo. (INH数)	RESET	INH	S ₁ (S ₃₀₀)	S ₂ (S ₂₉₉)	S ₃ (S ₂₉₈)	S ₄ (S ₂₉₇)	...	S ₂₉₉ (S ₂)	S ₃₀₀ (S ₁)
0	H	L	不定	不定	不定	不定	...	不定	不定
1	L		サンプリング C2 (C3)	サンプリング C3 (C2)	サンプリング C1 (C1)	サンプリング C2 (C3)	...	サンプリング C ₃ (C ₂)	サンプリング C ₁ (C ₁)
2	L		出力 C2 (C3)	出力 C3 (C2)	出力 C1 (C1)	出力 C2 (C3)	...	出力 C3 (C2)	出力 C1 (C1)
3	L		出力 C1 (C1)	出力 C2 (C3)	出力 C3 (C2)	出力 C1 (C1)	...	出力 C2 (C3)	出力 C3 (C2)
4	L		出力 C2 (C3)	出力 C3 (C2)	出力 C1 (C1)	出力 C2 (C3)	...	出力 C3 (C2)	出力 C1 (C1)
5	L		出力 C1 (C1)	出力 C2 (C3)	出力 C3 (C2)	出力 C1 (C1)	...	出力 C2 (C3)	出力 C3 (C2)
:	:	:	:	:	:	:	...	:	:

備考 ()内は左シフトの場合です。

図5-5 両側デルタ配列の画素配置とマルチプレクサ動作

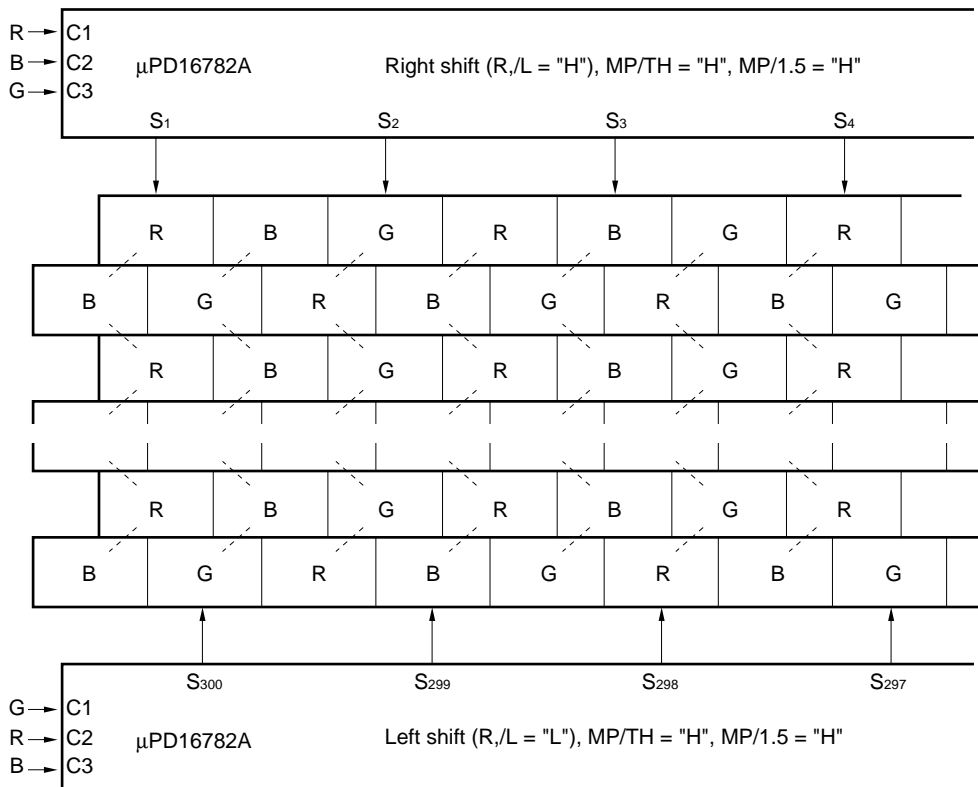
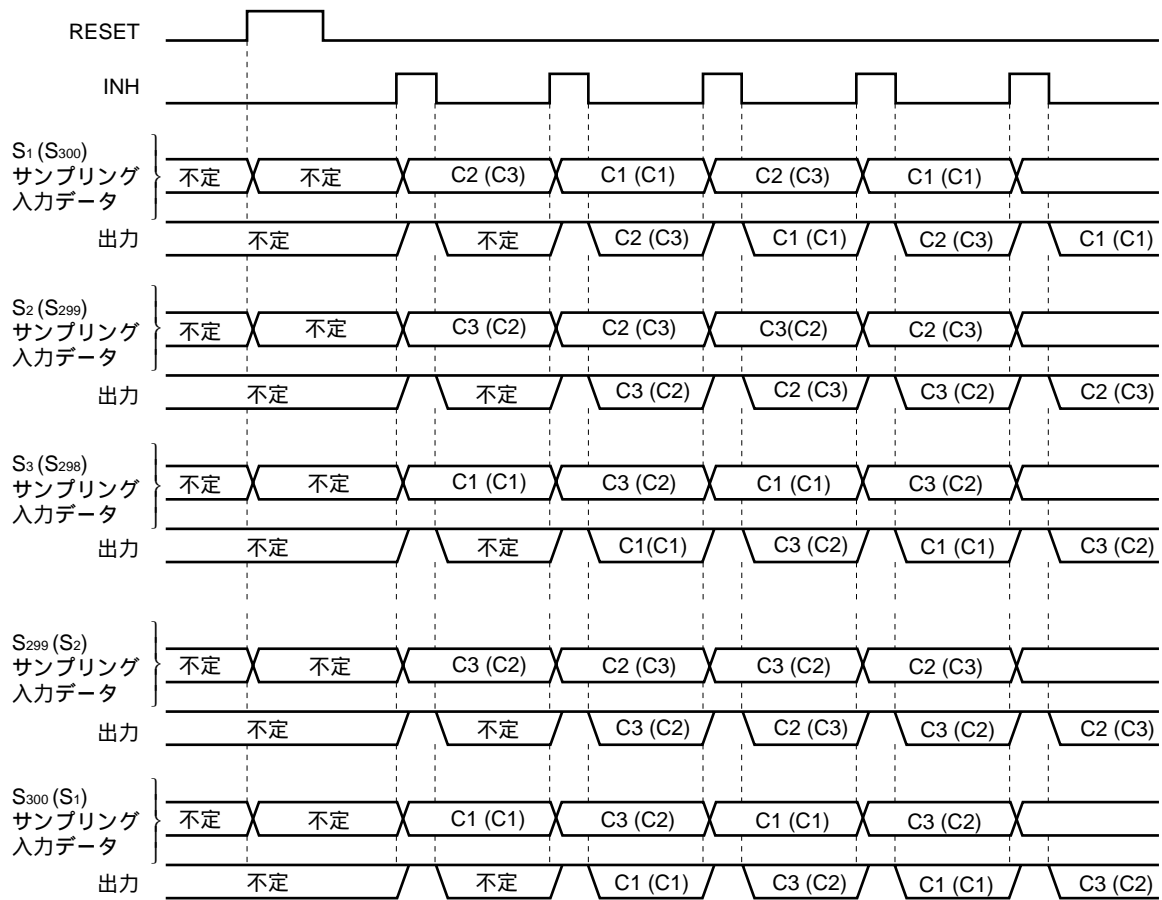


図5 - 6 両側デルタ配列の場合のタイミング・チャート



5.1.4 モザイク配列モード (MP/TH = H, MP/1.5 = L)

表5-4 ビデオ信号C1 ~ C3と出力端子の関係

ラインNo. (INH数)	RESET	INH	S ₁ (S ₃₀₀)	S ₂ (S ₂₉₉)	S ₃ (S ₂₉₈)	S ₄ (S ₂₉₇)	...	S ₂₉₉ (S ₂)	S ₃₀₀ (S ₁)
0	H	L	不定	不定	不定	不定	...	不定	不定
1	L		サンプリング C1 (C3)	サンプリング C2 (C2)	サンプリング C3 (C1)	サンプリング C1 (C3)	...	サンプリング C2 (C2)	サンプリング C3 (C1)
2	L		出力 C1 (C3)	出力 C2 (C2)	出力 C3 (C1)	出力 C1 (C3)	...	出力 C2 (C2)	出力 C3 (C1)
3	L		出力 C3 (C2)	出力 C1 (C1)	出力 C2 (C3)	出力 C3 (C2)	...	出力 C1 (C1)	出力 C2 (C3)
4	L		出力 C2 (C1)	出力 C3 (C3)	出力 C1 (C2)	出力 C2 (C1)	...	出力 C3 (C3)	出力 C1 (C2)
5	L		出力 C1 (C3)	出力 C2 (C2)	出力 C3 (C1)	出力 C1 (C3)	...	出力 C2 (C2)	出力 C3 (C1)
:	:	:	:	:	:	:	...	:	:

備考 () 内は左シフトの場合です。

図5-7 モザイク配列の画素配置とマルチプレクサ動作

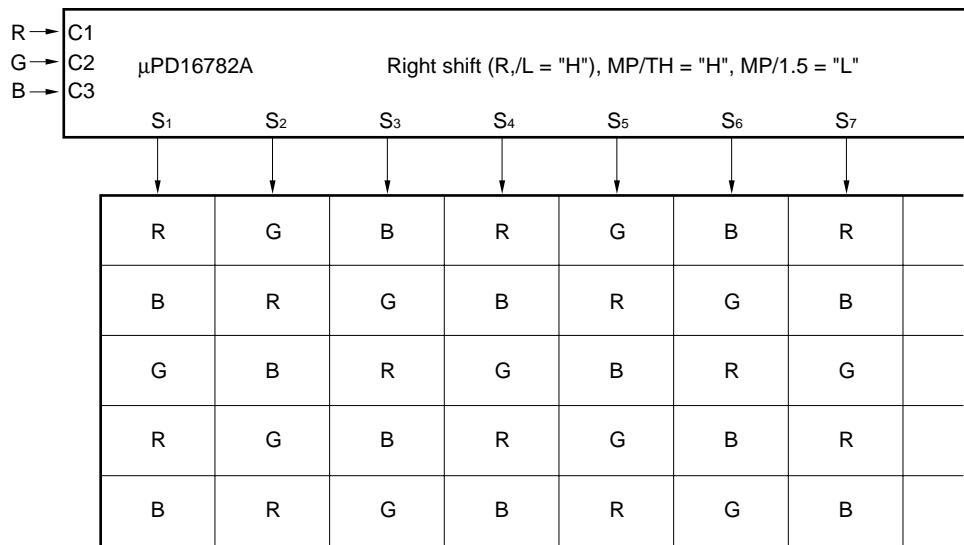
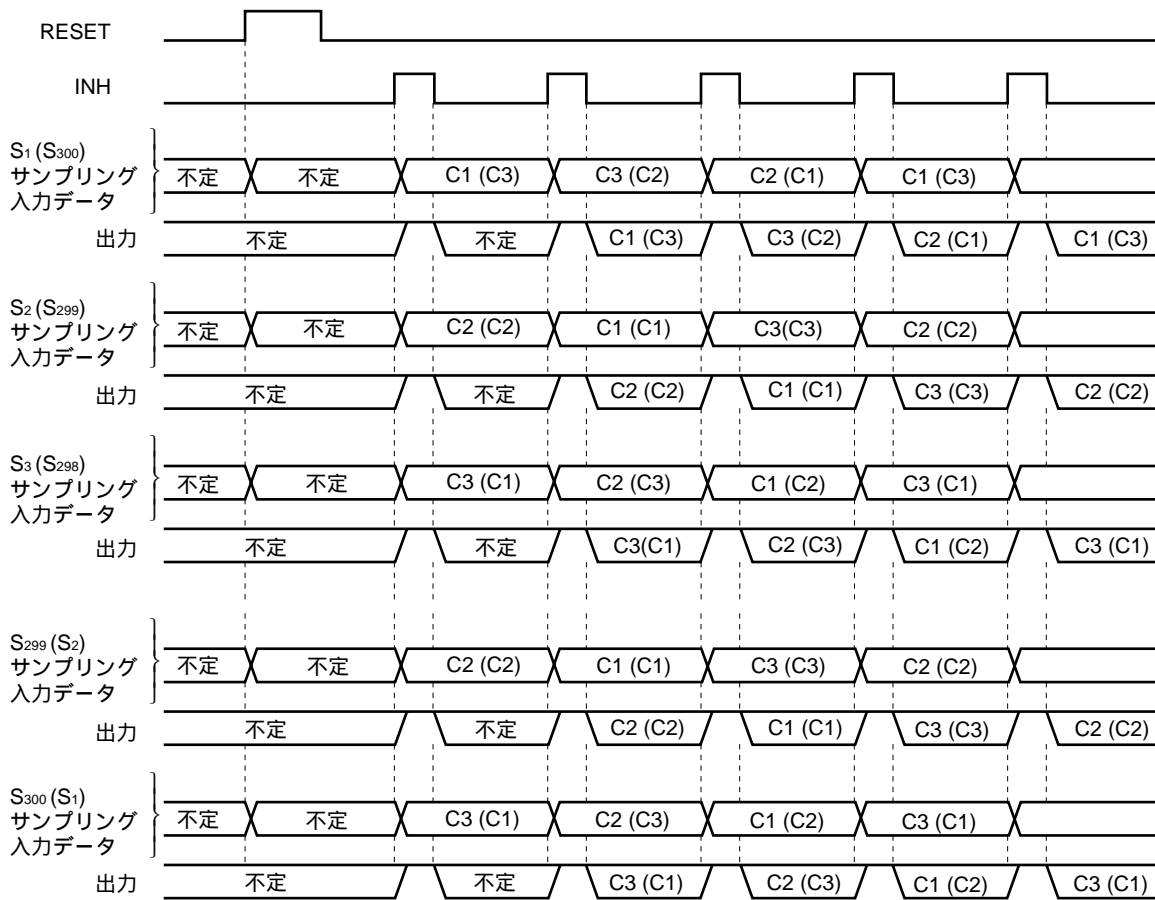
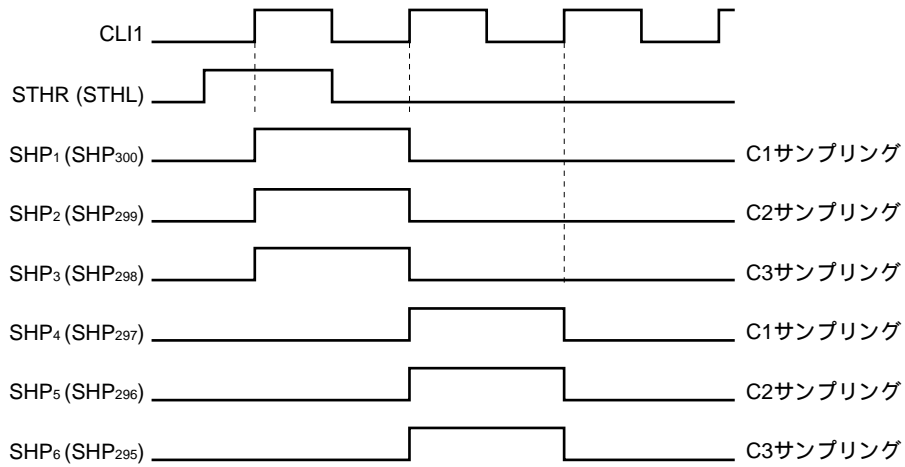


図5 - 8 モザイク配列の場合のタイミング・チャート



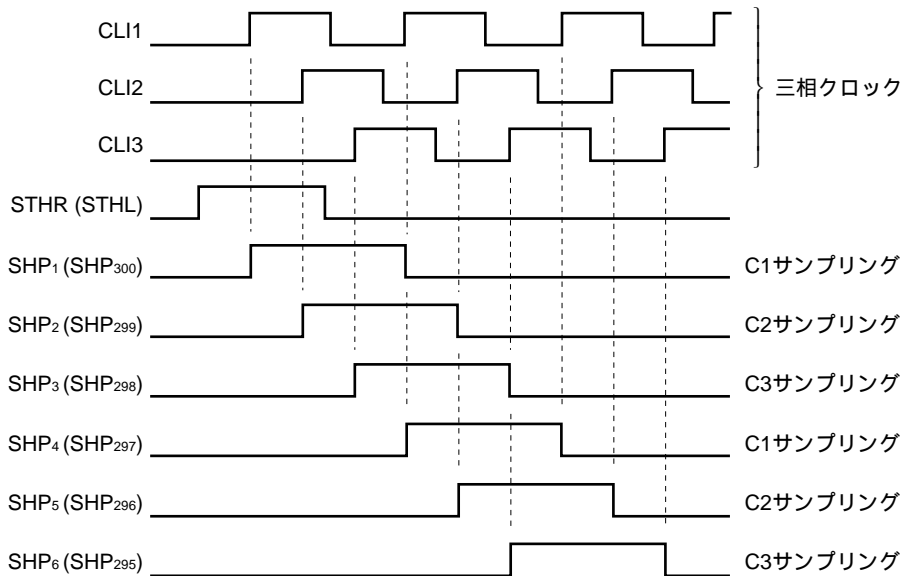
5.1.5 シフト・クロックCLInと内部サンプリング・パルスSHPnの関係

(1) 同時サンプリングの場合 (() 内は左シフトのとき)



備考 SHPnがHの期間にC1～C3のサンプリングを行います。

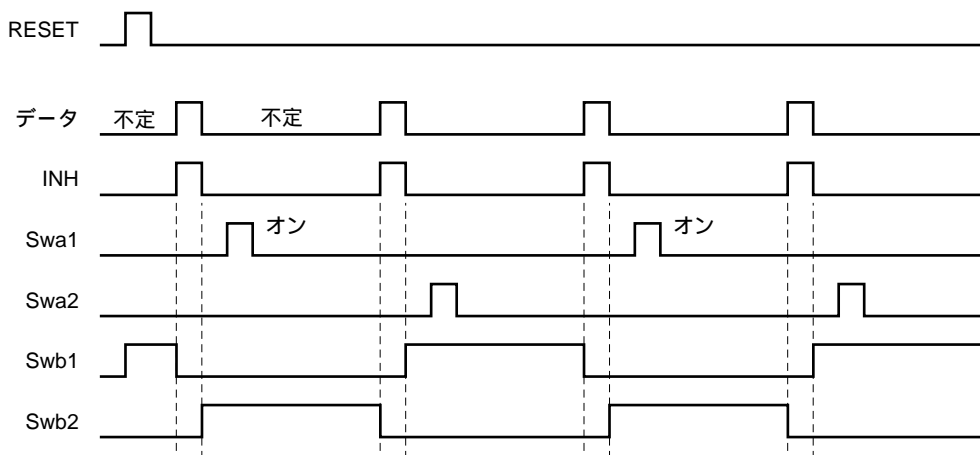
(2) 順次サンプリングの場合 (() 内は左シフトのとき)



- 備考 1. シフト・クロックCLI1～CLI3には、3相クロックを入力してください。
- 2. SHPnがハイ・レベルの期間にビデオ信号 (C1～C3) のサンプリングを行います。

5.2 サンプル&ホールド回路

サンプル&ホールド回路は、マルチプレクサ回路で選択されたビデオ入力信号C1～C3を次の図のタイミングで2ラッチのサンプル&ホールド動作を実行します。Swa1～Swb2はRESET信号でリセットされ、INH信号の立ち上がり、立ち下がりで変化します。



5.3 書き込み動作タイミング

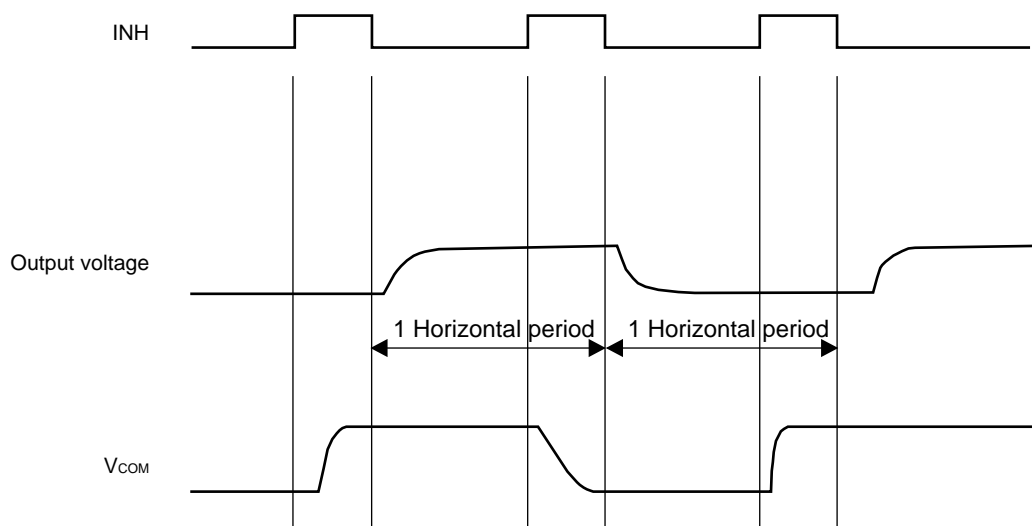
サンプリングされたビデオ信号は、出力バッファを介して出力電流 I_{VOL} 、 I_{VOH} によりLCDパネルに書き込まれます。また、INH = Hの期間は、シフト・クロックCLI1を5CLK以上入力してください。

このICの出力動作は、INH信号で制御されます。

INH = H : Hi-Z

INH = L : 内部回路と接続 (立ち下がりでサンプル&ホールド回路の切り替え)

したがって、INH = Lのときに V_{COM} 反転を行うと、IC出力端子への電流の流出入が起きて、これによる誤作動を引き起こす可能性があります。 V_{COM} 反転は、INH = H期間 (Hi-Z) に行い、次のラインの出力動作は、 V_{COM} が十分安定してから開始してください。また、評価は十分に行ってください。



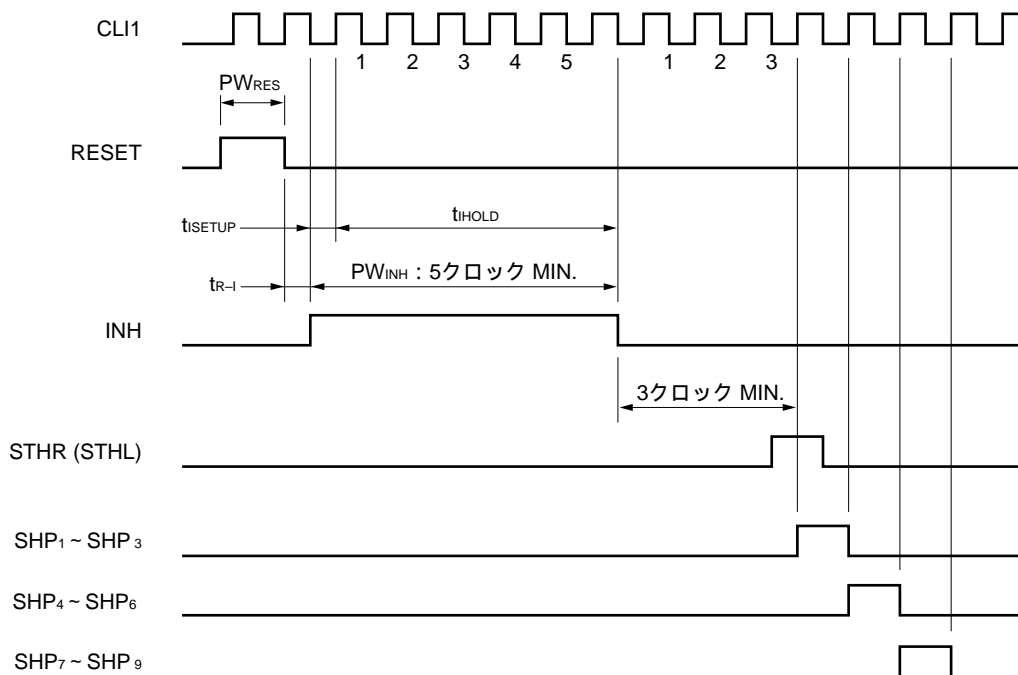
- 注意1. ラッチアップ破壊防止のため電源投入順序は、[V_{DD1} ロジック入力 V_{DD2} ビデオ信号入力] の順とし、遮断時はこの逆としてください。また、遷移期間中もこの関係をお守りください。
2. μPD16782Aの映像入力はクロマ信号のような連続信号を対象としております。なお、ビデオ信号の入力帯域は、9 MHz MAXで設計しておりますので、これより高周波のビデオ信号が入力されますと表示不良が発生することがあります。
 3. V_{DD1}-V_{SS1}, V_{DD2}-V_{SS2}間には、1.0 μF程度のバイパス・コンデンサを挿入して強化してください。電源が強化されていませんと、電源が揺れた際サンプリング電圧が異常になる場合があります。
 4. スタート・パルス幅が半クロック以上長くなった場合でも、サンプリング開始タイミングSHP1は通常の正規タイミングと変わりませんので、正常なサンプリング動作が行われます。
 5. 電源投入後のリセット動作の推奨タイミングは次のとおりです（次のタイミング・チャートは、同時サンプリングを示すものです）。

RESET信号は電源投入後に1回入力すれば、その後は必要ありません。また、RESET信号入力後に必ずINH信号を入力してください。

RESETパルス幅：66 ns MIN.

t_{R-1}：81 ns MIN.

INHパルス幅：5 CLK MIN.（CLI1が有効）



6. 電気的特性

絶対最大定格 (TA = 25)

項目	記号	条件	定格	単位
ロジック電源電圧	V _{DD1}		-0.5 ~ +6.0	V
ドライバ電源電圧	V _{DD2}		-0.5 ~ +6.0	V
ロジック入力電圧	V _I		-0.5 ~ V _{DD1} + 0.5	V
ビデオ入力電圧	V _{V1}	C1 ~ C3	-0.5 ~ V _{DD2} + 0.5	V
ロジック出力電圧	V _{O1}		-0.5 ~ V _{DD1} + 0.5	V
ドライバ出力電圧	V _{O2}		-0.5 ~ V _{DD2} + 0.5	V
ドライバ出力電流	I _{O2}		± 10	mA
動作温度範囲	T _A		-30 ~ +85	
保存温度範囲	T _{stg}		-65 ~ +125	

注意 各項目のうち1項目でも、また一瞬でも絶対最大定格を超えると、製品の品質を損なう恐れがあります。

つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を超えない状態で製品をご使用ください。

推奨動作条件 (TA = -30 ~ +85 , V_{SS1} = V_{SS2} = 0 V)

項目	記号	条件	MIN.	TYP.	MAX.	単位
ロジック電源電圧	V _{DD1}		3.0	3.3	5.5	V
ドライバ電源電圧	V _{DD2}		4.5	5.0	5.5	V
ビデオ入力電圧	V _{V1}		V _{SS2} + 0.2		V _{DD2} - 0.2	V
ドライバ出力電圧	V _{O2}		V _{SS2} + 0.2		V _{DD2} - 0.2	V
ハイ・レベル入力電圧	V _{IH}		0.7 V _{DD1}		V _{DD1}	V
ロウ・レベル入力電圧	V _{IL}		0		0.3 V _{DD1}	V

電気的特性 (TA = -30 ~ +85 , VDD1 = 3.0 ~ 5.5 V, VDD2 = 5.0 V ± 0.5 V, VSS1 = VSS2 = 0 V)

項目	記号	条件	MIN.	TYP.	MAX.	単位
ビデオ信号最高出力電圧	VVOH		VDD2 - 0.2			V
ビデオ信号最低出力電圧	VVOL				0.2	V
ロジック・ハイ・レベル出力電圧	VLOH	STHL, STHR端子, I _{OH} = -1.0 mA	0.9 VDD1			V
ロジック・ロウ・レベル出力電圧	VLOL	STHL, STHR端子, I _{OL} = 1.0 mA			0.1 VDD1	V
ビデオ信号ハイ・レベル出力電流	I _{VOH}	I _{NH} = L, V _{OF} = VDD2 - 1.0 V, V _O = VDD2 - 0.5 V		-0.20	-0.08	mA
ビデオ信号ロウ・レベル出力電流	I _{VOL}	I _{NH} = L, V _{OF} = 1.0 V, V _O = 0.5 V	0.08	0.20		mA
レファレンス電圧1	VREF1	VDD2 = 5.0 V, TA = 25 , V _{VI} = 0.5 V		0.49		V
レファレンス電圧2	VREF2	VDD2 = 5.0 V, TA = 25 , V _{VI} = 2.0 V		1.99		V
レファレンス電圧3	VREF3	VDD2 = 5.0 V, TA = 25 , V _{VI} = 3.5 V		3.49		V
出力電圧偏差1	VVO1	VDD2 = 5.0 V, TA = 25 , V _{VI} = 0.5 V			±30	mV
出力電圧偏差2	VVO2	VDD2 = 5.0 V, TA = 25 , V _{VI} = 2.0 V			±30	mV
出力電圧偏差3	VVO3	VDD2 = 5.0 V, TA = 25 , V _{VI} = 3.5 V			±30	mV
ロジック入力リーク電流	I _{LL}	O _{sel} 以外のロジック入力			±1.0	μA
		O _{sel} , V _I = VDD = 3.3 V		90		μA
ビデオ入力リーク電流	I _{VL}				±10	μA
ロジック動消費電流	I _{DD1}	f _{CLI} = 14 MHz, V _{VI} = 2.0 V, 無負荷,	VDD1 = 3.3 ± 0.3 V		3	mA
		f _{INH} = 15.4 kHz, PW _{INH} = 5.0 μs	VDD1 = 5.0 ± 0.5 V		4.5	mA
ドライバ動消費電流	I _{DD2}	f _{CLI} = 14 MHz, V _{VI} = 2.0 V, 無負荷, f _{INH} = 15.4 kHz, PW _{INH} = 5.0 μs			12	mA

備考 1. V_{OF} : 出力印加電圧, V_O : 無負荷時の出力電圧です。

2. REF値はTYP.値のみ, 出力電圧偏差はチップ内における保証値です。

スイッチング特性 (TA = -30 ~ +85 , VDD1 = 3.0 ~ 5.5 V, VDD2 = 5.0 V ± 0.5 V, VSS1 = VSS2 = 0 V)

項目	記号	条件	MIN.	TYP.	MAX.	単位
スタート・パルス	t _{PHL}	C _L = 20 pF	10		54	ns
伝達遅延時間	t _{PLH}	C _L = 20 pF	10		54	ns
クロック周波数1	f _{CLK1}				15	MHz
クロック周波数2	f _{CLK2}	3相クロック入力時			15	MHz
ロジック入力容量	C _{I1}	STHL, STHR以外			15	pF
STHL, STHR入力容量	C _{I2}	STHL, STHR			20	pF
ビデオ入力容量	C _{I3}	C1 ~ C3, V _I = 2.0 V			50	pF

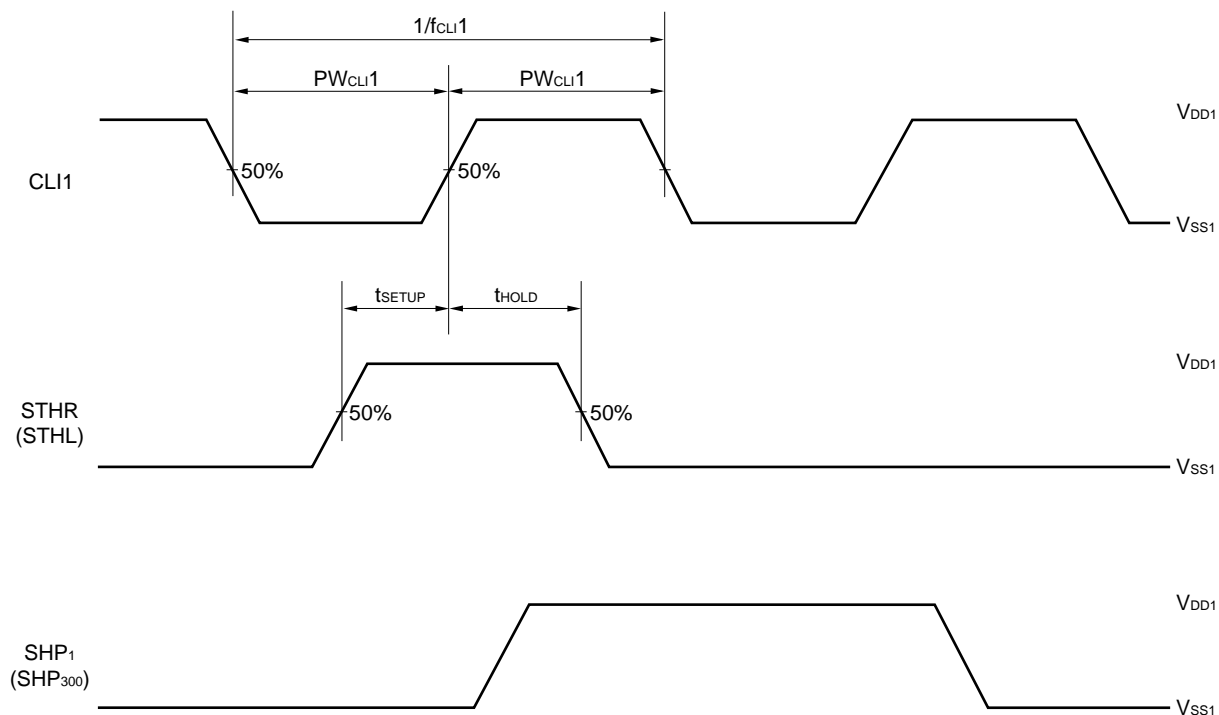
タイミング必要条件 (TA = -30 ~ +85 , VDD1 = 3.0 ~ 5.5 V, VDD2 = 5.0 V ± 0.5 V, VSS1 = VSS2 = 0 V)

項目	記号	条件	MIN.	TYP.	MAX.	単位
クロック・パルス幅	PW _{CL1}	デューティ = 50%	33			ns
クロック-クロック間時間	t _{CL1-2}		16.6			ns
	t _{CL2-3}		16.6			ns
	t _{CL3-1}		16.6			ns
		t _{CL1-2} + t _{CL2-3} + t _{CL3-1}			1/f _{CL1}	ns
スタート・パルス・セットアップ時間	t _{SETUP}		8			ns
スタート・パルス・ホールド時間	t _{HOLD}		8			ns
リセット・パルス幅	PW _{RES}		66			ns
INHセットアップ時間	t _{ISETUP}		33			ns
INHホールド時間	t _{IHOLD}		33			ns
リセット-INH時間	t _{R-1}		81			ns
INHパルス幅	PW _{INH}	CL1	5			CLK

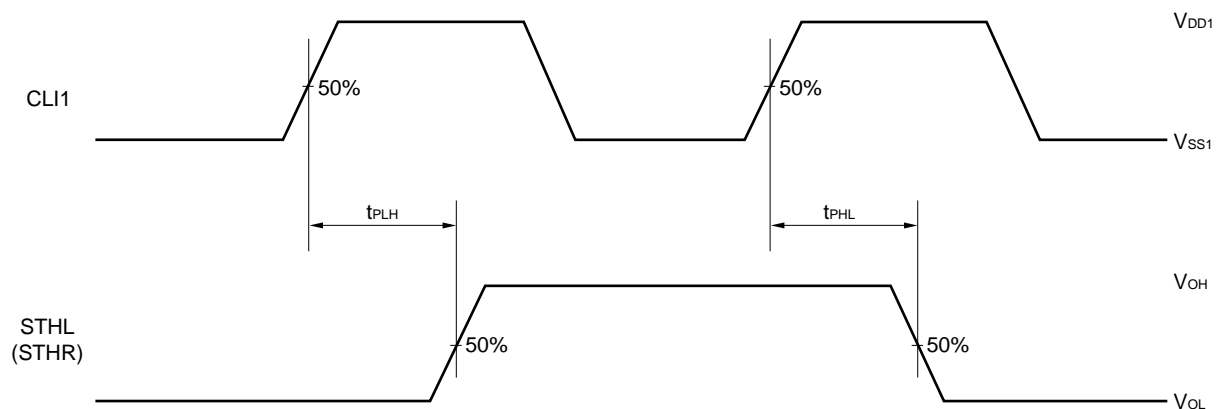
備考 ロジック入力信号の立ち上がり, 立ち下がり時間はすべて t_r = t_f = 5 ns以下 (10 ~ 90%) としてください。
 また, スwitchング特性波形にCL1を例として次に示します。

スイッチング特性波形（同時／順次サンプリング）

スタート・パルス入力タイミング

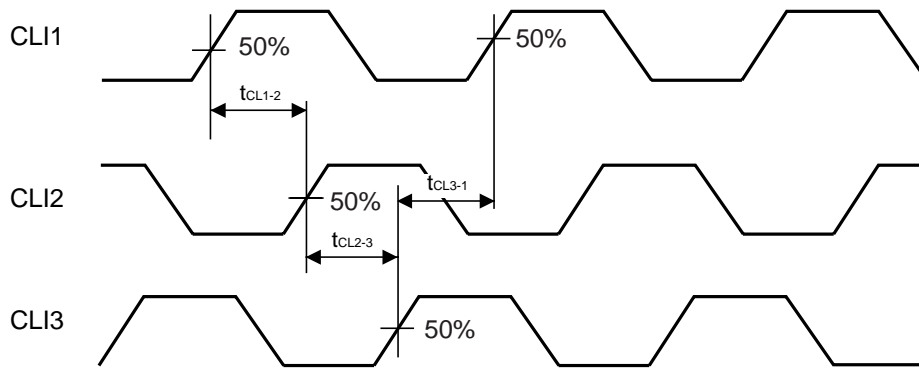


スタート・パルス出力タイミング

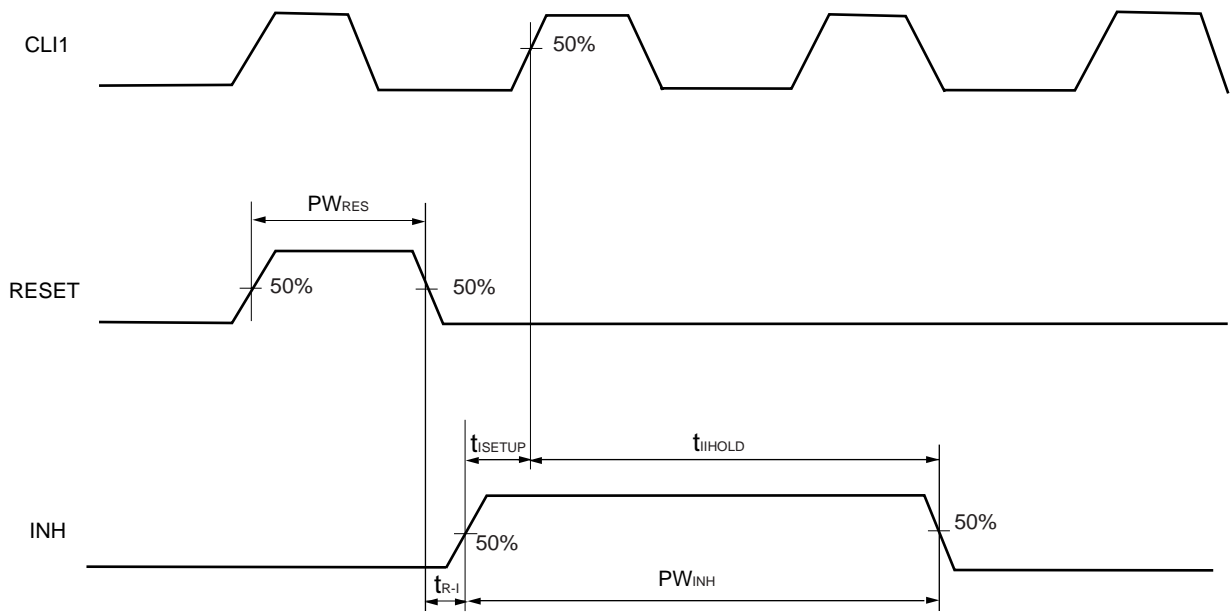


備考 スタート・パルスの入出力タイミングは、同時／順次サンプリングと同様です。

クロック入力タイミング



リセット INH パルス・タイミング



CMOSデバイスの一般的注意事項

静電気対策（MOS全般）

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

未使用入力の処理（CMOS特有）

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介してV_{DD}またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

初期化以前の状態（MOS全般）

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

参考資料

資料名	資料番号
NEC半導体デバイスの信頼性品質管理	C10983J
NEC半導体デバイスの品質水準	C11531J

- 本資料に記載されている内容は2004年1月現在のものです。今後、予告なく変更することがあります。量産設計の際には最新の個別データ・シート等をご参照ください。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- 当社は、本資料に記載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路、ソフトウェアおよびこれらに関する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- 当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。当社製品の不具合により生じた生命、身体および財産に対する損害の危険を最小限度にするために、冗長設計、延焼対策設計、誤動作防止設計等安全設計を行ってください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

(注)

- (1) 本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいう。
- (2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

M8E 02.11

【発行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話（代表）：044(435)5111

お問い合わせ先

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.necel.co.jp/>

【営業関係、技術関係お問い合わせ先】

半導体ホットライン

(電話：午前 9:00～12:00、午後 1:00～5:00)

電話：044-435-9494

E-mail：info@necel.com

【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか、NECエレクトロニクス特约店へお申し付けください。