

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。



RAM 内蔵 396 出力 TFT-LCD 用ソース・ドライバ

μ PD161622 は表示 RAM 内蔵の TFT-LCD ソース・ドライバです。

出力は396本で表示用のRAMを371,712ビット（132ピクセル×16ビット×176ライン分）内蔵しており、65,536色の表示が可能です。

特 徴

表示 RAM 内蔵 TFT-LCD ドライバ

ロジック電源電圧：2.5～3.6 V

ドライバ電源電圧：4.3～5.5 V

表示 RAM：132 × 16 × 176 ビット

ドライバ出力：396 本

CPU インタフェース：シリアル、8 ビット / 16 ビット・パラレル・インタフェースから選択可能

色数：65,536 色 / ピクセル

VCOM ジェネレータ内蔵

タイミング・ジェネレータ内蔵

発振回路内蔵

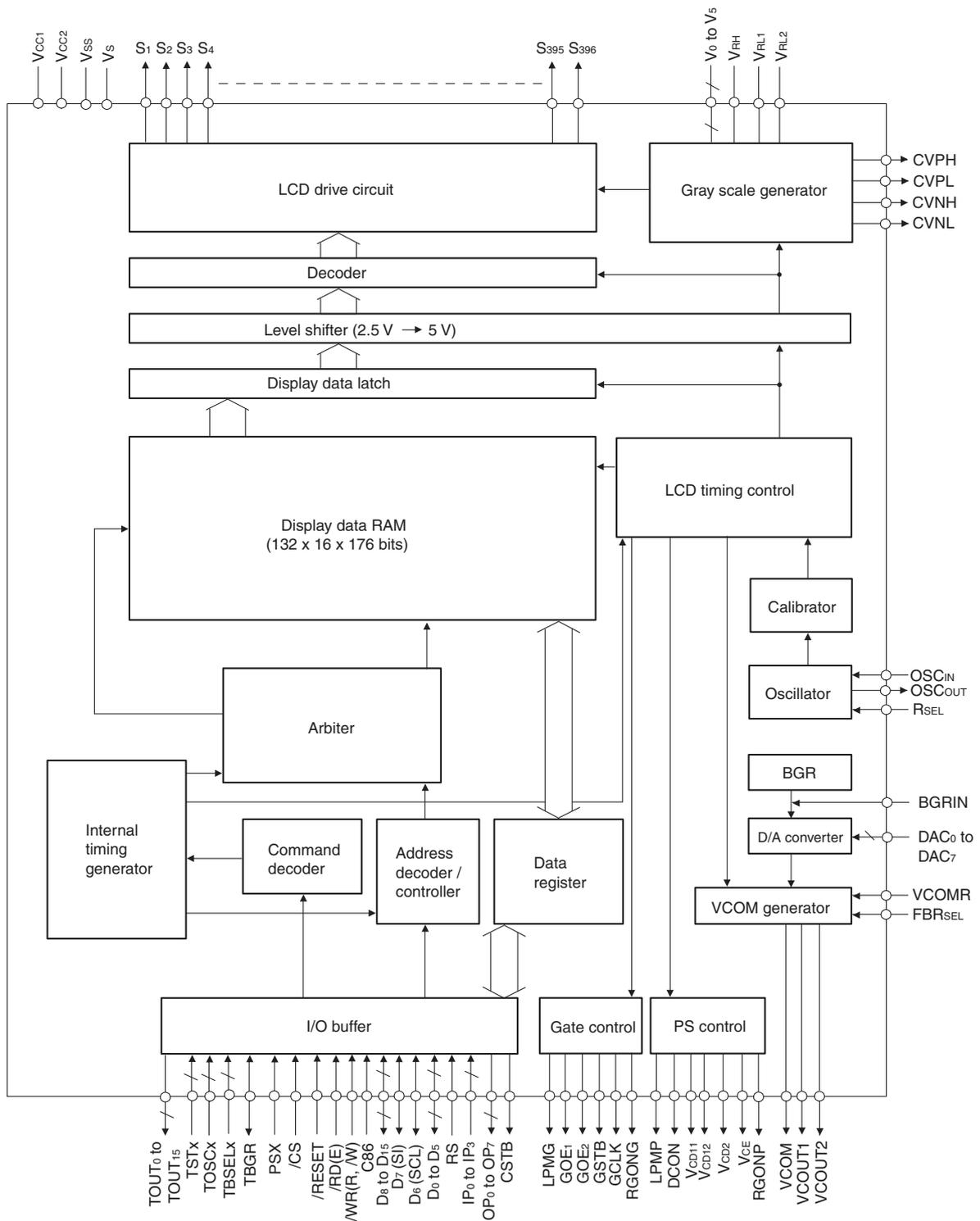
オ - ダ情報

オ - ダ名称	パッケ - ジ
μ PD161622P	チップ

備考 チップでの販売については、別途品質に関する覚え書き等の取り交わしが必要となりますので、当社販売員までご相談ください。

本資料の内容は予告なく変更することがありますので、最新のものであることをご確認の上ご使用ください。

1. ブロック図



備考 /xxx はアクティブ・ロウを示します。

2. 端子接続図 (パッド配置図)

チップ・サイズ : 3.60 x 17.80 mm² TYP.

パンプ・サイズ (出力 タイプ A) : 35 x 94 μm² TYP.

パンプ・サイズ (入力 & ダミー) : 80 x 86 μm² TYP.

アラインメント・マーク座標 (マーク・センタ, 単位 : μm)

	X	Y
M1	- 1615	8715
M2	- 1615	- 8715
M3	1435	- 8715

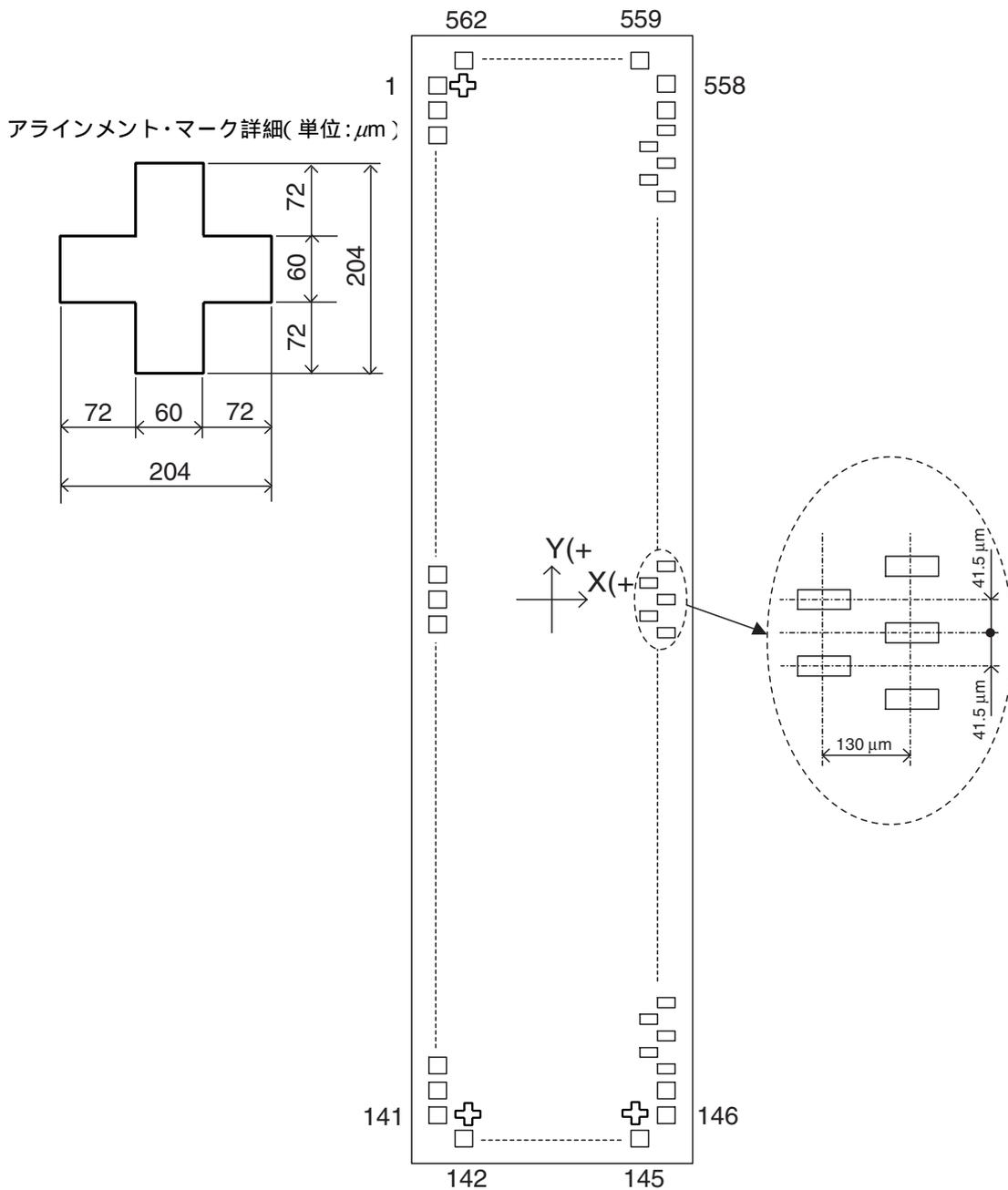


表 2 - 1 パッド配置 (1/4)

Pin No.	Pin Name	Pad type	X [μm]	Y [μm]	Pin No.	Pin Name	Pad type	X [μm]	Y [μm]	Pin No.	Pin Name	Pad type	X [μm]	Y [μm]
1	DUMMY	B	-1674.00	8390.00	61	VCE	B	-1674.00	1190.00	121	OP5	B	-1674.00	-6010.00
2	DUMMY	B	-1674.00	8270.00	62	VCD2	B	-1674.00	1070.00	122	OP6	B	-1674.00	-6130.00
3	DUMMY	B	-1674.00	8150.00	63	VCD12	B	-1674.00	950.00	123	OP7	B	-1674.00	-6250.00
4	TOU15	B	-1674.00	8030.00	64	VCD11	B	-1674.00	830.00	124	VCC1(MODE)	B	-1674.00	-6370.00
5	TOU14	B	-1674.00	7910.00	65	LPMP	B	-1674.00	710.00	125	IP0	B	-1674.00	-6490.00
6	TOU13	B	-1674.00	7790.00	66	RCONP	B	-1674.00	590.00	126	VSS(MODE)	B	-1674.00	-6610.00
7	TOU12	B	-1674.00	7670.00	67	DOON	B	-1674.00	470.00	127	IP1	B	-1674.00	-6730.00
8	TOU11	B	-1674.00	7550.00	68	VCOU2	B	-1674.00	350.00	128	VCC1(MODE)	B	-1674.00	-6850.00
9	TOU10	B	-1674.00	7430.00	69	VSS	B	-1674.00	230.00	129	IP2	B	-1674.00	-6970.00
10	TOU9	B	-1674.00	7310.00	70	VCC2	B	-1674.00	110.00	130	VSS(MODE)	B	-1674.00	-7090.00
11	TOU8	B	-1674.00	7190.00	71	VCC1	B	-1674.00	-10.00	131	IP3	B	-1674.00	-7210.00
12	TOU7	B	-1674.00	7070.00	72	VSS	B	-1674.00	-130.00	132	VCC1(MODE)	B	-1674.00	-7330.00
13	TOU6	B	-1674.00	6950.00	73	VSS	B	-1674.00	-250.00	133	GSTB	B	-1674.00	-7450.00
14	TOU5	B	-1674.00	6830.00	74	CVNL	B	-1674.00	-370.00	134	GCLK	B	-1674.00	-7570.00
15	TOU4	B	-1674.00	6710.00	75	CVNH	B	-1674.00	-490.00	135	GOE1	B	-1674.00	-7690.00
16	TOU3	B	-1674.00	6590.00	76	CVPL	B	-1674.00	-610.00	136	GOE2	B	-1674.00	-7810.00
17	TOU2	B	-1674.00	6470.00	77	CVPH	B	-1674.00	-730.00	137	FGONG	B	-1674.00	-7930.00
18	TOU1	B	-1674.00	6350.00	78	VS	B	-1674.00	-850.00	138	LPNG	B	-1674.00	-8050.00
19	TOU0	B	-1674.00	6230.00	79	VS	B	-1674.00	-970.00	139	DUMMY	B	-1674.00	-8170.00
20	VSS(MODE)	B	-1674.00	6110.00	80	VSS	B	-1674.00	-1090.00	140	DUMMY	B	-1674.00	-8290.00
21	TSIVHL	B	-1674.00	5990.00	81	VCOU1	B	-1674.00	-1210.00	141	DUMMY	B	-1674.00	-8410.00
22	TSIR1ST	B	-1674.00	5870.00	82	VCOU1	B	-1674.00	-1330.00	142	DUMMY	B	-1350.00	-8774.00
23	TOSCELO	B	-1674.00	5750.00	83	VCC1	B	-1674.00	-1450.00	143	DUMMY	B	-510.00	-8774.00
24	TOSCELI	B	-1674.00	5630.00	84	VCC1	B	-1674.00	-1570.00	144	DUMMY	B	330.00	-8774.00
25	TOSCI	B	-1674.00	5510.00	85	VCCM	B	-1674.00	-1690.00	145	DUMMY	B	1170.00	-8774.00
26	TOSCO	B	-1674.00	5390.00	86	DUMMY	B	-1674.00	-1810.00	146	DUMMY	B	1670.00	-8600.00
27	VCC1(MODE)	B	-1674.00	5270.00	87	DUMMY	B	-1674.00	-1930.00	147	DUMMY	A	1670.00	-8520.00
28	RSEL	B	-1674.00	5150.00	88	VSS(MODE)	B	-1674.00	-2050.00	148	DUMMY	A	1540.00	-8478.50
29	VSS(MODE)	B	-1674.00	5030.00	89	VCONR	B	-1674.00	-2170.00	149	S396	A	1670.00	-8437.00
30	OSCOU1	B	-1674.00	4910.00	90	BGRN	B	-1674.00	-2290.00	150	S395	A	1540.00	-8395.50
31	VSS(MODE)	B	-1674.00	4790.00	91	VCC1(MODE)	B	-1674.00	-2410.00	151	S394	A	1670.00	-8354.00
32	OSQIN	B	-1674.00	4670.00	92	FBRSEL	B	-1674.00	-2530.00	152	S393	A	1540.00	-8312.50
33	VSS(MODE)	B	-1674.00	4550.00	93	VSS(MODE)	B	-1674.00	-2650.00	153	S392	A	1670.00	-8271.00
34	CSTB	B	-1674.00	4430.00	94	VRH	B	-1674.00	-2770.00	154	S391	A	1540.00	-8229.50
35	D15	B	-1674.00	4310.00	95	V0	B	-1674.00	-2890.00	155	S390	A	1670.00	-8188.00
36	D14	B	-1674.00	4190.00	96	V1	B	-1674.00	-3010.00	156	S389	A	1540.00	-8146.50
37	D13	B	-1674.00	4070.00	97	V2	B	-1674.00	-3130.00	157	S388	A	1670.00	-8105.00
38	D12	B	-1674.00	3950.00	98	V3	B	-1674.00	-3250.00	158	S387	A	1540.00	-8063.50
39	D11	B	-1674.00	3830.00	99	V4	B	-1674.00	-3370.00	159	S386	A	1670.00	-8022.00
40	D10	B	-1674.00	3710.00	100	V5	B	-1674.00	-3490.00	160	S385	A	1540.00	-7980.50
41	D9	B	-1674.00	3590.00	101	VRL1	B	-1674.00	-3610.00	161	S384	A	1670.00	-7939.00
42	D8	B	-1674.00	3470.00	102	VRL2	B	-1674.00	-3730.00	162	S383	A	1540.00	-7897.50
43	D7 (SI)	B	-1674.00	3350.00	103	VSS(MODE)	B	-1674.00	-3850.00	163	S382	A	1670.00	-7856.00
44	D6 (SCL)	B	-1674.00	3230.00	104	TBSEL1	B	-1674.00	-3970.00	164	S381	A	1540.00	-7814.50
45	D5	B	-1674.00	3110.00	105	TBSEL2	B	-1674.00	-4090.00	165	S380	A	1670.00	-7773.00
46	D4	B	-1674.00	2990.00	106	TBGR	B	-1674.00	-4210.00	166	S379	A	1540.00	-7731.50
47	D3	B	-1674.00	2870.00	107	DAC7	B	-1674.00	-4330.00	167	S378	A	1670.00	-7690.00
48	D2	B	-1674.00	2750.00	108	DAC6	B	-1674.00	-4450.00	168	S377	A	1540.00	-7648.50
49	D1	B	-1674.00	2630.00	109	DAC5	B	-1674.00	-4570.00	169	S376	A	1670.00	-7607.00
50	D0	B	-1674.00	2510.00	110	DAC4	B	-1674.00	-4690.00	170	S375	A	1540.00	-7565.50
51	VSS(MODE)	B	-1674.00	2390.00	111	DAC3	B	-1674.00	-4810.00	171	S374	A	1670.00	-7524.00
52	/CS	B	-1674.00	2270.00	112	DAC2	B	-1674.00	-4930.00	172	S373	A	1540.00	-7482.50
53	/RESET	B	-1674.00	2150.00	113	DAC1	B	-1674.00	-5050.00	173	S372	A	1670.00	-7441.00
54	RS	B	-1674.00	2030.00	114	DAC0	B	-1674.00	-5170.00	174	S371	A	1540.00	-7399.50
55	/MR (R/W)	B	-1674.00	1910.00	115	VSS(MODE)	B	-1674.00	-5290.00	175	S370	A	1670.00	-7358.00
56	/RD (E)	B	-1674.00	1790.00	116	OP0	B	-1674.00	-5410.00	176	S369	A	1540.00	-7316.50
57	VCC2	B	-1674.00	1670.00	117	OP1	B	-1674.00	-5530.00	177	S368	A	1670.00	-7275.00
58	PSX	B	-1674.00	1550.00	118	OP2	B	-1674.00	-5650.00	178	S367	A	1540.00	-7233.50
59	CS6	B	-1674.00	1430.00	119	OP3	B	-1674.00	-5770.00	179	S366	A	1670.00	-7192.00
60	VSS(MODE)	B	-1674.00	1310.00	120	OP4	B	-1674.00	-5890.00	180	S365	A	1540.00	-7150.50

表 2 - 1 パッド配置 (2/4)

Pin No.	Pin Name	Pad type	X [μm]	Y [μm]	Pin No.	Pin Name	Pad type	X [μm]	Y [μm]	Pin No.	Pin Name	Pad type	X [μm]	Y [μm]
181	S364	A	1670.00	-7109.00	241	S304	A	1670.00	-4619.00	301	S244	A	1670.00	-2129.00
182	S363	A	1540.00	-7067.50	242	S303	A	1540.00	-4577.50	302	S243	A	1540.00	-2087.50
183	S362	A	1670.00	-7026.00	243	S302	A	1670.00	-4536.00	303	S242	A	1670.00	-2046.00
184	S361	A	1540.00	-6984.50	244	S301	A	1540.00	-4494.50	304	S241	A	1540.00	-2004.50
185	S360	A	1670.00	-6943.00	245	S300	A	1670.00	-4453.00	305	S240	A	1670.00	-1963.00
186	S359	A	1540.00	-6901.50	246	S299	A	1540.00	-4411.50	306	S239	A	1540.00	-1921.50
187	S358	A	1670.00	-6860.00	247	S298	A	1670.00	-4370.00	307	S238	A	1670.00	-1880.00
188	S357	A	1540.00	-6818.50	248	S297	A	1540.00	-4328.50	308	S237	A	1540.00	-1838.50
189	S356	A	1670.00	-6777.00	249	S296	A	1670.00	-4287.00	309	S236	A	1670.00	-1797.00
190	S355	A	1540.00	-6735.50	250	S295	A	1540.00	-4245.50	310	S235	A	1540.00	-1755.50
191	S354	A	1670.00	-6694.00	251	S294	A	1670.00	-4204.00	311	S234	A	1670.00	-1714.00
192	S353	A	1540.00	-6652.50	252	S293	A	1540.00	-4162.50	312	S233	A	1540.00	-1672.50
193	S352	A	1670.00	-6611.00	253	S292	A	1670.00	-4121.00	313	S232	A	1670.00	-1631.00
194	S351	A	1540.00	-6569.50	254	S291	A	1540.00	-4079.50	314	S231	A	1540.00	-1589.50
195	S350	A	1670.00	-6528.00	255	S290	A	1670.00	-4038.00	315	S230	A	1670.00	-1548.00
196	S349	A	1540.00	-6486.50	256	S289	A	1540.00	-3996.50	316	S229	A	1540.00	-1506.50
197	S348	A	1670.00	-6445.00	257	S288	A	1670.00	-3955.00	317	S228	A	1670.00	-1465.00
198	S347	A	1540.00	-6403.50	258	S287	A	1540.00	-3913.50	318	S227	A	1540.00	-1423.50
199	S346	A	1670.00	-6362.00	259	S286	A	1670.00	-3872.00	319	S226	A	1670.00	-1382.00
200	S345	A	1540.00	-6320.50	260	S285	A	1540.00	-3830.50	320	S225	A	1540.00	-1340.50
201	S344	A	1670.00	-6279.00	261	S284	A	1670.00	-3789.00	321	S224	A	1670.00	-1299.00
202	S343	A	1540.00	-6237.50	262	S283	A	1540.00	-3747.50	322	S223	A	1540.00	-1257.50
203	S342	A	1670.00	-6196.00	263	S282	A	1670.00	-3706.00	323	S222	A	1670.00	-1216.00
204	S341	A	1540.00	-6154.50	264	S281	A	1540.00	-3664.50	324	S221	A	1540.00	-1174.50
205	S340	A	1670.00	-6113.00	265	S280	A	1670.00	-3623.00	325	S220	A	1670.00	-1133.00
206	S339	A	1540.00	-6071.50	266	S279	A	1540.00	-3581.50	326	S219	A	1540.00	-1091.50
207	S338	A	1670.00	-6030.00	267	S278	A	1670.00	-3540.00	327	S218	A	1670.00	-1050.00
208	S337	A	1540.00	-5988.50	268	S277	A	1540.00	-3498.50	328	S217	A	1540.00	-1008.50
209	S336	A	1670.00	-5947.00	269	S276	A	1670.00	-3457.00	329	S216	A	1670.00	-967.00
210	S335	A	1540.00	-5905.50	270	S275	A	1540.00	-3415.50	330	S215	A	1540.00	-925.50
211	S334	A	1670.00	-5864.00	271	S274	A	1670.00	-3374.00	331	S214	A	1670.00	-884.00
212	S333	A	1540.00	-5822.50	272	S273	A	1540.00	-3332.50	332	S213	A	1540.00	-842.50
213	S332	A	1670.00	-5781.00	273	S272	A	1670.00	-3291.00	333	S212	A	1670.00	-801.00
214	S331	A	1540.00	-5739.50	274	S271	A	1540.00	-3249.50	334	S211	A	1540.00	-759.50
215	S330	A	1670.00	-5698.00	275	S270	A	1670.00	-3208.00	335	S210	A	1670.00	-718.00
216	S329	A	1540.00	-5656.50	276	S269	A	1540.00	-3166.50	336	S209	A	1540.00	-676.50
217	S328	A	1670.00	-5615.00	277	S268	A	1670.00	-3125.00	337	S208	A	1670.00	-635.00
218	S327	A	1540.00	-5573.50	278	S267	A	1540.00	-3083.50	338	S207	A	1540.00	-593.50
219	S326	A	1670.00	-5532.00	279	S266	A	1670.00	-3042.00	339	S206	A	1670.00	-552.00
220	S325	A	1540.00	-5490.50	280	S265	A	1540.00	-3000.50	340	S205	A	1540.00	-510.50
221	S324	A	1670.00	-5449.00	281	S264	A	1670.00	-2959.00	341	S204	A	1670.00	-469.00
222	S323	A	1540.00	-5407.50	282	S263	A	1540.00	-2917.50	342	S203	A	1540.00	-427.50
223	S322	A	1670.00	-5366.00	283	S262	A	1670.00	-2876.00	343	S202	A	1670.00	-386.00
224	S321	A	1540.00	-5324.50	284	S261	A	1540.00	-2834.50	344	S201	A	1540.00	-344.50
225	S320	A	1670.00	-5283.00	285	S260	A	1670.00	-2793.00	345	S200	A	1670.00	-303.00
226	S319	A	1540.00	-5241.50	286	S259	A	1540.00	-2751.50	346	S199	A	1540.00	-261.50
227	S318	A	1670.00	-5200.00	287	S258	A	1670.00	-2710.00	347	S198	A	1670.00	-220.00
228	S317	A	1540.00	-5158.50	288	S257	A	1540.00	-2668.50	348	S197	A	1540.00	-178.50
229	S316	A	1670.00	-5117.00	289	S256	A	1670.00	-2627.00	349	S196	A	1670.00	-137.00
230	S315	A	1540.00	-5075.50	290	S255	A	1540.00	-2585.50	350	S195	A	1540.00	-95.50
231	S314	A	1670.00	-5034.00	291	S254	A	1670.00	-2544.00	351	S194	A	1670.00	-54.00
232	S313	A	1540.00	-4992.50	292	S253	A	1540.00	-2502.50	352	S193	A	1540.00	-12.50
233	S312	A	1670.00	-4951.00	293	S252	A	1670.00	-2461.00	353	DUMMY	A	1670.00	29.00
234	S311	A	1540.00	-4909.50	294	S251	A	1540.00	-2419.50	354	DUMMY	A	1540.00	70.50
235	S310	A	1670.00	-4868.00	295	S250	A	1670.00	-2378.00	355	DUMMY	A	1670.00	112.00
236	S309	A	1540.00	-4826.50	296	S249	A	1540.00	-2336.50	356	DUMMY	A	1540.00	153.50
237	S308	A	1670.00	-4785.00	297	S248	A	1670.00	-2295.00	357	DUMMY	A	1670.00	195.00
238	S307	A	1540.00	-4743.50	298	S247	A	1540.00	-2253.50	358	DUMMY	A	1540.00	236.50
239	S306	A	1670.00	-4702.00	299	S246	A	1670.00	-2212.00	359	DUMMY	A	1670.00	278.00
240	S305	A	1540.00	-4660.50	300	S245	A	1540.00	-2170.50	360	DUMMY	A	1540.00	319.50

表 2 - 1 パッド配置 (3/4)

Pin No.	Pin Name	Pad type	X [μm]	Y [μm]	Pin No.	Pin Name	Pad type	X [μm]	Y [μm]	Pin No.	Pin Name	Pad type	X [μm]	Y [μm]
361	DUMMY	A	1670.00	361.00	421	S136	A	1670.00	2851.00	481	S76	A	1670.00	5341.00
362	DUMMY	A	1540.00	402.50	422	S135	A	1540.00	2892.50	482	S75	A	1540.00	5382.50
363	DUMMY	A	1670.00	444.00	423	S134	A	1670.00	2934.00	483	S74	A	1670.00	5424.00
364	DUMMY	A	1540.00	485.50	424	S133	A	1540.00	2975.50	484	S73	A	1540.00	5465.50
365	S192	A	1670.00	527.00	425	S132	A	1670.00	3017.00	485	S72	A	1670.00	5507.00
366	S191	A	1540.00	568.50	426	S131	A	1540.00	3058.50	486	S71	A	1540.00	5548.50
367	S190	A	1670.00	610.00	427	S130	A	1670.00	3100.00	487	S70	A	1670.00	5590.00
368	S189	A	1540.00	651.50	428	S129	A	1540.00	3141.50	488	S69	A	1540.00	5631.50
369	S188	A	1670.00	693.00	429	S128	A	1670.00	3183.00	489	S68	A	1670.00	5673.00
370	S187	A	1540.00	734.50	430	S127	A	1540.00	3224.50	490	S67	A	1540.00	5714.50
371	S186	A	1670.00	776.00	431	S126	A	1670.00	3266.00	491	S66	A	1670.00	5756.00
372	S185	A	1540.00	817.50	432	S125	A	1540.00	3307.50	492	S65	A	1540.00	5797.50
373	S184	A	1670.00	859.00	433	S124	A	1670.00	3349.00	493	S64	A	1670.00	5839.00
374	S183	A	1540.00	900.50	434	S123	A	1540.00	3390.50	494	S63	A	1540.00	5880.50
375	S182	A	1670.00	942.00	435	S122	A	1670.00	3432.00	495	S62	A	1670.00	5922.00
376	S181	A	1540.00	983.50	436	S121	A	1540.00	3473.50	496	S61	A	1540.00	5963.50
377	S180	A	1670.00	1025.00	437	S120	A	1670.00	3515.00	497	S60	A	1670.00	6005.00
378	S179	A	1540.00	1066.50	438	S119	A	1540.00	3556.50	498	S59	A	1540.00	6046.50
379	S178	A	1670.00	1108.00	439	S118	A	1670.00	3598.00	499	S58	A	1670.00	6088.00
380	S177	A	1540.00	1149.50	440	S117	A	1540.00	3639.50	500	S57	A	1540.00	6129.50
381	S176	A	1670.00	1191.00	441	S116	A	1670.00	3681.00	501	S56	A	1670.00	6171.00
382	S175	A	1540.00	1232.50	442	S115	A	1540.00	3722.50	502	S55	A	1540.00	6212.50
383	S174	A	1670.00	1274.00	443	S114	A	1670.00	3764.00	503	S54	A	1670.00	6254.00
384	S173	A	1540.00	1315.50	444	S113	A	1540.00	3805.50	504	S53	A	1540.00	6295.50
385	S172	A	1670.00	1357.00	445	S112	A	1670.00	3847.00	505	S52	A	1670.00	6337.00
386	S171	A	1540.00	1398.50	446	S111	A	1540.00	3888.50	506	S51	A	1540.00	6378.50
387	S170	A	1670.00	1440.00	447	S110	A	1670.00	3930.00	507	S50	A	1670.00	6420.00
388	S169	A	1540.00	1481.50	448	S109	A	1540.00	3971.50	508	S49	A	1540.00	6461.50
389	S168	A	1670.00	1523.00	449	S108	A	1670.00	4013.00	509	S48	A	1670.00	6503.00
390	S167	A	1540.00	1564.50	450	S107	A	1540.00	4054.50	510	S47	A	1540.00	6544.50
391	S166	A	1670.00	1606.00	451	S106	A	1670.00	4096.00	511	S46	A	1670.00	6586.00
392	S165	A	1540.00	1647.50	452	S105	A	1540.00	4137.50	512	S45	A	1540.00	6627.50
393	S164	A	1670.00	1689.00	453	S104	A	1670.00	4179.00	513	S44	A	1670.00	6669.00
394	S163	A	1540.00	1730.50	454	S103	A	1540.00	4220.50	514	S43	A	1540.00	6710.50
395	S162	A	1670.00	1772.00	455	S102	A	1670.00	4262.00	515	S42	A	1670.00	6752.00
396	S161	A	1540.00	1813.50	456	S101	A	1540.00	4303.50	516	S41	A	1540.00	6793.50
397	S160	A	1670.00	1855.00	457	S100	A	1670.00	4345.00	517	S40	A	1670.00	6835.00
398	S159	A	1540.00	1896.50	458	S99	A	1540.00	4386.50	518	S39	A	1540.00	6876.50
399	S158	A	1670.00	1938.00	459	S98	A	1670.00	4428.00	519	S38	A	1670.00	6918.00
400	S157	A	1540.00	1979.50	460	S97	A	1540.00	4469.50	520	S37	A	1540.00	6959.50
401	S156	A	1670.00	2021.00	461	S96	A	1670.00	4511.00	521	S36	A	1670.00	7001.00
402	S155	A	1540.00	2062.50	462	S95	A	1540.00	4552.50	522	S35	A	1540.00	7042.50
403	S154	A	1670.00	2104.00	463	S94	A	1670.00	4594.00	523	S34	A	1670.00	7084.00
404	S153	A	1540.00	2145.50	464	S93	A	1540.00	4635.50	524	S33	A	1540.00	7125.50
405	S152	A	1670.00	2187.00	465	S92	A	1670.00	4677.00	525	S32	A	1670.00	7167.00
406	S151	A	1540.00	2228.50	466	S91	A	1540.00	4718.50	526	S31	A	1540.00	7208.50
407	S150	A	1670.00	2270.00	467	S90	A	1670.00	4760.00	527	S30	A	1670.00	7250.00
408	S149	A	1540.00	2311.50	468	S89	A	1540.00	4801.50	528	S29	A	1540.00	7291.50
409	S148	A	1670.00	2353.00	469	S88	A	1670.00	4843.00	529	S28	A	1670.00	7333.00
410	S147	A	1540.00	2394.50	470	S87	A	1540.00	4884.50	530	S27	A	1540.00	7374.50
411	S146	A	1670.00	2436.00	471	S86	A	1670.00	4926.00	531	S26	A	1670.00	7416.00
412	S145	A	1540.00	2477.50	472	S85	A	1540.00	4967.50	532	S25	A	1540.00	7457.50
413	S144	A	1670.00	2519.00	473	S84	A	1670.00	5009.00	533	S24	A	1670.00	7499.00
414	S143	A	1540.00	2560.50	474	S83	A	1540.00	5050.50	534	S23	A	1540.00	7540.50
415	S142	A	1670.00	2602.00	475	S82	A	1670.00	5092.00	535	S22	A	1670.00	7582.00
416	S141	A	1540.00	2643.50	476	S81	A	1540.00	5133.50	536	S21	A	1540.00	7623.50
417	S140	A	1670.00	2685.00	477	S80	A	1670.00	5175.00	537	S20	A	1670.00	7665.00
418	S139	A	1540.00	2726.50	478	S79	A	1540.00	5216.50	538	S19	A	1540.00	7706.50
419	S138	A	1670.00	2768.00	479	S78	A	1670.00	5258.00	539	S18	A	1670.00	7748.00
420	S137	A	1540.00	2809.50	480	S77	A	1540.00	5299.50	540	S17	A	1540.00	7789.50

表 2 - 1 パッド配置 (4/4)

Pin No.	Pin Name	Pad type	X [μm]	Y [μm]
541	S16	A	1670.00	7831.00
542	S15	A	1540.00	7872.50
543	S14	A	1670.00	7914.00
544	S13	A	1540.00	7955.50
545	S12	A	1670.00	7997.00
546	S11	A	1540.00	8038.50
547	S10	A	1670.00	8080.00
548	S9	A	1540.00	8121.50
549	S8	A	1670.00	8163.00
550	S7	A	1540.00	8204.50
551	S6	A	1670.00	8246.00
552	S5	A	1540.00	8287.50
553	S4	A	1670.00	8329.00
554	S3	A	1540.00	8370.50
555	S2	A	1670.00	8412.00
556	S1	A	1540.00	8453.50
557	DUMMY	A	1670.00	8495.00
558	DUMMY	B	1670.00	8575.00
559	DUMMY	B	1220.00	8774.00
560	DUMMY	B	380.00	8774.00
561	DUMMY	B	-460.00	8774.00
562	DUMMY	B	-1300.00	8774.00

3. 端子機能

3.1 電源系

端子記号	端子名	パッド No.	入出力	機能説明
V _{CC1}	ロジック用電源	71, 83, 84	-	ロジック回路用電源端子です。
V _{CC2}	入出力バッファ用電源	57, 70	-	入出力バッファ用電源端子です。
V _S	ドライバ電源	78, 79	-	ドライバ回路用電源端子です。
V _{SS}	グランド	69, 72, 73, 80	-	ロジック回路およびドライバ回路用グランド端子です。
V ₀ -V ₅ , V _{RH} , V _{R1} ,V _{R2}	γカ - ブ補正用電源	95 ~ 100, 94, 101, 102	-	μ PD161622 では、γカーブ用の電源および抵抗を内蔵しています。そのため、μ PD161622 に内蔵のγカーブと LCD パネルの特性が一致している場合には、V _{RH} , V ₀ -V ₅ , V _{R1} , V _{R2} はオープンとしてください。何らかの補正が必要な場合には、V _{RH} , V ₀ -V ₅ , V _{R1} , V _{R2} 間に抵抗を外付けし、γカーブを調整してください (5.9 γカーブ補正電源回路参照)。
V _{CC1} (MODE)	モード設定用プルアップ電源	27, 91, 124, 128, 132	-	モード設定用プルアップ電源端子です。
V _{SS} (MODE)	モード設定用プルダウン電源	20, 29, 31, 33, 51, 60, 88, 93, 103, 115, 126, 130	-	モード設定用プルダウン電源端子です。

3.2 ロジック系

(1/2)

端子記号	端子名	パッド No.	入出力	機能説明
PSX	CPU インタフェース 選択	58	入力	CPU インタフェース・モードを選択する端子です。 PSX = H (High): パラレル・インタフェース PSX = L (Low): シリアル・インタフェース パラレル・インタフェース選択時、データ・バス幅8ビット / 16ビットの切り替えは、インデックス・レジスタ5 (R5) のBMDの設定により、切り替えられます。
/CS	チップ・セレクト	52	入力	チップ・セレクトに用いる端子です。/CS = L の場合にチップがアクティブになり、コマンド操作およびデータの入出力ができます。
/RESET	リセット	53	入力	/RESET を L にすると、内部が初期化されます。リセット動作は /RESET 信号のレベルで実行されます。なお、電源投入時には必ずこの端子によるリセットを実行してください。
/RD (E)	リード (イネ - ブル)	56	入力	i80 系パラレル・データ転送選択 (/RD) 時には、この信号により読み出しができます。この端子が L のときにデータはデータ・バスに出力されます。 M68 系パラレル・データ転送選択 (E) 時には、この信号により書き込み / 読み出しができます。
/WR (R,/W)	ライト (読み出し / 書き込み)	55	入力	i80 系パラレル・データ転送選択 (/WR) 時には、この信号により書き込みができます。この端子の L 期間内にデータは書き込まれます。 M68 系パラレル・データ転送選択 (R,/W) 時、およびシリアル・データ転送選択時には、この端子によりデータ転送の方向が決定されます。 L: 書き込み H: 読み出し
C86	インタフェース選択	59	入力	インタフェース・モード (i80 系 CPU または M68 系 CPU) を切り替えます。 L: i80 系 CPU モードを選択 H: M68 系 CPU モードを選択

(2/2)

端子記号	端子名	パッド No.	入出力	機能説明
D ₀ ~D ₅ , D ₈ ~D ₁₅ , D ₆ , D ₇	デ - タ・バス (シリアル・クロック入力) (シリアル・データ入力)	50 ~ 35	入出力	16 ビット双方向デ - タからなる端子です。シリアル・インタフェ - ス 選択時 (PSX = L), D ₇ はシリアル・デ - タ入力端子 (SI) として機能 し, D ₆ はシリアル・クロック入力端子 (SCL) として機能します。こ のとき D ₀ ~ D ₅ , D ₈ ~ D ₁₅ は, ハイ・インピ - ダンスの状態になります。 チップが選択されていない場合には, D ₀ ~ D ₁₅ はハイ・インピ - ダンス になります。
RS	インデクス・レジスタ/ デ - タ/コマンド選択	54	入力	インデクス・レジスタまたはデータ/コマンドを選択する端子です。 パラレル・データ転送選択時は, 通常 CPU アドレス・バスの最下位ピッ トに接続し, デ - タがインデクス・レジスタなのか, デ - タ/コマンド なのかを区別します。 RS = H : D ₀ ~ D ₁₅ がデ - タ/コマンドを示します。 RS = L : D ₀ ~ D ₇ がインデクス・レジスタを示します。 また, シリアル・データ転送選択時は, シリアル・クロックの 8 クロッ ク目の立ち上がり時に RS 端子のレベルを取り込み, データがインデク ス・レジスタなのか, データ/コマンドなのかを区別します。 RS = H : SI に入力されるデータがデータ/コマンドを示します。 RS = L : SI に入力されるデータがインデクス・レジスタを示します。
IP ₀ ~IP ₃	入力ポート	125, 127, 129, 131	入力	汎用の入力ポートです。コマンドでこれらの端子の状態 (H または L) を読み出すことができます。CMOS 入力のため, オープンにしないで ください。
OP ₀ ~OP ₇	出力ポート	116 ~ 123	出力	汎用の出力ポートです。コマンドでこれらの端子の状態 (H または L) を書き込むことができます。未使用時にはオープンとしてください。
R _{SEL}	発振信号選択	28	入力	発振信号選択端子です。外部発振回路を使用するときは, この端子を H にします。CR 内蔵発振回路を使用するときは, この端子を L にしま す。 R _{SEL} = H : 外部抵抗接続発振回路選択 R _{SEL} = L : CR 内蔵発振回路選択
OSC _{IN}	発振信号	32	入力	発振信号端子です。 R _{SEL} = H : OSC _{OUT} 端子との間に, 51 kΩ の抵抗を接続してください。 R _{SEL} = L : オープンにしてください。
OSC _{OUT}	発振信号	30	出力	発振信号端子です。 R _{SEL} = H : OSC _{IN} 端子との間に, 51 kΩ の抵抗を接続してください。 R _{SEL} = L : オープンにしてください。
CSTB	GSTB ロジック信号	34	出力	GSTB ロジック信号端子です。 ゲート・ドライバ用 STB 信号をインタフェース電源電圧レベル (V _{CC2}) で出力します。出力される信号は, GSTB 信号の反転信号となります。

3.3 ゲート・ドライバIC 制御系

端子記号	端子名	パッド No.	入出力	機能説明
LPMG	ロウ・パワー・モード信号	138	出力	ロウ・パワー・モード制御信号の出力端子です(ゲート・ドライバ用)。ゲート・ドライバのLPM端子と接続してください。
GOE ₁	ゲート・ドライバ用 OE ₁ 出力	135	出力	ゲート・ドライバ用 OE ₁ 出力端子です。ゲート・ドライバの OE ₁ 端子と接続してください。信号の出力タイミングは、5.4 表示タイミング発生回路を参照してください。
GOE ₂	ゲート・ドライバ用 OE ₂ 出力	136	出力	ゲート・ドライバ用 OE ₂ 出力端子です。ゲート・ドライバの GOE ₂ 端子と接続してください。信号の出力タイミングは、5.4 表示タイミング発生回路を参照してください。
GSTB	ゲート・ドライバ用 STB 出力	133	出力	ゲート・ドライバ用 STB 出力端子です。ゲート・ドライバの STVR または STVL 端子に接続します。信号の出力タイミングは、5.4 表示タイミング発生回路を参照してください。
GCLK	ゲート・ドライバ用 CLK 出力	134	出力	ゲート・ドライバ用 CLK 出力端子です。ゲート・ドライバの CLK 端子に接続します。
RGONG	レギュレタ制御	137	出力	ゲート・ドライバICのレギュレタ ON/OFF 制御端子です。ゲート・ドライバの RGONG 端子と接続してください。

3.4 電源IC 制御系

端子記号	端子名	パッド No.	入出力	機能説明
LPMP	ロウ・パワー・モード信号	65	出力	ロウ・パワー・モード制御信号の出力端子です(電源IC用)。電源ICのLPM端子と接続してください。
DCON	DC/DC コンバタ制御	67	出力	電源ICのDC/DCコンバタ ON/OFF 制御端子です。電源ICのDCON端子と接続してください。
RGONP	レギュレタ制御	66	出力	電源ICのレギュレタ ON/OFF 制御端子です。電源ICのRGONP端子と接続してください。
V _{CD11} , V _{CD12}	V _{CC1} 昇圧選択	64, 63	出力	V _{CC1} 用の電源IC昇圧選択(4倍, 5倍, 6倍, 7倍)の操作信号端子です。電源ICのV _{CD11} , V _{CD12} 端子と接続してください。
V _{CD2}	V _{CC2} 昇圧選択	62	出力	V _{CC2} 用の電源IC昇圧選択(2倍, 3倍)の操作信号端子です。電源ICのV _{CD2} 端子と接続してください。
V _{CE}	V _O レベル選択	61	出力	V _O 最高電圧用の電源IC昇圧段数選択端子です。昇圧段数をV _{CC1} と同じにするか、-1倍するかを選択します。電源ICのV _{CE} 端子と接続してください。

3.5 ドライバ系

(1/2)

端子記号	端子名	パッド No.	入出力	機能説明
S ₁ ~ S ₃₉₆	ソース出力	556 ~ 365, 352 ~ 149	出力	ソース出力端子です。
VCOM	COM センタ電圧調整	85	出力	コムのセンタ電圧調整出力端子です。
VCOUT1	矩形信号出力	81, 82	出力	V _{p-p} 電圧 0V ~ V _s のコモン変調の矩形信号を出力します。
VCOUT2	矩形信号出力	68	出力	V _{p-p} 電圧 0V ~ V _{CC1} のコモン変調の矩形信号を出力します。

端子記号	端子名	パッド No.	入出力	機能説明
BGRIN	外部電源接続入力	90	入力	VCOM 用外部電源入力端子です。 BGRS (電源コントロール・レジスタ 1: R25) = 1 のとき、有効となります。このとき μPD161622 外部より、コモン波形センタ値設定用アンプの基準電圧として設定されます。 BGRS = 0: IC 内蔵の電源が、コモン波形センタ値設定用アンプの基準電圧として設定されます。このとき、本端子はオープンとしてください。詳しくは、5.5 コモン調整回路を参照してください。
VCOMR	VCOM 設定用抵抗接続	89	入力	VCOM 設定用の外付けフィードバック抵抗を接続します。 FBRSEL = H のとき、コモン波形センタ値設定用アンプはボルテージフォロア動作となります。本端子はオープンとしてください。 FBRSEL = L のとき、有効となります。このとき、VCOM 端子とグラウンドとの間にフィードバック抵抗を接続してください。 詳しくは、5.5 コモン調整回路を参照してください。
FBRSEL	VCOM 設定用抵抗接続	92	入力	コモン駆動波形のセンタ・レベルを設定するためのコモン波形センタ値設定用アンプの調整方法を選択します。 FBRSEL = H: ボルテージ・フォロア回路 (VCOMR-VCOM を内部で接続します。) FBRSEL = L: 外付けフィードバック抵抗使用
★ CVPH, CVPL, CVNH, CVNL	γカーブ補正電源用基準電源	77, 76, 75, 74	出力	γカーブ補正用のオペアンプ出力端子です。 通常は、本端子に 1 μF のコンデンサを接続して使用します。
DAC ₀ ~ DAC ₇	D/A コンバータ値設定	114 ~ 107	入力	コモン駆動波形のセンタ・レベルを設定するための VCOM 値設定用アンプの基準電圧値を設定します。VCOM 電子ボリューム・レジスタ (R29) = 00 H, BGRS (R25: D6) = 0 のとき有効となります。 本端子は μPD161622 内部でプルアップされていますので、L レベルに設定する端子のみ V _{SS} に接続してください。 詳しくは、5.5 コモン調整回路を参照してください。

3.6 テスト端子, その他

端子記号	端子名	パッド No.	入出力	機能説明
TOU ₀ ~ TOU ₁₅ TOSCO	テスト出力	19 ~ 4, 26	出力	μPD161622 がテスト・モードのときに使用する出力端子です。 通常はオ - プンにしておきます。
TSTRTST, TSTVIHL, TOSCI, TOSCSELI, TOSCSELO, TBSEL1, TBSEL2	テスト入力	22, 21, 25, 24, 23, 104, 105	入力	μPD161622 をテスト・モードに設定するための入力端子です。 通常は V _{SS} に固定しておきます。
TBGR	テスト入出力	106	入出力	μPD161622 がテスト・モードのときに使用する入出力端子です。 通常はオ - プンにしておきます。
DUMMY	ダミ -	1 ~ 3, 86, 87, 139 ~ 148, 353 ~ 364, 557 ~ 562	-	ダミ - 端子。パッド No.1, 2, 557, 558 のダミー端子は、IC 内部でアルミ配線されています。パッド No.140, 141, 146, 147 のダミー端子は、IC 内部でアルミ配線されています。

4. 端子の入出力回路と未使用端子の処理

各端子の入出力回路タイプと、未使用端子の処理を次に示します。

端子名	入力タイプ	入出力	電源系	未使用時の推奨接続方法		注
				パラレル・インターフェース時	シリアル・インターフェース時	
PSX	シュミット・トリガ	入力	V _{CC2}	モード設定端子です。		1
/RESET	シュミット・トリガ	入力	V _{CC2}	電源投入時には、必ずリセットを実行してください。		-
/RD(E)	シュミット・トリガ	入力	V _{CC2}	V _{CC2} に接続してください (i80系インタフェース時)。	V _{CC2} またはV _{SS} に接続してください。	-
★ C86	シュミット・トリガ	入力	V _{CC2}	モード設定端子です。		1
D ₀ ~ D ₅	シュミット・トリガ	入出力	V _{CC2}	-	オープンにしてください。	-
D ₆ (SCL)	シュミット・トリガ	入出力	V _{CC2}	-		-
D ₇ (SI)	シュミット・トリガ	入出力	V _{CC2}	-		-
D ₈ ~ D ₁₅	シュミット・トリガ	入出力	V _{CC2}	-	オープンにしてください。	-
RS	シュミット・トリガ	入力	V _{CC2}	レジスタ設定端子です。		2
IP ₀ ~ IP ₃	シュミット・トリガ	入力	V _{CC1}	V _{CC1} またはV _{SS} に接続してください。		-
OP ₀ ~ OP ₇	-	出力	V _{CC1}	オープンにしてください。		-
OSC _{IN}	CMOS	入力	V _{CC1}	外部クロックを入力してください。(R _{SEL} = Hのとき) オープンにしてください(R _{SEL} = Lのとき)		-
★ OSC _{OUT}	CMOS	出力	V _{CC1}	オープンにしてください(R _{SEL} = H/Lのとき)		-
CSTB	-	出力	V _{CC2}	オープンにしてください。		-
R _{SEL}	シュミット・トリガ	入力	V _{CC1}	モード設定端子です。		3
LPMG	-	出力	V _{CC1}	オープンにしてください。		-
GOE ₁	-	出力	V _{CC1}	ゲート・ドライバに必ず接続してください。		-
GOE ₂	-	出力	V _{CC1}	ゲート・ドライバに必ず接続してください。		-
GSTB	-	出力	V _{CC1}	ゲート・ドライバに必ず接続してください。		-
GCLK	-	出力	V _{CC1}	ゲート・ドライバに必ず接続してください。		-
RGONG	-	出力	V _{CC1}	ゲート・ドライバに必ず接続してください。		-
LPMP	-	出力	V _{CC1}	オープンにしてください。		-
DCON	-	出力	V _{CC1}	電源 IC に必ず接続してください。		-
RGONP	-	出力	V _{CC1}	電源 IC に必ず接続してください。		-
V _{CD11} , V _{CD12}	-	出力	V _{CC1}	電源 IC に必ず接続してください。		-
V _{CD2}	-	出力	V _{CC1}	電源 IC に必ず接続してください。		-
V _{CE}	-	出力	V _{CC1}	電源 IC に必ず接続してください。		-
VCOUT1	-	出力	V _S	オープンにしてください。		-
VCOUT2	-	出力	V _{CC1}	オープンにしてください。		-
BGRIN	-	入力	V _S	オープンにしてください(BGRS = 0[R25]のとき)		-
VCOM	-	出力	V _S	オープンにしてください(FRB _{SEL} = Hのとき)		-
VCOMR	-	入力	V _S	オープンにしてください(FRB _{SEL} = Hのとき)		-
TOUT ₀ ~ TOUT ₁₅	-	出力	V _{CC1}	オープンにしてください。		-
TOSCO	-	出力	V _{CC1}	オープンにしてください。		-
TSTRTST	-	入力	V _{CC1}	V _{SS} に接続してください。		-
TSTVIHL	-	入力	V _{CC1}	V _{SS} に接続してください。		-
TOSCI	-	入力	V _{CC1}	V _{SS} に接続してください。		-
TOSCSELI	-	入力	V _{CC1}	V _{SS} に接続してください。		-
TOSCSELO	-	入力	V _{CC1}	V _{SS} に接続してください。		-
TBSEL1	-	入力	V _{CC1}	V _{SS} に接続してください。		-
TBSEL2	-	入力	V _{CC1}	V _{SS} に接続してください。		-
TBGR	-	入力	V _{CC1}	オープンにしてください。		-

- 注 1. 選択するモードによって、V_{CC2}またはV_{SS}に接続してください。
 2. 選択するレジスタによって、CPUよりHまたはLを入力してください。
 3. 選択するモードによって、V_{CC1}またはV_{SS}に接続してください。

5. 機能説明

5.1 CPU インタフェース

5.1.1 インタフェース・タイプの選択

μPD161622は16ビットの双方向データバス (D₁₅~D₀) , 8ビットの双方向データバス (D₇~D₀) , またはシリアルデータ入力 (SI) によりデータを転送します。PSX端子をHまたはLのいずれかに設定することにより、次の表に示されるモードを選択できます。

表 5 - 1

PSX	BMD	モード	/CS	RS	/RD(E)	/WR (R, /W)	C86	D ₁₅ ~ D ₈	D ₇	D ₆	D ₅ ~ D ₀
H	0	16ビット・パラレル	/CS	RS	/RD(E)	/WR (R, /W)	C86	D ₁₅ ~ D ₈	D ₇	D ₆	D ₅ ~ D ₀
H	1	8ビット・パラレル	/CS	RS	/RD(E)	/WR (R, /W)	C86	Hi-Z ^{注1}	D ₇	D ₆	D ₅ ~ D ₀
L	X ^{注2}	シリアル ^{注3}	/CS	RS	注2	注2	注2	Hi-Z ^{注1}	SI	SCL	Hi-Z ^{注1}

注 1. Hi-Z : ハイ・インピダンス

2 . X : Don't care (1 または 0)

3. シリアル・モード時、コマンドのみリードが可能です。

5.1.2 パラレル・インタフェース

パラレル・インタフェースを選択した場合 (PSX=H) , C86 端子を H または L のいずれかに設定することにより、i80 系 CPU または M68 系 CPU のシステムに直結できます (次の表を参照) 。

表 5 - 2

C86	モード	/RD (E)	/WR (R, /W)
H	M68 系 CPU	E	R, /W
L	i80 系 CPU	/RD	/WR

データ・バス信号は次の表に示すようにRS, /RD (E), /WR (R, /W)信号の組み合わせにより識別します。

表 5 - 3

共 通	M68 系 CPU	i80 系 CPU		機 能
	R, /W	/RD	/WR	
H	H	L	H	表示データとレジスタの読み出し
H	L	H	L	表示データとレジスタの書き込み
L	H	L	H	禁止
L	L	H	L	コントロール・インデクス・レジスタへの書き込み

また、パラレル・インタフェース使用時は、送信するデータ長を BMD フラグ(データ・アクセス・コントロール(R5) : D7) によって 16 ビット (BMD = 0) または、8 ビット (BMD = 1) から選択できます。本データ長は、表示メモリ・レジスタ (R12) への、DR データ書き込み時の表示データに対して有効となります。

コマンド入力とデータ・バス長の関係は、次のようになります。

- ・表示メモリ・レジスタ (R12) 以外のコマンドは、BMD (データ・アクセス・コントロール (R5), バス長設定) の値にかかわらず、1 バイト単位で行います。
- ・表示メモリ・レジスタ (R12) は、BMD = 1 で 1 バイト単位、BMD = 0 で 1 ワード単位で行います。

表示メモリ・レジスタ (R12) 以外のコマンド

BMD = 1 (8 ビット・データ・バス)

端子	D7	D6	D5	D4	D3	D2	D1	D0
DATA	D7	D6	D5	D4	D3	D2	D1	D0

BMD = 0 (16 ビット・データ・バス)

端子	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
DATA	注	注	注	注	注	注	注	注	D7	D6	D5	D4	D3	D2	D1	D0

注 0 または 1

表示メモリ・レジスタ (R12)

BMD = 1 (8 ビット・データ・バス)

端子	D7	D6	D5	D4	D3	D2	D1	D0
DATA	D7	D6	D5	D4	D3	D2	D1	D0

BMD = 0 (16 ビット・データ・バス)

端子	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
DATA	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

バス・データと表示 RAM のデータの関係について (16 ビット・パラレル・インタフェース : BMD = 0)

データ・バス側

16 ビット															
DB ₁₅	DB ₁₄	DB ₁₃	DB ₁₂	DB ₁₁	DB ₁₀	DB ₉	DB ₈	DB ₇	DB ₆	DB ₅	DB ₄	DB ₃	DB ₂	DB ₁	DB ₀
D ₁₅	D ₁₄	D ₁₃	D ₁₂	D ₁₁	D ₁₀	D ₉	D ₈	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
ドット 1					ドット 2					ドット 3					
1 ピクセル (= 1X アドレス)															

表示 RAM 側

バス・データと表示 RAM のデータの関係について (8 ビット・パラレル・インタフェース : BMD = 1)

データ・バス側

8 ビット (1 番目のバイト)								8 バイト (2 番目のバイト)							
DB ₇	DB ₆	DB ₅	DB ₄	DB ₃	DB ₂	DB ₁	DB ₀	DB ₇	DB ₆	DB ₅	DB ₄	DB ₃	DB ₂	DB ₁	DB ₀
D ₁₅	D ₁₄	D ₁₃	D ₁₂	D ₁₁	D ₁₀	D ₉	D ₈	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
ドット 1					ドット 2					ドット 3					
1 ピクセル (= 1X アドレス)															

表示 RAM 側

図 5 - 1 16 ビット・アクセス例 (i80 系インタフェース, BMD = 0)

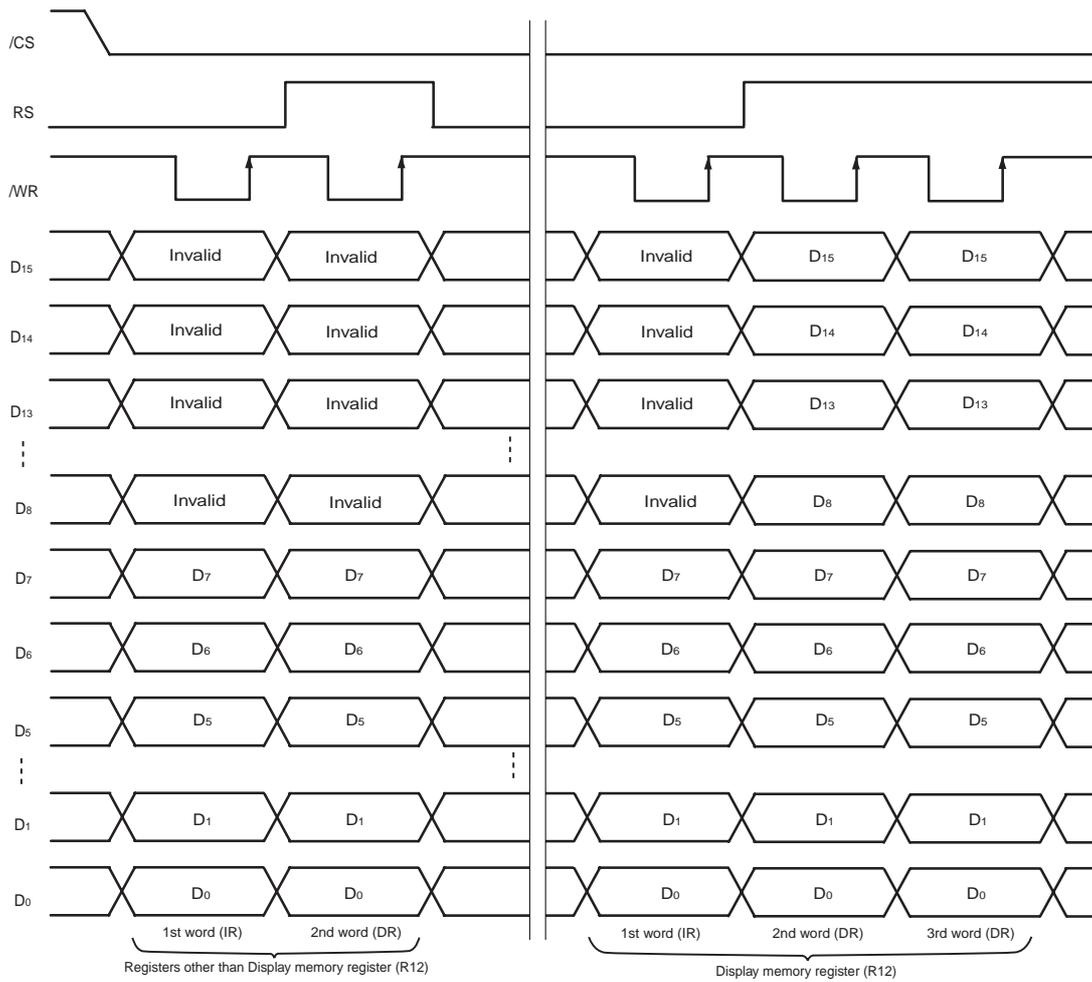
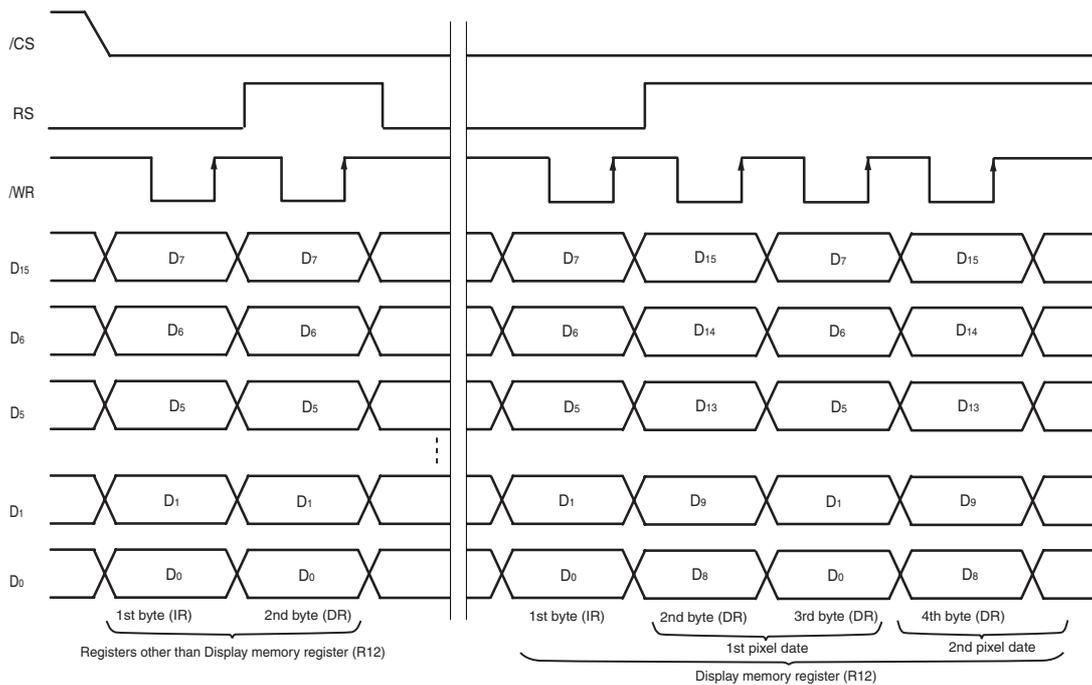


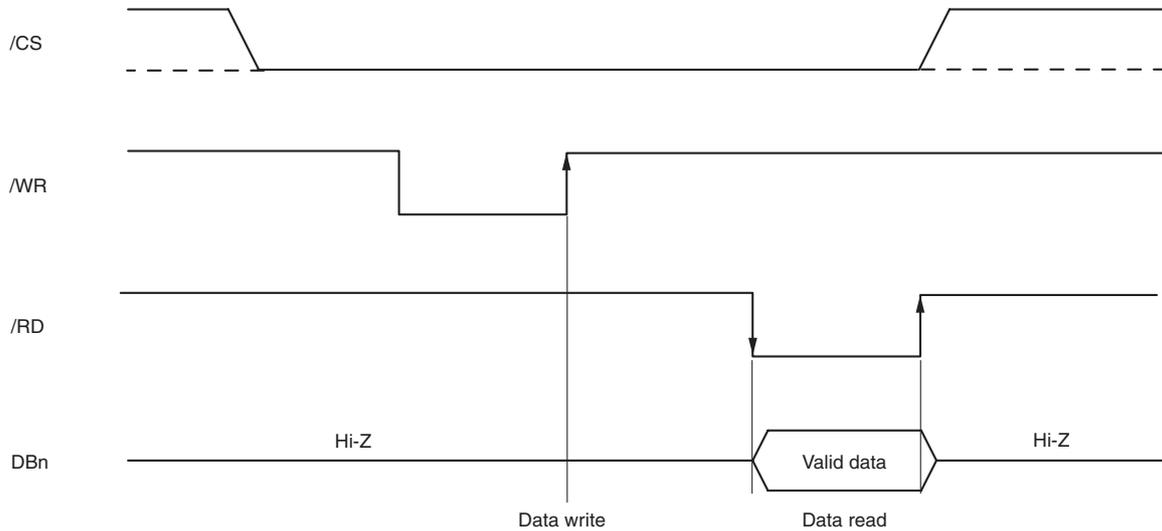
図 5 - 2 8 ビット・アクセス例 (BMD = 1)



(1) i80系パラレル・インタフェース

i80系パラレル・データ転送選択時、データは/W_R信号のL期間内で、μPD161622に書き込まれます。また、/R_D信号がL期間中に、データはデータ・バスに出力されます。

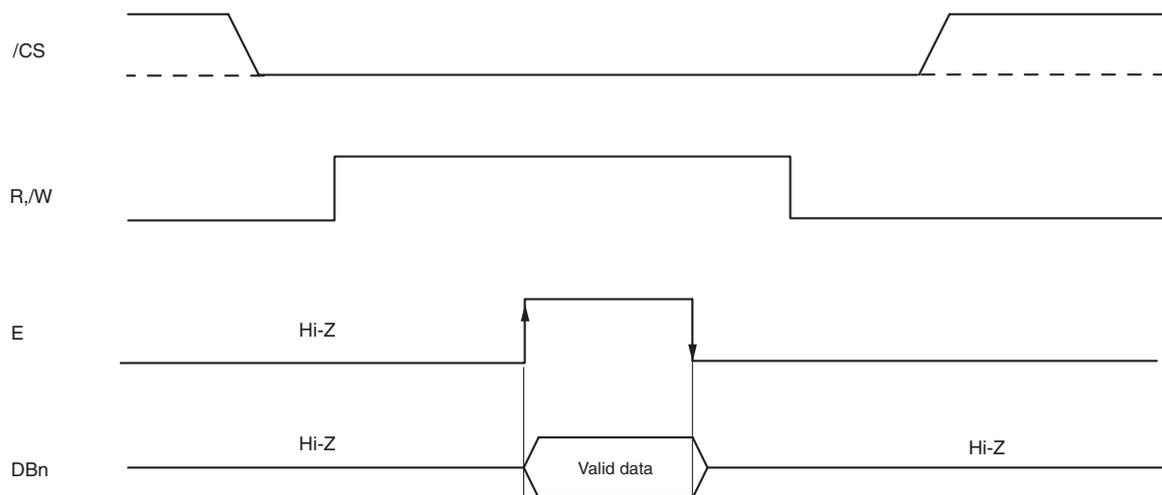
図5-3 i80系インタフェース・データ・バス状態



(2) M68系パラレル・インタフェース

M68系パラレル・データ転送選択時、データはR/W信号がL期間中の、E信号のH期間に書き込まれます。また、データ読み出し時は、R/W信号がH期間中の、E信号の立ち上がりでデータを出力し、E信号の立ち下がり、データ・バスを開放(Hi-Z)します。

図5-4 M68系インタフェース・データ・バス状態(データ読み出し時)



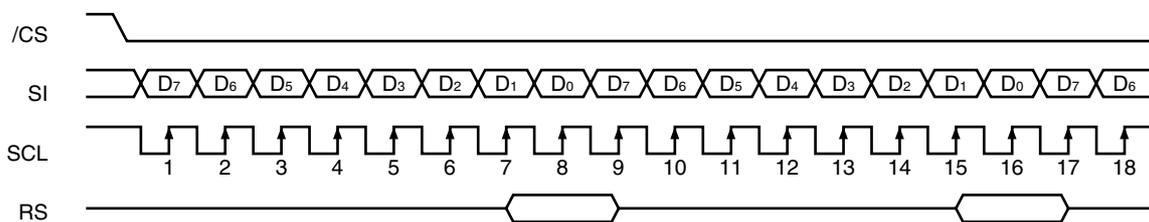
5.1.3 シリアル・インタフェース

シリアル・インタフェースを選択 (PSX=L) した場合、チップがアクティブな状態 (/CS=L) であればシリアル・データ入力 (SI) とシリアル・クロック入力 (SCL) は、受け付け可能となります。シリアル・データはシリアル入力端子からシリアル・クロックの立ち上がりエッジに同期して、D₇, D₆~D₀ の順に読み込まれます。このデータは 8 番目のシリアル・クロックの立ち上がりエッジに同期してパラレル・データに変換され処理されます。

シリアル入力データが表示データであるかコマンド・データであるかは RS 入力により判定されます。RS = H ならばデータは表示データ/コマンドであり、RS = L ならばデータはインデクス・レジスタです。RS 入力は、チップがアクティブ状態になってから、シリアル・クロックの 8 個ごとの立ち上がりエッジで読み込まれ、データ判別に使用されます。

次にシリアル・インタフェース信号チャートを示します。

図 5 - 5 シリアル・インタフェース信号チャート



- 備考 1. チップがノンアクティブの状態では、シフト・レジスタとカウンタは初期状態にリセットされます。
2. シリアル・インタフェース・モード時は、読み出しはできません。
3. SCL の配線では配線長による終端反射と外部ノイズの影響に十分注意する必要があります。実際の装置上での動作確認を推奨します。

5.1.4 チップ・セレクト

μPD161622には、チップ・セレクト端子 (/CS) があります。CPUの平行/シリアル・インタフェースは、/CS = Lの場合にかぎり使用できます。チップ・セレクト端子がアクティブでない場合、D₀~D₁₅はハイ・インピダンス(無効)になり、RS、/RDまたは/WRの入力はアクティブになりません。シリアル・インタフェース・モードに設定すると、シフト・レジスタ、およびカウンタの両方が初期化されます。

5.1.5 表示データ RAM と内部レジスタへのアクセス

CPU から見たμPD161622 へのアクセスはサイクル・タイム (tcyc) の要求をすれば、高速データ転送が可能になります。またその際、ウェイト時間は通常考慮する必要はありません。

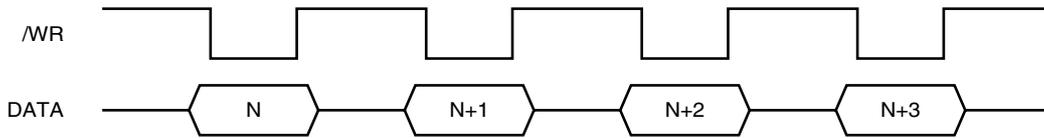
表示データ RAM へのデータ書き込みには、通常の RAM ライト機能に加え、高速 RAM 書き込み機能を内蔵しています。通常 RAM ライトの約 4 倍のアクセス・スピードで表示 RAM へデータ書き込みできます。これにより、動画表示等の高速な表示データの書き換えが必要なアプリケーションに対応が可能です。詳しくは、**5.2.5 高速 RAM 書き込み・モード**を参照してください。

データ書き込みの場合には、ダミー・データは必要ありません。また、データ読み出しの場合にも、表示メモリ・レジスタ (R12) を除いてダミー・データは必要ありません。表示メモリ・レジスタ (R12) のデータ読み出しの場合にかぎり、ダミー・データが必要です。この関係を図 5-6 に示します。

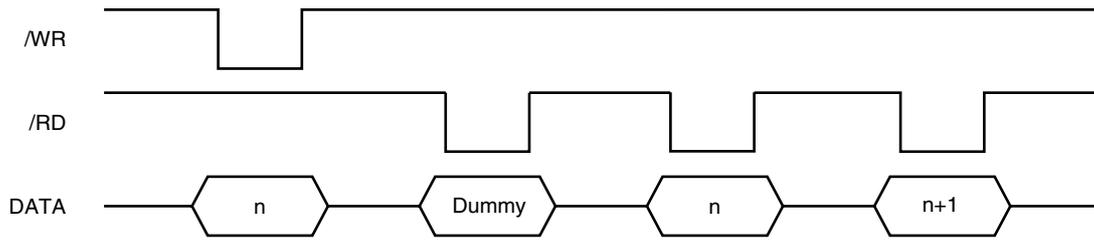
なお、高速 RAM 書き込みモード時のデータ読み出しのリード・サイクル・タイムは、通常動作モードと同じです。

図5 - 6 表示RAMへの内部アクセス・イメージ

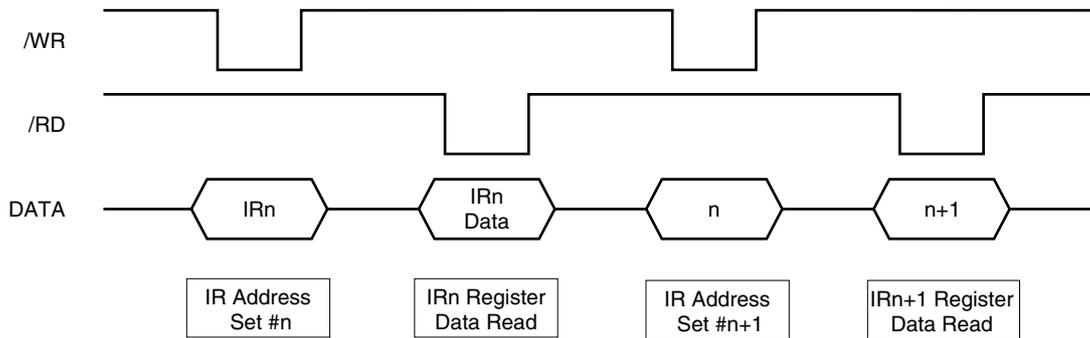
書き込み



読み出し (表示メモリ・レジスタ)



読み出し (表示メモリ・レジスタ以外)



5.2 表示デ - タ RAM

表示用ドットを保持するRAMで、2,112ビット(132×16ビット)×176ビットの構成になっています。XアドレスとYアドレスを指定することにより任意のピクセルにアクセスできます。

表示デ - タRAMの構成を表5 - 5に示します。

表 5 - 5 表示データ RAM

D ₁₅	D ₁₄	D ₁₃	D ₁₂	D ₁₁	D ₁₀	D ₉	D ₈	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
ドット 1					ドット 2					ドット 3					
1 ピクセル (= 1 x アドレス)															

5.2.1 X アドレス回路

表示デ - タ RAM の X アドレスは、図 5 - 8 に示すように X アドレス・レジスタにより指定します。X アドレス・連続モード (INC = “0” : データ・アクセス・コントロール : R5) を使用すると、表示データの読み出し / 書き込みが実行されるたびに指定された X アドレスが 1 づつインクリメントまたは、デクリメントされます。インクリメント / デクリメントの設定は、データ・アクセス・コントロール (R5) XDIR フラグによって、表 5 - 6 のよう設定されます。

インクリメント・モード時、X アドレスは 83H までインクリメントされ、さらに表示データの読み出し / 書き込みを実行すると Y アドレスを一つインクリメント (YDIR = “0”) または、デクリメント (YDIR = “1”) し、X アドレス 00H へ戻ります。

デクリメント・モード時には、X アドレスは 00H までデクリメントされ、さらに表示データの読み出し / 書き込みを実行すると Y アドレスを一つインクリメント (YDIR = “0”) または、デクリメント (YDIR = “1”) し、X アドレス 83H へ戻ります。

5.2.2 Y アドレス回路

図 5 - 8 に示すように、表示デ - タ RAM の Y アドレスは Y アドレス・レジスタにより指定します。Y アドレス・連続モード (INC = “1” : データ・アクセス・コントロール : R5) を使用すると、表示データの読み出し / 書き込みが実行されるたびに指定された Y アドレスが 1 づつインクリメントまたは、デクリメントされます。インクリメント / デクリメントの設定は、データ・アクセス・コントロール (R5) YDIR フラグによって、表 5 - 6 になります。

インクリメント・モード時、Y アドレスは AFH までインクリメントされ、さらに表示データの読み出し / 書き込みを実行すると X アドレスを一つインクリメント (XDIR = “0”) または、デクリメント (XDIR = “1”) し、Y アドレス 00H へ戻ります。

デクリメント・モード時、Y アドレスは 00H までデクリメントされ、さらに表示データの読み出し / 書き込みを実行すると X アドレスを 1 つインクリメント (XDIR = “0”) または、デクリメント (XDIR = “1”) し、Y アドレス AFH へ戻ります。

データ・アクセス・コントロール (R5) の INC, XDIR, YDIR 設定とアドレスの関係を次に示します。

表 5 - 6 データ・アクセス・コントロール (R5) 設定

INC	設 定
0	データ・アクセス時, X 方向にアドレスが連続して, インクリメントまたはデクリメントします。
1	データ・アクセス時, Y 方向にアドレスが連続して, インクリメントまたはデクリメントします。

XDIR	設 定
0	データ・アクセス時, X アドレスをインクリメント (+1) します。
1	データ・アクセス時, X アドレスをデクリメント (-1) します。

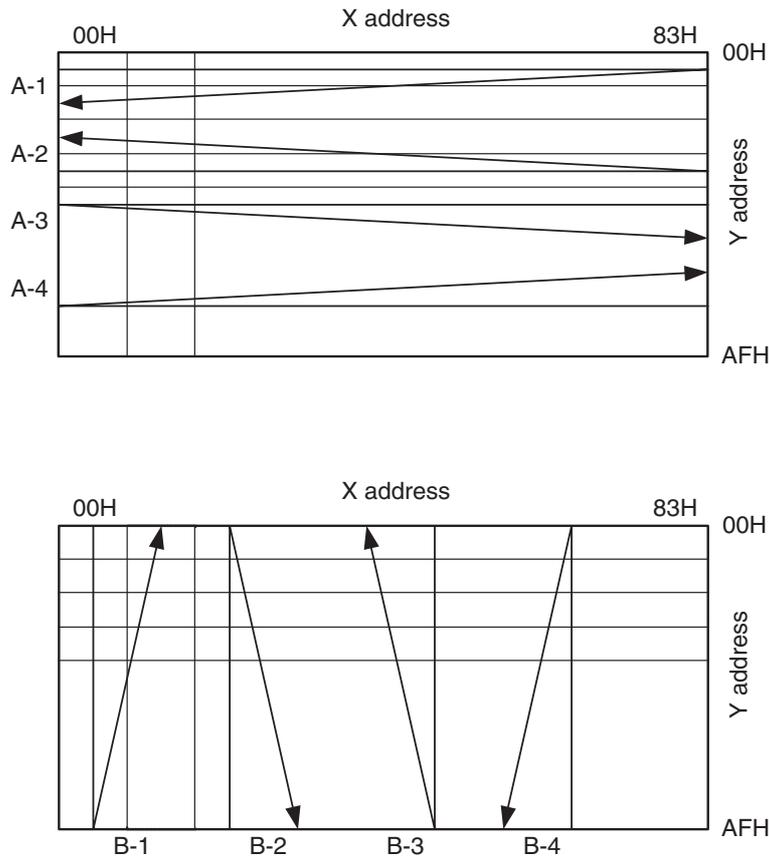
YDIR	設 定
0	データ・アクセス時, Y アドレスをインクリメント (+1) します。
1	データ・アクセス時, Y アドレスをデクリメント (-1) します。

表 5 - 7 INC, XDIR, YDIR の組み合わせとアドレス方向

INC	XDIR	YDIR	アドレス走査イメージ
0	0	0	A-1
	0	1	A-2
	1	0	A-3
	1	1	A-4
1	0	0	B-1
	0	1	B-2
	1	0	B-3
	1	1	B-4

注意 INC, XDIR, YDIR により, アクセス方向を変更した場合, 必ず X アドレス・レジスタ (R6) と Y アドレス・レジスタ (R7) を設定してから, 表示 RAM にアクセスしてください。

図 5 - 7 INC, XDIR, YDIR の組み合わせとアドレス走査イメージ



5.2.3 カラム・アドレス回路

表示データRAMの内容を表示する場合，図5 - 8に示すようにカラム・アドレスはセグメント出力に対応します。また，表5 - 8に示すように，表示RAMのカラム・アドレスとセグメント出力の関係はコントロール・レジスタ1のADCフラグ（ソース・ドライバ方向選択フラグ）によって反転できます。これにより，LCDモジュール組み立て時にチップ配置上の制約を少なくします。

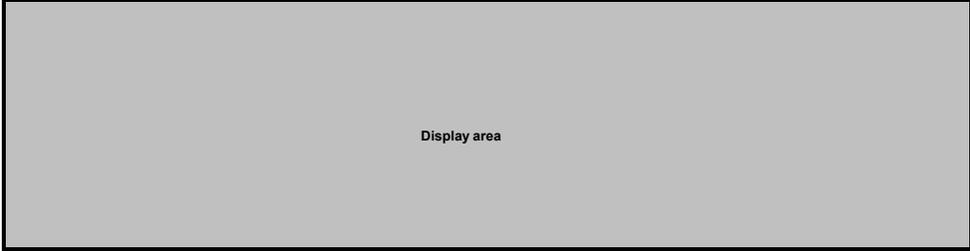
表 5 - 8 表示 RAM のカラム・アドレスとセグメント出力の関係

ソ - ス出力		S ₁	S ₂	→	S ₃₉₅	S ₃₉₆
ADC	0	000H	001H	→ カラム・アドレス →	18AH	18BH
	1	18BH	18AH	← カラム・アドレス ←	001H	000H

図 5 - 8 μPD161622 の RAM アドレッシング

Source output	ADC=0	S1	S2	S3	S4	S5	Y6	---	---	S391	S392	S393	S394	S395	S396
ADC=1	S396	S395	S394	S393	S392	S391	---	---	S6	S5	S4	S3	S2	S1	
X-address	000H			001H			---			08EH			08FH		
Column add	000H	001H	002H	003H	004H	005H	---	---	186H	187H	188H	189H	18AH	18BH	
	D15---D11	D10---D5	D4---D0	D15---D11	D10---D5	D4---D0			D15---D11	D10---D5	D4---D0	D15---D11	D10---D5	D4---D0	

Gate output		Y-address
R,/L=H	R,/L=L	
O1	O176	00H
O2	O175	01H
O87	O90	56H
O88	O89	57H
O89	O88	58H
O90	O87	59H
O175	O2	AEH
O176	O1	AFH



5.2.4 任意アドレス・エリア・アクセス (ウインドウ・アクセス・モード [WAS])

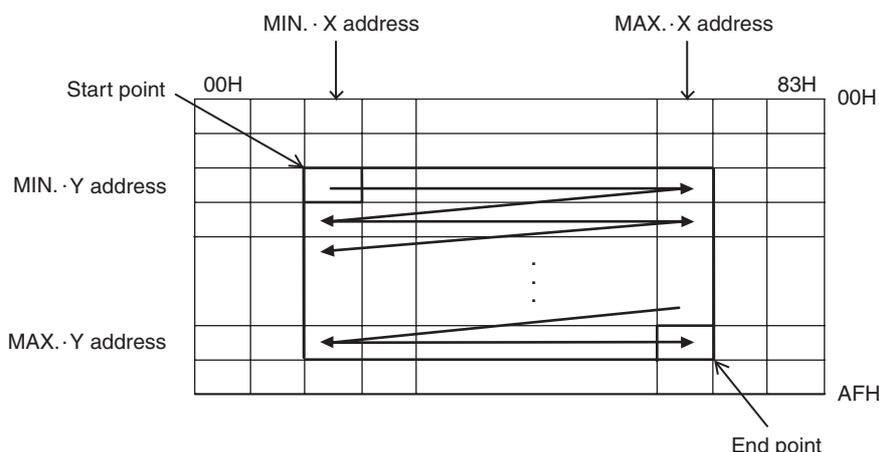
μ PD161622 では、表示 RAM 内の MIN・X/Y アドレス・レジスタ (R8, R10) と、MAX・X/Y アドレス・レジスタ (R9, R11) により選択される RAM 内の任意領域をアクセスできます。

- ★ データ・アクセス・コントロール (R5): WAS = 1 を設定すると、ウインドウ・アクセス・モードが選択され、MIN・X/Y アドレス・レジスタ、および MAX・X/Y アドレス・レジスタにより設定されたアドレス領域のみにアクセスします。

ウインドウ・アクセス・モードにおいても、データ・アクセス・コントロール (R5) の INC, XDIR, YDIR によるアドレス走査設定は、通常書き込み時同様に有効です。また、X アドレス・レジスタ (R6) および、Y アドレス・レジスタ (R7) を指定することにより、任意アドレスからのデータ書き込みができます。

なお、MIN・X/Y アドレス・レジスタおよび、MAX・X/Y アドレス・レジスタによる、ウインドウ・アクセス・エリアの設定やエリアを変更した場合、必ず、X アドレス・レジスタ (R6) と Y アドレス・レジスタ (R7) を設定してから、表示 RAM にアクセスしてください。

図 5 - 9 INC = " 0 ", XDIR = " 0 ", YDIR = " 0 " の場合のアドレス・インクリメント例

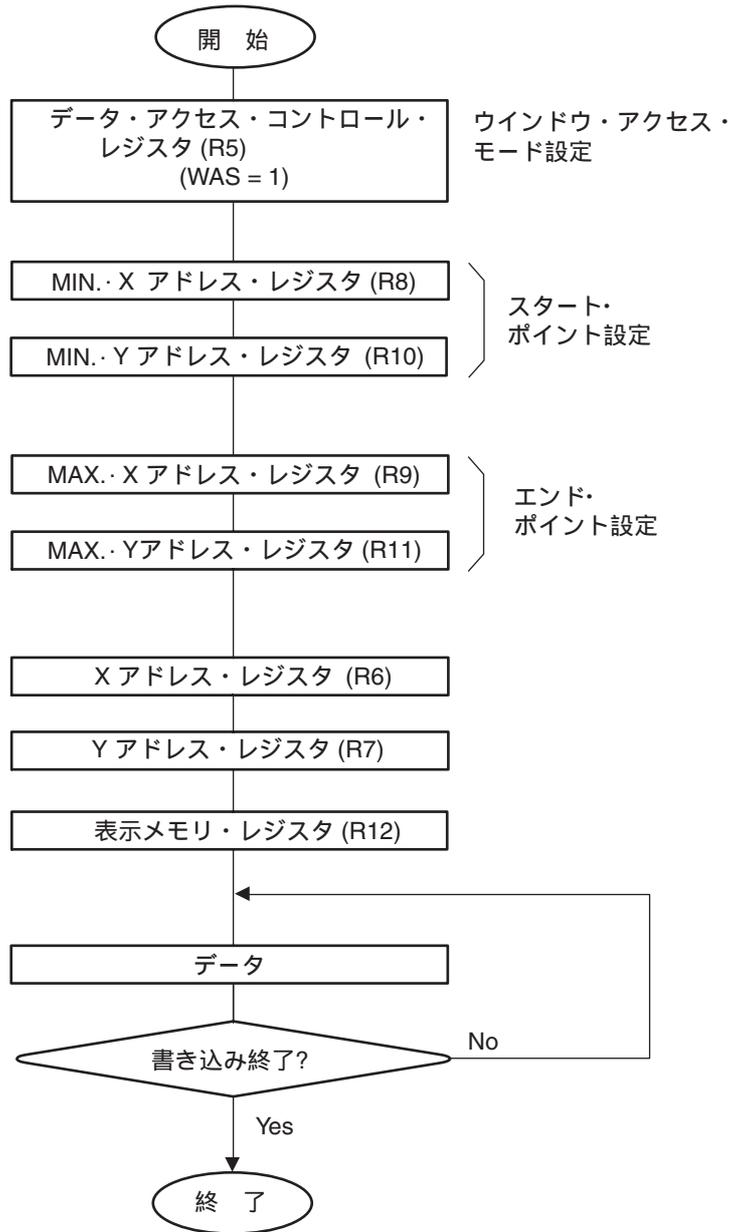


注意 1. ウインドウ・アクセス・モードを使用する場合は、次の表に従ってスタート・ポイントとエンド・ポイントの関係を保ってください。

項目	アドレスの関係				
X アドレス	00H	MIN・X アドレス	X アドレス (R6)	MAX・X アドレス	83H
Y アドレス	00H	MIN・Y アドレス	Y アドレス (R7)	MAX・Y アドレス	AFH

2. MIN/MAX・アドレスに無効なアドレス・データを設定した場合、動作の保証はいたしません。
3. 高速 RAM アクセス・モード使用時、X アドレスは、アドレス値 $4n-4$ ($n = 1 \sim 33$) 以外は指定しないでください。無効なアドレス・データを設定した場合、動作の保証はいたしません。
4. MIN・X/Y アドレス・レジスタおよび、MAX・X/Y アドレス・レジスタによる、ウインドウ・アクセス・エリアの設定やエリアを変更した場合、必ず、X アドレス・レジスタ (R6) と Y アドレス・レジスタ (R7) を設定してから、表示 RAM にアクセスしてください。

図 5 - 10 ウィンドウ・アクセス・モードのシーケンス例



5.2.5 高速 RAM 書き込みモード

μPD161622 では、表示 RAM にアクセスする際、2 種類のアクセス・モードを選択できます。

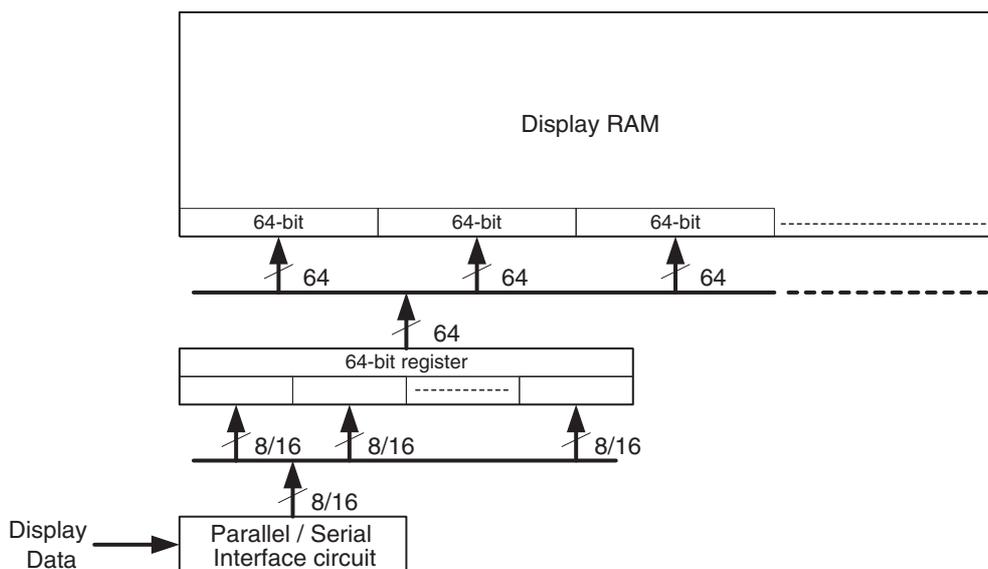
μPD161622 は、通常の RAM ライト機能に加え、高速 RAM 書き込み機能を内蔵しています。通常 RAM ライトの約 4 倍のアクセス・スピードで表示 RAM へ、また、データ書き込みが実行できます。これにより、動画表示などの高速な表示データの書き換えが必要なアプリケーションに対応できます。

データ・アクセス・コントロール (R5) の BSTR により、高速 RAM 書き込みモードを選択すると、RAM ライト時のデータは、一時的に μPD161622 内部レジスタに格納され、64 ビット (16 ビット x 4) のデータが格納された時点で、表示 RAM へ書き込みが行われます。RAM への書き込み期間中も次のデータを内部レジスタに書き込みができます。

ただし、高速 RAM 書き込みモードでは、データの格納レジスタに 64 ビット (4 ピクセル分) 書き込まれた時点で、表示 RAM への内部アクセスが実行されるため、CPU からのデータ・アクセスは、64 ビットごとに送信する必要があります。高速 RAM 書き込みモード使用時、64 ビットに満たないデータが送信された場合、64 ビットに満たないデータに関しては、表示 RAM へと書き込まれないため、CPU データを送信しても液晶表示に反映されません。このとき、反映されていないデータは、レジスタに格納されたままとなっており、次にデータを送信する場合、レジスタの続きからのデータ書き込みになります。ただし、データ転送途中で、チップ・セレクトが非アクティブ (/CS=H) となり、再度アクティブに復帰をして、表示データ・レジスタ (R12) を設定した場合、レジスタは初期化されますので、レジスタに格納されていたデータは破棄されます。

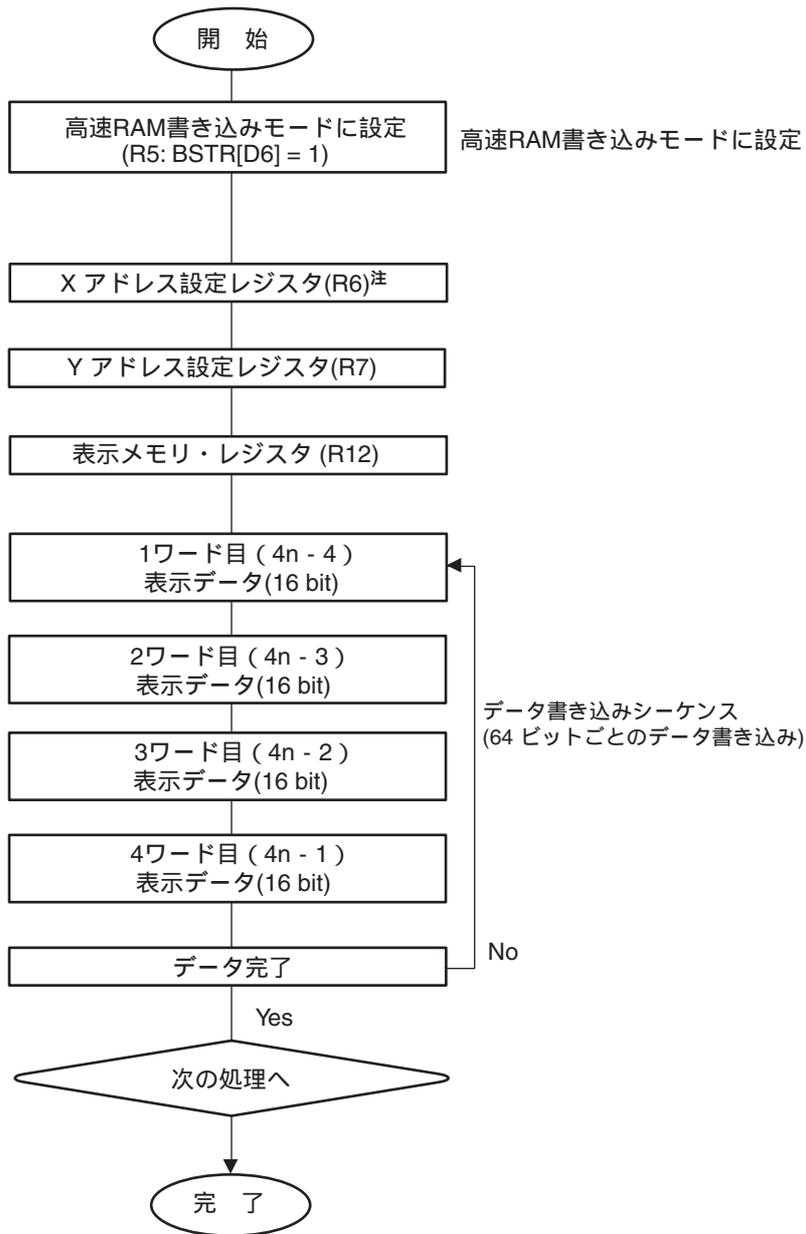
高速 RAM 書き込みモードを使用する場合、表示データは 64 ビットごとに送信することを推奨します。

図 5 - 11 高速 RAM 書き込みモード 動作イメージ



注意 高速 RAM アクセス・モード使用時、X アドレス・レジスタ (R6) は、アドレス値 $4n-4$ ($n = 1 \sim 33$) 以外は指定しないでください。無効なアドレス・データを設定した場合、動作の保証はいたしません。

図5-12 高速RAM書き込みモードのシーケンス例(16ビット・パラレル・インタフェース時)



n : n 1

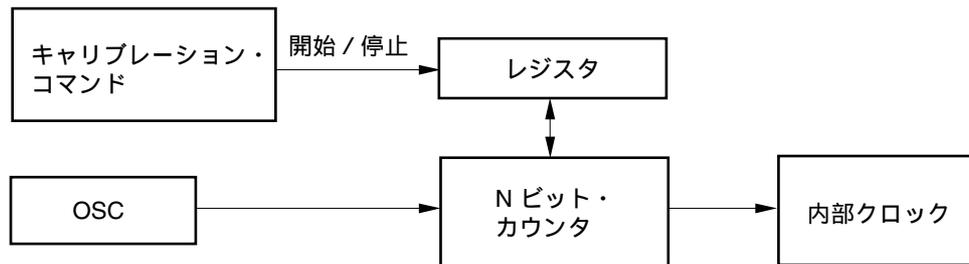
注 高速RAMアクセス・モード使用時、Xアドレス (R6) は、アドレス値 $4n-4$ ($n = 1 \sim 33$) 以外は指定しないでください。無効なアドレス・データを設定した場合、動作の保証はいたしません。

5.3 発振回路

μPD161622は表示クロックを発生するCRタイプ（R（抵抗）外付け）の発振回路を内蔵しています。RSELをLにすると、CR内蔵発振回路を選択します。OSC_{IN}端子とOSC_{OUT}端子は、オープンにしてください。RSELをHにすると、外部抵抗接続発振回路を選択します。OSC_{IN}端子とOSC_{OUT}端子間に、51 kΩの抵抗を接続して使用してください。

この発振回路にはキャリブレーション機能が内蔵されており、液晶駆動のフレーム周波数を任意に設定できます。フレーム周波数のキャリブレーションは、キャリブレーション・レジスタ（R45）で設定します。フレーム周波数は、1ラインを選択する時間をキャリブレーション・コマンドの開始/終了の時間を基準に調整します。

図 5 - 13 フレーム周波数キャリブレーション

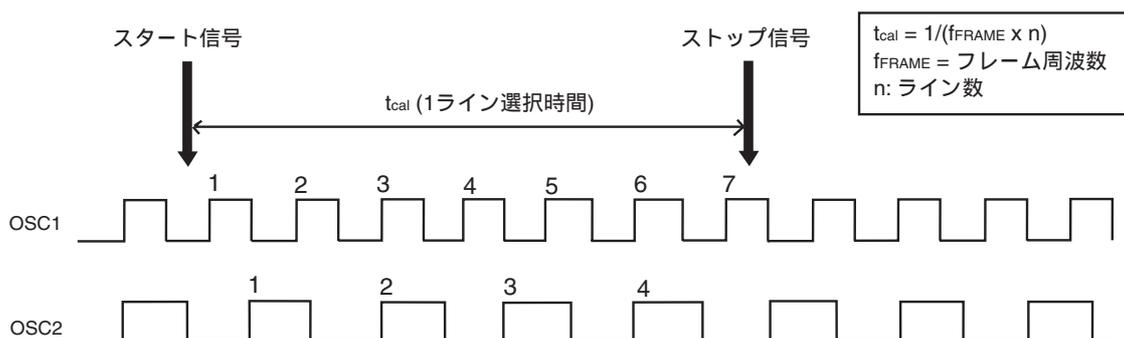


キャリブレーション機能では、スタート信号とストップ信号の間に、発振回路のクロックが何クロックあるのかを数えて、そのクロック数をレジスタに保存します。それ以降の動作は、発振回路のクロック数とレジスタの値を比較し、レジスタに保存されているクロック数分の時間を1ライン選択時間として、内部の基準クロックに使用します。

この機能により、発振回路の周波数がばらついていても、フレーム周波数を一定に保つことができます。

また、キャリブレーションの設定時間（ t_{cal} ）は、コントロール・レジスタ 2（R1）: LTS により、 t_{cal} , $t_{cal} \times 2$ のどちらかを選択できます。

図 5 - 14 キャリブレーション機能タイミング（LTS [R1] = 0 の例）



5.4 表示タイミング発生回路

5.4.1 駆動タイミング

μPD161622 は、TFT-LCD 駆動のタイミングをμPD161622 内部で発生します。キャリブレーション機能により設定されたキャリブレーション時間 (t_{cal}) を基に、1 ライン選択期間のタイミングを発生し、TFT-LCD パネルを駆動します。プリチャージ期間は、1 ライン選択期間は、プリチャージ期間、ソース出力期間および、IC 出力制御クロックで構成されます。プリチャージ期間およびソース出力期間は、プリチャージ期間設定レジスタ (R46)、キャリブレーション・レジスタ (R45) により、それぞれ次のように設定されます。

1 ライン選択期間 = t_{cal}

プリチャージ期間 = t_{pr}

ソース出力期間 = t_{sout}

t_{cal} : キャリブレーション設定時間 [R45]

$t_{pr} = (1/f_{osc}) \times (CLK_{pr} + 2 CLK)$

$t_{sout} = t_{cal} - (t_{pr} + 3 CLK)$

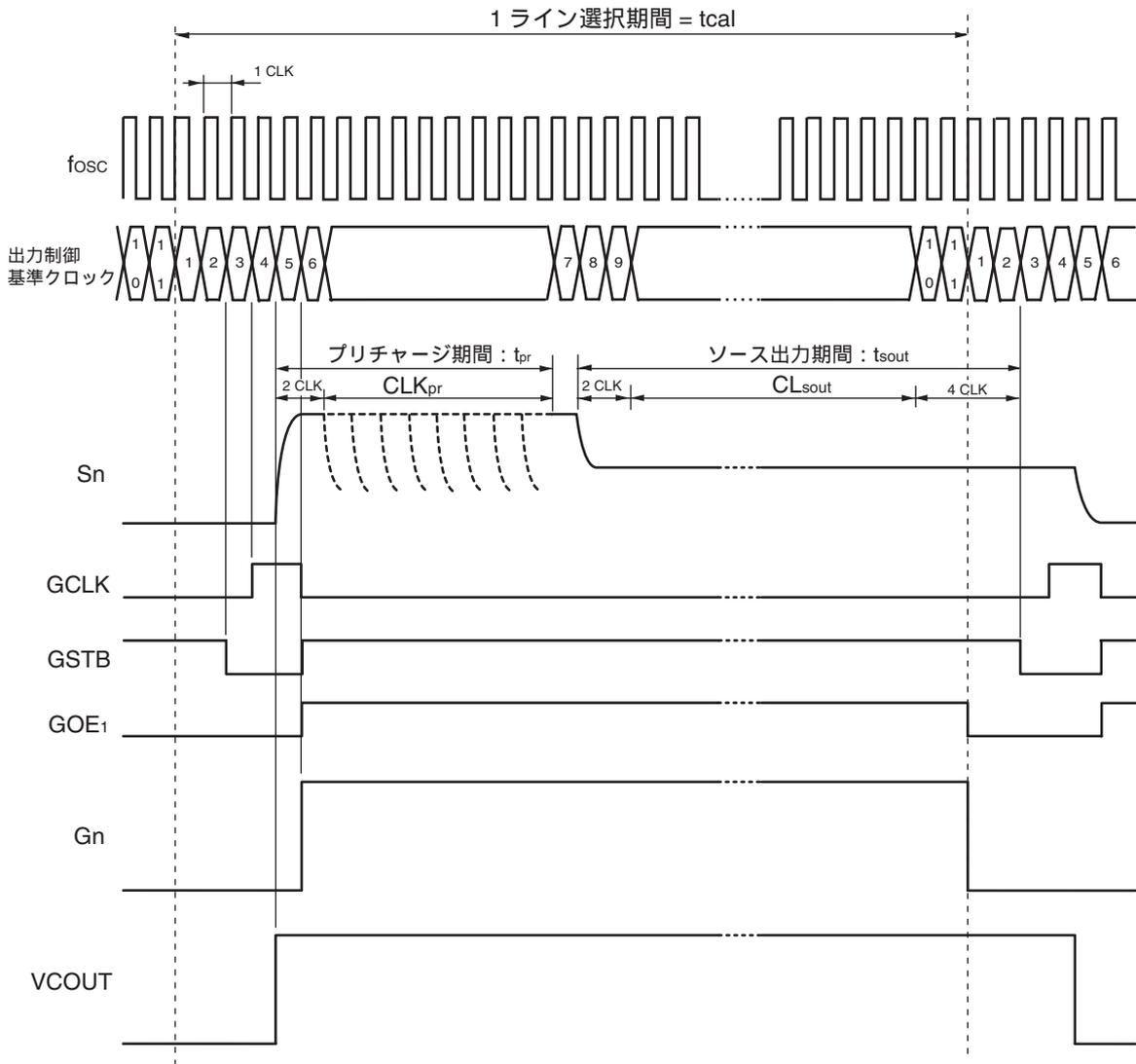
CLK_{cal} : キャリブレーション設定時間(t_{cal})クロック数 = $t_{cal} \div (1/f_{osc})$

CLK_{pr} : プリチャージ期間設定レジスタクロック数 [R46 : PLIMn] n

$CLK = 1/f_{osc}$

f_{osc} : 発振周波数

図5 - 15 1ライン選択期間



表示タイミング発生回路はソ・ス・ドライバの内部用とゲ・ト・ドライバ用にタイミング信号を発生します。通常動作時、通常動作 スタンバイ・モード時、スタンバイ・モード 通常動作時の各出力のタイミングを次に示します。

図5 - 16 通常動作時（ライン反転時）

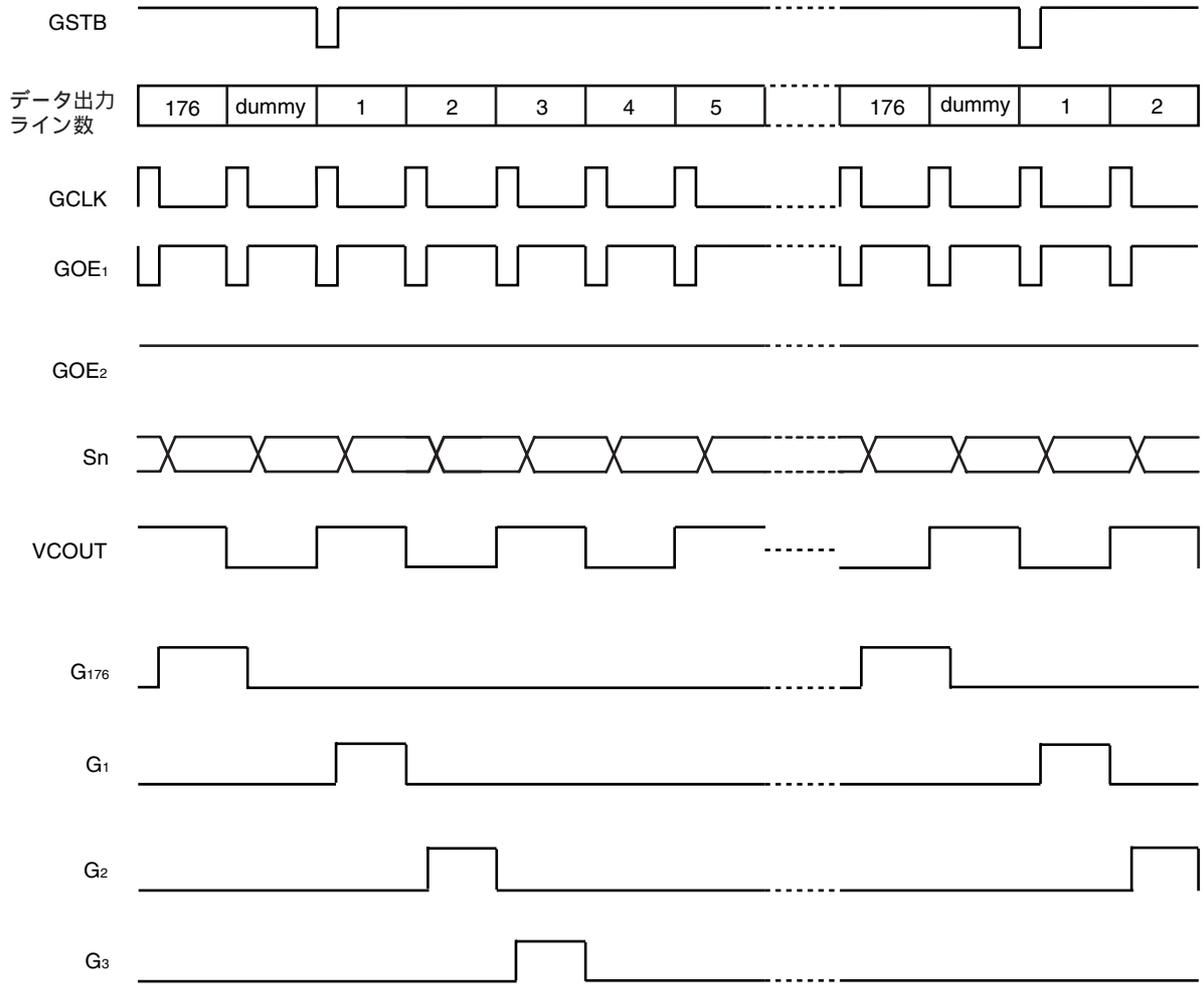


図5 - 17 通常動作 スタンバイ入力時 (ライン反転時)

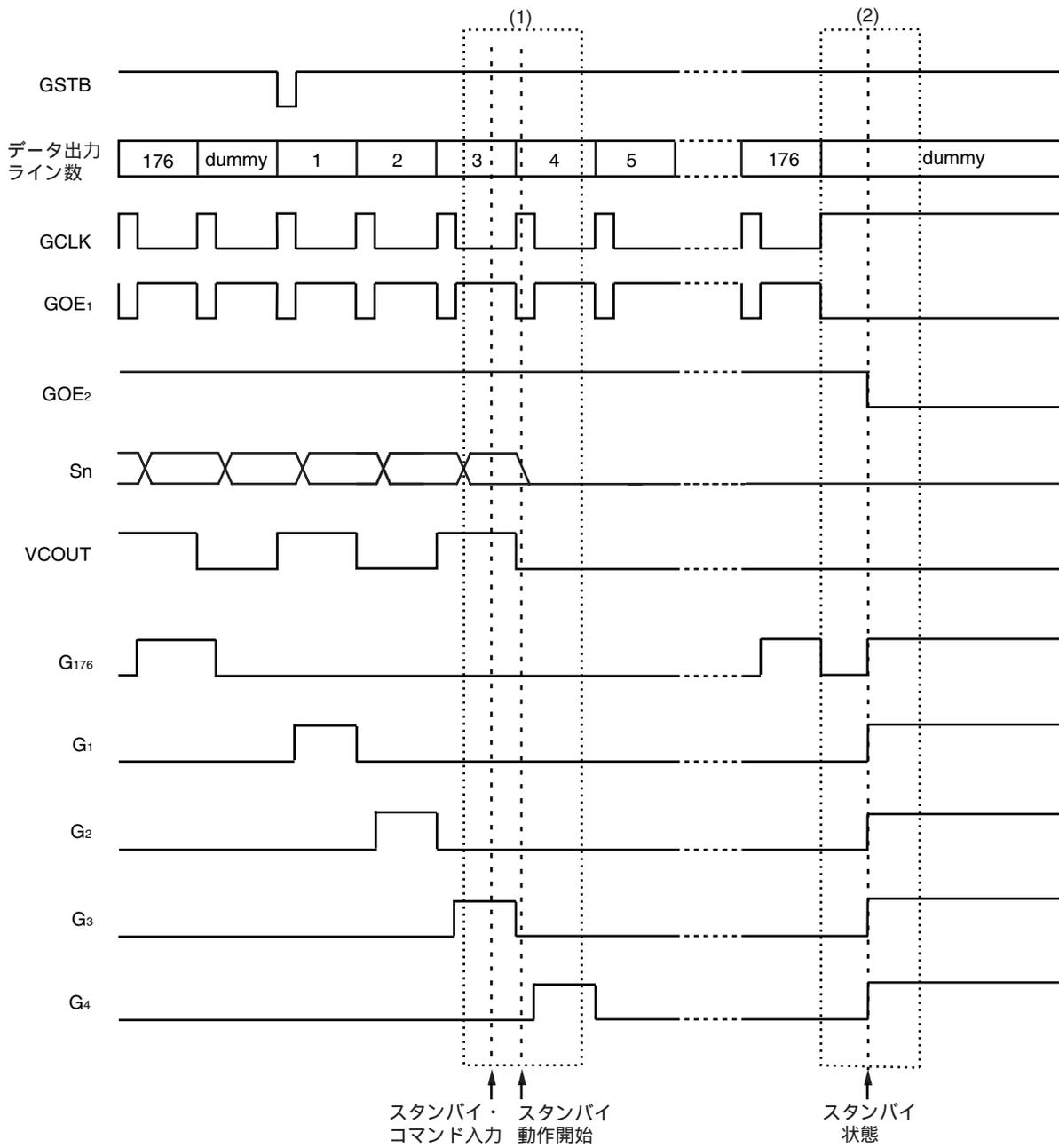


図5 - 18 通常動作 スタンバイ入力時 (ライン反転時)(1) 詳細

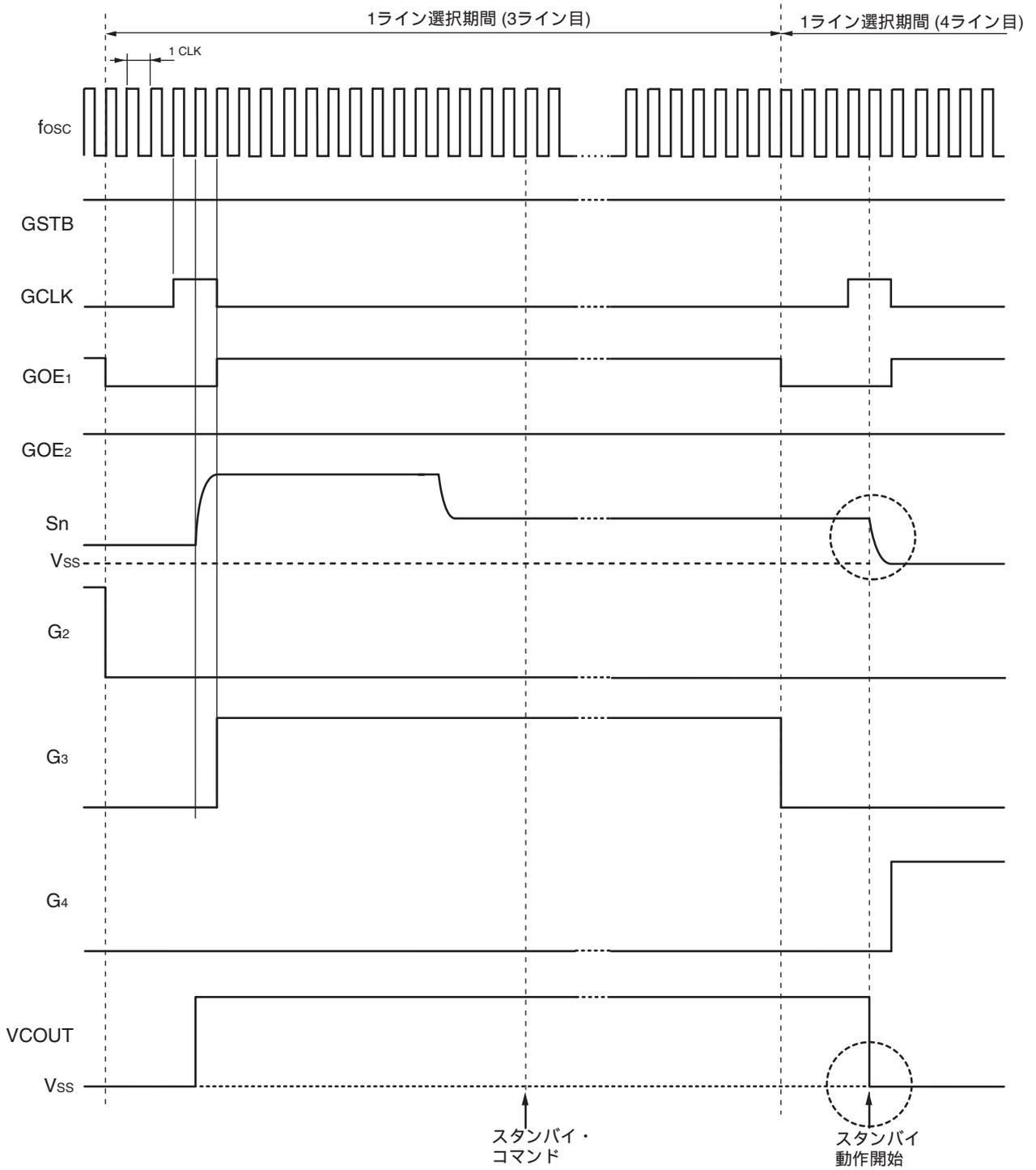


図5 - 19 通常動作 スタンバイ入力時 (ライン反転時)(2) 詳細

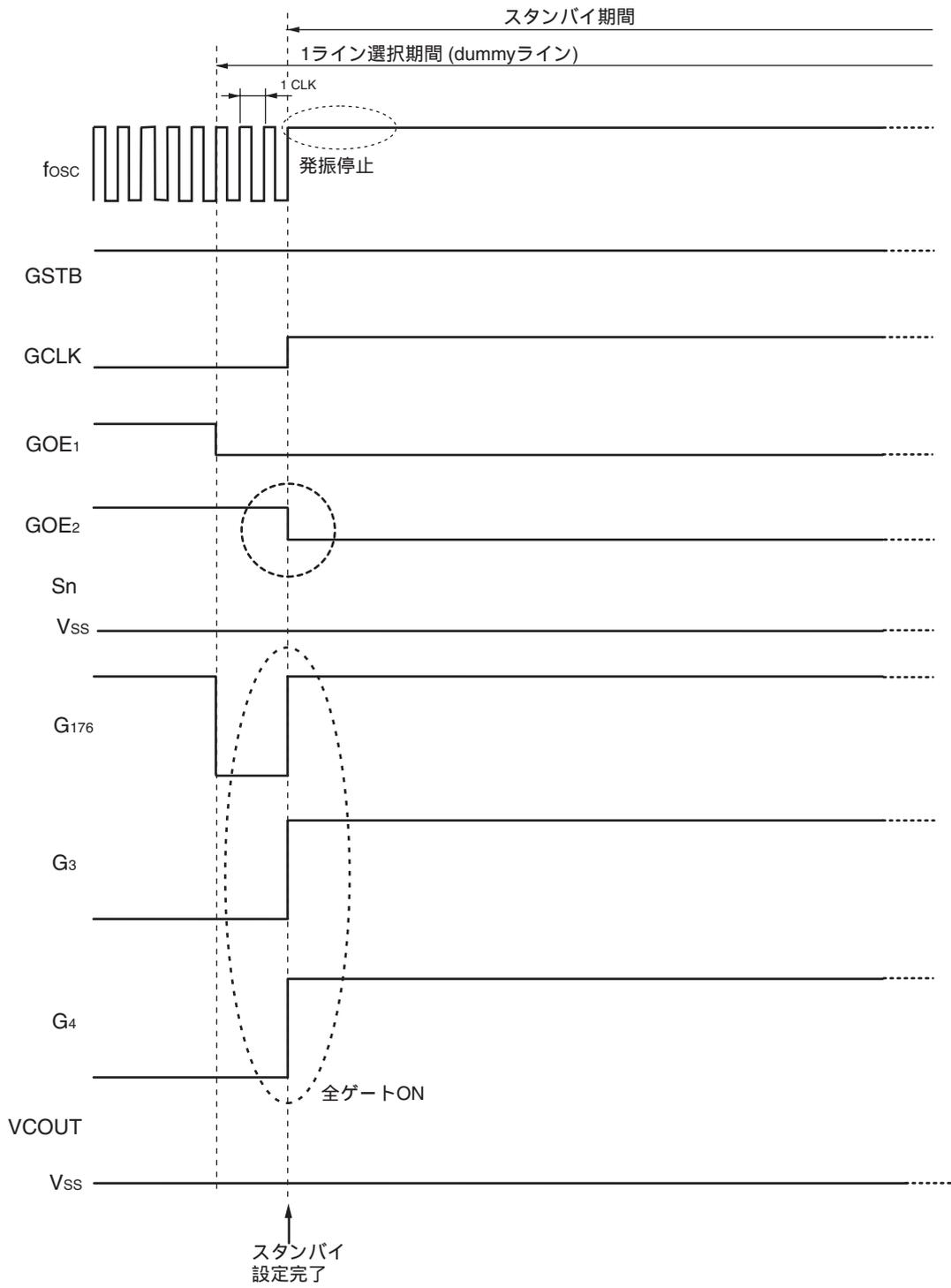
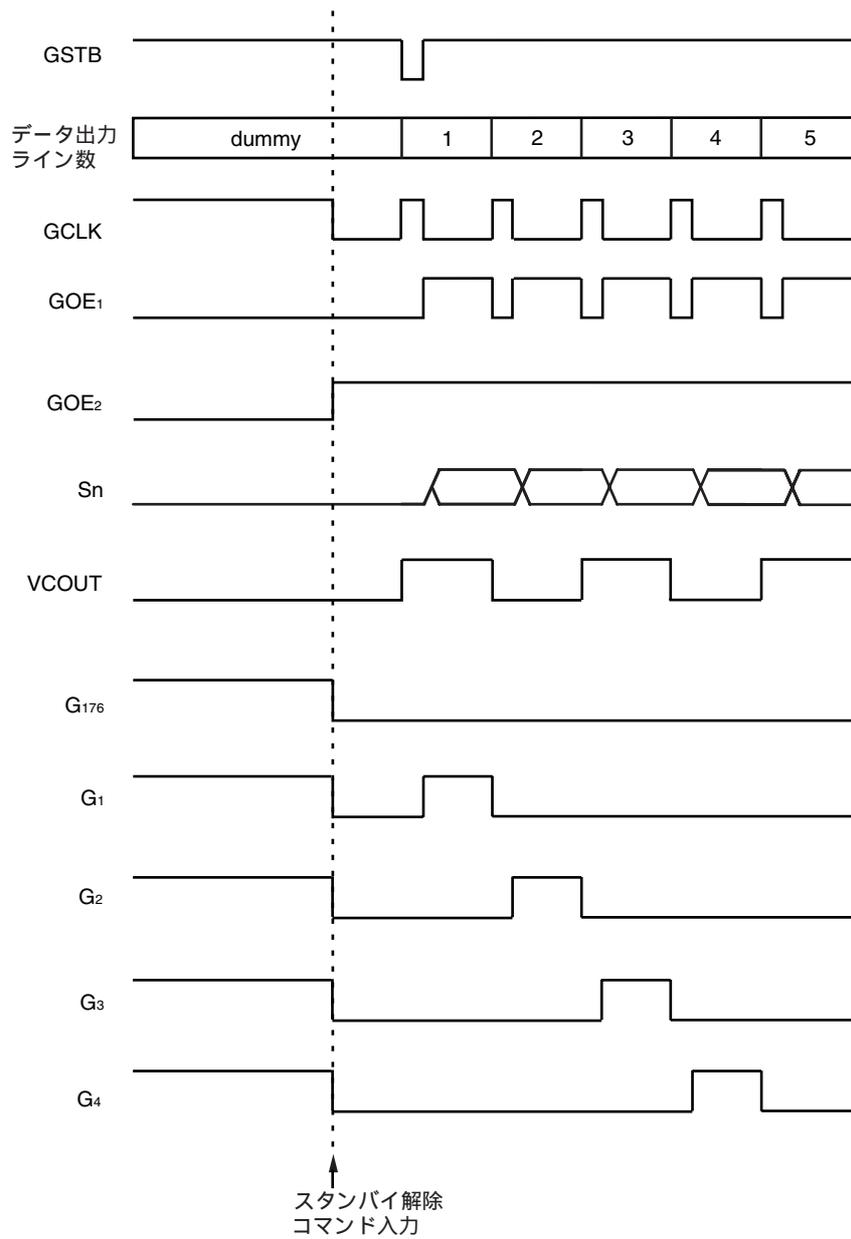


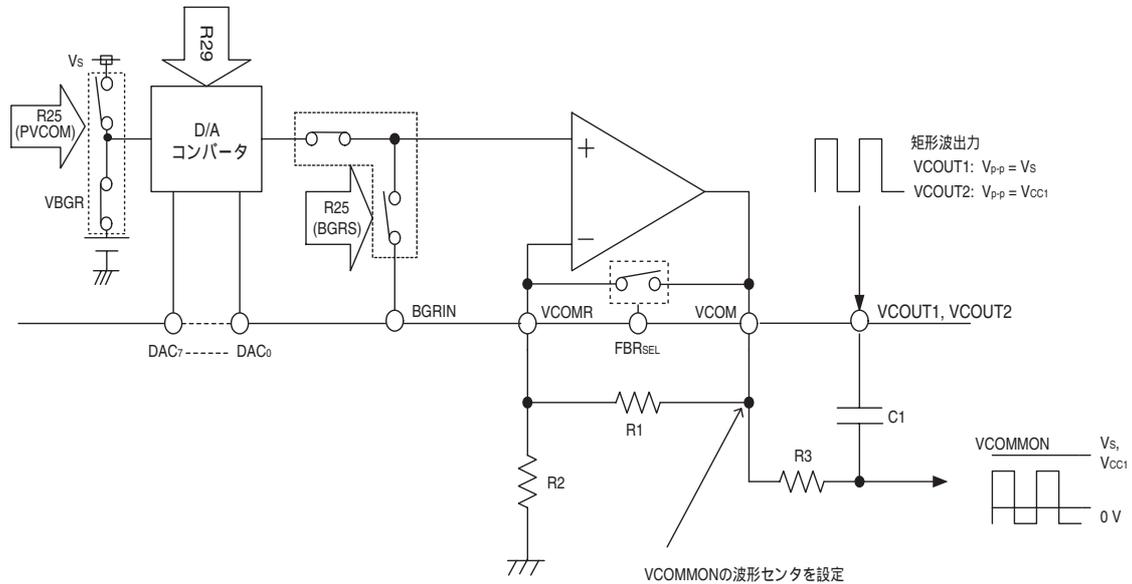
図5 - 20 スタンバイ 通常動作復帰時 (ライン反転時)



5.5 コモン調整回路

コモン出力を生成するために、VCOUT1 端子より 0 V ~ V_s (V), VCOUT2 端子より 0 V ~ V_{CC1} (V)の矩形波を出力するとともに、VCOM 端子よりコモン波形のセンタ電圧を出力します。VCOM 出力のレベルは、外付け抵抗により調整できます。

図5 - 21 コモン調整回路



VCOM 電圧の計算式を次に示します。

★ < 内部電源使用時 1 (R25: BGRS [D6] = 0, PVCOM (D3) = 0) >

$$\text{COM 電圧} = (1+R1/R2) \times \text{VBGR} \times (\alpha \div 256)$$

$$\text{VBGR} = 3.0 \text{ V TYP.}$$

$$\alpha = \text{VCOM 電子ボリューム} \cdot \text{レジスタ (R29) 設定}$$

< 内部電源使用時 2 (R25: BGRS [D6] = 0, PVCOM (D3) = 1) >

$$\text{COM 電圧} = (1+R1/R2) \times V_s \times (\alpha \div 256)$$

$$\alpha = \text{VCOM 電子ボリューム} \cdot \text{レジスタ (R29) 設定}$$

< 外部電源使用時 (R25: BGRS [D6] = 1) >

$$\text{COM 電圧} = (1+R1/R2) \times \text{VBGRIN}$$

$$\text{VBGRIN} = \text{外部電源電圧 (BGRIN より入力される電圧)}$$

< R1 ~ R3, C1 の各推奨値 >

各値は目安として使用してください。最終的にはパネルにて評価のうえ、抵抗値、および推奨値を決定してください。

R1 : 200 K

R2 : 51 ~ 100 K

R3 : 51 ~ 100 K

C1 : 10 μF

5.6 矩形信号発生回路

コモンの矩形信号を発生する回路です。VCOUT1端子より0 V ~ V_s (V), VCOUT2端子より0 V ~ V_{CC1} (V)の矩形波を出力します。図5 - 21に示す外付け回路を構成することで、液晶駆動に必要なコモン出力波形を生成できます。

5.7 基準電圧発生回路 (VBGR)

μPD161622には、電圧レギュレ - タ用の基準電圧発生回路があります。本基準電圧発生回路は、 V_{CC1} より一定の電圧を生成します。この回路で作られた定電圧は、コモン駆動出力のセンタ・レベル調整用オペアンプの入力にD/Aコンバータ回路を通して接続されています。

したがって、この電源を利用することにより、電源電圧の変動に関係なく常にコモン駆動出力のセンタ・レベルを一定に保つことができます。

図5 - 21に示すような外付け回路を構成することで、液晶駆動に必要なコモン出力波形を生成できます。

なお、内蔵基準電圧発生回路を使用しない場合 (R25: BGRS = 1) は、BGRIN端子よりコモン駆動出力センタ・レベル調整用オペアンプの入力に対し、直接基準電圧を入力します。

5.8 D/A コンバータ回路

μPD161622には、電圧レギュレ - タ用の基準電圧発生回路の電圧を調整するための、D/Aコンバータ回路が内蔵されています。D/Aコンバータ回路は、基準電圧発生回路 (VBGR) で生成された定電圧を256分割しており、VCOM電子ボリューム・レジスタ (R29) の設定により、VBGR- V_{SS} 間より1レベル選択できます。

また、D/Aコンバータ回路は、外部端子によるレベル選択機能を持っています。VCOM電子ボリューム・レジスタ (R29) 設定値が00H時、DAC₀ ~ DAC₇端子の状態設定が有効になります。

DAC_n端子入力有効設定時 (R29 = 00H), DAC_n端子は内部でプルアップされていますので、“L”設定したい端子のみ V_{SS} に接続してください。

表5 - 9 VCOM電子ボリュームレジスタα設定 (R25 : BGRS= 0)

	EV7	EV6	EV5	EV4	EV3	EV2	EV1	EV0	α	備考
	DAC7	DAC6	DAC5	DAC4	DAC3	DAC2	DAC1	DAC0		
00H	0	0	0	0	0	0	0	0	DAC _n 設定値	R29
									0	DAC _n
01H	0	0	0	0	0	0	0	1	2	
02H	0	0	0	0	0	0	1	0	3	
03H	0	0	0	0	0	0	1	1	4	
FEH	1	1	1	1	1	1	1	0	255	
FFH	1	1	1	1	1	1	1	1	256	

5.9 γカ - プ補正電源回路

μPD161622は、γカ - プ補正電源回路を内蔵しています。内部γカ - プ補正がLCD特性と一致する場合、外付け部品は必要ありません。なお、本回路は正極側、負極側のwhiteレベル、blackレベルの基準電圧発生回路をそれぞれ内蔵しており、アンバランス駆動もサポートします。基準電圧発生回路は、D/Aコンバータとオペアンプから構成されており、 $V_s \sim V_{ss}$ を256等分しており、コントラスト値設定レジスタ (R36, R37, R38, R39) により、それぞれ1レベルを選択できます。

★

図 5 - 22 γカ - プ補正回路

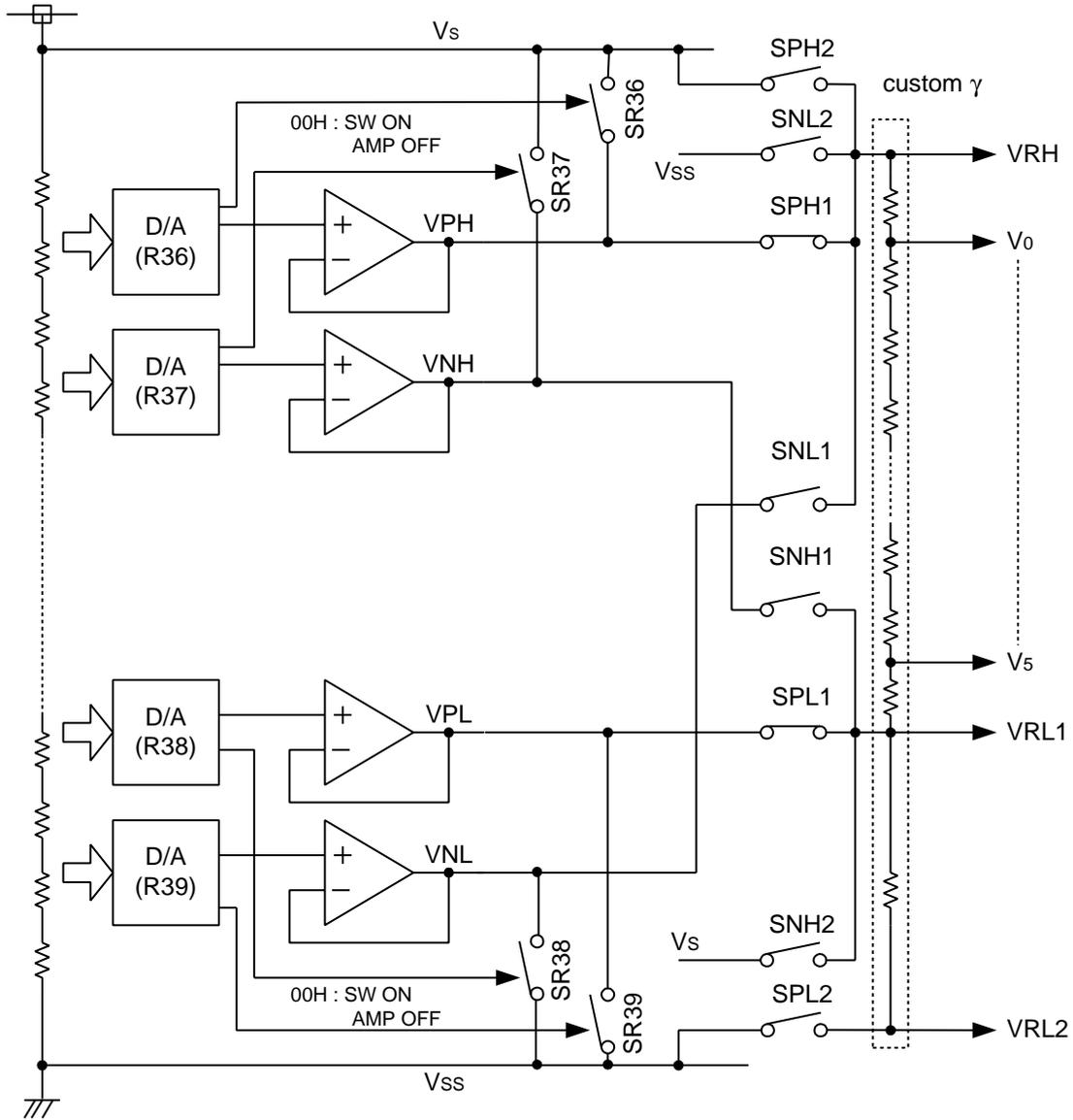
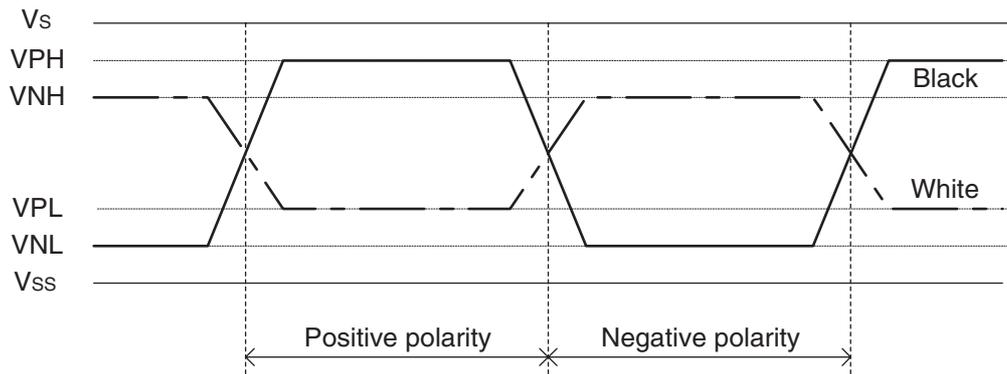


図5 - 23 TFT駆動電圧関係について（ノーマリー・ホワイトの場合）



	駆動レベル	設定レジスタ	
VPH	正極性, Black	コントラスト値設定レジスタ1	R36
VNH	負極性, White	コントラスト値設定レジスタ2	R37
VPL	正極性, White	コントラスト値設定レジスタ3	R38
VNL	負極性, Black	コントラスト値設定レジスタ4	R39

なお、各アンプ出力の値は次の式で示され、βの値はコントラスト値レジスタ（R36~R39）で、表5 - 10, 5 - 11に設定できます。

$$VNL, VPL, VNH, VPH = (\beta \div 256) \times V_s$$

注意 VPH, VNH, VPL, VNL 各出力レベルの設定可能な使用範囲は、γカーブにより異なります。

表5 - 10 コントラスト値設定・電子ボリュームレジスタβ設定1（VPH, VNH）

R36	GPH7	GPH6	GPH5	GPH4	GPH3	GPH2	GPH1	GPH0	β値設定または、状態設定
R37	GNH7	GNH6	GNH5	GNH4	GNH3	GNH2	GNH1	GNH0	
00H	0	0	0	0	0	0	0	0	V _s に固定（アンプOFF）
01H	0	0	0	0	0	0	0	1	255
02H	0	0	0	0	0	0	1	0	254
03H	0	0	0	0	0	0	1	1	253
FEH	1	1	1	1	1	1	1	0	2
FFH	1	1	1	1	1	1	1	1	1

表5 - 11 コントラスト値設定・電子ボリュームレジスタβ設定2 (VPL, VNL)

R38	GPL7	GPL6	GPL5	GPL4	GPL3	GPL2	GPL1	GPL0	β値設定または、状態設定
R39	GNL7	GNL6	GNL5	GNL4	GNL3	GNL2	GNL1	GNL0	
00H	0	0	0	0	0	0	0	0	V _{SS} に固定 (アンプOFF)
01H	0	0	0	0	0	0	0	1	1
02H	0	0	0	0	0	0	1	0	2
03H	0	0	0	0	0	0	1	1	3
FEH	1	1	1	1	1	1	1	0	254
FFH	1	1	1	1	1	1	1	1	255

R36~R39レジスタ設定値とスイッチ状態の関係 (G_{SEL}[R1] = 1)

レジスタ	設定値	スイッチ状態	アンプ	
R36	00H	SR36	ON	OFF
	00H以外		OFF	ON
R37	00H	SR37	ON	OFF
	00H以外		OFF	ON
R38	00H	SR38	ON	OFF
	00H以外		OFF	ON
R39	00H	SR39	ON	OFF
	00H以外		OFF	ON

図5 - 22のγカーブの例を用いて、コントラスト値設定レジスタの設定内容と、駆動波形の関係を示します。

表5 - 12 γカ - プ補正電源回路未使用時スイッチ状態 (G_{SEL}[R1] = 0)

極性	スイッチ状態							
	SPH1	SNL1	SNH1	SPL1	SPH2	SNL2	SNH2	SPL2
正極性	X	X	X	X	ON	OFF	OFF	ON
負極性	X	X	X	X	OFF	ON	ON	OFF

備考 X: スイッチは常時OFF, アンプOFF

駆動電圧関係 (ノーマリー・ホワイトの場合)

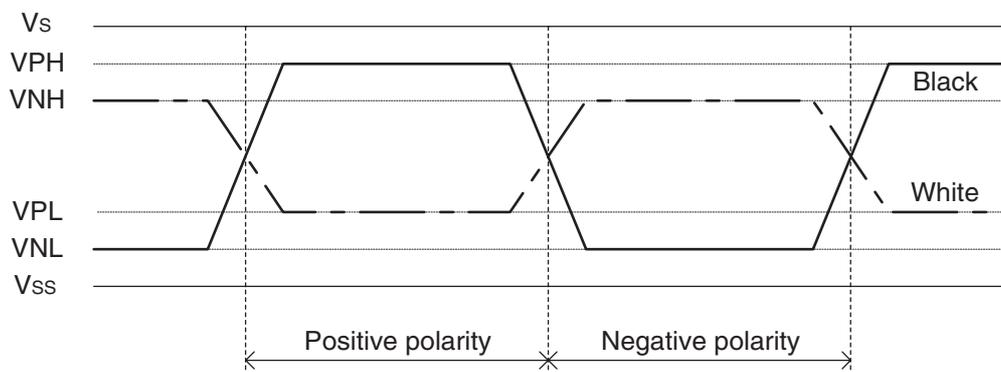
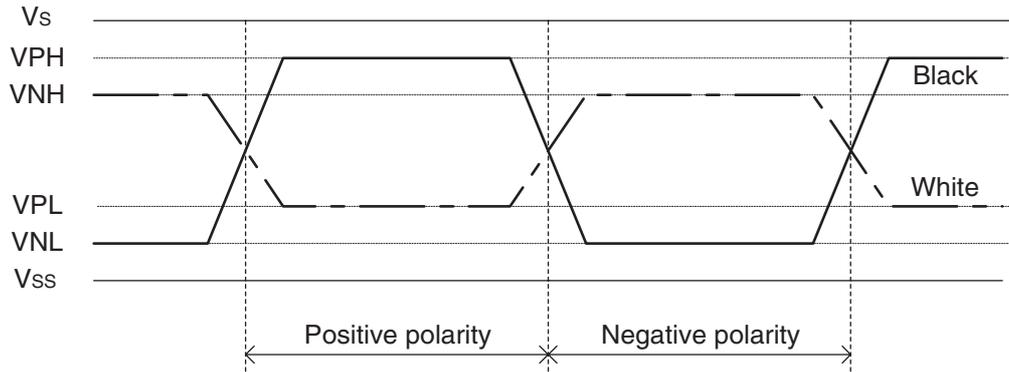


表5 - 13 γカ - プ補正電源回路使用時スイッチ状態 (GSEL[R1] = 1)

極性	スイッチ状態							
	SPH1	SNL1	SNH1	SPL1	SPH2	SNL2	SNH2	SPL2
正極性	ON	OFF	OFF	ON	X	X	X	X
負極性	OFF	ON	ON	OFF	X	X	X	X

備考 X : スイッチは常時OFF

駆動電圧関係 (ノーマリー・ホワイトの場合)



★

図5-24 TFT駆動電圧レベルについて

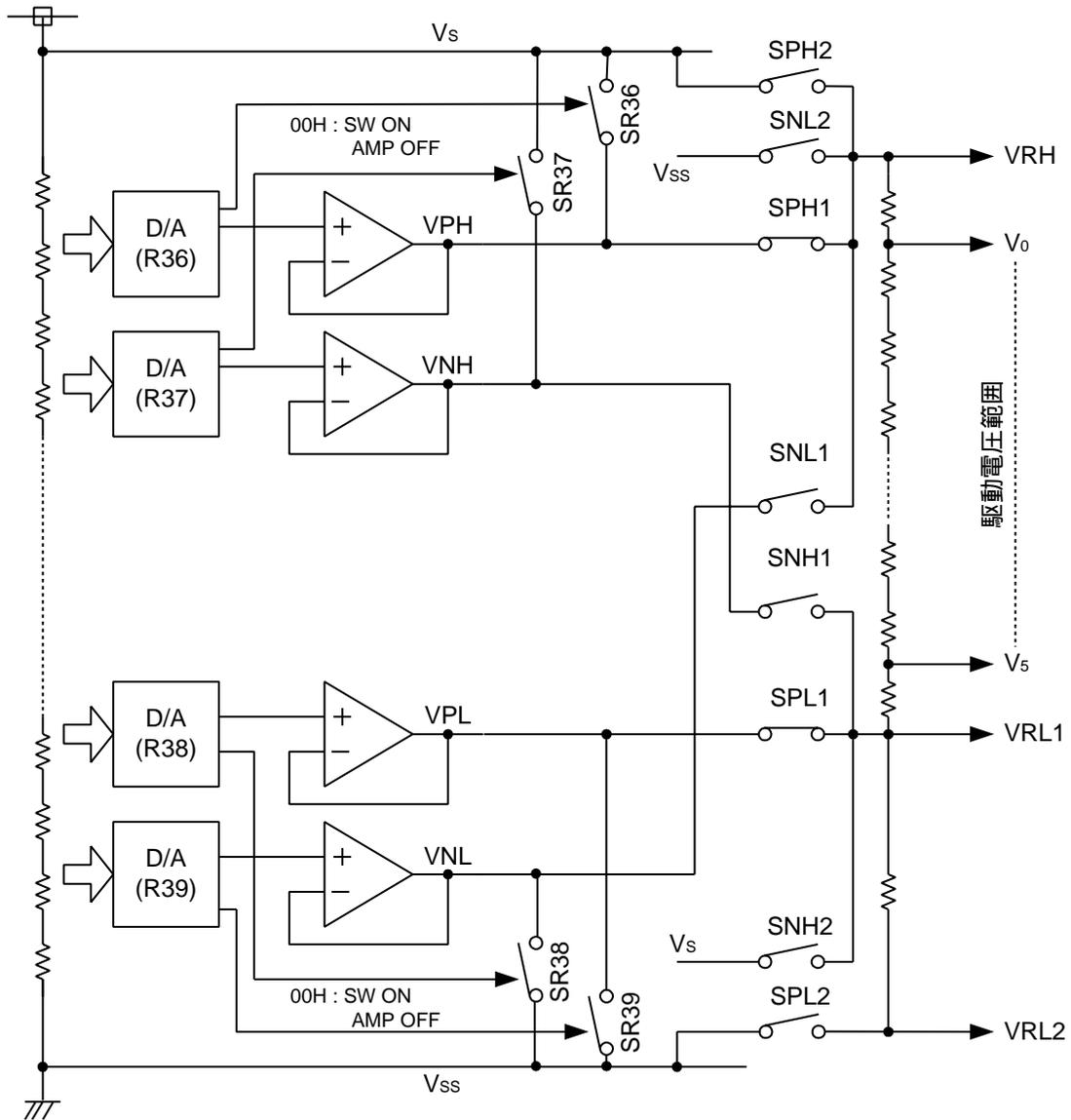


表 5 - 14 γカ - プ補正回路 (γ補正抵抗値)

Gray scale	Display Data		Resistance (kΩ)		Output Voltage (V)	
	D ₁₀ - D ₅	D ₁₅ - D ₁₁ , D ₄ - D ₀	r 1	1.587	Positive Voltage	Negative Voltage
0	00H	00H	r 2	1.226	4.901	0.107
1	01H	-	r 3	2.453	4.824	0.190
2	02H	-	r 4	3.390	4.671	0.356
3	03H	01H	r 5	4.112	4.459	0.586
4	04H	-	r 6	4.905	4.202	0.864
5	05H	02H	r 7	1.731	3.895	1.196
6	06H	-	r 8	1.443	3.787	1.313
7	07H	03H	r 9	1.587	3.697	1.411
8	08H	-	r 10	1.515	3.598	1.519
9	09H	04H	r 11	1.082	3.503	1.621
10	0AH	-	r 12	1.082	3.436	1.694
11	0BH	05H	r 13	1.154	3.368	1.768
12	0CH	-	r 14	1.226	3.296	1.846
13	0DH	06H	r 15	1.298	3.219	1.929
14	0EH	-	r 16	1.082	3.138	2.017
15	0FH	07H	r 17	0.649	3.070	2.090
16	10H	-	r 18	0.721	3.030	2.134
17	11H	08H	r 19	0.794	2.985	2.183
18	12H	-	r 20	0.721	2.935	2.236
19	13H	09H	r 21	0.794	2.890	2.285
20	14H	-	r 22	0.505	2.840	2.339
21	15H	0AH	r 23	0.577	2.809	2.373
22	16H	-	r 24	0.577	2.773	2.412
23	17H	0BH	r 25	0.577	2.737	2.451
24	18H	-	r 26	0.505	2.701	2.490
25	19H	0CH	r 27	0.433	2.669	2.524
26	1AH	-	r 28	0.433	2.642	2.554
27	1BH	0DH	r 29	0.433	2.615	2.583
28	1CH	-	r 30	0.433	2.588	2.612
29	1DH	0EH	r 31	0.505	2.561	2.642
30	1EH	-	r 32	0.361	2.529	2.676
31	1FH	0FH	r 33	0.433	2.507	2.700
32	20H	-	r 34	0.433	2.480	2.729
33	21H	10H	r 35	0.433	2.453	2.759
34	22H	-	r 36	0.433	2.426	2.788
35	23H	11H	r 37	0.433	2.399	2.817
36	24H	-	r 38	0.433	2.372	2.847
37	25H	12H	r 39	0.505	2.344	2.876
38	26H	-	r 40	0.433	2.313	2.910
39	27H	13H	r 41	0.433	2.286	2.939
40	28H	-	r 42	0.433	2.259	2.969
41	29H	14H	r 43	0.505	2.232	2.998
42	2AH	-	r 44	0.361	2.200	3.032
43	2BH	15H	r 45	0.433	2.178	3.057
44	2CH	-	r 46	0.433	2.151	3.086
45	2DH	16H	r 47	0.361	2.124	3.115
46	2EH	-	r 48	0.361	2.101	3.140
47	2FH	17H	r 49	0.361	2.078	3.164
48	30H	-	r 50	0.361	2.056	3.188
49	31H	18H	r 51	0.433	2.033	3.213
50	32H	-	r 52	0.433	2.006	3.242
51	33H	19H	r 53	0.433	1.979	3.271
52	34H	-	r 54	0.505	1.952	3.301
53	35H	1AH	r 55	0.505	1.921	3.335
54	36H	-	r 56	0.505	1.889	3.369
55	37H	1BH	r 57	0.721	1.858	3.403
56	38H	-	r 58	0.721	1.812	3.452
57	39H	1CH	r 59	0.866	1.767	3.501
58	3AH	-	r 60	0.866	1.713	3.560
59	3BH	1DH	r 61	1.587	1.659	3.618
60	3CH	-	r 62	2.597	1.560	3.726
61	3DH	1EH	r 63	2.597	1.398	3.901
62	3EH	-	r 64	12.047	1.235	4.077
63	3FH	1FH	r 65	7.719	0.482	4.893
		Total		80.000		

図 5 - 25 γ 補正抵抗値のグラフ

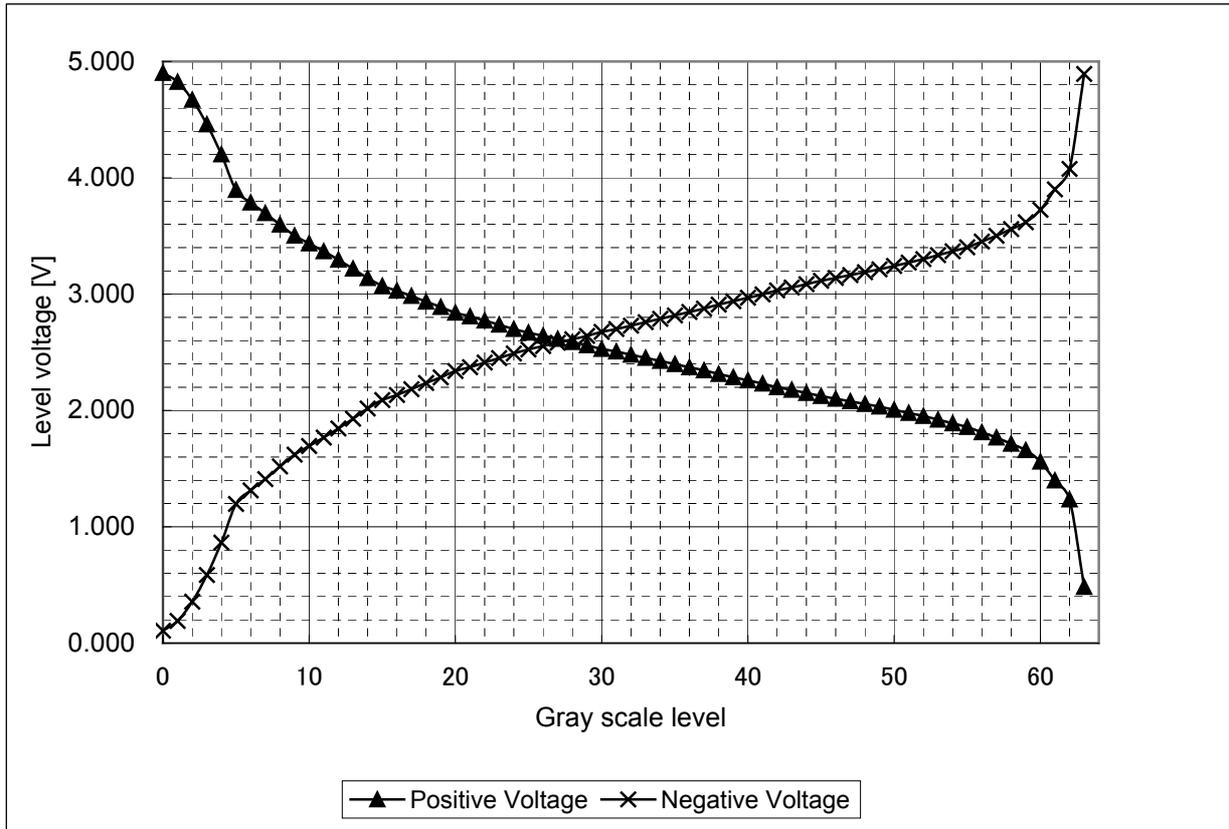
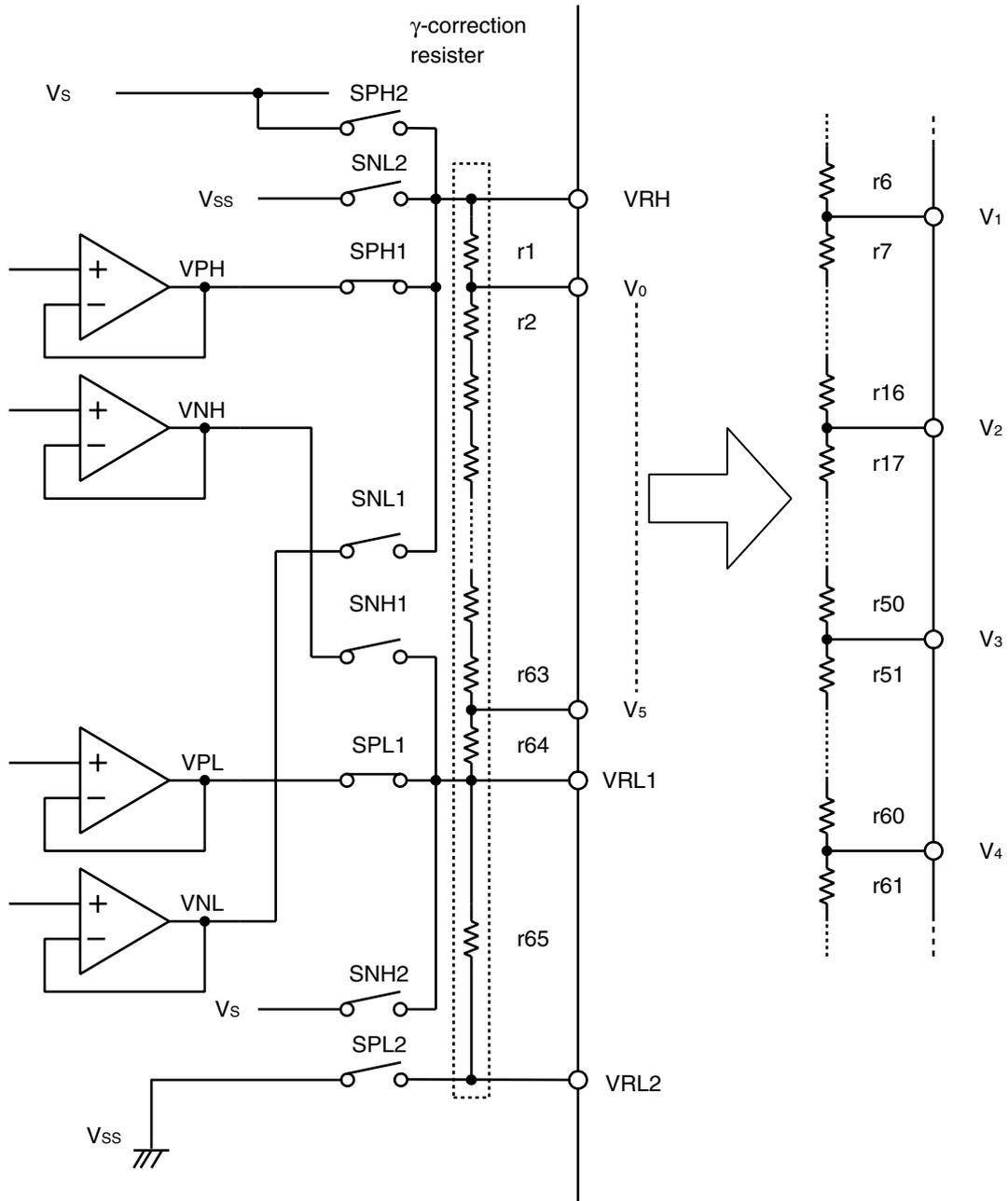


図 5 - 26 V₀-V₅, VRH, VRL1, VRL2 内部接続



5.10 パーシャル表示モード

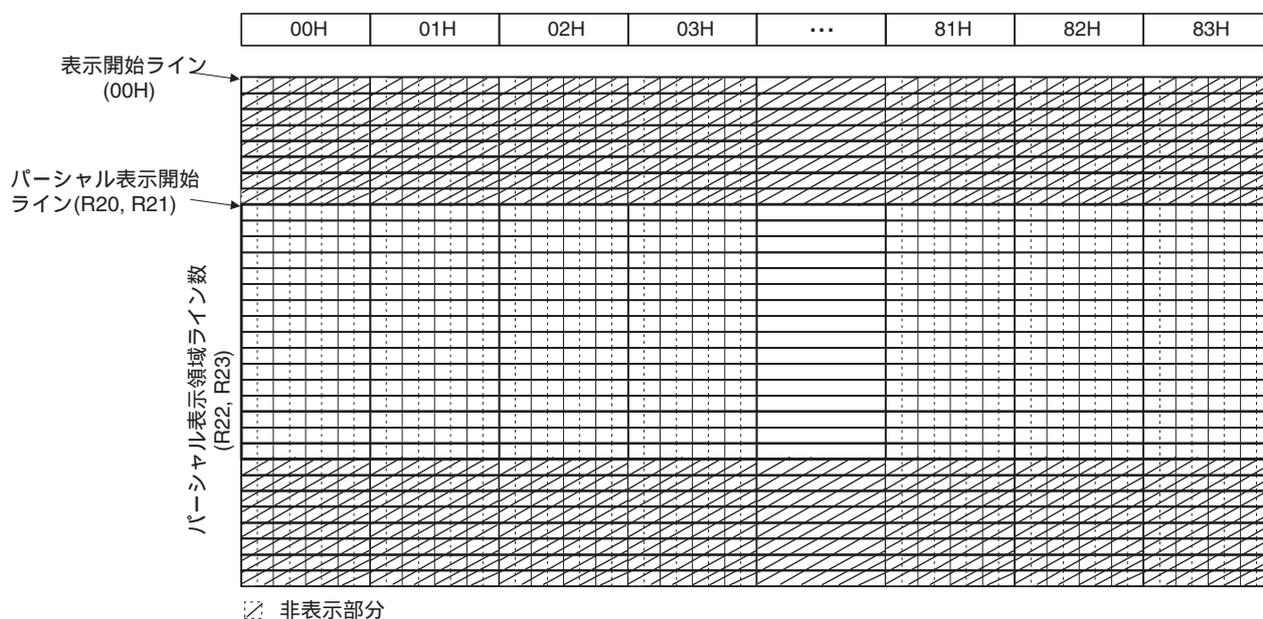
μPD161622には、全画面の限られた部分だけを表示するパーシャル表示モード機能があります。

パーシャル表示領域開始ライン・レジスタ (R20, R21) で、パーシャル表示モード時に表示される領域の開始ラインを設定し、パーシャル表示領域ライン数レジスタ (R22, R23) で、表示領域のライン数を設定します。また、パーシャル・オフ領域色レジスタ (R19) で、非表示部の色を設定します。なお、パーシャル表示領域ライン数レジスタ (R22, R23) に “ 1 ” を設定した場合、パーシャル表示領域は、それぞれ 1 ラインとなります。“ 0 ” を設定した場合、パーシャル表示領域は存在しません。すべて通常の表示領域となります。

また、R20 と R22 により示される非表示領域をパーシャル 1、R21 と R23 により示される非表示領域をパーシャル 2 と呼びます。パーシャル 2 の設定は、パーシャル 1 の設定が行なわれているとき (R22 = 0) のみ有効となります。そのため、非表示領域として 1 つの領域のみの設定を行う場合には、パーシャル 1 にて設定してください。

なお、パーシャル・モードの設定のみでは、低消費電力にはなりません。低消費電力が必要とされる場合には、8 色モードへモードの切り替えを行ってください。

図 5 - 27 パーシャル表示モード

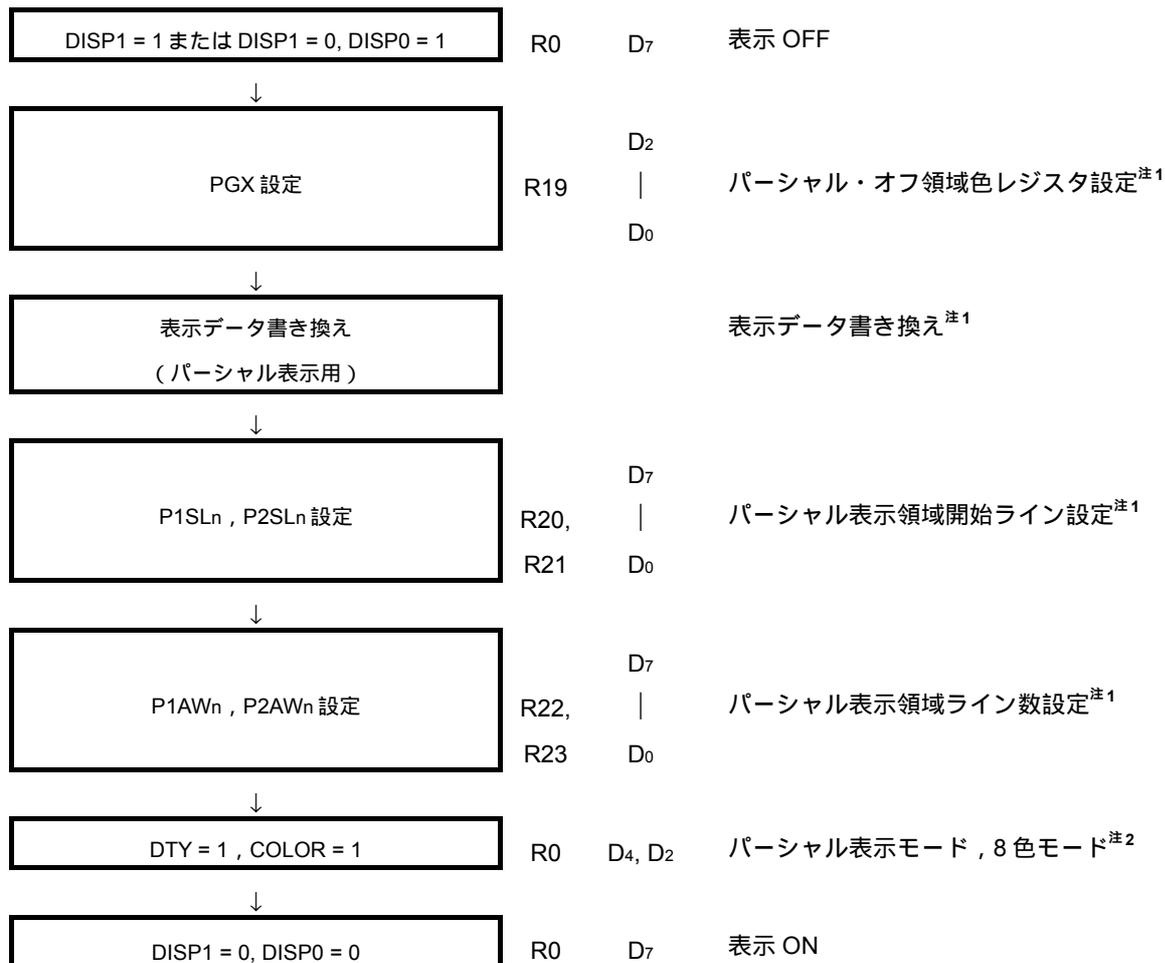


- 注意1. パーシャル表示モードでは、“スクロール・ステップ数レジスタ (R17)” コマンドが無視されます。
2. 指定されるパーシャル領域は重ねず、パーシャル1とパーシャル2の領域間は最低でも1ライン分の間隔を空けてください。領域が重なった場合、パーシャル1の設定のみ有効となり、パーシャル2領域は、パーシャル表示となりません。
 3. 領域の設定は、次の関係を守って設定してください。

00H R20 (R21)
R22 (R23) AFH

なお、通常表示からパーシャル表示モードへの切り替え時、およびパーシャル表示モードから通常表示モードへの切り替え時は、表示不具合を回避するために、次のシーケンスを推奨します。

(1) 通常表示モード パーシャル表示モード推奨シ - ケンス



注1. ~ の順序は任意です。

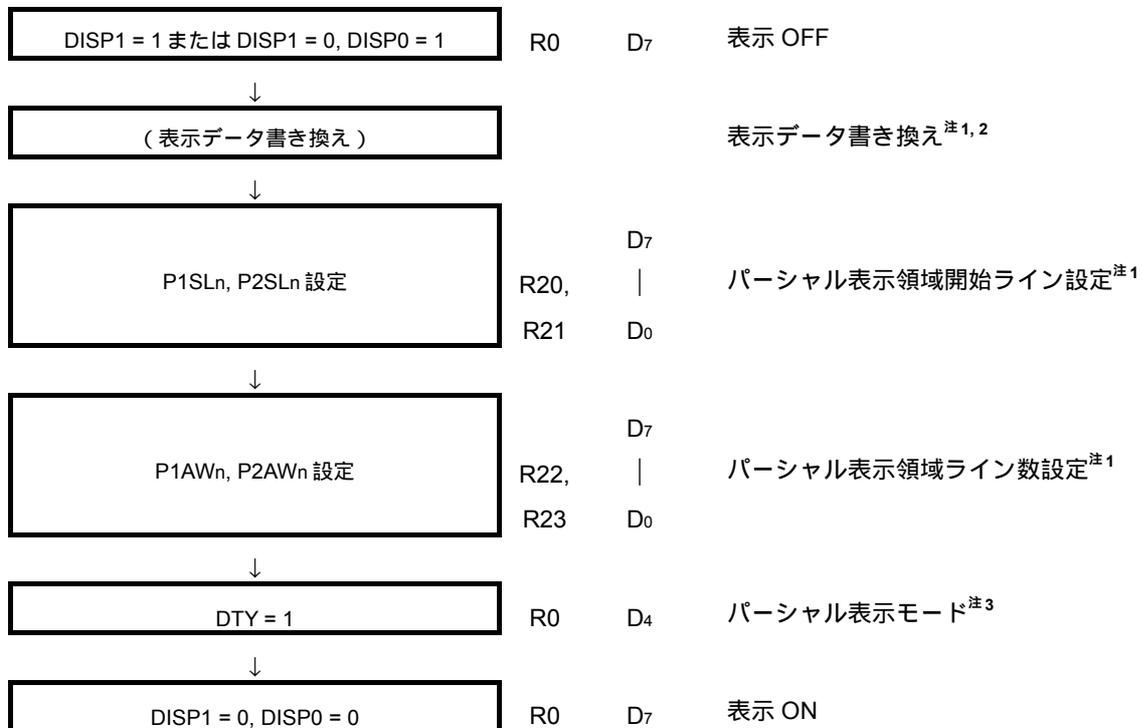
2. は, 必ず , の設定後に実行してください。

(2) パーシャル表示モード 通常表示モード推奨シ - ケンス



注 ~ の順序は任意です。

(3) パーシャル表示モード パーシャル表示モード (表示領域切り替え) 推奨シ - ケンス



- 注 1. ~ の順序は任意です。
2. は必要な場合に実行してください。
3. は、必ず , の設定後に実行してください。

(4) パーシャル表示設定例

設定 A-1

レジスタ	設定値	設定値の詳細
パーシャル表示領域開始ライン・レジスタ (R20, R21)	00H	Y アドレス 00H を指定
パーシャル表示領域ライン数レジスタ (R22, R23)	58H	領域幅 88 ライン設定

設定 A-2

レジスタ	設定値	設定値の詳細
パーシャル表示領域開始ライン・レジスタ (R20, R21)	58H	Y アドレス 58H を指定
パーシャル表示領域ライン数レジスタ (R22, R23)	58H	領域幅 88 ライン設定

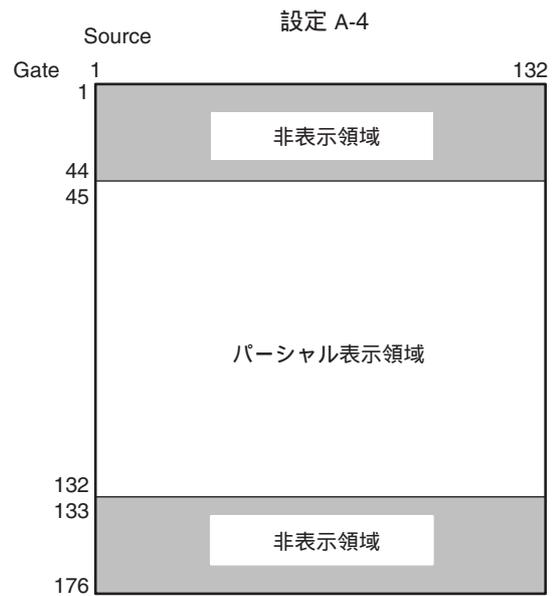
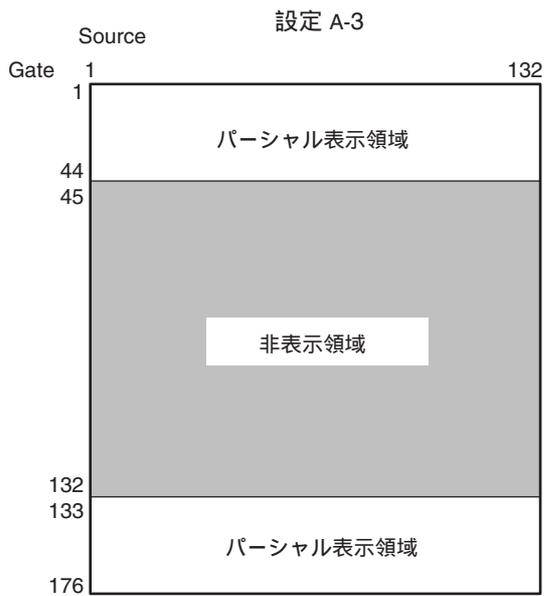
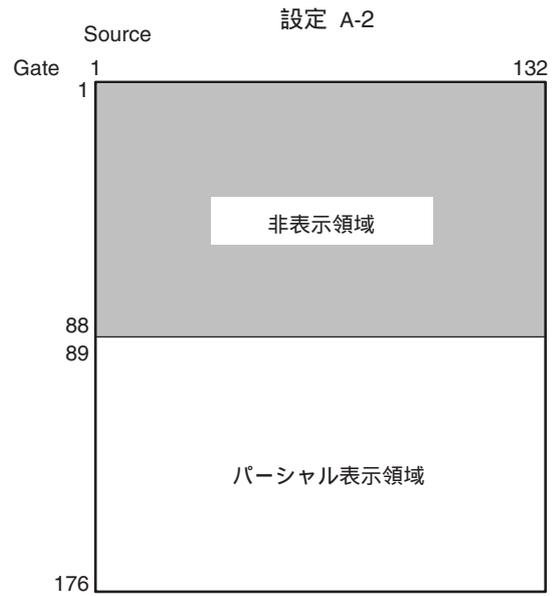
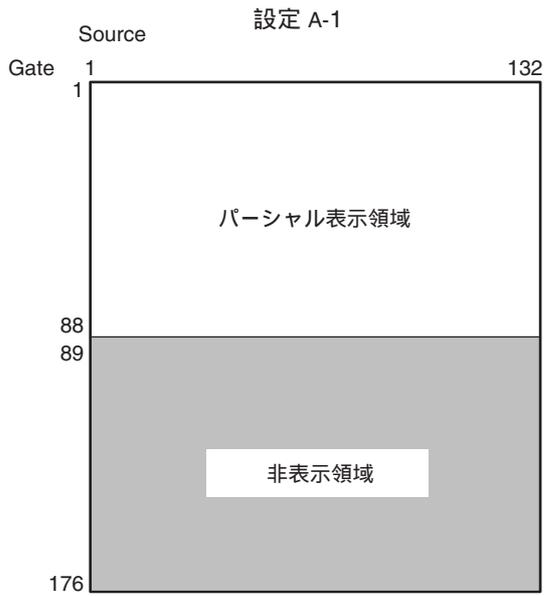
設定 A-3

レジスタ	設定値	設定値の詳細
パーシャル表示領域開始ライン・レジスタ (R20, R21)	84H	Y アドレス 84H を指定
パーシャル表示領域ライン数レジスタ (R22, R23)	58H	領域幅 88 ライン設定

設定 A-4

レジスタ	設定値	設定値の詳細
パーシャル表示領域開始ライン・レジスタ (R20, R21)	2CH	Y アドレス 2CH を指定
パーシャル表示領域ライン数レジスタ (R22, R23)	58H	領域幅 88 ライン設定

図 5 - 28 パーシャル表示設定



5.11 画面スクロールについて

μPD161622 には、画面スクロール機能があります。

スクロール領域開始ライン・レジスタ (R15) で、スクロールさせる領域の最上位行の Y アドレスを指定し、スクロール領域ライン数レジスタ (R16) で、スクロールさせる領域の幅 (行数) を指定します。さらに、スクロール・ステップ数レジスタ (R17) で、スクロール・ステップ数を設定することにより、画面の任意の領域をスクロールできます。

なお、パーシャル・モード時に画面スクロールはできません。

表 5 - 15 スクロール領域開始ライン・レジスタ (R15)

SSL7	SSL6	SSL5	SSL4	SSL3	SSL2	SSL1	SSL0	開始ライン Y アドレス
0	0	0	0	0	0	0	0	00H
0	0	0	0	0	0	0	1	01H
0	0	0	0	0	0	1	0	02H
0	0	0	0	0	0	1	1	03H
				↓				↓
1	0	1	0	1	1	0	1	ADH
1	0	1	0	1	1	1	0	AEH
1	0	1	0	1	1	1	1	AFH

表 5 - 16 スクロール領域ライン数レジスタ (R16)

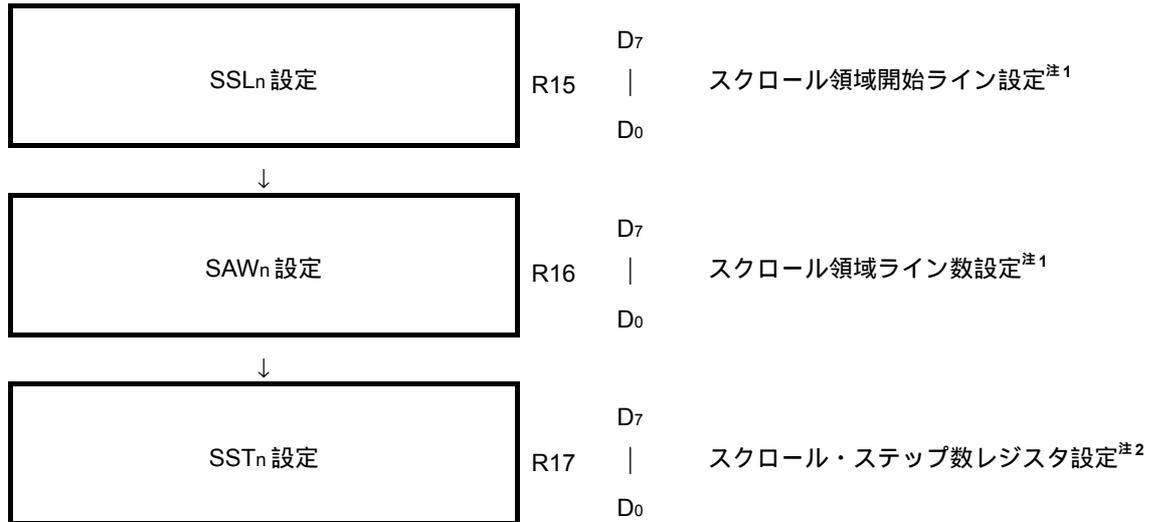
SAW7	SAW6	SAW5	SAW4	SAW3	SAW2	SAW1	SAW0	スクロール領域ライン数
0	0	0	0	0	0	0	0	1
0	0	0	0	0	0	0	1	2
0	0	0	0	0	0	1	0	3
0	0	0	0	0	0	1	1	4
				↓				↓
1	0	1	0	1	1	0	1	174
1	0	1	0	1	1	1	0	175
1	0	1	0	1	1	1	1	176

表 5 - 17 スクロール・ステップ数レジスタ (R17)

SST7	SST6	SST5	SST4	SST3	SST2	SST1	SST0	スクロール領域ライン数
0	0	0	0	0	0	0	0	0 (スクロールなし)
0	0	0	0	0	0	0	1	1
0	0	0	0	0	0	1	0	2
0	0	0	0	0	0	1	1	3
				↓				↓
1	0	1	0	1	1	0	1	173
1	0	1	0	1	1	1	0	174
1	0	1	0	1	1	1	1	175

なお、スクロール設定は、次のシーケンスに従うことを推奨します。

(1) スクロール推奨シ - ケンス



- 注 1. , の順序は任意です。
 2. は、必ず , の設定後に実行してください。

備考 スクロールをしない状態にするためには、SST_n に 00H を設定します。特別なシーケンスは必要ありません。

- 注意 1.** SSL_n と SAW_n を足した値が 176 (AFH) 以上になる場合は、無効となります (スクロールをしません)。
2. ステップ数 SST_n は、ライン数 SAW_n 以下に設定してください。SAW_n 以上の値に設定した場合は、無効となります (スクロールをしません)。

(2) スクロール設定例

設定 A-1

レジスタ	設定値	設定値の詳細
スクロール領域開始ライン・レジスタ (R15)	00H	Y アドレス 00H を指定
スクロール領域ライン数レジスタ (R16)	AFH	領域幅 176 ライン設定

設定 A-2

レジスタ	設定値	設定値の詳細
スクロール領域開始ライン・レジスタ (R15)	00H	Y アドレス 00H を指定
スクロール領域ライン数レジスタ (R16)	57H	領域幅 88 ライン設定

設定 A-3

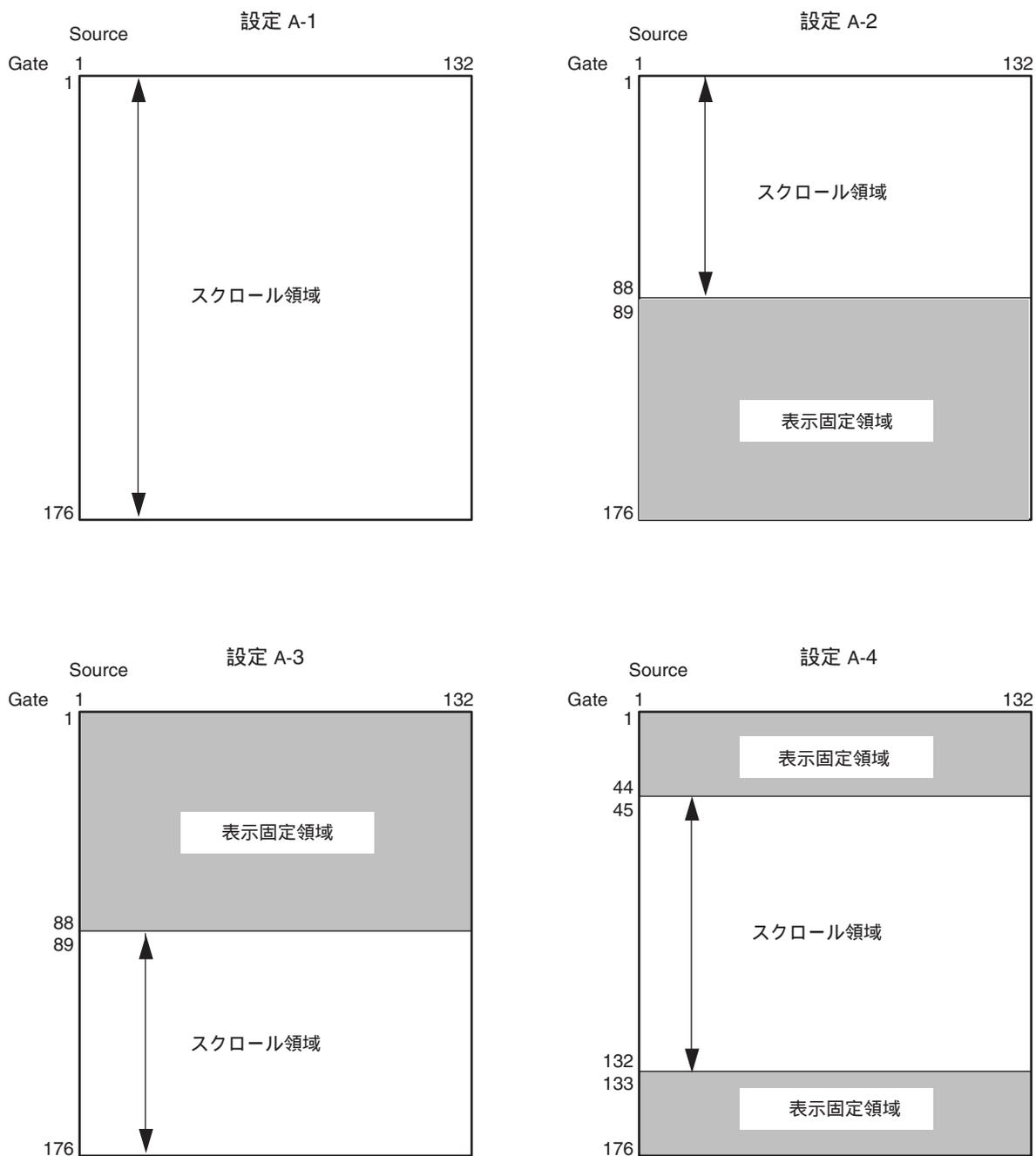
レジスタ	設定値	設定値の詳細
スクロール領域開始ライン・レジスタ (R15)	58H	Y アドレス 58H を指定
スクロール領域ライン数レジスタ (R16)	57H	領域幅 88 ライン設定

設定 A-4

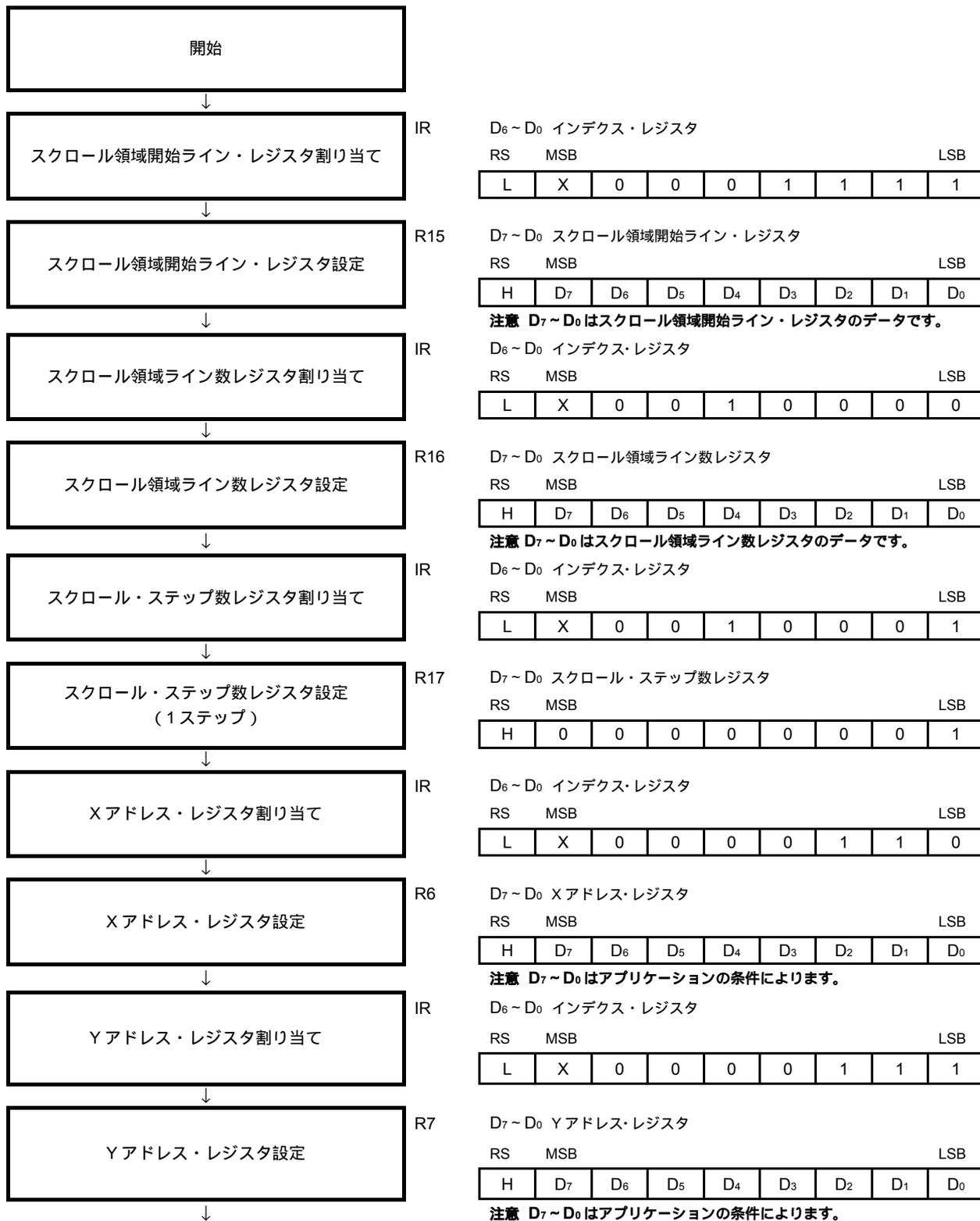
レジスタ	設定値	設定値の詳細
スクロール領域開始ライン・レジスタ (R15)	2CH	Y アドレス 2CH を指定
スクロール領域ライン数レジスタ (R16)	57H	領域幅 88 ライン設定

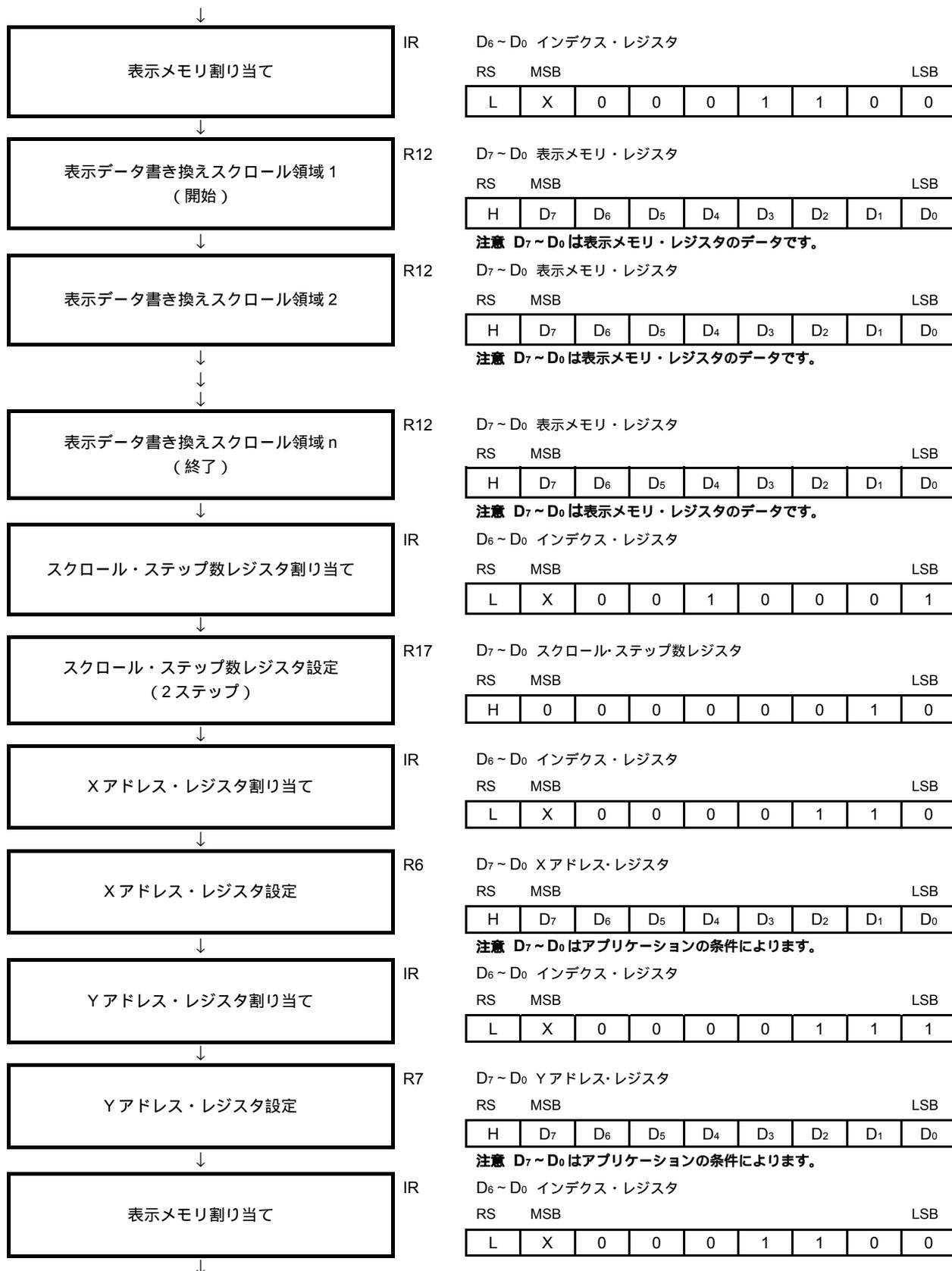
★

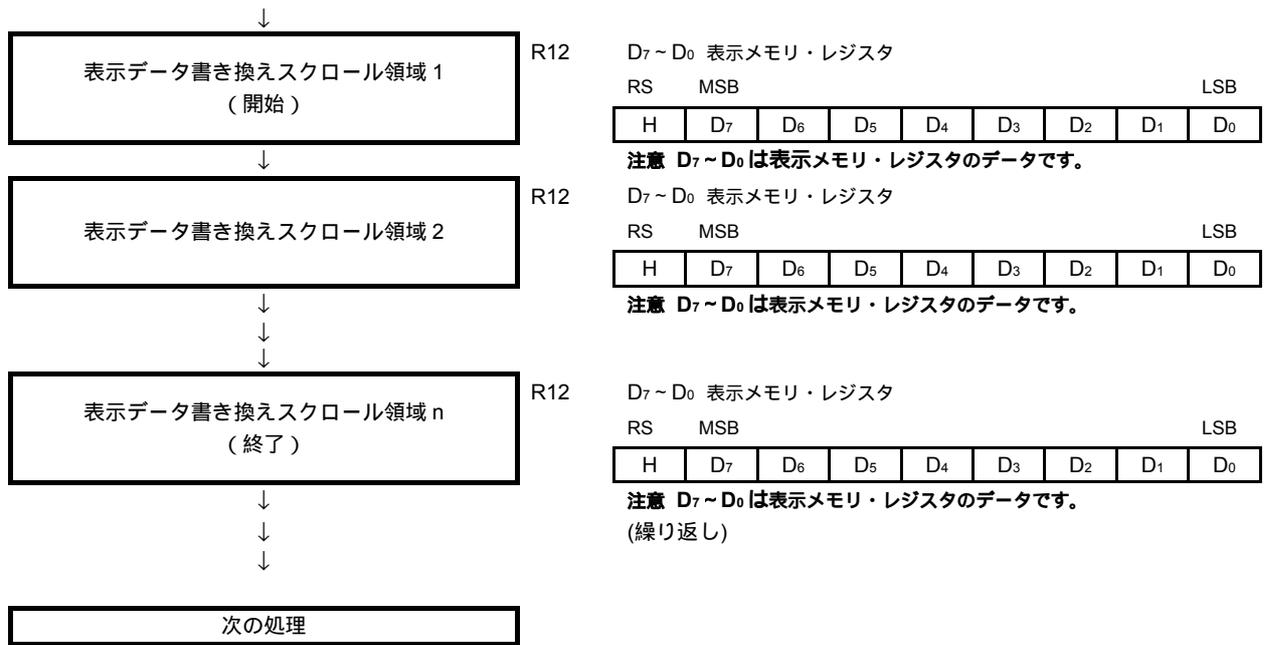
図 5 - 29 画面スクロール設定



(3) スクロール設定フロー・チャート例







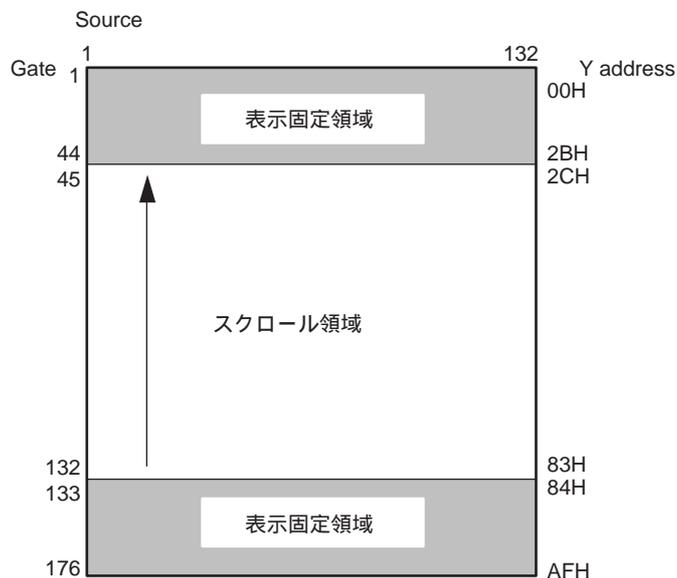
注意 本シーケンス例は、コマンド・シーケンスを例示的に示したものであり、量産設計を対象とするものではありません。

(4) スクロール機能例

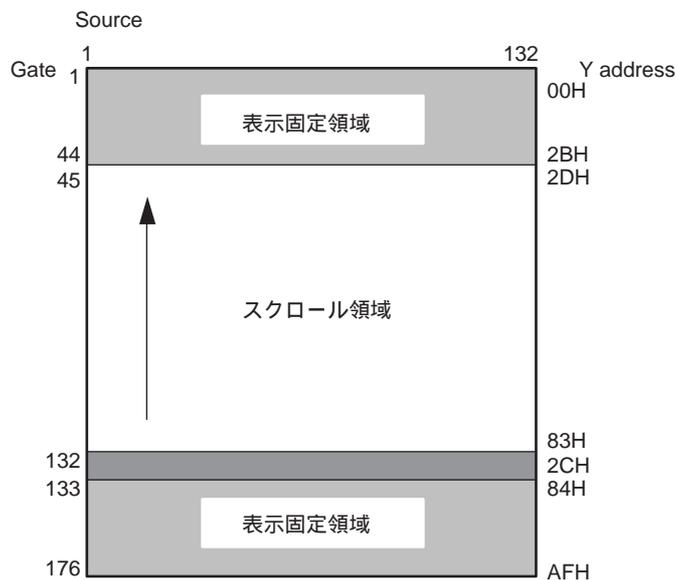
スクロール領域開始ライン・レジスタ (R15) : 2CH

スクロール領域ライン数レジスタ (R16) : 58H

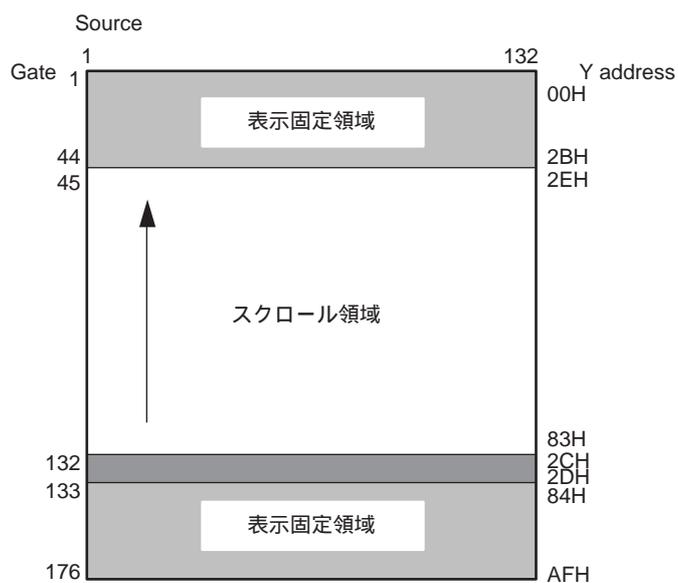
(a) スクロール・ステップ数レジスタ設定 (R17) : 00H



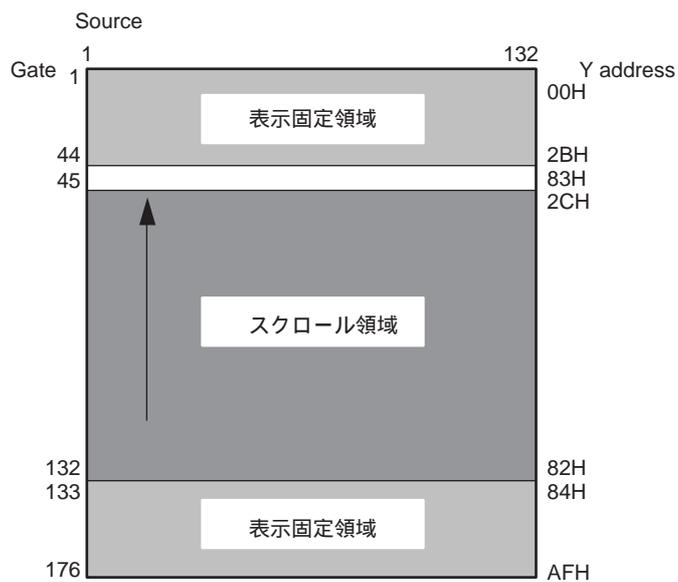
(b) スクロール・ステップ数レジスタ設定 (R17) : 01H



(c) スクロール・ステップ数レジスタ設定 (R17) : 02H



(d) スクロール・ステップ数レジスタ設定 (R17) : 57H



5.12 スタンバイについて

μPD161622 には、スタンバイ機能があります。コントロール・レジスタ 1 (R0): STBY = 1 にすることで、スタンバイ・コマンドを受け付けます。

スタンバイ・コマンドが入力されると、μPD161622 は強制的に V_{ss} 表示となり、表示途中のフレームを最後まで走査し、走査が終了した時点で全ゲート出力を ON、TFT パネル画素の電荷を 0 にし、出力段アンプや内部発振回路を停止させます。

スタンバイ機能は、ソース・ドライバ IC に対するスタンバイ機能のみとなっており、μPD161622 に接続されるゲート IC (μPD161640)、および電源 IC (μPD161660) に対してはスタンバイ制御を行いません。したがって、本コマンド実行後、ゲート IC と電源 IC に対してレギュレータ OFF、および DC/DC コンバータ OFF コマンドを実行してください。

- ★ またスタンバイ解除時は、スタンバイ入力時の動作とは逆に、DC/DC コンバータ ON、および電源 IC、ゲート IC のレギュレータ ON にしたあと、通常動作コマンド (STBY = 0) を発行してください。

(1) スタンバイ・モード設定シーケンス例

動作状態 (通常表示)

IR
コントロール・レジスタ 1 割り当て

D6 ~ D0 インデクス・レジスタ

RS	D15							D8	
	D7							D0	
L	X	X	X	X	X	X	X	X	
	X	0	0	0	0	0	0	0	

R0
コントロール・レジスタ 1 設定

D7 ~ D0 コントロール・レジスタ 1

RS	D15							D8	
	D7							D0	
H	X	X	X	X	X	X	X	X	
	X	X	D5	0	1	0	0	0	

D7: 任意
D6: 任意
D4: 通常表示モード (Not パーシャル表示モード)
D3: スタンバイ ON
D2: 65,000 色表示モード
D1: 通常パワー・モード
D5は、使用条件に合わせて設定します。
スタンバイにより、ソース出力は自動的に V_{SS} レベルに固定されますので、D7, D6は任意で問題ありません。

ウェイト時間 1 (t_{OE2RG})

<電源制御シーケンス>

IR
電源系コントロール・レジスタ 1 割り当て

D5 ~ D0 インデクス・レジスタ

RS	D15							D8	
	D7							D0	
L	X	X	X	X	X	X	X	X	
	X	0	0	1	1	0	0	1	

1 フレーム期間以上

R25
電源系コントロール・レジスタ 1 設定

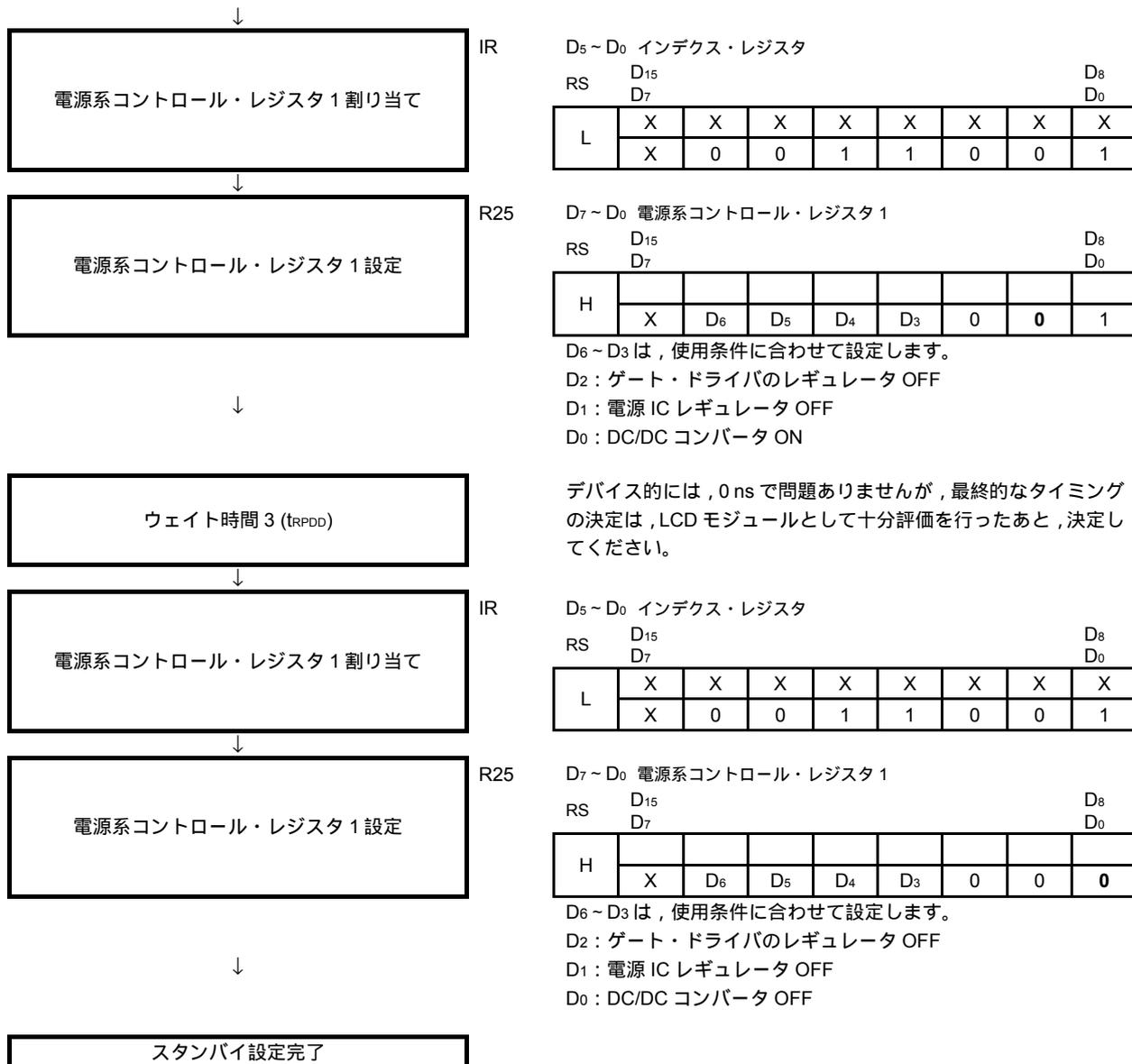
D7 ~ D0 電源系コントロール・レジスタ 1

RS	D15							D8	
	D7							D0	
H									
	X	D6	D5	D4	D3	0 ^注	1	1	

D6 ~ D3は、使用条件に合わせて設定します。
D2: ゲート・ドライバのレギュレータ OFF
D1: 電源 IC レギュレータ ON
D0: DC/DC コンバータ ON
注 ゲート・ドライバにレギュレータ回路がない IC を使用の場合、本設定はシーケンスから削除できます。

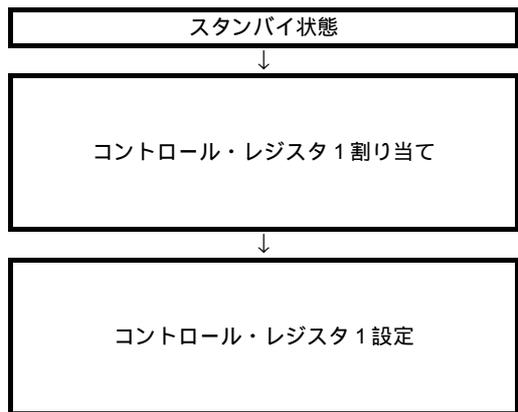
ウェイト時間 2 (t_{GRP})

デバイスの場合は、0 ns で問題ありませんが、最終的なタイミングの決定は、LCD モジュールとして十分評価を行ったあと、決定してください。



注意 本シーケンス例は, コマンド・シーケンスを例示的に示したものであり, 量産設計を対象とするものではありません。

(2) スタンバイ・モード解除シーケンス例



IR

D₆ ~ D₀ インデクス・レジスタ

L	D ₁₅	X	X	X	X	X	X	X	D ₈
	D ₇	X	0	0	0	0	0	0	D ₀

R0

D₇ ~ D₀ コントロール・レジスタ 1

H	D ₁₅	X	X	X	X	X	X	X	D ₈
	D ₇	1	0	D ₅	0	0	0	0	D ₀

D₇: 全データ"1"出力 (ノーマリー・ホワイト: 白出力)

D₆: 通常表示

D₄: 通常表示モード (Not パーシャル表示モード)

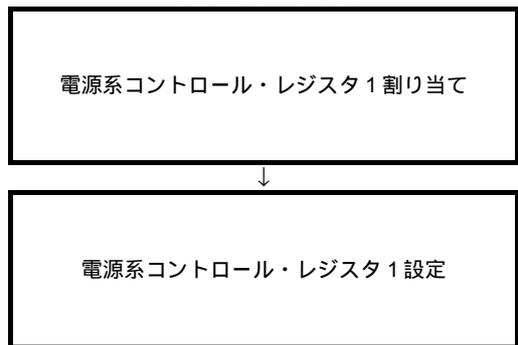
D₃: 通常動作 (スタンバイ解除)

D₂: 65,000 色表示モード

D₁: 通常パワー・モード

D₅は、使用条件に合わせて設定します。

< 電源制御シーケンス >



IR

D₅ ~ D₀ インデクス・レジスタ

L	D ₁₅	X	X	X	X	X	X	X	D ₈
	D ₇	X	0	0	1	1	0	0	D ₀

R25

D₇ ~ D₀ 電源系コントロール・レジスタ 1

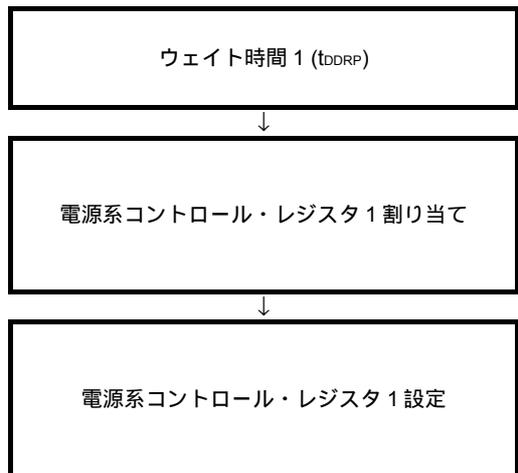
H	D ₁₅								D ₈
	D ₇	X	D ₆	D ₅	D ₄	D ₃	0	0	D ₀

D₆ ~ D₃は、使用条件に合わせて設定します。

D₂: ゲート・ドライバのレギュレータ OFF

D₁: 電源 IC レギュレータ OFF

D₀: DC/DC コンバータ ON



IR

D₅ ~ D₀ インデクス・レジスタ

L	D ₁₅	X	X	X	X	X	X	X	D ₈
	D ₇	X	0	0	1	1	0	0	D ₀

R25

D₇ ~ D₀ 電源系コントロール・レジスタ 1

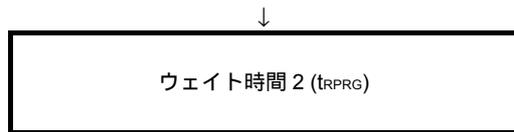
H	D ₁₅								D ₈
	D ₇	X	D ₆	D ₅	D ₄	D ₃	0	1	D ₀

D₆ ~ D₃は、使用条件に合わせて設定します。

D₂: ゲート・ドライバのレギュレータ OFF

D₁: 電源 IC レギュレータ ON

D₀: DC/DC コンバータ ON



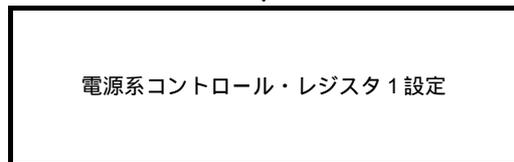
t_{PRG} は、電源 IC のレギュレータ出力安定期間です。約 20 mS が目安となりますが、最終的なタイミングの決定は、LCD モジュールで十分に評価のうえ、決定してください。



IR

D₅ ~ D₀ インデクス・レジスタ

	RS							D ₈
	D ₁₅							D ₀
	D ₇							
L	X	X	X	X	X	X	X	X
	X	0	0	1	1	0	0	1



R25

D₇ ~ D₀ 電源系コントロール・レジスタ 1

	RS							D ₈
	D ₁₅							D ₀
	D ₇							
H								
	X	D ₆	D ₅	D ₄	D ₃	1 ^注	1	1

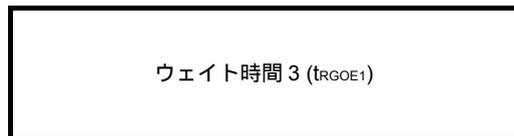
D₆ ~ D₃ は、使用条件に合わせて設定

D₂ : ゲート・ドライバのレギュレータ ON

D₁ : 電源 IC レギュレータ ON

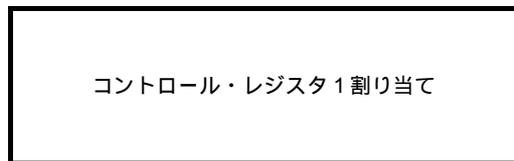
D₀ : DC/DC コンバータ ON

注 ゲート・ドライバにレギュレータ回路がない IC を使用の場合、本設定は、シーケンスから削除できます。



すべての電源が立ち上がったあとに、DISP ON コマンドを入れてください。t_{RGOE1} は、約 1 mS が目安となりますが、最終的なタイミングの決定は、LCD モジュールで十分に評価のうえ、決定してください。

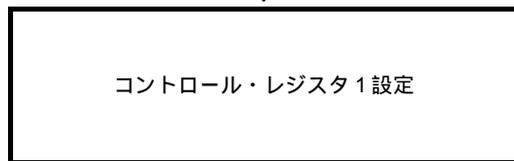
<表示 ON>



IR

D₆ ~ D₀ インデクス・レジスタ

	RS							D ₈
	D ₁₅							D ₀
	D ₇							
L	X	X	X	X	X	X	X	X
	X	0	0	0	0	0	0	0



R0

D₇ ~ D₀ コントロール・レジスタ 1

	RS							D ₈
	D ₁₅							D ₀
	D ₇							
H	X	X	X	X	X	X	X	X
	0	0	D ₅	0	0	0	0	0

D₇ : 通常表示 (全データ"1"出力 表示 ON)

D₆ : 通常表示

D₄ : 通常表示モード (Not パーシャル表示モード)

D₃ : 通常動作 (スタンバイ解除)

D₂ : 65,000 色表示モード

D₁ : 通常パワー・モード

D₅ は、使用条件に合わせて設定します。



注意 本シーケンス例は、コマンド・シーケンスを例示的に示したものであり、量産設計を対象とするものではありません。

5.13 8色表示モードについて

μPD161622には、低消費電力駆動のために8色表示機能があります。コントロール・レジスタ1(R0): COLOR = 1にすることで、8色表示モードに切り替わります。

8色表示モード時、μPD161622は次に示すような表示RAMの各ドット・データのMSBを使用し、各ドットのON/OFF制御を行います。したがって、65,000色表示モードから8色表示モード、または8色表示モードから65,000色表示モードに変更する場合、表示RAMのデータを各表示モード画面にあわせて書き換える必要があります。

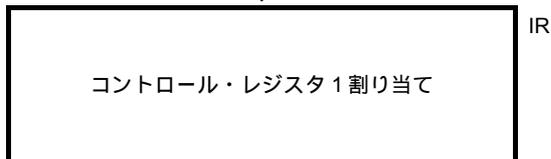
このモードは、各ソース出力は階調のトップ電圧とボトム電圧をスイッチにより接続し、直接TFTパネルを駆動しますので、低消費電力化をはかれます。

図 5 - 30

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
有効	無効	無効	無効	無効	有効	無効	無効	無効	無効	無効	有効	無効	無効	無効	無効
ドット 1					ドット 2					ドット 3					
1ピクセル(=1Xアドレス)															

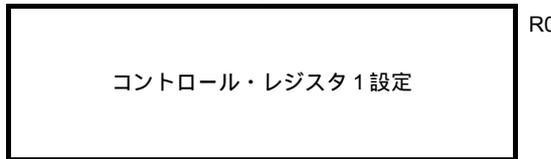
(1) 8色表示モード設定シーケンス例

前の状態 (65,000色表示モード)



D6~D0 インデクス・レジスタ

RS	D ₁₅							D ₈
	D ₇	X	X	X	X	X	X	X
L		X	0	0	0	0	0	0



D7~D0 コントロール・レジスタ 1

RS	D ₁₅							D ₈
	D ₇	X	X	X	X	X	X	X
H		0	1	D ₅	0	0	0	0

- D7: 通常表示
- D6: 全データ"0"出力 (ノーマリー・ホワイト: 黒出力)
- D4: 通常表示モード (Not パーシャル表示モード)
- D3: スタンバイ OFF
- D2: 65,000色表示モード
- D1: 通常パワー・モード
- D5は、使用条件に合わせて設定します。

<データ書き換えシーケンス>

8色モード時は、色データとして内部表示 RAM 各ドット・データの MSB の値が用いられます。
したがって、65,000色モードから8色モードに切り替える際、表示 RAM データの書き換えが必要です。



D6~D0 インデクス・レジスタ

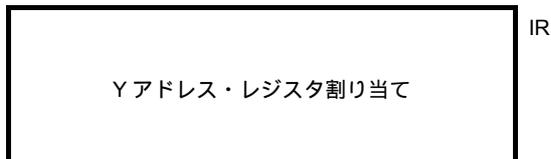
RS	D ₁₅							D ₈
	D ₇	X	X	X	X	X	X	X
L		X	0	0	0	0	1	1



D7~D0 Xアドレス・レジスタ

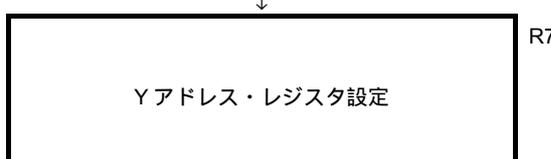
RS	D ₁₅							D ₈
	D ₇	X	X	X	X	X	X	X
H		0	0	0	0	0	0	0

Xアドレス: 00H



D6~D0 インデクス・レジスタ

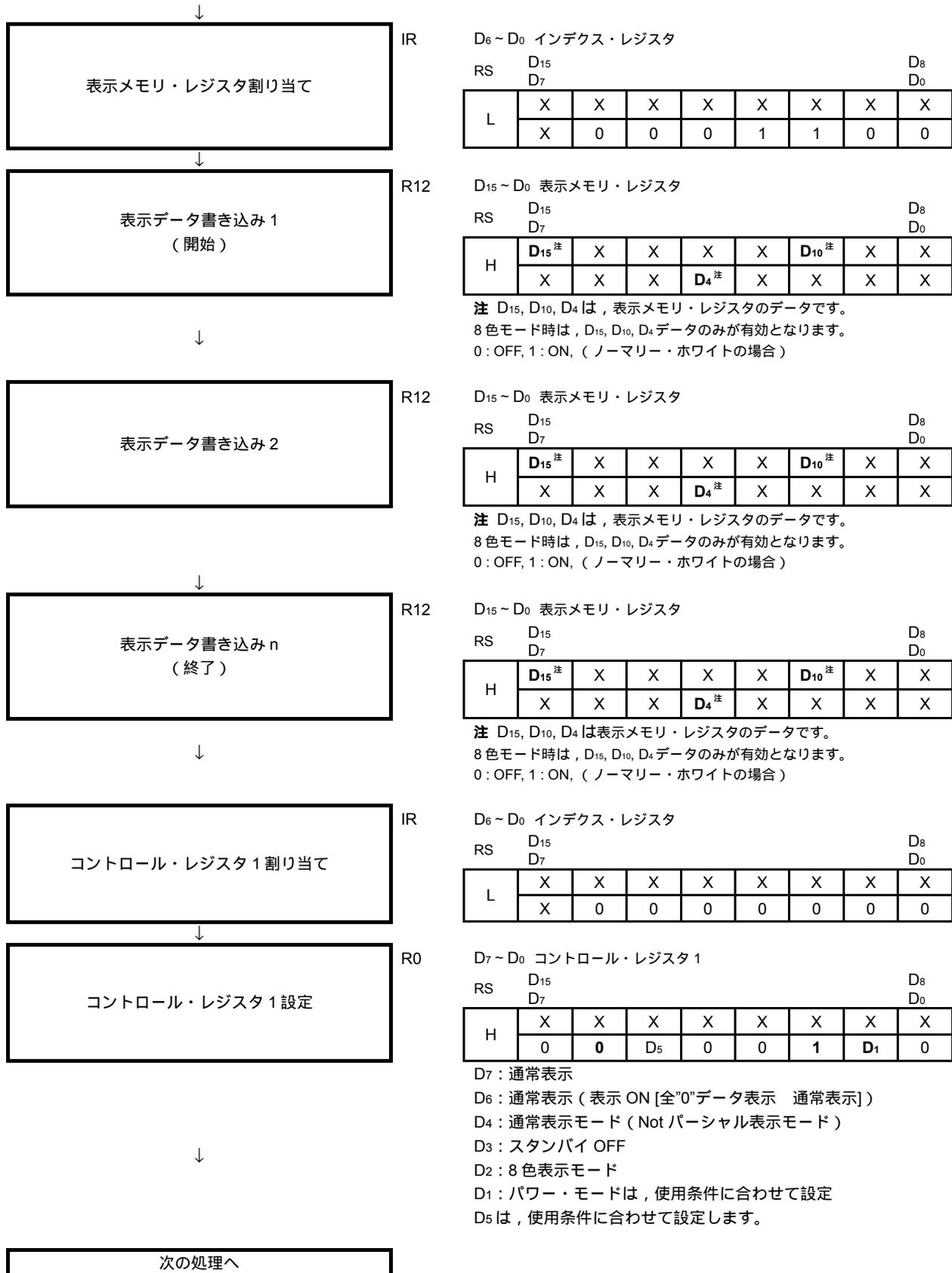
RS	D ₁₅							D ₈
	D ₇	X	X	X	X	X	X	X
L		X	0	0	0	0	1	1



D7~D0 Yアドレス・レジスタ

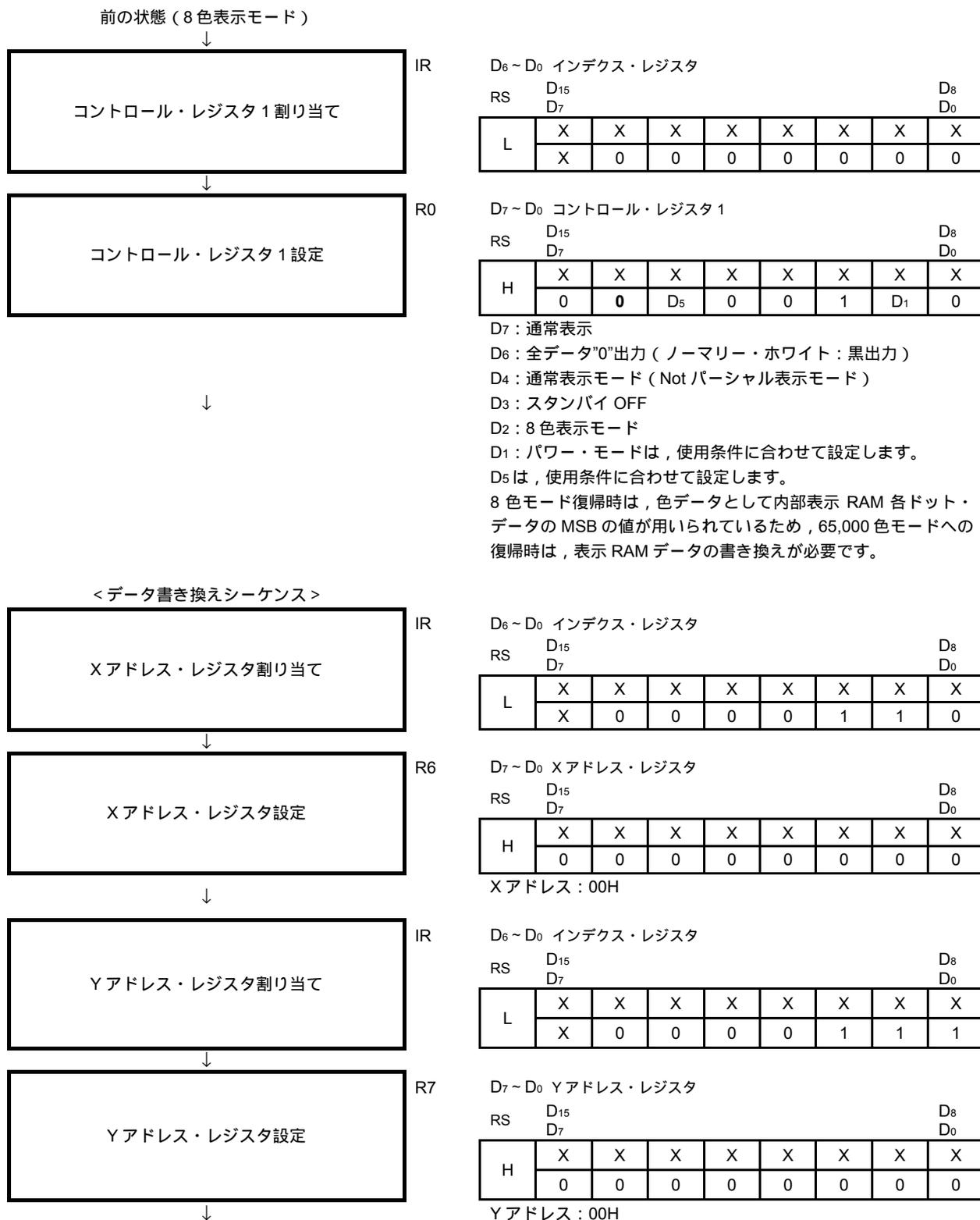
RS	D ₁₅							D ₈
	D ₇	X	X	X	X	X	X	X
H		0	0	0	0	0	0	0

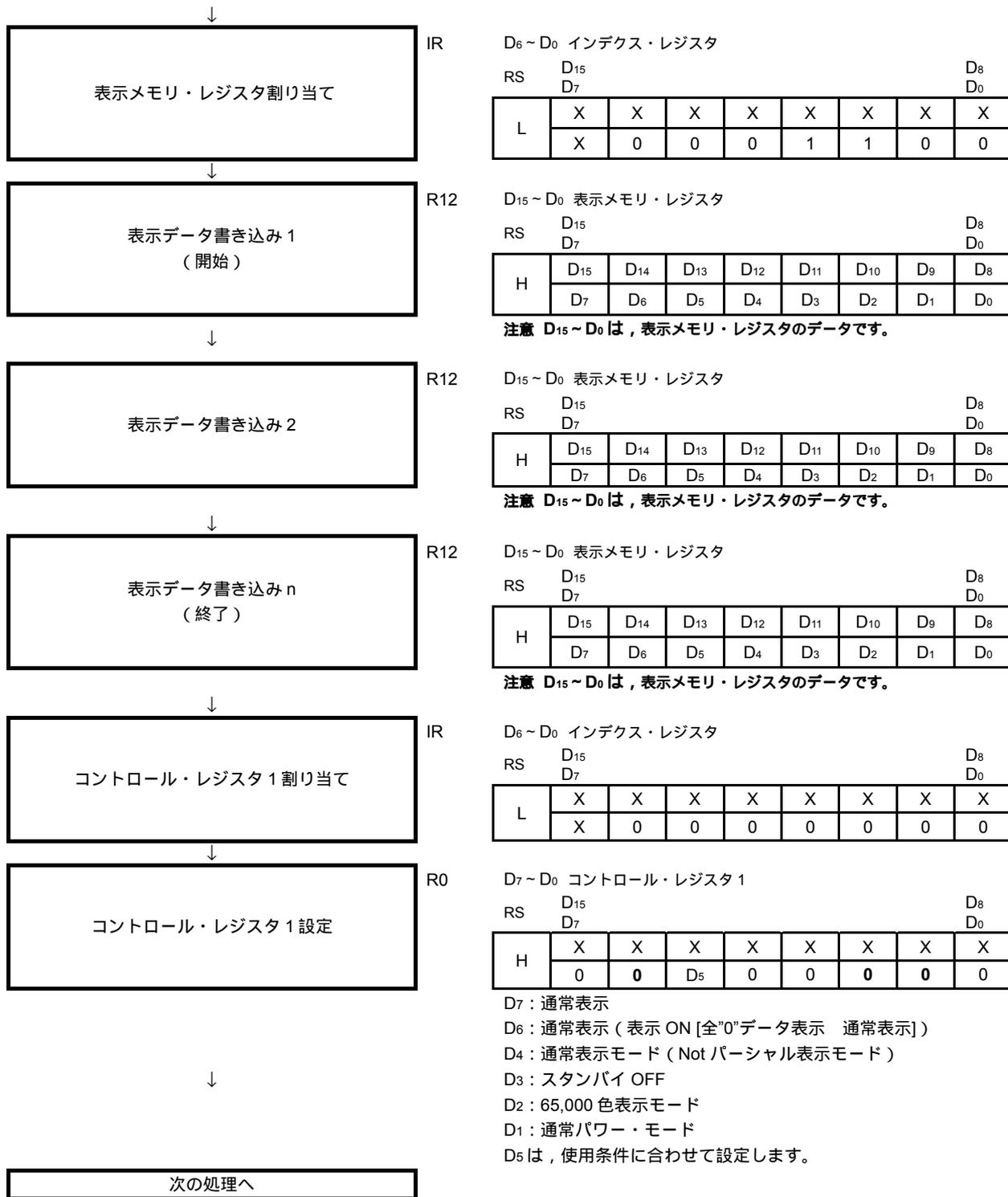
Yアドレス: 00H



注意 本シーケンス例は、コマンド・シーケンスを例示的に示したものであり、量産設計を対象とするものではありません。

(2) 65,000 色表示モード復帰シーケンス例



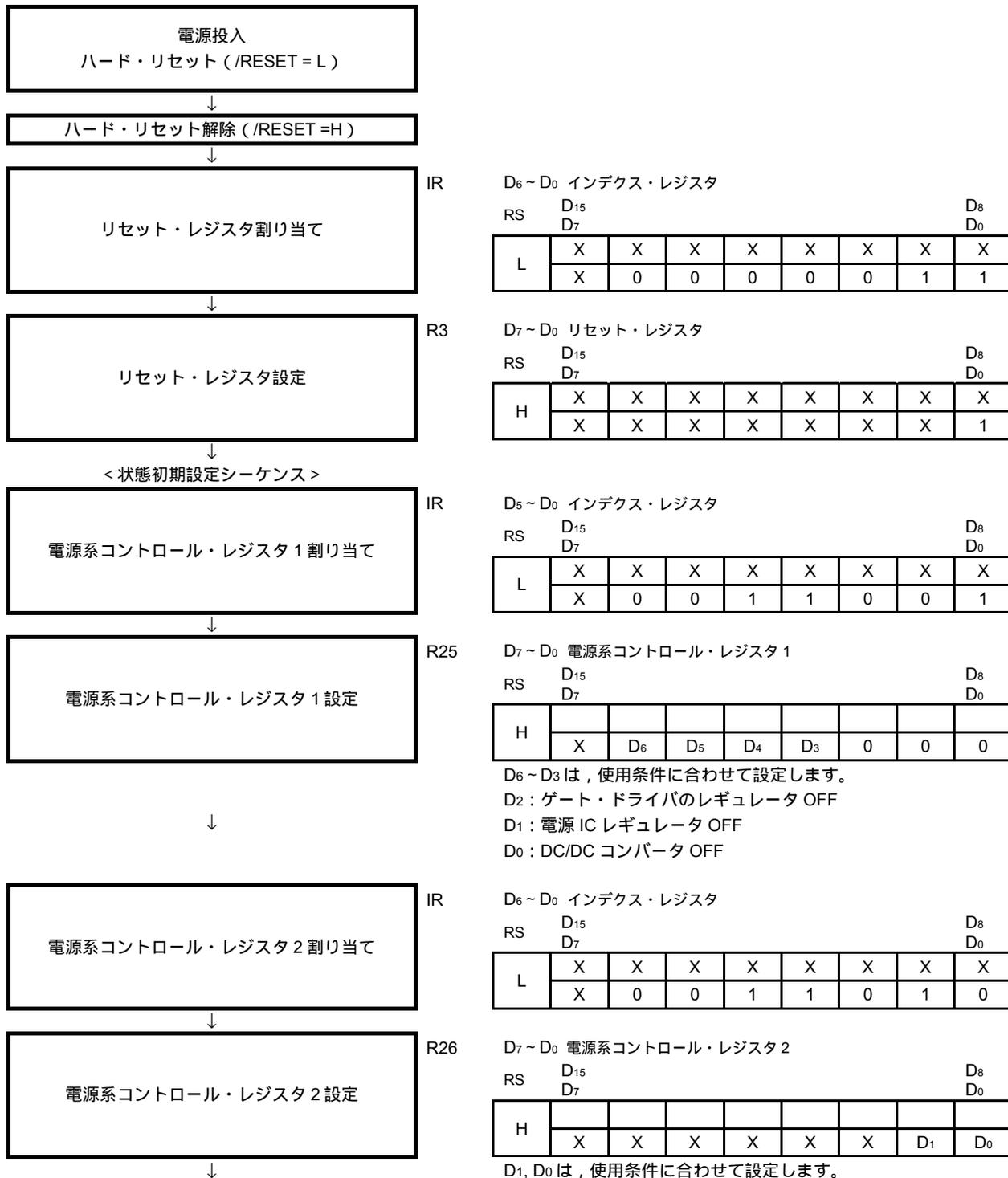


注意 本シーケンス例は、コマンド・シーケンスを例示的に示したものであり、量産設計を対象とするものではありません。

5.14 電源投入/遮断について

μPD161622 を使用した TFT-LCD パネル駆動用のチップ・セットの標準的なシーケンス例を次に示します。なお，本シーケンスは，チップ・セット構成や使用される TFT-LCD パネルによって異なります。

(1) 電源投入シーケンス例



↓

電源系コントロール・レジスタ 1 割り当て

IR

D₆ ~ D₀ インデクス・レジスタ

L	X	X	X	X	X	X	X	X
	X	0	0	1	1	0	0	1

↓

電源系コントロール・レジスタ 1 設定

R25

D₇ ~ D₀ 電源系コントロール・レジスタ 1

H	X	X	X	X	X	X	X	X
	X	D ₆	D ₅	D ₄	D ₃	1	1	1

D₆ ~ D₃ は、使用条件に合わせて設定します。

D₂ : ゲート・ドライバのレギュレータ ON

D₁ : 電源 IC レギュレータ ON

D₀ : DC/DC コンバータ ON

↓

VCOM 出力センタ値設定レジスタ割り当て

IR

D₆ ~ D₀ インデクス・レジスタ

L	X	X	X	X	X	X	X	X
	X	0	0	1	1	1	0	1

↓

VCOM 出力センタ値設定レジスタ設定

R29

D₇ ~ D₀ 電源系コントロール・レジスタ 1

H	X	X	X	X	X	X	X	X
	X	D ₆	D ₅	D ₄	D ₃	1	1	1

D₇ ~ D₃ は、使用条件に合わせて設定します。

出力段能力設定レジスタ(R30: D₃) VCOMC = 0 設定の場合、本レジスタは設定する必要はありません。

↓

出力能力設定レジスタ割り当て

IR

D₆ ~ D₀ インデクス・レジスタ

L	X	X	X	X	X	X	X	X
	X	0	0	1	1	1	1	0

↓

出力能力設定レジスタ設定

R30

D₇ ~ D₀ 電源系コントロール・レジスタ 1

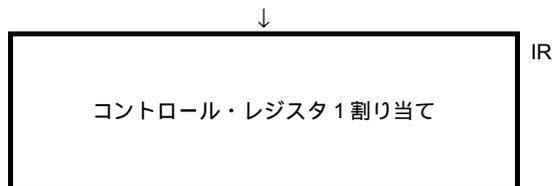
H	X	X	X	X	X	X	X	X
	0	D ₆	D ₅	D ₄	0	D ₂	D ₁	D ₀

D₇ : 補正回路基準電圧発生アンプ駆動ノーマル

D₃ : VCOM アンプ動作 (使用時)

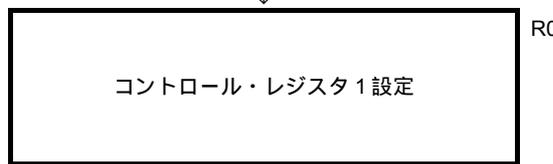
D₆ ~ D₄ は、使用条件に合わせて設定 (コモン・センタ値設定アンプ (VCOM) 能力設定) します。

D₂ ~ D₀ は、使用条件に合わせて設定 (ソース出力能力設定) します。



IR D₆~D₀ インデクス・レジスタ
RS D₁₅ D₇ D₈ D₀

L	X	X	X	X	X	X	X	X
	X	0	0	0	0	0	0	0



R0 D₇~D₀ コントロール・レジスタ 1
RS D₁₅ D₇ D₈ D₀

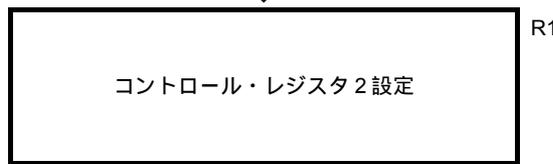
H	X	X	X	X	X	X	X	X
	1	0	D ₅	0	0	0	0	0

D₇: 全データ"1"出力 (ノーマリー・ホワイト: 白出力)
 D₆: 通常表示
 D₄: 通常表示モード (Not パーシャル表示モード)
 D₃: スタンバイ OFF
 D₂: 65,000 色表示モード
 D₁: 通常パワー・モード
 D₅は、使用条件に合わせて設定します。



IR D₆~D₀ インデクス・レジスタ
RS D₁₅ D₇ D₈ D₀

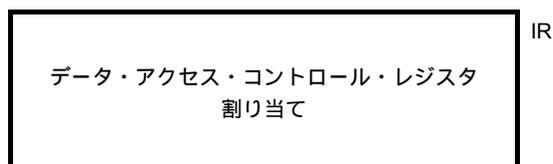
L	X	X	X	X	X	X	X	X
	X	0	0	0	0	0	0	1



R1 D₇~D₀ コントロール・レジスタ 2
RS D₁₅ D₇ D₈ D₀

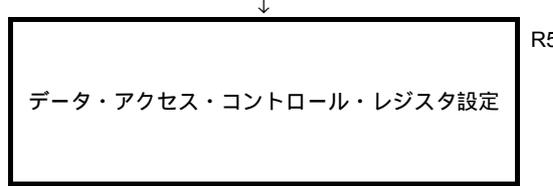
H	X	X	X	X	X	X	X	X
	X	X	D ₅	D ₄	0	0	0	0

D₁: 1 ライン時間=tcal (通常設定)
 D₀: ライン反転駆動
 D₅, D₄は、使用条件に合わせて設定します。
注意 D₃, D₂は必ず"0"を書き込んでください。



IR D₆~D₀ インデクス・レジスタ
RS D₁₅ D₇ D₈ D₀

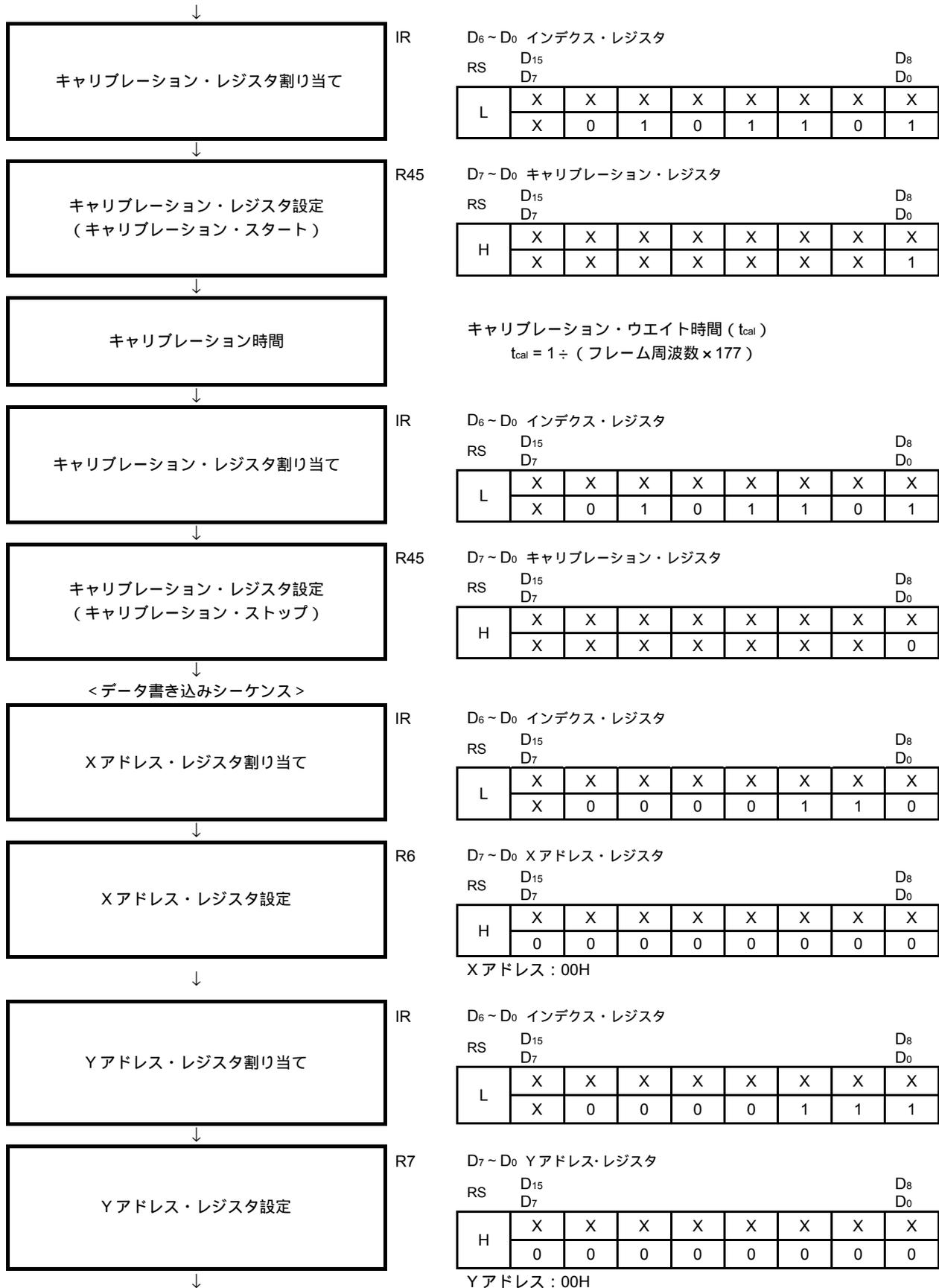
L	X	X	X	X	X	X	X	X
	X	0	0	0	0	1	0	1

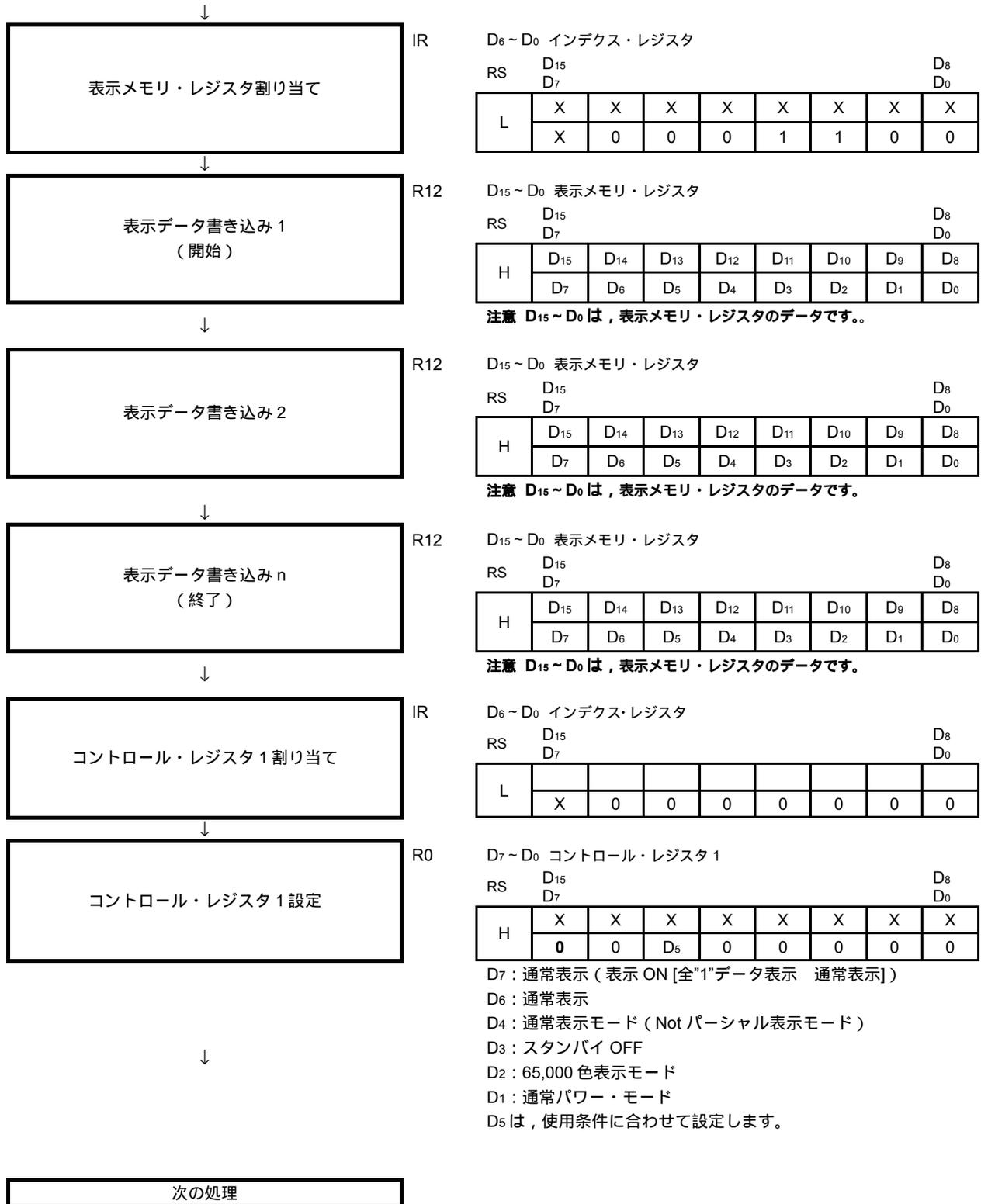


R5 D₇~D₀ データ・アクセス・コントロール・レジスタ
RS D₁₅ D₇ D₈ D₀

H	X	X	X	X	X	X	X	X
	0	0	0	0	0	0	0	0

D₇: 16 ビット・データ・バス
 D₆: 通常書き込みモード
 D₄: 通常動作 (Not ウィンドウ・アクセス・モード)
 D₂: X アドレス方向にアクセスします。
 D₁: X アドレス・インクリメント
 D₀: Y アドレス・インクリメント
注意 D₅, D₃は必ず"0"を書き込んでください。





注意 本シーケンス例は、電源投入から表示 ON までを例示的に示したものであり、量産設計を対象とするものではありません。また、チップ・セット構成や TFT-LCD モジュールの構成により、シーケンスは異なります。

(2) 電源遮断シーケンス例

動作状態 (通常表示)

IR
コントロール・レジスタ 1 割り当て

R0
コントロール・レジスタ 1 設定

↓

ウェイト時間 1 (toE2RG)

< 電源遮断シーケンス >

IR
電源系コントロール・レジスタ 1 割り当て

R25
電源系コントロール・レジスタ 1 設定

↓

ウェイト時間 2 (tRGRP)

↓

D₆ ~ D₀ インデクス・レジスタ

L	D ₁₅	X	X	X	X	X	X	X	D ₈
	D ₇	X	0	0	0	0	0	0	D ₀

D₇ ~ D₀ コントロール・レジスタ 1

H	D ₁₅	X	X	X	X	X	X	X	D ₈
	D ₇	X	X	D ₅	0	1	0	0	D ₀

D₇: 任意

D₆: 任意

D₄: 通常表示モード (Not パーシャル表示モード)

D₃: スタンバイ ON

D₂: 65,000 色表示モード

D₁: 通常パワー・モード

D₅は、使用条件に合わせて設定します。

スタンバイにより、ソース出力は自動的に V_{SS} レベルに固定されますので、D₇, D₆は任意で、問題はありません。

1 フレーム期間以上

D₅ ~ D₀ インデクス・レジスタ

L	D ₁₅	X	X	X	X	X	X	X	D ₈
	D ₇	X	0	0	1	1	0	0	D ₀

D₇ ~ D₀ 電源系コントロール・レジスタ 1

H	D ₁₅								D ₈
	D ₇	X	D ₆	D ₅	D ₄	D ₃	0 ^注	1	D ₀

D₆ ~ D₃は、使用条件に合わせて設定します。

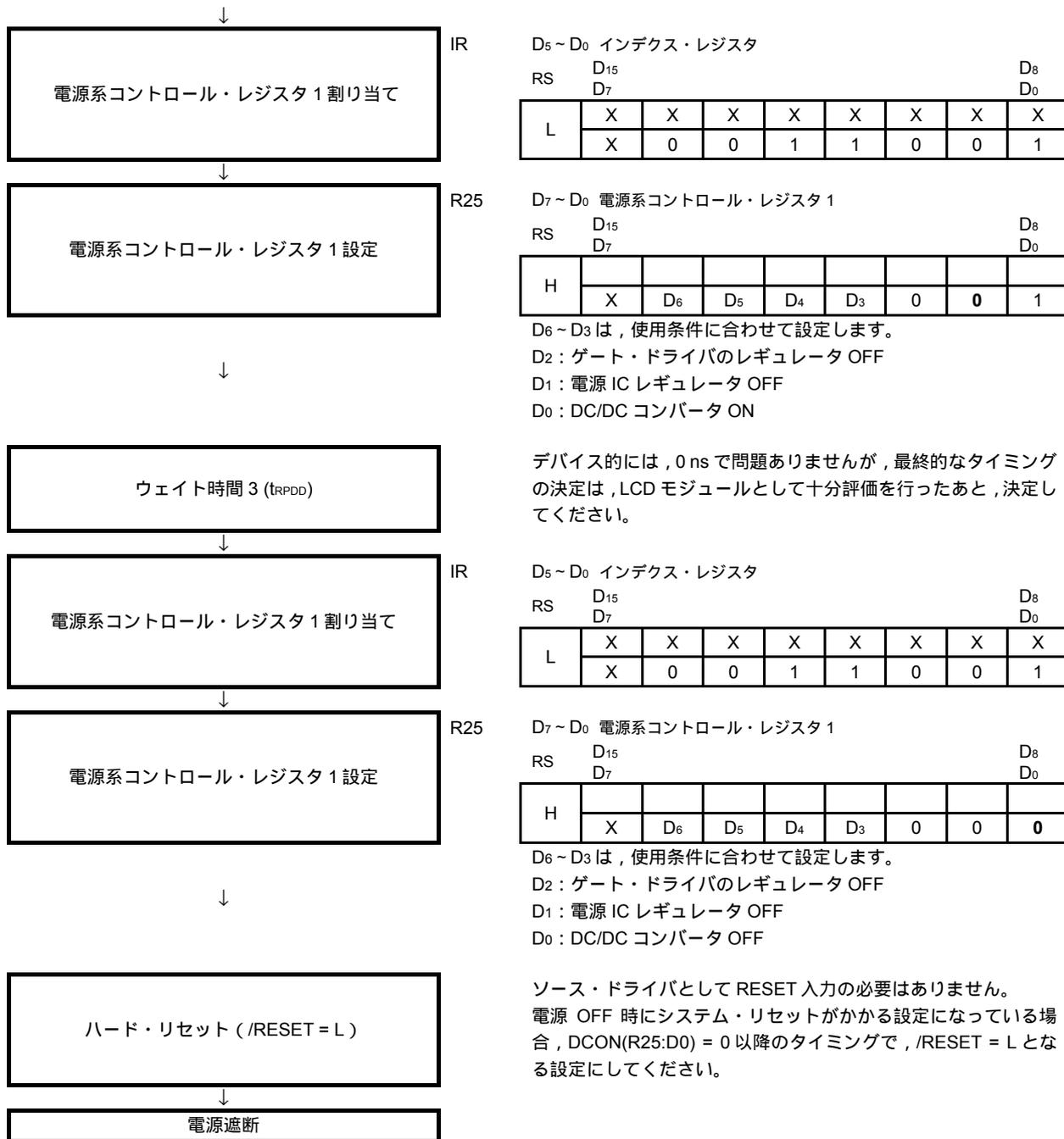
D₂: ゲート・ドライバのレギュレータ OFF

D₁: 電源 IC レギュレータ ON

D₀: DC/DC コンバータ ON

注 ゲート・ドライバにレギュレータ回路がない IC を使用の場合、本設定は、シーケンスから削除できます。

デバイスの場合は、0 ns で問題ありませんが、最終的なタイミングの決定は、LCD モジュールとして十分評価を行ったあと、決定してください。



デバイス的には、0 ns で問題ありませんが、最終的なタイミングの決定は、LCD モジュールとして十分評価を行ったあと、決定してください。

ソース・ドライバとして RESET 入力の必要はありません。
電源 OFF 時にシステム・リセットがかかる設定になっている場合、DCON(R25:D0) = 0 以降のタイミングで、/RESET = L となる設定にしてください。

注意 本シーケンス例は、電源遮断までを例示的に示したものであり、量産設計を対象とするものではありません。
また、チップセット構成や TFT-LCD モジュールの構成により、シーケンスは異なります。

6. リセット

/RESET 入力が L になるか、またはリセット・コマンドが入力されると、内部タイミング発生回路が初期化されま
す。また、リセット・コマンドの場合には、各レジスタはデフォルト設定の状態に初期化されます。次の表にデ
フォルト設定一覧を示します。

レジスタ	Rn	/RESET 端子 ^{注1}	リセット・コマンド	デフォルト値
インデクス・レジスタ	IR	×		00H
コントロール・レジスタ 1	R0	×		00H
コントロール・レジスタ 2	R1	×		00H
データ・アクセス・コントロール・レジスタ	R5	×		00H
X アドレス・レジスタ	R6	×		00H
Y アドレス・レジスタ	R7	×		00H
MIN・X アドレス・レジスタ	R8	×		00H
MAX・X アドレス・レジスタ	R9	×		00H
MIN・Y アドレス・レジスタ	R10	×		00H
MAX・Y アドレス・レジスタ	R11	×		00H
表示メモリ・レジスタ ^{注2}	R12	×	×	-
スクロール領域開始ライン・レジスタ	R15	×		00H
スクロール領域ライン数レジスタ	R16	×		00H
スクロール・ステップ数レジスタ	R17	×		00H
パーシャル・オフ領域色レジスタ	R19	×		00H
パーシャル 1 表示領域開始ライン・レジスタ	R20	×		00H
パーシャル 2 表示領域開始ライン・レジスタ	R21	×		00H
パーシャル 1 表示領域ライン数レジスタ	R22	×		00H
パーシャル 2 表示領域ライン数レジスタ	R23	×		00H
電源系コントロール・レジスタ 1	R25	×		00H
電源系コントロール・レジスタ 2	R26	×		00H
VCOM 出力センタ値設定レジスタ	R29	×		00H
出力段能力設定レジスタ	R30	×		00H
γ基準電圧発生回路能力設定レジスタ	R31	×		00H
γコントラスト値セット・レジスタ 1	R36	×		00H
γコントラスト値セット・レジスタ 2	R37	×		00H
γコントラスト値セット・レジスタ 3	R38	×		00H
γコントラスト値セット・レジスタ 4	R39	×		00H
プリチャージ方向設定データ・レジスタ	R40	×		00H
γ補正用入力切断レジスタ	R42	×		00H
キャリブレーション・レジスタ ^{注3}	R45	×		00H
プリチャージ期間補完パルス設定レジスタ	R46	×		06H
出力ポート・レジスタ	R49	×		00H
入力ポート・レジスタ	R50	×		00H
インタフェース動作電圧設定レジスタ	R114	×		00H
内部ロジック動作電圧設定レジスタ	R115	×		00H
テスト・モード		×		00H

備考 : デフォルト値がセットされる。X: デフォルト値がセットされない。

注1. /RESET 端子によるリセットでは、内部のカウンタ類のみが初期化されます。なお、電源投入時には必ず/RESET
端子によるリセットを実行してください。

2. /RESET 端子、リセット・コマンドいずれの場合も、表示 RAM の内容は保持されます。なお、電源立ち上げ直
後の RAM の内容は不定です。
3. リセット・コマンドにより、キャリブレーション設定時間 t_{cal} は、次の値にセットされます。

$$t_{cal} = 1/f_{osc} \times 37$$

7. コマンド

μPD161622はRS、/RD(E)、/WR(R,W)信号の組み合わせによりデータ・バス信号を識別します。コマンドの解釈と実行を外部クロックではなく、内部タイミングのみで行います。

i80系CPUインタフェースでは、リード時は/RD端子にロウ・パルスを入力し、ライト時は/WR端子にロウ・パルスを入力してコマンドを実行します。

M68系CPUインタフェースの場合、R、/W端子にハイ・パルス信号を入力することにより、インタフェースはリード状態となり、ロウ・パルス信号を入力するとライト状態となります。この状態でE端子にハイ・パルス信号を入力することにより、コマンドが実行されます。したがって、7.2 コマンド説明のコントロール・レジスタ1(R0)以降のコマンドおよび表示コマンドの説明において、M68系CPUインタフェースでは、ステータス・リードおよび表示データ・リードのRD(E)がHとなる点がi80系CPUインタフェースと異なります。

次にi80系CPUインタフェースを例としてコマンドを説明します。シリアル・インタフェースを選択する場合は、D₇から順次データを入力してください。

コマンド入力のデータ・バス長は、次のようになります。

- ・表示メモリ・レジスタ(R12)以外のコマンドは、BMD(データ・アクセス・コントロール(R5)、バス長設定)の値にかかわらず、1バイト単位で行います。
- ・表示メモリ・レジスタ(R12)は、BMD = 1で1バイト単位、BMD = 0で1ワード単位で行います。

(1) 表示メモリ・レジスタ(R12)以外のコマンド

BMD = 1 (8ビット・データ・バス)

端子	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
DATA	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀

BMD = 0 (16ビット・データ・バス)

端子	D ₁₅	D ₁₄	D ₁₃	D ₁₂	D ₁₁	D ₁₀	D ₉	D ₈	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀	
DATA	注	注	注	注	注	注	注	注	注	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀

注 0または1

(2) 表示メモリ・レジスタ(R12)

BMD = 1 (8ビット・データ・バス)

端子	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
DATA	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀

BMD = 0 (16ビット・データ・バス)

端子	D ₁₅	D ₁₄	D ₁₃	D ₁₂	D ₁₁	D ₁₀	D ₉	D ₈	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
DATA	D ₁₅	D ₁₄	D ₁₃	D ₁₂	D ₁₁	D ₁₀	D ₉	D ₈	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀

7.1 コマンド・リスト

CS	RS	インデクス・レジスタ								Rn	レジスタ名	R/W	データ・ビット							
		6	5	4	3	2	1	0	7				6	5	4	3	2	1	0	
1																				
0	0								IR	インデクス・レジスタ	W	IR7	IR6	IR5	IR4	IR3	IR2	IR1	IR0	
0	1	0	0	0	0	0	0	0	R0	コントロール・レジスタ1	R/W	DISP1	DISP0	ADC	DTY	STBY	COLOR	LPM	GSM	
0	1	0	0	0	0	0	0	1	R1	コントロール・レジスタ2	R/W			VSEL	GSEL				LTS	INV
0	1	0	0	0	0	0	0	1	R2											
0	1	0	0	0	0	0	0	1	R3	リセット・レジスタ	W									CRES
0	1	0	0	0	0	0	1	0	R4											
0	1	0	0	0	0	0	1	0	R5	データ・アクセス・コントロール・レジスタ	R/W	BMD	BSTR		WAS		INC	XDIR	YDIR	
0	1	0	0	0	0	0	1	1	R6	Xアドレス・レジスタ	R/W	XA7	XA6	XA5	XA4	XA3	XA2	XA1	XA0	
0	1	0	0	0	0	0	1	1	R7	Yアドレス・レジスタ	R/W	YA7	YA6	YA5	YA4	YA3	YA2	YA1	YA0	
0	1	0	0	0	1	0	0	0	R8	MIN・Xアドレス・レジスタ	R/W	XMIN7	XMIN6	XMIN5	XMIN4	XMIN3	XMIN2	XMIN1	XMIN0	
0	1	0	0	0	1	0	0	1	R9	MAX・Xアドレス・レジスタ	R/W	XMAX7	XMAX6	XMAX5	XMAX4	XMAX3	XMAX2	XMAX1	XMAX0	
0	1	0	0	0	1	0	1	0	R10	MIN・Yアドレス・レジスタ	R/W	YMIN7	YMIN6	YMIN5	YMIN4	YMIN3	YMIN2	YMIN1	YMIN0	
0	1	0	0	0	1	0	1	1	R11	MAX・Yアドレス・レジスタ	R/W	YMAX7	YMAX6	YMAX5	YMAX4	YMAX3	YMAX2	YMAX1	YMAX0	
0	1	0	0	0	1	1	0	0	R12	表示メモリ・レジスタ	W	D7	D6	D5	D4	D3	D2	D1	D0	
0	1	0	0	0	1	1	0	1	R13											
0	1	0	0	0	1	1	1	0	R14											
0	1	0	0	0	1	1	1	1	R15	スクロール領域開始ライン・レジスタ	R/W	SSL7	SSL6	SSL5	SSL4	SSL3	SSL2	SSL1	SSL0	
0	1	0	0	1	0	0	0	0	R16	スクロール領域ライン数レジスタ	R/W	SAW7	SAW6	SAW5	SAW4	SAW3	SAW2	SAW1	SAW0	
0	1	0	0	1	0	0	0	1	R17	スクロール・ステップ数レジスタ	R/W	SST7	SST6	SST5	SST4	SST3	SST2	SST1	SST0	
0	1	0	0	1	0	0	1	0	R18											
0	1	0	0	1	0	0	1	1	R19	バーチャル・オフ領域色レジスタ	R/W							PGR	PGG	PGB
0	1	0	0	1	0	1	0	0	R20	バーチャル1表示領域開始ライン・レジスタ	R/W	P1SL7	P1SL6	P1SL5	P1SL4	P1SL3	P1SL2	P1SL1	P1SL0	
0	1	0	0	1	0	1	0	1	R21	バーチャル2表示領域開始ライン・レジスタ	R/W	P2SL7	P2SL6	P2SL5	P2SL4	P2SL3	P2SL2	P2SL1	P2SL0	
0	1	0	0	1	0	1	1	0	R22	バーチャル1表示領域ライン数・レジスタ	R/W	P1AW7	P1AW6	P1AW5	P1AW4	P1AW3	P1AW2	P1AW1	P1AW0	
0	1	0	0	1	0	1	1	1	R23	バーチャル2表示領域ライン数・レジスタ	R/W	P2AW7	P2AW6	P2AW5	P2AW4	P2AW3	P2AW2	P2AW1	P2AW0	
0	1	0	0	1	1	0	0	0	R24											
0	1	0	0	1	1	0	0	1	R25	電源系コントロール・レジスタ 1	R/W		BGRS	VCE	VCD2	PVCOM	RGONG	RGONP	DCON	
0	1	0	0	1	1	0	1	0	R26	電源系コントロール・レジスタ 2	R/W								VCD12	VCD11
0	1	0	0	1	1	0	1	1	R27											
0	1	0	0	1	1	1	0	0	R28											
0	1	0	0	1	1	1	0	1	R29	VCOM出力センタ値設定レジスタ	R/W	EV7	EV6	EV5	EV4	EV3	EV2	EV1	EV0	
0	1	0	0	1	1	1	1	0	R30	出力段能力設定レジスタ	R/W	BPL	CI2	CI1	CI0	VCOMC	SF2	SF1	SF0	
0	1	0	0	1	1	1	1	1	R31	基準電圧発生回路能力設定レジスタ	R/W	WHP	WI2	WI1	WI0	BHP	BI2	BI1	BIO	
0	1	0	1	0	0	0	0	0	R32											
0	1	0	1	0	0	0	0	1	R33											
0	1	0	1	0	0	0	1	0	R34											
0	1	0	1	0	0	0	1	1	R35											
0	1	0	1	0	0	1	0	0	R36	コントラスト値セット・レジスタ1	R/W	GPH7	GPH6	GPH5	GPH4	GPH3	GPH2	GPH1	GPH0	
0	1	0	1	0	0	1	0	1	R37	コントラスト値セット・レジスタ2	R/W	GNH7	GNH6	GNH5	GNH4	GNH3	GNH2	GNH1	GNH0	
0	1	0	1	0	0	1	1	0	R38	コントラスト値セット・レジスタ3	R/W	GPL7	GPL6	GPL5	GPL4	GPL3	GPL2	GPL1	GPL0	
0	1	0	1	0	0	1	1	1	R39	コントラスト値セット・レジスタ4	R/W	GNL7	GNL6	GNL5	GNL4	GNL3	GNL2	GNL1	GNL0	
0	1	0	1	0	1	0	0	0	R40	プリチャージ方向設定データ・レジスタ	R/W	RDTP3	RDTP2	RDTP1	RDTP0	RDTN3	RDTN2	RDTN1	RDTN0	
0	1	0	1	0	1	0	0	1	R41											
0	1	0	1	0	1	0	1	0	R42	補正入力切断レジスタ	R/W									GHWS
0	1	0	1	0	1	0	1	1	R43											
0	1	0	1	0	1	1	0	0	R44											
0	1	0	1	0	1	1	0	1	R45	キャリブレーション・レジスタ	R/W									OC
0	1	0	1	0	1	1	1	0	R46	プリチャージ期間補完パルス設定レジスタ	R/W		PLIM6	PLIM5	PLIM4	PLIM3	PLIM2	PLIM1	PLIM0	
0	1	0	1	0	1	0	1	1	R47											
0	1	0	1	1	0	0	0	0	R48											
0	1	0	1	1	0	0	0	1	R49	出力ポート・レジスタ	R/W	OP7	OP6	OP5	OP4	OP3	OP2	OP1	OP0	
0	1	0	1	1	0	0	1	0	R50	入力ポート・レジスタ	R					IP3	IP2	IP1	IP0	
0	1	0	1	1	0	0	1	1	R51											
0	1	0	1	1	0	1	0	0	R52											
0	1	0	1	1	0	1	0	1	R53											
0	1	0	1	1	0	1	1	0	R54											
0	1	0	1	1	0	1	1	1	R55											
0	1	0	1	1	1	0	0	0	R56											
0	1	0	1	1	1	0	0	1	R57											
0	1	0	1	1	1	0	1	0	R58											
0	1	0	1	1	1	0	1	1	R59											
0	1	0	1	1	1	1	0	0	R60											
0	1	0	1	1	1	1	0	1	R61											
0	1	0	1	1	1	1	1	0	R62											
0	1	0	1	1	1	1	1	1	R63											
0	1	0	1	0	1	1	0	1	R114	インタフェース動作電圧設定レジスタ	R/W								RTSC1	RTSC0
0	1	0	1	0	1	1	1	0	R115	内部ロジック動作電圧設定レジスタ	R/W								RTSL1	RTSL0

備考 この部分のレジスタは使用できません。

注意 1. W (ライト) のみのレジスタを読み出した場合には、無効データが出力されます。

2. 未使用レジスタを読み出した場合には、ロウ・レベルが出力されます。

7.2 コマンド説明

(1/9)

レジスタ	ビット	略 称	説 明
R0	D ₇	DISP1	内部 RAM データに依存せず、全データが 1 のときと同様の出力を行う機能です。 (ノーマリー・ホワイトの場合、白表示となります。) なお、本コマンドは転送後、次のライン・データを出力するタイミングから実行されます。 0: 通常動作 1: RAM のデータを無視して、全データが 1 として出力します。 DISP0 との関係は、DISP1 が上位コマンドとなり、DISP1 = H の場合、DISP0 = H は無視されます。
	D ₆	DISP0	内部 RAM データに依存せず、全データが 0 のときと同様の出力を行う機能です(ノーマリー・ホワイトの場合、黒表示となります。) なお、本コマンドは転送後、次のライン・データを出力するタイミングから実行されます。 0: 通常動作 1: RAM のデータを無視して、全データが 0 として出力します。
	D ₅	ADC	カラム・アドレス方向ビットです。 ソース・ドライバ出力の方向を選択できます。詳しくは 5.2.2 カラム・アドレス回路を参照してください。
	D ₄	DTY	パーシャル機能を選択します。 パーシャルを選択した場合、パーシャル・オフ領域色は、パーシャル・オフ領域色レジスタ(R19)に設定された色が表示されます。 なお、パーシャル機能により電力を低減できません。電力を低減させる場合、8 色モードを選択してください。 なお、本コマンドは転送後、次のライン・データを出力するタイミングから実効されます。 0: 通常表示モード 1: パーシャル表示モード
	D ₃	STBY	スタンバイ機能を選択するビットです。スタンバイ機能を選択した場合、表示 OFF 動作を実行し、各出力段のアンプ、および内部発振回路を停止します。 ただし、μPD161622 に接続するゲート IC (μPD161640)、および電源 IC (μPD161660) に対してはスタンバイ制御を行いません。そのため、本ビットによるスタンバイ機能を実行後、ゲート IC と電源 IC に対してレギュレータの OFF、および DC/DC コンバータの OFF を実行してください。シーケンスは、μPD161660 のペーパー・マシンを参照してください。 また、スタンバイ解除時は、スタンバイ入力時の動作とは逆に、DC/DC コンバータの ON、およびゲート IC、電源 IC のレギュレータを ON したあと、通常動作コマンドを発行してください。 0: 通常動作 1: スタンバイ機能 (RAM からの表示リード停止、OSC と VCOM 停止、表示 OFF = 全データを 1 として出力)
	D ₂	COLOR	65,000 色モードと 8 色モードの切り替えを行います。8 色モードを選択すると、各出力段のアンプが停止するため、低消費電力が可能です。8 色モード時は、色データとして内部 RAM データの MSB の値が用いられます。 なお、本コマンドは転送後、次のライン・データを出力するタイミングから実行されます。 0: 65,000 色モード (16 ビット/ピクセル) 1: 8 色モード (3 ビット/ピクセル)
D ₁	LPM	ゲート IC (μ PD161640) と電源 IC (μ PD161660) をロウ・パワー・モードへ設定する際に使用します。ロウ・パワー・モードを選択した場合、LPMG 端子、および LPMP 端子の信号が L から H へと変化します (コマンド実行後、すぐに出力が変化します。) なお、LPMG 端子とゲート IC の LPM 端子、LPMP 端子と電源 IC の LPM 端子を接続する必要があります。 0: 通常モード 1: ロウ・パワー・モード	

レジスタ	ビット	略 称	説 明
R0	D ₀	GSM	<p>パースナル表示時のゲート走査信号出力を設定します。</p> <p>“1”を選択した場合、パースナル非表示領域に設定されたラインのゲート走査は停止されます。</p> <p>0：通常モード 1：パースナル非表示領域のゲート走査停止</p>
R1	D ₅	VSEL	<p>液晶駆動回路のプリチャージ出力の電位を設定します。</p> <p>プリチャージ出力の最大/最低出力電位は、次のとおりです。</p> <p>0：電源電圧を使用 (V_S, V_{SS} 電位を出力) 1：内蔵γ出力調整回路最大出力レベル (VPH, VNH, VPL, VNL 出力を使用) VSEL = 0 の場合、プリチャージ出力は V_S, V_{SS} が自動的に出力されます。</p>
	D ₄	GSEL	<p>γ補正抵抗の最大/最低出力電位を設定します。</p> <p>内蔵γ出力調整回路を選択した場合、γ補正抵抗の最大/最低出力電位は、次のとおりです。</p> <p>0：電源電圧に設定 (V_S, V_{SS} 電位を出力) 1：内蔵γ出力調整回路を使用 (VPH, VNH, VPL, VNL 出力を使用)</p>
	D ₁	LTS	<p>キャリブレーションの設定時間を選択します。</p> <p>キャリブレーション機能は、1 ラインの時間を設定することにより、フレーム周波数を調整します。本コマンドでは、1 ラインの設定時間を次の設定から選択できます。</p> <p>0：1 ライン時間 = t_{cal} 1：1 ライン時間 = t_{cal} × 2 (t_{cal}：キャリブレーション設定時間 = 1 ÷ フレーム周波数 ÷ 表示ライン数)</p>
	D ₀	INV	<p>ライン反転機能とフレーム反転機能を選択するビットです。</p> <p>本コマンドにより選択されたモードの実行は、コマンド実行時のゲート・スキャンが 176 ラインまで終了し、次のスキャンが開始するタイミングからです。</p> <p>コマンド実行後、すぐに実行します。また、ラインに同期します。</p> <p>0：ライン反転 1：フレーム反転</p>
R3	D ₀	CRES	<p>コマンド・リセット機能です。電源投入後、必ず実行してください。</p> <p>コマンド・リセットは、実行後 (CRES = 1H), 本ビットを自動的にクリアします。そのため、ソフトにより再度“0”を設定する (通常動作を選択する) 必要はありません。また、コマンド・リセット実行後、本ビットが 1 → 0 に変化する時間は非常に短いため、コマンド・リセット設定後、次のコマンドを設定するまでに時間をあける必要はありません。</p> <p>0：通常動作 1：コマンド・リセット</p>

(3/9)

レジスタ	ビット	略 称	説 明
R5	D ₇	BMD	パラレル・インタフェース使用時のバス幅を設定します。 0: 16 ビット・データ・バス 1: 8 ビット・データ・バス シリアル・インタフェース使用時、本コマンド設定は無効となります。
	D ₆	BSTR	表示 RAM データ書き込み時の、書き込みモードを設定します。 高速 RAM 書き込みモードを選択した場合、μPD161622 内部で表示 RAM へのデータの書き込みは、64 ビットごとに行われます。高速 RAM 書き込みモードを選択する場合は、必ず 64 ビットごとにデータを表示 RAM へ書き込んでください。 0: 通常書き込みモード (16 ビット・アクセス) 1: 高速 RAM 書き込みモード (64 ビット・アクセス)
	D ₄	WAS	ウインドウ・アクセス・モードを設定します。 ウインドウ・アクセス・モードに設定されると、アドレスのインクリメント/デクリメントは、MIN・X アドレス設定レジスタ (R8), MAX・X アドレス設定レジスタ (R9), MIN・Y アドレス設定レジスタ (R10), MAX・Y アドレス設定レジスタ (R11) で設定された領域内でのみ実行されます。 0: 通常動作 1: ウインドウ・アクセス・モード
	D ₂	INC	表示 RAM アドレスのインクリメント/デクリメント方向を選択します。 X アドレス, Y アドレスのアドレス・インクリメント/デクリメントは、それぞれ XDIR(R5: D ₁), YDIR(R5: D ₀)により、設定されます。 0: X アドレス方向にアクセス 1: Y アドレス方向にアクセス
	D ₁	XDIR	表示 RAM アドレスの X アドレス方向のインクリメント/デクリメントの設定をします。 0: X アドレス・インクリメント 1: X アドレス・デクリメント
	D ₀	YDIR	表示 RAM アドレスの Y アドレス方向のインクリメント/デクリメントの設定をします。 0: Y アドレス・インクリメント 1: Y アドレス・デクリメント
R6	D ₇ ~D ₀	XAn	表示 RAM の X アドレスを設定するレジスタです。 00H~83H を設定してください。
R7	D ₇ ~D ₀	YAn	表示 RAM の Y アドレスを設定するレジスタです。 00H~AFH を設定してください。
R8	D ₇ ~D ₀	XMINn	ウインドウ・アクセス・モード時の、X アドレスの最小値を設定します。 X アドレスは MAX・X アドレス・レジスタ (R9) で設定された X アドレス最大値までインクリメントしたあと、次のインクリメントで、本コマンドで設定されたアドレス値に初期化されず (R5: XDIR = 0 の場合)、 00H~82H を設定してください。
R9	D ₇ ~D ₀	XMAXn	ウインドウ・アクセス・モード時の、X アドレスの最大値を設定します。 X アドレスは、本コマンドで設定されたアドレス値までインクリメントしたあと、次のインクリメントで、MIN・X アドレス・レジスタ (R8) で設定された X アドレス最小値に初期化されます (R5: XDIR = 0 の場合)、 01H~83H を設定してください。
R10	D ₇ ~D ₀	YMINn	ウインドウ・アクセス・モード時の、Y アドレスの最小値を設定します。 Y アドレスは、MAX・Y アドレス・レジスタ (R11) で設定された Y アドレス最大値までインクリメントしたあと、次のインクリメントで、本コマンドで設定されたアドレス値に初期化されず (R5: YDIR = 0 の場合)、 00H~AEH を設定してください。

レジスタ	ビット	略称	説明
R11	D7~D0	YMAXn	ウインドウ・アクセス・モード時の、Yアドレスの最大値を設定します。 Yアドレスは、本コマンドで設定されたアドレス値までインクリメントしたあと、次のインクリメントで、MIN・Yアドレス・レジスタ (R10) で設定された Yアドレス最小値に初期化されます (R5: YDIR = 0 の場合)。 01H~AFH を設定してください。
R12	D7~D0	Dn	表示メモリ・レジスタ (内部 RAM) へのデータのリード/ライトに使用します。
R15	D7~D0	SSLn	スクロール領域開始ライン・レジスタ (00H~AFH) です。 画面スクロール表示時、本コマンドで設定されたラインから、スクロール領域ライン数レジスタ (R16) で設定されたライン数分画面が、スクロール・ステップ数レジスタ (R17) で設定されたステップ数だけ、画面上部にシフトします。
R16	D7~D0	SAWn	スクロール領域ライン数レジスタ (00H~AFH) です。 画面スクロール表示時、スクロール領域開始ライン・レジスタ (R15) で設定されたラインから、本コマンドで設定されたライン数分画面が、スクロール・ステップ数レジスタ (R17) で設定されたステップ数だけ、画面上部にシフトします。
R17	D7~D0	SSTn	スクロール・ステップ数レジスタ (00H~AFH) です。 画面スクロールをする場合、スクロール領域ライン数レジスタ (R16) とスクロール・ステップ数レジスタ (R17) で設定された領域が、本コマンドで設定されたライン数分、画面上部にシフトします。 パーシャル表示モードでは、本コマンドは無効となりますので、スクロール機能は使用できません。
R19	D2	PGR	パーシャル・オフ領域色レジスタです。 パーシャル表示時 (R0: DTY = "1"), パーシャル表示領域以外の画面の色を設定します。8色 (RGB 各 1 ビット) から、1色を選択して、OFF色として設定できます。 各色データと本レジスタのビットの関係は次のとおりです。この関係は、ADCの値には依存しません。 PGR: Rの OFF = 0, ON = 1 PGG: Gの OFF = 0, ON = 1 PGB: Bの OFF = 0, ON = 1
	D1	PGG	
	D0	PGB	
R20	D7~D0	P1SLn	パーシャル1表示領域開始ライン・レジスタ (00H~AFH) です。 パーシャル表示時 (R0: DTY = "1"), 本コマンドで設定されたラインから、パーシャル1表示領域ライン数レジスタ (R22) で設定された領域が、パーシャル1表示領域になります。
R21	D7~D0	P2SLn	パーシャル2表示領域開始ライン・レジスタ (00H~AFH) です。 パーシャル表示時 (R0: DTY = "1"), 本コマンドで設定されたラインから、パーシャル2表示領域ライン数レジスタ (R23) で設定された領域が、パーシャル2表示領域になります。
R22	D7~D0	P1AWn	パーシャル1表示領域ライン数レジスタ (00H~AFH) です。 パーシャル1表示領域開始ライン・レジスタ (R20) と、本コマンドで設定したライン数が、パーシャル1表示領域となります。 本レジスタが0の場合、パーシャル2表示領域開始ライン・レジスタ (R29) とパーシャル2表示領域ライン数レジスタ (R31) の値は無効となります。
R23	D7~D0	P2AWn	パーシャル2表示領域ライン数レジスタ (00H~AFH) です。 パーシャル2表示領域開始ライン・レジスタ (R21) と、本コマンドで設定したライン数が、パーシャル2表示領域となります。 パーシャル1表示領域ライン数レジスタが0の場合、パーシャル2表示領域開始ライン・レジスタ (R21) とパーシャル2表示領域ライン数レジスタ (R23) の値は無効となります。

レジスタ	ビット	略 称	説 明
R25	D ₆	BGRS	<p>VCOM 端子より出力する、コモンセンタ電圧を生成するための基準電源を、内部電源、あるいは外部からの電源 (BGRIN 端子から入力) のどちらを使用するかを選択します。</p> <p>0 : VCOM 用電源として内部電源を選択 1 : VCOM 用電源として外部電源 BGRIN からの入力を選択</p>
	D ₅	VCE	<p>電源 IC (μPD161660) の V_O 出力レベルを選択します。</p> <p>なお、μPD161622 の V_{CE} 端子と電源 IC の V_{CE} 端子を接続する必要があります。</p> <p>0 : V_O ハイ・レベル昇圧段数が V_{CC1} の - 1 段 1 : V_O ハイ・レベル昇圧段数が V_{CC1} と同じ段数</p>
	D ₄	VCD2	<p>電源 IC (μPD161660) の V_{DD2} 出力レベルを選択します。</p> <p>なお、μPD161622 の V_{CD2} 端子と電源 IC の V_{CD2} 端子を接続する必要があります。</p> <p>0 : V_{DD2} = V_{DC} × 2 1 : V_{DD2} = V_{DC} × 3</p>
	D ₃	PVCOM	<p>VCOM 出力調整用 D/A コンバータ回路の最大電位 (接続電源) を選択します。</p> <p>0 : VBGR (3.0 V TYP.) 1 : V_S</p>
	D ₂	RGONG	<p>ゲート IC (μPD161640) 内蔵のレギュレータの ON/OFF 制御を行います。</p> <p>OFF を選択した場合、RGONG 端子よりロウ・レベルを出力し、ON を選択した場合 RGONG 端子よりハイ・レベルを出力します。</p> <p>なお、μPD161622 の RGONG 端子とゲート IC の RGON 端子を接続する必要があります。</p> <p>0 : ゲート・ドライバのレギュレータが OFF (V_B) 1 : ゲート・ドライバのレギュレータが ON (V_B)</p>
	D ₁	RGONP	<p>電源 IC (μPD161660) 内蔵のレギュレータの ON/OFF 制御を行います。</p> <p>OFF を選択した場合、RGONP 端子よりロウ・レベルを出力し、ON を選択した場合 RGONP 端子よりハイ・レベルを出力します。</p> <p>なお、μPD161622 の RGONP 端子と電源 IC の RGON 端子を接続する必要があります。</p> <p>0 : 電源 IC のレギュレータが OFF (V_T, V_S) 1 : 電源 IC のレギュレータが ON (V_T, V_S)</p>
	D ₀	DCON	<p>電源 IC (μPD161660) 内蔵の DC/DC コンバータの ON/OFF 制御を行います。</p> <p>OFF を選択した場合、DCON 端子よりロウ・レベルを出力し、ON を選択した場合 DCON 端子よりハイ・レベルを出力します。</p> <p>なお、μPD161622 の DCON 端子と電源 IC の DCON 端子を接続する必要があります。</p> <p>0 : DC/DC コンバータが OFF 1 : DC/DC コンバータが ON</p>
R26	D ₁	V _{CD12}	<p>電源 IC (μPD161660) 内蔵の DC/DC コンバータの昇圧制御を行います。</p> <p>本ビットにて設定されたデータが、V_{CD11} 端子、V_{CD12} 端子より出力されます。</p> <p>なお、μPD161622 の V_{CD11} 端子、V_{CD12} 端子と電源 IC の V_{CD11} 端子と V_{CD12} 端子を接続する必要があります。</p>
	D ₀	V _{CD11}	<p>V_{CD12}, V_{CD11} = 0, 0 : V_{CC1} = V_{DC} × 4 = 0, 1 : V_{CC1} = V_{DC} × 5 = 1, 0 : V_{CC1} = V_{DC} × 6 = 1, 1 : V_{CC1} = V_{DC} × 7</p>

レジスタ	ビット	略称	説明																																				
R29	D7 ~ D0	EV _n	<p>パネル・コモン駆動出力のセンタ値設定用電圧レギュレ - タに<input type="checkbox"/>入力される基準電圧発生回路 (VBGR)の電圧を調整するための ,D/A コンバータ回路を設定します。D/A コンバータ回路は ,基準電圧発生回路 (VBGR) で生成された定電圧を 256 分割しており ,本コマンドの設定により ,VBGR-V_{SS}間より 1 レベル選択できます。</p> <p>詳しくは , 5.5 コモン調整回路 , 5.8 D/A コンバータ回路を参照してください。</p>																																				
R30	D7	BPL	<p>極性反転のタイミングにより ,未使用側のγ補正回路基準電圧発生アンプ (VPH, VPL, VNH, VNL) の能力を最小に切り替え ,消費電流を低減します。</p> <p>アンプの能力は ,使用 TFT パネルで十分に評価の上 ,決定してください。</p> <p>0 : ノーマル 1 : 基準電圧発生アンプ能力切り換え駆動</p>																																				
	D6 ~ D4	Cin	<p>パネル・コモン駆動波形センタ値設定用のアンプ (VCOM) の能力を次のバイアス電流を調整することにより設定します。</p> <p>アンプの能力は ,使用 TFT パネルで十分に評価のうえ ,決定してください。</p> <table border="1" style="width: 100%; border-collapse: collapse; margin-top: 10px;"> <thead> <tr> <th>C12</th> <th>C11</th> <th>C10</th> <th>VCOM センタ値設定アンプ・バイアス電流値</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>0.20 μA</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>0.50 μA</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>0.10 μA</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>0.05 μA</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>1.00 μA</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>1.50 μA</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>2.00 μA</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>3.00 μA</td></tr> </tbody> </table>	C12	C11	C10	VCOM センタ値設定アンプ・バイアス電流値	0	0	0	0.20 μA	0	0	1	0.50 μA	0	1	0	0.10 μA	0	1	1	0.05 μA	1	0	0	1.00 μA	1	0	1	1.50 μA	1	1	0	2.00 μA	1	1	1	3.00 μA
	C12	C11	C10	VCOM センタ値設定アンプ・バイアス電流値																																			
0	0	0	0.20 μA																																				
0	0	1	0.50 μA																																				
0	1	0	0.10 μA																																				
0	1	1	0.05 μA																																				
1	0	0	1.00 μA																																				
1	0	1	1.50 μA																																				
1	1	0	2.00 μA																																				
1	1	1	3.00 μA																																				
D3	VCOMC	<p>パネル・コモン駆動波形センタ値設定用のアンプ (VCOM) の使用/未使用を選択します。外部コモン駆動回路を使用する場合などに使用します。</p> <p>0 : VCOM アンプ動作 1 : VCOM アンプ停止</p>																																					
D2 ~ D0	SF _n	<p>ソース出力 (S₁ ~ S₃₉₆) の能力を次のバイアス電流を調整することにより設定します。出力の能力は ,使用 TFT パネルで十分に評価のうえ ,決定してください。</p> <table border="1" style="width: 100%; border-collapse: collapse; margin-top: 10px;"> <thead> <tr> <th>SF2</th> <th>SF1</th> <th>SF1</th> <th>ソース出力バイアス電流値</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>0.20 μA</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>0.15 μA</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>0.25 μA</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>0.10 μA</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>0.20 μA</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>0.30 μA</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>0.40 μA</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>0.05 μA</td></tr> </tbody> </table>	SF2	SF1	SF1	ソース出力バイアス電流値	0	0	0	0.20 μA	0	0	1	0.15 μA	0	1	0	0.25 μA	0	1	1	0.10 μA	1	0	0	0.20 μA	1	0	1	0.30 μA	1	1	0	0.40 μA	1	1	1	0.05 μA	
		SF2	SF1	SF1	ソース出力バイアス電流値																																		
0	0	0	0.20 μA																																				
0	0	1	0.15 μA																																				
0	1	0	0.25 μA																																				
0	1	1	0.10 μA																																				
1	0	0	0.20 μA																																				
1	0	1	0.30 μA																																				
1	1	0	0.40 μA																																				
1	1	1	0.05 μA																																				

レジスタ	ビット	略称	説明																																				
R31	D7	WHP	<p>正極側・負極側,それぞれの white レベル (VPL, VNL, ノーマリー・ホワイト時)用基準電圧発生回路のアンプ出力モードを次のように設定します。</p> <p>アンプの能力は,使用 TFT パネルで十分に評価のうえ,決定してください。</p> <p>0: ノーマル・モード 1: ハイ・パワー・モード (出力段能力: ノーマル×2)</p>																																				
	D6 ~ D4	WIn	<p>正極側・負極側,それぞれの white レベル (VPL, VNL, ノーマリー・ホワイト時)用基準電圧発生回路のアンプ出力のバイアス電流を次のように設定します。</p> <p>アンプの能力は,使用 TFT パネルで十分に評価のうえ,決定してください。</p> <table border="1" style="margin: 10px auto; border-collapse: collapse;"> <thead> <tr> <th>WI2</th> <th>WI1</th> <th>WI0</th> <th>アンプ・バイアス電流</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>0.20 μA</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>0.50 μA</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>0.10 μA</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>0.05 μA</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>1.00 μA</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>1.50 μA</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>2.00 μA</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>3.00 μA</td></tr> </tbody> </table>	WI2	WI1	WI0	アンプ・バイアス電流	0	0	0	0.20 μA	0	0	1	0.50 μA	0	1	0	0.10 μA	0	1	1	0.05 μA	1	0	0	1.00 μA	1	0	1	1.50 μA	1	1	0	2.00 μA	1	1	1	3.00 μA
	WI2	WI1	WI0	アンプ・バイアス電流																																			
	0	0	0	0.20 μA																																			
0	0	1	0.50 μA																																				
0	1	0	0.10 μA																																				
0	1	1	0.05 μA																																				
1	0	0	1.00 μA																																				
1	0	1	1.50 μA																																				
1	1	0	2.00 μA																																				
1	1	1	3.00 μA																																				
D3	BHP	<p>正極側・負極側,それぞれの black レベル (VPH, VNH, ノーマリー・ホワイト時)用基準電圧発生回路のアンプ出力モードを次のように設定します。</p> <p>アンプの能力は,使用 TFT パネルで十分に評価のうえ,決定してください。</p> <p>0: ノーマル・モード 1: ハイ・パワー・モード (出力段能力: ノーマル×2)</p>																																					
D2 ~ D0	BIn	<p>正極側・負極側,それぞれの black レベル (VPH, VNH, ノーマリー・ホワイト時)用基準電圧発生回路のアンプ出力のバイアス電流を次のように設定します。</p> <p>アンプの能力は,使用 TFT パネルで十分に評価のうえ,決定してください。</p> <table border="1" style="margin: 10px auto; border-collapse: collapse;"> <thead> <tr> <th>BI2</th> <th>BI1</th> <th>BI0</th> <th>アンプ・バイアス電流</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>0.20 μA</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>0.50 μA</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>0.10 μA</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>0.05 μA</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>1.00 μA</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>1.50 μA</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>2.00 μA</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>3.00 μA</td></tr> </tbody> </table>	BI2	BI1	BI0	アンプ・バイアス電流	0	0	0	0.20 μA	0	0	1	0.50 μA	0	1	0	0.10 μA	0	1	1	0.05 μA	1	0	0	1.00 μA	1	0	1	1.50 μA	1	1	0	2.00 μA	1	1	1	3.00 μA	
BI2	BI1	BI0	アンプ・バイアス電流																																				
0	0	0	0.20 μA																																				
0	0	1	0.50 μA																																				
0	1	0	0.10 μA																																				
0	1	1	0.05 μA																																				
1	0	0	1.00 μA																																				
1	0	1	1.50 μA																																				
1	1	0	2.00 μA																																				
1	1	1	3.00 μA																																				
R36	D7 ~ D0	GPHn	<p>正極性の Black レベルの電圧値を設定します。</p> <p>詳しくは, 5.8 γカ - ブ補正電源回路を参照してください。</p>																																				
R37	D7 ~ D0	GNHn	<p>負極時の White レベルの電圧値を設定します。</p> <p>詳しくは, 5.8 γカ - ブ補正電源回路を参照してください。</p>																																				
R38	D7 ~ D0	GPLn	<p>正極時の White レベルの電圧値を設定します</p> <p>詳しくは, 5.8 γカ - ブ補正電源回路を参照してください。</p>																																				
R39	D7 ~ D0	GNLn	<p>負極性の Black レベルの電圧値を設定します。</p> <p>詳しくは, 5.8 γカ - ブ補正電源回路を参照してください。</p>																																				

レジスタ	ビット	略称	説明																				
★ ★	D7~D4	RDTPn	<p>正極駆動時の、プリチャージ方向の切り換えデータ値を設定します。 RDTPn に設定された値は、表示 RAM データ Dn (RGB 各 6 ビット) の上位 4 ビットに次のように対応します。</p> <table border="1" style="margin-left: 20px;"> <thead> <tr> <th></th> <th>RDTP3</th> <th>RDTP2</th> <th>RDTP1</th> <th>RDTP0</th> </tr> </thead> <tbody> <tr> <td>ドット 1 (R)</td> <td>D₁₅</td> <td>D₁₄</td> <td>D₁₃</td> <td>D₁₂</td> </tr> <tr> <td>ドット 2 (G)</td> <td>D₁₀</td> <td>D₉</td> <td>D₈</td> <td>D₇</td> </tr> <tr> <td>ドット 3 (B)</td> <td>D₄</td> <td>D₃</td> <td>D₂</td> <td>D₁</td> </tr> </tbody> </table>		RDTP3	RDTP2	RDTP1	RDTP0	ドット 1 (R)	D ₁₅	D ₁₄	D ₁₃	D ₁₂	ドット 2 (G)	D ₁₀	D ₉	D ₈	D ₇	ドット 3 (B)	D ₄	D ₃	D ₂	D ₁
		RDTP3	RDTP2	RDTP1	RDTP0																		
ドット 1 (R)	D ₁₅	D ₁₄	D ₁₃	D ₁₂																			
ドット 2 (G)	D ₁₀	D ₉	D ₈	D ₇																			
ドット 3 (B)	D ₄	D ₃	D ₂	D ₁																			
D3~D0	RDTNn	<p>負極駆動時の、プリチャージ方向の切り換えデータ値を設定します。 RDTNn に設定された値は、表示 RAM データ Dn (RGB 各 6 ビット) の上位 4 ビットに次のように対応します。</p> <table border="1" style="margin-left: 20px;"> <thead> <tr> <th></th> <th>RDTN3</th> <th>RDTN2</th> <th>RDTN1</th> <th>RDTN0</th> </tr> </thead> <tbody> <tr> <td>ドット 1 (R)</td> <td>D₁₅</td> <td>D₁₄</td> <td>D₁₃</td> <td>D₁₂</td> </tr> <tr> <td>ドット 2 (G)</td> <td>D₁₀</td> <td>D₉</td> <td>D₈</td> <td>D₇</td> </tr> <tr> <td>ドット 3 (B)</td> <td>D₄</td> <td>D₃</td> <td>D₂</td> <td>D₁</td> </tr> </tbody> </table>		RDTN3	RDTN2	RDTN1	RDTN0	ドット 1 (R)	D ₁₅	D ₁₄	D ₁₃	D ₁₂	ドット 2 (G)	D ₁₀	D ₉	D ₈	D ₇	ドット 3 (B)	D ₄	D ₃	D ₂	D ₁	
	RDTN3	RDTN2	RDTN1	RDTN0																			
ドット 1 (R)	D ₁₅	D ₁₄	D ₁₃	D ₁₂																			
ドット 2 (G)	D ₁₀	D ₉	D ₈	D ₇																			
ドット 3 (B)	D ₄	D ₃	D ₂	D ₁																			
R42	D ₀	GHSW	<p>γ補正用電圧入力端子 (V₀-V₅) と μPD161622 内部 γ補正用抵抗の接続用スイッチを制御します。 0 : スイッチ OFF (切断) 1 : スイッチ ON (接続)</p>																				
R45	D ₀	OC	<p>キャリブレーション機能に使用するレジスタです。 キャリブレーション開始コマンド実行から、キャリブレーション停止コマンド実行までの時間が 1 ライン分の時間になります。 0 : キャリブレーション停止 1 : キャリブレーション開始</p>																				
R46	D ₆ ~D ₀	PLIMn	<p>1 ライン出力期間のプリチャージ時間を設定するレジスタです。 本レジスタに設定されたクロック数+2 CLK(1/f_{osc})が、1 ライン駆動時におけるプリチャージ時間になります。 詳しくは、5.4.1 駆動タイミングを参照してください。</p>																				
R49	D ₇ ~D ₀	OPn	<p>出力ポート (OP₇~OP₀) 書き込み インデクス・レジスタにて γ補正用入力切断レジスタ (R42) を指定後、出力ポート・レジスタ (R49) へ書き込みを実行すると、すぐに OP₇~OP₀ 端子へと書き込まれた値が出力を開始します。</p>																				
R50	D ₃ ~D ₀	IPn	<p>入力ポート (IP₃~IP₀) 読み出し IP₃~IP₀ の入力を読み出すにあたり、次の方法で行なってください。 <読み出しシーケンス> インデクス・レジスタにより、入力ポート・レジスタ (R50) を指定 入力ポート・レジスタ (R50) のリードを実行</p>																				

レジスタ	ビット	略称	説明				
R114	D ₁ , D ₀	RTSCn	<p>インタフェース回路系の動作電圧により、最適な内部回路動作を選択します。 本レジスタの設定は、次の設定を推奨します。</p> <table border="1" style="margin: 10px auto; border-collapse: collapse;"> <tr> <td style="padding: 2px 10px;">RTSC1</td> <td style="padding: 2px 10px;">RTSC0</td> </tr> <tr> <td style="text-align: center; padding: 2px 10px;">1</td> <td style="text-align: center; padding: 2px 10px;">1</td> </tr> </table> <p>注意 本レジスタと内部ロジック動作電圧設定レジスタ (R115) は、必ず同一値を選択してください。</p>	RTSC1	RTSC0	1	1
RTSC1	RTSC0						
1	1						
R115	D ₁ , D ₀	RTSLn	<p>内部ロジック回路系の動作電圧により、最適な内部回路動作を選択します。 本レジスタの設定は、次の設定を推奨します。</p> <table border="1" style="margin: 10px auto; border-collapse: collapse;"> <tr> <td style="padding: 2px 10px;">RTSL1</td> <td style="padding: 2px 10px;">RTSL0</td> </tr> <tr> <td style="text-align: center; padding: 2px 10px;">1</td> <td style="text-align: center; padding: 2px 10px;">1</td> </tr> </table> <p>注意 本レジスタとインタフェース動作電圧設定レジスタ (R114) は、必ず同一値を選択してください。</p>	RTSL1	RTSL0	1	1
RTSL1	RTSL0						
1	1						

8. 電気的特性

絶対最大定格 ($T_A = 25^\circ\text{C}$, $V_{SS} = 0\text{V}$)

項目	略号	定格	単位
電源電圧	V_S	-0.5 ~ +6.5	V
電源電圧	V_{CC1}	-0.5 ~ +4.0	V
電源電圧	V_{CC2}	-0.5 ~ $V_{CC1}+0.5$	V
γ 補正電源	V_0-V_5	-0.5 ~ $V_S+0.5$	V
入力電圧	V_I	-0.5 ~ $V_{CC1}+0.5$	V
入力電流	I_I	± 10	mA
動作周囲温度	T_A	-40 ~ +85	$^\circ\text{C}$
保存温度	T_{stg}	-55 ~ +125	$^\circ\text{C}$

注意 各項目のうち1項目でも、また一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。

つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で製品をご使用ください。

推奨動作範囲 ($T_A = -40 \sim +85^\circ\text{C}$, $V_{SS} = 0\text{V}$)

項目	略号	MIN.	TYP.	MAX.	単位
電源電圧	V_S	4.3	5.0	5.5	V
電源電圧	V_{CC1}	2.5	2.7	3.6	V
電源電圧	V_{CC2}	1.7	1.8	V_{CC1}	V
入力電圧	V_{I1} 注1	0		V_{CC1}	V
入力電圧	V_{I2} 注2	0		V_{CC2}	V

- ★ 注1．電源系が V_{CC1} の端子： $T_{OUT0} - T_{OUT15}$, $IP_0 \sim IP_3$, $OP_0 \sim OP_7$, $LPMG$, $LPMP$, GOE_1 , GOE_2 , $GSTB$, $GCLK$, $DCON$, $RGONP$, $RGONG$, V_{CD11} , V_{CD12} , V_{CD2} , V_{CE} , R_{SEL} , T_{STRST} , T_{STVIHL} , OSC_{IN}
- ★ 2．電源系が V_{CC2} の端子： $/CS$, $/RD(E)$, $/WR(R, /W)$, $D_0 \sim D_5$, $D_6(SCL)$, $D_7(SI)$, RS , $/RESET$, $C86$, PSX

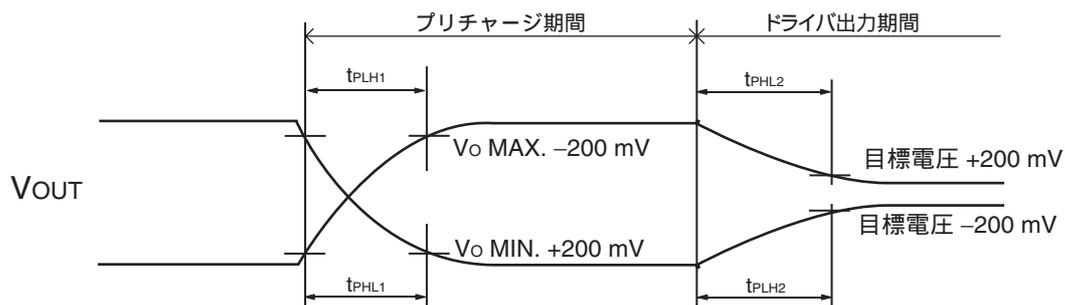
電気的特性 (特に指定のないかぎり, $T_A = -40 \sim +85^\circ\text{C}$, $V_{CC1} = 2.5 \sim 3.6\text{ V}$, $V_{CC2} = 1.7\text{ V} \sim V_{CC1}$, $V_S = 4.3 \sim 5.5\text{ V}$)

項目	記号	条件	MIN.	TYP. ^{注1}	MAX.	単位	
ハイ・レベル入力電圧	V _{IH1}	V _{CC1} 系	0.8 V _{CC1}			V	
	V _{IH2}	V _{CC2} 系	0.8 V _{CC2}			V	
ロウ・レベル入力電圧	V _{IL1}	V _{CC1} 系			0.2 V _{CC1}	V	
	V _{IL2}	V _{CC2} 系			0.2 V _{CC2}	V	
ハイ・レベル出力電圧	V _{OH1}	V _{CC1} 系, I _{OUT} = -100 μA	0.9 V _{CC1}			V	
	V _{OH2}	V _{CC2} 系, I _{OUT} = -1 mA	0.8 V _{CC2}			V	
	V _{OH3}	V _{COU} T1, V _{COU} T2, I _{OUT} = -100 μA	0.9 V _S			V	
ロウ・レベル出力電圧	V _{OL1}	V _{CC1} 系, I _{OUT} = 100 μA			0.1 V _{CC1}	V	
	V _{OL2}	V _{CC2} 系, I _{OUT} = 1 mA			0.2 V _{CC2}	V	
	V _{OL3}	V _{COU} T1, V _{COU} T2, I _{OUT} = 100 μA			0.1 V _S	V	
VCOM 出力電圧	V _{COMH}	I _{SOURCE} = 100 μA	V _{COM} - 0.3			mV	
	V _{COML}	I _{SINK} = -100 μA			V _{COM} + 0.3	mV	
ハイ・レベル入力電流	I _{IH1}	D ₀ ~ D ₁₅ 以外			1	μA	
ロウ・レベル入力電流	I _{IL1}	D ₀ ~ D ₁₅ 以外			- 1	μA	
ハイ・レベル・リ・ク電流	I _{LIH}	D ₀ ~ D ₁₅			10	μA	
ロウ・レベル・リ・ク電流	I _{LIL}	D ₀ ~ D ₁₅			-10	μA	
ハイ・レベル・ドライバ出力電流	I _{VOH}	V _X = 3.5 V, V _{OUT} = 4.5 V, V _S = 5.0 V ^{注2}	-85			μA	
ロウ・レベル・ドライバ出力電流	I _{VOL}	V _X = 1.5 V, V _{OUT} = 0.5 V, V _S = 5.0 V ^{注2}			30	μA	
VCOM 出力用内部基準電圧変動	ΔV _{COM}		-10		10	%	
消費電流	I _{CC1}	V _{CC1} (CPU 非アクセス時)		140	240	μA	
	I _{CC2}	V _{CC2} (CPU 非アクセス時)		0.2	5.0	μA	
	I _{STBY}	V _{CC1} (スタンバイ・モード)		1	10	μA	
	I _S	V _S (65,000 色モード) ^{注3}			600	1000	μA
		V _S (8 色モード) ^{注3}			45	100	μA
ドライバ出力電流 (プリチャージ時)	I _{VOH}	V _S = 5.0 V, V _{OUT} = V _S - 0.1V ^{注2}		- 0.14	- 0.07	mA	
	I _{VOL}	V _S = 5.0 V, V _{OUT} = V _{SS} + 0.1V ^{注2}	0.1	0.25		mA	
出力電圧偏差	ΔV _{O1}	V _{OUT} = 1.3 V ~ (V _S - 1.3 V) ^{注2}	- 20		20	mV	
	ΔV _{O2}	V _{OUT} = 0.3 ~ 1.3 V ^{注2} , (V _S - 1.3 V) ~ (V _S - 0.3 V)	- 30		30	mV	

注1. TYP.値は T_A = 25°C における参考値です。

- ★ 2. V_X: アナログ出力端子 S₁ ~ S₃₉₆ の出力電圧, V_{OUT}: アナログ出力端子 S₁ ~ S₃₉₆ への印加電圧です。
- 3. フレーム周波数 60 Hz, ライン反転モード選択, 市松模様パターン入力, 無負荷です。

スイッチング特性 (特に指定のないかぎり, $T_A = -40 \sim +85^\circ\text{C}$, $V_{CC1} = 2.5 \sim 3.6\text{ V}$, $V_{CC2} = 1.7\text{ V} \sim V_{CC1}$, $V_S = 5.0\text{ V}$)

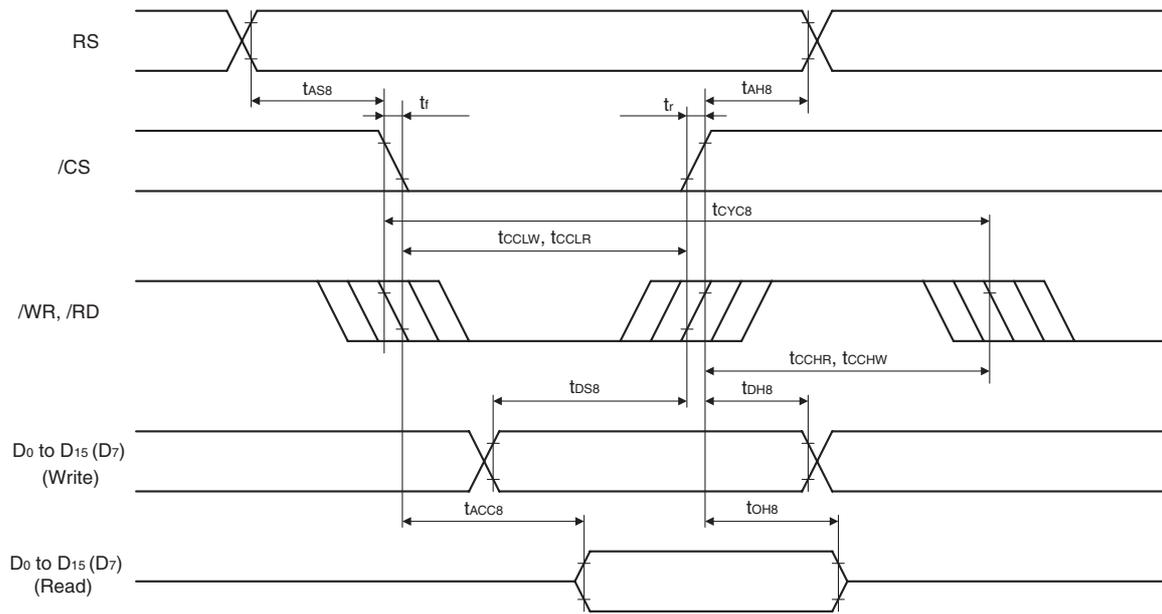


項目	略号	条件		MIN.	TYP. ^注	MAX.	単位
★ ドライバ出力遅延時間 1 (プリチャージ期間)	t _{PLH1}	V _S = 5.0 V, 4 kΩ +27 pF	V _O MAX. - 200 mV			40	μs
	t _{PHL1}		V _O MIN. + 200 mV			70	μs
★ ドライバ出力遅延時間 2 (ドライバ出力期間)	t _{PLH2}		プリチャージ完了 目標電圧 - 200 mV			50	μs
	t _{PHL2}		プリチャージ完了 目標電圧 + 200 mV			60	μs

注 TYP.値は $T_A = 25^\circ\text{C}$ における参考値です。

AC 特性 (特に指定のないかぎり, $T_A = -40 \sim +85^\circ\text{C}$, $V_{CC1} = 2.5 \sim 3.6 \text{ V}$, $V_{CC2} = 1.7 \text{ V} \sim V_{CC1}$)

(a) i80CPU インタフェース



V_{CC1} = 2.5 ~ 3.6 V, V_{CC2} = 2.5 ~ 3.6 V, V_{CC1} V_{CC2} (通常書き込みモード, R114, R115 = 03 H)

項目	記号	条件	MIN.	TYP. ^注	MAX.	単位
アドレス・ホールド時間	t _{AH8}	RS	0			ns
アドレス・セットアップ時間	t _{AS8}	RS	0			ns
システム・サイクル時間	t _{CYC8}		250			ns
コントロール・ロウ・レベル・パルス幅 (/WR)	t _{CCLW}	/WR	60			ns
コントロール・ロウ・レベル・パルス幅 (/RD)	t _{CCLR}	/RD	140			ns
コントロール・ハイ・レベル・パルス幅 (/WR)	t _{CCHW}	/WR	60			ns
コントロール・ハイ・レベル・パルス幅 (/RD)	t _{CCHR}	/RD	80			ns
データ・セットアップ時間	t _{DS8}	D ₀ ~ D ₁₅	60			ns
データ・ホールド時間	t _{DH8}	D ₀ ~ D ₁₅	0			ns
/RD アクセス時間	t _{ACC8}	D ₀ ~ D ₁₅ , C _L = 100 pF			110	ns
出力ディスエーブル時間	t _{OH8}	D ₀ ~ D ₁₅ , C _L = 5 pF	10		100	ns

注 TYP.値は T_A = 25°C における参考値です。

備考 1. 入力信号の立ち上がり, 立ち下がり時間 (t_r, t_f) は, 15 ns 以下で規定します。

2. すべてのタイミングは V_{CC2} の 20 ~ 80% を基準として規定します。

V_{CC1} = 2.5 ~ 3.6 V, V_{CC2} = 1.7 ~ 2.5 V, V_{CC1} V_{CC2} (通常書き込みモード, R114, R115 = 03 H)

項目	記号	条件	MIN.	TYP. ^注	MAX.	単位
アドレス・ホールド時間	t _{AH8}	RS	0			ns
アドレス・セットアップ時間	t _{AS8}	RS	0			ns
システム・サイクル時間	t _{CYC8}		333			ns
コントロール・ロウ・レベル・パルス幅 (/WR)	t _{CCLW}	/WR	60			ns
コントロール・ロウ・レベル・パルス幅 (/RD)	t _{CCLR}	/RD	160			ns
コントロール・ハイ・レベル・パルス幅 (/WR)	t _{CCHW}	/WR	100			ns
コントロール・ハイ・レベル・パルス幅 (/RD)	t _{CCHR}	/RD	140			ns
データ・セットアップ時間	t _{DS8}	D ₀ ~ D ₁₅	60			ns
データ・ホールド時間	t _{DH8}	D ₀ ~ D ₁₅	0			ns
/RD アクセス時間	t _{ACC8}	D ₀ ~ D ₁₅ , C _L = 100 pF			150	ns
出力ディスエーブル時間	t _{OH8}	D ₀ ~ D ₁₅ , C _L = 5 pF	10		150	ns

注 TYP.値は T_A = 25°C における参考値です。

備考 1. 入力信号の立ち上がり, 立ち下がり時間 (t_r, t_f) は, 15 ns 以下で規定します。

2. すべてのタイミングは V_{CC2} の 20 ~ 80% を基準として規定します。

$V_{CC1} = 2.5 \sim 3.6 \text{ V}$, $V_{CC2} = 2.5 \sim 3.6 \text{ V}$, $V_{CC1} = V_{CC2}$ (高速 RAM 書き込みモード, データ書き込み時のみ有効,
R114, R115 = 03 H)

項目	記号	条件	MIN.	TYP. ^注	MAX.	単位
アドレス・ホールド時間	t _{AH8}	RS	0			ns
アドレス・セットアップ時間	t _{AS8}	RS	0			ns
システム・サイクル時間	t _{CYC8}		62			ns
コントロール・ロウ・レベル・パルス幅 (/WR)	t _{CCLW}	/WR	35			ns
コントロール・ハイ・レベル・パルス幅 (/WR)	t _{CCHW}	/WR	25			ns
データ・セットアップ時間	t _{DS8}	D ₀ ~ D ₁₅	25			ns
データ・ホールド時間	t _{DH8}	D ₀ ~ D ₁₅	0			ns

注 TYP.値は T_A = 25°C における参考値です。

備考 1. 入力信号の立ち上がり, 立ち下がり時間 (t_r, t_f) は, 15 ns 以下で規定します。

2. すべてのタイミングは V_{CC2} の 20 ~ 80% を基準として規定します。

$V_{CC1} = 2.5 \sim 3.6 \text{ V}$, $V_{CC2} = 1.7 \sim 2.5 \text{ V}$, $V_{CC1} = V_{CC2}$ (高速 RAM 書き込みモード, データ書き込み時のみ有効,
R114, R115 = 03 H)

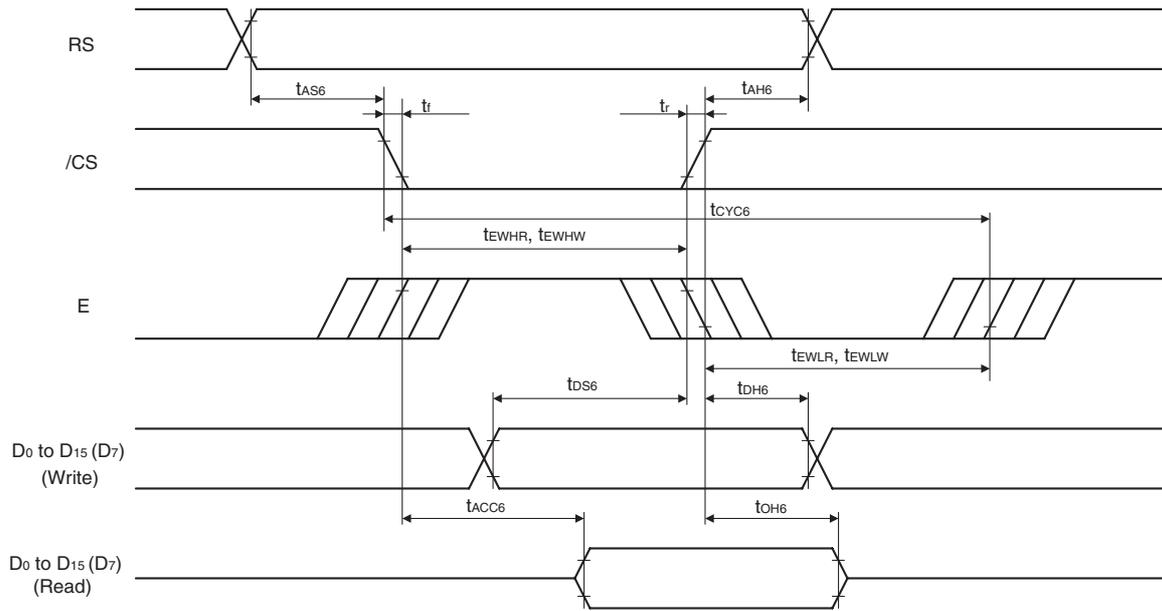
項目	記号	条件	MIN.	TYP. ^注	MAX.	単位
アドレス・ホールド時間	t _{AH8}	RS	0			ns
アドレス・セットアップ時間	t _{AS8}	RS	0			ns
システム・サイクル時間	t _{CYC8}		83			ns
コントロール・ロウ・レベル・パルス幅 (/WR)	t _{CCLW}	/WR	35			ns
コントロール・ハイ・レベル・パルス幅 (/WR)	t _{CCHW}	/WR	30			ns
データ・セットアップ時間	t _{DS8}	D ₀ ~ D ₁₅	30			ns
データ・ホールド時間	t _{DH8}	D ₀ ~ D ₁₅	0			ns

注 TYP.値は T_A = 25°C における参考値です。

備考 1. 入力信号の立ち上がり, 立ち下がり時間 (t_r, t_f) は, 15 ns 以下で規定します。

2. すべてのタイミングは V_{CC2} の 20 ~ 80% を基準として規定します。

(b) M68CPU インタフェース



V_{CC1} = 2.5 ~ 3.6 V, V_{CC2} = 2.5 ~ 3.6 V, V_{CC1} V_{CC2} (通常書き込みモード, R114, R115 = 03 H)

項目	記号	条件	MIN.	TYP. ^注	MAX.	単位
アドレス・ホールド時間	t _{AH6}	RS	0			ns
アドレス・セットアップ時間	t _{AS6}	RS	0			ns
システム・サイクル時間	t _{CYC6}		250			ns
データ・セットアップ時間	t _{DS6}	D ₀ ~ D ₁₅	80			ns
データ・ホールド時間	t _{DH6}	D ₀ ~ D ₁₅	0			ns
アクセス時間	t _{ACC6}	D ₀ ~ D ₁₅ , C _L = 100 pF			110	ns
出力ディスエーブル時間	t _{OH6}	D ₀ ~ D ₁₅ , C _L = 5 pF	10		100	ns
イネブル・ハイ・レベル・パルス幅	Read	t _{EWHR}	E	140		ns
	Write	t _{EWHW}	E	120		ns
イネブル・ロウ・レベル・パルス幅	Read	t _{EWLR}	E	80		ns
	Write	t _{EWLW}	E	60		ns

注 TYP.値は T_A = 25°C における参考値です。

- 備考 1.** 入力信号の立ち上がり, 立ち下がり時間 (t_r, t_f) は, 15 ns 以下で規定します。システム・サイクル時間を高速で使用する場合は, (t_r + t_f) < (t_{CYC6} - t_{EWLR} - t_{EWHR}), または (t_r + t_f) < (t_{CYC6} - t_{EWLW} - t_{EWHW}) で規定されます。
- 2.** すべてのタイミングは, V_{CC2} の 20 ~ 80% を基準として規定します。

V_{CC1} = 2.5 ~ 3.6 V, V_{CC2} = 1.7 ~ 2.5 V, V_{CC1} V_{CC2} (通常書き込みモード, R114, R115 = 03 H)

項目	記号	条件	MIN.	TYP. ^注	MAX.	単位
アドレス・ホールド時間	t _{AH6}	RS	0			ns
アドレス・セットアップ時間	t _{AS6}	RS	0			ns
システム・サイクル時間	t _{CYC6}		333			ns
データ・セットアップ時間	t _{DS6}	D ₀ ~ D ₁₅	100			ns
データ・ホールド時間	t _{DH6}	D ₀ ~ D ₁₅	0			ns
アクセス時間	t _{ACC6}	D ₀ ~ D ₁₅ , C _L = 100 pF			150	ns
出力ディスエーブル時間	t _{OH6}	D ₀ ~ D ₁₅ , C _L = 5 pF	10		150	ns
イネブル・ハイ・レベル・パルス幅	Read	t _{EWHR}	E	160		ns
	Write	t _{EWHW}	E	120		ns
イネブル・ロウ・レベル・パルス幅	Read	t _{EWLR}	E	140		ns
	Write	t _{EWLW}	E	100		ns

注 TYP.値は T_A = 25°C における参考値です。

- 備考 1.** 入力信号の立ち上がり, 立ち下がり時間 (t_r, t_f) は, 15 ns 以下で規定します。システム・サイクル時間を高速で使用する場合は, (t_r + t_f) < (t_{CYC6} - t_{EWLR} - t_{EWHR}), または (t_r + t_f) < (t_{CYC6} - t_{EWLW} - t_{EWHW}) で規定されま
- す。
- 2.** すべてのタイミングは, V_{CC2} の 20 ~ 80% を基準として規定します。

V_{CC1} = 2.5 ~ 3.6 V, V_{CC2} = 2.5 ~ 3.6 V, V_{CC1} V_{CC2} (高速 RAM 書き込みモード, データ書き込み時のみ有効, R114, R115 = 03 H)

項目	記号	条件	MIN.	TYP. ^注	MAX.	単位
アドレス・ホールド時間	t _{AH6}	RS	0			ns
アドレス・セットアップ時間	t _{AS6}	RS	0			ns
システム・サイクル時間	t _{CYC6}		62			ns
★ データ・セットアップ時間	t _{DS6}	D ₀ ~ D ₁₅	20			ns
データ・ホールド時間	t _{DH6}	D ₀ ~ D ₁₅	0			ns
イネブル・ハイ・レベル・パルス幅	t _{EW_{HW}}	E	35			ns
イネブル・ロウ・レベル・パルス幅	t _{EW_{LW}}	E	20			ns

注 TYP.値は T_A = 25°C における参考値です。

- 備考 1. 入力信号の立ち上がり, 立ち下がり時間 (t_r, t_f) は, 15 ns 以下で規定します。システム・サイクル時間を高速で使用する場合は, (t_r + t_f) < (t_{CYC6} - t_{EW_{LR}} - t_{EW_{HR}}), または (t_r + t_f) < (t_{CYC6} - t_{EW_{LW}} - t_{EW_{HW}}) で規定されます。
2. すべてのタイミングは, V_{CC2} の 20 ~ 80% を基準として規定します。

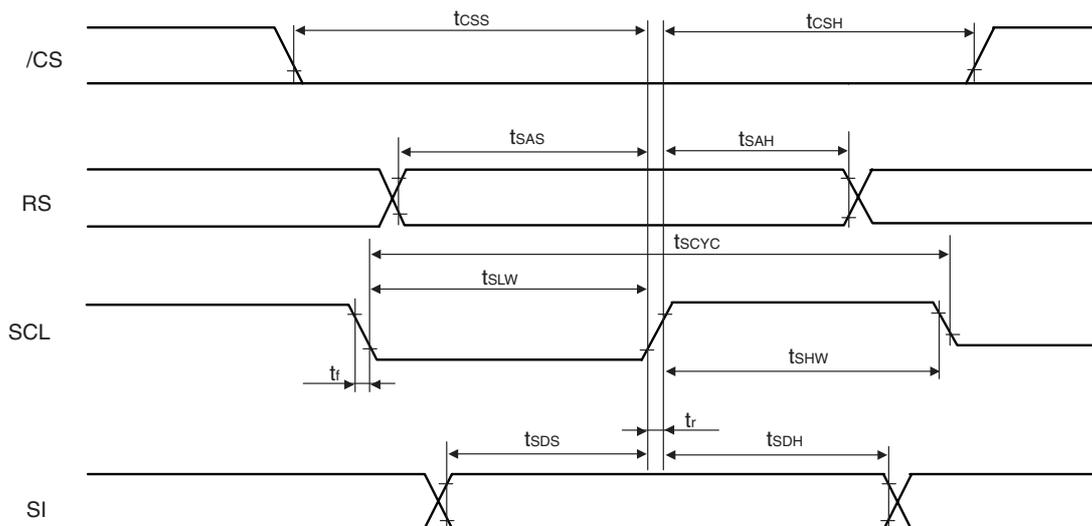
V_{CC1} = 2.5 ~ 3.6 V, V_{CC2} = 1.7 ~ 2.5 V, V_{CC1} V_{CC2} (高速 RAM 書き込みモード, データ書き込み時のみ有効, R114, R115 = 03 H)

項目	記号	条件	MIN.	TYP. ^注	MAX.	単位
アドレス・ホールド時間	t _{AH6}	RS	0			ns
アドレス・セットアップ時間	t _{AS6}	RS	0			ns
システム・サイクル時間	t _{CYC6}		83			ns
★ データ・セットアップ時間	t _{DS6}	D ₀ ~ D ₁₅	30			ns
データ・ホールド時間	t _{DH6}	D ₀ ~ D ₁₅	0			ns
イネブル・ハイ・レベル・パルス幅	t _{EW_{HW}}	E	40			ns
イネブル・ロウ・レベル・パルス幅	t _{EW_{LW}}	E	30			ns

注 TYP.値は T_A = 25°C における参考値です。

- 備考 1. 入力信号の立ち上がり, 立ち下がり時間 (t_r, t_f) は, 15 ns 以下で規定します。システム・サイクル時間を高速で使用する場合は, (t_r + t_f) < (t_{CYC6} - t_{EW_{LR}} - t_{EW_{HR}}), または (t_r + t_f) < (t_{CYC6} - t_{EW_{LW}} - t_{EW_{HW}}) で規定されます。
2. すべてのタイミングは, V_{CC2} の 20 ~ 80% を基準として規定します。

(c) シリアル・インタフェース



V_{CC1} = 2.5 ~ 3.6 V, V_{CC2} = 1.7 ~ 2.5 V, V_{CC1} V_{CC2}

項目	略号	条件	MIN.	TYP. ^注	MAX.	Unit
シリアル・クロック・サイクル	t _{SCYC}	SCL	250			ns
SCL ハイ・レベル・パルス幅	t _{SHW}	SCL	100			ns
SCL ロウ・レベル・パルス幅	t _{SLW}	SCL	100			ns
アドレス・ホールド時間	t _{SAH}	RS	150			ns
アドレス・セットアップ時間	t _{SAS}	RS	150			ns
データ・セットアップ時間	t _{SDS}	SI	100			ns
データ・ホールド時間	t _{SDH}	SI	100			ns
CS - SCL 時間	t _{CSS}	/CS	150			ns
	t _{CSH}	/CS	150			ns

注 TYP.値は T_A = 25°C における参考値です。

V_{CC1} = 2.5 ~ 3.6 V, V_{CC2} = 2.5 ~ 3.6 V, V_{CC1} V_{CC2}

項目	略号	条件	MIN.	TYP. ^注	MAX.	Unit
シリアル・クロック・サイクル	t _{SCYC}	SCL	150			ns
SCL ハイ・レベル・パルス幅	t _{SHW}	SCL	60			ns
SCL ロウ・レベル・パルス幅	t _{SLW}	SCL	60			ns
アドレス・ホールド時間	t _{SAH}	RS	90			ns
アドレス・セットアップ時間	t _{SAS}	RS	90			ns
データ・セットアップ時間	t _{SDS}	SI	60			ns
データ・ホールド時間	t _{SDH}	SI	60			ns
CS - SCL 時間	t _{CSS}	/CS	90			ns
	t _{CSH}	/CS	90			ns

注 TYP.値は T_A = 25°C における参考値です。

備考 1. 入力信号の立ち上がり, 立ち下がり時間 (t_r, t_f) は, 15 ns 以下で規定します。

2. すべてのタイミングは, V_{CC2} の 20 ~ 80% を基準として規定します。

(d) 共通

項目	記号	条件	MIN.	TYP. ^{注1}	MAX.	単位
発振周波数	f _{OSC1}	内部発振回路 (R _{SEL} = L)	250	450	750	kHz
	f _{OSC2}	外部抵抗接続発振回路 (R _{SEL} = H), R = 51 kΩ ^{注2}		450		kHz
★ キャリブレーション設定時間 (フレーム周波数)	t _{cal} (f _{FRAME0})	注3	44 (128.4)	82.2 (68.7)	184 (32.6)	μs (Hz)
フレーム周波数	f _{FRAME1}	キャリブレーション前	38	70	115	Hz
	f _{FRAME2}	キャリブレーション後 ^{注4}	72	80	88	Hz
	f _{FRAME3}	キャリブレーション後 ^{注5}	77	80	83	Hz
電源投入時のリセット・パルス幅	t _{VR}	V _{CC1} またはV _{CC2} ~/RESET↑	100			ns
リセット・パルス幅	t _{RW}		100			ns
リセット時間	t _R	/RESET↑~インタフェース動作時	100			ns

注1. TYP. 値は T_A = 25°C における参考値です。

2. 配線容量などの寄生容量により変化しますので、実機にて十分に評価のうえ、発振用抵抗値を決定してください。

3. フレーム周波数とキャリブレーション設定時間の関係は次のとおりです。

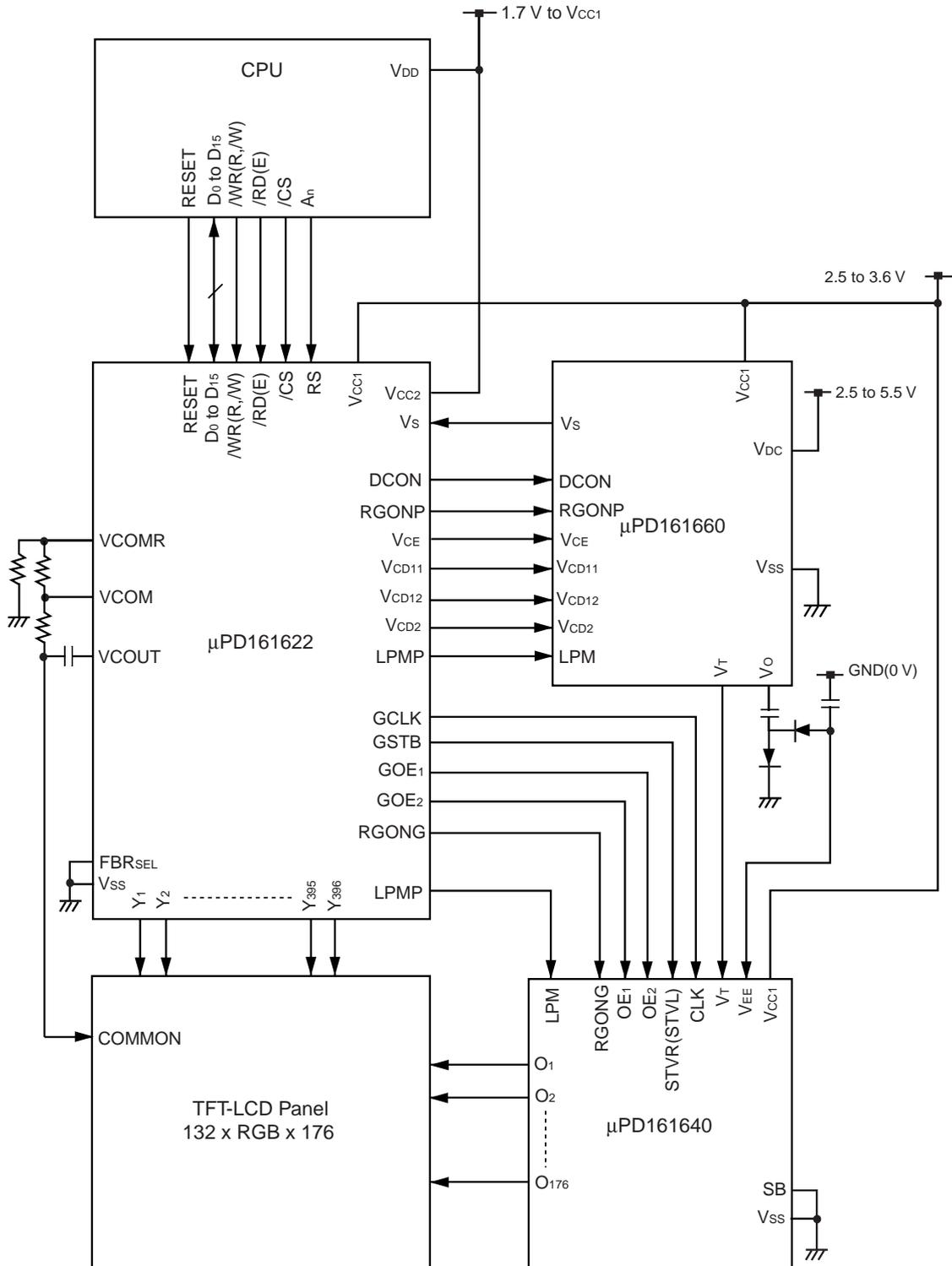
$$f_{FRAME0} = 1 / t_{cal} \times 177$$

4. T_A = 25°C で正確にフレーム周波数を 80 Hz にキャリブレーション後、T_A = -40 ~ +85°C の範囲で測定します。

5. 正確にフレーム周波数を 80 Hz にキャリブレーション後、±5°C の温度範囲で測定します。

9 . μPD161622,161640,161660 の結線について

μPD161622,161640,161660 の結線の概略を次に示します。

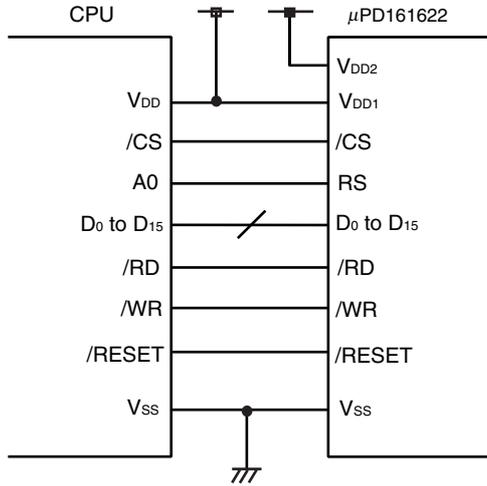


10 . CPU とμPD161622 の接続例

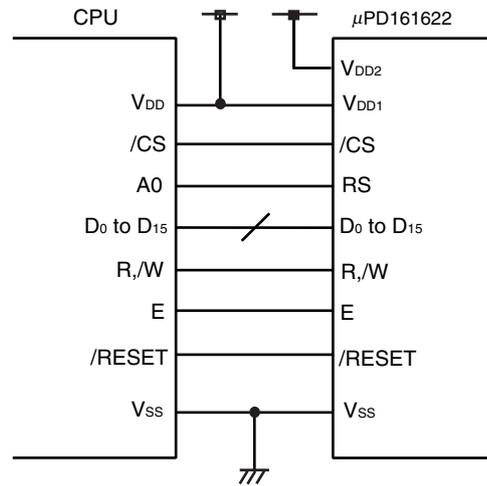
次に CPU とμPD161622 の接続例を示します。

なお、本例ではパラレル・インタフェース・モード時に RS 端子の制御をアドレス・バスの最下位ビットを用いた場合を示しています。

(1) i80 series format



(2) M68 series format



CMOSデバイスの一般的注意事項

静電気対策（MOS全般）

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

未使用入力の処理（CMOS特有）

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介して V_{DD} またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

初期化以前の状態（MOS全般）

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

参考資料

資料名	資料番号
NEC 半導体デバイスの信頼性品質管理	C10983J
NEC 半導体デバイスの品質水準	C11531J

- 本資料に記載されている内容は2003年8月現在のもので、今後、予告なく変更することがあります。量産設計の際には最新の個別データ・シート等をご参照ください。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- 当社は、本資料に記載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路、ソフトウェアおよびこれらに関する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- 当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。当社製品の不具合により生じた生命、身体および財産に対する損害の危険を最小限度にするために、冗長設計、延焼対策設計、誤動作防止設計等安全設計を行ってください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

(注)

- (1) 本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいう。
- (2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

M8E 02.11

【発行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話（代表）：044(435)5111

—— お問い合わせ先 ——

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.necel.co.jp/>

【営業関係、技術関係お問い合わせ先】

半導体ホットライン

(電話：午前 9:00～12:00、午後 1:00～5:00)

電話：044-435-9494

E-mail：info@necel.com

【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか、NECエレクトロニクス特約店へお申し付けください。

C03.7T