

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

CMOS I/F (RGB I/F) Mobile CMADS インタフェース 変換 IC

μPD161451 は、CMOS I/F (RGB I/F) から、Mobile CMADS へのインタフェース切り替えができる、インタフェース変換 IC です。パラレル 16-/18-bit のデータを Mobile CMADS へ変換が可能です。

備考1. CMADS : Current Mode Advanced Differential Signaling

2. I/F : インタフェース

特 徴

CMOS インタフェース電圧 : 1.85 V

内部ロジック電圧 : 1.5 V

ロジック電源電圧生成用レギュレータ電源 : 2.85 V

Mobile CMADS 回路電圧 : 1.5 V

CMOS I/F バス幅 : 16-/18-bit に対応

Mobile CMADS データ線ペア数 : 1-pair/2-pair に対応

Mobile CMADS 転送スピード : 62.5 MHz MAX. (125 Mbps)

PLL 内蔵

低消費電力モード内蔵

★ オータ情報

オーダ名称	パッケージ
μPD161451F1-AA1	FPBGA

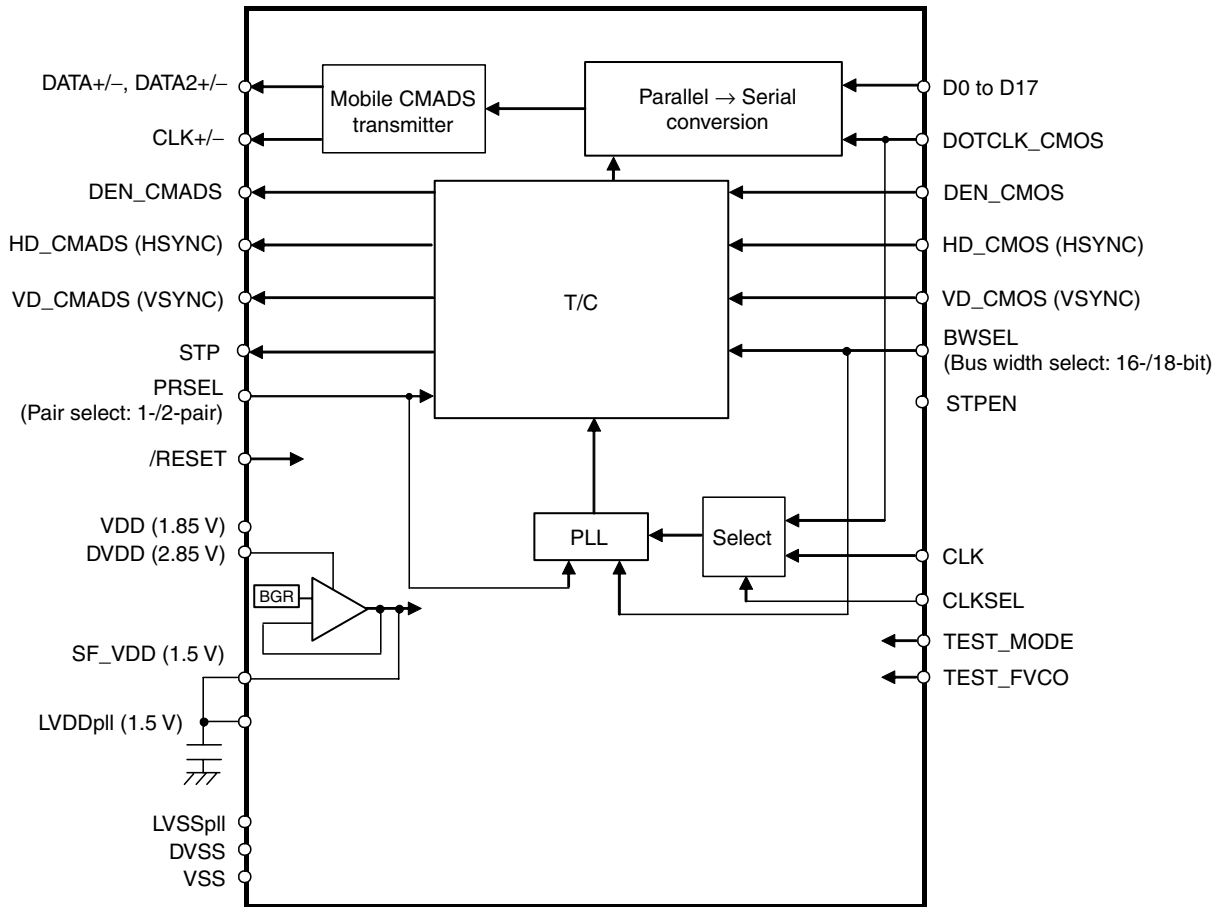
本資料は、この製品の企画段階で作成していますので、予告なしに内容を変更することがあります。
また本資料で扱う製品の製品化を中止することがあります。

目 次

1. ブロック図 ... 3
2. 端子配置図 ... 4
3. 端子説明 ... 5
 - 3.1 CMOS インタフェース系 ... 5
 - 3.2 Mobile CMADS インタフェース系 ... 5
 - 3.3 共通信号 ... 6
 - 3.4 電源系 ... 6
 - 3.5 その他 ... 6
4. インタフェース変換 ... 7
 - 4.1 16-bit インタフェース ... 7
 - 4.2 18-bit インタフェース ... 7
5. PLL ... 12
6. 低消費電力モード ... 13
7. リセット ... 14
8. 電気的特性 ... 15
9. 外形図 ... 19
10. 改版履歴 ... 20

1. ブロック図

RGB I/F → Mobile CMADS conversion IC

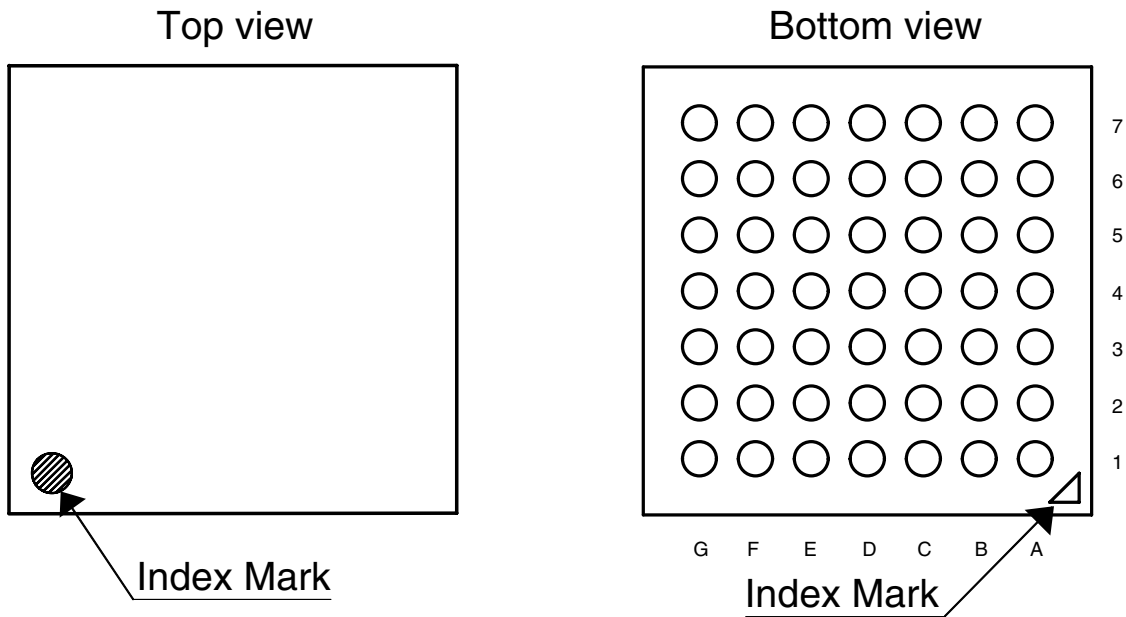


Pin number: about 49 pins
 (LVDDpll: 1 pin, VDD: 1 pin, DVDD: 2 pins, LVSSpll: 1 pin, VSS: 2 pins, DVSS: 1 pin, SF_VDD: 1 pin)

備考 /xxx はアクティブ・ロウを示します。

★ 2. 端子配置図

49 pin FPBGA (4 x 4)



端子番号	端子名	端子番号	端子名	端子番号	端子名
A1	BWSEL	C4	PRSEL	E7	D12
A2	DATA2+	C5	/RESET	F1	VD_CMOS
A3	CLK+	C6	D5	F2	HD_CMOS
A4	DATA1+	C7	D6	F3	SF_VDD
A5	VD_CMADS	D1	D2	F4	D17
A6	STP	D2	D1	F5	D13
A7	DEN_CMADS	D3	D0	F6	D14
B1	VSS	D4	STPEN	F7	D15
B2	DATA2-	D5	D7	G1	TEST_FVCO
B3	CLK-	D6	D8	G2	LVSSpll
B4	DATA1-	D7	D9	G3	LVDDpll
B5	HD_CMADS	E1	CLK	G4	DVDD
B6	D3	E2	DOTCLK_CMOS	G5	DVSS
B7	D4	E3	DEN_CMOS	G6	VSS
C1	VDD	E4	D16	G7	VDD
C2	TEST_MODE	E5	D10		
C3	CLKSEL	E6	D11		

3. 端子説明

3.1 CMOS インタフェース系

端子記号	端子名	端子番号	入出力	機能説明	
VD_CMOS	垂直同期信号	F1	入力	CMOS インタフェース用垂直同期信号入出力端子です。	
HD_CMOS	水平同期信号	F2	入力	CMOS インタフェース用水平同期信号入出力端子です。	
DOTCLK_CMOS	ドット・クロック	E2	入力	ドット・クロック入出力信号です。	
DEN_CMOS	データ・イネーブル	E3	入力	データ・イネーブル入出力信号です。	
D0 ~ D17	ドライバ出力	B6, B7, C6, C7, D1, D2, D3, D5, D6, D7, E4, E5, E6, E7, F4, F5, F6, F7	入力	CMOS I/F データ入力端子です。 なお, D0 ~ D17 と R00 ~ R05, G00 ~ G05, B00 ~ B05 の関係は以下の通りです。 D17 : R05, D16 : R04, D15 : R03, D14 : R02, D13 : R01, D12 : R00 D11 : G05, D10 : G04, D9 : G03, D8 : G02, D7 : G01, D6 : G00 D5 : B05, D4 : B04, D3 : B03, D2 : B02, D1 : B01, D0 : B00	
BWSEL	CMOS I/F バス幅 選択	A1	入力	CMOS インタフェースのバス幅を選択します。	
				BWSEL1	バス幅
				1	18-bit
0	16-bit				
STPEN	STP 選択	D4	入力	STP 制御の使用有無を選択します。	
				STPEN	使用有無
				0	STP 使用せず
1	STP 使用				

3.2 Mobile CMADS インタフェース系

端子記号	端子名	端子番号	入出力	機能説明	
VD_CMADS	垂直同期信号	A5	出力	Mobile CMADS 用垂直同期信号入出力端子です。	
HD_CMADS	水平同期信号	B5	出力	Mobile CMADS 用水平同期信号入出力端子です。	
CLK1+/-	Mobile CMADS クロック端子 1	A3, B3	出力	Mobile CMADS 用クロック出力端子です。	
DATA1+/-	Mobile CMADS データ端子 1	A4, B4	出力	Mobile CMADS 用データ出力端子です。	
DATA2+/-	Mobile CMADS データ端子 2	A2, B2	出力	Mobile CMADS 用データ出力端子です。	
DEN_CMADS	Mobile CMADS データ・イネーブル	A7	出力	Mobile CMADS 用データ・イネーブル出力信号です。	
STP	Mobile CMADS 電流源制御	A6	出力	Mobile CMADS 用電流源制御端子です。	
PRSEL		C4	入力	Mobile CMADS データ・ラインのペア数を選択します。	
				PRSEL1	データ・ライン・ペア幅
				0	1 pair
1	2 pair				

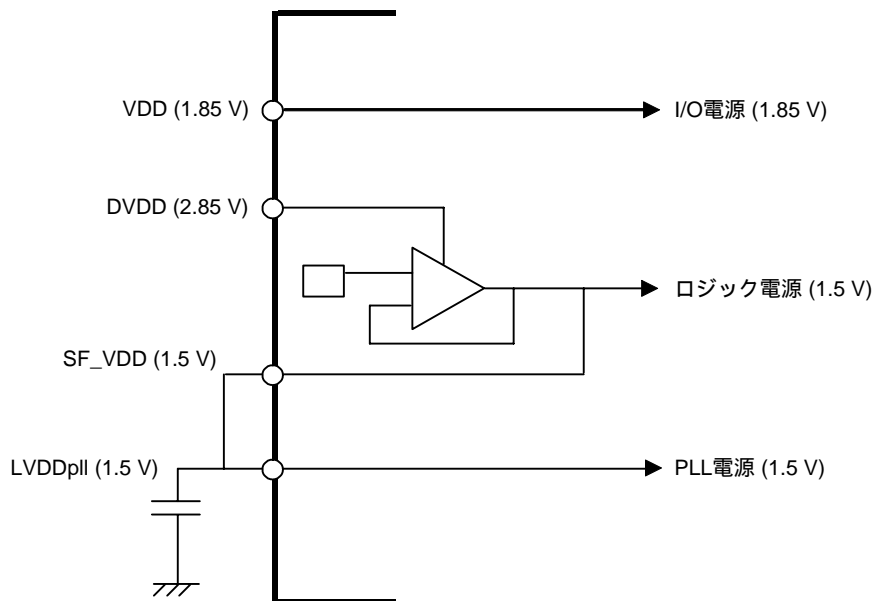
3.3 共通信号

端子記号	端子名	端子番号	入出力	機能説明
CLK		E1	入力	クロック入力端子です。CKSEL = H のとき、CLK に入力されているクロックを PLL にて逓倍します。
CKSEL		C3	入力	PLL にて逓倍するクロックを選択する端子です。 CLKSEL = L : DOTCLK に入力されるクロックを PLL にて逓倍します。 CLKSEL = H : CLK に入力されるクロックを PLL にて逓倍します。
/RESET	リセット端子	C5	入力	ハード・リセット端子です。

3.4 電源系

端子記号	端子名	端子番号	入出力	機能説明
VDD	I/O 電源	G7	-	1.85 V
DVDD	レギュレータ用電源	G4	-	2.85 V
LVDDpll	PLL 用電源	G3	-	1.5 V
SF_VDD	レギュレータ出力	F3	-	1.5 V
VSS	グラウンド	G6	-	接地
DVSS	グラウンド	G5	-	接地
LVSSpll	グラウンド	G2	-	接地

< 電源接続図 >



3.5 その他

端子記号	端子名	端子番号	入出力	機能説明
TEST_MODE	テスト端子	C2	入力	テスト端子です。TEST_MODE = L で使用してください。
TEST_FVCO	テスト端子	G1	出力	テスト端子です。

4. インタフェース変換

本 IC は、CMOS インタフェース (RGB インタフェース) から Mobile CMADS への変換を行う IC です。
具体的には、以下の変換が可能です。

< CMOS I/F Mobile CMADS の変換 >

- ・ 18-bit パラレル CMOS I/F (RGB I/F を想定) Mobile CMADS (データ線 : 1-pair/2-pair)
- ・ 16-bit パラレル CMOS I/F (RGB I/F , YUV I/F を想定) Mobile CMADS (データ線 : 1-pair/2-pair)

なお、CMOS I/F Mobile CMADS の変換を行った場合のタイミング・チャートを以下に示します。

4.1 16-bit インタフェース

16-bit RGB I/F を Mobile CMADS への変換した際のタイミング・チャートを図 4-1, 4-2 に示します。

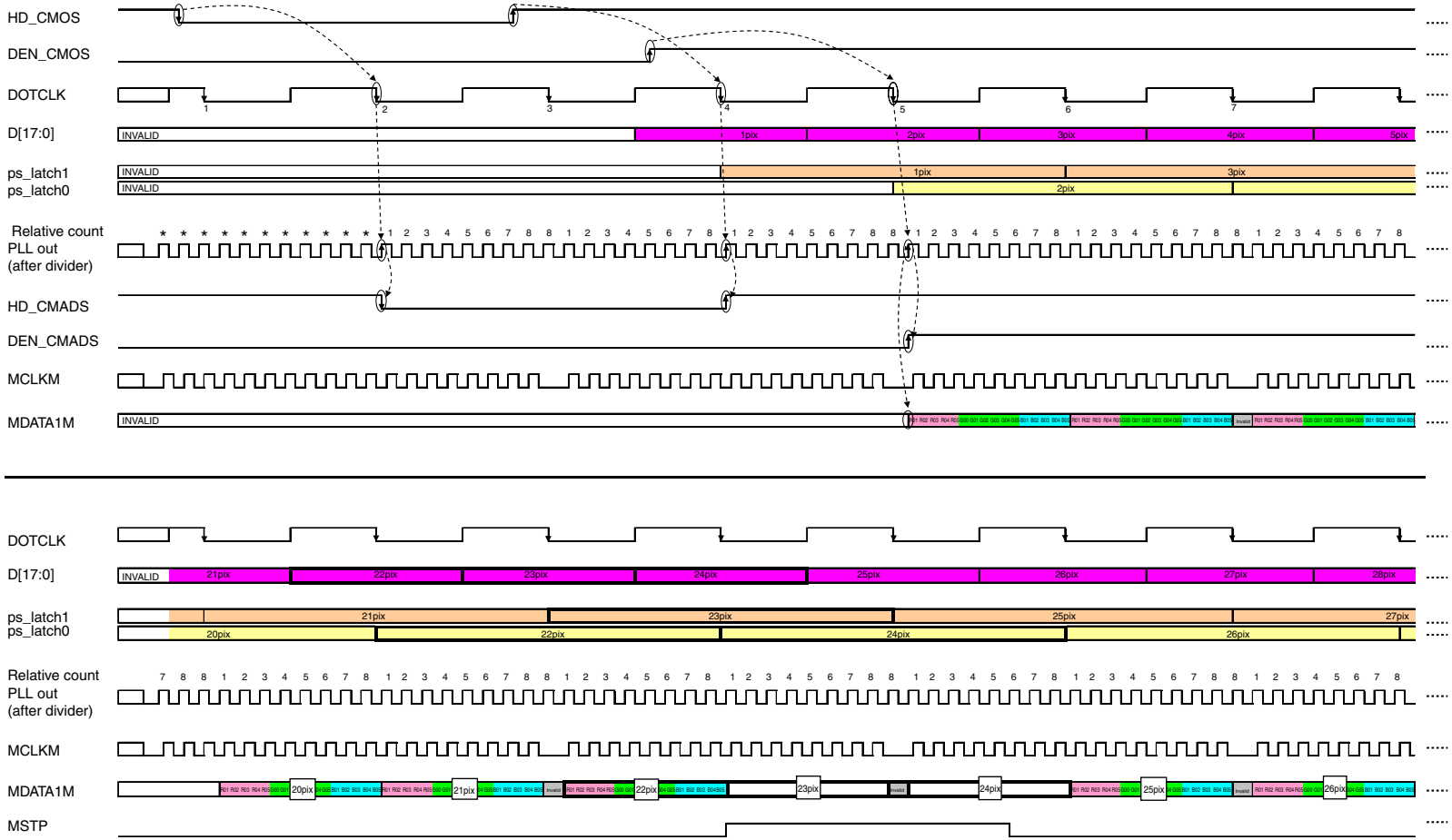
4.2 18-bit インタフェース

18-bit RGB I/F を Mobile CMADS への変換した際のタイミング・チャートを図 4-3, 4-4 に示します。

★ 図4-1 16-bit・RGBインタフェース Mobile CMADS・データ線1-pairへの変換タイミング・チャート

Mobile CMADS control signal timing chart (16-bit 1 pair)

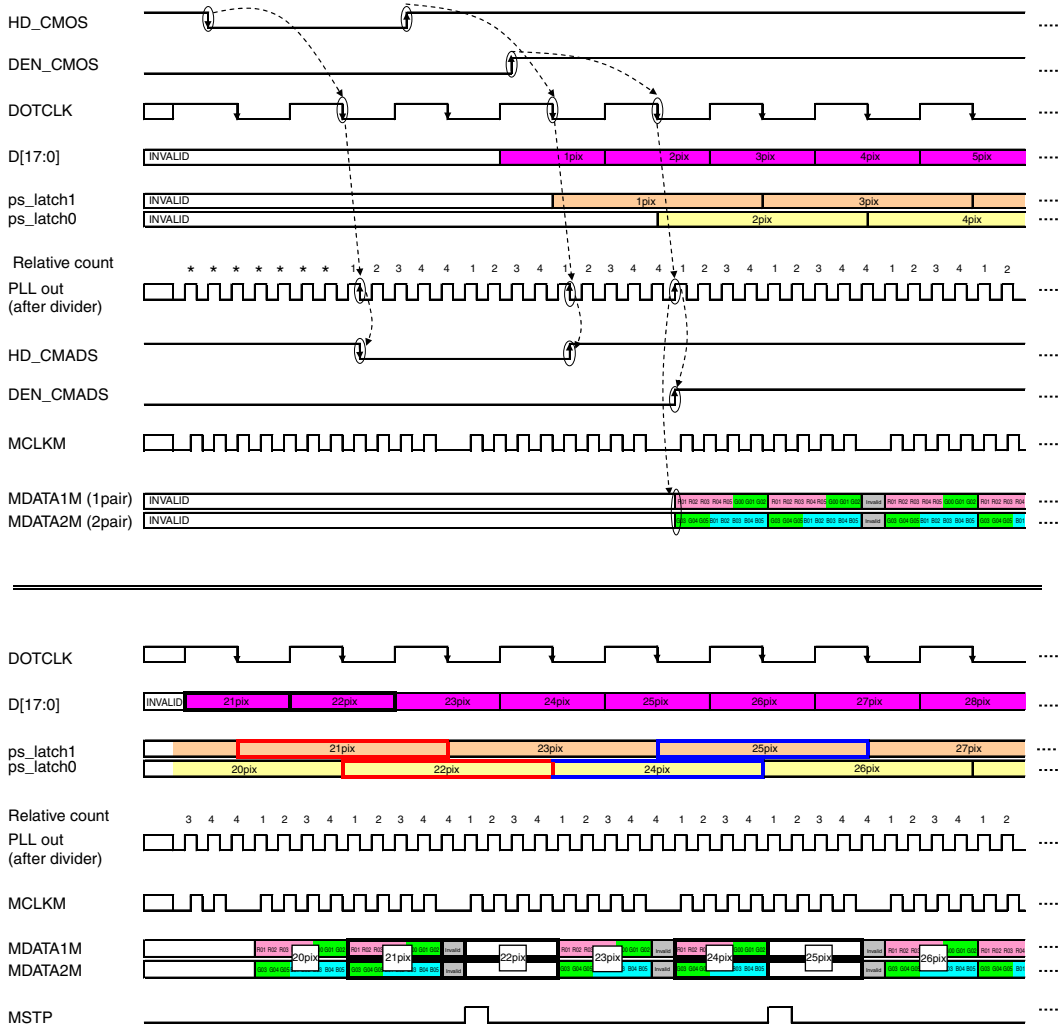
【16-bit MODE・1 pair】



★ 図4-2 16-bit・RGBインタフェース Mobile CMADS・データ線2-pairへの変換タイミング・チャート

Mobile CMADS control signal timing chart (16-bit 2 pair)

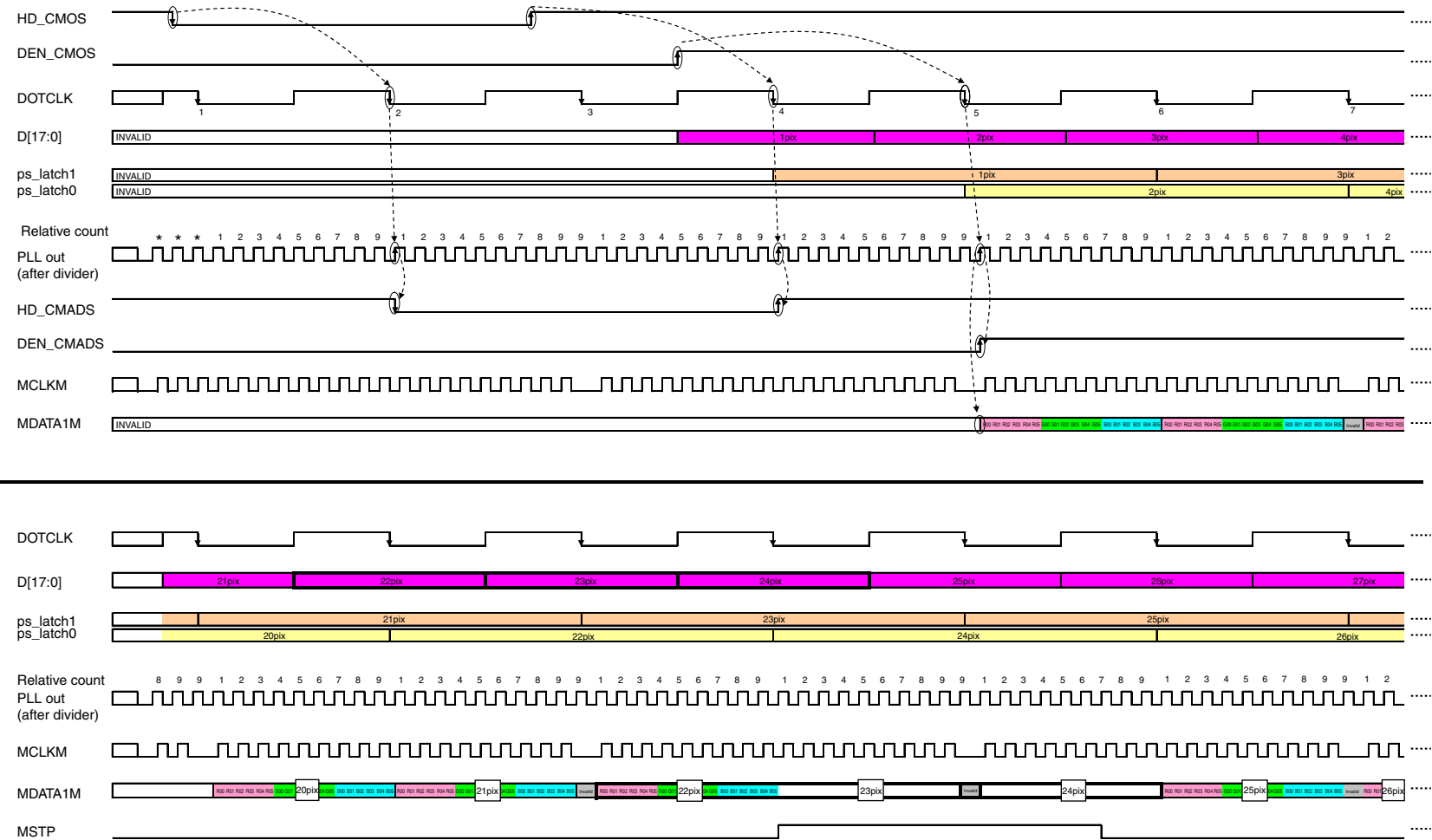
【16-bit MODE-2 pair】



★ 図4-3 18-bit・RGBインタフェース Mobile CMADS・データ線1-pairへの変換タイミング・チャート

Mobile CMADS control signal timing chart (18-bit 1 pair)

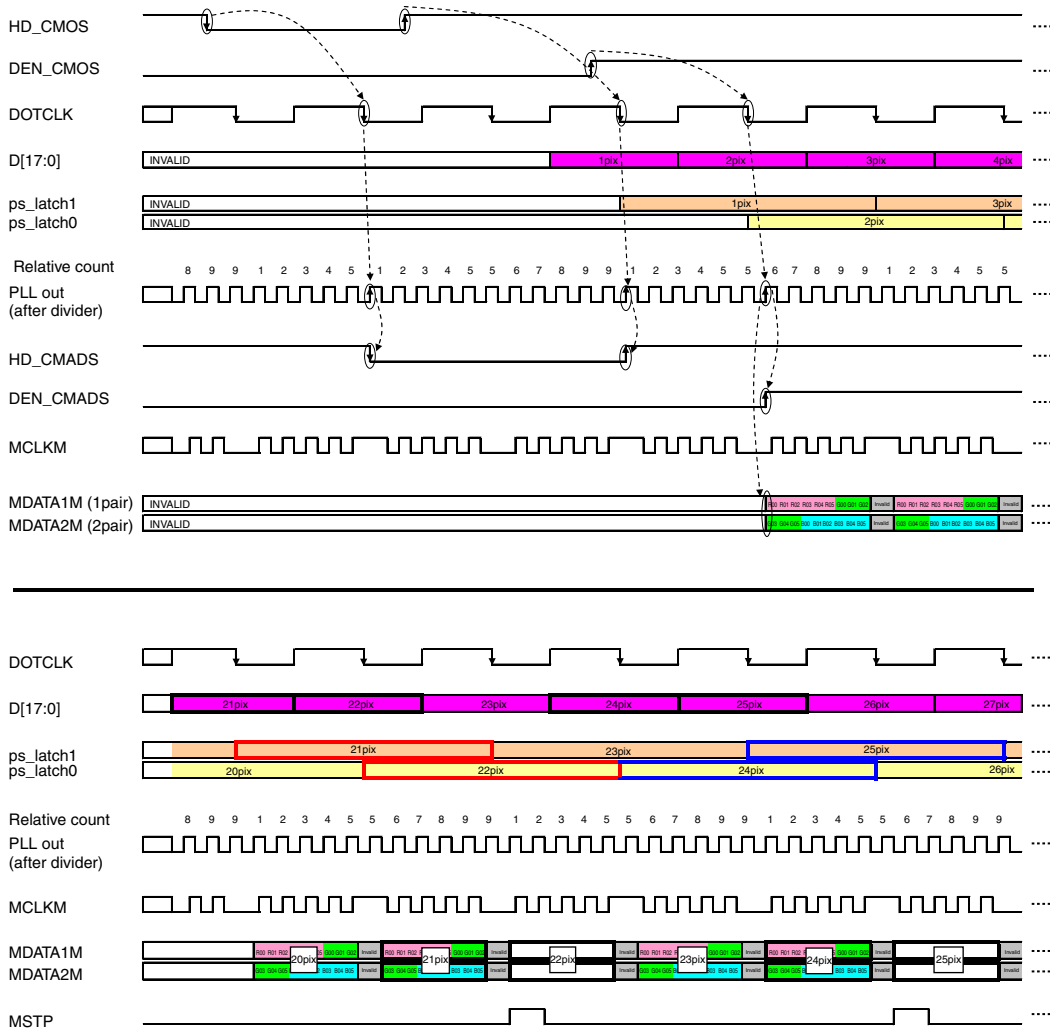
【18-bit MODE-1 pair】



★ 図4-4 18-bit・RGBインタフェース Mobile CMADS・データ線2-pairへの変換タイミング・チャート

Mobile CMADS control signal timing chart (18-bit 2 pair)

【18-bit MODE-2 pair】



★ 5. PLL

μPD161451は、Mobile CMADS用クロックを生成するためにPLLを内蔵しています。通倍元クロックは、DOTCLK、もしくはCLK端子から入力されるクロックのいずれかをCSEL端子により選択可能です。

なお、PLLの通倍率は、1 pixelあたりのデータ数によって決まります。また、Mobile CMADSのデータ・ラインのペア数選択に伴い、PLLによって通倍されたクロックは2分周、もしくは4分周されます。

本関係を表したブロック図を図5-1に、具体的な通倍率、分周率を表したものを表5-1、5-2に示します。

図5-1 Mobile CMADSクロックの生成について

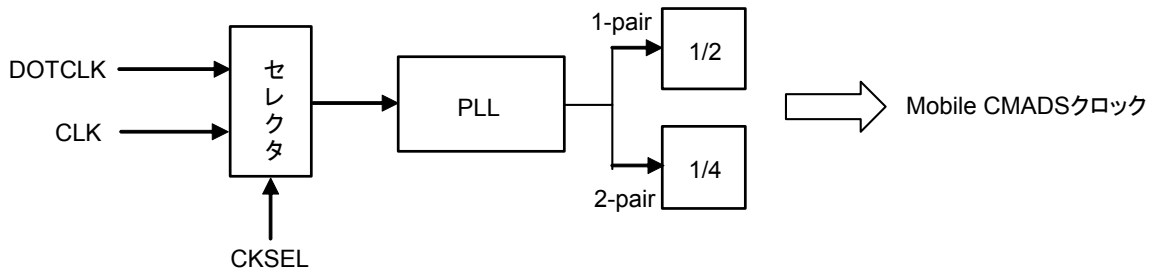


表5-1 Mobile CMADSのペア数、1 pixelあたりのデータ数の設定に伴う、Mobile CMADSの転送クロック周波数 (CLKSEL = L時)

Mobile CMADS データ・ライン・ペア数	1 pixelあたりの データ数	PLL 通倍率	PLL 通倍後の 分周率	通倍元クロック (f _{CLK}) に対する Mobile CMADS クロック周波数
1-pair	16-bit	17 倍	2 分周	f _{CLK} × 8.5
	18-bit	19 倍	2 分周	f _{CLK} × 9.5
2-pair	16-bit	17 倍	4 分周	f _{CLK} × 4.25
	18-bit	19 倍	4 分周	f _{CLK} × 4.75

表5-2 Mobile CMADSのペア数、1 pixelあたりのデータ数の設定に伴う、Mobile CMADSの転送クロック周波数 (CLKSEL = H時)

Mobile CMADS データ・ライン・ペア数	1 pixelあたりの データ数	PLL 通倍率	PLL 通倍後の 分周率	通倍元クロック (f _{CLK}) に対する Mobile CMADS クロック周波数
1-pair	16-bit	9.847 倍	2 分周	f _{CLK} × 4.923
	18-bit	11.076 倍	2 分周	f _{CLK} × 5.538
2-pair	16-bit	9.847 倍	4 分周	f _{CLK} × 2.462
	18-bit	11.076 倍	4 分周	f _{CLK} × 2.769

なお、PLLにより通倍されたクロックは、90 MHz ~ 128 MHz に収めるようにしてください。

備考 PLLの通倍元となるクロックにジッタがある場合、10 ns以内であれば問題ありません。

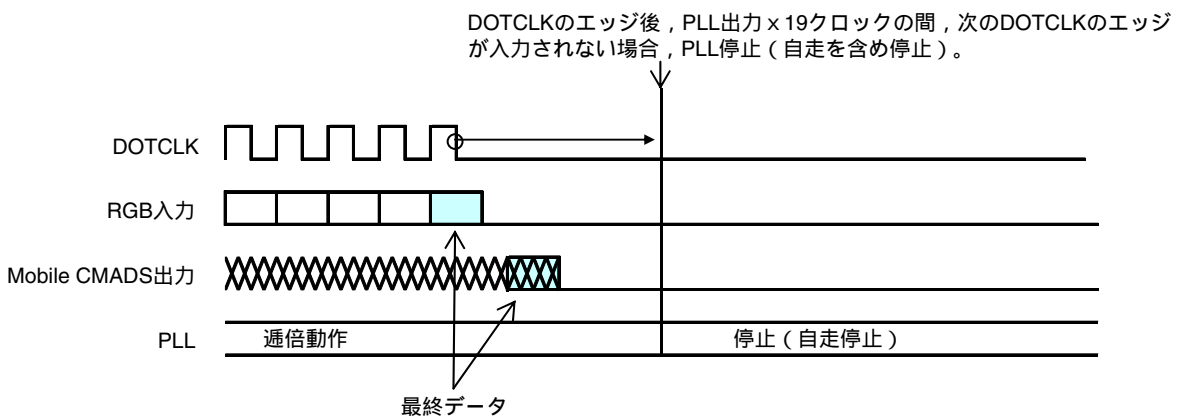
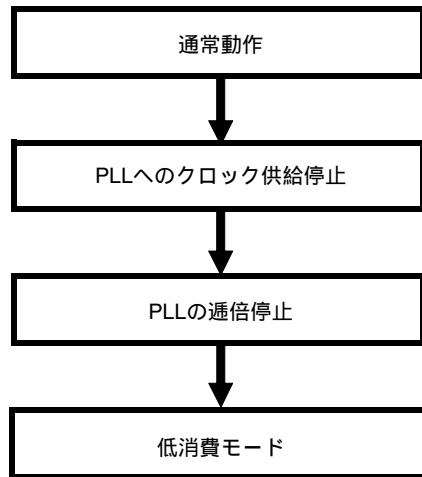
★ 6. 低消費電力モード

μPD161451 は、PLL へ供給するクロックが停止すると、低消費電力モードへ移行します。

低消費電力モードでは、PLL を完全に停止させるとともに、Mobile CMADS 受信回路を低消費化します。

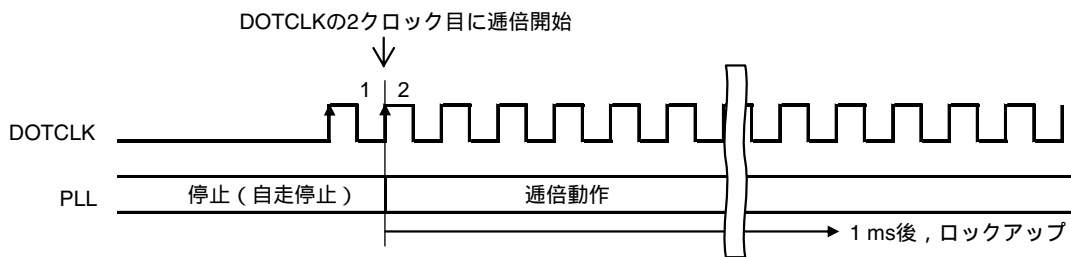
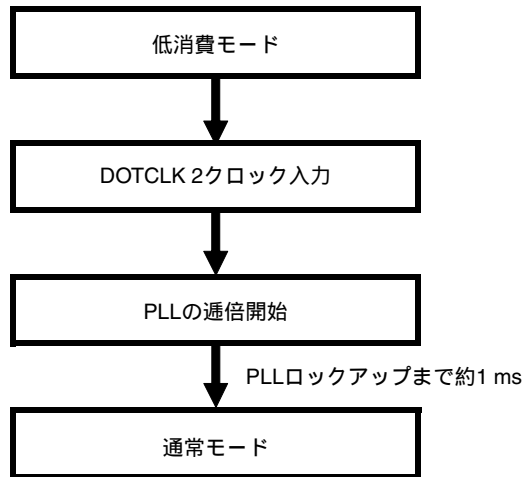
DOTCLK のエッジが切り替わった後、PLL 出力クロックの 19 クロック間に次の DOTCLK のエッジが入力されなかった場合、低消費モードになります。なお、PLL の元クロックとして、DOTCLK を選択した場合 (CLKSEL = L)、DOTCLK 停止後に PLL クロックは自走周波数 (約 21 MHz) となるため、低消費モードに入るタイミングが若干遅くなります。

< 低消費電力モードへの移行フロー >



また、低消費モードからの復帰は、DOTCLK が 2 クロック入力されると行われます。なお、PLL の通倍開始後、所望の周波数に通倍されるまでには約 1 ms 必要となりますので、注意してください。

<低消費電力モードからの復帰フロー>



★ 7. リセット

リセット端子にアクティブ・レベル (/RESET = L) を入力すると、内部回路および出力端子の初期化を行います。出力端子の初期化後の状態を表 7-1 に示します。

なお、リセット期間中、PLL の自走は停止しません。

表 7-1

端子名	端子初期状態
DEN_CMADS	ロウ・レベル出力
HD_CMADS	ロウ・レベル出力
VD_CMADS	ロウ・レベル出力
STP	ロウ・レベル出力
CLK+	μPD161451 出力段・N-ch オープン・ドレインのゲートに対しロウ・レベルが入力された状態。
CLK-	μPD161451 出力段・N-ch オープン・ドレインのゲートに対しハイ・レベルが入力された状態。
DATA1+	μPD161451 出力段・N-ch オープン・ドレインのゲートに対しロウ・レベルが入力された状態。
DATA1-	μPD161451 出力段・N-ch オープン・ドレインのゲートに対しハイ・レベルが入力された状態。
DATA2+	μPD161451 出力段・N-ch オープン・ドレインのゲートに対しロウ・レベルが入力された状態。
DATA2-	μPD161451 出力段・N-ch オープン・ドレインのゲートに対しハイ・レベルが入力された状態。

8. 電気的特性

絶対最大定格 (V_{SS1} = V_{SS2} = 0 V)

項目	略号	定格	単位
PLL 電源電圧	LVDDpll	-0.5 ~ +2.0	V
CMOS I/F 電源電圧	VDD	-0.5 ~ +2.2	V
レギュレータ用電源	DVDD	-0.5 ~ +3.6	V
入力電圧	V _I	-0.5 ~ VDD + 0.5	V
出力電圧	V _O	-0.5 ~ VDD + 0.5	V
動作周囲温度	T _A	-25 ~ +85	°C
保存温度	T _{stg}	-55 ~ +125	°C

注意 各項目のうち1項目でも、また、一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。
つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で製品をご使用ください。

推奨動作範囲 (T_A = -25 ~ +85°C, V_{SS} = 0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
PLL 電源電圧	LVDDpll		1.35	1.5	1.65	V
CMOS I/F 電源電圧	VDD		1.7	1.85	2.0	V
レギュレータ用電源	DVDD		2.7	2.85	3.0	V
ハイ・レベル入力電圧	V _{IH}		T.B.D.		VDD	V
ロウ・レベル入力電圧	V _{IL}		0		T.B.D.	V
クロック周波数	f _{CLK}		5	6	8	MHz
PLL 周波数	f _{CLK_PLL}	注	90		128	MHz

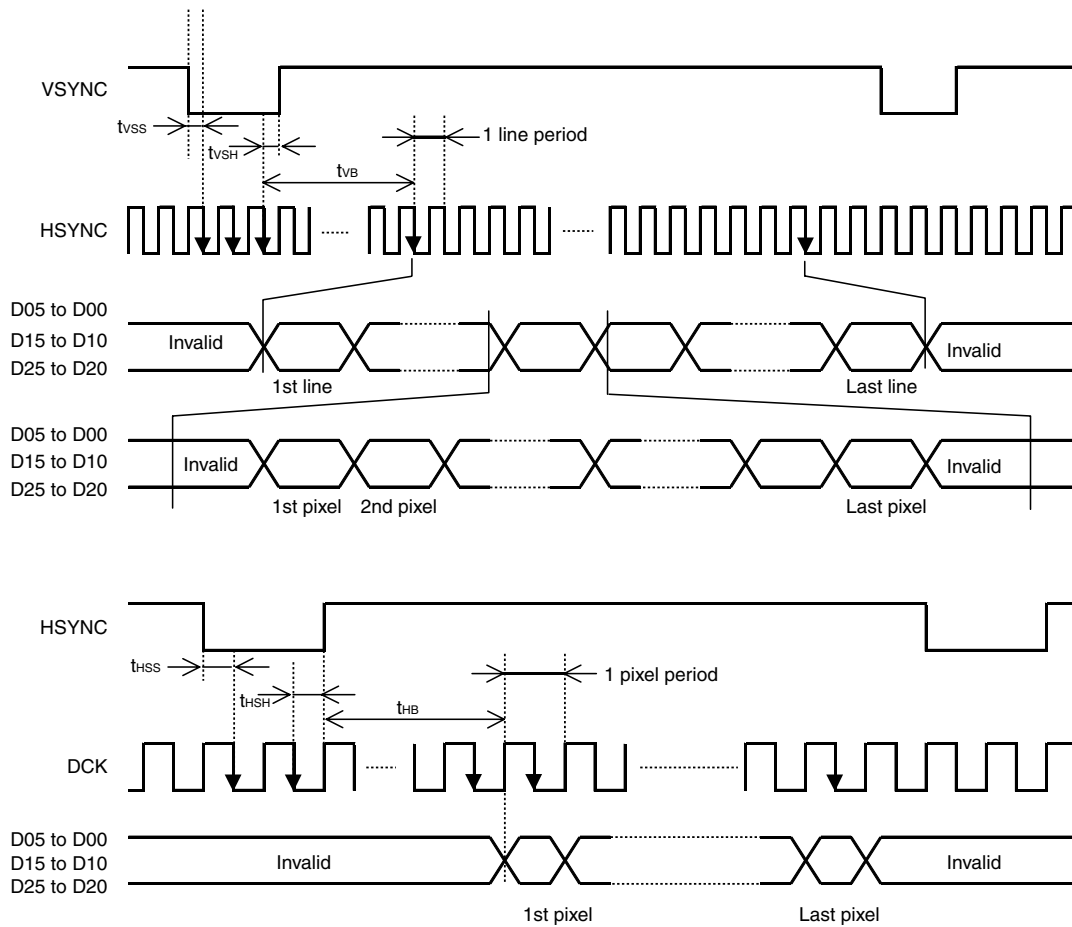
注 Mobile CMADS の転送クロックは、転送方式として 1-pair を選択した場合、PLL 通倍クロックを 2 分周したクロックを転送クロックとして使用し、2-pair を選択した場合、PLL 通倍クロックを 4 分周したクロックを転送クロックとして使用します。

備考 T.B.D.: To be determind.

電気的特性 (TA = -40 ~ +85°C)

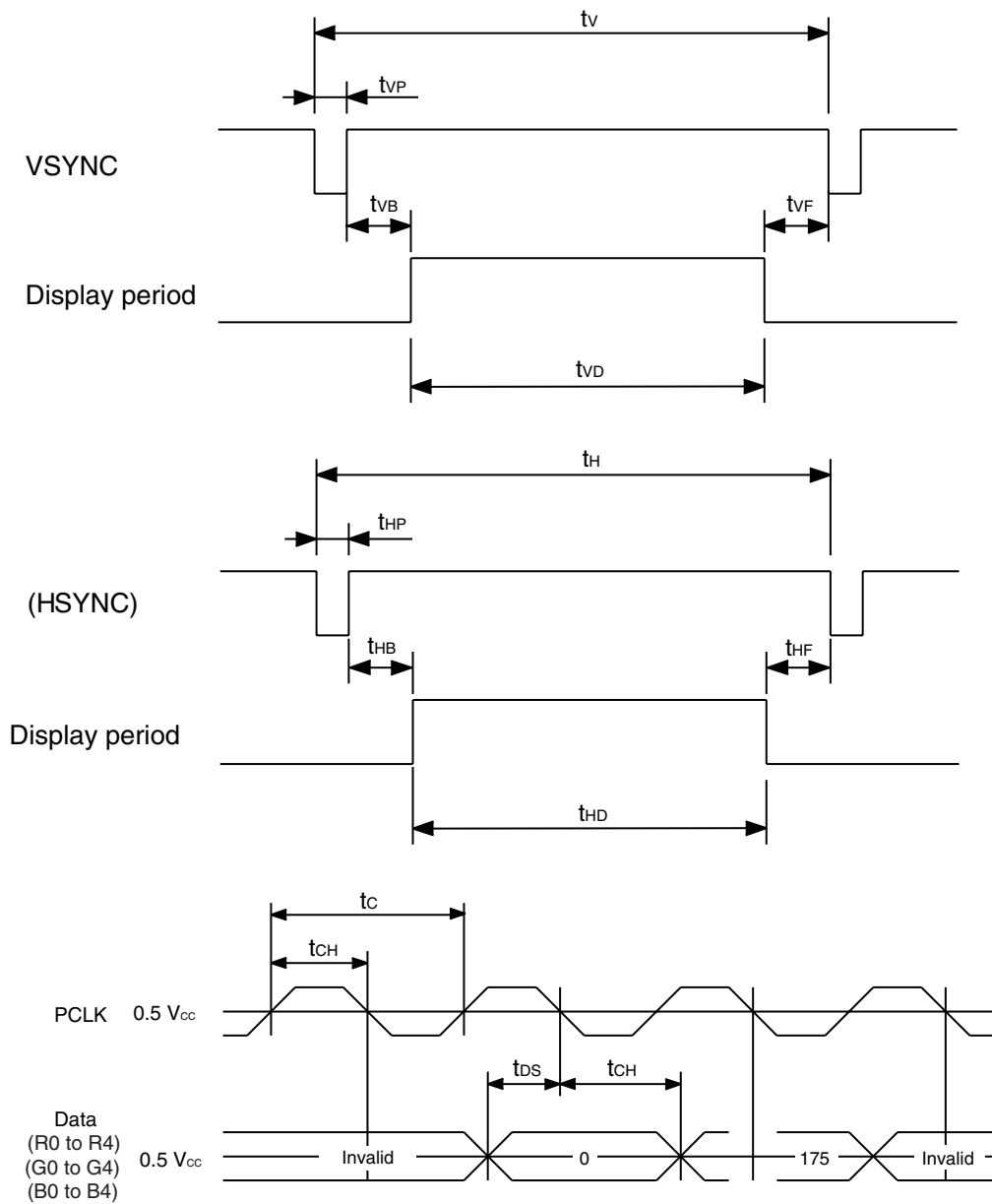
項目	略号	条件	MIN.	TYP.	MAX.	単位
入力リーク電流	I _{IH}				T.B.D.	μA
	I _{IL}		T.B.D.			μA
ハイ・レベル出力電圧	V _{OH}		0.7VDD			V
ロウ・レベル出力電圧	V _{OL}				0.3VDD	V
VDD 静消費電流	I _{DD11}	CLKSEL = L, スタンバイ期間中 (リセット期間中を除く)		5	10	μA
	I _{DD12}	CLKSEL = H, CLK = 12 MHz 入力, スタンバイ期間中 (リセット期間中を除く)			25	μA
VDD 動消費電流	I _{DD2}			100	200	μA
DVDD 静消費電流	I _{DVDD11}	CLKSEL = L, スタンバイ期間中 (リセット期間中を除く)		10	20	μA
	I _{DVDD12}	CLKSEL = H, CLK = 12 MHz 入力, スタンバイ期間中 (リセット期間中を除く)			30	μA
DVDD 動消費電流	I _{DVDD2}			1.6	3.2	mA

CMOSインタフェース (1/2)



備考 t_{vb} = Vertical back porch period
 t_{hb} = Horizontal back porch period

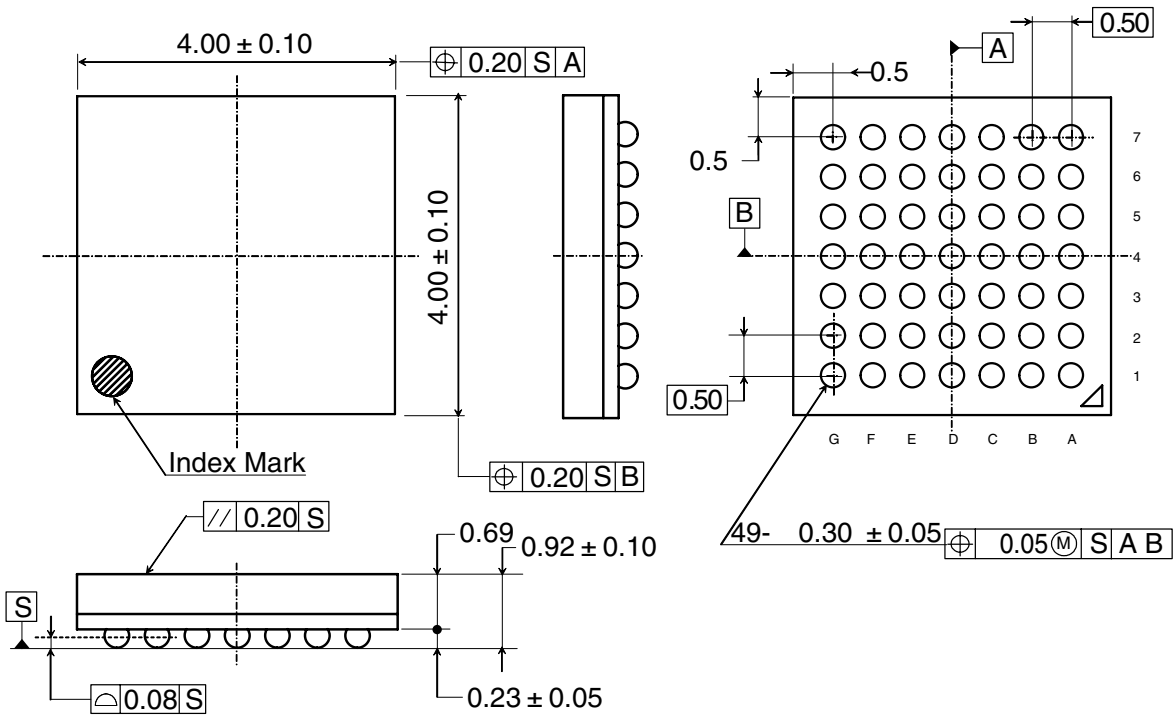
CMOSインタフェース (2/2)



T_A = -25 ~ +85°C

項 目		略 号	MIN.	TYP.	MAX.	単 位	備 考	
クロック	周波数	1/t _c	-	T.B.D.	T.B.D.	MHz		
	デューティ	t _{CH} /t _c	T.B.D.	T.B.D.	T.B.D.	T.B.D.	-	
水平信号	周期	t _H	-	T.B.D.	-	μs	-	
			-	T.B.D.	-	CLK		
	表示期間	t _{HD}	240			CLK	-	
	フロント・ポーチ	t _{HF}	T.B.D.	T.B.D.	-	CLK	-	
	パルス幅	t _{HP}	T.B.D.	T.B.D.	-	CLK	-	
	バック・ポーチ	t _{HB}	T.B.D.	T.B.D.	-	CLK	-	
	t _{HP} + t _{HB} (クォーター・データ機能未使用時)		T.B.D.	T.B.D.	T.B.D.	CLK	-	
	t _{HP} + t _{HB} (クォーター・データ機能使用時)		T.B.D.	T.B.D.	T.B.D.	CLK	-	
	HSYNC セットアップ・タイム		t _{HSS}	T.B.D.	-	-	ns	-
	HSYNC ホールド・タイム		t _{HSH}	T.B.D.	-	-	ns	-
垂直信号	周期	t _V	-	16.67	-	ms	-	
			T.B.D.	T.B.D.	-	H		
	フロント・ポーチ	t _{VF}	T.B.D.	T.B.D.	-	H	-	
	パルス幅	t _{VP}	T.B.D.	T.B.D.	-	H	-	
	バック・ポーチ	t _{VB}	T.B.D.	T.B.D.	-	H	-	
	t _{VF} + t _{VP} + t _{VB}		T.B.D.	T.B.D.	-	H	-	
	VSYNC セットアップ・タイム		t _{VSS}	T.B.D.	-	-	ns	-
VSYNC ホールド・タイム		t _{VSH}	T.B.D.	-	-	ns	-	
データ	クロック-データ・タイミング	t _{DH}	T.B.D.	-	-	ns	-	
	データ-クロック・タイミング	t _{DS}	T.B.D.	-	-	ns	-	

★ 9. 外形図



10. 改版履歴

改版 / 発行年月	ページ		説明	
	前版	今版	種類	場所
2004年3月 0.2版	3	3	変更	ブロック図の電源端子を変更。
	6	6	変更	電源端子説明を変更。
	12	12	追記	PLLの逡倍元クロックのジッタについて追記。
2004年3月 0.3版	14	14	追記	消費電流を追記。
2004年3月 0.4版	6	6	修正	電源端子名変更。
	14	14	修正	電源端子名など修正。静消費電流のTYP.値追加。
2004年3月 0.6版	12	12	追記	CLK端子入力クロックの逡倍率について追加。
2004年4月 0.7版	4	4	追記	端子配置図を追加。
	5, 6	5, 6	修正	端子説明を修正。
	8~11	8~11	修正	図を修正。
	14	14	追記	CLKSEL = H時の静消費電流を追加。
	18	18	追記	外形図を追記。
2004年4月 0.8版	6	6	追記	TEST_MODE端子の説明を追記。
	12	12	変更	CLKSEL = H時の逡倍率変更。
	13	13, 14	追記	図を追記。
	14	15	変更	PLL周波数のMAX.値を128MHzへ変更。
2004年5月 0.9版	1	1	追記	オーダ名称追記。
	5	5	追記	D0~D17の説明を追記。
	14	14	追記	リセットに関する記載を追加。
2004年6月 1.0版	5	5	修正	BWSEL1の設定を修正。
	12	12	修正	表5-2 Mobile CMADSクロック周波数の修正。
2004年7月 1.1版	12	12	修正	表5-1 Mobile CMADSクロック周波数の修正。

CMOSデバイスの一般的注意事項

入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。

CMOSデバイスの入力がノイズなどに起因して、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定な場合はもちろん、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域を通過する遷移期間中にチャタリングノイズ等が入らないようご使用ください。

未使用入力の処理

CMOSデバイスの未使用端子の入力レベルは固定してください。

未使用端子入力については、CMOSデバイスの入力に何も接続しない状態で動作させるのではなく、プルアップかプルダウンによって入力レベルを固定してください。また、未使用の入出力端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介して V_{DD} または GND に接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

静電気対策

MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

初期化以前の状態

電源投入時、MOSデバイスの初期状態は不定です。

電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

参考資料

資料名	資料番号
NEC 半導体デバイスの信頼性品質管理	C10983J
NEC 半導体デバイスの品質水準	C11531J

- 本資料は、この製品の企画段階で作成していますので、予告なしに内容を変更することがあります。また本資料で扱う製品の製品化を中止することがあります。
- 文書による当社の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- 当社は、本資料に掲載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- 当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。当社製品の不具合により生じた生命、身体および財産に対する損害の危険を最小限度にするために、冗長設計、延焼対策設計、誤動作防止設計等安全設計を行ってください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。
 - 標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
 - 特別水準：輸送機器（自動車、電車、船舶等）、交通信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器
 - 特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

(注)

- (1) 本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいう。
- (2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

M5 02.11

【発行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話(代表)：044(435)5111

お問い合わせ先

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.necel.co.jp/>

【営業関係、技術関係お問い合わせ先】

半導体ホットライン

(電話：午前 9:00～12:00、午後 1:00～5:00)

電話：044-435-9494

E-mail：info@necel.com

【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか、NECエレクトロニクスの販売特約店へお申し付けください。