

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

384 出力 TFT-LCD 用ソース・ドライバ (64 階調)

μPD160085 は、64 階調表示対応の TFT-LCD 用ソース・ドライバです。データ入力は、6 ビット x 3 ドット構成 (1 画素分) のデジタル入力であり、内部 D/A コンバータと 7 x 2 個の外部電源により γ 補正された 64 値出力による 260,000 色のフルカラー表示が実現できます。出力ダイナミック・レンジが $V_{SS2} + 0.2V \sim V_{DD2} - 0.2V$ と大きいため、LCD のコモン電極のレベル反転動作が不要です。また、片側実装時のドット反転駆動、n ライン反転駆動、カラム・ライン反転駆動に対応するため、奇数出力端子と偶数出力端子でそれぞれ極性が異なる階調電圧を出力する 6 ビット D/A コンバータ回路を内蔵しています。最大クロック周波数は、2.7V 駆動時で 85 MHz を保証しており、XGA (1024 x 768)、SXGA (1280 x 1024) 規格の TFT-LCD パネルへの応用が可能です。

特 徴

- RSDS™ (Reduced Swing Differential Signaling) 入力
- 384 出力
- リペア・アンプ
- 6 ビット (階調データ) x 3 ドット入力、ダブル・エッジでのサンプリング
- 外部電源 7 x 2 個 (14 個) と D/A コンバータにより 64 値出力が可能
- ロジック電源電圧 (V_{DD1}): 2.7 ~ 3.6 V
- ドライバ電源電圧 (V_{DD2}): 10.0 ~ 13.5 V
- 出力ダイナミック・レンジ: $V_{SS2} + 0.2V \sim V_{DD2} - 0.2V$
- 高速データ転送: $f_{CLK} = 85 \text{ MHz MAX.}$ ($V_{DD1} = 2.7V$ 動作時の内部データ転送速度)
- ドット反転駆動、n ライン反転駆動、カラム・ライン反転駆動に対応可能
- 出力電圧の極性反転が可能 (POL)
- 入力データ反転機能を内蔵 (INV)

備考 RSDS™ は、ナショナル・セミコンダクタ・コーポレーションの商標です。

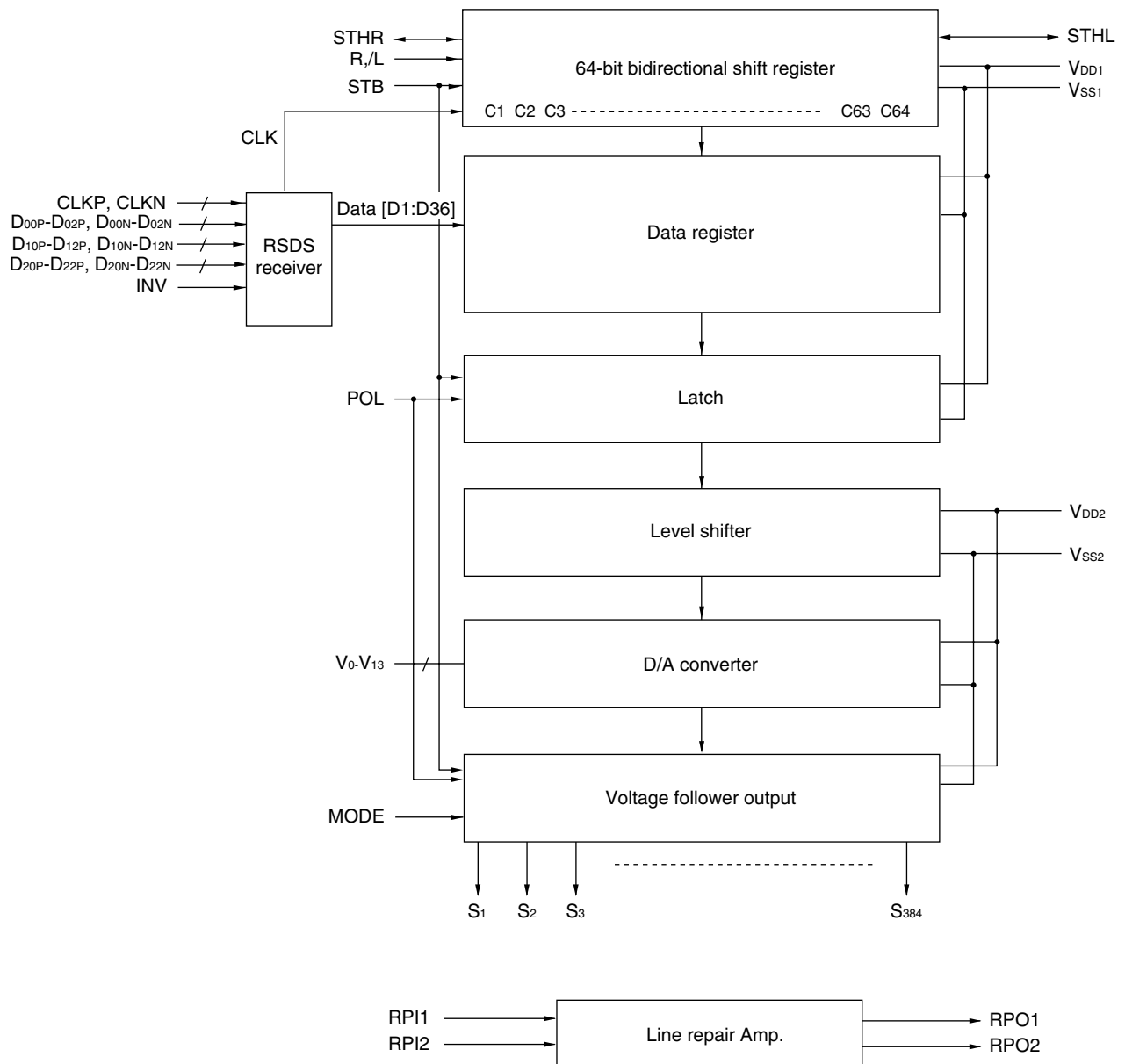
オーダー情報

オーダー名称	パッケージ
μPD160085N-xxx	TCP (TAB パッケージ)
μPD160085NL-xxx	COF (COF パッケージ)

備考 TCP/COF 外形はカスタム受注となりますので、当社販売員までご相談ください。

本資料の内容は、予告なく変更することがありますので、最新のものであることをご確認の上ご使用ください。

1. ブロック図



備考 /xxx はアクティブ・ロウを示します。

2. 端子接続図 (μPD160085N-xxx: TCP/μPD160085NL-xxx: COF)

RPI1	S1
RPO1	S2
STHR	S3
D00N	S4
D00P	
D01N	
D01P	
D02N	
D02P	
INV	
POL	
STB	
CLKN	
CLKP	
MODE	
VSS1	
V0	
V1	
V2	
V3	
V4	
V5	
V6	
VSS2	
VDD2	
V7	
V8	
V9	
V10	
V11	
V12	
V13	
R/L	
VDD1	
Option 1	
D10N	
D10P	
D11N	
D11P	
D12N	
D12P	
D20N	
D20P	
D21N	
D21P	
D22N	
D22P	S381
STHL	S382
RPO2	S383
RPI2	S384



備考 本図は、TCP/COF 外形を規定するものではありません。

3. 端子機能

(1/2)

端子記号	端子名	入出力	機能説明
S ₁ -S ₃₈₄	ドライバ	出力	D/A 変換された 64 階調のアナログ電圧が出力されます。
D _{00P} -D _{02P} , D _{00N} -D _{02N}	表示データ	入力	階調データ (6 ビット) x 3 ドット (1 画素分) をダブル・エッジで 9 ビット幅ずつの表示データとして入力します。
D _{10P} -D _{12P} , D _{10N} -D _{12N}			
D _{20P} -D _{22P} , D _{20N} -D _{22N}			
R ₁ /L	シフト方向切り替え	入力	カスケード接続時のスタート・パルス入出力のシフト方向切り替え制御端子です。 シフト方向は次のとおりです。 R ₁ /L = H (V _{DD1} レベル): STHR 入力, S ₁ S ₃₈₄ , STHL 出力 R ₁ /L = L (V _{SS1} レベル): STHL 入力, S ₃₈₄ S ₁ , STHR 出力
STHR	右シフト・スタート・パルス	入出力	R ₁ /L = H (V _{DD1} レベル): スタート・パルス入力端子になります。 R ₁ /L = L (V _{SS1} レベル): スタート・パルス出力端子になります。
STHL	左シフト・スタート・パルス	入出力	R ₁ /L = H (V _{DD1} レベル): スタート・パルス出力端子になります。 R ₁ /L = L (V _{SS1} レベル): スタート・パルス入力端子になります。
CLKP, CLKN	シフト・クロック	入力	シフト・レジスタのシフト・クロック入力です。立ち上がりエッジと立ち下がりエッジの両方で表示データをデータ・レジスタに取り込みます。スタート・パルス入力後、128 番目のクロックの立ち下がりですスタート・パルス出力がハイ・レベルに達し、次段のドライバのスタート・パルスとなります。
STB	ラッチ	入力	立ち上がりエッジでデータ・レジスタの内容をラッチに転送します。 MODE = H またはオープン, 出力ショート期間のあと、階調ドライバはドライバに供給されます。 なお、このパルスは、1 水平期間に必ず 1 パルス入力する必要があります。
POL	極性	入力	POL = H (V _{DD1} レベル): S _{2n-1} 出力は V ₀ -V ₆ , S _{2n} 出力は V ₇ -V ₁₃ を基準電源とします。 POL = L (V _{SS1} レベル): S _{2n-1} 出力は V ₇ -V ₁₃ , S _{2n} 出力は V ₀ -V ₆ を基準電源とします。 S _{2n-1} は奇数出力, S _{2n} は偶数出力を表します。POL 信号は STB の立ち上がりエッジに対して、セットアップ時間 (t _{POL-STB}) を確保して入力します。
INV	データ反転	入力	入力データの反転 / 非反転を選択します。 INV = H (V _{DD1} レベル): LSI 内部でデータの反転を行います。 INV = L (V _{SS1} レベル): 入力データの反転は行いません。 この端子には DC 信号を入力してください。詳細は 6 . データ反転を参照してください。
MODE	出力リセット制御	入力	MODE = H またはオープン : STB = H 期間の間、共有チャージは機能します。 MODE = L : 共有チャージは、機能しません。 この端子は IC 内部で V _{DD1} にプルアップされています。 詳細は 7 . MODE, STB, POL , および出力波形の関係を参照してください。

(2/2)

端子記号	端子名	入出力	機能説明
RPI1, RPI2	ラインリペア・ アンプ	入力	ラインリペア・アンプのドライブ能力は通常のアナログ出力と同じです。 RPI1 (RPI2) インピーダンス変換 RPO1 (RPO2)
RPO1, RPO2		出力	
V ₀ -V ₁₃	γ補正電源	-	γ補正電源を外部から入力します。階調電圧出力中は階調レベル電源を一定としてください。また、電源電圧とγ補正電圧は次の関係を守ってください。 $V_{DD2} - 0.2V \quad V_0 > V_1 > V_2 > V_3 > V_4 > V_5 > V_6 \quad 0.5 V_{DD2}$ $0.5 V_{DD2} \quad V_7 > V_8 > V_9 > V_{10} > V_{11} > V_{12} > V_{13} \quad V_{SS2} + 0.2V$
V _{DD1}	ロジック電源	-	2.7 ~ 3.6 V
V _{DD2}	ドライバ電源	-	10.0 ~ 13.5 V
V _{SS1}	ロジック・グラウンド	-	接地
V _{SS2}	ドライバ・グラウンド	-	接地

- 注意 1. 電源起動シーケンスは、V_{DD1} ロジック入力 V_{DD2} V₀-V₁₃の順とし、遮断時はこの逆としてください (V_{DD2}とV₀-V₁₃は同時印加が可能です)。
2. 電源電圧の安定化のため、V_{DD1}-V_{SS1}とV_{DD2}-V_{SS2}間には、それぞれ0.1 μFのバイパス・コンデンサの挿入を推奨します。また、D/Aコンバータの精度向上のため、γ補正電源端子 (V₀, V₁, V₂, ..., V₁₃) とV_{SS2}間にも0.01 μF程度のバイパス・コンデンサの挿入を推奨します。

4. 入力データと出力電圧の関係

μPD160085 は LCD の対向電極電圧に対し、奇数出力端子と偶数出力端子でそれぞれ極性の異なる階調電圧が出力できる 6 ビット D/A コンバータを内蔵しています。D/A コンバータは、ラダー抵抗とスイッチで構成されています。

ラダー抵抗 (r0-r62) は、LCD パネルのγ補正電圧と $V_{P0}-V_{P63}$, $V_{n0}-V_{n63}$ の比がほぼ等しくなるよう設計されています。γ補正電源のうち V_0-V_6 と V_7-V_{13} のγ補正電圧としては、対向電極に対して同一極性の階調電圧を入力してください。

図 4 - 1 に、液晶駆動電圧 V_{DD2} , V_{SS2} , 対向電極, V_{COM} , γ補正電圧 V_0-V_{13} などの駆動電圧と入力データの関係を示します。必ず、次の電位関係を守ってください。

$$V_{DD2} - 0.2V > V_0 > V_1 > V_2 > V_3 > V_4 > V_5 > V_6 > 0.5V_{DD2}$$

$$0.5V_{DD2} > V_7 > V_8 > V_9 > V_{10} > V_{11} > V_{12} > V_{13} > V_{SS2} + 0.2V$$

図 4 - 2 に、γ補正電源とラダー抵抗比、図 4 - 3 に、入力データ (DxxP) と出力電圧の関係 (INV = L) を示します。

図 4 - 1 入力データとγ補正電源の関係

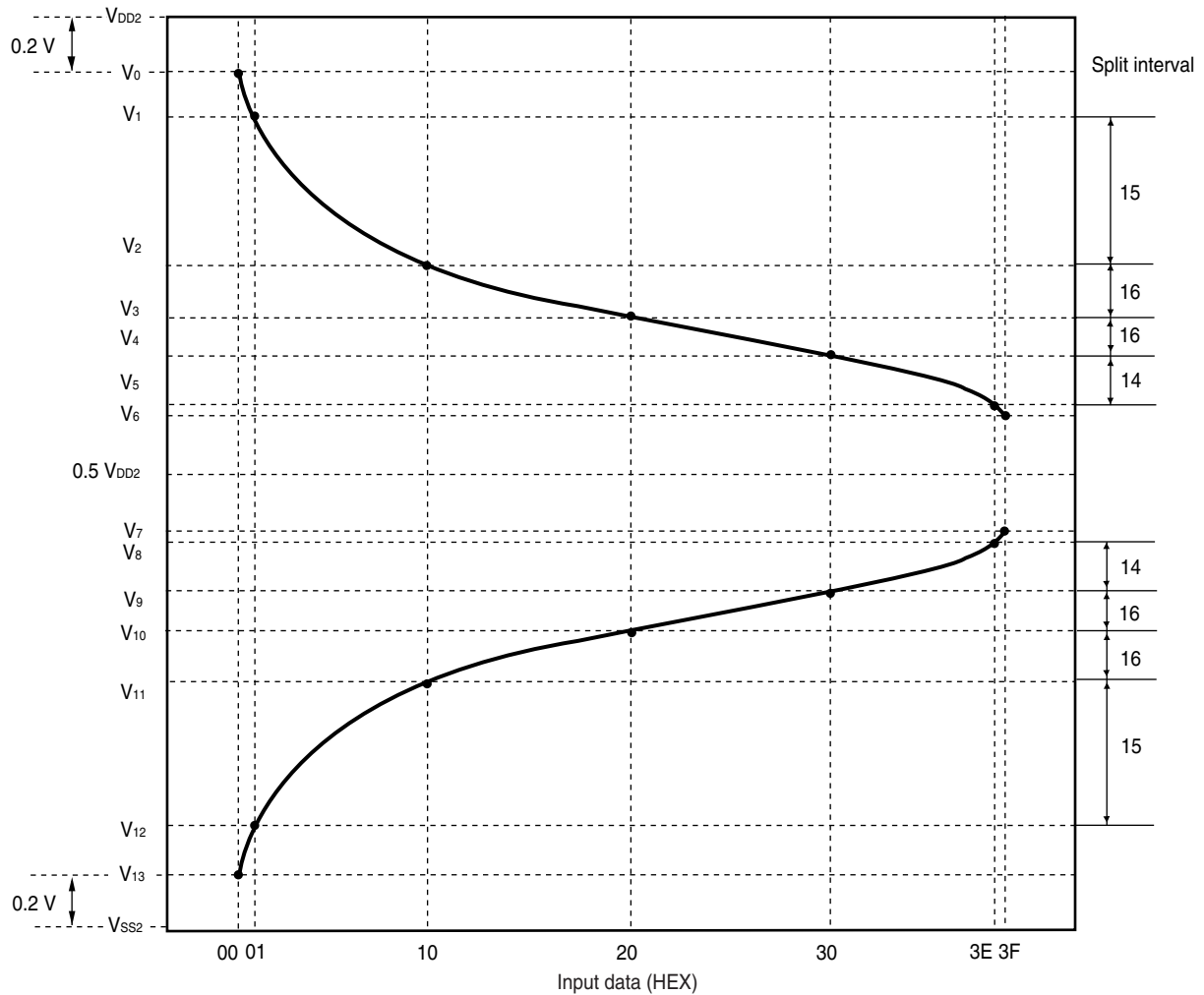
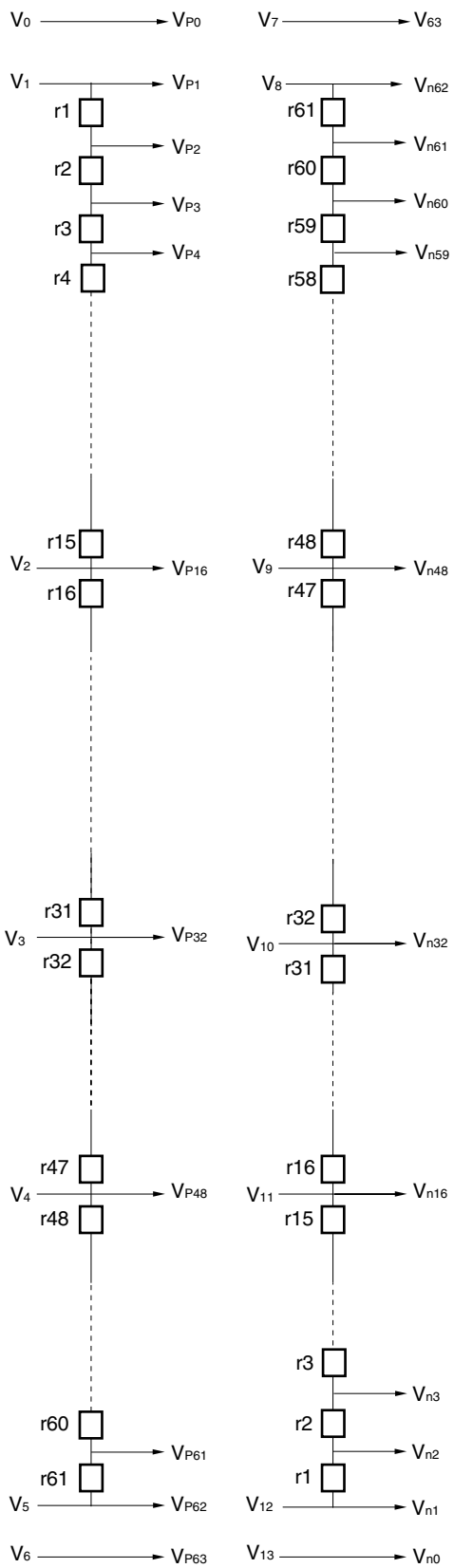


図 4 - 2 γ補正電源とラダー抵抗比



m	Value (Ω)
r0	Open
r1	1307
r2	958
r3	731
r4	606
r5	507
r6	431
r7	373
r8	328
r9	292
r10	263
r11	243
r12	226
r13	209
r14	195
r15	181
r16	169
r17	156
r18	149
r19	140
r20	133
r21	126
r22	122
r23	119
r24	115
r25	112
r26	108
r27	104
r28	101
r29	97
r30	94
r31	90
r32	88
r33	86
r34	84
r35	83
r36	81
r37	81
r38	81
r39	81
r40	81
r41	81
r42	81
r43	81
r44	81
r45	83
r46	84
r47	84
r48	85
r49	88
r50	92
r51	97
r52	103
r53	110
r54	118
r55	126
r56	136
r57	152
r58	187
r59	234
r60	289
r61	384
r62	Open
Total	12307

注意 V₆-V₇間は, IC 内部で接続されておりません。

図 4 - 3 入力データ (DxxP) と出力電圧の関係 (INV = L)

(出力電圧 1) $V_{DD2} - 0.2V$ $V_0 > V_1 > V_2 > V_3 > V_4 > V_5 > V_6$ $0.5 V_{DD2}$

(出力電圧 2) $0.5 V_{DD2}$ $V_7 > V_8 > V_9 > V_8 > V_{10} > V_{11} > V_{12} > V_{13}$ $V_{SS2} + 0.2V$

入力データ	DxxP						正出力電圧				負出力電圧	
	Dx2	Dx2	Dx1	Dx1	Dx0	Dx0	Vp0	V0	Vn0	V13		
00H	0	0	0	0	0	0	Vp0	V0	Vn0	V13		
01H	0	0	0	0	0	1	Vp1	V1	Vn1	V12		
02H	0	0	0	0	1	0	Vp2	$V_2+(V_1-V_2) \times 5543 / 6850$	Vn2	$V_{11}-(V_{11}-V_{12}) \times 5543 / 6850$		
03H	0	0	0	0	1	1	Vp3	$V_2+(V_1-V_2) \times 4585 / 6850$	Vn3	$V_{11}-(V_{11}-V_{12}) \times 4585 / 6850$		
04H	0	0	0	1	0	0	Vp4	$V_2+(V_1-V_2) \times 3854 / 6850$	Vn4	$V_{11}-(V_{11}-V_{12}) \times 3854 / 6850$		
05H	0	0	0	1	0	1	Vp5	$V_2+(V_1-V_2) \times 3248 / 6850$	Vn5	$V_{11}-(V_{11}-V_{12}) \times 3248 / 6850$		
06H	0	0	0	1	1	0	Vp6	$V_2+(V_1-V_2) \times 2741 / 6850$	Vn6	$V_{11}-(V_{11}-V_{12}) \times 2741 / 6850$		
07H	0	0	0	1	1	1	Vp7	$V_2+(V_1-V_2) \times 2310 / 6850$	Vn7	$V_{11}-(V_{11}-V_{12}) \times 2310 / 6850$		
08H	0	0	1	0	0	0	Vp8	$V_2+(V_1-V_2) \times 1937 / 6850$	Vn8	$V_{11}-(V_{11}-V_{12}) \times 1937 / 6850$		
09H	0	0	1	0	0	1	Vp9	$V_2+(V_1-V_2) \times 1609 / 6850$	Vn9	$V_{11}-(V_{11}-V_{12}) \times 1609 / 6850$		
0AH	0	0	1	0	1	0	Vp10	$V_2+(V_1-V_2) \times 1317 / 6850$	Vn10	$V_{11}-(V_{11}-V_{12}) \times 1317 / 6850$		
0BH	0	0	1	0	1	1	Vp11	$V_2+(V_1-V_2) \times 1054 / 6850$	Vn11	$V_{11}-(V_{11}-V_{12}) \times 1054 / 6850$		
0CH	0	0	1	1	0	0	Vp12	$V_2+(V_1-V_2) \times 811 / 6850$	Vn12	$V_{11}-(V_{11}-V_{12}) \times 811 / 6850$		
0DH	0	0	1	1	0	1	Vp13	$V_2+(V_1-V_2) \times 585 / 6850$	Vn13	$V_{11}-(V_{11}-V_{12}) \times 585 / 6850$		
0EH	0	0	1	1	1	0	Vp14	$V_2+(V_1-V_2) \times 376 / 6850$	Vn14	$V_{11}-(V_{11}-V_{12}) \times 376 / 6850$		
0FH	0	0	1	1	1	1	Vp15	$V_2+(V_1-V_2) \times 181 / 6850$	Vn15	$V_{11}-(V_{11}-V_{12}) \times 181 / 6850$		
10H	0	1	0	0	0	0	Vp16	V2	Vn16	V11		
11H	0	1	0	0	0	1	Vp17	$V_3+(V_2-V_3) \times 1766 / 1935$	Vn17	$V_{10}-(V_{10}-V_{11}) \times 1766 / 1935$		
12H	0	1	0	0	1	0	Vp18	$V_3+(V_2-V_3) \times 1610 / 1935$	Vn18	$V_{10}-(V_{10}-V_{11}) \times 1610 / 1935$		
13H	0	1	0	0	1	1	Vp19	$V_3+(V_2-V_3) \times 1461 / 1935$	Vn19	$V_{10}-(V_{10}-V_{11}) \times 1461 / 1935$		
14H	0	1	0	1	0	0	Vp20	$V_3+(V_2-V_3) \times 1321 / 1935$	Vn20	$V_{10}-(V_{10}-V_{11}) \times 1321 / 1935$		
15H	0	1	0	1	0	1	Vp21	$V_3+(V_2-V_3) \times 1188 / 1935$	Vn21	$V_{10}-(V_{10}-V_{11}) \times 1188 / 1935$		
16H	0	1	0	1	1	0	Vp22	$V_3+(V_2-V_3) \times 1062 / 1935$	Vn22	$V_{10}-(V_{10}-V_{11}) \times 1062 / 1935$		
17H	0	1	0	1	1	1	Vp23	$V_3+(V_2-V_3) \times 940 / 1935$	Vn23	$V_{10}-(V_{10}-V_{11}) \times 940 / 1935$		
18H	0	1	1	0	0	0	Vp24	$V_3+(V_2-V_3) \times 821 / 1935$	Vn24	$V_{10}-(V_{10}-V_{11}) \times 821 / 1935$		
19H	0	1	1	0	0	1	Vp25	$V_3+(V_2-V_3) \times 706 / 1935$	Vn25	$V_{10}-(V_{10}-V_{11}) \times 706 / 1935$		
1AH	0	1	1	0	1	0	Vp26	$V_3+(V_2-V_3) \times 594 / 1935$	Vn26	$V_{10}-(V_{10}-V_{11}) \times 594 / 1935$		
1BH	0	1	1	0	1	1	Vp27	$V_3+(V_2-V_3) \times 486 / 1935$	Vn27	$V_{10}-(V_{10}-V_{11}) \times 486 / 1935$		
1CH	0	1	1	1	0	0	Vp28	$V_3+(V_2-V_3) \times 382 / 1935$	Vn28	$V_{10}-(V_{10}-V_{11}) \times 382 / 1935$		
1DH	0	1	1	1	0	1	Vp29	$V_3+(V_2-V_3) \times 281 / 1935$	Vn29	$V_{10}-(V_{10}-V_{11}) \times 281 / 1935$		
1EH	0	1	1	1	1	0	Vp30	$V_3+(V_2-V_3) \times 184 / 1935$	Vn30	$V_{10}-(V_{10}-V_{11}) \times 184 / 1935$		
1FH	0	1	1	1	1	1	Vp31	$V_3+(V_2-V_3) \times 90 / 1935$	Vn31	$V_{10}-(V_{10}-V_{11}) \times 90 / 1935$		
20H	1	0	0	0	0	0	Vp32	V3	Vn32	V10		
21H	1	0	0	0	0	1	Vp33	$V_4+(V_3-V_4) \times 1233 / 1321$	Vn33	$V_9-(V_9-V_{10}) \times 1233 / 1321$		
22H	1	0	0	0	1	0	Vp34	$V_4+(V_3-V_4) \times 1147 / 1321$	Vn34	$V_9-(V_9-V_{10}) \times 1147 / 1321$		
23H	1	0	0	0	1	1	Vp35	$V_4+(V_3-V_4) \times 1063 / 1321$	Vn35	$V_9-(V_9-V_{10}) \times 1063 / 1321$		
24H	1	0	0	1	0	0	Vp36	$V_4+(V_3-V_4) \times 980 / 1321$	Vn36	$V_9-(V_9-V_{10}) \times 980 / 1321$		
25H	1	0	0	1	0	1	Vp37	$V_4+(V_3-V_4) \times 899 / 1321$	Vn37	$V_9-(V_9-V_{10}) \times 899 / 1321$		
26H	1	0	0	1	1	0	Vp38	$V_4+(V_3-V_4) \times 818 / 1321$	Vn38	$V_9-(V_9-V_{10}) \times 818 / 1321$		
27H	1	0	0	1	1	1	Vp39	$V_4+(V_3-V_4) \times 737 / 1321$	Vn39	$V_9-(V_9-V_{10}) \times 737 / 1321$		
28H	1	0	1	0	0	0	Vp40	$V_4+(V_3-V_4) \times 656 / 1321$	Vn40	$V_9-(V_9-V_{10}) \times 656 / 1321$		
29H	1	0	1	0	0	1	Vp41	$V_4+(V_3-V_4) \times 575 / 1321$	Vn41	$V_9-(V_9-V_{10}) \times 575 / 1321$		
2AH	1	0	1	0	1	0	Vp42	$V_4+(V_3-V_4) \times 494 / 1321$	Vn42	$V_9-(V_9-V_{10}) \times 494 / 1321$		
2BH	1	0	1	0	1	1	Vp43	$V_4+(V_3-V_4) \times 413 / 1321$	Vn43	$V_9-(V_9-V_{10}) \times 413 / 1321$		
2CH	1	0	1	1	0	0	Vp44	$V_4+(V_3-V_4) \times 332 / 1321$	Vn44	$V_9-(V_9-V_{10}) \times 332 / 1321$		
2DH	1	0	1	1	0	1	Vp45	$V_4+(V_3-V_4) \times 251 / 1321$	Vn45	$V_9-(V_9-V_{10}) \times 251 / 1321$		
2EH	1	0	1	1	1	0	Vp46	$V_4+(V_3-V_4) \times 168 / 1321$	Vn46	$V_9-(V_9-V_{10}) \times 168 / 1321$		
2FH	1	0	1	1	1	1	Vp47	$V_4+(V_3-V_4) \times 84 / 1321$	Vn47	$V_9-(V_9-V_{10}) \times 84 / 1321$		
30H	1	1	0	0	0	0	Vp48	V4	Vn48	V9		
31H	1	1	0	0	0	1	Vp49	$V_5+(V_4-V_5) \times 2116 / 2201$	Vn49	$V_8-(V_8-V_9) \times 2116 / 2201$		
32H	1	1	0	0	1	0	Vp50	$V_5+(V_4-V_5) \times 2028 / 2201$	Vn50	$V_8-(V_8-V_9) \times 2028 / 2201$		
33H	1	1	0	0	1	1	Vp51	$V_5+(V_4-V_5) \times 1936 / 2201$	Vn51	$V_8-(V_8-V_9) \times 1936 / 2201$		
34H	1	1	0	1	0	0	Vp52	$V_5+(V_4-V_5) \times 1839 / 2201$	Vn52	$V_8-(V_8-V_9) \times 1839 / 2201$		
35H	1	1	0	1	0	1	Vp53	$V_5+(V_4-V_5) \times 1736 / 2201$	Vn53	$V_8-(V_8-V_9) \times 1736 / 2201$		
36H	1	1	0	1	1	0	Vp54	$V_5+(V_4-V_5) \times 1626 / 2201$	Vn54	$V_8-(V_8-V_9) \times 1626 / 2201$		
37H	1	1	0	1	1	1	Vp55	$V_5+(V_4-V_5) \times 1508 / 2201$	Vn55	$V_8-(V_8-V_9) \times 1508 / 2201$		
38H	1	1	1	0	0	0	Vp56	$V_5+(V_4-V_5) \times 1382 / 2201$	Vn56	$V_8-(V_8-V_9) \times 1382 / 2201$		
39H	1	1	1	0	0	1	Vp57	$V_5+(V_4-V_5) \times 1246 / 2201$	Vn57	$V_8-(V_8-V_9) \times 1246 / 2201$		
3AH	1	1	1	0	1	0	Vp58	$V_5+(V_4-V_5) \times 1094 / 2201$	Vn58	$V_8-(V_8-V_9) \times 1094 / 2201$		
3BH	1	1	1	0	1	1	Vp59	$V_5+(V_4-V_5) \times 907 / 2201$	Vn59	$V_8-(V_8-V_9) \times 907 / 2201$		
3CH	1	1	1	1	0	0	Vp60	$V_5+(V_4-V_5) \times 673 / 2201$	Vn60	$V_8-(V_8-V_9) \times 673 / 2201$		
3DH	1	1	1	1	0	1	Vp61	$V_5+(V_4-V_5) \times 384 / 2201$	Vn61	$V_8-(V_8-V_9) \times 384 / 2201$		
3EH	1	1	1	1	1	0	Vp62	V5	Vn62	V8		
3FH	1	1	1	1	1	1	Vp62	V6	Vn63	V7		

5. 入力データと出力端子との関係

データ形式 : 6 ビット x 1 RGB (3 ドット)

入力幅 : 9 ビット x ダブル・エッジ (1 画素データ)

(1) R/L = H (右シフト)

出力	S ₁	S ₂	S ₃	S ₄	...	S ₃₈₃	S ₃₈₄
データ	D _{00P} -D _{02P} , D _{00N} -D _{02N}	D _{10P} -D _{12P} , D _{10N} -D _{12N}	D _{20P} -D _{22P} , D _{20N} -D _{22N}	D _{00P} -D _{02P} , D _{00N} -D _{02N}	...	D _{10P} -D _{12P} , D _{10N} -D _{12N}	D _{20P} -D _{22P} , D _{20N} -D _{22N}

(2) R/L = L (左シフト)

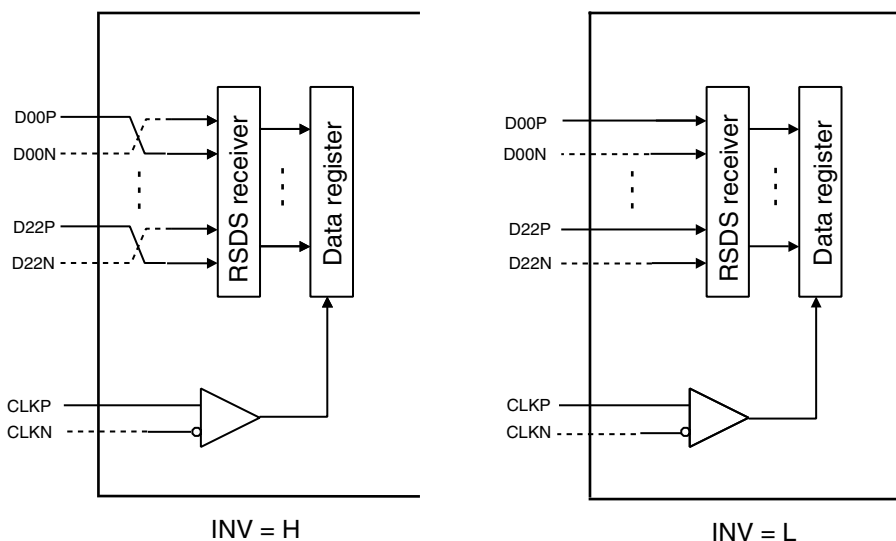
出力	S ₁	S ₂	S ₃	S ₄	...	S ₃₈₃	S ₃₈₄
データ	D _{00P} -D _{02P} , D _{00N} -D _{02N}	D _{10P} -D _{12P} , D _{10N} -D _{12N}	D _{20P} -D _{22P} , D _{20N} -D _{22N}	D _{00P} -D _{02P} , D _{00N} -D _{02N}	...	D _{10P} -D _{12P} , D _{10N} -D _{12N}	D _{20P} -D _{22P} , D _{20N} -D _{22N}

POL	S _{2n-1} 注	S _{2n} 注
H	V ₀ -V ₆	V ₇ -V ₁₃
L	V ₇ -V ₁₃	V ₀ -V ₆

注 S_{2n-1} (奇数出力), S_{2n} (偶数出力)

6. データ反転 (INV)

INV は内部データ反転制御端子です。INV = H のとき、内部データは反転され、クロックは反転されません (次の図を参照)。この INV 端子を使うと RSDS データを代えることができます。



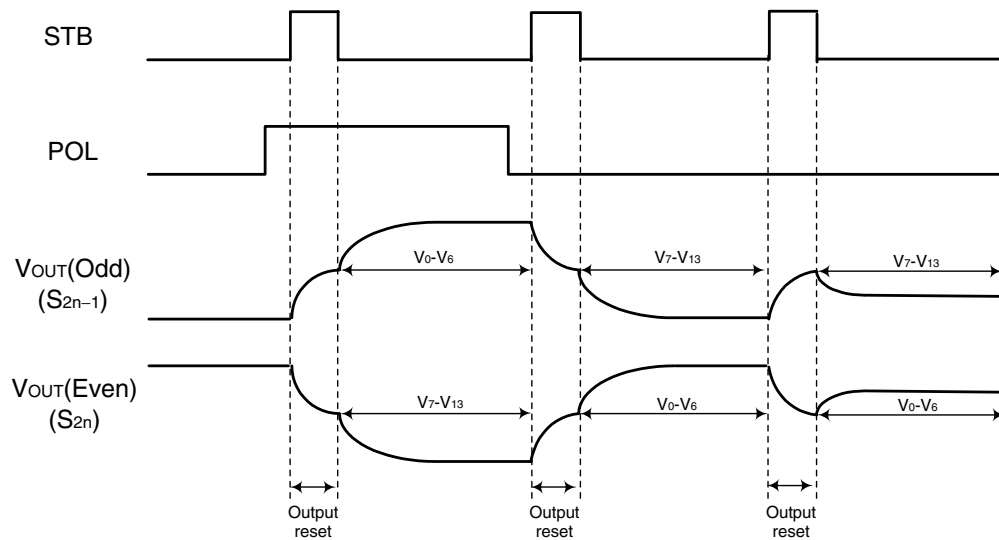
7. MODE, STB, POL, および出力波形の関係

(1) MODE = H またはオープン

POL が変化しなくても, STB = H の期間, すべての出力はショート状態になります。

階調電圧は, STB の立ち下がりに LCD パネルへ出力されます。

図 7-1 MODE = H またはオープン

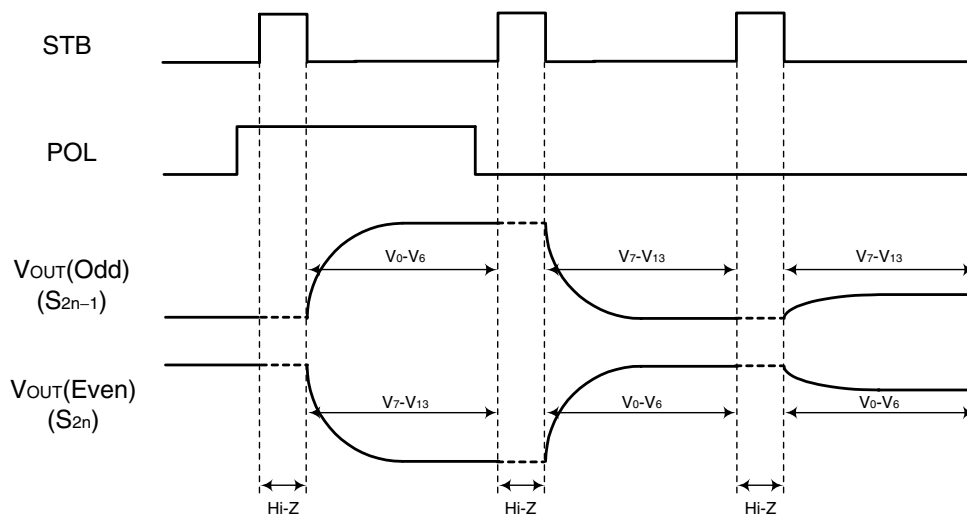


(2) MODE = L

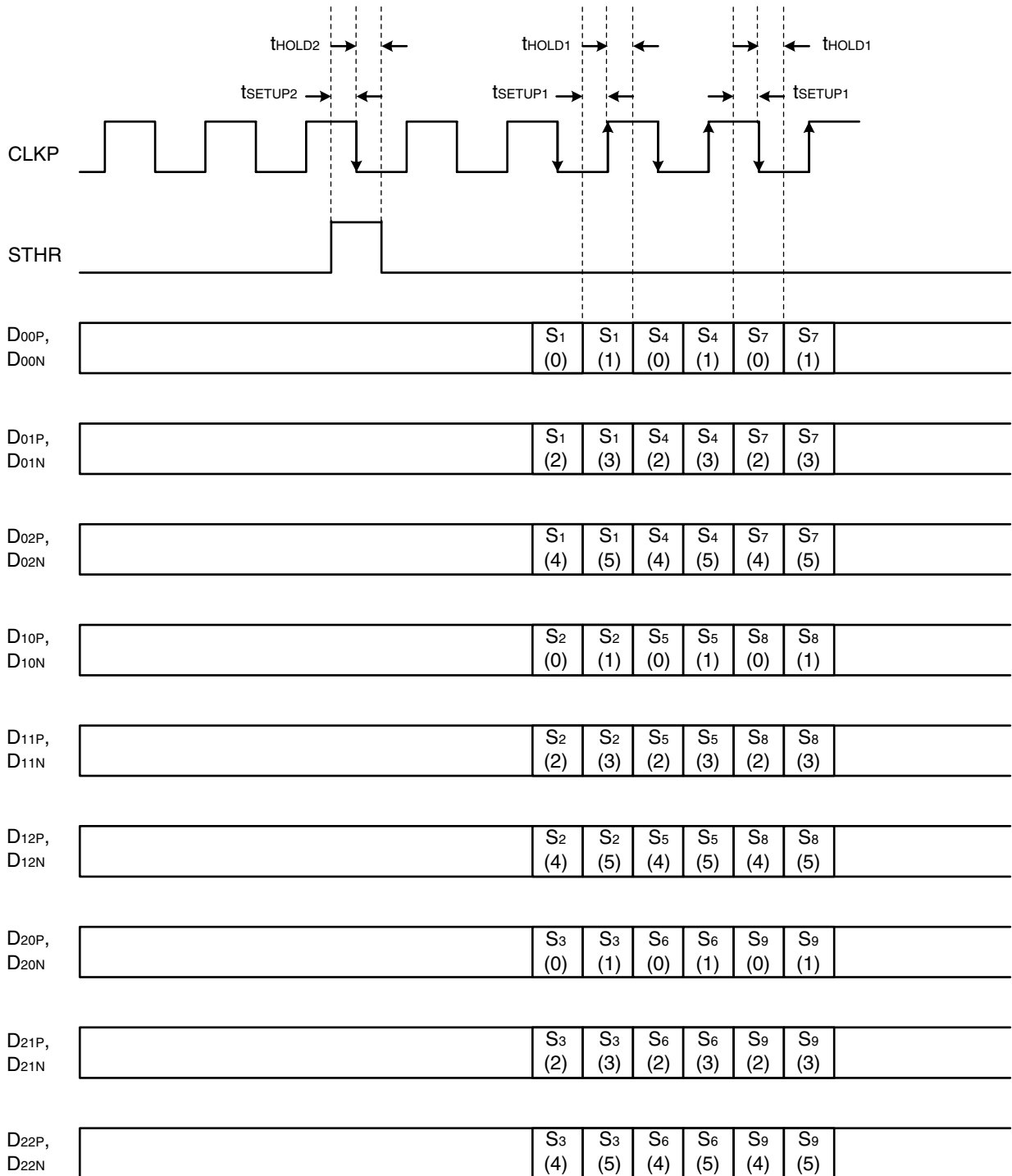
STB = H 期間は, Hi-Z (ハイ・インピーダンス) 状態になります。

階調電圧は, STB の立ち下がりに LCD パネルへ出力されます。

図 7-2 MODE = L



8. タイミング・チャートとデータ・バス・ラインの関係



備考 S_n(0) ; LSB, S_n(5) ; MSB

9. 電気的特性

絶対最大定格 (TA = 25°C, VSS1 = VSS2 = 0V)

項目	略号	定格	単位
ロジック電源電圧	V _{DD1}	-0.3 ~ +4.0	V
ドライバ電源電圧	V _{DD2}	-0.3 ~ +14.0	V
ロジック入力電圧	V _{I1}	-0.3 ~ V _{DD1} + 0.3	V
ドライバ入力電圧	V _{I2}	-0.3 ~ V _{DD2} + 0.3	V
ロジック出力電圧	V _{O1}	-0.3 ~ V _{DD1} + 0.3	V
ドライバ出力電圧	V _{O2}	-0.3 ~ V _{DD2} + 0.3	V
動作周囲温度	T _A	-20 ~ +75	°C
保存温度	T _{stg}	-55 ~ +125	°C

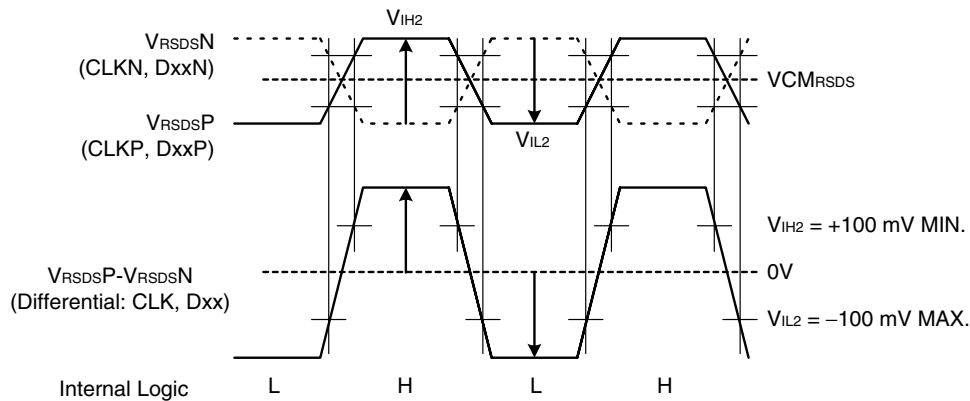
注意 各項目のうち1項目でも、また、一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。

つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で製品をご使用ください。

推奨動作範囲 (TA = -20 ~ +75°C, VSS1 = VSS2 = 0V)

項目	略号	条件	MIN.	TYP.	MAX.	単位	
ロジック電源電圧	V _{DD1}		2.7	3.0	3.6	V	
ドライバ電源電圧	V _{DD2}		10.0	12.0	13.5	V	
ハイ・レベル入力電圧 1	V _{IH1}		0.7 V _{DD1}		V _{DD1}	V	
ロウ・レベル入力電圧 1	V _{IL1}		0		0.3 V _{DD1}	V	
ハイ・レベル入力電圧 2 (Differential: V _{RSdSP} -V _{RSdSN})	V _{IH2}	CLK, D _{xx} (x = 0-2)	V _{CM} = 1.1 V ^注	100	200		mV
ロウ・レベル入力電圧 2 (Differential: V _{RSdSP} -V _{RSdSN})	V _{IL2}				-200	-100	
コモン・モード入力電圧	V _{CM}		V _{OFF} = 200 mV _{p-p} ^注	0.9	1.1	1.3	V
ドライバ出力電圧	V _O		0.2		V _{DD2} - 0.2	V	
γ補正電源電圧	V _N	V ₀ -V ₆	0.5 V _{DD2}		V _{DD2} - 0.2	V	
		V ₇ -V ₁₃	0.2		0.5 V _{DD2}	V	
クロック周波数	f _{CLK}	2.7 V V _{DD1} 3.6 V			85	MHz	

注



備考 V_{CM} = (V_{CLKP} + V_{CLKN}) / 2 または = (V_{DxxP} + V_{DxxN}) / 2 (x = 0-2)
V_{DIFF} = (V_{CLKP} - V_{CLKN}) または = (V_{DxxP} - V_{DxxN}) (x = 0-2)

電気的特性 (TA = -20 ~ +75°C, VDD1 = 2.7 ~ 3.6 V, VDD2 = 10.0 ~ 13.5 V, VSS1 = VSS2 = 0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
入力リーク電流	IIL				±1.0	μA
ハイ・レベル出力電圧	VOH	STHR (STHL), IOH = 0 mA	VDD1 - 0.4		VDD1	V
ロウ・レベル出力電圧	VOL	STHR (STHL), IOL = 0 mA	VSS1		VSS1 + 0.4	V
γ補正電源抵抗	Rγ	VDD2 = 12.0 V, TA = 25°C, V0-V6 = V7-V13 = 5.0 V	R _{TYP.} x 0.7	12.3	R _{TYP.} x 1.3	kΩ
ドライバ出力電流	I _{VOH}	S1-S384, V _X = 5.0 V, V _{OUT} = 9.0 V			-560	μA
	I _{VOL}	VDD2 = 10.0 V, V _X = 5.0 V, V _{OUT} = 1.0 V	530			μA
出力電圧偏差	ΔV _o	V _o = 1.5 ~ 8.5 V, VDD2 = 10.0 V		±8	±30	mV
		V _o = 0.2 ~ 1.5 V, V _o = 8.5 ~ 9.8 V, VDD2 = 10.0 V		±20	±45	mV
出力振幅差偏差	ΔV _{p-p1}	V _o = 1.5 ~ 8.5 V, VDD2 = 10.0 V		±4	±10	mV
	ΔV _{p-p2}	V _o = 0.2 ~ 1.5 V, V _o = 8.5 ~ 9.8 V, VDD2 = 10.0 V		±20	±30	mV
出力振幅平均偏差	AV _o	入力データ : 20 H			±7.5	mV
ロジック動消費電流	I _{DD1}	VDD1 = 3.0 V ^{注1,2}			6 ^{注1}	mA
ドライバ動消費電流	I _{DD2}	VDD2 = 10.0 V, 無負荷時, RPI1, RPI2 は無変動			15 ^{注2}	mA

- 注1. f_{CLKP}, f_{CLKN} = 65 MHz, f_{STB} = 50 kHz, 入力データ・パターン = 101010... (市松パターン), クロック・データ交流パターン, ピクセル反転 (15H と 2AH), TA = 25°C
2. f_{CLKP}, f_{CLKN} = 65 MHz, f_{STB} = 50 kHz, 入力データ・パターン = 00H 固定, STB サイクルの POL 交流, V_o = VDD2 - 0.2 V, V₁₃ = VSS2 + 0.2 V 固定, TA = 25°C

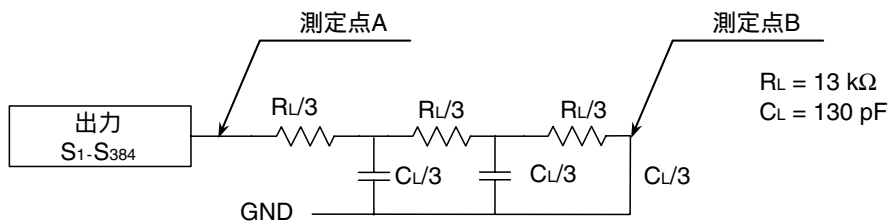
スイッチング特性 (TA = -20 ~ +75°C, VDD1 = 2.7 ~ 3.6 V, VDD2 = 10.0 ~ 13.5 V, VSS1 = VSS2 = 0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
スタート・パルス遅延時間	tPLH1	CL = 15 pF, 2.7 V VDD1 < 3.6 V			9.7	ns
	tPHL1	CL = 15 pF, 2.7 V VDD1 < 3.6 V			9.7	ns
ドライバ出力遅延時間 1	tPLH2 注1	VDD2 = 12.0 V, MODE = H, STB (H) = 2.0 μs, S1-S384, RL = 13 kΩ, CL = 130 pF 注3			4	μs
	tPHL3 注2				10	μs
	tPLH2 注1				4	μs
	tPHL3 注2				10	μs
ドライバ出力遅延時間 2	tPHL4 注1	VDD2 = 12.0 V, MODE = H, RPO1, RPO2, CL = 150 pF 注4			4	μs
	tPHL5 注2				10	μs
	tPHL4 注1				4	μs
	tPHL5 注2				10	μs
入力容量	CI1	ロジック入力 STHR (STHL) 以外, TA = 25°C			10	pF
	CI2	STHR (STHL), TA = 25°C			15	pF

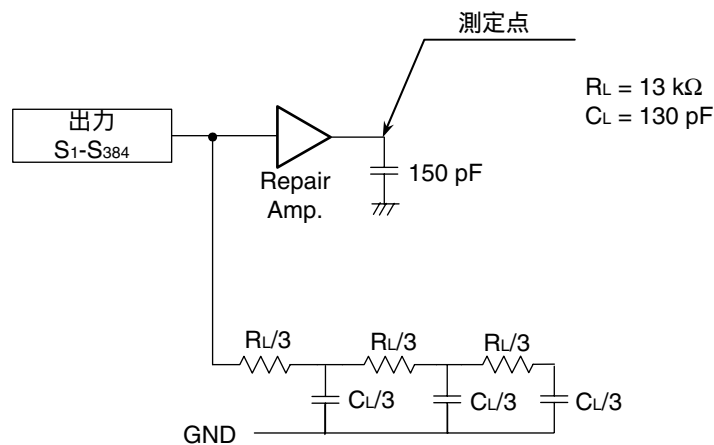
注 1. tPLH2, tPHL2, tPLH4, tPHL4 は, STB 立ち下がりから目標電圧 10% または 90% までの到達時間です。

2. tPLH3, tPHL3, tPLH5, tPHL5 は, STB 立ち下がりから目標電圧 ±20 mV までの到達時間です。

3. < 測定条件 >



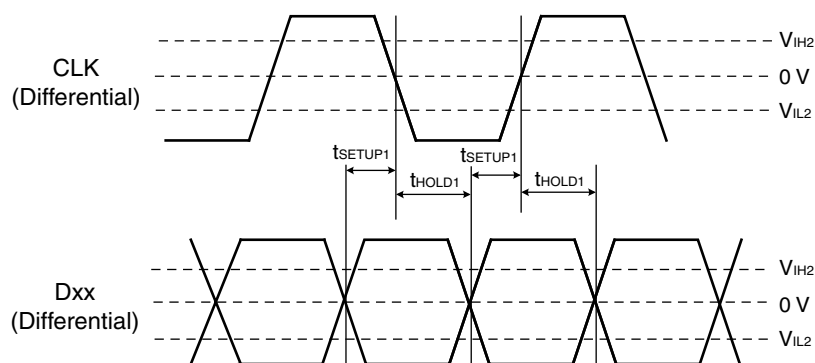
4. < 測定条件 >



タイミング必要条件 ($T_A = -20 \sim +75^\circ\text{C}$, $V_{DD1} = 2.7 \sim 3.6\text{ V}$, $V_{SS1} = 0\text{ V}$, $t_r = t_f = 3.0\text{ ns}$ (CMOS), $t_r = t_f = 1.0\text{ ns}$ (RSDS))

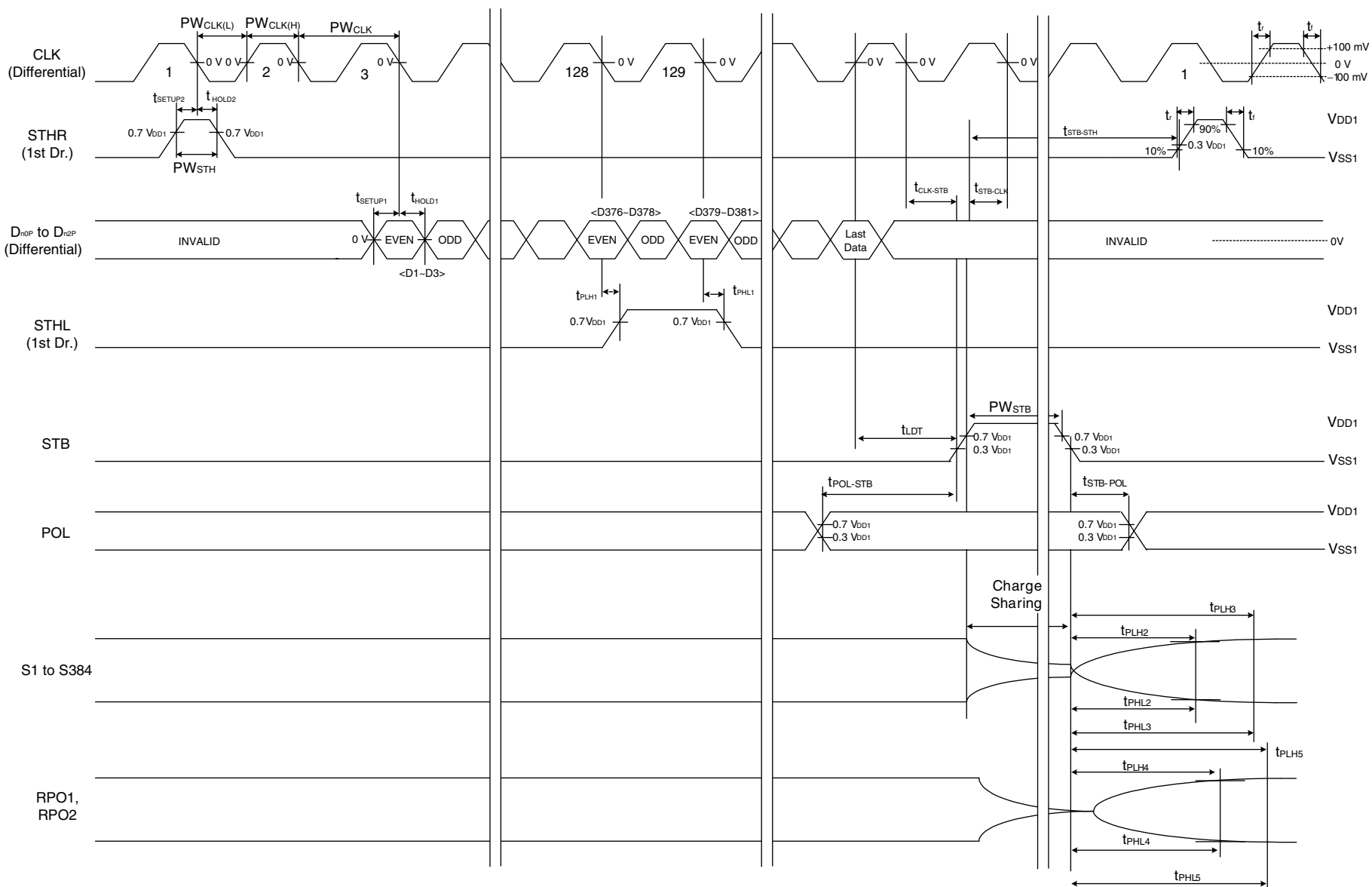
項目	略号	条件	MIN.	TYP.	MAX.	単位
クロック・パルス幅	PW _{CLK}		11.7			ns
クロック・パルス・ハイ期間	PW _{CLK(H)}		4			ns
クロック・パルス・ロウ期間	PW _{CLK(L)}		4			ns
データ・セットアップ時間	t _{SETUP1}	$V_{CM} = 1.1\text{ V}$, $V_{DIFF} = \pm 100\text{ mV}$	2			ns
データ・ホールド時間	t _{HOLD1}	$V_{CM} = 1.1\text{ V}$, $V_{DIFF} = \pm 100\text{ mV}$	0			ns
スタート・パルス・セットアップ時間	t _{SETUP2}	$V_{CM} = 1.1\text{ V}$, $V_{DIFF} = \pm 100\text{ mV}$	2			ns
スタート・パルス・ホールド時間	t _{HOLD2}	$V_{CM} = 1.1\text{ V}$, $V_{DIFF} = \pm 100\text{ mV}$	1			ns
スタート・パルス幅	PW _{STH}		1		2	CLKP
STBパルス幅	PW _{STB}		5			CLKP
ラスト・データ・タイミング	t _{LDT}		1			CLKP
CLK-STB 間時間	t _{CLK-STB}	CLKP, CLKN STB	6			ns
STB-CLK 間時間	t _{STB-CLK}	STB CLKP, CLKN	4			ns
STB-スタート・パルス間時間	t _{STB-STH}	STB STHR(STHL)	2			CLKP
POL-STB 間時間	t _{POL-STB}	POL または STB	14			ns
STB-POL 間時間	t _{STB-POL}	STB POL または	10			ns

< タイミング定義 >



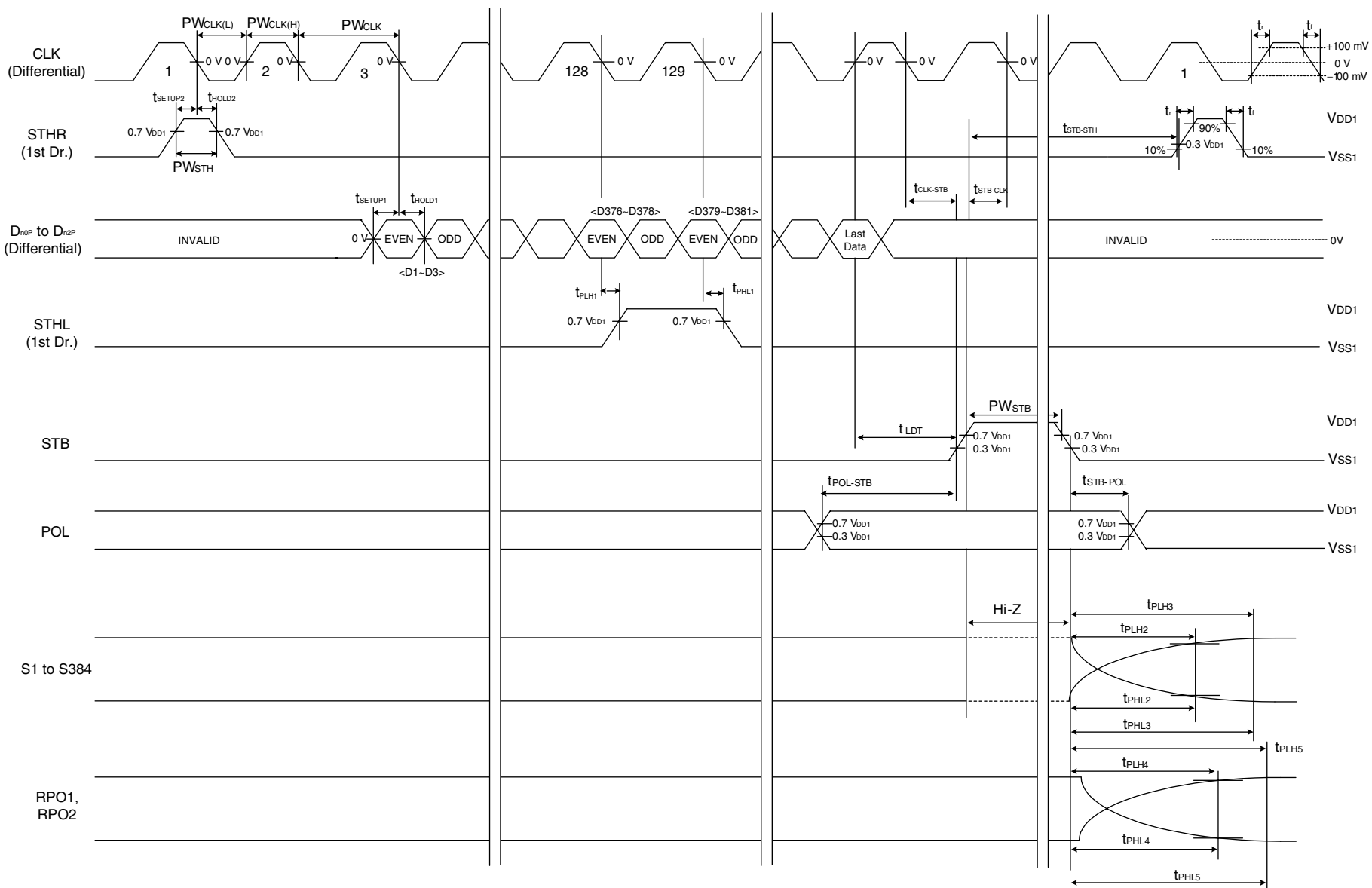
スイッチング特性波形 (R/L = H, MODE = H または オープン)

V_{IH}, V_{IL} は特に指定のないかぎり, CMOS 信号時 V_{IH} = 0.7 V_{DD1}, V_{IL} = 0.3 V_{DD1}, 差動 (RSDS) 信号時 0 V とします。



スイッチング特性波形 (R/L = H, MODE = L)

V_{IH} , V_{IL} は特に指定のないかぎり, CMOS 信号時 $V_{IH} = 0.7 V_{DD1}$, $V_{IL} = 0.3 V_{DD1}$, 差動 (RSDS) 信号時 0V とします。



10. 推奨実装条件

この製品の実装は、次の推奨条件で実施してください。

なお、推奨条件以外の実装方式および半田付け条件については、当社販売員にご相談ください。

半田付け推奨条件の技術的内容については、下記を参照してください。

「半導体デバイス実装マニュアル」(<http://www.necel.com/pkg/ja/jissou/index.html>)

μPD160085N-xxx : TCP (TAB パッケージ)

実装条件	実装方式	条 件
熱圧着	半田付け	加熱ツール 300 ~ 350 , 加熱 2 ~ 3 秒 , 圧力 100 g (1 本当たり)
	ACF (シート状接着剤)	仮接着 70 ~ 100 , 圧力 3 ~ 8 kg/cm ² , 時間 3 ~ 5 秒 本接着 165 ~ 180 , 圧力 25 ~ 45 kg/cm ² , 時間 30 ~ 40 秒 (住友ベークライト(株)異方導電フィルム SUMIZAC1003 使用の場合)

注意 ACF 部の実装条件は、ご使用前に ACF 製造メーカーにお確かめください。

実装方式の併用は避けください。

CMOSデバイスの一般的注意事項

入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。

CMOSデバイスの入力にノイズなどに起因して、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定な場合はもちろん、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域を通過する遷移期間中にチャタリングノイズ等が入らないようご使用ください。

未使用入力の処理

CMOSデバイスの未使用端子の入力レベルは固定してください。

未使用端子入力については、CMOSデバイスの入力に何も接続しない状態で動作させるのではなく、プルアップかプルダウンによって入力レベルを固定してください。また、未使用の入出力端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介して V_{DD} または GND に接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

静電気対策

MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

初期化以前の状態

電源投入時、MOSデバイスの初期状態は不定です。

電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

電源投入切断順序

内部動作および外部インタフェースで異なる電源を使用するデバイスの場合、原則として内部電源を投入した後に外部電源を投入してください。切断の際には、原則として外部電源を切断した後に内部電源を切断してください。逆の電源投入切断順により、内部素子に過電圧が印加され、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源投入切断シーケンス」についての記載のある製品については、その内容を守ってください。

電源OFF時における入力信号

当該デバイスの電源がOFF状態の時に、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源OFF時における入力信号」についての記載のある製品については、その内容を守ってください。

参考資料

資料名	資料番号
NEC 半導体デバイスの信頼性品質管理	C10983J
NEC 半導体デバイスの品質水準	C11531J

- 本資料に記載されている内容は2004年9月現在のものです。今後、予告なく変更することがあります。量産設計の際には最新の個別データ・シート等をご参照ください。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- 当社は、本資料に記載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路、ソフトウェアおよびこれらに関する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- 当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。当社製品の不具合により生じた生命、身体および財産に対する損害の危険を最小限度にするために、冗長設計、延焼対策設計、誤動作防止設計等安全設計を行ってください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。
 標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
 特別水準：輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器
 特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等
 当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

(注)

(1) 本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいう。

(2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

M8E 02.11

【発行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話(代表)：044(435)5111

お問い合わせ先

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.necel.co.jp/>

【営業関係、技術関係お問い合わせ先】

半導体ホットライン

(電話：午前 9:00～12:00、午後 1:00～5:00)

電話：044-435-9494

E-mail：info@necel.com

【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか、NECエレクトロニクスの販売特約店へお申し付けください。