

RMLV1616A-Uシリーズ

16Mbit 低消費電力 SRAM (1M word × 16bit / 2M word × 8bit)

R10DS0314JJ0100

Rev.1.00

2022.12.05

概要

RMLV1616A-U シリーズは、1,048,576 ワード × 16 ビット構成の非同期 16Mbit 低消費電力 SRAM です。ルネサス独自の Advanced LPSRAM 技術を採用し、一般的な ECC 搭載 SRAM に比べ、優れたソフトエラー耐量を有しております。したがって、RMLV1616A-U シリーズは、バッテリーバックアップシステムに最適です。

また、RMLV1616A-U シリーズは、48 ピンの薄型パッケージ(TSOP / 12mm × 20mm [ピンピッチ 0.50mm])、48 ボールファインピッチ BGA (FBGA 0.75mm ボールピッチ) に収納されており、高密度実装に最適です。

特長

- スタンバイ時 超低消費電流：
 - ～25°C : 0.4μA (typ.) / 3μA (max.)
 - ～85°C : 4.4μA (typ.) / 8μA (max.)
- 高速アクセスタイム : 45ns / 55ns (max.)
- 一般的な ECC 搭載 SRAM と比べ、優れたソフトエラー耐量 (<0.04 FIT/Mb)*1。
- 3V 単一電源 : 2.7V ～ 3.6V
- 1,048,576 ワード × 16 ビット構成
(48pin TSOP(I) パッケージは、2,097,152 ワード × 8 ビット構成も選択可能)
- CS1#, CS2 信号によりメモリ容量の拡張可能です。
- 外部クロック及びリフレッシュ操作不要です。
- データ入力と出力が共通端子です。
 - スリーステート出力
- すべての入出力が、TTL コンパチブルです。
- バッテリーバックアップ動作が可能です。
- パッケージは、鉛フリー、RoHS 適合品です。

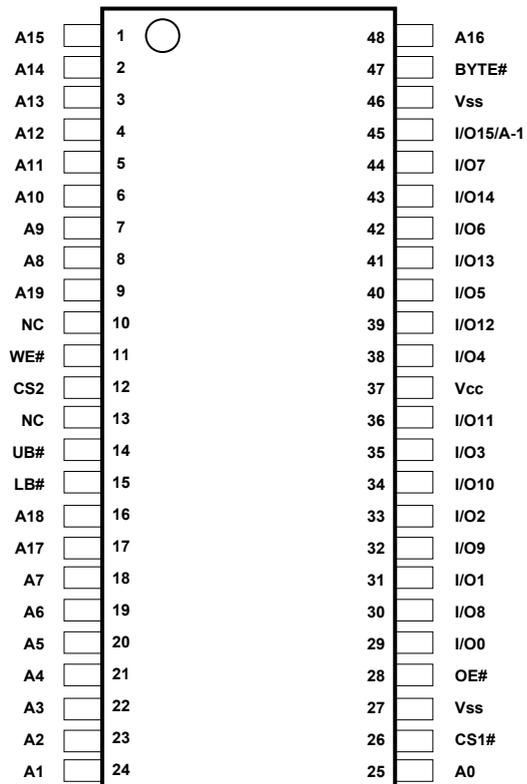
製品ラインアップ

Part Name	Access time	Temperature Range	Package
RMLV1616AGSA-4U2	45 ns	-40 ~ +85°C	12mm x 20mm 48pin plastic TSOP (I) (JEITA Package Code: P-TSOP(1)48-12x18.4-0.50)
RMLV1616AGSA-5U2	55 ns		
RMLV1616AGBG-4U2	45 ns		48-ball FBGA with 0.75mm ball pitch (JEITA Package Code: P-TFBGA48-7.5x8.5-0.75)
RMLV1616AGBG-5U2	55 ns		

【注】 1. JEDEC 規格 JESD89A に準拠した加速試験に基づく。詳細はお問い合わせください。

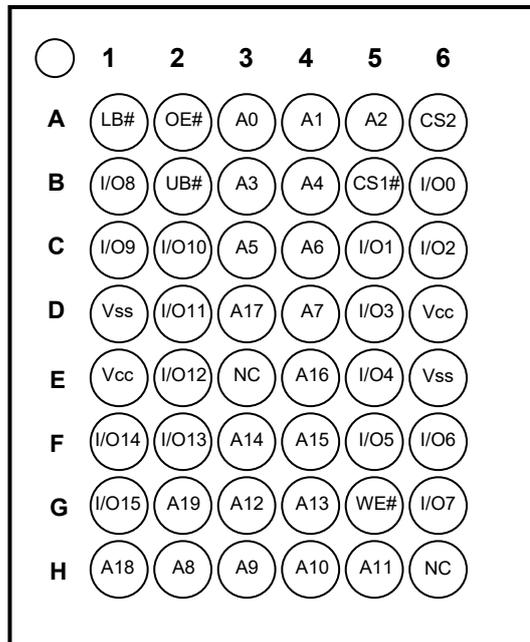
ピン配置

48pin TSOP (I)



(Top view)

48-ball FBGA



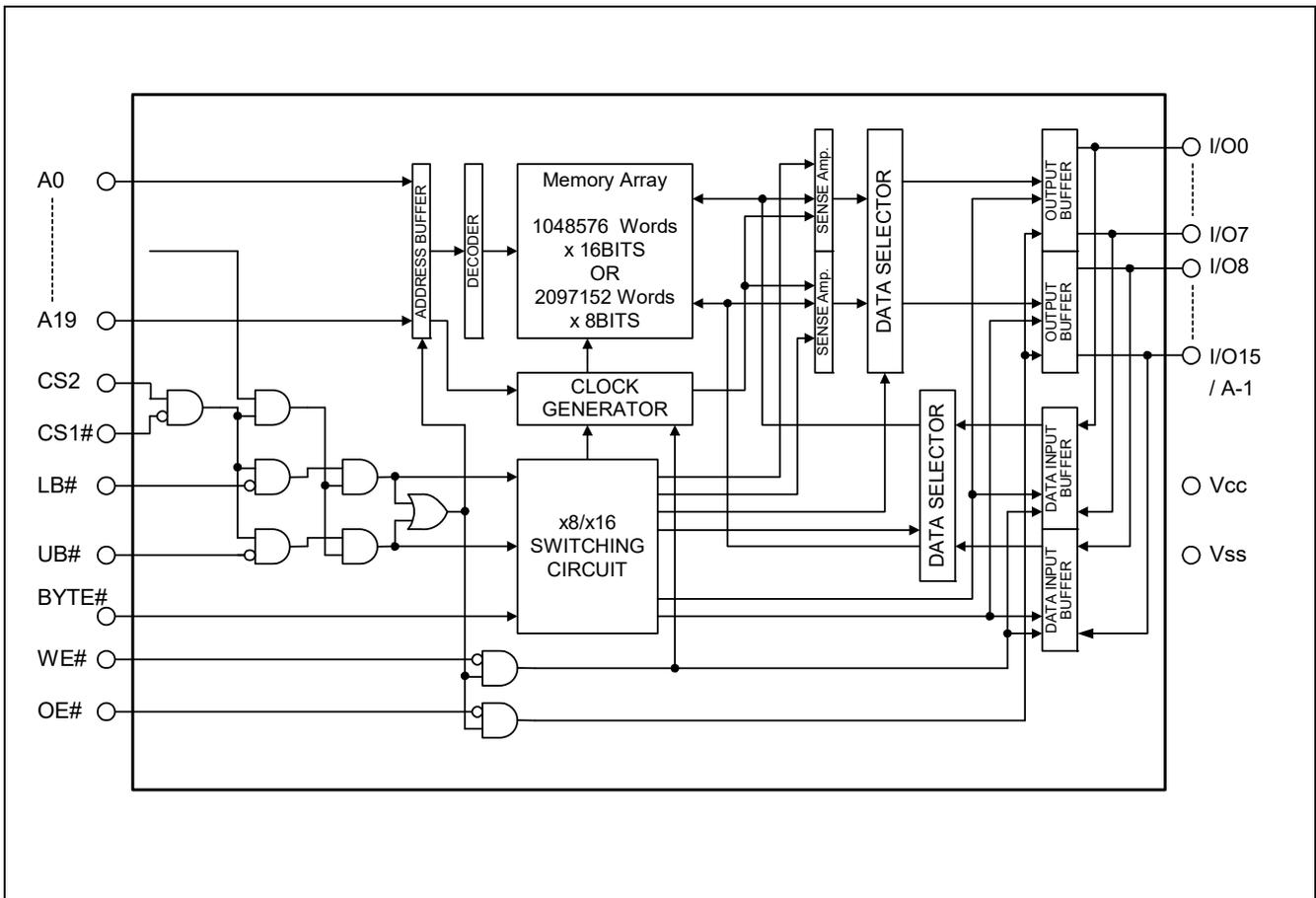
(Top view)

ピン説明

Pin name	Function
A0 to A19	Address input (word mode)
A-1 to A19	Address input (byte mode)
I/O0 to I/O15	Data input/output
CS1#	Chip select 1
CS2	Chip select 2
WE#	Write enable
OE#	Output enable
LB#	Lower byte select
UB#	Upper byte select
BYTE#	Byte enable
V _{cc}	Power supply
V _{ss}	Ground
NC ²	No connection

【注】 2. NC ピンはパッケージ内部のチップ（シリコンダイ）には接続されていません。

ブロックダイアグラム



【注】 3. BYTE#ピンは 48pin TSOP (I) のみに適用。

動作表

Byte mode

CS1#	CS2	WE#	OE#	UB#	LB#	BYTE#	I/O0~7	I/O8~14	I/O15	Operation
H	X	X	X	X	X	L	High-Z	High-Z	High-Z	Stand-by
X	L	X	X	X	X	L	High-Z	High-Z	High-Z	Stand-by
L	H	H	L	X	X	L	Dout	High-Z	A-1	Read
L	H	L	X	X	X	L	Din	High-Z	A-1	Write
L	H	H	H	X	X	L	High-Z	High-Z	A-1	Output disable

【注】4. H: V_{IH} L: V_{IL} X: V_{IH} or V_{IL}

5. BYTE#ピンは 48pin TSOP (I) のみに適用。48-ball FBGA は BYTE#=H (Word mode) と同等。

Word mode

CS1#	CS2	WE#	OE#	UB#	LB#	BYTE#	I/O0~7	I/O8~14	I/O15	Operation
H	X	X	X	X	X	H	High-Z	High-Z	High-Z	Stand-by
X	L	X	X	X	X	H	High-Z	High-Z	High-Z	Stand-by
X	X	X	X	H	H	H	High-Z	High-Z	High-Z	Stand-by
L	H	H	L	L	L	H	Dout	Dout	Dout	Read
L	H	H	L	H	L	H	Dout	High-Z	High-Z	Lower byte read
L	H	H	L	L	H	H	High-Z	Dout	Dout	Upper byte read
L	H	L	X	L	L	H	Din	Din	Din	Write
L	H	L	X	H	L	H	Din	High-Z	High-Z	Lower byte write
L	H	L	X	L	H	H	High-Z	Din	Din	Upper byte write
L	H	H	H	L	L	H	High-Z	High-Z	High-Z	Output disable
L	H	H	H	H	L	H	High-Z	High-Z	High-Z	Output disable
L	H	H	H	L	H	H	High-Z	High-Z	High-Z	Output disable

【注】6. H: V_{IH} L: V_{IL} X: V_{IH} or V_{IL}

7. BYTE#ピンは 48pin TSOP (I) のみに適用。48-ball FBGA は BYTE#=H (Word mode) と同等。

絶対最大定格

Parameter	Symbol	Value	unit
Power supply voltage relative to V_{SS}	V_{CC}	-0.5 to +4.6	V
Terminal voltage on any pin relative to V_{SS}	V_T	-0.5 ⁸ to $V_{CC}+0.3$ ⁹	V
Power dissipation	P_T	0.7	W
Operation temperature	T_{opr}	-40 to +85	°C
Storage temperature range	T_{stg}	-65 to +150	°C
Storage temperature range under bias	T_{bias}	-40 to +85	°C

【注】8. パルス半値幅 30ns 以下の場合、-2.0V (Min.)

9. 最大電圧 +4.6V

DC 動作条件

Parameter	Symbol	Min.	Typ.	Max.	Unit	Note
Supply voltage	V_{CC}	2.7	3.0	3.6	V	
	V_{SS}	0	0	0	V	
Input high voltage	V_{IH}	2.2	—	$V_{CC}+0.3$	V	
Input low voltage	V_{IL}	-0.3	—	0.6	V	10
Ambient temperature range	T_a	-40	—	+85	°C	

【注】10. パルス半値幅 30ns 以下の場合、-2.0V (Min.)

DC 特性

Parameter	Symbol	Min.	Typ.	Max.	Unit	Test conditions*11	
Input leakage current	$ I_{L1} $	—	—	1	μA	$V_{in} = V_{SS} \text{ to } V_{CC}$	
Output leakage current	$ I_{LO} $	—	—	1	μA	CS1# = V_{IH} or CS2 = V_{IL} or OE# = V_{IH} or WE# = V_{IL} or LB# = UB# = V_{IH} , $V_{I/O} = V_{SS} \text{ to } V_{CC}$	
Average operating current	I _{CC1}	—	27*12	35	mA	Cycle = 45ns, duty = 100%, I _{I/O} = 0mA, CS1# = V_{IL} , CS2 = V_{IH} , Others = V_{IH}/V_{IL}	
		—	23*12	30	mA	Cycle = 55ns, duty = 100%, I _{I/O} = 0mA, CS1# = V_{IL} , CS2 = V_{IH} , Others = V_{IH}/V_{IL}	
	I _{CC2}	—	1.6*12	4	mA	Cycle = 1 μs , duty = 100%, I _{I/O} = 0mA, CS1# $\leq 0.2\text{V}$, CS2 $\geq V_{CC}-0.2\text{V}$, $V_{IH} \geq V_{CC}-0.2\text{V}$, $V_{IL} \leq 0.2\text{V}$	
Standby current	I _{SB}	—	0.1*12	0.3	mA	CS2 = V_{IL} , Others = $V_{SS} \text{ to } V_{CC}$	
Standby current	I _{SB1}	—	0.4*12	3	μA	~+25°C	$V_{in} = V_{SS} \text{ to } V_{CC}$, (1) CS2 $\leq 0.2\text{V}$ or (2) CS1# $\geq V_{CC}-0.2\text{V}$, CS2 $\geq V_{CC}-0.2\text{V}$ or (3) LB# = UB# $\geq V_{CC}-0.2\text{V}$, CS1# $\leq 0.2\text{V}$, CS2 $\geq V_{CC}-0.2\text{V}$
		—	0.6*13	5	μA	~+40°C	
		—	2.2*14	6	μA	~+70°C	
		—	4.4*15	8	μA	~+85°C	
Output high voltage	V _{OH}	2.4	—	—	V	I _{OH} = -1mA	
	V _{OH2}	$V_{CC} - 0.2$	—	—	V	I _{OH} = -0.1mA	
Output low voltage	V _{OL}	—	—	0.4	V	I _{OL} = 2mA	
	V _{OL2}	—	—	0.2	V	I _{OL} = 0.1mA	

【注】 11. BYTE#ピンは 48pin TSOP (I) のみに適用。

BYTE# $\geq V_{CC} - 0.2\text{V}$ or BYTE# $\leq 0.2\text{V}$

12. $V_{CC} = 3.0\text{V}$ 、 $T_a = +25^\circ\text{C}$ における参考値
 13. $V_{CC} = 3.0\text{V}$ 、 $T_a = +40^\circ\text{C}$ における参考値
 14. $V_{CC} = 3.0\text{V}$ 、 $T_a = +70^\circ\text{C}$ における参考値
 15. $V_{CC} = 3.0\text{V}$ 、 $T_a = +85^\circ\text{C}$ における参考値

容量

($T_a = 25^\circ\text{C}$, $f = 1\text{MHz}$)

Parameter	Symbol	Min.	Typ.	Max.	Unit	Test conditions	Note
Input capacitance	C _{in}	—	—	8	pF	$V_{in} = 0\text{V}$	16
Input / output capacitance	C _{I/O}	—	—	10	pF	$V_{I/O} = 0\text{V}$	16

【注】 16. このパラメータは全数測定されたものではなく、サンプル値です。

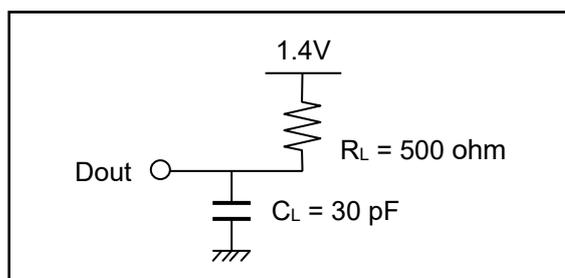
熱抵抗と熱特性パラメータ

Parameter	Symbol	48pin TSOP (I)	48-ball FBGA	Unit	Note
Thermal resistance, junction to ambient	Θ_{ja}	70.3	37.6	$^\circ\text{C/W}$	Reference value Air flow = 0 m/s (still air)
Thermal resistance, junction to case	Θ_{jc}	8.6	10.4	$^\circ\text{C/W}$	
Thermal characterization parameter, package top surface to junction	Ψ_{jt}	0.20	0.30	$^\circ\text{C/W}$	

AC 特性

測定条件($V_{CC} = 2.7V \sim 3.6V$, $T_a = -40 \sim +85^{\circ}C$)

- 入力パルスレベル : $V_{IL} = 0.4V$, $V_{IH} = 2.4V$
- 入力上昇/下降時間 : 5ns
- 入出力タイミング参照レベル : 1.4V
- 出力負荷 : 右図参照 (スコープ、ジグ容量を含む)



リードサイクル

Parameter	Symbol	-4U2		-5U2		Unit	Note
		Min.	Max.	Min.	Max.		
Read cycle time	t_{RC}	45	—	55	—	ns	
Address access time	t_{AA}	—	45	—	55	ns	
Chip select access time	t_{ACS1}	—	45	—	45	ns	
	t_{ACS2}	—	45	—	45	ns	
Output enable to output valid	t_{OE}	—	22	—	22	ns	
Output hold from address change	t_{OH}	10	—	10	—	ns	
LB#, UB# access time	t_{BA}	—	45	—	45	ns	
Chip select to output in low-Z	t_{CLZ1}	10	—	10	—	ns	18,19
	t_{CLZ2}	10	—	10	—	ns	18,19
LB#, UB# enable to low-Z	t_{BLZ}	5	—	5	—	ns	18,19
Output enable to output in low-Z	t_{OLZ}	5	—	5	—	ns	18,19
Chip deselect to output in high-Z	t_{CHZ1}	0	18	0	18	ns	17,18,19
	t_{CHZ2}	0	18	0	18	ns	17,18,19
LB#, UB# disable to high-Z	t_{BHZ}	0	15	0	18	ns	17,18,19
Output disable to output in high-Z	t_{OHZ}	0	15	0	18	ns	17,18,19

ライトサイクル

Parameter	Symbol	-4U2		-5U2		Unit	Note
		Min.	Max.	Min.	Max.		
Write cycle time	t_{WC}	45	—	55	—	ns	
Address valid to end of write	t_{AW}	35	—	35	—	ns	
Chip selection to end of write	t_{CW}	35	—	35	—	ns	21
Write pulse width	t_{WP}	35	—	35	—	ns	20
LB#, UB# valid to end of write	t_{BW}	35	—	35	—	ns	
Address setup time	t_{AS}	0	—	0	—	ns	22
Write recovery time	t_{WR}	0	—	0	—	ns	23
Data to write time overlap	t_{DW}	25	—	25	—	ns	
Data hold from write time	t_{DH}	0	—	0	—	ns	
Output active from end of write	t_{OW}	5	—	5	—	ns	18
Output disable to output in high-Z	t_{OHZ}	0	15	0	18	ns	17,18
Write to output in high-Z	t_{WHZ}	0	15	0	18	ns	17,18

【注】17. t_{CHZ} , t_{OHZ} , t_{WHZ} , t_{BHZ} は、出力閉回路条件になった時の時間で規定され、出力電圧レベルによっては判定しません。

18. このパラメータは全数測定されたものではなくサンプル値です。

19. 温度、電圧条件が同一の場合には、 $t_{HZ} \max$ は $t_{LZ} \min$ より小さくなります。

20. 書き込みは、CS1#が Low、CS2 が High、WE#が Low、LB#または UB#が Low のオーバーラップ中 (t_{WP}) に行われます。書き込み開始は、CS1#の Low 遷移、CS2 の High 遷移、WE#の Low 遷移、LB#または UB#の Low 遷移のうち、最も遅い遷移点で始まります。書き込み終了は、CS1#の High 遷移、CS2 の Low 遷移、WE#の High 遷移、LB#または UB#の High 遷移のうち、最も早い遷移点で終わります。 t_{WP} は、書き込み開始から書き込み終了までの時間で測定されます。

21. t_{CW} は、CS1#の Low 遷移と CS2 の High 遷移の遅い方から書き込み終了までの時間で測定されます。

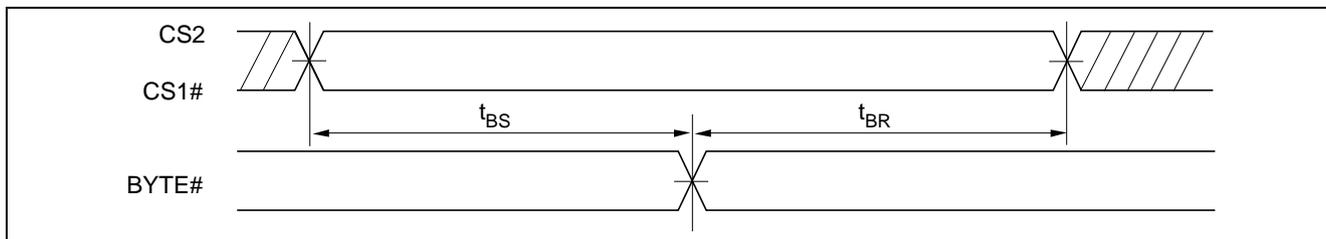
22. t_{AS} は、アドレス変化から書き込み開始までの時間で規定されます。

23. t_{WR} は、WE#または CS1#の High 遷移あるいは CS2 の Low 遷移のいずれか最も早い遷移から書き込みサイクルの終わりまで規定されます。

BYTE#タイミング必要条件 (BYTE#ピンは 48pin TSOP (I) のみに適用)

Parameter	Symbol	Min.	Max.	Unit	Note
BYTE# setup time	t_{BS}	5	-	ms	
BYTE# recovery time	t_{BR}	5	-	ms	

BYTE#タイミング波形



【注】 24. ワードモード (1M x16) とバイトモード (2M x8) をオン・ザ・フライで (Vcc 供給中に動的に) 切替える場合のタイミング仕様です。

SRAM をワードモード (1M x16) に固定して使う場合は、BYTE#ピンは SRAM の Vcc に接続してください。

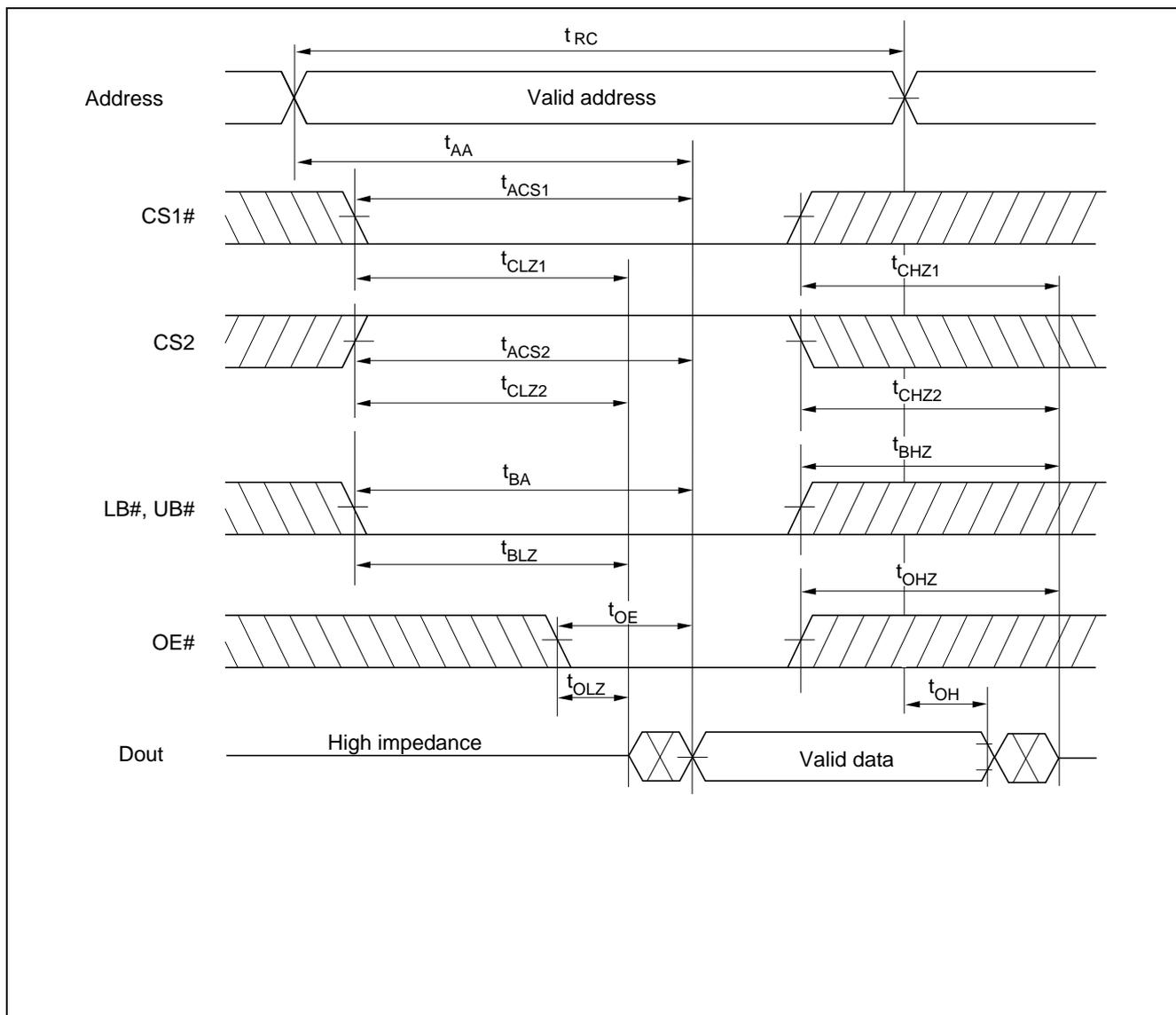
SRAM をバイトモード (2M x8) に固定して使う場合は、BYTE#ピンは Vss (GND) に接続してください。

25. ワードモードでバッテリーバックアップを併用する場合は、BYTE#ピンはバックアップ電源に接続 (=SRAM の Vcc に直結) してください。

BYTE#ピンを、電源停止時に Vss (GND) レベルに放電されるレギュラー電源には接続しないでください。

タイミング波形

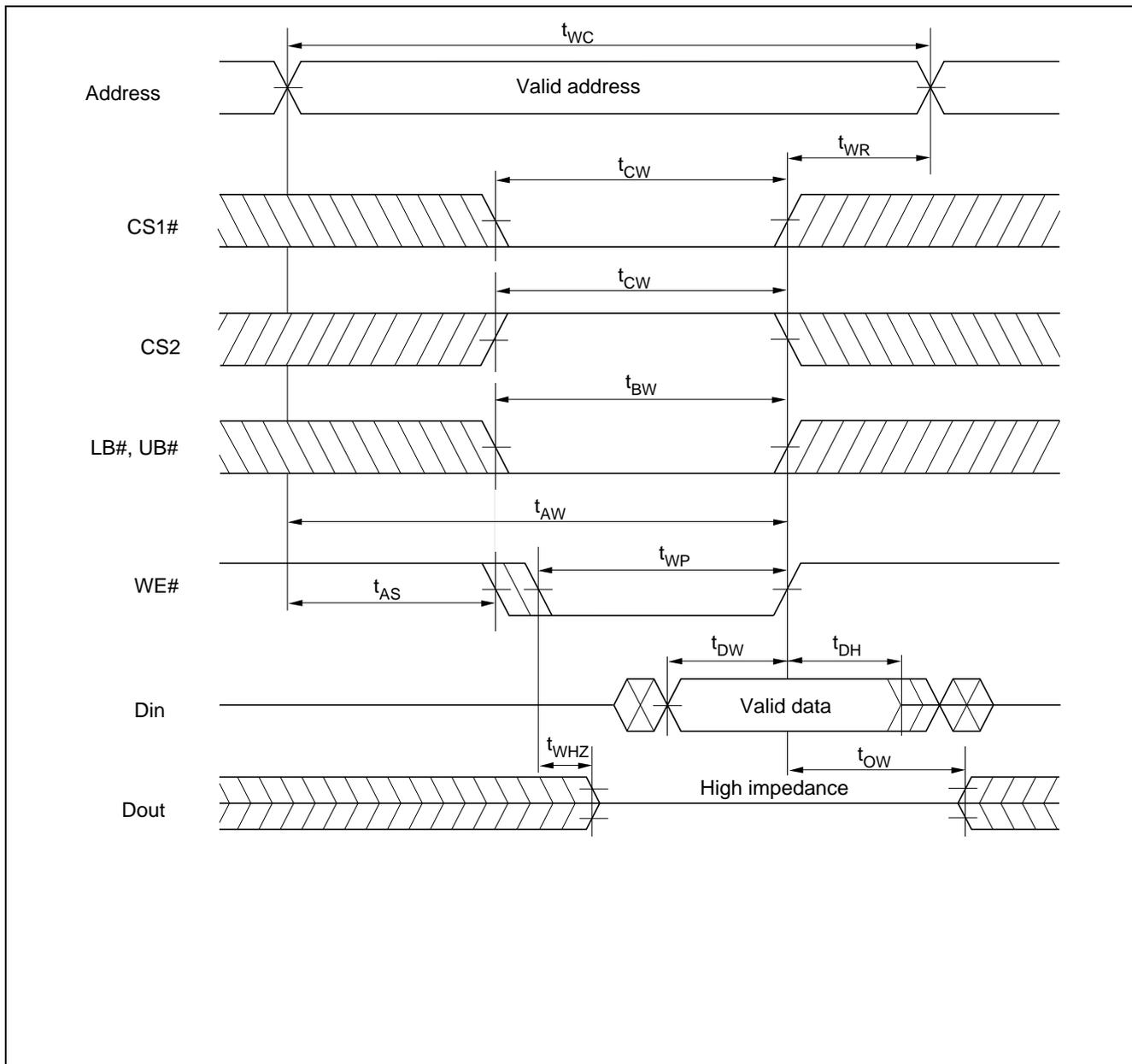
リードサイクル*26



【注】 26. BYTE#ピンは 48pin TSOP (I) のみに適用。

BYTE# $\geq V_{cc} - 0.2V$ (Word mode) or BYTE# $\leq 0.2V$ (Byte mode)

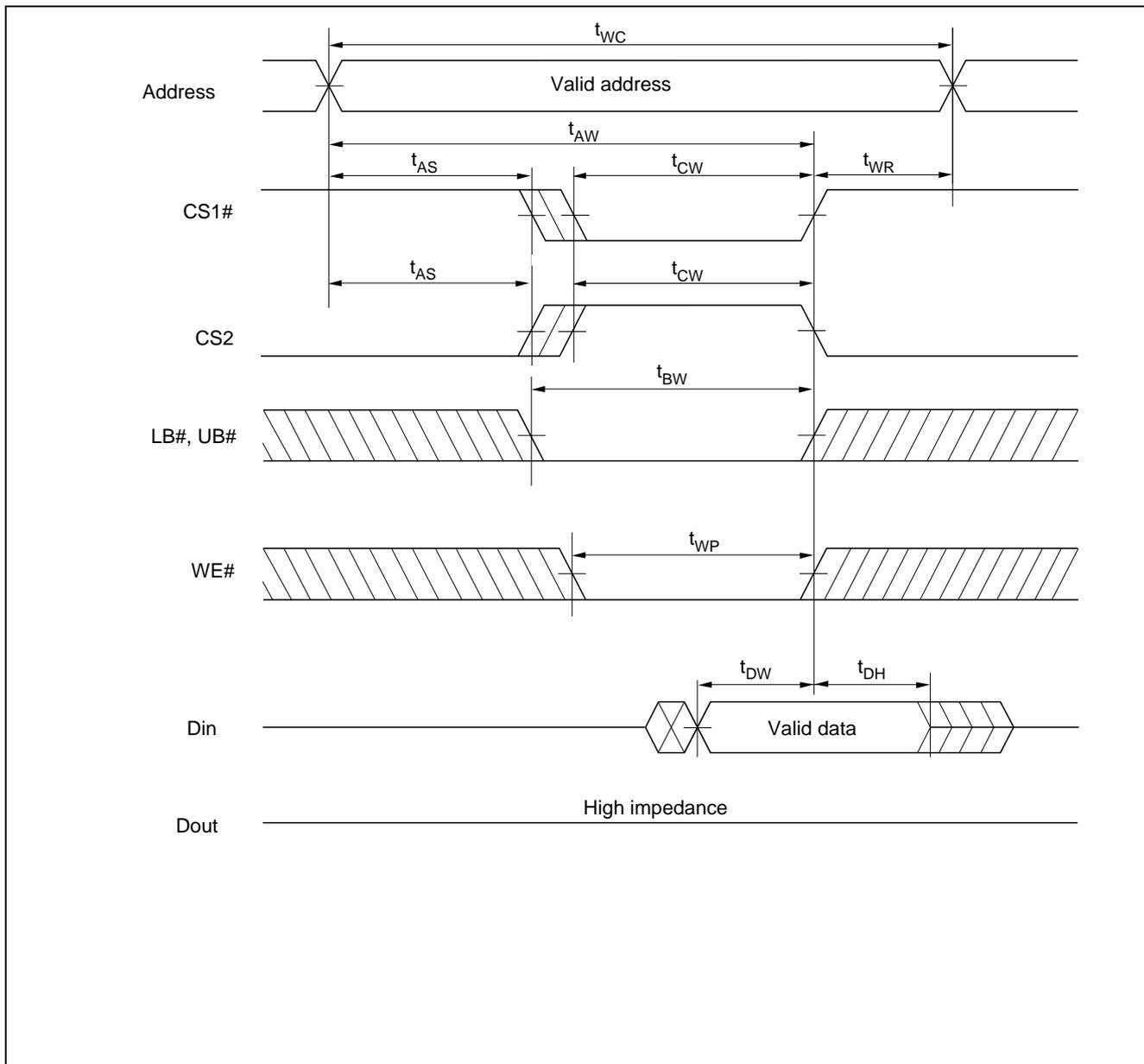
ライトサイクル(1) *27 (WE# Clock)



【注】 27. BYTE#ピンは 48pin TSOP (I) のみに適用。

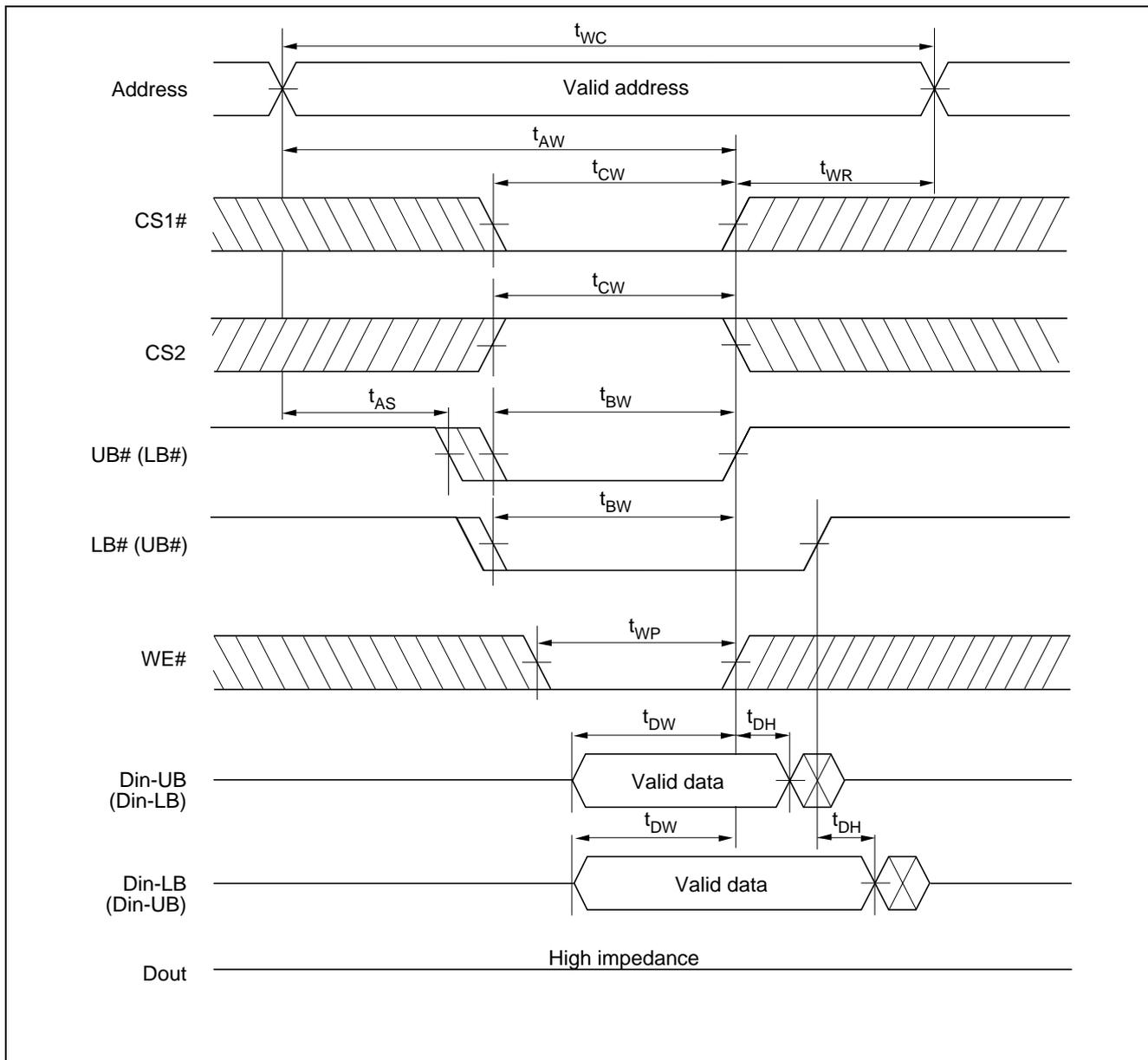
BYTE# $\geq V_{cc} - 0.2V$ (Word mode) or BYTE# $\leq 0.2V$ (Byte mode)

ライトサイクル(2) *28 (CS1#, CS2 Clock, OE# = V_{IH})



【注】 28. BYTE#ピンは 48pin TSOP (I) のみに適用。
 BYTE# \geq V_{cc} - 0.2V (Word mode) or BYTE# \leq 0.2V (Byte mode)

ライトサイクル(3) *29 (LB#, UB# Clock, OE# = V_{IH}, Word Mode 時のみ適用)



【注】 29. BYTE#ピンは 48pin TSOP (I) のみに適用。
 BYTE# \geq V_{CC} - 0.2V (Word mode)

低電源電圧時データ保持特性

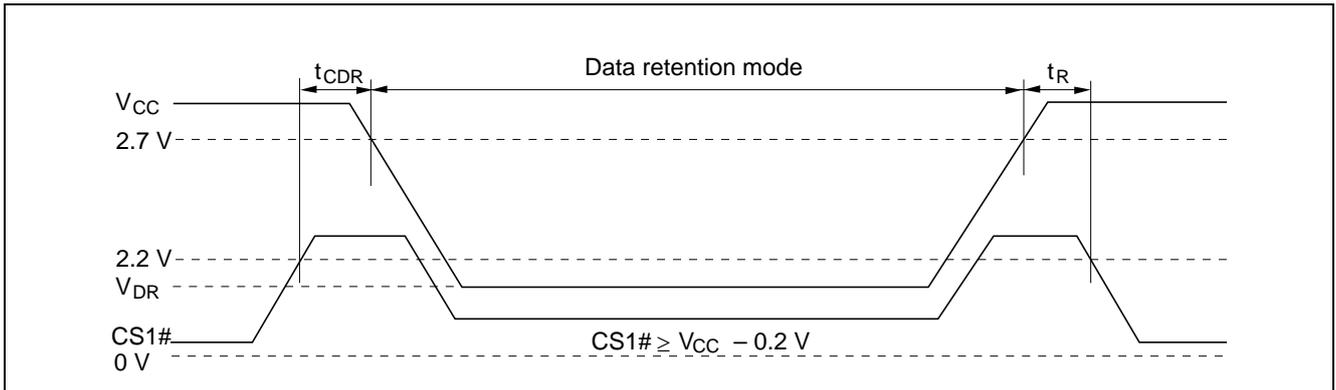
Parameter	Symbol	Min.	Typ.	Max.	Unit	Test conditions ^{*30,31}
V _{CC} for data retention	V _{DR}	1.5	—	3.6	V	V _{in} ≥ 0V (1) CS2 ≤ 0.2V or (2) CS1# ≥ V _{CC} -0.2V, CS2 ≥ V _{CC} -0.2V or (3) LB# = UB# ≥ V _{CC} -0.2V, CS1# ≤ 0.2V, CS2 ≥ V _{CC} -0.2V
Data retention current	I _{CCDR}	—	0.4 ^{*32}	3	μA	~+25°C
		—	0.6 ^{*33}	5	μA	~+40°C
		—	2.2 ^{*34}	6	μA	~+70°C
		—	4.4 ^{*35}	8	μA	~+85°C
V _{CC} = 3.0V, V _{in} ≥ 0V (1) CS2 ≤ 0.2V or (2) CS1# ≥ V _{CC} -0.2V, CS2 ≥ V _{CC} -0.2V or (3) LB# = UB# ≥ V _{CC} -0.2V, CS1# ≤ 0.2V, CS2 ≥ V _{CC} -0.2V						
Chip deselect time to data retention	t _{CDR}	0	—	—	ns	See retention waveform.
Operation recovery time	t _R	5	—	—	ms	

【注】 30. BYTE#ピンは 48pin TSOP (I) のみに適用。

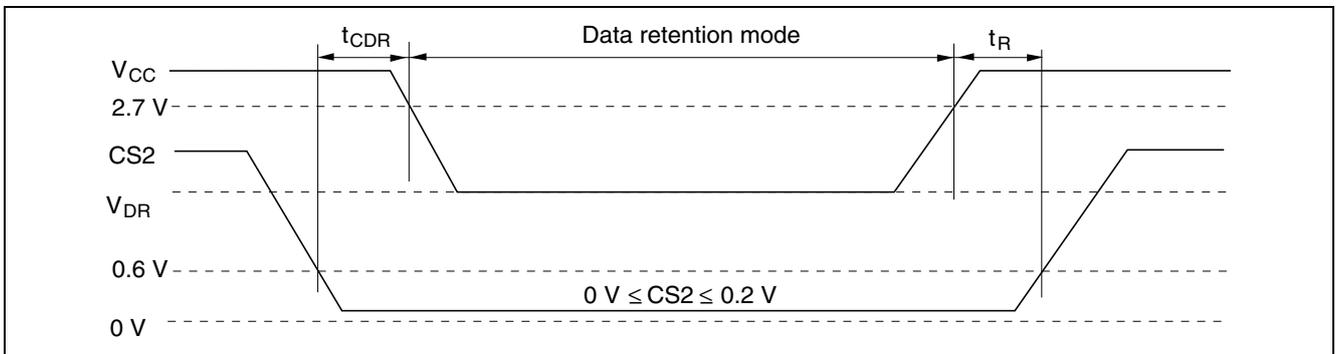
BYTE# ≥ V_{CC} - 0.2V or BYTE# ≤ 0.2V

31. CS2 は、アドレスバッファ、WE#バッファ、CS1#バッファ、OE#バッファ、LB#、UB#バッファ、Din バッファを制御します。CS2 がデータ保持モードを制御する場合、V_{in} レベル（アドレス、WE#、CS1#、OE#、LB#、UB#、I/O）は High-Z 状態にしてもかまいません。CS1#がデータ保持モードを制御する場合、CS2 は CS2 ≥ V_{CC} - 0.2 V または 0 V ≤ CS2 ≤ 0.2 V でなければなりません。他の入力レベル（アドレス、WE#、OE#、LB#、UB#、I/O）は High-Z 状態にしてもかまいません。
32. V_{CC} = 3.0V、Ta = +25°Cにおける参考値
33. V_{CC} = 3.0V、Ta = +40°Cにおける参考値
34. V_{CC} = 3.0V、Ta = +70°Cにおける参考値
35. V_{CC} = 3.0V、Ta = +85°Cにおける参考値

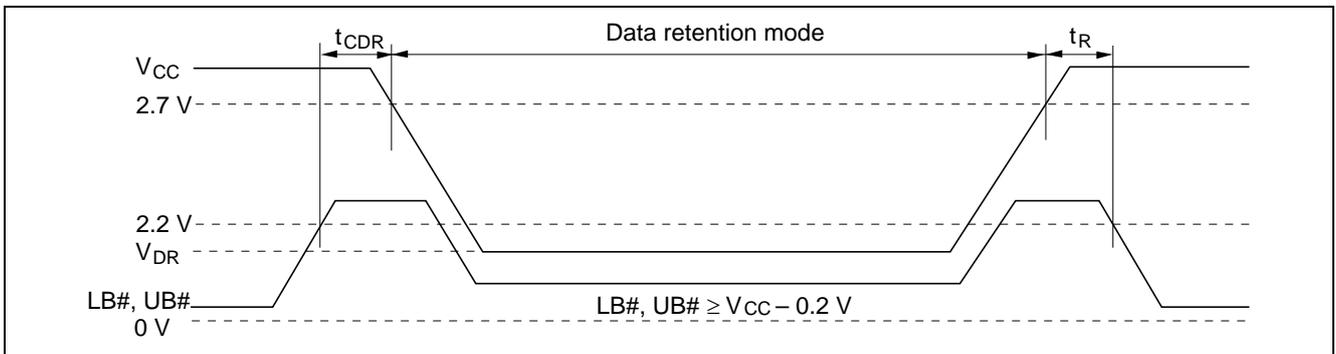
低電源電圧時データ保持タイミング波形(1) (CS1# Controlled)*36



低電源電圧時データ保持タイミング波形(2) (CS2 Controlled)*36



低電源電圧時データ保持タイミング波形(3) (LB#, UB# Controlled, Word Mode 時のみ適用)*37



- 【注】 36. BYTE#ピンは 48pin TSOP (I) のみに適用。
 BYTE# ≥ V_{CC} - 0.2V or BYTE# ≤ 0.2V
 37. BYTE#ピンは 48pin TSOP (I) のみに適用。
 BYTE# ≥ V_{CC} - 0.2V (Word mode)

改訂記録	RMLV1616A-U シリーズ データシート
------	-------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2022.12.05	—	初版

すべての商標および登録商標は、それぞれの所有者に帰属します。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
 5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
 6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。
 7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因またはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
 8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
 11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
 13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24 (豊洲フォレシア)

www.renesas.com

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/