

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

1. 概要

1.1 特長

R8C/2Eグループ、R8C/2Fグループは、R8C/Tinyシリーズ CPU コアを搭載したシングルチップマイクロコンピュータです。R8C/Tinyシリーズ CPU コアは、高機能命令を持ちながら高い命令効率を持ち、1Mバイトのアドレス空間と、命令を高速に実行する能力を備え、更に、乗算器があるため高速な演算処理が可能です。

また、消費電力が小さい上、動作モードによるパワーコントロールが可能であり、ノイズ対策機構により不要輻射ノイズは小さく、ノイズ耐量は大きく設計されています。

多機能タイマ、シリアルインタフェースなど、多彩な周辺機能を内蔵しており、システムの部品点数を少なくできます。

さらに、R8C/2Fグループはデータフラッシュ (1KB × 2ブロック) を内蔵します。

R8C/2EグループとR8C/2Fグループの違いはデータフラッシュの有無だけです。周辺機能は同一です。

1.1.1 用途

家電、事務機器、オーディオ、民生機器、他

1.1.2 仕様概要

表1.1～表1.2にR8C/2Eグループの仕様概要、表1.3～表1.4にR8C/2Fグループの仕様概要を示します。

表1.1 R8C/2Eグループの仕様概要(1)

分類	機能	説明
CPU	中央演算処理装置	R8C/Tinyシリーズコア <ul style="list-style-type: none"> •基本命令数：89命令 •最短命令実行時間：50ns (f(XIN)=20MHz、VCC=3.0～5.5V) 100ns (f(XIN)=10MHz、VCC=2.7～5.5V) •乗算器：16ビット×16ビット 32ビット •積和演算命令：16ビット×16ビット+32ビット 32ビット •動作モード：シングルチップモード(アドレス空間：1Mバイト)
メモリ	ROM、RAM	「表1.5 R8C/2Eグループの製品一覧表」を参照してください
電圧検出	電圧検出回路	<ul style="list-style-type: none"> •パワーオンリセット •電圧検出2点
I/Oポート	プログラマブル 入出力ポート	<ul style="list-style-type: none"> •入力専用：3 •CMOS入出力:25、プルアップ抵抗選択可能 •大電流駆動ポート：8
クロック	クロック発生回路	<ul style="list-style-type: none"> •2回路：XINクロック発振回路(帰還抵抗内蔵) オンチップオシレータ(高速、低速) (高速オンチップオシレータは周波数調整機能付) •発振停止検出：XINクロック発振停止検出機能 •周波数分周回路：1、2、4、8、16分周選択 •低消費電力機構：標準動作モード(高速クロック、高速オンチップオシレータ、低速オンチップオシレータ)、 ウェイトモード、ストップモード
割り込み		<ul style="list-style-type: none"> •外部：4要因、内部：13要因、ソフトウェア：4要因 •割り込み優先レベル：7レベル
ウォッチドッグタイマ		15ビット×1(プリスケアラ付)、リセットスタート機能選択可能
タイマ	タイマRA	8ビット×1(8ビットプリスケアラ付) タイマモード(周期タイマ)、パルス出力モード(周期ごとのレベル反転出力)、イベントカウンタモード、パルス幅測定モード、パルス周期測定モード
	タイマRB	8ビット×1(8ビットプリスケアラ付) タイマモード(周期タイマ)、プログラマブル波形発生モード(PWM出力)、プログラマブルワンショット発生モード、プログラマブルウェイトワンショット発生モード
	タイマRC	16ビット×1(キャプチャ/コンペアレジスタ4本付) タイマモード(インプットキャプチャ機能、アウトプットコンペア機能)、PWMモード(出力3本)、PWM2モード(PWM出力1本)
	タイマRE	8ビット×1 アウトプットコンペアモード
シリアルインタフェース	UART0	クロック同期形シリアルI/O / 非同期形シリアルI/O兼用×1
LINモジュール		ハードウェアLIN：1(タイマRA、UART0を使用)
A/Dコンバータ		分解能10ビット×12チャンネル、サンプル&ホールドあり
D/Aコンバータ		分解能8ビット×2回路
コンパレータ		2回路

表1.2 R8C/2Eグループの仕様概要(2)

分類	説明
フラッシュメモリ	<ul style="list-style-type: none"> •プログラム、イレーズ電圧：VCC=2.7 ~ 5.5V •プログラム、イレーズ回数：100回 •プログラムセキュリティ：ROMコードプロテクト、IDコードチェック •デバッグ機能：オンチップデバッグ、オンボードフラッシュ書き換え機能
動作周波数/電源電圧	f(XIN)=20MHz(VCC=3.0 ~ 5.5V)、f(XIN)=10MHz(VCC=2.7 ~ 5.5V)
消費電流	標準10mA (VCC=5V、f(XIN)=20MHz) 標準6mA (VCC=3V、f(XIN)=10MHz) 標準23 μ A (VCC=3V、ウェイトモード(周辺クロック停止)) 標準0.7 μ A (VCC=3V、ストップモード)
動作周囲温度	-20 ~ 85 (Nバージョン) -40 ~ 85 (Dバージョン)(注1)
パッケージ	32ピンLQFP パッケージコード：PLQP0032GB-A(旧コード：32P6U-A)

注1. Dバージョン機能をご使用になる場合は、その旨ご指定ください。

表1.3 R8C/2Fグループの仕様概要(1)

分類	機能	説明
CPU	中央演算処理装置	R8C/Tinyシリーズコア <ul style="list-style-type: none"> •基本命令数：89命令 •最短命令実行時間：50ns (f(XIN)=20MHz、VCC=3.0～5.5V) 100ns (f(XIN)=10MHz、VCC=2.7～5.5V) •乗算器：16ビット×16ビット 32ビット •積和演算命令：16ビット×16ビット+32ビット 32ビット •動作モード：シングルチップモード(アドレス空間：1Mバイト)
メモリ	ROM、RAM、データフラッシュ	「表1.6 R8C/2Fグループの製品一覧表」を参照してください
電圧検出	電圧検出回路	<ul style="list-style-type: none"> •パワーオンリセット •電圧検出2点
I/Oポート	プログラマブル入出力ポート	<ul style="list-style-type: none"> •入力専用：3 •CMOS入出力:25、プルアップ抵抗選択可能 •大電流駆動ポート：8
クロック	クロック発生回路	<ul style="list-style-type: none"> •2回路：XINクロック発振回路(帰還抵抗内蔵) オンチップオシレータ(高速、低速) (高速オンチップオシレータは周波数調整機能付) •発振停止検出：XINクロック発振停止検出機能 •周波数分周回路：1、2、4、8、16分周選択 •低消費電力機構：標準動作モード(高速クロック、高速オンチップオシレータ、低速オンチップオシレータ)、ウェイトモード、ストップモード
割り込み		<ul style="list-style-type: none"> •外部：4要因、内部：13要因、ソフトウェア：4要因 •割り込み優先レベル：7レベル
ウォッチドッグタイマ		15ビット×1(プリスケアラ付)、リセットスタート機能選択可能
タイマ	タイマRA	8ビット×1(8ビットプリスケアラ付) タイマモード(周期タイマ)、パルス出力モード(周期ごとのレベル反転出力)、イベントカウンタモード、パルス幅測定モード、パルス周期測定モード
	タイマRB	8ビット×1(8ビットプリスケアラ付) タイマモード(周期タイマ)、プログラマブル波形発生モード(PWM出力)、プログラマブルワンショット発生モード、プログラマブルウェイトワンショット発生モード
	タイマRC	16ビット×1(キャプチャ/コンペアレジスタ4本付) タイマモード(インプットキャプチャ機能、アウトプットコンペア機能)、PWMモード(出力3本)、PWM2モード(PWM出力1本)
	タイマRE	8ビット×1 アウトプットコンペアモード
シリアルインタフェース	UART0	クロック同期形シリアルI/O / 非同期形シリアルI/O兼用×1
LINモジュール		ハードウェアLIN：1(タイマRA、UART0を使用)
A/Dコンバータ		分解能10ビット×12チャンネル、サンプル&ホールドあり
D/Aコンバータ		分解能8ビット×2回路
コンパレータ		2回路

表1.4 R8C/2Fグループの仕様概要(2)

分類	説明
フラッシュメモリ	<ul style="list-style-type: none"> •プログラム、イレーズ電圧：VCC=2.7 ~ 5.5V •プログラム、イレーズ回数：10,000回(データフラッシュ) 1,000回(プログラムROM) •プログラムセキュリティ：ROMコードプロテクト、IDコードチェック •デバッグ機能：オンチップデバッグ、オンボードフラッシュ書き換え機能
動作周波数/電源電圧	f(XIN)=20MHz(VCC=3.0 ~ 5.5V)、f(XIN)=10MHz(VCC=2.7 ~ 5.5V)
消費電流	標準 10mA (VCC=5V、f(XIN)=20MHz) 標準 6mA (VCC=3V、f(XIN)=10MHz) 標準 23 μ A (VCC=3V、ウェイトモード(周辺クロック停止)) 標準 0.7 μ A (VCC=3V、ストップモード)
動作周囲温度	-20 ~ 85 (Nバージョン) -40 ~ 85 (Dバージョン)(注1)
パッケージ	32ピンLQFP パッケージコード：PLQP0032GB-A(旧コード：32P6U-A)

注1. Dバージョン機能をご使用になる場合は、その旨ご指定ください。

1.2 製品一覧

表1.5にR8C/2Eグループの製品一覧表、図1.1にR8C/2Eグループの型名とメモリサイズ・パッケージ、表1.6にR8C/2Fグループの製品一覧表、図1.2にR8C/2Fグループの型名とメモリサイズ・パッケージを示します。

表1.5 R8C/2Eグループの製品一覧表

2007年12月現在

型名	ROM容量	RAM容量	パッケージ	備考
R5F212E2NFP	8Kバイト	512バイト	PLQP0032GB-A	Nバージョン
R5F212E4NFP	16Kバイト	1Kバイト	PLQP0032GB-A	
R5F212E2DFP	8Kバイト	512バイト	PLQP0032GB-A	Dバージョン
R5F212E4DFP	16Kバイト	1Kバイト	PLQP0032GB-A	
R5F212E2NXXXFP	8Kバイト	512バイト	PLQP0032GB-A	Nバージョン
R5F212E4NXXXFP	16Kバイト	1Kバイト	PLQP0032GB-A	(書き込み出荷品)(注1)
R5F212E2DXXXFP	8Kバイト	512バイト	PLQP0032GB-A	Dバージョン
R5F212E4DXXXFP	16Kバイト	1Kバイト	PLQP0032GB-A	(書き込み出荷品)(注1)

注1. ユーザROMを書き込んで出荷します。

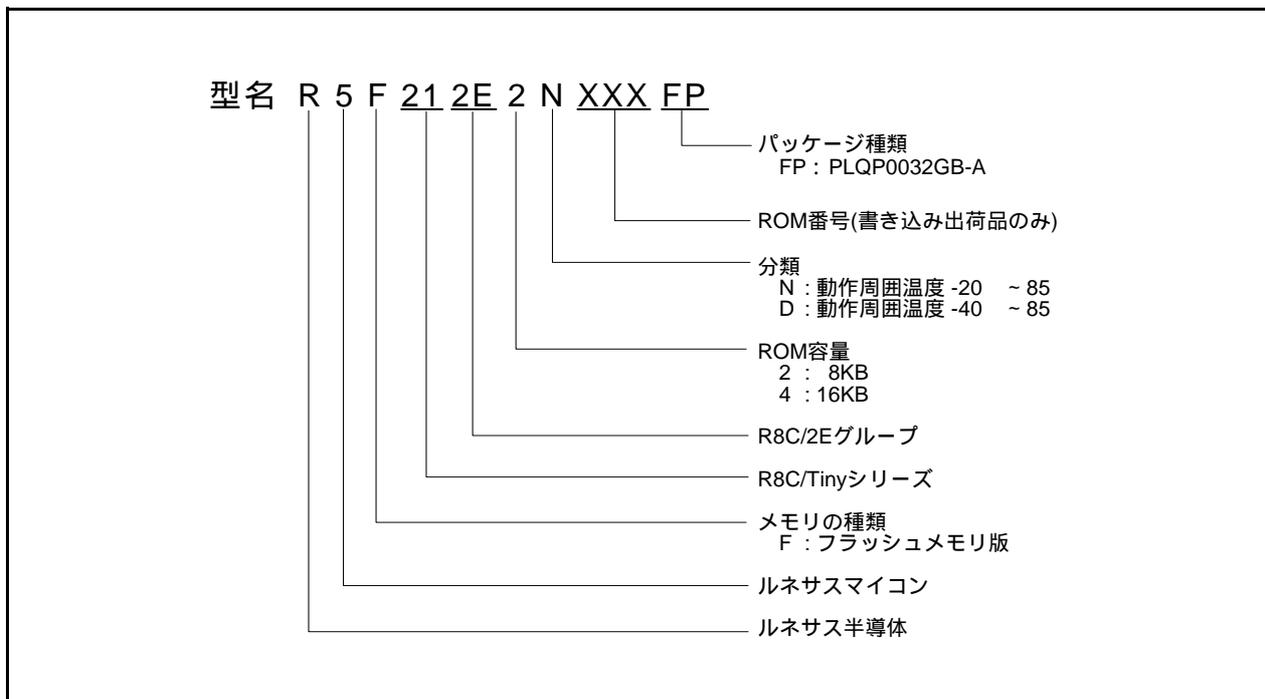


図1.1 R8C/2Eグループの型名とメモリサイズ・パッケージ

表1.6 R8C/2Fグループの製品一覧表

2007年12月現在

型名	ROM容量		RAM容量	パッケージ	備考
	プログラムROM	データフラッシュ			
R5F212F2NFP	8Kバイト	1Kバイト×2	512バイト	PLQP0032GB-A	Nバージョン
R5F212F4NFP	16Kバイト	1Kバイト×2	1Kバイト	PLQP0032GB-A	
R5F212F2DFP	8Kバイト	1Kバイト×2	512バイト	PLQP0032GB-A	Dバージョン
R5F212F4DFP	16Kバイト	1Kバイト×2	1Kバイト	PLQP0032GB-A	
R5F212F2NXXXFP	8Kバイト	1Kバイト×2	512バイト	PLQP0032GB-A	Nバージョン
R5F212F4NXXXFP	16Kバイト	1Kバイト×2	1Kバイト	PLQP0032GB-A	(書き込み出荷品)(注1)
R5F212F2DXXXFP	8Kバイト	1Kバイト×2	512バイト	PLQP0032GB-A	Dバージョン
R5F212F4DXXXFP	16Kバイト	1Kバイト×2	1Kバイト	PLQP0032GB-A	(書き込み出荷品)(注1)

注1. ユーザROMを書き込んで出荷します。

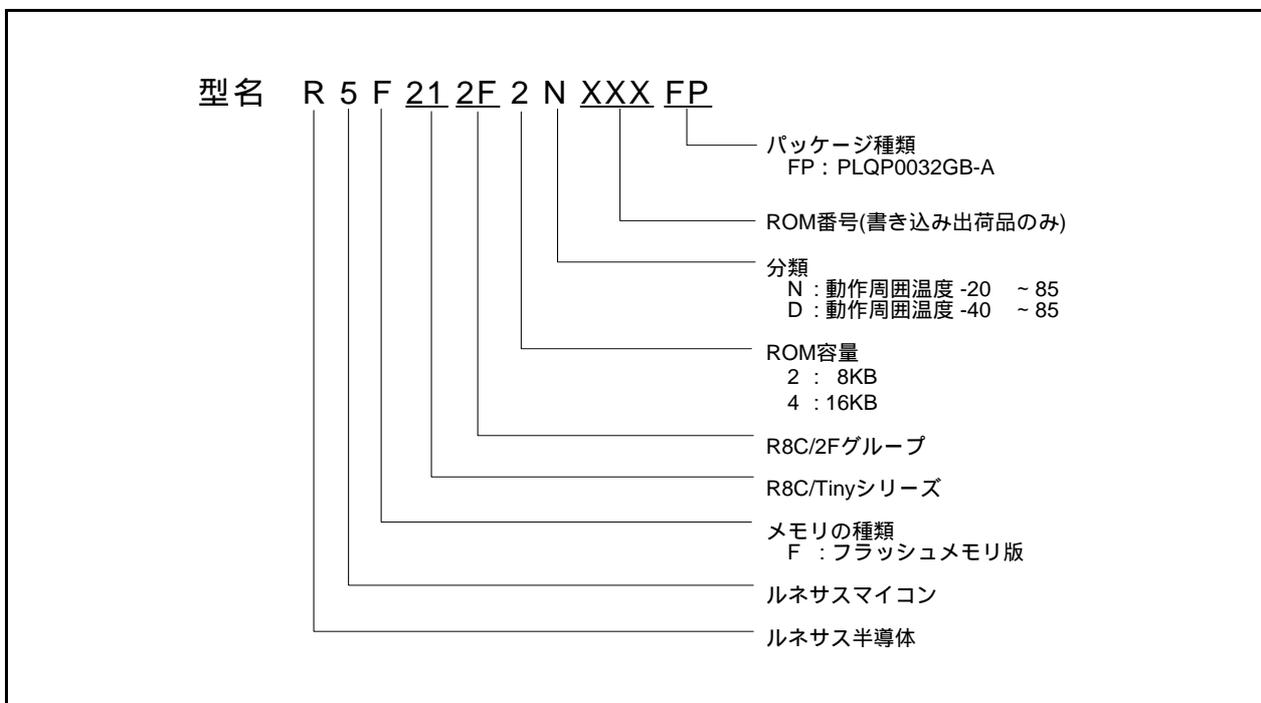


図1.2 R8C/2Fグループの型名とメモリサイズ・パッケージ

1.3 ブロック図

図1.3にブロック図を示します。

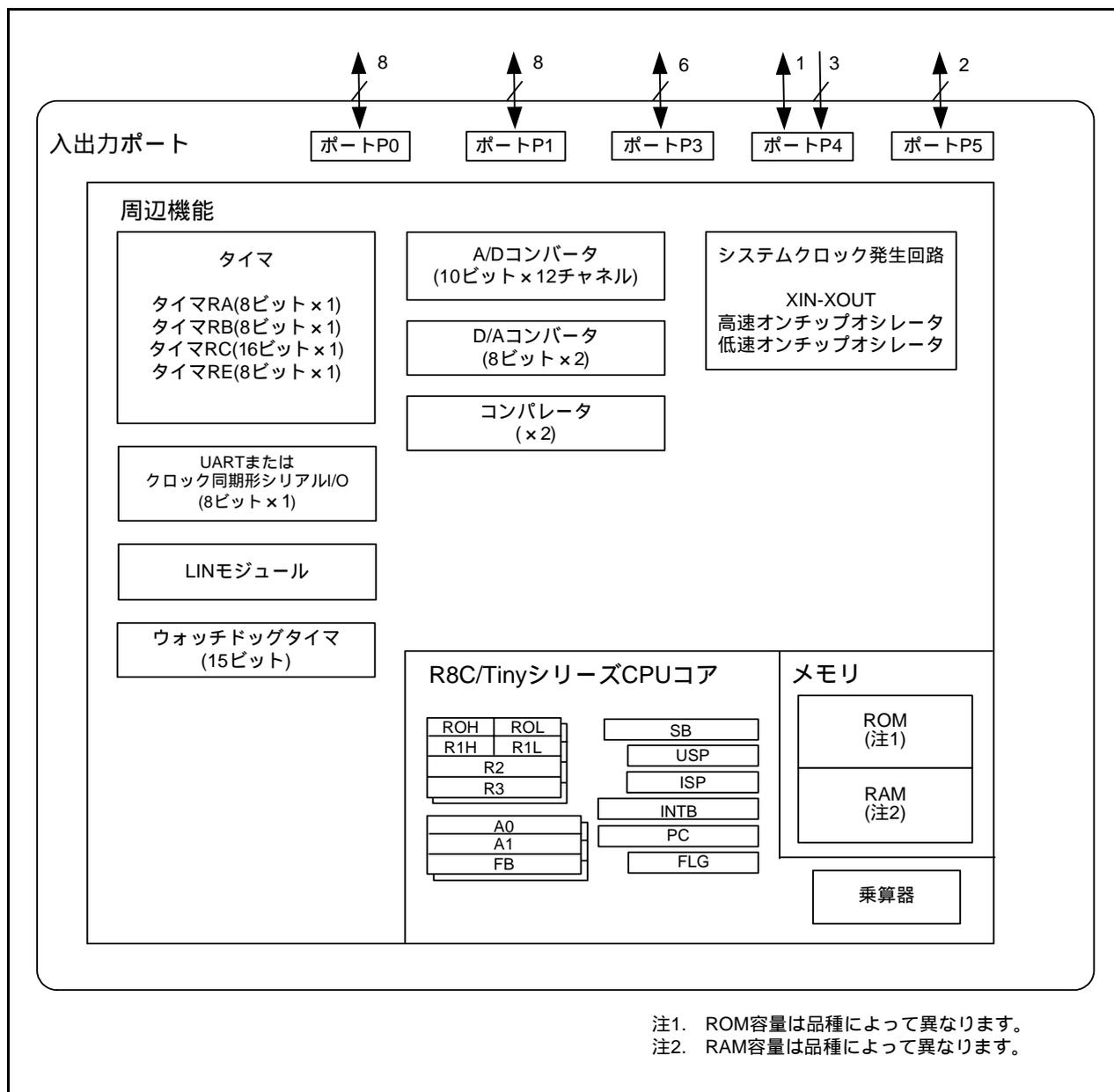


図1.3 ブロック図

1.4 ピン配置図

図1.4にピン配置図(上面図)を、表1.7にピン番号別端子名一覧を示します。

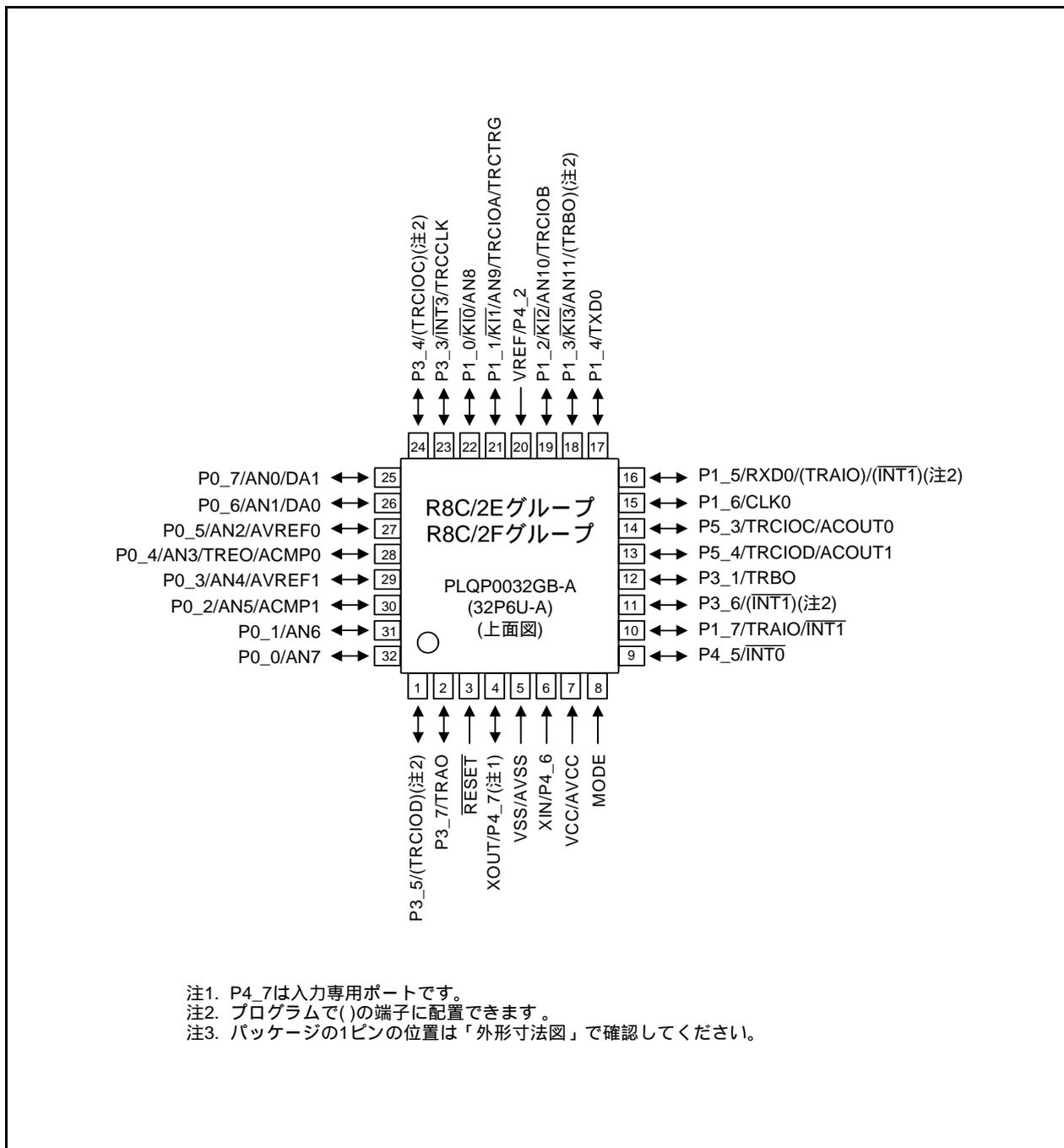


図1.4 ピン配置図(上面図)

表1.7 ピン番号別端子名一覧

ピン 番号	制御端子	ポート	周辺機能の入出力端子					
			割り込み	タイマ	シリアル インタフェース	A/D コン バータ	D/A コン バータ	コンパ レータ
1		P3_5		(TRCIOD)(注1)				
2		P3_7		TRAO				
3	RESET							
4	XOUT	P4_7						
5	VSS/AVSS							
6	XIN	P4_6						
7	VCC/AVCC							
8	MODE							
9		P4_5	$\overline{\text{INT0}}$					
10		P1_7	$\overline{\text{INT1}}$	TRAIO				
11		P3_6	($\overline{\text{INT1}}$)(注1)					
12		P3_1		TRBO				
13		P5_4		TRCIOD				ACOUT1
14		P5_3		TRCIOC				ACOUT0
15		P1_6			CLK0			
16		P1_5	($\overline{\text{INT1}}$)(注1)	(TRAIO)(注1)	RXD0			
17		P1_4			TXD0			
18		P1_3	$\overline{\text{KI3}}$	(TRBO)(注1)		AN11		
19		P1_2	$\overline{\text{KI2}}$	TRCIOB		AN10		
20	VREF	P4_2						
21		P1_1	$\overline{\text{KI1}}$	TRCIOA/ TRCTRG		AN9		
22		P1_0	$\overline{\text{KI0}}$			AN8		
23		P3_3	$\overline{\text{INT3}}$	TRCCLK				
24		P3_4		(TRCIOC)(注1)				
25		P0_7				AN0	DA1	
26		P0_6				AN1	DA0	
27		P0_5				AN2		AVREF0
28		P0_4		TREO		AN3		ACMP0
29		P0_3				AN4		AVREF1
30		P0_2				AN5		ACMP1
31		P0_1				AN6		
32		P0_0				AN7		

注1. プログラムで()の端子に配置できます。

1.5 端子機能の説明

表1.8に端子機能の説明を示します。

表1.8 端子機能の説明

分類	端子名	入出力	機能
電源入力	VCC、VSS	入力	VCCには、2.7V～5.5Vを入力してください。 VSSには、0Vを入力してください。
アナログ電源入力	AVCC、AVSS	入力	A/Dコンバータの電源入力です。AVCCとAVSS間にはコンデンサを接続してください。
リセット入力	RESET	入力	リセット端子です。この端子に“L”を入力すると、マイクロコンピュータはリセット状態になります。
MODE	MODE	入力	抵抗を介してVCCに接続してください。
XINクロック入力	XIN	入力	XINクロック発振回路の入出力です。XINとXOUTの間にはセラミック共振子、または水晶発振子を接続してください(注1)。外部で生成したクロックを入力する場合は、XINからクロックを入力し、XOUTは開放にしてください。
XINクロック出力	XOUT	出力	
INT割り込み入力	INT0、INT1、INT3	入力	INT割り込みの入力端子です。
キー入力割り込み入力	KI0～KI3	入力	キー入力割り込みの入力端子です。
タイマRA	TRAO	出力	タイマRAの出力端子です。
	TRAI0	入出力	タイマRAの入出力端子です。
タイマRB	TRBO	出力	タイマRBの出力端子です。
タイマRC	TRCCLK	入力	外部クロック入力端子です。
	TRCTRG	入力	外部トリガ入力端子です。
	TRCIOA、TRCIOB TRCI0C、TRCI0D	入出力	アウトプットコンペア出力/インプットキャプチャ入力/PWM/PWM2出力兼用端子です。
タイマRE	TRE0	出力	タイマREの出力端子です。
シリアルインタフェース	CLK0	入出力	クロック入出力端子です。
	RXD0	入力	受信データ入力端子です。
	TXD0	出力	送信データ出力端子です。
基準電圧入力	VREF	入力	A/Dコンバータの基準電圧入力端子です。
A/Dコンバータ	AN0～AN11	入力	A/Dコンバータのアナログ入力端子です。
D/Aコンバータ	DA0～DA1	出力	D/Aコンバータの出力です。
コンパレータ	AVREF0～AVREF1	入力	コンパレータのリファレンス電圧入力端子です。
	ACMP0～ACMP1	入力	コンパレータのアナログ電圧入力端子です。
	ACOUT0～ACOUT1	出力	コンパレータの比較結果出力端子です。
入出力ポート	P0_0～P0_7、 P1_0～P1_7、 P3_1、P3_3～P3_7、 P4_5、 P5_3、P5_4	入出力	CMOSの入出力ポートです。入出力を選択するための方向レジスタを持ち、1端子ごとに入力ポート、または出力ポートにできます。 入力ポートは、プログラムでプルアップ抵抗の有無を選択できます。 ポートP1_0～P1_7は、LED駆動ポートとして使用できます。
入力ポート	P4_2、P4_6、P4_7	入力	入力専用ポートです。

注1. 発振特性は発振子メーカーに問い合わせてください。

2. 中央演算処理装置 (CPU)

図2.1にCPUのレジスタを示します。CPUには13個のレジスタがあります。これらのうち、R0、R1、R2、R3、A0、A1、FBはレジスタバンクを構成しています。レジスタバンクは2セットあります。

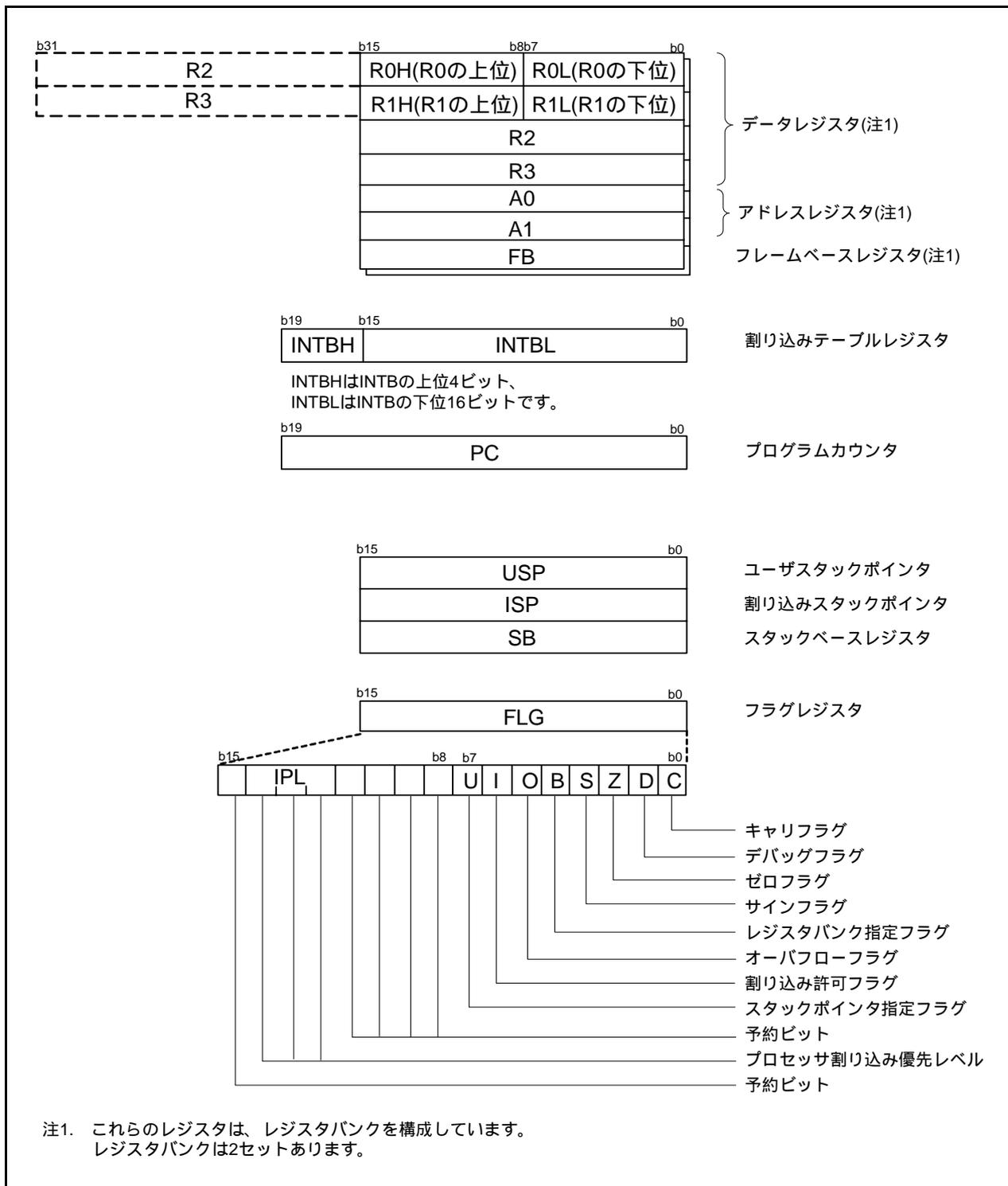


図2.1 CPUのレジスタ

2.1 データレジスタ (R0、R1、R2、R3)

R0は16ビットで構成されており、主に転送や算術、論理演算に使用します。R1～R3はR0と同様です。R0は、上位(R0H)と下位(R0L)を別々に8ビットのデータレジスタとして使用できます。R1H、R1LはR0H、R0Lと同様です。R2とR0を組合せて32ビットのデータレジスタ(R2R0)として使用できます。R3R1はR2R0と同様です。

2.2 アドレスレジスタ (A0、A1)

A0は16ビットで構成されており、アドレスレジスタ間接アドレッシング、アドレスレジスタ相対アドレッシングに使用します。また、転送や算術、論理演算に使用します。A1はA0と同様です。A1とA0を組合せて32ビットのアドレスレジスタ(A1A0)として使用できます。

2.3 フレームベースレジスタ (FB)

FBは16ビットで構成されており、FB相対アドレッシングに使用します。

2.4 割り込みテーブルレジスタ (INTB)

INTBは20ビットで構成されており、可変割り込みベクタテーブルの先頭番地を示します。

2.5 プログラムカウンタ (PC)

PCは20ビットで構成されており、次に実行する命令の番地を示します。

2.6 ユーザスタックポインタ (USP)、割り込みスタックポインタ (ISP)

スタックポインタ(SP)は、USPとISPの2種類あり、共に16ビットで構成されています。USPとISPはFLGのUフラグで切り替えられます。

2.7 スタックベースレジスタ (SB)

SBは16ビットで構成されており、SB相対アドレッシングに使用します。

2.8 フラグレジスタ (FLG)

FLGは11ビットで構成されており、CPUの状態を示します。

2.8.1 キャリフラグ (Cフラグ)

算術論理ユニットで発生したキャリ、ポロー、シフトアウトしたビット等を保持します。

2.8.2 デバッグフラグ (Dフラグ)

Dフラグはデバッグ専用です。“0”にしてください。

2.8.3 ゼロフラグ (Zフラグ)

演算の結果が0のとき“1”になり、それ以外のとき“0”になります。

2.8.4 サインフラグ (Sフラグ)

演算の結果が負のとき“1”になり、それ以外のとき“0”になります。

2.8.5 レジスタバンク指定フラグ (Bフラグ)

Bフラグが“0”の場合、レジスタバンク0が指定され、“1”の場合、レジスタバンク1が指定されます。

2.8.6 オーバフローフラグ(Oフラグ)

演算の結果がオーバフローしたときに“1”になります。それ以外では“0”になります。

2.8.7 割り込み許可フラグ(Iフラグ)

マスクブル割り込みを許可するフラグです。Iフラグが“0”の場合、マスクブル割り込みは禁止され、“1”の場合、許可されます。割り込み要求を受け付けると、Iフラグは“0”になります。

2.8.8 スタックポインタ指定フラグ(Uフラグ)

Uフラグが“0”の場合、ISPが指定され、“1”の場合、USPが指定されます。

ハードウェア割り込み要求を受け付けたとき、またはソフトウェア割り込み番号0～31のINT命令を実行したとき、Uフラグは“0”になります。

2.8.9 プロセッサ割り込み優先レベル(IPL)

IPLは3ビットで構成されており、レベル0～7までの8段階のプロセッサ割り込み優先レベルを指定します。

要求があった割り込みの優先レベルが、IPLより大きい場合、その割り込み要求は許可されます。

2.8.10 予約ビット

書く場合、“0”を書いてください。読んだ場合、その値は不定です。

3. メモリ

3.1 R8C/2Eグループ

図3.1にR8C/2Eグループのメモリ配置図を示します。アドレス空間は00000h番地からFFFFFFh番地までの1Mバイトあります。内部ROMは0FFFFh番地から下位方向に配置されます。例えば16Kバイトの内部ROMは、0C000h番地から0FFFFh番地に配置されます。

固定割り込みベクタテーブルは0FFDCh番地から0FFFFh番地に配置されます。ここに割り込みルーチンの先頭番地を格納します。

内部RAMは00400h番地から上位方向に配置されます。例えば1Kバイトの内部RAMは、00400h番地から007FFh番地に配置されます。内部RAMはデータ格納以外に、サブルーチン呼び出しや、割り込み時のスタックとしても使用します。

SFRは、00000h番地から002FFh番地に配置されます。ここには、周辺機能の制御レジスタが配置されています。SFRのうち何も配置されていない領域はすべて予約領域のため、ユーザは使用できません。

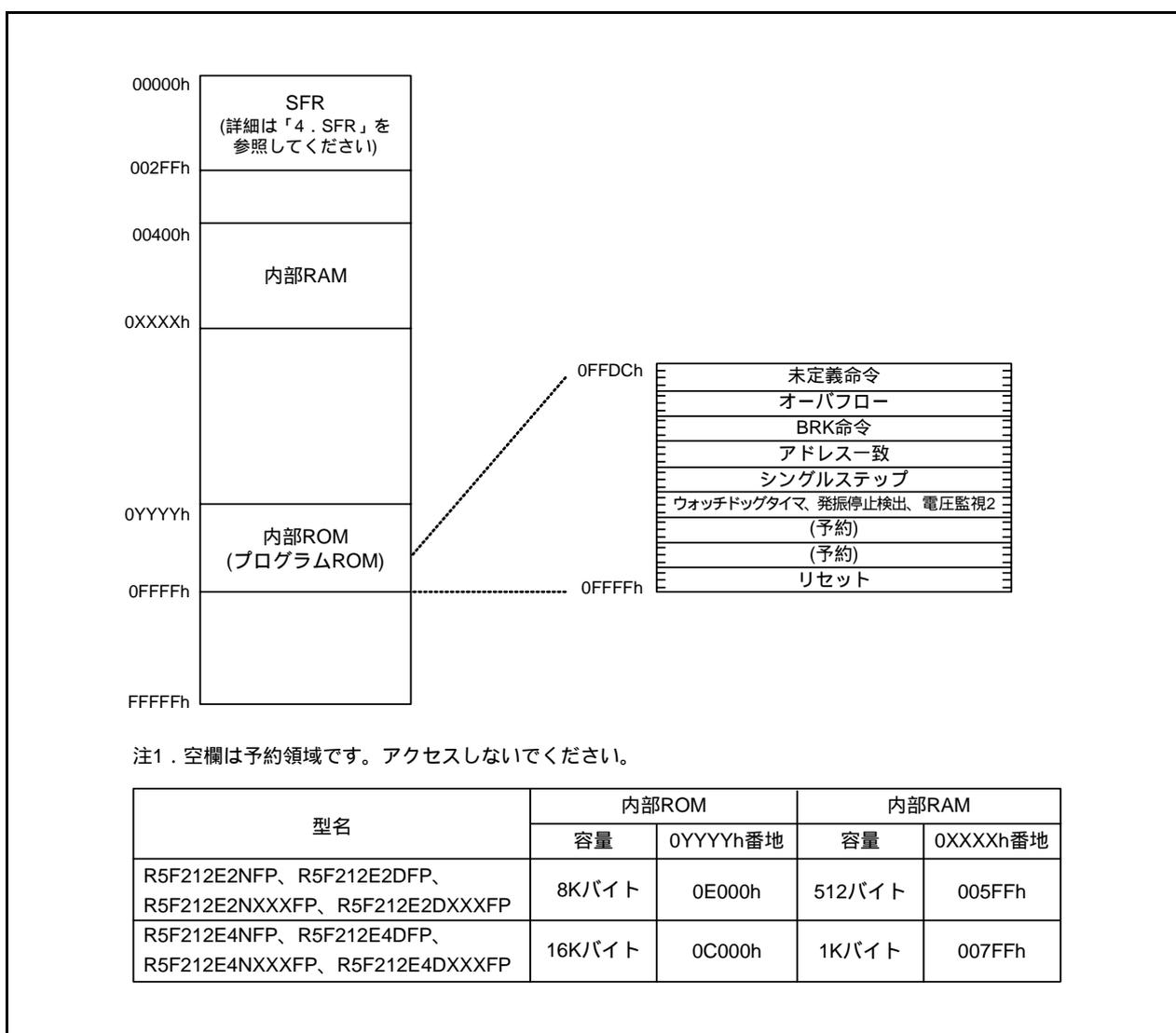


図3.1 R8C/2Eグループのメモリ配置図

3.2 R8C/2Fグループ

図3.2にR8C/2Fグループのメモリ配置図を示します。アドレス空間は00000h番地からFFFFFFh番地までの1Mバイトあります。内部ROM(プログラムROM)は0FFFFh番地から下位方向に配置されます。例えば16Kバイトの内部ROMは、0C000h番地から0FFFFh番地に配置されます。

固定割り込みベクタテーブルは0FFDCh番地から0FFFFh番地に配置されます。ここに割り込みルーチンの先頭番地を格納します。

内部ROM(データフラッシュ)は02400h番地から02BFFh番地に配置されます。

内部RAMは00400h番地から上位方向に配置されます。例えば1Kバイトの内部RAMは、00400h番地から007FFh番地に配置されます。内部RAMはデータ格納以外に、サブルーチン呼び出しや、割り込み時のスタックとしても使用します。

SFRは、00000h番地から002FFh番地に配置されます。ここには、周辺機能の制御レジスタが配置されています。SFRのうち何も配置されていない領域はすべて予約領域のため、ユーザは使用できません。

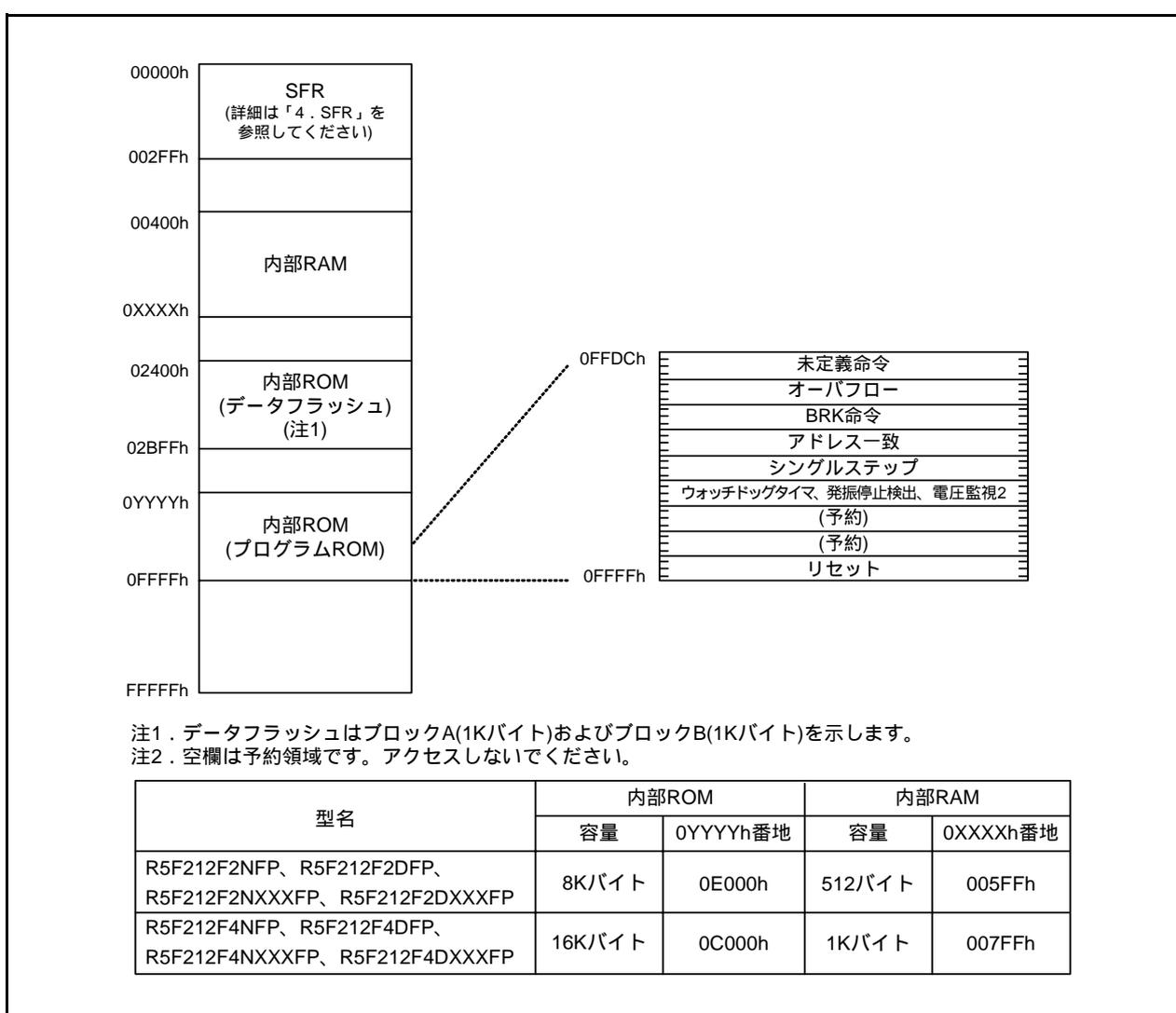


図3.2 R8C/2Fグループのメモリ配置図

4. SFR

SFR(Special Function Register)は、周辺機能の制御レジスタです。表4.1～表4.7にSFR一覧表を示します。

表4.1 SFR一覧(1)(注1)

番地	レジスタ	シンボル	リセット後の値
0000h			
0001h			
0002h			
0003h			
0004h	プロセッサモードレジスタ 0	PM0	00h
0005h	プロセッサモードレジスタ 1	PM1	00h
0006h	システムクロック制御レジスタ 0	CM0	01101000b
0007h	システムクロック制御レジスタ 1	CM1	00100000b
0008h			
0009h			
000Ah	プロテクトレジスタ	PRCR	00h
000Bh			
000Ch	発振停止検出レジスタ	OCD	00000100b
000Dh	ウォッチドッグタイマリセットレジスタ	WDTR	XXh
000Eh	ウォッチドッグタイマスタートレジスタ	WDTS	XXh
000Fh	ウォッチドッグタイマ制御レジスタ	WDC	00X11111b
0010h	アドレス一致割り込みレジスタ 0	RMAD0	00h
0011h			00h
0012h			00h
0013h	アドレス一致割り込み許可レジスタ	AIER	00h
0014h	アドレス一致割り込みレジスタ 1	RMAD1	00h
0015h			00h
0016h			00h
0017h			
0018h			
0019h			
001Ah			
001Bh			
001Ch	カウントソース保護モードレジスタ	CSPR	00h 10000000b (注4)
001Dh			
001Eh			
001Fh			
0020h			
0021h			
0022h			
0023h	高速オンチップオシレータ制御レジスタ 0	FRA0	00h
0024h	高速オンチップオシレータ制御レジスタ 1	FRA1	出荷時の値
0025h	高速オンチップオシレータ制御レジスタ 2	FRA2	00h
0026h			
0027h			
0028h			
0029h			
002Ah			
002Bh			
002Ch	高速オンチップオシレータ制御レジスタ 7	FRA7	出荷時の値
0030h			
0031h	電圧検出レジスタ 1 (注2)	VCA1	00001000b
0032h	電圧検出レジスタ 2 (注2)	VCA2	00100000b
0033h			
0034h			
0035h			
0036h	電圧監視 1 回路制御レジスタ (注3)	VW1C	00001000b
0037h	電圧監視 2 回路制御レジスタ (注3)	VW2C	00h
0038h			
0039h			
003Ah			
003Bh			
003Ch			
003Dh			
003Eh			
003Fh			

注1. 空欄は予約領域です。アクセスしないでください。

注2. ソフトウェアリセット、ウォッチドッグタイマリセット、電圧監視1リセット、電圧監視2リセットでは変化しません。

注3. ソフトウェアリセット、ウォッチドッグタイマリセット、電圧監視1リセット、電圧監視2リセットではb2, b3は変化しません。

注4. OFSレジスタのCSPROINIビットが“0”の場合。

X: 不定です。

表4.2 SFR一覧(2)(注1)

番地	レジスタ	シンボル	リセット後の値
0040h			
0041h			
0042h			
0043h			
0044h			
0045h			
0046h			
0047h	タイマ RC 割り込み制御レジスタ	TRCIC	XXXXX000b
0048h			
0049h			
004Ah	タイマ RE 割り込み制御レジスタ	TREIC	XXXXX000b
004Bh			
004Ch			
004Dh	キー入力割り込み制御レジスタ	KUPIC	XXXXX000b
004Eh	A/D 変換割り込み制御レジスタ	ADIC	XXXXX000b
004Fh			
0050h			
0051h	UART0 送信割り込み制御レジスタ	S0TIC	XXXXX000b
0052h	UART0 受信割り込み制御レジスタ	S0RIC	XXXXX000b
0053h			
0054h			
0055h			
0056h	タイマ RA 割り込み制御レジスタ	TRAIC	XXXXX000b
0057h			
0058h	タイマ RB 割り込み制御レジスタ	TRBIC	XXXXX000b
0059h	INT1 割り込み制御レジスタ	INT1IC	XX00X000b
005Ah	INT3 割り込み制御レジスタ	INT3IC	XX00X000b
005Bh	コンパレータ 0 割り込み制御レジスタ	CM0IC	XXXXX000b
005Ch	コンパレータ 1 割り込み制御レジスタ	CM1IC	XXXXX000b
005Dh	INT0 割り込み制御レジスタ	INT0IC	XX00X000b
005Eh			
005Fh			
0060h			
0061h			
0062h			
0063h			
0064h			
0065h			
0066h			
0067h			
0068h			
0069h			
006Ah			
006Bh			
006Ch			
006Dh			
006Eh			
006Fh			
0070h			
0071h			
0072h			
0073h			
0074h			
0075h			
0076h			
0077h			
0078h			
0079h			
007Ah			
007Bh			
007Ch			
007Dh			
007Eh			
007Fh			

注1. 空欄は予約領域です。アクセスしないでください。

X: 不定です。

表4.3 SFR一覧(3)(注1)

番地	レジスタ	シンボル	リセット後の値
0080h			
0081h			
0082h			
0083h			
0084h			
0085h			
0086h			
0087h			
0088h			
0089h			
008Ah			
008Bh			
008Ch			
008Dh			
008Eh			
008Fh			
0090h			
0091h			
0092h			
0093h			
0094h			
0095h			
0096h			
0097h			
0098h			
0099h			
009Ah			
009Bh			
009Ch			
009Dh			
009Eh			
009Fh			
00A0h	UART0 送受信モードレジスタ	U0MR	00h
00A1h	UART0 ビットレートレジスタ	U0BRG	XXh
00A2h	UART0 送信バッファレジスタ	U0TB	XXh
00A3h			XXh
00A4h	UART0 送受信制御レジスタ 0	U0C0	00001000b
00A5h	UART0 送受信制御レジスタ 1	U0C1	00000010b
00A6h	UART0 受信バッファレジスタ	U0RB	XXh
00A7h			XXh
00A8h			
00A9h			
00AAh			
00ABh			
00ACh			
00ADh			
00AEh			
00AFh			
00B0h			
00B1h			
00B2h			
00B3h			
00B4h			
00B5h			
00B6h			
00B7h			
00B8h			
00B9h			
00BAh			
00BBh			
00BCh			
00BDh			
00BEh			
00BFh			

注1. 空欄は予約領域です。アクセスしないでください。

X: 不定です。

表4.4 SFR一覧(4)(注1)

番地	レジスタ	シンボル	リセット後の値
00C0h	A/D レジスタ	AD	XXh
00C1h			XXh
00C2h			
00C3h			
00C4h			
00C5h			
00C6h			
00C7h			
00C8h			
00C9h			
00CAh			
00CBh			
00CCh			
00CDh			
00CEh			
00CFh			
00D0h			
00D1h			
00D2h			
00D3h			
00D4h	A/D 制御レジスタ 2	ADCON2	00h
00D5h			
00D6h	A/D 制御レジスタ 0	ADCON0	00h
00D7h	A/D 制御レジスタ 1	ADCON1	00h
00D8h	D/A レジスタ 0	DA0	00h
00D9h			
00DAh	D/A レジスタ 1	DA1	00h
00DBh			
00DCh	D/A 制御レジスタ	DACON	00h
00DDh			
00DEh			
00DFh			
00E0h	ポート P0 レジスタ	P0	00h
00E1h	ポート P1 レジスタ	P1	00h
00E2h	ポート P0 方向レジスタ	PD0	00h
00E3h	ポート P1 方向レジスタ	PD1	00h
00E4h			
00E5h	ポート P3 レジスタ	P3	00h
00E6h			
00E7h	ポート P3 方向レジスタ	PD3	00h
00E8h	ポート P4 レジスタ	P4	00h
00E9h	ポート P5 レジスタ	P5	00h
00EAh	ポート P4 方向レジスタ	PD4	00h
00EBh	ポート P5 方向レジスタ	PD5	00h
00ECh			
00EDh			
00EEh			
00EFh			
00F0h			
00F1h			
00F2h			
00F3h			
00F4h			
00F5h			
00F6h	端子選択レジスタ 2	PINSR2	00h
00F7h	端子選択レジスタ 3	PINSR3	00h
00F8h	ポートモードレジスタ	PMR	00h
00F9h	外部入力許可レジスタ	INTEN	00h
00FAh	INT 入力フィルタ選択レジスタ	INTF	00h
00FBh	キー入力許可レジスタ	KIEN	00h
00FCh	プルアップ制御レジスタ 0	PUR0	00h
00FDh	プルアップ制御レジスタ 1	PUR1	00h
00FEh	ポート P1 駆動能力制御レジスタ	P1DRR	00h
00FFh			

注1. 空欄は予約領域です。アクセスしないでください。

X: 不定です。

表4.5 SFR一覧(5)(注1)

番地	レジスタ	シンボル	リセット後の値
0100h	タイマ RA 制御レジスタ	TRACR	00h
0101h	タイマ RA I/O 制御レジスタ	TRAIOC	00h
0102h	タイマ RA モードレジスタ	TRAMR	00h
0103h	タイマ RA プリスケアラレジスタ	TRAPRE	FFh
0104h	タイマ RA レジスタ	TRA	FFh
0105h			
0106h	LIN コントロールレジスタ	LINCR	00h
0107h	LIN ステータスレジスタ	LINST	00h
0108h	タイマ RB 制御レジスタ	TRBCR	00h
0109h	タイマ RB ワンショット制御レジスタ	TRBOCR	00h
010Ah	タイマ RB I/O 制御レジスタ	TRBIOC	00h
010Bh	タイマ RB モードレジスタ	TRBMR	00h
010Ch	タイマ RB プリスケアラレジスタ	TRBPRE	FFh
010Dh	タイマ RB セカンダリレジスタ	TRBSC	FFh
010Eh	タイマ RB プライマリレジスタ	TRBPR	FFh
010Fh			
0110h			
0111h			
0112h			
0113h			
0114h			
0115h			
0116h			
0117h			
0118h	タイマ RE カウンタデータレジスタ	TRESEC	00h
0119h	タイマ RE コンペアデータレジスタ	TREMIN	00h
011Ah			
011Bh			
011Ch	タイマ RE 制御レジスタ 1	TRECR1	00h
011Dh	タイマ RE 制御レジスタ 2	TRECR2	00h
011Eh	タイマ RE クロックソース選択レジスタ	TRECSR	00001000b
011Fh			
0120h	タイマ RC モードレジスタ	TRCMR	01001000b
0121h	タイマ RC 制御レジスタ 1	TRCCR1	00h
0122h	タイマ RC 割り込み許可レジスタ	TRCIER	01110000b
0123h	タイマ RC ステータスレジスタ	TRCSR	01110000b
0124h	タイマ RC I/O 制御レジスタ 0	TRCIOR0	10001000b
0125h	タイマ RC I/O 制御レジスタ 1	TRCIOR1	10001000b
0126h	タイマ RC カウンタ	TRC	00h
0127h			00h
0128h	タイマ RC ジェネラルレジスタ A	TRCGRA	FFh
0129h			FFh
012Ah	タイマ RC ジェネラルレジスタ B	TRCGRB	FFh
012Bh			FFh
012Ch	タイマ RC ジェネラルレジスタ C	TRCGRC	FFh
012Dh			FFh
012Eh	タイマ RC ジェネラルレジスタ D	TRCGRD	FFh
012Fh			FFh
0130h	タイマ RC 制御レジスタ 2	TRCCR2	00011111b
0131h	タイマ RC デジタルフィルタ機能選択レジスタ	TRCDF	00h
0132h	タイマ RC アウトプットマスタ許可レジスタ	TRCOER	01111111b
0133h			
0134h			
0135h			
0136h			
0137h			
0138h			
0139h			
013Ah			
013Bh			
013Ch			
013Dh			
013Eh			
013Fh			

注1. 空欄は予約領域です。アクセスしないでください。

X: 不定です。

表4.6 SFR一覧(6)(注1)

番地	レジスタ	シンボル	リセット後の値
0140h			
0141h			
0142h			
0143h			
0144h			
0145h			
0146h			
0147h			
0148h			
0149h			
014Ah			
014Bh			
014Ch			
014Dh			
014Eh			
014Fh			
0150h			
0151h			
0152h			
0153h			
0154h			
0155h			
0156h			
0157h			
0158h			
0159h			
015Ah			
015Bh			
015Ch			
015Dh			
015Eh			
015Fh			
0160h			
0161h			
0162h			
0163h			
0164h			
0165h			
0166h			
0167h			
0168h			
0169h			
016Ah			
016Bh			
016Ch			
016Dh			
016Eh			
016Fh			
0170h			
0171h			
0172h			
0173h			
0174h	コンパレータ0制御レジスタ	ACCR0	00001000b
0175h	コンパレータ1制御レジスタ	ACCR1	00001000b
0176h			
0177h	コンパレータモードレジスタ	ACMR	00h
0178h			
0179h			
017Ah			
017Bh			
017Ch			
017Dh			
017Eh			
017Fh			

注1. 空欄は予約領域です。アクセスしないでください。

X: 不定です。

表4.7 SFR一覧(7)(注1)

番地	レジスタ	シンボル	リセット後の値
0180h			
0181h			
0182h			
0183h			
0184h			
0185h			
0186h			
0187h			
0188h			
0189h			
018Ah			
018Bh			
018Ch			
018Dh			
018Eh			
018Fh			
0190h			
0191h			
0192h			
0193h			
0194h			
0195h			
0196h			
0197h			
0198h			
0199h			
019Ah			
019Bh			
019Ch			
019Dh			
019Eh			
019Fh			
01A0h			
01A1h			
01A2h			
01A3h			
01A4h			
01A5h			
01A6h			
01A7h			
01A8h			
01A9h			
01AAh			
01ABh			
01ACh			
01ADh			
01AEh			
01AFh			
01B0h			
01B1h			
01B2h			
01B3h	フラッシュメモリ制御レジスタ 4	FMR4	01000000b
01B4h			
01B5h	フラッシュメモリ制御レジスタ 1	FMR1	1000000Xb
01B6h			
01B7h	フラッシュメモリ制御レジスタ 0	FMR0	00000001b
01B8h			
01B9h			
01BAh			
01BBh			
01BCh			
01BDh			
01BEh			
01BFh			
FFFFh	オプション機能選択レジスタ	OFS	(注2)

注1. 空欄は予約領域です。アクセスしないでください。

注2. OFSレジスタはプログラムで変更できません。フラッシュライターで書いてください。

X: 不定です。

5. 電気的特性

表5.1 絶対最大定格

記号	項目	測定条件	定格値	単位
V _{CC} /AV _{CC}	電源電圧		- 0.3 ~ 6.5	V
V _I	入力電圧		- 0.3 ~ V _{CC} + 0.3	V
V _O	出力電圧		- 0.3 ~ V _{CC} + 0.3	V
P _d	消費電力	T _{opr} = 25	500	mW
T _{opr}	動作周囲温度		- 20 ~ 85(Nバージョン) / - 40 ~ 85(Dバージョン)	
T _{stg}	保存温度		- 65 ~ 150	

表5.2 推奨動作条件

記号	項目	測定条件	規格値			単位	
			最小	標準	最大		
V _{CC} /AV _{CC}	電源電圧		2.7		5.5	V	
V _{SS} /AV _{SS}	電源電圧			0		V	
V _{IH}	“H”入力電圧		0.8V _{CC}		V _{CC}	V	
V _{IL}	“L”入力電圧		0		0.2V _{CC}	V	
I _{OH} (sum)	“H”尖頭総出力電流	全端子のI _{OH} (peak)の 総和			- 160	mA	
I _{OH} (sum)	“H”平均総出力電流	全端子のI _{OH} (avg)の 総和			- 80	mA	
I _{OH} (peak)	“H”尖頭出力電流	P1_0 ~ P1_7以外			- 10	mA	
		P1_0 ~ P1_7			- 20	mA	
I _{OH} (avg)	“H”平均出力電流	P1_0 ~ P1_7以外			- 5	mA	
		P1_0 ~ P1_7			- 10	mA	
I _{OL} (sum)	“L”尖頭総出力電流	全端子のI _{OL} (peak)の 総和			160	mA	
I _{OL} (sum)	“L”平均総出力電流	全端子のI _{OL} (avg)の 総和			80	mA	
I _{OL} (peak)	“L”尖頭出力電流	P1_0 ~ P1_7以外			10	mA	
		P1_0 ~ P1_7			20	mA	
I _{OL} (avg)	“L”平均出力電流	P1_0 ~ P1_7以外			5	mA	
		P1_0 ~ P1_7			10	mA	
f(XIN)	XINクロック入力発振周波数	3.0V V _{CC} 5.5V	0		20	MHz	
		2.7V V _{CC} < 3.0V	0		10	MHz	
	システムクロック	OCD2 = “0” XINクロック選択時	3.0V V _{CC} 5.5V	0	20	MHz	
			2.7V V _{CC} < 3.0V	0	10	MHz	
		OCD2 = “1” オンチップオシレータ クロック選択時	FRA01 = “0” 低速オンチップオシレータ 選択時		125		kHz
			FRA01 = “1” 高速オンチップオシレータ 選択時 3.0V V _{CC} 5.5V			20	MHz
			FRA01 = “1” 高速オンチップオシレータ 選択時 2.7V V _{CC} 5.5V			10	MHz

注1. 指定のない場合は、V_{CC} = 2.7V ~ 5.5V、T_{opr} = - 20 ~ 85 (Nバージョン) / - 40 ~ 85 (Dバージョン)です。

注2. 平均出力電流は100 msの期間内での平均値です。

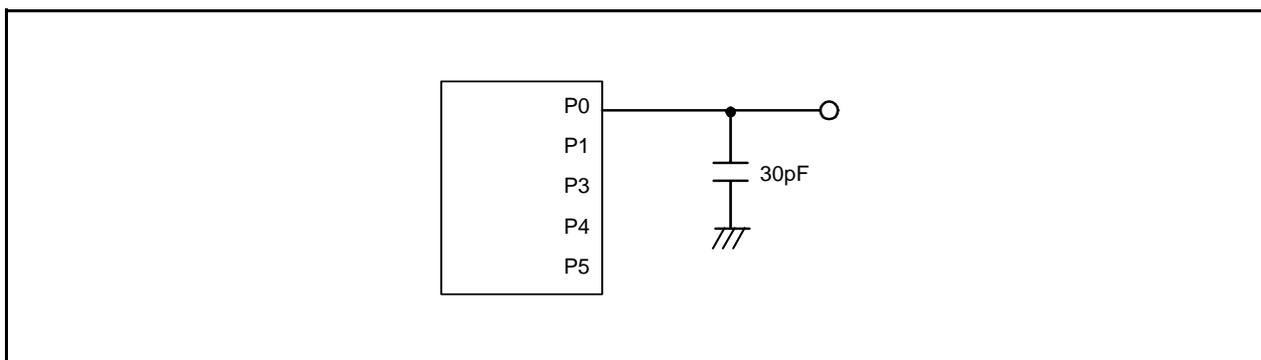


図5.1 ポートP0、P1、P3～P5のタイミング測定回路

表5.3 A/Dコンバータ特性

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
	分解能	Vref = AVcc			10	Bit
	絶対精度	10ビットモード	AD = 10MHz、Vref = AVcc = 5.0V		± 3	LSB
		8ビットモード	AD = 10MHz、Vref = AVcc = 5.0V		± 2	LSB
		10ビットモード	AD = 10MHz、Vref = AVcc = 3.3V		± 5	LSB
		8ビットモード	AD = 10MHz、Vref = AVcc = 3.3V		± 2	LSB
Rladder	ラダー - 抵抗	Vref = AVcc	10		40	k
tconv	変換時間	10ビットモード	AD = 10MHz、Vref = AVcc = 5.0V	3.3		μs
		8ビットモード	AD = 10MHz、Vref = AVcc = 5.0V	2.8		μs
Vref	基準電圧		2.7		AVcc	V
VIA	アナログ入力電圧(注2)		0		AVcc	V
	A/D動作クロック 周波数	サンプル&ホールドなし	Vref = AVcc = 2.7 ~ 5.5V	0.25	10	MHz
		サンプル&ホールドあり	Vref = AVcc = 2.7 ~ 5.5V	1	10	MHz

注1. 指定のない場合は、AVcc = 2.7V ~ 5.5V、T_{opr} = - 20 ~ 85 (Nバージョン) / - 40 ~ 85 (Dバージョン)です。

注2. アナログ入力電圧が基準電圧を超えた場合、A/D変換結果は10ビットモードでは3FFh、8ビットモードではFFhになります。

表5.4 D/Aコンバータ特性

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
	分解能				8	Bit
	絶対精度				1.0	%
t _{su}	設定時間				3	μs
R _o	出力抵抗		4	10	20	k
I _{vref}	基準電源入力電流	(注2)			1.5	mA

注1. 指定のない場合は、AVcc = 2.7V ~ 5.5V、T_{opr} = - 20 ~ 85 (Nバージョン) / - 40 ~ 85 (Dバージョン)です。

注2. D/Aコンバータ1本使用、使用していないD/AコンバータのDAi(i = 0 ~ 1)レジスタの値が“00h”の場合です。

A/Dコンバータのラダー抵抗は除きます。また、ADCON1レジスタのVCUTビットを“0”(V_{REF}未接続)とした場合でも、D/AコンバータのI_{vref}は流れます。

表5.5 コンパレータ特性

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
V _{cref}	コンパレータ基準電圧		0		V _{CC} - 1.2	V
V _{cin}	コンパレータ入力電圧		- 0.3		V _{CC} + 0.3	V
V _{ofs}	入力オフセット電圧				± 100	mV
T _{crsp}	レスポンス時間				200	ns

注1. 指定のない場合は、V_{CC} = 2.7V ~ 5.5V、T_{opr} = - 20 ~ 85 (Nバージョン)/ - 40 ~ 85 (Dバージョン)です。

表5.6 フラッシュメモリ(プログラムROM)の電気的特性

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
	プログラム、イレーズ回数(注2)	R8C/2Eグループ	100(注3)			回
		R8C/2Fグループ	1,000(注3)			回
	バイトプログラム時間			50	400	μs
	ブロックイレーズ時間			0.4	9	s
t _{d(SR-SUS)}	サスペンドへの遷移時間				97+CPUクロック × 6サイクル	μs
	イレーズ開始または再開から次のサスペンド要求までの間隔		650			μs
	プログラム開始または再開から次のサスペンド要求までの間隔		0			ns
	サスペンドからプログラム/イレーズの再開までの時間				3+CPUクロック × 4サイクル	μs
	書き込み、消去電圧		2.7		5.5	V
	読み出し電圧		2.7		5.5	V
	書き込み、消去時の温度		0		60	
	データ保持時間(注7)	周囲温度=55	20			年

注1. 指定のない場合は、V_{CC} = 2.7V ~ 5.5V、T_{opr} = 0 ~ 60 です。

注2. プログラム/イレーズ回数の定義

プログラム/イレーズ回数はブロックごとのイレーズ回数です。

プログラム/イレーズ回数がn回(n=100、1,000、10,000)の場合、ブロックごとにそれぞれn回ずつイレーズすることができます。

例えば、1KバイトブロックのブロックAについて、それぞれ異なる番地に1バイト書き込みを1024回に分けて行った後に、そのブロックをイレーズした場合も、プログラム/イレーズ回数は1回と数えます。ただし、イレーズ1回に対して、同一番地に複数回の書き込みをしないでください(上書き禁止)。

注3. プログラム/イレーズ後のすべての電気的特性を保証する回数です。(保証は1~“最小”値の範囲です。)

注4. 多数回の書き換えを実施するシステムの場合は、実効的な書き換え回数を減少させる工夫として、書き込み番地を順にずらしていくなどして、ブランク領域ができるだけ残らないようにプログラム(書き込み)を実施した上で1回のイレーズを行ってください。例えば一組16バイトをプログラムする場合、最大128組の書き込みを実施した上で1回のイレーズをすることで、実効的な書き換え回数を少なくすることができます。ブロックごとに何回イレーズを実施したかを情報として残し、制限回数を設けていただくことをお勧めします。

注5. ブロックイレーズでイレーズエラーが発生した場合は、イレーズエラーが発生しなくなるまでクリアステータスレジスタコマンド ブロックイレーズコマンドを少なくとも3回実行してください。

注6. 不良率につきましては、ルネサス テクノロジ、ルネサス販売または特約店にお問い合わせください。

注7. 電源電圧またはクロックが印加されていない時間を含みます。

表5.7 フラッシュメモリ(データフラッシュ ブロックA、ブロックB)の電気的特性(注4)

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
	プログラム、イレーズ回数(注2)		10,000(注3)			回
	バイトプログラム時間 (プログラム/イレーズ回数 1,000回)			50	400	μs
	バイトプログラム時間 (プログラム/イレーズ回数 > 1,000回)			65		μs
	ブロックイレーズ時間 (プログラム/イレーズ回数 1,000回)			0.2	9	s
	ブロックイレーズ時間 (プログラム/イレーズ回数 > 1,000回)			0.3		s
t _d (SR-SUS)	サスペンドへの遷移時間				97+CPUクロック × 6サイクル	μs
	イレーズ開始または再開から次のサスペンド要求までの間隔		650			μs
	プログラム開始または再開から次のサスペンド要求までの間隔		0			ns
	サスペンドからプログラム/イレーズの再開までの時間				3+CPUクロック × 4サイクル	μs
	書き込み、消去電圧		2.7		5.5	V
	読み出し電圧		2.7		5.5	V
	書き込み、消去時の温度		- 20(注8)		85	
	データ保持時間(注9)	周囲温度=55	20			年

注1. 指定のない場合は、V_{CC} = 2.7V ~ 5.5V、T_{opr} = - 20 ~ 85 (Nバージョン)/ - 40 ~ 85 (Dバージョン)です。

注2. プログラム/イレーズ回数の定義

プログラム/イレーズ回数はブロックごとのイレーズ回数です。

プログラム/イレーズ回数がn回(n=100、1,000、10,000)の場合、ブロックごとにそれぞれn回ずつイレーズすることができます。

例えば、1KバイトブロックのブロックAについて、それぞれ異なる番地に1バイト書き込みを1024回に分けて行った後に、そのブロックをイレーズした場合も、プログラム/イレーズ回数は1回と数えます。ただし、イレーズ1回に対して、同一番地に複数回の書き込みをしないでください(上書き禁止)。

注3. プログラム/イレーズ後のすべての電気的特性を保証する回数です。(保証は1 ~ “最小” 値の範囲です。)

注4. プログラム/イレーズ回数が1,000回を超えたときのブロックA、ブロックBの規格です。1,000回までのバイトプログラム時間はプログラムROMと同じです。

注5. 多数回の書き換えを実施するシステムの場合は、実効的な書き換え回数を減少させる工夫として、書き込み番地を順にずらしていくなどして、ブランク領域ができるだけ残らないようにプログラム(書き込み)を実施した上で1回のイレーズを行ってください。例えば一組16バイトをプログラムする場合、最大128組の書き込みを実施した上で1回のイレーズをすることで、実効的な書き換え回数を少なくすることができます。加えてブロックA、ブロックBのイレーズ回数が均等になるようにすると、さらに実効的な書き換え回数を少なくすることができます。また、ブロックごとに何回イレーズを実施したかを情報として残し、制限回数を設けていただくことをお勧めします。

注6. ブロックイレーズでイレーズエラーが発生した場合は、イレーズエラーが発生しなくなるまでクリアステータスレジスタコマンド ブロックイレーズコマンドを少なくとも3回実行してください。

注7. 不良率につきましては、ルネサス テクノロジ、ルネサス販売または特約店にお問い合わせください。

注8. Dバージョンは - 40 。

注9. 電源電圧またはクロックが印加されていない時間を含みます。

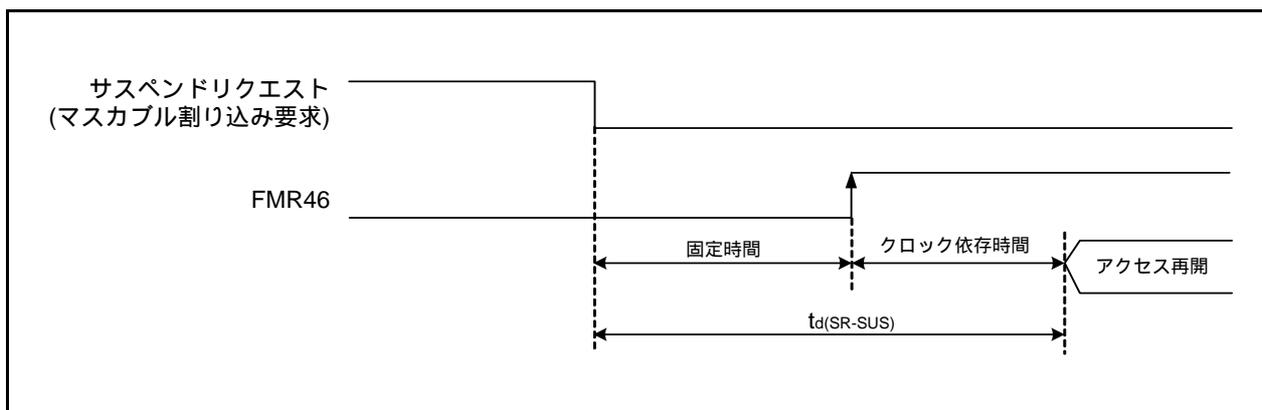


図5.2 サスペンドへの遷移時間

表5.8 電圧検出1回路の電気的特性

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
Vdet1	電圧検出レベル(注4)		2.7	2.85	3.00	V
	電圧監視1割り込み要求発生時間(注2)			40		μs
	電圧検出回路の自己消費電流	VCA26 = 1、Vcc=5.0V		0.6		μA
td(E-A)	電圧検出回路動作開始までの待ち時間(注3)				100	μs
Vccmin	マイコンの動作電圧の最小値		2.7			V

注1. 測定条件はVcc = 2.7V ~ 5.5V、Topr = -20 ~ 85 (Nバージョン)/ -40 ~ 85 (Dバージョン)です。

注2. Vdet1を通過した時点から、電圧監視1割り込み要求が発生するまでの時間です。

注3. VCA2レジスタのVCA26ビットを“0”にした後、再度“1”にした場合の、電圧検出回路が動作するまでに必要な時間です。

注4. 電源の立ち下り時の電圧検出レベルを示しています。電源の立ち上り時の検出レベルは、電源の立ち下り時の電圧検出レベルより、0.1V程度大きい値になります。

表5.9 電圧検出2回路の電気的特性

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
Vdet2	電圧検出レベル		3.3	3.6	3.9	V
	電圧監視2割り込み要求発生時間(注2)			40		μs
	電圧検出回路の自己消費電流	VCA27 = 1、Vcc=5.0V		0.6		μA
td(E-A)	電圧検出回路動作開始までの待ち時間(注3)				100	μs

注1. 測定条件はVcc = 2.7V ~ 5.5V、Topr = -20 ~ 85 (Nバージョン)/ -40 ~ 85 (Dバージョン)です。

注2. Vdet2を通過した時点から、電圧監視2割り込み要求が発生するまでの時間です。

注3. VCA2レジスタのVCA27ビットを“0”にした後、再度“1”にした場合の、電圧検出回路が動作するまでに必要な時間です。

表5.10 パワーオンリセット回路、電圧監視0リセットの電気的特性

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
V _{por1}	パワーオンリセットが有効になる電圧 (注3)				0.1	V
V _{por2}	パワーオンリセットが有効になる電圧		0		2.6	V
t _{trh}	外部電源V _{cc} の立ち上がり傾き (注2)		20			mV/msec

注1. 指定のない場合測定条件は、T_{opr} = - 20 ~ 85 (Nバージョン)/ - 40 ~ 85 (Dバージョン)です。

注2. V_{cc} 1.0Vで使用する場合、この条件(外部電源V_{cc}立ち上がり傾き)は不要です。

注3. t_{w(por1)}は外部電源V_{cc}を有効電圧(V_{por1})以下に保持してパワーオンリセットが有効になるために必要な時間です。電源を最初に立ち上げる時は - 20 ≤ T_{opr} ≤ 85 ではt_{w(por1)}を30s以上、 - 40 ≤ T_{opr} < - 20 ではt_{w(por1)}を3000s以上保持してください。

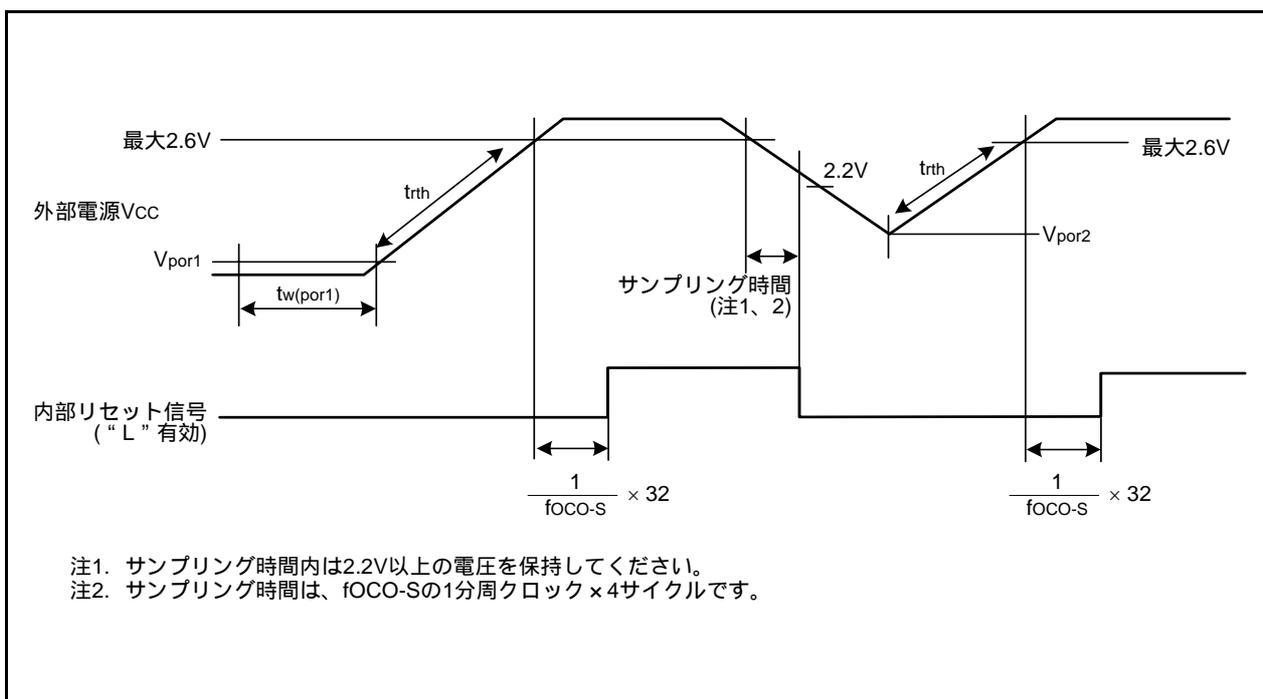


図5.3 リセット回路の電気的特性

表5.11 高速オンチップオシレータ発振回路の電気的特性

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
fOCO40M	高速オンチップオシレータ発振周波数の温度・電圧依存性	V _{CC} =4.75V ~ 5.25V 0 T _{opr} 60 (注2)	39.2	40	40.8	MHz
		V _{CC} =3.0V ~ 5.5V 20 T _{opr} 85 (注2)	38.8	40	41.2	MHz
		V _{CC} =3.0V ~ 5.5V 40 T _{opr} 85 (注2)	38.4	40	41.6	MHz
		V _{CC} =2.7V ~ 5.5V 20 T _{opr} 85 (注2)	38	40	42	MHz
		V _{CC} =2.7V ~ 5.5V 40 T _{opr} 85 (注2)	37.6	40	42.4	MHz
		V _{CC} =5.0V ± 10% 20 T _{opr} 85 (注2)	38.8	40	40.8	MHz
		V _{CC} =5.0V ± 10% 40 T _{opr} 85 (注2)	38.4	40	40.8	MHz
	FRA7レジスタの補正値をFRA1レジスタに書き込んだときの高速オンチップオシレータ発振周波数	V _{CC} =5.0V、T _{opr} =25		36.864		MHz
	V _{CC} =2.7V ~ 5.5V 20 T _{opr} 85	- 3%		3%	%	
	リセット解除時のFRA1レジスタの値		08h		F7h	
	高速オンチップオシレータ発振周波数調整単位	FRA1レジスタ(リセット解除時の値)を-1ビットに調整		+ 0.3		MHz
	発振安定時間			10	100	μs
	発振時の自己消費電流	V _{CC} =5.0V、T _{opr} =25		400		μA

注1. 指定のない場合は、V_{CC} = 2.7V ~ 5.5V、T_{opr} = - 20 ~ 85 (Nバージョン) / - 40 ~ 85 (Dバージョン)です。

注2. FRA1レジスタがリセット解除時の値のときの規格値です。

表5.12 低速オンチップオシレータ発振回路の電気的特性

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
fOCO-S	低速オンチップオシレータ発振周波数		30	125	250	kHz
	発振安定時間			10	100	μs
	発振時の自己消費電流	V _{CC} =5.0V、T _{opr} =25		15		μA

注1. 指定のない場合は、V_{CC} = 2.7V ~ 5.5V、T_{opr} = - 20 ~ 85 (Nバージョン) / - 40 ~ 85 (Dバージョン)です。

表5.13 電源回路のタイミング特性

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
t _d (P-R)	電源投入時の内部電源安定時間 (注2)		1		2000	μs
t _d (R-S)	STOP解除時間 (注3)				150	μs

注1. 測定条件はV_{CC} = 2.7V ~ 5.5V、T_{opr} = 25 です。

注2. 電源投入時に、内部電源発生回路が安定するまでの待ち時間です。

注3. ストップモードを解除するための割り込みが受け付けられてから、システムクロックの供給が開始するまでの時間です。

表5.14 電気的特性(1) [Vcc = 5V]

記号	項目	測定条件	規格値			単位		
			最小	標準	最大			
VoH	“ H ” 出力電圧	P1_0 ~ P1_7、XOUT 以外	IoH = - 5mA		Vcc - 2.0	Vcc	V	
			IoH = - 200 μA		Vcc - 0.5	Vcc	V	
	P1_0 ~ P1_7	駆動能力HIGH	IoH = - 10mA	Vcc - 2.0	Vcc	V		
		駆動能力LOW	IoH = - 5mA	Vcc - 2.0	Vcc	V		
	XOUT	駆動能力HIGH	IoH = - 1mA	Vcc - 2.0	Vcc	V		
		駆動能力LOW	IoH = - 500 μA	Vcc - 2.0	Vcc	V		
VoL	“ L ” 出力電圧	P1_0 ~ P1_7、XOUT 以外	IoL = 5mA			2.0	V	
			IoL = 200 μA			0.45	V	
	P1_0 ~ P1_7	駆動能力HIGH	IoL = 10mA		2.0	V		
		駆動能力LOW	IoL = 5mA		2.0	V		
	XOUT	駆動能力HIGH	IoL = 1mA		2.0	V		
		駆動能力LOW	IoL = 500 μA		2.0	V		
Vt+-Vt-	ヒステリシス	INT0、INT1、INT3、 KI0、KI1、KI2、KI3、 TRAIO、RXD0、CLK0		0.1	0.5		V	
		RESET		0.1	1.0		V	
IiH	“ H ” 入力電流		VI = 5V、Vcc = 5V			5.0	μA	
IiL	“ L ” 入力電流		VI = 0V、Vcc = 5V			- 5.0	μA	
RPULLUP	プルアップ抵抗		VI = 0V、Vcc = 5V		30	50	167	k
RfXIN	帰還抵抗	XIN				1.0		M
VRAM	RAM保持電圧		ストップモード時		1.8			V

注1. 指定のない場合は、Vcc = 4.2V ~ 5.5V、Topr = - 20 ~ 85 (Nバージョン)/ - 40 ~ 85 (Dバージョン)、f(XIN) = 20MHz
です。

表5.15 電気的特性(2) [Vcc = 5V]
 (指定のない場合は、Topr = -20 ~ 85 (Nバージョン)/ -40 ~ 85 (Dバージョン))

記号	項目	測定条件	規格値			単位	
			最小	標準	最大		
Icc	電源電流 (Vcc = 3.3V ~ 5.5V) シングルチップモードで、出力端子は開放、その他の端子はVss	高速クロックモード	XIN = 20MHz (方形波) 高速オンチップオシレータ発振停止 低速オンチップオシレータ発振 = 125kHz 分周なし		10	17	mA
			XIN = 16MHz (方形波) 高速オンチップオシレータ発振停止 低速オンチップオシレータ発振 = 125kHz 分周なし		9	15	mA
			XIN = 10MHz (方形波) 高速オンチップオシレータ発振停止 低速オンチップオシレータ発振 = 125kHz 分周なし		6		mA
			XIN = 20MHz (方形波) 高速オンチップオシレータ発振停止 低速オンチップオシレータ発振 = 125kHz 8分周		5		mA
			XIN = 16MHz (方形波) 高速オンチップオシレータ発振停止 低速オンチップオシレータ発振 = 125kHz 8分周		4		mA
			XIN = 10MHz (方形波) 高速オンチップオシレータ発振停止 低速オンチップオシレータ発振 = 125kHz 8分周		2.5		mA
		高速オンチップオシレータモード	XINクロック停止 高速オンチップオシレータ発振fOCO = 20MHz 低速オンチップオシレータ発振 = 125kHz 分周なし		10	15	mA
			XINクロック停止 高速オンチップオシレータ発振fOCO = 20MHz 低速オンチップオシレータ発振 = 125kHz 8分周		4		mA
			XINクロック停止 高速オンチップオシレータ発振fOCO = 10MHz 低速オンチップオシレータ発振 = 125kHz 分周なし		5.5	10	mA
			XINクロック停止 高速オンチップオシレータ発振fOCO = 10MHz 低速オンチップオシレータ発振 = 125kHz 8分周		2.5		mA
		低速オンチップオシレータモード	XINクロック停止 高速オンチップオシレータ発振停止 低速オンチップオシレータ発振 = 125kHz 8分周 FMR47 = "1"		130	300	μA
		ウェイトモード	XINクロック停止 高速オンチップオシレータ発振停止 低速オンチップオシレータ発振 = 125kHz WAIT命令実行中 周辺クロック動作 VCA27 = VCA26 = "0" VCA20 = "1"		25	75	μA
			XINクロック停止 高速オンチップオシレータ発振停止 低速オンチップオシレータ発振 = 125kHz WAIT命令実行中 周辺クロック停止 VCA27 = VCA26 = "0" VCA20 = "1"		23	60	μA
		ストップモード	XINクロック停止、Topr = 25 高速オンチップオシレータ発振停止 低速オンチップオシレータ発振停止 CM10 = "1" 周辺クロック停止 VCA27 = VCA26 = "0"		0.8	3.0	μA
			XINクロック停止、Topr = 85 高速オンチップオシレータ発振停止 低速オンチップオシレータ発振停止 CM10 = "1" 周辺クロック停止 VCA27 = VCA26 = "0"		1.2		μA

タイミング必要条件 (指定のない場合は、 $V_{CC}=5V$ 、 $V_{SS}=0V$ 、 $T_{opr}= 25$) [$V_{CC}=5V$]

表5.16 XIN入力

記号	項目	規格値		単位
		最小	最大	
$t_c(XIN)$	XIN入力サイクル時間	50		ns
$t_{WH}(XIN)$	XIN入力“H”パルス幅	25		ns
$t_{WL}(XIN)$	XIN入力“L”パルス幅	25		ns

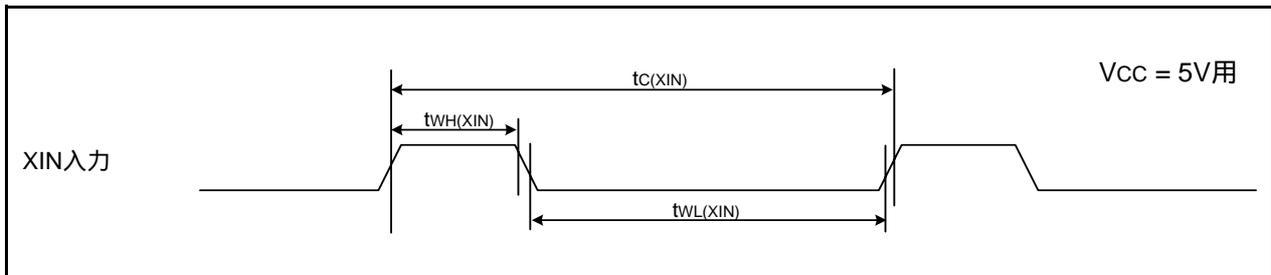


図5.4 $V_{CC}=5V$ 時のXIN入力タイミング

表5.17 TRAIO入力

記号	項目	規格値		単位
		最小	最大	
$t_c(TRAIO)$	TRAIO入力サイクル時間	100		ns
$t_{WH}(TRAIO)$	TRAIO入力“H”パルス幅	40		ns
$t_{WL}(TRAIO)$	TRAIO入力“L”パルス幅	40		ns

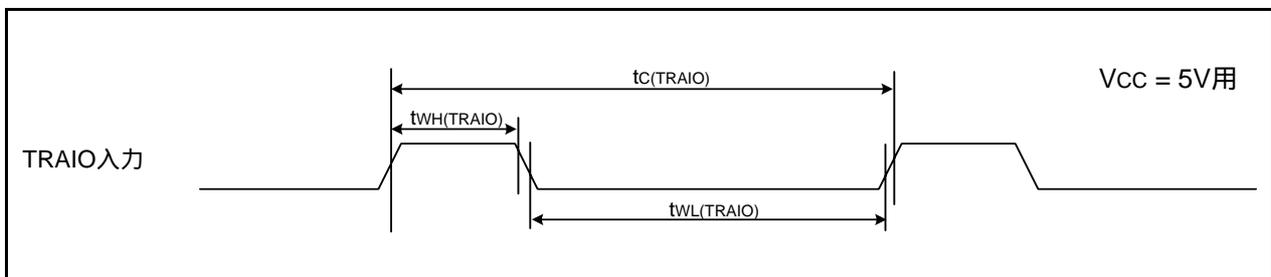


図5.5 $V_{CC}=5V$ 時のTRAIO入力タイミング

表5.18 シリアルインタフェース

記号	項目	規格値		単位
		最小	最大	
$t_c(\text{CK})$	CLK0入力サイクル時間	200		ns
$t_w(\text{CKH})$	CLK0入力“H”パルス幅	100		ns
$t_w(\text{CKL})$	CLK0入力“L”パルス幅	100		ns
$t_d(\text{C-Q})$	TXD0出力遅延時間		50	ns
$t_h(\text{C-Q})$	TXD0ホールド時間	0		ns
$t_{su}(\text{D-C})$	RXD0入力セットアップ時間	50		ns
$t_h(\text{C-D})$	RXD0入力ホールド時間	90		ns

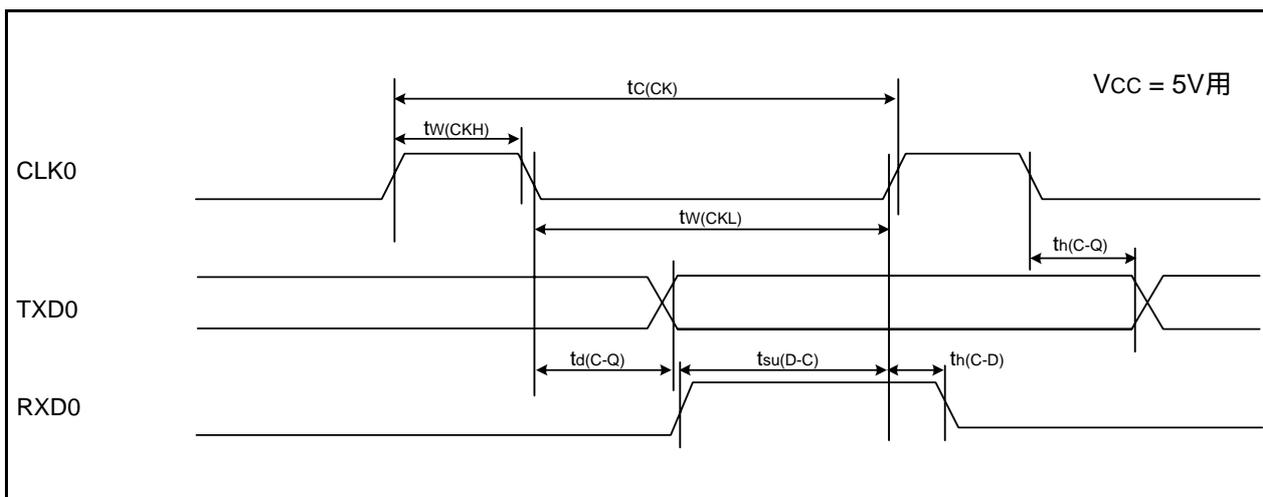


図5.6 VCC=5V時のシリアルインタフェースのタイミング

表5.19 外部割り込み $\overline{\text{INT}}_i$ 入力 ($i = 0, 1, 3$)

記号	項目	規格値		単位
		最小	最大	
$t_w(\text{INH})$	$\overline{\text{INT}}_i$ 入力“H”パルス幅	250(注1)		ns
$t_w(\text{INL})$	$\overline{\text{INT}}_i$ 入力“L”パルス幅	250(注2)		ns

- 注1. $\overline{\text{INT}}_i$ 入力フィルタ選択ビットでフィルタありを選択した場合、 $\overline{\text{INT}}_i$ 入力“H”パルス幅の最小値は(1/デジタルフィルタサンプリング周波数×3)と最小値のいずれか値の大きい方となります。
- 注2. $\overline{\text{INT}}_i$ 入力フィルタ選択ビットでフィルタありを選択した場合、 $\overline{\text{INT}}_i$ 入力“L”パルス幅の最小値は(1/デジタルフィルタサンプリング周波数×3)と最小値のいずれか値の大きい方となります。

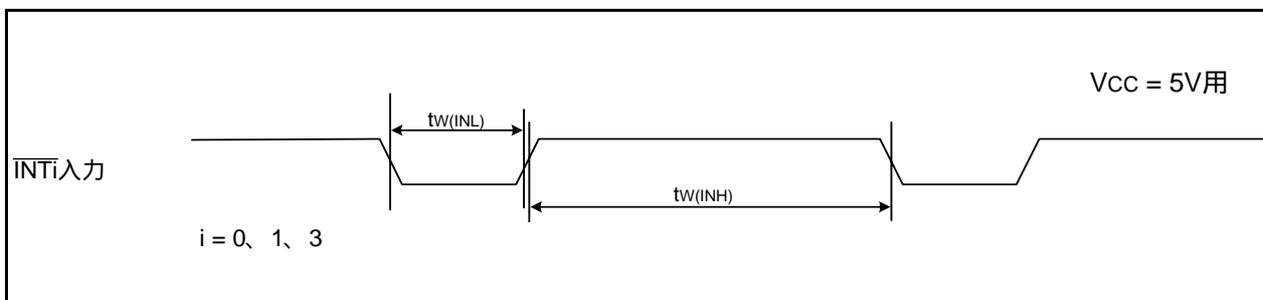


図5.7 VCC=5V時の外部割り込み $\overline{\text{INT}}_i$ 入力タイミング

表5.20 電気的特性(3) [Vcc = 3V]

記号	項目	測定条件	規格値			単位	
			最小	標準	最大		
VOH	“H”出力電圧	P1_0 ~ P1_7、XOUT 以外	IOH = - 1mA		Vcc - 0.5	Vcc	V
		P1_0 ~ P1_7	駆動能力HIGH	IOH = - 2mA	Vcc - 0.5	Vcc	V
			駆動能力LOW	IOH = - 1mA	Vcc - 0.5	Vcc	V
		XOUT	駆動能力HIGH	IOH = - 0.1mA	Vcc - 0.5	Vcc	V
			駆動能力LOW	IOH = - 50 μ A	Vcc - 0.5	Vcc	V
VOL	“L”出力電圧	P1_0 ~ P1_7、XOUT 以外	IOL = 1mA			0.5	V
		P1_0 ~ P1_7	駆動能力HIGH	IOL = 2mA		0.5	V
			駆動能力LOW	IOL = 1mA		0.5	V
		XOUT	駆動能力HIGH	IOL = 0.1mA		0.5	V
			駆動能力LOW	IOL = 50 μ A		0.5	V
VT+-VT-	ヒステリシス	<u>INT0</u> 、 <u>INT1</u> 、 <u>INT3</u> 、 <u>KI0</u> 、 <u>KI1</u> 、 <u>KI2</u> 、 <u>KI3</u> 、 <u>TRAIO</u> 、 <u>RXD0</u> 、 <u>CLK0</u>			0.1	0.3	V
		<u>RESET</u>			0.1	0.4	V
I _{IH}	“H”入力電流	VI = 3V、Vcc = 3V				4.0	μ A
I _{IL}	“L”入力電流	VI = 0V、Vcc = 3V				- 4.0	μ A
RPULLUP	プルアップ抵抗	VI = 0V、Vcc = 3V		66	160	500	k
R _{fXIN}	帰還抵抗	XIN				3.0	M
V _{RAM}	RAM保持電圧	ストップモード時		1.8			V

注1. 指定のない場合は、Vcc = 2.7V ~ 3.3V、T_{opr} = - 20 ~ 85 (Nバージョン)/ - 40 ~ 85 (Dバージョン)、f_(XIN) = 10MHzです。

表5.21 電気的特性(4) [Vcc = 3V]
 (指定のない場合は、Topr = - 20 ~ 85 (Nバージョン)/ - 40 ~ 85 (Dバージョン))

記号	項目	測定条件	規格値			単位	
			最小	標準	最大		
Icc	電源電流 (Vcc = 2.7V ~ 3.3V) シングルチップモードで、出力端子は開放、その他の端子はVss	高速クロックモード	XIN = 10MHz (方形波) 高速オンチップオシレータ発振停止 低速オンチップオシレータ発振 = 125kHz 分周なし		6		mA
			XIN = 10MHz (方形波) 高速オンチップオシレータ発振停止 低速オンチップオシレータ発振 = 125kHz 8分周		2		mA
		高速オンチップオシレータモード	XINクロック停止 高速オンチップオシレータ発振fOCO = 10MHz 低速オンチップオシレータ発振 = 125kHz 分周なし		5	9	mA
			XINクロック停止 高速オンチップオシレータ発振fOCO = 10MHz 低速オンチップオシレータ発振 = 125kHz 8分周		2		mA
		低速オンチップオシレータモード	XINクロック停止 高速オンチップオシレータ発振停止 低速オンチップオシレータ発振 = 125kHz 8分周 FMR47 = "1"		130	300	μA
		ウェイトモード	XINクロック停止 高速オンチップオシレータ発振停止 低速オンチップオシレータ発振 = 125kHz WAIT命令実行中 周辺クロック動作 VCA27 = VCA26 = "0" VCA20 = "1"		25	70	μA
			XINクロック停止 高速オンチップオシレータ発振停止 低速オンチップオシレータ発振 = 125kHz WAIT命令実行中 周辺クロック停止 VCA27 = VCA26 = "0" VCA20 = "1"		23	55	μA
		ストップモード	XINクロック停止、Topr = 25 高速オンチップオシレータ発振停止 低速オンチップオシレータ発振停止 CM10 = "1" 周辺クロック停止 VCA27 = VCA26 = "0"		0.7	3.0	μA
			XINクロック停止、Topr = 85 高速オンチップオシレータ発振停止 低速オンチップオシレータ発振停止 CM10 = "1" 周辺クロック停止 VCA27 = VCA26 = "0"		1.1		μA

タイミング必要条件 (指定のない場合は、 $V_{CC}=3V$ 、 $V_{SS}=0V$ 、 $T_{opr}= 25$) [$V_{CC}=3V$]

表5.22 XIN入力

記号	項目	規格値		単位
		最小	最大	
$t_c(XIN)$	XIN入力サイクル時間	100		ns
$t_{WH}(XIN)$	XIN入力“H”パルス幅	40		ns
$t_{WL}(XIN)$	XIN入力“L”パルス幅	40		ns

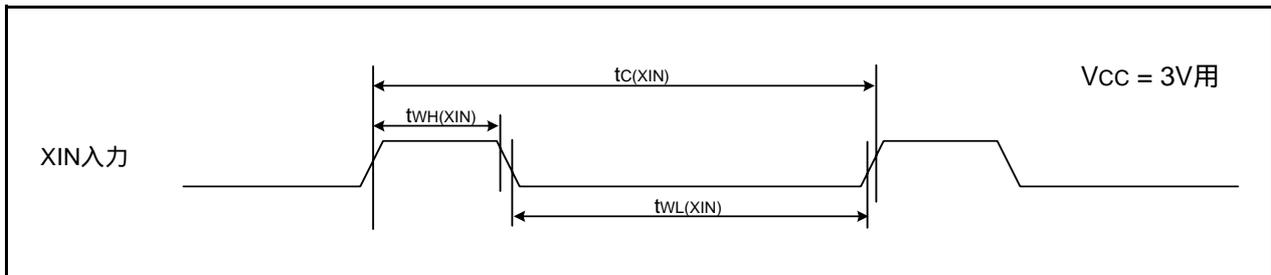


図5.8 $V_{CC}=3V$ 時のXIN入力タイミング

表5.23 TRAIO入力

記号	項目	規格値		単位
		最小	最大	
$t_c(TRAIO)$	TRAIO入力サイクル時間	300		ns
$t_{WH}(TRAIO)$	TRAIO入力“H”パルス幅	120		ns
$t_{WL}(TRAIO)$	TRAIO入力“L”パルス幅	120		ns

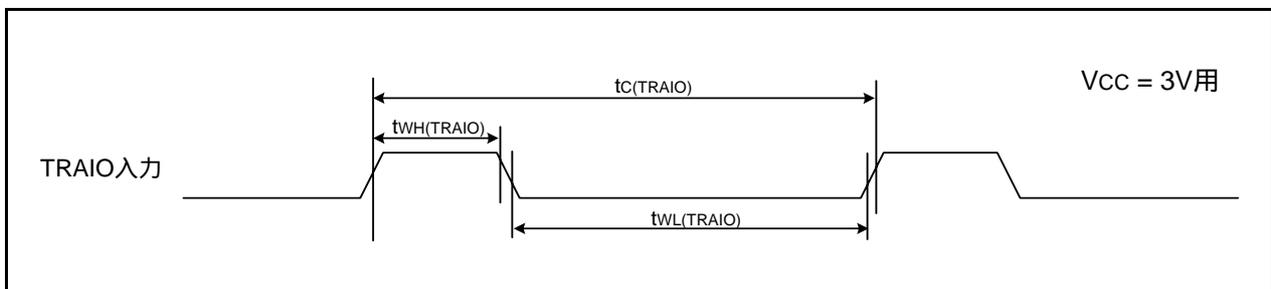


図5.9 $V_{CC}=3V$ 時のTRAIO入力タイミング

表5.24 シリアルインタフェース

記号	項目	規格値		単位
		最小	最大	
$t_{c(CK)}$	CLK0入力サイクル時間	300		ns
$t_{w(CKH)}$	CLK0入力“H”パルス幅	150		ns
$t_{w(CKL)}$	CLK0入力“L”パルス幅	150		ns
$t_{d(C-Q)}$	TXD0出力遅延時間		80	ns
$t_{h(C-Q)}$	TXD0ホールド時間	0		ns
$t_{su(D-C)}$	RXD0入力セットアップ時間	70		ns
$t_{h(C-D)}$	RXD0入力ホールド時間	90		ns

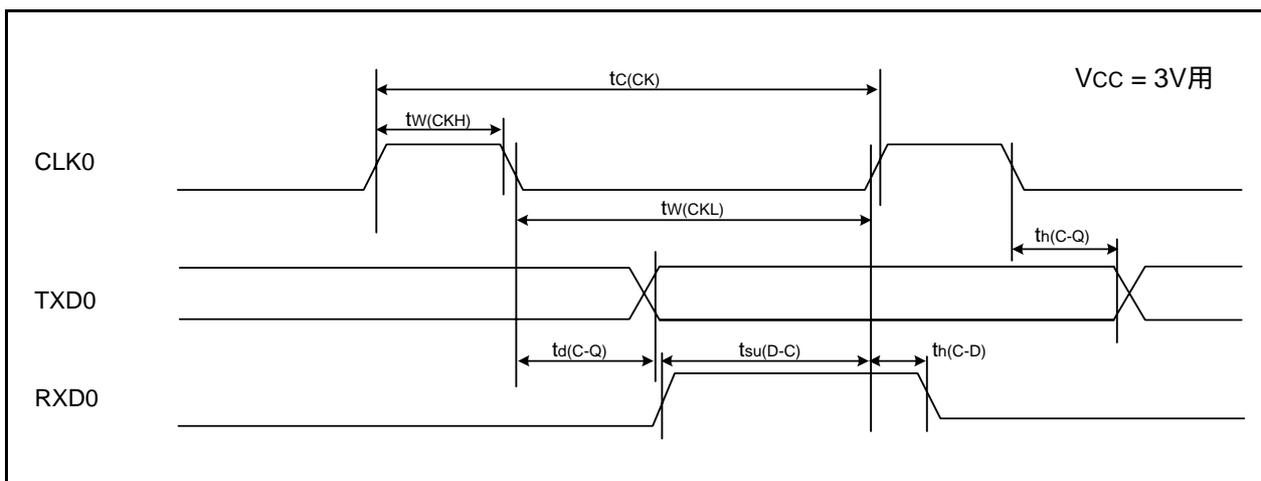


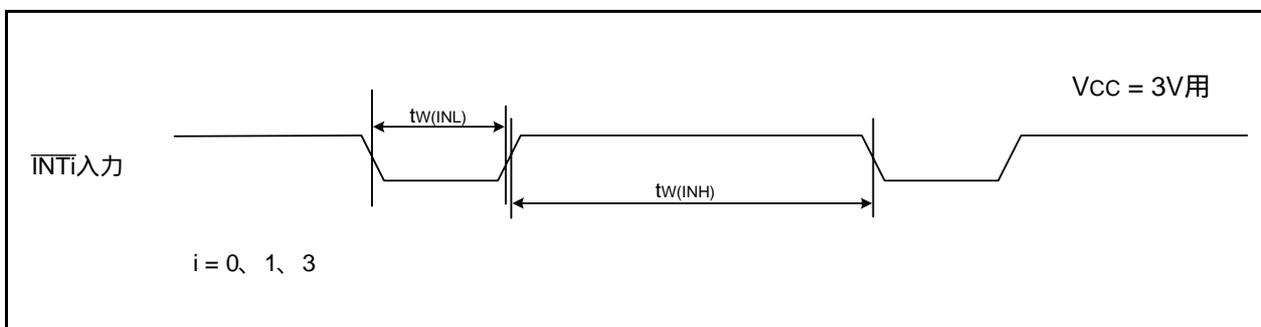
図5.10 VCC=3V時のシリアルインタフェースのタイミング

表5.25 外部割り込み \overline{INTi} 入力 ($i = 0, 1, 3$)

記号	項目	規格値		単位
		最小	最大	
$t_{w(INH)}$	\overline{INTi} 入力“H”パルス幅	380(注1)		ns
$t_{w(INL)}$	\overline{INTi} 入力“L”パルス幅	380(注2)		ns

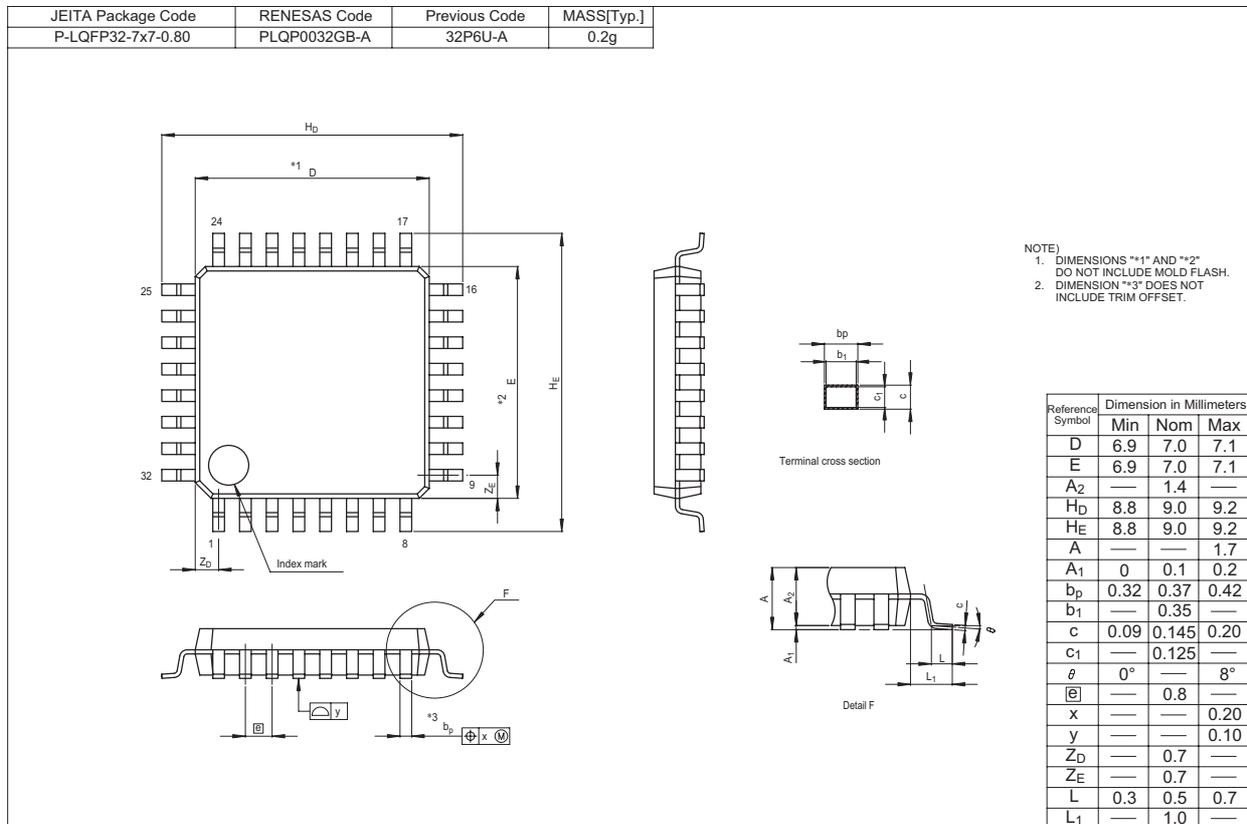
注1. \overline{INTi} 入力フィルタ選択ビットでフィルタありを選択した場合、 \overline{INTi} 入力“H”パルス幅の最小値は(1/デジタルフィルタサンプリング周波数×3)と最小値のいずれか値の大きい方となります。

注2. \overline{INTi} 入力フィルタ選択ビットでフィルタありを選択した場合、 \overline{INTi} 入力“L”パルス幅の最小値は(1/デジタルフィルタサンプリング周波数×3)と最小値のいずれか値の大きい方となります。

図5.11 VCC=3V時の外部割り込み \overline{INTi} 入力タイミング

外形寸法図

外形寸法図の最新版や実装に関する情報は、ルネサス テクノロジホームページの「パッケージ」に掲載されています。



改訂記録	R8C/2Eグループ、R8C/2Fグループデータシート
------	-----------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
0.10	2007.08.01	-	初版発行
1.00	2007.12.14	全ページ	「開発中」の表記を削除
		2、4	表1.1、表1.3 「割り込み」を変更
		6、7	表1.5、表1.6 「(開)：開発中」を削除
		15、16	図3.1、図3.2 「拡張領域」を削除
		17	表4.1 番地「002Ch」を追加
		24	表5.2 IOH(sum)の規格値：最大「-80」に変更
		30	表5.11 記号「fOCO40M」に項目追加

すべての商標および登録商標は、それぞれの所有者に帰属します。

本資料ご利用に際しての留意事項

- 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
- 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認頂きますとともに、弊社ホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意下さい。
- 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
- 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。弊社は、適用可否に対する責任を負いません。
- 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会下さい。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
- 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないで下さい。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 生命維持装置。
 - 人体に埋め込み使用するもの。
 - 治療行為（患部切り出し、薬剤投与等）を行なうもの。
 - その他、直接人命に影響を与えるもの。
- 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
- 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエンジニアリング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願い致します。
- 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願い致します。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
- 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断り致します。
- 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会下さい。



営業お問合せ窓口
株式会社ルネサス販売

<http://www.renesas.com>

本		社	〒100-0004	千代田区大手町2-6-2 (日本ビル)	(03) 5201-5350
京	支	社	〒212-0058	川崎市幸区鹿島田890-12 (新川崎三井ビル)	(044) 549-1662
西	支	社	〒190-0023	立川市柴崎町2-2-23 (第二高島ビル2F)	(042) 524-8701
東	支	社	〒980-0013	仙台市青葉区花京院1-1-20 (花京院スクエア13F)	(022) 221-1351
い	支	店	〒970-8026	いわき市平小太郎町4-9 (平小太郎ビル)	(0246) 22-3222
茨	支	店	〒312-0034	ひたちなか市堀口832-2 (日立システムプラザ勝田1F)	(029) 271-9411
新	支	店	〒950-0087	新潟市東大通1-4-2 (新潟三井物産ビル3F)	(025) 241-4361
松	支	社	〒390-0815	松本市深志1-2-11 (昭和ビル7F)	(0263) 33-6622
中	支	社	〒460-0008	名古屋市中区栄4-2-29 (名古屋広小路プレイス)	(052) 249-3330
関	支	社	〒541-0044	大阪市中央区伏見町4-1-1 (明治安田生命大阪御堂筋ビル)	(06) 6233-9500
北	支	社	〒920-0031	金沢市広岡3-1-1 (金沢パークビル8F)	(076) 233-5980
広	支	店	〒730-0036	広島市中区袋町5-25 (広島袋町ビルディング8F)	(082) 244-2570
鳥	支	店	〒680-0822	鳥取市今町2-251 (日本生命鳥取駅前ビル)	(0857) 21-1915
九	支	社	〒812-0011	福岡市博多区博多駅前2-17-1 (博多プレステージ5F)	(092) 481-7695

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：コンタクトセンター E-Mail: csc@renesas.com