

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

R8A20110BG (MARIE)

ネットワークシグニチャ監視 TCAM (1M bit フルターナリ CAM)

RJJ03H0002-0100

Rev.1.00

2005.02.21

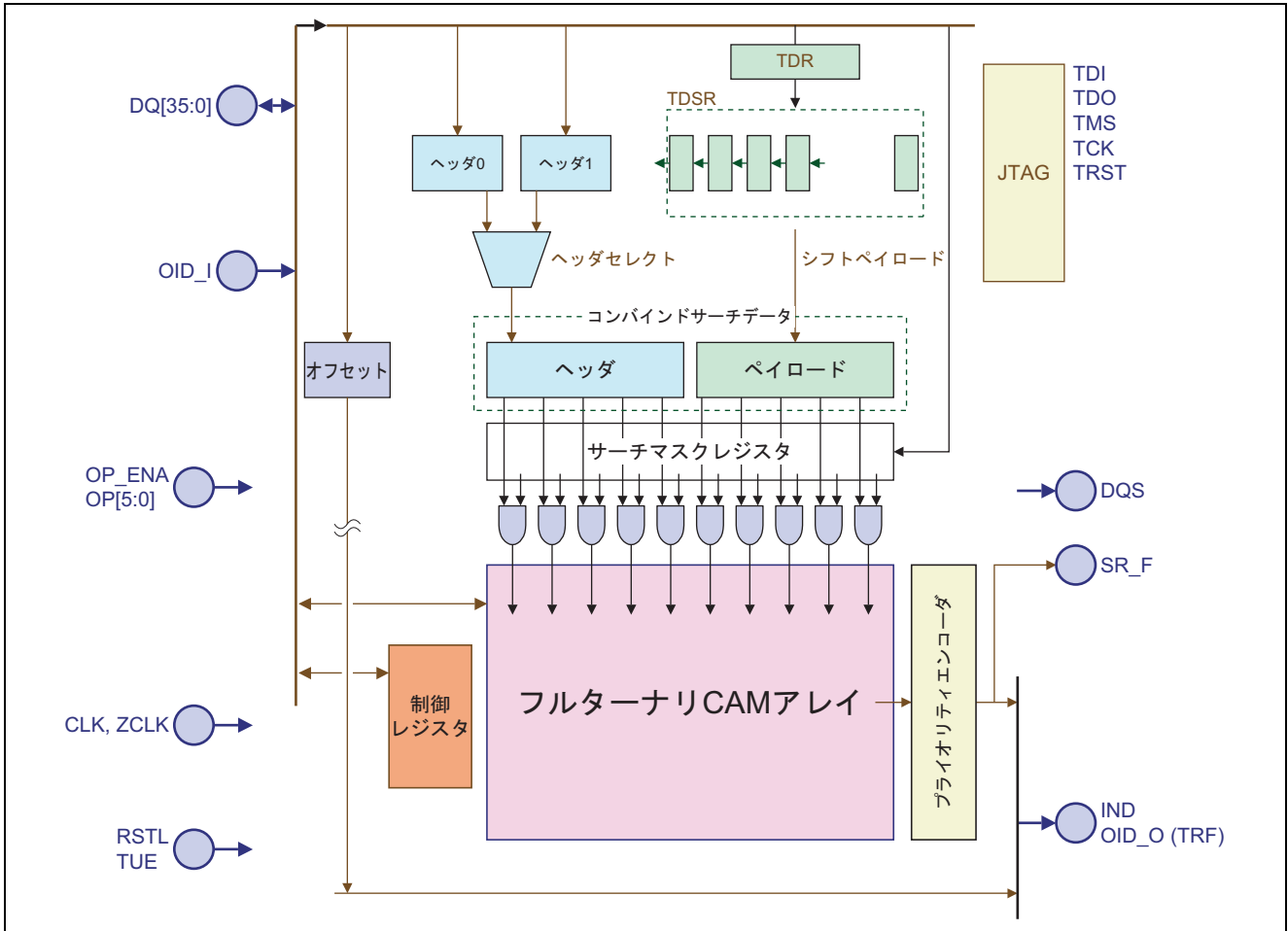
概要

MARIE は、ルネサスが開発した三値連想メモリ (ターナリ CAM) です。ネットワーク上のパケット管理、およびシグニチャ監視といった用途に向いています。1M bit 版 MARIE は小パッケージとピン数縮小を特長としており、低価格のプラットフォームに適切なソリューションを提供します。MARIE は 36bit のデータバス (SSTL-2 インタフェース) を備えており、最大 100Msps の検索が可能です (ターボモード時)。ノーマル検索モード時は、144bit 検索長の場合 50Msps の検索が可能です。MARIE はシフトペイロード機能を搭載しており、IDS 用途におけるシグニチャー致検索に適しています。

特長

- 1M bit 三値連想メモリ (ターナリ CAM)
- 100Msps max. 144bit LU/288bit LU (ターボ検索)
- 50Msps max. 144bit LU (ノーマル検索)
- 25Msps max. 288bit LU (ノーマル検索)
- シフトペイロード (シグニチャー致検索用)
- 36bit DQ インタフェース
- プライオリティエンコーダ
- IEEE 1149.1 テストポート
- 2.5V/1.5V 電源
- SSTL-2 インタフェース
- 17×17mm, 1mm ボールピッチ 256PBGA

ブロックダイアグラム



機能概要

1. 低消費電力

MARIE は、IDS 用途に適切なネットワークシグニチャー致検索コプロセッサです。カスタム設計された SRAM メモリセルが、MARIE 全体の性能を高めると共に、省スペース、省電力に寄与しています。

2. グローバルマスクサーチレジスタ

従来の TCAM では CAM のビット数と同じビット数のグローバルマスクサーチレジスタ (GMSR) を搭載しており、検索動作の間、グローバルマスクサーチレジスタの各ビットは検索対象となる CAM のビットを特定するのに使われていました。MARIE の TCAM では、グローバルマスクサーチレジスタの各ビットは CAM の 2 ビットを同時にマスクします。その結果、MARIE のグローバルマスクサーチレジスタは従来の CAM に比べ、1/2 のサイズにすることができ、ダイサイズ縮小に寄与しています。グローバルマスクサーチレジスタは検索動作時のみに有効となります。上記のような構成のため、ビットマスクはサポートしていません。

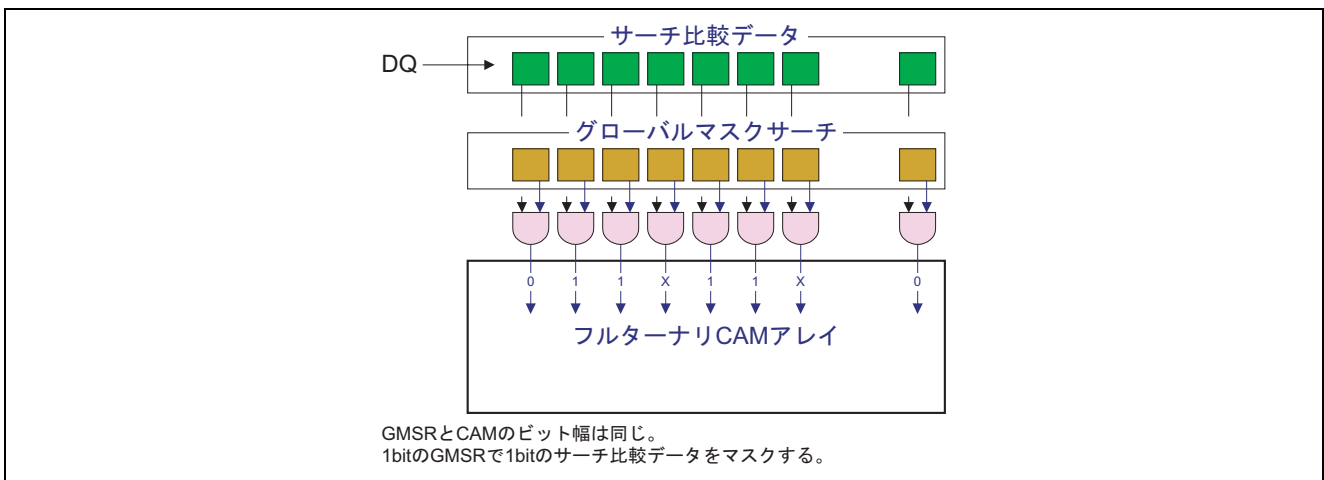


図 1 グローバルマスクサーチ (従来)

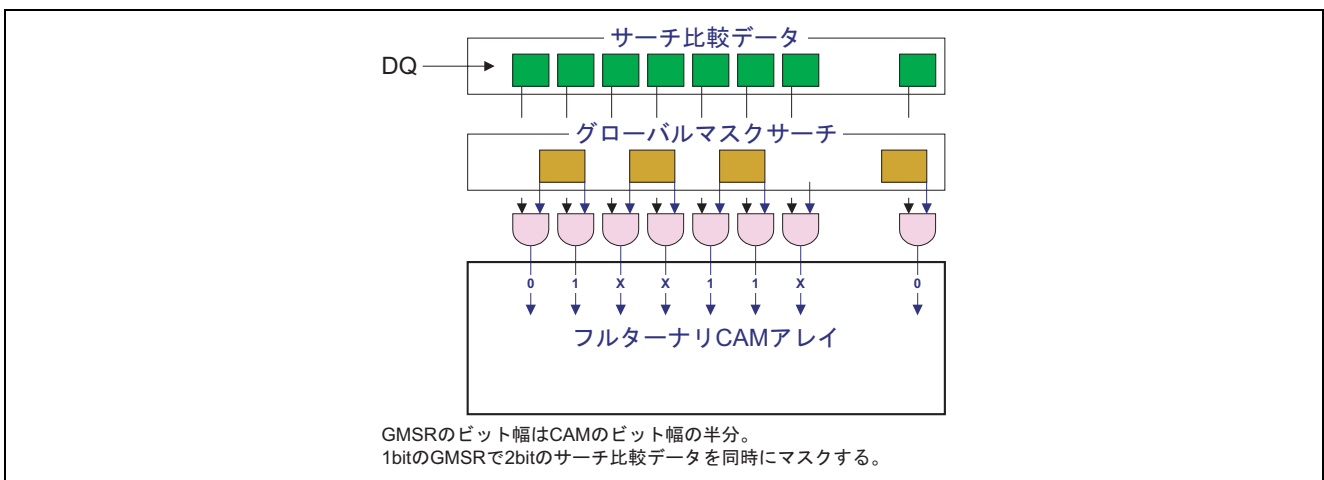


図 2 グローバルマスクサーチ (MARIE)

3. エンプティフラグビット (Empty Flag Bits)

144bit 検索長の Bit [143:142]あるいは 288bit 検索長の Bit [287:286]は、それぞれのエントリにおいて特別な用途に使用することができます。これら MSB の 2bit はそのエントリが“full”か“empty”かを示すのに使われます。このとき“empty”か“full”かに依存してこの 2bit には必ず同じデータが書き込まれ、bit “00” = empty, bit “11” = full となります。

最初の“empty”位置を探すには、144bit 検索長の場合は GMSR の Bit [141:0]を“0”にセットし、検索キーとして 2'b00 を検索長の Bit [143:142]に適用すればよく、同様に 288bit 検索長の場合は GMSR の Bit [285:0]を“0”にセットし、検索キーとして 2'b00 を検索長の Bit [287:286]に適用すればよいことになります。

MARIE は次のフリーアドレス (Next free address) を指し示す特別なハードウェアを備えていませんが、エンプティフラグビットと検索コマンドを利用することにより、フリーアドレスを検出することができます。

なお、電源投入直後は TCAM のメモリデータは不確定な状態のため、全てのエントリに対し、Write Delete Entry コマンドを用いてエンプティフラグビットを 2'b00 に初期化する必要があります。

4. アドレスソースとデータソース

MARIE の TCAM アレイへのデータ書き込み、またはマスク書き込みの際には、2 種類の異なるソースを選択することができます。アドレスソースとして、DQ 入力ピンとアドレスソースレジスタ (ASR) の 2 つがあります。同様にデータ入力ソースとして、DQ 入力ピンとデータソースレジスタ (DSR) の 2 つがあります。

— アドレスソースレジスタ (ASR)

ライト TCAM (Write TCAM) 動作の場合、DQ-pin 入力、または ASR が内部アドレスソースとして選択できます。

検索結果が“HIT”の場合、それに符合したエントリアドレスが ASR に書き込まれます。この ASR の内容を DQ-pin から読み出すことにより、検索 HIT 履歴をトレースすることができます。なお、“00XXXXX”を検索すれば、最初のエンプティアドレスを知ることができます。

— データソースレジスタ (DSR)

データソースとして DQ-pin か DSR を選択することができます。検索結果が“MISS”の場合、それに符合した検索比較キーが DSR に書き込まれます。この検索ミスした比較データは、後で擬似ラーン (pseudo learning) や TCAM への書き込みの際に利用することができます。

5. 検索長構成の設定

MARIE は動作開始前に内部の検索長構成を以下のどちらかに、あらかじめプログラムしておく必要があります。

8 K entry times 144bit lookup

4 K entry times 288bit lookup

6. 擬似ラーン

MARIE はラーン (Learn) 命令を実行するハードウェアを備えていません。しかしながら、DSR と複数のコマンドを組み合わせることにより、擬似的にラーンを実行することができます。最初に検索ミスが発生すると検索比較キーが DSR に記録されます。この DSR をデータソースとして Write コマンドを実行することで、ラーン動作が実現できます。なお、4 項で述べたように Next free address 検索を用いた擬似ラーンを行なうことも可能です。

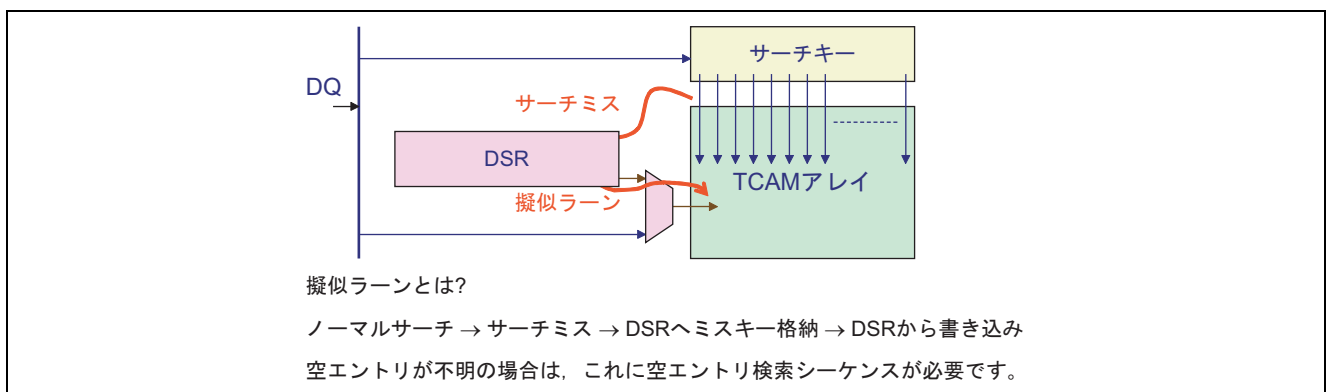


図 3 擬似ラーン

7. シフトペイロード付きターボモード (Turbo Mode)

ペイロード内データの検索において、検索すべきビット領域が不明な場合は、ターボサーチモードが利用できます。ターボサーチモードでは、チップ内部で検索データをシフトできるため、IO のバンド幅を増加させることなく検索でき、同時にホスト側の負担も軽減することができます。

ターボサーチモードでは、ターボデータシフトレジスタ (TDSR) への書き込みが完了し、OP コードが入力されると検索が開始されます。そして、クロックごとに TDSR データを自動的に 1 バイト単位でシフトすることで 1 クロック当たり 1 検索を実行し続けます。この検索は、検索がヒットするまで、もしくはヒットせずに TDSR が空になるまで行なわれます。途切れることなくターボサーチを実行するためには、ターボデータレジスタ (TDR) に逐次、データをロードしていく必要があります (通常は 36 サイクルごとに実行)。バンド幅を増加させることなく、ペイロードに効率的にデータが入力でき、ホスト側のプロセスも容易になります。

また、ヘッダも使用が可能です。ヘッダは検索動作中に固定値に保たれるレジスタです。レジスタは HDR0(2B)と HDR1(16B)の 2 種類があります。144bit 検索長モードでは、HDR0 もしくはヘッダを使わない検索が可能です。288bit 検索長モードでは、HDR0 と HDR1、さらにヘッダを使わない検索の 3 通りの選択が可能です。これらのモードは、ST (Status Set) レジスタの値により、設定されます。

検索は、毎クロック実行され、検索結果は IND ピンを通して得られます。

ターボ検索モードの性能限界は以下の通りです。

100Msps in 144bit lookup

100Msps in 288bit lookup

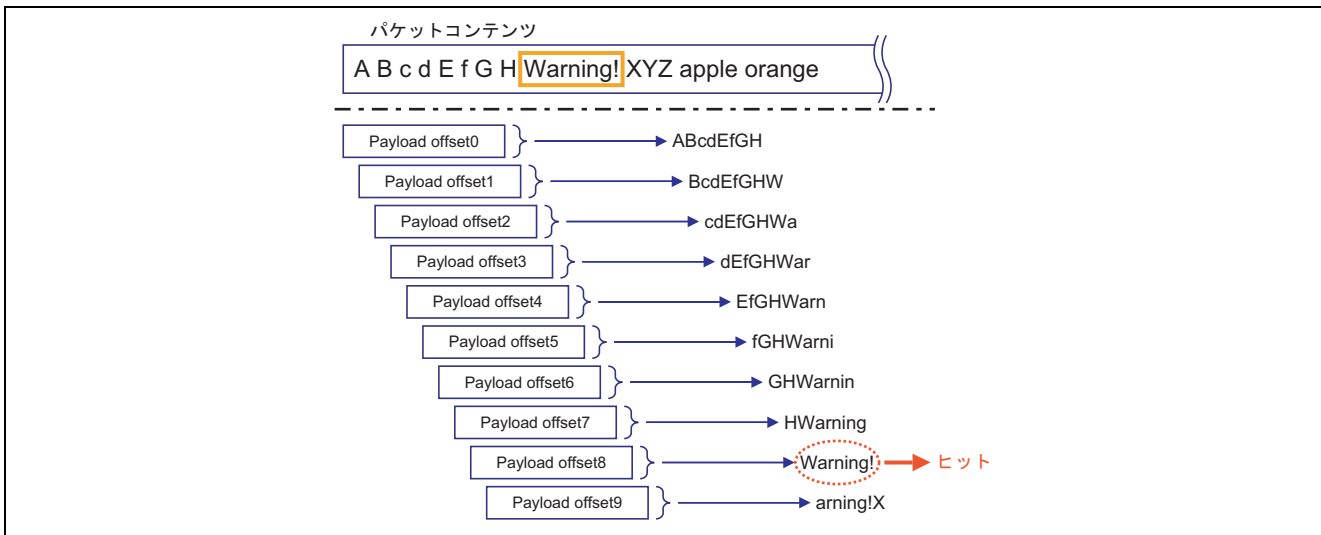


図 4 シフトペイロードサーチ

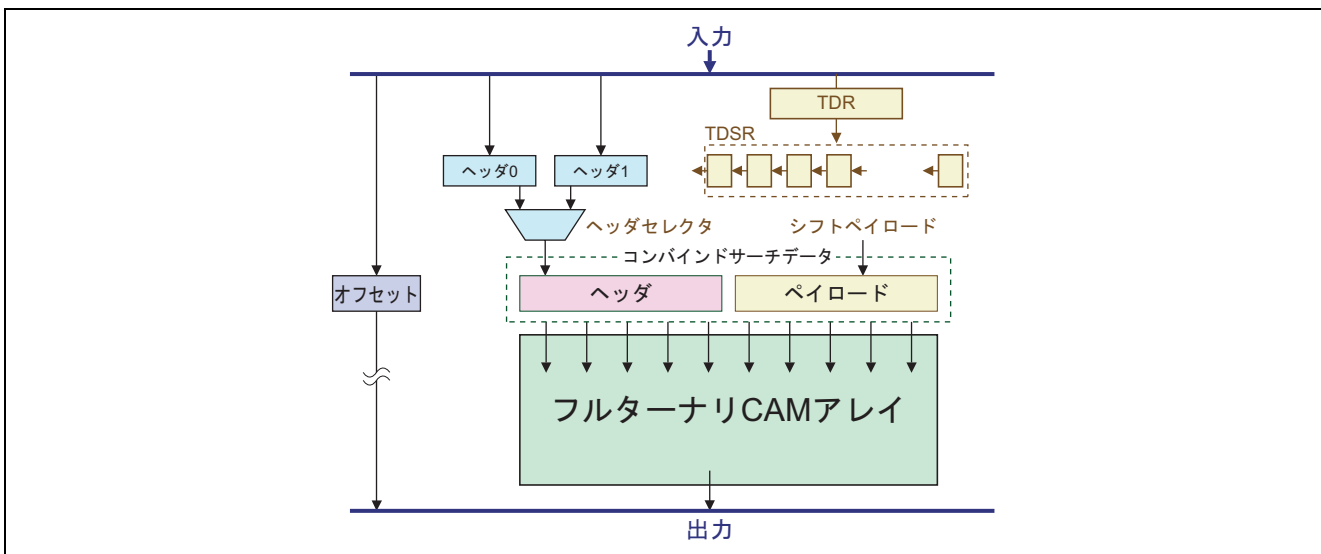


図 5 ターボサーチモード

ピン説明

● 共通

ピン名	記号	I/O	インタフェース	説明
マスタクロック	CLK	I	SSTL-2	全ての入力ピンは CLK の立ち上がりエッジに同期します。
/マスタクロック	ZCLK	I	SSTL-2	一部の入力ピンは ZCLK の立ち上がりエッジに同期します。
リセット L	RSTL	I	2.5V LVTTTL	この信号は、MARIE のハードウェアリセットに使われます。
チューニング イネーブル	TUE	I	2.5V LVTTTL	この信号は、インターナルチューニングのために、電源投入時にのみ使用されます。パワーアップシーケンス後は常に GND としてください。

● ネットワークプロセッサ/ASIC インタフェース

ピン名	記号	I/O	インタフェース	説明
オペレーション イネーブル	OP_ENA	I	SSTL-2	OP_ENA 信号は全てのファンクションを有効にします。この信号は A, B サイクルの 2 サイクルの間、セットしなければなりません。
OP.コード [5:0]	OP	I	SSTL-2	OP 信号[5:0]から、コマンドコードが入力されます。コマンド入力は、A, B サイクルの 2 サイクルの間、セットしなければなりません。
DQ/アドレス [35:0]	DQ	I/O-Tri	SSTL-2	DQ リード/ライト/サーチ各コマンド入力時に、データ/マスクを規定するアドレス/データがマルチプレクス入出力されます。
DQS	DQS	O-Tri	SSTL-2	バッファした CLK 信号を出力します。
ルール インデックス [6:0]	IND	O-Tri	SSTL-2	IND 信号は外部 SRAM へのアドレス入力に用いられ、MARIE のサーチヒットアドレスに符合するルールを読み出すのに使われます。
オフセット ID イン [2:0]	OID_I	I	SSTL-2	この信号は、サーチ結果を特定します。サーチコマンド中に入力してください。
オフセット ID アウト [2:0]	OID_O	O-Tri	SSTL-2	この信号は、OID_I [2:0]の入力値をそのまま出力します。OID_O [2]は、ターボモード時には、TRF (TDR レジスタライトイネーブルフラグ) として使われます。
サーチリザルト フラグ	SR_F	O	SSTL-2	サーチリザルトフラグは、A サイクル時にはローカルウィナーフラグとして、B サイクル時にはマルチブルマッチフラグとして使用されます。ローカルウィナーフラグは、サーチ結果がヒットした時に“H”を出力し、マルチブルマッチフラグは、マルチブルマッチエントリに一致した時に“H”を出力します。

● JTAG インタフェース

ピン名	記号	I/O	インタフェース	説明
テストモード選択	TMS	I	2.5V LVTTTL	TAP コントローラステートマシンへのコマンド入力です。TMS を駆動しない場合、“H”入力と同じになります。
テストデータ入力	TDI	I	2.5V LVTTTL	TDI は、TDI ピンと TDO ピンの間に配置されたシリアルレジスタの入力側です。
テストデータ出力	TDO	O	2.5V LVTTTL	TDO 出力は、TAP コントローラステートマシンの状態により有効になります。この信号は、TDI ピンと TDO ピンの間に配置されたシリアルレジスタの出力側です。
テストクロック	TCK	I	2.5V LVTTTL	全 TAP 動作のためのクロック入力です。TCK の立ち上がりエッジで全入力を取り込み、立ち下がりエッジで TDO に出力します。
テストリセット	TRST	I	2.5V LVTTTL	TAP コントローラステートマシンのリセットに用いられます。

【注】 JTAG の詳細スペックについては、IEEE1149.1 を参照してください。

● 電源/グラウンド

ピン名	記号	I/O	インタフェース	説明
コア電源電圧	V_CORE	—	—	メモリアコア/周辺回路の電源電圧 = 1.5V
検索用電圧	V_MAT	—	—	マッチ線への電源供給 = 1.5V
I/O バッファ 電源電圧	VCCQ	—	—	I/O バッファの電源電圧 = 2.5V
入力基準電圧	V_REF	—	—	VCCQ の 50%の電圧レベル
グラウンド	GND	—	—	グラウンド電位 = 0V

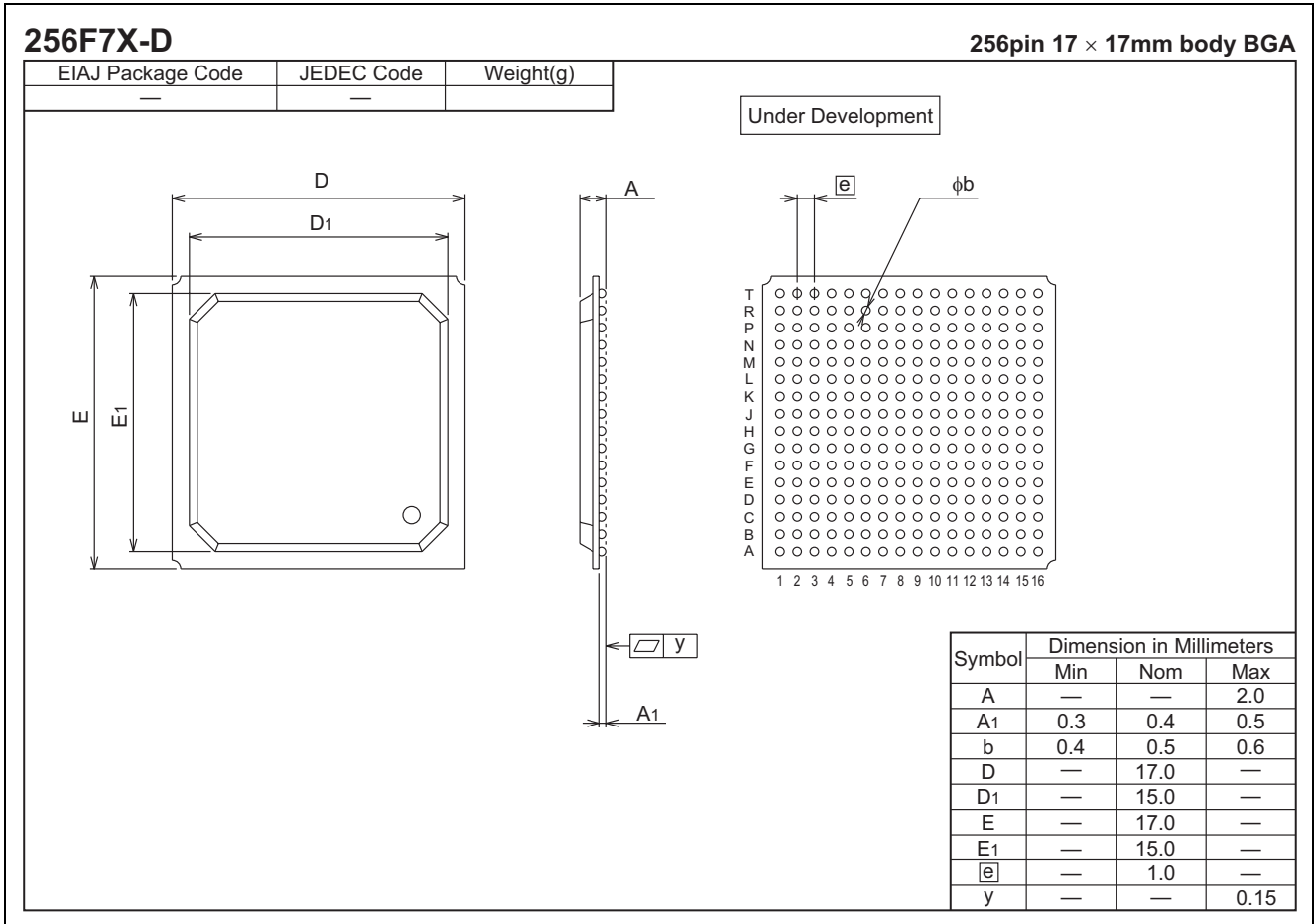
ピン配置図

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	
A	VCCQ	DQ[0]	GND	OP_ENA	VCCQ	OP[0]	OP[1]	VCCQ	VCCQ	OID_I[0]	OID_I[1]	VCCQ	NC	GND	DQ[1]	VCCQ	A
B	DQ[2]	GND	DQ[4]	V_CORE	DQ[6]	V_REF	OP[2]	OP[3]	OP[4]	OP[5]	VCCQ	OID_I[2]	V_CORE	DQ[5]	GND	DQ[3]	B
C	DQ[8]	VCCQ	V_CORE	DQ[10]	GND	DQ[12]	VCCQ	DQ[14]	NC	VCCQ	NC	GND	DQ[9]	V_CORE	VCCQ	DQ[7]	C
D	DQ[16]	GND	DQ[18]	V_CORE	DQ[20]	V_MAT	DQ[22]	GND	NC	NC	V_MAT	DQ[15]	V_CORE	DQ[13]	GND	DQ[11]	D
E	DQ[24]	V_CORE	DQ[26]	DQ[28]	DQ[30]	V_MAT	GND	V_MAT	V_MAT	TUE	V_MAT	DQ[21]	GND	DQ[19]	V_CORE	DQ[17]	E
F	VCCQ	DQ[32]	GND	GND	V_MAT	V_MAT	GND	GND	GND	GND	V_MAT	V_MAT	DQ[25]	GND	DQ[23]	VCCQ	F
G	DQ[34]	GND	ZCLK	GND	V_MAT	V_MAT	GND	GND	GND	GND	V_MAT	V_MAT	DQ[31]	DQ[29]	GND	DQ[27]	G
H	NC	GND	GND	GND	V_MAT	V_MAT	GND	GND	GND	GND	V_MAT	V_MAT	NC	GND	DQ[35]	DQ[33]	H
J	NC	GND	CLK	GND	V_MAT	V_MAT	GND	GND	GND	GND	V_MAT	V_MAT	NC	GND	NC	NC	J
K	NC	GND	GND	GND	V_MAT	V_MAT	GND	GND	GND	GND	V_MAT	V_MAT	NC	NC	GND	NC	K
L	VCCQ	NC	NC	GND	V_MAT	V_MAT	GND	GND	GND	GND	V_MAT	V_MAT	NC	NC	NC	VCCQ	L
M	NC	V_CORE	NC	NC	NC	V_MAT	GND	V_MAT	V_MAT	GND	V_MAT	NC	GND	NC	V_CORE	NC	M
N	NC	GND	NC	V_CORE	NC	V_MAT	NC	GND	TMS	TRST	V_MAT	NC	V_CORE	NC	GND	NC	N
P	NC	VCCQ	V_CORE	NC	GND	NC	VCCQ	TCK	TDI	VCCQ	TDO	GND	RSTL	V_CORE	VCCQ	NC	P
R	NC	GND	NC	V_CORE	IND[1]	VCCQ	IND[4]	IND[5]	IND[6]	NC	VCCQ	OID_O[1]	V_CORE	GND	GND	NC	R
T	VCCQ	DQS	GND	IND[0]	VCCQ	IND[2]	IND[3]	VCCQ	V_REF	NC	OID_O[0]	VCCQ	OID_O[2]	GND	SR_F	VCCQ	T
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	

(上面図)

【注】 V_COREとV_MATは相互接続。

外形寸法図



株式会社 **ルネサス テクノロジ** 営業企画統括部 〒100-0004 東京都千代田区大手町2-6-2 日本ビル

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。



営業お問合せ窓口
株式会社ルネサス販売

<http://www.renesas.com>

本	社	〒100-0004	千代田区大手町2-6-2 (日本ビル)	(03) 5201-5350
京	支	〒212-0058	川崎市幸区鹿島田890-12 (新川崎三井ビル)	(044) 549-1662
西	支	〒190-0023	立川市柴崎町2-2-23 (第二高島ビル2F)	(042) 524-8701
札	支	〒060-0002	札幌市中央区北二条西4-1 (札幌三井ビル5F)	(011) 210-8717
東	支	〒980-0013	仙台市青葉区花京院1-1-20 (花京院スクエア13F)	(022) 221-1351
い	支	〒970-8026	いわき市平小太郎町4-9 (損保ジャパンいわき第二ビル3F)	(0246) 22-3222
茨	支	〒312-0034	ひたちなか市堀口832-2 (日立システムプラザ勝田1F)	(029) 271-9411
新	支	〒950-0087	新潟市東大通1-4-2 (新潟三井物産ビル3F)	(025) 241-4361
松	支	〒390-0815	松本市深志1-2-11 (昭和ビル7F)	(0263) 33-6622
中	支	〒460-0008	名古屋市中区栄3-13-20 (栄センタービル4F)	(052) 261-3000
浜	支	〒430-7710	浜松市板屋町111-2 (浜松アクタタワー10F)	(053) 451-2131
西	支	〒541-0044	大阪市中央区伏見町4-1-1 (明治安田生命大阪御堂筋ビル)	(06) 6233-9500
北	支	〒920-0031	金沢市広岡3-1-1 (金沢パークビル8F)	(076) 233-5980
広	支	〒730-0036	広島市中区袋町5-25 (広島袋町ビルディング8F)	(082) 244-2570
鳥	支	〒680-0822	鳥取市今町2-251 (日本生命鳥取駅前ビル)	(0857) 21-1915
九	支	〒812-0011	福岡市博多区博多駅前2-17-1 (ヒロカネビル本館5F)	(092) 481-7695
鹿	支	〒890-0053	鹿児島市中央町12-2 (明治安田生命鹿児島中央町ビル)	(099) 284-1748

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：カスタマサポートセンタ E-Mail: csc@renesas.com