

# R2J20751NP

R07DS0240JJ0100 Rev.1.00 2011.01.19

## 同期整流コントローラ MOS FET 集積 SiP

### 概要

R2J20751NP は, QFN パッケージに集積化されたマルチチップモジュールであり, バックコンバータ用の ハイサイド MOS FET, ローサイド MOS FET および同期整流コントローラを内蔵しています。パワーMOS FET のオンオフタイミングは,内蔵ドライバ回路により最適化されているため,大電流バックコンバータに 最適なデバイスです。コントローラの制御方式にはピーク電流制御方式を採用したため,簡単な外付け部品 で高速コンバータを構成することが可能です。また、マルチフェーズ動作を簡単に実現可能です。

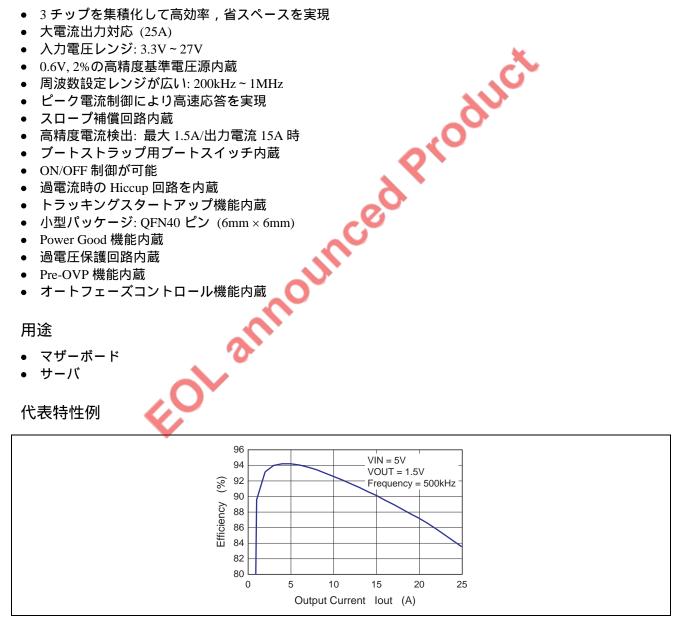
### 特長

- 3 チップを集積化して高効率,省スペースを実現
- 大電流出力対応 (25A)
- 入力電圧レンジ: 3.3V ~ 27V
- 0.6V, 2%の高精度基準電圧源内蔵
- 周波数設定レンジが広い: 200kHz~1MHz
- ピーク電流制御により高速応答を実現
- スロープ補償回路内蔵
- 高精度電流検出: 最大 1.5A/出力電流 15A 時
- ブートストラップ用ブートスイッチ内蔵
- ON/OFF 制御が可能
- 過電流時の Hiccup 回路を内蔵
- トラッキングスタートアップ機能内蔵
- 小型パッケージ: QFN40 ピン (6mm×6mm)
- Power Good 機能内蔵
- 過電圧保護回路内蔵
- Pre-OVP 機能内蔵
- オートフェーズコントロール機能内蔵

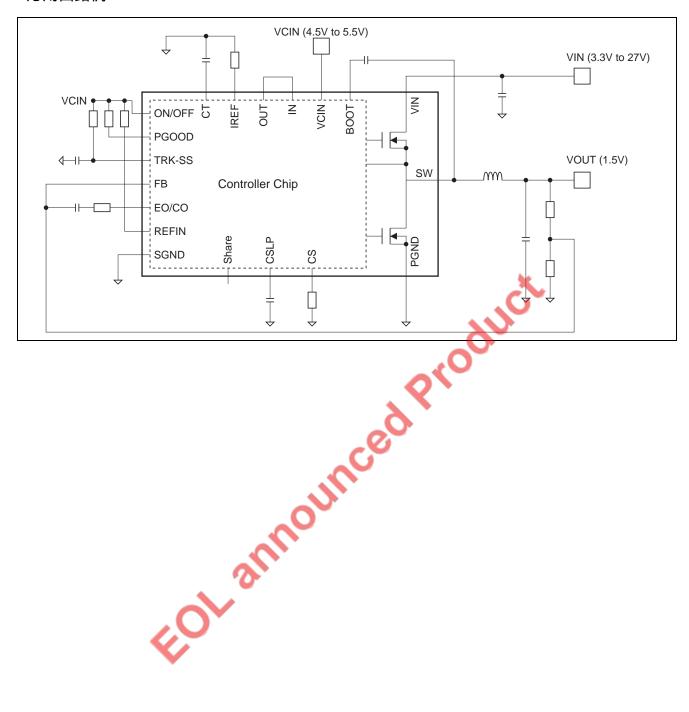
#### 用涂

- マザーボード
- サーバ

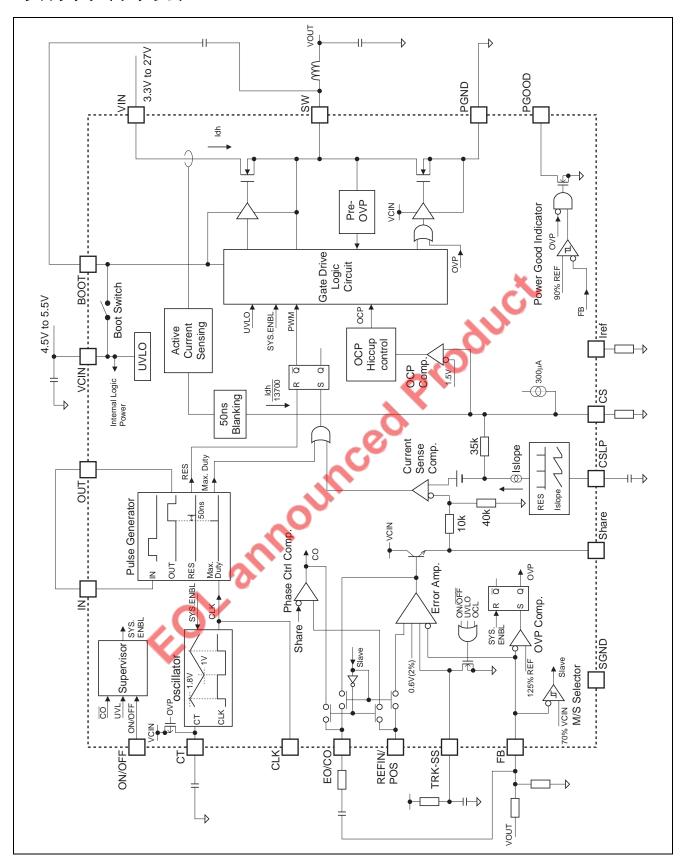
#### 代表特性例



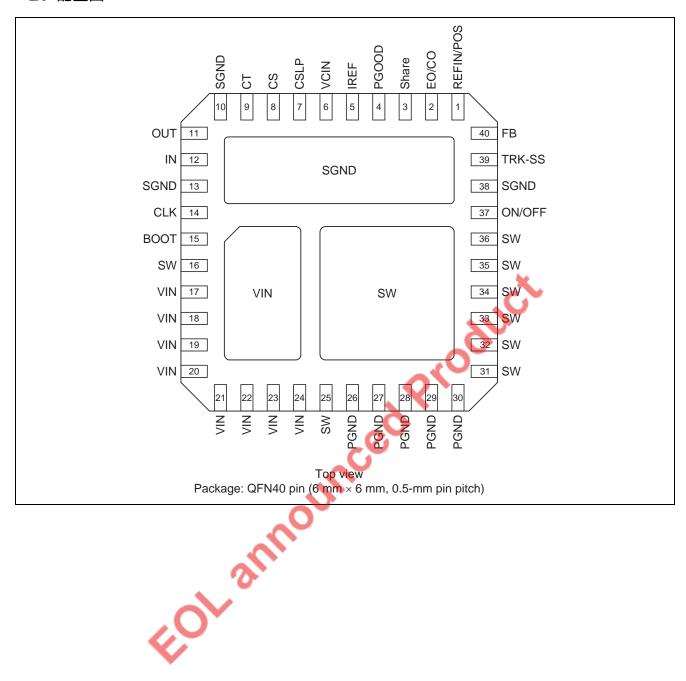
## 応用回路例



## ブロックダイアグラム



## ピン配置図



## 端子説明

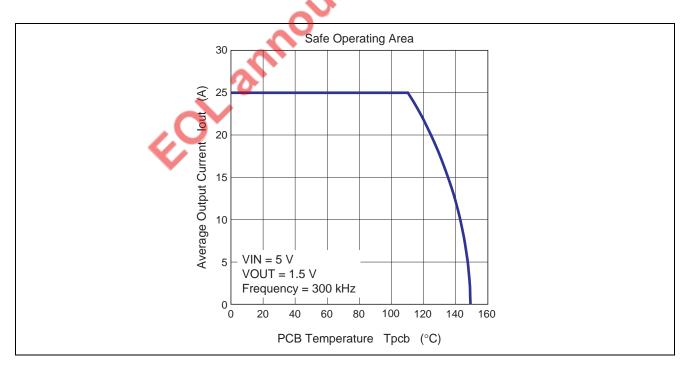
ピン名	ピン No.	説明	備考
VIN	17 ~ 24	バックコンバータ入力電圧端子	
SW	16, 25, 31 ~ 36	スイッチノード。スイッチノードと電源出力に	
		チョークコイルを接続してください。	
PGND	26 ~ 30	パワーGND	SGND に外部接続
SGND	10, 13, 38	シグナル GND	PGND に外部接続
VCIN	6	コントロール IC 入力電圧端子	5V 電源に外部接続
BOOT	15	ブートストラップ端子。BOOT と SW 間にブート	内部ブートスイッチによって+5V 供給
		ストラップ容量を接続してください。	
TRK-SS	39	ソフトスタートタイミング端子	
FB	40	電圧フィードバック入力端子	FB 電圧を 3V 以上に固定するとスレーブモー
			ドで動作します。(VCIN = 5V 時)
EO/CO	2	エラーアンプ出力端子 (マスタデバイス時)	
		コンパレータ出力端子 (スレーブデバイス時)	
Share	3	カレントシェアバス	複数の SiP の Share を接続することで電流バ
			ランスをとることが可能です。
IREF	5	基準電流端子	IREF と SGND 間に 18kΩを接続してください。
CSLP	7	電流スロープ設定端子	最適な容量を CSLP と SGND 間に接続するこ
OOLI	,		とでサブハーモニック発振現象を防ぎます。
CS	8	Active Current Sensing circuit の電流出力端子	最適な抵抗を CS と SGND 間に接続してくだ
		<b>O</b> `	さい。
CT	9	発振器用タイミング容量接続端子	
OUT	11	スイッチングトリガ出力端子	IN 端子と接続してください。
IN	12	スイッチングトリガ入力端子	OUT 端子と接続してください。
CLK	14	同期信号 I/O 端子	マルチフェーズ動作時,各デバイスの CLK 端
			子を接続してください。
ON/OFF	37	信号 Disable	ON/OFF が Low で Disable
PGOOD	4	Power Good 表示出力 (オープンドレイン)	No Good 時,プルダウン
REFIN/POS	1	外部基準電圧入力端子 (マスタデバイス時)	
		コンパレータ非反転入力端子 (スレーブデバイス時)	
		• •	
		Or si	
		O <sup>*</sup>	

## 絶対最大定格

 $(Ta = 25^{\circ}C)$ 

項目	記号	定格値	単位	注
許容損失	Pt(25)	25	W	1
	Pt(100)	8		
出力平均電流	lout	25	Α	
入力電圧	VIN(DC)	<b>−</b> 0.3 ~ <b>+</b> 27	V	2
	VIN(AC)	30		2, 5
電源電圧	VCIN(DC)	-0.3 ~ +6	V	2
スイッチノード電圧	Vsw(DC)	27	V	2
	Vsw(AC)	30		2, 5
ブート端子電圧	Vboot(DC)	32	V	2
	Vboot(AC)	36		2, 5
ON/OFF 端子電圧	Von/off	−0.3 ~ VIN	<b>&gt;</b>	2
PGOOD 電圧	Vpgood	0 ~ VIN	V	3
その他の端子電圧	Vic	-0.3 ~ (VCIN + 0.3) ▲	v V	2
TRK-SS 直流電流	Itrk	0~1	<b>™</b> A	3
IREF 端子電流	Iref	<b>−120 ~ 0</b>	μΑ	3
EO シンク電流	lieo	0~2	mA	3
CO シンク電流	lico	0~1	mA	3, 4
CO ソース電流	loco	0~1	mA	3, 4
動作接合温度	Tj-opr	<b>−40 ~ +150</b>	°C	
保存温度	Tstg	<b>−</b> 55 ~ +150	°C	

- 【注】 1. Pt(25) は 25°C の PCB 温度をあらわします。また,Pt(100) は 100°C の PCB 温度をあらわします。
  - 2. 定格電圧は, SGND 端子と PGND 端子を基準にします。
  - 3. 定格電流は, IC に流れ込む方向を(+), 吐き出す方向を(-)とします。
  - 4. スレーブ動作時の定格電流です。
  - 5. "ac"の最大定格電圧は 100ns 以内の印加とします。



## 電気的特性

(Ta = 25°C, VIN = VCIN = 5V, 特記なき場合)

項目		記号	Min	Тур	Max	単位	測定条件
Supply	VCIN start threshold	VH	4.1	4.3	4.5	V	
	VCIN shutdown threshold	VL	3.6	3.8	4.0	V	
	UVLO hysteresis	dUVL	_	0.5 * <sup>1</sup>	_	V	
	Input bias current	lin	15	30	45	mA	Freq = 500kHz, Duty = 50%
	Slave standby current	I-sin	2.1	3.5	4.9	mA	Von/off = 5V, Vfb = 5V
	Input shutdown current	Isd	3.1	4.5	5.9	mA	ON/OFF = 0V
Remote	Disable threshold	Voff	1.0	1.3	1.6	V	
On/off	Enable threshold	Von	2.0	2.5	3.0	V	
	Input current	Ion/off	0.5	2.0	5.0	μΑ	Von/off = 1V
Reference current generator	IREF pin voltage	VIref	1.75	1.80	1.85	V	Riref = 18kΩ
Oscillator	CT oscillating frequency	Fct	_	500	_	kHz	CT = 180pF
	CT higher trip voltage	Vhct	_	1.8 * <sup>1</sup>		V	CT = 180pF
	CT lower trip voltage	Vlct	_	1 * <sup>1</sup>	-41	<b>V</b>	CT = 180pF
	CT source current	lct-src	-176	-160	-144	μА	CT = 0.5V
	CT sink current	lct-snk	144	160	176	μΑ	CT = 2.3V
Error	Feedback voltage	Vfb	588	600	612	mV	TRK-SS = 1V
amplifier	FB input bias current	Ifb	-0.1	0	+0.1	μΑ	
	REFIN input bias current	Irefin	0.5	2	5	μΑ	
	Output source current	leo-src	150 🦱	200	250	μΑ	EO = 4V, FB = 0V
	Output sink current	leo-snk	3.5	7.0	14.0	mA	EO = 1V, FB = 0.7V
	Voltage gain	Av	~	80 * <sup>1</sup>		dB	
	Band width	BW 🐧	\\_	15 * <sup>1</sup>	_	MHz	
	Share pin resistance	Rshare	35	50	65	kΩ	EO = 0V. Ishare = 1V
Phase control	Output source current	Ico-src	-3.0	-2.0	-1.0	mA	Share = 0V, POS = 1V, CO = 4.5V
comparator	Output sink current	lco-snk	2.0	3.0	4.0	mA	Share = 1V, POS = 0V, CO = 0.5V
	Input bias current	Ipos	0.5	2	5.0	μА	POS = 1.0V
Current	CS current accuracy	Idh/Ics	_	13700 *1		_	
sense	Leading edge blanking time	TLD	_	60 *1	_	ns	
	CS comparator delay to output	Td-cs	_	65 * <sup>1</sup>	_	ns	
	OCP comparator threshold on CS pin	Vocp	1.4	1.5	1.6	V	
	Hiccup interval	Тоср	1.85	2.05	2.26	ms	CT = 180pF
	RAMP offset voltage	Vramp-dc	70	100	130	mV	CT = 180pF
	CS offset current	lcs-dc	_	300	_	μА	CS = 0V
Power	Rising threshold on FB	Vgood	0.855	0.9	0.945	V	REFIN = 1.0V
good	Power good hysteresis	dVgood	_	50 *1	_	mV	
indicator	Power good output low voltage	Vpglow	0.6	1.0	1.4	V	Ipgood = 2mA

【注】 1. 設計参考値です。出荷時に全数試験はしません。

(次頁へ続く)

(Ta = 25°C, VIN = VCIN = 5V, 特記なき場合)

項目		記号	Min	Тур	Max	単位	測定条件
Over-	OVP trip voltage	Vtovp	1.19	1.25	1.31	V	REFIN = 1.0V
voltage protection	Pre-OVP trip voltage	Vpovp	_	1.67	_	V	
Slope generator	Slope current	ISLP	7	10	13	μА	VSLP = 0V
Clock	Clock frequency	Fclk	450	500	550	kHz	CT = 180pF
generator	OUT high voltage	Vh-out	4.0	5.0	_	V	Rout = $51k\Omega$ to GND
	OUT low voltage	VI-out	0	_	1.0	V	Rout = $51k\Omega$ to VCIN
	IN input bias current	Ibin	0.5	2.0	5.0	μА	V-in = 1V
	IN input threshold	Vth-in	_	2.2	_	V	
	IN input hysteresis	Vth-hys	_	0.25	_	V	

【注】 1. 設計参考値です。出荷時に全数試験はしません。



#### 動作説明

#### ピーク電流制御

R2J20751NPのPWM コントロール IC はピーク電流制御方式を採用しており, DC/DC コンバータの出力電流はハイサイド MOS FET のピーク電流をセンスして安定化されます。ハイサイド MOS FET の電流は Active Current Sensing circuit (ACS) でセンスされ,そのセンス電流はハイサイド MOS FET に流れる電流の 1/13700 となっています。ACS の出力電流は CS 端子に接続された外部抵抗により電圧に変換され, Current Sense Comparator (Positive 端子) に入力されます。CS 端子の電圧は,エラーアンプの出力電圧 (EO) を NPN トランジスタを介して抵抗で分圧された電圧と比較されます。

まず始めに、パルスジェネレータからの RES 信号がラッチをリセットして、その結果ハイサイド MOS FET がオンします。次に CS 端子電圧がエラーアンプ出力電圧から決まる電圧に到達した時点でラッチの出力は 反転(セット状態)となりその結果ハイサイド MOS FET がターンオフし、適切なデッドタイム経過した後に ローサイド MOS FET がオンします。この状態は次の RES 信号が発生するまで保持されます。

電流情報をコントロールループに使用することにより, DC/DC コンバータの位相補償器の設計が簡単に行なえます。

#### 最大デューティ制限

電流センスコンパレータの出力電圧が,次の RES 信号が発生する 60ns 前にハイステートにならなかった場合には,最大デューティ制限パルスが SR ラッチをセットします。その結果,デバイスの最大デューティは最大デューティ制限パルスにより制限されます。ハイサイド MOS FET の最大デューティはそのスイッチング周波数に依存して下記の式となります。

Max. duty =  $1 - 60 \text{ ns} \times \text{Fsw}$ 

#### OCP Hiccup 機能

CS 端子電圧に 1.5 を超える信号が 8 パルス連続で出力されると, OCP Hiccup 機能が働き, IC および MOS FET をオフさせます。また TRK-SS 端子は内部回路によって SGND にプルダウンされます。IC のオフ期間は RES 信号 1024 回分続き, その後ソフトスタート状態からスイッチング動作を開始します。

#### UVLO および ON/OFF 制御

VCIN がスタートアップ電圧より低い場合 (UVLO 状態), IC の機能は停止します。発振器がオフし, ハイサイドおよびローサイド MOS FET はターンオフし, TRK-SS 端子は SGND にプルダウンされます。

また ON/OFF がローステート またはオープン時も IC の機能は停止し MOS FET はオフします。

#### 発振器とパルスジェネレータ

発振器の発振周波数は CT 端子に接続するタイミング容量で設定されます。スイッチング周波数 Fsw は Phase 数 N により CT の発振周波数 Fct と異なります。発振周波数は下記の式となります。

CT 発振周波数: Fct = 160  $\mu$ A / (2 × (CT(F) × 0.8 V) × N (Hz)

スイッチング周波数: Fsw = Fct / N (Hz)

マルチフェーズ動作時は全てのデバイスの CT 端子を共通化してください。

#### ソフトスタート

ソフトスタートには TRK-SS 端子を利用して,単純なソフトスタートおよびトラッキングスタートアップ (シーケンシャルスタートアップ) が可能です。エラーアンプには2つの基準電圧入力端子とソフトスタート 用入力端子があり,非反転入力の低い方の電圧が優先されるように設計されています。よって,簡単な CR 充電回路を TRK-SS 端子に接続するだけでソフトスタート機能を得ることができます。

CR 充電回路を用いた場合のソフトスタート期間は下式で決まります。

 $Tss = -C \cdot R \cdot Ln (1 - REF / VCIN)$  (s)

REF は REFIN 電圧もしくは内部基準電圧 0.6V

#### Power Good Indicator

複数の DC/DC コンバータの立ち上がリ/立ち下がリタイミング制御は Power Good 信号を利用することで実現可能です。FB 端子電圧は Power Good コンパレータと比較され,FB 端子電圧が基準電圧の 90%以上になると,Power Good 端子はハイインピーダンスとなり,基準電圧の 85%以下,もしくは 125%以上になると,Power Good 端子は SGND にプルダウンされます。Power Good 端子は N チャネル MOS FET のオープンドレインであり,2mA のシンク電流の能力があります。

#### Overvoltage Protection

出力電圧が基準電圧の 125%以上に到達した時,スイッチングを停止させ,ローサイド MOS FET のゲート信号は,ハイステート状態でラッチし SW と GND 間を短絡します。ON/OFF または VCIN の再投入で OVP モードはリセットされます。

#### Pre-Overvoltage Protection

IC 始動期間,内部回路によりスイッチノード電圧を監視し,出力電圧の過電圧状態を検出します。UVL 解除時に SW 電圧が 1.67V 以上の電圧を検出した場合、ローサイド MOS FET のゲート信号は VCIN が再投入されるまで,ハイステート状態でラッチし SW と GND 間を短絡します。

#### Multi Phase Operation

R2J20751NP は scalable solution です。FB 端子を VCIN 端子にプルアップすることで,本デバイスはスレーブとして動作します。各デバイスの CLK 端子と CT 端子それぞれ共通化させることにより各デバイスのクロックのタイミングを同期させることができます。また Share 端子を共通化させることによりカレントシェアが可能となります。SW のスイッチングのタイミングは IN 端子にスイッチングトリガ信号を受け取り,生成されます。スイッチングトリガ信号を受けたデバイスは,次のデバイスのために同信号を 1 クロック後にOUT 端子から出力します。フェーズ数の制御は,スレーブデバイス内部の Phase Control Comparator で制御することが可能です。

#### スロープ補償

ピーク電流制御にはデューティサイクルが 50%を超えた場合,サブハーモニック発振が発生し,定電圧制御のための負帰還とは無関係に出力電圧が不安定となります。デューティサイクルDは下式で求まります。

 $D = Vout / VIN \times 100$  (%)

この発振を防止するためには CS 端子電圧のスロープに一定のスロープを加算します。この加算されるスロープは CSLP から出力される  $10\mu A$  の定電流と外付け容量により決定されます。加算されるスロープが少ない場合はサブハーモニック発振が発生し,3い場合は電圧モードの動作となり応答特性が低下するので最適なスロープを設定 (外付け容量値の設定) する必要があります。外付け容量値 Cslp は下式で求めることができます。

Cslp =  $70\mu$ A ×  $13700 \times Toff / (2 \times Ipp \times Rcs \times M)$ 

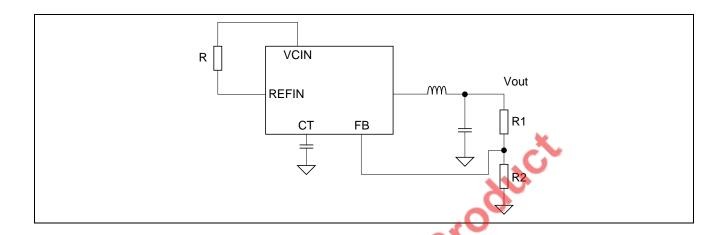
ここで Toff はオフデューティ時間 , Ipp は出力インダクタのリップル電流 , Rcs は CS 端子に接続される外付け抵抗 , M は加算スロープの割合を示します。M は 0.5 から 1.0 の範囲で設定して数値が大きいほど加算スロープが大きくなります。

#### 出力電圧の設定

本デバイスはエラーアンプの非反転入力端子に 0.6V の高精度基準電圧と外部から基準電圧を入力できる REFIN 端子が接続されています。内部基準電圧使用時 ,システムが安定している場合には FB 端子が 0.6V になるように帰還がかかりますので出力電圧は下の式で設定されます。

 $Vout = 0.6 V \times (R1 + R2) / R2$ 

REFIN 端子を VCIN に抵抗を介してプルアップした場合,エラーアンプの非反転入力端子には内部基準電圧の 0.6V が入力されます。



#### 位相補償器の設計

ピーク電流制御方式における位相補償器の設計は、電圧制御方式よりも簡単に行なえます。なぜなら、この2つの方式ではPWM モジュレータとパワーステージの特性が違うためです。

一般的な,電圧制御方式のボーデプロット (図 1) と,ピーク電流制御方式のボーデプロット (図 2) を下図に示します。

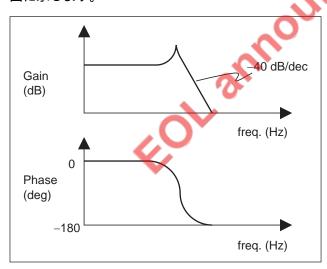


図1 モジュレータ + パワーステージの ボーデプロット (電圧制御方式)

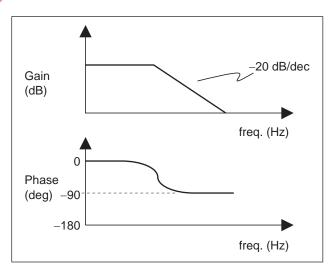


図2 モジュレータ + パワーステージの ボーデプロット (ピーク電流制御方式)

ピーク電流制御方式は ,PWM モジュレータに電流信号をフィードフォワードするため ,その特性は一次遅れ系としてみなすことができます。したがいましてボーデプロットは-20dB/dec, 位相余裕 90°の特性となります (図 2)。電圧制御方式の場合には ,図 1 のように二次遅れ系なので位相余裕は 0°になってしまいます。したがいまして電圧制御方式ではタイプ III のような複雑な位相補償器を設計する必要があります。ピーク電流制御方式の場合には図 3 で示すような簡単な位相補償器を使うことができます。

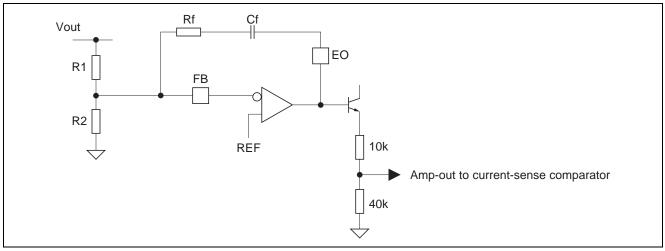


図3 エラーアンプの位相補償

設計例: 図4のボーデプロットを参照してください。

仕様: L = 470nH, Co =  $600\mu$ F, Fsw = 500kHz, Vin = 5V, Vout = 1.5V, R1 =  $1.5k\Omega$ , R2 =  $1k\Omega$ , RCS =  $820\Omega$ 

1. エラーアンプのフラットバンド利得を計算して帰還抵抗 Rf を決めます。 フラットバンド利得;  $Af = Rf/(R1 // R2) \times 4/5 \times \{R2/(R1 + R2)\}$  したがいまして ,

 $Rf = 5 / 4 \times Af \times (R1 // R2) / \{R2 / (R1 + R2)\} \dots (1)$ 

DC/DC コンバータの特性はスイッチング周波数 Fsw 以下で利得を 1 (0dB) 以下にします。 エラーアンプのフラットバンド利得は , Fsw におけるコンバータトータル利得 (Asw) に影響しますので Af は下記のように決めます。

Af = Asw × 2 
$$\pi$$
 × Fsw × Co × RCS / Nt .....(2)  
 $\exists \exists \tau$ , Nt = Idh / Ics = 13700

通常,安定したループ特性を得るためには Asw を 0.1 ~ 0.5 の範囲で決めます。

Asw を大きな値にすると高速応答が得られますが , 大きすぎると系が不安定になる可能性があります。 ここでは Asw に 0.2 を選択して設計します。

Af = 0.2 
$$\times$$
 2  $\pi$   $\times$  500 kHz  $\times$  600  $\mu\text{F}$   $\times$  820  $\Omega$  / 13700 = 22.564

Rf = 
$$5/4 \times 22.564 \times 0.6 \text{ k}\Omega/(2/3) = 25.385 \text{ k}\Omega$$

したがいまして,Rfとして24kΩを選択します。

2. 次にゼロ点周波数を算出して帰還容量 Cf を決めます。

Cf と Rf で決まるゼロ点周波数は , パワーステージのポール周波数より 10 倍高い点に設定します。 パワーステージのポール周波数を知るためにはその DC 利得 (A0) を知る必要があります。

$$A0 = \frac{\text{Nt/RCS} \times \text{L} \times \text{Vin} \times \text{Fsw}}{\text{SQRT} \{\text{Vin}^2 - 8 \times \text{L} \times \text{Vin} \times \text{Fsw} \times (\text{VCS0} \times \text{Nt} / \text{RCS})\}} \dots (3)$$

ここで, VCSO は負荷電流がゼロ時の CS 端子のピーク電圧を示します。 VCSO は下記で算出します。

$$VCSO = 0.5 \times RCS \times (Vin - Vout) \times Vout / (L \times Vin \times Fsw) / 13700 \dots (4)$$

= 
$$0.5 \times 820 \Omega \times (5 \text{ V} - 1.5 \text{ V}) \times 1.5 \text{ V} / (470 \text{ nH} \times 5 \text{ V} \times 500 \text{ kHz}) / 13700$$

= 0.134 V

式(3)により A0 が算出されます。

$$A0 = \frac{\text{Nt/RCS} \times \text{L} \times \text{Vin} \times \text{Fsw}}{\text{SQRT} \left\{ \text{Vin}^2 - 8 \times \text{L} \times \text{Vin} \times \text{Fsw} \times (\text{VCS0} \times \text{Nt} / \text{RCS}) \right\}} \dots (3)$$

$$= \frac{13700 / 820 \Omega \times 470 \text{ nH} \times 5 \text{ V} \times 500 \text{ kHz}}{\text{SQRT} \left\{ 5 \text{ V}^2 - 8 \times 470 \text{ nH} \times 5 \text{ V} \times 500 \text{ kHz} \times (0.134 \text{ V} \times 13700 / 820 \Omega) \right\}}$$

$$= \frac{19.63}{\text{SQRT} \left\{ 3.955 \right\}}$$

$$= 9.871$$

パワーステージのポール周波数は:

F0 = Nt / (2 
$$\pi \times \text{Co} \times \text{RCS} \times \text{A0})$$
 .....(5)

したがいまして,

$$F0 = 13700 / (2 \pi \times 600 \mu F \times 820 \Omega \times 9.871) = 448.967 Hz$$

CfとRfで決まるゼロ点周波数からCfの値を導きます;

$$Fzero = 10 \times F0 = 4.489 \text{ kHz}$$

Cf = 
$$(2 \pi \times Fzero \times Rf)^{-1}$$
 =  $(2 \pi \times 4.489 \text{ kHz} \times 24 \text{ k}\Omega)^{-1}$  = 1477 pF

したがいまして, Cf には 1500pF を選択します。

一般的に Cf を小さくすると応答性は向上しますが, 小さくし過ぎると不安定になる傾向となります。

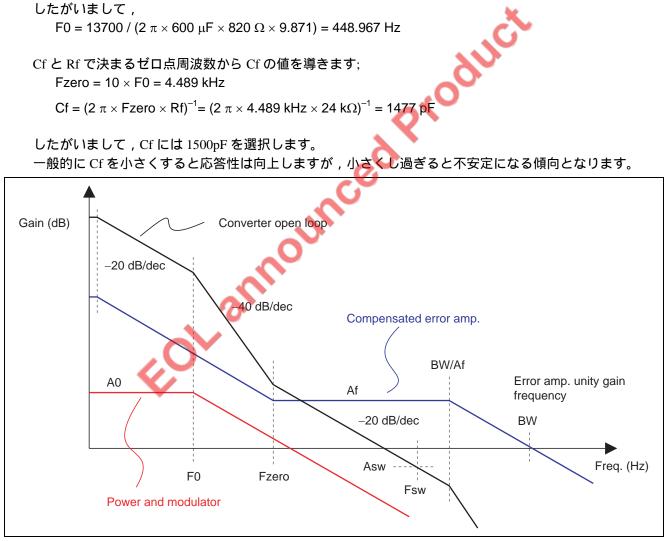


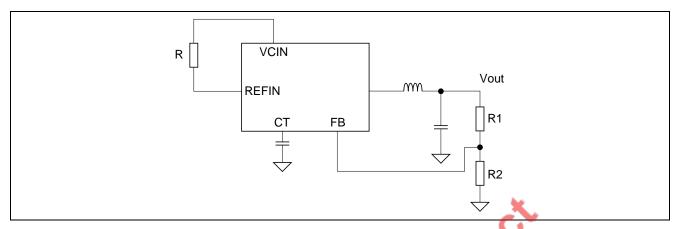
図 4

#### 出力電圧精度の見積り

出力電圧設定値は下式となります。

$$Vout = VFB \times (R1 + R2) / R2 \dots (6)$$

ここで, VFB は FB 端子のフィードバック電圧で 0.6V (Typ) です。



出力電圧 Vout のバラツキは VFB, R1 および R2 の精度に依存します。VFB は 2% のバラツキを,抵抗は使用するものによって異なるバラツキを有します。抵抗の精度を K1, K2 とすると式(6)は式(7)で表されます。

Vout = 
$$\frac{R1 \times K1 + R2 \times K2}{R2 \times K2} \times FB$$
$$= \frac{R1 \times K1 / K2 + R2}{R2} \times FB \dots (7)$$

ここで, K1, K2 はバラツキを表す係数で理想では 1.00 です

式(6)より, R1の選択には下式を用います;

$$R1 = \left[\frac{\text{Vout (typical)}}{\text{VFB (typical)}} - 1\right] \times R2 \dots (8)$$

式(7)の R1 に式(8)を代入して:

Vout = VFB × 
$$\left\{ \begin{array}{c} Vout \text{ (typical)} \\ \hline VFB \text{ (typical)} \end{array} - 1 \right\} \times \frac{K1}{K2} + 1 \right\} \dots (9)$$

以上より Vout のバラツキは下式で表現することができます;

$$\frac{\text{Vout}}{\text{Vout (typical)}} = \left[\frac{\text{VFB}}{\text{Vout (typical)}} \times \left\{ \left[\frac{\text{Vout (typical)}}{\text{VFB (typical)}} - 1\right] \times \frac{\text{K1}}{\text{K2}} + 1 \right\} - 1\right] \times 100 \text{ (\%)} \dots (10)$$

式(10)により Vout の精度を見積ることができます。

計算例; Vout (typical) = 1.5V, 抵抗精度 1% (K1, K2 = 1.01, 0.99), VFB = 588mV ~ 612mV

$$\frac{\text{Vout}}{\text{Vout (typical)}} = \left[ \frac{\text{VFB}}{\text{Vout (typical)}} \times \left\{ \left[ \frac{\text{Vout (typical)}}{\text{VFB (typical)}} - 1 \right] \times \frac{\text{K1}}{\text{K2}} + 1 \right\} - 1 \right] \times 100 \text{ (\%)} \dots (10)$$

$$= \left[ \frac{612 \text{ mV}}{1.5 \text{ V}} \times \left\{ \left[ \frac{1.5 \text{ V}}{600 \text{ mV}} - 1 \right] \times \frac{1.01}{0.99} + 1 \right\} - 1 \right] \times 100 \text{ (\%)}$$

$$= 3.23\%$$
or
$$= \left[ \frac{588 \text{ mV}}{1.5 \text{ V}} \times \left\{ \left[ \frac{1.5 \text{ V}}{600 \text{ mV}} - 1 \right] \times \frac{0.99}{1.01} + 1 \right\} - 1 \right] \times 100 \text{ (\%)}$$

$$= -3.16\%$$

したがいまして,上記の条件によると Vout 精度は±3.2%と見積ることができます。

図 5 に抵抗精度と出力電圧精度の関係をまとめました。出力電圧 0.6V ~ 3.3V の間で Vout 3%以内にするためには外付け抵抗の精度は 0.5%必要となります。

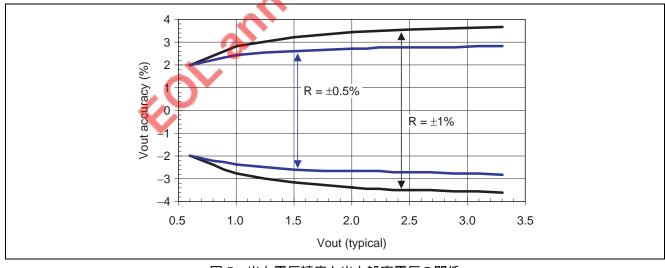
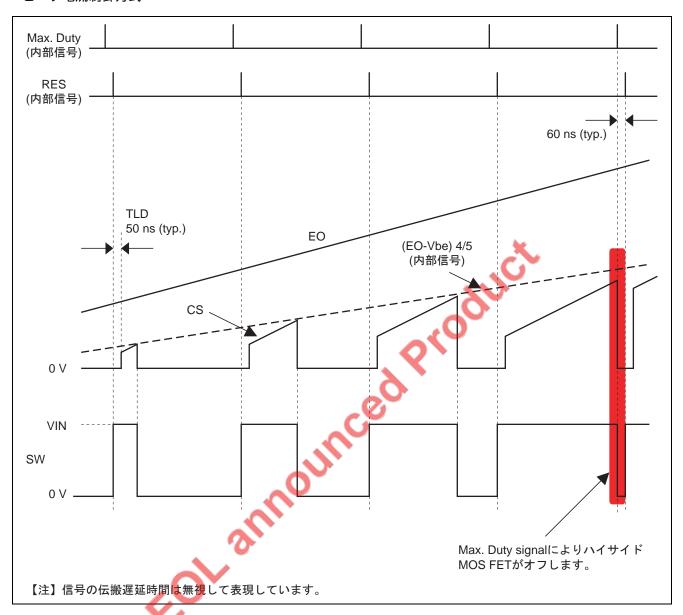


図 5 出力電圧精度と出力設定電圧の関係

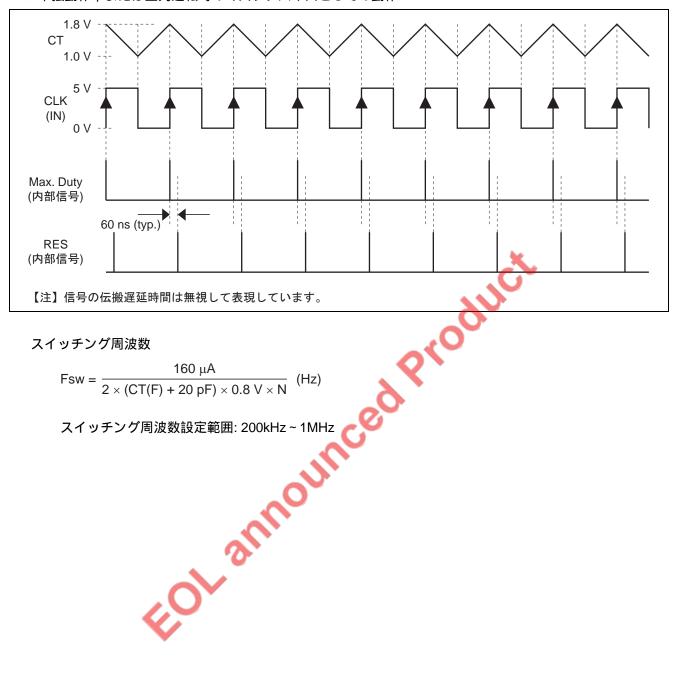
## タイミングチャート

### ピーク電流制御方式



## 発振器およびパルスジェネレータ

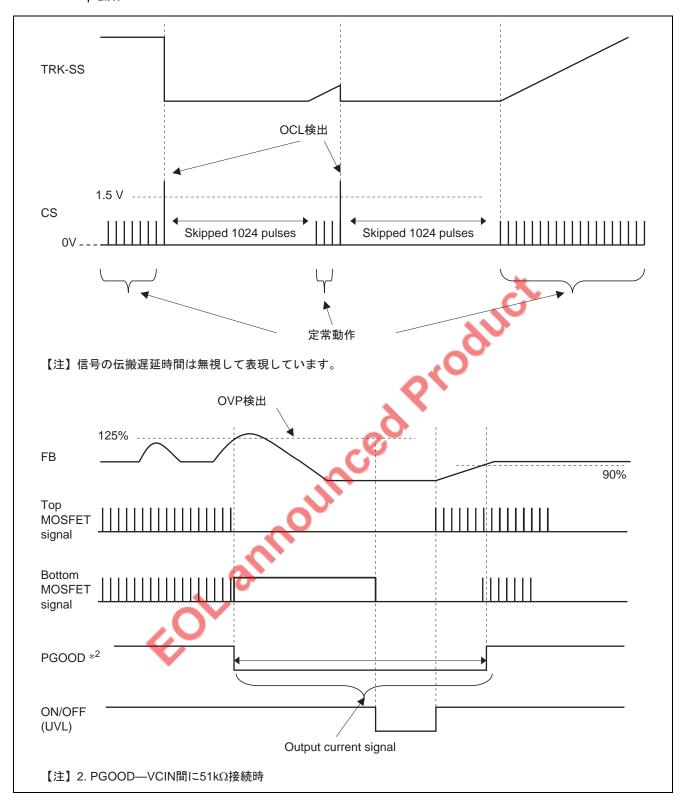
1. 単独動作, または並列運転時のマスタデバイスとしての動作



### スイッチング周波数

Fsw = 
$$\frac{160 \mu A}{2 \times (CT(F) + 20 pF) \times 0.8 V \times N}$$
 (Hz)

### OCL Hiccup 動作

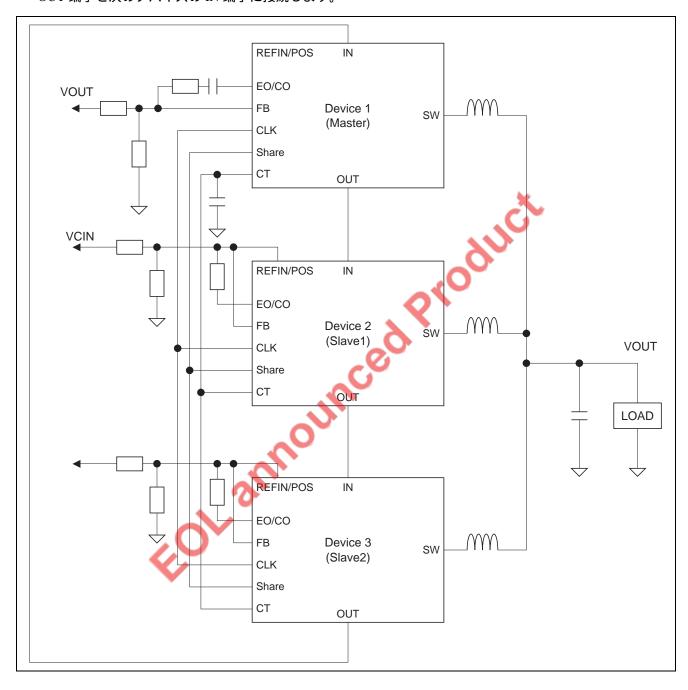


## 応用例

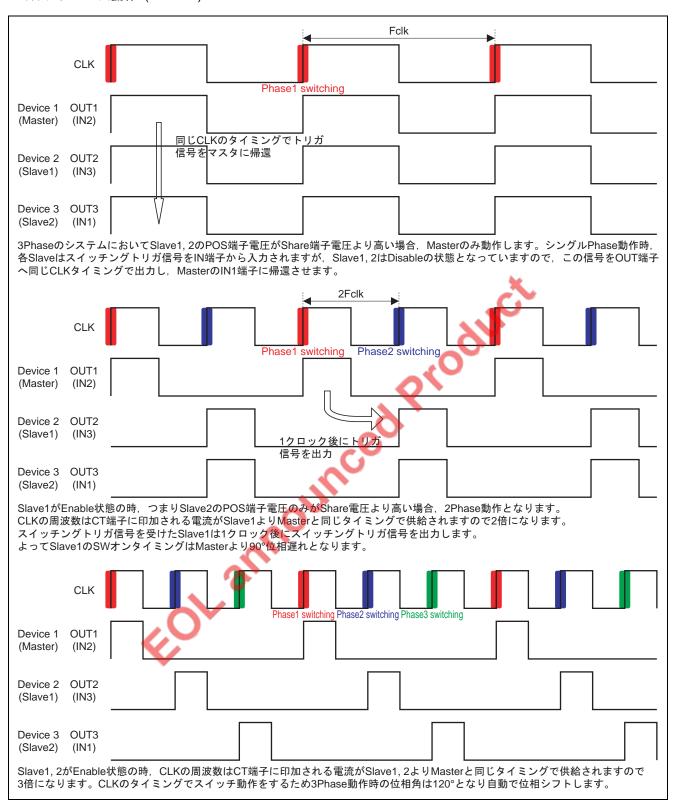
### マルチフェーズ動作

各デバイス CT 端子,CLK 端子,Share 端子を接続します。

OUT 端子を次のデバイスの IN 端子に接続します。



#### マルチフェーズ動作 (3 Phase)



#### Phase 切り換え制御

本デバイスは,フェーズ数を制御するコンパレータが内蔵されています。FB 端子を VCIN 端子にプルアップすることで,エラーアンプからフェーズコントロールコンパレータに切り換わり,スレーブデバイスとして動作します。

この場合,エラーアンプ出力(EO)がフェーズコントロールコンパレータ出力(CO)に切り換わり,エラーアンプ+端子(REFIN)からコンパレータ+端子(POS)に切り換わります。またコンパレータの反転入力端子はShare端子にデバイス内部で接続されています。フェーズ数を切り換えるレベルを,外付け抵抗を使用し設定します。

設計例; 仕樣: L = 470nH, Fsw = 500kHz, Vin = 5V, Vout = 1.5V,  $RCS = 820\Omega$ , Phase switching level: Iout = 10A, hysteresis = 3.48A

#### 1. Share 電圧の導出

Iout = 10A で 2Phase 動作, 3.48A のヒステリシスで 1Phase 動作に (Iout = 6.52A) 復帰する場合, 各 Share 端子電圧を求めます。

Iout = 10A 時のリップル電流のピークは

 $Ipp (10 A) = (VIN - Vout) / L \times Vout / VIN / Fsw / 2 + Iout (10 A) = 12.23 A$ 

一方, Iout = 6.52A 時は 2Phase 動作の場合, 各デバイスに流れる DC 電流は 3.26A となるので Ipp (3.26 A) = (VIN – Vout) / L × Vout / VIN / Fsw / 2 + Iout (3.26 A) = 5.49 A

センス MOS FET とメイン MOS FET の電流比は 1:13700 で , CS 端子は 300μA バイアス電流が流れます。 したがいまして , CS 端子電圧は

Vcs (10 A) = (lpp (10 A) / 13700 + 300  $\mu$ A) × Rcs = 978 mV

Vcs (3.26 A) = (Ipp (3.26 A) / 13700 + 300  $\mu$ A) × Rcs = 575 mV

内部のカレントセンスコンパレータの非反転入力端子には 0.2V のオフセット電圧があり,反転入力端子には  $40k\Omega$ と  $10k\Omega$ の抵抗が接続されています。

したがいまして, Share 端子電圧は:

Vshare (10 A) = (Vcs (10 A) + 0.2 V)  $\times$  5 / 4 = 1.473 V .....(11)

Vshare  $(3.26 \text{ A}) = (\text{Vcs} (3.26 \text{ A}) + 0.2 \text{ V}) \times 5 / 4 = 0.969 \text{ V} \dots (12)$ 

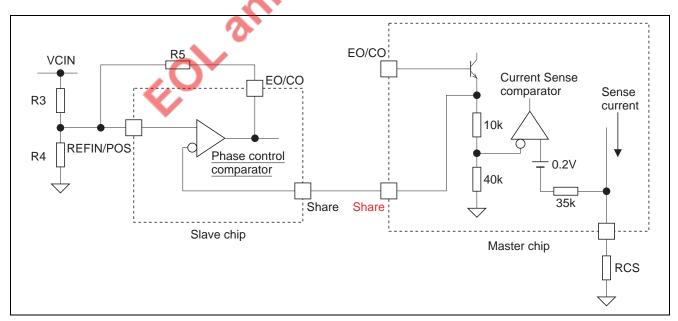
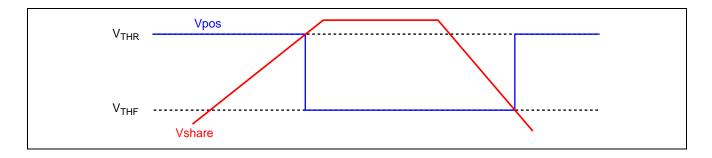


図 6 Phase switching control



#### 2. 外付け抵抗の選択

フェーズ制御コンパレータの出力 (CO) が Low になると , スレーブデバイスがスイッチング動作を開始 し 2 フェーズ動作します。(11)の計算結果 , $V_{THR}=1.473V$ ,  $V_{THF}=0.969V$  となります。これらの電圧は POS 端子電圧の設定値となります。 $V_{THR}$  はスレーブデバイスのスタートアップレベルで ,  $V_{THF}$  はスレーブデバイスのシャットダウンレベルです。

Share 端子電圧が 1.379V の時,CO の出力電流が約  $100\mu A$  と設定します。この場合,R5 は,

 $R5 = (VCIN - 1.379) / 100 \mu A = 35.27 k\Omega$ 

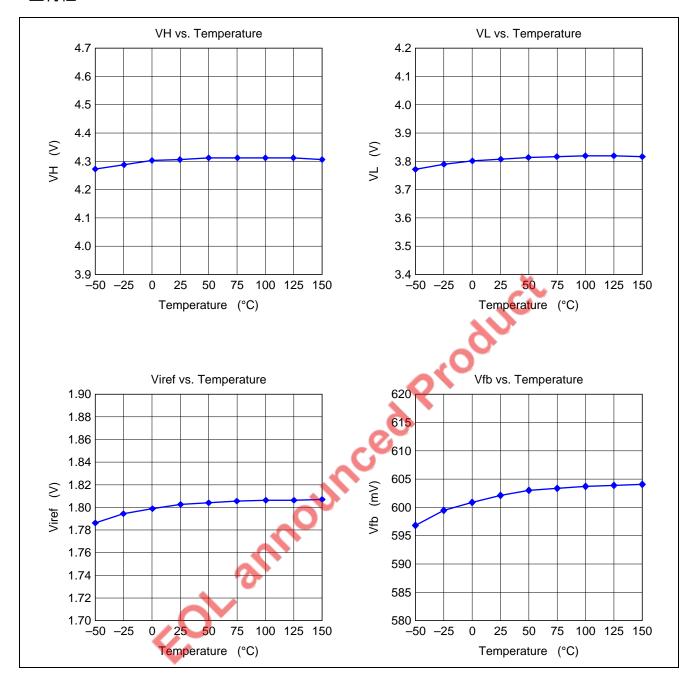
R4 と R3 は下式で表され,

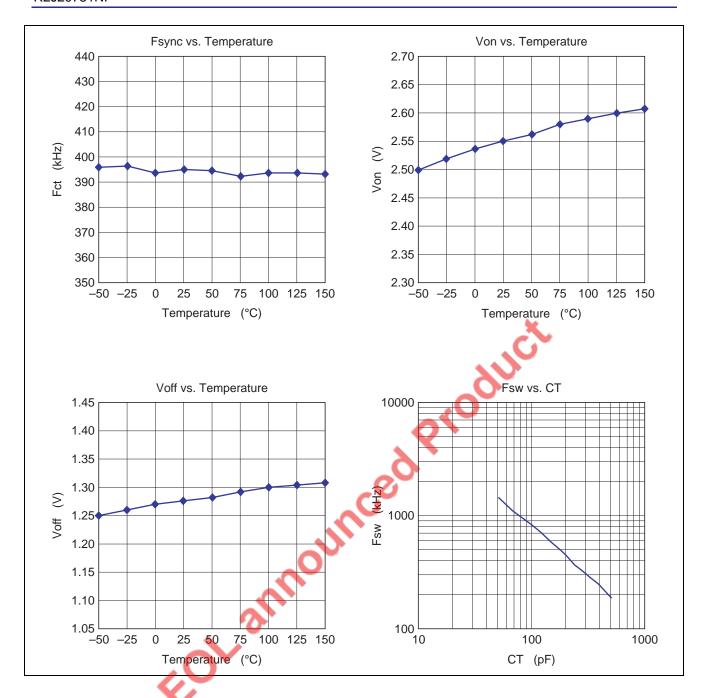
 $R4 = R5 \times (VTHR - VTHF) / (VCIN - VTHR) = 5.04 k\Omega$ 

 $R3 = R4 \times R5 / (R4 + R5) \times (VCIN - VTHF) / VTHF = 18.34 k\Omega$ 

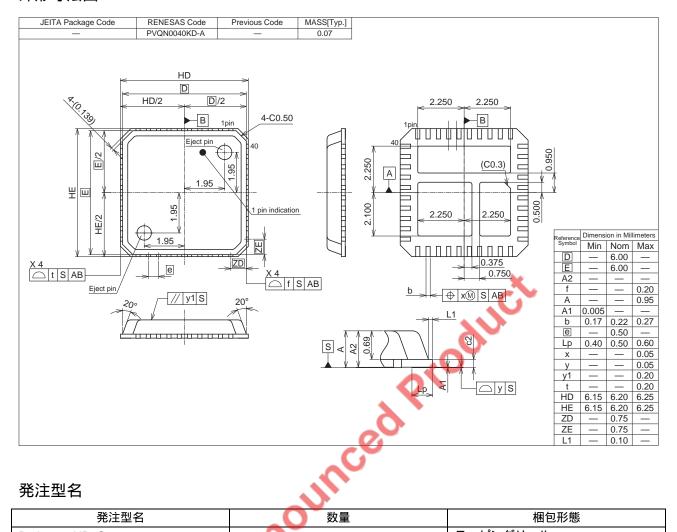
E24 シリーズから,R5 =  $36k\Omega$ ,R4 =  $5.1k\Omega$ ,R3 =  $18k\Omega$ の抵抗を選択します。

## 主特性





### 外形寸法図



## 発注型名

発注型名	数量	梱包形態
R2J20751NP#G0	2500 pcs	テーピングリール
EOL.	ain.	

#### ご注意書き

- 1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
- 2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 3. 当社製品を改造、改変、複製等しないでください。
- 4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、 ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害 に関し、当社は、一切その責任を負いません。
- 5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
- 6. 本資料に記載されている情報は、正確を期すため慎重に作成したものですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
- 7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

標準水準: コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロポット

高品質水準: 輸送機器(自動車、電車、船舶等)、交通用信号機器、防災・防犯装置、各種安全装置、生<mark>命維持</mark>を目的として設計されていない医療機器

(厚生労働省定義の管理医療機器に相当)

特定水準: 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器(生命維持装置、人体に埋め込み使用するもの、治療

行為 (患部切り出し等) を行うもの、その他直接人命に影響を与えるもの) (厚生**労働省**定義の高度管理医療機器に相当) またはシステム等

- 8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
- 9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
- 10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
- 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
- 12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。
- 注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社がその総株主の議決権の過半数を 直接または間接に保有する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

http://www.renesas.com

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2 (日本ビル)

(03)5201-5307

■技術的なお問合せ	セトバ咨判のご語	<b>サけ下記 ヘ どうぞ</b>
	のみい貝がりに明	かは いいべし ノ (。
<b>終合お問合せ窓口</b>	· http://japan.rene	esas com/inquiry