

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日  
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】<http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

MCP (マルチチップ・パッケージ) フラッシュメモリ + モバイル用途 RAM  
32M ビット・フラッシュメモリ + 16M ビット・モバイル用途 RAM

MC-242442 は、33,554,432 ビット (バイト・モード：4,194,304 ワード×8 ビット，ワード・モード：2,097,152 ワード×16 ビット) のフラッシュメモリと 16,777,216 ビット (1,048,576 ワード×16 ビット) のモバイル用途 RAM を搭載するスタック・タイプ MCP (マルチチップ・パッケージ) です。

★ 外形は、77 ピン・テープ FBGA (12×7) と 71 ピン・テープ FBGA (11×7) です。

## 特 徴

## 全体の特徴

- ・高速アクセス時間：フラッシュメモリ  $t_{ACC} = 90 \text{ ns (MAX.)}$  ,  $85 \text{ ns (MAX.)}$  ( $V_{CCF} \geq 2.7 \text{ V}$ )  
モバイル用途 RAM  $t_{AA} = 80, 90, 100 \text{ ns (MAX.)}$
- ・電源電圧： $V_{CCF} / V_{CCM} = 2.6 \sim 3.0 \text{ V}$
- ・動作温度拡張： $T_A = -20 \sim +70 \text{ }^\circ\text{C}$

## フラッシュメモリの特徴

- ・2バンク構成による書き込み/消去とリードの同時実行
- ・バンク構成：2バンク (4M ビット + 28M ビット)
- ・メモリ構成  
4,194,304 ワード×8 ビット (バイト・モード)  
2,097,152 ワード×16 ビット (ワード・モード)
- ・セクタ構成  
71 セクタ (8K バイト/4K ワード×8 セクタ，  
64K バイト/32K ワード×63 セクタ)
- ・ブート・セクタを最上位アドレス (セクタ) に配置
- ・出力スリー・ステート
- ・自動書き込み機能
  - ・書き込み一時停止/再開
- ・アンロック・バイパス機能
- ・自動消去機能
  - ・チップ消去
  - ・セクタごとの消去 (セクタは任意に組み合わせ可能)
  - ・消去一時停止/再開
- ・書き込み/消去完了の検出機能
  - ・データ・ポーリング，トグル・ビットによる検出
  - ・RY (/BY) 端子による検出
- ・セクタ・グループ保護機能
  - ・任意のセクタの保護が可能
  - ・保護されたセクタの一時的な保護解除が可能
- ・セクタをブート用途で使用可能
- ・/RESET 端子によるハードウェア・リセット機能，スタンバイ機能
- ・オートマチック・スリープ・モード
- ・/WP (ACC) 端子によるブート・ブロック・セクタ・プロテクト
- ・コモン・フラッシュメモリ・インタフェース (CFI) 準拠
- ・Extra One Time Protect Sector (エクストラ・ワン・タイム・プロテクト・セクタ) 領域の搭載

## モバイル用途 RAM の特徴

- ・メモリ構成：1,048,576 ワード×16 ビット
- ・電源電流：動作時：35 mA (MAX.)  
スタンバイ・モード 1：100  $\mu\text{A}$  (MAX.)  
スタンバイ・モード 2：10  $\mu\text{A}$  (MAX.)
- ・チップ・イネーブル端子：/CEm
- ・バイト・データ・セレクト端子：/LB, /UB
- ・スタンバイ・モード・セレクト端子：MODE
- ・スタンバイ・モード 1：  
ノーマル・スタンバイ (メモリ・セルの情報を保持)
- ・スタンバイ・モード 2：  
メモリ・セルの情報は非保持状態

本資料の内容は、予告なく変更することがありますので、最新のものであることをご確認の上ご使用ください。

オーダ情報

オーダ名称	フラッシュメモリ ブート・セクタ	フラッシュメモリ アクセス時間 ns (MAX.)	モバイル用途 RAM アクセス時間 ns (MAX.)	パッケージ		
MC-242442F9-B90-BT3	最上位アドレス (セクタ) (T タイプ)	90 85 (Vccf ≥ 2.7 V)	80	77 ピン・テープ FBGA (12×7)		
MC-242442F9-B95-BT3 <sup>注</sup>			90			
MC-242442F9-B10-BT3			100			
★ MC-242442F9-B90-BS1 <sup>注</sup>					80	71 ピン・テープ FBGA (11×7)
★ MC-242442F9-B95-BS1 <sup>注</sup>					90	
★ MC-242442F9-B10-BS1 <sup>注</sup>					100	

注 開発中

★ 端子接続図

/xxx はアクティブ・ロウを示します。

77 ピン・テープ FBGA (12×7)

**Top View**

	A	B	C	D	E	F	G	H	J	K	L	M	N	P
8	NC	NC	NC		A15	IC	IC	A16	CIOf	Vss		NC	NC	NC
7		NC	NC	A11	A12	A13	A14	NC	I/O15, A-1	I/O7	I/O14	NC	NC	
6				A8	A19	A9	A10	I/O6	I/O13	I/O12	I/O5			
5				/WE	MODE	A20			I/O4	Vccm	NC			
4				/WP(ACC)	/RESET	RY(/BY)			I/O3	Vccf	I/O11			
3				/LB	/UB	A18	A17	I/O1	I/O9	I/O10	I/O2			
2		NC	NC	A7	A6	A5	A4	Vss	/OE	I/O0	I/O8	NC	NC	
1	NC	NC	NC		A3	A2	A1	A0	/CEf	/CEm	NC	NC	NC	NC

71 ピン・テープ FBGA (11×7)

**Top View**

	A	B	C	D	E	F	G	H	J	K	L	M
8	NC	NC		A15	NC	IC	A16	CIOf	Vss		NC	NC
7	NC	NC	A11	A12	A13	A14	NC	I/O15, A-1	I/O7	I/O14	NC	NC
6			A8	A19	A9	A10	I/O6	I/O13	I/O12	I/O5		
5				/WE	MODE	A20			I/O4	Vccm	NC	
4				/WP(ACC)	/RESET	RY(/BY)			I/O3	Vccf	I/O11	
3				/LB	/UB	A18	A17	I/O1	I/O9	I/O10	I/O2	
2	NC		A7	A6	A5	A4	Vss	/OE	I/O0	I/O8	NC	NC
1	NC	NC		A3	A2	A1	A0	/CEf	/CEm		NC	NC

**共通端子**

- A0 ~ A19 : アドレス入力
- I/O0 ~ I/O15 : データ入出力
- /OE : アウトプット・イネーブル入力
- /WE : ライト・イネーブル入力
- Vss : グランド
- NC<sup>注1</sup> : ノー・コネクション
- IC<sup>注2</sup> : インターナル・コネクション

**フラッシュメモリ端子**

- A20 : アドレス入力
- I/O15, A-1 : I/O15 (データ入出力, ワード・モード)  
A-1 (最下位アドレス入力, バイト・モード)
- /CEf : チップ・イネーブル入力
- RY (/BY) : レディ (ビジィ) 出力
- /RESET : ハードウェア・リセット入力
- Vccf : 電源
- WP (ACC) : ハードウェア・ライト・プロテクト / アクセラレーション
- CIOf : バイト (8 ビット) またはワード (16 ビット)・モード選択

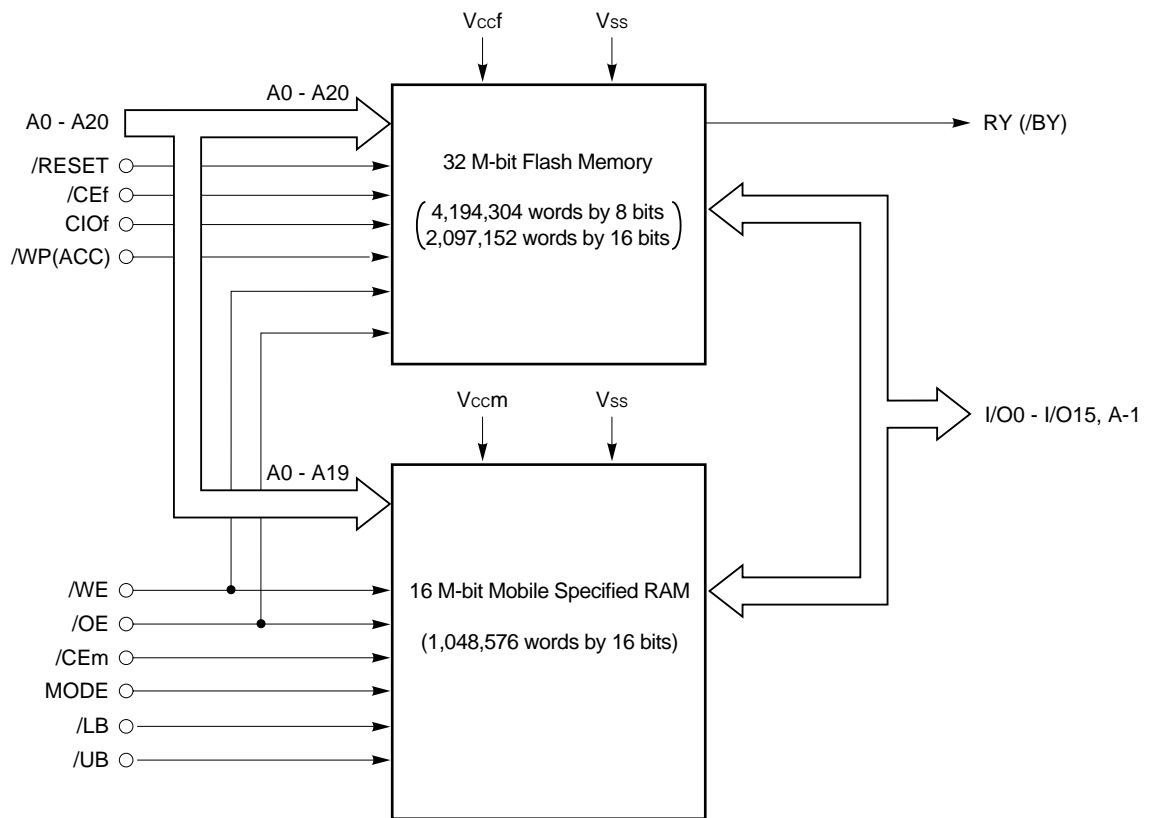
**モバイル用途 RAM 端子**

- /CEm : チップ・イネーブル入力
- MODE : スタンバイ・モード・セレクト
- Vccm : 電源
- /LB, /UB : バイト・データ・セレクト

- 注 1. この端子は、チップ内部に接続されておりませんので、電圧を加えても問題ありません。  
 2. この端子は、Vss に接続、もしくはオープンで使用してください (Vss に接続することを推奨します)。

**備考** インデクス・マークに関しては、外形図を参照してください。

ブロック図



動作モード表

動作		フラッシュメモリ				モバイル用途 RAM				共通			
		/RESET	/CEf	CIOf	/WP(ACC)	/CEm	MODE	/LB	/UB	/OE	/WE	I/O0 ~ I/O7	I/O8 ~ I/O15
フルスタンバイ	スタンバイ・モード1	H	H	×	×	H	H	×	×	×	×	Hi-Z	Hi-Z
	スタンバイ・モード2					H	L						
出力ディセーブル		H	L	×	×	L	H	×	×	H	H	Hi-Z	Hi-Z
リード (フラッシュメモリ*)	バイト・モード	H	L	L	×	注2				L	H	データ出力	Hi-Z
	ワード・モード			H								データ出力	データ出力
ライト (フラッシュメモリ)	バイト・モード	H	L	L	×	注2				H	L	データ入力	Hi-Z
	ワード・モード			H								データ入力	データ入力
セクタ・グループ保護一時解除		V <sub>DD</sub>	×	×	×	注2				×	×	Hi-Z もしくは データ入出力	Hi-Z もしくは データ入出力
ブート・ブロック・セクタ・プロテクト		×	×	×	L	×	×	×	×	×	×	Hi-Z もしくは データ入出力	Hi-Z もしくは データ入出力
フラッシュメモリ・ハードウェア・リセット		L	×	×	×	×	×	×	×	×	×	Hi-Z	Hi-Z
リード (モバイル用途 RAM)	注3					L	H	L	L	L	H	データ出力	データ出力
									H				Hi-Z
								H	L				Hi-Z
ライト (モバイル用途 RAM)	注3					L	H	L	L	×	L	データ入力	データ入力
									H				Hi-Z
								H	L				Hi-Z

注意 この表で示してある動作以外は、禁止されています。

- 注 1. /OE = V<sub>IL</sub> の場合、/WE = V<sub>IL</sub> にすることができます。/OE = V<sub>IH</sub> にすると、ライト動作を開始します。
2. モバイル用途 RAM はスタンバイ状態にしてください。
3. フラッシュメモリはスタンバイまたはハードウェア・リセット状態にしてください。

- 備考 1. × : V<sub>IH</sub> または V<sub>IL</sub>, H : V<sub>IH</sub>, L : V<sub>IL</sub>
2. セクタ・グループ保護、製品識別はコマンドを使用して実行します。
3. モバイル用途 RAM の MODE 端子は、アクティブ時はハイ・レベルに固定してください。

★ 4. フラッシュメモリの動作モードは、デュアル・オペレーション・フラッシュメモリ 32M ビット A シリーズ インフォメーション (M14914J) を参照してください。

セクタ構成 / セクタ・アドレス表 (フラッシュメモリ)

フラッシュメモリ・トップ・ブート

(1/2)

バンク	セクタ構成 (Kバイト/ Kワード)	アドレス		セクタ・ アドレス	セクタ・アドレス表									
		バイト・モード	ワード・モード		バンク・アドレス表									
					A20	A19	A18	A17	A16	A15	A14	A13	A12	
バンク 1	8 / 4	3FFFFFFH 3FE000H	1FFFFFFH 1FF000H	FSA70	1	1	1	1	1	1	1	1	1	1
	8 / 4	3FDFFFH 3FC000H	1FEFFFH 1FE000H	FSA69	1	1	1	1	1	1	1	1	1	0
	8 / 4	3FBFFFH 3FA000H	1FDFFFH 1FD000H	FSA68	1	1	1	1	1	1	1	1	0	1
	8 / 4	3F9FFFH 3F8000H	1FCFFFH 1FC000H	FSA67	1	1	1	1	1	1	1	1	0	0
	8 / 4	3F7FFFH 3F6000H	1FBFFFH 1FB000H	FSA66	1	1	1	1	1	1	0	1	1	1
	8 / 4	3F5FFFH 3F4000H	1FAFFFH 1FA000H	FSA65	1	1	1	1	1	1	0	1	1	0
	8 / 4	3F3FFFH 3F2000H	1F9FFFH 1F9000H	FSA64	1	1	1	1	1	1	0	0	0	1
	8 / 4	3F1FFFH 3F0000H	1F8FFFH 1F8000H	FSA63	1	1	1	1	1	1	0	0	0	0
	64 / 32	3EFFFFH 3E0000H	1F7FFFH 1F0000H	FSA62	1	1	1	1	1	0	x	x	x	x
	64 / 32	3DFFFFH 3D0000H	1EFFFFH 1E8000H	FSA61	1	1	1	1	0	1	x	x	x	x
	64 / 32	3CFFFFH 3C0000H	1E7FFFH 1E0000H	FSA60	1	1	1	1	0	0	x	x	x	x
	64 / 32	3BFFFFH 3B0000H	1DFFFFH 1D8000H	FSA59	1	1	1	0	1	1	x	x	x	x
	64 / 32	3AFFFFH 3A0000H	1D7FFFH 1D0000H	FSA58	1	1	1	0	1	0	x	x	x	x
	64 / 32	39FFFFH 390000H	1CFFFFH 1C8000H	FSA57	1	1	1	0	0	1	x	x	x	x
	64 / 32	38FFFFH 380000H	1C7FFFH 1C0000H	FSA56	1	1	1	0	0	0	x	x	x	x
バンク 2	64 / 32	37FFFFH 370000H	1BFFFFH 1B8000H	FSA55	1	1	0	1	1	1	x	x	x	x
	64 / 32	36FFFFH 360000H	1B7FFFH 1B0000H	FSA54	1	1	0	1	1	0	x	x	x	x
	64 / 32	35FFFFH 350000H	1AFFFFH 1A8000H	FSA53	1	1	0	1	0	1	x	x	x	x
	64 / 32	34FFFFH 340000H	1A7FFFH 1A0000H	FSA52	1	1	0	1	0	0	x	x	x	x
	64 / 32	33FFFFH 330000H	19FFFFH 198000H	FSA51	1	1	0	0	1	1	x	x	x	x
	64 / 32	32FFFFH 320000H	197FFFH 190000H	FSA50	1	1	0	0	1	0	x	x	x	x
	64 / 32	31FFFFH 310000H	18FFFFH 188000H	FSA49	1	1	0	0	0	1	x	x	x	x
	64 / 32	30FFFFH 300000H	187FFFH 180000H	FSA48	1	1	0	0	0	0	x	x	x	x
	64 / 32	2FFFFFH 2F0000H	17FFFFH 178000H	FSA47	1	0	1	1	1	1	x	x	x	x
	64 / 32	2EFFFFH 2E0000H	177FFFH 170000H	FSA46	1	0	1	1	1	0	x	x	x	x
	64 / 32	2DFFFFH 2D0000H	16FFFFH 168000H	FSA45	1	0	1	1	0	1	x	x	x	x
	64 / 32	2CFFFFH 2C0000H	167FFFH 160000H	FSA44	1	0	1	1	0	0	x	x	x	x
	64 / 32	2BFFFFH 2B0000H	15FFFFH 158000H	FSA43	1	0	1	0	1	1	x	x	x	x
	64 / 32	2AFFFFH 2A0000H	157FFFH 150000H	FSA42	1	0	1	0	1	0	x	x	x	x
	64 / 32	29FFFFH 290000H	14FFFFH 148000H	FSA41	1	0	1	0	0	1	x	x	x	x
	64 / 32	28FFFFH 280000H	147FFFH 140000H	FSA40	1	0	1	0	0	0	x	x	x	x
	64 / 32	27FFFFH 270000H	13FFFFH 138000H	FSA39	1	0	0	1	1	1	x	x	x	x
	64 / 32	26FFFFH 260000H	137FFFH 130000H	FSA38	1	0	0	1	1	0	x	x	x	x
	64 / 32	25FFFFH 250000H	12FFFFH 128000H	FSA37	1	0	0	1	0	1	x	x	x	x
	64 / 32	24FFFFH 240000H	127FFFH 120000H	FSA36	1	0	0	1	0	0	x	x	x	x
64 / 32	23FFFFH 230000H	11FFFFH 118000H	FSA35	1	0	0	0	1	1	x	x	x	x	



バンク	セクタ構成 (Kバイト/ Kワード)	アドレス		セクタ・ アドレス	セクタ・アドレス表									
		バイト・モード	ワード・モード		バンク・アドレス表									
					A20	A19	A18	A17	A16	A15	A14	A13	A12	
バンク 2	64 / 32	22FFFFH 220000H	117FFFFH 110000H	FSA34	1	0	0	0	1	0	x	x	x	
	64 / 32	21FFFFH 210000H	10FFFFH 108000H	FSA33	1	0	0	0	0	1	x	x	x	
	64 / 32	20FFFFH 200000H	107FFFFH 100000H	FSA32	1	0	0	0	0	0	x	x	x	
	64 / 32	1FFFFFH 1F0000H	0FFFFFH 0F8000H	FSA31	0	1	1	1	1	1	x	x	x	
	64 / 32	1EFFFFH 1E0000H	0E7FFFFH 0E0000H	FSA30	0	1	1	1	1	0	x	x	x	
	64 / 32	1DFFFFH 1D0000H	0EFFFFH 0E8000H	FSA29	0	1	1	1	0	1	x	x	x	
	64 / 32	1CFFFFH 1C0000H	0E7FFFFH 0E0000H	FSA28	0	1	1	1	0	0	x	x	x	
	64 / 32	1BFFFFH 1B0000H	0DFFFFH 0D8000H	FSA27	0	1	1	0	1	1	x	x	x	
	64 / 32	1AFFFFH 1A0000H	0D7FFFFH 0D0000H	FSA26	0	1	1	0	1	0	x	x	x	
	64 / 32	19FFFFH 190000H	0CFFFFH 0C8000H	FSA25	0	1	1	0	0	1	x	x	x	
	64 / 32	18FFFFH 180000H	0C7FFFFH 0C0000H	FSA24	0	1	1	0	0	0	x	x	x	
	64 / 32	17FFFFH 170000H	0BFFFFH 0B8000H	FSA23	0	1	0	1	1	1	x	x	x	
	64 / 32	16FFFFH 160000H	0B7FFFFH 0B0000H	FSA22	0	1	0	1	1	0	x	x	x	
	64 / 32	15FFFFH 150000H	0AFFFFH 0A8000H	FSA21	0	1	0	1	0	1	x	x	x	
	64 / 32	14FFFFH 140000H	0A7FFFFH 0A0000H	FSA20	0	1	0	1	0	0	x	x	x	
	64 / 32	13FFFFH 130000H	09FFFFH 098000H	FSA19	0	1	0	0	1	1	x	x	x	
	64 / 32	12FFFFH 120000H	097FFFFH 090000H	FSA18	0	1	0	0	1	0	x	x	x	
	64 / 32	11FFFFH 110000H	08FFFFH 088000H	FSA17	0	1	0	0	0	1	x	x	x	
	64 / 32	10FFFFH 100000H	087FFFFH 080000H	FSA16	0	1	0	0	0	0	x	x	x	
	64 / 32	0FFFFFH 0F0000H	07FFFFH 078000H	FSA15	0	0	1	1	1	1	x	x	x	
	64 / 32	0EFFFFH 0E0000H	077FFFFH 070000H	FSA14	0	0	1	1	1	0	x	x	x	
	64 / 32	0DFFFFH 0D0000H	06FFFFH 068000H	FSA13	0	0	1	1	0	1	x	x	x	
	64 / 32	0CFFFFH 0C0000H	067FFFFH 060000H	FSA12	0	0	1	1	0	0	x	x	x	
	64 / 32	0BFFFFH 0B0000H	05FFFFH 058000H	FSA11	0	0	1	0	1	1	x	x	x	
	64 / 32	0AFFFFH 0A0000H	057FFFFH 050000H	FSA10	0	0	1	0	1	0	x	x	x	
	64 / 32	09FFFFH 090000H	04FFFFH 048000H	FSA9	0	0	1	0	0	1	x	x	x	
	64 / 32	08FFFFH 080000H	047FFFFH 040000H	FSA8	0	0	1	0	0	0	x	x	x	
	64 / 32	07FFFFH 070000H	03FFFFH 038000H	FSA7	0	0	0	1	1	1	x	x	x	
	64 / 32	06FFFFH 060000H	037FFFFH 030000H	FSA6	0	0	0	1	1	0	x	x	x	
	64 / 32	05FFFFH 050000H	02FFFFH 028000H	FSA5	0	0	0	1	0	1	x	x	x	
	64 / 32	04FFFFH 040000H	027FFFFH 020000H	FSA4	0	0	0	1	0	0	x	x	x	
	64 / 32	03FFFFH 030000H	01FFFFH 018000H	FSA3	0	0	0	0	1	1	x	x	x	
	64 / 32	02FFFFH 020000H	017FFFFH 010000H	FSA2	0	0	0	0	1	0	x	x	x	
	64 / 32	01FFFFH 010000H	00FFFFH 008000H	FSA1	0	0	0	0	0	1	x	x	x	
	64 / 32	00FFFFH 000000H	007FFFFH 000000H	FSA0	0	0	0	0	0	0	x	x	x	

★ セクタ・グループ・アドレス表 (フラッシュメモリ)

セクタ・グループ	A20	A19	A18	A17	A16	A15	A14	A13	A12	サイズ	セクタ
SGA0	0	0	0	0	0	0	×	×	×	64 K バイト (1 セクタ)	FSA0
SGA1	0	0	0	0	0	1	×	×	×	192 K バイト (3 セクタ)	FSA1-FSA3
					1	0					
					1	1					
SGA2	0	0	0	1	×	×	×	×	×	256 K バイト (4 セクタ)	FSA4-FSA7
SGA3	0	0	1	0	×	×	×	×	×	256 K バイト (4 セクタ)	FSA8-FSA11
SGA4	0	0	1	1	×	×	×	×	×	256 K バイト (4 セクタ)	FSA12-FSA15
SGA5	0	1	0	0	×	×	×	×	×	256 K バイト (4 セクタ)	FSA16-FSA19
SGA6	0	1	0	1	×	×	×	×	×	256 K バイト (4 セクタ)	FSA20-FSA23
SGA7	0	1	1	0	×	×	×	×	×	256 K バイト (4 セクタ)	FSA24-FSA27
SGA8	0	1	1	1	×	×	×	×	×	256 K バイト (4 セクタ)	FSA28-FSA31
SGA9	1	0	0	0	×	×	×	×	×	256 K バイト (4 セクタ)	FSA32-FSA35
SGA10	1	0	0	1	×	×	×	×	×	256 K バイト (4 セクタ)	FSA36-FSA39
SGA11	1	0	1	0	×	×	×	×	×	256 K バイト (4 セクタ)	FSA40-FSA43
SGA12	1	0	1	1	×	×	×	×	×	256 K バイト (4 セクタ)	FSA44-FSA47
SGA13	1	1	0	0	×	×	×	×	×	256 K バイト (4 セクタ)	FSA48-FSA51
SGA14	1	1	0	1	×	×	×	×	×	256 K バイト (4 セクタ)	FSA52-FSA55
SGA15	1	1	1	0	×	×	×	×	×	256 K バイト (4 セクタ)	FSA56-FSA59
SGA16	1	1	1	1	0	0	×	×	×	192 K バイト (3 セクタ)	FSA60-FSA62
					0	1					
					1	0					
SGA17	1	1	1	1	1	1	0	0	0	8 K バイト (1 セクタ)	FSA63
SGA18	1	1	1	1	1	1	0	0	1	8 K バイト (1 セクタ)	FSA64
SGA19	1	1	1	1	1	1	0	1	0	8 K バイト (1 セクタ)	FSA65
SGA20	1	1	1	1	1	1	0	1	1	8 K バイト (1 セクタ)	FSA66
SGA21	1	1	1	1	1	1	1	0	0	8 K バイト (1 セクタ)	FSA67
SGA22	1	1	1	1	1	1	1	0	1	8 K バイト (1 セクタ)	FSA68
SGA23	1	1	1	1	1	1	1	1	0	8 K バイト (1 セクタ)	FSA69
SGA24	1	1	1	1	1	1	1	1	1	8 K バイト (1 セクタ)	FSA70

備考 ×: V<sub>IH</sub>またはV<sub>IL</sub>

コマンド・シーケンス (フラッシュメモリ)

コマンド・シーケンス		サイ クル 数	バス・サイクル 1 回目		バス・サイクル 2 回目		バス・サイクル 3 回目		バス・サイクル 4 回目		バス・サイクル 5 回目		バス・サイクル 6 回目	
			アドレ ス	デー タ	アドレ ス	デー タ	アドレ ス	デー タ	アドレ ス	デー タ	アドレ ス	デー タ	アドレ ス	デー タ
リード / リセット <sup>注1</sup>		1	xxxH	F0H	RA	RD	-	-	-	-	-	-	-	-
リード / リセット <sup>注1</sup>	バイト・モード	3	AAAH	AAH	555H	55H	AAAH	F0H	RA	RD	-	-	-	-
	ワード・モード		555H		2AAH		555H							
書き込み	バイト・モード	4	AAAH	AAH	555H	55H	AAAH	A0H	PA	PD	-	-	-	-
	ワード・モード		555H		2AAH		555H							
書き込み一時停止 <sup>注2</sup>		1	BA	B0H	-	-	-	-	-	-	-	-	-	-
書き込み再開 <sup>注3</sup>		1	BA	30H	-	-	-	-	-	-	-	-	-	-
チップ消去	バイト・モード	6	AAAH	AAH	555H	55H	AAAH	80H	AAAH	AAH	555H	55H	AAAH	10H
	ワード・モード		555H		2AAH		555H		555H		2AAH		555H	
セクタ消去	バイト・モード	6	AAAH	AAH	555H	55H	AAAH	80H	AAAH	AAH	555H	55H	FSA	30H
	ワード・モード		555H		2AAH		555H		555H		2AAH			
セクタ消去一時停止 <sup>注4</sup>		1	BA	B0H	-	-	-	-	-	-	-	-	-	-
セクタ消去再開 <sup>注5</sup>		1	BA	30H	-	-	-	-	-	-	-	-	-	-
アンロック・ バイパス・セット	バイト・モード	3	AAAH	AAH	555H	55H	AAAH	20H	-	-	-	-	-	-
	ワード・モード		555H		2AAH		555H							
アンロック・バイパス書き込み <sup>注6</sup>		2	xxxH	A0H	PA	PD	-	-	-	-	-	-	-	-
アンロック・バイパス・リセット <sup>注6</sup>		2	BA	90H	xxxH	00H <sup>注11</sup>	-	-	-	-	-	-	-	-
製品識別	バイト・モード	3	AAAH	AAH	555H	55H	(BA) AAAH	90H	IA	ID	-	-	-	-
	ワード・モード		555H		2AAH		(BA) 555H							
セクタ・グループ保護 <sup>注7</sup>		4	xxxH	60H	SPA	60H	SPA	40H	SPA	SD	-	-	-	-
セクタ・グループ保護解除 <sup>注8</sup>		4	xxxH	60H	SUA	60H	SUA	40H	SUA	SD	-	-	-	-
Query <sup>注9</sup>	バイト・モード	1	AAH	98H	-	-	-	-	-	-	-	-	-	-
	ワード・モード		55H											
Extra One Time Protect Sector エントリ	バイト・モード	3	AAAH	AAH	555H	55H	AAAH	88H	-	-	-	-	-	-
	ワード・モード		555H		2AAH		555H							
Extra One Time Protect Sector 書き込み <sup>注10</sup>	バイト・モード	4	AAAH	AAH	555H	55H	AAAH	A0H	PA	PD	-	-	-	-
	ワード・モード		555H		2AAH		555H							
Extra One Time Protect Sector 消去 <sup>注10</sup>	バイト・モード	6	AAAH	AAH	555H	55H	AAAH	80H	AAAH	AAH	555H	55H	EOTPSA	30H
	ワード・モード		555H		2AAH		555H		555H		2AAH			
Extra One Time Protect Sector リセット <sup>注10</sup>	バイト・モード	4	AAAH	AAH	555H	55H	AAAH	90H	xxxH	00H	-	-	-	-
	ワード・モード		555H		2AAH		555H							
Extra One Time Protect Sector 保護 <sup>注10</sup>		4	xxxH	60H	EOTPSA	60H	EOTPSA	40H	EOTPSA	SD	-	-	-	-

- 注 1. どちらのリード/リセット・コマンドでも、デバイスはリード・モードにリセットされます。
2. 書き込み中、書き込みをしているバンク・アドレスに B0H を入力すると、書き込みは一時停止します。
3. 書き込み一時停止中、停止しているバンク・アドレスに 30H を入力すると、書き込みを再開します。
4. セクタ消去中、消去しているバンク・アドレスに B0H を入力すると、消去は一時停止します。
5. セクタ消去一時停止中、停止しているバンク・アドレスに 30H を入力すると、消去を再開します。
6. アンロック・バイパス・モード中のみ有効です。
7. /RESET = V<sub>DD</sub> 中のみ有効です（ただし、Extra One Time Protect Sector モード中は除く）。
8. セクタ・グループを保護するコマンド・シーケンスは除いています。
9. アドレスは A0 ~ A6 のみ有効です。
10. Extra One Time Protect Sector モード中のみ有効です。
11. F0H でも使用できます。

備考 1. アドレス指定：ワード・モード：555H (A10 ~ A0)

バイト・モード：AAAH (A10 ~ A0, A-1)

2. RA : リード・アドレス

RD : リード・データ

IA : アドレス入力

××00H (製造者コードをリードする場合)

××02H (バイト・モードでデバイス・コードをリードする場合)

××01H (ワード・モードでデバイス・コードをリードする場合)

ID : コード出力。製品識別コード(製造者コード/デバイス・コード)(フラッシュメモリ)を参照してください。

PA : 書き込みアドレス

PD : 書き込みデータ

FSA : 消去セクタ・アドレス。このアドレスの組み合わせで消去するセクタを選択します。セクタ構成/セクタ・アドレス表(フラッシュメモリ)を参照してください。

BA : バンク・アドレス。セクタ構成/セクタ・アドレス表(フラッシュメモリ)を参照してください。

★ SPA : 保護するセクタ・グループ・アドレス。セクタ・グループ・アドレス (SGA) と、(A6, A1, A0) = (V<sub>IL</sub>, V<sub>IH</sub>, V<sub>IL</sub>) を設定します。セクタ・グループ・アドレスは、セクタ・グループ・アドレス表(フラッシュメモリ)を参照してください。

★ SUA : 保護解除するセクタ・グループ・アドレス。セクタ・グループ・アドレス (SGA) と、(A6, A1, A0) = (V<sub>IH</sub>, V<sub>IH</sub>, V<sub>IL</sub>) を設定します。セクタ・グループ・アドレスは、セクタ・グループ・アドレス表(フラッシュメモリ)を参照してください。

SD : SPA, SUA, EOTPSA で指定されたアドレスからリードされたセクタ・グループ保護(解除)の検証データです。

EOTPSA : Extra One Time Protect Sector 領域アドレス。

バイト・モード：3F0000H ~ 3FFFFFFH, ワード・モード：1F8000H ~ 1FFFFFFH

3. リード・アドレス, 書き込み/消去アドレスを選択する場合を除いて, セクタ・グループ・アドレスは任意です。

4. バスの動作については, 動作モード表を参照してください。

5. アドレス・ビットの × は V<sub>IH</sub> または V<sub>IL</sub> です。

★ 6. フラッシュメモリのコマンドは, デュアル・オペレーション・フラッシュメモリ 32M ビット A シリーズ インフォメーション (M14914J) を参照してください。

**製品識別コード (製造者コード / デバイス・コード) (フラッシュメモリ)**

製品識別コード	入力アドレス			出力
	A6	A1	A0	HEX
製造者コード	L	L	L	10H
デバイス・コード	L	L	H	55H (バイト・モード) , 2255H (ワード・モード)

製品識別コード	出力コード																HEX
	I/O 15	I/O 14	I/O 13	I/O 12	I/O 11	I/O 10	I/O 9	I/O 8	I/O 7	I/O 6	I/O 5	I/O 4	I/O 3	I/O 2	I/O 1	I/O 0	
製造者コード	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	10H
デバイス・ コード	バイト・モード	A-1	×	×	×	×	×	×	0	1	0	1	0	1	0	1	55H
	ワード・モード	0	0	1	0	0	0	1	0	0	1	0	1	0	1	0	2255H

備考 H : V<sub>IH</sub> , L : V<sub>IL</sub> , × : Hi-Z

★ **ハードウェア・シーケンス・フラグ, データ保護設計 (フラッシュメモリ)**

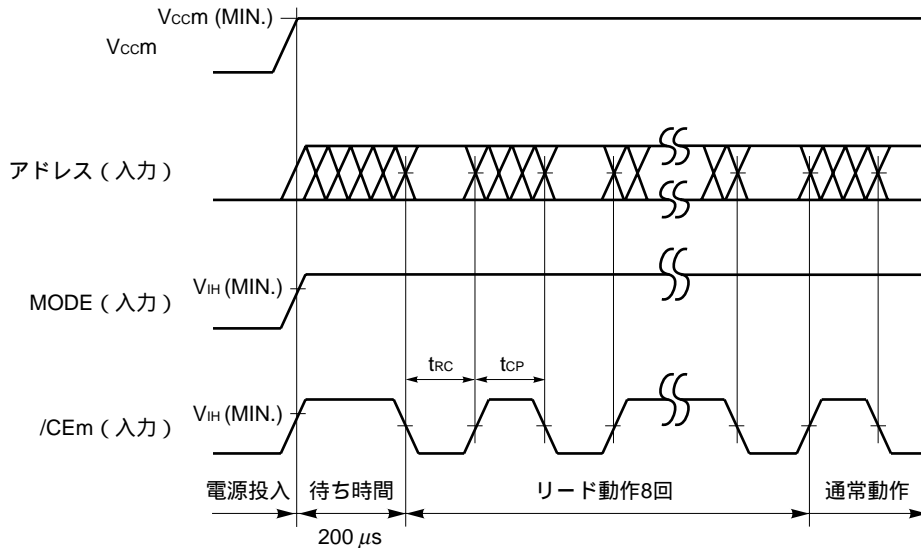
デュアル・オペレーション・フラッシュメモリ 32M ビット A シリーズ インフォメーション (M14914J) を参照してください。

## 電源立ち上げ（初期化）について（モバイル用途 RAM）

電源投入時には、以下の順番で初期化してください。

- (1) 電源投入時、内部回路を安定させるためには、トグル動作前に  $200 \mu\text{s}$  以上のポーズ期間が必要です。
- (2) 待ち時間後、リード動作を 8 回以上実行してください。その後は、通常動作が可能となります。

図 1 初期化タイミング・チャート



- 注意
1. 電源投入後、待ち時間の間は、MODE、 $/CEm$  はハイ・レベルにしてください。
  2. 電源投入後、待ち時間およびリード動作 8 回中、MODE はハイ・レベルにしてください。
  3. リード動作は、モバイル用途 RAM のリード・サイクルのスペックを満たさなければなりません。
  4. リード動作でのアドレスは任意 ( $V_{IH}$  または  $V_{IL}$ ) です。
  5. リード動作は、 $/CEm$  をトグルする方法で行なってください。
  6. バスの競合を防ぐには、 $/OE$  をハイ・レベルにすることを推奨します。ただし、リード動作中に  $/OE$  がロウ・レベルになる場合は、 $I/O$  にデータを入力しないでください。

スタンバイ・モード (モバイル用途 RAM)

スタンバイ・モード 1 とスタンバイ・モード 2 では、以下のような違いがあります。

表 1 スタンバイ・モード特性

スタンバイ・モード	メモリ・セル・データ	スタンバイ電源電流 (μA)
モード 1	保持	100 (I <sub>SB1</sub> )
モード 2	非保持	10 (I <sub>SB2</sub> )

スタンバイ・モードの状態遷移 (モバイル用途 RAM)

(1) アクティブから

この状態からスタンバイ・モード 1 に遷移させるには、/CEm を V<sub>IL</sub> から V<sub>IH</sub> へ変化させます。

この状態からスタンバイ・モード 2 に遷移させるには、/CEm を V<sub>IL</sub> から V<sub>IH</sub> へ、MODE を V<sub>IH</sub> から V<sub>IL</sub> へ変化させます。

(2) スタンバイ・モード 1 から

この状態からアクティブに遷移させるには、/CEm を V<sub>IH</sub> から V<sub>IL</sub> へ変化させます。

この状態からスタンバイ・モード 2 に遷移させるには、MODE を V<sub>IH</sub> から V<sub>IL</sub> へ変化させます。

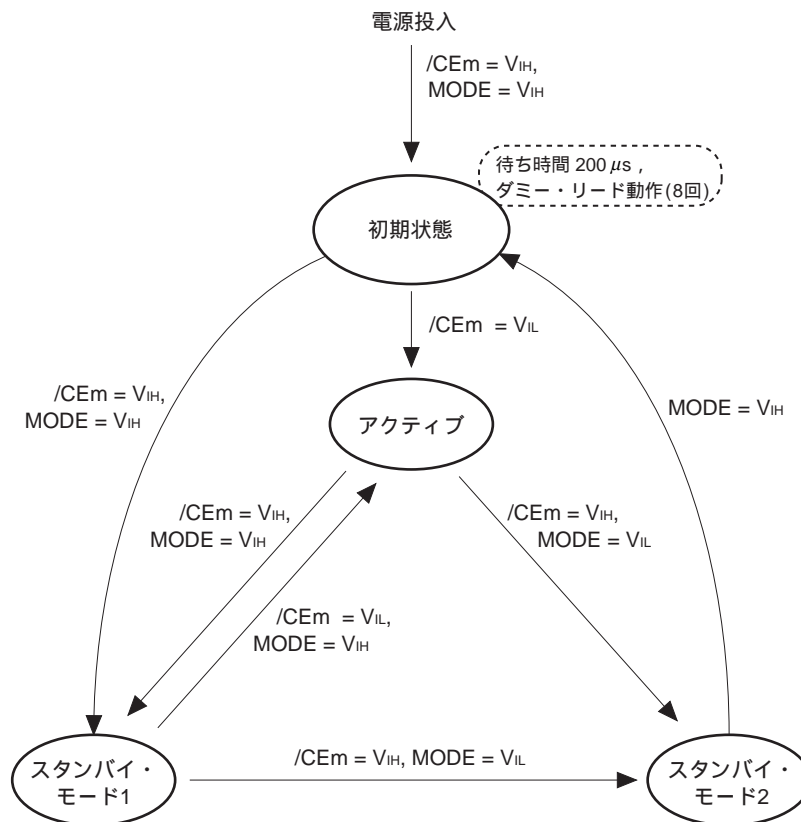
(3) スタンバイ・モード 2 から

この状態からアクティブもしくはスタンバイ・モード 1 へ状態を遷移させる場合は、MODE を V<sub>IH</sub> にし、電源立ち上げ時と同様に 200 μs ウェイトした後、ダミー・リード動作を 8 回行う必要があります。図 33 スタンバイ・モード 2 エントリ/リカバリ・タイミング・チャート (モバイル用途 RAM) を参照してください。

アクティブに遷移する場合は、この後 /CEm を V<sub>IL</sub> へ変化させます。

スタンバイ・モード 1 に遷移する場合は、この後 MODE、/CEm ともに変化させないでください。

図 2 スタンバイ・モード状態遷移図



**電気的特性**

電源投入時には、 $V_{ccf}$   $V_{ccf}$  (MIN.) になるまで、 $/RESET$  端子に  $V_{ss} \pm 0.2$  V を入力してください。

**絶対最大定格**

項目	略号	条件	定格	単位	
電源電圧	$V_{ccf}$	$V_{ss}$ を基準とする	-0.5 ~ +4.0	V	
	$V_{ccm}$	$V_{ss}$ を基準とする	-0.5 ~ +4.0		
入出力電圧	$V_T$	$V_{ss}$ を基準とする	$/WP(ACC)$ , $/RESET$	-0.5 <sup>注1</sup> ~ +13.0	V
			上記以外	-0.5 <sup>注1</sup> ~ $V_{ccf}$ , $V_{ccm} + 0.4$ (4.0 V MAX.) <sup>注2</sup>	
動作周囲温度	$T_A$		-20 ~ +70	°C	
保存温度	$T_{stg}$		-55 ~ +125	°C	

- 注 1. パルス幅 20 ns 以下の場合：-1.0 V (MIN.)  
 2. パルス幅 20 ns 以下の場合： $V_{ccf}$ ,  $V_{ccm} + 0.5$  V (MAX.)

**注意** 各項目のうち1項目でも、また一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で、製品をご使用ください。

**推奨動作条件**

**共通**

項目	略号	条件	MIN.	TYP.	MAX.	単位
電源電圧	$V_{ccf}$ , $V_{ccm}$		2.6		3.0	V
動作周囲温度	$T_A$		-20		+70	°C

**フラッシュメモリ**

項目	略号	条件	MIN.	TYP.	MAX.	単位
ハイ・レベル入力電圧	$V_{IH}$		2.4		$V_{ccf} + 0.3$	V
ロウ・レベル入力電圧	$V_{IL}$		-0.3		+0.5	V

**モバイル用途 RAM**

項目	略号	条件	MIN.	TYP.	MAX.	単位
ハイ・レベル入力電圧	$V_{IH}$		$V_{ccm} \times 0.8$		$V_{ccm} + 0.3$	V
ロウ・レベル入力電圧	$V_{IL}$		-0.3 <sup>注</sup>		$V_{ccm} \times 0.2$	V

注 パルス幅 30 ns の場合：-0.5 V (MIN.)



DC 特性 (推奨動作条件による)

共通

項目	略号	条件	MIN.	TYP.	MAX.	単位
入力リーク電流	I <sub>LI</sub>		-1.0		+1.0	μA
出力リーク電流	I <sub>LO</sub>		-1.0		+1.0	μA

フラッシュメモリ

項目	略号	条件	MIN.	TYP.	MAX.	単位	
ハイ・レベル出力電圧	V <sub>OH</sub>	I <sub>OH</sub> = -500 μA, V <sub>CCf</sub> = V <sub>CCf</sub> (MIN.)	V <sub>CCf</sub> -0.3			V	
ロウ・レベル出力電圧	V <sub>OL</sub>	I <sub>OL</sub> = +1.0 mA, V <sub>CCf</sub> = V <sub>CCf</sub> (MIN.)			0.3	V	
電源電流	リード バイト・モード	V <sub>CCf</sub> = V <sub>CCf</sub> (MAX.), /CEf = V <sub>IL</sub> , /OE = V <sub>IH</sub>	t <sub>CYCLE</sub> = 5 MHz	10	16	mA	
			t <sub>CYCLE</sub> = 1 MHz	2	4		
			t <sub>CYCLE</sub> = 5 MHz	10	16		
			t <sub>CYCLE</sub> = 1 MHz	2	4		
	書き込み / 消去	I <sub>CC2f</sub>	V <sub>CCf</sub> = V <sub>CCf</sub> (MAX.), /CEf = V <sub>IL</sub> , /OE = V <sub>IH</sub>		15	30	mA
	スタンバイ	I <sub>CC3f</sub>	V <sub>CCf</sub> = V <sub>CCf</sub> (MAX.), /CEf = /RESET = /WP(ACC) = V <sub>CCf</sub> ± 0.3 V, /OE = V <sub>IL</sub>		0.2	5	μA
	スタンバイ / リセット	I <sub>CC4f</sub>	V <sub>CCf</sub> = V <sub>CCf</sub> (MAX.), /RESET = V <sub>SS</sub> ± 0.2 V		0.2	5	μA
	オートマチック・スリープ・モード	I <sub>CC5f</sub>	V <sub>IH</sub> = V <sub>CCf</sub> ± 0.2 V, V <sub>IL</sub> = V <sub>SS</sub> ± 0.2 V		0.2	5	μA
	書き込み時リード	I <sub>CC6f</sub>	V <sub>IH</sub> = V <sub>CCf</sub> ± 0.2 V, V <sub>IL</sub> = V <sub>SS</sub> ± 0.2 V		21	45	mA
	消去時リード	I <sub>CC7f</sub>	V <sub>IH</sub> = V <sub>CCf</sub> ± 0.2 V, V <sub>IL</sub> = V <sub>SS</sub> ± 0.2 V		21	45	mA
サスペンド時書き込み	I <sub>CC8f</sub>	/CEf = V <sub>IL</sub> , /OE = V <sub>IH</sub> , 自動書き込み		17	35	mA	
アクセラレーション 書き込み	I <sub>ACC</sub>	/WP(ACC)端子		5	10	mA	
		V <sub>CCf</sub>		15	30		
/RESET ハイ・レベル入力電圧	V <sub>ID</sub>	高電圧印加時	11.5		12.5	V	
アクセラレーション書き込み電圧	V <sub>ACC</sub>	高電圧印加時	8.5		9.5	V	
低 V <sub>CCf</sub> ロックアウト電圧 <sup>注</sup>	V <sub>LKO</sub>				1.7	V	

★ 注 V<sub>CCf</sub> が V<sub>LKO</sub> 以下のとき, デバイスはすべてのライト・サイクルを無視します。デュアル・オペレーション・フラッシュメモリ 32M ビット A シリーズ インフォメーション (M14914J) を参照してください。

モバイル用途 RAM

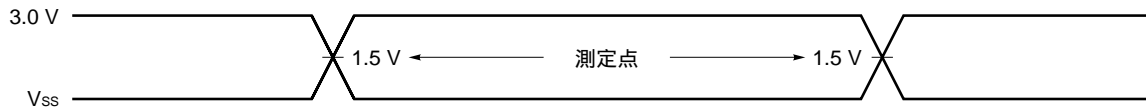
項目	略号	条件	MIN.	TYP.	MAX.	単位
ハイ・レベル出力電圧	V <sub>OH</sub>	I <sub>OH</sub> = -0.5 mA	V <sub>CCM</sub> ×0.8			V
ロウ・レベル出力電圧	V <sub>OL</sub>	I <sub>OL</sub> = 1 mA			V <sub>CCM</sub> ×0.2	V
電源電流	I <sub>CCA</sub>	/CEm = V <sub>IL</sub> , 最小サイクル時間, I <sub>I/O</sub> = 0 mA			35	mA
スタンバイ 電源電流	モード 1	I <sub>SB1</sub>	/CEm ≥ V <sub>CCM</sub> - 0.2 V, MODE ≥ V <sub>CCM</sub> - 0.2 V		100	μA
	モード 2	I <sub>SB2</sub>	/CEm ≥ V <sub>CCM</sub> - 0.2 V, MODE ≤ 0.2 V		10	

AC 特性 (推奨動作条件による)

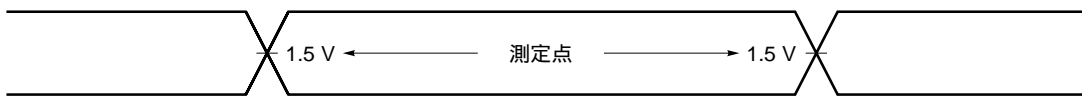
AC 特性試験条件

フラッシュメモリ

入力波形 (立ち上がり / 立ち下がり時間 5 ns)



出力測定点

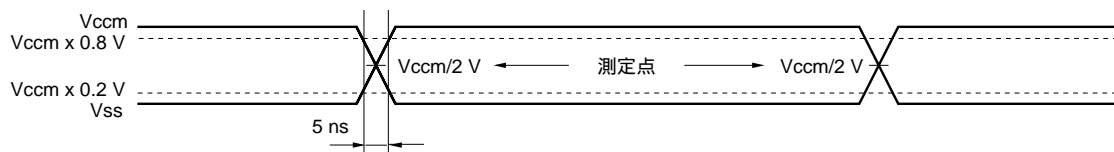


出力負荷

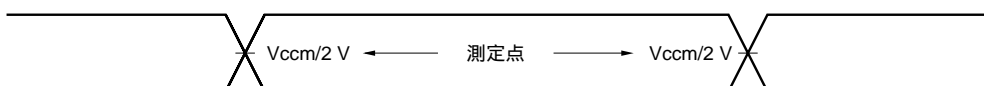
1 TTL + 30 pF

モバイル用途 RAM

入力波形 (立ち上がり / 立ち下がり時間 5 ns)



出力測定点

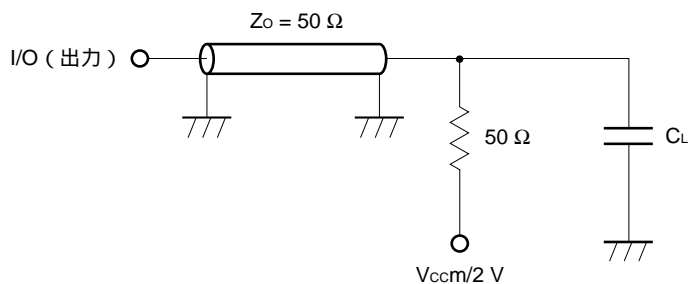


出力負荷

AC 特性は下図で示す出力負荷条件で測定しています。

$C_L : 50 \text{ pF}$

$5 \text{ pF}$  (  $t_{CLZ}, t_{OLZ}, t_{BLZ}, t_{CHZ}, t_{OHZ}, t_{BHZ}, t_{WHZ}, t_{OW}$  )



/CEf, /CEm タイミング

項目	略号	条件	MIN.	TYP.	MAX.	単位	注
/CEf, /CEm 復帰時間	t <sub>CCR</sub>		0			ns	

リード・サイクル (フラッシュメモリ)

項目	略号	条件	MIN.	TYP.	MAX.	単位	注
リード・サイクル時間 V <sub>ccf</sub> ≥ 2.7 V	t <sub>RC</sub>		90			ns	
			85				
アドレス・アクセス時間 V <sub>ccf</sub> ≥ 2.7 V	t <sub>ACC</sub>	/CEf = /OE = V <sub>IL</sub>			90	ns	
					85		
/CEf アクセス時間 V <sub>ccf</sub> ≥ 2.7 V	t <sub>CEf</sub>	/OE = V <sub>IL</sub>			90	ns	
					85		
/OE アクセス時間	t <sub>OE</sub>	/CEf = V <sub>IL</sub>			40	ns	
出力オフ時間	t <sub>DF</sub>	/OE = V <sub>IL</sub> または /CEf = V <sub>IL</sub>			30	ns	
出力保持時間	t <sub>OH</sub>		0			ns	
/RESET パルス幅	t <sub>RP</sub>		500			ns	
リード前の /RESET 保持時間	t <sub>RH</sub>		50			ns	
/RESET ロウ・レベルから リード・モード復帰時間	t <sub>READY</sub>				20	μs	
/CEf から CIOf の切り替え時間	t <sub>ELFL</sub> /t <sub>ELFH</sub>				5	ns	
CIOf ロウ・レベルからの出力オフ時間	t <sub>FLOZ</sub>				30	ns	
CIOf ハイ・レベルからのアクセス時間 V <sub>ccf</sub> ≥ 2.7 V	t <sub>FHQV</sub>		90			ns	
			85				

備考 t<sub>DF</sub> は, /CEf もしくは /OE の非活性から出力が Hi-Z になるまでの時間です。

ライト・サイクル (書き込み / 消去) (フラッシュメモリ)

項目	略号	MIN.	TYP.	MAX.	単位	注
ライト・サイクル時間 <span style="float: right;">V<sub>ccf</sub> ≥ 2.7 V</span>	t <sub>wc</sub>	90			ns	
		85				
アドレス・セット時間 (/WE アドレス)	t <sub>AS</sub>	0			ns	
アドレス・セット時間 (/CEf アドレス)	t <sub>AS</sub>	0			ns	
アドレス保持時間 (/WE アドレス)	t <sub>AH</sub>	45			ns	
アドレス保持時間 (/CEf アドレス)	t <sub>AH</sub>	45			ns	
入力データ・セット時間	t <sub>DS</sub>	35			ns	
入力データ保持時間	t <sub>DH</sub>	0			ns	
/OE 保持時間	リード トグル・ビット, データ・ポーリング	0			ns	
		10				
ライト前のリード・リカバリ時間 (/OE /CEf)	t <sub>GHEL</sub>	0			ns	
ライト前のリード・リカバリ時間 (/OE /WE)	t <sub>GHWL</sub>	0			ns	
/WE セット時間 (/CEf /WE)	t <sub>WS</sub>	0			ns	
/CEf セット時間 (/WE /CEf)	t <sub>CS</sub>	0			ns	
/WE 保持時間 (/CEf /WE)	t <sub>WH</sub>	0			ns	
/CEf 保持時間 (/WE /CEf)	t <sub>CH</sub>	0			ns	
ライト・パルス幅	t <sub>WP</sub>	35			ns	
/CEf パルス幅	t <sub>CP</sub>	35			ns	
ライト・パルス幅ハイ・レベル	t <sub>WPH</sub>	30			ns	
/CEf パルス幅ハイ・レベル	t <sub>CPH</sub>	30			ns	
バイト書き込み時間	t <sub>BPG</sub>		9	200	μs	
ワード書き込み時間	t <sub>WPG</sub>		11	200	μs	
セクタ消去時間	t <sub>SER</sub>		0.7	5	s	1
V <sub>ccf</sub> セット時間	t <sub>VCS</sub>	50			μs	
RY (/BY) からのリカバリ時間	t <sub>RB</sub>	0			ns	
/RESET パルス幅	t <sub>RP</sub>	500			ns	
セクタ・グループ保護一時解除時 RY(/BY)ハイ・レベルから /RESET 高電位(V <sub>ID</sub> )保持時間	t <sub>R RB</sub>	20			μs	
/RESET 保持時間	t <sub>RH</sub>	50			ns	
自動書き込み / 消去終了からデータ出力までの時間 <span style="float: right;">V<sub>ccf</sub> ≥ 2.7 V</span>	t <sub>EOE</sub>			90	ns	
				85		
書き込み / 消去が有効になるまでの RY (/BY) の遅延時間	t <sub>BUSY</sub>			90	ns	
トグル・ビット中の/OE ロウ・レベルまでのアドレス・セット時間	t <sub>ASO</sub>	15			ns	
トグル・ビット中の/CEf もしくは/OE のハイ・レベルまでの アドレス保持時間	t <sub>AHT</sub>	0			ns	
トグル動作のための /CEf パルス幅ハイ・レベル	t <sub>CEPH</sub>	20			ns	
トグル動作のための /OE パルス幅ハイ・レベル	t <sub>OEPH</sub>	20			ns	
電圧遷移時間	t <sub>VLHT</sub>	4			μs	2
V <sub>ID</sub> までの立ち上がり時間 (/RESET)	t <sub>VIDR</sub>	500			ns	3
V <sub>ACC</sub> までの立ち上がり時間 (/WP(ACC))	t <sub>VACCR</sub>	500			ns	2
消去タイムアウト時間	t <sub>TOW</sub>	50			μs	4
消去サスペンド遷移時間	t <sub>SPD</sub>			20	μs	4

- 注 1. 消去前の書き込み時間は含んでいません。  
 2. セクタ・グループ保護, アクセラレーション・モードのみ。  
 3. セクタ・グループ保護のみ。  
 4. 表のみ。

ライト動作（書き込み / 消去）のパフォーマンス（フラッシュメモリ）

項 目	備 考	MIN.	TYP.	MAX.	単 位
セクタ消去時間	消去より先の書き込み時間は除く		0.7	5	s
チップ消去時間	消去より先の書き込み時間は除く		50		s
バイト書き込み時間	システム・レベルのオーバー・ヘッドは除く		9	200	$\mu$ s
ワード書き込み時間	システム・レベルのオーバー・ヘッドは除く		11	200	$\mu$ s
チップ書き込み時間	システム・レベルのオーバー・ヘッドは除く	バイト・モード	40		s
		ワード・モード	25		
アクセラレーション 書き込み時間	システム・レベルのオーバー・ヘッドは除く		7	150	$\mu$ s
書き込み / 消去サイクル		100,000			cycle

リード・サイクル (モバイル用途 RAM)

項目	略号	MC-242442-B90		MC-242442-B95		MC-242442-B10		単位	条件
		MIN.	MAX.	MIN.	MAX.	MIN.	MAX.		
リード・サイクル時間	t <sub>RC</sub>	80	10,000	90	10,000	110	10,000	ns	注 1
同一アドレス・リード・サイクル時間	t <sub>RC1</sub>	80	10,000	90	10,000	110	10,000	ns	注 2
アドレス・スキュー時間	t <sub>skew</sub>		10		15		20	ns	注 3
/CEm パルス幅	t <sub>CP</sub>	10		10		10		ns	
アドレス・アクセス時間	t <sub>AA</sub>		80		90		100	ns	注 4
/CEm アクセス時間	t <sub>ACS</sub>		80		90		100	ns	
/OE アクセス時間	t <sub>OE</sub>		35		40		50	ns	注 5
/LB, /UB アクセス時間	t <sub>BA</sub>		35		40		50	ns	
アドレス 出力ホールド時間	t <sub>OH</sub>	10		10		10		ns	
/CEm 出力セット時間	t <sub>CLZ</sub>	10		10		10		ns	
/OE 出力セット時間	t <sub>OLZ</sub>	5		5		5		ns	
/LB, /UB 出力セット時間	t <sub>BLZ</sub>	5		5		5		ns	
/CEm 出力フローティング時間	t <sub>CHZ</sub>		25		25		25	ns	
/OE 出力フローティング時間	t <sub>OHZ</sub>		25		25		25	ns	
/LB, /UB 出力フローティング時間	t <sub>BHZ</sub>		25		25		25	ns	

- 注 1. 1 リード・サイクル (t<sub>RC</sub>) は、最小値 (t<sub>RC(MIN.)</sub>) および最大値 (t<sub>RC(MAX.)</sub>=10 μs) を満たさなければなりません。t<sub>RC</sub> は/CEm のロウ・レベル入力点とアドレス確定点の遅い方から、/CEm のハイ・レベル入力点と次のアドレス変化開始点の早い方までの時間を示します。そのため t<sub>RC</sub> には、以下の 4 通りの条件があります。
- 1) アドレス確定点から/CEm のハイ・レベル入力点までの時間 (アドレス・アクセス)
  - 2) アドレス確定点から次のアドレス変化開始点までの時間 (アドレス・アクセス)
  - 3) /CEm のロウ・レベル入力点から次のアドレス変化開始点までの時間 (/CEm アクセス)
  - 4) /CEm のロウ・レベル入力点から/CEm のハイ・レベル入力点までの時間 (/CEm アクセス)
2. 同一アドレス・リード・サイクル時間 (t<sub>RC1</sub>) は、アドレス固定、/CEm をロウ・レベル状態で/OE または/LB, /UB をトグルして連続リード動作を行なう場合の 1 回のリード動作のサイクル時間です。同一アドレス・リード・サイクル時間 (t<sub>RC1</sub>) の和 (t<sub>RC</sub>) は 10 μs 以下になるようにしてください。
3. t<sub>skew</sub> は、条件により以下 3 種類の時間を表します。
- 1) /CEm をハイ・レベルからロウ・レベルに切り替える場合、t<sub>skew</sub> は/CEm のロウ・レベル入力点から、次にアドレスが確定するまでの時間
  - 2) /CEm をロウ・レベルからハイ・レベルに切り替える場合、t<sub>skew</sub> はアドレス変化開始点から、/CEm のハイ・レベル入力点までの時間
  - 3) /CEm をロウ・レベルに固定した場合、t<sub>skew</sub> はアドレス変化開始点から、次のアドレス確定点までの時間  
t<sub>skew</sub> は/CEm がアクティブ・レベルの状態のみに規定されますので、アドレス確定後に/CEm がハイ・レベルからロウ・レベルに切り替わる場合や/CEm がロウ・レベルからハイ・レベルに切り替わった後にアドレスが変化する場合は t<sub>skew</sub> の制限はありません。
4. t<sub>AA</sub> と t<sub>ACS</sub> は、アドレス・アクセス (注 1 の 1), 2) の時には t<sub>AA</sub> だけを満たし、/CEm アクセス (注 1 の 3), 4) の時には t<sub>ACS</sub> だけを満たします。
5. t<sub>BA</sub> と t<sub>OE</sub> は/UB, /LB のアクティブ点が/OE のアクティブ点よりも遅い場合 t<sub>BA</sub> だけを満たし、/UB, /LB のアクティブ点が/OE のアクティブ点よりも早い場合 t<sub>OE</sub> だけを満たします。

ライト・サイクル (モバイル用途 RAM)

項目	略号	MC-242442-B90		MC-242442-B95		MC-242442-B10		単位	条件
		MIN.	MAX.	MIN.	MAX.	MIN.	MAX.		
ライト・サイクル時間	t <sub>wc</sub>	80	10,000	90	10,000	110	10,000	ns	注 1
同一アドレス・ライト・サイクル時間	t <sub>wc1</sub>	80	10,000	90	10,000	110	10,000	ns	注 2
アドレス・スキュー時間	t <sub>sKEW</sub>		10		15		20	ns	注 3
/CEm /WE セット時間	t <sub>cw</sub>	40		50		60		ns	注 4
/LB, /UB /WE セット時間	t <sub>bw</sub>	30		35		40		ns	
アドレス /WE セット時間	t <sub>aw</sub>	35		45		55		ns	
ライト・パルス幅	t <sub>wp</sub>	30		35		40		ns	
ライト・エンド リカバリ時間	t <sub>wr</sub>	20		20		20		ns	注 5
/CEm パルス幅	t <sub>cp</sub>	10		10		10		ns	
アドレス・セットアップ時間	t <sub>as</sub>	0		0		0		ns	
バイト・ライト・ホールド時間	t <sub>bwh</sub>	20		20		20		ns	
入力データ・セット時間	t <sub>dw</sub>	20		25		30		ns	
入力データ・ホールド時間	t <sub>dh</sub>	0		0		0		ns	
/OE 出力セット時間	t <sub>olZ</sub>	5		5		5		ns	
/WE 出力フローティング時間	t <sub>whZ</sub>		25		25		25	ns	
/OE 出力フローティング時間	t <sub>ohZ</sub>		25		25		25	ns	
/WE 出力活性化時間	t <sub>ow</sub>	5		5		5		ns	

注 1. 1 ライト・サイクル (t<sub>wc</sub>) は、最小値 (t<sub>wc(MIN.)</sub>) および最大値 (t<sub>wc(MAX.)</sub>=10 μs) を満たさなければなりません。

t<sub>wc</sub> は /CEm のロウ・レベル入力点とアドレス確定点の遅い方から、/CEm のハイ・レベル入力点と次のアドレス変化開始点の早い方までの時間を示します。そのため t<sub>wc</sub> には以下の 4 通りの条件があります。

- 1) アドレス確定点から /CEm のハイ・レベル入力点までの時間
  - 2) アドレス確定点から次のアドレス変化開始点までの時間
  - 3) /CEm のロウ・レベル入力点から次のアドレス変化開始点までの時間
  - 4) /CEm のロウ・レベル入力点から /CEm のハイ・レベル入力点までの時間
2. 同一アドレス・ライト・サイクル (t<sub>wc1</sub>) は、アドレス固定、/CEm をロウ・レベル状態で /LB, /UB を同時に変化させ、かつ、/WE をトグルして連続ライトを行なう場合、および /LB, /UB をトグルして連続ライトを行なう場合の 1 回のライト動作のサイクル時間です。同一アドレス・ライト・サイクル時間 (t<sub>wc1</sub>) の和 (t<sub>wc</sub>) は 10 μs 以下になるようにしてください。
3. t<sub>sKEW</sub> は条件により以下の 3 種類の時間を表します。
- 1) /CEm をハイ・レベルからロウ・レベルに切り替える場合、t<sub>sKEW</sub> は /CEm のロウ・レベル入力点から次にアドレスが確定するまでの時間
  - 2) /CEm をロウ・レベルからハイ・レベルに切り替える場合、t<sub>sKEW</sub> はアドレス変化開始点から、/CEm のハイ・レベル入力点までの時間
  - 3) /CEm をロウ・レベルに固定した場合、t<sub>sKEW</sub> はアドレス変化開始点から次のアドレス確定点までの時間
- t<sub>sKEW</sub> は /CEm がアクティブ・レベルの状態のみに規定されますので、アドレス確定後に /CEm がハイ・レベルからロウ・レベルに切り替わる場合や、/CEm がロウ・レベルからハイ・レベルに切り替わった後にアドレスが変化する場合は t<sub>sKEW</sub> の制限はありません。



4. ライト・スタートおよびライト・エンドの定義

	/CEm	/WE	/LB, /UB	状 態
ライト・スタート・パターン 1	H L	L	L	/WE, /LB, /UB がロウ・レベルの場合, /CEm がハイ・レベルからロウ・レベルに変化する時間
ライト・スタート・パターン 2	L	H L	L	/CEm, /LB, /UB がロウ・レベルの場合, /WE がハイ・レベルからロウ・レベルに変化する時間
ライト・スタート・パターン 3	L	L	H L	/CEm, /WE がロウ・レベルの場合, /LB もしくは/UB がハイ・レベルからロウ・レベルに変化する時間
ライト・エンド・パターン 1	L	L H	L	/CEm, /WE, /LB, /UB がロウ・レベルの場合, /WE がロウ・レベルからハイ・レベルに変化する時間
ライト・エンド・パターン 2	L	L	L H	/CEm, /WE, /LB, /UB がロウ・レベルの場合, /LB もしくは/UB がロウ・レベルからハイ・レベルに変化する時間

5. ライト・エンド・リカバリ時間 (t<sub>WR</sub>) の定義

- 1) ライト・エンドからアドレス変化開始点まで、もしくはライト・エンドから/CEmのハイ・レベル入力点までの時間
- 2) /CEm, /LB, /UB がロウ・レベルで同一アドレスに連続ライトする場合は、/WEのハイ・レベル入力点から/WEのロウ・レベル入力点までの時間
- 3) /CEm, /WE がロウ・レベルで同一アドレスに連続ライトする場合は、/LB, /UBのハイ・レベル入力点の遅い方から/LB, /UBのロウ・レベル入力点の早い方までの時間
- 4) /CEm がロウ・レベルで同一アドレスに連続ライトする場合は、ライト・エンドから/WE, /LB, /UBのうち最も早くハイ・レベルからロウ・レベルへ変化を開始した時点までの時間

リード・ライト・サイクル (モバイル用途 RAM)

項 目	略 号	MC-242442-B90		MC-242442-B95		MC-242442-B10		単 位	条 件
		MIN.	MAX.	MIN.	MAX.	MIN.	MAX.		
リード・ライト・サイクル時間	t <sub>RWC</sub>		10,000		10,000		10,000	ns	注 1, 2
バイト・ライト・セットアップ時間	t <sub>BWS</sub>	20		20		20		ns	
バイト・リード・セットアップ時間	t <sub>BRS</sub>	20		20		20		ns	

注1 同一アドレスに/CEmがロウ・レベル状態で/LBでリードした後に/UBでライトした場合、もしくは/UBでリードした後に/LBでライトした場合、同一アドレス・リード・サイクル時間 (t<sub>RC1</sub>) と同一アドレス・ライト・サイクル時間 (t<sub>WC1</sub>) の和 (t<sub>RWC</sub>) は 10 μs 以下になるようにしてください。

2 同一アドレスに/CEmがロウ・レベル状態で/LBでライトした後に/UBでリードした場合、もしくは/UBでライトした後に/LBでリードした場合、同一アドレス・リード・サイクル時間 (t<sub>RC1</sub>) と同一アドレス・ライト・サイクル時間 (t<sub>WC1</sub>) の和 (t<sub>RWC</sub>) は 10 μs 以下になるようにしてください。

図1 モバイル用途 RAM / フラッシュメモリ切り替えタイミング・チャート

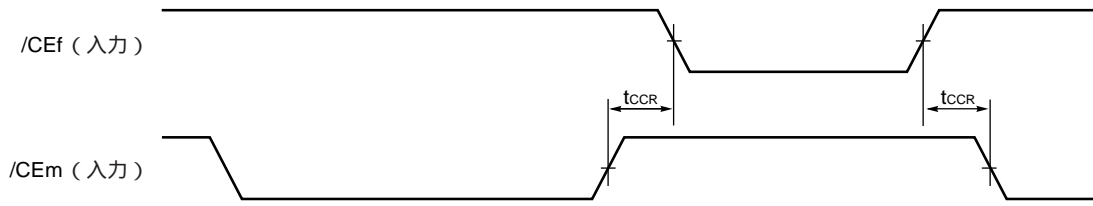


図2 リード・サイクル・タイミング・チャート1 (フラッシュメモリ)

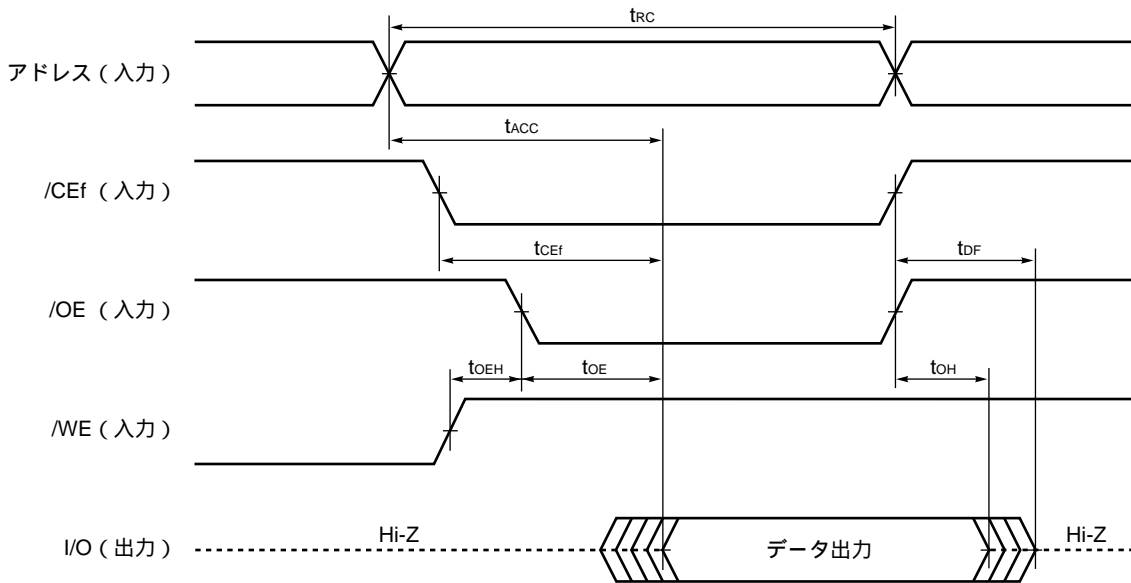


図3 リード・サイクル・タイミング・チャート2 (フラッシュメモリ)

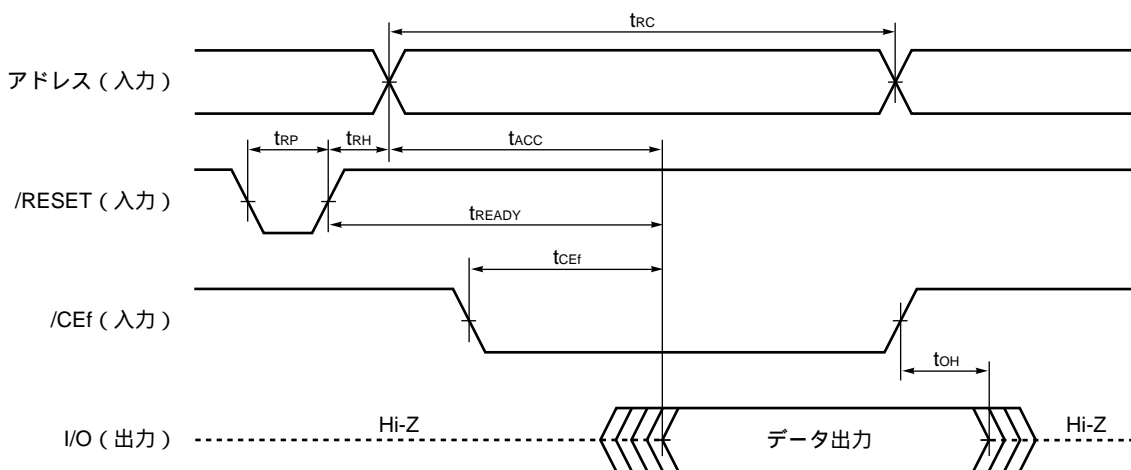
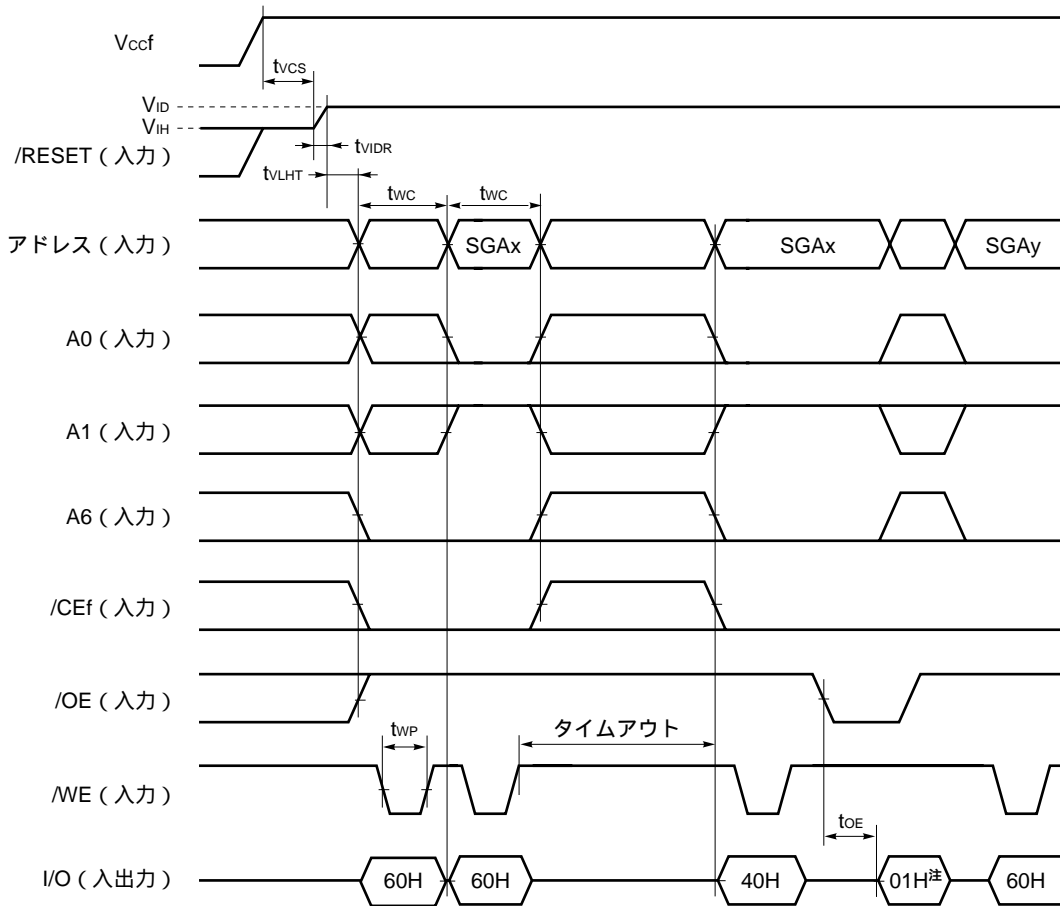


図4 セクタ・グループ保護タイミング・チャート (フラッシュメモリ)



- 注 セクタ・グループ保護の検証結果が出力されます。  
 01H：セクタ・グループは保護されています。  
 00H：セクタ・グループは保護されていません。

図5 セクタ・グループ保護一時解除タイミング・チャート (フラッシュメモリ)

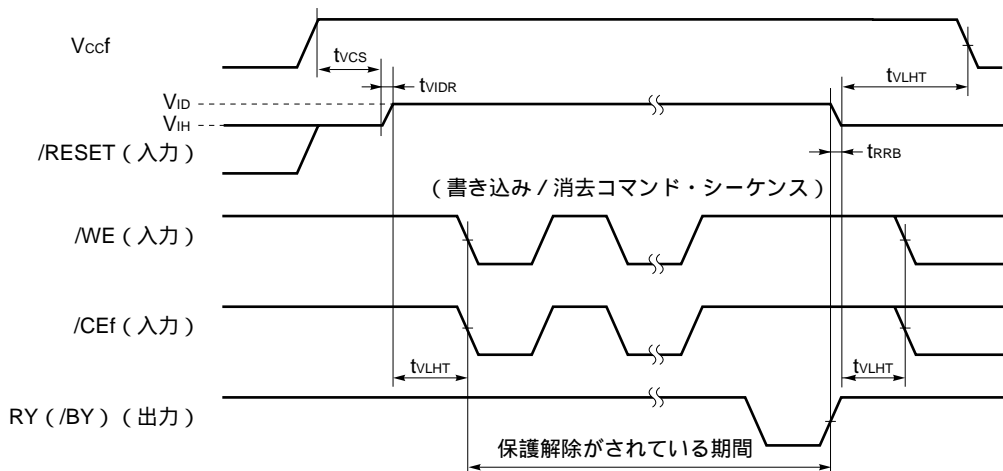


図6 アクセラレーション・モード・タイミング・チャート (フラッシュメモリ)

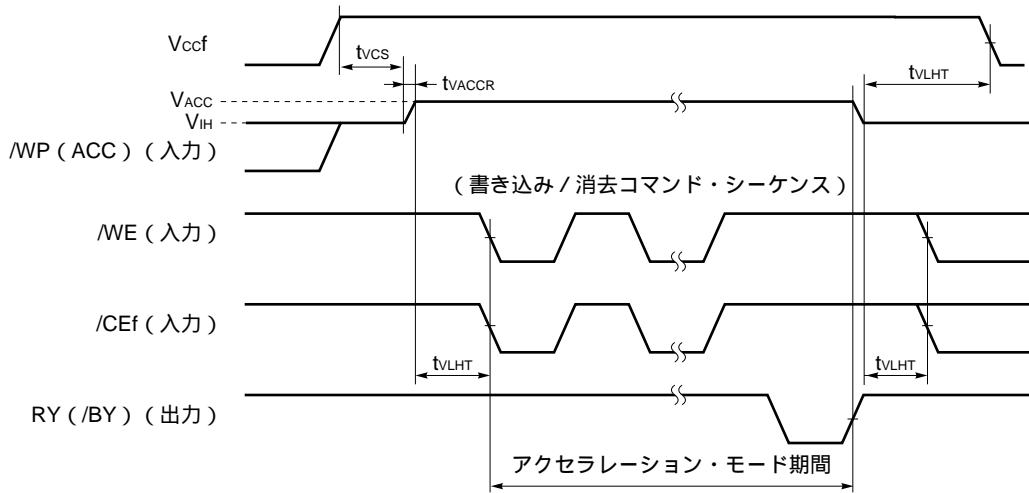


図7 デュアル・オペレーション中のタイミング・チャート (フラッシュメモリ)

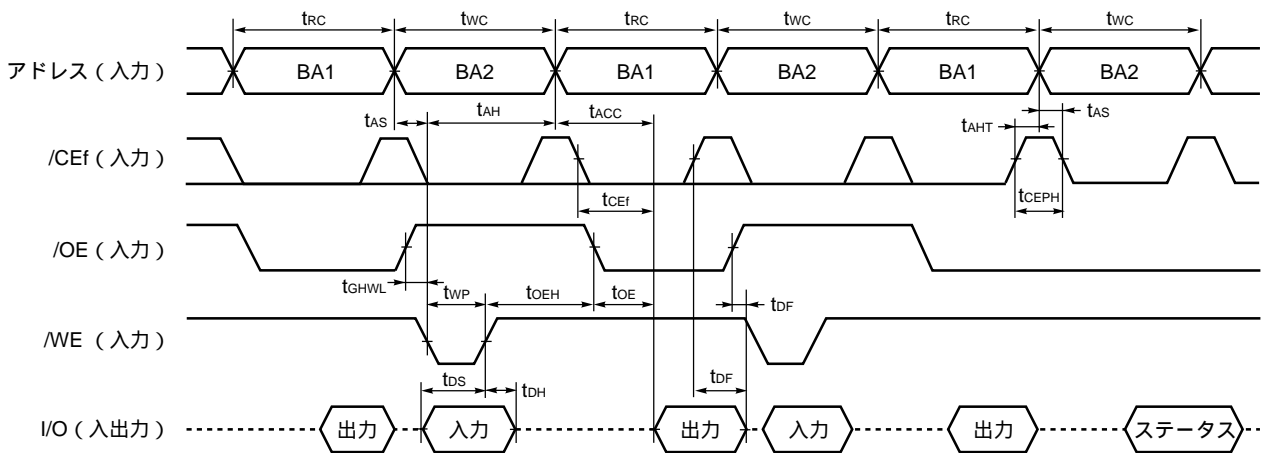
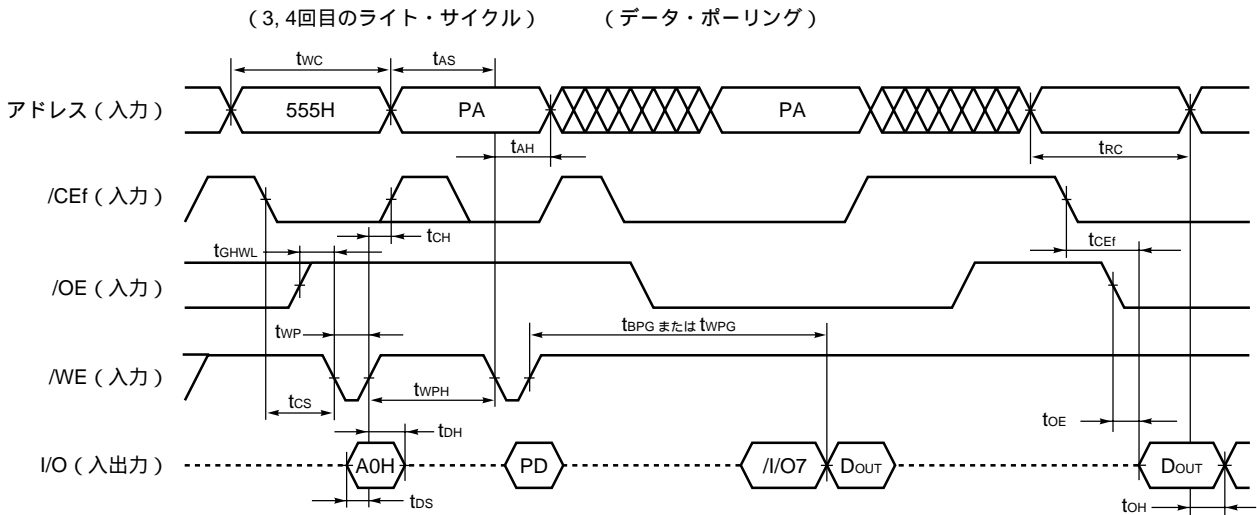
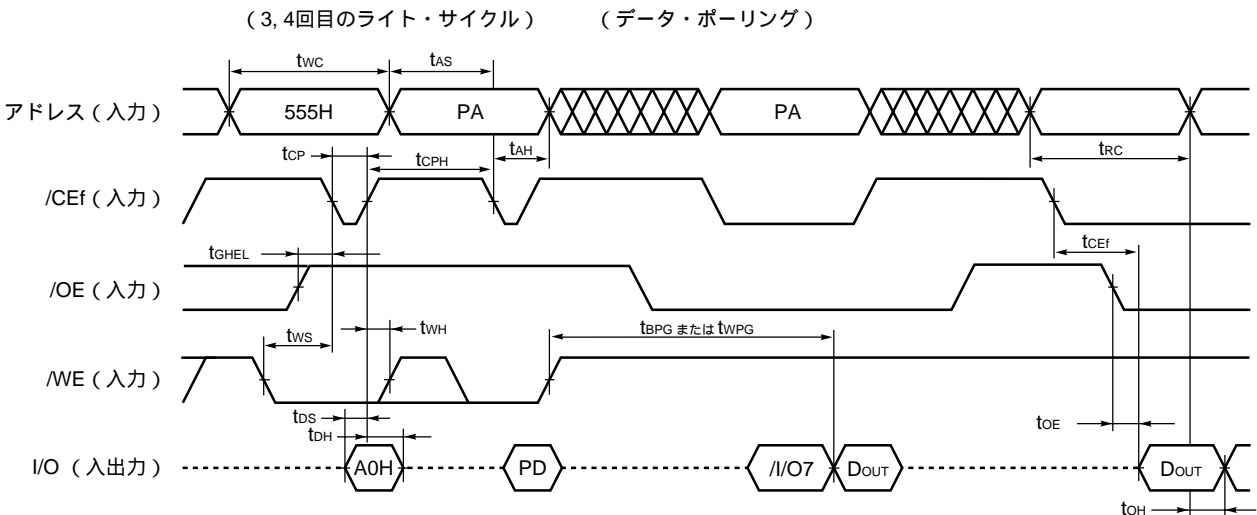


図8 書き込みタイミング・チャート（WEコントロールの場合）（フラッシュメモリ）



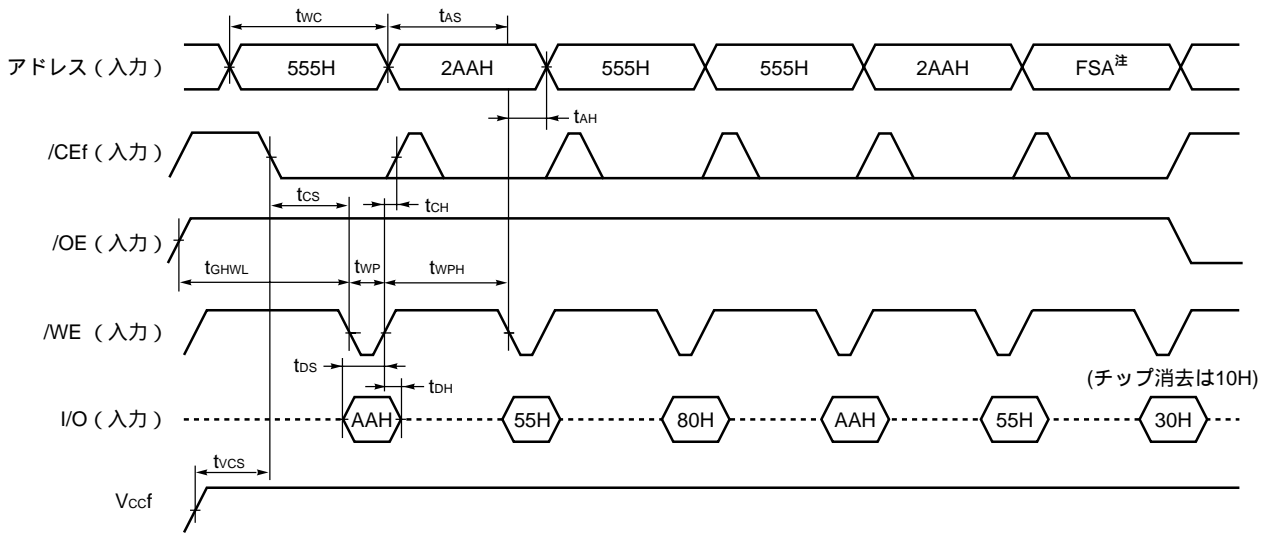
- 備考 1. このタイミング・チャートは、書き込みコマンド・シーケンスの4回のライト・サイクルのうち、終わりの2サイクルと、データ・ポーリングを表しています。
2. このタイミング・チャートは、ワード・モードのもので、バイト・モードでは、入力するアドレスが異なります。コマンド・シーケンス（フラッシュメモリ）を参照してください。
3. PA : 書き込みアドレス  
 PD : 書き込みデータ  
 //O7 : 書き込みデータの反転出力  
 DOUT : 書き込みデータの真の値

図9 書き込みタイミング・チャート（/CEfコントロールの場合）（フラッシュメモリ）



- 備考 1. このタイミング・チャートは、書き込みコマンド・シーケンスの4回のライト・サイクルのうち、終わりの2サイクルと、データ・ポーリングを表しています。
2. このタイミング・チャートは、ワード・モードのもので、バイト・モードでは、入力するアドレスが異なります。コマンド・シーケンス（フラッシュメモリ）を参照してください。
3. PA : 書き込みアドレス  
 PD : 書き込みデータ  
 //O7 : 書き込みデータの反転出力  
 DOUT : 書き込みデータの真の値

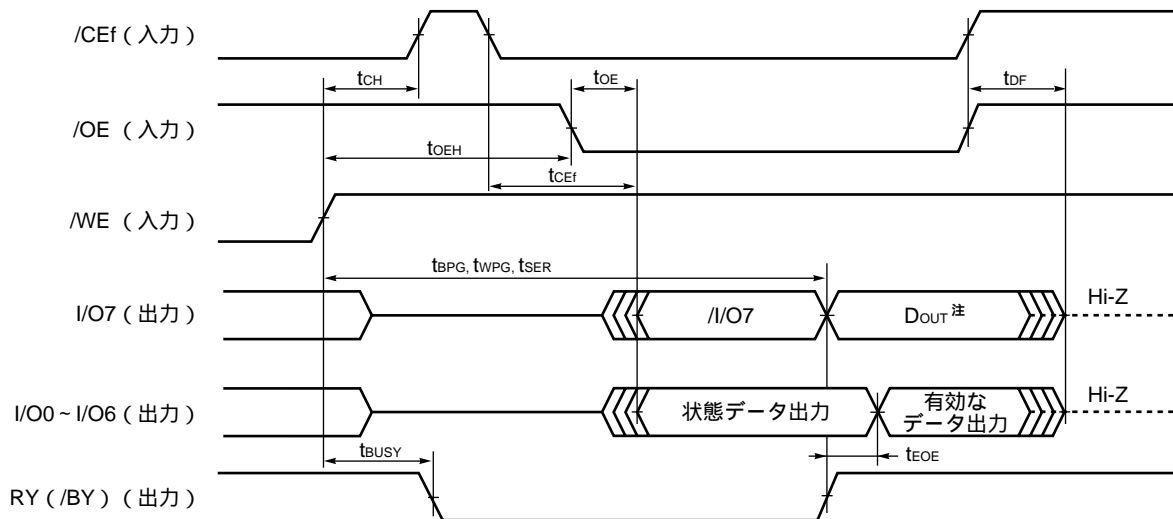
図 10 セクタ/チップ消去タイミング・チャート (フラッシュメモリ)



注 FSA は消去するセクタのセクタ・アドレスです。チップ消去の場合は、555H (ワード・モード) または AAH (バイト・モード) を入力してください。

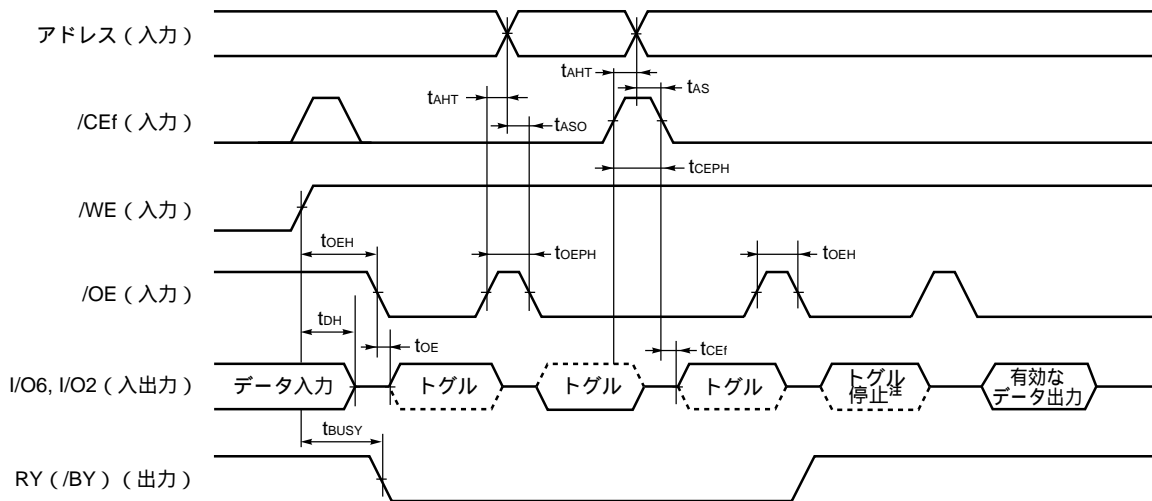
備考 このタイミング・チャートは、ワード・モードのもので、バイト・モードでは、入力するアドレスが異なります。コマンド・シーケンス (フラッシュメモリ) を参照してください。

図 11 データ・ポーリング・タイミング・チャート (フラッシュメモリ)



注 I/O7 = Dout : 書き込みデータの真の値 (自動書き込み / 消去の完了を示します)。

図 12 トグル・ビット・タイミング・チャート (フラッシュメモリ)



注 I/O6 がトグルを停止 (自動書き込み / 消去の完了を示します)。

図 13 I/O2 vs. I/O6 タイミング・チャート (フラッシュメモリ)

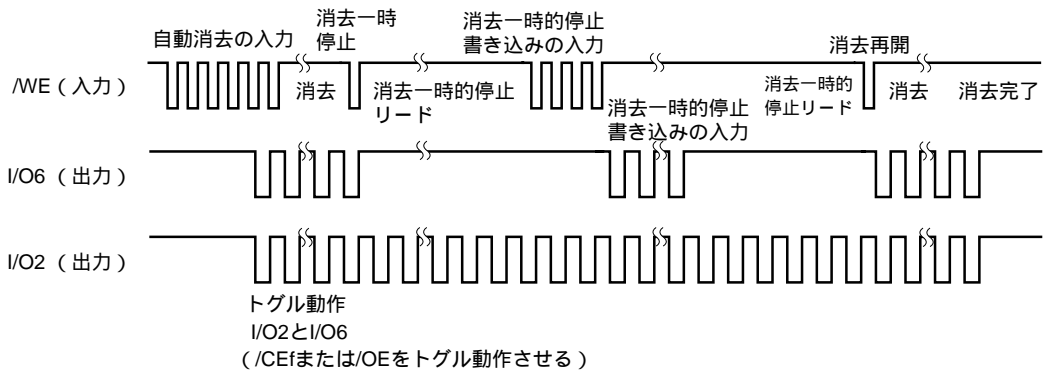


図 14 RY (/BY) (レディ / ビジィ) タイミング・チャート (フラッシュメモリ)

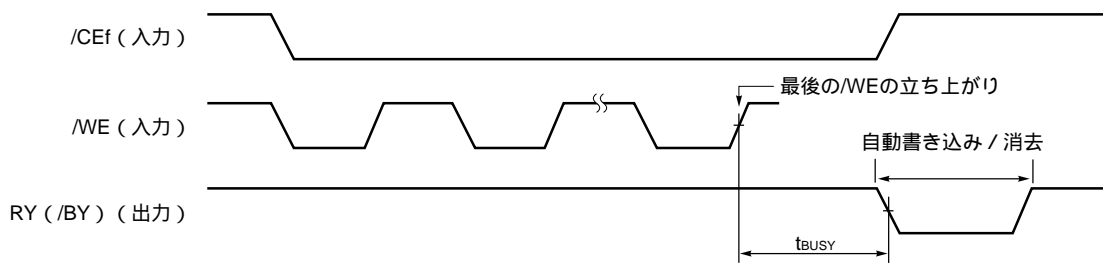


図 15 リセット / RY (/BY) タイミング・チャート (フラッシュメモリ)

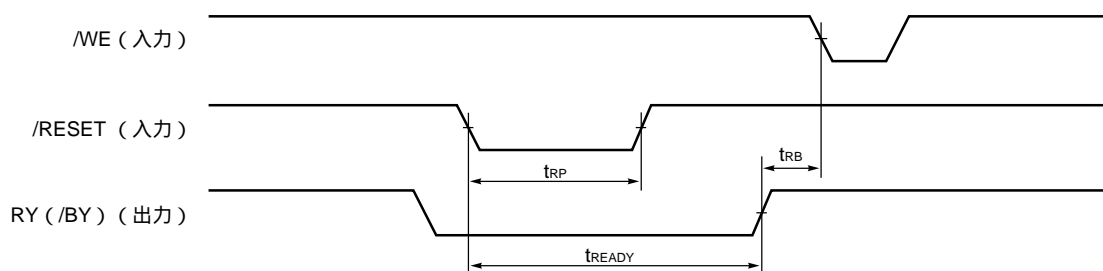


図 16 ライト時の CIOf タイミング・チャート (フラッシュメモリ)

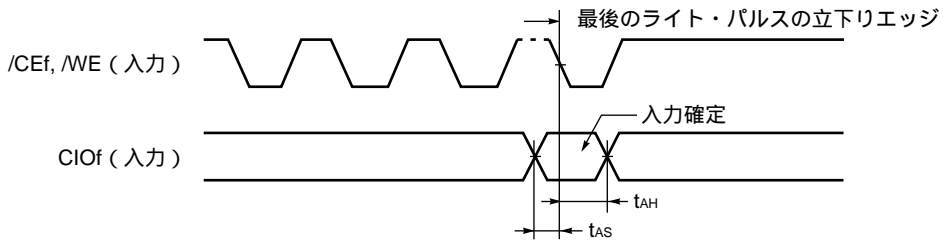


図 17 バイト・モード切り替えタイミング・チャート (フラッシュメモリ)

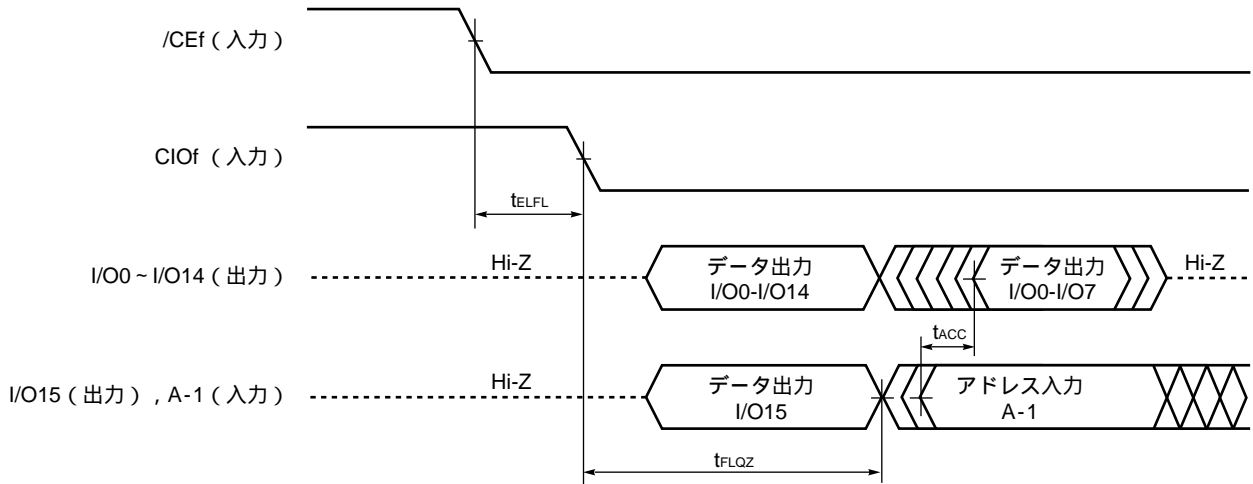


図 18 ワード・モード切り替えタイミング・チャート (フラッシュメモリ)

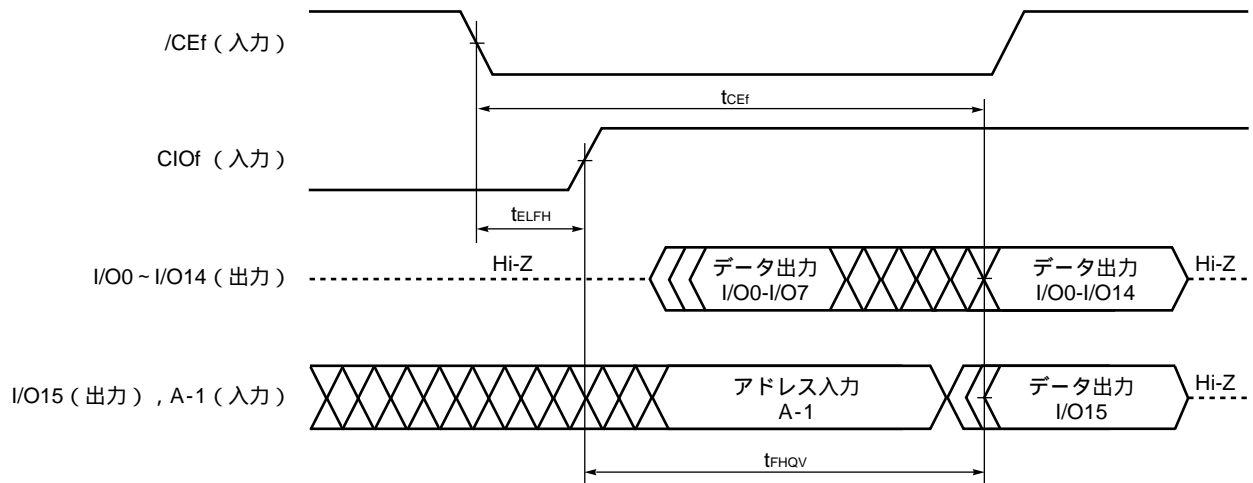
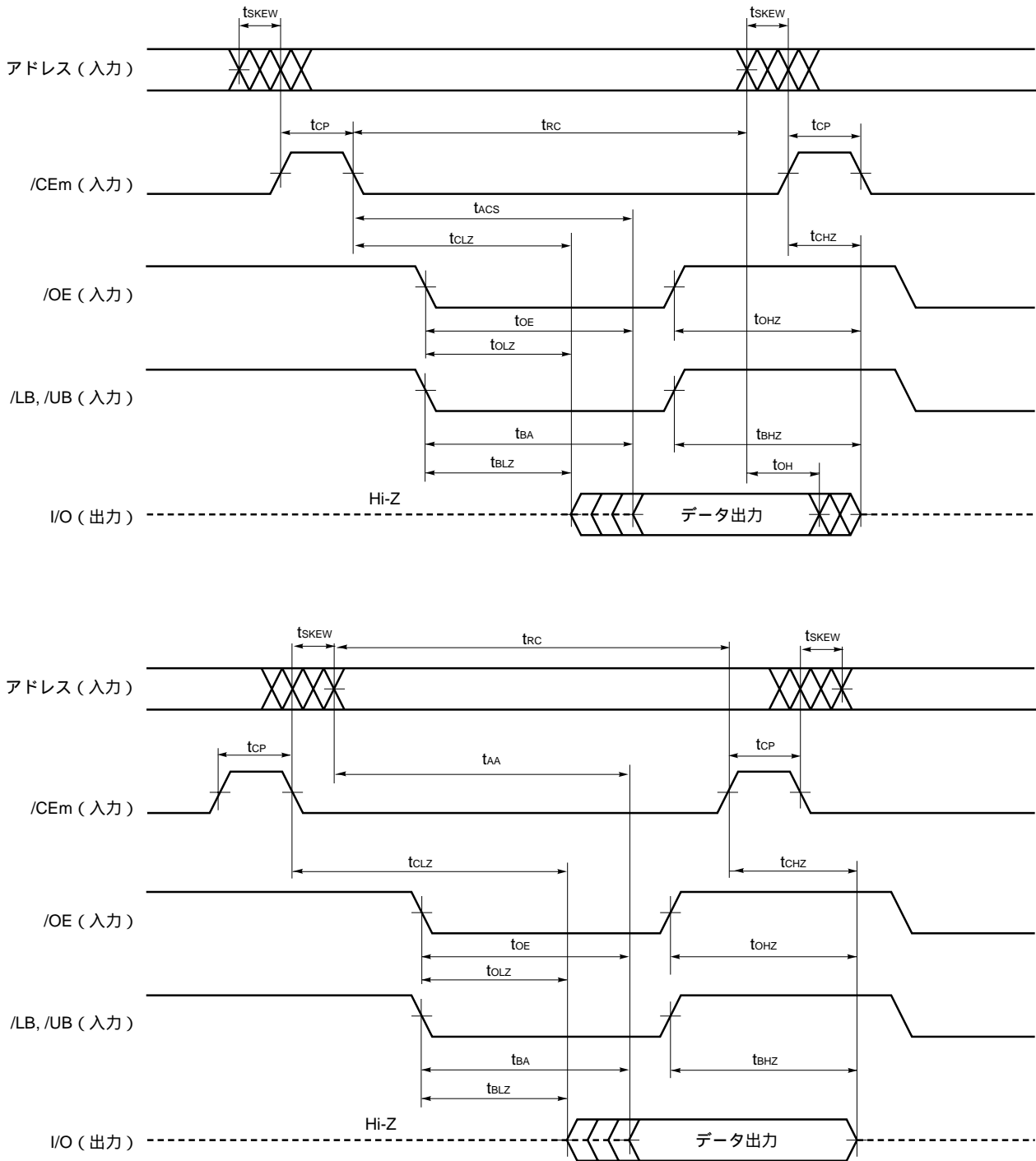




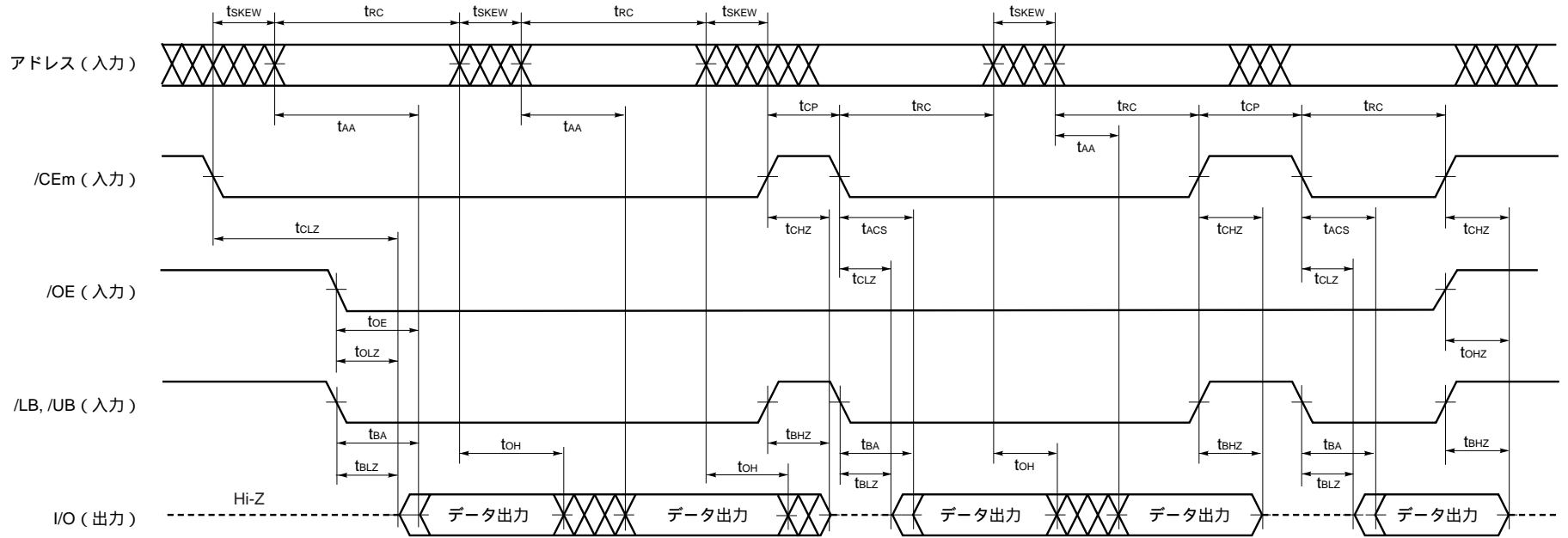
図 19 リード・サイクル・タイミング・チャート1 (モバイル用途 RAM)



**注意** リード・サイクル時間 ( $t_{RC}$ ) の最小値未満もしくは最大値を越える値でアドレスを変更した場合、すべてのデータは保証されません。

**備考** リード・サイクルでは  $/WE$  はハイ・レベルにしてください。

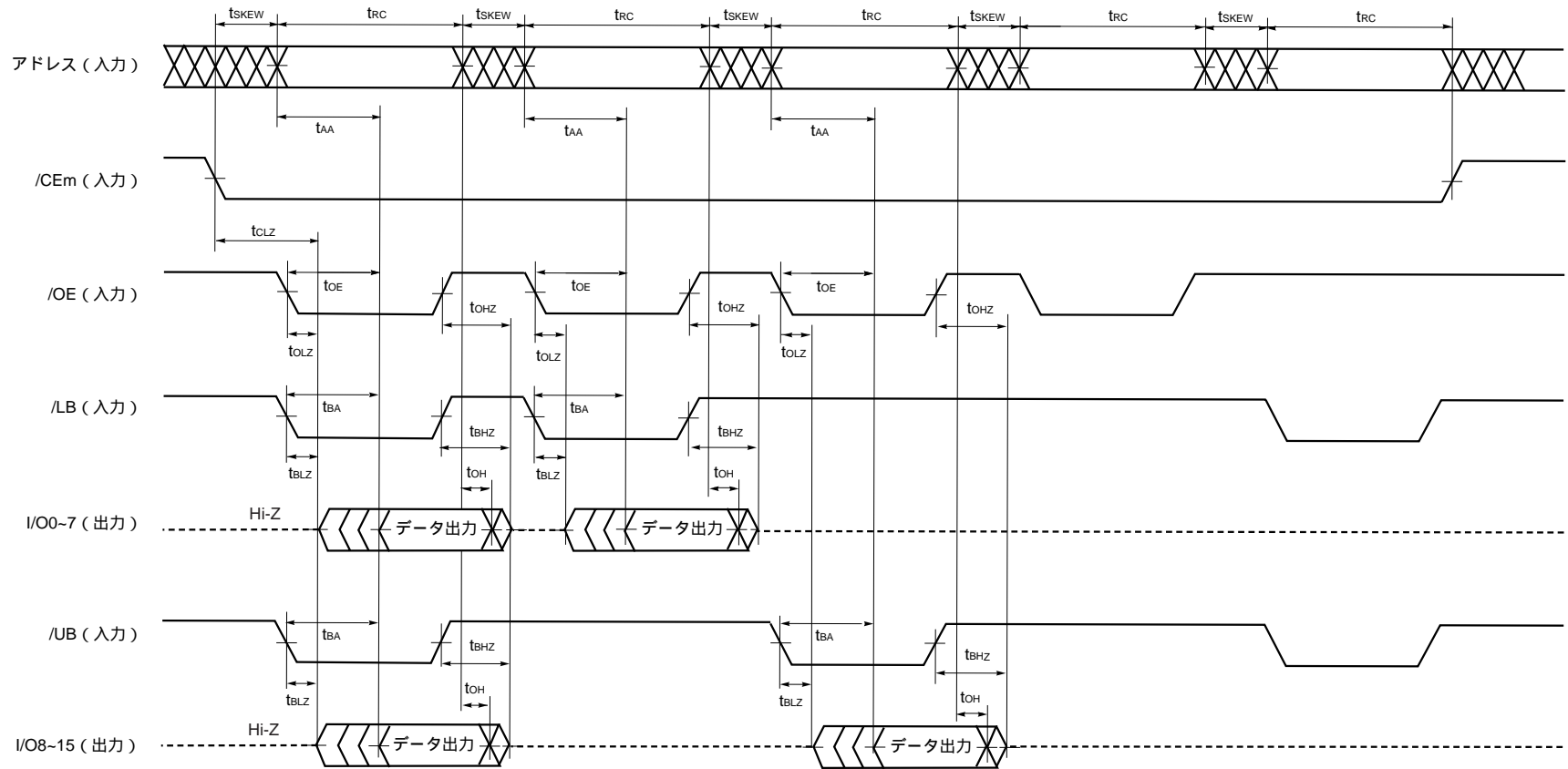
図 20 リード・サイクル・タイミング・チャート 2 (モバイル用途 RAM)



**注意** リード・サイクル時間 ( $t_{\text{RC}}$ ) の最小値未満もしくは最大値を越える値でアドレスを変更した場合、すべてのデータは保証されません。

**備考** リード・サイクルでは  $\text{/WE}$  はハイ・レベルにしてください。

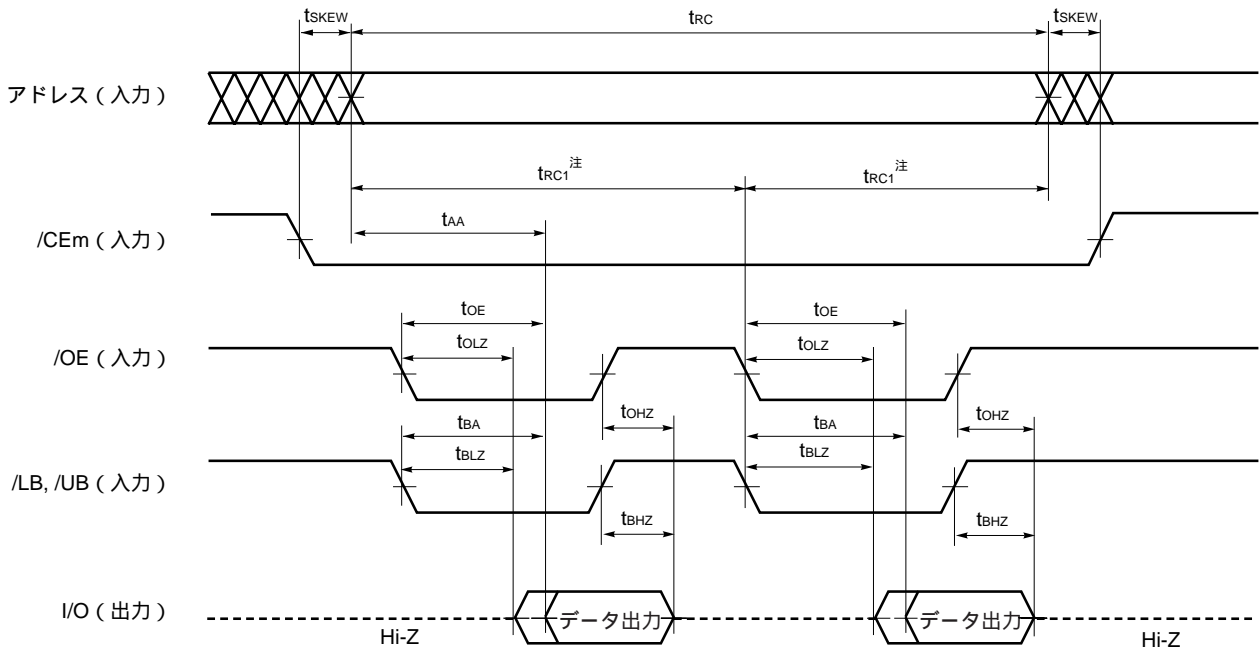
図 21 リード・サイクル・タイミング・チャート 3 (モバイル用途 RAM)



**注意** リード・サイクル時間 ( $t_{rc}$ ) の最小値未満もしくは最大値を越える値でアドレスを変更した場合、すべてのデータは保証されません。

**備考** リード・サイクルでは/WE はハイ・レベルにしてください。

図 22 リード・サイクル・タイミング・チャート 4 (モバイル用途 RAM)

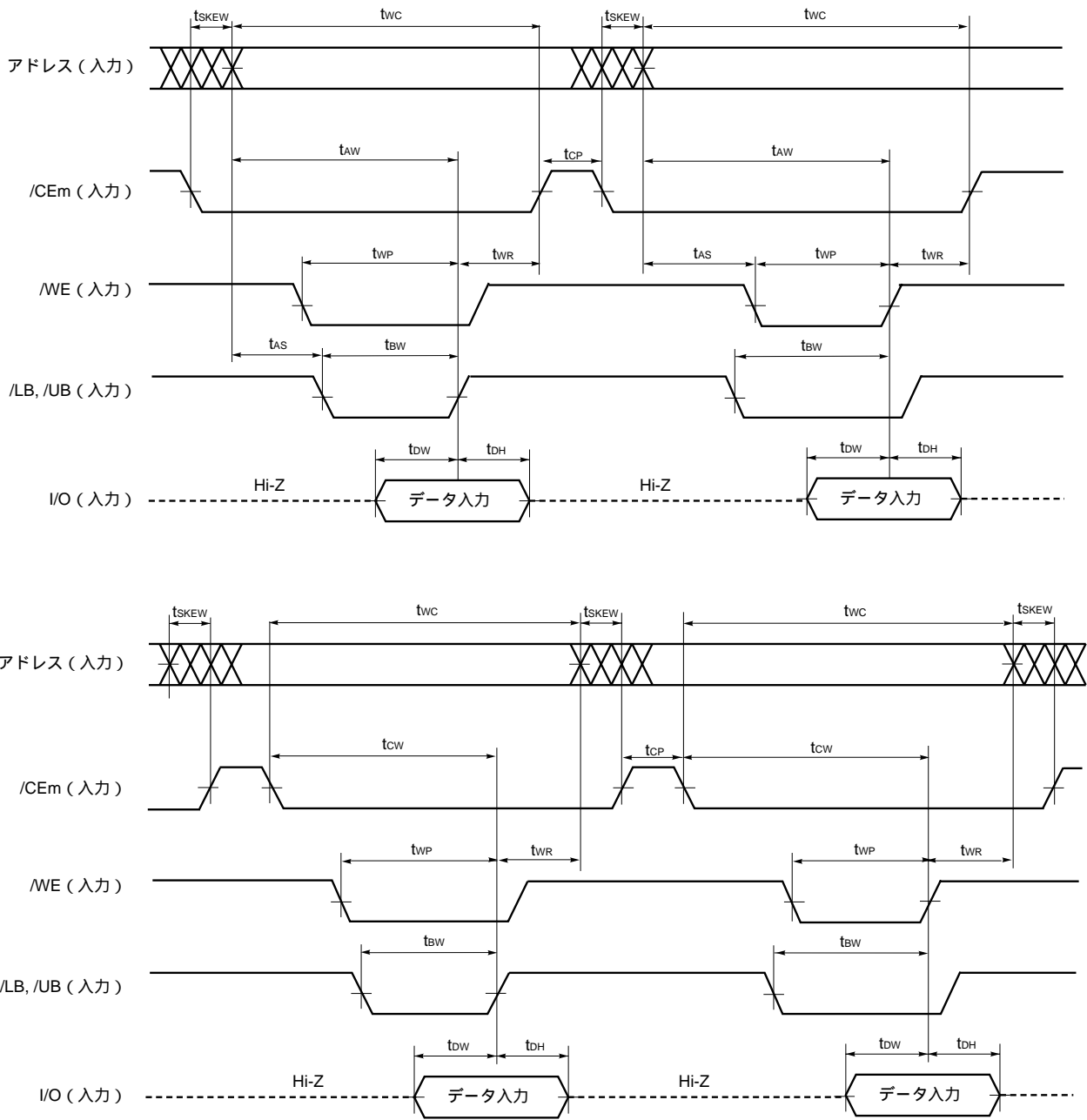


**注意** リード・サイクル時間 ( $t_{RC}$ ) の最小値未満もしくは最大値を越える値でアドレスを変更した場合、すべてのデータは保証されません。

**注** 同一アドレスに /CEm がロウ・レベル状態で /OE, /UB, /LB がトグルして連続リードを行なう場合、同一アドレス・リード・サイクル時間 ( $t_{RC1}$ ) の和 ( $t_{RC}$ ) は  $10 \mu s$  以下になるようにしてください。

**備考** リード・サイクルでは /WE はハイ・レベルにしてください。

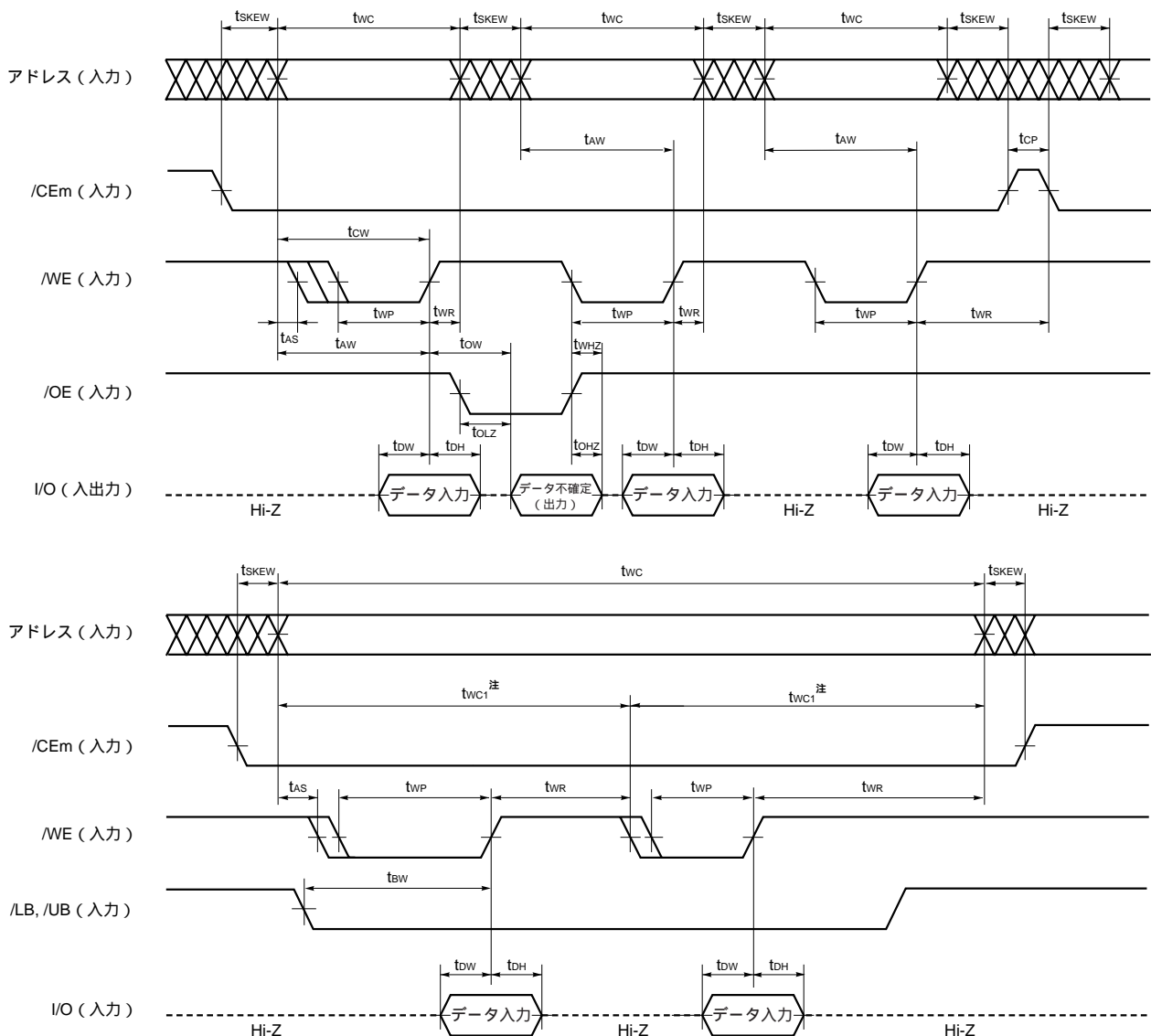
図 23 ライト・サイクル・タイミング・チャート 1 (モバイル用途 RAM)



- 注意 1. アドレスの変化中は /CEm, /WE 信号のうち少なくとも 1 つを非活性にしてください。  
 2. I/O 端子が出力状態にある間, I/O 端子にはデータを入力しないでください。  
 3. ライト・サイクル時間 ( $t_{WC}$ ) の最小値未満もしくは最大値を越える値でアドレスを変更した場合, すべてのデータは保証されません。

備考 書き込み動作は, /LB と /UB の両方またはいずれかがロウ・レベルで, /CEm と /WE がロウ・レベルの期間中に行われます。

図 24 ライト・サイクル・タイミング・チャート 2 ( /WE コントロールの場合 ) ( モバイル用途 RAM )



注意 1. アドレスの変化中は /CEm, /WE 信号のうち少なくとも 1 つを非活性にしてください。

2. I/O 端子が出力状態にある間, I/O 端子にはデータを入力しないでください。

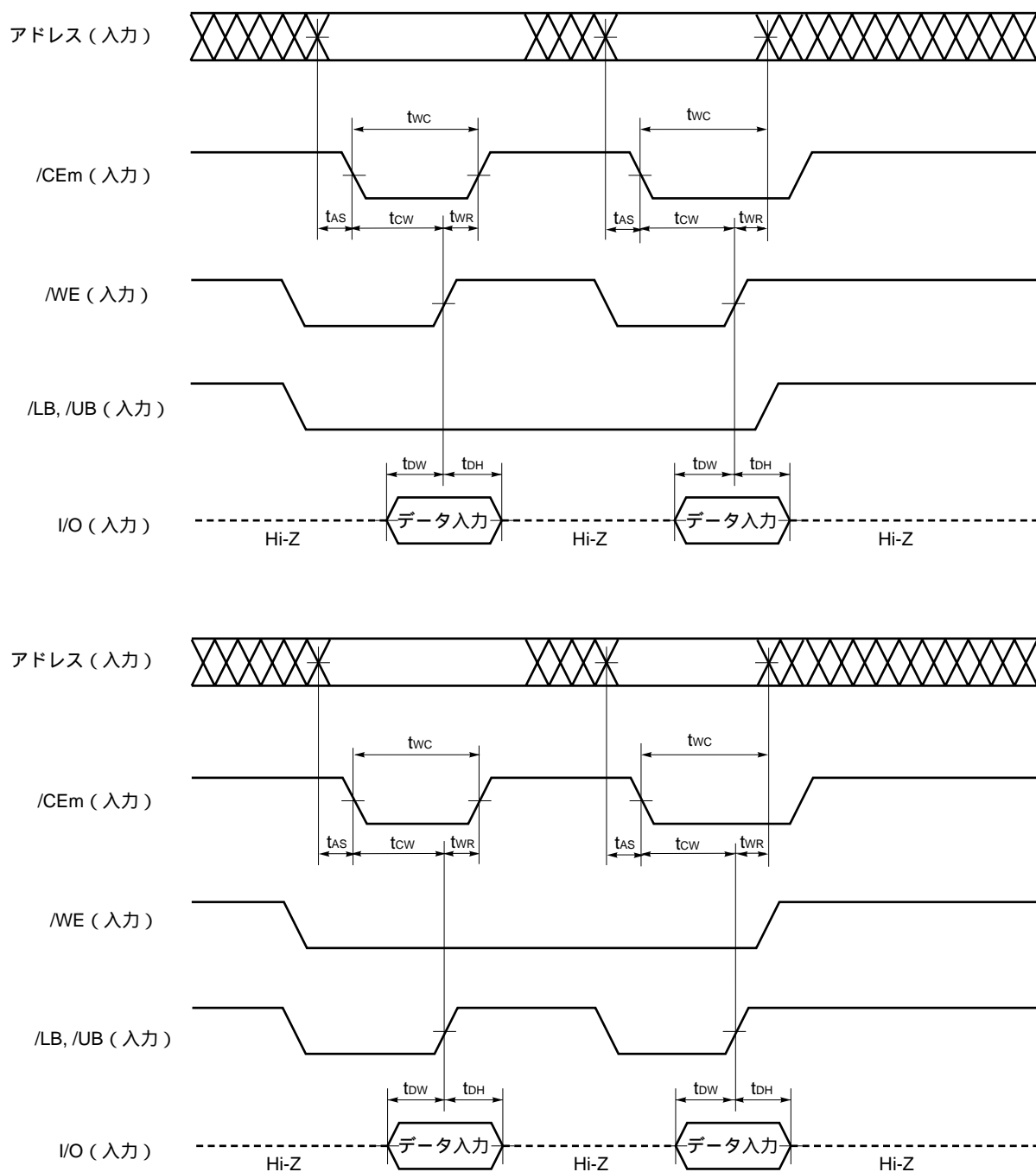
3. ライト・サイクル時間 (twc) の最小値未満もしくは最大値を越える値でアドレスを変更した場合, すべてのデータは保証されません。

注 同一アドレスに /CEm がロウ・レベル状態で /LB, /UB を同時に変化させ, かつ, /WE をトグルさせて連続してライト動作を行なう場合は, 各同一アドレス・ライト・サイクル時間 (twc1) の和 (twc) は 10 μs 以下になるようにしてください。

備考 1. 書き込み動作は, /LB と /UB の両方またはいずれかがロウ・レベルで, /CEm と /WE がロウ・レベルの期間中に行われます。

2. /WE がロウ・レベルのとき, I/O 端子は無条件に Hi-Z になります。/WE がハイ・レベルのときはリード・モードとなるので, I/O 端子を Hi-Z にするには /OE をハイ・レベルにする必要があります。

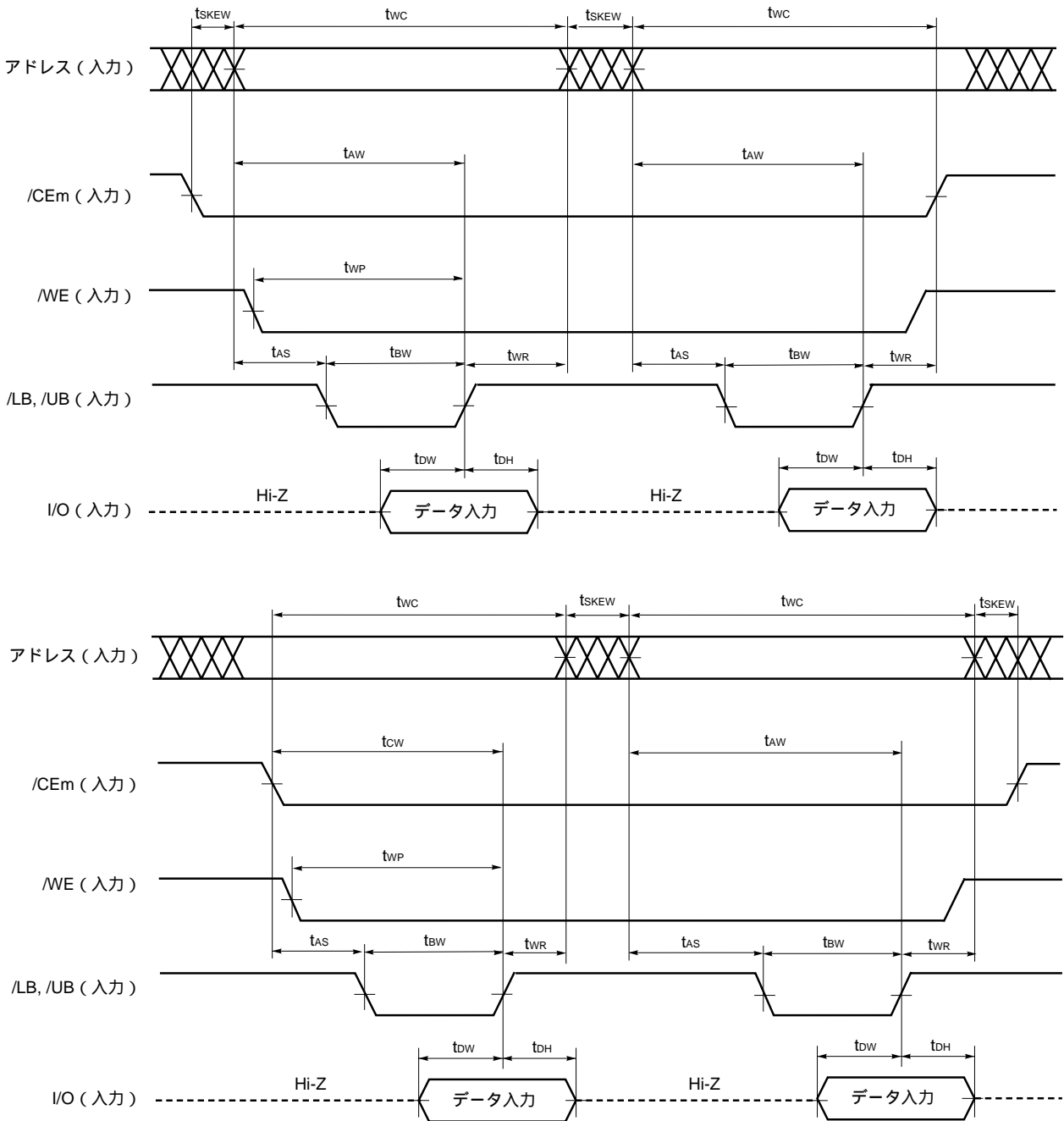
図 25 ライト・サイクル・タイミング・チャート 3 (/CEm コントロールの場合) (モバイル用途 RAM)



- 注意 1. アドレスの変化中は /CEm, /WE 信号のうち少なくとも 1 つを非活性にしてください。  
 2. I/O 端子が出力状態にある間, I/O 端子にはデータを入力しないでください。  
 3. ライト・サイクル時間 ( $t_{WC}$ ) の最小値未満もしくは最大値を超える値でアドレスを変更した場合, すべてのデータは保証されません。

備考 書き込み動作は, /LB と /UB の両方またはいずれかがロウ・レベルで, /CEm と /WE がロウ・レベルの期間中に行われます。

図 26 ライト・サイクル・タイミング・チャート 4 (/LB, /UB コントロールの場合 1) (モバイル用途 RAM)

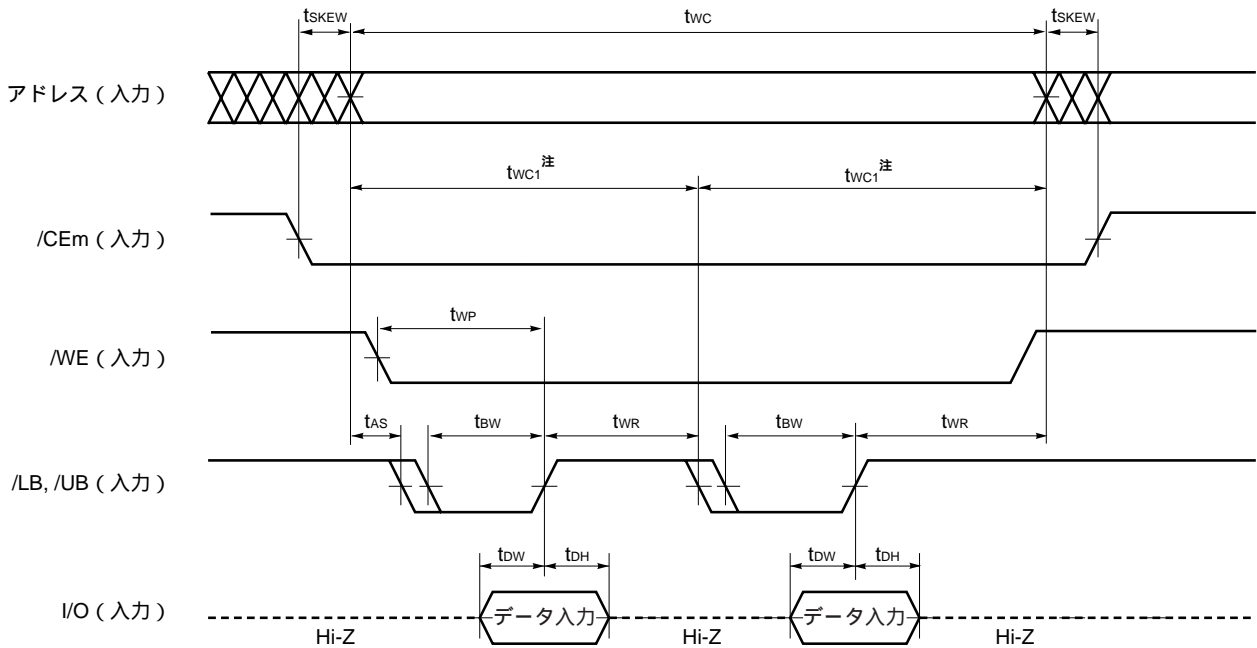


- 注意 1. アドレスの変化中は /CEm, /WE 信号のうち少なくとも 1 つを非活性にするか, /LB と /UB 信号を非活性にしてください。
2. I/O 端子が出力状態にある間, I/O 端子にはデータを入力しないでください。
3. ライト・サイクル時間 (t<sub>wc</sub>) の最小値未満もしくは最大値を超える値でアドレスを変更した場合, すべてのデータは保証されません。

備考 書き込み動作は, /LB と /UB の両方またはいずれかがロウ・レベルで, /CEm と /WE がロウ・レベルの期間中に行われます。



図 27 ライト・サイクル・タイミング・チャート 5 (/LB, /UB コントロールの場合 2) (モバイル用途 RAM)

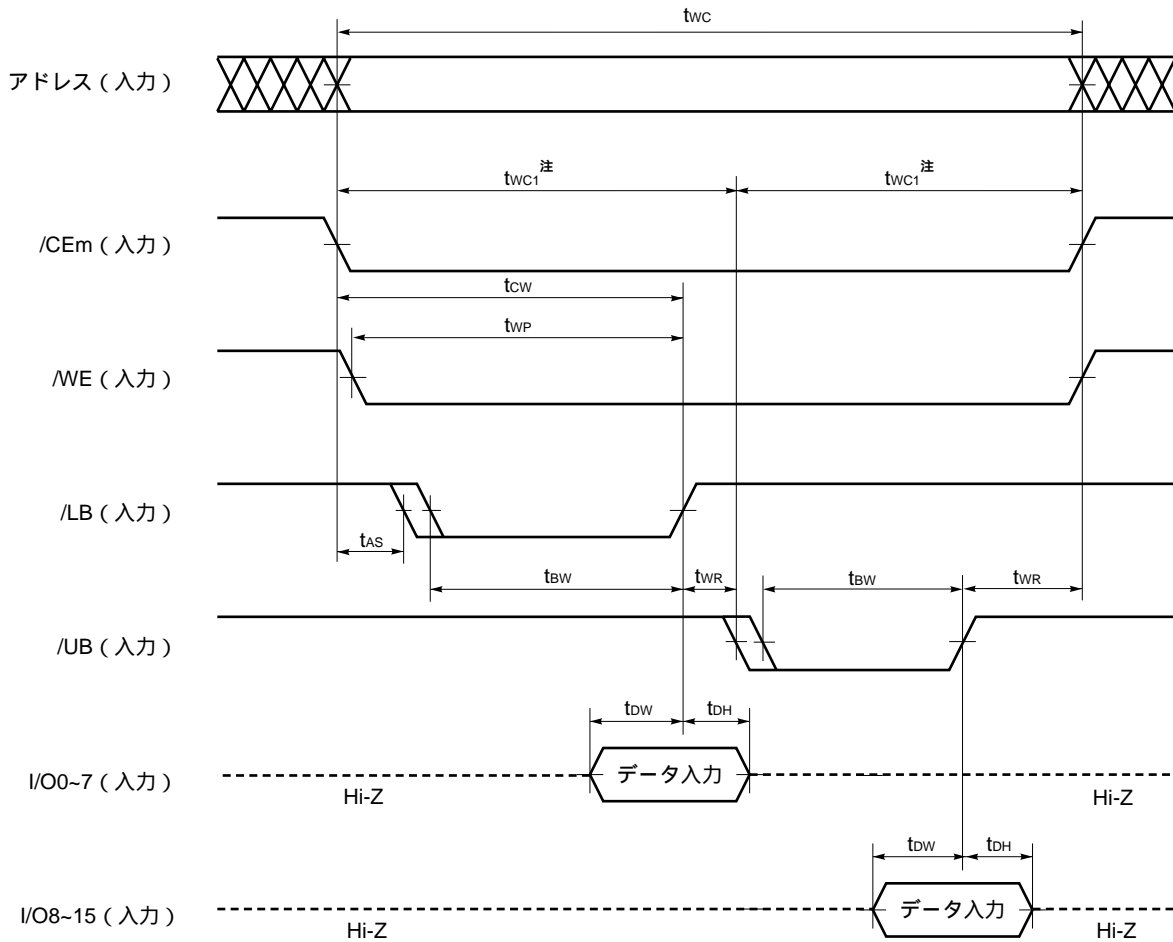


- 注意 1. アドレスの変化中は /CEm, /WE 信号のうち少なくとも 1 つを非活性にするか, /LB と /UB 信号を非活性にしてください。
2. I/O 端子が出力状態にある間, I/O 端子にはデータを入力しないでください。
3. ライト・サイクル時間 (twc) の最小値未満もしくは最大値を超える値でアドレスを変更した場合, すべてのデータは保証されません。

注 同一アドレスに /CEm がロウ・レベル状態で /LB, /UB を同時に変化させ,かつ, /LB, /UB をトグルさせて連続してライト動作を行なう場合は, 各同一アドレス・ライト・サイクル時間 (twc1) の和 (twc) が 10 μs 以下になるようにしてください。

備考 書き込み動作は, /LB と /UB の両方またはいずれかがロウ・レベルで, /CEm と /WE がロウ・レベルの期間中に行われます。

図 28 ライト・サイクル・タイミング・チャート 6 ( /LB, /UB 独立コントロールの場合 1 ) ( モバイル用途 RAM )

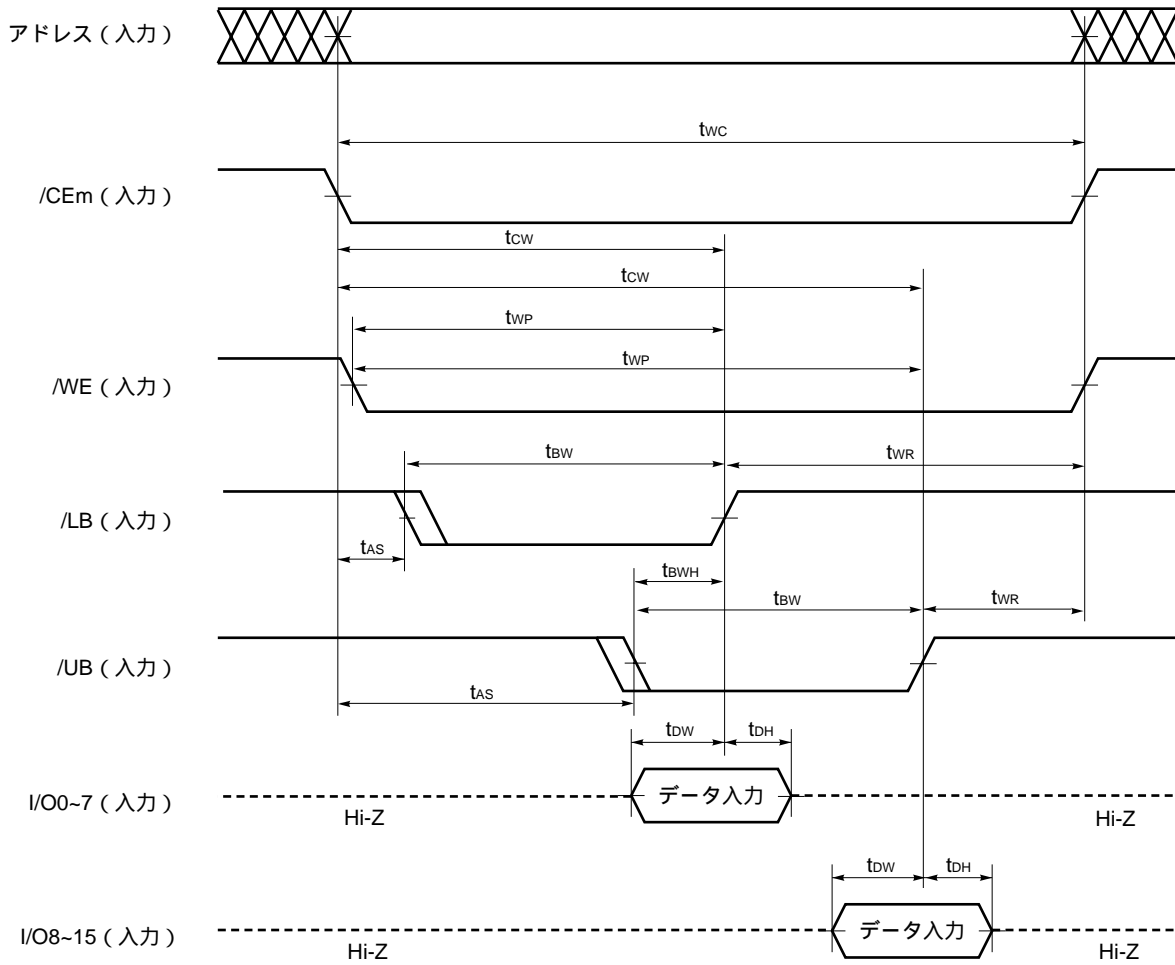


- 注意 1.** アドレスの変化中は /CEm, /WE 信号のうち少なくとも 1 つを非活性にするか, /LB と /UB 信号を非活性にしてください。
- 2.** I/O 端子が出力状態にある間, I/O 端子にはデータを入力しないでください。
- 3.** ライト・サイクル時間 (  $t_{WC}$  ) の最小値未満もしくは最大値を越える値でアドレスを変更した場合, すべてのデータは保証されません。

**注** 同一アドレスに /CEm がロウ・レベル状態で /LB でライトした後に /UB で連続してライト動作を行なう場合, もしくは, /UB でライトした後に /LB で連続してライト動作を行なう場合, 各同一アドレス・ライト・サイクル時間 (  $t_{WC1}$  ) の和 (  $t_{WC}$  ) が  $10 \mu s$  以下になるようにしてください。

**備考** 書き込み動作は, /LB と /UB の両方またはいずれかがロウ・レベルで, /CEm と /WE がロウ・レベルの期間中に行われます。

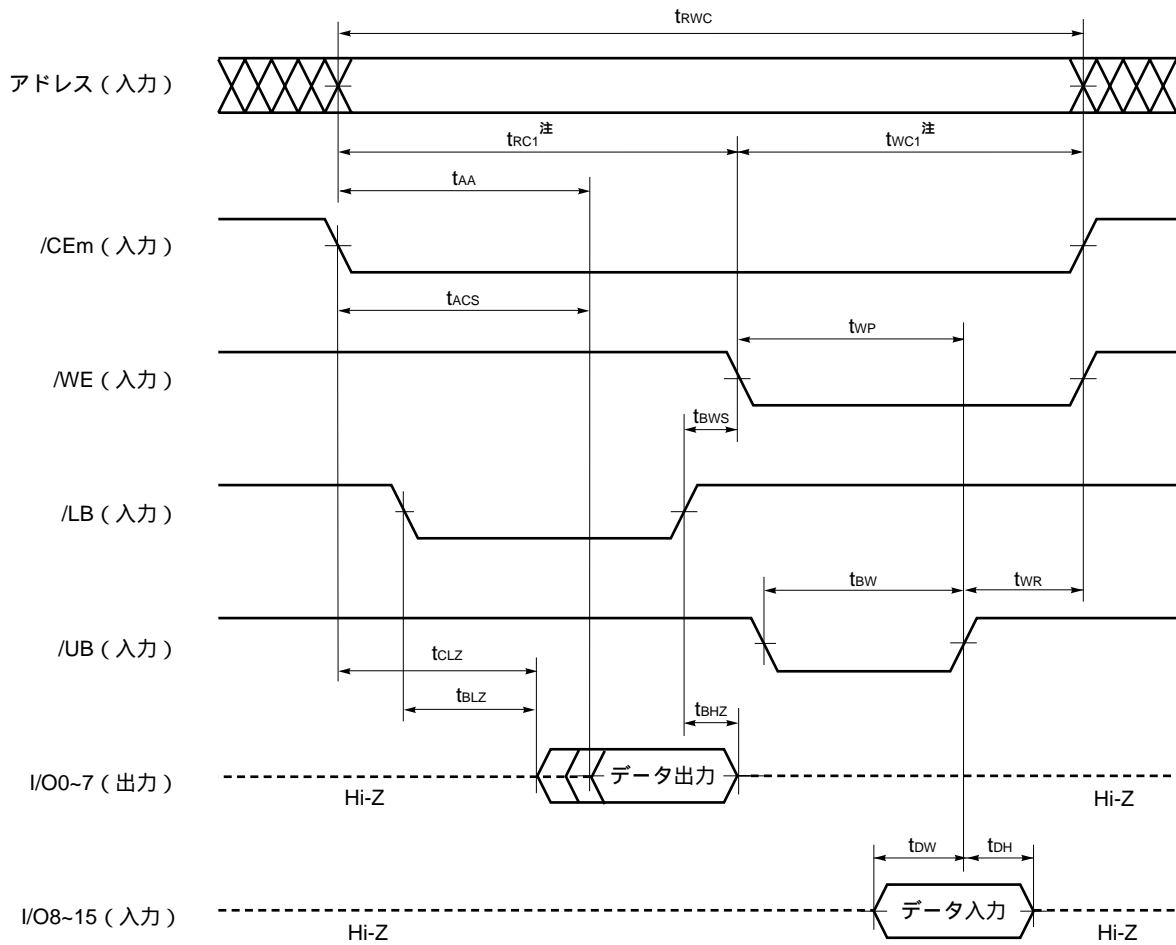
図 29 ライト・サイクル・タイミング・チャート7 ( /LB, /UB 独立コントロールの場合 2 ) ( モバイル用途 RAM )



- 注意 1. アドレスの変化中は /CEm, /WE 信号のうち少なくとも 1 つを非活性にするか, /LB と /UB 信号を非活性にしてください。
2. I/O 端子が出力状態にある間, I/O 端子にはデータを入力しないでください。
3. ライト・サイクル時間 ( $t_{WC}$ ) の最小値未満もしくは最大値を越える値でアドレスを変更した場合, すべてのデータは保証されません。

備考 書き込み動作は, /LB と /UB の両方またはいずれかがロウ・レベルで, /CEm と /WE がロウ・レベルの期間中に行われます。

図 30 リード・ライト・サイクル・タイミング・チャート 1 (/LB, /UB 独立コントロールの場合 1)  
(モバイル用途 RAM)

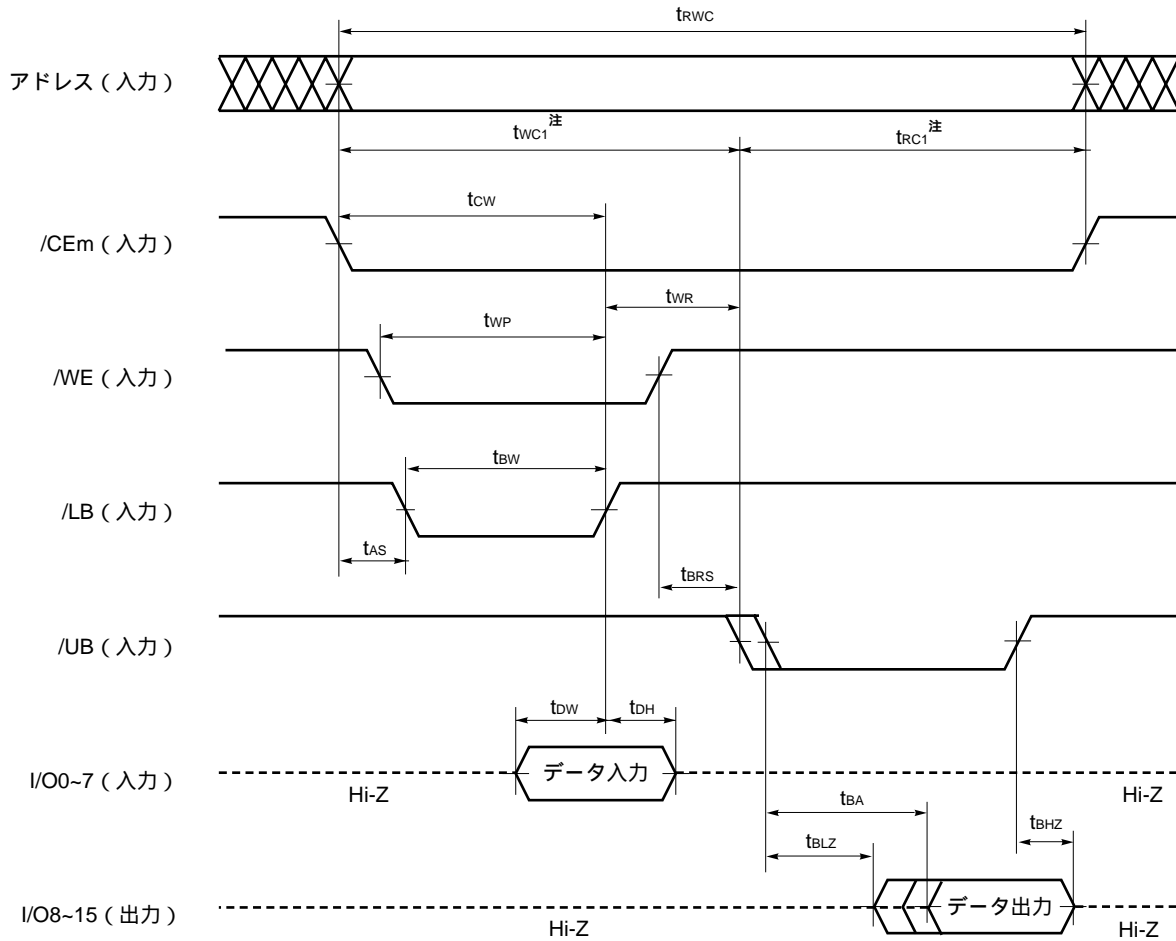


- 注意 1. アドレスの変化中は /CEm, /WE 信号のうち少なくとも 1 つを非活性にするか, /LB と /UB 信号を非活性にしてください。
2. I/O 端子が出力状態にある間, I/O 端子にはデータを入力しないでください。
3. 同一アドレス・リードサイクル時間 ( $t_{RC1}$ ) および同一アドレス・ライト・サイクル時間 ( $t_{WC1}$ ) の最小値未満もしくは最大値を越える値でアドレスを変更した場合, すべてのデータは保証されません。

注 同一アドレスに /CEm がロウ・レベル状態で /LB でリードした後に /UB でライトした場合, もしくは /UB でリードした後に /LB でライトした場合, 同一アドレス・リード・サイクル時間 ( $t_{RC1}$ ) と同一アドレス・ライト・サイクル時間 ( $t_{WC1}$ ) の和 ( $t_{RWC}$ ) は  $10 \mu s$  以下になるようにしてください。

備考 書き込み動作は, /LB と /UB の両方またはいずれかがロウ・レベルで, /CEm と /WE がロウ・レベルの期間中に行われます。

図 31 リード・ライト・サイクル・タイミング・チャート 2 ( /LB, /UB 独立コントロールの場合 2 )  
( モバイル用途 RAM )

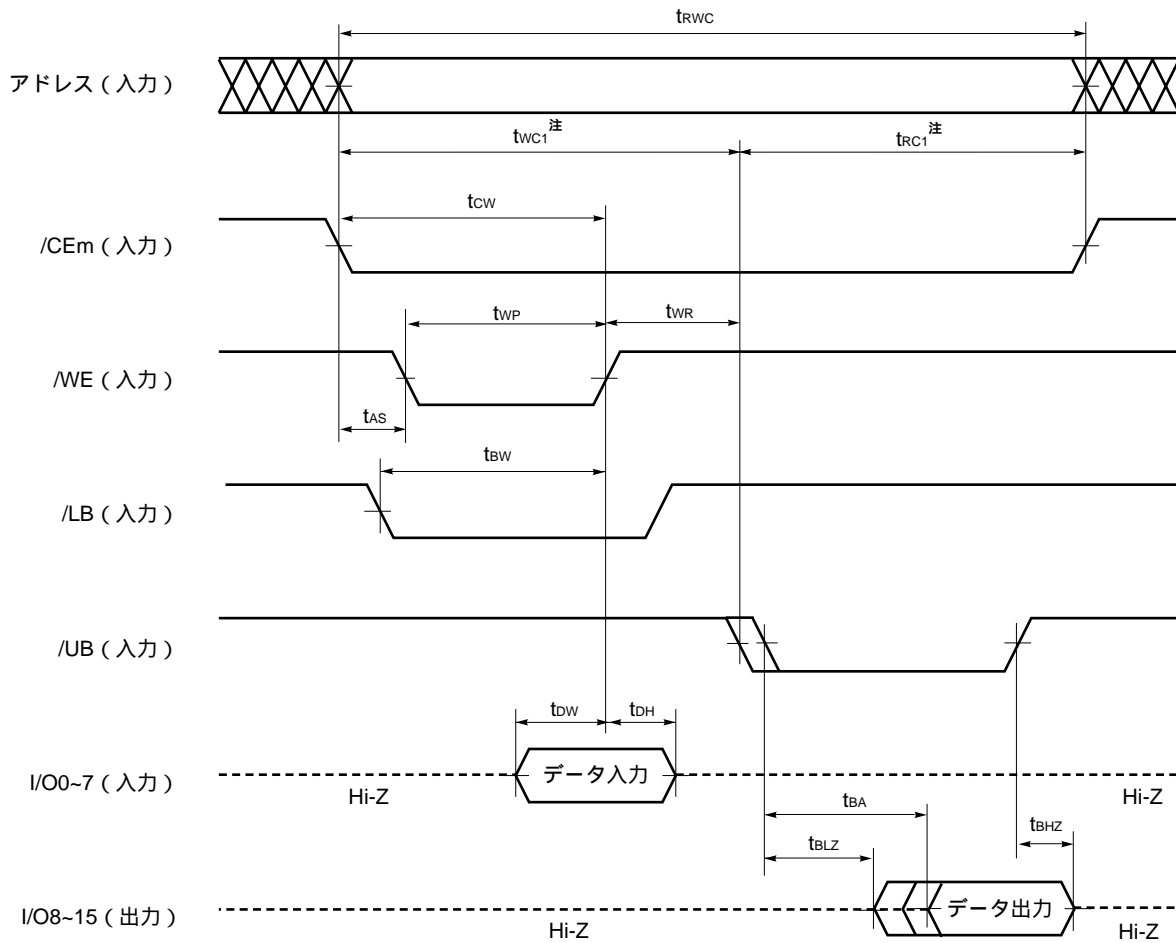


- 注意 1.** アドレスの変化中は /CEm, /WE 信号のうち少なくとも 1 つを非活性にするか, /LB と /UB 信号を非活性にしてください。
- 2.** I/O 端子が出力状態にある間, I/O 端子にはデータを入力しないでください。
- 3.** 同一アドレス・リードサイクル時間 ( $t_{RC1}$ ) および同一アドレス・ライト・サイクル時間 ( $t_{WC1}$ ) の最小値未満もしくは最大値を越える値でアドレスを変更した場合, すべてのデータは保証されません。

**注** 同一アドレスに /CEm がロウ・レベル状態で /LB でライトした後に /UB でリードした場合, もしくは /UB でライトした後に /LB でリードした場合, 同一アドレス・リード・サイクル時間 ( $t_{RC1}$ ) と同一アドレス・ライト・サイクル時間 ( $t_{WC1}$ ) の和 ( $t_{rwc}$ ) は  $10 \mu s$  以下になるようにしてください。

**備考** 書き込み動作は, /LB と /UB の両方またはいずれかがロウ・レベルで, /CEm と /WE がロウ・レベルの期間中に行われます。

図 32 リード・ライト・サイクル・タイミング・チャート 3 ( /LB, /UB 独立コントロールの場合 3 )  
( モバイル用途 RAM )

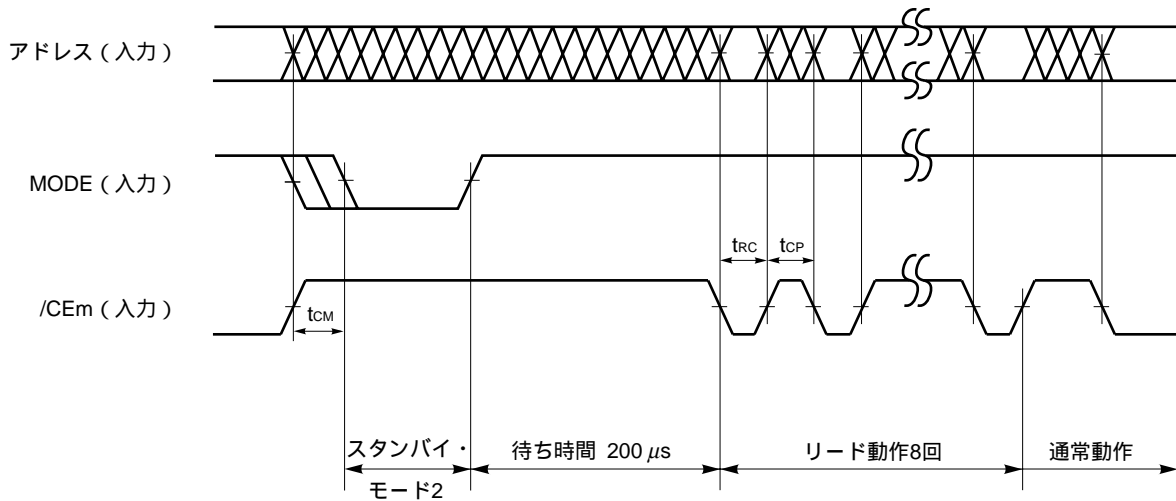


- 注意 1.** アドレスの変化中は /CEm, /WE 信号のうち少なくとも 1 つを非活性にするか, /LB と /UB 信号を非活性にしてください。
- 2.** I/O 端子が出力状態にある間, I/O 端子にはデータを入力しないでください。
- 3.** 同一アドレス・リードサイクル時間 ( $t_{rc1}$ ) および同一アドレス・ライト・サイクル時間 ( $t_{wc1}$ ) の最小値未満もしくは最大値を越える値でアドレスを変更した場合, すべてのデータは保証されません。

**注** 同一アドレスに /CEm がロウ・レベル状態で /LB でライトした後に /UB でリードした場合, もしくは /UB でライトした後に /LB でリードした場合, 同一アドレス・リード・サイクル時間 ( $t_{rc1}$ ) と同一アドレス・ライト・サイクル時間 ( $t_{wc1}$ ) の和 ( $t_{rwc}$ ) は  $10 \mu s$  以下になるようにしてください。

**備考** 書き込み動作は, /LB と /UB の両方またはいずれかがロウ・レベルで, /CEm と /WE がロウ・レベルの期間中に行われます。

図 33 スタンバイ・モード 2 エントリ / リカバリ・タイミング・チャート (モバイル用途 RAM)



項目	略号	MIN.	MAX.	単位	条件
/CEm ハイ・レベル MODE ロウ・レベル	t <sub>CM</sub>	0		ns	

- 注意 1. 待ち時間の間は, MODE, /CEm はハイ・レベルにしてください。
2. 待ち時間およびリード動作 8 回中, MODE はハイ・レベルにしてください。
3. リード動作はモバイル用途 RAM のリード・サイクルのスペックを満たさなければなりません。
4. リード動作でのアドレスは任意 (V<sub>IH</sub> または V<sub>IL</sub>) です。
5. リード動作は /CEm をトグルする方法で行なってください。
6. バスの競合を防ぐには, /OE をハイ・レベルにすることを推奨します。ただし, リード動作時に /OE がロウ・レベルになる場合は, I/O 端子にデータを入力しないでください。

★ フロー・チャート (フラッシュメモリ)

デュアル・オペレーション・フラッシュメモリ 32M ビット A シリーズ インフォメーション (M14914J) を参照してください。

## CFI コード一覧表

(1/2)

アドレス A6 ~ A0	データ I/O15 ~ I/O0	内 容
10H	0051H	“ QRY ” ( ASCII コード )
11H	0052H	
12H	0059H	
13H	0002H	主要コマンド・セット 2 : AMD / FJ 標準型
14H	0000H	
15H	0040H	PRIMARY テーブルの開始アドレス
16H	0000H	
17H	0000H	副コマンド・セット 00H : 未対応
18H	0000H	
19H	0000H	副アルゴリズム・テーブルの開始アドレス
1AH	0000H	
1BH	0027H	V <sub>ccf</sub> 最小電圧 (書き込み / 消去) I/O7 ~ I/O4 : 1 V/bit I/O3 ~ I/O0 : 100 mV/bit
1CH	0036H	V <sub>ccf</sub> 最大電圧 (書き込み / 消去) I/O7 ~ I/O4 : 1 V/bit I/O3 ~ I/O0 : 100 mV/bit
1DH	0000H	V <sub>PP</sub> 最小電圧
1EH	0000H	V <sub>PP</sub> 最大電圧
1FH	0004H	ワード書き込み標準時間 ( 2 <sup>N</sup> μs )
20H	0000H	バッファ書き込み標準時間 ( 2 <sup>N</sup> μs )
21H	000AH	セクタ消去標準時間 ( 2 <sup>N</sup> ms )
22H	0000H	チップ消去標準時間 ( 2 <sup>N</sup> ms )
23H	0005H	ワード書き込み最大時間 ( 標準時間 × 2 <sup>N</sup> )
24H	0000H	バッファ書き込み最大時間 ( 標準時間 × 2 <sup>N</sup> )
25H	0004H	セクタ消去最大時間 ( 標準時間 × 2 <sup>N</sup> )
26H	0000H	チップ消去最大時間 ( 標準時間 × 2 <sup>N</sup> )
27H	0016H	容量 ( 2 <sup>N</sup> Bytes )
28H	0002H	I/O 情報 2 : ×8 / ×16 ビット構成
29H	0000H	
2AH	0000H	複数書き込み時の最大バイト数 ( 2 <sup>N</sup> )
2BH	0000H	
2CH	0002H	消去ブロックの種類
2DH	0007H	消去ブロック 1 の情報
2EH	0000H	bit0 ~ 15 : y = セクタ数
2FH	0020H	bit16 ~ 31 : z = サイズ
30H	0000H	( z × 256 Bytes )

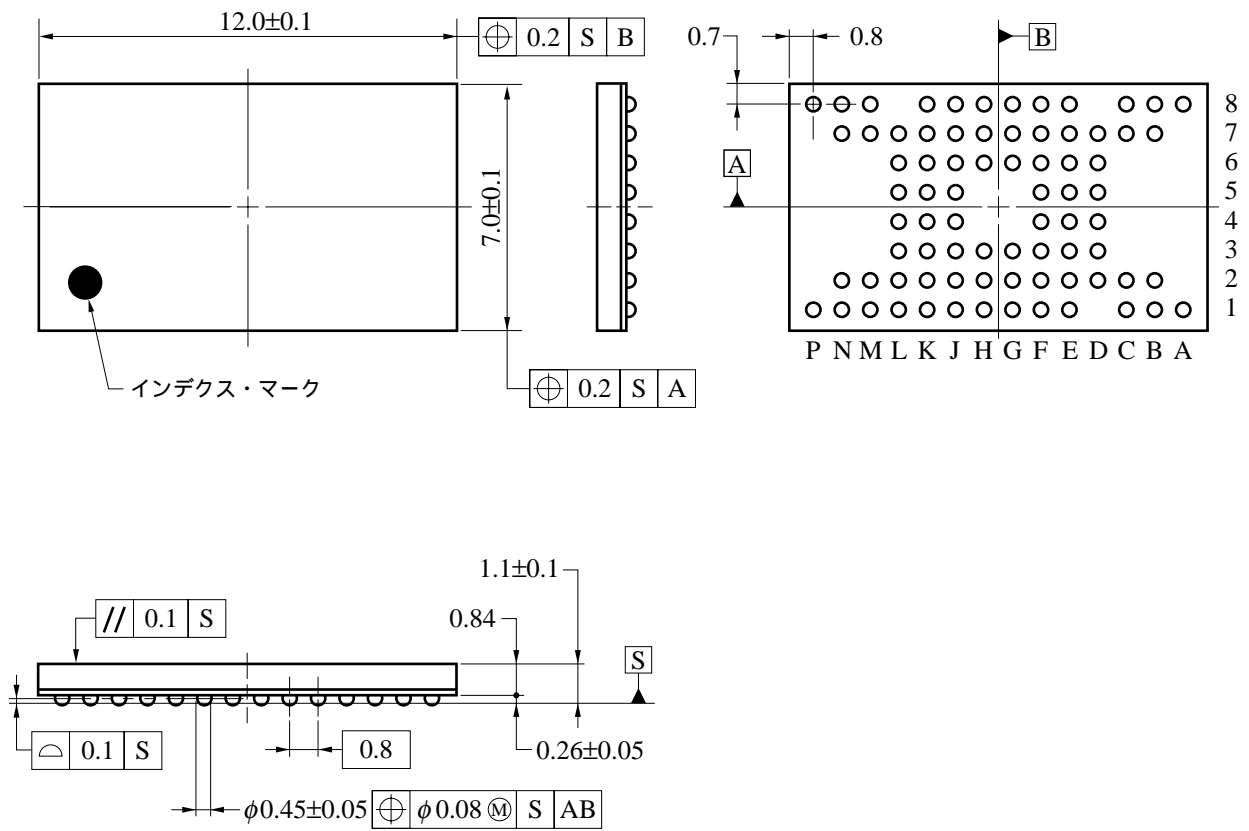


(2/2)

アドレス A6 ~ A0	データ I/O15 ~ I/O0	内 容
31H	003EH	消去ブロック 2 の情報
32H	0000H	bit0 ~ 15 : y = セクタ数
33H	0000H	bit16 ~ 31 : z = サイズ
34H	0001H	( z × 256 Bytes )
40H	0050H	“ PRI ” ( ASCII コード )
41H	0052H	
42H	0049H	
43H	0031H	メイン・バージョン ( ASCII コード )
44H	0032H	マイナー・バージョン ( ASCII コード )
45H	0000H	コマンド入力時のアドレス 00H : 必要 01H : 不要
46H	0002H	消去一時停止機能 00H : 未対応 01H : リードのみ 02H : リード / 書き込み
47H	0001H	セクタ・グループ保護 00H : 未対応 01H : 対応
48H	0001H	一時セクタ・グループ保護 00H : 未対応 01H : 対応
49H	0004H	セクタ・グループ保護アルゴリズム
4AH	00xxH	バンク 2 のセクタ数 00H : 未対応 38H : MC-242442
4BH	0000H	バースト・モード 00H : 未対応
4CH	0000H	ページ・モード 00H : 未対応
4DH	0085H	V <sub>ACC</sub> 最小電圧 I/O7 ~ I/O4 : 1 V/bit I/O3 ~ I/O0 : 100 mV/bit
4EH	0095H	V <sub>ACC</sub> 最大電圧 I/O7 ~ I/O4 : 1 V/bit I/O3 ~ I/O0 : 100 mV/bit
4FH	00xxH	ブート構成 03H : トップ・ブート
50H	0001H	書き込み一時停止機能 00H : 未対応 01H : 対応

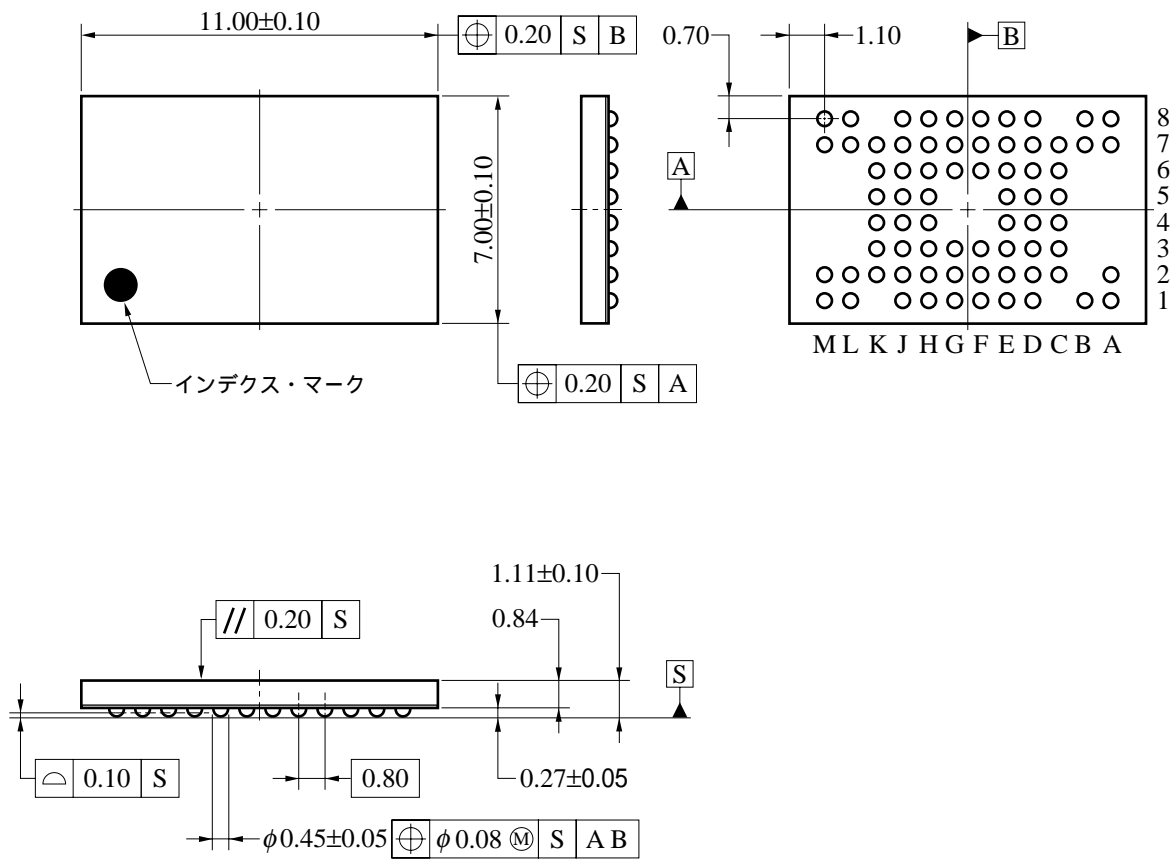
外形図

77ピン・テープ FBGA (12x7) 外形図 (単位 : mm)



P77F9-80-BT3

★ 71ピン・テープFBGA (11x7) 外形図 (単位: mm)



P71F9-80-BS1

**半田付け推奨条件**

MC-242442 の半田付け実装は、当社販売員にお問い合わせください。

**表面実装タイプ**

MC-242442F9-BT3 : 77 ピン・テープ FBGA ( 12 × 7 )

★ MC-242442F9-BS1 : 71 ピン・テープ FBGA ( 11 × 7 )

改版履歴

版数/ 発行年月	ページ		種類	修正箇所	修正内容
	修正後	修正前			
第3版/ March 2002	全体	全体	変更 追加		データ・シート(暫定) データ・シート 71ピン・テープFBGA(11×7)
	p.3	p.3	変更  追加	端子接続図	77ピン・テープFBGA(12×7): F8, G8: V <sub>SS</sub> IC, H7: V <sub>SS</sub> NC, L5: V <sub>CCM</sub> NC 注2
	-	p.5, 6	削除		目次
	p.5	p.7	追加	動作モード表	備考4
	-	p.7~10 p.13~21 p.22~24 p.25	削除	1.動作モード, 3.コマンド, 4.ハードウェア・シーケンス・フラグ, 5.データ保護設計について	説明文
	p.8	-	追加		セクタ・グループ・アドレス表
	p.10	p.15	変更 追加	コマンド・シーケンス	備考2: SPA, SUA 備考6
	p.11	-	追加		インフォメーション参照文
	p.14	p.28	削除	電気的特性	入出力容量
	p.15	p.29	変更	DC特性(フラッシュメモリ)	注: インフォメーション参照文
	p.45	p.59	追加		インフォメーション参照文
	-	p.60~64	削除		8.フロー・チャート

[ メモ ]

[ メモ ]

[ メモ ]



## CMOSデバイスの一般的注意事項

**静電気対策（MOS全般）**

**注意** MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

**未使用入力の処理（CMOS特有）**

**注意** CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介して $V_{DD}$ またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

**初期化以前の状態（MOS全般）**

**注意** 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

## 関連資料

ドキュメント名	資料番号
デュアル・オペレーション・フラッシュメモリ 32Mビット Aシリーズ インフォメーション	M14914J

- 本資料の内容は予告なく変更することがありますので、最新のものであることをご確認の上ご使用ください。
- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
- 本資料に記載された回路、ソフトウェア、及びこれらに付随する情報は、半導体製品の動作例、応用例を説明するためのものです。従って、これら回路・ソフトウェア・情報をお客様の機器に使用される場合には、お客様の責任において機器設計をしてください。これらの使用に起因するお客様もしくは第三者の損害に対して、当社は一切その責を負いません。
- 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、列車、船舶等）、交通信号機器、防災/防犯装置、各種安全装置、生命維持を直接の目的としない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート/データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。

M7 98.8

## — お問い合わせ先 —

## 【技術的なお問い合わせ先】

NEC半導体テクニカルホットライン  
(電話：午前 9:00～12:00、午後 1:00～5:00)

電話 : 044-435-9494  
FAX : 044-435-9608  
E-mail : info@lsi.nec.co.jp

## 【営業関係お問い合わせ先】

## 第一販売事業部

東京 (03)3798-6106, 6107,  
6108  
大阪 (06)6945-3178, 3200,  
3208, 3212  
広島 (082)242-5504  
仙台 (022)267-8740

## 第二販売事業部

東京 (03)3798-6110, 6111,  
6112  
立川 (042)526-5981, 6167  
松本 (0263)35-1662  
静岡 (054)254-4794  
金沢 (076)232-7303  
松山 (089)945-4149

## 第三販売事業部

東京 (03)3798-6151, 6155, 6586,  
1622, 1623, 6156  
水戸 (029)226-1702  
前橋 (027)243-6060  
鳥取 (0857)27-5313  
名古屋 (052)222-2170, 2190  
福岡 (092)261-2806

## 【資料の請求先】

上記営業関係お問い合わせ先またはNEC特约店へお申しつけください。

## 【NECエレクトロニクス デバイス ホームページ】

NECエレクトロニクス デバイスの情報がインターネットでご覧になれます。

URL(アドレス)

<http://www.ic.nec.co.jp/>