

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

お客様各位

資料中の「三菱電機」、「三菱XX」等名称の株式会社ルネサス テクノロジへの変更について

2003年4月1日を以って株式会社日立製作所及び三菱電機株式会社のマイコン、ロジック、アナログ、ディスクリート半導体、及びDRAMを除くメモリ(フラッシュメモリ・SRAM等)を含む半導体事業は株式会社ルネサス テクノロジに承継されました。

従いまして、本資料中には「三菱電機」、「三菱電機株式会社」、「三菱半導体」、「三菱XX」といった表記が残っておりますが、これらの表記は全て「株式会社ルネサス テクノロジ」に変更されておりますのでご理解の程お願い致します。尚、会社商標・ロゴ・コーポレートステートメント以外の内容については一切変更しておりませんので資料としての内容更新ではありません。

注:「高周波・光素子事業、パワーデバイス事業については三菱電機にて引き続き事業運営を行います。」

2003年4月1日
株式会社ルネサス テクノロジ
カスタマサポート部

三菱集積回路 <デジタルASSP> M66305AP/AFP

TOGGLE LINE BUFFER

概要

M66305Aは、5,120ビットのラインバッファメモリを2本内蔵しており、クロック同期型シリアル形式で入力されたデータを、10Mビット/秒の速度でシリアル・データとして外部クロックに同期して出力します。

データの出力中、次ラインのデータをもう一方のラインバッファメモリに書き込むことができる、ダブル・バッファ形式を採用しています。

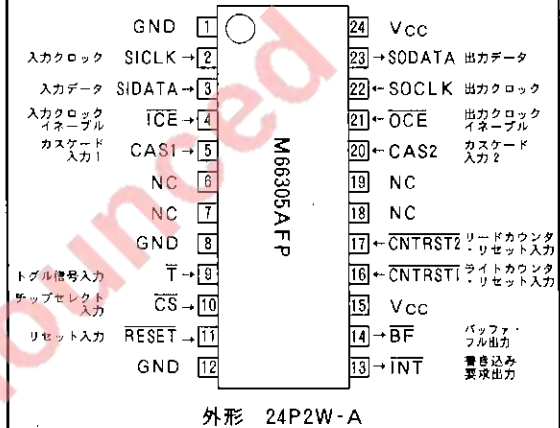
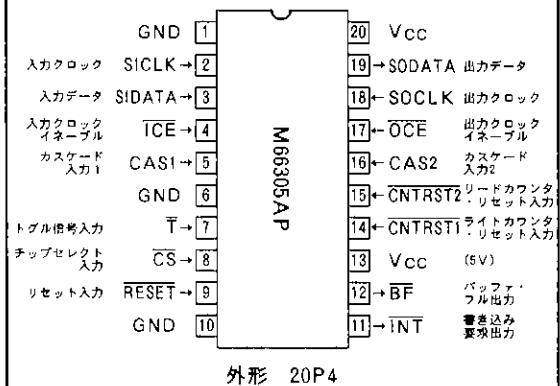
特長

- 5,120×1ビットシリアル入力-シリアル出力形式ラインバッファメモリ
- 10Mビット/秒までの転送速度
- 外部トグル信号で2本のラインバッファメモリを交互に選択可能
- カスケード接続により2倍のメモリ容量の拡張が可能
- 出力完了後の出力電位はカスケード入力端子(CAS1)によりH又はLに設定可能
- 高ファンアウト出力
I_O=±24mA保証
- 全入力端子はシュミット・トリガ回路内蔵
- リード・カウンタ及びライト・カウンタはそれぞれ独立にリセット可能
- RESET, T, CNTRST1, CNTRST2に負方向ノイズ除去回路内蔵

用途

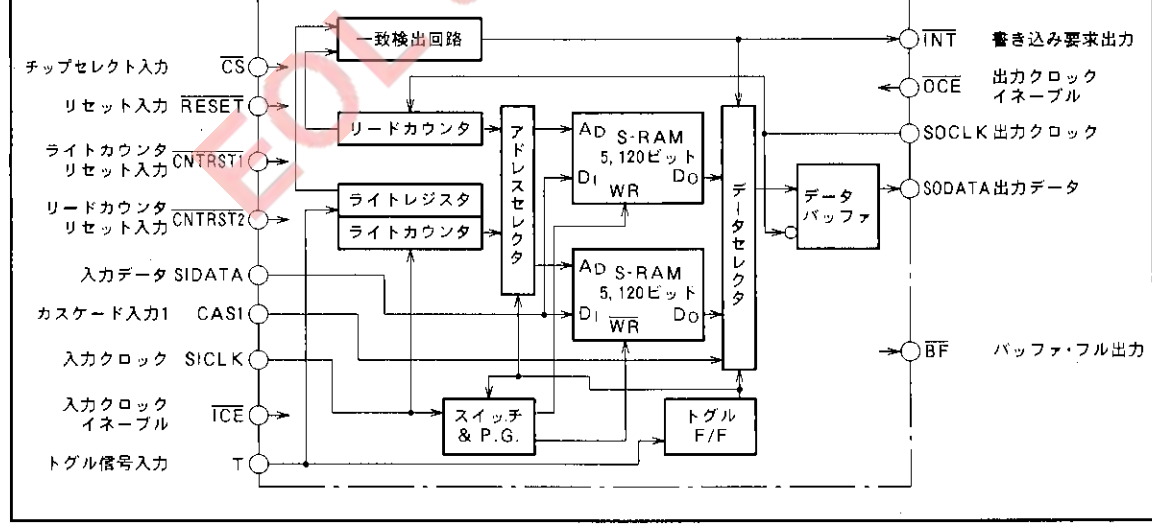
産業用、民生用デジタル機器一般の画像処理系と周辺機器間のデータバッファ

ピン接続図 (上面図)



NC: 無接続

ブロック図



機能概要

入力クロックイネーブル(ICE)が“L”のとき、入力クロック(SICLK)の立ち上がりにより、入力データ(SIDATA)を内部に取り込みます(ライト)。出力クロックイネーブル(OCE)を“L”にすると、出力クロック(SOCLK)の立ち上がりにより、出力データ(SODATA)を出力します(リード)。ダブルバッファ形式により、ライト、リードは独立に行えます。

1ライン長のライト、リードが共に完了しますと、トグル信号(T)を“L”にする必要があります。トグル信号によ

り、書き込み完了のラインバッファメモリはリード・モードに、出力完了のラインバッファは、リセットされ、ライト・モードとなり、次のライト、リードを可能とします。

書き込み途中の、書き直しは、ライトカウンタ・リセット入力(CNTRST1)により、出力途中の、出力やり直しは、リードカウンタ・リセット入力(CNTRST2)により行えます。

以上の動作は、チップセレクト(CS)が“L”状態でのみ、可能となります。

機能表

入		カ							出			備 考
RES	CS	ICE	SIC	OCE	SOC	T	CR1	CR2	SOD	INT	BF	
L	X	X	X	X	X	X	X	X	L	H	H	初期化。
H	H	X	X	X	X	X	X	X	Q ⁰	Q ⁰	Q ⁰	内部状態、出力状態は変化しません。
H	L	H	X	H	X	H	H	H	Q ⁰	Q ⁰	Q ⁰	内部状態、出力状態は変化しません。
H	L	L	⌋	H	X	H	H	H	Q ⁰	Q ⁰	*1	SICLKの立ち上がりで、データをラインバッファメモリに書き込みます。
H	L	H	X	L	⌋	H	H	H	*2	*3	Q ⁰	SOCLKの立ち下がりデータでデータ出力
H	L	L	⌋	L	⌋	H	H	H	*2	*3	*1	書き込み、読み出し動作。
H	L	L	L	X	L	⌋	H	H	*4	H	H	Tの立ち上がりで、 1). 読み出し状態のラインバッファメモリを書き込み状態に、書き込み状態のラインバッファメモリを読み出し状態に設定。 2). BF, INTの解除を行います。
H	L	H	X	X	L	⌋	H	H				
H	L	L	L	X	X	H	⌋	H	*5	*5	H	CNTRST1により、内部のライトカウンタがリセットされ、書き直しが可能となります。
H	L	X	X	L	L	H	H	⌋	*6	H	*6	CNTRST2により、内部のリードカウンタがリセットされ、再出力が可能となります。
H	L	X	X	H	X	H	H	⌋				

Q⁰: 出力の状態は変化しません。

X: “H”又は“L”のいずれか。

*1: 5, 120ビット目を書き込むSICLKの立ち上がりにより、BFは“H”から“L”へ変化します。

*2: SOCLKの立ち下がりにより、トグル信号前に書き込まれたデータを順に出力します。

*3: トグル信号前に書き込まれた最後のデータを読み出すSOCLKの立ち上がりで、INTは“H”から“L”に変化します。

*4: 書き込まれた一番最初のデータ(D₀)を出力します。

*5: 出力動作はCNTRST1に関係なく行えます。

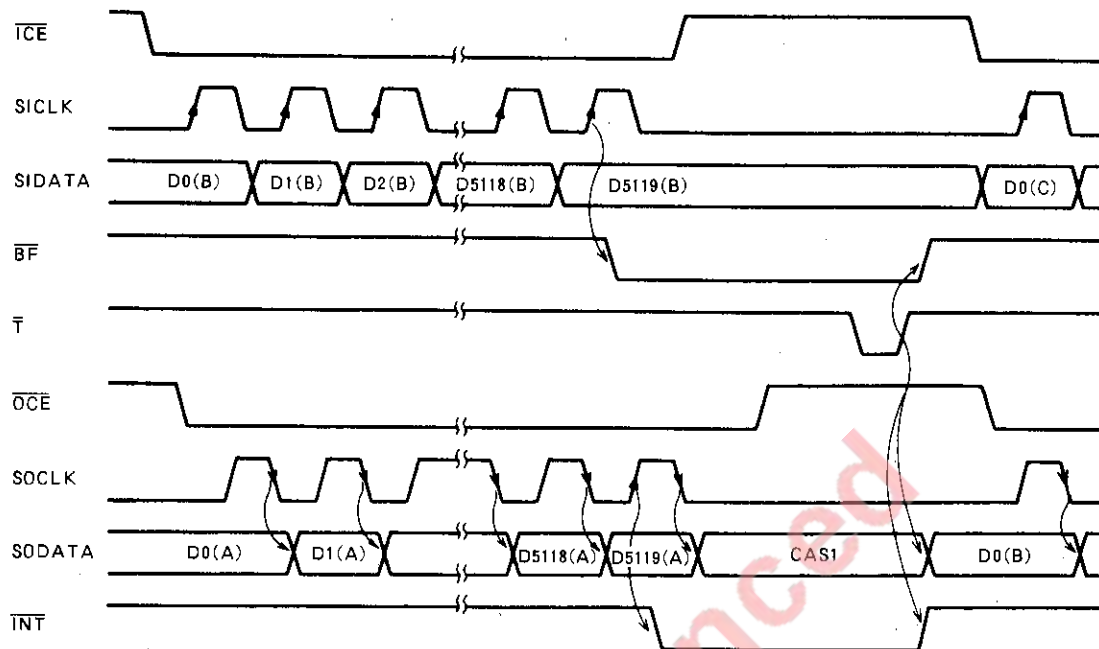
*6: SODATAは、一番最初に書き込まれたデータ(D₀)に変化します。

書き込み動作はCNTRST2に関係なく行えます。

端子機能説明

端子名	名称	機能
RESET	リセット入力	ICを初期化します。(SODATA(="L"), BF(="H"), INT(="H"))
CS	チップセレクト入力	"L"でチップがセレクト, "H"でノン・セレクト状態となります。ノン・セレクト状態のときは、RESET以外の入力を加えても、内部状態は変わりません。
ICE	入力クロック イネーブル	"L"で入力クロック(SICLK)はイネーブル, "H"でディセーブル状態となります。
SICLK	入力クロック	SICLKの立ち上がりで、SIDATAをラインバッファメモリに書き込みます。
SIDATA	入力データ	
OCE	出力クロック イネーブル	"L"で出力クロック(SOCLK)はイネーブル, "H"でディセーブル状態となります。
SOCLK	出力クロック	SOCLKの立ち下がり、SODATAを出力します。伝搬時間は、メモリと出力間にバッファを設けたことにより、各データとも、一定な値が得られます。(内部メモリのリード・アクセスタイムに依存しません。)
SODATA	出力データ	
T	トグル信号入力	ライト状態にあるラインバッファメモリはリード状態に、リード状態にあるラインバッファメモリはライト状態に設定します。
BF	バッファフル出力	5,120ビット目のSICLKの立ち上がりで出力され、これ以上、書き込めないことを示します。バッファフル状態のとき、内部は自動的に入力ディセーブル状態に設定されます。BF解除は、トグル信号(T)の立ち上がりにより行います。
INT	書き込み要求出力	書き込まれた最後のデータを出力した後のSOCLKの立ち上がりで出力されます。書き込み要求状態のとき、内部は自動的に出力ディセーブル状態に設定されます。INT解除は、トグル信号(T)の立ち上がりにより行います。
CNTRST1	ライトカウンタ ・リセット入力	書き込み途中、書き直しが必要なとき使用します。チップセレクト状態のとき有効です。
CNTRST2	リードカウンタ ・リセット入力	データ出力途中の出力やり直し、又は、再出力が必要なとき使用します。チップセレクト状態のとき有効です。
CAS1	カスケード入力1	書き込まれた最後のデータを出力した後のSOCLKの立ち下がり、CAS1入力が出力されます。カスケード接続未使用のときは、必ずV _{CC} or GNDに接続してください。
CAS2	カスケード入力2	カスケード接続は2個まで可能です。マスターのCAS2端子はV _{CC} , スレーブのCAS2端子はGNDに接続してください。詳細は応用例を参照ください。
NC	無接続	M66305AFPのみで、無接続端子です。配線使用可

基本タイミング図

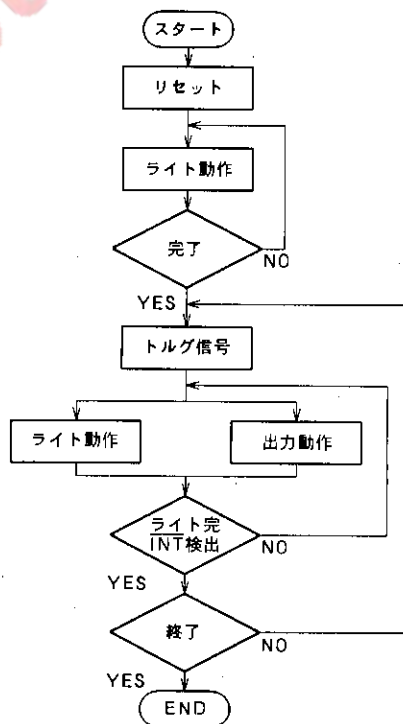


*本タイミングは、1ライン長5,120ビットの場合で、それ以下のときはBF="H"保持。

動作フローチャート

リセット後、第1回目の動作は、書き込みのみ可能で出力はできません。1ライン長の書き込み動作後、トグル信号(T)を入力してください。

第2回目以降の動作は、1つ前に書き込んだデータの出力及び新データの書き込みを並行して行うことができます。1ライン長の書き込み完了、及び出力完了(INT出力)後、トグル信号(T)を入力してください。



絶対最大定格

記号	項目	条件	定格値	単位
V _{CC}	電源電圧		-0.5~+7.0	V
V _I	入力電圧		-0.5~V _{CC} +0.5	V
V _O	出力電圧		-0.5~V _{CC} +0.5	V
P _d	最大消費電力	実装状態	700	mW
T _{stg}	保存温度		-65~150	°C

推奨動作条件 (指定のない場合は、T_a = -10~70°C)

記号	項目	条件	規格値			単位
			最小	標準	最大	
V _{CC}	電源電圧		4.5	5.0	5.5	V
GND	電源電圧			0.0		V
V _I	入力電圧		0.0		V _{CC}	V
V _O	出力電圧		0.0		V _{CC}	V
T _{opr}	動作周囲温度		-10		70	°C

電気的特性 (指定のない場合は、T_a = -10~70°C, V_{CC} = 5V ± 10%, GND = 0V)

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
V _{T+}	正方向スレッシュOLD電圧	全入力			2.4	V
V _{T-}	負方向スレッシュOLD電圧		0.6			V
V _{T+} -V _{T-}	ヒステリシス幅			0.4		V
V _{OH}	"H"出力電圧	I _{OH} = -24mA	V _{CC} -0.8	$\frac{V_{CC}-0.35^*}{V_{CC}-0.4^{**}}$		V
V _{OL}	"L"出力電圧	I _{OL} = +24mA		$\frac{0.25^*}{0.30^{**}}$	0.53	V
I _{CC}	静的消費電流	V _I = V _{CC} or GND		55 [*] 45 ^{**}	130 110 ^{**}	mA
I _{IH}	"H"入力電流	V _I = 5.5V			+1.0	μA
I _{IL}	"L"入力電流	V _I = 0V			-1.0	μA
C _I	入力容量				10	pF

注1. 電流は、ICに流れ込む向きを正とします。* : T_a = 25°C ** : T_a = 70°C

タイミング必要条件 (指定のない場合は, $T_a = -10 \sim 70^\circ\text{C}$, $V_{CC} = 5\text{V} \pm 10\%$, $GND = 0\text{V}$)

記号	項目	規格値			単位
		最小	標準	最大	
$t_{w\pm}(\text{SIC})$	入力クロックパルス幅(注2)	30			ns
$t_{w\pm}(\text{SOC})$	出力クロックパルス幅(注2)	43*			ns
		50			
$t_w(\bar{T})$	トグル信号入力パルス幅	150			ns
$t_w(\text{RES})$	リセット入力パルス幅	100			ns
$t_w(\text{CR1})$	ライト・カウンタリセット入力パルス幅	100			ns
$t_w(\text{CR2})$	リード・カウンタリセット入力パルス幅	100			ns
$t_{su}(\text{SID-SIC})$	入力クロック前, 入力データセットアップ時間	25			ns
$t_h(\text{SIC-SID})$	入力クロック後, 入力データホールド時間	0			ns
$t_{su}(\text{ICE-SIC})$	入力クロック前, 入力クロックイネーブル・セットアップ時間	25			ns
$t_h(\text{SIC-ICE})$	入力クロック後, 入力クロックイネーブル・ホールド時間	0			ns
$t_{su}(\text{CS-SIC})$	入力クロック前, チップセレクトセットアップ時間	150			ns
$t_h(\text{SIC-CS})$	入力クロック後, チップセレクトホールド時間	100			ns
$t_{su}(\text{OCE-SOC})$	出力クロック前, 出力クロックイネーブル・セットアップ時間	25			ns
$t_h(\text{SOC-OCE})$	出力クロック後, 出力クロックイネーブル・ホールド時間	0			ns
$t_{su}(\text{CS-SOC})$	出力クロック前, チップセレクトセットアップ時間	150			ns
$t_h(\text{SOC-CS})$	出力クロック後, チップセレクトホールド時間	100			ns
$t_{su}(\text{CS-T})$	トグル信号前, チップセレクトセットアップ時間	100			ns
$t_h(\bar{T-CS})$	トグル信号後, チップセレクトホールド時間	100			ns
$t_h(\text{SIC-T})$	入力クロック後, トグル信号ホールド時間	100			ns
$t_{rec}(\bar{T-SIC})$	トグル信号後, 入力クロックリカバリ時間	150			ns
$t_h(\text{SOC-T})$	出力クロック後, トグル信号ホールド時間	100			ns
$t_{rec}(\bar{T-SOC})$	トグル信号後, 出力クロックリカバリ時間	150			ns
$t_{su}(\text{CS-CR1})$	ライト・カウンタリセット前, チップセレクトセットアップ時間	100			ns
$t_h(\text{CR1-CS})$	ライト・カウンタリセット後, チップセレクトホールド時間	100			ns
$t_{su}(\text{CS-CR2})$	リード・カウンタリセット前, チップセレクトセットアップ時間	100			ns
$t_h(\text{CR2-CS})$	リード・カウンタリセット後, チップセレクトホールド時間	100			ns
$t_{rec}(\bar{R-SIC/SOC})$	リセット後, 入力クロック, 出力クロックリカバリ時間	100			ns
$t_{rec}(\text{CR1-SIC})$	ライト・カウンタリセット後, 入力クロックリカバリ時間	150			ns
$t_{rec}(\text{CR2-SOC})$	リード・カウンタリセット後, 出力クロックリカバリ時間	150			ns

注2. スイッチング特性の $f_{max} = 10\text{MHz}$ (周期100ns)を満足させる条件: $100\text{ns} \leq (t_{w+}) + (t_{w-})$ とする必要があります。 * : $T_a = 25^\circ\text{C}$

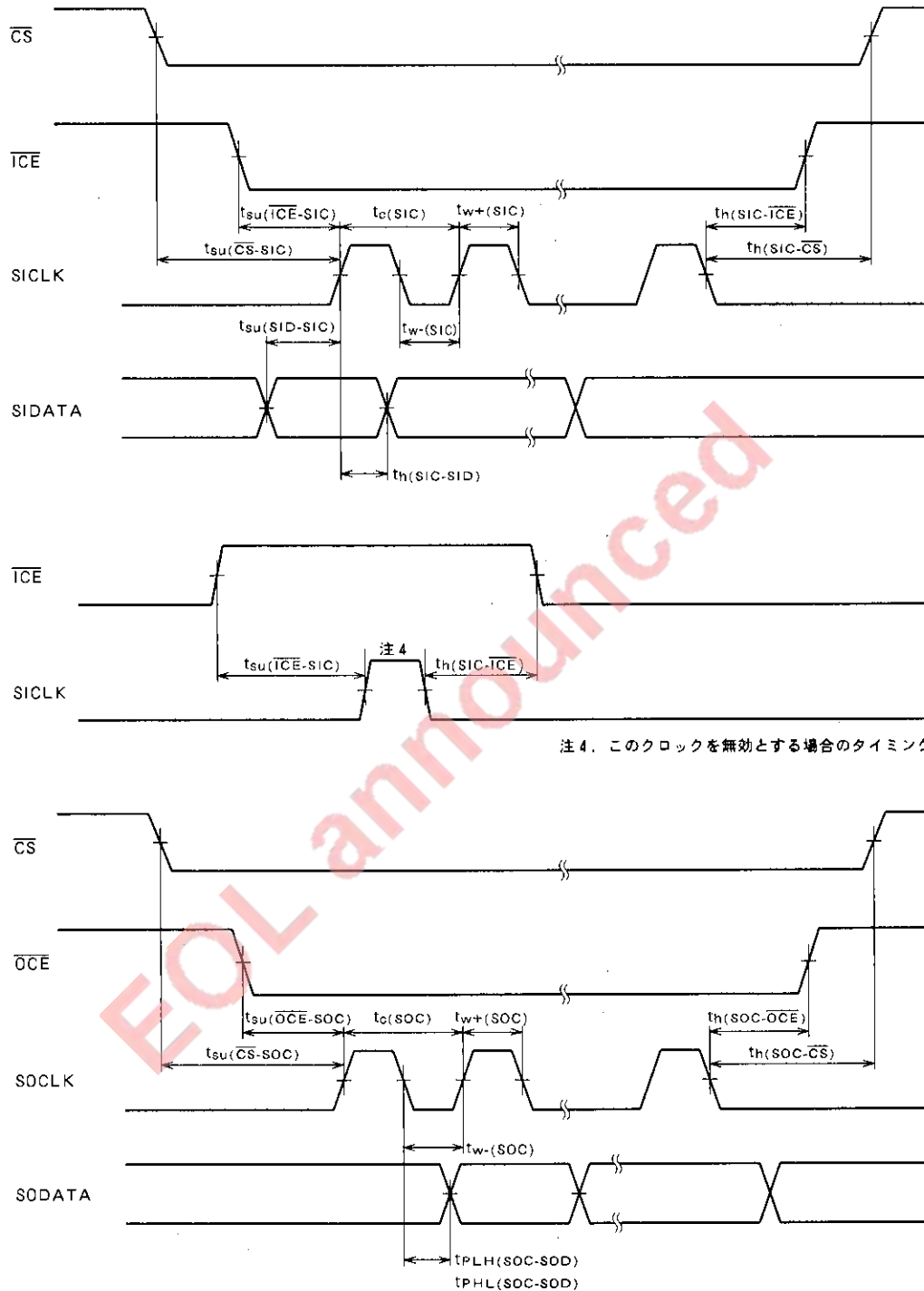
スイッチング特性 ($T_a = -10 \sim 70^\circ\text{C}$, $V_{CC} = 5\text{V} \pm 10\%$, $GND = 0\text{V}$)

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
$t_c(\text{SIC})$	入力クロック周期		100			ns
$t_c(\text{SOC})$	出力クロック周期		100			ns
$t_{PLH}(\text{SOC-SOD})$	入力クロック・出力データ間伝搬時間	$C_L = 50\text{pF}$			36	ns
		$C_L = 150\text{pF}$			40	
$t_{PHL}(\text{SOC-SOD})$		$C_L = 50\text{pF}$			36	ns
		$C_L = 150\text{pF}$			40	
$t_{PHL}(\text{SIC-BF})$	入力クロック・BF間伝搬時間	$C_L = 50\text{pF}$			75	ns
		$C_L = 150\text{pF}$			85	
$t_{PHL}(\text{SOC-INT})$	出力クロック・INT間伝搬時間	$C_L = 50\text{pF}$			75	ns
		$C_L = 150\text{pF}$			85	
$t_{PLH}(\bar{T-BF})$	トグル信号・BF間伝搬時間	$C_L = 150\text{pF}$			100	ns
$t_{PLH}(\bar{T-INT})$	トグル信号・INT間伝搬時間				100	
$t_{PLH}(\bar{R-BF})$	リセット入力・BF間伝搬時間				100	
$t_{PLH}(\bar{R-INT})$	リセット入力・INT間伝搬時間				100	
$t_{PLH}(\text{CR1-BF})$	ライトカウンタリセット・BF間伝搬時間				100	
$t_{PLH}(\text{CR2-INT})$	リードカウンタリセット・INT間伝搬時間				100	

注3. ACテスト用波形
 入力パルスレベル 0~3V
 入力パルス上昇時間 6 ns
 入力パルス下降時間 6 ns
 判定電圧 入力電圧 1.3V
 出力電圧 1.3V

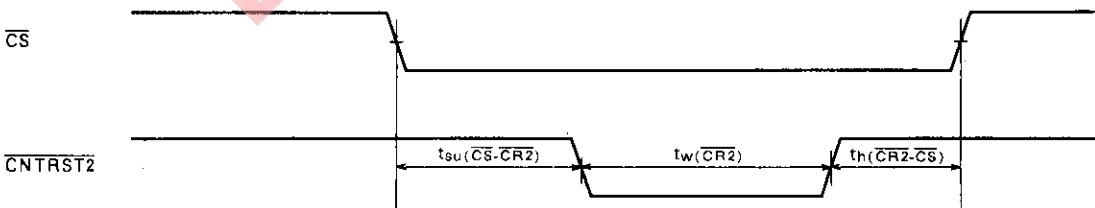
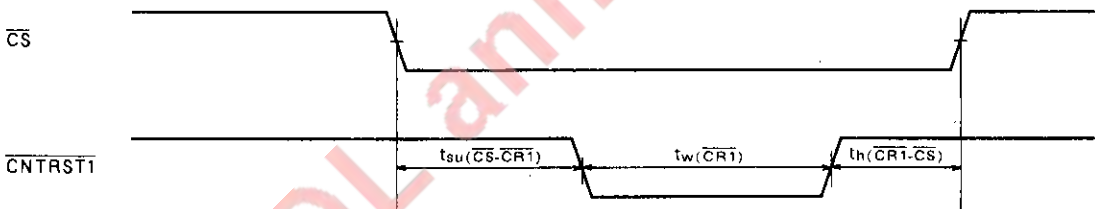
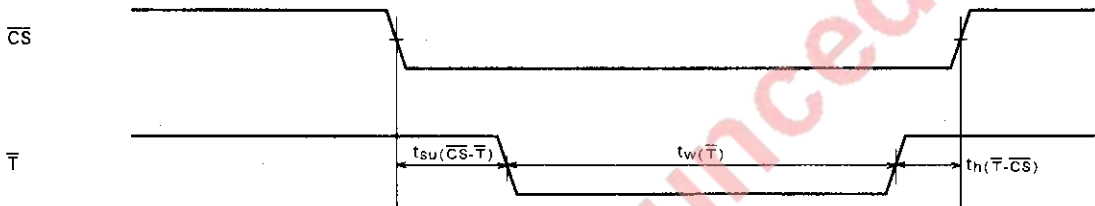
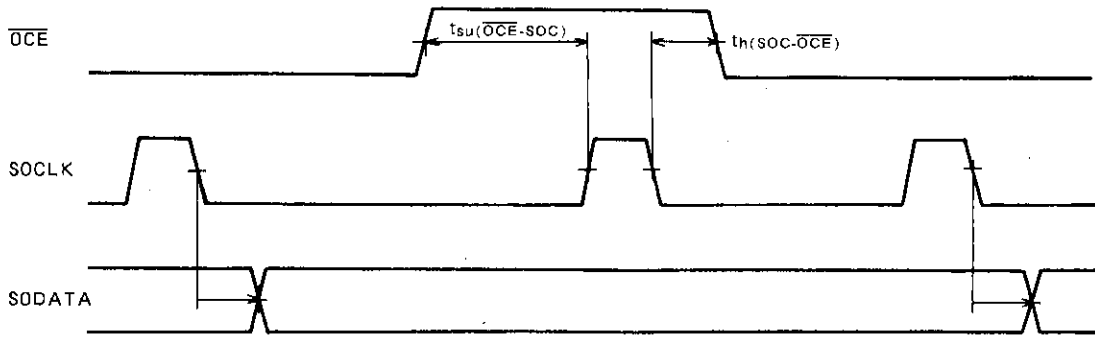
TOGGLE LINE BUFFER

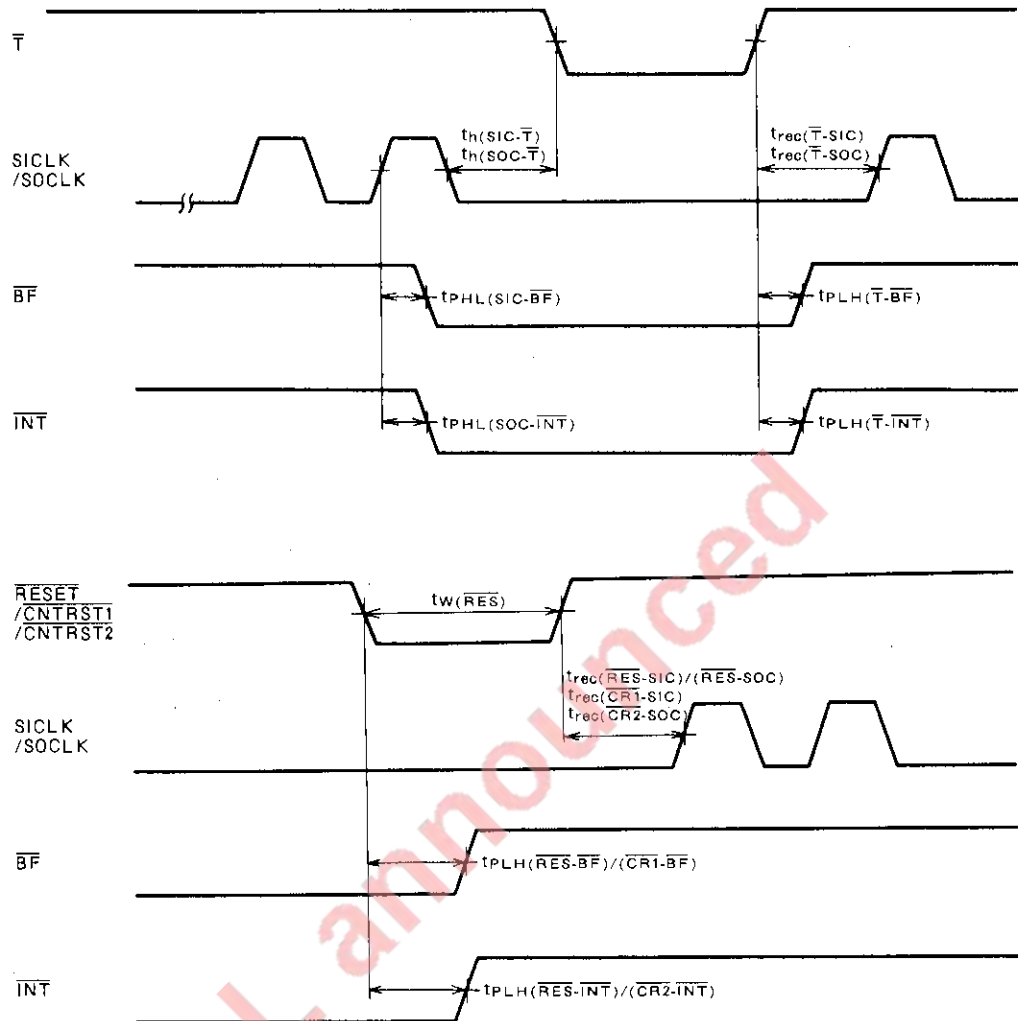
タイミング図



注4. このクロックを無効とする場合のタイミング

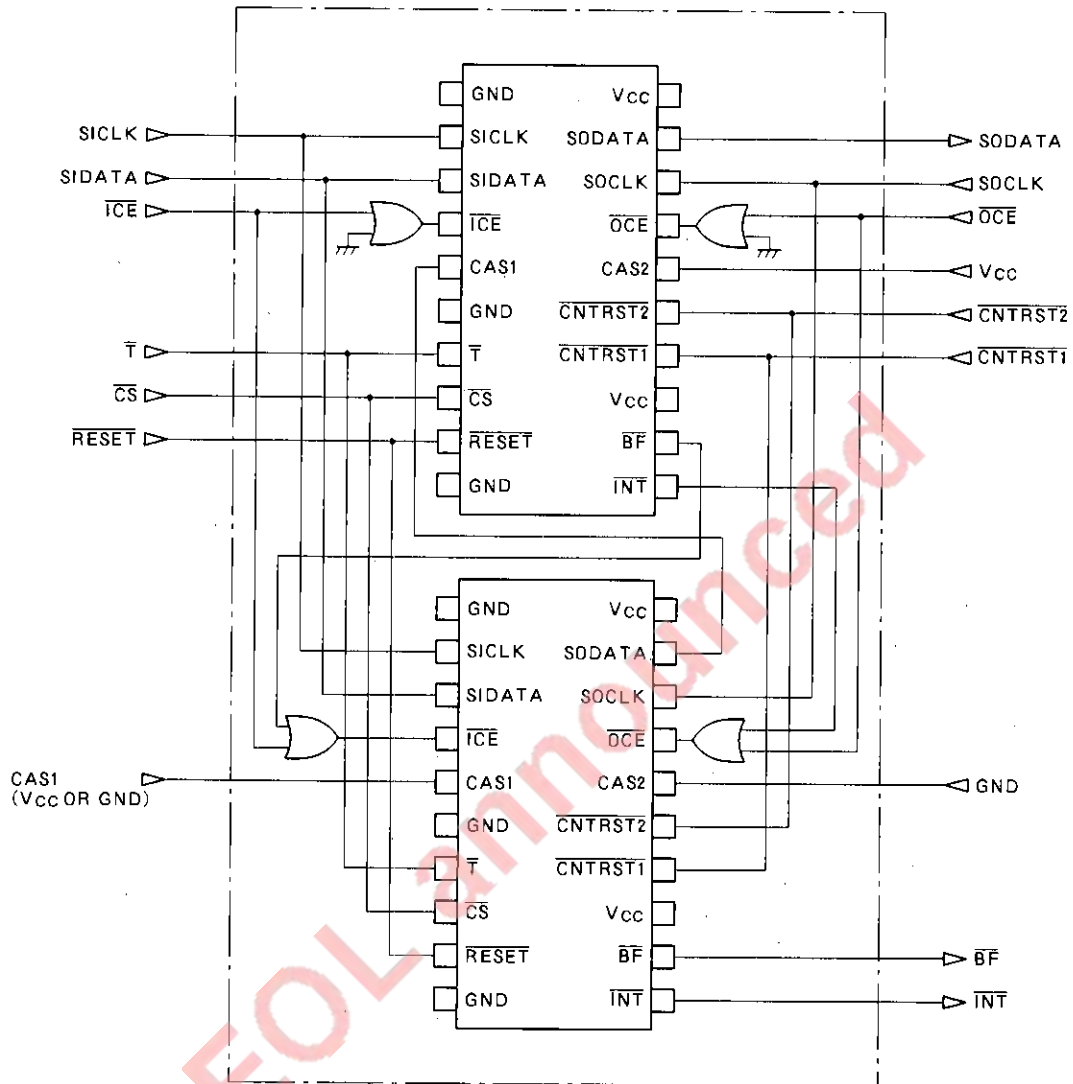
TOGGLE LINE BUFFER





応用回路例

カスケード2段接続(メモリ容量(5,120×2)×1ビット)



注5. トグル信号後、出力クロックリカバリ時間 $t_{rec}(\bar{T}\text{-SOC})$ は、
 1ライン長5,125ビット(5,120+5)以下のカスケード接続の場合、
 $t_{rec}(\bar{T}\text{-SOC}) \geq 500\text{ns}$
 1ライン長5,126ビット(5,120+6)以上のカスケード接続の場合、
 $t_{rec}(\bar{T}\text{-SOC}) \geq 150\text{ns}$
 を必要とします。

6. 使用IC

M66305A 2個
M74HC32 1個

安全設計に関するお願い

- ・弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご注意ください。

本資料ご利用に際しての留意事項

- ・本資料は、お客様が用途に応じた適切な三菱半導体製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について三菱電機が所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
- ・本資料に記載の製品データ、図、表その他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、三菱電機は責任を負いません。
- ・本資料に記載の製品データ、図、表その他全ての情報は本資料発行時点のものであり、三菱電機は特性改良などにより予告なしに変更することがあります。従って、三菱半導体製品のご購入に当たりますは事前に三菱電機または特約店へ最新の情報をご確認ください。
- ・本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、三菱電機または特約店へご照会ください。
- ・本資料の転載、複製については、文書による三菱電機の事前の承諾が必要です。
- ・本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたら三菱電機または特約店までご照会ください。