

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

# M66283FP

8192 × 8 ビット × 6 ラインメモリ

RJJ03F0216-0200  
Rev.2.00  
2007.09.14

## 概要

M66283FP は、高性能シリコンゲート CMOS プロセス技術を用いた 8192 ワード × 8 ビット × 6 構成の FIFO (First In First Out) 構造を持つ高速ラインメモリです。

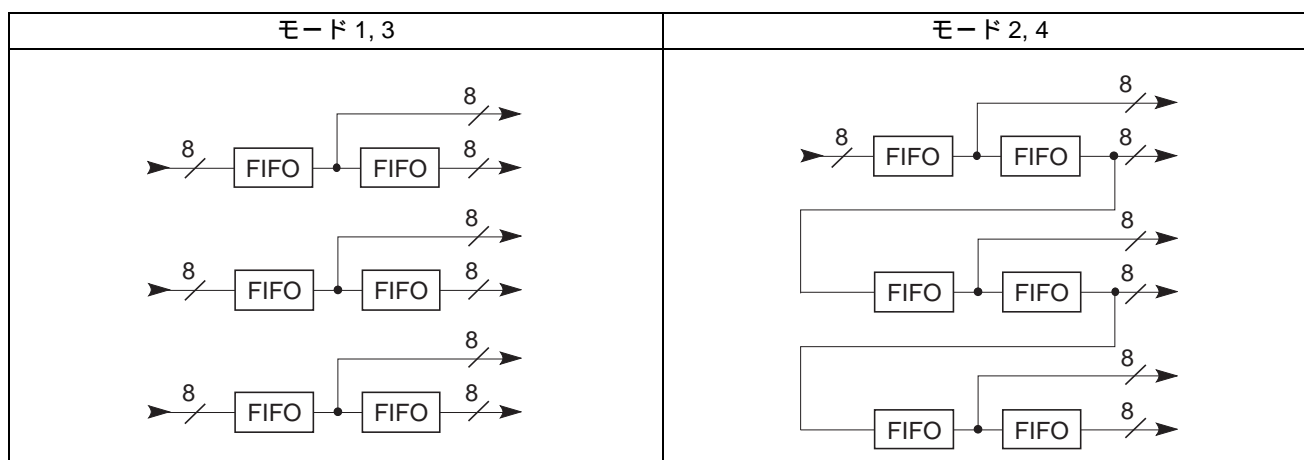
メモリ構成は 8192 ワード × 8 ビット × 6 構成です。モード設定により以下の 4 つの動作を切り替えることができます。

- モード 1  
3 系統入力による 1 ライン遅延, 2 ライン遅延データの同時出力。(WCK, RCK Positive edge で動作。)
- モード 2  
1 系統入力による 1~6 ライン遅延データの同時出力。(WCK, RCK Positive edge で動作。)
- モード 3  
3 系統入力による 1 ライン遅延, 2 ライン遅延データの同時出力。(WCK, RCK Negative edge で動作。)
- モード 4  
1 系統入力による 1~6 ライン遅延データの同時出力。(WCK, RCK Negative edge で動作。)

上記機能により, 複数ラインにわたるデータ補正に最適です。

## 特長

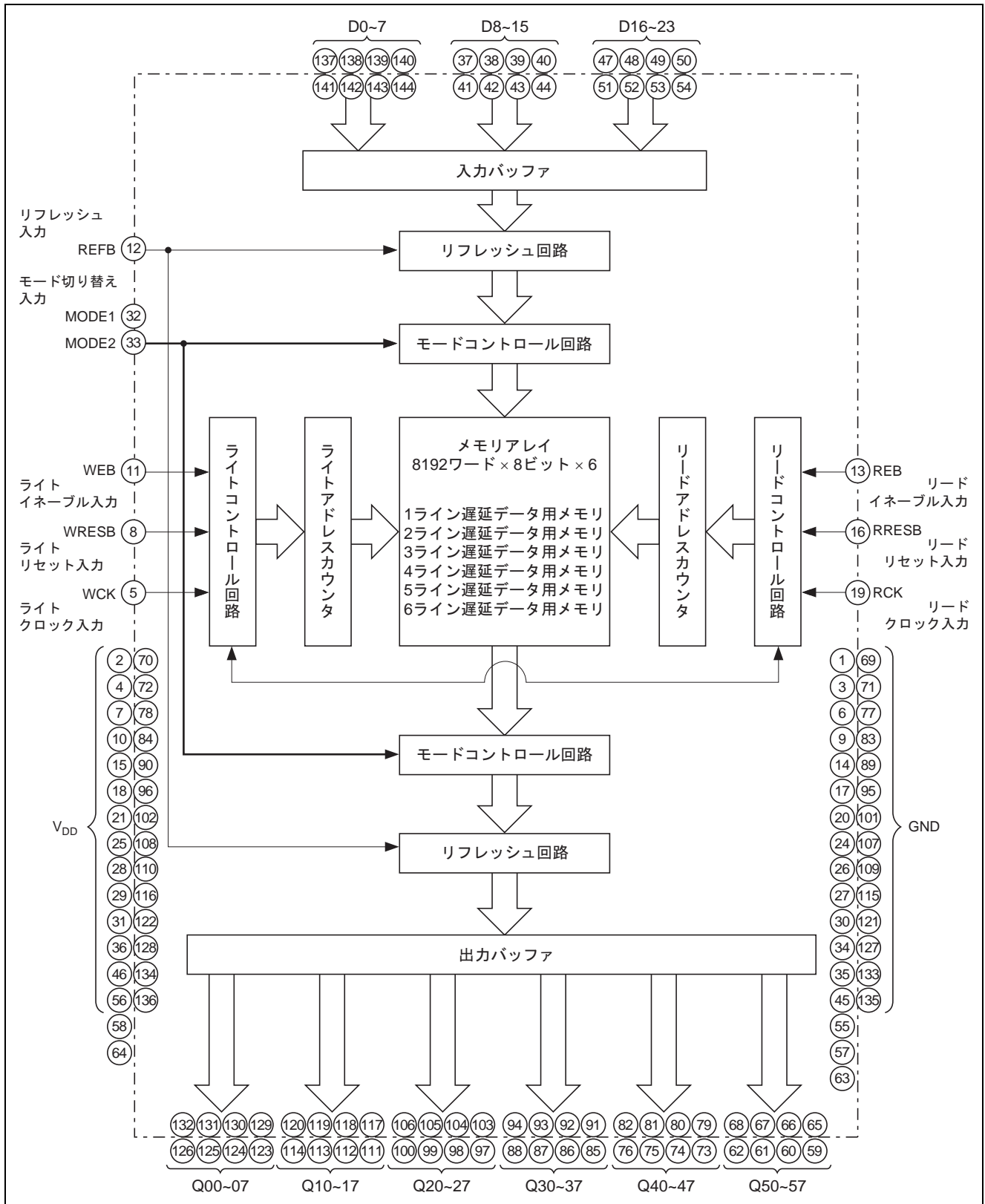
- メモリ構成: 8192 ワード × 8 ビット × 6 構成 (ダイナミックメモリ)
- 高速サイクル: 25 ns (Min)
- 高速アクセス: 18 ns (Max)
- 出力ホールド: 3 ns (Min)
- 書き込みと読み出しは, 完全に独立かつ非同期に動作可能
- データ保持: 20 ms (Max)
- 可変長ディレイビット
- 4 種類のモード切り替え機能あり
- 入出力: TTL 直結可能
- 出力: 3 ステート
- リフレッシュ機能あり



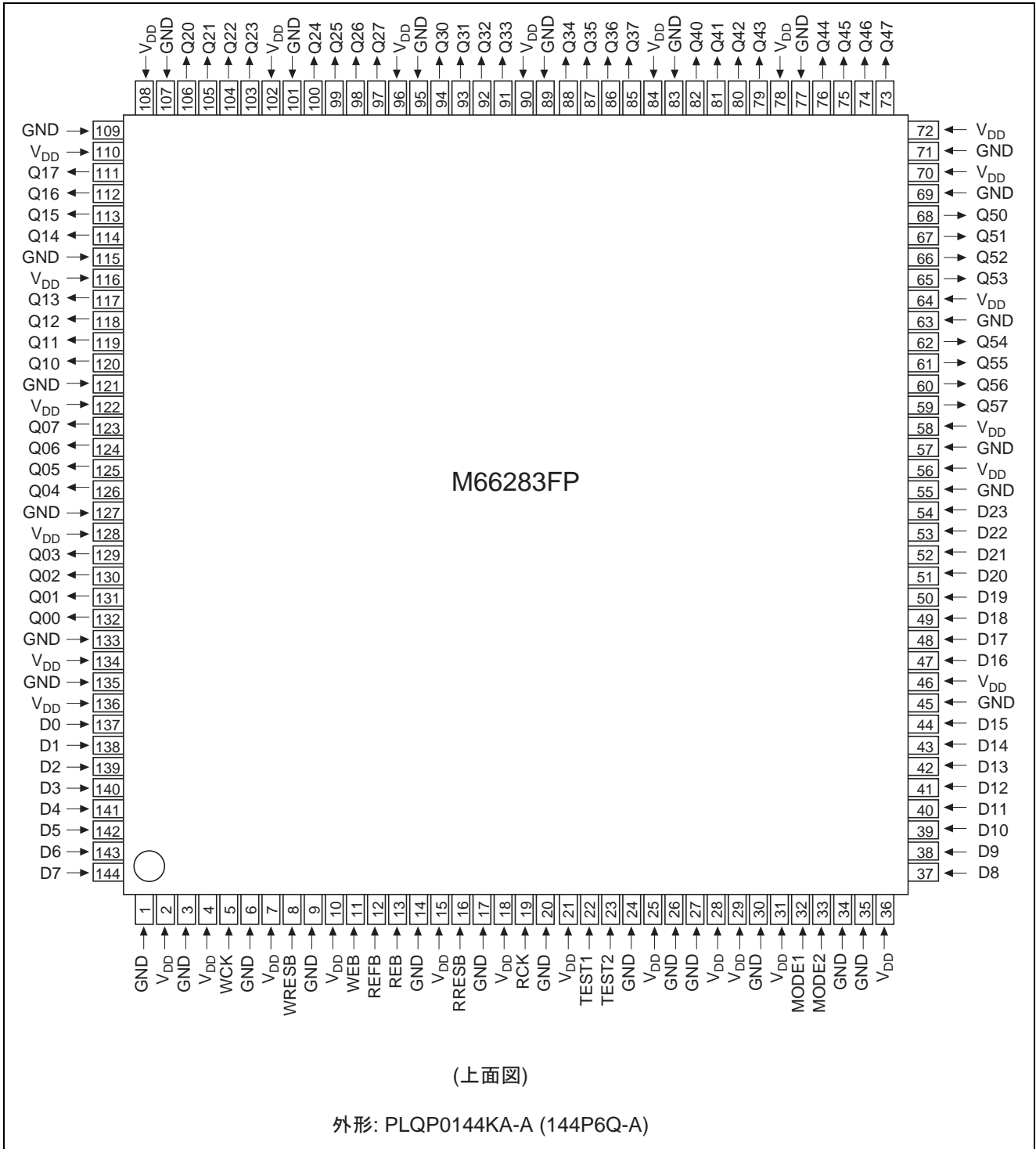
## 用途

デジタルコピー機, 高速ファクシミリなど

ブロックダイアグラム



ピン配置



## ピン説明

ピン名	名称	入出力	機能
WCK	ライトクロック入力	入力	ライトクロック入力です。
WEB	ライトイネーブル入力	入力	ライト動作制御入力です。"L"でライトイネーブル状態にします。
WRESB	ライトリセット入力	入力	内部 FIFO のライトアドレスカウンタを初期化します。
RCK	リードクロック入力	入力	リードクロック入力です。
REB	リードイネーブル入力	入力	リード動作制御入力です。"L"でリードイネーブル状態にします。
RRESB	リードリセット入力	入力	内部 FIFO のリードアドレスカウンタを初期化します。
REFB	リフレッシュ入力	入力	リフレッシュ動作制御入力です。"L"でリフレッシュ状態にします。
MODE1 MODE2	モード切り替え入力	入力	MODE 端子の組み合わせで、モード 1~4 を設定します。
D0~D23	データ入力	入力	8 ビットデータ入力バス (3 ポート) として使用します。
Q00~Q57	データ出力	出力	8 ビットデータ出力バス (6 ポート) として使用します。
TEST1 TEST2	テストモード設定入力	入力	テスト用入力端子です。"L"に固定してください。
V <sub>DD</sub>	正電源端子	—	正電源に接続します。
GND	接地端子	—	接地します。

## 絶対最大定格

(指定のない場合は,  $T_a = 0\sim 70^\circ\text{C}$ )

項目	記号	定格値	単位	条件
電源電圧	$V_{CC}$	$-0.3\sim+4.6$	V	GND 端子を基準とした値
入力電圧	$V_I$	$-0.3\sim V_{CC} + 0.3$	V	
出力電圧	$V_O$	$-0.3\sim V_{CC} + 0.3$	V	
許容損失	$P_d$	1072	mW	$T_a = 25^\circ\text{C}$
保存温度	$T_{stg}$	$-55\sim 150$	$^\circ\text{C}$	

## 推奨動作条件

項目	記号	Min	Typ	Max	単位
電源電圧	$V_{CC}$	2.7	—	3.6	V
電源電圧	GND	—	0	—	V
動作周囲温度	$T_{opr}$	0	—	70	$^\circ\text{C}$

## 電気的特性

(指定のない場合は,  $T_a = 0\sim 70^\circ\text{C}$ ,  $V_{CC} = 2.7\text{ V}\sim 3.6\text{ V}$ ,  $\text{GND} = 0\text{ V}$ )

項目	記号	Min	Typ	Max	単位	測定条件
"H"入力電圧	$V_{IH}$	2.0	—	—	V	
"L"入力電圧	$V_{IL}$	—	—	0.8	V	
"H"出力電圧	$V_{OH}$	$V_{CC} - 0.4$	—	—	V	$I_{OH} = -4\text{ mA}$
"L"出力電圧	$V_{OL}$	—	—	0.4	V	$I_{OL} = 4\text{ mA}$
"H"入力電流	$I_{IH}$	—	—	1.0	$\mu\text{A}$	$V_I = V_{CC}$ WEB, WRESB, WCK, REB, RRESB, RCK, REFB, D0~23, MODE1~2, TEST1~2
"L"入力電流	$I_{IL}$	—	—	-1.0	$\mu\text{A}$	$V_I = \text{GND}$ WEB, WRESB, WCK, REB, RRESB, RCK, REFB, D0~23, MODE1~2, TEST1~2
オフ状態"H"出力電流	$I_{OZH}$	—	—	5.0	$\mu\text{A}$	$V_O = V_{CC}$
オフ状態"L"出力電流	$I_{OZL}$	—	—	-5.0	$\mu\text{A}$	$V_O = \text{GND}$
動作時平均電源電流	$I_{CC}$	—	—	250	mA	$V_I = V_{CC}, \text{GND}$ , 出力開放, $t_{WCK}, t_{RCK} = 25\text{ ns}$
入力容量	$C_I$	—	—	10	pF	$f = 1\text{ MHz}$
オフ時出力容量	$C_O$	—	—	15	pF	$f = 1\text{ MHz}$

## 機能概要

M66283FP は以下の 4 つの動作モードがあります。

- モード 1  
3 系統入力による 1 ライン遅延, 2 ライン遅延データの同時出力。(WCK, RCK Positive edge で動作。)
- モード 2  
1 系統入力による 1~6 ライン遅延データの同時出力。(WCK, RCK Positive edge で動作。)
- モード 3  
3 系統入力による 1 ライン遅延, 2 ライン遅延データの同時出力。(WCK, RCK Negative edge で動作。)
- モード 4  
1 系統入力による 1~6 ライン遅延データの同時出力。(WCK, RCK Negative edge で動作。)

モード 1~4 の機能概要を以下に示します。

### <モード 1>

書き込みは, ライトイネーブル入力 WEB が"L"のとき, ライトクロック入力 WCK の立ち上がりに同期して, データ入力 D0~7, D8~15, D16~23 の内容がおのこの 1 ライン遅延データ用メモリに書き込まれます。このとき, 1 ライン遅延データ用メモリのライトアドレスカウンタがインクリメントされます。

WEB が"H"のとき, 1 ライン遅延データ用メモリへの書き込みは禁止され, 1 ライン遅延データ用メモリのライトアドレスカウンタが停止します。

ライトリセット入力 WRESB が"L"のとき, 1 ライン遅延データ用メモリのライトアドレスカウンタがイニシャライズされます。

読み出しは, リードイネーブル入力 REB が"L"のとき, リードクロック入力 RCK の立ち上がりに同期して, 1 ライン遅延データ用メモリの内容がデータ出力 Q00~07, Q20~27, Q40~47 に, 2 ライン遅延データ用メモリの内容がデータ出力 Q10~17, Q30~37, Q50~57 に出力されます。このとき, すべての遅延データ用メモリのリードアドレスカウンタがインクリメントされます。

さらに, RCK の立ち上がりに同期して, 1 ライン遅延データ用メモリのデータが 2 ライン遅延データ用メモリに書き込まれます。このとき, 2 ライン遅延データ用メモリのライトアドレスカウンタがインクリメントされます。

REB が"H"のとき, 1 ラインおよび, 2 ライン遅延データ用メモリからの読み出しは禁止され, 各メモリのリードアドレスカウンタ 2 ライン遅延データ用メモリのライトアドレスカウンタが停止します。また, すべての出力はハイインピーダンス状態になります。さらに, 2 ライン遅延データ用メモリへの書き込みは禁止され 2 ライン遅延データ用メモリのライトアドレスカウンタが停止します。

リードリセット入力 RRESB が"L"のとき, 1 ライン遅延データ用メモリのリードアドレスカウンタと 2 ライン遅延データ用メモリのライトアドレスカウンタおよび, リードアドレスカウンタがイニシャライズされます。



## &lt;モード2&gt;

書き込みは、ライトイネーブル入力 WEB が"L"のとき、ライトクロック入力 WCK の立ち上がりに同期して、データ入力 D0~7 の内容が 1 ライン遅延データ用メモリに書き込まれます。(モード2はD0~7のみ使用します。D8~23は"L"または"H"に固定してください。)このとき、1ライン遅延データ用メモリのライトアドレスカウンタがインクリメントされます。

WEB が"H"のとき、1ライン遅延データ用メモリへの書き込みは禁止され、1ライン遅延データ用メモリのライトアドレスカウンタが停止します。

ライトリセット入力 WRESB が"L"のとき、1ライン遅延データ用メモリのライトアドレスカウンタがイニシャライズされます。

読み出しは、リードイネーブル入力 REB が"L"のとき、リードクロック入力 RCK の立ち上がりに同期して、1~6ライン遅延データ用メモリの内容が、おのこの Q00~07, Q10~17, Q20~27, Q30~37, Q40~47, Q50~57 に出力されます。このとき、すべての遅延データ用メモリのリードアドレスカウンタがインクリメントされます。

さらに、RCK の立ち上がりに同期して、遅延データ用メモリのデータが次ラインの遅延データ用メモリに書き込まれます。このとき、2ライン以降の遅延データ用メモリのライトアドレスカウンタがインクリメントされます。

REB が"H"のとき、1ラインおよび、2ライン遅延データ用メモリからの読み出しは禁止され、各メモリのリードアドレスカウンタが停止します。また、すべての出力はハイインピーダンス状態になります。さらに、2ライン遅延データ用メモリへの書き込みは禁止され、2ライン遅延データ専用メモリのライトアドレスカウンタが停止します。

リードリセット入力 RRESB が"L"のとき、1ライン遅延データ用メモリのリードアドレスカウンタと2ライン以降の遅延データ用メモリのライトアドレスカウンタおよび、リードアドレスカウンタがイニシャライズされます。

## &lt;モード3&gt;

モード1と同様の動作をクロック(ライトクロック・リードクロック共)の立ち下がりに同期して実施します。

## &lt;モード4&gt;

モード2と同様の動作をクロック(ライトクロック・リードクロック共)の立ち下がりに同期して実施します。

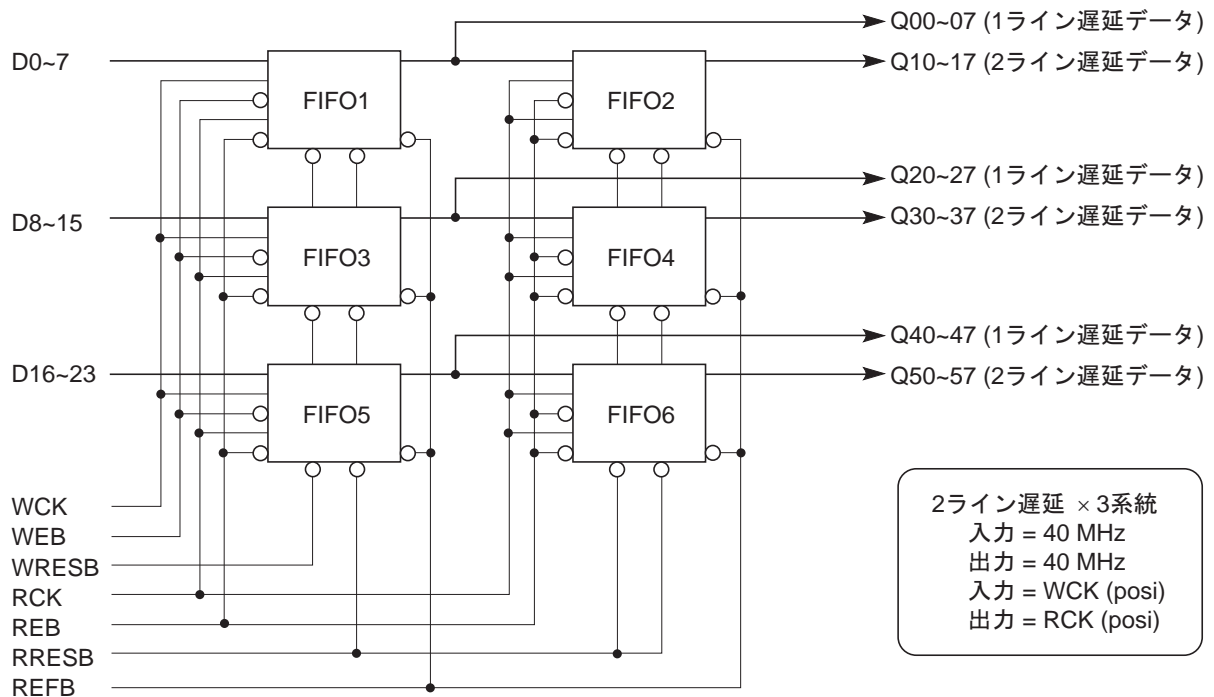
## 機能設定

2ライン遅延モード/6ライン遅延モードの設定およびリフレッシュ設定を下記の機能設定表により設定します。

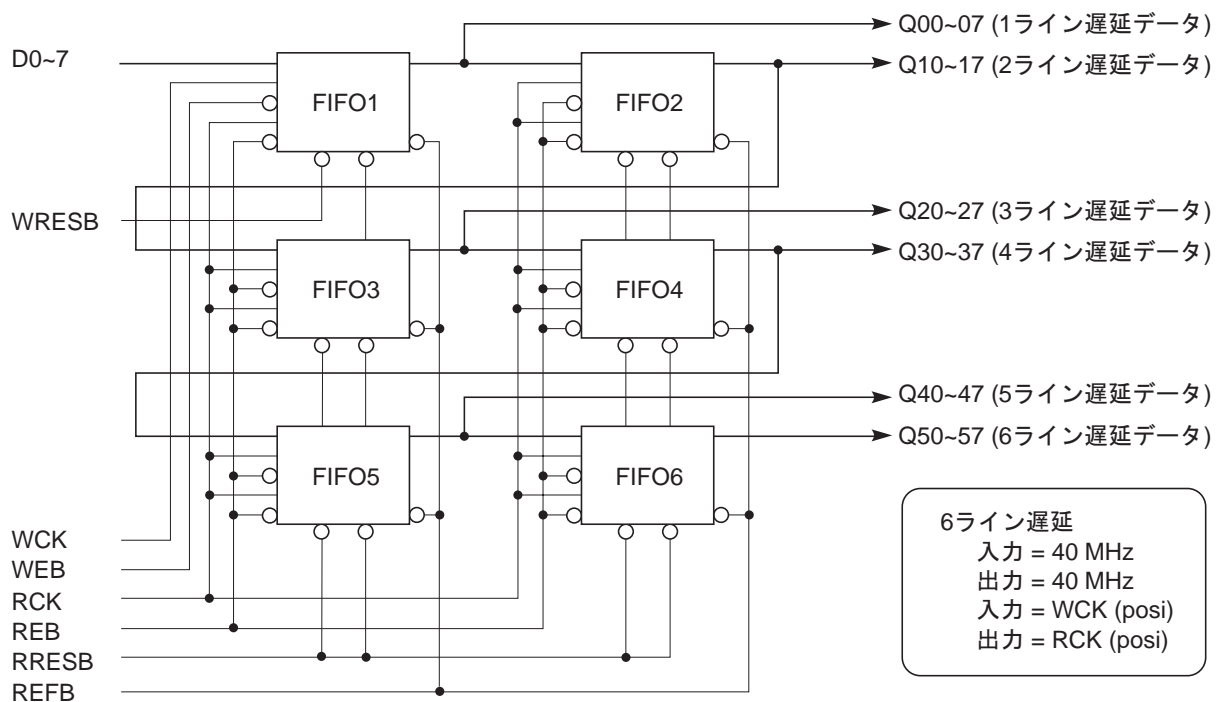
## (1) モード設定

MODE1	MODE2	動作モード
L	L	モード1
H	L	モード2
L	H	モード3
H	H	モード4

## モード 1 (2ライン遅延モード)

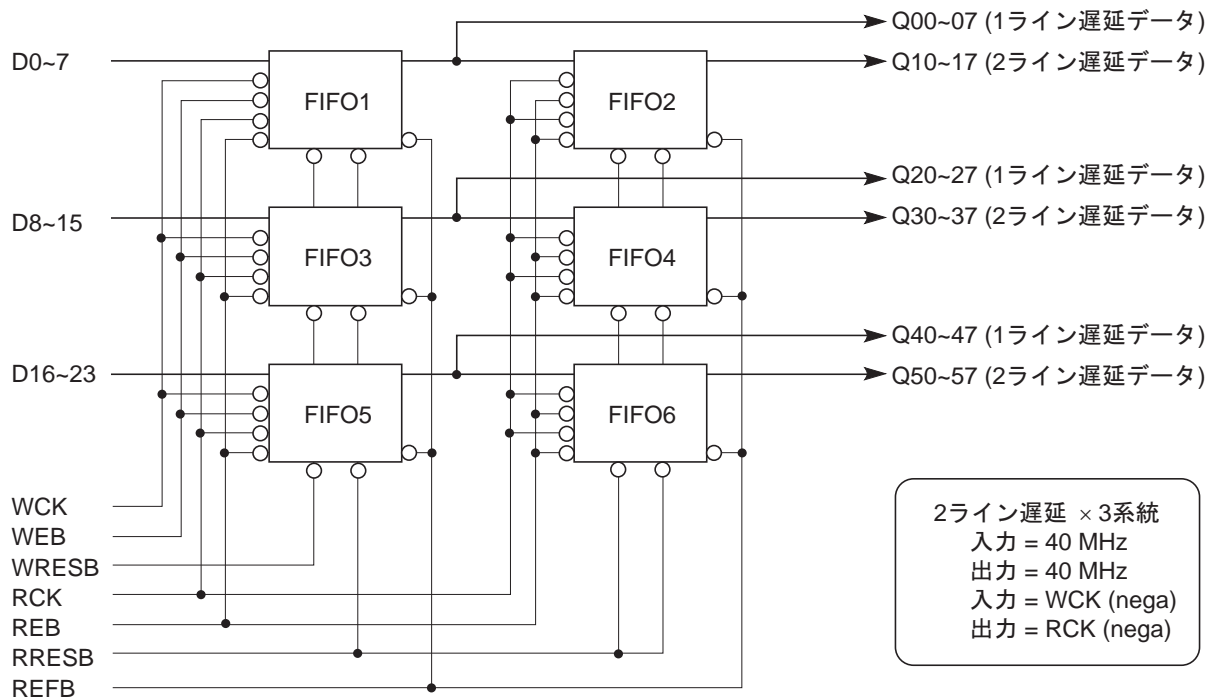


## モード 2 (6ライン遅延モード)

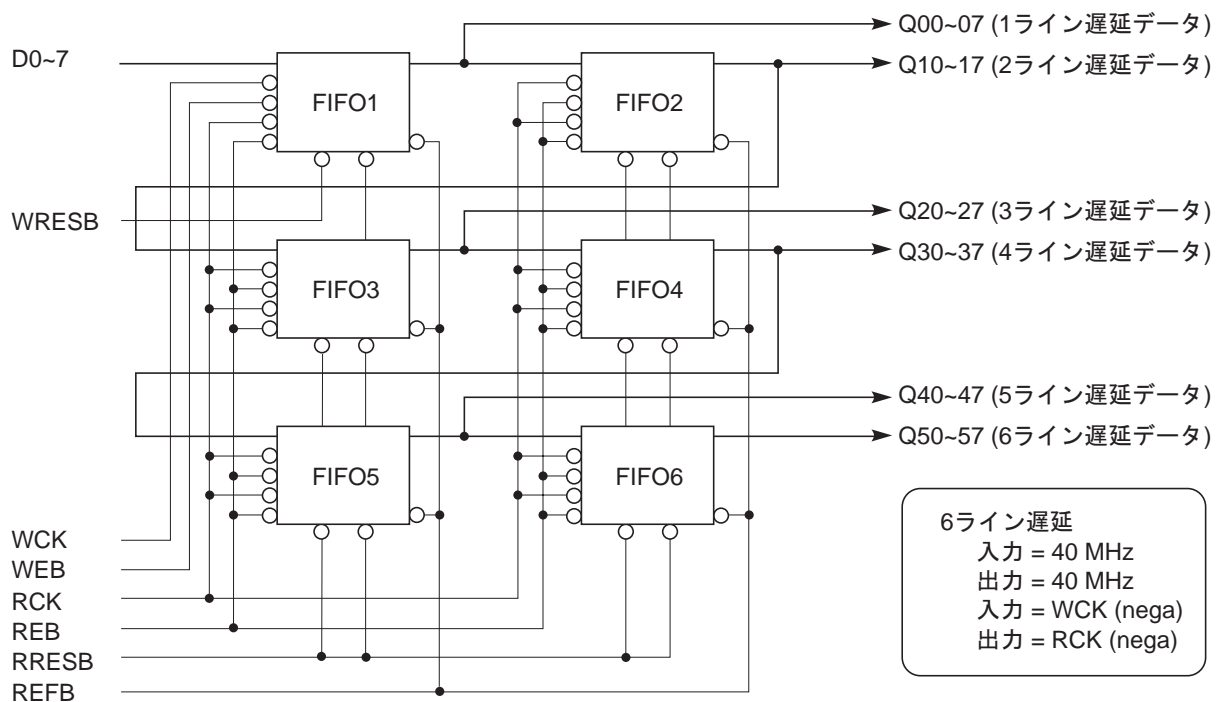


- 【注】 1. 全モード共、TEST 端子は常時、"L"に固定してください。  
 2. モード 2, 4 のときは D8~23 は使用しませんので、"L"または"H"に固定してください。  
 3. 動作中にモード切り替えはできません。

## モード 3 (2ライン遅延モード)



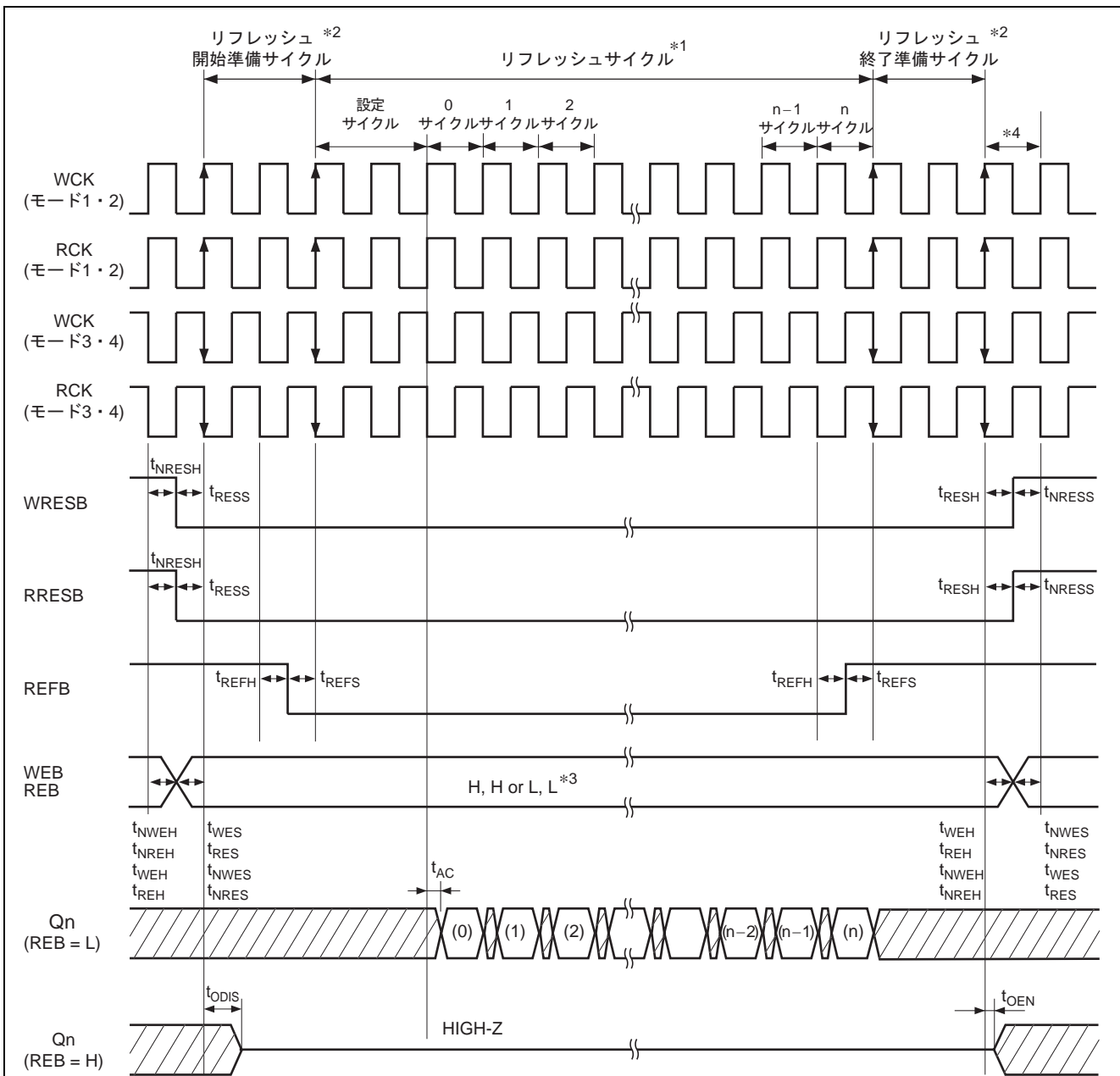
## モード 4 (6ライン遅延モード)



- 【注】 1. 全モード共、TEST 端子は常時、"L"に固定してください。  
 2. モード 2, 4 のときは D8~23 は使用しませんので、"L"または"H"に固定してください。  
 3. 動作中にモード切り替えはできません。

## (2) リフレッシュ設定

	REFB	WCK	RCK	WRESB	RRESB	機能
モード 1, 2	L	↑	↑	L	L	リフレッシュ動作
モード 3, 4	L	↓	↓	L	L	



- 【注】**
- リフレッシュ動作は0番地から開始され、リフレッシュ設定が解除されるまで実施します。そのため、すべてのアドレスのリフレッシュ動作が終了しても、リフレッシュ設定が継続されていれば、再び0番地からリフレッシュ動作が継続されます。なお、リフレッシュサイクル中はリードクロック RCK のみで動作するため、各サイクルについてはリードクロック RCK を基準とします。
  - リフレッシュ開始および終了準備サイクルは2サイクル以上を要します。
  - イネーブル入力 WEB・REB については2入力とも"H"または、2入力とも"L"の設定とします。
  - リフレッシュ終了後、0番地からのライトおよびリード動作が可能となりますが、イネーブル入力 WEB・REB の設定が"L"の場合、\*4 に示すサイクルが0サイクルとなるので注意が必要です。

## スイッチング特性

(指定のない場合は,  $T_a = 0\sim 70^\circ\text{C}$ ,  $V_{CC} = 2.7\text{ V}\sim 3.6\text{ V}$ ,  $\text{GND} = 0\text{ V}$ )

項目	記号	Min	Typ	Max	単位
アクセス時間	$t_{AC}$	—	—	18	ns
出力ホールド時間	$t_{OH}$	3	—	—	ns
出力イネーブル時間	$t_{OEN}$	3	—	18	ns
出力ディセーブル時間	$t_{ODIS}$	3	—	18	ns

## タイミング必要条件

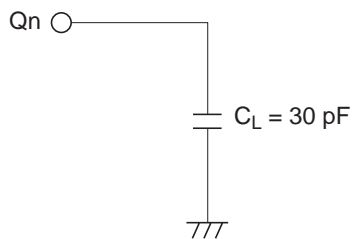
(指定のない場合は,  $T_a = 0\sim 70^\circ\text{C}$ ,  $V_{CC} = 2.7\text{ V}\sim 3.6\text{ V}$ ,  $\text{GND} = 0\text{ V}$ )

項目	記号	Min	Typ	Max	単位
ライトクロック (WCK) サイクル	$t_{WCK}$	25	—	—	ns
ライトクロック (WCK) "H"パルス幅	$t_{WCKH}$	11	—	—	ns
ライトクロック (WCK) "L"パルス幅	$t_{WCKL}$	11	—	—	ns
リードクロック (RCK) サイクル	$t_{RCK}$	25	—	—	ns
リードクロック (RCK) "H"パルス幅	$t_{RCKH}$	11	—	—	ns
リードクロック (RCK) "L"パルス幅	$t_{RCKL}$	11	—	—	ns
WCK に対する入力データセットアップ時間	$t_{DS}$	7	—	—	ns
WCK に対する入力データホールド時間	$t_{DH}$	3	—	—	ns
WCK, RCK に対するリセットセットアップ時間	$t_{RESS}$	7	—	—	ns
WCK, RCK に対するリセットホールド時間	$t_{RESH}$	3	—	—	ns
WCK, RCK に対するリセット非選択セットアップ時間	$t_{NRESS}$	7	—	—	ns
WCK, RCK に対するリセット非選択ホールド時間	$t_{NRESH}$	3	—	—	ns
WCK に対する WEB セットアップ時間	$t_{WES}$	7	—	—	ns
WCK に対する WEB ホールド時間	$t_{WEH}$	3	—	—	ns
WCK に対する WEB 非選択セットアップ時間	$t_{NWES}$	7	—	—	ns
WCK に対する WEB 非選択ホールド時間	$t_{NWEH}$	3	—	—	ns
RCK に対する REB セットアップ時間	$t_{RES}$	7	—	—	ns
RCK に対する REB 非選択ホールド時間	$t_{REH}$	3	—	—	ns
RCK に対する REB 非選択セットアップ時間	$t_{NRES}$	7	—	—	ns
RCK に対する REB 非選択ホールド時間	$t_{NREH}$	3	—	—	ns
WCK, RCK に対する REFB セットアップ時間	$t_{REFS}$	12	—	—	ns
WCK, RCK に対する REFB ホールド時間	$t_{REFH}$	3	—	—	ns
入力パルス上昇, 下降時間	$t_r, t_f$	—	—	3	ns
データホールド時間*	$t_H$	—	—	20	ms

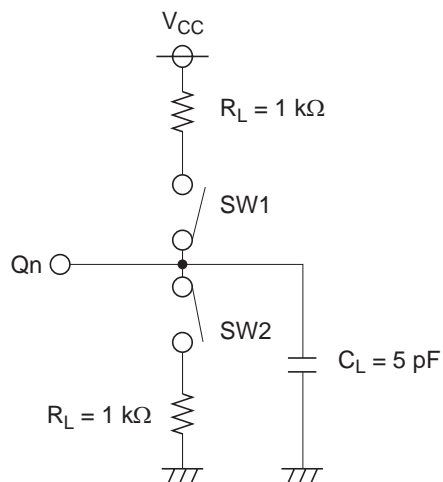
【注】 \* 1 ラインのアクセスに対し,  
 WEB "H"レベル期間  $\leq 20\text{ ms} - 8192 \cdot t_{WCK}$  - WRESB "L"レベル期間  
 REB "H"レベル期間  $\leq 20\text{ ms} - 8192 \cdot t_{RCK}$  - RRESB "H"レベル期間  
 を満足する必要があります。

## スイッチング特性測定回路

•  $t_{AC}$ ,  $t_{OH}$



•  $t_{OEN}$ ,  $t_{ODIS}$



入力パルスレベル: 0~3 V

入力パルス上昇, 下降時間: 3 ns

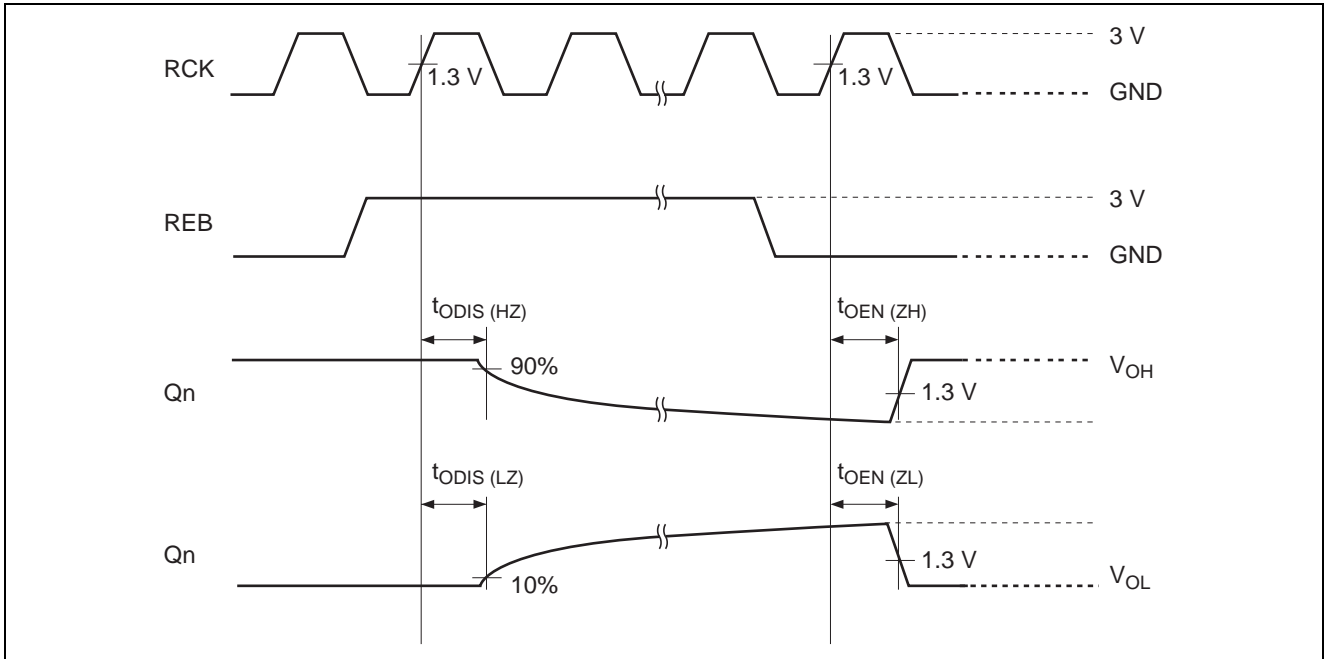
判定電圧 入力: 1.3 V

出力: 1.3 V (ただし  $t_{ODIS(LZ)}$  は出力振幅の 10%,  $t_{ODIS(HZ)}$  は出力振幅の 90% で判定)

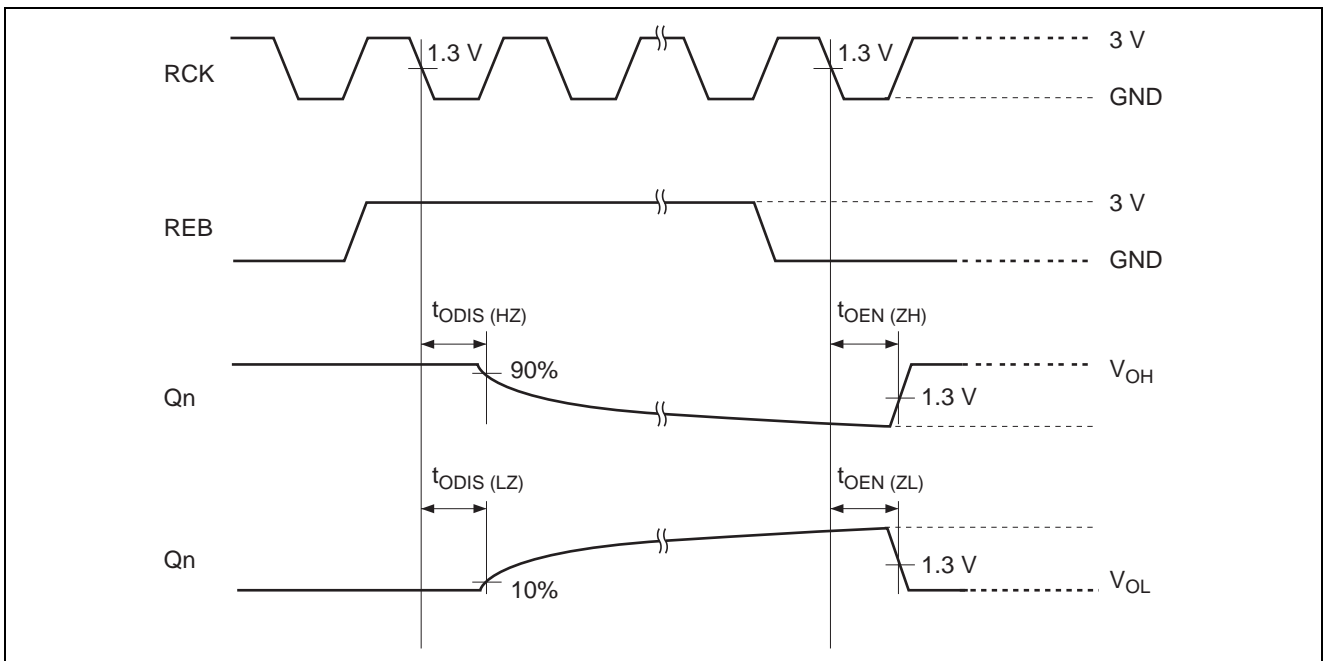
負荷容量  $C_L$  は, 結線の浮遊容量およびプローブの入力容量を含みます。

項目	SW1	SW2
$t_{ODIS(LZ)}$	閉	開
$t_{ODIS(HZ)}$	開	閉
$t_{OEN(ZL)}$	閉	開
$t_{OEN(ZH)}$	開	閉

モード 1, 2 の  $t_{ODIS}$ ,  $t_{OEN}$  測定条件

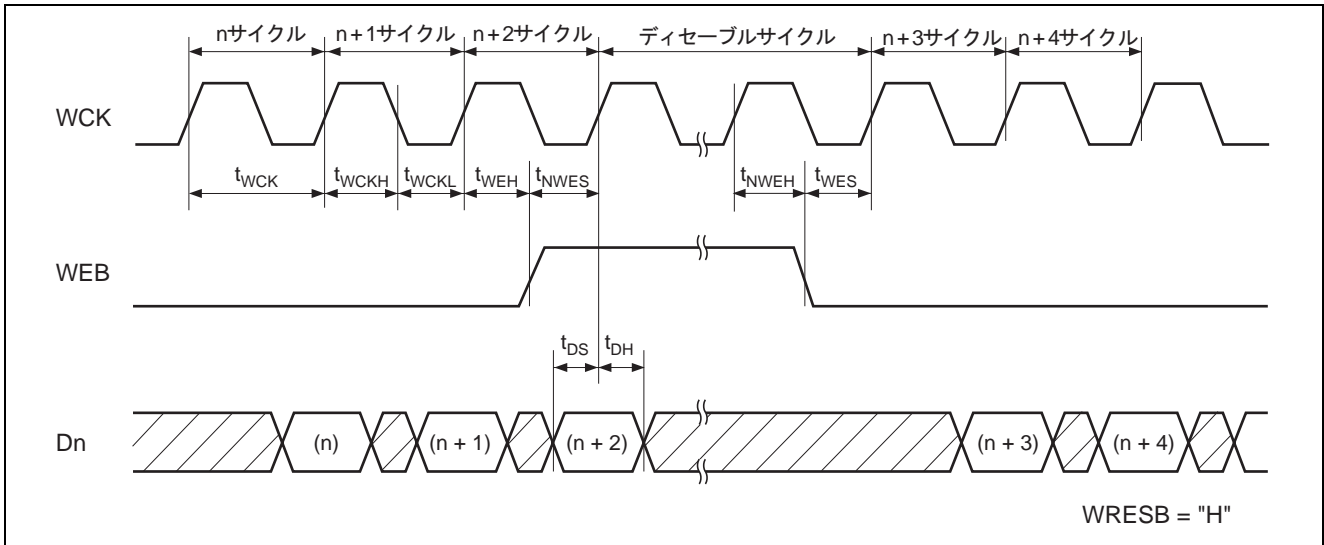


モード 3, 4 の  $t_{ODIS}$ ,  $t_{OEN}$  測定条件

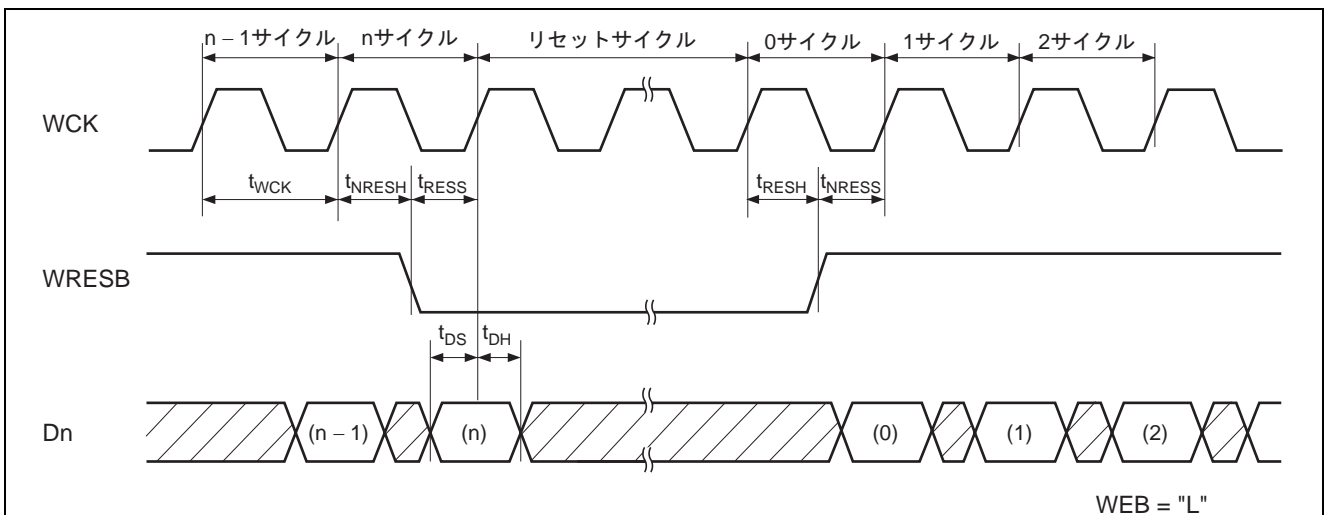


## モード 1, 2 の動作タイミング

## ライトサイクル

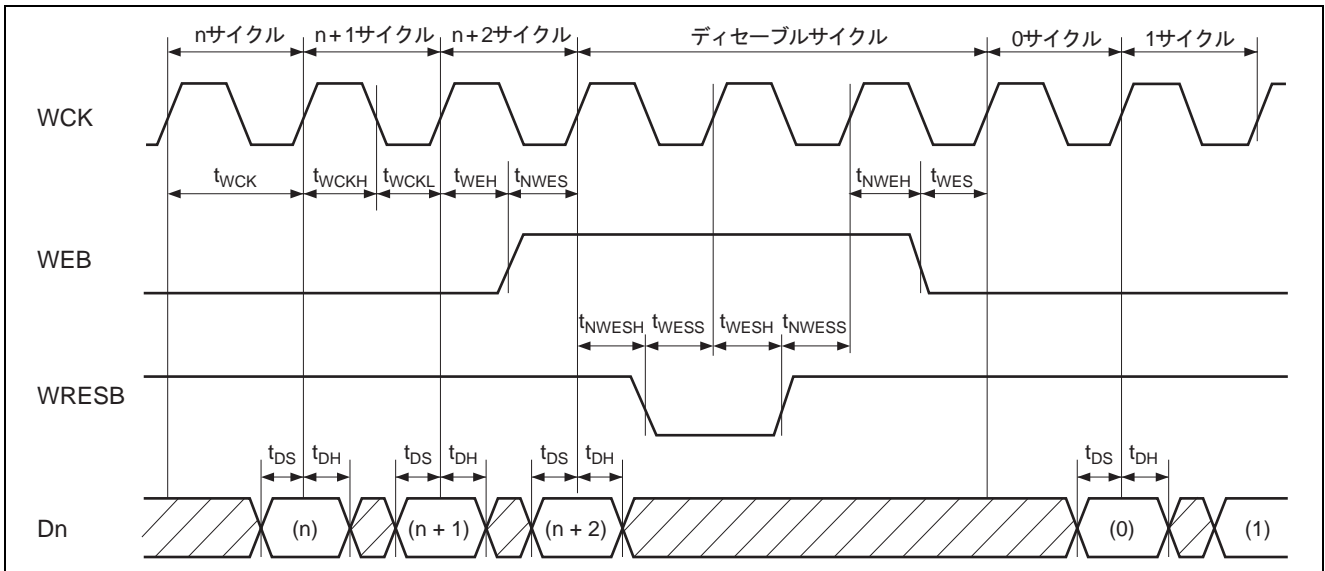


## ライトリセットサイクル

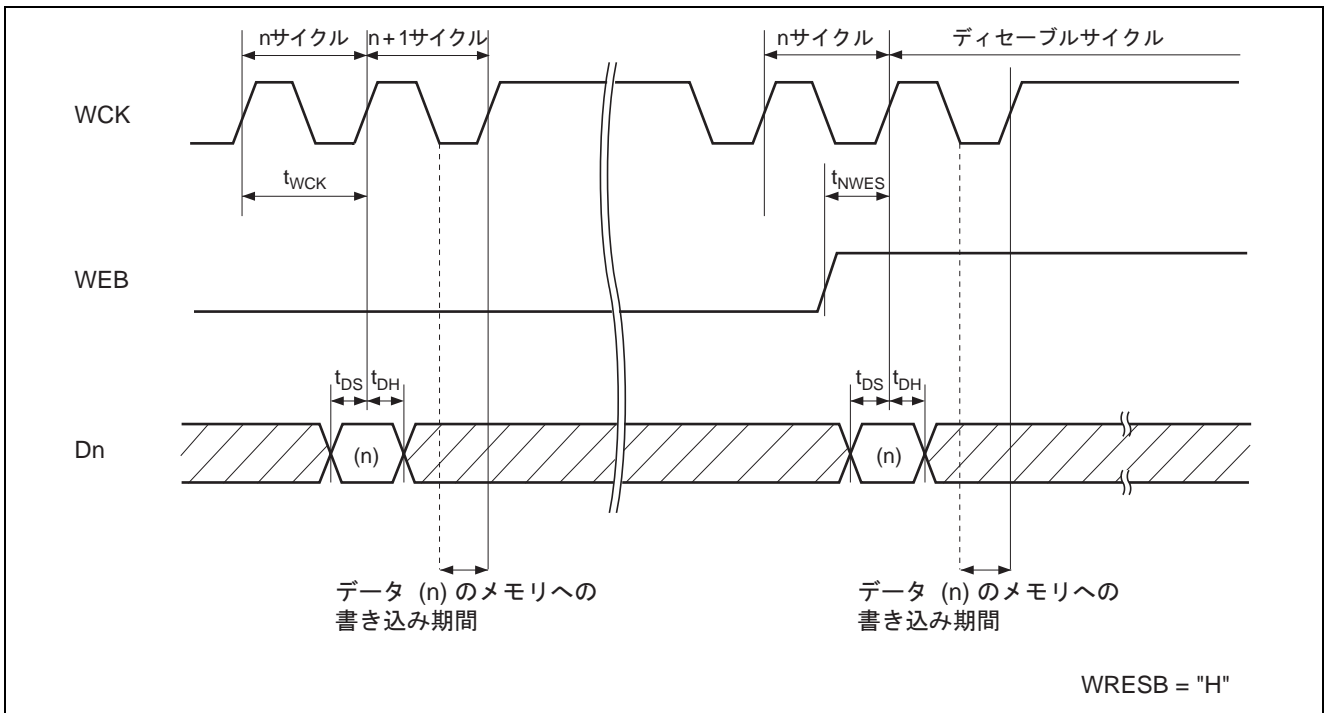


【注】電源投入後に行うリセット動作には、リセットサイクルに最低 3 サイクルを要します。  
この際 REFB 端子は"H"に設定しておく必要があります。





WCK 停止時の注意事項

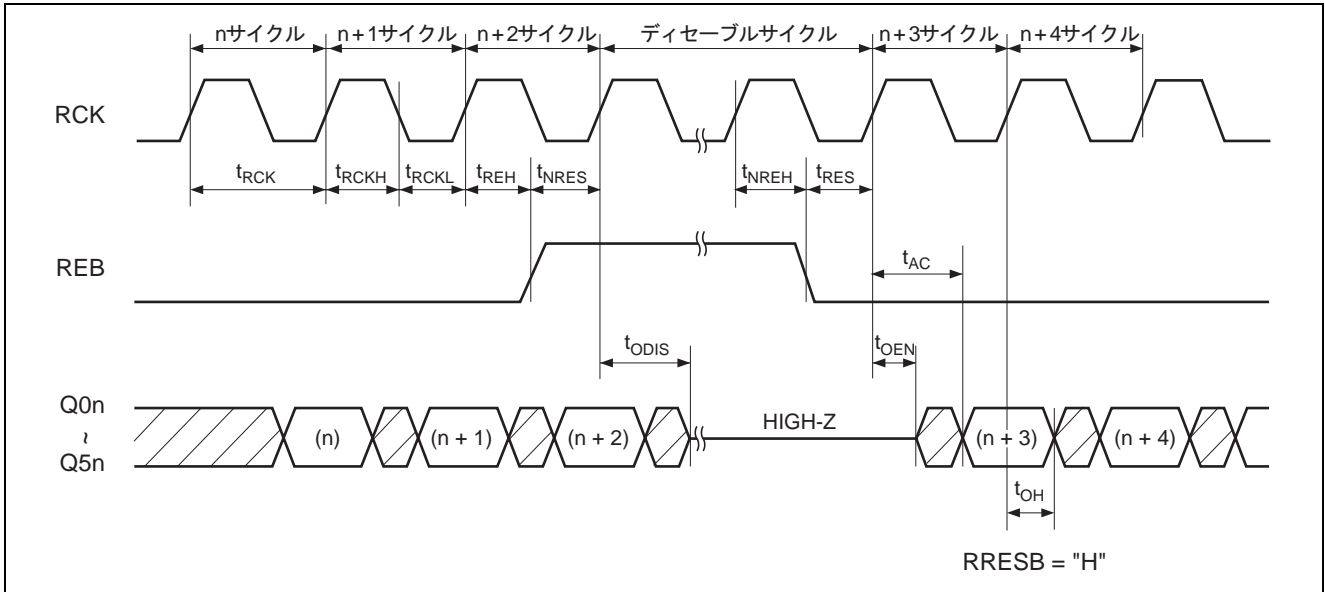


n サイクルの入力データ Dn は、n サイクルの WCK のうしろの立ち上がりエッジで取り込まれ、n+1 サイクルの WCK の"L"期間で書き込み動作を開始し、n+1 サイクルのうしろの立ち上がりエッジで書き込み動作を完了します。

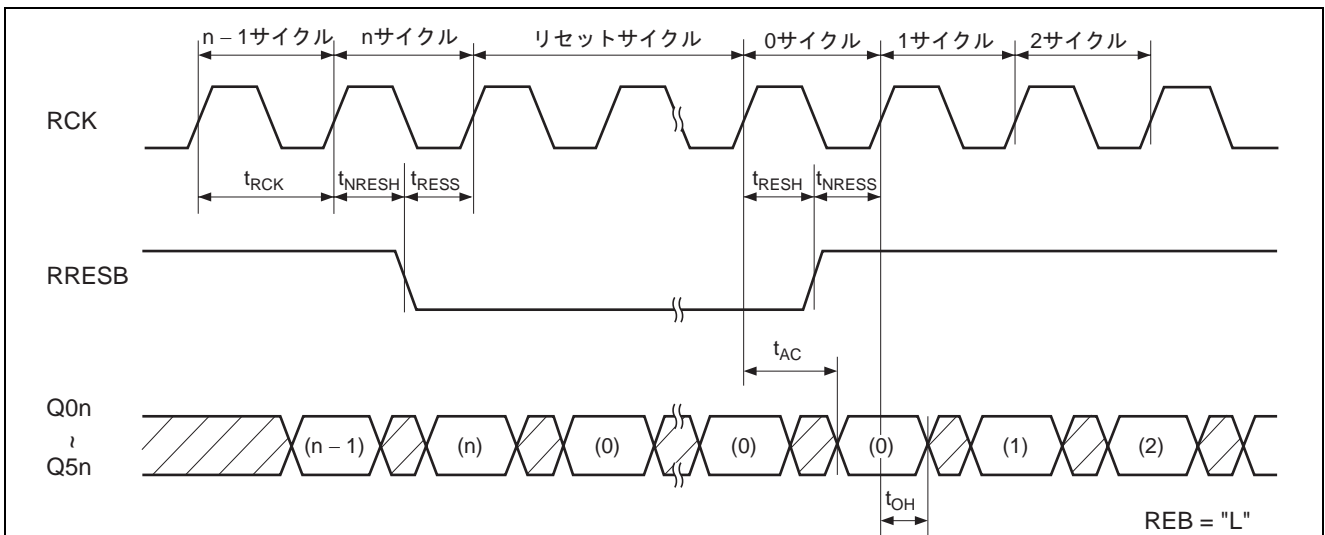
よって、n サイクルでライトデータの取り込みを停止する場合、WCK は n+1 サイクルのうしろの立ち上がりエッジまで入力してください。

n サイクルの次のサイクルがディセーブルサイクルの場合も、同様にディセーブル後 1 サイクル分の WCK 入力が必要です。

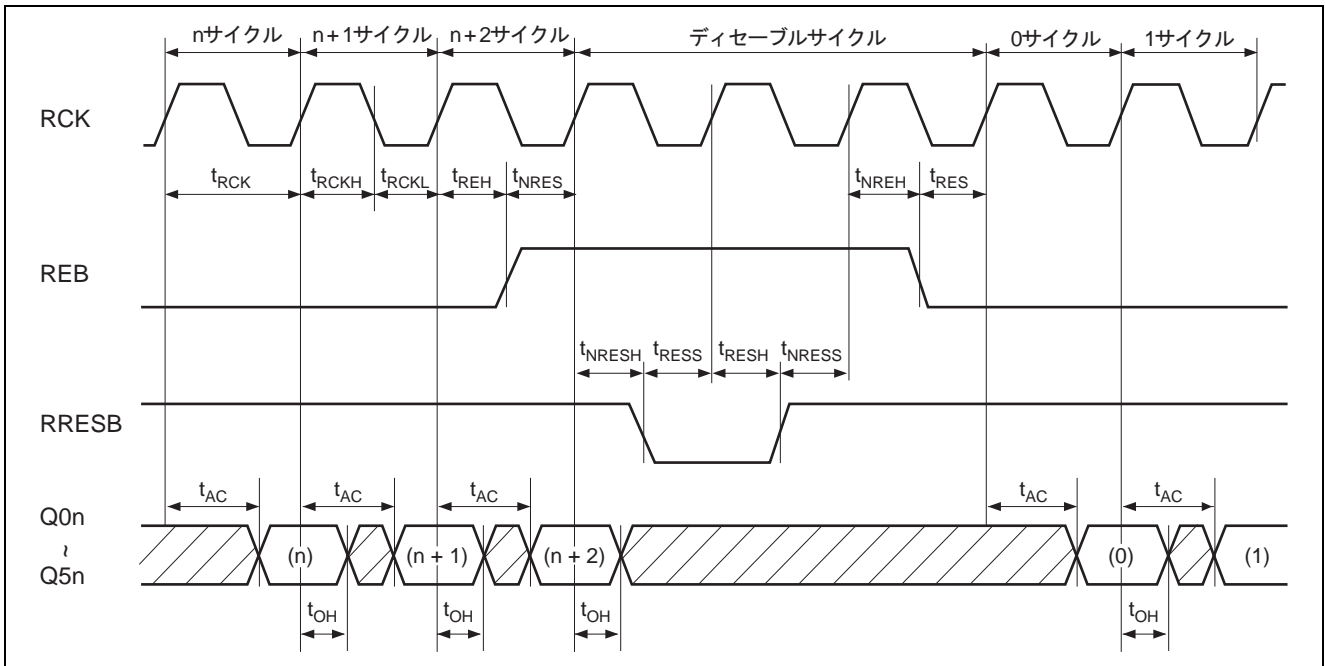
リードサイクル



リードリセットサイクル



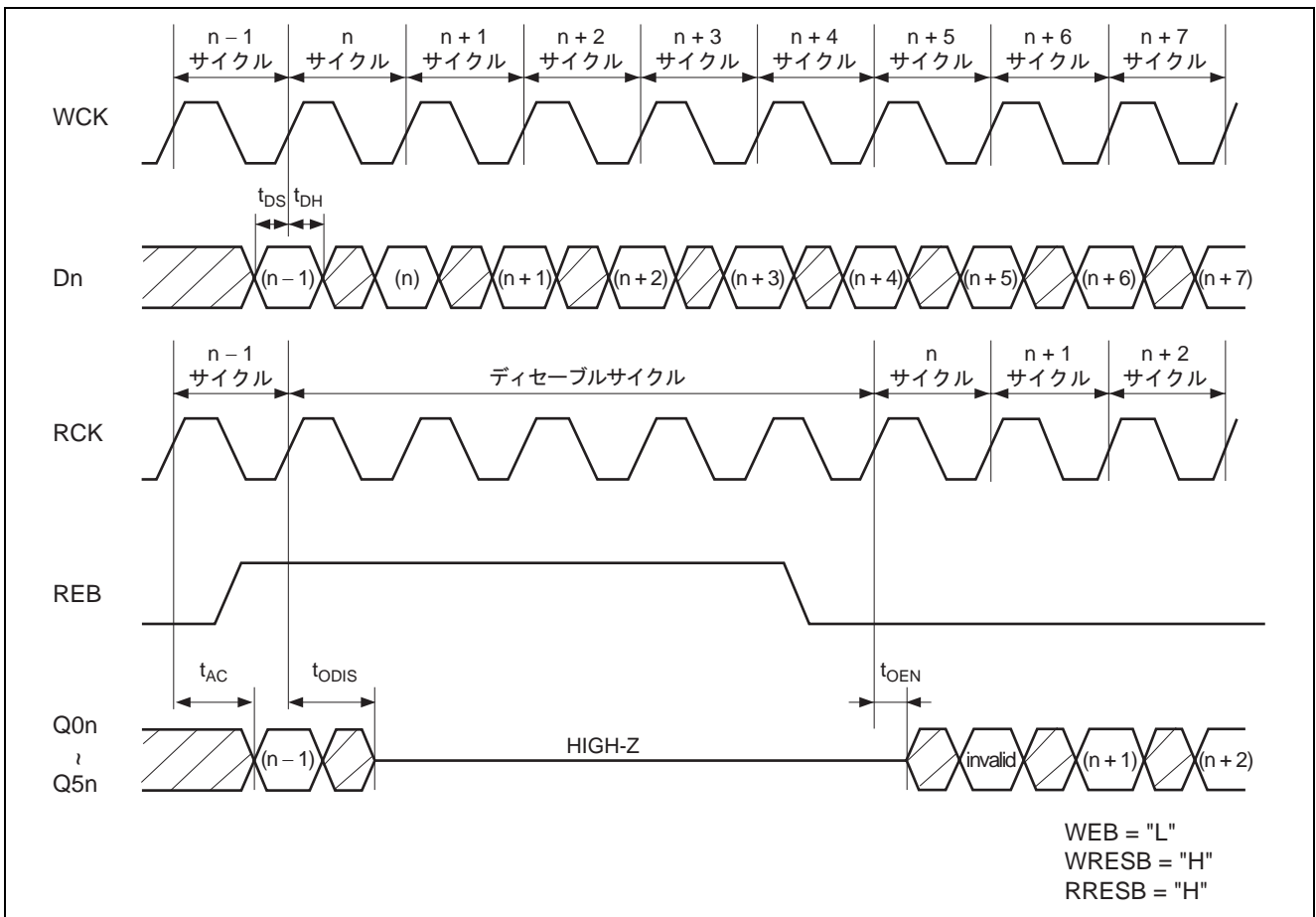
【注】 電源投入後に行うリセット動作には、リセットサイクルに最低3サイクルを要します。  
 この際 REFB 端子は"H"に設定しておく必要があります。



リードディセーブル中の書き込みデータの読み出しに関する注意事項

読み出し側  $n-1$  サイクル終了後のリードディセーブル期間中に、書き込み側  $n$  サイクルのライト動作がある場合、リードディセーブル後の  $n$  サイクルの出力は invalid となります。

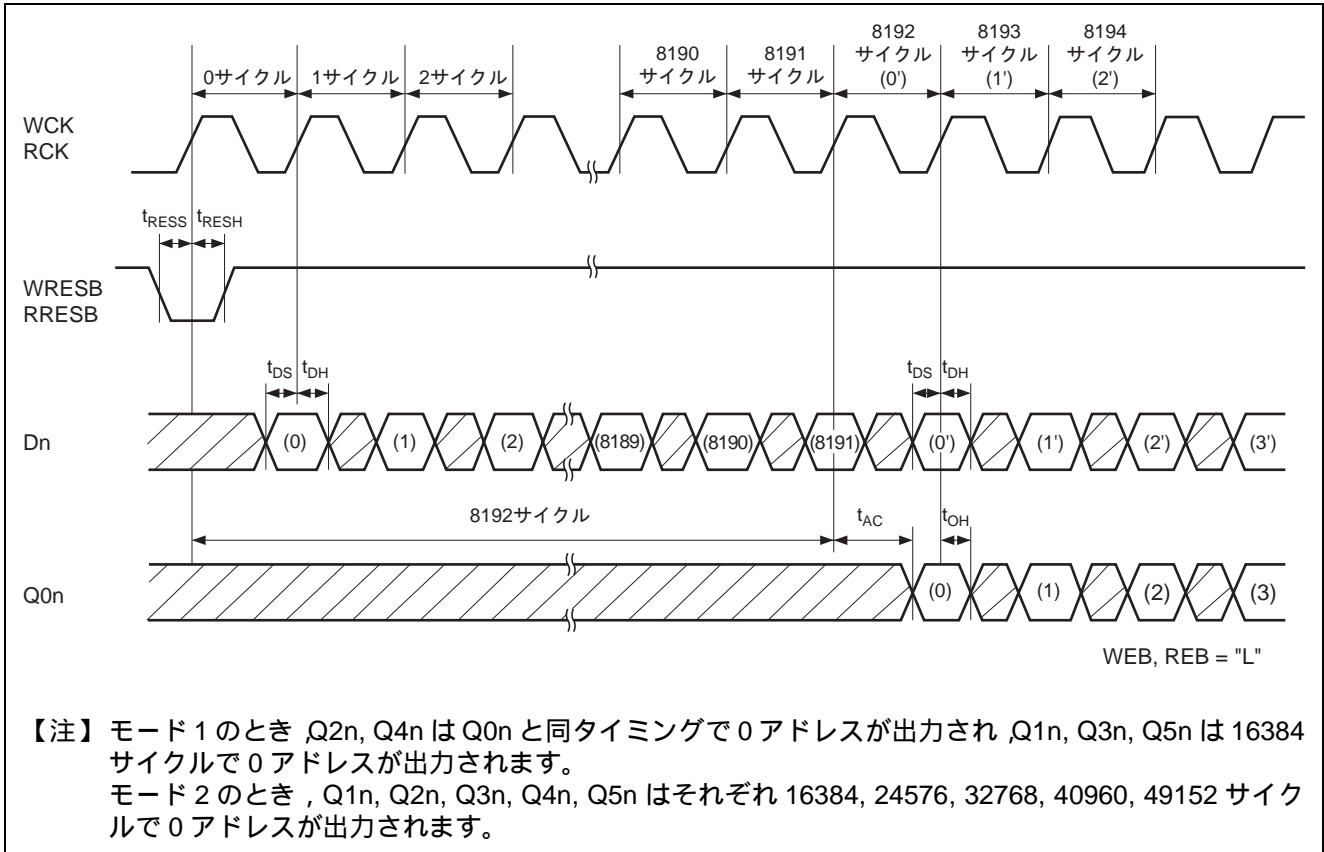
ただし、 $n+1$  サイクル以降の出力はリードディセーブル期間中に書き込んだデータが出力されます。



## 可変長ディレイビット

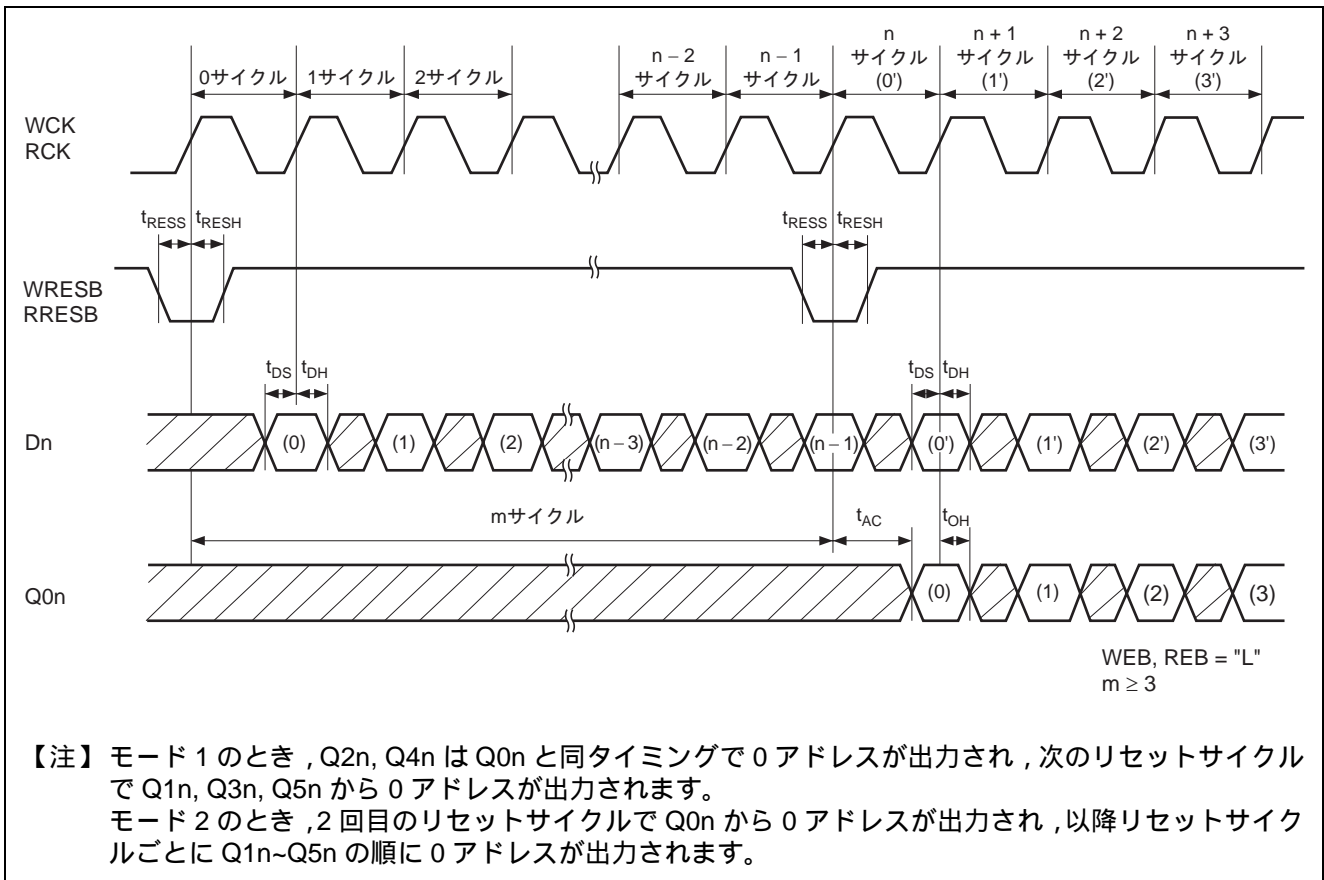
### 1 ライン (8192 ビット) 遅延

ライトサイクルはサイクルの後の WCK の立ち上がりエッジで入力データを書き込み、リードサイクルはサイクルの前の RCK の立ち上がりエッジで出力データを読み出しますので、容易に 1 ライン遅延をつくることができます。



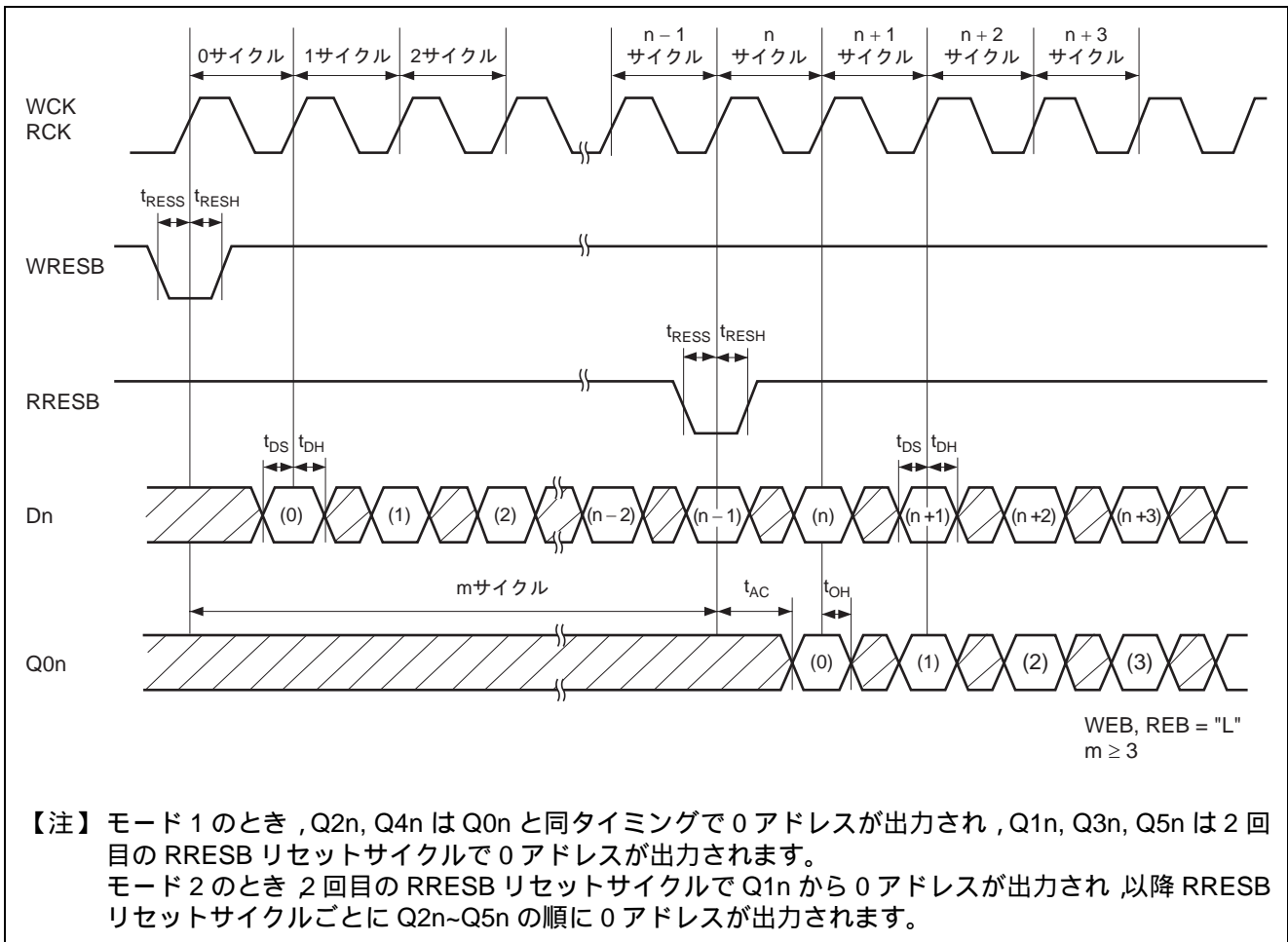
## n ビットディレイ 1

(ディレイ長に応じた周期でリセットする。)



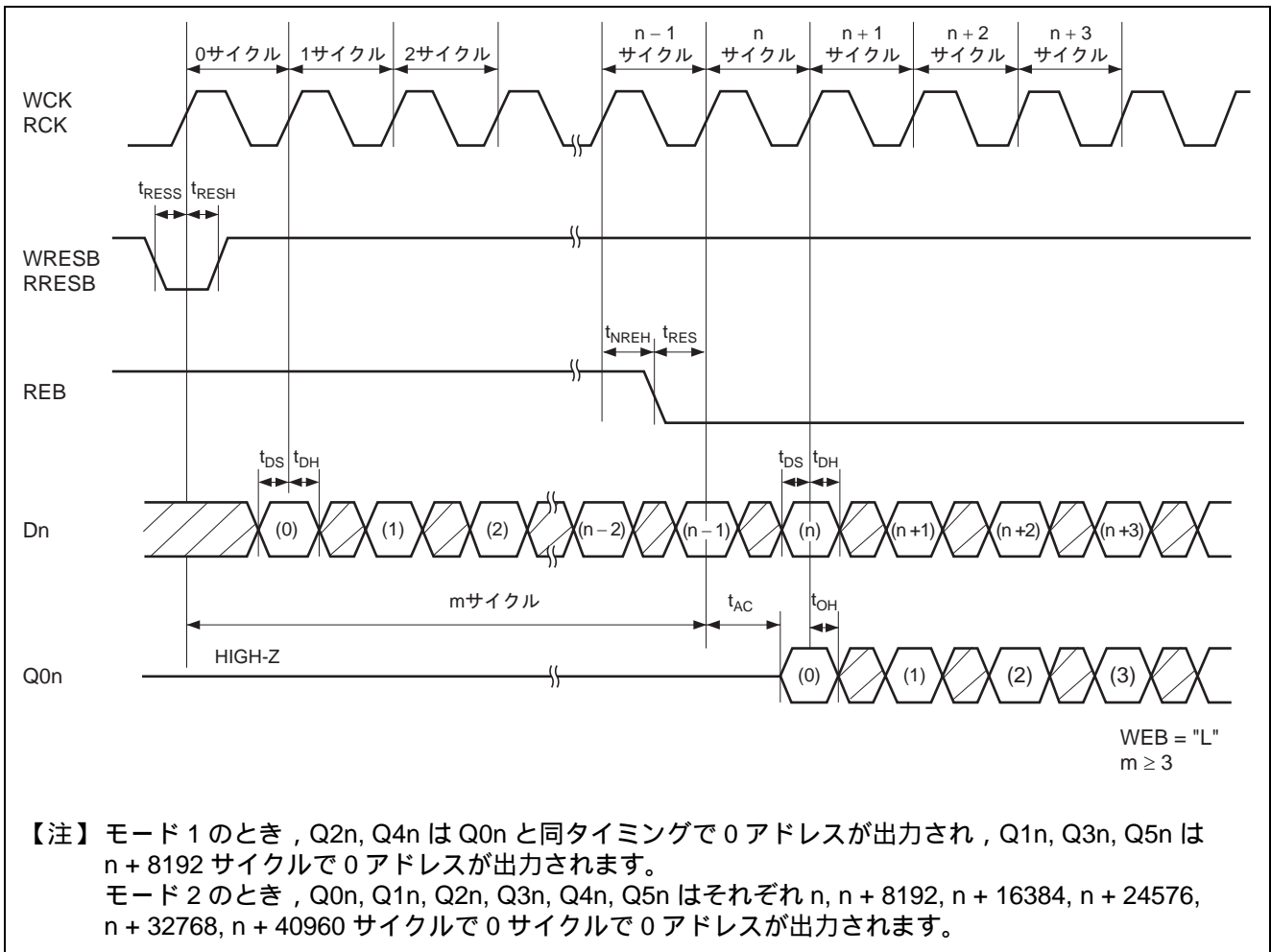
## n ビットディレイ 2

(ディレイ長に応じた周期で WRESB と RRESB の入力タイミングをずらす。)



## n ビットディレイ 3

(ディレイ長に応じた期間で REB をディセーブルにしてアドレスをずらす。)

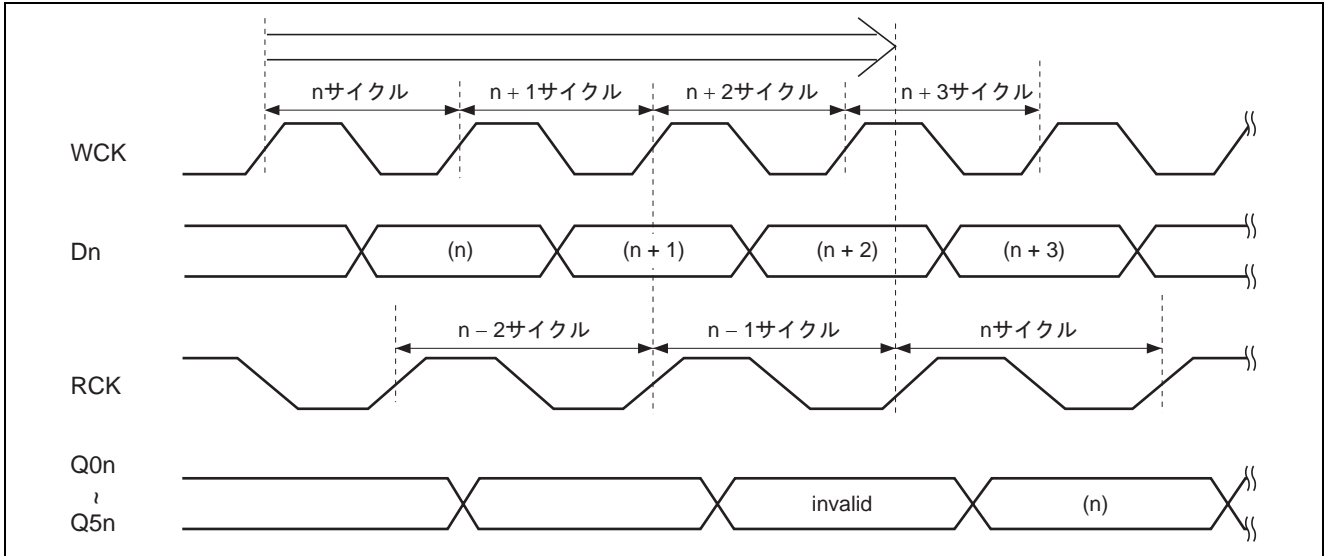


### n サイクル書き込みデータ"n"の最短読み出し

(書き込み側  $n+1$  サイクル終了後, 読み出し側  $n-1$  サイクル開始)

読み出し側  $n-1$  サイクルの開始が書き込み側  $n+1$  サイクルの終了よりも早くなる場合,  $n$  サイクルの出力  $Q_n$  は invalid となります。

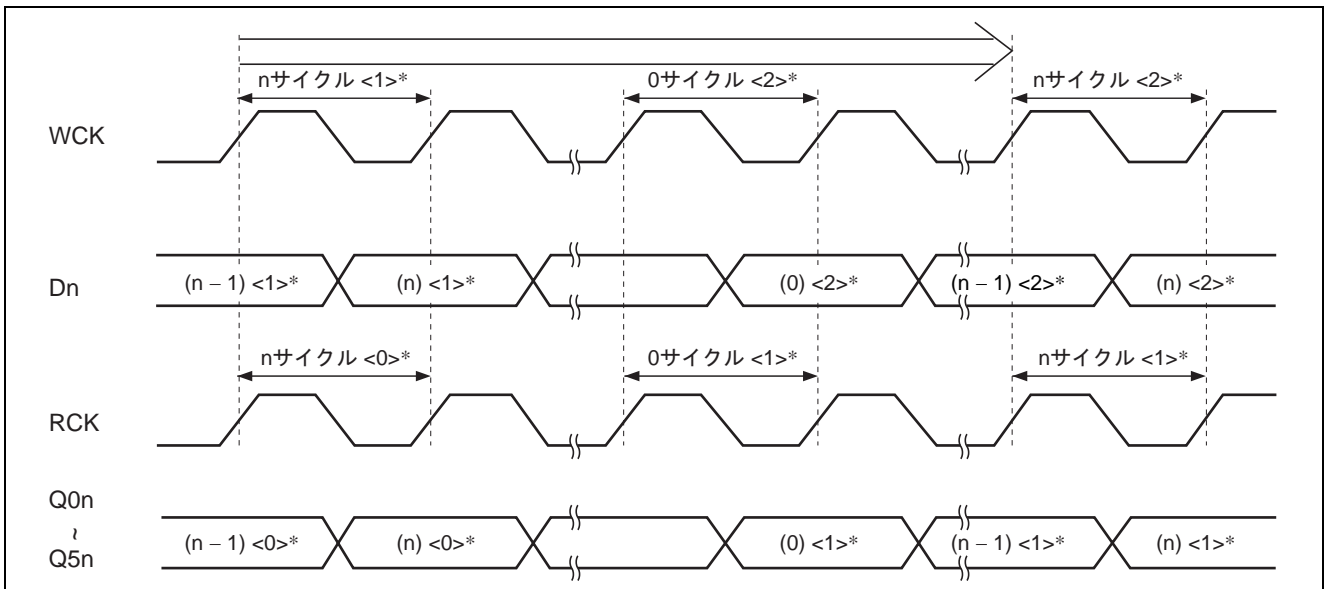
下図では, 読み出し側  $n-1$  サイクルの開始と書き込み側  $n+1$  サイクルの終了が重なっており,  $n$  サイクルのデータが読み出せる最短の例です。またこの場合,  $n-1$  サイクルの読み出しは invalid となっています。



### n サイクル書き込みデータ"n"の最長読み出し: 1 ライン遅延

(書き込み側  $n$  サイクル $\langle 2 \rangle^*$ 開始時, 読み出し側  $n$  サイクル $\langle 1 \rangle^*$ 開始)

読み出し側  $n$  サイクル $\langle 1 \rangle^*$ の開始時が, 書き込み側  $n$  サイクル $\langle 2 \rangle^*$ の開始と重なるまで,  $n$  サイクル $\langle 1 \rangle^*$ の出力  $Q_n$  は読み出せます。

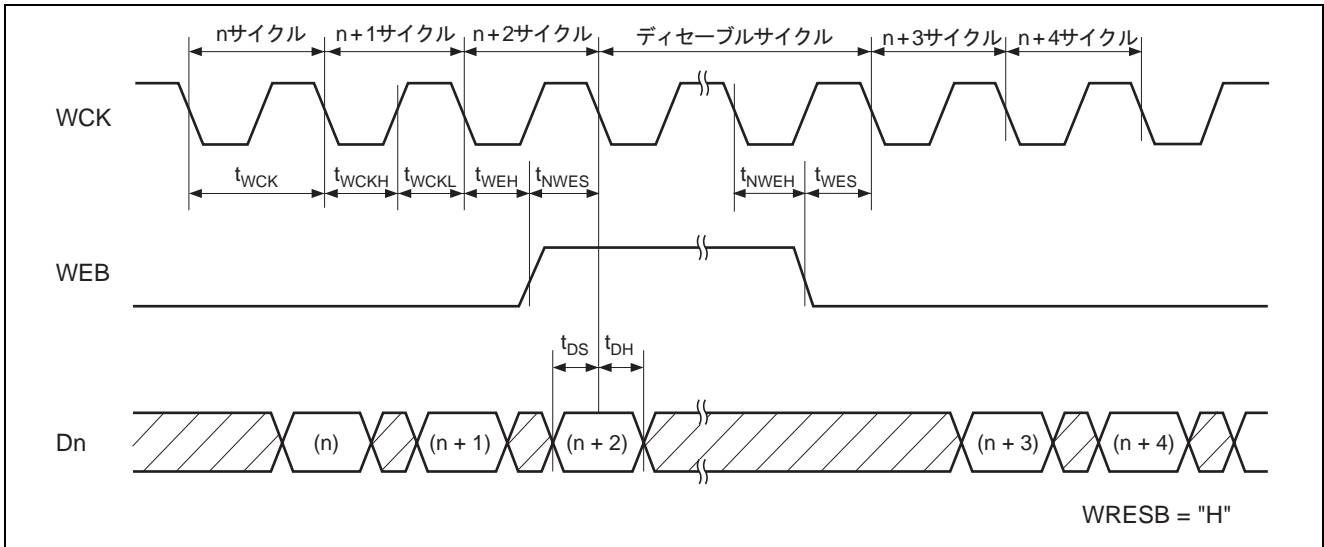


【注】  $\langle 0 \rangle^*$ ,  $\langle 1 \rangle^*$ ,  $\langle 2 \rangle^*$ は, 各ラインの値を示します。

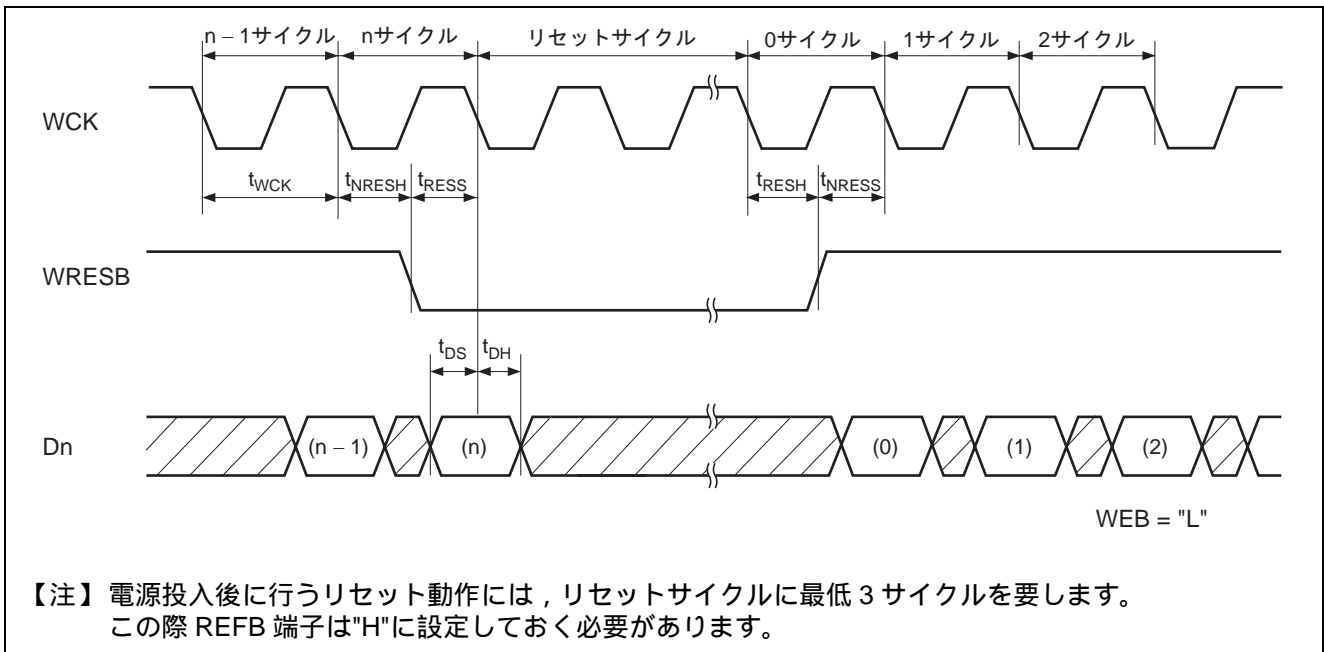


## モード 3, 4 の動作タイミング

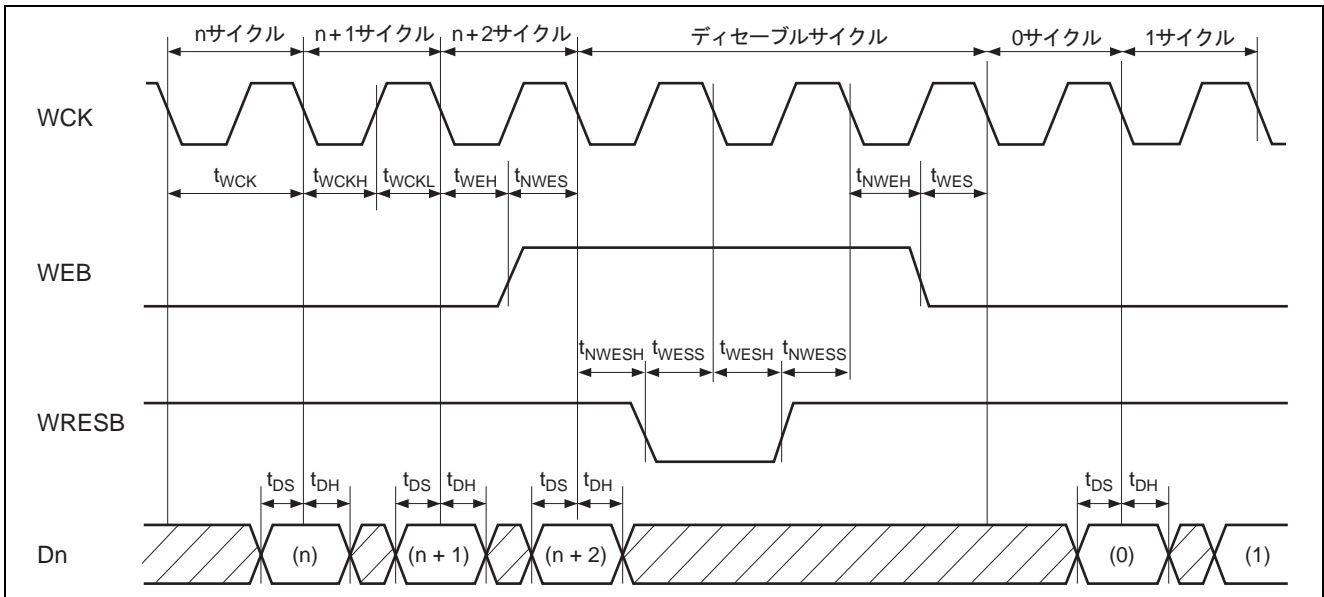
## ライトサイクル



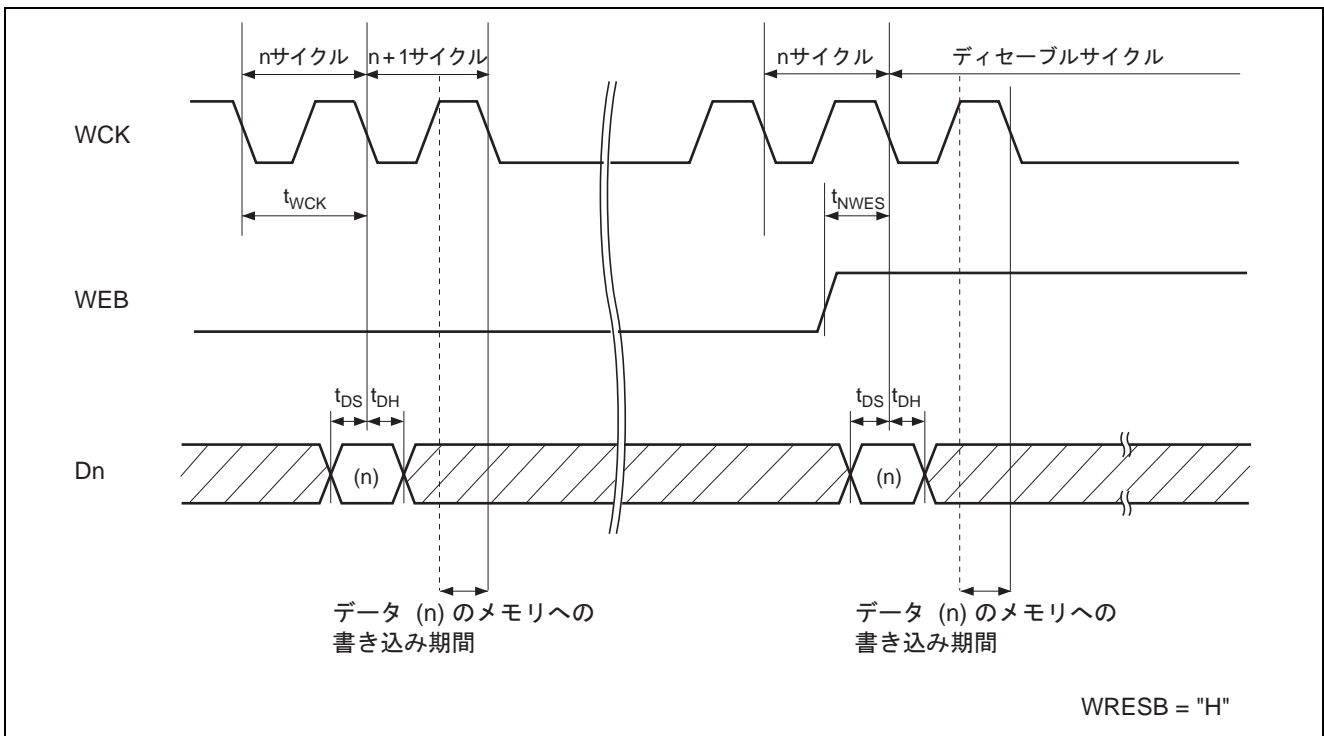
## ライトリセットサイクル



【注】電源投入後に行うリセット動作には、リセットサイクルに最低3サイクルを要します。  
この際 REFB 端子は"H"に設定しておく必要があります。



## WCK 停止時の注意事項

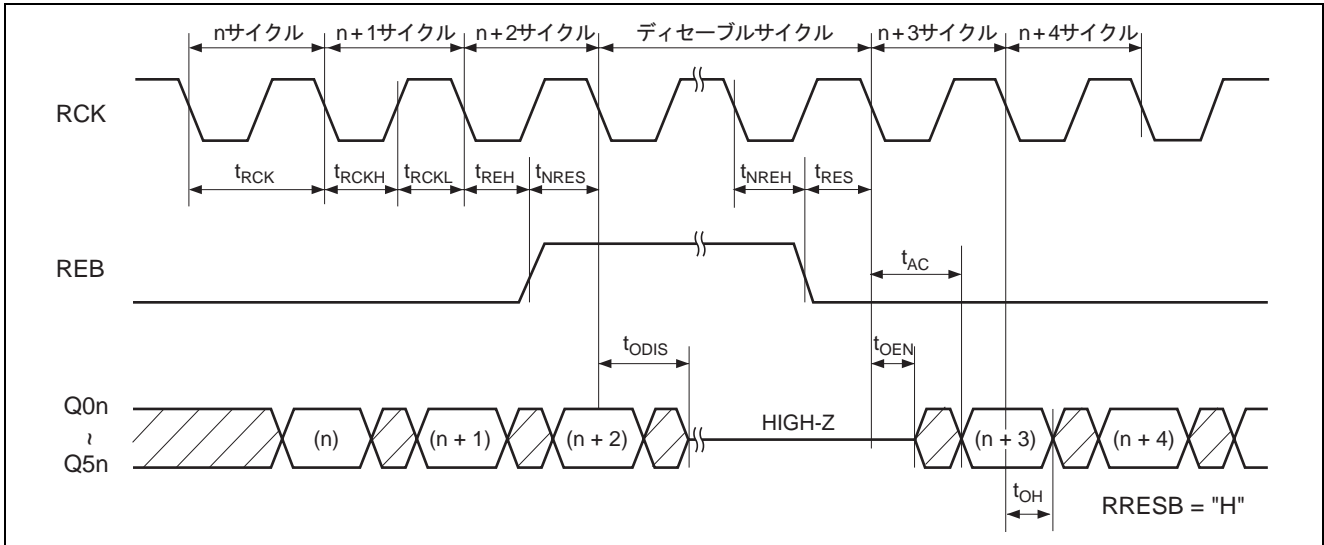


n サイクルの入力データ  $D_n$  は、n サイクルの WCK のうしろの立ち上がりエッジで取り込まれ、n+1 サイクルの WCK の "H" 期間で書き込み動作を開始し、n+1 サイクルのうしろの立ち下がりエッジで書き込み動作を完了します。

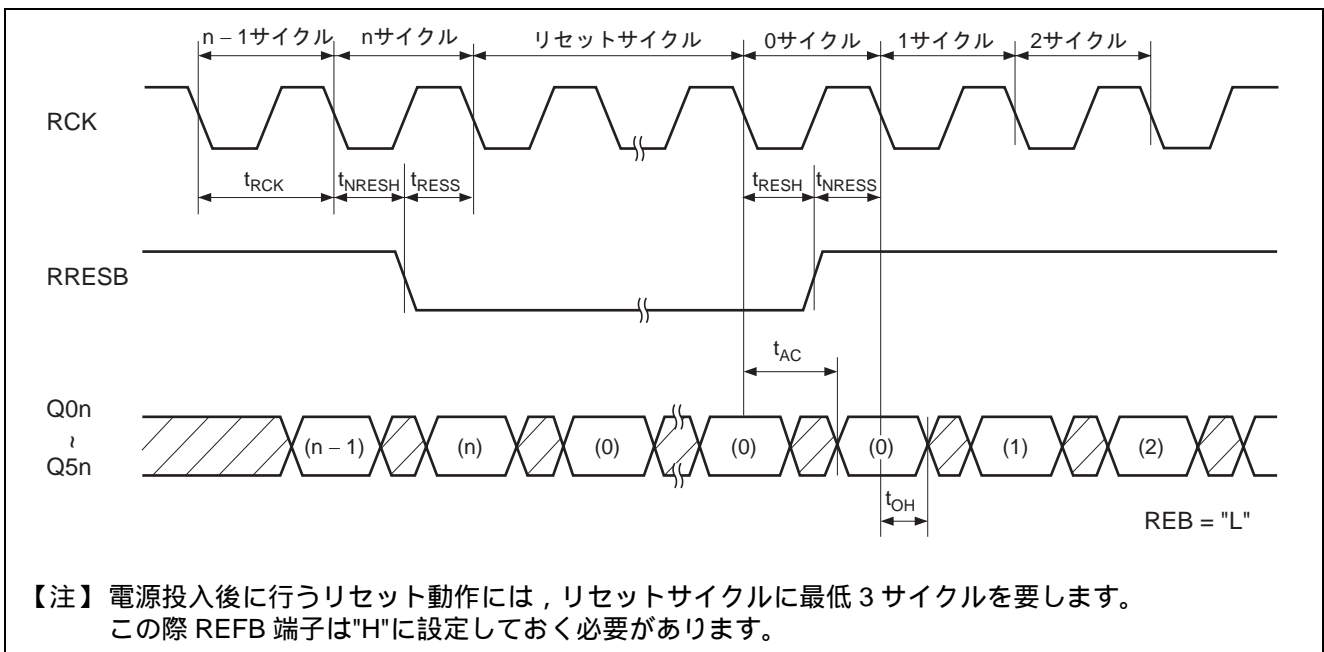
よって、n サイクルでライトデータの取り込みを停止する場合、WCK は n+1 サイクルのうしろの立ち下がりエッジまで入力してください。

n サイクルの次のサイクルがディセーブルサイクルの場合も、同様にディセーブル後 1 サイクル分の WCK 入力が必要です。

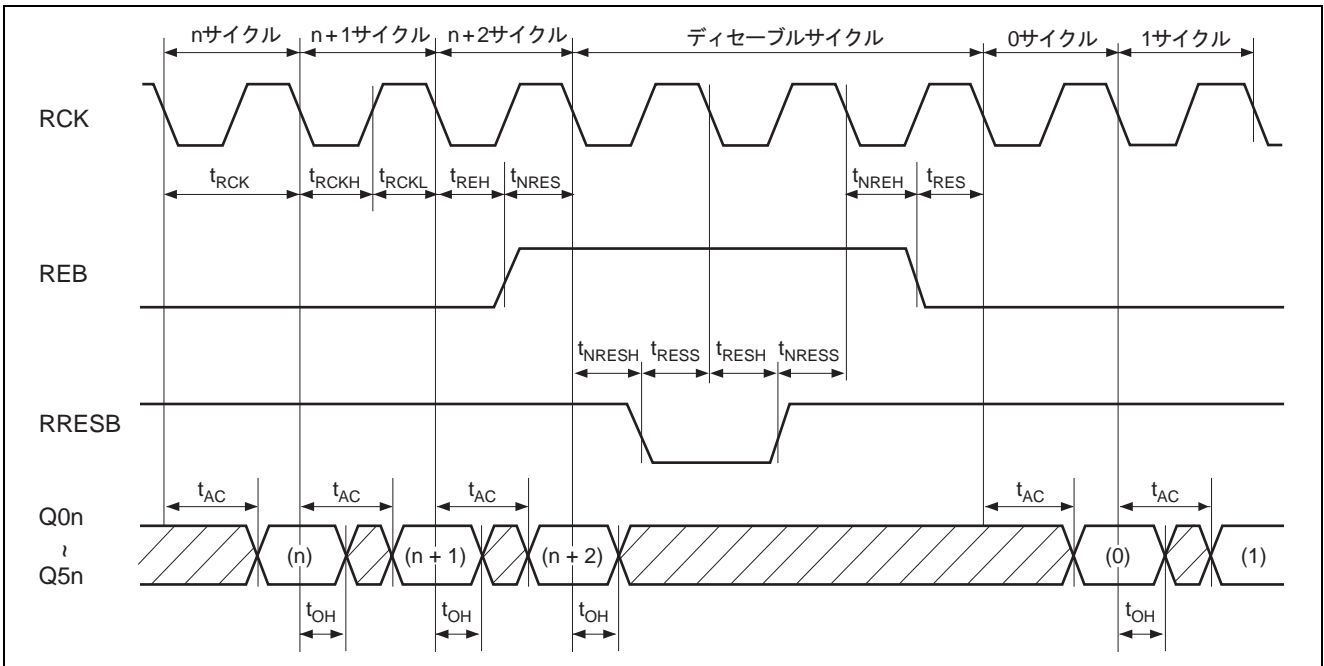
## リードサイクル



## リードリセットサイクル



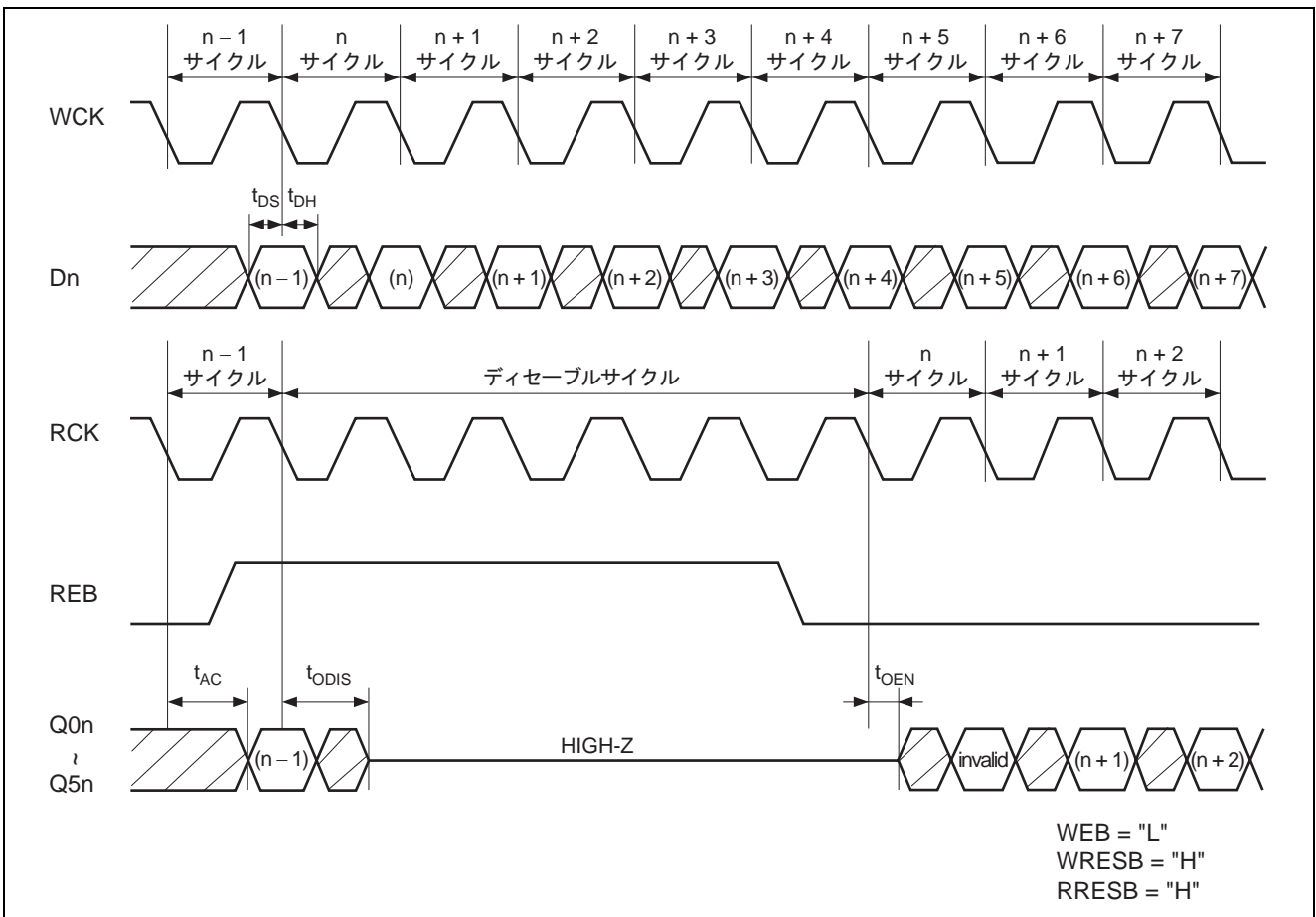
【注】 電源投入後に行うリセット動作には、リセットサイクルに最低 3 サイクルを要します。  
この際 REFB 端子は"H"に設定しておく必要があります。



リードディセーブル中の書き込みデータの読み出しに関する注意事項

読み出し側  $n-1$  サイクル終了後のリードディセーブル期間中に、書き込み側  $n$  サイクルのライト動作がある場合、リードディセーブル後の  $n$  サイクルの出力は、invalid となります。

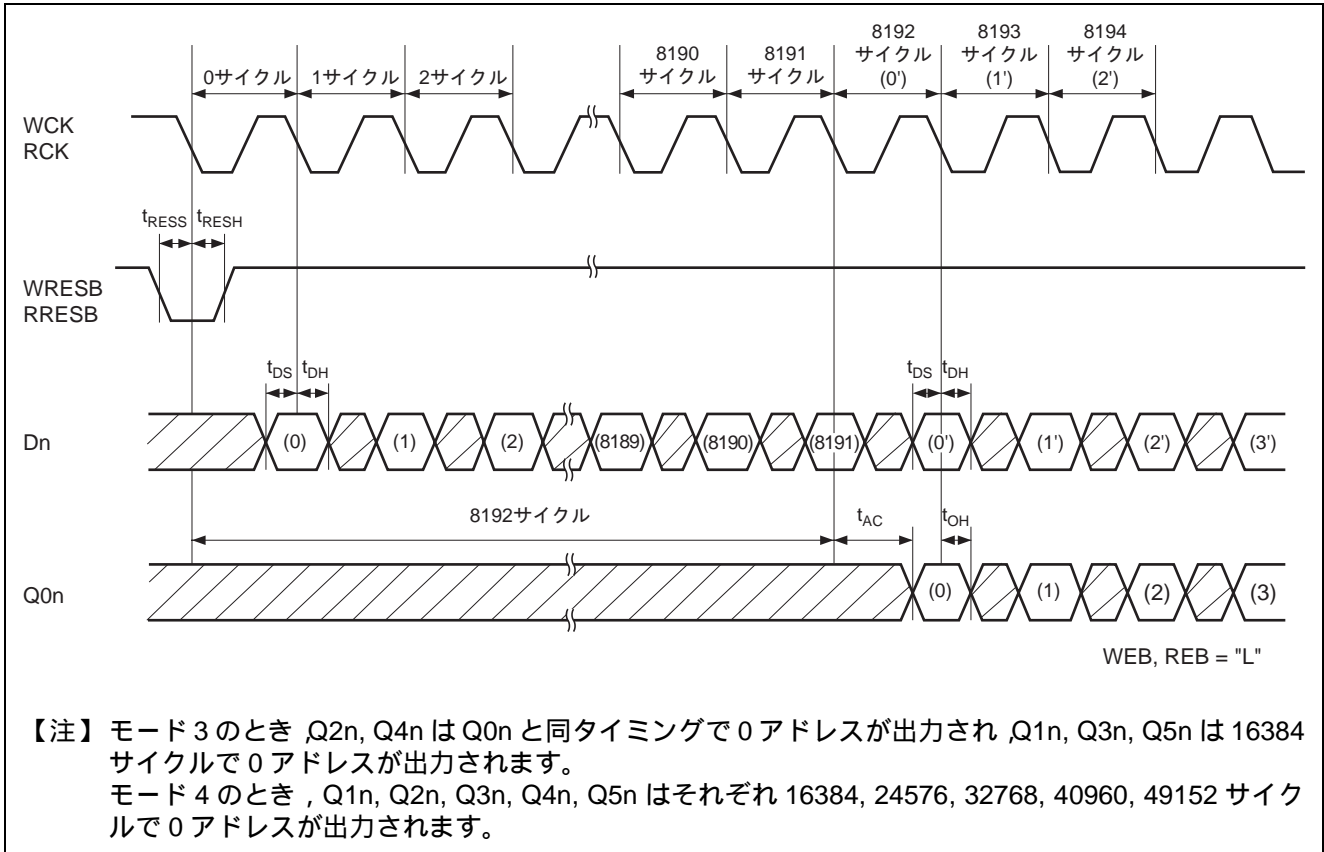
ただし、 $n+1$  サイクル以降の出力はリードディセーブル期間中に書き込んだデータが出力されます。



## 可変長ディレイビット

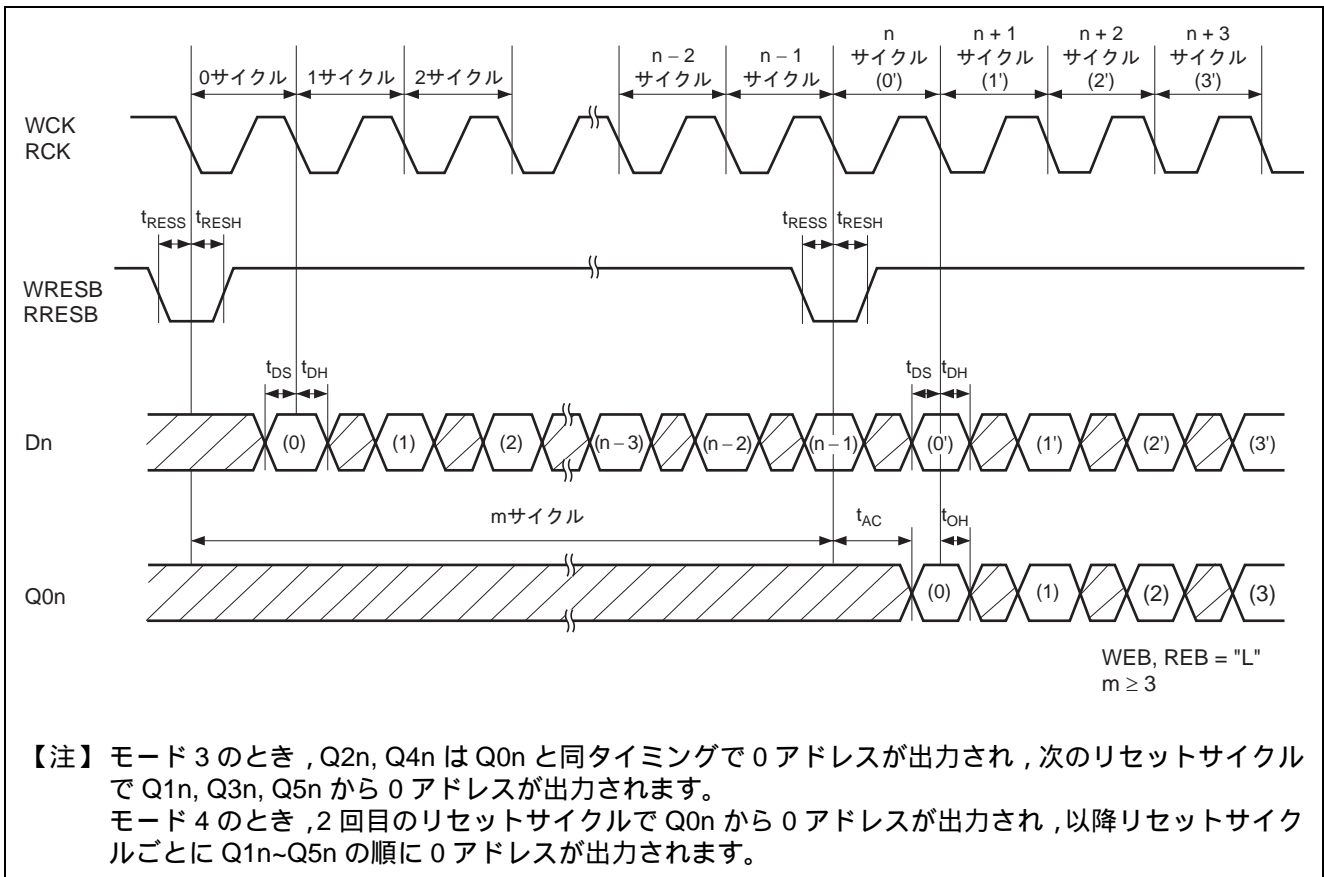
## 1ライン (8192ビット) 遅延

ライトサイクルはサイクルの後の WCK の立ち上がりエッジで入力データを書き込み、リードサイクルはサイクルの前の RCK の立ち上がりエッジで出力データを読み出しますので、容易に 1 ライン遅延をつくることができます。



## n ビットディレイ 1

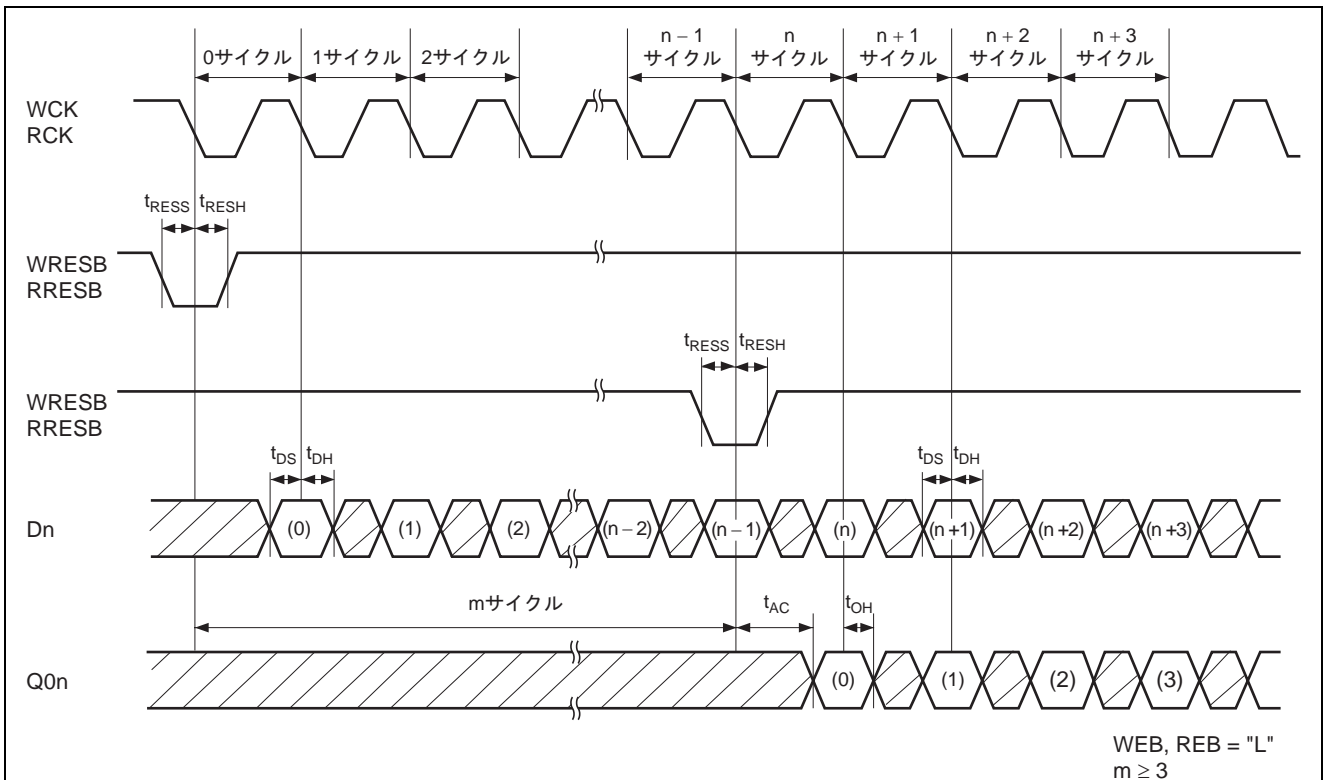
(ディレイ長に応じた周期でリセットする。)



【注】 モード 3 のとき, Q2n, Q4n は Q0n と同タイミングで 0 アドレスが出力され, 次のリセットサイクルで Q1n, Q3n, Q5n から 0 アドレスが出力されます。  
 モード 4 のとき, 2 回目のリセットサイクルで Q0n から 0 アドレスが出力され, 以降リセットサイクルごとに Q1n~Q5n の順に 0 アドレスが出力されます。

## n ビットディレイ 2

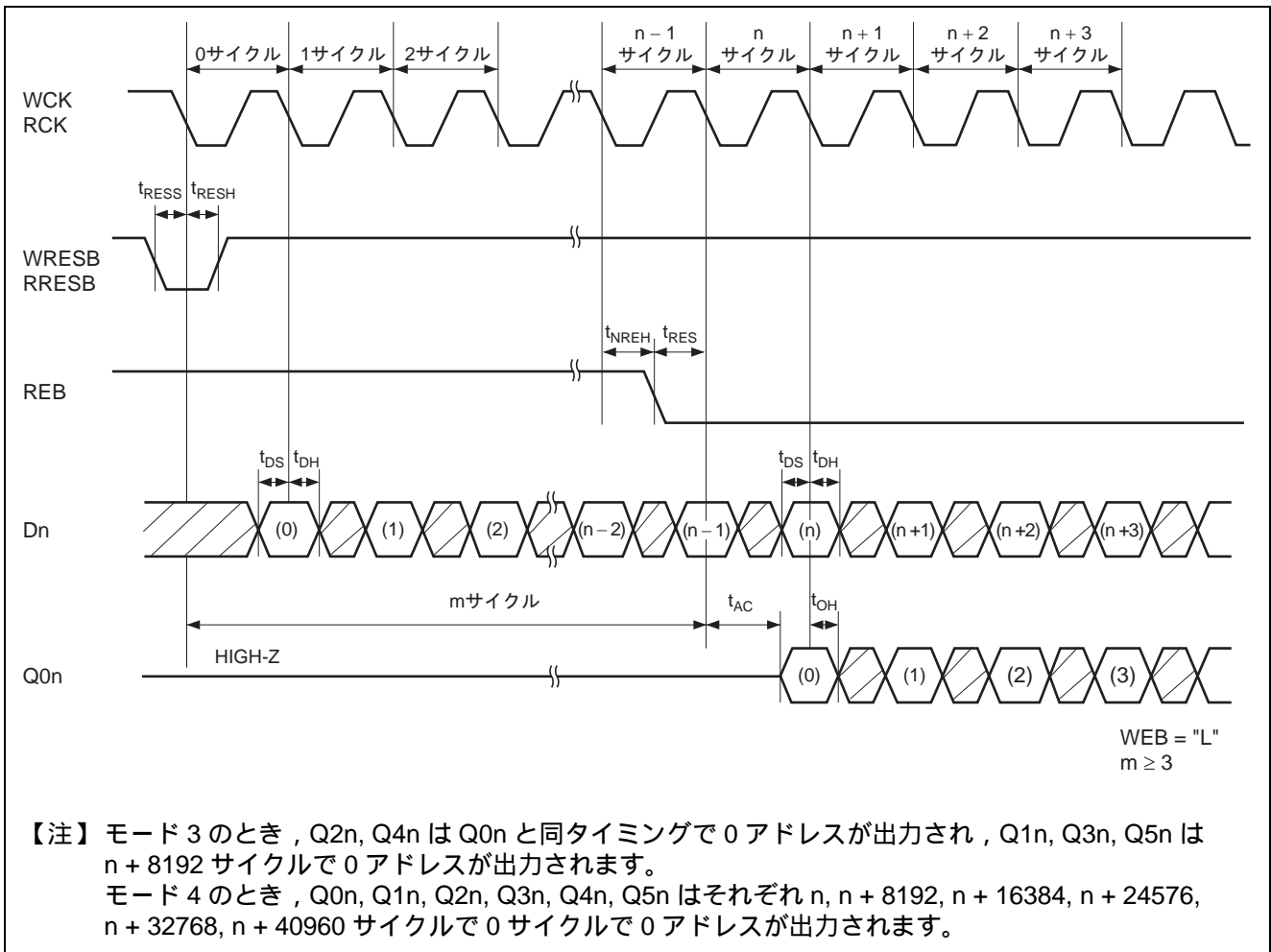
(ディレイ長に応じた周期で WRESB と RRESB の入力タイミングをずらす。)



**【注】** モード 3 のとき, Q2n, Q4n は Q0n と同タイミングで 0 アドレスが出力され, Q1n, Q3n, Q5n は 2 回目の RRESB リセットサイクルで 0 アドレスが出力されます。  
 モード 4 のとき 2 回目の RRESB リセットサイクルで Q1n から 0 アドレスが出力され,以降 RRESB リセットサイクルごとに Q2n~Q5n の順に 0 アドレスが出力されます。

## n ビットディレイ 3

(ディレイ長に応じた期間で REB をディセーブルにしてアドレスをずらす。)

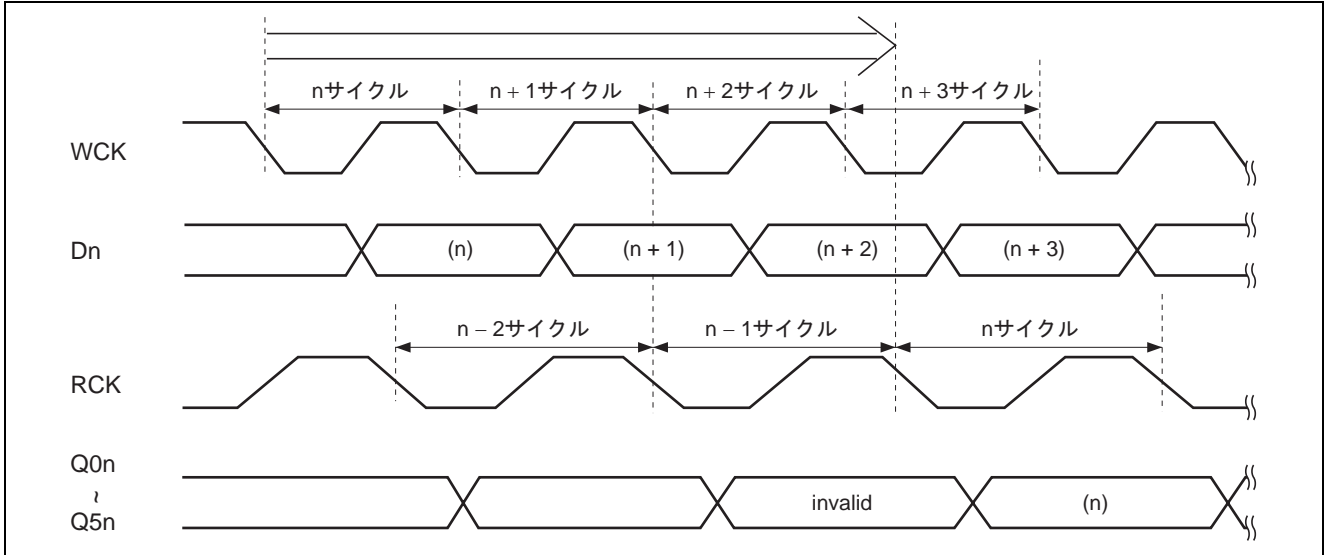




n サイクル書き込みデータ"n"の最短読み出し

(書き込み側 n+1 サイクル終了後, 読み出し側 n-1 サイクル開始)

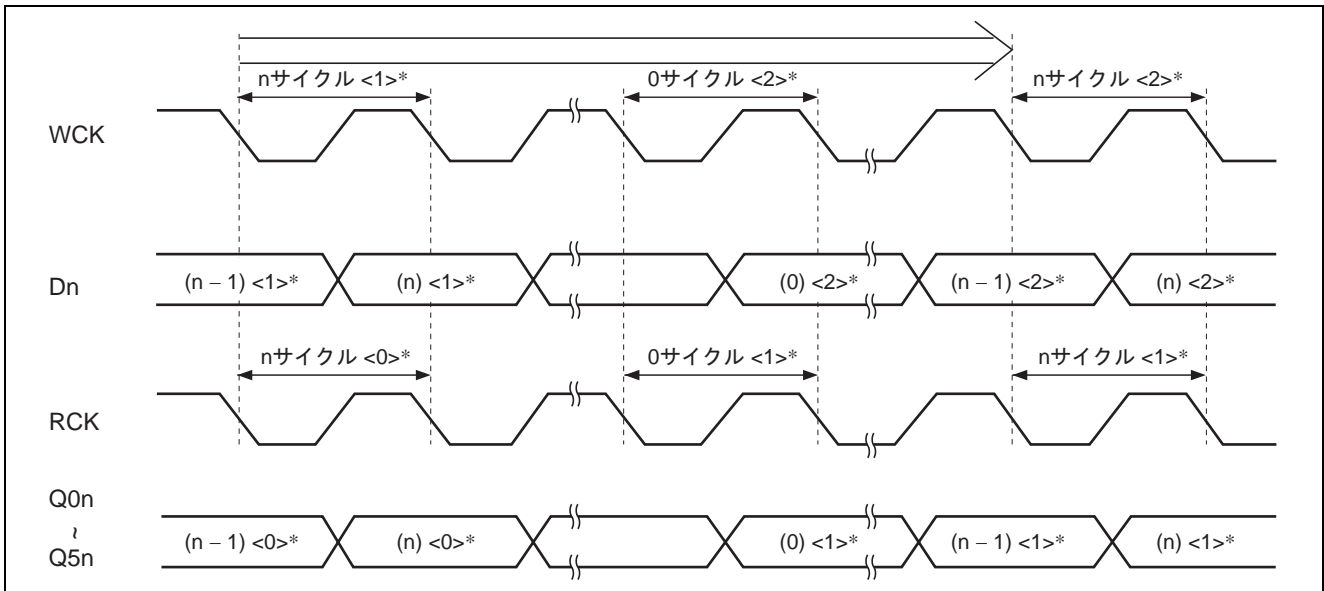
読み出し側 n-1 サイクルの開始が書き込み側 n+1 サイクルの終了よりも早くなる場合, n サイクルの出力 Qn は invalid となります。下図では, 読み出し側 n-1 サイクルの開始と書き込み側 n+1 サイクルの終了が重なっており, n サイクルのデータが読み出せる最短の例です。またこの場合, n-1 サイクルの読み出しは invalid となっています。



n サイクル書き込みデータ"n"の最長読み出し: 1 ライン遅延

(書き込み側 n サイクル<2>\*開始時, 読み出し側 n サイクル<1>\*開始)

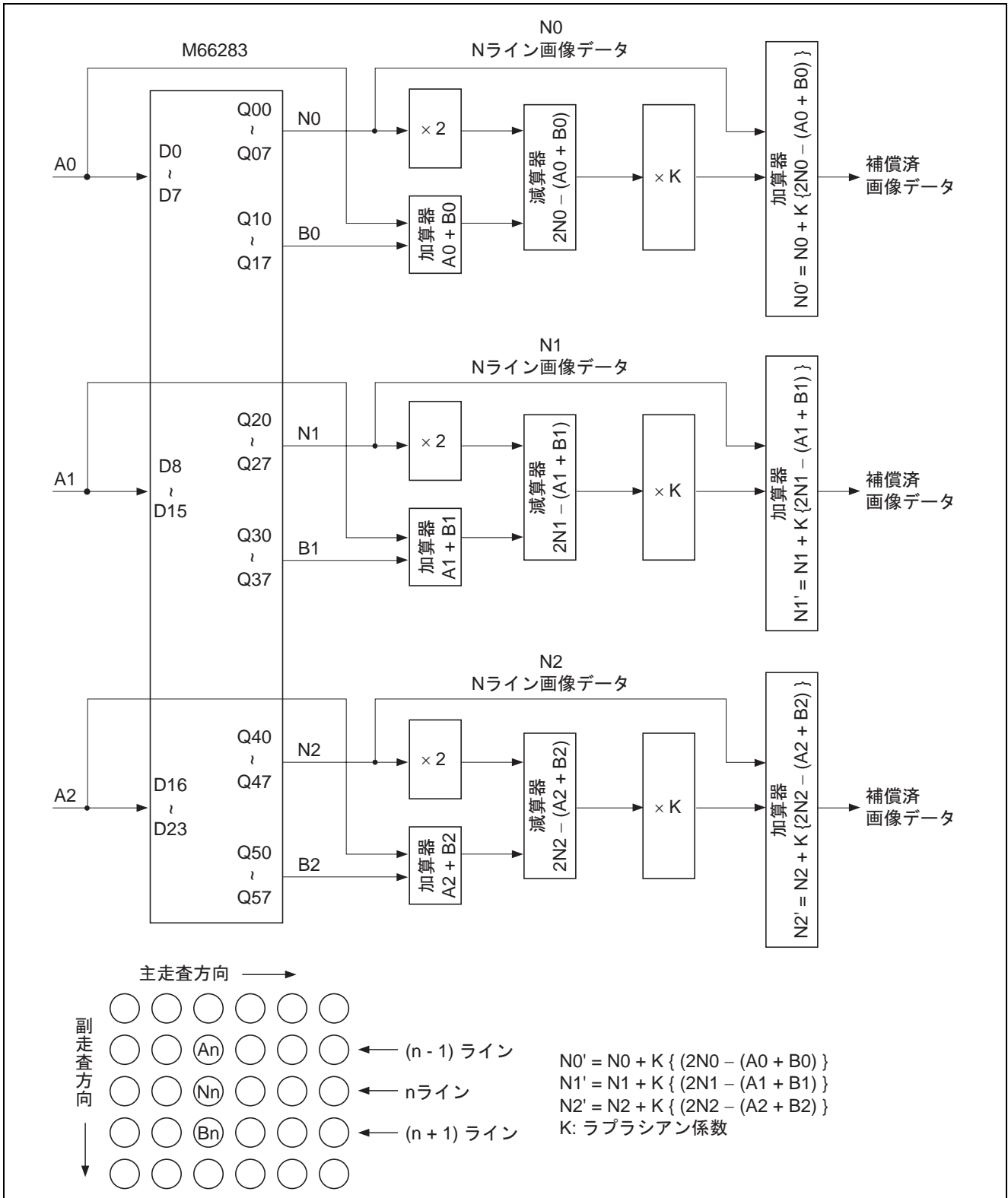
読み出し側 n サイクル<1>\*の開始が, 書き込み側 n サイクル<2>\*の開始と重なるまで, n サイクル<1>\*の出力 Qn は読み出せます。



【注】 <0>\*, <1>\*, <2>\*は, 各ラインの値を示します。

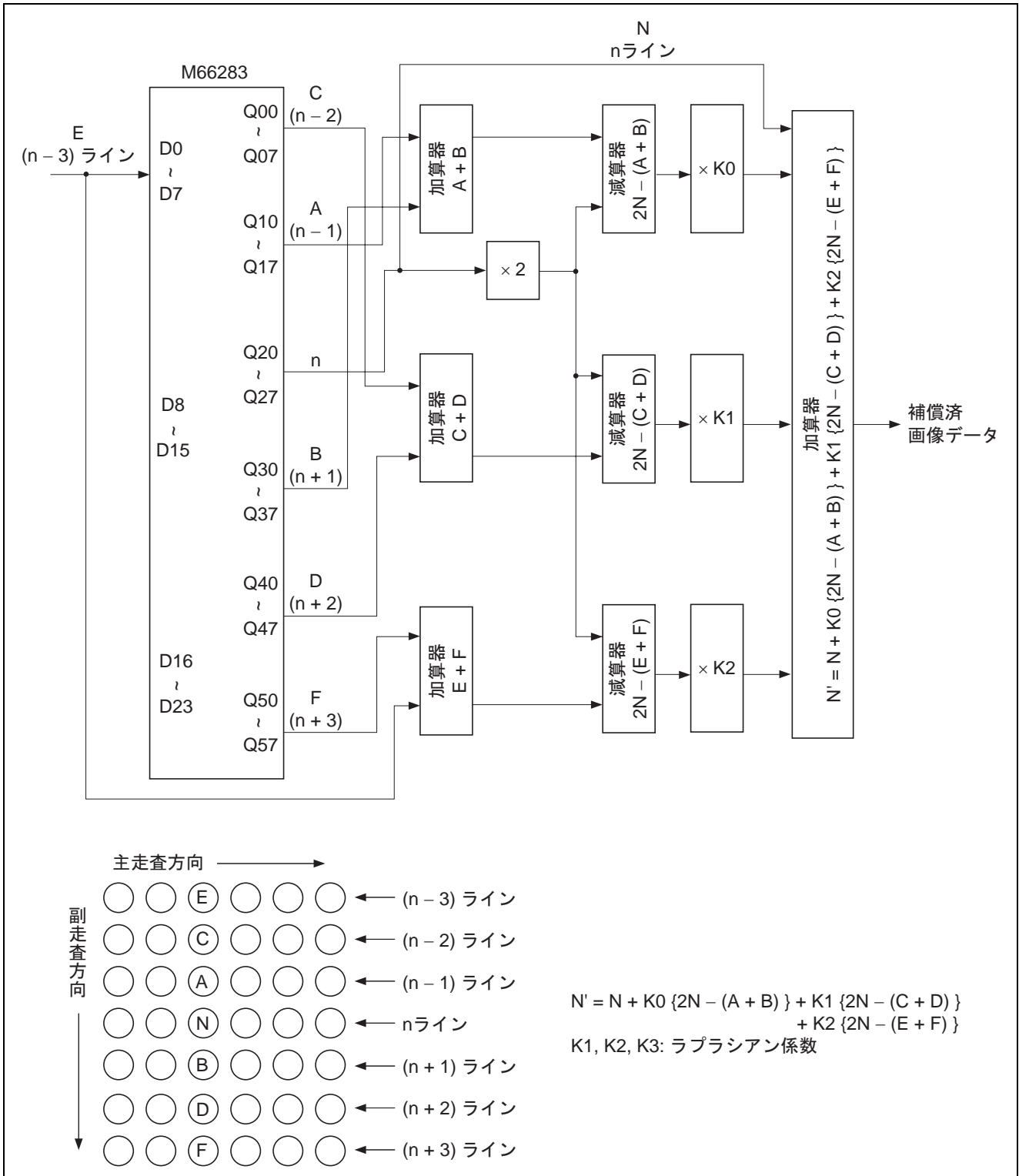
# ラプラシアンフィルタによる副走査解像度補償回路 (2ライン遅延モード)

応用例



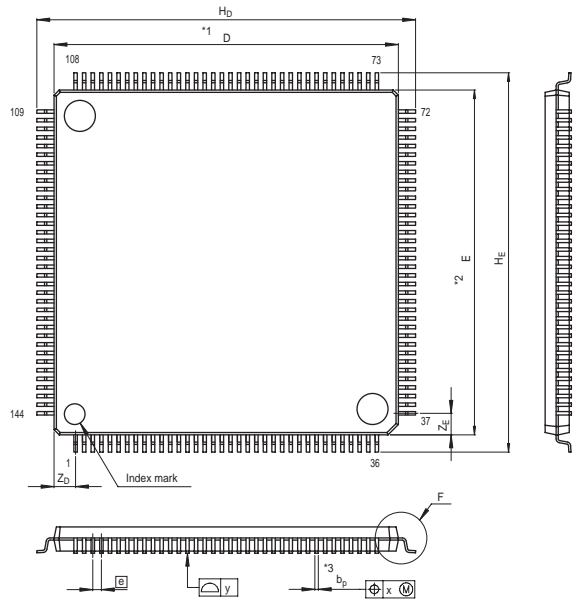
# ラプラシアンフィルタによる副走査解像度補償回路 (6ライン遅延モード)

応用例

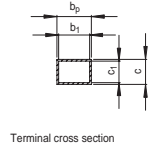


外形寸法图

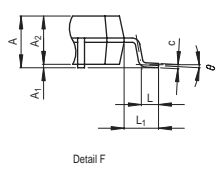
JEITA Package Code	RENESAS Code	Previous Code	MASS[Typ.]
P-LQFP144-20x20-0.50	PLQP0144KA-A	144P6Q-A / FP-144L / FP-144LV	1.2g



NOTE)  
 1. DIMENSIONS \*\*1\* AND \*\*2\* DO NOT INCLUDE MOLD FLASH.  
 2. DIMENSION \*\*3\* DOES NOT INCLUDE TRIM OFFSET.



Terminal cross section



Detail F

Reference Symbol	Dimension in Millimeters		
	Min	Nom	Max
D	19.9	20.0	20.1
E	19.9	20.0	20.1
$A_2$	—	1.4	—
$H_D$	21.8	22.0	22.2
$H_E$	21.8	22.0	22.2
A	—	—	1.7
$A_1$	0.05	0.1	0.15
$b_p$	0.17	0.22	0.27
$b_1$	—	0.20	—
c	0.09	0.145	0.20
$c_1$	—	0.125	—
$\theta$	0°	—	8°
$\text{[e]}$	—	0.5	—
x	—	—	0.08
y	—	—	0.10
$Z_D$	—	1.25	—
$Z_E$	—	1.25	—
L	0.35	0.5	0.65
$L_1$	—	1.0	—

本資料ご利用に際しての留意事項

- 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
- 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認頂きますとともに、弊社ホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
- 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
- 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。弊社は、適用可否に対する責任を負いません。
- 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会下さい。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
- 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないで下さい。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
  - 生命維持装置。
  - 人体に埋め込み使用するもの。
  - 治療行為（患部切り出し、薬剤投与等）を行なうもの。
  - その他、直接人命に影響を与えるもの。
- 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
- 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエンジニアリング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願い致します。
- 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いいたします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
- 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断り致します。
- 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会下さい。



営業お問合せ窓口  
株式会社ルネサス販売

<http://www.renesas.com>

本		社	〒100-0004	千代田区大手町2-6-2 (日本ビル)	(03) 5201-5350
京	支	社	〒212-0058	川崎市幸区鹿島田890-12 (新川崎三井ビル)	(044) 549-1662
西	支	社	〒190-0023	立川市柴崎町2-2-23 (第二高島ビル2F)	(042) 524-8701
東	支	社	〒980-0013	仙台市青葉区花京院1-1-20 (花京院スクエア13F)	(022) 221-1351
い	支	店	〒970-8026	いわき市平小太郎町4-9 (平小太郎ビル)	(0246) 22-3222
茨	支	店	〒312-0034	ひたちなか市堀口832-2 (日立システムプラザ勝田1F)	(029) 271-9411
新	支	店	〒950-0087	新潟市東大通1-4-2 (新潟三井物産ビル3F)	(025) 241-4361
松	支	社	〒390-0815	松本市深志1-2-11 (昭和ビル7F)	(0263) 33-6622
中	支	社	〒460-0008	名古屋市中区栄4-2-29 (名古屋広小路プレイス)	(052) 249-3330
関	支	社	〒541-0044	大阪市中央区伏見町4-1-1 (明治安田生命大阪御堂筋ビル)	(06) 6233-9500
北	支	社	〒920-0031	金沢市広岡3-1-1 (金沢パークビル8F)	(076) 233-5980
広	支	店	〒730-0036	広島市中区袋町5-25 (広島袋町ビルディング8F)	(082) 244-2570
鳥	支	店	〒680-0822	鳥取市今町2-251 (日本生命鳥取駅前ビル)	(0857) 21-1915
九	支	社	〒812-0011	福岡市博多区博多駅前2-17-1 (博多プレステージ5F)	(092) 481-7695

■ 技術的なお問合せおよび資料のご請求は下記へどうぞ。  
総合お問合せ窓口：コンタクトセンター E-Mail: [csc@renesas.com](mailto:csc@renesas.com)