

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】<http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

M66273AFP

LCD Controller with VRAM

RJJ03F0239-0200

Rev.2.00

2008.03.18

概要

M66273A は OA 機器をはじめ携帯機器・アミューズメント機器などに幅広く使用されるドットマトリクス型 STN-LCD 対応の表示用コントローラです。

パネル構成 (1 または 2 画面駆動), LCD 表示機能 (2 値または階調), LCD 表示データバス幅 (4 または 8 ビット) の組み合わせにより 6 通りの LCD 表示が可能です。

パネル構成	2 値/階調	LCD 表示データ	表示可能な LCD サイズ
1 画面駆動	2 値	4 ビット	640 × 240 相当
		8 ビット	
	階調	4 ビット	320 × 240 相当
		8 ビット	
2 画面駆動	2 値	4 ビット	320 × 240 相当 × 2 面
	階調	4 ビット	320 × 120 相当 × 2 面

また, 反射カラー型 LCD (電界制御複屈折方式) にも対応可能です。

表示用メモリとして 19200 バイトの VRAM を内蔵しています。VRAM のアドレスはすべて外部に開放されており, 表示データが MPU から直接アドレッシング可能なため, 描画などの表示データの処理を効率良く実行することができます。

MPU から VRAM へのアクセスは表示アクセスを優先させる調停回路 (サイクルスチール方式) を内蔵しているためタイミングフリーで行うことができ表示画面が乱れることはありません。さらに, MPU との接続ピン数を少なくし, LCD モジュールに内蔵して使用できる機能も備えています。

特長

- 表示用メモリ
 - 19200 バイト (153.6 K ビット) の VRAM 内蔵 (640 × 240 ドット LCD の 1 画面, 320 × 240 ドット LCD の 2 画面に相当)
 - 内蔵 VRAM の全アドレスを外部に開放
- 表示可能な LCD

2 値表示	4 階調表示
153600 ドット (1/2 VGA 相当) 以下モノクロ STN-LCD	76800 ドット (1/4 VGA 相当) 以下モノクロ STN-LCD および反射カラー STN-LCD

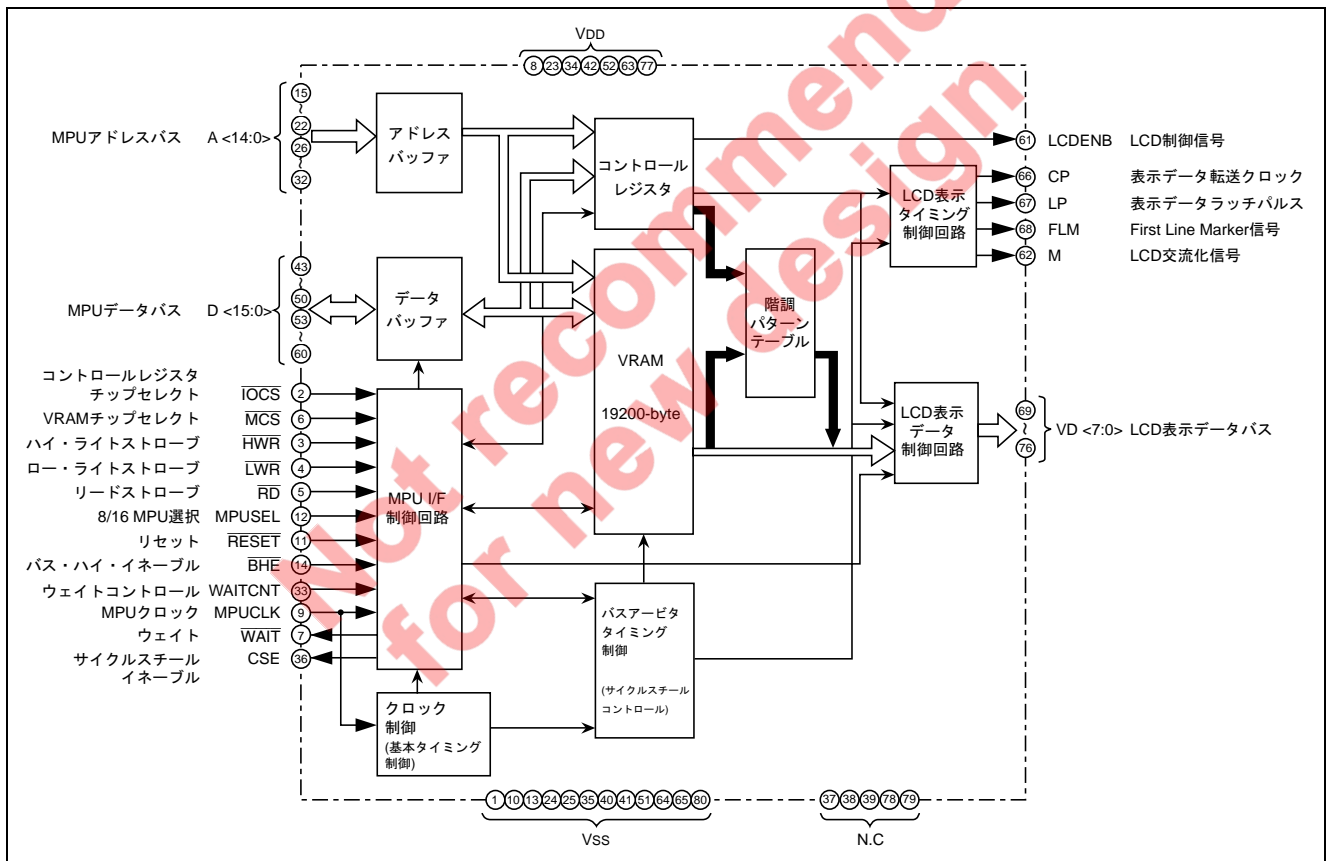
- MPU とのインタフェース
 - 8/16-bit MPU 双方とのインタフェースが切り替え可能
 - $\overline{\text{WAIT}}$ 出力端子付き (MPU から VRAM へのアクセス時 $\overline{\text{WAIT}}$ 出力)
 - 16-bit MPU とのインタフェースは $\overline{\text{BHE}}$ または $\overline{\text{LWR}}/\overline{\text{HWR}}$ の制御が可能
- LCD とのインタフェース
 - LCD 表示データバスは 4 または 8 ビット並列出力
 - 制御信号は CP, LP, FLM, M の 4 本出力

- 表示機能
 - グラフィック表示専用
 - 2 値または 4 階調表示 (階調パターンテーブルを用い中間 2 階調設定)
 - 反射カラー (電界制御複屈折方式) は階調機能を利用
 - 垂直スクロールはメモリの範囲内で可能
- LCD モジュール内蔵型対応の付加機能
 - 8/16-bit MPU 双方との対応が可能 (16-bit MPU のバイトアクセス不可)
 - MPU から VRAM へのアクセスは I/O レジスタを経由し実行
- 5 V または 3 V 単一電源

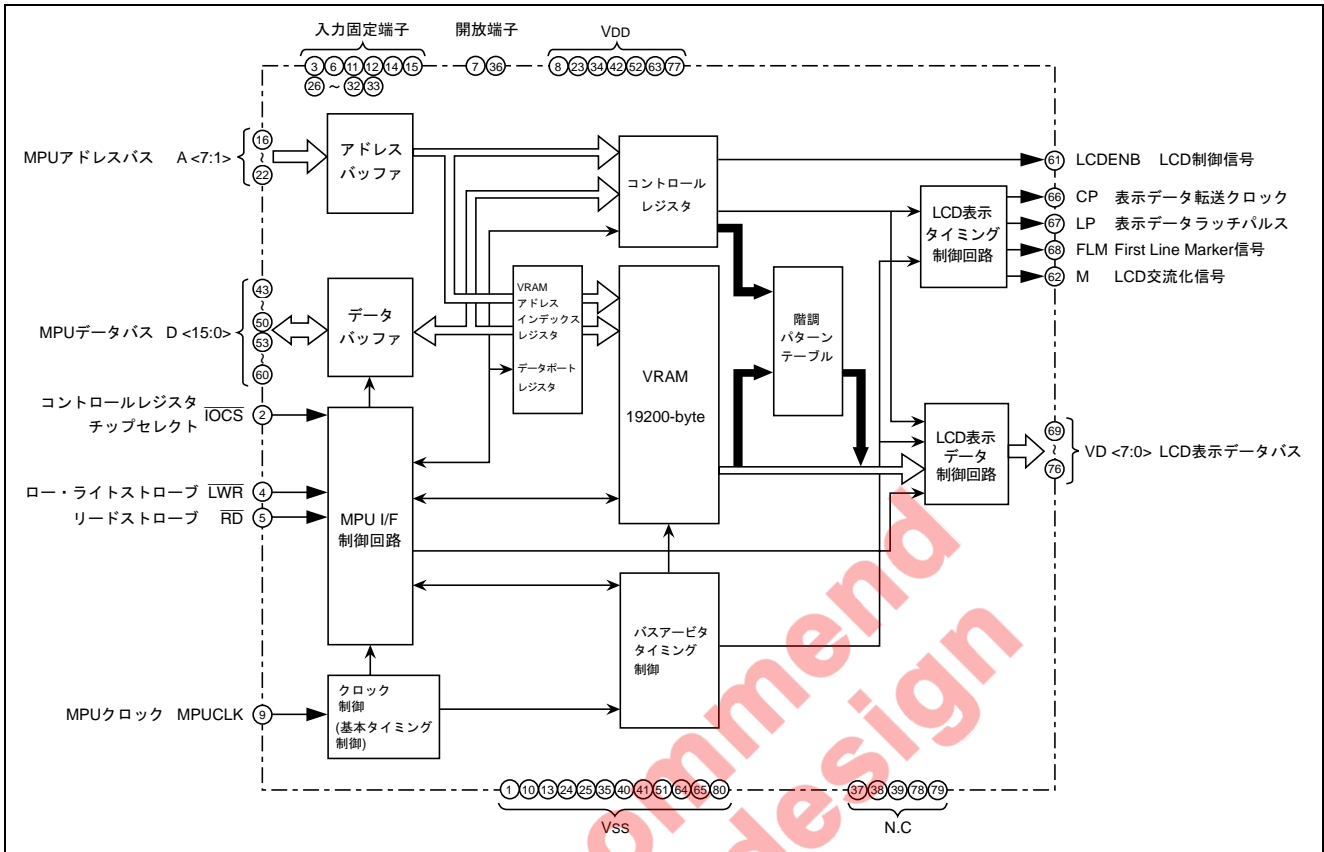
用途

- PPC/FAX 等 OA 機器の表示・操作部, 多機能/公衆 TEL
- PDA/電子手帳/情報端末, 携帯端末
- ゲーム, アミューズメント, キッズコンピュータ等

ブロックダイアグラム 1

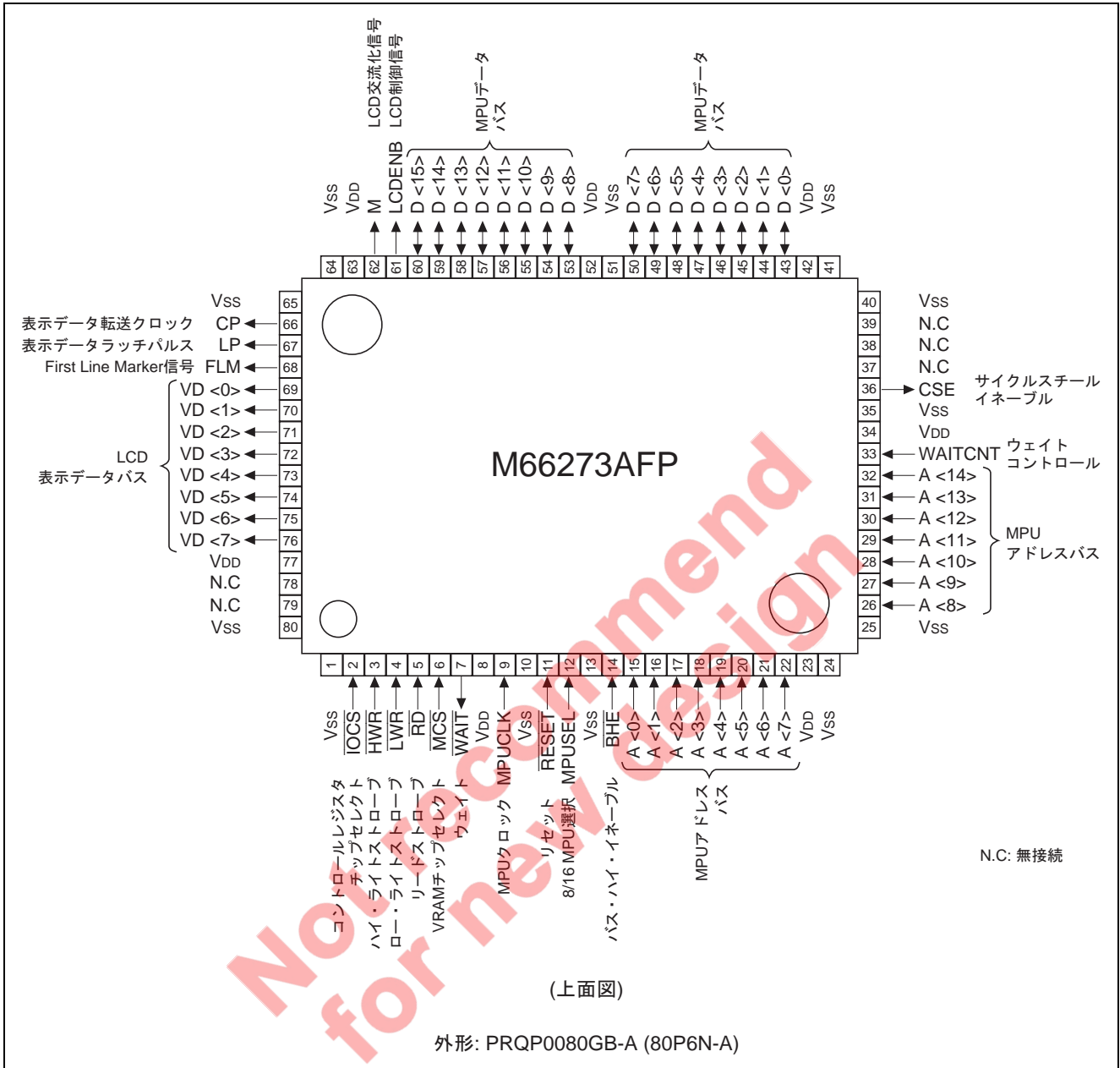


ブロックダイアグラム 2 (LCD モジュール内蔵型対応で MPU との接続端子数が最大の場合)



Not recommended for new design

ピン配置



ピン説明

区分	ピン名	入出力	機能	ピン数
MPU インタ フェース	D <15:0>	入出力	MPU データバス MPUSEL 入力により 8-bit MPU を選択した場合は D <15:8> を V_{DD} あるいは V_{SS} へ接続してください。	16
	A <14:0>	入力	MPU アドレスバス 8-bit MPU 設定時は A <14:0> を使用します。16-bit MPU 設定時は A <14:1> をアドレスバスとして使用し、さらに A <0> と \overline{BHE} の組み合わせによって内蔵 VRAM へのバイトアクセスも可能です。 また、2 画面駆動の場合は VRAM アドレス設定可能範囲が制限されますので留意ください。 コントロールレジスタのアドレス設定には \overline{IOCS} 制御時は A <7:0>、 \overline{MCS} 制御時は A <14:0> を使用しません。	15
	\overline{IOCS}	入力	コントロールレジスタのチップセレクト入力 "L"レベルで内蔵するコントロールレジスタを選択します。MPU の I/O 空間に割り当ててください。	1
	\overline{MCS}	入力	VRAM/コントロールレジスタのチップセレクト入力 "L"レベルで内蔵する VRAM を選択します。MPU のメモリ空間に割り当ててください。 また、コントロールレジスタのチップセレクトとして使用することも可能です。詳細は"MPU I/F 側制御入力端子の組み合わせ"および"コントロールレジスタ"の項目を参照ください。	1
	HWR	入力	ハイ・ライトストロープ入力 "L"レベルで内蔵する VRAM ヘデータを書き込みます。 HWR はバイトアクセスを \overline{LWR} と HWR により制御する 16-bit MPU 使用時のみ有効です。	1
	\overline{LWR}	入力	ロー・ライトストロープ入力 "L"レベルで内蔵するコントロールレジスタもしくは VRAM ヘデータを書き込みます。	1
	\overline{RD}	入力	リードストロープ入力 "L"レベルで内蔵するコントロールレジスタもしくは VRAM からデータを読み出します。	1
	MPUSEL	入力	8/16-bit MPU 選択入力 使用する MPU に応じて、8-bit MPU の場合 = " V_{SS} ", 16-bit MPU の場合 = " V_{DD} " に設定してください。	1
	\overline{RESET}	入力	リセット入力 "L"レベルで内蔵するコントロールレジスタやカウンタ等をすべて初期化 (リセット) します。	1
	MPUCLK	入力	MPU クロック MPU から出力されるシステムクロックを入力します。	1
	\overline{BHE}	入力	バス・ハイ・イネーブル入力 \overline{BHE} はバイトアクセスを A <0> と \overline{BHE} により制御する 16-bit MPU 使用時に有効です。 8-bit MPU を選択する場合は " V_{DD} " へ接続してください。	1
	WAITCNT	入力	ウェイトコントロール入力 MPU から VRAM へのアクセス時の \overline{WAIT} 出力タイミング制御に使用します。 \overline{MCS} と \overline{RD} もしくは \overline{HWR} 、 \overline{LWR} がオーバーラップする立ち下りのタイミングより先に \overline{WAIT} 出力が必要な場合に使用ください。 その際 MPU の AS、または ALE 信号等を割り当ててください。 \overline{MCS} と \overline{RD} もしくは \overline{HWR} 、 \overline{LWR} がオーバーラップする立ち下りのタイミングで \overline{WAIT} 出力が必要な場合は V_{DD} あるいは V_{SS} へ接続してください。	1
	\overline{WAIT}	出力	MPU への \overline{WAIT} 出力 \overline{WAIT} 出力は WAITCNT 入力固定 (" V_{SS} "または" V_{DD} ") で使用の場合には、 \overline{MCS} と \overline{RD} もしくは \overline{LWR} 、 \overline{HWR} がオーバーラップする立ち下りのタイミングにより "L"へ遷移し、WAITCNT 入力を使用の場合は、 \overline{MCS} = "L"時の WAITCNT の立ち下りのタイミングにより "L"へ遷移します。その後、内部処理完了後に MPUCLK の立ち上がりに同期して "H"へ戻ります。 (\overline{WAIT} はサイクルスチールアクセス期間中の MPU から VRAM へのアクセス要求時のみ出力します)	1
	CSE	出力	サイクルスチールイネーブル出力 内部のサイクルスチールアクセス状況のステータス出力です。	1

区分	ピン名	入出力	機能	ピン数
LCD インタ フェース	VD <7:0>	出力	LCD 表示データバス LCD 表示データを CP の立ち上がり同期して 4 ビットまたは 8 ビット並列で転送を行います。 駆動画面数、表示モードにより使用する VD <n:0> 出力端子が異なります。	8
	CP	出力	表示データ転送クロック LCD への表示データ転送用のシフトクロックです。 VD <n:0> の表示データを CP の立ち下がり期で LCD へ取り込んでください。	1
	LP	出力	表示データラッチパルス LCD への表示データのラッチパルスと走査信号の転送兼用クロックです。 LP は 1 ライン分の表示データを送出終了した時点で出力されます。 表示データのラッチ、走査信号の転送は LP の立ち下がり期で行ってください。	1
	FLM	出力	First Line Marker 信号出力 走査線のスタートパルスを出します。 信号は"H"アクティブであり走査線駆動 IC は LP の立ち下がり期で FLM を取り込んでください。	1
	M	出力	LCD 交流化信号出力 液晶を交流駆動するための信号です。	1
	LCDENB	出力	LCD (ON/OFF) 制御信号出力 基本動作モードレジスタ [R1] のビット 0 (= LCDE) に設定されたデータが出力されます。 リセット時"L"に設定されますので LCD の液晶電源のコントロール等に利用できます。	1
その他	V _{DD}	—	電源端子	7
	V _{SS}	—	Ground 端子	7
	N.C	—	無接続端子	10

Not recommended
for new design

絶対最大定格

(指定のない場合は $T_a = -20 \sim +75^{\circ}\text{C}$)

項目	記号	定格値	単位
電源電圧	V_{DD}	$-0.3 \sim +6.5$	V
入力電圧	V_I	$-0.3 \sim V_{DD} + 0.3$	V
出力電圧	V_O	$-0.3 \sim V_{DD} + 0.3$	V
出力電流	I_O	± 20	mA
許容損失	Pd	600	mW
保存温度	Tstg	$-55 \sim +150$	$^{\circ}\text{C}$

推奨動作条件

(指定のない場合は $T_a = -20 \sim +75^{\circ}\text{C}$)

項目	記号	Min	Typ	Max	単位	条件
電源電圧	V_{DD}	4.5	5.0	5.5	V	5.0 V 対応
		2.7	3.0	3.3		3.0 V 対応
電源電圧	V_{SS}	—	0	—	V	
入力電圧	V_I	0	—	V_{DD}	V	
出力電圧	V_O	0	—	V_{DD}	V	
動作周囲温度	Topr	-20	+25	+75	$^{\circ}\text{C}$	
入力上昇, 下降時間	tr, tf	—	—	500	ns	ノーマル入力
		—	—	5	ms	シュミットトリガ入力

Not recommended for new design

電気的特性

(5 V 版対応規格 指定のない場合は $T_a = -20 \sim +75^\circ\text{C}$)

項目		記号	Min	Typ	Max	単位	測定条件	
"H"入力電圧	*1	V_{IH}	3.85	—	5.5	V	$V_{DD} = 5.5 \text{ V}$	
"L"入力電圧		V_{IL}	0	—	1.35		$V_{DD} = 4.5 \text{ V}$	
正方向スレッシュヨルド電圧	*2	V_{T+}	2.3	—	3.7	V	$V_{DD} = 5.0 \text{ V}$	
負方向スレッシュヨルド電圧		V_{T-}	1.25	—	2.3			
"H"出力電圧			V_{OH}	4.1	—	V	$V_{DD} = 4.5 \text{ V}$	$I_{OH} = -4 \text{ mA}$
"L"出力電圧			V_{OL}	—	0.4			$I_{OL} = 4 \text{ mA}$
"H"入力電流			I_{IH}	—	—	μA	$V_{DD} = 5.5 \text{ V}$	$V_I = V_{DD}$
"L"入力電流			I_{IL}	—	-10			$V_I = V_{SS}$
オフ状態"H"出力電流	D <15:0>	I_{OZH}	—	—	10	μA	$V_{DD} = 5.5 \text{ V}$	$V_O = V_{DD}$
オフ状態"L"出力電流		I_{OZL}	—	—	-10			$V_O = V_{SS}$
動作時平均電源電流		$I_{DD(A)}$	—	—	60	mA	$V_{DD} = 5.5 \text{ V}$, $V_I = V_{DD} \text{ or } V_{SS}$, $f_{\text{MAINCLK}} = 15 \text{ MHz}$ (Max 時), 出力開放	表示モード ~
			—	—	80			表示モード ,
静止時電源電流		$I_{DD(S)}$	—	—	200	μA	$V_{DD} = 5.5 \text{ V}$, $\overline{\text{IOCS}}, \overline{\text{MCS}} = V_{DD}$ その他の $V_I = V_{DD} \text{ or } V_{SS}$ 固定	

- 【注】 1. ノーマル入力端子: A <14:0>, D <15:0>
2. シュミットトリガ入力端子: A <14:0>, D <15:0> 以外の全入力端子

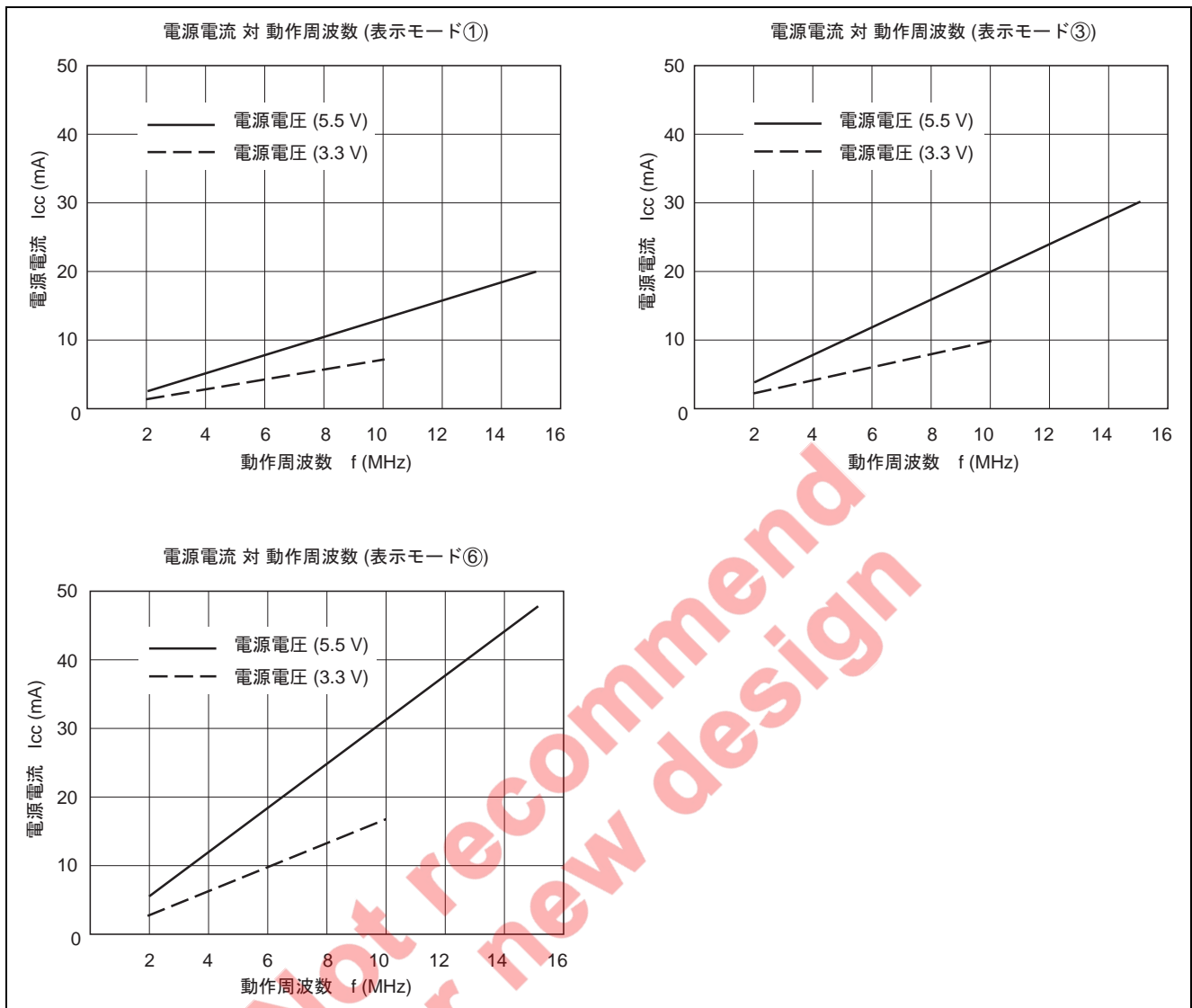
(3 V 版対応規格 指定のない場合は $T_a = -20 \sim +75^\circ\text{C}$)

項目		記号	Min	Typ	Max	単位	測定条件	
"H"入力電圧	*1	V_{IH}	2.31	—	3.3	V	$V_{DD} = 3.3 \text{ V}$	
"L"入力電圧		V_{IL}	0	—	0.81		$V_{DD} = 2.7 \text{ V}$	
正方向スレッシュヨルド電圧	*2	V_{T+}	1.27	—	2.18	V	$V_{DD} = 3.0 \text{ V}$	
負方向スレッシュヨルド電圧		V_{T-}	0.45	—	1.5			
"H"出力電圧			V_{OH}	2.3	—	V	$V_{DD} = 2.7 \text{ V}$	$I_{OH} = -4 \text{ mA}$
"L"出力電圧			V_{OL}	—	0.4			$I_{OL} = 4 \text{ mA}$
"H"入力電流			I_{IH}	—	—	μA	$V_{DD} = 3.3 \text{ V}$	$V_I = V_{DD}$
"L"入力電流			I_{IL}	—	-10			$V_I = V_{SS}$
オフ状態"H"出力電流	D <15:0>	I_{OZH}	—	—	10	μA	$V_{DD} = 3.3 \text{ V}$	$V_O = V_{DD}$
オフ状態"L"出力電流		I_{OZL}	—	—	-10			$V_O = V_{SS}$
動作時平均電源電流		$I_{DD(A)}$	—	—	25	mA	$V_{DD} = 3.3 \text{ V}$, $V_I = V_{DD} \text{ or } V_{SS}$, $f_{\text{MAINCLK}} = 10 \text{ MHz}$ (Max 時), 出力開放	表示モード ~
			—	—	35			表示モード ,
静止時電源電流		$I_{DD(S)}$	—	—	200	μA	$V_{DD} = 3.3 \text{ V}$, $\overline{\text{IOCS}}, \overline{\text{MCS}} = V_{DD}$ その他の $V_I = V_{DD} \text{ or } V_{SS}$ 固定	

- 【注】 1. ノーマル入力端子: A <14:0>, D <15:0>
2. シュミットトリガ入力端子: A <14:0>, D <15:0> 以外の全入力端子

主特性

(Ta = 25°C)



5 V 版対応規格

スイッチング特性

(V_{DD} = 5 V ± 10%, Ta = -20 ~ +75°C, C_L = 50 pF)

項目	記号	Min	Typ	Max	単位
IOCS データアクセス時間	t _a (IOCS-D)	—	—	70	ns
MCS データアクセス時間	t _a (MCS-D)	—	—	—	—
RD データアクセス時間	t _a (RD-D)	—	—	—	—
IOCS 後出力ディスエーブル時間	t _{dis} (IOCS-D)	—	—	20	ns
MCS 後出力ディスエーブル時間	t _{dis} (MCS-D)	—	—	—	—
RD 後出力ディスエーブル時間	t _{dis} (RD-D)	—	—	—	—
MCS 入力後 WAIT 出力伝搬時間	t _{pHL} (MCS-WAIT)	—	—	15	ns
WR 入力後 WAIT 出力伝搬時間	t _{pHL} (WR-WAIT)	—	—	—	—
RD 入力後 WAIT 出力伝搬時間	t _{pHL} (RD-WAIT)	—	—	—	—
WAITCNT 入力後 WAIT 出力伝搬時間	t _{pHL} (WC-WAIT)	—	—	—	—
MPUCLK 入力後 WAIT 出力伝搬時間	t _{pLH} (CLK-WAIT)	—	—	15	ns
MPUCLK 入力後 CP 出力伝搬時間	t _{pd} (CLK-CP)	—	—	30	ns
MPUCLK 入力後 LP 出力伝搬時間	t _{pLH} (CLK-LP)	—	—	30	ns
VD アクセス時間	t _a (VD)	—	—	30	ns
MPUCLK 入力後 FLM 出力伝搬時間	t _{pLH} (CLK-FLM)	—	—	30	ns
	t _{pHL} (CLK-FLM)	—	—	—	—
MPUCLK 入力後 M 出力伝搬時間	t _{pd} (CLK-M)	—	—	30	ns
MPUCLK 入力後 LCDENB 出力伝搬時間	t _{pLH} (CLK-LE)	—	—	30	ns
	t _{pHL} (CLK-LE)	—	—	—	—
MPUCLK 入力後 CSE 出力伝搬時間	t _{pLH} (CLK-CSE)	—	—	30	ns
	t _{pHL} (CLK-CSE)	—	—	—	—
WAIT 解除前データ確定時間	t _{pd} (D-WAIT)	0	—	—	ns

タイミング必要条件

(V_{DD} = 5 V ± 10%, Ta = -20 ~ +75°C)

(1) コントロールレジスタへのアクセス

項目	記号	Min	Typ	Max	単位
IOCS/MCS パルス幅	t _w (CS)	35	—	—	ns
LWR パルス幅	t _w (LWR)	—	—	—	—
IOCS/MCS の立ち上がり前データセットアップ時間	t _{su} (D-CS)	20	—	—	ns
LWR の立ち上がり前データセットアップ時間	t _{su} (D-LWR)	—	—	—	—
IOCS/MCS の立ち上がり後データホールド時間	t _h (CS-D)	2	—	—	ns
LWR の立ち上がり後データホールド時間	t _h (LWR-D)	—	—	—	—
IOCS/MCS の立ち下がり前アドレスセットアップ時間	t _{su} (A-CS)	10	—	—	ns
LWR の立ち下がり前アドレスセットアップ時間	t _{su} (A-LWR)	—	—	—	—
RD の立ち下がり前アドレスセットアップ時間	t _{su} (A-RD)	—	—	—	—
IOCS/MCS の立ち上がり後アドレスホールド時間	t _h (CS-A)	0	—	—	ns
LWR の立ち上がり後アドレスホールド時間	t _h (LWR-A)	—	—	—	—
RD の立ち上がり後アドレスホールド時間	t _h (RD-A)	—	—	—	—

(2) VRAM へのアクセス

項目	記号	Min	Typ	Max	単位
MCS パルス幅	$t_{W(MCS)}$	35	—	—	ns
WR パルス幅	$t_{W(WR)}$				
MCS の立ち上がり前データセットアップ時間	$t_{su(D-MCS)}$	20	—	—	ns
WR の立ち上がり前データセットアップ時間	$t_{su(D-WR)}$				
MCS の立ち上がり後データホールド時間	$t_h(MCS-D)$	2	—	—	ns
WR の立ち上がり後データホールド時間	$t_h(WR-D)$				
MCS の立ち下がり前アドレスセットアップ時間	$t_{su(A-MCS)}$	10	—	—	ns
WR の立ち下がり前アドレスセットアップ時間	$t_{su(A-WR)}$				
RD の立ち下がり前アドレスセットアップ時間	$t_{su(A-RD)}$				
MCS の立ち上がり後アドレスホールド時間	$t_h(MCS-A)$	0	—	—	ns
WR の立ち上がり後アドレスホールド時間	$t_h(WR-A)$				
RD の立ち上がり後アドレスホールド時間	$t_h(RD-A)$				
WAIT の立ち上がり前データセットアップ時間	$t_{su(D-CLK)}$	$t_{c(CLK)} + 10$	—	—	ns
WAITCNT の立ち下がり前 MCS セットアップ時間	$t_{su(MCS-WC)}$	5	—	—	ns

【注】 $t_{c(CLK)}$ = MPUCLK サイクル時間

(3) クロック , LCD 表示アクセス

項目	記号	Min	Typ	Max	単位
MPUCLK サイクル時間	$t_{c(CLK)}$	50	—	—	ns
MPUCLK "H"パルス幅	$t_{WH(CLK)}$	—	$\frac{t_{c(CLK)}}{2}$	—	ns
MPUCLK "L"パルス幅	$t_{WL(CLK)}$	—	—	—	ns
CP サイクル時間	表示モード 1, 2, 3, 5, 6	—	$\frac{t_{c(CLK)}}{(1/n)}$	—	ns
	表示モード 4	—	$\frac{2 \cdot t_{c(CLK)}}{(1/n)}$	—	ns
CP "H"パルス幅	表示モード 1, 2, 3, 5, 6	—	$\frac{t_{c(CLK)}}{2 \cdot (1/n)}$	—	ns
CP "L"パルス幅					
CP "H"パルス幅	表示モード 4	—	$\frac{t_{c(CLK)}}{(1/n)}$	—	ns
CP "L"パルス幅					
FLM パルス幅	表示モード 2, 3, 4, 6	—	$\frac{t_{c(CLK)} \cdot LPW}{(1/n)}$	—	ns
	表示モード 1, 5	—	$\frac{2 \cdot t_{c(CLK)} \cdot LPW}{(1/n)}$	—	ns

【注】 MPUCLK に入力できるクロック周波数は $f_{max} = 20$ MHz です。

ただし、内部動作用のクロックの動作限界は $f_{max} = 15$ MHz です。外部より MPUCLK へ 15 MHz 以上のクロックを入力する場合には、DIV レジスタの分周値設定を用い内部動作用のクロックを 15 MHz 以下に設定してください。

分周は MPUCLK 入力の立ち上がりエッジを基準に行います。

$1/n$ = MPUCLK 入力の分周値

LPW = LPW レジスタ設定値

3 V 版対応規格

スイッチング特性

(V_{DD} = 3 V ± 10%, Ta = -20 ~ +75°C, C_L = 50 pF)

項目	記号	Min	Typ	Max	単位
IOCS データアクセス時間	t _a (IOCS-D)	—	—	100	ns
MCS データアクセス時間	t _a (MCS-D)	—	—	—	—
RD データアクセス時間	t _a (RD-D)	—	—	—	—
IOCS 後出力ディスエーブル時間	t _{dis} (IOCS-D)	—	—	30	ns
MCS 後出力ディスエーブル時間	t _{dis} (MCS-D)	—	—	—	—
RD 後出力ディスエーブル時間	t _{dis} (RD-D)	—	—	—	—
MCS 入力後 WAIT 出力伝搬時間	t _{pHL} (MCS-WAIT)	—	—	25	ns
WR 入力後 WAIT 出力伝搬時間	t _{pHL} (WR-WAIT)	—	—	—	—
RD 入力後 WAIT 出力伝搬時間	t _{pHL} (RD-WAIT)	—	—	—	—
WAITCNT 入力後 WAIT 出力伝搬時間	t _{pHL} (WC-WAIT)	—	—	—	—
MPUCLK 入力後 WAIT 出力伝搬時間	t _{pLH} (CLK-WAIT)	—	—	25	ns
MPUCLK 入力後 CP 出力伝搬時間	t _{pd} (CLK-CP)	—	—	40	ns
MPUCLK 入力後 LP 出力伝搬時間	t _{pLH} (CLK-LP)	—	—	40	ns
	t _{pHL} (CLK-LP)	—	—	—	—
VD アクセス時間	t _a (VD)	—	—	40	ns
MPUCLK 入力後 FLM 出力伝搬時間	t _{pLH} (CLK-FLM)	—	—	40	ns
	t _{pHL} (CLK-FLM)	—	—	—	—
MPUCLK 入力後 M 出力伝搬時間	t _{pd} (CLK-M)	—	—	40	ns
MPUCLK 入力後 LCDENB 出力伝搬時間	t _{pLH} (CLK-LE)	—	—	40	ns
	t _{pHL} (CLK-LE)	—	—	—	—
MPUCLK 入力後 CSE 出力伝搬時間	t _{pLH} (CLK-CSE)	—	—	40	ns
	t _{pHL} (CLK-CSE)	—	—	—	—
WAIT 解除前データ確定時間	t _{pd} (D-WAIT)	0	—	—	ns

タイミング必要条件

(V_{DD} = 3 V ± 10%, Ta = -20 ~ +75°C)

(1) コントロールレジスタへのアクセス

項目	記号	Min	Typ	Max	単位
IOCS/MCS パルス幅	t _w (CS)	50	—	—	ns
LWR パルス幅	t _w (LWR)	—	—	—	—
IOCS/MCS の立ち上がり前データセットアップ時間	t _{su} (D-CS)	30	—	—	ns
LWR の立ち上がり前データセットアップ時間	t _{su} (D-LWR)	—	—	—	—
IOCS/MCS の立ち上がり後データホールド時間	t _h (CS-D)	2	—	—	ns
LWR の立ち上がり後データホールド時間	t _h (LWR-D)	—	—	—	—
IOCS/MCS の立ち下がり前アドレスセットアップ時間	t _{su} (A-CS)	15	—	—	ns
LWR の立ち下がり前アドレスセットアップ時間	t _{su} (A-LWR)	—	—	—	—
RD の立ち下がり前アドレスセットアップ時間	t _{su} (A-RD)	—	—	—	—
IOCS/MCS の立ち上がり後アドレスホールド時間	t _h (CS-A)	0	—	—	ns
LWR の立ち上がり後アドレスホールド時間	t _h (LWR-A)	—	—	—	—
RD の立ち上がり後アドレスホールド時間	t _h (RD-A)	—	—	—	—

(2) VRAM へのアクセス

項目	記号	Min	Typ	Max	単位
MCS パルス幅	$t_{W(MCS)}$	50	—	—	ns
WR パルス幅	$t_{W(WR)}$				
MCS の立ち上がり前データセットアップ時間	$t_{su(D-MCS)}$	30	—	—	ns
WR の立ち上がり前データセットアップ時間	$t_{su(D-WR)}$				
MCS の立ち上がり後データホールド時間	$t_h(MCS-D)$	2	—	—	ns
WR の立ち上がり後データホールド時間	$t_h(WR-D)$				
MCS の立ち下がり前アドレスセットアップ時間	$t_{su(A-MCS)}$	15	—	—	ns
WR の立ち下がり前アドレスセットアップ時間	$t_{su(A-WR)}$				
RD の立ち下がり前アドレスセットアップ時間	$t_{su(A-RD)}$				
MCS の立ち上がり後アドレスホールド時間	$t_h(MCS-A)$	0	—	—	ns
WR の立ち上がり後アドレスホールド時間	$t_h(WR-A)$				
RD の立ち上がり後アドレスホールド時間	$t_h(RD-A)$				
WAIT の立ち上がり前データセットアップ時間	$t_{su(D-CLK)}$	$t_{c(CLK)} + 15$	—	—	ns
WAITCNT の立ち下がり前 MCS セットアップ時間	$t_{su(MCS-WC)}$	7	—	—	ns

【注】 $t_{c(CLK)}$ = MPUCLK サイクル時間

(3) クロック , LCD 表示アクセス

項目	記号	Min	Typ	Max	単位
MPUCLK サイクル時間	$t_{c(CLK)}$	50	—	—	ns
MPUCLK "H"パルス幅	$t_{WH(CLK)}$	—	$\frac{t_{c(CLK)}}{2}$	—	ns
MPUCLK "L"パルス幅	$t_{WL(CLK)}$	—	$\frac{t_{c(CLK)}}{2}$	—	ns
CP サイクル時間	表示モード 1, 2, 3, 5, 6	—	$\frac{t_{c(CLK)}}{(1/n)}$	—	ns
	表示モード 4	—	$\frac{2 \cdot t_{c(CLK)}}{(1/n)}$	—	ns
CP "H"パルス幅	表示モード 1, 2, 3, 5, 6	—	$\frac{t_{c(CLK)}}{2 \cdot (1/n)}$	—	ns
CP "L"パルス幅					
CP "H"パルス幅	表示モード 4	—	$\frac{t_{c(CLK)}}{(1/n)}$	—	ns
CP "L"パルス幅					
FLM パルス幅	表示モード 2, 3, 4, 6	—	$\frac{t_{c(CLK)} \cdot LPW}{(1/n)}$	—	ns
	表示モード 1, 5	—	$\frac{2 \cdot t_{c(CLK)} \cdot LPW}{(1/n)}$	—	ns

【注】 MPUCLK に入力できるクロック周波数は $f_{max} = 20$ MHz です。

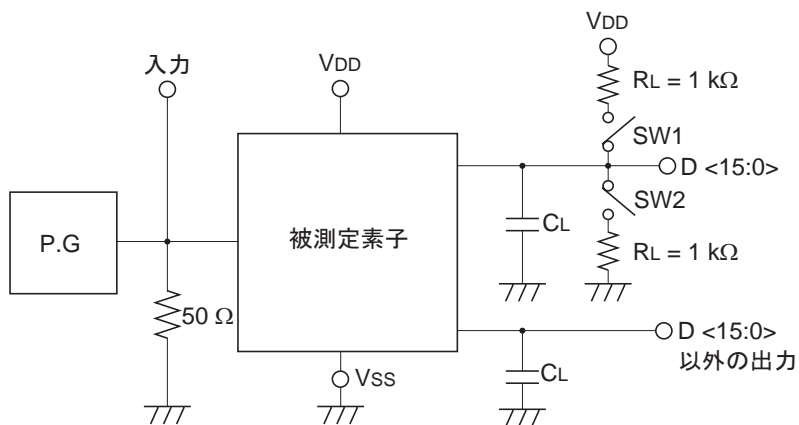
ただし、内部動作用のクロックの動作限界は $f_{max} = 10$ MHz です。外部より MPUCLK へ 10 MHz 以上のクロックを入力する場合には、DIV レジスタの分周値設定を用い内部動作用のクロックを 10 MHz 以下に設定してください。

分周は MPUCLK 入力の立ち上がりエッジを基準に行います。

$1/n$ = MPUCLK 入力の分周値

LPW = LPW レジスタ設定値

測定回路 (5 V 版, 3 V 版共用)



項目	SW1	SW2
$t_{dis(LZ)}$	閉	開
$t_{dis(HZ)}$	開	閉
$t_{a(ZL)}$	閉	開
$t_{a(ZH)}$	開	閉

- (1) 入力パルスレベル: 0 ~ 3 V
 入力パルス上昇, 下降時間: $t_r, t_f = 3 \text{ ns}$
 入力タイミング基準電圧: 1.5 V
 出力タイミング判定電圧: $V_{DD}/2$
 (ただし $t_{dis(LZ)}$ は出力振幅の 10%,
 $t_{dis(HZ)}$ は出力振幅の 90% で判定)
- (2) 静電容量 C_L は, 結線の浮遊容量
 およびプローブの入力容量を含みます。

Not recommend
for new design

機能概要説明

M66273A はドットマトリクス型 STN-LCD 対応の表示用コントローラです。

- LCD 表示モード

パネル構成, 2 値/階調, LCD 表示データバス幅の組み合わせにより 6 通りの LCD 表示が可能です。

表示モード	パネル構成	2 値/階調	LCD 表示データ	表示可能な LCD サイズ
	1 画面駆動	2 値	4 ビット	640 × 240 相当
			8 ビット	
		階調	4 ビット	320 × 240 相当
			8 ビット	
	2 画面駆動	2 値	4 ビット	320 × 240 相当 × 2 面
		階調	4 ビット	320 × 120 相当 × 2 面

- コントロールレジスタ

コントロールレジスタとしては,

動作制御用	R1 ~ R11
LCD モジュール内蔵型対応機能専用	R12 ~ 14 または R15 ~ R16
階調パターンテーブル用	R17 ~ R80

を内蔵しています。

MPU 側からコントロールレジスタへのアクセスは $\overline{\text{IOCS}}$, $\overline{\text{LWR}}$, $\overline{\text{RD}}$, $\text{A} \langle 7:0 \rangle$, $\text{D} \langle 7:0 \rangle$ 端子あるいは $\overline{\text{MCS}}$, $\overline{\text{LWR}}$, $\overline{\text{RD}}$, $\text{A} \langle 14:0 \rangle$, $\text{D} \langle 7:0 \rangle$ 端子を使用します。

(ただし LCD モジュール内蔵型対応機能を 16-bit MPU にて制御する場合に限り $\text{D} \langle 15:0 \rangle$ を使用)

制御系入力の設定は, 表 1 を参照ください。

- VRAM

表示データ用メモリとして, 320 × 240 ドット LCD2 画面分に相当する 19200 バイトの VRAM を内蔵しています。

MPU 側から VRAM へのアクセスは $\overline{\text{MCS}}$, $\overline{\text{HWR}}$, $\overline{\text{LWR}}$, $\overline{\text{RD}}$, $\overline{\text{BHE}}$, $\text{A} \langle 14:0 \rangle$, $\text{D} \langle 15:0 \rangle$ 端子を使用します。

また, MPUSEL 入力を使用することで 8/16-bit MPU 双方との対応が可能です。8/16-bit MPU に対する VRAM 仕様およびアクセス時の入力設定は表 2~6 を参照ください。

さらにパネル構成により VRAM アドレス設定可能範囲は以下のように制限されます。

— VRAM アドレス設定可能範囲

- 1 画面駆動の場合

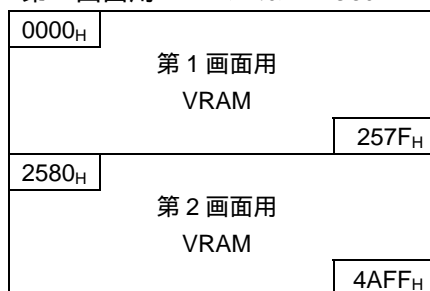
$\text{A} \langle 14:0 \rangle = 0000 \sim 4\text{AFF}_\text{H}$: 19200 バイト



- 2 画面駆動の場合

第 1 画面用 $\text{A} \langle 14:0 \rangle = 0000 \sim 257\text{F}_\text{H}$: 9600 バイト

第 2 画面用 $\text{A} \langle 14:0 \rangle = 2580 \sim 4\text{AFF}_\text{H}$: 9600 バイト



- サイクルスチール方式

サイクルスチールとは内部動作の基本サイクル (MAINCLK) に対し、VRAM から LCD 側への表示データ転送期間と、MPU 側から VRAM へのアクセス期間を交互に設ける処理方式です。

基本タイミングとしては MAINCLK の 2 クロックを基本サイクルとし、1 クロック目を MPU から VRAM へのアクセス、2 クロック目を VRAM から LCD 側への表示データ転送に割り当てています。

MPU から VRAM へのアクセス時には、 $\overline{\text{WAIT}}$ が出力されます。 $\overline{\text{WAIT}}$ 出力は WAITCNT 入力を固定で使用する場合には、 $\overline{\text{MCS}}$ と $\overline{\text{RD}}$ もしくは $\overline{\text{LWR}}$ 、 $\overline{\text{HWR}}$ がオーバーラップする立ち下りのタイミングにより "L" へ遷移し、WAITCNT 入力を使用の場合は、 $\overline{\text{MCS}} = \text{"L"}$ 時の WAITCNT の立ち下りのタイミングにより "L" へ遷移します。その後、内部処理完了後に MPUCLK の立ち上がりに同期して "H" へ戻ります。

また、サイクルスチール方式に対しては、1 ラインの中で少しでもデータ転送効率を上げるために、サイクルスチール・コントロール機能を内蔵しています。この機能は内蔵 VRAM から LCD 側への表示データ転送を必要とする表示区間においては、MPU に対し $\overline{\text{WAIT}}$ を掛けながらサイクルスチール方式でのアクセスを行います。一方、VRAM から LCD 側への表示データ転送を必要としない水平同期区間 (空走区間) においては MPU のスループットを落とさないよう、この区間での $\overline{\text{WAIT}}$ 出力を行わない機能です。

詳細は後述サイクルスチール概要説明を参照ください。

- LCD 側への出力

LCD 表示データ VD <7:0> は、CP 出力の立ち上がりに同期して 4 ビットまたは 8 ビットごとに並列出力します。

使用する VD <n:0> 端子は表示モードにより異なります。

1 画面駆動		2 画面駆動
4 ビット転送	8 ビット転送	4 ビット転送
VD <3:0>	VD <7:0>	VD <7:4>
		VD <3:0>

表示モード

LP は、1 ライン分の表示データを送出終了した時点で MAINCLK の立ち下がりに同期して出力します。

LP のパルス幅を LPW レジスタ値で調整することにより LCD パネル側で要求されるフレーム周波数を最適に調整することが可能です。FLM は、第 1 ライン目の表示データを送出終了した時点で出力します。

M 信号は、液晶を交流駆動するための LCD 交流化信号です。

M 出力周期は M 出力周期可変レジスタによりライン数単位で可変設定が可能であり液晶の劣化防止に活用できます。

- 階調表示機能

階調表示は、VRAM データの 2 ビットを LCD 表示の 1 画素に割り当て 4 レベルの表示濃度を表すことができます。

階調パターンテーブル 0, 1 (4 ドット × 4 ラインのマトリクス × 16 パターン × 2 中間階調) は計 64 バイトの SRAM で構成しており階調表示パターンを任意に設定することが可能です。

詳細は後述階調表示機能説明を参照ください。

- 反射カラー型 LCD への応用

上記階調表示機能を用い、電界制御複屈折方式の反射カラー型 LCD において 4 色のカラー表示をコントロールすることが可能です。

MPU I/F 側制御入力端子の組み合わせ

MPU 側からコントロールレジスタおよび VRAM へアクセスする際の入力設定条件を表 1~6 に示します。

(1) コントロールレジスタへのアクセス

データは D <7:0> を使用

(ただし LCD モジュール内蔵型対応機能を 16-bit MPU にて制御する場合に限りデータは D <15:0> を使用)

表 1

IOCS	MCS	LWR	RD	A <14:0>	動作	
L	H	L	H	0000 _H ~ 009E _H	IOCS 制御の	コントロールレジスタへの書き込み
L	H	H	L	0000 _H ~ 009E _H		コントロールレジスタからの読み出し
H	L	L	H	5000 _H ~ 509E _H	MCS 制御の	コントロールレジスタへの書き込み
H	L	H	L	5000 _H ~ 509E _H		コントロールレジスタからの読み出し
H	H	X	X	—	無効	

(2) VRAM への書き込み

(2-1) 8-bit MPU 使用時 (MPUSEL = "L", $\overline{\text{BHE}} = \overline{\text{HWR}} = \text{"H"}$ 設定)

表 2

MPUSEL	$\overline{\text{MCS}}$	$\overline{\text{BHE}}$	A <0>	$\overline{\text{HWR}}$	$\overline{\text{LWR}}$	奇数 アドレス	偶数 アドレス	MPU の有効 データバス幅
L	L	H	L	H	L	無効	書き込み	8 ビット
			H			書き込み	無効	
			X		H	無効	無効	
			X		X	無効	無効	

(2-2) 16-bit MPU 使用時 1

(バイトアクセスを A <0> と $\overline{\text{BHE}}$ で制御する MPU の場合, MPUSEL = $\overline{\text{HWR}} = \text{"H"}$ 設定)

表 3

MPUSEL	$\overline{\text{MCS}}$	$\overline{\text{BHE}}$	A <0>	$\overline{\text{HWR}}$	$\overline{\text{LWR}}$	上位バイト	下位バイト	MPU の有効 データバス幅
H	L	L	L	H	L	書き込み	書き込み	16 ビット
			H		無効	無効	上位 8 ビット	
			L		書き込み	無効		
			H		無効	無効		
			L		無効	書き込み	下位 8 ビット	
			H		無効	無効	下位 8 ビット	
			L		無効	無効		
			H		無効	無効		
H	H	X	X	X	X	無効	無効	

(2-3) 16-bit MPU 使用時 2

(バイトアクセスを $\overline{\text{LWR}}$ と $\overline{\text{HWR}}$ で制御する MPU の場合, MPUSEL = $\overline{\text{BHE}} = \text{"H"}$, A <0> = "L" 設定)

表 4

MPUSEL	$\overline{\text{MCS}}$	$\overline{\text{BHE}}$	A <0>	$\overline{\text{HWR}}$	$\overline{\text{LWR}}$	上位バイト	下位バイト	MPU の有効 データバス幅
H	L	H	L	L	L	書き込み	書き込み	16 ビット
					H	書き込み	無効	上位 8 ビット
					L	無効	書き込み	下位 8 ビット
					H	無効	無効	
H	H	X	X	X	X	無効	無効	

(3) VRAM からの読み出し

(3-1) 8-bit MPU 使用時 (MPUSEL = "L", $\overline{\text{BHE}}$ = "H"設定)

表 5

MPUSEL	$\overline{\text{MCS}}$	$\overline{\text{BHE}}$	A <0>	$\overline{\text{RD}}$	奇数アドレス	偶数アドレス	MPUの有効 データバス幅
L	L	H	L	L	無効	読み出し	8ビット
			H		読み出し	無効	
			X	H	無効	無効	
	H			X			

(3-2) 16-bit MPU 使用時 (MPUSEL = "H"設定)

表 6

MPUSEL	$\overline{\text{MCS}}$	$\overline{\text{BHE}}$	A <0>	$\overline{\text{RD}}$	上位バイト	下位バイト	MPUの有効 データバス幅
H	L	X	X	L	読み出し	読み出し	16ビット
				H	無効	無効	
				X			
	H						

【注】 上記以外の組み合わせは誤動作の原因となりますので設定を避けてください。

X = "L"または"H"のいずれかです。

Not recommended
for new design

コントロールレジスタ

M66273A は 80 種類のコントロールレジスタを内蔵しています。

動作制御用	R1 ~ R11
LCD モジュール内蔵型対応機能専用	R12 ~ 14 または R15 ~ R16
階調パターンテーブル用	R17 ~ R80

MPU 側からのコントロールレジスタへの設定には \overline{IOCS} , \overline{LWR} , \overline{RD} および $A <7:0>$, $D <7:0>$ または, \overline{MCS} , \overline{LWR} , \overline{RD} および $A <14:0>$, $D <7:0>$ を用います。また, アドレスとして \overline{IOCS} での制御では $A <7:0> = 00_H \sim 9E_H$, \overline{MCS} での制御では $A <14:0> = 5000_H \sim 509E_H$ を使用します。

(ただし, LCD モジュール内蔵型対応機能専用レジスタ R15, R16 使用時のみ $D <15:0>$ を使用)

(1) コントロールレジスタの種類

動作制御用レジスタ一覧

レジスタの種類		アドレス (IOCS 制御)	アドレス (MCS 制御)	データ									リセット 時
No.	名称	A <7:0>	A <14:0>	D7	D6	D5	D4	D3	D2	D1	D0	R/W	
R1	基本動作モード	00 _H	5000 _H	RE SET	IDX ON	← DIV →			DISP	REV	LCDE	R/W	00 _H
R2	MPU/LCD モード	02 _H	5002 _H	/	/	WAI TC	SWAP	/	DUAL	GRAY	4/8	R/W	00 _H
R3	水平表示文字数	04 _H	5004 _H	← CR →								W	28 _H
R4	水平同期パルス幅	06 _H	5006 _H	← LPW →								W	04 _H
R5	サイクルスチール イネーブル幅	08 _H	5008 _H	← CSW →								W	02 _H
R6	垂直ライン数	0A _H	500A _H	← SLT →								W	78 _H
R7	第 1 画面表示	0C _H	500C _H	← SA1L →							0	R/W	00 _H
R8	スタートアドレス	0E _H	500E _H	← SA1H →									00 _H
R9	第 2 画面表示	10 _H	5010 _H	← SA2L →							0	R/W	80 _H
R10	スタートアドレス	12 _H	5012 _H	← SA2H →									25 _H
R11	M 出力周期可変	14 _H	5014 _H	← MT →								W	00 _H

LCD モジュール内蔵型対応機能専用レジスタ一覧

(8-bit MPU 専用)

レジスタの種類		アドレス (IOCS 制御)	アドレス (MCS 制御)	データ									リセット 時
No.	名称	A <7:0>	A <14:0>	D7	D6	D5	D4	D3	D2	D1	D0	R/W	
R12	VRAM アドレス	16 _H	5016 _H	← DX8L →								R/W	00 _H
R13	インデックス	18 _H	5018 _H	/	← DX8H →								00 _H
R14	データポート	1A _H	501A _H	← DP8 →								R/W	不定

(16-bit MPU 専用)

レジスタの種類		アドレス (IOCS 制御)	アドレス (MCS 制御)	データ									リセット 時	
No.	名称	A <7:0>	A <14:0>	D15 ← → D0								R/W		
R15	VRAM アドレス インデックス	1C _H	501C _H	/	D14	← DX16 →					D1	0	R/W	0000 _H
R16	データポート	1E _H	501E _H	← DP16 →								R/W	不定	

階調パターンテーブル用レジスタ一覧

レジスタの種類		アドレス (IOCS 制御)	アドレス (MCS 制御)	データ								R/W	リセット 時
No.	名称	A <7:0>	A <14:0>	D7	D6	D5	D4	D3	D2	D1	D0		
R17	階調パターン 0-1	20 _H	5020 _H	← FRC0-1-2 →				← FRC0-1-1 →				R/W	不定
R18	階調パターン 0-2	22 _H	5022 _H	← FRC0-1-4 →				← FRC0-1-3 →					
:	:	:	:	:									
R47	階調パターン 0-31	5C _H	505C _H	← FRC0-16-2 →				← FRC0-16-1 →				R/W	不定
R48	階調パターン 0-32	5E _H	505E _H	← FRC0-16-4 →				← FRC0-16-3 →					
:	:	:	:	:									
R49	階調パターン 1-1	60 _H	5060 _H	← FRC1-1-2 →				← FRC1-1-1 →				R/W	不定
R50	階調パターン 1-2	62 _H	5062 _H	← FRC1-1-4 →				← FRC1-1-3 →					
:	:	:	:	:									
R79	階調パターン 1-31	9C _H	509C _H	← FRC1-16-2 →				← FRC1-16-1 →				R/W	不定
R80	階調パターン 1-32	9E _H	509E _H	← FRC1-16-4 →				← FRC1-16-3 →					

Not recommend
for new design

(2) 各レジスタの説明

アドレスは \overline{IOCS} 制御時の値を記入しています。 \overline{MCS} 制御時は上位 7 ビットに 50_H を付加したアドレス設定 (50^{**}_H) を行ってください。

[R1] 基本動作モード

基本動作モードを設定します。

アドレス	R/W	機能説明	制限事項	リセット時																											
00 _H	R/W	<table border="1"> <tr> <td>D7</td> <td>RESET</td> </tr> <tr> <td>0</td> <td>リセットオフ</td> </tr> <tr> <td>1</td> <td>リセットオン</td> </tr> </table>	D7	RESET	0	リセットオフ	1	リセットオン	<ul style="list-style-type: none"> ソフトウェアリセットです。 	<ul style="list-style-type: none"> リセットオンした後は必ずリセットオフに戻してください。 この際、R1 の他ビット D6 ~ D0 を同時に設定することはできません。 	0																				
		D7	RESET																												
		0	リセットオフ																												
		1	リセットオン																												
		<table border="1"> <tr> <td>D6</td> <td>IDXON</td> </tr> <tr> <td>0</td> <td>Index モードオフ</td> </tr> <tr> <td>1</td> <td>Index モードオン</td> </tr> </table>	D6	IDXON	0	Index モードオフ	1	Index モードオン	<ul style="list-style-type: none"> LCD モジュール内蔵型対応専用機能を使用するか否かを設定します。 リセット時は Index モードオフが設定されます。 		0																				
		D6	IDXON																												
0	Index モードオフ																														
1	Index モードオン																														
<table border="1"> <tr> <th colspan="3">DIV</th> <th>MPUCLK</th> </tr> <tr> <th>D5</th> <th>D4</th> <th>D3</th> <th>入力の分周値</th> </tr> <tr> <td>0</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> <td>1/2 分周</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>1/4 分周</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>1/8 分周</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>1/16 分周</td> </tr> </table>	DIV			MPUCLK	D5	D4	D3	入力の分周値	0	0	0	1	0	0	1	1/2 分周	0	1	0	1/4 分周	0	1	1	1/8 分周	1	0	0	1/16 分周	<ul style="list-style-type: none"> MPUCLK 入力の分周値を設定し内部動作の基準クロック (MAINCLK) 周期を設定します。 リセット時は MPUCLK は分周されません。 	<ul style="list-style-type: none"> 左表以外の設定は行わないでください。 	000
DIV			MPUCLK																												
D5	D4	D3	入力の分周値																												
0	0	0	1																												
0	0	1	1/2 分周																												
0	1	0	1/4 分周																												
0	1	1	1/8 分周																												
1	0	0	1/16 分周																												
<table border="1"> <tr> <td>D2</td> <td>DISP</td> </tr> <tr> <td>0</td> <td>表示オフ</td> </tr> <tr> <td>1</td> <td>表示オン</td> </tr> </table>	D2	DISP	0	表示オフ	1	表示オン	<ul style="list-style-type: none"> LCD 表示の ON/OFF を制御します。 REV (D1) が "1" に設定され反転表示モードの際には、DISP = "0" で表示データ VD <n:0> には "1" が出力されません。 リセット時は表示オフが設定されません。 		0																						
D2	DISP																														
0	表示オフ																														
1	表示オン																														
<table border="1"> <tr> <td>D1</td> <td>REV</td> </tr> <tr> <td>0</td> <td>正転表示</td> </tr> <tr> <td>1</td> <td>反転表示</td> </tr> </table>	D1	REV	0	正転表示	1	反転表示	<ul style="list-style-type: none"> LCD 表示の正転/反転を制御します。 リセット時は正転表示が設定されます。 		0																						
D1	REV																														
0	正転表示																														
1	反転表示																														
<table border="1"> <tr> <td>D0</td> <td>LCDE</td> </tr> <tr> <td>0</td> <td>LCDENB = "0" 出力</td> </tr> <tr> <td>1</td> <td>LCDENB = "1" 出力</td> </tr> </table>	D0	LCDE	0	LCDENB = "0" 出力	1	LCDENB = "1" 出力	<ul style="list-style-type: none"> LCDENB 出力端子から出力されるデータを設定します。 リセット時は LCDENB 出力端子には "0" (V_{SS} 電位) が出力されます。 この機能は主に LCD の液晶電圧の印加を制御するために用意しています。一例として電源を ON する際に各レジスタの設定が終了した後、この LCDE = "1" にして液晶電圧を与えます。逆にシステムの電源を OFF する際にはまず LCDE = "0" にして液晶電圧を OFF にします。これにより LCD に対し DC 的な異常電圧の印加を防止することができます。 この機能は LCD の機能によるので必要に応じて使用ください。 		0																						
D0	LCDE																														
0	LCDENB = "0" 出力																														
1	LCDENB = "1" 出力																														

[R2] MPU/LCD モード

MPU とのインタフェースモード、および、LCD 側への表示データ出力モードを設定します。

アドレス	R/W	機能説明		制限事項	リセット時	
02 _H	R/W	D7 ~ D6 は未使用		<ul style="list-style-type: none"> R2 を Read する際 D7 ~ D6 には "0" が出力されます。 		0
		D5	WAITC	<ul style="list-style-type: none"> WAIT 出力のトリガとなる信号の選択を設定します。 WAITC = "0" 設定では \overline{MCS} と \overline{RD} もしくは \overline{LWR}, \overline{HWR} がオーバーラップする立ち下りのタイミングにより, "L" へ遷移し, 内部処理完了後に MPUCLK の立ち上がり同期して "H" へ戻ります。 WAITC = "1" 設定では \overline{MCS} = "L" 時の WAITCNT の立ち下りのタイミングにより "L" へ遷移し, 内部処理完了後に MPUCLK の立ち上がり同期して "H" へ戻ります。 WAIT はサイクルスチールアクセス期間中の MPU から VRAM へのアクセス要求時のみ出力します。 リセット時は WAITC = "0" が設定されます。 	<ul style="list-style-type: none"> 初期設定時に設定ください。 WAITC = "0" 設定時は WAITCNT 入力は V_{SS} あるいは V_{DD} に接続ください。 	0
		0	\overline{MCS} と \overline{RD} もしくは $\overline{H/LWR}$ による制御			
		1	WAITCNT 制御			
		D4	SWAP	<ul style="list-style-type: none"> 16-bit MPU 設定時に MPU データバスの上位/下位バイトの順で VD <n:0> を送出する場合は SWAP = "0", 逆に下位/上位バイトの順で VD <n:0> を送出する場合は SWAP = "1" に設定してください。 8-bit MPU 設定時は SWAP = "0" に設定してください。 SWAP = "1" 設定時でも 8 ビット幅のレジスタには D <7:0> でアクセスしてください。またモジュール内蔵モード時はレジスタ R15 項を参照ください。 リセット時は SWAP = "0" が設定されます。 	<ul style="list-style-type: none"> 初期設定時に設定ください。 	0
		0	上位/下位バイトの順			
1	下位/上位バイトの順					
		D3 は未使用		<ul style="list-style-type: none"> R2 を読み出しする際 D3 には "0" が出力されます。 		0
D2	DUAL	<ul style="list-style-type: none"> LCD のパネル構成を設定します。 リセット時は 1 画面駆動パネルが設定されます。 	<ul style="list-style-type: none"> 初期設定時に設定ください。 	0		
0	1 画面駆動パネル					
1	2 画面駆動パネル					
D1	GRAY	<ul style="list-style-type: none"> LCD 表示モード (2 値または階調) を設定します。 リセット時は 2 値表示モードが設定されます。 	<ul style="list-style-type: none"> 初期設定時に設定ください。 	0		
0	2 値表示モード					
1	階調表示モード					
D0	4/8	<ul style="list-style-type: none"> LCD 表示データバス VD <n:0> の転送バス幅を設定します。 リセット時は 4 ビット転送が設定されます。 	<ul style="list-style-type: none"> 初期設定時に設定ください。 	0		
0	4 ビット転送					
1	8 ビット転送					

[R3] 水平表示文字数

アドレス	R/W	機能説明				制限事項	リセット時	
04 _H	W	CR		LCD 表示ドット数		<ul style="list-style-type: none"> 1 ライン当たりの水平表示文字数を設定します。 リセット時は"28_H" (= 40 文字) が設定されます。 	<ul style="list-style-type: none"> CR は Max = 255 文字まで設定可能。 表示モードの場合偶数文字数のみ設定可能。 	28 _H
		D7 ~ D0	文字数	2 値表示	階調表示			
		00 _H	—	—	—			
		01 _H	1	8	4			
		02 _H	2	16	8			
		↓	↓	↓	↓			
FF _H	255	2040	1020					

【注】 文字数の定義

文字数とは VRAM の 1 バイトに相当するデータを意味しています。

1 文字: 2 値表示の場合は LCD 表示の 8 ドット, 階調表示の場合は LCD 表示の 4 ドット (VRAM の 2 ビットが LCD 表示の 1 ドットに対応するため) を意味します。

[R4] 水平同期パルス幅

アドレス	R/W	機能説明		制限事項	リセット時	
06 _H	W	LPW		<ul style="list-style-type: none"> 1 ラインごとに出る水平同期パルス幅の長さを文字数単位で設定します。 水平同期パルスは LP 端子から出力され表示データのシリアル/パラレル変換に用います。また LPW を調整することによりフレーム周波数を最適値に設定することができます。なお、実際出力される LP 出力パルスは CP 出力とのタイミングを考慮し (LPW 設定値 - 2 CP) となります。ただし表示モードの場合に限り、(LPW 設定値 - 1 CP) となります。 リセット時は"04_H" (= 4 文字) が設定されます。 	<ul style="list-style-type: none"> 表示モードの場合偶数文字数のみ設定可能。 表示モードの場合 02_H 以上、表示モードの場合 04_H 以上の値を設定してください。 	04 _H
		D7 ~ D0	文字数			
		00 _H	—			
		01 _H	—			
		02 _H	2			
		↓	↓			
FF _H	255					

[R5] サイクルスチールイネーブル幅

アドレス	R/W	機能説明		制限事項	リセット時	
08 _H	W	CSW		<ul style="list-style-type: none"> LPW で設定した水平同期区間中の終端付近においてサイクルスチール方式でアクセスする期間を文字数単位で設定します。 CSW = LPW とすると常時サイクルスチール方式でアクセスします。 リセット時は"02_H" (= 2 文字) が設定されます。 	<ul style="list-style-type: none"> CSW は、LPW 設定値以下に設定してください。 表示モードの場合偶数文字数のみ設定可能。 表示モードの場合 01_H 以上、表示モードの場合 02_H 以上の値を設定してください。 	02 _H
		D7 ~ D0	文字数			
		00 _H	—			
		01 _H	1			
		02 _H	2			
		↓	↓			
FF _H	255					

[R6] 垂直ライン数

アドレス	R/W	機能説明		制限事項	リセット時	
0A _H	W	SLT	垂直	<ul style="list-style-type: none"> LCD の垂直方向の表示ライン数を設定します。 SLT は LCD の表示駆動デューティの設定も兼ねています。 2 画面駆動時は SLT × 2 画面が実際の表示ライン数となります。 リセット時は"78_H" (= 240 ライン) が設定されます。 	<ul style="list-style-type: none"> SLT は必ず LCD の表示ライン数に合わせて設定してください。 SLT は Max = 510 ラインまで、かつ偶数ラインのみ設定可能です。 	78 _H
		D7 ~ D0	ライン数			
		00 _H	—			
		01 _H	2			
		02 _H	4			
		↓	↓			
FF _H	510					

[R7, R8] 第1画面表示スタートアドレス

アドレス	R/W	機能説明			制限事項	リセット時		
0C _H (SA1L)	R/W	SA1H		SA1L	第1画面表示 スタートアドレス	<ul style="list-style-type: none"> ● 第1画面の表示スタートアドレスを設定します。 ● 表示スタートアドレスはSA1Hにデータを書き込むことにより確定します。 ● SA1Hを読み出しする際D7には"0"が出力されます。 ● リセット時は"0000_H"が設定されます。 	<ul style="list-style-type: none"> ● 表示スタートアドレスは偶数アドレスのみ設定可能。 かつ <1画面駆動の場合> 0000_H~4AFE_H <2画面駆動の場合> 0000_H~257E_H まで設定可能です。 上記以外の設定は行わないでください。 ● 表示スタートアドレスの変更を行う際には、SA1Lのみの変更でも必ずSA1L→SA1Hの順に再設定してください。 	00 _H
D7		D6~D0	D7~D0					
		00 _H	00 _H	0000 _H				
		00 _H	02 _H	0002 _H				
		00 _H	04 _H	0004 _H				
	↓	↓	↓					
	4A _H	FE _H	4AFE _H					
0E _H (SA1H)						00 _H		

[R9, R10] 第2画面表示スタートアドレス

アドレス	R/W	機能説明			制限事項	リセット時		
10 _H (SA2L)	R/W	SA2H		SA2L	第2画面表示 スタートアドレス	<ul style="list-style-type: none"> ● 2画面駆動時のみ使用し、第2画面の表示スタートアドレスを設定します。 ● 表示スタートアドレスはSA2Hにデータを書き込むことにより確定します。 ● SA2Hを読み出しする際D7には"0"が出力されます。 ● リセット時は"2580_H"が設定されます。 	<ul style="list-style-type: none"> ● 表示スタートアドレスは偶数アドレスのみ設定可能。 かつ 2580_H~4AFE_H まで設定可能です。 上記以外の設定は行わないでください。 ● 表示スタートアドレスの変更を行う際には、SA2Lのみの変更でも必ずSA2L→SA2Hの順に再設定してください。 	80 _H
D7		D6~D0	D7~D0					
		25 _H	80 _H	2580 _H				
		25 _H	82 _H	2582 _H				
		25 _H	84 _H	2584 _H				
	↓	↓	↓					
	4A _H	FE _H	4AFE _H					
12 _H (SA2H)						25 _H		

[R11] M出力周期可変

アドレス	R/W	機能説明		制限事項	リセット時
14 _H	W	MT	M信号の出力周期	<ul style="list-style-type: none"> ● M端子から出力されるM信号の出力周期を設定します。 例えばMT = 01_Hの場合は1ラインごと(LPを1回カウントすること)にM信号は反転(トグル)を繰り返します。 ● リセット時は"00_H"が設定されます。 ● 本レジスタは使用するLCDの仕様に合わせ最適値を設定されることを推奨します。 	00 _H
D7~D0					
00 _H	1画面ごとにトグル変化				
01 _H	1ラインごと(=1LP)にトグル変化				
02 _H	2ラインごとにトグル変化				
↓	↓				
FF _H	255ラインごとにトグル変化				

【注】 R12～R16はLCDモジュール内蔵型対応機能専用のレジスタです。本機能を使用しない場合レジスタ設定は不要です。

[R12, R13] VRAM アドレスインデックス (8-bit MPU 専用)

アドレス	R/W	機能説明			制限事項	リセット時		
16 _H (IDX8L)	R/W	IDX8H		アクセスする VRAM アドレス	<ul style="list-style-type: none"> ● LCDモジュール内蔵型対応の付加機能専用のVRAMアドレスインデックスレジスタです。アクセスするVRAMアドレスを設定します。 ● IDX8H, IDX8Lは互いに独立していますのでレジスタ値の設定変更は一方のみでも可能です。また連続するアドレスに対しては自動的にインクリメントします。 ● IDX8Hを読み出しする際D7には"0"が出力されます。 ● リセット時は"0000_H"が設定されます。 	<ul style="list-style-type: none"> ● アクセスするVRAMアドレスは0000_H～4AFF_Hまで設定可能です。上記以外の設定は行わないでください。 	00 _H	
		D7	D6～D0	D7～D0				
			00 _H	00 _H				0000 _H
			00 _H	01 _H				0001 _H
			00 _H	02 _H				0002 _H
	↓	↓	↓					
		4A _H	FF _H	4AFF _H				
18 _H (IDX8H)						00 _H		

[R14] データポート (8-bit MPU 専用)

アドレス	R/W	機能説明		制限事項	リセット時	
1A _H	R/W	DP8 D7～D0	データポート (8ビット)	<ul style="list-style-type: none"> ● LCDモジュール内蔵型対応の付加機能専用のデータポートレジスタです。本レジスタを介してMPUとVRAM間で8ビットデータの読み出しおよび書き込みを行います。 ● DP8へのアクセス完了時IDX8H, IDX8L値が+1インクリメントされます。 ● リセット時は不定データが出力されます。 		XX _H (不定)

[R15] VRAM アドレスインデックス (16-bit MPU 専用)

アドレス	R/W	機能説明			制限事項	リセット時		
1C _H	R/W	IDX16		アクセスする VRAM アドレス	<ul style="list-style-type: none"> ● LCDモジュール内蔵型対応の付加機能専用のVRAMアドレスインデックスレジスタです。アクセスするVRAMアドレスを設定します。 ● 連続するアドレスに対しては自動的にインクリメントします。 ● IDX16を読み出しする際D15には"0"が出力されます。 ● リセット時は"0000_H"が設定されます。 	<ul style="list-style-type: none"> ● アクセスするVRAMアドレスは0000_H～4AFE_Hまで設定可能です。上記以外の設定は行わないでください。 ● VRAMアドレスの設定はD<14:1>で行い、D<0>=0に固定してください。 	0000 _H	
		D15	D14～D0					
			0000 _H					0000 _H
			0002 _H					0002 _H
			0004 _H					0004 _H
	↓		↓					
		4AFE _H		4AFE _H				

【注】 SWAP = "1"に設定した場合、アクセスするVRAMアドレスに対してバイトスワップしたデータ設定を行ってください。(D<15:8>にVRAMアドレスの下位バイト、D<7:0>にVRAMアドレスの上位バイトを設定)

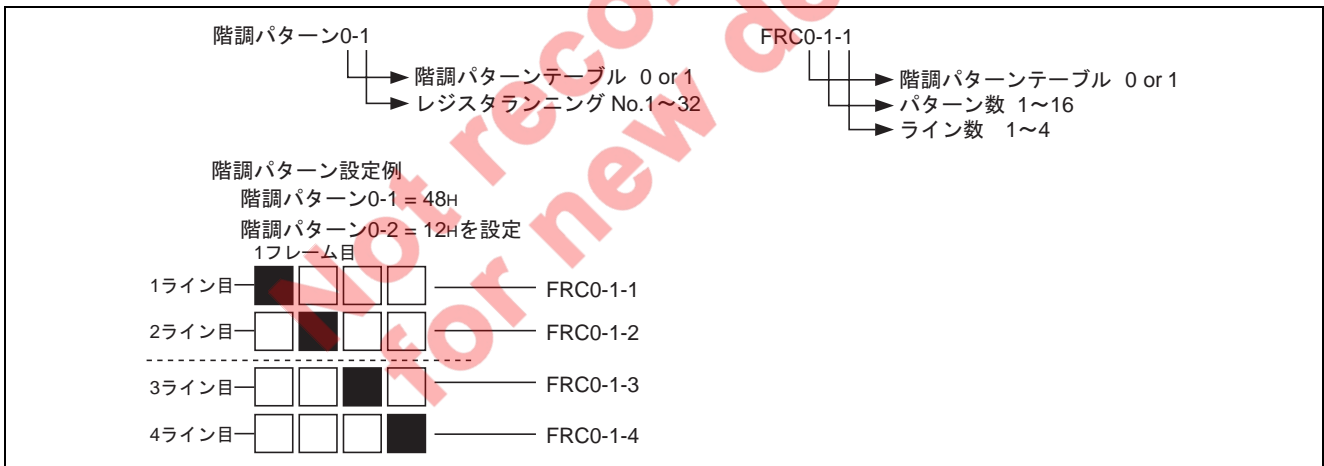
[R16] データポート(16-bit MPU 専用)

アドレス	R/W	機能説明		制限事項	リセット時	
1E _H	R/W	DP16 D15～D0	データポート (16ビット)	<ul style="list-style-type: none"> ● LCDモジュール内蔵型対応の付加機能専用のデータポートレジスタです。本レジスタを介してMPUとVRAM間で16ビットデータの読み出しおよび書き込みを行います。 ● DP16へのアクセス完了時IDX16値が+1インクリメントされます。 ● リセット時は不定データが出力されます。 		XXXX _H (不定)

【注】 R17～R80 は階調表示を行う際の階調パターン設定用レジスタです。2 値表示の場合レジスタ設定は不要です。

[R17～R80] 階調パターン 0-1～32, 階調パターン 1-1～32

アドレス	R/W	機能説明				制限事項	リセット時																																				
20 _H ～ 5E _H	R/W	<table border="1"> <thead> <tr> <th colspan="2">レジスタ</th> <th>アドレス</th> <th colspan="2">データ</th> </tr> <tr> <th>No.</th> <th>名称</th> <th>A <7:0></th> <th>D7～D4</th> <th>D3～D0</th> </tr> </thead> <tbody> <tr> <td>R17</td> <td>階調パターン 0-1</td> <td>20_H</td> <td>FRC0-1-2</td> <td>FRC0-1-1</td> </tr> <tr> <td>R18</td> <td>階調パターン 0-2</td> <td>22_H</td> <td>FRC0-1-4</td> <td>FRC0-1-3</td> </tr> <tr> <td>:</td> <td>:</td> <td>:</td> <td>:</td> <td>:</td> </tr> <tr> <td>R47</td> <td>階調パターン 0-31</td> <td>5C_H</td> <td>FRC0-16-2</td> <td>FRC0-16-1</td> </tr> <tr> <td>R48</td> <td>階調パターン 0-32</td> <td>5E_H</td> <td>FRC0-16-4</td> <td>FRC0-16-3</td> </tr> </tbody> </table>				レジスタ		アドレス	データ		No.	名称	A <7:0>	D7～D4	D3～D0	R17	階調パターン 0-1	20 _H	FRC0-1-2	FRC0-1-1	R18	階調パターン 0-2	22 _H	FRC0-1-4	FRC0-1-3	:	:	:	:	:	R47	階調パターン 0-31	5C _H	FRC0-16-2	FRC0-16-1	R48	階調パターン 0-32	5E _H	FRC0-16-4	FRC0-16-3	階調パターン 0 のデータを設定します。 階調パターン 0 は 4×4 のマトリクスが 16 パターン分あります。	<ul style="list-style-type: none"> 階調パターン設定はレジスタの初期設定時に行ってください。 R17～R80 の設定は DISP = オフに設定した後に行ってください。DISP = オンのまま R17～R80 を設定することはできません。 R17～R80 すべてのレジスタを設定する必要があります。 	XX _H (不定)
		レジスタ		アドレス	データ																																						
		No.	名称	A <7:0>	D7～D4	D3～D0																																					
		R17	階調パターン 0-1	20 _H	FRC0-1-2	FRC0-1-1																																					
		R18	階調パターン 0-2	22 _H	FRC0-1-4	FRC0-1-3																																					
		:	:	:	:	:																																					
R47	階調パターン 0-31	5C _H	FRC0-16-2	FRC0-16-1																																							
R48	階調パターン 0-32	5E _H	FRC0-16-4	FRC0-16-3																																							
60 _H ～ 9E _H	R/W	<table border="1"> <thead> <tr> <th colspan="2">レジスタ</th> <th>アドレス</th> <th colspan="2">データ</th> </tr> <tr> <th>No.</th> <th>名称</th> <th>A <7:0></th> <th>D7～D4</th> <th>D3～D0</th> </tr> </thead> <tbody> <tr> <td>R49</td> <td>階調パターン 1-1</td> <td>60_H</td> <td>FRC1-1-2</td> <td>FRC1-1-1</td> </tr> <tr> <td>R50</td> <td>階調パターン 1-2</td> <td>62_H</td> <td>FRC1-1-4</td> <td>FRC1-1-3</td> </tr> <tr> <td>:</td> <td>:</td> <td>:</td> <td>:</td> <td>:</td> </tr> <tr> <td>R79</td> <td>階調パターン 1-31</td> <td>9C_H</td> <td>FRC1-16-2</td> <td>FRC1-16-1</td> </tr> <tr> <td>R80</td> <td>階調パターン 1-32</td> <td>9E_H</td> <td>FRC1-16-4</td> <td>FRC1-16-3</td> </tr> </tbody> </table>				レジスタ		アドレス	データ		No.	名称	A <7:0>	D7～D4	D3～D0	R49	階調パターン 1-1	60 _H	FRC1-1-2	FRC1-1-1	R50	階調パターン 1-2	62 _H	FRC1-1-4	FRC1-1-3	:	:	:	:	:	R79	階調パターン 1-31	9C _H	FRC1-16-2	FRC1-16-1	R80	階調パターン 1-32	9E _H	FRC1-16-4	FRC1-16-3	階調パターン 1 のデータを設定します。 階調パターン 1 は 4×4 のマトリクスが 16 パターン分あります。	(制限事項は階調パターン 0 と同様)	XX _H (不定)
		レジスタ		アドレス	データ																																						
		No.	名称	A <7:0>	D7～D4	D3～D0																																					
		R49	階調パターン 1-1	60 _H	FRC1-1-2	FRC1-1-1																																					
		R50	階調パターン 1-2	62 _H	FRC1-1-4	FRC1-1-3																																					
		:	:	:	:	:																																					
R79	階調パターン 1-31	9C _H	FRC1-16-2	FRC1-16-1																																							
R80	階調パターン 1-32	9E _H	FRC1-16-4	FRC1-16-3																																							



LCD 表示概要説明

コントロールレジスタの設定と LCD 表示の関係

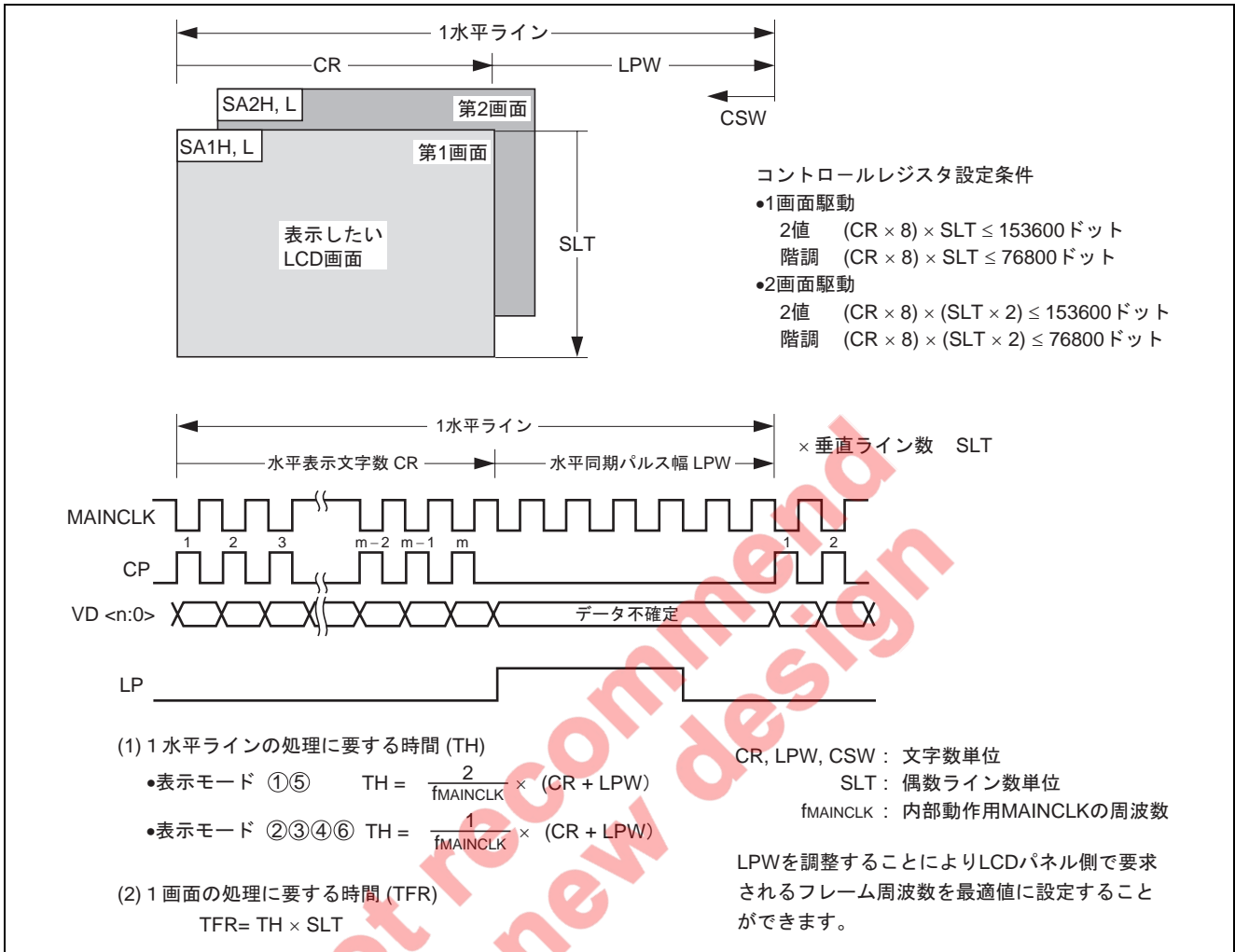


図1 コントロールレジスタの設定と LCD 表示の関係

表示スタートアドレスと LCD 表示の関係

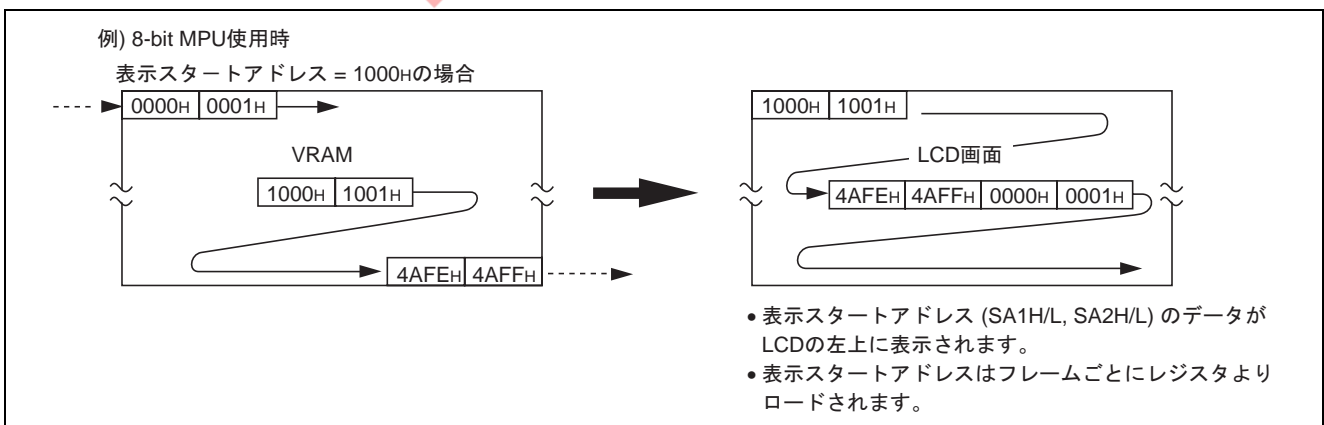
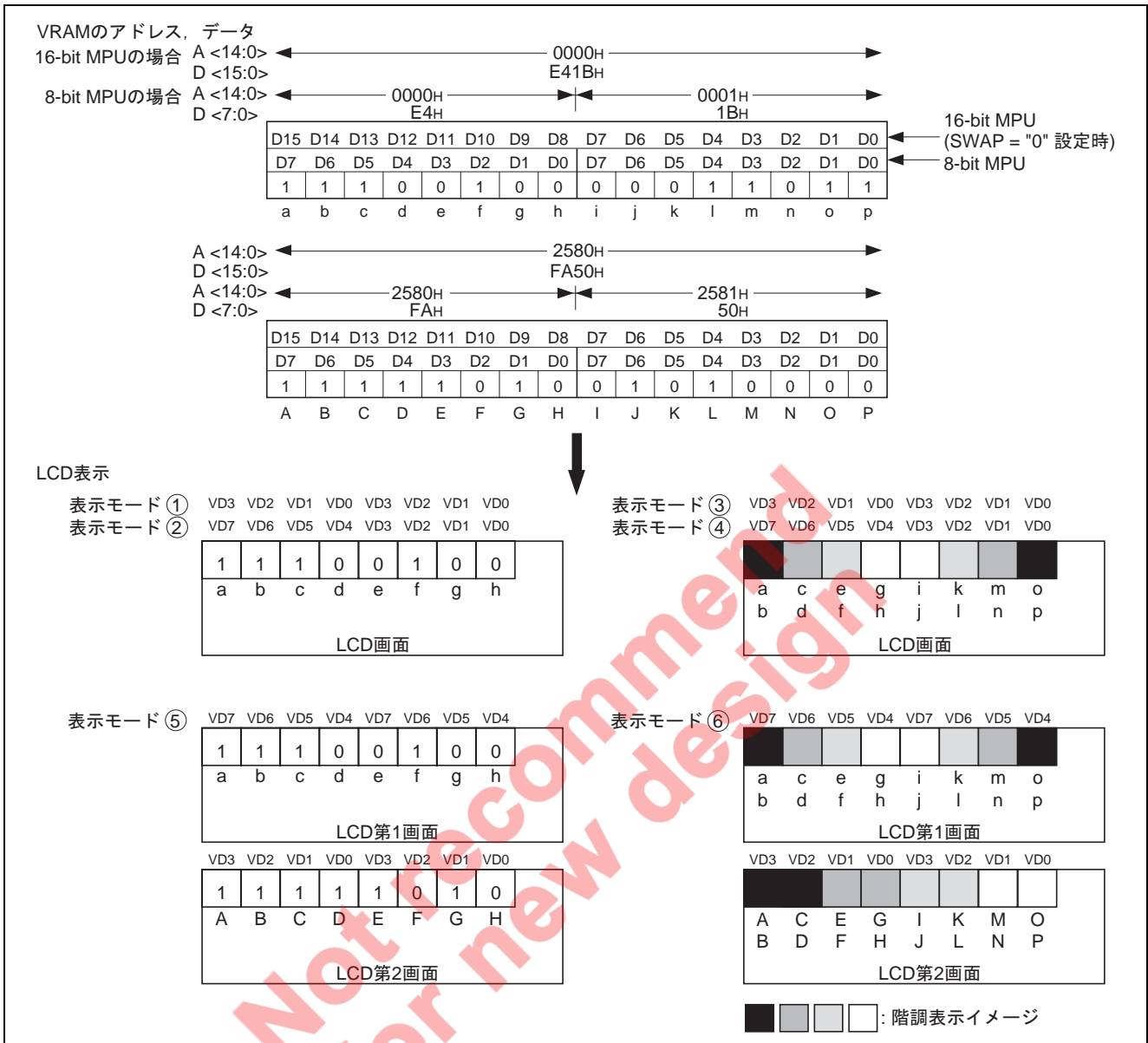


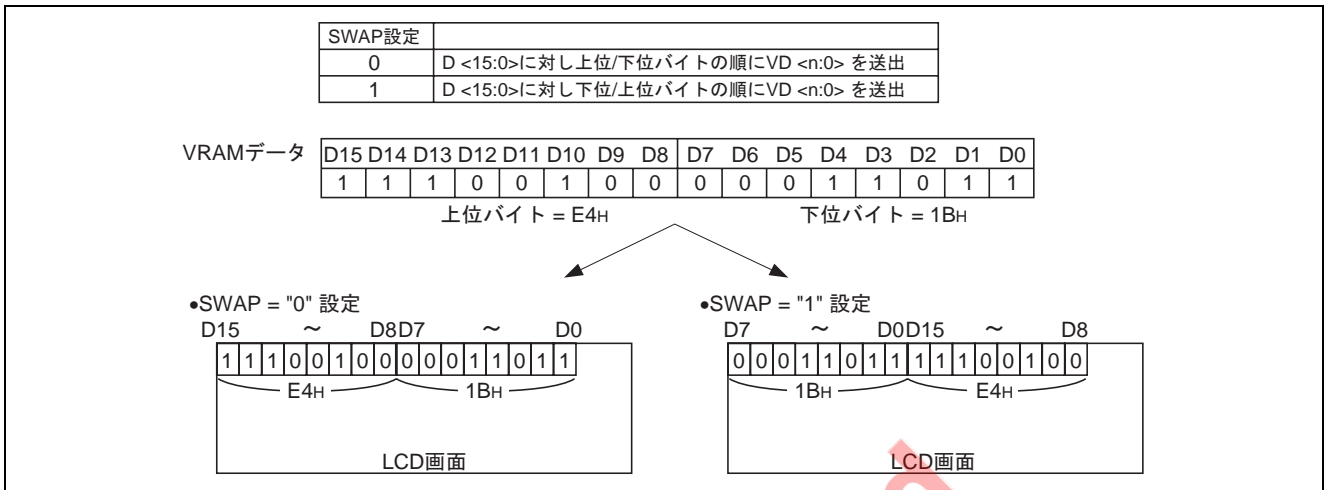
図2 表示スタートアドレスと LCD 表示の関係

VRAM のアドレス , データと LCD 表示の関係

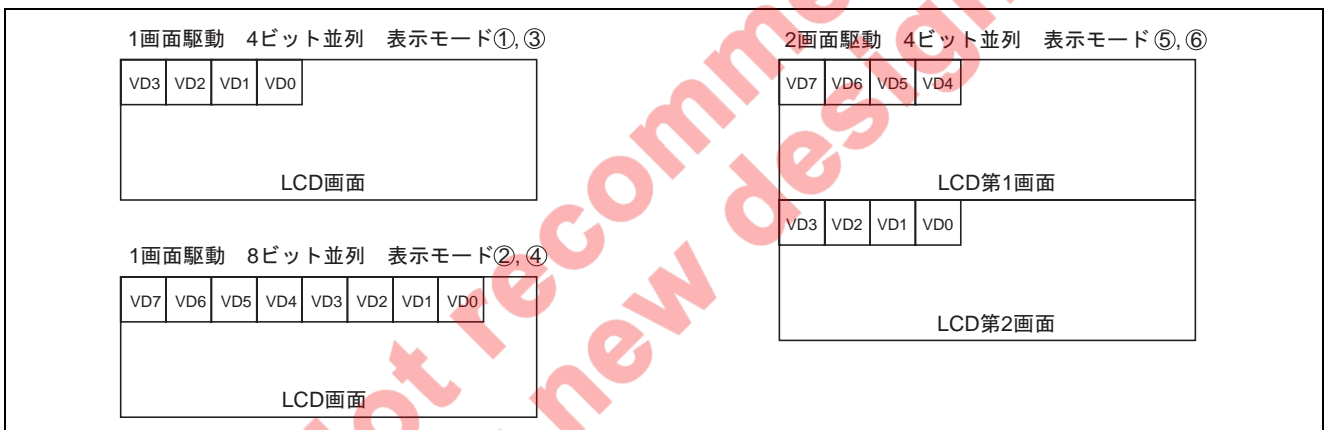


SWAP 設定と LCD 表示の関係

16-bit MPU 使用時，レジスタ SWAP の設定により LCD 表示データの送出順をバイト単位で変更することができます。



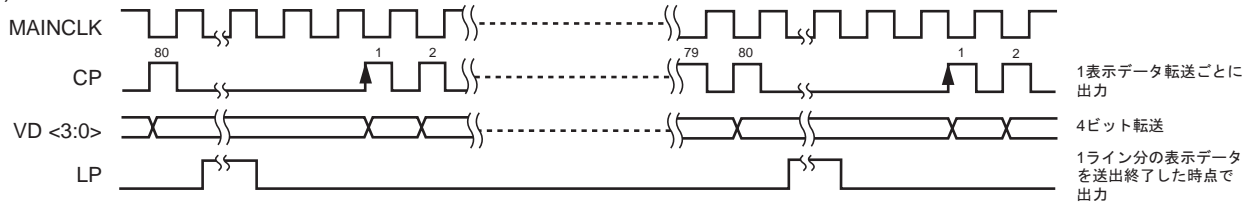
LCD 表示モードと VD <n:0> 端子の関係



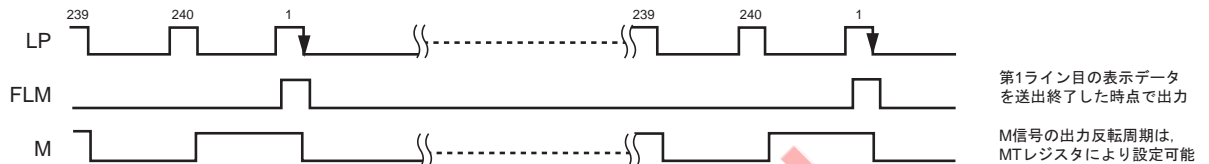
LCD 側出力信号

例) 320 × 240ドットLCD使用, 表示モード①を想定 (CR = 40文字, LPW = 2文字, SLT = 240ライン, DIV = 分周値1, MT = 1設定時)

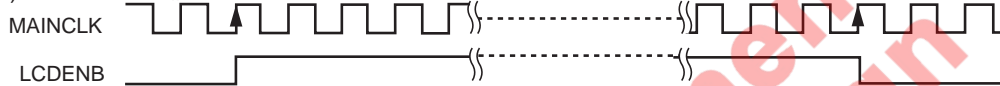
(1) 1ラインごとの出力信号



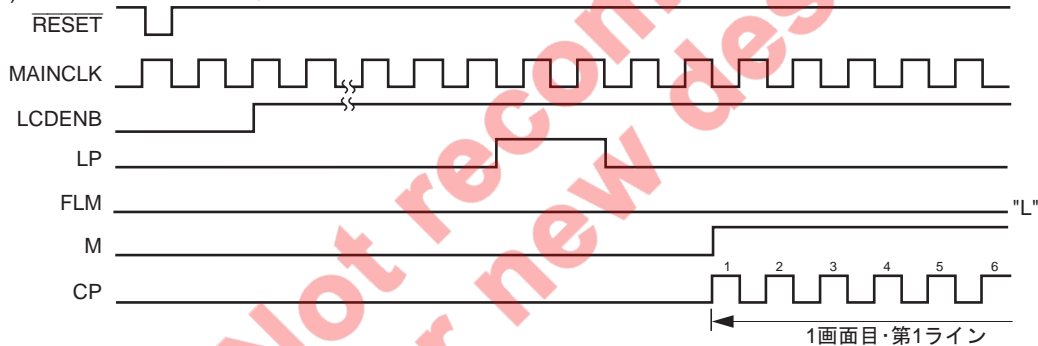
(2) 1画面ごとの出力信号



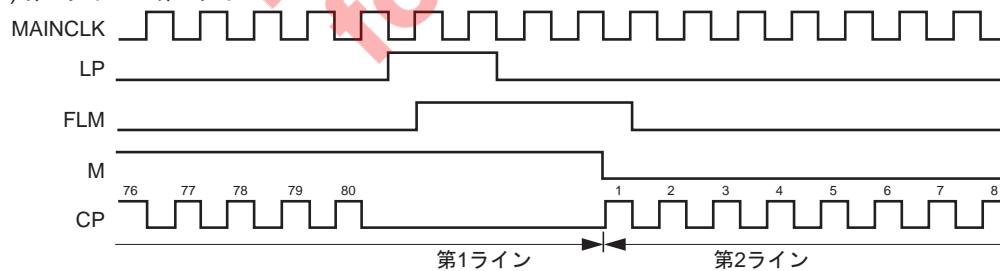
(3) LCDENB出力信号



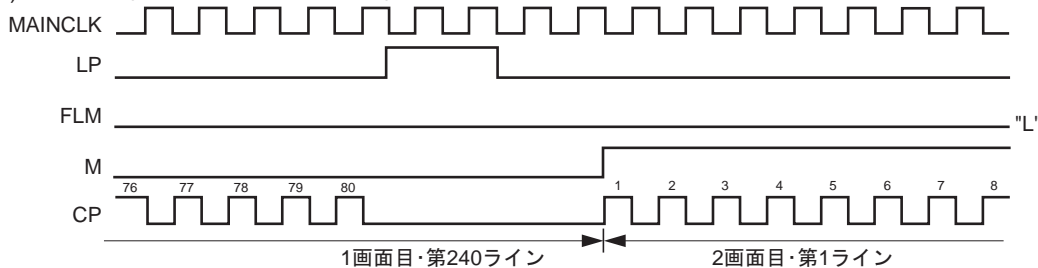
(4) RESET後～1画面目・第1ライン



(5) 第1ライン～第2ライン



(6) 1画面目・第240ライン～2画面目・第1ライン



サイクルスチール概要説明

基本タイミング

M66273A の内部動作の基本タイミングは MAINCLK の 2 クロックを基本サイクルとし、1 クロック目を MPU から VRAM へのアクセス、2 クロック目を VRAM から LCD 側への表示データ転送に割り当てています。

(MAINCLK = MPUCLK 入力分周後の内部動作基準クロック)

MAINCLK は MPUCLK 入力の立ち上がりを基準にしています。

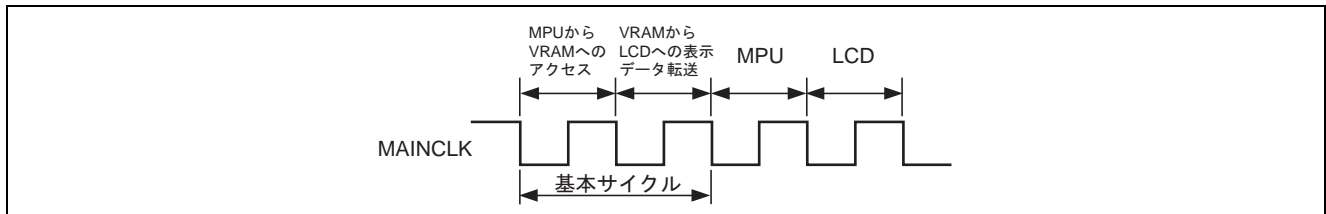


図3 基本タイミング

Not recommend
for new design

MPU アクセス実行サイクル (WAIT 出力期間)

表示区間中の VRAM への書き込み・読み出しには、MPU からのアクセス要求開始時の内部サイクルスチール状態により、Best ケース = $0.5 tc(\text{MAINCLK}) + 1 tc(\text{CLK})$ 、Worst ケース = $2.5 tc(\text{MAINCLK}) + 1 tc(\text{CLK})$ を要します。

ここで、アクセス要求開始タイミングは $\overline{\text{MCS}}$ と $\overline{\text{RD}}$ または $\overline{\text{HWR/LWR}}$ のオーバーラップする立ち下がりを意味しています。

したがって、アクセス要求が内部サイクルスチール状態の LCD アクセスサイクルで開始された場合に $0.5 tc(\text{MAINCLK}) + 1 tc(\text{CLK}) + \alpha$ 時間でアクセスは実行され、MPU アクセスサイクルで開始された場合に $1.5 tc(\text{MAINCLK}) + 1 tc(\text{CLK}) + \alpha$ 時間になります。

ここで、 $tc(\text{CLK}) = \text{MPUCLK}$ サイクル時間、 $tc(\text{MAINCLK}) = \text{MAINCLK}$ サイクル時間、 $\alpha =$ アクセス要求開始より内部サイクルスチール状態のサイクル終了までの時間です。

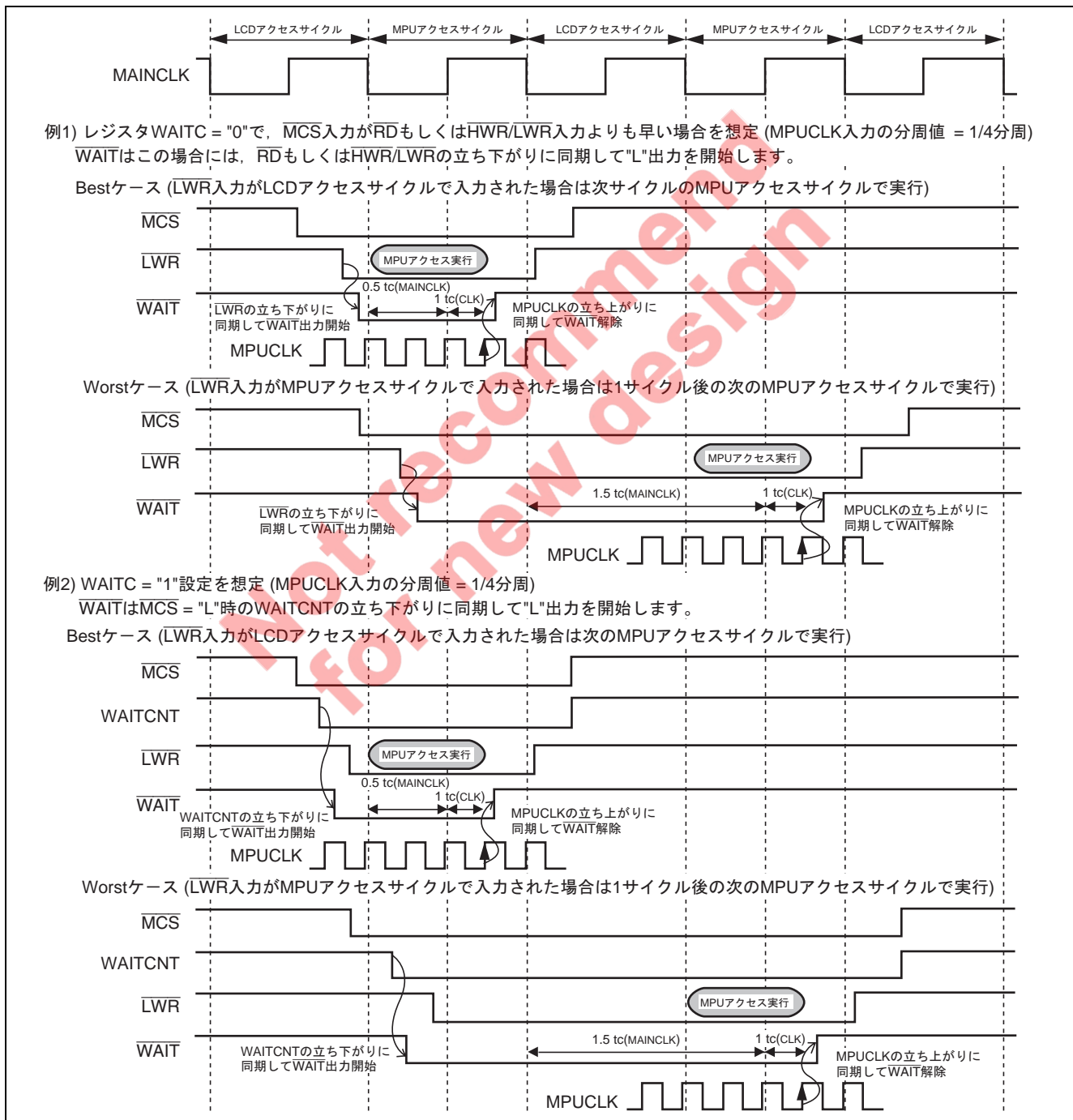


図 4 MPU アクセス実行サイクル

サイクルスチールコントロール機能説明

M66273A は 1 ライン分のデータ処理を効率良く行うために、サイクルスチール・コントロール機能を内蔵しています。この機能は、内蔵 VRAM から LCD 側への表示データ転送を必要とする表示区間 (CP 出力区間) においては、MPU に対し $\overline{\text{WAIT}}$ を掛けながらサイクルスチール方式でのアクセスを行います。

一方、VRAM から LCD 側への表示データ転送を必要としない水平同期区間 (LP 出力区間) においては MPU のスループットを落とさないよう、この区間での $\overline{\text{WAIT}}$ 出力を行わずに MPU からのアクセスを処理する機能です。

ただし、水平同期区間の終端付近では誤動作を抑制するために CSW レジスタの設定によりサイクルスチール方式でアクセスを行う期間を必ず設けてください。

(最低 MPU のバスタイミングアクセス 1 周期分の設定が必要です。)

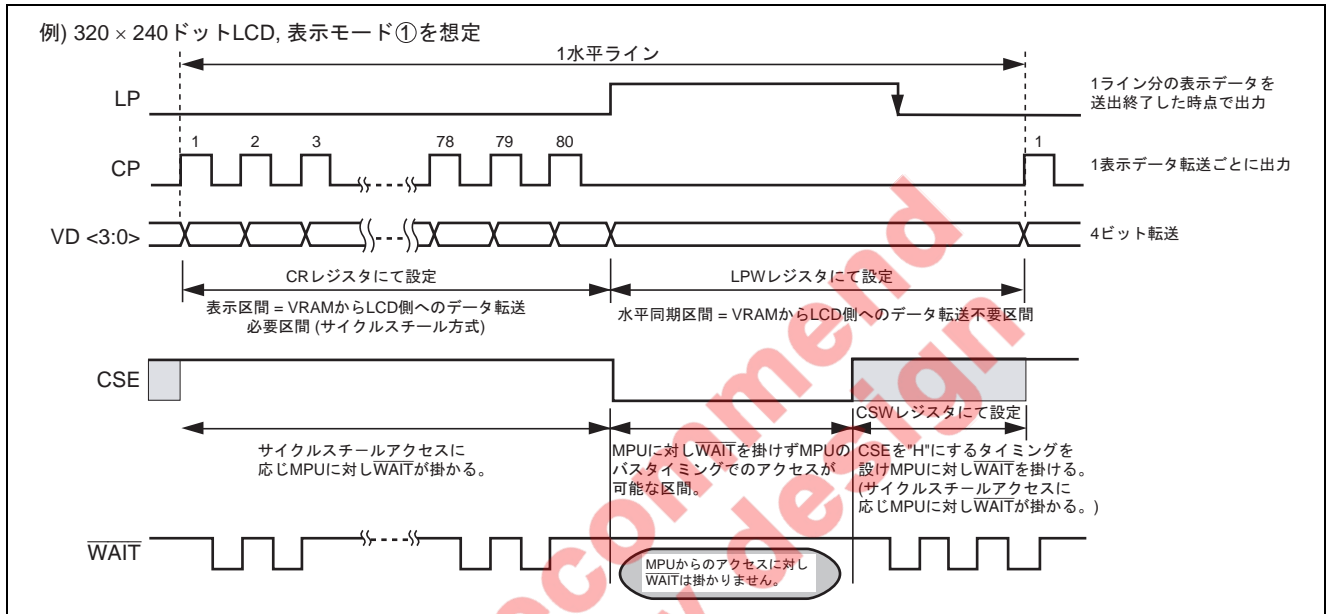


図 5 サイクルスチールコントロール機能

階調機能概要説明

レジスタの GRAY = 1 で階調表示モードを設定します。

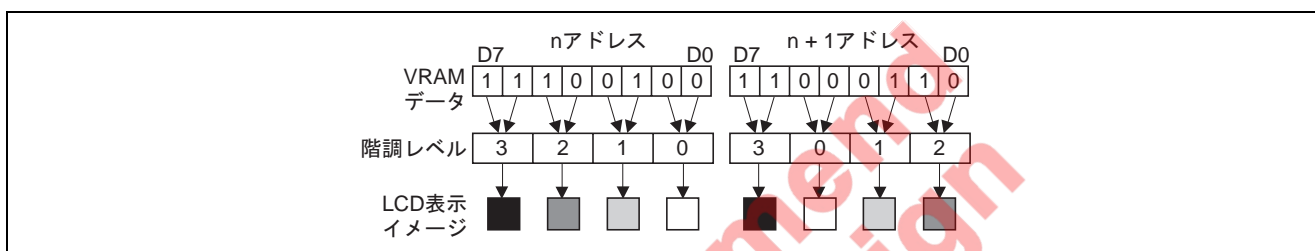
階調表示は VRAM の 2 ビットを LCD 表示の 1 ドットに割り当て 4 レベルの表示濃度を表わします。

例) 8-bit MPU 使用時

1 アドレス分

VRAM データ	D7	D6	D5	D4	D3	D2	D1	D0
パック	C1	C0	C1	C0	C1	C0	C1	C0

C1	C0	表示内容
0	0	表示オフ
0	1	階調パターンテーブル 0 に従った階調表示
1	0	階調パターンテーブル 1 に従った階調表示
1	1	表示オン



上図は VRAM データと LCD の階調表示をイメージしたもので実際には疑似 (面積) 階調制御をします。

階調パターンテーブルの設定

階調パターンテーブル 0, 1 は表示濃度を調整するために用いられコントロールレジスタの R17 ~ R80 (SRAM 構成) に設定します。

階調パターンは 1 中間階調に対し (4 ドット × 4 ラインのマトリクス) × 16 パターン設定します。

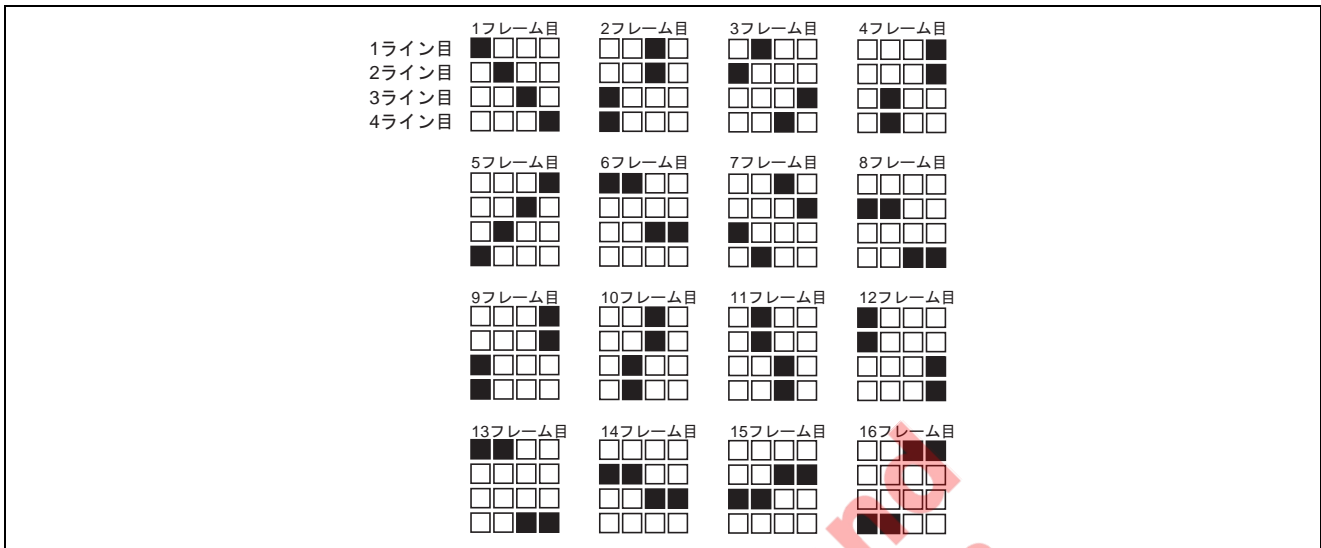
これが 2 中間階調あるので計 32 パターン (64 バイト) の設定が必要です。

中間階調のパターンは最大 16 フレーム周期で回すことができます。

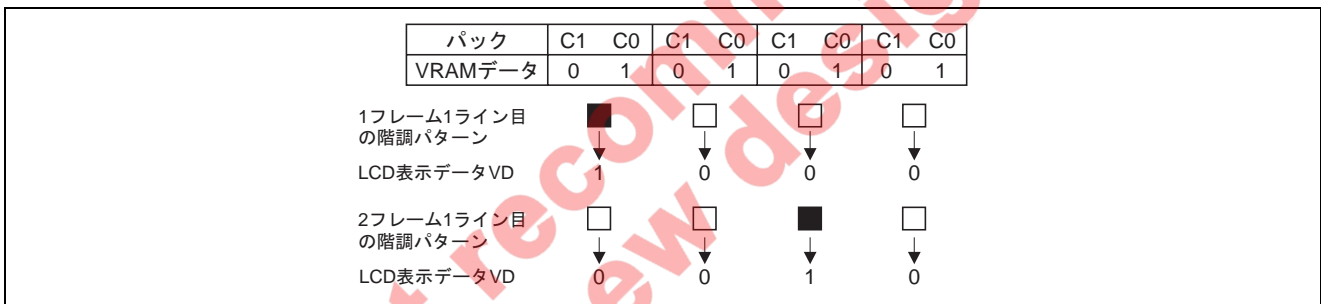
階調パターン例

例えば下記のようなパターンを階調パターンテーブル0に設定します。

(4ドットを選択しドットが均等になるように回す)



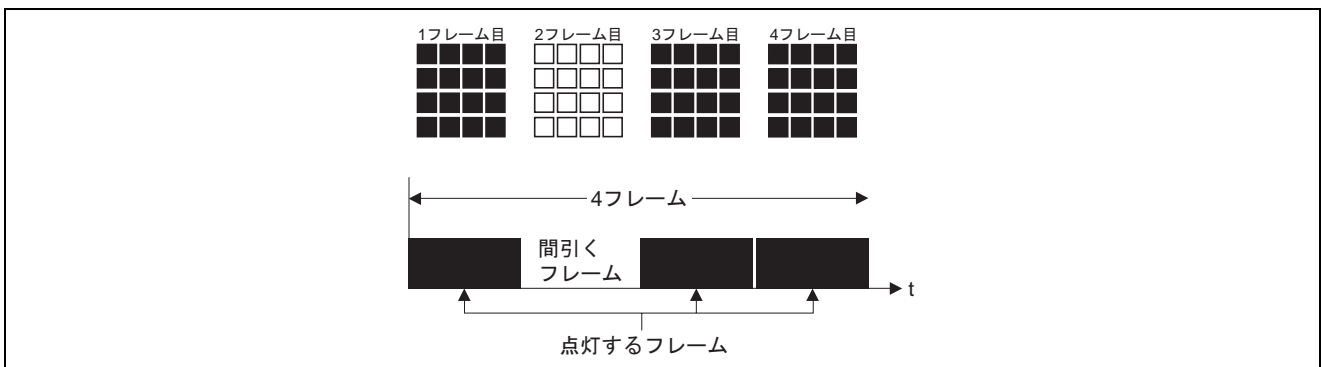
これに対し VRAM データが下記の場合 ■ のドットのみ VD に 1 を出力します。



また、16フレームの中で同一パターンを4または8フレーム周期ごとに繰り返すことで一定周期のフレーム数を少なくすることも可能です。

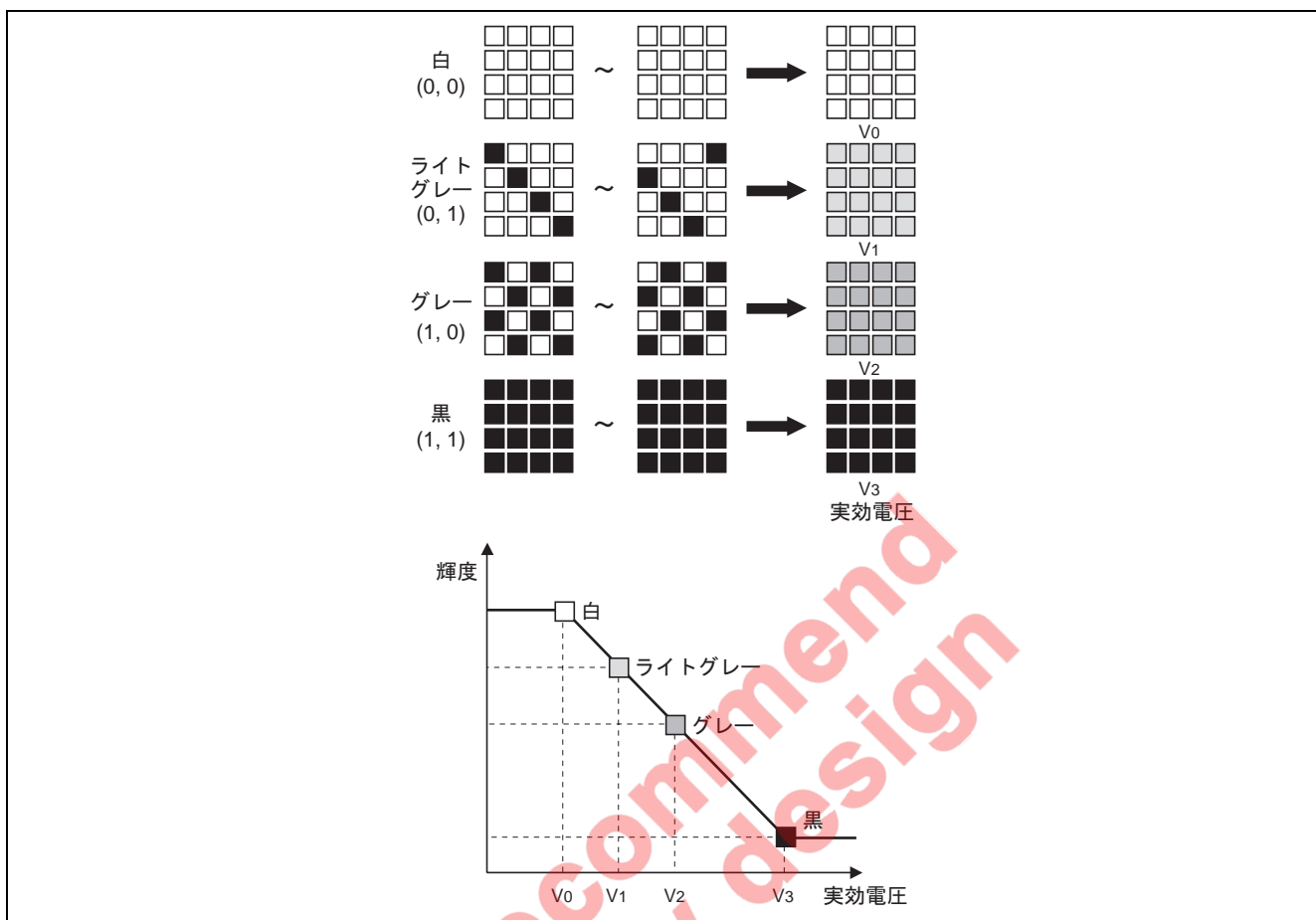
さらに、階調パターンテーブルの設定値をフレーム単位で同一にすることでフレーム間引き方式での階調表示が可能です。

例えば連続する4フレームの内1フレームを間引く場合、以下のような設定をします。



フレーム間引きを利用する際はなるべく均等に振り分け、連続するフレームでまとめて間引くことは避けてください。

M66273A の階調機能は印加電圧の実効値で輝度が変化する液晶の特性を利用しています。
各フレームごとの階調パターンと、このとき得られる実効電圧値と輝度の関係を示します。



LCD モジュール内蔵型対応の付加機能説明

(本機能使用時のコントロールレジスタ制御は $\overline{\text{IOCS}}$ での制御を推奨します。)

M66273A は、MPU 側から表示用 VRAM を直接アドレッシング可能とすることを目的に内蔵 VRAM のアドレス 15 本をすべて外部に開放しているため、LCD モジュール内蔵型への対応を考慮した場合これがコネクタのピン数増につながります。

これに対し、コネクタのピン数を抑え LCD モジュール内蔵型対応としても使用できるように、付加機能を内蔵しています。

この機能は、MPU から VRAM へのアクセスを専用の I/O レジスタを経由し実行するもので、レジスタの $\text{IDXON} = 1$ を設定することにより有効となります。

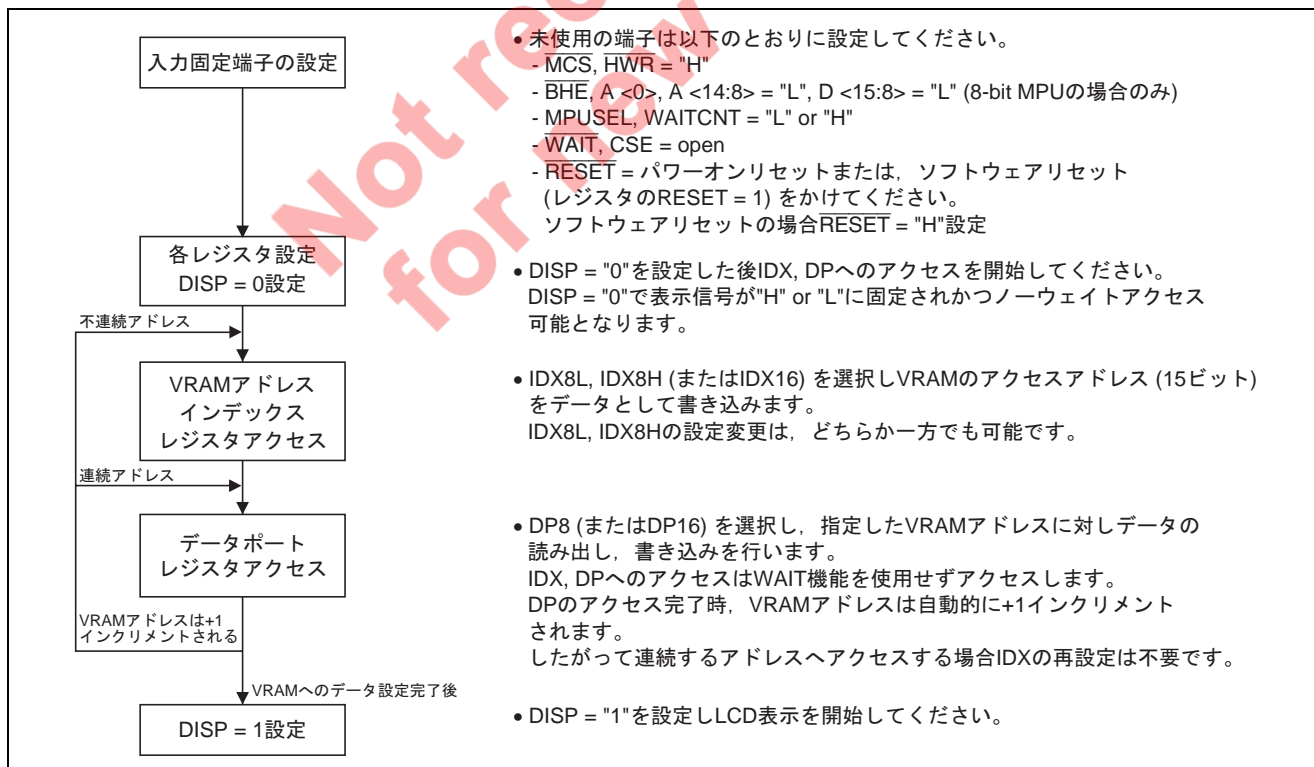
本機能を用いて VRAM をアクセスする場合一旦表示オフ ($\text{DISP} = 0$) にする必要がありますので留意ください。

● MPU とのインタフェース端子と使用する I/O レジスタ

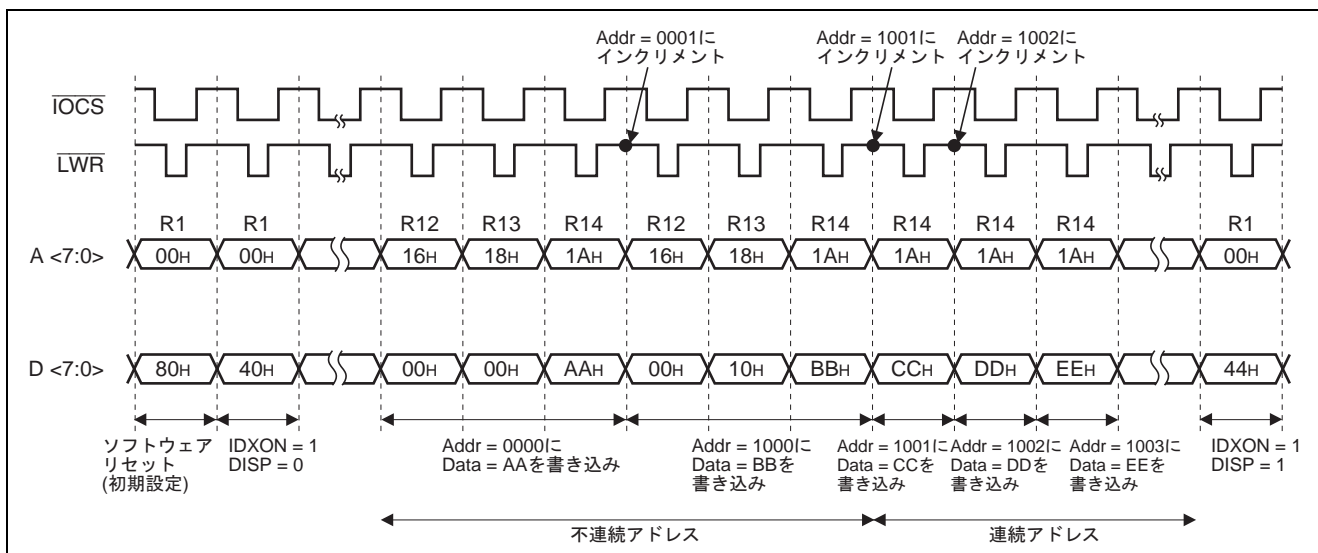
	8-bit MPU	16-bit MPU
インタフェース端子	A <7:1> D <7:0> $\overline{\text{IOCS}}$ $\overline{\text{LWR}}$ $\overline{\text{RD}}$ MPUCLK 計 19 本	A <7:1> D <15:0> $\overline{\text{IOCS}}$ $\overline{\text{LWR}}$ $\overline{\text{RD}}$ MPUCLK 計 27 本
レジスタ	IDX8H, IDX8L DP8	IDX16 DP16

● 内蔵 VRAM へのアクセス方法

VRAM へのアクセスは、次の順序で行います。

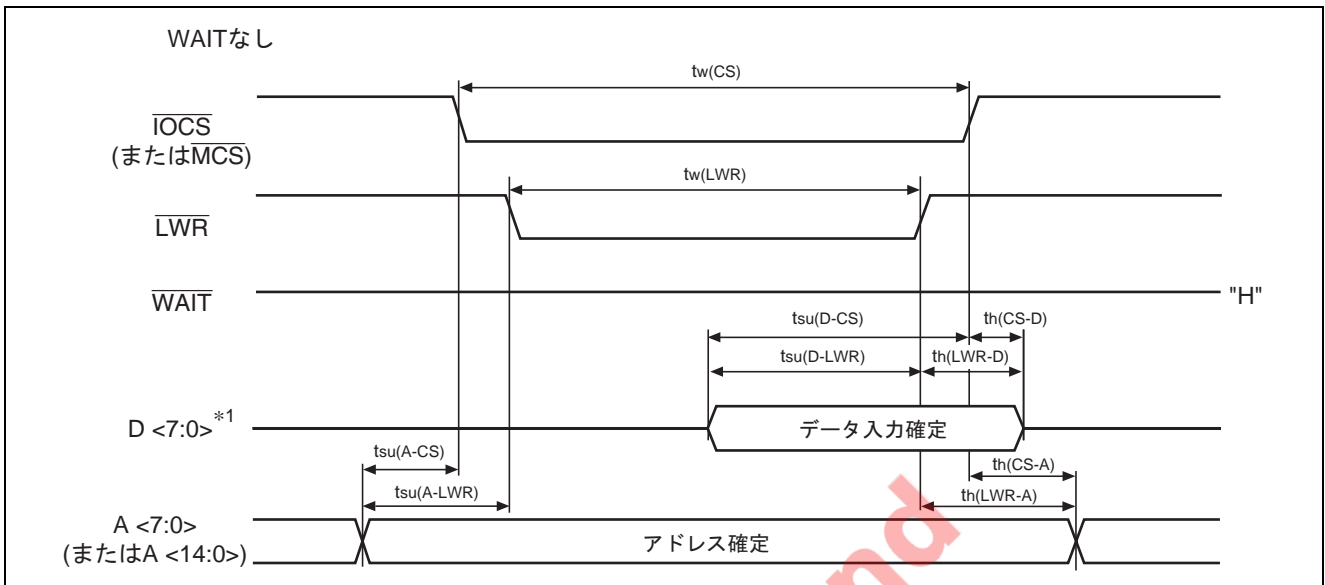


● VRAM へのアクセス方法例 (8-bit MPU の場合)

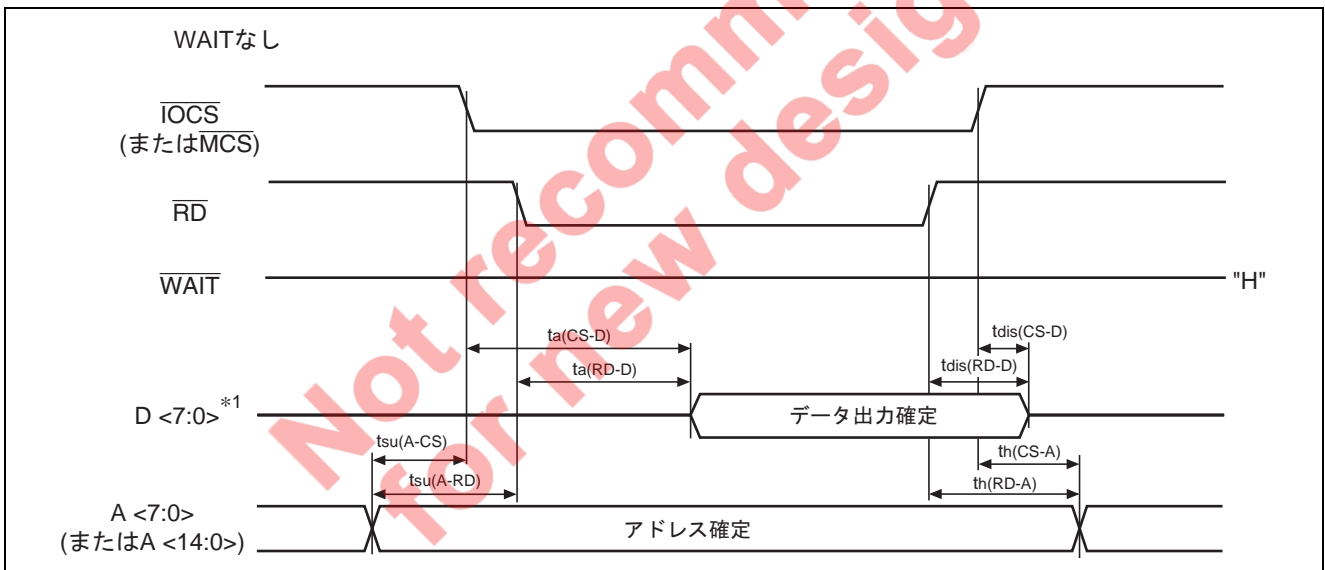


タイミングチャート

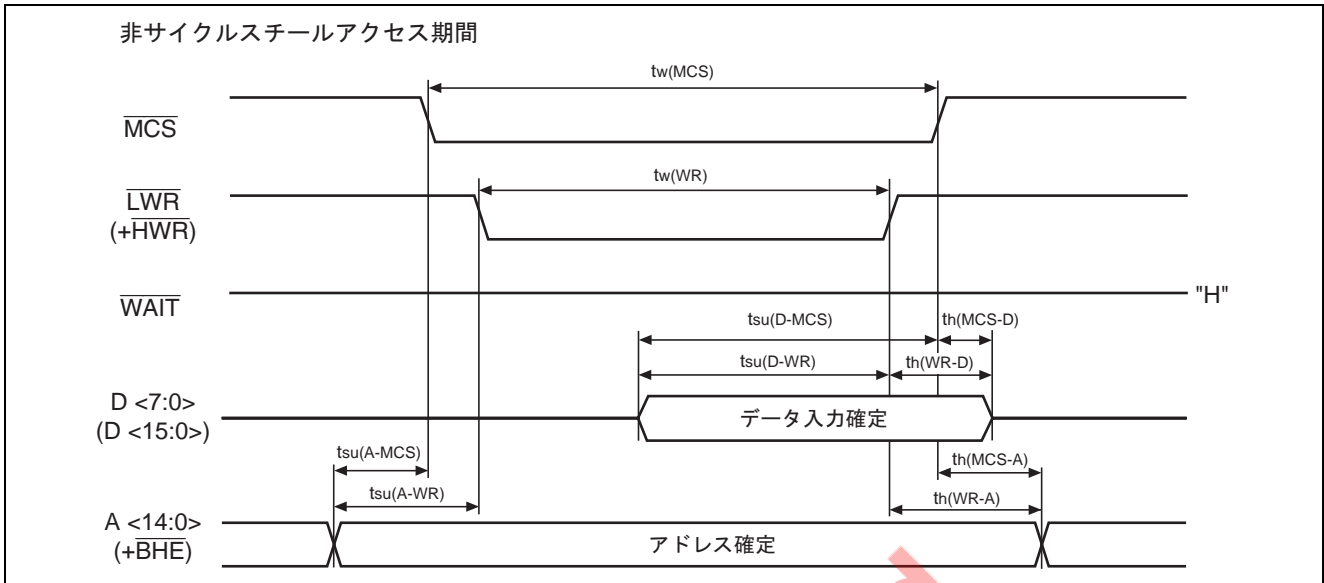
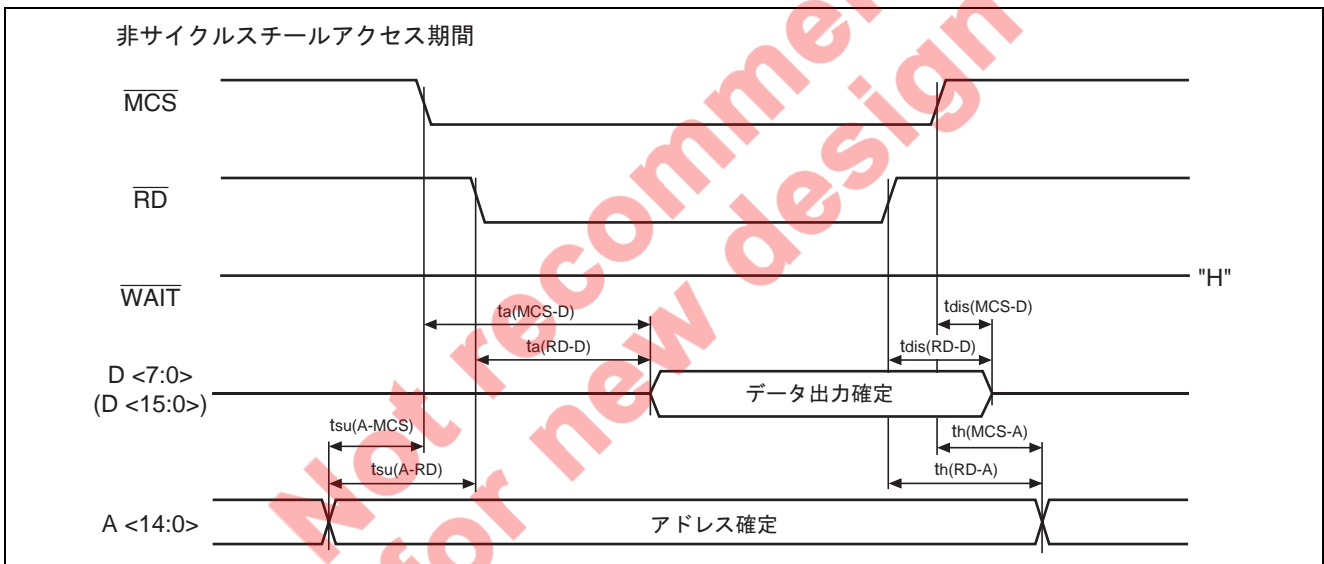
(1) コントロールレジスタへの書き込み ($\overline{RD} = "H"$)



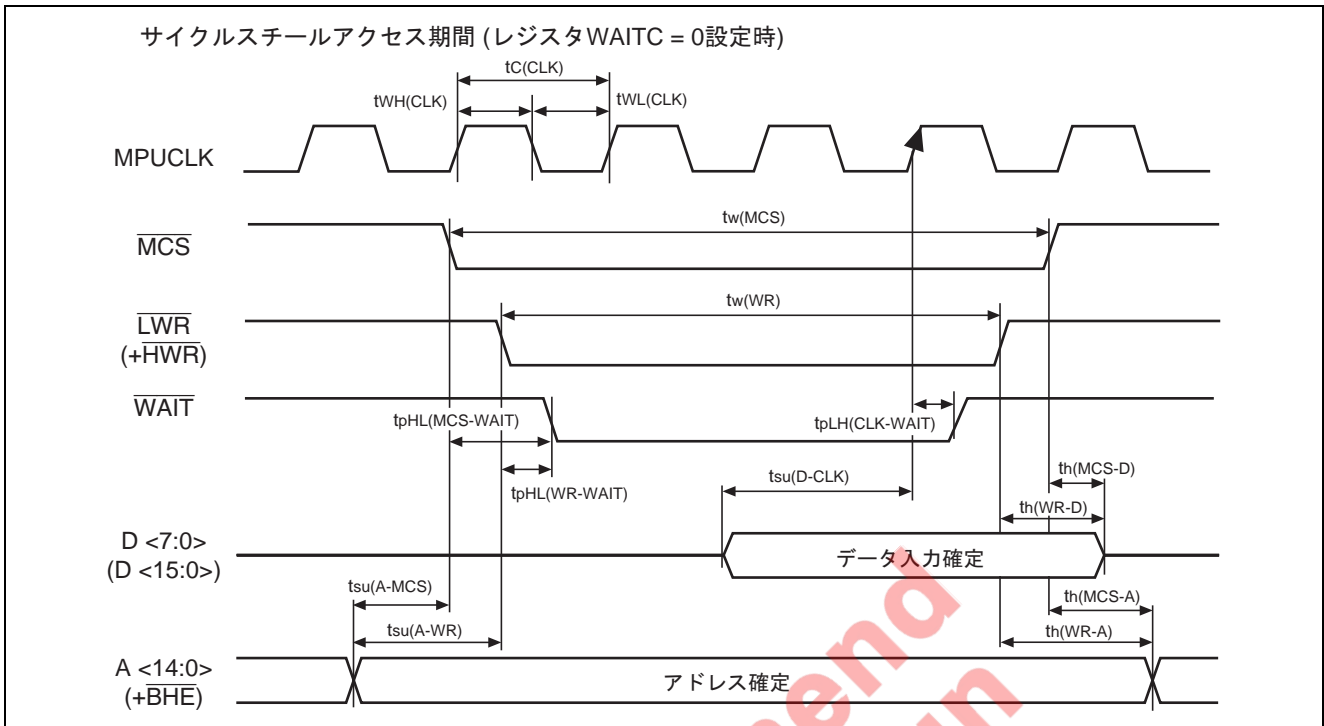
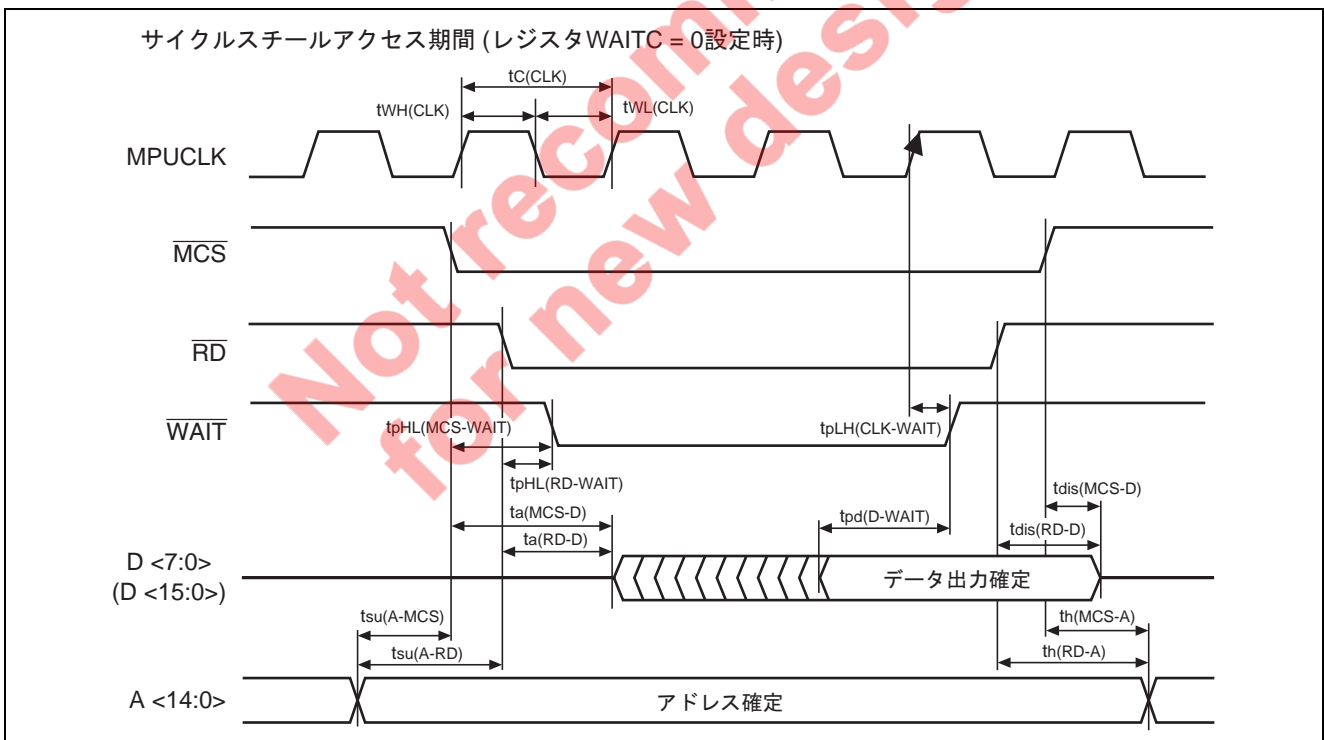
(2) コントロールレジスタからの読み出し ($\overline{LWR} = "H"$)



- 【注】
1. LCD モジュール内蔵型対応機能を 16-bit MPU にて制御する場合に限り $D <15:0>$ を使用します。
 2. コントロールレジスタに対する書き込み・読み出し動作は、 \overline{IOCS} または \overline{MCS} と \overline{LWR} または \overline{RD} 入力信号の "L" オーバラップ期間中に行われます。
 \overline{IOCS} , \overline{MCS} , \overline{LWR} , \overline{RD} に関する規格値は、アクセス開始の際には "L" 遷移の遅い入力信号、アクセス終了の際には "H" 遷移の早い入力信号からの規定が有効となります。

(3) VRAM への書き込み ($\overline{RD} = "H"$)(4) VRAM からの読み出し ($\overline{LWR}, \overline{HWR} = "H"$)

- 【注】 3. 非サイクルスチールアクセス期間での VRAM に対する書き込み・読み出し動作は、 \overline{MCS} と \overline{LWR} (+HWR) または \overline{RD} 入力信号の "L" オーラップ期間中に行われます。
 \overline{MCS} , \overline{LWR} (+HWR), \overline{RD} に関する規格値は、アクセス開始の際には "L" 遷移の遅い入力信号、アクセス終了の際には "H" 遷移の早い入力信号からの規定が有効となります。

(5) VRAM への書き込み ($\overline{RD} = "H"$, $WAITCNT = "L"$ or $"H"$ 固定)(6) VRAM からの読み出し (\overline{LWR} , $\overline{HWR} = "H"$, $WAITCNT = "L"$ or $"H"$ 固定)

【注】 4. サイクルスチール期間中の VRAM への書き込み・読み出しには, MPU からのアクセス要求開始時の内部サイクルスチール状態により, Best ケース = $0.5 tc(\text{MAINCLK}) + 1 tc(\text{CLK})$, Worst ケース = $2.5 tc(\text{MAINCLK}) + 1 tc(\text{CLK})$ の時間を要します。

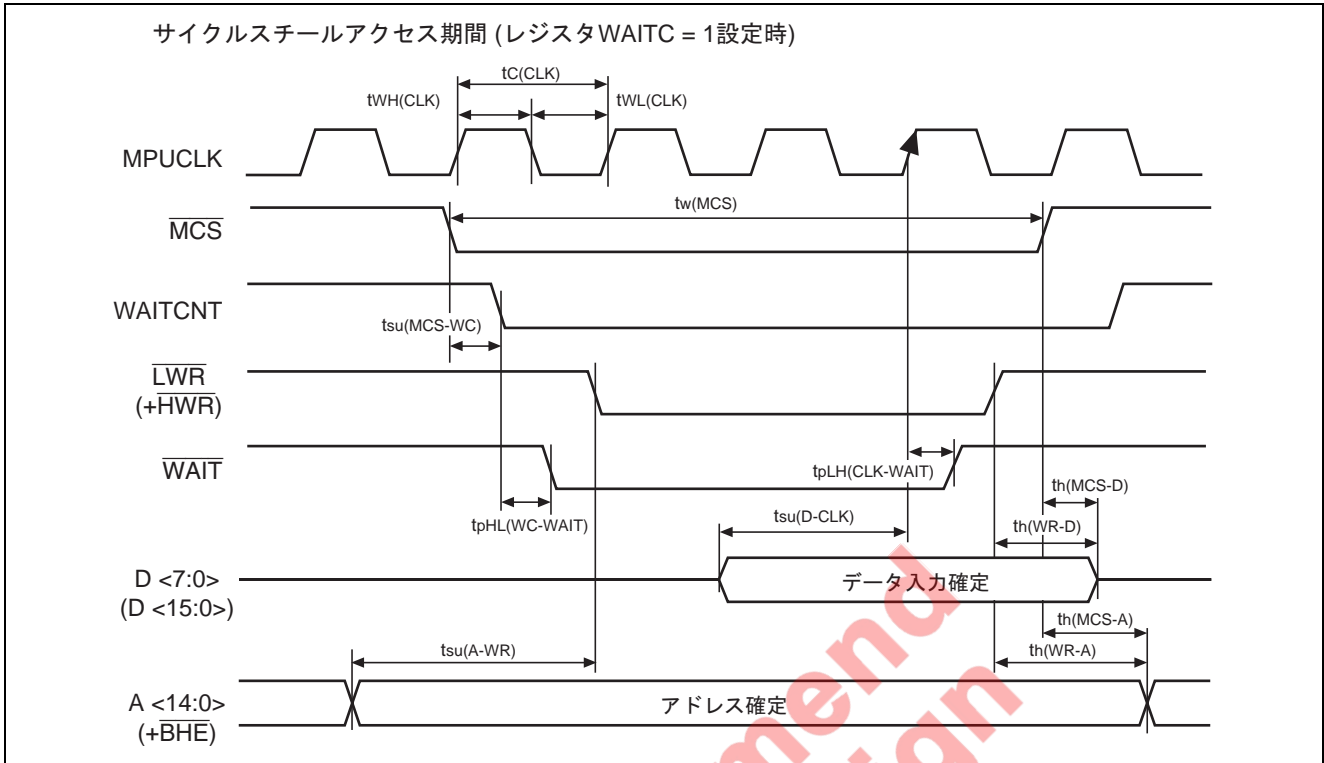
読み出し時データ出力 D は \overline{WAIT} 出力が "H" へ遷移する以前に確定しています。

$tc(\text{MAINCLK}) = \text{MPUCLK}$ を分周後の内部動作基準クロックのサイクルタイム

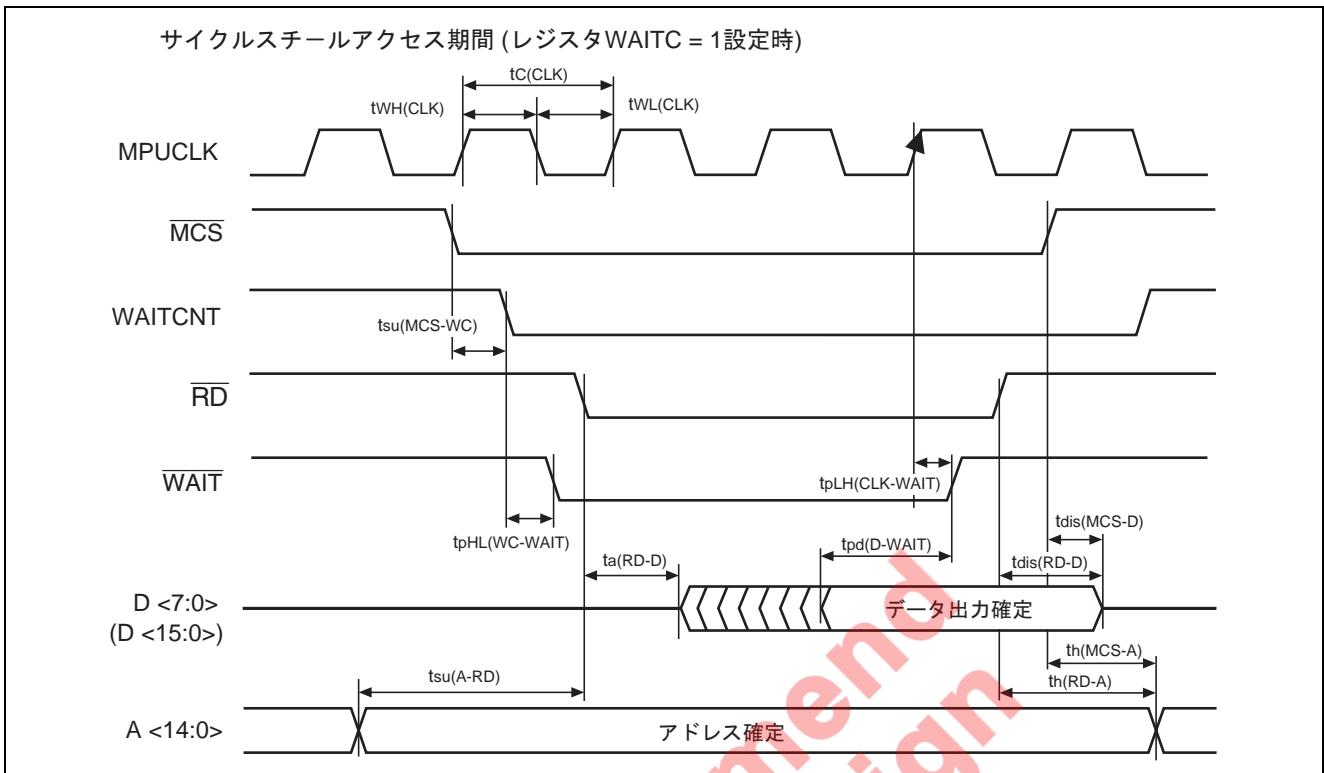
5. \overline{MCS} , \overline{LWR} (+HWR), \overline{RD} に関する規格値は, アクセス開始の際には "L" 遷移の遅い入力信号, アクセス終了の際には "H" 遷移の早い入力信号からの規定が有効となります。

6. \overline{WAIT} 出力解除後には必ず \overline{MCS} または \overline{LWR} (+HWR), \overline{RD} を一度 "H" 状態へ戻してください。"L" 設定のまま保持された場合には次の \overline{WAIT} 出力が出力されず誤動作の原因となります。

(7) VRAM への書き込み ($\overline{RD} = "H"$)



Not recommended for new design

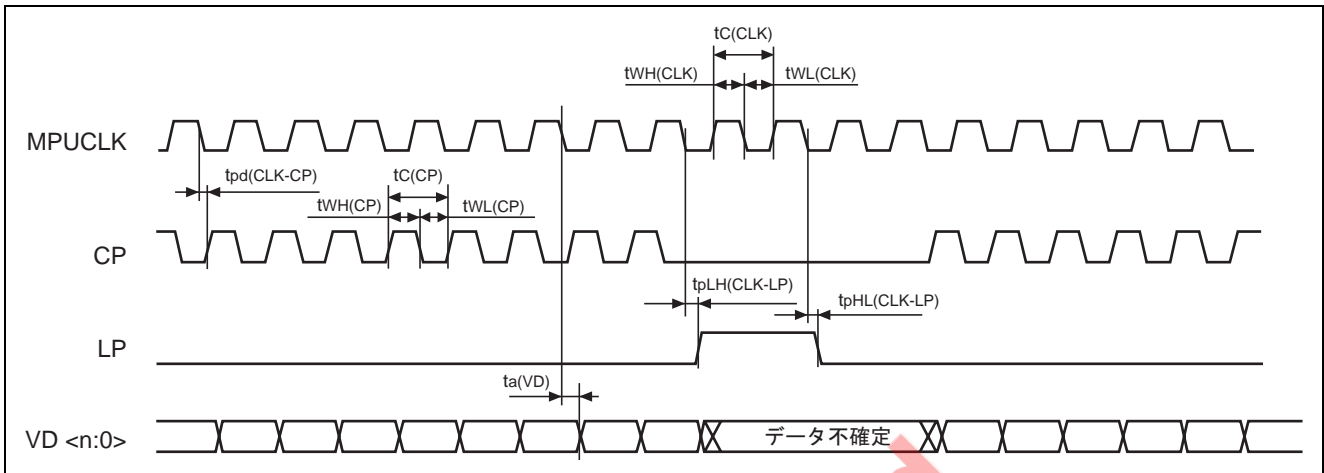
(8) VRAM からの読み出し (\overline{LWR} , $\overline{HWR} = "H"$)

- 【注】 7. サイクルスチール期間中の VRAM への書き込み・読み出しには, MPU からのアクセス要求開始時の内部サイクルスチール状態により, Best ケース = $0.5 t_{c}(MAINCLK) + 1 t_{c}(CLK)$, Worst ケース = $2.5 t_{c}(MAINCLK) + 1 t_{c}(CLK)$ の時間を要します。
読み出し時データ出力 D は WAIT 出力が "H" へ遷移する以前に確定しています。
 $t_{c}(MAINCLK)$ = MPUCLK を分周後の内部動作基準クロックのサイクルタイム
8. WAITC = 1 設定時 MCS は \overline{LWR} (+ \overline{HWR}), \overline{RD} より先に "L" へ遷移していることが必要です。そのためアドレス, データに関する規格値は, アクセス開始の際には "L" 遷移の遅い \overline{LWR} (+ \overline{HWR}), \overline{RD} の入力信号, アクセス終了の際には "H" 遷移の早い入力信号からの規定が有効となります。
9. \overline{WAIT} 出力解除後には必ず MCS または \overline{LWR} (+ \overline{HWR}), \overline{RD} を一度 "H" 状態へ戻してください。"L" 設定のまま保持された場合には次の \overline{WAIT} 出力が出力されず誤動作の原因となります。

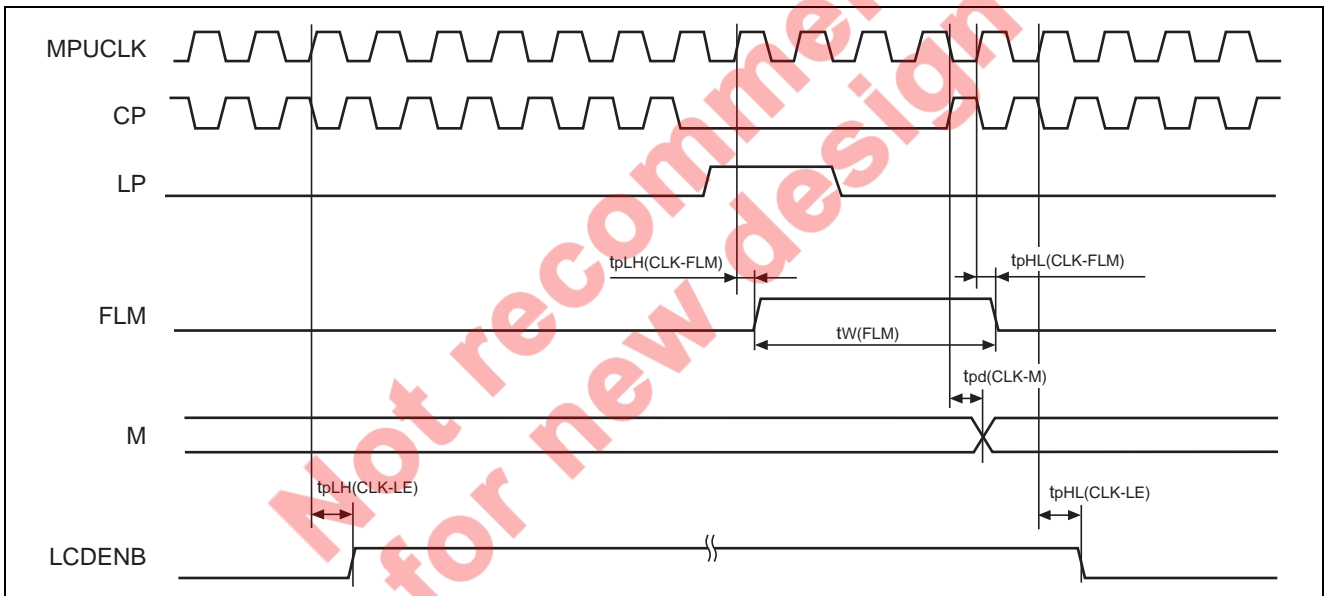
(9) LCD とのインタフェースタイミング (DIV = 分周値 1 設定時)

【注】 DIV = 分周値 1 の場合，内部動作 MAINCLK = MPUCLK 入力

(9-1) LCD 表示データの転送

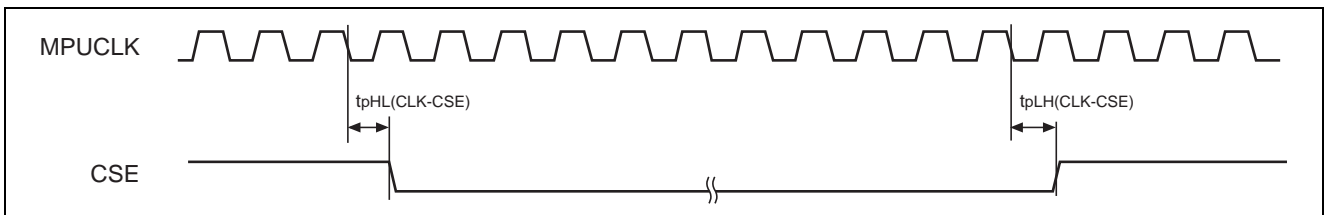


(9-2) 制御信号



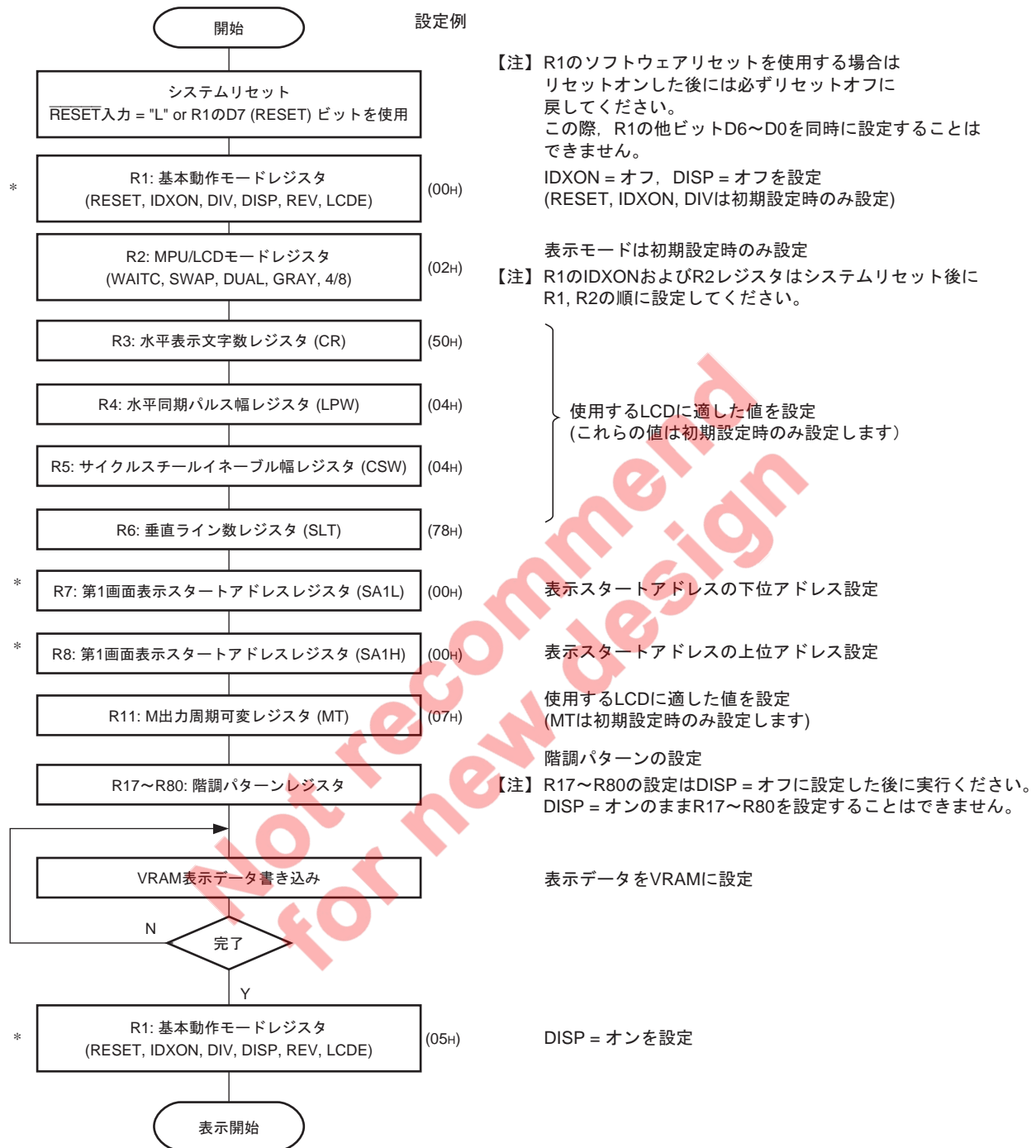
【注】 10. LCD 側への信号出力は MAINCLK (内部動作基準クロック) に同期して行われます。
DIV レジスタで分周値を 1/2 ~ 1/16 に設定した場合，MPUCLK 入力から定義するスイッチング特性規格はすべて立ち上がりエッジからの定義となります。

(10) CSE 出力タイミング (DIV = 分周値 1 設定時)



フローチャート

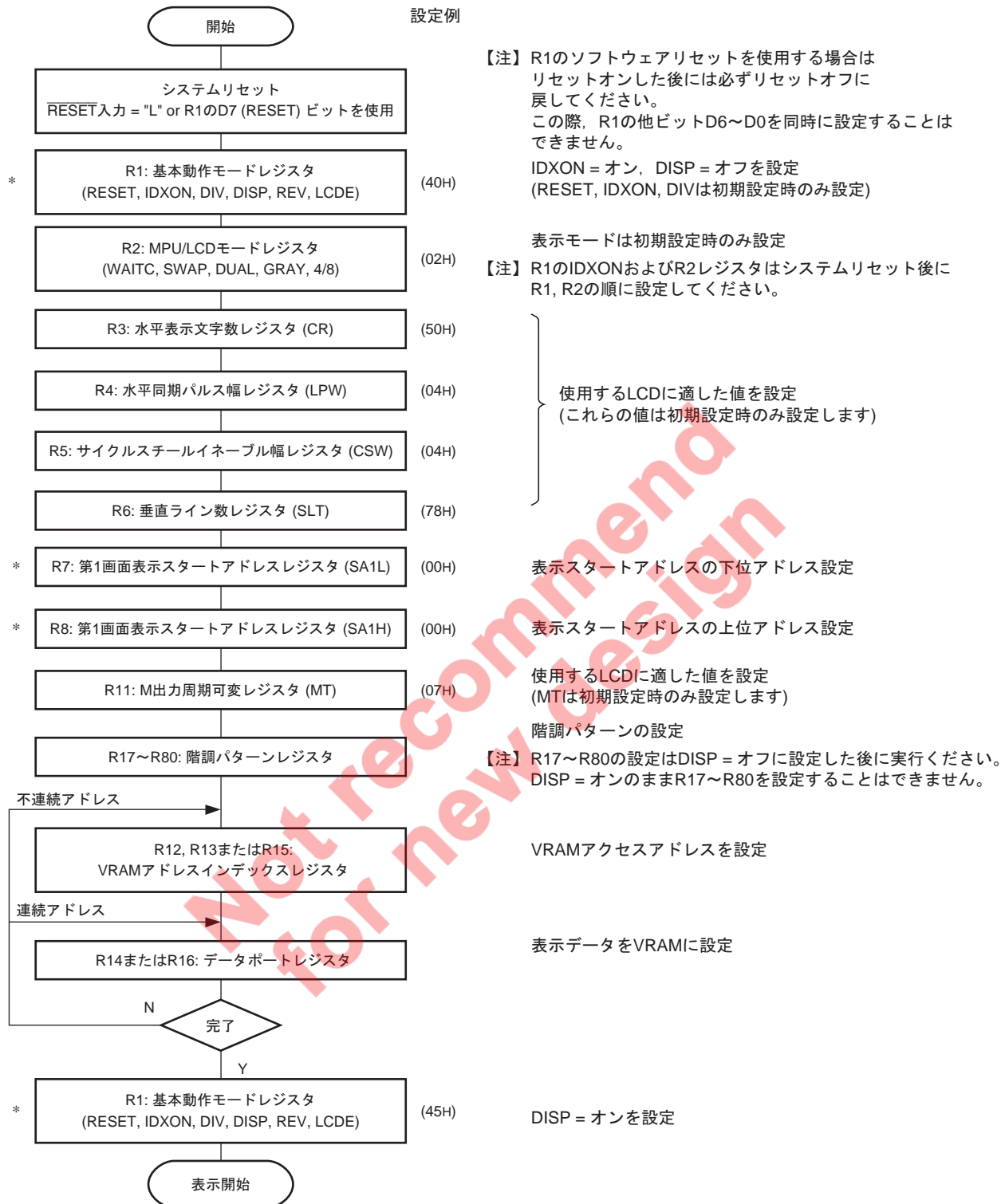
表示モード3の初期設定例 (標準アクセス)



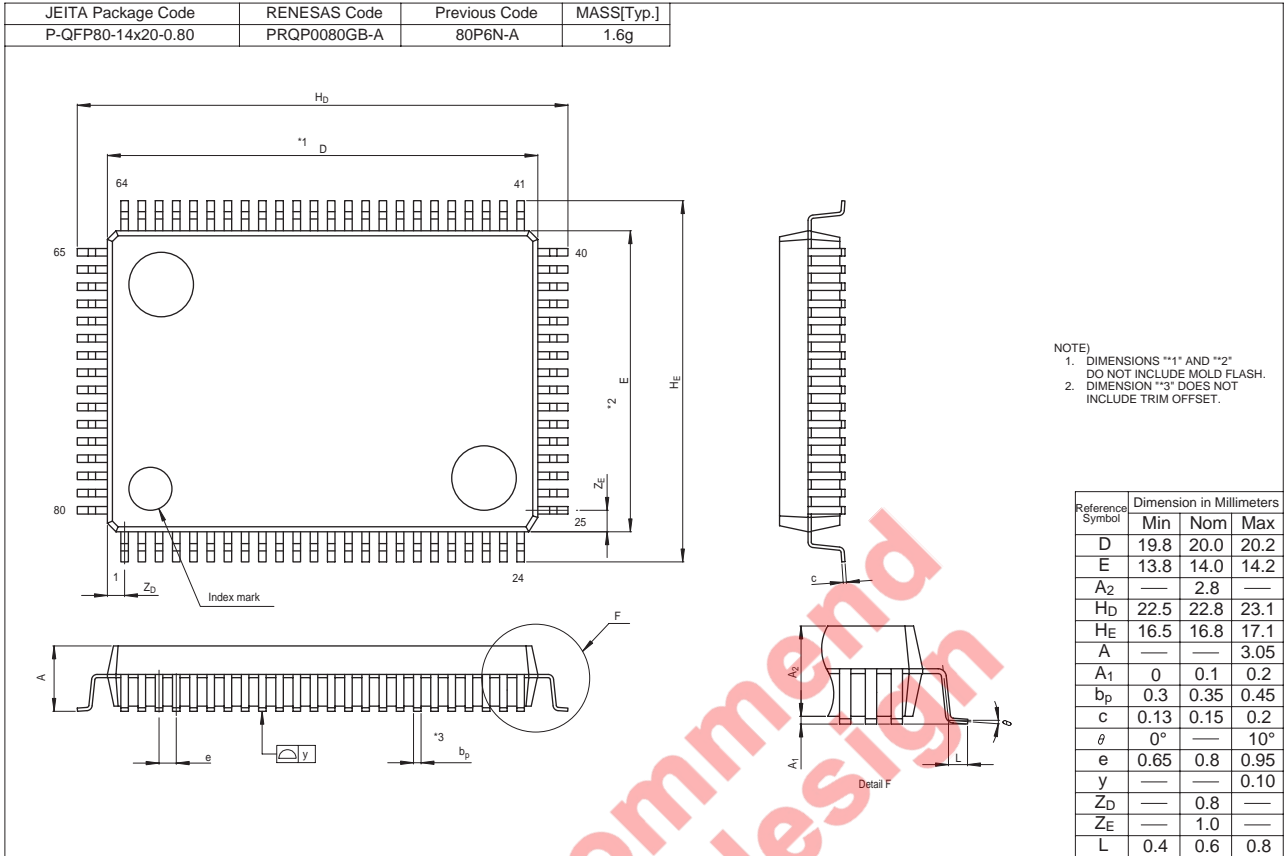
【注】 設定例はLCD サイズ 320 × 240 ドット, 表示モード 3 (1 画面駆動, 階調表示, LCD へ 4 ビット転送) を想定しています。

*: R1 (DISP, REV, LCDE), R7 (SA1L), R8 (SA1H) のレジスタは表示中に設定を変更することができます。

表示モード3の初期設定例 (LCDモジュール内蔵型対応アクセス)



外形寸法図



Not recommended for new design

本資料ご利用に際しての留意事項

- 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
- 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たっては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
- 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
- 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
- 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
- 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 生命維持装置。
 - 人体に埋め込み使用するもの。
 - 治療行為（患部切り出し、薬剤投与等）を行うもの。
 - その他、直接人命に影響を与えるもの。
- 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
- 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエンジニアリング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
- 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
- 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
- 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会ください。

営業お問合せ窓口
株式会社ルネサス販売



<http://www.renesas.com>

本	社	〒100-0004	千代田区大手町2-6-2 (日本ビル)	(03) 5201-5350
西	支	〒190-0023	立川市柴崎町2-2-23 (第二高島ビル)	(042) 524-8701
東	支	〒980-0013	仙台市青葉区花京院1-1-20 (花京院スクエア)	(022) 221-1351
い	支	〒970-8026	いわき市平宇田町120番地ラトブ	(0246) 22-3222
茨	支	〒312-0034	ひたちなか市堀口832-2 (日立システムプラザ勝田)	(029) 271-9411
新	支	〒950-0087	新潟市東大通1-4-2 (新潟三井物産ビル)	(025) 241-4361
松	支	〒390-0815	松本市深志1-2-11 (昭和ビル)	(0263) 33-6622
中	支	〒460-0008	名古屋市中区栄4-2-29 (名古屋広小路ブレイス)	(052) 249-3330
関	支	〒541-0044	大阪市中央区伏見町4-1-1 (明治安田生命大阪御堂筋ビル)	(06) 6233-9500
北	支	〒920-0031	金沢市広岡3-1-1 (金沢パークビル)	(076) 233-5980
鳥	支	〒680-0822	鳥取市今町2-251 (日本生命鳥取駅前ビル)	(0857) 21-1915
広	支	〒730-0036	広島市中区袋町5-25 (広島袋町ビルディング)	(082) 244-2570
九	支	〒812-0011	福岡市博多区博多駅前2-17-1 (博多プレステージ)	(092) 481-7695

営業お問い合わせ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：コンタクトセンター E-Mail: csc@renesas.com