

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日  
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

お客様各位

---

## 資料中の「三菱電機」、「三菱XX」等名称の株式会社ルネサス テクノロジへの変更について

---

2003年4月1日を以って株式会社日立製作所及び三菱電機株式会社のマイコン、ロジック、アナログ、ディスクリート半導体、及びDRAMを除くメモリ(フラッシュメモリ・SRAM等)を含む半導体事業は株式会社ルネサス テクノロジに承継されました。

従いまして、本資料中には「三菱電機」、「三菱電機株式会社」、「三菱半導体」、「三菱XX」といった表記が残っておりますが、これらの表記は全て「株式会社ルネサス テクノロジ」に変更されておりますのでご理解の程お願い致します。尚、会社商標・ロゴ・コーポレートステートメント以外の内容については一切変更しておりませんので資料としての内容更新ではありません。

注:「高周波・光素子事業、パワーデバイス事業については三菱電機にて引き続き事業運営を行います。」

2003年4月1日

株式会社ルネサス テクノロジ  
カスタマサポート部

# 三菱集積回路 <デジタルASSP> M66230P/FP

A<sup>2</sup>RT(ADVANCED ASYNCHRONOUS RECEIVER & TRANSMITTER)

## 概要

M66230は、シリコンゲートCMOSプロセス技術を用いた、主として8ビットマイクロプロセッサと組み合わせて使用されるプログラム可能な非同期式シリアルデータ通信用ICです。

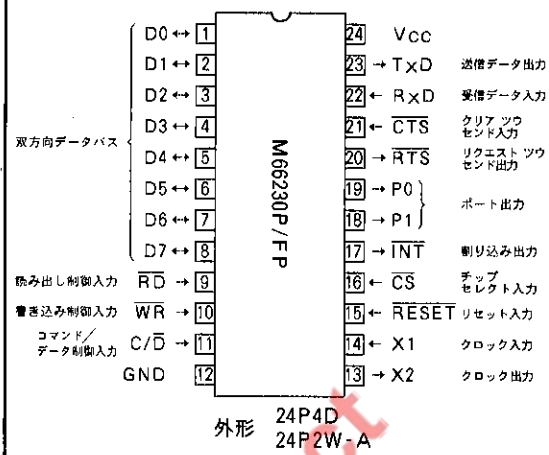
## 特長

- ボーレートジェネレータ内蔵
- 送受信各4バイトFIFOデータバッファ内蔵
- CRC-CCITT内蔵
- ウェイクアップ機能内蔵
- 受信時、データの3点読みによる多数決選択方式採用
- 送受信データ・フォーマット (ビット数)

スタート・ビット	1
データ	8
ウェイクアップ・ビット	1又は無し
パリティ・ビット	1又は無し
ストップ・ビット	1又は2

- 伝送速度 最大500Kbps
- アクセスタイム  
 $t_a$  (RD-D) :100ns
- 高出力電流  
 $I_{OH}=-24mA$   $I_{OL}=24mA$  TXD, RTS, P0, P1端子
- シュミット入力  
RXD, CTS, RESET端子

## ピン接続図 (上面図)



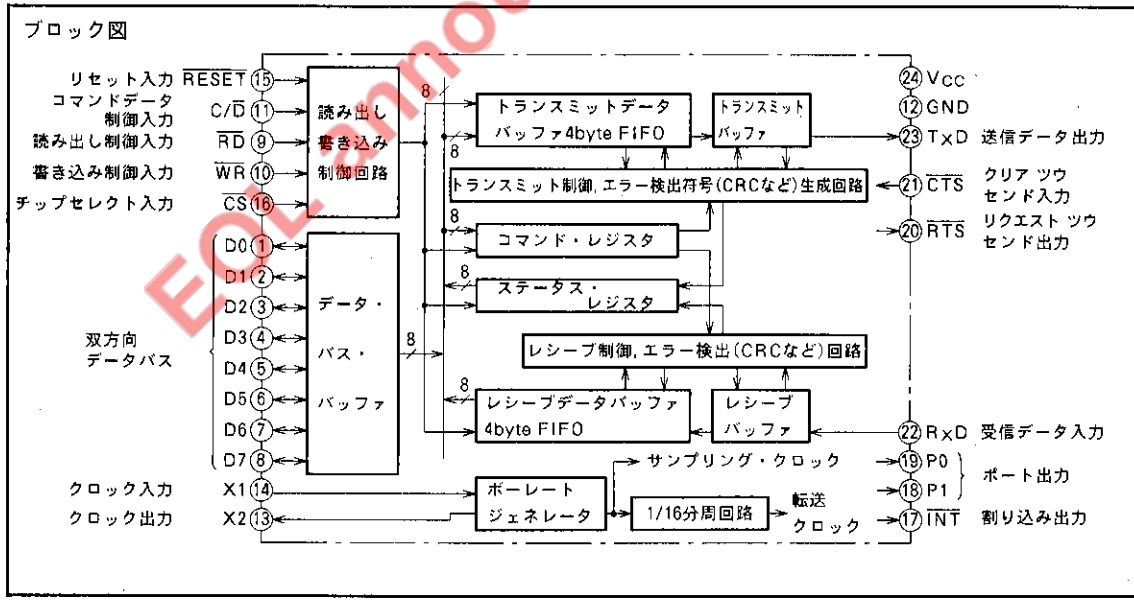
## 機能概要

M66230は、データ通信用UARTで、MCUの周辺回路として使用されます。

UARTは、MCUから並列のデータを受け取り、直列に変換してTXD端子より送出します。また、RXD端子で外部回路より送出されたデータを受け取り、並列に変換してMCUへ送ります。つまり、直列から並列、並列から直列への変換機能を持っています。

## 用途

マイクロプロセッサを使用したデータ通信制御



A<sup>2</sup>RT(ADVANCED ASYNCHRONOUS RECEIVER & TRANSMITTER)

動作説明

M66230は図1のようにシステムバスとインタフェースされ、モデムや端末機器との間に位置され、データ通信に必要な機能を持っています。

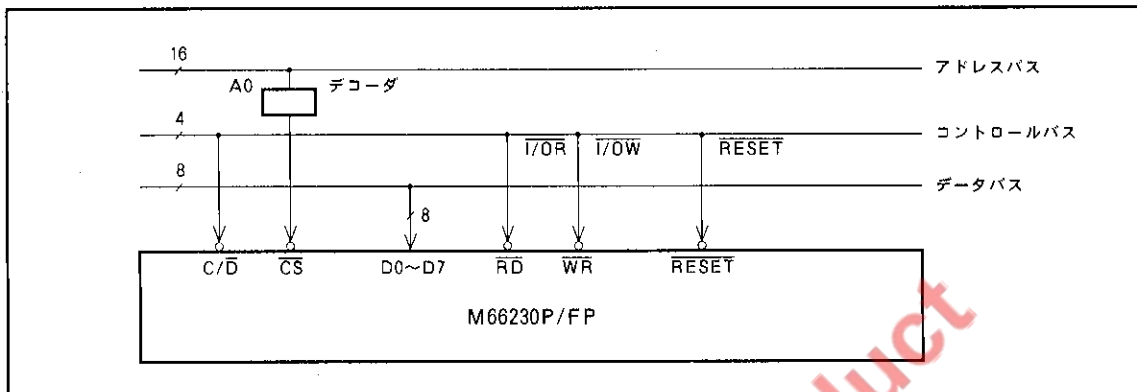


図1. M66230とMCUシステムバスとのインタフェース例

M66230は、通信システムに応じて、ボーレート、キャラクター長、CRC、パリティなどの指定をプログラムする必要があり、一度プログラムされると、その通信システムに応じた機能を継続して実行することになります。

送信部はコマンド命令によりトランスミットイネーブル(TXEN)、更にCTS端子に“L”が入力されたときに送信可能となります。この条件が満たされないと送信は実行されません。割り込み出力INTが“L”(コマンド命令により“L”割り込み設定時。以下“L”割り込みで説明)となり、更にステータス情報を読み出すことによって、MCUはデータを書き込むことができる状態になったことを知ることができます。

一方、受信部はコマンド命令によりレシーブイネーブル

(RXEN)になると受信可能となります。データを受信しバッファフル(BF)あるいはパケットエンド(PE)で割り込み出力INTが“L”となり、更にステータス情報を読み出すことによって、MCUはデータを読み取ることができる状態になったことを知ることができます。

受信動作中のエラーのチェックはM66230が行い、ステータス情報として、それを知ることができます。チェック可能なエラーとしては、CRCエラー、パリティエラー、オーバランエラー、フレームエラーの4種類あります。エラーの発生があってもM66230の動作は継続して行われ、コマンド命令でエラーリセット(ER)されるまでエラー状態が保持されます。

M66230のアクセス方法を表1に示します。

表1 M66230のアクセス方法

C/D	RD	WR	CS	M66230の動作	MCUの動作
L	L	H	L	データバス←受信データバッファ(FIFO)	受信データの読み出し
L	H	L	L	データバス→送信データバッファ(FIFO)	送信データの書き込み
H	L	H	L	データバス←ステータスレジスタ	ステータスの読み出し
H	H	L	L	データバス→コマンドレジスタ	コマンドの書き込み
X	H	H	L	データバス:ハイインピーダンス	—
X	X	X	H	データバス:ハイインピーダンス	—

注. X: “L”又は“H”

三菱集積回路〈デジタルASSP〉  
M66230P/FP

A<sup>2</sup>RT(ADVANCED ASYNCHRONOUS RECEIVER & TRANSMITTER)

端子機能説明

端子名	名称	入出力	機能
X1	クロック入力	入力	クロックを内部で発生させるためにクリスタルを外付けする端子です。クリスタルの代わりにX1には外部クロック信号を入れることもできます。この場合X2を開放にします。
X2	クロック出力	出力	
RESET	リセット入力	入力	"L"入力によりM66230は初期状態となります。このリセットはマスタリセットですので、リセットに続いてコマンドがロードされなければなりません。
CS	チップセレクト入力	入力	"L"入力によりM66230をイネーブルにするデバイスセレクトの信号で、この信号が"H"の場合にはM66230をアクセスすることはできません。
C/D	コマンド/ データ制御入力	入力	M66230のデータバス上の情報がデータであるか、コマンド又はステータス情報であるかを区別する信号で、"H"であればコマンド又はステータス情報で、"L"であればデータであることを示します。
RD	読み出し制御入力	入力	"L"入力によりM66230から、受信データやステータス情報がMCUのデータバスに出力されます。
WR	書き込み制御入力	入力	"L"入力によりMCUから出力されるデータやコマンドがM66230に書き込まれます。
D0~D7	双方向データバス	入出力	8ビットの双方向性バスバッファであり、MCUからのIN、OUT命令によってコマンド、ステータス情報、転送データがこのデータバスバッファを経由して転送されます。
INT	割り込み出力	出力	MCUへの割り込み要求として使用します。送信時は、FIFOが空の場合、受信時は、FIFOがフルあるいはパケットの受信が完了した場合に割り込み要求が発生します。"L"割り込みと"H"割り込みの切り替えはコマンド6のD2ビットによって制御されます。
RxD	受信データ入力	入力	相手から送信されてくる直列のキャラクタがこの端子に入力され、並列のキャラクタフォーマットに変換されてMCUへのデータとなります。
TxD	送信データ出力	出力	MCUによってM66230にロードされた並列の送信キャラクタが、コマンド命令によって指定されたフォーマットにアセンブルされ、直列データとしてこの端子より送り出されます。
P0	ポート出力	出力	通常のポート端子として使用されます。この端子は、コマンド6のD0ビットによって制御されます。
P1	ポート出力	出力	P0端子と同様の機能のほかに、トランスミッタからのパケット送出完了情報を知らせます。この2つの機能の切り替えは、コマンド6のD1ビットによって制御されます。
CTS	クリアツウ SEND入力	入力	コマンド4のTXENビット(D0)が1にセットされており、CTS入力が"L"であればTxD端子から直列データが送り出されます。通常、モデムのクリアツウSEND信号として使用されます。
RTS	リクエストツウ SEND出力	出力	汎用の出力信号ですが、通常モデムに対するリクエストツウSEND信号として使用されます。この端子はコマンド4のD3ビットによって制御されます。

A<sup>2</sup>RT(ADVANCED ASYNCHRONOUS RECEIVER & TRANSMITTER)

## 機能説明

## ●ボーレート・ジェネレータ

トランスミッタ及びレシーバのボーレートを発生する8ビットのプログラマブルな分周器(ボーレートジェネレータ)を内蔵しています。分周比は、セット値をn(n=0~255)とすると(n+1)分周となります。

ボーレートは以下の式で算出します。

$$\text{ボーレート} = \frac{f(X1)}{\text{プリスケアラ分周比 (2 or 32)} \cdot \text{ボーレートジェネレータ分周比 (n+1)} \cdot 16}$$

プリスケアラ分周比はコマンド1のD0ビットで設定します。

ボーレートジェネレータ分周比はコマンド2で設定します。

$$\text{例) } 9600\text{bps} = \frac{9.8304\text{MHz}}{2 \cdot (31+1) \cdot 16}$$

## ●ブロック長カウンタ

UARTは、スタートビット、ストップビットによって、1バイトごとの認識を行っています。M66230は、上記データフォーマットのままで、複数バイトのデータを1つのブロック(パケット)として扱うことができます。したがって、複数バイトのCRCが可能となります。

ブロック長カウンタは、6ビットのプログラマブルなカウンタです。ブロック長は、セット値をm(m=0~63)とすると、m+1となり、最大64バイトを1つのブロックとして扱うことができます。

## ●トランスミットデータバッファ(FIFO)

トランスミットデータバッファ(FIFO)は、4バイトのFIFOにより構成されています。

トランスミットデータバッファ(FIFO)は、ブロック長の設定により、以下のとおり動作します。

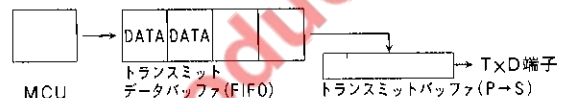
ブロック長=1~3

トランスミットデータバッファ(FIFO)が空(バッファ・エンプティ)になると割り込み出力INTが“L”となり、MCUに知らせます。ただし、MCUは、ステータス情報1のD2ビットがセットされていることにより、バッファ・エンプティであることを確認します。このとき、MCUは、トランスミットデータバッファ(FIFO)にブロック長分のデータを書き込んでください。

トランスミットデータバッファ(FIFO)にブロック長分

のデータが書き込まれると、トランスミットバッファにトランスミットデータバッファ(FIFO)内のデータを順次送ります。ただし、トランスミットバッファにトランスミットデータバッファ(FIFO)内のデータを送るには、 $\overline{\text{CTS}} = \text{“L”}$ 及びTXEN=“H”となっていない限りなりません。また、データ送出途中に $\overline{\text{CTS}} = \text{“H”}$ となっても送出中のデータ(トランスミットデータバッファ(FIFO)中のデータを含む)は、すべて送出されます。バッファ・エンプティとなったとき、MCUがトランスミットデータバッファ(FIFO)にブロック長分のデータをすべて書き込むまで、トランスミットデータバッファ(FIFO)のデータをトランスミットバッファに送ることはできません。また、バッファ・エンプティとなるまでは、MCUがトランスミットデータバッファ(FIFO)にデータを書き込むことはできません。

例) ブロック長=2



ブロック長=4以上

トランスミットデータバッファ(FIFO)が空(バッファ・エンプティ)になると割り込み出力INTが“L”となり、MCUに知らせます。ただし、MCUは、ステータス情報1のD2ビットがセットされていることにより、バッファ・エンプティであることを確認します。

このとき、MCUは、トランスミットデータバッファ(FIFO)に4バイトのデータを書き込んでください。

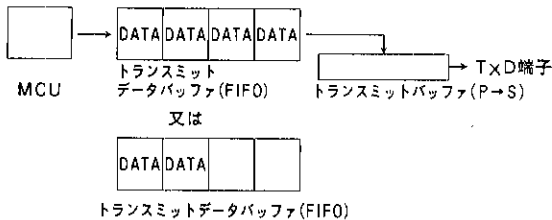
トランスミットデータバッファ(FIFO)に4バイトのデータが書き込まれると、トランスミットバッファにトランスミットデータバッファ(FIFO)内のデータを順次送ります。ただし、トランスミットバッファにトランスミットデータバッファ(FIFO)内のデータを送るには、 $\overline{\text{CTS}} = \text{“L”}$ 及びTXEN=“H”となっていない限りなりません。

ブロックの最後となり、MCUからの書き込みデータ数が4未満となったときは、ブロック長=1~3の場合と同様です。

A<sup>2</sup>RT(ADVANCED ASYNCHRONOUS RECEIVER & TRANSMITTER)

バッファ・エンブティとなったとき、MCUがトランスミットデータバッファ(FIFO)にブロック長分のデータをすべて書き込むまで、トランスミットデータバッファ(FIFO)のデータをトランスミットバッファに送ることはできません。また、バッファ・エンブティとなるまでは、MCUがトランスミットデータバッファ(FIFO)にデータを書き込むことはできません。

例) ブロック長=6



● レシーブデータバッファ(FIFO)

レシーブデータバッファ(FIFO)は、4バイトのFIFOにより構成されています。

レシーブデータバッファ(FIFO)は、ブロック長の設定により、以下のとおり動作します。

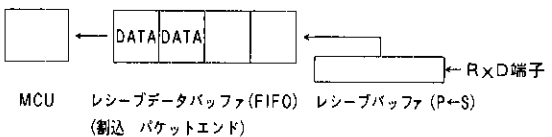
ブロック長=1~3

レシーブバッファからレシーブデータバッファ(FIFO)にブロック長分のデータが入る(パケット・エンド)と割り込み出力INTが“L”となり、MCUに知らせます。ただし、MCUは、ステータス情報1のD0ビットがセットされていることにより、パケット・エンドであることを確認します。

このとき、MCUは、レシーブデータバッファ(FIFO)内のデータをすべて読み込むようにしてください。

パケット・エンドとなったとき、MCUがレシーブデータバッファ(FIFO)内のデータをすべて読み込むまで、レシーブバッファからレシーブデータバッファ(FIFO)へのデータの転送はできません。また、パケット・エンドとなるまでは、MCUがレシーブデータバッファ(FIFO)内のデータを読み込むことはできません。

例) ブロック長=2



ブロック長=4以上

4バイトのデータがレシーブデータバッファ(FIFO)に入る(バッファ・フル)と割り込み出力INTが“L”となりMCUに知らせます。ただし、MCUは、ステータス情報1のD1ビットがセットされていることにより、バッファ・フルであることを確認します。

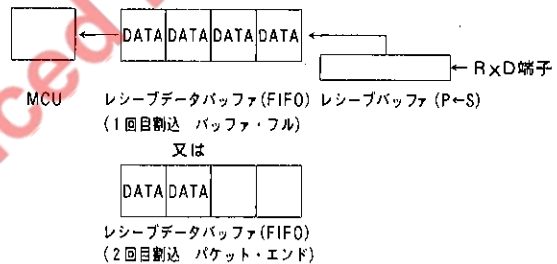
このとき、MCUは、レシーブデータバッファ(FIFO)内のデータをすべて読み込むようにしてください。

ブロックの最終データがレシーブデータバッファ(FIFO)に入るとパケット・エンドとなり、ブロック長=1~3の場合と同様です。

ブロック長が4の倍数のときは、ブロックの最終データがレシーブデータバッファ(FIFO)に入ると、ステータス情報1のD0とD1ビットがセットされます。

パケット・エンドあるいはバッファ・フルとなったとき、MCUがレシーブデータバッファ(FIFO)内のデータをすべて読み込むまで、レシーブバッファからレシーブデータバッファ(FIFO)へのデータの転送はできません。また、パケット・エンドあるいはバッファ・フルとなるまでは、MCUがレシーブデータバッファ(FIFO)内のデータを読み込むことはできません。

例) ブロック長=6



補足説明

FIFO

データ伝送時、キャラクタごとにMCUへの割り込みをかけないで済ませることが最大の目的です。

MCUへの割り込みは、

トランスミット・データ・バッファ(FIFO) Empty  
レシーブ・データ・バッファ(FIFO)

Full又はPacket end

のときに行われます。

MCUへの割り込み間隔は、例えば、以下の例のとおりです。

500Kbps時FIFOがFullになるまで 約90μs(最短)

1.2Kbps時FIFOがFullになるまで 約36.7ms(最短)

割り込みによるMCUの読み込み、書き込みの処理は、FIFO全キャラクタをまとめて実行してください。



A<sup>2</sup>RT(ADVANCED ASYNCHRONOUS RECEIVER & TRANSMITTER)

●ウエイクアップ

M66230は、コマンド4のD2ビットを“1”にすることにより、ウエイクアップモードを設定できます。ウエイクアップモードになると自動的に第9ビット(ウエイクアップビット)が付加されます。第9ビットは、パケットの第1バイトが“1”、第2バイトから最終バイトが“0”となります。

ウエイクアップは、通常1つのマスタMCUと複数のローカルMCUをシリアル入出力を通じて接続する場合に使用します。

以下に、ウエイクアップの使用例を示します。

①初期設定

各コマンドの入力により初期設定を行ってください。

②ウエイクアップモード

コマンド4のD2ビットを“1”にすることにより、M66230はウエイクアップモードとなります。また、コマンド4のD2ビットを“1”にすることで、コマン

ド4の第2バイトとしてコマンド5の入力が可能となり、各自のアドレスを入力します。

ウエイクアップモードになると自動的に第9ビットが付加されます。それ以外は、初期設定どおりです。

③ウエイクアップ及びデータ伝送(マスタMCU、ローカルMCU1間の場合)

マスタMCUから各ローカルMCUにデータを伝送します。

ここで、データの第1バイトは、通信を行いたいローカルMCU(ここではローカルMCU1)のアドレスとする必要があります。

第1バイトのデータ(アドレス)を受信した各ローカルMCUのM66230は、データ(アドレス)とコマンド5(各自アドレス)との照合を行います。

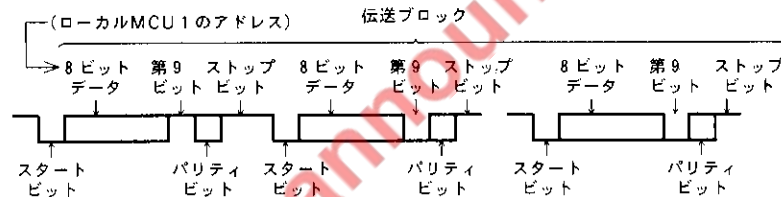
アドレスが一致したM66230は以降のデータを受け付けます。(ウエイクアップ)

アドレスが一致しなかったM66230は、第9ビットが“1”以外のデータを受け付けません。

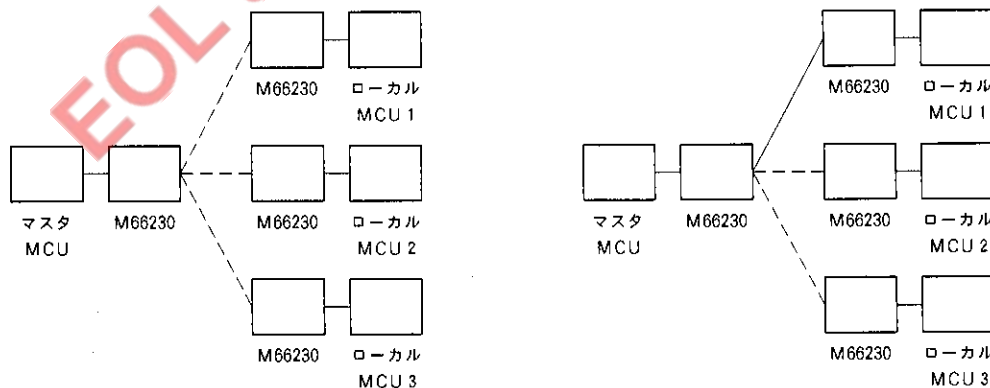
CRC イネーブル時



パリティイネーブル時



注: ウエイクアップは、M66230に送られた伝送ブロックのデータが、すべてMCUに読み込まれると、自動的に解除されます。(ウエイクアップモードは継続します。)



A<sup>2</sup>RT(ADVANCED ASYNCHRONOUS RECEIVER & TRANSMITTER)

●受信エラー検出

パリティエラー

レシーブバッファ受信完了時にパリティエラーがあった場合に、ステータス1のD5がセットされます。データはレシーブデータバッファ(FIFO)に転送されます。

CPUは、ステータス情報1によってパリティエラーを確認できます。

フレーミングエラー

レシーブバッファ受信完了時にフレーミングエラーがあった場合に、ステータス1のD3がセットされます。データはレシーブデータバッファ(FIFO)に転送されます。

CPUは、ステータス情報1によってフレーミングエラーを確認できます。

オーバーランエラー

レシーブデータバッファ(FIFO)がフル又はパケットエンドで、CPUがレシーブデータバッファ(FIFO)内のすべてのデータを読み込む前に次のデータをレシーブバッファ内に受信した場合に、オーバーランエラーとしてステータス1のD4がセットされます。

このとき、レシーブバッファ内のデータが失われます。

CRCエラー

ブロック長分のデータを受信し、更に、2バイトのブロックチェックキャラクタを受信後、エラーがあった場合に、ステータス1のD6がセットされます。

上記エラー情報は、コマンド4のD4ビットでエラーリセットをかけるまでセットされます。

●エラーリセット

コマンド4のD4ビットを“1”にすると、ステータス1のD3ビット(フレーミングエラーフラグ)、D4ビット(オーバーランエラーフラグ)、D5ビット(パリティエラーフラグ)およびD6ビット(CRCエラーフラグ)がリセットされます。

また、コマンド4のD4ビットは、エラーリセットパルスを発生した後、“0”になります。

あらためて、コマンド4のD4ビットを“0”とする必要はありません。

●内部リセット

コマンド4のD5ビットを“1”にすると、全てのコマンドステータス情報がリセットされ、各出力も、リセットされたコマンドステータス情報にもつづいた信号が出力されます。

コマンド4のD5ビットは内部リセットパルスを発生した後、“0”になります。

あらためて、コマンド4のD5ビットを“0”とする必要はありません。

補足説明

パリティ・チェックとCRCの比較

パリティ・チェック

パリティ・チェックは、1ビットを付加するだけなので伝送効率が高く、かつ、ルールが簡単です。

パリティには奇数パリティと偶数パリティの2種類があります。いずれの場合でも、キャラクタの中の“1”の数を数えます。パリティ・ビットを加えて、“1”の数の合計が奇数になるようにパリティ・ビットの値を決めたものを奇数パリティ、偶数になるようにパリティ・ビットの値を決めたものを偶数パリティとします。

CRC

CRC生成多項式は、CRC-CCITT  $X^{16}+X^{12}+X^5+1$ です。

CRCは、送受信されるブロック内のデータキャラクタが対象となります。(スタート、ストップ及びウエイクアップビットは対象外です。)

CRCイネーブル状態では、送受信データは、ブロック長(1~64バイト)+2バイト(ブロックチェックキャラクタ)となります。送信時のブロックチェックキャラクタは、M66230の内で生成されます。

なお、パケットエンド時、次のパケットのCRC演算を正常に行うために、次の受信データの第1ビット(スタートビットの次のビット)を受信するまでに、MCUはデータの読み出しを完了し、パケットエンドを解除してください。

また、MCUからのデータ書き込みは、TxEMP(ステータス2: D3=1)を確認のうえ実行してください。たとえば、TxBEMP(ステータス1: D2=1)の確認のみで書き込みを実行すると、誤ったブロックチェックキャラクタが送信される場合があります。

ここで、パリティ・チェックとCRCの誤りチェック能力を比較します。

パリティ・チェック	奇数個の誤り検出可能です。 バースト誤り検出はできません。 (ただし、そのうち約50%は奇数個の誤りとして検出可能です。)
CRC	バースト誤り検出可能です。 (最長64ブロック長においても、バースト誤り検出率は99.9%以上です。)

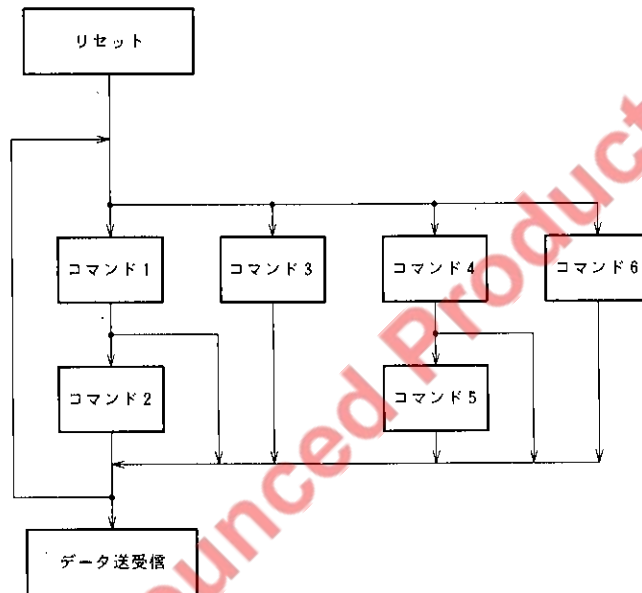
A<sup>2</sup>RT(ADVANCED ASYNCHRONOUS RECEIVER & TRANSMITTER)

プログラミング

データ転送に先立ち、M66230はMCUによってコマンドがロードされなければなりません。

これは、リセット動作の次に必ず実行する必要があります。このコマンドは通信に必要な動作を制御するもので、6つのコマンド・レジスタがあります。

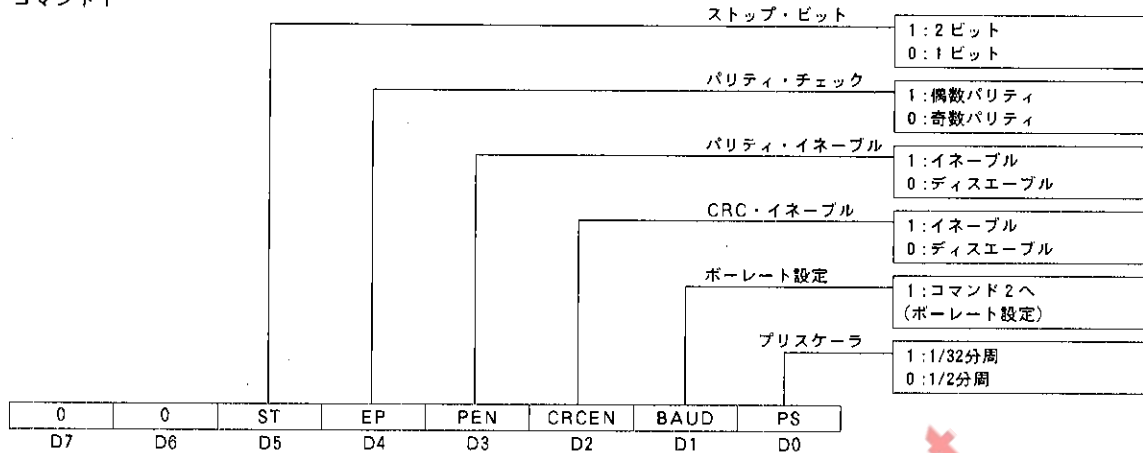
リセットに続いて、コマンド・レジスタにコマンドをロードすればデータの送受信が可能となります。このリセット後の動作により、M66230はプログラミングされます。



M66230 プログラミング

A<sup>2</sup>RT(ADVANCED ASYNCHRONOUS RECEIVER & TRANSMITTER)

コマンド  
コマンドはD7及びD6によってデコードされます。  
コマンド 1

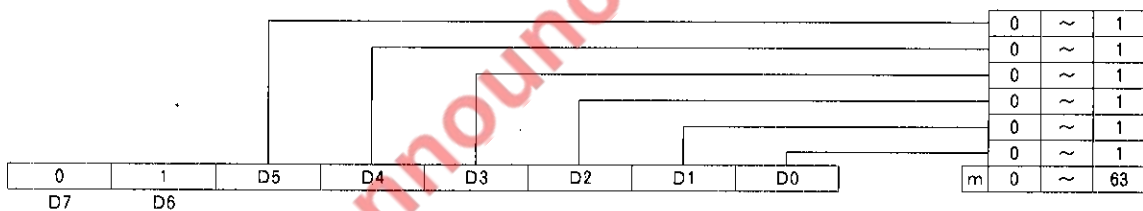


注1. パリティ・イネーブル及びCRC・イネーブルがともに"1"(D3, D2=1)のときは、パリティ・イネーブル優先となります。  
注2. TXD出力にはストップ・ビット長設定値+1の波形が出力されます。

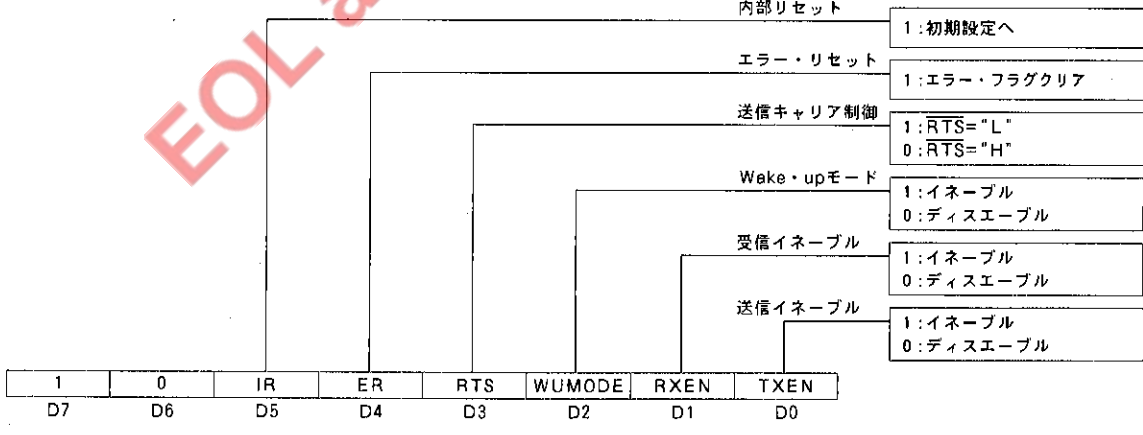
コマンド 2 (コマンド 1のD1ビットを"1"にしたときの第2バイト, ボーレート設定)



コマンド 3 (ブロック長設定)



コマンド 4

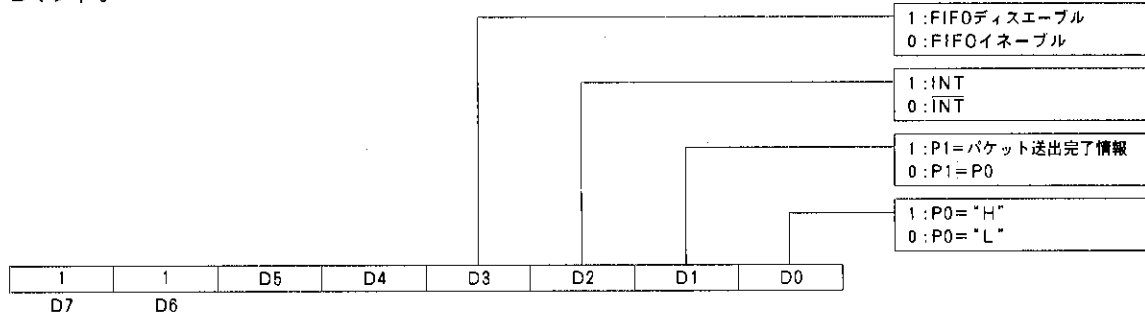


A<sup>2</sup>RT(ADVANCED ASYNCHRONOUS RECEIVER & TRANSMITTER)

コマンド5 (コマンド4のD2ビットを"1"にしたときの第2バイト, アドレス設定)

D7	D6	D5	D4	D3	D2	D1	D0
----	----	----	----	----	----	----	----

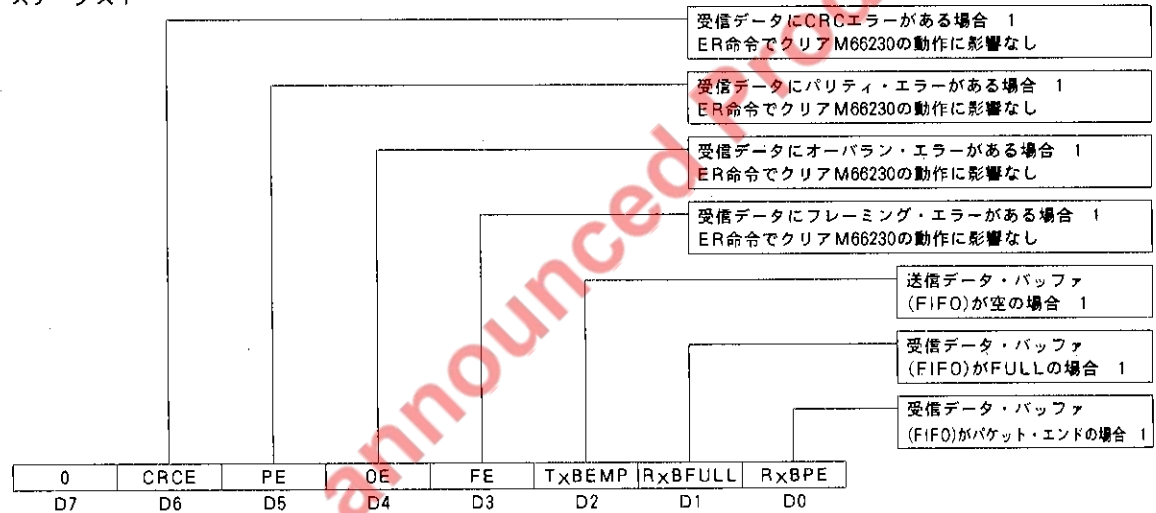
コマンド6



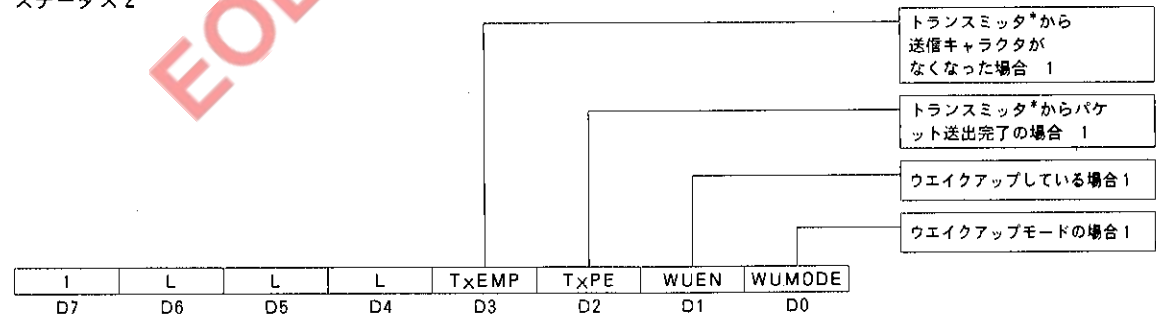
ステータス情報

- ・ステータス1, 2は外部から設定できるアドレスを有しておりません。ステータスの識別はD7をご利用ください。
- ・ステータス1, 2はトグルして読み出されます (同一ステータスが連続して読み出されることはありません)

ステータス1



ステータス2



\*トランスミッタ=トランスミットデータバッファ(FIFO)+トランスミットバッファ

A<sup>2</sup>RT(ADVANCED ASYNCHRONOUS RECEIVER & TRANSMITTER)

伝送フォーマット

トランスミット・フォーマット  
パリティ・イネーブル時

MCU → M66230

データキャラクタ (8ビット)

アセンブル後

スタートビット (1ビット)	データキャラクタ (8ビット)	ウエイクアップビット (無 or 1ビット)	パリティビット (無 or 1ビット)	ストップビット (1~2ビット)+1
-------------------	--------------------	---------------------------	------------------------	-----------------------

トランスミット出力

	TXD マーク状態	スタートビット (1ビット)	データキャラクタ (8ビット)	ウエイクアップビット (無 or 1ビット)	パリティビット (無 or 1ビット)	ストップビット (1~2ビット)+1
--	--------------	-------------------	--------------------	---------------------------	------------------------	-----------------------

CRC イネーブル時

MCU → M66230

データキャラクタ (8ビット)

アセンブル後

スタートビット (1ビット)	データキャラクタ (8ビット)	ウエイクアップビット (無 or 1ビット)	ストップビット (1~2ビット)+1
-------------------	--------------------	---------------------------	-----------------------

トランスミット出力

	TXD マーク状態	スタートビット (1ビット)	データキャラクタ (8ビット)	ウエイクアップビット (無 or 1ビット)	ストップビット (1~2ビット)+1
ブロック長 m+1		⋮			
		スタートビット (1ビット)	データキャラクタ (8ビット)	ウエイクアップビット (無 or 1ビット)	ストップビット (1~2ビット)+1
	+	スタートビット (1ビット)	ブロックチェックキャラクタ (8ビット)	ウエイクアップビット (無 or 1ビット)	ストップビット (1~2ビット)+1
	+	スタートビット (1ビット)	ブロックチェックキャラクタ (8ビット)	ウエイクアップビット (無 or 1ビット)	ストップビット (1~2ビット)+1

A<sup>2</sup>RT(ADVANCED ASYNCHRONOUS RECEIVER & TRANSMITTER)

伝送フォーマット

レシーブ・フォーマット  
 パリティ・イネーブル時

レシーバ入力

RxD マーク状態	スタートビット (1ビット)	データキャラクタ (8ビット)	ウエイクアップビット (無 or 1ビット)	パリティビット (無 or 1ビット)	ストップビット (1~2ビット)
--------------	-------------------	--------------------	---------------------------	------------------------	---------------------

受信フォーマット

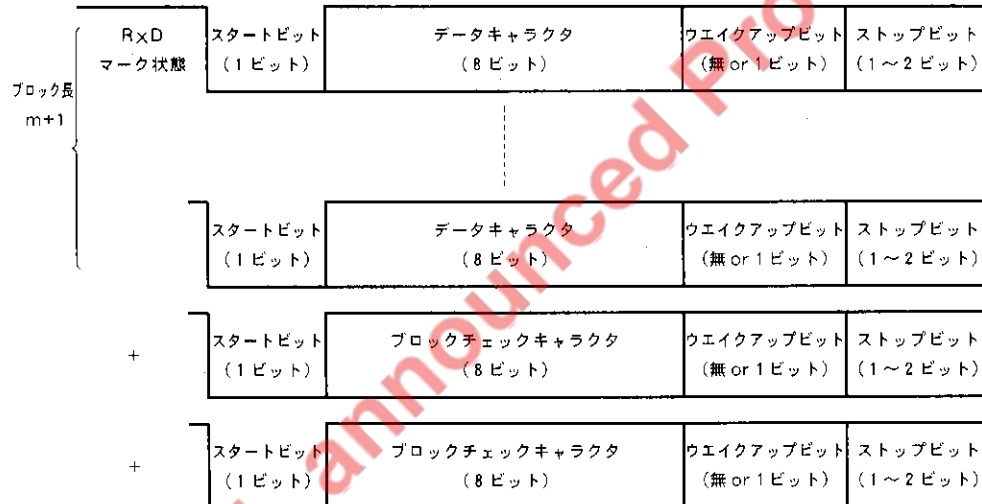
スタートビット (1ビット)	データキャラクタ (8ビット)	ウエイクアップビット (無 or 1ビット)	パリティビット (無 or 1ビット)	ストップビット (1~2ビット)
-------------------	--------------------	---------------------------	------------------------	---------------------

M66230→MCU

データキャラクタ (8ビット)
-----------------

CRC イネーブル時

レシーバ入力



受信フォーマット

スタートビット (1ビット)	データキャラクタ (8ビット)	ウエイクアップビット (無 or 1ビット)	ストップビット (1~2ビット)
-------------------	--------------------	---------------------------	---------------------

M66230→MCU

データキャラクタ (8ビット)
-----------------

A<sup>2</sup>RT(ADVANCED ASYNCHRONOUS RECEIVER & TRANSMITTER)絶対最大定格 (指定のない場合は,  $T_a = -40 \sim 85^\circ\text{C}$ )

記号	項目	条件	定格値	単位
$V_{CC}$	電源電圧	GND端子を基準にした値	-0.5~+7.0	V
$V_I$	入力電圧		-0.5~ $V_{CC}+0.5$	V
$V_O$	出力電圧		-0.5~ $V_{CC}+0.5$	V
$P_d$	最大消費電力	実装状態	500	mW
$T_{stg}$	保存温度		-65~150	$^\circ\text{C}$

推奨動作条件 (指定のない場合は,  $T_a = -40 \sim 85^\circ\text{C}$ )

記号	項目	規格値			単位
		最小	標準	最大	
$V_{CC}$	電源電圧	4.5	5.0	5.5	V
GND	電源電圧		0		V
$T_{opr}$	動作周囲温度	-40		85	$^\circ\text{C}$

電気的特性 ( $T_a = -40 \sim 85^\circ\text{C}$ ,  $V_{CC} = 5V \pm 10\%$ ,  $GND = 0V$ )

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
$V_{IH}$	"H"入力電圧	RD, WR, C/D, CS, D0~D7	2.0			V
$V_{IL}$	"L"入力電圧				0.8	V
$V_{IH}$	"H"入力電圧	X1	$V_{CC} \times 0.8$			V
$V_{IL}$	"L"入力電圧				$V_{CC} \times 0.2$	V
$V_{T+}$	正方向しきい値電圧	RXD, CTS, RESET			2.4	V
$V_{T-}$	負方向しきい値電圧		0.6			V
$V_H$	ヒステリシス幅		0.2			V
$V_{OH}$	"H"出力電圧	$I_{OH} = -8\text{mA}$ INT, D0~D7	$V_{CC} - 0.8$			V
		$I_{OH} = -24\text{mA}$ TXD, RTS, P0, P1				
$V_{OL}$	"L"出力電圧	$I_{OL} = 8\text{mA}$ INT, D0~D7			0.55	V
		$I_{OL} = 24\text{mA}$ TXD, RTS, P0, P1			0.55	V
$I_{IH}$	"H"入力電流	$V_I = V_{CC}$			1.0	$\mu\text{A}$
$I_{IL}$	"L"入力電流	$V_I = GND$			-1.0	$\mu\text{A}$
$I_{OZH}$	オフ状態"H"出力電流	$V_O = V_{CC}$			5.0	$\mu\text{A}$
$I_{OZL}$	オフ状態"L"出力電流	$V_O = GND$			-5.0	$\mu\text{A}$
$I_{CC}$	静的消費電流	$V_I = V_{CC}, GND$			40	mA
$C_I$	入力容量				10	pF
$C_{I/O}$	入出力容量				20	pF



三菱集積回路〈デジタルASSP〉  
M66230P/FP

A<sup>2</sup>RT(ADVANCED ASYNCHRONOUS RECEIVER & TRANSMITTER)

タイミング必要条件 (T<sub>a</sub>=-40~85°C, V<sub>CC</sub>=5V±10%, V<sub>SS</sub>=0V)

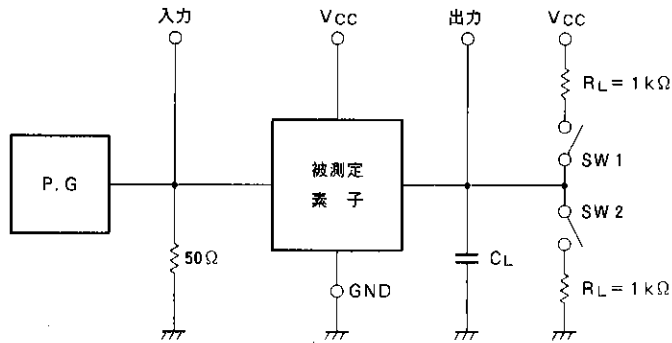
記号	項目	測定条件	規格値			単位
			最小	標準	最大	
t <sub>C1</sub> (X1)	クロック周期 (ウェイクアップ, CRCモード以外)		62.5			ns
t <sub>WH1</sub> (X1)	クロック"H"パルス幅 (ウェイクアップ, CRCモード以外)		30			ns
t <sub>WL1</sub> (X1)	クロック"L"パルス幅 (ウェイクアップ, CRCモード以外)		30			ns
t <sub>C2</sub> (X1)	クロック周期 (ウェイクアップ, CRCモード時)		80			ns
t <sub>WH2</sub> (X1)	クロック"H"パルス幅 (ウェイクアップ, CRCモード時)		38			ns
t <sub>WL2</sub> (X1)	クロック"L"パルス幅 (ウェイクアップ, CRCモード時)		38			ns
t <sub>r</sub> (X1)	クロック上昇時間				20	ns
t <sub>f</sub> (X1)	クロック下降時間				20	ns
t <sub>SU</sub> (A- $\bar{R}$ )	リード前アドレスセットアップ時間(C $\bar{S}$ , C/ $\bar{D}$ )		0			ns
t <sub>H</sub> ( $\bar{R}$ -A)	リード後アドレスホールド時間(C $\bar{S}$ , C/ $\bar{D}$ )		0			ns
t <sub>w</sub> ( $\bar{R}$ )	リードパルス幅		100			ns
t <sub>SU</sub> (A- $\bar{W}$ )	ライト前アドレスセットアップ時間(C $\bar{S}$ , C/ $\bar{D}$ )		0			ns
t <sub>H</sub> ( $\bar{W}$ -A)	ライト後アドレスホールド時間(C $\bar{S}$ , C/ $\bar{D}$ )		0			ns
t <sub>w</sub> ( $\bar{W}$ )	ライトパルス幅		100			ns
t <sub>SU</sub> (DQ- $\bar{W}$ )	ライト前データセットアップ時間		50			ns
t <sub>H</sub> ( $\bar{W}$ -DQ)	ライト後データホールド時間		5			ns
t <sub>REC</sub> (RESET)	ライト間リカバリ時間		100			ns
t <sub>w</sub> (RESET)	リセットパルス幅		100			ns

スイッチング特性 (T<sub>a</sub>=-40~85°C, V<sub>CC</sub>=5V±10%, V<sub>SS</sub>=0V)

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
t <sub>PZH</sub> ( $\bar{R}$ -DQ)	リード後データ出力イネーブル時間			43	100	ns
t <sub>PZL</sub> ( $\bar{R}$ -DQ)	リード後データ出力イネーブル時間			52	100	ns
t <sub>PHZ</sub> ( $\bar{R}$ -DQ)	リード後データ出力ディスエーブル時間			33	85	ns
t <sub>PLZ</sub> ( $\bar{R}$ -DQ)	リード後データ出力ディスエーブル時間			32	85	ns
t <sub>PLH</sub> ( $\bar{R}$ -INT)	リードデータ後INT出力伝搬時間			62	170	ns
t <sub>PHL</sub> ( $\bar{R}$ -INT)	リードデータ後INT出力伝搬時間			63	170	ns
t <sub>PLH</sub> ( $\bar{W}$ -INT)	ライトデータ後INT出力伝搬時間			54	150	ns
t <sub>PHL</sub> ( $\bar{W}$ -INT)	ライトデータ後INT出力伝搬時間			54	150	ns
t <sub>PLH</sub> ( $\bar{W}$ -INT)	ライトコマンド後INT出力伝搬時間(コマンド4)			33	100	ns
t <sub>PHL</sub> ( $\bar{W}$ -INT)	ライトコマンド後INT出力伝搬時間(コマンド4)			35	100	ns
t <sub>PLH</sub> ( $\bar{W}$ -INT)	ライトコマンド後INT出力伝搬時間(コマンド6)			28	100	ns
t <sub>PHL</sub> ( $\bar{W}$ -INT)	ライトコマンド後INT出力伝搬時間(コマンド6)			30	100	ns
t <sub>PLH</sub> ( $\bar{W}$ -P0)	ライトコマンド後P0出力伝搬時間			25	70	ns
t <sub>PHL</sub> ( $\bar{W}$ -P0)	ライトコマンド後P0出力伝搬時間			28	70	ns
t <sub>PLH</sub> ( $\bar{W}$ -P1)	ライトコマンド後P1出力伝搬時間			26	70	ns
t <sub>PHL</sub> ( $\bar{W}$ -P1)	ライトコマンド後P1出力伝搬時間			28	70	ns
t <sub>PLH</sub> ( $\bar{W}$ -RTS)	ライトコマンド後RTS出力伝搬時間			25	70	ns
t <sub>PHL</sub> ( $\bar{W}$ -RTS)	ライトコマンド後RTS出力伝搬時間			27	70	ns

A<sup>2</sup>RT(ADVANCED ASYNCHRONOUS RECEIVER & TRANSMITTER)

測定回路

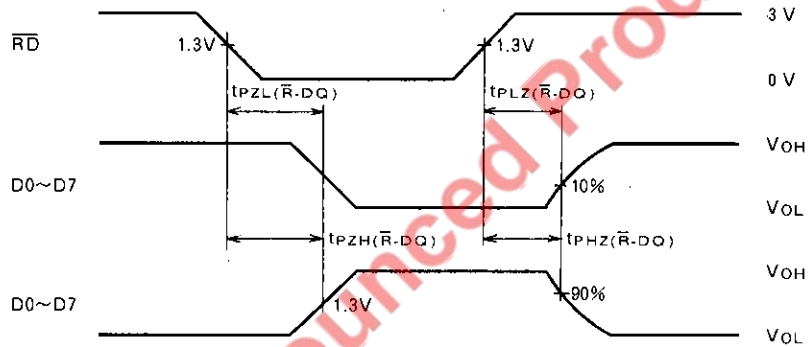


項目	SW 1	SW 2
$t_{PLH}, t_{PHL}$	開	閉
$t_{PLZ}$	閉	閉
$t_{PHZ}$	開	閉
$t_{PZL}$	閉	開
$t_{PZH}$	開	閉

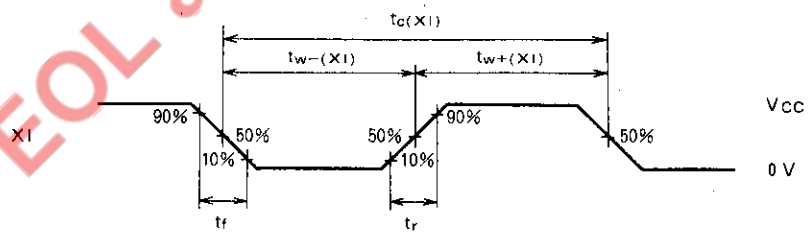
- (1)パルス発生器(PG)の特性(10%~90%)  
 $t_r = 3 \text{ ns}, t_f = 3 \text{ ns}$
- (2)静電容量 $C_L = 150 \text{ pF}$ は、結線の浮遊容量及びプローブの入力容量を含みます。

タイミング図

リードデータ・リードステータス時の入出力波形

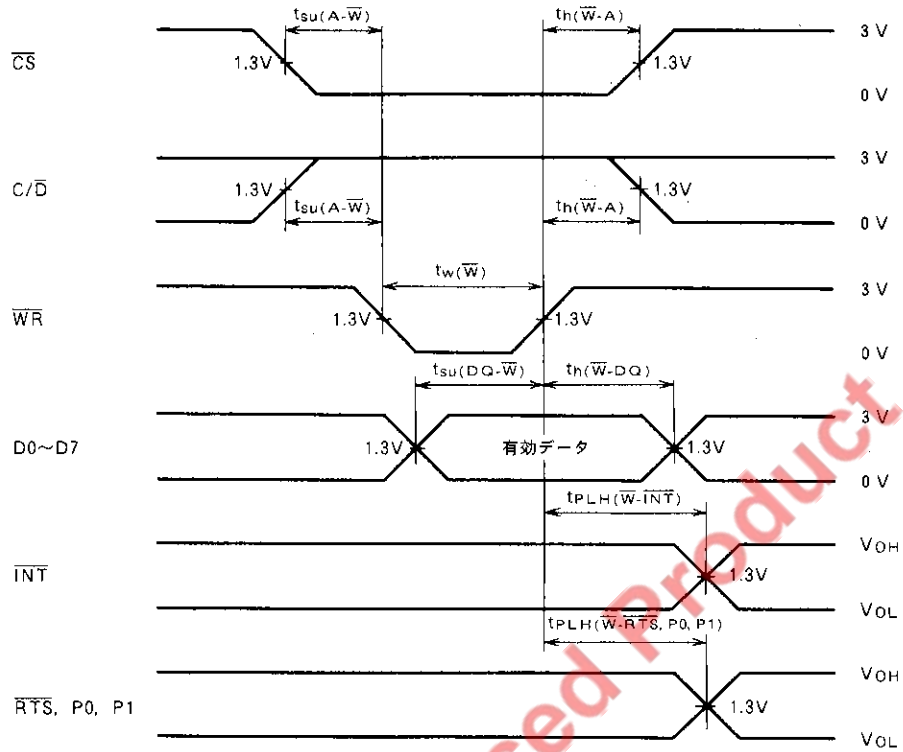


クロックタイミング

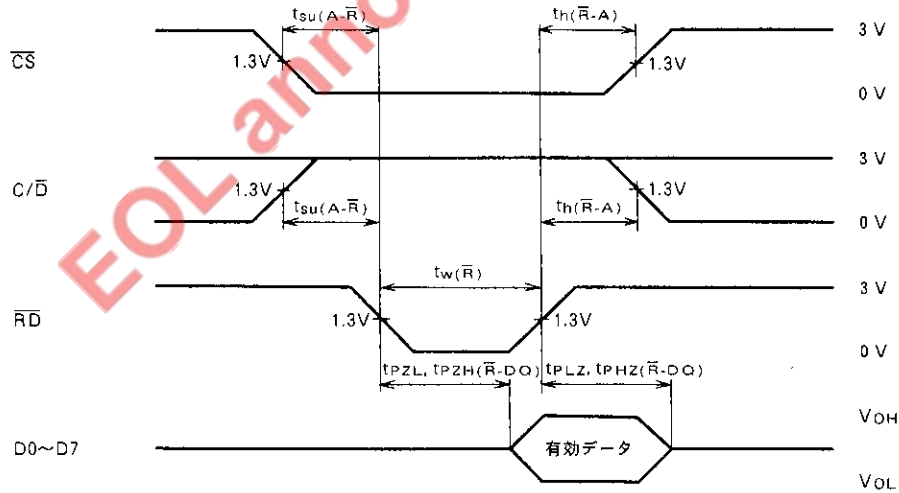


A<sup>2</sup>RT (ADVANCED ASYNCHRONOUS RECEIVER & TRANSMITTER)

ライトコントロールサイクル (MCU→M66230)

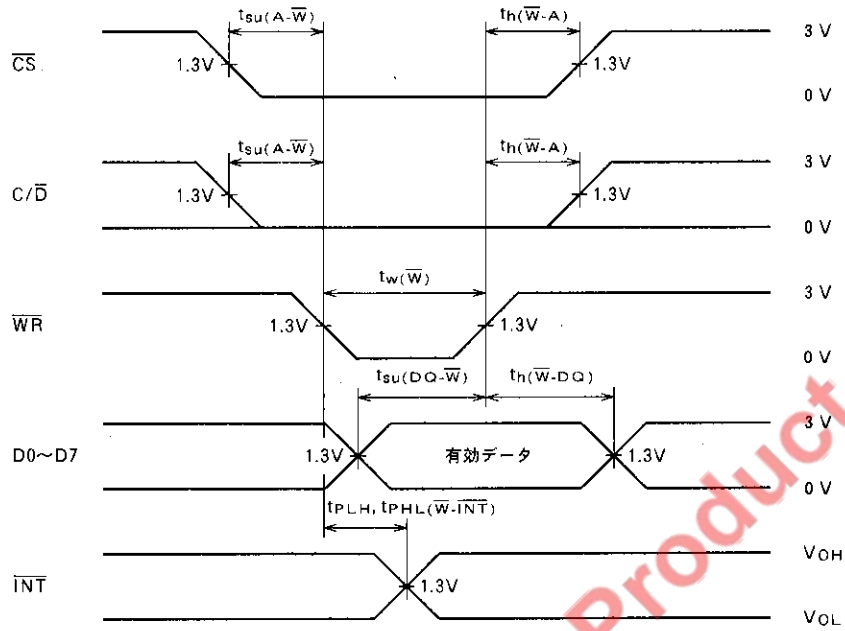


リードコントロールサイクル (M66230→MCU)

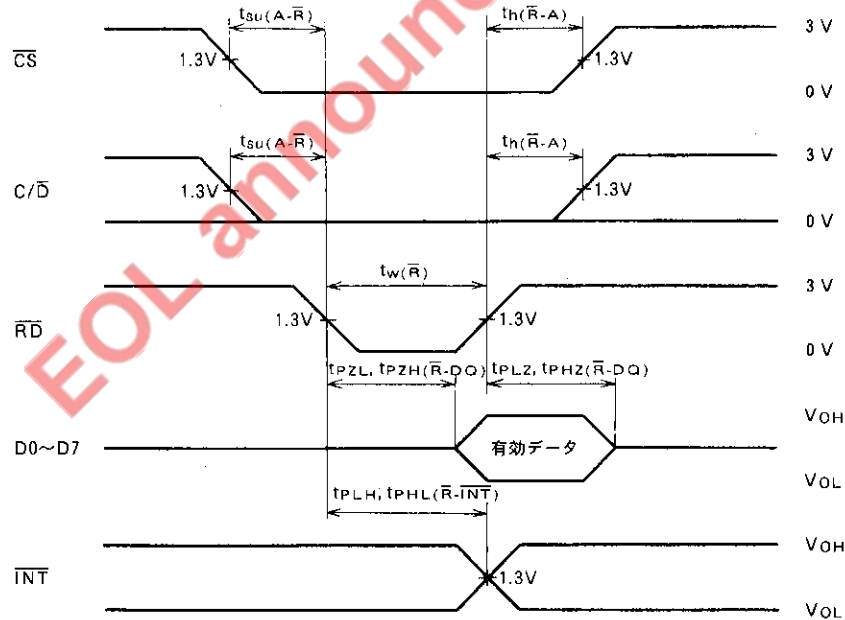


A<sup>2</sup>RT (ADVANCED ASYNCHRONOUS RECEIVER & TRANSMITTER)

ライトデータサイクル (MCU→M66230)

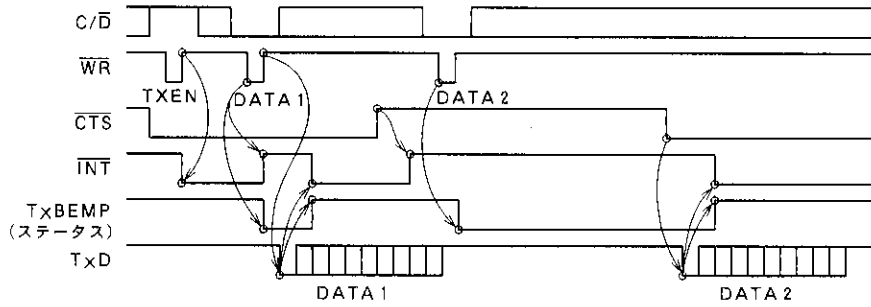


リードデータサイクル (M66230→MCU)

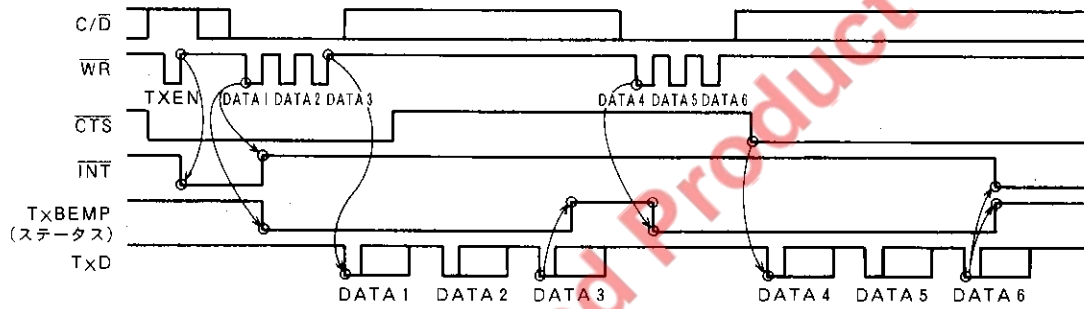


A<sup>2</sup>RT(ADVANCED ASYNCHRONOUS RECEIVER & TRANSMITTER)

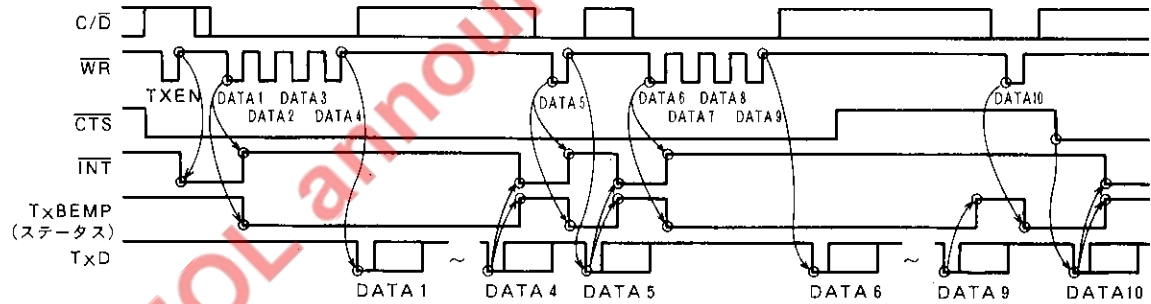
トランスミッタコントロールとフラグタイミング (ブロック長=1)



トランスミッタコントロールとフラグタイミング (ブロック長=3)

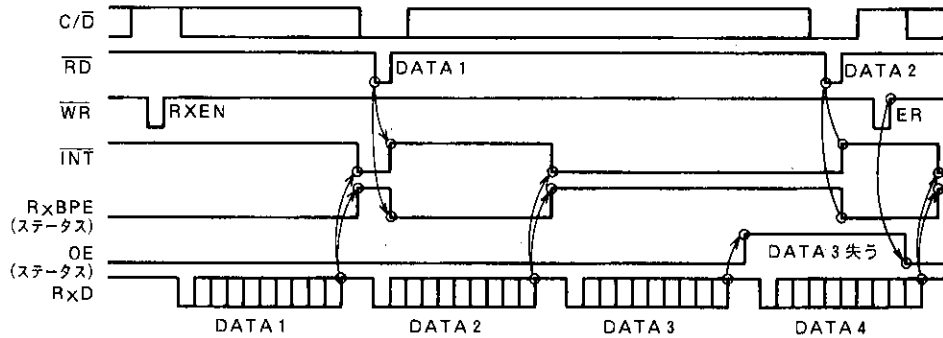


トランスミッタコントロールとフラグタイミング (ブロック長=5)

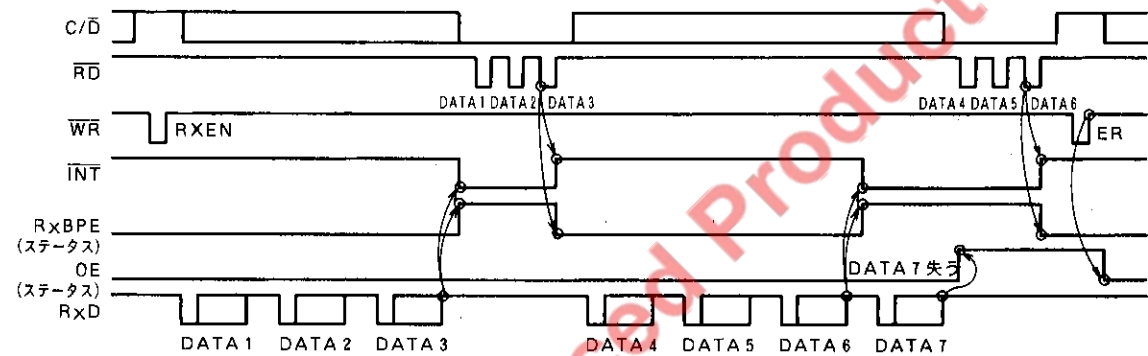


A<sup>3</sup>RT(ADVANCED ASYNCHRONOUS RECEIVER & TRANSMITTER)

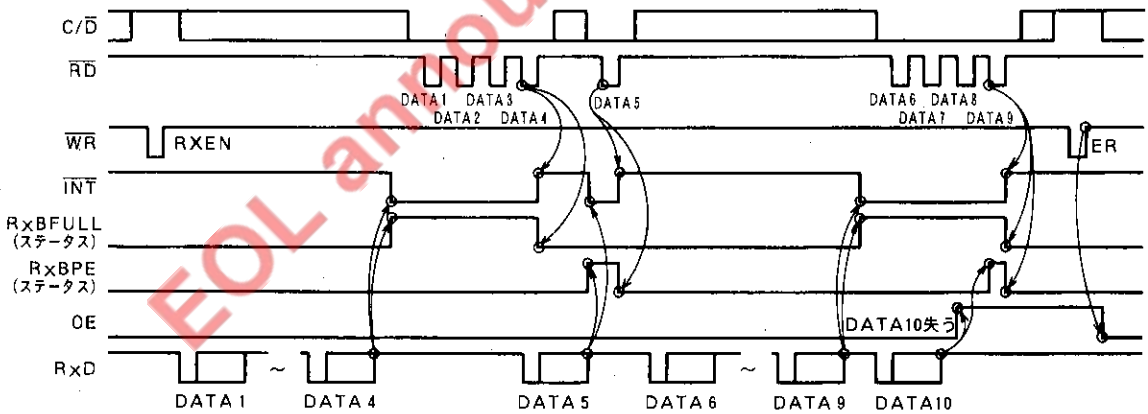
レシーバコントロールとフラグタイミング (ブロック長=1)



レシーバコントロールとフラグタイミング (ブロック長=3)



レシーバコントロールとフラグタイミング (ブロック長=5)



#### 安全設計に関するお願い

- ・弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

#### 本資料ご利用に際しての留意事項

- ・本資料は、お客様が用途に応じた適切な三菱半導体製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について三菱電機が所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
- ・本資料に記載の製品データ、図、表その他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、三菱電機は責任を負いません。
- ・本資料に記載の製品データ、図、表その他全ての情報は本資料発行時点のものであり、三菱電機は特性改良などにより予告なしに変更することがあります。従って、三菱半導体製品のご購入に当たりますは事前に三菱電機または特約店へ最新の情報をご確認ください。
- ・本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、三菱電機または特約店へご照会ください。
- ・本資料の転載、複製については、文書による三菱電機の事前の承諾が必要です。
- ・本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたら三菱電機または特約店までご照会ください。