

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

お客様各位

資料中の「三菱電機」、「三菱XX」等名称の株式会社ルネサス テクノロジへの変更について

2003年4月1日を以って株式会社日立製作所及び三菱電機株式会社のマイコン、ロジック、アナログ、ディスクリート半導体、及びDRAMを除くメモリ(フラッシュメモリ・SRAM等)を含む半導体事業は株式会社ルネサス テクノロジに承継されました。

従いまして、本資料中には「三菱電機」、「三菱電機株式会社」、「三菱半導体」、「三菱XX」といった表記が残っておりますが、これらの表記は全て「株式会社ルネサス テクノロジ」に変更されておりますのでご理解の程お願い致します。尚、会社商標・ロゴ・コーポレートステートメント以外の内容については一切変更しておりませんので資料としての内容更新ではありません。

注:「高周波・光素子事業、パワーデバイス事業については三菱電機にて引き続き事業運営を行います。」

2003年4月1日
株式会社ルネサス テクノロジ
カスタマサポート部

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

1. 概要

M37280MF-XXXSP, M37280MK-XXXSPは、シリコンゲート CMOS プロセスを採用したシングルチップマイクロコンピュータです。OSD機能、データスライサなどを備えていますので、クローズドキャプションデコーダ内蔵TVの選局システムに最適です。

M37280EKSPは電氣的書き込み可能な PROM を内蔵していること以外はM37280MK-XXXSPと同等の機能を有しています。また M37280MF-XXXSPと M37280MK-XXXSPの相違点は、ROM, RAM 容量のみです。特に断らないかぎり M37280MK-XXXSPとして説明します。

2. 特長

- 基本機械語命令 71
- メモリ容量
 - ROM 60K バイト(M37280MF-XXXSP)
 - 80K バイト(M37280MK-XXXSP, M37280EKSP)
 - RAM 1024 バイト(M37280MF-XXXSP)
 - 1472 バイト(M37280MK-XXXSP, M37280EKSP)
 - ROM 訂正メモリ 64 バイト
- 命令実行時間(最短命令、8MHz時)..... 0.5 μ s(最小)
- 単一電源 5V \pm 10%
- サブルーチンネスティング 最大 128 レベル
- 割り込み 19 要因 16 ベクタ
- 8ビットタイマ 6 本
- プログラマブル入出力
(ポート P0, P1, P2, P30, P31) 26 本
- 入力ポート(ポート P40 ~ P46, P63, P64, P70 ~ P72) 12 本
- 出力ポート(ポート P32, P47, P5, P60 ~ P62, P65 ~ P67) 16 本
- 12V 耐圧ポート 8 本
- LED 駆動ポート 2 本
- シリアル I/O 8ビット \times 1 本
- マルチマスタ I²C-BUS インタフェース 1 本(2系統)
- A-D 変換器(分解能 8ビット)..... 8 チャンネル
- PWM 出力回路 8ビット \times 8 本
- 消費電力
 - 高速モード時 165mW
(電源電圧 5.5V、発振周波数 8MHz, CRT 表示, データスライサ ON 時)
 - 低速モード時 0.33mW
(電源電圧 5.5V、発振周波数 32kHz 時)
- ROM 訂正機能
- クローズドキャプションデータスライサ

●OSD 機能

表示文字数	32 文字 \times 16 行 + RAM フォント(1 文字) (CC/OSDモード) (CDOSDモード) (RAMフォント)
文字種類 (着色単位)	510 種類 + 62 種類 + 1 種類 (文字単位) (ドット単位) (ドット単位)
トリプル機能	CC/CDOSD/OSDモード から 2レイヤ選択 +RAMフォントレイヤ
文字表示領域	CC/CDOSD モード: 16 \times 26 ドット OSDモード/RAMフォント: 16 \times 20 ドット
文字サイズ	CCモード/RAMフォント: 4 種類 OSD/CDOSDモード: 14 種類
文字色種類	64 色 (R, G, B 各 4 階調)
着色単位	ドット、文字、文字背景、ラスタ
ブランキング出力	OUT1, OUT2
表示位置	水平 256 段階 / 垂直 1024 段階 (RAM フォントは独立に設定可能)
アトリビュート	CC モード : スムース、イタリック、アンダライン、 フラッシュ、オートリット、スペース OSD モード : フォントリセット
ウインドウ/ブランク機能	

3. 応用

クローズドキャプションデコーダ内蔵 TV

4. ピン接続図

P3 参照

5. ブロック図

P4 参照

6. 性能概要

P5, P6 参照

7. 端子の機能説明

P7 ~ P11 参照

開発中

【目次】

8. ピン接続図	3
9. ブロック図	4
10. 性能概要	5
11. 端子の機能説明	7
12. 機能ブロック動作説明	12
12.1 中央演算処理装置 (CPU)	12
12.2 メモリ	13
12.3 割り込み	21
12.4 タイマ	26
12.5 シリアル I/O	30
12.6 マルチマスタ I ² C-BUS インタフェース	33
12.7 PWM 出力回路	47
12.8 A-D 変換器	51
12.9 ROM 訂正機能	55
12.10 データスライサ	56
12.11 OSD 機能	67
13. 暴走検出機能	118
14. リセット回路	119
15. クロック発生回路	120
15.1 発振制御	120
16. OSD 用発振回路	123
17. オートクリア回路	123
18. アドレッシングモード	123
19. 機械語命令一覧表	123
20. 使用上の注意事項	123
21. 絶対最大定格	124
22. 推奨動作条件	124
23. 電気的特性	125
24. アナログ R, G, B 出力特性	127
25. A-D 変換特性	127
26. マルチマスタ I ² C-BUS パスライン特性	128
27. マスク化発注時の提出資料	129
28. PROM 書き込み方法	129
29. マスク化確認書	130
30. マーク指定書	136
31. 付録	137
32. パッケージ外形寸法図	176

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

8. ピン接続図

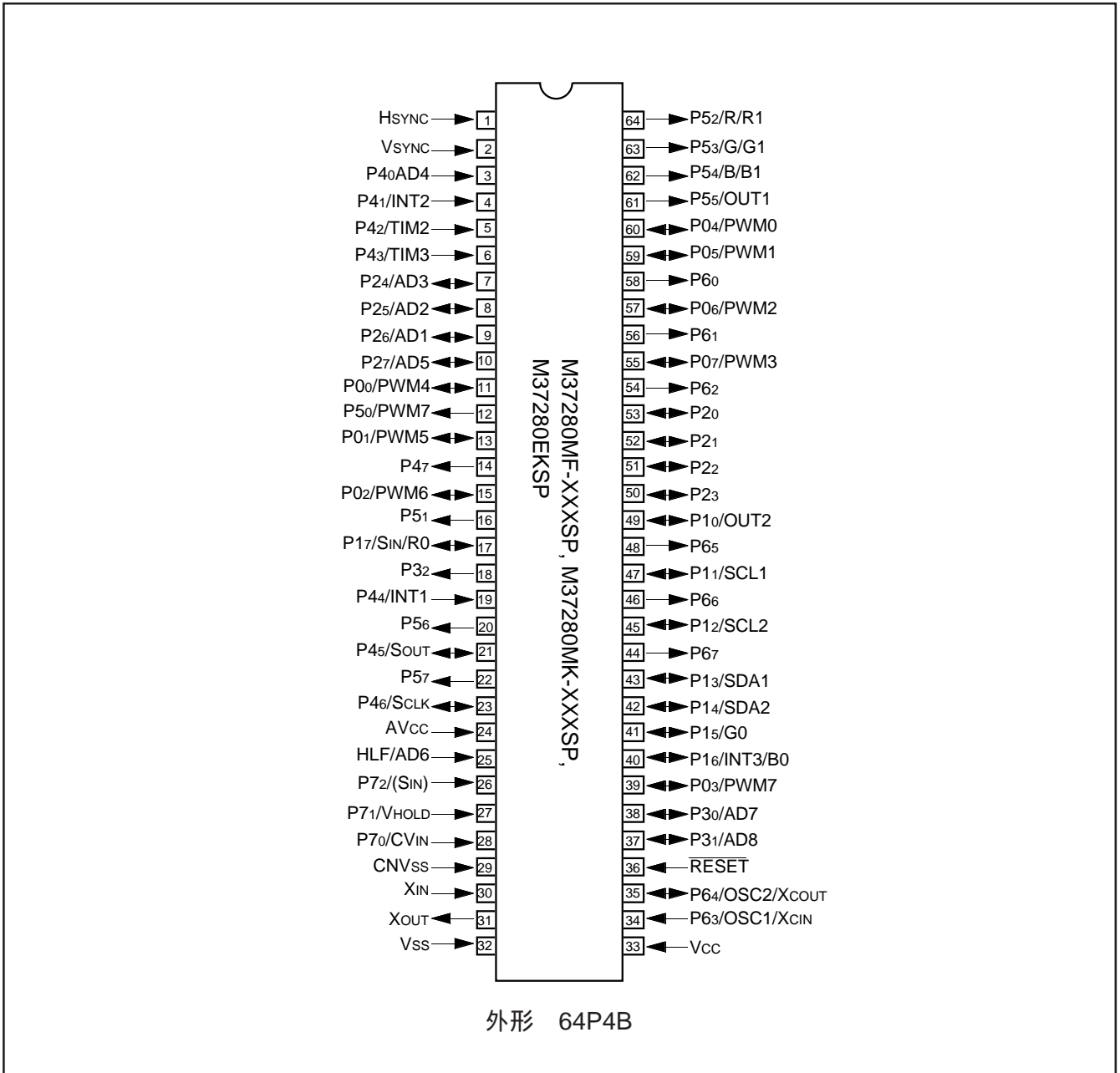


図 8.1 ピン接続図 (上面図)

三菱マイクロコンピュータ M37280MF-XXXSP, M37280MK-XXXSP M37280EKSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

開発中

9. ブロック図

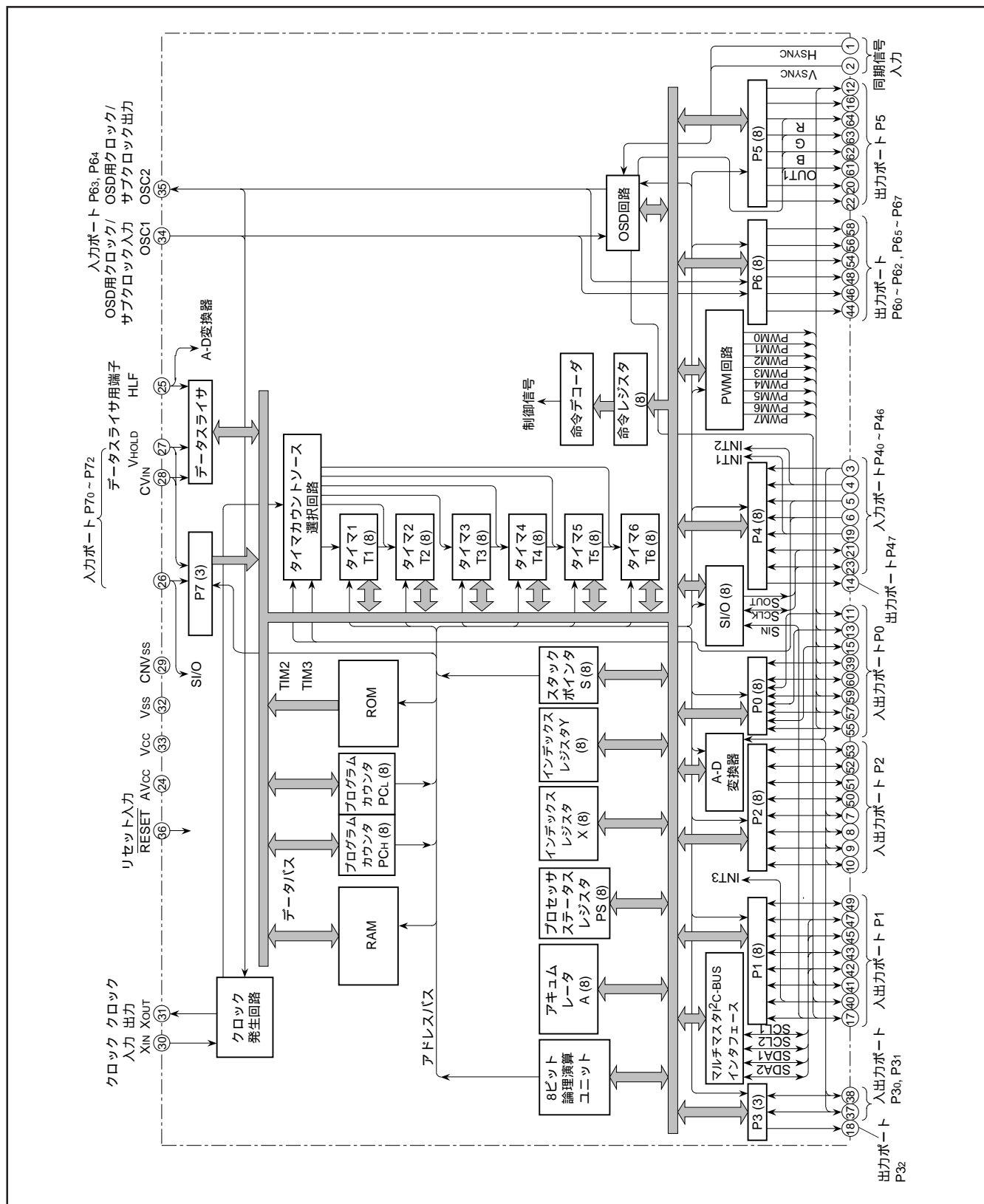


図 9.1 M37280のブロック図

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

10. 性能概要

表 10.1 性能概要

項 目		性 能	
基本命令数		71	
命令実行時間		0.5 μs (最短命令, 発振周波数 8 MHz 時)	
クロック周波数		8 MHz (最大)	
メモリ容量	ROM	M37280MF-XXXSP	60K バイト
		M37280MK-XXXSP, M37280EKSP	80K バイト
	RAM	M37280MF-XXXSP	1024 バイト
		M37280MK-XXXSP, M37280EKSP	1472 バイト
	ROM 訂正メモリ		64 バイト
	OSD ROM (キャラクタフォント)		20400 バイト
	OSD ROM (カラードットフォント)		9672 バイト
	OSD RAM (スプライト)		120 バイト
	OSD RAM (キャラクタ)		1536 バイト
入出力ポート	P00 ~ P02, P04 ~ P07	入出力	7ビット×1 (Nチャンネルオープンドレイン出力形式, PWM出力と兼用)
	P03	入出力	1ビット×1 (CMOS入出力形式, PWM出力と兼用)
	P10, P15 ~ P17	入出力	4ビット×1 (CMOS入出力形式, OSD出力, INT入力, シリアル入力と兼用)
	P11 ~ P14	入出力	4ビット×1 (Nチャンネルオープンドレイン出力形式, マルチマスタ I ² C-BUS インタフェースと兼用)
	P2	入出力	8ビット×1 (CMOS入出力形式, A-D入力と兼用)
	P30, P31	入出力	2ビット×1 (CMOS入出力形式, A-D入力と兼用)
	P32	出力	1ビット×1 (Nチャンネルオープンドレイン出力形式)
	P40 ~ P44	入力	5ビット×1 (A-D入力, INT入力, 外部クロック入力と兼用)
	P45, P46	入力	2ビット×1 (シリアル I/O 使用時は Nチャンネルオープンドレイン出力形式, シリアル入出力)
	P47	出力	1ビット×1 (Nチャンネルオープンドレイン出力形式)
	P50, P51, P56, P57	出力	4ビット×1 (Nチャンネルオープンドレイン出力形式, PWM出力と兼用)
	P52 ~ P55	出力	4ビット×1 (CMOS出力形式, OSD出力と兼用)
	P60 ~ P62, P65 ~ P67	出力	6ビット×1 (Nチャンネルオープンドレイン出力形式)
	P63	入力	1ビット×1 (サブクロック入力, OSD用クロック入力と兼用)
	P64	入力	1ビット×1 (LC発振時は CMOS出力形式, サブクロック出力, OSD用クロック出力と兼用)
	P70 ~ P72	入力	3ビット×1 (データスライサ入出力, シリアル入力と兼用)
	シリアル I/O		8ビット×1本
マルチマスタ I ² C-BUS インタフェース		1本 (2系統)	
A-D 変換器		8チャンネル (分解能 8ビット)	
PWM 出力回路		8ビット×8本	
タイマ		8ビット×6本	
ROM 訂正機能		32バイト×2ベクタ	
サブルーチンネスタッキング		最大 128 レベル	
割り込み		< 19要因 > 外部割り込み×3, 内部タイマ割り込み×6, シリアル I/O 割り込み×1, OSD割り込み×1, マルチマスタ I ² C-BUS インタフェース割り込み×1, データスライサ割り込み×1, f(XIN)/4096 割り込み×1, スプライト OSD 割り込み×1, VSYNC 割り込み×1, A-D 変換割り込み×1,	
クロック発生回路		2回路内蔵 (セラミック共振子, 又は水晶発振子外付け)	
データスライサ		内蔵	

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

表 10.2 性能概要 (つづき)

項 目		性 能		
OSD 機能	表示文字数	32 文字 × 16 行		
	文字表示領域	CC モード : 16 × 26 ドット (文字構成は 16 × 20 ドット) OSD モード : 16 × 20 ドット CDOSD モード : 16 × 26 ドット スプライト表示 : 16 × 20 ドット		
	文字種類	CC/OSD モード : 510 種類 CDOSD モード : 62 種類 スプライト表示 : 1 種類		
	文字サイズ	CC モード : 4 種類 OSD/CDOSD モード : 14 種類 スプライト表示 : 8 種類		
	着色種類	CC/ CDOSD モード : 8 種類 (R, G, B, OUT1, OUT2) OSD モード : 15 種類 (R, G, B, OUT1, OUT2) スプライト表示 : 8 種類 (R, G, B, OUT1)		
	表示位置 (水平, 垂直方向)	256 段階 (水平方向) × 1024 段階 (垂直方向) スプライト表示 : 2048 段階 (水平方向) × 1024 段階 (垂直方向)		
電源電圧		5V ± 10%		
消費電力	高速モード時	OSD ON (アナログ出力)	デ-タスライオン	275mW 標準 (発振周波数 f(XIN) = 8MHz, fOSC = 27MHz)
		OSD ON (デジタル出力)	デ-タスライオン	165mW 標準 (発振周波数 f(XIN) = 8MHz, fOSC = 27MHz)
		OSD OFF	デ-タスライオOFF	82.5mW 標準 (発振周波数 f(XIN) = 8MHz)
	低速モード時	OSD OFF	デ-タスライオOFF	0.33mW 標準 (発振周波数 f(XCIN) = 32kHz, f(XIN)= 停止)
ストップモード時		0.055mW 最大		
動作周囲温度		- 10 ~ 70		
素子構造		CMOS シリコンゲート		
パッケージ		64 ピンシュリンクプラスチックモールド DIP		

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

11. 端子の機能説明

表 11.1 端子の機能説明

端子名	名称	入出力	機能
Vcc, AVcc, Vss	電源入力		Vcc, AVcc に 5V ± 10% (標準), Vss に 0 V を印加します。
CNVss	CNVss		Vss に接続してください。
RESET	リセット入力	入 力	リセット入力端子で、リセットするには 2 μs 以上必要です。
XIN	クロック入力	入 力	メインクロック発生回路の入出力端子です。クロック発生回路を内蔵しており発振周波数の設定はセラミック共振器又は水晶共振器を XIN と XOUT の間に接続して行います。外部クロック入力を利用する場合はクロック発振源を XIN 端子に接続し、XOUT 端子を開放してください。
XOUT	クロック出力	出 力	
P00/PWM4 ~ P02/PWM6, P03/PWM7, P04/PWM0 ~ P07/PWM3	入出力ポート P0	入出力	ポート P0 は 8 ビットの入出力ポートです。入出力方向レジスタを持っており、各ビットごとに入力端子にするか出力端子にするかをプログラムできます。リセット時には入力モードになります。出力形式は、ポート P03 が CMOS 出力、ポート P00 ~ P02 及び P04 ~ P07 が N チャネルオープンドレイン出力です。ポート P0 の詳細な機能については表外の注を参照してください。
	8 ビット PWM 出力	出 力	P00 ~ P03, P04 ~ P07 端子は、それぞれ 8 ビット PWM 出力端子 PWM4 ~ PWM7, PWM0 ~ PWM3 と共用です。出力形式は PWM0 ~ PWM6 が N チャネルオープンドレイン出力、PWM7 が CMOS 出力です。
P10/OUT2, P11/SCL1, P12/SCL2, P13/SDA1, P14/SDA2, P15/G0, P16/INT3/B0, P17/SIN/R0	入出力ポート P1	入出力	ポート P1 は 8 ビットの入出力ポートでポート P0 とほぼ同等の機能を有しています。出力形式はポート P10, P15 ~ P17 が CMOS 出力、ポート P11 ~ P14 が N チャネルオープンドレイン出力です。
	OSD 出力	出 力	P10, P15 ~ P17 端子は、それぞれ OSD 出力端子 OUT2, G0, B0, R0 と共用です。出力形式は CMOS 出力です。
	マルチマスタ I ² C-BUS インタフェース	入出力	P11 ~ P14 端子は、マルチマスタ I ² C-BUS インタフェース使用時、それぞれ SCL1, SCL2, SDA1, SDA2 と共用です。出力形式は N チャネルオープンドレイン出力です。
	外部割り込み入力	入 力	P16 端子は、外部割り込み入力端子 INT3 と共用です。
	シリアル I/O データ入力	入 力	P17 端子は、シリアル I/O データ入力端子 SIN と共用です
P20 ~ P23, P24/AD3 ~ P26/AD1, P27/AD5	入出力ポート P2	入出力	ポート P2 は 8 ビットの入出力ポートでポート P0 とほぼ同等の機能を有しています。出力形式は CMOS 出力です。
	アナログ入力	入 力	P24 ~ P26, P27 端子は、それぞれアナログ入力端子 AD3 ~ AD1, AD5 と共用です。
P30/AD7, P31/AD8	入出力ポート P3	入出力	ポート P30, P31 は 2 ビットの入出力ポートです。ポート P0 とほぼ同等の機能を有しています。出力形式は CMOS 出力です。
	アナログ入力	入 力	P30, P31 端子は、それぞれアナログ入力端子 AD7, AD8 と共用です。
P32	出力ポート P3	出 力	ポート P32 は 1 ビットの出力ポートです。出力形式は、N チャネルオープンドレイン出力です。
P40/AD4, P41/INT2, P42/TIM2, P43/TIM3, P44/INT1, P45/SOUT, P46/SCLK	入力ポート P4	入 力	ポート P40 ~ P46 は 7 ビットの入力ポートです。
	アナログ入力	入 力	P40 端子は、アナログ入力端子 AD4 と共用です。
	外部割り込み入力	入 力	P41, P44 端子は、それぞれ外部割り込み入力端子 INT2, INT1 と共用です。
	外部クロック入力	入 力	P42, P43 端子は、それぞれ外部クロック入力端子 TIM2, TIM3 と共用です。
	シリアル I/O データ出力	出 力	P45 端子は、シリアル I/O データ出力端子 SOUT と共用です。出力形式は N チャネルオープンドレイン出力です。
	シリアル I/O 同期クロック入出力	入出力	P46 端子は、シリアル I/O 同期クロック入出力端子 SCLK と共用です。出力形式は N チャネルオープンドレイン出力です。
P47	出力ポート P4	出 力	ポート P47 は 1 ビットの出力ポートです。出力形式は、N チャネルオープンドレイン出力です。

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

表 11.2 端子の機能説明(つづき)

端子名	名称	入出力	機能
P50, PWM7, P51, P52/R/R1, P53/G/G1, P54/B/B1, P55/OUT1, P56, P57	出力ポート P5	出力	ポート P5 は、8 ビットの出力ポートです。出力形式はポート P50, P51, P56, P57 が N チャネルオープンドレイン出力、ポート P52 ~ P55 が CMOS 出力です。
	PWM 出力	出力	P50 端子は、PWM 出力端子 PWM7 と共用です。出力形式は N チャネルオープンドレイン出力です。
	OSD 出力	出力	P52 ~ P55 は、それぞれ OSD 出力端子 R/R1, G/G1, B/B1, OUT1 と共用です。出力形式は、R, G, B 出力時はアナログ出力、R1, G1, B1, 及び OUT1 出力時は CMOS 出力です。
P60 ~ P62, P65 ~ P67	出力ポート P6	出力	ポート P60 ~ P62, P65 ~ P67 は、6 ビットの出力ポートです。出力形式は N チャネルオープンドレイン出力です。
P63/OSC1/ XCIN, P64/OSC2/ XCOUT	入力ポート P6	入力	ポート P63, P64 は、2 ビットの入力ポートです。
	OSD 用クロック入力	入力	P63 端子は、OSD 用のクロック入力端子 OSC1 と共用です。
	OSD 用クロック出力	出力	P64 端子は、OSD 用のクロック出力端子 OSC2 と共用です。出力形式は CMOS 出力です。
	サブクロック入力	入力	P63 端子は、サブクロック入力端子 XCIN と共用です。
	サブクロック出力	出力	P64 端子は、サブクロック出力端子 XCOUT と共用です。出力形式は CMOS 出力です。
P70/CVIN, P71/ VHOLD, P72/(SIN)	入力ポート P7	入力	ポート P70 ~ P72 は、3 ビットの入力ポートです。
	データスライサ入力	入力	P70, P71 端子は、それぞれデータスライサ入力端子 CVIN, VHOLD と共用です。データスライサ使用時、CVIN はコンデンサを介してコンポジットビデオ信号を入力してください。VHOLD は Vss との間にコンデンサを接続してください。
	シリアル I/O データ入力	入力	P72 端子は、シリアル I/O データ入力端子 SIN と共用です。
HLF/AD6			データスライサ使用時、HLF と Vss の間にコンデンサと抵抗からなるフィルタを接続してください。
	アナログ入力	入力	アナログ入力端子 AD6 です。
HSYNC	水平同期信号	入力	OSD 用の水平同期信号入力端子です。
VSYNC	垂直同期信号	入力	OSD 用の垂直同期信号入力端子です。

注. 図 12.2.1 のメモリマップに示すようにポート P0 はゼロページの 00C016 番地のメモリとして扱われます。ポート P0 はポート P0 方向レジスタ(ゼロページの 00C116 番地)を持っており、入力として使用するか、出力として使用するか、ビット単位にプログラムできます。方向レジスタが“1”にプログラムされている端子は出力端子となります。“0”の場合は入力端子となります。出力端子としてプログラムされている端子に書き込んだデータはポートのラッチに書き込まれ、それがそのまま出力端子に出力されます。出力端子としてプログラムされている端子から読み込んだ場合は、出力端子の内容が読み込まれるのではなく、ポートのラッチの内容が読み込まれます。したがって発光ダイオードなどを直接駆動したため、出力“L”電圧が上がっていても以前に出力した値を正しく読むことができます。入力端子としてプログラムされている端子はフローティングとなり、端子の値を読み込むことができます。書き込んだ場合はポートのラッチに書き込まれるだけで端子はフローティングのままです。

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

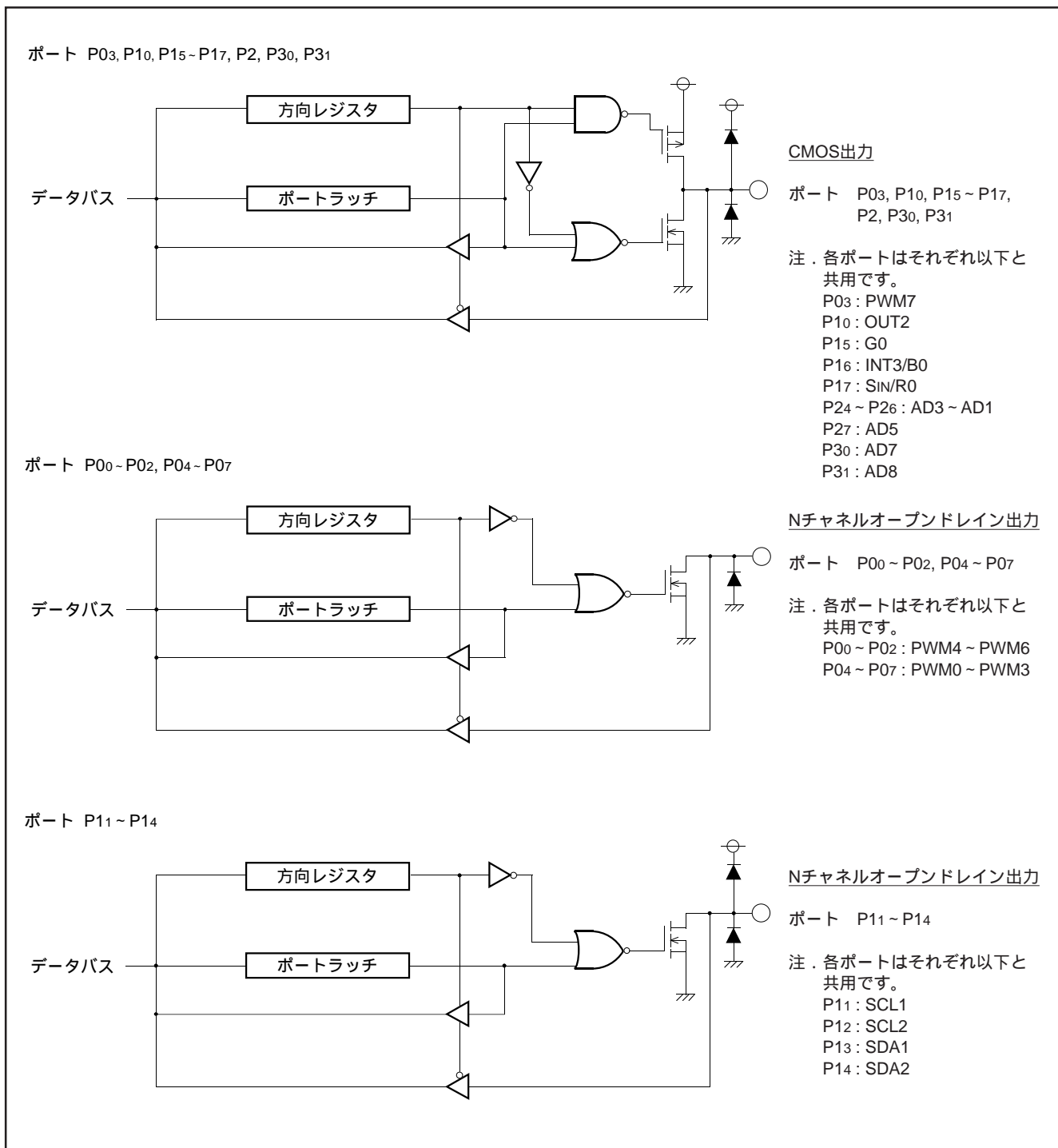


図 11.1 入出力端子のブロック図 (1)

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

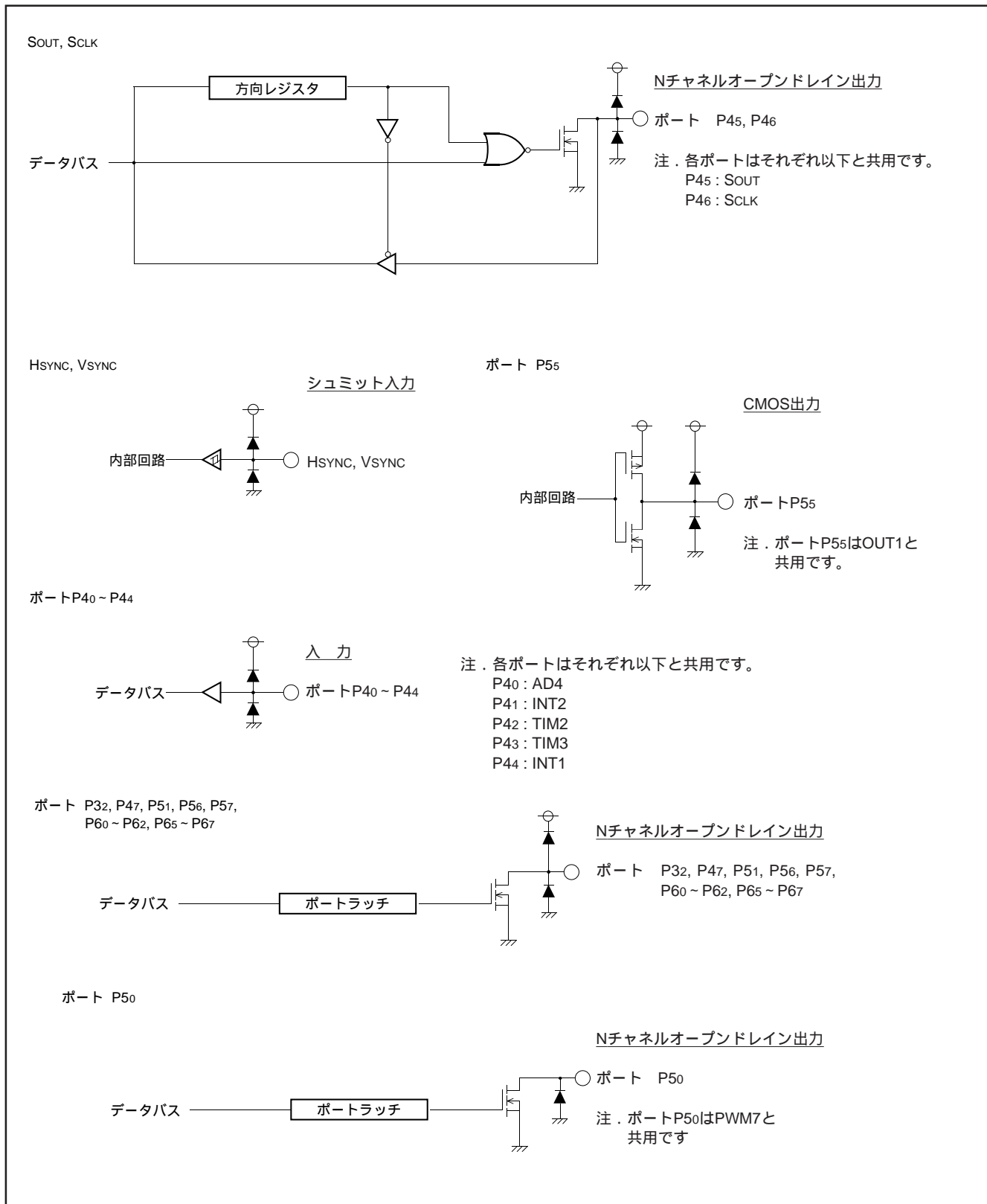


図 11.2 入出力端子のブロック図 (2)

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

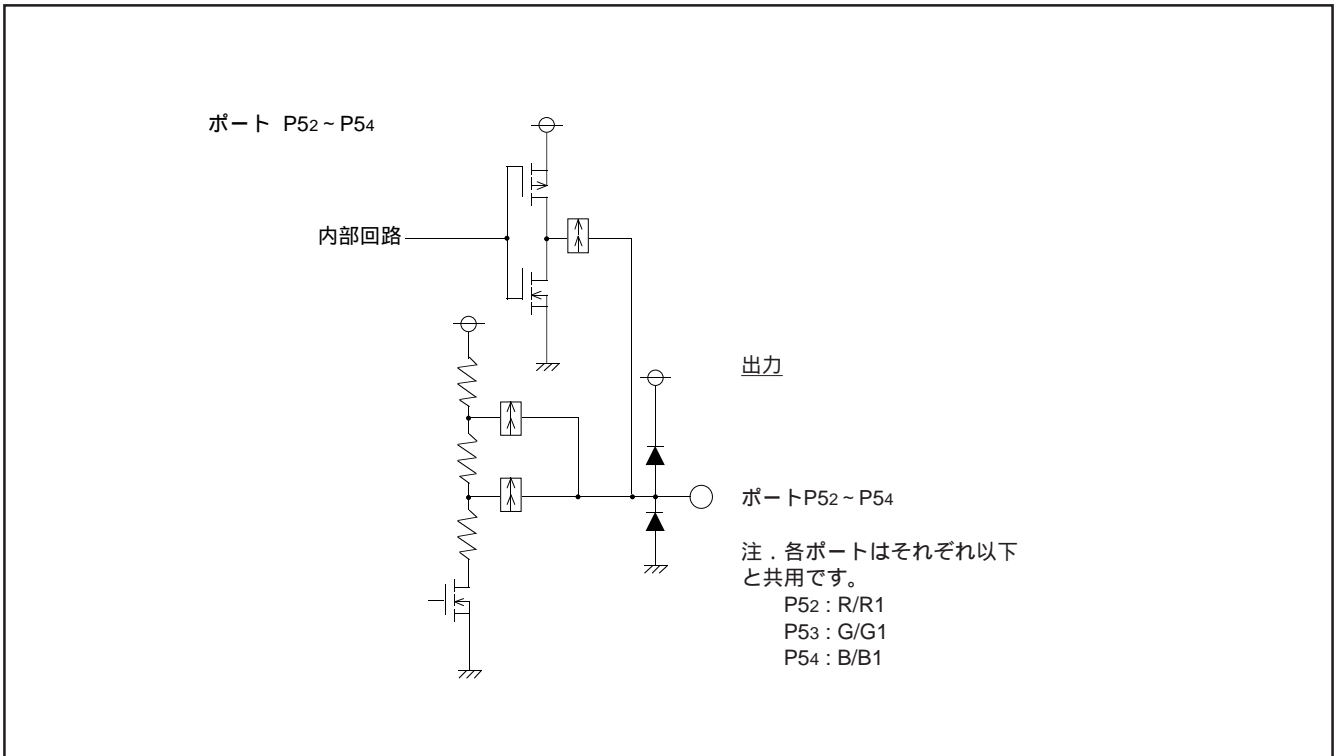


図 11.3 入出力端子のブロック図 (3)

三菱マイクロコンピュータ

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12. 機能ブロック動作説明

12.1 中央演算処理装置 (CPU)

本マイクロコンピュータは、740ファミリ共通のCPUを持っています。

各命令の動作については740ファミリアドレッシングモード及び機械語命令一覧表、又はMELPS 740 PROGRAMMING MANUALを参照ください。

品種に依存する命令については以下のとおりです。

- ・ FST, SLW 命令はありません。
- ・ MUL, DIV 命令が使用可能です。
- ・ WIT 命令が使用可能です。
- ・ STP 命令が使用可能です。

12.1.1 CPUモードレジスタ

CPUモードレジスタには、スタックページの選択ビットやチップの内部システムクロックの選択ビットなどが割り当てられています。

このレジスタは00FB₁₆番地に配置されています。

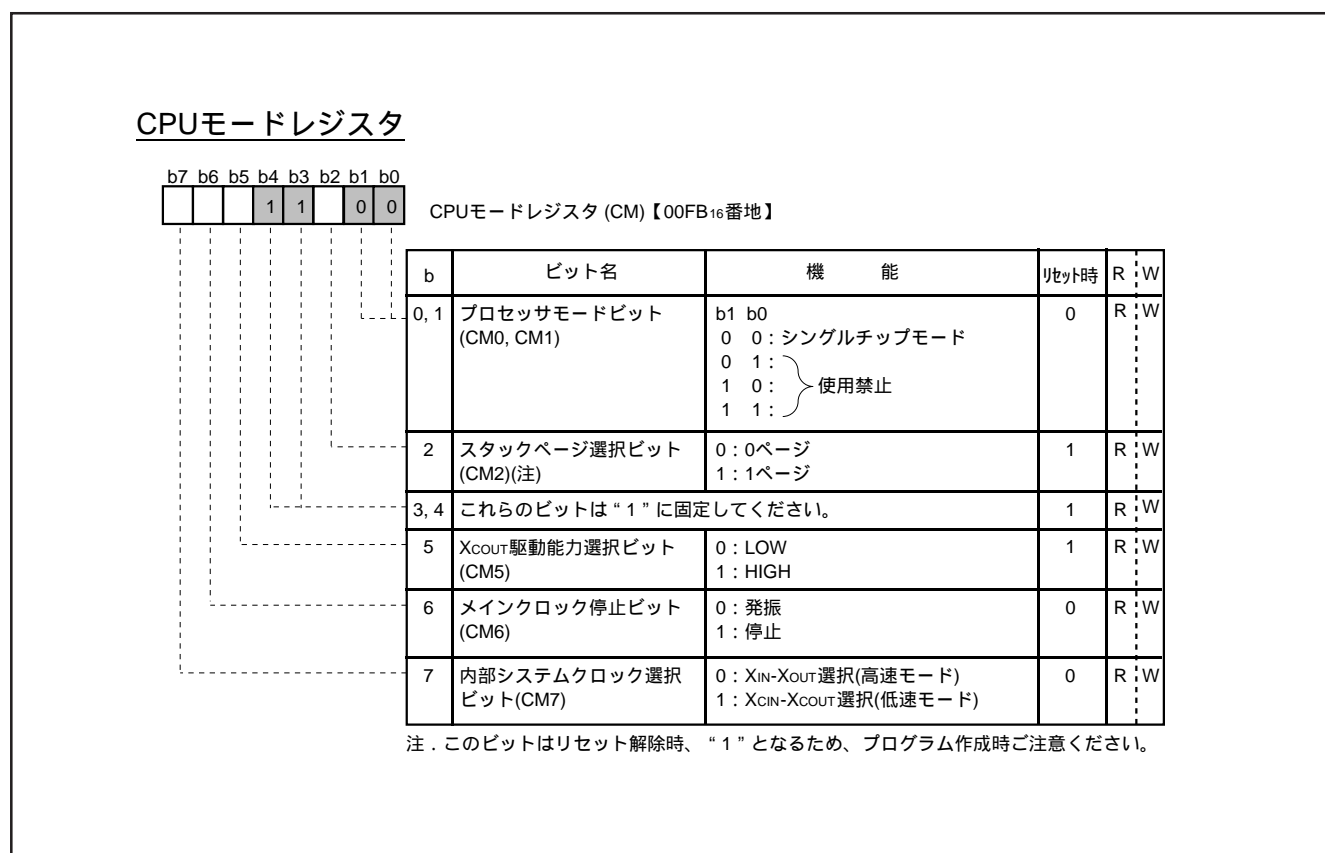


図 12.1.1 CPUモードレジスタ

12.2 メモリ

12.2.1 SFR領域

ゼロページ内にあり、入出力ポート、タイマなどの制御レジスタが配置されています。

12.2.2 RAM

データ格納、サブルーチン呼び出し及び割り込み時のスタックなどに使用します。

12.2.3 ROM

M37280MF-XXXSPでは60Kバイトのプログラム領域があり、M37280MK-XXXSPでは56Kバイトのプログラム領域、及び24Kのデータ専用領域があります。M37280EKSPでは、バンク制御レジスタの設定によって、これら2つの領域(60K、24K+56K)を切り替えることができます。

12.2.4 OSD RAM

CRTに表示する文字コード、文字色などの指定や、文字データを格納します。

12.2.5 OSD ROM

CRTに表示する文字データを格納します。

12.2.6 割り込みベクトル領域

リセット及び割り込みのベクトル番地格納領域です。

12.2.7 ゼロページ

ゼロページアドレッシングモードを使用することにより2語でアクセスできる領域です。

12.2.8 スペシャルページ

スペシャルページアドレッシングモードを使用することにより2語でアクセスできる領域です。

12.2.9 ROM訂正メモリ(RAM)

ROM訂正用のプログラム領域として使用します。

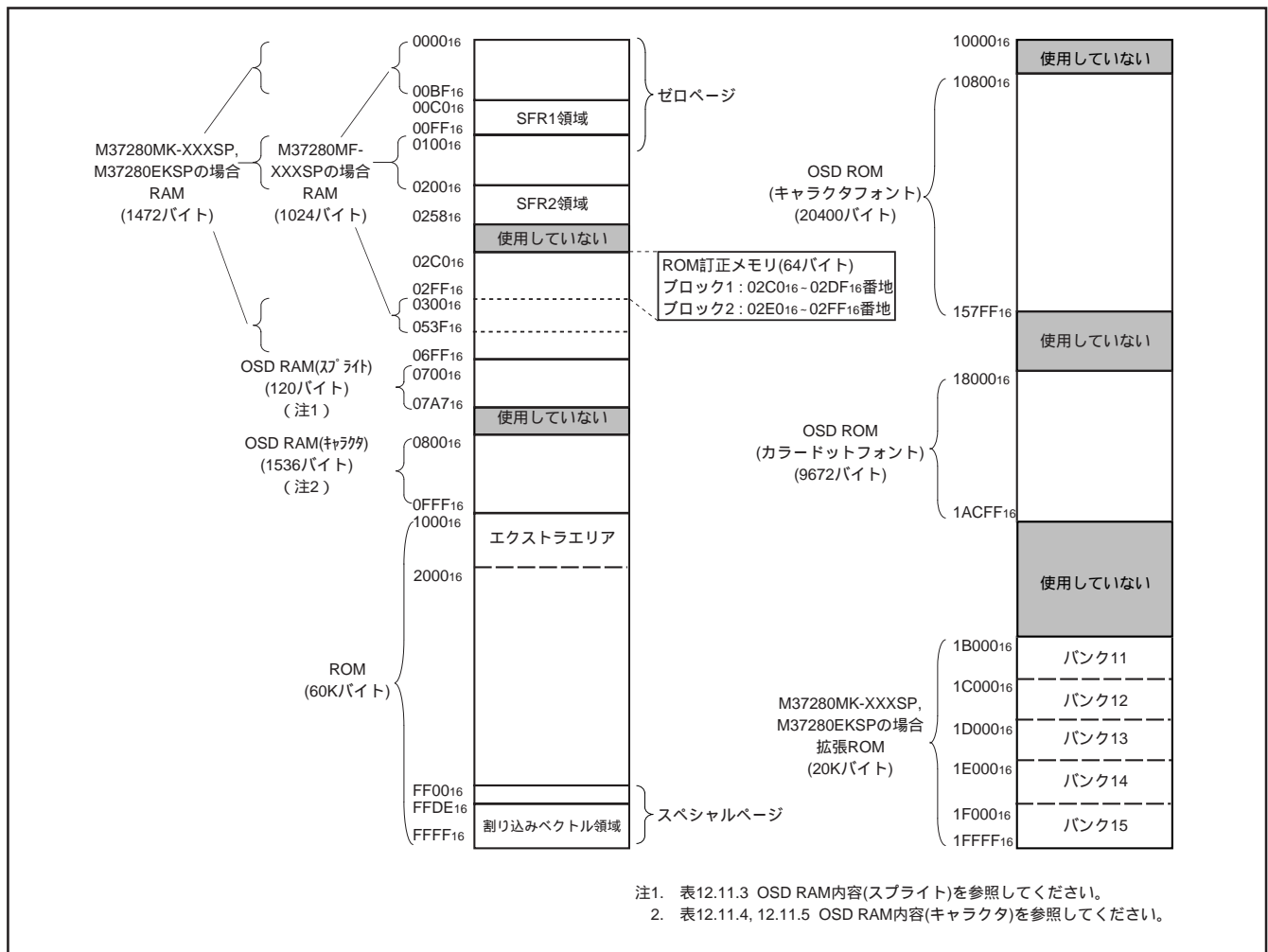


図 12.2.1 メモリ配置図

三菱マイクロコンピュータ

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.2.10 拡張ROM (M37280MK-XXXSP / M37280EKSPのみ)

M37280MK-XXXSP, M37280EKSPではバンクレジスタを設定することによって、1バンク4Kバイトの拡張ROMを5バンク(計20Kバイト)使用することができます。

拡張ROMは1B000₁₆番地~1FFFF₁₆番地に割り付けられています。バンクレジスタを設定し、1000₁₆番地~1FFF₁₆番地をアクセスすることによって、拡張ROM内の各バンクの内容を読み出すことができます。拡張ROMはプログラミング不可のため、データ専用エリアとして使用してください。また、拡張ROMを使用する場合は、1000₁₆番地~1FFF₁₆番地(エクストラエリア)に割り付けられている内部ROMも、プログラム不可でデータ専用エリアとなります。

- 注1. 拡張ROM使用時(BK 7=1)、1000₁₆番地~1FFF₁₆番地のアドレスに対し、ROM訂正機能は動作しません。
2. エミュレータMCU (M37280ERSS) 使用時、バンク制御レジスタのビット7を“0”にすると、1000₁₆番地~FFFF₁₆番地がエミュレート可能となり、拡張ROMは使用できません。“1”にすると、2000₁₆番地~FFFF₁₆番地がエミュレート可能となり、1000₁₆番地~1FFF₁₆番地の領域をアクセスすることによって、バンク選択ビットで指定した領域のデータを読み出すことができます。
3. エミュレータMCU使用時、バンク制御レジスタのビット7を“1”にすると、拡張ROM及びエクストラエリアのエミュレートが不可となるため、この領域には、あらかじめデータ書き込んでから使用してください。
4. M37280MK-XXXSPでは、バンク制御レジスタのビット7を“1”に、M37280MF-XXXSPでは00ED₁₆番地を“0016”に固定してください。

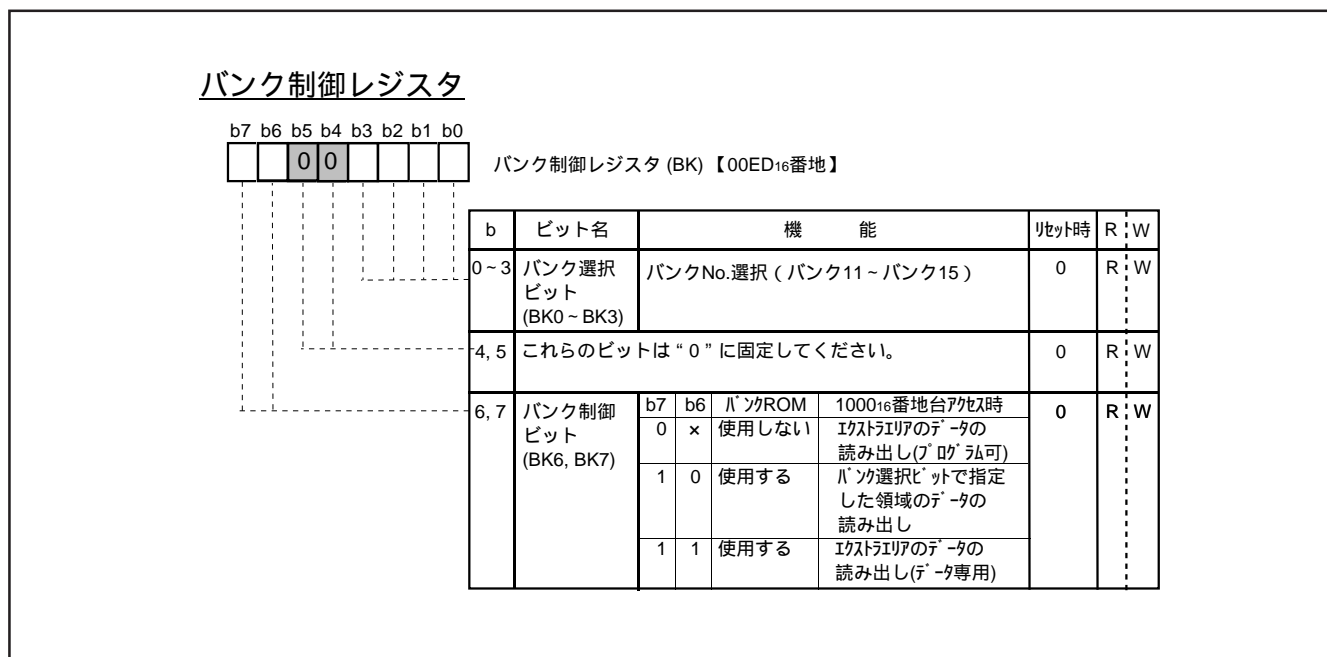
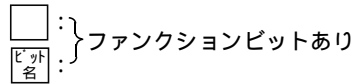


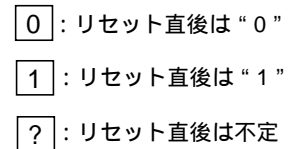
図 12.2.2 バンク制御レジスタ

SFR1領域 (C0₁₆ ~ DF₁₆番地)

<ビット配置図>



<リセット直後の状態>



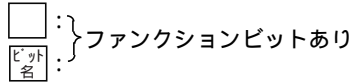
- 0 : “0”に固定してください。
 (“1”を書き込まないでください。)
- 1 : “1”に固定してください。
 (“0”を書き込まないでください。)

番地	レジスタ名	ビット配置図								リセット直後の状態							
		b7						b0	b7						b0		
C0 ₁₆	ポートP0(P0)								?								
C1 ₁₆	ポートP0方向レジスタ(D0)								00 ₁₆								
C2 ₁₆	ポートP1(P1)								?								
C3 ₁₆	ポートP1方向レジスタ(D1)								00 ₁₆								
C4 ₁₆	ポートP2(P2)								?								
C5 ₁₆	ポートP2方向レジスタ(D2)								00 ₁₆								
C6 ₁₆	ポートP3(P3)								?								
C7 ₁₆	ポートP3方向レジスタ(D3)	P6IM	T3CS						00 ₁₆								
C8 ₁₆	ポートP4(P4)								?								
C9 ₁₆	ポートP4方向レジスタ(D4)							0	00 ₁₆								
CA ₁₆	ポートP5(P5)								?								
CB ₁₆	OSDポートコントロールレジスタ(PF)	0	OUT2	OUT1	B	G	R	RGB 2BIT	0	00 ₁₆							
CC ₁₆	ポートP6(P6)								?								
CD ₁₆	ポートP7(P7)								0	0	0	0	0	?	?	?	
CE ₁₆	OSDコントロールレジスタ1(OC1)	OC17	OC16	OC15	OC14	OC13	OC12	OC11	OC10	00 ₁₆							
CF ₁₆	水平位置レジスタ(HP)	HP17	HP16	HP15	HP14	HP13	HP12	HP11	HP10	00 ₁₆							
D0 ₁₆	ブロックコントロールレジスタ1(BC ₁)		BC ₁₆	BC ₁₅	BC ₁₄	BC ₁₃	BC ₁₂	BC ₁₁	BC ₁₀	?							
D1 ₁₆	ブロックコントロールレジスタ2(BC ₂)		BC ₂₆	BC ₂₅	BC ₂₄	BC ₂₃	BC ₂₂	BC ₂₁	BC ₂₀	?							
D2 ₁₆	ブロックコントロールレジスタ3(BC ₃)		BC ₃₆	BC ₃₅	BC ₃₄	BC ₃₃	BC ₃₂	BC ₃₁	BC ₃₀	?							
D3 ₁₆	ブロックコントロールレジスタ4(BC ₄)		BC ₄₆	BC ₄₅	BC ₄₄	BC ₄₃	BC ₄₂	BC ₄₁	BC ₄₀	?							
D4 ₁₆	ブロックコントロールレジスタ5(BC ₅)		BC ₅₆	BC ₅₅	BC ₅₄	BC ₅₃	BC ₅₂	BC ₅₁	BC ₅₀	?							
D5 ₁₆	ブロックコントロールレジスタ6(BC ₆)		BC ₆₆	BC ₆₅	BC ₆₄	BC ₆₃	BC ₆₂	BC ₆₁	BC ₆₀	?							
D6 ₁₆	ブロックコントロールレジスタ7(BC ₇)		BC ₇₆	BC ₇₅	BC ₇₄	BC ₇₃	BC ₇₂	BC ₇₁	BC ₇₀	?							
D7 ₁₆	ブロックコントロールレジスタ8(BC ₈)		BC ₈₆	BC ₈₅	BC ₈₄	BC ₈₃	BC ₈₂	BC ₈₁	BC ₈₀	?							
D8 ₁₆	ブロックコントロールレジスタ9(BC ₉)		BC ₉₆	BC ₉₅	BC ₉₄	BC ₉₃	BC ₉₂	BC ₉₁	BC ₉₀	?							
D9 ₁₆	ブロックコントロールレジスタ10(BC ₁₀)		BC ₁₀₆	BC ₁₀₅	BC ₁₀₄	BC ₁₀₃	BC ₁₀₂	BC ₁₀₁	BC ₁₀₀	?							
DA ₁₆	ブロックコントロールレジスタ11(BC ₁₁)		BC ₁₁₆	BC ₁₁₅	BC ₁₁₄	BC ₁₁₃	BC ₁₁₂	BC ₁₁₁	BC ₁₁₀	?							
DB ₁₆	ブロックコントロールレジスタ12(BC ₁₂)		BC ₁₂₆	BC ₁₂₅	BC ₁₂₄	BC ₁₂₃	BC ₁₂₂	BC ₁₂₁	BC ₁₂₀	?							
DC ₁₆	ブロックコントロールレジスタ13(BC ₁₃)		BC ₁₃₆	BC ₁₃₅	BC ₁₃₄	BC ₁₃₃	BC ₁₃₂	BC ₁₃₁	BC ₁₃₀	?							
DD ₁₆	ブロックコントロールレジスタ14(BC ₁₄)		BC ₁₄₆	BC ₁₄₅	BC ₁₄₄	BC ₁₄₃	BC ₁₄₂	BC ₁₄₁	BC ₁₄₀	?							
DE ₁₆	ブロックコントロールレジスタ15(BC ₁₅)		BC ₁₅₆	BC ₁₅₅	BC ₁₅₄	BC ₁₅₃	BC ₁₅₂	BC ₁₅₁	BC ₁₅₀	?							
DF ₁₆	ブロックコントロールレジスタ16(BC ₁₆)		BC ₁₆₆	BC ₁₆₅	BC ₁₆₄	BC ₁₆₃	BC ₁₆₂	BC ₁₆₁	BC ₁₆₀	?							

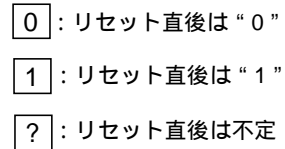
図 12.2.3 SFR (スペシャルファンクションレジスタ) 1メモリマップ (1)

SFR1領域 (E0₁₆ ~ FF₁₆番地)

<ビット配置図>



<リセット直後の状態>



- 0** : “0” に固定してください。
(“1” を書き込まないでください。)
- 1** : “1” に固定してください。
(“0” を書き込まないでください。)

番地	レジスタ名	ビット配置図								リセット直後の状態							
		b7	b6	b5	b4	b3	b2	b1	b0	b7	b6	b5	b4	b3	b2	b1	b0
E0 ₁₆	データライク制御レジスタ1(DSC1)	0	0	0	0	0	DSC12	DSC11	DSC10	00 ₁₆							
E1 ₁₆	データライク制御レジスタ2(DSC2)	0	DSC25	DSC24	DSC23	0	DSC20	? 0 ? 0 ? ? 0 ?									
E2 ₁₆	キャプションレジスタ1(CD1)	CDL17	CDL16	CDL15	CDL14	CDL13	CDL12	CDL11	CDL10	00 ₁₆							
E3 ₁₆	キャプションレジスタ2(CD2)	CDH17	CDH16	CDH15	CDH14	CDH13	CDH12	CDH11	CDH10	00 ₁₆							
E4 ₁₆	キャプションレジスタ3(CD3)	CDL27	CDL26	CDL25	CDL24	CDL23	CDL22	CDL21	CDL20	00 ₁₆							
E5 ₁₆	キャプションレジスタ4(CD4)	CDH27	CDH26	CDH25	CDH24	CDH23	CDH22	CDH21	CDH20	00 ₁₆							
E6 ₁₆	キャプション位置レジスタ(CPS)	CPS7	CPS6	CPS5	CPS4	CPS3	CPS2	CPS1	CPS0	0	0	?	0	0	0	0	0
E7 ₁₆	データスライサテストレジスタ2	00 ₁₆								00 ₁₆							
E8 ₁₆	データスライサテストレジスタ1	00 ₁₆								00 ₁₆							
E9 ₁₆	同期信号カウンタレジスタ(HC)			HC5	HC4	HC3	HC2	HC1	HC0	0	0	?	?	?	?	?	?
EA ₁₆	クロックイン検出レジスタ(CRD)	CRD7	CRD6	CRD5	CRD4	CRD3	00 ₁₆										
EB ₁₆	データロック位置レジスタ(DPS)	DPS7	DPS6	DPS5	DPS4	DPS3	0	0	1	09 ₁₆							
EC ₁₆										?							
ED ₁₆	バンク制御レジスタ(BK)	BK7	BK6	0	0	BK3	BK2	BK1	BK0	00 ₁₆							
EE ₁₆	A-D変換レジスタ(AD)									?							
EF ₁₆	A-D制御レジスタ(ADCON)	0		0	ADVREF	ADSTR	ADIN2	ADIN1	ADINO	0	?	0	0	1	0	0	0
F0 ₁₆	タイマ1(T1)									FF ₁₆							
F1 ₁₆	タイマ2(T2)									07 ₁₆							
F2 ₁₆	タイマ3(T3)									FF ₁₆							
F3 ₁₆	タイマ4(T4)									07 ₁₆							
F4 ₁₆	タイマモードレジスタ1(TM1)	TM17	TM16	TM15	TM14	TM13	TM12	TM11	TM10	00 ₁₆							
F5 ₁₆	タイマモードレジスタ2(TM2)	TM27	TM26	TM25	TM24	TM23	TM22	TM21	TM20	00 ₁₆							
F6 ₁₆	I ² Cデータシフトレジスタ(S0)	D7	D6	D5	D4	D3	D2	D1	D0	?							
F7 ₁₆	I ² Cアドレスレジスタ(S0D)	SAD6	SAD5	SAD4	SAD3	SAD2	SAD1	SAD0	RBW	00 ₁₆							
F8 ₁₆	I ² Cステータスレジスタ(S1)	MST	TRX	BB	PIN	AL	AAS	AD0	LRB	0	0	0	1	0	0	0	?
F9 ₁₆	I ² Cコントロールレジスタ(S1D)	BSEL1	BSEL0	10BIT SAD	ALS	ESO	BC2	BC1	BC0	00 ₁₆							
FA ₁₆	I ² Cクロックコントロールレジスタ(S2)	ACK	ACK BIT	FAST MODE	CCR4	CCR3	CCR2	CCR1	CCR0	00 ₁₆							
FB ₁₆	CPUモードレジスタ(CM)	CM7	CM6	CM5	1	1	CM2	0	0	3C ₁₆							
FC ₁₆	割り込み要求レジスタ1(IREQ1)		ADR	VSCR	OSDR	TM4R	TM3R	TM2R	TM1R	00 ₁₆							
FD ₁₆	割り込み要求レジスタ2(IREQ2)	0	TM56R	IICR	IN2R	CKR	SIOR	DSR	IN1R	00 ₁₆							
FE ₁₆	割り込み制御レジスタ1(ICON1)		ADE	VSCE	OSDE	TM4E	TM3E	TM2E	TM1E	00 ₁₆							
FF ₁₆	割り込み制御レジスタ2(ICON2)	TM56S	TM56E	IICE	IN2E	CKE	SIOE	DSE	IN1E	00 ₁₆							

図 12.2.4 SFR (スペシャルファンクションレジスタ) 1メモリマップ (2)

SFR2領域 (200₁₆ ~ 21F₁₆番地)

<ビット配置図>

: ファンクションビットあり
 {
 ビット名 :

: ファンクションビットなし

0 : “ 0 ” に固定してください。
 (“ 1 ” を書き込まないでください。)

1 : “ 1 ” に固定してください。
 (“ 0 ” を書き込まないでください。)

<リセット直後の状態>

0 : リセット直後は “ 0 ”

1 : リセット直後は “ 1 ”

? : リセット直後は不定

番地	レジスタ名	ビット配置図								リセット直後の状態								
		b7	b6	b5	b4	b3	b2	b1	b0	b7	b6	b5	b4	b3	b2	b1	b0	
200 ₁₆	PWM0レジスタ(PWM0)																	?
201 ₁₆	PWM1レジスタ(PWM1)																	?
202 ₁₆	PWM2レジスタ(PWM2)																	?
203 ₁₆	PWM3レジスタ(PWM3)																	?
204 ₁₆	PWM4レジスタ(PWM4)																	?
205 ₁₆	PWM5レジスタ(PWM5)																	?
206 ₁₆	PWM6レジスタ(PWM6)																	?
207 ₁₆	PWM7レジスタ(PWM7)																	?
208 ₁₆																		?
209 ₁₆																		?
20A ₁₆	PWMモードレジスタ1(PN)					PN4	PN3										PN0	00 ₁₆
20B ₁₆	PWMモードレジスタ2(PW)	PW7	PW6	PW5	PW4	PW3	PW2	PW1	PW0									00 ₁₆
20C ₁₆	ROM訂正アドレス1(上位)																	00 ₁₆
20D ₁₆	ROM訂正アドレス1(下位)																	00 ₁₆
20E ₁₆	ROM訂正アドレス2(上位)																	00 ₁₆
20F ₁₆	ROM訂正アドレス2(下位)																	00 ₁₆
210 ₁₆	ROM訂正許可レジスタ(RCR)							0	0	RCR1	RCR0							00 ₁₆
211 ₁₆	テストレジスタ																	00 ₁₆
212 ₁₆	割り込み入力極性レジスタ(IP)	AD/INT3 SEL	POL3		POL2	POL1												00 ₁₆
213 ₁₆	シリアル/Oモードレジスタ(SM)		SM6	SM5	SM4	SM3	SM2	SM1	SM0									00 ₁₆
214 ₁₆	シリアル/Oレジスタ(SIO)																	?
215 ₁₆	OSDコントロ-ルジ スタ2(OC2)	OC27	OC26	OC25	OC24	OC23	OC22	OC21	OC20									00 ₁₆
216 ₁₆	加ックコントロ-ルジ スタ(CS)		0	0	0	0	CS2	CS1	CS0									00 ₁₆
217 ₁₆	入出力極性コントロ-ルジ スタ(PC)	PC7	PC6	PC5	PC4		PC2	PC1	PC0									80 ₁₆
218 ₁₆	ラスターカラーレジスタ(RC)	RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0									00 ₁₆
219 ₁₆	OSDコントロ-ルジ スタ3(OC3)	OC37	OC36	OC35	OC34	OC33	OC32	OC31	OC30									00 ₁₆
21A ₁₆	タイマ5(TM5)																	FF ₁₆
21B ₁₆	タイマ6(TM6)																	07 ₁₆
21C ₁₆	トップホ-ダ-コントロ-ルジ スタ1(TB1)	TB17	TB16	TB15	TB14	TB13	TB12	TB11	TB10									?
21D ₁₆	ボトムホ-ダ-コントロ-ルジ スタ1(BB1)	BB17	BB16	BB15	BB14	BB13	BB12	BB11	BB10									?
21E ₁₆	トップホ-ダ-コントロ-ルジ スタ2(TB2)									TB21	TB20							?
21F ₁₆	ボトムホ-ダ-コントロ-ルジ スタ2(BB2)									BB21	BB20							?

図 12.2.5 SFR (スペシャルファンクションレジスタ) 2メモリマップ (1)

SFR2領域 (220₁₆ ~ 23F₁₆番地)

<ビット配置図>

: } ファンクションビットあり
 ビット名 : }

: ファンクションビットなし

0 : “ 0 ” に固定してください。
 (“ 1 ” を書き込まないでください。)

1 : “ 1 ” に固定してください。
 (“ 0 ” を書き込まないでください。)

<リセット直後の状態>

0 : リセット直後は “ 0 ”

1 : リセット直後は “ 1 ”

? : リセット直後は不定

番地	レジスタ名	ビット配置図								リセット直後の状態	
		b7							b0	b7	b0
220 ₁₆	垂直位置レジスタ1 ₁ (VP1 ₁)	VP1 ₁ 7	VP1 ₁ 6	VP1 ₁ 5	VP1 ₁ 4	VP1 ₁ 3	VP1 ₁ 2	VP1 ₁ 1	VP1 ₁ 0		?
221 ₁₆	垂直位置レジスタ1 ₂ (VP1 ₂)	VP1 ₂ 7	VP1 ₂ 6	VP1 ₂ 5	VP1 ₂ 4	VP1 ₂ 3	VP1 ₂ 2	VP1 ₂ 1	VP1 ₂ 0		?
222 ₁₆	垂直位置レジスタ1 ₃ (VP1 ₃)	VP1 ₃ 7	VP1 ₃ 6	VP1 ₃ 5	VP1 ₃ 4	VP1 ₃ 3	VP1 ₃ 2	VP1 ₃ 1	VP1 ₃ 0		?
223 ₁₆	垂直位置レジスタ1 ₄ (VP1 ₄)	VP1 ₄ 7	VP1 ₄ 6	VP1 ₄ 5	VP1 ₄ 4	VP1 ₄ 3	VP1 ₄ 2	VP1 ₄ 1	VP1 ₄ 0		?
224 ₁₆	垂直位置レジスタ1 ₅ (VP1 ₅)	VP1 ₅ 7	VP1 ₅ 6	VP1 ₅ 5	VP1 ₅ 4	VP1 ₅ 3	VP1 ₅ 2	VP1 ₅ 1	VP1 ₅ 0		?
225 ₁₆	垂直位置レジスタ1 ₆ (VP1 ₆)	VP1 ₆ 7	VP1 ₆ 6	VP1 ₆ 5	VP1 ₆ 4	VP1 ₆ 3	VP1 ₆ 2	VP1 ₆ 1	VP1 ₆ 0		?
226 ₁₆	垂直位置レジスタ1 ₇ (VP1 ₇)	VP1 ₇ 7	VP1 ₇ 6	VP1 ₇ 5	VP1 ₇ 4	VP1 ₇ 3	VP1 ₇ 2	VP1 ₇ 1	VP1 ₇ 0		?
227 ₁₆	垂直位置レジスタ1 ₈ (VP1 ₈)	VP1 ₈ 7	VP1 ₈ 6	VP1 ₈ 5	VP1 ₈ 4	VP1 ₈ 3	VP1 ₈ 2	VP1 ₈ 1	VP1 ₈ 0		?
228 ₁₆	垂直位置レジスタ1 ₉ (VP1 ₉)	VP1 ₉ 7	VP1 ₉ 6	VP1 ₉ 5	VP1 ₉ 4	VP1 ₉ 3	VP1 ₉ 2	VP1 ₉ 1	VP1 ₉ 0		?
229 ₁₆	垂直位置レジスタ1 ₁₀ (VP1 ₁₀)	VP1 ₁₀ 7	VP1 ₁₀ 6	VP1 ₁₀ 5	VP1 ₁₀ 4	VP1 ₁₀ 3	VP1 ₁₀ 2	VP1 ₁₀ 1	VP1 ₁₀ 0		?
22A ₁₆	垂直位置レジスタ1 ₁₁ (VP1 ₁₁)	VP1 ₁₁ 7	VP1 ₁₁ 6	VP1 ₁₁ 5	VP1 ₁₁ 4	VP1 ₁₁ 3	VP1 ₁₁ 2	VP1 ₁₁ 1	VP1 ₁₁ 0		?
22B ₁₆	垂直位置レジスタ1 ₁₂ (VP1 ₁₂)	VP1 ₁₂ 7	VP1 ₁₂ 6	VP1 ₁₂ 5	VP1 ₁₂ 4	VP1 ₁₂ 3	VP1 ₁₂ 2	VP1 ₁₂ 1	VP1 ₁₂ 0		?
22C ₁₆	垂直位置レジスタ1 ₁₃ (VP1 ₁₃)	VP1 ₁₃ 7	VP1 ₁₃ 6	VP1 ₁₃ 5	VP1 ₁₃ 4	VP1 ₁₃ 3	VP1 ₁₃ 2	VP1 ₁₃ 1	VP1 ₁₃ 0		?
22D ₁₆	垂直位置レジスタ1 ₁₄ (VP1 ₁₄)	VP1 ₁₄ 7	VP1 ₁₄ 6	VP1 ₁₄ 5	VP1 ₁₄ 4	VP1 ₁₄ 3	VP1 ₁₄ 2	VP1 ₁₄ 1	VP1 ₁₄ 0		?
22E ₁₆	垂直位置レジスタ1 ₁₅ (VP1 ₁₅)	VP1 ₁₅ 7	VP1 ₁₅ 6	VP1 ₁₅ 5	VP1 ₁₅ 4	VP1 ₁₅ 3	VP1 ₁₅ 2	VP1 ₁₅ 1	VP1 ₁₅ 0		?
22F ₁₆	垂直位置レジスタ1 ₁₆ (VP1 ₁₆)	VP1 ₁₆ 7	VP1 ₁₆ 6	VP1 ₁₆ 5	VP1 ₁₆ 4	VP1 ₁₆ 3	VP1 ₁₆ 2	VP1 ₁₆ 1	VP1 ₁₆ 0		?
230 ₁₆	垂直位置レジスタ2 ₁ (VP2 ₁)							VP2 ₁ 1	VP2 ₁ 0		?
231 ₁₆	垂直位置レジスタ2 ₂ (VP2 ₂)							VP2 ₂ 1	VP2 ₂ 0		?
232 ₁₆	垂直位置レジスタ2 ₃ (VP2 ₃)							VP2 ₃ 1	VP2 ₃ 0		?
233 ₁₆	垂直位置レジスタ2 ₄ (VP2 ₄)							VP2 ₄ 1	VP2 ₄ 0		?
234 ₁₆	垂直位置レジスタ2 ₅ (VP2 ₅)							VP2 ₅ 1	VP2 ₅ 0		?
235 ₁₆	垂直位置レジスタ2 ₆ (VP2 ₆)							VP2 ₆ 1	VP2 ₆ 0		?
236 ₁₆	垂直位置レジスタ2 ₇ (VP2 ₇)							VP2 ₇ 1	VP2 ₇ 0		?
237 ₁₆	垂直位置レジスタ2 ₈ (VP2 ₈)							VP2 ₈ 1	VP2 ₈ 0		?
238 ₁₆	垂直位置レジスタ2 ₉ (VP2 ₉)							VP2 ₉ 1	VP2 ₉ 0		?
239 ₁₆	垂直位置レジスタ2 ₁₀ (VP2 ₁₀)							VP2 ₁₀ 1	VP2 ₁₀ 0		?
23A ₁₆	垂直位置レジスタ2 ₁₁ (VP2 ₁₁)							VP2 ₁₁ 1	VP2 ₁₁ 0		?
23B ₁₆	垂直位置レジスタ2 ₁₂ (VP2 ₁₂)							VP2 ₁₂ 1	VP2 ₁₂ 0		?
23C ₁₆	垂直位置レジスタ2 ₁₃ (VP2 ₁₃)							VP2 ₁₃ 1	VP2 ₁₃ 0		?
23D ₁₆	垂直位置レジスタ2 ₁₄ (VP2 ₁₄)							VP2 ₁₄ 1	VP2 ₁₄ 0		?
23E ₁₆	垂直位置レジスタ2 ₁₅ (VP2 ₁₅)							VP2 ₁₅ 1	VP2 ₁₅ 0		?
23F ₁₆	垂直位置レジスタ2 ₁₆ (VP2 ₁₆)							VP2 ₁₆ 1	VP2 ₁₆ 0		?

図 12.2.6 SFR (スペシャルファンクションレジスタ) 2 のメモリマップ (2)

SFR2領域 (240₁₆ ~ 258₁₆番地)

<ビット配置図>

: } ファンクションビットあり
 ビット名 : }

: ファンクションビットなし

0 : “ 0 ” に固定してください。
 (“ 1 ” を書き込まないでください。)

1 : “ 1 ” に固定してください。
 (“ 0 ” を書き込まないでください。)

<リセット直後の状態>

0 : リセット直後は “ 0 ”

1 : リセット直後は “ 1 ”

? : リセット直後は不定

番地	レジスタ名	ビット配置図								リセット直後の状態							
		b7							b0	b7							b0
240 ₁₆										?							
241 ₁₆	カーパレットレジスタ1(CR1)		CR ₁₆	CR ₁₅	CR ₁₄	CR ₁₃	CR ₁₂	CR ₁₁	CR ₁₀	?							
242 ₁₆	カーパレットレジスタ2(CR2)		CR ₂₆	CR ₂₅	CR ₂₄	CR ₂₃	CR ₂₂	CR ₂₁	CR ₂₀	?							
243 ₁₆	カーパレットレジスタ3(CR3)		CR ₃₆	CR ₃₅	CR ₃₄	CR ₃₃	CR ₃₂	CR ₃₁	CR ₃₀	?							
244 ₁₆	カーパレットレジスタ4(CR4)		CR ₄₆	CR ₄₅	CR ₄₄	CR ₄₃	CR ₄₂	CR ₄₁	CR ₄₀	?							
245 ₁₆	カーパレットレジスタ5(CR5)		CR ₅₆	CR ₅₅	CR ₅₄	CR ₅₃	CR ₅₂	CR ₅₁	CR ₅₀	?							
246 ₁₆	カーパレットレジスタ6(CR6)		CR ₆₆	CR ₆₅	CR ₆₄	CR ₆₃	CR ₆₂	CR ₆₁	CR ₆₀	?							
247 ₁₆	カーパレットレジスタ7(CR7)		CR ₇₆	CR ₇₅	CR ₇₄	CR ₇₃	CR ₇₂	CR ₇₁	CR ₇₀	?							
248 ₁₆										?							
249 ₁₆	カーパレットレジスタ9(CR9)		CR ₉₆	CR ₉₅	CR ₉₄	CR ₉₃	CR ₉₂	CR ₉₁	CR ₉₀	?							
24A ₁₆	カーパレットレジスタ10(CR10)		CR ₁₀₆	CR ₁₀₅	CR ₁₀₄	CR ₁₀₃	CR ₁₀₂	CR ₁₀₁	CR ₁₀₀	?							
24B ₁₆	カーパレットレジスタ11(CR11)		CR ₁₁₆	CR ₁₁₅	CR ₁₁₄	CR ₁₁₃	CR ₁₁₂	CR ₁₁₁	CR ₁₁₀	?							
24C ₁₆	カーパレットレジスタ12(CR12)		CR ₁₂₆	CR ₁₂₅	CR ₁₂₄	CR ₁₂₃	CR ₁₂₂	CR ₁₂₁	CR ₁₂₀	?							
24D ₁₆	カーパレットレジスタ13(CR13)		CR ₁₃₆	CR ₁₃₅	CR ₁₃₄	CR ₁₃₃	CR ₁₃₂	CR ₁₃₁	CR ₁₃₀	?							
24E ₁₆	カーパレットレジスタ14(CR14)		CR ₁₄₆	CR ₁₄₅	CR ₁₄₄	CR ₁₄₃	CR ₁₄₂	CR ₁₄₁	CR ₁₄₀	?							
24F ₁₆	カーパレットレジスタ15(CR15)		CR ₁₅₆	CR ₁₅₅	CR ₁₅₄	CR ₁₅₃	CR ₁₅₂	CR ₁₅₁	CR ₁₅₀	?							
250 ₁₆	レフトボタコントロールレジスタ1(LB1)	LB17	LB16	LB15	LB14	LB13	LB12	LB11	LB10	0116							
251 ₁₆	レフトボタコントロールレジスタ2(LB2)						LB22	LB21	LB20	0016							
252 ₁₆	ライトボタコントロールレジスタ1(RB1)	RB17	RB16	RB15	RB14	RB13	RB12	RB11	RB10	FF16							
253 ₁₆	ライトボタコントロールレジスタ2(RB2)						RB22	RB21	RB20	0716							
254 ₁₆	スライト垂直位置レジスタ1(VS1)	VS17	VS16	VS15	VS14	VS13	VS12	VS11	VS10	?							
255 ₁₆	スライト垂直位置レジスタ2(VS2)							VS21	VS20	0016							
256 ₁₆	スライト水平位置レジスタ1(HS1)	HS17	HS16	HS15	HS14	HS13	HS12	HS11	HS10	?							
257 ₁₆	スライト水平位置レジスタ2(HS2)						HS22	HS21	HS20	0	0	0	0	0	?	?	?
258 ₁₆	スライトOSD制御レジスタ(SC)			SC5	SC4	SC3	SC2	SC1	SC0	0016							

図 12.2.7 SFR (スペシャルファンクションレジスタ) 2 のメモリマップ (3)

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

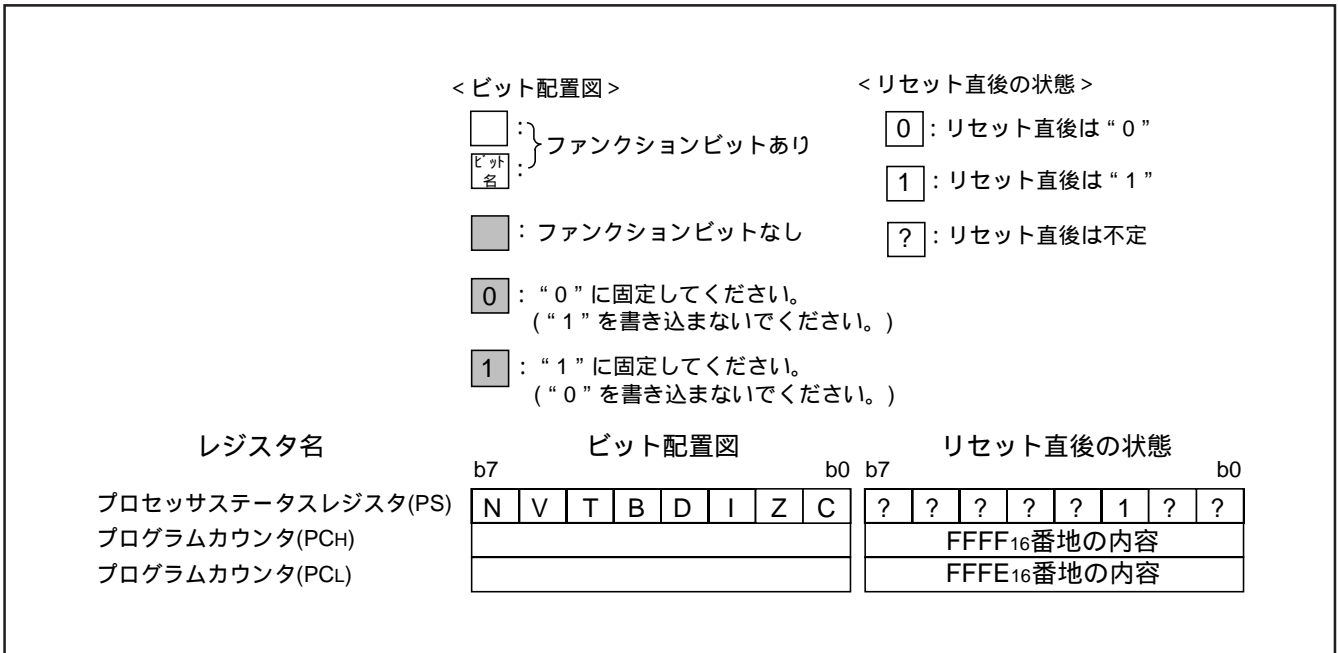
SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

図 12.2.8 プロセッサステータスレジスタとプログラムカウンタのリセット時の内部状態

M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.3 割り込み

割り込みはベクトル割り込みで、外部3要因、内部14要因、ソフトウェア1要因、及びリセットの19の要因から発生することが可能です。表12.3.1にベクトルテーブルと優先順位を示します。リセットは割り込みと同じような動作をしますので、この表中に入れておきます。

割り込みを受け付けると、

プログラムカウンタとプロセッサステータスレジスタが自動的にスタックへ待避されます。

割り込み禁止フラグIが“1”に、割り込み要求ビットが“0”になります。

ベクトル番地に格納されている飛び先番地がプログラムカウンタに入ります

リセットは何ものによっても禁止されることはありません。これら以外の割り込みは割り込み禁止フラグIが“1”のとき、受け付けられません。

BRK 命令割り込みを除く各割り込みは、割り込み要求ビットと割り込み許可ビットを持っています。割り込み要求ビットは割り込み要求レジスタ1, 2、割り込み許可ビットは割り込み制御レジスタ1, 2の各ビットに割り当てられています。割り込み関係レジスタを図12.3.2～図12.3.6に示します。

リセットとBRK 命令割り込みを除いた割り込みは、割り込み許可ビットが“1”、割り込み要求ビットが“1”、かつ割り込み禁止フラグIが“0”のとき、受け付けられます。割

り込み要求ビットはプログラムで“0”にできますが、“1”にはできません。割り込み許可ビットはプログラムで“0”又は“1”にできます。

リセットは、割り込み優先順位中、最優先のノンマスクブル割り込みとして処理されます。図12.3.1に割り込み制御図を示します。

12.3.1 割り込み要因

(1) VSYNC, OSD 割り込み

VSYNC割り込みは、垂直同期信号に同期した割り込み要求です。

OSD 割り込みは、CRT への文字ブロック表示終了後に発生する割り込みです。

(2) INT1, INT2 割り込み

外部割り込み入力で、各端子のレベルが“L”から“H”、又は“H”から“L”に変化するのを検出して割り込み要求を発生します。入力極性は、割り込み入力極性レジスタ(0212₁₆番地)のビット3, ビット4によって選択されます。これらのビットが“0”の場合“L”から“H”の変化、“1”の場合“H”から“L”の変化が検出されます。ただし、リセット時は“0”になります。

(3) タイマ1～4 割り込み

タイマ1～4のオーパフローにより割り込みが発生します。

表 12.3.1 割り込みベクトル番地と優先順位

優先順位	割り込み要因	ベクトル番地		備考
		上位	下位	
1	リセット	FFFF ₁₆	FFFE ₁₆	ノンマスクブル
2	OSD 割り込み	FFFD ₁₆	FFFC ₁₆	
3	INT1 割り込み	FFFB ₁₆	FFFA ₁₆	極性プログラマブル
4	データスライサ割り込み	FFF9 ₁₆	FFF8 ₁₆	
5	シリアル I/O 割り込み	FFF7 ₁₆	FFF6 ₁₆	
6	タイマ4 割り込み	FFF5 ₁₆	FFF4 ₁₆	
7	f(XIN)/4096・スプライト OSD 割り込み	FFF3 ₁₆	FFF2 ₁₆	ソフトウェアによる要因の切り換え(注)
8	VSYNC 割り込み	FFF1 ₁₆	FFF0 ₁₆	
9	タイマ3 割り込み	FFEF ₁₆	FFEE ₁₆	
10	タイマ2 割り込み	FFED ₁₆	FFEC ₁₆	
11	タイマ1 割り込み	FFEB ₁₆	FFEA ₁₆	
12	A-D 変換・INT3 割り込み	FFE9 ₁₆	FFE8 ₁₆	ソフトウェアによる要因の切り換え(注)/ INT3 割り込み時、極性プログラマブル
13	INT2 割り込み	FFE7 ₁₆	FFE6 ₁₆	極性プログラマブル
14	マルチマスタ I ² C-BUS インタフェース割り込み	FFE5 ₁₆	FFE4 ₁₆	
15	タイマ5・6 割り込み	FFE3 ₁₆	FFE2 ₁₆	ソフトウェアによる要因の切り換え(注)
16	BRK 命令割り込み	FFDF ₁₆	FFDE ₁₆	ノンマスクブル

注. プログラムの途中で要因切り換えを行うと不要な割り込みが発生します。そのため、要因の設定はプログラムの初期設定時に行ってください。

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

(4) シリアル I/O 割り込み

クロック同期形シリアル I/O からの割り込み要求です。

(5) $f(XIN)/4096$ ・スプライト OSD 割り込み

$f(XIN)$ の4096分周で割り込みが発生します。ただし、PWM
モードレジスタ1のビット0を“0”に設定してください。

スプライト OSD 割り込みはスプライト表示終了後に割り
込みが発生します。

$f(XIN)/4096$ 割り込みとスプライト OSD 割り込みはベクトル
を共用していますので、割り込み要因はスプライト OSD
制御レジスタ (0258₁₆ 番地) のビット5で選択します。

(6) データスライサ割り込み

データスライサの終了時に割り込みが発生します。

(7) マルチマスタ I²C-BUS インタフェース割り込み

マルチマスタ I²C-BUS インタフェースに関する割り込み
要求です。

(8) A-D 変換・INT3 割り込み

A-D 変換終了時に割り込みが発生します。

INT3 割り込みは外部割り込み入力で、各端子のレベルが
“L” から “H”、又は “H” から “L” に変化するのを検出し
て割り込み要求を発生します。入力極性は、割り込み入力極
性レジスタ (0212₁₆ 番地) のビット6によって選択されます。
これらのビットが“0”の場合“L”から“H”の変化、“1”の
場合“H”から“L”の変化が検出されます。ただし、リセッ
ト時は“0”になります。

A-D 変換割り込みと INT3 割り込みはベクトルを共用して
いますので、割り込み要因は割り込み入力極性レジスタ
(0212₁₆ 番地) のビット7で選択します。

(9) タイマ 5・6 割り込み

タイマ 5, 6 のオーバーフローにより割り込みが発生します。
優先順位は同じで、ソフトウェアによって切り替えます。

(10) BRK 命令割り込み

優先順位が最下位のソフトウェア割り込みで、対応した
割り込み許可ビットを持たず、割り込み禁止フラグ の影響
を受けません (ノンマスクابل)。

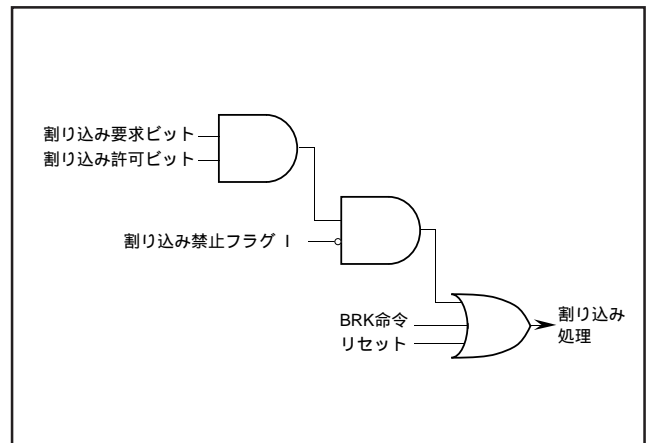


図 12.3.1 割り込み制御図

割り込み要求レジスタ1

b7 b6 b5 b4 b3 b2 b1 b0

割り込み要求レジスタ1(IREQ1)【00FC₁₆番地】

b	ビット名	機能	リット時	R	W
0	タイマ1割り込み要求ビット (TM1R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
1	タイマ2割り込み要求ビット (TM2R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
2	タイマ3割り込み要求ビット (TM3R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
3	タイマ4割り込み要求ビット (TM4R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
4	OSD割り込み要求ビット (OSDR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
5	VSYNC割り込み要求ビット (VSCR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
6	A-D変換・INT3割り込み要求ビット(ADR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
7	このビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

* . ソフトウェアによって“0”にできますが、“1”にはできません。

図 12.3.2 割り込み要求レジスタ 1

割り込み要求レジスタ2

b7 b6 b5 b4 b3 b2 b1 b0

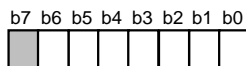
割り込み要求レジスタ2(IREQ2)【00FD₁₆番地】

b	ビット名	機能	リット時	R	W
0	INT1割り込み要求ビット (IN1R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
1	データスライサ割り込み要求ビット(DSR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
2	シリアルI/O割り込み要求ビット(SIOR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
3	f(X _{IN})/4096・スプライトOSD割り込み要求ビット(CKR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
4	INT2割り込み要求ビット(IN2R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
5	マルチスライスC-BUSインタフェース割り込み要求ビット(IICR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
6	タイマ5・6割り込み要求ビット(TM56R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
7	このビットは“0”に固定してください。		0	R	W

* . ソフトウェアによって“0”にできますが、“1”にはできません。

図 12.3.3 割り込み要求レジスタ 2

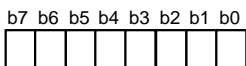
割り込み制御レジスタ1

割り込み制御レジスタ1(ICON1)【00FE₁₆番地】

b	ビット名	機能	リセット時	R/W
0	タイマ1割り込み許可ビット (TM1E)	0: 割り込み禁止 1: 割り込み許可	0	R/W
1	タイマ2割り込み許可ビット (TM2E)	0: 割り込み禁止 1: 割り込み許可	0	R/W
2	タイマ3割り込み許可ビット (TM3E)	0: 割り込み禁止 1: 割り込み許可	0	R/W
3	タイマ4割り込み許可ビット (TM4E)	0: 割り込み禁止 1: 割り込み許可	0	R/W
4	OSD割り込み許可ビット (OSDE)	0: 割り込み禁止 1: 割り込み許可	0	R/W
5	V _{SYNC} 割り込み許可ビット (VSCE)	0: 割り込み禁止 1: 割り込み許可	0	R/W
6	A-D変換・INT3割り込み許可ビット (ADE)	0: 割り込み禁止 1: 割り込み許可	0	R/W
7	このビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は“0”です。		0	R/-

図 12.3.4 割り込み制御レジスタ1

割り込み制御レジスタ2

割り込み制御レジスタ2(ICON2)【00FF₁₆番地】

b	ビット名	機能	リセット時	R/W
0	INT1割り込み許可ビット (IN1E)	0: 割り込み禁止 1: 割り込み許可	0	R/W
1	データサイサ割り込み許可ビット(DSE)	0: 割り込み禁止 1: 割り込み許可	0	R/W
2	シリアルI/O割り込み許可ビット(SIOE)	0: 割り込み禁止 1: 割り込み許可	0	R/W
3	f(X _{IN})/4096・スプライトOSD割り込み許可ビット(CKE)	0: 割り込み禁止 1: 割り込み許可	0	R/W
4	INT2割り込み許可ビット(IN2E)	0: 割り込み禁止 1: 割り込み許可	0	R/W
5	マルチマスターC-BUSインターフェース割り込み許可ビット(IICE)	0: 割り込み禁止 1: 割り込み許可	0	R/W
6	タイマ5・6割り込み許可ビット(TM56E)	0: 割り込み禁止 1: 割り込み許可	0	R/W
7	タイマ5・6割り込み切り替えビット(TM56S)	0: タイマ5 1: タイマ6	0	R/W

図 12.3.5 割り込み要求レジスタ2

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

割り込み入力極性レジスタ

b7 b6 b5 b4 b3 b2 b1 b0

割り込み入力極性レジスタ(IP)【0212₁₆番地】

b	ビット名	機能	セット時	R	W
0~2	これらのビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
3	INT1極性切り替えビット (POL1)	0: 正極性 1: 負極性	0	R	W
4	INT2極性切り替えビット (POL2)	0: 正極性 1: 負極性	0	R	W
5	このビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
6	INT3極性切り替えビット (POL3)	0: 正極性 1: 負極性	0	R	W
7	A-D変換・INT3割り込み要因選択ビット (AD/INT3SEL)	0: INT3割り込み 1: A-D変換割り込み	0	R	W

図 12.3.6 割り込み入力極性レジスタ

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.4 タイマ

タイマは、タイマ1、タイマ2、タイマ3、タイマ4、タイマ5、タイマ6の6本あります。いずれもタイマラッチ付き8ビットタイマです。図12.4.3にタイマのブロック図を示します。

タイマ1～6は、すべてダウンカウント動作で分周比は $1/(n+1)$ です。これらのタイマは、タイマラッチ(00F0₁₆～00F3₁₆:タイマ1～タイマ4、021A₁₆, 021B₁₆:タイマ5、タイマ6)に値を書き込むことで同時にタイマにも値が設定されます。

タイマへの設定直後からカウントソースの入力によってnn16-1, nn16-2, ..., 01₁₆, 00₁₆とダウンカウントし、タイマの値が00₁₆となった次のカウントソース入力でオーバーフローが起こり割り込み要求が発生します。

以下にそれぞれのタイマについて説明します。

12.4.1 タイマ1

タイマ1のカウントソースは次のいずれかを選択できます。

- ・ $f(XIN)/16$ 又は $f(XCIN)/16$
- ・ $f(XIN)/4096$ 又は $f(XCIN)/4096$
- ・P42/TIM2 端子からの外部クロック

タイマモードレジスタ1(00F4₁₆番地)のビット5及びビット0の2ビットを用いていずれか一つを選択します。

また、 $f(XIN)$, $f(XCIN)$ はCPUモードレジスタのビット7によって選択します。

タイマ1オーバーフローによりタイマ1割り込み要求が発生します。

12.4.2 タイマ2

タイマ2のカウントソースは次のいずれかを選択できます。

- ・ $f(XIN)/16$ 又は $f(XCIN)/16$
- ・タイマ1のオーバーフロー信号
- ・TIM2 端子からの外部クロック

タイマモードレジスタ1(00F4₁₆番地)のビット4、ビット1の2ビットを用いてこの3種類から一つを選択します。また、 $f(XIN)$, $f(XCIN)$ はCPUモードレジスタのビット7によって選択します。カウントソースをタイマ1のオーバーフロー信号とすることで、タイマ1を8ビットプリスケアラとして用いることができます。

タイマ2オーバーフローによりタイマ2割り込み要求が発生します。

12.4.3 タイマ3

タイマ3のカウントソースは次のいずれかを選択できません。

- ・ $f(XIN)/16$ 又は $f(XCIN)/16$
- ・ $f(XCIN)$
- ・TIM3 端子からの外部クロック

タイマモードレジスタ2(00F5₁₆番地)のビット0, 00C7₁₆番地のビット6の2ビットを用いてこの3種類から一つを選択します。また、 $f(XIN)$, $f(XCIN)$ はCPUモードレジスタのビット7によって選択します。

タイマ3オーバーフローによりタイマ3割り込み要求が発生します。

12.4.4 タイマ4

タイマ4のカウントソースは次のいずれかを選択できません。

- ・ $f(XIN)/16$ 又は $f(XCIN)/16$
- ・ $f(XIN)/2$ 又は $f(XCIN)/2$
- ・ $f(XCIN)$
- ・タイマ3のオーバーフロー信号

タイマモードレジスタ2(00F5₁₆番地)のビット4、及びビット1の2ビットを用いてこの4種類から一つを選択します。また、 $f(XIN)$, $f(XCIN)$ はCPUモードレジスタのビット7によって選択します。カウントソースをタイマ3のオーバーフロー信号とすることで、タイマ3を8ビットのプリスケアラとして用いることができます。

タイマ4オーバーフローによりタイマ4割り込み要求が発生します。

12.4.5 タイマ5

タイマ5のカウントソースは次のいずれかを選択できません。

- ・ $f(XIN)/16$ 又は $f(XCIN)/16$
- ・タイマ2のオーバーフロー信号
- ・タイマ4のオーバーフロー信号

タイマモードレジスタ1(00F4₁₆番地)のビット6、タイマモードレジスタ2(00F5₁₆番地)のビット7の2ビットを用いてこの3種類から一つを選択します。カウントソースをタイマ2又はタイマ4のオーバーフロー信号とすることで、タイマ2又はタイマ4を8ビットのプリスケアラとして用いることができます。 $f(XIN)$, $f(XCIN)$ はCPUモードレジスタのビット7によって選択します。

タイマ5オーバーフローによりタイマ5割り込み要求が発生します。

M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.4.6 タイマ6

タイマ6のカウンタソースは次のいずれかを選択できます。

- ・ $f(XIN)/16$ 又は $f(XCIN)/16$
- ・ タイマ5のオーバフロー信号

タイマモードレジスタ1(00F4₁₆番地)のビット7を用いてこの2種類から一つを選択します。また、 $f(XIN)$ 、 $f(XCIN)$ はCPUモードレジスタのビット7によって選択します。カウンタソースをタイマ5のオーバフロー信号とすることでタイマ5を8ビットのプリスケラとして用いることができます。

タイマ6オーバフローによりタイマ6割り込み要求が発生します。

リセット時、タイマ3、タイマ4はハードウェア的に接続され、タイマ3に“FF₁₆”、タイマ4に“07₁₆”がセットされます。そして、タイマ3のカウンタソースとして $f(XIN)^*/16$ が選択されます。この状態でのタイマ4オーバフローによって内部リセットが解除され、同時に内部クロックが供給されます。

STP命令実行時、タイマ3、タイマ4はハードウェア的に接続され、タイマ3に“FF₁₆”、タイマ4に“07₁₆”がセットされますが、タイマ3のカウンタソースとして $f(XIN)^*/16$ は選択されません。したがって、STP命令を実行する前に、ソフトウェアによってタイマモードレジスタ2(00F5₁₆番地)のビット0及び00C7₁₆番地のビット6を“0”にしてください(タイマ3のカウンタソースとして $f(XIN)^*/16$ を選択する)。この状態でのタイマ4オーバフローによってSTP状態が解除され、同時に内部クロックが供給されます。

以上の処理により、安定したクロックのもとでプログラムが開始されます。

* : CPUモードレジスタのビット7(CM7)が“1”の場合は、 $f(XIN)$ が $f(XCIN)$ となります。

タイマに関連するレジスタのビット構成を図12.4.1、図12.4.2に示します。

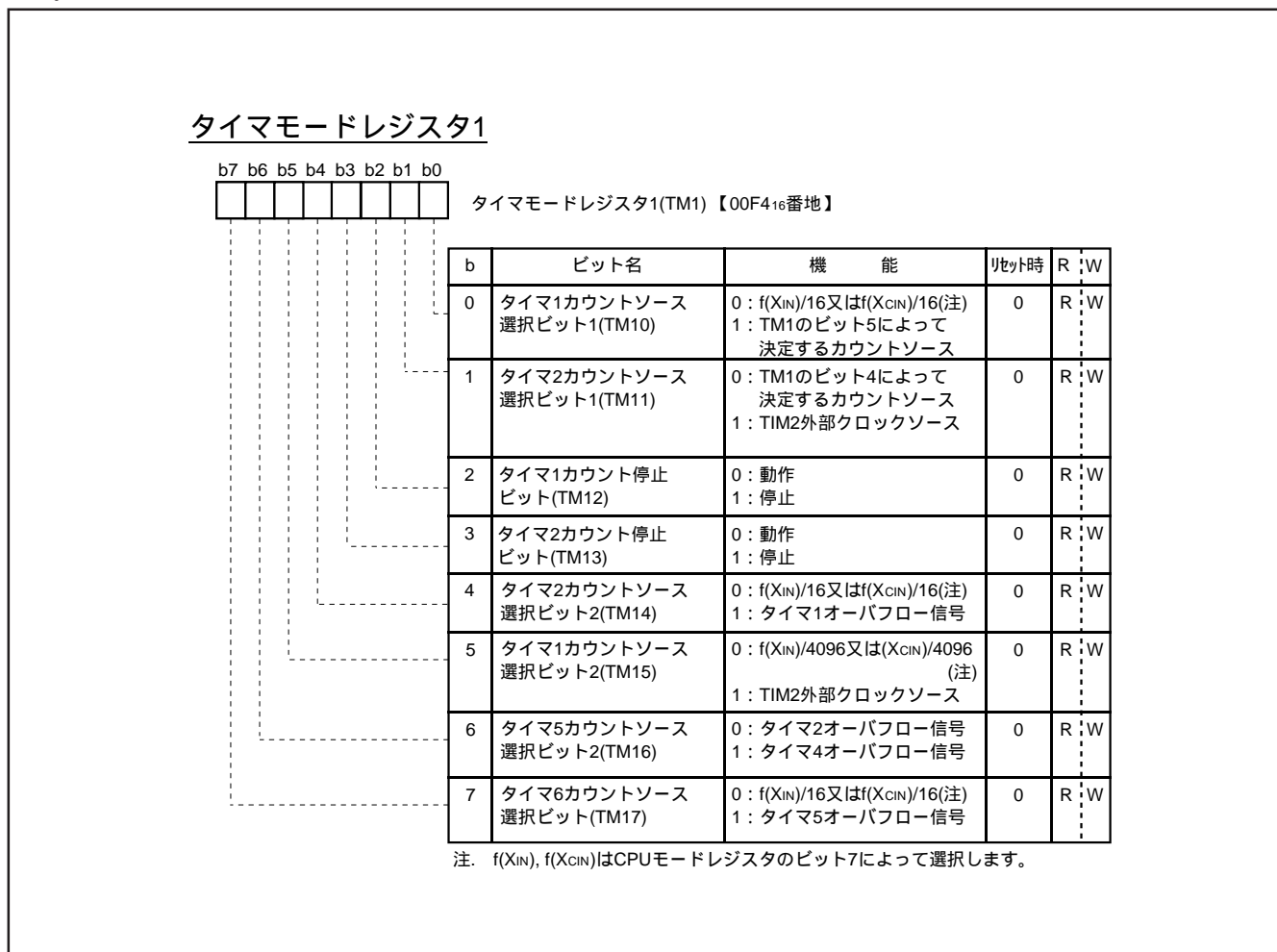


図12.4.1 タイマモードレジスタ1

タイマモードレジスタ2

b7 b6 b5 b4 b3 b2 b1 b0

タイマモードレジスタ2(TM2) 【00F5₁₆番地】

b	ビット名	機能	リセット時	R	W
0	タイマ3カウントソース 選択ビット (TM20)	(00C7 ₁₆ 番地のb6) b0 0 0 : $f(X_{IN})/16$ 又は $f(X_{CIN})/16$ (注) 1 0 : $f(X_{CIN})$ 0 1 : } 1 1 : }TIM3外部クロックソース	0	R	W
1, 4	タイマ4カウントソース 選択ビット (TM21, TM24)	b4 b1 0 0 : タイマ3オーバーフロー信号 0 1 : $f(X_{IN})/16$ 又は $f(X_{CIN})/16$ (注) 1 0 : $f(X_{IN})/2$ 又は $f(X_{CIN})/2$ (注) 1 1 : $f(X_{CIN})$	0	R	W
2	タイマ3カウント停止 ビット(TM22)	0 : 動作 1 : 停止	0	R	W
3	タイマ4カウント停止 ビット(TM23)	0 : 動作 1 : 停止	0	R	W
5	タイマ5カウント停止 ビット(TM25)	0 : 動作 1 : 停止	0	R	W
6	タイマ6カウント停止 ビット(TM26)	0 : 動作 1 : 停止	0	R	W
7	タイマ5カウントソース 選択ビット1(TM27)	0 : $f(X_{IN})/16$ 又は $f(X_{CIN})/16$ (注) 1 : TM1のビット6によって決定 するカウントソース	0	R	W

注. $f(X_{IN})$, $f(X_{CIN})$ はCPUモードレジスタのビット7によって選択します。

図 12.4.2 タイマモードレジスタ2

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

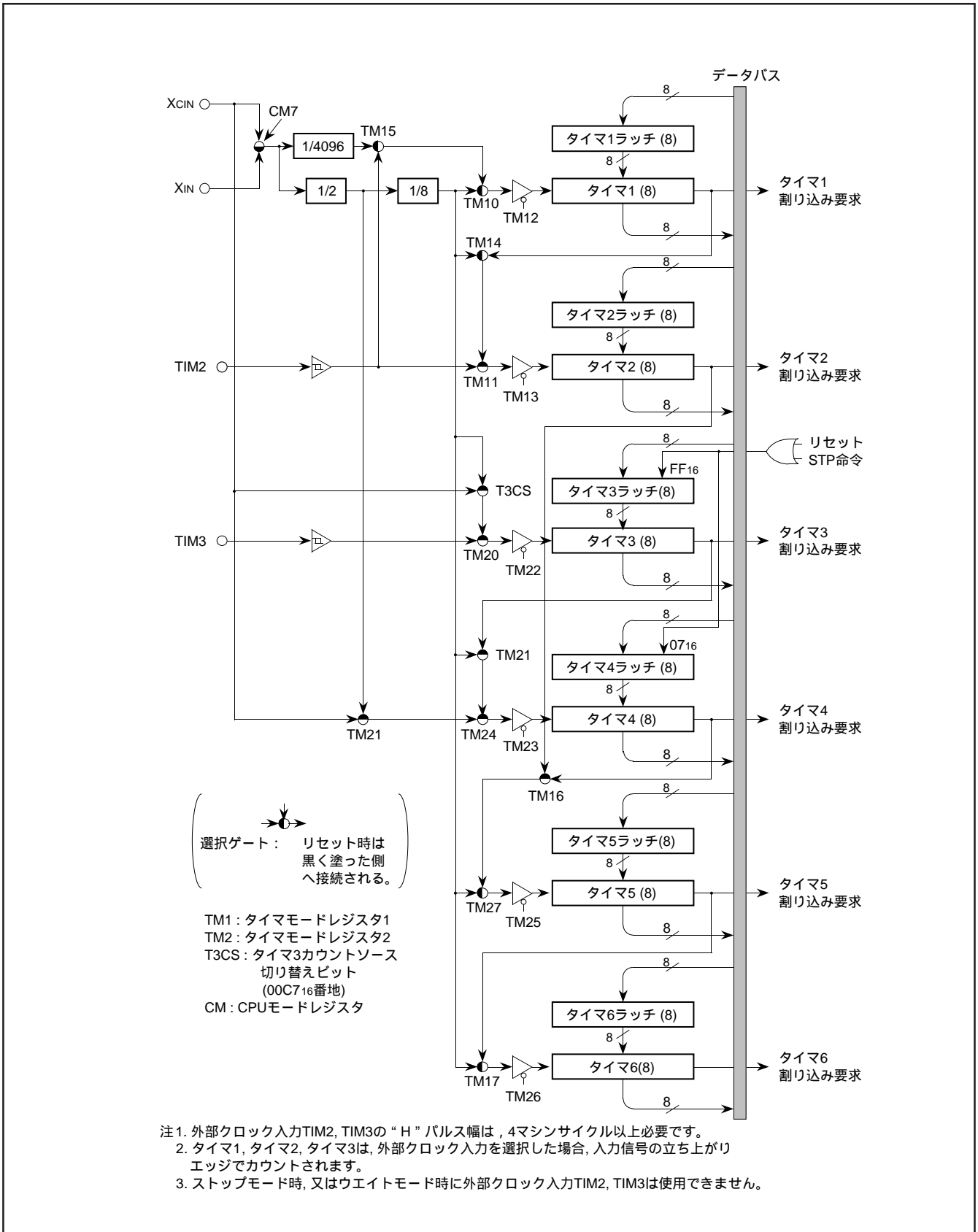


図 12.4.3 タイマブロック図

三菱マイクロコンピュータ

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.5 シリアルI/O

本マイクロコンピュータは、クロック同期形で8ビットデータを直列に受信、又は送信できるシリアルI/Oを1本内蔵しています。

図 12.5.1 にシリアルI/Oのブロック図を示します。同期クロック入力端子(SCLK)、データ出力端子(SOUT)はポートP4と、データ入力端子(SIN)はポートP1、ポートP7とそれぞれ共用しています。

シリアルI/Oモードレジスタ(0213₁₆番地)のビット2で同期クロックを内部から供給するか、外部(SCLK端子)から供給するかを選択します。内部クロックの場合ビット1とビット0で(XIN)又は(XCIN)の8分周、16分周、32分周、64分周のいずれかを選択します。シリアルI/O用端子として使用する場合、ポートP4方向レジスタ(00C9₁₆番地)のSOUT、

SCLK端子に対応するビット、及びポートP1方向レジスタ(00C3₁₆番地)のSIN端子に対応するビットを入力側("0")に設定してください。

次にシリアルI/Oの動作について説明します。クロック源として内部クロックを選択するか、外部クロックを選択するかで動作が異なります。

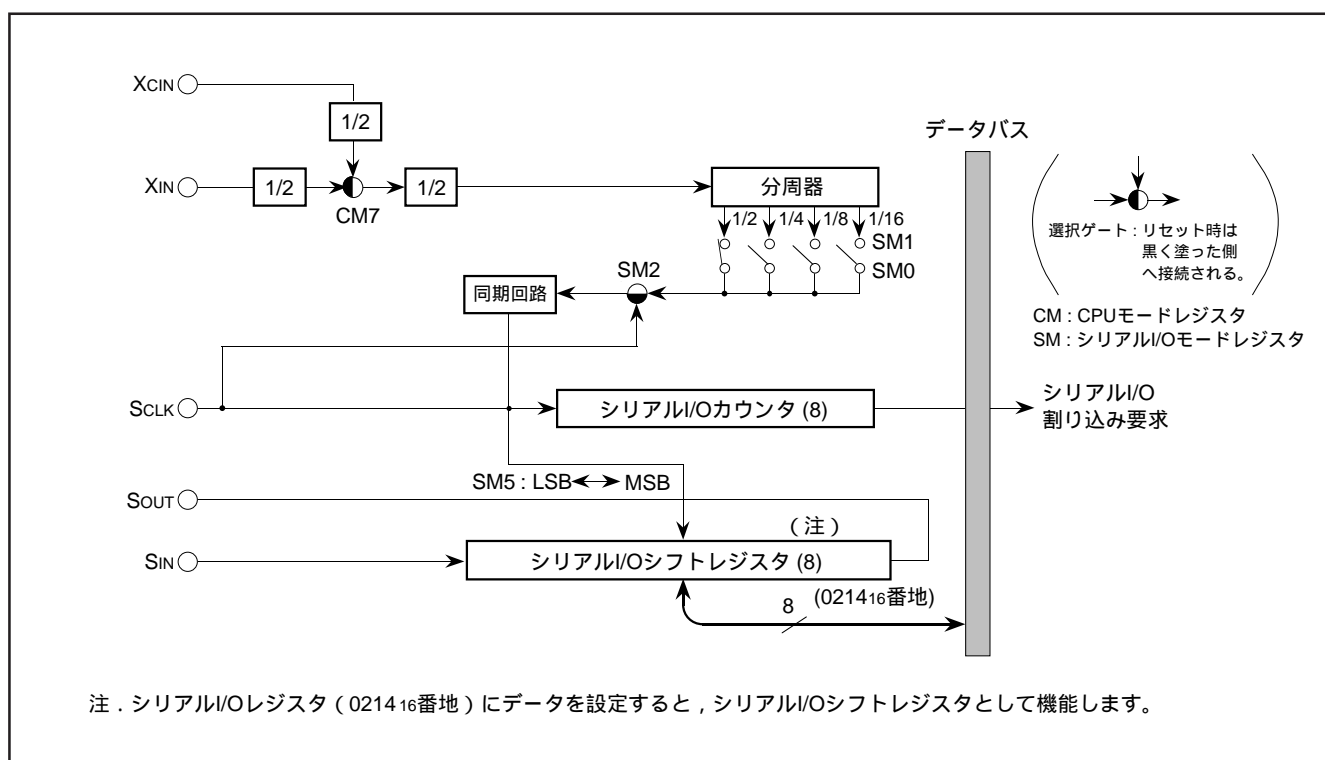


図 12.5.1 シリアルI/Oのブロック図

まず、内部クロックを選択した場合について説明します。シリアルI/Oレジスタ(0214₁₆番地)への書き込みサイクル中に、シリアルI/Oカウンタが“7”にセットされ、シリアルI/Oレジスタの転送クロックは強制的に“H”になります。書き込みサイクル終了後転送クロックの立ち下りのたびに、SOUT端子からデータが出力されます。転送を最下位ビットから行うか、最上位ビットから行うかは、シリアルI/Oモードレジスタのビット5で選択します。また、受信時にはSIN端子から転送クロックの立ち上がりのたびにデータが取り込まれると同時に、シリアルI/Oレジスタの内容が1ビットずつシフトされます。

転送クロックを8回カウントするとシリアルI/Oカウンタは“0”となり、転送クロックは“H”の状態に停止し、割り込み要求ビットが“1”になります。

クロック源として外部クロックを選択した場合は転送クロックを8回カウントすると割り込み要求ビットは“1”になりますが、転送動作は禁止されませんので外部でクロックを制御してください。外部クロックはデューティサイクル50%で500kHz以下のクロックを使用してください。

図12.5.2にタイミングを示します。転送に外部クロックを用いる場合は、シリアルI/Oカウンタの初期化を行う際に外部クロックが“H”になっている必要があります。内部クロックと外部クロックを切り替えて使用する場合、転送を行っていないときに切り替えてください。また切り替えた後に必ずシリアルI/Oカウンタの初期化を行ってください。

- 注1. ビット処理命令(SEB命令, CLB命令)などによるシリアルI/Oレジスタへの書き込みによっても、シリアルI/Oカウンタがセットされるため、プログラム作成上注意が必要です。
2. 同期クロックとして外部クロックを選択した場合、転送クロックの入力レベルが“H”のときに、シリアルI/Oレジスタへ送信データを書き込んでください。

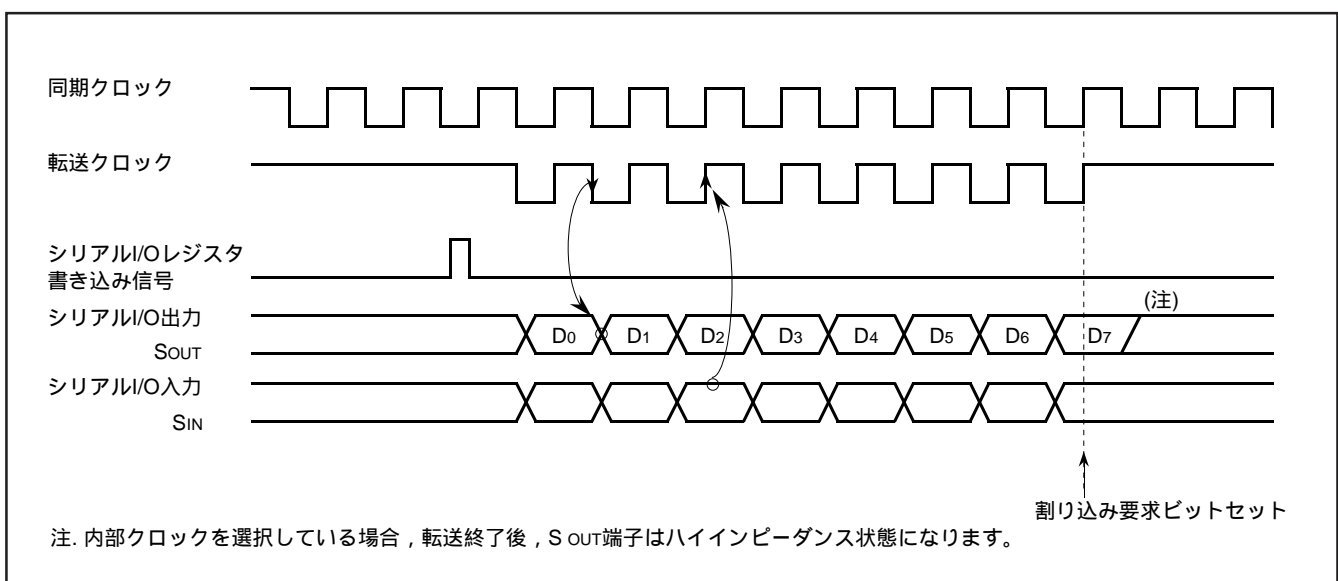


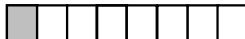
図 12.5.2 シリアルI/O タイミング

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

シリアルI/Oモードレジスタ

b7 b6 b5 b4 b3 b2 b1 b0

シリアルI/Oモードレジスタ1(SM) 【0213₁₆番地】

b	ビット名	機 能	リセット時	R ; W
0, 1	内部同期クロック選択ビット(SM0, SM1)	b1 b0 0 0 : $f(X_{IN})/8$ 又は $f(X_{CIN})/8$ 0 1 : $f(X_{IN})/16$ 又は $f(X_{CIN})/16$ 1 0 : $f(X_{IN})/32$ 又は $f(X_{CIN})/32$ 1 1 : $f(X_{IN})/64$ 又は $f(X_{CIN})/64$	0	R ; W
2	同期クロック選択ビット(SM2)	0 : 外部クロック 1 : 内部クロック	0	R ; W
3	ポート機能選択ビット(SM3)	0 : P1 ₁ , P1 ₃ 1 : SCL1, SDA1	0	R ; W
4	ポート機能選択ビット(SM4)	0 : P1 ₂ , P1 ₄ 1 : SCL2, SDA2	0	R ; W
5	転送方向選択ビット(SM5)	0 : 最下位ビット(LSB)から転送 1 : 最上位ビット(MSB)から転送	0	R ; W
6	SIN端子切り替えビット(SM6)	0 : P1 ₇ がSIN端子 1 : P7 ₂ がSIN端子	0	R ; W
7	このビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は“0”です。		0	R ; -

図 12.5.3 シリアルI/Oモードレジスタ

三菱マイクロコンピュータ

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.6 マルチマスタ I²C-BUS インタフェース

マルチマスタ I²C-BUS インタフェースは、フィリップス社 I²C-BUS のデータ転送フォーマットに基づいてシリアル通信を行う回路です。アービトレーション・ロストの検出機能、シンクロニクス機能を有しており、マルチマスタのシリアル通信に対応できます。

図 12.6.1 にマルチマスタ I²C-BUS インタフェースのブロック図、表 12.6.1 にマルチマスタ I²C-BUS インタフェース機能を示します。

このマルチマスタ I²C-BUS インタフェースは、I²C アドレスレジスタ、I²C データシフトレジスタ、I²C クロックコントロールレジスタ、I²C コントロールレジスタ、I²C ステータスレジスタとその他の制御回路により構成されています。

表 12.6.1 マルチマスタ I²C-BUS インタフェース機能

項目	機能
フォーマット	フィリップス社 I ² C-BUS 規格準拠 10 ビットアドレッシングフォーマット 7 ビットアドレッシングフォーマット 高速クロックモード 標準クロックモード
通信モード	フィリップス社 I ² C-BUS 規格準拠 マスタ送信 マスタ受信 スレーブ送信 スレーブ受信
SCL クロック周波数	16.1kHz ~ 400kHz, (= 4 MHz)

: システムクロック = f(XIN)/2

注: I²C-BUS インタフェースとポート (SCL1, SCL2, SDA1, SDA2) の接続を制御する機能 (I²C コントロールレジスタ [00F9]16 番地のビット 6, ビット 7) の使用に起因する第三者の特許権その他の権利侵害については、当社はその責任は負いません。

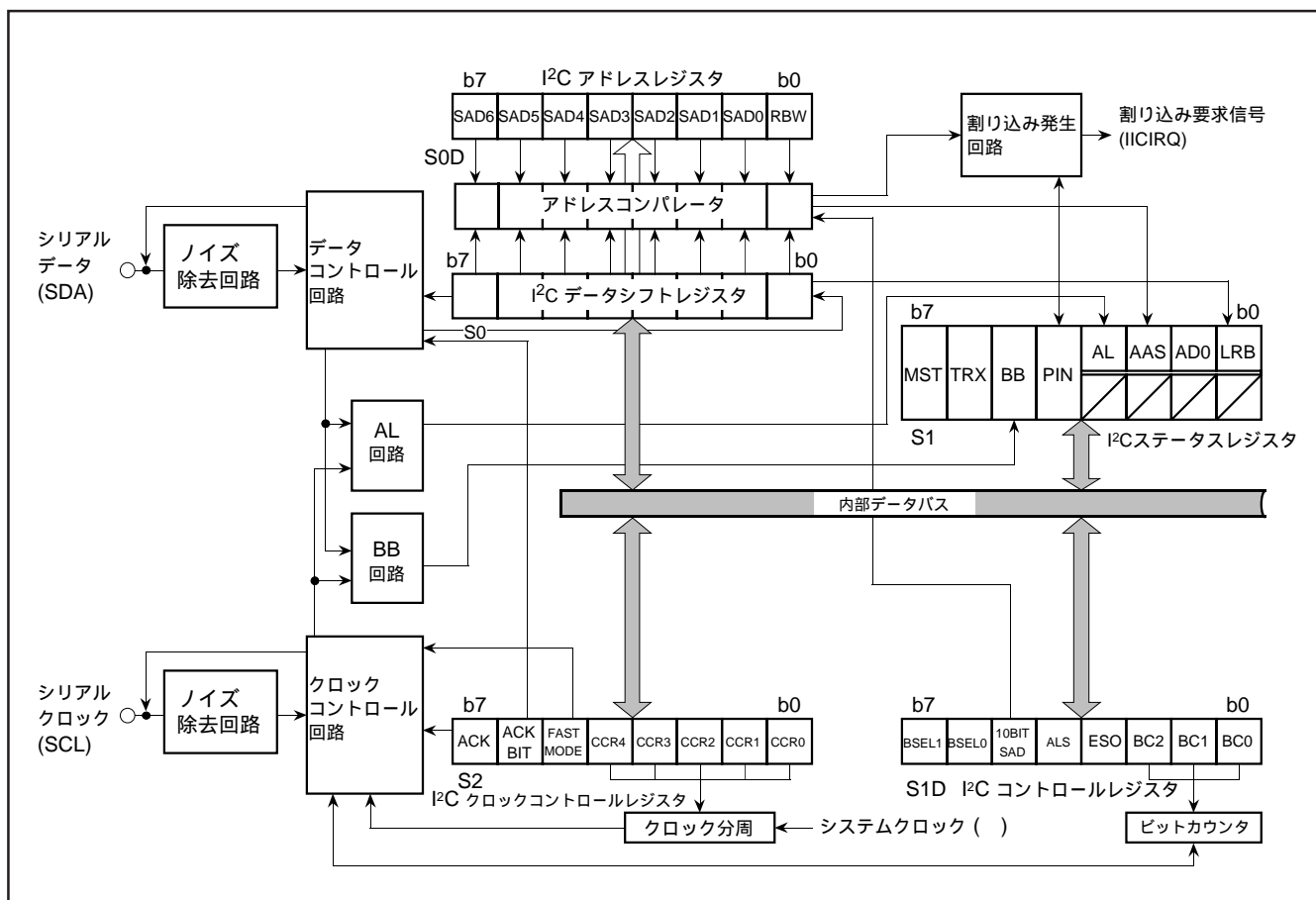


図 12.6.1 マルチマスタ I²C-BUS インタフェースのブロック図

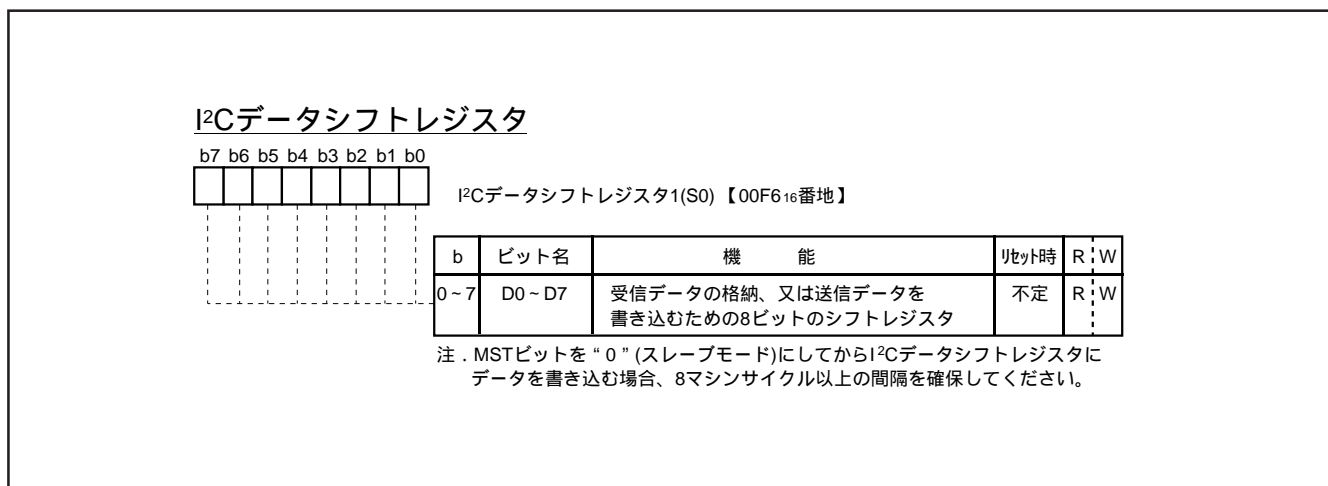
12.6.1 I²C データシフトレジスタ

I²C データシフトレジスタ (S0: 00F6₁₆ 番地) は、受信データの格納、又は送信データを書き込むための 8 ビットのシフトレジスタです。

送信データをこのレジスタに書き込むと、SCL クロックに同期してビット 7 から外部へ転送されます。そして、1 ビットのデータが出力されるたびに、このレジスタの内容は左へ 1 ビットシフトされます。データ受信時は、SCL クロックに同期してこのレジスタのビット 0 からデータが入力されます。そして、1 ビットのデータが入力されるたびに、このレジスタの内容は左へ 1 ビットシフトされます。

I²C データシフトレジスタは、I²C コントロールレジスタ (00F9₁₆ 番地) の ESO ビットが “ 1 ” のときのみ書き込みが可能です。I²C データシフトレジスタへの書き込み命令によってビットカウンタがリセットされます。ESO ビットが “ 1 ”, I²C ステータスレジスタ (00F8₁₆ 番地) の MST ビットが “ 1 ” のとき、I²C データシフトレジスタの書き込み命令により、SCL が出力されます。I²C データシフトレジスタの読み出しは、ESO ビットの値にかかわらずいつでも可能です。

注. MST ビットを “ 0 ” (スレープモード) にしてから I²C データシフトレジスタにデータを書き込む場合、8 マシンサイクル以上の間隔を確保してください。

図 12.6.2 I²C データシフトレジスタ

12.6.2 I²C アドレスレジスタ

I²C アドレスレジスタ (00F7₁₆ 番地) は 7 ビットのスレーブアドレスと 1 ビットのリード/ライトビットにより構成される。

まず、アドレッシングモード時は、このレジスタに書き込まれたスレーブアドレスと、スタートコンディションを検出した直後に受信するアドレスデータとを比較します。

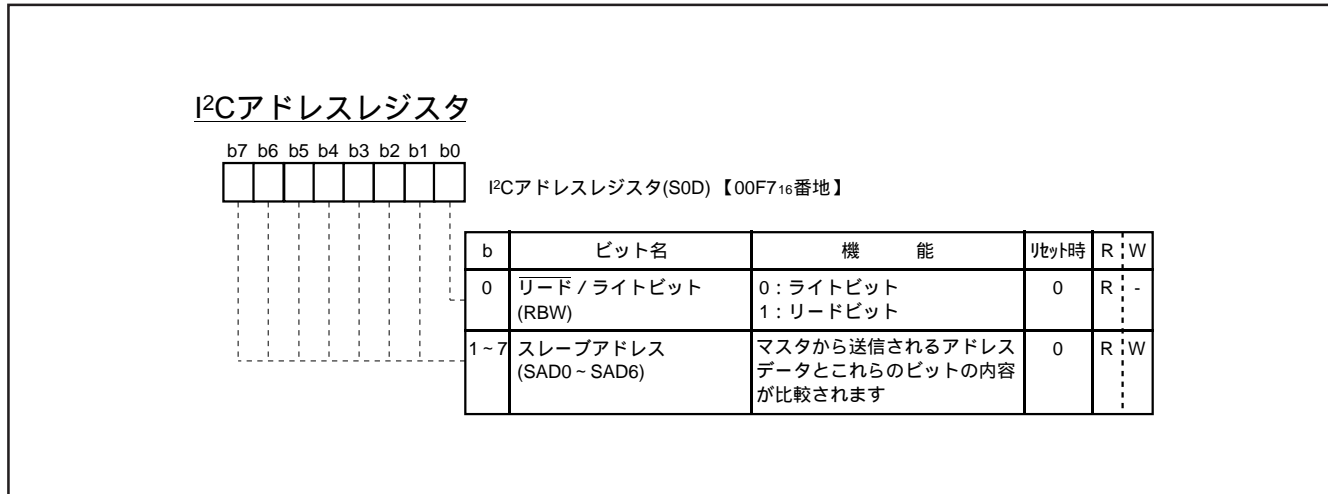
(1) ビット 0 : リード/ライトビット (RBW)

7 ビットアドレッシングモード時には、アドレス比較の際に使用されません。10 ビットアドレッシングモード時には、受信した 1 バイト目のアドレスデータと I²C アドレスレジスタの内容 (SAD6 ~ SAD0 + RBW) が比較されます。

RBW ビットはストップコンディションを検出すると、自動的に “ 0 ” になります。

(2) ビット 1 ~ ビット 7 : スレーブアドレス (SAD0 ~ SAD6)

スレーブアドレスを格納するビットです。7 ビットアドレッシングモード、10 ビットアドレッシングモードにかかわらず、マスタから送信されるアドレスデータとこれらのビットの内容が比較されます。

図 12.6.3 I²C アドレスレジスタ

三菱マイクロコンピュータ

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.6.3 I²C クロックコントロールレジスタ

I²C クロックコントロールレジスタ (00FA₁₆ 番地) はアックの制御、SCL モード、SCL の周波数を設定するレジスタです。

(1) ビット 0 ~ ビット 4 : SCL 周波数制御ビット (CCR0 ~ CCR4)

SCL 周波数を制御するビットです。

(2) ビット 5 : SCL モード指定ビット (FAST MODE)

SCL モードを指定するビットです。“0” の場合、標準クロックモードになります。“1” の場合、高速クロックモードになります。

(3) ビット 6 : アックビット (ACK BIT)

アックロック*発生時のSDAの状態を設定します。“0” の場合はアックを返すモードとなり、アックロック発生時にSDAを“L”にします。“1”の場合はアックを返さないモードとなり、アックロック発生時にSDAを“H”の状態に保持します。

ただし、ACK BIT = “0” の状態で、アドレスデータを受信するとき、スレーブアドレスとアドレスデータが一致した場合は自動的にSDAを“L”にします(アックを返します)。スレーブアドレスとアドレスデータが一致しなかった場合は自動的にSDAを“H”にします(アックを返しません)。

*アックロック：確認応答用のクロック

(4) ビット 7 : アックロックビット (ACK)

データ転送の確認応答であるアックノリッジメントのモードを指定するビットです。“0” の場合、アックロックなしモードになり、データ転送後にアックロックは発生しません。“1” の場合はアックロックありのモードになり、1バイトのデータ転送が完了するたびに、マスタはアックロックを発生します。アドレスデータ、制御データを送信するデバイスは、アックロック発生時にSDAを解放し(“H”の状態にする)、データを受信するデバイスが発生させるアックビットを受信します。

注. I²C クロックコントロールレジスタの書き込みを転送途中で行わないでください。転送途中に書き込みを行うとI²C クロックジェネレータがリセットされ、データが正常に転送できません。

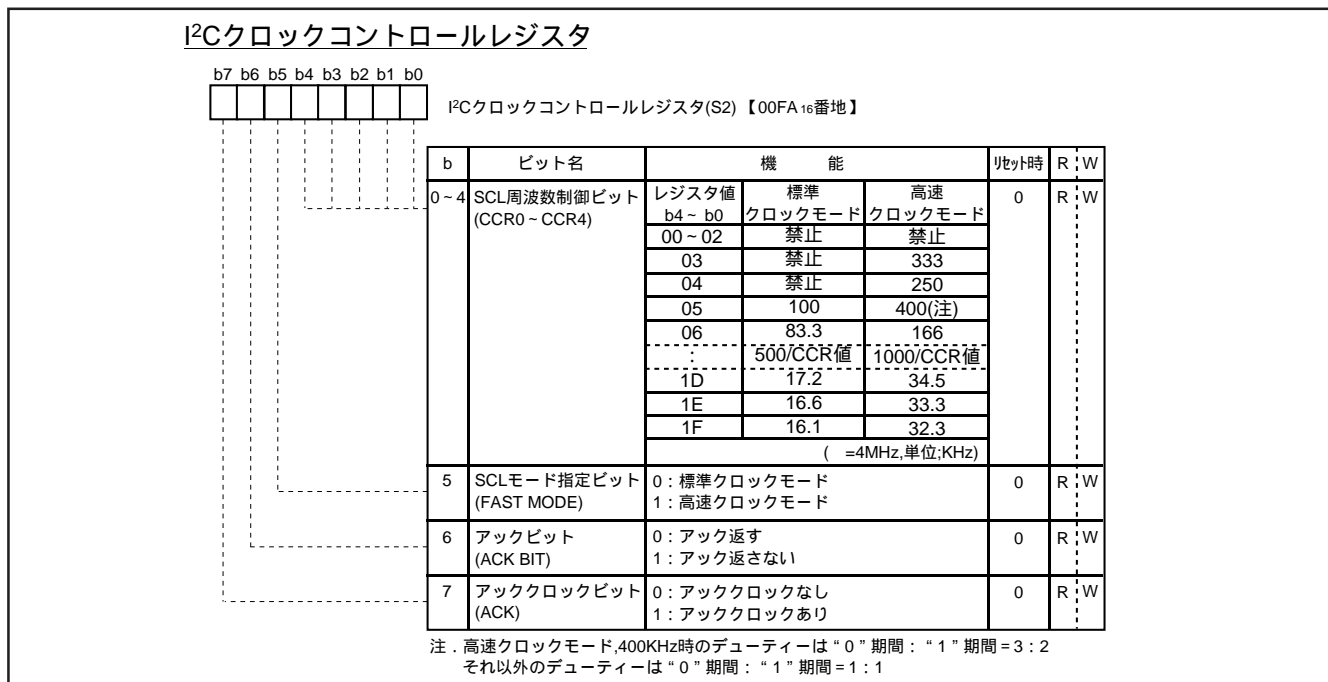


図 12.6.4 I²C クロックコントロールレジスタ

M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER12.6.4 I²C コントロールレジスタ

I²C コントロールレジスタ (00F9₁₆ 番地) はデータ通信フォーマットの制御を行うレジスタです。

(1) ビット 0 ~ ビット 2 : ビットカウンタ (BC0 ~ BC2)

次に転送されるデータ 1 バイト分のビット数を決定するビットです。割り込み要求信号は、これらのビットで指定されたビット数の転送完了直後に発生します。

スタートコンディションを受信すると、これらのビットは“0002”になり、アドレスデータは必ず 8 ビットで送受信されます。

(2) ビット 3 : I²C インタフェース使用許可ビット (ESO)

マルチマスタ I²C-BUS インタフェースの使用を許可するビットです。“0”の場合使用禁止状態で、SDA 及び SCL はハイインピーダンスになります。“1”の場合、使用許可となります。

ESO = “0” のとき、次のように処理されます。

- I²C ステータスレジスタ (00F8₁₆ 番地) の PIN = “1”, BB = “0”, AL = “0” に設定される。
- I²C データシフトレジスタ (00F6₁₆ 番地) への書き込みは禁止される。

(3) ビット 4 : データフォーマット選択ビット (ALS)

スレーブアドレスの認識を行うか否かを決定するビットです。“0”の場合はアドレッシングフォーマットとなり、アドレスデータを認識します。そして、スレーブアドレスとアドレスデータとを比較して一致した場合、又はジェネラルコール(「12.6.5 I²C ステータスレジスタ」のビット 1 参照)を受信したときのみ転送処理が行えます。“1”の場合はフリーデータフォーマットとなり、スレーブアドレスを認識しません。

(4) ビット 5 : アドレッシングフォーマット選択ビット (10BIT SAD)

スレーブのアドレス指定フォーマットを選択するビットです。“0”の場合は 7 ビットアドレッシングフォーマットとなり、I²C アドレスレジスタ (00F7₁₆ 番地) の上位 7 ビット (スレーブアドレス) のみアドレスデータと比較されます。“1”の場合には 10 ビットアドレッシングフォーマットとなり、I²C アドレスレジスタの全ビットがアドレスデータと比較されます。

(5) ビット 6、ビット 7 : I²C-BUS インタフェースとポートの接続制御ビット (BSEL0, BSEL1)

マルチマスタ I²C-BUS インタフェースの SCL, SDA とポートの接続を制御するビットです (図 12.6.5 参照)。

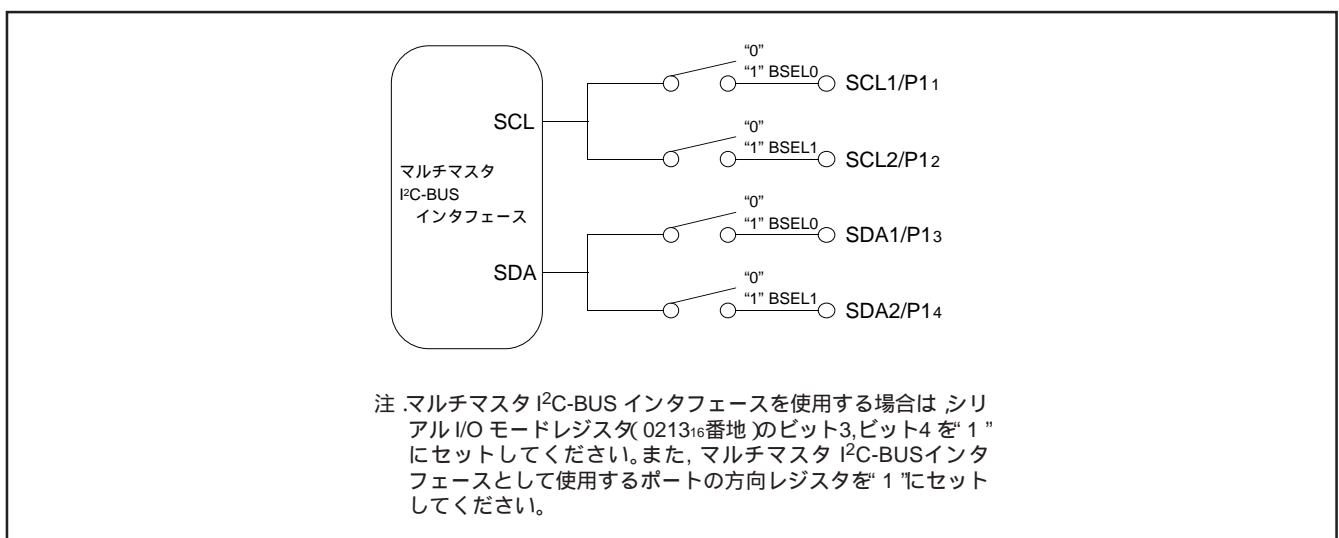
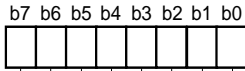


図 12.6.5 BSEL0, BSEL1 による接続ポート制御

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLERI²CコントロールレジスタI²Cコントロールレジスタ(S1D) 【00F9₁₆番地】

b	ビット名	機 能	リセット時	R	W
0~2	ビットカウンタ (送/受信ビット数) (BC0~BC2)	b2 b1 b0 0 0 0 : 8 0 0 1 : 7 0 1 0 : 6 0 1 1 : 5 1 0 0 : 4 1 0 1 : 3 1 1 0 : 2 1 1 1 : 1	0	R	W
3	I ² C-BUSインタフェース 使用許可ビット(ESO)	0 : 使用禁止 1 : 使用許可	0	R	W
4	データフォーマット選択ビット (ALS)	0 : アドレスリングフォーマット 1 : リーデータフォーマット	0	R	W
5	アドレッシングフォーマット 選択ビット(10BIT SAD)	0 : 7ビットアドレッシングフォーマット 1 : 10ビットアドレッシングフォーマット	0	R	W
6,7	I ² C-BUSインタフェースと ポートの接続制御ビット (BSEL0,BSEL1)	b7 b6 接続ポート (注) 0 0 : なし 0 1 : SCL1,SDA1 1 0 : SCL2,SDA2 1 1 : SCL1,SDA1,SCL2,SDA2	0	R	W

図 12.6.6 I²C コントロールレジスタ

12.6.5 I²C ステータスレジスタ

I²C ステータスレジスタ (00F8₁₆ 番地) は I²C-BUS インタフェースの状態を制御するレジスタです。下位 4 ビットは読み出し専用で、上位 4 ビットは読み出し/書き込み可能です。

(1) ビット 0 : 最終受信ビット (LRB)

受信したデータの最終ビットの値を格納するビットで、アックの受信確認に使用可能です。アッククロック発生時に、アックが返ってきた場合、LRB ビットは“ 0 ”になります。アックが返らなかった場合は“ 1 ”になります。アックモードでない場合は受信データの最終ビットの値が入力されます。I²C データシフトレジスタ (00F6₁₆ 番地) に書き込み命令を実行すると“ 1 ”から“ 0 ”になります。

(2) ビット 1 : ジェネラルコール検出フラグ (AD0)

アドレスデータがすべて“ 0 ”であるジェネラルコール¹⁾をスレーブモード時に受信したときに“ 1 ”になります。マスターデバイスがジェネラルコールを発信することにより、ジェネラルコール後の制御データはすべてのスレーブデバイスに受信されます。AD0 ビットはストップコンディション、スタートコンディションの検出により“ 0 ”になります。

* ジェネラルコール: マスタが全スレーブにジェネラルコールアドレス“ 00₁₆ ”を送信すること。

(3) ビット 2 : スレーブアドレス比較フラグ (AAS)

アドレスデータの比較結果を示すフラグです。

スレーブ受信モード時、7 ビットアドレッシングフォーマットでは、以下のいずれかの条件で、“ 1 ”になります。

- ・スタートコンディション発生直後のアドレスデータが I²C アドレスレジスタ (00F7₁₆ 番地) に格納されている上位 7 ビットのスレーブアドレスと一致した場合
- ・ジェネラルコールを受信した場合

スレーブ受信モード時、10 ビットアドレッシングフォーマットでは、以下の条件で“ 1 ”になります。

- ・アドレスデータと I²C アドレスレジスタ (スレーブアドレス、及び RBW ビットで構成される 8 ビット) とを比較し、1 バイト目が一致した場合

このビットは I²C データシフトレジスタ (00F6₁₆ 番地) に書き込み命令を行うことにより“ 1 ”から“ 0 ”になります。

(4) ビット 3 : アービトレーションロスト*検出フラグ (AL)

マスタ送信モード時、SDA がマイコン以外の装置によって“ L ”レベルにされた場合、アービトレーションを失ったと判定し、このビットは“ 1 ”になります。同時に TRX ビットは“ 0 ”になるため、アービトレーションを失ったバイトの送信が完了した直後に、MST ビットが“ 0 ”になります。スレーブアドレス送信中にアービトレーションを失った場合、TRX ビットが“ 0 ”になり、受信モードとなります。そのため、別のマスタデバイスにより送信される自分自身のスレーブアドレスを受信し、認識することが可能になります。

*アービトレーションロスト: マスタとしての通信が不許可となった状態。

(5) ビット 4 : I²C-BUS インタフェース割り込み要求ビット (PIN)

割り込み要求信号を発生させるビットです。1 バイトのデータ通信完了ごとに、PIN ビットは“ 1 ”から“ 0 ”になります。同時に CPU へ割り込み要求信号が発生します。PIN ビットは内部クロックの最終クロック(アッククロックを含む)の立ち下がりに同期して“ 0 ”になり、割り込み要求信号は PIN ビットの立ち下がりに同期して発生します。PIN ビットが“ 0 ”のときは SCL は“ 0 ”に保たれクロックの発生は禁止されます。図 12.6.8 に割り込み要求信号の発生タイミングを示します。

以下のいずれかの条件で PIN ビットが“ 1 ”になります。

- ・ I²C データシフトレジスタ (00F6₁₆ 番地) への書き込み命令の実行
 - ・ ESO ビットが“ 0 ”のとき
 - ・リセット時
- PIN ビットが“ 0 ”になる条件を以下に示します。
- ・ 1 バイトのデータ送信完了直後(アービトレーションロストを検出した場合を含む)
 - ・ 1 バイトのデータ受信完了直後
 - ・スレーブ受信の際、ALS = 0 で、スレーブアドレス又はジェネラルコールアドレス受信完了直後
 - ・スレーブ受信の際、ALS = 1 で、アドレスデータ受信完了直後

(6) ビット5 : バスビジーフラグ (BB)

バスシステムの使用状態を示すビットです。“0”の場合、このバスシステムは使用されておらず、スタートコンディションを発生させることが可能です。“1”の場合、このバスシステムは使用されており、スタートコンディションの発生はスタートコンディション重複防止機能(注)によって禁止されます。

このフラグはマスタ送信時のみ、ソフトウェアによる書き込みが可能です。マスタ送信以外のモードでは、スタートコンディションの検出により“1”になり、ストップコンディションの検出により“0”になります。また、I²Cコントロールレジスタ(00F9₁₆番地)のESOビットが“0”の場合、及びリセット時にはBBフラグは“0”に保持されます。

(7) ビット6 : 通信モード指定ビット(転送方向指定ビット: TRX)

データ通信の転送方向を決定するビットです。“0”の場合、受信モードとなり、送信デバイスのデータを受信します。“1”の場合、送信モードとなり、SCL上に発生するクロックに同期してSDA上にアドレスデータ、制御データを出力します。

I²Cコントロールレジスタ(00F9₁₆番地)のALSビットが“0”でスレーブの場合、マスタから送信されたアドレスデータの最下位ビット(R/Wビット)が“1”のときはTRXビットは“1”(送信)になります。ALSビットが“0”でR/Wビットが“0”のときはTRXビットは“0”(受信)になります。

以下のいずれかの条件でTRXビットが“0”になります。

- ・アービトレーションロストを検出した場合
- ・ストップコンディションを検出した場合
- ・スタートコンディション重複防止機能(注)によりスタートコンディション発生を禁止された場合
- ・MST = “0”で、スタートコンディションを検出した場合
- ・MST = “0”で、アックが返ってこなかったことを検出した場合
- ・リセット時

(8) ビット7 : 通信モード指定ビット(マスタ/スレーブ指定ビット: MST)

データ通信を行う際のマスタ/スレーブを指定するビットです。“0”の場合、スレーブとなり、マスタが生成するスタートコンディション、ストップコンディションを受信し、マスタが発生させるクロックに同期してデータ通信を行います。“1”の場合、マスタとなり、スタートコンディション、ストップコンディションを生成します。また、データ通信に必要なクロックをSCL上に発生させます。

以下のいずれかの条件でMSTビットが“0”になります。

- ・アービトレーションロストを検出した場合、1バイトデータ送信終了直後
- ・ストップコンディションを検出した場合
- ・スタートコンディション重複防止機能(注)によりスタートコンディション発生を禁止された場合
- ・リセット時

注 . スタートコンディション重複防止機能は、以下の条件が成立している場合に、スタートコンディションの発生、ビットカウンタのリセット、及びSCLの出力を禁止する機能です。

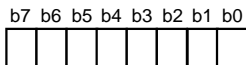
- ・別のマスタデバイスによるスタートコンディションが成立

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

I²Cステータスレジスタ



I²Cステータスレジスタ(S1)【00F8₁₆番地】

b	ビット名	機能	セット時	R	W
0	最終受信ビット(LRB)	0:最終ビット="0" 1:最終ビット="1" (注)	不定	R	-
1	ジェネラルコール検出フラグ(AD0)	0:ジェネラルコール未検出 1:ジェネラルコール検出(注)	0	R	-
2	スレーブアドレス比較フラグ(AAS)	0:アドレス一致 1:アドレス不一致 (注)	0	R	-
3	アービトレーション・ロスト検出フラグ(AL)	0:未検出 1:検出 (注)	0	R	-
4	I ² C-BUSインタフェース割り込み要求ビット(PIN)	0:割り込み要求あり 1:割り込み要求なし	1	R	W
5	バスビジーフラグ(BB)	0:バスフリー 1:バスビジー	0	R	W
6,7	通信モード指定ビット(TRX,MST)	b7 b6 0 0:スレーブ受信モード 0 1:スレーブ送信モード 1 0:マスタ受信モード 1 1:マスタ送信モード	0	R	W

注. これらのビット又はフラグは読み出せますが、書き込めません。

図 12.6.7 I²Cステータスレジスタ

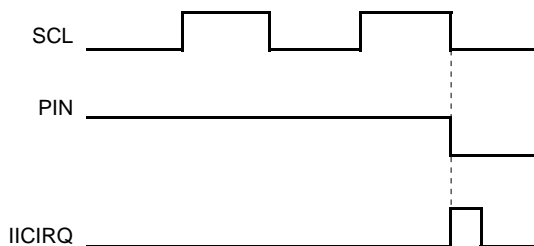


図 12.6.8 割り込み要求信号の発生タイミング

三菱マイクロコンピュータ

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.6.6 スタートコンディション発生方法

I²Cコントロールレジスタ(00F9₁₆番地)のESOビットが“1”の状態、I²Cステータスレジスタ(00F8₁₆番地)に書き込み命令を行いMST, TRX, BBビットを“1”にするとスタートコンディションが発生します。その後、ビットカウンタが“0002”になり1バイト分のSCLが出力されます。スタートコンディションの発生及びBBビットセットタイミングは、標準クロックモードと高速クロックモードで異なります。図12.6.9のスタートコンディション発生タイミング図と表12.6.2のスタートコンディション、ストップコンディション発生タイミング表を参照してください。

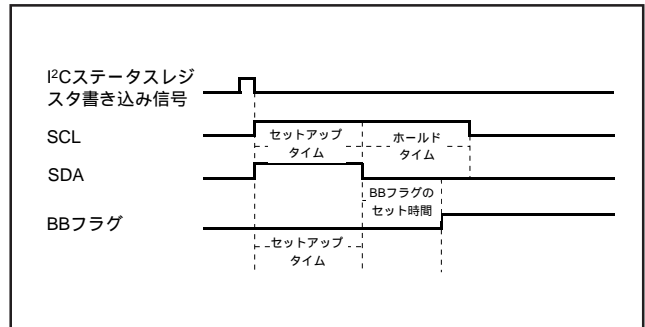


図 12.6.9 スタートコンディション発生タイミング図

12.6.7 ストップコンディションの発生方法

I²Cコントロールレジスタ(00F9₁₆番地)のESOビットが“1”の状態、I²Cステータスレジスタ(00F8₁₆番地)へ書き込み命令を行いMST = 1, TRX = 1, BB = 0にすると、ストップコンディションが発生します。ストップコンディションの発生及びBBフラグのリセットタイミングは、標準クロックモードと高速クロックモードで異なります。図12.6.10のストップコンディション発生タイミング図と表12.6.2のスタートコンディション、ストップコンディション発生タイミング表を参照してください。

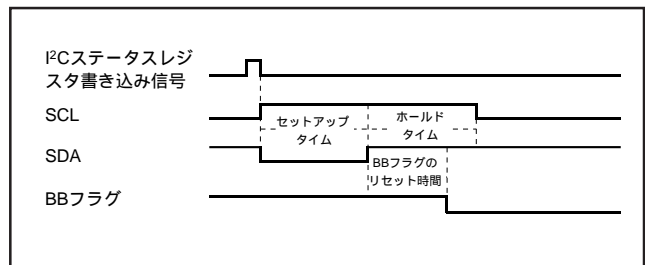


図 12.6.10 ストップコンディション発生タイミング図

表 12.6.2 スタートコンディション、ストップコンディション発生タイミング表

項目	標準クロックモード	高速クロックモード
セットアップ時間	4.25 μ s (17サイクル)	1.75 μ s (7サイクル)
ホールド時間	5.0 μ s (20サイクル)	2.5 μ s (10サイクル)
BBフラグセット/リセット時間	3.0 μ s (12サイクル)	1.5 μ s (6サイクル)

注. = 4 MHz 時の絶対時間, () 内は のサイクル数

三菱マイクロコンピュータ

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.6.8 スタート/ストップコンディション検出条件

スタート/ストップコンディションを検出する条件を図12.6.11と表12.6.3に示します。表12.6.3の3条件を満たす場合のみスタート/ストップコンディションを検出できます。

注. スレーブ(MST = 0)時にストップコンディションを検出すると、CPUに対して割り込み要求信号 IICIRQ を発生します。

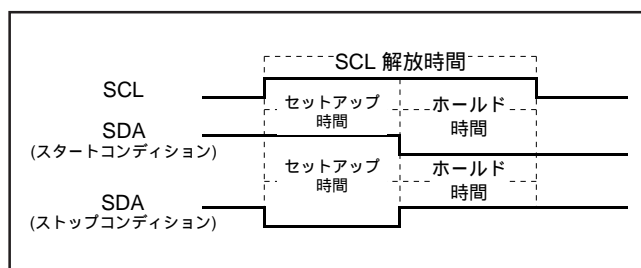


図12.6.11 スタートコンディション,ストップコンディション検出のタイミング図

表 12.6.3 スタートコンディション,ストップコンディション検出条件

標準クロックモード	高速クロックモード
6.5 μ s (26サイクル) < SCL 解放時間	1.0 μ s (4サイクル) < SCL 解放時間
3.25 μ s (13サイクル) < セットアップ時間	0.5 μ s (2サイクル) < セットアップ時間
3.25 μ s (13サイクル) < ホールド時間	0.5 μ s (2サイクル) < ホールド時間

注. = 4 MHz 時の絶対時間, () 内は のサイクル数

12.6.9 アドレスデータ通信

アドレスデータ通信のフォーマットには、7ビットアドレスフォーマットと10ビットアドレスフォーマットがあります。それぞれのアドレス通信フォーマットについての、対応方法を説明します。

(1) 7ビットアドレスフォーマット

7ビットアドレスフォーマットに対応するために、I²Cコントロールレジスタ(00F9₁₆番地)の10BIT SADビットを“0”にしてください。マスタから送信された最初の7ビットのアドレスデータと、I²Cアドレスレジスタ(00F7₁₆番地)に格納された上位7ビットのスレーブアドレスを比較します。この比較時には、I²Cアドレスレジスタ(00F7₁₆番地)のRBWビットのアドレス比較は行われません。7ビットアドレスフォーマット時のデータ伝送フォーマットは図12.6.12の(1),(2)を参照してください。

(2) 10ビットアドレスフォーマット

10ビットアドレスフォーマットに対応するために、I²Cコントロールレジスタ(00F9₁₆番地)の10BIT SADビットを“1”にしてください。マスタから送信された1バイト目のアドレスデータと、I²Cアドレスレジスタ(00F7₁₆番地)に格納されたスレーブアドレス7ビットがアドレス比較されます。この比較時には、I²Cアドレスレジスタ(00F7₁₆番地)のRBWビットと、マスタから送信されるアドレスデータの最終ビット(R/Wビット)が、アドレス比較されます。10ビットアドレスモード時には、アドレスデータの最終ビットであるR/Wビットは制御データの通信方向を指定するだけでなく、アドレスデータのビットとして処理されます。

1バイト目のアドレスデータとスレーブアドレスが一致した場合には、I²Cステータスレジスタ(00F8₁₆番地)のAASビットが“1”にセットされます。2バイト目のアドレスデータは、I²Cデータシフトレジスタ(00F6₁₆番地)に格納した後、ソフトウェアで2バイト目のアドレスデータとスレーブアドレスのアドレス比較を行ってください。2バイトのアドレスデータとスレーブアドレスが一致した場合には、I²Cアドレスレジスタ(00F7₁₆番地)のRBWビットをソフトウェアで“1”にしてください。この処理により、リスタートコンディション検出後に受信する7ビットのスレーブアドレス及びR/WのデータとI²Cアドレスレジスタ(00F7₁₆番地)の値を一致させることができます。10ビットアドレスフォーマット時のデータ伝送フォーマットは図12.6.12の(3),(4)を参照してください。

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.6.10 マスタ送信例

標準クロックモード、SCL周波数100kHz、アックを返すモードの場合のマスタ送信例を以下に示します。

I²Cアドレスレジスタ(00F7₁₆番地)の上位7ビットにスレーブアドレス、RBWビットに“0”を設定します。

I²Cクロックコントロールレジスタ(00FA₁₆番地)に“85₁₆”を設定することによって、アックを返すモード、SCL = 100kHzにします。

I²Cステータスレジスタ(00F8₁₆番地)に“10₁₆”を設定し、SCLを“H”レベルに保持します。

I²Cコントロールレジスタ(00F9₁₆番地)に“48₁₆”を設定することによって、通信許可状態にします。

I²Cデータシフトレジスタ(00F6₁₆番地)の上位7ビットに送信先のアドレスデータを設定します。また、最下位ビットは“0”にします。

I²Cステータスレジスタ(00F8₁₆番地)に“F0₁₆”を設定することによって、スタートコンディションを発生させます。このとき、1バイト分のSCLとアッククロックは自動的に発生します。

I²Cデータシフトレジスタ(00F6₁₆番地)に送信データを設定します。このとき、SCLとアッククロックは自動的に発生します。

複数バイトの制御データを送信する場合、を繰り返します。

アックが返らなかった場合又は送信が終了した場合は、I²Cステータスレジスタ(00F8₁₆番地)に“D0₁₆”を設定することによってストップコンディションを発生させます。

12.6.11 スレーブ受信例

高速クロックモード、SCL周波数400kHz、アックなしモード、アドレッシングフォーマットの場合のスレーブ受信例を以下に示します。

I²Cアドレスレジスタ(00F7₁₆番地)の上位7ビットにスレーブアドレス、RBWビットに“0”を設定します。

I²Cクロックコントロールレジスタ(00FA₁₆番地)に“25₁₆”を設定することによって、アックなしモード、SCL = 400kHzにします。

I²Cステータスレジスタ(00F8₁₆番地)に“10₁₆”を設定しSCLを“H”レベルに保持します。

I²Cコントロールレジスタ(00F9₁₆番地)に“48₁₆”を設定することによって、通信許可状態にします。

スタートコンディションを受信すると、アドレス比較されます。

<送信されたアドレスがすべて“0”の場合(ジュネラルコール)>
I²Cステータスレジスタ(00F8₁₆番地)のAD0=“1”に設定され、割り込み要求信号が発生します。

<送信されたアドレスが、で設定したアドレスと一致した場合>
I²Cステータスレジスタ(00F8₁₆番地)のAAS=“1”に設定され、割り込み要求信号が発生します。

<上記以外の場合>

I²Cステータスレジスタ(00F8₁₆番地)のADS=“0”、AAS=“0”に設定され、割り込み要求信号は発生しません。

I²Cデータシフトレジスタ(00F6₁₆番地)にダミーデータを設定します。

複数バイトの制御データを受信する場合、を繰り返します。

ストップコンディションを検出すると通信が終了します。

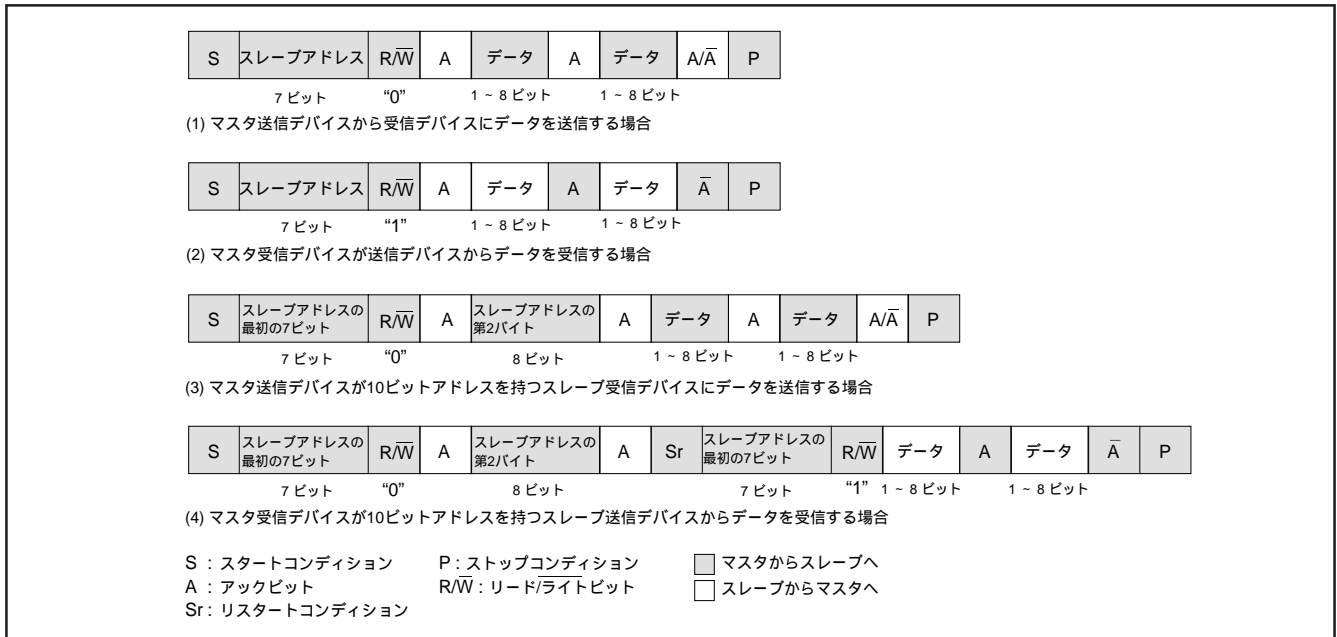


図 12.6.12 アドレスデータ通信フォーマット

12.6.12 マルチマスタI²C-BUSインタフェースの注意事項

(1) リード・モディファイ・ライト命令の使用について

SEB, CLBなどのリード・モディファイ・ライト命令をマルチマスタI²C-BUSインタフェースの各レジスタに使う場合の注意事項は以下のとおりです。

- ・I²C データシフトレジスタ (S0)
転送中にリード・モディファイ・ライト命令を使用すると、意図しない値になることがあります。
- ・I²C アドレスレジスタ (S0D)
ストップコンディション検出時にリード・モディファイ・ライト命令を使用すると、意図しない値になることがあります。
上記のタイミングでリード/ライトビット(RBW)が、ハードウェアによって変化するためです。
- ・I²C ステータスレジスタ (S1)
すべてのビットはハードウェアによって変化しますので、リード・モディファイ・ライト命令を使用しないでください。
- ・I²C コントロールレジスタ (S1D)
スタートコンディション検出時及びバイト転送完了時にリード・モディファイ・ライト命令を使用すると、意図しない値になることがあります。
上記のタイミングでビットカウンタ(BC0~BC2)が、ハードウェアによって変化するためです。
- ・I²C クロックコントロールレジスタ (S2)
リード・モディファイ・ライト命令は使用可能です。

(2) マルチマスタで使用する場合のスタートコンディション発生手順について

手順例(発生手順の必要条件は以降に記します。)

```

:
LDA ~ (スレープアドレス値の取り出し)
SEI (割り込みの禁止)
BBS 5,S1,BUSBUSY (BB フラグ確認及び分岐処理)
BUSFREE:
STA S0 (スレープアドレス値の書き込み)
LDM #$F0,S1 (スタートコンディション発生トリガ)
CLI (割り込みの許可)
:
BUSBUSY:
CLI (割り込みの許可)
:

```

I²Cデータシフトレジスタへのスレープアドレス値の書き込みには、STA, STXあるいはSTYのゼロページアドレスリング命令を必ず使用してください。

スタートコンディション発生トリガの設定はLDM命令を必ず使用してください。

前記のスレープアドレス値の書き込みとスタートコンディション発生トリガの設定は、手順例のとおり必ず連続して実行するようにしてください。

BBフラグの確認、スレープアドレス値の書き込み、スタートコンディション発生トリガ、以上3つの処理ステップの間は必ず割り込みを禁止にしてください。

BBフラグがバスビジーである場合は、ただちに割り込みを許可にしてください。

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

(3) リスタートコンディション発生手順について

手順例(発生手順の必要条件は 以降に記します。)

PINビットが“0”のとき、以下の手順を実行してください。

:

```
LDM #00,S1 (スレーブ受信モードにする)
LDA ~ (スレーブアドレス値の取り出し)
SEI (割り込みの禁止)
STA S0 (スレーブアドレス値の書き込み)
LDM #F0,S1 (リスタートコンディション発生トリガ)
CLI (割り込みの許可)
```

:

PINビットが“0”の状態、スレーブ受信モードにしてください。PINビットには“1”を書き込まないでください。BBビットへの書き込みに“0”又は“1”の指定はありません。

TRXビットが“0”になり、SDA端子が解放されます。I²Cデータシフトレジスタへのスレーブアドレス値の書き込みによって、SCL端子が解放されます。書き込みには、STA,STX,STYのゼロページアドレッシング命令を必ず使用してください。

リスタートコンディション発生トリガの設定はLDM命令を必ず使用してください。

前記の スレーブアドレス値の書き込みと のリスタートコンディション発生トリガの設定は手順例のとおり必ず連続して実行するようにしてください。

スレーブアドレス値の書き込み、リスタートコンディション発生トリガ、以上2つの処理ステップの間は必ず割り込みを禁止にしてください。

(4) ストップコンディション発生手順について

手順例(発生手順の必要条件は 以降に記します。)

:

```
SEI (割り込みの禁止)
LDM #C0,S1 (マスタ送信モードにする)
NOP (NOPを設定)
LDM #D0,S1 (ストップコンディション発生トリガ)
CLI (割り込みの許可)
```

:

マスタ送信モード設定時、PINビットに“0”を書き込んでください。

マスタ送信モード設定後、NOP命令を実行してください。また、マスタ送信モード設定後10マシンサイクル以内に、ストップコンディション発生トリガを設定してください。

マスタ送信モードの設定からストップコンディション発生トリガの処理ステップの間は必ず割り込みを禁止にしてください。

(5) I²Cステータスレジスタへの書き込みについて

同時にPINビットを“0”から“1”、MSTビット及びTRXビットを“1”から“0”にする命令実行をしないでください。SCL端子が解放されて、約1マシンサイクル後にSDA端子が解放される状態になることがあります。PINビットが“1”の時に、MSTビット及びTRXビットを“1”から“0”にする命令実行をしても、同様の状態になることがあります。

(6) ストップコンディション発生後の処理について

マスタとしてストップコンディションを発生させた後、バスビジーフラグBBが“0”になるまでの間、I²CデータシフトレジスタS0及びI²CステータスレジスタS1に書き込みを行わないで下さい。ストップコンディション波形が正常に発生されないことがあります。上記レジスタに対する読み出しは問題ありません。

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.7 PWM 出力回路

本マイクロコンピュータは、8ビットPWMを8本(PWM0 ~ PWM7)備えています。PWM0 ~ PWM7は同じ回路構成で、8ビットの分解能を持ち、最小分解ビット幅 $4\mu\text{s}$ 、繰り返し周期 $1024\mu\text{s}$ です($f(X_{IN}) = 8\text{MHz}$ の場合)。

図12.7.1にPWMのブロック図を示します。PWMのタイミング発生回路は $f(X_{IN})$ を2分周した信号を基本として、PWM0 ~ PWM7の各制御信号を供給します。

12.7.1 データの設定

PWM0 ~ PWM7を出力する場合には、出力データ8ビットをPWMiレジスタ(iは0 ~ 7, 0200₁₆ ~ 0207₁₆番地)に設定します。

12.7.2 レジスタからPWM回路への転送

PWMレジスタからPWM回路へのデータ転送は、レジスタへのデータ書き込みが行われた時点で実行されます。

PWM出力端子から出力される信号は、このレジスタの内容に対応したものです。

12.7.3 PWMの動作

次に動作について説明します。

まず、PWMモードレジスタ1(020A₁₆番地)のビット0を“0”にクリアし(リセット時は“0”)、PWMカウントソースを供給します。

PWM0 ~ PWM3はポートP04 ~ P07と、PWM4 ~ PWM6はP00 ~ P02と、PWM7はP50及びP03と出力端子が共用です。ポートP0方向レジスタの対応ビット及びPを“1”にし、出力モードにします。PWMモードレジスタ1(020A₁₆番地)のビット3で出力極性を選択します。そして、PWMモードレジスタ2のビット7 ~ ビット0を“1”にし、ポートをPWM出力にします。

上記のレジスタを設定することによってPWM出力端子からPWM出力が行われます。

図12.7.2にPWMのタイミング図を示します。 $2^8 = 256$ 区間を1周期Tとします。回路内部では1周期の間に、各ビットの重みを表すビット0からビット7までの8種類のパルスが出力されます(図12.7.2(a)参照)。PWMはPWMレジスタのビット0 ~ ビット7のパルスの和を取った波形を出力します。図12.7.2(b)にいくつかの例を示します。図のようにPWMレジスタの内容を変えることにより、“H”の区間が0/256 ~ 255/256までの256通りの出力を選ぶことができます(全区間“H”出力はできません)。

12.7.4 リセット後の出力

リセット時には、ポートP0は、ハイインピーダンス状態、P50は“L”状態ですが、PWMレジスタ及びPWM回路の内容は不定です。リセット解除後、PWMレジスタを設定するまで、PWM出力の内容は不定ですので注意が必要です。

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

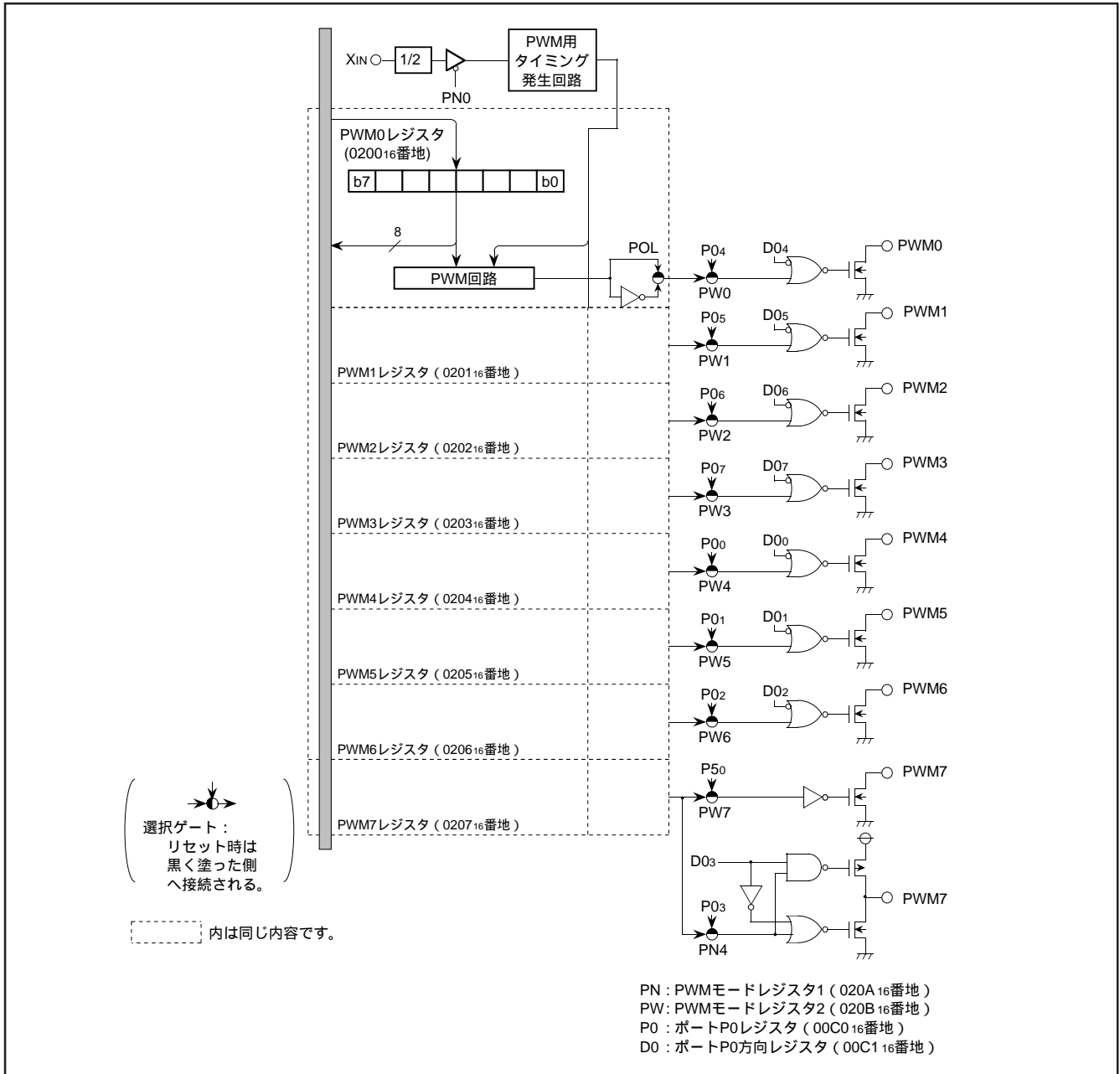


図 12.7.1 PWM 回路ブロック図

開発中

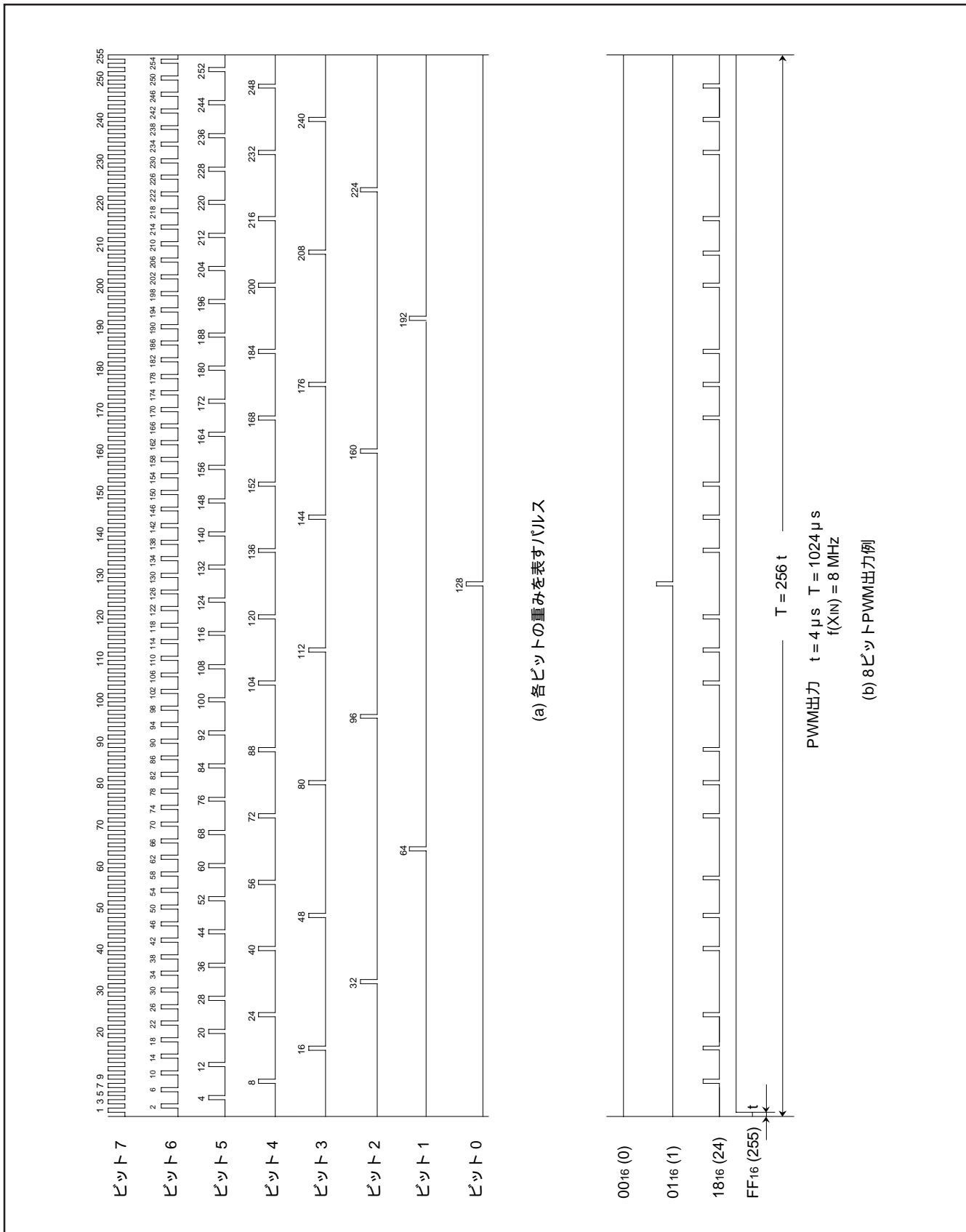


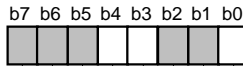
図 12.7.2 PWM タイミング図

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

PWMモードレジスタ1

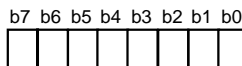


PWMモードレジスタ1(PN)【020A₁₆番地】

b	ビット名	機 能	リセット時	R	W
0	PWMカウントソース選択ビット (PN0)	0: 供給 1: 停止	0	R	W
1, 2	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
3	PWM出力極性選択ビット (PN3)	0: 正極性 1: 負極性	0	R	W
4	P0 ₃ /PWM7出力選択ビット (PN4)	0: P0 ₃ 出力 1: PWM7出力	0	R	W
5-7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

図 12.7.3 PWM モードレジスタ 1

PWMモードレジスタ2



PWMモードレジスタ2(PW)【020B₁₆番地】

b	ビット名	機 能	リセット時	R	W
0	P0 ₄ /PWM0出力選択ビット (PW0)	0: P0 ₄ 出力 1: PWM0出力	0	R	W
1	P0 ₅ /PWM1出力選択ビット (PW1)	0: P0 ₅ 出力 1: PWM1出力	0	R	W
2	P0 ₆ /PWM2出力選択ビット (PW2)	0: P0 ₆ 出力 1: PWM2出力	0	R	W
3	P0 ₇ /PWM3出力選択ビット (PW3)	0: P0 ₇ 出力 1: PWM3出力	0	R	W
4	P0 ₀ /PWM4出力選択ビット (PW4)	0: P0 ₀ 出力 1: PWM4出力	0	R	W
5	P0 ₁ /PWM5出力選択ビット (PW5)	0: P0 ₁ 出力 1: PWM5出力	0	R	W
6	P0 ₂ /PWM6出力選択ビット (PW6)	0: P0 ₂ 出力 1: PWM6出力	0	R	W
7	P5 ₀ /PWM7出力選択ビット (PW7)	0: P5 ₀ 出力 1: PWM7出力	0	R	W

図 12.7.4 PWM モードレジスタ 2

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.8 A-D変換器

12.8.1 A-D変換レジスタ(AD)

A-D変換結果が格納される読み出し専用のレジスタです。A-D変換中はこのレジスタを読み出さないでください。

12.8.2 A-D制御レジスタ(ADCON)

A-D変換の制御を行うためのレジスタです。ビット2～ビット0はアナログ入力端子の選択ビットです。アナログ入力端子として使用しない場合は、通常の入出力端子として使用できます。ビット3はA-D変換終了ビットで、このビットに“0”を書き込むことによって、A-D変換が開始されます。A-D変換中は“0”、A-D変換の終了と同時に“1”になります。

ビット4は抵抗ラダーとVccとの接続を制御します。A-D変換を使用しない場合は、このビットを“0”にして抵抗ラダーと内部Vcc電源を切り離すことができます。これによって電源電圧を抑えることができます。

12.8.3 比較電圧発生回路(抵抗ラダー)

VssとVcc間の電圧を256分割し、分圧を比較電圧Vrefとしてコンパレータに出力します。

12.8.4 チャンネルセクタ

A-D制御レジスタのビット2～ビット0によって選択されたアナログ入力端子を、コンパレータに接続します。

12.8.5 コンパレータ及び制御回路

アナログ入力電圧と比較電圧との比較を行い、その結果をA-D変換レジスタに格納します。また、A-D変換終了時にA-D変換終了ビット及びA-D変換割り込み要求ビットを“1”にします。

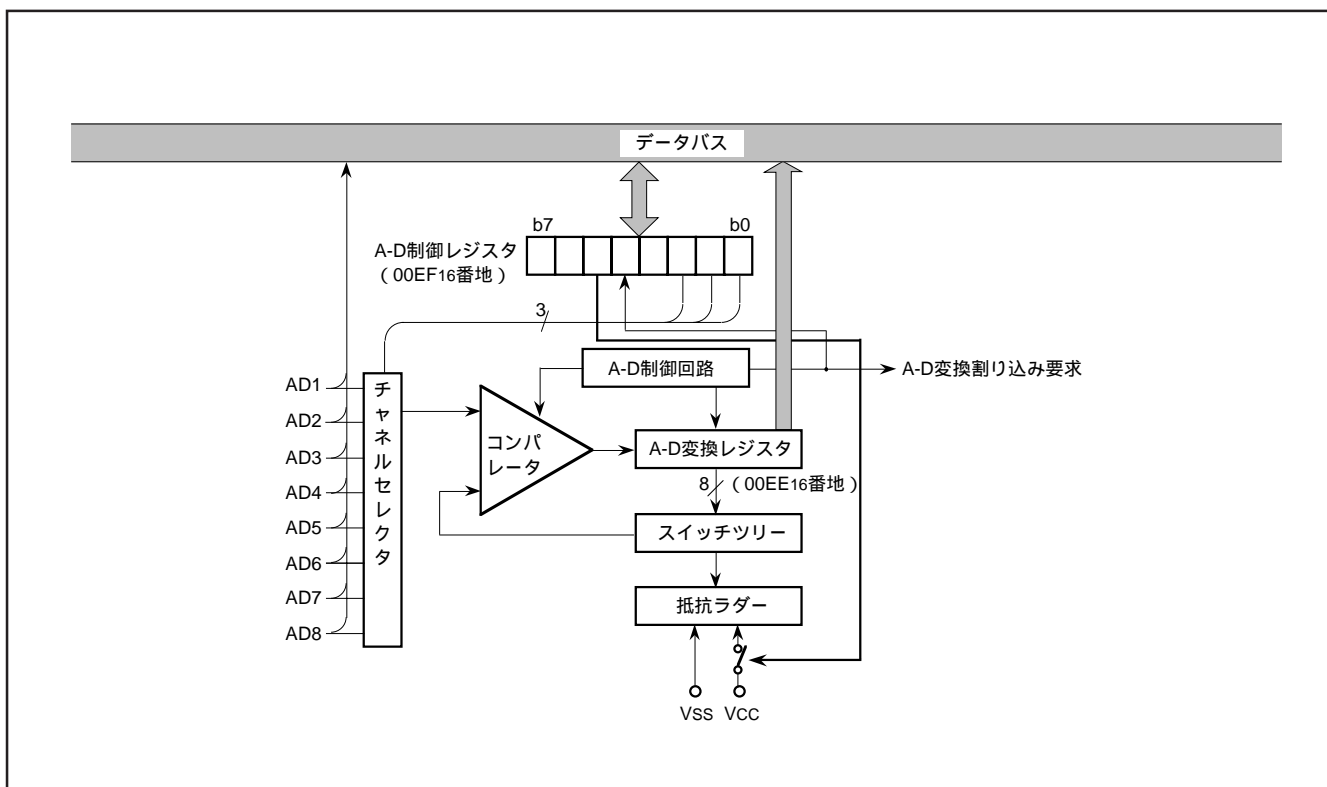
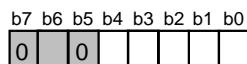


図 12.8.1 A-D変換器ブロック図

A-D制御レジスタ

A-D制御レジスタ (ADCON) 【00EF₁₆番地】

b	ビット名	機能	リット時	R	W
0~2	アナログ信号入力端子 選択ビット (ADIN0 ~ ADIN2)	b2 b1 b0 0 0 0 : AD1 0 0 1 : AD2 0 1 0 : AD3 0 1 1 : AD4 1 0 0 : AD5 1 0 1 : AD6 1 1 0 : AD7 1 1 1 : AD8	0	R	W
3	A-D変換終了ビット (ADSTR)	0 : 変換中 1 : 変換終了	1	R	W
4	Vcc接続選択ビット (ADVREF)	0 : Vcc切断 1 : Vcc接続	0	R	W
5	このビットは "0" に固定してください。		0	R	W
6	このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は不定です。		不定	R	-
7	このビットは "0" に固定してください。		0	R	W

図 12.8.2 A-D 制御レジスタ

12.8.6 A-D変換方法

A-D変換終了時に割り込み要求を発生させるために、割り込み入力極性レジスタ(0212₁₆番地)のビット7を“1”にしてください。

割り込み要求レジスタ1のA-D変換・INT3割り込み要求ビットを“0”にします(A-D変換を開始しても、A-D変換・INT3割り込み要求ビットは自動的に“0”にはなりません)。

A-D変換割り込みを使用する場合は、A-D変換・INT3割り込み許可ビットを“1”にし、A-D変換割り込みを許可状態にします。また割り込み禁止フラグを“0”にします。A-D制御レジスタのVcc接続選択ビットを“1”にして、Vccと抵抗ラダーを接続します。

A-D制御レジスタのアナログ入力端子選択ビットによって、アナログ入力端子を選択します。

A-D制御レジスタのA-D変換終了ビットを“0”にします。この書き込み動作によって、A-D変換が開始されます。なお、A-D変換中はA-D変換レジスタの内容を読み出さないでください。

A-D変換終了ビットの状態(“1”)、A-D変換・INT3割り込み要求ビットの状態(“1”)、又はA-D変換割り込みによって変換の終了を確認します。

A-D変換レジスタを読み出すことによって、変換結果が得られます。

注. Vccと抵抗ラダーを切り離す場合は、 と の間にVcc接続選択ビットを“0”にしてください。

12.8.7 内部動作

A-D変換が開始すると以下の動作が自動的に行われます。

A-D変換レジスタが“00₁₆”になります。

A-D変換レジスタの最上位ビットが“1”になり、比較電圧V_{ref}がコンパレータに入力されます。ここで、V_{ref}とアナログ入力電圧V_{IN}との比較が行われます。

比較結果によって、A-D変換レジスタの最上位ビットは以下のように確定されます。

V_{ref} < V_{IN}の場合：“1”を保持する

V_{ref} > V_{IN}の場合：“0”になる

以上の動作を8回繰り返すことによって、アナログ値をデジタル値に変換します。A-D変換は、開始後50マシサイクル(f(X_{IN}) = 8MHz時、12.5 μs)で終了し、変換結果がA-D変換レジスタに格納されます。

A-D変換終了と同時にA-D変換割り込み要求が発生し、A-D変換・INT3割り込み要求ビットが“1”になります。同時にA-D変換終了ビットが“1”になります。

注. A-D変換器は、CPUモードレジスタ(00FB₁₆番地)のビット7が“0”の状態(高速モード)で使用してください。

表 12.8.1 V_{ref}とV_{REF}の関係式

A-D変換レジスタの内容n(10進表記)	V _{ref} (V)
0	0
1 ~ 255	$\frac{V_{REF}}{256} \times (n - 0.5)$

注. V_{REF}: 基準電圧(=VCC)

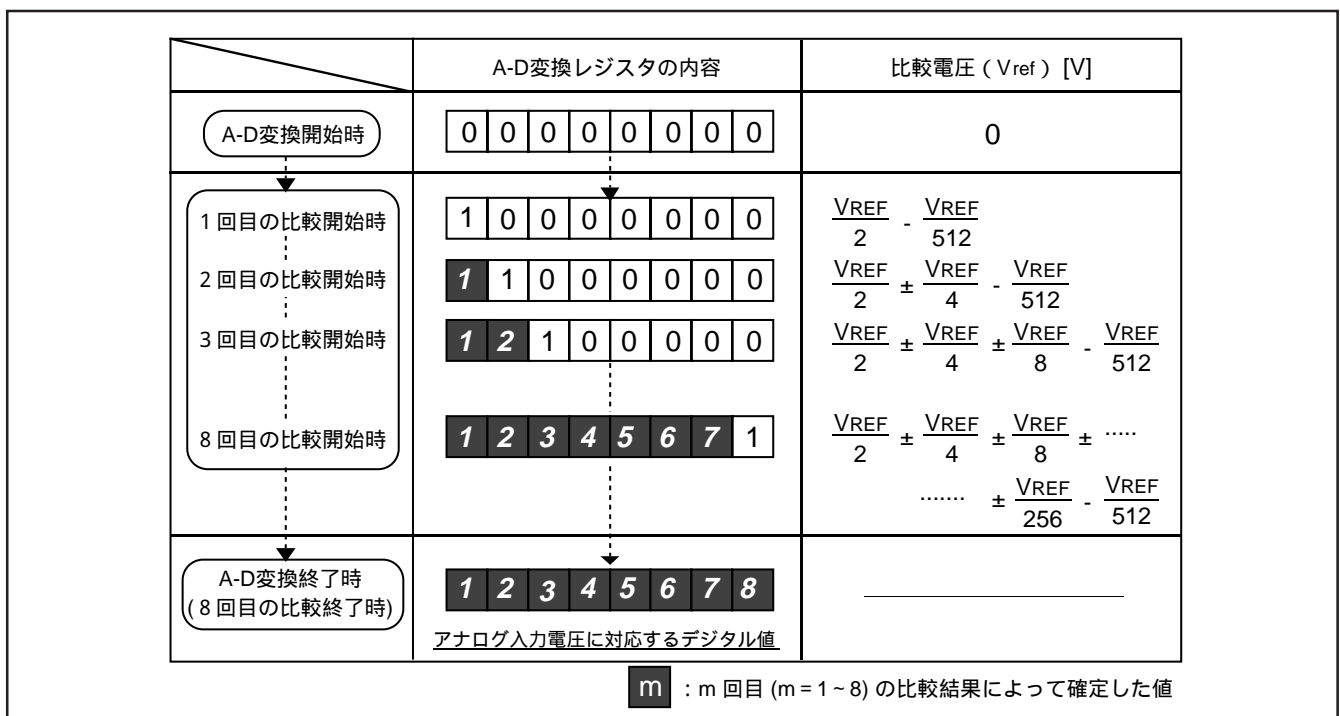


図 12.8.3 A-D変換中のA-D変換レジスタと比較電圧の変化

12.8.8 A-D変換精度の定義

A-D変換精度(絶対精度)の定義について説明します(図12.8.4参照)。

絶対精度とは、実測定したとき得られる出力コードと、理想的な特性を持つA-D変換器に期待される出力コードの差を、LSBを用いて示したものです。

絶対精度測定時のアナログ入力電圧は、理想的な特性を持つA-D変換器が同一のコードを出力する入力電圧幅(=1LSB)の中点とします。例えば、 $V_{REF}=5.12V$ の場合、1LSBの幅は20mVとなり、アナログ入力電圧には0mV、20mV、40mV、60mVが選ばれます。

図12.8.4にA-D変換器の絶対精度を示します。絶対精度 = $\pm 2LSB$ とは、アナログ入力電圧が100mVの場合、理想的なA-D変換器に期待される出力コードは“0516”ですが、実際のA-D変換結果は“0316”~“0716”の範囲にあることを示します。

なお、絶対精度にはゼロ誤差、フルスケール誤差を含み、量子化誤差は含みません。

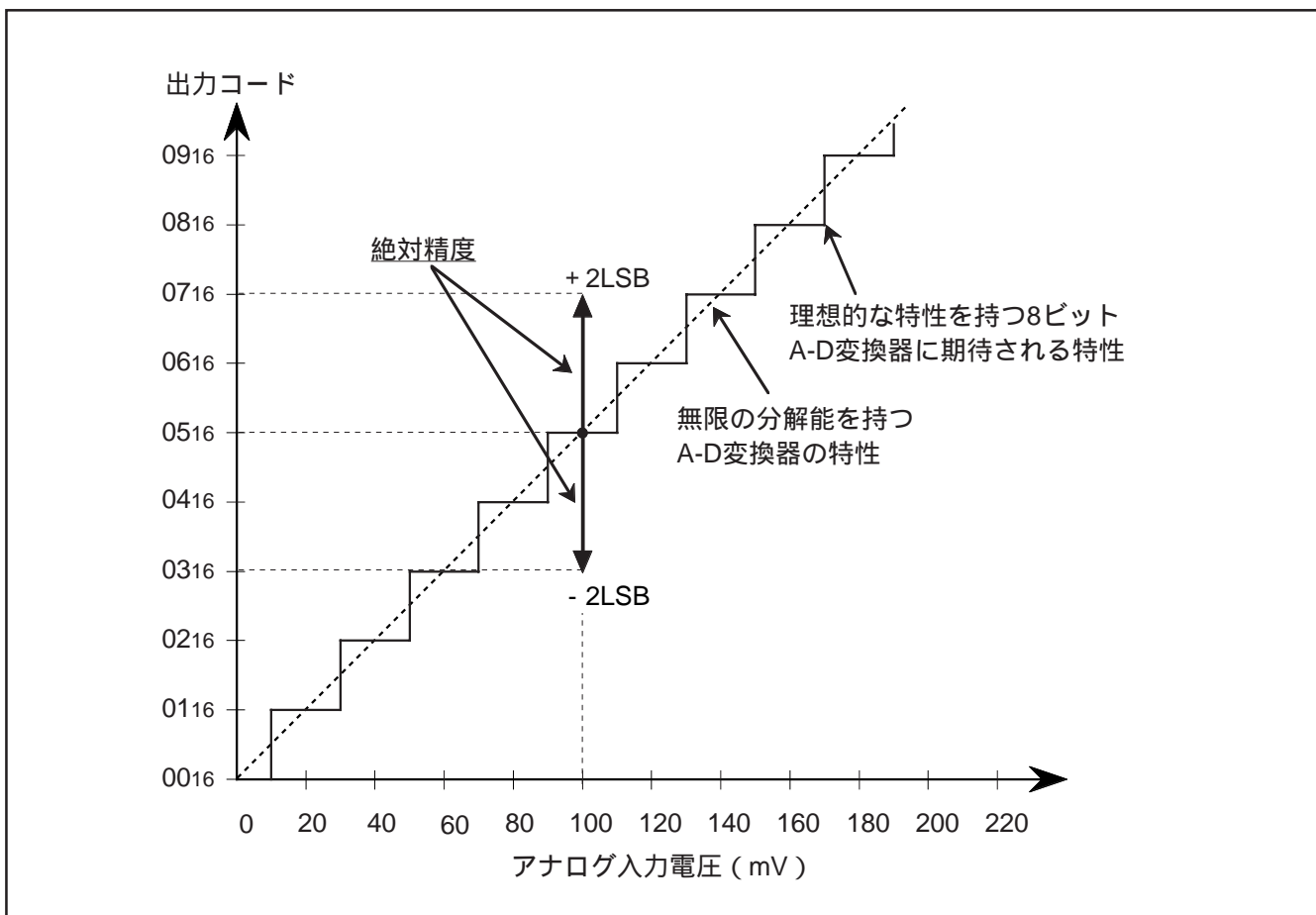


図12.8.4 A-D変換器の絶対精度

12.9 ROM 訂正機能

ROM 内のプログラムデータを訂正することができます。訂正できるアドレスは2箇所(2ブロック)までで、RAM 領域内のROM 訂正用メモリに訂正プログラムを格納します。ROM 訂正用メモリは32バイト×2ブロックあります。

ブロック1: 02C0₁₆ ~ 02DF₁₆ 番地

ブロック2: 02E0₁₆ ~ 02FF₁₆ 番地

訂正するROM データのアドレスをROM 訂正アドレスレジスタに設定します。プログラムカウンタの値が設定したアドレスの値に一致すると、ROM 訂正メモリに格納した訂正プログラムへと分岐します。訂正プログラムからメインプログラムへの復帰のためには、訂正プログラムの最後にJMP 命令のオペコード及びオペランド(計3バイト)が必要です。また、ブロック1及びブロック2を連続的に使用する場合、ブロック1の最後に上記の命令は必要ありません。

ROM訂正機能はROM訂正許可レジスタによって制御されます。

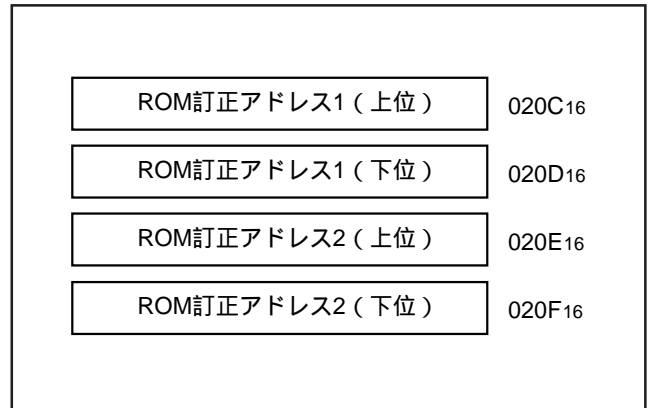
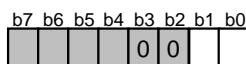


図 12.9.1 ROM 訂正アドレスレジスタ

- 注1. ROM訂正アドレスは、各命令の先頭アドレス(オペコードのアドレス)を指定してください。
- 訂正プログラムからメインプログラムへの復帰はJMP 命令(計3バイト)で行ってください。
 - ブロック1, ブロック2に同一のROM 訂正アドレスを設定しないでください。
 - M37280MK-XXXSP, M37280EKSPでは、拡張ROM 使用時(BK7 = "1"), 1000₁₆番地 ~ 1FFF₁₆番地のROM アドレスに対し、ROM訂正機能は動作しません。プログラム開発時、ご注意ください。

ROM訂正許可レジスタ

ROM訂正許可レジスタ(RCR)【0210₁₆番地】

b	ビット名	機能	ビット時	R	W
0	ブロック1許可ビット (RCR0)	0: 使用禁止 1: 使用許可	0	R	W
1	ブロック2許可ビット (RCR1)	0: 使用禁止 1: 使用許可	0	R	W
2, 3	これらのビットは"0"に固定してください。		0	R	W
4~7	これらのビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は"0"です。		0	R	-

図 12.9.2 ROM 訂正許可レジスタ

三菱マイクロコンピュータ M37280MF-XXXSP, M37280MK-XXXSP M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.10 データスライサ

本マイクロコンピュータは、クローズドキャプションデコーダ（以下CCDと称す）に対応するためのデータスライサ機能を内蔵しています。本機能によってコンポジットビデオ信号の垂直帰線消去期間中に重畳されたキャプションデータを取り出すことができます。CVIN端子には、シンクチップを負極性にするコンポジットビデオ信号を入力します。

データスライサ機能を使用しない場合は、データスライサ制御レジスタ1（00E0₁₆番地）のビット0を“0”に設定することによって、データスライサ回路及びタイミング信号発生回路をOFFすることができます。これらの設定によって、電源電流を抑えることができます。

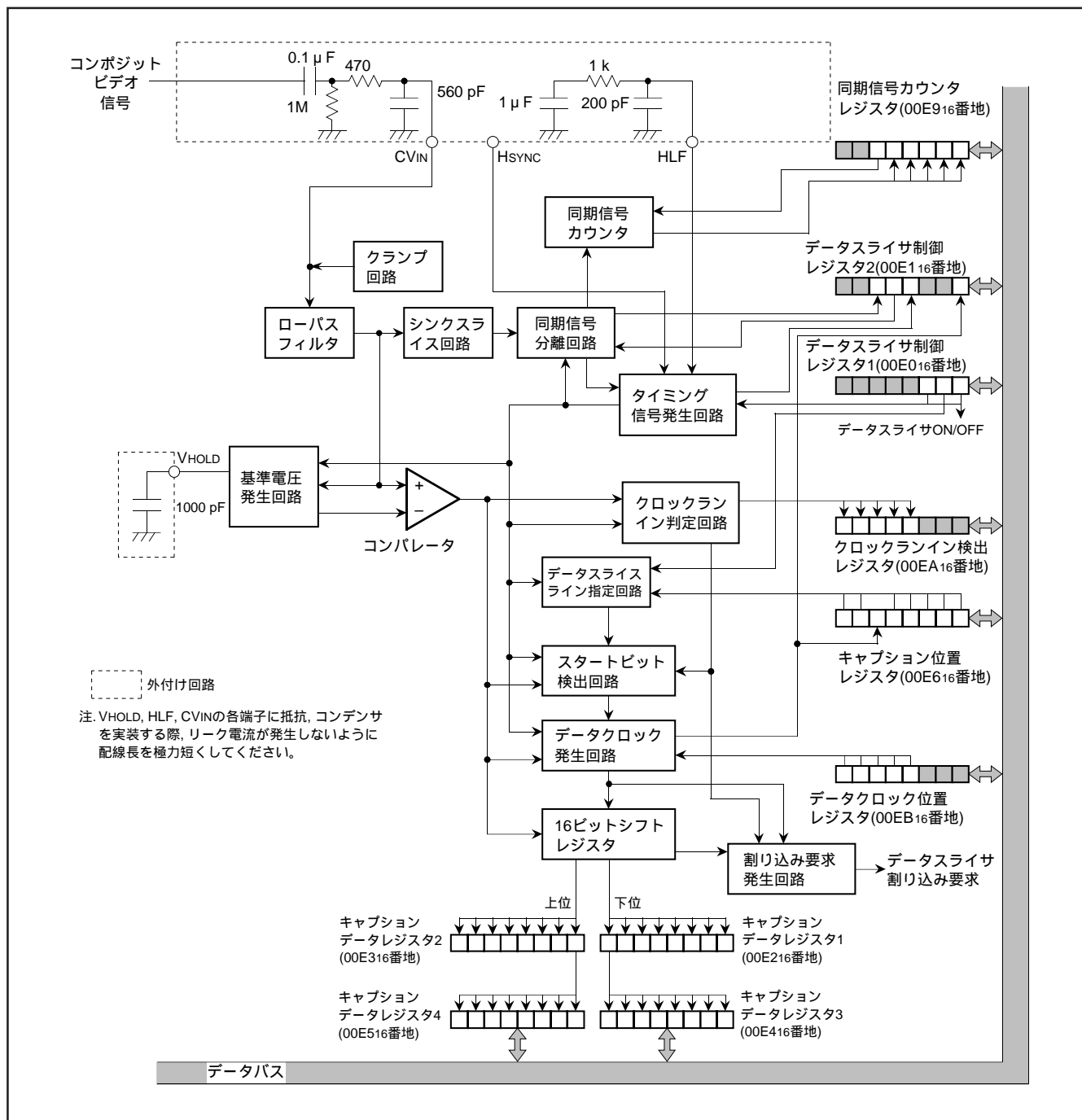


図 12.10.1 データスライサブロック図

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.10.1 データスライサを使用しない場合の注意事項

データスライサ制御レジスタ 1 (00E0₁₆ 番地) のビット 0 が “0” の場合、図 12.10.2 のように端子を処理してください。

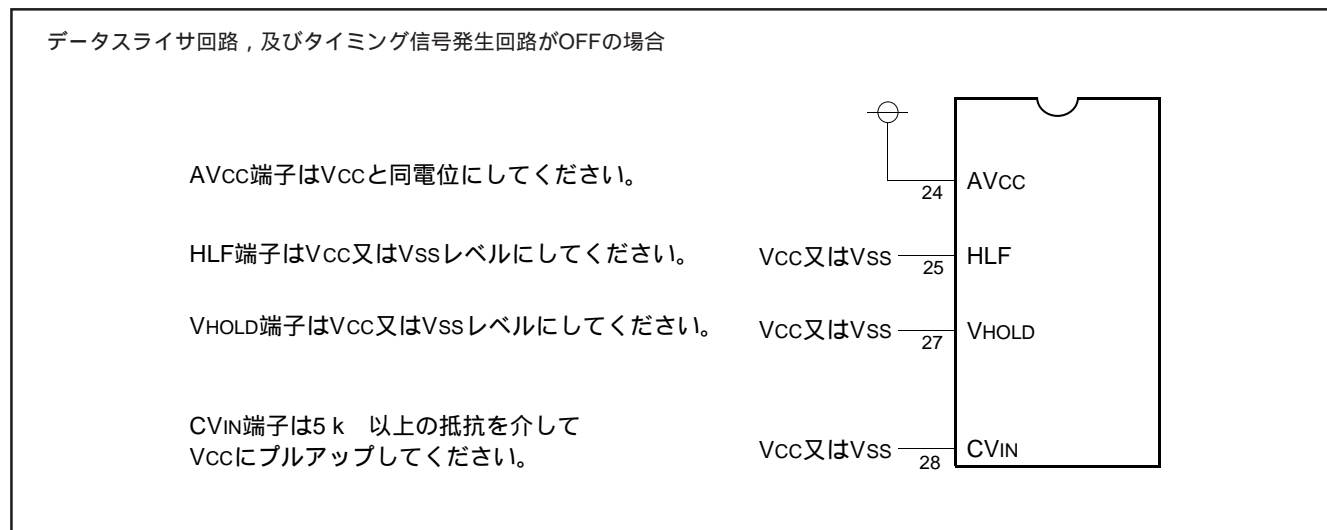


図 12.10.2 データスライサ回路，及びタイミング信号発生回路 OFF の場合の，データスライサ入出力端子の処理方法

データスライサ制御レジスタ 1 (00E0₁₆ 番地) のビット 0、2 の両方が “1” の場合、図 12.10.3 のように端子を処理してください。

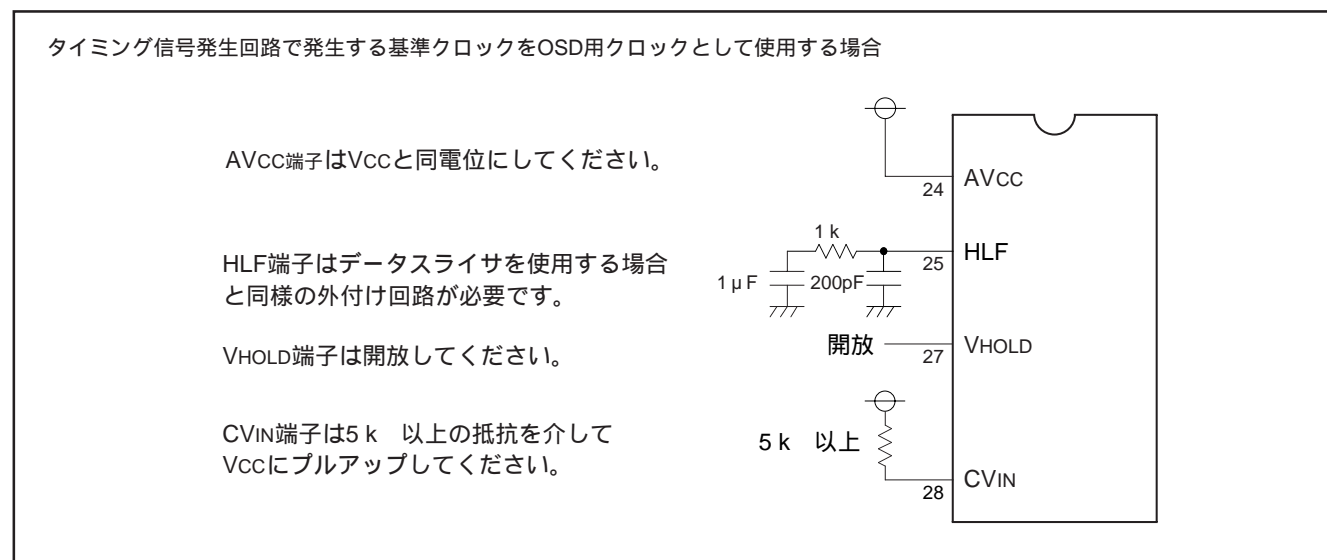


図 12.10.3 タイミング信号発生回路 ON の場合の，データスライサ入出力端子の処理方法

図 12.10.4、図 12.10.5 にデータスライサ制御レジスタを示します。

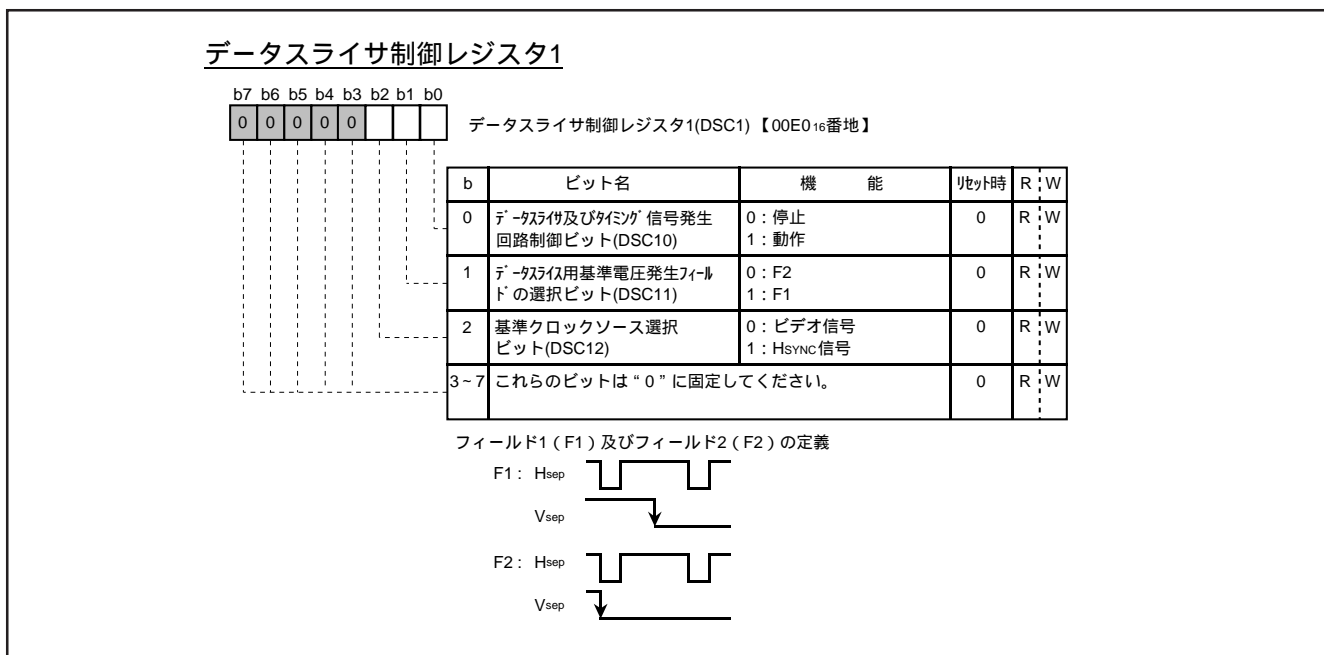


図 12.10.4 データスライサ制御レジスタ 1

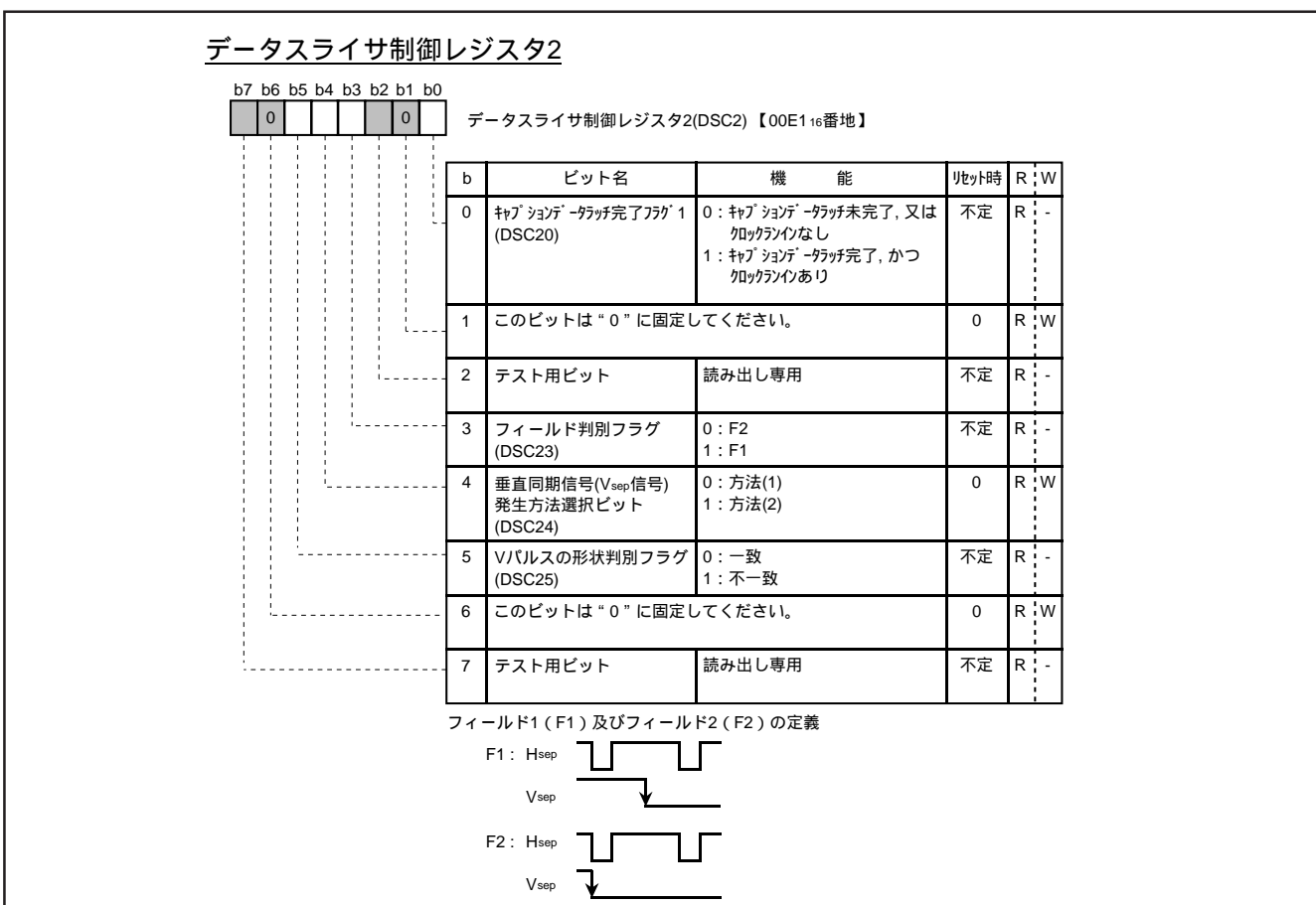


図 12.10.5 データスライサ制御レジスタ 2

12.10.2 クランプ回路・ローパスフィルタ

CVIN 端子から入力されたコンポジットビデオ信号は、クランプ回路でシンクチップ部分を基準にしてクランプされます。ローパスフィルタはクランプされたコンポジットビデオ信号のノイズを減衰します。コンポジットビデオ信号が入力される CVIN 端子は、外部でのコンデンサ (0.1 μ F) 結合が必要です。また CVIN 端子は、数 100k ~ 1 M 程度の抵抗でプルダウンしてください。さらに CVIN 端子に抵抗及びコンデンサで簡単なローパスフィルタ回路を外付けすることを推奨します (図 12.10.1 参照)。

12.10.3 シンクスライス回路

ローパスフィルタの出力信号からコンポジットシンク信号を取り出します。

12.10.4 同期信号分離回路

シンクスライス回路で取り出されたコンポジットシンク信号から水平同期信号と垂直同期信号を分離します。

(1)水平同期信号 (Hsep)

コンポジットシンク信号の立ち下がりエッジでワンショットの水平同期信号 Hsep を発生します。

(2)垂直同期信号 (Vsep)

Vsep信号の発生方法は、データスライサ制御レジスタ 2 (00E116 番地) のビット 4 を用いて、次の 2 種類から選択することができます。

- ・方法 1 コンポジットシンク信号の“L”レベル幅を測定し、一定時間以上であれば、その“L”レベル直後のタイミング信号の立ち上がりに同期して Vsep 信号を発生します。
- ・方法 2 コンポジットシンク信号の“L”レベル幅を測定し、一定時間以上であれば、その“L”レベル直後のタイミング信号の“L”レベル期間中に、コンポジットシンク信号の立ち下がりがあるかを検出します。立ち下がりがある場合は、タイミング信号の立ち上がりに同期して Vsep 信号を発生します (図 12.10.6 参照)。

発生タイミングを図 12.10.6 に示します。図中のタイミング信号はタイミング発生回路が出力する基準クロックをもとに発生されます。

データスライサ制御レジスタ 2 のビット 5 を読み出すことによって、コンポジットシンク信号の V パルス部分の形状が判別できます。図 12.10.7 のように A, B のレベルが一致していれば“0”、不一致であれば“1”になります。

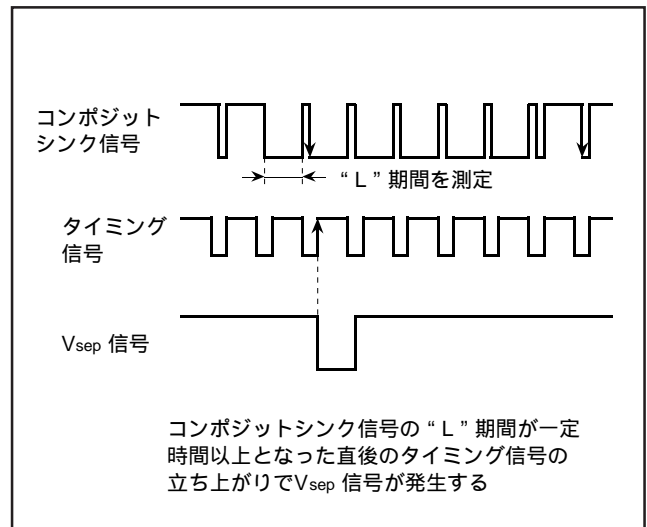


図 12.10.6 Vsep 発生タイミング (方法 2)

12.10.5 タイミング信号発生回路

タイミング信号発生回路は水平同期信号周波数の832倍の基準クロックを発生します。また、基準クロック、水平同期信号、及び垂直同期信号をもとに各種タイミング信号を発生します。タイミング信号発生回路はデータスライサ制御レジスタ1(00E0₁₆番地)のビット0を“1”に設定することによって動作します。

基準クロックはデータスライサの他にOSD機能の表示用クロックとしても使用できます。また、コンボジットシンク信号のかわりにHsync信号をカウントソースとすることもできます。ただし、Hsync信号を選択した場合はデータスライサを使用できません。基準クロックのカウントソースはデータスライサ制御レジスタ1(00E0₁₆番地)のビット2で選択できます。

HLF端子は、図12.10.1に示す様に抵抗とコンデンサを接続してください。また、リーク電流が発生しないように配線長をできる限り短くしてください。

注. データスライサ及びタイミング信号発生回路を動作させてから基準クロックが安定するまで数10ms程度の時間が必要です。この期間、各種タイミング信号、Hsep信号、Vsep信号は不定となりますので、プログラム作成の際は、安定時間を考慮してください。

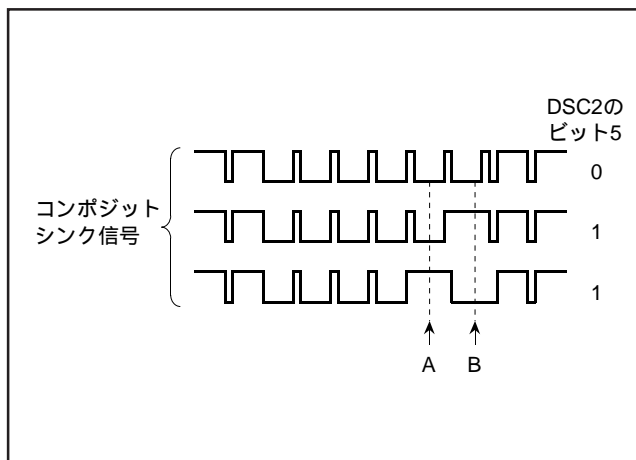


図12.10.7 Vパルス形状の判別

12.10.6 データスライスライン指定回路

(1) データスライスラインの指定

キャプションデータが重畳されるラインを決定します。1フィールド中のライン21(固定)と任意の1ラインの計2ライン/1フィールド、F1/F2の両フィールドのデータスライスが可能です。各設定はキャプション位置レジスタ(00E6₁₆番地)で行います(表12.10.1参照)。

Vsepの立ち下がりカウンタをリセットし、Hsepの本数をカウントします。カウンタの値とキャプション位置レジスタのビット4~ビット0の設定値とが一致したHsepに対してデータスライスを行います。

キャプション位置レジスタには“00₁₆”~“1F₁₆”の値が設定できます(任意の1ラインのみの設定時)。図12.10.8に垂直帰線期間中の信号を示します。キャプション位置レジスタを図12.10.9に示します。

(2) スライス電圧を設定するラインの指定

どのラインのクロックランインに対して、スライス用の基準電圧(スライス電圧)を発生するかを表12.10.1に示します。スライス電圧を発生させるフィールドの指定はデータスライサ制御レジスタ1のビット1で設定します。1フィールド中のスライス電圧発生ラインは、キャプション位置レジスタのビット7、6で設定します(表12.10.1参照)。

(3) フィールドの判別

データスライサ制御レジスタ2のビット3によって、フィールド判別フラグを読み出すことができます。このフラグはVsepの立ち下がりのタイミングで変化します。

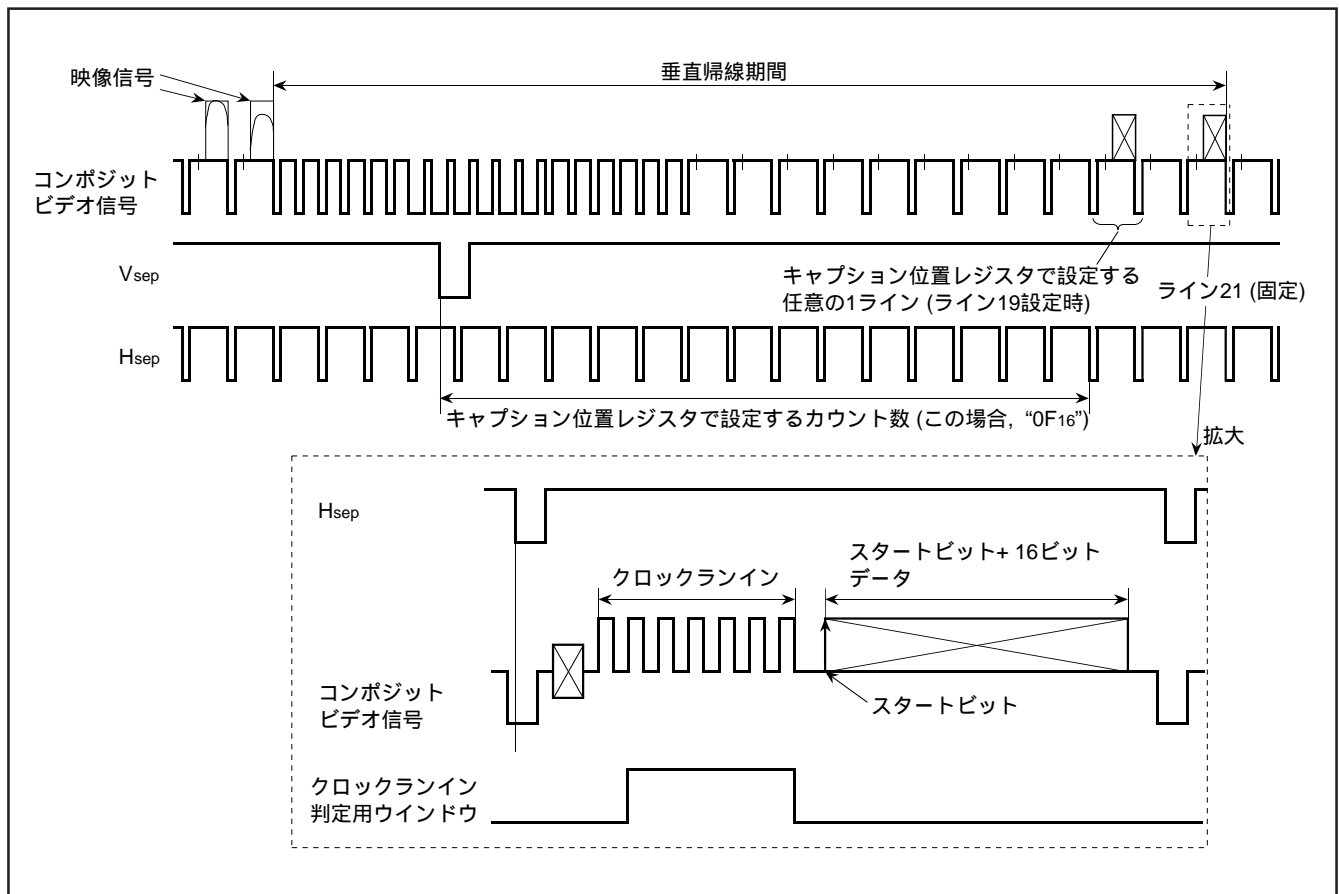


図 12.10.8 垂直帰線期間中の信号

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

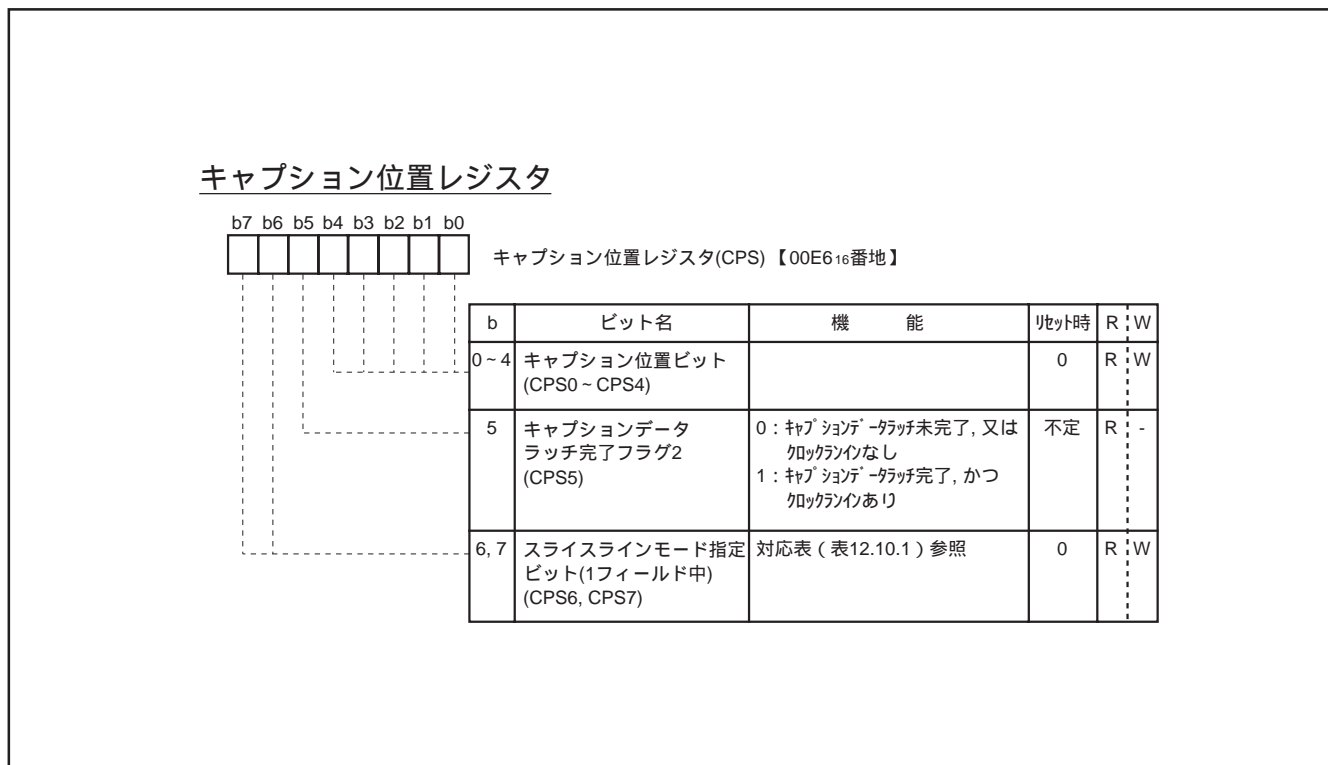


図 12.10.9 キャプション位置レジスタ

表 12.10.1 データスライスラインの指定

CPS		データスライスするフィールド・ライン	スライス電圧発生フィールド・ライン
ビット7	ビット6		
0	0	<ul style="list-style-type: none"> ・F1/F2 両フィールド ・ライン 21 と CPS のビット 4 ~ 0 で指定される 1 ライン (計 2 ライン)(注 2) 	<ul style="list-style-type: none"> ・DSC1 のビット 1 で指定されるフィールド ・ライン 21 (計 1 ライン)
0	1	<ul style="list-style-type: none"> ・F1/F2 両フィールド ・CPS のビット 4 ~ 0 で指定される 1 ライン (計 1 ライン)(注 3) 	<ul style="list-style-type: none"> ・DSC1 のビット 1 で指定されるフィールド ・CPS のビット 4 ~ 0 で指定される 1 ライン (計 1 ライン)(注 3)
1	0	<ul style="list-style-type: none"> ・F1/F2 両フィールド ・ライン 21 (計 1 ライン) 	<ul style="list-style-type: none"> ・DSC1 のビット 1 で指定されるフィールド ・ライン 21 (計 1 ライン)
1	1	<ul style="list-style-type: none"> ・F1/F2 両フィールド ・ライン 21 と CPS のビット 4 ~ 0 で指定される 1 ライン (計 2 ライン)(注 2) 	<ul style="list-style-type: none"> ・DSC1 のビット 1 で指定されるフィールド ・ライン 21 と CPS のビット 4 ~ 0 で指定される 1 ライン (計 2 ライン)(注 2)

注 1. DSC1 : データスライサ制御レジスタ 1

CPS : キャプション位置レジスタ

2. CPS のビット 4 ~ 0 には “00₁₆” ~ “10₁₆” の値を設定してください。
3. CPS のビット 4 ~ 0 には “00₁₆” ~ “1F₁₆” の値を設定してください。

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.10.7 基準電圧発生回路・コンパレータ

クランプ回路によってクランプされたコンポジットビデオ信号は基準電圧発生回路、及びコンパレータに入力されません。

(1) 基準電圧発生回路

データスライサイン指定回路で指定されたラインにおけるクロックランインの振幅を用いて基準電圧(スライス電圧)を発生します。V_{HOLD}端子とV_{SS}間にコンデンサを接続してください。また、リーク電流が発生しないように配線長をできる限り短くしてください。

(2) コンパレータ

コンポジットビデオ信号の電圧と基準電圧発生回路によって発生した電圧(基準電圧)を比較し、コンポジットビデオ信号をデジタル値に変換します。

12.10.8 スタートビット検出回路

データスライサイン指定回路で決定したラインにおいてスタートビットを検出します。スタートビットの判定は以下のようになります。

タイミング信号が出力する基準クロックを13分周したサンプリングクロックを生成します。

そのサンプリングクロックを用いてクロックランインパルスを検出します。

パルス検出後、サンプリングクロックでコンパレータ出力からスタートビットパターンを検出します。

12.10.9 クロックランイン判定回路

コンポジットビデオ信号中のウィンドウ中でパルス数をカウントすることによってクロックランインであることを判定します。

また、クロックランインパルス1周期にカウントされる基準クロック数はクロックランイン検出レジスタ(00EA₁₆番地)のビット7~ビット3に格納されます。これらのビットはデータスライサ割り込み(「12.10.12 割り込み要求発生回路」)の発生後に読み出してください。

クロックランイン検出レジスタを図12.10.10に示します。

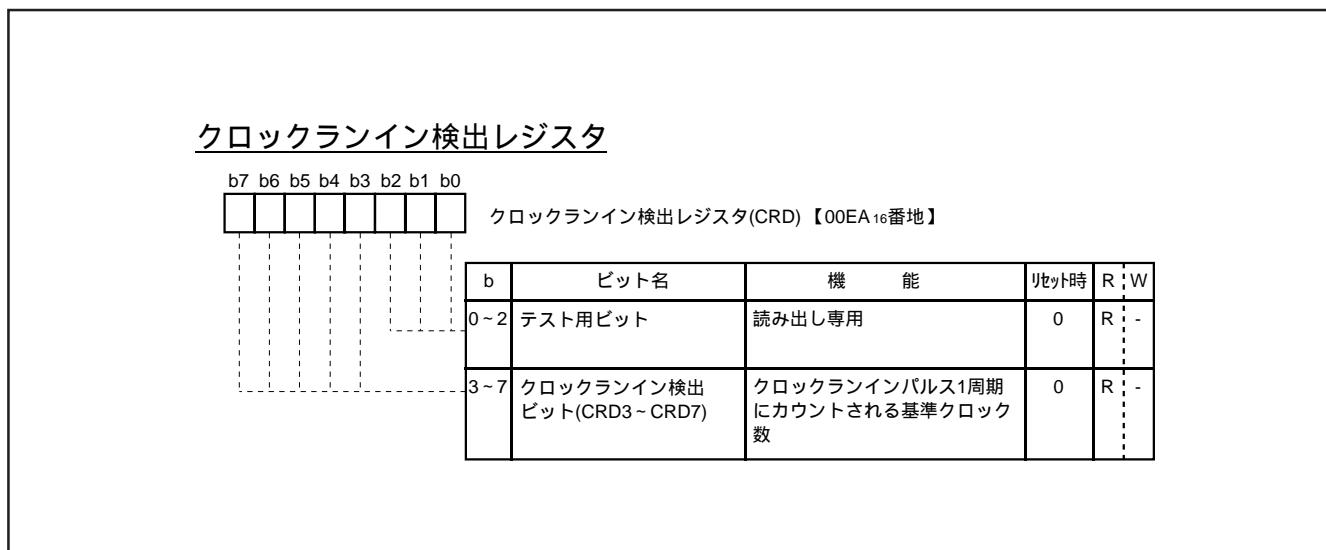


図 12.10.10 クロックランイン検出レジスタ

12.10.10 データクロック発生回路

データクロック発生回路は、スタートビット検出回路で検出されたスタートビットに同期したデータクロックを発生します。データクロックはキャプションデータを16ビットシフトレジスタへ格納するためのクロックです。16ビットのデータが16ビットシフトレジスタへ格納され、かつクロックランイン判定回路でクロックランインありと判定された場合、キャプションデータラッチ完了フラグがセットされます。この完了フラグは垂直同期信号 (V_{sep}) の立ち下がりで“0”にリセットされます。

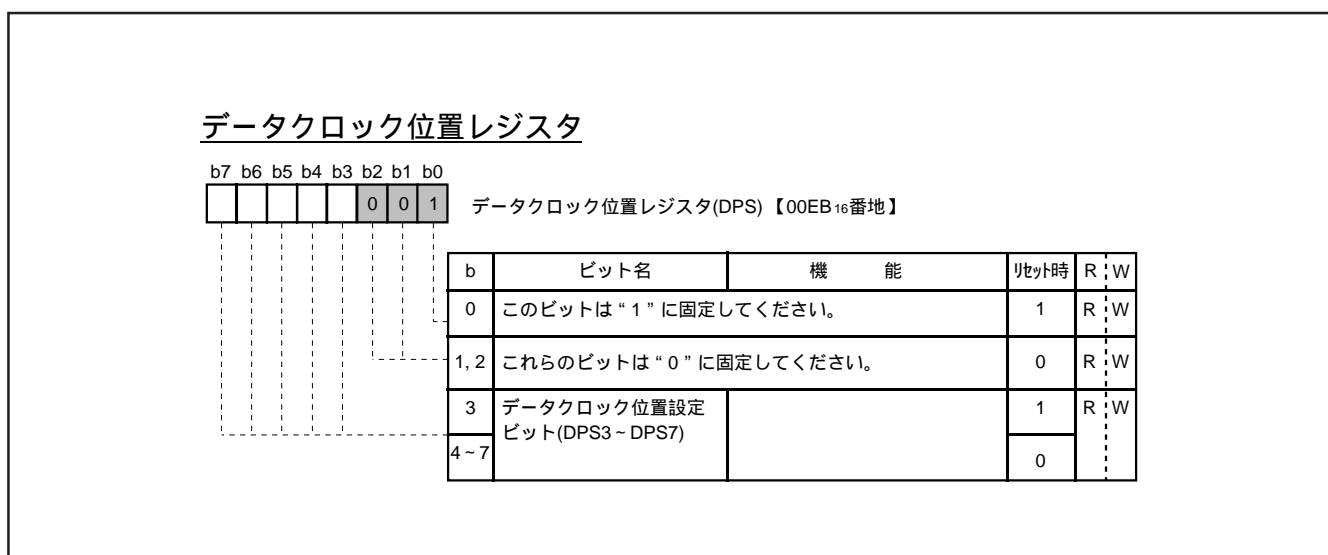


図 12.10.11 データクロック位置レジスタ

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.10.11 16ビットシフトレジスタ

コンパレータでデジタル値に変換されたキャプションデータは、データクロックに同期して16ビットシフトレジスタに格納されます。格納されたキャプションデータの上位8ビットは、キャプションデータレジスタ2(00E3₁₆番地)/キャプションデータレジスタ4(00E5₁₆番地)、下位8ビットはキャプションデータレジスタ1(00E2₁₆番地)/キャプションデータレジスタ3(00E4₁₆番地)を読み出すことによってデータ内容を得ることができます。またこれらのレジスタはV_{sep}の立ち下がりで“0”にリセットされます。キャプションデータレジスタ1~4はデータスライサ割り込み(「12.10.12 割り込み要求発生回路」)発生後に読み出してください。

12.10.12 割り込み要求発生回路

キャプション位置レジスタ(00E6₁₆番地)のビット7、ビット6の組み合わせによって表12.10.3に示すように割り込み要求が発生します。キャプションデータレジスタ1~4の内容、及びクロックランイン検出レジスタのビット7~3の内容は、データスライサ割り込み要求発生後に読み出してください。

表 12.10.2 キャプションデータラッチ完了フラグ、及び16ビットシフトレジスタ内容

スライスラインの設定モード		キャプションデータラッチ完了フラグの内容		16ビットシフトレジスタの内容	
CPS		完了フラグ1 (DSC2のビット0)	完了フラグ2 (CPSのビット5)	キャプションデータ レジスタ1, 2	キャプションデータ レジスタ3, 4
ビット7	ビット6				
0	0	ライン21	CPSのビット4~0で 指定される1ライン	ライン21の16ビット データ	CPSのビット4~0で 指定される1ラインの 16ビットデータ
0	1	CPSのビット4~0で 指定される1ライン	無効	CPSのビット4~0で 指定される1ラインの 16ビットデータ	無効
1	0	ライン21	無効	ライン21の16ビット データ	無効
1	1	ライン21	CPSのビット4~0で 指定される1ライン	ライン21の16ビット データ	CPSのビット4~0で 指定される1ラインの 16ビットデータ

CPS: キャプション位置レジスタ
DSC2: データスライサ制御レジスタ2

表 12.10.3 割り込み要求発生要因

キャプション位置レジスタ		データスライスライン終了時割り込み要求
ビット7	ビット6	
0	0	ライン21スライス後
0	1	キャプション位置レジスタビット4~0で指定される1ライン後
1	0	ライン21スライス後
1	1	ライン21スライス後

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.10.13 同期信号カウンタ

同期信号カウンタは、データサイザ回路で映像信号から取り出されたコンポジットシンク信号、又はHSYNC端子から入力されたHSYNCをカウントソースとしてカウントします。

$f(X_{IN})/2^{13}$ で生成される一定時間(T時間)のカウンタ値が、5ビットのラッチに格納されます。このためラッチの値はT時間周期で変化します。カウンタ値が“1F₁₆”を越えた場合は、“1F₁₆”がラッチに格納されます。

ラッチの値は、同期信号カウンタレジスタ(00E9₁₆番地)を読み出すことによって得ることができます。カウンタソースは、同期信号カウンタレジスタのビット5によって選択します。

同期信号カウンタは、PWMモードレジスタ1(0208₁₆番地)のビット0を“0”に設定した状態で使用してください。

図12.10.12に同期信号カウンタレジスタを、図12.10.13に同期信号カウンタのブロック図を示します。

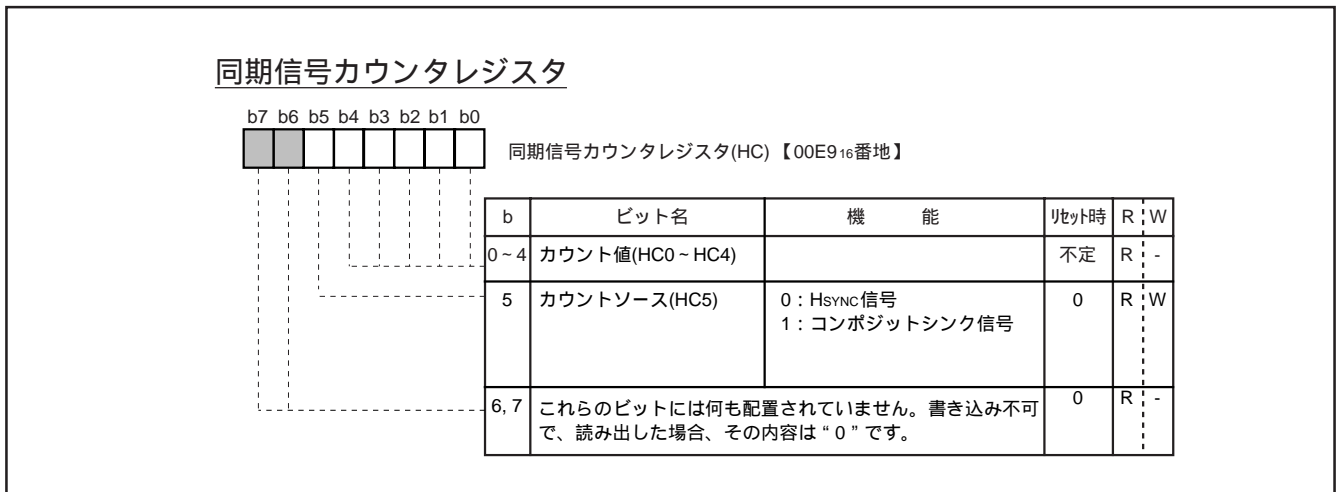


図 12.10.12 同期信号カウンタレジスタ

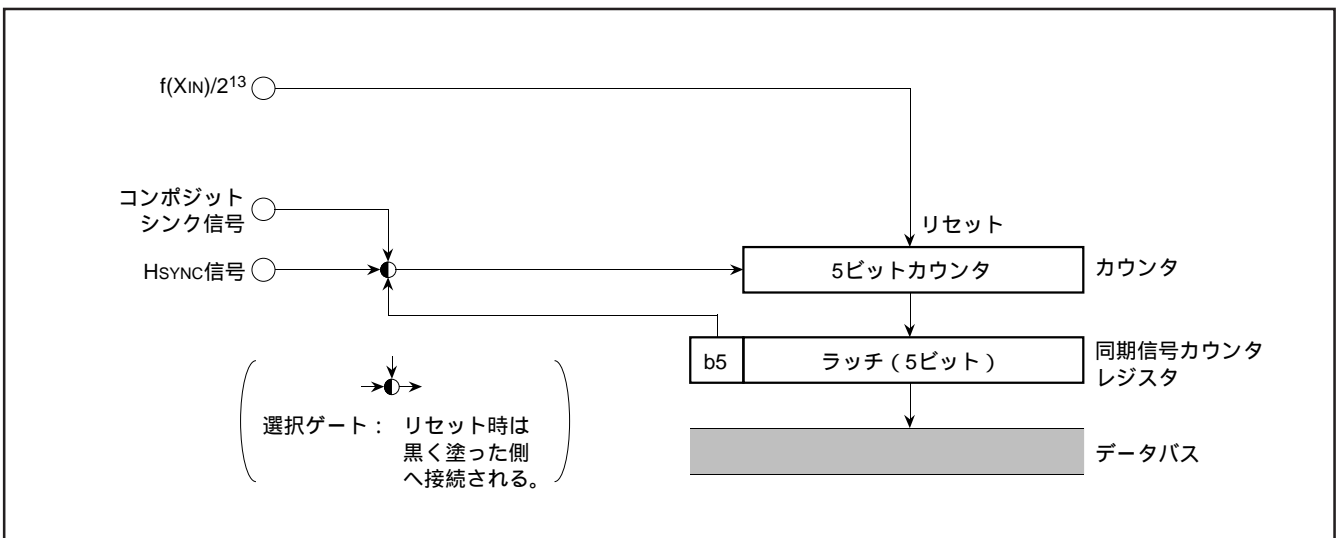


図 12.10.13 同期信号カウンタのブロック図

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.11 OSD 機能

OSD 機能の概要を表 12.11.1 に示します。OSD 機能には 32 文字×16 行のブロック表示と、1 文字のspray表示があり、それらは同時に表示できます。さらにブロック表示は、ブロックコントロールレジスタ i ($i = 1 \sim 16$) によって、ブロック単位に 3 つの表示モードが選択できます。

各表示の特長を以下に示します。

表 12.11.1 各表示スタイルの特長

表示スタイル 項目	ブロック表示			spray表示
	CC モード (クローズドキャプション モード)	OSD モード (オンスクリーン ディスプレイモード)	CDOSD モード (カラードットオンスクリーン ディスプレイ)	
表示文字	32 文字 × 16 行			1 文字
ドット構成	16 × 20 ドット (文字表示領域は 16 × 20 ドット)	16 × 20 ドット	16 × 26 ドット	16 × 20 ドット
文字種類	510 種類		62 種類	1 種類
フォントメモリ	ROM			RAM
文字サイズ	4 種類	14 種類		8 種類
プリ分周比	1 倍, 2 倍	1 倍, 2 倍, 3 倍		1 倍, 2 倍
ドットサイズ	1Tc × 1/2H, 1Tc × 1H	1Tc × 1/2H, 1Tc × 1H, 1.5Tc × 1/2H, 1.5Tc × 1H, 2Tc × 2H, 3Tc × 3H		1Tc × 1/2H, 1Tc × 1H, 2Tc × 1H, 2Tc × 2H
アトリビュート	スムーズイタリック, アンダー ライン, フラッシュ (点滅)	フチドリ	—————	
キャラクタフォント 着色	1 画面 8 種類 (文字単位) 最大 64 種類	1 画面 15 種類 (文字単位) 最大 64 種類	1 画面 8 種類 (ドット単位) 1 画面 15 種類 (指定ドットのみ文字単位 に着色可能) 最大 64 種類	1 画面 8 種類 (ドット単位) 最大 64 種類
文字背景着色	可能 (文字単位, 1 画面 4 種類, 最大 64 種類)	可能 (文字単位, 1 画面 15 種類, 最大 64 種類)	—————	
表示レイヤ	レイヤ 1	レイヤ 1, レイヤ 2		レイヤ 3 (最優先表示)
OSD 出力	アナログ R, G, B 出力 (各 4 階調 64 色), デジタル OUT1, OUT2 出力			
ラスター着色	可能 (画面単位, 最大 64 種類)			
機能	オートソリッドスペース機能	トリプルレイヤ OSD 機能, ウィンドウ機能, ブランク機能		
拡張表示 (多行表示)	可能			

注. 文字サイズはドットサイズとプリ分周比によって指定します。「12.11.3 ドットサイズ」を参照してください。

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

OSD回路には拡張表示モードがあり、1行表示するごとに割り込みをかけ、ソフトウェアで表示の終了したブロックのデータを書き替えることにより、16行以上の多行表示を行うことができます。

図 12.11.1 に OSD 用文字表示領域を、図 12.11.2 に OSD 回路のブロック図を示します。また、図 12.11.3 に OSD コントロールレジスタ1を、図12.11.4にブロックコントロールレジスタiを示します。

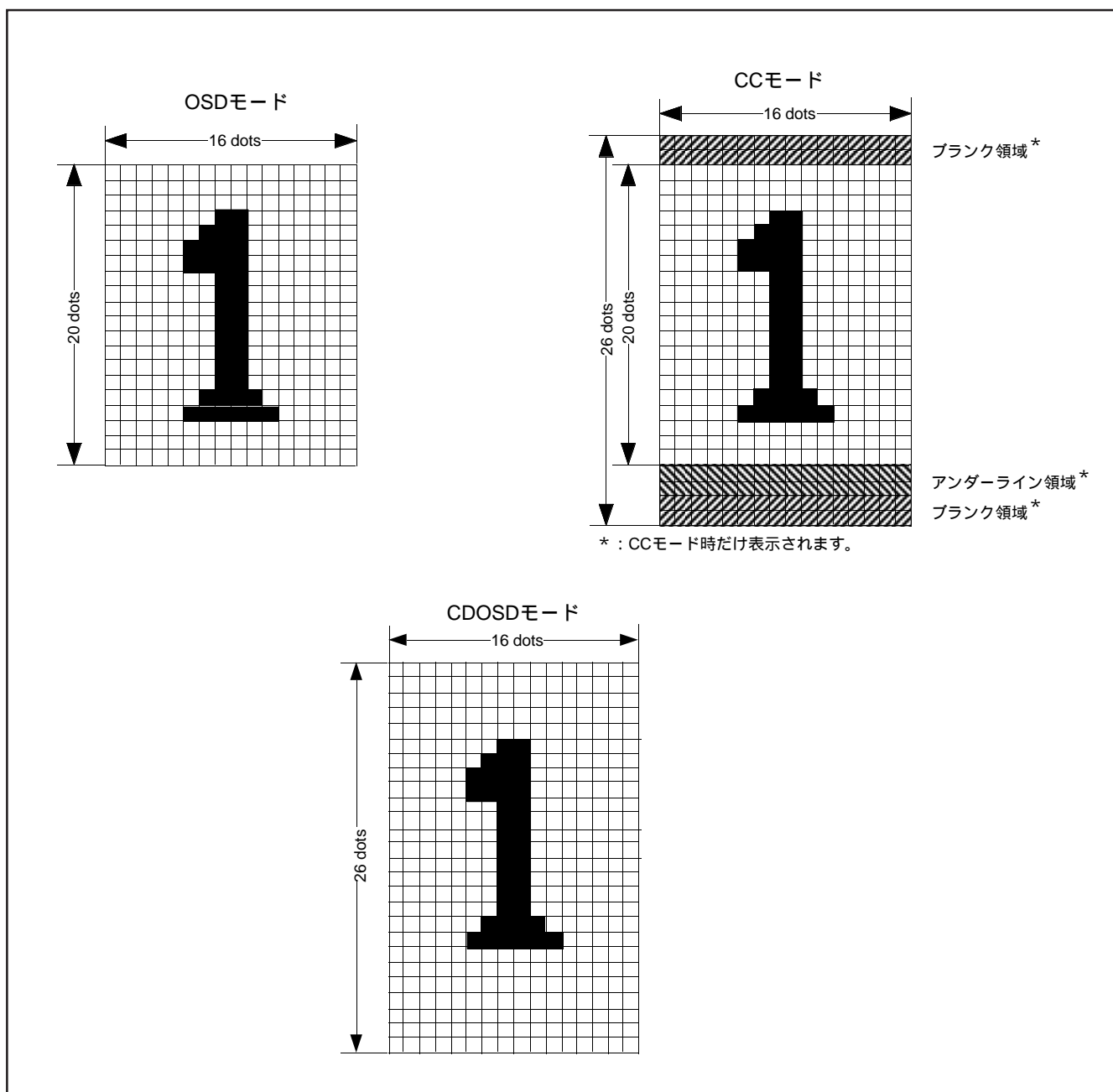


図 12.11.1 OSD 用文字表示領域

三菱マイクロコンピュータ M37280MF-XXXSP, M37280MK-XXXSP M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

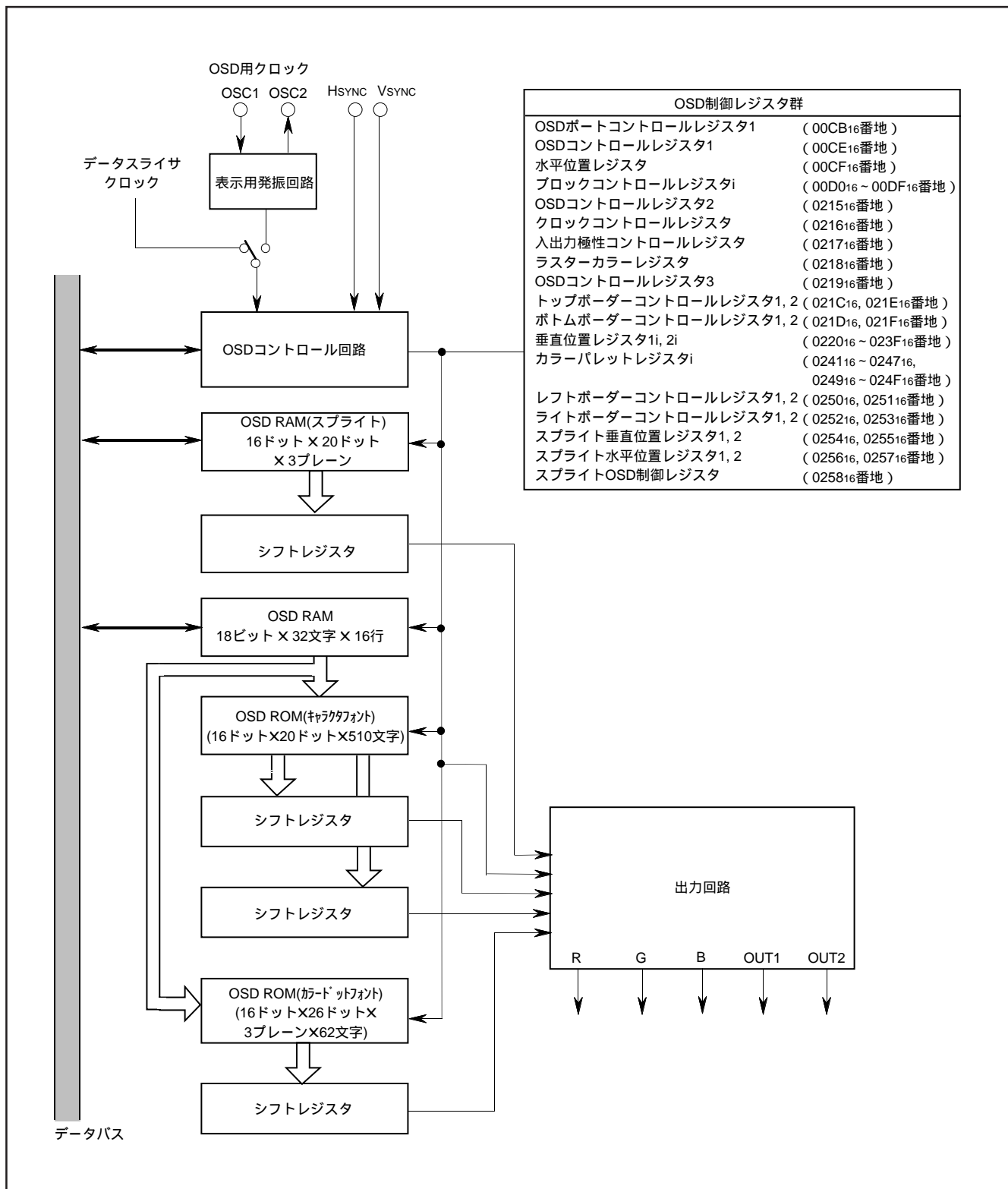
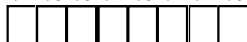


図 12.11.2 OSD 回路ブロック図

OSDコントロールレジスタ1

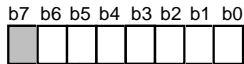
b7 b6 b5 b4 b3 b2 b1 b0

OSDコントロールレジスタ1(OC1)【00CE₁₆番地】

b	ビット名	機 能	ビット時	R	W
0	OSD制御ビット (OC10) (注1)	0: 全ブロック表示OFF 1: 全ブロック表示ON	0	R	W
1	スキャンモード選択 ビット(OC11)	0: ノーマルスキャンモード 1: バイスキャンモード	0	R	W
2	フチドリタイプ選択 ビット(OC12)	0: 全周囲フチドリ 1: シャドウフチドリ (注2)	0	R	W
3	フラッシュモード選択 ビット(OC13)	0: 文字背景部の色信号は フラッシュしない 1: 文字背景部の色信号は フラッシュする	0	R	W
4	オートソリッドスペース 制御ビット(OC14)	0: OFF 1: ON	0	R	W
5	縦ウインドウ/ブランク 制御ビット(OC15)	0: OFF 1: ON	0	R	W
6, 7	レイヤミキシング制御 ビット(OC16, OC17) (注3)	b7 b6 0 0: レイヤ1の加-とレイヤ2の加- をOR合成 0 1: レイヤ1の加-優先 1 0: レイヤ2の加-優先 1 1: 設定禁止	0	R	W

- 注1. 表示中切り替えても、表示画面は次のVSYNCの立ち上がり
(立ち下がり)まで変化しません。
2. フォントの右側と下側に出力されます。
3. OUT2はこれらのビットの値にかかわらず、常にOR合成されます。

図 12.11.3 OSD コントロールレジスタ 1

ブロックコントロールレジスタ*i*ブロックコントロールレジスタ*i* (BC*i*) (*i*=1~16) 【00D0₁₆~00DF₁₆番地】

b	ビット名	機 能				プリ分周比	ドットサイズ	読出時	R	W	
0, 1	表示モード選択 ビット (BC <i>i</i> 0, BC <i>i</i> 1)	b1 b0 0 0: 表示OFF 0 1: OSDモード 1 0: CCEモード 1 1: CDOSDモード						不定	R	W	
2	フチドリ制御 ビット (BC <i>i</i> 2)	0: フチドリOFF 1: フチドリON						不定	R	W	
3, 4	ドットサイズ選択 ビット (BC <i>i</i> 3, BC <i>i</i> 4)	b6	b5	b4	b3	1倍	1Tc×1/2H 1Tc×1H 2Tc×2H 3Tc×3H	不定	R	W	
		0	0	1	0		2倍				1Tc×1/2H 1Tc×1H 2Tc×2H 3Tc×3H
		0	1	1	0						1Tc×1/2H 1Tc×1H 2Tc×2H 3Tc×3H
5, 6	プリ分周比選択 ビット (BC <i>i</i> 5, BC <i>i</i> 6)	1	1	0	0	3倍	1.5Tc×1/2H(注3) 1.5Tc×1H(注3)	不定	R	W	
		1	0	1	0		1Tc×1/2H 1Tc×1H 2Tc×2H 3Tc×3H				
7	このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は不定です。						不定	R	-		

注1. Tc: プリ分周したOSD用クロック周期

2. H: H_{SYNC}

3. この文字サイズはレイヤ2でのみ選択可能です。このときレイヤ1は、プリ分周比を2倍、水平ドットサイズを1Tcにしてください。

図 12.11.4 ブロックコントロールレジスタ*i*

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.11.1 トリプルレイヤ OSD

チャンネルやボリュームなどの表示、クローズドキャプション、及びスプライト表示を3重に重ねて表示できるように、レイヤ1からレイヤ3の3層の表示面を備えています。

各ブロックをどのレイヤに表示するかは、表示モード単位にOSDコントロールレジスタ2のビット0及びビット1で選択します(図12.11.7参照)。レイヤ3には、常にスプライトが表示されます。

レイヤ1のブロックとレイヤ2のブロックが重なった場合、OSDコントロールレジスタ1のビット7及びビット6で指定されるレイヤミキシング(図12.11.3参照)によって、画面が合成されます(図12.11.5参照)。レイヤ3は常にレイヤ1、レイヤ2に優先して表示されます。

注1. レイヤ1とレイヤ2のミキシングを行う場合、表12.11.2の制限事項に注意してください。

2. OUT2はOSDコントロールレジスタのビット6,7の値にかかわらず、常にOR合成されます。また、OUT2(レイヤ1又はレイヤ2)は、スプライト表示(レイヤ3)と重なった場合でも出力されます。

表 12.11.2 レイヤ1とレイヤ2のミキシングを行う場合の制限事項

項目	ブロック	レイヤ1のブロック	レイヤ2のブロック	
表示モード		CC, OSD, CDOSD モード	OSD, CDOSD モード	
プリ分周比		1倍, 2倍(CCモード時) 1倍~3倍(OSD, CDOSDモード時)	レイヤ1と同一	
ドットサイズ		1Tc x 1/2H, 1Tc x 1H (CCモード時)	プリ分周比1倍時 1Tc x 1/2H 1Tc x 1H	プリ分周比2倍時 1Tc x 1/2H, 1.5Tc x 1/2H 1Tc x 1H, 1.5Tc x 1H
		1Tc x 1H, 1Tc x 1/2H, 2Tc x 2H, 3Tc x 3H (OSD, CDOSDモード時)	<ul style="list-style-type: none"> レイヤ1と同一サイズ レイヤ1のプリ分周比 = 2倍、かつレイヤ1の水平ドットサイズ = 1Tc時に限り、水平ドットサイズ1.5Tcが選択可能。このとき、垂直ドットサイズはレイヤ1と同一サイズ 	
水平表示開始位置		任意	レイヤ1と同一位置	
垂直表示開始位置		任意 ただしドットサイズが2Tc x 2H, 3Tc x 3Hの場合は、レイヤ1とレイヤ2の垂直表示開始位置の差を以下のように設定してください。 <ul style="list-style-type: none"> ・2Tc x 2H : 2H単位 ・3Tc x 3H : 3H単位 		

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
 and ON-SCREEN DISPLAY CONTROLLER

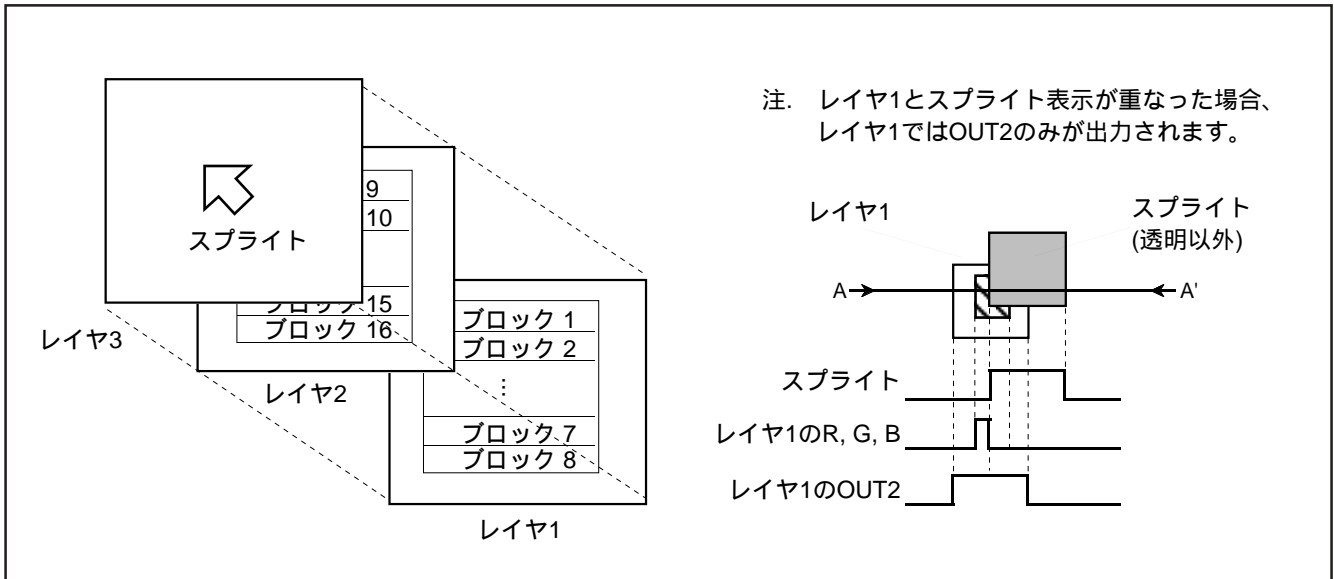


図 12.11.5 トリプルレイヤ OSD

レイヤ1に “HELLO” , レイヤ2に “CH5” を表示した例



レイヤ1とレイヤ2のカラーをOR合成(注)
 ビット7= “0”, ビット6= “0”



レイヤ1のカラー優先
 ビット7= “0”, ビット6= “1”



レイヤ2のカラー優先
 ビット7= “1”, ビット6= “0”

注. レイヤミキシングは、色に対してではなく、カラーパレットレジスタの各ビットに対してOR合成されます。
 例えばカラーパレット1(0001₂)とカラーパレット2(0010₂)をOR合成すると、カラーパレット1、カラーパ
 レットレジスタ2の内容に関係なく、カラーパレット3(0011₂)に設定された色出力されます。

図 12.11.6 レイヤミキシング OSD 表示例

OSDコントロールレジスタ2

b7 b6 b5 b4 b3 b2 b1 b0

OSDコントロールレジスタ2 (OC2) 【0215₁₆番地】

b	ビット名	機 能		ビット時	R/W		
		b1	b0			レイヤ1	レイヤ2
0, 1	表示レイヤ選択 ビット (OC20, OC21)	0	0	CC, OSD, CDOSD	—	0	R/W
		0	1	CC, OSD	CDOSD		
		1	0	CC, CDOSD	OSD		
		1	1	CC	CDOSD OSD		
2	R, G, B信号出力選択 ビット(OC22)	0 : デジタル出力 1 : アナログ出力 (4階調) (注)		0	R/W		
3	ソリッドスペース 出力ビット(OC23)	0 : OUT1出力 1 : OUT2出力		0	R/W		
4	横ウインドウ/ブランク 制御ビット(OC24)	0 : 動作しない 1 : 動作する		0	R/W		
5	ウインドウ/ブランク 選択ビット1(OC25)	0 : 横ブランク機能 1 : 横ウインドウ機能		0	R/W		
6	ウインドウ/ブランク 選択ビット2(OC26)	0 : 縦ブランク機能 1 : 縦ウインドウ機能		0	R/W		
7	OSD割り込み要求 選択ビット(OC27)	0 : レイヤ1のブロック表示終了時 1 : レイヤ2のブロック表示終了時		0	R/W		

注. OSDポートコントロールレジスタのビット1を“1”にした場合、このビットの内容にかかわらず、4階調のアナログ値を2ビットのデジタル値に変換した値の、上位ビット(R1, G1, B1)がP17, P15, P16端子から、下位ビット(R0, G0, B0)がP17, P15, P16端子から出力されます。また、OSD機能を使用しない場合は、このビットを“0”にすることによって、消費電流を抑えることができます。

図 12.11.7 OSD コントロールレジスタ 2

12.11.2 表示位置

文字の表示位置はブロック単位で指定します。ブロックはブロック1～ブロック16まで16あり、1つのブロックには最大32文字まで表示できます(後述「12.11.6 OSD用メモリ」を参照してください)。

各ブロックの表示位置は水平方向、垂直方向ともソフトウェアによって設定できます。

水平方向は全ブロック共通で4Tosc(Tosc:OSD発振周期)単位で256段階の表示位置の中から選択します。

垂直方向の表示位置はブロックごとに1TH(TH:水平同期信号周期)単位で1024段階の表示位置の中から選択します。

ブロックは以下の規則に従って表示されます。

- 同レイヤ内で表示位置が他のブロックと重なった場合(図12.11.8の(b))、ブロック番号(1～16)の若い(小さい)が前面に表示されます。

- 同レイヤ内で1つのブロック表示中に、他のブロックの表示開始位置がきた場合(図12.11.8の(c))は、垂直表示開始位置の設定値が大きい方が表示されます。ただし、ドットサイズが $2T_c \times 2H$ と $3T_c \times 3H$ のブロックは他のブロックの表示期間中*に表示させないでください。

* OSDモードブロックの場合：

垂直表示開始位置から垂直20ドット

* CC・CDOSDモードブロックの場合：

垂直表示開始位置から垂直26ドット

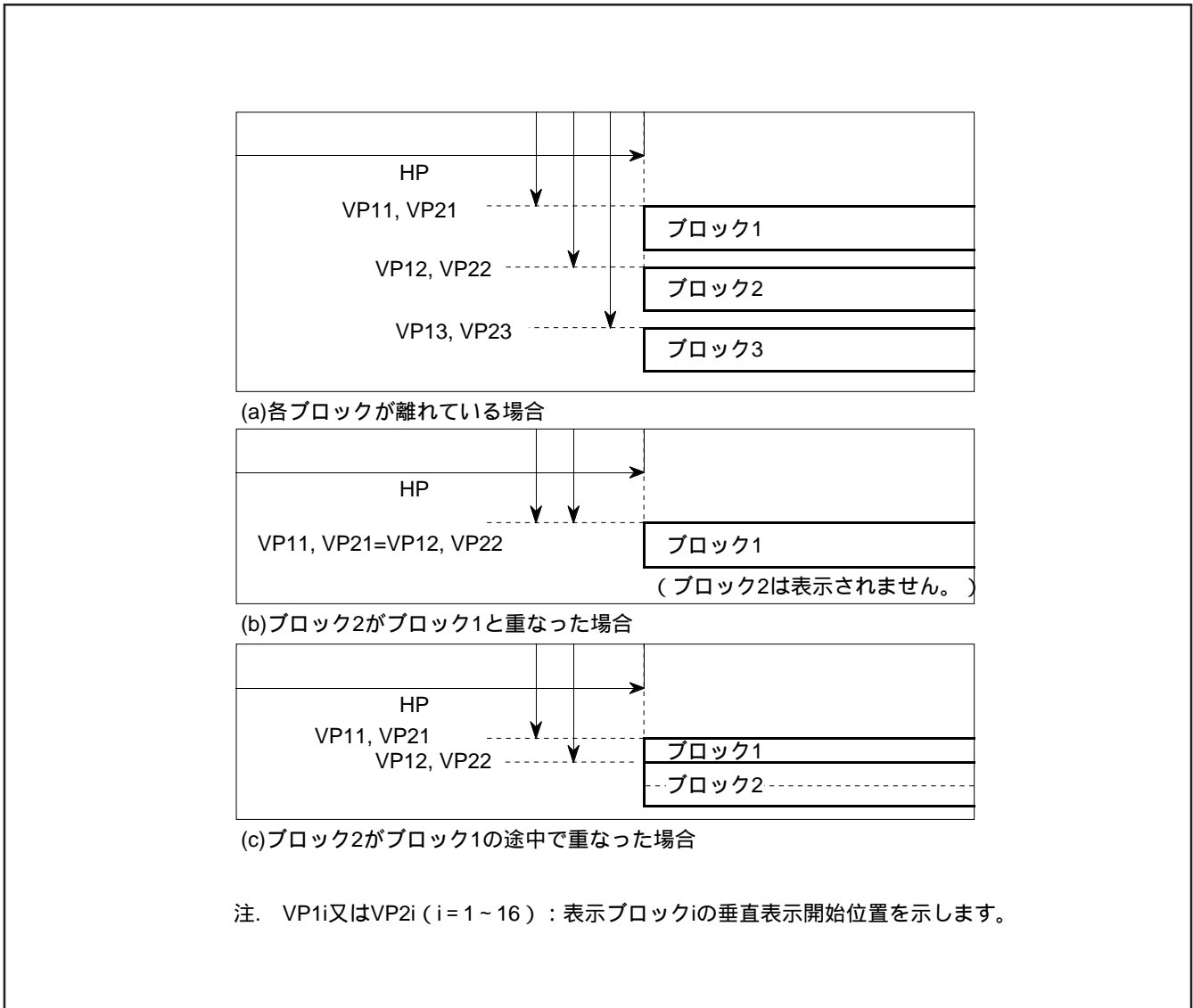


図 12.11.8 表示位置

垂直方向の表示位置は水平同期信号 (HSYNC) をカウントすることによって確定されます。この際、VSYNC、HSYNC 信号が正極性(負極性)入力の場合VSYNC信号の立ち上がり(立ち下がり)エッジから一定期間後にHSYNC信号の立ち上がり(立ち下がり)エッジのカウントを開始します。そのため、ジッタ対策として、VSYNC信号の立ち上がり(立ち下がり)エッジからHSYNC信号の立ち上がり(立ち下がり)エッジまでの間隔は充分(2マシンサイクル以上)とるようにしてください。HSYNC信号及びVSYNC信号の極性は、入出力極性コントロールレジスタ(0217₁₆番地)によって正極性、負極性のいずれかを選択できます。

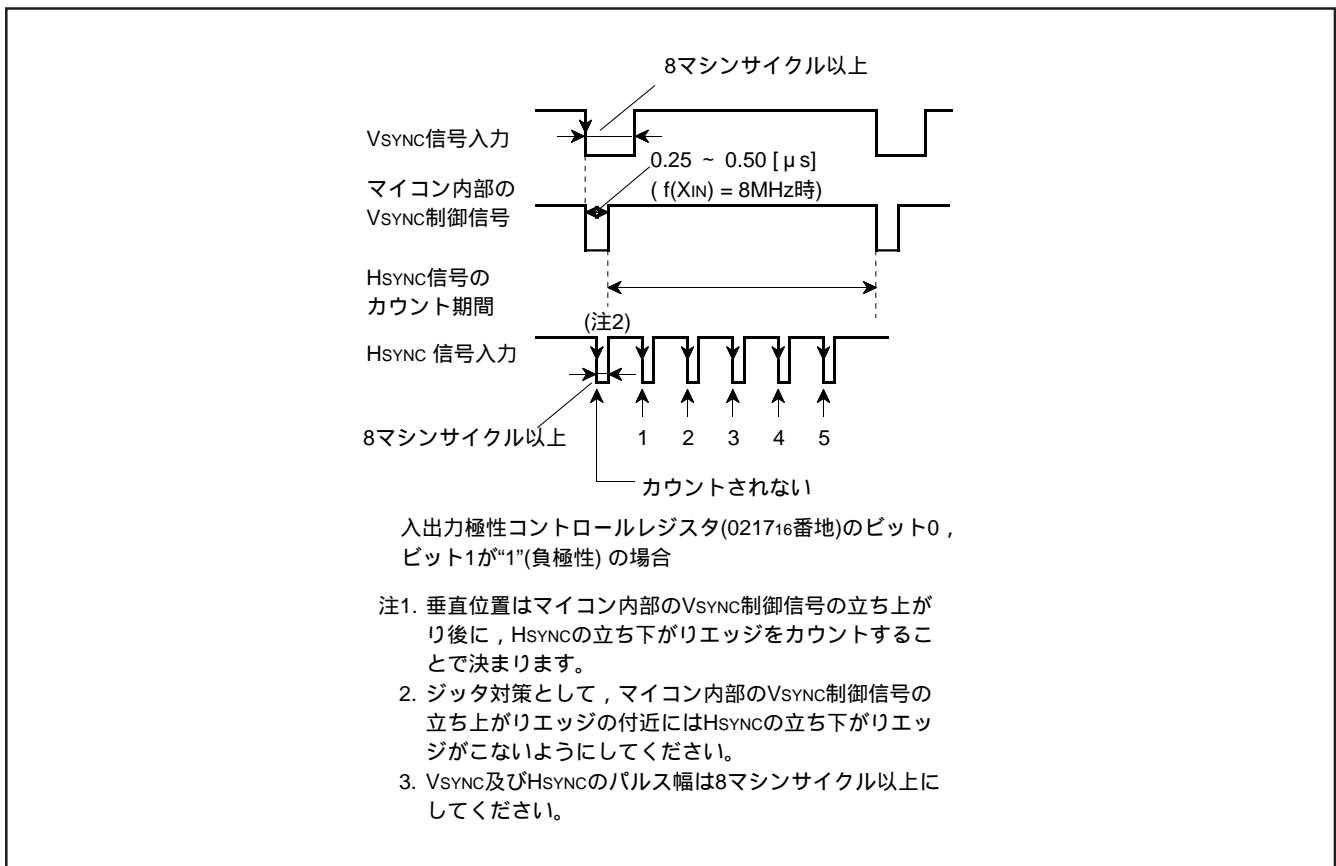
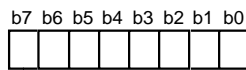


図 12.11.9 表示位置補足説明

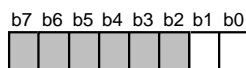
垂直位置はブロックごとに垂直位置レジスタ $1i$ ($i = 1 \sim 16$) (0220₁₆ ~ 022F₁₆ 番地) に “00₁₆” ~ “FF₁₆” の値、垂直位置レジスタ $2i$ ($i = 1 \sim 16$) (0230₁₆ ~ 023F₁₆ 番地) に “00₁₆” ~ “03₁₆” の値を設定することにより、1024 段階 (1 段階あたり 1TH (TH: 水平同期信号周期)) の設定ができます。図12.11.10と図12.11.11に垂直位置レジスタを示します。

垂直位置レジスタ $1i$ 垂直位置レジスタ $1i$ (VP1i)($i=1 \sim 16$) 【0220₁₆ - 022F₁₆番地】

b	ビット名	機能	リセット時	R;W
0~7	垂直表示開始位置制御ビット (注1) (VP1i0 ~ VP1i7)	垂直表示開始位置(下位8ビット) $TH \times (VP2i$ の下位2ビットの設定値 $\times 16^2$ $+VP1i$ の上位4ビットの設定値 $\times 16^1$ $+VP1i$ の下位4ビットの設定値 $\times 16^0$)	不定	R;W

注1. VP2i= “00₁₆” のとき、VP1iは “00₁₆” 又は “01₁₆” を設定しないでください。

2. TH: Hsyncの周期

3. VP2i: 垂直位置レジスタ $2i$ 図 12.11.10 垂直位置レジスタ $1i$ 垂直位置レジスタ $2i$ 垂直位置レジスタ $2i$ (VP2i)($i=1 \sim 16$) 【0230₁₆ - 023F₁₆番地】

b	ビット名	機能	リセット時	R;W
0, 1	垂直表示開始位置制御ビット (注1) (VP2i0, VP2i1)	垂直表示開始位置(上位2ビット) $TH \times (VP2i$ の下位2ビットの設定値 $\times 16^2$ $+VP1i$ の上位4ビットの設定値 $\times 16^1$ $+VP1i$ の下位4ビットの設定値 $\times 16^0$)	不定	R;W
2~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は不定です。		不定	R; -

注1. VP2i= “00₁₆” のとき、VP1iは “00₁₆” 又は “01₁₆” を設定しないでください。

2. TH: Hsyncの周期

3. VP1i: 垂直位置レジスタ $1i$ 図 12.11.11 垂直位置レジスタ $2i$

水平位置は全ブロック共通で、水平位置レジスタ(00CF16番地)のビット0～ビット7に“0016”～“FF16”の値を設定することにより、256段階(1段階あたり4Tosc(Tosc: OSD発振周期))の設定ができます。図12.11.12に水平位置レジスタを示します。

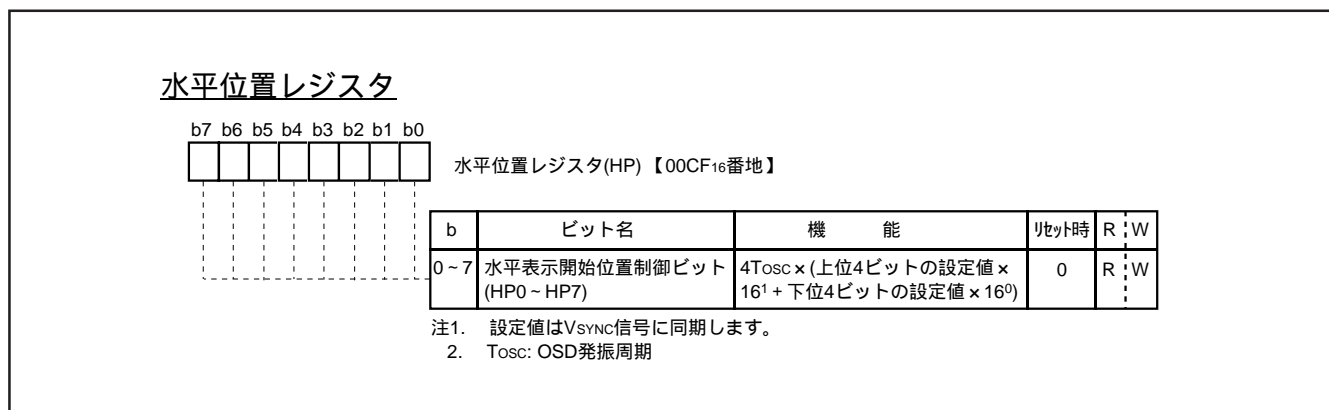


図12.11.12 水平位置レジスタ

注. 水平位置レジスタで設定した水平表示開始位置と1ブロック目の左端のドットの間には、1T_c(T_c: プリ分周したOSD用クロック周期)の差が生じます。このため、プリ分周比の異なるブロックの水平表示開始位置は一致しません。通常この差は、文字サイズにかかわらず、常に1T_cですが、プリ分周比2倍で文字サイズ1.5T_cを選択した場合に限り、この差は1.5T_cとなります。

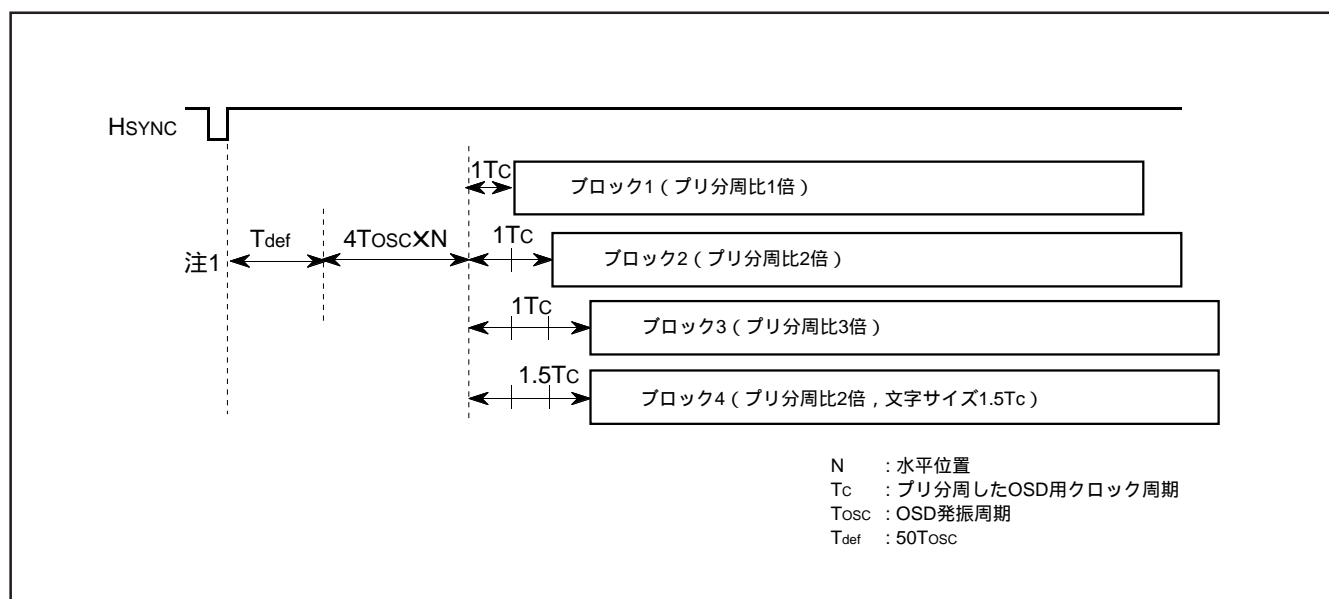


図12.11.13 水平表示開始位置の注意点

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.11.3 ドットサイズ

表示するドットの大きさはブロック単位に選択できます。垂直方向のドットサイズは、HSYNCを垂直ドットサイズコントロール回路で分周することによって決定されます。水平方向のドットサイズは、OSD用クロックソース(データサイクロック, OSC1)をプリ分周回路で分周したクロックを水平ドットサイズコントロール回路で分周することによって決定されます。プリ分周回路で分周されたクロックの周期を $1T_c$ と定義します。

ドットサイズは、ブロックコントロールレジスタiのビット3～ビット6によって指定します。

ブロックコントロールレジスタiは図12.11.4、クロックコントロールレジスタは図12.11.6を参照してください。

図12.11.14にドットサイズ制御回路のブロック図を示します。

- 注1. CCモード時、プリ分周比 = 3倍は使用できません。
- 2. レイヤ2のプリ分周比は、レイヤ1のプリ分周比と同一になるように、ブロックコントロールレジスタiを設定してください。
- 3. パイスキャンモード時、垂直方向のドットサイズはノーマルスキャンモード時の2倍となります。スキャンモードについては、後述「12.11.13 スキャンモード」を参照してください。

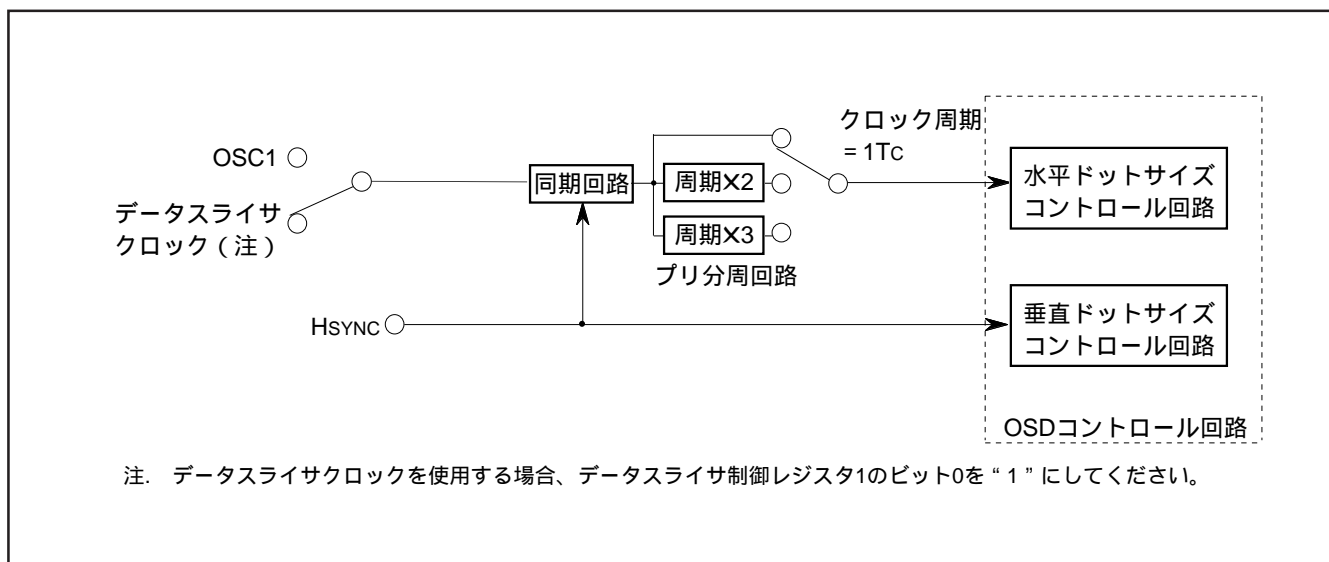


図 12.11.14 ドットサイズ制御回路のブロック図

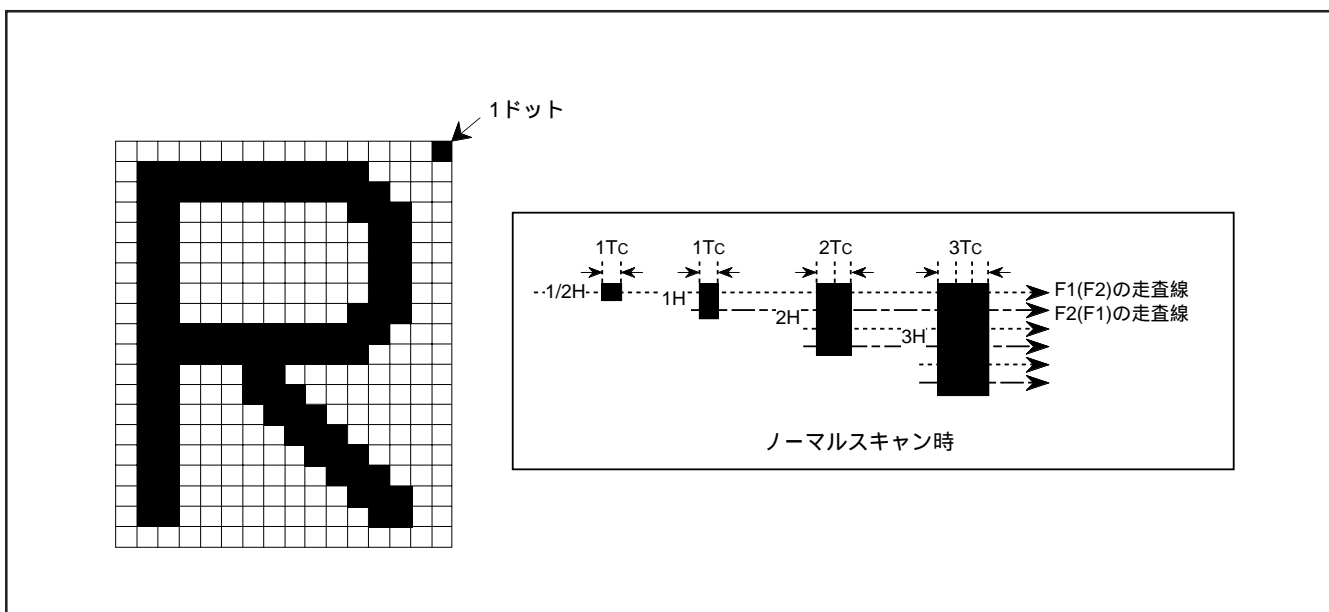


図 12.11.15 ドットサイズの定義

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.11.4 OSD用クロック

OSDに使用するクロックは、以下の3種類の中から選択することができます。

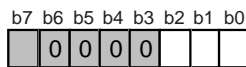
- ・ データスライサから出力されるデータスライサクロック (約26MHz)
- ・ OSC1, OSC2端子から供給されるLCからのクロック
- ・ OSC1, OSC2端子から供給されるセラミック共振子、又は水晶発振子からのクロック

OSD用クロックは、ポートP3方向レジスタのビット7、クロックソースコントロールレジスタ(0216₁₆番地)のビット2、ビット1によって、選択することができます。OSC1、OSC2端子をOSD用クロック入出力端子として使用しない場合、サブクロックの入出力端子又はポートP6として使用できます。

表 12.11.2 P63/OSC1/XCIN, P64/OSC2/XCOUT の設定

レジスタ	機能	OSD用クロック 入出力端子		サブクロック 入出力端子	入力 ポート
		b2	b1		
ポートP3方向レジスタのb7		0		0	1
クロック コントロール レジスタ	b2	1	1	0	0
	b1	0	1	0	1

クロックコントロールレジスタ



クロックコントロールレジスタ(CS)【0216₁₆番地】

b	ビット名	機能	セット時	R/W
0	クロック選択ビット (CS0)	0: データスライサクロック 1: OSC1クロック	0	R/W
1, 2	OSC1発振モード選択ビット (CS1, CS2)	b2 b1 0 0: 32kHz発振モード 0 1: P63, P64の入力ポートとして使用(注1) 1 0: LC発振モード 1 1: セラミック・水晶発振モード	0	R/W
3~6	これらのビットは“0”に固定してください。		0	R/W
7	テスト用ビット (注2)		0	R/W

- 注1. P63, P64として使用する場合, 00C7₁₆番地のビット7を“1”に設定してください。
2. マスク版及びEPROM版に書き込むプログラムは、必ずビット7を“0”にしてください。ただし、エミュレータMCU版(M37280ERSS)の場合、クロックソースにデータスライサクロックを選択時、ソフトウェアデバッグはビット7を“1”の状態で行ってください。

図 12.11.16 クロックコントロールレジスタ

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
 and ON-SCREEN DISPLAY CONTROLLER

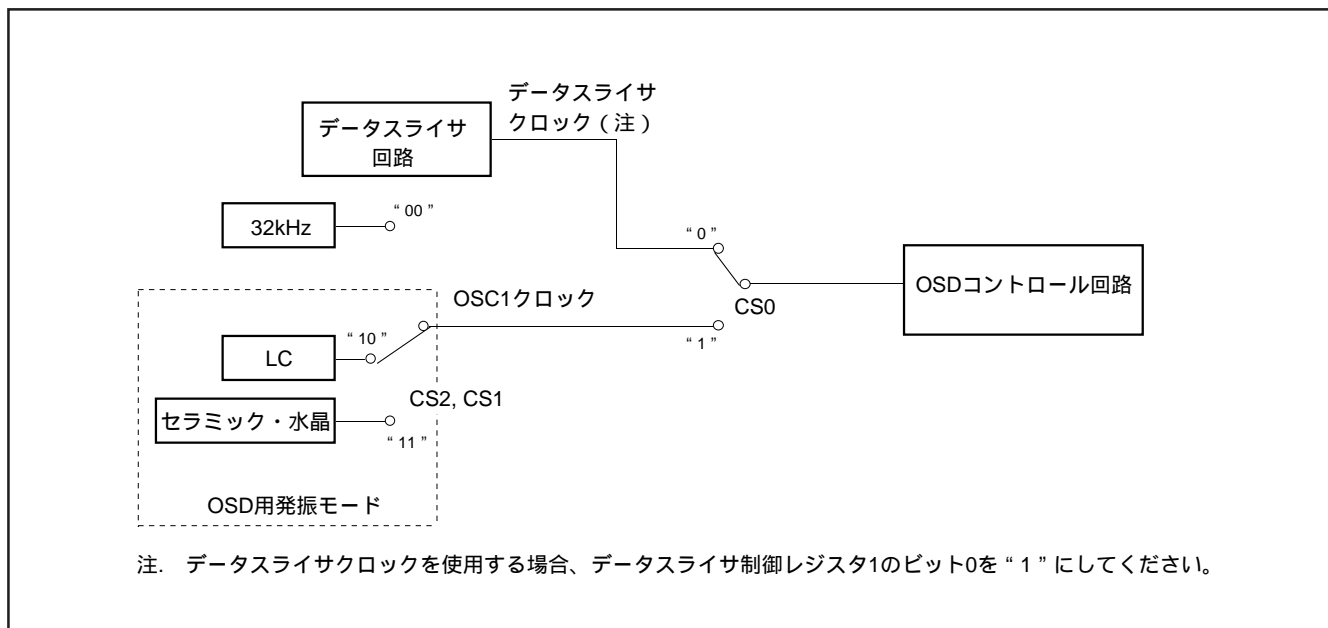


図 12.11.17 OSD用クロックの選択回路のブロック図

12.11.5 フィールド判別表示

垂直ドットサイズ=1/2Hのブロックの表示は、インタレース方式の同期信号に対して、その波形の差異から偶数フィールドであるか奇数フィールドであるかを判別します。そのフィールドに対応したドットライン0とドットライン1(図12.11.19参照)を交互に表示します。

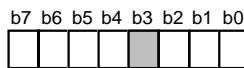
以下水平同期信号、垂直同期信号が共に負極性入力の場合のフィールド判別基準を説明します。フィールド判別は、水平同期信号の立ち上がりエッジからマイコン内部のVSYNC制御信号(図12.11.9を参照)の立ち上がりエッジまでの時間を検出し、一つ前のフィールドの時間と比較することで判別を行います。比較する時間に対して長ければ“偶数フィールド”、短ければ“奇数フィールド”となります。





なお、フィールド判別フラグはマイコン内部のVSYNC制御信号の立ち上がりエッジ検出時に変化します。

このフィールドの内容はフィールド判別フラグ(入出力極性コントロールレジスタ; 0217₁₆番地のビット7)で読み出すことができます。また、入出力極性コントロールレジスタのビット6によってどちらのドットラインで表示するかを選択することができます(図12.11.19参照)。

ただし、CPUから読み出したフィールド判別フラグはビット6の値に関係なく、偶数フィールドで“0”、奇数フィールドで“1”と固定されています。

入出力極性コントロールレジスタ

入出力極性コントロールレジスタ(PC)【0217₁₆番地】

b	ビット名	機能	ビット時	R	W
0	HSYNC入力極性切り替えビット(PC0)	0: 正極性入力 1: 負極性入力	0	R	W
1	VSYNC入力極性切り替えビット(PC1)	0: 正極性入力 1: 負極性入力	0	R	W
2	R/G/B出力極性切り替えビット(PC2)	0: 正極性出力 1: 負極性出力	0	R	W
3	このビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
4	OUT1出力極性切り替えビット(PC4)	0: 正極性出力 1: 負極性出力	0	R	W
5	OUT2出力極性切り替えビット(PC5)	0: 正極性出力 1: 負極性出力	0	R	W
6	表示ドットライン選択ビット(PC6)(注)	0: 偶数フィールド時は  奇数フィールド時は  1: 偶数フィールド時は  奇数フィールド時は 	0	R	W
7	フィールド判別フラグ(PC7)(注)	0: 偶数フィールド 1: 奇数フィールド	1	R	-

注. 対応図(図12.11.19)参照。

図 12.11.18 入出力極性コントロールレジスタ

三菱マイクロコンピュータ M37280MF-XXXSP, M37280MK-XXXSP M37280EKSP

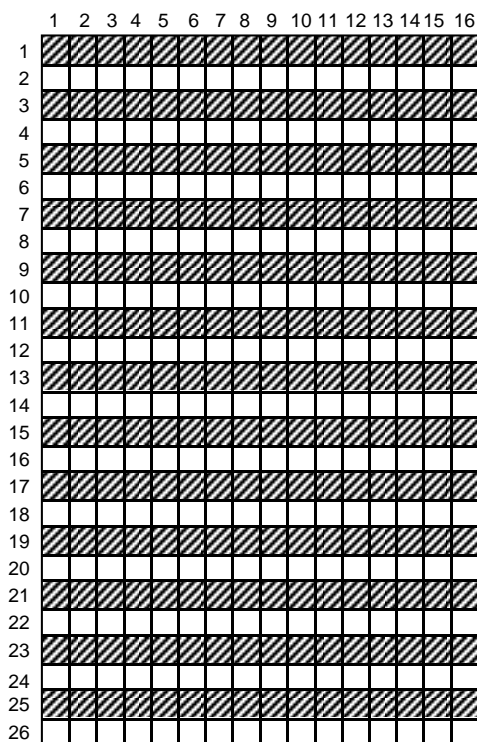
開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

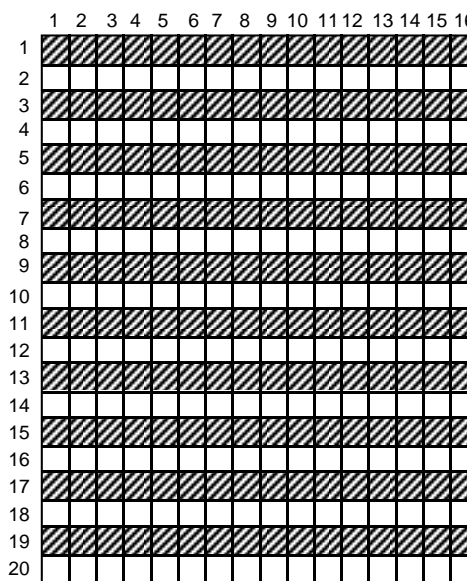
Hsync信号, Vsync信号共に負極性入力の場合

Hsync		フィールド	フィールド 判別フラグ (注)	表示ドットライン 選択ビット	表示ドット ライン
Vsyncと マイコン内 部のVsync 制御信号 上: Vsync信号 下: マイコン内部 のVsync制御 信号		奇数			
		偶数	0 (T2 > T1)	0	ドットライン1 □
		奇数	1 (T3 < T2)	0	ドットライン0 <input checked="" type="checkbox"/>
				1	ドットライン1 □

フィールド判別フラグを使用する場合, PWMモードレジスタ1 (020A16番地) のビット0は必ず“0”にしてください。



CCモード・CDOSDモード



OSDモード

例. 表示ドットライン選択ビット = “0” の場合, 偶数フィールド時□のフォント, 奇数フィールド時のフォントを表示します。また, 入出力極性コントロールレジスタのビット7には, フィールド判別フラグとして, 奇数フィールド時“1”が, 偶数フィールド時“0”が読み出されます。

OSD用ROMフォント構成図

注. フィールド判別フラグはマイコン内部のVsync制御信号 (負極性入力) の立ち上がりのタイミングで変化します。

図 12.11.19 フィールド判別フラグと表示フォントの関係

M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.11.6 OSD用メモリ

OSD用メモリは、文字のドットデータを格納するOSD ROM (10800₁₆ ~ 157FF₁₆, 18000₁₆ ~ 1ACFF₁₆番地)と、表示する文字種類、色、及びスプライト表示を指定するOSD RAM (0700₁₆ ~ 07A7₁₆, 0800₁₆ ~ 0FDF₁₆番地)の2種類があります。以下、別々に説明します。

(1) OSD ROM (10800₁₆ ~ 157FF₁₆, 18000₁₆ ~ 1ACFF₁₆番地)

OSD ROMのキャラクタフォントエリアにはキャラクタフォントデータを、同ROMのカラードットフォントエリアにはCDフォントデータを格納します。表示キャラクタフォント及びCDフォント種類の指示は、それらの文字コードをOSD RAMに書き込んで行います。

キャラクタフォントデータの格納アドレスを図12.11.20、カラードットフォントデータの格納アドレスを図12.11.21に示します。

なお、キャラクタフォントは510種類、CDフォントは62種類が格納できます。

キャラクタフォントデータのOSD ROMアドレス

OSD ROM アドレスビット	AD16	AD15	AD14	AD13	AD12	AD11	AD10	AD9	AD8	AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0
ラインナンバ/文字コード/ エリアビット	1	0	ラインナンバ						文字コード								エリア ビット

ラインナンバ = "02₁₆" ~ "15₁₆"

文字コード = "00₁₆" ~ "1F₁₆" (ただし、"0F₁₆"、"10₁₆"は使用できません。該当アドレスに"FF₁₆"を書き込んでください。)

エリアビット = 0: 左エリア 1: 右エリア

例) 文字コードAA₁₆の斜線部のフォントデータ"60"は1₀0₁0₁0₁0₀1₀0₁0₁0₁0₁0₁0₀番地=12954₁₆番地に格納されます。

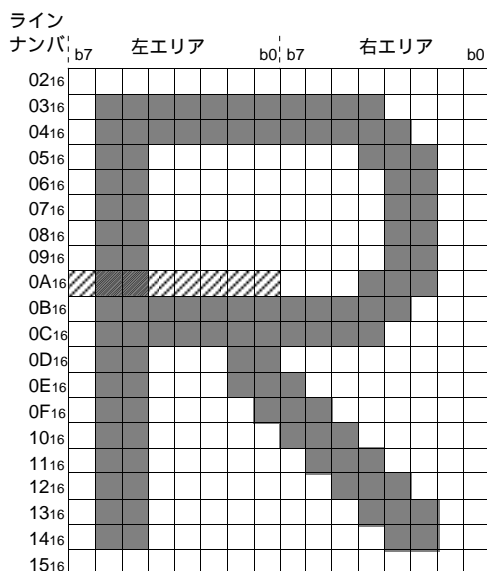
文字コードAA₁₆

図 12.11.20 キャラクタフォントデータの格納アドレス

M37280MF-XXXSP, M37280MK-XXXSP M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

CDフォントデータのOSD ROMアドレス

OSD ROM アドレスビット	AD16	AD15	AD14	AD13	AD12	AD11	AD10	AD9	AD8	AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0
ラインナンバ/CDコード/ エリアビット	1	1	0	プレーン 選択 ビット	ラインナンバ						CDコード						エリア ビット

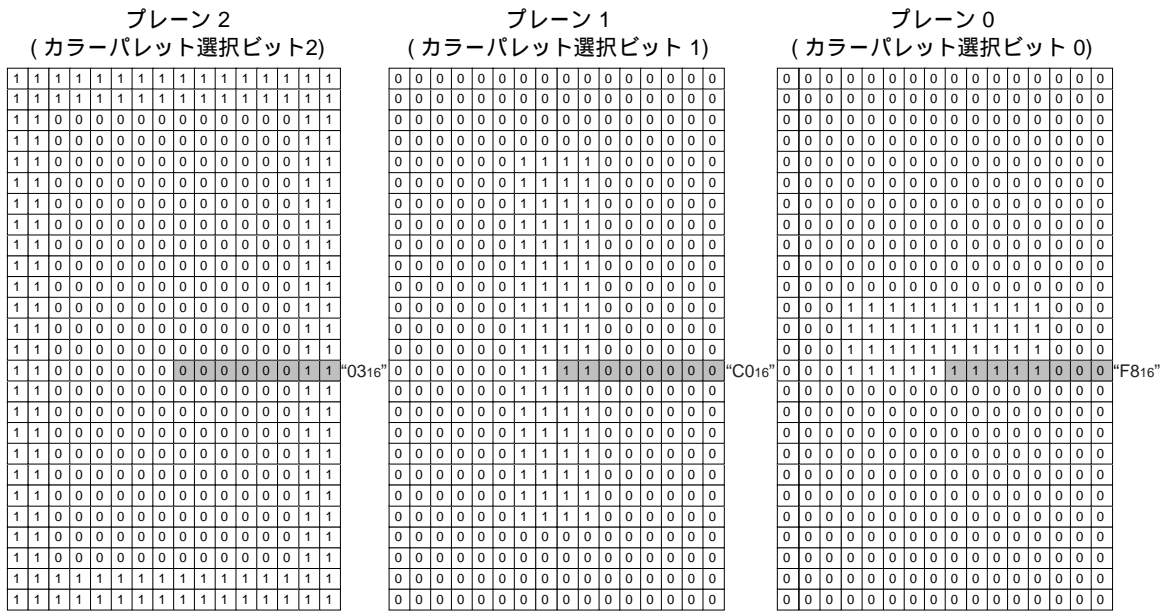
ラインナンバ = "0016" ~ "1916"

プレーン選択ビット = 0 ~ 2

CDコード = "0016" ~ "3F16" (ただし、"1F16", "2016"は使用できません。該当アドレスに"FF16"を書き込んでください。)

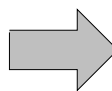
エリアビット = 0: 左エリア 1: 右エリア

例) CDコード3A16の網がけ部のフォントデータ(ラインナンバ"0E16", 右エリア)は、1A77516番地(プレーン2)に"0316",
1977516番地(プレーン1)に"C016", 1877516番地(プレーン0)に"F816"が、それぞれ格納されます。



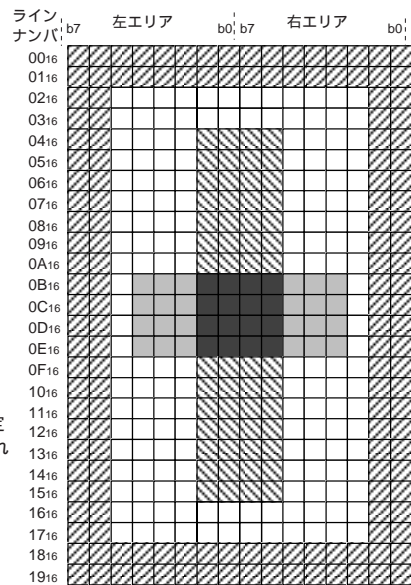
ライン ナンバ	b7	左エリア	b0, b7	右エリア	b0
0016	4	4	4	4	4
0116	4	4	4	4	4
0216	4	4	0	0	0
0316	4	4	0	0	0
0416	4	4	0	0	1
0516	4	4	0	0	1
0616	4	4	0	0	1
0716	4	4	0	0	1
0816	4	4	0	0	1
0916	4	4	0	0	1
0A16	4	4	0	0	1
0B16	4	4	0	2	2
0C16	4	4	0	2	2
0D16	4	4	0	2	2
0E16	4	4	0	2	2
0F16	4	4	0	0	1
1016	4	4	0	0	1
1116	4	4	0	0	1
1216	4	4	0	0	1
1316	4	4	0	0	1
1416	4	4	0	0	1
1516	4	4	0	0	1
1616	4	4	0	0	0
1716	4	4	0	0	0
1816	4	4	4	4	4
1916	4	4	4	4	4

CDコード 3A16



OSDコントロールレジスタ3の
ビット3が"0(1)"の場合

- 0 OSD RAMのRC13 ~ RC16で設定されるカラーパレットが選択されます。
- 1 カラーパレット1(9)が選択されます。
- 2 カラーパレット2(10)が選択されます。
- 3 カラーパレット3(11)が選択されます。
- 4 カラーパレット4(12)が選択されます。



表示例

図 12.11.21 カラーフォントデータの格納アドレス

(2) OSD RAM (0700₁₆ ~ 07A7₁₆, 0800₁₆ ~ 0FFF₁₆ 番地)

スプライト表示用のOSD RAMは、0700₁₆ ~ 07A7₁₆番地に割り当てられており、3つのプレーンから構成されています。各3つのプレーンは各カラーパレット選択ビットと対応しており、ドット単位に8種類の中からカラーパレットが指定できます。

キャラクタ表示用のOSD RAMは、0800₁₆ ~ 0FFF₁₆番地に割り当てられており、ブロックごとに文字コード指定部、色コード1指定部、色コード2指定部に分かれています。アドレスマップを表2.11.4と表2.11.5に示します。

たとえば、ブロック1の一文字目(左端)に文字を表示する場合、0800₁₆番地に文字コードを、0820₁₆番地に表示する色コード1を、0840₁₆番地に表示する色コード2を書き込みます。OSD RAMのビット構成を図12.11.23に示します。

注. レイヤ2の表示ブロックのうち、ドットサイズが1.5Tc × 1/2H又は1.5Tc × 1Hのブロックは、通常のブロック(ドットサイズが1Tc × 1/2H又は1Tc × 1Hのブロック、又はレイヤ1のブロック)に対して、3n(n = 1 ~ 10)番目の文字が抜けた状態になります。したがって、1ブロックの最大文字数は22文字となります。ただし以下の点に注意してください。

・OSDモード時

22文字目の文字領域には、キャラクタは表示されず、文字背景の左側1/3のみが表示されます。この背景を表示しない場合は、透明を設定してください。

・CDOSDモード時

22文字目の文字領域(左側1/3)には、キャラクタは表示されず、色コード1のビット3~ビット6で指定されたカラーパレット色が表示されます。

3n番目の文字に対するRAMデータは表示に影響を与えませんので、任意のデータを格納してください(図12.11.22参照)。

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

表 12.11.3 OSD RAM 内容 (スプライト)

ライン (上から)	ドット (左から)	プレーン 0 (カラーパレット選択ビット0)	プレーン 1 (カラーパレット選択ビット1)	プレーン 2 (カラーパレット選択ビット2)
ライン 1	ドット 1 ~ 8	0700 ₁₆	0740 ₁₆	0780 ₁₆
	ドット 9 ~ 16	0701 ₁₆	0741 ₁₆	0781 ₁₆
ライン 2	ドット 1 ~ 8	0702 ₁₆	0742 ₁₆	0782 ₁₆
	ドット 9 ~ 16	0703 ₁₆	0743 ₁₆	0783 ₁₆
:	:	:	:	:
ライン 19	ドット 1 ~ 8	0724 ₁₆	0764 ₁₆	07A4 ₁₆
	ドット 9 ~ 16	0725 ₁₆	0765 ₁₆	07A5 ₁₆
ライン 20	ドット 1 ~ 8	0726 ₁₆	0766 ₁₆	07A6 ₁₆
	ドット 9 ~ 16	0727 ₁₆	0767 ₁₆	07A7 ₁₆

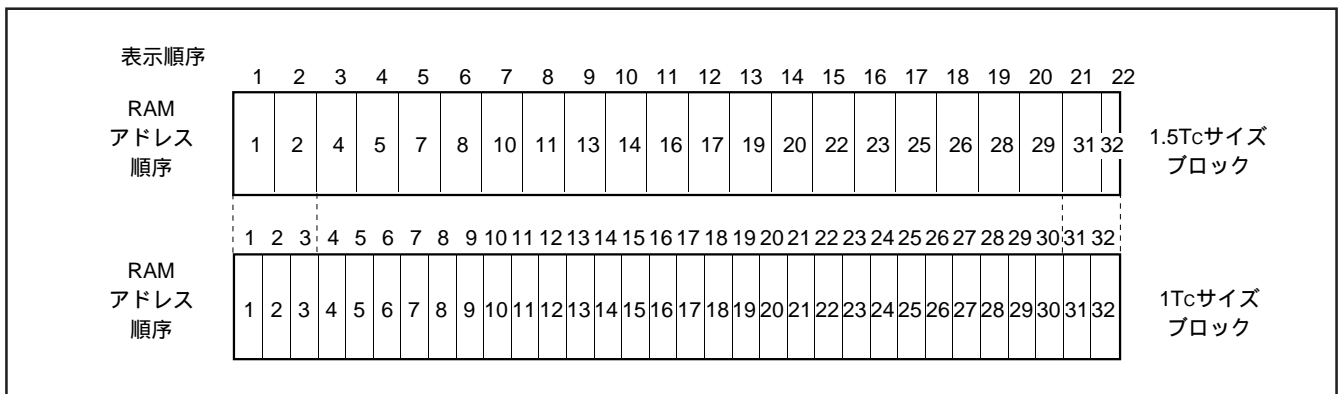
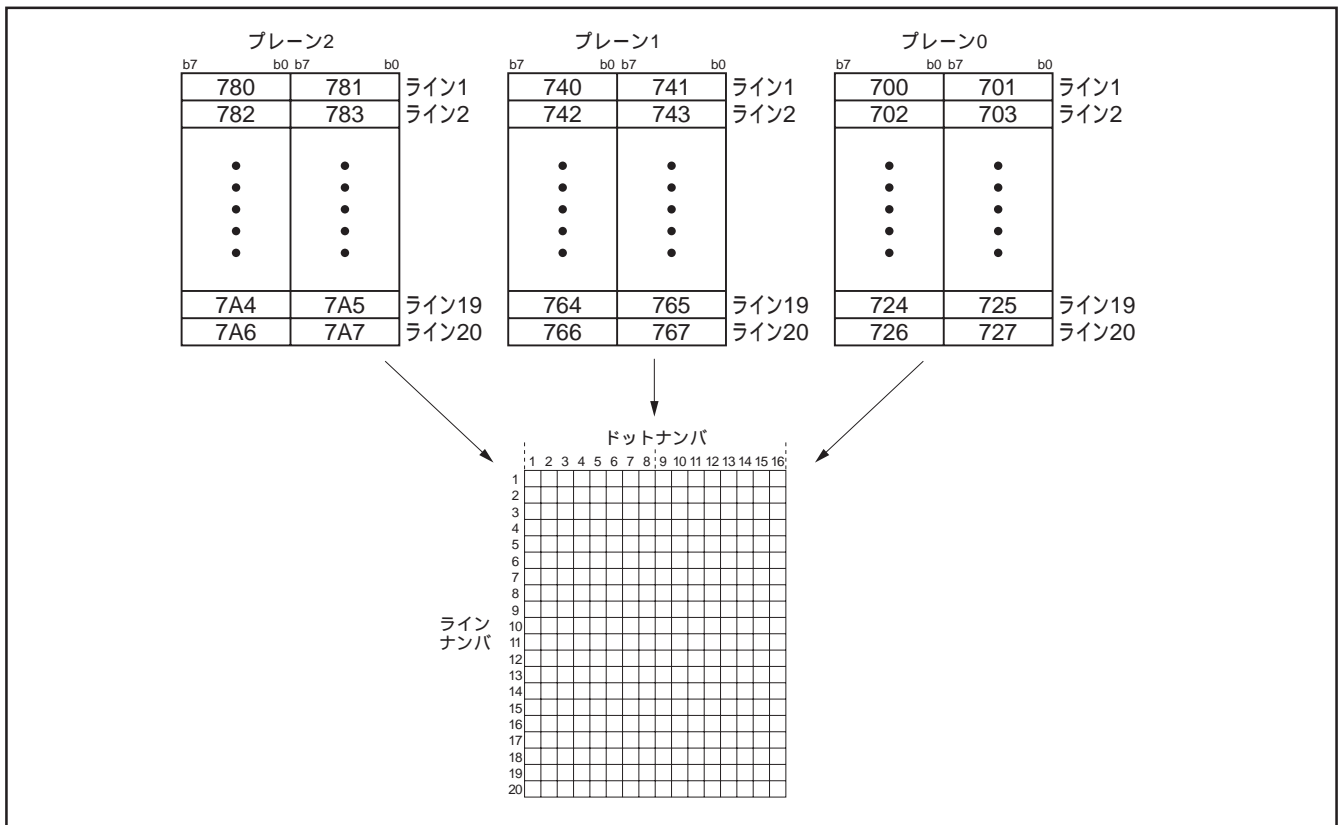


図 12.11.22 3n 番目の文字の RAM データ

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

表 12.11.4 OSD RAM 内容 (キャラクタ)

ブロック	表示位置 (左から)	文字コード指定	色コード 1 指定	色コード 2 指定
ブロック 1	1 文字目	0800 ₁₆	0820 ₁₆	0840 ₁₆
	2 文字目	0801 ₁₆	0821 ₁₆	0841 ₁₆
	⋮	⋮	⋮	⋮
	31 文字目	081E ₁₆	083E ₁₆	085E ₁₆
	32 文字目	081F ₁₆	083F ₁₆	085F ₁₆
ブロック 2	1 文字目	0880 ₁₆	08A0 ₁₆	08C0 ₁₆
	2 文字目	0881 ₁₆	08A1 ₁₆	08C1 ₁₆
	⋮	⋮	⋮	⋮
	31 文字目	089E ₁₆	08BE ₁₆	08DE ₁₆
	32 文字目	089F ₁₆	08BF ₁₆	08DF ₁₆
ブロック 3	1 文字目	0900 ₁₆	0920 ₁₆	0940 ₁₆
	2 文字目	0901 ₁₆	0921 ₁₆	0941 ₁₆
	⋮	⋮	⋮	⋮
	31 文字目	091E ₁₆	093E ₁₆	095E ₁₆
	32 文字目	091F ₁₆	093F ₁₆	095F ₁₆
ブロック 4	1 文字目	0980 ₁₆	09A0 ₁₆	09C0 ₁₆
	2 文字目	0981 ₁₆	09A1 ₁₆	09C1 ₁₆
	⋮	⋮	⋮	⋮
	31 文字目	099E ₁₆	09BE ₁₆	09DE ₁₆
	32 文字目	099F ₁₆	09BF ₁₆	09DF ₁₆
ブロック 5	1 文字目	0A00 ₁₆	0A20 ₁₆	0A40 ₁₆
	2 文字目	0A01 ₁₆	0A21 ₁₆	0A41 ₁₆
	⋮	⋮	⋮	⋮
	31 文字目	0A1E ₁₆	0A3E ₁₆	0A5E ₁₆
	32 文字目	0A1F ₁₆	0A3F ₁₆	0A5F ₁₆
ブロック 6	1 文字目	0A80 ₁₆	0AA0 ₁₆	0AC0 ₁₆
	2 文字目	0A81 ₁₆	0AA1 ₁₆	0AC1 ₁₆
	⋮	⋮	⋮	⋮
	31 文字目	0A9E ₁₆	0ABE ₁₆	0ADE ₁₆
	32 文字目	0A9F ₁₆	0ABF ₁₆	0ADF ₁₆
ブロック 7	1 文字目	0B00 ₁₆	0B20 ₁₆	0B40 ₁₆
	2 文字目	0B01 ₁₆	0B21 ₁₆	0B41 ₁₆
	⋮	⋮	⋮	⋮
	31 文字目	0B1E ₁₆	0B3E ₁₆	0B5E ₁₆
	32 文字目	0B1F ₁₆	0B3F ₁₆	0B5F ₁₆
ブロック 8	1 文字目	0B80 ₁₆	0BA0 ₁₆	0BC0 ₁₆
	2 文字目	0B81 ₁₆	0BA1 ₁₆	0BC1 ₁₆
	⋮	⋮	⋮	⋮
	31 文字目	0B9E ₁₆	0BBE ₁₆	0BDE ₁₆
	32 文字目	0B9F ₁₆	0BBF ₁₆	0BDF ₁₆
ブロック 9	1 文字目	0C00 ₁₆	0C20 ₁₆	0C40 ₁₆
	2 文字目	0C01 ₁₆	0C21 ₁₆	0C41 ₁₆
	⋮	⋮	⋮	⋮
	31 文字目	0C1E ₁₆	0C3E ₁₆	0C5E ₁₆
	32 文字目	0C1F ₁₆	0C3F ₁₆	0C5F ₁₆
ブロック 10	1 文字目	0C80 ₁₆	0CA0 ₁₆	0CC0 ₁₆
	2 文字目	0C81 ₁₆	0CA1 ₁₆	0CC1 ₁₆
	⋮	⋮	⋮	⋮
	31 文字目	0C9E ₁₆	0CBE ₁₆	0CDE ₁₆
	32 文字目	0C9F ₁₆	0CBF ₁₆	0CDF ₁₆

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

表 12.11.5 OSD RAM 内容 (キャラクタ)(つづき)

ブロック	表示位置 (左から)	文字コード指定	色コード 1 指定	色コード 2 指定
ブロック 11	1 文字目	0D00 ₁₆	0D20 ₁₆	0D40 ₁₆
	2 文字目	0D01 ₁₆	0D21 ₁₆	0D41 ₁₆
	⋮	⋮	⋮	⋮
	31 文字目	0D1E ₁₆	0D3E ₁₆	0D5E ₁₆
	32 文字目	0D1F ₁₆	0D3F ₁₆	0D5F ₁₆
ブロック 12	1 文字目	0D80 ₁₆	0DA0 ₁₆	0DC0 ₁₆
	2 文字目	0D81 ₁₆	0DA1 ₁₆	0DC1 ₁₆
	⋮	⋮	⋮	⋮
	31 文字目	0D9E ₁₆	0DBE ₁₆	0DDE ₁₆
	32 文字目	0D9F ₁₆	0DBF ₁₆	0DDF ₁₆
ブロック 13	1 文字目	0E00 ₁₆	0E20 ₁₆	0E40 ₁₆
	2 文字目	0E01 ₁₆	0E21 ₁₆	0E41 ₁₆
	⋮	⋮	⋮	⋮
	31 文字目	0E1E ₁₆	0E3E ₁₆	0E5E ₁₆
	32 文字目	0E1F ₁₆	0E3F ₁₆	0E5F ₁₆
ブロック 14	1 文字目	0E80 ₁₆	0EA0 ₁₆	0EC0 ₁₆
	2 文字目	0E81 ₁₆	0EA1 ₁₆	0EC1 ₁₆
	⋮	⋮	⋮	⋮
	31 文字目	0E9E ₁₆	0EBE ₁₆	0EDE ₁₆
	32 文字目	0E9F ₁₆	0EBF ₁₆	0EDF ₁₆
ブロック 15	1 文字目	0F00 ₁₆	0F20 ₁₆	0F40 ₁₆
	2 文字目	0F01 ₁₆	0F21 ₁₆	0F41 ₁₆
	⋮	⋮	⋮	⋮
	31 文字目	0F1E ₁₆	0F3E ₁₆	0F5E ₁₆
	32 文字目	0F1F ₁₆	0F3F ₁₆	0F5F ₁₆
ブロック 16	1 文字目	0F80 ₁₆	0FA0 ₁₆	0FC0 ₁₆
	2 文字目	0F81 ₁₆	0FA1 ₁₆	0FC1 ₁₆
	⋮	⋮	⋮	⋮
	31 文字目	0F9E ₁₆	0FBE ₁₆	0FDE ₁₆
	32 文字目	0F9F ₁₆	0FBF ₁₆	0FDF ₁₆

開発中

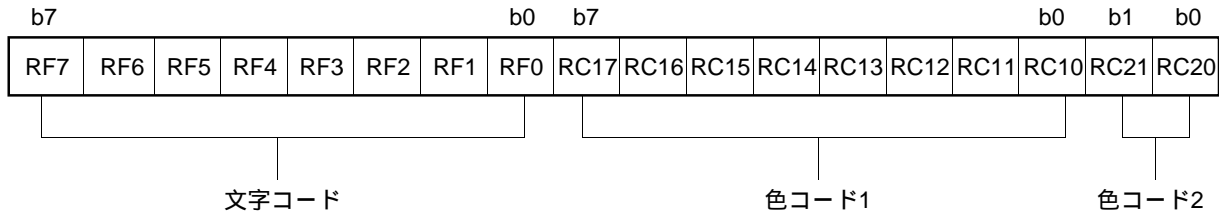
SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

注. 表12.11.6のアドレスには読み出し又は書き込みを行わないで下さい。

表 12.11.6 アクセス禁止アドレス一覧表

0860 ₁₆ ~ 087F ₁₆	0C60 ₁₆ ~ 0C7F ₁₆
08E0 ₁₀ ~ 08FF ₁₆	0CE0 ₁₆ ~ 0CFF ₁₆
0960 ₁₆ ~ 097F ₁₆	0D60 ₁₆ ~ 0D7F ₁₆
09E0 ₁₆ ~ 09FF ₁₆	0DE0 ₁₆ ~ 0DFF ₁₆
0A60 ₁₆ ~ 0A7F ₁₆	0E60 ₁₆ ~ 0E7F ₁₆
0AE0 ₁₆ ~ 0AFF ₁₆	0EE0 ₁₆ ~ 0EFF ₁₆
0B60 ₁₆ ~ 0B7F ₁₆	0F60 ₁₆ ~ 0F7F ₁₆
0BE0 ₁₆ ~ 0BFF ₁₆	0FE0 ₁₆ ~ 0FFF ₁₆

ブロック 1~ブロック16



ビット	CCモード		OSDモード		CDOSDモード	
	ビット名	機能	ビット名	機能	ビット名	機能
RF0 RF1 RF2 RF3 RF4 RF5 RF6 RF7	文字コード (下位8ビット)	OSD用ROMの 文字コードを 指定(注3)	文字コード (下位8ビット)	OSD用ROMの 文字コードを 指定(注3)	CDコード (6ビット)	OSD用ROM (カラードット) の文字コードを 指定(注4)
RC10	文字コード (上位1ビット)		文字コード (上位1ビット)		使用しない	———
RC11 RC12 RC13	文字 カラーパレット 選択ビット0 カラーパレット 選択ビット1 カラーパレット 選択ビット2	文字のカラー パレットを指定 (注5)	文字 カラーパレット 選択ビット0 カラーパレット 選択ビット1 カラーパレット 選択ビット2	文字のカラー パレットを指定 (注5)		
RC14 RC15 RC16	イタリック制御 フラッシュ制御 アンダーライン制御	0: イタリックOFF 1: イタリックON 0: フラッシュOFF 1: フラッシュON 0: アンダーラインOFF 1: アンダーラインON	文字 背景 カラーパレット 選択ビット0 カラーパレット 選択ビット1	文字背景のカラー パレットを指定 (注5)	ドット色 カラーパレット 選択ビット0 カラーパレット 選択ビット1 カラーパレット 選択ビット2 カラーパレット 選択ビット3	OSD ROMによって カラーパレット0又は8が選 択されているドット のカラーパレットを 指定 (注6)
RC17	OUT2出力制御	0: OUT2出力OFF 1: OUT2出力ON	OUT2出力制御	0: OUT2出力OFF 1: OUT2出力ON	OUT2出力制御	0: OUT2出力OFF 1: OUT2出力ON
RC20 RC21	文字 背景 カラーパレット 選択ビット0 カラーパレット 選択ビット1	文字背景のカラー パレットを指定 (注5)	文字 背景 カラーパレット 選択ビット2 カラーパレット 選択ビット3	文字背景のカラー パレットを指定 (注5)	使用しない	———

注1. 色コード2のビット2~ビット7の読み出し値は不定です。

2. “使用しない”ビットは書き込んだ値が読み出されます。

3. 文字コード“0FF₁₆”、“100₁₆”は使用しないでください。4. 文字コード“1F₁₆”、“20₁₆”は使用しないでください。

5. 図12.11.24を参照してください。

6. CDOSDモードに限り、カラーパレット0又は8を選択したドットは、文字単位で、OSD RAMのRC13~RC16で設定されたカラーパレットに着色されます。

図 12.11.23 OSD RAMのビット構成

12.11.7 文字色

図 12.11.24 に示すように、16 種類のカラーパレットが定義できます。カラーパレット 0 は透明、カラーパレット 8 は黒に固定されており、残りの 14 種類は 64 色から任意の色を設定できます。文字色の種類、指定方法は以下のとおりです。

CC モード 8 種類

OSD コントロールレジスタ 3 (0219₁₆ 番地) のビット 0 によって、カラーパレットの選択範囲 (カラーパレット 0 ~ 7、又はカラーパレット 8 ~ 15) を選択します。選択範囲の中から OSD RAM の RC11 ~ RC13 によってカラーパレットを指定します。

OSD モード 15 種類

OSD RAM の RC11 ~ RC14 によってカラーパレットを指定します。

CDOSD モード 8 種類

OSD コントロールレジスタ 3 (0219₁₆ 番地) のビット 3 によって、カラーパレットの選択範囲 (カラーパレット 0 ~ 7、又はカラーパレット 8 ~ 15) を選択します。選択されたカラーパレットの中から CD フォントデータ (OSD ROM < カラードットフォント > の内容) によって、ドット単位にカラーパレットを指定します。

また、CDOSD モードに限り、カラーパレット 0 又はカラーパレット 8 を選択したドットは、文字単位で、OSD RAM の RC13 ~ RC16 で設定されたカラーパレットに着色されます (図 12.11.25)。

スプライト表示 8 種類

OSD コントロールレジスタ 3 (0219₁₆ 番地) のビット 4 によって、カラーパレットの選択範囲 (カラーパレット 0 ~ 7、又はカラーパレット 8 ~ 15) を選択します。選択されたカラーパレットの中からスプライトフォントデータ (OSD RAM < スプライト > の内容) によって、ドット単位にカラーパレットを指定します。

注 1. フチドリ、ソリッドスペース出力 (OUT1 出力) はレジスタの設定値にかかわらず、常にカラーパレット 8 (黒) が選択されます。

2. カラーパレット 0 (透明) と、0 以外のカラーパレットの透明設定とは異なります。複数のレイヤが重なったとき、優先レイヤがカラーパレット 0 (透明) の場合は下層レイヤが表示されますが、優先レイヤが 0 以外のカラーパレットの透明設定の場合は、下層レイヤは表示されず、背景画面が表示されます (図 12.11.26 参照)。

12.11.8 文字背景色

文字表示領域に文字背景色を着色することができます。文字背景色は、文字単位に指定できます。

CC モード 4 種類

OSD コントロールレジスタ 3 (0219₁₆ 番地) のビット 1, 2 によって、カラーパレットの選択範囲 (カラーパレット 0 ~ 3、4 ~ 7、8 ~ 11、又はカラーパレット 12 ~ 15) を選択します。選択範囲の中から OSD RAM の RC20, RC21 によってカラーパレットを指定します。

OSD モード 15 種類

OSD RAM の RC15, RC16, RC20, RC21 によってカラーパレットを指定します。

注. 文字背景色は文字表示領域から、フチドリ、キャラクタフォント部を引いた部分に着色されます。そのため、文字背景色とこれらの色信号は混合しません。

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

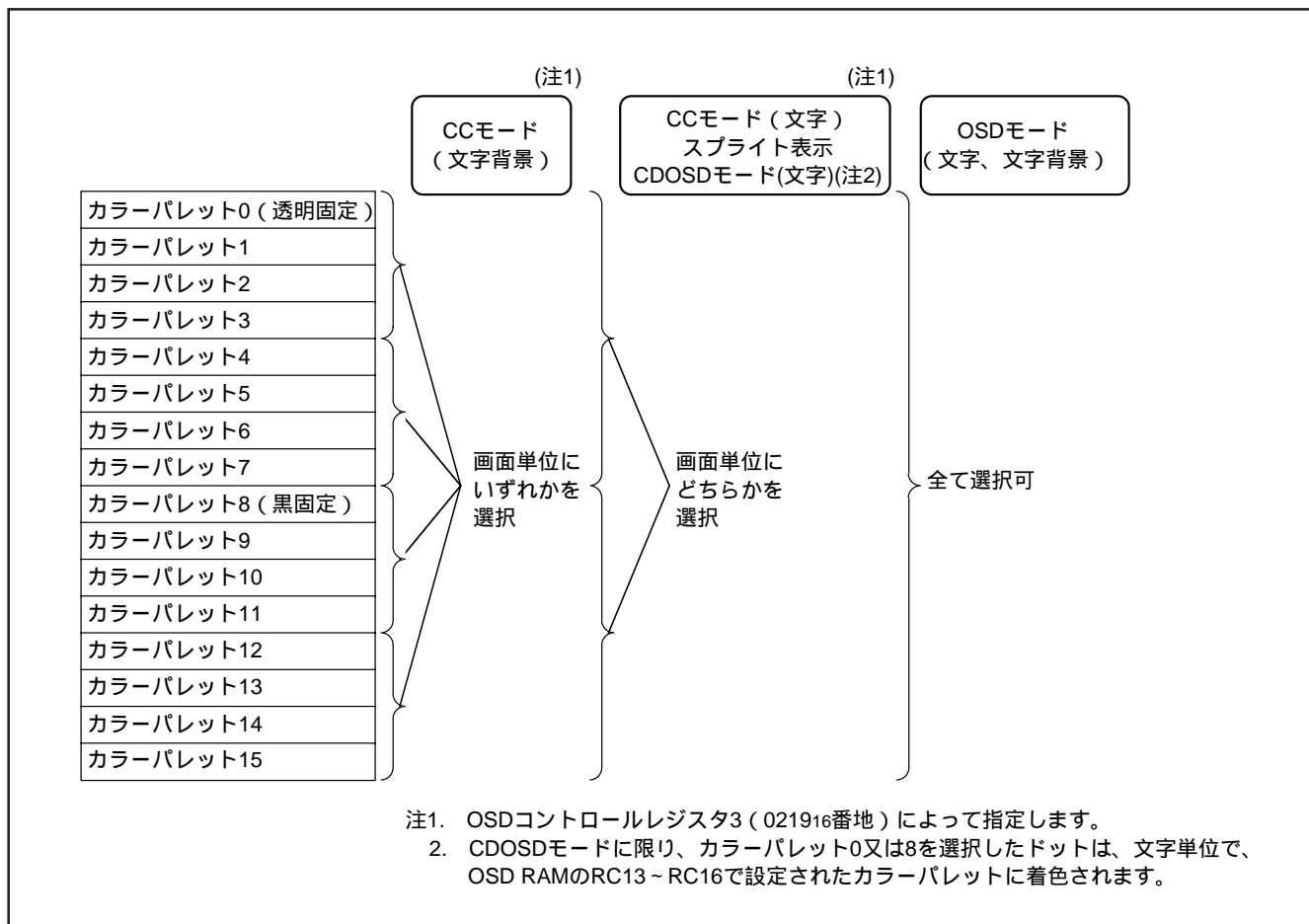


図 12.11.24 カラーパレットの選択

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

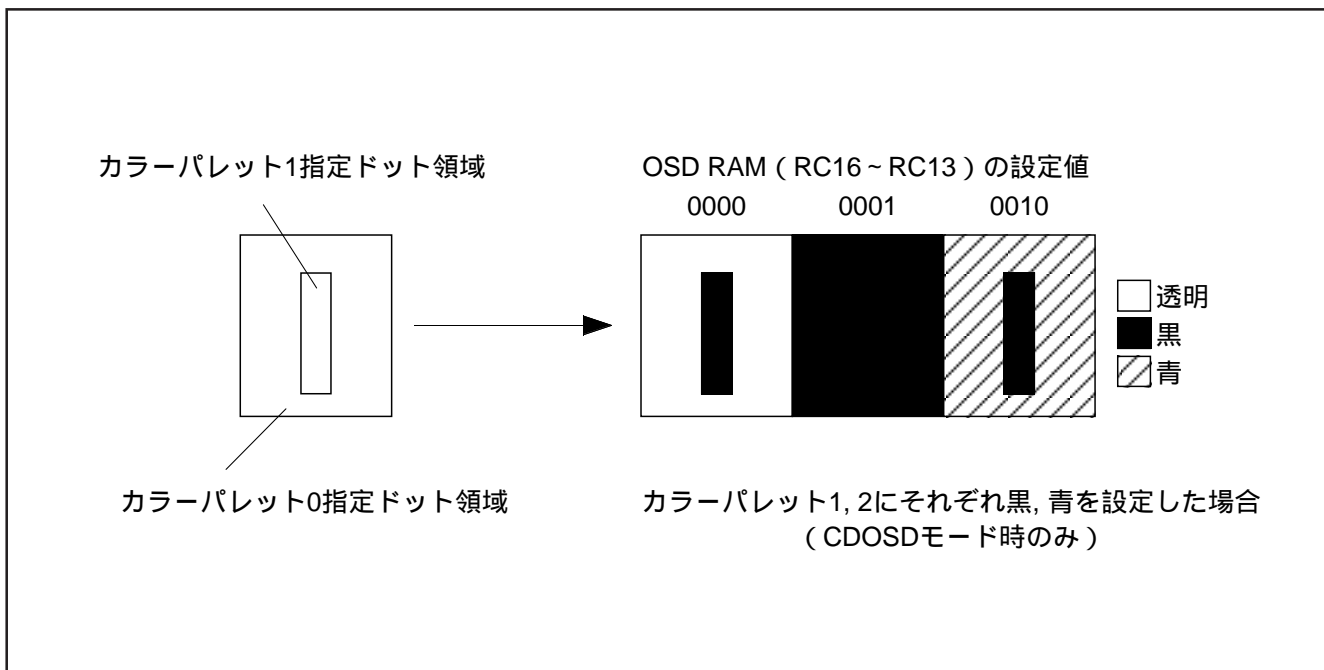


図 12.11.25 CDOSD モード時のカラーパレット 0, 8 の設定

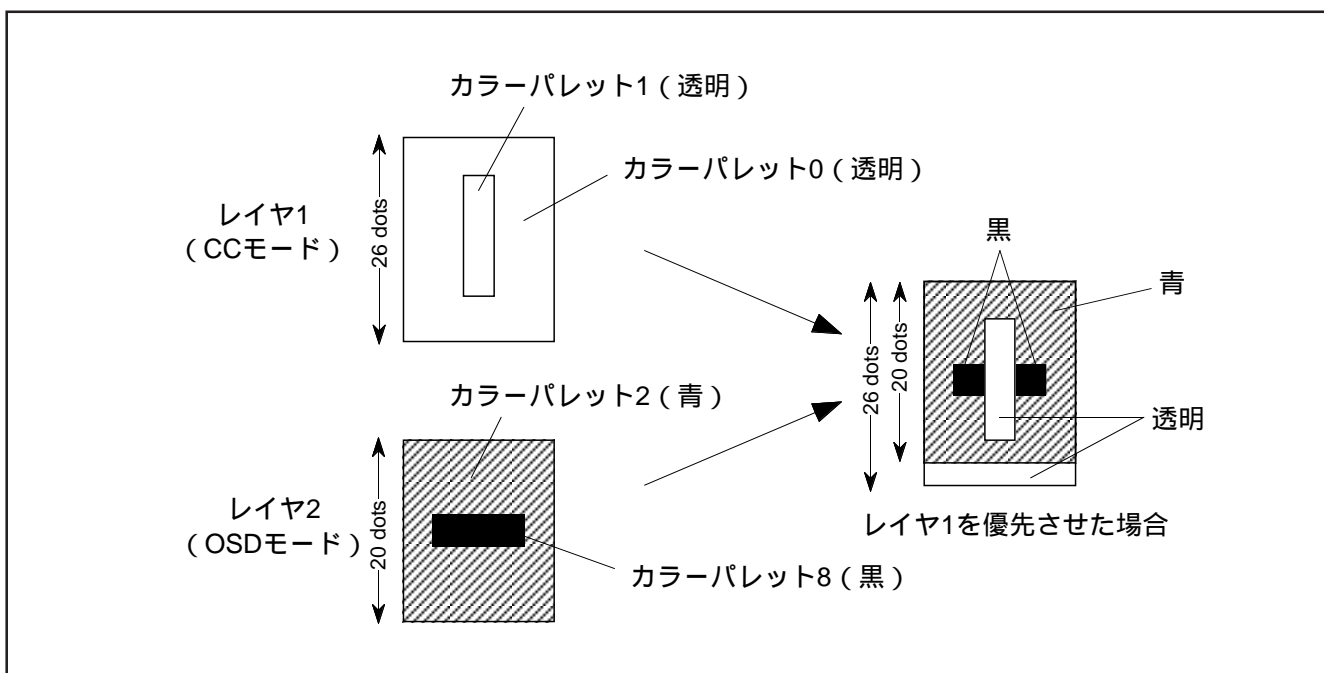
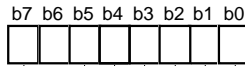


図 12.11.26 カラーパレット 0 (透明) とその他カラーパレット透明設定との違い

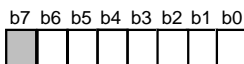
OSDコントロールレジスタ3

OSDコントロールレジスタ3(OC3)【0219₁₆番地】

b	ビット名	機能	リセット時	R	W
0	CCモード文字色選択ビット(OC30)	0: カラーパレット0~7 1: カラーパレット8~15	0	R	W
1, 2	CCモード文字背景色選択ビット(OC31, OC32) (注)	b2 b1 0 0: カラーパレット0~3 0 1: カラーパレット4~7 1 0: カラーパレット8~11 1 1: カラーパレット12~15	0	R	W
3	CDOSDモード文字色選択ビット(OC33)	0: カラーパレット0~7 1: カラーパレット8~15	0	R	W
4	スプライト色選択ビット(OC34)	0: カラーパレット0~7 1: カラーパレット8~15	0	R	W
5	OSDモードウィンドウ制御ビット(OC35)	0: ウィンドウOFF 1: ウィンドウON	0	R	W
6	CCモードウィンドウ制御ビット(OC36)	0: ウィンドウOFF 1: ウィンドウON	0	R	W
7	CDOSDモードウィンドウ制御ビット(OC37)	0: ウィンドウOFF 1: ウィンドウON	0	R	W

注. ソリッドスペース (OUT1出力選択時) はこのレジスタ値にかかわらず、常にカラーパレット8が選択されます。

図 12.11.27 OSD コントロールレジスタ 3

カラーパレットレジスタ_iカラーパレットレジスタ_i(CR_i) (i = 1 ~ 7, 9 ~ 15)【0241₁₆ ~ 0247₁₆, 0249₁₆ ~ 024F₁₆番地】

b	ビット名	機能	リセット時	R	W
0, 1	R信号出力制御ビット(CR _{i0} , CR _{i1})	b1 b0 0 0: 出力しない(注) 0 1: 1/3V _{cc} 1 0: 2/3V _{cc} 1 1: V _{cc}	不定	R	W
2, 3	G信号出力制御ビット(CR _{i2} , CR _{i3})	b3 b2 0 0: 出力しない(注) 0 1: 1/3V _{cc} 1 0: 2/3V _{cc} 1 1: V _{cc}	不定	R	W
4, 5	B信号出力制御ビット(CR _{i4} , CR _{i5})	b5 b4 0 0: 出力しない(注) 0 1: 1/3V _{cc} 1 0: 2/3V _{cc} 1 1: V _{cc}	不定	R	W
6	OUT1出力制御ビット(CR _{i6})	0: 出力しない 1: 出力する	不定	R	W
7	このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は不定です。		不定	R	-

注. デジタル出力を選択した場合、“00”以外の値でV_{cc}出力します。

図 12.11.28 カラーパレットレジスタ_i

12.11.9 OUT1, OUT2 信号

OUT1, OUT2信号は映像信号の輝度を制御するために使用します。OUT1, OUT2信号の出力波形は、カラーパレットレジスタiのビット6(図12.11.28参照)、ブロックコントロー

ルレジスタiのビット2(図12.11.4参照)、OSD RAMのRC17によって制御します。図12.11.29にOUT1, OUT2制御の設定値とその出力波形を示します。

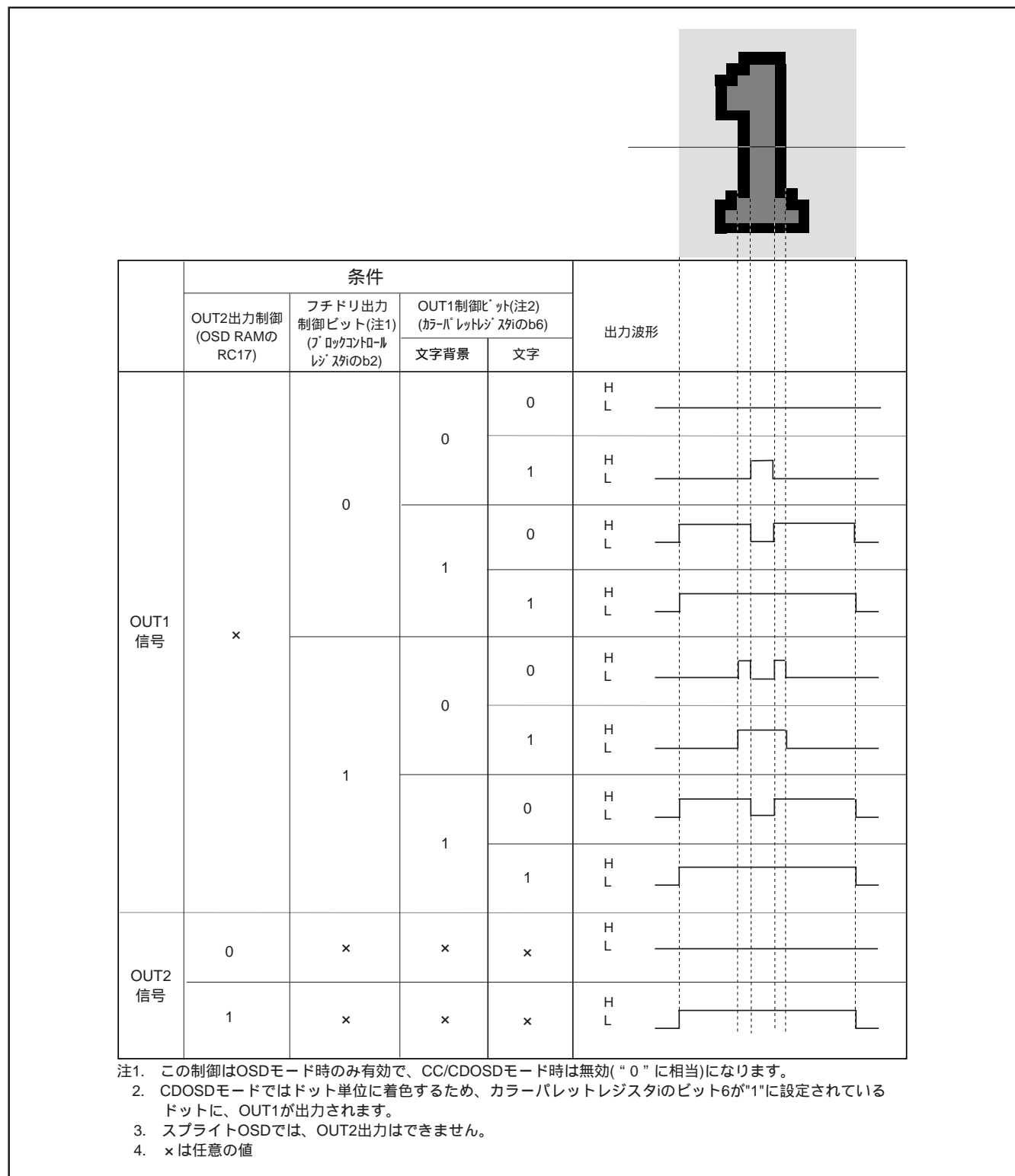


図 12.11.29 OUT1, OUT2 制御の設定値とその出力波形

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.11.10 アトリビュート

キャラクタフォントに対してアトリビュート（フラッシュ、アンダーライン、イタリック）を制御することができます。各モード別に制御できるアトリビュートが異なります。

CCモード フラッシュ、アンダーライン、イタリック
文字単位に指定

OSDモード フチドリ（周囲・シャドウ選択可）ブロック
ク単位に指定

(1)アンダーライン

アンダーラインはCCモード時にだけ、縦方向の23及び24ライン目に出力されます。アンダーラインはOSD RAMのRC16で制御します。なお、アンダーラインはキャラクタフォントと同色です。

(2)フラッシュ（点滅）

フラッシュはCCモード時にだけ、キャラクタフォント部、アンダーライン部、文字背景部をフラッシュさせます。フラッシュはOSD RAMのRC15で文字単位に制御します。また文字背景部のフラッシュの有無はOSDコントロールレジスタ1のビット3（図12.11.3参照）で制御します。このビットが“0”の場合、キャラクタフォント部及びアンダーライン部のみがフラッシュします。“1”の場合、ソリッドスペース出力なしの文字はR, G, B, OUT1（表示領域全体）がフラッシュし、ソリッドスペース出力ありの文字はR, G, Bのみ（表示領域全体）がフラッシュします。また、フラッシュの周期はVSYNCのカウントを基準とします。

< NTSC方式の場合 >

- ・VSYNC周期 × 48 800ms（フラッシュON時）
- ・VSYNC周期 × 16 267ms（フラッシュOFF時）

(3)イタリック

イタリック体はCCモード時にだけ、OSD ROMに格納されたフォントを右側に傾斜させることにより作成します。イタリックはOSD RAMのRC14で制御します。

図12.11.31に“R”を表示した場合の、アトリビュートの表示例を示します。

- 注1. イタリックとフラッシュの両方を設定した場合、イタリック体の文字がフラッシュします。
2. フラッシュ設定をしていないイタリック文字の右側にフラッシュ設定（文字背景フラッシュ有）した文字が隣接する場合、左側の文字の右側にはみ出した部分もフラッシュします。
3. プリ分周比が1倍のブロックは1ドット×5段階の傾斜をもつイタリック体となります（図12.11.30の(c)参照）。プリ分周比が2倍のブロックは1/2ドット×10段階の傾斜をもつイタリック体となります（図12.11.30の(d)参照）。
4. 文字色の境界はイタリック体になりますが、文字背景色の境界はイタリックの影響を受けません（図12.11.31参照）。
5. イタリック体の文字に隣接する文字（片側又は両側）は、その文字がイタリックを指定していない場合でもイタリック体になります（図12.11.31参照）。
6. 32文字目のキャラクタをイタリック体にした場合、ソリッドスペースがOFFの場合（OC14=“0”）、文字領域からはみ出した部分は表示されません（図12.11.30参照）。
7. プリ分周比が1倍のブロックをイタリック表示する場合、OSDクロック周波数を11～14MHzにしてください。

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

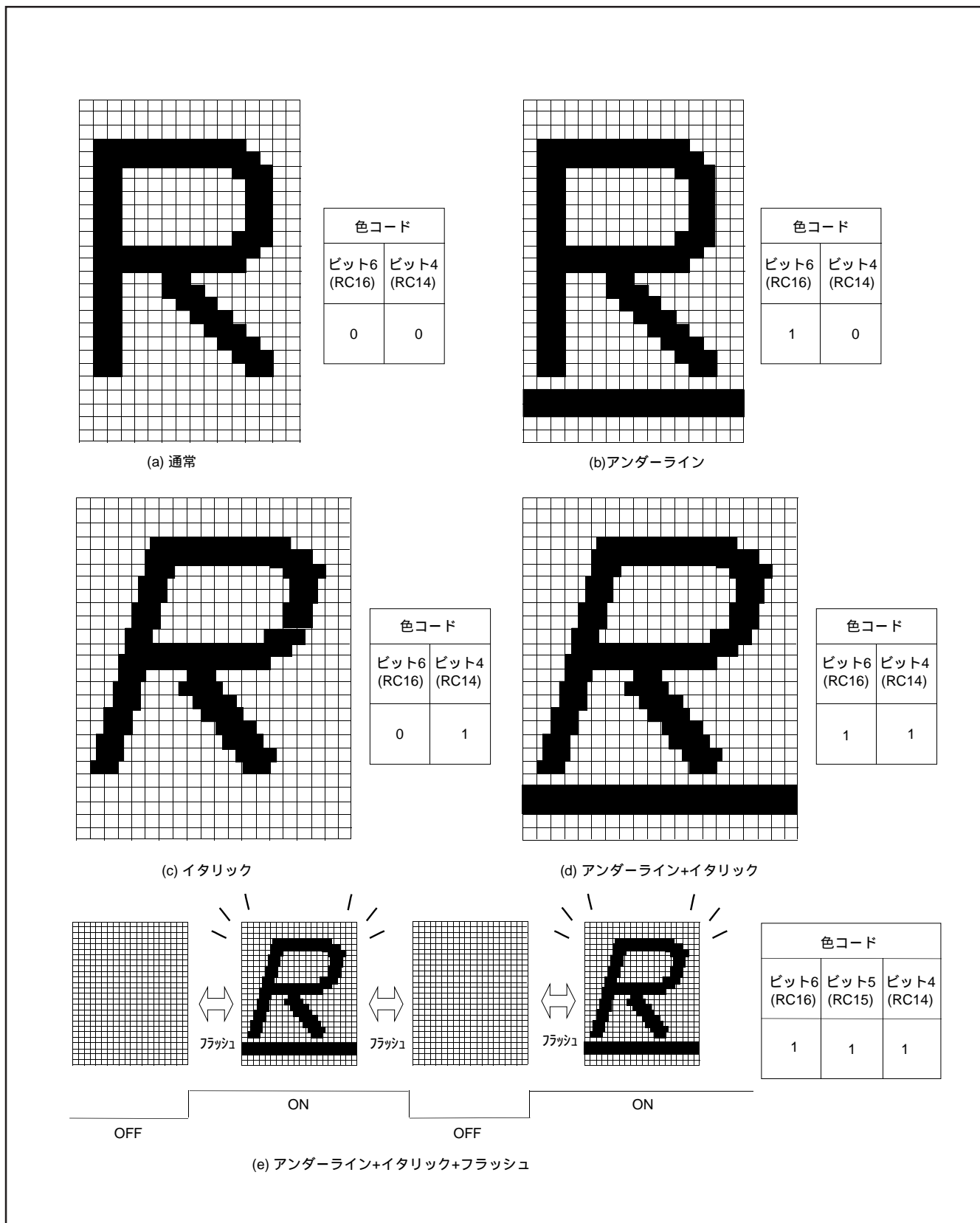


図 12.11.30 アトリビュート表示例 (CC モード時)

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER



図 12.11.31 イタリック表示例

(4)フチドリ

フチドリはOSDモード時にだけ出力されます。OSDコントロールレジスタ1のビット2(図12.11.3参照)によって、キャラクタフォントの周囲(周囲フチドリ)、又はキャラクタフォントの右側と下側(シャドウフチドリ)のいずれかを選択できます(図12.11.31参照)。フチドリのON/OFFは、ブロックコントロールレジスタ*i*のビット2(図12.11.4参照)でブロック単位に制御できます。

フチドリの出力はOUT1信号で行われます。また、フチドリの色はカラーパレット8(黒)に固定されています。

フチドリの水平サイズ(x)は、キャラクタフォントのドットサイズにかかわらず、 $1T_c$ 幅(OSDクロックをプリ分周した周期幅)です。ただし、プリ分周比2倍で文字サイズに $1.5T_c$ を選択した場合に限り、水平サイズは $1.5T_c$ 幅となります。垂直サイズ(y)は、画面のスキャンモード、キャラクタフォントの垂直ドットサイズに応じて異なります。

- 注1. フチドリドットの表示域は図12.11.34に示す網掛けの範囲です。
2. フチドリドットと、隣接する文字のキャラクタフォントが重なった場合、キャラクタフォントが優先されます(図12.11.35のA参照)。また、フチドリドットと、隣接する文字背景部が重なった場合、フチドリが優先されます(図12.11.35のB参照)。
3. キャラクタフォントの文字領域をはみ出した上下方向のフチドリは表示されません(図12.11.35参照)。

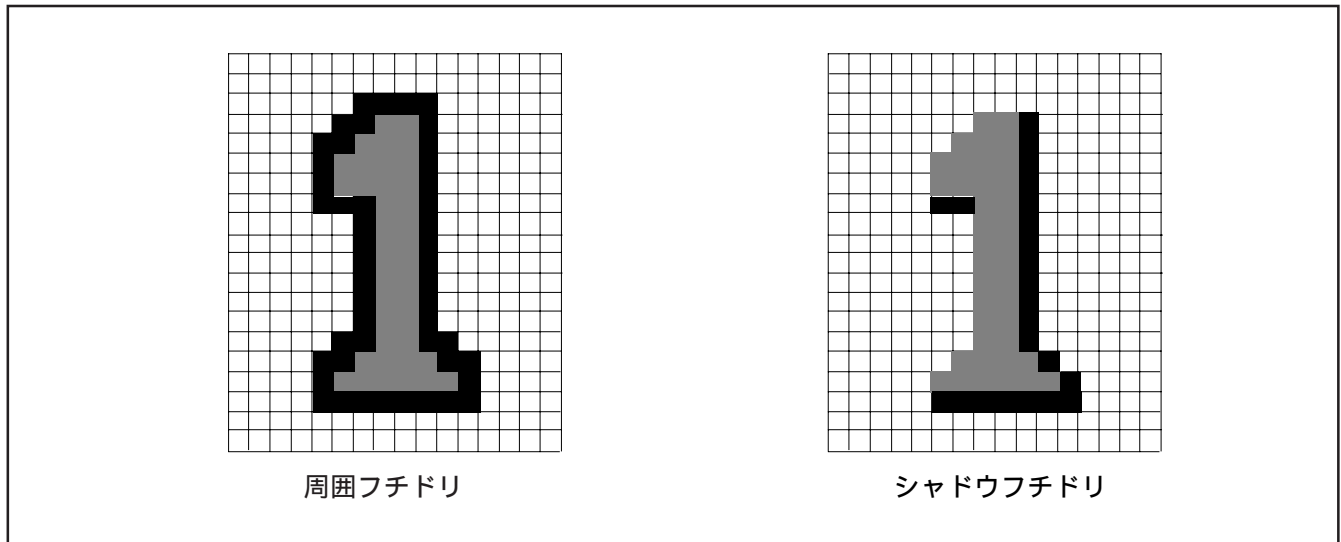


図 12.11.32 フチドリ表示例

	スキャンモード	ノーマルスキャンモード	バイスキャンモード
キャラクタフォントの垂直ドットサイズ	1/2H	1H, 2H, 3H	1/2H, 1H, 2H, 3H
フチドリドットサイズ	1/2H	1H, 2H, 3H	1/2H, 1H, 2H, 3H
水平サイズ(x)	1 T_c (プリ分周したOSD用クロック周期) 文字サイズに1.5 T_c を選択した場合は1.5 T_c		
垂直サイズ(y)	1/2H	1H	1H

図 12.11.33 フチドリの水平サイズ及び垂直サイズ

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

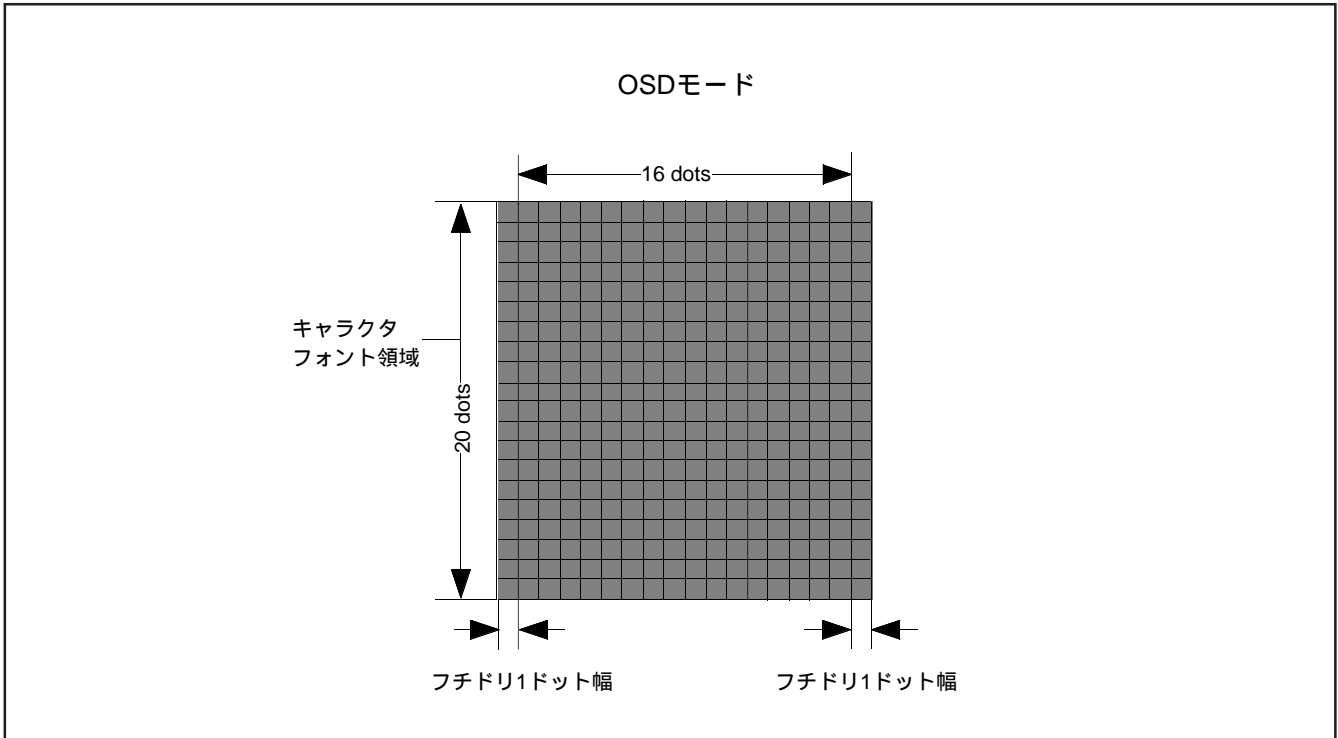


図 12.11.34 フチドリの領域

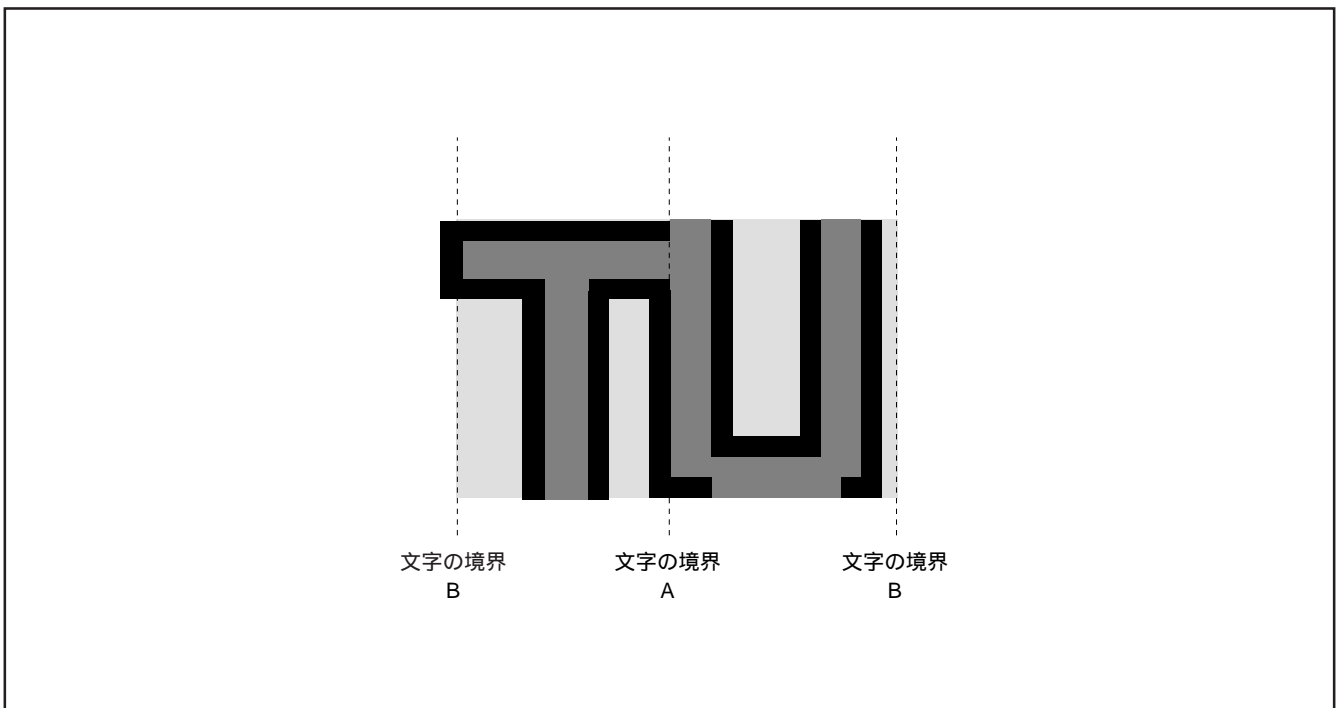


図 12.11.35 フチドリの優先順位

三菱マイクロコンピュータ

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.11.11 多行表示

本マイクロコンピュータは通常、16のブロックを別々の垂直位置に表示することによって16行の表示を行うことができます。更に、OSD割り込みを用いることにより、16行以上の表示を行うことができます。

OSD割り込み要求は、1つのブロックを表示し終わった時点で発生します。つまり走査線が、あるブロックの表示開始位置（垂直位置レジスタにより指定）にきた時点でそのブロックの文字表示が開始し、そのブロックの範囲を越えた時点で割り込みがかかります。ただし、OSDコントロールレジスタ2（図12.11.7参照）の設定によってOSD割り込み要求が発生するモードが異なります。

- ・OSDコントロールレジスタ2のビット7が“0”のとき、レイヤ1のブロック表示終了時にOSD割り込み要求が発生
- ・OSDコントロールレジスタ2のビット7が“1”のとき、レイヤ2のブロック表示終了時にOSD割り込み要求が発生

- 注1. ブロック表示終了時に発生する“OSD割り込み要求”は、ブロックを表示していない場合は発生しません。つまり、ブロックコントロールレジスタi(00D0₁₆ ~ 00DF₁₆番地)の表示制御ビットの設定によってブロックの表示がオフ(非表示)状態であれば、“OSD割り込み要求”は発生しません(図12.11.36のA参照)。
2. 1つのブロック表示中に他のブロックの表示開始位置がきた場合は、割り込み要求は途中から表示したブロックの表示終了時に1回だけ発生します(図12.11.36のB参照)。
3. ウィンドウを設定した画面で、ウィンドウ外にあるブロック(表示OFF)が表示終了した時点でも“OSD割り込み要求”は発生します(図12.11.36のC参照)。

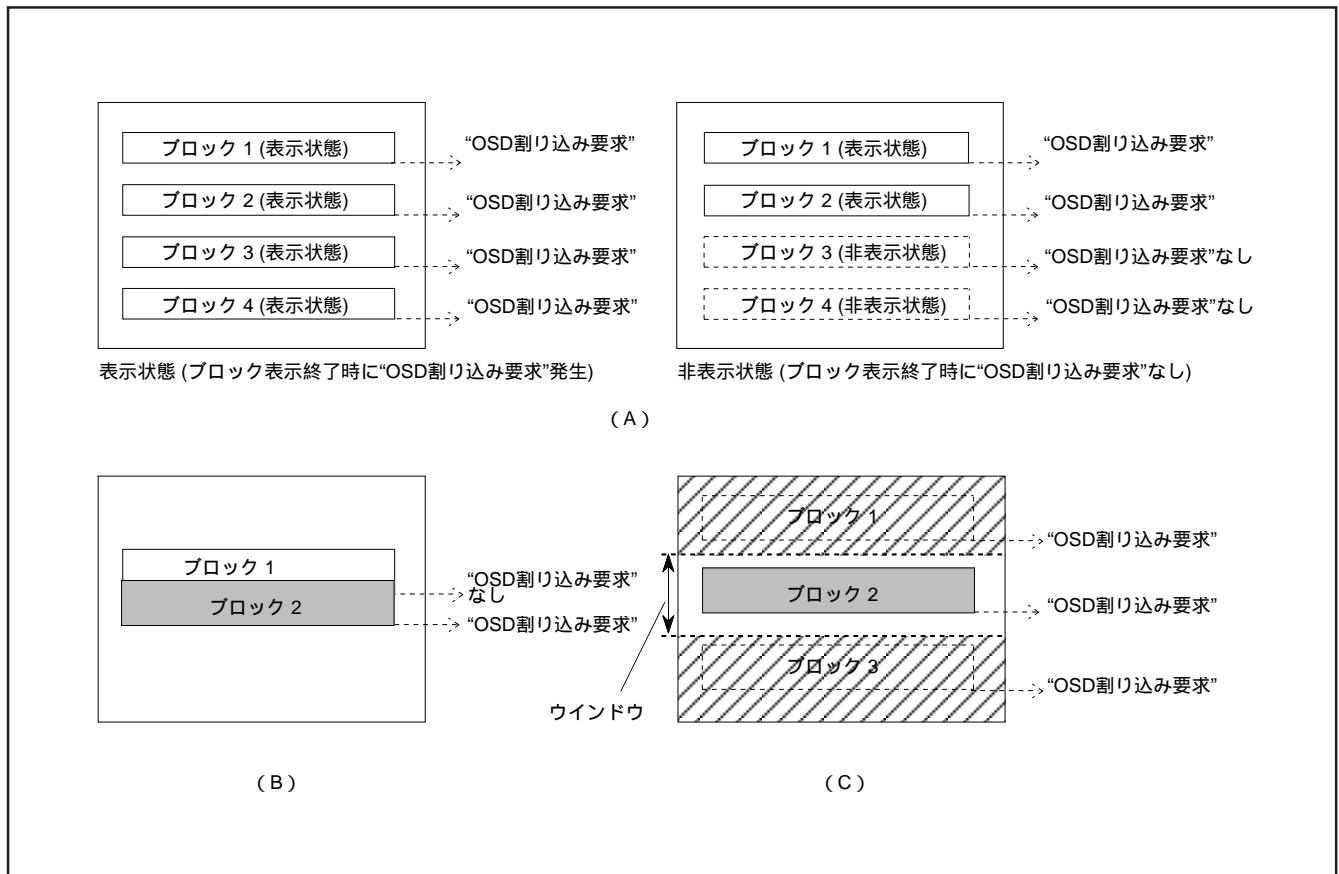


図 12.11.36 OSD 割り込み発生 の注意点

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.11.12 オートソリッドスペース機能

この機能は、CCモード時に文字領域のソリッドスペース (OUT1又はOUT2ブランク出力)を、ハードウェアで自動的に発生させる機能です。

ソリッドスペースは、文字コードが“009₁₆”以外の文字、及びその左右の文字の文字領域に出力されます。この機能はOSDコントロールレジスタ1のビット4(図12.11.3参照)でON/OFFします。また、OUT1及びOUT2の出力の選択は、OSDコントロールレジスタ2のビット3で行います。

注. ソリッドスペース出力にOUT1を選択した場合、ソリッドスペース出力のある文字背景色は、設定にかかわらず常にカラーパレット8(黒)になります。

表 12.11.7 オートソリッドスペース機能の設定

OSDコントロールレジスタ1のビット4	0				1			
OSDコントロールレジスタ2のビット3	0		1		0		1	
OSD RAMのRC17	0	1	0	1	0	1	0	1
OUT1出力信号	・キャラクタフォント部 ・文字背景部		・キャラクタフォント部 ・文字背景部		・ソリッドスペース		・キャラクタフォント部 ・文字背景部	
OUT2出力信号	OFF	文字表示領域	OFF	文字表示領域	OFF	文字表示領域	ソリッドスペース	ソリッドスペース ・文字表示領域

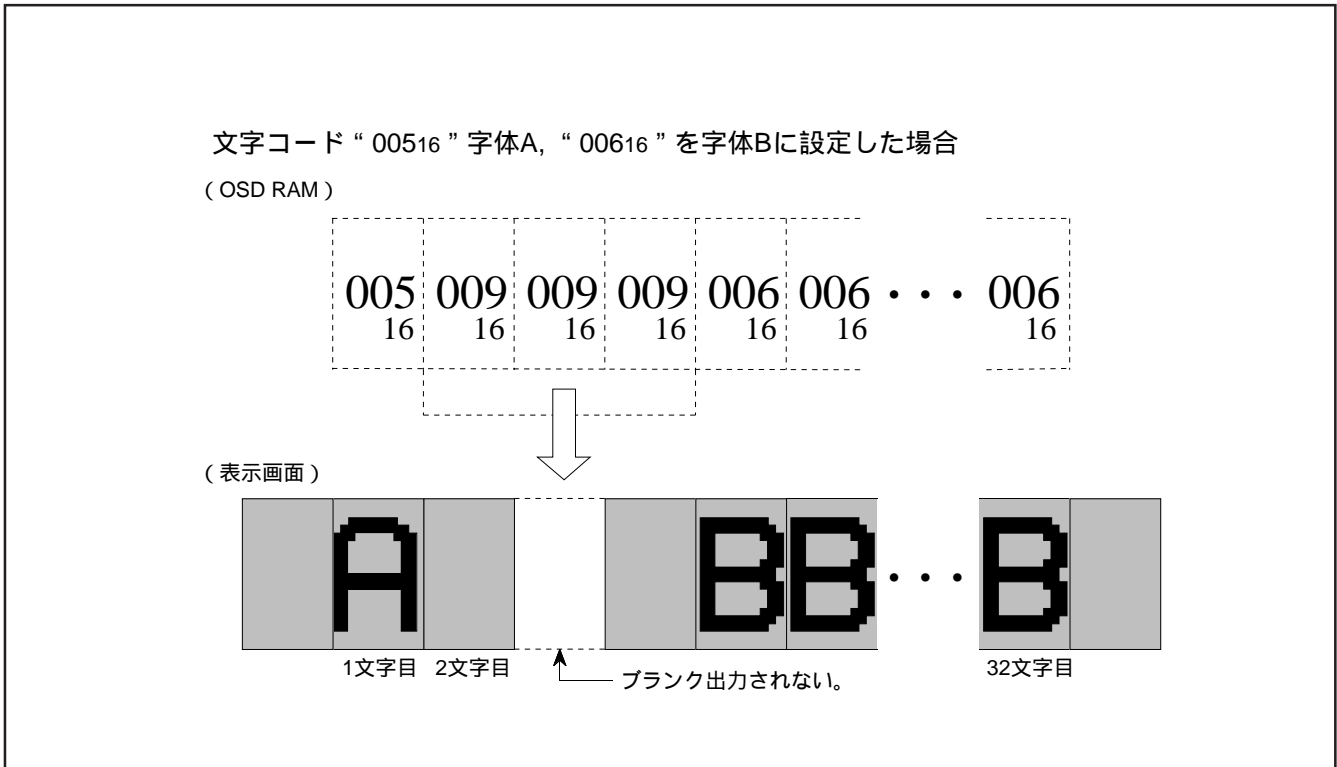


図 12.11.37 オートソリッドスペース画面表示例

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.11.13 スキャンモード

通常の2倍の周波数のHSYNCに対応するために、バイスキャンモードを備えています。バイスキャンモードはノーマルスキャンモードに対して垂直表示位置、垂直ドットサイズが2倍になります。スキャンモードはOSDコントロールレジスタ1のビット1で選択します(図12.11.3参照)。

表12.11.8 スキャンモードの設定

スキャンモード	ノーマルスキャン	バイスキャン
項目		
OSDコントロールレジスタ1のビット1	0	1
垂直表示開始位置	垂直位置レジスタの値 × 1H	垂直位置レジスタの値 × 2H
垂直ドットサイズ	1Tc × 1/2H 1Tc × 1H 2Tc × 2H 3Tc × 3H	1Tc × 1H 1Tc × 2H 2Tc × 4H 3Tc × 6H

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.11.14 ウィンドウ機能

画面内にウィンドウを設定し、ウィンドウを設定した領域でのみ、OSDを出力する機能です。

縦ウィンドウ機能のON/OFFは、OSDコントロールレジスタ1のビット5によって行い、OSDコントロールレジスタ2のビット6で縦ブランク機能と切り換えて使用します。したがって、縦ブランク機能と同時に使用することはできません。また、OSDコントロールレジスタ3のビット5～ビット7で、ウィンドウ機能を使用する表示モードを選択します。ウィンドウの上端はトップボーダーコントロールレジスタ1,2 (TB1, TB2)、下端はボトムボーダーコントロールレジスタ1,2 (BB1, BB2) によって指定します。

横ウィンドウ機能のON/OFFは、OSDコントロールレジスタ2のビット4によって行い、OSDコントロールレジスタ2のビット5で横ブランク機能と切り換えて使用します。したがって、横ブランク機能と同時に使用することはできません。また、OSDコントロールレジスタ3のビット5～ビット7で、ウィンドウ機能を使用する表示モードを選択します。ウィンドウの左端はレフトボーダーコントロールレジスタ1,2 (LB1, LB2)、右端はライトボーダーコントロールレジスタ1,2 (RB1, RB2) によって指定します。

- 注1. 縦ウィンドウ使用時、TB2 = "0016" のとき、TB1に "0016" 又は "0116" を設定しないでください。
2. 横ウィンドウ使用時、LB1 = LB2 = "0016" を設定しないでください。
3. 横ブランクと横ウィンドウ、縦ブランクと縦ウィンドウは、同時に使用することはできません。
4. 横ウィンドウ使用時、 $(LB1 + LB2 \times 16^2) < (RB1 + RB2 \times 16^2)$ となるように値を設定してください。
5. 縦ウィンドウ使用時、 $(TB1 + TB2 \times 16^2) < (BB1 + BB2 \times 16^2)$ となるように値を設定してください。
6. OSDコントロールレジスタ1, 2でウィンドウ機能を動作設定にした場合、OUT2のウィンドウ機能はOSDコントロールレジスタ3(ビット5～ビット7)の設定値にかかわらず、すべての表示モードで動作します。例えばCCモードのみウィンドウ機能を動作させた場合でも、OUT2のウィンドウ機能はOSD/CCOSDモードでも動作します。

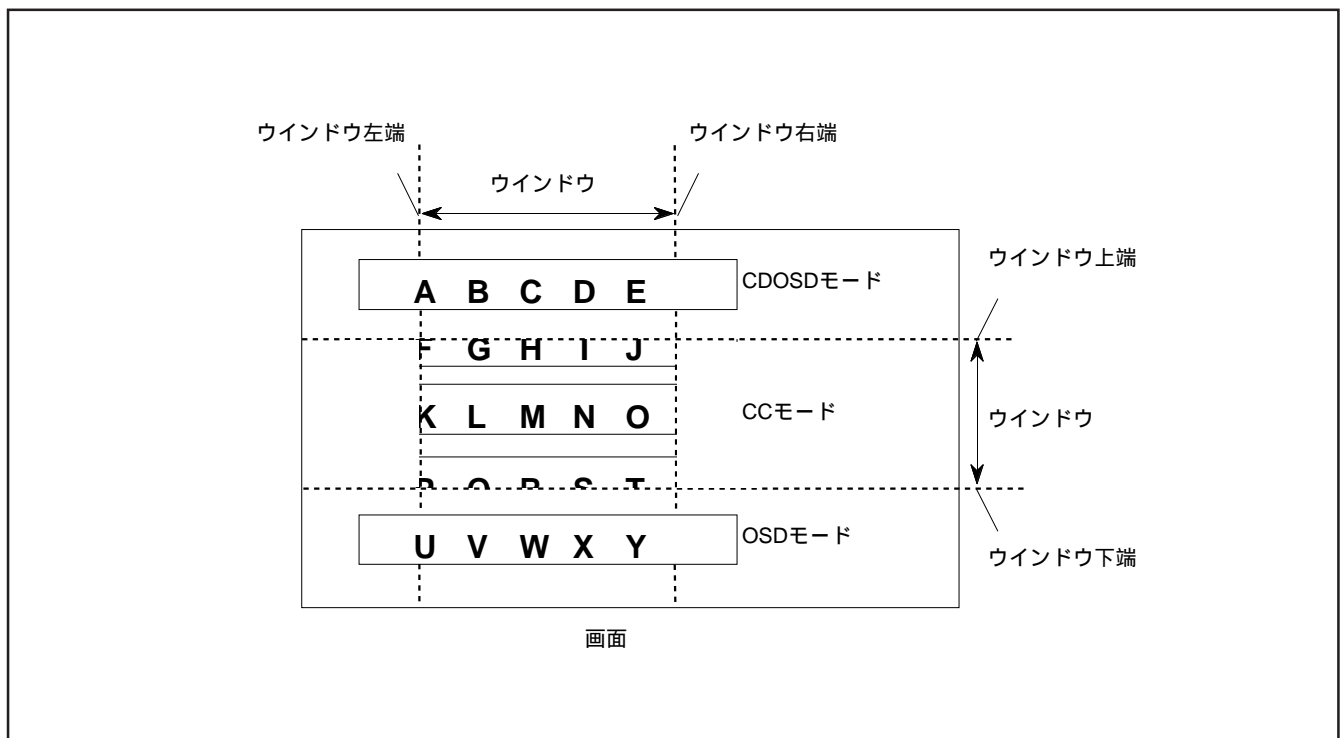


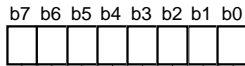
図 12.11.38 ウィンドウ機能例 (CCモード有効時)

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

トップボーダーコントロールレジスタ1



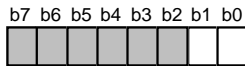
トップボーダーコントロールレジスタ1 (TB1) 【021C₁₆番地】

b	ビット名	機 能	リット時	R	W
0~7	上端制御ビット (TB10~TB17)	上端位置(下位8ビット) $T_H \times (\text{TB2の下位2ビットの設定値} \times 16^2)$ $+ \text{TB1の上位4ビットの設定値} \times 16^1$ $+ \text{TB1の下位4ビットの設定値} \times 16^0$	不定	R	W

- 注1. TB2= "00₁₆" のとき, TB1に "00₁₆" 又は "01₁₆" を設定しないでください。
 2. T_H : HSYNCの周期
 3. TB2: トップボーダーコントロールレジスタ2

図 12.11.39 トップボーダーコントロールレジスタ1

トップボーダーコントロールレジスタ2



トップボーダーコントロールレジスタ2 (TB2) 【021E₁₆番地】

b	ビット名	機 能	リット時	R	W
0, 1	上端制御ビット (TB20, TB21)	上端位置(上位2ビット) $T_H \times (\text{TB2の下位2ビットの設定値} \times 16^2)$ $+ \text{TB1の上位4ビットの設定値} \times 16^1$ $+ \text{TB1の下位4ビットの設定値} \times 16^0$	不定	R	W
2~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は不定です。		不定	R	-

- 注1. TB2= "00₁₆" のとき, TB1に "00₁₆" 又は "01₁₆" を設定しないでください。
 2. T_H : HSYNCの周期
 3. TB1: トップボーダーコントロールレジスタ1

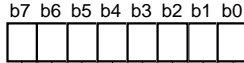
図 12.11.40 トップボーダーコントロールレジスタ2

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

ボトムボーダーコントロールレジスタ1



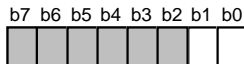
ボトムボーダーコントロールレジスタ1 (BB1) 【021D₁₆番地】

b	ビット名	機能	セット時	R/W
0~7	下端制御ビット (BB10~BB17)	下端位置(下位8ビット) $T_H \times (\text{BB2の下位2ビットの設定値} \times 16^2 + \text{BB1の上位4ビットの設定値} \times 16^1 + \text{BB1の下位4ビットの設定値} \times 16^0)$	不定	R/W

- 注1. $(TB1+TB2 \times 16^2) < (BB1+BB2 \times 16^2)$ となるように値を設定してください。
 2. T_H : Hsyncの周期
 3. BB2:ボトムボーダーコントロールレジスタ2

図 12.11.41 ボトムボーダーコントロールレジスタ 1

ボトムボーダーコントロールレジスタ2



ボトムボーダーコントロールレジスタ2 (BB2) 【021F₁₆番地】

b	ビット名	機能	セット時	R/W
0, 1	下端制御ビット (BB20, BB21)	下端位置(上位2ビット) $T_H \times (\text{BB2の下位2ビットの設定値} \times 16^2 + \text{BB1の上位4ビットの設定値} \times 16^1 + \text{BB1の下位4ビットの設定値} \times 16^0)$	不定	R/W
2~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は不定です。		不定	R/-

- 注1. $(TB1+TB2 \times 16^2) < (BB1+BB2 \times 16^2)$ となるように値を設定してください。
 2. T_H : Hsyncの周期
 3. BB1: ボトムボーダーコントロールレジスタ1

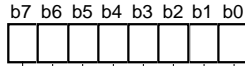
図 12.11.42 ボトムボーダーコントロールレジスタ 2

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

レフトボーダーコントロールレジスタ1



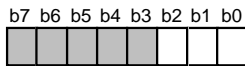
レフトボーダーコントロールレジスタ1(LB1)【0250₁₆番地】

b	ビット名	機能	リセット時	R	W
0	左端制御ビット (LB10 ~ LB17)	左端位置(下位8ビット) Tosc × (LB2の下位3ビットの設定値 × 16 ² +LB1の上位4ビットの設定値 × 16 ¹ +LB1の下位4ビットの設定値 × 16 ⁰)	1	R	W
1~7			0		

- 注1. LB1 = LB2 = "00₁₆" を設定しないでください。
 2. (LB1+LB2 × 16²) < (RB1+RB2 × 16²)となるように値を設定してください。
 3. Tosc: OSD用クロック発振周期
 4. LB2: レフトボーダーコントロールレジスタ2

図 12.11.43 レフトボーダーコントロールレジスタ1

レフトボーダーコントロールレジスタ2



レフトボーダーコントロールレジスタ2 (LB2)【0251₁₆番地】

b	ビット名	機能	リセット時	R	W
0~2	左端制御ビット (LB20 ~ LB22)	左端終了位置(上位3ビット) Tosc × (LB2の下位3ビットの設定値 × 16 ² +LB1の上位4ビットの設定値 × 16 ¹ +LB1の下位4ビットの設定値 × 16 ⁰)	0	R	W
3~7		これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は"0"です。	0	R	-

- 注1. LB1 = LB2 = "00₁₆" を設定しないでください。
 2. (LB1+LB2 × 16²) < (RB1+RB2 × 16²)となるように値を設定してください。
 3. Tosc: OSD用クロック発振周期
 4. LB1: レフトボーダーコントロールレジスタ1

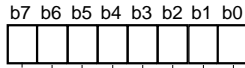
図 12.11.44 レフトボーダーコントロールレジスタ2

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

ライトボーダーコントロールレジスタ1



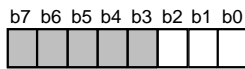
ライトボーダーコントロールレジスタ1 (RB1) 【0252₁₆番地】

b	ビット名	機 能	リセット時	R	W
0~7	右端制御ビット (RB10 ~ RB17)	右端位置(下位8ビット) Tosc × (RB2の下位3ビットの設定値 × 16 ² +RB1の上位4ビットの設定値 × 16 ¹ +RB1の下位4ビットの設定値 × 16 ⁰)	1	R	W

- 注1. $(LB1+LB2 \times 16^2) < (RB1+RB2 \times 16^2)$ となるように値を設定してください。
 2. Tosc: OSD用クロック発振周期
 3. RB2: ライトボーダーコントロールレジスタ2

図 12.11.45 ライトボーダーコントロールレジスタ1

ライトボーダーコントロールレジスタ2



ライトボーダーコントロールレジスタ2 (RB2) 【0253₁₆番地】

b	ビット名	機 能	リセット時	R	W
0~2	右端制御ビット (RB20 ~ RB22)	右端位置(上位3ビット) Tosc × (RB2の下位3ビットの設定値 × 16 ² +RB1の上位4ビットの設定値 × 16 ¹ +RB1の下位4ビットの設定値 × 16 ⁰)	1	R	W
3~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

- 注1. $(LB1+LB2 \times 16^2) < (RB1+RB2 \times 16^2)$ となるように値を設定してください。
 2. Tosc: OSD用クロック発振周期
 3. RB1: ライトボーダーコントロールレジスタ1

図 12.11.46 ライトボーダーコントロールレジスタ2

三菱マイクロコンピュータ M37280MF-XXXSP, M37280MK-XXXSP M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.11.15 ブランク機能

ブランク機能は、画面の両端(縦、横)にブランク(OUT1)を出力する機能です。

縦ブランク機能のON/OFFは、OSDコントロールレジスタ1のビット5で行い、OSDコントロールレジスタ2のビット6で縦ウィンドウ機能と切り換えて使用します。したがって、縦ウィンドウ機能と同時に使用することはできません。ブランクの上端はトップボーダーコントロールレジスタ1, 2 (TB1, TB2)、ブランクの下端はボトムボーダーコントロールレジスタ1, 2 (BB1, BB2)によって、1H単位に指定します。

横ブランク機能のON/OFFは、OSDコントロールレジスタ2のビット4で行い、OSDコントロールレジスタの2ビット5で横ウィンドウ機能と切り換えて使用します。したがって、横ウィンドウ機能と同時に使用することはできません。ブランクの左端はレフトボーダーコントロールレジスタ1, 2 (LB1, LB2)、ブランクの右端はライトボーダーコントロールレジスタ1, 2 (RB1, RB2)によって、1Tosc単位に指定します。

なお、ブランクを出力している領域のOSD出力(ラスタ以外)が消えることはありません。

これらブランク信号は、水平・垂直帰線期間中出力されません。

- 注1. 縦ブランク使用時、TB2 = "0016" のとき、TB1に "0016" 又は "0116" を設定しないでください。
2. 横ブランク使用時、LB1 = LB2 = "0016" を設定しないでください。
3. 横ブランクと横ウィンドウ、縦ブランクと縦ウィンドウは、同時に使用することはできません。
4. 横ブランク使用時、 $(LB1 + LB2 \times 16^2) < (RB1 + RB2 \times 16^2)$ となるように値を設定してください。
5. 縦ブランク使用時、 $(TB1 + TB2 \times 16^2) < (BB1 + BB2 \times 16^2)$ となるように値を設定してください。
6. 全ブロック表示OFF (OSDコントロールレジスタ1のビット0 = "0") 時、縦ブランクは使用しないでください。

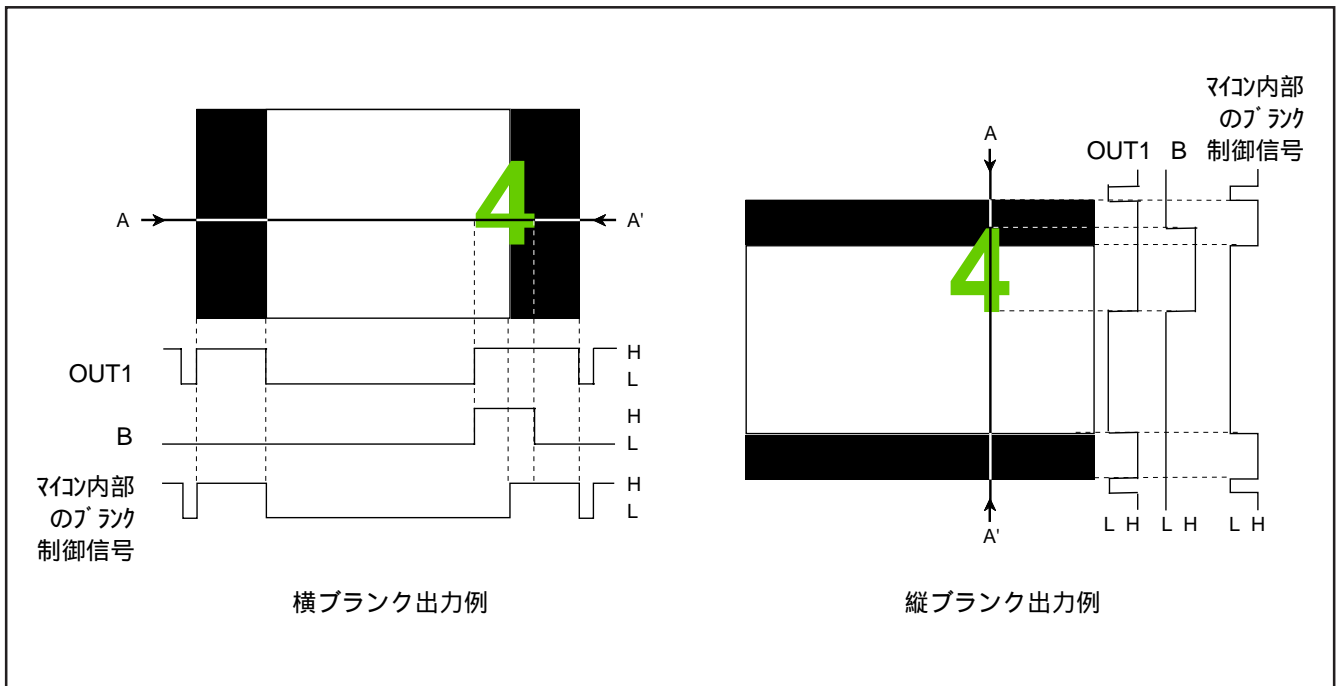


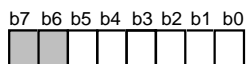
図 12.11.47 ブランク出力例 (OSD 出力が B+OUT1 の場合)

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

スプライトOSD制御レジスタ



スプライトOSD制御レジスタ (SC) 【0258₁₆番地】

b	ビット名	機能	リセット時	R	W
0	スプライトOSD 制御ビット (SC0)	0: 動作しない 1: 動作する	0	R	W
1	プリ分周比選択 ビット (SC1)	0: プリ分周比1 1: プリ分周比2	0	R	W
2, 3	ドットサイズ選択 ビット (SC2, SC3)	b3 b2 0 0: 1Tc × 1/2H 0 1: 1Tc × 1H 1 0: 2Tc × 1H 1 1: 2Tc × 2H	0	R	W
4	割り込み発生位置 選択ビット (SC4)	0: 縦20ドット表示後 1: 縦10ドット及び20ドット表示後	0	R	W
5	X _{IN} /4096・スプライト 割り込み要因 切り換えビット (SC5)	0: X _{IN} /4096割り込み 1: スプライトOSD割り込み	0	R	W
6, 7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

注1. Tc : プリ分周したOSD用クロック周期
2. H : HSYNC

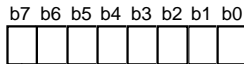
図 12.11.49 スプライト OSD 制御レジスタ

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

スプライト水平位置レジスタ1



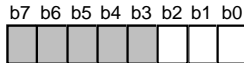
スプライト水平位置レジスタ1 (HS1) 【0256₁₆番地】

b	ビット名	機能	セット時	R/W
0~7	スプライトOSD 水平表示開始位置 制御ビット (HS10 ~ HS17)	水平表示開始位置(下位8ビット) $T_{osc} \times (\text{HS2の下位3ビットの設定値} \times 16^2 + \text{HS1の上位4ビットの設定値} \times 16^1 + \text{HS1の下位4ビットの設定値} \times 16^0)$	不定	R/W

- 注1. HS2= "00₁₆" のとき、HS1<"30₁₆" を設定しないでください。
 2. T_{osc}: OSD用クロック発振周期
 3. HS2: スプライト水平位置レジスタ2

図 12.11.50 スプライト水平位置レジスタ1

スプライト水平位置レジスタ2



スプライト水平位置レジスタ2 (HS2) 【0257₁₆番地】

b	ビット名	機能	セット時	R/W
0~2	スプライトOSD 水平開始位置 制御ビット (HS20 ~ HS22)	水平表示開始位置(上位3ビット) $T_{osc} \times (\text{HS2の下位3ビットの設定値} \times 16^2 + \text{HS1の上位4ビットの設定値} \times 16^1 + \text{HS1の下位4ビットの設定値} \times 16^0)$	不定	R/W
3~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は"0"です。		0	R/-

- 注1. HS2= "00₁₆" のとき、HS1<"30₁₆" を設定しないでください。
 2. T_{osc}: OSD用クロック発振周期
 3. HS1: スプライト水平位置レジスタ1

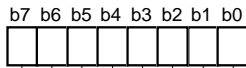
図 12.11.51 スプライト水平位置レジスタ2

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

スプライト垂直位置レジスタ1



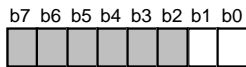
スプライト垂直位置レジスタ1 (VS1) 【0254₁₆番地】

b	ビット名	機能	セット時	R:W
0	スプライトOSD	水平表示開始位置(下位8ビット)	1	R:W
1~7	垂直表示開始位置 制御ビット (VS10~VS17)	$T_H \times (\text{VS2の下位2ビットの設定値} \times 16^2 + \text{VS1の上位4ビットの設定値} \times 16^1 + \text{VS1の下位4ビットの設定値} \times 16^0)$	0	R:-

- 注1. VS1=VS2= "00₁₆" は設定しないでください。
 2. T_H: Hsyncの周期
 3. VS2: スプライト垂直位置レジスタ2

図 12.11.52 スプライト垂直位置レジスタ1

スプライト垂直位置レジスタ2



スプライト垂直位置レジスタ2 (VS2) 【0255₁₆番地】

b	ビット名	機能	セット時	R:W
0, 1	スプライトOSD 垂直開始位置 制御ビット (VS20, VS21)	垂直表示開始位置(上位2ビット) $T_H \times (\text{VS2の下位2ビットの設定値} \times 16^2 + \text{VS1の上位4ビットの設定値} \times 16^1 + \text{VS1の下位4ビットの設定値} \times 16^0)$	0	R:W
2~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は "0" です。		0	R:-

- 注1. VS1=VS2= "00₁₆" は設定しないでください。
 2. T_H: Hsyncの周期
 3. VS1: スプライト垂直位置レジスタ1

図 12.11.53 スプライト垂直位置レジスタ2

三菱マイクロコンピュータ

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

12.11.17 OSD 出力端子制御

OSD 出力端子 R (R1), G (G1), B (B1), OUT1 は、それぞれポート P52 ~ P55 と共用です。OSD ポートコントロールレジスタ (00CB16 番地) の対応するビットを “0” にすると OSD 出力端子、“1” にするとポート P5 として汎用出力端子となります。

また、R0, G0, B0 端子は、それぞれポート P17, P15, P16 と共用です。OSD ポートコントロールレジスタのビット1を“0”にすると、ポート P1 として汎用出力端子となり、“1”にすると OSD 出力端子となります。このビットが“0”の場合、4 階調のアナログ出力が R, G, B 端子から出力されます。また、“1”の場合、アナログ値を 2 ビットのデジタル値に変換した値の、上位ビットが R1, G1, B1 端子から、下位ビットが R0, G0, B0 端子から出力されます。

OUT2 は、ポート P10 と共用です。ポート P1 方向レジスタ (00C316 番地) のビット0を“1”(出力モード)にした後、OSD ポートコントロールレジスタのビット6を“1”にすると OUT2 出力端子、“0”にするとポート P10 として汎用出力端子となります。

Hsync, Vsync の入力極性、R, G, B, OUT1, OUT2 の出力極性は入出力極性コントロールレジスタ (021716 番地) によって指定できます。“0”にすると正極性、“1”にすると負極性となります (図 12.11.18 参照)。

図 12.11.54 に OSD ポートコントロールレジスタを示します。

注. ポート P52, P53, P54 を汎用出力端子として使用する場合は、OSD コントロールレジスタ 2 (021516 番地) のビット2を“0”に設定してください。

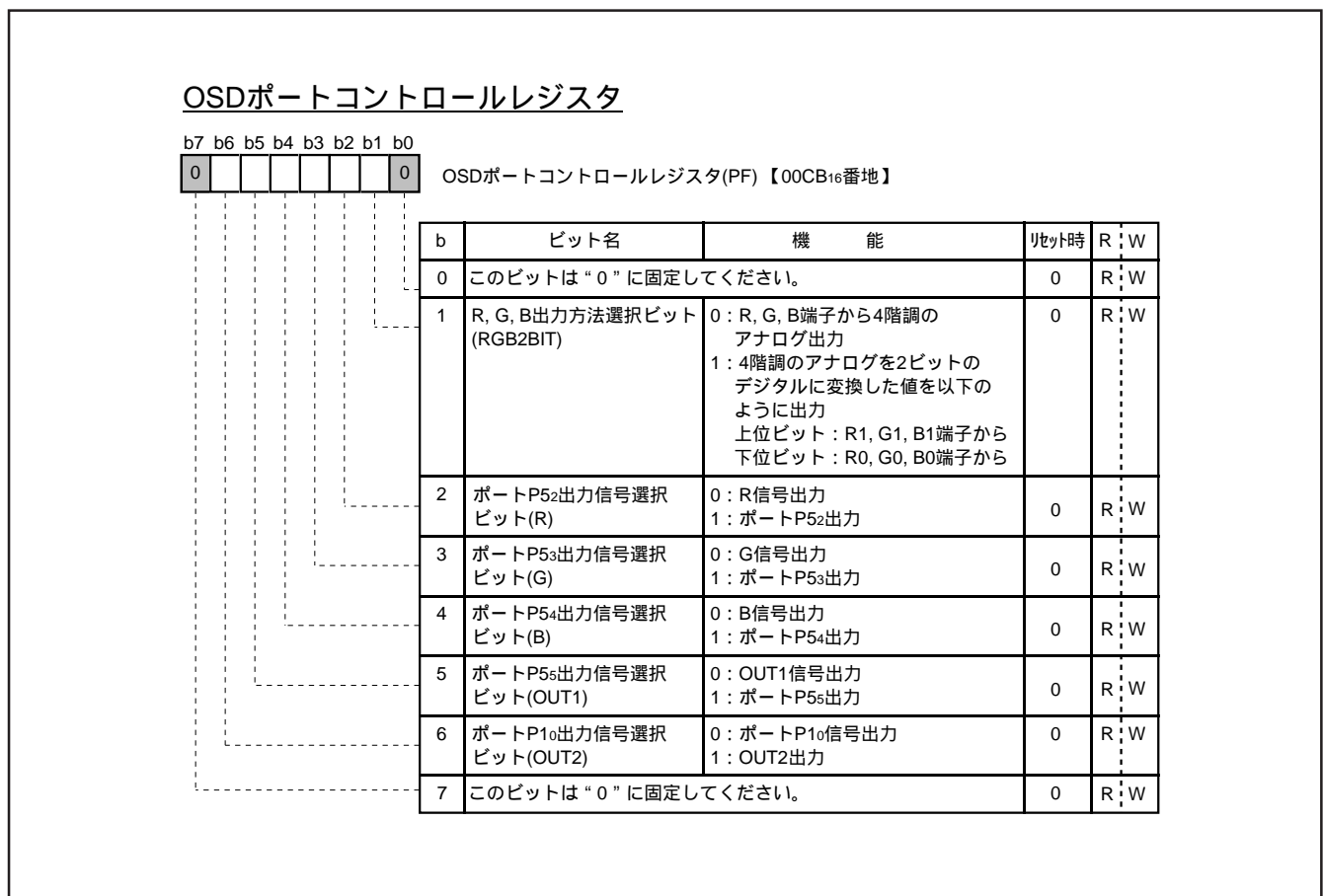


図 12.11.54 OSD ポートコントロールレジスタ

12.11.18 ラスター着色

ラスターカラーレジスタを設定することによって、一画面全体（ラスター）に着色を行うことができます。R, G, B, OUT1, OUT2端子それぞれをラスター信号出力に切り替えることが可能で、64種類のラスター着色が可能です。

文字色 / 文字背景色がラスター着色と重なっている部分は、文字色 / 文字背景色に指定した色信号（R, G, B, OUT1, OUT2）が優先して出力されます。したがって文字色 / 文字背景色とラスター色が混合することはありません。

図 12.11.55 にラスターカラーレジスタを、図 12.11.56 にラスター着色例を示します。

注． ブランクが出力されている領域にはラスターは出力されません。

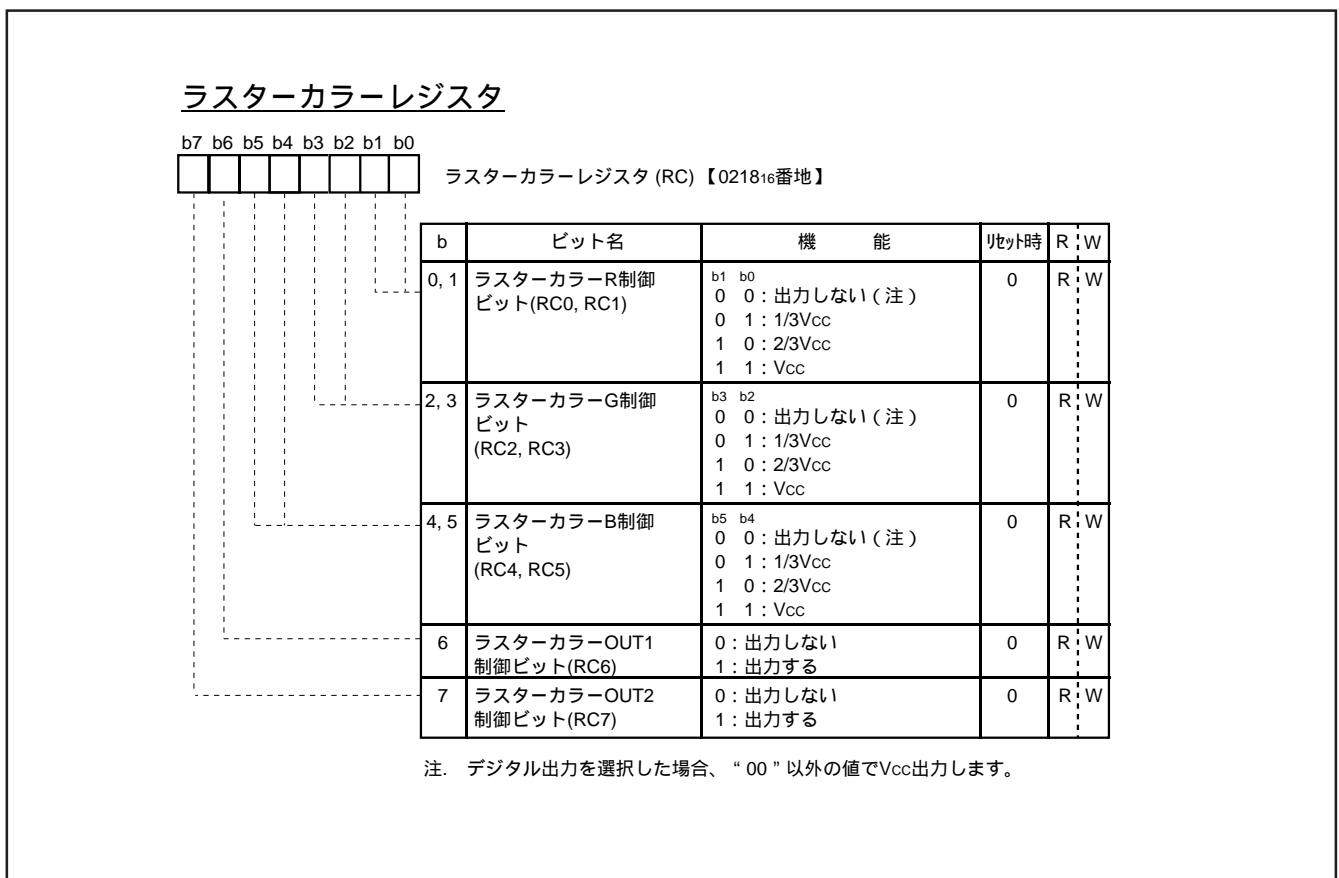


図 12.11.54 ラスターカラーレジスタ

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

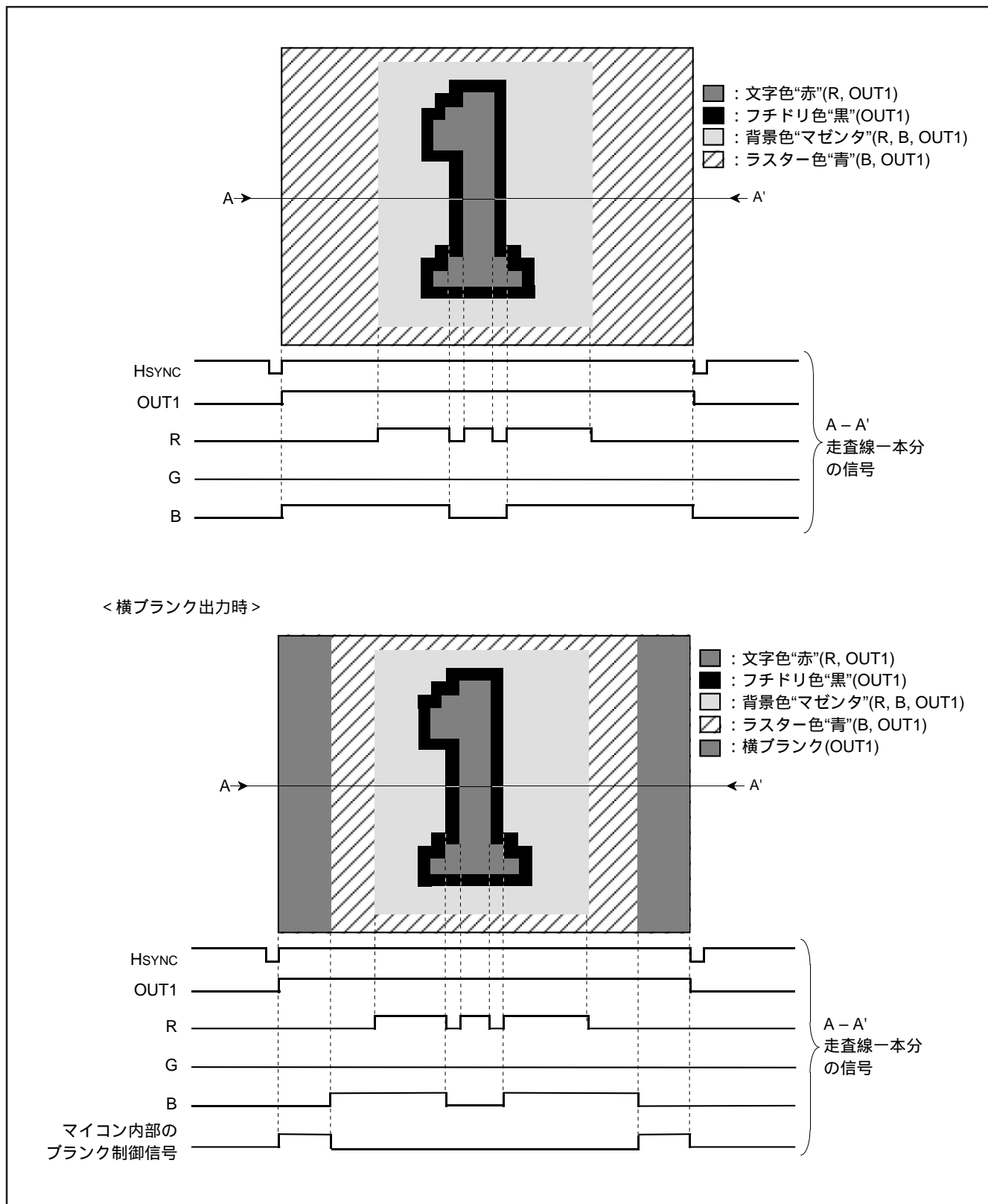


図 12.11.56 ラスター着色例

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

13. 暴走検出機能

本マイクロコンピュータは、暴走を検出するための未定義命令をデコードする機能を持っています。

本マイクロコンピュータの動作中、命令コードとして未定義のオペコードがCPUに入力された場合、次の処理を行います。

CPUは未定義命令デコード信号を発生します。

未定義命令デコード信号の発生による内部リセットが行われます。

内部リセットによって、通常のリセット動作と同様のリセット処理が行われ、プログラムはリセットベクトルから再スタートします。

なお、暴走検出機能を無効にすることはできません。

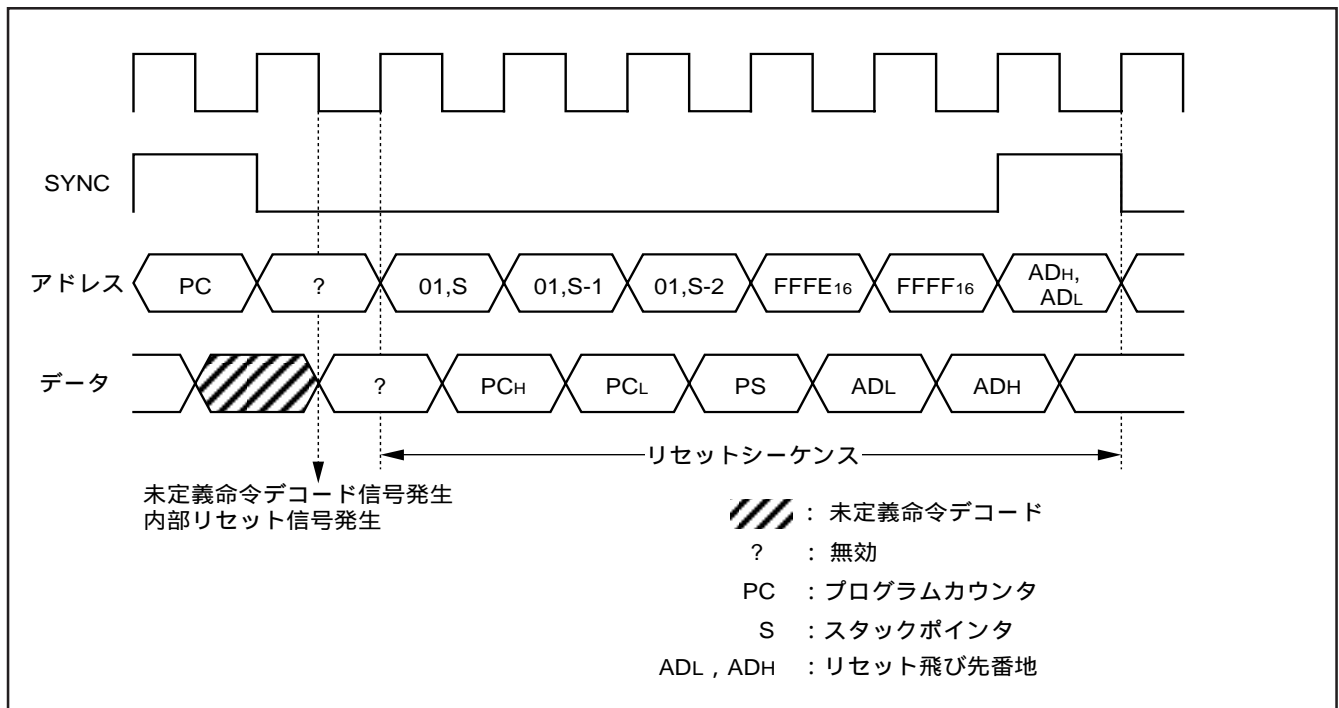


図 13.1 暴走検出時のシーケンス

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

14. リセット回路

本マイクロコンピュータは、電源電圧が $5\text{ V} \pm 10\%$ にあり、水晶発振子又はセラミック共振子などが安定発振しているとき RESET 端子を $2\ \mu\text{s}$ 以上 “L” レベルに保った後、“H” レベルに戻すと図14.2に示すシーケンスに従って、リセット解除され、FFFF₁₆ 番地の内容を上位アドレス、FFFE₁₆ 番地の内容を下位アドレスとする番地からプログラムスタートします。リセット動作によりマイクロコンピュータの内部の状態は図 12.2.2 ~ 図 12.2.7 のようになります。

リセット回路の一例を図 14.1 に示します。

リセット入力電圧は電源電圧が 4.5V を通過する時点で 0.9V 以下になるようにしてください。

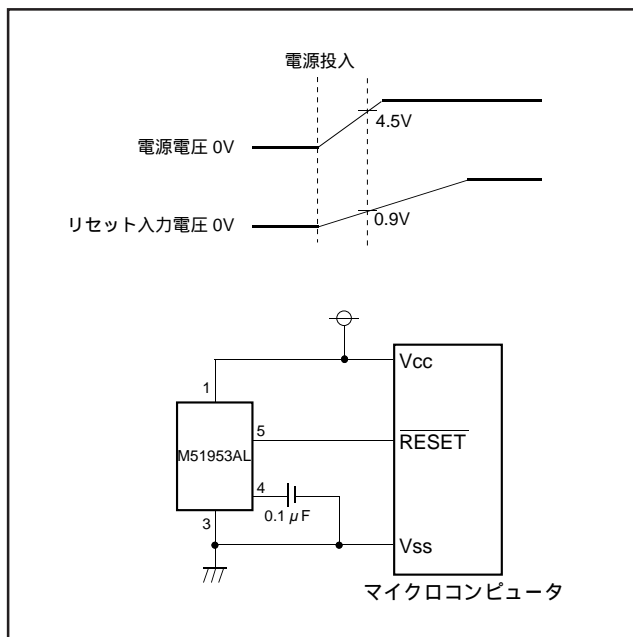


図 14.1 リセット回路例

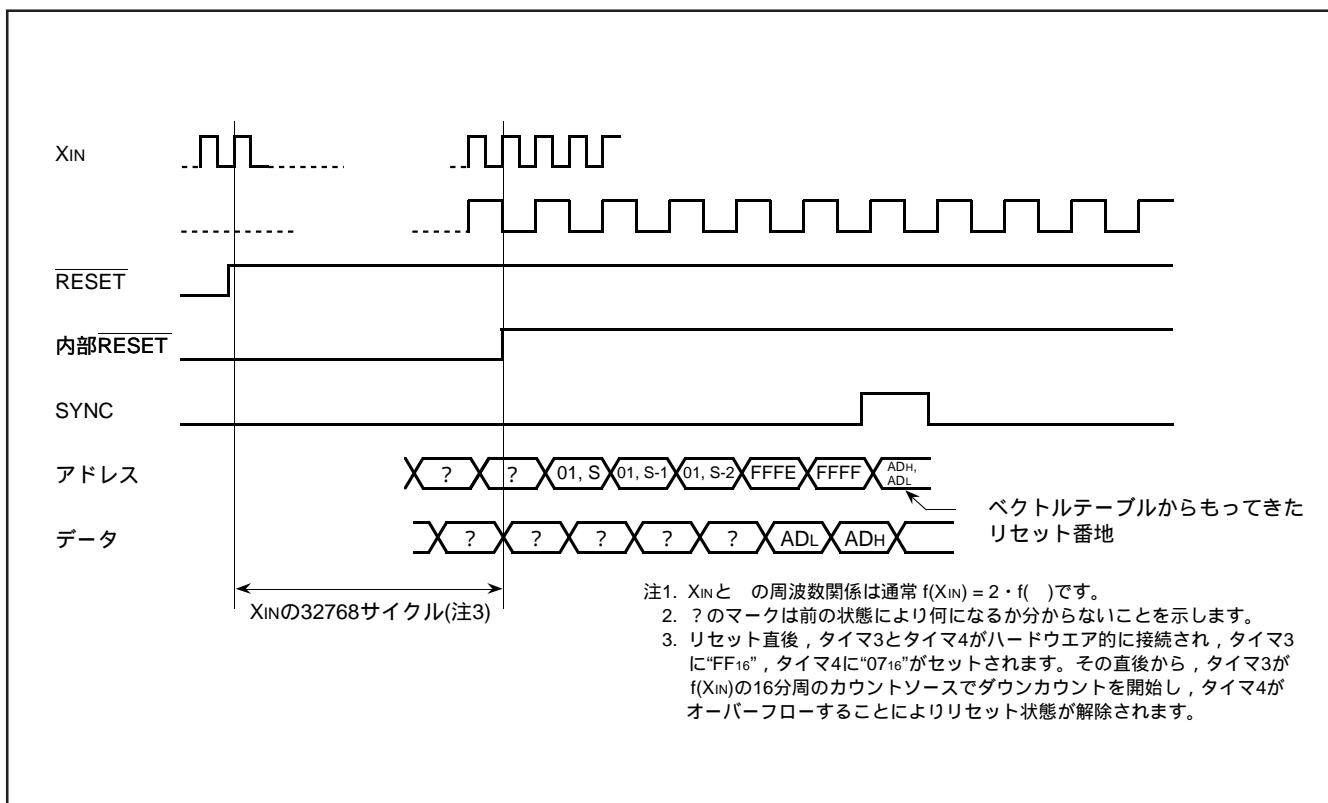


図 14.2 リセット時のタイミング図

三菱マイクロコンピュータ

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

15. クロック発生回路

本マイクロコンピュータは、メインクロック XIN-XOUT とサブクロック XCIN-XCOUT の 2 つの内部発振回路を内蔵しています。XIN-XOUT 又は XCIN-XCOUT の間に共振子を接続することにより、発振回路を形成することができます。容量などの定数は、共振子により異なりますので共振子メーカーの推奨値をご使用ください。XIN-XOUT 端子間には帰還抵抗が内蔵されていますので外付けの抵抗を省略することができます。XCIN-XCOUT 間には抵抗は内蔵されていないので外部に帰還抵抗を付けてください。XCIN-XCOUT をサブクロックとして使用する場合は、クロックソースコントロールレジスタのビット 5 とビット 4 を “0” にしてください。外部からクロック信号を供給する場合は、XIN (XCIN) 端子に入力し、XOUT (XCOUT) 端子は開放します。XCIN クロックを使用しない場合、XCIN 端子は Vss に接続し、XCOUT 端子は開放してください。

リセット解除後 XIN 端子に加わった周波数を 2 分周したものが内部クロック になります。電源投入直後は XIN クロック、XCIN クロックともに発振を開始します。内部クロックを低速モードにする場合、CPU モードレジスタのビット 7 を “1” にしてください。

15.1 発振制御

15.1.1 ストップモード

STP 命令を実行すると、内部クロック が “H” の状態で発振が停止します。このとき、タイマ 3 とタイマ 4 がハードウェア的に接続されて、タイマ 3 には “FF16”、タイマ 4 には “0716” がセットされます。タイマ 3 のカウントソースには、 $f(XIN)/16$ 又は $f(XCIN)/16$ を選択してください (STP 命令実行前に、ソフトウェアによってタイマモードレジスタ 2 のビット 0 及び 00C716 番地のビット 6 を “0” にしてください)。なおタイマ 3 割り込み許可ビット及びタイマ 4 割り込み許可ビットは禁止状態 (“0”) になっている必要がありますので、あらかじめ STP 命令実行前にプログラムしておいてください。発振は、リセット又は外部割り込みが受け付けられると再開しますが、タイマ 4 がオーバーフローしてはじめて、CPU に内部クロック が供給されます。これは、セラミック発振などを使用した場合、発振の立ち上がりに時間を要するためです。

15.1.2 ウェイトモード

WIT 命令を実行すると、内部クロック が “H” の状態で停止しますが発振は停止しません。リセット又は割り込みを受け付けると停止を解除します (注)。発振は停止していませんので直ちに命令を実行できます。

注。ただし、ウェイトモードでは以下の割り込みは無効です。

- ・ Vsync 割り込み

- ・ OSD 割り込み
- ・ TIM2 端子入力をカウントソースとするすべてのタイマ割り込み
- ・ TIM3 端子入力をカウントソースとするすべてのタイマ割り込み
- ・ データスライサ割り込み
- ・ マルチマスタ I²C-BUS インタフェース割り込み
- ・ $f(XIN)/4096$ 割り込み
- ・ $f(XIN)/2$ 又は $f(XCIN)/2$ をカウントソースとするすべてのタイマ割り込み
- ・ $f(XIN)/4096$ 又は $f(XCIN)/4096$ をカウントソースとするすべてのタイマ割り込み
- ・ A-D 変換割り込み
- ・ スプライト OSD 割り込み

15.1.3 低速モード

内部クロックをサブクロック (XCIN) より生成している場合には CPU モードレジスタのビット 6 (CM6) を “1” にセットするメインクロック XIN のみ停止させて低消費電力が実現できます。この場合、メインクロック XIN 発振再開時 CPU モードレジスタのビット 6 (CM6) を “0” にクリアした後、発振が安定するまでの待ち時間はプログラムで生成する必要があります。

さらに CPU モードレジスタのビット 5 (CM5) を “0” にクリアすると、XCIN-XCOUT 間の駆動能力を弱めての低消費電力モードが実現できます。リセット時はこのビットは “1” にセットされ、発振開始しやすい強い駆動能力の側に設定されます。STP 命令実行時には、実行の前にこのビットをソフトウェアで “1” にしてください。

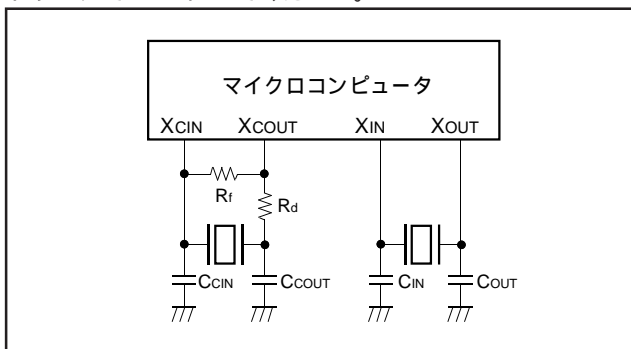


図 15.1 セラミック共振子外付け回路例

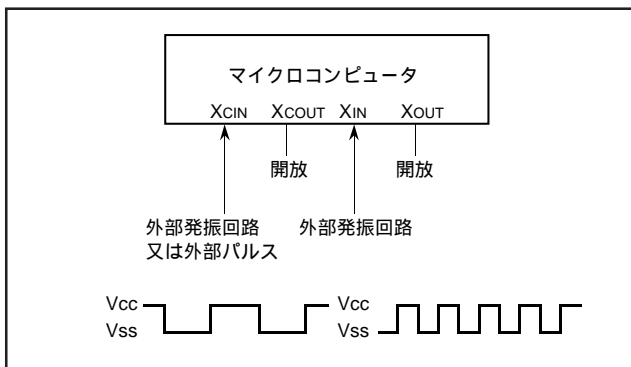


図 15.2 外部クロック入力回路例

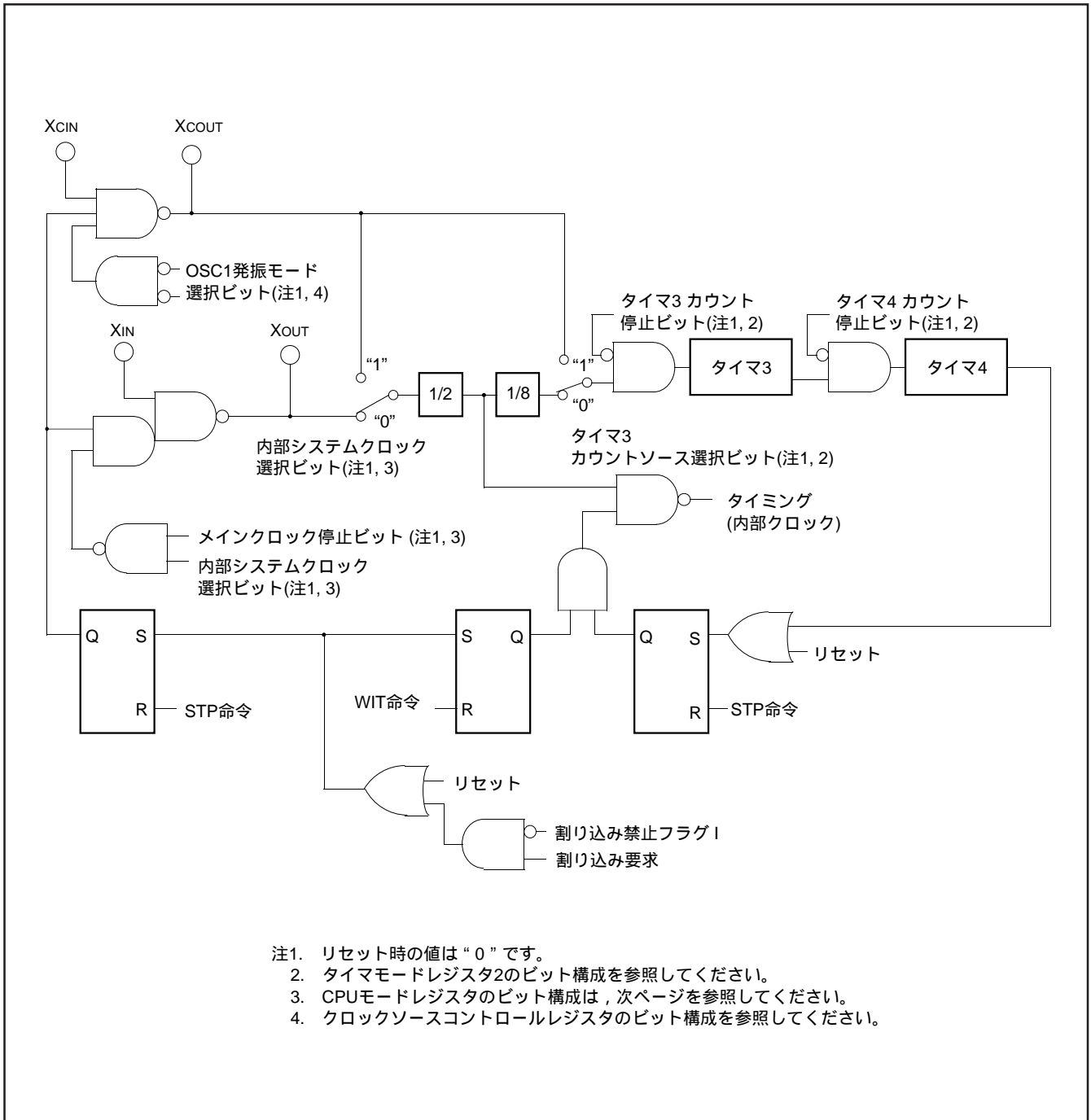


図 15.3 クロック発生回路ブロック図

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

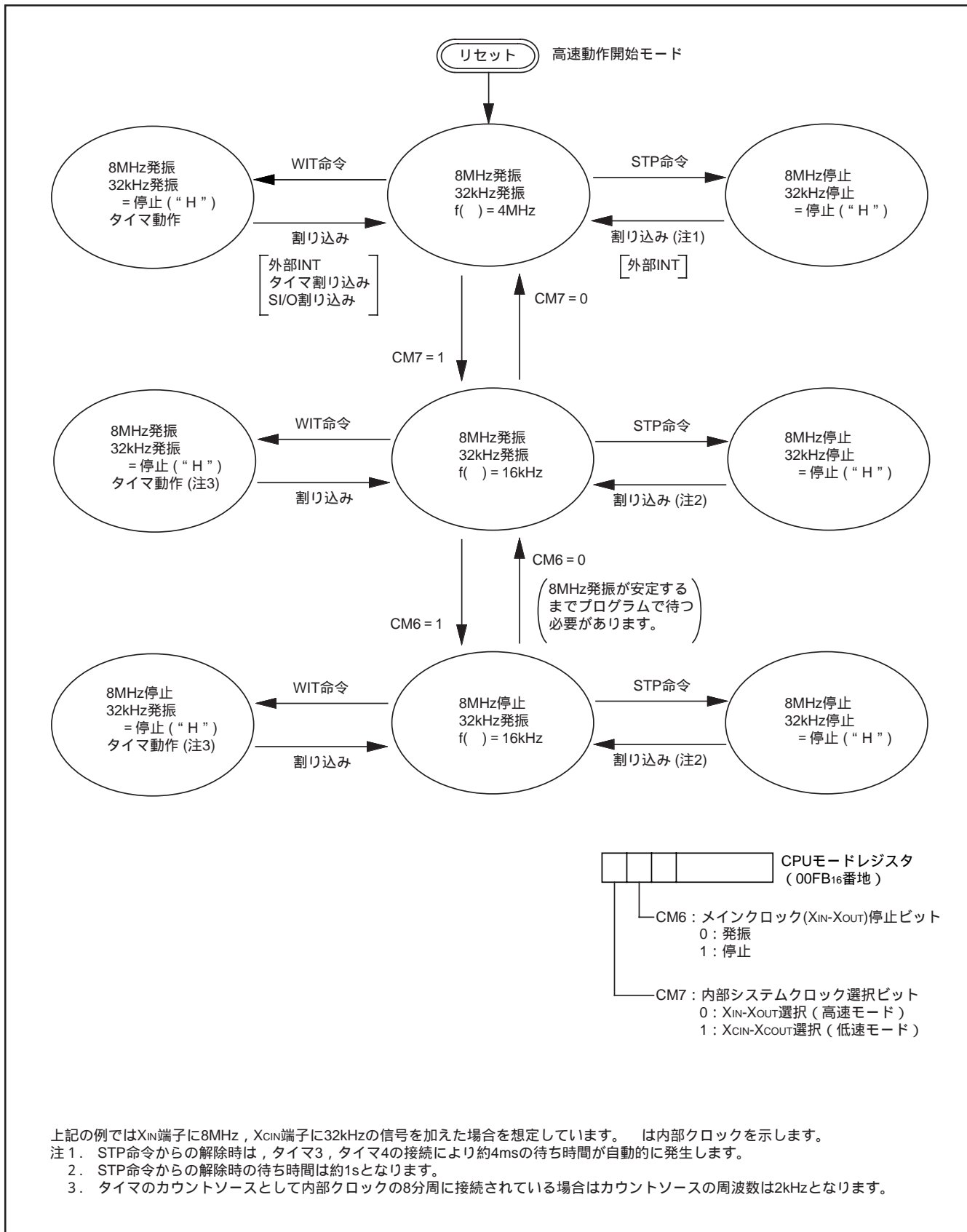


図 15.4 システムクロック遷移状態図

三菱マイクロコンピュータ

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

16. OSD用発振回路

OSD用発振回路はクロック発振回路を内蔵しているため、OSC1とOSC2端子間にLC、セラミック共振子、又は水晶共振子を接続するだけでOSD用クロックを得ることができません。サブクロックにするか、OSD用発振回路にするかの選択は、クロックコントロールレジスタ(021616番地)のビット2及びビット1で設定してください。

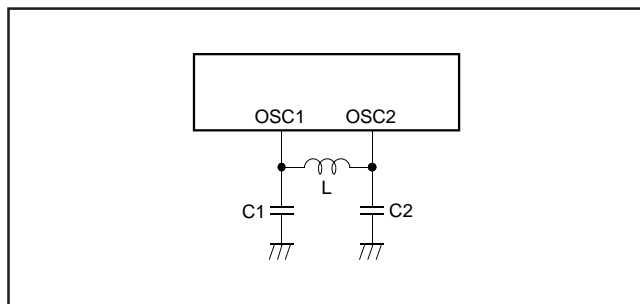


図 16.1 OSD用発振回路例

17. オートクリア回路

RESET端子に下記の回路を付加することにより、電源投入時にオートクリア機能が働きます。

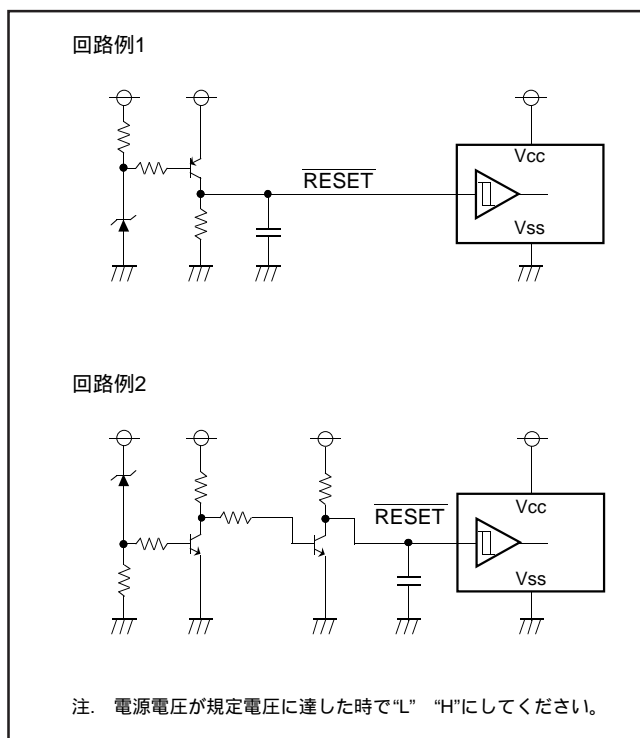


図 17.1 オートクリア回路例

18. アドレッシングモード

17種のアドレッシングモードを持っており、メモリアクセスが強化されています。詳細説明は、MELPS740 PROGRAMMING MANUAL を参照してください。

19. 機械語命令一覧表

機械語命令は、71命令あります。詳細説明は、MELPS740 PROGRAMMING MANUAL を参照してください。

20. 使用上の注意事項

- ・タイマの分周比は $1 / (n + 1)$ です。
- ・割り込み要求ビットの内容をプログラムで変更した直後に、BBC、BBS命令を実行しても、変更前の内容に対して実行されるので、変更後の内容に対して実行するためには、一命令以上後に行ってください。
- ・10進演算を行う場合は10進モードフラグDを“1”にセットして、ADC命令又はSBC命令を実行しますが、その場合、SEC命令、CLC命令、又はCLD命令は、ADC命令又はSBC命令から1命令以上後に行ってください。
- ・PLP命令を実行するときは、その直後に必ずNOP命令を入れてください。
- ・ノイズ及びラッチアップ耐量を向上させるために、Vcc端子とVss端子間、AVcc端子とVss端子間、及びVcc端子とCNVss端子間にバイパスコンデンサ(≈0.1 μF)を最短距離で、かつ比較的太い配線を使って接続してください。

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

21. 絶対最大定格

記号	項目	条件	定格値	単位
Vcc, AVcc	電源電圧 Vcc, AVcc		- 0.3 ~ 6	V
Vi	入力電圧 CNVss		- 0.3 ~ 6	V
Vi	入力電圧 P00 ~ P07, P10 ~ P17, P20 ~ P27, P30, P31, P40 ~ P46, P64, P63, P70 ~ P72, XIN, HSYNC, VSYNC, RESET	Vss端子を基準にして測定する。 出力トランジスタは遮断状態。	- 0.3 ~ Vcc + 0.3	V
Vo	出力電圧 P03, P10 ~ P17, P20 ~ P27, P30 ~ P32, P47, P51 ~ P57, P60 ~ P62, P65 ~ P67, SOUT, SCLK, XOUT, OSC2		- 0.3 ~ Vcc + 0.3	V
Vo	出力電圧 P00 ~ P02, P04 ~ P07, P50		- 0.3 ~ 13	V
IOH	回路電流 P52 ~ P55, P10, P03, P15 ~ P17, P20 ~ P27, P30, P31		0 ~ 1 (注1)	mA
IOL1	回路電流 P52 ~ P57, P10, P03, P15 ~ P17, P20 ~ P27, P65 ~ P67, SOUT, SCLK,		0 ~ 2 (注2)	mA
IOL2	回路電流 P11 ~ P14		0 ~ 6 (注2)	mA
IOL3	回路電流 P00 ~ P02, P04 ~ P07, P32, P47, P50, P51, P60 ~ P62		0 ~ 1 (注2)	mA
IOL4	回路電流 P30, P31		0 ~ 10 (注3)	mA
Pd	消費電力	Ta = 25	550	mW
Topr	動作周囲温度		- 10 ~ 70	
Tstg	保存温度		- 40 ~ 125	

22. 推奨動作条件 (指定のない場合は, Ta = - 10 ~ 70°C, Vcc = 5 V ± 10%)

記号	項目	規格値			単位
		最小	標準	最大	
Vcc, AVcc	電源電圧(注4) CPU, OSD, データスライサ動作中	4.5	5.0	5.5	V
Vcc, AVcc	RAM保持電圧(クロック停止時)	2.0		5.5	V
Vss	電源電圧	0	0	0	V
VIH1	"H"入力電圧 P00 ~ P07, P10 ~ P17, P20 ~ P27, P30, P31, P40 ~ P46, P63, P64, P70 ~ P72, HSYNC, VSYNC, RESET, XIN	0.8Vcc		Vcc	V
VIH2	"H"入力電圧 SCL1, SCL2, SDA1, SDA2	0.7Vcc		Vcc	V
VIL1	"L"入力電圧 P00 ~ P07, P10 ~ P17, P20 ~ P27, P30, P31, P40 ~ P46, P63, P64, P70 ~ P72	0		0.4Vcc	V
VIL2	"L"入力電圧 SCL1, SCL2, SDA1, SDA2	0		0.3Vcc	V
VIL3	"L"入力電圧(注6) RESET, XIN, OSC1, HSYNC, VSYNC, INT1, INT2, INT3, TIM2, TIM3, SCLK, SIN	0		0.2Vcc	V
IOH	"H"出力平均電流(注1) P52 ~ P55, P10, P03, P15 ~ P17, P20 ~ P27, P30, P31			1	mA
IOL1	"L"出力平均電流(注2) P51 ~ P57, P10, P03, P15 ~ P17, P20 ~ P27, SOUT, SCLK, P47, P65 ~ P67			2	mA
IOL2	"L"出力平均電流(注2) P11 ~ P14			6	mA
IOL3	"L"出力平均電流(注2) P00 ~ P02, P04 ~ P07, P32, P47, P50, P51, P60 ~ P62			1	mA
IOL4	"L"出力平均電流(注3) P30, P31			10	mA
f(XIN)	発振周波数 CPU動作用(注5) XIN	7.9	8.0	8.1	MHz
f(XCIN)	発振周波数 サブクロック動作用) XCIN	29	32	35	kHz
fOSC	発振周波数(OSD用)OSC1	LC発振モード*	11.0	27.0	MHz
		セラミック発振モード*	25.5	26.5	
RL	負荷抵抗(アナログR, G, B出力時)	20.0			k
fhs1	入力周波数 TIM2, TIM3, INT1, INT2, INT3			100	kHz
fhs2	入力周波数 SCLK			1	MHz
fhs3	入力周波数 SCL1, SCL2			400	kHz
fhs4	入力周波数 ビデオ信号の水平同期信号	15.262	15.734	16.206	kHz
Vi	入力振幅 ビデオ信号CVIN	1.5	2.0	2.5	V

23. 電気的特性 (指定のない場合は, $V_{CC} = 5V \pm 10\%$, $V_{SS} = 0V$, $f(XIN) = 8MHz$, $T_a = -10 \sim 70^\circ C$)

記号	項目	測定条件	規格値			単位	測定回路
			最小	最大	最大		
I _{CC}	電源電流	システム動作時 V _{CC} = 5.5V, f(XIN) = 8MHz	CRT OFF デモ出力 OFF	15	30	mA	1
			CRT ON (デモ出力) デモ出力 ON	30	50		
			CRT ON (アナログ出力) デモ出力 ON	50	70		
		V _{CC} = 5.5V, f(XIN) = 0, f(XCIN) = 32kHz, CRT OFF, デモ出力 OFF, 低消費電力モード (CM5 = 0, CM6 = 1)	60	200	μA		
	ウェイト時	V _{CC} = 5.5V, f(XIN) = 8MHz	2	4	mA		
V _{CC} = 5.5V, f(XIN) = 0, f(XCIN) = 32kHz, 低消費電力モード (CM5 = 0, CM6 = 1)		25	100	μA			
ストップ時	V _{CC} = 5.5V, f(XIN) = 0, f(XCIN) = 0	1	10				
V _{OH}	"H"出力電圧 P52 ~ P55, P10, P03, P15 ~ P17, P20 ~ P27, P30, P31	V _{CC} = 4.5V I _{OH} = -0.5mA	2.4			V	2
V _{OL}	"L"出力電圧 SOUT, SCLK, P00 ~ P07, P10, P15 ~ P17, P20 ~ P27, P32, P47, P50 ~ P57, P60 ~ P62, P65 ~ P67	V _{CC} = 4.5V I _{OL} = 0.5mA			0.4	V	3
	"L"出力電圧 P30, P31	V _{CC} = 4.5V, I _{OL} = 10.0mA			3.0		
	"L"出力電圧 P11 ~ P14	V _{CC} = 4.5V	I _{OL} = 3 mA		0.4		
					0.6		
V _{T+} - V _{T-}	ヒステリシス (注6) RESET, HSYNC, VSYNC, INT1, INT2, INT3, TIM2, TIM3, SIN, SCLK, SCL1, SCL2, SDA1, SDA2	V _{CC} = 5.0V		0.5	1.3	V	4
I _{IZH}	"H"入力リーク電流 RESET, P03, P10 ~ P17, P20 ~ P27, P30, P31, P40 ~ P46, P63, P64, P70 ~ P72, HSYNC, VSYNC	V _{CC} = 5.5V V _I = 5.5V			5	μA	5
I _{IzL}	"L"入力リーク電流 RESET, P00 ~ P07, P10 ~ P17, P20 ~ P27, P30, P31, P40 ~ P46, P63, P64, P70 ~ P72, HSYNC, VSYNC	V _{CC} = 5.5V V _I = 0V			5	μA	
I _{OZH}	"H"出力リーク電流 P00 ~ P02, P04 ~ P07, P50	V _{CC} = 5.5V V _O = 12V			10	μA	6
R _{BS}	I ² C-BUS・バススイッチ接続抵抗 (SCL1-SCL2間, SDA1-SDA2間)	V _{CC} = 4.5V			130		

注 1. IC から流出する電流の総和が 20mA を超えないこと。

2. IC へ流入する電流 (I_{OL1} + I_{OL2} + I_{OL3}) の総和が 20mA を超えないこと。

3. IC へ流入するポート P30, P31 の平均電流の総和が 10mA を超えないこと。

4. 電源端子 V_{CC}-V_{SS} 間, AV_{CC}-V_{SS} 間には, 電源ノイズ除去のため容量 0.1 μF 以上のコンデンサを外付けして使用してください。また, V_{CC}-CNV_{SS} 間にも容量 0.1 μF 以上のコンデンサを外付けして使用してください。

5. CPU 発振回路には水晶発振子, 又はセラミック共振子を使用してください。データスライサ使用時は 8 MHz を使用してください。

6. P16, P41 ~ P44 は割り込み入力又はタイマ入力ポートとして使用する場合, P17, P46, P72 はシリアル I/O として使用する場合, P11 ~ P14 はマルチマスタ I²C-BUS インタフェース専用端子として使用する場合にヒステリシスを持ちます。7. サブクロックを使用する場合は, f_{CLK} < f_{CPU/3} としてください。

8. 各項目の端子名は以下のように記しています。

(1) 専用端子の場合: 専用端子名

(2) ダブル/トリプルファンクションポート

・規格が同じ場合: 入出力ポート名

・入出力ポート以外の機能の規格が異なる場合: 機能端子名

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

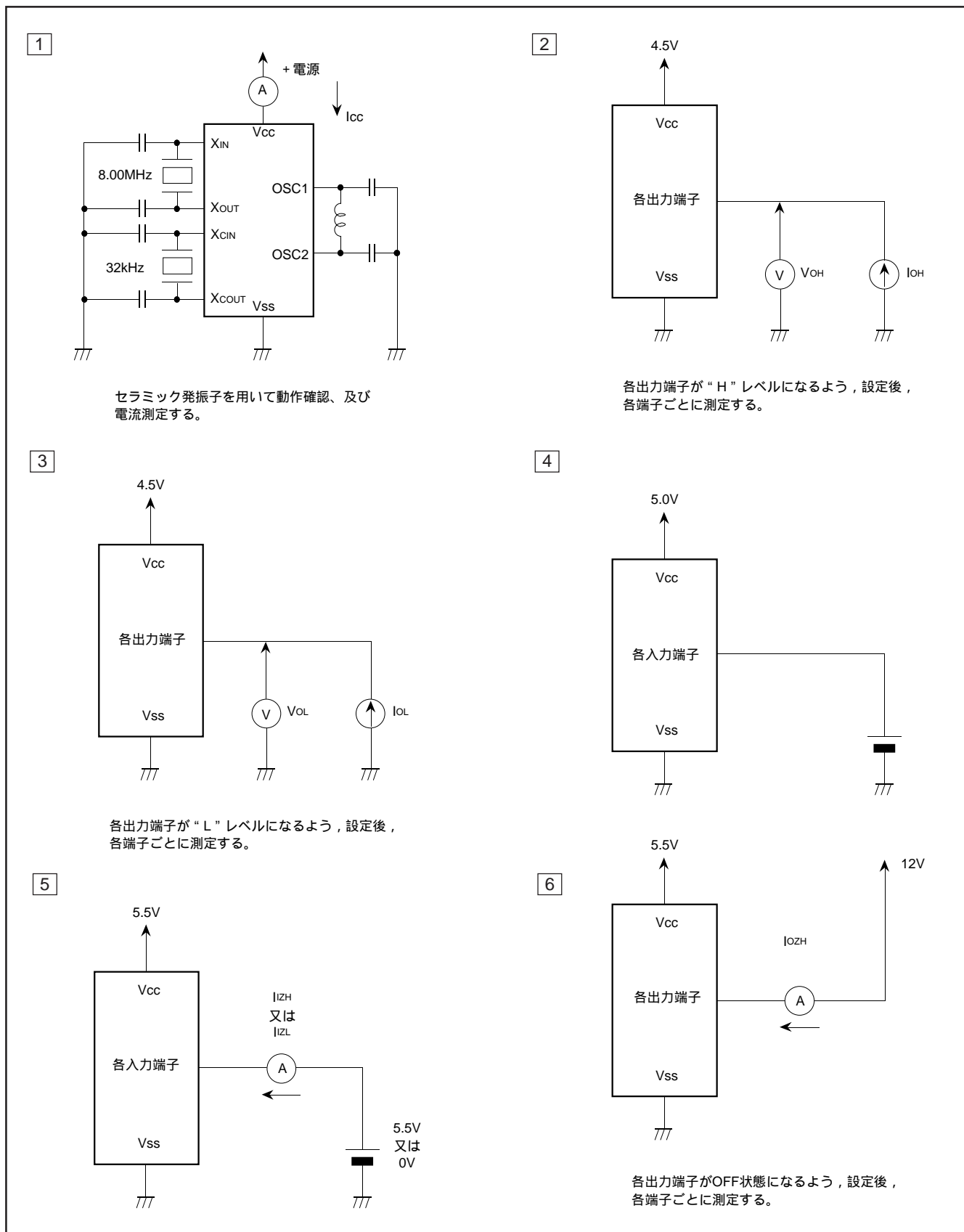


図 23.1 測定回路

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

24. アナログ R, G, B 出力特性 (指定のない場合は, $V_{CC} = 5V \pm 10\%$, $V_{SS} = 0V$, $f(X_{IN}) = 8\text{MHz}$, $T_a = -10 \sim 70^\circ\text{C}$)

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
Ro	出力抵抗	$V_{CC} = 4.5V$			2	k
VOE	出力偏差	$V_{CC} = 5.5V$			± 0.5	V
TST	セットリングタイム	$V_{CC} = 4.5V$, 負荷容量 10pF, 負荷抵抗20k, 70%DCレベル			50	ns

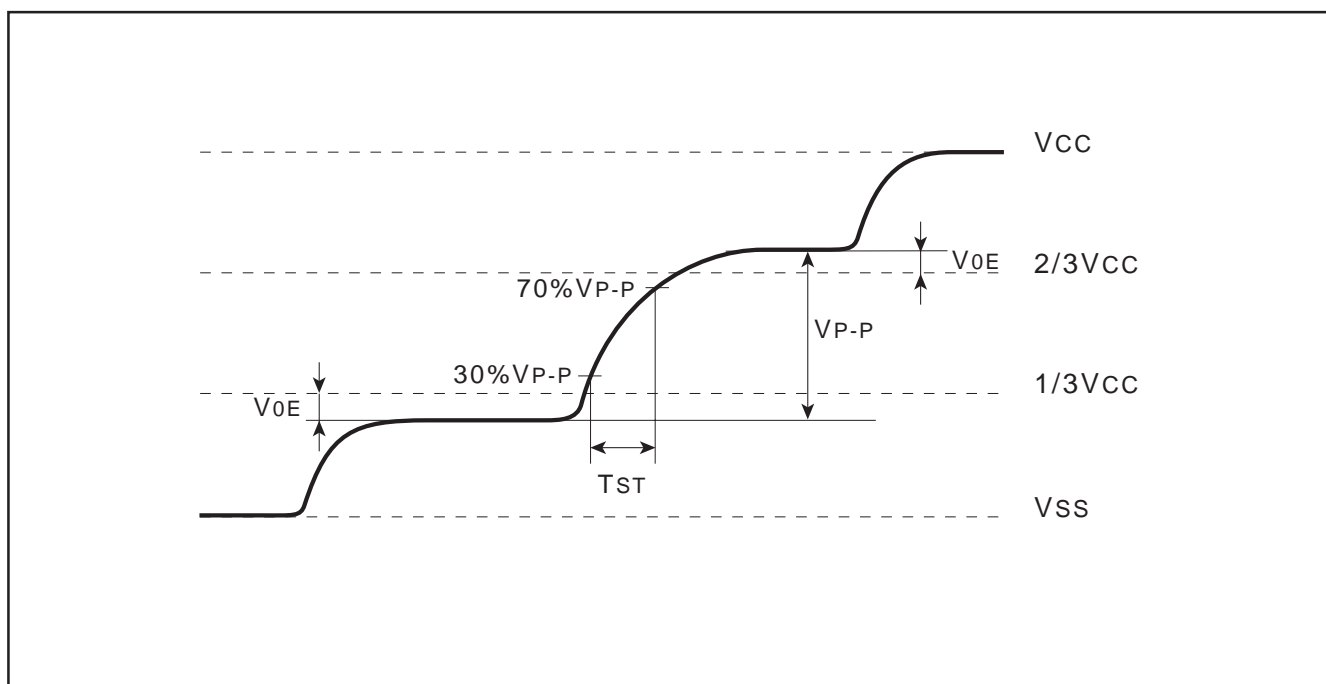


図 24.1 アナログ R, G, B 出力特性

25. A-D 変換特性 (指定のない場合は, $V_{CC} = 5V \pm 10\%$, $V_{SS} = 0V$, $f(X_{IN}) = 8\text{MHz}$, $T_a = -10 \sim 70^\circ\text{C}$)

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
-	分解能				8	bits
-	絶対精度(量子化誤差を除く)	$V_{CC} = 5V$			± 2.5	LSB
TCONV	変換時間		12.25		12.5	μs
RLADDER	ラダー抵抗			25		k
VIA	アナログ入力電圧		0		V_{REF}	V

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

26. マルチマスタ I²C-BUS バスライン特性

記号	項目	標準クロックモード		高速クロックモード		単位
		最小	最大	最小	最大	
tBUF	バスフリータイム	4.7		1.3		μs
tHD;STA	スタートコンディション時のホールド時間	4.0		0.6		μs
tLOW	SCLクロックの「L」状態のホールド時間	4.7		1.3		μs
tR	SCL, SDA信号の立ち上がり時間		1000	20 + 0.1Cb	300	ns
tHD;DAT	データのホールド時間	0		0	0.9	μs
tHIGH	SCLクロックの「H」状態のホールド時間	4.0		0.6		μs
tF	SCL, SDA信号の立ち下がり時間		300	20 + 0.1Cb	300	ns
tSU;DAT	データのセットアップ時間	250		100		ns
tSU;STA	リスタートコンディション時のセットアップ時間	4.7		0.6		μs
tSU;STO	ストップコンディション時のセットアップ時間	4.0		0.6		μs

注 . Cb = 1つのバスラインキャパシタの合計

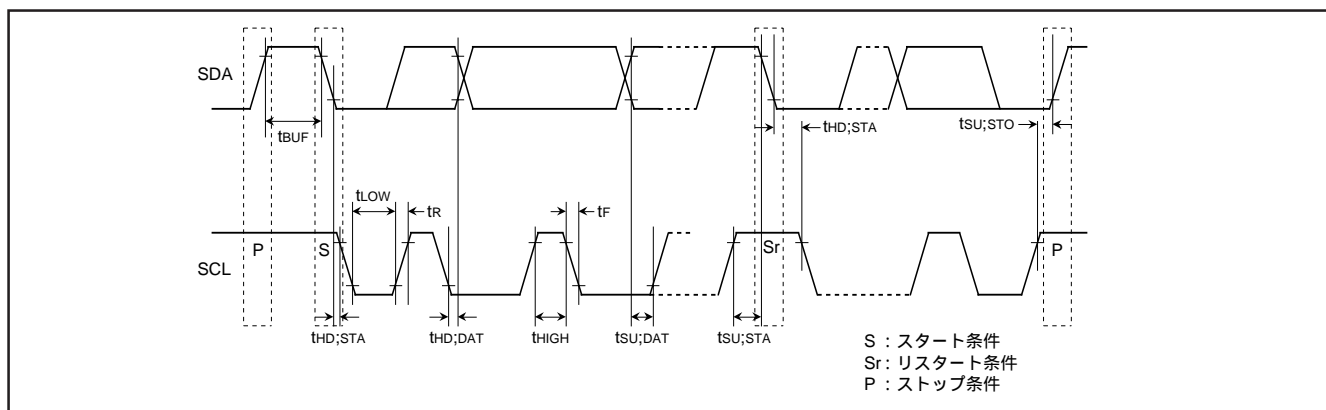


図 26.1 マルチマスタ I²C-BUS のタイミング定義図

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

27. マスク化発注時の提出資料

マスクROM版のマスク化発注時、次の資料を提出してください。

- ・マスク化確認書
- ・マーク指定書
- ・ROMのデータ EPROM 3セット、又はFDK

なお、御提出頂くROMデータは32ピンDIPの27C101の3セットにてお願いいたします。

28. PROM書き込み方法

ワンタイムPROM版(ブランク品)及びEPROM版は、専用の書き込みアダプタを使用することにより汎用のPROMライターで内蔵PROMの書き込み、読み出しを行うことができます。

形名	書き込みアダプタ形名
M37280EKSP	PCA7401

ワンタイムPROM版(ブランク品)は、当社でのアセンブリ工程以降PROMの書き込みテスト、スクリーニングを行っていません。書き込み以降の信頼性を向上させるため、図29.1に示すフローで書き込み、テストを行った後使用されることを推奨いたします。

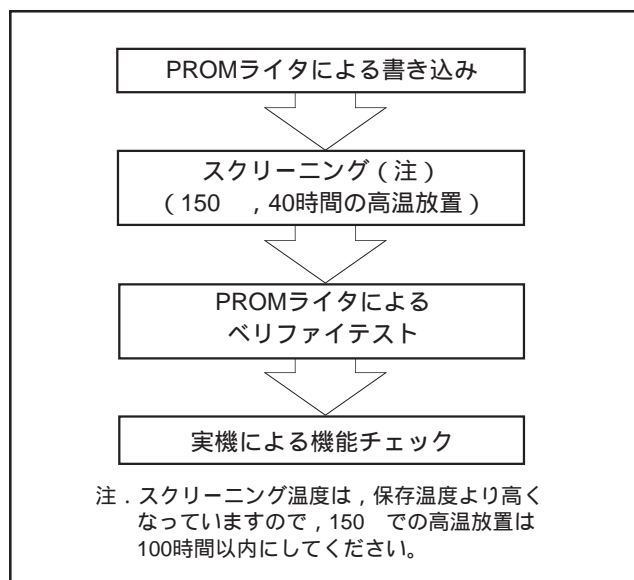


図29.1 ワンタイムPROM版書き込みとテスト

29. マスク化確認書

GZZ-SH52-83A<84A0>

三菱シングルチップ8ビットマイクロコンピュータ

M37280MK-XXXSP

マスク化確認書

マスクROM番号

受 付 欄	年	月	日
	課長印	担当者印	

(注) 印をすべて記入ください。

貴社 記入欄	貴社名	殿	TEL ()	発 行 印	責任者印	担当者印
	発行日	年	月		日	

1. 御確認表

発注される品種名および提出いただくEPROM、またはフロッピーディスクを指定してください。

EPROMで発注される場合は1パターン当たりEPROMが3セット必要です。フロッピーディスクで発注される場合1パターン当たりフロッピーディスクが1枚必要になります。

EPROMの場合

当社では提出いただいた3セットのEPROMの内、少なくとも2セットの内容が同一であれば、この内容のデータによってマスク作成を行います。したがって、このデータと生産される製品に焼きつけられるROMデータが異なる場合のみ当社はその責を負います。提出いただくEPROMデータの内容については十分に確認をお願いします。

EPROMの全領域のチェックサムコード

--	--	--	--

(16進表示)

27C101	
アドレス	
0000 ₁₆	製品名 M37280MK-の ASCIIコードを入れる領域
0000F ₁₆	
01000 ₁₆	プログラムROM
0FFFF ₁₆	(60K)
10800 ₁₆	OSDROM
157FF ₁₆	
18000 ₁₆	OSDROM
1ACFF ₁₆	
1B000 ₁₆	拡張ROM
1FFFF ₁₆	(20Kバイト)

(1) 斜線部分には“FF₁₆”を入れてください。

(2) 00000₁₆ ~ 0000F₁₆番地は製品形名のデータ格納領域です。‘M37280MK-’のASCIIコードを右記に示しますので、00000₁₆ ~ 0000F₁₆番地には必ず右記のデータを書き込んでください。番地、データとも16進表記です。

(注) EPROMに書き込まれた形名と、マスク化確認書の形名が一致しない場合、ROM処理ができませんので正確をお願いします。

アドレス

00000 ₁₆	' M ' = 4D ₁₆
00001 ₁₆	' 3 ' = 33 ₁₆
00002 ₁₆	' 7 ' = 37 ₁₆
00003 ₁₆	' 2 ' = 32 ₁₆
00004 ₁₆	' 8 ' = 38 ₁₆
00005 ₁₆	' 0 ' = 30 ₁₆
00006 ₁₆	' M ' = 4D ₁₆
00007 ₁₆	' K ' = 4B ₁₆

アドレス

00008 ₁₆	' - ' = 2D ₁₆
00009 ₁₆	FF ₁₆
0000A ₁₆	FF ₁₆
0000B ₁₆	FF ₁₆
0000C ₁₆	FF ₁₆
0000D ₁₆	FF ₁₆
0000E ₁₆	FF ₁₆
0000F ₁₆	FF ₁₆

(1/3)

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

GZZ-SH52-83A<84A0>

マスクROM番号

三菱シングルチップ8ビットマイクロコンピュータ

M 3 7 2 8 0 M K - X X X S P

マスク化確認書

フロッピーディスクの場合

当社では提出いただいたフロッピーディスクのファイルの内、マスクファイル生成ユーティリティーで生成されたマスクファイル进行处理してマスク化を行います。したがって、このマスクファイルと生成される製品に焼きつけられるROMデータが異なる場合のみ当社はその責を負います。提出いただくマスクファイルの内容については十分に確認をお願いします。

フロッピーディスクは3.5"2HD/IBMformatで用意してください。また、フロッピーディスクに収めるマスクファイルは一つだけにしてください。

ファイルコード

--	--	--	--	--	--	--	--	--	--

(16進表示)

マスクファイル名

--	--	--	--	--	--	--	--	--	--

.MSK(英数字8桁)

2. マーク指定

マーク指定は、別紙のマーク指定書に御記入の上、本マスク化確認書に添付して提出下さい。

M37280MK-XXXSPは64P4Bのマーク指定書を提出下さい。

3. 特記事項

GZZ-SH52-83A<84A0>

M37280MK-XXXSP マスク化確認書

注) OSDROM内の以下アドレスには、データ“FF”を入力して下さい。

109FE ₁₆ ~ 10A01 ₁₆	1803E ₁₆ ~ 18041 ₁₆	1903E ₁₆ ~ 19041 ₁₆	1A03E ₁₆ ~ 1A041 ₁₆
10DFE ₁₆ ~ 10E01 ₁₆	180BE ₁₆ ~ 180C1 ₁₆	190BE ₁₆ ~ 190C1 ₁₆	1A0BE ₁₆ ~ 1A0C1 ₁₆
111FE ₁₆ ~ 11201 ₁₆	1813E ₁₆ ~ 18141 ₁₆	1913E ₁₆ ~ 19141 ₁₆	1A13E ₁₆ ~ 1A141 ₁₆
115FE ₁₆ ~ 11601 ₁₆	181BE ₁₆ ~ 181C1 ₁₆	191BE ₁₆ ~ 191C1 ₁₆	1A1BE ₁₆ ~ 1A1C1 ₁₆
119FE ₁₆ ~ 11A01 ₁₆	1823E ₁₆ ~ 18241 ₁₆	1923E ₁₆ ~ 19241 ₁₆	1A23E ₁₆ ~ 1A241 ₁₆
11DFE ₁₆ ~ 11E01 ₁₆	182BE ₁₆ ~ 182C1 ₁₆	192BE ₁₆ ~ 192C1 ₁₆	1A2BE ₁₆ ~ 1A2C1 ₁₆
121FE ₁₆ ~ 12201 ₁₆	1833E ₁₆ ~ 18341 ₁₆	1933E ₁₆ ~ 19341 ₁₆	1A33E ₁₆ ~ 1A341 ₁₆
125FE ₁₆ ~ 12601 ₁₆	183BE ₁₆ ~ 183C1 ₁₆	193BE ₁₆ ~ 193C1 ₁₆	1A3BE ₁₆ ~ 1A3C1 ₁₆
129FE ₁₆ ~ 12A01 ₁₆	1843E ₁₆ ~ 18441 ₁₆	1943E ₁₆ ~ 19441 ₁₆	1A43E ₁₆ ~ 1A441 ₁₆
12DFE ₁₆ ~ 12E01 ₁₆	184BE ₁₆ ~ 184C1 ₁₆	194BE ₁₆ ~ 194C1 ₁₆	1A4BE ₁₆ ~ 1A4C1 ₁₆
131FE ₁₆ ~ 13201 ₁₆	1853E ₁₆ ~ 18541 ₁₆	1953E ₁₆ ~ 19541 ₁₆	1A53E ₁₆ ~ 1A541 ₁₆
135FE ₁₆ ~ 13601 ₁₆	185BE ₁₆ ~ 185C1 ₁₆	195BE ₁₆ ~ 195C1 ₁₆	1A5BE ₁₆ ~ 1A5C1 ₁₆
139FE ₁₆ ~ 13A01 ₁₆	1863E ₁₆ ~ 18641 ₁₆	1963E ₁₆ ~ 19641 ₁₆	1A63E ₁₆ ~ 1A641 ₁₆
13DFE ₁₆ ~ 13E01 ₁₆	186BE ₁₆ ~ 186C1 ₁₆	196BE ₁₆ ~ 196C1 ₁₆	1A6BE ₁₆ ~ 1A6C1 ₁₆
141FE ₁₆ ~ 14201 ₁₆	1873E ₁₆ ~ 18741 ₁₆	1973E ₁₆ ~ 19741 ₁₆	1A73E ₁₆ ~ 1A741 ₁₆
145FE ₁₆ ~ 14601 ₁₆	187BE ₁₆ ~ 187C1 ₁₆	197BE ₁₆ ~ 197C1 ₁₆	1A7BE ₁₆ ~ 1A7C1 ₁₆
149FE ₁₆ ~ 14A01 ₁₆	1883E ₁₆ ~ 18841 ₁₆	1983E ₁₆ ~ 19841 ₁₆	1A83E ₁₆ ~ 1A841 ₁₆
14DFE ₁₆ ~ 14E01 ₁₆	188BE ₁₆ ~ 188C1 ₁₆	198BE ₁₆ ~ 198C1 ₁₆	1A8BE ₁₆ ~ 1A8C1 ₁₆
151FE ₁₆ ~ 15201 ₁₆	1893E ₁₆ ~ 18941 ₁₆	1993E ₁₆ ~ 19941 ₁₆	1A93E ₁₆ ~ 1A941 ₁₆
155FE ₁₆ ~ 15601 ₁₆	189BE ₁₆ ~ 189C1 ₁₆	199BE ₁₆ ~ 199C1 ₁₆	1A9BE ₁₆ ~ 1A9C1 ₁₆
15800 ₁₆ ~ 17FFF ₁₆	18A3E ₁₆ ~ 18A41 ₁₆	19A3E ₁₆ ~ 19A41 ₁₆	1AA3E ₁₆ ~ 1AA41 ₁₆
	18ABE ₁₆ ~ 18AC1 ₁₆	19ABE ₁₆ ~ 19AC1 ₁₆	1AABE ₁₆ ~ 1AAC1 ₁₆
	18B3E ₁₆ ~ 18B41 ₁₆	19B3E ₁₆ ~ 19B41 ₁₆	1AB3E ₁₆ ~ 1AB41 ₁₆
	18BBE ₁₆ ~ 18BC1 ₁₆	19BBE ₁₆ ~ 19BC1 ₁₆	1ABBE ₁₆ ~ 1ABC1 ₁₆
	18C3E ₁₆ ~ 18C41 ₁₆	19C3E ₁₆ ~ 19C41 ₁₆	1AC3E ₁₆ ~ 1AC41 ₁₆
	18CBE ₁₆ ~ 18CC1 ₁₆	19CBE ₁₆ ~ 19CC1 ₁₆	1ACBE ₁₆ ~ 1ACC1 ₁₆
	18D00 ₁₆ ~ 18FFF ₁₆	19D00 ₁₆ ~ 19FFF ₁₆	

三菱マイクロコンピュータ M37280MF-XXXSP, M37280MK-XXXSP M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

GZZ-SH52-84A<84A0>

三菱シングルチップ8ビットマイクロコンピュータ
M37280MF-XXXSP
マスク化確認書

マスクROM番号	
----------	--

受 付 欄	年	月	日
	課長印	担当者印	

(注) 印をすべて記入ください。

貴社 記入欄	貴社名	殿 TEL ()	発行 印	責任者印	担当者印
	発行日	年 月 日			

1. 御確認表

発注される品種名および提出いただくEPROM、またはフロッピーディスクを指定してください。

EPROMで発注される場合は1パターン当たりEPROMが3セット必要です。フロッピーディスクで発注される場合1パターン当たりフロッピーディスクが1枚必要になります。

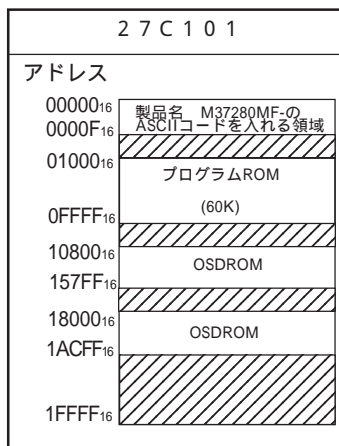
EPROMの場合

当社では提出いただいた3セットのEPROMの内、少なくとも2セットの内容が同一であれば、この内容のデータによってマスク作成を行います。したがって、このデータと生産される製品に焼きつけられるROMデータが異なる場合のみ当社はその責を負います。提出いただくEPROMデータの内容については十分に確認をお願いします。

EPROMの全領域のチェックサムコード

--	--	--	--

(16進表示)



(1) 斜線部分には“FF₁₆”を入れてください。

(2) 00000₁₆ ~ 0000F₁₆番地は製品形名のデータ格納領域です。‘M37280MF-’のASCIIコードを右記に示しますので、00000₁₆ ~ 0000F₁₆番地には必ず右記のデータを書き込んでください。番地、データとも16進表記です。

(注) EPROMに書き込まれた形名と、マスク化確認書の形名が一致しない場合、ROM処理ができませんので正確をお願いします。

アドレス	
00000 ₁₆	' M ' = 4D ₁₆
00001 ₁₆	' 3 ' = 33 ₁₆
00002 ₁₆	' 7 ' = 37 ₁₆
00003 ₁₆	' 2 ' = 32 ₁₆
00004 ₁₆	' 8 ' = 38 ₁₆
00005 ₁₆	' 0 ' = 30 ₁₆
00006 ₁₆	' M ' = 4D ₁₆
00007 ₁₆	' F ' = 46 ₁₆

アドレス	
00008 ₁₆	' - ' = 2D ₁₆
00009 ₁₆	FF ₁₆
0000A ₁₆	FF ₁₆
0000B ₁₆	FF ₁₆
0000C ₁₆	FF ₁₆
0000D ₁₆	FF ₁₆
0000E ₁₆	FF ₁₆
0000F ₁₆	FF ₁₆

GZZ-SH52-84A<84A0>

マスクROM番号

三菱シングルチップ8ビットマイクロコンピュータ

M 3 7 2 8 0 M F - X X X S P

マスク化確認書

フロッピーディスクの場合

当社では提出いただいたフロッピーディスクのファイルの内、マスクファイル生成ユーティリティーで生成されたマスクファイル进行处理してマスク化を行います。したがって、このマスクファイルと生成される製品に焼きつけられるROMデータが異なる場合のみ当社はその責を負います。提出いただくマスクファイルの内容については十分に確認をお願いします。

フロッピーディスクは3.5"2HD/IBMformatで用意してください。また、フロッピーディスクに収めるマスクファイルは一つだけにしてください。

ファイルコード

--	--	--	--	--	--	--	--	--	--

(16進表示)

マスクファイル名

--	--	--	--	--	--	--	--	--	--

.MSK(英数字8桁)

2. マーク指定

マーク指定は、別紙のマーク指定書に御記入の上、本マスク化確認書に添付して提出下さい。

M37280MF-XXXSPは64P4Bのマーク指定書を提出下さい。

3. 特記事項

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

GZZ-SH52-84A<84A0>

M37280MF-XXXSP マスク化確認書

注) OSDROM内の以下アドレスには、データ "FF" を入力して下さい。

109FE ₁₆ ~ 10A01 ₁₆	1803E ₁₆ ~ 18041 ₁₆	1903E ₁₆ ~ 19041 ₁₆	1A03E ₁₆ ~ 1A041 ₁₆
10DFE ₁₆ ~ 10E01 ₁₆	180BE ₁₆ ~ 180C1 ₁₆	190BE ₁₆ ~ 190C1 ₁₆	1A0BE ₁₆ ~ 1A0C1 ₁₆
111FE ₁₆ ~ 11201 ₁₆	1813E ₁₆ ~ 18141 ₁₆	1913E ₁₆ ~ 19141 ₁₆	1A13E ₁₆ ~ 1A141 ₁₆
115FE ₁₆ ~ 11601 ₁₆	181BE ₁₆ ~ 181C1 ₁₆	191BE ₁₆ ~ 191C1 ₁₆	1A1BE ₁₆ ~ 1A1C1 ₁₆
119FE ₁₆ ~ 11A01 ₁₆	1823E ₁₆ ~ 18241 ₁₆	1923E ₁₆ ~ 19241 ₁₆	1A23E ₁₆ ~ 1A241 ₁₆
11DFE ₁₆ ~ 11E01 ₁₆	182BE ₁₆ ~ 182C1 ₁₆	192BE ₁₆ ~ 192C1 ₁₆	1A2BE ₁₆ ~ 1A2C1 ₁₆
121FE ₁₆ ~ 12201 ₁₆	1833E ₁₆ ~ 18341 ₁₆	1933E ₁₆ ~ 19341 ₁₆	1A33E ₁₆ ~ 1A341 ₁₆
125FE ₁₆ ~ 12601 ₁₆	183BE ₁₆ ~ 183C1 ₁₆	193BE ₁₆ ~ 193C1 ₁₆	1A3BE ₁₆ ~ 1A3C1 ₁₆
129FE ₁₆ ~ 12A01 ₁₆	1843E ₁₆ ~ 18441 ₁₆	1943E ₁₆ ~ 19441 ₁₆	1A43E ₁₆ ~ 1A441 ₁₆
12DFE ₁₆ ~ 12E01 ₁₆	184BE ₁₆ ~ 184C1 ₁₆	194BE ₁₆ ~ 194C1 ₁₆	1A4BE ₁₆ ~ 1A4C1 ₁₆
131FE ₁₆ ~ 13201 ₁₆	1853E ₁₆ ~ 18541 ₁₆	1953E ₁₆ ~ 19541 ₁₆	1A53E ₁₆ ~ 1A541 ₁₆
135FE ₁₆ ~ 13601 ₁₆	185BE ₁₆ ~ 185C1 ₁₆	195BE ₁₆ ~ 195C1 ₁₆	1A5BE ₁₆ ~ 1A5C1 ₁₆
139FE ₁₆ ~ 13A01 ₁₆	1863E ₁₆ ~ 18641 ₁₆	1963E ₁₆ ~ 19641 ₁₆	1A63E ₁₆ ~ 1A641 ₁₆
13DFE ₁₆ ~ 13E01 ₁₆	186BE ₁₆ ~ 186C1 ₁₆	196BE ₁₆ ~ 196C1 ₁₆	1A6BE ₁₆ ~ 1A6C1 ₁₆
141FE ₁₆ ~ 14201 ₁₆	1873E ₁₆ ~ 18741 ₁₆	1973E ₁₆ ~ 19741 ₁₆	1A73E ₁₆ ~ 1A741 ₁₆
145FE ₁₆ ~ 14601 ₁₆	187BE ₁₆ ~ 187C1 ₁₆	197BE ₁₆ ~ 197C1 ₁₆	1A7BE ₁₆ ~ 1A7C1 ₁₆
149FE ₁₆ ~ 14A01 ₁₆	1883E ₁₆ ~ 18841 ₁₆	1983E ₁₆ ~ 19841 ₁₆	1A83E ₁₆ ~ 1A841 ₁₆
14DFE ₁₆ ~ 14E01 ₁₆	188BE ₁₆ ~ 188C1 ₁₆	198BE ₁₆ ~ 198C1 ₁₆	1A8BE ₁₆ ~ 1A8C1 ₁₆
151FE ₁₆ ~ 15201 ₁₆	1893E ₁₆ ~ 18941 ₁₆	1993E ₁₆ ~ 19941 ₁₆	1A93E ₁₆ ~ 1A941 ₁₆
155FE ₁₆ ~ 15601 ₁₆	189BE ₁₆ ~ 189C1 ₁₆	199BE ₁₆ ~ 199C1 ₁₆	1A9BE ₁₆ ~ 1A9C1 ₁₆
15800 ₁₆ ~ 17FFF ₁₆	18A3E ₁₆ ~ 18A41 ₁₆	19A3E ₁₆ ~ 19A41 ₁₆	1AA3E ₁₆ ~ 1AA41 ₁₆
	18ABE ₁₆ ~ 18AC1 ₁₆	19ABE ₁₆ ~ 19AC1 ₁₆	1AABE ₁₆ ~ 1AAC1 ₁₆
	18B3E ₁₆ ~ 18B41 ₁₆	19B3E ₁₆ ~ 19B41 ₁₆	1AB3E ₁₆ ~ 1AB41 ₁₆
	18BBE ₁₆ ~ 18BC1 ₁₆	19BBE ₁₆ ~ 19BC1 ₁₆	1ABBE ₁₆ ~ 1ABC1 ₁₆
	18C3E ₁₆ ~ 18C41 ₁₆	19C3E ₁₆ ~ 19C41 ₁₆	1AC3E ₁₆ ~ 1AC41 ₁₆
	18CBE ₁₆ ~ 18CC1 ₁₆	19CBE ₁₆ ~ 19CC1 ₁₆	1ACBE ₁₆ ~ 1ACC1 ₁₆
	18D00 ₁₆ ~ 18FFF ₁₆	19D00 ₁₆ ~ 19FFF ₁₆	

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

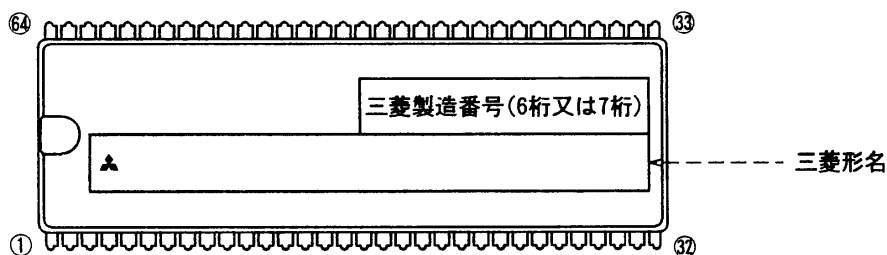
30. マーク指定書

64P4B (64ピンシュリンク DIP) マーク指定書

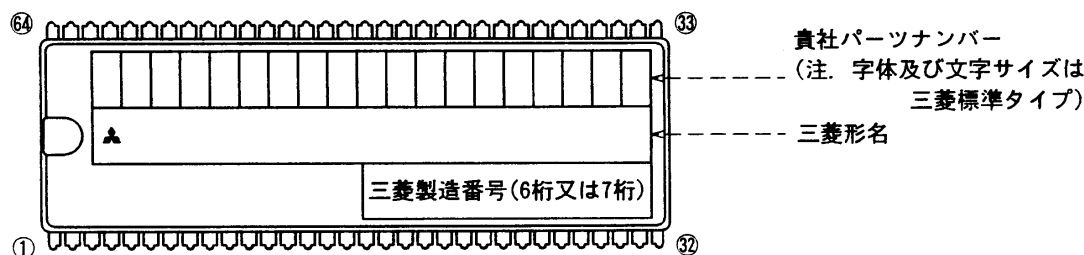
三菱IC形名

下記マーキングタイプ (A, B, C) のいずれかをご選択の上、マーキングスペースに三菱形名及び貴社ご必要マークをご記入ください。

A. 三菱標準マーク



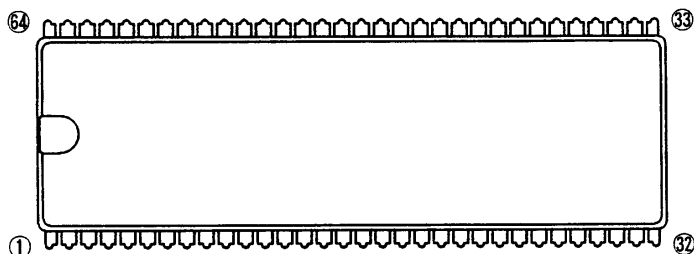
B. 貴社パーツナンバー+三菱形名



- 注1. マークは右詰になります。
 2. 字体及び文字サイズは三菱標準タイプになります。
 3. 貴社パーツナンバーは、19字以内で英数字、大文字アルファベット、ハイフンなどをご記入ください。
 4. 三菱スリーダイヤマーク▲不要の場合は、右欄にチェックをお願いします。

▲不要

C. 特殊マーク



- 注1. 貴社でご希望のマーク配列を上図にご記入ください。これを元に当社において技術的に可能な配列を検討致します。なお、製品分類の為三菱製造番号 (6桁又は7桁) とマスクROM番号 (3桁) は常にマークさせていただきますのでご了承ください。
 2. 特殊字体 (貴社商標など) をご希望の場合は右欄にチェックをお願いします。また、新規特殊字体の場合は、コピーなどではない鮮明なロゴ図面原紙のご提出をお願いします。

特殊字体希望

M37280MF-XXXSP, M37280MK-XXXSP

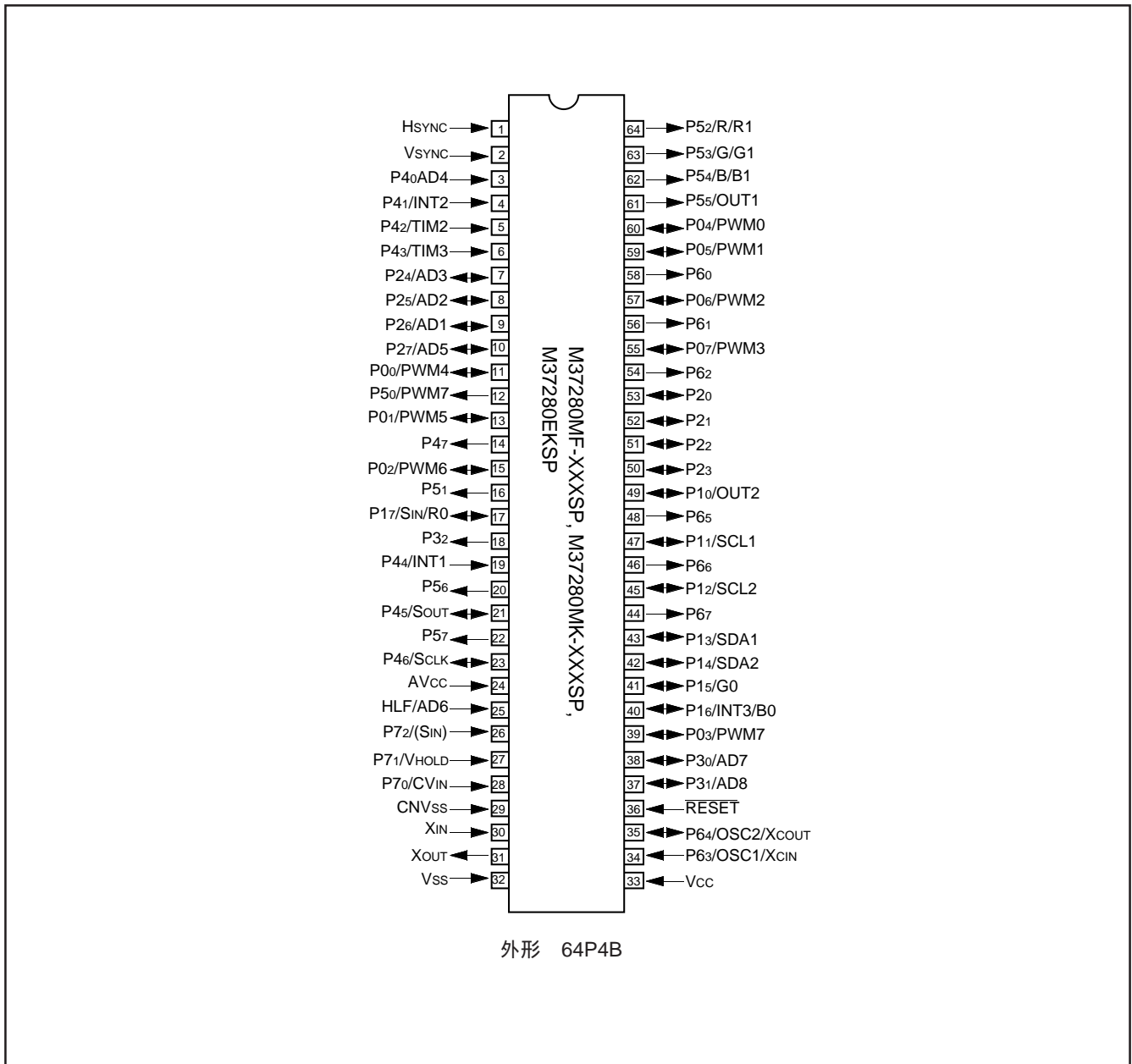
M37280EKSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

開発中

31. 付録

ピン接続図(上面図)

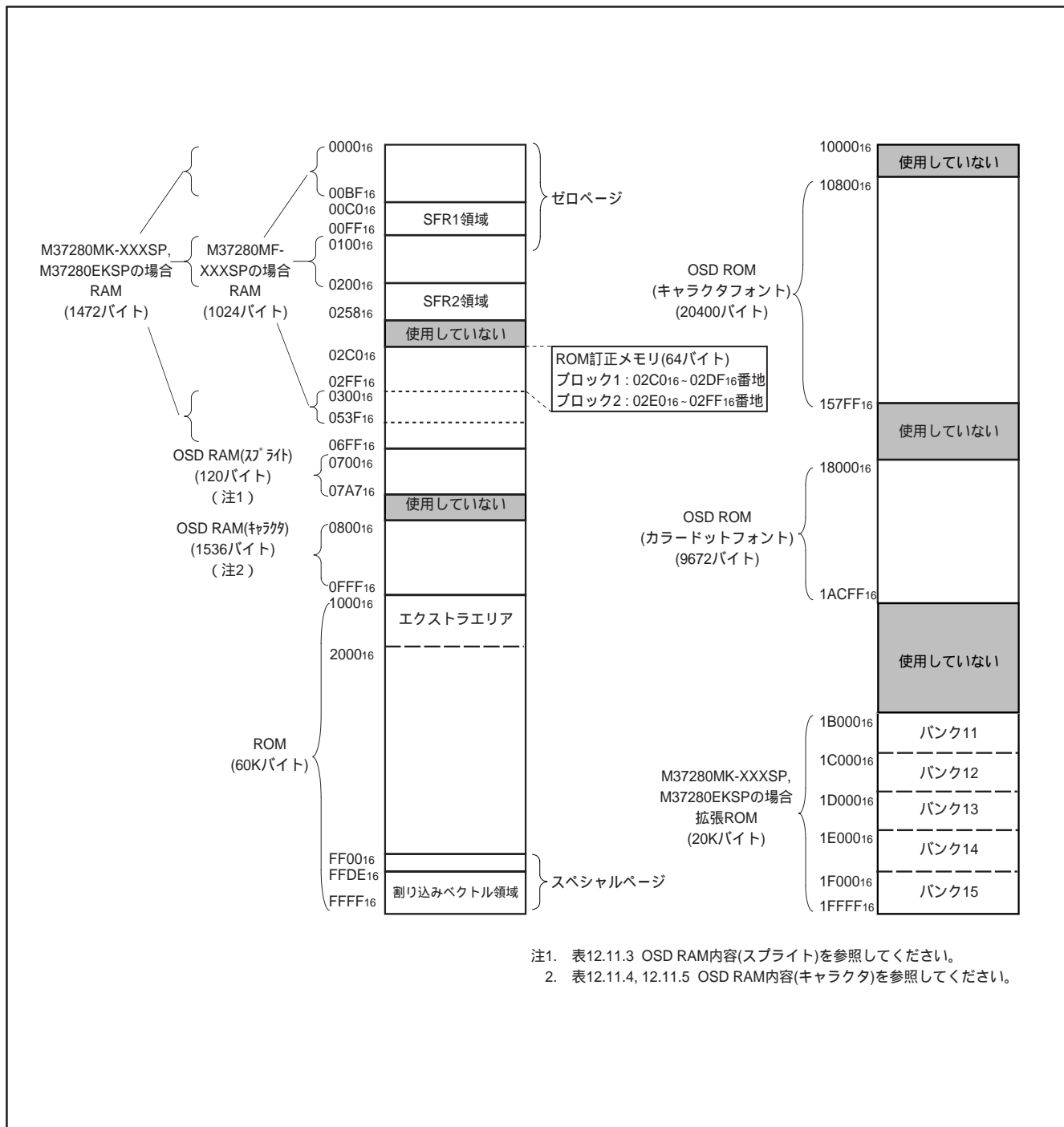


三菱マイクロコンピュータ M37280MF-XXXSP, M37280MK-XXXSP M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

メモリ配置図



注1. 表12.11.3 OSD RAM内容(スプライト)を参照してください。
 注2. 表12.11.4, 12.11.5 OSD RAM内容(キャラクタ)を参照してください。

SFR(スペシャルファンクションレジスタ)メモリマップ

SFR1領域 (C0₁₆ ~ DF₁₆番地)

<ビット配置図>

: ファンクションビットあり
 : ファンクションビットなし

<リセット直後の状態>

: リセット直後は "0"
 : リセット直後は "1"
 : リセット直後は不定

: "0" に固定してください。
 ("1" を書き込まないでください。)
 : "1" に固定してください。
 ("0" を書き込まないでください。)

番地	レジスタ名	ビット配置図								リセット直後の状態							
		b7						b0	b7						b0		
C0 ₁₆	ポートP0(P0)								?								
C1 ₁₆	ポートP0方向レジスタ(D0)								00 ₁₆								
C2 ₁₆	ポートP1(P1)								?								
C3 ₁₆	ポートP1方向レジスタ(D1)								00 ₁₆								
C4 ₁₆	ポートP2(P2)								?								
C5 ₁₆	ポートP2方向レジスタ(D2)								00 ₁₆								
C6 ₁₆	ポートP3(P3)								?								
C7 ₁₆	ポートP3方向レジスタ(D3)	P6IM	T3CS						00 ₁₆								
C8 ₁₆	ポートP4(P4)								?								
C9 ₁₆	ポートP4方向レジスタ(D4)							0	00 ₁₆								
CA ₁₆	ポートP5(P5)								?								
CB ₁₆	OSDポートコントロールレジスタ(PF)	0	OUT2	OUT1	B	G	R	RGB 2BIT	0	00 ₁₆							
CC ₁₆	ポートP6(P6)								?								
CD ₁₆	ポートP7(P7)								0 0 0 0 0 ? ? ?								
CE ₁₆	OSDコントロールレジスタ1(OC1)	OC17	OC16	OC15	OC14	OC13	OC12	OC11	OC10	00 ₁₆							
CF ₁₆	水平位置レジスタ(HP)	HP17	HP16	HP15	HP14	HP13	HP12	HP11	HP10	00 ₁₆							
D0 ₁₆	ブロックコントロールレジスタ1(BC ₁)	BC ₁₆	BC ₁₅	BC ₁₄	BC ₁₃	BC ₁₂	BC ₁₁	BC ₁₀		?							
D1 ₁₆	ブロックコントロールレジスタ2(BC ₂)	BC ₂₆	BC ₂₅	BC ₂₄	BC ₂₃	BC ₂₂	BC ₂₁	BC ₂₀		?							
D2 ₁₆	ブロックコントロールレジスタ3(BC ₃)	BC ₃₆	BC ₃₅	BC ₃₄	BC ₃₃	BC ₃₂	BC ₃₁	BC ₃₀		?							
D3 ₁₆	ブロックコントロールレジスタ4(BC ₄)	BC ₄₆	BC ₄₅	BC ₄₄	BC ₄₃	BC ₄₂	BC ₄₁	BC ₄₀		?							
D4 ₁₆	ブロックコントロールレジスタ5(BC ₅)	BC ₅₆	BC ₅₅	BC ₅₄	BC ₅₃	BC ₅₂	BC ₅₁	BC ₅₀		?							
D5 ₁₆	ブロックコントロールレジスタ6(BC ₆)	BC ₆₆	BC ₆₅	BC ₆₄	BC ₆₃	BC ₆₂	BC ₆₁	BC ₆₀		?							
D6 ₁₆	ブロックコントロールレジスタ7(BC ₇)	BC ₇₆	BC ₇₅	BC ₇₄	BC ₇₃	BC ₇₂	BC ₇₁	BC ₇₀		?							
D7 ₁₆	ブロックコントロールレジスタ8(BC ₈)	BC ₈₆	BC ₈₅	BC ₈₄	BC ₈₃	BC ₈₂	BC ₈₁	BC ₈₀		?							
D8 ₁₆	ブロックコントロールレジスタ9(BC ₉)	BC ₉₆	BC ₉₅	BC ₉₄	BC ₉₃	BC ₉₂	BC ₉₁	BC ₉₀		?							
D9 ₁₆	ブロックコントロールレジスタ10(BC ₁₀)	BC ₁₀₆	BC ₁₀₅	BC ₁₀₄	BC ₁₀₃	BC ₁₀₂	BC ₁₀₁	BC ₁₀₀		?							
DA ₁₆	ブロックコントロールレジスタ11(BC ₁₁)	BC ₁₁₆	BC ₁₁₅	BC ₁₁₄	BC ₁₁₃	BC ₁₁₂	BC ₁₁₁	BC ₁₁₀		?							
DB ₁₆	ブロックコントロールレジスタ12(BC ₁₂)	BC ₁₂₆	BC ₁₂₅	BC ₁₂₄	BC ₁₂₃	BC ₁₂₂	BC ₁₂₁	BC ₁₂₀		?							
DC ₁₆	ブロックコントロールレジスタ13(BC ₁₃)	BC ₁₃₆	BC ₁₃₅	BC ₁₃₄	BC ₁₃₃	BC ₁₃₂	BC ₁₃₁	BC ₁₃₀		?							
DD ₁₆	ブロックコントロールレジスタ14(BC ₁₄)	BC ₁₄₆	BC ₁₄₅	BC ₁₄₄	BC ₁₄₃	BC ₁₄₂	BC ₁₄₁	BC ₁₄₀		?							
DE ₁₆	ブロックコントロールレジスタ15(BC ₁₅)	BC ₁₅₆	BC ₁₅₅	BC ₁₅₄	BC ₁₅₃	BC ₁₅₂	BC ₁₅₁	BC ₁₅₀		?							
DF ₁₆	ブロックコントロールレジスタ16(BC ₁₆)	BC ₁₆₆	BC ₁₆₅	BC ₁₆₄	BC ₁₆₃	BC ₁₆₂	BC ₁₆₁	BC ₁₆₀		?							

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER and ON-SCREEN DISPLAY CONTROLLER

SFR1領域 (E0₁₆ ~ FF₁₆番地)

<ビット配置図>

: ファンクションビットあり
 : ファンクションビットなし

0 : “0” に固定してください。
 (“1” を書き込まないでください。)

1 : “1” に固定してください。
 (“0” を書き込まないでください。)

<リセット直後の状態>

0 : リセット直後は“0”

1 : リセット直後は“1”

? : リセット直後は不定

番地	レジスタ名	ビット配置図								リセット直後の状態							
		b7							b0	b7							b0
E0 ₁₆	データスライ制御レジスタ1(DSC1)	0	0	0	0	0	DSC12	DSC11	DSC10	00 ₁₆							
E1 ₁₆	データスライ制御レジスタ2(DSC2)	0	DSC25	DSC24	DSC23	0	DSC20		? 0 ? 0 ? ? 0 ?								
E2 ₁₆	キャプションレジスタ1(CD1)	CDL17	CDL16	CDL15	CDL14	CDL13	CDL12	CDL11	CDL10	00 ₁₆							
E3 ₁₆	キャプションレジスタ2(CD2)	CDH17	CDH16	CDH15	CDH14	CDH13	CDH12	CDH11	CDH10	00 ₁₆							
E4 ₁₆	キャプションレジスタ3(CD3)	CDL27	CDL26	CDL25	CDL24	CDL23	CDL22	CDL21	CDL20	00 ₁₆							
E5 ₁₆	キャプションレジスタ4(CD4)	CDH27	CDH26	CDH25	CDH24	CDH23	CDH22	CDH21	CDH20	00 ₁₆							
E6 ₁₆	キャプション位置レジスタ(CPS)	CPS7	CPS6	CPS5	CPS4	CPS3	CPS2	CPS1	CPS0	0 0 ? 0 0 0 0 0							
E7 ₁₆	データスライサテストレジスタ2	00 ₁₆								00 ₁₆							
E8 ₁₆	データスライサテストレジスタ1	00 ₁₆								00 ₁₆							
E9 ₁₆	同期信号カウンタレジスタ(HC)			HC5	HC4	HC3	HC2	HC1	HC0	0 0 ? ? ? ? ? ?							
EA ₁₆	カウンタ検出レジスタ(CRD)	CRD7	CRD6	CRD5	CRD4	CRD3				00 ₁₆							
EB ₁₆	データカウンタ位置レジスタ(DPS)	DPS7	DPS6	DPS5	DPS4	DPS3	0	0	1	09 ₁₆							
EC ₁₆										?							
ED ₁₆	バンク制御レジスタ(BK)	BK7	BK6	0	0	BK3	BK2	BK1	BK0	00 ₁₆							
EE ₁₆	A-D変換レジスタ(AD)									?							
EF ₁₆	A-D制御レジスタ(ADCON)	0		0	ADVREF	ADSTR	ADIN2	ADIN1	ADIN0	0 ? 0 0 1 0 0 0							
F0 ₁₆	タイマ1(T1)									FF ₁₆							
F1 ₁₆	タイマ2(T2)									07 ₁₆							
F2 ₁₆	タイマ3(T3)									FF ₁₆							
F3 ₁₆	タイマ4(T4)									07 ₁₆							
F4 ₁₆	タイマモードレジスタ1(TM1)	TM17	TM16	TM15	TM14	TM13	TM12	TM11	TM10	00 ₁₆							
F5 ₁₆	タイマモードレジスタ2(TM2)	TM27	TM26	TM25	TM24	TM23	TM22	TM21	TM20	00 ₁₆							
F6 ₁₆	I ² Cデータシフトレジスタ(S0)	D7	D6	D5	D4	D3	D2	D1	D0	?							
F7 ₁₆	I ² Cアドレスレジスタ(S0D)	SAD6	SAD5	SAD4	SAD3	SAD2	SAD1	SAD0	RBW	00 ₁₆							
F8 ₁₆	I ² Cステータスレジスタ(S1)	MST	TRX	BB	PIN	AL	AAS	AD0	LRB	0 0 0 1 0 0 0 ?							
F9 ₁₆	I ² Cコントロールレジスタ(S1D)	BSEL1	BSEL0	10BIT SAD	ALS	ESO	BC2	BC1	BC0	00 ₁₆							
FA ₁₆	I ² Cカウンタレジスタ(S2)	ACK	ACK BIT	FAST MODE	CCR4	CCR3	CCR2	CCR1	CCR0	00 ₁₆							
FB ₁₆	CPUモードレジスタ(CM)	CM7	CM6	CM5	1	1	CM2	0	0	3C ₁₆							
FC ₁₆	割り込み要求レジスタ1(IREQ1)		ADR	VSCR	OSDR	TM4R	TM3R	TM2R	TM1R	00 ₁₆							
FD ₁₆	割り込み要求レジスタ2(IREQ2)	0	TM56R	IICR	IN2R	CKR	SIOR	DSR	IN1R	00 ₁₆							
FE ₁₆	割り込み制御レジスタ1(ICON1)		ADE	VSCOE	OSDE	TM4E	TM3E	TM2E	TM1E	00 ₁₆							
FF ₁₆	割り込み制御レジスタ2(ICON2)	TM56S	TM56E	IICE	IN2E	CKE	SIOE	DSE	IN1E	00 ₁₆							

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER and ON-SCREEN DISPLAY CONTROLLER

SFR2領域 (200₁₆ ~ 21F₁₆番地)

<ビット配置図>

: ファンクションビットあり
 : ファンクションビットなし

<リセット直後の状態>

: リセット直後は“0”
 : リセット直後は“1”
 : リセット直後は不定

: “0”に固定してください。
 (“1”を書き込まないでください。)
 : “1”に固定してください。
 (“0”を書き込まないでください。)

番地	レジスタ名	ビット配置図								リセット直後の状態							
		b7 b0								b7 b0							
200 ₁₆	PWM0レジスタ(PWM0)									?							
201 ₁₆	PWM1レジスタ(PWM1)									?							
202 ₁₆	PWM2レジスタ(PWM2)									?							
203 ₁₆	PWM3レジスタ(PWM3)									?							
204 ₁₆	PWM4レジスタ(PWM4)									?							
205 ₁₆	PWM5レジスタ(PWM5)									?							
206 ₁₆	PWM6レジスタ(PWM6)									?							
207 ₁₆	PWM7レジスタ(PWM7)									?							
208 ₁₆										?							
209 ₁₆										?							
20A ₁₆	PWMモードレジスタ1(PN)					PN4	PN3									PN0	00 ₁₆
20B ₁₆	PWMモードレジスタ2(PW)	PW7	PW6	PW5	PW4	PW3	PW2	PW1	PW0	00 ₁₆							
20C ₁₆	ROM訂正アドレス1(上位)									00 ₁₆							
20D ₁₆	ROM訂正アドレス1(下位)									00 ₁₆							
20E ₁₆	ROM訂正アドレス2(上位)									00 ₁₆							
20F ₁₆	ROM訂正アドレス2(下位)									00 ₁₆							
210 ₁₆	ROM訂正許可レジスタ(RCR)							0	0	RCR1	RCR0	00 ₁₆					
211 ₁₆	テストレジスタ	00 ₁₆								00 ₁₆							
212 ₁₆	割り込み入力極性レジスタ(IP)	AD/INT3 SEL	POL3			POL2	POL1					00 ₁₆					
213 ₁₆	シリアル/Oモードレジスタ(SM)		SM6	SM5	SM4	SM3	SM2	SM1	SM0	00 ₁₆							
214 ₁₆	シリアル/Oレジスタ(SIO)									?							
215 ₁₆	OSDコントロールレジスタ2(OC2)	OC27	OC26	OC25	OC24	OC23	OC22	OC21	OC20	00 ₁₆							
216 ₁₆	クロックコントロールレジスタ(CS)		0	0	0	0	CS2	CS1	CS0	00 ₁₆							
217 ₁₆	入出力極性コントロールレジスタ(PC)	PC7	PC6	PC5	PC4		PC2	PC1	PC0	80 ₁₆							
218 ₁₆	ラスタカラーレジスタ(RC)	RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0	00 ₁₆							
219 ₁₆	OSDコントロールレジスタ3(OC3)	OC37	OC36	OC35	OC34	OC33	OC32	OC31	OC30	00 ₁₆							
21A ₁₆	タイマ5(TM5)									FF ₁₆							
21B ₁₆	タイマ6(TM6)									07 ₁₆							
21C ₁₆	トップホールドコントロールレジスタ1(TB1)	TB17	TB16	TB15	TB14	TB13	TB12	TB11	TB10	?							
21D ₁₆	ボトムホールドコントロールレジスタ1(BB1)	BB17	BB16	BB15	BB14	BB13	BB12	BB11	BB10	?							
21E ₁₆	トップホールドコントロールレジスタ2(TB2)									TB21	TB20	?					
21F ₁₆	ボトムホールドコントロールレジスタ2(BB2)									BB21	BB20	?					

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER and ON-SCREEN DISPLAY CONTROLLER

SFR2領域 (220₁₆ ~ 23F₁₆番地)

< ビット配置図 >

: ファンクションビットあり
 : ファンクションビットなし

< リセット直後の状態 >

: リセット直後は“0”
 : リセット直後は“1”
 : リセット直後は不定

: “0”に固定してください。
 (“1”を書き込まないでください。)
 : “1”に固定してください。
 (“0”を書き込まないでください。)

番地	レジスタ名	ビット配置図								リセット直後の状態							
		b7						b0		b7						b0	
220 ₁₆	垂直位置レジスタ1 ₁ (VP1 ₁)	VP1 ₁ 7	VP1 ₁ 6	VP1 ₁ 5	VP1 ₁ 4	VP1 ₁ 3	VP1 ₁ 2	VP1 ₁ 1	VP1 ₁ 0								?
221 ₁₆	垂直位置レジスタ1 ₂ (VP1 ₂)	VP1 ₂ 7	VP1 ₂ 6	VP1 ₂ 5	VP1 ₂ 4	VP1 ₂ 3	VP1 ₂ 2	VP1 ₂ 1	VP1 ₂ 0								?
222 ₁₆	垂直位置レジスタ1 ₃ (VP1 ₃)	VP1 ₃ 7	VP1 ₃ 6	VP1 ₃ 5	VP1 ₃ 4	VP1 ₃ 3	VP1 ₃ 2	VP1 ₃ 1	VP1 ₃ 0								?
223 ₁₆	垂直位置レジスタ1 ₄ (VP1 ₄)	VP1 ₄ 7	VP1 ₄ 6	VP1 ₄ 5	VP1 ₄ 4	VP1 ₄ 3	VP1 ₄ 2	VP1 ₄ 1	VP1 ₄ 0								?
224 ₁₆	垂直位置レジスタ1 ₅ (VP1 ₅)	VP1 ₅ 7	VP1 ₅ 6	VP1 ₅ 5	VP1 ₅ 4	VP1 ₅ 3	VP1 ₅ 2	VP1 ₅ 1	VP1 ₅ 0								?
225 ₁₆	垂直位置レジスタ1 ₆ (VP1 ₆)	VP1 ₆ 7	VP1 ₆ 6	VP1 ₆ 5	VP1 ₆ 4	VP1 ₆ 3	VP1 ₆ 2	VP1 ₆ 1	VP1 ₆ 0								?
226 ₁₆	垂直位置レジスタ1 ₇ (VP1 ₇)	VP1 ₇ 7	VP1 ₇ 6	VP1 ₇ 5	VP1 ₇ 4	VP1 ₇ 3	VP1 ₇ 2	VP1 ₇ 1	VP1 ₇ 0								?
227 ₁₆	垂直位置レジスタ1 ₈ (VP1 ₈)	VP1 ₈ 7	VP1 ₈ 6	VP1 ₈ 5	VP1 ₈ 4	VP1 ₈ 3	VP1 ₈ 2	VP1 ₈ 1	VP1 ₈ 0								?
228 ₁₆	垂直位置レジスタ1 ₉ (VP1 ₉)	VP1 ₉ 7	VP1 ₉ 6	VP1 ₉ 5	VP1 ₉ 4	VP1 ₉ 3	VP1 ₉ 2	VP1 ₉ 1	VP1 ₉ 0								?
229 ₁₆	垂直位置レジスタ1 ₁₀ (VP1 ₁₀)	VP1 ₁₀ 7	VP1 ₁₀ 6	VP1 ₁₀ 5	VP1 ₁₀ 4	VP1 ₁₀ 3	VP1 ₁₀ 2	VP1 ₁₀ 1	VP1 ₁₀ 0								?
22A ₁₆	垂直位置レジスタ1 ₁₁ (VP1 ₁₁)	VP1 ₁₁ 7	VP1 ₁₁ 6	VP1 ₁₁ 5	VP1 ₁₁ 4	VP1 ₁₁ 3	VP1 ₁₁ 2	VP1 ₁₁ 1	VP1 ₁₁ 0								?
22B ₁₆	垂直位置レジスタ1 ₁₂ (VP1 ₁₂)	VP1 ₁₂ 7	VP1 ₁₂ 6	VP1 ₁₂ 5	VP1 ₁₂ 4	VP1 ₁₂ 3	VP1 ₁₂ 2	VP1 ₁₂ 1	VP1 ₁₂ 0								?
22C ₁₆	垂直位置レジスタ1 ₁₃ (VP1 ₁₃)	VP1 ₁₃ 7	VP1 ₁₃ 6	VP1 ₁₃ 5	VP1 ₁₃ 4	VP1 ₁₃ 3	VP1 ₁₃ 2	VP1 ₁₃ 1	VP1 ₁₃ 0								?
22D ₁₆	垂直位置レジスタ1 ₁₄ (VP1 ₁₄)	VP1 ₁₄ 7	VP1 ₁₄ 6	VP1 ₁₄ 5	VP1 ₁₄ 4	VP1 ₁₄ 3	VP1 ₁₄ 2	VP1 ₁₄ 1	VP1 ₁₄ 0								?
22E ₁₆	垂直位置レジスタ1 ₁₅ (VP1 ₁₅)	VP1 ₁₅ 7	VP1 ₁₅ 6	VP1 ₁₅ 5	VP1 ₁₅ 4	VP1 ₁₅ 3	VP1 ₁₅ 2	VP1 ₁₅ 1	VP1 ₁₅ 0								?
22F ₁₆	垂直位置レジスタ1 ₁₆ (VP1 ₁₆)	VP1 ₁₆ 7	VP1 ₁₆ 6	VP1 ₁₆ 5	VP1 ₁₆ 4	VP1 ₁₆ 3	VP1 ₁₆ 2	VP1 ₁₆ 1	VP1 ₁₆ 0								?
230 ₁₆	垂直位置レジスタ2 ₁ (VP2 ₁)							VP2 ₁ 1	VP2 ₁ 0								?
231 ₁₆	垂直位置レジスタ2 ₂ (VP2 ₂)							VP2 ₂ 1	VP2 ₂ 0								?
232 ₁₆	垂直位置レジスタ2 ₃ (VP2 ₃)							VP2 ₃ 1	VP2 ₃ 0								?
233 ₁₆	垂直位置レジスタ2 ₄ (VP2 ₄)							VP2 ₄ 1	VP2 ₄ 0								?
234 ₁₆	垂直位置レジスタ2 ₅ (VP2 ₅)							VP2 ₅ 1	VP2 ₅ 0								?
235 ₁₆	垂直位置レジスタ2 ₆ (VP2 ₆)							VP2 ₆ 1	VP2 ₆ 0								?
236 ₁₆	垂直位置レジスタ2 ₇ (VP2 ₇)							VP2 ₇ 1	VP2 ₇ 0								?
237 ₁₆	垂直位置レジスタ2 ₈ (VP2 ₈)							VP2 ₈ 1	VP2 ₈ 0								?
238 ₁₆	垂直位置レジスタ2 ₉ (VP2 ₉)							VP2 ₉ 1	VP2 ₉ 0								?
239 ₁₆	垂直位置レジスタ2 ₁₀ (VP2 ₁₀)							VP2 ₁₀ 1	VP2 ₁₀ 0								?
23A ₁₆	垂直位置レジスタ2 ₁₁ (VP2 ₁₁)							VP2 ₁₁ 1	VP2 ₁₁ 0								?
23B ₁₆	垂直位置レジスタ2 ₁₂ (VP2 ₁₂)							VP2 ₁₂ 1	VP2 ₁₂ 0								?
23C ₁₆	垂直位置レジスタ2 ₁₃ (VP2 ₁₃)							VP2 ₁₃ 1	VP2 ₁₃ 0								?
23D ₁₆	垂直位置レジスタ2 ₁₄ (VP2 ₁₄)							VP2 ₁₄ 1	VP2 ₁₄ 0								?
23E ₁₆	垂直位置レジスタ2 ₁₅ (VP2 ₁₅)							VP2 ₁₅ 1	VP2 ₁₅ 0								?
23F ₁₆	垂直位置レジスタ2 ₁₆ (VP2 ₁₆)							VP2 ₁₆ 1	VP2 ₁₆ 0								?

M37280MF-XXXSP, M37280MK-XXXSP

M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

SFR2領域 (240₁₆ ~ 258₁₆番地)

< ビット配置図 >

: } ファンクションビットあり
ビット名 :

: ファンクションビットなし

0 : “ 0 ” に固定してください。
(“ 1 ” を書き込まないでください。)

1 : “ 1 ” に固定してください。
(“ 0 ” を書き込まないでください。)

< リセット直後の状態 >

0 : リセット直後は “ 0 ”

1 : リセット直後は “ 1 ”

? : リセット直後は不定

番地	レジスタ名	ビット配置図								リセット直後の状態							
		b7							b0	b7							b0
240 ₁₆																	
241 ₁₆	カラパレットレジスタ1(CR1)		CR ₆	CR ₅	CR ₄	CR ₃	CR ₂	CR ₁	CR ₀								
242 ₁₆	カラパレットレジスタ2(CR2)		CR ₆	CR ₅	CR ₄	CR ₃	CR ₂	CR ₁	CR ₀								
243 ₁₆	カラパレットレジスタ3(CR3)		CR ₆	CR ₅	CR ₄	CR ₃	CR ₂	CR ₁	CR ₀								
244 ₁₆	カラパレットレジスタ4(CR4)		CR ₆	CR ₅	CR ₄	CR ₃	CR ₂	CR ₁	CR ₀								
245 ₁₆	カラパレットレジスタ5(CR5)		CR ₆	CR ₅	CR ₄	CR ₃	CR ₂	CR ₁	CR ₀								
246 ₁₆	カラパレットレジスタ6(CR6)		CR ₆	CR ₅	CR ₄	CR ₃	CR ₂	CR ₁	CR ₀								
247 ₁₆	カラパレットレジスタ7(CR7)		CR ₆	CR ₅	CR ₄	CR ₃	CR ₂	CR ₁	CR ₀								
248 ₁₆																	
249 ₁₆	カラパレットレジスタ9(CR9)		CR ₆	CR ₅	CR ₄	CR ₃	CR ₂	CR ₁	CR ₀								
24A ₁₆	カラパレットレジスタ10(CR10)		CR ₁₀	CR ₉	CR ₈	CR ₇	CR ₆	CR ₅	CR ₄								
24B ₁₆	カラパレットレジスタ11(CR11)		CR ₁₁	CR ₁₀	CR ₉	CR ₈	CR ₇	CR ₆	CR ₅								
24C ₁₆	カラパレットレジスタ12(CR12)		CR ₁₂	CR ₁₁	CR ₁₀	CR ₉	CR ₈	CR ₇	CR ₆								
24D ₁₆	カラパレットレジスタ13(CR13)		CR ₁₃	CR ₁₂	CR ₁₁	CR ₁₀	CR ₉	CR ₈	CR ₇								
24E ₁₆	カラパレットレジスタ14(CR14)		CR ₁₄	CR ₁₃	CR ₁₂	CR ₁₁	CR ₁₀	CR ₉	CR ₈								
24F ₁₆	カラパレットレジスタ15(CR15)		CR ₁₅	CR ₁₄	CR ₁₃	CR ₁₂	CR ₁₁	CR ₁₀	CR ₉								
250 ₁₆	ライトパレットレジスタ1(LB1)		LB ₁₇	LB ₁₆	LB ₁₅	LB ₁₄	LB ₁₃	LB ₁₂	LB ₁₁								0116
251 ₁₆	ライトパレットレジスタ2(LB2)							LB ₂₂	LB ₂₁								0016
252 ₁₆	ライトパレットレジスタ1(RB1)		RB ₁₇	RB ₁₆	RB ₁₅	RB ₁₄	RB ₁₃	RB ₁₂	RB ₁₁								FF16
253 ₁₆	ライトパレットレジスタ2(RB2)							RB ₂₂	RB ₂₁								0716
254 ₁₆	スライト垂直位置レジスタ1(VS1)		VS ₁₇	VS ₁₆	VS ₁₅	VS ₁₄	VS ₁₃	VS ₁₂	VS ₁₁								?
255 ₁₆	スライト垂直位置レジスタ2(VS2)								VS ₂₁								0016
256 ₁₆	スライト水平位置レジスタ1(HS1)		HS ₁₇	HS ₁₆	HS ₁₅	HS ₁₄	HS ₁₃	HS ₁₂	HS ₁₁								?
257 ₁₆	スライト水平位置レジスタ2(HS2)							HS ₂₂	HS ₂₁								0 0 0 0 0 ? ? ?
258 ₁₆	スライトOSD制御レジスタ(SC)			SC ₅	SC ₄	SC ₃	SC ₂	SC ₁	SC ₀								0016

制御レジスタ一覧

制御レジスタ構成図の例と、その中で使用されている略号などの意味を以下に示します。

(例)

CPUモードレジスタ

b7 b6 b5 b4 b3 b2 b1 b0

1 1 0 0

CPUモードレジスタ CPUM(CM) 【00FB₁₆番地】

ビット数	ビット名	機能	リセット時	R:W
0, 1	プロセッサモードビット (CM0, CM1)	b1 b0 0 0: シングルチップモード 0 1: } 使用禁止 1 0: } 1 1: }	0	R:W
2	スタックページ選択ビット (CM2)	0: 0ページ 1: 1ページ	1	R:W
3, 4	これらのビットは“1”に固定してください。		1	R:W
5	このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		1	R:W
6, 7	クロック切り替えビット (CM6, CM7)	b7 b6 0 0: f(X _{IN}) = 8 MHz 0 1: f(X _{IN}) = 12 MHz 1 0: f(X _{IN}) = 16 MHz 1 1: 設定しないでください。	0	R:W

注1. リセット解除直後の内容

0 ... リセット解除時“0”
1 ... リセット解除時“1”
不定 ... リセット解除時不定

注2. ビットの属性...制御レジスタの各ビットの属性は読み出し専用、書き込み専用、又は読み出し及び書き込みの3種類があります。図中ではこれらの属性を次のように表します。

R: 読み出し
R... 読み出し可能
- ... 読み出し不可

W: 書き込み
W... 書き込み可能
- ... 書き込み不可
*... ソフトウェアによって“0”にできますが、“1”にはできません。

■ : 何も配置されていないビット

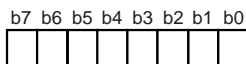
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

00C1₁₆, 00C3₁₆, 00C5₁₆番地

ポートPi方向レジスタ

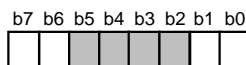


ポートPi方向レジスタ(Di) (i=0,1,2) 【00C1₁₆, 00C3₁₆, 00C5₁₆番地】

b	ビット名	機能	リセット時	R/W
0	ポートPi方向レジスタ	0 : ポートPi ₀ 入力モード 1 : ポートPi ₀ 出力モード	0	R/W
1		0 : ポートPi ₁ 入力モード 1 : ポートPi ₁ 出力モード	0	R/W
2		0 : ポートPi ₂ 入力モード 1 : ポートPi ₂ 出力モード	0	R/W
3		0 : ポートPi ₃ 入力モード 1 : ポートPi ₃ 出力モード	0	R/W
4		0 : ポートPi ₄ 入力モード 1 : ポートPi ₄ 出力モード	0	R/W
5		0 : ポートPi ₅ 入力モード 1 : ポートPi ₅ 出力モード	0	R/W
6		0 : ポートPi ₆ 入力モード 1 : ポートPi ₆ 出力モード	0	R/W
7		0 : ポートPi ₇ 入力モード 1 : ポートPi ₇ 出力モード	0	R/W

00C7₁₆番地

ポートP3方向レジスタ



ポートP3方向レジスタ(D3) 【00C7₁₆番地】

b	ビット名	機能	リセット時	R/W
0	ポートP3方向レジスタ	0 : ポートP3 ₀ 入力モード 1 : ポートP3 ₀ 出力モード	0	R/W
1		0 : ポートP3 ₁ 入力モード 1 : ポートP3 ₁ 出力モード	0	R/W
2~5	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R/-
6	タイマ3カウントソース 選択ビット(T3SC)	タイマの説明参照。	0	R/W
7	ポートP6 ₃ , P6 ₄ 選択ビット(P6IM)	クロックコントロール レジスタ(0216 ₁₆ 番地)参照。	0	R/W

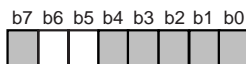
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

00C9₁₆番地

ポートP4方向レジスタ

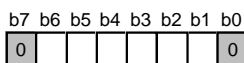


ポートP4方向レジスタ(D4)【00C9₁₆番地】

b	ビット名	機能	ビット時	R;W
0		このビットは“0”に固定してください。	0	R;W
1~4		これらのビットには何も配置されてません。 書き込み不可で、読み出した場合、その内容は“0”です。	0	R;-
5	ポートP4方向レジスタ	0: ポートP4 ₅ 入力モード 1: ポートP4 ₆ 出力モード	0	R;W
6		0: ポートP4 ₆ 入力モード 1: ポートP4 ₇ 出力モード	0	R;W
7		このビットには何も配置されてません。 書き込み不可で、読み出した場合、その内容は“0”です。	0	R;-

00CB₁₆番地

OSDポートコントロールレジスタ



OSDポートコントロールレジスタ(PF)【00CB₁₆番地】

b	ビット名	機能	ビット時	R;W
0		このビットは“0”に固定してください。	0	R;W
1	R, G, B出力方法選択ビット (RGB2BIT)	0: R, G, B端子から4階調のアナログ出力 1: 4階調のアナログを2ビットのデジタルに変換した値を以下のように出力 上位ビット: R1, G1, B1端子から 下位ビット: R0, G0, B0端子から	0	R;W
2	ポートP5 ₂ 出力信号選択ビット(R)	0: R信号出力 1: ポートP5 ₂ 出力	0	R;W
3	ポートP5 ₃ 出力信号選択ビット(G)	0: G信号出力 1: ポートP5 ₃ 出力	0	R;W
4	ポートP5 ₄ 出力信号選択ビット(B)	0: B信号出力 1: ポートP5 ₄ 出力	0	R;W
5	ポートP5 ₅ 出力信号選択ビット(OUT1)	0: OUT1信号出力 1: ポートP5 ₅ 出力	0	R;W
6	ポートP1 ₀ 出力信号選択ビット(OUT2)	0: ポートP1 ₀ 信号出力 1: OUT2出力	0	R;W
7		このビットは“0”に固定してください。	0	R;W

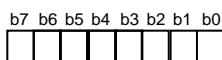
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

00CE₁₆番地

OSDコントロールレジスタ1



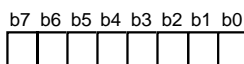
OSDコントロールレジスタ1(OC1)【00CE₁₆番地】

b	ビット名	機能	ビット時	R	W
0	OSD制御ビット (OC10) (注1)	0: 全ブロック表示OFF 1: 全ブロック表示ON	0	R	W
1	スキャンモード選択 ビット(OC11)	0: ノーマルスキャンモード 1: パイスキャンモード	0	R	W
2	フチドリタイプ選択 ビット(OC12)	0: 全周囲フチドリ 1: シャドウフチドリ (注2)	0	R	W
3	フラッシュモード選択 ビット(OC13)	0: 文字背景部の色信号は フラッシュしない 1: 文字背景部の色信号は フラッシュする	0	R	W
4	オートソリッドスペース 制御ビット(OC14)	0: OFF 1: ON	0	R	W
5	縦ウインドウ/ブランク 制御ビット(OC15)	0: OFF 1: ON	0	R	W
6, 7	レイヤミキシング制御 ビット(OC16, OC17) (注3)	b7 b6 0 0: レイヤ1の加-とレイヤ2の加- をOR合成 0 1: レイヤ1の加-優先 1 0: レイヤ2の加-優先 1 1: 設定禁止	0	R	W

- 注1. 表示中切り替えても、表示画面は次のVSYNCの立ち上がり
(立ち下がり)まで変化しません。
2. フォントの右側と下側に出力されます。
3. OUT2はこれらのビットの値にかかわらず、常にOR合成されます。

00CF₁₆番地

水平位置レジスタ



水平位置レジスタ(HP)【00CF₁₆番地】

b	ビット名	機能	ビット時	R	W
0~7	水平表示開始位置制御ビット (HP0~HP7)	$4T_{osc} \times (\text{上位4ビットの設定値} \times 16^1 + \text{下位4ビットの設定値} \times 16^0)$	0	R	W

- 注1. 設定値はVSYNC信号に同期します。
2. T_{osc}: OSD発振周期

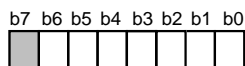
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

00D0₁₆ ~ 00DF₁₆番地

ブロックコントロールレジスタ_i



ブロックコントロールレジスタ_i (BC_i) (i=1 ~ 16) 【00D0₁₆ ~ 00DF₁₆番地】

b	ビット名	機 能				ドットサイズ	ビット時	R	W	
0, 1	表示モード選択 ビット (BC _{i0} , BC _{i1})	b1 b0 0 0: 表示OFF 0 1: OSDモード 1 0: CCモード 1 1: CDOSDモード					不定	R	W	
2	フチドリ制御 ビット (BC _{i2})	0: フチドリOFF 1: フチドリON					不定	R	W	
3, 4	ドットサイズ選択 ビット (BC _{i3} , BC _{i4})	b6	b5	b4	b3	プリ分周比	ドットサイズ	不定	R	W
		0	0	1	0	1倍	1T _c ×1/2H 1T _c ×1H 2T _c ×2H 3T _c ×3H			
		0	1	1	0	2倍	1T _c ×1/2H 1T _c ×1H 2T _c ×2H 3T _c ×3H			
		1	1	0	0		1.5T _c ×1/2H(注3) 1.5T _c ×1H(注3)			
5, 6	プリ分周比選択 ビット (BC _{i5} , BC _{i6})	0 0 0 1 1 0 1 1				3倍	1T _c ×1/2H 1T _c ×1H 2T _c ×2H 3T _c ×3H	不定	R	W
7	このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は不定です。							不定	R	-

- 注1. T_c: プリ分周したOSD用クロック周期
 2. H: Hsync
 3. この文字サイズはレイヤ2でのみ選択可能です。このときレイヤ1は、プリ分周比を2倍、水平ドットサイズを1T_cにしてください。

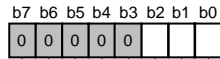
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

00E0₁₆番地

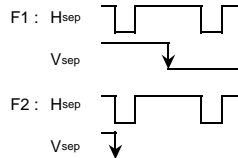
データスライサ制御レジスタ1



データスライサ制御レジスタ1(DSC1)【00E0₁₆番地】

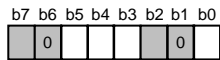
b	ビット名	機能	リセット時	R;W
0	データスライサ及びタイミング信号発生回路制御ビット(DSC10)	0: 停止 1: 動作	0	R;W
1	データスライサ用基準電圧発生フィールドの選択ビット(DSC11)	0: F2 1: F1	0	R;W
2	基準クロックソース選択ビット(DSC12)	0: ビデオ信号 1: Hsync信号	0	R;W
3-7	これらのビットは "0" に固定してください。		0	R;W

フィールド1 (F1) 及びフィールド2 (F2) の定義



00E1₁₆番地

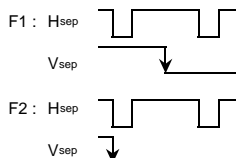
データスライサ制御レジスタ2



データスライサ制御レジスタ2(DSC2)【00E1₁₆番地】

b	ビット名	機能	リセット時	R;W
0	キャプションデータ完了フラグ1 (DSC20)	0: キャプションデータ完了未完了, 又は クロックがない 1: キャプションデータ完了, かつ クロックあり	不定	R; -
1	このビットは "0" に固定してください。		0	R;W
2	テスト用ビット	読み出し専用	不定	R; -
3	フィールド判別フラグ (DSC23)	0: F2 1: F1	不定	R; -
4	垂直同期信号(V _{sep} 信号)発生方法選択ビット (DSC24)	0: 方法(1) 1: 方法(2)	0	R;W
5	Vパルスの形状判別フラグ (DSC25)	0: 一致 1: 不一致	不定	R; -
6	このビットは "0" に固定してください。		0	R;W
7	テスト用ビット	読み出し専用	不定	R; -

フィールド1 (F1) 及びフィールド2 (F2) の定義



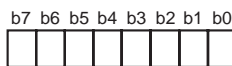
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

00E6₁₆番地

キャプション位置レジスタ

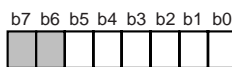


キャプション位置レジスタ(CPS)【00E6₁₆番地】

b	ビット名	機能	リセット時	R/W
0~4	キャプション位置ビット (CPS0~CPS4)		0	R/W
5	キャプションデータ ラッチ完了フラグ2 (CPS5)	0: キャプションデータラッチ未完了, 又は 加ックラインなし 1: キャプションデータラッチ完了, かつ 加ックラインあり	不定	R/-
6, 7	スライスラインモード指定 ビット(1フィールド中) (CPS6, CPS7)	対応表(表12.10.1)参照	0	R/W

00E9₁₆番地

同期信号カウンタレジスタ

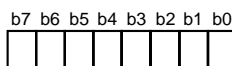


同期信号カウンタレジスタ(HC)【00E9₁₆番地】

b	ビット名	機能	リセット時	R/W
0~4	カウント値(HC0~HC4)		不定	R/-
5	カウントソース(HC5)	0: Hsync信号 1: コンポジットシンク信号	0	R/W
6, 7	これらのビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は"0"です。		0	R/-

00EA₁₆番地

クロックライン検出レジスタ



クロックライン検出レジスタ(CRD)【00EA₁₆番地】

b	ビット名	機能	リセット時	R/W
0~2	テスト用ビット	読み出し専用	0	R/-
3~7	クロックライン検出 ビット(CRD3~CRD7)	クロックラインパルス1周期 にカウントされる基準クロック 数	0	R/-

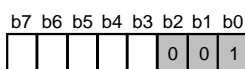
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

00EB₁₆番地

データクロック位置レジスタ

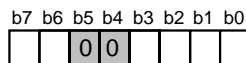


データクロック位置レジスタ(DPS)【00EB₁₆番地】

b	ビット名	機能	セット時	R	W
0	このビットは“1”に固定してください。		1	R	W
1, 2	これらのビットは“0”に固定してください。		0	R	W
3	データクロック位置設定 ビット(DPS3~DPS7)		1	R	W
4~7			0		

00ED₁₆番地

バンク制御レジスタ



バンク制御レジスタ (BK)【00ED₁₆番地】

b	ビット名	機能		セット時	R	W		
0~3	バンク選択 ビット (BK0~BK3)	バンクNo.選択 (バンク11~バンク15)		0	R	W		
4, 5	これらのビットは“0”に固定してください。			0	R	W		
6, 7	バンク制御 ビット (BK6, BK7)	b7	b6	バンクROM	1000 ₁₆ 番地台アドレス時 イストリアのデータの 読み出し(プログラム可)	R	W	
		0	x	使用しない				バンク選択ビットで指定 した領域のデータの 読み出し
		1	0	使用する				
1	1	使用する						

A-D制御レジスタ

b7	b6	b5	b4	b3	b2	b1	b0
0	0						

A-D制御レジスタ (ADCON) 【00EF₁₆番地】

b	ビット名	機能	リセット時	R/W
0~2	アナログ信号入力端子 選択ビット (ADIN0 ~ ADIN2)	b2 b1 b0 0 0 0 : AD1 0 0 1 : AD2 0 1 0 : AD3 0 1 1 : AD4 1 0 0 : AD5 1 0 1 : AD6 1 1 0 : AD7 1 1 1 : AD8	0	R/W
3	A-D変換終了ビット (ADSTR)	0 : 変換中 1 : 変換終了	1	R/W
4	V _{cc} 接続選択ビット (ADVREF)	0 : V _{cc} 切断 1 : V _{cc} 接続	0	R/W
5	このビットは“0”に固定してください。		0	R/W
6	このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は不定です。		不定	R/-
7	このビットは“0”に固定してください。		0	R/W

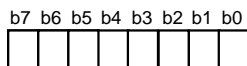
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

00F4₁₆番地

タイマモードレジスタ1



タイマモードレジスタ1(TM1) 【00F4₁₆番地】

b	ビット名	機能	ビット時	R	W
0	タイマ1カウントソース 選択ビット1(TM10)	0: $f(X_{IN})/16$ 又は $f(X_{CIN})/16$ (注) 1: TM1のビット5によって 決定するカウントソース	0	R	W
1	タイマ2カウントソース 選択ビット1(TM11)	0: TM1のビット4によって 決定するカウントソース 1: TIM2外部クロックソース	0	R	W
2	タイマ1カウント停止 ビット(TM12)	0: 動作 1: 停止	0	R	W
3	タイマ2カウント停止 ビット(TM13)	0: 動作 1: 停止	0	R	W
4	タイマ2カウントソース 選択ビット2(TM14)	0: $f(X_{IN})/16$ 又は $f(X_{CIN})/16$ (注) 1: タイマ1オーバーフロー信号	0	R	W
5	タイマ1カウントソース 選択ビット2(TM15)	0: $f(X_{IN})/4096$ 又は $f(X_{CIN})/4096$ (注) 1: TIM2外部クロックソース	0	R	W
6	タイマ5カウントソース 選択ビット2(TM16)	0: タイマ2オーバーフロー信号 1: タイマ4オーバーフロー信号	0	R	W
7	タイマ6カウントソース 選択ビット(TM17)	0: $f(X_{IN})/16$ 又は $f(X_{CIN})/16$ (注) 1: タイマ5オーバーフロー信号	0	R	W

注. $f(X_{IN})$, $f(X_{CIN})$ はCPUモードレジスタのビット7によって選択します。

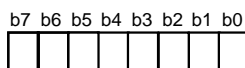
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

00F5₁₆番地

タイマモードレジスタ2



タイマモードレジスタ2(TM2) 【00F5₁₆番地】

b	ビット名	機能	リセット時	R	W
0	タイマ3カウントソース 選択ビット (TM20)	(00C7 ₁₆ 番地のb6) b0 0 0: f(X _{IN})/16又はf(X _{CIN})/16(注) 1 0: f(X _{CIN}) 0 1: } TIM3外部クロックソース 1 1: }	0	R	W
1, 4	タイマ4カウントソース 選択ビット (TM21, TM24)	b4 b1 0 0: タイマ3オーバーフロー信号 0 1: f(X _{IN})/16又はf(X _{CIN})/16(注) 1 0: f(X _{IN})/2又はf(X _{CIN})/2(注) 1 1: f(X _{CIN})	0	R	W
2	タイマ3カウント停止 ビット(TM22)	0: 動作 1: 停止	0	R	W
3	タイマ4カウント停止 ビット(TM23)	0: 動作 1: 停止	0	R	W
5	タイマ5カウント停止 ビット(TM25)	0: 動作 1: 停止	0	R	W
6	タイマ6カウント停止 ビット(TM26)	0: 動作 1: 停止	0	R	W
7	タイマ5カウントソース 選択ビット1(TM27)	0: f(X _{IN})/16又はf(X _{CIN})/16(注) 1: TM1のビット6によって決定 するカウントソース	0	R	W

注. f(X_{IN}), f(X_{CIN})はCPUモードレジスタのビット7によって選択します。

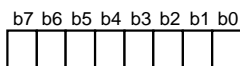
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

00F6₁₆番地

I²Cデータシフトレジスタ



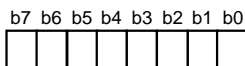
I²Cデータシフトレジスタ1(S0) 【00F6₁₆番地】

b	ビット名	機 能	リット時	R:W
0~7	D0~D7	受信データの格納、又は送信データを書き込むための8ビットのシフトレジスタ	不定	R:W

注：MSTビットを“0”（スレープモード）にしてからI²Cデータシフトレジスタにデータを書き込む場合、8マシンサイクル以上の間隔を確保してください。

00F7₁₆番地

I²Cアドレスレジスタ



I²Cアドレスレジスタ(S0D) 【00F7₁₆番地】

b	ビット名	機 能	リット時	R:W
0	リード/ライトビット (RBW)	0: ライトビット 1: リードビット	0	R: -
1~7	スレープアドレス (SAD0~SAD6)	マスタから送信されるアドレスデータとこれらのビットの内容が比較されます	0	R:W

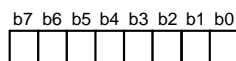
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

00F8₁₆番地

I²Cステータスレジスタ



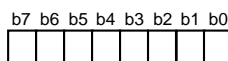
I²Cステータスレジスタ(S1)【00F8₁₆番地】

b	ビット名	機 能	リセット時	R/W
0	最終受信ビット(LRB)	0:最終ビット="0" 1:最終ビット="1" (注)	不定	R -
1	ジェネラルコール検出フラグ(AD0)	0:ジェネラルコール未検出 1:ジェネラルコール検出(注)	0	R -
2	スレープアドレス比較フラグ(AAS)	0:アドレス一致 1:アドレス不一致(注)	0	R -
3	アービトレーション・ロスト検出フラグ(AL)	0:未検出 1:検出(注)	0	R -
4	I ² C-BUSインタフェース割り込み要求ビット(PIN)	0:割り込み要求あり 1:割り込み要求なし	1	R/W
5	バスビジーフラグ(BB)	0:バスフリー 1:バスビジー	0	R/W
6,7	通信モード指定ビット(TRX,MST)	b7 b6 0 0:スレープ受信モード 0 1:スレープ送信モード 1 0:マスタ受信モード 1 1:マスタ送信モード	0	R/W

注. これらのビット又はフラグは読み出せますが、書き込めません。

00F9₁₆番地

I²Cコントロールレジスタ



I²Cコントロールレジスタ(S1D)【00F9₁₆番地】

b	ビット名	機 能	リセット時	R/W
0~2	ビットカウンタ(送/受信ビット数)(BC0-BC2)	b2 b1 b0 0 0 0 : 8 0 0 1 : 7 0 1 0 : 6 0 1 1 : 5 1 0 0 : 4 1 0 1 : 3 1 1 0 : 2 1 1 1 : 1	0	R/W
3	I ² C-BUSインタフェース使用許可ビット(ESO)	0:使用禁止 1:使用許可	0	R/W
4	データフォーマット選択ビット(ALS)	0:7ビットレジジングフォーマット 1:10ビットレジジングフォーマット	0	R/W
5	アドレッシングフォーマット選択ビット(10BIT SAD)	0:7ビットアドレッシングフォーマット 1:10ビットアドレッシングフォーマット	0	R/W
6,7	I ² C-BUSインタフェースとポートの接続制御ビット(BSEL0,BSEL1)	b7 b6 接続ポート (注) 0 0:なし 0 1:SCL1,SDA1 1 0:SCL2,SDA2 1 1:SCL1,SDA1,SCL2,SDA2	0	R/W

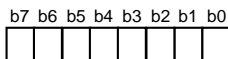
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

00FA₁₆番地

I²Cクロックコントロールレジスタ



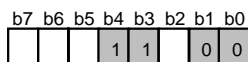
I²Cクロックコントロールレジスタ(S2)【00FA₁₆番地】

b	ビット名	機能	リセット時	R/W																														
0-4	SCL周波数制御ビット (CCR0 ~ CCR4)	<table border="1"> <thead> <tr> <th>レジスタ値 b4 ~ b0</th> <th>標準 クロックモード</th> <th>高速 クロックモード</th> </tr> </thead> <tbody> <tr> <td>00-02</td> <td>禁止</td> <td>禁止</td> </tr> <tr> <td>03</td> <td>禁止</td> <td>333</td> </tr> <tr> <td>04</td> <td>禁止</td> <td>250</td> </tr> <tr> <td>05</td> <td>100</td> <td>400(注)</td> </tr> <tr> <td>06</td> <td>83.3</td> <td>166</td> </tr> <tr> <td>...</td> <td>500/CCR値</td> <td>1000/CCR値</td> </tr> <tr> <td>1D</td> <td>17.2</td> <td>34.5</td> </tr> <tr> <td>1E</td> <td>16.6</td> <td>33.3</td> </tr> <tr> <td>1F</td> <td>16.1</td> <td>32.3</td> </tr> </tbody> </table> <p>(=4MHz,単位;KHz)</p>	レジスタ値 b4 ~ b0	標準 クロックモード	高速 クロックモード	00-02	禁止	禁止	03	禁止	333	04	禁止	250	05	100	400(注)	06	83.3	166	...	500/CCR値	1000/CCR値	1D	17.2	34.5	1E	16.6	33.3	1F	16.1	32.3	0	R/W
レジスタ値 b4 ~ b0	標準 クロックモード	高速 クロックモード																																
00-02	禁止	禁止																																
03	禁止	333																																
04	禁止	250																																
05	100	400(注)																																
06	83.3	166																																
...	500/CCR値	1000/CCR値																																
1D	17.2	34.5																																
1E	16.6	33.3																																
1F	16.1	32.3																																
5	SCLモード指定ビット (FAST MODE)	0: 標準クロックモード 1: 高速クロックモード	0	R/W																														
6	アックビット (ACK BIT)	0: アック返す 1: アック返さない	0	R/W																														
7	アックロックビット (ACK)	0: アックロックなし 1: アックロックあり	0	R/W																														

注. 高速クロックモード,400KHz時のデューティは“0”期間:“1”期間=3:2
それ以外のデューティは“0”期間:“1”期間=1:1

00FB₁₆番地

CPUモードレジスタ



CPUモードレジスタ (CM)【00FB₁₆番地】

b	ビット名	機能	リセット時	R/W								
0,1	プロセッサモードビット (CM0, CM1)	<table border="1"> <thead> <tr> <th>b1 b0</th> <th>機能</th> </tr> </thead> <tbody> <tr> <td>0 0</td> <td>シングルチップモード</td> </tr> <tr> <td>0 1</td> <td rowspan="3">使用禁止</td> </tr> <tr> <td>1 0</td> </tr> <tr> <td>1 1</td> </tr> </tbody> </table>	b1 b0	機能	0 0	シングルチップモード	0 1	使用禁止	1 0	1 1	0	R/W
b1 b0	機能											
0 0	シングルチップモード											
0 1	使用禁止											
1 0												
1 1												
2	スタックページ選択ビット (CM2)(注)	0: 0ページ 1: 1ページ	1	R/W								
3,4	これらのビットは“1”に固定してください。		1	R/W								
5	X _{COU} T駆動能力選択ビット (CM5)	0: LOW 1: HIGH	1	R/W								
6	メインクロック停止ビット (CM6)	0: 発振 1: 停止	0	R/W								
7	内部システムクロック選択 ビット(CM7)	0: X _{IN} -X _{OUT} 選択(高速モード) 1: X _{CIN} -X _{COU} T選択(低速モード)	0	R/W								

注. このビットはリセット解除時、“1”となるため、プログラム作成時ご注意ください。

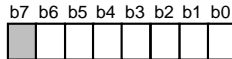
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

00FC₁₆番地

割り込み要求レジスタ1



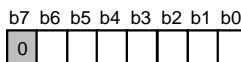
割り込み要求レジスタ1(IREQ1) 【00FC₁₆番地】

b	ビット名	機能	リセット時	R	W
0	タイマ1割り込み要求ビット (TM1R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
1	タイマ2割り込み要求ビット (TM2R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
2	タイマ3割り込み要求ビット (TM3R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
3	タイマ4割り込み要求ビット (TM4R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
4	OSD割り込み要求ビット (OSDR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
5	VSYNC割り込み要求ビット (VSCR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
6	A-D変換・INT3割り込み要求ビット(ADR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
7	このビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

*. ソフトウェアによって“0”にできますが、“1”にはできません。

00FD₁₆番地

割り込み要求レジスタ2



割り込み要求レジスタ2(IREQ2) 【00FD₁₆番地】

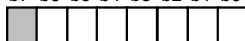
b	ビット名	機能	リセット時	R	W
0	INT1割り込み要求ビット (IN1R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
1	データライザ割り込み要求ビット(DSR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
2	シリアルI/O割り込み要求ビット(SIOR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
3	f(XIN)/4096・スプライトOSD割り込み要求ビット(CKR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
4	INT2割り込み要求ビット(IN2R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
5	マルチC-BUSインタフェース割り込み要求ビット(IICR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
6	タイマ5・6割り込み要求ビット(TM56R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
7	このビットは“0”に固定してください。		0	R	W

*. ソフトウェアによって“0”にできますが、“1”にはできません。

00FE₁₆番地

割り込み制御レジスタ1

b7 b6 b5 b4 b3 b2 b1 b0

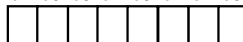
割り込み制御レジスタ1(ICON1)【00FE₁₆番地】

b	ビット名	機能	リセット時	R	W
0	タイマ1割り込み許可ビット (TM1E)	0: 割り込み禁止 1: 割り込み許可	0	R	W
1	タイマ2割り込み許可ビット (TM2E)	0: 割り込み禁止 1: 割り込み許可	0	R	W
2	タイマ3割り込み許可ビット (TM3E)	0: 割り込み禁止 1: 割り込み許可	0	R	W
3	タイマ4割り込み許可ビット (TM4E)	0: 割り込み禁止 1: 割り込み許可	0	R	W
4	OSD割り込み許可ビット (OSDE)	0: 割り込み禁止 1: 割り込み許可	0	R	W
5	VSYNC割り込み許可ビット (VSCE)	0: 割り込み禁止 1: 割り込み許可	0	R	W
6	A-D変換・INT3割り込み許可ビット (ADE)	0: 割り込み禁止 1: 割り込み許可	0	R	W
7	このビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

00FF₁₆番地

割り込み制御レジスタ2

b7 b6 b5 b4 b3 b2 b1 b0

割り込み制御レジスタ2(ICON2)【00FF₁₆番地】

b	ビット名	機能	リセット時	R	W
0	INT1割り込み許可ビット (IN1E)	0: 割り込み禁止 1: 割り込み許可	0	R	W
1	データスライサ割り込み許可ビット (DSE)	0: 割り込み禁止 1: 割り込み許可	0	R	W
2	シリアルI/O割り込み許可ビット (SIOE)	0: 割り込み禁止 1: 割り込み許可	0	R	W
3	f(X _{IN})/4096・スプライトOSD割り込み許可ビット (CKE)	0: 割り込み禁止 1: 割り込み許可	0	R	W
4	INT2割り込み許可ビット (IN2E)	0: 割り込み禁止 1: 割り込み許可	0	R	W
5	マルチスライスC-BUSインタフェース割り込み許可ビット (IICE)	0: 割り込み禁止 1: 割り込み許可	0	R	W
6	タイマ5・6割り込み許可ビット (TM56E)	0: 割り込み禁止 1: 割り込み許可	0	R	W
7	タイマ5・6割り込み切り替えビット (TM56S)	0: タイマ5 1: タイマ6	0	R	W

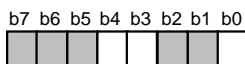
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

020A₁₆番地

PWMモードレジスタ1

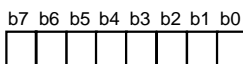


PWMモードレジスタ1(PN) 【020A₁₆番地】

b	ビット名	機能	リセット時	R	W
0	PWMカウントソース選択ビット (PN0)	0: 供給 1: 停止	0	R	W
1, 2	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
3	PWM出力極性選択ビット (PN3)	0: 正極性 1: 負極性	0	R	W
4	P0 ₃ /PWM7出力選択ビット (PN4)	0: P0 ₃ 出力 1: PWM7出力	0	R	W
5~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

020B₁₆番地

PWMモードレジスタ2



PWMモードレジスタ2(PW) 【020B₁₆番地】

b	ビット名	機能	リセット時	R	W
0	P0 ₄ /PWM0出力選択ビット (PW0)	0: P0 ₄ 出力 1: PWM0出力	0	R	W
1	P0 ₅ /PWM1出力選択ビット (PW1)	0: P0 ₅ 出力 1: PWM1出力	0	R	W
2	P0 ₆ /PWM2出力選択ビット (PW2)	0: P0 ₆ 出力 1: PWM2出力	0	R	W
3	P0 ₇ /PWM3出力選択ビット (PW3)	0: P0 ₇ 出力 1: PWM3出力	0	R	W
4	P0 ₀ /PWM4出力選択ビット (PW4)	0: P0 ₀ 出力 1: PWM4出力	0	R	W
5	P0 ₁ /PWM5出力選択ビット (PW5)	0: P0 ₁ 出力 1: PWM5出力	0	R	W
6	P0 ₂ /PWM6出力選択ビット (PW6)	0: P0 ₂ 出力 1: PWM6出力	0	R	W
7	P5 ₀ /PWM7出力選択ビット (PW7)	0: P5 ₀ 出力 1: PWM7出力	0	R	W

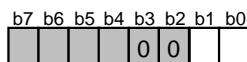
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

0210₁₆番地

ROM訂正許可レジスタ

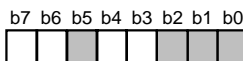


ROM訂正許可レジスタ(RCR)【0210₁₆番地】

b	ビット名	機能	リセット時	R	W
0	ブロック1許可ビット (RCR0)	0: 使用禁止 1: 使用許可	0	R	W
1	ブロック2許可ビット (RCR1)	0: 使用禁止 1: 使用許可	0	R	W
2, 3	これらのビットは“0”に固定してください。		0	R	W
4~7	これらのビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

0212₁₆番地

割り込み入力極性レジスタ



割り込み入力極性レジスタ(IP)【0212₁₆番地】

b	ビット名	機能	リセット時	R	W
0~2	これらのビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
3	INT1極性切り替えビット (POL1)	0: 正極性 1: 負極性	0	R	W
4	INT2極性切り替えビット (POL2)	0: 正極性 1: 負極性	0	R	W
5	このビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
6	INT3極性切り替えビット (POL3)	0: 正極性 1: 負極性	0	R	W
7	A-D変換・INT3割り込み要因選択ビット (AD/INT3SEL)	0: INT3割り込み 1: A-D変換割り込み	0	R	W

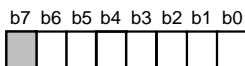
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

0213₁₆番地

シリアル/Oモードレジスタ



シリアル/Oモードレジスタ1(SM)【0213₁₆番地】

b	ビット名	機能	リセット時	R	W
0, 1	内部同期クロック選択ビット(SM0, SM1)	$b_1 \ b_0$ 0 0 : $f(X_{IN})/8$ 又は $f(X_{CIN})/8$ 0 1 : $f(X_{IN})/16$ 又は $f(X_{CIN})/16$ 1 0 : $f(X_{IN})/32$ 又は $f(X_{CIN})/32$ 1 1 : $f(X_{IN})/64$ 又は $f(X_{CIN})/64$	0	R	W
2	同期クロック選択ビット(SM2)	0 : 外部クロック 1 : 内部クロック	0	R	W
3	ポート機能選択ビット(SM3)	0 : P1 ₁ , P1 ₃ 1 : SCL1, SDA1	0	R	W
4	ポート機能選択ビット(SM4)	0 : P1 ₂ , P1 ₄ 1 : SCL2, SDA2	0	R	W
5	転送方向選択ビット(SM5)	0 : 最下位ビット(LSB)から転送 1 : 最上位ビット(MSB)から転送	0	R	W
6	SIN端子切り替えビット(SM6)	0 : P1 ₇ がSIN端子 1 : P7 ₂ がSIN端子	0	R	W
7	このビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

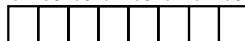
開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

0215₁₆番地

OSDコントロールレジスタ2

b7 b6 b5 b4 b3 b2 b1 b0



OSDコントロールレジスタ2 (OC2) 【0215₁₆番地】

b	ビット名	機能	リセット時	R	W		
0, 1	表示レイヤ選択 ビット (OC20, OC21)	b1 b0	レイヤ1	0	R	W	
		0 0	CC, OSD, CDOSD				—
		0 1	CC, OSD				CDOSD
		1 0	CC, CDOSD				OSD
		1 1	CC				CDOSD OSD
2	R, G, B信号出力選択 ビット(OC22)	0: デジタル出力 1: アナログ出力 (4階調) (注)	0	R	W		
3	ソリッドスペース 出力ビット(OC23)	0: OUT1出力 1: OUT2出力	0	R	W		
4	横ウインドウ/ブランク 制御ビット(OC24)	0: 動作しない 1: 動作する	0	R	W		
5	ウインドウ/ブランク 選択ビット1(OC25)	0: 横ブランク機能 1: 横ウインドウ機能	0	R	W		
6	ウインドウ/ブランク 選択ビット2(OC26)	0: 縦ブランク機能 1: 縦ウインドウ機能	0	R	W		
7	OSD割り込み要求 選択ビット(OC27)	0: レイヤ1のブロック表示終了時 1: レイヤ2のブロック表示終了時	0	R	W		

注. OSDポートコントロールレジスタのビット1を“1”にした場合、このビットの内容にかかわらず、4階調のアナログ値を2ビットのデジタル値に変換した値の、上位ビット(R1, G1, B1)がP17, P15, P16端子から、下位ビット(R0, G0, B0)がP17, P15, P16端子から出力されます。また、OSD機能を使用しない場合は、このビットを“0”にすることによって、消費電流を抑えることができます。

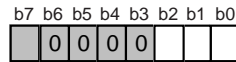
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

0216₁₆番地

クロックコントロールレジスタ



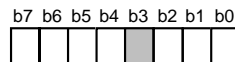
クロックコントロールレジスタ(CS)【0216₁₆番地】

b	ビット名	機能	リセット時	R	W
0	クロック選択ビット (CS0)	0: データスライサクロック 1: OSC1クロック	0	R	W
1, 2	OSC1発振モード選択ビット (CS1, CS2)	b2 b1 0 0: 32kHz発振モード 0 1: P6 ₃ , P6 ₄ の入力ポートとして使用(注1) 1 0: LC発振モード 1 1: セラミック・水晶発振モード	0	R	W
3~6	これらのビットは“0”に固定してください。		0	R	W
7	テスト用ビット (注2)		0	R	W

- 注1. P6₃, P6₄として使用する場合、00C7₁₆番地のビット7を“1”に設定してください。
- 注2. マスク版及びEPROM版に書き込むプログラムは、必ずビット7を“0”にしてください。ただし、エミュレータMCU版(M37280ERSS)の場合、クロックソースにデータスライサクロックを選択時、ソフトウェアデバッグはビット7を“1”の状態で行ってください。

0217₁₆番地

入出力極性コントロールレジスタ



入出力極性コントロールレジスタ(PC)【0217₁₆番地】

b	ビット名	機能	リセット時	R	W
0	Hsync入力極性切り替えビット(PC0)	0: 正極性入力 1: 負極性入力	0	R	W
1	Vsync入力極性切り替えビット(PC1)	0: 正極性入力 1: 負極性入力	0	R	W
2	R/G/B出力極性切り替えビット(PC2)	0: 正極性出力 1: 負極性出力	0	R	W
3	このビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
4	OUT1出力極性切り替えビット(PC4)	0: 正極性出力 1: 負極性出力	0	R	W
5	OUT2出力極性切り替えビット(PC5)	0: 正極性出力 1: 負極性出力	0	R	W
6	表示ドットライン選択ビット(PC6) (注)	0: 偶数フィールド時は <input type="checkbox"/> 奇数フィールド時は <input checked="" type="checkbox"/> 1: 偶数フィールド時は <input checked="" type="checkbox"/> 奇数フィールド時は <input type="checkbox"/>	0	R	W
7	フィールド判別フラグ (PC7) (注)	0: 偶数フィールド 1: 奇数フィールド	1	R	-

注. 対応図(図12.11.19)参照。

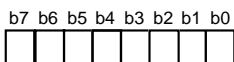
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

0218₁₆番地

ラスターカラーレジスタ



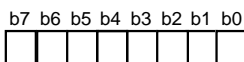
ラスターカラーレジスタ (RC) 【0218₁₆番地】

b	ビット名	機能	リセット時	R	W
0, 1	ラスターカラーR制御ビット(RC0, RC1)	b1 b0 0 0: 出力しない (注) 0 1: 1/3Vcc 1 0: 2/3Vcc 1 1: Vcc	0	R	W
2, 3	ラスターカラーG制御ビット(RC2, RC3)	b3 b2 0 0: 出力しない (注) 0 1: 1/3Vcc 1 0: 2/3Vcc 1 1: Vcc	0	R	W
4, 5	ラスターカラーB制御ビット(RC4, RC5)	b5 b4 0 0: 出力しない (注) 0 1: 1/3Vcc 1 0: 2/3Vcc 1 1: Vcc	0	R	W
6	ラスターカラーOUT1制御ビット(RC6)	0: 出力しない 1: 出力する	0	R	W
7	ラスターカラーOUT2制御ビット(RC7)	0: 出力しない 1: 出力する	0	R	W

注. デジタル出力を選択した場合、“00”以外の値でVcc出力します。

0219₁₆番地

OSDコントロールレジスタ3



OSDコントロールレジスタ3(OC3) 【0219₁₆番地】

b	ビット名	機能	リセット時	R	W
0	CCモード文字色選択ビット(OC30)	0: カラーパレット0~7 1: カラーパレット8~15	0	R	W
1, 2	CCモード文字背景色選択ビット(OC31, OC32) (注)	b2 b1 0 0: カラーパレット0~3 0 1: カラーパレット4~7 1 0: カラーパレット8~11 1 1: カラーパレット12~15	0	R	W
3	CDOSDモード文字色選択ビット(OC33)	0: カラーパレット0~7 1: カラーパレット8~15	0	R	W
4	スプライト色選択ビット(OC34)	0: カラーパレット0~7 1: カラーパレット8~15	0	R	W
5	OSDモードウィンドウ制御ビット(OC35)	0: ウィンドウOFF 1: ウィンドウON	0	R	W
6	CCモードウィンドウ制御ビット(OC36)	0: ウィンドウOFF 1: ウィンドウON	0	R	W
7	CDOSDモードウィンドウ制御ビット(OC37)	0: ウィンドウOFF 1: ウィンドウON	0	R	W

注. ソリッドスペース (OUT1出力選択時) はこのレジスタ値にかかわらず、常にカラーパレット8が選択されます。

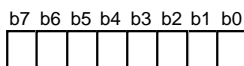
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

021C₁₆番地

トップボーダーコントロールレジスタ1



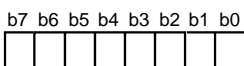
トップボーダーコントロールレジスタ1 (TB1) 【021C₁₆番地】

b	ビット名	機能	セット時	R/W
0~7	上端制御ビット (TB10~TB17)	上端位置(下位8ビット) $T_H \times (\text{TB2の下部2ビットの設定値} \times 16^2)$ $+ \text{TB1の上部4ビットの設定値} \times 16^1$ $+ \text{TB1の下部4ビットの設定値} \times 16^0$	不定	R/W

- 注1. TB2= "00₁₆" のとき, TB1に "00₁₆" 又は "01₁₆" を設定しないでください。
 2. T_H: Hsyncの周期
 3. TB2: トップボーダーコントロールレジスタ2

021D₁₆番地

ボトムボーダーコントロールレジスタ1



ボトムボーダーコントロールレジスタ1 (BB1) 【021D₁₆番地】

b	ビット名	機能	セット時	R/W
0~7	下端制御ビット (BB10~BB17)	下端位置(下位8ビット) $T_H \times (\text{BB2の下部2ビットの設定値} \times 16^2)$ $+ \text{BB1の上部4ビットの設定値} \times 16^1$ $+ \text{BB1の下部4ビットの設定値} \times 16^0$	不定	R/W

- 注1. $(\text{TB1} + \text{TB2} \times 16^2) < (\text{BB1} + \text{BB2} \times 16^2)$ となるように値を設定してください。
 2. T_H: Hsyncの周期
 3. BB2: ボトムボーダーコントロールレジスタ2

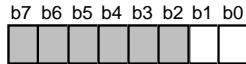
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

021E₁₆番地

トップボーダーコントロールレジスタ2



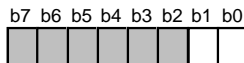
トップボーダーコントロールレジスタ2 (TB2) 【021E₁₆番地】

b	ビット名	機能	セット時	R	W
0, 1	上端制御ビット (TB20, TB21)	上端位置(上位2ビット) $T_H \times (\text{TB2の下部2ビットの設定値} \times 16^2 + \text{TB1の上部4ビットの設定値} \times 16^1 + \text{TB1の下部4ビットの設定値} \times 16^0)$	不定	R	W
2~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は不定です。		不定	R	-

- 注1. TB2= "00₁₆" のとき, TB1に "00₁₆" 又は "01₁₆" を設定しないでください。
 2. T_H: HSYNCの周期
 3. TB1: トップボーダーコントロールレジスタ1

021F₁₆番地

ボトムボーダーコントロールレジスタ2



ボトムボーダーコントロールレジスタ2 (BB2) 【021F₁₆番地】

b	ビット名	機能	セット時	R	W
0, 1	下端制御ビット (BB20, BB21)	下端位置(上位2ビット) $T_H \times (\text{BB2の下部2ビットの設定値} \times 16^2 + \text{BB1の上部4ビットの設定値} \times 16^1 + \text{BB1の下部4ビットの設定値} \times 16^0)$	不定	R	W
2~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は不定です。		不定	R	-

- 注1. $(\text{TB1} + \text{TB2} \times 16^2) < (\text{BB1} + \text{BB2} \times 16^2)$ となるように値を設定してください。
 2. T_H: HSYNCの周期
 3. BB1: ボトムボーダーコントロールレジスタ1

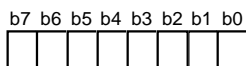
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

0220₁₆ ~ 022F₁₆番地

垂直位置レジスタ1i



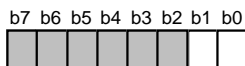
垂直位置レジスタ1i (VP1i)(i=1 ~ 16) 【0220₁₆ - 022F₁₆番地】

b	ビット名	機能	セット時	R	W
0~7	垂直表示開始位置制御ビット (注1) (VP1i0 ~ VP1i7)	垂直表示開始位置(下位8ビット) $T_H \times (VP2i$ の下位2ビットの設定値 $\times 16^2$ $+VP1i$ の上位4ビットの設定値 $\times 16^1$ $+VP1i$ の下位4ビットの設定値 $\times 16^0$)	不定	R	W

- 注1. VP2i= "00₁₆" のとき, VP1iは "00₁₆" 又は "01₁₆" を設定しないでください。
2. T_H: Hsyncの周期
3. VP2i: 垂直位置レジスタ2i

0230₁₆ ~ 023F₁₆番地

垂直位置レジスタ2i



垂直位置レジスタ2i (VP2i)(i=1 ~ 16) 【0230₁₆ - 023F₁₆番地】

b	ビット名	機能	セット時	R	W
0, 1	垂直表示開始位置制御ビット (注1) (VP2i0, VP2i1)	垂直表示開始位置(上位2ビット) $T_H \times (VP2i$ の下位2ビットの設定値 $\times 16^2$ $+VP1i$ の上位4ビットの設定値 $\times 16^1$ $+VP1i$ の下位4ビットの設定値 $\times 16^0$)	不定	R	W
2~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は不定です。		不定	R	-

- 注1. VP2i= "00₁₆" のとき, VP1iは "00₁₆" 又は "01₁₆" を設定しないでください。
2. T_H: Hsyncの周期
3. VP1i: 垂直位置レジスタ1i

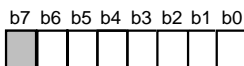
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

0241₁₆ ~ 0247₁₆, 0249₁₆ ~ 024F₁₆番地

カラーパレットレジスタ*i*



カラーパレットレジスタ*i* (CRI) (*i* = 1 ~ 7, 9 ~ 15) 【0241₁₆ ~ 0247₁₆, 0249₁₆ ~ 024F₁₆番地】

b	ビット名	機 能	セット時	R;W
0, 1	R信号出力制御ビット (CRi0, CRi1)	b ₁ b ₀ 0 0: 出力しない(注) 0 1: 1/3V _{cc} 1 0: 2/3V _{cc} 1 1: V _{cc}	不定	R;W
2, 3	G信号出力制御ビット (CRi2, CRi3)	b ₃ b ₂ 0 0: 出力しない(注) 0 1: 1/3V _{cc} 1 0: 2/3V _{cc} 1 1: V _{cc}	不定	R;W
4, 5	B信号出力制御ビット (CRi4, CRi5)	b ₅ b ₄ 0 0: 出力しない(注) 0 1: 1/3V _{cc} 1 0: 2/3V _{cc} 1 1: V _{cc}	不定	R;W
6	OUT1出力制御ビット (CRi6)	0: 出力しない 1: 出力する	不定	R;W
7	このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は不定です。		不定	R;-

注. デジタル出力を選択した場合、“00”以外の値でV_{cc}出力します。

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

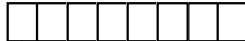
開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

0250₁₆番地

レフトボーダーコントロールレジスタ1

b7 b6 b5 b4 b3 b2 b1 b0



レフトボーダーコントロールレジスタ1(LB1)【0250₁₆番地】

b	ビット名	機能	リセット時	R	W
0	左端制御ビット (LB10 ~ LB17)	左端位置(下位8ビット) $T_{osc} \times (\text{LB2の下位3ビットの設定値} \times 16^2 + \text{LB1の上位4ビットの設定値} \times 16^1 + \text{LB1の下位4ビットの設定値} \times 16^0)$	1	R	W
1~7			0		

- 注1. LB1 = LB2 = "00₁₆" を設定しないでください。
 2. $(\text{LB1} + \text{LB2} \times 16^2) < (\text{RB1} + \text{RB2} \times 16^2)$ となるように値を設定してください。
 3. T_{osc} : OSD用クロック発振周期
 4. LB2: レフトボーダーコントロールレジスタ2

0251₁₆番地

レフトボーダーコントロールレジスタ2

b7 b6 b5 b4 b3 b2 b1 b0



レフトボーダーコントロールレジスタ2(LB2)【0251₁₆番地】

b	ビット名	機能	リセット時	R	W
0~2	左端制御ビット (LB20 ~ LB22)	左端終了位置(上位3ビット) $T_{osc} \times (\text{LB2の下位3ビットの設定値} \times 16^2 + \text{LB1の上位4ビットの設定値} \times 16^1 + \text{LB1の下位4ビットの設定値} \times 16^0)$	0	R	W
3~7		これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は "0" です。	0	R	-

- 注1. LB1 = LB2 = "00₁₆" を設定しないでください。
 2. $(\text{LB1} + \text{LB2} \times 16^2) < (\text{RB1} + \text{RB2} \times 16^2)$ となるように値を設定してください。
 3. T_{osc} : OSD用クロック発振周期
 4. LB1: レフトボーダーコントロールレジスタ1

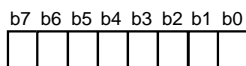
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

0252₁₆番地

ライトボーダーコントロールレジスタ1



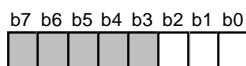
ライトボーダーコントロールレジスタ1 (RB1) 【0252₁₆番地】

b	ビット名	機能	セット時	R	W
0~7	右端制御ビット (RB10~RB17)	右端位置(下位8ビット) $T_{osc} \times (\text{RB2の下位3ビットの設定値} \times 16^2 + \text{RB1の上位4ビットの設定値} \times 16^1 + \text{RB1の下位4ビットの設定値} \times 16^0)$	1	R	W

- 注1. $(\text{LB1} + \text{LB2} \times 16^2) < (\text{RB1} + \text{RB2} \times 16^2)$ となるように値を設定してください。
 2. T_{osc} : OSD用クロック発振周期
 3. RB2: ライトボーダーコントロールレジスタ2

0253₁₆番地

ライトボーダーコントロールレジスタ2



ライトボーダーコントロールレジスタ2 (RB2) 【0253₁₆番地】

b	ビット名	機能	セット時	R	W
0~2	右端制御ビット (RB20~RB22)	右端位置(上位3ビット) $T_{osc} \times (\text{RB2の下位3ビットの設定値} \times 16^2 + \text{RB1の上位4ビットの設定値} \times 16^1 + \text{RB1の下位4ビットの設定値} \times 16^0)$	1	R	W
3~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

- 注1. $(\text{LB1} + \text{LB2} \times 16^2) < (\text{RB1} + \text{RB2} \times 16^2)$ となるように値を設定してください。
 2. T_{osc} : OSD用クロック発振周期
 3. RB1: ライトボーダーコントロールレジスタ1

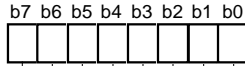
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

0254₁₆番地

スプライト垂直位置レジスタ1



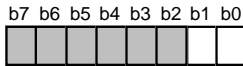
スプライト垂直位置レジスタ1 (VS1) 【0254₁₆番地】

b	ビット名	機能	リセット時	R:W
0	スプライトOSD 垂直表示開始位置 制御ビット	水平表示開始位置(下位8ビット) $T_H \times (VS2\text{の下位2ビットの設定値} \times 16^2$ $+VS1\text{の上位4ビットの設定値} \times 16^1$ $+VS1\text{の下位4ビットの設定値} \times 16^0)$	1	R:W
1~7	スプライトOSD 垂直表示開始位置 制御ビット (VS10~VS17)		0	-

- 注1. VS1=VS2= "00₁₆" は設定しないでください。
2. T_H: Hsyncの周期
3. VS2: スプライト垂直位置レジスタ2

0255₁₆番地

スプライト垂直位置レジスタ2



スプライト垂直位置レジスタ2 (VS2) 【0255₁₆番地】

b	ビット名	機能	リセット時	R:W
0,1	スプライトOSD 垂直開始位置 制御ビット (VS20, VS21)	垂直表示開始位置(上位2ビット) $T_H \times (VS2\text{の下位2ビットの設定値} \times 16^2$ $+VS1\text{の上位4ビットの設定値} \times 16^1$ $+VS1\text{の下位4ビットの設定値} \times 16^0)$	0	R:W
2~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は "0" です。		0	R:-

- 注1. VS1=VS2= "00₁₆" は設定しないでください。
2. T_H: Hsyncの周期
3. VS1: スプライト垂直位置レジスタ1

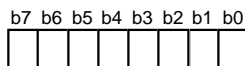
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

0256₁₆番地

スプライト水平位置レジスタ1



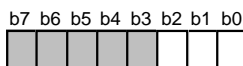
スプライト水平位置レジスタ1 (HS1) 【0256₁₆番地】

b	ビット名	機能	リセット時	R	W
0~7	スプライトOSD 水平表示開始位置 制御ビット (HS10 ~ HS17)	水平表示開始位置(下位8ビット) $T_{osc} \times (\text{HS2の下位3ビットの設定値} \times 16^2$ $+ \text{HS1の上位4ビットの設定値} \times 16^1$ $+ \text{HS1の下位4ビットの設定値} \times 16^0)$	不定	R	W

- 注1. HS2= "00₁₆" のとき、HS1< "30₁₆" を設定しないでください。
 2. T_{osc}: OSD用クロック発振周期
 3. HS2: スプライト水平位置レジスタ2

0257₁₆番地

スプライト水平位置レジスタ2



スプライト水平位置レジスタ2 (HS2) 【0257₁₆番地】

b	ビット名	機能	リセット時	R	W
0~2	スプライトOSD 水平開始位置 制御ビット (HS20 ~ HS22)	水平表示開始位置(上位3ビット) $T_{osc} \times (\text{HS2の下位3ビットの設定値} \times 16^2$ $+ \text{HS1の上位4ビットの設定値} \times 16^1$ $+ \text{HS1の下位4ビットの設定値} \times 16^0)$	不定	R	W
3~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は "0" です。		0	R	-

- 注1. HS2= "00₁₆" のとき、HS1< "30₁₆" を設定しないでください。
 2. T_{osc}: OSD用クロック発振周期
 3. HS1: スプライト水平位置レジスタ1

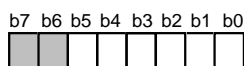
三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

0258₁₆番地

スプライトOSD制御レジスタ



スプライトOSD制御レジスタ (SC) 【0258₁₆番地】

b	ビット名	機能	リセット時	R	W
0	スプライトOSD 制御ビット (SC0)	0: 動作しない 1: 動作する	0	R	W
1	プリ分周比選択 ビット (SC1)	0: プリ分周比1 1: プリ分周比2	0	R	W
2, 3	ドットサイズ選択 ビット (SC2, SC3)	b3 b2 0 0: 1Tc × 1/2H 0 1: 1Tc × 1H 1 0: 2Tc × 1H 1 1: 2Tc × 2H	0	R	W
4	割り込み発生位置 選択ビット (SC4)	0: 縦20ドット表示後 1: 縦10ドット及び20ドット表示後	0	R	W
5	XIN/4096・スプライト 割り込み要因 切り換えビット (SC5)	0: XIN/4096割り込み 1: スプライトOSD割り込み	0	R	W
6, 7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

注1. Tc : プリ分周したOSD用クロック周期
2. H : Hsync

三菱マイクロコンピュータ
M37280MF-XXXSP, M37280MK-XXXSP
M37280EKSP

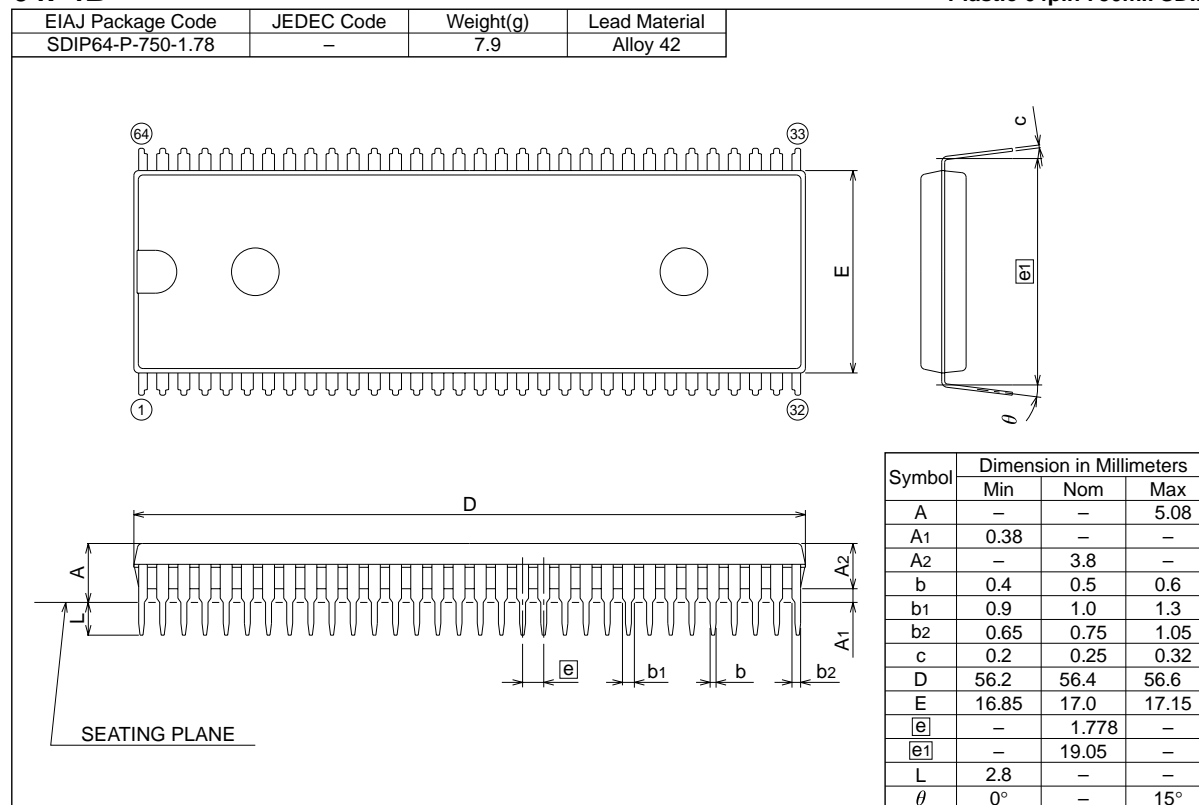
開発中

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER with CLOSED CAPTION DECODER
and ON-SCREEN DISPLAY CONTROLLER

32. パッケージ外形寸法図

64P4B

Plastic 64pin 750mil SDIP



開発中

MEMO

開発中

MEMO

開発中

MEMO

改訂履歴

M37280MF-XXXSP, M37280MK-XXXSP, M37280EKSP
データシート

Rev. No.	改訂内容	Rev. date
1.0	PDF ファイル初版発行	980731