

ハイサイド MOSFET 内蔵、同期整流降圧型または昇降圧型、2.5A 出力レギュレータ

ISL85402

ISL85402 はオン抵抗 125mΩ のハイサイド MOSFET とローサイド・ドライバを内蔵した同期整流降圧型コントローラです。3V ~ 36V までの広い電源電圧範囲で動作します。出力可能な電流は放熱条件により決まり、出力電圧 5V、入力電圧範囲 8V ~ 30V、スイッチング周波数 500kHz、周囲温度 +85℃、静止大気を条件としたときに、連続で 2.5A です。実際のアプリケーションで得られる最大出力電流は、IC 内部の電力損失によってダイ温度が +125℃ を超えない範囲で、入力電圧、出力電圧、デューティサイクル、スイッチング周波数、基板レイアウト、周囲温度などによって異なります。詳細は 13 ページの「出力電流」セクションを参照してください。

ISL85402 は強制 PWM モードか PFM モードのいずれかのモードで動作します。PFM モード時の自己消費電流は 180μA です (AUXVCC に V_{OUT} を接続したとき)。さまざまなアプリケーションに対応できるように、PFM モードと PWM モードの負荷境界はユーザーが設定できます。

同期整流降圧型のときに MOSFET を駆動するローサイド・ドライバを内蔵しています。標準的な非同期整流降圧型のときはローサイド・ドライバを使用する必要はありません。昇降圧型としたときは、同じ ISL85402 で構成した降圧ステージのプリレギュレータとして、ローサイド・ドライバを使って昇圧コンバータを駆動します。昇降圧型を用いると入力電圧範囲の下限を 3V 以下にまで上げられます (5 ページの「アプリケーション回路例 III - 昇降圧型コンバータ」を参照してください)。

堅牢性を高める電流保護機能を搭載しています。スイッチング・サイクルごとに電流を制限するピーク電流モード制御を採用するとともに、電流制限状態では周波数フォールドバックを行います。また、短絡条件でも信頼性の高い動作を保証する hiccup (脈動) 過電流モードも実装しています。

このほか、過電圧保護や過熱保護などの機能を搭載しています。

特長

- 広入力電圧範囲 3V ~ 36V
- 動作モード
 - 強制 PWM モード
 - PFM モード、PFM/PWM 境界を設定可
- 自己消費電流 300μA (PFM、無負荷)、180μA 入力自己消費電流 (PFM、無負荷、AUXVCC に V_{OUT} を接続)
- スタンバイ入力電流 3μA 以下 (IC ディスエーブル時)
- 動作トポロジ
 - 同期整流降圧型
 - 非同期整流降圧型
 - 2 ステージ昇降圧型
- スwitching 周波数 200kHz ~ 2.2MHz、外部同期可能
- 電圧レギュレーション精度 ±1%
- 信頼性を高める過電流保護機能
 - 温度補償型電流センス
 - サイクルごとの電流制限と周波数フォールドバック
 - ワorst ケースとなる出力短絡状態から IC を保護する hiccup モード
- 20 Ld 4×4mm QFN パッケージ
- 鉛フリー (RoHS 準拠)

アプリケーション

- 汎用電源
- 24V バスパワー
- バッテリパワー
- ポイント・オブ・ロード電源
- 組み込みプロセッサと I/O 用電源

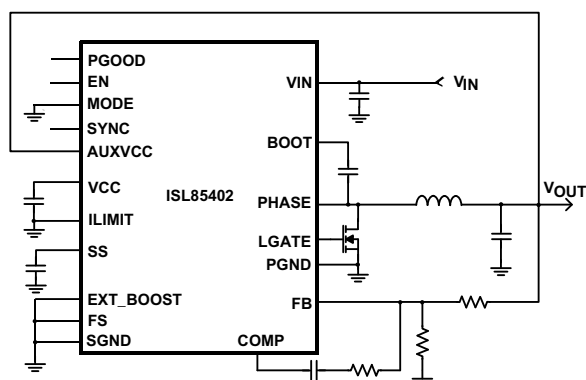


図 1. アプリケーション回路例

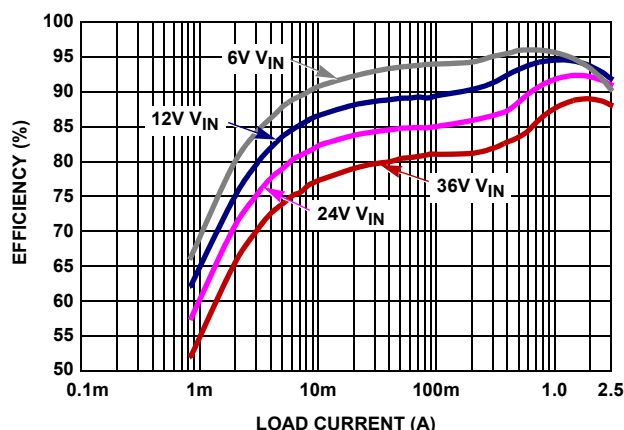
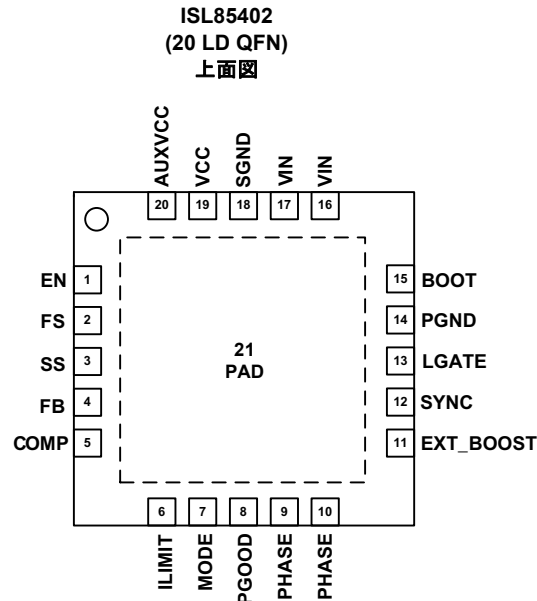


図 2. 効率、同期整流降圧型、PFM モード、
V_{OUT} = 5V、T_A = +25℃

ISL85402

ピン配置



ピンの説明

名称	ピン番号	説明
EN	1	EN ピンを開放のまま使用するか High レベルを与えると、コントローラはイネーブルになります。EN ピンに Low レベルを与えるとコントローラはディスエーブルになります。信号電圧範囲は 0V ~ 5.5V です。
FS	2	FS ピンを VCC またはグラウンドに接続するか開放のまま使用すると、スイッチング周波数は 500kHz に設定されます。任意のスイッチング周波数を設定するには、FS ピンとグラウンドの間に抵抗を接続します。
SS	3	グラウンドとの間にコンデンサを接続してください。このピンに接続したコンデンサと、内蔵の 5 μ A 電流源によって、コンバータのソフトスタート時間が決まります。SS 電圧の上昇をモニタする外部端子としても使えます。
FB	4	電圧帰還誤差アンプの反転入力です。V _{OUT} と FB ピンの間に適切な値の抵抗を接続することによって、電源レール（から最大デューティサイクルによる低下と電圧降下を引いた電圧）を上限とし、0.8V リファレンス電圧を下限とする範囲で、出力電圧を設定できます。ループ補償用に COMP ピンと FB ピンの間に RC ネットワークを接続します。FB ピンは過電圧状態のモニタにも使用されます。
COMP	5	電圧帰還誤差アンプの出力です。
ILIMIT	6	電流制限を設定します。このピンを VCC またはグラウンドに接続するか開放のまま使用すると、電流制限スレッシュホールドはデフォルトの 3.6A に設定されます。電流制限値を設定するには ILIMIT ピンとグラウンドの間に抵抗を接続します。
MODE	7	モード選択ピンです。MODE ピンをグラウンドに接続すると強制 PWM モードになります。開放のまま使用するか VCC に接続すると、ピーク・インダクタ電流がデフォルト・スレッシュホールドの 700mA を下回ったときに、PFM モードが有効になります。PFM モードと PWM モードの電流境界スレッシュホールドを設定するには、MODE ピンとグラウンドの間に抵抗を設定します。詳細は 12 ページの「PFM モードの動作」セクションを参照してください。
PGOOD	8	PGOOD はオープン・ドレイン出力で、出力がレギュレーション電圧範囲を逸脱したとき（OV または UV）、または EN ピンに Low が与えられたときに、即座に Low を出力します。PGOOD には出力パワーアップ時（VO > 90%）に 1000 サイクル分の固定ディレイが設定されています。
PHASE	9, 10	出力インダクタを接続する PHASE ノードピンです。内蔵ハイサイド N チャネル MOSFET のソースが接続されています。
EXT_BOOST	11	昇圧モードの設定と、昇圧コンバータの入力となるバッテリー電圧のモニタに使用します。VCC の POR 後に EXT_BOOST ピン電圧が 200mV より低い場合、コントローラは同期 / 非同期整流降圧モードに移行し、VCC が POR 立ち下がりがスレッシュホールドを下回るまでその状態を維持します。VCC POR 後に EXT_BOOST ピン電圧が 200mV より高い場合、コントローラは昇圧モードに移行し、その状態を維持します。昇圧モードのとき、ローサイド・ドライバは、昇圧スイッチを駆動するために、ハイサイド・ドライバと同じデューティサイクルの PWM 信号を出力します。昇圧モードのとき、EXT_BOOST ピンに接続した抵抗分圧回路を介して入力電圧をモニタします。上側スレッシュホールド電圧とヒステリシス電圧は抵抗の分圧比で設定します。EXT_BOOST ピン電圧が 0.8V を超えると、昇圧コンバータ用の PWM 出力（LGATE）はディスエーブルされます。EXT_BOOST ピン電圧が 0.8V からヒステリシス電圧を減じた電圧以下になると、昇圧 PWM 出力がイネーブルになります。昇圧モード動作で PWM 出力がイネーブルのとき、PFM モードはディスエーブルになります。詳細は 13 ページの「昇圧コンバータの動作」セクションを参照してください。

ピンの説明 (続き)

名称	ピン番号	説明
SYNC	12	2 個以上の ISL85402 の同期に使用するピンです。互いの SYNC ピンを接続すると複数の ISL85402 の同期動作が可能です。マスタ IC とスレーブ IC との間で 180° の位相シフトが自動的に設定されます。内部発振回路を外部クロックにロックさせるには、SYNC ピンに矩形波のクロック信号を与えます (IC 内部発振周波数よりも 10% 高い周波数で、パルス幅は 150ns 以上)。電圧範囲は 0V ~ 5.5V です。外部同期機能を使用しない場合、SYNC ピンは開放のまま使用してください。
LGATE	13	同期整流降圧型モードで動作させるときは、高い効率を得るために、LGATE 信号を使ってローサイド MOSFET を駆動します。非同期整流降圧型モードでローサイドのパワーデバイスとしてダイオードを使用する場合は、VCC がスタートアップする前に LGATE を VCC に接続しておき、ローサイド・ドライバ (LGATE) をディスエーブルしてください。昇圧型モードで動作させるときは、LGATE 信号を使って昇圧パワー MOSFET を駆動します。昇圧制御 PWM 信号は降圧制御 PWM 信号と同じです。
PGND	14	ドライバを含むパワーフローのグラウンドです。面積の広いグラウンド層に接続してください。
BOOT	15	BOOT はハイサイド MOSFET ドライバに与えるバイアス電圧です。ブートストラップ回路を使って、内蔵 N チャネル MOSFET の駆動に適した電圧を生成します。昇圧充電回路は IC に内蔵されています。外付けブート・ダイオードは必要ありません。BOOT ピンと PHASE ピンの間に 1μF のセラミック・コンデンサを接続してください。
VIN	16, 17	入力電源レールを与えます。このピンには、内蔵ハイサイド MOSFET のドレインと、バイアス電圧を生成する内蔵リニアレギュレータの入力が、IC 内部で接続されています。電圧範囲は 3V ~ 36V です。IC はスイッチング動作を行うため、VIN ピンに印加する動作入力電圧は 36V 以下でなければなりません。絶対最大定格を超えなければ、スイッチングで生じる瞬間的 (数 ns の長さ) な電圧リンキング・スパイクが許容されます。
SGND	18	IC の制御部とモニタ部のリターンパスです。ノイズのないグラウンド層に接続してください。
VCC	19	ドライバを含む IC 内部にバイアス電圧を供給する、内蔵リニアレギュレータの出力ピンです。VCC とグラウンドの間に 4.7μF 以上のデカップリング・コンデンサを接続してください。
AUXVCC	7	内蔵補助リニアレギュレータの電圧入力です。パワーアップ後にレギュレータから電源を供給できます。そのような構成にすると IC 内部の消費電力が抑えられます。補助 LDO の入力電圧範囲は 3V ~ 20V です。昇圧型モード動作のとき、AUXVCC ピンは昇圧出力の過電圧検出ピンとして機能します。抵抗分圧回路を介して昇圧出力をモニタします。AUXVCC ピン電圧が 0.8V を超えると昇圧 PWM はディスエーブルになります。AUXVCC ピン電圧が (0.8V - ヒステリシス電圧) を下回ると昇圧 PWM はイネーブルになります。電圧範囲は 0V ~ 20V です。
PAD	21	パッケージ底面にあるサーマルパッドです。IC 内部ではいかなる電位にも接続されていません。基板レイアウト設計では、熱インピーダンスを下げるために、できるだけ面積の広いグラウンド層に接続してください。

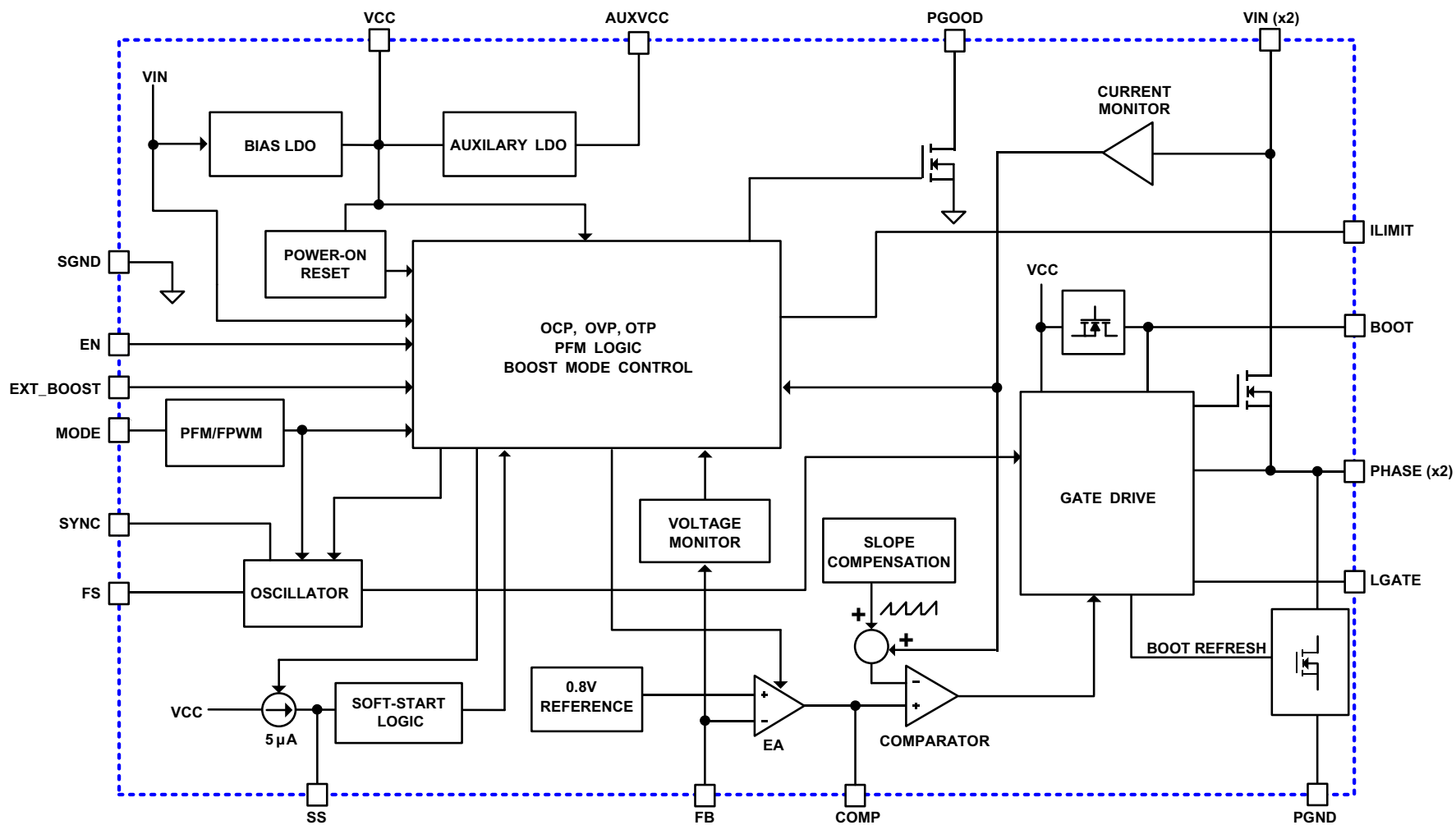
注文情報

部品番号 (備考 1、2、3)	マーキング	温度範囲 (°C)	パッケージ (鉛フリー)	パッケージの外形図
ISL85402IRZ	85 402IRZ	-40 ~ +85	20 Ld 4x4 QFN	L20.4x4C
ISL85402EVAL1Z	評価ボード			

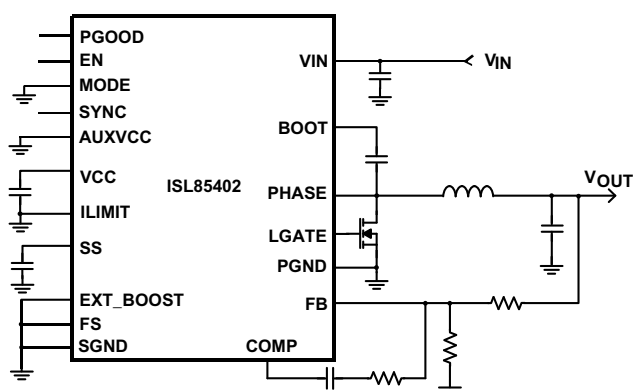
備考:

- テープ&リールは部品番号の末尾に「-T*」を付加してください。リールの詳細仕様については「[Technical Brief 347](#)」を参照してください。
- これら鉛フリーのプラスチック・パッケージ製品には、専用の鉛フリー素材、モールド素材、ダイアタッチ素材を採用するとともに、端子には亜鉛 100% の梨地メッキとアニーリングを実施しています (RoHS 指令に準拠するとともに SnPb ハンダ付け作業と鉛フリーハンダ付け作業とも互換性のある e3 端子仕上げ)。インターシルの鉛フリー製品は鉛フリー・ピークリフロー温度では MSL 分類に対応し、この仕様は IPC/JEDEC J STD-020 の鉛フリー要件と同等か上回るものです。
- 吸湿性レベル (MSL) については [ISL85402](#) のデバイス情報ページを参照してください。MSL の詳細については「[Technical Brief 363](#)」を参照してください。

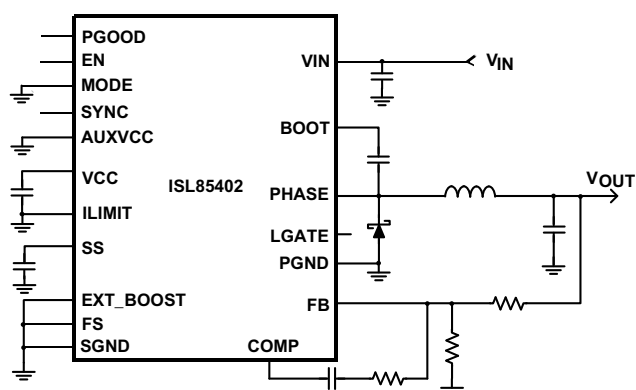
内部ブロック図



アプリケーション回路例 I

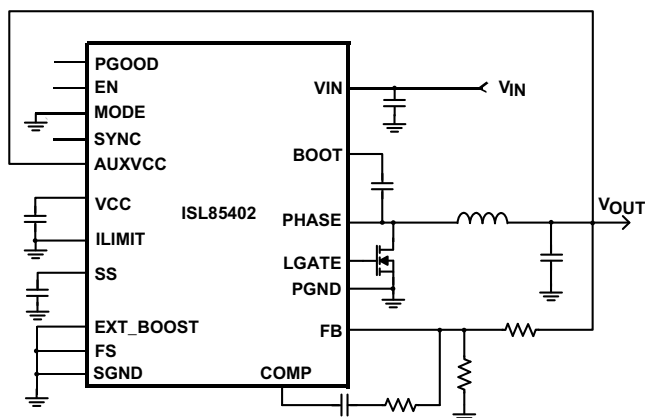


(a) 同期整流降圧型

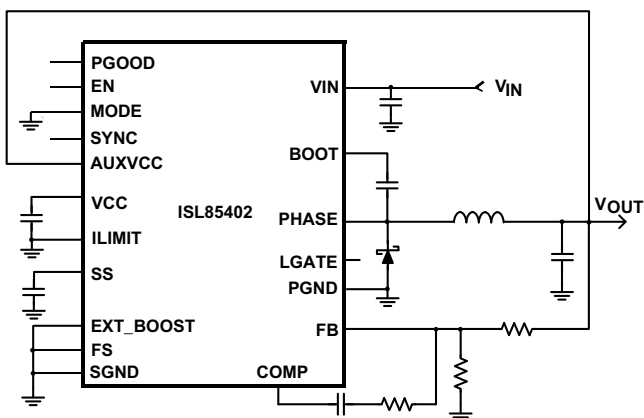


(b) 非同期整流降圧型

アプリケーション回路例 II - VCC を VOUT から生成

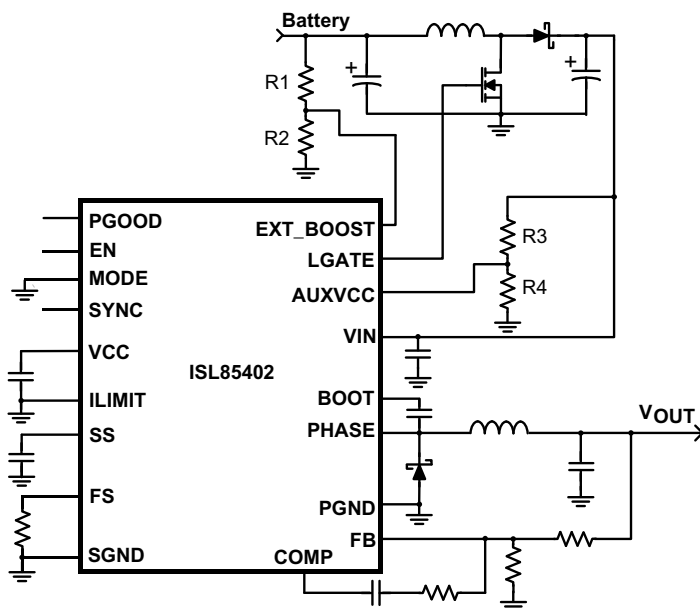


(a) 同期整流降圧型



(b) 非同期整流降圧型

アプリケーション回路例 III - 昇降圧型コンバータ



絶対最大定格

VIN, PHASE	GND - 0.3V ~ +44V
VCC	GND - 0.3V ~ +6.0V
AUXVCC	GND - 0.3V ~ +22V
絶対ブート電圧、V _{BOOT}	+50.0V
上側ドライバ電源電圧、V _{BOOT} - V _{PHASE}	+6.0V
その他のピン	GND - 0.3V ~ VCC + 0.3V
ESD 定格	
人体モデル	2000V
機械モデル	200V
デバイス帯電モデル	1000V
ラッチアップ定格	100mA

温度情報

熱抵抗 (代表値)	θ_{JA} (°C/W)	θ_{JC} (°C/W)
ISL85402 QFN 4x4 パッケージ (備考 4, 5)	40	3.5
ジャンクション最高温度 (プラスチックパッケージ)	+150 °C	
保存温度範囲	-65 °C ~ +150 °C	
鉛フリーフロープロファイル	以下の URL を参照 http://www.intersil.com/pbfree/Pb-FreeReflow.asp	

推奨動作条件

V _{IN} 電圧範囲	3V ~ 36V
AUXVCC	GND - 0.3V ~ +20V
周囲温度範囲 (工業用)	-40 °C ~ +85 °C
ジャンクション温度範囲	-40 °C ~ +125 °C

注意: 過度に長い期間にわたって最大定格点または最大定格付近でモジュールを動作させないでください。そのような動作条件を課すと製品の信頼性に影響が及ぶ恐れがあると同時に、保証の対象とはならない可能性があります。

備考:

- θ_{JA} は、デバイスを放熱効率の高い試験基板上に実装し、かつ、エキスポーズドパッドを直接はんだ付けした状態で、自由大気中で測定した値です。詳細は「[Technical Brief 379](#)」を参照してください。
- θ_{JC} の測定における「ケース温度」位置は、パッケージ下面のエキスポーズド金属パッドの中心です。

電気的特性 4 ページの「内部ブロック図」と 5 ページの「アプリケーション回路例」を参照してください。

特記のない限り動作条件は次のとおりです。V_{IN} = 12V, V_{CC} = 4.5V ± 10%, T_A = -40 °C ~ +85 °C。

TYP 値 (代表値) は T_A = +25 °C における値です。太字のリミット値は動作温度範囲 -40 °C ~ +85 °C に対して適用されます。

PARAMETER	SYMBOL	TEST CONDITIONS	MIN (備考 6)	TYP	MAX (備考 6)	UNITS
V_{IN} PIN SUPPLY						
VIN Pin Voltage Range		VIN Pin	3.05		36	V
		VIN Pin connected to VCC	3.05		5.5	V
Operating Supply Current	I _Q	MODE = VCC/FLOATING (PFM), no load at the output		300		μA
		MODE = GND (Forced PWM), V _{IN} = 12V, Non-switching		1.2		mA
Standby Supply Current	I _{Q_SBY}	EN connected to GND, V _{IN} = 12V		1.8	3	μA
INTERNAL MAIN LINEAR REGULATOR						
MAIN LDO V _{CC} Voltage	V _{CC}	V _{IN} > 5V	4.2	4.5	4.8	V
MAIN LDO Dropout Voltage	V _{DROPOUT_MAIN}	V _{IN} = 4.2V, I _{VCC} = 35mA		0.3	0.5	V
		V _{IN} = 3V, I _{VCC} = 25mA		0.25	0.3	V
V _{CC} Current Limit of MAIN LDO				60		mA
INTERNAL AUXILIARY LINEAR REGULATOR						
AUXVCC Input Voltage Range	V _{AUXVCC}		3		20	V
AUX LDO V _{CC} Voltage	V _{CC}	V _{AUXVCC} > 5V	4.2	4.5	4.8	V
LDO Dropout Voltage	V _{DROPOUT_AUX}	V _{AUXVCC} = 4.2V, I _{VCC} = 35mA		0.3	0.5	V
		V _{AUXVCC} = 3V, I _{VCC} = 25mA		0.25	0.3	V
Current Limit of AUX LDO				60		mA
AUX LDO Switch-over Rising Threshold	V _{AUXVCC_RISE}	AUXVCC voltage rise; Switch to Auxiliary LDO	3	3.1	3.2	V
AUX LDO Switch-over Falling Threshold Voltage	V _{AUXVCC_FALL}	AUXVCC voltage fall; Switch back to main BIAS LDO	2.73	2.87	2.97	V
AUX LDO Switch-over Hysteresis	V _{AUXVCC_HYS}	AUXVCC Switch-over Hysteresis		0.2		V

ISL85402

電気的特性 4 ページの「内部ブロック図」と 5 ページの「アプリケーション回路例」を参照してください。

特記のない限り動作条件は次のとおりです。V_{IN} = 12V、V_{CC} = 4.5V ± 10%、T_A = -40 °C ~ +85 °C。

TYP 値（代表値）は T_A = +25 °C における値です。太字のリミット値は動作温度範囲 -40 °C ~ +85 °C に対して適用されます。（続き）

PARAMETER	SYMBOL	TEST CONDITIONS	MIN (備考 6)	TYP	MAX (備考 6)	UNITS
POWER-ON RESET						
Rising V _{CC} POR Threshold	V _{PORH_RISE}		2.82	2.9	3.05	V
Falling V _{CC} POR Threshold	V _{PORL_FALL}			2.6	2.8	V
V _{CC} POR Hysteresis	V _{PORL_HYS}			0.3		V
ENABLE						
Required Enable On Voltage	V _{ENH}		2			V
Required Enable Off voltage	V _{ENL}				0.8	V
OSCILLATOR						
PWM Frequency	F _{OSC}	R _{FS} = 665kΩ	160	200	240	kHz
		R _{FS} = 51.1kΩ	1950	2200	2450	kHz
		FS Pin Connected to VCC or Floating or GND	450	500	550	kHz
MIN ON Time	t _{MIN_ON}			130	225	ns
MIN OFF Time	t _{MIN_OFF}			210	325	ns
REFERENCE VOLTAGE						
Reference Voltage	V _{REF}			0.8		V
System Accuracy			-1.0		+1.0	%
FB Pin Source Current				5		nA
SOFT-START						
Soft-Start Current	I _{SS}		3	5	7	μA
ERROR AMPLIFIER						
Unity Gain-Bandwidth		C _{LOAD} = 50pF		10		MHz
DC Gain		C _{LOAD} = 50pF		88		dB
Maximum Output Voltage				3.6		V
Minimum Output Voltage				0.5		V
Slew Rate	SR	C _{LOAD} = 50pF		5		V/μs
PFM MODE CONTROL						
Default PFM Current Threshold		MODE = VCC or Floating		700		mA
INTERNAL HIGH-SIDE MOSFET						
Upper MOSFET r _{DS(ON)}	r _{DS(ON)_UP}			125	180	mΩ
LOW-SIDE MOSFET GATE DRIVER						
LGate Source Resistance		100mA Source Current		3.5		Ω
LGATE Sink Resistance		100mA Sink Current		3.3		Ω
BOOST CONVERTER CONTROL						
EXT_BOOST Boost_Off Threshold Voltage			0.74	0.8	0.86	V
EXT_BOOST Hysteresis Sink Current	I _{EXT_BOOST_HYS}		2.4	3.2	3.8	μA
AUXVCC Boost Turn-Off Threshold Voltage			0.74	0.8	0.86	V
AUXVCC Hysteresis Sink Current	I _{AUXVCC_HYS}		2.4	3.2	3.8	μA

電気的特性 4 ページの「内部ブロック図」と 5 ページの「アプリケーション回路例」を参照してください。

特記のない限り動作条件は次のとおりです。V_{IN} = 12V、V_{CC} = 4.5V ± 10%、T_A = -40 °C ~ +85 °C。

TYP 値（代表値）は T_A = +25 °C における値です。太字のリミット値は動作温度範囲 -40 °C ~ +85 °C に対して適用されます。（続き）

PARAMETER	SYMBOL	TEST CONDITIONS	MIN (備考 6)	TYP	MAX (備考 6)	UNITS
POWER-GOOD MONITOR						
Overvoltage Rising Trip Point	V _{FB} /V _{REF}	Percentage of Reference Point	104	110	116	%
Overvoltage Rising Hysteresis	V _{FB} /V _{OVTRIP}	Percentage Below OV Trip Point		3		%
Undervoltage Falling Trip Point	V _{FB} /V _{REF}	Percentage of Reference Point	84	90	96	%
Undervoltage Falling Hysteresis	V _{FB} /V _{UVTRIP}	Percentage Above UV Trip Point		3		%
PGOOD Rising Delay	t _{PGOOD_DELAY}	f _{OSC} = 500kHz		2		ms
PGOOD Leakage Current		PGOOD HIGH, V _{PGOOD} = 4.5V		10		nA
PGOOD Low Voltage	V _{PGOOD}	PGOOD LOW, I _{PGOOD} = 0.2mA		0.10		V
OVERCURRENT PROTECTION						
Default Cycle-by-Cycle Current Limit Threshold	I _{OC_1}	I _{LIMIT} = GND or V _{CC} or Floating	3	3.6	4.2	A
Hiccup Current Limit Threshold	I _{OC_2}	Hiccup, I _{OC_2} /I _{OC_1}		115		%
OVERVOLTAGE PROTECTION						
OV Latching-off Trip Point		Percentage of Reference Point LG = UG = LATCH LOW		120		%
OV Non-Latching-off Trip Point		Percentage of Reference Point LG = UG = LOW		110		%
OV Non-Latching-off Release Point		Percentage of Reference Point		102.5		%
OVER-TEMPERATURE PROTECTION						
Over-Temperature Trip Point				155		°C
Over-Temperature Recovery Threshold				140		°C

備考：

- MIN 値または MAX 値のパラメータは、特記のない限り +25 °C にて全数テストを行っています。温度リミットは特性評価によって確立しており、製造時テストは行っていません。

性能特性

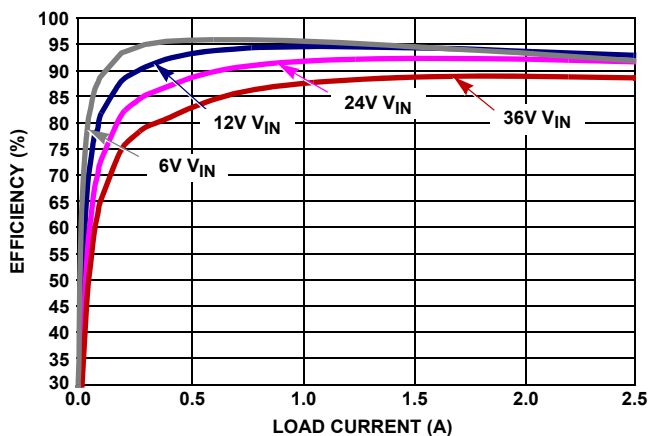


図 3. 効率、同期整流降圧型、強制 PWM モード、500kHz、V_{OUT} = 5V、T_A = +25 °C

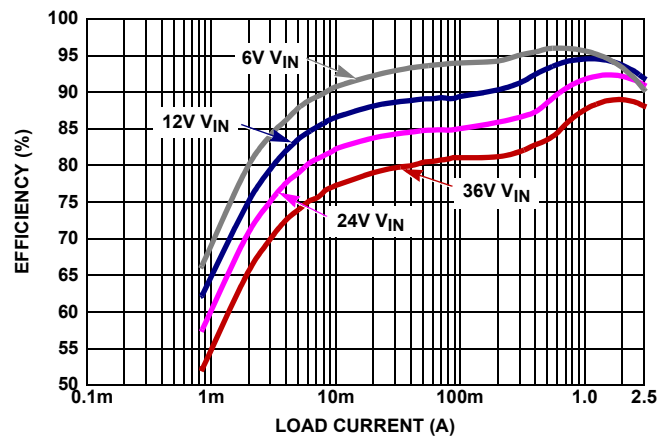
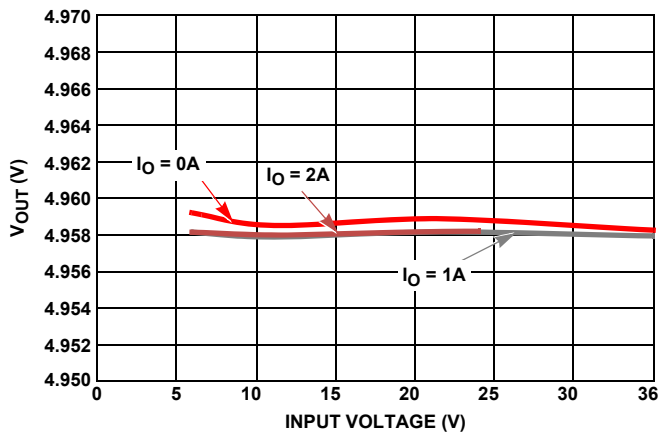
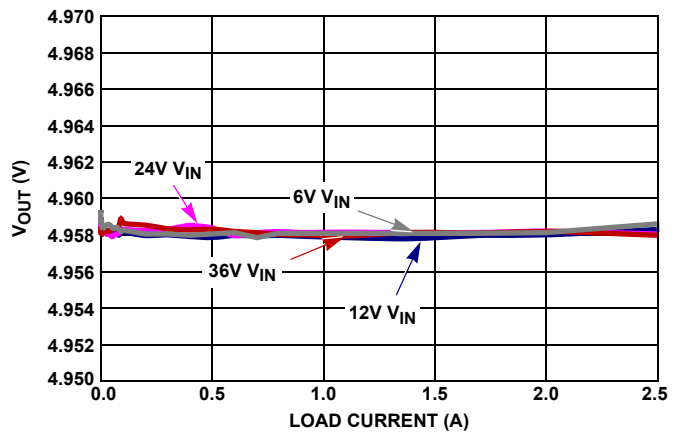
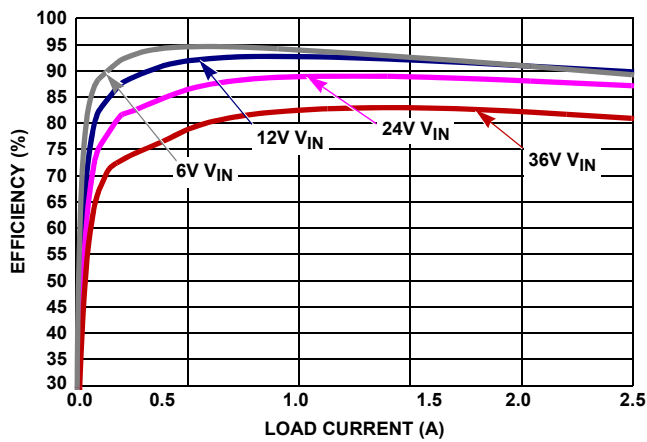
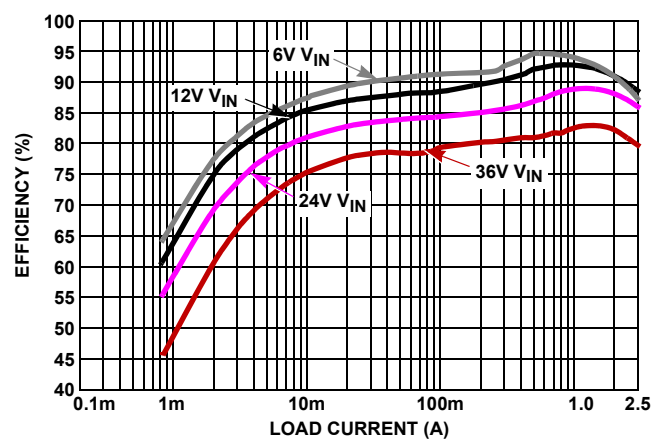
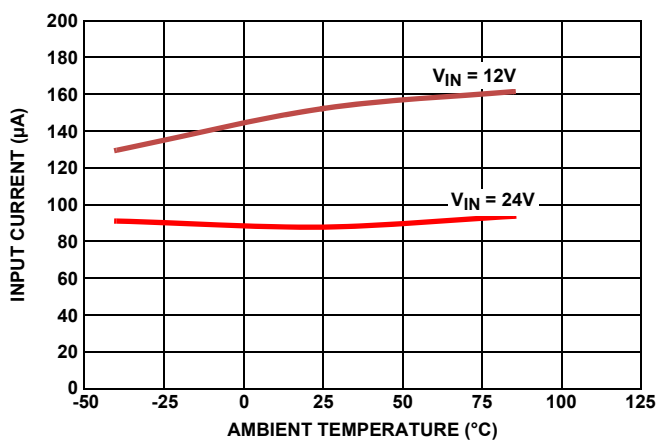
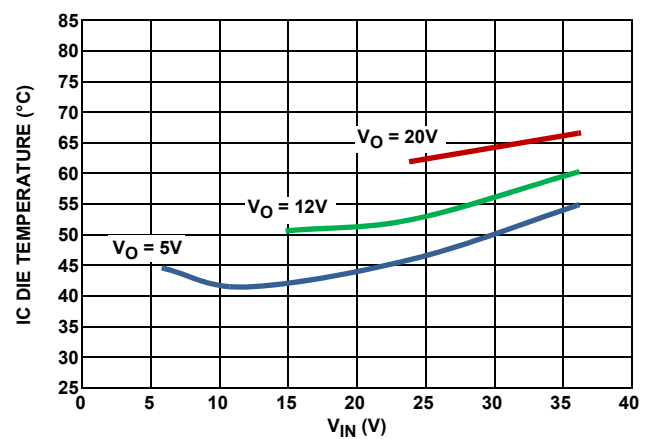


図 4. 効率、同期整流降圧型、PFM モード、V_{OUT} = 5 V、T_A = +25 °C

性能特性 (続き)

図 5. ラインレギュレーション、 $V_{OUT} = 5V$ 、 $T_A = +25^\circ C$ 図 6. 負荷レギュレーション、 $V_{OUT} = 5V$ 、 $T_A = +25^\circ C$ 図 7. 効率、同期整流降圧型、強制 PWM モード、 $500kHz$ 、 $V_{OUT} = 3.3V$ 、 $T_A = +25^\circ C$ 図 8. 効率、同期整流降圧型、PFM モード、 $V_{OUT} = 3.3V$ 、 $T_A = +25^\circ C$ 図 9. 無負荷時の入力自己消費電流、PFM モード、 $V_{OUT} = 5V$ 図 10. 周囲温度 $+25^\circ C$ のときの IC ダイ温度、静止大気、 $500kHz$ 、 $I_O = 2.0A$

性能特性 (続き)

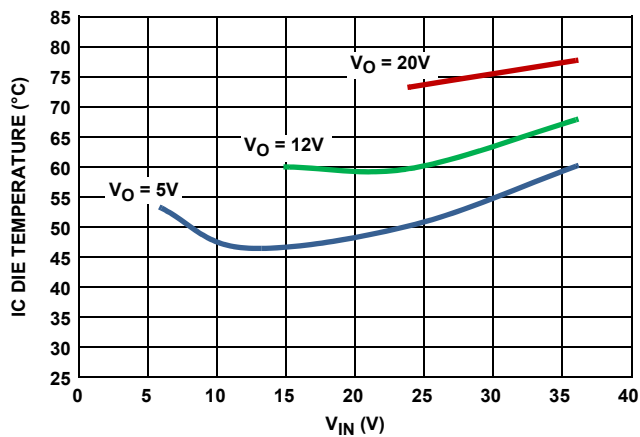


図 11. 周囲温度 +25 °C のときの IC ダイ温度、
静止大気、500kHz、 $I_O = 2.5A$

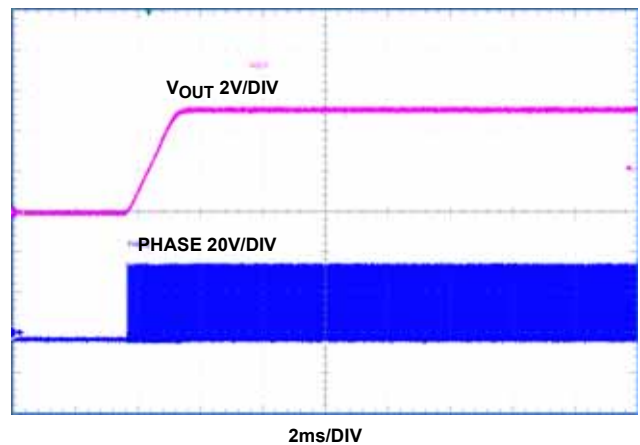


図 12. 同期整流降圧型、 $V_{IN} = 36V$ 、 $I_O = 2A$ 、
イネーブルオン

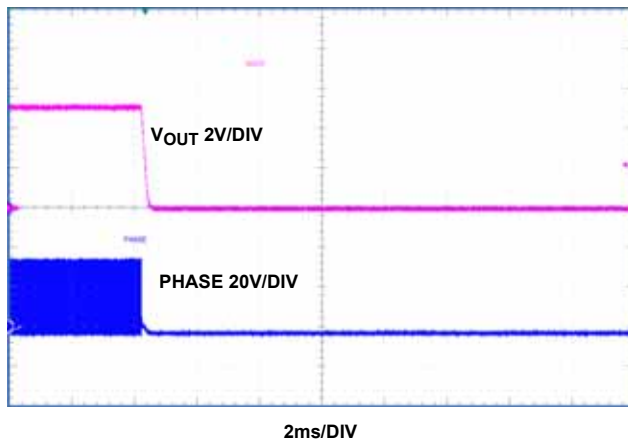


図 13. 同期整流降圧型、 $V_{IN} = 36V$ 、 $I_O = 2A$ 、
イネーブルオフ

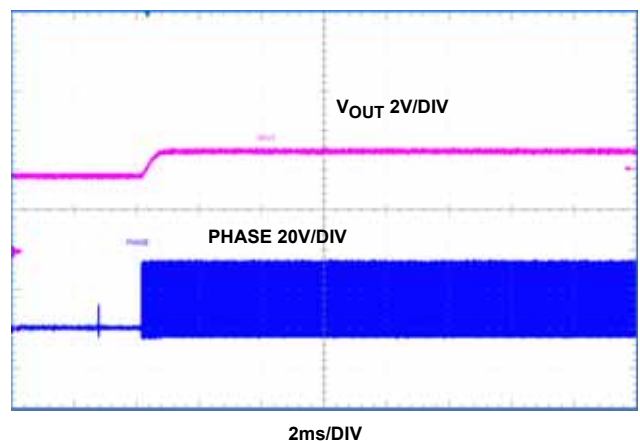


図 14. $V_{IN} = 36V$ 、プリバイアス状態でのスタートアップ

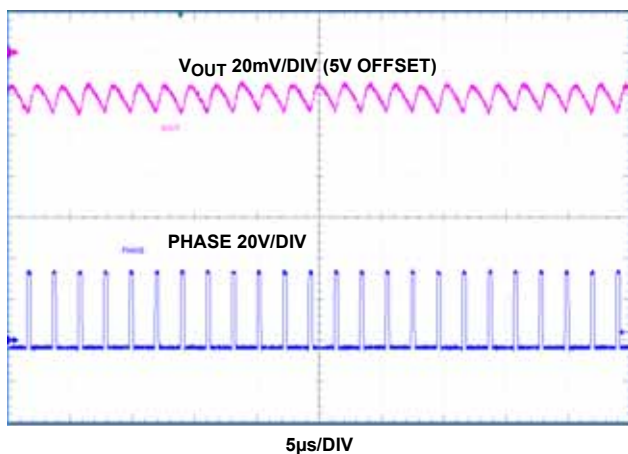


図 15. 同期整流型、強制 PWM モード、
 $V_{IN} = 36V$ 、 $I_O = 2A$

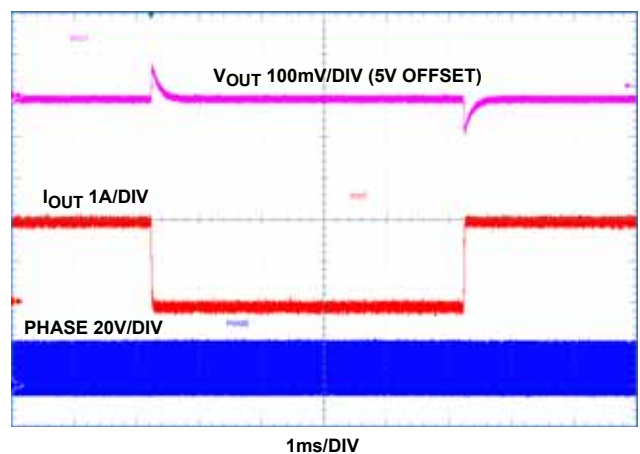
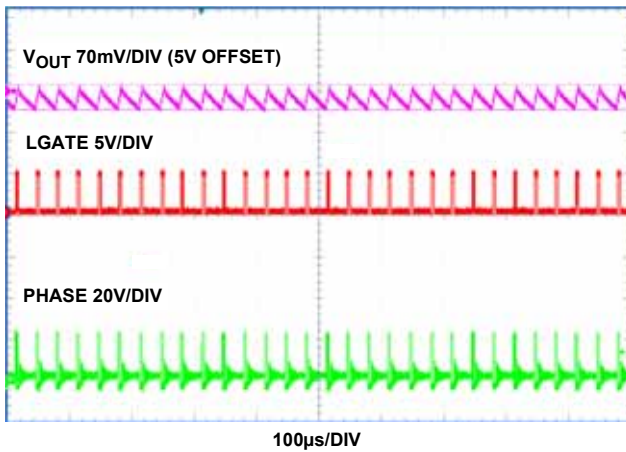
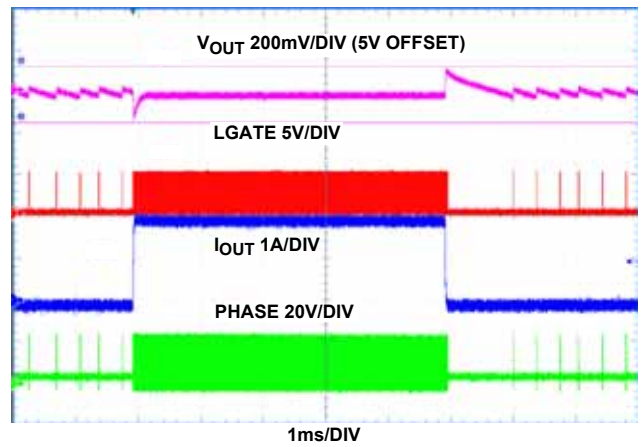
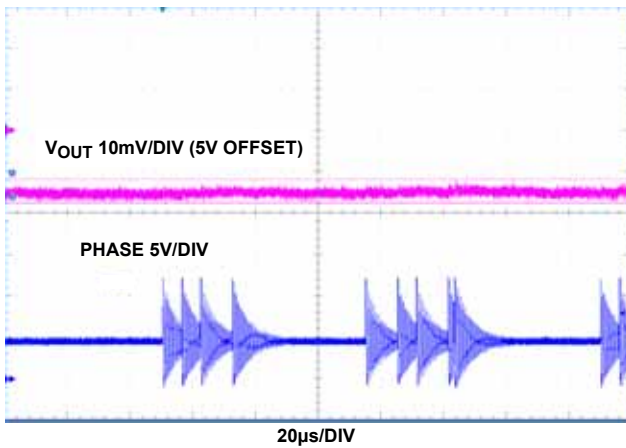
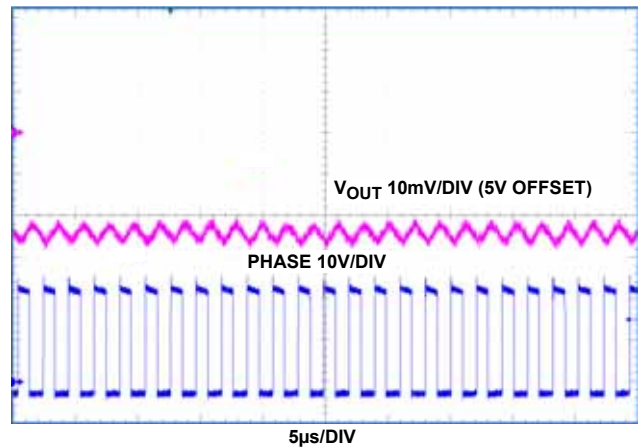
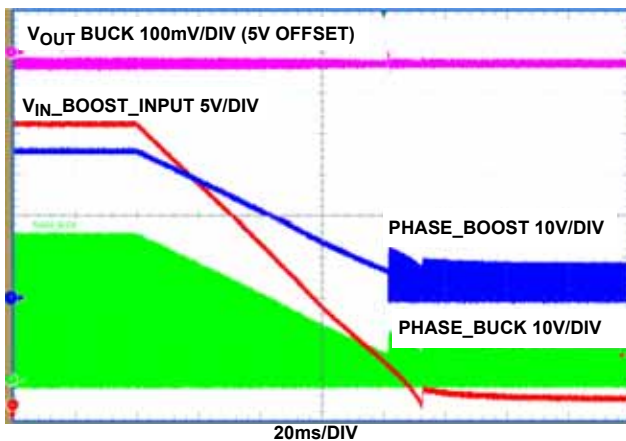
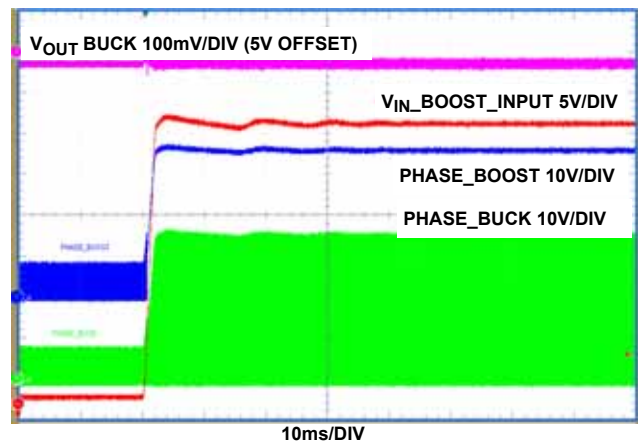
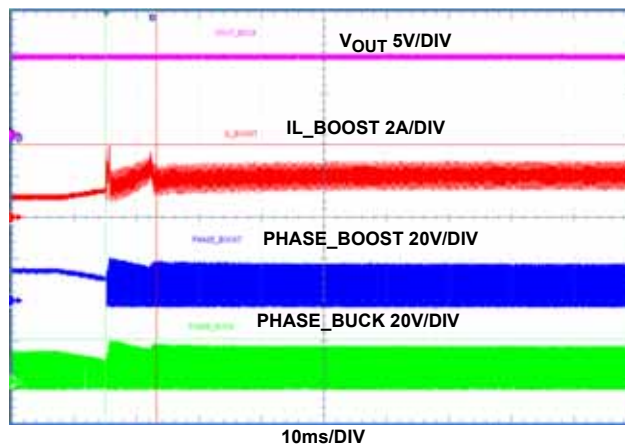


図 16. $V_{IN} = 24V$ 、0A 負荷と 2A 負荷のステップ変動、
強制 PWM モード

性能特性 (続き)

図 17. $V_{IN} = 24V$ 、 $I_O = 80mA$ 、PFM モード図 18. $V_{IN} = 24V$ 、0A 負荷と 2A 負荷のステップ変動、PFM モード図 19. 非同期整流型、強制 PWM モード、 $V_{IN} = 12V$ 、無負荷図 20. 非同期整流型、強制 PWM モード、 $V_{IN} = 12V$ 、 $I_O = 2A$ 図 21. 昇降圧型、昇圧入力を 36V ~ 3V にステップ変動、 $V_{OUT_BUCK} = 5V$ 、 $I_{OUT_BUCK} = 1A$ 図 22. 昇降圧型、昇圧入力を 3V ~ 36V にステップ変動、 $V_{OUT_BUCK} = 5V$ 、 $I_{OUT_BUCK} = 1A$

性能特性 (続き)

図 23. 昇降圧型、 $V_O = 9V$ 、 $I_O = 1.8A$ 、昇圧入力を 16V から 9V に低下

動作の説明

初期化

ISL85402 は最初に EN ピンの電圧を連続してモニタします。EN ピン電圧が立ち上がりオン・スレッショルドを超えると、内蔵 LDO が起動して VCC を生成します。さらにパワー・オン・リセット (POR) 後、VCC 電圧が POR スレッショルドを超えるとソフトスタートが始まります。

ソフトスタート

ソフトスタート (SS) のランプ時間は、内蔵の $5\mu A$ 電流源で充電される SS ピンの外付けコンデンサの容量によって決まります。

$$C_{SS}[\mu F] = 6.5 \cdot t_{SS}[S] \quad (\text{式 1})$$

0V だった SS ピンは 0.8V を超える電圧へと上昇していきます。SS ピン電圧が 0.8V を超えるとバンドギャップ・リファレンス電圧に切り替わり、IC は安定動作状態に入ります。

SS ピンは hiccup モード時に重要な役割を担います。過負荷状態のとき、IC はサイクルごとのピーク電流制限を行います。負荷条件が厳しくなってハイサイド MOSFET の電流が第 2 過電流スレッショルドに達すると、SS ピンはグランドに引きこまれダミー・ソフトスタート・サイクルが始まります。ダミー・ソフトスタートのときのソフトスタート・コンデンサへの充電電流は通常の 1/5 に絞られます。そのため、ダミー・ソフトスタート・サイクルは、通常のソフトスタート・サイクルに比べて 5 倍の時間を要します。ダミー・ソフトスタート中に制御ループはディスエーブル状態となり、PWM 信号は出力されません。ダミー・ソフトスタートが終了すると通常のソフトスタートが始まります。このような hiccup モードは、ハイサイド MOSFET の電流が第 2 過電流スレッショルドを下回るまで繰り返されます。

ISL85402 は出力がプリバイアスの状態でもスタートアップ可能です。

PWM 制御

MODE ピンをグランドに接続すると IC は強制 PWM モードに設定されます。ISL85402 は、高速な負荷変動応答とサイクルごとの電流制限を実現する目的で、ピーク電流モード PWM 制御を採用しています。4 ページの「内部ブロック図」を参照してください。

PWM 動作は発振回路が出力するクロックによって初期化されます。ハイサイド MOSFET は PWM サイクルの開始時点でターンオンし、MOSFET を流れる電流は増加します。電流センス信号と傾き補償信号の和が誤差アンプの出力電圧レベルに到達すると、PWM コンパレータは PWM ロジックをトリガしてハイサイド MOSFET をターンオフします。ハイサイド MOSFET は次のサイクルのクロック信号が来るまでオフの状態を保ちます。

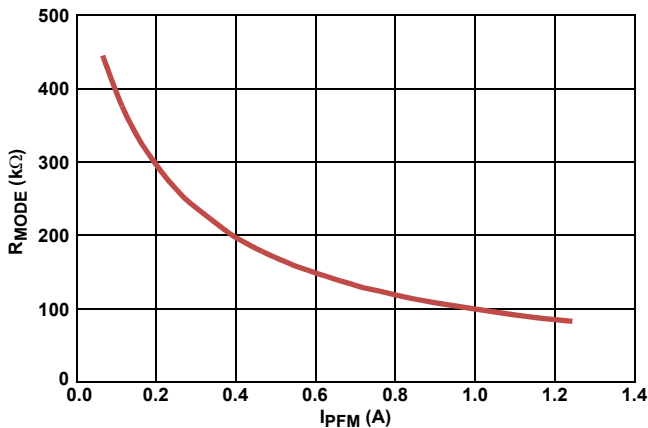
出力電圧は V_{OUT} と FB ピン間の抵抗分圧回路で設定します。FB 電圧と 0.8V リファレンス電圧の差電圧に対して増幅と補償が行われ、誤差信号 COMP が生成されます。次に、COMP 信号を電流ランプ信号と比較して、PWM をシャットダウンします。

PFM モードの動作

MODE ピンに High レベル (>2.5V) を与えるか、MODE ピンを開放のまま使用すると、IC は軽負荷時に PFM (パルス周波数変調) モードで動作します。PFM モードでは、スイッチング損失を抑えるために、スイッチング周波数は大幅に低くなります。MOSFET のピーク電流が PWM/PFM 境界の電流スレッショルドを下回ると ISL85402 は PFM モードに移行します。このスレッショルドは MODE ピンに設定抵抗を接続しないデフォルト状態では 700mA に設定されています。

PWM/PFM 境界のスレッショルドを設定するには、式 2 に従って求めた抵抗を MODE ピンに接続します。IPFM は PWM/PFM 境界の所望の電流スレッショルド、 R_{MODE} は設定抵抗値です。

$$R_{MODE} = \frac{118500}{IPFM + 0.2} \quad (\text{式 2})$$

図 24. R_{MODE} vs I_{PFM}

同期整流降圧型と非同期整流降圧型

ISL85402 は同期整流降圧動作と非同期整流降圧動作の両方に対応しています。非同期整流降圧動作でローサイド・パワーデバイスにパワーダイオードを使用する場合は、LGATE を (IC のスタートアップ前に) VCC に接続して、LGATE ドライバをディスエーブルにしてください。

入力電圧

IC はスイッチング動作を行うため、V_{IN} ピンに印加する動作入力電圧は 36V 以下でなければなりません。絶対最大定格の 44V を超えなければ、スイッチングで生じる瞬間的 (数 ns の長さ) な電圧リンキング・スパイクが許容されます。

出力電圧

ISL85402 の出力電圧は V_{OUT} と FB 間に接続した抵抗分圧回路によって 0.8V を下限として設定できます。出力可能な最高電圧は (V_{IN} * D_{MAX} - V_{DROP}) です。V_{DROP} は MOSFET の r_{DS(ON)} やインダクタの DCR などのパワーパスにおける電圧降下です。最大デューティサイクル D_{MAX} は (1/Fs - t_{MIN(OFF)}) で決まります。

出力電流

ハイサイド MOSFET を内蔵する ISL85402 の最大出力電流は、パッケージで制約されるとともに、入力電圧、出力電圧、デューティサイクル、スイッチング周波数、温度などの動作条件によって変わります。次の点に注意してください。

- 最大 DC 出力電流はパッケージの制約から 5A が上限です
- 放熱の観点では、IC 内部の電力損失によって、ダイ温度が +125 °C を超えないようにしなければなりません。異なる条件で動作させた本 IC の発熱特性を図 10 と図 11 に示します。

V_{IN} 範囲をパラメータとして、+25 °C の静止大気条件での 2A 出力と 2.5A 出力アプリケーションのダイ温度特性を図 10 ~ 11 に示します。異なる周囲温度あるいは異なる動作条件でのダイ温度は、両方の図に示した温度上昇データを用いて概算してください。ただし、周囲温度が高いほど r_{DS(ON)} も増加して導通損失が大きくなり、温度上昇がより大きくなる点に注意してください。

一般に、V_{IN} = 8 ~ 30V、V_O = 5V、スイッチング周波数 500kHz、静止大気、周囲温度 +85 °C の一般的なアプリケーション条件で、本 IC は 2.5A までの出力が可能です。そのほかの動作条件に対しては、前述の温度特性を参照しながら最大出力電流を概算してください。ただし、ダイ温度が +125 °C を超える

場合は、出力電流はディレーティングして考えなければなりません。

基本的にダイ温度は、周囲温度に、IC の電力損失とジャンクション周囲熱抵抗 θ_{JA} で決まるパッケージの温度上昇分を加えた温度になります。IC 内部の電力損失としては、MOSFET のスイッチング損失、導通損失、内部 LDO の損失が挙げられます。これらの損失は、負荷条件のほかに、入力電圧、出力電圧、デューティサイクル、スイッチング周波数、温度によって異なります。パッケージ底面のエキスポーズドパッドを使用すると IC の発熱は主にパッドを経由して拡散するため θ_{JA} は大幅に低くなります。 θ_{JA} は基板レイアウトとエアフローで大きく変わります。基板設計では IC の底面に複数ビア (9 個以上) を設けてください。多層基板を使用する場合は、底面パッドとビアをできるだけ広いランドパターンに接続してください。

昇圧コンバータの動作

5 ページの「アプリケーション回路例 III - 昇降圧型コンバータ」は、後段の降圧ステージに対してプリステージとして機能する昇圧回路を組み合わせた回路例です。この回路は、入力電圧が低下して出力電圧のレギュレーションが不可能になったりするアプリケーション (たとえばバッテリーで動作するシステム) に適しています。出力電圧のレギュレーション状態を維持しなければならないときは、昇圧コンバータをイネーブルにして入力電圧を昇圧します。システムの入力電圧が通常に戻ったら、昇圧ステージをディスエーブルにして、降圧ステージのみでスイッチングを行います。

昇圧型の設定と昇圧入力電圧のモニタには EXT_BOOST ピンを使います。ソフトスタート前のスタートアップ時点で EXT_BOOST ピン電圧が 200mV を超えていれば、コントローラは昇圧型動作に設定されます。EXT_BOOST ピン電圧が 200mV より低ければコントローラは同期整流降圧型に設定されます。昇圧型でのローサイド・ドライバが出力する PWM 信号は、降圧モードの PWM 信号と同じです。

昇圧型では、EXT_BOOST ピンを使って昇圧入力電圧をモニタし、昇圧 PWM のターンオンとターンオフを行います。また、AUXVCC ピンを使って昇圧出力電圧をモニタし、昇圧 PWM のターンオンとターンオフを行います。

14 ページの図 25 に示すように、EXT_BOOST ピンに接続した抵抗分圧回路を用いて、昇圧入力電圧をモニタします。EXT_BOOST ピン電圧が 0.8V 以下に低下すると、500 μ s のソフトスタート後に昇圧 PWM はイネーブルになり、昇圧デューティサイクルは t_{MIN(ON)} * F_s からおよそ 50% までリニアに増加するとともに、ヒステリシス特性を与えるために EXT_BOOST ピン内部に接続されている 3 μ A シンク電流源がイネーブルになります。EXT_BOOST ピン電圧が 0.8V 以上に回復すると、昇圧 PWM は即座にディスエーブルされます。EXT_BOOST ピンの入力ヒステリシス V_{HYS} を所望の値に設定するには、式 3 を用いて上側抵抗 R_{UP} (図 25 では R1) を求めます。

$$R_{UP}[M\Omega] = \frac{V_{HYS}}{3[\mu A]} \quad (式 3)$$

昇圧イネーブル・スレッシュホールドを所望の値に設定するには、式 4 を用いて下側抵抗 R_{LOW} (図 25 では R2) を求めます。

$$R_{LOW} = \frac{R_{UP} \cdot 0.8}{V_{FTH} - 0.8} \quad (式 4)$$

VFTHは昇圧入力電圧が低下したときに昇圧をターンオンする所望のスレッシュホールド、 $3\mu\text{A}$ はヒステリシス電流、 0.8V は比較対象となるリファレンス電圧です。

昇圧動作をイネーブルにするスレッシュホールドは、昇圧動作が始まる前の時点で、降圧が適切に動作し、かつ、閉ループレギュレーションが維持されるように選択しなければなりません。そうでないと降圧開ループが飽和して、昇圧動作の開始時に入力側に大きな突入電流が発生してしまいます。

同様に、AUXVCCピンに接続した抵抗分圧回路を用いて昇圧出力電圧をモニタします。AUXVCCピン電圧が 0.8V を下回ると、 $500\mu\text{s}$ のソフトスタート後に昇圧PWMがイネーブルになるとともに、ヒステリシス特性を与えるためにAUXVCCピンに接続されている $3\mu\text{A}$ シンク電流源がイネーブルになります。AUXVCCピン電圧が 0.8V 以上に回復すると昇圧PWMは即座にディスエーブルされます。AUXVCCピンのヒステリシス V_{HY} を希望の値に設定するには、式3を用いて上側抵抗 R_{UP} (図25では R_3)を求めます。昇圧イネーブル・スレッシュホールドを希望の値に設定するには、式4を用いて下側抵抗 R_{LOW} (図25では R_4)を求めます。

V_{BAT} を昇圧入力電圧、 V_{OUTBST} を昇圧出力電圧、 V_{OUT} を降圧出力電圧とすると、安定状態の伝達関数は次のようになります。

$$V_{\text{OUTBST}} = \frac{1}{1-D} \cdot V_{\text{BAT}} \quad (\text{式 } 5)$$

$$V_{\text{OUT}} = D \cdot V_{\text{OUTBST}} = \frac{D}{1-D} \cdot V_{\text{BAT}} \quad (\text{式 } 6)$$

式5と式6から、安定状態の昇圧出力電圧 V_{OUTBST} を、 V_{BAT} と V_{OUT} の関数として求める式7が得られます。

$$V_{\text{OUTBST}} = V_{\text{BAT}} + V_{\text{OUT}} \quad (\text{式 } 7)$$

こうして構成した昇降圧コンバータは、昇圧出力電圧によってIC内部のバイアス(VCC)LDOが動作するため、ICのスタートアップ後にバッテリー電圧が低下しても動作を維持します。たとえば 3.3V 出力を必要とするアプリケーションで、入力電圧であるバッテリー電圧が 2V まで低下した場合でも 5.2V (式7)の昇圧出力が得られ、すなわち、VINピン(降圧入力)にはレギュレーション動作の継続に充分な 5.2V が与えられます。

前述の例で入力電圧がきわめて低くなった場合、昇圧入力電流が大きくなる可能性があります($V_{\text{IN}} \cdot I_{\text{IN}} = V_{\text{OUT}} \cdot I_{\text{OUT}}$ 効率)。フル負荷の条件で入力電圧が低下した場合でも動作する回路を設計するには、入力に発生する大電流を扱えるだけの定格を備えたインダクタとMOSFETを選択する必要があります。昇圧インダクタ電流は昇圧入力電流と等しいため式8で求められます。 P_{OUT} は出力パワー、 V_{BAT} は昇圧入力電圧、EFFは昇圧ステージと降圧ステージ全体のおよその効率です。

$$I_{\text{LIN}} = \frac{P_{\text{OUT}}}{V_{\text{BAT}} \cdot \text{EFF}} \quad (\text{式 } 8)$$

前述の昇圧入力電流に関連して、昇圧入力電圧があるレベル以下になる前にICをディスエーブルしなければなりません。

昇圧モードではPFMは利用できません。

発振回路と外部同期機能

FSピンをVCCまたはグランドに接続するか、開放のままとした場合、発振回路はデフォルト周波数の 500kHz で発振します。スイッチング周波数を 200kHz から 2.2MHz の範囲で任意の周波数に設定するには、FSピンとグランドの間に抵抗を接続します。

$$R_{\text{FS}}[\text{k}\Omega] = \frac{145000 - 16 \cdot \text{FS}[\text{kHz}]}{\text{FS}[\text{kHz}]} \quad (\text{式 } 9)$$

複数のISL85402を同期動作させるには単純にSYNCピン同士を接続します。スレーブICはマスタICに対して自動的に 180° 位相が反転した状態で動作します。

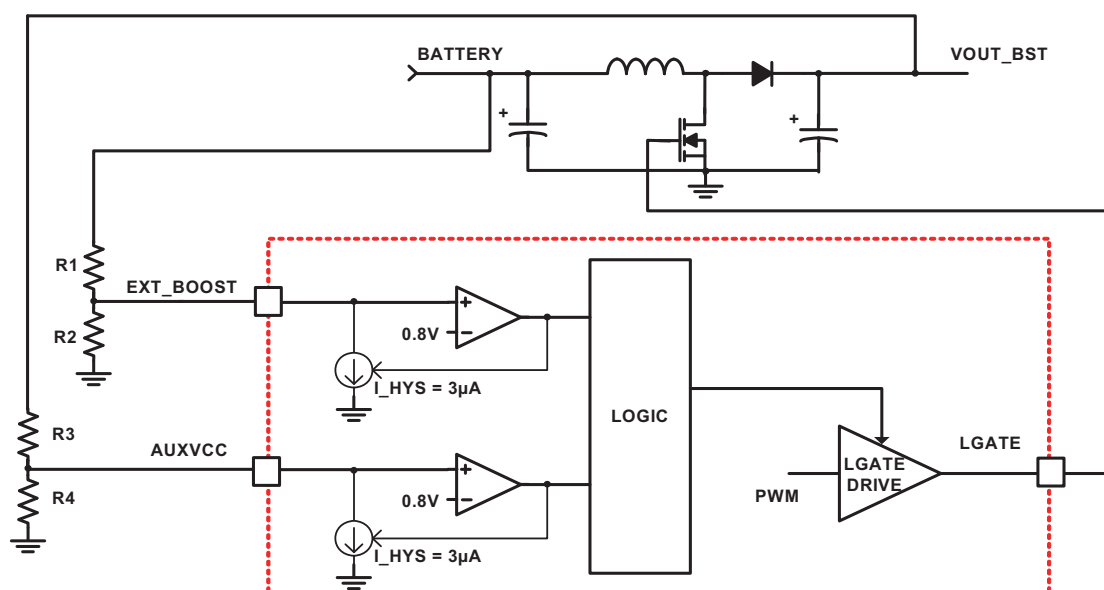
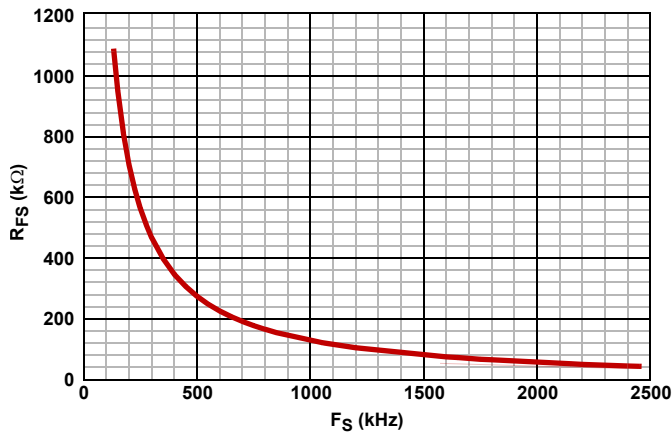


図25. 昇圧コンバータの制御

図 26. R_{FS} vs スイッチング周波数

外部から矩形波のクロック信号 (IC 内部発振周波数よりも 10 %高い周波数、デューティサイクル 10%から 90%の範囲、パルス幅は 150ns 以上) を SYNC ピンに与えると、ISL85402 は入力信号の基本周波数に同期してスイッチングします。内部発振回路は入力クロックの立ち上がり同期します。UGATE ピンから出力される PWM 信号の立ち上がりエッジは、外部クロック信号の前縁に対して 180° 遅れます。

フォルト保護

過電流保護

過負荷条件やワーストケースでの出力短絡を想定し、ハイサイド MOSFET を流れる電流をモニタして IC を保護する過電流機能を搭載しています。

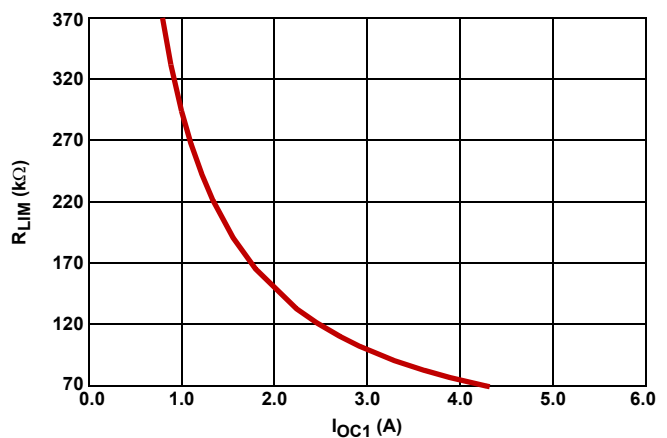
2つの電流制限スレッシュホールドが設定されています。第1のスレッシュホールドは、ハイサイド MOSFET のピーク電流をサイクルごとに制限する I_{OC1} です。ILIMIT ピンをグランドまたは VCC に接続するか開放のまま使用したとき、電流制限スレッシュホールドのデフォルト値は 3.6A に設定されます。電流制限スレッシュホールドを設定するには ILIMIT ピンとグランドの間に抵抗 R_{LIM} を接続します。抵抗値は式 10 で求めます。

$$R_{LIM} = \frac{300000}{I_{OC}[A] + 0.018} \quad (\text{式 } 10)$$

R_{LIM} を低くすると I_{OC1} が大きくなる点に注意してください。 R_{LIM} が 54.9kΩ (代表値) のとき、 I_{OC1} は最大の 5.4A に達します。 R_{LIM} を 54.9kΩ (代表値) よりも低くすると、過電流制限値はデフォルトの 3.6A (代表値) に近づいていきます。

第2の電流保護スレッシュホールド I_{OC2} は前述の I_{OC1} よりも 15% 大きい値に設定されています。ハイサイド MOSFET の電流が I_{OC2} に達すると、2 サイクルの遅延ののち PWM はシャットオフされ、IC は hiccup モードに移行します。hiccup モードでは、通常のソフトスタート期間の 5 倍の時間を要するダミー・ソフトスタート期間にわたって PWM はディスエーブルとなります。ダミー・ソフトスタート・サイクルののち通常のソフトスタート・サイクルを試みます。 I_{OC2} によってワーストケース状態でも IC は保護され、優れた堅牢性と信頼性が得られます。

ISL85402 には周波数フォールドバック機能が実装されています。過電流保護が発生したとき、インダクタ電流を過電流スレッシュホールド以下に維持するために、過負荷状態が続く限り出力電圧に比例してスイッチング周波数を低下させる機能です。周波数フォールドバック時のスイッチング周波数の下限は 40kHz です。

図 27. R_{LIM} vs I_{OC1}

過電圧保護

FB ピン電圧がリファレンス電圧の 110%を超えたことが検出されると、ハイサイド・ドライバとローサイド・ドライバは即座にシャットダウンし、FB 電圧が 0.8V に下がるまでオンになりません。FB 電圧が 0.8V に低下するとドライバはオンに戻ります。過電圧スレッシュホールドの 120%に達すると、ハイサイド・ドライバとローサイド・ドライバは即座にシャットダウンし、IC はラッチオフ状態になります。動作を再開させるにはリセットが必要です。

過温保護

ジャンクション温度が +155℃に達すると ISL85402 の PWM はディスエーブルになります。+15℃のヒステリシスが設定されているため、ジャンクション温度が +140℃以下に下がるまで、IC は動作を再開しません。

部品の選択

出力コンデンサ

インダクタ電流のフィルタと負荷応答電流の供給のために、出力コンデンサが必要です。

ISL85402 はセラミック出力コンデンサにて動作します。また、一部のアプリケーションで、負荷応答特性を改善するとともに、負荷に対するホールドアップ時間を確保したい場合は、アルミ電解コンデンサを出力に追加します。低コストの高 ESR アルミ電解コンデンサを出力に使用する場合は、リップル電流に対処するためと総 ESR を実効的に下げるために、セラミック・コンデンサを並列に実装することを推奨します (2.2μF から 10μF)。

入力コンデンサ

システムの入力レール条件にも依存しますが、安定した入力電圧を確保するために、通常はアルミ電解コンデンサが必要です。このような工夫により、スイッチング周波数に伴うパルス電流は入力トレースの小さな領域に制限され、EMC 性能の改善が図れます。入力コンデンサはスイッチング・パワーデバイスで生じる RMS 電流に対応できる定格を備えていなければなりません。

IC の VIN ピンにはセラミック・コンデンサを使用してください。1μF から 0.1μF の範囲の複数のコンデンサを推奨します。これらコンデンサは IC のできるだけ近くに配置してください。

降圧出力インダクタ

一般にインダクタは、電流リップルがレギュレータの最大平均出力電流の 30% から 50% に収まるように、電流リップルをフィルタする役割を担います。高い効率を得るには低 DCR のインダクタを選択する必要があります。また、インダクタの飽和電流定格は見込まれる最大過渡電流よりも大きくなければなりません。

ローサイド・パワー MOSFET

同期整流型アプリケーションでは、同期整流ローサイド MOSFET として、低 $r_{DS(ON)}$ 、低 R_g (推奨は $R_{g_typ} < 1.5 \Omega$)、低 V_{gth} ($V_{gth_min} \geq 1.2V$)、低 Q_{gd} のパワー N チャンネル MOSFET が必要です。BSZ100N06LS3G (インフィニオンテクノロジーズ製) は推奨部品の 1 つです。

出力電圧の帰還抵抗分圧回路

出力電圧は、式 11 に示すように、 V_{OUT} と FB の間に接続した抵抗分圧回路によって、0.8V を下限として設定可能です。

$$V_{OUT} = 0.8 \cdot \left(1 + \frac{R_{UP}}{R_{LOW}} \right) \quad (\text{式 11})$$

回路の自己消費電流を抑えたい場合は分圧回路に高抵抗を使用してください。上側抵抗の推奨値は 232k Ω です。

補償ネットワーク

ピーク電流モード制御では、ほとんどのアプリケーションでタイプ II 補償が使えます。ただし、より広い帯域を必要とするアプリケーションでは、タイプ III を使用してください。

PFM モード動作、かつ、タイプ III 補償ネットワークを使用するアプリケーションでは、ノイズカップリングを抑えて適切な PFM 動作を得るために、COMP ピンと FB ピン間に接続するコンデンサ (COMP ピンと FB ピン間の抵抗に直列に接続するコンデンサではありません) の容量はできるだけ小さくしてください。PFM アプリケーションでの COMP ピンと FB ピン間のコンデンサ容量は 10pF を推奨します。したがって、FB ピンとグラウンド間に接続するコンデンサ (1nF 以下) が適切な PFM モード動作を助けます。

昇圧インダクタ

昇圧インダクタの選択では、電流リップルがある範囲 (30% から 50%) に収まるようにしなければならぬとともに、ソフトスタート時の昇圧インダクタ電流も考慮しなければなりません。昇圧のスタートアップ時には、500 μ s ソフトスタート時間後に、デューティサイクルは $t_{MIN(ON)} \cdot F_s$ からおよそ 50% にリニアに増加します。昇圧スタートアップの前後で、昇圧出力電圧は V_{IN_BOOST} から ($V_{IN_BOOST} + V_{OUT_BUCK}$) へとジャンプします。昇圧ソフトスタートの設計目標は、昇圧入力電流を最小限に維持しながら、 V_{OUT_BUCK} に等しい電圧ステップを得るために昇圧出力電圧を充電する能力を確保することです。インダクタが大きいとインダクタ電流の増加をブロックしてしまうため、500 μ s 以内に最終安定状態値 ($V_{IN_BOOST} + V_{OUT_BUCK}$) に出力コンデンサを充電するには電流が充分ではありません。回路設計のスタートポイントとしては 6.8 μ H のインダクタが適当です。スタートアップ時の昇圧インダクタ電流をオシロスコープで確認して、許容可能な範囲であることを確認してください。

昇圧出力コンデンサ

前述の「昇圧インダクタ」セクションの昇圧スタートアップと同じ理屈から、昇圧出力に大容量コンデンサを接続すると、昇圧 PWM のスタートアップ時に大きな突入電流が発生します。10V 以下の降圧出力アプリケーションでは 22 μ F が適します。また、システムを安定させるために、昇圧出力にはある程度の容量が必要です。

基板レイアウトの設計指針

1. IC の VIN ピンと、パワー MOSFET またはダイオードを接続しているパワーグラウンドのできるだけ近くに、入力セラミック・コンデンサを配置します。トレースの寄生インダクタンスで生じる電圧スパイクを可能な限り抑えるために、このループ (入力セラミック・コンデンサ、VIN ピン、MOSFET/ダイオード) ができるだけ小さくなるように設計してください。
2. VIN ピンの近くに入力アルミ電解コンデンサを配置してください。
3. PHASE ノードの銅箔パターンは、負荷電流を扱えるだけの十分な面積を与えながらも、できるだけ小さくしてください。
4. 出力セラミック・コンデンサとアルミ電解コンデンサも、パワーステージ部品の近くに配置してください。
5. IC の底面パッドにはビアを 9 個以上設けてください。熱インピーダンスを効果的に低下させるために、多層基板を使用する場合は、底面パッドをできるだけ広いグラウンドパターンに接続してください。
6. VCC ピンの 4.7 μ F セラミック・デカップリング・コンデンサは IC のできるだけ近くに配置してください。また、このコンデンサのグラウンドパターンには 3 個以上のビアを設けてください。
7. ブートストラップ・コンデンサは IC のできるだけ近くに配置してください。
8. LGATE 信号のトレースはできるだけ短くルーティングし、かつ、インピーダンスの上昇を抑えるために LGATE 信号の途中にはビアを設けないでください。
9. 電圧センストレースはノイズの少ない領域に配線してください。
10. すべての周辺制御部品は IC の近くに配置してください。

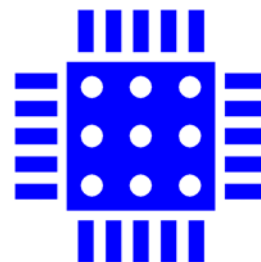


図 28. プリント基板のビアパターンの例

改訂履歴

この改訂履歴は参考情報として掲載するものであり、正確を期すように努めていますが、内容を保証するものではありません。最新のデータシートについてはインターシルのウェブサイトをご覧ください。

日付	レビジョン	変更点
2011/9/29	FN7640.0	初版

製品

インターシルは、高性能アナログ、ミクストシグナルおよびパワーマネジメント半導体の設計、製造で世界をリードする企業です。インターシルの製品は、通信、コンピューティング、コンシューマ、産業用機器の分野で特に急速な成長を遂げている市場向けに開発されています。製品ファミリの詳細は、www.intersil.com/product_tree/ をご覧ください。

ISL85402 に関するアプリケーション情報、関連ドキュメント、関連部品は、www.intersil.com 内の [ISL85402](#) のページを参照してください。本データシートに関するご意見は、www.intersil.com/askourstaff へお寄せください。

信頼性に関するデータは rel.intersil.com/reports/search.php を参照してください。

そのほかの製品については www.intersil.com/product_tree/ を参照してください。

そのほかの製品については www.intersil.com/product_tree/ を参照してください。

インターシルは、www.intersil.com/design/quality/ に記載の品質保証のとおり、ISO9000 品質システムに基づいて、製品の製造、組み立て、試験を行っています。

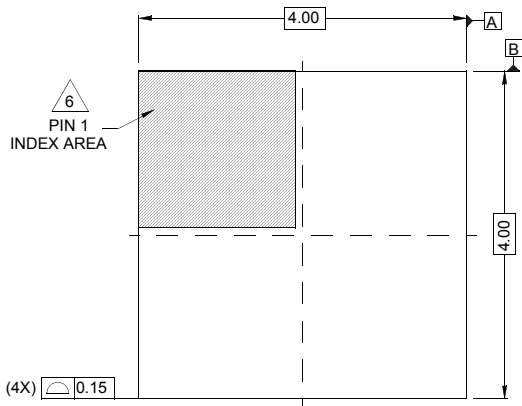
インターシルは、製品を販売するにあたって、製品情報のみを提供します。インターシルは、いかなる時点においても、予告なしに、回路設計、ソフトウェア、仕様を変更する権利を有します。製品を購入されるお客様は、必ずデータシートが最新であることをご確認くださいませよう願います。インターシルは正確かつ信頼に足る情報を提供できるよう努めていますが、その使用に関して、インターシルおよび関連子会社は責任を負いません。また、その使用に関して、第三者が所有する特許または他の知的所有権の非侵害を保証するものではありません。インターシルおよび関連子会社が所有する特許の使用権を暗黙的または他の方法によって与えるものではありません。

インターシルの会社概要については www.intersil.com をご覧ください。

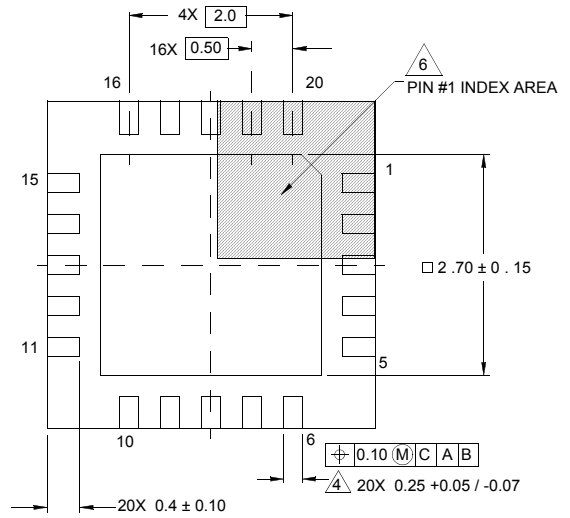
パッケージ寸法図

L20.4x4C

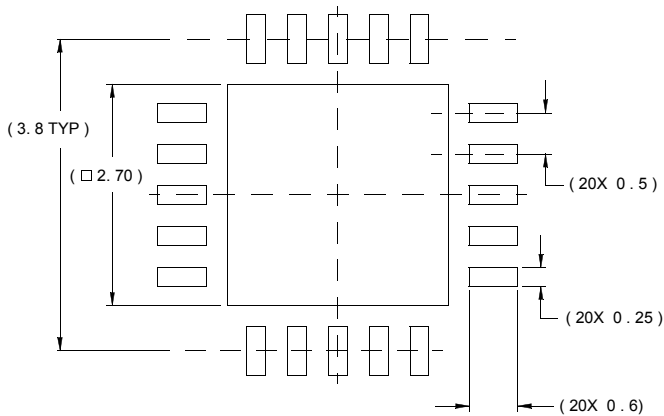
20 Ld クワッドフラットノーリードプラスチックパッケージ
Rev 0、2006 年 11 月 20



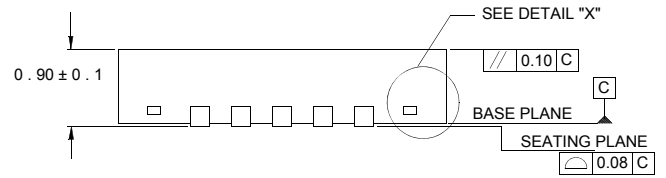
上面図



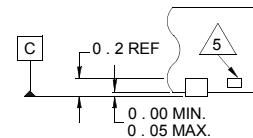
底面図



推奨ランドパターンの例



側面図



詳細図 "X"

備考：

1. 寸法の単位は mm です。
() 内の寸法は参考値です。
2. 寸法と公差は ASME Y14.5m-1994 に従っています。
3. 特記のない限り、公差は DECIMAL ± 0.05 です。
4. 寸法 b は金属端子に適用され、端子先端から 0.15mm ~ 0.30mm のポイントで計測した値です。
5. タイパー（示されている場合）は非機能性です。
6. 1 ピンの識別子はオプションですが、表示されているゾーン内に配置されます。1 ピンの識別子はモールドまたはマーキングで示されます。