

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】<http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

HM62A16100I シリーズ

Wide Temperature Range Version
16M SRAM (1-Mword×16-bit)

RJJ03C0038-0001Z

暫定仕様

Rev. 0.01

2003.06.02

概要

HM62A16100I シリーズは、1-M ワード ×16 ビット構成の 16M ビットスタティック RAM です。CMOS プロセス技術（6 トランジスタメモリセル）を採用し、高密度、高性能、低消費電力を実現しております。したがって、HM62A16100I シリーズはバッテリーバックアップシステムに最適です。パッケージの種類は、高密度実装可能な 48 ピン CSP（0.75mm ボールピッチ）が用意されております。

特長

- 1.8V 単一電源：1.65V ~ 2.2V
- アクセス時間：70ns (max)
- 消費電力
 - 動作時：3.6mW/MHz (typ)
 - スタンバイ時：0.9μW (typ)
- 完全なスタティックメモリです。
 - クロック、タイミングストロブを必要としません。
- アクセスとサイクル時間が同じです。
- データ入力と出力が共通端子です。
 - スリーステート出力
- バッテリーバックアップ動作が可能です。
 - 2 CS によるデータ保持動作
- 温度範囲：-40 ~ +85°C

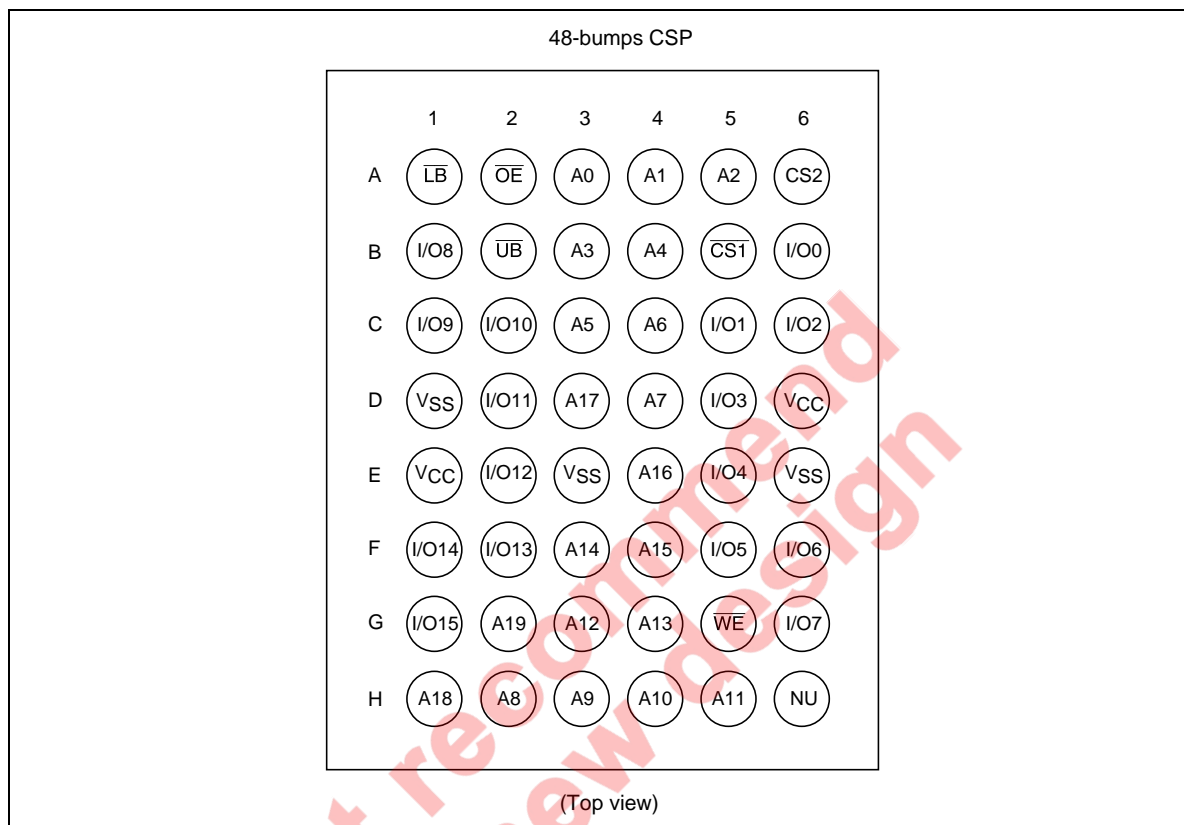
暫定仕様：この製品は暫定仕様につき今後規格変更の可能性がありますのでご検討の際は、営業窓口にお問い合わせください。

製品ラインアップ

Type No.	Access time	Package
HM62A16100LBPI-7	70 ns	48-bump CSP with 0.75 mm bump pitch (TBP-48F)
HM62A16100LBPI-7SL	70 ns	

Not recommend
for new design

ピン配置

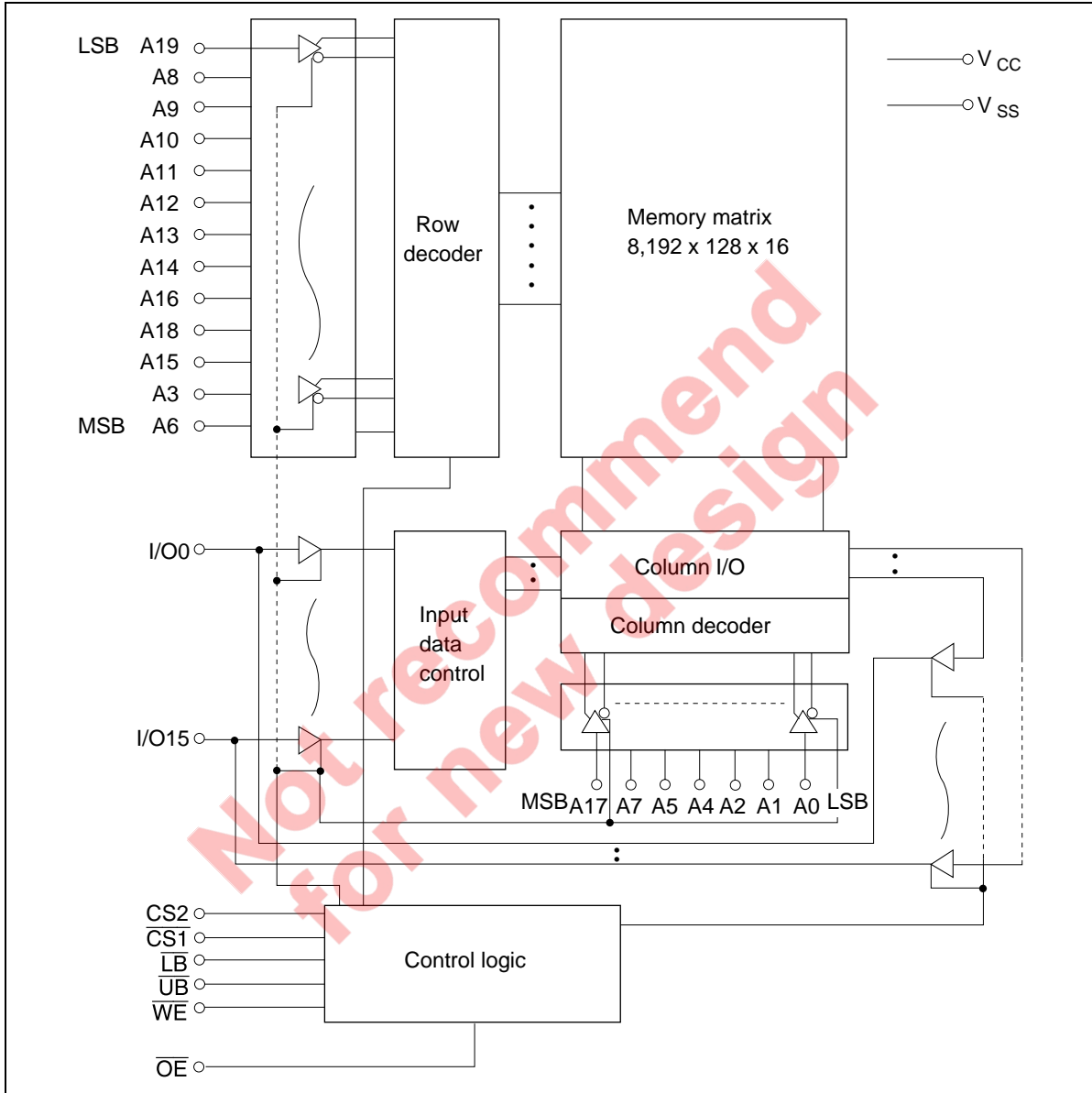


ピン説明

Pin name	Function
A0 to A19	Address input
I/O0 to I/O15	Data input/output
CS1	Chip select 1
CS2	Chip select 2
$\overline{\text{WE}}$	Write enable
$\overline{\text{OE}}$	Output enable
$\overline{\text{LB}}$	Lower byte select
$\overline{\text{UB}}$	Upper byte select
V _{CC}	Power supply
V _{SS}	Ground
NU* ¹	Not used (test mode pin)

【注】 1.このピンはグラウンドに接続するか、オープンで使用してください。

ブロックダイアグラム



動作表

CS1	CS2	WE	OE	UB	LB	I/O0 to I/O7	I/O8 to I/O15	Operation
H	×	×	×	×	×	High-Z	High-Z	Standby
×	L	×	×	×	×	High-Z	High-Z	Standby
×	×	×	×	H	H	High-Z	High-Z	Standby
L	H	H	L	L	L	Dout	Dout	Read
L	H	H	L	H	L	Dout	High-Z	Lower byte read
L	H	H	L	L	H	High-Z	Dout	Upper byte read
L	H	L	×	L	L	Din	Din	Write
L	H	L	×	H	L	Din	High-Z	Lower byte write
L	H	L	×	L	H	High-Z	Din	Upper byte write
L	H	H	H	×	×	High-Z	High-Z	Output disable

【注】 H: V_{IH} , L: V_{IL} , ×: V_{IH} or V_{IL}

絶対最大定格

Parameter	Symbol	Value	Unit
Power supply voltage relative to V_{SS}	V_{CC}	-0.3 to +2.6	V
Terminal voltage on any pin relative to V_{SS}	V_T	-0.3 ^{*1} to $V_{CC} + 0.3$ ^{*2}	V
Power dissipation	P_T	1.0	W
Storage temperature range	Tstg	-55 to +125	°C
Storage temperature range under bias	Tbias	-40 to +85	°C

【注】 1. パルス半値幅 10ns 以下の場合, -2.0V(Min)。
2. 最大電圧+2.6V。

DC 動作条件

Parameter	Symbol	Min	Typ	Max	Unit	Note
Supply voltage	V_{CC}	1.65	1.8	2.2	V	
	V_{SS}	0	0	0	V	
Input high voltage	V_{IH}	$0.75 \times V_{CC}$	—	$V_{CC} + 0.3$	V	
Input low voltage	V_{IL}	-0.3	—	$0.25 \times V_{CC}$	V	1
Ambient temperature range	T_a	-40	—	85	°C	

【注】 1. パルス半値幅 10ns 以下の場合, -2.0V(Min)。

DC 特性

Parameter	Symbol	Min	Typ* ¹	Max	Unit	Test conditions
Input leakage current	$ I_{LI} $	—	—	1	μA	$V_{in} = V_{SS} \text{ to } V_{CC}$
Output leakage current	$ I_{LO} $	—	—	1	μA	$\overline{CS1} = V_{IH} \text{ or } CS2 = V_{IL} \text{ or}$ $\overline{OE} = V_{IH} \text{ or } \overline{WE} = V_{IL} \text{ or}$ $\overline{LB} = \overline{UB} = V_{IH}, V_{I/O} = V_{SS} \text{ to } V_{CC}$
Operating current	I_{CC}	—	—	8	mA	$CS1 = V_{IL}, CS2 = V_{IH},$ Others = $V_{IH}/V_{IL}, I_{I/O} = 0 \text{ mA}$
Average operating current	I_{CC1}	—	20	30	mA	Min. cycle, duty = 100%, $I_{I/O} = 0 \text{ mA}, CS1 = V_{IL},$ $CS2 = V_{IH}, \text{ Others} = V_{IH}/V_{IL}$
	I_{CC2}	—	2	5	mA	Cycle time = 1 μs , duty = 100%, $I_{I/O} = 0 \text{ mA}, \overline{CS1} \leq 0.2 \text{ V},$ $CS2 \geq V_{CC} - 0.2 \text{ V}$ $V_{IH} \geq V_{CC} - 0.2 \text{ V}, V_{IL} \leq 0.2 \text{ V}$
Standby current	I_{SB}	—	0.1	0.5	mA	$CS2 = V_{IL}$
Standby current	I_{SB1}^{*2}	—	0.5	25	μA	$0 \text{ V} \leq V_{in}$ (1) $0 \text{ V} \leq CS2 \leq 0.2 \text{ V}$ or (2) $\overline{CS1} \geq V_{CC} - 0.2 \text{ V},$ $CS2 \geq V_{CC} - 0.2 \text{ V}$ or (3) $\overline{LB} = \overline{UB} \geq V_{CC} - 0.2 \text{ V},$ $CS2 \geq V_{CC} - 0.2 \text{ V},$ $\overline{CS1} \leq 0.2 \text{ V}$ Average value
	I_{SB1}^{*3}	—	0.5	8	μA	
Output high voltage	V_{OH}	$V_{CC} - 0.2$	—	—	V	$I_{OH} = -100 \mu\text{A}$
Output low voltage	V_{OL}	—	—	0.2	V	$I_{OL} = 100 \mu\text{A}$

【注】 1. Typ 値は、 $V_{CC} = 1.8\text{V}$ 、 $T_a = +25^\circ\text{C}$ における参考値。

2. L バージョンのみに適用。

3. L-SL バージョンのみに適用。

容量

($T_a = +25^\circ\text{C}$, $f = 1\text{MHz}$)

Parameter	Symbol	Min	Typ	Max	Unit	Test conditions	Note
Input capacitance	C_{in}	—	—	8	pF	$V_{in} = 0 \text{ V}$	1
Input/output capacitance	$C_{I/O}$	—	—	10	pF	$V_{I/O} = 0 \text{ V}$	1

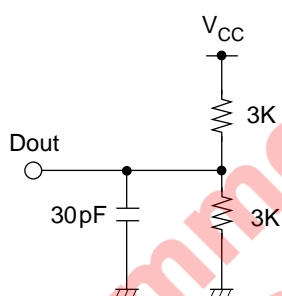
【注】 1. このパラメータは全数測定されたものではなく、サンプル値です。

AC 特性

($V_{CC} = 1.65V \sim 2.2V$, $T_a = -40 \sim +85^{\circ}C$)

測定条件

- 入力パルスレベル : $V_{IL} = 0.2V$, $V_{IH} = V_{CC} - 0.2V$
- 入力上昇 / 下降時間 : 3ns
- 入出力タイミング参照レベル : $0.5V \times V_{CC}$
- 出力負荷 : 下図参照 (スコープ , ジグ容量を含む)



リードサイクル

Parameter	Symbol	HM62A16100I		Unit	Notes
		-7			
		Min	Max		
Read cycle time	t_{RC}	70	—	ns	
Address access time	t_{AA}	—	70	ns	
Chip select access time	t_{ACS1}	—	70	ns	
	t_{ACS2}	—	70	ns	
Output enable to output valid	t_{OE}	—	35	ns	
Output hold from address change	t_{OH}	10	—	ns	
\overline{LB} , \overline{UB} access time	t_{BA}	—	70	ns	
Chip select to output in low-Z	t_{CLZ1}	10	—	ns	2, 3
	t_{CLZ2}	10	—	ns	2, 3
\overline{LB} , \overline{UB} enable to low-Z	t_{BLZ}	5	—	ns	2, 3
Output enable to output in low-Z	t_{OLZ}	5	—	ns	2, 3
Chip deselect to output in high-Z	t_{CHZ1}	0	25	ns	1, 2, 3
	t_{CHZ2}	0	25	ns	1, 2, 3
\overline{LB} , \overline{UB} disable to high-Z	t_{BHZ}	0	25	ns	1, 2, 3
Output disable to output in high-Z	t_{OHZ}	0	25	ns	1, 2, 3

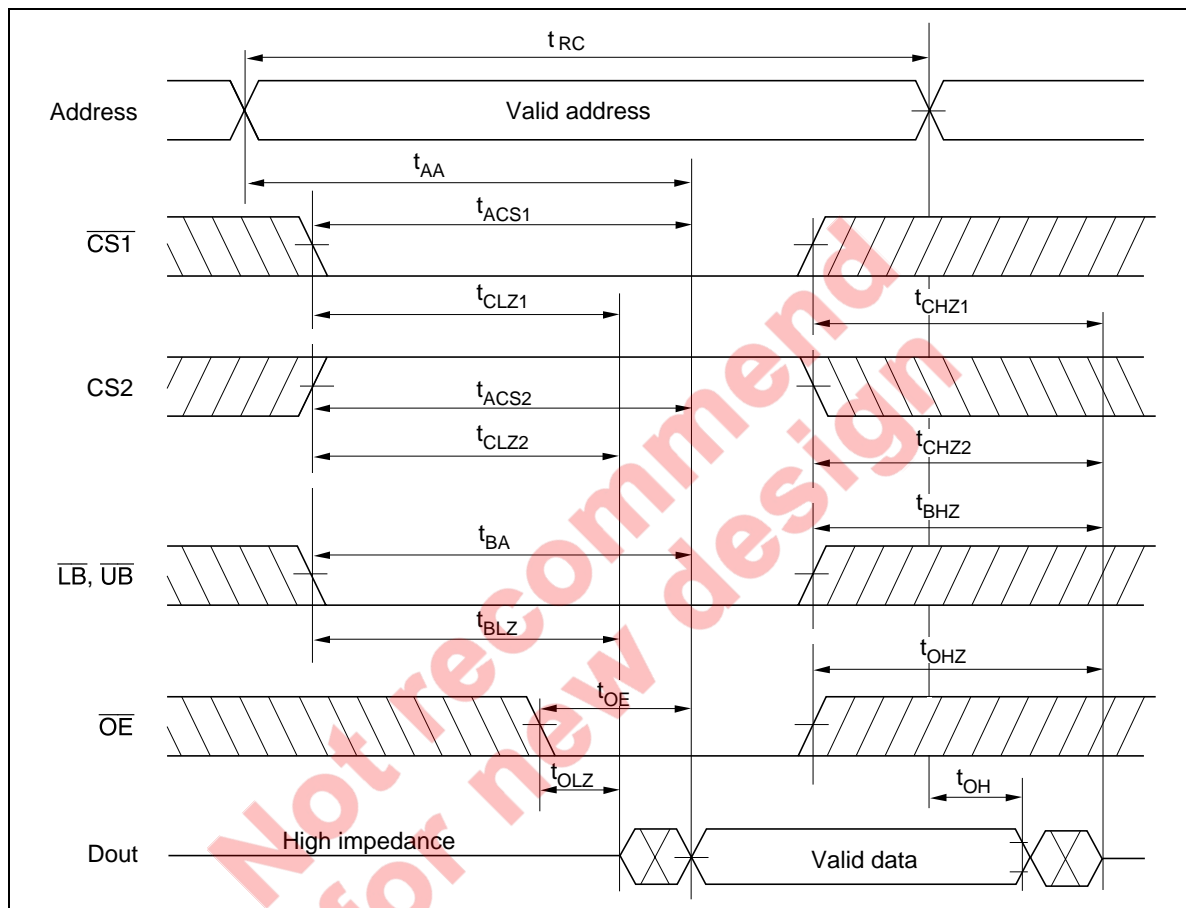
ライトサイクル

Parameter	Symbol	HM62A16100I		Unit	Notes
		-7			
		Min	Max		
Write cycle time	t_{WC}	70	—	ns	
Address valid to end of write	t_{AW}	60	—	ns	
Chip selection to end of write	t_{CW}	60	—	ns	5
Write pulse width	t_{WP}	50	—	ns	4
\overline{LB} , \overline{UB} valid to end of write	t_{BW}	60	—	ns	
Address setup time	t_{AS}	0	—	ns	6
Write recovery time	t_{WR}	0	—	ns	7
Data to write time overlap	t_{DW}	30	—	ns	
Data hold from write time	t_{DH}	0	—	ns	
Output active from end of write	t_{OW}	5	—	ns	2
Output disable to output in high-Z	t_{OHZ}	0	25	ns	1, 2
Write to output in high-Z	t_{WHZ}	0	25	ns	1, 2

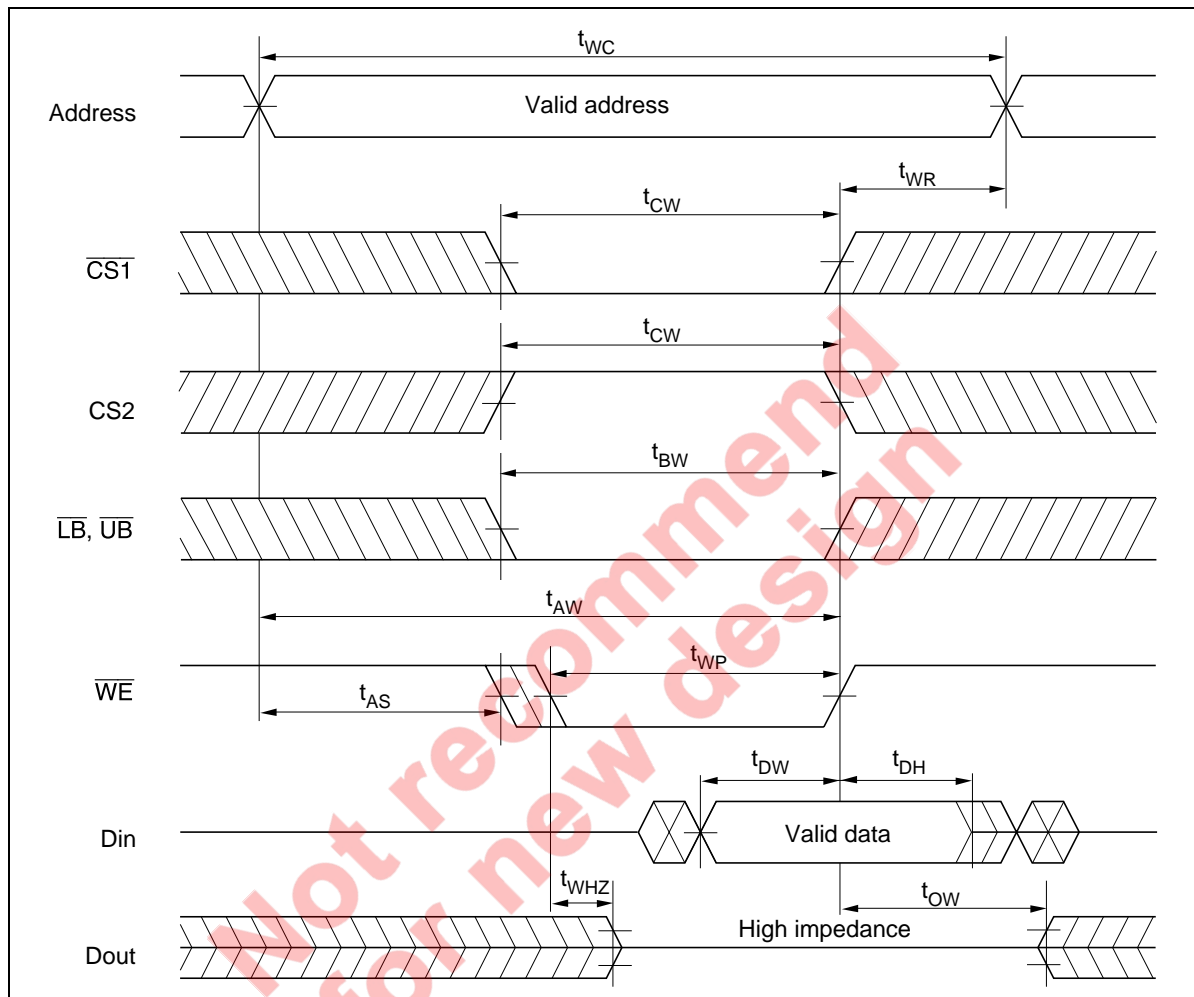
- 【注】
- t_{CHZ} , t_{OHZ} , t_{WHZ} , t_{BHZ} は、出力閉回路条件になった時の時間で規定され、出力電圧レベルによっては判定しません。
 - このパラメータは全数測定されたものではなくサンプル値です。
 - 温度、電圧条件が同一の場合には、 t_{HZ} max は t_{LZ} min より小さくなります。
 - 書き込みは、 $\overline{CS1}$ が Low, $CS2$ が High, \overline{WE} が Low, \overline{LB} または \overline{UB} が Low のオーバーラップ中 (t_{WP}) に行われます。書き込み開始は、 $\overline{CS1}$ の Low 遷移, $CS2$ の High 遷移, \overline{WE} の Low 遷移, \overline{LB} または \overline{UB} の Low 遷移のうち、最も遅い遷移点で始まります。書き込み終了は、 $\overline{CS1}$ の High 遷移, $CS2$ の Low 遷移, \overline{WE} の High 遷移, \overline{LB} または \overline{UB} の High 遷移のうち、最も早い遷移点で終わります。 t_{WP} は、書き込み開始から書き込み終了までの時間で測定されます。
 - t_{CW} は、 $\overline{CS1}$ の Low 遷移と $CS2$ の High 遷移の遅い方から書き込み終了までの時間で測定されます。
 - t_{AS} は、アドレス変化から書き込み開始までの時間で規定されます。
 - t_{WR} は、 \overline{WE} または $\overline{CS1}$ の High 遷移あるいは $CS2$ の Low 遷移のいずれか最も早い遷移から書き込みサイクルの終わりで規定されます。

タイミング波形

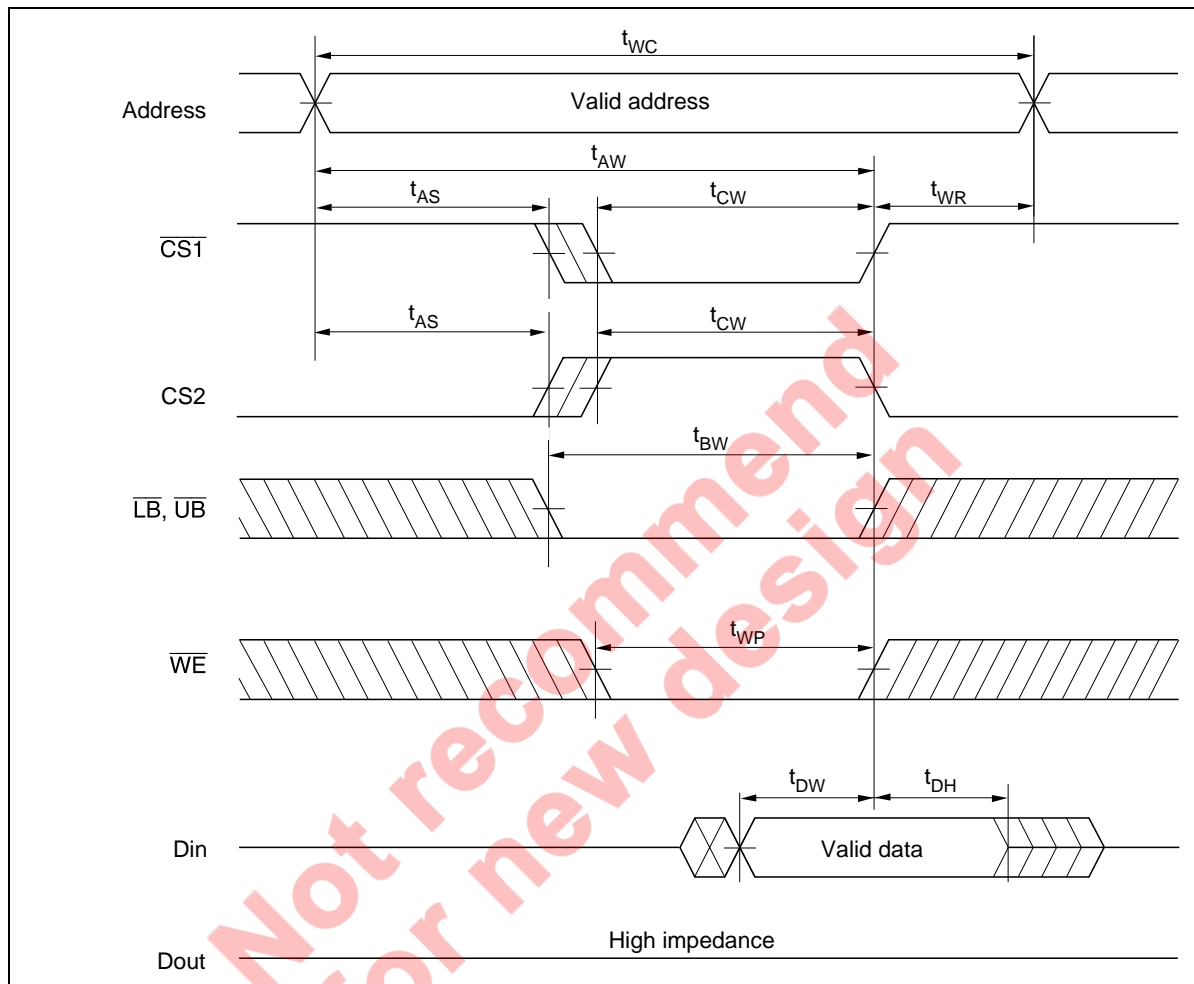
リードサイクル



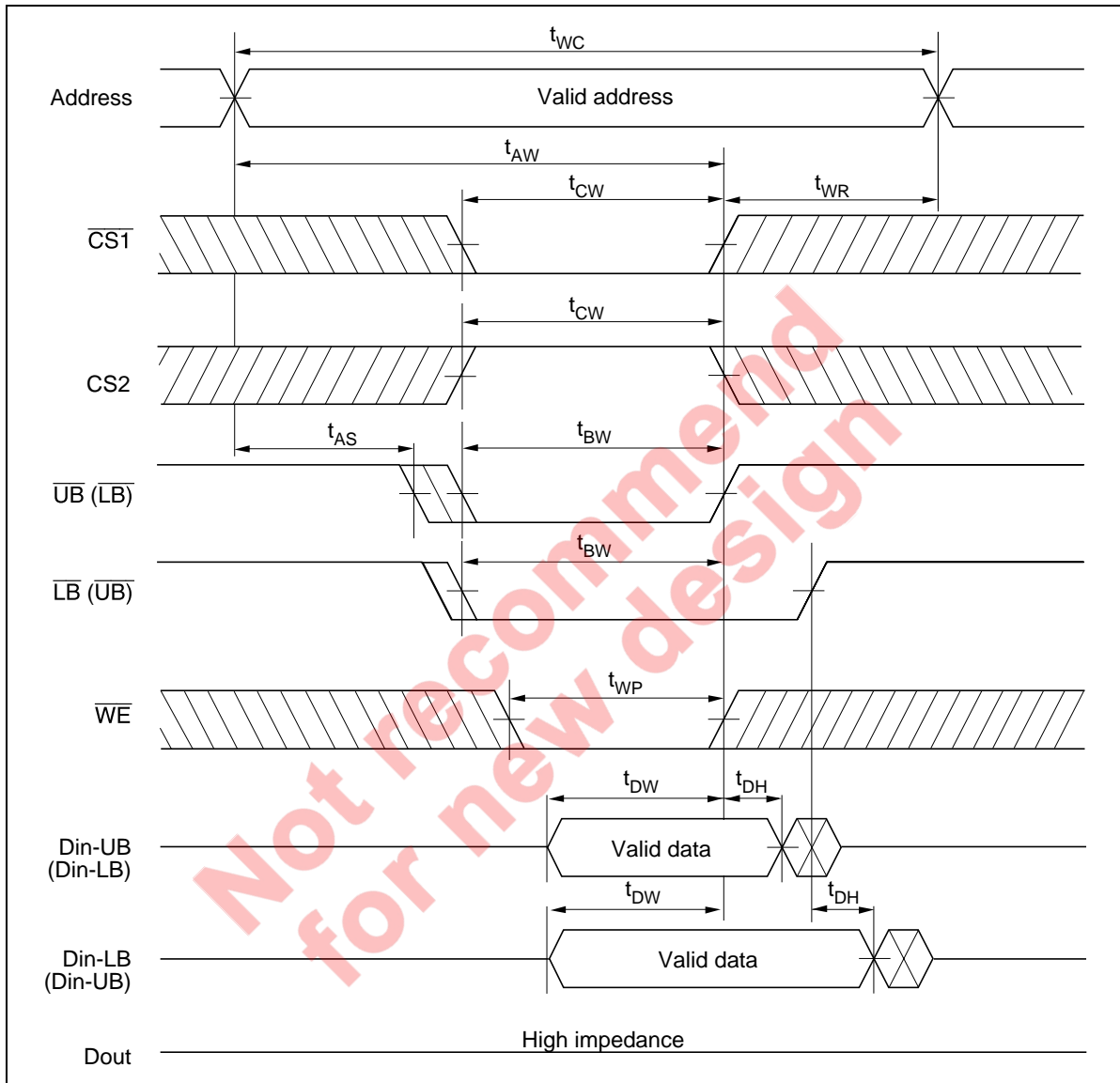
ライトサイクル(1) ($\overline{\text{WE}}$ Clock)



ライトサイクル(2) ($\overline{\text{CS1}}$, CS2 Clock, $\overline{\text{OE}} = V_{\text{IH}}$)



ライトサイクル(3) ($\overline{\text{LB}}$, $\overline{\text{UB}}$ Clock, $\overline{\text{OE}} = V_{\text{IH}}$)



低電源電圧時データ保持特性

(Ta = -40 ~ +85°C)

Parameter	Symbol	Min	Typ*4	Max	Unit	Test conditions*3
V _{CC} for data retention	V _{DR}	1.0	—	2.2	V	V _{in} ≥ 0 V (1) 0 V ≤ CS2 ≤ 0.2 V or (2) CS2 ≥ V _{CC} - 0.2 V, CS1 ≥ V _{CC} - 0.2 V or (3) LB = UB ≥ V _{CC} - 0.2 V, CS2 ≥ V _{CC} - 0.2 V, CS1 ≤ 0.2 V
Data retention current	I _{CCDR} *1	—	0.5	25	μA	V _{CC} = 1.5 V, V _{in} ≥ 0 V (1) 0 V ≤ CS2 ≤ 0.2 V or (2) CS2 ≥ V _{CC} - 0.2 V, CS1 ≥ V _{CC} - 0.2 V or (3) LB = UB ≥ V _{CC} - 0.2 V, CS2 ≥ V _{CC} - 0.2 V, CS1 ≤ 0.2 V Average value
	I _{CCDR} *2	—	0.5	8	μA	
Chip deselect to data retention time	t _{CDR}	0	—	—	ns	See retention waveforms
Operation recovery time	t _R	5	—	—	ms	

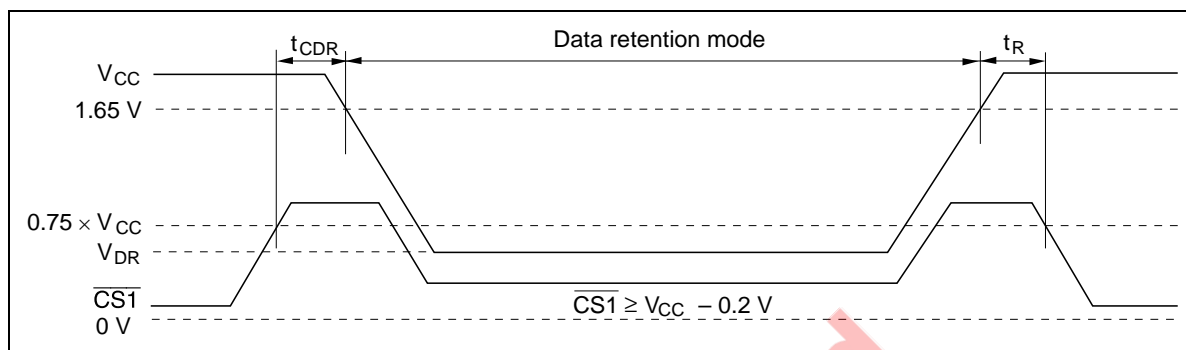
【注】 1. Lバージョンのみ適用。

2. L-SLバージョンのみ適用。

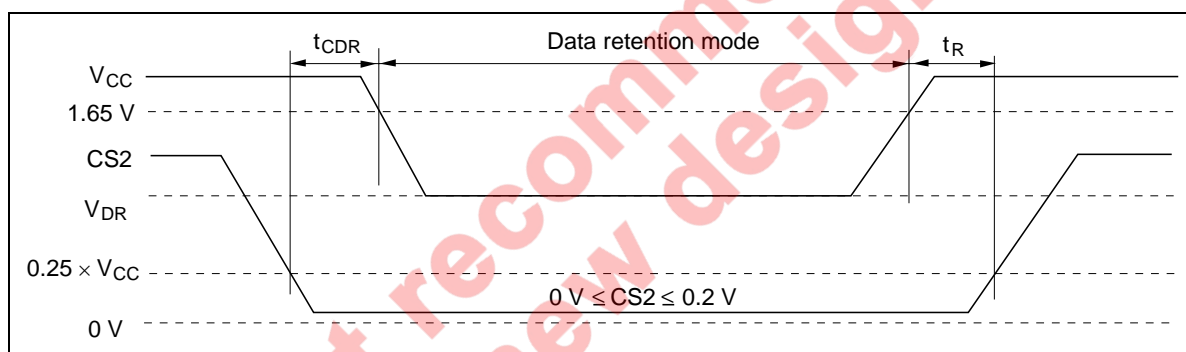
3. CS2 は、アドレスバッファ、WE バッファ、CS1 バッファ、OE バッファ、LB、UB バッファ、Din バッファを制御します。CS2 がデータ保持モードを制御する場合、V_{in} レベル（アドレス、WE、CS1、OE、LB、UB、I/O）は High-Z 状態にしてもかまいません。CS1 がデータ保持モードを制御する場合、CS2 は CS2 ≥ V_{CC} - 0.2 V または 0 V ≤ CS2 ≤ 0.2 V でなければなりません。他の入力レベル（アドレス、WE、OE、LB、UB、I/O）は High-Z 状態にしてもかまいません。

4. V_{CC} = 1.5V, Ta = +25°C における参考値です。

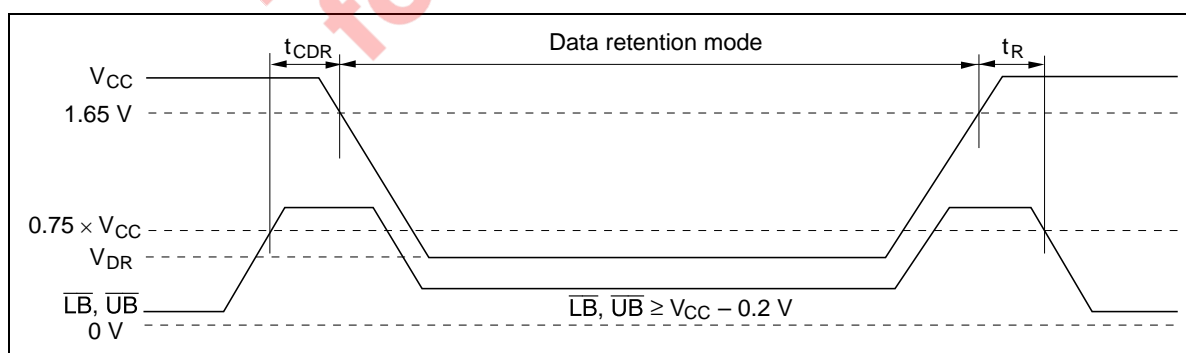
低電源電圧時データ保持タイミング波形(1) ($\overline{\text{CS1}}$ Controlled)



低電源電圧時データ保持タイミング波形(2) (CS2 Controlled)

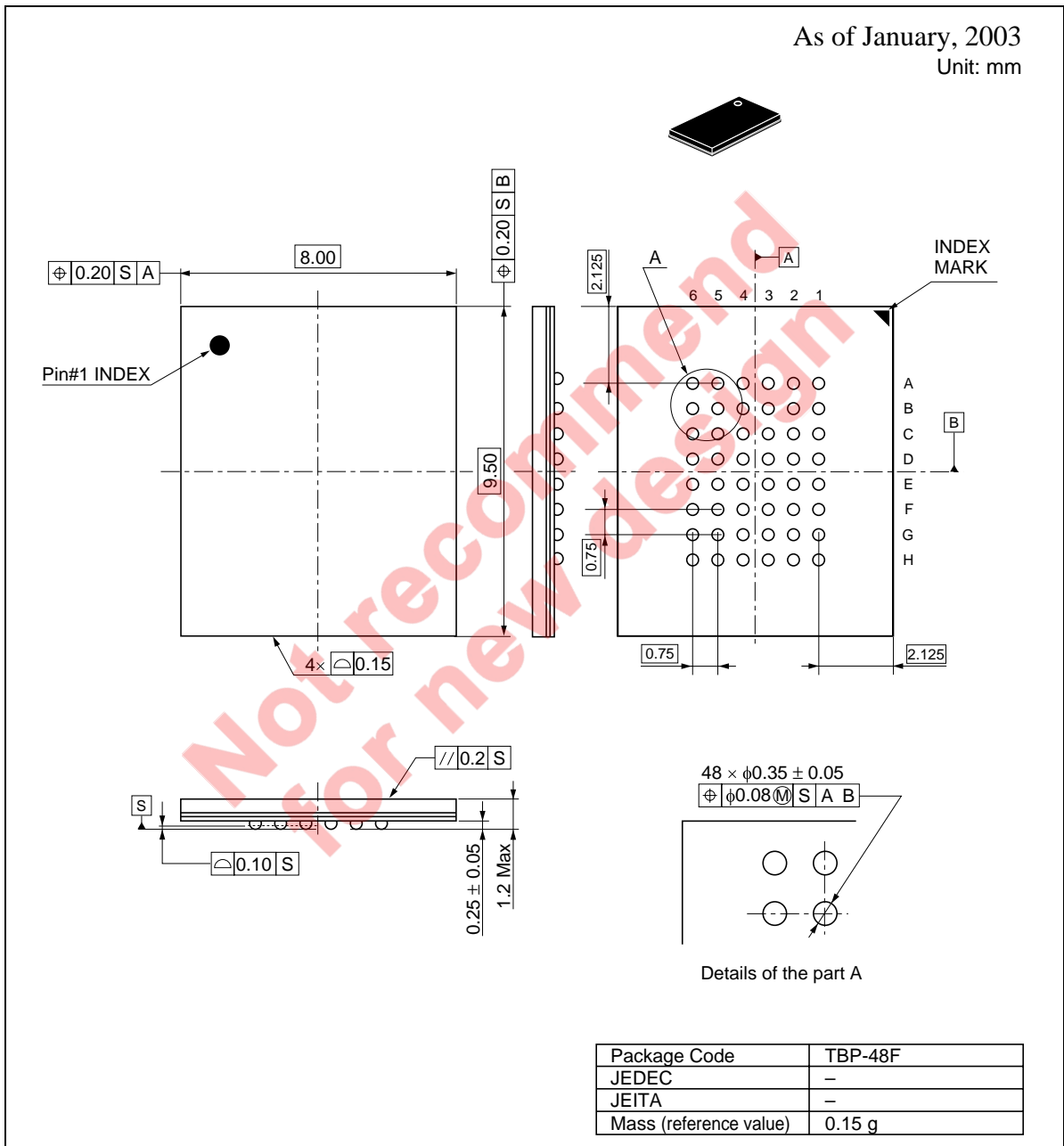


低電源電圧時データ保持タイミング波形(3) ($\overline{\text{LB}}$, $\overline{\text{UB}}$ Controlled)



外形寸法図

HM62A16100LBPI シリーズ (TBP-48F)



株式会社ルネサス テクノロジ 営業企画統括部 〒100-0004 東京都千代田区大手町2-6-2 日本ビル

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

- 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報にご注意ください。
- 本資料に記載した情報は、正確を期すため、慎重に制作したのですが万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
- 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任は負いません。
- 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
- 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
- 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。



営業お問合せ窓口

<http://www.renesas.com>

ルネサス販売本社	〒100-0005	千代田区丸の内1-8-2 (第二鉄鋼ビル)	(03) 3215-8600
京浜支社	〒212-0058	川崎市幸区鹿島田890-12 (新川崎三井ビル)	(044) 549-1662
西東京支社	〒190-0023	立川市柴崎町2-2-23 (第二高島ビル2F)	(042) 524-8701
札幌支店	〒060-0002	札幌市中央区北二条西4-1 (札幌三井ビル5F)	(011) 210-8717
札幌支店	〒980-0013	仙台市青葉区花京院1-1-20 (花京院スクエア13F)	(022) 221-1351
いわき支店	〒970-8026	いわき市平小太郎町4-9 (損保ジャパンいわき第二ビル3F)	(0246) 22-3222
茨城支社	〒312-0034	ひたちなか市堀口832-2 (日立システムプラザ勝田1F)	(029) 271-9411
新潟支店	〒950-0087	新潟市東大通1-4-2 (新潟三井物産ビル3F)	(025) 241-4361
松本支社	〒390-0815	松本市深志1-2-11 (昭和ビル7F)	(0263) 33-6622
中部営業本部	〒460-0008	名古屋市中区栄3-13-20 (栄センタービル4F)	(052) 261-3000
浜松支店	〒430-7710	浜松市板屋町111-2 (浜松アクタワー10F)	(053) 451-2131
西北営業本部	〒541-0044	大阪市中央区伏見町4-1-1 (大阪明治生命館ランドアクシスタワー10F)	(06) 6233-9500
北陸支社	〒920-0031	金沢市広岡3-1-1 (金沢パークビル8F)	(076) 233-5980
中国支社	〒730-0036	広島市中区袋町5-25 (広島袋町ビルディング8F)	(082) 244-2570
松山支店	〒790-0003	松山市三番町4-4-6 (GEエジソンビル松山2号館3F)	(089) 933-9595
鳥取支店	〒680-0822	鳥取市今町2-251 (日本生命鳥取駅前ビル)	(0857) 21-1915
九州支社	〒812-0011	福岡市博多区博多駅前2-17-1 (ヒロカネビル本館5F)	(092) 481-7695
鹿児島支店	〒890-0053	鹿児島市中央町12-2 (明治生命西鹿児島ビル2F)	(099) 256-9021

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：カスタマサポートセンター E-Mail: csc@renesas.com