# カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (http://www.renesas.com)

2010年4月1日 ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (http://www.renesas.com)

【問い合わせ先】http://japan.renesas.com/inquiry



# ご注意書き

- 1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
- 2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 3. 当社製品を改造、改変、複製等しないでください。
- 4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
- 5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
- 6. 本資料に記載されている情報は、正確を期すため慎重に作成したものですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
- 7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

標準水準: コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、 産業用ロボット

高品質水準: 輸送機器(自動車、電車、船舶等)、交通用信号機器、防災・防犯装置、各種安全装置、生命 維持を目的として設計されていない医療機器(厚生労働省定義の管理医療機器に相当)

特定水準: 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器(生命維持装置、人体に埋め込み使用するもの、治療行為(患部切り出し等)を行うもの、その他直接人命に影響を与えるもの)(厚生労働省定義の高度管理医療機器に相当)またはシステム

- 8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
- 9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
- 10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
- 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
- 12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご 照会ください。
- 注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。



MOS 集積回路 MOS Integrated Circuit  $\mu PD9980$ 

# 昇圧電源内蔵 D 級スピーカ・アンプ LSI

 $\mu$ PD9980 は , アナログ信号入力の昇圧 DC/DC コンバータ内蔵圧電スピーカ駆動用 D 級パワー・アンプ LSI です。

#### 特徴

アナログ信号入力の昇圧 DC/DC コンバータ内蔵圧電スピーカ駆動用 D 級パワー・アンプ

昇圧型 DC/DC コンバータ (15 V および 5 V 出力 ), レギュレータ回路内蔵により, Li+バッテリ単一電源で動作可能 (制御 I/F が 3 V 系の場合 )

制御 I/F は 1.8 V, 3 V 系両対応可(レベルシフト回路内蔵)

SPK (スピーカ)モード, REC (レシーバ)モード端子切り替え

パワーオン・ポップ・ノイズ低減機能

昇圧 DC/DC コンバータ出力短絡保護機能

誤動作防止用電源電圧監視機能

外部端子によるミュート / スタンバイ制御

小型パッケージ 36 ピン QFN (6.0 mm × 6.0 mm) を採用

# オーダ情報

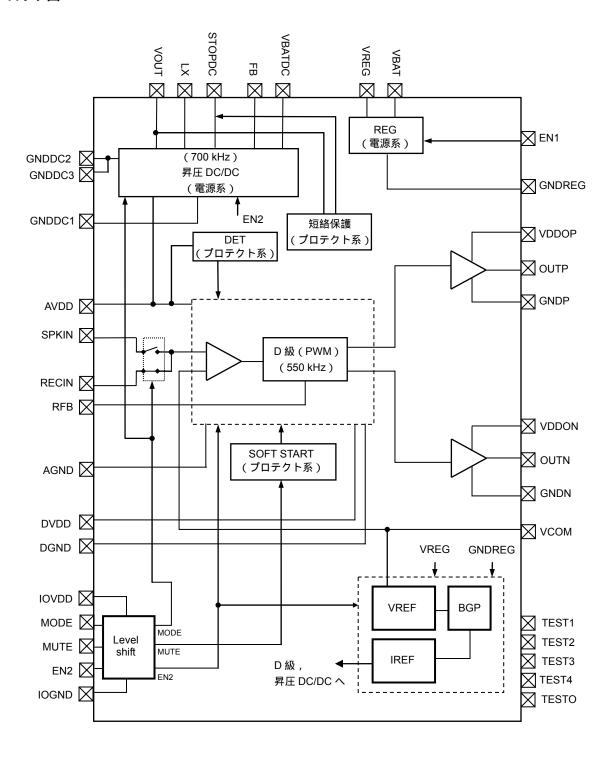
オーダ名称 パッケージ μPD9980K9-4FE-A 36 ピン・プラスチック QFN ( 6 × 6 mm )

**備考** μPD9980K9-4FE-A は鉛フリー製品です。

本資料の内容は、予告なく変更することがありますので、最新のものであることをご確認の上ご使用ください。



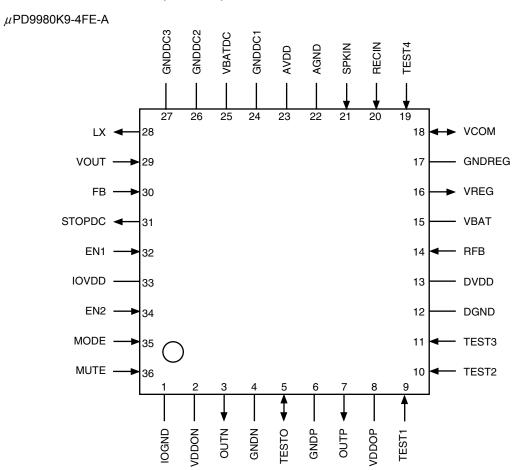
# ブロック図





# 端子接続図

・36 ピン・プラスチック QFN (6×6 mm)



**μPD9980** 

1. 端子機能 ... 5

#### 目 次

2.	機能	既要 7
	2.1	制御タイミング 7
		2.1.1 起動シーケンス 7
		2.1.2 モード切り替えシーケンス 8
		2.1.3 パワーオフ・シーケンス 9
3.	電気的	的特性 10
	3.1	絶対最大定格 10
	3.2	推奨動作条件 10
		3.2.1 DC 特性 10
		3.2.2 消費電力 11
	3.3	昇圧 DC/DC コンパータ部 11
	3.4	レギュレータ部 12
	3.5	D 級パワー・アンプ部 12
	3.6	プロテクト回路 13
4.	応用[	回路例 15
	4.1	推奨外付け部品 15
	4.2	部品表 16
5.	外形	纟 図 17

6. 半田付け推奨条件 ... 18

4



# 1. 端子機能

(1/2)

端子	端子名	入出力	端子機能	I/F	保護素子	保護素子	パワー・
番号.					VDD	GND	セーブ状態
1	IOGND	-	IO 系 GND	-	IOVDD	-	-
2	VDDON	-	D 級ドライバ電源	-	-	GNDN	-
			(VOUT 端子に接続)				
3	OUTN	DO	D級ドライバ出力	-	-	-	GND
4	GNDN	-	D 級ドライバ GND	-	VDDON	-	-
5	TESTO	DIO	テスト端子	双方向	DVDD	DGND	出力
			(実使用時はオープン)注				(GND)
6	GNDP	-	D 級ドライバ GND	-	VDDOP	-	-
7	OUTP	DO	D級ドライバ出力	-	-	-	GND
8	VDDOP	-	D 級ドライバ電源	-	-	GNDP	
			(VOUT 端子に接続)				
9	TEST1	DI	テスト端子 1	内部で 100 kΩプ	DVDD	DGND	GND
			(実使用時は GND に接続)	ルダウン			
10	TEST2	DI	テスト端子 2	内部で 100 kΩプ	DVDD	DGND	GND
			(実使用時は GND に接続)	ルダウン			
11	TEST3	DI	テスト端子3	内部で 100 kΩプ	DVDD	DGND	GND
			(実使用時は GND に接続)	ルダウン			
12	DGND	-	3V系ディジタル GND	-	DVDD	-	-
13	DVDD	-	3 V 系ディジタル電源	-	-	DGND	-
			(VREG 端子に接続)				
14	RFB	Al	ゲイン設定用抵抗接続端子	-	VDDOP	AGND	Hi-Z
15	VBAT	-	Li バッテリ接続端子	-	-	REGGND	-
16	VREG	AO	REG 出力端子	-	VBAT	REGGND	GND
17	GNDREG	-	REG 用 GND	-	VBAT	-	-
18	VCOM	AIO	基準電圧源安定化容量接続端 子	-	VREG	REGGND	GND
19	TEST4	DI	テスト端子 4	内部で 100 kΩプ	AVDD	AGND	GND
			(実使用時は GND に接続)	ルダウン			
20	RECIN	Al	レシーバ信号入力端子	-	AVDD	AGND	Hi-Z
21	SPKIN	Al	スピーカ信号入力端子	-	AVDD	AGND	Hi-Z
22	AGND	-	3V系アナログ GND	-	AVDD	-	-
23	AVDD	-	3 V 系アナログ電源	-	-	AGND	-
24	GNDDC1	-	DC/DC 用 GND1	-	AVDD	-	-
25	VBATDC	-	DC/DC 用 Li 系電源	-	-	GNDDC1	-
			(VBAT に接続)				
26	GNDDC2	-	DC/DC 用 GND2	-	VBATDC	-	-
27	GNDDC3	-	DC/DC 用 GND3	-	VBATDC	-	-

注 実使用時は TEST1-TEST4 端子が GND 設定となるため, TESTO 端子は出力設定となります。使用時はオープンにしてください。

**備考** AI:アナログ入力, AO:アナログ出力, AIO:アナログ入出力

DI:ディジタル入力, DO:ディジタル出力, DIO:ディジタル入出力

(2/2)

端子	端子名	入出力	端子機能	I/F	保護素子	保護素子	パワー・
番号.					VDD	GND	セーブ状態
28	LX	AO	DC/DC 用インダクタ接続端	-	-	GNDDC2	GND
			子				
29	VOUT	Al	DC/DC 出力端子	-	-	GNDDC1	GND
30	FB	Al	DC/DC 安定化容量接続端子	-	AVDD	GNDDC1	Hi-Z
31	STOPDC	DO	DC/DC 過電流検出結果出力	VBAT レベル	VBATDC	GNDDC1	Li バッテリ
32	EN1	DI	REG 制御端子	オープン・ドレー	VBATDC	GNDDC1	-
			(H:パワーオン)	ン入力			
33	IOVDD	-	IO 系電源	-	-	IOGND	-
34	EN2	DI	D 級 , DC/DC 制御端子	レベル・シフタ付	IOVDD	IOGND	-
			(H:パワーオン)	き			
35	MODE	DI	モード切り替え信号	内部で 100 kΩプ	IOVDD	IOGND	GND
			(H:SPKモード,	ルダウン(レベ			
			L:RECモード)	ル・シフタ付き)			
36	MUTE	DI	ミュート信号	レベル・シフタ付	IOVDD	IOGND	-
			(H:ミュート解除)	き			

**備考** AI:アナログ入力, AO:アナログ出力, AIO:アナログ入出力

DI: ディジタル入力, DO: ディジタル出力, DIO: ディジタル入出力



#### 2. 機能概要

#### 2.1 制御タイミング

#### 2.1.1 起動シーケンス

起動シーケンスは,各入力信号に対し次のような制限がありますので注意してください。 起動制御のタイミング・チャートを次に示します。

- ・EN2 端子は, EN1 端子を入力してから 1 ms 以上時間を空けて入力してください。
- ・MUTE 端子は必ずロウ・レベル入力から開始し, EN2 端子入力後 SPKIN あるいは RECIN 端子のバイアス電圧が収束する時間を待ってハイ・レベルにしてください。
- ・モード設定は, EN2 端子をハイ・レベルにする前(または,ハイ・レベルにすると同時に)に行ってください。

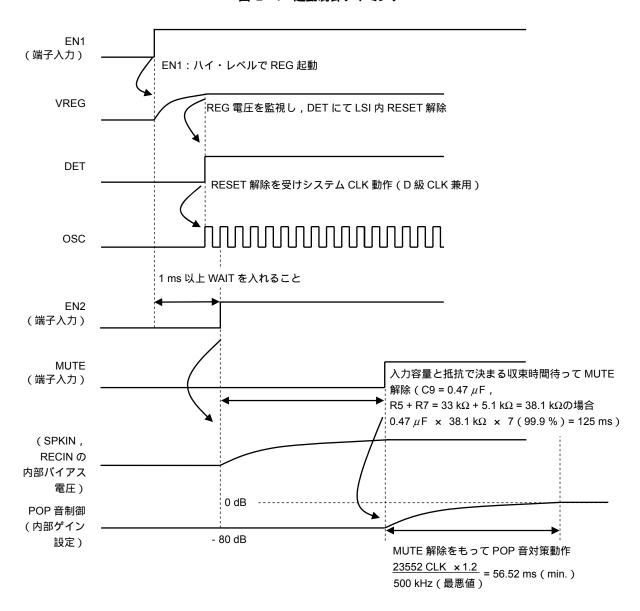


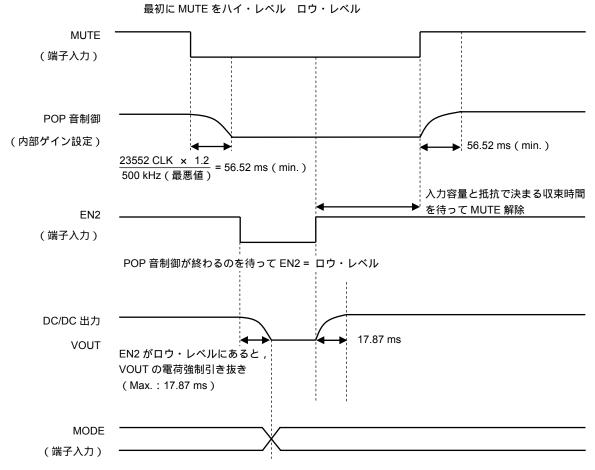
図 2-1 起動制御タイミング



#### 2.1.2 モード切り替えシーケンス

モード切り替えシーケンスは,各入力信号に対し次のような制限がありますので注意してください。 モード切り替え(REC  $\leftrightarrow$  SPK)のタイミング・チャートを次に示します。

- ・モード切り替えは,最初に MUTE 端子をロウ・レベルにしてください。MUTE 端子を解除(ハイ・レベル)するタイミングは起動シーケンス制御と同じタイミングで行ってください。
- ・MUTE 端子をロウ・レベルに設定したあとから POP 音制御が完了する時間 (56.52 ms) を空けてから EN2 端子をロウ・レベルにしてください。
- ・EN2 端子にロウ・レベルを設定したあと, DC/DC 出力電荷強制引き抜きが完了する時間 (17.87 ms)を待ってから MODE 端子の論理を変更してください。論理変更後は起動シーケンス制御と同じ扱いです。
- ・モード設定は, EN2 端子をハイ・レベルにする前(または,ハイ・レベルにすると同時に)に行ってください。



DC/DC 出力が OFF するのを待って MODE 切り替え後再び起動 (EN2 =ハイ・レベル)



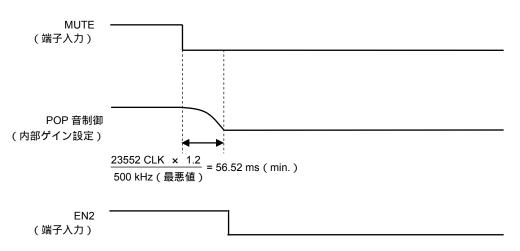
#### 2.1.3 パワーオフ・シーケンス

パワーオフ・シーケンスは,各入力信号に対し次のような制限がありますので注意してください。 パワーオフ・シーケンスのタイミング・チャートを次に示します。

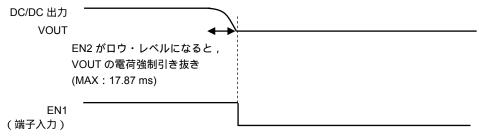
- ・パワーオフにあたり最初に MUTE 端子をロウ・レベルにしてください。
- ・MUTE 端子をロウ・レベルに設定したあと, POP 音制御が完了する時間 (56.52 ms (min.)) 空けて EN2 端子をロウ・レベルにしてください。
- ・EN2 端子をロウ・レベルに設定したあと, DC/DC 出力電荷強制引き抜きが完了する時間 (17.87 ms) を待って EN1 端子をロウ・レベルにしてください。

なお,昇圧 DC/DC コンバータ, D級パワー・アンプ部は EN2 端子でパワー制御, REG, DET, OSC は EN1 端子でパワー制御しております。そのため本 LSI の全回路ブロック動作を停止し,消費電力 OA とするには EN1,EN2 端子ともにロウ・レベルにしてください。

最初に MUTE をハイ・レベル ロウ・レベル



POP 音制御が終わるのを待って EN2 = ロウ・レベル



DC/DC 出力が OFF するのを待って EN1 = ロウ・レベル



# 3. 電気的特性

# 3.1 絶対最大定格

項目	略号	条件	定格	単位
電源電圧 1	V <sub>BAT</sub>	VBAT, VBATDC 端子	- 0.3 ~ + 18.0	V
電源電圧 2	V <sub>DD</sub>	AVDD, DVDD, IOVDD端子	- 0.3 ~ +4.0	V
LX 端子電圧	V <sub>L</sub> X		- 0.3 ~ + 18.0	V
FB 端子電圧	V <sub>FB</sub>		- 0.3 ~ + 4.0	V
入力印加電圧	Vı	すべての入力端子	- 0.3 ~ + 4.0	V
許容損失	Pd		1.0	W
保存温度	Tstg		- 50 ~ +125	

注意 各項目のうち 1 項目でも,また一瞬でも絶対最大定格を越えると,製品の品質を損なう恐れがあります。つまり絶対最大定格とは,製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で,製品をご使用ください。

### 3.2 推奨動作条件

項目	略号	条件	MIN	TYP	MAX	単位
電源電圧 1	V <sub>BAT</sub>	VBAT, VBATDC 端子	3.2	3.6	4.5	V
電源電圧 2	V <sub>DD</sub>	AVDD,DVDD 端子 (REG 出力を外部接続)	2.7	2.85	3.0	V
電源電圧3	lovdd	IOVDD 端子	1.62	-	3.0	V
動作周囲温度	TA		- 40	27	+ 85	

# 3.2.1 DC 特性

 $(T_A = -40 \sim +85)$ 

項目	略号	条件	MIN.	TYP.	MAX.	単位
ハイ・レベル入力電圧	ViH	EN1 端子	1.5	-	VBAT	V
		上記以外のディジタル入力端子	0.8 ×	-	lovdd	V
		(EN2, MUTE, MODE)	lovdd			
ロウ・レベル入力電圧	VIL	EN1 端子	0	-	0.3	V
		上記以外のディジタル入力端子	0	-	0.2 ×	V
		(EN2, MUTE, MODE)			lovdd	
ハイ・レベル出力電圧	Vон	STOPDC 端子	0.9 ×	-	-	V
		I <sub>OUT</sub> = - 0. 5 mA	VBAT			
ロウ・レベル出力電圧	Vol	STOPDC 端子(内部回路に 220	-	-	0.3	V
		kΩが挿入されている),				
		$IOUT = +1 \mu A$				
ハイ・レベル入力リーク	Ігн	Vı = Iovdd,VBAT(EN1端子)	0	-	1	μΑ
電流						
ロウ・レベル入力リーク	Іш	V <sub>I</sub> = 0 V	- 1	-	0	μΑ
電流						



### 3.2.2 消費電力

 $(T_A = -40 \sim +85)$ 

項目	略号	条 件	MIN.	TYP.	MAX.	単位
REC モード消費電力	Pwrec	MODE = L , DC 入力	-	17	30	mW
		圧電スピーカ側				
		(R1-R2 = 3.3 Ω, L1-L2 = 47 $\mu$ H,				
		$C1-C2 = 0.1 \mu F$ )				
SPK モード消費電力	Pwspk	MODE = H, DC 入力	-	105	165	mW
		圧電スピーカ側				
		(R1-R2 = 3.3 Ω, L1-L2 = 47 $\mu$ H,				
		C1-C2 = 0.1 µF)				
パワーオフ・リーク電流	loff	EN1, EN2 = L, 常温	-	-	1	μΑ

# 3.3 昇圧 DC/DC コンパータ部

- ・PWM 方式の高効率昇圧 DC/DC コンバータです。
- ・基準電圧は LSI 内でバンドギャップ・リファレンス回路を使用して生成するため、電源電圧と温度の影響をほとんど受けません。
- ・発振器はトリミングを行うことにより,周波数誤差を±20%内に抑えています。
- ・過電流検出回路を内蔵しており,外付けの PMOS と合わせて,過電流発生時に強制 OFF するシステムを構成することができます(4.1 推奨外付け部品参照)。

項目	略号	条件	MIN	TYP	MAX	単位
出力電圧 ( 15 V )	<b>V</b> O (15 V)	MODE = H (SPKモード)	14.25	15.0	15.75	V
		全温度,全電源電圧条件				
出力電圧(5V)	Vo(5V)	MODE = L (RECモード)	4.75	5.0	5.25	V
		全温度,全電源電圧条件				
発振周波数	fosc		560	700	840	kHz
出力電流	Іоит	Vo = 15.0 V ± 5 %	50	-	-	mA
パワーオン時間	Ton	EN2 端子:L H	2	15	18	ms
		定格出力×90 %まで収束する時間				
		VCOM 容量 = 0.1 μF				
パワーオフ時間	Toff	EN2 端子:H L	2	15	18	ms
		出力が 0.5 V 以下に収束する時間,				
		VOUT 容量 = 10 μF				



### 3.4 レギュレータ部

- ・バンドギャップ・リファレンス回路を用いたレギュレータです。
- ・出力電圧ばらつきは± 5%以下です。

項目	略号	条件	MIN	TYP	MAX	単位
出力電圧	V <sub>REG</sub>	全温度,全電源電圧条件	2.71	2.85	2.99	V
出力電流	l <sub>L</sub>	V <sub>REG</sub> = 2.85 V ± 5 %	1	-	-	mA

### 3.5 D級パワー・アンプ部

- ・MODE 端子により REC モードと SPK モードを切り替えて使用します (H = SPK モード)
- ・D級パワー・アンプ部の電圧利得(差動出力換算)は,外付け抵抗比で決まります。

REC  $\pm -$   $\mid$  RGA = 20 log (R3/(R4 + R6)  $\times 1 \times 2.75$ )

SPK  $\pm - \vdash$  SGA = 20 log (R3/(R5+R7)  $\times 3 \times 2.75$ )

各抵抗については次の範囲内にしてください(最大入力振幅を Vmax (Vop)とした場合)。

R3 82 k[ $\Omega$ ]

Vmax / 24  $\mu$ [A] R4 + R6 , R5 + R7 82 k[ $\Omega$ ]

- ・LSI 内でバンドギャップ・リファレンス回路を用いて,電源電圧と温度の影響をほとんど受けない低ノイズの基準電圧を生成しています。
- ・発振器はトリミングを行うことにより,周波数誤差を500 kHz ~ 660 kHz 内に抑えています。

# REC モード

項目	略号	条件	MIN	TYP	MAX	単位
電圧利得誤差	Rga		-1.5	-	+ 1.5	dB
入力外付け抵抗	Rri	R4 + R6	注	I	82	kΩ
最大出力	Rvo	THD10 %以下,fin = 1 kHz	9.5	10	10.5	Vpp
THD	Rтно	7 Vpp 出力時	-	0.3	1	%
S/N	Rsnd	7 Vpp 出力時	70	80	_	dB
発振周波数	Rfosc		500	550	660	kHz

注 上記入力抵抗の制限に基づき設定してください。

# SPK モード

項目	略号	条件	MIN	TYP	MAX	単位
電圧利得誤差	SGA		-1.5	-	+1.5	dB
入力外付け抵抗	Rsı	R5 + R7	注	-	82	kΩ
最大出力	Svo	THD10 %以下,fin = 1 kHz	28.5	30	31.5	Vpp
THD	Sтно	21 Vpp 出力時	-	0.3	1	%
S/N	SSND	21 Vpp 出力時	70	80	-	dB
発振周波数	Sfosc		500	550	660	kHz

注 上記入力抵抗の制限に基づき設定してください。



#### 3.6 プロテクト回路

#### (1) REG 短絡保護回路

フの字型短絡保護回路を搭載しています。

項 目	略号	条件	MIN	TYP	MAX	単位
短絡電流	Ishort	V <sub>REG</sub> = 0 V	-	20	40	mA

#### (2) ディテクタ回路

REG の出力電圧を監視しています。異常電圧時は制御端子の論理に関わらず、全システム強制 OFF となります。なお、検出電圧ばらつきは REG 出力電圧に連動します。

項目	略号	条件	MIN	TYP	MAX	単位
検出電圧	VDETH	内部 DET 回路パワーオン(L H)	-	2.65	-	V
	VDETL	内部 DET 回路強制パワーオフ (H L)	-	2.55	-	

#### (3) POP ノイズ対策回路 (Soft Start 回路)

Soft Start 回路で D 級パワー・アンプの起動制御をしています。Soft Start 回路は MUTE 信号を受けて動作します。 MUTE 信号がロウ・レベルのときには,入力信号の VI 変換出力における P 側, N 側を短絡することで出力 OUTP,OUTN を同相出力とし,BTL 出力を無信号レベルとします。

MUTE 信号が L H になると約 2.05 ms (500 kHz × 1024 CLK) ごとに PWM 発生部の入力間に接続した抵抗値を増大させ,23 STEP (500 kHz × 23552 CLK = 47.1 ms)後に開放状態とします。MUTE 信号が H L になると 2.05 ms ごとに PWM 発生部の入力間に接続した抵抗値を減少させ,23 STEP (500 kHz × 23552 CLK = 47.1 ms)後に短絡状態にします。

このように MUTE 状態から通常動作状態への移行時に変動する差動出力を,1 STEP 当りの変動量を少なくし,時間軸上で引き伸ばすことで,POP ノイズ(立ち上げノイズ)を抑制します。



### (4) 昇圧 DC/DC コンパータ過電流検出回路 / 短絡保護回路

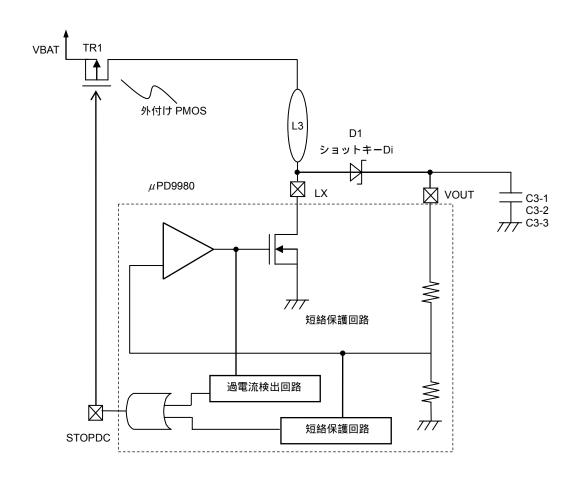
異常負荷あるいは、起動時のラッシュ・カレント対策に過電流検出回路および昇圧出力の短絡保護回路を搭載しています。

外付け PMOS を接続することで,過電流検出時および短絡検出時はバッテリからの電圧供給パスを強制的に遮断します(**図 3 - 1**参照)。過電流を検出した際は,外付け PMOS を約 5.99 秒(700 kHz  $\times$  4194304 CLK)間 OFF とし(STOPDC = H),その後再び通常動作状態に復帰します。復帰後,再び過電流を検出した場合には同様に約 5.99 秒間外付け PMOS を OFF とします。なお,復帰後は DC/DC コンバータの基準電圧である VCOM を徐々に立ち上げてソフトスタート制御します(外付け PMOS 強制 OFF 期間は VCOM を 0 V に落としています)。

起動時は,STOPDC 出力の NMOS 側ドレーンに 220  $k\Omega$ を挿入することで,外付け PMOS のゲート容量との時定数により,PMOS をゆっくり ON して,ラッシュ・カレントを防止します。

項目	略号	条件	MIN	TYP	MAX	単位
過電流検出	Irashr	MODE = L (REC ₹- F)	80	120	200	mA
(出力電流)	Irashs	$MODE = H (SPK \Xi - F)$	150	250	450	

図 3 - 1 昇圧 DC/DC コンバータ過電流検出回路 / 短絡保護回路



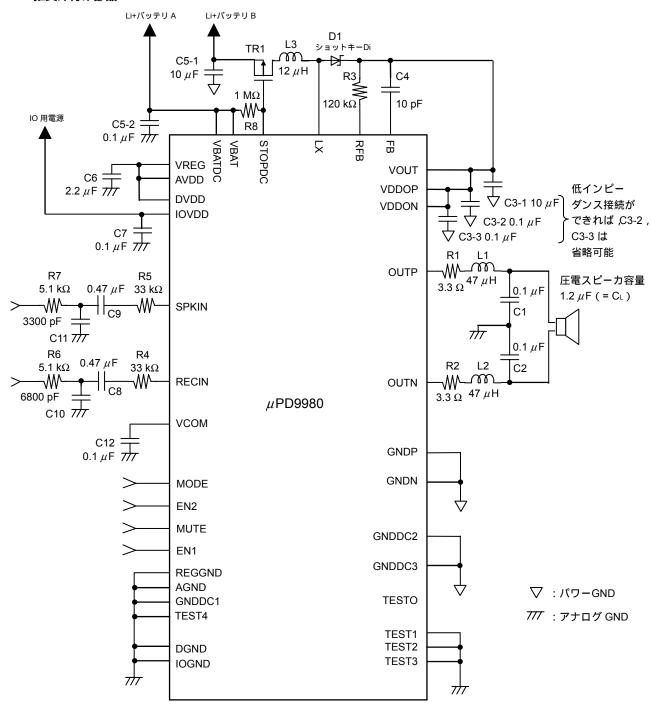
備考 過電流検出時の最大消費電力は REC モード時 1.44 W, SPK モード時 2.65 W となります。

SPK モード時は出力電流の限界から,過電流検出する前に VOUT の電圧降下が起こり,短絡保護回路が働きます。



### 4. 応用回路例

### 4.1 推奨外付け部品



# < 外付け部品についての補足 >

- ・抵抗 R4, R5, R6, R7 と R3 の抵抗比で D 級 AMP のゲインが決まります。ばらつきを抑えるために高精度抵抗 をご使用ください。
- ・抵抗 R1, R2, インダクタ L1, L2, キャパシタ C1, C2, CLで, 圧電スピーカ(容量性負荷)に入力される D級 アンプ(PWM)出力の LPF を構成します。LC 共振時の過電流を抑制するとともに,可聴域以上の信号成分を抑制するように係数設計を行ってください。
- ・Li+バッテリから VBAT, VBATDC 端子に向かう配線(Li+バッテリA)と PMOS に向かう配線(Li+バッテリB)は,必ず分離してください。PMOS に向かう配線には大電流が流れるため,極力インピーダンスを抑え電圧降下を起こさないように注意してください。ほかの電源系とも分離してください。

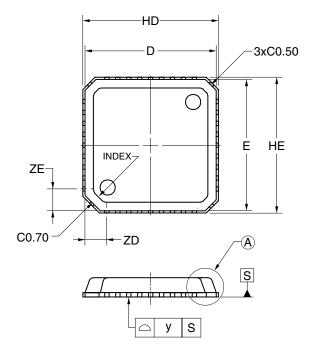


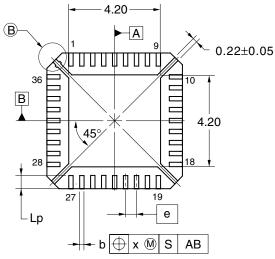
# 4.2 部品表

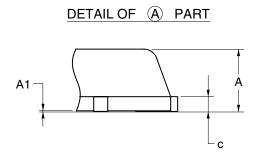
	定数	種別	必要耐圧	精度
R1	3.3 Ω	金属皮膜抵抗	1/ 8 W	± 1%
R2	3.3 Ω	金属皮膜抵抗	1/ 8 W	± 1%
R3	120 kΩ	金属皮膜抵抗	1/10 W	± 1%
R4	33 kΩ	金属皮膜抵抗	1/10 W	± 1%
R5	33 kΩ	金属皮膜抵抗	1/10 W	± 1%
R6	5.1 kΩ	金属皮膜抵抗	1/10 W	± 1%
R7	5.1 kΩ	金属皮膜抵抗	1/10 W	± 1%
R8	1 ΜΩ	金属皮膜抵抗	1/16 W	±20%(E12系)
L1	47 μH	インダクタ		±20%(E12系)
L2	47 μH	インダクタ		±20%(E12系)
L3	12 μH	インダクタ		±20%(E12系)
C1	0.1 μF	セラミック・コンデンサ	20 V 耐圧	±20%(E12系)
C2	0.1 μF	セラミック・コンデンサ	20 V 耐圧	±20%(E12系)
C3-1	10 μF	セラミック・コンデンサ	20 V 耐圧	±20%(E12系)
C3-2	0.1 μF	セラミック・コンデンサ	20 V 耐圧	±20%(E12系)
C3-3	0.1 μF	セラミック・コンデンサ	20 V 耐圧	±20%(E12系)
C4	10 pF	セラミック・コンデンサ	20 V 耐圧	±10%(E24系)
C5-1	10 μF	セラミック・コンデンサ	5 V 耐圧	±20%(E12系)
C5-2	0.1 μF	セラミック・コンデンサ	5 V 耐圧	±20%(E12系)
C6	10 μF	セラミック・コンデンサ	5 V 耐圧	±20%(E12系)
C7	0.1 μF	セラミック・コンデンサ	5 V 耐圧	±20%(E12系)
C8	0.47 μF	セラミック・コンデンサ	5 V 耐圧	±20%(E12系)
C9	0.47 μF	セラミック・コンデンサ	5 V 耐圧	±20%(E12系)
C10	6800 pF	セラミック・コンデンサ	5 V 耐圧	±20%(E12系)
C11	3300 pF	セラミック・コンデンサ	5 V 耐圧	±20%(E12系)
C12	0.1 μF	セラミック・コンデンサ	5 V 耐圧	±20%(E12系)
D1		ショットキー・ダイオード		
TR1		PMOS		

# 5. 外 形 図

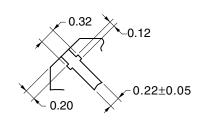
# 36ピン・プラスチック VQFN (6x6)外形図







DETAIL OF B PART



	(UNIT:mm)
ITEM	DIMENSIONS
D	6.00±0.05
Е	6.00±0.05
HD	6.20±0.10
HE	6.20±0.10
Α	0.90±0.05
A1	0.005 to 0.04
b	0.22±0.05
С	0.22±0.05
е	0.50
Lp	0.60±0.10
х	0.05
у	0.05
ZD	1.00
ZE	1.00
	DOCKO EO 4EE

P36K9-50-4FE



# 6. 半田付け推奨条件

この製品の半田付け実装は,次の推奨条件で実施してください。 なお,推奨条件以外の半田付け方式および半田付け条件については,当社販売員にご相談ください。 半田付け推奨条件の技術的内容については下記を参照してください。

「半導体実装マニュアル」( http://www.necel.com/pkg/ja/jissou/index.html )

・ $\mu$ PD9980K9-4FE-A:36 ピン・プラスチック QFN( $6 \times 6 \text{ mm}$ )

半田付け方式	半田付け条件	推奨条件記号
赤外線リフロ	パッケージ・ピーク温度:260 ,時間:60 秒以内(220 以上),回数:2回以内,制限日数:14 日間 <sup>注</sup> (以降は125 プリベーク10~72 時間必要),フラックス:塩素分の少ないロジン系フラックス(塩素 0.2 Wt%以下)を推奨〈留意事項〉 耐熱トレイ以外(マガジン,テーピング,非耐熱トレイ)は,包装状態でのベーキングができません。	IR60-1014-2

注 ドライパック開封後の保管日数で,保管条件は25,65 %RH以下。



# CMOSデバイスの一般的注意事項

## 入力端子の印加波形

### 入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。

CMOSデバイスの入力がノイズなどに起因して, $V_L$ (MAX.)から $V_H$ (MIN.)までの領域にとどまるような場合は,誤動作を引き起こす恐れがあります。入力レベルが固定な場合はもちろん, $V_L$ (MAX.)から $V_H$ (MIN.)までの領域を通過する遷移期間中にチャタリングノイズ等が入らないようご使用ください。

#### 未使用入力の処理

CMOSデバイスの未使用端子の入力レベルは固定してください。

未使用端子入力については、CMOSデバイスの入力に何も接続しない状態で動作させるのではなく、プルアップかプルダウンによって入力レベルを固定してください。また、未使用の入出力端子が出力となる可能性(タイミングは規定しません)を考慮すると、個別に抵抗を介してVooまたはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については,その内容を守ってください。

# 静電気対策

MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また, MOSデバイスを実装したボードについても同様の扱いをしてください。

# 初期化以前の状態

電源投入時, MOSデバイスの初期状態は不定です。

電源投入時の端子の出力状態や入出力設定,レジスタ内容などは保証しておりません。ただし,リセット動作やモード設定で定義している項目については,これらの動作ののちに保証の対象とないます。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

### 電源投入切断順序

内部動作および外部インタフェースで異なる電源を使用するデバイスの場合,原則として内部電源を投入した後に外部電源を投入してください。切断の際には,原則として外部電源を切断した後に内部電源を切断してください。逆の電源投入切断順により,内部素子に過電圧が印加され,誤動作を引き起こしたり,異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源投入切断シーケンス」についての記載のある製品については,その内容を守ってください。

#### 電源OFF時における入力信号

当該デバイスの電源がOFF状態の時に,入力信号や入出力プルアップ電源を入れないでください。 入力信号や入出力プルアップ電源からの電流注入により,誤動作を引き起こしたり,異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源OFF時における入力信号」についての記載のある製品については、その内容を守ってください。



- ◆本資料に記載されている内容は2005年9月現在のもので、今後、予告なく変更することがあります。量 産設計の際には最新の個別データ・シート等をご参照ください。
- ◆文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は,本資料の誤りに関し,一切 その責を負いません。
- ●当社は,本資料に記載された当社製品の使用に関連し発生した第三者の特許権,著作権その他の知的財産権の侵害等に関し,一切その責を負いません。当社は,本資料に基づき当社または第三者の特許権,著作権その他の知的財産権を何ら許諾するものではありません。
- ●本資料に記載された回路,ソフトウエアおよびこれらに関する情報は,半導体製品の動作例,応用例を 説明するものです。お客様の機器の設計において,回路,ソフトウエアおよびこれらに関する情報を使 用する場合には,お客様の責任において行ってください。これらの使用に起因しお客様または第三者に 生じた損害に関し,当社は,一切その責を負いません。
- 当社は,当社製品の品質,信頼性の向上に努めておりますが,当社製品の不具合が完全に発生しないことを保証するものではありません。当社製品の不具合により生じた生命,身体および財産に対する損害の危険を最小限度にするために,冗長設計,延焼対策設計,誤動作防止設計等安全設計を行ってください。
- ●当社は,当社製品の品質水準を「標準水準」,「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また,各品質水準は,以下に示す用途に製品が使われることを意図しておりますので,当社製品の品質水準をご確認ください。

標準水準:コンピュータ, OA機器, 通信機器, 計測機器, AV機器, 家電, 工作機械, パーソナル機器, 産業用ロボット

特別水準:輸送機器(自動車,電車,船舶等),交通用信号機器,防災・防犯装置,各種安全装置, 生命維持を目的として設計されていない医療機器

特定水準: 航空機器, 航空宇宙機器, 海底中継機器, 原子力制御システム, 生命維持のための医療機器, 生命維持のための装置またはシステム等

当社製品のデータ・シート,データ・ブック等の資料で特に品質水準の表示がない場合は,標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には,事前に当社販売窓口までお問い合わせください。

(注)

- (1)本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいう。
- (2)本事項において使用されている「当社製品」とは,(1)において定義された当社の開発,製造製品をいう。

M8E 02.11

# 【発行】

#### NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話(代表):044(435)5111

--- お問い合わせ先・

### 【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL(アドレス) http://www.necel.co.jp/

# 【営業関係,技術関係お問い合わせ先】

半導体ホットライン 電話 : **044-435-9494** (電話: 午前 9:00~12:00,午後 1:00~5:00) **E-mail** : **info@necel.com** 

#### 【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか、NECエレクトロニクスの販売特約店へお申し付けください。