

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

お客様各位

資料中の「三菱電機」、「三菱XX」等名称の株式会社ルネサス テクノロジへの変更について

2003年4月1日を以って株式会社日立製作所及び三菱電機株式会社のマイコン、ロジック、アナログ、ディスクリート半導体、及びDRAMを除くメモリ(フラッシュメモリ・SRAM等)を含む半導体事業は株式会社ルネサス テクノロジに承継されました。

従いまして、本資料中には「三菱電機」、「三菱電機株式会社」、「三菱半導体」、「三菱XX」といった表記が残っておりますが、これらの表記は全て「株式会社ルネサス テクノロジ」に変更されておりますのでご理解の程お願い致します。尚、会社商標・ロゴ・コーポレートステートメント以外の内容については一切変更しておりませんので資料としての内容更新ではありません。

注:「高周波・光素子事業、パワーデバイス事業については三菱電機にて引き続き事業運営を行います。」

2003年4月1日
株式会社ルネサス テクノロジ
カスタマサポート部

三菱マイクロコンピュータ
M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

1. 概要

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP は、シリコンゲートCMOSプロセスを採用したシングルチップマイクロコンピュータです。OSD、I²C-BUS インタフェース、PWMなどを備えていますのでTVの選局システムに最適です。

M37221EASP/FPはROM, RAM容量及び電氣的書き込み可能なPROMを内蔵していること以外はM37221MA-XXXSPと同等の機能を有しています。また、M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FPの相違点は、下記のとおりROM, RAM容量のみですので特に断らないかぎりM37221MA-XXXSPについて説明します。

2. 特長

- 基本機械語命令 71
- メモリ容量
 - ROM 16K バイト (M37221M4-XXXSP)
 - 24K バイト (M37221M6-XXXSP/FP)
 - 32K バイト (M37221M8-XXXSP)
 - 40K バイト (M37221MA-XXXSP, M37221EASP/FP)
 - RAM 320 バイト (M37221M4-XXXSP)
 - 384 バイト (M37221M6-XXXSP/FP)
 - 576 バイト (M37221M8-XXXSP)
 - 704 バイト (M37221MA-XXXSP, M37221EASP/FP)
 - (ROM 訂正メモリを含む)
- 命令実行時間 (最短命令、8MHz 時)..... 0.5 μ s (最小)
- 単一電源 5V \pm 10%
- サブルーチンネスティング
 - 最大96レベル(M37221M4-XXXSP, M37221M6-XXXSP/FP)
 - 最大128レベル(M37221M8/MA-XXXSP, M37221EASP/FP)
- 割り込み 14 要因 14 ベクタ
- 8ビットタイマ 4本
- プログラムプル入出力
 - (ポート P0, P1, P2, P30 ~ P32)..... 27本
- 入力ポート (ポート P33, P34)..... 2本
- 出力ポート (ポート P52 ~ P55)..... 4本
- 12V 耐圧ポート 6本
- LED 駆動ポート 4本
- シリアル I/O 8ビット \times 1本
- マルチマスタ I²C-BUS インタフェース 1本 (2系統)
- A-D 比較器 (分解能 6ビット)..... 6チャンネル
- D-A 変換器 (分解能 6ビット)..... 2本
- 注. D-A 変換器は M37221EASP/FP のみに内蔵。
- PWM 出力回路 14ビット \times 1本、8ビット \times 6本

● 消費電力

高速モード時 165mW
(電源電圧 5.5V、発振周波数 8MHz、OSD 表示時)

- ROM 訂正機能 2 ベクタ
- 注. ROM訂正機能はM37221M8/MA-XXXSP, M37221EASP/FPのみに内蔵。

● OSD 機能

表示文字数	24 文字 \times 2 行 (ソフトウェアによって3行以上の表示可能)
文字種類	256 種類
文字表示領域	12 \times 16 ドット
文字サイズ	3 種類
文字色種類	8 種類 (R, G, B)
着色単位	文字、文字背景、ラスタ
表示位置	水平 64 段階 / 垂直 128 段階
アトリビュート	フチドリ

3. 応用

TV

三菱マイクロコンピュータ
M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

【目次】

1. 概要	1	19. 付録	86
2. 特長	1	20. パッケージ外形寸法図	111
3. 応用	1		
4. ピン接続図	3		
5. ブロック図	5		
6. 性能概要	6		
7. 端子の機能説明	8		
8. 機能ブロック動作説明	12		
8.1 中央演算処理装置 (CPU).....	12		
8.2 メモリ	13		
8.3 割り込み	19		
8.4 タイマ	24		
8.5 シリアル I/O	27		
8.6 マルチマスタ I ² C-BUS インタフェース	31		
8.7 PWM 出力回路	45		
8.8 A-D 比較器	51		
8.9 D-A 変換器	53		
8.10 ROM 訂正機能	55		
8.11 OSD 機能	56		
8.11.1 表示位置	60		
8.11.2 文字サイズ	63		
8.11.3 OSD 用クロック	65		
8.11.4 OSD 用メモリ	66		
8.11.5 色レジスタ	69		
8.11.6 フチドリ	71		
8.11.7 多行表示	72		
8.11.8 OSD 出力端子制御	73		
8.11.9 ラスター着色	74		
8.12 暴走検出機能	75		
8.13 リセット回路	76		
8.14 クロック発生回路	77		
8.15 OSD 用発振回路	78		
8.16 オートクリア回路	78		
8.17 アドレッシングモード	78		
8.18 機械語命令一覧表	78		
9. 使用上の注意事項	78		
10. 絶対最大定格	79		
11. 推奨動作条件	79		
12. 電気的特性	80		
13. A-D 比較特性	82		
14. D-A 変換特性	82		
15. マルチマスタ I ² C-BUS バスライン特性	82		
16. PROM 書き込み方法	83		
17. マスク化発注時の提出資料	84		
18. ワンタイム PROM 版 M37221EASP/FP マーキング図	85		

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

4. ピン接続図

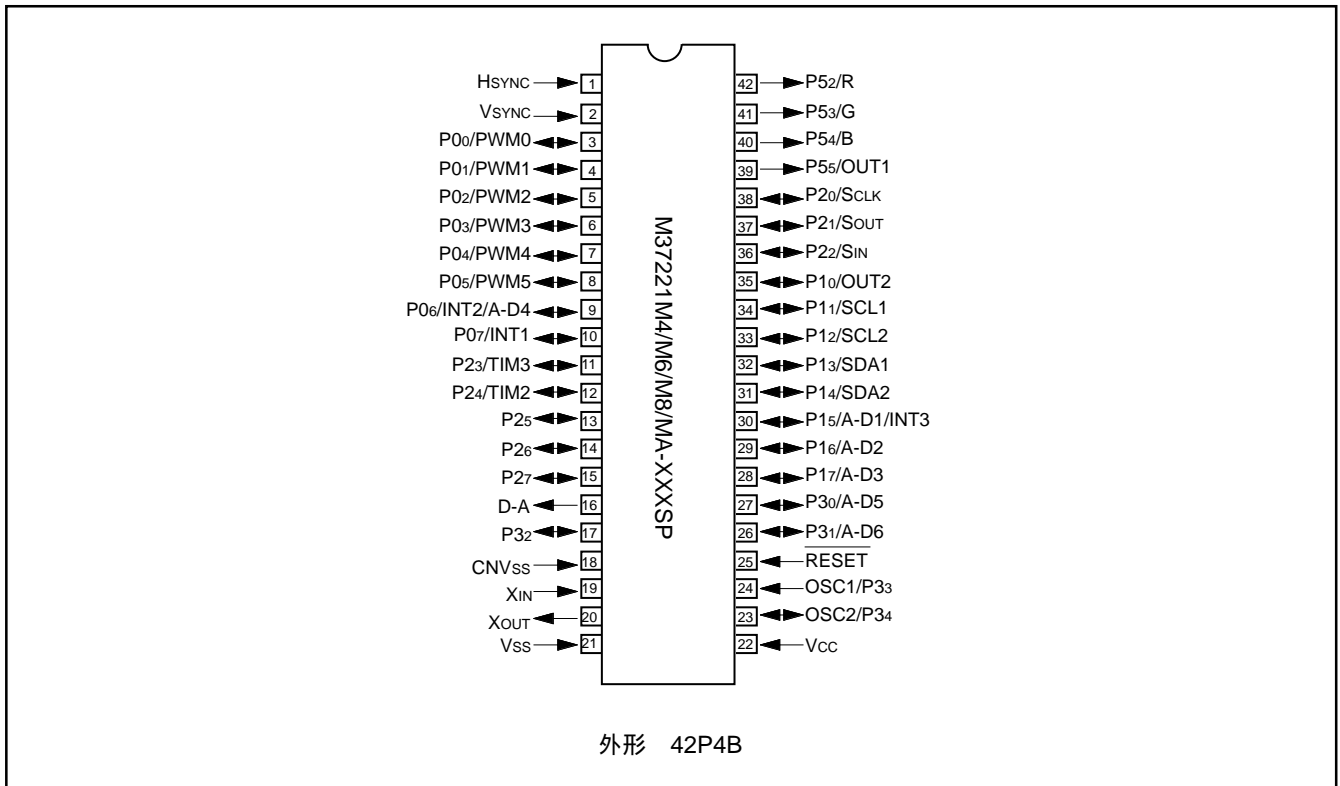


図 4.1 ピン接続図 (1)(上面図)

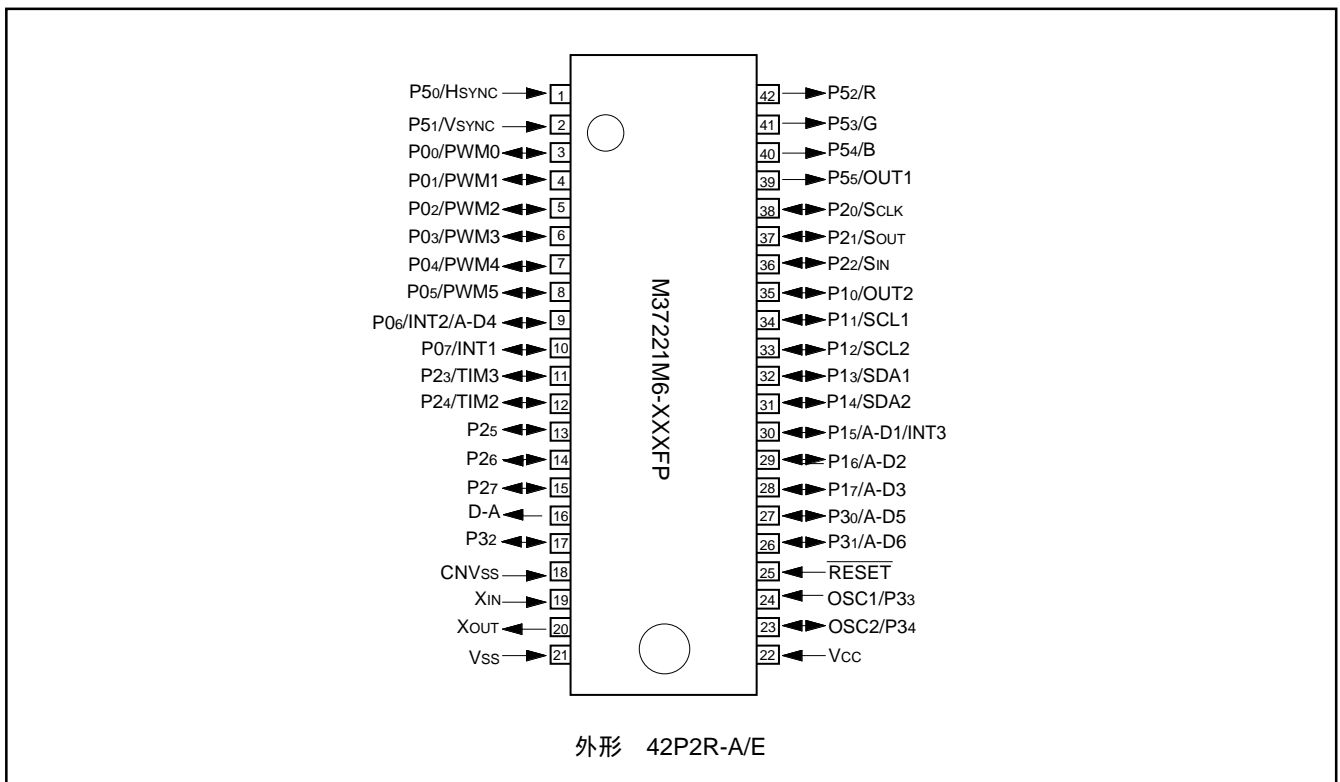


図 4.2 ピン接続図 (2)(上面図)

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

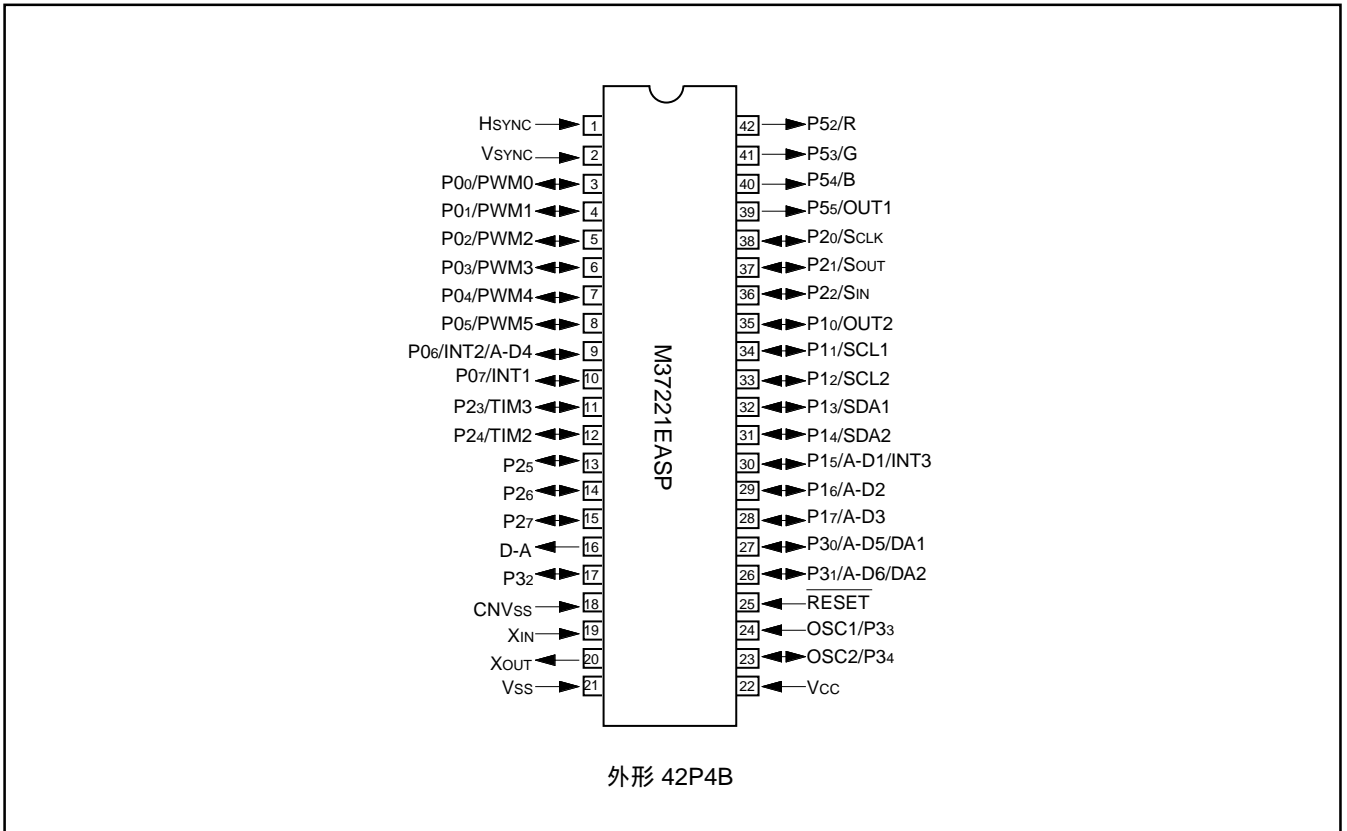


図 4.3 ピン接続図 (3)(上面図)

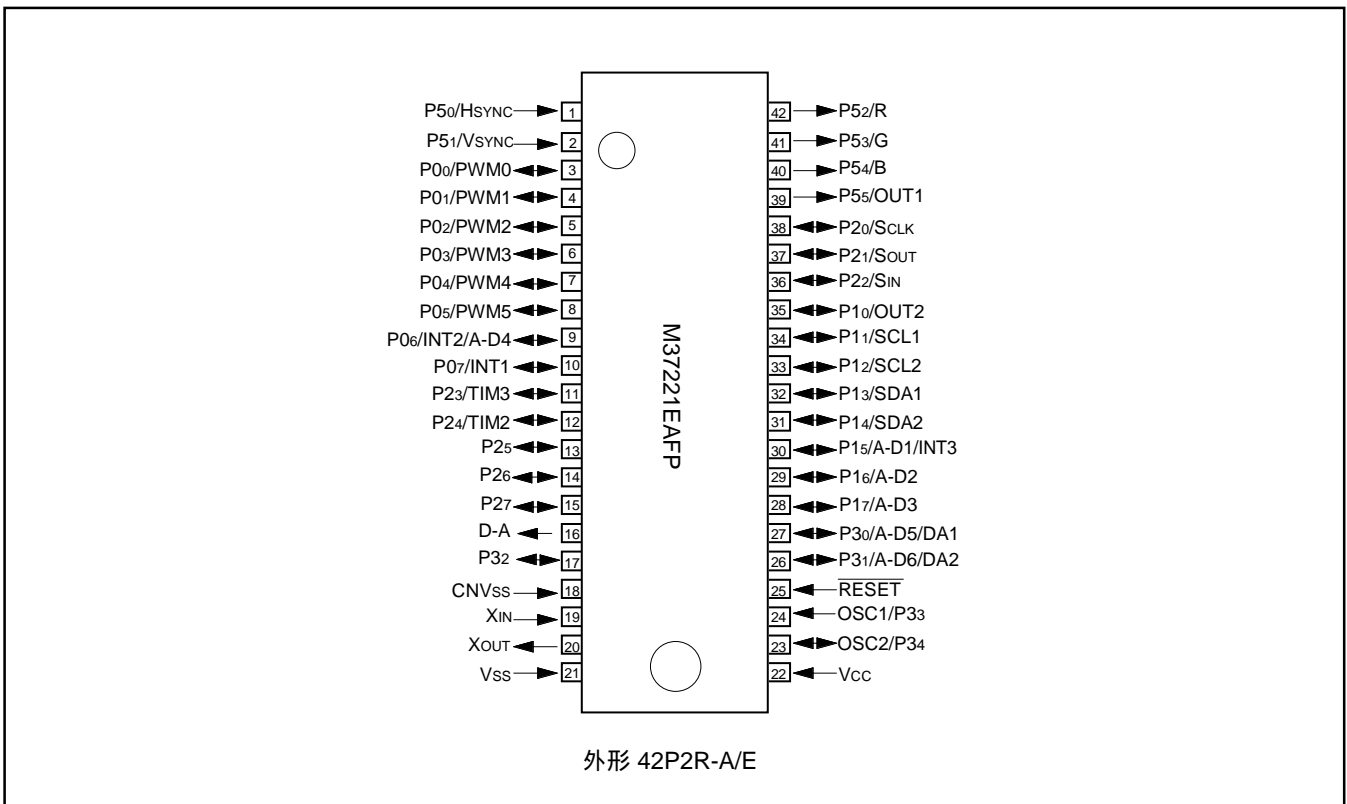
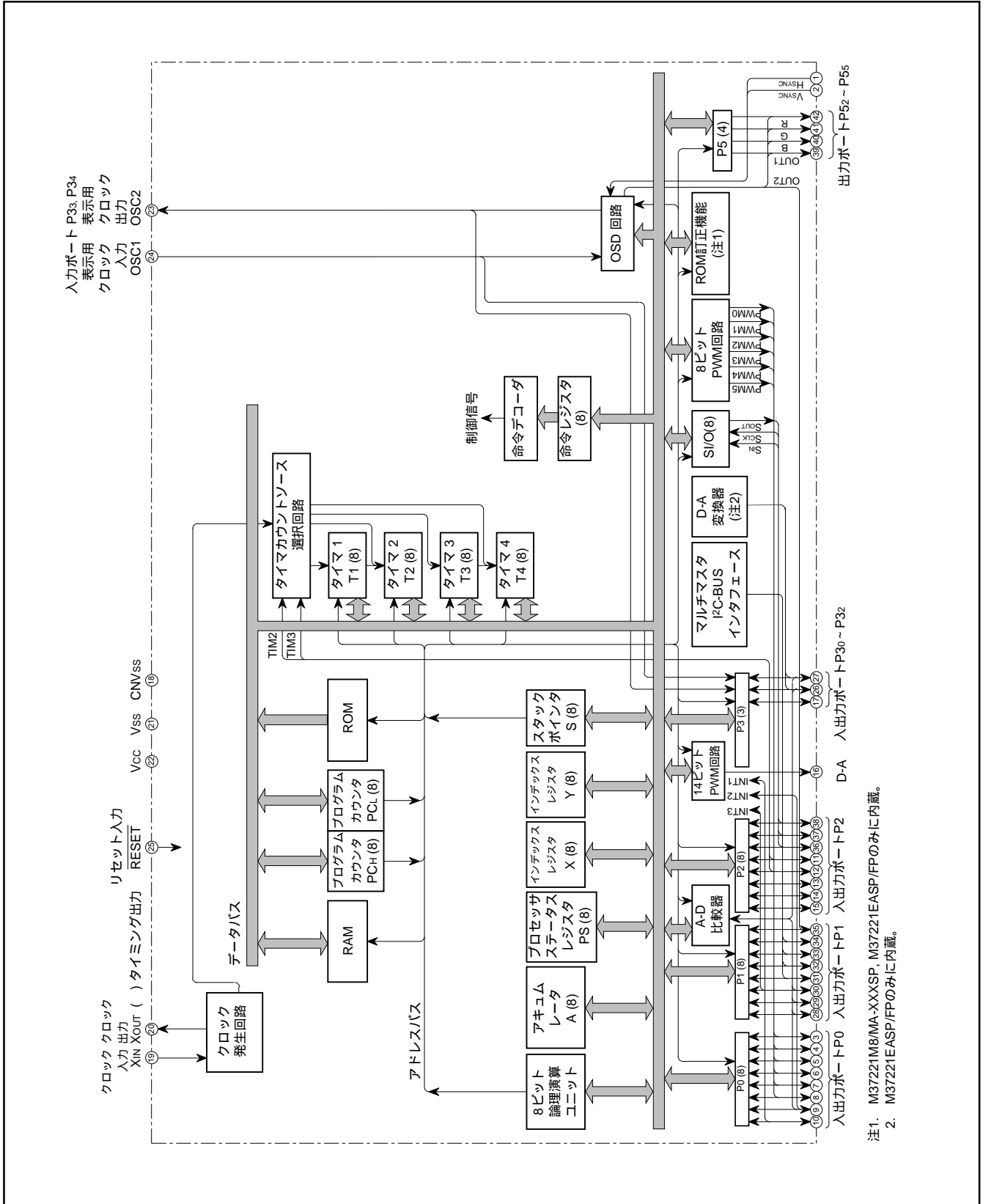


図 4.4 ピン接続図 (4)(上面図)

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

5. ブロック図



注1. M37221M8/MA-XXXSP, M37221EASP/FPのみに内蔵。
注2. M37221EASP/FPのみに内蔵。

図 5.1 M37221のブロック図

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

6. 性能概要

表 6.1 性能概要

項 目		性 能	
基本命令数		71	
命令実行時間		0.5 μ s (最短命令, 発振周波数 8 MHz 時)	
クロック周波数		8 MHz (最大)	
メモリ容量	ROM	M37221M4-XXXSP	16K バイト
		M37221M6-XXXSP/FP	24K バイト
		M37221M8-XXXSP	32K バイト
		M37221MA-XXXSP, M37221EASFP	40K バイト
	RAM	M37221M4-XXXSP	320 バイト
		M37221M6-XXXSP/FP	384 バイト
		M37221M8-XXXSP	576 バイト (ROM 訂正メモリを含む)
		M37221MA-XXXSP, M37221EASP/FP	704 バイト (ROM 訂正メモリを含む)
OSD ROM		8K バイト	
OSD RAM		96 バイト	
入出力ポート	P0	入出力	8 ビット \times 1 (N チャンネルオープンドレイン出力形式, PWM 出力, INT 入力, A-D 入力と兼用)
	P10, P15 ~ P17	入出力	4 ビット \times 1 (CMOS 入出力形式, OSD 出力, A-D 入力, INT 入力と兼用)
	P11 ~ P14	入出力	4 ビット \times 1 (CMOS 入出力又は N チャンネルオープンドレイン出力形式, マルチマスタ I ² C-BUS インタフェースと兼用)
	P20, P21	入出力	2 ビット \times 1 (CMOS 入出力又は N チャンネルオープンドレイン出力形式, シリアル出力と兼用)
	P20 ~ P27	入出力	6 ビット \times 1 (CMOS 入出力形式, シリアル入力, タイマ用外部クロック入力と兼用)
	P30, P31	入出力	2 ビット \times 1 (CMOS 入出力又は N チャンネルオープンドレイン出力形式, A-D 入力, D-A 変換出力 <M37221EASP/FP のみ> と兼用)
	P32	入出力	1 ビット \times 1 (N チャンネルオープンドレイン出力形式)
	P33, P34	入 力	2 ビット \times 1 (OSD 用クロック入出力と兼用)
	P52 ~ P55	出 力	4 ビット \times 1 (CMOS 出力形式, OSD 出力と兼用)
シリアル I/O		8 ビット \times 1 本	
マルチマスタ I ² C-BUS インタフェース		1 本 (2 系統)	
A-D 比較器		6 チャンネル (分解能 6 ビット)	
D-A 変換器		2 本 (分解能 6 ビット) (M37221EASP/FP のみに内蔵)	
PWM 出力回路		14 ビット \times 1 本, 8 ビット \times 6 本	
タイマ		8 ビット \times 4 本	
ROM 訂正機能		2 ベクタ (M37221M8/MA-XXXSP, M37221EASP/FP のみに内蔵)	
サブルーチン ネスティング	M37221M4-XXXSP, M37221M6-XXXSP/FP	最大 96 レベル	
	M37221M8/MA-XXXSP, M37221EASP/FP	最大 128 レベル	
割り込み		< 14 要因 > INT 外部割り込み \times 3, 内部タイマ割り込み \times 4, シリアル I/O 割り込み \times 1, OSD 割り込み \times 1, マルチマスタ I ² C-BUS インタフェース割り込み \times 1, f(XIN)/4096 割り込み \times 1, Vsync 割り込み \times 1, BRK 命令割り込み \times 1, リセット \times 1	
クロック発生回路		2 回路内蔵 (セラミック共振子, 又は水晶発振子外付け)	

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

表 6.2 性能概要 (つづき)

項 目		性 能
OSD 機能	表示文字数	24 文字 × 2 行
	ドット構成	12 × 16 ドット
	文字種類	256 種類
	文字サイズ	3 種類
	キャラクタフォント着色	1 画面 8 種類 (文字単位)
	表示位置 (水平, 垂直方向)	水平: 64 段階、垂直: 128 段階
電源電圧		5V ± 10%
消費電力	OSD ON	165mW 標準 (発振周波数 $f(X_{IN}) = 8\text{MHz}$, $f_{OSC} = 8\text{MHz}$)
	OSD OFF	110mW 標準 (発振周波数 $f(X_{IN}) = 8\text{MHz}$)
	ストップモード時	1.65mW 最大
動作周囲温度		- 10 ~ 70
素子構造		CMOS シリコンゲート
パッケージ	M37221M4/M6/M8/MA-XXXSP, M37221EASP	42 ピンプラスチックモールド SDIP
	M37221M6-XXXFP, M37221EAFFP	42 ピンプラスチックモールド SSOP

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

7. 端子の機能説明

表 7.1 端子の機能説明

端子名	名称	入出力	機能
Vcc, Vss	電源入力		Vccに5V ± 10%(標準), Vssに0Vを印加します。
CNVss	CNVss		Vssに接続してください。
RESET	リセット入力	入 力	リセット入力端子で、リセットするには2 μs以上が必要です。
XIN	クロック入力	入 力	メインクロック発生回路の入出力端子です。クロック発生回路を内蔵しており発振周波数の設定はセラミック共振子又は水晶共振子をXINとXOUTの間に接続して行います。外部クロック入力を利用する場合はクロック発振源をXIN端子に接続し、XOUT端子を開放してください。
XOUT	クロック出力	出 力	
P00/PWM0 ~ P05/PWM5, P06/INT2/ A-D4, P07/INT1	入出力ポートP0	入出力	ポートP0は8ビットの入出力ポートです。入出力方向レジスタを持っており、各ビットごとに入力端子にするか出力端子にするかをプログラムできます。リセット時には入力モードになります。出力形式はNチャンネルオープンドレイン出力です。(注1)
	PWM出力	出 力	P00 ~ P05端子は、それぞれPWM出力端子PWM0 ~ PWM5と共用です。出力形式はNチャンネルオープンドレイン出力です。
	外部割り込み入力	入 力	P06, P07端子は、それぞれ割り込み入力端子INT2, INT1と共用です。
	アナログ入力	入 力	P06端子は、アナログ入力端子A-D4と共用です。
P10/OUT2, P11/SCL1, P12/SCL2, P13/SDA1, P14/SDA2, P15/A-D1/ INT3, P16/A-D2, P17/A-D3	入出力ポートP1	入出力	ポートP1は8ビットの入出力ポートでポートP0とほぼ同等の機能を有しています。出力形式はCMOS出力です。(注1)
	OSD出力	出 力	P10端子は、OSD出力端子OUT2と共用です。出力形式はCMOS出力です。
	マルチマスタI ² C-BUSインタフェース	入出力	P11 ~ P14端子は、マルチマスタI ² C-BUSインタフェース使用時、それぞれSCL1, SCL2, SDA1, SDA2と共用です。出力形式はNチャンネルオープンドレイン出力です。
	アナログ入力	入 力	P15 ~ P17端子は、それぞれアナログ入力端子A-D1 ~ A-D3と共用です。
P20/SCLK, P21/SOUT, P22/SIN, P23/TIM3, P24/TIM2, P25 ~ P27	入出力ポートP2	入出力	ポートP2は8ビットの入出力ポートでポートP0とほぼ同等の機能を有しています。出力形式はCMOS出力です。(注1)
	タイマ用外部クロック入力	入 力	P23, P24端子は、それぞれタイマ用外部クロック入力端子TIM3, TIM2と共用です。
	シリアルI/O同期加算出力	入出力	P20端子は、シリアルI/O同期クロック入出力端子SCLKと共用です。出力形式はNチャンネルオープンドレイン出力です。
	シリアルI/Oデータ入出力	入出力	P21, P22端子は、それぞれシリアルI/Oデータ入出力端子SOUT, SINと共用です。出力形式はNチャンネルオープンドレイン出力です。
P30/A-D5/ DA1, P31/A-D6/ DA2, P32	入出力ポートP3	入出力	ポートP30 ~ P32は3ビットの入出力ポートです。ポートP0とほぼ同等の機能を有しています。P30及びP31の出力形式は、CMOS出力、又はNチャンネルオープンドレイン出力のどちらかを選択できます。P32の出力形式は、Nチャンネルオープンドレイン出力です。(注1, 2)
	アナログ入力	入 力	P30, P31端子は、それぞれアナログ入力端子A-D5, A-D6と共用です。
	D-A変換出力	出 力	P30, P31端子は、それぞれD-A変換出力端子DA1, DA2と共用です。(注3)

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

表 7.2 端子の機能説明 (つづき)

端子名	名 称	入出力	機 能
P33/OSC1, P34/OSC2	入力ポートP3	入 力	ポートP33, P34は2ビットの入力ポートです。
	OSD用 クロック入力	入 力	P33端子は, OSD用のクロック入力端子OSC1と共用です。
	OSD用 クロック出力	出 力	P34端子は, OSD用のクロック出力端子OSC2と共用です。出力形式はCMOS出力です。
P52/R, P53/G, P54/B, P55/OUT1	出力ポートP5	出 力	P52 ~ P55端子は, 4ビットの出力ポートです。出力形式はCMOS出力です。
	OSD出力	出 力	P52 ~ P55端子は, それぞれOSD出力端子R, G, B, OUT1と共用です。出力形式はCMOS出力です。
HSYNC	水平同期信号	入 力	OSD用の水平同期信号入力端子です。
VSYNC	垂直同期信号	入 力	OSD用の垂直同期信号入力端子です。
D-A	DA出力	出 力	14ビットPWM出力端子です。

- 注1. ポートPi (i=0~3) はポートPi方向レジスタを持っており、入力として使用するか、出力として使用するか、ビット単位にプログラムできます。方向レジスタが“1”にプログラムされている端子は出力端子となります。“0”の場合は入力端子となります。出力端子としてプログラムされている端子に書き込んだデータはポートのラッチに書き込まれ、それがそのまま出力端子に出力されます。出力端子としてプログラムされている端子から読み込んだ場合は、出力端子の内容が読み込まれるのではなく、ポートのラッチの内容が読み込まれます。したがって発光ダイオードなどを直接駆動したため、出力“L”電圧が上がっていても以前に出力した値を正しく読むことができます。入力端子としてプログラムされている端子はフローティングとなり、端子の値を読み込むことができます。書き込んだ場合はポートのラッチに書き込まれるだけで端子はフローティングのままです。
2. 出力形式の切り替えは、それぞれ以下のビットで行います。
P30: ポートP3出力モード制御レジスタのビット0
P31: ポートP3出力モード制御レジスタのビット1
“0”のときは、CMOS出力、“1”のときは、Nチャンネルオープンドレイン出力になります。
3. D-A変換器は、M37221EASP/FPのみに内蔵されています。

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

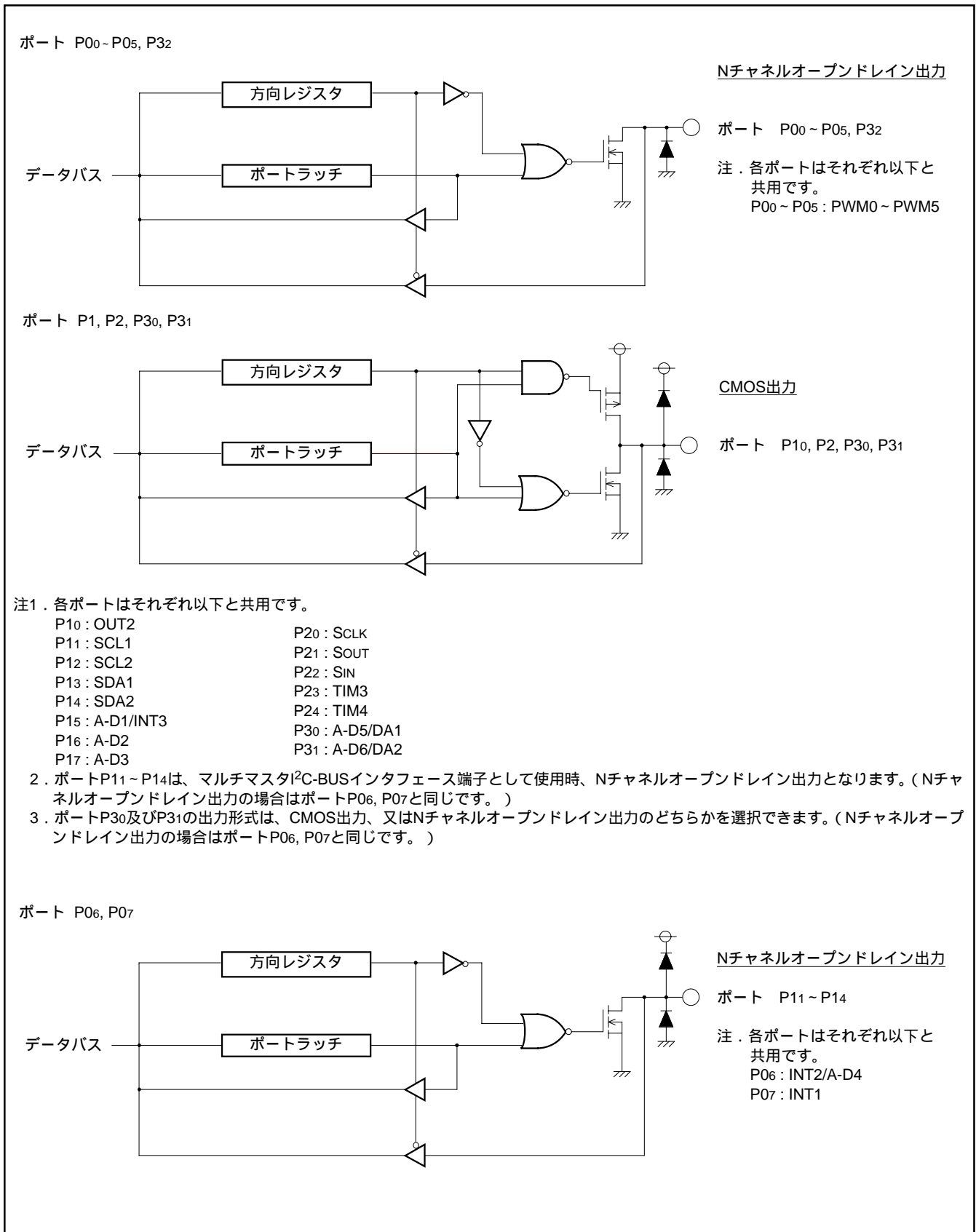


図7.1 入出力端子のブロック図(1)

三菱マイクロコンピュータ
M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

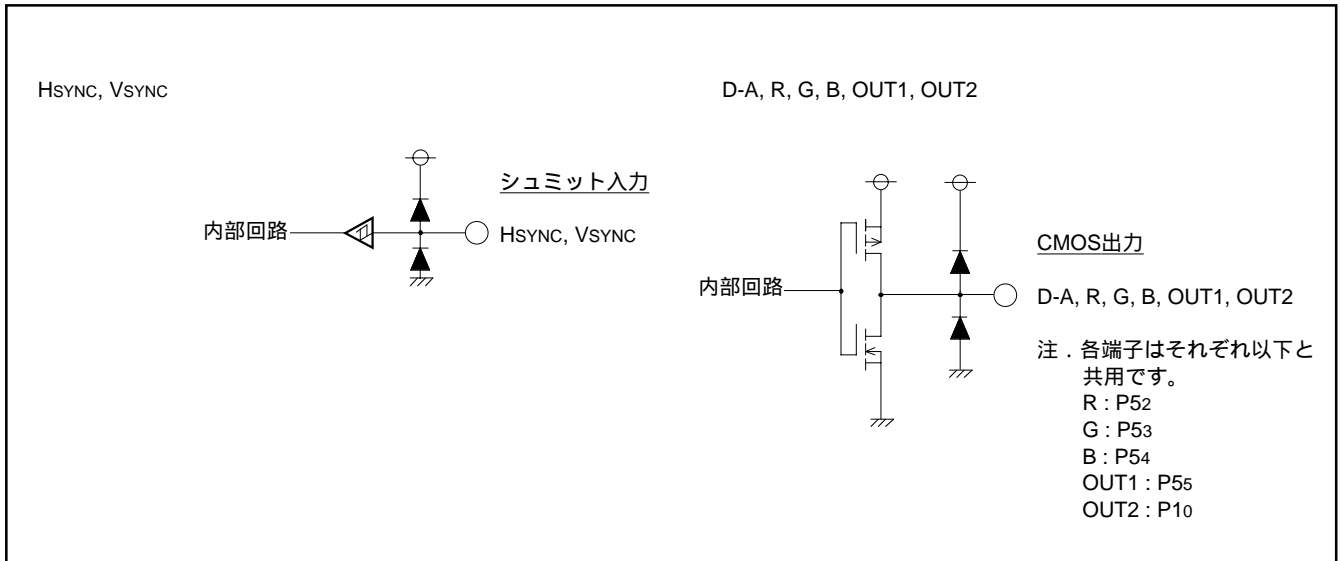


図 7.2 入出力端子のブロック図 (2)

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8. 機能ブロック動作説明

8.1 中央演算処理装置 (CPU)

本マイクロコンピュータは、740ファミリ共通のCPUを持っています。

各命令の動作については740ファミリアドレッシングモード及び機械語命令一覧表、又はMELPS 740 PROGRAMMING MANUALを参照ください。

品種に依存する命令については以下のとおりです。

- ・FST, SLW 命令はありません。
- ・MUL, DIV 命令が使用可能です。
- ・WIT 命令が使用可能です。
- ・STP 命令が使用可能です。

8.1.1 CPU モードレジスタ

CPUモードレジスタには、スタックページの選択ビットやチップの内部システムクロックの選択ビットなどが割り当てられています。

このレジスタは00FB₁₆番地に配置されています。

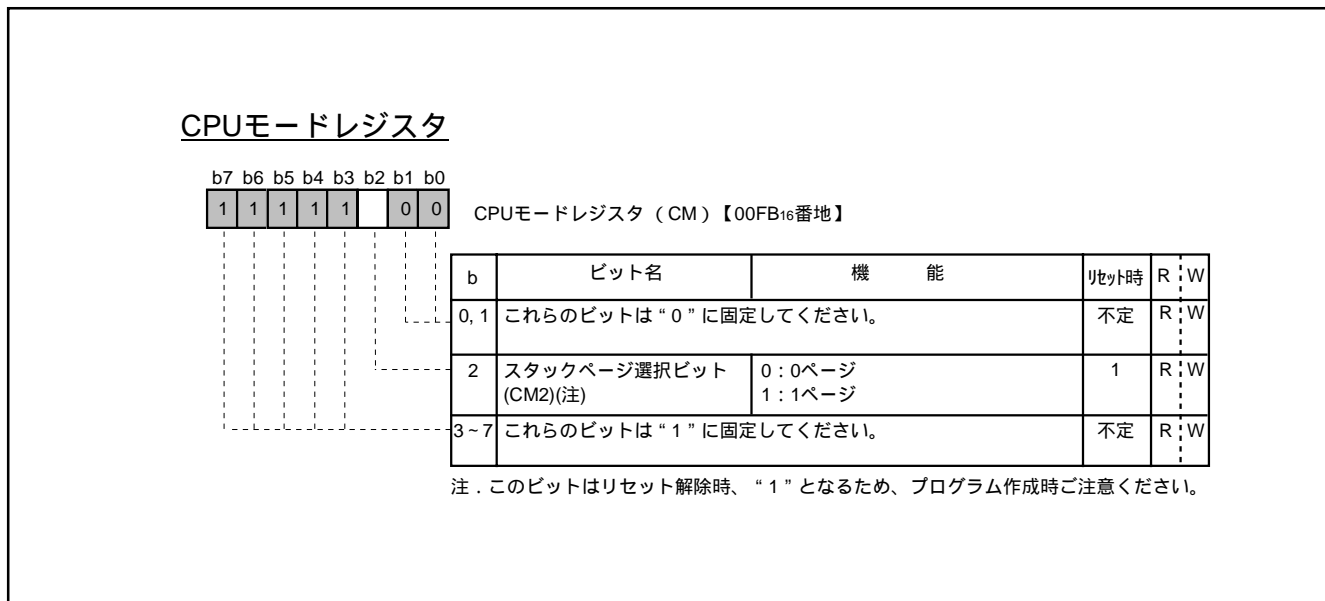


図 8.1.1 CPU モードレジスタ

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.2 メモリ

8.2.1 SFR領域

ゼロページ内にあり、入出力ポート、タイマなどの制御レジスタが配置されています。

8.2.2 RAM

データ格納、サブルーチン呼び出し及び割り込み時のスタックなどに使用します。

8.2.3 ROM

ユーザプログラムや割り込みベクトルなどを格納します。

8.2.4 OSD RAM

CRTに表示する文字コード、文字色などの指定データを格納します。

8.2.5 OSD ROM

CRTに表示する文字データを格納します。

8.2.6 割り込みベクトル領域

リセット及び割り込みのベクトル番地格納領域です。

8.2.7 ゼロページ

ゼロページアドレッシングモードを使用することにより2語でアクセスできる領域です。

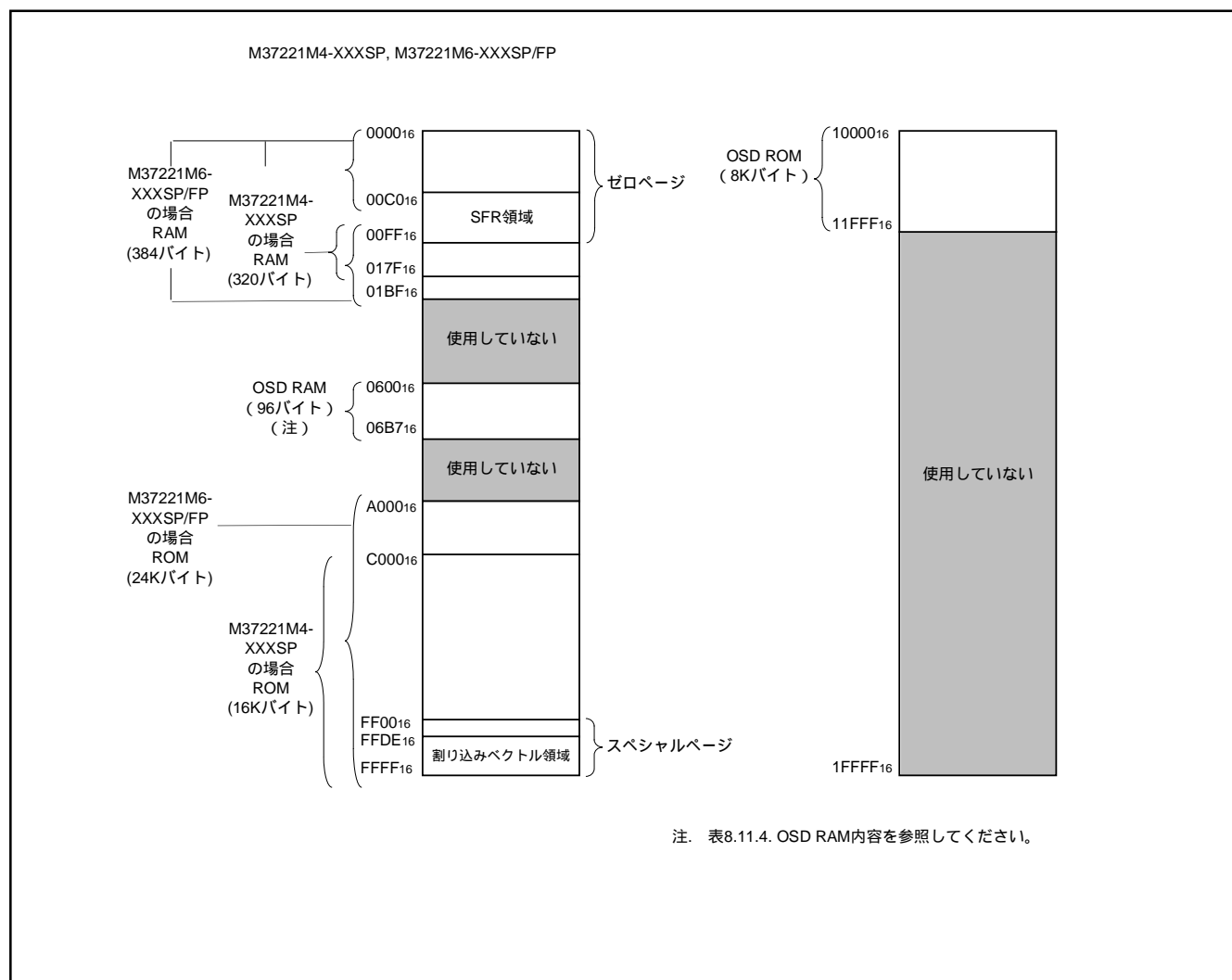
8.2.8 スペシャルページ

スペシャルページアドレッシングモードを使用することにより2語でアクセスできる領域です。

8.2.9 ROM訂正メモリ (RAM)

ROM訂正用のプログラム領域として使用します。

注. M37221M8/MA-XXXSP, M37221EASP/FP のみに内蔵。



注. 表8.11.4. OSD RAM内容を参照してください。

図 8.2.1 メモリ配置図 (M37221M4-XXXSP, M37221M6-XXXSP/FP)

三菱マイクロコンピュータ
M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
 with ON-SCREEN DISPLAY CONTROLLER

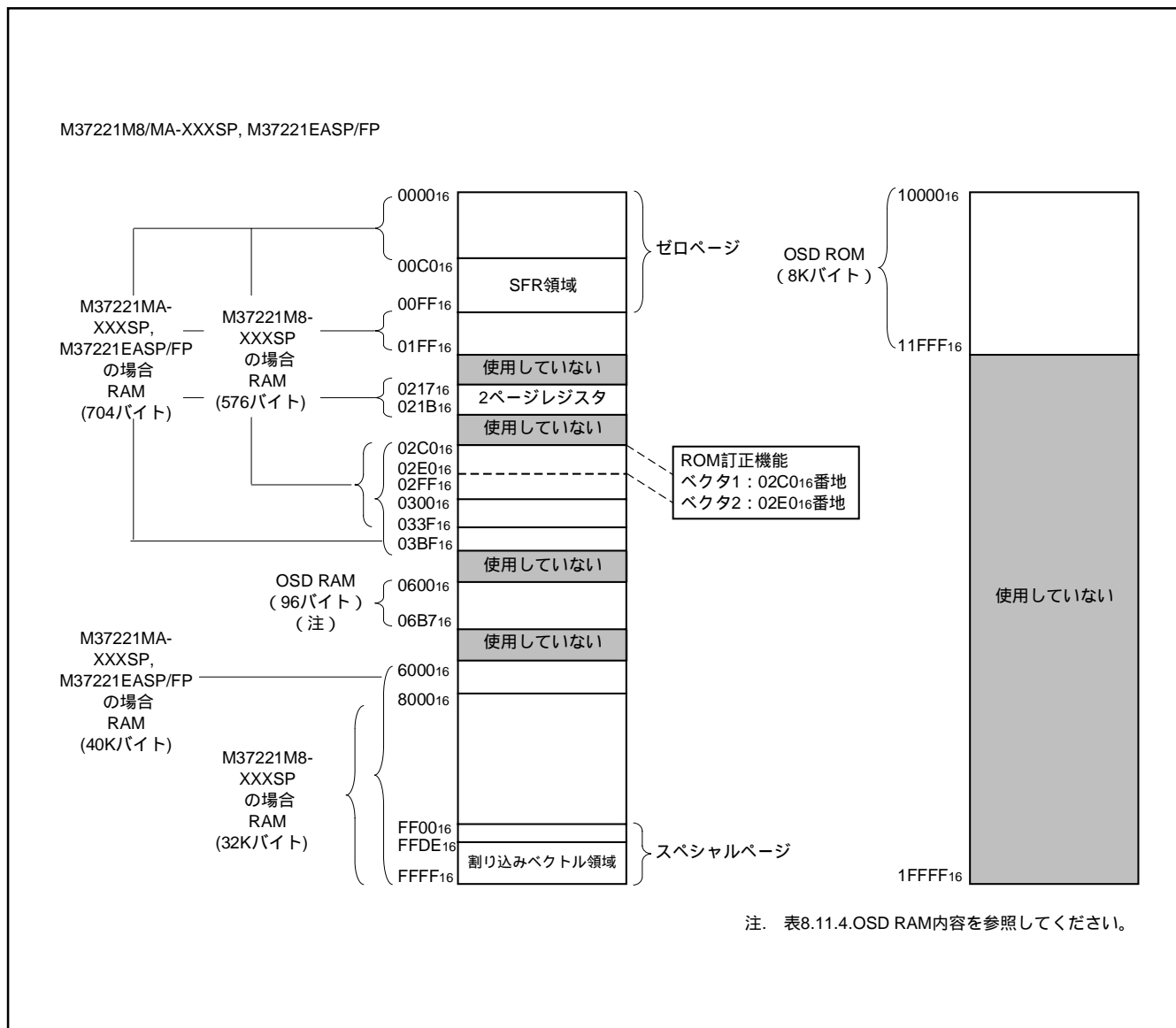


図 8.2.2 メモリ配置図 (M37221M8/MA-XXXSP, M37221EASP/FP)

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

SFR領域 (C0₁₆ ~ DF₁₆番地)

<ビット配置図>

: ファンクションビットあり
 : ファンクションビットなし

: ファンクションビットなし

0 : “0” に固定してください。
 (“1” を書き込まないでください。)

1 : “1” に固定してください。
 (“0” を書き込まないでください。)

<リセット直後の状態>

0 : リセット直後は “0”

1 : リセット直後は “1”

? : リセット直後は不定

番地	レジスタ名	ビット配置図								リセット直後の状態							
		b7						b0		b7							b0
C0 ₁₆	ポートP0(P0)																?
C1 ₁₆	ポートP0方向レジスタ(D0)																00 ₁₆
C2 ₁₆	ポートP1(P1)																?
C3 ₁₆	ポートP1方向レジスタ(D1)																00 ₁₆
C4 ₁₆	ポートP2(P2)																?
C5 ₁₆	ポートP2方向レジスタ(D2)																00 ₁₆
C6 ₁₆	ポートP3(P3)									0	0	0	?	?	?	?	?
C7 ₁₆	ポートP3方向レジスタ(D3)																00 ₁₆
C8 ₁₆																	?
C9 ₁₆																	?
CA ₁₆	ポートP5(P5)									0	0	?	?	?	?	?	?
CB ₁₆	ポートP5方向レジスタ(D5)																00 ₁₆
CC ₁₆																	?
CD ₁₆	ポートP3出力モード制御レジスタ(P3S)(注1)							DA2S	DA1S	P31S	P30S						00 ₁₆
CE ₁₆	DA-Hレジスタ(DA-H)																?
CF ₁₆	DA-Lレジスタ(DA-L)									0	0	?	?	?	?	?	?
D0 ₁₆	PWM0レジスタ(PWM0)																?
D1 ₁₆	PWM1レジスタ(PWM1)																?
D2 ₁₆	PWM2レジスタ(PWM2)																?
D3 ₁₆	PWM3レジスタ(PWM3)																?
D4 ₁₆	PWM4レジスタ(PWM4)																?
D5 ₁₆	PWM出力制御レジスタ1(PW)	PW7	PW6	PW5	PW4	PW3	PW2	PW1	PW0								00 ₁₆
D6 ₁₆	PWM出力制御レジスタ2(PN)					PN4	PN3	PN2									00 ₁₆
D7 ₁₆	I ² Cデータシフトレジスタ(S0)																?
D8 ₁₆	I ² Cアドレスレジスタ(S0D)	SAD6	SAD5	SAD4	SAD3	SAD2	SAD1	SAD0	RBW								00 ₁₆
D9 ₁₆	I ² Cステータスレジスタ(S1)	MST	TRX	BB	PIN	AL	AAS	AD0	LRB	0	0	0	1	0	0	0	?
DA ₁₆	I ² Cコントロールレジスタ(S10)	BSEL1	BSEL0	10 BIT SAD	ALS	ES0	BC2	BC1	BC0								00 ₁₆
DB ₁₆	I ² Cクロックコントロールレジスタ(S2)	ACK BIT	ACK FAST MODE	CCR4	CCR3	CCR2	CCR1	CCR0									00 ₁₆
DC ₁₆	シリアル/Oモードレジスタ(SM)	SM6	SM5	0	SM3	SM2	SM1	SM0									00 ₁₆
DD ₁₆	シリアル/Oレジスタ(SIO)																?
DE ₁₆	DA1変換レジスタ(DA1)(注2)	0	DA15	DA14	DA13	DA12	DA11	DA10		0	0	?	?	?	?	?	?
DF ₁₆	DA2変換レジスタ(DA2)(注2)	0	DA25	DA24	DA23	DA22	DA21	DA20		0	0	?	?	?	?	?	?

注1. M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FPの場合、ビット2及びビット3は“0”に固定してください。
 2. M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FPの場合、このレジスタはありません。“00₁₆”に固定してください。

図 8.2.3 SFR (スペシャルファンクションレジスタ) メモリマップ (1)

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

SFR領域 (E0₁₆ ~ FF₁₆番地)

<ビット配置図>

: ファンクションビットあり
 : ファンクションビットなし

: ファンクションビットなし

: “0”に固定してください。
 (“1”を書き込まないでください。)

: “1”に固定してください。
 (“0”を書き込まないでください。)

<リセット直後の状態>

: リセット直後は“0”

: リセット直後は“1”

: リセット直後は不定

番地	レジスタ名	ビット配置図								リセット直後の状態								
		b7							b0	b7							b0	
E0 ₁₆	水平位置レジスタ(HR)			HR5	HR4	HR3	HR2	HR1	HR0	00 ₁₆								
E1 ₁₆	垂直位置レジスタ1(CV1)		CV16	CV15	CV14	CV13	CV12	CV11	CV10	0	?	?	?	?	?	?	?	
E2 ₁₆	垂直位置レジスタ2(CV2)		CV26	CV25	CV24	CV23	CV22	CV21	CV20	0	?	?	?	?	?	?	?	
E3 ₁₆										?								
E4 ₁₆	文字サイズレジスタ(CS)					CS21	CS20	CS11	CS10	0	0	0	0	?	?	?	?	
E5 ₁₆	フチドリ選択レジスタ(MD)						MD20		MD10	0	0	0	0	0	?	0	?	
E6 ₁₆	色レジスタ0(CO0)	CO07	CO06	CO05	CO04	CO03	CO02	CO01		00 ₁₆								
E7 ₁₆	色レジスタ1(CO1)	CO17	CO16	CO15	CO14	CO13	CO12	CO11		00 ₁₆								
E8 ₁₆	色レジスタ2(CO2)	CO27	CO26	CO25	CO24	CO23	CO22	CO21		00 ₁₆								
E9 ₁₆	色レジスタ3(CO3)	CO37	CO36	CO35	CO34	CO33	CO32	CO31		00 ₁₆								
EA ₁₆	OSD制御レジスタ(CC)	CC7					CC2	CC1	CC0	00 ₁₆								
EB ₁₆										?								
EC ₁₆	OSDポート制御レジスタ(CRTP)	OP7	OP6	OP5	OUT1	OUT2	R/G/B	VSYC	HSYC	00 ₁₆								
ED ₁₆	OSDクロック選択レジスタ(CK)	0	0	0	0	0	0	CK1	CK0	00 ₁₆								
EE ₁₆	A-D制御レジスタ1(AD1)				ADM4		ADM2	ADM1	ADM0	0	0	0	?	0	0	0	0	
EF ₁₆	A-D制御レジスタ2(AD2)			ADC5	ADC4	ADC3	ADC2	ADC1	ADC0	00 ₁₆								
F0 ₁₆	タイマ1(TM1)									FF ₁₆								
F1 ₁₆	タイマ2(TM2)									07 ₁₆								
F2 ₁₆	タイマ3(TM3)									FF ₁₆								
F3 ₁₆	タイマ4(TM4)									07 ₁₆								
F4 ₁₆	タイマ12モードレジスタ(T12M)			0	T12M4	T12M3	T12M2	T12M1	T12M0	00 ₁₆								
F5 ₁₆	タイマ34モードレジスタ(T34M)				T34M5	T34M4	T34M3	T34M2	T34M1	T34M0	00 ₁₆							
F6 ₁₆	PWM5レジスタ(PWM5)									?								
F7 ₁₆										?								
F8 ₁₆										?								
F9 ₁₆	割り込み入力極性レジスタ(RE)	0		RE5	RE4	RE3	0	0		0	0	0	0	0	0	0	?	
FA ₁₆	テストレジスタ(TEST)	00 ₁₆								00 ₁₆								
FB ₁₆	CPUモードレジスタ(CPUM)	1	1	1	1	1	CM2	0	0	1	1	1	1	1	1	0	0	
FC ₁₆	割り込み要求レジスタ1(IREQ1)	IT3R	IICR	VSCR	CRTR	TM4R	TM3R	TM2R	TM1R	00 ₁₆								
FD ₁₆	割り込み要求レジスタ2(IREQ2)	0			MSR		S1R	1T2R	1T1R	00 ₁₆								
FE ₁₆	割り込み制御レジスタ1(ICON1)	IT3E	IICE	VSCE	CRTE	TM4E	TM3E	TM2E	TM1E	00 ₁₆								
FF ₁₆	割り込み制御レジスタ2(ICON2)	0	0	0	MSE	0	S1E	1T2E	1T1E	00 ₁₆								

図 8.2.4 SFR (スペシャルファンクションレジスタ) メモリマップ (2)

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

2ページレジスタ領域 (217₁₆ ~ 21B₁₆番地)

<ビット配置図>

: ファンクションビットあり
 : ファンクションビットなし

: ファンクションビットなし

: “0” に固定してください。
 (“1” を書き込まないでください。)

: “1” に固定してください。
 (“0” を書き込まないでください。)

<リセット直後の状態>

: リセット直後は “0”

: リセット直後は “1”

: リセット直後は不定

番地	レジスタ名	ビット配置図								リセット直後の状態								
		b7								b0	b7							b0
217 ₁₆	ROM訂正アドレス1(上位)																	00 ₁₆
218 ₁₆	ROM訂正アドレス1(下位)																	00 ₁₆
219 ₁₆	ROM訂正アドレス2(上位)																	00 ₁₆
21A ₁₆	ROM訂正アドレス2(下位)																	00 ₁₆
21B ₁₆	ROM訂正許可レジスタ(RCR)							0	0	RCR1	RCR0							00 ₁₆

注 . 2ページレジスタはM37221M8/MA-XXXSP, M37221EASP/FPのみに内蔵。

図 8.2.5 2ページレジスタメモリマップ

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

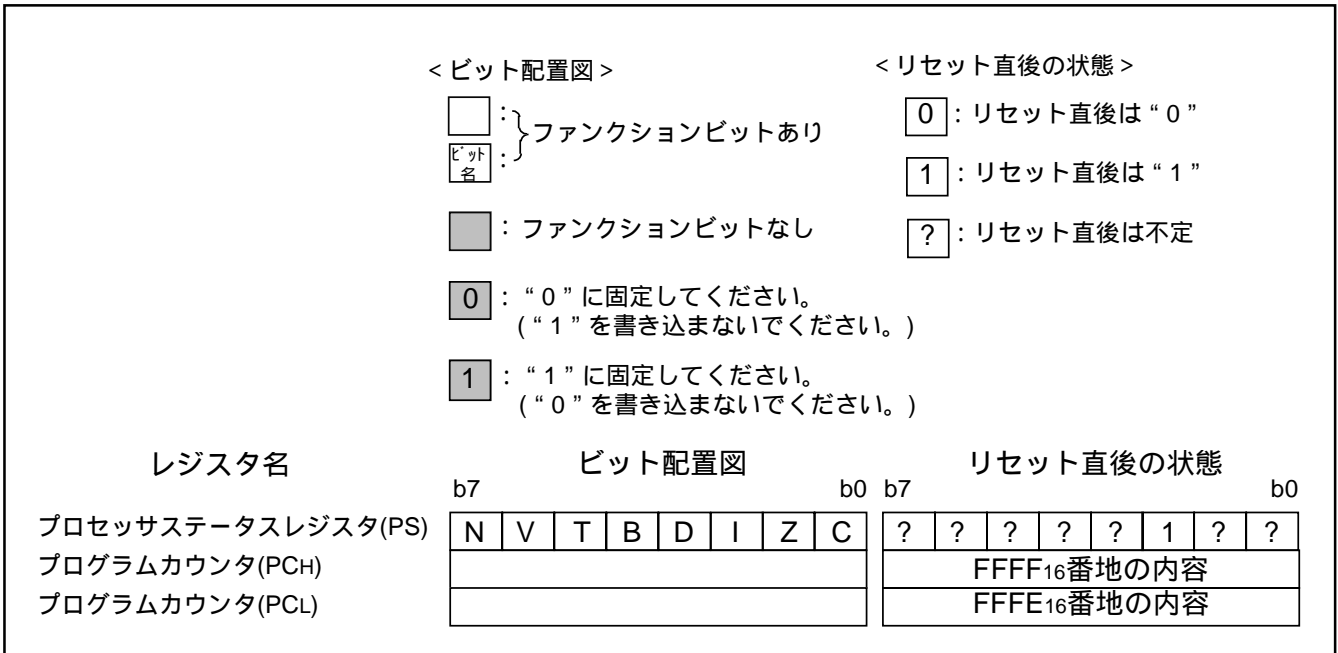


図 8.2.6 プロセッサステータスレジスタとプログラムカウンタのリセット時の内部状態

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.3 割り込み

割り込みはベクトル割り込みで、外部4要因、内部8要因、ソフトウェア1要因、及びリセットの14の要因から発生することが可能です。表 8.3.1 にベクトルテーブルと優先順位を示します。リセットは割り込みと同じような動作をしますので、この表中に入れておきます。

割り込みを受け付けると、

プログラムカウンタとプロセッサステータスレジスタが自動的にスタックへ待避されます。

割り込み禁止フラグ I が“1”に、割り込み要求ビットが“0”になります。

ベクトル番地に格納されている飛び先番地がプログラムカウンタに入ります

リセットは何ものによっても禁止されることはありません。これら以外の割り込みは割り込み禁止フラグ I が“1”のとき、受け付けられません。

BRK 命令割り込みを除く各割り込みは、割り込み要求ビットと割り込み許可ビットを持っています。割り込み要求ビットは割り込み要求レジスタ1, 2、割り込み許可ビットは割り込み制御レジスタ1, 2の各ビットに割り当てられています。割り込み関係レジスタを図 8.3.2 ~ 図 8.3.6 に示します。

リセットと BRK 命令割り込みを除いた割り込みは、割り込み許可ビットが“1”、割り込み要求ビットが“1”、かつ割り込み禁止フラグ I が“0”のとき、受け付けられます。割り込み要求ビットはプログラムで“0”にできますが、“1”

にはできません。割り込み許可ビットはプログラムで“0”又は“1”にできます。

リセットは、割り込み優先順位中、最優先のノンマスクابل割り込みとして処理されます。図 8.3.1 に割り込み制御図を示します。

8.3.1 割り込み要因

(1) VSYNC, OSD 割り込み

VSYNC 割り込みは、垂直同期信号に同期した割り込み要求です。

OSD 割り込みは、CRT への文字ブロック表示終了後に発生する割り込みです。

(2) INT1 ~ INT3 外部割り込み

外部割り込み入力で、各端子のレベルが“L”から“H”、又は“H”から“L”に変化するのを検出して割り込み要求が発生します。入力極性は、割り込み入力極性レジスタ(00F9₁₆番地)のビット3~ビット5によって選択されます。これらのビットが“0”の場合“L”から“H”の変化、“1”の場合“H”から“L”の変化が検出されます。ただし、リセット時は“0”になります。

(3) タイマ1~4 割り込み

タイマ1~4のオーバーフローにより割り込みが発生します。

表 8.3.1 割り込みベクトル番地と優先順位

優先順位	割り込み要因	ベクトル番地		備考
		上位	下位	
1	リセット	FFFF ₁₆	FFFE ₁₆	ノンマスクابل
2	OSD 割り込み	FFFD ₁₆	FFFC ₁₆	
3	INT2 外部割り込み	FFFB ₁₆	FFFA ₁₆	極性プログラマブル
4	INT1 外部割り込み	FFF9 ₁₆	FFF8 ₁₆	極性プログラマブル
5	タイマ4 割り込み	FFF5 ₁₆	FFF4 ₁₆	
6	f(XIN)/4096 割り込み	FFF3 ₁₆	FFF2 ₁₆	
7	VSYNC 割り込み	FFF1 ₁₆	FFF0 ₁₆	
8	タイマ3 割り込み	FFEF ₁₆	FFEE ₁₆	
9	タイマ2 割り込み	FFED ₁₆	FFEC ₁₆	
10	タイマ1 割り込み	FFEB ₁₆	FFEA ₁₆	
11	シリアル I/O 割り込み	FFE9 ₁₆	FFE8 ₁₆	
12	マルチマスタ I ² C-BUS インタフェース割り込み	FFE7 ₁₆	FFE6 ₁₆	
13	INT3 外部割り込み	FFE5 ₁₆	FFE4 ₁₆	極性プログラマブル
14	BRK 命令割り込み	FFDF ₁₆	FFDE ₁₆	ノンマスクابل

三菱マイクロコンピュータ
M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

(4) シリアル I/O 割り込み

クロック同期形シリアル I/O からの割り込み要求です。

(5) $f(X_{IN})/4096$ 割り込み

$f(X_{IN})$ の4096分周で割り込みが発生します。ただし、PWM 出力制御レジスタ1のビット0を“0”に設定してください。

(6) マルチマスタ I²C-BUS インタフェース割り込み

マルチマスタ I²C-BUS インタフェースに関する割り込み要求です。

(7) BRK 命令割り込み

優先順位が最下位のソフトウェア割り込みで、対応した割り込み許可ビットを持たず、割り込み禁止フラグの影響を受けません(ノンマスカブル)。

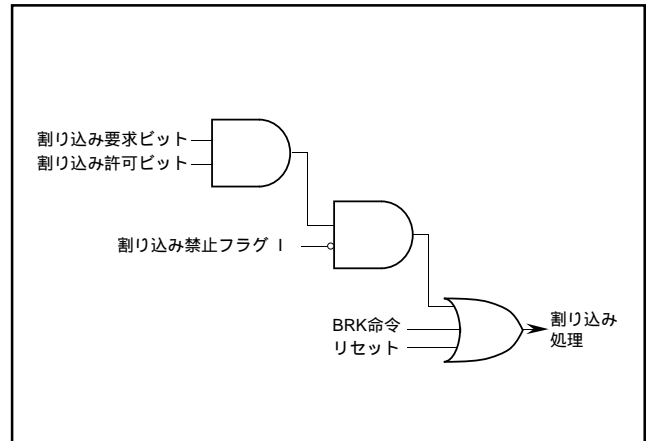


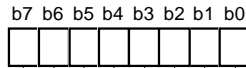
図 8.3.1 割り込み制御図

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

割り込み要求レジスタ1



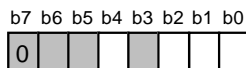
割り込み要求レジスタ1(IREQ1)【00FC₁₆番地】

b	ビット名	機能	リセット時	R	W
0	タイマ1割り込み要求ビット (TM1R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
1	タイマ2割り込み要求ビット (TM2R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
2	タイマ3割り込み要求ビット (TM3R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
3	タイマ4割り込み要求ビット (TM4R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
4	OSD割り込み要求ビット (CRTR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
5	VSYNC割り込み要求ビット (VSCR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
6	マルチマスタ ² C-BUS割り込み要求ビット (ICR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
7	INT3外部割り込み要求ビット (IT3R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*

*ソフトウェアによって“0”にできますが、“1”にはできません。

図 8.3.2 割り込み要求レジスタ1

割り込み要求レジスタ2



割り込み要求レジスタ2(IREQ2)【00FD₁₆番地】

b	ビット名	機能	リセット時	R	W
0	INT1外部割り込み要求ビット (IT1R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
1	INT2外部割り込み要求ビット (IT2R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
2	シリアルI/O割り込み要求ビット (S1R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
3	このビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
4	f(X _{IN})/4096割り込み要求ビット (MSR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
5, 6	このビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
7	このビットは“0”に固定してください。		0	R	W

*ソフトウェアによって“0”にできますが、“1”にはできません。

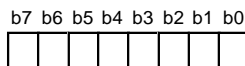
図 8.3.3 割り込み要求レジスタ2

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

割り込み制御レジスタ1

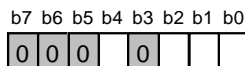


割り込み制御レジスタ1(ICON1) 【00FE₁₆番地】

b	ビット名	機 能	セット時	R;W
0	タイマ1割り込み許可ビット (TM1E)	0: 割り込み禁止 1: 割り込み許可	0	R;W
1	タイマ2割り込み許可ビット (TM2E)	0: 割り込み禁止 1: 割り込み許可	0	R;W
2	タイマ3割り込み許可ビット (TM3E)	0: 割り込み禁止 1: 割り込み許可	0	R;W
3	タイマ4割り込み許可ビット (TM4E)	0: 割り込み禁止 1: 割り込み許可	0	R;W
4	OSD割り込み許可ビット (CRTE)	0: 割り込み禁止 1: 割り込み許可	0	R;W
5	V _{SYNC} 割り込み要求ビット (VSCE)	0: 割り込み禁止 1: 割り込み許可	0	R;W
6	マルチマスタI ² C-BUS割り込み要求ビット(IICE)	0: 割り込み禁止 1: 割り込み許可	0	R;W
7	INT3外部割り込み許可ビット (IT3E)	0: 割り込み禁止 1: 割り込み許可	0	R;W

図 8.3.4 割り込み制御レジスタ 1

割り込み制御レジスタ2



割り込み制御レジスタ2(ICON2) 【00FF₁₆番地】

b	ビット名	機 能	セット時	R;W
0	INT1外部割り込み許可ビット (IT1E)	0: 割り込み禁止 1: 割り込み許可	0	R;W
1	INT2外部割り込み許可ビット (IT2E)	0: 割り込み禁止 1: 割り込み許可	0	R;W
2	シリアルI/O割り込み許可ビット(S1E)	0: 割り込み禁止 1: 割り込み許可	0	R;W
3	このビットは“0”に固定してください。		0	R;W
4	f(X _{IN})/4096割り込み許可ビット(MSE)	0: 割り込み禁止 1: 割り込み許可	0	R;W
5-7	これらのビットは“0”に固定してください。		0	R;W

図 8.3.5 割り込み要求レジスタ 2

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FPSINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

割り込み入力極性レジスタ

b7 b6 b5 b4 b3 b2 b1 b0
0 0 0 0 0 0 0 0割り込み入力極性レジスタ(RE)【00F9₁₆番地】

b	ビット名	機能	リセット時	R	W
0	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
1, 2	これらのビットは“0”に固定してください。		0	R	W
3	INT1極性切り替えビット (RE3)	0: 正極性 1: 負極性	0	R	W
4	INT2極性切り替えビット (RE4)	0: 正極性 1: 負極性	0	R	W
5	INT3極性切り替えビット (RE5)	0: 正極性 1: 負極性	0	R	W
6	このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
7	このビットは“0”に固定してください。		0	R	W

図 8.3.6 割り込み入力極性レジスタ

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.4 タイマ

タイマは、タイマ1、タイマ2、タイマ3、タイマ4の4本あります。いずれもタイマラッチ付き8ビットタイマです。図8.4.3にタイマのブロック図を示します。

タイマ1～4は、すべてダウンカウント動作で分周比は $1/(n+1)$ です。これらのタイマは、タイマラッチ(00F0₁₆～00F3₁₆:タイマ1～タイマ4)に値を書き込むことで同時にタイマにも値が設定されます。

タイマへの設定直後からカウントソースの入力によってnn₁₆-1, nn₁₆-2, ..., 01₁₆, 00₁₆とダウンカウントし、タイマの値が00₁₆となった次のカウントソース入力でオーバーフローが起こり割り込み要求が発生します。

以下にそれぞれのタイマについて説明します。

8.4.1 タイマ1

タイマ1のカウントソースは次のいずれかを選択できます。

- ・f(XIN)/16
- ・f(XIN)/4096

タイマ12モードレジスタ(00F4₁₆番地)のビット0を用いていずれか一つを選択します。

タイマ1オーバーフローによりタイマ1割り込み要求が発生します。

8.4.2 タイマ2

タイマ2のカウントソースは次のいずれかを選択できます。

- ・f(XIN)/16
- ・タイマ1のオーバーフロー信号
- ・TIM2端子からの外部クロック

タイマ12モードレジスタ(00F4₁₆番地)のビット4、ビット1の2ビットを用いてこの3種類から一つを選択します。また、カウントソースをタイマ1のオーバーフロー信号とすることで、タイマ1を8ビットプリスケアラとして用いることができます。

タイマ2オーバーフローによりタイマ2割り込み要求が発生します。

8.4.3 タイマ3

タイマ3のカウントソースは次のいずれかを選択できません。

- ・f(XIN)/16
- ・HSYNC端子からの外部クロック
- ・TIM3端子からの外部クロック

タイマ34モードレジスタ(00F5₁₆番地)のビット5、ビット0の2ビットを用いてこの3種類から一つを選択します。

タイマ3オーバーフローによりタイマ3割り込み要求が発生します。

8.4.4 タイマ4

タイマ4のカウントソースは次のいずれかを選択できません。

- ・f(XIN)/16
- ・f(XIN)/2
- ・タイマ3のオーバーフロー信号

タイマ34モードレジスタ(00F5₁₆番地)のビット4、及びビット1の2ビットを用いてこの4種類から一つを選択します。また、カウントソースをタイマ3のオーバーフロー信号とすることで、タイマ3を8ビットのプリスケアラとして用いることができます。

タイマ4オーバーフローによりタイマ4割り込み要求が発生します。

リセット時、タイマ3、タイマ4はハードウェア的に接続され、タイマ3に“FF₁₆”、タイマ4に“07₁₆”がセットされます。そして、タイマ3のカウントソースとしてf(XIN)/16が選択されます。この状態でのタイマ4オーバーフローによって内部リセットが解除され、同時に内部クロックが供給されます。

STP命令実行時、タイマ3、タイマ4はハードウェア的に接続され、タイマ3に“FF₁₆”、タイマ4に“07₁₆”がセットされますが、タイマ3のカウントソースとしてf(XIN)/16は選択されません。したがって、STP命令を実行する前に、ソフトウェアによってタイマ34モードレジスタ(00F5₁₆番地)のビット0を“0”にしてください(タイマ3のカウントソースとしてf(XIN)/16を選択する)。この状態でのタイマ4オーバーフローによってSTP状態が解除され、同時に内部クロックが供給されます。

以上の処理により、安定したクロックのもとでプログラムが開始されます。

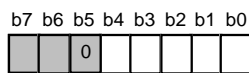
タイマに関連するレジスタを図8.4.1、図8.4.2に示します。

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

タイマ12モードレジスタ

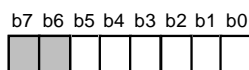


タイマ12モードレジスタ(T12M)【00F4₁₆番地】

b	ビット名	機 能	リセット時	R	W
0	タイマ1カウントソース 選択ビット(T12M0)	0 : $f(X_{IN})/16$ 1 : $f(X_{IN})/4096$	0	R	W
1	タイマ2カウントソース 選択ビット(T12M1)	0 : 内部クロックソース 1 : TIM2外部クロックソース	0	R	W
2	タイマ1カウント停止 ビット(T12M2)	0 : 動作 1 : 停止	0	R	W
3	タイマ2カウント停止 ビット(T12M3)	0 : 動作 1 : 停止	0	R	W
4	タイマ2内部カウントソース 選択ビット(T12M4)	0 : $f(X_{IN})/16$ 1 : タイマ1オーバフロー信号	0	R	W
5	このビットは“0”に固定してください。		0	R	W
6, 7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

図 8.4.1 タイマ 12 モードレジスタ

タイマ34モードレジスタ



タイマ34モードレジスタ(T34M)【00F5₁₆番地】

b	ビット名	機 能	リセット時	R	W
0	タイマ3カウントソース 選択ビット(T34M0)	0 : $f(X_{IN})/16$ 1 : 外部クロックソース	0	R	W
1	タイマ4内部カウントソース 選択ビット(T34M1)	0 : タイマ3オーバフロー信号 1 : $f(X_{IN})/16$	0	R	W
2	タイマ3カウント停止 ビット(T34M2)	0 : 動作 1 : 停止	0	R	W
3	タイマ4カウント停止 ビット(T34M3)	0 : 動作 1 : 停止	0	R	W
4	タイマ4カウントソース 選択ビット(T34M4)	0 : 内部クロックソース 1 : $f(X_{IN})/2$	0	R	W
5	タイマ3外部カウントソース 選択ビット(T34M5)	0 : TIM3端子入力 1 : Hsync端子入力	0	R	W
6, 7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

図 8.4.2 タイマ 34 モードレジスタ

三菱マイクロコンピュータ
M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

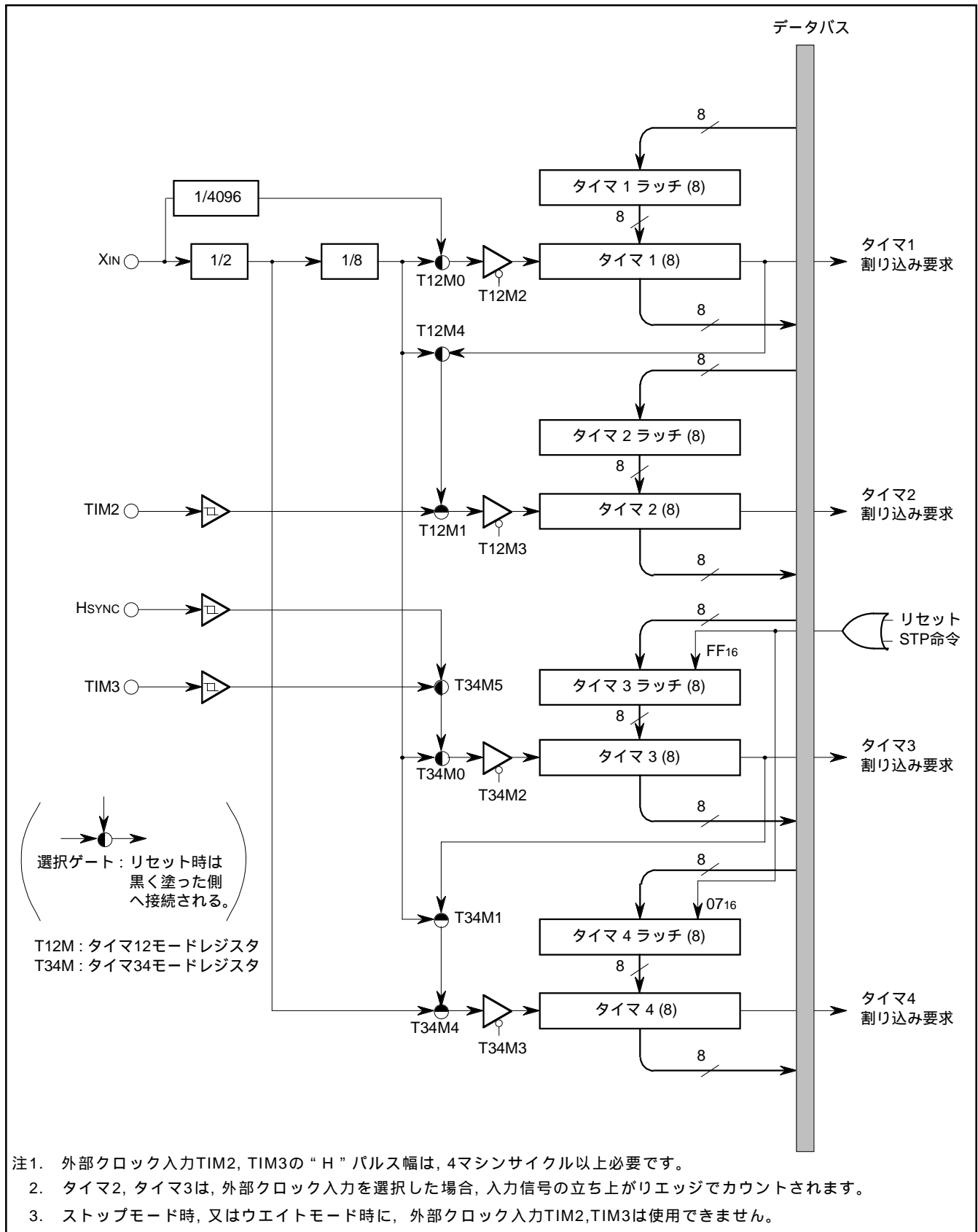


図8.4.3 タイマブロック図

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.5 シリアルI/O

本マイクロコンピュータは、クロック同期形で8ビットデータを直列に受信、又は送信できるシリアルI/Oを1本内蔵しています。

図8.5.1にシリアルI/Oのブロック図を示します。同期クロック入力端子(SCLK)、データ出力端子(SOUT)、データ入力端子(SIN)はポートP2と共用しています。

シリアルI/Oモードレジスタ(00DC₁₆番地)のビット2で同期クロックを内部から供給するか、外部(SCLK端子)から供給するかを選択します。内部クロックの場合ビット1とビット0で(XIN)の4分周、16分周、32分周、64分周のいずれかを選択します。シリアルI/O用端子として使用する場合、ポートP2方向レジスタ(00C5₁₆番地)のSIN端子に対応するビットを入力側("0")に設定してください。

次にシリアルI/Oの動作について説明します。クロック源として内部クロックを選択するか、外部クロックを選択するかで動作が異なります。

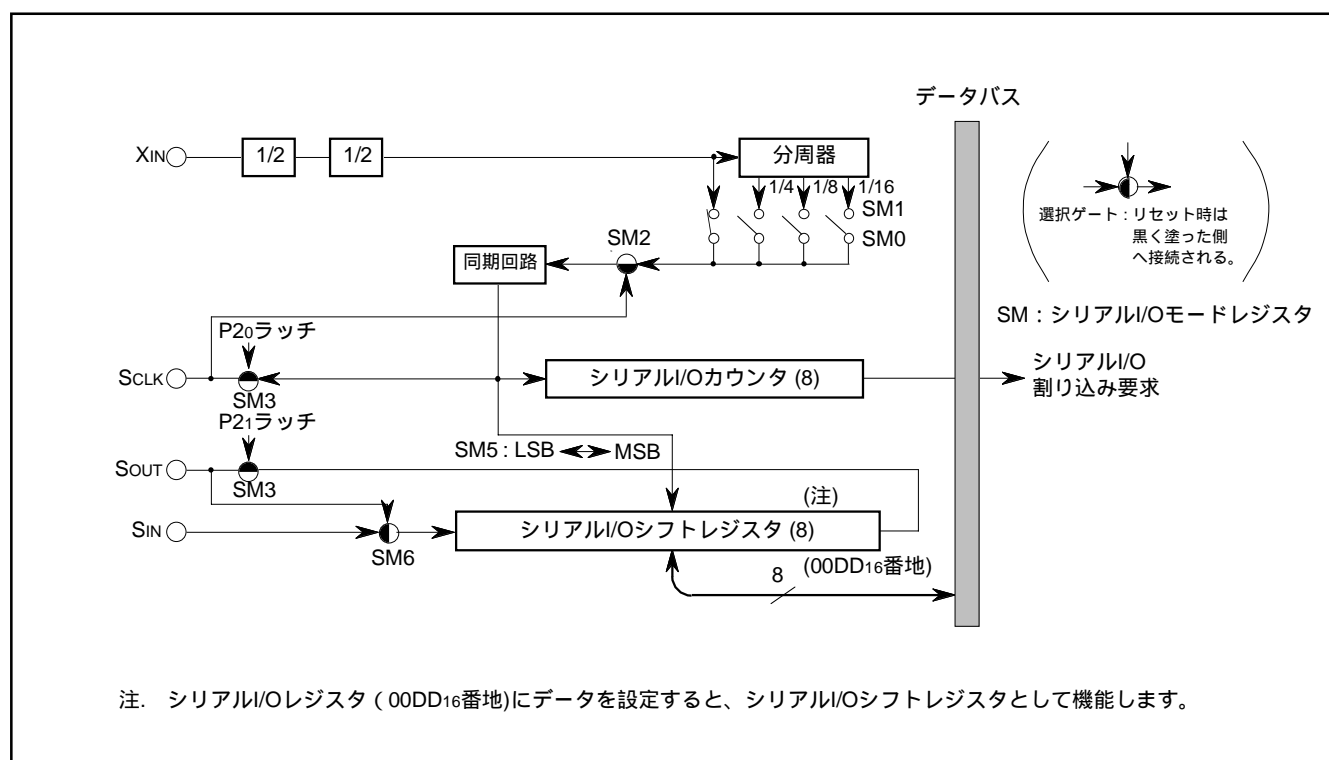


図8.5.1 シリアルI/Oのブロック図

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

まず、内部クロックを選択した場合について説明します。
シリアルI/Oレジスタ(00DD16番地)への書き込みサイクル中に、シリアルI/Oカウンタが“7”にセットされ、シリアルI/Oレジスタの転送クロックは強制的に“H”になります。書き込みサイクル終了後転送クロックの立ち下がりたびに、SOUT端子からデータが出力されます。転送を最下位ビットから行うか、最上位ビットから行うかは、シリアルI/Oモードレジスタのビット5で選択します。また、受信時にはSIN端子から転送クロックの立ち上がりのたびにデータが取り込まれると同時に、シリアルI/Oレジスタの内容が1ビットずつシフトされます。

転送クロックを8回カウントするとシリアルI/Oカウンタは“0”となり、転送クロックは“H”の状態で停止し、割り込み要求ビットが“1”になります。

クロック源として外部クロックを選択した場合は転送クロックを8回カウントすると割り込み要求ビットは“1”になりますが、転送動作は禁止されませんので外部でクロックを制御してください。外部クロックはデューティサイクル50%で1MHz以下のクロックを使用してください。

図8.5.2にタイミングを示します。転送に外部クロックを用いる場合は、シリアルI/Oカウンタの初期化を行う際に外部クロックが“H”になっている必要があります。内部クロックと外部クロックを切り替えて使用する場合、転送を行っていないときに切り替えてください。また切り替えた後に必ずシリアルI/Oカウンタの初期化を行ってください。

- 注1. ビット処理命令(SEB命令, CLB命令)などによるシリアルI/Oレジスタへの書き込みによっても、シリアルI/Oカウンタがセットされるため、プログラム作成上注意が必要です。
- 2. 同期クロックとして外部クロックを選択した場合、転送クロックの入力レベルが“H”のときに、シリアルI/Oレジスタへ送信データを書き込んでください。

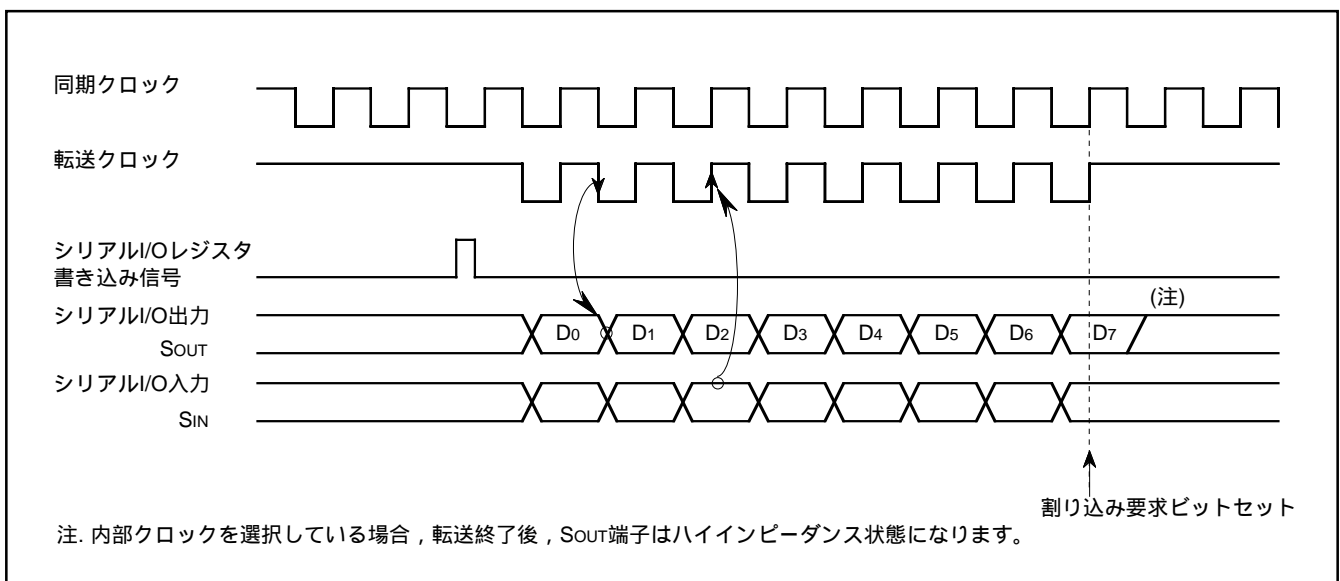


図8.5.2 シリアルI/O タイミング

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

シリアル/Oモードレジスタ



b	ビット名	機 能	リセット時	R : W
0, 1	内部同期クロック選択ビット(SM0, SM1)	b_1b_0 0 0 : $f(X_{IN})/4$ 0 1 : $f(X_{IN})/16$ 1 0 : $f(X_{IN})/32$ 1 1 : $f(X_{IN})/64$	0	R : W
2	同期クロック選択ビット(SM2)	0 : 外部クロック 1 : 内部クロック	0	R : W
3	シリアル/Oポート選択ビット(SM3)	0 : P2 ₀ , P2 ₁ 1 : SclK, Sout	0	R : W
4	このビットは "0" に固定してください。		0	R : W
5	転送方向選択ビット(SM5)	0 : 最下位ビット(LSB)から転送 1 : 最上位ビット(MSB)から転送	0	R : W
6	シリアル入力端子選択ビット(SM6)	0 : S _{IN} 端子からの入力信号 1 : S _{OUT} 端子からの入力信号	0	R : W
7	このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は "0" です。		0	R : -

図 8.5.3 シリアル/Oモードレジスタ

三菱マイクロコンピュータ
M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.5.1 シリアル共用送受信モード

シリアルI/Oモードレジスタのビット6に“1”を書き込むことにより、SIN, SOUT信号が内部で切り替わり、シリアル送信、及びシリアル受信することができます。

図8.5.4にシリアルI/O共用送受信モード時の信号線を示します。

注. シリアル受信時には、シリアルI/Oレジスタに“FF16”のデータを書き込んでからシリアル受信を行ってください。

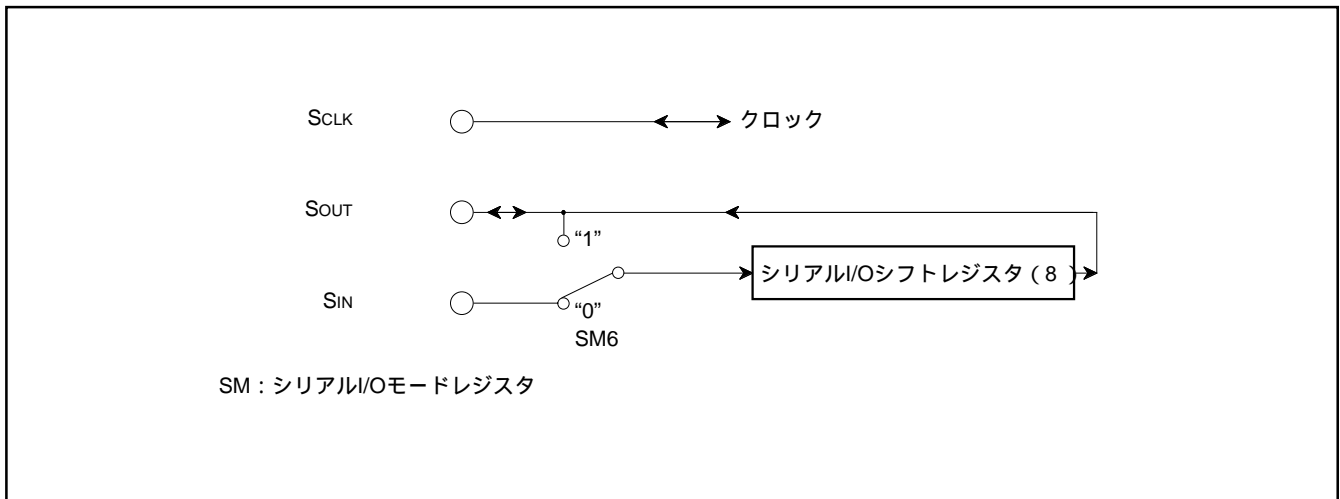


図8.5.4 シリアルI/O共用送受信モード時の信号線

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.6 マルチマスタ I²C-BUS インタフェース

マルチマスタ I²C-BUS インタフェースは、フィリップス社 I²C-BUS のデータ転送フォーマットに基づいてシリアル通信を行う回路です。アービトレーション・ロストの検出機能、シンクロニクス機能を有しており、マルチマスタのシリアル通信に対応できます。

図 8.6.1 にマルチマスタ I²C-BUS インタフェースのブロック図、表 8.6.1 にマルチマスタ I²C-BUS インタフェース機能を示します。

このマルチマスタ I²C-BUS インタフェースは、I²C アドレスレジスタ、I²C データシフトレジスタ、I²C クロックコントロールレジスタ、I²C コントロールレジスタ、I²C ステータスレジスタとその他の制御回路により構成されています。

表 8.6.1 マルチマスタ I²C-BUS インタフェース機能

項目	機能
フォーマット	フィリップス社 I ² C-BUS 規格準拠 10ビットアドレッシングフォーマット 7ビットアドレッシングフォーマット 高速クロックモード 標準クロックモード
通信モード	フィリップス社 I ² C-BUS 規格準拠 マスタ送信 マスタ受信 スレーブ送信 スレーブ受信
SCL クロック周波数	16.1kHz ~ 400kHz, (= 4 MHz)

$$: \text{システムクロック} = f(XIN)/2$$

注. I²C-BUS インタフェースとポート (SCL1, SCL2, SDA1, SDA2) の接続を制御する機能 (I²C コントロールレジスタ [00DA16 番地] のビット 6, ビット 7) の使用に起因する第三者の特許権その他の権利侵害については、当社はその責任は負いません。

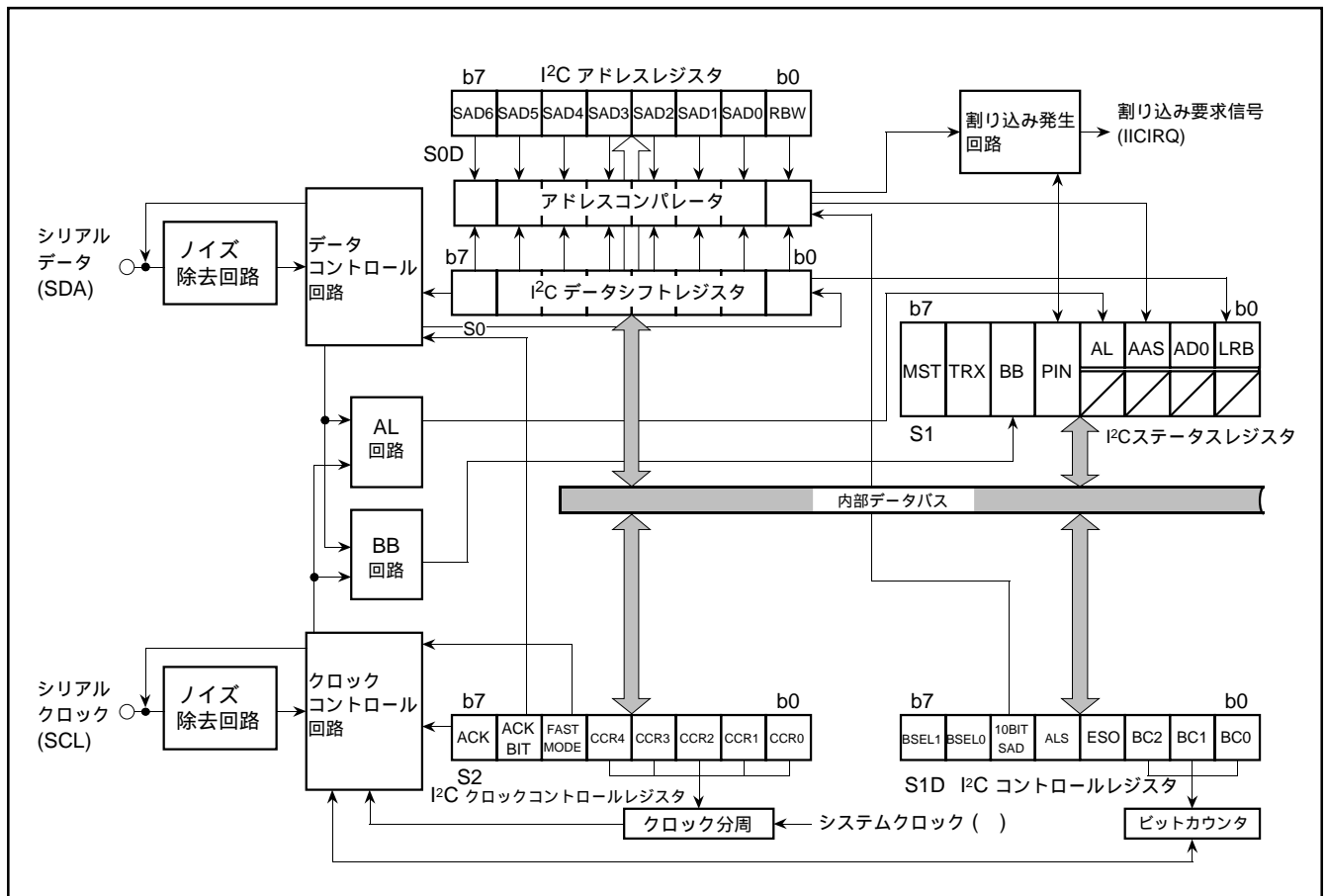


図 8.6.1 マルチマスタ I²C-BUS インタフェースのブロック図

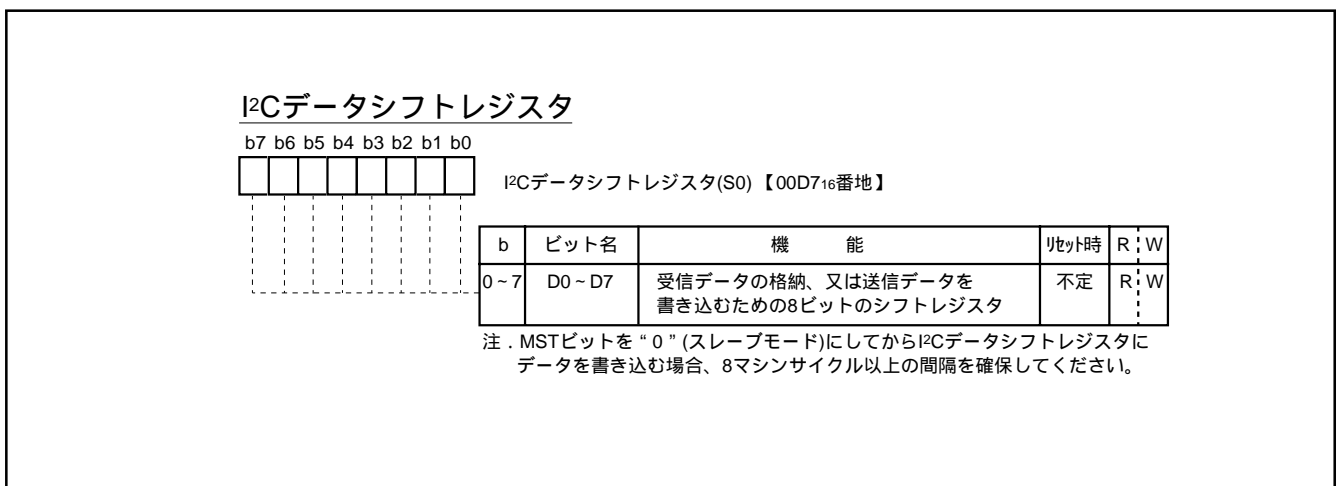
M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FPSINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER8.6.1 I²C データシフトレジスタ

I²C データシフトレジスタ (S0:00D7₁₆ 番地) は、受信データの格納、又は送信データを書き込むための 8 ビットのシフトレジスタです。

送信データをこのレジスタに書き込むと、SCL クロックに同期してビット 7 から外部へ転送されます。そして、1 ビットのデータが出力されるたびに、このレジスタの内容は左へ 1 ビットシフトされます。データ受信時は、SCL クロックに同期してこのレジスタのビット 0 からデータが入力されます。そして、1 ビットのデータが入力されるたびに、このレジスタの内容は左へ 1 ビットシフトされます。

I²C データシフトレジスタは、I²C コントロールレジスタ (00DA₁₆ 番地) の ESO ビットが “1” のときのみ書き込みが可能です。I²C データシフトレジスタへの書き込み命令によってビットカウンタがリセットされます。ESO ビットが “1”、I²C ステータスレジスタ (00D9₁₆ 番地) の MST ビットが “1” のとき、I²C データシフトレジスタの書き込み命令により、SCL が出力されます。I²C データシフトレジスタの読み出しは、ESO ビットの値にかかわらずいつでも可能です。

注. MST ビットを “0” (スレープモード) にしてから I²C データシフトレジスタにデータを書き込む場合、8 マシンサイクル以上の間隔を確保してください。

図 8.6.2 I²C データシフトレジスタ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FPSINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER8.6.2 I²C アドレスレジスタ

I²C アドレスレジスタ (00D8₁₆ 番地) は7ビットのスレーブアドレスと1ビットのリード/ライトビットにより構成されます。アドレッシングモード時は、このレジスタに書き込まれたスレーブアドレスと、スタートコンディションを検出した直後に受信するアドレスデータとを比較します。

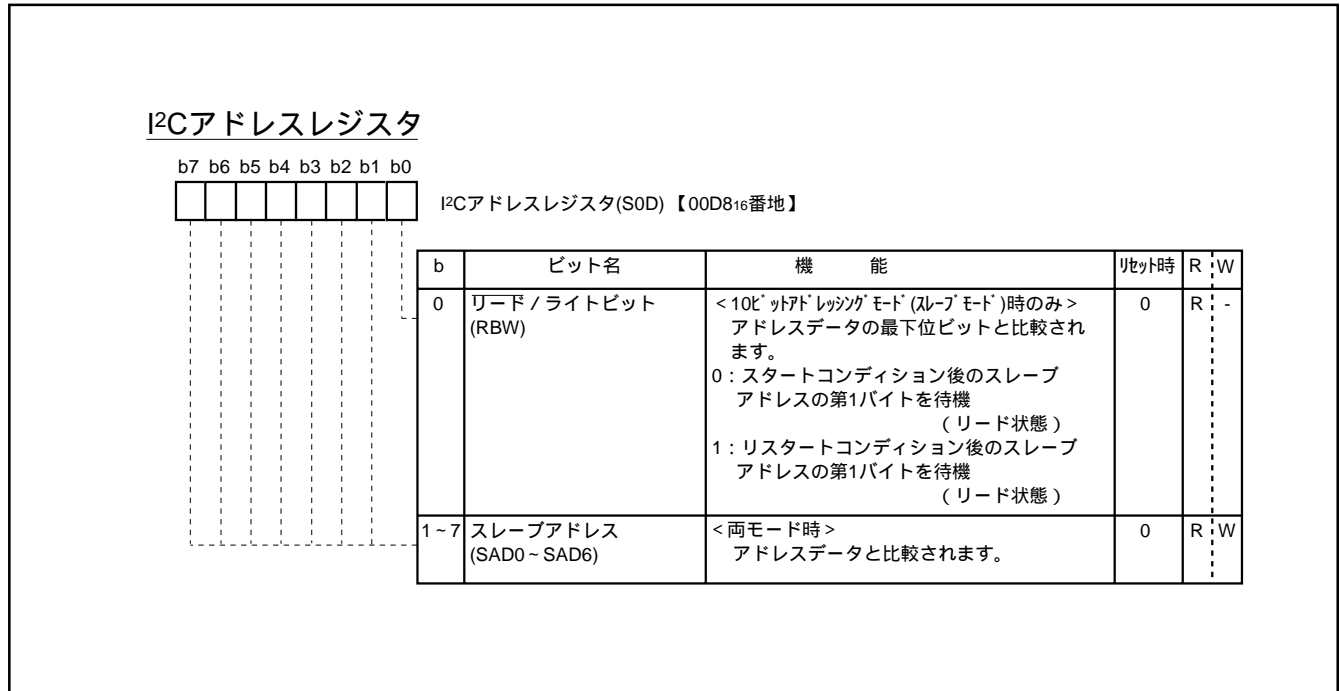
(1) ビット0 : リード/ライトビット (RBW)

7ビットアドレッシングモード時には、アドレス比較の際に使用されません。10ビットアドレッシングモード時には、受信した1バイト目のアドレスデータとI²Cアドレスレジスタの内容 (SAD6 ~ SAD0 + RBW) が比較されます。

RBW ビットはストップコンディションを検出すると、自動的に“0”になります。

(2) ビット1 ~ ビット7 : スレーブアドレス (SAD0 ~ SAD6)

スレーブアドレスを格納するビットです。7ビットアドレッシングモード、10ビットアドレッシングモードにかかわらず、マスタから送信されるアドレスデータとこれらのビットの内容が比較されます。

図 8.6.3 I²C アドレスレジスタ

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.6.3 I²C クロックコントロールレジスタ

I²C クロックコントロールレジスタ (00DB16 番地) はアックの制御、SCL モード、SCL の周波数を設定するレジスタです。

(1) ビット 0 ~ ビット 4 : SCL 周波数制御ビット (CCR0 ~ CCR4)
SCL 周波数を制御するビットです。

(2) ビット 5 : SCL モード指定ビット (FAST MODE)
SCL モードを指定するビットです。“0” の場合、標準クロックモードになります。“1” の場合、高速クロックモードになります。

(3) ビット 6 : アックビット (ACK BIT)
アックロック * 発生時の SDA の状態を設定します。“0” の場合はアックを返すモードとなり、アックロック発生時に SDA を “L” にします。“1” の場合はアックを返さないモードとなり、アックロック発生時に SDA を “H” の状態に保持します。

ただし、ACK BIT = “0” の状態で、アドレスデータを受信するとき、スレーブアドレスとアドレスデータが一致した場合は自動的に SDA を “L” にします (アックを返します)、スレーブアドレスとアドレスデータが一致しなかった場合は自動的に SDA を “H” にします (アックを返しません)。

* アックロック : 確認応答用のクロック

(4) ビット 7 : アックロックビット (ACK)

データ転送の確認応答であるアックノリッジメントのモードを指定するビットです。“0” の場合、アックロックなしモードになり、データ転送後にアックロックは発生しません。“1” の場合はアックロックありのモードになり、1 バイトのデータ転送が完了するたびに、マスタはアックロックを発生します。アドレスデータ、制御データを送信するデバイスは、アックロック発生時に SDA を解放し (“H” の状態にする) データを受信するデバイスが発生させるアックビットを受信します。

注. I²C クロックコントロールレジスタの書き込みを転送途中で終わらないでください。転送途中に書き込みを行うと I²C クロックジェネレータがリセットされ、データが正常に転送できません。

I ² C クロックコントロールレジスタ						
b7 b6 b5 b4 b3 b2 b1 b0						
		I ² C クロックコントロールレジスタ (S2) 【00DB16 番地】				
b	ビット名	機 能		ビット時	R/W	
0~4	SCL 周波数制御ビット (CCR0 ~ CCR4)	レジスタ値	標準	高速	0	R/W
		b4 ~ b0	クロックモード	クロックモード		
		00 ~ 02	禁止	禁止		
		03	禁止	333		
		04	禁止	250		
		05	100	400(注)		
		06	83.3	166		
		...	500/CCR 値	1000/CCR 値		
		1D	17.2	34.5		
		1E	16.6	33.3		
1F	16.1	32.3				
		(=4MHz, 単位:KHz)				
5	SCL モード指定ビット (FAST MODE)	0 : 標準クロックモード 1 : 高速クロックモード		0	R/W	
6	アックビット (ACK BIT)	0 : アック返す 1 : アック返さない		0	R/W	
7	アックロックビット (ACK)	0 : アックロックなし 1 : アックロックあり		0	R/W	

注. 高速クロックモード, 400KHz 時のデューティは “0” 期間 : “1” 期間 = 3 : 2
それ以外のデューティは “0” 期間 : “1” 期間 = 1 : 1

図 8.6.4 I²C クロックコントロールレジスタ

三菱マイクロコンピュータ
M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.6.4 I²C コントロールレジスタ

I²C コントロールレジスタ (00DA₁₆ 番地) はデータ通信フォーマットの制御を行うレジスタです。

(1) ビット 0 ~ ビット 2 : ビットカウンタ (BC0 ~ BC2)

次に転送されるデータ 1 バイト分のビット数を決定するビットです。割り込み要求信号は、これらのビットで指定されたビット数の転送完了直後に発生します。

スタートコンディションを受信すると、これらのビットは“0002”になり、アドレスデータは必ず 8 ビットで送受信されます。

(2) ビット 3 : I²C-BUS インタフェース使用許可ビット (ESO)

マルチマスタ I²C-BUS インタフェースの使用を許可するビットです。“0”の場合使用禁止状態で、SDA 及び SCL はハイインピーダンスになります。“1”の場合、使用許可となります。

ESO = “0” のとき、次のように処理されます。

- ・ I²C ステータスレジスタ (00D9₁₆ 番地) の PIN = “1”, BB = “0”, AL = “0” に設定される。
- ・ I²C データシフトレジスタ (00D7₁₆ 番地) への書き込みは禁止される。

(3) ビット 4 : データフォーマット選択ビット (ALS)

スレーブアドレスの認識を行うか否かを決定するビットです。“0”の場合はアドレッシングフォーマットとなり、アドレスデータを認識します。そして、スレーブアドレスとアドレスデータを比較して一致した場合、又はジェネラルコール(「8.6.5 I²C ステータスレジスタ」のビット 1 参照)を受信したときのみ転送処理が行えます。“1”の場合はフリーデータフォーマットとなり、スレーブアドレスを認識しません。

(4) ビット 5 : アドレッシングフォーマット選択ビット (10BIT SAD)

スレーブのアドレス指定フォーマットを選択するビットです。“0”の場合は 7 ビットアドレッシングフォーマットとなり、I²C アドレスレジスタ (00D8₁₆ 番地) の上位 7 ビット (スレーブアドレス) のみアドレスデータと比較されます。“1”の場合には 10 ビットアドレッシングフォーマットとなり、I²C アドレスレジスタの全ビットがアドレスデータと比較されます。

(5) ビット 6、ビット 7 : I²C-BUS インタフェースとポートの接続制御ビット (BSEL0, BSEL1)

マルチマスタ I²C-BUS インタフェースの SCL, SDA とポートの接続を制御するビットです (図 8.6.5 参照)。

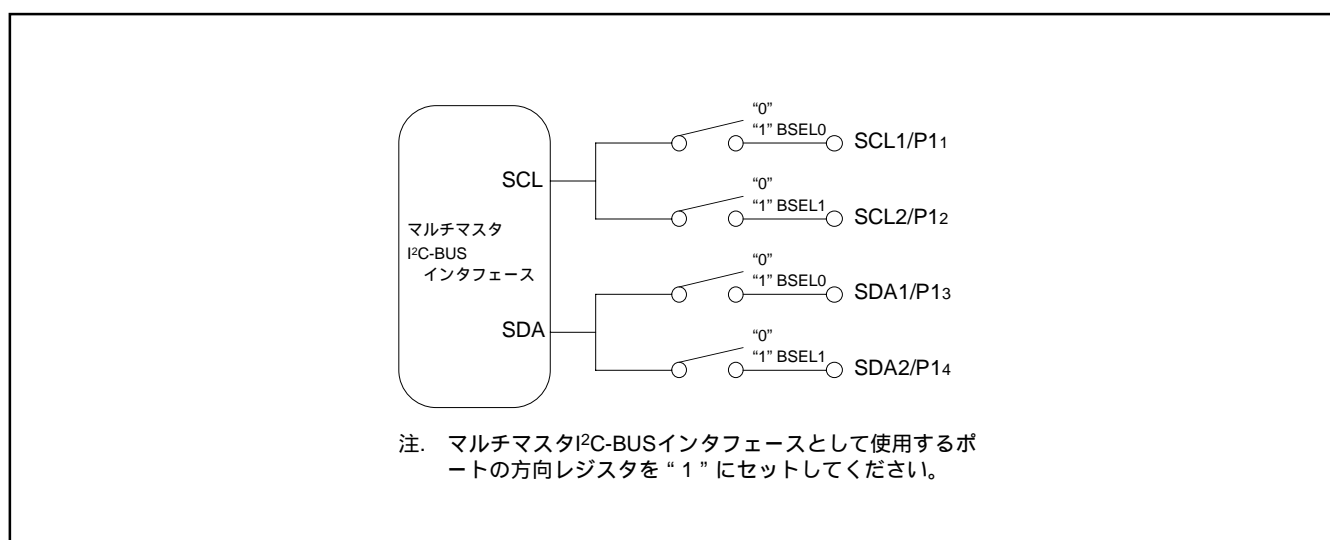


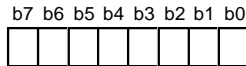
図 8.6.5 BSEL0, BSEL1 による接続ポート制御

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

I²Cコントロールレジスタ



I²Cコントロールレジスタ(S1D)【00DA₁₆番地】

b	ビット名	機 能	リセット時	R	W
0~2	ビットカウンタ (送/受信ビット数) (BC0~BC2)	b2 b1 b0 0 0 0 : 8 0 0 1 : 7 0 1 0 : 6 0 1 1 : 5 1 0 0 : 4 1 0 1 : 3 1 1 0 : 2 1 1 1 : 1	0	R	W
3	I ² C-BUSインタフェース 使用許可ビット(ESO)	0 : 使用禁止 1 : 使用許可	0	R	W
4	データフォーマット選択ビット (ALS)	0 : アドレスフォーマット 1 : データフォーマット	0	R	W
5	アドレッシングフォーマット 選択ビット(10BIT SAD)	0 : 7ビットアドレッシングフォーマット 1 : 10ビットアドレッシングフォーマット	0	R	W
6, 7	I ² C-BUSインタフェースと ポートの接続制御ビット (BSEL0, BSEL1)	b7 b6 接続ポート (注) 0 0 : なし 0 1 : SCL1, SDA1 1 0 : SCL2, SDA2 1 1 : SCL1, SDA1, SCL2, SDA2	0	R	W

図 8.6.6 I²C コントロールレジスタ

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.6.5 I²C ステータスレジスタ

I²C ステータスレジスタ (00D9₁₆ 番地) は I²C-BUS インタフェースの状態を制御するレジスタです。下位 4 ビットは読み出し専用で、上位 4 ビットは読み出し/書き込み可能です。

(1) ビット 0 : 最終受信ビット (LRB)

受信したデータの最終ビットの値を格納するビットで、アックの受信確認に使用可能です。アッククロック発生時に、アックが返ってきた場合、LRB ビットは“0”になります。アックが返らなかった場合は“1”になります。アックモードでない場合は受信データの最終ビットの値が入力されます。I²C データシフトレジスタ (00D7₁₆ 番地) に書き込み命令を実行すると“1”から“0”になります。

(2) ビット 1 : ジェネラルコール検出フラグ (AD0)

アドレスデータがすべて“0”であるジェネラルコール¹⁾をスレーブモード時に受信したときに“1”になります。マスタデバイスがジェネラルコールを送信することにより、ジェネラルコール後の制御データはすべてのスレーブデバイスに受信されます。AD0 ビットはストップコンディション、スタートコンディションの検出により“0”になります。

* ジェネラルコール: マスタが全スレーブにジェネラルコールアドレス“00₁₆”を送信すること。

(3) ビット 2 : スレーブアドレス比較フラグ (AAS)

アドレスデータの比較結果を示すフラグです。

スレーブ受信モード時、7 ビットアドレッシングフォーマットでは、以下のいずれかの条件で、“1”になります。

- ・スタートコンディション発生直後のアドレスデータが I²C アドレスレジスタ (00D8₁₆ 番地) に格納されている上位 7 ビットのスレーブアドレスと一致した場合
- ・ジェネラルコールを受信した場合

スレーブ受信モード時、10 ビットアドレッシングフォーマットでは、以下の条件で“1”になります。

- ・アドレスデータと I²C アドレスレジスタ (スレーブアドレス、及び RBW ビットで構成される 8 ビット) とを比較し、1 バイト目が一致した場合

このビットは I²C データシフトレジスタ (00D7₁₆ 番地) に書き込み命令を行うことにより“1”から“0”になります。

(4) ビット 3 : アービトレーションロスト*検出フラグ (AL)

マスタ送信モード時、SDA がマイコン以外の装置によって“L”レベルにされた場合、アービトレーションを失ったと判定し、このビットは“1”になります。同時に TRX ビットは“0”になるため、アービトレーションを失ったバイトの送信が完了した直後に、MST ビットが“0”になります。スレーブアドレス送信中にアービトレーションを失った場合、TRX ビットが“0”になり、受信モードとなります。そのため、別のマスタデバイスにより送信される自分自身のスレーブアドレスを受信し、認識することが可能になります。

*アービトレーションロスト: マスタとしての通信が不許可となった状態。

(5) ビット 4 : I²C-BUS インタフェース割り込み要求ビット (PIN)

割り込み要求信号を発生させるビットです。1 バイトのデータ通信完了ごとに、PIN ビットは“1”から“0”になります。同時に CPU へ割り込み要求信号が発生します。PIN ビットは内部クロックの最終クロック(アッククロックを含む)の立ち下がりに同期して“0”になり、割り込み要求信号は PIN ビットの立ち下がりに同期して発生します。スレーブ時は、ストップコンディションを検出すると、PIN ビットの立ち下がりに関係なく、マルチマスタ I²C-BUS インタフェース割り込み要求ビット (IR) は“0”から“1”(要求あり)になります。PIN ビットが“0”のときは SCL は“0”に保たれクロックの発生は禁止されます。図 8.6.8 に割り込み要求信号の発生タイミングを示します。

以下のいずれかの条件で PIN ビットが“1”になります。

- ・ I²C データシフトレジスタ (00D7₁₆ 番地) への書き込み命令の実行 (注)
- ・ ESO ビットが“0”のとき
- ・ リセット時

注. これらレジスタへの書き込み命令実行後、PIN ビットが“1”になるまで 8BCLK サイクル以上要します。

PIN ビットが“0”になる条件を以下に示します。

- ・ 1 バイトのデータ送信完了直後(アービトレーションロストを検出した場合を含む)
- ・ 1 バイトのデータ受信完了直後
- ・ スレーブ受信の際、ALS = “0”で、スレーブアドレス又はジェネラルコールアドレス受信完了直後
- ・ スレーブ受信の際、ALS = “1”で、アドレスデータ受信完了直後

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

(6) ビット5 : バスビジーフラグ (BB)

バスシステムの使用状態を示すビットです。“0”の場合、このバスシステムは使用されておらず、スタートコンディションを発生させることが可能です。“1”の場合、このバスシステムは使用されており、スタートコンディションの発生はスタートコンディション重複防止機能(注)によって禁止されます。

このフラグはマスタ送信時のみ、ソフトウェアによる書き込みが可能です。マスタ送信以外のモードでは、スタートコンディションの検出により“1”になり、ストップコンディションの検出により“0”になります。また、I²Cコントロールレジスタ(00DA₁₆番地)のESOビットが“0”の場合、及びリセット時にはBBフラグは“0”に保持されます。

(7) ビット6 : 通信モード指定ビット(転送方向指定ビット: TRX)

データ通信の転送方向を決定するビットです。“0”の場合、受信モードとなり、送信デバイスのデータを受信します。“1”の場合、送信モードとなり、SCL上に発生するクロックに同期してSDA上にアドレスデータ、制御データを出力します。

I²Cコントロールレジスタ(00DA₁₆番地)のALSビットが“0”でスレーブの場合、マスタから送信されたアドレスデータの最下位ビット(R/Wビット)が“1”のときはTRXビットは“1”(送信)になります。ALSビットが“0”でR/Wビットが“0”のときはTRXビットは“0”(受信)になります。

以下のいずれかの条件でTRXビットが“0”になります。

- ・アービトレーションロストを検出した場合
- ・ストップコンディションを検出した場合
- ・スタートコンディション重複防止機能(注)によりスタートコンディション発生を禁止された場合
- ・MST = “0”で、スタートコンディションを検出した場合
- ・MST = “0”で、アックが返ってこなかったことを検出した場合
- ・リセット時

(8) ビット7 : 通信モード指定ビット(マスタ/スレーブ指定ビット: MST)

データ通信を行う際のマスタ/スレーブを指定するビットです。“0”の場合、スレーブとなり、マスタが生成するスタートコンディション、ストップコンディションを受信し、マスタが発生させるクロックに同期してデータ通信を行います。“1”の場合、マスタとなり、スタートコンディション、ストップコンディションを生成します。また、データ通信に必要なクロックをSCL上に発生させます。

以下のいずれかの条件でMSTビットが“0”になります。

- ・アービトレーションロストを検出した場合、1バイトデータ送信終了直後
- ・ストップコンディションを検出した場合
- ・スタートコンディション重複防止機能(注)によりスタートコンディション発生を禁止された場合
- ・リセット時

注 . スタートコンディション重複防止機能は、以下の条件が成立している場合に、スタートコンディションの発生、ビットカウンタのリセット、及びSCLの出力を禁止する機能です。

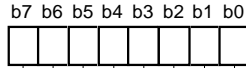
- ・別のマスタデバイスによるスタートコンディションが成立

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

I²Cステータスレジスタ



I²Cステータスレジスタ(S1)【00D9₁₆番地】

b	ビット名	機能	セット時	R	W
0	最終受信ビット(LRB)	0: 最終ビット = "0" 1: 最終ビット = "1" (注)	不定	R	-
1	ジェネラルコール検出フラグ(AD0)	0: ジェネラルコール未検出 1: ジェネラルコール検出 (注)	0	R	-
2	スレーブアドレス比較フラグ(AAS)	0: アドレス不一致 1: アドレス一致 (注)	0	R	-
3	アービトレーション・ロスト検出フラグ(AL)	0: 未検出 1: 検出 (注)	0	R	-
4	I ² C-BUSインタフェース割り込み要求ビット(PIN)	0: 割り込み要求あり 1: 割り込み要求なし	1	R	W
5	バスビジーフラグ(BB)	0: バスフリー 1: バスビジー	0	R	W
6,7	通信モード指定ビット(TRX,MST)	b7 b6 0 0: スレーブ受信モード 0 1: スレーブ送信モード 1 0: マスタ受信モード 1 1: マスタ送信モード	0	R	W

注: これらのビット又はフラグは読み出せますが、書き込めません。

図 8.6.7 I²C ステータスレジスタ

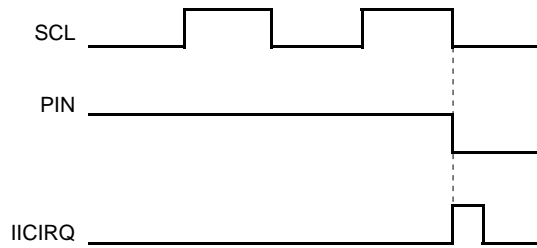


図 8.6.8 割り込み要求信号の発生タイミング

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FPSINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.6.6 スタートコンディション発生方法

I²Cコントロールレジスタ(00DA₁₆番地)のESOビットが“1”の状態、I²Cステータスレジスタ(00D9₁₆番地)に書き込み命令を行いMST, TRX, BBビットを“1”にするとスタートコンディションが発生します。その後、ビットカウンタが“0002”になり1バイト分のSCLが出力されます。スタートコンディションの発生及びBBビットセットタイミングは、標準クロックモードと高速クロックモードで異なります。図8.6.9のスタートコンディション発生タイミング図と表8.6.2のスタートコンディション、ストップコンディション発生タイミング表を参照してください。

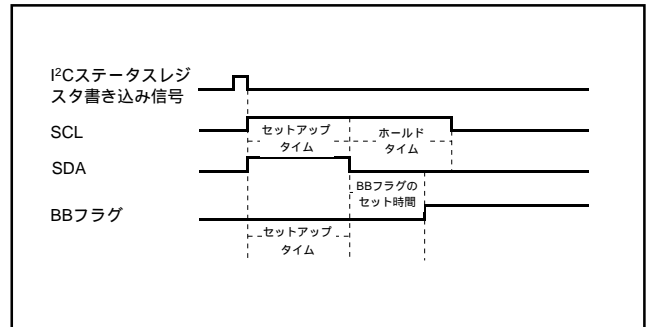


図8.6.9 スタートコンディション発生タイミング図

8.6.7 ストップコンディションの発生方法

I²Cコントロールレジスタ(00DA₁₆番地)のESOビットが“1”の状態、I²Cステータスレジスタ(00D9₁₆番地)へ書き込み命令を行いMST = “1”, TRX = “1”, BB = “0”にすると、ストップコンディションが発生します。ストップコンディションの発生及びBBフラグのリセットタイミングは、標準クロックモードと高速クロックモードで異なります。図8.6.10のストップコンディション発生タイミング図と表8.6.2のスタートコンディション、ストップコンディション発生タイミング表を参照してください。

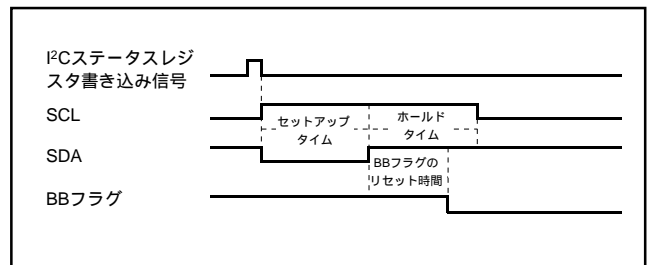


図8.6.10 ストップコンディション発生タイミング図

表8.6.2 スタートコンディション、ストップコンディション発生タイミング表

項目	標準クロックモード	高速クロックモード
セットアップ時間 (スタートコンディション)	5.0 μ s (20サイクル)	2.5 μ s (10サイクル)
セットアップ時間 (ストップコンディション)	4.25 μ s (17サイクル)	1.75 μ s (7サイクル)
ホールド時間	5.0 μ s (20サイクル)	2.5 μ s (10サイクル)
BBフラグセット/リセット時間	3.0 μ s (12サイクル)	1.5 μ s (6サイクル)

注. = 4 MHz時の絶対時間, ()内は のサイクル数

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.6.8 スタート/ストップコンディション検出条件

スタート/ストップコンディションを検出する条件を図 8.6.11 と表 8.6.3 に示します。表 8.6.3 の 3 条件を満たす場合のみスタート/ストップコンディションを検出できます。

注. スレーブ (MST = 0) 時にストップコンディションを検出すると、CPU に対して割り込み要求信号 IICIRQ を発生します。

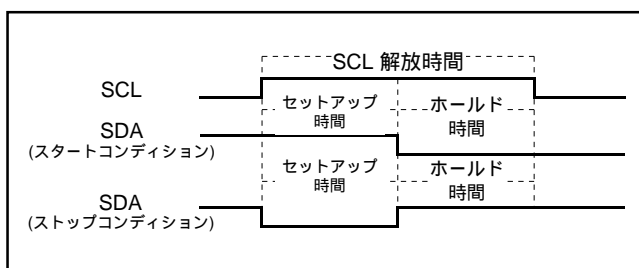


図 8.6.11 スタートコンディション、ストップコンディション検出のタイミング図

表 8.6.3 スタートコンディション、ストップコンディション検出条件

標準クロックモード	高速クロックモード
6.5 μ s (26 サイクル) < SCL 解放時間	1.0 μ s (4 サイクル) < SCL 解放時間
3.25 μ s (13 サイクル) < セットアップ時間	0.5 μ s (2 サイクル) < セットアップ時間
3.25 μ s (13 サイクル) < ホールド時間	0.5 μ s (2 サイクル) < ホールド時間

注. μ = 4 MHz 時の絶対時間, () 内は サイクル数

8.6.9 アドレスデータ通信

アドレスデータ通信のフォーマットには、7 ビットアドレスフォーマットと 10 ビットアドレスフォーマットがあります。それぞれのアドレス通信フォーマットについての、対応方法を説明します。

(1) 7 ビットアドレスフォーマット

7 ビットアドレスフォーマットに対応するために、I²C コントロールレジスタ (00DA₁₆ 番地) の 10BIT SAD ビットを “0” にしてください。マスタから送信された最初の 7 ビットのアドレスデータと、I²C アドレスレジスタ (00D8₁₆ 番地) に格納された上位 7 ビットのスレーブアドレスを比較します。この比較時には、I²C アドレスレジスタ (00D8₁₆ 番地) の RBW ビットのアドレス比較は行われません。7 ビットアドレスフォーマット時のデータ伝送フォーマットは図 8.6.12 の (1), (2) を参照してください。

(2) 10 ビットアドレスフォーマット

10 ビットアドレスフォーマットに対応するために、I²C コントロールレジスタ (00DA₁₆ 番地) の 10BIT SAD ビットを “1” にしてください。マスタから送信された 1 バイト目のアドレスデータと、I²C アドレスレジスタ (00D8₁₆ 番地) に格納されたスレーブアドレス 7 ビットがアドレス比較されます。この比較時には、I²C アドレスレジスタ (00D8₁₆ 番地) の RBW ビットと、マスタから送信されるアドレスデータの最終ビット (R/W ビット) が、アドレス比較されます。10 ビットアドレスモード時には、アドレスデータの最終ビットである R/W ビットは制御データの通信方向を指定するだけでなく、アドレスデータのビットとして処理されます。

1 バイト目のアドレスデータとスレーブアドレスが一致した場合には、I²C ステータスレジスタ (00D9₁₆ 番地) の AAS ビットが “1” にセットされます。2 バイト目のアドレスデータは、I²C データシフトレジスタ (00D7₁₆ 番地) に格納した後、ソフトウェアで 2 バイト目のアドレスデータとスレーブアドレスのアドレス比較を行ってください。2 バイトのアドレスデータとスレーブアドレスが一致した場合には、I²C アドレスレジスタ (00D8₁₆ 番地) の RBW ビットをソフトウェアで “1” にしてください。この処理により、リスタートコンディション検出後に受信する 7 ビットのスレーブアドレス及び R/W のデータと I²C アドレスレジスタ (00D8₁₆ 番地) の値を一致させることができます。10 ビットアドレスフォーマット時のデータ伝送フォーマットは図 8.6.12 の (3), (4) を参照してください。

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.6.10 マスタ送信例

標準クロックモード、SCL周波数100kHz、アックを返すモードの場合のマスタ送信例を以下に示します。

I²Cアドレスレジスタ(00D8₁₆番地)の上位7ビットにスレーブアドレス、RBWビットに“0”を設定します。

I²Cクロックコントロールレジスタ(00DB₁₆番地)に“85₁₆”を設定することによって、アックを返すモード、SCL = 100kHzにします。

I²Cステータスレジスタ(00D9₁₆番地)に“10₁₆”を設定し、SCLを“H”レベルに保持します。

I²Cコントロールレジスタ(00DA₁₆番地)に“48₁₆”を設定することによって、通信許可状態にします。

I²Cデータシフトレジスタ(00D7₁₆番地)の上位7ビットに送信先のアドレスデータを設定します。また、最下位ビットは“0”にします。

I²Cステータスレジスタ(00D9₁₆番地)に“F0₁₆”を設定することによって、スタートコンディションを発生させます。このとき、1バイト分のSCLとアッククロックは自動的に発生します。

I²Cデータシフトレジスタ(00D7₁₆番地)に送信データを設定します。このとき、SCLとアッククロックは自動的に発生します。

複数バイトの制御データを送信する場合、を繰り返します。

アックが返らなかった場合又は送信が終了した場合は、I²Cステータスレジスタ(00D9₁₆番地)に“D0₁₆”を設定することによってストップコンディションを発生させます。

8.6.11 スレーブ受信例

高速クロックモード、SCL周波数400kHz、アックなしモード、アドレッシングフォーマットの場合のスレーブ受信例を以下に示します。

I²Cアドレスレジスタ(00D8₁₆番地)の上位7ビットにスレーブアドレス、RBWビットに“0”を設定します。

I²Cクロックコントロールレジスタ(00DB₁₆番地)に“25₁₆”を設定することによって、アックなしモード、SCL = 400kHzにします。

I²Cステータスレジスタ(00D9₁₆番地)に“10₁₆”を設定しSCLを“H”レベルに保持します。

I²Cコントロールレジスタ(00DA₁₆番地)に“48₁₆”を設定することによって、通信許可状態にします。

スタートコンディションを受信すると、アドレス比較されます。

<送信されたアドレスがすべて“0”の場合(ジュネラルコール)>
I²Cステータスレジスタ(00D9₁₆番地)のAD0=“1”に設定され、割り込み要求信号が発生します。

<送信されたアドレスが、で設定したアドレスと一致した場合>
I²Cステータスレジスタ(00D9₁₆番地)のAAS=“1”に設定され、割り込み要求信号が発生します。

<上記以外の場合>

I²Cステータスレジスタ(00D9₁₆番地)のAD0=“0”、AAS=“0”に設定され、割り込み要求信号は発生しません。

I²Cデータシフトレジスタ(00D7₁₆番地)にダミーデータを設定します。

複数バイトの制御データを受信する場合、を繰り返します。

ストップコンディションを検出すると通信が終了します。

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

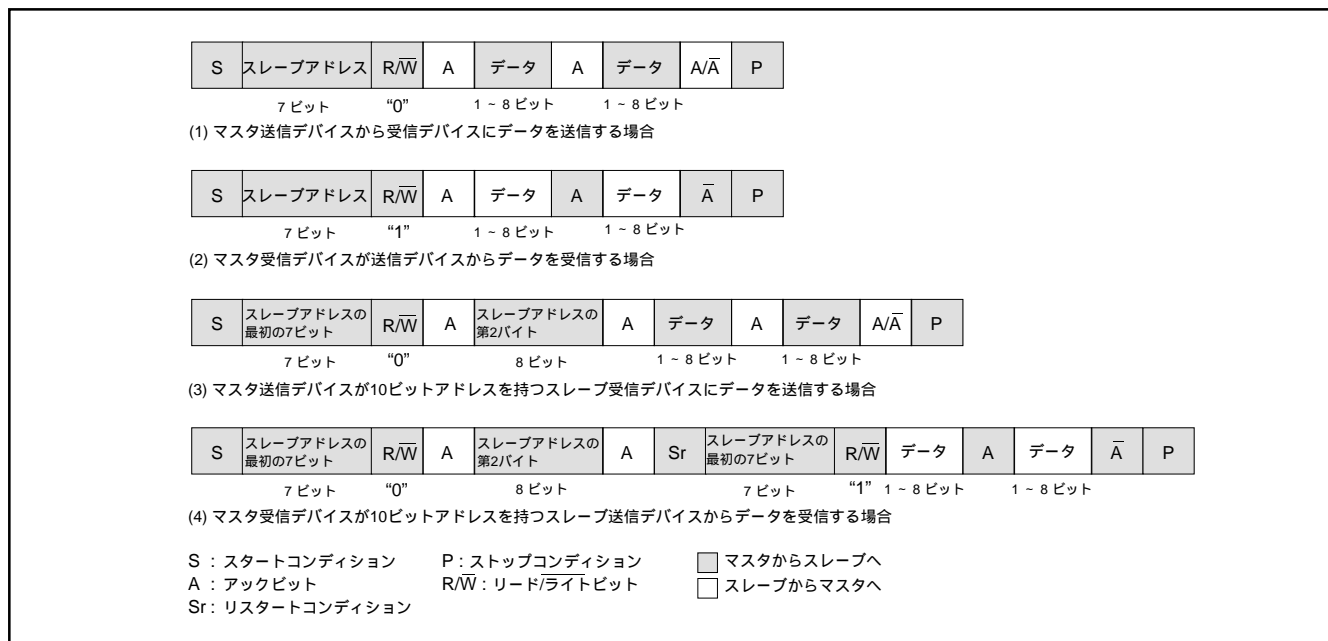


図 8.6.12 アドレスデータ通信フォーマット

8.6.12 マルチマスタ I²C-BUS インタフェースの注意事項

(1) リード・モディファイ・ライト命令の使用について

SEB, CLBなどのリード・モディファイ・ライト命令をマルチマスタ I²C-BUS インタフェースの各レジスタに使う場合の注意事項は以下のとおりです。

- ・ I²C データシフトレジスタ (S0)
転送中にリード・モディファイ・ライト命令を使用すると、意図しない値になることがあります。
- ・ I²C アドレスレジスタ (S0D)
ストップコンディション検出時にリード・モディファイ・ライト命令を使用すると、意図しない値になることがあります。
上記のタイミングでリード/ライトビット (RBW) が、ハードウェアによって変化するためです。
- ・ I²C ステータスレジスタ (S1)
すべてのビットはハードウェアによって変化しますので、リード・モディファイ・ライト命令を使用しないでください。
- ・ I²C コントロールレジスタ (S1D)
スタートコンディション検出時及びバイト転送完了時にリード・モディファイ・ライト命令を使用すると、意図しない値になることがあります。
上記のタイミングでビットカウンタ (BC0 ~ BC2) が、ハードウェアによって変化するためです。
- ・ I²C クロックコントロールレジスタ (S2)
リード・モディファイ・ライト命令は使用可能です。

(2) マルチマスタで使用する場合のスタートコンディション発生手順について

手順例(発生手順の必要条件は 以降に記します。)

- :
- LDA ~ (スレーブアドレス値の取り出し)
 - SEI (割り込みの禁止)
 - BBS 5,S1,BUSBUSY (BB フラグ確認及び分岐処理)
- BUSFREE:
- STA S0 (スレーブアドレス値の書き込み)
 - LDM #\$F0,S1 (スタートコンディション発生トリガ)
 - CLI (割り込みの許可)
- :
- BUSBUSY:
- CLI (割り込みの許可)
- :

I²C データシフトレジスタへのスレーブアドレス値の書き込みには、STA, STXあるいはSTYのゼロページアドレスリング命令を必ず使用してください。

スタートコンディション発生トリガの設定はLDM命令を必ず使用してください。

前記のスレーブアドレス値の書き込みとスタートコンディション発生トリガの設定は、手順例のとおり必ず連続して実行するようにしてください。

BBフラグの確認、スレーブアドレス値の書き込み、スタートコンディション発生トリガ、以上3つの処理ステップの間は必ず割り込みを禁止にしてください。

BBフラグがバスビジーである場合は、ただちに割り込みを許可にしてください。

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

(3) リスタートコンディション発生手順について

手順例(発生手順の必要条件は 以降に記します。)

PINビットが“0”のとき、以下の手順を実行してください。

：

```
LDM #S0,S1 (スレーブ受信モードにする)
LDA ~ (スレーブアドレス値の取り出し)
SEI (割り込みの禁止)
STA S0 (スレーブアドレス値の書き込み)
LDM #F0,S1 (リスタートコンディション発生のトリガ)
CLI (割り込みの許可)
```

：

PINビットが“0”の状態、スレーブ受信モードにしてください。PINビットには“1”を書き込まないでください。BBビットへの書き込みに“0”又は“1”の指定はありません。

TRXビットが“0”になり、SDA端子が解放されます。I²Cデータシフトレジスタへのスレーブアドレス値の書き込みによって、SCL端子が解放されます。書き込みには、STA,STX,STYのゼロページアドレッシング命令を必ず使用してください。

リスタートコンディション発生のトリガの設定はLDM命令を必ず使用してください。

前記の スレーブアドレス値の書き込みと のリスタートコンディション発生のトリガの設定は手順例のとおり必ず連続して実行するようにしてください。

スレーブアドレス値の書き込み、リスタートコンディション発生のトリガ、以上2つの処理ステップの間は必ず割り込みを禁止にしてください。

(4) ストップコンディション発生手順について

手順例(発生手順の必要条件は 以降に記します。)

：

```
SEI (割り込みの禁止)
LDM #C0,S1 (マスタ送信モードにする)
NOP (NOPを設定)
LDM #D0,S1 (ストップコンディション発生のトリガ)
CLI (割り込みの許可)
```

：

マスタ送信モード設定時、PINビットに“0”を書き込んでください。

マスタ送信モード設定後、NOP命令を実行してください。また、マスタ送信モード設定後10マシンサイクル以内に、ストップコンディション発生のトリガを設定してください。

マスタ送信モードの設定からストップコンディション発生のトリガの処理ステップの間は必ず割り込みを禁止にしてください。

(5) I²Cステータスレジスタへの書き込みについて

同時にPINビットを“0”から“1”、MSTビット及びTRXビットを“1”から“0”にする命令実行をしないでください。SCL端子が解放されて、約1マシンサイクル後にSDA端子が解放される状態になることがあります。PINビットが“1”の時に、MSTビット及びTRXビットを“1”から“0”にする命令実行をしても、同様の状態になることがあります。

(6) ストップコンディション発生後の処理について

マスタとしてストップコンディションを発生させた後、バスジューフラグBBが“0”になるまでの間、I²CデータシフトレジスタS0及びI²CステータスレジスタS1に書き込みを行わないで下さい。ストップコンディション波形が正常に発生されないことがあります。上記レジスタに対する読み出しは問題ありません。

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.7 PWM 出力回路

本マイクロコンピュータは14ビットPWM(DA)を1本、8ビットPWMを6本(PWM0~PWM5)備えています。DAは14ビットの分解能を持ち、最小分解ビット幅 $0.25\mu\text{s}$ 、繰り返し周期 $4096\mu\text{s}$ ($f(\text{XIN})=8\text{MHz}$ の場合)です。PWM0~PWM5は同じ回路構成で、8ビットの分解能を持ち、最小分解ビット幅 $4\mu\text{s}$ 、繰り返し周期 $1024\mu\text{s}$ ($f(\text{XIN})=8\text{MHz}$ の場合)です。

図8.7.1にPWMのブロック図を示します。PWMのタイミング発生回路は $f(\text{XIN})$ を2分周した信号を基本として、DA、及びPWM0~PWM5の各制御信号を供給します。

8.7.1 データの設定

DAを出力する場合は出力データの上位8ビットを先にDA-Hレジスタ(00CE₁₆番地)に設定した後、下位6ビットをDA-Lレジスタ(00CF₁₆番地)にセットします。PWM0~PWM5を出力する場合には、出力データ8ビットをPWM_iレジスタ($i=0\sim 5$, 00D0₁₆~00D4₁₆, 00F6₁₆番地)に設定します。

8.7.2 レジスタからPWM回路への転送

8ビットPWMレジスタから8ビットPWM回路へのデータ転送は、レジスタへのデータ書き込みが行われた時点で実行されます。

8ビットPWM出力端子から出力される信号は、このレジスタの内容に対応したものです。

また、DAレジスタ(00CE₁₆, 00CF₁₆番地)から14ビットPWM回路へのデータ転送は、DA-Lレジスタ(00CF₁₆番地)への書き込み時に行われます。DA-Hレジスタ(00CE₁₆番地)の読み出しは、この転送されたデータを読み出すこととなります。そのため、DAレジスタの読み出しによって、DA出力端子から出力されているデータを確認することができます。

8.7.3 8ビットPWMの動作

次に動作について説明します。

まず、PWM出力制御レジスタ1(00D5₁₆番地)のビット0を“0”にクリアし(リセット時は“0”)、PWMカウンタソースを供給します。

PWM0~PWM5はポートP00~P05と出力端子が共用です。ポートP0方向レジスタの対応ビットを“1”にし、出力モードにします。PWM出力制御レジスタ2(00D6₁₆番地)のビット3で出力極性を選択します。そして、PWM出力制御レジスタ1のビット2~ビット7を“1”にし、ポートをPWM出力にします。

上記のレジスタを設定することによってPWM出力端子からPWM出力が行われます。

図8.7.2に8ビットPWMのタイミング図を示します。 $2^8=256$ 区間を1周期Tとします。回路内部では1周期の間に、各ビットの重みを表すビット0からビット7までの8種類のパルスが出力されます(図8.7.2(a)参照)。8ビットPWMは8ビットPWMレジスタのビット0~ビット7のパルスの和を取った波形を出力します。図8.7.2(b)にいくつかの例を示します。図のようにPWMレジスタの内容を変えることにより、“H”の区間が $0/256\sim 255/256$ までの256通りの出力を選ぶことができます(全区間“H”出力はできません)。

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.7.4 14ビットPWMの動作

8ビットPWMと同様に、PWM出力制御レジスタ1(00D5₁₆番地)のビット0を“0”にし(リセット時は“0”)、PWMカウンタソースを供給します。次に、PWM出力制御レジスタ2(00D6₁₆番地)のビット2で出力極性を選択します。そして、PWM出力制御レジスタ1のビット1を“0”にし(リセット時は“0”)、DA出力を選択することによってD-A出力端子から14ビットPWMの出力が行われます。

図8.7.3にPWM(14ビット)の出力例を示します。

14ビットPWMは、DAラッチ内のデータを下位6ビットと上位8ビットに分割します。

上位8ビットのデータDHに基づいて基本波形が決まります。小区間 $t = 256 \text{ } = 64 \mu\text{s}$ (は最小分解ビット幅0.25 μs)ごとに、のDH倍の長さの“H”区間(基本波形の“H”区間)を出力します。“H”期間を増加する区間(t_m)は下位6ビットのデータDLによって決められます。すなわちPWMの繰り返し周期 $T = 64t$ の間で、表8.7.1に示す小区間 t_m は他の区間に比べて、最小分解ビット幅 だけ、“H”区間が長くなります。このようにして、“H”幅の異なる2種類の波形を組み合わせた矩形波がDA端子から出力されます。したがってDA-HレジスタとDA-Lレジスタのデータを変えることによって、単位のパルス幅でPWM出力が変化します(全区間の“H”出力はできません)。

表8.7.1 下位6ビットのデータと“H”期間増加区間の関係

下位6ビットのデータ	他の t_m ($m = 0 \sim 63$) より だけ長い区間
0 0 0 0 0 0	なし
0 0 0 0 0 1	$m = 32$
0 0 0 0 1 0	$m = 16, 48$
0 0 0 1 0 0	$m = 8, 24, 40, 56$
0 0 1 0 0 0	$m = 4, 12, 20, 28, 36, 44, 52, 60$
0 1 0 0 0 0	$m = 2, 6, 10, 14, 18, 22, 26, 30, 34, 38, 42, 46, 50, 54, 58, 62$
1 0 0 0 0 0	$m = 1, 3, 5, 7, \dots, 57, 59, 61, 63$

8.7.5 リセット後の出力

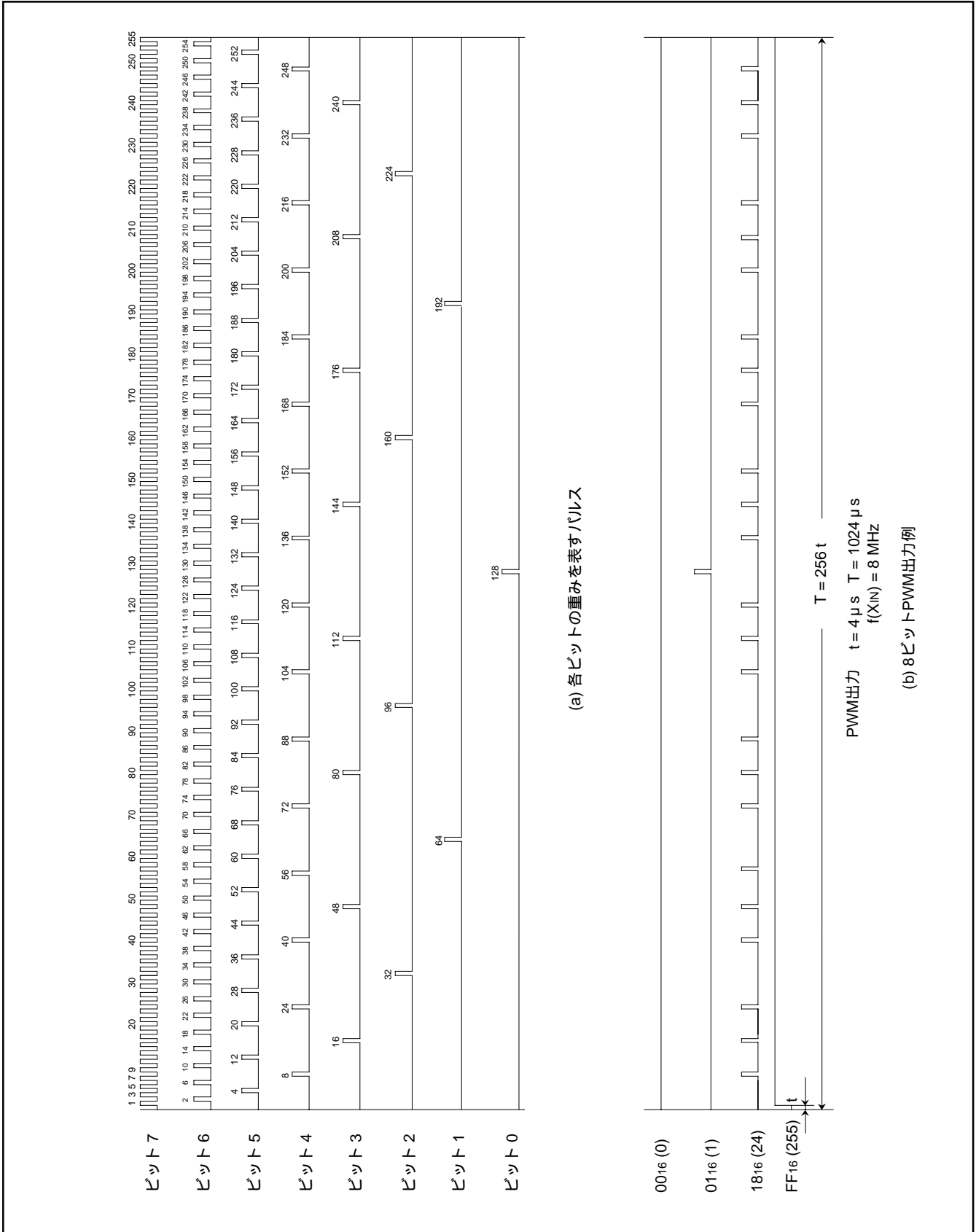
リセット時には、ポートP0₀ ~ P0₅の出力は、ハイインピーダンス状態ですが、PWMレジスタ及びPWM回路の内容は不定です。リセット解除後、PWMレジスタを設定するまで、PWM出力の内容は不定ですので注意が必要です。

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP

M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER



8.7.2 PWM タイミング

三菱マイクロコンピュータ
M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
 with ON-SCREEN DISPLAY CONTROLLER

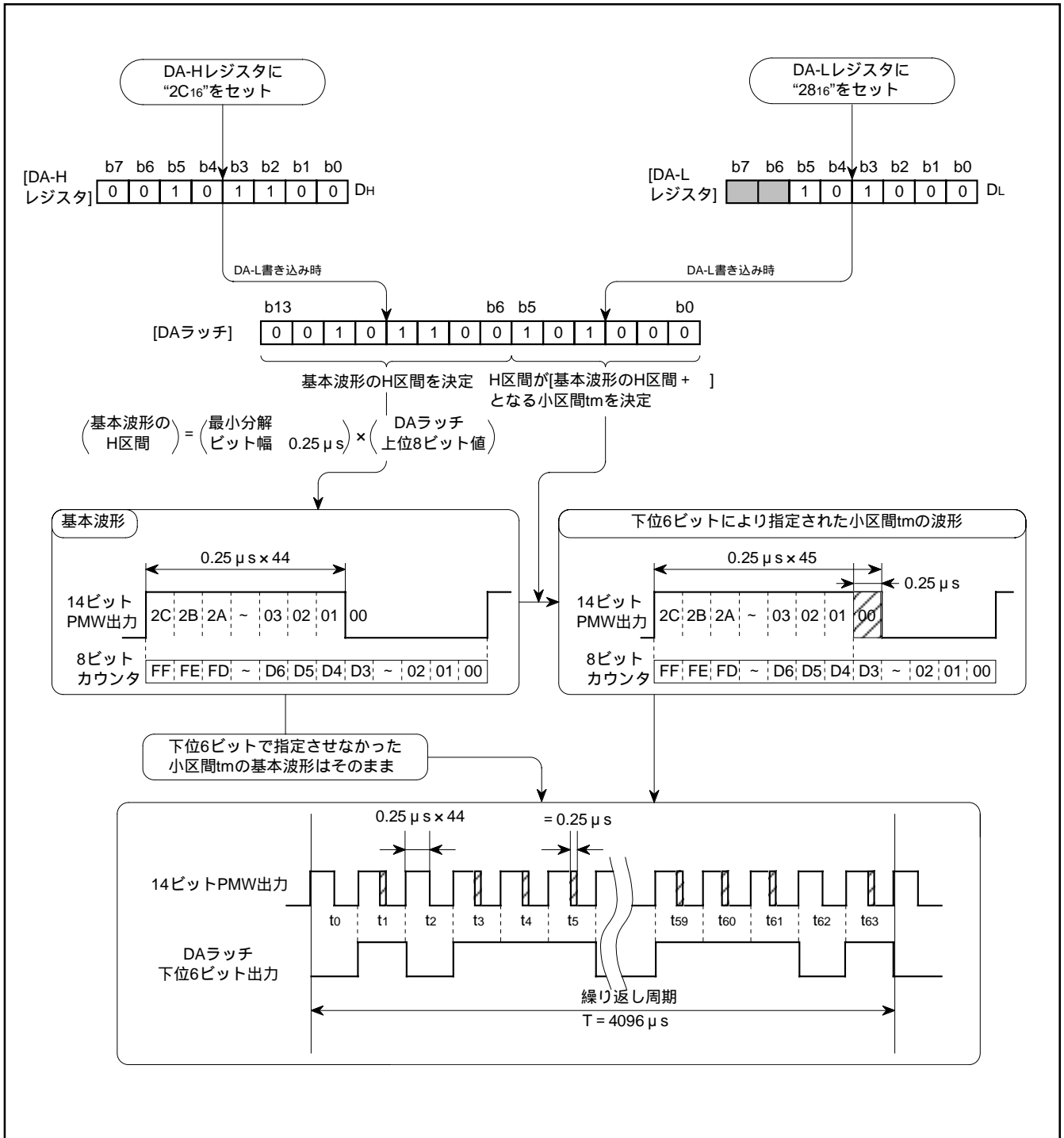


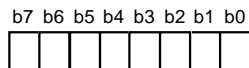
図8.7.3 14ビットPWMタイミング図 (f(XIN) = 8MHz)

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

PWM出力制御レジスタ1

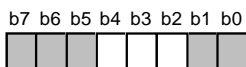


PWM出力制御レジスタ1(PW)【00D5₁₆番地】

b	ビット名	機 能	リセット時	R	W
0	DA, PWMカウントソース 選択ビット(PW0)	0 : 供給 1 : 停止	0	R	W
1	DA/PN4出力選択ビット (PW1)	0 : DA出力 1 : PN4出力	0	R	W
2	P0 ₀ /PWM0出力選択ビット (PW2)	0 : P0 ₀ 1 : PWM0出力	0	R	W
3	P0 ₁ /PWM1出力選択ビット (PW3)	0 : P0 ₁ 1 : PWM1出力	0	R	W
4	P0 ₂ /PWM2出力選択ビット (PW4)	0 : P0 ₂ 1 : PWM2出力	0	R	W
5	P0 ₃ /PWM3出力選択ビット (PW5)	0 : P0 ₃ 1 : PWM3出力	0	R	W
6	P0 ₄ /PWM4出力選択ビット (PW6)	0 : P0 ₄ 1 : PWM4出力	0	R	W
7	P0 ₅ /PWM5出力選択ビット (PW7)	0 : P0 ₅ 1 : PWM5出力	0	R	W

図 8.7.4 PWM 出力制御レジスタ 1

PWM出力制御レジスタ2



PWM出力制御レジスタ2(PN)【00D6₁₆番地】

b	ビット名	機 能	リセット時	R	W
0, 1	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
2	DA出力極性選択ビット (PN2)	0 : 正極性 1 : 負極性	0	R	W
3	PWM出力極性選択ビット (PN3)	0 : 正極性 1 : 負極性	0	R	W
4	DA汎用出力選択ビット (PN4)	0 : “L”出力 1 : “H”出力	0	R	W
5~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

図 8.7.5 PWM 出力制御レジスタ 2

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.8 A-D 比較器

A-D比較器は、抵抗ストリング方式の6ビットD-A変換器とコンパレータから構成されています。図8.8.1にA-D比較器のブロック図を示します。

A-D制御レジスタ2(00EF₁₆番地)下位6ビットによってD-A変換の比較電圧V_{ref}が設定されます。

また、アナログ入力電圧と比較電圧V_{ref}との比較結果は、A-D制御レジスタ1(00EE₁₆番地)のビット4に格納されます。

A-D比較動作を行うためには、アナログ入力端子に対応する方向レジスタのビットを“0”にして、ポートをアナログ入力端子として使用できる状態にします。まず、A-D制御レジスタ1のビット0～ビット2にアナログ入力端子を選択するデータを書き込みます。その後、A-D制御レジスタ2のビット0～ビット5に比較したいV_{ref}に対応するデジタル値を書き込みます。このA-D制御レジスタ2の書き込み動作により、直ちに電圧比較が開始され、16マシンサイクル後(NOP命令×8)に完了します。

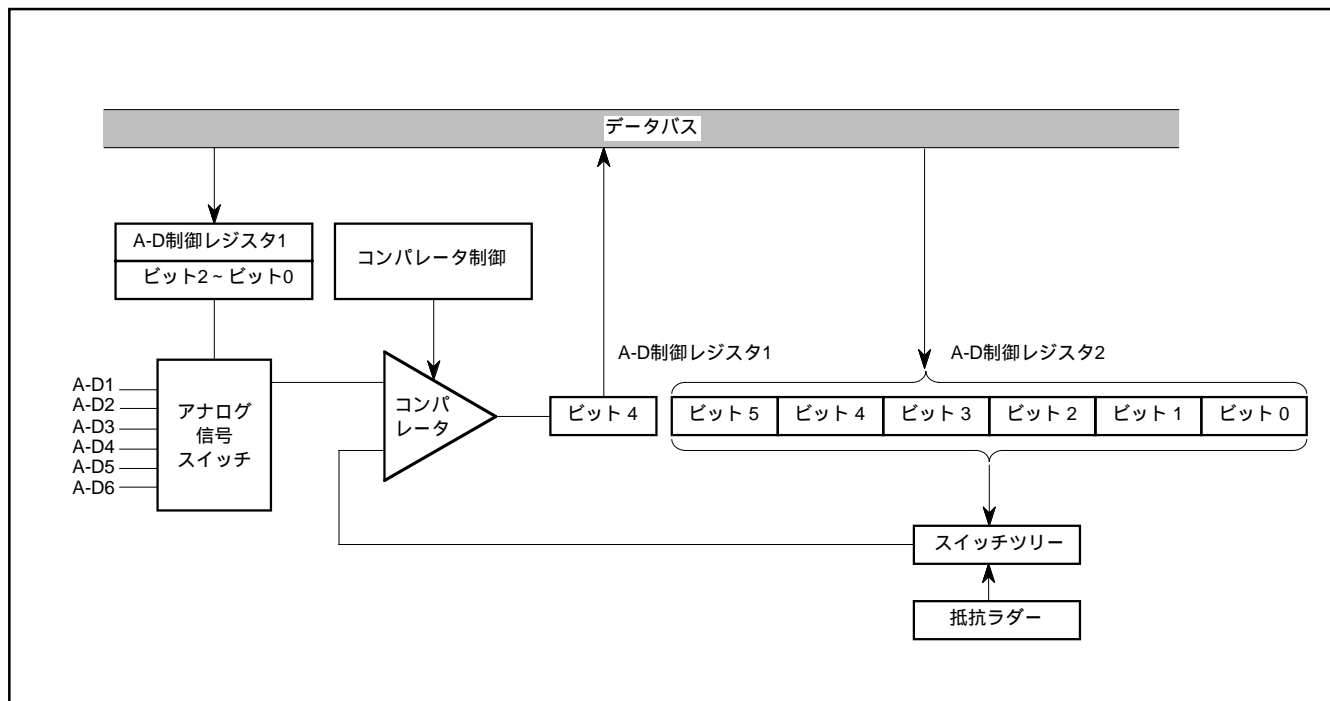


図8.8.1 A-D比較器ブロック図

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

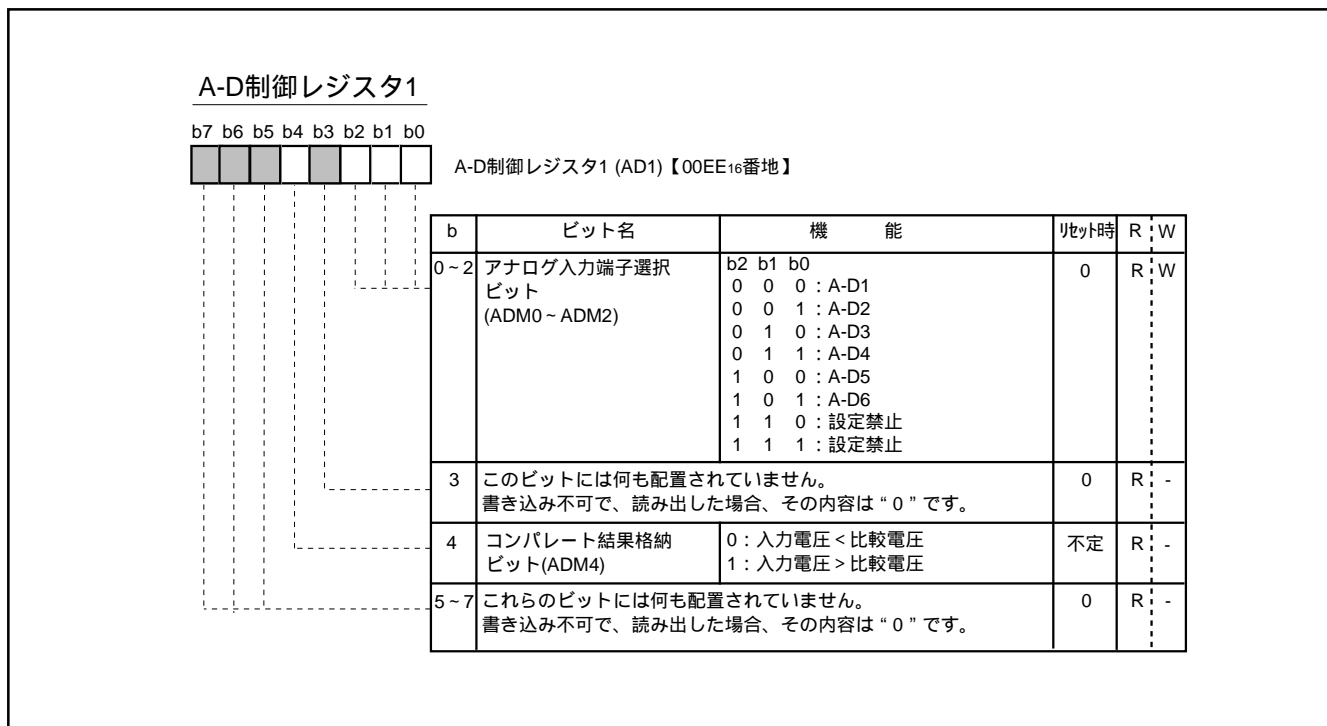


図 8.8.2 A-D 制御レジスタ 1

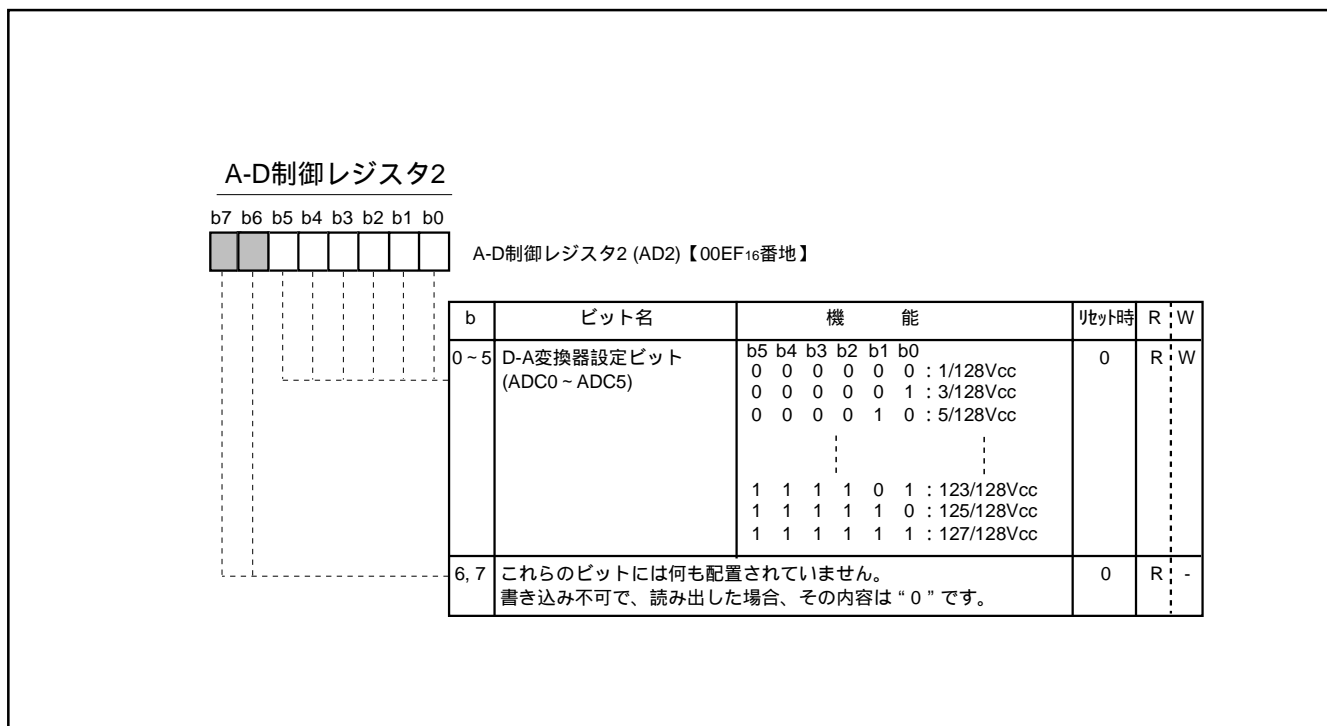


図 8.8.3 A-D 制御レジスタ 2

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FPSINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.9 D-A 変換器

本マイクロコンピュータは、分解能6ビットのD-A変換器を2本内蔵しています。図8.9.1にD-A変換器のブロック図を示します。

D-A変換は、DA変換レジスタに値を設定することによって行われます。D-A変換された結果は、ポートP3出力モード制御レジスタのDA出力許可ビット(00CD₁₆番地のビット2、ビット3)を“1”にすることによって、DA端子から出力されます。

出力されるアナログ電圧Vは、DA変換レジスタに設定した値n(nは10進数)で決まります。

$$V = V_{CC} \times \frac{n}{64} \quad (n = 0 \sim 63)$$

なお、DA出力はバッファを内蔵していませんので、インピーダンスの低い負荷に接続する場合は外部にバッファを接続してください。

注．D-A変換器は、M37221EASP/FPのみに内蔵されています。

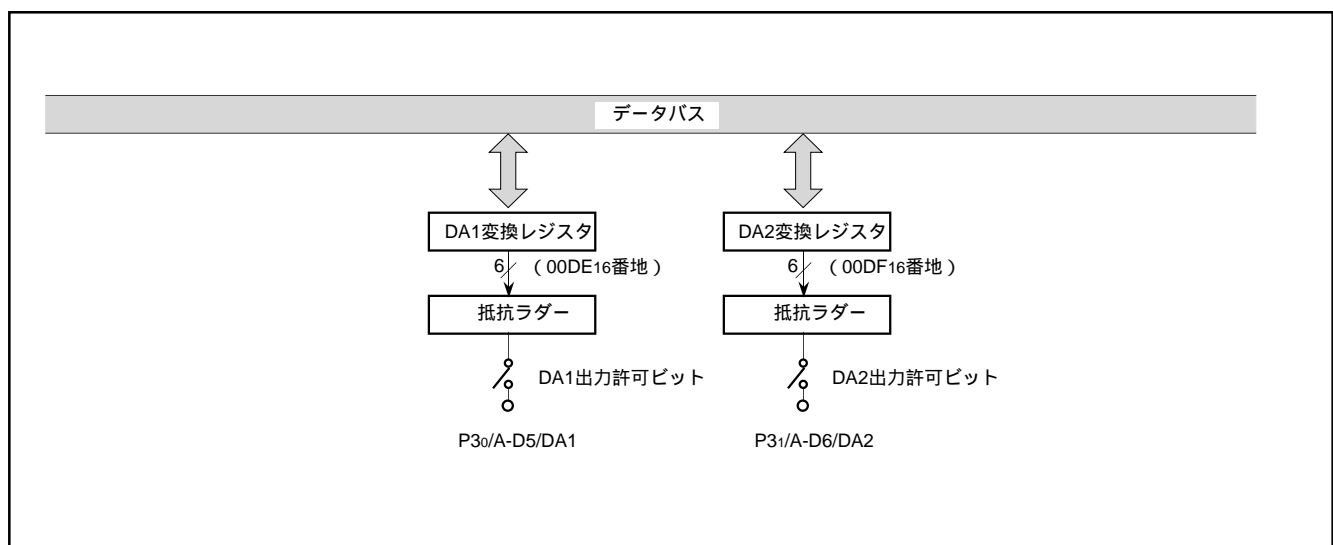


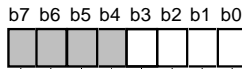
図8.9.1 D-A変換器ブロック図

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

ポートP3出力モード制御レジスタ

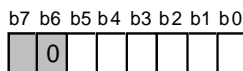


ポートP3出力モード制御レジスタ(P3S)【00CD₁₆番地】

b	ビット名	機 能	リセット時	R	W
0	P3 ₀ 出力形式選択ビット (P30S)	0 : CMOS出力 1 : Nチャンネルオープンドレイン出力	0	R	W
1	P3 ₁ 出力形式選択ビット (P31S)	0 : CMOS出力 1 : Nチャンネルオープンドレイン出力	0	R	W
2	DA1出力許可ビット (DA1S)	0 : P3 ₀ 入出力 1 : DA1出力	0	R	W
3	DA2出力許可ビット (DA2S)	0 : P3 ₁ 入出力 1 : DA2出力	0	R	W
4~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

図 8.9.2 ポート P3 出力モード制御レジスタ

DA変換レジスタ_i



DA変換レジスタ_i (i = 1, 2) (DAi)【00DE₁₆, 00DF₁₆番地】

b	ビット名	機 能	リセット時	R	W																																																						
0~5	DA変換設定ビット (DAi0 ~ DAi5)	<table border="0" style="font-size: small;"> <tr> <td>b5</td><td>b4</td><td>b3</td><td>b2</td><td>b1</td><td>b0</td> </tr> <tr> <td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td> <td>: 0/64Vcc</td> </tr> <tr> <td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td> <td>: 1/64Vcc</td> </tr> <tr> <td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td> <td>: 2/64Vcc</td> </tr> <tr> <td colspan="6" style="text-align: center;">⋮</td> </tr> <tr> <td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>1</td> <td>: 61/64Vcc</td> </tr> <tr> <td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td> <td>: 62/64Vcc</td> </tr> <tr> <td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td> <td>: 63/64Vcc</td> </tr> </table>	b5	b4	b3	b2	b1	b0	0	0	0	0	0	0	: 0/64Vcc	0	0	0	0	0	1	: 1/64Vcc	0	0	0	0	1	0	: 2/64Vcc	⋮						1	1	1	1	0	1	: 61/64Vcc	1	1	1	1	1	0	: 62/64Vcc	1	1	1	1	1	1	: 63/64Vcc	0	R	W
b5	b4	b3	b2	b1	b0																																																						
0	0	0	0	0	0	: 0/64Vcc																																																					
0	0	0	0	0	1	: 1/64Vcc																																																					
0	0	0	0	1	0	: 2/64Vcc																																																					
⋮																																																											
1	1	1	1	0	1	: 61/64Vcc																																																					
1	1	1	1	1	0	: 62/64Vcc																																																					
1	1	1	1	1	1	: 63/64Vcc																																																					
6	このビットは“0”に固定してください。		0	R	W																																																						
7	このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-																																																						

注 . M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FPの場合、
このレジスタはありません。“00₁₆”に固定してください。

図 8.9.3 DA 変換レジスタ_i (i = 1, 2)

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.10 ROM 訂正機能

ROM 内のプログラムデータを訂正することができます。訂正できるアドレスは2箇所までで、RAM 領域内のROM 訂正用メモリに訂正プログラムを格納します。ROM 訂正用ベクタは2ベクタあります。

ベクタ1: 02C0₁₆ 番地

ベクタ2: 02E0₁₆ 番地

訂正するROM データのアドレスをROM 訂正アドレスレジスタに設定します。プログラムカウンタの値が設定したアドレスの値に一致すると、ROM 訂正ベクタを先頭に格納した訂正プログラムへと分岐します。訂正プログラムからメインプログラムへの復帰のためには、訂正プログラムの最後にJMP 命令のオペコード及びオペランド(計3バイト)が必要です。

ROM 訂正機能はROM 訂正許可レジスタによって制御されます。

- 注1. ROM 訂正アドレスは、各命令の先頭アドレス(オペコードのアドレス)を指定してください。
2. 訂正プログラムからメインプログラムへの復帰はJMP 命令(計3バイト)で行ってください。
 3. ベクタ1, 2に同一のROM 訂正アドレスを設定しないでください。
 4. ROM 訂正機能はM37221M8/MA-XXXSP, M37221EASP/FP のみに内蔵されています。

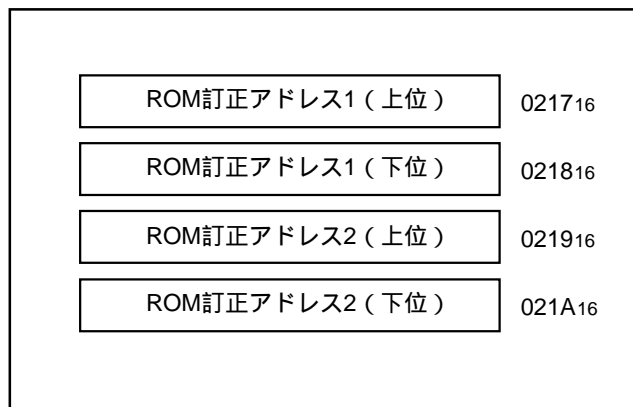
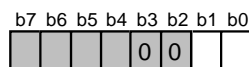


図 8.10.1 ROM 訂正アドレスレジスタ

ROM 訂正許可レジスタ



ROM 訂正許可レジスタ(RCR)【021B₁₆番地】

b	ビット名	機 能	リセット時	R	W
0	ベクタ1許可ビット (RCR0)	0: 使用禁止 1: 使用許可	0	R	W
1	ベクタ2許可ビット (RCR1)	0: 使用禁止 1: 使用許可	0	R	W
2, 3	これらのビットは“0”に固定してください。		0	R	W
4~7	これらのビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

図 8.10.2 ROM 訂正許可レジスタ

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.11 OSD 機能

OSD 機能の概要を表 8.11.1 に示します。

24×2 行の OSD 回路を内蔵しています。OSD は OSD 制御レジスタによって制御されます。表示文字種類は 256 文字、1 文字単位で色を指定することができ、1 画面に 4 色まで表示できます。色の組合せは、R, G, B の各出力信号を用いて最大 8 色まで可能です。

表示文字は 12×16 ドット構成で、滑らかな文字パターンが表示できます (図 8.11.1 を参照してください)。

OSD に文字を表示する手順を以下に示します。

表示する文字コードを OSD RAM に書き込みます。

色レジスタで表示色を指定します。

表示色を設定した色レジスタを OSD RAM に書き込みます。

垂直位置を垂直位置レジスタで指定します。

文字サイズを文字サイズレジスタで指定します。

水平位置を水平位置レジスタで指定します。

OSD 制御レジスタの所要のブロック表示フラグに、表示許可ビットを書き込むことにより VSYNC 信号の入力に合わせて動作を開始します。

表 8.11.1 OSD 機能の特長

項 目	性 能
表示文字数	24文字×2行
ドット構成	12×16ドット
文字種類	256種類
文字サイズ	3種類
アトリビュート	フチドリ(黒)
キャラクタフォント着色	1画面8種類(文字単位)
文字背景着色	1画面8種類(文字単位)
OSD 出力	R, G, B
表示位置	水平方向: 64段階、垂直方向: 128段階
拡張表示(多行表示)	可能

三菱マイクロコンピュータ
M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

OSD回路には拡張表示モードがあり、1行表示するごとに割り込みをかけ、ソフトウェアで表示の終了したブロックのデータを書き替えることにより、3行以上の多行表示を行うことができます。

図 8.11.1 に OSD 用文字表示領域を、図 8.11.2 に OSD 回路のブロック図を示します。また、図 8.11.3 に OSD 制御レジスタを示します。

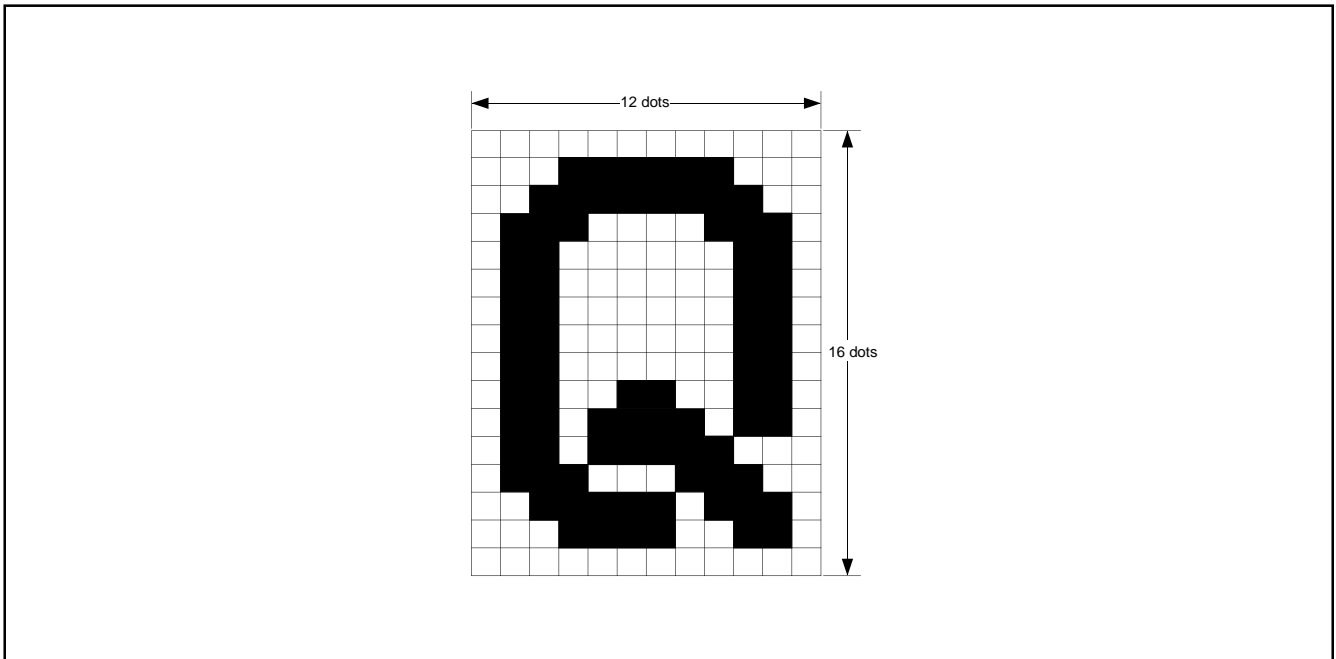


図 8.11.1 OSD 用文字表示領域

三菱マイクロコンピュータ
M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

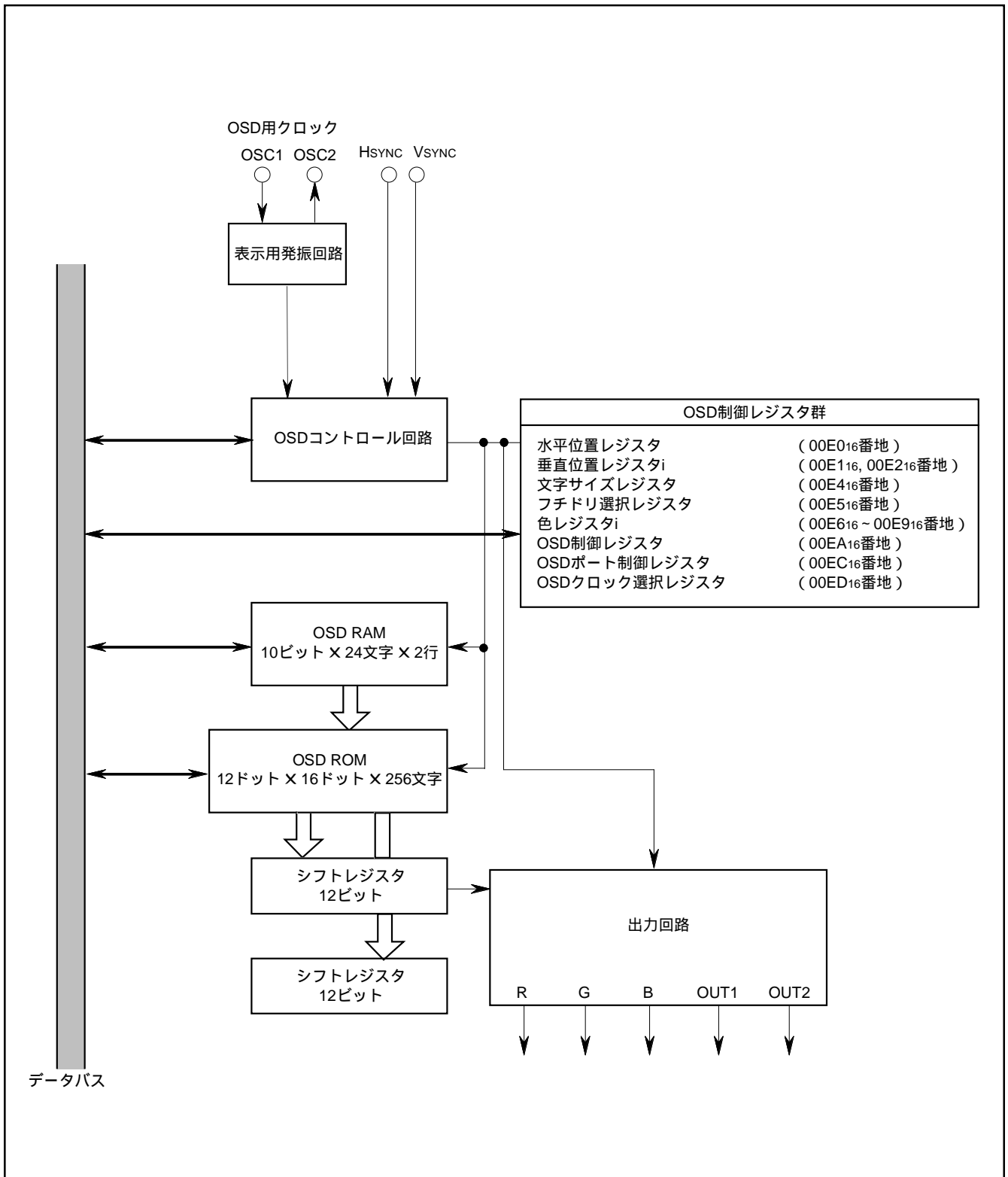


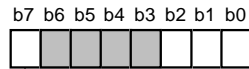
図 8.11.2 OSD 回路ブロック図

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

OSD制御レジスタ



OSD制御レジスタ(CC) 【00EA₁₆番地】

b	ビット名	機 能	リット時	R	W
0	全ブロック表示制御ビット (CC0) (注)	0: 全ブロック表示オフ 1: 全ブロック表示オン	0	R	W
1	ブロック1表示制御ビット (CC1)	0: ブロック1表示オフ 1: ブロック1表示オン	0	R	W
2	ブロック2表示制御ビット (CC2)	0: ブロック2表示オフ 1: ブロック2表示オン	0	R	W
3~6	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
7	P1 ₀ /OUT2端子切り替え ビット(CC7)	0: P1 ₀ 1: OUT2	0	R	W

注. 全ブロック表示制御ビットは各ブロック表示制御ビットに対しANDで働きます。

図8.11.3 OSD制御レジスタ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FPSINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.11.1 表示位置

文字の表示位置はブロック単位で指定します。ブロックはブロック1、ブロック2の2つあり、1つのブロックには最大24文字まで表示できます（後述「8.11.3 OSD用メモリ」を参照してください）。

各ブロックの表示位置は水平方向、垂直方向ともソフトウェアによって設定できます。

水平方向の表示開始位置は全ブロック共通で4Tc（Tc：OSD発振周期）単位で64段階の表示位置の中から選択します。

垂直方向の表示開始位置は走査線4本単位で128段階の表示位置の中から選択します。

ブロックは以下の規則に従って表示されます。

- ・ ブロック2はブロック1の表示が完全に終了した後、表示されます（図8.11.4の(a)）。
- ・ ブロック1とブロック2が重なった場合（図8.11.4の(b)）、ブロック1が前面に表示されます。
- ・ ブロック1の表示中に、ブロック2の表示開始位置がきた場合（図8.11.4の(c)）は、ブロック1のみ表示され、ブロック2は全く表示されません。同様に多行表示をする場合、ブロック2の表示が完全に終了しないと次のブロック1は表示されません。

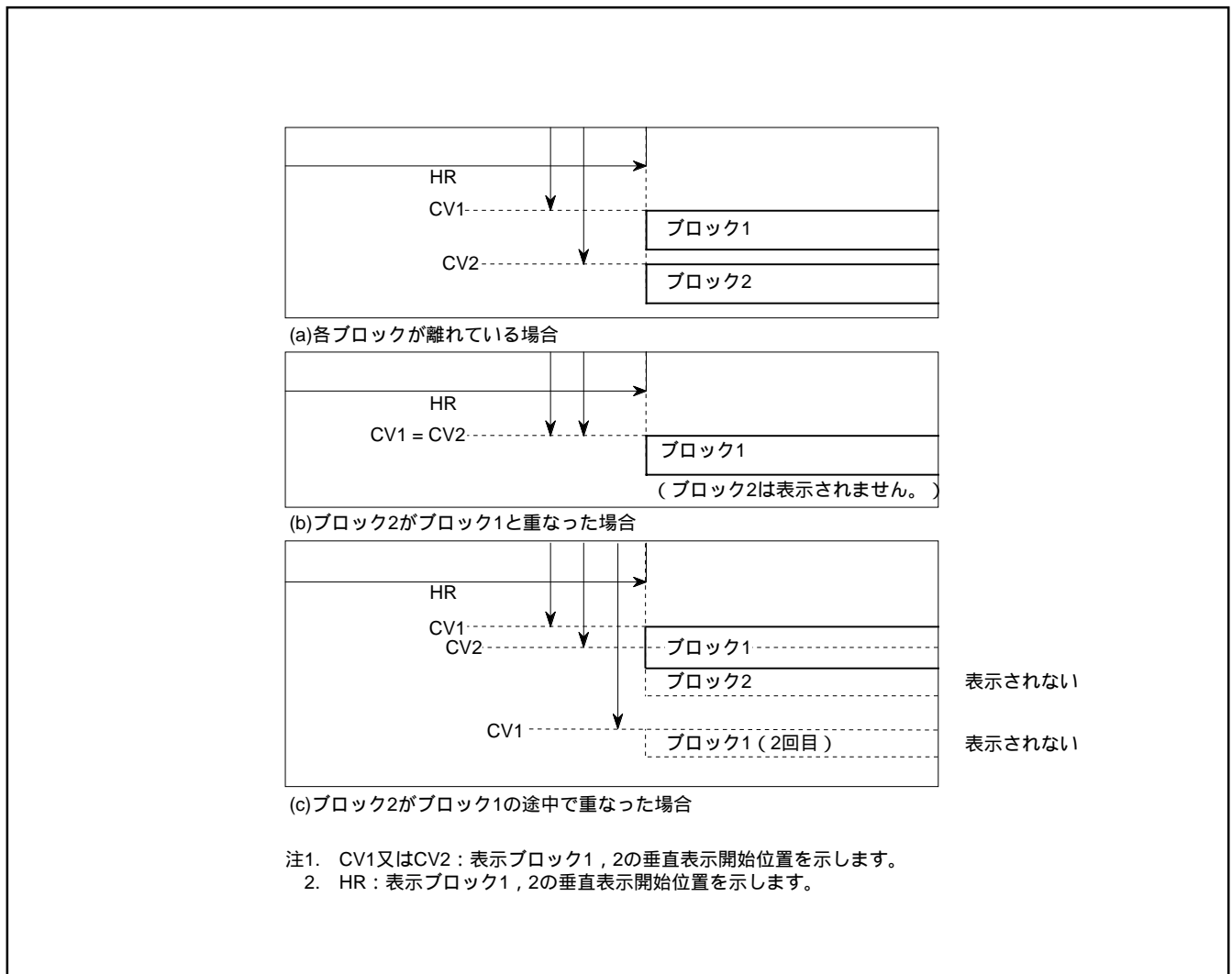


図8.11.4 表示位置

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

垂直表示開始位置は水平同期信号 (HSYNC) をカウントすることによって確定されます。この際、VSYNC、HSYNC 信号が正極性(負極性)入力の場合VSYNC信号の立ち上がり(立ち下がり)エッジから一定期間後にHSYNC信号の立ち上がり(立ち下がり)エッジのカウントを開始します。そのため、ジッタ対策として、VSYNC 信号の立ち上がり(立ち下がり)エッジから HSYNC 信号の立ち上がり(立ち下がり)エッジまでの間隔は充分(2マシンサイクル以上)とるようにしてください。HSYNC 信号及び VSYNC 信号の極性は、OSD ポート制御レジスタ(00EC₁₆番地)によって正極性、負極性のいずれかを選択できます。

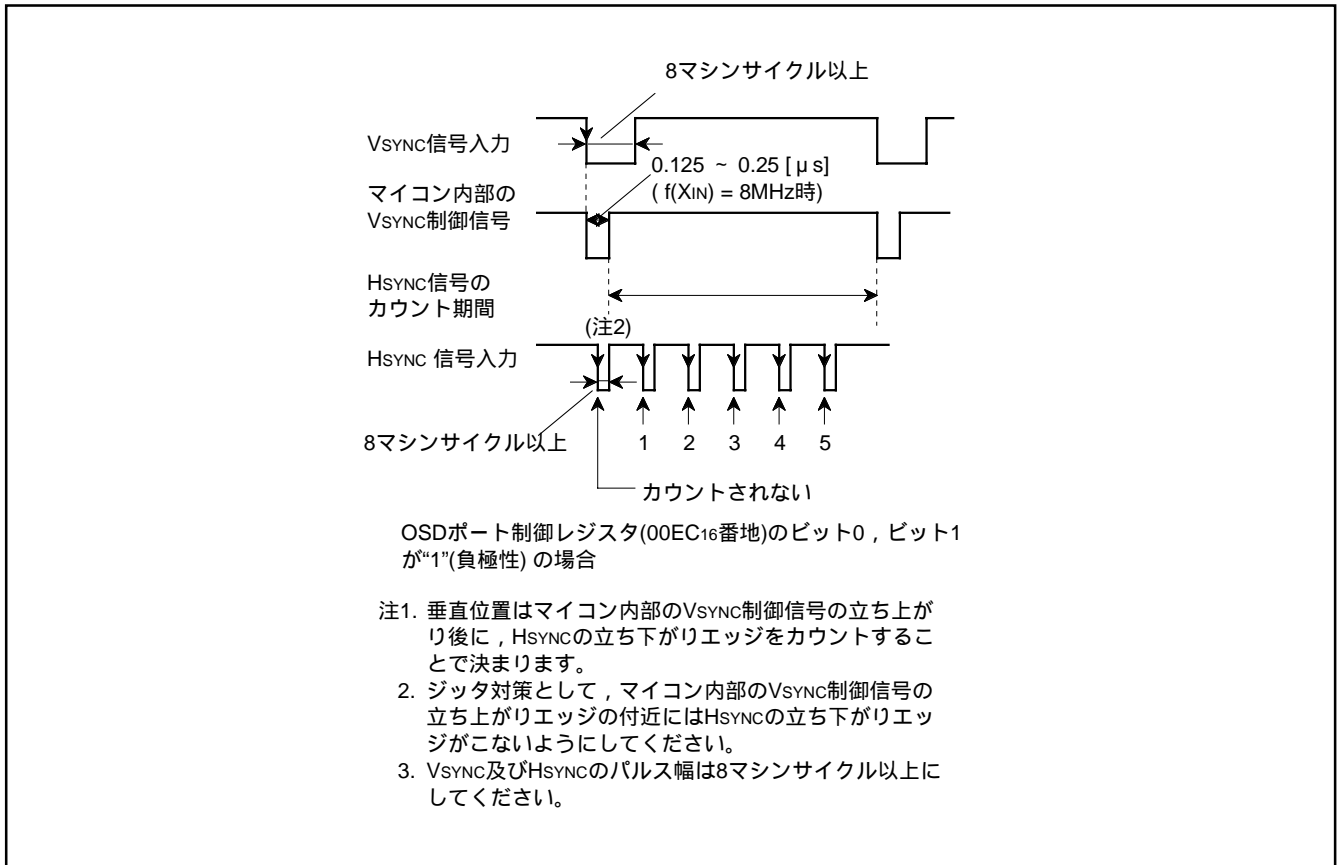
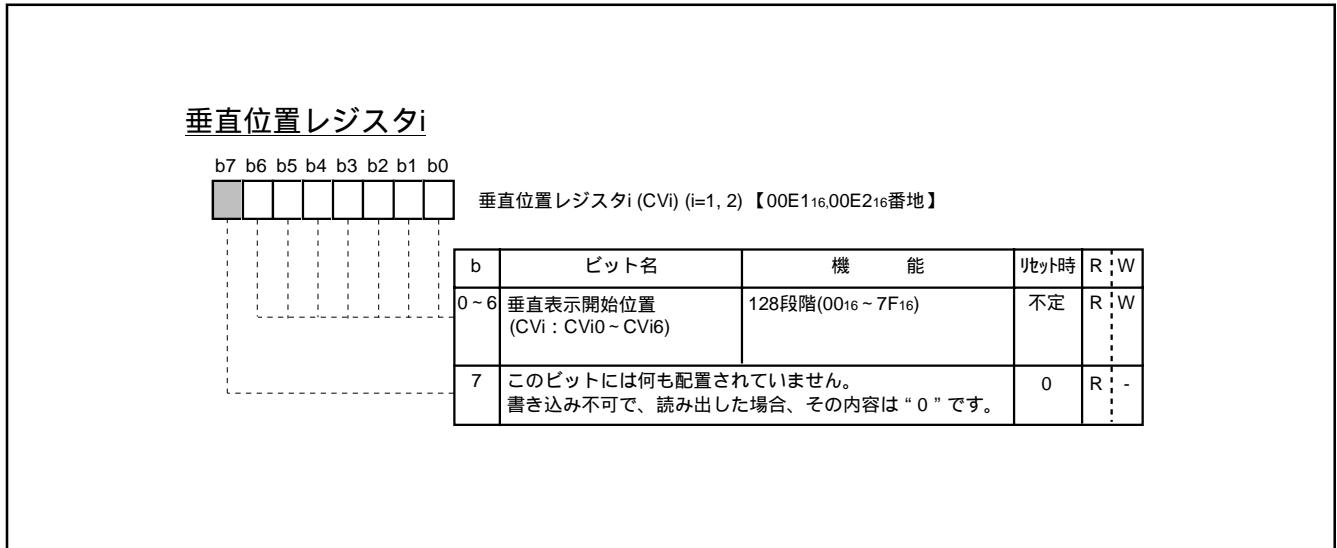


図 8.11.5 表示位置補足説明

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FPSINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

垂直表示開始位置はブロックごとに垂直位置レジスタ*i* ($i = 1, 2$) (00E1₁₆, 00E2₁₆ 番地) に “00₁₆” ~ “7F₁₆” の値を設定することにより、128段階 (1段階あたり走査線4本分) の設定ができます。図 8.11.6 に垂直位置レジスタ*i* を示します。

図 8.11.6 垂直位置レジスタ*i*

水平表示開始位置は全ブロック共通で、水平位置レジスタ (00D1₁₆ 番地) のビット0 ~ ビット5 に “00₁₆” ~ “3F₁₆” の値を設定することにより、64段階 (1段階あたり 4T_c (T_c : OSD 発振周期)) の設定ができます。図 8.11.7 に水平位置レジスタを示します。

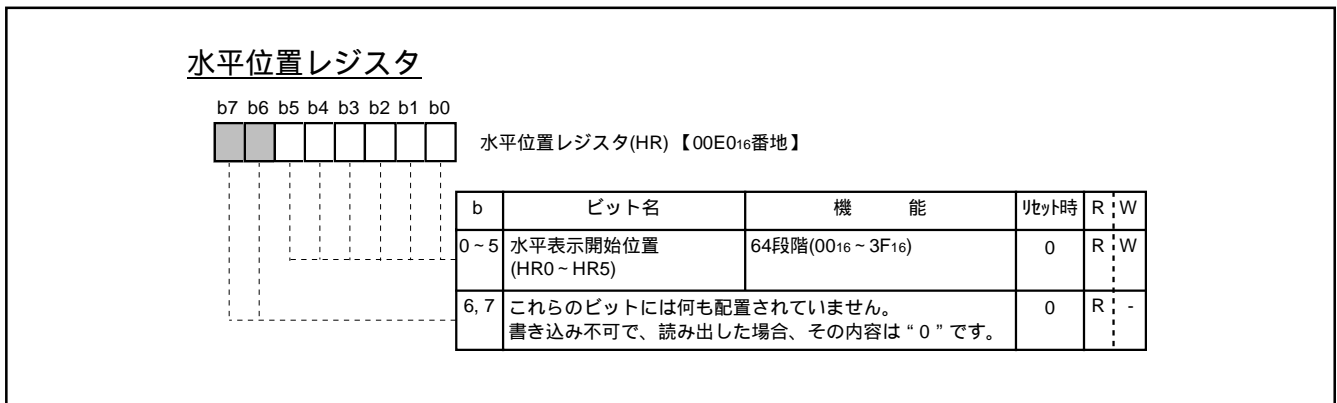


図 8.11.7 水平位置レジスタ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FPSINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.11.2 文字サイズ

表示する文字の大きさはブロック単位に3種類の中から選択できます。サイズの設定は文字サイズレジスタ(00E4₁₆番地)で設定します。文字サイズレジスタのビット0、1でブロック1の文字サイズ、ビット2、3でブロック2の文字サイズを指定します。文字サイズレジスタを図8.11.8に示します。

文字のサイズは小サイズ、中サイズ、大サイズの3種類が選択でき、それぞれ縦(垂直)方向は走査線数、横(水平)方向は表示用発振周期: T_cで決まります。小サイズは[走査線1本] × [1T_c]、中サイズは[走査線2本] × [2T_c]、大サイズは[走査線3本] × [3T_c]の大きさです。表8.11.2に文字サイズレジスタの設定値と文字サイズとの関係を示します。

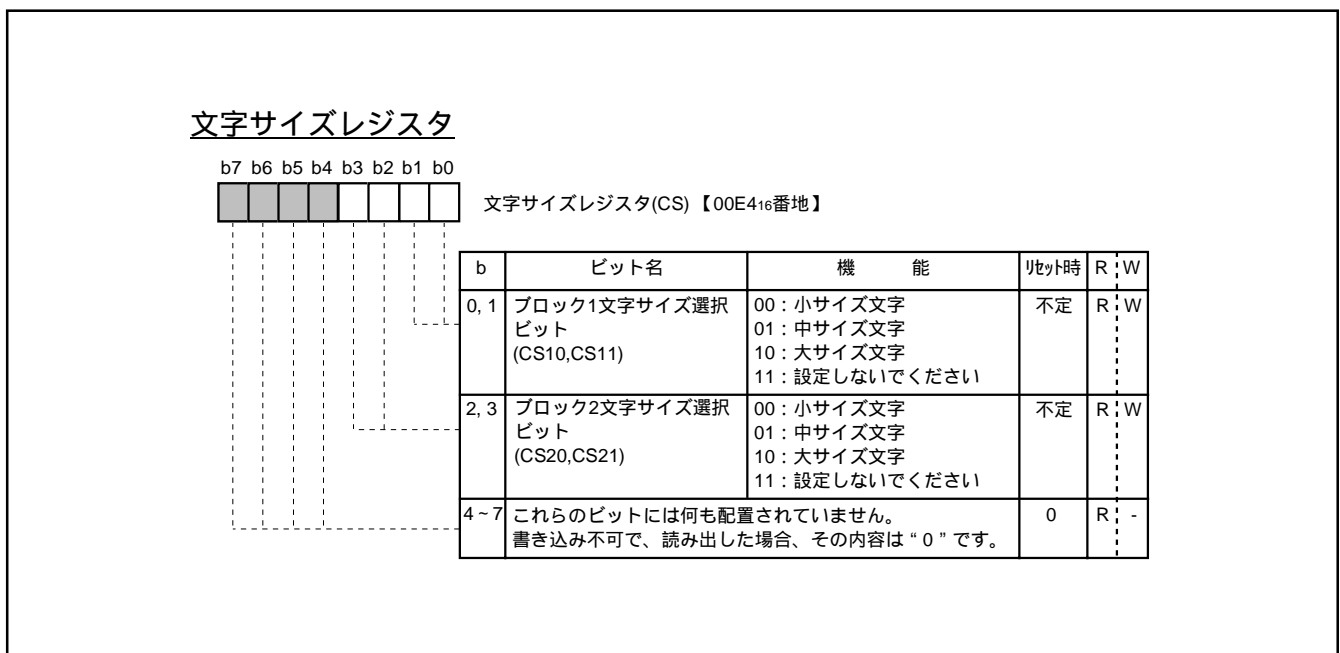


図8.11.8 文字サイズレジスタ

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

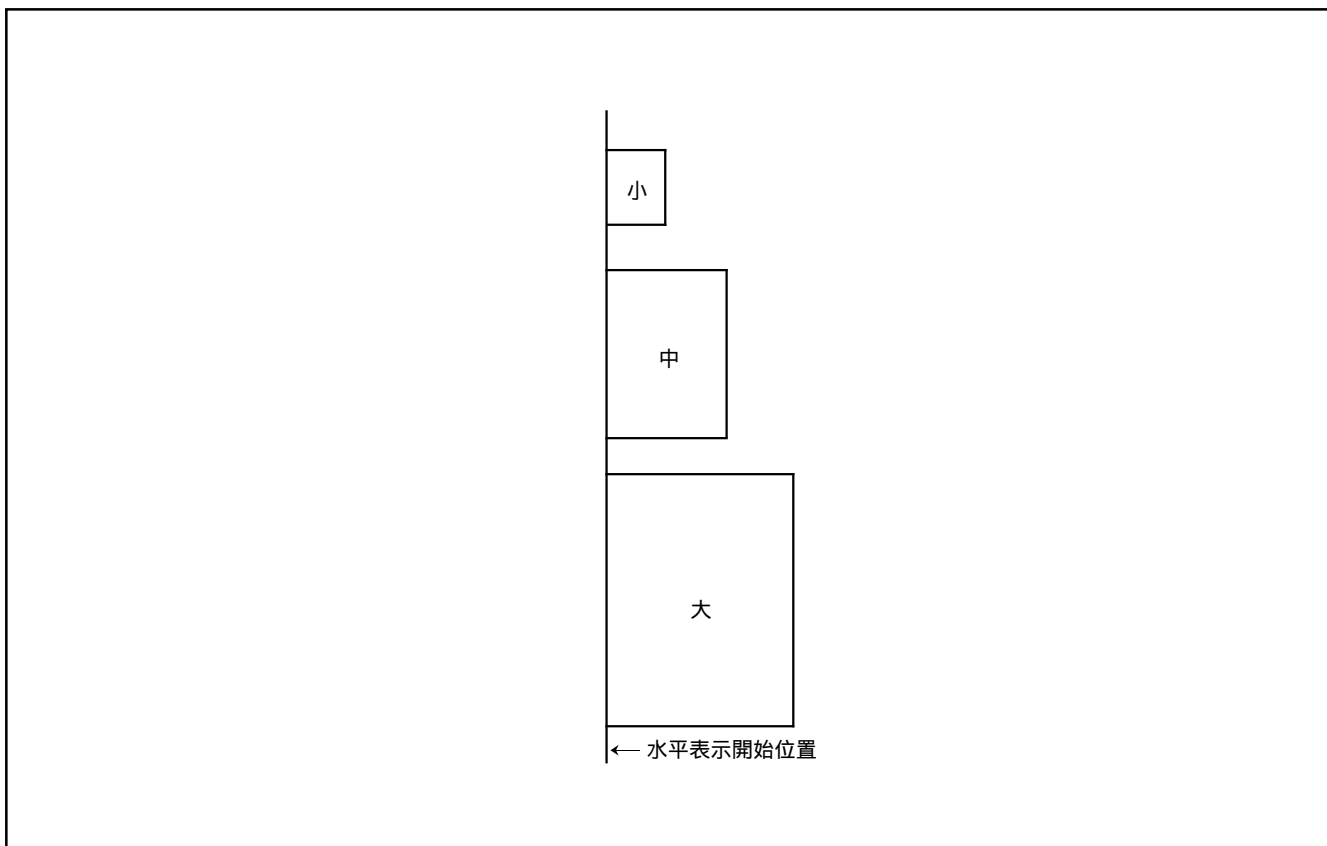


図 8.11.9 各文字サイズの表示開始位置 (水平方面)

表 8.11.2 文字サイズレジスタの設定値と文字サイズの関係

文字サイズレジスタ設定値		文字サイズ	横 (水平) 方向 Tc : 表示用発振周期	縦 (垂直) 方向 走査線数
CSi1	CSi0			
0	0	小	1 Tc	1本
0	1	中	2 Tc	2本
1	0	大	3 Tc	3本
1	1	設定しないでください。		

注1. 水平方向の表示開始位置は文字サイズの影響を受けません。つまり、ブロックによって文字サイズが異なる場合でも、水平表示開始位置は全ブロック同一です (図8.11.9を参照してください)。

2. i : 1又は2

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FPSINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.11.3 OSD用クロック

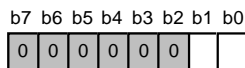
OSDに使用するクロックは、以下の4種類の中から選択することができます。

- ・ XIN端子から供給されるメインクロック
- ・ XIN端子から供給されるメインクロックの1.5分周したクロック
- ・ OSC1, OSC2端子から供給されるLC又はRCからのクロック
- ・ OSC1, OSC2端子から供給されるセラミック共振子、又は水晶発振子からのクロック

OSD用クロックは、OSDクロック選択レジスタ(00ED₁₆番地)によって、選択することができます。

また、メインクロックを選択する場合、発振周波数は8MHzにしてください。

OSDクロック選択レジスタ

OSDクロック選択レジスタ(CK)【00ED₁₆番地】

b	ビット名	機能		リセット時	R	W		
0, 1	OSDクロック選択ビット(CK0, CK1)	b1	b0	機能				
		0	0	OSC1とOSC2端子間にRC又はLCを接続することによって、表示用クロックとします。	0	R	W	
		0	1	メインクロックを表示用クロックとするため、発振周波数が限定されます。そのため、表示の横(水平)方向の文字のサイズも限定されます。このとき、OSC1、OSC2端子はそれぞれ入力ポートP3 ₃ 、P3 ₄ として使用できます。				OSD発振周波数 = f(XIN)
		1	0	メインクロックを表示用クロックとするため、発振周波数が限定されます。そのため、表示の横(水平)方向の文字のサイズも限定されます。このとき、OSC1、OSC2端子はそれぞれ入力ポートP3 ₃ 、P3 ₄ として使用できます。				OSD発振周波数 = f(XIN)/1.5
1	1	OSC1とOSC2端子間に、下記を接続することによって、OSD用クロックとします。 ・ OSD専用のセラミック共振子 ・ OSD専用の水晶発振子と帰還抵抗(注)						
2-7	これらのビットは、“0”に固定してください。			0	R	W		

注：XINとXOUT端子間にOSD専用のセラミック共振子又は水晶発振子が別途必要です。

図 8.11.10 OSDクロック選択レジスタ

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.11.4 OSD用メモリ

OSD用メモリは、文字のドットデータを格納するOSD ROM (10000₁₆ ~ 11FFF₁₆番地)と、表示する文字、及び色を指定するOSD RAM (0600₁₆ ~ 06B7₁₆番地)の2種類があります。

(1) OSD ROM (10000₁₆ ~ 11FFF₁₆番地)

OSD ROMにはキャラクタフォントデータを格納します。表示キャラクタフォントの指示は、それらの文字コード(表8.11.3)をOSD RAMに書き込んで行います。

OSD ROMの容量は8Kバイトで、1文字のデータに32バイトの容量を必要としますので、256種類の文字が格納できます。

OSD ROM領域のうち10000₁₆ ~ 107FF₁₆番地及び11000₁₆ ~ 117FF₁₆番地には[縦16ドット] × [横(右側)8ドット]のデータが、10800₁₆ ~ 10FFF₁₆番地及び11800₁₆ ~ 11FFF₁₆番地には[縦16ドット] × [横(右側)4ドット]のデータが格納されます(図8.11.11参照)。ただし10800₁₆ ~ 10FFF₁₆番地及び11800₁₆ ~ 11FFF₁₆番地に書き込むデータは上位4ビットをすべて“1”にセットして(“FX₁₆”を書き込んで)ください。

キャラクタフォントデータの格納アドレスを図8.11.11に示します。

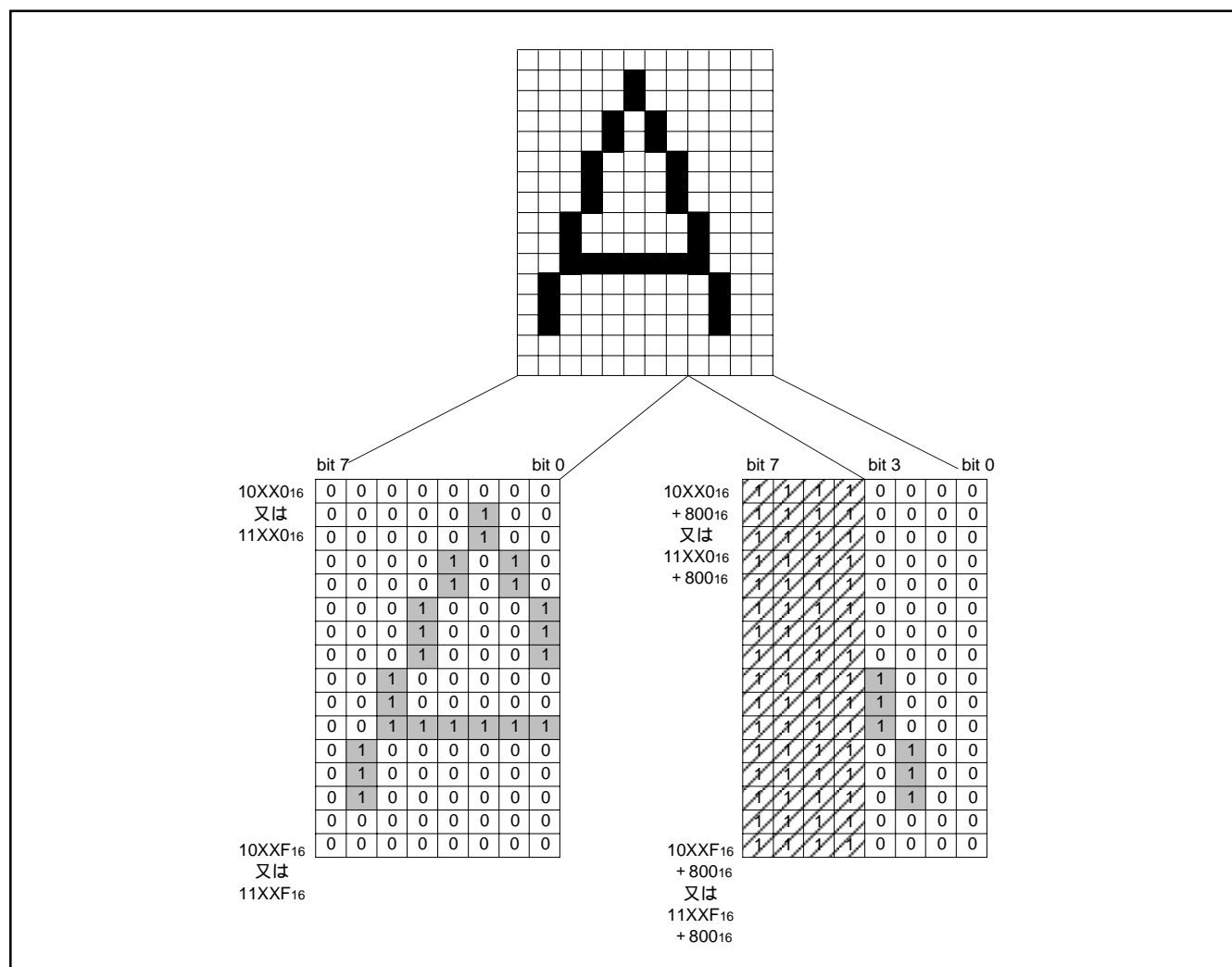


図8.11.11 キャラクタフォントデータの格納アドレス

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

表 8.11.3 文字コード一覧 (一部省略)

文字コード	文字データ格納番地	
	左8ドット列	右4ドット列
00 ₁₆	1000 ₁₆ } 1000F ₁₆	1080 ₁₆ } 1080F ₁₆
01 ₁₆	1001 ₁₆ } 1001F ₁₆	1081 ₁₆ } 1081F ₁₆
02 ₁₆	1002 ₁₆ } 1002F ₁₆	1082 ₁₆ } 1082F ₁₆
03 ₁₆	1003 ₁₆ } 1003F ₁₆	1083 ₁₆ } 1083F ₁₆
:	:	:
7E ₁₆	107E ₁₆ } 107EF ₁₆	10FE ₁₆ } 10FEF ₁₆
7F ₁₆	107F ₁₆ } 107FF ₁₆	10FF ₁₆ } 10FFF ₁₆
80 ₁₆	1100 ₁₆ } 1100F ₁₆	1180 ₁₆ } 1180F ₁₆
81 ₁₆	1101 ₁₆ } 1101F ₁₆	1181 ₁₆ } 1181F ₁₆
:	:	:
FD ₁₆	117D ₁₆ } 117DF ₁₆	11FD ₁₆ } 11FDF ₁₆
FE ₁₆	117E ₁₆ } 117EF ₁₆	11FE ₁₆ } 11FEF ₁₆
FF ₁₆	117F ₁₆ } 117FF ₁₆	11FF ₁₆ } 11FFF ₁₆

(2) OSD RAM (0600₁₆ ~ 06B7₁₆ 番地)

OSD RAMは、0600₁₆ ~ 06B7₁₆番地に割り当てられており、ブロックごとに文字コード指定部、色指定部に分かれています。アドレスマップを表 8.11.4 に示します。

たとえば、ブロック 1 の一文字目 (左端) に文字を表示する場合、0600₁₆ 番地に文字コードを、0680₁₆ 番地に表示する色コードを書き込みます。OSD RAM のビット構成を図 8.11.12 に示します。

表 8.11.4 OSD RAM 内容

ブロック	表示位置 (左から)	文字コード指定	色指定
ブロック1	1文字目	0600 ₁₆	0680 ₁₆
	2文字目	0601 ₁₆	0681 ₁₆
	3文字目	0602 ₁₆	0682 ₁₆
	:	:	:
	22文字目	0615 ₁₆	0695 ₁₆
	23文字目	0616 ₁₆	0696 ₁₆
	24文字目	0617 ₁₆	0697 ₁₆
使 用 し ま せ ん		0618 ₁₆	0698 ₁₆
		:	:
		061F ₁₆	069F ₁₆
ブロック2	1文字目	0620 ₁₆	06A0 ₁₆
	2文字目	0621 ₁₆	06A1 ₁₆
	3文字目	0622 ₁₆	06A2 ₁₆
	:	:	:
	22文字目	0635 ₁₆	06B5 ₁₆
	23文字目	0636 ₁₆	06B6 ₁₆
	24文字目	0637 ₁₆	06B7 ₁₆

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

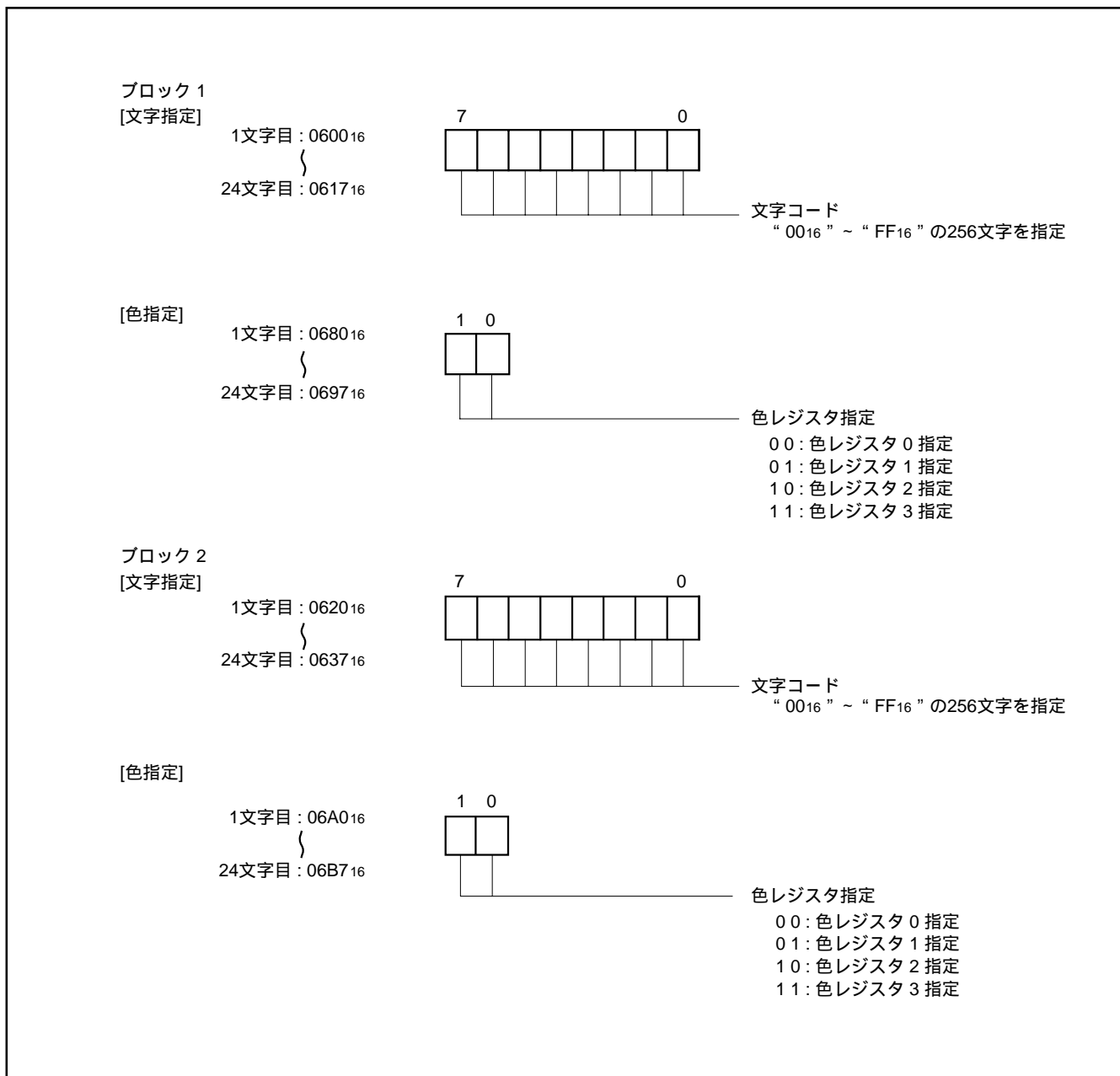


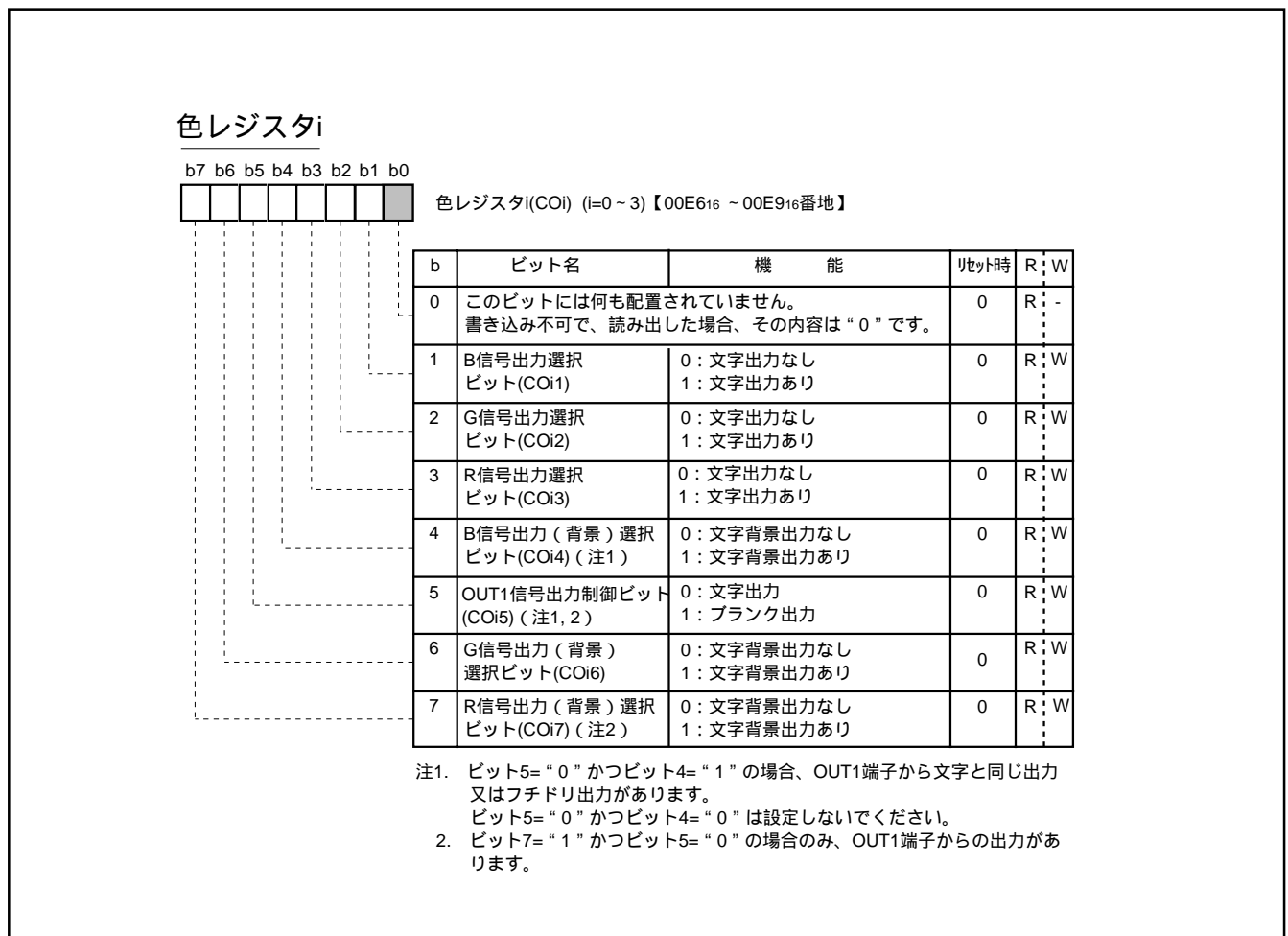
図 8.11.12 OSD RAM のビット構成

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FPSINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.11.5 色レジスタ

4つの色レジスタ(CO0 ~ CO3 : 00E6₁₆ ~ 00E9₁₆番地)のいずれかに色を設定し、その色レジスタをOSD RAMで指定することによって、表示文字の色を指定することができます。色出力はR, G, Bの3本あり、8色が設定できます。ただし、色レジスタは4本ですので一度に表示できるのは最大4色です。

R, G, B出力は色レジスタのビット1~ビット3で設定します。また、ビット5で文字出力か、ブランク出力かを設定します。文字背景の色指定はビット4、ビット6、及びビット7で行います。色レジスタを図8.11.12に示します。

図8.11.13 色レジスタ_i

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

表 8.11.5 文字背景着色の表示例 (文字に緑、背景色に青を設定した場合)

フチドリ選択レジスタ				色レジスタ				G出力	B出力	OUT1出力	文字出力	OUT2出力
MD0	COi7	COi6	COi5	COi4	COi3	COi2	COi1					
0	0	X	0	1 (注1)	0	1	0	A	出力なし	A 文字Aと同じ出力	A 映像信号と文字色(緑)は混合されません。	出力なし (注2)
0	1	X	0	1	0	1	0	A	出力なし	A 文字Aと同じ出力	A 映像信号と文字色(緑)は混合されません。	ブランク出力
0	0	0	1	0	0	1	0	A	出力なし	ブランク出力	A 文字背景のTV映像は表示されません。	出力なし (注2)
0	0	0	1	1	0	1	0	A	背景着色	ブランク出力	A 文字背景のTV映像は表示されません。	出力なし (注2)
1	X	X	0	1	0	1	0	A	出力なし	A フチドリ出力(黒)	A 映像信号と文字色(緑)は混合されません。	出力なし (注2)
1	0	0	1	0	0	1	0	A	出力なし	ブランク出力	A 文字背景のTV映像は表示されません。	出力なし (注2)
1	0	0	1	1	0	1	0	A	背景着色 - フチドリ	ブランク出力	A 文字背景のTV映像は表示されません。	出力なし (注2)

- 注1. COi5="0"かつCOi4="1"の場合, OUT1端子から文字と同じ出力又はフチドリ出力があります。
COi5="0"かつCOi4="0"は設定しないでください。
2. COi7="1"かつCOi5="0"の場合のみ, OUT2端子から出力されます。
3. 文字のドットが表示されている部分"A"はTVの映像信号は混合されません。
4. 表中の波線の矢印は映像信号を表します。
5. i: 0~3, X: 0又は1

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FPSINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.11.6 フチドリ

表示する文字に対して水平、垂直方向とも1クロック(1ドット)分のフチドリを行うことができます。フチドリはOUT1端子から出力します。この場合、色レジスタのビット5は“0”(文字出力)にしてください。

フチドリは、フチドリ選択レジスタ(00E5₁₆番地)によってブロック単位で設定できます。フチドリ選択レジスタを図8.11.14に、フチドリ選択レジスタの設定値とフチドリ機能の関係を表8.11.6にそれぞれ示します。

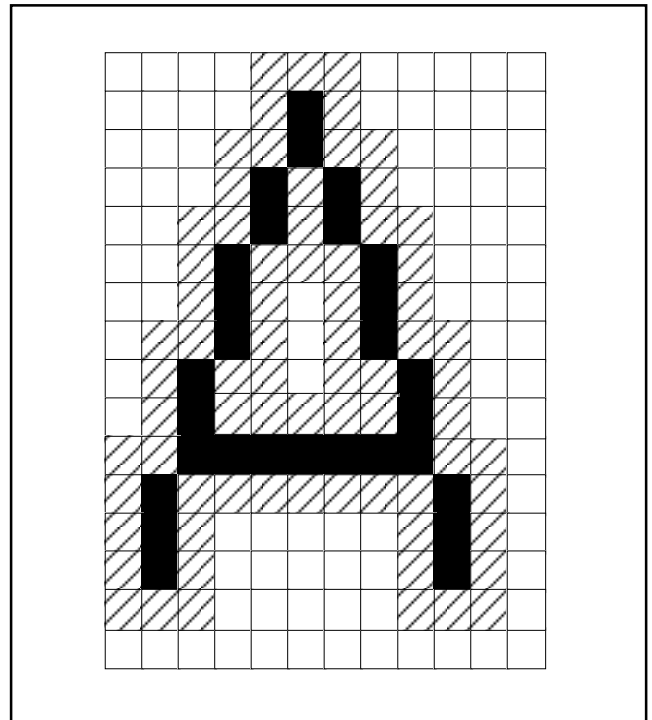
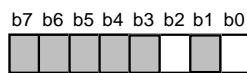


図8.11.15 フチドリ表示例

フチドリ選択レジスタ

フチドリ選択レジスタ(MD)【00E5₁₆番地】

b	ビット名	機能	リセット時	R;W
0	ブロック1OUT1出力フチドリ選択ビット(MD10)	0: R, G, Bと同じ出力 1: フチドリ出力	不定	R;W
1		このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。	0	R;-
2	ブロック2OUT1出力フチドリ選択ビット(MD20)	0: R, G, Bと同じ出力 1: フチドリ出力	不定	R;W
3~7		これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。	0	R;-

図8.11.14 フチドリ選択レジスタ

表8.11.6 フチドリ選択レジスタの設定値とフチドリ機能の関係

フチドリ選択レジスタ	機能	出力例
MDi0		
0	通常	R, G, B出力 OUT1出力
1	文字を含むフチドリ	R, G, B出力 OUT1出力

注. i=1又は2

三菱マイクロコンピュータ
M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.11.7 多行表示

本マイクロコンピュータは通常、2つのブロックを別々の垂直位置に表示することによって2行の表示を行うことができます。更に、OSD 割り込みを用いることにより、2行以上の表示を行うことができます。

OSD 割り込み要求は、1つのブロックを表示し終わった時点で発生します。つまり走査線が、あるブロックの表示開始位置（垂直位置レジスタにより指定）にきた時点でそのブロックの文字表示が開始し、そのブロックの範囲を越えた時点で割り込みがかかります。

注. ブロック表示終了時に発生する“OSD割り込み要求”は、ブロックを表示していない場合は発生しません。つまり、OSD制御レジスタ(00FA16番地)の表示制御ビットの設定によってブロックの表示がオフ(非表示)状態であれば、“OSD割り込み要求”は発生しません(図8.11.16参照)。

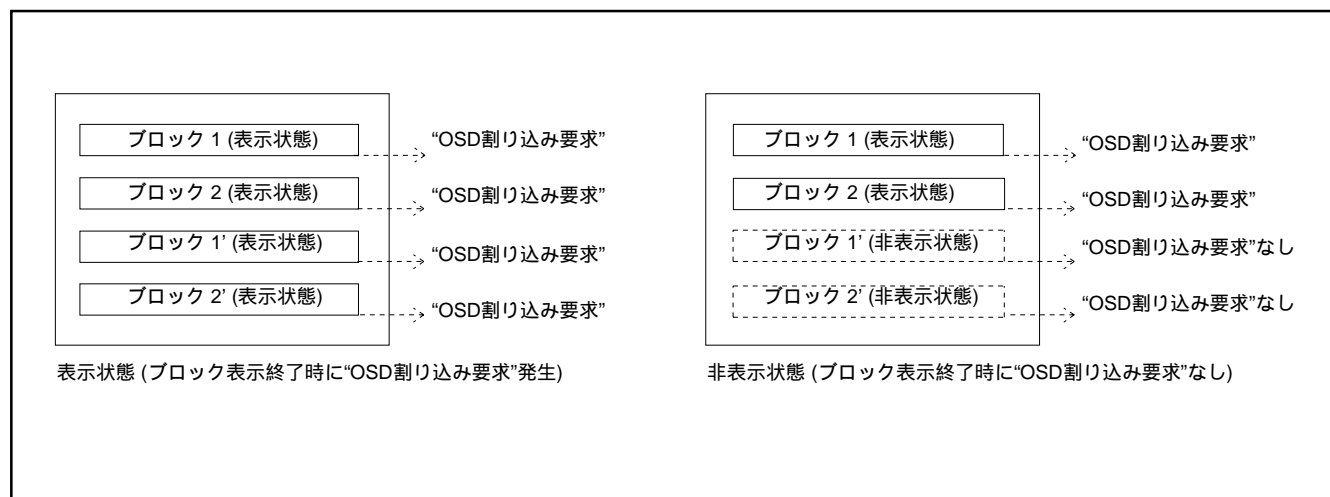


図 8.11.16 OSD 割り込み発生時の注意点

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.11.8 OSD 出力端子制御

OSD 出力端子 R, G, B, OUT1 は、それぞれポート P52 ~ P55 と共用です。ポート P5 方向レジスタ (00CB16 番地) の対応するビットを “0” にすると OSD 出力端子、“1” にするとポート P5 として汎用出力端子となります。

OUT2 は、ポート P10 と共用です。OSD ポート制御レジスタ (00EC16 番地) のビット 0 を “1” (出力モード) にした後、OSD 制御レジスタのビット 7 を “1” にすると OUT2 出力端子、“0” にするとポート P10 として汎用出力端子となります。

Hsync, Vsync の入力極性、R, G, B, OUT1, OUT2 の出力極性は OSD ポート制御レジスタ (00EC16 番地) によって指定できます。“0” にすると正極性、“1” にすると負極性となります。

図 8.11.17 に OSD ポート制御レジスタを示します。

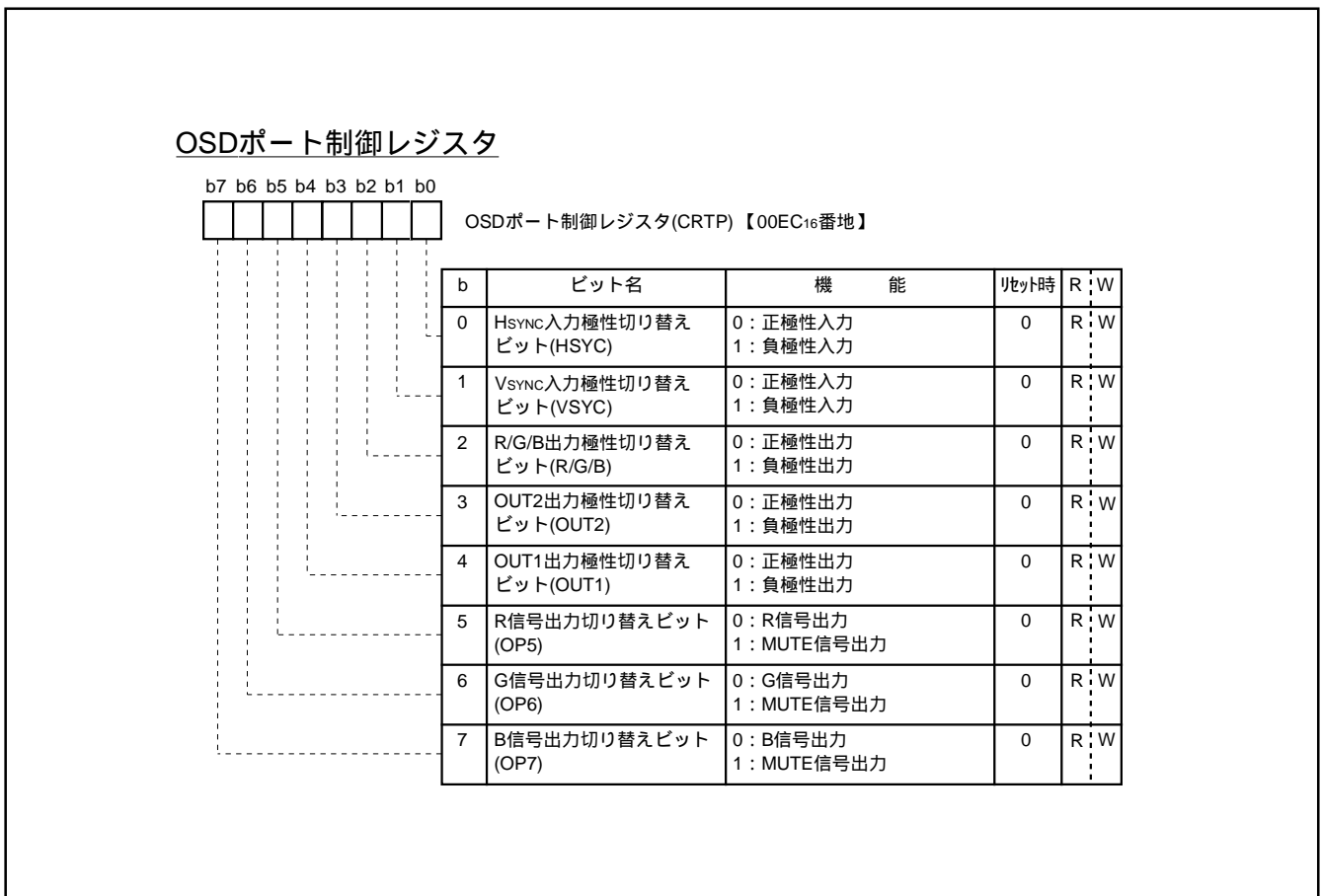


図 8.11.17 OSD ポート制御レジスタ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FPSINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.11.9 ラスター着色

OSDポート制御レジスタを設定することによって、一画面全体（ラスタ）に着色を行うことができます。R, G, B 端子それぞれを MUTE 信号出力に切り替えることが可能で、8 種類のラスタ着色が可能です。

文字色 / 文字背景色がラスタ着色と重なっている部分は、文字色 / 文字背景色に指定した色信号 (R, G, B, OUT1, OUT2) が優先して出力されます。したがって文字色 / 文字背景色とラスタ色が混合することはありません。

図 8.11.18 にラスタ着色例を示します。

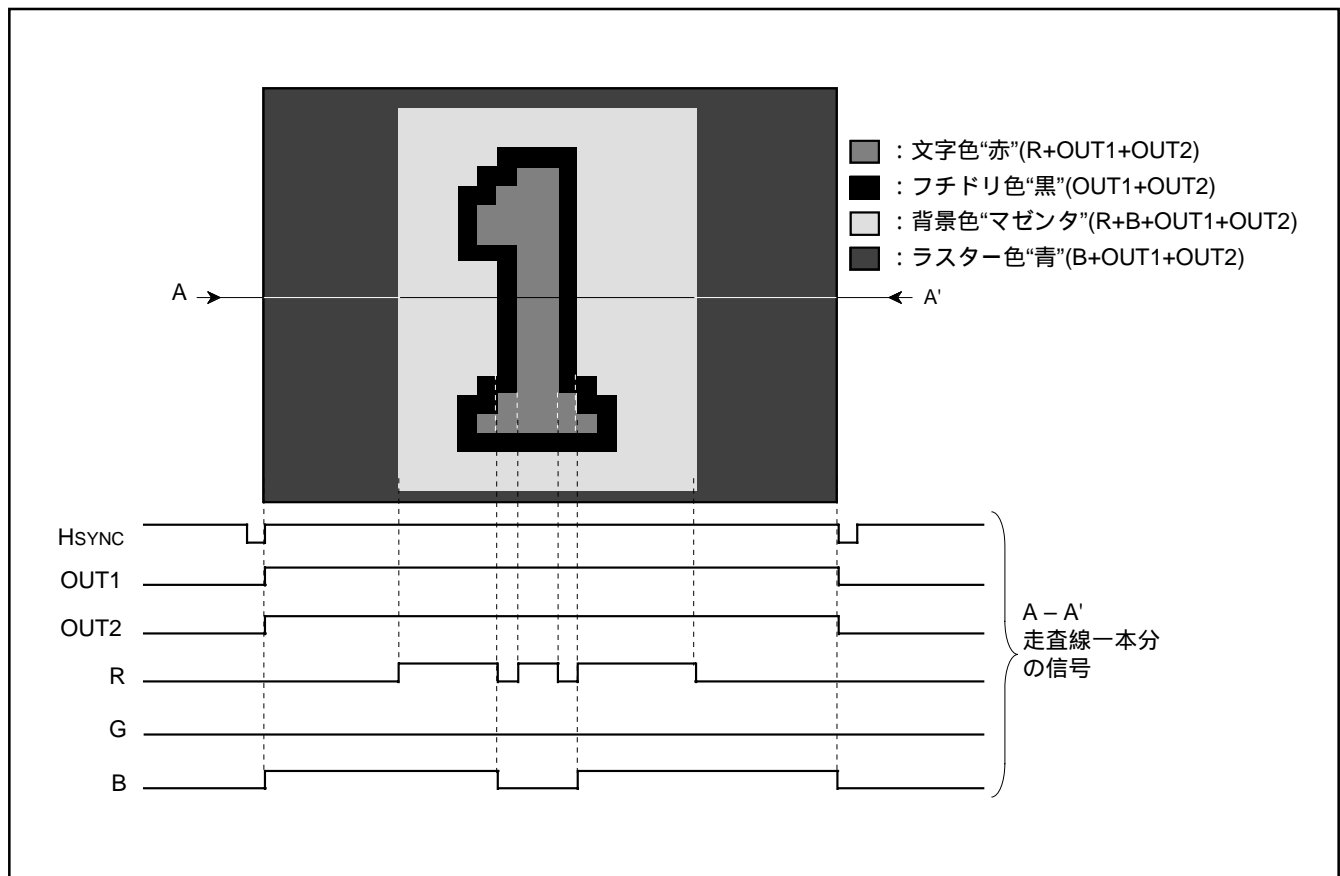


図 8.11.18 ラスタ着色例

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.12 暴走検出機能

本マイクロコンピュータは、暴走を検出するための未定義命令をデコードする機能を持っています。

本マイクロコンピュータの動作中、命令コードとして未定義のオペコードがCPUに入力された場合、次の処理を行います。

CPUは未定義命令デコード信号を発生します。

未定義命令デコード信号の発生による内部リセットが行われます。

内部リセットによって、通常のリセット動作と同様のリセット処理が行われ、プログラムはリセットベクトルから再スタートします。

なお、暴走検出機能を無効にすることはできません。

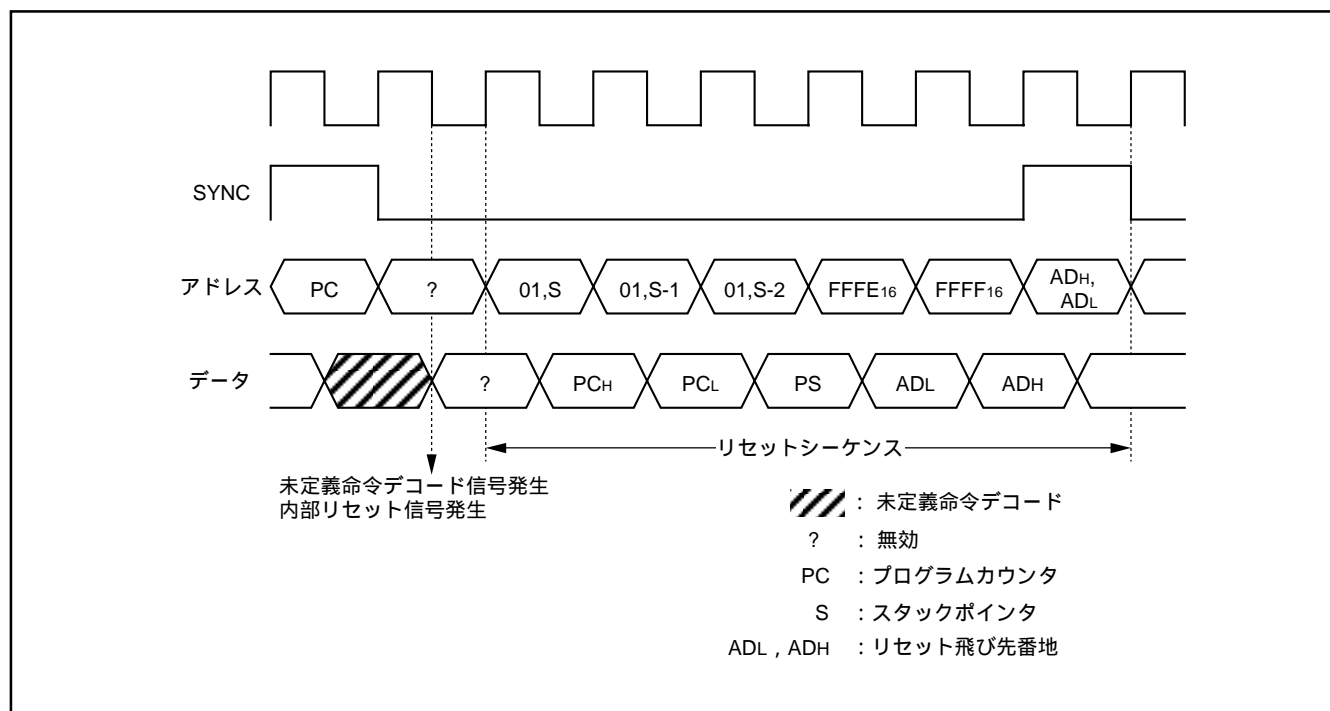


図 8.12.1 暴走検出時のシーケンス

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.13 リセット回路

本マイクロコンピュータは、電源電圧が $5V \pm 10\%$ にあり、水晶発振子又はセラミック共振子などが安定発振しているとき RESET 端子を $2 \mu s$ 以上 “L” レベルに保った後、“H” レベルに戻すと図8.13.2に示すシーケンスに従って、リセット解除され、FFFF₁₆番地の内容を上位アドレス、FFFE₁₆番地の内容を下位アドレスとする番地からプログラムスタートします。リセット動作によりマイクロコンピュータの内部の状態は図 8.2.3 ~ 図 8.2.6 のようになります。

リセット回路の一例を図 8.13.1 に示します。

リセット入力電圧は電源電圧が 4.5V を通過する時点で 0.6V 以下になるようにしてください。

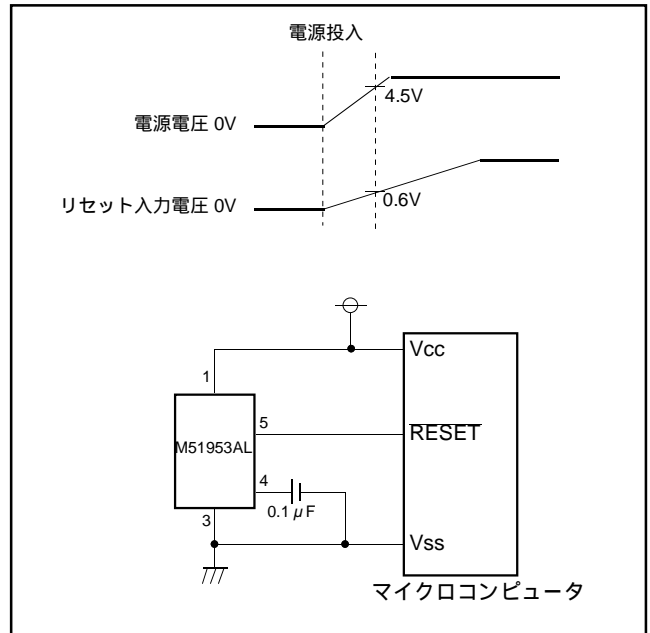


図 8.13.1 リセット回路例

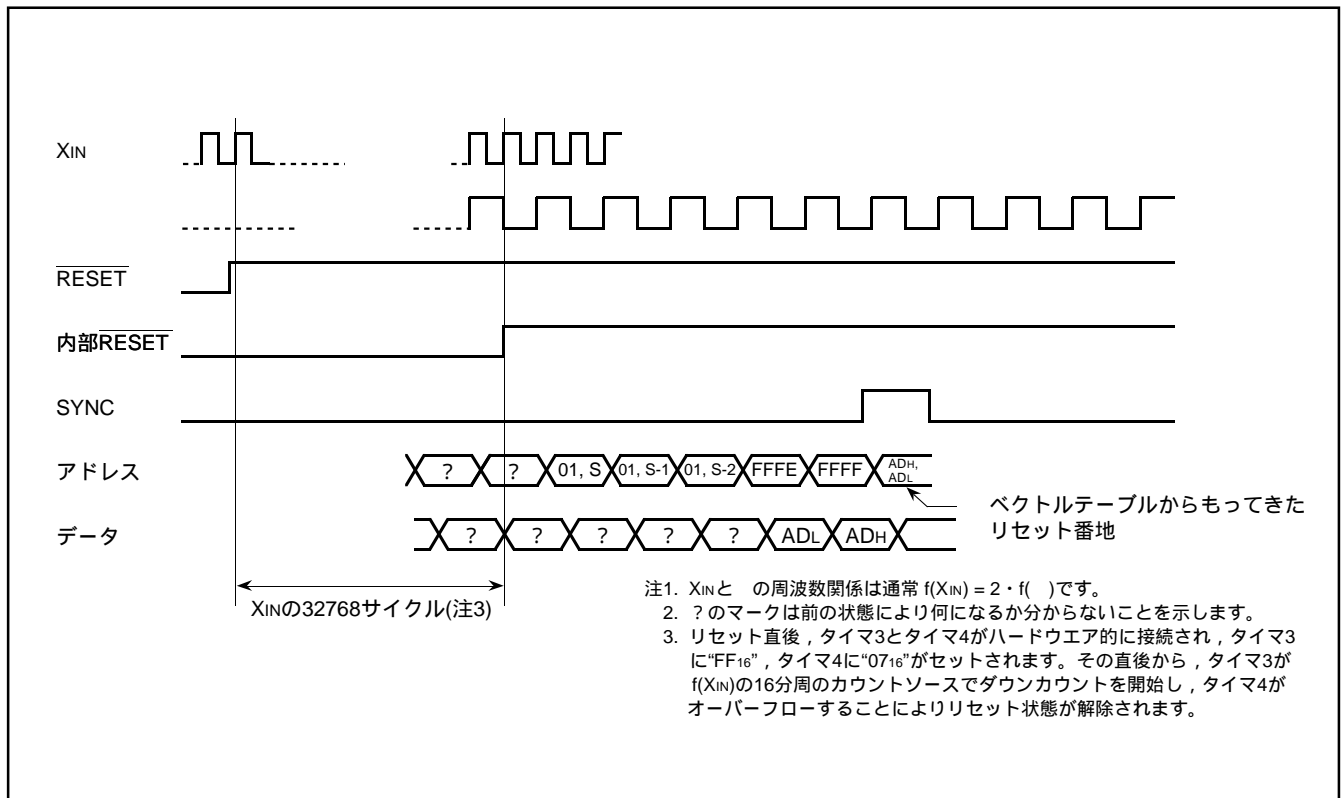


図 8.13.2 リセット時のタイミング図

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.14 クロック発生回路

図 8.14.3 に示すようなクロック発生回路を内蔵しています。STP 命令を実行すると、内部クロック が“H”の状態 で発振が停止します。このとき、タイマ3とタイマ4がハードウェア的に接続されて、タイマ3には、“FF16”、タイマ4には、“0716”がセットされます。タイマ3のカウンタソースには、 $f(XIN)/16$ を選択してください (STP 命令実行前に、ソフトウェアによってタイマモードレジスタ2のビット0を“0”にしてください)。なおタイマ3割り込み許可ビット及びタイマ4割り込み許可ビットは禁止状態 (“0”) になっている必要がありますので、あらかじめSTP命令実行前にプログラムしておいてください。発振は、外部割り込みが受け付けられると再開しますが、内部クロック は、タイマ4がオーバーフローするまで“H”のままです。タイマ4がオーバーフローしてはじめて、内部クロック が供給されます。これは、セラミック発振などを使用した場合、発振の立ち上がり時間に時間を要するためです。

WIT 命令を実行すると、内部クロック が“H”の状態 で停止しますが発振は停止しません。割り込みを受け付けると停止を解除します (注) 発振は停止していませんので直ちに命令を実行できます。

STP 又は WIT 状態を解除する場合、割り込みが受け付けられるためには、STP 又は WIT 命令を実行する前に対応する割り込み許可ビットを“1”にしておく必要があります。

注. ただし、ウェイトモードでは以下の割り込みは無効です。

- ・ VSYNC 割り込み
- ・ OSD 割り込み
- ・ TIM2 端子からの外部クロック入力をカウンタソースとするタイマ2割り込み
- ・ TIM3 端子からの外部クロック入力をカウンタソースとするタイマ3割り込み
- ・ $f(XIN)/2$ をカウンタソースとするタイマ4割り込み
- ・ $f(XIN)/4096$ をカウンタソースとするタイマ1割り込み
- ・ $f(XIN)/4096$ 割り込み
- ・ マルチマスタI²C-BUS インタフェース割り込み

図 8.14.1 に、セラミック共振子 (又は、水晶共振子) を使用した場合の回路例を示します。容量などの定数及び、回路構成は、共振子により異なりますので共振子メーカーの推奨値をご使用ください。外部からクロック信号を供給する場合の例を図 8.14.2 に示します。XIN 端子に入力し、XOUT 端子は開放にします。

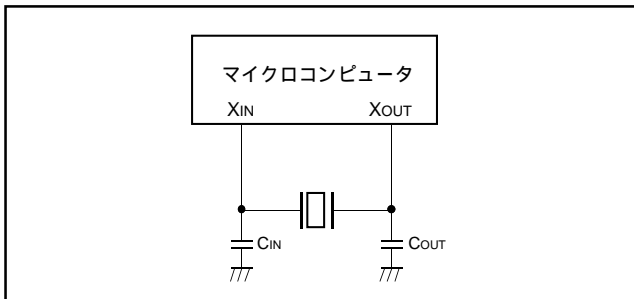


図 8.14.1 セラミック共振子外付け回路例

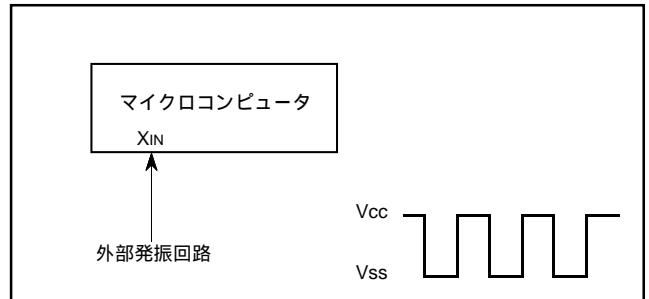


図 8.14.2 外部クロック入力回路例

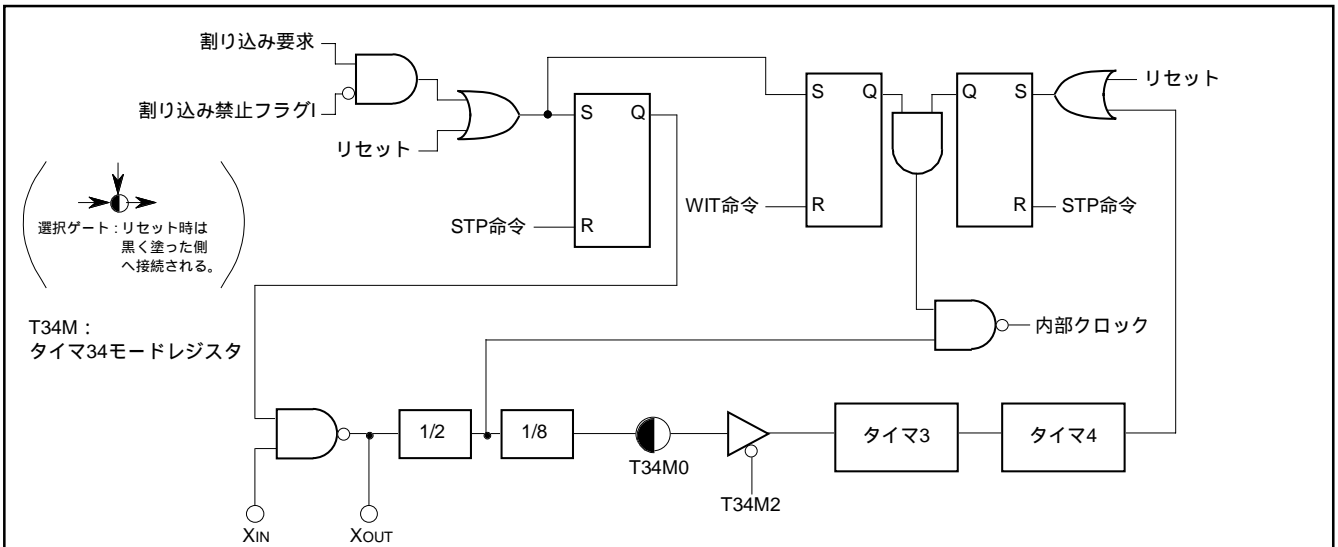


図 8.14.3 クロック発生回路ブロック図

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

8.15 OSD 用発振回路

OSD用発振回路はクロック発振回路を内蔵しているため、OSC1とOSC2端子間にLC、RC、セラミック共振子、又は水晶発振子を接続するだけでOSD用クロックを得ることができます。メインクロックにするか、OSD用発振回路にするかの選択は、OSDクロック選択レジスタ(00ED₁₆番地)のビット0及びビット1で設定してください。

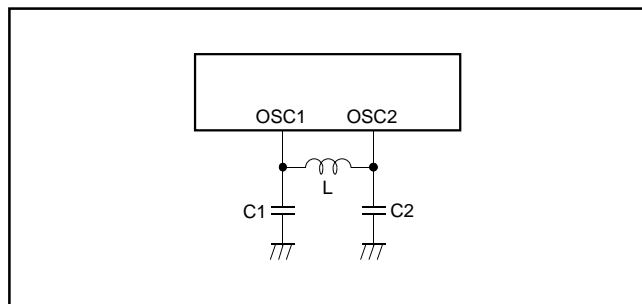


図 8.15.1 OSD 用発振回路例

8.16 オートクリア回路

RESET端子に下記の回路を付加することにより、電源投入時にオートクリア機能が働きます。

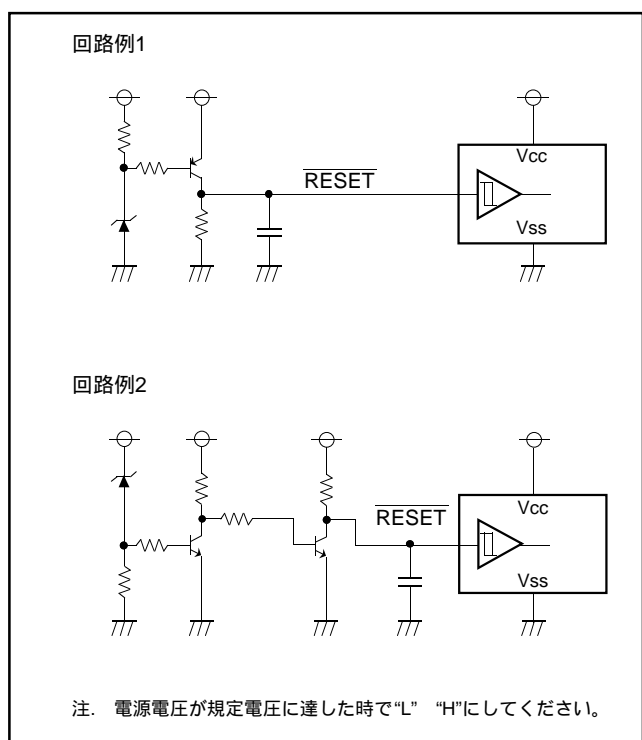


図 8.16.1 オートクリア回路例

8.17 アドレッシングモード

17種のアドレッシングモードを持っており、メモリアクセスが強化されています。詳細説明は、MELPS740 PROGRAMMING MANUAL を参照してください。

8.18 機械語命令一覧表

機械語命令は、71命令あります。詳細説明は、MELPS740 PROGRAMMING MANUAL を参照してください。

9. 使用上の注意事項

- ・タイマの分周比は $1/(n+1)$ です。
- ・割り込み要求ビットの内容をプログラムで変更した直後に、BBC, BBS 命令を実行しても、変更前の内容に対して実行されるので、変更後の内容に対して実行するためには、一命令以上後に行ってください。
- ・10進演算を行う場合は10進モードフラグDを“1”にセットして、ADC 命令又はSBC 命令を実行しますが、その場合、SEC 命令、CLC 命令、又はCLD 命令は、ADC 命令又はSBC 命令から1命令以上後に行ってください。
- ・PLP 命令を実行するときは、その直後に必ずNOP 命令を入れてください。
- ・ノイズ及びラッチアップ耐量を向上させるために、Vcc 端子とVss 端子間、及びVcc 端子とCNVss 端子間にバイパスコンデンサ ($\approx 0.1 \mu F$) を最短距離で、かつ比較的太い配線を使って接続してください。

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

10. 絶対最大定格

記号	項目	条件	定格値	単位
Vcc	電源電圧 Vcc	Vss端子を基準にして測定する。 出力トランジスタは遮断状態。	-0.3 ~ 6	V
Vi	入力電圧 CNVss		-0.3 ~ 6	V
Vi	入力電圧 P00 ~ P07, P10 ~ P17, P20 ~ P27, P30 ~ P34, OSC1, XIN, HSYNC, VSYNC, RESET		-0.3 ~ Vcc + 0.3	V
Vo	出力電圧 P06, P07, P10 ~ P17, P20 ~ P27, P30 ~ P32, R, G, B, OUT1, D-A XOUT, OSC2		-0.3 ~ Vcc + 0.3	V
Vo	出力電圧 P00 ~ P05		-0.3 ~ 13	V
IOH	回路電流 R, G, B, OUT1, P10 ~ P17, P20 ~ P27, P30, P31, D-A		0 ~ 1 (注1)	mA
IOL1	回路電流 R, G, B, OUT1, P06, P07, P10, P15 ~ P17, P20 ~ P23, P30 ~ P32, D-A		0 ~ 2 (注2)	mA
IOL2	回路電流 P11 ~ P14		0 ~ 6 (注2)	mA
IOL3	回路電流 P00 ~ P05		0 ~ 1 (注2)	mA
IOL4	回路電流 P24 ~ P27		0 ~ 10 (注3)	mA
Pd	消費電力	Ta = 25°C	550	mW
Topr	動作周囲温度		-10 ~ 70	°C
Tstg	保存温度		-40 ~ 125	°C

11. 推奨動作条件 (指定のない場合は, Ta = -10 ~ 70, Vcc = 5V ± 10%)

記号	項目	規格値			単位
		最小	標準	最大	
Vcc	電源電圧 (注4) CPU, CRT動作中	4.5	5.0	5.5	V
Vss	電源電圧	0	0	0	V
VIH1	"H"入力電圧 P00 ~ P07, P10 ~ P17, P20 ~ P27, P30 ~ P34, SIN, SCLK, HSYNC, VSYNC, RESET, XIN, OSC1, TIM2, TIM3, INT1, INT2, INT3	0.8Vcc		Vcc	V
VIH2	"H"入力電圧 SCL1, SCL2, SDA1, SDA2 (I ² C-BUS使用時)	0.7Vcc		Vcc	V
VIL1	"L"入力電圧 P00 ~ P07, P10 ~ P17, P20 ~ P27, P30 ~ P34	0		0.4Vcc	V
VIL2	"L"入力電圧 SCL1, SCL2, SDA1, SDA2 (I ² C-BUS使用時)	0		0.3Vcc	V
VIL3	"L"入力電圧 HSYNC, VSYNC, RESET, TIM2, TIM3, INT1, INT2, INT3, XIN, OSC1, SIN, SCLK	0		0.2Vcc	V
IOH	"H"出力平均電流 (注1) R, G, B, OUT1, D-A, P10 ~ P17, P20 ~ P27, P30, P31			1	mA
IOL1	"L"出力平均電流 (注2) R, G, B, OUT1, D-A, P06, P07, P10, P15 ~ P17, P20 ~ P27, P30 ~ P32			2	mA
IOL2	"L"出力平均電流 (注2) P11 ~ P14			6	mA
IOL3	"L"出力平均電流 (注2) P00 ~ P05			1	mA
IOL4	"L"出力平均電流 (注3) P24 ~ P27			10	mA
fCPU	発振周波数 (CPU動作用) (注5) XIN	7.9	8.0	8.1	MHz
fCRT	発振周波数 (CRT表示用) (注5) OSC1	5.0		8.0	MHz
fhs1	入力周波数 TIM2, TIM3			100	kHz
fhs2	入力周波数 SCLK			1	MHz
fhs3	入力周波数 SCL1, SCL2			400	kHz

三菱マイクロコンピュータ
M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

12. 電気的特性 (指定のない場合は, $V_{CC} = 5V \pm 10\%$, $V_{SS} = 0V$, $f(XIN) = 8MHz$, $T_a = -10 \sim 70$)

記号	項目	測定条件	規格値			単位	測定回路	
			最小	標準	最大			
I _{CC}	電源電流	システム動作時	V _{CC} = 5.5V, f(XIN) = 8MHz,	OSD OFF	20	40	mA	1
		OSD ON		30	60			
	ストップ時	V _{CC} = 5.5V, f(XIN) = 0			300	μA		
VOH	“H”出力電圧 R, G, B, OUT1, D-A P10 ~ P17, P20 ~ P27 P30, P31	V _{CC} = 4.5V I _{OH} = -0.5mA	2.4			V	2	
VOL	“L”出力電圧 R, G, B, OUT1, D-A P00 ~ P07, P10 P15 ~ P17, P20 ~ P23 P30 ~ P32	V _{CC} = 4.5V I _{OL} = 0.5mA			0.4	V		
	“L”出力電圧 P24 ~ P27	V _{CC} = 4.5V I _{OL} = 10.0mA			3.0			
	“L”出力電圧 P11 ~ P14	V _{CC} = 4.5V	I _{OL} = 3 mA		0.4			
I _{OL} = 6 mA			0.6					
VT+ - VT-	ヒステリシス $\overline{\text{RESET}}$	V _{CC} = 5.0V		0.5	0.7	V	3	
	ヒステリシス (注) HSYNC, VSYNC, TIM2, TIM3, INT1, INT2, INT3, SCL1, SCL2, SDA1, SDA2, SIN, SCLK	V _{CC} = 5.0V		0.5	1.3			
I _{IZH}	“H”入力リーク電流 RESET, P00 ~ P07, P10 ~ P17, P20 ~ P27, P30 ~ P34, HSYNC, VSYNC	V _{CC} = 5.5V V _I = 5.5V			5	μA	4	
I _{IzL}	“L”入力リーク電流 RESET, P00 ~ P07, P10 ~ P17, P20 ~ P27, P30 ~ P34, HSYNC, VSYNC	V _{CC} = 5.5V V _I = 0V			5	μA		
I _{OZH}	“H”出力リーク電流 P00 ~ P05	V _{CC} = 5.5V V _O = 12V			10	μA	5	
R _{BS}	I ² C-BUS・バススイッチ接続抵抗 (SCL1-SCL2間, SDA1-SDA2間)	V _{CC} = 4.5V			130		6	

- 注 1. IC から流出する電流の総和が 20mA を超えないこと。
2. IC へ流入する電流 (I_{OL1} + I_{OL2} + I_{OL3}) の総和が 30mA を超えないこと。
3. IC へ流入するポート P24 ~ P27 の平均電流の総和が 20mA を超えないこと。
4. 電源端子 V_{CC}-V_{SS} 間には, 電源ノイズ除去のため容量 0.1 μF 以上のコンデンサを外付けして使用してください。また, V_{CC}-CNV_{SS} 間にも容量 0.1 μF 以上のコンデンサを外付けして使用してください。
5. CPU 発振回路には水晶発振子, 又はセラミック共振子を使用してください。
6. P06, P07, P15, P23, P24 は割り込み入力又はタイマ用外部クロック入力として使用する場合, P20 ~ P22 はシリアル I/O として使用する場合, P11 ~ P14 はマルチマスタ I²C-BUS インタフェース専用端子として使用する場合にヒステリシスを持ちます。
7. 各項目の端子名は以下のように記しています。
(1) 専用端子の場合: 専用端子名
(2) ダブル/トリプルファンクションポート
・規格が同じ場合: 入出力ポート名
・入出力ポート以外の機能の規格が異なる場合: 機能端子名

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

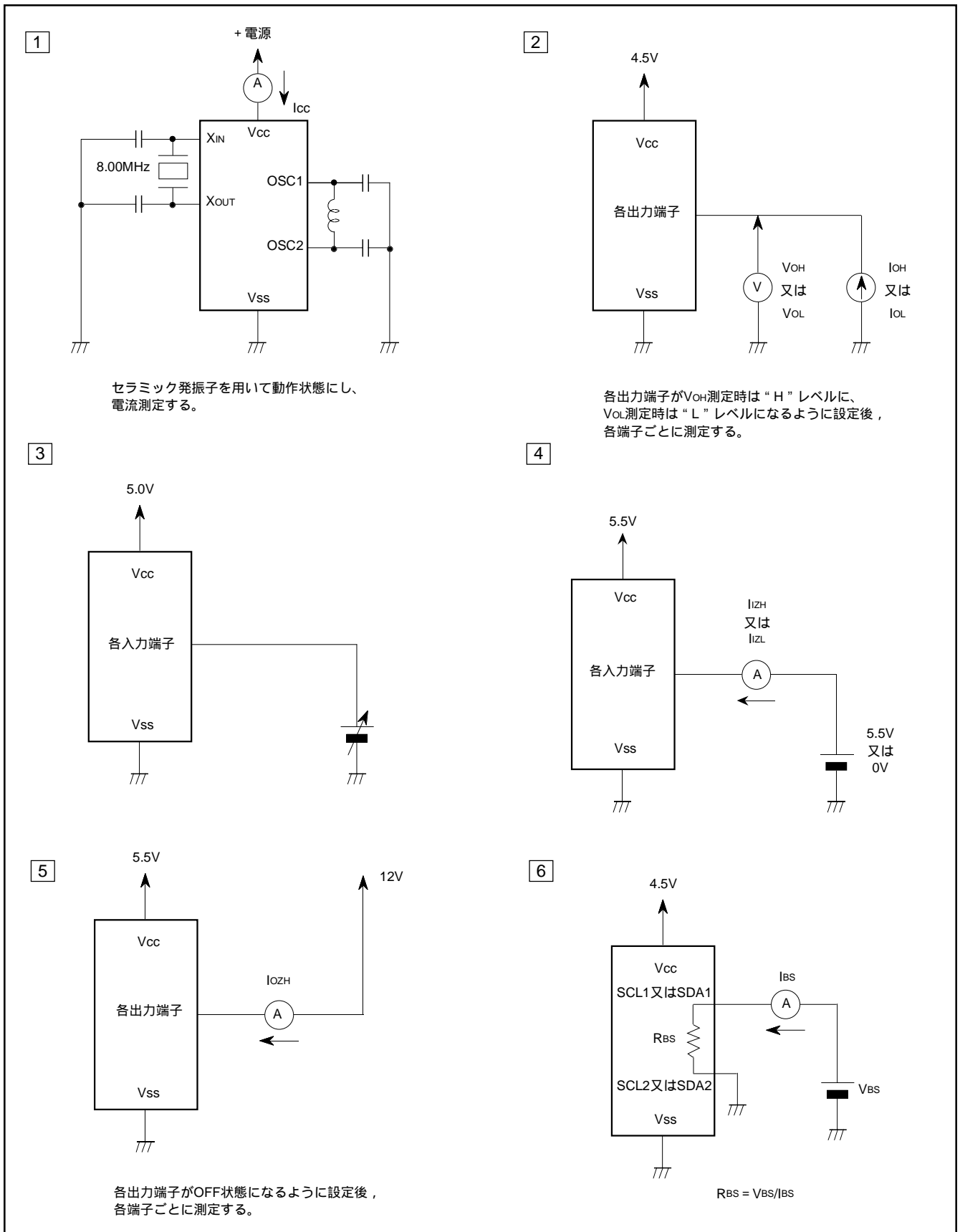


図 12.1 測定回路

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

13. A-D 比較特性 (指定のない場合は, $V_{CC} = 5V \pm 10\%$, $V_{SS} = 0V$, $f(X_{IN}) = 8MHz$, $T_a = -10 \sim 70$)

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
-	分解能				6	bits
-	絶対精度		0	± 1	± 2	LSB

注. $V_{CC} = 5V$ の時、1LSB = 5/64V となります。

14. D-A 変換特性 (指定のない場合は, $V_{CC} = 5V \pm 10\%$, $V_{SS} = 0V$, $f(X_{IN}) = 8MHz$, $T_a = -10 \sim 70$)

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
-	分解能				6	bits
-	絶対精度				2	%
tsu	設定時間				3	μs
Ro	出力抵抗		1	2.5	4	k

注. D-A変換器は、M37221EASP/FPのみに内蔵されています。

15. マルチマスタ I²C-BUS バスライン特性

記号	項目	標準クロックモード		高速クロックモード		単位
		最小	最大	最小	最大	
tBUF	バスフリータイム	4.7		1.3		μs
tHD;STA	スタートコンディション時のホールド時間	4.0		0.6		μs
tLOW	SCLクロックの'L'状態のホールド時間	4.7		1.3		μs
tR	SCL, SDA信号の立ち上がり時間		1000	$20 + 0.1C_b$	300	ns
tHD;DAT	データのホールド時間	0		0	0.9	μs
tHIGH	SCLクロックの'H'状態のホールド時間	4.0		0.6		μs
tF	SCL, SDA信号の立ち下がり時間		300	$20 + 0.1C_b$	300	ns
tsu;DAT	データのセットアップ時間	250		100		ns
tsu;STA	リスタートコンディション時のセットアップ時間	4.7		0.6		μs
tsu;STO	ストップコンディション時のセットアップ時間	4.0		0.6		μs

注. $C_b = 1$ つのバスラインキャパシタの合計

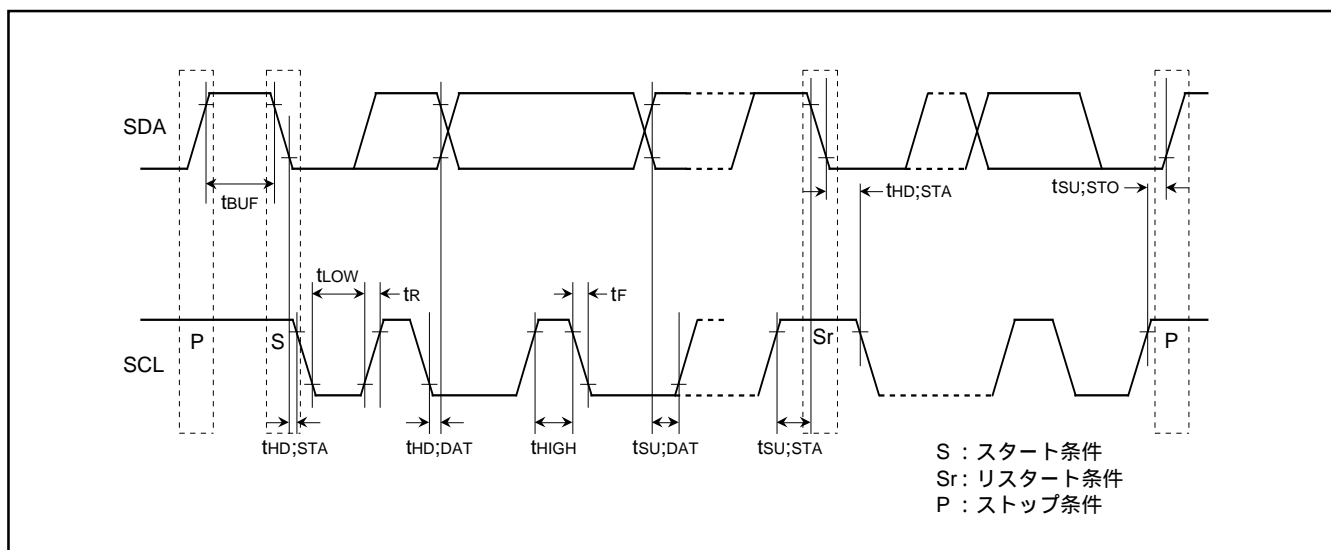


図 15.1 マルチマスタ I²C-BUS のタイミング定義図

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FPSINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

16. PROM書き込み方法

ワンタイムPROM版(ブランク品)及びEPROM版は、専用の書き込みアダプタを使用することにより汎用のPROMライターで内蔵PROMの書き込み、読み出しを行うことができます。

形名	書き込みアダプタ形名
M37221EASP	PCA7408
M37221EAFP	PCA7439

ワンタイムPROM版(ブランク品)は、当社でのアセンブリ工程以降PROMの書き込みテスト、スクリーニングを行っていません。書き込み以降の信頼性を向上させるため、図16.1に示すフローで書き込み、テストを行った後使用されることを推奨いたします。

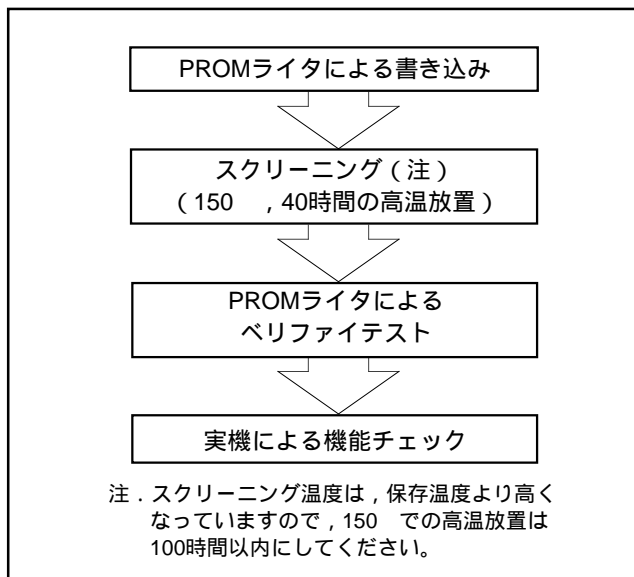


図16.1 ワンタイムPROM版書き込みとテスト

三菱マイクロコンピュータ
M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

17. マスク化発注時の提出資料

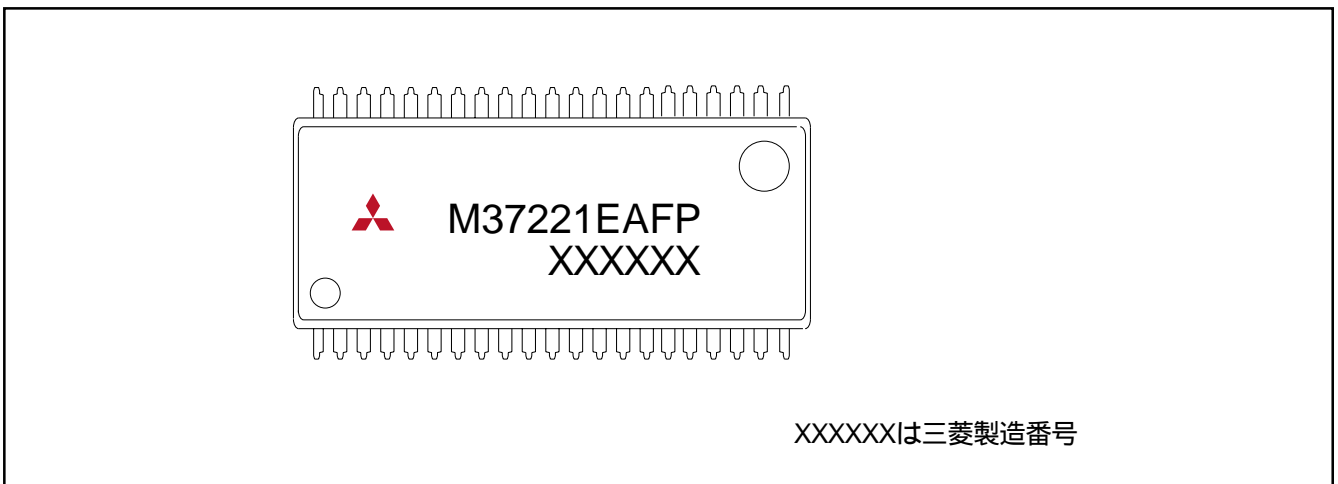
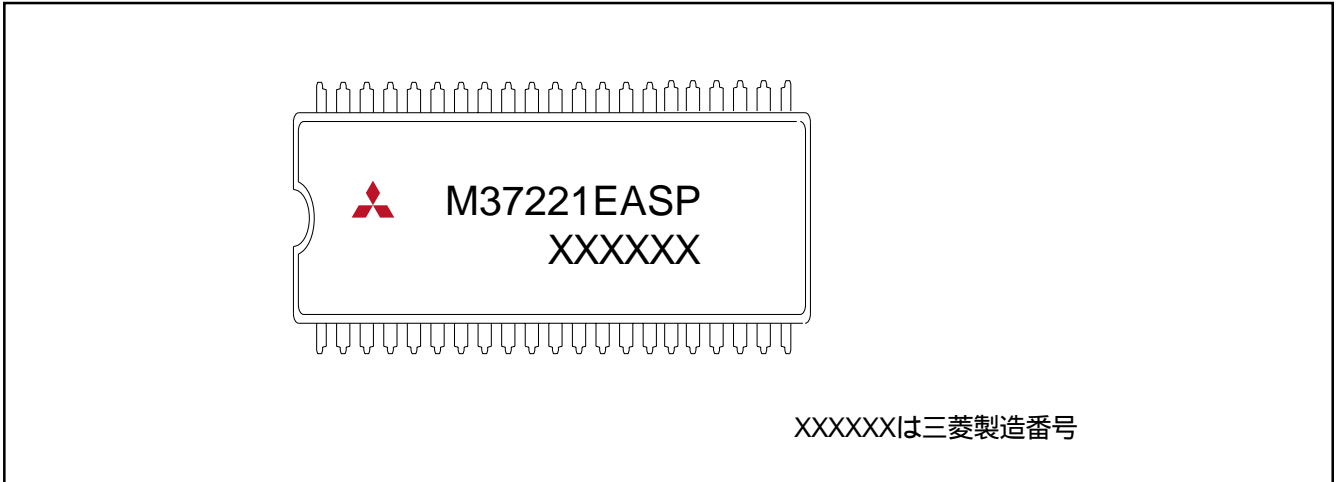
マスクROM版のマスク化発注時、次の資料を提出してください。

- ・マスク化確認書
- ・マーク指定書
- ・ROMのデータ EPROM 3 セット、又はFDK

なお、EPROMの場合は御提出頂くROMデータは32ピンDIPの27C101の3セットにてお願いいたします。

三菱マイクロコンピュータ
M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FP
SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

18. ワンタイム PROM 版 M37221EASP/FP マーキング図

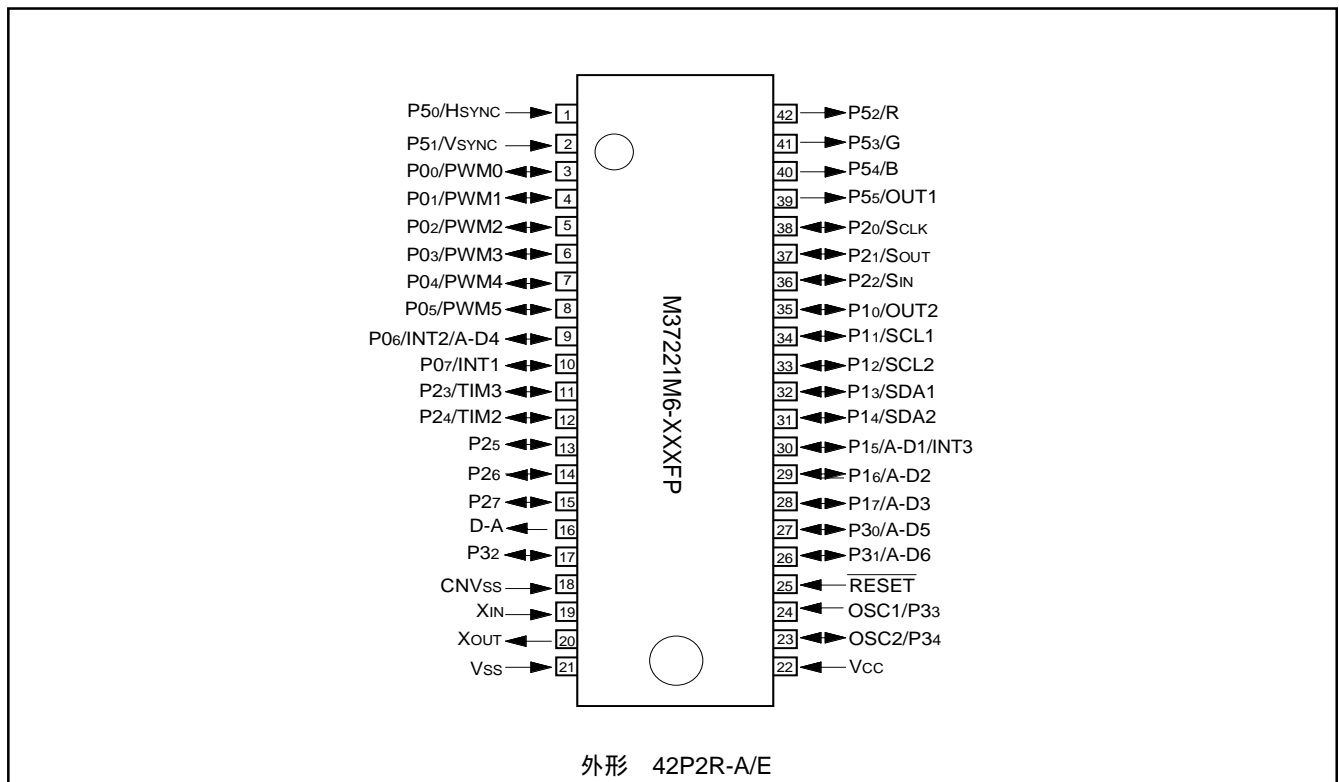
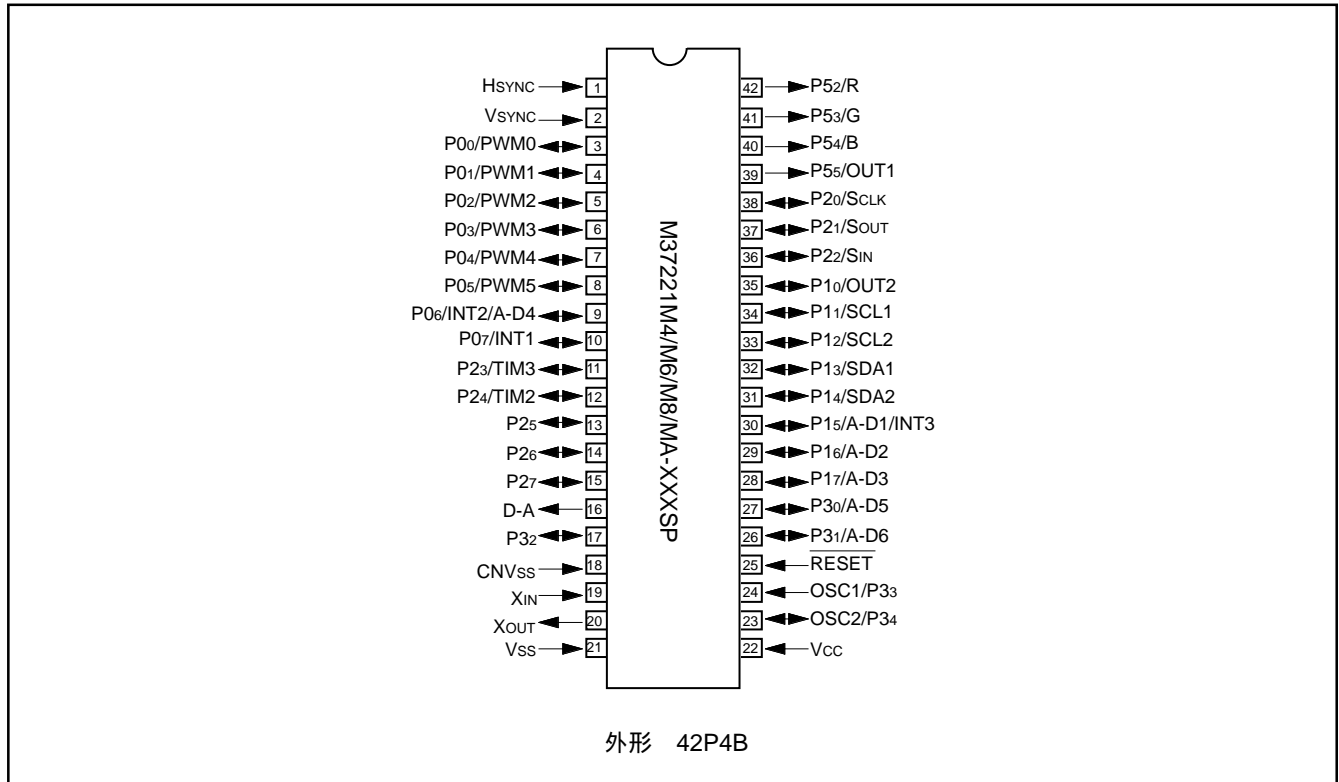


M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

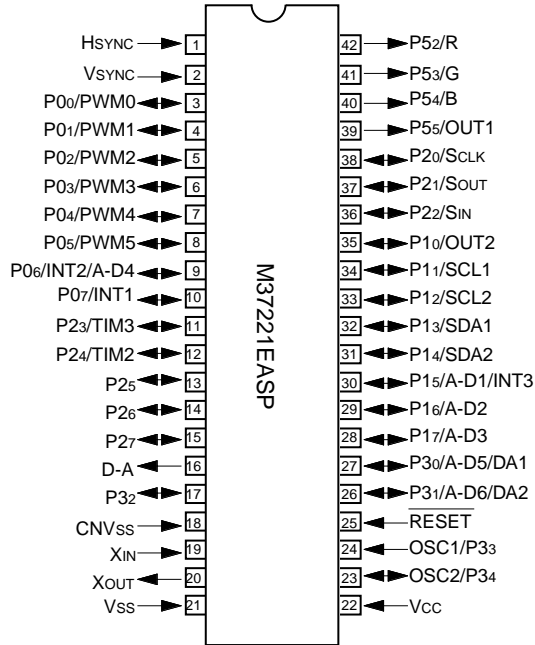
19. 付録

ピン接続図(上面図)

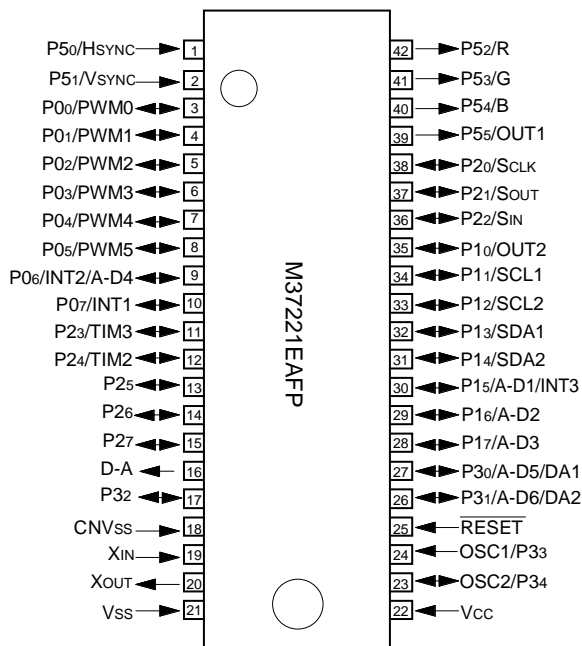


M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER



外形 42P4B



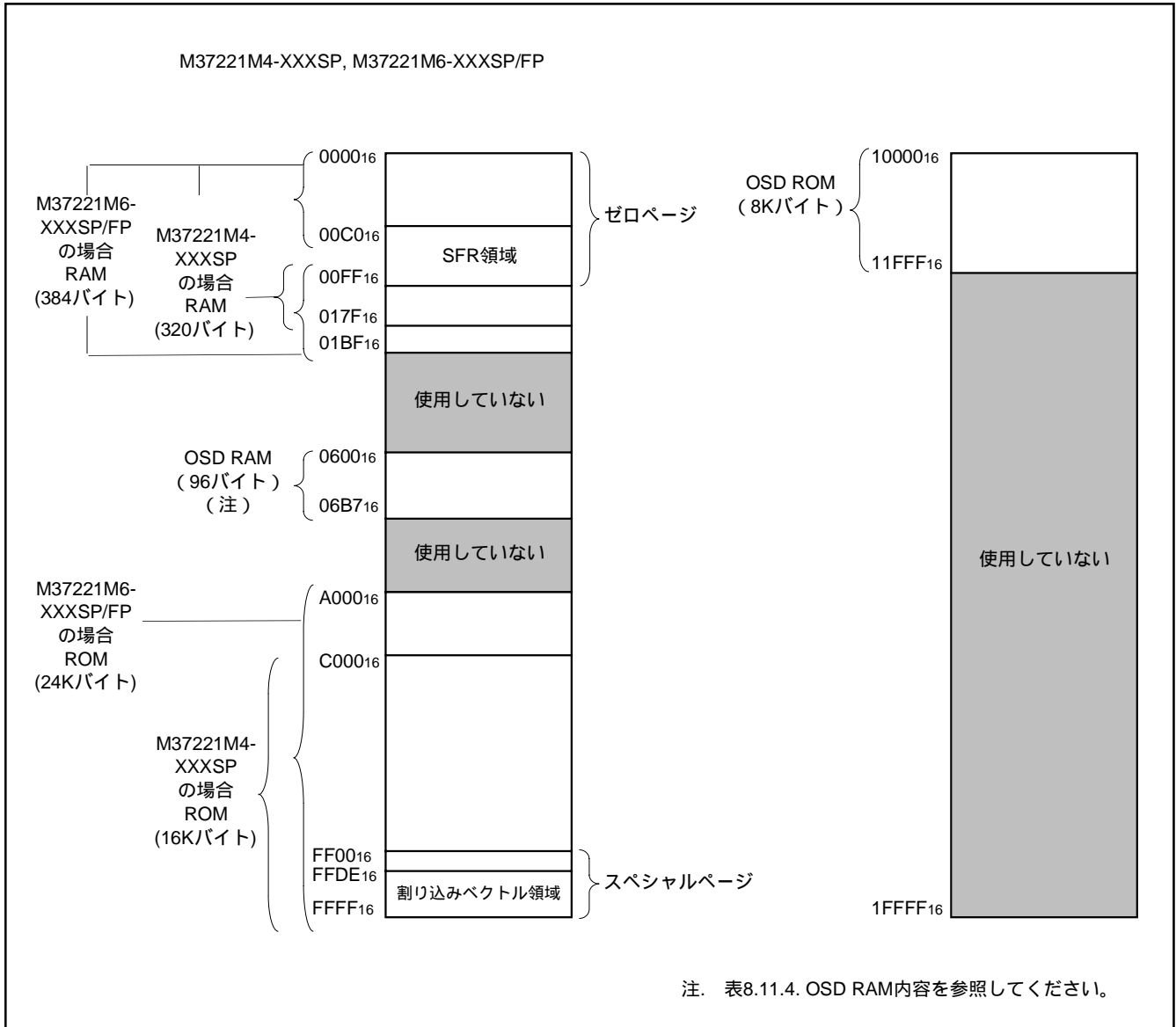
外形 42P2R-A/E

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

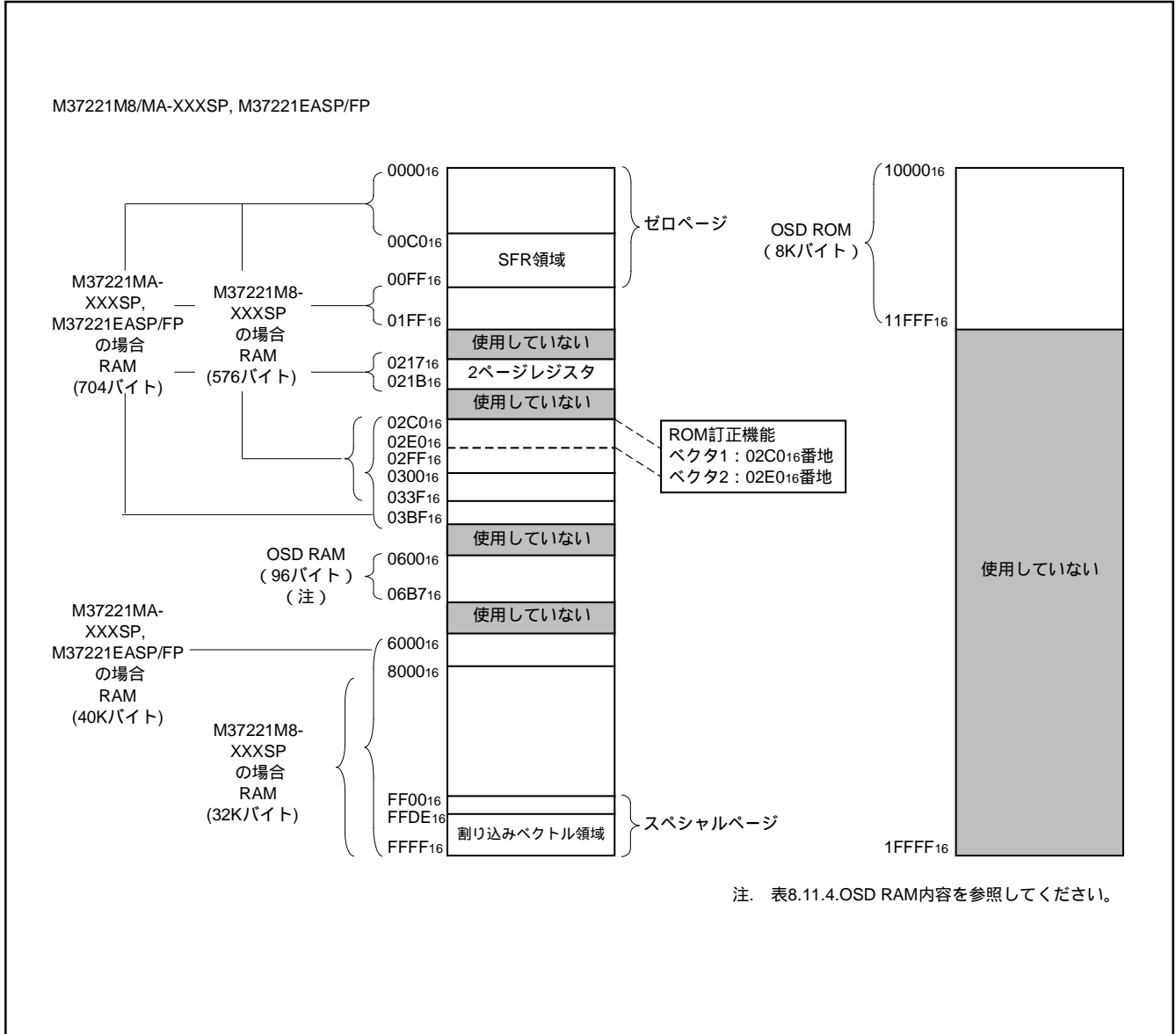
メモリ配置図



三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER



三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

SFR(スペシャルファンクションレジスタ) 及び2ページレジスタメモリマップ

SFR領域 (C0₁₆ ~ DF₁₆番地)

<ビット配置図>

: ファンクションビットあり
 : ファンクションビットなし

<リセット直後の状態>

: リセット直後は "0"
 : リセット直後は "1"
 : リセット直後は不定

: "0" に固定してください。
 ("1" を書き込まないでください。)

: "1" に固定してください。
 ("0" を書き込まないでください。)

番地	レジスタ名	ビット配置図								リセット直後の状態							
		b7	b6	b5	b4	b3	b2	b1	b0	b7	b6	b5	b4	b3	b2	b1	b0
C0 ₁₆	ポートP0(P0)																?
C1 ₁₆	ポートP0方向レジスタ(D0)																00 ₁₆
C2 ₁₆	ポートP1(P1)																?
C3 ₁₆	ポートP1方向レジスタ(D1)																00 ₁₆
C4 ₁₆	ポートP2(P2)																?
C5 ₁₆	ポートP2方向レジスタ(D2)																00 ₁₆
C6 ₁₆	ポートP3(P3)																0 0 0 ? ? ? ? ?
C7 ₁₆	ポートP3方向レジスタ(D3)																00 ₁₆
C8 ₁₆																	?
C9 ₁₆																	?
CA ₁₆	ポートP5(P5)																0 0 ? ? ? ? ? ?
CB ₁₆	ポートP5方向レジスタ(D5)																00 ₁₆
CC ₁₆																	?
CD ₁₆	ポートP3出力モード制御レジスタ(P3S)(注1)									DA2S	DA1S	P31S	P30S				00 ₁₆
CE ₁₆	DA-Hレジスタ(DA-H)																?
CF ₁₆	DA-Lレジスタ(DA-L)																0 0 ? ? ? ? ? ?
D0 ₁₆	PWM0レジスタ(PWM0)																?
D1 ₁₆	PWM1レジスタ(PWM1)																?
D2 ₁₆	PWM2レジスタ(PWM2)																?
D3 ₁₆	PWM3レジスタ(PWM3)																?
D4 ₁₆	PWM4レジスタ(PWM4)																?
D5 ₁₆	PWM出力制御レジスタ1(PW)		PW7	PW6	PW5	PW4	PW3	PW2	PW1	PW0							00 ₁₆
D6 ₁₆	PWM出力制御レジスタ2(PN)						PN4	PN3	PN2								00 ₁₆
D7 ₁₆	I ² Cデータシフトレジスタ(S0)																?
D8 ₁₆	I ² Cアドレスレジスタ(S0D)		SAD6	SAD5	SAD4	SAD3	SAD2	SAD1	SAD0	RBW							00 ₁₆
D9 ₁₆	I ² Cステータスレジスタ(S1)		MST	TRX	BB	PIN	AL	AAS	AD0	LRB							0 0 0 1 0 0 0 ?
DA ₁₆	I ² Cコントロールレジスタ(S10)		BSEL1	BSEL0	10 BIT SAD	ALS	ES0	BC2	BC1	BC0							00 ₁₆
DB ₁₆	I ² Cクロックコントロールレジスタ(S2)		ACK BIT	FAST MODE	CCR4	CCR3	CCR2	CCR1	CCR0								00 ₁₆
DC ₁₆	シリアルI/Oモードレジスタ(SM)			SM6	SM5	0	SM3	SM2	SM1	SM0							00 ₁₆
DD ₁₆	シリアルI/Oレジスタ(SIO)																?
DE ₁₆	DA1変換レジスタ(DA1)(注2)			0	DA15	DA14	DA13	DA12	DA11	DA10							0 0 ? ? ? ? ? ?
DF ₁₆	DA2変換レジスタ(DA2)(注2)			0	DA25	DA24	DA23	DA22	DA21	DA20							0 0 ? ? ? ? ? ?

注1. M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FPの場合、ビット2及びビット3は "0" に固定してください。
 2. M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FPの場合、このレジスタはありません。"00₁₆" に固定してください。

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

SFR領域 (E0₁₆ ~ FF₁₆番地)

<ビット配置図>

: } ファンクションビットあり
ビット名 :

: ファンクションビットなし

: “0” に固定してください。
(“1” を書き込まないでください。)

: “1” に固定してください。
(“0” を書き込まないでください。)

<リセット直後の状態>

: リセット直後は “0”

: リセット直後は “1”

: リセット直後は不定

番地	レジスタ名	ビット配置図								リセット直後の状態								
		b7							b0	b7							b0	
E0 ₁₆	水平位置レジスタ(HR)			HR5	HR4	HR3	HR2	HR1	HR0	00 ₁₆								
E1 ₁₆	垂直位置レジスタ1(CV1)			CV16	CV15	CV14	CV13	CV12	CV11	CV10	0	?	?	?	?	?	?	?
E2 ₁₆	垂直位置レジスタ2(CV2)			CV26	CV25	CV24	CV23	CV22	CV21	CV20	0	?	?	?	?	?	?	?
E3 ₁₆										?								
E4 ₁₆	文字サイズレジスタ(CS)						CS21	CS20	CS11	CS10	0	0	0	0	?	?	?	?
E5 ₁₆	フチドリ選択レジスタ(MD)							MD20		MD10	0	0	0	0	0	?	0	?
E6 ₁₆	色レジスタ0(CO0)	CO07	CO06	CO05	CO04	CO03	CO02	CO01			00 ₁₆							
E7 ₁₆	色レジスタ1(CO1)	CO17	CO16	CO15	CO14	CO13	CO12	CO11			00 ₁₆							
E8 ₁₆	色レジスタ2(CO2)	CO27	CO26	CO25	CO24	CO23	CO22	CO21			00 ₁₆							
E9 ₁₆	色レジスタ3(CO3)	CO37	CO36	CO35	CO34	CO33	CO32	CO31			00 ₁₆							
EA ₁₆	OSD制御レジスタ(CC)	CC7					CC2	CC1	CC0		00 ₁₆							
EB ₁₆										?								
EC ₁₆	OSDポート制御レジスタ(CRTP)	OP7	OP6	OP5	OUT1	OUT2	R/G/B	VSYC	HSYC		00 ₁₆							
ED ₁₆	OSDクロック選択レジスタ(CK)	0	0	0	0	0	0	CK1	CK0		00 ₁₆							
EE ₁₆	A-D制御レジスタ1(AD1)				ADM4		ADM2	ADM1	ADM0		0	0	0	?	0	0	0	0
EF ₁₆	A-D制御レジスタ2(AD2)			ADC5	ADC4	ADC3	ADC2	ADC1	ADC0		00 ₁₆							
F0 ₁₆	タイマ1(TM1)									FF ₁₆								
F1 ₁₆	タイマ2(TM2)									07 ₁₆								
F2 ₁₆	タイマ3(TM3)									FF ₁₆								
F3 ₁₆	タイマ4(TM4)									07 ₁₆								
F4 ₁₆	タイマ12モードレジスタ(T12M)			0	T12M4	T12M3	T12M2	T12M1	T12M0		00 ₁₆							
F5 ₁₆	タイマ34モードレジスタ(T34M)				T34M5	T34M4	T34M3	T34M2	T34M1	T34M0	00 ₁₆							
F6 ₁₆	PWM5レジスタ(PWM5)									?								
F7 ₁₆										?								
F8 ₁₆										?								
F9 ₁₆	割り込み入力極性レジスタ(RE)	0		RE5	RE4	RE3	0	0			0	0	0	0	0	0	0	?
FA ₁₆	テストレジスタ(TEST)	00 ₁₆								00 ₁₆								
FB ₁₆	CPUモードレジスタ(CPUM)	1	1	1	1	1	CM2	0	0		1	1	1	1	1	1	0	0
FC ₁₆	割り込み要求レジスタ1(IREQ1)	IT3R	IICR	VSCR	CRTR	TM4R	TM3R	TM2R	TM1R		00 ₁₆							
FD ₁₆	割り込み要求レジスタ2(IREQ2)	0			MSR		S1R	1T2R	1T1R		00 ₁₆							
FE ₁₆	割り込み制御レジスタ1(ICON1)	IT3E	IICE	VSCE	CRTE	TM4E	TM3E	TM2E	TM1E		00 ₁₆							
FF ₁₆	割り込み制御レジスタ2(ICON2)	0	0	0	MSE	0	S1E	1T2E	1T1E		00 ₁₆							

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

制御レジスタ一覧

制御レジスタ構成図の例と、その中で使用されている略号などの意味を以下に示します。

例

CPUモードレジスタ

b7 b6 b5 b4 b3 b2 b1 b0

				1	1	0	0
--	--	--	--	---	---	---	---

CPUモードレジスタ CPUM(CM) 【00FB₁₆番地】

ビット位置	ビット名	機能	リセット時	ビットの属性
b	0, 1 プロセッサモードビット (CM0, CM1)	b1 b0 0 0 : シングルチップモード 0 1 : } 使用禁止 1 0 : } 1 1 : }	0	R:W
2	スタックページ選択ビット (CM2)	0 : 0ページ 1 : 1ページ	1	R:W
3, 4	これらのビットは“1”に固定してください。		1	R:W
5	このビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は“1”です。		1	R:-
6, 7	クロック切り替えビット (CM6, CM7)	b7 b6 0 0 : f(XIN) = 8 MHz 0 1 : f(XIN) = 12 MHz 1 0 : f(XIN) = 16 MHz 1 1 : 設定しないでください。	0	R:W

■ : 何も配置されていないビット

注1. リセット解除直後の内容
 0 ...リセット解除時“0”
 1 ...リセット解除時“1”
 不定 ...リセット解除時不定

2. ビットの属性...制御レジスタの各ビットの属性は読み出し専用、書き込み専用、又は読み出し及び書き込みの3種類があります。図中ではこれらの属性を次のように表します。

R : 読み出し

R...読み出し可能
-...読み出し不可

W : 書き込み

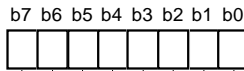
W...書き込み可能
-...書き込み不可
*...ソフトウェアによって“0”にできますが、“1”にはできません。

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

00C1₁₆, 00C3₁₆, 00C5₁₆番地

ポートPi方向レジスタ

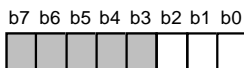


ポートPi方向レジスタ(Di) (i=0,1,2) 【00C1₁₆, 00C3₁₆, 00C5₁₆番地】

b	ビット名	機 能	リセット時	R	W
0	ポートPi方向レジスタ	0 : ポートPi ₀ 入力モード 1 : ポートPi ₀ 出力モード	0	R	W
1		0 : ポートPi ₁ 入力モード 1 : ポートPi ₁ 出力モード	0	R	W
2		0 : ポートPi ₂ 入力モード 1 : ポートPi ₂ 出力モード	0	R	W
3		0 : ポートPi ₃ 入力モード 1 : ポートPi ₃ 出力モード	0	R	W
4		0 : ポートPi ₄ 入力モード 1 : ポートPi ₄ 出力モード	0	R	W
5		0 : ポートPi ₅ 入力モード 1 : ポートPi ₅ 出力モード	0	R	W
6		0 : ポートPi ₆ 入力モード 1 : ポートPi ₆ 出力モード	0	R	W
7		0 : ポートPi ₇ 入力モード 1 : ポートPi ₇ 出力モード	0	R	W

00C7₁₆番地

ポートP3方向レジスタ



ポートP3方向レジスタ(D3) 【00C7₁₆番地】

b	ビット名	機 能	リセット時	R	W
0	ポートP3方向レジスタ	0 : ポートP3 ₀ 入力モード 1 : ポートP3 ₀ 出力モード	0	R	W
1		0 : ポートP3 ₁ 入力モード 1 : ポートP3 ₁ 出力モード	0	R	W
2		0 : ポートP3 ₂ 入力モード 1 : ポートP3 ₂ 出力モード	0	R	W
3~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は不定です。		不定	R	-

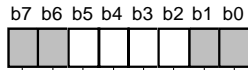
三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

00CB₁₆番地

ポートP5方向レジスタ

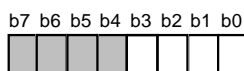


ポートP5方向レジスタ(D5)【00CB₁₆番地】

b	ビット名	機能	リセット時	R	W
0, 1	このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		不定	R	-
2	ポートP5方向レジスタ	0: R信号出力 1: ポートP5 ₂ 出力	0	R	W
3		0: G信号出力 1: ポートP5 ₃ 出力	0	R	W
4		0: B信号出力 1: ポートP5 ₄ 出力	0	R	W
5		0: OUT1信号出力 1: ポートP5 ₅ 出力	0	R	W
6, 7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は不定です。		不定	R	-

00CD₁₆番地

ポートP3出力モード制御レジスタ



ポートP3出力モード制御レジスタ(P3S)【00CD₁₆番地】

b	ビット名	機能	リセット時	R	W
0	P3 ₀ 出力形式選択ビット (P30S)	0: CMOS出力 1: Nチャンネルオープンドレイン出力	0	R	W
1	P3 ₁ 出力形式選択ビット (P31S)	0: CMOS出力 1: Nチャンネルオープンドレイン出力	0	R	W
2	DA1出力許可ビット (DA1S)	0: P3 ₀ 入出力 1: DA1出力	0	R	W
3	DA2出力許可ビット (DA2S)	0: P3 ₁ 入出力 1: DA2出力	0	R	W
4~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

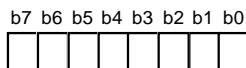
三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

00D5₁₆番地

PWM出力制御レジスタ1

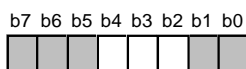


PWM出力制御レジスタ1(PW)【00D5₁₆番地】

b	ビット名	機能	リセット時	R	W
0	DA, PWMカウントソース 選択ビット(PW0)	0 : 供給 1 : 停止	0	R	W
1	DA/PN4出力選択ビット (PW1)	0 : DA出力 1 : PN4出力	0	R	W
2	P0 ₀ /PWM0出力選択ビット (PW2)	0 : P0 ₀ 1 : PWM0出力	0	R	W
3	P0 ₁ /PWM1出力選択ビット (PW3)	0 : P0 ₁ 1 : PWM1出力	0	R	W
4	P0 ₂ /PWM2出力選択ビット (PW4)	0 : P0 ₂ 1 : PWM2出力	0	R	W
5	P0 ₃ /PWM3出力選択ビット (PW5)	0 : P0 ₃ 1 : PWM3出力	0	R	W
6	P0 ₄ /PWM4出力選択ビット (PW6)	0 : P0 ₄ 1 : PWM4出力	0	R	W
7	P0 ₅ /PWM5出力選択ビット (PW7)	0 : P0 ₅ 1 : PWM5出力	0	R	W

00D6₁₆番地

PWM出力制御レジスタ2



PWM出力制御レジスタ2(PN)【00D6₁₆番地】

b	ビット名	機能	リセット時	R	W
0, 1	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
2	DA出力極性選択ビット (PN2)	0 : 正極性 1 : 負極性	0	R	W
3	PWM出力極性選択ビット (PN3)	0 : 正極性 1 : 負極性	0	R	W
4	DA汎用出力選択ビット (PN4)	0 : “L” 出力 1 : “H” 出力	0	R	W
5~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

00D7₁₆番地

I²Cデータシフトレジスタ

b7 b6 b5 b4 b3 b2 b1 b0



I²Cデータシフトレジスタ(S0) 【00D7₁₆番地】

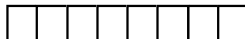
b	ビット名	機 能	リセット時	R : W
0~7	D0~D7	受信データの格納、又は送信データを書き込むための8ビットのシフトレジスタ	不定	R : W

注. MSTビットを“0”(スレープモード)にしてからI²Cデータシフトレジスタにデータを書き込む場合、8マシンサイクル以上の間隔を確保してください。

00D8₁₆番地

I²Cアドレスレジスタ

b7 b6 b5 b4 b3 b2 b1 b0



I²Cアドレスレジスタ(S0D) 【00D8₁₆番地】

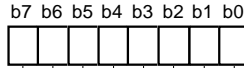
b	ビット名	機 能	リセット時	R : W
0	リード/ライトビット (RBW)	<10ビットアドレッシングモード(スレープモード)時のみ> アドレスデータの最下位ビットと比較されます。 0: スタートコンディション後のスレープアドレスの第1バイトを待機 (リード状態) 1: リスタートコンディション後のスレープアドレスの第1バイトを待機 (リード状態)	0	R : -
1~7	スレープアドレス (SAD0~SAD6)	<両モード時> アドレスデータと比較されます。	0	R : W

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

00D9₁₆番地

I²Cステータスレジスタ



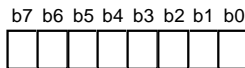
I²Cステータスレジスタ(S1) 【00D9₁₆番地】

b	ビット名	機 能	リセット時	R	W
0	最終受信ビット(LRB)	0: 最終ビット = "0" 1: 最終ビット = "1" (注)	不定	R	-
1	ジェネラルコール検出フラグ (AD0)	0: ジェネラルコール未検出 1: ジェネラルコール検出 (注)	0	R	-
2	スレーブアドレス比較フラグ (AAS)	0: アドレス不一致 1: アドレス一致 (注)	0	R	-
3	アービトレーション・ロスト検出フラグ(AL)	0: 未検出 1: 検出 (注)	0	R	-
4	I ² C-BUSインタフェース 割り込み要求ビット(PIN)	0: 割り込み要求あり 1: 割り込み要求なし	1	R	W
5	バスビジーフラグ(BB)	0: バスフリー 1: バスビジー	0	R	W
6,7	通信モード指定ビット (TRX,MST)	b7 b6 0 0: スレーブ受信モード 0 1: スレーブ送信モード 1 0: マスタ受信モード 1 1: マスタ送信モード	0	R	W

注: これらのビット又はフラグは読み出せますが、書き込めません。

00DA₁₆番地

I²Cコントロールレジスタ



I²Cコントロールレジスタ(S1D) 【00DA₁₆番地】

b	ビット名	機 能	リセット時	R	W
0~2	ビットカウンタ (送/受信ビット数) (BC0 - BC2)	b2 b1 b0 0 0 0: 8 0 0 1: 7 0 1 0: 6 0 1 1: 5 1 0 0: 4 1 0 1: 3 1 1 0: 2 1 1 1: 1	0	R	W
3	I ² C-BUSインタフェース 使用許可ビット(ESO)	0: 使用禁止 1: 使用許可	0	R	W
4	データフォーマット選択ビット (ALS)	0: アドレッシングフォーマット 1: データフォーマット	0	R	W
5	アドレッシングフォーマット 選択ビット(10BIT SAD)	0: 7ビットアドレッシングフォーマット 1: 10ビットアドレッシングフォーマット	0	R	W
6,7	I ² C-BUSインタフェースとポートの接続制御ビット (BSEL0,BSEL1)	b7 b6 接続ポート (注) 0 0: なし 0 1: SCL1,SDA1 1 0: SCL2,SDA2 1 1: SCL1,SDA1,SCL2,SDA2	0	R	W

三菱マイクロコンピュータ

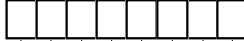
M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

00DB₁₆番地

I²Cクロックコントロールレジスタ

b7 b6 b5 b4 b3 b2 b1 b0



I²Cクロックコントロールレジスタ(S2)【00DB₁₆番地】

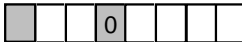
b	ビット名	機 能	リセット時	R	W	
0~4	SCL周波数制御ビット (CCR0~CCR4)	レジスタ値 b4~b0	標準 クロックモード	高速 クロックモード	0	R W
		00~02	禁止	禁止		
		03	禁止	333		
		04	禁止	250		
		05	100	400(注)		
		06	83.3	166		
		⋮	500/CCR値	1000/CCR値		
		1D	17.2	34.5		
		1E	16.6	33.3		
		1F	16.1	32.3		
			(=4MHz,単位:KHz)			
5	SCLモード指定ビット (FAST MODE)	0: 標準クロックモード 1: 高速クロックモード	0	R	W	
6	アックビット (ACK BIT)	0: アック返す 1: アック返さない	0	R	W	
7	アッククロックビット (ACK)	0: アッククロックなし 1: アッククロックあり	0	R	W	

注. 高速クロックモード,400KHz時のデューティは“0”期間:“1”期間=3:2
それ以外のデューティは“0”期間:“1”期間=1:1

00DC₁₆番地

シリアル/Oモードレジスタ

b7 b6 b5 b4 b3 b2 b1 b0



シリアル/Oモードレジスタ(SM)【00DC₁₆番地】

b	ビット名	機 能	リセット時	R	W
0, 1	内部同期クロック選択 ビット(SM0,SM1)	b1b0 00: f(X _{IN})/4 01: f(X _{IN})/16 10: f(X _{IN})/32 11: f(X _{IN})/64	0	R	W
2	同期クロック選択ビット (SM2)	0: 外部クロック 1: 内部クロック	0	R	W
3	シリアル/Oポート選択 ビット(SM3)	0: P20, P21 1: SCLK, SOUT	0	R	W
4	このビットは“0”に固定してください。		0	R	W
5	転送方向選択ビット (SM5)	0: 最下位ビット(LSB)から転送 1: 最上位ビット(MSB)から転送	0	R	W
6	シリアル入力端子選択 ビット(SM6)	0: S _{IN} 端子からの入力信号 1: S _{OUT} 端子からの入力信号	0	R	W
7	このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

00E1₁₆, 00E2₁₆番地

垂直位置レジスタ

b7 b6 b5 b4 b3 b2 b1 b0



垂直位置レジスタ_i (CV_i) (i=1, 2) 【00E1₁₆,00E2₁₆番地】

b	ビット名	機能	リセット時	R	W
0~6	垂直表示開始位置 (CV _i : CV _{i0} ~ CV _{i6})	128段階(00 ₁₆ ~ 7F ₁₆)	不定	R	W
7	このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は "0" です。		0	R	-

00E4₁₆番地

文字サイズレジスタ

b7 b6 b5 b4 b3 b2 b1 b0



文字サイズレジスタ(CS) 【00E4₁₆番地】

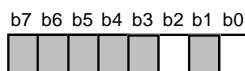
b	ビット名	機能	リセット時	R	W
0, 1	ブロック1文字サイズ選択 ビット (CS10,CS11)	00 : 小サイズ文字 01 : 中サイズ文字 10 : 大サイズ文字 11 : 設定しないでください	不定	R	W
2, 3	ブロック2文字サイズ選択 ビット (CS20,CS21)	00 : 小サイズ文字 01 : 中サイズ文字 10 : 大サイズ文字 11 : 設定しないでください	不定	R	W
4~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は "0" です。		0	R	-

三菱マイクロコンピュータ
M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP
M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

00E5₁₆番地

フチドリ選択レジスタ

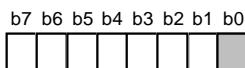


フチドリ選択レジスタ(MD)【00E5₁₆番地】

b	ビット名	機能	リセット時	R:W
0	ブロック1OUT1出力フチドリ選択ビット(MD10)	0: R, G, Bと同じ出力 1: フチドリ出力	不定	R:W
1	このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R: -
2	ブロック2OUT1出力フチドリ選択ビット(MD20)	0: R, G, Bと同じ出力 1: フチドリ出力	不定	R:W
3~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R: -

00E6₁₆ ~ 00E9₁₆番地

色レジスタ*i*



色レジスタ*i*(CO*i*) (i=0~3)【00E6₁₆ ~ 00E9₁₆番地】

b	ビット名	機能	リセット時	R:W
0	このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R: -
1	B信号出力選択ビット(CO <i>i</i> 1)	0: 文字出力なし 1: 文字出力あり	0	R:W
2	G信号出力選択ビット(CO <i>i</i> 2)	0: 文字出力なし 1: 文字出力あり	0	R:W
3	R信号出力選択ビット(CO <i>i</i> 3)	0: 文字出力なし 1: 文字出力あり	0	R:W
4	B信号出力(背景)選択ビット(CO <i>i</i> 4)(注1)	0: 文字背景出力なし 1: 文字背景出力あり	0	R:W
5	OUT1信号出力制御ビット(CO <i>i</i> 5)(注1, 2)	0: 文字出力 1: ブランク出力	0	R:W
6	G信号出力(背景)選択ビット(CO <i>i</i> 6)	0: 文字背景出力なし 1: 文字背景出力あり	0	R:W
7	R信号出力(背景)選択ビット(CO <i>i</i> 7)(注2)	0: 文字背景出力なし 1: 文字背景出力あり	0	R:W

- 注1. ビット5=“0”かつビット4=“1”の場合、OUT1端子から文字と同じ出力又はフチドリ出力があります。
ビット5=“0”かつビット4=“0”は設定しないでください。
2. ビット7=“1”かつビット5=“0”の場合のみ、OUT1端子からの出力があります。

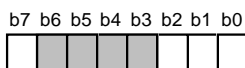
三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

00EA₁₆番地

OSD制御レジスタ



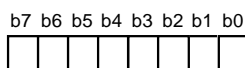
OSD制御レジスタ(CC) 【00EA₁₆番地】

b	ビット名	機 能	リセット時	R W
0	全ブロック表示制御ビット (CC0) (注)	0: 全ブロック表示オフ 1: 全ブロック表示オン	0	R W
1	ブロック1表示制御ビット (CC1)	0: ブロック1表示オフ 1: ブロック1表示オン	0	R W
2	ブロック2表示制御ビット (CC2)	0: ブロック2表示オフ 1: ブロック2表示オン	0	R W
3~6	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R -
7	P1 ₀ /OUT2端子切り替えビット(CC7)	0: P1 ₀ 1: OUT2	0	R W

注: 全ブロック表示制御ビットは各ブロック表示制御ビットに対しANDで働きます。

00EC₁₆番地

OSDポート制御レジスタ



OSDポート制御レジスタ(CRTP) 【00EC₁₆番地】

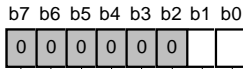
b	ビット名	機 能	リセット時	R W
0	HSYNC入力極性切り替えビット(HSYC)	0: 正極性入力 1: 負極性入力	0	R W
1	VSYNC入力極性切り替えビット(VSYC)	0: 正極性入力 1: 負極性入力	0	R W
2	R/G/B出力極性切り替えビット(R/G/B)	0: 正極性出力 1: 負極性出力	0	R W
3	OUT2出力極性切り替えビット(OUT2)	0: 正極性出力 1: 負極性出力	0	R W
4	OUT1出力極性切り替えビット(OUT1)	0: 正極性出力 1: 負極性出力	0	R W
5	R信号出力切り替えビット(OP5)	0: R信号出力 1: MUTE信号出力	0	R W
6	G信号出力切り替えビット(OP6)	0: G信号出力 1: MUTE信号出力	0	R W
7	B信号出力切り替えビット(OP7)	0: B信号出力 1: MUTE信号出力	0	R W

三菱マイクロコンピュータ M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

00ED₁₆番地

OSDクロック選択レジスタ



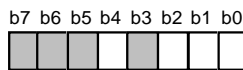
OSDクロック選択レジスタ(CK) 【00ED₁₆番地】

b	ビット名	機 能	リット時	R	W
0, 1	OSDクロック 選択ビット (CK0, CK1)	b1 b0	機 能		
		0 0	OSC1とOSC2端子間にRC又はLCを接続することによって、表示用クロックとします。		
		0 1	OSD発振周波数 =f(X _{IN})	メインクロックを表示用クロックとするため、発振周波数が限定されます。そのため、表示の横（水平）方向の文字のサイズも限定されます。このとき、OSC1、OSC2端子はそれぞれ入力ポートP3 ₃ , P3 ₄ として使用できます。	
		1 0		OSD発振周波数 =f(X _{IN})/1.5	
1 1	OSC1とOSC2端子間に、下記を接続することによって、OSD用クロックとします。 ・OSD専用のセラミック共振子 ・OSD専用の水晶共振子と帰還抵抗（注）				
2~7	これらのビットは、“0”に固定してください。		0	R	W

注 . X_{IN}とX_{OUT}端子間にOSD専用のセラミック共振子又は水晶共振子が別途必要です。

00EE₁₆番地

A-D制御レジスタ1



A-D制御レジスタ1 (AD1) 【00EE₁₆番地】

b	ビット名	機 能	リット時	R	W
0~2	アナログ入力端子選択 ビット (ADM0 ~ ADM2)	b2 b1 b0 0 0 0 : A-D1 0 0 1 : A-D2 0 1 0 : A-D3 0 1 1 : A-D4 1 0 0 : A-D5 1 0 1 : A-D6 1 1 0 : 設定禁止 1 1 1 : 設定禁止	0	R	W
3	このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
4	コンパレート結果格納 ビット(ADM4)	0 : 入力電圧 < 比較電圧 1 : 入力電圧 > 比較電圧	不定	R	-
5~7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

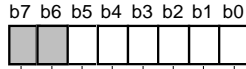
三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

00EF₁₆番地

A-D制御レジスタ2

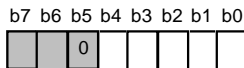


A-D制御レジスタ2 (AD2) 【00EF₁₆番地】

b	ビット名	機 能	例外時	R	W																																																								
0-5	D-A変換器設定ビット (ADC0 - ADC5)	<table border="1" style="font-size: small;"> <thead> <tr> <th>b5</th> <th>b4</th> <th>b3</th> <th>b2</th> <th>b1</th> <th>b0</th> <th>機 能</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>: 1/128Vcc</td> </tr> <tr> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> <td>: 3/128Vcc</td> </tr> <tr> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> <td>: 5/128Vcc</td> </tr> <tr> <td></td> <td></td> <td></td> <td></td> <td></td> <td></td> <td>⋮</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>0</td> <td>1</td> <td>: 123/128Vcc</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>0</td> <td>: 125/128Vcc</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>: 127/128Vcc</td> </tr> </tbody> </table>	b5	b4	b3	b2	b1	b0	機 能	0	0	0	0	0	0	: 1/128Vcc	0	0	0	0	0	1	: 3/128Vcc	0	0	0	0	1	0	: 5/128Vcc							⋮	1	1	1	1	0	1	: 123/128Vcc	1	1	1	1	1	0	: 125/128Vcc	1	1	1	1	1	1	: 127/128Vcc	0	R	W
b5	b4	b3	b2	b1	b0	機 能																																																							
0	0	0	0	0	0	: 1/128Vcc																																																							
0	0	0	0	0	1	: 3/128Vcc																																																							
0	0	0	0	1	0	: 5/128Vcc																																																							
						⋮																																																							
1	1	1	1	0	1	: 123/128Vcc																																																							
1	1	1	1	1	0	: 125/128Vcc																																																							
1	1	1	1	1	1	: 127/128Vcc																																																							
6, 7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-																																																								

00F4₁₆番地

タイマ12モードレジスタ



タイマ12モードレジスタ(T12M) 【00F4₁₆番地】

b	ビット名	機 能	例外時	R	W
0	タイマ1カウントソース 選択ビット(T12M0)	0: f(X _{IN})/16 1: f(X _{IN})/4096	0	R	W
1	タイマ2カウントソース 選択ビット(T12M1)	0: 内部クロックソース 1: TIM2外部クロックソース	0	R	W
2	タイマ1カウント停止 ビット(T12M2)	0: 動作 1: 停止	0	R	W
3	タイマ2カウント停止 ビット(T12M3)	0: 動作 1: 停止	0	R	W
4	タイマ2内部カウントソース 選択ビット(T12M4)	0: f(X _{IN})/16 1: タイマ1オーバフロー信号	0	R	W
5	このビットは“0”に固定してください。		0	R	W
6, 7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

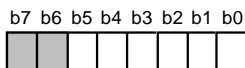
三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

00F5₁₆番地

タイマ34モードレジスタ

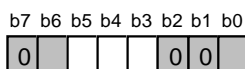


タイマ34モードレジスタ(T34M) 【00F5₁₆番地】

b	ビット名	機能	ビット時	R	W
0	タイマ3カウントソース 選択ビット(T34M0)	0: $f(X_{IN})/16$ 1: 外部クロックソース	0	R	W
1	タイマ4内部カウントソース 選択ビット(T34M1)	0: タイマ3オーバフロー信号 1: $f(X_{IN})/16$	0	R	W
2	タイマ3カウント停止 ビット(T34M2)	0: 動作 1: 停止	0	R	W
3	タイマ4カウント停止 ビット(T34M3)	0: 動作 1: 停止	0	R	W
4	タイマ4カウントソース 選択ビット(T34M4)	0: 内部クロックソース 1: $f(X_{IN})/2$	0	R	W
5	タイマ3外部カウントソース 選択ビット(T34M5)	0: TIM3端子入力 1: Hsync端子入力	0	R	W
6, 7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-

00F9₁₆番地

割り込み入力極性レジスタ



割り込み入力極性レジスタ(RE) 【00F9₁₆番地】

b	ビット名	機能	ビット時	R	W
0	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
1, 2	これらのビットは“0”に固定してください。		0	R	W
3	INT1極性切り替えビット (RE3)	0: 正極性 1: 負極性	0	R	W
4	INT2極性切り替えビット (RE4)	0: 正極性 1: 負極性	0	R	W
5	INT3極性切り替えビット (RE5)	0: 正極性 1: 負極性	0	R	W
6	このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
7	このビットは“0”に固定してください。		0	R	W

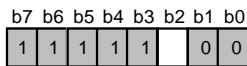
三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

00FB₁₆番地

CPUモードレジスタ



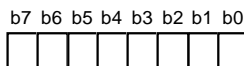
CPUモードレジスタ (CM) 【00FB₁₆番地】

b	ビット名	機 能	リセット時	R:W
0, 1	これらのビットは“0”に固定してください。		不定	R:W
2	スタックページ選択ビット (CM2)(注)	0: 0ページ 1: 1ページ	1	R:W
3~7	これらのビットは“1”に固定してください。		不定	R:W

注. このビットはリセット解除時、“1”となるため、プログラム作成時ご注意ください。

00FC₁₆番地

割り込み要求レジスタ1



割り込み要求レジスタ1(IREQ1) 【00FC₁₆番地】

b	ビット名	機 能	リセット時	R:W
0	タイマ1割り込み要求ビット (TM1R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R:*
1	タイマ2割り込み要求ビット (TM2R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R:*
2	タイマ3割り込み要求ビット (TM3R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R:*
3	タイマ4割り込み要求ビット (TM4R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R:*
4	OSD割り込み要求ビット (CRTR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R:*
5	Vsync割り込み要求ビット (VSCR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R:*
6	マルチマスタI ² C-BUS割り込み要求ビット(IICR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R:*
7	INT3外部割り込み要求ビット (IT3R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R:*

*ソフトウェアによって“0”にできますが、“1”にはできません。

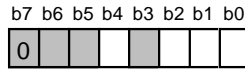
三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

00FD₁₆番地

割り込み要求レジスタ2



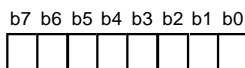
割り込み要求レジスタ2(IREQ2) 【00FD₁₆番地】

b	ビット名	機 能	リセット時	R	W
0	INT1外部割り込み要求ビット (IT1R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
1	INT2外部割り込み要求ビット (IT2R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
2	シリアルI/O割り込み要求ビット(S1R)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
3	このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
4	f(XIN)/4096割り込み要求ビット(MSR)	0: 割り込み要求なし 1: 割り込み要求あり	0	R	*
5, 6	このビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R	-
7	このビットは“0”に固定してください。		0	R	W

*ソフトウェアによって“0”にできますが、“1”にはできません。

00FE₁₆番地

割り込み制御レジスタ1



割り込み制御レジスタ1(ICON1) 【00FE₁₆番地】

b	ビット名	機 能	リセット時	R	W
0	タイマ1割り込み許可ビット (TM1E)	0: 割り込み禁止 1: 割り込み許可	0	R	W
1	タイマ2割り込み許可ビット (TM2E)	0: 割り込み禁止 1: 割り込み許可	0	R	W
2	タイマ3割り込み許可ビット (TM3E)	0: 割り込み禁止 1: 割り込み許可	0	R	W
3	タイマ4割り込み許可ビット (TM4E)	0: 割り込み禁止 1: 割り込み許可	0	R	W
4	OSD割り込み許可ビット (CRTE)	0: 割り込み禁止 1: 割り込み許可	0	R	W
5	Vsync割り込み要求ビット (VSCE)	0: 割り込み禁止 1: 割り込み許可	0	R	W
6	マルチマスタI ² C-BUS割り込み要求ビット(IICE)	0: 割り込み禁止 1: 割り込み許可	0	R	W
7	INT3外部割り込み許可ビット (IT3E)	0: 割り込み禁止 1: 割り込み許可	0	R	W

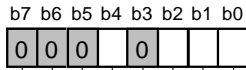
三菱マイクロコンピュータ

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

00FF₁₆番地

割り込み制御レジスタ2

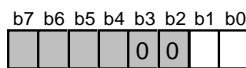


割り込み制御レジスタ2(ICON2) 【00FF₁₆番地】

b	ビット名	機 能	リセット時	R : W
0	INT1外部割り込み許可ビット (IT1E)	0 : 割り込み禁止 1 : 割り込み許可	0	R : W
1	INT2外部割り込み許可ビット (IT2E)	0 : 割り込み禁止 1 : 割り込み許可	0	R : W
2	シリアルI/O割り込み許可ビット(S1E)	0 : 割り込み禁止 1 : 割り込み許可	0	R : W
3	このビットは“0”に固定してください。		0	R : W
4	f(X _{IN})/4096割り込み許可ビット(MSE)	0 : 割り込み禁止 1 : 割り込み許可	0	R : W
5-7	これらのビットは“0”に固定してください。		0	R : W

021B₁₆番地

ROM訂正許可レジスタ



ROM訂正許可レジスタ(RCR) 【021B₁₆番地】

b	ビット名	機 能	リセット時	R : W
0	ベクタ1許可ビット (RCR0)	0 : 使用禁止 1 : 使用許可	0	R : W
1	ベクタ2許可ビット (RCR1)	0 : 使用禁止 1 : 使用許可	0	R : W
2, 3	これらのビットは“0”に固定してください。		0	R : W
4-7	これらのビットには何も配置されていません。 書き込み不可で、読み出した場合、その内容は“0”です。		0	R : -

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

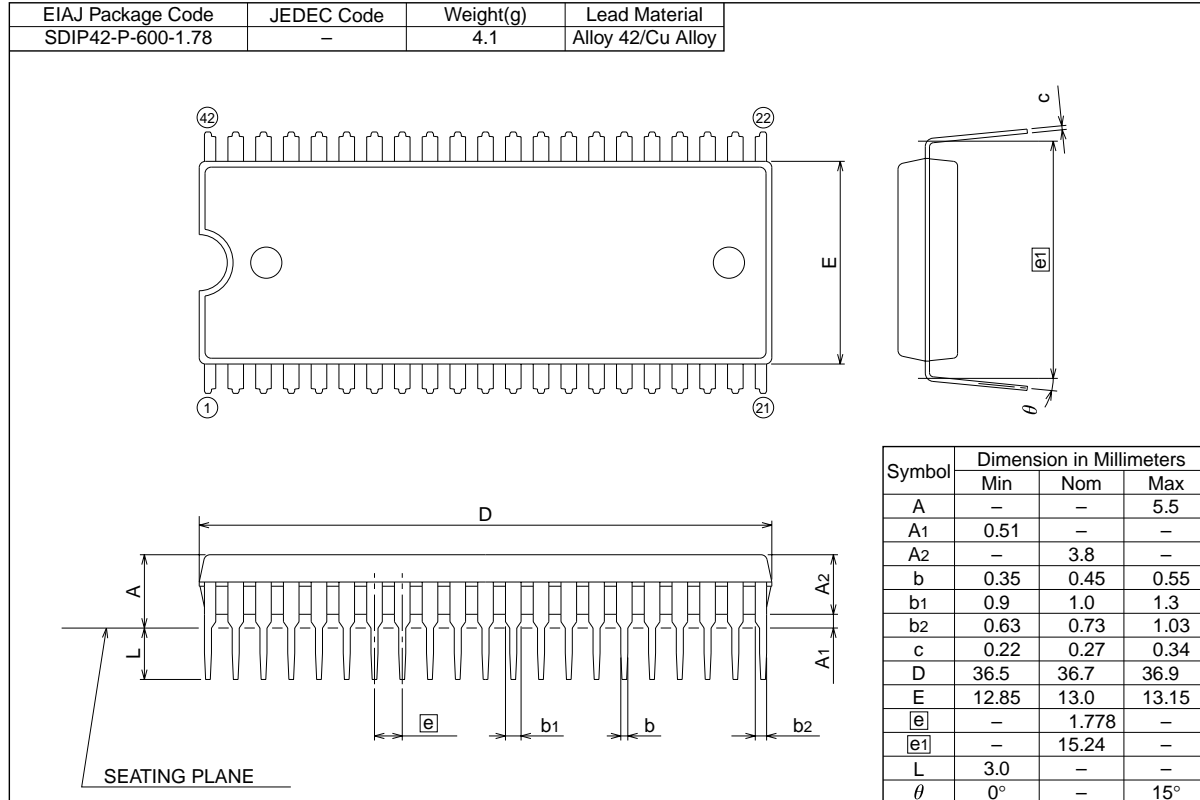
SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

20. パッケージ外形寸法図

42P4B

(MMP)

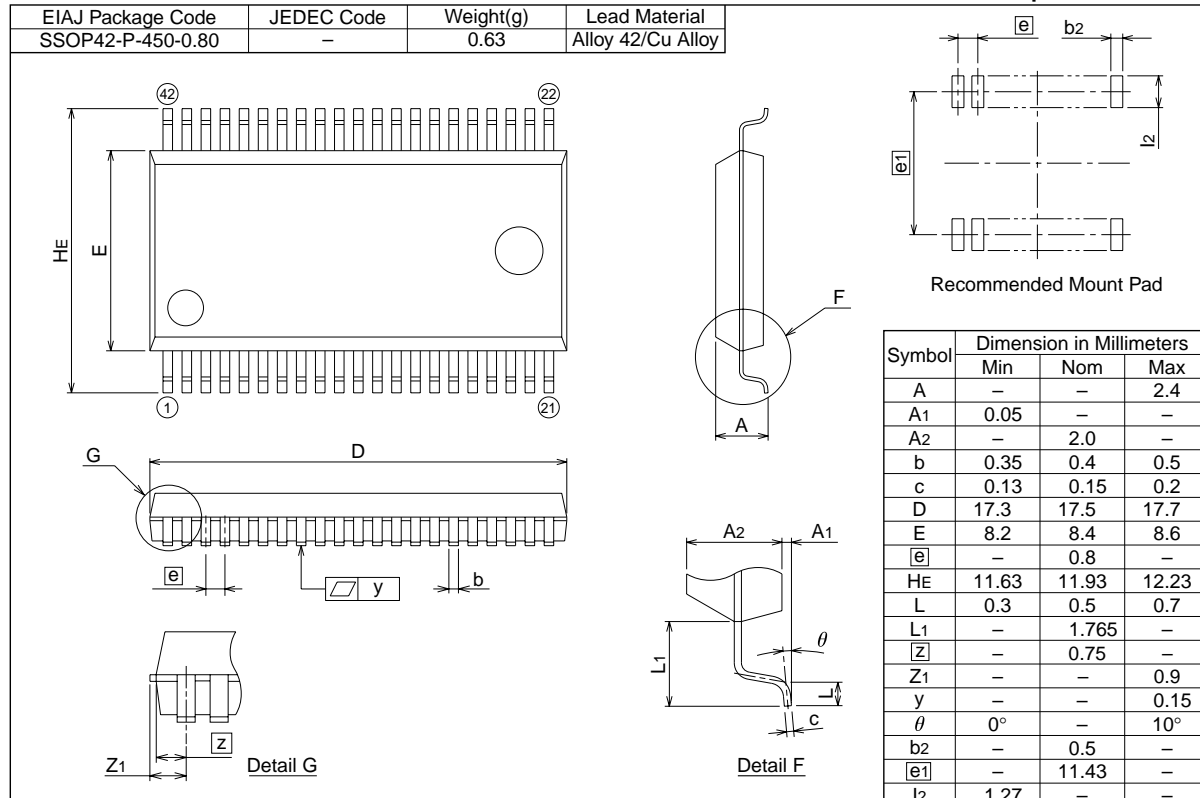
Plastic 42pin 600mil SDIP



42P2R-A

(MMP)

Plastic 42pin 450mil SSOP



M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP M37221EASP/FP

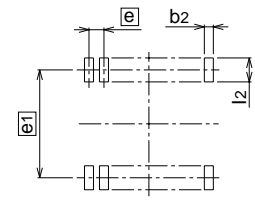
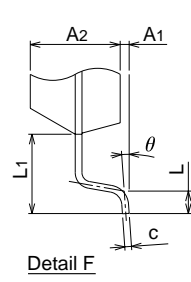
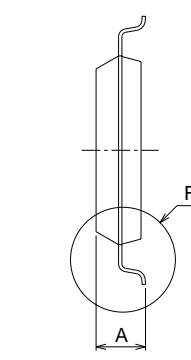
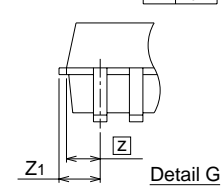
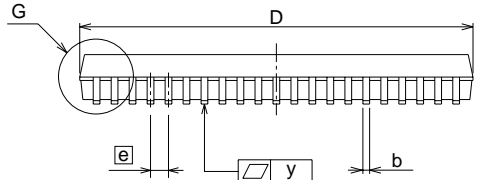
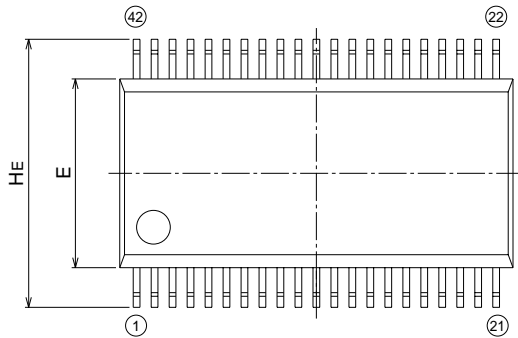
SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

42P2R-E

(MMP)

Plastic 42pin 450mil SSOP

EIAJ Package Code	JEDEC Code	Weight(g)	Lead Material
SSOP42-P-450-0.80	-	-	Cu Alloy+42 Alloy



Recommended Mount Pad

Symbol	Dimension in Millimeters		
	Min	Nom	Max
A	-	-	2.4
A1	0.05	-	-
A2	-	2.0	-
b	0.25	0.3	0.4
c	0.13	0.15	0.2
D	17.3	17.5	17.7
E	8.2	8.4	8.6
e	-	0.8	-
HE	11.63	11.93	12.23
L	0.3	0.5	0.7
L1	-	1.765	-
Z	-	0.75	-
Z1	-	-	0.9
y	-	-	0.15
theta	0°	-	10°
b2	-	0.5	-
e1	-	11.43	-
l2	1.27	-	-

三菱マイクロコンピュータ
M37221M6/MA-XXXSP
M37221EFSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

株式会社ルネサステクノロジー 東京都千代田区大手町 2-6-2 〒100-0004

安全設計に関するお願い	<p>弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。</p>
本資料ご利用の際の留意事項	<ul style="list-style-type: none">本資料は、お客様が用途に応じた適切な三菱半導体製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について三菱電機が所有する知的財産権その他の権利の実施、使用を許諾するものではありません。本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、三菱電機は責任を負いません。本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、三菱電機は、予告なしに、本資料に記載した製品または仕様を変更することがあります。三菱半導体製品のご購入に当たりましては、事前に三菱電機または特約店へ最新の情報をご確認頂きますとともに、三菱電機半導体情報ホームページ (http://www.semicon.melco.co.jp/) などを通じて公開される情報に常にご注意ください。本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、三菱電機はその責任を負いません。本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。三菱電機は、適用可否に対する責任を負いません。本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際は、三菱電機または特約店へ照会ください。本資料の転載、複製については、文書による三菱電機の事前の承諾が必要です。本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたら三菱電機または特約店までご照会ください。

改訂履歴

M37221M4/M8/MA-XXXSP, M37221M6-XXXSP/FP,
M37221EASP/FP (Rev.1.0) 和文データシート

Rev. No.	改訂内容	Rev. date
1.0	PDF ファイル初版発行	0103