

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

お客様各位

資料中の「三菱電機」、「三菱XX」等名称の株式会社ルネサス テクノロジへの変更について

2003年4月1日を以って株式会社日立製作所及び三菱電機株式会社のマイコン、ロジック、アナログ、ディスクリート半導体、及びDRAMを除くメモリ(フラッシュメモリ・SRAM等)を含む半導体事業は株式会社ルネサス テクノロジに承継されました。

従いまして、本資料中には「三菱電機」、「三菱電機株式会社」、「三菱半導体」、「三菱XX」といった表記が残っておりますが、これらの表記は全て「株式会社ルネサス テクノロジ」に変更されておりますのでご理解の程お願い致します。尚、会社商標・ロゴ・コーポレートステートメント以外の内容については一切変更しておりませんので資料としての内容更新ではありません。

注:「高周波・光素子事業、パワーデバイス事業については三菱電機にて引き続き事業運営を行います。」

2003年4月1日
株式会社ルネサス テクノロジ
カスタマサポート部

三菱マイクロコンピュータ M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

概要

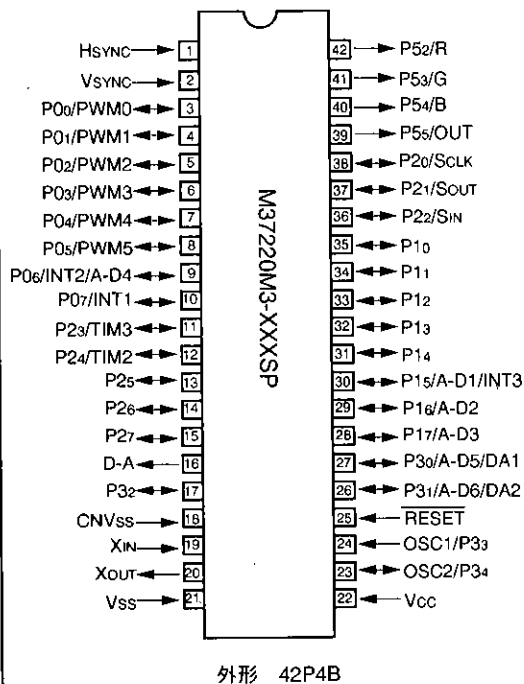
M37220M3-XXXSPは、シリコンゲートCMOSプロセスを採用したシングルチップマイクロコンピュータで42ピンシュリンクプラスチックモールドDIPに収められています。このシングルチップマイクロコンピュータは、ROM、RAM、I/Oを同一メモリ空間とするシンプルな命令体系を持った専用マイクロコンピュータです。

PWM出力機能、OSD機能などを備えていますので選局システムに最適です。

特長

- 基本機械語命令 71
- メモリ容量
 - ROM 12Kバイト
 - RAM 256バイト
 - CRT表示用ROM 4Kバイト
 - CRT表示用RAM 80バイト
- 命令実行時間(最短命令、8MHz時) 0.5 μ s(最小)
- 単一電源 5V \pm 10%
- 低消費電力 動作時(電源電圧5.5V、発振周波数8MHz、CRT表示時) 165mW
- サブルーチンネステイング 最大96レベル
- 割り込み 13要因 13ベクタ
- 8ビットタイマ 4本
- プログラマブル入出力
 - (ポートP0, P1, P2, P30~P32) 27本
- 入力ポート(ポートP33, P34) 2本
- 出力ポート(ポートP52~P55) 4本
- 12V耐圧ポート 6本
- LED駆動ポート 4本
- シリアルI/O 8ビット \times 1本
- A-D比較器(分解能6ビット) 6チャンネル
- D-A変換器(分解能6ビット) 2本
- PWM出力回路 14ビット \times 1本、8ビット \times 6本

ピン接続図(上面図)



● CRT表示機能

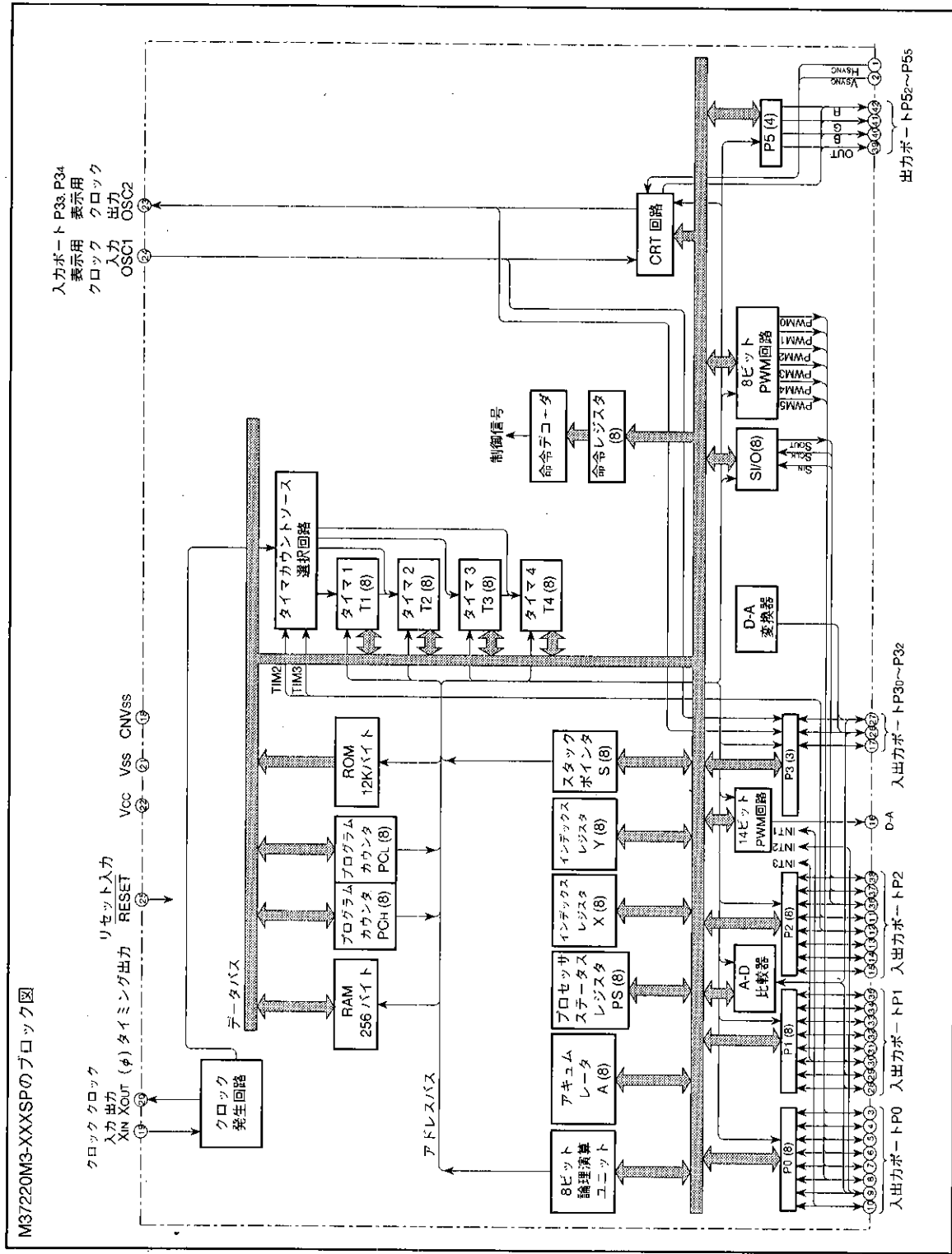
- 表示文字数 20文字 \times 2行
(最大16行表示可能)
- 文字種類 128種類
- 文字構成 12 \times 16ドット
- 文字サイズ 3種類
- 文字色種類(文字単位の色指定可能)
最大7種類(R, G, B)
- ラスターの色指定可能(最大7種類)
- 表示位置指定可能 水平 64段階
垂直 128段階
- 縦横フチドリ可能

応用

TV

三菱マイクロコンピュータ
M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER



三菱マイクロコンピュータ
M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

M37220M3-XXXSPの性能概要

項 目		性 能	
基本命令数		71	
命令実行時間		0.5 μ s (最短命令, 発振周波数8MHz時)	
クロック周波数		8MHz (最大)	
メモリ容量	ROM	12Kバイト	
	RAM	256バイト	
	CRT ROM	4Kバイト	
	CRT RAM	80バイト	
入出力ポート	P0	入出力	8ビット×1 (Nチャンネルオープンドレイン出力形式, PWM出力, INT入力, A-D入力と兼用)
	P10~P17	入出力	8ビット×1 (CMOS入出力形式, A-D入力, INT入力と兼用)
	P20, P21	入出力	2ビット×1 (CMOS入出力又はNチャンネルオープンドレイン出力形式, シリアル出力と兼用)
	P22~P27	入出力	6ビット×1 (CMOS入出力形式, シリアル入力, 外部クロック入力と兼用)
	P30, P31	入出力	2ビット×1 (CMOS入出力又はNチャンネルオープンドレイン出力形式, A-D入力, D-A変換出力と兼用)
	P32	入出力	1ビット×1 (Nチャンネルオープンドレイン出力形式)
	P33, P34	入 力	2ビット×1 (CRT表示用クロック入出力と兼用)
	P52~P55	出 力	4ビット×1 (CMOS出力形式, CRT出力と兼用)
シリアルI/O		8ビット×1本	
A-D比較器		6チャンネル (分解能6ビット)	
D-A変換器		2本 (分解能6ビット)	
PWM出力回路		14ビット×1本, 8ビット×6本	
タイマ		8ビット×4本	
サブルーチンネスタイング		最大96レベル	
割り込み		外部割り込み×3, 内部タイマ割り込み×4, シリアルI/O割り込み×1, CRT割り込み×1, f(XIN)/4096割り込み×1, VSYNC割り込み×1, BRK命令割り込み×1	
クロック発生回路		2回路内蔵 (セラミック共振子, 又は水晶共振子外付け)	
電源電圧		5V±10%	
消費電力	CRT ON	165mW標準 (発振周波数fCPU=8MHz, fCRT=8MHz)	
	CRT OFF	110mW標準 (発振周波数fCPU=8MHz)	
	ストップモード時	1.65mW最大	
動作周囲温度		-10~70°C	
素子構造		CMOSシリコンゲート	
パッケージ		42ピンシュリンクプラスチックモールドDIP	
CRT表示機能	表示文字数	20文字×2行 (ソフトウェア対応により最大16行)	
	文字構成	12×16ドット	
	文字種類	128種類	
	文字サイズ	3種類	
	着色種類	最大7種類 (R, G, B) 文字単位の指定可能	
表示位置 (水平, 垂直方向)		64段階 (垂直方向128段階)	

三菱マイクロコンピュータ
M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

端子の機能説明

端子名	名称	入出力	機能
VCC, Vss	電源入力		Vccに5V±10%(標準)、Vssに0Vを印加します。
CNVss	CNVss		Vssに接続してください。
RESET	リセット入力	入 力	リセット入力端子で、2 μ s以上"L"にするとリセット状態になります。
XIN	クロック入力	入 力	メインクロック発生回路の入出力端子です。クロック発生回路を内蔵しており発振周波数の設定はセラミック共振子又は水晶共振子をXINとXOUTの間に接続して行います。外部クロック入力を利用する場合はクロック発振源をXIN端子に接続し、XOUT端子を開放してください。
XOUT	クロック出力	出 力	
P00/PWM0~ P05/PWM5, P06/INT2/ A-D4, P07/INT1	入出力ポートP0	入出力	ポートP0は8ビットの入出力ポートです。入出力方向レジスタを持っており、各ビットごとに入力端子にするか出力端子にするかをプログラムできます。リセット時には入力モードになります。出力形式はNチャンネルオープンドレイン出力です。ポートP0の詳細な機能については表外の注を参照してください。
	PWM出力	出 力	P00~P05端子は、それぞれPWM出力端子PWM0~PWM5と共用です。出力形式はNチャンネルオープンドレイン出力です。
	外部割り込み入力	入 力	P06、P07端子は、それぞれ割り込み入力端子INT2、INT1と共用です。
	アナログ入力	入 力	P06端子は、アナログ入力端子A-D4と共用です。
P10~P14, P15/A-D1/ INT3, P16/A-D2, P17/A-D3	入出力ポートP1	入出力	ポートP1は8ビットの入出力ポートでポートP0とほぼ同等の機能を有しています。出力形式はCMOS出力です。
	アナログ入力	入 力	P15~P17端子は、それぞれアナログ入力端子A-D1~A-D3と共用です。
	外部割り込み入力	入 力	P15端子は、外部割り込み入力端子INT3と共用です。
P20/SCLK, P21/SOUT, P22/SIN, P23/TIM3, P24/TIM2, P25~P27	入出力ポートP2	入出力	ポートP2は8ビットの入出力ポートでポートP0とほぼ同等の機能を有しています。出力形式はCMOS出力です。
	外部クロック入力	入 力	P23、P24端子は、それぞれ外部クロック入力端子TIM3、TIM2と共用です。
	シリアルI/Oデータ入出力	入出力	P21、P22端子は、それぞれシリアルI/Oデータ入出力端子SOUT、SINと共用です。出力形式はNチャンネルオープンドレイン出力です。
	シリアルI/O同期クロック入出力	入出力	P20端子は、それぞれシリアルI/O同期クロック入出力端子SCLKと共用です。出力形式はNチャンネルオープンドレイン出力です。
P30/A-D5/ DA1, P31/A-D6/ DA2, P32	入出力ポートP3	入出力	ポートP30~P32は3ビットの入出力ポートです。ポートP0とほぼ同等の機能を有しています。P30及びP31の出力形式は、CMOS出力、又はNチャンネルオープンドレイン出力のどちらかを選択できます。P32の出力形式は、Nチャンネルオープンドレイン出力です。
	アナログ入力	入 力	P30、P31端子は、それぞれアナログ入力端子A-D5、A-D6と共用です。
	D-A変換出力	出 力	P30、P31端子は、それぞれD-A変換出力端子 DA1、DA2と共用です。
P33/OSC1, P34/OSC2	入力ポートP3	入 力	ポートP33、P34は2ビットの入力ポートです。
	CRT用クロック入力	入 力	P33端子は、CRT表示用のクロック入力端子OSC1と共用です。
	CRT用クロック出力	出 力	P34端子は、CRT表示用のクロック出力端子OSC2と共用です。出力形式はCMOS出力です。

三菱マイクロコンピュータ
M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

端子の機能説明 (つづき)

端子名	名称	入出力	機能
P52/R, P53/G, P54/B, P55/OUT	出力ポートP5	出力	P52～P55端子は、4ビットの出力ポートです。出力形式はCMOS出力です。
	CRT出力	出力	P52～P55端子は、それぞれCRT出力端子R、G、B、OUTと共用です。出力形式はCMOS出力です。
HSYNC	水平同期信号	入力	CRT表示用の水平同期信号入力端子です。
VSYNC	垂直同期信号	入力	CRT表示用の垂直同期信号入力端子です。
D-A	DA出力	出力	14ビットPWM出力端子です。

注. 図3のメモリマップに示すようにポートP0はゼロページの00C016番地のメモリとして扱われます。ポートP0は方向レジスタ(ゼロページの00C116番地)を持っており、入力として使用するか、出力として使用するか、ビット単位にプログラムできます。方向レジスタが“1”にプログラムされている端子は出力端子となります。“0”の場合は入力端子となります。出力端子としてプログラムされている端子に書き込んだデータはポートのラッチに書き込まれ、それがそのまま出力端子に出力されます。出力端子としてプログラムされている端子から読み込んだ場合は、出力端子の内容が読み込まれるのではなく、ポートのラッチの内容が読み込まれます。したがって発光ダイオードなどを直接駆動したため、出力“L”電圧が上がっていても以前に出力した値を正しく読むことができます。入力端子としてプログラムされている端子はフローティングとなり、端子の値を読み込むことができます。書き込んだ場合はポートのラッチに書き込まれるだけで端子はフローティングのままです。

機能ブロック動作説明

中央演算処理装置 (CPU)

M37220M3-XXXSPは、740ファミリ共通のCPUを持っています。

各命令の動作については740ファミリアドレスシングモード及び機械語命令一覧表、又はMELPS 740 PROGRAMMING MANUALを参照ください。

品種に依存する命令については以下のとおりです。

1. FST, SLW命令はありません。
2. MUL, DIV命令が使用可能です。
3. WIT命令が使用可能です。
4. STP命令が使用可能です。

CPUモードレジスタ

CPUモードレジスタには、スタックページの選択ビットが割り当てられています。

このレジスタは00FB16番地に配置されています。

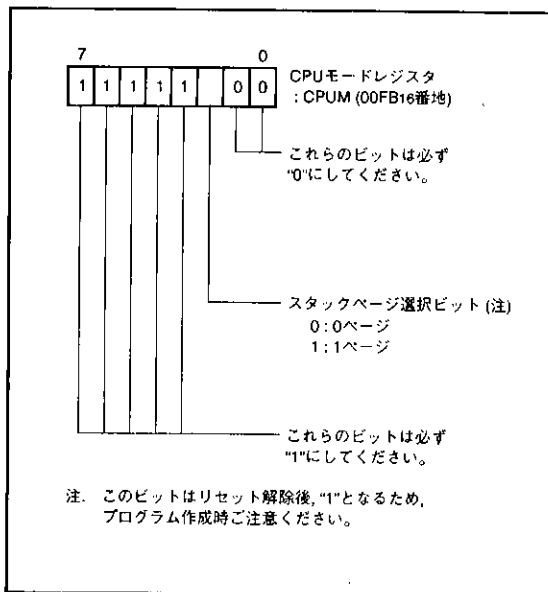


図1. CPUモードレジスタのビット構成

三菱マイクロコンピュータ M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

メモリ

● SFR領域

ゼロページ内にあり、入出力ポート、タイマなどの制御レジスタが配置されています。

● RAM

データ格納、サブルーチン呼び出し及び割り込み時のスタックなどに使用します。

● ROM

ユーザプログラムや割り込みベクトルなどを格納します。

● CRT表示用RAM

CRTに表示する文字コード、文字色などを指定します。

● CRT表示用ROM

CRTに表示する文字データを格納します。

● 割り込みベクトル領域

リセット及び割り込みのベクトル番地格納領域です。

● ゼロページ

ゼロページアドレッシングモードを使用することにより2語でアクセスできる領域です。

● スペシャルページ

スペシャルページアドレッシングモードを使用することにより2語でアクセスできる領域です。

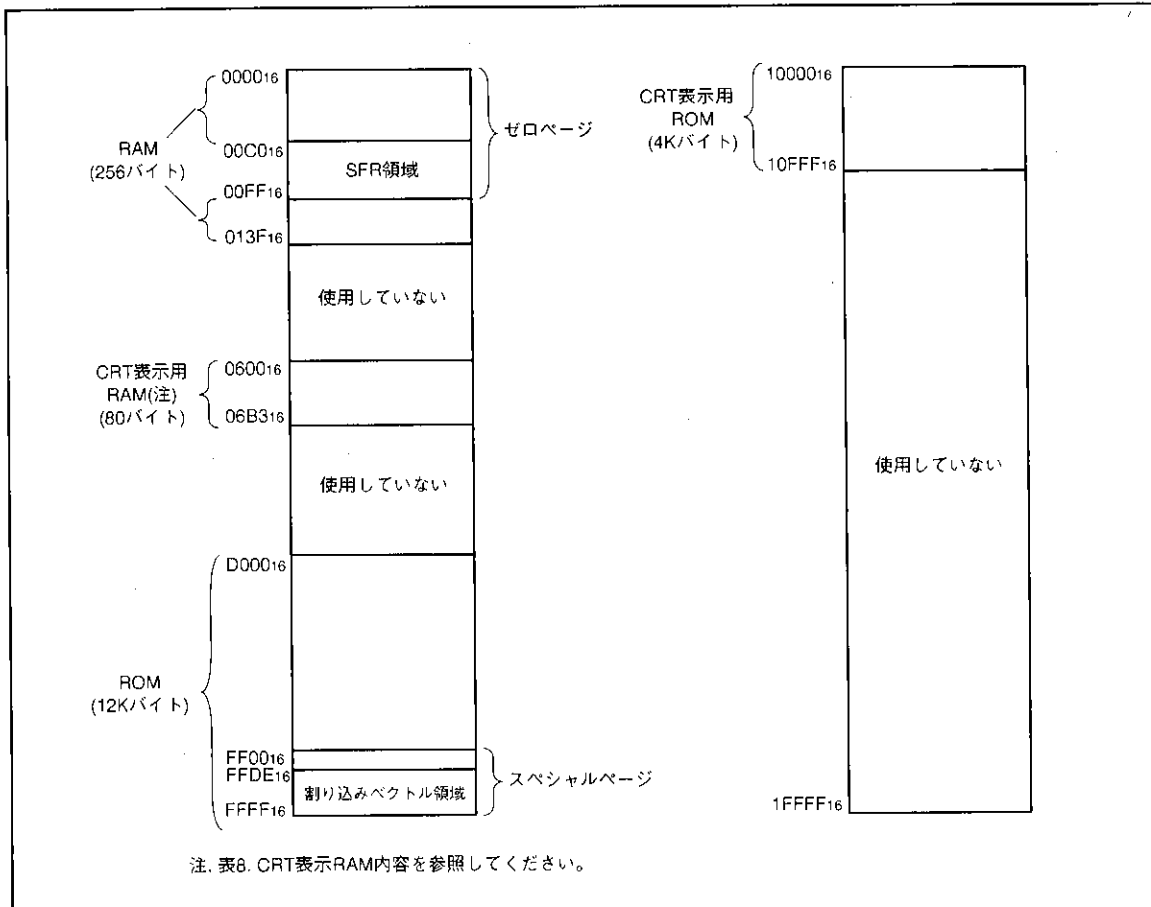


図2. メモリ配置図

三菱マイクロコンピュータ
M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

■SFR領域 (C0₁₆~DF₁₆番地)

■: 何も配置されていない

▨: "0" に固定してください ("1" を書き込まないでください)

0: リセット直後は "0"







1: リセット直後は "1"

?: リセット直後は不定

番地	レジスタ名	ビット配置図								リセット直後の状態							
		b7						b0	b7							b0	
C0 ₁₆	ポートP0(P0)									?							
C1 ₁₆	ポートP0方向レジスタ(D0)									00 ₁₆							
C2 ₁₆	ポートP1(P1)									?							
C3 ₁₆	ポートP1方向レジスタ(D1)									00 ₁₆							
C4 ₁₆	ポートP2(P2)									?							
C5 ₁₆	ポートP2方向レジスタ(D2)									00 ₁₆							
C6 ₁₆	ポートP3(P3)	▨	▨	▨	▨	▨	▨	▨	0	0	0	?	?	?	?	?	
C7 ₁₆	ポートP3方向レジスタ(D3)	▨	▨	▨	▨	▨	▨	▨	0	0	0	0	0	0	0	0	
C8 ₁₆		▨								?							
C9 ₁₆		▨								?							
CA ₁₆	ポートP5(P5)	▨	▨	▨	▨	▨	▨	▨	0	0	?	?	?	?	?	?	
CB ₁₆	ポートP5方向レジスタ(D5)	▨	▨	▨	▨	▨	▨	▨	0	0	0	0	0	0	0	0	
CC ₁₆		▨								?							
CD ₁₆	ポートP3出力モード制御レジスタ(P3S)	▨	▨	▨	▨	▨	▨	▨	0	0	0	0	0	0	0	0	
CE ₁₆	DA-Hレジスタ(DA-H)									?							
CF ₁₆	DA-Lレジスタ(DA-L)	▨	▨	▨	▨	▨	▨	▨	0	0	?	?	?	?	?	?	
D0 ₁₆	PWM0レジスタ(PWM0)									?							
D1 ₁₆	PWM1レジスタ(PWM1)									?							
D2 ₁₆	PWM2レジスタ(PWM2)									?							
D3 ₁₆	PWM3レジスタ(PWM3)									?							
D4 ₁₆	PWM4レジスタ(PWM4)									?							
D5 ₁₆	PWM出力制御レジスタ1(PW)	PW7	PW6	PW5	PW4	PW3	PW2	PW1	PW0	00 ₁₆							
D6 ₁₆	PWM出力制御レジスタ2(PN)	▨	▨	▨	▨	▨	▨	▨	▨	0	0	0	0	0	0	0	0
D7 ₁₆										?							
D8 ₁₆										?							
D9 ₁₆										?							
DA ₁₆										?							
DB ₁₆										?							
DC ₁₆	シリアルI/Oモードレジスタ(SM)	▨	▨	▨	▨	▨	▨	▨	▨	0	0	0	▨	0	0	0	0
DD ₁₆	シリアルI/Oレジスタ(SIO)									?							
DE ₁₆	DA1変換レジスタ(DA1)	▨	▨	▨	▨	▨	▨	▨	▨	0	▨	?	?	?	?	?	?
DF ₁₆	DA2変換レジスタ(DA2)	▨	▨	▨	▨	▨	▨	▨	▨	0	▨	?	?	?	?	?	?

図3. SFR (スペシャルファンクションレジスタ) メモリマップ(1)

■SFR領域 (E0₁₆~FF₁₆番地)

-  : 何も配置されていない
-  : “0” に固定してください (“1” を書き込まないでください)
-  : “1” に固定してください (“0” を書き込まないでください)
-  : リセット直後は “0”
-  : リセット直後は “1”
-  : リセット直後は不定

番地	レジスタ名	ビット配置図								リセット直後の状態							
		b7							b0	b7							b0
E0 ₁₆	水平位置レジスタ(HR)			HR5	HR4	HR3	HR2	HR1	HR0	0	0	0	0	0	0	0	0
E1 ₁₆	垂直位置レジスタ1(CV1)			CV15	CV14	CV13	CV12	CV11	CV10	0	?	?	?	?	?	?	?
E2 ₁₆	垂直位置レジスタ2(CV2)			CV25	CV24	CV23	CV22	CV21	CV20	0	?	?	?	?	?	?	?
E3 ₁₆																	
E4 ₁₆	文字サイズレジスタ(CS)					CS21	CS20	CS11	CS10	0	0	0	0	?	?	?	?
E5 ₁₆	フチドリ選択レジスタ(MD)						MD20		MD10	0	0	0	0	0	?	0	?
E6 ₁₆	色レジスタ0(CO0)			CO05		CO03	CO02	CO01		0	0	0	0	0	0	0	0
E7 ₁₆	色レジスタ1(CO1)			CO15		CO13	CO12	CO11		0	0	0	0	0	0	0	0
E8 ₁₆	色レジスタ2(CO2)			CO25		CO23	CO22	CO21		0	0	0	0	0	0	0	0
E9 ₁₆	色レジスタ3(CO3)			CO35		CO33	CO32	CO31		0	0	0	0	0	0	0	0
EA ₁₆	CRT制御レジスタ(CC)						CC2	CC1	CC0	0	0	0	0	0	0	0	0
EB ₁₆																	
EC ₁₆	CRTポート制御レジスタ(CRTP)	OP7	OP6	OP5	OUT		R/G/B	VSYC	HSYC								
ED ₁₆	CRTクロック選択レジスタ(CK)							CK1	CK0						0	0	
EE ₁₆	A-D制御レジスタ1(AD1)				ADM4		ADM2	ADM1	ADM0	0	0	0	?	0	0	0	0
EF ₁₆	A-D制御レジスタ2(AD2)			ADC5	ADC4	ADC3	ADC2	ADC1	ADC0	0	0	0	0	0	0	0	0
F0 ₁₆	タイマ1(TM1)																
F1 ₁₆	タイマ2(TM2)																
F2 ₁₆	タイマ3(TM3)																
F3 ₁₆	タイマ4(TM4)																
F4 ₁₆	タイマ12モードレジスタ(T12M)				T12M1	T12M3	T12M2	T12M1	T12M0	0	0	0	0	0	0	0	0
F5 ₁₆	タイマ34モードレジスタ(T34M)				T34M5	T34M1	T34M3	T34M2	T34M0	0	0	0	0	0	0	0	0
F6 ₁₆	PWM5レジスタ(PWM5)																
F7 ₁₆																	
F8 ₁₆																	
F9 ₁₆	割り込み入力極性レジスタ(RE)			RE5	RE4	RE3				0	0	0	0	0	0	0	?
FA ₁₆	テストレジスタ(TEST)														1	0	0
FB ₁₆	CPUモードレジスタ(CPUM)						CM2								1	0	0
FC ₁₆	割り込み要求レジスタ1(IREQ1)	IT3R		VSCR	CTR	TM4R	TM3R	TM2R	TM1R	0	0	0	0	0	0	0	0
FD ₁₆	割り込み要求レジスタ2(IREQ2)				MSR		S1R	1T2R	1T1R	0	0	0	0	0	0	0	0
FE ₁₆	割り込み制御レジスタ1(ICON1)	IT3E		VSCE	CRTE	TM4E	TM3E	TM2E	TM1E	0	0	0	0	0	0	0	0
FF ₁₆	割り込み制御レジスタ2(ICON2)				MSE		S1E	1T2E	1T1E	0	0	0	0	0	0	0	0

図4. SFR (スペシャルファンクションレジスタ) メモリマップ(2)

割り込み

割り込みはベクトル割り込みで、外部4要因、内部7要因、ソフトウェア1要因、及びリセットの13の要因から発生することが可能です。表1にベクトルテーブルと優先順位を示します。リセットは割り込みと同じような動作をしますので、この表中に入れておきます。

割り込みを受け付けると、

1. プログラムカウンタとプロセッサステータスレジスタが自動的にスタックへ待避されます。
2. 割り込み禁止フラグIが"1"に、割り込み要求ビットが"0"になります。
3. ベクトル番地に格納されている飛び先番地がプログラムカウンタに入ります

リセットは何ものによっても禁止されることはありません。これら以外の割り込みは割り込み禁止フラグIが"1"のとき、受け付けられません。

BRK命令割り込みを除く各割り込みは、割り込み要求ビットと割り込み許可ビットを持っています。割り込み要求ビットは割り込み要求レジスタ1, 2、割り込み許可ビットは割り込み制御レジスタ1, 2の各ビットに割り当てられています。割り込み関係レジスタのビット構成を図6に示します。

リセットとBRK命令割り込みを除いた割り込みは、割り込み許可ビットが"1"、割り込み要求ビットが"1"、かつ割り込み禁止フラグIが"0"のとき、受け付けられます。割り込み要求ビットはプログラムで"0"にできますが、"1"にはできません。割り込み許可ビットはプログラムで"0"又は"1"にできます。

リセットは、割り込み優先順位中、最優先のノンマスカブル割り込みとして処理されます。図5に割り込み制御図を示します。

割り込み要因

1) VSYNC, CRT割り込み

VSYNC割り込みは、垂直同期信号に同期した割り込み要求です。

CRT割り込みは、CRTへの文字ブロック表示終了後に発生する割り込みです。

2) INT1, INT2, INT3 割り込み

外部割り込み入力で、各端子のレベルが"L"から"H"、又は"H"から"L"に変化するのを検出して割り込み要求が発生します。入力極性は、割り込み入力極性レジスタ(00F9₁₆番地)のビット3, ビット4, ビット5によって選択されます。これらのビットが"0"の場合"L"から"H"の変化、"1"の場合"H"から"L"の変化が検出されます。ただし、リセット時はすべて"0"になります。

3) タイマ1, 2, 3, 4 割り込み

タイマ1, 2, 3, 4のオーバーフローにより割り込みが発生します。

4) シリアルI/O割り込み

クロック同期形シリアルI/Oからの割り込み要求です。

表1. 割り込みベクトル番地と優先順位

割り込み要因	優先順位	ベクトル番地		備考
		上位	下位	
リセット	1	FFFF ₁₆	FFF _{E16}	ノンマスカブル
CRT割り込み	2	FFF _{D16}	FFF _{C16}	
INT2割り込み	3	FFF _{B16}	FFF _{A16}	極性プログラマブル
INT1割り込み	4	FFF ₉₁₆	FFF ₈₁₆	極性プログラマブル
タイマ4割り込み	5	FFF ₅₁₆	FFF ₄₁₆	
f(XIN)/4096割り込み	6	FFF ₃₁₆	FFF ₂₁₆	
VSYNC割り込み	7	FFF ₁₁₆	FFF ₀₁₆	
タイマ3割り込み	8	FFE _{F16}	FFE _{E16}	
タイマ2割り込み	9	FFE _{D16}	FFE _{C16}	
タイマ1割り込み	10	FFE _{B16}	FFE _{A16}	
シリアルI/O割り込み	11	FFE ₉₁₆	FFE ₈₁₆	
INT3割り込み	12	FFE ₅₁₆	FFE ₄₁₆	極性プログラマブル
BRK命令割り込み	13	FFE _{D16}	FFE _{E16}	ノンマスカブル (ソフトウェア割り込み)

5) $f(XIN)/4096$ 割り込み

$f(XIN)$ の4096分周で割り込みが発生します。ただし、PWM出力制御レジスタ1のビット0を"0"に設定してください。

6) BRK命令割り込み

優先順位が最下位のソフトウェア割り込みで、対応した割り込み許可ビットを持たず、割り込み禁止フラグIの影響を受けません(ノンマスクابل)。

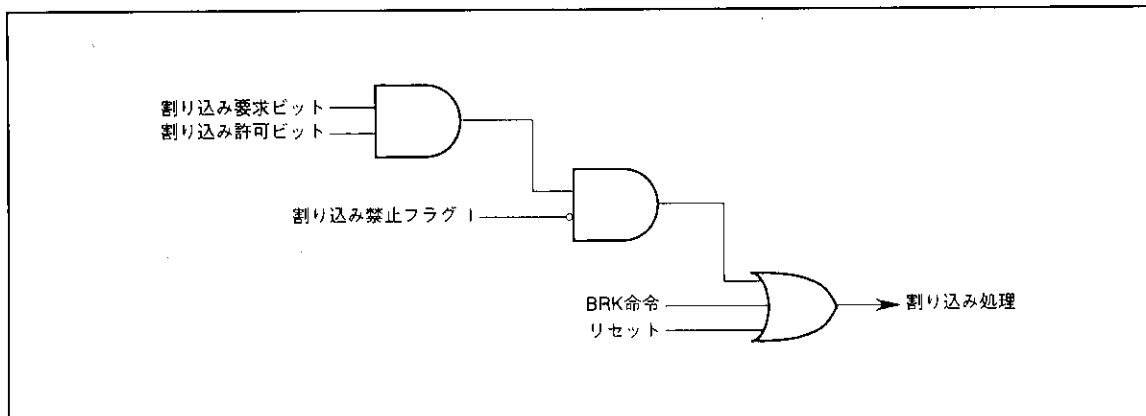


図5. 割り込み制御図

三菱マイクロコンピュータ M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

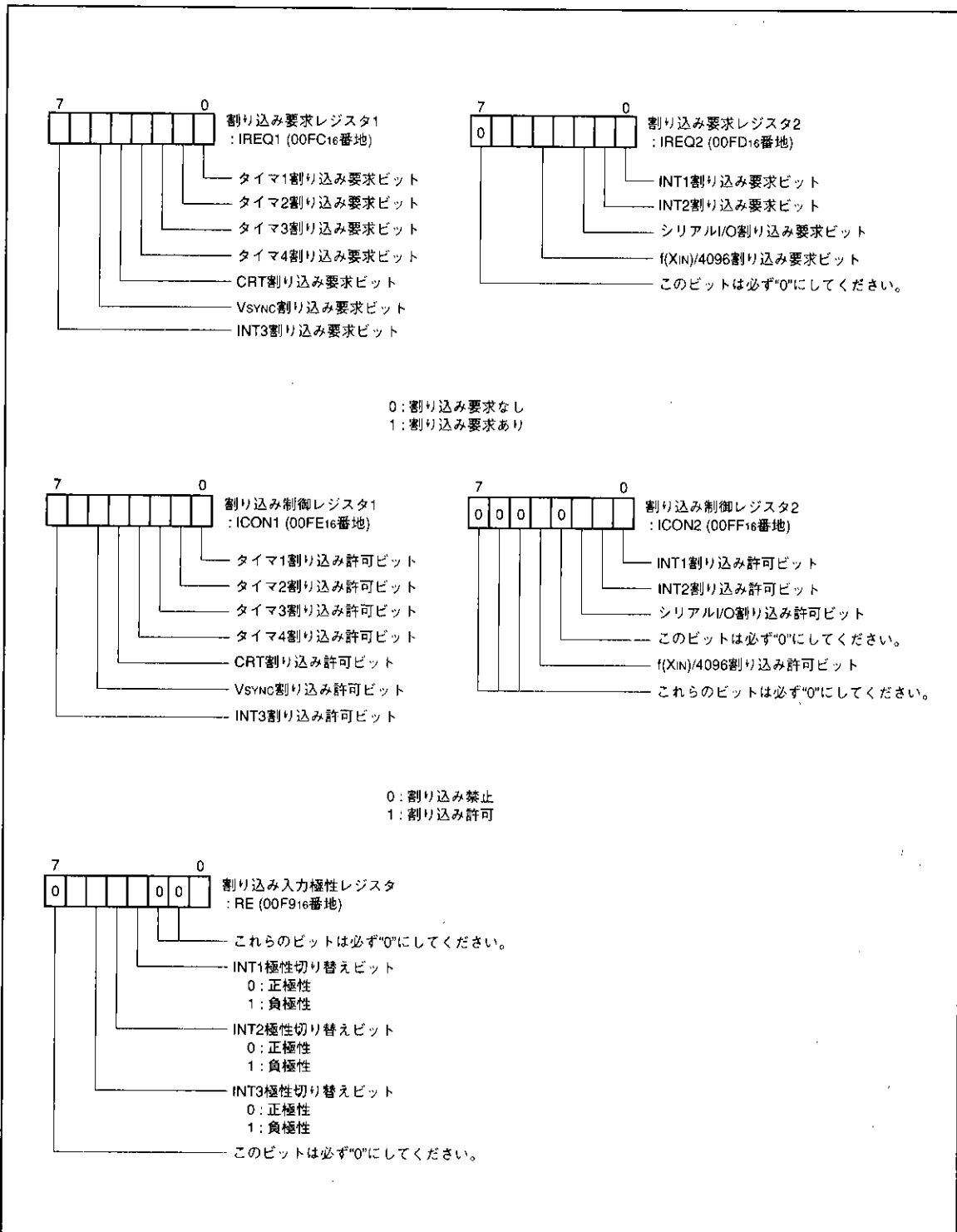


図6. 割り込み関係レジスタのビット構成

タイマ

タイマは、タイマ1、タイマ2、タイマ3、タイマ4の4本あります。いずれもタイマラッチ付き8ビットタイマです。図8にタイマのブロック図を示します。

タイマ1～4は、すべてダウンカウント動作で分周比は $1/(n+1)$ です。これらのタイマは、タイマラッチ(00F016～00F316:タイマ1～タイマ4)に値を書き込むことで同時にタイマにも値が設定されます。

タイマへの設定直後からカウントソースの入力によってnn16-1, nn16-2, ..., 0116, 0016とダウンカウントし、タイマの値が0016となった次のカウントソース入力でオーバーフローが起こり割り込み要求が発生します。

以下にそれぞれのタイマについて説明します。

(1) タイマ1

タイマ1のカウントソースは次のいずれかを選択できます。

- $f(XIN)/16$
- $f(XIN)/4096$

タイマ12モードレジスタ(00F416番地)のビット0を用いていずれか一つを選択します。

タイマ1オーバーフローによりタイマ1割り込み要求が発生します。

(2) タイマ2

タイマ2のカウントソースは次のいずれかを選択できます。

- $f(XIN)/16$
- タイマ1のオーバーフロー信号
- P24/TIM2端子からの外部クロック

タイマ12モードレジスタ(00F416番地)のビット4、ビット1の2ビットを用いてこの3種類から一つを選択します。また、カウントソースをタイマ1のオーバーフロー信号とすることで、タイマ1を8ビットプリスケラとして用いることができます。

タイマ2オーバーフローによりタイマ2割り込み要求が発生します。

(3) タイマ3

タイマ3のカウントソースは次のいずれかを選択できます。

- $f(XIN)/16$
- Hsync端子からの外部クロック
- P23/TIM3端子からの外部クロック

タイマ34モードレジスタ(00F516番地)のビット5、ビット0の2ビットを用いてこの3種類から一つを選択します。

タイマ3オーバーフローによりタイマ3割り込み要求が発生します。

(4) タイマ4

タイマ4のカウントソースは次のいずれかを選択できます。

- $f(XIN)/16$
- $f(XIN)/2$
- タイマ3のオーバーフロー信号

タイマ34モードレジスタ(00F516番地)のビット4、及びビット1の2ビットを用いてこの3種類から一つを選択します。また、カウントソースをタイマ3のオーバーフロー信号とすることで、タイマ3を8ビットのプリスケラとして用いることができます。

タイマ4オーバーフローによりタイマ4割り込み要求が発生します。

リセット時、タイマ3、タイマ4はハードウェア的に接続され、タイマ3に“FF16”、タイマ4に“0716”がセットされます。そして、タイマ3のカウントソースとして $f(XIN)/16$ が選択されます。この状態でのタイマ4オーバーフローによって内部リセットが解除され、同時に内部クロックが供給されます。

STP命令実行時、タイマ3、タイマ4はハードウェア的に接続され、タイマ3に“FF16”、タイマ4に“0716”がセットされますが、タイマ3のカウントソースとして $f(XIN)/16$ は選択されません。したがって、STP命令を実行する前に、ソフトウェアによってタイマ34モードレジスタ(00F516番地)のビット0を“0”にしてください(タイマ3のカウントソースとして $f(XIN)/16$ を選択する)。この状態でのタイマ4オーバーフローによってSTP状態が解除され、同時に内部クロックが供給されます。

以上の処理により、安定したクロックのもとでプログラムが開始されます。

タイマに関連するレジスタのビット構成を図7に示します。

三菱マイクロコンピュータ
M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

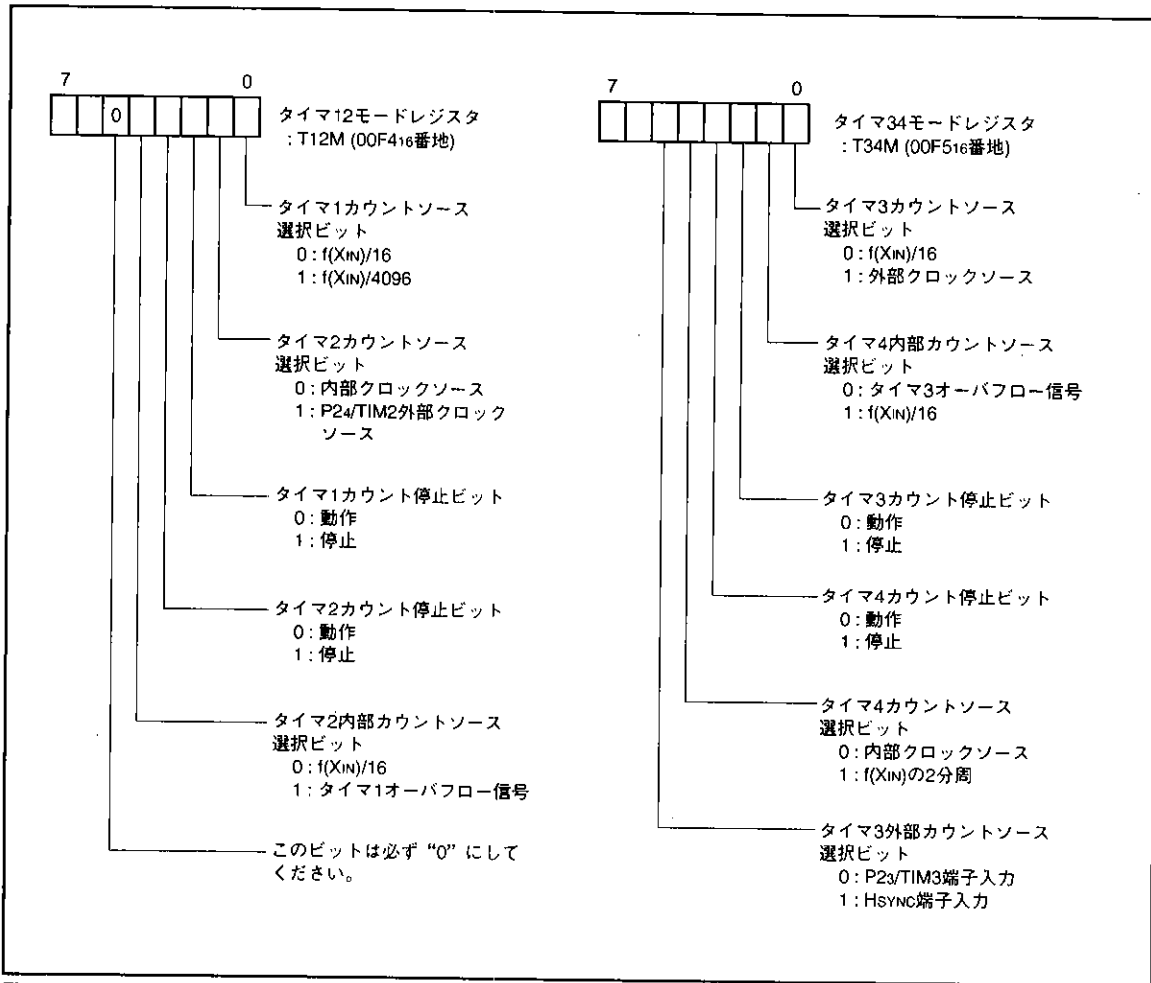


図7. タイマ関係レジスタのビット構成

三菱マイクロコンピュータ M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

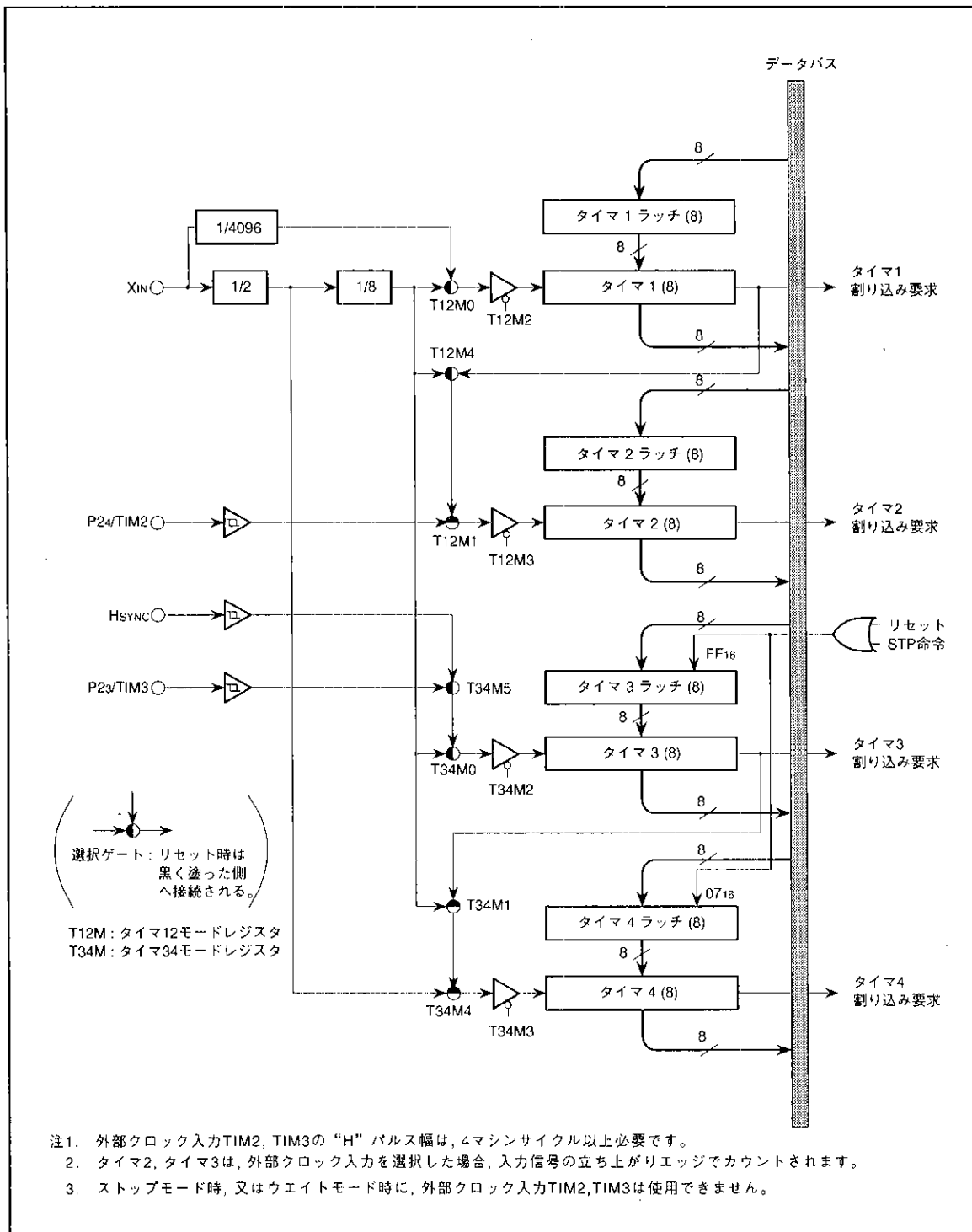


図8. タイマブロック図

三菱マイクロコンピュータ M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

シリアルI/O

M37220M3-XXXSPは、クロック同期形で8ビットデータを直列に受信、又は送信できるシリアルI/Oを1本内蔵しています。

図9にシリアルI/Oのブロック図を示します。同期クロック入出力端子(SCLK)、データ入出力端子(SOUT, SIN)はポートP2と共用しています。

シリアルI/Oモードレジスタ(00DC16番地)のビット2で同期クロックを内部から供給するか、外部(P20/SCLK端子)から供給するかを選択します。内部クロックの場合ビット1とビット0でf(XIN)の4分周、16分周、32分周、64分周のいずれかを選択します。また、ビット3はポートP2をシリアルI/O用端子として使用するかどうかを選択します。

シリアルI/O用端子として使用する場合、ポートP2方向レジスタ(00C516番地)のSIN端子に対応するビットは入力側("0")に設定してください。

次にシリアルI/Oの動作について説明します。クロック源として内部クロックを選択するか、外部クロックを選択するかで動作が異なります。まず、内部クロックを選択した場合について説明します。

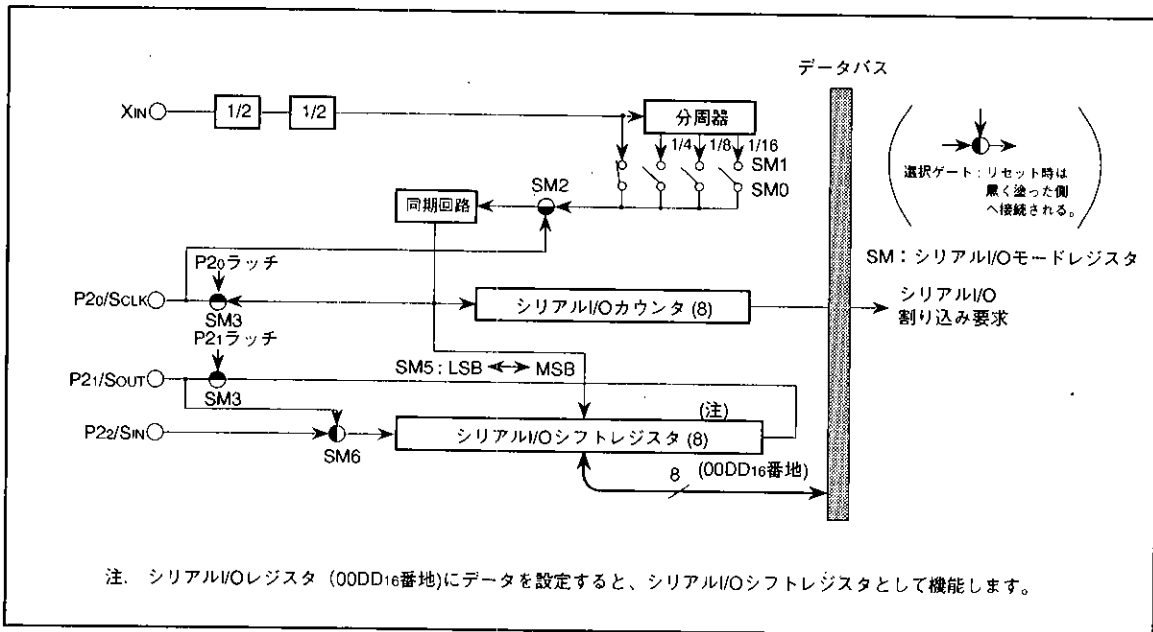


図9. シリアルI/Oのブロック図

三菱マイクロコンピュータ M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

シリアルI/Oレジスタ(00DD16番地)への書き込みサイクル中に、シリアルI/Oカウンタが“7”にセットされ、シリアルI/Oレジスタの転送クロックは強制的に“H”になります。書き込みサイクル終了後転送クロックの立ち下がりのたびに、SOUT端子からデータが出力されます。転送を最下位ビットから行うか、最上位ビットから行うかは、シリアルI/Oモードレジスタのビット5で選択します。また、受信時にはSIN端子から転送クロックの立ち上がりのたびにデータが取り込まれると同時に、シリアルI/Oレジスタの内容が1ビットずつシフトされます。

転送クロックを8回カウントするとシリアルI/Oカウンタは“0”となり、転送クロックは“H”の状態では停止し、割り込み要求ビットが“1”になります。

クロック源として外部クロックを選択した場合は転送クロックを8回カウントすると割り込み要求ビットは“1”になりますが、転送動作は禁止されませんので外部でクロックを制御してください。外部クロックはデューティサイクル50%で1MHz以下のクロックを使用してください。

図11にタイミングを示します。転送に外部クロックを用いる場合は、シリアルI/Oカウンタの初期化を行う際に外部クロックが“H”になっている必要があります。内部クロックと外部クロックを切り替えて使用する場合、転送を行っていないときに切り替えてください。また切り替えた後に必ずシリアルI/Oカウンタの初期化を行ってください。

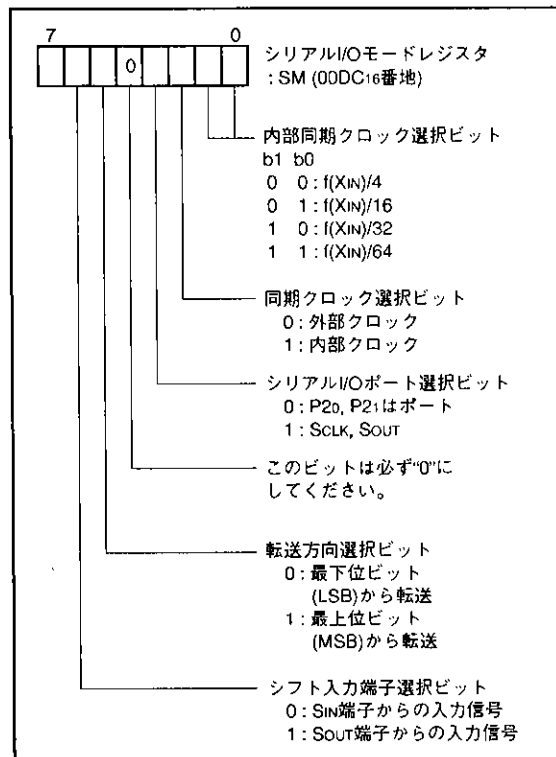


図10. シリアルI/Oモードレジスタのビット構成

注1. ビット処理命令(SEB命令、CLB命令)などによるシリアルI/Oレジスタへの書き込みによっても、シリアルI/Oカウンタがセットされるため、プログラム作成上注意が必要です。

注2. 同期クロックとして外部クロックを選択した場合、転送クロックの入力レベルが“H”のときに、シリアルI/Oレジスタへ送信データを書き込んでください。

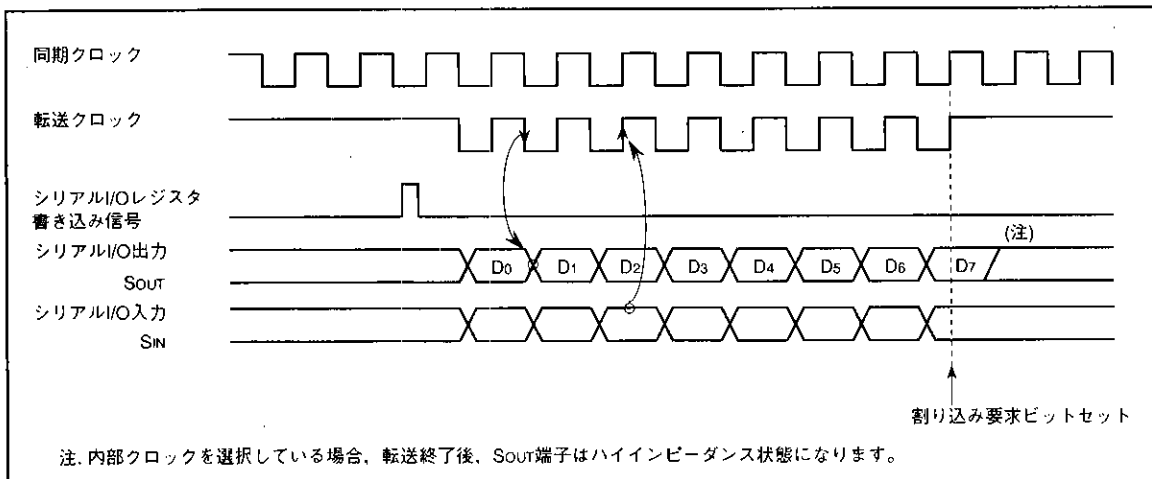


図11. シリアルI/Oタイミング

三菱マイクロコンピュータ M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

シリアルI/O共用送受信モード

シリアルI/Oモードレジスタのビット6に“1”を書き込むことによりSIN, SOUT信号が内部で切り替わり、シリアル送信及びシリアル受信することができます。

図12にシリアルI/O共用送受信モード時の信号線を

示します。

注. シリアル受信時には、シリアルI/Oレジスタに“FF16”のデータを書き込んでからシリアル受信を行ってください。

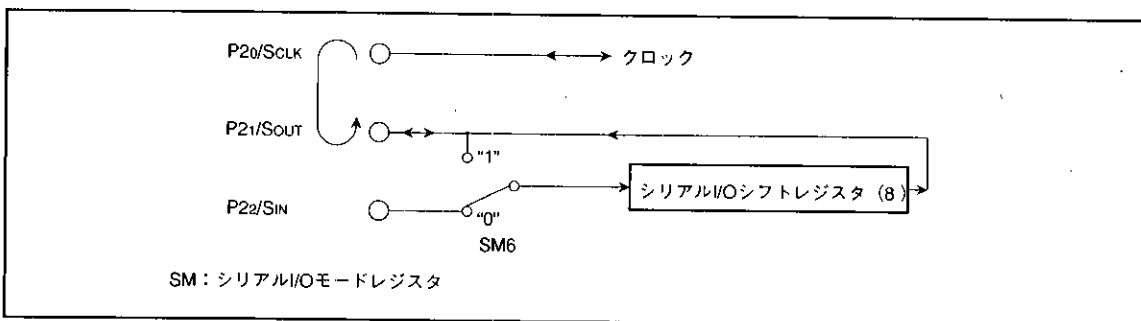


図12. シリアルI/O共用送受信モード時の信号

PWM出力回路

M37220M3-XXXSPは14ビットPWM(DA)を1本、8ビットPWMを6本(PWM0~PWM5)備えています。DAは14ビットの分解能を持ち、最小分解ビット幅 $0.25\mu\text{s}$ (クロック周波数 $f(XIN)=8\text{MHz}$ の場合。以降の説明でも、 $f(XIN)=8\text{MHz}$ の場合について述べます。)、繰り返し周期 $4096\mu\text{s}$ です。PWM0~PWM5は同じ回路構成で、8ビットの分解能を持ち、最小分解ビット幅 $4\mu\text{s}$ 、繰り返し周期 $1024\mu\text{s}$ です。

図13にPWMのブロック図を示します。PWMのタイミング発生回路は $f(XIN)$ を2分周した信号を基本として、DA、及びPWM0~PWM5の各制御信号を供給します。

(1) データの設定

DAを出力する場合は出力データの上位8ビットを先にDA-Hレジスタ(00CE16番地)に設定した後、下位6ビットをDA-Lレジスタ(00CF16番地)にセットします。PWM0~PWM5を出力する場合には、出力データ8ビットをPWMiレジスタ(iは0~5, 00D016~00D416, 00F616番地)に設定します。

(2) レジスタからPWM回路への転送

8ビットPWMレジスタから8ビットPWM回路へのデータ転送は、レジスタへのデータ書き込みが行われた時点で実行されます。

8ビットPWM出力端子から出力される信号は、このレジスタの内容に対応したものです。

また、DAレジスタ(00CE16, 00CF16番地)から14ビットPWM回路へのデータ転送は、DA-Lレジスタ(00CF16番地)への書き込み時に行われます。DA-Hレジスタ(00CE16番地)の読み出しは、この転送されたデータを読み出すことになります。そのため、DAレジスタの読み出しによって、D-A出力端子から出力されているデータを確認することができます。

(3) 8ビットPWMの動作

次に動作について説明します。

まず、PWM出力制御レジスタ1(00D516番地)のビット0を“0”にクリアし(リセット時は“0”)、PWMカウントソースを供給します。

PWM0~PWM5はポートP00~P05と出力端子が共用です。ポートP0方向レジスタの対応ビットを“1”にし、出力モードにします。PWM出力制御レジスタ2(00D616番地)のビット3で出力極性を選択します。そして、PWM出力制御レジスタ1のビット2~ビット7を“1”にし、ポートをPWM出力にします。

上記のレジスタを設定することによってPWM出力端子からPWM出力が行われます。

図14に8ビットPWMのタイミング図を示します。 $2^8=256$ 区間を1周期Tとします。回路内部では1周期の間に、各ビットの重みを表すビット0からビット7までの8種類のパルスが出力されます(図14(a)参照)。8ビットPWMは8ビットPWMレジスタのビット0~ビット7のパルスの和を取った波形を出力します。図14(b)にいくつかの例を示します。図のようにPWMレジスタの内容を変えることにより、“H”の区間が $0/256\sim 255/256$ までの256通りの出力を選ぶことができます(全区間“H”出力はできません)。

(4) 14ビットPWMの動作

8ビットPWMと同様に、PWM出力制御レジスタ1(00D516番地)のビット0を“0”にし(リセット時は“0”)、PWMカウントソースを供給します。次に、PWM出力制御レジスタ2(00D616番地)のビット2で出力極性を選択します。そして、PWM出力制御レジスタ1のビット1を“0”にし(リセット時は“0”)、DA出力を選択することによってD-A出力端子から14ビットPWMの出力が行われます。

図15にPWM(14ビット)の出力例を示します。

14ビットPWMは、DAラッチ内のデータを下位6ビットと上位8ビットに分割します。

上位8ビットのデータDHに基づいて基本波形が決まります。小区間 $t=256\tau=64\mu\text{s}$ (τ は最小分解ビット幅 $0.25\mu\text{s}$)ごとに、 τ のDH倍の長さの“H”区間(基本波形の“H”区間)を出力します。“H”期間を増加する区間(tm)は下位6ビットのデータDLによって決められます。すなわちPWMの繰り返し周期 $T=64t$ の間で、表2に示す小区間tmは他の区間に比べて、最小分解ビット幅 τ だけ、“H”区間が長くなります。このようにして、“H”幅の異なる2種類の波形を組み合わせた矩形波がD-A端子から出力されます。したがってDA-HレジスタとDA-Lレジスタのデータを変えることによって、 τ 単位のパルス幅でPWM出力が変化します(全区間の“H”出力はできません)。

(5) リセット後の出力

リセット時には、ポートP00~P05の出力は、ハイインピーダンス状態ですが、PWMレジスタ及びPWM回路の内容は不定です。リセット解除後、PWMレジスタを設定するまで、PWM出力の内容は不定ですので注意が必要です。

三菱マイクロコンピュータ
M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

表2. 下位6ビットのデータと“H”期間増加区間の関係

下位6ビットのデータ	他の t_m ($m=0\sim63$) より τ だけ長い区間
000000	なし
000001	$m=32$
000010	$m=16, 48$
000100	$m=8, 24, 40, 56$
001000	$m=4, 12, 20, 28, 36, 44, 52, 60$
010000	$m=2, 6, 10, 14, 18, 22, 26, 30, 34, 38, 42, 46, 50, 54, 58, 62$
100000	$m=1, 3, 5, 7, \dots, 57, 59, 61, 63$

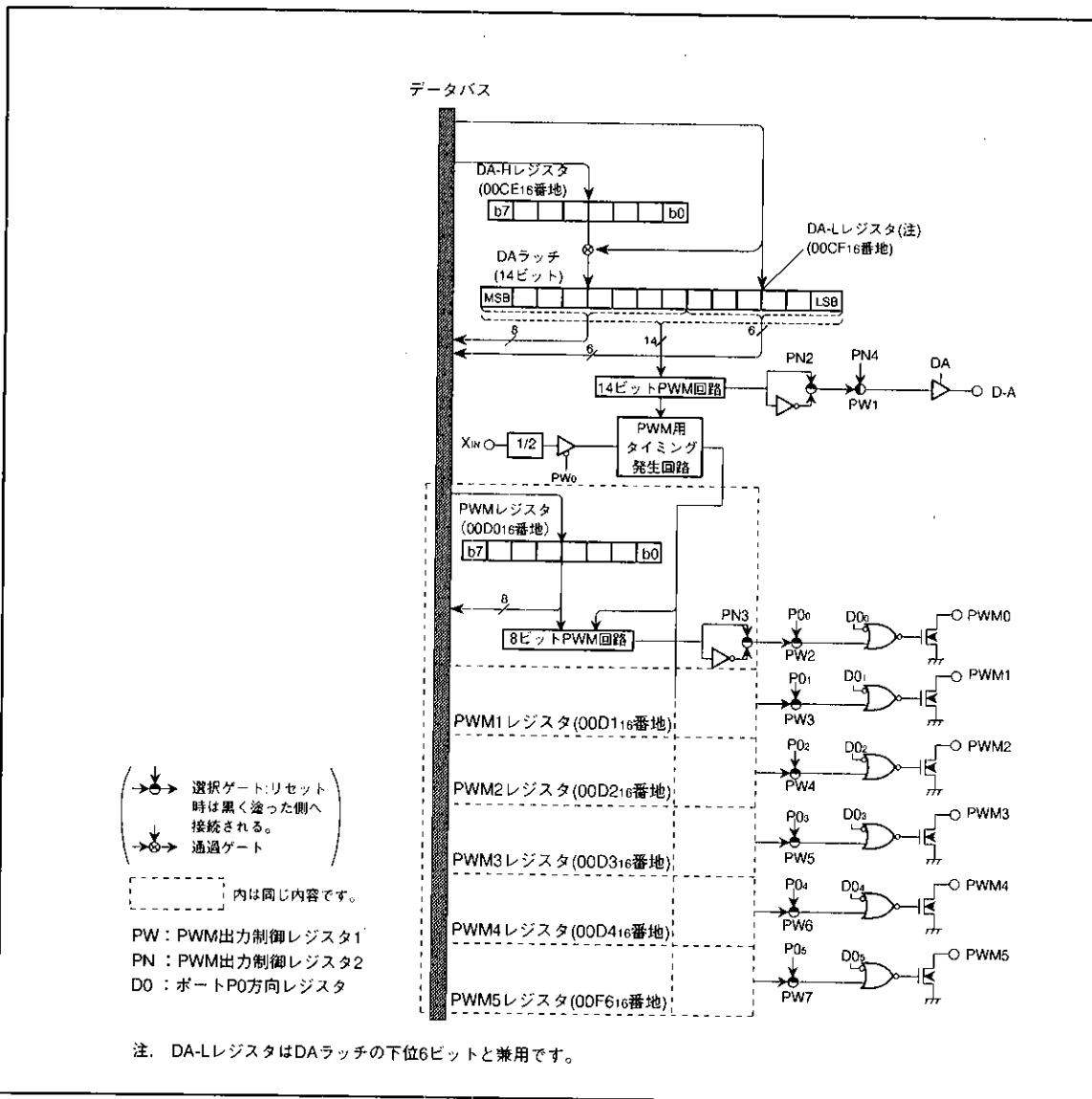


図13. PWM回路ブロック図

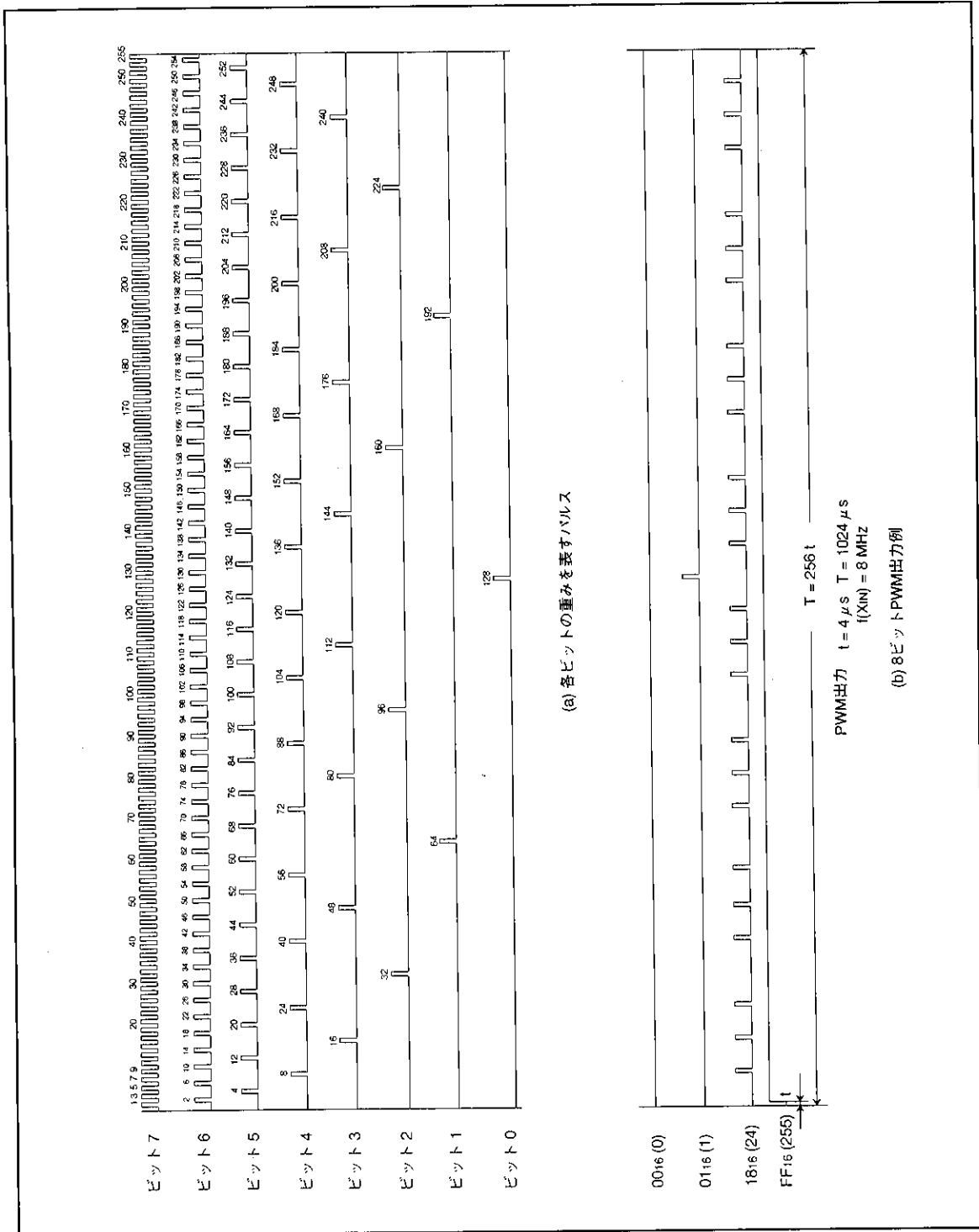


図14. 8ビットPWMタイミング図

三菱マイクロコンピュータ M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

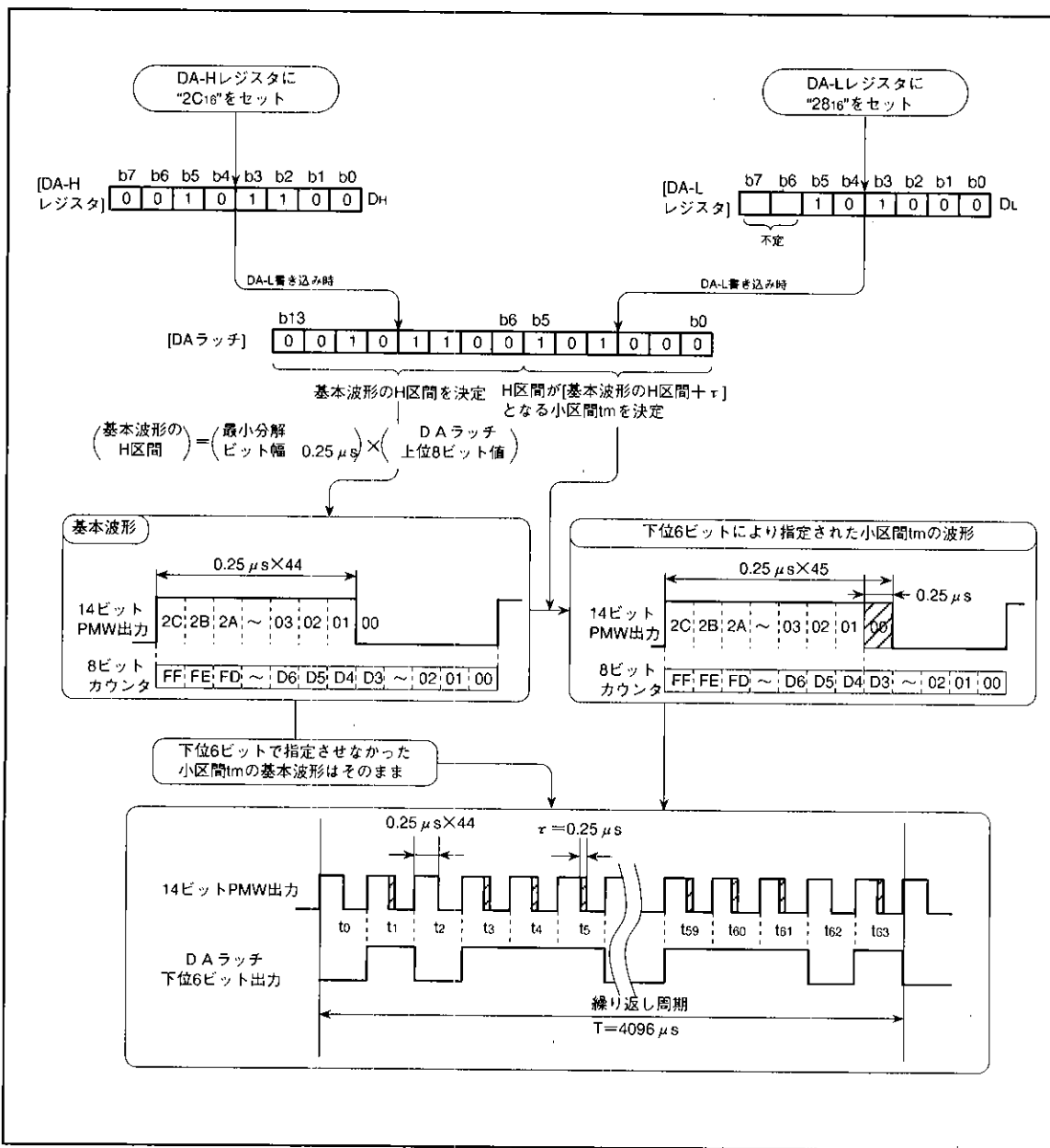


図15. 14ビットPWMタイミング図 ($f(XIN) = 8\text{MHz}$)

三菱マイクロコンピュータ
M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

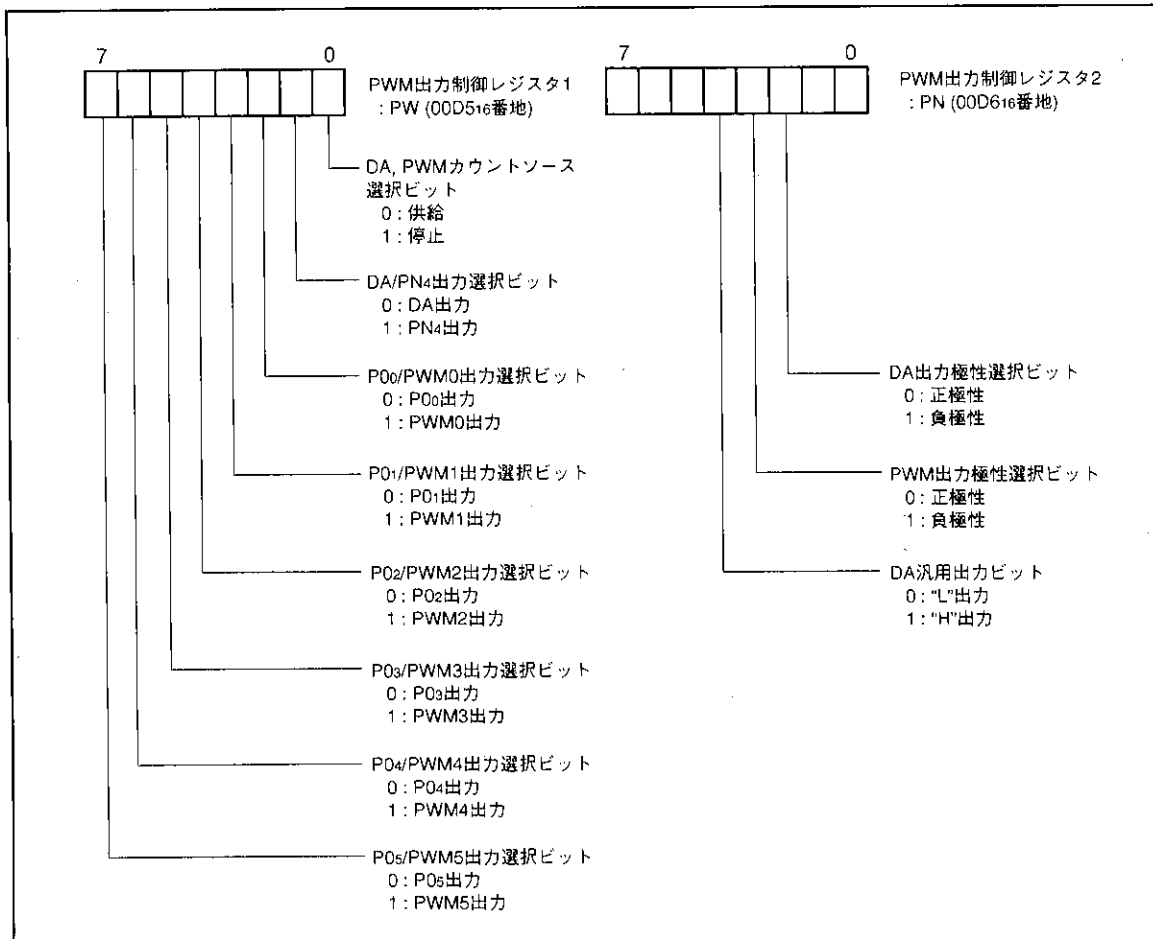


図16. PWM関係レジスタのビット構成

A-D比較器

A-D比較器は、抵抗ストリング方式の6ビットD-A変換器とコンパレータから構成されています。図19にA-D比較器のブロック図を示します。

A-D制御レジスタ2(00EF16番地)下位6ビットによってD-A変換の比較電圧Vrefが設定されます。

また、アナログ入力電圧と比較電圧Vrefとの比較結果は、A-D制御レジスタ1(00EE16番地)のビット4に格納されます。

A-D比較動作を行うためには、アナログ入力端子に対応する方向レジスタのビットを"0"にして、ポートをアナログ入力端子として使用できる状態にします。まず、A-D制御レジスタ1のビット0～ビット2にアナログ入力端子を選択するデータを書き込みます。その後、A-D制御レジスタ2のビット0～ビット5に比較したいVrefに対応するデジタル値を書き込みます。このA-D制御レジスタ2の書き込み動作により、直ちに電圧比較が開始され、16マシンサイクル後(NOP命令×8)に完了します。

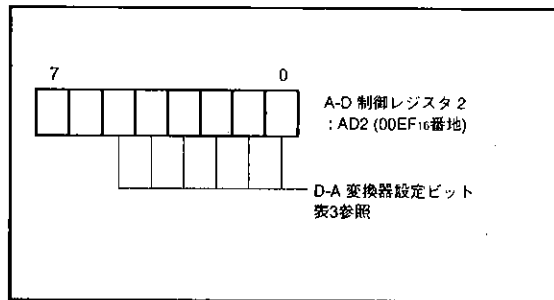


図18. A-D制御レジスタ2のビット構成

表3. A-D制御レジスタ2と比較電圧の関係

A-D制御レジスタ2						比較電圧 Vref
ビット5	ビット4	ビット3	ビット2	ビット1	ビット0	
0	0	0	0	0	0	1/128 Vcc
0	0	0	0	0	1	3/128 Vcc
0	0	0	0	1	0	5/128 Vcc
⋮	⋮	⋮	⋮	⋮	⋮	⋮
1	1	1	1	0	1	123/128 Vcc
1	1	1	1	1	0	125/128 Vcc
1	1	1	1	1	1	127/128 Vcc

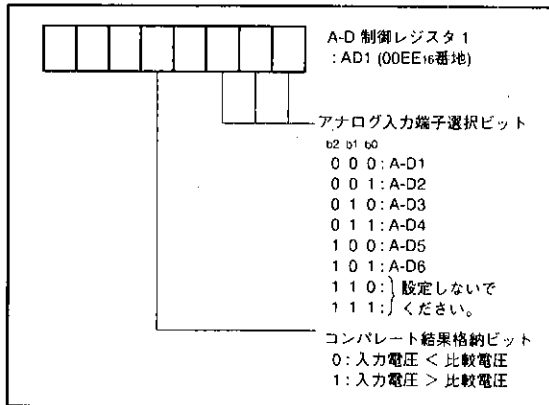


図17. A-D制御レジスタ1のビット構成

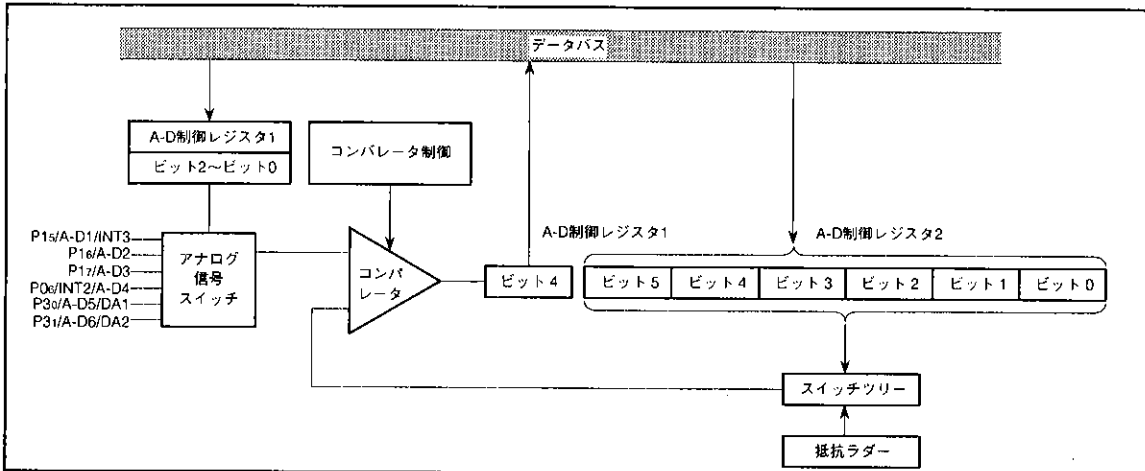


図19. A-D比較器ブロック図

D-A変換器

M37220M3-XXXSPは、分解能6ビットのD-A変換器を2本内蔵しています。図22にD-A変換器のブロック図を示します。

D-A変換は、DA変換レジスタに値を設定することによって行われます。D-A変換された結果は、ポートP3出力モード制御レジスタのDA出力許可ビット(00CD16番地のビット2、ビット3)を“1”にすることによって、DA端子から出力されます。

出力されるアナログ電圧Vは、DA変換レジスタに設定した値n(nは10進数)で決まります。

$$V = V_{CC} \times \frac{n}{64} \quad (n=0 \sim 63)$$

なお、DA出力はバッファを内蔵していませんので、インピーダンスの低い負荷に接続する場合は外部にバッファを接続してください。

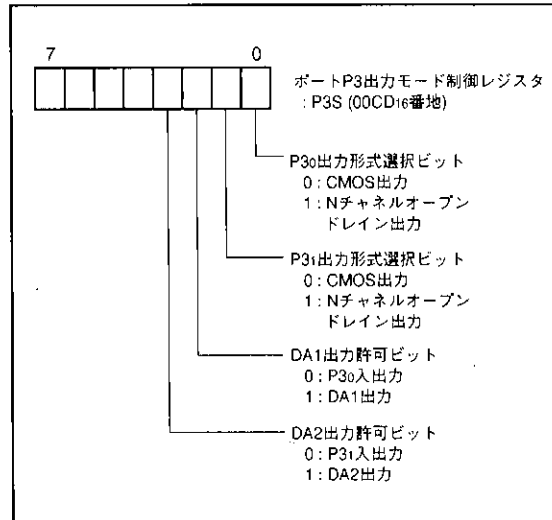


図21. ポートP3出力モードレジスタのビット構成

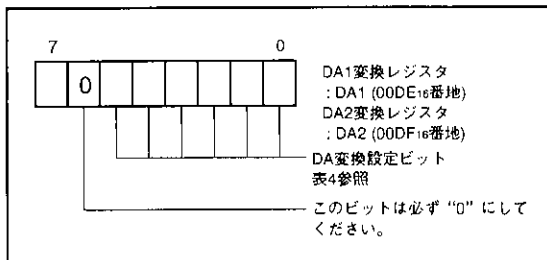


図20. DA変換レジスタのビット構成

表4. DA変換レジスタと出力電圧の関係

DA変換レジスタ						出力電圧
ビット5	ビット4	ビット3	ビット2	ビット1	ビット0	V
0	0	0	0	0	0	0/64 V _{CC}
0	0	0	0	0	1	1/64 V _{CC}
0	0	0	0	1	0	2/64 V _{CC}
⋮	⋮	⋮	⋮	⋮	⋮	⋮
1	1	1	1	0	1	61/64 V _{CC}
1	1	1	1	1	0	62/64 V _{CC}
1	1	1	1	1	1	63/64 V _{CC}

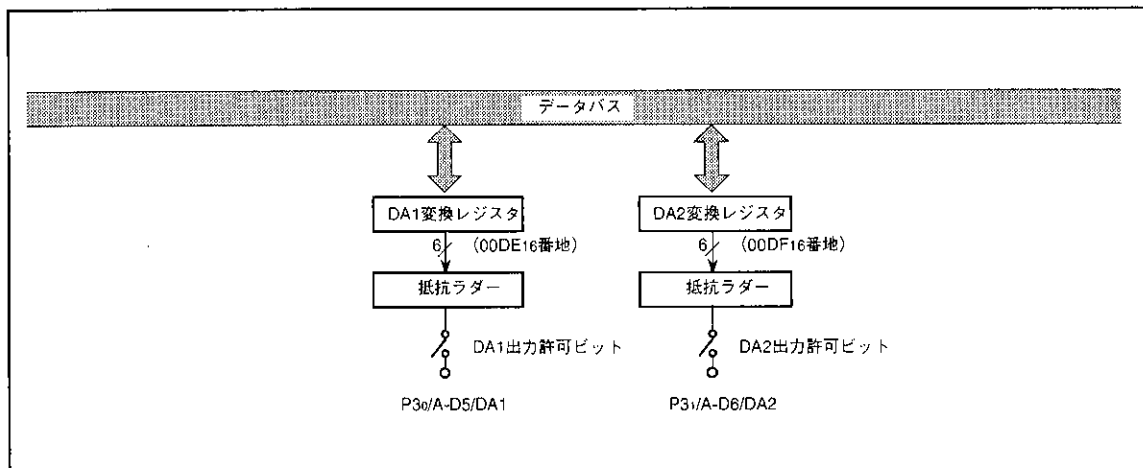


図22. D-A変換器ブロック図

CRT 表示機能

CRT 表示機能の概要を表5に示します。

M37220M3-XXXSPは20×2行のCRT表示制御回路を内蔵しています。CRT表示はCRT制御レジスタにより制御されます。表示文字種類は128文字、1文字単位で色を指定することができます。1画面に4色まで表示できます。色の組合せは、R、G、Bの各出力信号を用いて最大7色まで可能です。

表5. CRT表示機能の概要

項目	性能	
表示文字数	20文字×2行	
文字構成	12×16ドット (図23参照)	
文字種類	128種類	
文字サイズ	3種類	
色	種類	1画面4種類、最大7種類
	着色単位	文字
拡張表示	可能 (多行表示)	
ラスター着色	可能 (最大7種類)	

表示文字は12×16ドット構成で、滑らかな文字パターンが表示できます(図23を参照してください)。

CRTに文字を表示する手順を以下に示します。

- ① 表示する文字コードをCRT表示用RAMに書き込みます。
- ② 色レジスタで表示色を指定します。
- ③ 表示色を設定した色レジスタをCRT表示用RAMに書き込みます。
- ④ 垂直位置を垂直位置レジスタで指定します。
- ⑤ 文字サイズを文字サイズレジスタで指定します。
- ⑥ 水平位置を水平位置レジスタで指定します。
- ⑦ CRT制御レジスタの所要のブロック表示フラグに、表示許可ビットを書き込むことによりVSYNC信号の入力に合わせて動作を開始します。

CRT表示回路には拡張表示モードがあり、1行表示することに割り込みをかけ、ソフトウェアで表示の終了したブロックのデータを書き替えることにより、3行以上の多行表示を行うことができます。

図24にCRT制御レジスタのビット構成を、図25にCRT表示制御回路のブロック図を示します。

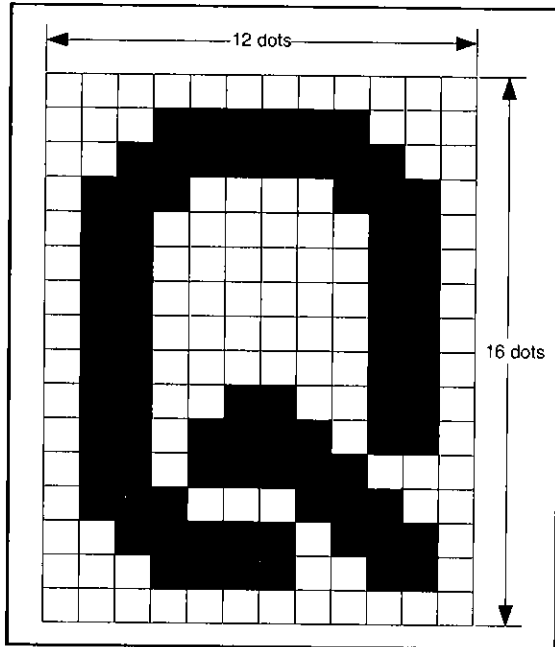


図23. CRT表示文字構成

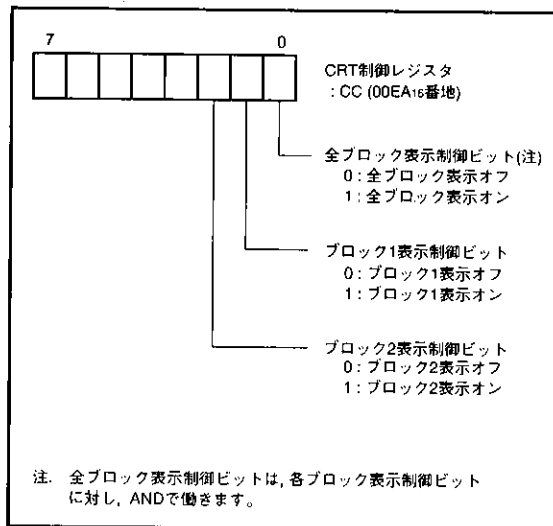


図24. CRT制御レジスタのビット構成

三菱マイクロコンピュータ
M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

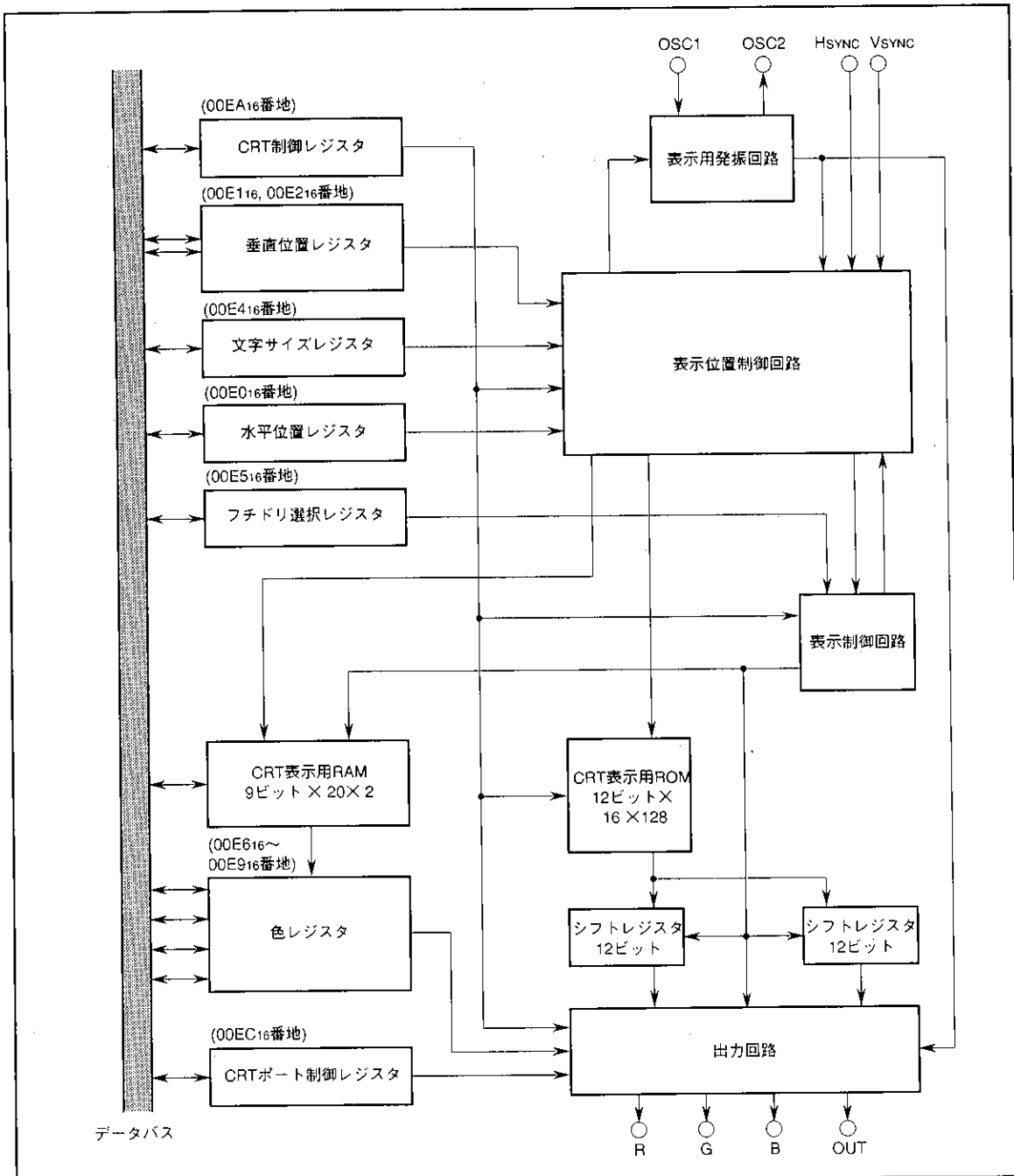


図25. CRT表示制御回路ブロック図

(1) 表示位置

文字の表示位置はブロックという単位で指定します。ブロックはブロック1、ブロック2の2つあり、1つのブロックには最大20文字まで表示できます(後述「(3)表示用メモリ」を参照してください)。

各ブロックの表示位置は水平方向、垂直方向ともソフトウェアによって設定できます。

水平方向は全ブロック共通で $4Tc$ (Tc :表示用発振周期)単位で64段階の表示位置の中から選択します。

垂直方向の表示位置はブロックごとに走査線4本単位で128段階の表示位置の中から選択します。

ブロック2は、ブロック1の表示が完全に終了した後、表示されます(図26の(a))。したがって、ブロック1の表示中にブロック2の表示開始位置がきた場合、ブロック1のみ表示されブロック2は全く表示されません。同様に多行表示をする場合、ブロック2の表示が完全に終了しないと次のブロック1は表示されません(図26の(b))。

垂直位置はブロックごとに垂直位置レジスタ(00E116, 00E216番地)のビット0~ビット6に"0016"~"7F16"の値を設定することにより、128段階(1段階あたり走査線4本分)の設定ができます。図28に垂直位置レジスタのビット構成を示します。

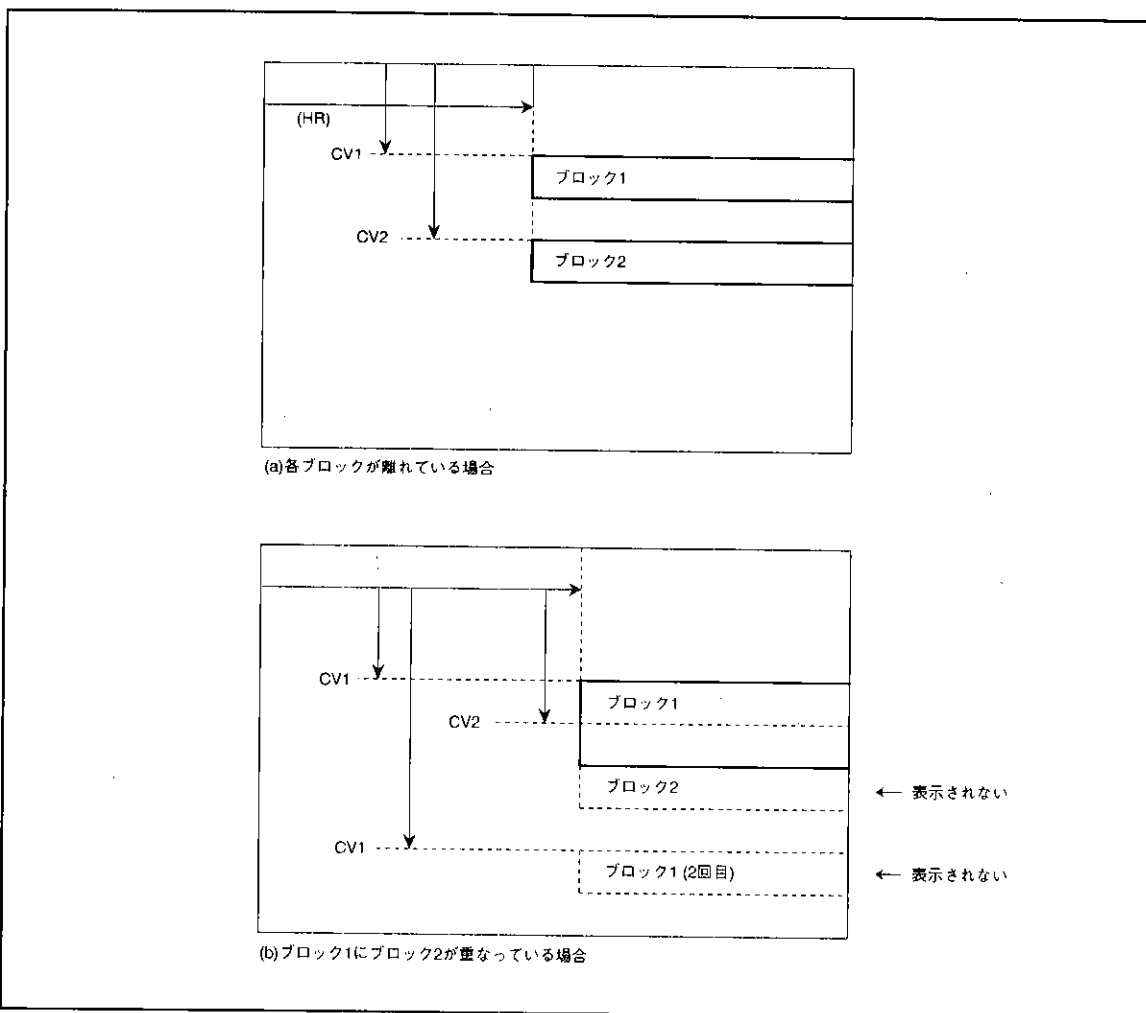


図26. 表示位置

三菱マイクロコンピュータ
M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

垂直方向の表示位置は水平同期信号(HSYNC)をカウントすることによって確定されます。この際、VSYNC信号の立ち上がり(立ち下がり)エッジの約1マシサイクル後からHSYNC信号の立ち上がり(立ち下がり)エッジのカウントを開始します。そのため、ジッタ対策として、VSYNC信号の立ち上がり(立ち下がり)エッジからHSYNC信号の立ち上がり(立ち下がり)エッジまでの間隔は充分(2マシサイクル以上)とるようにしてください。HSYNC信号及びVSYNC信号の極性は、CRTポート制御レジスタ(00EC16番地)によって正極性、負極性のいずれかを選択できます。詳細は「(7)CRT端子制御」を参照してください。

注. CRTポート制御レジスタ(00EC16番地)のビット0, ビット1が“1”(負極性)の場合、垂直位置はマイコン内部のVSYNC制御信号の立ち上がり後に、HSYNCの立ち下がりエッジをカウントすることで決まります。(図27参照)。

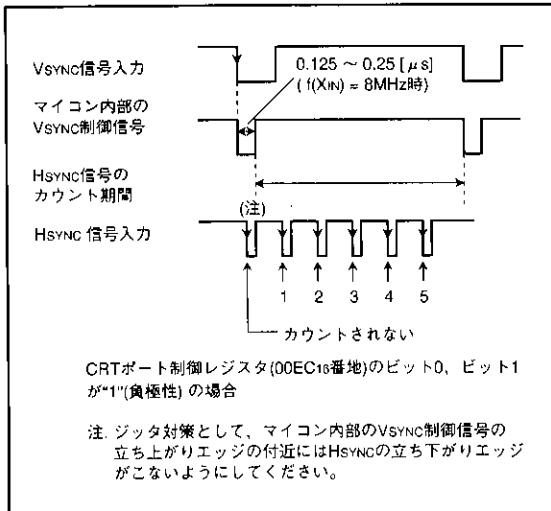


図27. 表示位置補足説明

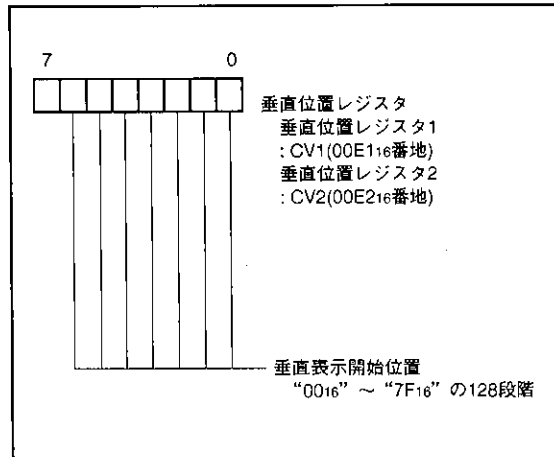


図28. 垂直位置レジスタのビット構成

水平位置は全ブロック共通で、水平位置レジスタ(00E016番地)のビット0~ビット5に“0016”~“3F16”の値を設定することにより、64段階(1段階あたり4Tc(Tc:表示用発振周期))の設定ができます。図29に水平位置レジスタのビット構成を示します。

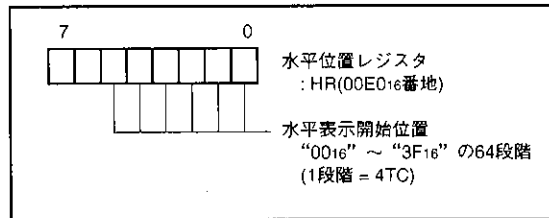


図29. 水平位置レジスタのビット構成

(2) 文字サイズ

表示する文字の大きさはブロック単位に3種類の中から選択できます。サイズの設定は文字サイズレジスタ(00E416番地)で設定します。文字サイズレジスタのビット0, 1でブロック1の文字サイズ、ビット2, 3でブロック2文字サイズを指定します。文字サイズレジスタのビット構成を図30に示します。

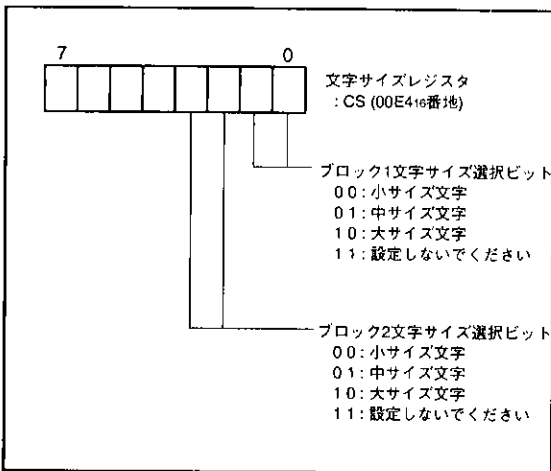


図30. 文字サイズレジスタのビット構成

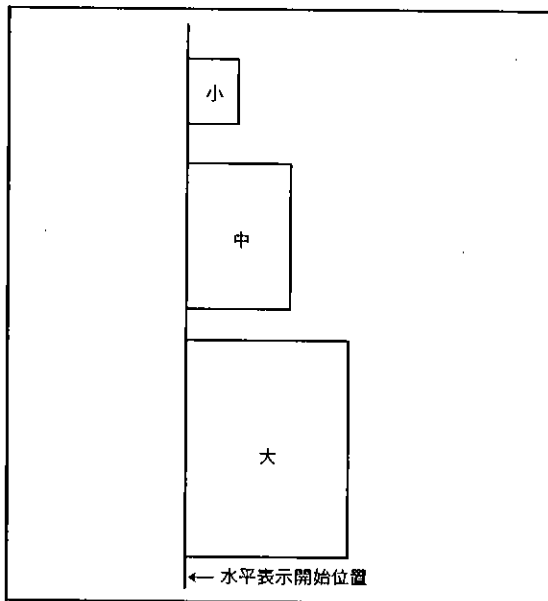


図31. 各文字サイズの表示開始位置 (水平方向)

文字のサイズは小サイズ、中サイズ、大サイズの3種類が選択でき、それぞれ縦(垂直)方向は走査線数、横(水平)方向は表示用発振周期: T_c で決まります。小サイズは[走査線1本]×[$1T_c$]、中サイズは[走査線2本]×[$2T_c$]、大サイズは[走査線3本]×[$3T_c$]の大きさです。表6に文字サイズレジスタの設定値と文字サイズとの関係を示します。

表6. 文字サイズレジスタの設定値と文字サイズとの関係

文字サイズレジスタ設定値		文字サイズ	横(水平)方向 T_c : 表示用発振周期	縦(垂直)方向 走査線数
CSn1	CSn0			
0	0	小	$1T_c$	1本
0	1	中	$2T_c$	2本
1	0	大	$3T_c$	3本
1	1	設定しないでください。		

注. 水平方向の表示開始位置は文字サイズの影響を受けません。つまり、ブロックによって文字サイズが異なる場合でも、水平表示開始位置は全ブロック同一です(図31を参照してください)。

(3) 表示用メモリ

表示用メモリは、文字のドットデータを格納(マスク化)しておくCRT表示用ROM(10000₁₆~10FFF₁₆番地)と、表示する文字及び色を指定するCRT表示用RAM(0600₁₆~06B3₁₆番地)の2種類があります。以下、別々に説明します。

① CRT表示用ROM(10000₁₆~10FFF₁₆番地)

CRT表示用ROMには表示用文字のドットパターンデータを格納します。実際に格納された文字を表示する場合は、その文字固有の文字コード(CRT表示用ROMのアドレスを基に決められたコード)をCRT表示用RAMに書き込んで指定します。文字コード一覧を表7に示します。

CRT表示用ROMの容量は4Kバイトで、1文字のデータに32バイトの容量を必要としますので、128種類の文字が格納できます。

CRT表示用ROM領域のうち10000₁₆~107FF₁₆番地には表示用文字の[縦16ドット]×[横(左側)8ドット]のデータが、10800₁₆~10FFF₁₆番地には[縦16ドット]×[横(右側)4ドット]のデータが格納されます(図32参照)。ただし10800₁₆~10FFF₁₆番地に書き込むデータは上位4ビットをすべて“1”にセットして(“FX₁₆”を書き込んで)ください。

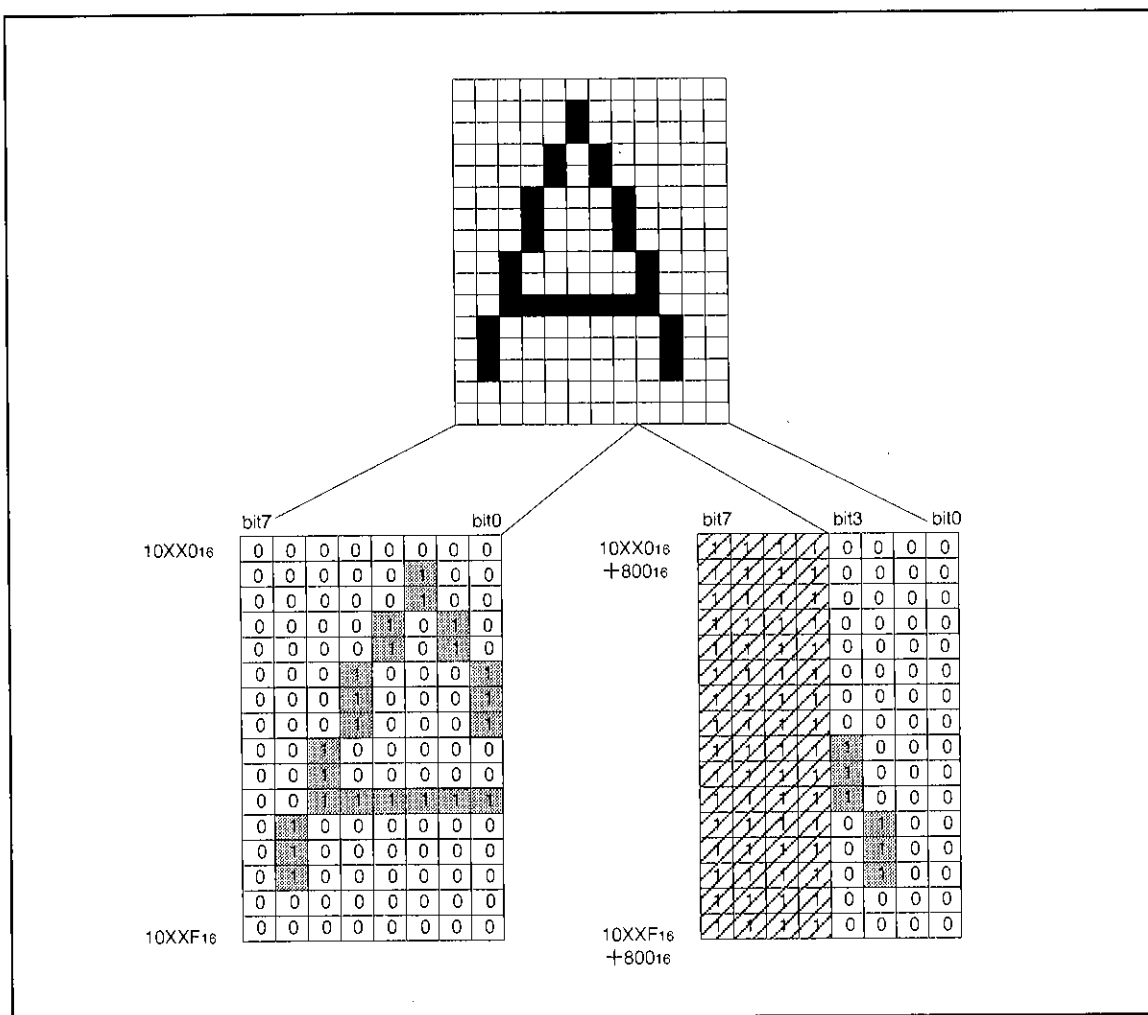


図32. 表示用文字の格納形態

三菱マイクロコンピュータ
M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

表7. 文字コード一覧 (一部省略)

文字コード	文字データ格納番地	
	左 8 ドット列	右 4 ドット列
00 ₁₆	1000 ₁₆	1080 ₁₆
	1000F ₁₆	1080F ₁₆
01 ₁₆	10010 ₁₆	10810 ₁₆
	1001F ₁₆	1081F ₁₆
02 ₁₆	10020 ₁₆	10820 ₁₆
	1002F ₁₆	1082F ₁₆
03 ₁₆	10030 ₁₆	10830 ₁₆
	1003F ₁₆	1083F ₁₆
:	:	:
7E ₁₆	107E0 ₁₆	10FE0 ₁₆
	107EF ₁₆	10FEF ₁₆
7F ₁₆	107F0 ₁₆	10FF0 ₁₆
	107FF ₁₆	10FFF ₁₆

② CRT表示用RAM(0600₁₆~06B3₁₆番地)

CRT表示用RAMは、0600₁₆~06B3₁₆番地に割り当てられており、ブロックごとに表示文字コード指定部、表示色指定部に分かれています。その内容を表8に示します。

たとえば、ブロック1の第一文字目(左端)に文字を表示する場合、0600₁₆番地に文字コードを書き込み、0680₁₆番地の下位2ビット(ビット0, 1)に4つある色レジスタのうち、あらかじめ表示する色を設定した色レジスタの番号を書き込みます。色レジスタに関しては後述「(4)色レジスタ」を参照してください。CRT表示用RAMのビット構成を図33に示します。

表8. CRT表示用RAM内容

ブロック	表示位置 (左から)	文字コード指定	色 指 定
ブロック 1	1文字目	0600 ₁₆	0680 ₁₆
	2文字目	0601 ₁₆	0681 ₁₆
	3文字目	0602 ₁₆	0682 ₁₆
	:	:	:
	18文字目	0611 ₁₆	0691 ₁₆
	19文字目	0612 ₁₆	0692 ₁₆
使用しません		0613 ₁₆	0693 ₁₆
		0614 ₁₆	0694 ₁₆
ブロック 2	1文字目	0620 ₁₆	06A0 ₁₆
	2文字目	0621 ₁₆	06A1 ₁₆
	3文字目	0622 ₁₆	06A2 ₁₆
	:	:	:
	18文字目	0631 ₁₆	06B1 ₁₆
	19文字目	0632 ₁₆	06B2 ₁₆
	20文字目	0633 ₁₆	06B3 ₁₆

三菱マイクロコンピュータ
M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

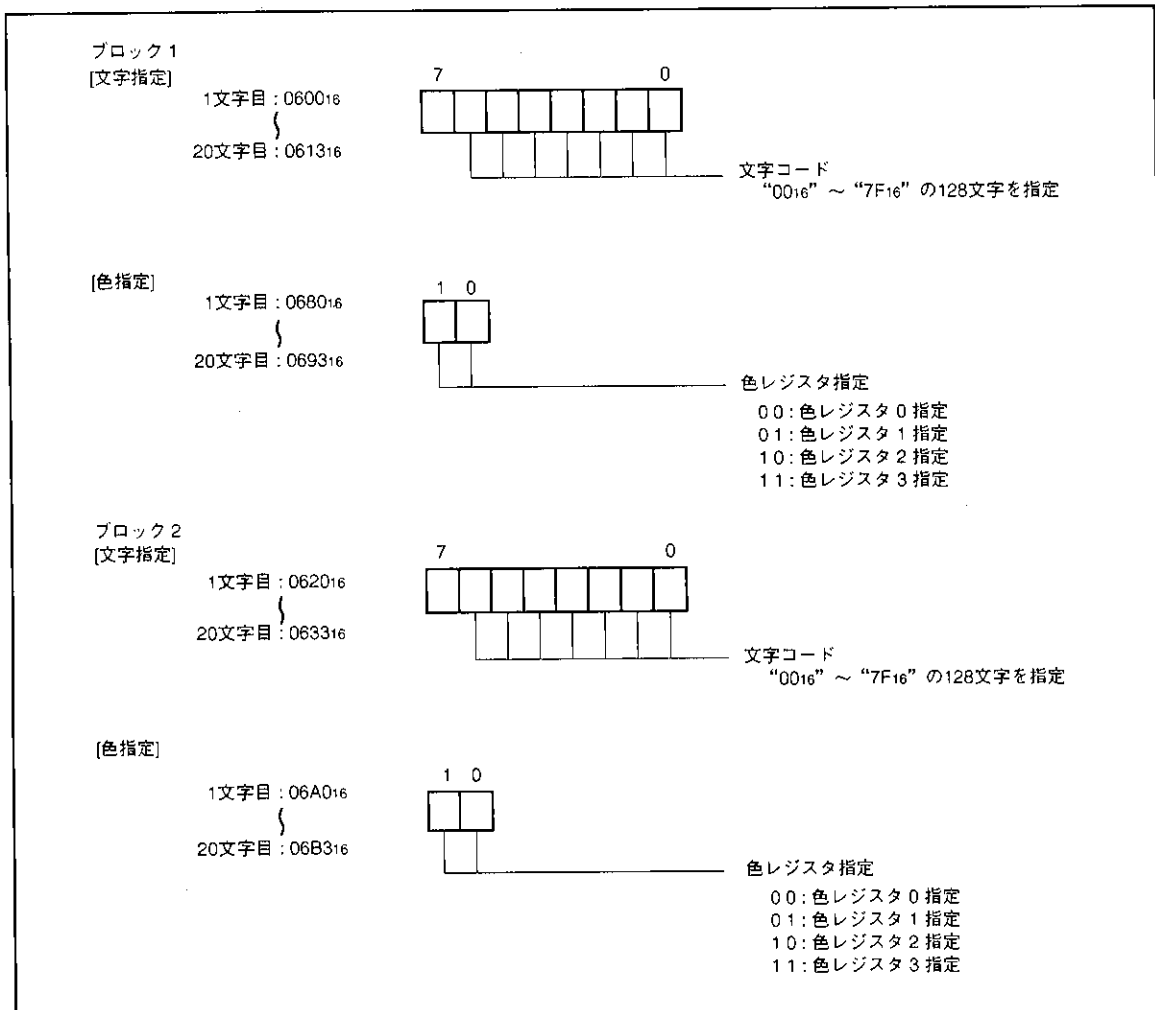


図33. CRT表示用RAMのビット構成

三菱マイクロコンピュータ
M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

(4) 色レジスタ

4つの色レジスタ(CO0~CO3:00E6₁₆~00E9₁₆番地)のいずれかに色を設定し、その色レジスタをCRT表示用RAMで指定することによって、表示文字の色を指定することができます。色出力はR, G, Bの3本あり、 2^3-1 (出力なしの場合)=7通りの色が設定できます。ただし、色レジスタは4本ですので一度に表示できるのは最大4色です。

R, G, B出力は色レジスタのビット1~ビット3で設定します。また、ビット5で文字出力か、ブランク出力かを指定します。色レジスタのビット構成を図34に示します。

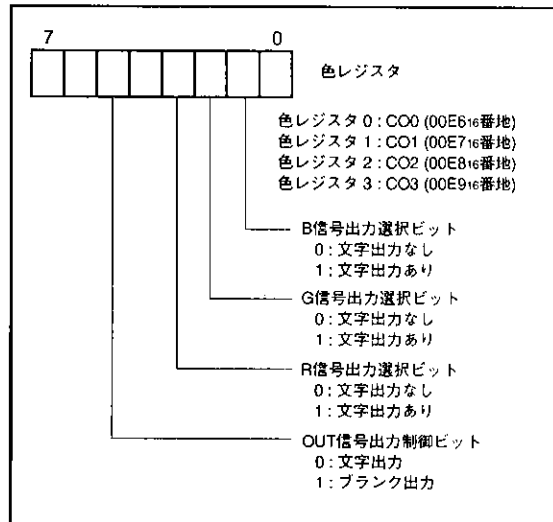


図34. 色レジスタのビット構成

(5) フチドリ機能

表示する文字に対して水平、垂直方向とも1クロック(1ドット)分のフチドリを行うことができます。フチドリはOUT端子から出力します。この場合、色レジスタのビット5は"0"(文字出力)にしてください。

フチドリは、フチドリ選択レジスタ(00E516番地)によってブロック単位で設定できます。フチドリ選択レジスタのビット構成を図35に、フチドリ選択レジスタの設定値とフチドリ機能の関係を表9にそれぞれ示します。

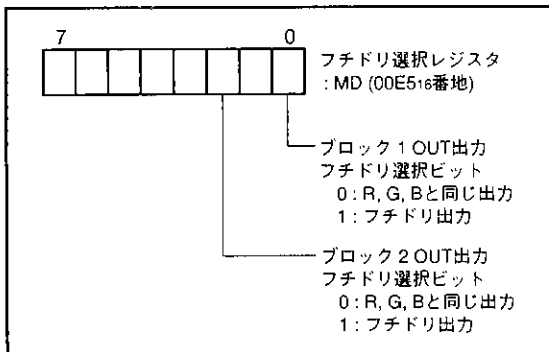


図35. フチドリ選択レジスタのビット構成

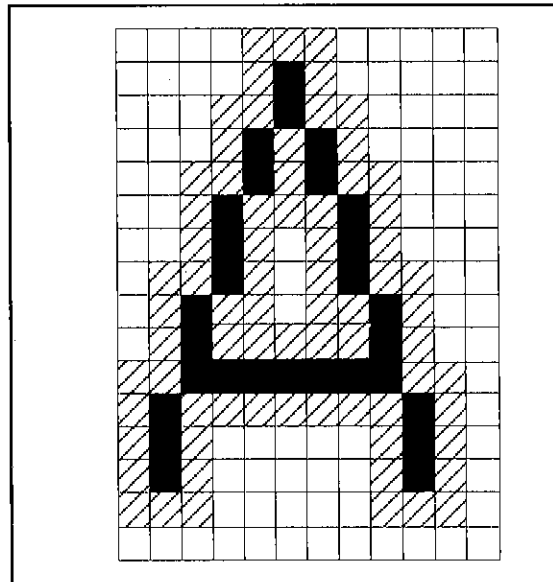


図36. フチドリの例

表9. フチドリ選択レジスタの設定値とフチドリ機能の関係

フチドリ選択レジスタ MDn0	機能	出力例
0	通常	R, G, B 出力 OUT 出力
1	文字を含むフチドリ	R, G, B 出力 OUT 出力

三菱マイクロコンピュータ M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

(6) 多行表示

M37220M3-XXXSPは通常、2つのブロックを別々の垂直位置に表示することによって2行の表示を行うことができます。更に、CRT割り込みを用いることにより、最大16行まで表示できます。

CRT割り込み要求は、1つのブロックを表示し終わった時点で発生します。つまり走査線が、あるブロックの表示位置(垂直位置レジスタにより指定)にきた時点でそのブロックの文字表示が開始し、そのブロックの範囲を越えた時点で割り込みがかかります。

注. ブロック表示終了時に発生する“CRT割り込み要求”は、ブロックを表示していない場合は発生しません。つまり、CRT制御レジスタ(00EA16番地)の表示制御ビットの設定によってブロックの表示がオフ(非表示)状態であれば、“CRT割り込み要求”は発生しません(図37参照)。

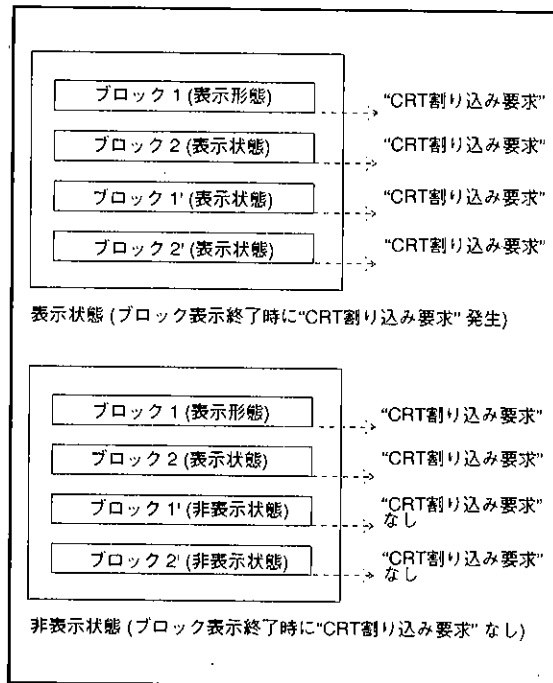


図37. CRT割り込みのタイミング

(7) CRT端子制御

CRT出力端子R, G, B, OUTはポートP52, P53, P54, P55と共用です。ポートP5方向レジスタ(00CB16番地)の対応するビットを“0”にするとCRT出力端子、“1”にするとポートP5として汎用出力端子となります。

Hsync, Vsyncの入力極性、及びR, G, B, OUTの出力極性は、CRTポート制御レジスタ(00EC16番地)によって指定できます。“0”にすると正極性、“1”にすると負極性となります。

CRTポート制御レジスタのビット構成を図38に示します。

(8) ラスター着色機能

CRTポート制御レジスタのビット5~7をセットすることによって、一画面全体(ラスタ)に着色を行うことができます。R, G, B端子それぞれをMUTE信号出力に切り替えることが可能で、7色のラスタ着色を得ることができます。

R, G, B端子をMUTE信号出力とした場合、1水平走査期間中、ラスタ色とは別の色の文字出力(図39では文字“O”)を除く部分に、ラスタ着色信号が出力されます。したがって文字色とラスタ色が混合することはありません。またこの場合、OUT端子からはMUTE信号が出力されます。

図39にマゼンタの文字“P”と赤色の文字“O”を表示し、青色のラスタ着色を行った例を示します。

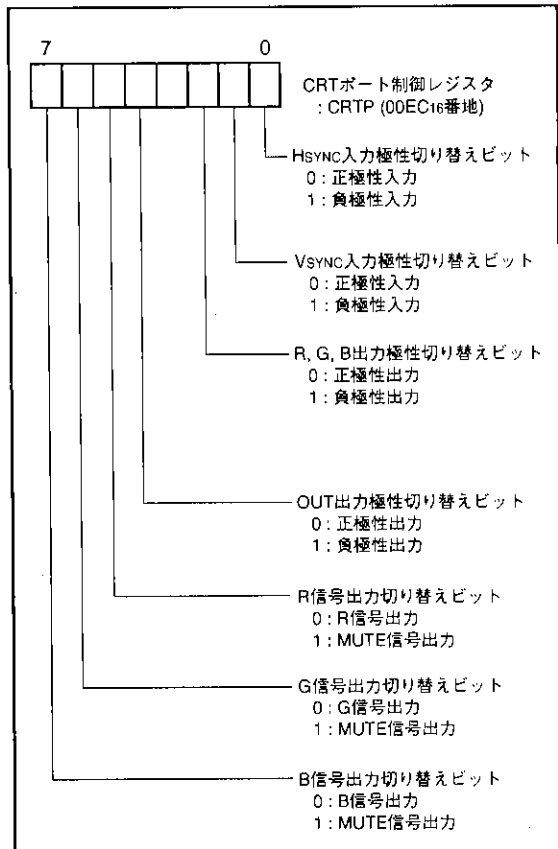


図38. CRTポート制御レジスタのビット構成

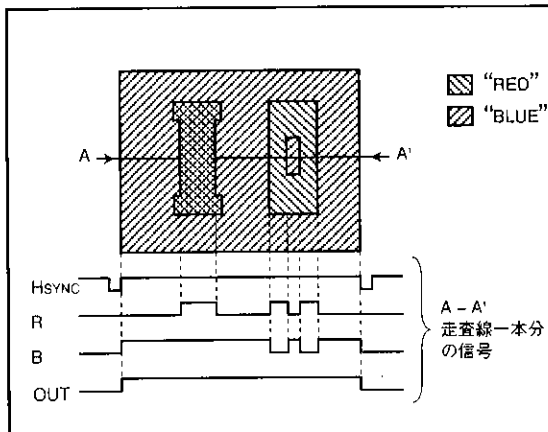


図39. ラスタ着色例

(9) 表示用クロック

CRT表示に使用する表示用クロックは、以下の4種類の中から選択することができます。

- XIN端子から供給されるメインクロック
- XIN端子から供給されるメインクロックの1.5分周したクロック
- OSC1, OSC2端子から供給されるLC又はRC発振子からのクロック
- OSC1, OSC2端子から供給されるセラミック共振子、又は水晶発振子からのクロック

表示用クロックはCRTクロック選択レジスタ(00ED16番地)によって選択することができます。

また、メインクロックを選択する場合、発振周波数は8MHzにしてください。

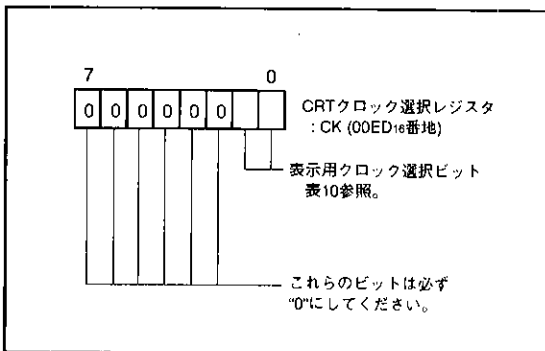


図40. CRTクロック選択レジスタのビット構成

表10. CRTクロック選択レジスタの設定値と表示用クロック

b1	b0	機能	
0	0	OSC1とOSC2端子間にRC又はLCを接続することによって、表示用クロックとします。	
0	1	メインクロックを表示用クロックとするため、発振周波数が限定されます。そのため、表示の横(水平)方向の文字のサイズも限定されます。このとき、OSC1, OSC2端子はそれぞれ入力ポートP33, P34として使用できます。	CRT発振周波数 =f(XIN)
1	0		CRT発振周波数 =f(XIN)/1.5
1	1	OSC1とOSC2端子間に、CRT表示専用のセラミック共振子又は水晶発振子と帰還抵抗を接続して発振させることにより、このクロックを表示用クロックとします。(注)	

注. XINとXOUT間のセラミック共振子、又は水晶発振子は別途必要です。

三菱マイクロコンピュータ M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

リセット回路

M37220M3-XXXSPは、電源電圧が $5V \pm 10\%$ にあり、水晶発振子又はセラミック共振子などが安定発振しているときRESET端子を $2\mu s$ 以上“L”レベルに保った後、“H”レベルに戻すと図41に示すシーケンスに従って、リセット解除され、FFFF₁₆番地の内容を上位アドレス、FFFE₁₆番地の内容を下位アドレスとする番地からプログラムスタートします。リセット動作によりマイクロコンピュータの内部の状態は図43のようになります。

リセット回路の一例を図42に示します。

リセット入力電圧は電源電圧が4.5Vを通過する時点で0.6V以下になるようにしてください。

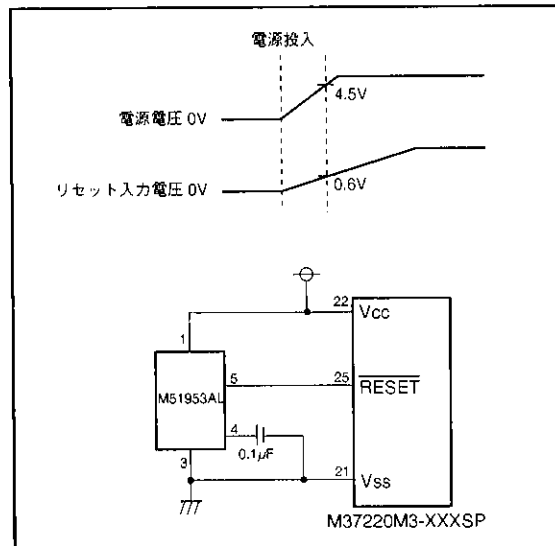


図42. リセット回路例

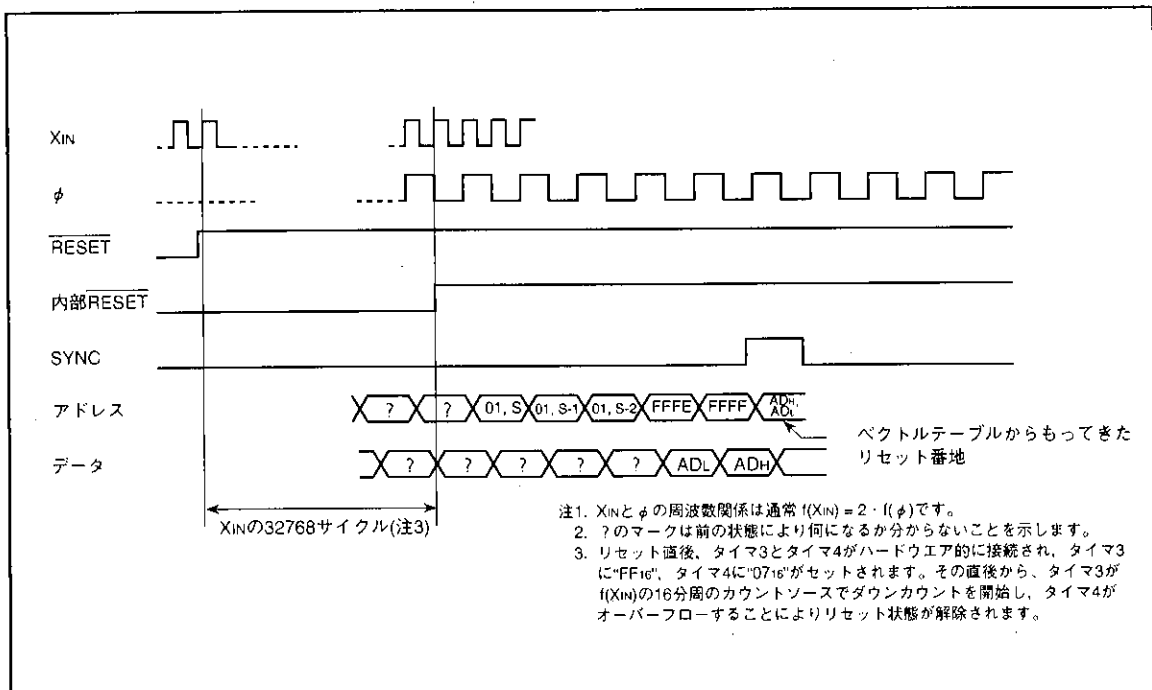


図41. リセット時のタイミング図

三菱マイクロコンピュータ M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

	番地	レジスタの内容		番地	レジスタの内容
ポートP0方向レジスタ	(00C1 ₁₆ 番地)	00 ₁₆	CRT制御レジスタ	(00EA ₁₆ 番地)	XXXXXXXX0000
ポートP1方向レジスタ	(00C3 ₁₆ 番地)	00 ₁₆	CRTポート制御レジスタ	(00EC ₁₆ 番地)	000000000000
ポートP2方向レジスタ	(00C5 ₁₆ 番地)	00 ₁₆	CRTクロック選択レジスタ	(00ED ₁₆ 番地)	XXXXXXXXXX00
ポートP3方向レジスタ	(00C7 ₁₆ 番地)	XXXXXXXX0000	A-D制御レジスタ1	(00EE ₁₆ 番地)	XXXXX*XX0000
ポートP5	(00CA ₁₆ 番地)	XXXX*XXXXX	A-D制御レジスタ2	(00EF ₁₆ 番地)	XXXX00000000
ポートP5方向レジスタ	(00CB ₁₆ 番地)	XXXX0000XXXX	タイマ1	(00F0 ₁₆ 番地)	FF ₁₆
ポートP3出力モード制御レジスタ(00CD ₁₆ 番地)	(00CD ₁₆ 番地)	XXXXXX0000	タイマ2	(00F1 ₁₆ 番地)	07 ₁₆
DA-Lレジスタ	(00CF ₁₆ 番地)	XXXX*XXXX*	タイマ3	(00F2 ₁₆ 番地)	FF ₁₆
PWM出力制御レジスタ1	(00D5 ₁₆ 番地)	00 ₁₆	タイマ4	(00F3 ₁₆ 番地)	07 ₁₆
PWM出力制御レジスタ2	(00D6 ₁₆ 番地)	XXXX0000XXXX	タイマ12モードレジスタ	(00F4 ₁₆ 番地)	XXXX00000000
シリアルI/Oモードレジスタ	(00DC ₁₆ 番地)	XX00XX0000	タイマ34モードレジスタ	(00F5 ₁₆ 番地)	XXXX00000000
DA1変換レジスタ	(00DE ₁₆ 番地)	XXXX*XXXX*	割り込み入力極性レジスタ	(00F9 ₁₆ 番地)	XXXX0000XXXX
DA2変換レジスタ	(00DF ₁₆ 番地)	XXXX*XXXX*	CPUモードレジスタ	(00FB ₁₆ 番地)	XXXXXXXX1XXXX
水平位置レジスタ	(00E0 ₁₆ 番地)	XXXX00000000	割り込み要求レジスタ1	(00FC ₁₆ 番地)	0X00000000
垂直位置レジスタ1	(00E1 ₁₆ 番地)	XXXX*XXXX*	割り込み要求レジスタ2	(00FD ₁₆ 番地)	XXXX00000000
垂直位置レジスタ2	(00E2 ₁₆ 番地)	XXXX*XXXX*	割り込み制御レジスタ1	(00FE ₁₆ 番地)	0X00000000
文字サイズレジスタ	(00E4 ₁₆ 番地)	XXXXXX*XXXX*	割り込み制御レジスタ2	(00FF ₁₆ 番地)	XXXX00000000
フチドリ選択レジスタ	(00E5 ₁₆ 番地)	XXXXXX*XXXX*	プロセッサステータスレジスタ	(PS)	*XXXX*1*
色レジスタ0	(00E6 ₁₆ 番地)	XXXX000000XX	プログラムカウンタ	(PCH)	FFFF ₁₆ 番地の内容
色レジスタ1	(00E7 ₁₆ 番地)	XXXX000000XX	(PCL)	FFFE ₁₆ 番地の内容	
色レジスタ2	(00E8 ₁₆ 番地)	XXXX000000XX			
色レジスタ3	(00E9 ₁₆ 番地)	XXXX000000XX			

注. 上記以外のレジスタ及びRAMの内容はリセット時には不定ですので、リセット解除後に初期値を設定してください。

□: 不定です。
 ⊗: 不使用ビットです。

図43. リセット時のマイクロコンピュータの内部状態

三菱マイクロコンピュータ M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

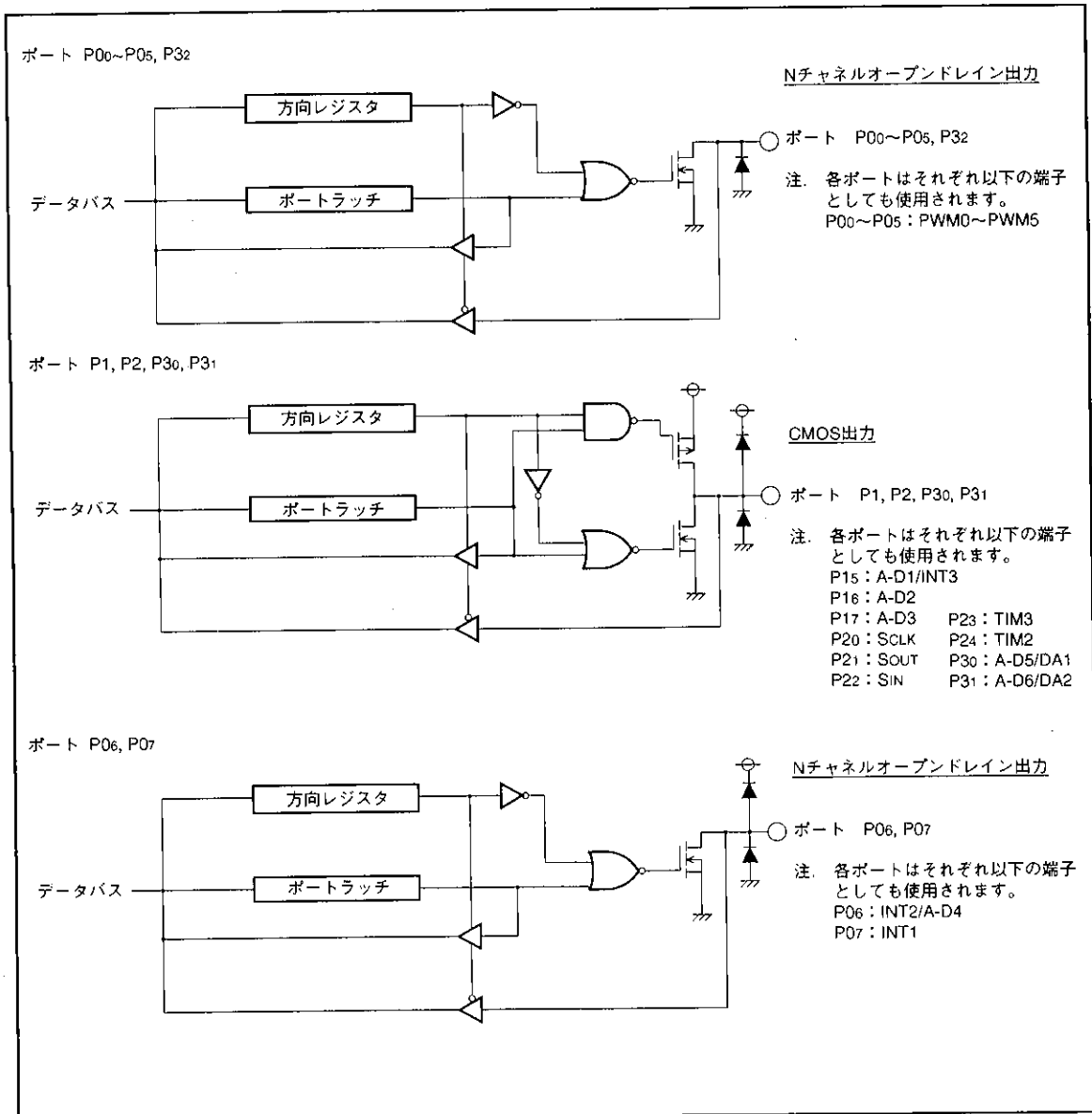


図44. 入出力端子のブロック図 (1)

三菱マイクロコンピュータ
M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
 with ON-SCREEN DISPLAY CONTROLLER

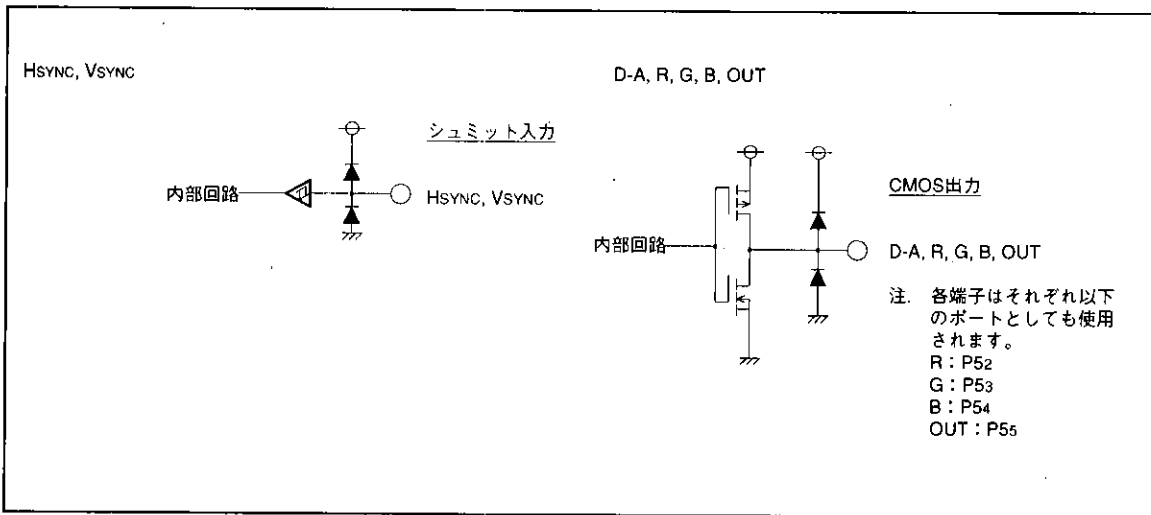


図45. 入出力端子のブロック図 (2)

三菱マイクロコンピュータ M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

クロック発生回路

図48に示すようなクロック発生回路を内蔵しています。STP命令を実行すると、内部クロックφが“H”の状態が発振が停止します。このとき、タイマ3とタイマ4がハードウェア的に接続されて、タイマ3には、“FF16”、タイマ4には、“0716”がセットされます。タイマ3のカウンタソースには、 $f(XIN)/16$ を選択してください(STP命令実行前に、ソフトウェアによってタイマ34モードレジスタのビット0を“0”にしてください)。なおタイマ3割り込み許可ビット及びタイマ4割り込み許可ビットは禁止状態(“0”)になっている必要がありますので、あらかじめSTP命令実行前にプログラムしておいてください。発振は、外部割り込みが受け付けられると再開しますが、内部クロックφは、タイマ4がオーバーフローするまで“H”のままです。タイマ4がオーバーフローしてはじめて、内部クロックφが供給されます。これは、セラミック発振などを使用した場合、発振の立ち上がりに時間を要するためです。

WIT命令を実行すると、内部クロックφが“H”の状態が発振器は停止しませんが、割り込みを受け付けると停止を解除します(注)。発振器は停止していませんので直ちに命令を実行できます。

STP又はWIT状態を解除する場合、割り込みが受け付けられるためには、STP又はWIT命令を実行する前に対応する割り込み許可ビットを“1”しておく必要があります。

注。ただし、ウェイトモードでは以下の割り込みは無効です。

- (1) VSYNC割り込み
- (2) CRT割り込み
- (3) P24/TIM2端子入力をカウンタソースとするタイマ2割り込み
- (4) P23/TIM3端子入力をカウンタソースとするタイマ3割り込み

図46に、セラミック共振子(又は、水晶発振子)を使用した場合の回路例を示します。容量などの定数及び、回路構成は、共振子により異なりますので共振子メーカーの推奨値をご使用ください。外部からクロック信号を供給する場合の例を図47に示します。XIN端子に入力し、XOUT端子は開放にします。

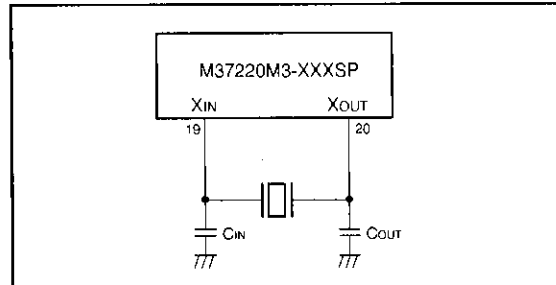


図46. セラミック共振子外付け回路例

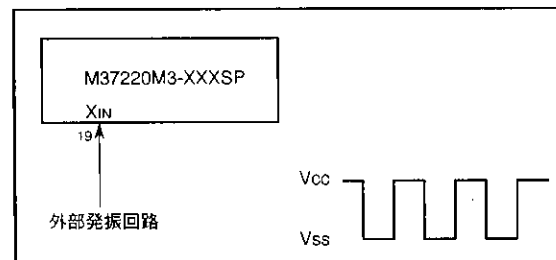


図47. 外部クロック入力回路例

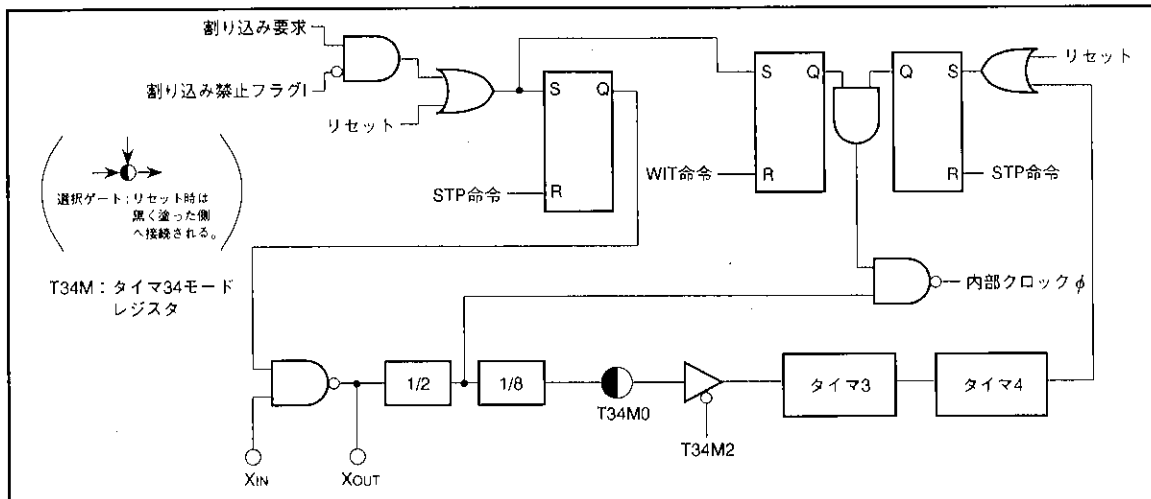


図48. クロック発生回路ブロック図

表示用発振回路

CRT表示用クロック発振回路はクロック発振回路を内蔵しているため、OSC1とOSC2端子間にLC、RC、セラミック共振子、又は水晶発振子を接続するだけで表示用クロックを得ることができます。表示用クロックはCRTクロック選択レジスタ(00ED₁₆番地)のビット0及びビット1で設定してください。

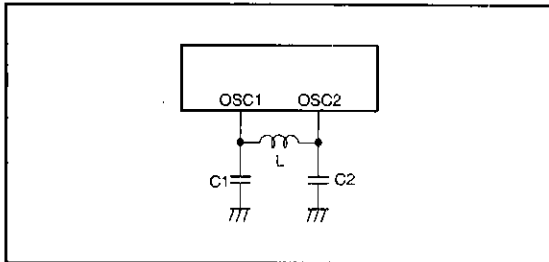


図49. 表示用発振回路例

オートクリア回路

$\overline{\text{RESET}}$ 端子に下記の回路を付加することにより、電源投入時にオートクリア機能が働きます。

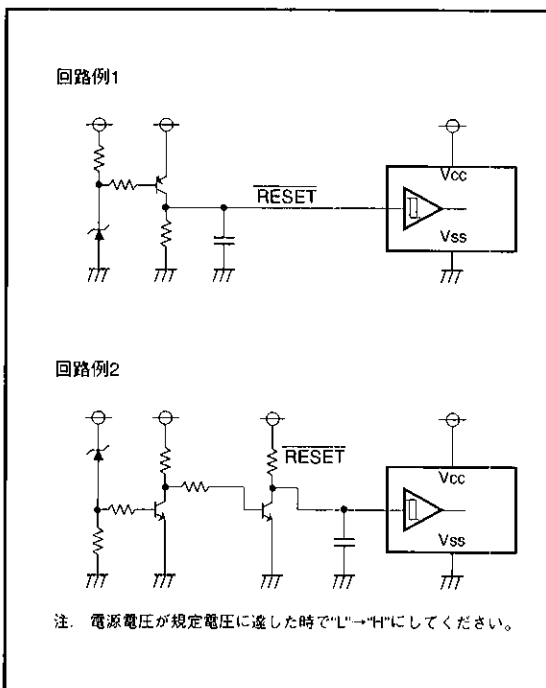


図50. オートクリア回路例

アドレッシングモード

17種のアドレッシングモードを持っており、メモリアクセスが強化されています。詳細説明は、MELPS 740 PROGRAMMING MANUALを参照してください。

機械語命令一覧表

機械語命令は、71命令あります。詳細説明は、MELPS740 PROGRAMMING MANUALを参照してください。

使用上の注意事項

- (1) タイマの分周比は $1/(n+1)$ です。
- (2) 割り込み要求ビットの内容をプログラムで変更した直後に、BBC、BBS命令を実行しても、変更前の内容に対して実行されるので、変更後の内容に対して実行するためには、一命令以上後に行ってください。
- (3) 10進演算を行う場合は10進モードフラグDを"1"にセットして、ADC命令又はSBC命令を実行しますが、その場合、SEC命令、CLC命令、又はCLD命令は、ADC命令又はSBC命令から1命令以上後に行ってください。
- (4) PLP命令を実行するときは、その直後に必ずNOP命令を入れてください。
- (5) ノイズ及びラッチアップ耐量を向上させるために、Vcc端子とVss端子間、及びVcc端子とCNVss端子間にバイパスコンデンサ($\approx 0.1 \mu\text{F}$)を最短距離で、かつ比較的大い配線を使って接続してください。

マスク化発注時の提出資料

マスクROM版のマスク化発注時、次の資料を提出してください。

- (1) マスク化確認書
- (2) マーク指定書
- (3) ROMのデータ EPROM 3セット

なお、ご提出いただくROMデータは32ピンDIPの27C101の3セットにてお願いいたします。

三菱マイクロコンピュータ
M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

絶対最大定格

記号	項目	条件	定格値	単位
VCC	電源電圧 VCC	Vss端子を基準として測定する。出力トランジスタは遮断状態。	-0.3~6	V
Vi	入力電圧 CNVss		-0.3~6	V
Vi	入力電圧 P00~P07, P10~P17, P20~P27, P30~P34, OSC1, XIN, HSYNC, VSYNC, RESET		-0.3~Vcc+0.3	V
Vo	出力電圧 P06, P07, P10~P17, P20~P27, P30~P32, R, G, B, OUT, D-A XOUT, OSC2		-0.3~Vcc+0.3	V
Vo	出力電圧 P00~P05		-0.3~13	V
IOH	回路電流 R, G, B, OUT, P10~P17, P20~P27, P30, P31, D-A		0~1 (注1)	mA
IOL1	回路電流 R, G, B, OUT, P06, P07, P10~P17, P20~P23, P30~P32, D-A		0~2 (注2)	mA
IOL2	回路電流 P00~P05		0~1 (注2)	mA
IOL3	回路電流 P24~P27		0~10 (注3)	mA
Pd	消費電力		550	mW
Topr	動作周囲温度	Ta=25°C	-10~70	°C
Tstg	保存温度		-40~125	°C

推奨動作条件 (指定のない場合は, Ta = -10~70°C, Vcc = 5V±10%)

記号	項目	規格値			単位
		最小	標準	最大	
VCC	電源電圧(注4) CPU, CRT動作中	4.5	5.0	5.5	V
VSS	電源電圧	0	0	0	V
VIH1	"H"入力電圧 P00~P07, P10~P17, P20~P27, P30~P34, SIN, SCLK, HSYNC, VSYNC, RESET, XIN, OSC1, TIM2, TIM3, INT1, INT2, INT3	0.8Vcc		Vcc	V
VIL1	"L"入力電圧 P00~P07, P10~P17, P20~P27, P30~P34	0		0.4Vcc	V
VIL2	"L"入力電圧 HSYNC, VSYNC, RESET, TIM2, TIM3, INT1, INT2, INT3, XIN, OSC1, SIN, SCLK	0		0.2Vcc	V
IOH	"H"出力平均電流(注1) R, G, B, OUT, D-A, P10~P17, P20~P27, P30, P31			1	mA
IOL1	"L"出力平均電流(注2) R, G, B, OUT, D-A, P06, P07, P10~P17, P20~P27, P30~P32			2	mA
IOL2	"L"出力平均電流(注2) P00~P05			1	mA
IOL3	"L"出力平均電流(注3) P24~P27			10	mA
fCPU	発振周波数(CPU動作) (注5) XIN	7.9	8.0	8.1	MHz
fCRT	発振周波数(CRT表示用) (注5) OSC1	5.0		8.0	MHz
fhs1	入力周波数 TIM2, TIM3			100	kHz
fhs2	入力周波数 SCLK			1	MHz

- 注1. ICから流出する電流の総和が20mAを超えないこと。
 注2. ICへ流入する電流(IOL1+IOL2)の総和が30mAを超えないこと。
 注3. ICへ流入するポートP24~P27の平均電流の総和が20mAを超えないこと。
 注4. 電源端子VCC-VSS間には、電源ノイズ除去のため容量0.1μF以上のコンデンサを外付けして使用してください。また、Vcc-CNVss間にも容量0.1μF以上のコンデンサを外付けして使用してください。
 注5. CPU発振回路には水晶発振子、又はセラミック共振子を使用してください。

三菱マイクロコンピュータ M37220M3-XXXSP

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER for VOLTAGE SYNTHESIZER
with ON-SCREEN DISPLAY CONTROLLER

電気的特性 (指定のない場合は, $V_{CC}=5V \pm 10\%$, $V_{SS}=0V$, $f(XIN)=8MHz$, $T_a=-10 \sim 70^\circ C$)

記号	項目	測定条件	規格値			単位	
			最小	標準	最大		
ICC	電源電流	システム動作時	$V_{CC}=5.5V$, $f(XIN)=8MHz$	CRT OFF	20	40	mA
		CRT ON		30	60		
	ストップ時	$V_{CC}=5.5V$, $f(XIN)=0$			300	μA	
VOH	"H"出力電圧 R, G, B, OUT, D-A P10~P17, P20~P27 P30, P31	$V_{CC}=4.5V$ $I_{OH}=-0.5mA$	2.4			V	
VOL	"L"出力電圧 R, G, B, OUT, D-A P00~P07, P10~P17, P20~P23 P30~P32	$V_{CC}=4.5V$ $I_{OL}=0.5mA$			0.4	V	
	"L"出力電圧 P24~P27	$V_{CC}=4.5V$ $I_{OL}=10.0mA$			3.0		
VT+ - VT-	"ヒステリシス" RESET	$V_{CC}=5.0V$		0.5	0.7	V	
	ヒステリシス (注) HSYNC, VSYNC, TIM2, TIM3, INT1, INT2, INT3, SIN, SCLK	$V_{CC}=5.0V$		0.5	1.3		
IIZH	"H"入力リーク電流 RESET, P00~P07, P10~P17, P20~P27, P30~P34, HSYNC, VSYNC	$V_{CC}=5.5V$ $V_I=5.5V$			5	μA	
IIZL	"L"入力リーク電流 RESET, P00~P07, P10~P17, P20~P27, P30~P34, HSYNC, VSYNC	$V_{CC}=5.5V$ $V_O=0V$			5	μA	
IOZH	"H"出力リーク電流 P00~P05	$V_{CC}=5.5V$ $V_I=12V$			10	μA	

注. P06, P07, P15, P23, P24は割り込み入力又はタイマ入力ポートとして使用する場合, P20~P22はシリアルI/Oとして使用する場合にヒステリシスを持ちます。

A-D比較特性 (指定のない場合は, $V_{CC}=5V \pm 10\%$, $V_{SS}=0V$, $f(XIN)=8MHz$, $T_a=-10 \sim 70^\circ C$)

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
-	分解能				6	bits
-	絶対精度		0	± 1	± 2	LSB

注. $V_{CC}=5V$ 時, 1LSB=5/64Vとなります。

D-A変換特性 (指定のない場合は, $V_{CC}=5V \pm 10\%$, $V_{SS}=0V$, $f(XIN)=8MHz$, $T_a=-10 \sim 70^\circ C$)

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
-	分解能				6	bits
-	絶対精度				2	%
tsu	設定時間				3	μs
Ro	出力抵抗		1	2.5	4	k Ω

安全設計に関するお願い

- 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご注意ください。

本資料ご利用に際しての留意事項

- 本資料は、お客様が用途に応じた適切な三菱半導体製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について三菱電機が所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
- 本資料に記載の製品データ、図、表その他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、三菱電機は責任を負いません。
- 本資料に記載の製品データ、図、表その他全ての情報は本資料発行時点のものであり、三菱電機は特性改良などにより予告なしに変更することがあります。従って、三菱半導体製品のご購入に当たりましては事前に三菱電機または特約店へ最新の情報をご確認ください。
- 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、三菱電機または特約店へご照会ください。
- 本資料の転載、複製については、文書による三菱電機の事前の承諾が必要です。
- 本資料に記載の製品のうち、外国為替及び外国貿易管理法に定める戦略物資に該当するものについては、輸出する場合、同法に基づく輸出許可が必要です。
- 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたら三菱電機または特約店までご照会ください。