

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

4506グループ SINGLE-CHIP 4-BIT CMOS MICROCOMPUTER

RJJ03B0111-0301
Rev.3.01
2005.01.31

概要

4506グループはCMOSプロセスを用いて開発されたオリジナル4ビットシングルチップマイクロコンピュータです。シンプルで高速な命令体系をもつ4500シリーズのCPUをコアとして、8ビットタイマ(リロードレジスタ付き)2本、割り込み機能、10ビットA/Dコンバータを内蔵しています。

4506グループは、内蔵するメモリの種類、容量、パッケージの異なる複数の品種があります。

詳細については下記の表を参照してください。

タイマ

タイマ1 8ビット(リロードレジスタ付き)
 タイマ2 8ビット(リロードレジスタ付き)
 割り込み機能 4要因
 キーオンウェイクアップ機能 12端子
 入出力ポート 14本
 A/Dコンバータ 10ビット逐次近似方式
 ウォッチドッグタイマ
 クロック発生回路(セラミック共振/RC発振)
 LED直接駆動可能(ポートD)

特長

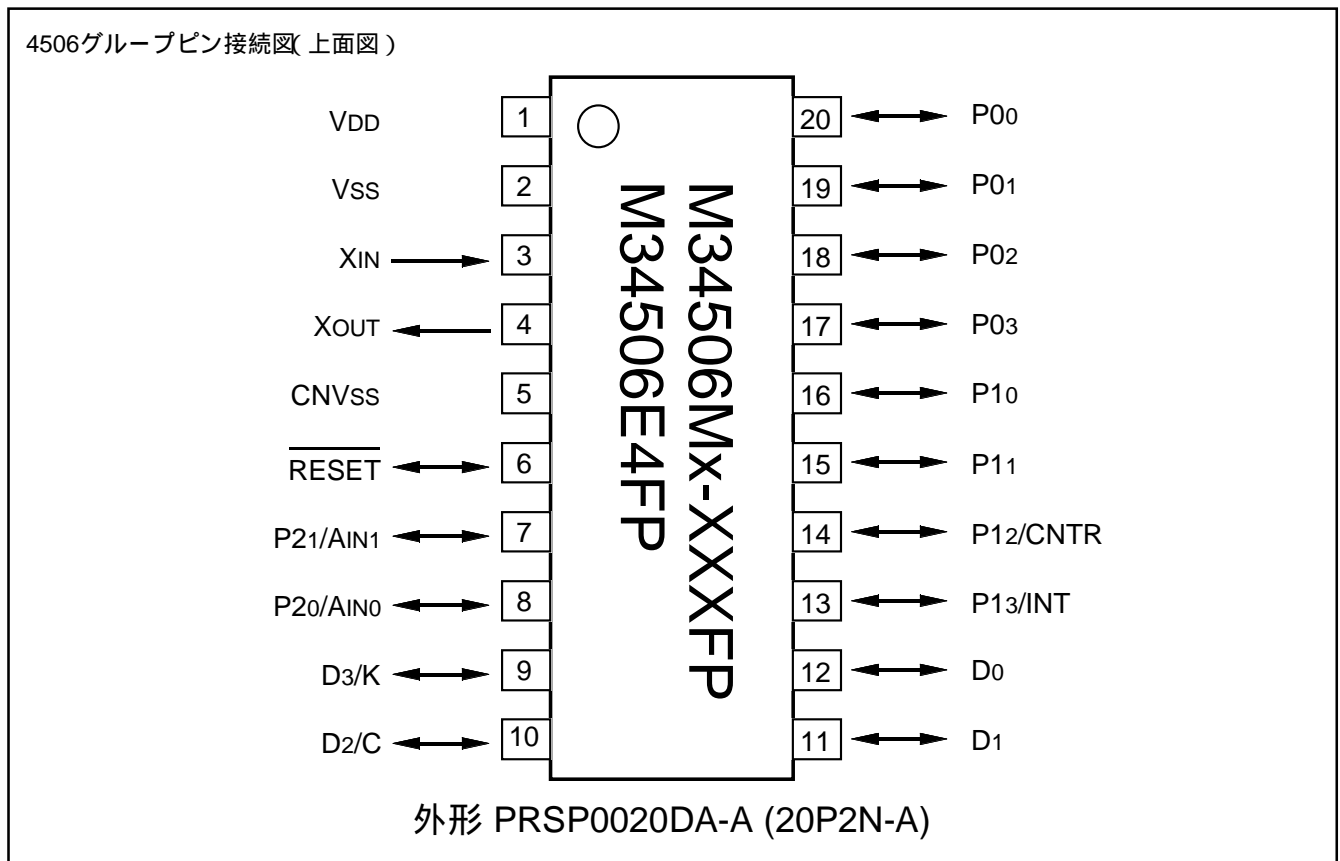
最小命令実行時間 0.68 μ s
 (発振周波数4.4MHz、高速モード時)
 電源電圧 2.0~5.5V
 (発振周波数及び動作モードにより異なります)

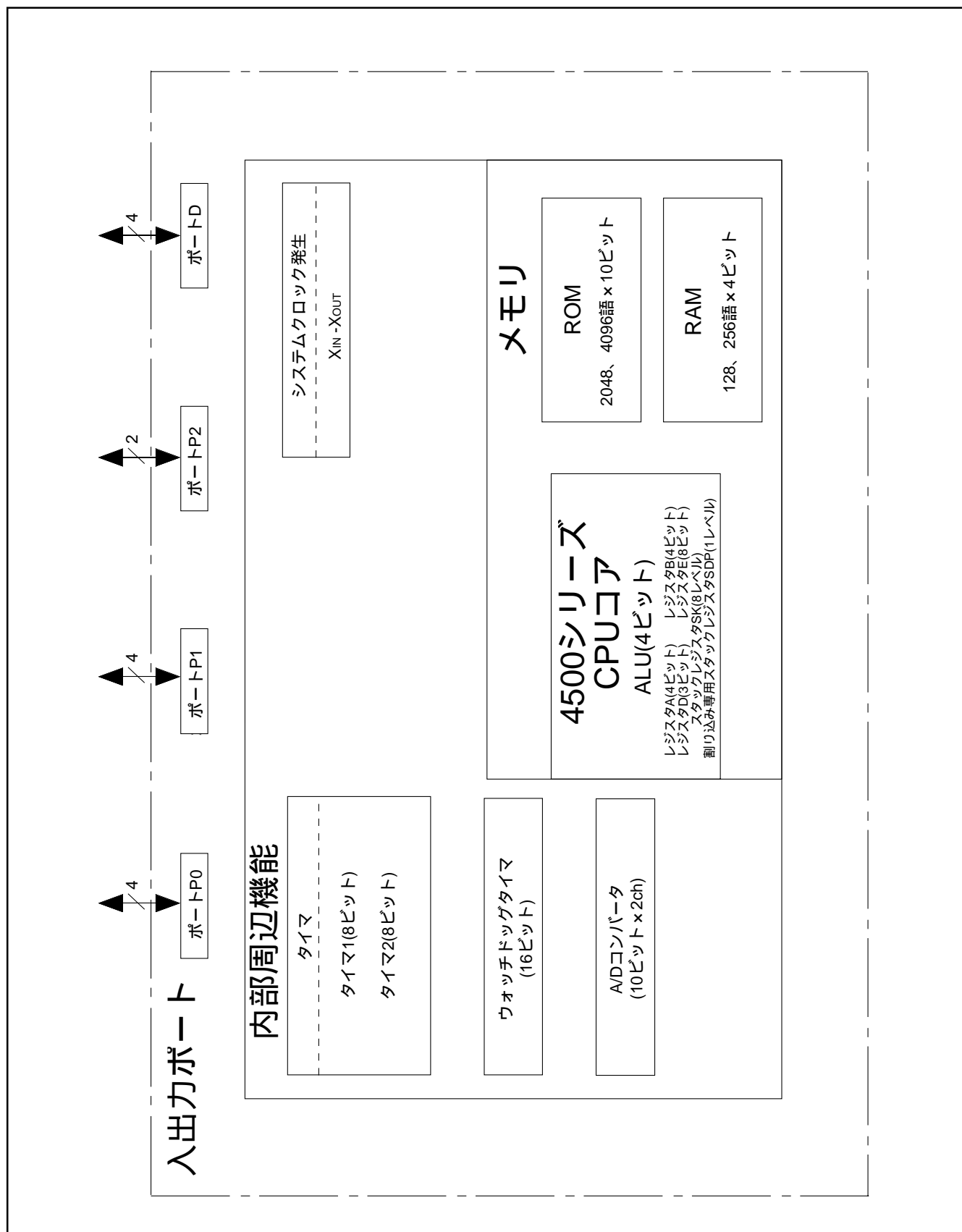
応用

家電、民生機器、OA機器など

型名	ROM(PROM)容量 ($\times 10$ ビット)	RAM容量 ($\times 4$ ビット)	パッケージ	ROM種類
M34506M2-XXXFP	2048語	128語	PRSP0020DA-A	マスクROM
M34506M4-XXXFP	4096語	256語	PRSP0020DA-A	マスクROM
M34506E4FP (注)	4096語	256語	PRSP0020DA-A	ワンタイムPROM

注. ブランク出荷品





機能ブロック図(4506グループ)

性能概要

項 目		性 能	
基本命令数		110	
最小命令実行時間		0.68 μ s (発振周波数4.4MHz : 高速モード時)	
メモリ容量	ROM	M34506M2	2048語 × 10ビット
		M34506M4/E4	4096語 × 10ビット
	RAM	M34506M2	128語 × 4ビット
		M34506M4/E4	256語 × 4ビット
入出力ポート	D0 ~ D3	入出力 (入力はスキップ 判別)	1ビット × 4 ポートD2、D3はプルアップ機能及びキーオンウェイクアップ機能がソフトウェア切り替え可能 ポートD2、D3はそれぞれポートC、Kと兼用
	P00 ~ P03	入出力	4ビット × 1 プルアップ機能、キーオンウェイクアップ機能がソフトウェア切り替え可能
	P10 ~ P13	入出力	4ビット × 1 プルアップ機能及びキーオンウェイクアップ機能がソフトウェア切り替え可能 ポートP12、P13はそれぞれCNTR、INT端子と兼用
	P20、P21	入出力	2ビット × 1 プルアップ機能及びキーオンウェイクアップ機能がソフトウェア切り替え可能 ポートP20、P21はそれぞれAIN0、AIN1端子と兼用
	C	入出力ポートC	1ビット × 1、ポートD2と兼用
	K	入出力ポートK	1ビット × 1、ポートD3と兼用
	CNTR	タイマ入出力	1ビット × 1、ポートP12と兼用
	INT	割り込み入力	1ビット × 1、ポートP13と兼用
	AIN0、AIN1	アナログ入力	1ビット × 2 AIN0、AIN1端子はそれぞれポートP20、P21と兼用
	タイマ	タイマ1	8ビットタイマ、リロードレジスタ付き
タイマ2		8ビットタイマ/イベントカウンタ、リロードレジスタ付き	
A/Dコンバータ			10ビット × 1、8ビットコンパレータ機能付き
	アナログ入力	2チャンネル(AIN0、AIN1端子)	
割り込み	要因	4要因(外部、タイマ × 2、A/D)	
	ネスティング	1レベル	
サブルーチンネスティング		8レベル	
素子構造		CMOSシリコンゲート	
パッケージ		20ピンプラスチックモールドSOP(PRSP0020DA-A)	
動作周囲温度		-20 ~ 85	
電源電圧		2.0 ~ 5.5V (発振周波数及び動作モードにより異なります。推奨動作条件の項参照)	
消費電流 (標準値)	動作時	1.7mA (Ta = 25、VDD=5.0V、発振周波数4.0MHz、高速モード時、出力トランジスタ遮断状態)	
		0.5mA (Ta = 25、VDD=3.0V、発振周波数2.0MHz、高速モード時、出力トランジスタ遮断状態)	
	RAMバックアップ時	0.1 μ A (Ta = 25、VDD=5.0V、出力トランジスタ遮断状態)	

端子の機能説明

端子名	名称	入力 出力	機能
VDD	電源	—	正電源電圧供給端子です。
VSS	接地	—	GND端子です。
CNVSS	CNVSS	-	この端子はVSSに接続し、必ず“L”(0V)を印加してください。
XIN	クロック入力	入力	クロック発生回路の入力/出力端子です。セラミック共振を使用する場合はXIN端子とXOUT端子の間にセラミック共振子を接続してください。XIN端子とXOUT端子の間には帰還抵抗が内蔵されています。RC共振を使用する場合は、XIN端子に抵抗、コンデンサを接続し、XOUT端子を開放して使用します。
XOUT	クロック出力	出力	
RESET	リセット入出力	入出力	リセットパルスの入出力端子です。内蔵パワーオンリセット回路、ウォッチドッグタイマ、又は電圧低下検出回路によるリセット発生時に“L”レベルが出力されます。出力形式はNチャンネルオープンドレインです。
D0 ~ D3	入出力ポートD (入力はスキップ 判別)	入出力	各端子ごとに1ビットの入出力機能を持っています。出力ラッチを“1”に設定すると入力可能状態になります。出力形式はNチャンネルオープンドレインです。ポートD2、D3はソフトウェアで切り替え可能なキーオンウェイクアップ機能及びプルアップ機能を内蔵しています。ポートD2、D3はそれぞれポートC、Kと兼用です。
P00 ~ P03	入出力ポートP0	入出力	ポートとして4ビットの入出力機能を持っています。出力ラッチを“1”に設定すると入力可能状態になります。出力形式はNチャンネルオープンドレインです。ソフトウェアで切り替え可能なキーオンウェイクアップ機能、プルアップ機能を内蔵しています。
P10 ~ P13	入出力ポートP1	入出力	ポートとして4ビットの入出力機能を持っています。出力ラッチを“1”に設定すると入力可能状態になります。出力形式はNチャンネルオープンドレインです。ソフトウェアで切り替え可能なキーオンウェイクアップ機能及びプルアップ機能を内蔵しています。ポートP12、P13はそれぞれCNTR、INT端子と兼用です。
P20、P21	入出力ポートP2	入出力	ポートとして2ビットの入出力機能を持っています。出力ラッチを“1”に設定すると入力可能状態になります。出力形式はNチャンネルオープンドレインです。ソフトウェアで切り替え可能なキーオンウェイクアップ機能及びプルアップ機能を内蔵しています。ポートP20、P21はそれぞれAIN0、AIN1端子と兼用です。
C	入出力ポートC	入出力	ポートとして1ビットの入出力機能を持っています。出力ラッチを“1”に設定すると入力可能状態になります。出力形式はNチャンネルオープンドレインです。ソフトウェアで切り替え可能なキーオンウェイクアップ機能及びプルアップ機能を内蔵しています。ポートCはポートD2と兼用です。
K	入出力ポートK	入出力	ポートとして1ビットの入出力機能を持っています。出力ラッチを“1”に設定すると入力可能状態になります。出力形式はNチャンネルオープンドレインです。ソフトウェアで切り替え可能なキーオンウェイクアップ機能及びプルアップ機能を内蔵しています。ポートKはポートD3と兼用です。
CNTR	タイマ入出力	入出力	タイマ2のイベントカウンタ用クロックの入力機能と、タイマ1あるいはタイマ2のアンダフローの2分周信号の出力機能を持っています。この端子はポートP12と兼用です。
INT	割り込み入力	入力	外部からの割り込みを受け付ける機能と、ソフトウェアで切り替え可能なキーオンウェイクアップ機能を持っています。この端子はポートP13と兼用です。
AIN0、AIN1	アナログ入力	入力	A/D変換器のアナログ入力端子です。AIN0、AIN1端子はそれぞれポートP20、P21と兼用です。

マルチファンクション一覧

端子名	マルチファンクション	端子名	マルチファンクション	端子名	マルチファンクション	端子名	マルチファンクション
D2	C	C	D2	P20	AIN0	AIN0	P20
D3	K	K	D3	P21	AIN1	AIN1	P21
P12	CNTR	CNTR	P12				
P13	INT	INT	P13				

注1 上記以外の端子は単一機能です。

2 C、K、INT、CNTR(入力)を使用している場合でも、D2、D3、P13、P12の入出力機能は有効です。

3 CNTR(出力)を使用している場合でも、P12の入力は有効です。

4 AIN0、AIN1を使用している場合でも、P20、P21の入出力は有効です。

クロック及びサイクルの定義

動作源クロック

本製品の動作の源となるクロックです。本製品では、外付けセラミック共振子、外付けRC発振又は外部クロック入力によるクロック($f(XIN)$)及び内部発振器であるオンチップオシレータのクロック($f(RING)$)が使用できます。

システムクロック

本製品を制御する基本クロックです。

システムクロックはクロック制御レジスタMRのビット2、ビット3の設定により、表UA-1のように選択できます。

マシンサイクル

命令の実行に要する基準周期です。

インストラクションクロック

CPUを制御する基準クロックです。

インストラクションクロックはシステムクロックを3分周した信号で、1周期で1マシンサイクルの期間を生成します。

表 UA-1 . システムクロックの選択

レジスタMR		システムクロック(注1)	動作モード名
MR3	MR2		
0	0	$f(XIN)$ 又は $f(RING)$	高速モード
0	1	$f(XIN)/2$ 又は $f(RING)/2$	中速モード
1	0	$f(XIN)/4$ 又は $f(RING)/4$	低速モード
1	1	$f(XIN)/8$ 又は $f(RING)/8$	デフォルトモード

注1. オンチップオシレータクロックは $f(RING)$ 、セラミック共振子、RC発振又は外部クロック入力によるクロックは $f(XIN)$ です。

2. \bar{L} セット解除後及びRAMバックアップからの復帰後はデフォルトモードが選択されます。

ポート機能一覧

ポート名	端子名	入力/出力	出力形式	入出力単位	制御命令	制御レジスタ	特記事項
ポートD	D0、D1	入出力 (4本)	Nチャンネル オープン ドレイン	1ビット	SD、RD SZD、CLD SCP、RCP SNZCP IAK、OKA	PU2、K2	プルアップ機能及び キーオンウェイクアップ機能付き (共にソフトウェアで切り替え可能)
	D2/C						
	D3/K						
ポートP0	P00、P01 P02、P03	入出力 (4本)	Nチャンネル オープン ドレイン	4ビット	OP0A IAP0	PU0、K0	プルアップ機能及び キーオンウェイクアップ機能付き (共にソフトウェアで切り替え可能)
ポートP1	P10、P11 P12/CNTR P13/INT	入出力 (4本)	Nチャンネル オープン ドレイン	4ビット	OP1A IAP1	PU1、K1 W6、I1	プルアップ機能及び キーオンウェイクアップ機能付き (共にソフトウェアで切り替え可能)
ポートP2	P20/AIN0 P21/AIN1	入出力 (2本)	Nチャンネル オープン ドレイン	2ビット	OP2A IAP2	PU2、K2 Q1	プルアップ機能及び キーオンウェイクアップ機能付き (共にソフトウェアで切り替え可能)

使用しない端子の処理

端子名	処理方法	使用条件
XIN	Vssに接続	オンチップオシレータでの動作時(注1)
XOUT	開放	外部クロック使用時(CMCK命令でセラミック発振回路を選択)
		RC発振時(CRCK命令でRC発振回路を選択)
		オンチップオシレータでの動作時(注1)
D0、D1	開放(出力ラッチを“1”に設定)	
	開放(出力ラッチを“0”に設定)	
	Vssに接続	
D2/C D3/K	開放(出力ラッチを“1”に設定)	キーオンウェイクアップ機能非選択時(注4)
	開放(出力ラッチを“0”に設定)	ブルアップ機能非選択、 キーオンウェイクアップ機能非選択時(注2、3)
	Vssに接続	ブルアップ機能非選択、 キーオンウェイクアップ機能非選択時(注2、3)
P00、P01 P02、P03	開放(出力ラッチを“1”に設定)	キーオンウェイクアップ機能非選択時(注4)
	開放(出力ラッチを“0”に設定)	ブルアップ機能非選択、 キーオンウェイクアップ機能非選択時(注2、3)
	Vssに接続	ブルアップ機能非選択、 キーオンウェイクアップ機能非選択時(注2、3)
P10、P11 P12/CNTR	開放(出力ラッチを“1”に設定)	キーオンウェイクアップ機能非選択時(注4)
	開放(出力ラッチを“0”に設定)	ブルアップ機能非選択、 キーオンウェイクアップ機能非選択時(注2、3)
	Vssに接続	ブルアップ機能非選択、 キーオンウェイクアップ機能非選択時(注2、3)
P13/INT	開放(出力ラッチを“1”に設定)	キーオンウェイクアップ機能非選択、INT端子入力禁止時(注4、5)
	開放(出力ラッチを“0”に設定)	ブルアップ機能非選択、 キーオンウェイクアップ機能非選択時(注2、3)
	Vssに接続	ブルアップ機能非選択、 キーオンウェイクアップ機能非選択時(注2、3)
P20/AIN0 P21/AIN1	開放(出力ラッチを“1”に設定)	キーオンウェイクアップ機能非選択時(注4)
	開放(出力ラッチを“0”に設定)	ブルアップ機能非選択、 キーオンウェイクアップ機能非選択時(注2、3)
	Vssに接続	ブルアップ機能非選択、 キーオンウェイクアップ機能非選択時(注2、3)

注1 .プログラムでセラミック発振回路またはRC発振回路を選択しない場合は、オンチップオシレータ(内部発振器)で動作します。

2 .ブルアップ機能を選択していると電源電流が増加します。ブルアップ機能は必ず非選択にしてください。

3 .キーオンウェイクアップ機能を選択しているとRAMバックアップ状態へ移行してもすぐ復帰します。

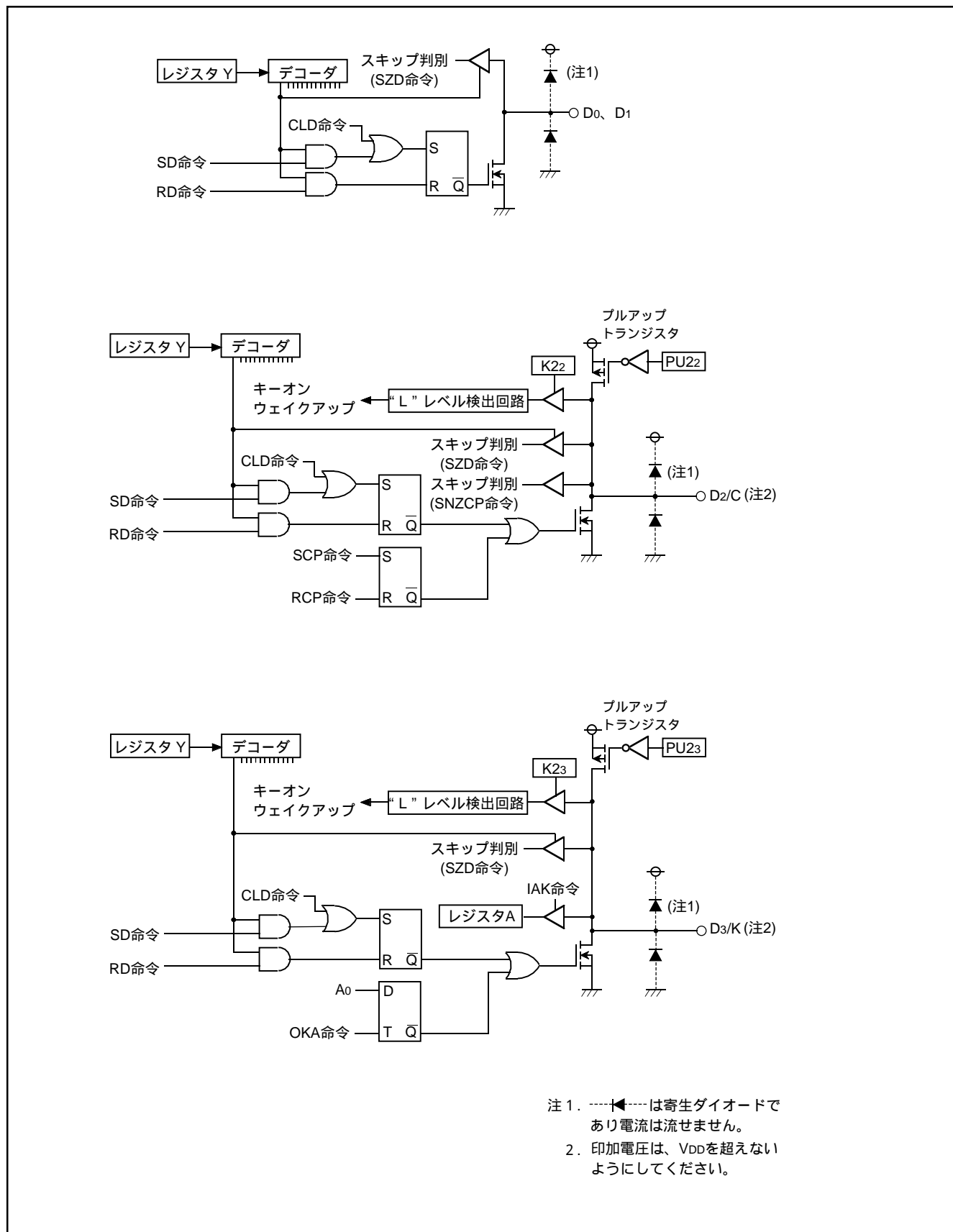
キーオンウェイクアップ機能は必ず非選択としてください。

4 .止むをえずキーオンウェイクアップ機能を選択する場合は、ブルアップ機能も併せて選択してください。

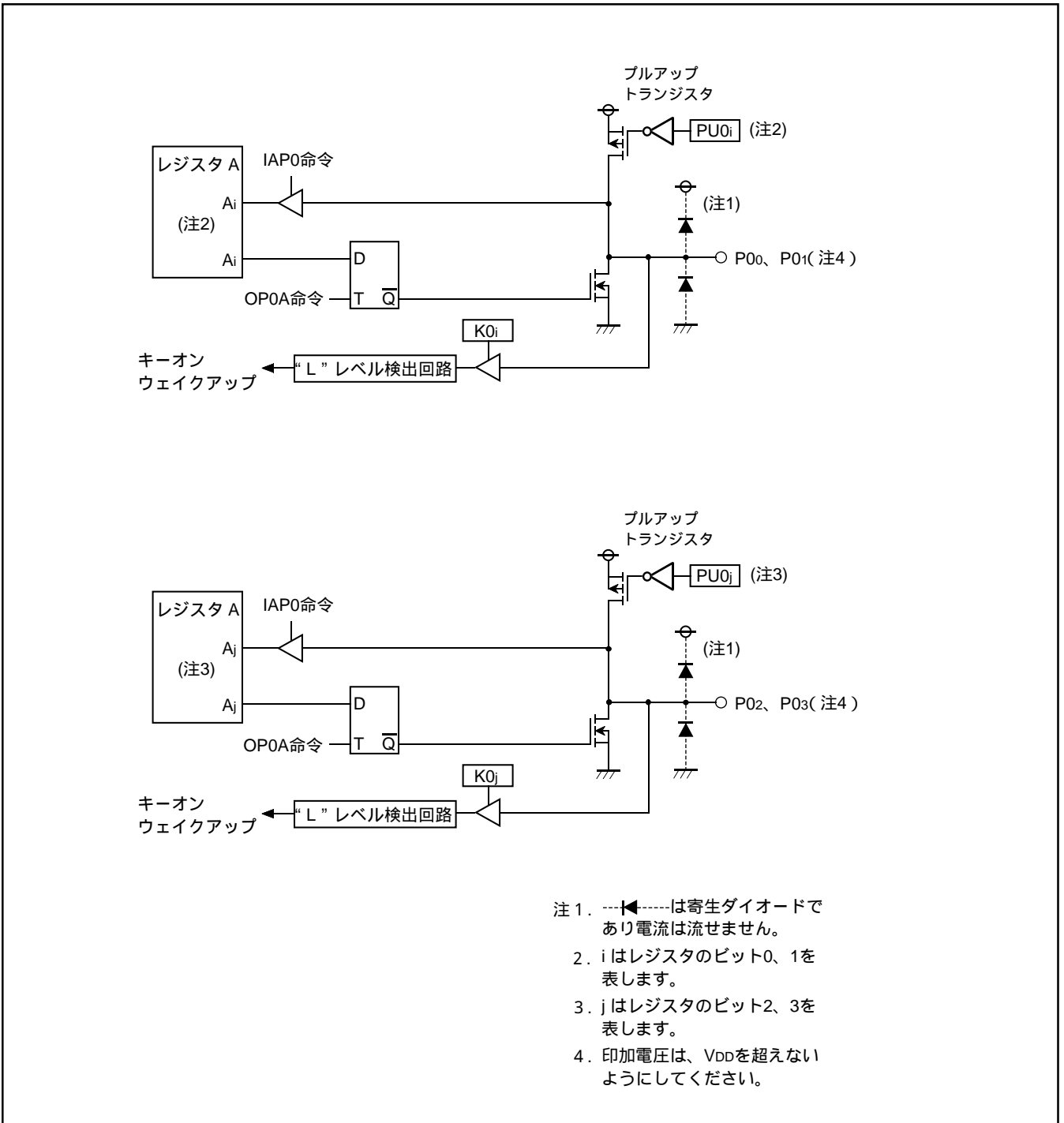
5 .レジスタ11のビット3(I13)を“0”にクリアし、入力禁止としてください(リセット後:I13=“0”)。

(Vss端子に接続する場合の注意事項)

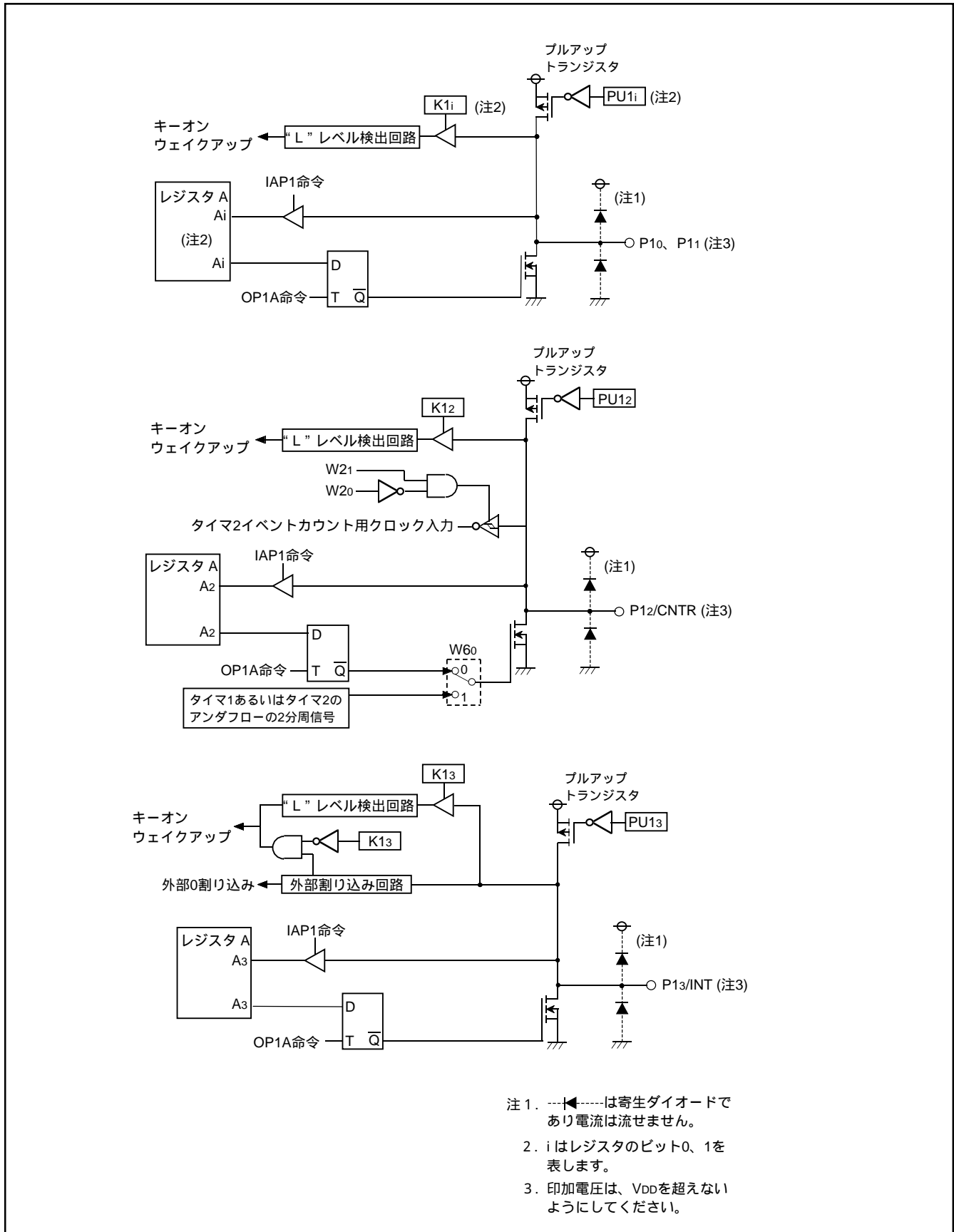
・使用しない端子は、ノイズの伝搬を避けるためにできる限り短く、太い配線で処理してください。



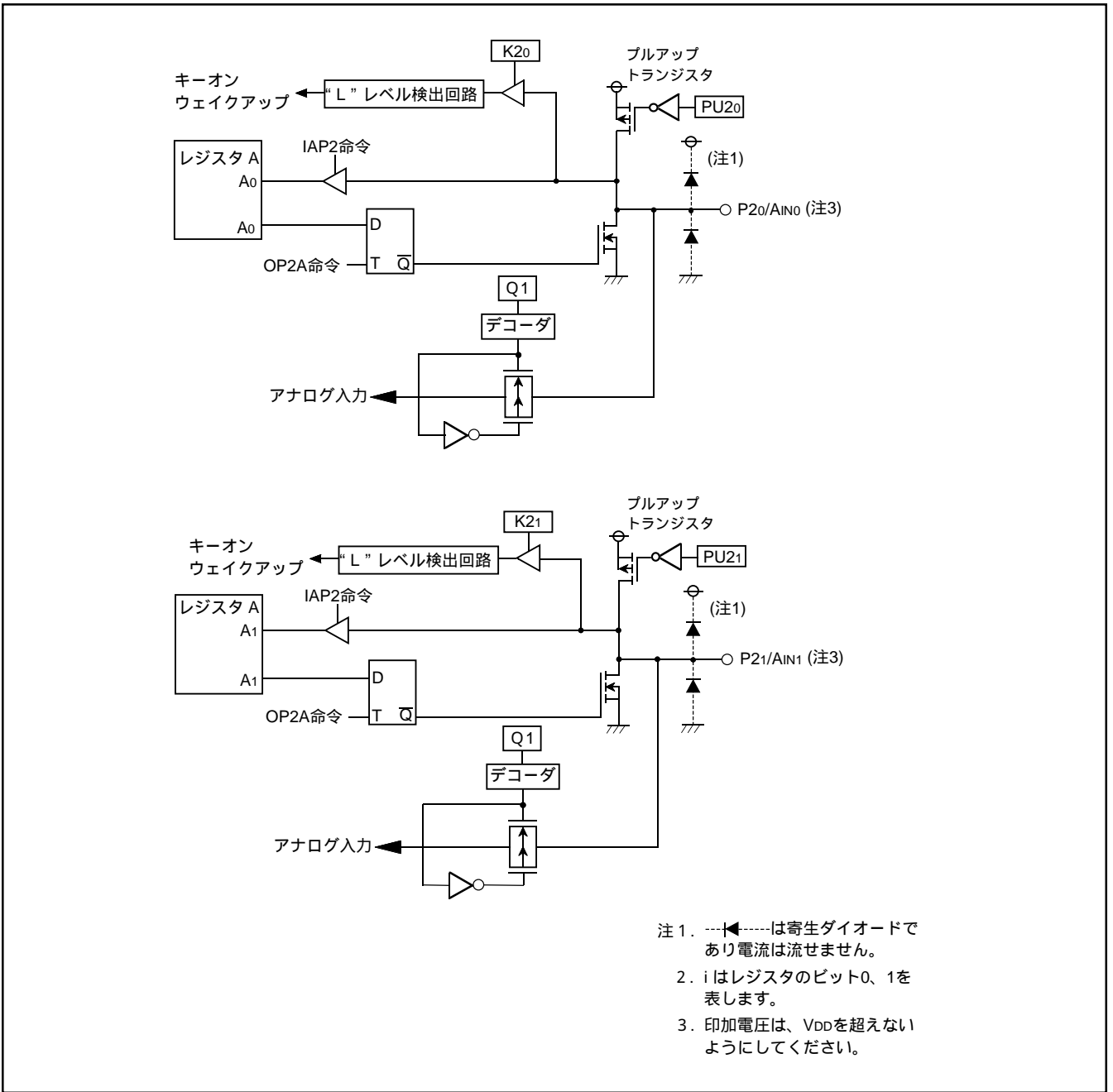
ポートブロック図(1)



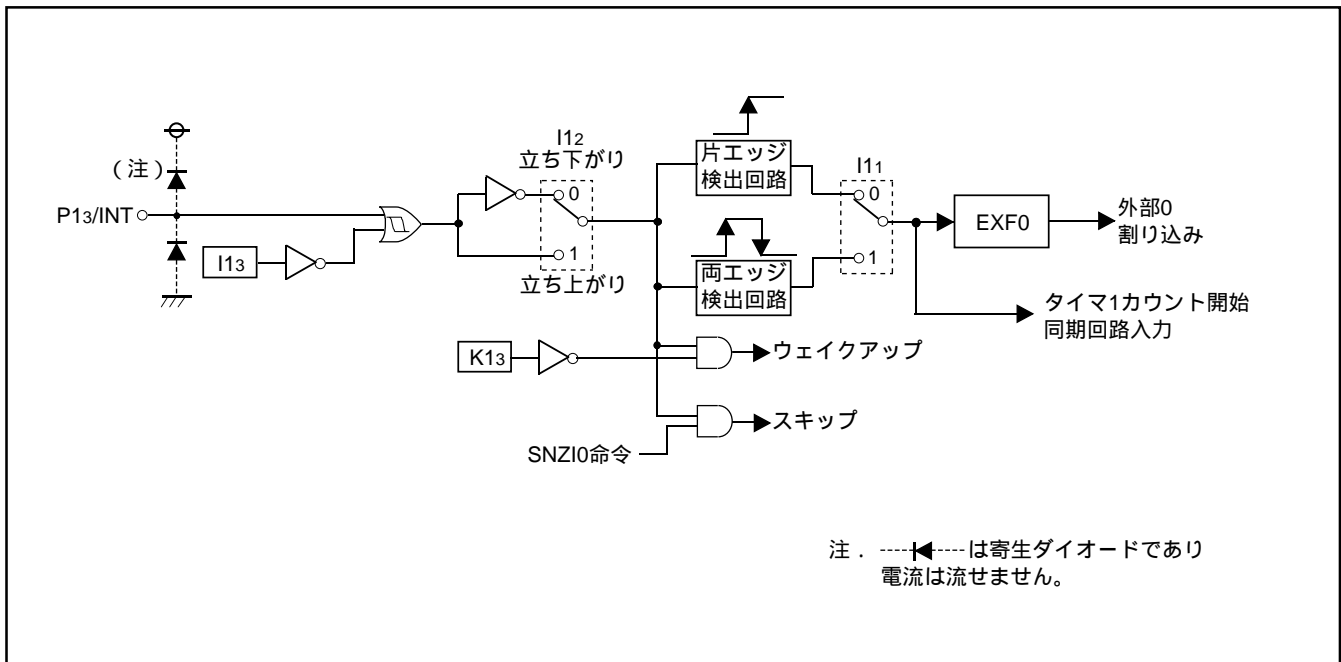
ポートブロック図(2)



ポートブロック図(3)



ポートブロック図(4)



外部割り込み回路の構成

機能ブロック動作説明

CPU

(1)4ビット論理演算ユニット(ALU)

ALUは4ビットの演算 - 加算、比較、論理積、論理和、ビット処理など - を行うユニットです。

(2)レジスタA及びキャリフラグ(CY)

レジスタAは、演算、転送、交換、入出力などのデータ処理の中心となる4ビットのレジスタです。

フラグCYはAMC命令の実行時に桁上がりが発生すると“1”にセットされます(図BA-1)。

なお、A n命令及びAM命令を実行しても、フラグCYの内容は変化しません。また、RAR命令の実行により、A0の値がフラグCYに格納されます(図BA-2)。

フラグCYはSC命令で“1”にセットされ、RC命令で“0”にクリアされます。

(3)レジスタB及びE

レジスタBは4ビットで構成され、4ビットデータの一時記憶に、又はレジスタAと組み合わせて8ビットデータの転送に使用します。

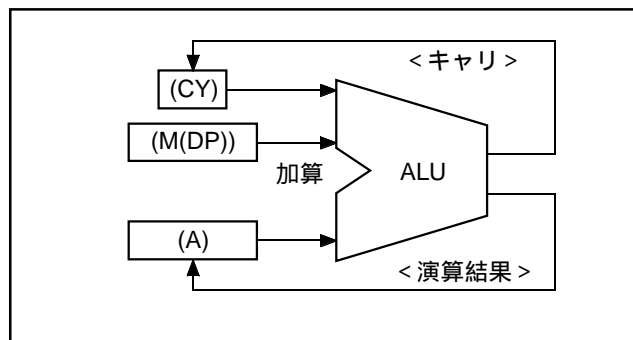
レジスタEは8ビットで構成され、レジスタBを上位4ビット、レジスタAを下位4ビットとする8ビットデータの転送に使用します(図BA-3)。

レジスタEはリセット解除後及びRAMバックアップからの復帰後は不定ですので、必ず初期設定を行ってください。

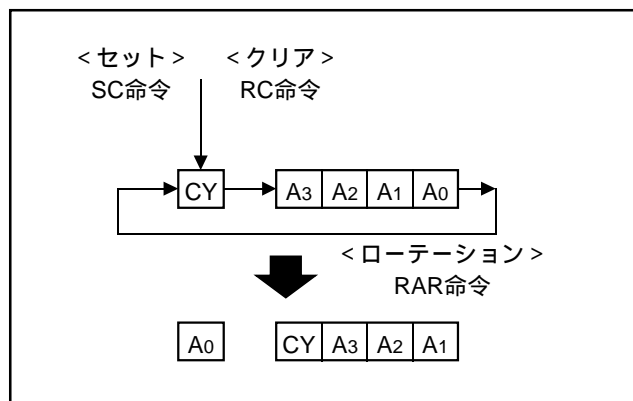
(4)レジスタD

レジスタDは3ビットで構成され、レジスタAと組み合わせて7ビットの番地を格納し、TABP p命令、BLA p命令、及びBMLA p命令の実行時に指定ページ内のポインタとして使用します(図BA-4)。

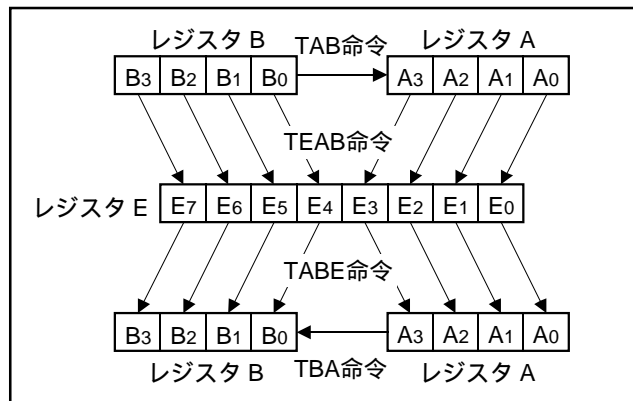
レジスタDはリセット解除後及びRAMバックアップからの復帰後は不定ですので、必ず初期設定を行ってください。



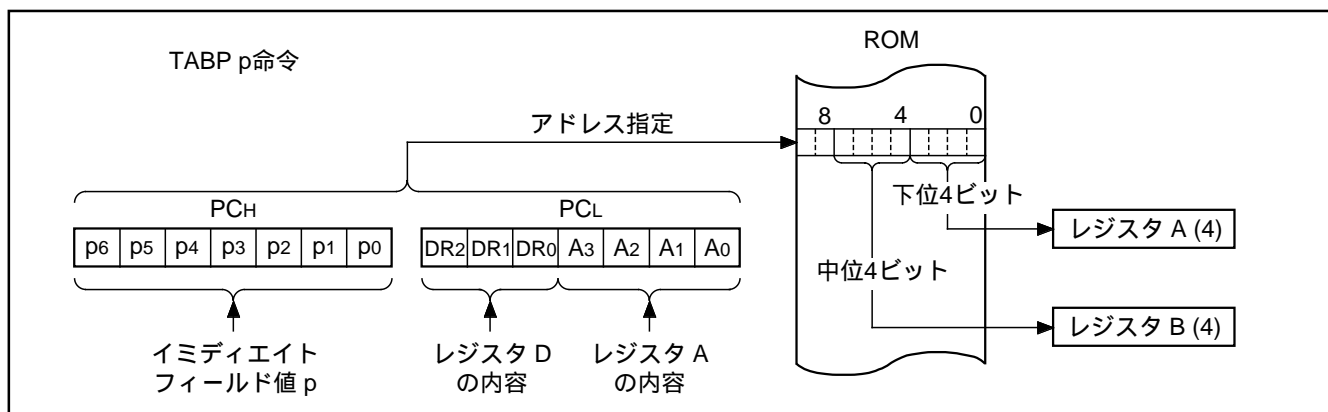
図BA-1 . AMC命令実行例



図BA-2 . RAR命令実行例



図BA-3 . レジスタA、BとレジスタE



図BA-4 . TABP p命令実行例

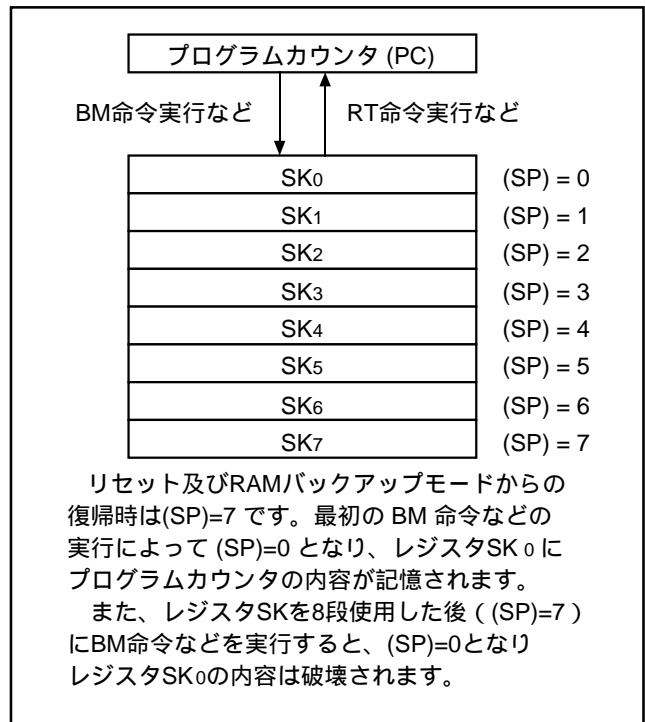
(5)スタックレジスタSK及びスタックポインタ(SP)

レジスタSKは、割り込み処理ルーチンへの分岐、サブルーチン呼び出し、又はテーブル参照命令(TABP p)を実行するときに使用する8段の14ビットレジスタです。分岐直前のプログラムカウンタの内容をもとのルーチンに戻るまでの間、一時的に記憶します。

レジスタSKは8段で構成されているため、サブルーチンは8レベルまで使用できます。しかし、割り込み処理ルーチン使用時及びテーブル参照命令実行時にも、それぞれレジスタSKを1段使用するため、これらの処理を併用する場合はその合計が8レベルを超えないように注意してください。8レベルを超えた場合、レジスタSKの内容は破壊されます。

なお、レジスタSKのネスティングは、3ビットで構成されるスタックポインタ(SP)によって自動的に指定されます。スタックポインタの内容は、TASP命令によりレジスタAに転送できます。

図BA-5にレジスタSKの構成を、図BA-6にサブルーチン呼び出し時の動作例を示します。



図BA-5. スタックレジスタSKの構成

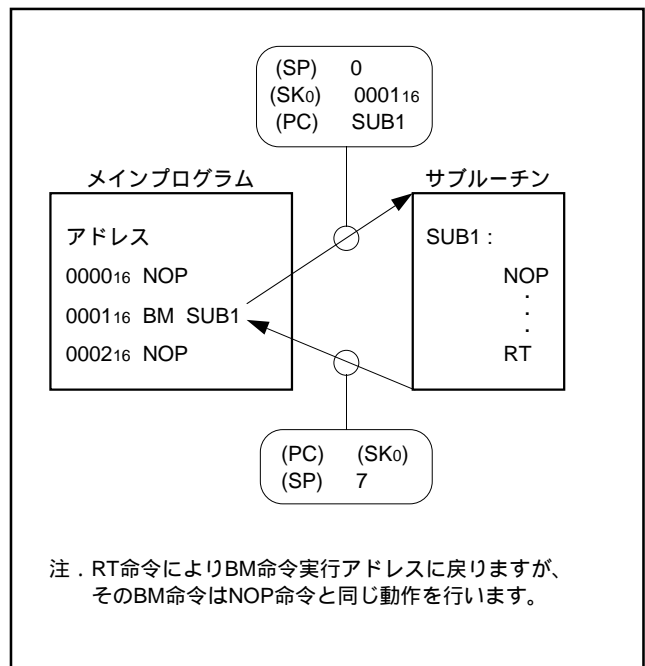
(6)割り込み専用スタックレジスタSDP

レジスタSDPは、割り込み発生時に、割り込み発生直前のデータポインタ、キャリフラグ(CY)、スキップフラグ、レジスタA、Bの内容を、もとのルーチンに戻るまで一時記憶するためのレジスタです。レジスタSDPは一段で構成されています。

レジスタSDPは前述のレジスタSKと異なり、サブルーチン呼び出し命令、及びテーブル参照命令実行時には使用しません。

(7)スキップフラグ

スキップフラグは、条件スキップ命令及び連続記述スキップ命令用のスキップ判定を制御するフラグです。割り込みが発生すると、スキップフラグの内容は自動的にレジスタSDPに退避され、スキップ条件が保持されます。



図BA-6. サブルーチン呼び出し時の動作例

(8)プログラムカウンタ(PC)

プログラムカウンタはROMアドレス(ページ及び番地)を指定するカウンタで、ROMに格納されている命令の読み出しシーケンスを決定します。

プログラムカウンタは2進カウンタで、命令を一つ実行するごとに命令バイト数を+1します。

ただし、分岐命令、サブルーチン呼び出し命令、リターン命令、及びテーブル参照命令(TABP p)実行時には指定された番地の値になります。

プログラムカウンタは、ROMのページを指定するPCH(最上位ビット～ビット7)とページ内の番地を指定するPCL(ビット6～ビット0)に分かれており、各ページの最終番地(127番地)までくると次のページの0番地を指定します(図BA-7)。

なお、PCHが内蔵ROMの最終ページより後のページを指定しないように注意してください。

(9)データポインタ(DP)

データポインタはRAMのアドレスを指定するポインタで、レジスタZ、X、Yで構成されています(図BA-8)。このうち、レジスタZはRAMのファイル群を、レジスタXはRAMのファイルを、レジスタYはRAMの桁を指定します。

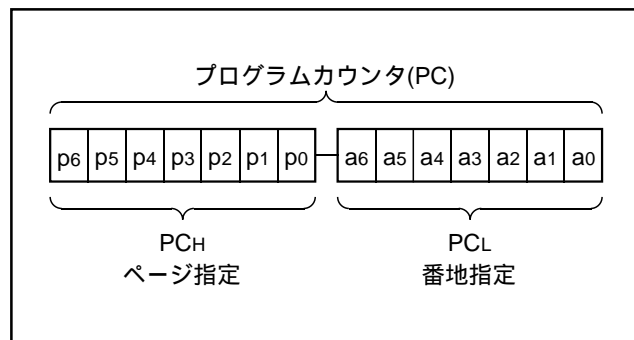
なお、レジスタYはポートDのビット位置指定にも使用します。ポートDを使用する際は、必ずレジスタYにポートDのビット(ピン位置)を設定し、SD、RD、SZD命令を実行してください。

図BA-9にSD命令実行例を示します。

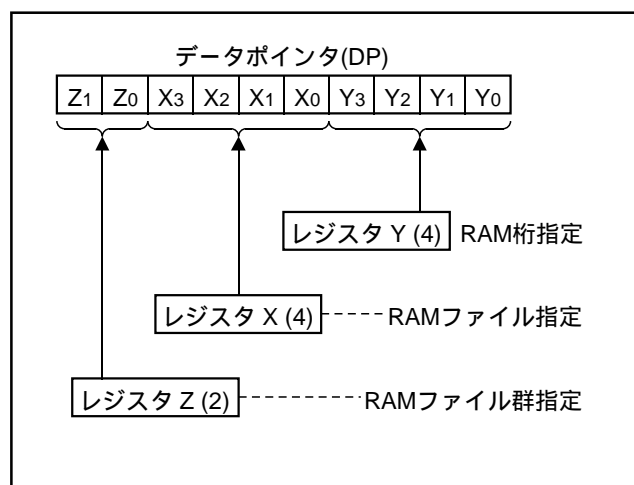
注意事項

データポインタのレジスタZは、リセット解除後は不定ですので、必ず初期設定を行ってください。

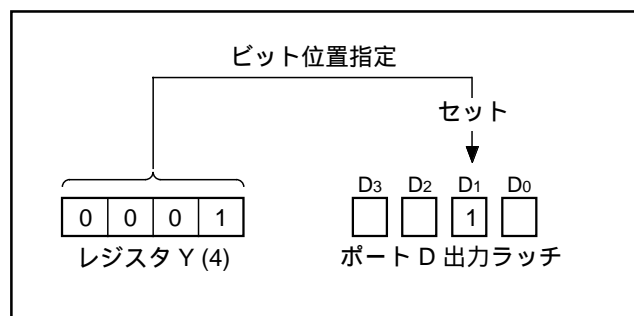
また、レジスタZ、X、YはRAMバックアップ時は不定になります。RAMバックアップからの復帰後、これらのレジスタへの再設定を行ってください。



図BA-7 . プログラムカウンタ(PC)の構成



図BA-8 . データポインタ(DP)の構成



図BA-9 . SD命令実行例

プログラムメモリ(ROM)

プログラムメモリは、1語が10ビットで構成されており、128語(0～127番地)ごとにページという単位で分けられています。

1ページ(0080₁₆～00FF₁₆)の先頭には割り込み番地が割り付けられています(図BC-2)。

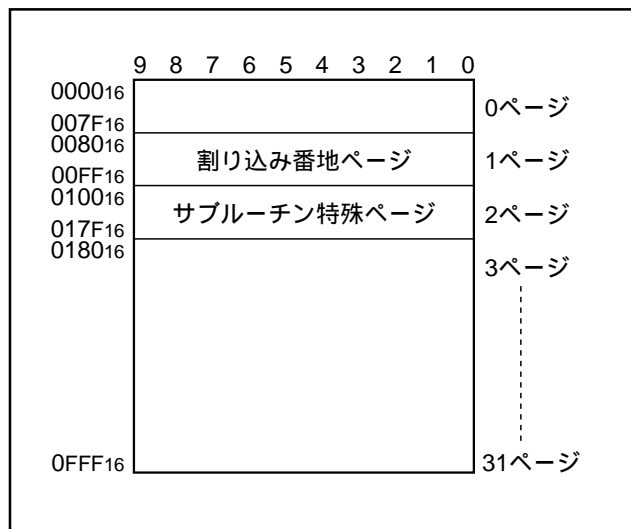
割り込みが発生すると各割り込みに対応した番地(割り込み番地)がプログラムカウンタ(PC)に設定され、割り込み番地の命令が実行されます。割り込み処理ルーチンを使用する場合は、割り込み番地にそのルーチンに分岐する命令を書き込んでください。

2ページ(0100₁₆～017F₁₆)はサブルーチン呼び出しのための特殊なページです(図BC-1)。このページに書き込まれたサブルーチンは、一語命令(BM命令)で任意のページから呼び出すことができます。なお、2ページから他のページにわたって書き込まれたサブルーチンでも、その先頭が2ページにあればBM命令で呼び出すことができます。

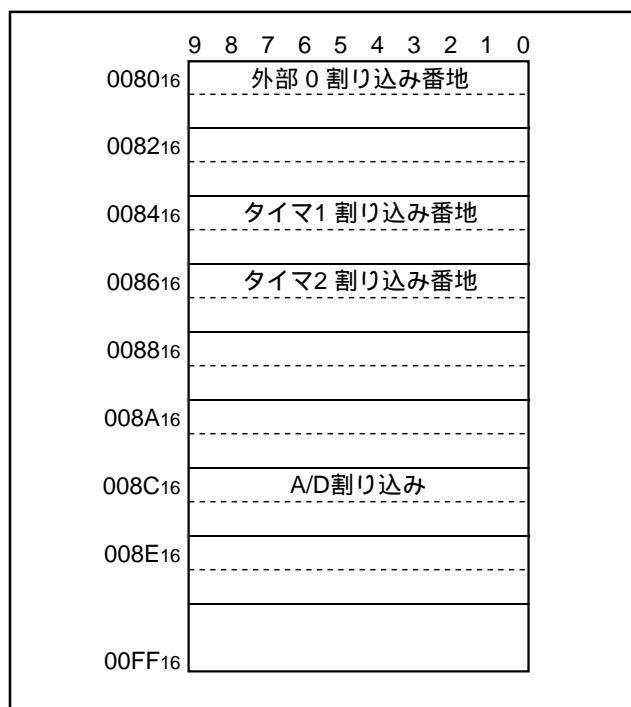
また、すべてのアドレスのROMパターン(ビット7～0)をTABP p命令によりデータ領域として使用できます。

表BC-1 . ROM容量とページ数

型名	ROM(PROM)容量 (×10ビット)	ページ数
M34506M2	2048語	16(0～15)
M34506M4	4096語	32(0～31)
M34506E4	4096語	32(0～31)



図BC-1 . M34506M4/M34506E4のROMマップ

図BC-2 . 割り込み番地ページ(0080₁₆～00FF₁₆)の構成

データメモリ(RAM)

RAMは1語が4ビットで構成されていますが、SB j、RB j、SZB j命令により、全メモリ領域に対して1ビット単位で処理できます。

RAMの番地は、レジスタZ、X、Yで構成されるデータポインタで指定します。RAMをアクセスする命令を実行するときには、必ずデータポインタに値を設定してください(RAMバックアップからの復帰後も必ず設定してください)。

表BD-1にRAM容量、図BD-1にRAMマップを示します。

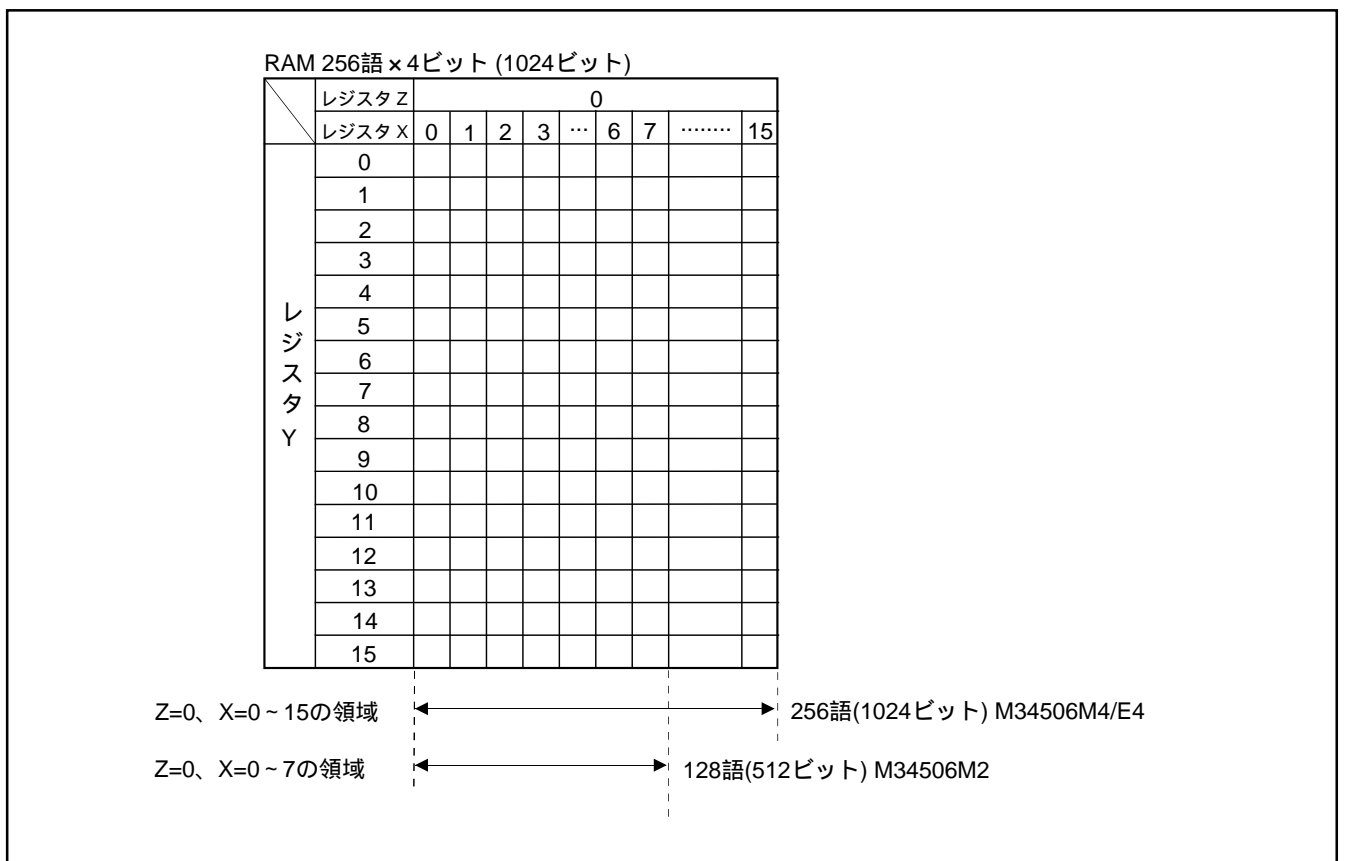
注意事項

データポインタのレジスタZは、リセット解除後は不定ですので、必ず初期設定を行ってください。

また、レジスタZ、X、YはRAMバックアップ時は不定になります。RAMバックアップからの復帰後、これらのレジスタの再設定を行ってください。

表BD-1 . RAM容量

型 名	RAM容量
M34506M2	128語×4ビット(512ビット)
M34506M4	256語×4ビット(1024ビット)
M34506E4	256語×4ビット(1024ビット)



図BD-1 . RAMマップ

割り込み機能

割り込みの形式は、割り込み要因ごとに異なるアドレス(割り込み番地)に分岐する、ベクトル割り込みです。割り込みは次の3つの条件が満たされたとき発生します。

割り込み許可フラグが許可状態(INTE = " 1 ")

割り込み可能ビットが可能状態(" 1 ")

割り込み起動条件が成立(要求フラグ = " 1 ")

割り込み要因ごとの起動条件及び割り込み番地と、割り込みの優先順位の対応を表DD-1に示します。

起動条件の詳細については各割り込み要求フラグの項を参照してください。

(1) 割り込み許可フラグ(INTE)

フラグINTEは、すべての割り込みの許可、禁止を制御するフラグです。EI命令の実行により、フラグINTEは" 1 "にセットされ、割り込みは許可されます。また、DI命令の実行によりフラグINTEは" 0 "にクリアされ、割り込みは禁止されます。いずれかの割り込みが発生すると、フラグINTEは自動的に" 0 "にクリアされ、次にEI命令が実行されるまでの間、マイクロコンピュータ内部を割り込み禁止状態に保ちます。

(2) 割り込み可能ビット(V10、V12、V13、V22)

それぞれの割り込み要因に対して、割り込み要求を有効とするか、あるいはスキップ命令を有効とするかを、制御します。表DD-2に割り込み要因ごとの要求フラグ、スキップ命令と割り込み制御レジスタの割り込み可能ビットとの関係を、また表DD-3に割り込み可能ビットの機能を示します。

(3) 割り込み要求フラグ

各割り込みの起動条件が成立すると、その割り込みに対応する割り込み要求フラグは" 1 "にセットされます。

割り込みが発生したとき、又はスキップ命令を実行したときは、これに対応した割り込み要求フラグが" 0 "にクリアされます。各割り込み要求フラグは、フラグINTE又は割り込み可能ビットによって割り込み禁止状態に設定されていても、起動条件が成立するとセットされます。一度セットされた割り込み要求フラグは、クリア条件が成立するまでその状態を保持します。

したがって、割り込み要求を保持した状態で割り込み禁止状態を解除すると、その時点で割り込みが発生します。割り込み禁止状態を解除したときに、2つ以上の割り込み要求フラグがセットされている場合、表DD-1に示す優先順位に従って割り込みが発生します。

表DD-1 . 割り込み要因、割り込み番地、及び優先順位

優先順位	割り込み要因		割り込み番地
	割り込み名	起動条件	
1	外部0 割り込み	INT端子の レベル変化	1ページ 0番地
2	タイマ1 割り込み	タイマ1の アンダフロー	1ページ 4番地
3	タイマ2 割り込み	タイマ2の アンダフロー	1ページ 6番地
4	A/D 割り込み	A/D変換 終了	1ページ C番地

表DD-2 . 割り込み要求フラグ、スキップ命令と割り込み制御レジスタビット

割り込み要因	割り込み 要求フラグ	割り込み スキップ命令	割り込み 可能ビット
外部0割り込み	EXF0	SNZ0	V10
タイマ1割り込み	T1F	SNZT1	V12
タイマ2割り込み	T2F	SNZT2	V13
A/D割り込み	ADF	SNZAD	V22

表DD-3 . 割り込み可能ビットの機能

割り込み可能ビットの状態	割り込みの発生	スキップ命令
1	可 能	無 効
0	禁 止	有 効

(4) 割り込み発生時の内部状態

割り込みが発生したとき、マイクロコンピュータの内部状態は次のようになります(図DD-2参照)。

プログラムカウンタ(PC)

プログラムカウンタ(PC)

----- 各割り込み番地

スタックレジスタ SK

----- メインルーチンの実行番地

割り込み許可フラグ(INTE)

----- 0 (割り込み禁止)

割り込み要求フラグ(割り込み要因に対応したフラグ)

----- 0

データポインタ、キャリフラグ(CY)、レジスタ A、B、スキップフラグ

----- 割り込み専用スタックレジスタ SDPへ自動的に退避

割り込み許可フラグ(INTE)

フラグINTEは“0”にクリアされ、割り込み禁止状態になります。

割り込み要求フラグ

割り込み要因に対応した要求フラグだけが、“0”にクリアされます。

データポインタ、キャリフラグ(CY)、スキップフラグ、レジスタA、B

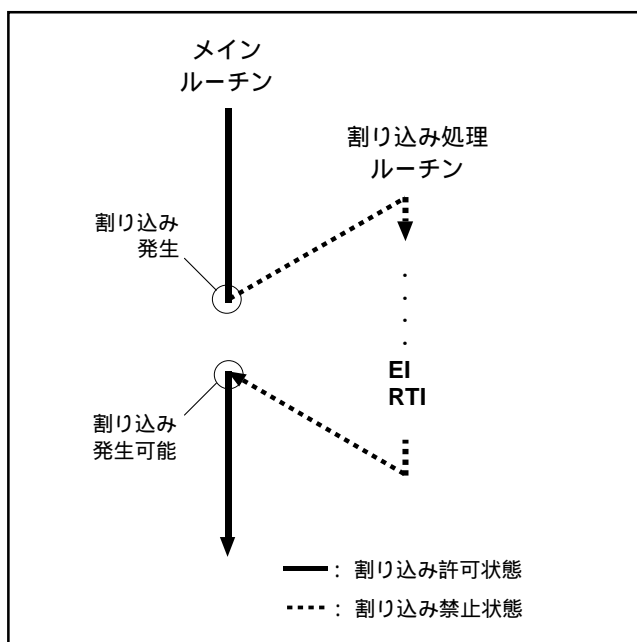
これらのレジスタ及びフラグの内容は自動的に割り込み専用スタックレジスタSDPに退避されます。

図DD-2. 割り込み発生時の内部状態

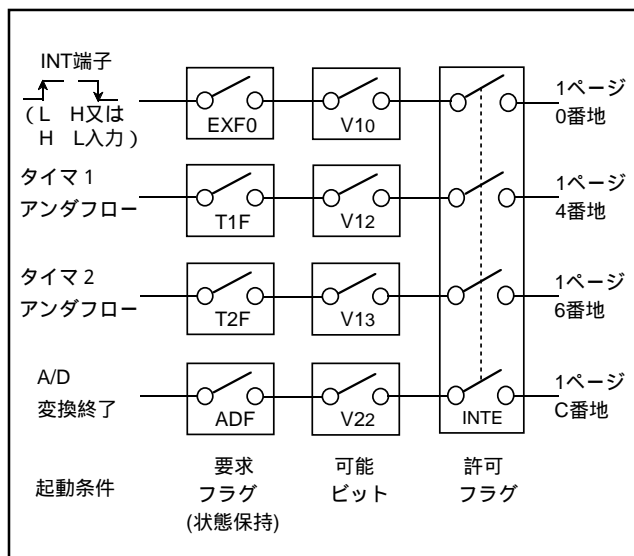
(5) 割り込みの処理方法

割り込みが発生すると、レジスタSKへのデータ退避シーケンスを経て、割り込み番地からプログラムを実行します。割り込み番地には、割り込み処理ルーチンへの分岐命令を書き込んでください。また、メインルーチンへの復帰にはRTI命令を使用してください。

なお、EI命令実行による割り込みの許可は、1命令経過の後(次命令の実行終了直後)に行われます。したがって、RTI命令の直前にEI命令を実行すると、メインルーチン復帰直後に割り込み発生可能になります(図DD-1参照)。



図DD-1. 割り込み処理プログラム例



図DD-3. 割り込み系統図

(6) 割り込み制御レジスタ

割り込み制御レジスタV1

レジスタV1には、外部0、タイマ1、タイマ2割り込み可能ビットが割り付けられています。レジスタV1の内容は、TV1A命令でレジスタAを介して設定してください。

また、TAV1命令でレジスタV1の内容をレジスタAに転送できます。

割り込み制御レジスタV2

レジスタV2には、A/D割り込み可能ビットが割り付けられています。レジスタV2の内容は、TV2A命令でレジスタAを介して設定してください。また、TAV2命令でレジスタV2の内容をレジスタAに転送できます。

表DD-4. 割り込み制御レジスタ

割り込み制御レジスタV1		リセット時：00002	RAMバックアップ時：00002	R/W
V13	タイマ2割り込み可能ビット	0	発生禁止（SNZT2命令有効）	
		1	発生可能（SNZT2命令無効）注2	
V12	タイマ1割り込み可能ビット	0	発生禁止（SNZT1命令有効）	
		1	発生可能（SNZT1命令無効）注2	
V11	使用しません	0	このビットに機能はありませんがR/Wは可能です	
		1		
V10	外部0割り込み可能ビット	0	発生禁止（SNZ0命令有効）	
		1	発生可能（SNZ0命令無効）注2	

割り込み制御レジスタV2		リセット時：00002	RAMバックアップ時：00002	R/W
V23	使用しません	0	このビットに機能はありませんがR/Wは可能です	
		1		
V22	A/D割り込み可能ビット	0	発生禁止（SNZAD命令有効）	
		1	発生可能（SNZAD命令無効）注2	
V21	使用しません	0	このビットに機能はありませんがR/Wは可能です	
		1		
V20	使用しません	0	このビットに機能はありませんがR/Wは可能です	
		1		

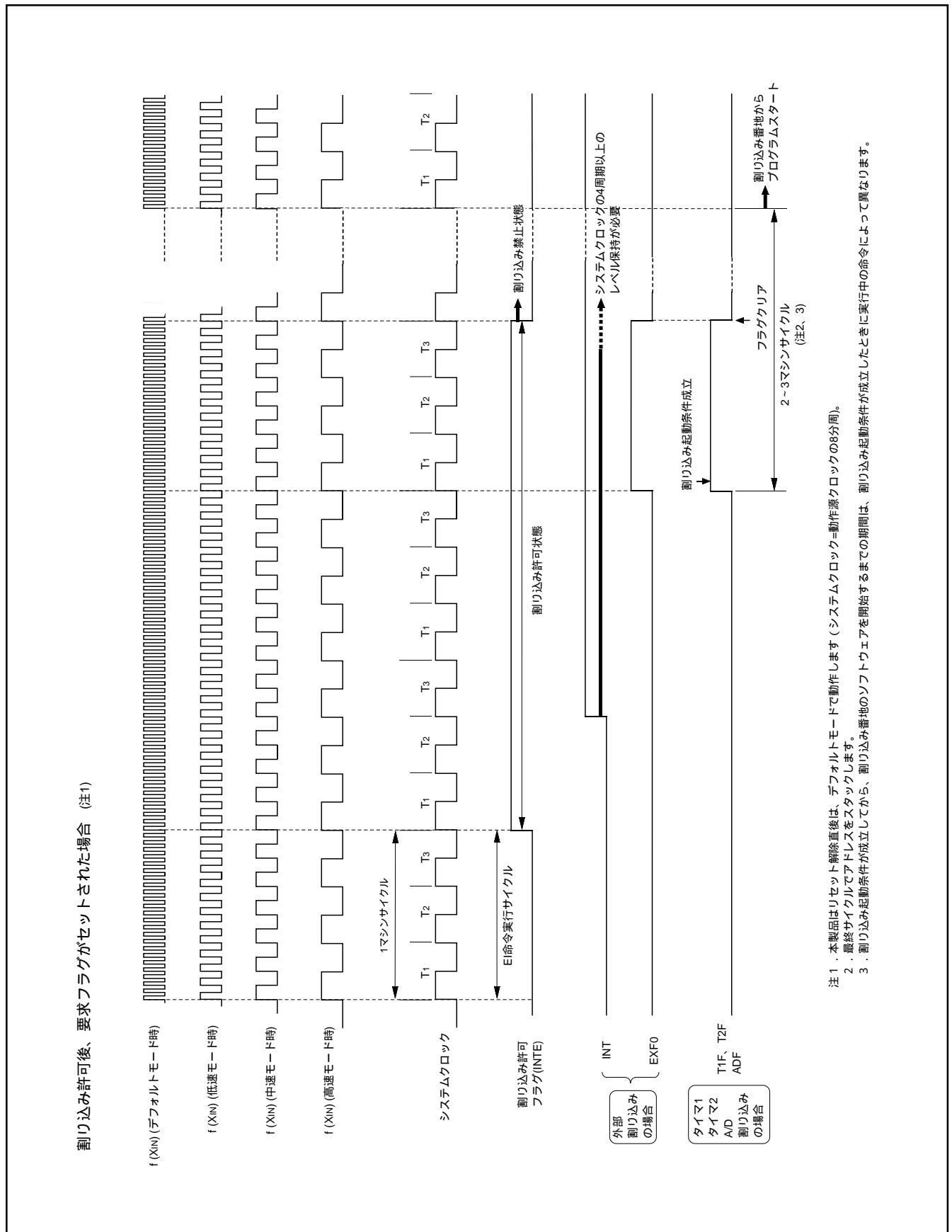
注1：Rは読み出し可、Wは書き込み可を表します。

2. これらの命令は、NOP命令と等価となります。

(7) 割り込みシーケンス

各割り込みは、フラグINTE、割り込み可能ビット(V10、V12、V13、V22)、各割り込み要求フラグが1になったときに起動します。割り込み発生のタイミングは、上記3条件のすべてが成立したサイクルを起点として2~3マシンサイクル後です。

割り込みの発生が3マシンサイクル後になるのは、割り込み条件が成立したときの命令が1サイクル命令以外のときです(図DD-4参照)。



図DD-4. 割り込みシーケンス

外部割り込み

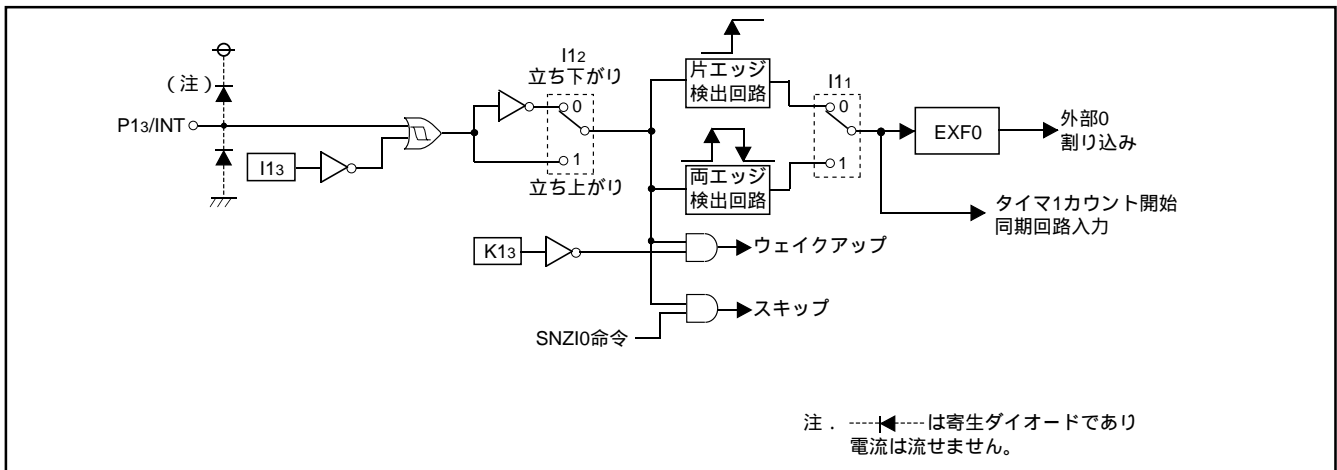
外部割り込みは、割り込み入力端子に有効波形が入力されると割り込み要求を発生します(エッジ検出)。

本製品は、1本の外部割り込み機能をもっています。

この割り込みは割り込み制御レジスタI1で制御できます。

表DD-5. 割り込み起動条件

割り込み名	入力端子	有効波形	有効波形選択ビット
外部0割り込み	INT	INT端子に次の波形が入力されたとき ・立ち下がり波形“H”“L” ・立ち上がり波形“L”“H” ・立ち下がり及び立ち上がりの両波形	I11、I12



図DD-5. 外部割り込み回路の構成

(1) 外部0割り込み要求フラグ(EXF0)

フラグEXF0はINT端子に有効波形が入力されたとき“1”にセットされます。

外部0割り込みの起動条件となる有効波形は、変化前後のレベルをシステムクロックの4周期以上保持する必要があります(図DD-4参照)。

フラグEXF0の状態は、スキップ命令の実行(SNZ0命令)により確認できます。

割り込みとスキップ命令のどちらを使用するかは、割り込み制御レジスタV1で選択してください。

フラグEXF0は、割り込みが発生したとき、又はスキップ命令を実行したときのいずれかで“0”にクリアされます。

外部0割り込み起動条件

外部0割り込みの起動条件は、INT端子に有効波形が入力されたときに成立します。有効波形は、立ち下がり波形、立ち上がり波形又は立ち上がりと立ち下がりの両波形の3種から選択できます。以下に外部0割り込みの使用方の一例を示します。

割り込み制御レジスタI1のビット3(I13)を“1”にセットし、INT端子入力可能状態に設定

割り込み制御レジスタI1のビット1(I11)、ビット2(I12)で有効波形を選択

SNZ0命令を使用して、フラグEXF0を“0”にクリア
 SNZ0命令によるスキップが発生する場合を考慮して、NOP命令を挿入

外部0割り込み可能ビット(V10)及び割り込み許可フラグ(INTE)を共に“1”にセット

以上の操作により外部0割り込み発生許可状態になります。この状態でINT端子に有効波形を入力すると、フラグEXF0は“1”にセットされ、外部0割り込みが発生します。

(2) 外部割り込み制御レジスタ

割り込み制御レジスタ1

レジスタ11は、外部0割り込みの有効波形を制御します。このレジスタの内容は、T11A命令でレジスタAを介して設定してください。また、TA11命令でレジスタ11の内容をレジスタAに転送できます。

表DD-6 . 外部割り込み制御レジスタ

割り込み制御レジスタ1		リセット時：00002	RAMバックアップ時：状態保持	R / W
113	INT端子入力制御ビット(注2)	0	INT端子入力禁止	
		1	INT端子入力可能	
112	INT端子割り込み有効波形 / 復帰レベル選択ビット(注2)	0	立ち下がり波形(SNZI0命令はINT端子の“L”レベル認識) / “L”レベル	
		1	立ち上がり波形(SNZI0命令はINT端子の“H”レベル認識) / “H”レベル	
111	INT端子エッジ検出回路制御ビット	0	片エッジ検出	
		1	両エッジ検出	
110	INT端子タイマ1制御可能ビット	0	制御禁止	
		1	制御可能	

注1：“R”は読み出し可、“W”は書き込み可を表します。

- 2 レジスタ11のビット2(112)、ビット3(113)の内容を変更した際に、外部0割り込み要求フラグ(EXF0)がセットされる場合がありますので、レジスタV1のビット0(V10)が“0”の状態ですべてSNZ0命令を実行し、フラグEXF0をクリアしてください。このとき、SNZ0命令によるスキップが発生することを考慮し、SNZ0命令の後にNOP命令を挿入してください。

(3) 注意事項

レジスタ11のビット3に関する注意1

ソフトウェアの途中で割り込み制御レジスタ11のビット3によってINT端子の入力制御を行う際は次の点に注意してください。

レジスタ11のビット3の内容を変更する場合、P13/INT端子の入力状態によっては、外部0割り込み要求フラグ(EXF0)が“1”にセットされることがあります。不測の割り込み発生を防止するために、割り込み制御レジスタV1のビット0を“0”にクリア(図DD-6)した後、レジスタ11のビット3の内容を変更してください。更に、一命令以上において(図DD-6) SNZ0命令を実行し、フラグEXF0を“0”にクリアしてください。また、SNZ0命令によるスキップが発生する場合を考慮し、SNZ0命令の後にNOP命令を挿入してください(図DD-6)。

```

LA 4 ; (x x x 02)
TV1A ; SNZ0命令有効・・・ ①
LA 8 ; (1 x x x 2)
TI1A ; INT端子入力制御変更
NOP ; ..... ②
SNZ0 ; SNZ0命令実行
      (フラグEXF0クリア)
NOP ; ..... ③

x : このビットはINT端子の入力
    制御には関係しません。
    
```

図DD-6 . 外部0割り込みプログラム例1

レジスタ11のビット3に関する注意2

割り込み制御レジスタ11のビット3を“0”にクリアし、INT端子入力禁止の状態RAMバックアップを使用する際は、次の点に注意してください。

ポートP13のキーオンウェイクアップを使用しない場合(レジスタK13≠“0”)は、RAMバックアップモードに移行する前にレジスタ11のビット2、ビット3をクリアする必要があります(図DD-7)。

```

LA 0 ; (00 x x 2)
TI1A ; INT入力禁止・・・ ①
DI
EPOF
POF ; RAMバックアップ

x : このビットは本例では関係
    しません。
    
```

図DD-7 . 外部0割り込みプログラム例2

レジスタ11のビット2に関する注意

ソフトウェアの途中で割り込み制御レジスタ11のビット2によってP13/INT端子の割り込み有効波形を変更する場合は、次の点に注意してください。

レジスタ11のビット2の内容を変更する場合、P13/INT端子の入力状態によっては、外部0割り込み要求フラグ(EXF0)が“1”にセットされることがあります。不測の割り込み発生を防止するために、割り込み制御レジスタV1のビット0を“0”にクリア(図DD-8)した後、レジスタ11のビット2の内容を変更してください。更に、一命令以上において(図DD-8) SNZ0命令を実行し、フラグEXF0を“0”にクリアしてください。また、SNZ0命令によるスキップが発生する場合を考慮し、SNZ0命令の後にNOP命令を挿入してください(図DD-8)。

```

LA 4 ; (x x x 02)
TV1A ; SNZ0命令有効・・・ ①
LA 12 ; (x 1 x x 2)
TI1A ; 割り込み有効波形変更
NOP ; ..... ②
SNZ0 ; SNZ0命令実行
      (フラグEXF0クリア)
NOP ; ..... ③

x : このビットはINT端子の設定
    には関係しません。
    
```

図DD-8 . 外部0割り込みプログラム例3

タイマ

本製品が内蔵するタイマには、以下の種類があります。

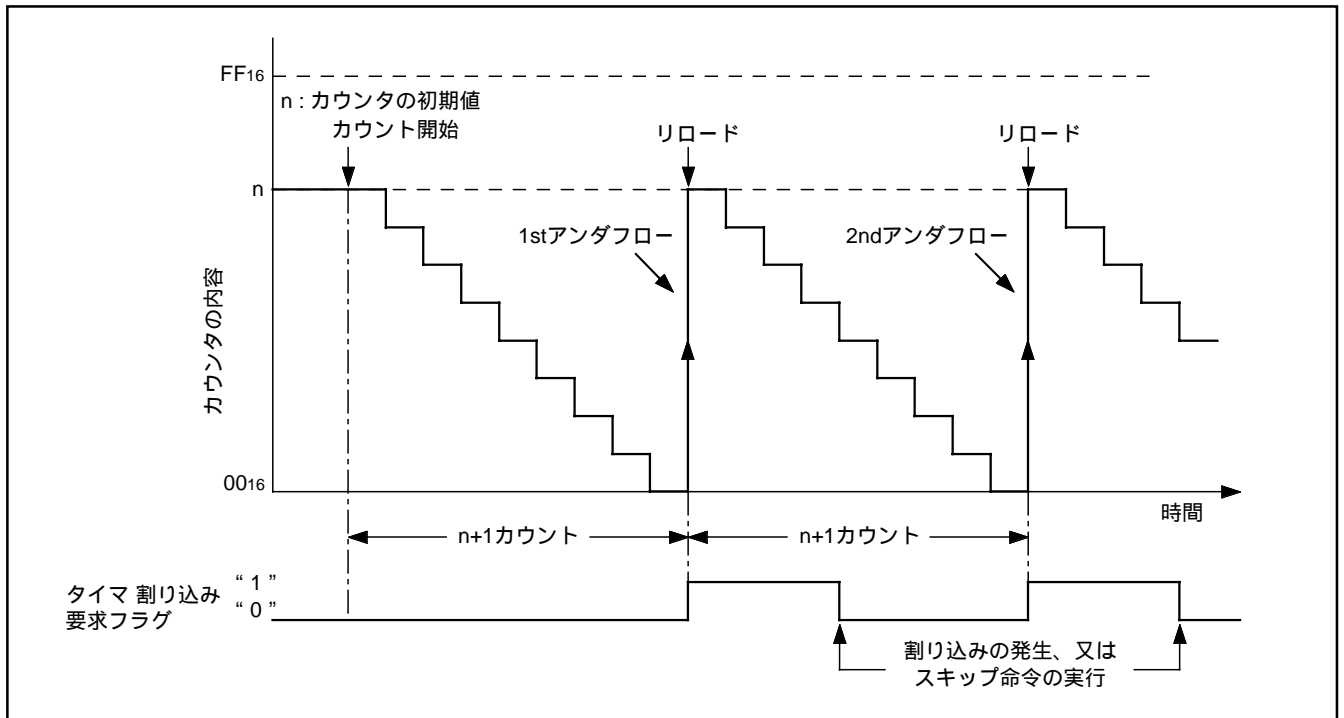
プログラマブルタイマ

プログラマブルタイマは分周比を設定できるタイマで、リロードレジスタをもちます。設定値nからダウンカウントを開始し、アンダフローする(n+1カウントする)と割り込み要求フラグを“1”にセットし、また新たにリロードレ

ジスタからデータがリロードされカウントを続行します(オートリロード機能)。

固定分周タイマ

固定分周タイマは、分周比(n)が固定されているタイマで、カウントパルスをn回カウントするごとに割り込み要求フラグを“1”にセットします。



図FB-1. オートリロード機能

本製品のタイマは以下の回路で構成されています。

プリスケアラ：分周器

タイマ1：8ビットプログラマブルタイマ

タイマ2：8ビットプログラマブルタイマ

(タイマ1、2は割り込み機能付き)

16ビットタイマ

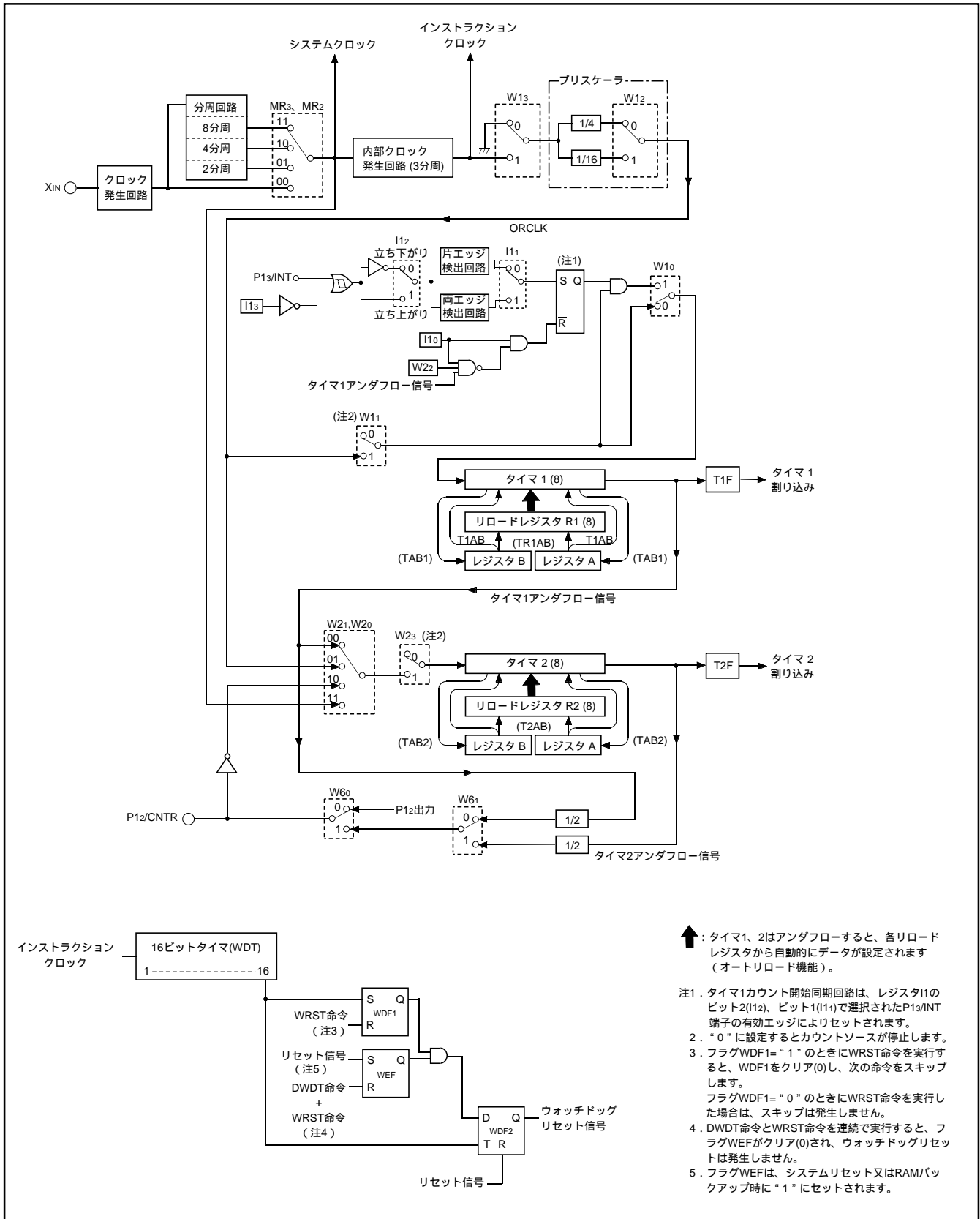
プリスケアラ、タイマ1、2は、タイマ制御レジスタW1、W2、W6で制御できます。

16ビットタイマは、制御レジスタをもたないフリーカウンタです。

以下、各機能について説明します。

表FB-1. タイマの機能一覧

回路名	構成	カウントソース	分周比	出力信号の用途	制御レジスタ
プリスケアラ	分周器	・ インストラクションクロック	4、16	・ タイマ1、2カウントソース	W1
タイマ1	8ビットプログラマブルバイナリダウンカウンタ (INT入力に連動機能あり)	・ プリスケアラ出力(ORCLK)	1 ~ 256	・ タイマ2カウントソース ・ CNTR出力 ・ タイマ1割り込み	W1 W2 W6
タイマ2	8ビットプログラマブルバイナリダウンカウンタ	・ タイマ1アンダフロー ・ プリスケアラ出力(ORCLK) ・ CNTR入力 ・ システムクロック	1 ~ 256	・ CNTR出力 ・ タイマ2割り込み	W2 W6
16ビットタイマ	16ビット固定分周バイナリダウンカウンタ	・ インストラクションクロック	65536	・ ウォッチドッグタイマ (16ビット目出力を2回カウント)	



図FB-2. タイマの構成

表FB-2. タイマ制御レジスタ

タイマ制御レジスタW1		リセット時：00002	RAMバックアップ時：00002	R / W
W13	プリスケアラ制御ビット	0	停止(初期状態)	
		1	動作	
W12	プリスケアラ分周比選択ビット	0	インストラクションクロックを4分周	
		1	インストラクションクロックを16分周	
W11	タイマ1制御ビット	0	停止(状態保持)	
		1	動作	
W10	タイマ1 カウント開始同期回路制御ビット	0	カウント開始同期回路非選択	
		1	カウント開始同期回路選択	

タイマ制御レジスタW2		リセット時：00002	RAMバックアップ時：状態保持	R / W
W23	タイマ2制御ビット	0	停止(状態保持)	
		1	動作	
W22	タイマ1 カウント自動停止回路選択ビット(注2)	0	カウント自動停止回路非選択	
		1	カウント自動停止回路選択	
W21	タイマ2 カウントソース選択ビット	W21W20	カウントソース	
		00	タイマ1アンダフロー信号	
W20		01	プリスケアラ出力(ORCLK)	
		10	CNTR入力	
		11	システムクロック	

タイマ制御レジスタW6		リセット時：00002	RAMバックアップ時：状態保持	R / W
W63	使用しません	0	このビットに機能はありませんがR / Wは可能です	
		1		
W62	使用しません	0	このビットに機能はありませんがR / Wは可能です	
		1		
W61	CNTR出力選択ビット	0	タイマ1アンダフロー信号の2分周出力	
		1	タイマ2アンダフロー信号の2分周出力	
W60	P1 α / CNTR機能選択ビット	0	P1 α 入出力) / CNTR入力(注3)	
		1	P1 α 入力) / CNTR入出力(注3)	

注1：“R”は読み出し可、“W”は書き込み可を表します。

2. この機能はタイマ1カウント開始同期回路を選択している場合のみ有効です。

3. CNTR入力はタイマ2のカウントソースにCNTR入力を選択している場合のみ有効です。

(1) タイマ関連の制御レジスタ

タイマ制御レジスタ W1

レジスタW1は、タイマ1のカウント動作、カウント開始同期回路の選択、プリスケアラの分周比及びカウント動作を制御します。このレジスタの内容は、TW1A命令でレジスタAを介して設定してください。また、TAW1命令でレジスタW1の内容をレジスタAに転送できます。

タイマ制御レジスタ W2

レジスタW2は、タイマ1カウント自動停止回路の選択、タイマ2のカウントソース及びカウント動作を制御します。このレジスタの内容は、TW2A命令でレジスタAを介して設定してください。また、TAW2命令でレジスタW2の内容をレジスタAに転送できます。

タイマ制御レジスタ W6

レジスタW6は、P1 α /CNTR端子の機能及びCNTR出力の選択を制御します。このレジスタの内容はTW6A命令でレジスタAを介して設定してください。また、TAW6命令でレジスタW6の内容をレジスタAに転送できます。

(2)プリスケアラ

プリスケアラは分周比が選択できる分周器です。プリスケアラのカウントソースはインストラクションクロックです。

プリスケアラの分周比はタイマ制御レジスタW1のビット2で、動作の開始、停止はビット3で制御してください。レジスタW1のビット3を“0”にクリアするとプリスケアラは初期化され、出力信号(ORCLK)は停止します。

(3)タイマ1(割り込み機能付き)

タイマ1は8ビットのバイナリダウンカウンタで、タイマ1リロードレジスタR1をもっています。タイマ1とリロードレジスタR1には、T1AB命令で同時にデータを設定できます。

タイマ1にデータを設定する場合はカウントを停止させた後、T1AB命令を実行してください。

また、リロードレジスタR1にはTR1AB命令でデータを書き込むことができます。TR1AB命令でリロードレジスタR1にデータを書き込んだ場合、アンダフロー後のカウントダウンは、リロードレジスタR1の設定値から開始します。

タイマ1にデータを設定した後、レジスタW1のビット1を“1”にセットすると、タイマ1はカウント動作を開始します。

ただし、レジスタW1のビット0を“1”にセットすると、INT端子の入力をタイマ1カウント動作の開始トリガに使用できます。また、この時レジスタW2のビット2を“1”にセットすると、タイマ1アンダフローによる自動停止が行えます。

タイマ1の設定値をnとすると、タイマ1はカウントソースの信号をn+1分周します(n=0~255)。

カウント開始後、タイマ1はアンダフローする(タイマ1の内容が“0”になった後、次のカウントパルスが入力される)と、タイマ1割り込み要求フラグ(T1F)を“1”にセットし、新たにリロードレジスタR1からデータをリロードしカウントを続行します(オートリロード機能)。

タイマ1からはTAB1命令で、データを読み出すことができます。データを読み出す場合は、カウントを停止させた後、TAB1命令を実行してください。

(4)タイマ2(割り込み機能付き)

タイマ2は8ビットのバイナリダウンカウンタで、タイマ2リロードレジスタR2をもっています。タイマ2とリロードレジスタR2には、T2AB命令で同時にデータを設定できます。

タイマ2にデータを設定する場合は、カウントを停止させた後、T2AB命令を実行してください。

タイマ2にデータを設定した後、レジスタW2のビット0、1でカウントソースを選択し、レジスタW2のビット3を“1”にセットすると、タイマ2はカウント動作を開始します。

タイマ2の設定値をnとすると、タイマ2はカウントソースの信号をn+1分周します(n=0~255)。

カウント開始後、タイマ2はアンダフローする(タイマ2の内容が“0”になった後、次のカウントパルスが入力される)と、タイマ2割り込み要求フラグ(T2F)を“1”にセットし、新たにリロードレジスタR2からデータをリロードしカウントを続行します(オートリロード機能)。

タイマ2からはTAB2命令で、データを読み出すことができます。データを読み出す場合は、カウントを停止させた後、TAB2命令を実行してください。

(5)タイマ割り込み要求フラグ(T1F、T2F)

タイマ割り込み要求フラグは各タイマのアンダフロー時に“1”にセットされます。これらフラグの状態は、スキップ命令の実行(SNZZ1、SNZZ2命令)により確認できます。

割り込みとスキップ命令のどちらを使用するかはレジスタV1で選択してください。

割り込み要求フラグは、割り込みが発生したとき、又はスキップ命令を実行したときのいずれかで“0”にクリアされます。

(6)カウント開始同期回路(タイマ1)

タイマ1はINT端子の入力に同期して、タイマカウント動作を開始できるカウント開始同期回路をもっています。

タイマ1のカウント開始同期回路は、レジスタW1のビット0を“1”にセットすると機能が選択され、レジスタI1のビット0を“1”にセットすると、INT端子の入力による制御が可能になります。カウント開始同期回路はINT端子のレベル変化(“H” “L”又は“L” “H”)によりセットされます。この有効波形はレジスタI1のビット1(I11)、ビット2(I12)で選択でき、

I11≠0のとき：片エッジに同期(立ち上がり又は立ち下がり)

I11≠1のとき：両エッジに同期(立ち上がりと立ち下がり両波形)

となります。レジスタI11≠0(片エッジに同期)の場合は、立ち上がり波形、立ち下がり波形をレジスタI1のビット2(I12)で選択でき、

I12≠0のとき：立ち下がり波形

I12≠1のとき：立ち上がり波形

となります。

タイマ1のカウント開始同期回路を使用している場合、INT端子に有効波形が入力された時にカウント開始同期回路がセットされ、カウントソースが入力されます。なお、一度セットされたカウント開始同期回路は、レジスタI1の制御可能ビット(I10)を“0”にクリアするか、リセットによりクリアされます。

ただし、カウント自動停止回路が選択されている場合(レジスタW22≠1)は、タイマ1がアンダフローするとカウント開始同期回路がクリアされます(自動停止)。

(7) カウント自動停止回路(タイマ1)

タイマ1はカウント開始同期回路を使用している時に、タイマ1のアンダフロー発生により自動的にタイマ1を停止するカウント自動停止回路をもっています。

タイマ1のカウント自動停止回路は、レジスタW2のビット2に“1”をセットすると有効になり、タイマ1がアンダフローするとカウント開始同期回路をクリアし、タイマ1へのカウントソース入力停止します。

この機能は、タイマ1カウント開始同期回路を選択している場合のみ有効です。

(8) タイマ入出力端子(P12/CNTR)

CNTR端子は、タイマ2のカウントソース入力機能と、タイマ1及びタイマ2のアンダフロー2分周信号の出力機能をもちます。

レジスタW6のビット0でP12/CNTR端子の機能選択を制御できます。レジスタW6のビット1でCNTR出力信号の選択を制御できます。

タイマ2のカウントソースとしてCNTR入力を選択した場合、タイマ2は、CNTR入力の立ち下がり波形をカウントします。

(9) 注意事項

タイマを使用する際は、以下の点に注意してください。

プリスケアラに関する注意

プリスケアラの分周比を切り替える場合は、必ずプリスケアラの動作を停止させた後、分周比を切り替えてください。

カウントソースに関する注意

タイマ1、2のカウントソースを切り替える場合は、まず各タイマのカウントを停止させた後、カウントソースを切り替えてください。

カウント値の読み出しに関する注意

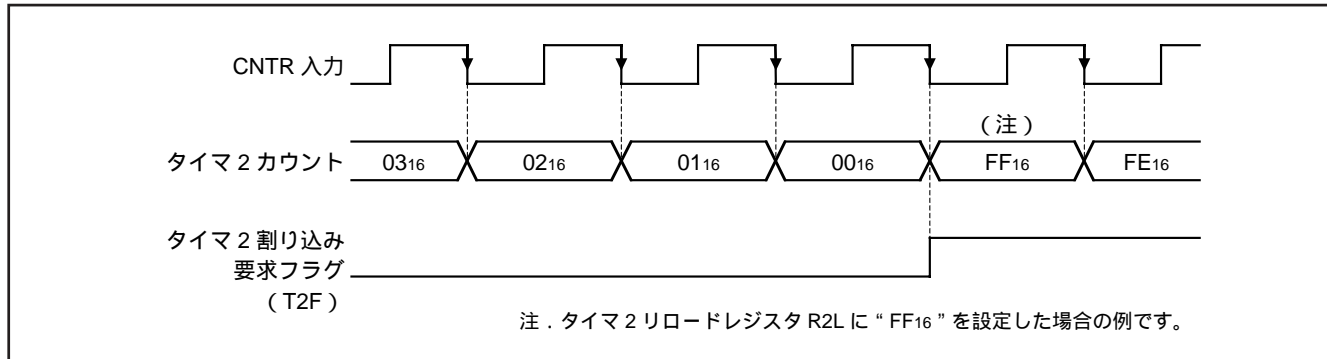
タイマ1、2からデータを読み出す場合は、まず各タイマのカウントを停止させた後、データ読み出し命令(TAB1、TAB2)を実行してください。

タイマへのデータ書き込みに関する注意

タイマ1、2にデータを書き込む場合は、まず各タイマのカウントを停止させた後、データ書き込み命令(T1AB、T2AB)を実行してください。

リロードレジスタR1への書き込みに関する注意

タイマ1動作中にリロードレジスタR1にデータを書き込む場合は、必ずタイマ1アンダフローと重ならないタイミングでデータを書き込んでください。



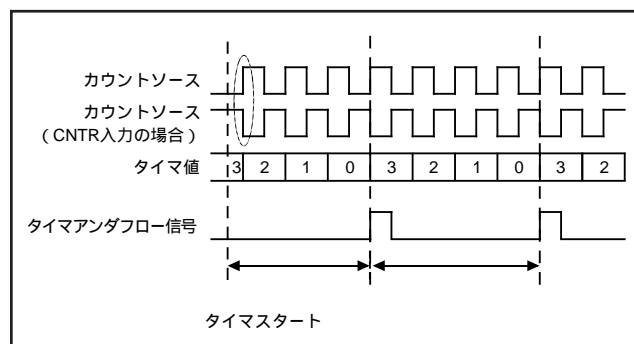
図FB-3 . CNTR入力時のカウントタイミング図

タイマ1、タイマ2のカウント開始タイミングと動作開始時のカウント時間に関する注意

タイマ1、タイマ2は動作開始()後、カウントソースの最初の立ち上がり()からカウントを開始します。

タイマ及びカウントソースの動作開始タイミングによって、カウント開始後、最初のアンダフローまでの時間()は、以降のアンダフロー間の時間()より短く(最大でカウントソースの一周周期分)なります。

なお、タイマ2のカウントソースとしてCNTR入力を選択した場合、タイマ2はCNTR入力の立ち下がりに同期して動作します。



図FB-4. タイマカウント開始タイミングと動作開始時のカウント時間 (T1、T2)

ウォッチドッグタイマ

ウォッチドッグタイマは、暴走などによりプログラムを正常に実行できなくなった場合に、マイクロコンピュータをリセット状態にし、再起動させるためのものです。ウォッチドッグタイマはタイマWDT(16ビットバイナリカウンタ)、ウォッチドッグタイマイネーブルフラグ(WEF)、及びウォッチドッグタイマフラグ(WDF1、WDF2)により構成されています。

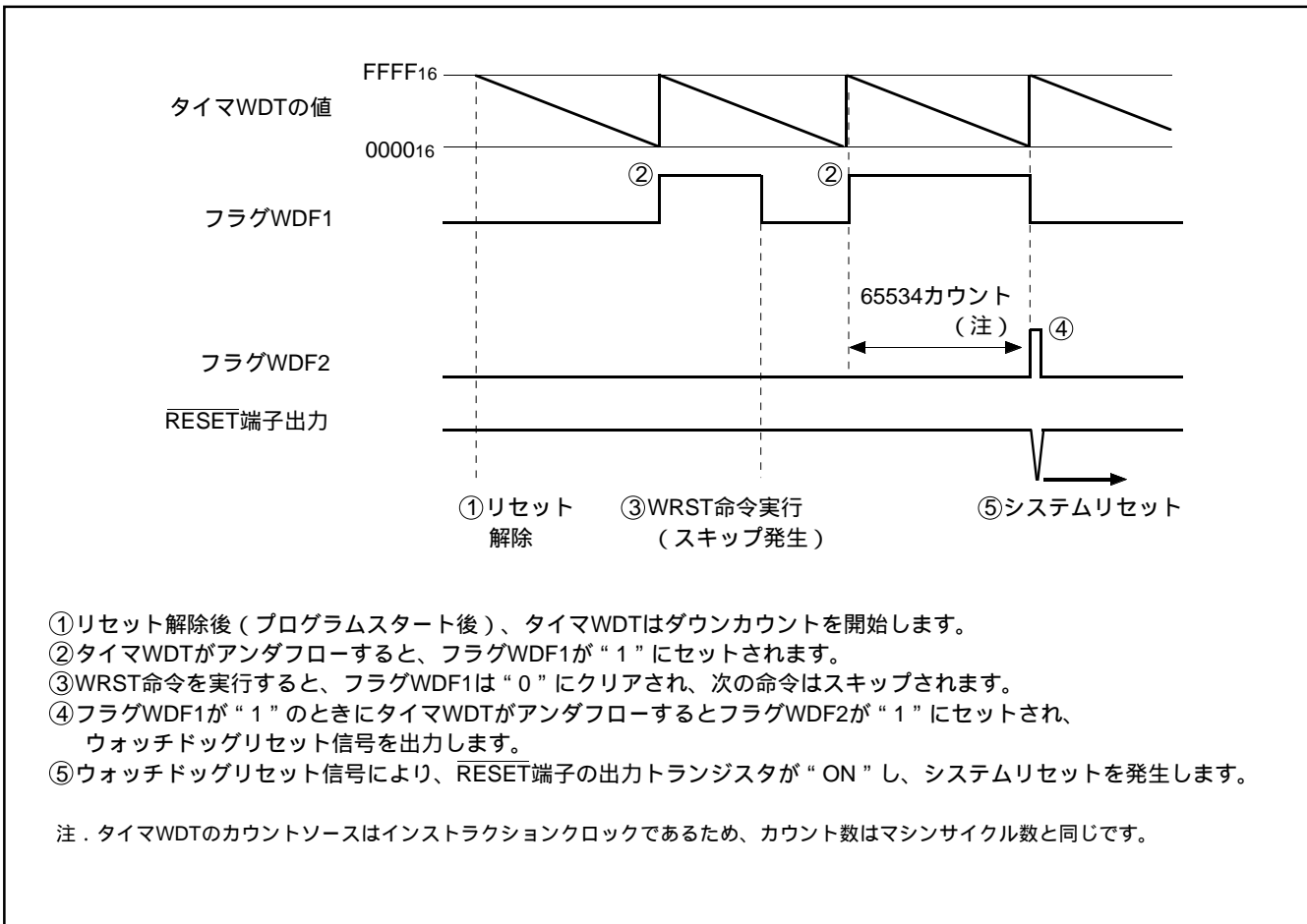
タイマWDTは、リセット解除直後に“ FFFF₁₆ ”の値からインストラクションクロックをカウントソースとしてダウンカウントを開始します。

カウント開始後、タイマWDTはアンダフローする(タイマWDTの内容が“ FFFF₁₆ ”になった後、次のカウントパルスが入力されると、まずフラグWDF1を“ 1 ”にセットします。その後、次のタイマWDTアンダフローが発生する(タイマWDTが65534カウントする)までの間にWRST命令が実行されなければ、フラグWDF2を“ 1 ”にセットし、RESET端子から“ L ”レベルを出力してマイクロコンピュータをリセット状態にします。

ウォッチドッグタイマを使用する場合のソフトウェアでは、マイクロコンピュータに正常な動作を継続させるため、65534マシンサイクル以下の周期でWRST命令を実行するように処理してください。

リセット解除後フラグWEFが“ 1 ”にセットされると、ウォッチドッグタイマの機能が有効になります。DWD命令とWRST命令を連続して実行すると、フラグWEFが“ 0 ”にクリアされ、ウォッチドッグタイマの機能が無効になります。フラグWEFは、システムリセット又はRAMバックアップ時に“ 1 ”にセットされます。

WRST命令にはスキップ機能があり、フラグWDF1が“ 1 ”の時にWRST命令を実行すると、フラグWDF1を“ 0 ”にクリアして次の命令をスキップします。フラグWDF1が“ 0 ”の時にWRST命令を実行しても、スキップは発生しません。WRST命令のスキップ機能は、ウォッチドッグタイマの機能を無効にしている場合も使用できます。



図FB-5 . ウォッチドッグタイマ機能の動作

ウォッチドッグタイマ機能を使用する場合はWRST命令によりフラグWDF1を65534マシンサイクル以下の周期でクリアしてください。ウォッチドッグタイマ機能を使用しない場合はDWDT命令とWRST命令を連続して実行してください(図FB-6参照)。DWDT命令のみではウォッチドッグタイマ機能は停止しません。

RAMバックアップ時、フラグWDF1及びタイマWDTの値は初期化されます。なお、ウォッチドッグタイマ機能とRAMバックアップを併用する場合は、RAMバックアップ状態になる直前にWRST命令を実行し、フラグWDF1を初期化してください(図FB-7参照)。

RAMバックアップからの復帰後、ウォッチドッグタイマ機能は有効となります。ウォッチドッグタイマ機能を使用しない場合は、RAMバックアップから復帰する度にDWDT命令とWRST命令を連続して実行し、ウォッチドッグタイマ機能を停止してください。

```

WRST    ; フラグWDF1クリア

DI
DWDT    ; ウォッチドッグタイマ機能禁止許可
WRST    ; フラグWDF1クリア

```

図FB-6. ウォッチドッグタイマ使用時、停止の時のプログラム例

```

WRST    ; フラグWDF1クリア
NOP
DI      ; 割り込み禁止
EPOF    ; POF命令許可
POF2

発振停止 (RAMバックアップモード)

```

図FB-7. ウォッチドッグタイマ使用時におけるRAMバックアップモードへの移行プログラム例

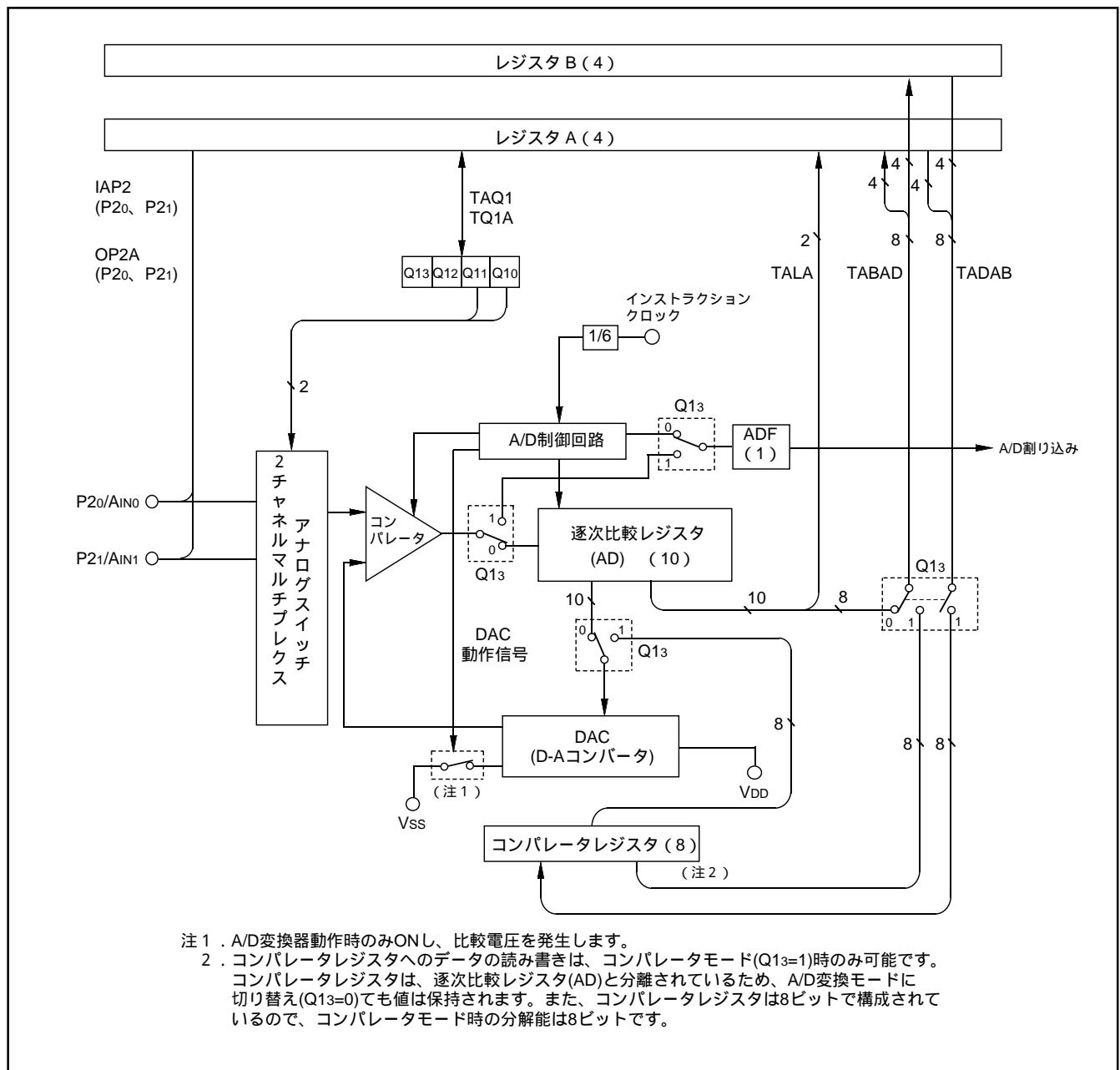
A/Dコンバータ(コンパレータ)

本製品は、10ビット逐次比較方式によるA/D変換器を内蔵しています。A/D変換器の性能を表JA-1に示します。

また、このA/D変換器はコンパレータモードに設定すると、アナログ入力端子から入力されたアナログ電圧をあらかじめ設定した値と比較する8ビットのコンパレータとしても使用できます。

表JA-1. A/D変換器の性能

項目	特性
変換形式	逐次比較方式
分解能	10ビット
相対精度	直線性誤差 : ±2LSB
	微分非直線性誤差 : ±0.9LSB
変換速度	46.5 μs(高速モード、発振周波数4.0MHz時)
アナログ入力端子	2本



図JA-1. A/D変換器の構成

表JA-2. A/D制御レジスタ

A/D制御レジスタQ1		リセット時：00002	RAMバックアップ時：状態保持	R / W
Q13	A/D動作モード制御ビット	0	A/D変換モード	
		1	コンパレータモード	
Q12	使用しません	0	このビットに機能はありませんがR / Wは可能です	
		1		
Q11	アナログ入力端子選択ビット	Q11Q10	選択される端子	
		00	AIN0	
01		AIN1		
Q10		10	使用禁止	
	11	使用禁止		

注：“R”は読み出し可、“W”は書き込み可を表します。

(1)A/D変換モード時の動作

このA/D変換器はレジスタQ1のビット3に“0”を設定することにより、A/D変換モードに設定されます。

(2)逐次比較レジスタAD

レジスタADには、アナログ入力端子のA/D変換結果である10ビットのデジタルデータが格納されます。レジスタADの内容はTABAD命令により、上位8ビットがレジスタBとレジスタAに、下位2ビットはTALA命令によりレジスタAの上位2ビットに格納されます。ただしA/D変換中は、これらの命令を実行しないでください。

レジスタADの内容をnとしたとき、基準電圧V_{DD}から内蔵DAコンバータが発生する比較電圧V_{ref}の論理値を次式で求めることができます。

$$V_{ref} = \frac{V_{DD}}{1024} \times n$$

n: レジスタADの値(n=0 ~ 1023)

(3)A/D変換終了フラグ(ADF)

フラグADFはA/D変換が終了したとき“1”にセットされます。フラグADFの状態は、スキップ命令の実行(SNZAD命令)により確認できます。割り込みとスキップ命令のどちらを使用するかは、割り込み制御レジスタV2で選択してください。

フラグADFは、割り込みが発生したとき、又はスキップ命令実行により次の命令をスキップしたときのいずれかで“0”にクリアされます。

(4)A/D変換開始命令(ADST命令)

ADST命令を実行するとA/D変換を開始します。変換結果は自動的にレジスタADに格納されます。

(5)A/D制御レジスタ Q1

レジスタQ1はA/D変換器の動作モード及びアナログ入力端子を選択するためのレジスタです。

(6)A/D変換動作説明

A/D変換は、A/D変換開始命令(ADST命令)によって開始されます。A/D変換時の内部動作を以下に示します。

A/D変換が開始されると、まず逐次比較レジスタADが“00016”にクリアされます。

次に、レジスタADの最上位ビットに“1”がセットされ、比較電圧V_{ref}とアナログ入力電圧V_{IN}との比較が行われます。

比較結果がV_{ref} < V_{IN}ならば、レジスタADの最上位ビットの値“1”をそのまま保持します。V_{ref} > V_{IN}ならば“0”にクリアします。

本製品は、以上の動作をレジスタADの最下位ビットまで行うことで、アナログ値をデジタル値に変換します。A/D変換は、開始後62マシンサイクル(f(XIN)=4.0MHz、高速モード時46.5 μs)で終了し、変換結果がレジスタADに格納されます。A/D変換終了と同時にA/D割り込み起動条件が成立し、A/D割り込み要求フラグ(ADF)が“1”にセットされます(図JA-2参照)。

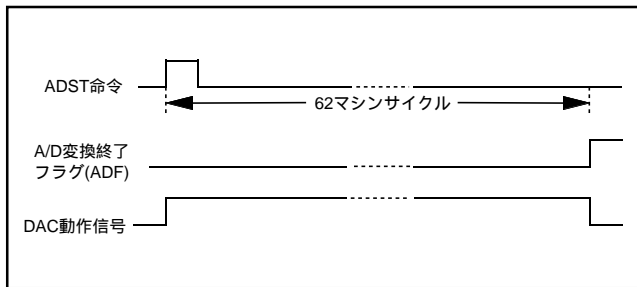
表JA-3. A/D変換中の逐次比較レジスタ(AD)の変化

	レジスタADの変化	比較電圧(Vref)値							
1回目比較	<table border="1" style="display: inline-table; border-collapse: collapse;"><tr><td style="padding: 2px;">1</td><td style="padding: 2px;">0</td><td style="padding: 2px;">0</td><td style="padding: 2px;">.....</td><td style="padding: 2px;">0</td><td style="padding: 2px;">0</td><td style="padding: 2px;">0</td></tr></table>	1	0	0	0	0	0	$\frac{V_{DD}}{2}$
1	0	0	0	0	0			
2回目比較	<table border="1" style="display: inline-table; border-collapse: collapse;"><tr><td style="padding: 2px;">*1</td><td style="padding: 2px;">1</td><td style="padding: 2px;">0</td><td style="padding: 2px;">.....</td><td style="padding: 2px;">0</td><td style="padding: 2px;">0</td><td style="padding: 2px;">0</td></tr></table>	*1	1	0	0	0	0	$\frac{V_{DD}}{2} \pm \frac{V_{DD}}{4}$
*1	1	0	0	0	0			
3回目比較	<table border="1" style="display: inline-table; border-collapse: collapse;"><tr><td style="padding: 2px;">*1</td><td style="padding: 2px;">*2</td><td style="padding: 2px;">1</td><td style="padding: 2px;">.....</td><td style="padding: 2px;">0</td><td style="padding: 2px;">0</td><td style="padding: 2px;">0</td></tr></table>	*1	*2	1	0	0	0	$\frac{V_{DD}}{2} \pm \frac{V_{DD}}{4} \pm \frac{V_{DD}}{8}$
*1	*2	1	0	0	0			
10回目の比較終了後	A/D変換結果 <table border="1" style="display: inline-table; border-collapse: collapse;"><tr><td style="padding: 2px;">*1</td><td style="padding: 2px;">*2</td><td style="padding: 2px;">*3</td><td style="padding: 2px;">.....</td><td style="padding: 2px;">*8</td><td style="padding: 2px;">*9</td><td style="padding: 2px;">*A</td></tr></table>	*1	*2	*3	*8	*9	*A	$\frac{V_{DD}}{2} \pm \dots \pm \frac{V_{DD}}{1024}$
*1	*2	*3	*8	*9	*A			

*1 : 1回目の比較結果 *2 : 2回目の比較結果
 *3 : 3回目の比較結果 *8 : 8回目の比較結果
 *9 : 9回目の比較結果 *A : 10回目の比較結果

(7)A/D変換タイミングチャート

A/D変換タイミングチャートを図JA-2に示します。



図JA-2. A/D変換タイミングチャート

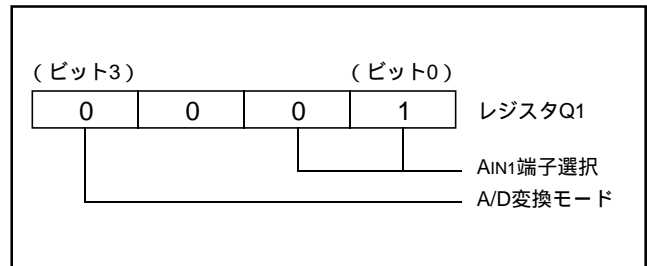
(8)A/D変換の使用方法

P21 / AIN1端子からのアナログ入力信号をA/D変換し、変換データの上位4ビットをRAMのM(Z, X, Y)=(0, 0, 0)番地、中位4ビットをM(Z, X, Y)=(0, 0, 1)番地、下位2ビットをM(Z, X, Y)=(0, 0, 2)番地、にそれぞれ格納する方法を例にA/D変換器の使用方法を説明します。この例ではA/D割り込みは使用していません。

- A/D制御レジスタQ1でAIN1端子を選択及びA/D変換モードに選択します(図JA-3参照)。
- ADST命令を実行しA/D変換を開始します。
- SNZAD命令でA/D変換終了フラグ(ADF)の状態を調べることで、A/D変換の終了を認識します。
- 変換データの下位2ビットをレジスタAの上位2ビットに転送します(TALA命令)。
- レジスタAの内容をM(Z, X, Y)=(0, 0, 2)に転送します。

変換データの上位8ビットをレジスタA、Bに転送します(TABAD命令)。

レジスタAの内容をM(Z, X, Y)=(0, 0, 1)に転送します。レジスタBの内容をレジスタAに転送した後、M(Z, X, Y)=(0, 0, 0)に格納します。



図JA-3. レジスタ設定例

(9)コンパレータモード時の動作

このA/D変換器はA/D制御レジスタQ1のビット3に“1”を設定することにより、コンパレータモードに設定されます。以下に、コンパレータモード時の動作について説明します。

(10)コンパレータレジスタ

コンパレータモード時、内蔵DAコンパレータには、比較電圧を設定するレジスタとしてコンパレータレジスタが接続されます。このコンパレータレジスタは8ビットで構成されており、TADAB命令によりコンパレータレジスタの上位4ビットにレジスタBの値が、下位4ビットにはレジスタAの値が格納されます。

A/D変換モードからコンパレータモードに動作モードを変更した場合、A/D変換結果(逐次比較レジスタAD)は不定になります。

一方、コンパレータレジスタは、レジスタADと分離されているため、コンパレータモードからA/D変換モードに動作モードを変更しても値は保持されます。またコンパレータレジスタの読み書きは、コンパレータモード時に限られます。

コンパレータレジスタの内容をnとしたとき、内蔵DAコンパータが発生する比較電圧Vrefの論理値は次式で求めることができます。

$$V_{ref} = \frac{V_{DD}}{256} \times n$$

n : レジスタADの値(n:0 ~ 255)

(11)比較結果格納フラグ(ADF)

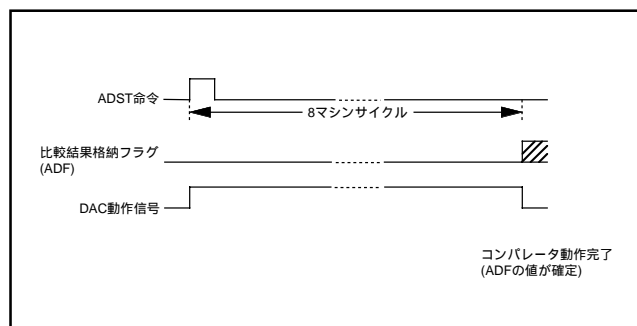
コンパレータモード時、A/D変換終了フラグ(ADF)は、アナログ入力電圧と比較電圧の比較結果を格納するフラグとなります。アナログ入力電圧が比較電圧よりも低い場合に、フラグADFは“1”にセットされます。このフラグの状態は、スキップ命令の実行(SNZAD命令)により確認できます。割り込みとスキップ命令のどちらかを使用するかは割り込み制御レジスタV2で選択してください。

フラグADFは、割り込みが発生したとき、又はスキップ命令を実行したときのいずれかで“0”にクリアされます。

(12)コンパレータ動作開始命令(ADST命令)

コンパレータモード時、ADST命令を実行するとコンパレータ動作を開始します。

コンパレータ動作は、動作開始後、8マシサイクル(f(XIN)=4.0MHz、高速モード時6μs)で終了し、アナログ入力電圧が比較電圧よりも低い場合に、フラグADFが“1”にセットされます。



図JC-1. コンパレータ動作タイミングチャート

(13)注意事項1

アナログ入力AIN0、AIN1とポートP2の機能を併用する場合、以下の点に注意してください。

アナログ入力端子の選択に関する注意

P20 / AIN0、P21 / AIN1端子はアナログ入力として選択している場合でも、ポートP2の入出力機能をもっています。

これらの端子を、アナログ入力とポート入出力との機能を混在して使用する場合は、アナログ入力として選択を行っている端子の出力は“1”になるようにしてください。

また、ポートの入力の場合は、アナログ入力として選択している端子の、ポートとしての入力は不定となります。

TALA命令に関する注意

TALA命令を実行すると、逐次比較レジスタADの下位2ビットをレジスタAの上位2ビットに転送し、同時にレジスタAの下位2ビットを“0”にします。

(14)注意事項2

A/D変換器の動作中(A/D変換モード、コンパレータモードとも)にレジスタQ1のビット3によってA/D変換器の動作モードを変更しないでください。また、A/D制御レジスタQ1のビット3によってA/D変換器の動作モードをコンパレータモードからA/D変換モードに変更する場合は以下の点に注意してください。

レジスタQ1のビット3によって、A/D変換器の動作モードをコンパレータモードからA/D変換モードに変更するためには、割り込み制御レジスタV2のビット2が“0”になっている必要があります。

A/D変換器の動作モードをコンパレータモードからA/D変換モードに変更した場合、A/D変換終了フラグ(ADF)がセットされることがあります。レジスタQ1のビット3に値を設定した後、SNZAD命令を実行して、フラグADFをクリアしてください。

(15) A/D変換精度の定義

A/D変換精度の定義について説明します(図JA-4参照)。

相対精度

ゼロトランジション電圧(V_{0T})

実際のA/D変換出力データが n から $n+1$ に変化する
ときのアナログ入力電圧

フルスケールトランジション電圧(V_{FST})

実際のA/D変換出力データが n から $n+1$ に変化
するときのアナログ入力電圧

直線性誤差

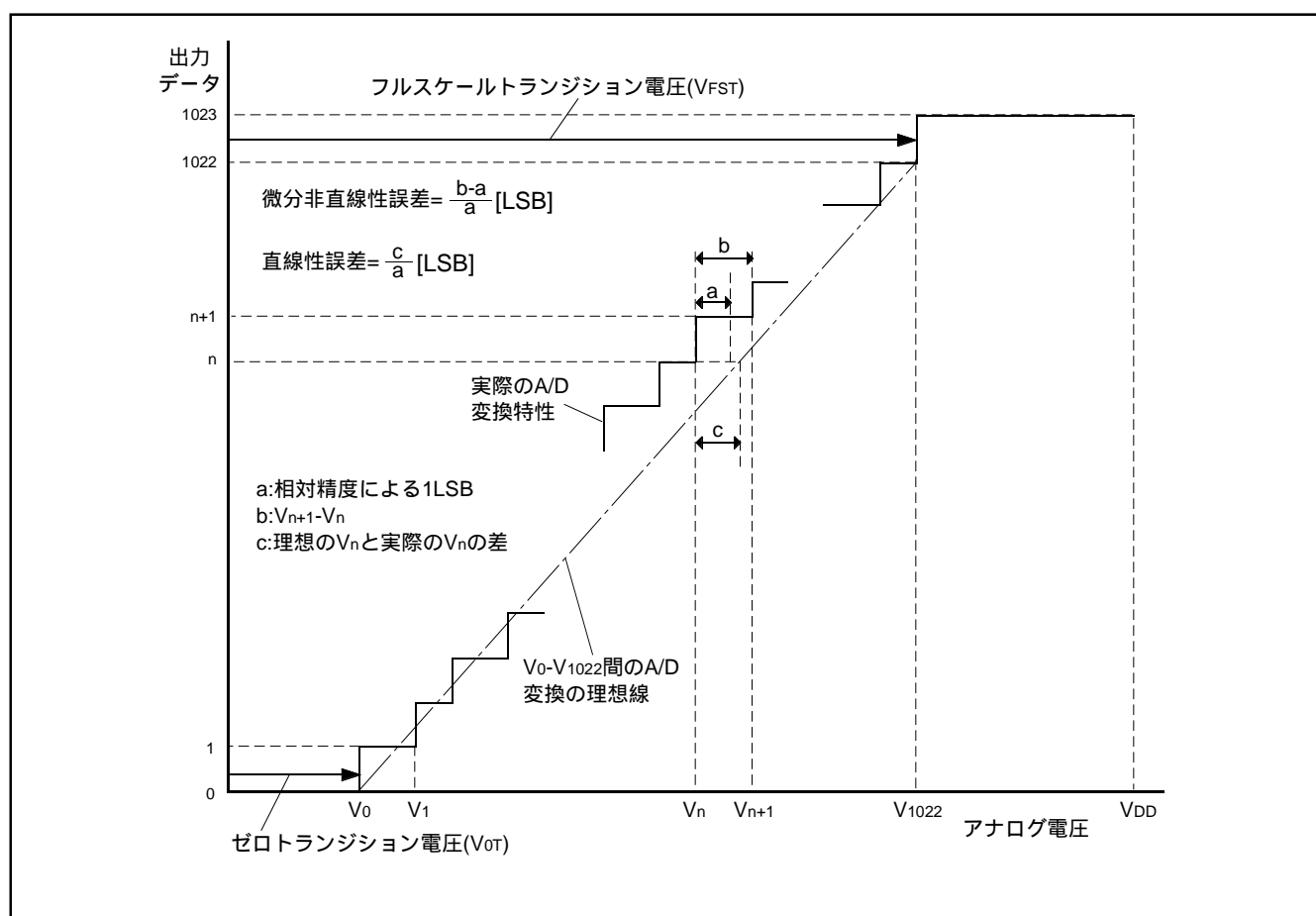
V_{0T} と V_{FST} を結ぶ直線と、 V_{0T} から V_{FST} 間の任意の変換値との偏差

微分非直線性誤差

V_{0T} と V_{FST} 間の任意の変換値を1LSB変化させるために
必要な入力電位差と、相対精度における1LSBとの偏差

絶対精度

0 ~ V_{DD} 間の理想特性と、実際のA/D変換特性との偏差



図JA-4. A/D変換精度の定義

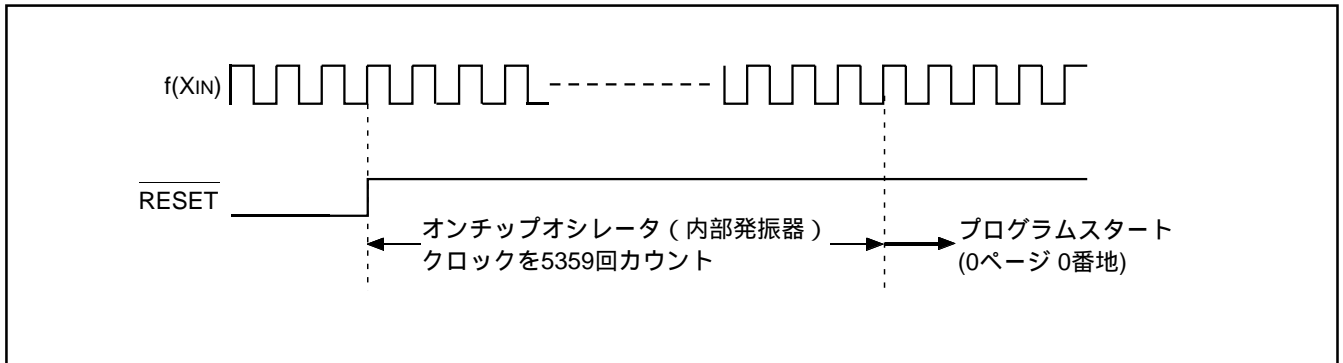
V_n : 出力データが n から $n+1$ に変化する
ときのアナログ入力電圧
($n=0 \sim 1022$)

相対精度における1LSB $\frac{V_{FST}-V_{0T}}{1022}$ (V)

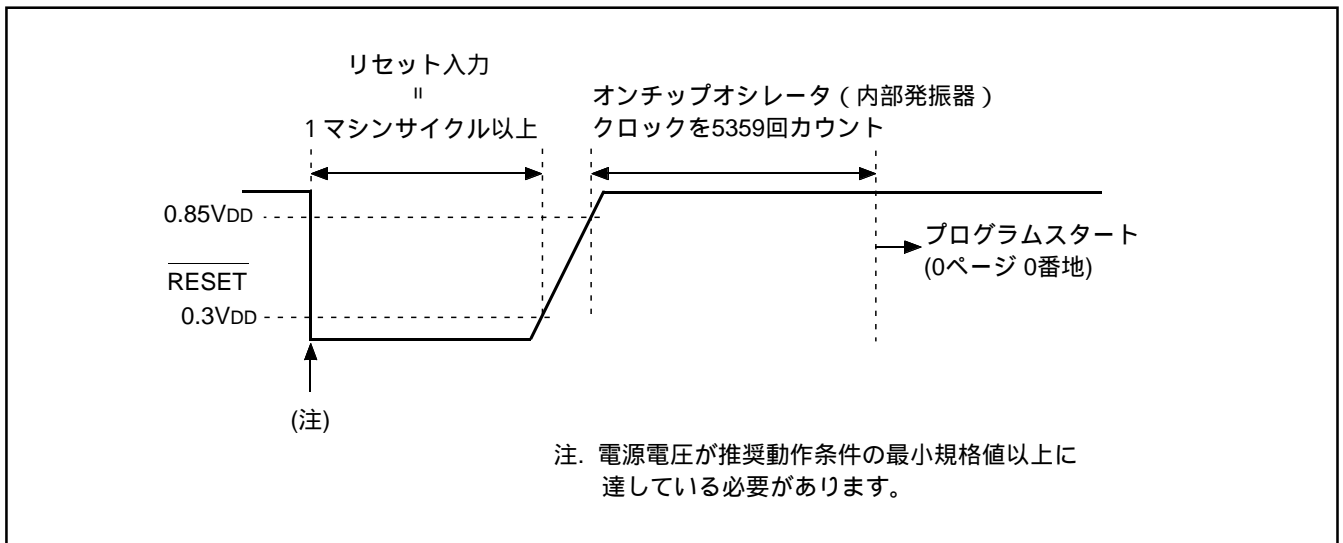
絶対精度における1LSB $\frac{V_{DD}}{1024}$ (V)

リセット機能

電源電圧が推奨動作条件の最小規格値以上で、 $\overline{\text{RESET}}$ 端子に1マシンサイクル以上“L”レベルを印加すると、マイクロコンピュータがいかなる状態であってもシステムリセットが実行されます。その後、 $\overline{\text{RESET}}$ 端子に“H”レベルを印加すると、0ページの0番地からプログラムが開始されます。



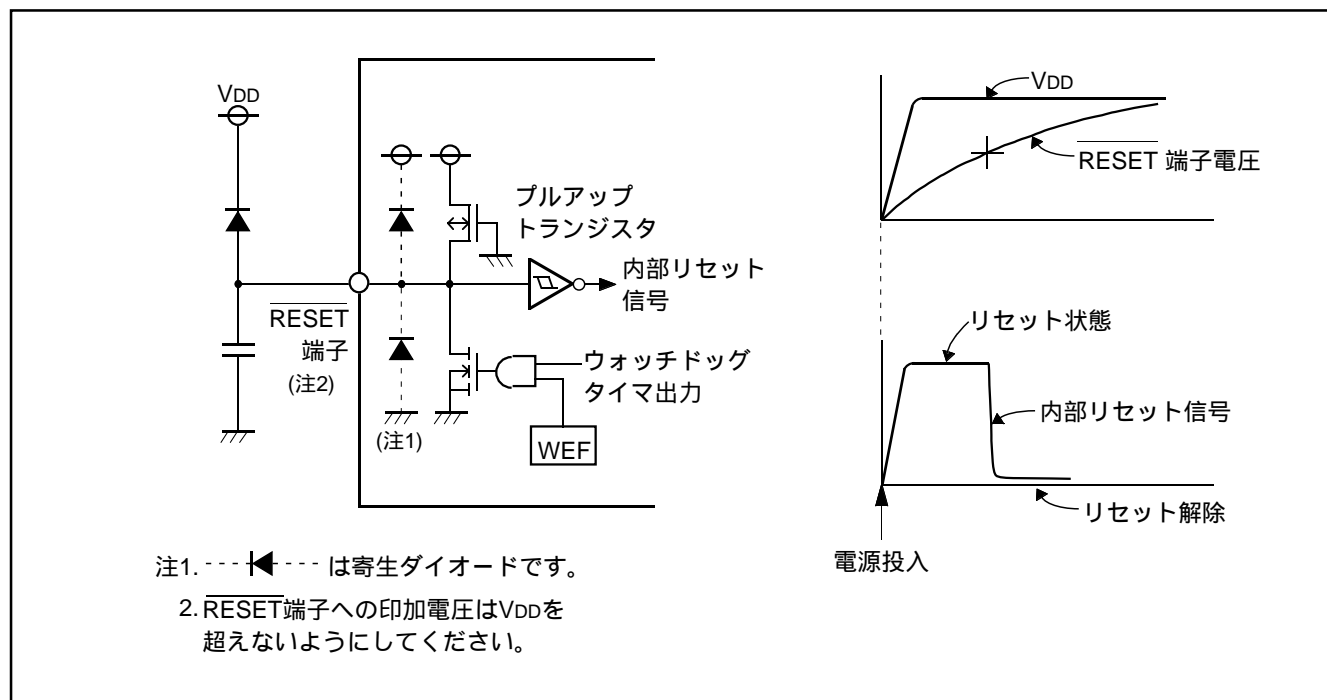
図VB-1 . リセット解除のタイミング

図VB-2 . $\overline{\text{RESET}}$ 端子の入力波形とリセット動作

(1) パワーオンリセット

$\overline{\text{RESET}}$ 端子にダイオード、及びコンデンサを接続することにより、電源投入時に自動リセット(パワーオンリセット)をかけることができます。

$\overline{\text{RESET}}$ 端子と外付け回路は、最短距離で接続してください。



図VB-3 . RESET端子周辺の構成とパワーオンリセット動作

表VB-1 . リセット時のポートの状態

ポート名	リセット時の機能	リセット時の状態
D0、D1	D0、D1	ハイインピーダンス状態 (注1)
D2/C、D3/K	D2、D3	ハイインピーダンス状態 (注1、注2)
P00、P01 P02、P03	P00 ~ P03	ハイインピーダンス状態 (注1、注2)
P10、P11 P12/CNTR、P13/INT	P10 ~ P13	ハイインピーダンス状態 (注1、注2)
P20/AIN0、P21/AIN1	P20、P21	ハイインピーダンス状態 (注1、注2)

注1. 出力ラッチは“1”にセットされます。

注2. プルアップトランジスタは、OFFします。

(2)リセット時の内部状態

以下にリセット時の内部状態を示します(リセット解除直後も同状態です)。図VB-4以外のタイマ、レジスタ、フラグ、RAMなどの内容は不定になるため、初期設定が必要です。

● プログラムカウンタ (PC) ……………	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0ページの0番地がセットされます。
● 割り込み許可フラグ (INTE) ……………	0	(割り込み禁止)
● パワーダウンフラグ (P) ……………	0	
● 外部0割り込み要求フラグ (EXF0) ……………	0	
● 割り込み制御レジスタ V1 ……………	0 0 0 0	(割り込み禁止)
● 割り込み制御レジスタ V2 ……………	0 0 0 0	(割り込み禁止)
● 割り込み制御レジスタ I1 ……………	0 0 0 0	
● タイマ 1 割り込み要求フラグ (T1F) ……………	0	
● タイマ 2 割り込み要求フラグ (T2F) ……………	0	
● A/D変換終了フラグ (ADF) ……………	0	
● ウォッチドッグタイマフラグ (WDF1,WDF2)…………	0	
● ウォッチドッグタイマイネーブルフラグ (WEF)…………	1	
● タイマ制御レジスタ W1 ……………	0 0 0 0	(プリスケアラ、タイマ 1停止)
● タイマ制御レジスタ W2 ……………	0 0 0 0	(タイマ 2停止)
● タイマ制御レジスタ W6 ……………	0 0 0 0	
● クロック制御レジスタ MR ……………	1 1 0 0	
● キーオンウェイクアップ制御レジスタ K0 ……	0 0 0 0	
● キーオンウェイクアップ制御レジスタ K1 ……	0 0 0 0	
● キーオンウェイクアップ制御レジスタ K2 ……	0 0 0 0	
● ブルアップ制御レジスタ PU0 ……………	0 0 0 0	
● ブルアップ制御レジスタ PU1 ……………	0 0 0 0	
● ブルアップ制御レジスタ PU2 ……………	0 0 0 0	
● A/D制御レジスタ Q1 ……………	0 0 0 0	
● キャリフラグ (CY) ……………	0	
● レジスタ A ……………	0 0 0 0	
● レジスタ B ……………	0 0 0 0	
● レジスタ D ……………	X X X	
● レジスタ E ……………	X X X X X X X X	
● レジスタ X ……………	0 0 0 0	
● レジスタ Y ……………	0 0 0 0	
● レジスタ Z ……………	X X	
● スタックポインタ (SP) ……………	1 1 1	
● 動作源クロック……………	オンチップオシレータ (動作状態)	
● セラミック発振回路 ……………	動作状態	
● RC発振回路 ……………	停止状態	

“ X ” は不定を表します。

図VB-4 . リセット時の内部状態

RAMバックアップモード

本製品は、RAMバックアップモードをもち、EPOF命令直後にPOF2命令を連続して実行することにより、RAMバックアップ状態になります。

POF2命令実行直前にEPOF命令が実行されない場合、POF2命令はNOP命令となります。

RAMバックアップ時には、RAM、リセット回路の機能、及び状態は保持したまま発振を停止するので、RAMのデータが失われることなく消費電流を低減できます。

表WD-1にRAMバックアップ時の内部状態、図WD-1に状態遷移図を示します。

(1) コールドスタートとウォームスタートの識別

ウォームスタート(RAMバックアップ状態からの復帰)とコールドスタート(通常のリセット状態からの復帰)とのスタート条件の識別は、SNZP命令によってパワーダウンフラグ(P)の状態を調べることで認識できます。

(2) ウォームスタート条件

EPOF命令とPOF2命令を連続して実行し、RAMバックアップ状態となった後、外部ウェイクアップ信号が入力されると、CPUは0ページの0番地からプログラムの実行を開始します。このときパワーダウンフラグ(P)は「1」です。

(3) コールドスタート条件

RESET端子にリセットパルスを入力

ウォッチドッグタイマによるリセットが発生

のいずれかで、CPUは0ページ0番地からプログラムの実行を開始します。このときパワーダウンフラグ(P)は「0」です。

表WD-1. RAMバックアップ時に保持される機能と状態

機 能	RAMバックアップ
プログラムカウンタ(PC) レジスタA、B キャリフラグ スタックポインタ(注2)	×
RAMの内容	
ポートのレベル	(注5)
選択された発振回路	
タイマ制御レジスタW1	×
タイマ制御レジスタ W2、W6	
クロック制御レジスタ MR	×
割り込み制御レジスタ V1、V2	×
割り込み制御レジスタ I1	
タイマ1機能	×
タイマ2機能	(注3)
A/D機能	×
ブルアップ制御レジスタ PU0～PU2	
キーオンウェイクアップ制御レジスタ K0～K2	
A/D制御レジスタ Q1	
外部0割り込み要求フラグ(EXF0)	×
タイマ1割り込み要求フラグ(T1F)	×
タイマ2割り込み要求フラグ(T2F)	(注3)
A/D変換終了フラグ(ADF)	×
ウォッチドッグタイマフラグ(WDF1)	×(注4)
ウォッチドッグタイマイネーブルフラグ(WEF)	×
16ビットタイマ(WDT)	×(注4)
割り込み許可フラグ(INTE)	×

注1 .表中、“ ”は保持可能“ × ”は初期化を示します。上記以外のレジスタ及びフラグの内容はRAMバックアップ時には不定です。復帰後初期値を設定してください。

2 .スタックポインタは、スタックレジスタの位置を示すもので、RAMバックアップ時には“ 7 ”に初期化されます。

3 .タイマの状態は不定になります。

4 .WRST命令でウォッチドッグタイマフラグWDF1を初期化した後で、POF2命令を実行してください。

5 .D2/C端子において、RAMバックアップ時、ポートCの出力ラッチは“ 1 ”にセットされます。ただし、ポートD2の出力ラッチは保持されます。その他のポートは出力レベルを保持します。

(4) 復帰信号

RAMバックアップモードからの復帰は、発振が停止しているため外部ウェイクアップ信号で行います。表WD-2に復帰要因ごとに復帰条件を示します。

(5) キーオンウェイクアップ関連レジスタ

キーオンウェイクアップ制御レジスタ K0

レジスタK0は、ポートP0のキーオンウェイクアップ機能を制御します。

このレジスタの内容は、TK0A命令でレジスタAを介して設定してください。また、TAK0命令でレジスタK0の内容をレジスタAに転送できます。

キーオンウェイクアップ制御レジスタ K1

レジスタK1は、ポートP1のキーオンウェイクアップ機能を制御します。

このレジスタの内容は、TK1A命令でレジスタAを介して設定してください。また、TAK1命令でレジスタK1の内容をレジスタAに転送できます。

キーオンウェイクアップ制御レジスタ K2

レジスタK2は、ポートP2、D2/C、D3/Kのキーオンウェイクアップ機能を制御します。

このレジスタの内容は、TK2A命令でレジスタAを介して設定してください。また、TAK2命令でレジスタK2の内容をレジスタAに転送できます。

プルアップ制御レジスタ PU0

レジスタPU0は、ポートP0のプルアップトランジスタのON/OFFを制御します。

このレジスタの内容は、TPU0A命令でレジスタAを介して設定してください。

プルアップ制御レジスタ PU1

レジスタPU1は、ポートP1のプルアップトランジスタのON/OFFを制御します。

このレジスタの内容は、TPU1A命令でレジスタAを介して設定してください。

プルアップ制御レジスタ PU2

レジスタPU2は、ポートP2、D2/C、D3/KのプルアップトランジスタのON/OFFを制御します。

このレジスタの内容は、TPU2A命令でレジスタAを介して設定してください。

外部割り込み制御レジスタ I1

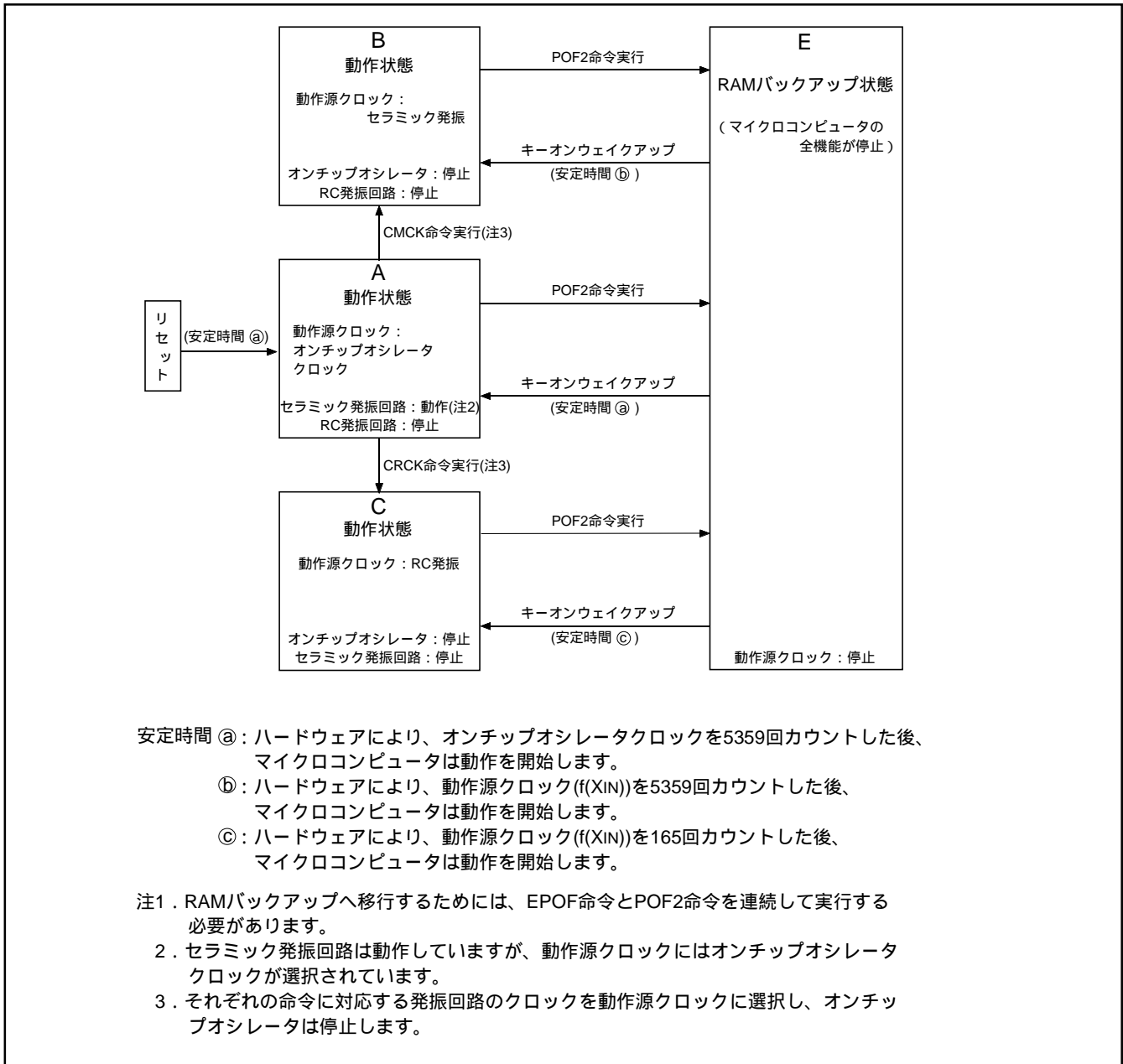
レジスタI1は、外部0割り込みの有効波形、INT端子の入力制御、復帰入力レベルを制御します。

このレジスタの内容は、TI1A命令でレジスタAを介して設定してください。また、TAI1命令でレジスタI1の内容をレジスタAに転送できます。

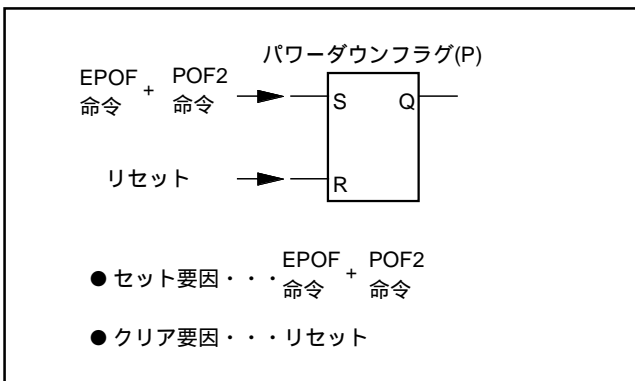
表WD-2 . 復帰要因と復帰条件

復帰要因		復帰条件	備考
外部ウェイクアップ信号	ポートP0 ポートP1(注) ポートP2 ポートD2/C、D3/K	外部からの“L”レベル入力により復帰します。	キーオンウェイクアップ機能は1ポート単位で選択できます。RAMバックアップ状態に遷移する前に、キーオンウェイクアップを使用するポートを“H”レベルにしてください。
	ポートP13/INT (注)	外部からの“H”レベルあるいは“L”レベル入力により復帰します。復帰レベルはレジスタI1のビット2(I12)により選択できます。復帰入力時は、割り込み要求フラグ(EXF0)はセットされません。	RAMバックアップ状態に遷移する前に、外部の状態に応じて割り込み制御レジスタI1のビット2で、復帰レベル(“H”レベル又は“L”レベル)を選択してください。

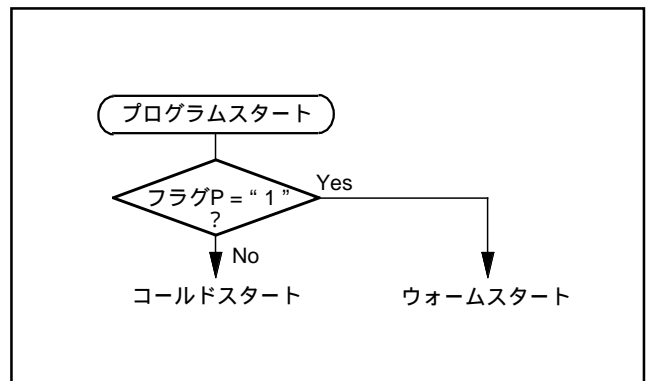
注 . キーオンウェイクアップ制御レジスタK1のビット3(K13)が“0”のときは、INT端子としてのキーオンウェイクアップ(“H”又は“L”レベル)、“1”のときはポートP13としてのキーオンウェイクアップ(“L”レベル)になります。



図WD-1. 状態遷移図



図WD-2. パワーダウンフラグ(P)のセット要因とクリア要因



図WD-3. SNZP命令によるスタート識別例

表WD-3 . キーオンウェイクアップ制御レジスタ、プルアップ制御レジスタ、割り込み制御レジスタ

キーオンウェイクアップ制御レジスタK0		リセット時：00002		RAMバックアップ時：状態保持	R / W
K03	ポートP03 キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		
K02	ポートP02 キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		
K01	ポートP01 キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		
K00	ポートP00 キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		

キーオンウェイクアップ制御レジスタK1		リセット時：00002		RAMバックアップ時：状態保持	R / W
K13	ポートP13 / INT キーオンウェイクアップ制御ビット	0	P13キーオンウェイクアップ無効 / INT端子キーオンウェイクアップ有効		
		1	P13キーオンウェイクアップ有効 / INT端子キーオンウェイクアップ無効		
K12	ポートP12 / CNTR キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		
K11	ポートP11 キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		
K10	ポートP10 キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		

キーオンウェイクアップ制御レジスタK2		リセット時：00002		RAMバックアップ時：状態保持	R / W
K23	ポートD3 / K キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		
K22	ポートD2 / C キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		
K21	ポートP21 / AIN1 キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		
K20	ポートP20 / AIN0 キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		

注：R は読み出し可、“W”は書き込み可を表します。

プルアップ制御レジスタPU0		リセット時：00002		RAMバックアップ時：状態保持	W
PU03	ポートP03 プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		
PU02	ポートP02 プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		
PU01	ポートP01 プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		
PU00	ポートP00 プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		

プルアップ制御レジスタPU1		リセット時：00002		RAMバックアップ時：状態保持	W
PU13	ポートP13 / INT プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		
PU12	ポートP12 / CNTR プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		
PU11	ポートP11 プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		
PU10	ポートP10 プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		

プルアップ制御レジスタPU2		リセット時：00002		RAMバックアップ時：状態保持	W
PU23	ポートD3 / K プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		
PU22	ポートD2 / C プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		
PU21	ポートP21 / AIN1 プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		
PU20	ポートP20 / AIN0 プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		

割り込み制御レジスタI1		リセット時：00002		RAMバックアップ時：状態保持	R / W
I13	INT端子入力制御ビット(注2)	0	INT端子入力禁止		
		1	INT端子入力可能		
I12	INT端子割り込み有効波形 / 復帰レベル 選択ビット(注2)	0	立ち下がり波形(SNZIO命令はINT端子の“L”レベル認識) / “L”レベル		
		1	立ち上がり波形(SNZIO命令はINT端子の“H”レベル認識) / “H”レベル		
I11	INT端子エッジ検出回路制御ビット	0	片エッジ検出		
		1	両エッジ検出		
I10	INT端子タイマ1制御可能ビット	0	制御禁止		
		1	制御可能		

注1：Rは読み出し可、Wは書き込み可を表します。

2. レジスタI1のビット2(I12)、ビット3(I13)の内容を変更した際に、外部0割り込み要求フラグ(EXF0)がセットされる場合がありますので、レジスタV1のビット0(V10)が“0”の状態ですNZ0命令を実行し、フラグEXF0をクリアしてください。このとき、SNZ0命令によるスキップが発生することを考慮し、SNZ0命令の後にNOP命令を挿入してください。

クロック制御

本製品のクロック制御回路は以下の回路により構成されています。

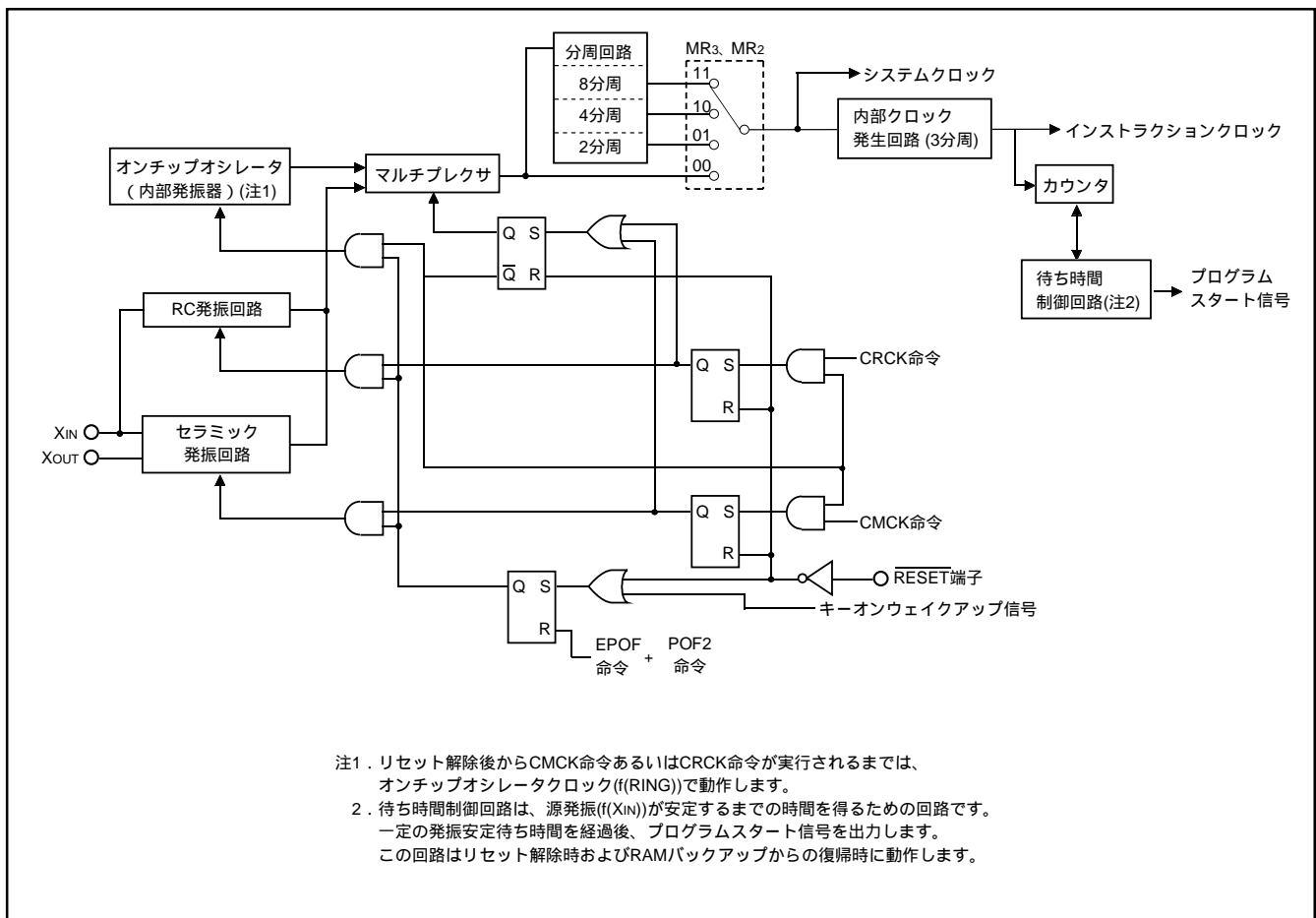
- オンチップオシレータ(内部発振器)
- セラミック発振回路
- RC発振回路
- マルチプレクサ(クロック選択回路)
- 分周回路
- 内部クロック発生回路

これらの回路により、本製品の動作源となるシステムクロック、インストラクションクロックが生成されます。

図WA-1にクロック制御回路の構成を示します。

本製品はリセット解除後、内部発振器であるオンチップオシレータクロック(f(RING))で動作します。

また、本製品の源発振(f(XIN))には、セラミック共振子あるいはRC発振が使用でき、このどちらを使用するかはそれぞれに対応する選択命令(CMCK命令、CRCK命令)により行います。



図WA-1. クロック制御回路の構成

(1)源発振(f(XIN))の選択

本製品の源発振(f(XIN))には、セラミック共振とRC発振が使用できます。

リセット解除後、本製品は内部発振器であるオンチップオシレータから出力されるクロックにより動作を開始します。プログラムで、

セラミック共振子を使用する場合.....CMCK命令
 RC発振を使用する場合.....CRCK命令
 を実行することで、それぞれの命令に対応した発振回路が有効になり、源発振が切り替わります。CMCK命令およびCRCK命令による発振回路選択は一度だけ可能です。CMCK命令およびCRCK命令のうち、先に実行された命令に対応する発振回路が有効になります。他の発振回路、オンチップオシレータは停止します。

CMCK命令あるいはCRCK命令は、必ずプログラムの初期設定ルーチンで実行してください(0ページ0番地で実行することを推奨します)。また、CMCK命令あるいはCRCK命令がプログラムで一度も実行されない場合は、本製品はオンチップオシレータで動作します。

(2)オンチップオシレータ動作

源発振(f(XIN))にセラミック共振子あるいはRC発振を使用せず、オンチップオシレータで動作させる場合は、XIN端子をVssに接続し、XOUT端子は開放としてください(図WA-3)。

なお、オンチップオシレータのクロック周波数は電源電圧及び動作周囲温度により大きく変動します。

応用製品設計の際には、この周波数変動に対し十分なマージンが得られるよう注意してください。

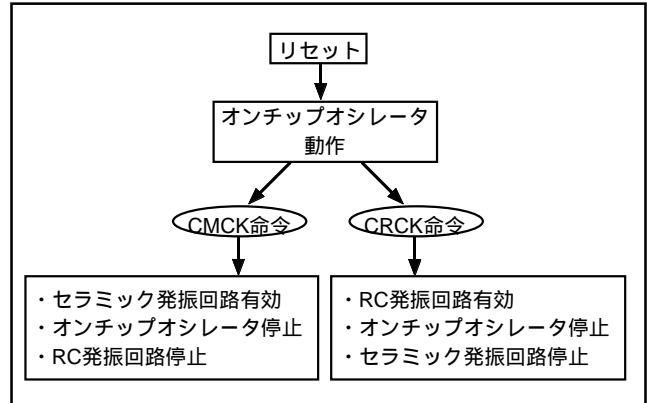
(3)セラミック共振子を使用する場合

源発振(f(XIN))にセラミック共振子を使用する場合は、XIN端子とXOUT端子にセラミック共振子および外部回路を最短距離で接続し、プログラムではCMCK命令を実行してください。XIN端子とXOUT端子の間には帰還抵抗が内蔵されています(図WA-4)。

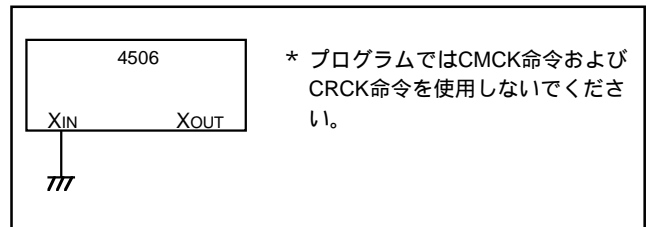
(4)RC発振を使用する場合

源発振(f(XIN))にRC発振を使用する場合は、XIN端子に抵抗R、コンデンサCの外付け回路を最短距離で接続し、XOUT端子は開放とし、プログラムではCRCK命令を実行してください(図WA-5)。

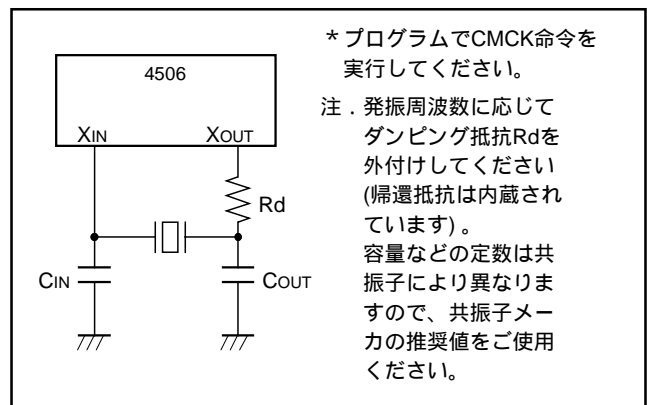
なお、RC発振用の抵抗RおよびコンデンサCの定数は、マイクロコンピュータのバラツキと抵抗およびコンデンサ自身のバラツキによる周波数の変動が、入力周波数の規格を越えないよう注意してください。



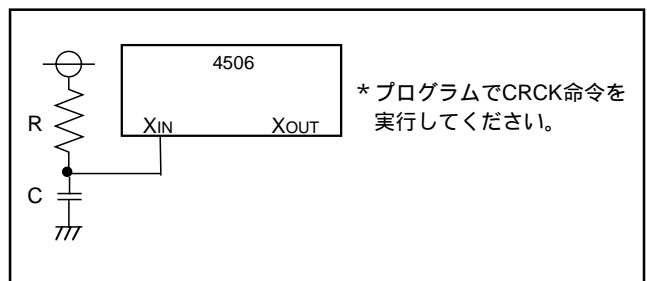
図WA-2 . セラミック共振 / RC発振への切り替え



図WA-3 . オンチップオシレータ動作時のXIN、XOUT端子の処理



図WA-4 . セラミック共振子外付け回路



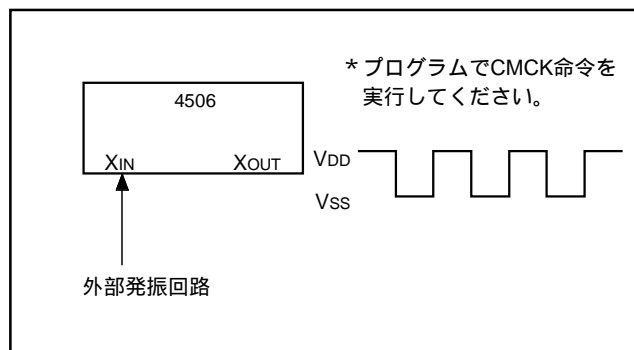
図WA-5 . RC発振外付け回路

(5)外部クロックを使用する場合

源発振(f(XIN))に外部クロック信号を使用する場合は、XIN端子にクロック発生源を接続し、XOUT端子は開放とし、プログラムではCMCK命令を実行してください(図WA-6)。

なお、外部クロック使用時の発振周波数最大値は、セラミック共振使用時と異なりますので、注意してください(推奨動作条件参照)。

また、外部クロックを使用する際はRAMバックアップモード(POF2命令)を使用できませんので、注意してください。



図WA-6 . 外部クロック入力回路

(6)クロック制御レジスタMR

レジスタMRはシステムクロックを制御します。このレジスタの内容は、TMRA命令でレジスタAを介して設定してください。

また、TAMR命令でレジスタMRの内容をレジスタAに転送できます。

表WA-1 . クロック制御レジスタ

クロック制御レジスタMR		リセット時 : 11002	RAMバックアップ時 : 11002	R / W
MR3	システムクロック選択ビット	MR3MR2	システムクロック	
		00	f(XIN) (高速モード)	
		01	f(XIN)/2 (中速モード)	
		10	f(XIN)/4 (低速モード)	
MR2		11	f(XIN)/8 (デフォルトモード)	
		0	このビットに機能はありませんがR/Wは可能です	
1				
MR1	使用しません	0	このビットに機能はありませんがR/Wは可能です	
		1		
MR0	使用しません	0	このビットに機能はありませんがR/Wは可能です	
		1		

注 . " R "は読み出し可、" W "は書き込み可を表します。

マスク化発注時に提示いただく資料

マスク化発注時には、次の資料をご提示ください。

- (1)マスク化確認書 1部
- (2)マスク化するデータ EPROMもしくは
フロッピーディスク
(EPROMの場合は、同一データのEPROMを3組準備してください。)
- (3)マーク指定書 1部

* マスク化確認書及びマーク指定書につきましては、ルネサステクノロジホームページ
ROM発注(<http://www.renesas.com/jp/rom>)
を参照してください。

使用上の注意(まとめ)

(1)ノイズ及びラッチアップ対策

ノイズ及びラッチアップ対策としてVDD端子とVSS端子間にコンデンサ(≈0.1μF)を最短距離・等幅・等配線長で、かつ可能な限り太い配線を使って接続してください。

ワンタイムPROM版においては、CNVSS端子とVPP端子が兼用になっています。5k程度の抵抗を極力CNVSS/VPP端子の近くに配置してVSS端子に接続してください。

(2)レジスタの初期値1

次のレジスタは、リセット解除後の初期値が不定です。リセット解除後、必ず初期設定を行ってください。

- ・レジスタZ(2ビット)
- ・レジスタD(3ビット)
- ・レジスタE(8ビット)

(3)レジスタの初期値2

次のレジスタは、RAMバックアップ時は不定です。RAMバックアップからの復帰後、必ず再設定を行ってください。

- ・レジスタZ(2ビット)
- ・レジスタX(4ビット)
- ・レジスタY(4ビット)
- ・レジスタD(3ビット)
- ・レジスタE(8ビット)

(4)スタックレジスタ(SK)

スタックレジスタ(SK)は8段で構成されているため、サブルーチンは8レベルまで使用できます。しかし、割り込み処理ルーチン使用時及びテーブル参照命令(TABPp)実行時にも、それぞれレジスタSKを1段使用するため、これらの処理を併用する場合はその合計が8レベルを越えないように注意してください。

(5)プリスケアラ

プリスケアラの分周比を切り替える場合は、必ずプリスケアラの動作を停止させた後、分周比を切り替えてください。

(6)タイマカウントソース

タイマ1、2のカウントソースを切り替える場合は、まず各タイマのカウントを停止させた後、カウントソースを切り替えてください。

(7)タイマカウント値の読み出し

タイマ1、2からデータを読み出す場合は、まず各タイマのカウントを停止させた後、データ読み出し命令(TAB1、TAB2)を実行してください。

(8)タイマへのデータ書き込み

タイマ1、2にデータを書き込む場合は、まず各タイマのカウントを停止させた後、データ書き込み命令(T1AB、T2AB)を実行してください。

(9)リロードレジスタR1への書き込み

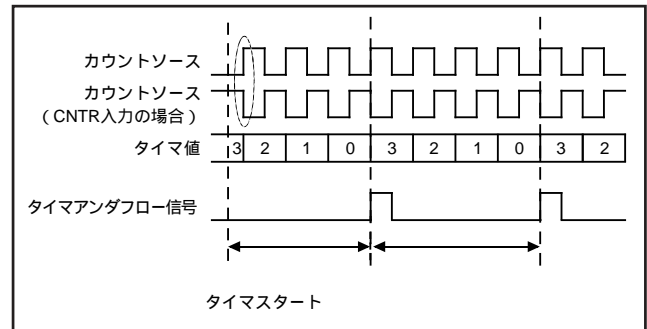
タイマ1動作中にリロードレジスタR1にデータを書き込む場合は、必ずタイマ1アンダフローと重ならないタイミングでデータを書き込んでください。

(10)タイマ1、タイマ2のカウント開始タイミングと動作開始時のカウント時間

タイマ1、タイマ2は動作開始後、カウントソースの最初の立ち上がりからカウントを開始します。

タイマ及びカウントソースの動作開始タイミングによって、カウント開始後、最初のアンダフローまでの時間()は、以降のアンダフロー間の時間()より短く(最大でカウントソースの一周期分)なります。

なお、タイマ2のカウントソースとしてCNTR入力を選択した場合、タイマ2はCNTR入力の立ち下がりに同期して動作します。



図FB-4. タイマカウント開始タイミングと動作開始時のカウント時間 (T1、T2)

(11)ウォッチドッグタイマ

ウォッチドッグタイマ機能はリセット解除直後から有効です。ウォッチドッグタイマ機能を使用しない場合は、DWDT命令とWRST命令を連続して実行し、フラグWEFを0にクリアしてウォッチドッグタイマ機能を停止してください。

RAMバックアップからの復帰後、ウォッチドッグタイマ機能は有効となります。ウォッチドッグタイマ機能を使用しない場合は、RAMバックアップから復帰する度に、DWDT命令とWRST命令を連続して実行し、ウォッチドッグタイマ機能を停止してください。

(12)マルチファンクション

ポートC、K、INT入力、CNTR入力を使用している場合も、ポートD2、D3、P13、P12の入出力は機能しますので、注意してください。

CNTR出力を使用している場合でも、ポートP12の入力は機能しますので注意してください。

アナログ入力AIN0、AIN1を使用している場合でも、ポートP20、P21の入出力は機能しますので注意してください。

(13)プログラムカウンタ

プログラムカウンタが内蔵ROMの最終ページより後のページを指定しないように注意してください。

(14) P13/INT端子

レジスタ11のビット3に関する注意1

ソフトウェアの途中で割り込み制御レジスタ11のビット3によってINT端子の入力制御を行う際は次の点に注意してください。

レジスタ11のビット3の内容を変更する場合、P13/INT端子の入力状態によっては、外部0割り込み要求フラグ(EXF0)が"1"にセットされることがあります。不測の割り込み発生を防止するために、割り込み制御レジスタV1のビット0を"0"にクリア(図XB-1)した後、レジスタ11のビット3の内容を変更してください。更に、一命令以上において(図XB-1)SNZ0命令を実行し、フラグEXF0を"0"にクリアしてください。また、SNZ0命令によるスキップが発生する場合を考慮し、SNZ0命令の後にNOP命令を挿入してください(図XB-1)。

```

LA 4 ; (x x x 02)
TV1A ; SNZ0命令有効・・・ ①
LA 8 ; (1 x x x 2)
TI1A ; INT端子入力制御変更
NOP ; ..... ②
SNZ0 ; SNZ0命令実行
      (フラグEXF0クリア)
NOP ; ..... ③

```

x : このビットはINT端子の入力制御には関係しません。

図XB-1 . 外部0割り込みプログラム例1

レジスタ11のビット3に関する注意2

割り込み制御レジスタ11のビット3を"0"にクリアし、INT端子入力禁止の状態RAMバックアップを使用する際は、次の点に注意してください。

ポートP13のキーオンウェイクアップを使用しない場合(レジスタK13≠"0")は、RAMバックアップモードに移行する前にレジスタ11のビット2、ビット3をクリアする必要があります(図XB-2)。

```

LA 0 ; (00 x x 2)
TI1A ; INT入力禁止・・・ ①
DI
EPOF
POF2 ; RAMバックアップ

```

x : このビットは本例では関係しません。

図XB-2 . 外部0割り込みプログラム例2

レジスタ11のビット2に関する注意

ソフトウェアの途中で割り込み制御レジスタ11のビット2によってP13/INT端子の割り込み有効波形を変更する場合は、次の点に注意してください。

レジスタ11のビット2の内容を変更する場合、P13/INT端子の入力状態によっては、外部0割り込み要求フラグ(EXF0)が"1"にセットされることがあります。不測の割り込み発生を防止するために、割り込み制御レジスタV1のビット0を"0"にクリア(図XB-3)した後、レジスタ11のビット2の内容を変更してください。更に、一命令以上において(図XB-3)SNZ0命令を実行し、フラグEXF0を"0"にクリアしてください。また、SNZ0命令によるスキップが発生する場合を考慮し、SNZ0命令の後にNOP命令を挿入してください(図XB-3)。

```

LA 4 ; (x x x 02)
TV1A ; SNZ0命令有効・・・ ①
LA 12 ; (x 1 x x 2)
TI1A ; 割り込み有効波形変更
NOP ; ..... ②
SNZ0 ; SNZ0命令実行
      (フラグEXF0クリア)
NOP ; ..... ③

```

x : このビットはINT端子の設定には関係しません。

図XB-3 . 外部0割り込みプログラム例3

(15) A/Dコンバータ1

アナログ入力AIN0、AIN1とポートP2の機能を併用する場合、以下の点に注意してください。

アナログ入力端子の選択に関する注意

P20 / AIN0、P21 / AIN1端子はアナログ入力として選択している場合でも、ポートP2の入出力機能をもっています。

これらの端子を、アナログ入力とポート入出力との機能を混在して使用する場合は、アナログ入力として選択を行っている端子の出力は“1”になるようにしてください。

また、ポートの入力の場合は、アナログ入力として選択している端子の、ポートとしての入力は不定となります。

TALA命令に関する注意

TALA命令を実行すると、逐次比較レジスタADの下位2ビットをレジスタAの上位2ビットに転送し、同時にレジスタAの下位2ビットを“0”にします。

(16) A/Dコンバータ2

A/D変換器の動作中(A/D変換モード、コンパレータモードとも)にレジスタQ1のビット3によってA/D変換器の動作モードを変更しないでください。また、A/D制御レジスタQ1のビット3によってA/D変換器の動作モードをコンパレータモードからA/D変換モードに変更する場合は以下の点に注意してください。

レジスタQ1のビット3によって、A/D変換器の動作モードをコンパレータモードからA/D変換モードに変更するためには、割り込み制御レジスタV2のビット2が^{*}0(図XB-4)になっている必要があります。

A/D変換器の動作モードをコンパレータモードからA/D変換モードに変更した場合、A/D変換終了フラグ(ADF)がセットされることがあります。レジスタQ1のビット3に値を設定した後、SNZAD命令を実行して、フラグADFをクリアしてください。

LA 8	; (x0x x2)
TV2A	; SNZAD命令有効・・・①
LA 0	; (0x x x2)
TQ1A	; A/D変換器の動作モードを コンパレータモードから A/D変換モードに変更
SNZAD	
NOP	

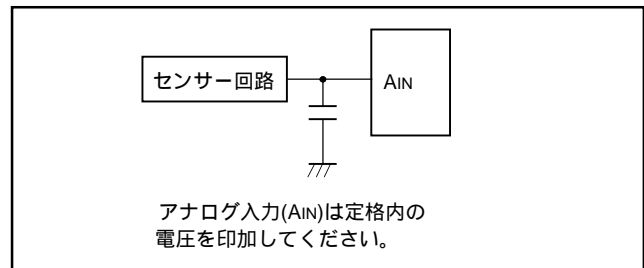
* : このビットはA/D変換器の動作モード変更には関係しません。

図XB-4 . A/D変換器の動作モードプログラム例

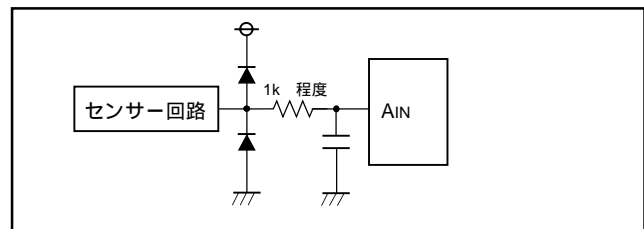
(17) A/Dコンバータ3

アナログ入力端子には、アナログ電圧比較用のコンデンサが内蔵されています。そのため、信号源インピーダンスの高い回路を用いて、アナログ電圧を入力した場合、充放電ノイズが発生し、十分なA/D精度が得られない場合があります。十分なA/D精度を得るためには、アナログ入力の信号源インピーダンスを下げるか、又はアナログ入力端子に、0.01~1μFのコンデンサを付加してください(図XB-5を参照)。

また、やむをえずアナログ入力に定格以上の電圧がかかる場合は、図XB-6に示すように定格内の電圧になるように外付け回路を構成してください。更に、応用製品の十分な動作確認を行ってください。



図XB-5 . アナログ入力外付け回路例1



図XB-6 . アナログ入力外付け回路例2

(18) POF2命令

EPOF命令実行直後にPOF2命令を実行するとRAMバックアップ状態になります。

POF2命令単独では、RAMバックアップ状態にならないので注意してください。

また、EPOF命令とPOF2命令を連続して実行する前には、必ず割り込み禁止状態(DI命令実行)にしてください。

(19) クロック制御

源発振(XIN)を選択する命令(CMCK命令、CRCK命令)は必ずプログラムの初期設定ルーチンで実行してください(0ページ0番地で実行することを推奨します)。

CMCK命令あるいはCRCK命令による発振回路選択は一度だけ可能です。CMCK命令およびCRCK命令のうち、先に実行された発振回路が有効になります。他の発振回路、オンチップオシレータは停止します。

(20) オンチップオシレータ

オンチップオシレータのクロック周波数は電源電圧及び動作周囲温度により大きく変動します。

応用製品設計の際には、この周波数変動に対し十分なマージンを得られるよう、注意してください。

また、本製品はリセット解除後の発振安定待ち時間を、オンチップオシレータクロックより生成しています。リセット解除後の発振安定待ち時間検討の際も、オンチップオシレータクロックの周波数変動に留意してください。

(21) 外部クロック

源発振(XIN)に外部クロックを使用する際は、RAMバックアップモード(POF2命令)を使用できませんので、注意してください。

(22) ワンタイムPROM版/マスクROM版

ワンタイムPROM版およびマスクROM版は、製造プロセス、内蔵ROM、レイアウトパターンの相違などにより、電気的特性の範囲内で、特性値、動作マージン、ノイズ耐量、ノイズ放射量などが異なる場合があります。マスクROM版への切り替え時は、ワンタイムPROM版で実施したシステム評価試験と同等の試験を実施してください。

(23) 電源電圧に関する注意事項

マイコンの電源電圧が推奨動作条件に示した値未満のとき、マイコンは正常に動作せず、不安定な動作をすることがあります。

電源電圧低下時および電源オフ時などに電源電圧が緩やかに下がるシステムでは、電源電圧が推奨動作条件未満のときにはマイコンをリセットするなど、この不安定な動作によってシステムに異常を来たさないようシステム設計してください。

制御レジスタ一覧

割り込み制御レジスタV1		リセット時：00002	RAMバックアップ時：00002	R / W
V13	タイマ2割り込み可能ビット	0	発生禁止 (SNZT2命令有効)	
		1	発生可能 (SNZT2命令無効) (注2)	
V12	タイマ1割り込み可能ビット	0	発生禁止 (SNZT1命令有効)	
		1	発生可能 (SNZT1命令無効) (注2)	
V11	使用しません	0	このビットに機能はありませんがR / Wは可能です	
		1		
V10	外部0割り込み可能ビット	0	発生禁止 (SNZ0命令有効)	
		1	発生可能 (SNZ0命令無効) (注2)	

割り込み制御レジスタV2		リセット時：00002	RAMバックアップ時：00002	R / W
V23	使用しません	0	このビットに機能はありませんがR / Wは可能です	
		1		
V22	A/D割り込み可能ビット	0	発生禁止 (SNZAD命令有効)	
		1	発生可能 (SNZAD命令無効) (注2)	
V21	使用しません	0	このビットに機能はありませんがR / Wは可能です	
		1		
V20	使用しません	0	このビットに機能はありませんがR / Wは可能です	
		1		

割り込み制御レジスタI1		リセット時：00002	RAMバックアップ時：状態保持	R / W
I13	INT端子入力制御ビット(注3)	0	INT端子入力禁止	
		1	INT端子入力可能	
I12	INT端子割り込み有効波形 / 復帰レベル選択ビット(注3)	0	立ち下がり波形 (SNZIO命令はINT端子の "L" レベル認識) / "L" レベル	
		1	立ち上がり波形 (SNZIO命令はINT端子の "H" レベル認識) / "H" レベル	
I11	INT端子エッジ検出回路制御ビット	0	片エッジ検出	
		1	両エッジ検出	
I10	INT端子タイマ1制御可能ビット	0	制御禁止	
		1	制御可能	

クロック制御レジスタMR		リセット時：11002	RAMバックアップ時：11002	R / W
MR3	システムクロック選択ビット	MR3MR2	システムクロック	
		00	(XIN) (高速モード)	
		01	(XIN) (中速モード)	
		10	(XIN) (低速モード)	
MR2		11	(XIN) (デフォルトモード)	
MR1	使用しません	0	このビットに機能はありませんがR / Wは可能です	
		1		
MR0	使用しません	0	このビットに機能はありませんがR / Wは可能です	
		1		

注1. "R" は読み出し可、"W" は書き込み可を表します。

2. これらの命令は、NOP命令と等価となります。

3. レジスタI1のビット2(I12)、ビット3(I13)の内容を変更した際に、外部0割り込み要求フラグ(EXF0)がセットされる場合がありますので、レジスタV1のビット0(V10)が"0"の状態ではSNZ0命令を実行し、フラグEXF0をクリアしてください。このとき、SNZ0命令によるスキップが発生することを考慮し、SNZ0命令の後にNOP命令を挿入してください。

タイマ制御レジスタW1		リセット時：0000 ₂		RAMバックアップ時：0000 ₂	R / W
W13	プリスケアラ制御ビット	0	停止(初期状態)		
		1	動作		
W12	プリスケアラ分周比選択ビット	0	インストラクションクロックを4分周		
		1	インストラクションクロックを16分周		
W11	タイマ1制御ビット	0	停止(状態保持)		
		1	動作		
W10	タイマ1カウント開始同期回路制御ビット	0	カウント開始同期回路非選択		
		1	カウント開始同期回路選択		

タイマ制御レジスタW2		リセット時：0000 ₂		RAMバックアップ時：状態保持	R / W
W23	タイマ2制御ビット	0	停止(状態保持)		
		1	動作		
W22	タイマ1 カウント自動停止回路制御ビット (注2)	0	カウント自動停止回路非選択		
		1	カウント自動停止回路選択		
W21	タイマ2カウントソース選択ビット	W21W20		カウントソース	
		00		タイマ1アンダフロー信号	
01		プリスケアラ出力(ORCLK)			
10		CNTR入力			
W20		11		システムクロック	

タイマ制御レジスタW6		リセット時：0000 ₂		RAMバックアップ時：状態保持	R / W
W63	使用しません	0	このビットに機能はありませんがR / Wは可能です		
		1			
W62	使用しません	0	このビットに機能はありませんがR / Wは可能です		
		1			
W61	CNTR出力制御ビット	0	タイマ1アンダフロー信号の2分周出力		
		1	タイマ2アンダフロー信号の2分周出力		
W60	P1 ₂ / CNTR機能選択ビット	0	P1 ₂ (入出力) / CNTR入力(注3)		
		1	P1 ₂ (入力) / CNTR入出力(注3)		

A/D制御レジスタQ1		リセット時：0000 ₂		RAMバックアップ時：状態保持	R / W
Q13	A/D動作モード制御ビット	0	A/D変換モード		
		1	コンパレータモード		
Q12	使用しません	0	このビットに機能はありませんがR / Wは可能です		
		1			
Q11	アナログ入力端子選択ビット	Q11Q10		選択される端子	
		00		AIN0	
01		AIN1			
10		使用禁止			
Q10		11		使用禁止	

注1.“R”は読み出し可、“W”は書き込み可を表します。

2. この機能はタイマ1カウント開始同期回路を選択している場合のみ有効です。

3. CNTR入力はタイマ2のカウントソースにCNTR入力を選択している場合のみ有効です。

キーオンウェイクアップ制御レジスタK0		リセット時：0000 ₂		RAMバックアップ時：状態保持	R / W
K03	ポートP0 ₃ キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		
K02	ポートP0 ₂ キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		
K01	ポートP0 ₁ キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		
K00	ポートP0 ₀ キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		

キーオンウェイクアップ制御レジスタK1		リセット時：0000 ₂		RAMバックアップ時：状態保持	R / W
K13	ポートP1 ₃ / INT キーオンウェイクアップ制御ビット	0	P13キーオンウェイクアップ無効 / INT端子キーオンウェイクアップ有効		
		1	P13キーオンウェイクアップ有効 / INT端子キーオンウェイクアップ無効		
K12	ポートP1 ₂ / CNTR キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		
K11	ポートP1 ₁ キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		
K10	ポートP1 ₀ キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		

キーオンウェイクアップ制御レジスタK2		リセット時：0000 ₂		RAMバックアップ時：状態保持	R / W
K23	ポートD ₃ / K キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		
K22	ポートD ₂ / C キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		
K21	ポートP2 ₁ / AIN ₁ キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		
K20	ポートP2 ₀ / AIN ₀ キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効		
		1	キーオンウェイクアップ有効		

注：“ R ”は読み出し可、“ W ”は書き込み可を表します。

プルアップ制御レジスタPU0		リセット時：00002		RAMバックアップ時：状態保持	W
PU03	ポートP03 プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		
PU02	ポートP02 プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		
PU01	ポートP01 プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		
PU00	ポートP00 プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		

プルアップ制御レジスタPU1		リセット時：00002		RAMバックアップ時：状態保持	W
PU13	ポートP13 / INT プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		
PU12	ポートP12 / CNTR プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		
PU11	ポートP11 プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		
PU10	ポートP10 プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		

プルアップ制御レジスタPU2		リセット時：00002		RAMバックアップ時：状態保持	W
PU23	ポートD3 / K プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		
PU22	ポートD2 / C プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		
PU21	ポートP21 / AIN1 プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		
PU20	ポートP20 / AIN0 プルアップトランジスタ制御ビット	0	プルアップトランジスタOFF		
		1	プルアップトランジスタON		

注 . “ R ”は読み出し可、“ W ”は書き込み可を表します。

命令

4506グループは110種の命令を持っています。各命令について、以下の構成で説明します。

- (1)命令機能別索引
- (2)アルファベット順機械語命令一覧
- (3)機能分類別機械語命令一覧(2ページ見開き形式)
- (4)命令コード対応表

命令機能別索引及び機械語命令一覧では、以下の記号を用いています。

命令記号一覧表

記号	内容	記号	内容
A	レジスタ A (4ビット)	T1	タイマ 1
B	レジスタ B (4ビット)	T2	タイマ 2
DR	レジスタ D (3ビット)	T1F	タイマ 1 割り込み要求フラグ
E	レジスタ E (8ビット)	T2F	タイマ 2 割り込み要求フラグ
Q1	A/D制御レジスタQ1 (4ビット)	ADF	A/D変換終了フラグ
V1	割り込み制御レジスタ V1 (4ビット)	WDF1	ウォッチドッグタイマフラグ
V2	割り込み制御レジスタ V2 (4ビット)	WEF	ウォッチドッグタイマイネーブルフラグ
I1	割り込み制御レジスタ I1 (4ビット)	INTE	割り込み許可フラグ
W1	タイマ制御レジスタ W1 (4ビット)	EXF0	外部 0 割り込み要求フラグ
W2	タイマ制御レジスタ W2 (4ビット)	P	パワーダウンフラグ
W6	タイマ制御レジスタ W6 (4ビット)		
MR	クロック制御レジスタMR (4ビット)	D	ポート D (4ビット)
K0	キーオンウェイクアップ制御レジスタ K0 (4ビット)	P0	ポート P0 (4ビット)
K1	キーオンウェイクアップ制御レジスタ K1 (4ビット)	P1	ポート P1 (4ビット)
K2	キーオンウェイクアップ制御レジスタ K2 (4ビット)	P2	ポート P2 (2ビット)
PU0	ブルアップ制御レジスタ PU0 (4ビット)	C	ポート C (1ビット)
PU1	ブルアップ制御レジスタ PU1 (4ビット)	K	ポート K (1ビット)
PU2	ブルアップ制御レジスタ PU2 (4ビット)	x	16進変数
X	レジスタ X (4ビット)	y	16進変数
Y	レジスタ Y (4ビット)	z	16進変数
Z	レジスタ Z (2ビット)	p	16進変数
DP	データポインタ (10ビット) (レジスタ X、Y、Zで構成)	n	16進定数
PC	プログラムカウンタ(14ビット)	i	16進定数
PC _H	プログラムカウンタの上位7ビット	j	16進定数
PCL	プログラムカウンタの下部7ビット	A ₃ A ₂ A ₁ A ₀	16進変数 A の2進表記 (他も同様)
SK	スタックレジスタ (14ビット × 8)		
SP	スタックポインタ (3ビット)	()	データの移動する方向 レジスタ、メモリなどの内容 否定、命令実行後もフラグは不変
CY	キャリフラグ	M (DP)	データポインタで指定されたRAMの番地
R1	タイマ 1 リロードレジスタ	a	a ₆ a ₅ a ₄ a ₃ a ₂ a ₁ a ₀ 番地を示すラベル
R2	タイマ 2 リロードレジスタ	p, a	p ₅ p ₄ p ₃ p ₂ p ₁ p ₀ ページ内の a ₆ a ₅ a ₄ a ₃ a ₂ a ₁ a ₀ 番地を示すラベル
		C	16進数 C + 16進数 x (他も同様)
		+	
		x	
		?	?の前に示された状態の判定 レジスタやメモリ間でのデータ交換

[命令スキップの方法] 4506グループのいくつかの命令は、次に記述された命令を実行しないスキップ機能を持っています。この命令スキップの方法は、スキップが生じた場合に次の命令を無効にするのみで、プログラムカウンタの内容 + 2 を実行するわけではありません。したがって、スキップが生じなくてもサイクル数は変化しません。ただし、TABP p、RT、RTS命令がスキップされた場合、サイクル数は“1”となります。

命令機能別索引

分類	命令記号	機能	掲載ページ	分類	命令記号	機能	掲載ページ	
レジスタ間転送命令	TAB	(A) (B)	75、88	演算命令	LA n	(A) n n=0~15	66、90	
	TBA	(B) (A)	81、88		TABP p	(SP) (SP) + 1 (SK(SP)) (PC) (PCH) p (注) (PCL) (DR2~DR0、A3~A0) (B) (ROM(PC)) ₇₋₄ (A) (ROM(PC)) ₃₋₀ (PC) (SK(SP)) (SP) (SP) - 1	76、90	
	TAY	(A) (Y)	81、88		AM	(A) (A) + (M(DP))	60、90	
	TYA	(Y) (A)	86、88		AMC	(A) (A) + (M(DP)) + (CY) (CY) Carry	60、90	
	TEAB	(E7~E4) (B) (E3~E0) (A)	82、88		A n	(A) (A) + n n=0~15	60、90	
	TABE	(B) (E7~E4) (A) (E3~E0)	76、88		AND	(A) (A)AND(M(DP))	61、90	
	TDA	(DR2~DR0) (A2~A0)	81、88		OR	(A) (A)OR(M(DP))	68、90	
	TAD	(A2~A0) (DR2~DR0) (A3) 0	76、88		SC	(CY) 1	71、90	
	TAZ	(A1、A0) (Z1、Z0) (A3、A2) 0	81、88		RC	(CY) 0	69、90	
	TAX	(A) (X)	80、88		SZC	(CY) = 0 ?	74、90	
	TASP	(A2~A0) (SP2~SP0) (A3) 0	79、88		CMA	(A) (\bar{A})	63、90	
RAMアドレス命令	LXY x、y	(X) x x=0~15 (Y) y y=0~15	66、88	RAR	<table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>CY</td><td>A3A2A1A0</td></tr></table>	CY	A3A2A1A0	68、90
	CY	A3A2A1A0						
	LZ z	(Z) z z=0~3	66、88	ビット操作命令	SB j	(Mj(DP)) 1 j=0~3	70、90	
	INY	(Y) (Y) + 1	66、88		RB j	(Mj(DP)) 0 j=0~3	69、90	
DEY	(Y) (Y) - 1	63、88	SZB j		(Mj(DP)) = 0 ? j=0~3	74、90		
RAM・レジスタ間転送命令	TAM j	(A) (M(DP)) (X) (X)EXOR(j) j=0~15	78、88	比較命令	SEAM	(A) = (M(DP)) ?	72、92	
	XAM j	(A) (M(DP)) (X) (X)EXOR(j) j=0~15	86、88		SEA n	(A) = n ? n=0~15	71、92	
	XAMD j	(A) (M(DP)) (X) (X)EXOR(j) j=0~15 (Y) (Y) - 1	87、88	ブランチ命令	B a	(PCL) a6~a0	61、92	
	XAMI j	(A) (M(DP)) (X) (X)EXOR(j) j=0~15 (Y) (Y) + 1	87、90		BL p、a	(PCH) p (注) (PCL) a6~a0	61、92	
	TMA j	(M(DP)) (A) (X) (X)EXOR(j) j=0~15	83、90		BLA p	(PCH) p (注) (PCL) (DR2~DR0、A3~A0)	61、92	

注 . M34506M2の場合 p=0~15、
M34506M4/E4の場合 p=0~31です。

命令機能別索引(続き)

分類	命令記号	機能	掲載 ページ	分類	命令記号	機能	掲載 ページ	
サブ ルーチン 呼び出し 命令	BM a	(SP) (SP) + 1 (SK(SP)) (PC) (PCH) 2 (PCL) a6 ~ a0	62、92	タイマ 操作 命令	TAW1	(A) (W1)	80、94	
	BML p、 a	(SP) (SP) + 1 (SK(SP)) (PC) (PCH) p (注) (PCL) a6 ~ a0	62、92		TW1A	(W1) (A)	85、94	
	BMLA p	(SP) (SP) + 1 (SK(SP)) (PC) (PCH) p (注) (PCL) (DR2 ~ DR0、 A3 ~ A0)	62、92		TAW2	(A) (W2)	80、94	
リタ ーン 命令	RTI	(PC) (SK(SP)) (SP) (SP) - 1	70、92		TW2A	(W2) (A)	85、94	
	RT	(PC) (SK(SP)) (SP) (SP) - 1	70、92		TAW6	(A) (W6)	80、94	
	RTS	(PC) (SK(SP)) (SP) (SP) - 1	70、92		TW6A	(W6) (A)	86、94	
割り 込み 制御 命令	DI	(INTE) 0	64、94		TAB1	(B) (T17 ~ T14) (A) (T13 ~ T10)	75、94	
	EI	(INTE) 1	64、94		T1AB	(R17 ~ R14) (B) (T17 ~ T14) (B) (R13 ~ R10) (A) (T13 ~ T10) (A)	74、94	
	SNZ0	V10 = 0 : (EXF0) = 1 ? スキップ後、(EXF0) 0 V10 = 1 : SNZ0 = NOP	72、94		TAB2	(B) (T27 ~ T24) (A) (T23 ~ T20)	75、94	
	SNZI0	I12 = 1 : (INT) = " H " ? I12 = 0 : (INT) = " L " ?	73、94		T2AB	(R27 ~ R24) (B) (T27 ~ T24) (B) (R23 ~ R20) (A) (T23 ~ T20) (A)	75、96	
	TAV1	(A) (V1)	79、94		TR1AB	(R17 ~ R14) (B) (R13 ~ R10) (A)	84、96	
	TV1A	(V1) (A)	85、94		SNZT1	V12 = 0 : (T1F) = 1 ? スキップ後、(T1F) 0 V12 = 1 : SNZT1 = NOP	73、96	
	TAV2	(A) (V2)	79、94		SNZT2	V13 = 0 : (T2F) = 1 ? スキップ後、(T2F) 0 V13 = 1 : SNZT2 = NOP	73、96	
	TV2A	(V2) (A)	85、94		入出力 命令	IAP0	(A) (P0)	65、96
	TAI1	(A) (I1)	77、94			OP0A	(P0) (A)	67、96
	TI1A	(I1) (A)	82、94	IAP1		(A) (P1)	65、96	
				OP1A		(P1) (A)	67、96	
				IAP2	(A1、 A0) (P21、 P20) (A3、 A2) 0	65、96		
				OP2A	(P2) (A)	68、96		

注 . M34506M2の場合 p=0 ~ 15、
M34506M4/E4の場合 p=0 ~ 31です。

命令機能別索引(続き)

分類	命令記号	機能	掲載ページ	分類	命令記号	機能	掲載ページ	
入出力命令	CLD	(D) 1	62、96	A / D 変換命令	TABAD	A/D変換モード時 (Q13=0) : (B) (AD9 ~ AD6) (A) (AD5 ~ AD2) コンパレータモード時 (Q13=1) : (B) (AD7 ~ AD4) (A) (AD3 ~ AD0)	76、98	
	RD	(D(Y)) 0 (Y)=0~3	69、96		TALA	(A3、A2) (AD1、AD0) (A1、A0) 0	78、98	
	SD	(D(Y)) 1 (Y)=0~3	71、96		TADAB	(AD7 ~ AD4) (B) (AD3 ~ AD0) (A)	77、98	
	SZD	(D(Y)) = 0 ? (Y)=0~3	74、96		TAQ1	(A) (Q1)	79、98	
	SCP	(C) 1	71、98		TQ1A	(Q1) (A)	84、98	
	RCP	(C) 0	69、98		ADST	(ADF) 0、 Q13 = 0 : A/D変換開始 Q13 = 1 : コンパレータ動作開始	60、98	
	SNZCP	(C) = 1 ?	72、98		SNZAD	V22 = 0 : (ADF) = 1 ? スキップ後、(ADF) 0 V22 = 1 : SNZAD = NOP	72、98	
	IAK	(A0) (K) (A3 ~ A1) 0	65、98		その他	NOP	(PC) (PC) + 1	67、100
	OKA	(K) (A0)	67、98			POF2	RAMバックアップモードへ遷移	68、100
	TK0A	(K0) (A)	82、98			EPOF	POF2命令有効	64、100
	TAK0	(A) (K0)	77、98	SNZP		(P) = 1 ?	73、100	
	TK1A	(K1) (A)	82、98	DWDT		ウォッチドッグタイマ 機能停止許可	64、100	
	TAK1	(A) (K1)	77、98	WRST		(WDF1) = 1 ? スキップ後、(WDF1) 0	86、100	
	TK2A	(K2) (A)	83、98	CMCK		セラミック発振回路選択	63、100	
	TAK2	(A) (K2)	78、98	CRCK		RC発振回路選択	63、100	
	TPU0A	(PU0) (A)	83、98	TAMR		(A) (MR)	78、100	
	TPU1A	(PU1) (A)	84、98	TMRA		(MR) (A)	83、100	
	TPU2A	(PU2) (A)	84、98					

注 . M34506M2の場合 p=0 ~ 15、
M34506M4/E4の場合 p=0 ~ 31です。

[アルファベット順]機械語命令一覧

AN (Add n and accumulator)

機械語	語数	サイクル数	フラグCY	スキップ条件
D ₉ D ₀ 0 0 0 1 1 0 n n n n ₂ 0 6 n ₁₆	1	1	-	オーバーフロー=0
機能 : (A) (A) + n n = 0 ~ 15	分類 : 演算命令 詳細説明 : レジスタAの内容にイミディエイトフィールドの値nを加えます。その結果はレジスタAに格納されます。キャリフラグ(CY)の内容は変化しません。 加算の結果、オーバーフローするとそのまま次の命令を実行します。オーバーフローしなければ次の命令をスキップします。			

ADST (A/D conversion SStart)

機械語	語数	サイクル数	フラグCY	スキップ条件
D ₉ D ₀ 1 0 1 0 0 1 1 1 1 1 ₂ 2 9 F ₁₆	1	1	-	-
機能 : (ADF) 0、 Q13 = 0 : A/D変換開始 Q13 = 1 : コンパレータ動作開始	分類 : A/D変換命令 詳細説明 : A/D変換終了フラグ(ADF)をクリア(0)し、A/D変換モード時(A/D制御レジスタQ1のビット3(Q13)の内容が*0*のとき)はA/D変換、コンパレータモード時(A/D制御レジスタQ1のビット3(Q13)の内容が*1*のとき)はコンパレータ動作を開始します。			

AM (Add accumulator and Memory)

機械語	語数	サイクル数	フラグCY	スキップ条件
D ₉ D ₀ 0 0 0 0 0 0 1 0 1 0 ₂ 0 0 A ₁₆	1	1	-	-
機能 : (A) (A) + (M(DP))	分類 : 演算命令 詳細説明 : レジスタAの内容にM(DP)の内容を加えます。その結果は、レジスタAに格納されます。キャリフラグ(CY)の内容は変化しません。			

AMC (Add accumulator, Memory and Carry)

機械語	語数	サイクル数	フラグCY	スキップ条件
D ₉ D ₀ 0 0 0 0 0 0 1 0 1 1 ₂ 0 0 B ₁₆	1	1	0/1	-
機能 : (A) (A) + (M(DP)) + (CY) (CY) キャリ	分類 : 演算命令 詳細説明 : レジスタAの内容にM(DP)の内容とキャリフラグ(CY)の内容を加えます。その結果はレジスタAとフラグCYに格納されます。			

[アルファベット順]機械語命令一覧(続き)

AND (logical AND between accumulator and memory)

機械語	語数	サイクル数	フラグ C Y	スキップ条件
D ₉ D ₀ 0 0 0 0 0 1 1 0 0 0 0 0 0 1 8 <small>2 16</small>	1	1	-	-
機能 : (A) (A) AND (M(DP))	分類 : 演算命令 詳細説明 : レジスタAの内容とM(DP)の内容の論理積をとります。その結果はレジスタAに格納されます。			

B a (Branch to address a)

機械語	語数	サイクル数	フラグ C Y	スキップ条件
D ₉ D ₀ 0 1 1 a ₆ a ₅ a ₄ a ₃ a ₂ a ₁ a ₀ 1 8 a <small>2 16</small>	1	1	-	-
機能 : (PCL) a ₆ ~ a ₀	分類 : ブランチ命令 詳細説明 : ページ内ブランチ : 同一ページのa番地へブランチします。 留意点 : ブランチ先はこの命令の存在するページ内で指定してください。			

BL p,a (Branch Long to address a in page p)

機械語	語数	サイクル数	フラグ C Y	スキップ条件
D ₉ D ₀ 0 0 1 1 1 p ₄ p ₃ p ₂ p ₁ p ₀ 0 E p <small>2 16</small> 1 0 0 a ₆ a ₅ a ₄ a ₃ a ₂ a ₁ a ₀ 2 a a <small>2 16</small>	2	2	-	-
機能 : (PCH) p (PCL) a ₆ ~ a ₀	分類 : ブランチ命令 詳細説明 : ページ外ブランチ : pページのa番地へブランチします。 留意点 : M34506M2の場合 p = 0 ~ 15 M34506M4/E4の場合 p = 0 ~ 31です。			

BLA p (Branch Long to address (D)+(A) in page p)

機械語	語数	サイクル数	フラグ C Y	スキップ条件
D ₉ D ₀ 0 0 0 0 0 1 0 0 0 0 0 0 1 0 <small>2 16</small> 1 0 0 p ₄ 0 0 p ₃ p ₂ p ₁ p ₀ 2 p p <small>2 16</small>	2	2	-	-
機能 : (PCH) p (PCL) (DR ₂ ~ DR ₀ , A ₃ ~ A ₀)	分類 : ブランチ命令 詳細説明 : ページ外ブランチ : pページのレジスタDとレジスタAの内容で示された(DR ₂ DR ₁ DR ₀ A ₃ A ₂ A ₁ A ₀) ₂ 番地へブランチします。 留意点 : M34506M2の場合 p = 0 ~ 15 M34506M4/E4の場合 p = 0 ~ 31です。			

[アルファベット順]機械語命令一覧(続き)

BM a (Branch and Mark to address a in page 2)

機械語 : D ₉ D₀ <div style="display: flex; justify-content: space-between; align-items: center;"> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">1</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">a₆</div> <div style="border: 1px solid black; padding: 2px;">a₅</div> <div style="border: 1px solid black; padding: 2px;">a₄</div> <div style="border: 1px solid black; padding: 2px;">a₃</div> <div style="border: 1px solid black; padding: 2px;">a₂</div> <div style="border: 1px solid black; padding: 2px;">a₁</div> <div style="border: 1px solid black; padding: 2px;">a₀</div> <div style="margin-left: 10px;">2</div> <div style="border: 1px solid black; padding: 2px;">1</div> <div style="border: 1px solid black; padding: 2px;">a</div> <div style="border: 1px solid black; padding: 2px;">a</div> <div style="margin-left: 10px;">16</div> </div>	語数 1	サイクル数 1	フラグ C Y -	スキップ条件 -
機能 : (SP) (SP) + 1 (SK(SP)) (PC) (PCH) 2 (PCL) a ₆ ~ a ₀	分類 : サブルーチン呼び出し命令 詳細説明 : 2ページのサブルーチン呼び出し : 2ページのa番地のサブルーチン呼び出します。 留意点 : 2ページから他のページにわたって書き込まれたサブルーチンでも、その先頭が2ページにあれば呼び出すことができます。サブルーチンネスタングは最大8レベルですので、スタックオーバにならないよう注意してください。			

BML p,a (Branch and Mark Long to address a in page p)

機械語 : D ₉ D₀ <div style="display: flex; justify-content: space-between; align-items: center;"> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">1</div> <div style="border: 1px solid black; padding: 2px;">1</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">p₄</div> <div style="border: 1px solid black; padding: 2px;">p₃</div> <div style="border: 1px solid black; padding: 2px;">p₂</div> <div style="border: 1px solid black; padding: 2px;">p₁</div> <div style="border: 1px solid black; padding: 2px;">p₀</div> <div style="margin-left: 10px;">2</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">C</div> <div style="border: 1px solid black; padding: 2px;">+</div> <div style="border: 1px solid black; padding: 2px;">p</div> <div style="margin-left: 10px;">16</div> </div> <div style="display: flex; justify-content: space-between; align-items: center; margin-top: 5px;"> <div style="border: 1px solid black; padding: 2px;">1</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">a₆</div> <div style="border: 1px solid black; padding: 2px;">a₅</div> <div style="border: 1px solid black; padding: 2px;">a₄</div> <div style="border: 1px solid black; padding: 2px;">a₃</div> <div style="border: 1px solid black; padding: 2px;">a₂</div> <div style="border: 1px solid black; padding: 2px;">a₁</div> <div style="border: 1px solid black; padding: 2px;">a₀</div> <div style="margin-left: 10px;">2</div> <div style="border: 1px solid black; padding: 2px;">2</div> <div style="border: 1px solid black; padding: 2px;">a</div> <div style="border: 1px solid black; padding: 2px;">a</div> <div style="margin-left: 10px;">16</div> </div>	語数 2	サイクル数 2	フラグ C Y -	スキップ条件 -
機能 : (SP) (SP) + 1 (SK(SP)) (PC) (PCH) p (PCL) a ₆ ~ a ₀	分類 : サブルーチン呼び出し命令 詳細説明 : サブルーチン呼び出し : pページのa番地のサブルーチン呼び出します。 留意点 : M34506M2の場合 p = 0 ~ 15 M34506M4/E4の場合 p = 0 ~ 31です。 サブルーチンネスタングは最大8レベルですので、スタックオーバにならないよう注意してください。			

BMLA p (Branch and Mark Long to address (D)+(A) in page p)

機械語 : D ₉ D₀ <div style="display: flex; justify-content: space-between; align-items: center;"> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">1</div> <div style="border: 1px solid black; padding: 2px;">1</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="margin-left: 10px;">2</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">3</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="margin-left: 10px;">16</div> </div> <div style="display: flex; justify-content: space-between; align-items: center; margin-top: 5px;"> <div style="border: 1px solid black; padding: 2px;">1</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">p₄</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">p₃</div> <div style="border: 1px solid black; padding: 2px;">p₂</div> <div style="border: 1px solid black; padding: 2px;">p₁</div> <div style="border: 1px solid black; padding: 2px;">p₀</div> <div style="margin-left: 10px;">2</div> <div style="border: 1px solid black; padding: 2px;">2</div> <div style="border: 1px solid black; padding: 2px;">p</div> <div style="border: 1px solid black; padding: 2px;">p</div> <div style="margin-left: 10px;">16</div> </div>	語数 2	サイクル数 2	フラグ C Y -	スキップ条件 -
機能 : (SP) (SP) + 1 (SK(SP)) (PC) (PCH) p (PCL) (DR ₂ ~ DR ₀ , A ₃ ~ A ₀)	分類 : サブルーチン呼び出し命令 詳細説明 : サブルーチン呼び出し : pページのレジスタDとレジスタAの内容で指定された(DR ₂ DR ₁ DR ₀ A ₃ A ₂ A ₁ A ₀) ₂ 番地のサブルーチン呼び出します。 留意点 : M34506M2の場合 p = 0 ~ 15 M34506M4/E4の場合 p = 0 ~ 31です。 サブルーチンネスタングは最大8レベルですので、スタックオーバにならないよう注意してください。			

CLD (CLear port D)

機械語 : D ₉ D₀ <div style="display: flex; justify-content: space-between; align-items: center;"> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">1</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="margin-left: 10px;">2</div> <div style="border: 1px solid black; padding: 2px;">0</div> <div style="border: 1px solid black; padding: 2px;">1</div> <div style="border: 1px solid black; padding: 2px;">1</div> <div style="margin-left: 10px;">16</div> </div>	語数 1	サイクル数 1	フラグ C Y -	スキップ条件 -
機能 : (D) 1	分類 : 入出力命令 詳細説明 : ポートDをすべてセット(1)します。			

[アルファベット順]機械語命令一覧(続き)

CMA (CoMplement of Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 0 0 1 1 1 0 0	0 1 C	1	1	-	-

機能 : (A) $\overline{(A)}$

分類 : 演算命令
 詳細説明 : レジスタAの内容の1の補数をレジスタAに格納します。

CMCK (Clock select : ceraMic oscillation Clock)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 1 0 0 1 1 0 1 0	2 9 A	1	1	-	-

機能 : セラミック発振回路選択

分類 : その他
 詳細説明 : セラミック発振回路を選択し、オンチップオシレータを停止します。

CRCK (Clock select : Rc oscillation Clock)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 1 0 0 1 1 0 1 1	2 9 B	1	1	-	-

機能 : RC発振回路選択

分類 : その他
 詳細説明 : RC発振回路を選択し、オンチップオシレータを停止します。

DEY (DEcrement register Y)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 0 0 1 0 1 1 1	0 1 7	1	1	-	(Y) = 15

機能 : (Y) (Y) - 1

分類 : RAMアドレス命令
 詳細説明 : レジスタYの内容を - 1します。その結果、レジスタYの内容が " 15 "であれば、次の命令をスキップします。" 15 "以外ならば、そのまま次の命令を実行します。

[アルファベット順]機械語命令一覧(続き)

DI (Disable Interrupt)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 0 0 0 0 1 0 0	0 0 4	1	1	-	-
機能 : (INTE) 0		分類 : 割り込み制御命令 詳細説明 : 割り込み許可フラグ(INTE)をクリア(0)し、割り込み発生禁止状態にします。 留意点 : DI命令による割り込み禁止は、DI命令実行から1マシンサイクル後に行われます。			

DWDT (Disable WatchDog Timer)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 1 0 0 1 1 1 0 0	2 9 C	1	1	-	-
機能 : ウォッチドッグタイマ機能停止許可		分類 : その他 詳細説明 : DWDT命令を実行すると、直後のWRST命令によりウォッチドッグタイマ機能を停止することができます。			

EI (Enable Interrupt)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 0 0 0 0 1 0 1	0 0 5	1	1	-	-
機能 : (INTE) 1		分類 : 割り込み制御命令 詳細説明 : 割り込み許可フラグ(INTE)をセット(1)し、割り込み発生可能状態にします。 留意点 : EI命令による割り込み許可は、EI命令の実行から1マシンサイクル後に行われます。			

EPOF (Enable POF instruction)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 1 0 1 1 0 1 1	0 5 B	1	1	-	-
機能 : POF2命令有効		分類 : その他 詳細説明 : EPOF命令を実行すると、直後のPOF2命令が有効になります。			

[アルファベット順]機械語命令一覧(続き)

IAK (Input Accumulator from port K)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 1 1 0 1 1 1 1	2 6 F	1	1	-	-
機能 : (A ₀) (K) (A ₃ ~A ₁) 0		分類 : 入出力命令 詳細説明 : ポートKの内容を、レジスタAの最下位ビット(A ₀)へ転送します。 留意点 : IAK命令実行後、レジスタAの上位3ビット(A ₃ ~A ₁)には“0”が格納されます。			

IAP0 (Input Accumulator from port P0)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 1 1 0 0 0 0 0	2 6 0	1	1	-	-
機能 : (A) (P0)		分類 : 入出力命令 詳細説明 : ポートP0の入力を、レジスタAへ転送します。			

IAP1 (Input Accumulator from port P1)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 1 1 0 0 0 0 1	2 6 1	1	1	-	-
機能 : (A) (P1)		分類 : 入出力命令 詳細説明 : ポートP1の入力を、レジスタAへ転送します。			

IAP2 (Input Accumulator from port P2)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 1 1 0 0 0 1 0	2 6 2	1	1	-	-
機能 : (A ₁ , A ₀) (P2 ₁ , P2 ₀) (A ₃ , A ₂) 0		分類 : 入出力命令 詳細説明 : ポートP2の入力を、レジスタAの下位2ビット(A ₁ , A ₀)へ転送します。 留意点 : IAP2命令実行後、レジスタAの上位2ビット(A ₃ , A ₂)には“0”が格納されます。			

[アルファベット順]機械語命令一覧(続き)

INY (INcrement register Y)

機械語 : D ₉	D ₀	語数	サイクル数	フラグC Y	スキップ条件
0 0 0 0 0 1 0 0 1 1	0 1 3	1	1	-	(Y) = 0
機能 : (Y) (Y) + 1		分類 : RAMアドレス命令 詳細説明 : レジスタYの内容を +1します。その結果、レジスタYの内容が "0" であれば、次の命令をスキップします。"0" 以外ならば、そのまま次の命令を実行します。			

LA n (Load n in Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグC Y	スキップ条件
0 0 0 1 1 1 n n n n	0 7 n	1	1	-	連続記述
機能 : (A) n n = 0 ~ 15		分類 : 演算命令 詳細説明 : イミディエイトフィールドの値nをレジスタAにロードします。LA命令を連続記述し実行した場合は、最初に行ったLA命令を除き、以下に連続記述されたLA命令はスキップされます。			

LXY x,y (Load register X and Y with x and y)

機械語 : D ₉	D ₀	語数	サイクル数	フラグC Y	スキップ条件
1 1 x ₃ x ₂ x ₁ x ₀ y ₃ y ₂ y ₁ y ₀	3 x y	1	1	-	連続記述
機能 : (X) x x = 0 ~ 15 (Y) y y = 0 ~ 15		分類 : RAMアドレス命令 詳細説明 : イミディエイトフィールドの値xをレジスタXへ、イミディエイトフィールドの値yをレジスタYへロードします。LXY命令を連続記述し実行した場合は、最初に行ったLXY命令を除き、以下に連続記述されたLXY命令はスキップされます。			

LZ z (Load register Z with z)

機械語 : D ₉	D ₀	語数	サイクル数	フラグC Y	スキップ条件
0 0 0 1 0 0 1 0 z ₁ z ₀	0 4 z	1	1	-	-
機能 : (Z) z z = 0 ~ 3		分類 : RAMアドレス命令 詳細説明 : イミディエイトフィールドの値zをレジスタZへロードします。			

[アルファベット順]機械語命令一覧(続き)

NOP (No OPeration)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 0 0 0 0 0 0 0	0	1	1	-	-
機能 : (PC) (PC) + 1		分類 : その他 詳細説明 : ノーオペレーション : プログラムカウンタの値を+1します。他は変化しません。			

OKA (Output port K from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 0 0 1 1 1 1 1	2 1 F	1	1	-	-
機能 : (K) (A ₀)		分類 : 入出力命令 詳細説明 : レジスタAの最下位ビット(A ₀)の内容を、ポートKへ出力します。			

OP0A (Output port P0 from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 0 1 0 0 0 0 0	2 2 0	1	1	-	-
機能 : (P0) (A)		分類 : 入出力命令 詳細説明 : レジスタAの内容を、ポートP0へ出力します。			

OP1A (Output port P1 from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 0 1 0 0 0 0 1	2 2 1	1	1	-	-
機能 : (P1) (A)		分類 : 入出力命令 詳細説明 : レジスタAの内容を、ポートP1へ出力します。			

[アルファベット順]機械語命令一覧(続き)

OP2A (Output port P2 from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 0 1 0 0 0 1 0	2 2 2	1	1	-	-
機能 : (P2 ₁ , P2 ₀) (A ₁ , A ₀)		分類 : 入出力命令 詳細説明 : レジスタAの下位2ビット(A ₁ , A ₀)の内容を、ポートP2へ出力します。			

OR (logical OR between accumulator and memory)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 0 0 1 1 0 0 1	0 1 9	1	1	-	-
機能 : (A) (A) OR (M(DP))		分類 : 演算命令 詳細説明 : レジスタAの内容とM(DP)の内容の論理和をとります。その結果はレジスタAに格納されます。			

POF2 (Power OFF2)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 0 0 0 1 0 0 0	0 0 8	1	1	-	-
機能 : RAMバックアップモードへ遷移		分類 : その他 詳細説明 : EPOF命令実行直後にPOF2命令を実行すると、本製品はRAMバックアップ状態になります。内部機能はすべて停止します。 留意点 : この命令の実行直前にEPOF命令が実行されていない場合、この命令はNOP命令と等価となります。			

RAR (Rotate Accumulator Right)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 0 0 1 1 1 0 1	0 1 D	1	1	0/1	-
機能 : CY A₃A₂A₁A₀		分類 : 演算命令 詳細説明 : キャリフラグ(CY)を含め、レジスタAの内容を右へ1ビットローテーションします。			

[アルファベット順]機械語命令一覧(続き)

RB j (Reset Bit)		語数	サイクル数	フラグCY	スキップ条件
機械語 : D ₉	D ₀	1	1	-	-
0 0 0 1 0 0 1 1 j j	0 4 C _{+j}				
機能 : (Mj(DP)) 0 j = 0 ~ 3		分類 : ビット操作命令 詳細説明 : M(DP)の第jビット(イミディエイトフィールドの値jで指定されたビット)の内容をクリア(0)します。			
RC (Reset Carry flag)		語数	サイクル数	フラグCY	スキップ条件
機械語 : D ₉	D ₀	1	1	0	-
0 0 0 0 0 0 0 1 1 0	0 0 6				
機能 : (CY) 0		分類 : 演算命令 詳細説明 : キャリフラグ(CY)をクリア(0)します。			
RCP (Reset Port C)		語数	サイクル数	フラグCY	スキップ条件
機械語 : D ₉	D ₀	1	1	-	-
1 0 1 0 0 0 1 1 0 0	2 8 C				
機能 : (C) 0		分類 : 入出力命令 詳細説明 : ポートCをクリア(0)します。			
RD (Reset port D specified by register Y)		語数	サイクル数	フラグCY	スキップ条件
機械語 : D ₉	D ₀	1	1	-	-
0 0 0 0 0 1 0 1 0 0	0 1 4				
機能 : (D(Y)) 0 (Y) = 0 ~ 3		分類 : 入出力命令 詳細説明 : ポートDのレジスタYの内容で指定されたポートをクリア(0)します。 留意点 : ポートDはD ₀ ~ D ₃ の4本ですので、(Y)=0 ~ 3の範囲で使用してください。 上記以外の値で使用した場合はNOP命令と等価となります。			

[アルファベット順]機械語命令一覧(続き)

RT (ReTurn from subroutine)

機械語 : D ₉	D ₀	語数	サイクル数	フラグCY	スキップ条件
0 0 0 1 0 0 0 1 0 0	0 0	1	2	-	-
$\begin{array}{ c c c c c c c c c c } \hline 0 & 0 & 0 & 1 & 0 & 0 & 0 & 1 & 0 & 0 \\ \hline \end{array}_2 \quad \begin{array}{ c c c } \hline 0 & 4 & 4 \\ \hline \end{array}_{16}$					
機能 : (PC) (SK(SP)) (SP) (SP) - 1		分類 : リターン命令 詳細説明 : サブルーチンから、このサブルーチンを読んだルーチンに戻ります。			

RTI (ReTurn from Interrupt)

機械語 : D ₉	D ₀	語数	サイクル数	フラグCY	スキップ条件
0 0 0 1 0 0 0 1 1 0	0 0	1	1	-	-
$\begin{array}{ c c c c c c c c c c } \hline 0 & 0 & 0 & 1 & 0 & 0 & 0 & 1 & 1 & 0 \\ \hline \end{array}_2 \quad \begin{array}{ c c c } \hline 0 & 4 & 6 \\ \hline \end{array}_{16}$					
機能 : (PC) (SK(SP)) (SP) (SP) - 1		分類 : リターン命令 詳細説明 : 割り込み処理ルーチンからメインルーチンに戻ります。データポインタ(レジスタZ、X、Y)、キャリフラグ(CY)、スキップステータス、LA/LXY連続記述によるNOPステータス、レジスタA、レジスタBの各値を割り込み直前の状態に復帰させます。			

RTS (ReTurn from subroutine and Skip)

機械語 : D ₉	D ₀	語数	サイクル数	フラグCY	スキップ条件
0 0 0 1 0 0 0 1 0 1	0 1	1	2	-	無条件スキップ
$\begin{array}{ c c c c c c c c c c } \hline 0 & 0 & 0 & 1 & 0 & 0 & 0 & 1 & 0 & 1 \\ \hline \end{array}_2 \quad \begin{array}{ c c c } \hline 0 & 4 & 5 \\ \hline \end{array}_{16}$					
機能 : (PC) (SK(SP)) (SP) (SP) - 1		分類 : リターン命令 詳細説明 : サブルーチンから、このサブルーチンを読んだルーチンに戻り、次の命令を無条件にスキップします。			

SB j (Set Bit)

機械語 : D ₉	D ₀	語数	サイクル数	フラグCY	スキップ条件
0 0 0 1 0 1 1 1 j j	0 5 C _{+j}	1	1	-	-
$\begin{array}{ c c c c c c c c c c } \hline 0 & 0 & 0 & 1 & 0 & 1 & 1 & 1 & j & j \\ \hline \end{array}_2 \quad \begin{array}{ c c c } \hline 0 & 5 & C_{+j} \\ \hline \end{array}_{16}$					
機能 : (Mj(DP)) 1 j = 0 ~ 3		分類 : ビット操作命令 詳細説明 : M(DP)の第jビット(イミディエイトフィールドの値jで指定されたビット)の内容をセット(1)します。			

[アルファベット順]機械語命令一覧(続き)

SC (Set Carry flag)				
機械語	語数	サイクル数	フラグCY	スキップ条件
D ₉ 0 0 0 0 0 0 0 1 1 1 D ₀ 0 0 7 <small>2 16</small>	1	1	1	-
機能 : (CY) 1	分類 : 演算命令 詳細説明 : キャリフラグ(CY)をセット(1)します。			
SCP (Set Port C)				
機械語	語数	サイクル数	フラグCY	スキップ条件
D ₉ 1 0 1 0 0 0 1 1 0 1 D ₀ 2 8 D <small>2 16</small>	1	1	-	-
機能 : (C) 1	分類 : 入出力命令 詳細説明 : ポートCをセット(1)します。			
SD (Set port D specified by register Y)				
機械語	語数	サイクル数	フラグCY	スキップ条件
D ₉ 0 0 0 0 0 1 0 1 0 1 D ₀ 0 1 5 <small>2 16</small>	1	1	-	-
機能 : (D(Y)) 1 (Y) = 0 ~ 3	分類 : 入出力命令 詳細説明 : ポートDのレジスタYの内容で指定されたポートをセット(1)します。 留意点 : ポートDはD ₀ ~ D ₃ の4本ですので、(Y)=0 ~ 3の範囲で使用してください。 上記以外の値で使用した場合はNOP命令と等価となります。			
SEA n (Skip Equal, Accumulator with immediate data n)				
機械語	語数	サイクル数	フラグCY	スキップ条件
D ₉ 0 0 0 0 1 0 0 1 0 1 D ₀ 0 2 5 <small>2 16</small>	2	2	-	(A) = n
機能 : (A) = n? n = 0 ~ 15	分類 : 比較命令 詳細説明 : レジスタAの内容とイミディエイトフィールドの値nとが等しければ、次の命令をスキップします。異なる場合は、そのまま次の命令を実行します。			

[アルファベット順]機械語命令一覧(続き)

SEAM (Skip Equal, Accumulator with Memory)																	
機械語	語数	サイクル数	フラグC Y	スキップ条件													
D ₉ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td></tr></table> ₂ D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>2</td><td>6</td></tr></table> ₁₆	0	0	0	0	1	0	0	1	1	0	0	2	6	1	1	-	(A) = (M(DP))
0	0	0	0	1	0	0	1	1	0								
0	2	6															
機能 : (A) = (M(DP)) ?	分類 : 比較命令 詳細説明 : レジスタAの内容とM(DP)の内容とが等しければ、次の命令をスキップします。異なる場合は、そのまま次の命令を実行します。																
SNZO (Skip if Non Zero condition of external interrupt 0 request flag)																	
機械語	語数	サイクル数	フラグC Y	スキップ条件													
D ₉ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>0</td><td>0</td><td>0</td></tr></table> ₂ D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>3</td><td>8</td></tr></table> ₁₆	0	0	0	0	1	1	1	0	0	0	0	3	8	1	1	-	V10 = 0 : (EXF0) = 1
0	0	0	0	1	1	1	0	0	0								
0	3	8															
機能 : V10 = 0 : (EXF0) = 1 ? スキップ後、(EXF0) 0 V10 = 1 : SNZO = NOP	分類 : 割り込み制御命令 詳細説明 : 割り込み制御レジスタV1のビット0(V10)の内容が* 0 *のときは、外部0割り込み要求フラグ(EXF0)が* 1 *であれば、次の命令をスキップし、その後フラグEXF0をクリア(0)します。“ 0 ”ならば、そのまま次の命令を実行します。 割り込み制御レジスタV1のビット0(V10)の内容が* 1 *のときは、この命令はNOP命令と等価となります。																
SNZAD (Skip if Non Zero condition of A/D conversion completion flag)																	
機械語	語数	サイクル数	フラグC Y	スキップ条件													
D ₉ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>1</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td></tr></table> ₂ D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>2</td><td>8</td><td>7</td></tr></table> ₁₆	1	0	1	0	0	0	0	1	1	1	2	8	7	1	1	-	V22 = 0 : (ADF) = 1
1	0	1	0	0	0	0	1	1	1								
2	8	7															
機能 : V22 = 0 : (ADF) = 1 ? スキップ後、(ADF) 0 V22 = 1 : SNZAD = NOP	分類 : A/D変換命令 詳細説明 : 割り込み制御レジスタV2のビット2(V22)の内容が* 0 *のときは、A/D変換終了フラグ(ADF)が* 1 *であれば、次の命令をスキップし、その後フラグADFをクリア(0)します。“ 0 ”ならば、そのまま次の命令を実行します。 割り込み制御レジスタV2のビット2(V22)の内容が* 1 *のときは、この命令はNOP命令と等価となります。																
SNZCP (Skip if Non Zero condition of Port C)																	
機械語	語数	サイクル数	フラグC Y	スキップ条件													
D ₉ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>1</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td></tr></table> ₂ D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>2</td><td>8</td><td>9</td></tr></table> ₁₆	1	0	1	0	0	0	1	0	0	1	2	8	9	1	1	-	(C) = 1
1	0	1	0	0	0	1	0	0	1								
2	8	9															
機能 : (C) = 1 ?	分類 : 入出力命令 詳細説明 : ポートCの内容が* 1 *であれば、次の命令をスキップします。“ 0 ”ならば、そのまま次の命令を実行します。																

[アルファベット順]機械語命令一覧(続き)

SNZIO (Skip if Non Zero condition of external Interrupt 0 input pin)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 0 1 1 1 0 1 0	0	1	1	-	I12 = 1 : (INT) = " H " I12 = 0 : (INT) = " L "
機能 : I12 = 1 : (INT) = " H " ? I12 = 0 : (INT) = " L " ?		分類 : 割り込み制御命令 詳細説明 : 割り込み制御レジスタI1のビット2(I12)の内容が* 1 *のときは、INT端子のレベルが* H *であれば次の命令をスキップします。* L *ならば、そのまま次の命令を実行します。 割り込み制御レジスタI1のビット2(I12)の内容が* 0 *のときは、INT端子のレベルが* L *であれば次の命令をスキップします。* H *ならば、そのまま次の命令を実行します。			

SNZP (Skip if Non Zero condition of Power down flag)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 0 0 0 0 0 1 1	0 0 3	1	1	-	(P) = 1
機能 : (P) = 1 ?		分類 : その他 詳細説明 : パワーダウンフラグ(P)の内容が* 1 *であれば、次の命令をスキップします。* 0 *ならば、そのまま次の命令を実行します。スキップ後もフラグPは変化しません。			

SNZT1 (Skip if Non Zero condition of Timer 1 interrupt request flag)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 1 0 0 0 0 0 0 0	2 8 0	1	1	-	V12 = 0 : (T1F) = 1
機能 : V12 = 0 : (T1F) = 1 ? スキップ後、(T1F) 0 V12 = 1 : SNZT1 = NOP		分類 : タイマ操作命令 詳細説明 : 割り込み制御レジスタV1のビット2(V12)の内容が* 0 *のときは、タイマ1割り込み要求フラグ(T1F)が* 1 *であれば、次の命令をスキップし、その後フラグT1Fをクリア(0)します。* 0 *ならば、そのまま次の命令を実行します。 割り込み制御レジスタV1のビット2(V12)の内容が* 1 *のときは、この命令はNOP命令と等価となります。			

SNZT2 (Skip if Non Zero condition of Timer 2 interrupt request flag)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 1 0 0 0 0 0 0 1	2 8 1	1	1	-	V13 = 0 : (T2F) = 1
機能 : V13 = 0 : (T2F) = 1 ? スキップ後、(T2F) 0 V13 = 1 : SNZT2 = NOP		分類 : タイマ操作命令 詳細説明 : 割り込み制御レジスタV1のビット3(V13)の内容が* 0 *のときは、タイマ2割り込み要求フラグ(T2F)が* 1 *であれば、次の命令をスキップし、その後フラグT2Fをクリア(0)します。* 0 *ならば、そのまま次の命令を実行します。 割り込み制御レジスタV1のビット3(V13)の内容が* 1 *のときは、この命令はNOP命令と等価となります。			

[アルファベット順]機械語命令一覧(続き)

SZB j (Skip if Zero, Bit)

機械語 : D ₉ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>j</td><td>j</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>2</td><td>j</td></tr></table> ₁₆	0	0	0	0	1	0	0	0	j	j	0	2	j	語数	サイクル数	フラグCY	スキップ条件
0	0	0	0	1	0	0	0	j	j								
0	2	j															
	1	1	-	(Mj(DP)) = 0 j = 0 ~ 3													
機能 : (Mj(DP)) = 0 ? j = 0 ~ 3	分類 : ビット操作命令 詳細説明 : M(DP)の第jビット(イミディエイトフィールドの値で指定されたビット)の内容が* 0 "であれば、次の命令をスキップします。" 1 "ならば、そのまま次の命令を実行します。																

SZC (Skip if Zero, Carry flag)

機械語 : D ₉ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>2</td><td>F</td></tr></table> ₁₆	0	0	0	0	1	0	1	1	1	1	0	2	F	語数	サイクル数	フラグCY	スキップ条件
0	0	0	0	1	0	1	1	1	1								
0	2	F															
	1	1	-	(CY) = 0													
機能 : (CY) = 0 ?	分類 : 演算命令 詳細説明 : キャリフラグ(CY)の内容が* 0 "のとき、次の命令をスキップします。" 1 "ならば、そのまま次の命令を実行します。スキップ後もフラグCYは変化しません。																

SZD (Skip if Zero, port D specified by register Y)

機械語 : D ₉ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>2</td><td>4</td></tr></table> ₁₆ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>2</td><td>B</td></tr></table> ₁₆	0	0	0	0	1	0	0	1	0	0	0	2	4	0	0	0	0	1	0	1	0	1	1	0	2	B	語数	サイクル数	フラグCY	スキップ条件
0	0	0	0	1	0	0	1	0	0																					
0	2	4																												
0	0	0	0	1	0	1	0	1	1																					
0	2	B																												
	2	2	-	(D(Y)) = 0 (Y) = 0 ~ 3																										
機能 : (D(Y)) = 0 ? (Y) = 0 ~ 3	分類 : 入出力命令 詳細説明 : ポートDのレジスタYの内容で指定されたポートの内容が* 0 "であれば、次の命令をスキップします。" 1 "ならば、そのまま次の命令を実行します。 留意点 : ポートDはD ₀ ~ D ₃ の4本ですので、(Y)=0 ~ 3の範囲で使用してください。 上記以外の値で使用した場合はNOP命令と等価となります。																													

T1AB (Transfer data to timer 1 and register R1 from Accumulator and register B)

機械語 : D ₉ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>2</td><td>3</td><td>0</td></tr></table> ₁₆	1	0	0	0	1	1	0	0	0	0	2	3	0	語数	サイクル数	フラグCY	スキップ条件
1	0	0	0	1	1	0	0	0	0								
2	3	0															
	1	1	-	-													
機能 : (T17 ~ T14) (B) (R17 ~ R14) (B) (T13 ~ T10) (A) (R13 ~ R10) (A)	分類 : タイマ操作命令 詳細説明 : レジスタBの内容をタイマ1とリロードレジスタR1の上位4ビットへ、レジスタAの内容をタイマ1とリロードレジスタR1の下部4ビットへ転送します。																

[アルファベット順]機械語命令一覧(続き)

T2AB (Transfer data to timer 2 and register R2 from Accumulator and register B)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 0 1 1 0 0 0 1	2 3 1	1	1	-	-
機能 : (T ₂₇ ~ T ₂₄) (B) (R ₂₇ ~ R ₂₄) (B) (T ₂₃ ~ T ₂₀) (A) (R ₂₃ ~ R ₂₀) (A)		分類 : タイマ操作命令 詳細説明 : レジスタBの内容をタイマ2とリロードレジスタR2の上位4ビットへ、レジスタAの内容をタイマ2とリロードレジスタR2の下位4ビットへ転送します。			

TAB (Transfer data to Accumulator from register B)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 0 0 1 1 1 1 0	0 1 E	1	1	-	-
機能 : (A) (B)		分類 : レジスタ間転送命令 詳細説明 : レジスタBの内容を、レジスタAへ転送します。			

TAB1 (Transfer data to Accumulator and register B from timer 1)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 1 1 1 0 0 0 0	2 7 0	1	1	-	-
機能 : (B) (T ₁₇ ~ T ₁₄) (A) (T ₁₃ ~ T ₁₀)		分類 : タイマ操作命令 詳細説明 : タイマ1の上位4ビット(T ₁₇ ~ T ₁₄)の内容をレジスタBへ、タイマ1の下位4ビット(T ₁₃ ~ T ₁₀)の内容をレジスタAへ転送します。			

TAB2 (Transfer data to Accumulator and register B from timer 2)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 1 1 1 0 0 0 1	2 7 1	1	1	-	-
機能 : (B) (T ₂₇ ~ T ₂₄) (A) (T ₂₃ ~ T ₂₀)		分類 : タイマ操作命令 詳細説明 : タイマ2の上位4ビット(T ₂₇ ~ T ₂₄)の内容をレジスタBへ、タイマ2の下位4ビット(T ₂₃ ~ T ₂₀)の内容をレジスタAへ転送します。			

[アルファベット順]機械語命令一覧(続き)

TABD (Transfer data to Accumulator and register B from register AD)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 1 1 1 1 0 0 1	2	2 7 9	16	-	-
機能 : A/D 変換モード時(Q13 = 0) : (B) (AD9 ~ AD6) (A) (AD5 ~ AD2) コンパレータモード時(Q13 = 1) : (B) (AD7 ~ AD4) (A) (AD3 ~ AD0)		分類 : A/D変換命令 詳細説明 : A/D変換モード時(A/D制御レジスタQ1のビット3(Q13)の内容が " 0 " のとき)は、レジスタADの上位4ビット(AD9 ~ AD6)をレジスタBへ、レジスタADの中位4ビット(AD5 ~ AD2)をレジスタAへ転送します。 コンパレータモード時(A/D制御レジスタQ1のビット3(Q13)の内容が " 1 " のとき)は、コンパレータレジスタの上位4ビット(AD7 ~ AD4)をレジスタBへ、コンパレータレジスタの下位4ビット(AD3 ~ AD0)をレジスタAへ転送します。			

TABE (Transfer data to Accumulator and register B from register E)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 0 1 0 1 0 1 0	2	0 2 A	16	-	-
機能 : (B) (E7 ~ E4) (A) (E3 ~ E0)		分類 : レジスタ間転送命令 詳細説明 : レジスタEの上位4ビット(E7 ~ E4)をレジスタBへ、レジスタEの下位4ビット(E3 ~ E0)をレジスタAへ転送します。			

TABP p (Transfer data to Accumulator and register B from Program memory in page p)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件	
0 0 1 0 0	p ₄ p ₃ p ₂ p ₁ p ₀	2	0 ⁸ _{+p} p	16	-	-
機能 : (SP) (SP) + 1 (SK(SP)) (PC) (PCH) p (PCL) (DR2 ~ DR0, A3 ~ A0) (B) (ROM(PC)) _{7 ~ 4} (A) (ROM(PC)) _{3 ~ 0} (PC) (SK(SP)) (SP) (SP) - 1		分類 : 演算命令 詳細説明 : p ページのレジスタD とレジスタA の内容で指定された (DR2DR1DR0A3A2A1A0) ₂ 番地のROM/パターンのうち、ビット7 ~ 4をレジスタBへ、ビット3 ~ 0をレジスタAへ転送します。この命令を実行するときは、スタックレジスタ(SK)を1段使用します。 留意点 : M34506M2の場合 p=0 ~ 15 M34506M4/E4の場合 p=0 ~ 31です。 TABP p命令実行時、スタックレジスタ(SK)を1段使用しますので、スタックオーバにならないよう注意してください。				

TAD (Transfer data to Accumulator from register D)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 1 0 1 0 0 0 1	2	0 5 1	16	-	-
機能 : (A2 ~ A0) (DR2 ~ DR0) (A3) 0		分類 : レジスタ間転送命令 詳細説明 : レジスタDの内容を、レジスタAの下位3ビット(A2 ~ A0)へ転送します。 留意点 : TAD命令実行時、レジスタAの最上位ビット(A3)には" 0 "が格納されます。			

[アルファベット順]機械語命令一覧(続き)

TADAB (Transfer data to register AD from Accumulator from register B)																	
機械語	語数	サイクル数	フラグ C Y	スキップ条件													
機械語 : D ₉ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>0</td><td>0</td><td>1</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>2</td><td>3</td><td>9</td></tr></table> 機能 : (AD ₇ ~ AD ₄) (B) (AD ₃ ~ AD ₀) (A)	1	0	0	0	1	1	1	0	0	1	2	3	9	1	1	-	-
1	0	0	0	1	1	1	0	0	1								
2	3	9															
分類 : A/D変換命令 詳細説明 : コンパレータモード時(A/D制御レジスタQ1のビット3(Q1 ₃)の内容が " 1 " のとき)に、レジスタBの内容をコンパレータレジスタの上位4ビット(AD ₇ ~ AD ₄)へ、レジスタAの内容をコンパレータレジスタの下位4ビット(AD ₃ ~ AD ₀)へ転送します。 A/D変換モード時(A/D制御レジスタQ1のビット3(Q1 ₃)の内容が " 0 " のとき)は、この命令はNOP命令と等価となります。																	
TAI1 (Transfer data to Accumulator from register I1)																	
機械語	語数	サイクル数	フラグ C Y	スキップ条件													
機械語 : D ₉ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>2</td><td>5</td><td>3</td></tr></table> 機能 : (A) (I1)	1	0	0	1	0	1	0	0	1	1	2	5	3	1	1	-	-
1	0	0	1	0	1	0	0	1	1								
2	5	3															
分類 : 割り込み制御命令 詳細説明 : 割り込み制御レジスタI1の内容を、レジスタAへ転送します。																	
TAK0 (Transfer data to Accumulator from register K0)																	
機械語	語数	サイクル数	フラグ C Y	スキップ条件													
機械語 : D ₉ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td><td>0</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>2</td><td>5</td><td>6</td></tr></table> 機能 : (A) (K0)	1	0	0	1	0	1	0	1	1	0	2	5	6	1	1	-	-
1	0	0	1	0	1	0	1	1	0								
2	5	6															
分類 : 入出力命令 詳細説明 : キーオンウェイクアップ制御レジスタK0の内容を、レジスタAへ転送します。																	
TAK1 (Transfer data to Accumulator from register K1)																	
機械語	語数	サイクル数	フラグ C Y	スキップ条件													
機械語 : D ₉ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td><td>0</td><td>0</td><td>1</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>2</td><td>5</td><td>9</td></tr></table> 機能 : (A) (K1)	1	0	0	1	0	1	1	0	0	1	2	5	9	1	1	-	-
1	0	0	1	0	1	1	0	0	1								
2	5	9															
分類 : 入出力命令 詳細説明 : キーオンウェイクアップ制御レジスタK1の内容を、レジスタAへ転送します。																	

[アルファベット順]機械語命令一覧(続き)

TAK2 (Transfer data to Accumulator from register K2)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 1 0 1 1 0 1 0	2 5 A	1	1	-	-
機能 : (A) (K2)		分類 : 入出力命令 詳細説明 : キーオンウェイクアップ制御レジスタK2の内容を、レジスタAへ転送します。			

TALA (Transfer data to Accumulator from register LA)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 1 0 0 1 0 0 1	2 4 9	1	1	-	-
機能 : (A ₃ , A ₂) (AD ₁ , AD ₀) (A ₁ , A ₀) 0		分類 : A/D変換命令 詳細説明 : レジスタADの下位2ビット(AD ₁ , AD ₀)の内容を、レジスタAの上位2ビット(A ₃ , A ₂)へ転送します。 留意点 : TALA命令実行後、レジスタAの下位2ビット(A ₁ , A ₀)には" 0 "が格納されます。			

TAM j (Transfer data to Accumulator from Memory)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 1 1 0 0 j j j j	2 C j	1	1	-	-
機能 : (A) (M(DP)) (X) (X)EXOR(j) j = 0 ~ 15		分類 : RAM・レジスタ間転送命令 詳細説明 : M(DP)の内容をレジスタAに転送した後、レジスタXの内容とイミディエイトフィールドの値jとの排他的論理和をとり、その結果をレジスタXに格納します。			

TAMR (Transfer data to Accumulator from register MR)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 1 0 1 0 0 1 0	2 5 2	1	1	-	-
機能 : (A) (MR)		分類 : その他 詳細説明 : クロック制御レジスタMRの内容を、レジスタAへ転送します。			

[アルファベット順]機械語命令一覧(続き)

TAQ1 (Transfer data to Accumulator from register Q1)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件													
1 0 0 1 0 0 0 1 0 0	2	1	1	-	-													
<div style="display: flex; align-items: center;"> D₉ <table border="1" style="border-collapse: collapse; text-align: center;"> <tr><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td></tr> </table> D₀ <table border="1" style="border-collapse: collapse; text-align: center;"> <tr><td>2</td><td>4</td><td>4</td></tr> </table> </div>		1	0	0	1	0	0	0	1	0	0	2	4	4				
1	0	0	1	0	0	0	1	0	0									
2	4	4																
機能 : (A) (Q1)		分類 : A/D変換命令 詳細説明 : A/D制御レジスタQ1の内容を、レジスタAへ転送します。																

TASP (Transfer data to Accumulator from Stack Pointer)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件													
0 0 0 1 0 1 0 0 0 0	2	1	1	-	-													
<div style="display: flex; align-items: center;"> D₉ <table border="1" style="border-collapse: collapse; text-align: center;"> <tr><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> </table> D₀ <table border="1" style="border-collapse: collapse; text-align: center;"> <tr><td>0</td><td>5</td><td>0</td></tr> </table> </div>		0	0	0	1	0	1	0	0	0	0	0	5	0				
0	0	0	1	0	1	0	0	0	0									
0	5	0																
機能 : (A ₂ ~ A ₀) (SP ₂ ~ SP ₀) (A ₃) 0		分類 : レジスタ間転送命令 詳細説明 : スタックポインタ(SP)の内容を、レジスタAの下位3ビット(A ₂ ~ A ₀)へ転送します。 留意点 : TASP命令実行後、レジスタAの最上位ビット(A ₃)には“0”が格納されます。																

TAV1 (Transfer data to Accumulator from register V1)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件													
0 0 0 1 0 1 0 1 0 0	2	1	1	-	-													
<div style="display: flex; align-items: center;"> D₉ <table border="1" style="border-collapse: collapse; text-align: center;"> <tr><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>0</td></tr> </table> D₀ <table border="1" style="border-collapse: collapse; text-align: center;"> <tr><td>0</td><td>5</td><td>4</td></tr> </table> </div>		0	0	0	1	0	1	0	1	0	0	0	5	4				
0	0	0	1	0	1	0	1	0	0									
0	5	4																
機能 : (A) (V1)		分類 : 割り込み制御命令 詳細説明 : 割り込み制御レジスタV1の内容を、レジスタAへ転送します。																

TAV2 (Transfer data to Accumulator from register V2)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件													
0 0 0 1 0 1 0 1 0 1	2	1	1	-	-													
<div style="display: flex; align-items: center;"> D₉ <table border="1" style="border-collapse: collapse; text-align: center;"> <tr><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td></tr> </table> D₀ <table border="1" style="border-collapse: collapse; text-align: center;"> <tr><td>0</td><td>5</td><td>5</td></tr> </table> </div>		0	0	0	1	0	1	0	1	0	1	0	5	5				
0	0	0	1	0	1	0	1	0	1									
0	5	5																
機能 : (A) (V2)		分類 : 割り込み制御命令 詳細説明 : 割り込み制御レジスタV2の内容を、レジスタAへ転送します。																

[アルファベット順]機械語命令一覧(続き)

TAW1 (Transfer data to Accumulator from register W1)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 1 0 0 1 0 1 1	2 4 B	1	1	-	-
機能 : (A) (W1)		分類 : タイマ操作命令 詳細説明 : タイマ制御レジスタW1の内容を、レジスタAへ転送します。			

TAW2 (Transfer data to Accumulator from register W2)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 1 0 0 1 1 0 0	2 4 C	1	1	-	-
機能 : (A) (W2)		分類 : タイマ操作命令 詳細説明 : タイマ制御レジスタW2の内容を、レジスタAへ転送します。			

TAW6 (Transfer data to Accumulator from register W6)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 1 0 1 0 0 0 0	2 5 0	1	1	-	-
機能 : (A) (W6)		分類 : タイマ操作命令 詳細説明 : タイマ制御レジスタW6の内容を、レジスタAへ転送します。			

TAX (Transfer data to Accumulator from register X)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 1 0 1 0 0 1 0	0 5 2	1	1	-	-
機能 : (A) (X)		分類 : レジスタ間転送命令 詳細説明 : レジスタXの内容を、レジスタAへ転送します。			

[アルファベット順]機械語命令一覧(続き)

TAY (Transfer data to Accumulator from register Y)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 0 0 1 1 1 1 1	0 1 F	1	1	-	-

機能 : (A) (Y)

分類 : レジスタ間転送命令
 詳細説明 : レジスタYの内容を、レジスタAへ転送します。

TAZ (Transfer data to Accumulator from register Z)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 1 0 1 0 0 1 1	0 5 3	1	1	-	-

機能 : (A₁, A₀) (Z₁, Z₀)
 (A₃, A₂) 0

分類 : レジスタ間転送命令
 詳細説明 : レジスタZの内容を、レジスタAの下位2ビット(A₁, A₀)へ転送します。
 留意点 : TAZ命令実行後、レジスタAの上位2ビット(A₃, A₂)には“0”が格納されます。

TBA (Transfer data to register B from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 0 0 0 1 1 1 0	0 0 E	1	1	-	-

機能 : (B) (A)

分類 : レジスタ間転送命令
 詳細説明 : レジスタAの内容を、レジスタBへ転送します。

TDA (Transfer data to register D from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 0 1 0 1 0 0 1	0 2 9	1	1	-	-

機能 : (DR₂ ~ DR₀) (A₂ ~ A₀)

分類 : レジスタ間転送命令
 詳細説明 : レジスタAの下位3ビット(A₂ ~ A₀)の内容を、レジスタDへ転送します。

[アルファベット順]機械語命令一覧(続き)

TEAB (Transfer data to register E from Accumulator and register B)

機械語 : D ₉	D ₀	語数	サイクル数	フラグCY	スキップ条件
0 0 0 0 0 1 1 0 1 0	0 1 A	1	1	-	-
機能 : (E7 ~ E4) (B) (E3 ~ E0) (A)		分類 : レジスタ間転送命令 詳細説明 : レジスタBの内容をレジスタEの上位4ビット(E7 ~ E4)へ、レジスタAの内容をレジスタEの下位4ビット(E3 ~ E0)へ転送します。			

T11A (Transfer data to register I1 from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグCY	スキップ条件
1 0 0 0 0 1 0 1 1 1	2 1 7	1	1	-	-
機能 : (I1) (A)		分類 : 割り込み制御命令 詳細説明 : レジスタAの内容を、割り込み制御レジスタI1へ転送します。			

TK0A (Transfer data to register K0 from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグCY	スキップ条件
1 0 0 0 0 1 1 0 1 1	2 1 B	1	1	-	-
機能 : (K0) (A)		分類 : 入出力命令 詳細説明 : レジスタAの内容を、キーオンウェイクアップ制御レジスタK0へ転送します。			

TK1A (Transfer data to register K1 from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグCY	スキップ条件
1 0 0 0 0 1 0 1 0 0	2 1 4	1	1	-	-
機能 : (K1) (A)		分類 : 入出力命令 詳細説明 : レジスタAの内容を、キーオンウェイクアップ制御レジスタK1へ転送します。			

[アルファベット順]機械語命令一覧(続き)

TK2A (Transfer data to register K2 from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 0 0 1 0 1 0 1	2 1 5	1	1	-	-

機能 : (K2) (A)

分類 : 入出力命令
 詳細説明 : レジスタAの内容を、キーオンウェイクアップ制御レジスタK2へ転送します。

TMA j (Transfer data to Memory from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 1 0 1 1 j j j j	2 B j	1	1	-	-

機能 : (M(DP)) (A)
 (X) (X)EXOR(j) j = 0 ~ 15

分類 : RAM・レジスタ間転送命令
 詳細説明 : レジスタAの内容をM(DP)へ転送した後、レジスタXの内容とイミディエイトフィールドの値との排他的論理和をとり、その結果をレジスタXに格納します。

TMRA (Transfer data to register MR from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 0 0 1 0 1 1 0	2 1 6	1	1	-	-

機能 : (MR) (A)

分類 : その他
 詳細説明 : レジスタAの内容を、クロック制御レジスタMRへ転送します。

TPU0A (Transfer data to register PU0 from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 0 1 0 1 1 0 1	2 2 D	1	1	-	-

機能 : (PU0) (A)

分類 : 入出力命令
 詳細説明 : レジスタAの内容を、プルアップ制御レジスタPU0へ転送します。

[アルファベット順]機械語命令一覧(続き)

TPU1A (Transfer data to register PU1 from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグC Y	スキップ条件
1 0 0 0 1 0 1 1 1 0	2 2 E	1	1	-	-
機能 : (PU1) (A)		分類 : 入出力命令 詳細説明 : レジスタAの内容を、プルアップ制御レジスタPU1へ転送します。			

TPU2A (Transfer data to register PU2 from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグC Y	スキップ条件
1 0 0 0 1 0 1 1 1 1	2 2 F	1	1	-	-
機能 : (PU2) (A)		分類 : 入出力命令 詳細説明 : レジスタAの内容を、プルアップ制御レジスタPU2へ転送します。			

TQ1A (Transfer data to register Q1 from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグC Y	スキップ条件
1 0 0 0 0 0 0 1 0 0	2 0 4	1	1	-	-
機能 : (Q1) (A)		分類 : A/D変換命令 詳細説明 : レジスタAの内容を、A/D制御レジスタQ1へ転送します。			

TR1AB (Transfer data to register R1 from Accumulator and register B)

機械語 : D ₉	D ₀	語数	サイクル数	フラグC Y	スキップ条件
1 0 0 0 1 1 1 1 1 1	2 3 F	1	1	-	-
機能 : (R17~R14) (B) (R13~R10) (A)		分類 : タイマ操作命令 詳細説明 : レジスタBの内容をリロードレジスタR1の上位4ビット(R17~R14)へ、レジスタAの内容をリロードレジスタR1の下位4ビット(R13~R10)へ転送します。			

[アルファベット順]機械語命令一覧(続き)

TV1A (Transfer data to register V1 from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 0 1 1 1 1 1 1	0 3 F	1	1	-	-
機能 : (V1) (A)		分類 : 割り込み制御命令 詳細説明 : レジスタAの内容を、割り込み制御レジスタV1へ転送します。			

TV2A (Transfer data to register V2 from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 0 1 1 1 1 1 0	0 3 E	1	1	-	-
機能 : (V2) (A)		分類 : 割り込み制御命令 詳細説明 : レジスタAの内容を、割り込み制御レジスタV2へ転送します。			

TW1A (Transfer data to register W1 from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 0 0 0 1 1 1 0	2 0 E	1	1	-	-
機能 : (W1) (A)		分類 : タイマ操作命令 詳細説明 : レジスタAの内容を、タイマ制御レジスタW1へ転送します。			

TW2A (Transfer data to register W2 from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 0 0 0 1 1 1 1	2 0 F	1	1	-	-
機能 : (W2) (A)		分類 : タイマ操作命令 詳細説明 : レジスタAの内容を、タイマ制御レジスタW2へ転送します。			

[アルファベット順]機械語命令一覧(続き)

TW6A (Transfer data to register W6 from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 0 0 0 1 0 0 1 1	2 1 3	1	1	-	-
機能 : (W6) (A)		分類 : タイマ制御命令 詳細説明 : レジスタAの内容を、タイマ制御レジスタW6へ転送します。			

TYA (Transfer data to register Y from Accumulator)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
0 0 0 0 0 0 1 1 0 0	0 0 C	1	1	-	-
機能 : (Y) (A)		分類 : レジスタ間転送命令 詳細説明 : レジスタAの内容を、レジスタYへ転送します。			

WRST(Watchdog timer ReSeT)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 1 0 1 0 0 0 0 0	2 A 0	1	1	-	(WDF1) = 1
機能 : (WDF1) = 1 ? スキップ後、(WDF1) 0		分類 : その他 詳細説明 : ウォッチドッグタイマフラグ(WDF1)が" 1 "であれば、次の命令をスキップし、その後フラグWDF1をクリア(0)します。" 0 "ならば、そのまま次の命令を実行します。 また、DWDT命令実行直後にWRST命令を実行するとウォッチドッグタイマ機能を停止します。			

XAM j (eXchange Accumulator and Memory data)

機械語 : D ₉	D ₀	語数	サイクル数	フラグ C Y	スキップ条件
1 0 1 1 0 1 j j j j	2 D j	1	1	-	-
機能 : (A) (M(DP)) (X) (X)EXOR(j) j = 0 ~ 15		分類 : RAM・レジスタ間転送命令 詳細説明 : M(DP)の内容とレジスタAの内容を交換した後、レジスタXの内容とイミディエイトフィールドの値jとの排他的論理和をとり、その結果をレジスタXに格納します。			

[アルファベット順]機械語命令一覧(続き)

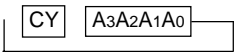
XAMD j (eXchange Accumulator and Memory data and Decrement register Y and skip)																	
機械語	語数	サイクル数	フラグ C Y	スキップ条件													
D ₉ <table border="1" style="display: inline-table; vertical-align: middle;"> <tr><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>j</td><td>j</td><td>j</td><td>j</td></tr> </table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"> <tr><td>2</td><td>F</td><td>j</td></tr> </table> 機能 : (A) (M(DP)) (X) (X)EXOR(j) j = 0 ~ 15 (Y) (Y) - 1	1	0	1	1	1	1	j	j	j	j	2	F	j	1	1	-	(Y) = 15
1	0	1	1	1	1	j	j	j	j								
2	F	j															
分類 : RAM・レジスタ間転送命令 詳細説明 : M(DP)の内容とレジスタAの内容を交換した後、レジスタXの内容とイミディエイトフィールドの値jとの排他的論理和をとり、その結果をレジスタXに格納します。 また、レジスタYの内容を - 1し、その結果が "15" であれば、次の命令をスキップします。"15"以外ならば、そのまま次の命令を実行します。																	
XAMI j (eXchange Accumulator and Memory data and Increment register Y and skip)																	
機械語	語数	サイクル数	フラグ C Y	スキップ条件													
D ₉ <table border="1" style="display: inline-table; vertical-align: middle;"> <tr><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>0</td><td>j</td><td>j</td><td>j</td><td>j</td></tr> </table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"> <tr><td>2</td><td>E</td><td>j</td></tr> </table> 機能 : (A) (M(DP)) (X) (X)EXOR(j) j = 0 ~ 15 (Y) (Y) + 1	1	0	1	1	1	0	j	j	j	j	2	E	j	1	1	-	(Y) = 0
1	0	1	1	1	0	j	j	j	j								
2	E	j															
分類 : RAM・レジスタ間転送命令 詳細説明 : M(DP)の内容とレジスタAの内容を交換した後、レジスタXの内容とイミディエイトフィールドの値jとの排他的論理和をとり、その結果をレジスタXに格納します。 また、レジスタYの内容を + 1し、その結果が "0" であれば、次の命令をスキップします。"0"以外ならば、そのまま次の命令を実行します。																	

[機能分類別] 機械語命令一覧

分類	命令記号	命令コード											16進表記	語数	サイクル数	機能	
		D ₉	D ₈	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀						
レジスタ間転送命令	TAB	0	0	0	0	0	1	1	1	1	0	0	1	E	1	1	(A) (B)
	TBA	0	0	0	0	0	0	1	1	1	0	0	0	E	1	1	(B) (A)
	TAY	0	0	0	0	0	1	1	1	1	1	0	1	F	1	1	(A) (Y)
	TYA	0	0	0	0	0	0	1	1	0	0	0	0	C	1	1	(Y) (A)
	TEAB	0	0	0	0	0	1	1	0	1	0	0	1	A	1	1	(E ₇ ~E ₄) (B) (E ₃ ~E ₀) (A)
	TABE	0	0	0	0	1	0	1	0	1	0	0	2	A	1	1	(B) (E ₇ ~E ₄) (A) (E ₃ ~E ₀)
	TDA	0	0	0	0	1	0	1	0	0	1	0	2	9	1	1	(DR ₂ ~DR ₀) (A ₂ ~A ₀)
	TAD	0	0	0	1	0	1	0	0	0	1	0	5	1	1	1	(A ₂ ~A ₀) (DR ₂ ~DR ₀) (A ₃) 0
	TAZ	0	0	0	1	0	1	0	0	1	1	0	5	3	1	1	(A ₁ , A ₀) (Z ₁ , Z ₀) (A ₃ , A ₂) 0
	TAX	0	0	0	1	0	1	0	0	1	0	0	5	2	1	1	(A) (X)
	TASP	0	0	0	1	0	1	0	0	0	0	0	5	0	1	1	(A ₂ ~A ₀) (SP ₂ ~SP ₀) (A ₃) 0
RAMアドレス命令	LXY x, y	1	1	x ₃	x ₂	x ₁	x ₀	y ₃	y ₂	y ₁	y ₀	3	x	y	1	1	(X) x x = 0~15 (Y) y y = 0~15
	LZ z	0	0	0	1	0	0	1	0	z ₁	z ₀	0	4	8+z	1	1	(Z) z z = 0~3
	INY	0	0	0	0	0	1	0	0	1	1	0	1	3	1	1	(Y) (Y) + 1
	DEY	0	0	0	0	0	1	0	1	1	1	0	1	7	1	1	(Y) (Y) - 1
RAM・レジスタ間転送命令	TAM j	1	0	1	1	0	0	j	j	j	j	2	C	j	1	1	(A) (M(DP)) (X) (X)EXOR(j) j = 0~15
	XAM j	1	0	1	1	0	1	j	j	j	j	2	D	j	1	1	(A) (M(DP)) (X) (X)EXOR(j) j = 0~15
	XAMD j	1	0	1	1	1	1	j	j	j	j	2	F	j	1	1	(A) (M(DP)) (X) (X)EXOR(j) j = 0~15 (Y) (Y) - 1

スキップ条件	フ ラ グ CY	詳細説明
-	-	レジスタBの内容を、レジスタAへ転送します。
-	-	レジスタAの内容を、レジスタBへ転送します。
-	-	レジスタYの内容を、レジスタAへ転送します。
-	-	レジスタAの内容を、レジスタYへ転送します。
-	-	レジスタBの内容をレジスタEの上位4ビット(E7～E4)へ、レジスタAの内容をレジスタEの下位4ビット(E3～E0)をレジスタAへ転送します。
-	-	レジスタEの上位4ビット(E7～E4)をレジスタBへ、レジスタEの下位4ビット(E3～E0)をレジスタAへ転送します。
-	-	レジスタAの下位3ビット(A2～A0)の内容を、レジスタDへ転送します。
-	-	レジスタDの内容を、レジスタAの下位3ビット(A2～A0)へ転送します。
-	-	レジスタZの内容を、レジスタAの下位2ビット(A1、A0)へ転送します。
-	-	レジスタXの内容を、レジスタAへ転送します。
-	-	スタックポインタ(SP)の内容を、レジスタAの下位3ビット(A2～A0)へ転送します。
連続記述	-	イミディエイトフィールドの値xをレジスタXへ、イミディエイトフィールドの値yをレジスタYへロードします。LXY命令を連続記述し実行した場合は、最初に行ったLXY命令を除き、以下に連続記述されたLXY命令はスキップされます。
-	-	イミディエイトフィールドの値zをレジスタZへロードします。
(Y) = 0	-	レジスタYの内容を + 1 します。その結果、レジスタYの内容が " 0 " であれば、次の命令をスキップします。" 0 " 以外ならば、そのまま次の命令を実行します。
(Y) = 15	-	レジスタYの内容を - 1 します。その結果、レジスタYの内容が " 15 " であれば、次の命令をスキップします。" 15 " 以外ならば、そのまま次の命令を実行します。
-	-	M(DP)の内容をレジスタAに転送した後、レジスタXの内容とイミディエイトフィールドの値jとの排他的論理和をとり、その結果をレジスタXに格納します。
-	-	M(DP)の内容とレジスタAの内容を交換した後、レジスタXの内容とイミディエイトフィールドの値jとの排他的論理和をとり、その結果をレジスタXに格納します。
(Y) = 15	-	M(DP)の内容とレジスタAの内容を交換した後、レジスタXの内容とイミディエイトフィールドの値jとの排他的論理和をとり、その結果をレジスタXに格納します。 また、レジスタYの内容を - 1 し、その結果が " 15 " であれば、次の命令をスキップします。" 15 " 以外ならば、そのまま次の命令をスキップします。

[機能分類別] 機械語命令一覧 (続き)

分類	命令記号	命令コード											16進表記	語数	サイクル数	機能
		D ₉	D ₈	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀					
RAM・レジスタ間 転送命令	XAMI j	1	0	1	1	1	0	j	j	j	j	2 E j	1	1	(A) (M(DP)) (X) (X)EXOR(j) j=0~15 (Y) (Y)+1	
	TMA j	1	0	1	0	1	1	j	j	j	j	2 B j	1	1	(M(DP)) (A) (X) (X)EXOR(j) j=0~15	
演算命令	LA n	0	0	0	1	1	1	n	n	n	n	0 7 n	1	1	(A) n n=0~15	
	TABP p	0	0	1	0	0	p ₄	p ₃	p ₂	p ₁	p ₀	0 8 p +p	1	3	(SP) (SP)+1 (SK(SP)) (PC) (PC _H) p (注) (PC _L) (DR ₂ ~DR ₀ , A ₃ ~A ₀) (B) (ROM(PC)) ₇₋₄ (A) (ROM(PC)) ₃₋₀ (PC) (SK(SP)) (SP) (SP)-1	
	AM	0	0	0	0	0	0	1	0	1	0	0 0 A	1	1	(A) (A)+(M(DP))	
	AMC	0	0	0	0	0	0	1	0	1	1	0 0 B	1	1	(A) (A)+(M(DP))+(CY) (CY) キャリ	
	A n	0	0	0	1	1	0	n	n	n	n	0 6 n	1	1	(A) (A)+n n=0~15	
	AND	0	0	0	0	0	1	1	0	0	0	0 1 8	1	1	(A) (A)AND(M(DP))	
	OR	0	0	0	0	0	1	1	0	0	1	0 1 9	1	1	(A) (A)OR(M(DP))	
	SC	0	0	0	0	0	0	0	1	1	1	0 0 7	1	1	(CY) 1	
	RC	0	0	0	0	0	0	0	1	1	0	0 0 6	1	1	(CY) 0	
	SZC	0	0	0	0	1	0	1	1	1	1	0 2 F	1	1	(CY)=0?	
	CMA	0	0	0	0	0	1	1	1	0	0	0 1 C	1	1	(A) (A)	
	RAR	0	0	0	0	0	1	1	1	0	1	0 1 D	1	1		
レジスタ操作命令	SB j	0	0	0	1	0	1	1	1	j	j	0 5 C +j	1	1	(Mj(DP)) 1 j=0~3	
	RB j	0	0	0	1	0	0	1	1	j	j	0 4 C +j	1	1	(Mj(DP)) 0 j=0~3	
	SZB j	0	0	0	0	1	0	0	0	j	j	0 2 j	1	1	(Mj(DP))=0? j=0~3	

注. M34506M2の場合 p=0~15、
M34506M4/E4の場合 p=0~31です。

スキップ条件	フラグ CY	詳細説明
(Y) = 0 -	- -	<p>M(DP)の内容とレジスタAの内容を交換した後、レジスタXの内容とイミディエイトフィールドの値jとの排他的論理和をとり、その結果をレジスタXに格納します。 また、レジスタYの内容を+1し、その結果が[#]0"であれば、次の命令をスキップします。"0"以外ならば、そのまま次の命令を実行します。</p> <p>レジスタAの内容をM(DP)へ転送した後、レジスタXの内容とイミディエイトフィールドの値jとの排他的論理和をとり、その結果をレジスタXに格納します。</p>
連続記述 - - - オーバーフロー = 0 - - - - - (CY) = 0 - -	- - - 0/1 - - 1 0 - - 0/1	<p>イミディエイトフィールドの値nをレジスタAにロードします。 LA命令を連続記述し実行した場合は、最初に行ったLA命令を除き、以下に連続記述されたLA命令はスキップされます。</p> <p>pページのレジスタDとレジスタAの内容で指定された(DR₂ DR₁ DR₀ A₃ A₂ A₁ A₀)2番地のROMパターンのうち、ビット7~4をレジスタBへ、ビット3~0をレジスタAへ転送します。この命令を実行するときは、スタックレジスタ(SK)を1段使用します。</p> <p>レジスタAの内容にM(DP)の内容を加えます。その結果は、レジスタAに格納されます。キャリフラグ(CY)の内容は変化しません。</p> <p>レジスタAの内容にM(DP)の内容とキャリフラグ(CY)の内容を加えます。その結果はレジスタAとフラグCYに格納されます。</p> <p>レジスタAの内容にイミディエイトフィールドの値nを加えます。その結果はレジスタAに格納されます。キャリフラグ(CY)の内容は変化しません。 加算の結果、オーバーフローするとそのまま次の命令を実行します。オーバーフローしなければ次の命令をスキップします。</p> <p>レジスタAの内容とM(DP)の内容の論理積をとります。その結果はレジスタAに格納されます。</p> <p>レジスタAの内容とM(DP)の内容の論理和をとります。その結果はレジスタAに格納されます。</p> <p>キャリフラグ(CY)をセット(1)します。</p> <p>キャリフラグ(CY)をクリア(0)します。</p> <p>キャリフラグ(CY)の内容が[#]0"のとき、次の命令をスキップします。</p> <p>レジスタAの内容の1の補数をレジスタAに格納します。</p> <p>キャリフラグ(CY)を含め、レジスタAを右へ1ビットローテーションします。</p>
(M _j (DP)) = 0 j = 0~3 - -	- - -	<p>M(DP)の第jビット(イミディエイトフィールドの値jで指定されたビット)の内容をセット(1)します。</p> <p>M(DP)の第jビット(イミディエイトフィールドの値jで指定されたビット)の内容をクリア(0)します。</p> <p>M(DP)の第jビット(イミディエイトフィールドの値jで指定されたビット)の内容が[#]0"であれば、次の命令をスキップします。"1"ならば、そのまま次の命令を実行します。</p>

[機能分類別] 機械語命令一覧 (続き)

分類	命令記号	命令コード											語数	サイクル数	機能
		D ₉	D ₈	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀	16進表記			
比較命令	SEAM	0	0	0	0	1	0	0	1	1	0	0 2 6	1	1	(A) = (M(DP)) ?
	SEA n	0	0	0	0	1	0	0	1	0	1	0 2 5	2	2	(A) = n ? n = 0 ~ 15
		0	0	0	1	1	1	n	n	n	n	0 7 n			
ブランチ命令	B a	0	1	1	a ₆	a ₅	a ₄	a ₃	a ₂	a ₁	a ₀	1 8 a +a	1	1	(PCL) a ₆ ~ a ₀
	BL p, a	0	0	1	1	1	p ₄	p ₃	p ₂	p ₁	p ₀	0 E p +p	2	2	(PCH) p (注) (PCL) a ₆ ~ a ₀
		1	0	0	a ₆	a ₅	a ₄	a ₃	a ₂	a ₁	a ₀	2 a a			
	BLA p	0	0	0	0	0	1	0	0	0	0	0 1 0	2	2	(PCH) p (注) (PCL) (DR ₂ ~ DR ₀ , A ₃ ~ A ₀)
		1	0	0	p ₄	0	0	p ₃	p ₂	p ₁	p ₀	2 p p			
サブルーチン呼び出し命令	BM a	0	1	0	a ₆	a ₅	a ₄	a ₃	a ₂	a ₁	a ₀	1 a a	1	1	(SP) (SP) + 1 (SK(SP)) (PC) (PCH) 2 (PCL) a ₆ ~ a ₀
	BML p, a	0	0	1	1	0	p ₄	p ₃	p ₂	p ₁	p ₀	0 C p +p	2	2	(SP) (SP) + 1 (SK(SP)) (PC) (PCH) p (注) (PCL) a ₆ ~ a ₀
		1	0	0	a ₆	a ₅	a ₄	a ₃	a ₂	a ₁	a ₀	2 a a			
	BMLA p	0	0	0	0	1	1	0	0	0	0	0 3 0	2	2	(SP) (SP) + 1 (SK(SP)) (PC) (PCH) p (注) (PCL) (DR ₂ ~ DR ₀ , A ₃ ~ A ₀)
		1	0	0	p ₄	0	0	p ₃	p ₂	p ₁	p ₀	2 p p			
リターン命令	RTI	0	0	0	1	0	0	0	1	1	0	0 4 6	1	1	(PC) (SK(SP)) (SP) (SP) - 1
	RT	0	0	0	1	0	0	0	1	0	0	0 4 4	1	2	(PC) (SK(SP)) (SP) (SP) - 1
	RTS	0	0	0	1	0	0	0	1	0	1	0 4 5	1	2	(PC) (SK(SP)) (SP) (SP) - 1

注 . M34506M2 の場合 p=0 ~ 15、
M34506M4/E4 の場合 p=0 ~ 31 です。

スキップ条件	フ ラ グ C Y	詳細説明
(A) = (M(DP)) (A) = n	- -	レジスタAの内容とM(DP)の内容とが等しければ、次の命令をスキップします。異なる場合は、そのまま次の命令を実行します。 レジスタAの内容とイミディエイトフィールドの値nとが等しければ、次の命令をスキップします。異なる場合は、そのまま次の命令を実行します。
- - -	- - -	ページ内ブランチ:同一ページのa番地へブランチします。 ページ外ブランチ:pページのa番地へブランチします。 ページ外ブランチ:pページのレジスタDとレジスタAの内容で示された $(DR_2DR_1DR_0A_3A_2A_1A_0)$ 番地へブランチします。
- - -	- - -	2ページのサブルーチン呼び出し:2ページのa番地のサブルーチン呼び出し。 サブルーチン呼び出し:pページのa番地のサブルーチン呼び出し。 サブルーチン呼び出し:pページのレジスタDとレジスタAの内容で指定された $(DR_2DR_1DR_0A_3A_2A_1A_0)$ 番地のサブルーチン呼び出し。
無条件スキップ	- -	割り込み処理ルーチンからメインルーチンに戻ります。 データポインタ(レジスタZ、X、Y)、キャリフラグ(CY)、スキップステータス、LA/LXY連続記述によるNOPステータス、レジスタA、レジスタBの各値を割り込み直前の状態に復帰させます。 サブルーチンから、このサブルーチンを呼んだルーチンに戻ります。 サブルーチンから、このサブルーチンを呼んだルーチンに戻り、次の命令を無条件にスキップします。

[機能分類別] 機械語命令一覧 (続き)

分類	命令記号	命令コード											語数	サイクル数	機能
		D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	16進表記			
割り込み制御命令	DI	0	0	0	0	0	0	0	1	0	0	0 0 4	1	1	(INTE) 0
	EI	0	0	0	0	0	0	0	1	0	1	0 0 5	1	1	(INTE) 1
	SNZ0	0	0	0	0	1	1	1	0	0	0	0 3 8	1	1	V10 = 0 : (EXF0) = 1 ? スキップ後、(EXF0) 0 V10 = 1 : SNZ0 = NOP
	SNZI0	0	0	0	0	1	1	1	0	1	0	0 3 A	1	1	I12 = 1 : (INT) = " H " ? I12 = 0 : (INT) = " L " ?
	TAV1	0	0	0	1	0	1	0	1	0	0	0 5 4	1	1	(A) (V1)
	TV1A	0	0	0	0	1	1	1	1	1	1	0 3 F	1	1	(V1) (A)
	TAV2	0	0	0	1	0	1	0	1	0	1	0 5 5	1	1	(A) (V2)
	TV2A	0	0	0	0	1	1	1	1	1	0	0 3 E	1	1	(V2) (A)
	TAI1	1	0	0	1	0	1	0	0	1	1	2 5 3	1	1	(A) (I1)
	TI1A	1	0	0	0	0	1	0	1	1	1	2 1 7	1	1	(I1) (A)
タイム操作命令	TAW1	1	0	0	1	0	0	1	0	1	1	2 4 B	1	1	(A) (W1)
	TW1A	1	0	0	0	0	0	1	1	1	0	2 0 E	1	1	(W1) (A)
	TAW2	1	0	0	1	0	0	1	1	0	0	2 4 C	1	1	(A) (W2)
	TW2A	1	0	0	0	0	0	1	1	1	1	2 0 F	1	1	(W2) (A)
	TAW6	1	0	0	1	0	1	0	0	0	0	2 5 0	1	1	(A) (W6)
	TW6A	1	0	0	0	0	1	0	0	1	1	2 1 3	1	1	(W6) (A)
	TAB1	1	0	0	1	1	1	0	0	0	0	2 7 0	1	1	(B) (T17 ~ T14) (A) (T13 ~ T10)
	T1AB	1	0	0	0	1	1	0	0	0	0	2 3 0	1	1	(T17 ~ T14) (B) (R17 ~ R14) (B) (T13 ~ T10) (A) (R13 ~ R10) (A)
	TAB2	1	0	0	1	1	1	0	0	0	1	2 7 1	1	1	(B) (T27 ~ T24) (A) (T23 ~ T20)

スキップ条件	フ ラ グ C Y	詳細説明
<ul style="list-style-type: none"> - - V10 = 0 : (EXF0) = 1 I12 = 1 : (INT) = " H " I12 = 0 : (INT) = " L " - - - - - - 	<ul style="list-style-type: none"> - - - - - - - - - - - 	<ul style="list-style-type: none"> - 割り込み許可フラグ(INTE)をクリア(0)し、割り込み発生禁止状態にします。 - 割り込み許可フラグ(INTE)をセット(1)し、割り込み発生可能状態にします。 - 割り込み制御レジスタV1のビット0(V10)の内容が* 0 'のときは、外部0割り込み要求フラグ(EXF0)が* 1 'であれば、次の命令をスキップし、その後フラグEXF0をクリア(0)します。* 0 'ならば、そのまま次の命令を実行します。割り込み制御レジスタV1のビット0(V10)の内容が* 1 'のときは、この命令はNOP命令と等価となります。 - 割り込み制御レジスタI1のビット2(I12)の内容が* 1 'のときは、INT端子のレベルが* H 'であれば次の命令をスキップします。* L 'ならば、そのまま次の命令を実行します。 - 割り込み制御レジスタI1のビット2(I12)の内容が* 0 'のときは、INT端子のレベルが* L 'であれば次の命令をスキップします。* H 'ならば、そのまま次の命令を実行します。 - 割り込み制御レジスタV1の内容を、レジスタAへ転送します。 - レジスタAの内容を、割り込み制御レジスタV1へ転送します。 - 割り込み制御レジスタV2の内容を、レジスタAへ転送します。 - レジスタAの内容を、割り込み制御レジスタV2へ転送します。 - 割り込み制御レジスタI1の内容を、レジスタAへ転送します。 - レジスタAの内容を、割り込み制御レジスタI1へ転送します。
<ul style="list-style-type: none"> - - - - - - - - - 	<ul style="list-style-type: none"> - - - - - - - - - 	<ul style="list-style-type: none"> - タイマ制御レジスタW1の内容を、レジスタAへ転送します。 - レジスタAの内容を、タイマ制御レジスタW1へ転送します。 - タイマ制御レジスタW2の内容を、レジスタAへ転送します。 - レジスタAの内容を、タイマ制御レジスタW2へ転送します。 - タイマ制御レジスタW6の内容を、レジスタAへ転送します。 - レジスタAの内容を、タイマ制御レジスタW6へ転送します。 - タイマ1の上位4ビット(T17 ~ T14)の内容をレジスタBへ、タイマ1の下部4ビット(T13 ~ T10)の内容をレジスタAへ転送します。 - レジスタBの内容をタイマ1とリロードレジスタR1の上位4ビットへ、レジスタAの内容をタイマ1とリロードレジスタR1の下部4ビットへ転送します。 - タイマ2の上位4ビット(T27 ~ T24)の内容をレジスタBへ、タイマ2の下部4ビット(T23 ~ T20)の内容をレジスタAへ転送します。

[機能分類別] 機械語命令一覧 (続き)

分類	命令記号	命令コード										16進表記	語数	サイクル数	機能
		D9	D8	D7	D6	D5	D4	D3	D2	D1	D0				
タイム操作命令	T2AB	1	0	0	0	1	1	0	0	0	1	2 3 1	1	1	(T27~T24) (B) (R27~R24) (B) (T23~T20) (A) (R23~R20) (A)
	TR1AB	1	0	0	0	1	1	1	1	1	1	2 3 F	1	1	(R17~R14) (B) (R13~R10) (A)
	SNZT1	1	0	1	0	0	0	0	0	0	0	2 8 0	1	1	V12 = 0 : (T1F)=1 ? スキップ後、(T1F) 0 V12 = 1 : SNZT1 = NOP
	SNZT2	1	0	1	0	0	0	0	0	0	1	2 8 1	1	1	V13 = 0 : (T2F)=1 ? スキップ後、(T2F) 0 V13 = 1 : SNZT2 = NOP
入出力命令	IAP0	1	0	0	1	1	0	0	0	0	0	2 6 0	1	1	(A) (P0)
	OP0A	1	0	0	0	1	0	0	0	0	0	2 2 0	1	1	(P0) (A)
	IAP1	1	0	0	1	1	0	0	0	0	1	2 6 1	1	1	(A) (P1)
	OP1A	1	0	0	0	1	0	0	0	0	1	2 2 1	1	1	(P1) (A)
	IAP2	1	0	0	1	1	0	0	0	1	0	2 6 2	1	1	(A1, A0) (P21, P20) (A3, A2) 0
	OP2A	1	0	0	0	1	0	0	0	1	0	2 2 2	1	1	(P21, P20) (A1, A0)
	CLD	0	0	0	0	0	1	0	0	0	1	0 1 1	1	1	(D) 1
	RD	0	0	0	0	0	1	0	1	0	0	0 1 4	1	1	(D(Y)) 0 (Y) = 0~3
	SD	0	0	0	0	0	1	0	1	0	1	0 1 5	1	1	(D(Y)) 1 (Y) = 0~3
	SZD	0	0	0	0	1	0	0	1	0	0	0 2 4	2	2	(D(Y)) = 1 ? (Y) = 0~3
		0	0	0	0	1	0	1	0	1	0 2 B				

スキップ条件	フラグCY	詳細説明
-	-	レジスタBの内容をタイマ2とリロードレジスタR2の上位4ビットへ、レジスタAの内容をタイマ2とリロードレジスタR2の下位4ビットへ転送します。
-	-	レジスタBの内容をリロードレジスタR1の上位4ビット(R17～R13)へ、レジスタAの内容をリロードレジスタR1の下位4ビット(R13～R10)へ転送します。
V12 = 0 : (T1F) = 1	-	割り込み制御レジスタV1のビット2(V12)の内容が [#] 0のときは、タイマ1割り込み要求フラグ(T1F)が [#] 1であれば、次の命令をスキップし、その後フラグT1Fをクリア(0)します。 [#] 0ならば、そのまま次の命令を実行します。割り込み制御レジスタV1のビット2(V12)の内容が [#] 1のときは、この命令はNOP命令と等価となります。
V13 = 0 : (T2F) = 1	-	割り込み制御レジスタV1のビット3(V13)の内容が [#] 0のときは、タイマ2割り込み要求フラグ(T2F)が [#] 1であれば、次の命令をスキップし、その後フラグT2Fをクリア(0)します。 [#] 0ならば、そのまま次の命令を実行します。割り込み制御レジスタV1のビット3(V13)の内容が [#] 1のときは、この命令はNOP命令と等価となります。
-	-	ポートP0の入力を、レジスタAへ転送します。
-	-	レジスタAの内容を、ポートP0へ出力します。
-	-	ポートP1の入力を、レジスタAへ転送します。
-	-	レジスタAの内容を、ポートP1へ出力します。
-	-	ポートP2の入力を、レジスタAの下位2ビット(A1、A0)へ転送します。
-	-	レジスタAの下位2ビット(A1、A0)の内容を、ポートP2へ出力します。
-	-	ポートDをすべてセット(1)します。
-	-	ポートDのレジスタYの内容で指定されたポートをクリア(0)します。
-	-	ポートDのレジスタYの内容で指定されたポートをセット(1)します。
(D(Y)) = 0 (Y)=0～3	-	ポートDのレジスタYの内容で指定されたポートの内容が [#] 0であれば、次の命令をスキップします。 [#] 1ならば、そのまま次の命令を実行します。

[機能分類別] 機械語命令一覧 (続き)

分類	命令記号	命令コード										16進表記	語数	サイクル数	機能
		D9	D8	D7	D6	D5	D4	D3	D2	D1	D0				
入出力命令	SCP	1	0	1	0	0	0	1	1	0	1	2 8 D	1	1	(C) 1
	RCP	1	0	1	0	0	0	1	1	0	0	2 8 C	1	1	(C) 0
	SNZCP	1	0	1	0	0	0	1	0	0	1	2 8 9	1	1	(C) = 1 ?
	IAK	1	0	0	1	1	0	1	1	1	1	2 6 F	1	1	(A0) (K) (A3~A1) 0
	OKA	1	0	0	0	0	1	1	1	1	1	2 1 F	1	1	(K) (A0)
	TK0A	1	0	0	0	0	1	1	0	1	1	2 1 B	1	1	(K0) (A)
	TAK0	1	0	0	1	0	1	0	1	1	0	2 5 6	1	1	(A) (K0)
	TK1A	1	0	0	0	0	1	0	1	0	0	2 1 4	1	1	(K1) (A)
	TAK1	1	0	0	1	0	1	1	0	0	1	2 5 9	1	1	(A) (K1)
	TK2A	1	0	0	0	0	1	0	1	0	1	2 1 5	1	1	(K2) (A)
	TAK2	1	0	0	1	0	1	1	0	1	0	2 5 A	1	1	(A) (K2)
	TPU0A	1	0	0	0	1	0	1	1	0	1	2 2 D	1	1	(PU0) (A)
	TPU1A	1	0	0	0	1	0	1	1	1	0	2 2 E	1	1	(PU1) (A)
	TPU2A	1	0	0	0	1	0	1	1	1	1	2 2 F	1	1	(PU2) (A)
A/D変換命令	TABAD	1	0	0	1	1	1	1	0	0	1	2 7 9	1	1	A/D変換モード時(Q13=0) : (B) (AD9~AD6) (A) (AD5~AD2) コンパレータモード時(Q13=1) : (B) (AD7~AD4) (A) (AD3~AD0)
	TALA	1	0	0	1	0	0	1	0	0	1	2 4 9	1	1	(A3, A2) (AD1, AD0) (A1, A0) 0
	TADAB	1	0	0	0	1	1	1	0	0	1	2 3 9	1	1	(AD7~AD4) (B) (AD3~AD0) (A)
	TAQ1	1	0	0	1	0	0	0	1	0	0	2 4 4	1	1	(A) (Q1)
	TQ1A	1	0	0	0	0	0	0	1	0	0	2 0 4	1	1	(Q1) (A)
	ADST	1	0	1	0	0	1	1	1	1	1	2 9 F	1	1	(ADF) 0 Q13 = 0 : A/D変換開始 Q13 = 1 : コンパレータ動作開始
	SNZAD	1	0	1	0	0	0	0	1	1	1	2 8 7	1	1	V22 = 0 : (ADF) = 1 ? スキップ後、(ADF) 0 V22 = 1 : SNZAD = NOP

[機能分類別] 機械語命令一覧 (続き)

分類	命令記号	命令コード											語数	サイクル数	機能				
		D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	16進表記							
その他	NOP	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	(PC) (PC)+1
	POF2	0	0	0	0	0	0	1	0	0	0	0	0	0	0	8	1	1	RAMバックアップモードへ遷移
	EPOF	0	0	0	1	0	1	1	0	1	1	0	5	B	1	1	1	1	POF2命令有効
	SNZP	0	0	0	0	0	0	0	0	1	1	0	0	3	1	1	1	1	(P) = 1 ?
	DWDT	1	0	1	0	0	1	1	1	0	0	2	9	C	1	1	1	1	ウォッチドッグタイマ機能停止許可
	WRST	1	0	1	0	1	0	0	0	0	0	2	A	0	1	1	1	1	(WDF1) = 1 ? スキップ後、(WDF1) 0
	CMCK	1	0	1	0	0	1	1	0	1	0	2	9	A	1	1	1	1	セラミック発振回路選択
	CRCK	1	0	1	0	0	1	1	0	1	1	2	9	B	1	1	1	1	RC発振回路選択
	TAMR	1	0	0	1	0	1	0	0	1	0	2	5	2	1	1	1	1	(A) (MR)
	TMRA	1	0	0	0	0	1	0	1	1	0	2	1	6	1	1	1	1	(MR) (A)

スキップ条件	フ ラ グ CY	詳細説明
-	-	ノーオペレーション: プログラムカウンタの値を+1します。他は変化しません。
-	-	EPOF命令実行直後にPOF2命令を実行すると、本製品はRAMバックアップ状態になります。内部機能はすべて停止します。
-	-	EPOF命令を実行すると、直後のPOF2命令が有効になります。
(P) = 1	-	パワーダウンフラグ(P)の内容が "1" であれば、次の命令をスキップします。"0" ならば、そのまま次の命令を実行します。スキップ後もフラグPは変化しません。
-	-	DWDT命令を実行すると、直後のWRST命令によりウォッチドッグタイマ機能を停止することができます。
(WDF1) = 1	-	ウォッチドッグタイマフラグ(WDF1)が "1" であれば、次の命令をスキップし、その後フラグWDF1をクリア(0)します。"0" ならば、そのまま次の命令を実行します。また、DWDT命令実行直後にWRST命令を実行するとウォッチドッグタイマ機能を停止します。
-	-	セラミック発振回路を選択し、オンチップオシレータを停止します。
-	-	RC発振回路を選択し、オンチップオシレータを停止します。
-	-	クロック制御レジスタMRの内容を、レジスタAへ転送します。
-	-	レジスタAの内容を、クロック制御レジスタMRへ転送します。

命令コード対応表

D3~D0	D9~D4 16進 表記	000000	000001	000010	000011	000100	000101	000110	000111	001000	001001	001010	001011	001100	001101	001110	001111	010000	011000
		00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	10~17	18~1F
0000	0	NOP	BLA	SZB 0	BMLA	-	TASP	A 0	LA 0	TABP 0	TABP* 16	-	-	BML	BML*	BL	BL*	BM	B
0001	1	-	CLD	SZB 1	-	-	TAD	A 1	LA 1	TABP 1	TABP* 17	-	-	BML	BML*	BL	BL*	BM	B
0010	2	-	-	SZB 2	-	-	TAX	A 2	LA 2	TABP 2	TABP* 18	-	-	BML	BML*	BL	BL*	BM	B
0011	3	SNZP	INY	SZB 3	-	-	TAZ	A 3	LA 3	TABP 3	TABP* 19	-	-	BML	BML*	BL	BL*	BM	B
0100	4	DI	RD	SZD	-	RT	TAV1	A 4	LA 4	TABP 4	TABP* 20	-	-	BML	BML*	BL	BL*	BM	B
0101	5	EI	SD	SEAn	-	RTS	TAV2	A 5	LA 5	TABP 5	TABP* 21	-	-	BML	BML*	BL	BL*	BM	B
0110	6	RC	-	SEAM	-	RTI	-	A 6	LA 6	TABP 6	TABP* 22	-	-	BML	BML*	BL	BL*	BM	B
0111	7	SC	DEY	-	-	-	-	A 7	LA 7	TABP 7	TABP* 23	-	-	BML	BML*	BL	BL*	BM	B
1000	8	POF2	AND	-	SNZ0	LZ 0	-	A 8	LA 8	TABP 8	TABP* 24	-	-	BML	BML*	BL	BL*	BM	B
1001	9	-	OR	TDA	-	LZ 1	-	A 9	LA 9	TABP 9	TABP* 25	-	-	BML	BML*	BL	BL*	BM	B
1010	A	AM	TEAB	TABE	SNZI0	LZ 2	-	A 10	LA 10	TABP 10	TABP* 26	-	-	BML	BML*	BL	BL*	BM	B
1011	B	AMC	-	-	-	LZ 3	EPOF	A 11	LA 11	TABP 11	TABP* 27	-	-	BML	BML*	BL	BL*	BM	B
1100	C	TYA	CMA	-	-	RB 0	SB 0	A 12	LA 12	TABP 12	TABP* 28	-	-	BML	BML*	BL	BL*	BM	B
1101	D	-	RAR	-	-	RB 1	SB 1	A 13	LA 13	TABP 13	TABP* 29	-	-	BML	BML*	BL	BL*	BM	B
1110	E	TBA	TAB	-	TV2A	RB 2	SB 2	A 14	LA 14	TABP 14	TABP* 30	-	-	BML	BML*	BL	BL*	BM	B
1111	F	-	TAY	SZC	TV1A	RB 3	SB 3	A 15	LA 15	TABP 15	TABP* 31	-	-	BML	BML*	BL	BL*	BM	B

上表は機械語コードと機械語命令の対応表です。D3~D0は機械語コードの下位4ビットを示し、D9~D4は、機械語コードの上位6ビットを示します。また、そのコードを16進表記したものを併記してあります。1語命令、2語命令の2種類ありますが、各命令の第1語目のコードを上表に、2語命令の第2語目のコードを下表に示します。

注：“-”で示しているコードは使用しないでください。

	第2語
BL	10 0aaa aaaa
BML	10 0aaa aaaa
BLA	10 0p00 pppp
BMLA	10 0p00 pppp
SEA	00 0111 nnnn
SZD	00 0010 1011

・M34506M2-XXXFPでは*は使用できません。

命令コード対応表

D ₃ ~ D ₀	16進 表記	D ₉ ~D ₄	100000	100001	100010	100011	100100	100101	100110	100111	101000	101001	101010	101011	101100	101101	101110	101111	110000	111111
		20	21	22	23	24	25	26	27	28	29	2A	2B	2C	2D	2E	2F	30~3F		
0000	0	-	-	OP0A	T1AB	-	TAW6	IAP0	TAB1	SNZT1	-	WRST	TMA0	TAM0	XAM0	XAMI0	XAMD0	LXY		
0001	1	-	-	OP1A	T2AB	-	-	IAP1	TAB2	SNZT2	-	-	TMA1	TAM1	XAM1	XAMI1	XAMD1	LXY		
0010	2	-	-	OP2A	-	-	TAMR	IAP2	-	-	-	-	TMA2	TAM2	XAM2	XAMI2	XAMD2	LXY		
0011	3	-	TW6A	-	-	-	TAI1	-	-	-	-	-	TMA3	TAM3	XAM3	XAMI3	XAMD3	LXY		
0100	4	TQ1A	TK1A	-	-	TAQ1	-	-	-	-	-	-	TMA4	TAM4	XAM4	XAMI4	XAMD4	LXY		
0101	5	-	TK2A	-	-	-	-	-	-	-	-	-	TMA5	TAM5	XAM5	XAMI5	XAMD5	LXY		
0110	6	-	TMRA	-	-	-	TAK0	-	-	-	-	-	TMA6	TAM6	XAM6	XAMI6	XAMD6	LXY		
0111	7	-	TI1A	-	-	-	-	-	-	SNZAD	-	-	TMA7	TAM7	XAM7	XAMI7	XAMD7	LXY		
1000	8	-	-	-	-	-	-	-	-	-	-	-	TMA8	TAM8	XAM8	XAMI8	XAMD8	LXY		
1001	9	-	-	-	TADAB	TALA	TAK1	-	TABAD	SNZCP	-	-	TMA9	TAM9	XAM9	XAMI9	XAMD9	LXY		
1010	A	-	-	-	-	-	TAK2	-	-	-	CMCK	-	TMA10	TAM10	XAM10	XAMI10	XAMD10	LXY		
1011	B	-	TK0A	-	-	TAW1	-	-	-	-	CRCK	-	TMA11	TAM11	XAM11	XAMI11	XAMD11	LXY		
1100	C	-	-	-	-	TAW2	-	-	-	RCP	DWDT	-	TMA12	TAM12	XAM12	XAMI12	XAMD12	LXY		
1101	D	-	-	TPU0A	-	-	-	-	-	SCP	-	-	TMA13	TAM13	XAM13	XAMI13	XAMD13	LXY		
1110	E	TW1A	-	TPU1A	-	-	-	-	-	-	-	-	TMA14	TAM14	XAM14	XAMI14	XAMD14	LXY		
1111	F	TW2A	OKA	TPU2A	TR1AB	-	-	IAK	-	-	ADST	-	TMA15	TAM15	XAM15	XAMI15	XAMD15	LXY		

上表は機械語コードと機械語命令の対応表です。D₃~D₀は機械語コードの下位4ビットを示し、D₉~D₄は機械語コードの上位6ビットを示します。また、そのコードを16進表記したものを併記してあります。1語命令、2語命令の2種類ありますが、各命令の第1語目のコードを上表に、2語命令の第2語目のコードを下表に示します。

注：“-”で示しているコードは使用しないでください。

	第2語		
BL	10	0aaa	aaaa
BML	10	0aaa	aaaa
BLA	10	0p00	pppp
BMLA	10	0p00	pppp
SEA	00	0111	nnnn
SZD	00	0010	1011

電氣的特性

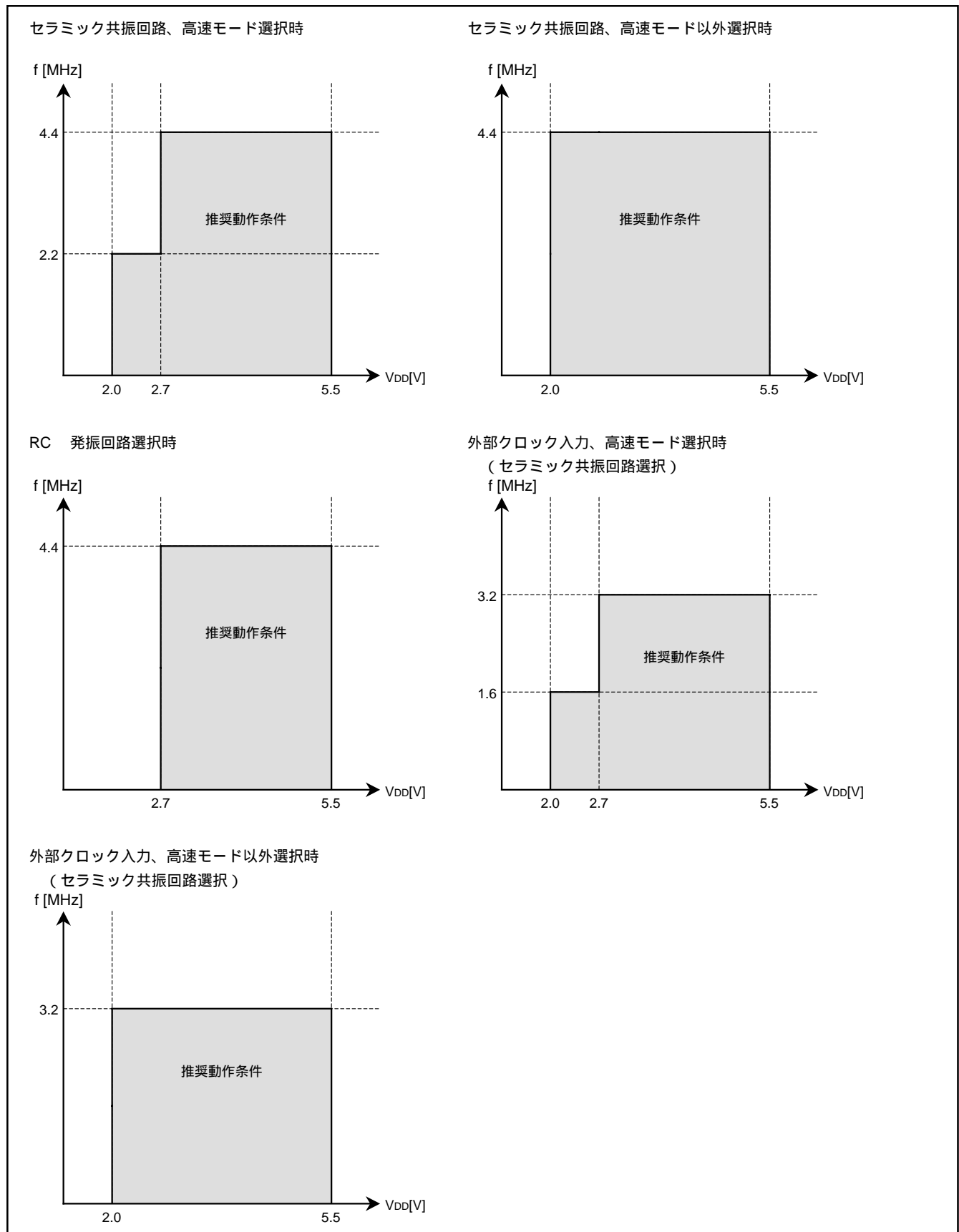
絶対最大定格

記号	項目	条件	定格値	単位
VDD	電源電圧		- 0.3 ~ 6.5	V
VI	入力電圧 P0、P1、P2、D0、D1、D2/C、D3/K RESET、XIN		- 0.3 ~ VDD + 0.3	V
VI	入力電圧 AIN0、AIN1		- 0.3 ~ VDD + 0.3	V
VO	出力電圧 P0、P1、P2、D0、D1、D2/C、D3/K RESET	出力トランジスタ遮断状態	- 0.3 ~ VDD + 0.3	V
VO	出力電圧 XOUT		- 0.3 ~ VDD + 0.3	V
Pd	消費電力	Ta = 25	300	mW
Topr	動作周囲温度		- 20 ~ 85	
Tstg	保存温度		- 40 ~ 125	

推奨動作条件1(指定のない場合は、 $T_a = -20 \sim 85$ 、 $V_{DD} = 2.0 \sim 5.5V$)

記号	項目	条件	規格値			単位	
			最小	標準	最大		
VDD	電源電圧 (セラミック共振使用時)	高速モード	f(XIN) 4.4MHz	2.7		5.5	V
		中速モード	f(XIN) 4.4MHz	2.0		5.5	
		低速モード デフォルトモード					
VDD	電源電圧 (RC発振使用時)	高速モード 中速モード 低速モード デフォルトモード	f(XIN) 4.4MHz	2.7		5.5	V
V _{RAM}	RAM保持電圧	(RAMバックアップ時)		1.8			V
V _{SS}	電源電圧				0		V
V _{IH}	"H"入力電圧	P0、P1、P2、D0~D3、XIN		0.8V _{DD}		V _{DD}	V
V _{IH}	"H"入力電圧	RESET		0.85V _{DD}		V _{DD}	V
V _{IH}	"H"入力電圧	C、K	V _{DD} =4.0~5.5V	0.5V _{DD}		V _{DD}	V
			V _{DD} =2.0~5.5V	0.7V _{DD}		V _{DD}	
V _{IH}	"H"入力電圧	CNTR、INT		0.85V _{DD}		V _{DD}	V
V _{IL}	"L"入力電圧	P0、P1、P2、D0~D3、XIN		0		0.2V _{DD}	V
V _{IL}	"L"入力電圧	C、K		0		0.16V _{DD}	V
V _{IL}	"L"入力電圧	RESET		0		0.3V _{DD}	V
V _{IL}	"L"入力電圧	CNTR、INT		0		0.15V _{DD}	V
IoL(peak)	"L"レベル尖頭出力電流	P2、RESET	V _{DD} =5.0V			10	mA
			V _{DD} =3.0V			4.0	
IoL(peak)	"L"レベル尖頭出力電流	D0、D1	V _{DD} =5.0V			40	mA
			V _{DD} =3.0V			30	
IoL(peak)	"L"レベル尖頭出力電流	D2/C、D3/K	V _{DD} =5.0V			24	mA
			V _{DD} =3.0V			12	
IoL(peak)	"L"レベル尖頭出力電流	P0、P1	V _{DD} =5.0V			24	mA
			V _{DD} =3.0V			12	
IoL(avg)	"L"レベル平均出力電流	P2、RESET(注)	V _{DD} =5.0V			5.0	mA
			V _{DD} =3.0V			2.0	
IoL(avg)	"L"レベル平均出力電流	D0、D1(注)	V _{DD} =5.0V			30	mA
			V _{DD} =3.0V			15	
IoL(avg)	"L"レベル平均出力電流	D2/C、D3/K(注)	V _{DD} =5.0V			15	mA
			V _{DD} =3.0V			7.0	
IoL(avg)	"L"レベル平均出力電流	P0、P1(注)	V _{DD} =5.0V			12	mA
			V _{DD} =3.0V			6.0	
IoL(avg)	"L"レベル総電流	P2、D、RESET				80	mA
		P0、P1				80	

注．平均出力電流規格IoL(avg)は100msの期間の平均値です。



推奨動作条件(指定のない場合は、 $T_a = -20 \sim 85$ 、 $V_{DD} = 2.0 \sim 5.5V$)

記号	項目	条件	規格値			単位
			最小	標準	最大	
f(XIN)	発振周波数 (セラミック共振時)	高速モード	VDD=2.7 ~ 5.5V		4.4	MHz
			VDD=2.0 ~ 5.5V		2.2	
		中速モード 低速モード デフォルトモード	VDD=2.0 ~ 5.5V		4.4	
f(XIN)	発振周波数 (RC発振時)(注)	高速モード	VDD=2.7 ~ 5.5V		4.4	MHz
			VDD=2.0 ~ 5.5V			
		中速モード 低速モード デフォルトモード	VDD=2.0 ~ 5.5V			
f(XIN)	発振周波数 (セラミック共振回路選択、 外部クロック入力時)	高速モード	VDD=2.7 ~ 5.5V		3.2	MHz
			VDD=2.0 ~ 5.5V		1.6	
		中速モード 低速モード デフォルトモード	VDD=2.0 ~ 5.5V		3.2	
f(XIN)	周波数誤差 (RC発振時、外付けR、Cの 誤差は含まず) 注. 外付けCは30pFを使用し、 外付けRを可変してください。	VDD=5.0V ± 10%、 $T_a=25$ 中心で - 20 ~ 85 時		± 17	%	
		VDD=3.0V ± 10%、 $T_a=25$ 中心で - 20 ~ 85 時		± 17		
f (CNTR)	タイマ外部入力周波数	高速モード時			f(XIN)/6	Hz
		中速モード時			f(XIN)/12	
		低速モード時			f(XIN)/24	
		デフォルトモード時			f(XIN)/48	
tw(CNTR)	タイマ外部入力周期 (“H”及び“L”のパルス幅)	高速モード時	3/f(XIN)			s
		中速モード時	6/f(XIN)			
		低速モード時	12/f(XIN)			
		デフォルトモード時	24/f(XIN)			

注. RC発振時の発振周波数は外付けの抵抗、コンデンサ及びマイクロコンピュータのパラツキの影響を受けますので、最大のパラツキにおいても周波数規格を越えないように、外付け定数(抵抗値、容量値)を設定してください。

電气的特性(指定のない場合は、 $T_a = -20 \sim 85$ 、 $V_{DD} = 2.0 \sim 5.5V$)

記号	項目	測定条件		規格値			単位	
				最小	標準	最大		
VOL	“L”出力電圧 P0、P1	VDD=5.0V	IOL=12mA			2.0	V	
			IOL=4.0mA			0.9		
		VDD=3.0V	IOL=6.0mA			0.9		
			IOL=2.0mA			0.6		
VOL	“L”出力電圧 P2、RESET	VDD=5.0V	IOL=5.0mA			2.0	V	
			IOL=1.0mA			0.6		
		VDD=3.0V	IOL=2.0mA			0.9		
VOL	“L”出力電圧 D0、D1	VDD=5.0V	IOL=30mA			2.0	V	
			IOL=10mA			0.9		
		VDD=3.0V	IOL=15mA			2.0		
			IOL=5.0mA			0.9		
VOL	“L”出力電圧 D2/C、D3/K	VDD=5.0V	IOL=15mA			2.0	V	
			IOL=5.0mA			0.9		
		VDD=3.0V	IOL=9.0mA			2.0		
			IOL=3.0mA			0.9		
I _{IH}	“H”入力電流 P0、P1、P2、RESET	Vi=VDD				1.0	μA	
I _{IH}	“H”入力電流 D0、D1、D2/C、D3/K	Vi=VDD				1.0	μA	
I _{IL}	“L”入力電流 P0、P1、P2	Vi=0V、P0、P1、P2プルアップ非選択		-1.0			μA	
I _{IL}	“L”入力電流 D0、D1、D2/C、D3/K	Vi=0V、D2/C、D3/Kプルアップ非選択		-1.0			μA	
IDD	電源電流	CPU動作時 (注1)	VDD=5.0V f(XIN)=4.0MHz	高速モード時	1.7	5.0	mA	
				中速モード時	1.3	3.9		
				低速モード時	1.1	3.3		
				デフォルトモード時	1.0	3.0		
			VDD=3.0V f(XIN)=2.0MHz	高速モード時	0.5	1.5		
				中速モード時	0.4	1.2		
				低速モード時	0.35	1.1		
				デフォルトモード時	0.3	0.9		
		RAMバックアップ時 (POF2命令実行時)	Ta=25			0.1	1.0	μA
			VDD=5.0V				10	
VDD=3.0V					6.0			
RPU	プルアップ抵抗 P0、P1、P2、D2/C、D3/K、RESET	Vi=0V	VDD=5.0V	30	60	150	k	
			VDD=3.0V	50	120	300		
VT+ - VT-	ヒステリシス INT、CNTR	VDD=5.0V			0.25		V	
		VDD=3.0V			0.25			
VT+ - VT-	ヒステリシス RESET	VDD=5.0V			1.2		V	
		VDD=3.0V			0.5			
f(RING)	オンチップオシレータクロック周波数 (注2)	VDD=5.0V		1.0	2.0	3.0	MHz	
		VDD=3.0V		0.5	1.0	1.8		

注1. A/D変換器を使用する場合は、A/D動作電流(I_{ADD})が加算されます。

注2. オンチップオシレータでの動作時、システムクロック周波数はオンチップオシレータクロックをレジスタMRで選択している分周比で分周された周波数になります。

A/Dコンバータ推奨動作条件（コンパレータモードを含む。指定のない場合は、 $T_a = -20 \sim 85$ ）

記号	項目	条件	規格値			単位
			最小	標準	最大	
V _{DD}	電源電圧	T _a =25	2.7		5.5	V
		T _a = -20 ~ 85	3.0		5.5	
V _{IA}	アナログ入力電圧		0		V _{DD} +2LSB	V
f(X _{IN})	発振周波数	V _{DD} =2.7 ~ 5.5V	高速モード時	0.1		MHz
			中速モード時	0.2		
			低速モード時	0.4		
			デフォルトモード時	0.8		

A/Dコンバータ特性（指定のない場合は、 $T_a = -20 \sim 85$ ）

記号	項目	測定条件	規格値			単位		
			最小	標準	最大			
-	分解能				10	bits		
-	直線性誤差	T _a =25、V _{DD} =2.7 ~ 5.5V			±2.0	LSB		
		T _a = -25 ~ 85、V _{DD} =3.0 ~ 5.5V						
-	微分非直線性誤差	T _a =25、V _{DD} =2.7 ~ 5.5V			±0.9	LSB		
		T _a = -25 ~ 85、V _{DD} =3.0 ~ 5.5V						
V _{OT}	ゼロトランジション電圧	V _{DD} =5.12V	10	20	30	mV		
		V _{DD} =3.072V	3	9	15			
V _{FST}	フルスケールトランジション電圧	V _{DD} =5.12V	5115	5125	5135	mV		
		V _{DD} =3.072V	3063	3069	3075			
I _{ADD}	A/D動作電流(注1)	V _{DD} =5.0V		0.3	0.9	mA		
		V _{DD} =3.0V		0.1	0.3			
T _{CONV}	A/D変換時間	f(X _{IN})=4.0MHz	高速モード時			46.5	μs	
			中速モード時					93.0
			低速モード時					186
			デフォルトモード時					372
-	コンパレータ分解能				8	bits		
-	コンパレータ誤差(注2)	V _{DD} =5.12V			±20	mV		
		V _{DD} =3.072V			±15			
-	コンパレータ比較時間	f(X _{IN})=4.0MHz	高速モード時			6.0	μs	
			中速モード時					12
			低速モード時					24
			デフォルトモード時					48

注1. A/D変換器使用時は、I_{DC}(電源電流)にI_{ADD}が加算されます。

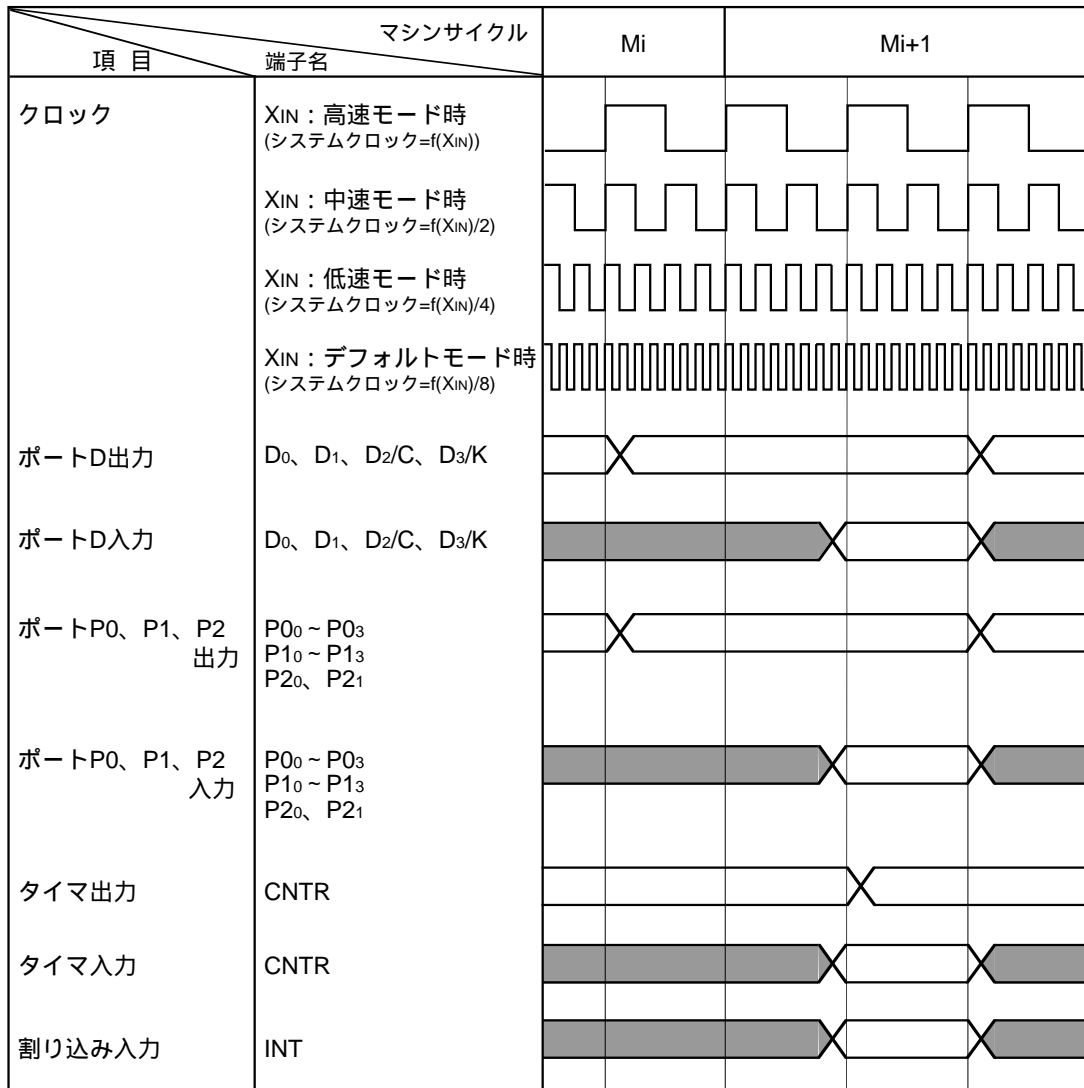
2. コンパレータモード時の理論値に対する誤差で、コンパレータレジスタの内容をnとした時、内蔵DAコンバータが発生する比較電圧V_{ref}の理論値は次式で求めることができます。

— 比較電圧V_{ref}の理論値 —

$$V_{ref} = \frac{V_{DD}}{256} \times n$$

n: レジスタADの値(n=0 ~ 255)

基本タイミング図



PROM内蔵版

マスクROM版に対して、PROMを内蔵しているマイクロコンピュータをPROM内蔵版といいます。またワンタイムPROMタイプのマイクロコンピュータ(ワンタイムPROM版)は、内蔵PROMへの書き込みが可能です。

PROM内蔵版はマスクROM版と同等の機能の他に、内蔵PROM書き込みのためのPROMモードをもっています。

表XA-1 . PROM内蔵版の型名一覧

型名	PROM容量 (×10ビット)	RAM容量 (×4ビット)	パッケージ	備考
M34506E4FP	4096語	256語	PRSP0020DA-A	ワンタイムPROM版 [ブランク出荷品]

(1) PROMモード

PROM内蔵版は、通常の動作モード以外にPROMモードをもちます。PROMモードは、内蔵PROMへの書き込み時及び内蔵PROMからの読み出し時に使用するモードです。

内蔵されているPROMへの操作(リード/プログラムなど)は、必要なコマンドコード、アドレス、データを少数のピンを使用してシリアル入出力で行います。PROMモードの選択は、図XA-2に示す結線をして電源(V_{DD})投入後、SDA(シリアルデータ入力ピン)、SCLK(シリアルクロック入力ピン)、PGM端子を'H'に設定し、その後V_{PP}端子に12Vを印加することにより行います。

PROMモードには、リード/プログラム/プログラムベリファイの3つのソフトウェアコマンドを用意しています。

シリアル通信は、クロック同期式、LSBファーストです。シリアルリード/プログラムなどを行う際は、専用シリアルプログラマを使用してください。

なお、シングルチップマイクロコンピュータ用シリアルプログラマ(シリアルプログラマ本体及びコントロールソフトウェアなど)については、「ルネサスマイコン開発環境ページ(<http://www.renesas.com/jp/tools>)」を参照してください。

(2) 取り扱い上の注意

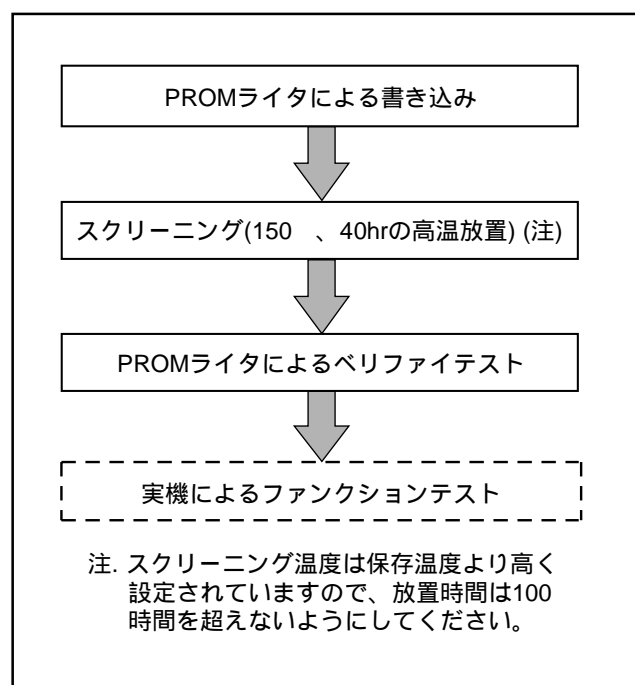
書き込みの際は高い電圧を使用しますので、過電圧がかからないように注意してください。特に電源の投入時は注意してください。

ワンタイムPROM版のブランク出荷品は、当社でのアセンブリ工程以降PROMの書き込みテスト及びスクリーニングを行っていません。書き込み以降の信頼性を向上させるため、図XA-1に示すフローで書き込み、テストを行った後に使用されることを推奨いたします。

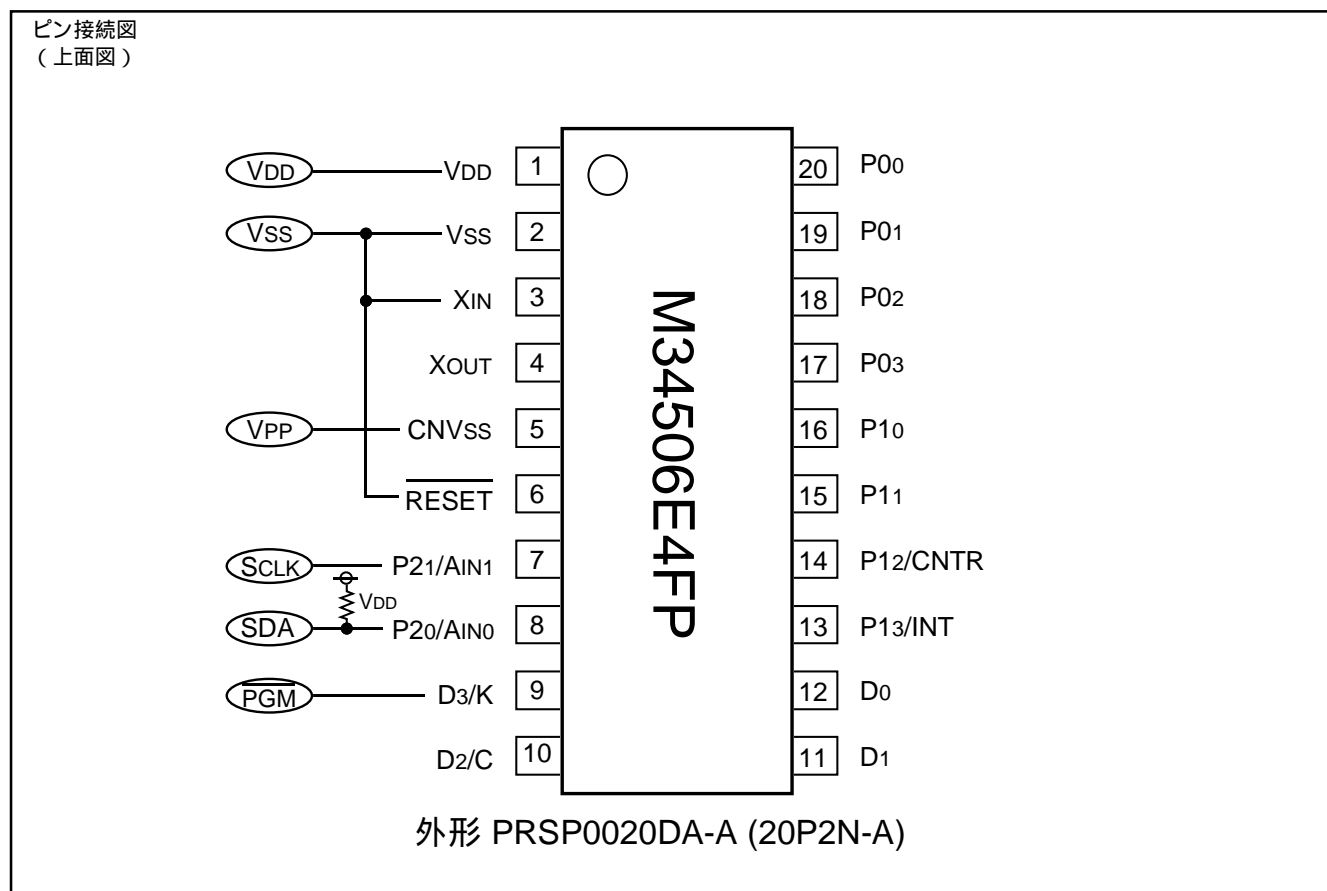
注 . ブランク出荷品 : 工場出荷時にPROMの内容が書き込まれていないもの

PROM内蔵版の型名一覧を表XA-1に、PROMモード時の端子結線図を図XA-2に示します。

なお、ワンタイムPROM版は、マスクROM版とピンコンパチブルです。

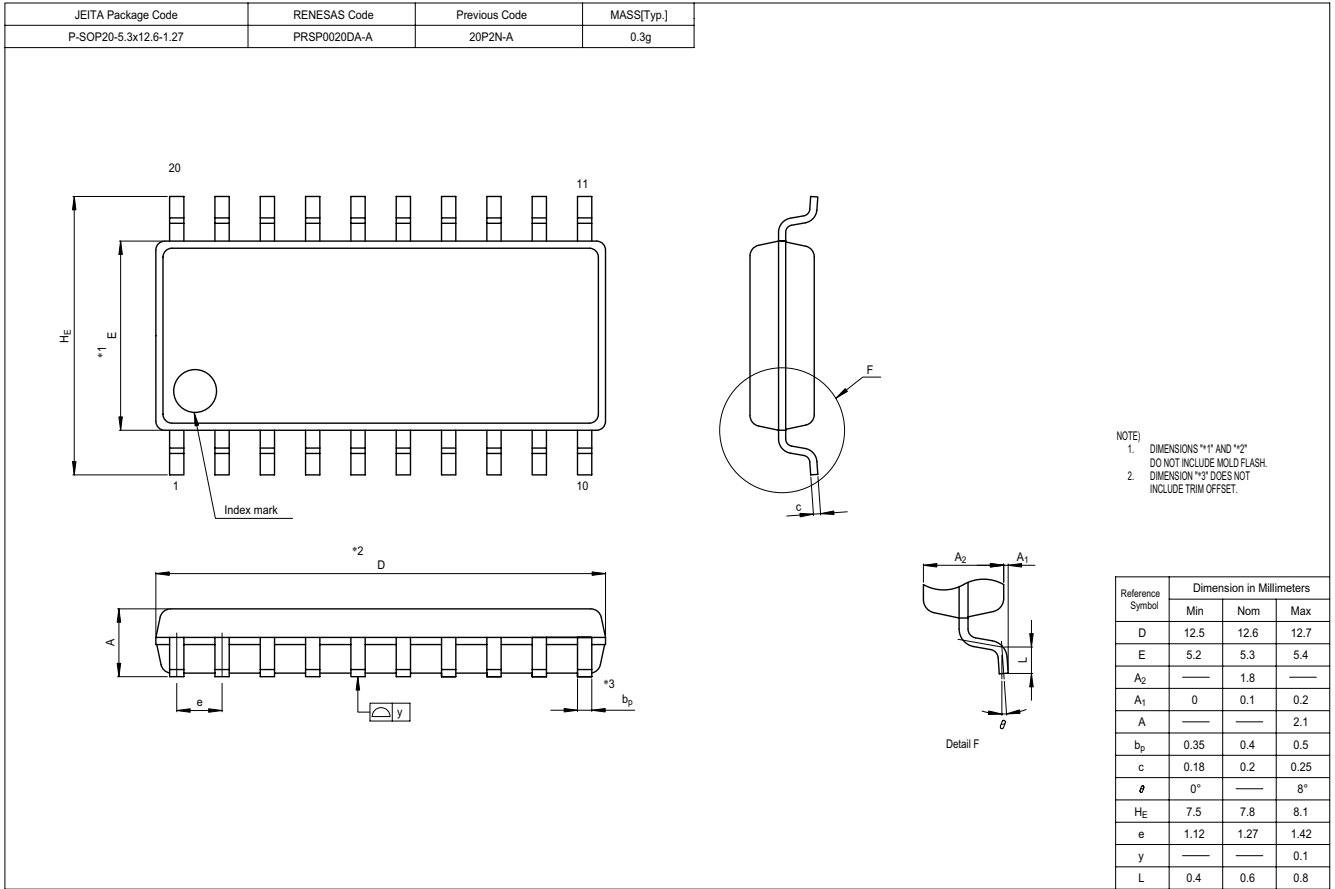


図XA-1 . ブランク出荷品の書き込み及びテスト



図XA-2 . PROM内蔵版ピン接続図・PROMモード時端子結線図

パッケージ寸法図



改訂履歴

4506 グループ データシート

Rev. No.	改訂内容	Rev. date
1.0	PDF ファイル初版発行	000711
1.1	P107 I _{IH} , I _{IL} の最大値 0 (誤) 削除 (計5カ所)	000717
1.2	P17 表BC-1 ページ数 改訂 32 (誤) 31 (正) P41 表WD-1 注4 「POF 命令あるいは」削除 P51 (17)外部クロック 「POF 命令、」削除 P59 EPOF 「POF 命令、」削除 P62 BML p, a 機械語:「C+p」追記 P64 EPOF 機能:「POF 命令、」削除、詳細説明:「POF 命令あるいは」削除 P100 EPOF 「POF 命令、」削除 P101 EPOF 「POF 命令あるいは」削除	000801
2.0	4506/4507 グループデータシートを分冊。 P11 ポートブロック図(3) P12/CNTR 端子のブロック図改訂 P27 図FB-2 タイマ2割り込み P12/CNTR 端子のブロック図改訂 P30 (8)注意事項 (9)注意事項 に番号を変更 (8)タイマ入出力端子(P12/CNTR) 新規追加 図FB-3 CNTR 入力時のカウントタイミング図 新規追加 P31 ウォッチドッグタイマ 全面改訂 P32 図FB-4 図FB-5、図FB-5 図FB-6に図番を変更。 図FB-6 NOP 命令追加、POF POF2 改訂 P50 図XB-2 POF POF2 改訂 P61 BL p, a, BLA p 機械語改訂 P62 BML p, a, BMLA p 機械語改訂 P76 TABP p 機械語改訂 P90 TABP p 機械語改訂 P92 BL p, a, BLA p, BML p, a, BMLA p 機械語改訂 P102 BL, BML, BLA, BMLA 第2語改訂 P103 BL, BML, BLA, BMLA 第2語改訂 P104 絶対最大定格 電源電圧値 改訂 P106 動作条件 MAP 新規追加	010615

改訂記録

4506 グループ データシート

Rev.	発行日	改訂内容	
		ページ	ポイント
3.00	2004.08.27	全ページ	用語統一（統一用語：オンチップオシレータ、A/D コンバータ）
		3	消費電流：条件表記 改訂
		4	端子の機能説明 $\overline{\text{RESET}}$ 説明追記
		24	図DD-8：説明 一部追記
		25	表FB-1：タイマ1、タイマ2の制御レジスタ 追記
		26	図FB-2：注5 追記
		30	説明 一部改訂
		31	図FB-5：「DI」命令 追記
		40	WD-1：ポートのレベルに関する記述および注4 改訂、注5 追記
		47	マスク化発注時に提示いただく資料 改訂
		49	図XB-3：追記
		51	(21)ワンタイムPROM版/マスクROM版、(22)電源電圧に関する注意 追記
		76	TABAD：詳細説明 改訂
99	TABAD：詳細説明 改訂		
3.01	2005.01.31	1、3	パッケージ型名 改訂
		29	タイマ1、タイマ2のカウント開始タイミングと動作開始時のカウント時間に関する注意 追記
		48	(10)タイマ1、タイマ2のカウント開始タイミングと動作開始時のカウント時間 追記
		111、112	パッケージ型名 改訂
		113	外形寸法図 改訂

株式会社 **ルネサス テクノロジ** 営業企画統括部 〒100-0004 東京都千代田区大手町2-6-2 日本ビル

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任は負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。



営業お問合せ窓口
株式会社ルネサス販売

<http://www.renesas.com>

本	社	〒100-0004	千代田区大手町2-6-2 (日本ビル)	(03) 5201-5350
京	支	〒212-0058	川崎市幸区鹿島田890-12 (新川崎三井ビル)	(044) 549-1662
西	支	〒190-0023	立川市柴崎町2-2-23 (第二高島ビル2F)	(042) 524-8701
札	支	〒060-0002	札幌市中央区北二条西4-1 (札幌三井ビル5F)	(011) 210-8717
東	支	〒980-0013	仙台市青葉区花京院1-1-20 (花京院スクエア13F)	(022) 221-1351
い	支	〒970-8026	いわき市平小太郎町4-9 (平小太郎ビル)	(0246) 22-3222
茨	支	〒312-0034	ひたちなか市堀口832-2 (日立システムプラザ勝田1F)	(029) 271-9411
新	支	〒950-0087	新潟市東大通1-4-2 (新潟三井物産ビル3F)	(025) 241-4361
松	支	〒390-0815	松本市深志1-2-11 (昭和ビル7F)	(0263) 33-6622
中	部	〒460-0008	名古屋市中区栄4-2-29 (名古屋広小路プレイス)	(052) 249-3330
浜	支	〒430-7710	浜松市板屋町111-2 (浜松アクタタワー10F)	(053) 451-2131
西	部	〒541-0044	大阪市中央区伏見町4-1-1 (明治安田生命大阪御堂筋ビル)	(06) 6233-9500
北	支	〒920-0031	金沢市広岡3-1-1 (金沢パークビル8F)	(076) 233-5980
広	支	〒730-0036	広島市中区袋町5-25 (広島袋町ビルディング8F)	(082) 244-2570
鳥	支	〒680-0822	鳥取市今町2-251 (日本生命鳥取駅前ビル)	(0857) 21-1915
九	支	〒812-0011	福岡市博多区博多駅前2-17-1 (ヒロカネビル本館5F)	(092) 481-7695
鹿	支	〒890-0053	鹿児島市中央町12-2 (明治安田生命鹿児島中央町ビル)	(099) 284-1748

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：カスタマサポートセンタ E-Mail: csc@renesas.com