

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

4286グループ SINGLE-CHIP 4-BIT CMOS MICROCOMPUTER

RJJ03B0248-0100
Rev.1.00
2008.08.06

概要

4286グループは、単機能リモートコントロール送信機用に開発された、ルネサスオリジナル4ビットシングルチップマイクロコンピュータです。各種搬送波を設定可能な8ビットタイマ(リロードレジスタ2本付き)1本、搬送波出力の自動制御可能な8ビットタイマ(リロードレジスタ付き)1本を内蔵しています。

4286グループは、異なる複数の品種があります。詳細については下記の表を参照してください。

特長

基本機械語命令	72
最小命令実行時間	2 μ s
(f(XIN)=4.0MHz、システムクロック=f(XIN)/2選択時)	
電源電圧	1.8 ~ 3.6V
サブレーチンネスティング	4レベル
タイマ	
タイマ1	8ビット
(リロードレジスタ、搬送波出力自動制御機能付き)	
タイマ2	8ビット
(リロードレジスタ2本、搬送波発生機能付き)	

キーオンウェイクアップ機能

(ポートD0 ~ D7, E0 ~ E2, G0 ~ G3)..... 15本
論理積演算機能(XOR, OR, AND)

RAM保持機能

入出力ポート

(ポートD, E, G, CARR)..... 16本
発振回路 セラミック共振

ウォッチドッグタイマ内蔵

パワーオンリセット回路内蔵

電圧低下検出回路

CLVD未実行時

リセット発生 : 1.5V(Ta=25 時)

リセット解除 : 1.7V(Ta=25 時)

CLVD実行時

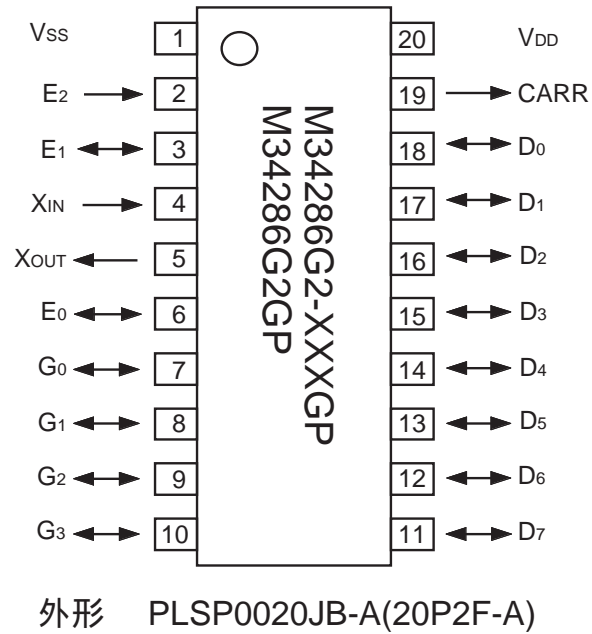
リセット発生/解除 : 1.7V(Ta=25 時)

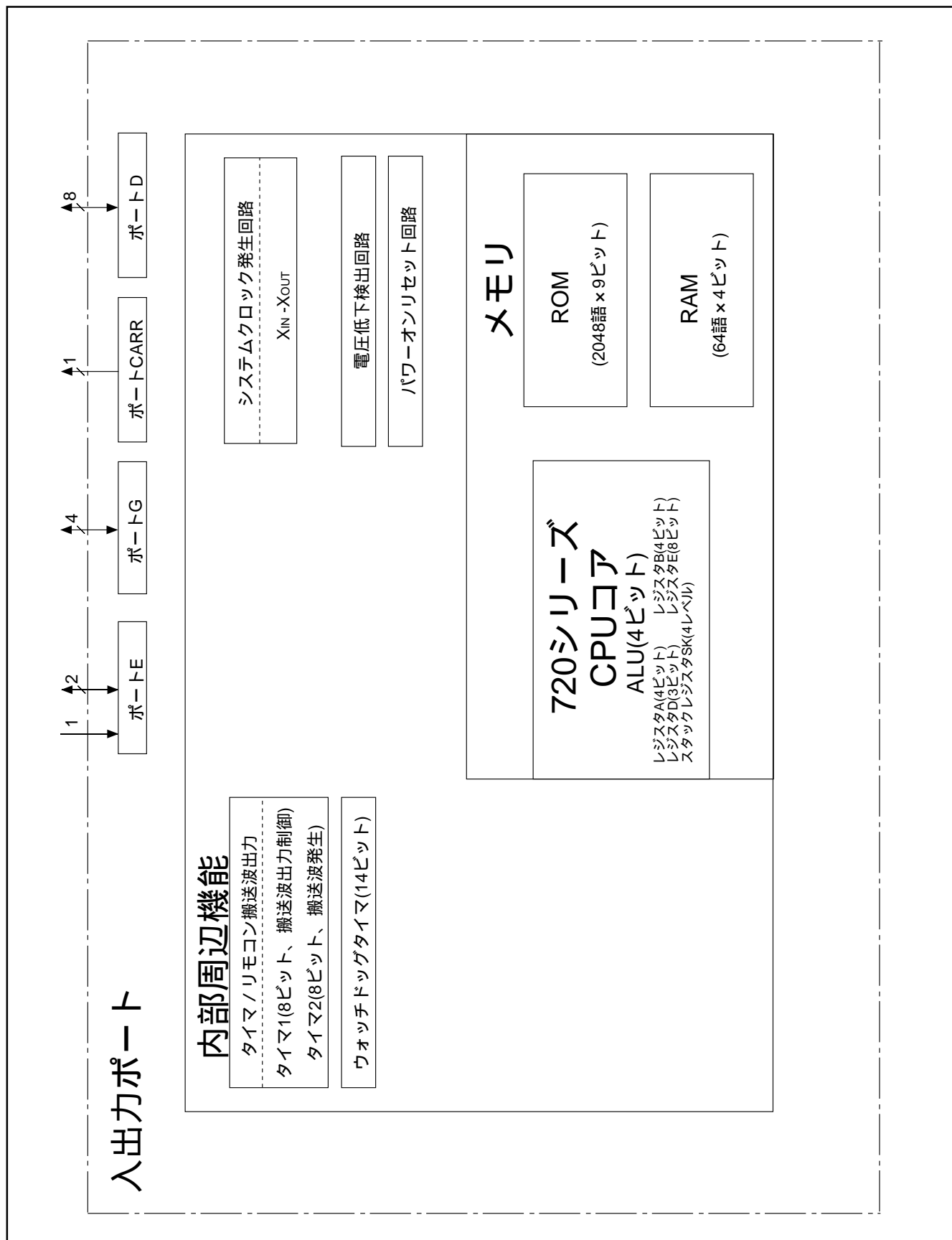
応用

民生用リモートコントロール送信機

型名	ROM容量 ($\times 9$ ビット)	RAM容量 ($\times 4$ ビット)	パッケージ	ROM種類
M34286G2--XXXGP	2048語	64語	PLSP0020JB-A(20P2F-A)	QzROM
M34286G2GP	2048語	64語	PLSP0020JB-A(20P2F-A)	QzROM(ブランク出荷品)

ピン接続図(上面図)





機能ブロック図

性能概要

項 目		性 能	
基本命令数		72	
最小命令実行時間		2.0 μ s ($f(XIN) = 4.0MHz$: システムクロック = $f(XIN)/2$: $VDD = 3.0V$)	
メモリ容量	ROM	2048語 \times 9ビット	
	RAM	64語 \times 4ビット	
入出力ポート	D0 ~ D7	入出力	1ビット \times 8, プルダウン, キーオンウェイクアップ機能付き
	E0 ~ E2	入出力	3ビット \times 1, プルダウン, キーオンウェイクアップ機能付き
	G0 ~ G3	入出力	4ビット \times 1, プルダウン, キーオンウェイクアップ機能付き
	CARR	出力	1ビット \times 1, CMOS出力
タイマ	タイマ1	8ビットタイマ, リロードレジスタ付き	
	タイマ2	8ビットタイマ, リロードレジスタ2本付き	
サブルーチンネスティング		4レベル(ただし, TABPp命令実行時は3レベル)	
素子構造		CMOSシリコンゲート	
パッケージ		20ピンプラスチックモールドLSSOP(PLSP0020JB-A(20P2F-A))	
動作周囲温度		- 40 ~ 85	
電源電圧		1.8 ~ 3.6V	
消費電流 (標準値)	動作時	400 μ A ($VDD = 3V$, $STCK = f(XIN)/8$, $f(XIN) = 4MHz$ 時)	
	RAMバックアップ時	0.1 μ A ($Ta = 25$ 、 $VDD = 3V$ 時)	

端子の機能説明

端 子 名	名 称	入 力 出 力	機 能
VDD	電 源	-	正電源電圧供給端子です。
VSS	接 地	-	GND端子です。
XIN	クロック入力	入 力	クロック発生回路の入出力端子です。
XOUT	クロック出力	出 力	XIN端子とXOUT端子の間にセラミック共振子を接続して使用します。 XIN端子とXOUT端子の間には、帰還抵抗を内蔵しています。
D0 ~ D7	入出力ポートD	入出力	各端子ごとに1ビットの入出力機能をもっています。 出力ラッチを"0"に設定すると入力可能状態になります。内蔵プルダウントランジスタをONにすると、"H"レベルセンスのキーオンウェイクアップ機能及びプルダウントランジスタが有効となります。 出力形式はPチャネルオープンドレインです。
E0 ~ E2	入出力ポートE	出 力	ポートEは2ビット(E0、E1)の出力機能をもっています。 出力形式はPチャネルオープンドレインです。
		入 力	ポートEは3ビットの入力機能をもっています。 ポートE0、E1は出力ラッチを"0"に設定すると入力可能状態になります。内蔵プルダウントランジスタをONにすると、"H"レベルセンスのキーオンウェイクアップ機能及びプルダウントランジスタが有効となります。ポートE2は入力専用ポートで、"H"レベルセンスのキーオンウェイクアップ機能及びプルダウントランジスタを内蔵しています。
G0 ~ G3	入出力ポートG	入出力	ポートGは4ビットの入出力機能をもっています。 出力ラッチを"0"に設定すると入力可能状態になります。出力形式はPチャネルオープンドレインです。"内蔵プルダウントランジスタをONにすると、"H"レベルセンスのキーオンウェイクアップ機能及びプルダウントランジスタが有効となります。
CARR	リモコン用 搬送波出力	出 力	リモコン送信用搬送波出力端子です。出力形式はCMOS回路です。

クロック及びサイクルの定義

システムクロック(STCK)

本製品を制御する基本クロックです。

システムクロックは分周命令を使用するかしないかで表UA-1のように選択できます。

CCK、CCK2、CCK4命令は一回のみ実行可能です。いずれか一つの命令を実行後、同じ命令または別の分周命令を実行してもNOP動作となります。

なお、RAMバックアップモードから復帰時、システムクロックが初期状態($f(XIN)/8$)に戻ります。

マシンサイクル

命令の実行に要する基準周期です。

インストラクションクロック(INSTCK)

CPUを制御する基準クロックです。

インストラクションクロックはシステムクロックを4分周した信号で、1周期で1マシンサイクルの期間を生成します。

表 UA-1 . システムクロックの選択

分周命令	システムクロック	インストラクションクロック
使用しないとき	$f(XIN)/8$	$f(XIN)/32$
CCK命令使用時	$f(XIN)$	$f(XIN)/4$
CCK2命令使用時	$f(XIN)/2$	$f(XIN)/8$
CCK4命令使用時	$f(XIN)/4$	$f(XIN)/16$

ポート機能一覧

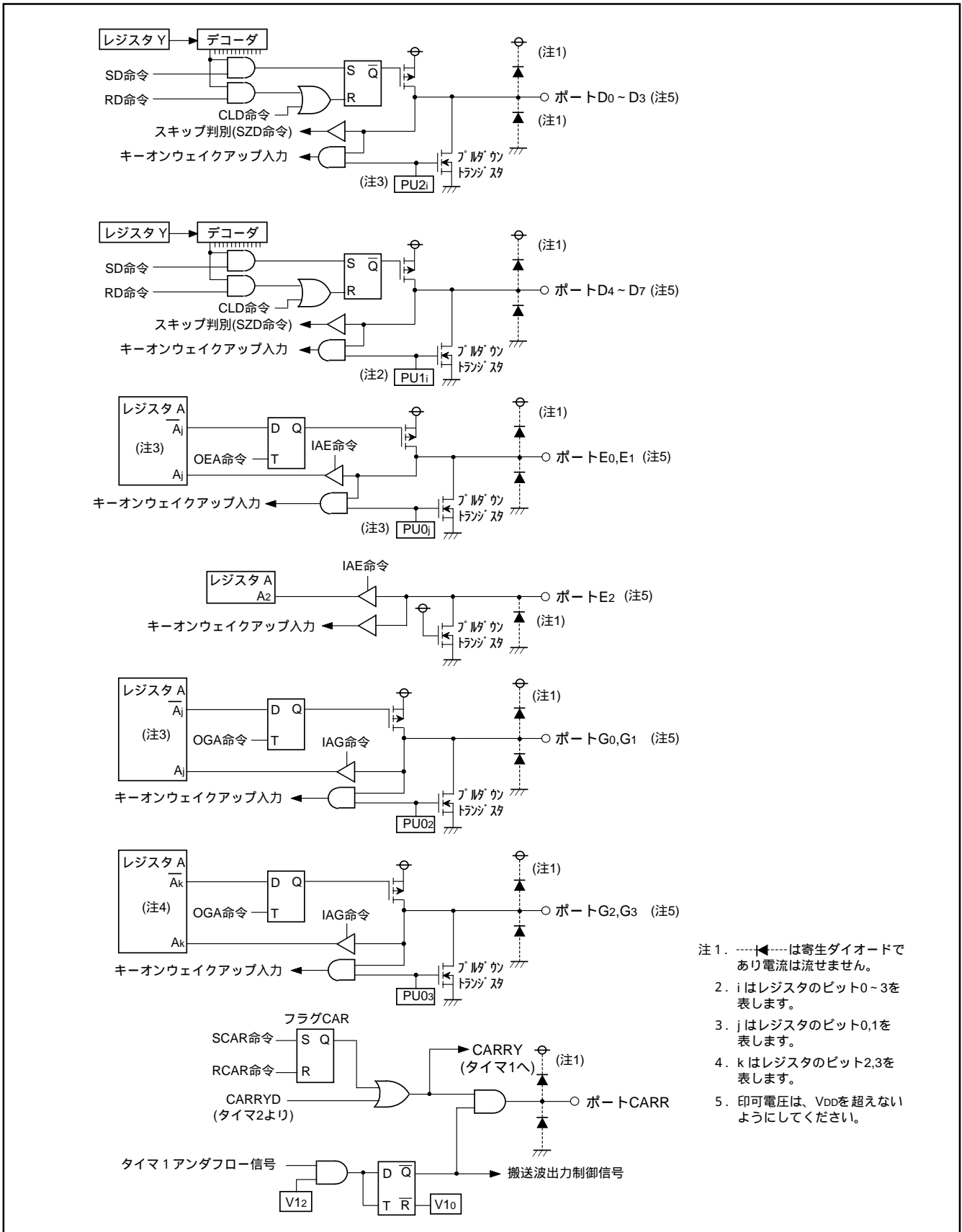
ポート名	端子名	入力/出力	出力形式	制御単位	制御命令	制御レジスタ	特記事項
ポートD	D0 ~ D7	入出力 (8本)	Pチャンネル オープン ドレイン	1ビット	SD RD CLD SZD	PU1 PU2	プルダウン機能及び キーオンウェイクアップ機能付き (ソフトウェアで切り替え可能)
ポートE	E0 E1	入出力 (2本)	Pチャンネル オープン ドレイン	出力 2ビット	OEA IAE	PU0	プルダウン機能及び キーオンウェイクアップ機能付き (ソフトウェアで切り替え可能)
	E2	入力 (1本)		入力 3ビット	IAE		
ポートG	G0 ~ G3	入出力 (4本)	Pチャンネル オープン ドレイン	4ビット	OGA IAG	PU0	プルダウン機能及び キーオンウェイクアップ機能付き (ソフトウェアで切り替え可能)
ポート CARR	CARR	出力 (1本)	CMOS	1ビット	SCAR RCAR		

使用しない端子の処理

端子名	処理方法	使用条件
D0 ~ D7	開放(出力ラッチを"1")	プルダウントランジスタOFF
	開放(出力ラッチを"0")	
	VDDに接続	プルダウントランジスタOFF
E0, E1	開放(出力ラッチを"1")	プルダウントランジスタOFF
	開放(出力ラッチを"0")	
	VDDに接続	プルダウントランジスタOFF
E2	開放	
	VSSに接続	
G0 ~ G3	開放(出力ラッチを"1")	プルダウントランジスタOFF
	開放(出力ラッチを"0")	
	VDDに接続	プルダウントランジスタOFF
CARR	開放	

(VDD端子及びVSS端子に接続する場合の注意事項)

- ・使用しない端子は、ノイズの伝搬を避けるためにできる限り短く、太い配線で処理してください。



図UA-1. ポートブロック図

機能ブロック動作説明

CPU

(1) 4ビット論理演算ユニット (ALU)

ALUは4ビットの演算 - 加算、比較、ビット処理など - を行うユニットです。

(2) レジスタA及びキャリフラグ (CY)

レジスタAは、演算、転送、交換、入出力などのデータ処理の中心となる4ビットのレジスタです。

フラグCYはAMC命令の実行時に桁上がりが発生すると「1」にセットされます(図BA-1)。

なお、A n命令及びAM命令を実行しても、フラグCYの内容は変化しません。また、RAR命令の実行により、A0の値がフラグCYに格納されます(図BA-2)。

フラグCYはSC命令で「1」にセットされ、RC命令で「0」にクリアされます。

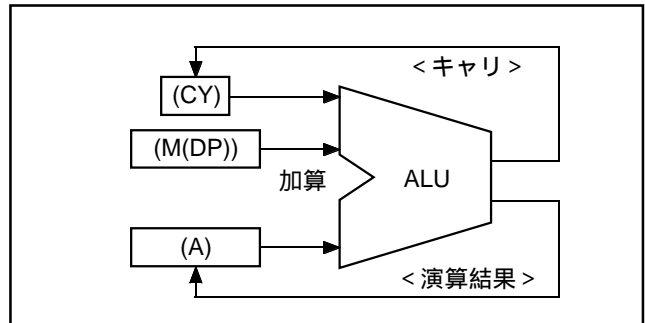
(3) レジスタB及びE

レジスタBは4ビットで構成され、4ビットデータの一時記憶に、又はレジスタAと組み合わせて8ビットデータの転送に使用します。

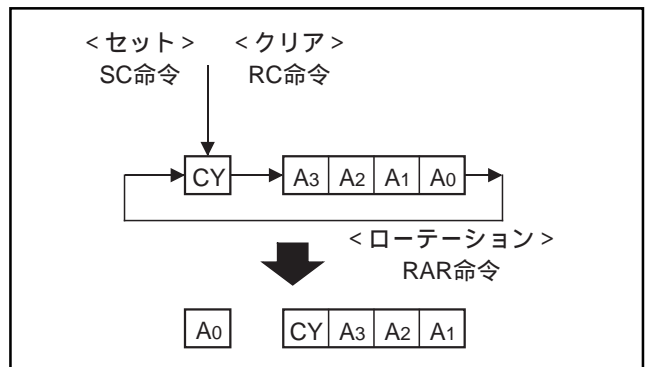
レジスタEは8ビットで構成され、レジスタBを上位4ビット、レジスタAを下位4ビットとする8ビットデータの転送に使用します(図BA-3)。

(4) レジスタD

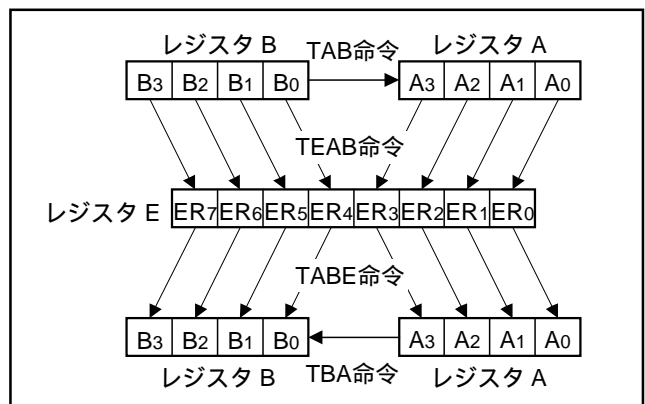
レジスタDは3ビットで構成され、レジスタAと組み合わせて7ビットの番地を格納し、TABP p命令、BLA p命令、及びBMLA p命令の実行時に指定ページ内のポインタとして使用します(図BA-4)。



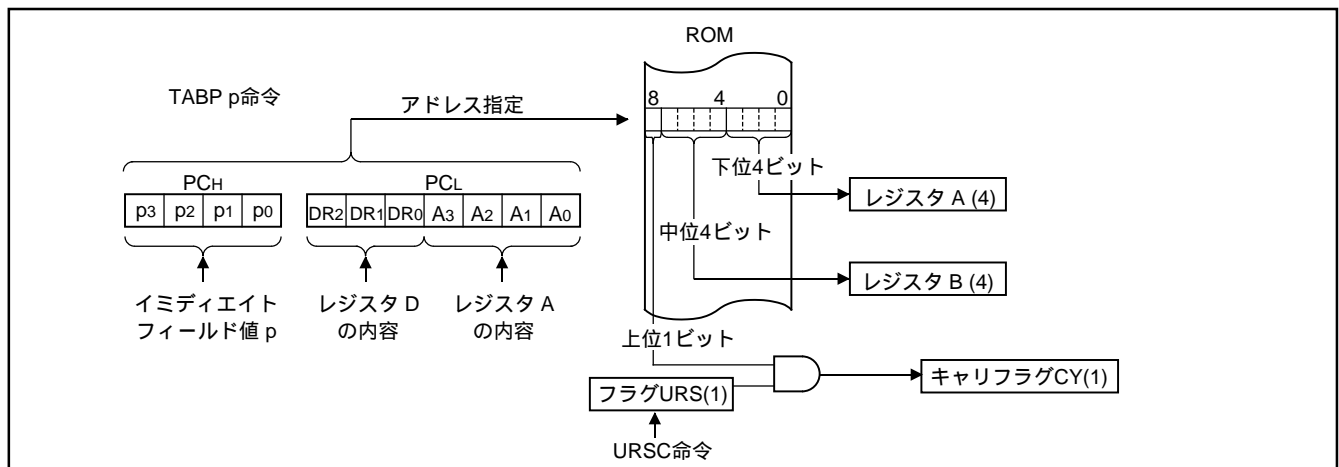
図BA-1 . AMC命令実行例



図BA-2 . RAR命令実行例



図BA-3 . レジスタA, BとレジスタE



図BA-4 . TABP p命令実行例

(5) 最上位ROMコード参照許可フラグ(URS)

フラグURSは、TABP p命令実行時にROMコードの上位1ビット(ビット8)の内容を参照するかどうかを制御します。フラグURSが“0”の場合、TABP p命令を実行してもROMコードの上位1ビットの内容を参照しませんが、“1”の場合には、ROMコードの上位1ビットの内容をフラグCYにセットします(図BA-4)。

フラグURSのリセット解除後及びRAMバックアップモードからの復帰後の状態は“0”です。URSC命令で“1”にセットできますが、“0”にクリアできません。

(6) スタックレジスタSK及びスタックポインタ(SP)

レジスタSKは、サブルーチン呼び出し、又はテーブル参照命令(TABP p)を実行するとき使用する4段の11ビットレジスタです。分岐直前のプログラムカウンタの内容をもとのルーチンに戻るまでの間、一時的に記憶します。

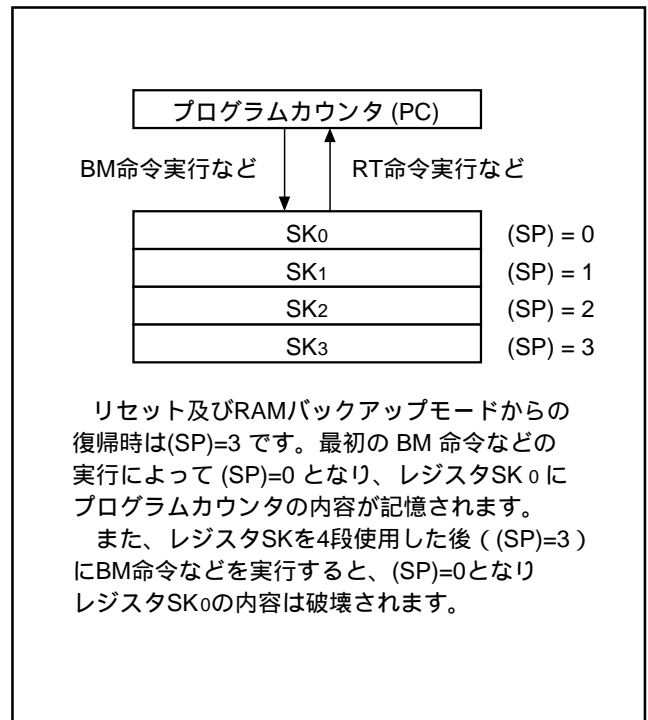
レジスタSKは4段で構成されているため、サブルーチンは4レベルまで使用できます。しかし、テーブル参照命令実行時にも、レジスタSKを1段使用するため、これらの処理を併用する場合はその合計が4レベルを超えないように注意してください。4レベルを超えた場合、レジスタSKの内容は破壊されます。

なお、レジスタSKのネスティングは、2ビットで構成されるスタックポインタ(SP)によって自動的に指定されます。

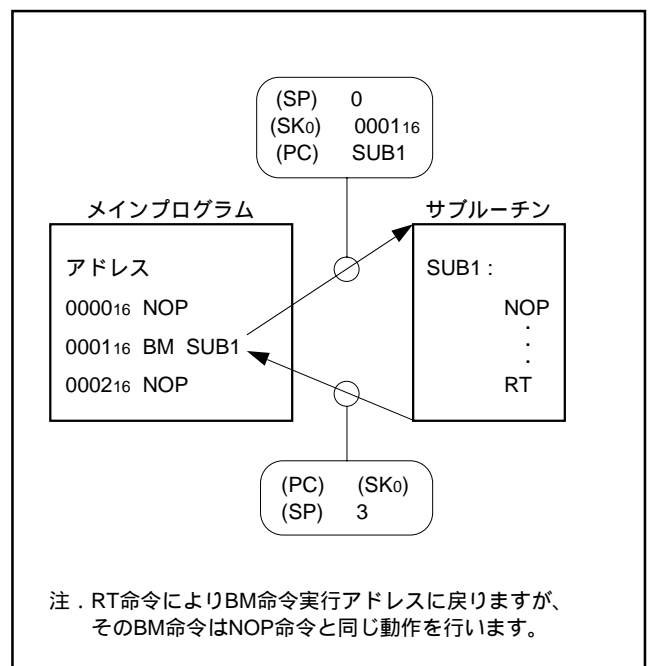
図BA-5にレジスタSKの構成を、図BA-6にサブルーチン呼び出し時の動作例を示します。

(7) スキップフラグ

スキップフラグは、条件スキップ命令及び連続記述スキップ命令用のスキップ判定を制御するフラグです。スキップが生じた場合、次の命令を無効にするのみで、プログラムカウンタの内容+2を実行するわけではありません。したがって、スキップが生じても生じなくてもサイクル数は変化しません。ただし、TABP p、RT、RTS命令がスキップされた場合、サイクル数は“1”となります。



図BA-5. スタックレジスタSKの構成



図BA-6. サブルーチン呼び出し時の動作例

(8)プログラムカウンタ(PC)

プログラムカウンタはROMアドレス(ページ及び番地)を指定するカウンタで、ROMに格納されている命令の読み出しシーケンスを決定します。

プログラムカウンタは2進カウンタで、命令を一つ実行することに命令バイト数を+1します。

ただし、分岐命令、サブルーチン呼び出し命令、リターン命令、及びテーブル参照命令(TABP p)実行時には指定された番地の値になります。

プログラムカウンタは、ROMのページを指定するPCH(最上位ビット~ビット7)とページ内の番地を指定するPCL(ビット6~ビット0)に分かれており、各ページの最終番地(127番地)までくると次のページの0番地を指定します(図BA-7)。

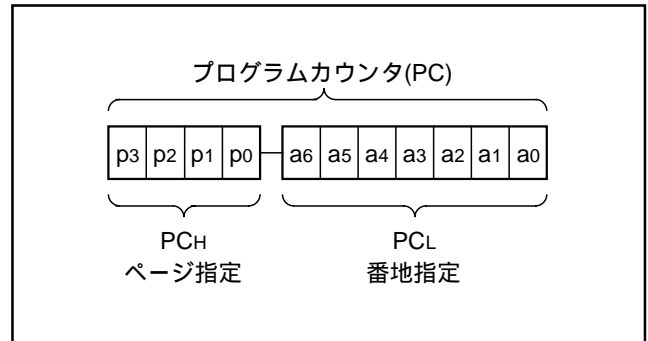
なお、PCHが内蔵ROMの最終ページより後のページを指定しないように注意してください。

(9)データポインタ(DP)

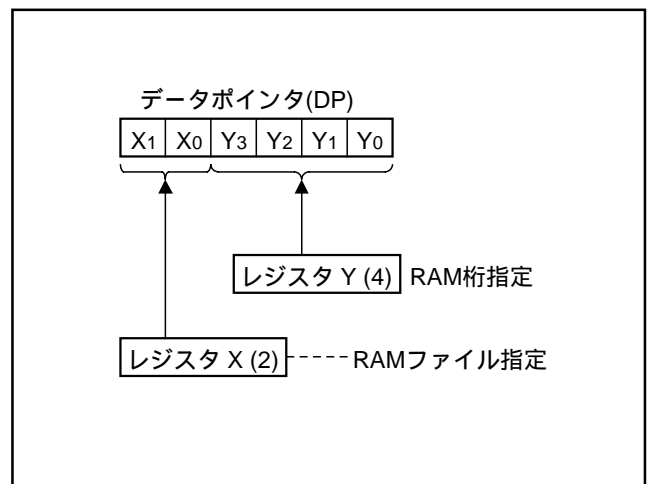
データポインタはRAMのアドレスを指定するレジスタで、レジスタX、Yで構成されています(図BA-8)。このうち、レジスタXはRAMのファイルを、レジスタYはRAMの桁を指定します。

なお、レジスタYはポートDのビット位置指定にも使用します。ポートDを使用する際は、必ずレジスタYにポートDのビット(ピン位置)を設定し、SD、RD、SZD命令を実行してください。

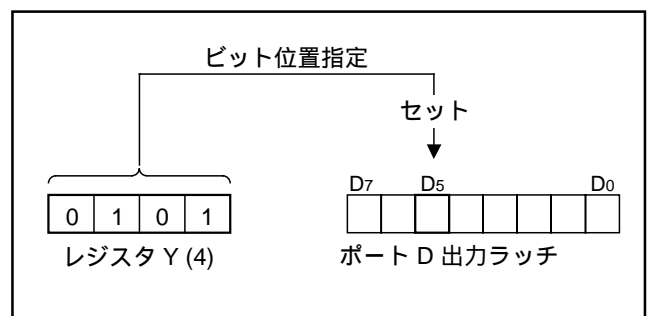
図BA-9にSD命令実行例を示します。



図BA-7 . プログラムカウンタ(PC)の構成



図BA-8 . データポインタ(DP)の構成



図BA-9 . SD命令実行例

プログラムメモリ(ROM)

プログラムメモリは、1語が9ビットで構成されており、128語(0~127番地)ごとにページという単位で分けられています。

2ページ(0100₁₆~017F₁₆)はサブルーチン呼び出しのための特殊なページです(図BC-1)。このページに書き込まれたサブルーチンは、一語命令(BM命令)で任意のページから呼び出すことができます。なお、2ページから他のページにわたって書き込まれたサブルーチンでも、その先頭が2ページにあればBM命令で呼び出すことができます。

また、すべてのアドレスのROMパターンをTABP p命令によりデータ領域として使用できます。

表BC-1 . ROM容量とページ数

型名	ROM容量 (×9ビット)	ページ数
M34286G2	2048語	16 (0~15)

データメモリ(RAM)

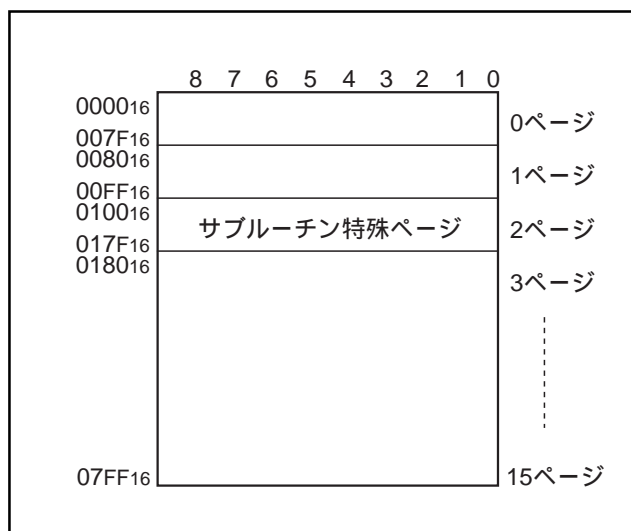
RAMは1語が4ビットで構成されていますが、SB j , RB j , SZB j命令により、全メモリ領域に対して1ビット単位で処理できます。

RAMの番地は、レジスタX , Yで構成されるデータポイントで指定します。RAMをアクセスする命令を実行するときには、必ずデータポイントに値を設定してください。

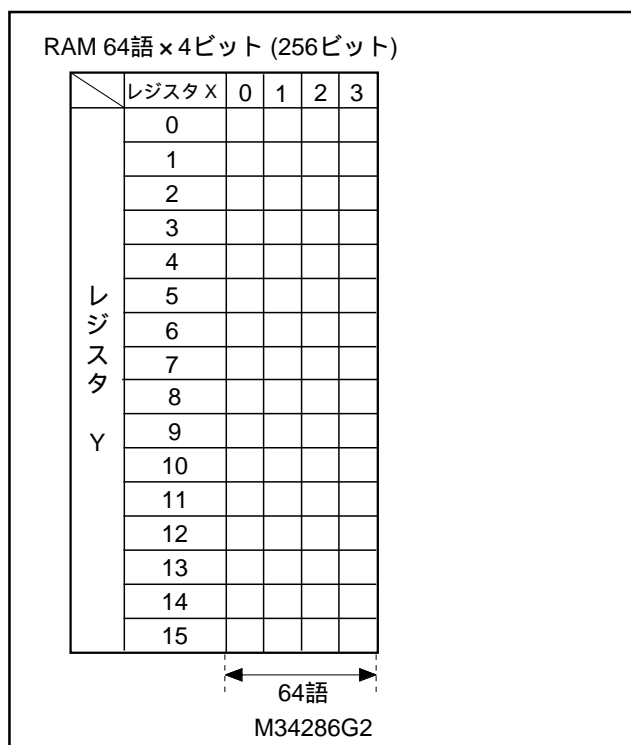
表BD-1にRAM容量、図BD-1にRAMマップを示します。

表BD-1 . RAM容量

型名	RAM容量
M34286G2	64語×4ビット(256ビット)



図BC-1 . M34286G2のROMマップ



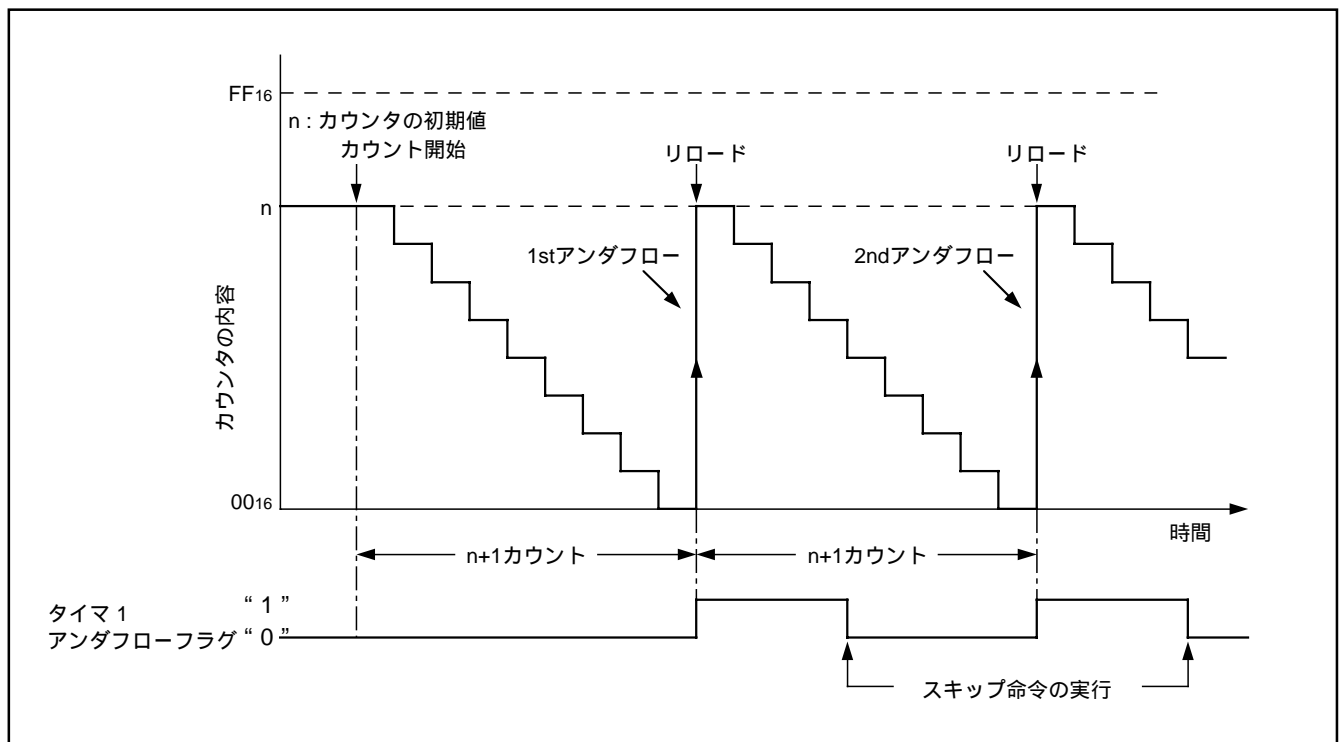
図BD-1 . RAMマップ

タイマ

本製品が内蔵するタイマは、プログラマブルタイマです。

プログラマブルタイマ

プログラマブルタイマは分周比を設定できるタイマで、リロードレジスタをもちます。設定値 n からダウンカウントを開始し、アンダフローする($n+1$ カウントする)とタイマ1アンダフローフラグフラグを“1”にセットし、また新たにリロードレジスタからデータがリロードされカウントを続行します(オートリロード機能)。



図FB-1. オートリロード機能

本製品のタイマは以下の回路で構成されています。

タイマ1: 8ビットプログラマブルタイマ

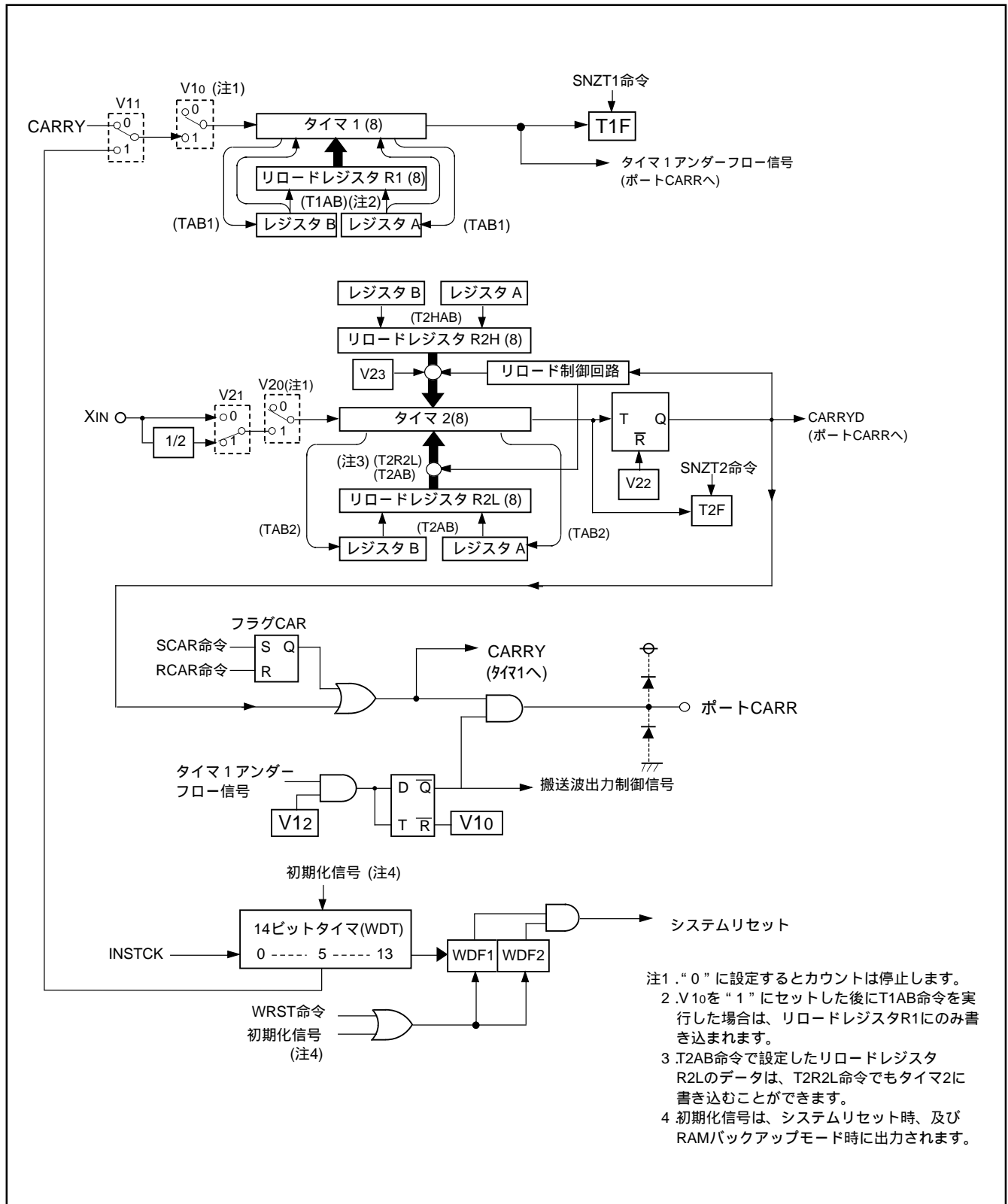
タイマ2: 8ビットプログラマブルタイマ

タイマ1、タイマ2は、タイマ制御レジスタV1、V2で制御できます。

以下、各機能について説明します。

表FB-1. タイマの機能一覧

回路名	構成	カウントソース	分周比	出力信号の用途	制御
タイマ1	8ビットプログラマブルバイナリダウンカウンタ	・搬送波出力 (CARRY) ・ウォッチドッグタイマのビット5	1 ~ 256	・搬送波出力制御	V1
タイマ2	8ビットプログラマブルバイナリダウンカウンタ	・ $f(XIN)$ ・ $f(XIN)/2$	1 ~ 256	・搬送波出力	V2
14ビットタイマ	14ビット固定分周	・インストラクションクロック	16384	・ウォッチドッグタイマ ・タイマ1カウントソース	



- 注1 . "0" に設定するとカウントは停止します。
- 2 . V10を "1" にセットした後にT1AB命令を実行した場合は、リロードレジスタR1にのみ書き込まれます。
- 3 . T2AB命令で設定したリロードレジスタR2Lのデータは、T2R2L命令でもタイマ2に書き込むことができます。
- 4 初期化信号は、システムリセット時、及びRAMバックアップモード時に出力されます。

図FB-2 . タイマの構成

表FB-2. タイマ制御レジスタV1

タイマ制御レジスタV1		リセット時：0002	RAMバックアップ時：0002	W
V12	搬送波出力自動制御ビット	0	タイマ1による自動出力制御無効	
		1	タイマ1による自動出力制御有効	
V11	タイマ1カウントソース選択ビット	0	搬送波出力(CARRY)	
		1	ウォッチドッグタイマ(WDT)のビット5	
V10	タイマ1制御ビット	0	停止(タイマ1状態保持)	
		1	動作	

注：“W”は書き込み可を表します。

表FB-3. タイマ制御レジスタV2

タイマ制御レジスタV2		リセット時：00002	RAMバックアップ時：00002	W
V23	搬送波のH'期間拡張ビット	0	“H'期間の拡張機能無効	
		1	“H'期間の拡張機能有効(V22=“1”選択時)	
V22	搬送波発生機能制御ビット	0	搬送波発生機能無効	
		1	搬送波発生機能有効	
V21	タイマ2カウントソース選択ビット	0	f(XIN)	
		1	f(XIN)/2	
V20	タイマ2制御ビット	0	停止(タイマ2状態保持)	
		1	動作	

注：“W”は書き込み可を表します。

(1) タイマ関連の制御レジスタ

タイマ制御レジスタV1

レジスタV1は、タイマ1のカウントソース及びタイマ1によるポートCARRの搬送波出力の自動制御機能を制御します。このレジスタの内容は、TV1A命令でレジスタAを介して設定してください。

タイマ制御レジスタV2

レジスタV2は、タイマ2のカウントソース及びタイマによる搬送波発生機能を制御します。このレジスタの内容は、TV2A命令でレジスタAを介して設定してください。

(2) 注意事項

タイマを使用する際は、以下の点に注意してください。

カウントソースに関する注意

タイマ1、2のカウントソースを切り替える場合は、必ず各タイマのカウントを停止させた後、カウントソースを切り替えてください。

タイマカウント値の読み出しに関する注意

タイマ1、2からデータを読み出す場合は、まず各タイマのカウントを停止させた後、データ読み出し命令(TAB1、TAB2)を実行してください。

ウォッチドッグタイマ(WDT)に関する注意

WDTを有効に機能させるため、WRST命令を実行する箇所には十分な注意をしてください。

リロードレジスタR1への書き込みに関する注意

タイマ1動作中にリロードレジスタR1にデータを書き込む場合は、必ずタイマ1アンダフローと重ならないタイミングでデータを書き込んでください。

タイマ1カウント動作に関する注意

タイマ1のカウントソースにウォッチドッグタイマ(WDT)のビット5を選択すると、タイマ1の動作開始からタイマ1アンダフローまでの期間に、最大で±64μs(最小命令実行時間：2.0μs時)の誤差が発生します。この誤差を考慮に入れてプログラムを設定してください。

タイマ2の停止に関する注意

タイマ2を停止させる場合には、必ずタイマ2アンダフローと重ならないタイミングで停止させてください。

リロードレジスタR2Hへの書き込みに関する注意

タイマ2動作中にリロードレジスタR2Hにデータを書き込む場合は、必ずタイマアンダフローと重ならないタイミングでデータを書き込んでください。

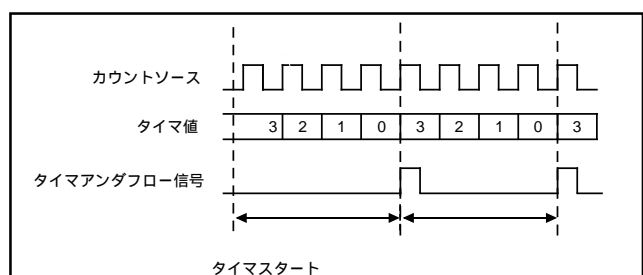
タイマ2の搬送波出力機能に関する注意

搬送波のH'期間拡張機能を有効選択時には、リロードレジスタR2Hに書き込むデータは“1”以上を設定してください。

タイマ1、タイマ2のカウント開始タイミングと動作開始時のカウント時間に関する注意

タイマ1、2は動作開始(図FB-3)後、カウントソース立ち上がり後の立ち上がり(図FB-3)からカウントを開始します。

タイマおよびカウントソースの動作開始タイミングによって、カウント開始後、最初のアンダフローまでの時間(図FB-3)は、以降のアンダフロー間の時間(図FB-3)と異なります。



図FB-3. タイマカウント開始タイミングと動作開始時のカウント時間(T1、T2)

(3) タイマ1

タイマ1は8ビットのバイナリダウンカウンタで、タイマ1リロードレジスタR1をもっています。

停止時には、T1AB命令でタイマ1とリロードレジスタR1に同時にデータを設定できます。動作時には、T1AB命令でリロードレジスタR1だけにデータを設定できます。

動作時にリロードレジスタR1に次のカウントデータを設定する場合は、必ずタイマ1がアンダフローする前にデータを設定してください。

タイマ1にデータを設定した後、レジスタV1のビット1でカウントソースを選択し、レジスタV1のビット0を“1”に設定すると、タイマ1はカウント動作を開始します。

カウント開始後、タイマ1はアンダフローする(タイマ1の内容が“0”になった後、次のカウントパルスが入力される)と、タイマ1アンダフローフラグ(T1F)を“1”にセットし、新たにリロードレジスタR1からデータをリロードしカウントを続行します(オートリロード機能)。

リロードレジスタR1の設定値をnとすると、タイマ1はカウントソースの信号をn+1分周します(n=0~255)。

レジスタV1のビット2を“1”に設定すると、タイマ1のアンダフローごとに、ポートCARRの搬送波出力許可期間/禁止期間を交互に発生させることができます(図FB-4)。

タイマ1からはレジスタA、Bにデータを読み出すことができます。データを読み出す場合は、カウントを停止させた後、TAB1命令を実行してください。

(4) タイマ2

タイマ2は8ビットのバイナリダウンカウンタで、タイマ2リロードレジスタR2H、R2Lをもっています。

タイマ2とリロードレジスタR2Lには、T2AB命令で同時にデータを設定できます。T2AB命令で設定したリロードレジスタR2Lの内容は、T2R2L命令でタイマ2に再設定することができます。リロードレジスタR2Hには、T2HAB命令でデータを設定することができます。

タイマ2にデータを設定した後、レジスタV2のビット1でカウントソースを選択、ビット2で搬送波発生機能の有効/無効を選択(搬送波発生機能の有効選択時には、ビット3で搬送波の“H”期間拡張機能の有効/無効を選択する)し、ビット0を“1”にセットするとタイマ2はカウント動作を開始します。

搬送波発生機能の有効選択時(V22=“0”)には、カウント開始後、タイマ2はアンダフローする(タイマ2の内容が“0”になった後、次のカウントパルスが入力される)と、タイマ2アンダフローフラグ(T2F)を“1”にセットし、新たにリロードレジスタR2Lからデータをリロードしカウントを続行します(オートリロード機能)。

リロードレジスタR2Lの設定値をnとすると、タイマ2はカウントソースの信号をn+1分周します(n=0~255)。

搬送波発生機能の有効選択時(V22=“1”)には、リロードレジスタR2Lに設定した“L”期間とリロードレジスタR2Hに設定した“H”期間をもつ搬送波を出力することができます(図FB-5)。

搬送波の“L”期間のカウント開始後、タイマ2はアンダフローすると、タイマ2アンダフローフラグ(T2F)を“1”にセットし、新たにリロードレジスタR2Hから搬送波の“H”期間データをリロードしてカウントを続行し、オートリロード後再びアンダフローすると、タイマ2アンダフローフラグを“1”にセットし、新たにリロードレジスタR2Lから搬送波の“L”期間データをリロードしてカウントを続行します。その後、アンダフローするごとにリロードレジスタR2H、R2Lから交互にデータをリロードします。

リロードレジスタR2Hの設定値をnとすると、搬送波の“H”期間は、

“H”期間拡張機能の有効選択時(V23=“0”)

カウントソース × (n+1)、n=0~255

“H”期間拡張機能の有効選択時(V23=“1”)

カウントソース × (n+1.5)、n=1~255

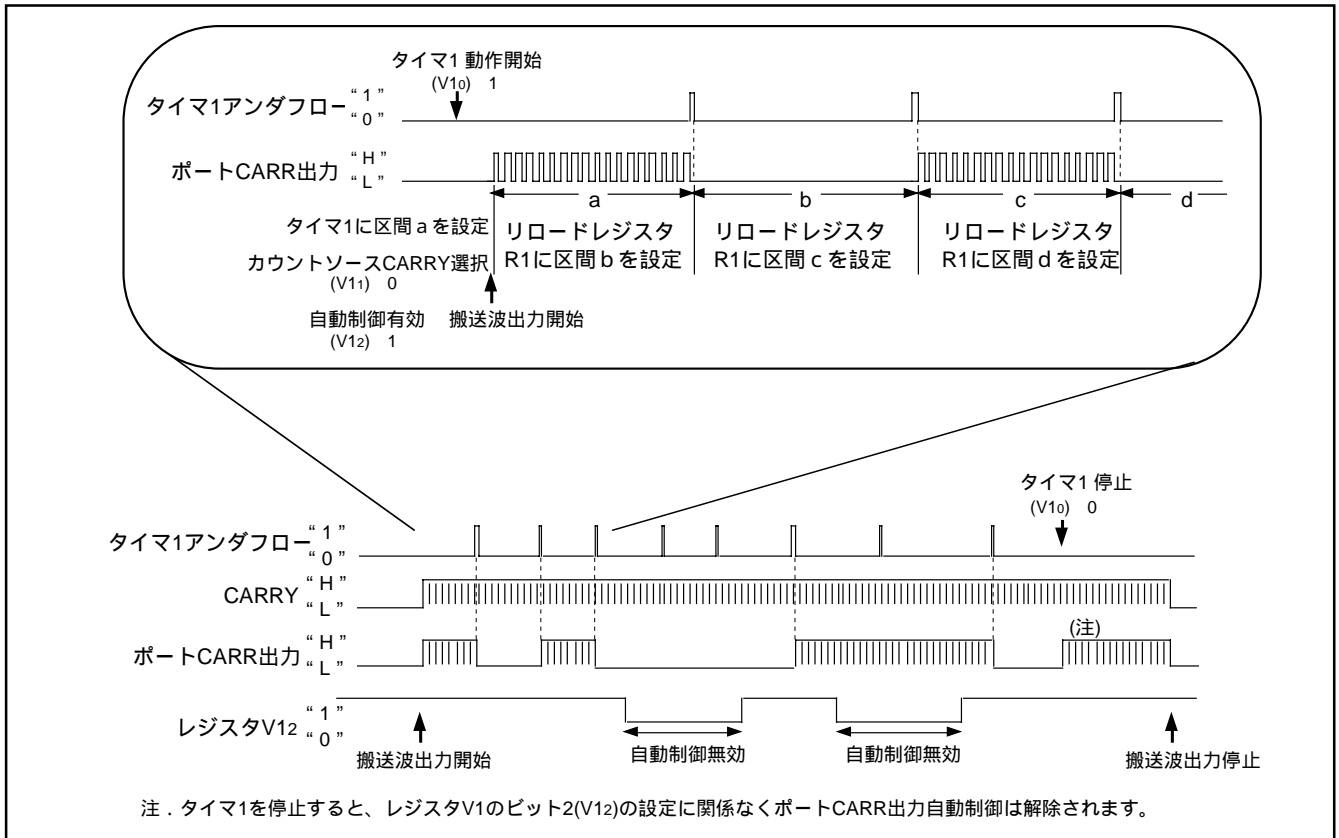
リロードレジスタR2Lの設定値をmとすると、搬送波の“L”期間は、カウントソース × (m+1)、m=0~255となります。タイマ2からはレジスタA、Bを介してデータを読み出すことができます。データを読み出す場合には、カウントを停止させた後TAB2命令を実行してください。

(5) タイマアンダフローフラグ(T1F、T2F)

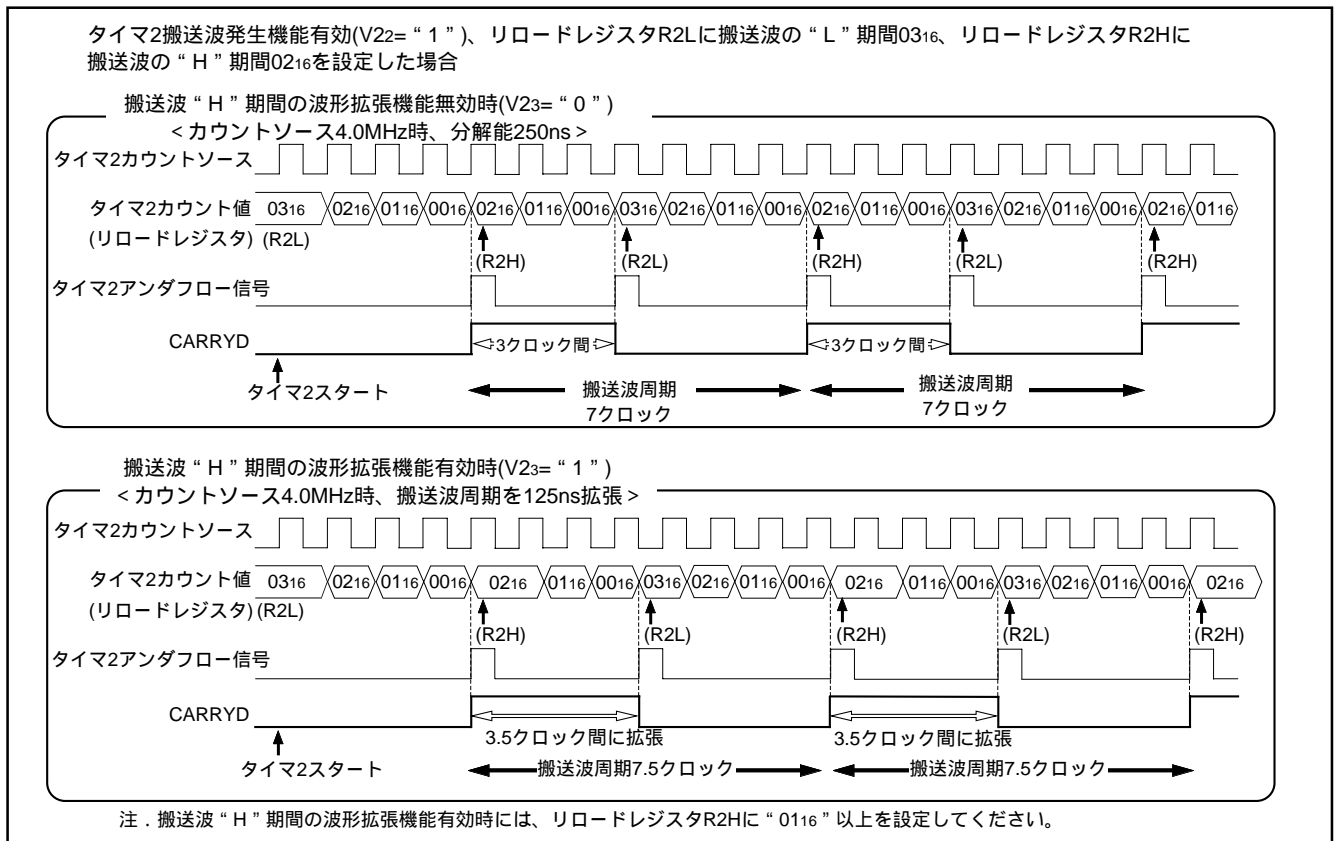
フラグT1F、T2Fはタイマのアンダフロー時に“1”にセットされます。

フラグT1F、T2Fの状態は、スキップ命令の実行(SNZZ1命令、SNZZ2命令)により確認できます。

フラグT1F、T2Fは、スキップ命令を実行すると“0”にクリアされます。



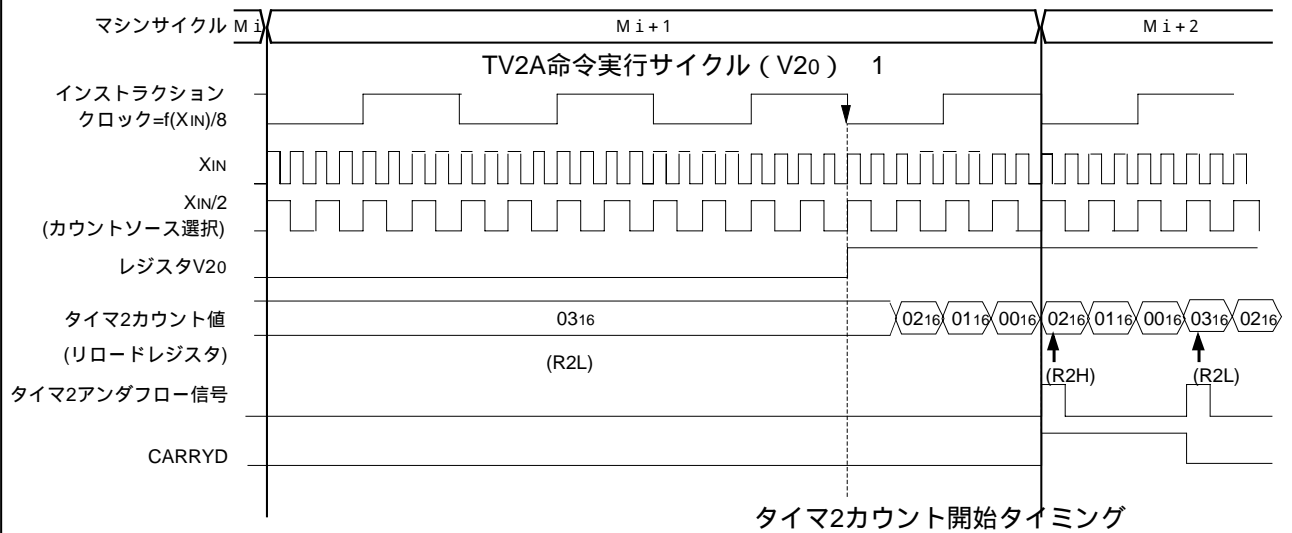
図FB-4. タイマ1によるポートCARR出力自動制御



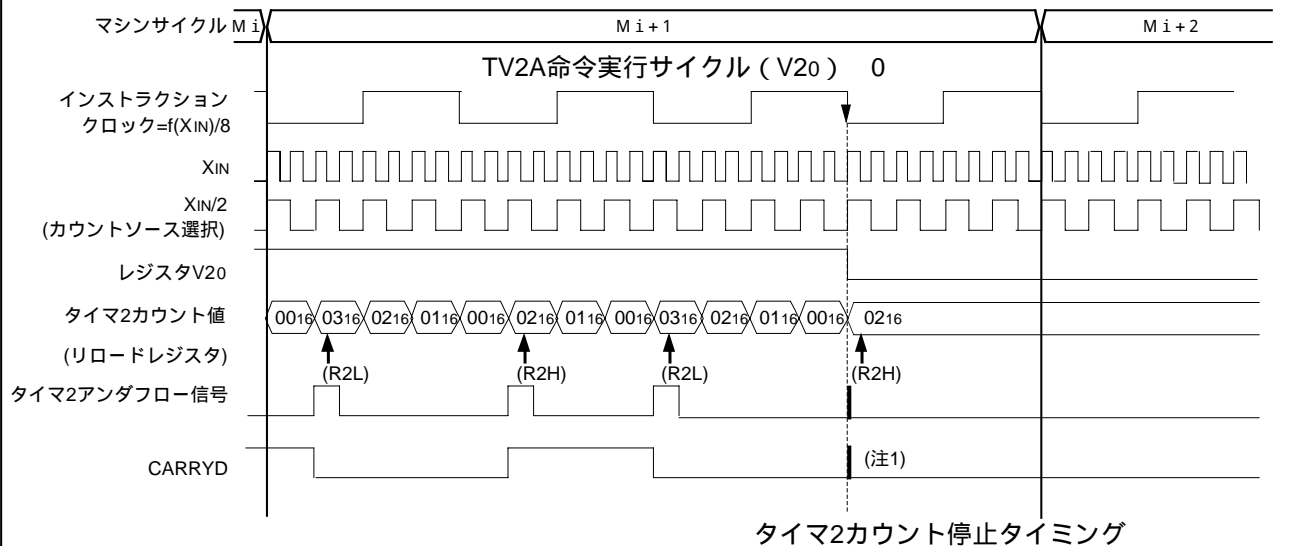
図FB-5. タイマ2による搬送波発生例

搬送波“H”期間の波形拡張機能無効($V23=“0”$)、
 タイマ2搬送波発生機能有効($V22=“1”$)、
 カウントソース $X_{IN}/2$ 選択($V21=“1”$)、
 リロードレジスタR2Lに搬送波の“L”期間 03_{16} 、
 リロードレジスタR2Hに搬送波の“H”期間 02_{16}
 を設定した場合

タイマ2カウント開始タイミング



タイマ2カウント停止タイミング



- 注1. 搬送波発生機能有効時($V22=“1”$)にタイマ2を停止する場合には、タイマ2カウント停止タイミングとタイマ2アンダフロー信号が重ならないタイミングで停止させてください。タイミングが重なると、搬送波出力波形にハザードが発生する場合があります。
2. 搬送波発生機能有効時、搬送波の“H”出力中にタイマ2を停止した場合には、リロードレジスタR2Hで設定した“H”期間を出力した後、に停止します。

図FB-6. タイマ2カウント開始 / 停止タイミング

ウォッチドッグタイマ

ウォッチドッグタイマは、暴走などによりプログラムを正常に実行できなくなった場合に、マイクロコンピュータをシステムリセットし再起動させるためのものです。ウォッチドッグタイマは、14ビットのタイマ(WDT)とウォッチドッグタイマフラグ(WDF1、WDF2)で構成されています。

タイマWDTは、リセット解除直後からインストラクションクロック(INSTCK)をカウントソースとしてダウンカウントを開始し、カウント値が0000₁₆になりアンダフローを生じると、まずフラグWDF1が"1"にセットされます。

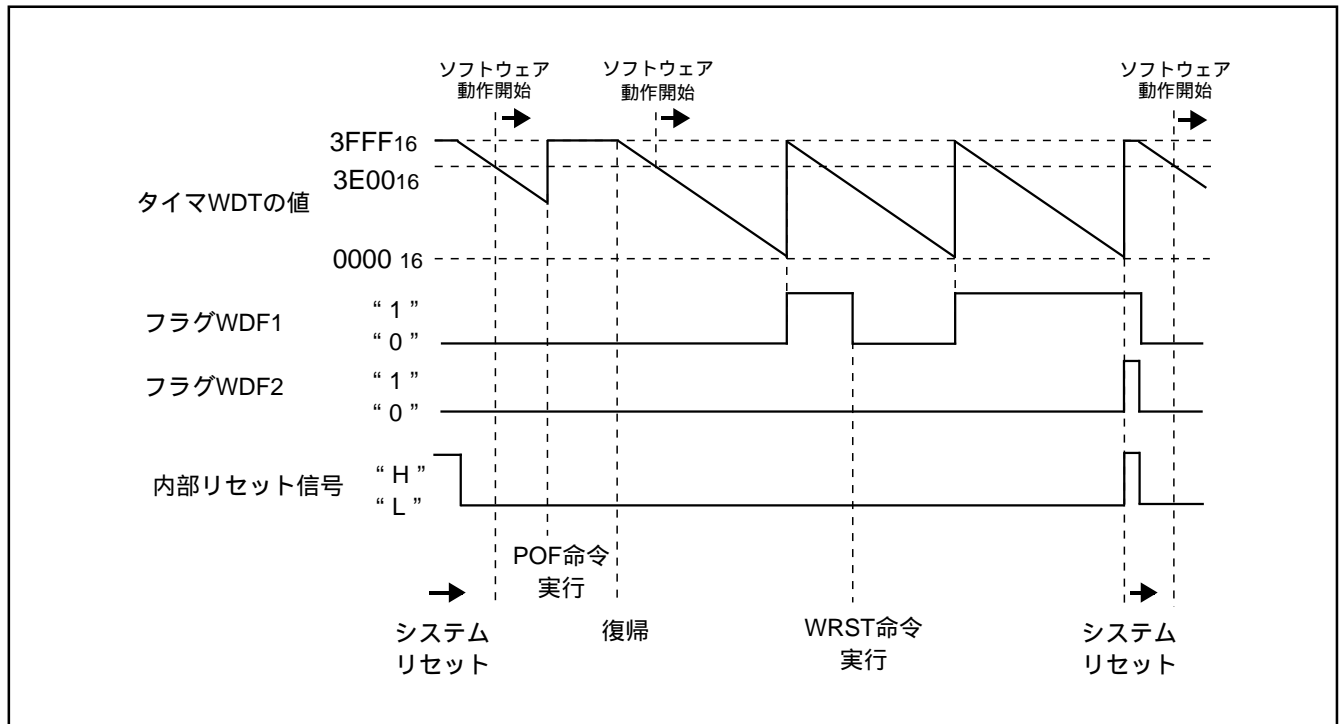
その後、タイマWDTが16383カウントする間にWRST命令が実行されなければ、フラグWDF2が"1"にセットされ、内部リセット信号が発生してマイクロコンピュータをシステムリセットします。

マイクロコンピュータの正常な動作を保持するため、ソフトウェアで16383マシンサイクル以下の周期でWRST命令を実行するように処理してください。

なお、タイマWDTは発振安定時間生成にも使用しており、システムリセットからのスタート時、及びキー入力によるRAMバックアップモードからの復帰時には、タイマWDTが3E00₁₆へダウンカウントされるまでの発振安定時間後、ソフトウェアは動作開始します。

ウォッチドッグタイマ(WDT)に関する注意

WDTを有効に機能させるため、WRST命令を実行する箇所には十分な注意をしてください。



図FB-7. ウォッチドッグタイマの機能

論理演算機能

本製品は、レジスタAの内容とレジスタEの下位4ビットの内容とを論理演算し、その結果をレジスタAに格納する4ビットの論理演算機能をもちます。

論理演算選択レジスタLOの設定により、各種論理演算を選択できます。

このレジスタの内容は、TLOA命令でレジスタAを介して設定してください。レジスタLOで選択された論理演算は、LGOP命令により実行されます。

表GD-1にレジスタLOの構成を示します。

表GD-1．論理演算選択レジスタLO

論理演算選択レジスタLO		リセット時：00z		RAMバックアップ時：00z	W
LO1	論理演算選択ビット	LO1	LO0	論理演算機能	
		0	0	排他的論理和演算(XOR)	
		0	1	論理和演算(OR)	
LO0		1	0	論理積演算(AND)	
		1	1	使用禁止	

注：“W”は書き込み可を表します。

リセット機能

本製品はRESET端子をもちませんが、パワーオンリセット回路を内蔵しております。電源投入時には自動的にシステムリセット(パワーオンリセット)が実行され、0ページの0番地からソフトウェアが開始されます。

内蔵パワーオンリセット回路を有効に動作させるため、電源投入時の $V_{DD} = 0 \sim 2.2V$ までの電圧立ち上がり時間は、1ms以下に設定してください($T_a = -20 \sim 85$)。

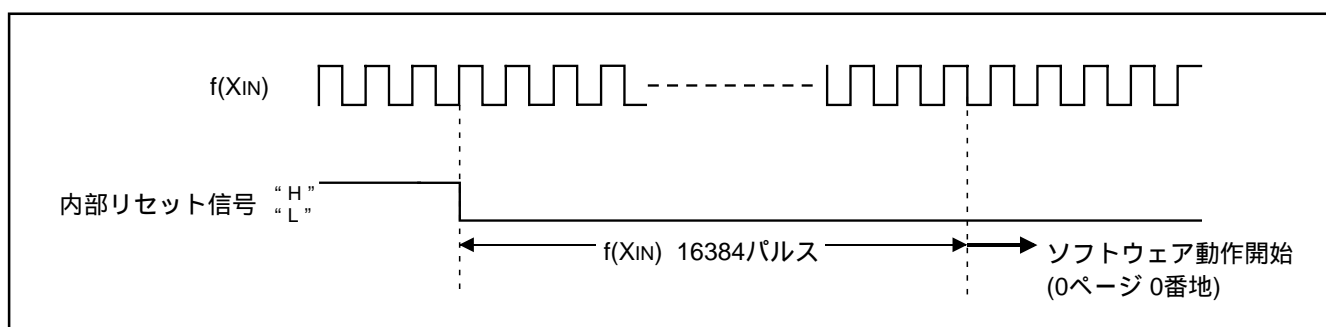
注意事項

本製品に内蔵のパワーオンリセット回路は、以下の条件のときにリセットを発生します。

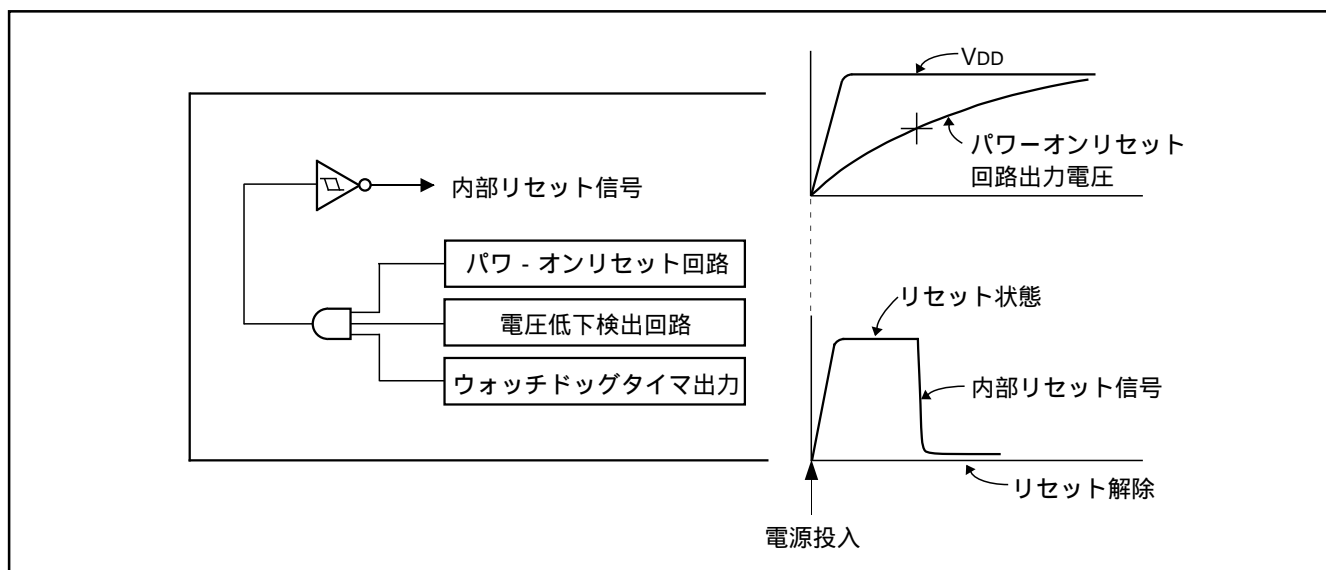
- ・電源電圧(V_{DD})を、1ms以内に0Vから2.2Vまで上昇させた場合($T_a = -20 \sim 85$)。

また以下の条件では、リセットが発生しない場合がありますので、ご注意ください。

- ・電源電圧(V_{DD})を、0Vよりも高い電圧から上昇させた場合。
- ・電源電圧(V_{DD})を、1msよりも長い時間で0Vから2.2Vまで上昇させた場合($T_a = -20 \sim 85$)。



図VB-1. リセット解除のタイミング



図VB-2. パワーオンリセット動作

(1)リセット時の内部状態

以下にリセット時の内部状態、及びポートの状態を示します(リセット解除直後も同状態です)。図VB-3以外のタイマ、レジスタ、フラグ、及びRAMなどの内容は不定になるため、初期設定が必要です。

● プログラムカウンタ (PC) -----	0 0 0 0 0 0 0 0 0 0 0 0 0
0ページの0番地が設定されます。	
● パワーダウンフラグ (P) -----	0
● タイマ1アンダフローフラグ (T1F) -----	0
● タイマ2アンダフローフラグ (T2F) -----	0
● タイマ制御レジスタ V1 -----	0 0 0
● タイマ制御レジスタ V2 -----	0 0 0 0
● ポートCARR出力フラグ(CAR) -----	0
● ブルダウン制御レジスタ PU0 -----	0 0 0 0
● ブルダウン制御レジスタ PU1 -----	0 0 0 0
● ブルダウン制御レジスタ PU2 -----	0 0 0 0
● 論理演算選択レジスタ LO -----	0 0
● 最上位ROMコード参照許可フラグ (URS) -----	0
● キャリフラグ (CY) -----	0
● レジスタ A -----	1 1 1 1
● レジスタ B -----	1 1 1 1
● レジスタ X -----	X X
● レジスタ Y -----	X X X X
● スタックポインタ (SP) -----	1 1

Xは不定を表わします。

図VB-3 . リセット時の内部状態

表VB-1 . リセット時のポートの状態

ポート名	リセット時の状態
D0 ~ D7	ハイインピーダンス状態(ブルダウントランジスタOFF)
G0 ~ G3	ハイインピーダンス状態(ブルダウントランジスタOFF)
E0, E1	ハイインピーダンス状態(ブルダウントランジスタOFF)
CARR	“L”出力

注 . ポート出力ラッチの内容はすべて“0”に初期化されます。

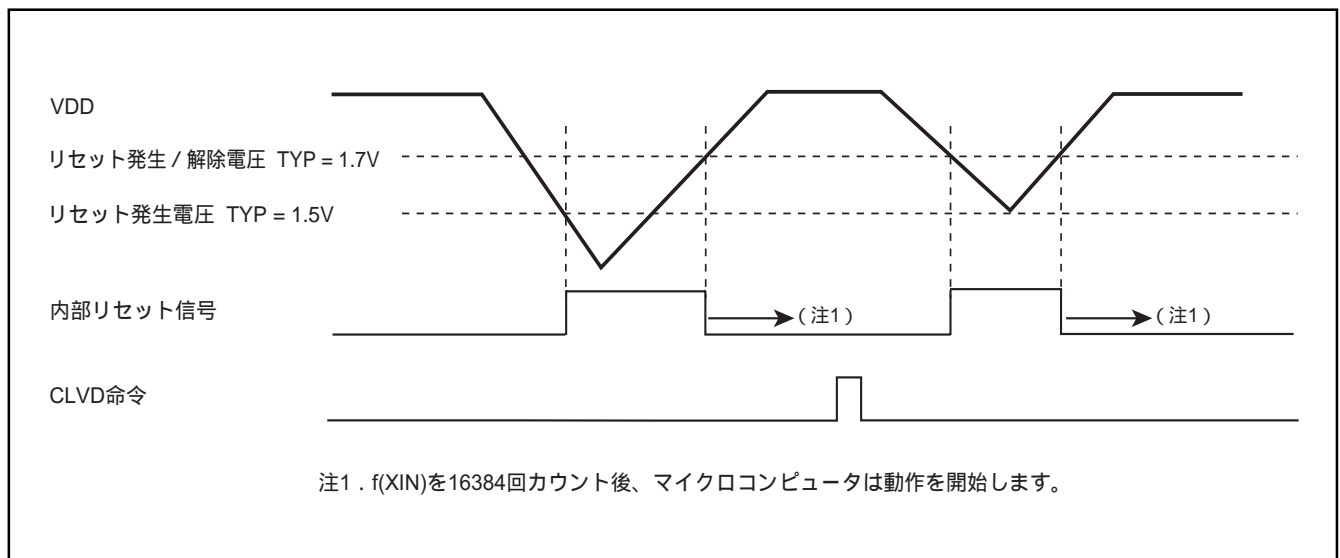
電圧低下検出回路

電源電圧がリセット発生電圧以下になると、システムリセットが実行されます。

また電源電圧がリセット解除電圧以上になると、発振回路が動作状態になり、システムリセットは解除されます。

CLVD命令により、リセット発生電圧値は変化します。リセット発生電圧値及びリセット解除電圧値は、電気的特性を参照してください。

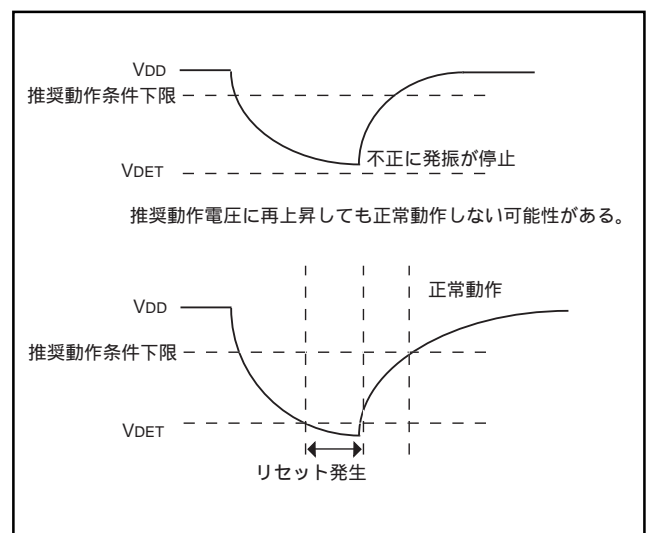
なお、CPUが初期化された状態で停止しているRAMバックアップモード時には、電圧低下検出回路は、機能を停止して電流消費を低減します。



図VC-1 . 電圧低下検出回路動作波形

注意事項

本製品の電圧低下検出回路検出電圧は、マイクロコンピュータの電源電圧推奨動作条件の下限値より低く設定しています。実際の動作下限電圧はリセット発生電圧よりも低いいため、CPU動作中に電源電圧がリセット発生電圧に達するまでに発振が停止するようなことがない限り、誤動作することはありません。システム設計においては、ご使用発振子での発振停止電圧、周波数など十分な動作確認をお願いします。



図VC-3 . VDDとVDET

RAMバックアップモード

本製品は、RAMバックアップモードをもち、POF命令を実行することにより、RAMバックアップ状態になります。

RAMバックアップ時には、RAM、リセット回路の機能、及び状態は保持したまま発振を停止するので、RAMのデータを失うことなく消費電流を低減できます。

表WD-1にRAMバックアップ時の内部状態、図WD-1に状態遷移図を示します。

(1)ウォームスタート条件

POF命令を実行し、RAMバックアップ状態になった後、外部ウェイクアップ信号が入力されると、CPUは0ページの0番地からソフトウェア実行を開始します。このとき、フラグPは「1」です。

(2)コールドスタート条件

- パワーオンリセット回路によるリセット
- ウォッチドッグタイマによるリセット
- 電圧低下検出回路によるリセット

のいずれかで、CPUは0ページの0番地からソフトウェア実行を開始します。このとき、フラグPは「0」です。

(3)コールドスタートとウォームスタートの識別

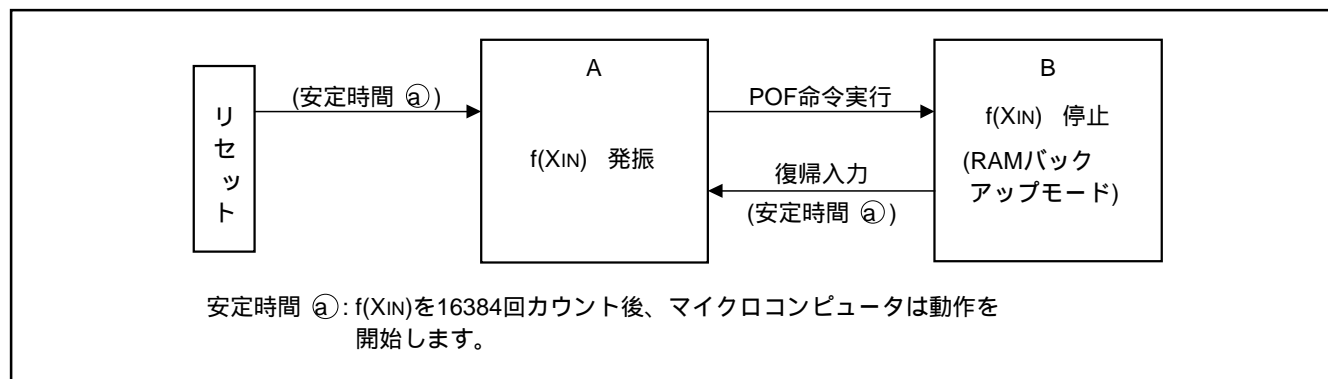
ウォームスタート(RAMバックアップ状態からの復帰)とコールドスタート(通常のリセット状態からの復帰)とのスタート条件の識別は、SNZP命令によってパワーダウンフラグ(P)の状態を調べることで認識できます。

表WD-1 . RAMバックアップ時に保持される機能と状態

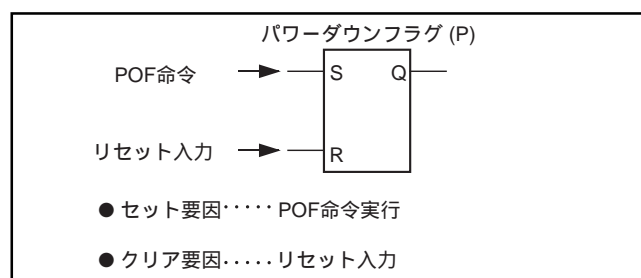
機 能	RAMバックアップ
レジスタA、B、プログラムカウンタ(PC) キャリフラグ(CY) スタックポインタ(SP) (注2)	×
RAMの内容	
ポートCARR	×
ポートD0 ~ D7	
ポートE0, E1	
ポートG	
タイマ制御レジスタV1, V2	×
ブルダウン制御レジスタPU0, PU1, PU2	
論理演算選択レジスタLO	×
タイマ1, タイマ2	×
ウォッチドッグタイマ(WDT)	×
タイマアンダフローフラグ(T1F, T2F)	×
ウォッチドッグタイマフラグ(WDF1, WDF2)	×
最上位ROMコード参照許可フラグ(URS)	×

注1. 表中、「」は保持可能、「×」は初期化を示します。上記以外のレジスタ及びフラグの内容はRAMバックアップ時には不定ですので、復帰後初期値を設定してください。

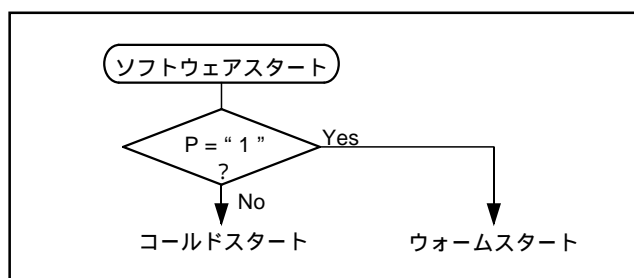
2. スタックポインタ(SP)は、スタックレジスタの位置を示すもので、RAMバックアップ時には「3」に初期化されます。



図WD-1 . 状態遷移図



図WD-2 . パワーダウンフラグ(P)のセット要因とクリア要因



図WD-3 . SNZP命令によるスタート識別例

(4) 復帰信号

RAMバックアップモードからの復帰は、外部ウェイクアップ信号で行います。表WD-2に復帰要因と復帰条件を示します。

表WD-2. 復帰要因と復帰条件

復帰要因	復帰条件	備 考
ポートD0～D7	外部からの H TM レベル入力により復帰します。	レジスタPU1、PU2で、プルダウントランジスタをONしたポートだけがキーオンウェイクアップ機能有効となります。
ポートE0、E1、G	外部からの H TM レベル入力により復帰します。	レジスタPU0で、プルダウントランジスタをONしたポートだけがキーオンウェイクアップ機能有効となります。
ポートE2	外部からの H TM レベル入力により復帰します。	常にキーオンウェイクアップ機能が有効です。

(5) プルダウン制御レジスタ

プルダウン制御レジスタPU0、PU1、PU2はそれぞれ4ビット構成のレジスタで、ポートE0、E1、GとポートD0～D7のプルダウントランジスタ、及びキーオンウェイクアップ機能のON/OFFを制御します。

レジスタPU0、PU1、PU2の内容は、それぞれTPU0A命令、TPU1A命令、およびTPU2A命令でレジスタAを介して設定してください。

表WD-3. プルダウン制御レジスタ

プルダウン制御レジスタPU0		リセット時：0000 ₂		RAMバックアップ時：状態保持	W
PU0 ₃	ポートG ₂ 、G ₃ プルダウントランジスタ制御ビット	0	プルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	プルダウントランジスタON，キーオンウェイクアップ有効		
PU0 ₂	ポートG ₀ 、G ₁ プルダウントランジスタ制御ビット	0	プルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	プルダウントランジスタON，キーオンウェイクアップ有効		
PU0 ₁	ポートE ₁ プルダウントランジスタ制御ビット	0	プルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	プルダウントランジスタON，キーオンウェイクアップ有効		
PU0 ₀	ポートE ₀ プルダウントランジスタ制御ビット	0	プルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	プルダウントランジスタON，キーオンウェイクアップ有効		

プルダウン制御レジスタPU1		リセット時：0000 ₂		RAMバックアップ時：状態保持	W
PU1 ₃	ポートD ₇ プルダウントランジスタ制御ビット	0	プルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	プルダウントランジスタON，キーオンウェイクアップ有効		
PU1 ₂	ポートD ₆ プルダウントランジスタ制御ビット	0	プルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	プルダウントランジスタON，キーオンウェイクアップ有効		
PU1 ₁	ポートD ₅ プルダウントランジスタ制御ビット	0	プルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	プルダウントランジスタON，キーオンウェイクアップ有効		
PU1 ₀	ポートD ₄ プルダウントランジスタ制御ビット	0	プルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	プルダウントランジスタON，キーオンウェイクアップ有効		

プルダウン制御レジスタPU2		リセット時：0000 ₂		RAMバックアップ時：状態保持	W
PU2 ₃	ポートD ₃ プルダウントランジスタ制御ビット	0	プルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	プルダウントランジスタON，キーオンウェイクアップ有効		
PU2 ₂	ポートD ₂ プルダウントランジスタ制御ビット	0	プルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	プルダウントランジスタON，キーオンウェイクアップ有効		
PU2 ₁	ポートD ₁ プルダウントランジスタ制御ビット	0	プルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	プルダウントランジスタON，キーオンウェイクアップ有効		
PU2 ₀	ポートD ₀ プルダウントランジスタ制御ビット	0	プルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	プルダウントランジスタON，キーオンウェイクアップ有効		

注：“W”は書き込み可を表します。

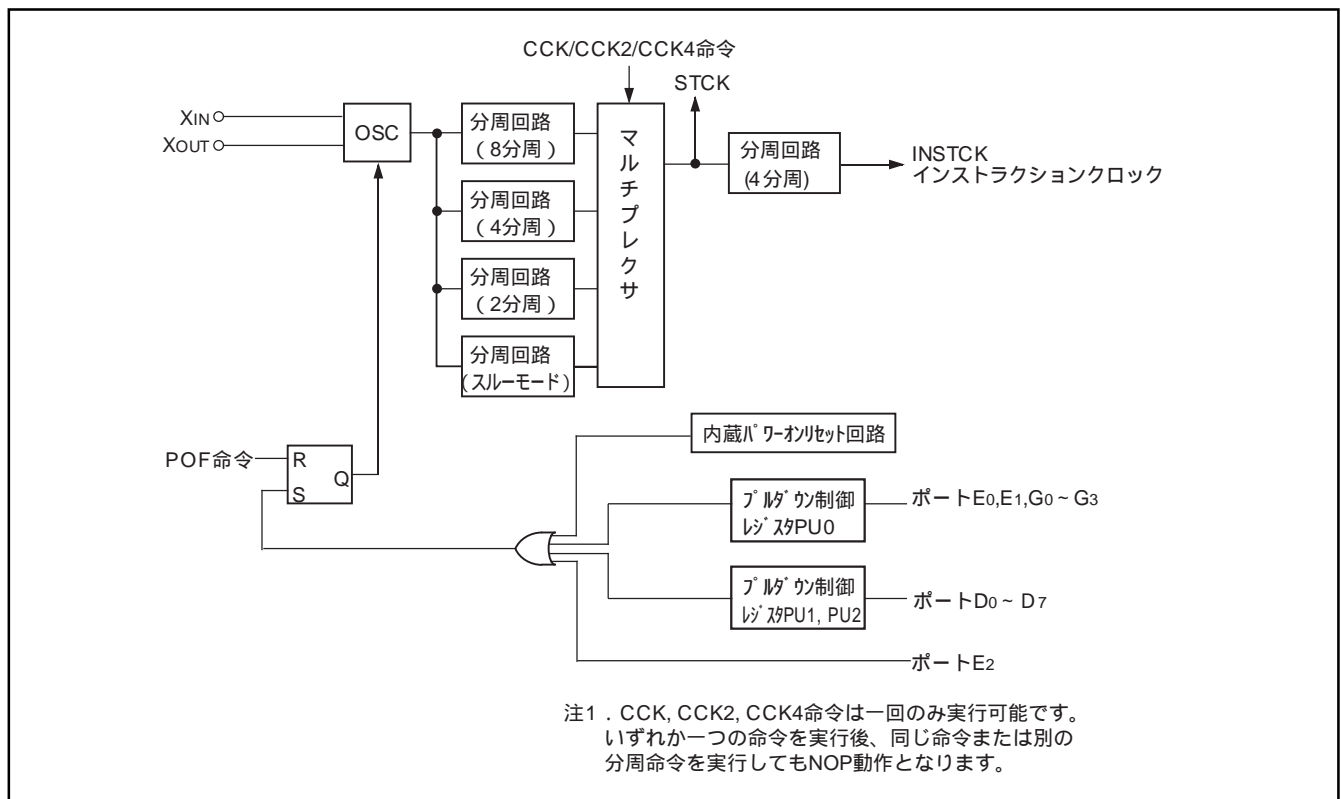
クロック制御

クロック制御回路は以下の回路で構成されています。

システムクロック発生回路

クロック発振を停止する制御回路

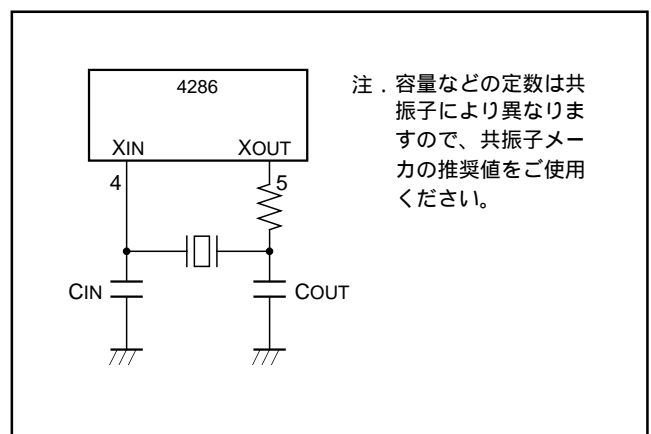
RAMバックアップ状態から復帰するための制御回路



図WA-1. クロック制御回路の構成

クロック発生回路

セラミック共振子を外付けするとシステムクロック信号 ($f(XIN)$)が得られます。この外付け回路は、図WA-2を参照の上、XIN端子とXOUT端子にできるだけ最短距離で接続してください。なお、XIN端子とXOUT端子の間には、帰還抵抗が内蔵されています。



図WA-2. セラミック共振子外付け回路

使用上の注意(まとめ)

(1)ノイズ及びラッチアップ対策

ノイズ及びラッチアップ対策としてVDD端子とVss端子間にコンデンサ(≈0.01 μF)を最短距離・等幅・等配線長で、かつ可能な限り太い配線を使って接続してください。

ポートE2とVPP端子が兼用になっています。5k 程度の抵抗を極力E2/VPP端子の近くに配置してVss端子に接続してください。

(2)レジスタの初期値1

次のレジスタは、リセット解除後の初期値が不定です。リセット解除後、必ず初期設定を行ってください。

- ・レジスタD(3ビット)
- ・レジスタE(8ビット)

(3)レジスタの初期値2

次のレジスタは、RAMバックアップ時は不定です。RAMバックアップからの復帰後、必ず再設定を行ってください。

- ・レジスタX(4ビット)
- ・レジスタY(4ビット)
- ・レジスタD(3ビット)
- ・レジスタE(8ビット)

(4)スタックレジスタ(SK)

スタックレジスタ(SK)は4段で構成されているため、サブルーチンは4レベルまで使用できます。しかし、テーブル参照命令(TABP)実行時にも、それぞれレジスタSKを1段使用するため、これらの処理を併用する場合はその合計が4レベルを越えないように注意してください。

(5)使用しない端子の処理

端子名	処理方法	使用条件
D0 ~ D7	開放(出力ラッチを"1")	プルダウントランジスタOFF
	開放(出力ラッチを"0")	
	VDDに接続	プルダウントランジスタOFF
E0, E1	開放(出力ラッチを"1")	プルダウントランジスタOFF
	開放(出力ラッチを"0")	
	VDDに接続	プルダウントランジスタOFF
E2	開放	
	Vssに接続	
G0 ~ G3	開放(出力ラッチを"1")	プルダウントランジスタOFF
	開放(出力ラッチを"0")	
	VDDに接続	プルダウントランジスタOFF
CARR	開放	

(VDD端子及びVss端子に接続する場合の注意事項)

- ・使用しない端子は、ノイズの伝搬を避けるためにできる限り短く、太い配線で処理してください。

(6)タイマ

カウントソースに関する注意

タイマ1、2のカウントソースを切り替える場合は、必ずタイマのカウントを停止させた後、カウントソースを切り替えてください。

タイマカウント値の読み出しに関する注意

タイマ1、2からデータを読み出す場合は、まず各タイマのカウントを停止させた後、データ読み出し命令(TAB1、TAB2)を実行してください。

ウォッチドッグタイマ(WDT)に関する注意

WDTを有効に機能させるため、WRST命令を実行する箇所には十分な注意をしてください。

リロードレジスタR1への書き込みに関する注意

タイマ1動作中にタイマ1リロードレジスタR1にデータを書き込む場合は、必ずタイマ1アンダフローと重ならないタイミングでデータを書き込んでください。

タイマ1カウント動作に関する注意

タイマ1のカウントソースにウォッチドッグタイマ(WDT)のビット5を選択すると、タイマ1の動作開始からタイマ1アンダフローまでの期間に、最大で±64μs(最小命令実行時間:2.0μs時)の誤差が発生します。この誤差を考慮にいれてプログラムを設定してください。

タイマ2の停止に関する注意

タイマ2を停止させる場合には、必ずタイマ2アンダフローと重ならないタイミングで停止させてください。

リロードレジスタR2Hへの書き込みに関する注意

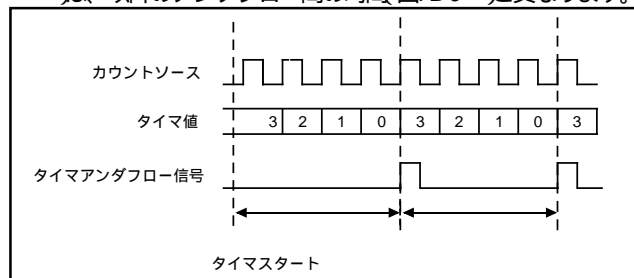
タイマ2動作中にタイマ2リロードレジスタR2Hにデータを書き込む場合は、必ずタイマ2アンダフローと重ならないタイミングでデータを書き込んでください。

タイマ2の搬送波出力機能に関する注意

搬送波の'H'期間拡張機能を有効選択時には、リロードレジスタR2Hに書き込むデータは1'以上を設定してください。タイマ1、タイマ2のカウント開始タイミングと動作開始時のカウント時間に関する注意

タイマ1、2は動作開始(図FB-3)後、カウントソース立ち上がり後の立ち上がり(図FB-3)からカウントを開始します。

タイマおよびカウントソースの動作開始タイミングによって、カウント開始後、最初のアンダフローまでの時間(図FB-3)は、以降のアンダフロー間の時間(図FB-3)と異なります。



図FB-3. タイマカウント開始タイミングと動作開始時のカウント時間(T1、T2)

(7) プログラムカウンタ

プログラムカウンタが内蔵ROMの最終ページより後のページを指定しないように注意してください。

(8) パワーオンリセット

本製品に内蔵のパワーオンリセット回路は、以下の条件のときにリセットを発生します。

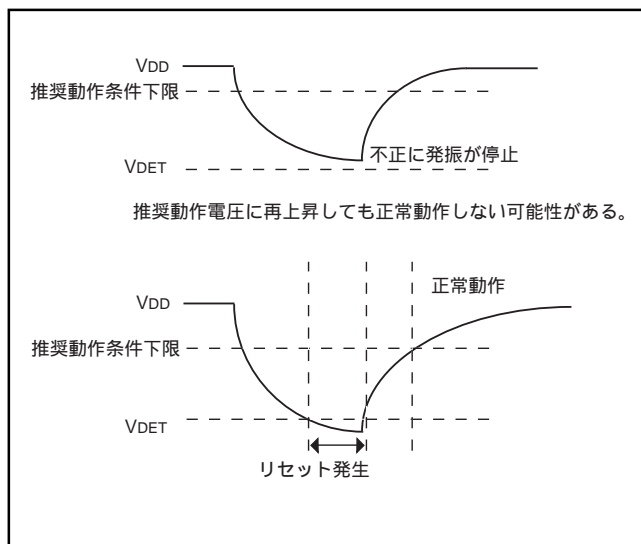
- 電源電圧(VDD)を、1ms以内に0Vから2.2Vまで上昇させた場合 (Ta = -20 ~ 85)。

また以下の条件では、リセットが発生しない場合がありますので、ご注意ください。

- 電源電圧(VDD)を、0Vよりも高い電圧から上昇させた場合。
- 電源電圧(VDD)を、1msよりも長い時間で0Vから2.2Vまで上昇させた場合 (Ta = -20 ~ 85)。

(9) 電圧低下検出回路

本製品の電圧低下検出回路検出電圧は、マイクロコンピュータの電源電圧推奨動作条件の下限値より低く設定しています。実際の動作下限電圧はリセット発生電圧よりも低いいため、CPU動作中に電源電圧がリセット発生電圧に達するまでに発振が停止するようなことがない限り、誤動作することはありません。システム設計においては、ご使用発振子での発振停止電圧、周波数など十分な動作確認をお願いします。



図VC-3 . VDDとVDET

(10) 電源電圧

マイコンの電源電圧が推奨動作条件に示した値未満のとき、マイコンは正常に動作せず、不安定な動作をすることがあります。

電源電圧低下時および電源オフ時などに電源電圧が緩やかに下がるシステムでは、電源電圧が推奨動作条件未満のときにはマイコンをリセットするなど、この不安定な動作によってシステムに異常を来さないようシステム設計してください。

(11) QzROM

過電圧がかからないように注意してください。過電圧によりQzROMの内容が書き換わる可能性があります。特に電源投入時は注意してください。

ブランク出荷品は、アセンブリ工程以前にQzROMの書き込み検査を十分に行っていますが、アセンブリ工程以降はユーザーROM領域に対する書き込み検査は行っていません。そのため、0.1%程度の書き込み不良が発生することがあります。また書き込み環境も書き込み不良の原因となりますので、ケーブルの接触やソケット上の異物などに十分に留意してご使用ください。

注 . ブランク出荷品：工場出荷時にQzROMの内容が書き込まれていないもの

(12) ROMコードプロテクトに関する注意(書き込み出荷品)

QzROM書き込み出荷品のROMコードプロテクトは、発注時に提出していただくマスクファイル作成時のROMオプションデータの値で決定します。

マスクファイル作成時のROMオプションデータは、プロテクト有りの場合は“0016”、プロテクト無しの場合は“FF16”を設定します。

ROMオプションデータが設定されていない場合や、“0016”、“FF16”以外のデータが設定されている場合はマスクファイルを受け付け出来ませんのでご注意ください。

命令

4286グループは72種の命令を持っています。各命令について、以下の構成で説明します。

- (1)命令機能別索引
- (2)アルファベット順機械語命令一覧
- (3)機能分類別機械語命令一覧(2ページ見開き形式)
- (4)命令コード対応表

命令機能別索引及び機械語命令一覧では、以下の記号を用いています。

記号

記号	内 容	記号	内 容
A	レジスタ A(4ビット)	D	ポートD(8ビット)
B	レジスタ B(4ビット)	E	ポートE(3ビット)
DR	レジスタ D(3ビット)	G	ポートG(4ビット)
ER	レジスタ E(8ビット)	CARR	ポートCARR(1ビット)
V1	タイマ制御レジスタ V1(3ビット)	CAR	フラグCAR(1ビット)
V2	タイマ制御レジスタ V2(4ビット)	x	16進変数
PU0	ブルダウン制御レジスタ PU0(4ビット)	y	16進変数
PU1	ブルダウン制御レジスタ PU1(4ビット)	p	16進変数
PU2	ブルダウン制御レジスタ PU2(4ビット)	n	即値を表す16進数
LO	論理演算選択レジスタ LQ(2ビット)	j	即値を表す16進数
X	レジスタ X(2ビット)	A3 A2 A1 A0	16進変数Aの2進表記(他も同様)
Y	レジスタ Y(4ビット)	()	データの移動する方向
DP	データポインタ(6ビット) (レジスタX, Yで構成)	-	レジスタ, メモリなどの内容
PC	プログラムカウンタ(11ビット)	M(DP)	否定, 命令実行後もフラグは不変
PCH	プログラムカウンタの上位4ビット	a	データポインタで指定されたRAMの番地
PCL	プログラムカウンタの下位7ビット	p, a	a6 a5 a4 a3 a2 a1 a0 番地を示すラベル
SK	スタックレジスタ(11ビット×4)		p3 p2 p1 p0 ページ内の a6 a5 a4 a3 a2 a1 a0 番地を示すラベル
SP	スタックポインタ(2ビット)	C	16進数 C + 16進数 x (他も同様)
CY	キャリフラグ	+	
R1	タイマ1リロードレジスタ	x	
T1	タイマ1	?	?の前に示された状態の判定
T1F	タイマ1アンダフローフラグ		レジスタやメモリ間でのデータ交換
R2H	タイマ2リロードレジスタ		
R2L	タイマ2リロードレジスタ		
T2	タイマ2		
T2F	タイマ2アンダフローフラグ		
WDT	ウォッチドッグタイマ		
WDF1	ウォッチドッグタイマフラグ1		
WDF2	ウォッチドッグタイマフラグ2		
URS	最上位ROMコード参照許可フラグ		
P	パワーダウンフラグ		
STCK	システムクロック		
INSTCK	インストラクションクロック		

注. 4286グループのスキップの方法はスキップが生じた場合、次の命令を無効にするのみで、プログラムカウンタの内容+2を実行するわけではありません。したがって、スキップが生じなくてもサイクル数は変化しません。ただし、TABP p, RT, RTS命令がスキップされた場合、サイクル数は「1」となります。

(1) 命令機能別索引

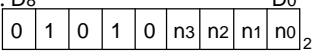
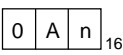
分類	命令記号	機能	掲載ページ	分類	命令記号	機能	掲載ページ	
レジスタ間転送命令	TAB	(A) (B)	43	演算命令	LA n	(A) n n = 0 ~ 15	36	
	TBA	(B) (A)	45		TABP p	(SP) (SP) + 1 (SK(SP)) (PC) (PCH) p p=0 ~ 15 (PCL) (DR ₂ ~ DR ₀ , A ₃ ~ A ₀) URS=0の場合 (B) (ROM(PC)) ₇₋₄ (A) (ROM(PC)) ₃₋₀ URS=1の場合 (CY) (ROM(PC)) ₈ (B) (ROM(PC)) ₇₋₄ (A) (ROM(PC)) ₃₋₀	44	
	TAY	(A) (Y)	45		AM	(A) (A) + (M(DP))	31	
	TYA	(Y) (A)	47		AMC	(A) (A) + (M(DP)) + (CY) (CY) Carry	31	
	TEAB	(ER ₇ ~ ER ₄) (B) (ER ₃ ~ ER ₀) (A)	45		A n	(A) (A) + n n = 0 ~ 15	31	
	TABE	(B) (ER ₇ ~ ER ₄) (A) (ER ₃ ~ ER ₀)	44		SC	(CY) 1	39	
	TDA	(DR ₂ ~ DR ₀) (A ₂ ~ A ₀)	45		RC	(CY) 0	38	
RAMアドレス命令	LXY x, y	(X) x, x = 0 ~ 3 (Y) y, y = 0 ~ 15	36		SZC	(CY) = 0 ?	42	
	INY	(Y) (Y) + 1	35		CMA	(A) (\bar{A})	34	
	DEY	(Y) (Y) - 1	35		RAR	<table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>CY</td><td>A₃A₂A₁A₀</td></tr></table>	CY	A ₃ A ₂ A ₁ A ₀
CY	A ₃ A ₂ A ₁ A ₀							
RAM・レジスタ間転送命令	TAM j	(A) (M(DP)) (X) (X)EXOR(j) j = 0 ~ 3	44		LGOP	論理演算命令 XOR、OR、AND	36	
	XAM j	(A) (M(DP)) (X) (X)EXOR(j) j = 0 ~ 3	48		ビット操作命令	SB j	(M _j (DP)) 1 j = 0 ~ 3	39
	XAMD j	(A) (M(DP)) (X) (X)EXOR(j) j = 0 ~ 3 (Y) (Y) - 1	48			RB j	(M _j (DP)) 0 j = 0 ~ 3	38
	XAMI j	(A) (M(DP)) (X) (X)EXOR(j) j = 0 ~ 3 (Y) (Y) + 1	48	SZB j		(M _j (DP)) = 0 ? j = 0 ~ 3	41	
					比較命令	SEAM	(A) = (M(DP)) ?	40
SEA n						(A) = n ? n = 0 ~ 15	40	

分類	命令記号	機能	掲載ページ	分類	命令記号	機能	掲載ページ
ブランチ命令	B a	(PCL) a6 ~ a0	31	タイム操作命令	TV1A	(V12 ~ V10) (A2 ~ A0)	47
	BL p, a	(PCH) p (PCL) a6 ~ a0	32		TAB1	(B) (T17 ~ T14) (A) (T13 ~ T10)	43
	BA a	(PCL) (a6 ~ a4, A3 ~ A0)	32		T1AB	タイム1停止時 (V10=0) (R17 ~ R14) (B) (T17 ~ T14) (B) (R13 ~ R10) (A) (T13 ~ T10) (A)	42
	BLA p, a	(PCH) p (PCL) (a6 ~ a4, A3 ~ A0)	32			タイム1動作時 (V10=1), (R17 ~ R14) (B) (R13 ~ R10) (A)	
サブルーチン呼び出し命令	BM a	(SP) (SP) + 1 (SK(SP)) (PC) (PCH) 2 (PCL) a6 ~ a0	32		SNZT1	(T1F) = 1 ? (T1F) 0	41
	BML p, a	(SP) (SP) + 1 (SK(SP)) (PC) (PCH) p p=0 ~ 15 (PCL) a6 ~ a0	33		TV2A	(V23 ~ V20) (A3 ~ A0)	47
	BMLA p, a	(SP) (SP) + 1 (SK(SP)) (PC) (PCH) p p=0 ~ 15 (PCL) (a6 ~ a4, A3 ~ A0)	33		TAB2	(B) (T27 ~ T24) (A) (T23 ~ T20)	44
リターン命令	RT	(PC) (SK(SP)) (SP) (SP) - 1	39		T2AB	(R2L7 ~ R2L4) (B) (T27 ~ T24) (B) (R2L3 ~ R2L0) (A) (T23 ~ T20) (A)	42
	RTS	(PC) (SK(SP)) (SP) (SP) - 1	39		T2HAB	(R2H7 ~ R2H4) (B) (R2H3 ~ R2H0) (A)	43
					入出力命令	T2R2L	(T27 ~ T24) (R2L7 ~ R2L4) (T23 ~ T20) (R2L3 ~ R2L0)
				SNZT2		(T2F) = 1 ? (T2F) 0	41
				CLD		(D) 0	34
				SD		(D(Y)) 1 (Y) = 0 ~ 7	40
				RD		(D(Y)) 0 (Y) = 0 ~ 7	38
				SZD		(D(Y)) = 0 ? (Y) = 0 ~ 7	42
				OEA		(E1, E0) (A1, A0)	37
				IAE		(A2 ~ A0) (E2 ~ E0)	35
				OGA		(G) (A)	37
				IAG		(A) (G)	35

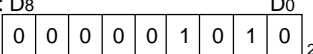
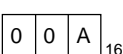
分類	命令記号	機能	掲載ページ
搬送波制御命令	SCAR	(CAR) 1	40
	RCAR	(CAR) 0	38
その他	NOP	(PC) (PC) + 1	36
	POF	RAMバックアップ	37
	SNZP	(P) = 1 ?	41
	CCK	STCK=f(XIN)に変更	33
	CCK2	STCK=f(XIN)/2に変更	33
	CCK4	STCK=f(XIN)/4に変更	34
	CLVD	リセット発生電圧変更	34
	TLOA	(LO1、LO0) (A1、A0)	46
	URSC	(URS) 1	47
	TPU0A	(PU03 ~ PU00) (A3 ~ A0)	46
	TPU1A	(PU13 ~ PU10) (A3 ~ A0)	46
	TPU2A	(PU23 ~ PU20) (A3 ~ A0)	46
	WRST	(WDF1) 0	48

(2) アルファベット順機械語命令一覧

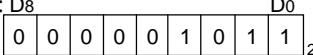
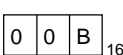
An (Add n and accumulator)

機械語	語数	サイクル数	フラグCY	スキップ条件
D_8  D_0 	1	1	-	オーバーフロー=0
機能式 : (A) (A) + n ここで n = 0 ~ 15	分類 : 演算命令 詳細説明 : レジスタAにイミディエイトフィールドの値nを加えます。キャリフラグ(CY)の内容は変化しません。 演算の結果、オーバーフローしなければ次の命令をスキップします。			

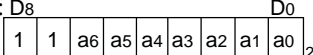
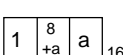
AM (Add accumulator and Memory)

機械語	語数	サイクル数	フラグCY	スキップ条件
D_8  D_0 	1	1	-	-
機能式 : (A) (A) + (M(DP))	分類 : 演算命令 詳細説明 : レジスタAにM(DP)の内容を加えます。その結果は、レジスタAに格納されます。キャリフラグ(CY)の内容は変化しません。			

AMC (Add accumulator, Memory and Carry)

機械語	語数	サイクル数	フラグCY	スキップ条件
D_8  D_0 	1	1	0/1	-
機能式 : (A) (A) + (M(DP)) + (CY) (CY) キャリ	分類 : 演算命令 詳細説明 : レジスタAにM(DP)の内容とキャリフラグ(CY)の内容を加えます。その結果はレジスタAとフラグCYに格納されます。			

Ba (Branch to address a)

機械語	語数	サイクル数	フラグCY	スキップ条件
D_8  D_0 	1	1	-	-
機能式 : (PCL) a6 ~ a0	分類 : ブランチ命令 詳細説明 : ページ内ブランチ : 同一ページのa番地へブランチします。			

BA a (Branch to address a + Accumulator)

機械語 : D8 <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td></tr></table> D0 <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>1</td></tr></table> <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>1</td><td>1</td><td>a6</td><td>a5</td><td>a4</td><td>a3</td><td>a2</td><td>a1</td><td>a0</td></tr></table> <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>1</td><td>⁸_{+a}</td><td>a</td></tr></table>	0	0	0	0	0	0	0	0	0	1	0	0	1	1	1	a6	a5	a4	a3	a2	a1	a0	1	⁸ _{+a}	a	語数	サイクル数	フラグCY	スキップ条件
	0	0	0	0	0	0	0	0	0	1																			
0	0	1																											
1	1	a6	a5	a4	a3	a2	a1	a0																					
1	⁸ _{+a}	a																											
機能式 : (PCL) a6 ~ a4, A3 ~ A0	2	2	-	-																									
分類 : ブランチ命令 詳細説明 : ページ内ブランチ : 同一ページ内のa番地の下位4ビットをレジスタAの内容で置換したa6a5a4A3A2A1A0番地にブランチします。																													

BL p,a (Branch Long to address a in page p)

機械語 : D8 <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>p3</td><td>p2</td><td>p1</td><td>p0</td></tr></table> D0 <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>3</td><td>p</td></tr></table> <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>1</td><td>1</td><td>a6</td><td>a5</td><td>a4</td><td>a3</td><td>a2</td><td>a1</td><td>a0</td></tr></table> <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>1</td><td>⁸_{+a}</td><td>a</td></tr></table>	0	0	0	1	1	p3	p2	p1	p0	0	3	p	1	1	a6	a5	a4	a3	a2	a1	a0	1	⁸ _{+a}	a	語数	サイクル数	フラグCY	スキップ条件
	0	0	0	1	1	p3	p2	p1	p0																			
0	3	p																										
1	1	a6	a5	a4	a3	a2	a1	a0																				
1	⁸ _{+a}	a																										
機能式 : (PCH) p (PCL) a6 ~ a0 (注)	2	2	-	-																								
分類 : ブランチ命令 詳細説明 : ページ外ブランチ : pページのa番地へブランチします。 注意 : pは0 ~ 15																												

BLA p,a (Branch Long to address a in page p)

機械語 : D8 <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td></tr></table> D0 <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>1</td><td>0</td></tr></table> <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>1</td><td>1</td><td>a6</td><td>a5</td><td>a4</td><td>p3</td><td>p2</td><td>p1</td><td>p0</td></tr></table> <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>1</td><td>⁸_{+a}</td><td>p</td></tr></table>	0	0	0	0	1	0	0	0	0	0	1	0	1	1	a6	a5	a4	p3	p2	p1	p0	1	⁸ _{+a}	p	語数	サイクル数	フラグCY	スキップ条件
	0	0	0	0	1	0	0	0	0																			
0	1	0																										
1	1	a6	a5	a4	p3	p2	p1	p0																				
1	⁸ _{+a}	p																										
機能式 : (PCH) p (PCL) a6 ~ a4 A3 ~ A0 (注)	2	2	-	-																								
分類 : ブランチ命令 詳細説明 : ページ外ブランチ : pページのa番地の下位4ビットをレジスタAの内容で置換したa6a5a4A3A2A1A0番地にブランチします。 注意 : pは0 ~ 15																												

BM a (Branch and Mark to address a in page 2)

機械語 : D8 <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>1</td><td>0</td><td>a6</td><td>a5</td><td>a4</td><td>a3</td><td>a2</td><td>a1</td><td>a0</td></tr></table> D0 <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>1</td><td>a</td><td>a</td></tr></table>	1	0	a6	a5	a4	a3	a2	a1	a0	1	a	a	語数	サイクル数	フラグCY	スキップ条件
	1	0	a6	a5	a4	a3	a2	a1	a0							
1	a	a														
機能式 : (SK(SP)) (PC) (SP) (SP) + 1 (PCH) 2 (PCL) a6 ~ a0	1	1	-	-												
分類 : サブルーチン呼び出し命令 詳細説明 : 2ページのサブルーチン呼び出し : 2ページのa番地のサブルーチン呼び出します。																

BML p,a (Branch and Mark Long to address a in page p)

機械語	語数	サイクル数	フラグCY	スキップ条件
D ₈ D₀ 0 0 1 1 1 p ₃ p ₂ p ₁ p ₀ ₂ 0 7 p ₁₆ 1 0 a ₆ a ₅ a ₄ a ₃ a ₂ a ₁ a ₀ ₂ 1 a a ₁₆	2	2	-	-
機能式 : (SK(SP)) (PC) (SP) (SP) + 1 (PCH) p (PCL) a ₆ ~ a ₀ (注)	分類 : サブルーチン呼び出し命令 詳細説明 : サブルーチン呼び出し : pページのa番地のサブルーチン呼び出します。 注意 : pは0 ~ 15			

BMLA p, a (Branch and Mark Long to address a in page p)

機械語	語数	サイクル数	フラグCY	スキップ条件
D ₈ D₀ 0 0 1 0 1 0 0 0 0 ₂ 0 5 0 ₁₆ 1 0 a ₆ a ₅ a ₄ p ₃ p ₂ p ₁ p ₀ ₂ 1 a p ₁₆	2	2	-	-
機能式 : (SK(SP)) (PC) (SP) (SP) + 1 (PCH) p (PCL) (a ₆ ~ a ₄ , A ₃ ~ A ₀) (注)	分類 : サブルーチン呼び出し命令 詳細説明 : サブルーチン呼び出し : pページa番地の下位4ビットをレジスタAの内容で置換したa ₆ a ₅ a ₄ A ₃ A ₂ A ₁ A ₀ 番地のサブルーチン呼び出します。 注意 : pは0 ~ 15			

CCK (Change system Clock to f(XIN))

機械語	語数	サイクル数	フラグCY	スキップ条件
D ₈ D₀ 0 0 1 0 1 1 0 0 1 ₂ 0 5 9 ₁₆	1	1	-	-
機能式 : STCK = f(XIN)に変更	分類 : その他 詳細説明 : システムクロック(STCK)を、f(XIN)/8からf(XIN)に変更します。			

CCK2 (Change system Clock to f(XIN)/2)

機械語	語数	サイクル数	フラグCY	スキップ条件
D ₈ D₀ 0 0 0 0 1 1 0 0 1 ₂ 0 1 9 ₁₆	1	1	-	-
機能式 : STCK = f(XIN)/2に変更	分類 : その他 詳細説明 : システムクロック(STCK)を、f(XIN)/8からf(XIN)/2に変更します。			

CCK4 (Change system Clock to $f(XIN)/4$)

機械語 : D8	D0	語数	サイクル数	フラグCY	スキップ条件
0 0 0 1 0 1 1 0 1 ₂	0 2 D ₁₆	1	1	-	-
機能式 : STCK = $f(XIN)/4$ に変更		分類 : その他 詳細説明 : システムクロック(STCK)を、 $f(XIN)/8$ から $f(XIN)/4$ に変更します。			

CLD (CLear port D)

機械語 : D8	D0	語数	サイクル数	フラグCY	スキップ条件
0 0 0 0 1 0 0 0 1 ₂	0 1 1 ₁₆	1	1	-	-
機能式 : (D) 0		分類 : 入出力命令 詳細説明 : ポートDをクリア(0)します(ハイインピーダンス状態)。			

CLVD (Change Voltage Drop Detection)

機械語 : D8	D0	語数	サイクル数	フラグCY	スキップ条件
0 0 0 1 0 1 1 1 0 ₂	0 2 E ₁₆	1	1	-	-
機能式 : リセット発生電圧 1.5 1.7V		分類 : 入出力命令 詳細説明 : リセット発生電圧を1.5Vから1.7Vに変更します(Ta=25 ,標準値)。			

CMA (CoMplement of Accumulator)

機械語 : D8	D0	語数	サイクル数	フラグCY	スキップ条件
0 0 0 0 1 1 1 0 0 ₂	0 1 C ₁₆	1	1	-	-
機能式 : (A) $\bar{(A)}$		分類 : 演算命令 詳細説明 : レジスタAの内容の1の補数をレジスタAに格納します。			

DEY (DEcrement register Y)

機械語 : D ₈	D ₀	語数	サイクル数	フラグC Y	スキップ条件
0 0 0 0 1 0 1 1 1	0 1 7	1	1	-	(Y) = 15
機能式 : (Y) (Y) - 1		分類 : RAMアドレス命令 詳細説明 : レジスタYの内容を - 1します。その結果、レジスタYの内容が “ 15 ”であれば、次の命令をスキップします。			

IAE (Input Accumulator from port E)

機械語 : D ₈	D ₀	語数	サイクル数	フラグC Y	スキップ条件
0 0 1 0 1 0 1 1 0	0 5 6	1	1	-	-
機能式 : (A ₂ ~ A ₀) (E ₂ ~ E ₀)		分類 : 入出力命令 詳細説明 : ポートEの内容を、レジスタAに転送します。			

IAG (Input Accumulator from port PG)

機械語 : D ₈	D ₀	語数	サイクル数	フラグC Y	スキップ条件
0 0 0 1 0 1 0 0 0	0 2 8	1	1	-	-
機能式 : (A) (G)		分類 : 入出力命令 詳細説明 : ポートGの内容を、レジスタAに転送します。			

INY (INcrement register Y)

機械語 : D ₈	D ₀	語数	サイクル数	フラグC Y	スキップ条件
0 0 0 0 1 0 0 1 1	0 1 3	1	1	-	(Y) = 0
機能式 : (Y) (Y) + 1		分類 : RAMアドレス命令 詳細説明 : レジスタYの内容を + 1します。その結果、レジスタYの内容が “ 0 ”であれば、次の命令をスキップします。			

LA n (Load n in Accumulator)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td><td>n₃</td><td>n₂</td><td>n₁</td><td>n₀</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>B</td><td>n</td></tr></table> ₁₆	0	1	0	1	1	n ₃	n ₂	n ₁	n ₀	0	B	n	語数	サイクル数	フラグC Y	スキップ条件
0	1	0	1	1	n ₃	n ₂	n ₁	n ₀								
0	B	n														
	1	1	-	連続記述												
機能式 : (A) n ここで n = 0 ~ 15	分類 : 演算命令 詳細説明 : イミディエイトフィールドの値nをレジスタAにロードします。複数のLA命令を連続して記述し、実行する場合、最初に記述したLA命令を除くLA命令はスキップされます。															

LGOP (LoGic OPeration between accumulator and register E)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>4</td><td>1</td></tr></table> ₁₆	0	0	1	0	0	0	0	0	1	0	4	1	語数	サイクル数	フラグC Y	スキップ条件
0	0	1	0	0	0	0	0	1								
0	4	1														
	1	1	-	-												
機能式 : 論理演算命令 XOR, OR, AND	分類 : 演算命令 詳細説明 : 論理演算選択レジスタLOで選択された論理演算をレジスタAの内容とレジスタEの下位4ビットの内容とで実行し、その結果をレジスタAに格納します。															

LXY x,y (Load register X and Y with x and y)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>1</td><td>1</td><td>x₁</td><td>x₀</td><td>y₃</td><td>y₂</td><td>y₁</td><td>y₀</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>C</td><td>y</td></tr></table> ₁₆	0	1	1	x ₁	x ₀	y ₃	y ₂	y ₁	y ₀	0	C	y	語数	サイクル数	フラグC Y	スキップ条件
0	1	1	x ₁	x ₀	y ₃	y ₂	y ₁	y ₀								
0	C	y														
	1	1	-	連続記述												
機能式 : (X) x, x = 0 ~ 3 (Y) y, y = 0 ~ 15	分類 : RAMアドレス命令 詳細説明 : イミディエイトフィールドの値xをレジスタXへロードし、イミディエイトフィールドの値yをレジスタYへロードします。複数のLXY命令を連続して記述し、実行する場合は、最初に記述したLXY命令を除くLXY命令はスキップされます。															

NOP (No OPeration)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td></tr></table> ₁₆	0	0	0	0	0	0	0	0	0	0	0	0	語数	サイクル数	フラグC Y	スキップ条件
0	0	0	0	0	0	0	0	0								
0	0	0														
	1	1	-	-												
機能式 : (PC) (PC) + 1	分類 : その他 詳細説明 : ノーオペレーション															

OEA (Output port E from Accumulator)

機械語 : D_8 D_0 0 1 0 0 0 0 1 0 0 ₂ 0 8 4 ₁₆	語数 1	サイクル数 1	フラグCY -	スキップ条件 -
機能式 : (E1, E0) (A1, A0)	分類 : 入出力命令 詳細説明 : レジスタAの内容を、ポートEに出力します。			

OGA (Output port G from Accumulator)

機械語 : D_8 D_0 0 1 0 0 0 0 0 0 0 ₂ 0 8 0 ₁₆	語数 1	サイクル数 1	フラグCY -	スキップ条件 -
機能式 : (G) (A)	分類 : 入出力命令 詳細説明 : レジスタAの内容を、ポートGに出力します。			

POF (Power Off)

機械語 : D_8 D_0 0 0 0 0 0 1 1 0 1 ₂ 0 0 D ₁₆	語数 1	サイクル数 1	フラグCY -	スキップ条件 -
機能式 : RAM バックアップ	分類 : その他 詳細説明 : システムをRAMバックアップ状態にします。			

RAR (Rotate Accumulator Right)

機械語 : D_8 D_0 0 0 0 0 1 1 1 0 1 ₂ 0 1 D ₁₆	語数 1	サイクル数 1	フラグCY 0/1	スキップ条件 -
機能式 : CY $A_3A_2A_1A_0$	分類 : 演算命令 詳細説明 : キャリフラグ(CY)を含め、レジスタAを右へ1ビットローテーションします。			

RB j (Reset Bit)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td><td>j₁</td><td>j₀</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>4</td><td>C₊_j</td></tr></table> ₁₆	0	0	1	0	0	1	1	j ₁	j ₀	0	4	C ₊ _j	語数	サイクル数	フラグCY	スキップ条件
0	0	1	0	0	1	1	j ₁	j ₀								
0	4	C ₊ _j														
	1	1	-	-												
機能式 : (Mj(DP)) 0 ただし j = 0 ~ 3	分類 : ビット操作命令 詳細説明 : M(DP)の内容の第jビット(イミディエイトフィールドの値jで指定されたビット)をクリア(0)します。															

RC (Reset Carry flag)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>6</td></tr></table> ₁₆	0	0	0	0	0	0	1	1	0	0	0	6	語数	サイクル数	フラグCY	スキップ条件
0	0	0	0	0	0	1	1	0								
0	0	6														
	1	1	0	-												
機能式 : (CY) 0	分類 : 演算命令 詳細説明 : キャリフラグ(CY)をクリア(0)します。															

RCAR (Reset CAR flag)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>8</td><td>6</td></tr></table> ₁₆	0	1	0	0	0	0	1	1	0	0	8	6	語数	サイクル数	フラグCY	スキップ条件
0	1	0	0	0	0	1	1	0								
0	8	6														
	1	1	-	-												
機能式 : (CAR) 0	分類 : 搬送波制御命令 詳細説明 : ポートCARR出力フラグをクリア(0)します。															

RD (Reset port D specified by register Y)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>0</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>1</td><td>4</td></tr></table> ₁₆	0	0	0	0	1	0	1	0	0	0	1	4	語数	サイクル数	フラグCY	スキップ条件
0	0	0	0	1	0	1	0	0								
0	1	4														
	1	1	-	-												
機能式 : (D(Y)) 0、(Y) = 0 ~ 7	分類 : 入出力命令 詳細説明 : ポートDのレジスタYで指定されたポートをクリア(0)します(ハイインピーダンス状態)。															

RT (ReTurn from subroutine)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>4</td><td>4</td></tr></table> ₁₆	0	0	1	0	0	0	1	0	0	0	4	4	語数 1	サイクル数 2	フラグCY -	スキップ条件 -
0	0	1	0	0	0	1	0	0								
0	4	4														
機能式 : (SP) (SP) - 1 (PC) (SK(SP))	分類 : リターン命令 詳細説明 : サブルーチンから、そのサブルーチンを呼んだルーチンに戻ります。															

RTS (ReTurn from subroutine and Skip)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>4</td><td>5</td></tr></table> ₁₆	0	0	1	0	0	0	1	0	1	0	4	5	語数 1	サイクル数 2	フラグCY -	スキップ条件 無条件スキップ
0	0	1	0	0	0	1	0	1								
0	4	5														
機能式 : (SP) (SP) - 1 (PC) (SK(SP))	分類 : リターン命令 詳細説明 : サブルーチンから、そのサブルーチンを呼んだルーチンに戻り、次の命令を無条件にスキップします。															

SB j (Set Bit)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>j₁</td><td>j₀</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>5</td><td>$\frac{C}{+j}$</td></tr></table> ₁₆	0	0	1	0	1	1	1	j ₁	j ₀	0	5	$\frac{C}{+j}$	語数 1	サイクル数 1	フラグCY -	スキップ条件 -
0	0	1	0	1	1	1	j ₁	j ₀								
0	5	$\frac{C}{+j}$														
機能式 : (Mj(DP)) 1 ただし j = 0 ~ 3	分類 : ビット操作命令 詳細説明 : M(DP)の内容の第jビット(イミディエイトフィールドの値jで指定されたビット)をセット(1)します。															

SC (Set Carry flag)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>7</td></tr></table> ₁₆	0	0	0	0	0	0	1	1	1	0	0	7	語数 1	サイクル数 1	フラグCY 1	スキップ条件 -
0	0	0	0	0	0	1	1	1								
0	0	7														
機能式 : (CY) 1	分類 : 演算命令 詳細説明 : キャリフラグ(CY)をセット(1)します。															

SCAR (Set CAR flag)

機械語 : D ₈ D₀ <div style="display: flex; justify-content: space-between; align-items: center;"> <div style="border: 1px solid black; padding: 2px;">0 1 0 0 0 0 1 1 1</div> <div style="border: 1px solid black; padding: 2px;">0 8 7</div> </div>	語数 1	サイクル数 1	フラグC Y -	スキップ条件 -
機能式 : (CAR) 1	分類 : 搬送波制御命令 詳細説明 : ポートCARR出力フラグ(CAR)をセット(1)します。			

SD (Set port D specified by register Y)

機械語 : D ₈ D₀ <div style="display: flex; justify-content: space-between; align-items: center;"> <div style="border: 1px solid black; padding: 2px;">0 0 0 0 1 0 1 0 1</div> <div style="border: 1px solid black; padding: 2px;">0 1 5</div> </div>	語数 1	サイクル数 1	フラグC Y -	スキップ条件 -
機能式 : (D(Y)) 1 (Y) = 0 ~ 7	分類 : 入出力命令 詳細説明 : ポートDのレジスタYで指定されたポートをセット(1)します。			

SEA n (Skip Equal, Accumulator with immediate data n)

機械語 : D ₈ D₀ <div style="display: flex; justify-content: space-between; align-items: center;"> <div style="border: 1px solid black; padding: 2px;">0 0 0 1 0 0 1 0 1</div> <div style="border: 1px solid black; padding: 2px;">0 2 5</div> </div> <div style="display: flex; justify-content: space-between; align-items: center;"> <div style="border: 1px solid black; padding: 2px;">0 1 0 1 1 n₃ n₂ n₁ n₀</div> <div style="border: 1px solid black; padding: 2px;">0 B n</div> </div>	語数 2	サイクル数 2	フラグC Y -	スキップ条件 (A) = n n = 0 ~ 15
機能式 : (A) = n ? ここで n = 0 ~ 15	分類 : 比較命令 詳細説明 : レジスタAの内容とイミディエイトフィールドの値nとが等しければ、次の命令をスキップします。			

SEAM (Skip Equal, Accumulator with Memory)

機械語 : D ₈ D₀ <div style="display: flex; justify-content: space-between; align-items: center;"> <div style="border: 1px solid black; padding: 2px;">0 0 0 1 0 0 1 1 0</div> <div style="border: 1px solid black; padding: 2px;">0 2 6</div> </div>	語数 1	サイクル数 1	フラグC Y -	スキップ条件 (A) = (M(DP))
機能式 : (A) = (M(DP)) ?	分類 : 比較命令 詳細説明 : レジスタAの内容とM(DP)の内容とが等しければ、次の命令をスキップします。			

SNZP (Skip if Non Zero condition of Power down flag)

機械語 : D8 <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td></tr></table> D0 <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>3</td></tr></table> ₁₆	0	0	0	0	0	0	0	0	1	1	0	0	3	語数	サイクル数	フラグCY	スキップ条件
	0	0	0	0	0	0	0	0	1	1							
0	0	3															
	1	1	-	(P) = 1													
機能式 : (P) = 1 ?	分類 : その他 詳細説明 : パワーダウンフラグ(P)が [*] 1 'のとき、次の命令をスキップします。スキップ後もフラグPは変化しません。																

SNZT1 (Skip if Non Zero condition of Timer 1 underflow flag)

機械語 : D8 <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td></tr></table> D0 <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>4</td><td>2</td></tr></table> ₁₆	0	0	1	0	0	0	0	1	0	0	4	2	語数	サイクル数	フラグCY	スキップ条件
	0	0	1	0	0	0	0	1	0							
0	4	2														
	1	1	-	(T1F) = 1												
機能式 : (T1F) = 1 ? (T1F) 0	分類 : タイマ操作命令 詳細説明 : タイマ1アンダフローフラグ(T1F)が [*] 1 'のとき、フラグT1Fをクリア(0)し、次の命令をスキップします。															

SNZT2 (Skip if Non Zero condition of Timer 2 underflow flag)

機械語 : D8 <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td></tr></table> D0 <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>5</td><td>2</td></tr></table> ₁₆	0	0	1	0	1	0	0	1	0	0	5	2	語数	サイクル数	フラグCY	スキップ条件
	0	0	1	0	1	0	0	1	0							
0	5	2														
	1	1	-	(T2F) = 1												
機能式 : (T2F) = 1 ? (T2F) 0	分類 : タイマ操作命令 詳細説明 : タイマ2アンダフローフラグ(T2F)が [*] 1 'のとき、フラグT2Fをクリア(0)し、次の命令をスキップします。															

SZB j (Skip if Zero, Bit)

機械語 : D8 <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>j₁</td><td>j₀</td></tr></table> D0 <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>2</td><td>j</td></tr></table> ₁₆	0	0	0	1	0	0	0	j ₁	j ₀	0	2	j	語数	サイクル数	フラグCY	スキップ条件
	0	0	0	1	0	0	0	j ₁	j ₀							
0	2	j														
	1	1	-	(Mj(DP)) = 0 ただし j = 0 ~ 3												
機能式 : (Mj(DP)) = 0 ? ただし j = 0 ~ 3	分類 : ビット操作命令 詳細説明 : M(DP)の内容の第jビット(イミディエイトフィールドの値jで指定されたビット)の内容が [*] 0 'のとき、次の命令をスキップします。															

SZC (Skip if Zero, Carry flag)

機械語 : D8	D0	語数	サイクル数	フラグ C Y	スキップ条件		
0 0 0 1 0 1 1 1 1	2	0 2 F	16	1	1	-	(CY) = 0
機能式 : (CY) = 0 ?		分類 : 演算命令 詳細説明 : キャリフラグ(CY)の内容が ⁰ のとき、次の命令をスキップします。					

SZD (Skip if Zero, port D specified by register Y)

機械語 : D8	D0	語数	サイクル数	フラグ C Y	スキップ条件		
0 0 0 1 0 0 1 0 0	2	0 2 4	16	2	2	-	(D(Y)) = 0 (Y) = 0 ~ 7
0 0 0 1 0 1 0 1 1	2	0 2 B	16	分類 : 入出力命令 詳細説明 : ポートDのレジスタYで指定されたポートの内容が ⁰ のとき、次の命令をスキップします。			
機能式 : (D(Y)) = 0 ? (Y) = 0 ~ 7							

T1AB (Transfer data to timer 1 and register R1 from Accumulator and register B)

機械語 : D8	D0	語数	サイクル数	フラグ C Y	スキップ条件		
0 0 1 0 0 0 1 1 1	2	0 4 7	16	1	1	-	-
機能式 : タイマ1停止時(V10 = 0) (R17 ~ R14) (B)、(R13 ~ R10) (A) (T17 ~ T14) (B)、(T13 ~ T10) (A) タイマ1動作時(V10 = 1) (R17 ~ R14) (B)、(R13 ~ R10) (A)		分類 : タイマ操作命令 詳細説明 : 停止時(V10 = 0)にはレジスタAとレジスタBの内容を、タイマ1とタイマ1リロードレジスタR1に転送します。 動作時(V10 = 1)にはレジスタAとレジスタBの内容を、リロードレジスタR1にのみ転送します。					

T2AB (Transfer data to timer 2 and register R2L from Accumulator and register B)

機械語 : D8	D0	語数	サイクル数	フラグ C Y	スキップ条件		
0 1 0 0 0 1 0 0 0	2	0 8 8	16	1	1	-	-
機能式 : (R2L7 ~ R2L4) (B) (R2L3 ~ R2L0) (A) (T27 ~ T24) (B) (T23 ~ T20) (A)		分類 : タイマ操作命令 詳細説明 : レジスタAとレジスタBの内容を、タイマ2とタイマ2リロードレジスタR2Lに転送します。					

T2HAB (Transfer data to register R2H from Accumulator and register B)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>8</td><td>9</td></tr></table> ₁₆	0	1	0	0	0	1	0	0	1	0	8	9	語数	サイクル数	フラグC Y	スキップ条件
0	1	0	0	0	1	0	0	1								
0	8	9														
	1	1	-	-												
機能式 : (R2H7 ~ R2H4) (B) (R2H3 ~ R2H0) (A)	分類 : タイマ操作命令 詳細説明 : レジスタAとレジスタBの内容を、リロードレジスタR2Hに転送します。															

T2R2L (Transfer data to timer 2 from register R2L)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>5</td><td>3</td></tr></table> ₁₆	0	0	1	0	1	0	0	1	1	0	5	3	語数	サイクル数	フラグC Y	スキップ条件
0	0	1	0	1	0	0	1	1								
0	5	3														
	1	1	-	-												
機能式 : (T27 ~ T24) (R2L7 ~ R2L4) (T23 ~ T20) (R2L3 ~ R2L0)	分類 : タイマ操作命令 詳細説明 : リロードレジスタR2Lの内容をタイマ2に転送します。															

TAB (Transfer data to Accumulator from register B)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>1</td><td>E</td></tr></table> ₁₆	0	0	0	0	1	1	1	1	0	0	1	E	語数	サイクル数	フラグC Y	スキップ条件
0	0	0	0	1	1	1	1	0								
0	1	E														
	1	1	-	-												
機能式 : (A) (B)	分類 : レジスタ間転送命令 詳細説明 : レジスタBの内容を、レジスタAに転送します。															

TAB1 (Transfer data to Accumulator and register B from timer 1)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>5</td><td>7</td></tr></table> ₁₆	0	0	1	0	1	0	1	1	1	0	5	7	語数	サイクル数	フラグC Y	スキップ条件
0	0	1	0	1	0	1	1	1								
0	5	7														
	1	1	-	-												
機能式 : (B) (T17 ~ T14) (A) (T13 ~ T10)	分類 : タイマ操作命令 詳細説明 : タイマ1の内容を、レジスタAとレジスタBに転送します。															

TAB2 (Transfer data to Accumulator and register B from timer 2)

機械語	語数	サイクル数	フラグCY	スキップ条件													
D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>4</td><td>0</td></tr></table> ₁₆	0	0	1	0	0	0	0	0	0	0	0	4	0	1	1	-	-
0	0	1	0	0	0	0	0	0	0								
0	4	0															
機能式 : (B) (T27 ~ T24) (A) (T23 ~ T20)	分類 : タイマ操作命令 詳細説明 : タイマ2の内容を、レジスタAとレジスタBに転送します。																

TABE (Transfer data to Accumulator and register B from register E)

機械語	語数	サイクル数	フラグCY	スキップ条件												
D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>2</td><td>A</td></tr></table> ₁₆	0	0	0	1	0	1	0	1	0	0	2	A	1	1	-	-
0	0	0	1	0	1	0	1	0								
0	2	A														
機能式 : (B) (ER7 ~ ER4) (A) (ER3 ~ ER0)	分類 : レジスタ間転送命令 詳細説明 : レジスタEの内容を、レジスタA及びレジスタBに転送します。															

TABP p (Transfer data to Accumulator and register B from Program memory in page p)

機械語	語数	サイクル数	フラグCY	スキップ条件												
D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td><td>p₃</td><td>p₂</td><td>p₁</td><td>p₀</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>9</td><td>p</td></tr></table> ₁₆	0	1	0	0	1	p ₃	p ₂	p ₁	p ₀	0	9	p	1	3	- 0/1	-
0	1	0	0	1	p ₃	p ₂	p ₁	p ₀								
0	9	p														
機能式 : (SK(SP)) (PC), (SP) (SP) + 1 (PCH) p (注), (PCL) (DR ₂ ~ DR ₀ , A ₃ ~ A ₀) URS = 0 の場合 (B) (ROM(PC)) ₇₋₄ , (A) (ROM(PC)) ₃₋₀ URS = 1 の場合 (CY) (ROM(PC)) ₈ (B) (ROM(PC)) ₇₋₄ , (A) (ROM(PC)) ₃₋₀ (SP) (SP) - 1, (PC) (SK(SP))	分類 : 演算命令 詳細説明 : フラグURSがクリア(0)されている場合には、pページのレジスタDとレジスタAで指定された(DR ₂ DR ₁ DR ₀ A ₃ A ₂ A ₁ A ₀)番地のROMパターンのうちビット7~4をレジスタBへ、ビット3~0をレジスタAに転送します。 CY=0/1: フラグURSがセット(1)されている場合(URSC命令実行後)には、ROMパターンのビット8もフラグCYに転送します。 (この命令を実行するときは、スタックを1段使用します。) 注意 : pは0~15															

TAM j (Transfer data to Accumulator from Memory)

機械語	語数	サイクル数	フラグCY	スキップ条件												
D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td><td>0</td><td>1</td><td>j₁</td><td>j₀</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>6</td><td>4</td></tr></table> ₁₆	0	0	1	1	0	0	1	j ₁	j ₀	0	6	4	1	1	-	-
0	0	1	1	0	0	1	j ₁	j ₀								
0	6	4														
機能式 : (A) (M(DP)) (X) (X)EXOR(j) j = 0 ~ 3	分類 : RAM・レジスタ間転送命令 詳細説明 : M(DP)の内容をレジスタAに転送した後、レジスタXとイミディエイトフィールドの値との排他的論理和をとり、その結果をレジスタXに格納します。															

TAY (Transfer data to Accumulator from register Y)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>1</td><td>F</td></tr></table> ₁₆	0	0	0	0	1	1	1	1	1	0	1	F	語数	サイクル数	フラグC Y	スキップ条件
0	0	0	0	1	1	1	1	1								
0	1	F														
	1	1	-	-												
機能式 : (A) (Y)	分類 : レジスタ間転送命令 詳細説明 : レジスタYの内容を、レジスタAに転送します。															

TBA (Transfer data to register B from Accumulator)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>0</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>E</td></tr></table> ₁₆	0	0	0	0	0	1	1	1	0	0	0	E	語数	サイクル数	フラグC Y	スキップ条件
0	0	0	0	0	1	1	1	0								
0	0	E														
	1	1	-	-												
機能式 : (B) (A)	分類 : レジスタ間転送命令 詳細説明 : レジスタAの内容を、レジスタBに転送します。															

TDA (Transfer data to register D from Accumulator)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>2</td><td>9</td></tr></table> ₁₆	0	0	0	1	0	1	0	0	1	0	2	9	語数	サイクル数	フラグC Y	スキップ条件
0	0	0	1	0	1	0	0	1								
0	2	9														
	1	1	-	-												
機能式 : (DR ₂ ~ DR ₀) (A ₂ ~ A ₀)	分類 : レジスタ間転送命令 詳細説明 : レジスタAの内容を、レジスタDに転送します。															

TEAB (Transfer data to register E from Accumulator and register B)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td><td>1</td><td>0</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>1</td><td>A</td></tr></table> ₁₆	0	0	0	0	1	1	0	1	0	0	1	A	語数	サイクル数	フラグC Y	スキップ条件
0	0	0	0	1	1	0	1	0								
0	1	A														
	1	1	-	-												
機能式 : (ER ₇ ~ ER ₄) (B) (ER ₃ ~ ER ₀) (A)	分類 : レジスタ間転送命令 詳細説明 : レジスタA及びレジスタBの内容を、レジスタEに転送します。															

TLOA (Transfer data to register LO from Accumulator)

機械語 : D ₈ D₀ <div style="display: flex; align-items: center; gap: 20px;"> <div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">1</div><div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">1</div><div style="border: 1px solid black; padding: 2px;">1</div><div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">0</div> 2 </div> <div style="display: flex; align-items: center; gap: 20px;"> <div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">5</div><div style="border: 1px solid black; padding: 2px;">8</div> 16 </div>	語数 1	サイクル数 1	フラグCY -	スキップ条件 -
機能式 : (LO ₁ , LO ₀) (A ₁ , A ₀)	分類 : その他 詳細説明 : レジスタAの内容を、論理演算選択レジスタLOに転送します。			

TPU0A (Transfer data to register PU0 from Accumulator)

機械語 : D ₈ D₀ <div style="display: flex; align-items: center; gap: 20px;"> <div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">1</div><div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">1</div><div style="border: 1px solid black; padding: 2px;">1</div><div style="border: 1px solid black; padding: 2px;">1</div><div style="border: 1px solid black; padding: 2px;">1</div> 2 </div> <div style="display: flex; align-items: center; gap: 20px;"> <div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">8</div><div style="border: 1px solid black; padding: 2px;">F</div> 16 </div>	語数 1	サイクル数 1	フラグCY -	スキップ条件 -
機能式 : (PU ₀₃ ~ PU ₀₀) (A ₃ ~ A ₀)	分類 : その他 詳細説明 : レジスタAの内容を、レジスタPU0に転送します。			

TPU1A (Transfer data to register PU1 from Accumulator)

機械語 : D ₈ D₀ <div style="display: flex; align-items: center; gap: 20px;"> <div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">1</div><div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">1</div><div style="border: 1px solid black; padding: 2px;">1</div><div style="border: 1px solid black; padding: 2px;">1</div><div style="border: 1px solid black; padding: 2px;">0</div> 2 </div> <div style="display: flex; align-items: center; gap: 20px;"> <div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">8</div><div style="border: 1px solid black; padding: 2px;">E</div> 16 </div>	語数 1	サイクル数 1	フラグCY -	スキップ条件 -
機能式 : (PU ₁₃ ~ PU ₁₀) (A ₃ ~ A ₀)	分類 : その他 詳細説明 : レジスタAの内容を、レジスタPU1に転送します。			

TPU2A (Transfer data to register PU2 from Accumulator)

機械語 : D ₈ D₀ <div style="display: flex; align-items: center; gap: 20px;"> <div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">1</div><div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">1</div><div style="border: 1px solid black; padding: 2px;">1</div><div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">1</div> 2 </div> <div style="display: flex; align-items: center; gap: 20px;"> <div style="border: 1px solid black; padding: 2px;">0</div><div style="border: 1px solid black; padding: 2px;">8</div><div style="border: 1px solid black; padding: 2px;">D</div> 16 </div>	語数 1	サイクル数 1	フラグCY -	スキップ条件 -
機能式 : (PU ₂₃ ~ PU ₂₀) (A ₃ ~ A ₀)	分類 : その他 詳細説明 : レジスタAの内容を、レジスタPU2に転送します。			

TV1A (Transfer data to register V1 from Accumulator)

機械語 : D8	D0	語数	サイクル数	フラグC Y	スキップ条件		
0 0 1 0 1 0 1 1 1	2	0 5 B	16	1	1	-	-
機能式 : (V12 ~ V10) (A2 ~ A0)		分類 : タイマ操作命令					
		詳細説明 : レジスタAの内容を、レジスタV1に転送します。					

TV2A (Transfer data to register V2 from Accumulator)

機械語 : D8	D0	語数	サイクル数	フラグC Y	スキップ条件		
0 0 1 0 1 1 0 1 0	2	0 5 A	16	1	1	-	-
機能式 : (V23 ~ V20) (A3 ~ A0)		分類 : タイマ操作命令					
		詳細説明 : レジスタAの内容を、レジスタV2に転送します。					

TYA (Transfer data to register Y from Accumulator)

機械語 : D8	D0	語数	サイクル数	フラグC Y	スキップ条件		
0 0 0 0 0 1 1 0 0	2	0 0 C	16	1	1	-	-
機能式 : (Y) (A)		分類 : レジスタ間転送命令					
		詳細説明 : レジスタAの内容を、レジスタYに転送します。					

URSC (Sets Upper ROM Code reference enable flag)

機械語 : D8	D0	語数	サイクル数	フラグC Y	スキップ条件		
0 1 0 0 0 0 0 1 0	2	0 8 2	16	1	1	-	-
機能式 : (URS) 1		分類 : その他					
		詳細説明 : 最上位ROMコード参照許可フラグ(URS)をセット(1)します。					

WRST(Watchdog timer ReSeT)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>F</td></tr></table> ₁₆	0	0	0	0	0	0	1	1	1	1	0	0	F	語数	サイクル数	フラグC Y	スキップ条件
0	0	0	0	0	0	1	1	1	1								
0	0	F															
	1	1	-	-													
機能式 : (WDF1) 0	分類 : その他 詳細説明 : ウォッチドッグタイマフラグ(WDF1)を初期化します。																

XAM j (eXchange Accumulator and Memory data)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td><td>0</td><td>0</td><td>j₁</td><td>j₀</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>6</td><td>j</td></tr></table> ₁₆	0	0	1	1	0	0	0	j ₁	j ₀	0	6	j	語数	サイクル数	フラグC Y	スキップ条件
0	0	1	1	0	0	0	j ₁	j ₀								
0	6	j														
	1	1	-	-												
機能式 : (A) (M(DP)) (X) (X)EXOR(j) j = 0 ~ 3	分類 : RAM・レジスタ間転送命令 詳細説明 : M(DP)の内容とレジスタAの内容を交換した後、レジスタXとイミディエイトフィールドの値jとの排他的論理和をとり、その結果をレジスタXに格納します。															

XAMD j (eXchange Accumulator and Memory data and Decrement register Y and skip)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td><td>j₁</td><td>j₀</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>6</td><td>C_{+j}</td></tr></table> ₁₆	0	0	1	1	0	1	1	j ₁	j ₀	0	6	C _{+j}	語数	サイクル数	フラグC Y	スキップ条件
0	0	1	1	0	1	1	j ₁	j ₀								
0	6	C _{+j}														
	1	1	-	(Y) = 15												
機能式 : (A) (M(DP)) (X) (X)EXOR(j) j = 0 ~ 3 (Y) (Y) - 1	分類 : RAM・レジスタ間転送命令 詳細説明 : M(DP)の内容とレジスタAの内容を交換した後、レジスタXとイミディエイトフィールドの値jとの排他的論理和をとり、その結果をレジスタXに格納します。 また、レジスタYの内容を - 1し、その結果が* 15 "のとき、次の命令をスキップします。															

XAMI j (eXchange Accumulator and Memory data and Increment register Y and skip)

機械語 : D ₈ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td><td>1</td><td>0</td><td>j₁</td><td>j₀</td></tr></table> D ₀ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>0</td><td>6</td><td>8_{+j}</td></tr></table> ₁₆	0	0	1	1	0	1	0	j ₁	j ₀	0	6	8 _{+j}	語数	サイクル数	フラグC Y	スキップ条件
0	0	1	1	0	1	0	j ₁	j ₀								
0	6	8 _{+j}														
	1	1	-	(Y) = 0												
機能式 : (A) (M(DP)) (X) (X)EXOR(j) j = 0 ~ 3 (Y) (Y) + 1	分類 : RAM・レジスタ間転送命令 詳細説明 : M(DP)の内容とレジスタAの内容を交換した後、レジスタXとイミディエイトフィールドの値jとの排他的論理和をとり、その結果をレジスタXに格納します。 また、レジスタYの内容を + 1し、その結果が* 0 "のとき、次の命令をスキップします。															

(3) 命令コード対応表

D3~D0	16進表記	D8~D4																010000		011000	
		000000	000001	000010	000011	000100	000101	000110	000111	001000	001001	001010	001011	001100	001101	001110	001111	010111	011111	10~17	18~1F
0000	0	NOP	BLA	SZB0	BL	TAB2	BMLA	XAM0	BML	OGA	TABP0	A0	LA0	LXY0,0	LXY1,0	LXY2,0	LXY3,0	BM	B		
0001	1	BA	CLD	SZB1	BL	LGOP	-	XAM1	BML	-	TABP1	A1	LA1	LXY0,1	LXY1,1	LXY2,1	LXY3,1	BM	B		
0010	2	-	-	SZB2	BL	SNZT1	SNZT2	XAM2	BML	URSC	TABP2	A2	LA2	LXY0,2	LXY1,2	LXY2,2	LXY3,2	BM	B		
0011	3	SNZP	INY	SZB3	BL	-	T2R2L	XAM3	BML	-	TABP3	A3	LA3	LXY0,3	LXY1,3	LXY2,3	LXY3,3	BM	B		
0100	4	-	RD	SZD	BL	RT	-	TAM0	BML	OEA	TABP4	A4	LA4	LXY0,4	LXY1,4	LXY2,4	LXY3,4	BM	B		
0101	5	-	SD	SEAn	BL	RTS	-	TAM1	BML	-	TABP5	A5	LA5	LXY0,5	LXY1,5	LXY2,5	LXY3,5	BM	B		
0110	6	RC	-	SEAM	BL	-	IAE	TAM2	BML	RCAR	TABP6	A6	LA6	LXY0,6	LXY1,6	LXY2,6	LXY3,6	BM	B		
0111	7	SC	DEY	-	BL	T1AB	TAB1	TAM3	BML	SCAR	TABP7	A7	LA7	LXY0,7	LXY1,7	LXY2,7	LXY3,7	BM	B		
1000	8	-	-	IAG	BL	-	TLOA	XAMI0	BML	T2AB	TABP8	A8	LA8	LXY0,8	LXY1,8	LXY2,8	LXY3,8	BM	B		
1001	9	-	CCK2	TDA	BL	-	CCK	XAMI1	BML	T2HAB	TABP9	A9	LA9	LXY0,9	LXY1,9	LXY2,9	LXY3,9	BM	B		
1010	A	AM	TEAB	TABE	BL	-	TV2A	XAMI2	BML	-	TABP10	A10	LA10	LXY0,10	LXY1,10	LXY2,10	LXY3,10	BM	B		
1011	B	AMC	-	-	BL	-	TV1A	XAMI3	BML	-	TABP11	A11	LA11	LXY0,11	LXY1,11	LXY2,11	LXY3,11	BM	B		
1100	C	TYA	CMA	-	BL	RB0	SB0	XAMD0	BML	-	TABP12	A12	LA12	LXY0,12	LXY1,12	LXY2,12	LXY3,12	BM	B		
1101	D	POF	RAR	CCK4	BL	RB1	SB1	XAMD1	BML	TPU2A	TABP13	A13	LA13	LXY0,13	LXY1,13	LXY2,13	LXY3,13	BM	B		
1110	E	TBA	TAB	CLVD	BL	RB2	SB2	XAMD2	BML	TPU1A	TABP14	A14	LA14	LXY0,14	LXY1,14	LXY2,14	LXY3,14	BM	B		
1111	F	WRST	TAY	SZC	BL	RB3	SB3	XAMD3	BML	TPU0A	TABP15	A15	LA15	LXY0,15	LXY1,15	LXY2,15	LXY3,15	BM	B		

上表は機械語コードと機械語命令の対応表です。D3~D0は機械語コードの下位4ビットを示し、D8~D4は、機械語コードの上位5ビットを示します。また、そのコードを16進表記したものを併記してあります。1語命令、2語命令の2種類ありますが、各命令の第1語目のコードを上表に、2語命令の第2語目のコードを下表に示します。

注：“-”で示しているコードは使用しないでください。

	第2語
BL	1 1aaa aaaa
BML	1 0aaa aaaa
BA	1 1aaa aaaa
BLA	1 1aaa pppp
BMLA	1 0aaa pppp
SEA	0 1011 nnnn
SZD	0 0010 1011

(4) 機能分類別機械語命令一覧

分類	命令記号	命令コード									16進表記	語数	サイクル数	機能
		D8	D7	D6	D5	D4	D3	D2	D1	D0				
レジスタ 間 転 送 命 令	TAB	0	0	0	0	1	1	1	1	0	0 1 E	1	1	(A) (B)
	TBA	0	0	0	0	0	1	1	1	0	0 0 E	1	1	(B) (A)
	TAY	0	0	0	0	1	1	1	1	1	0 1 F	1	1	(A) (Y)
	TYA	0	0	0	0	0	1	1	0	0	0 0 C	1	1	(Y) (A)
	TEAB	0	0	0	0	1	1	0	1	0	0 1 A		1	(ER7 ~ ER4) (B), (ER3 ~ ER0) (A)
	TABE	0	0	0	1	0	1	0	1	0	0 2 A	1	1	(B) (ER7 ~ ER4), (A) (ER3 ~ ER0)
	TDA	0	0	0	1	0	1	0	0	1	0 2 9	1	1	(DR2 ~ DR0) (A2 ~ A0)
RAM ア ド レ ス 命 令	LXY x, y	0	1	1	x ₁	x ₀	y ₃	y ₂	y ₁	y ₀	0 C y + x	1	1	(X) x, x=0~3 (Y) y, y=0~15
	INY	0	0	0	0	1	0	0	1	1	0 1 3		1	(Y) (Y) + 1
	DEY	0	0	0	0	1	0	1	1	1	0 1 7		1	(Y) (Y) - 1
RAM レ ジ ス タ 間 転 送 命 令	TAM j	0	0	1	1	0	0	1	j ₁	j ₀	0 6 4 + j	1	1	(A) (M(DP)) (X) (X) EXOR (j) j=0~3
	XAM j	0	0	1	1	0	0	0	j ₁	j ₀	0 6 j	1	1	(A) ↔ (M(DP)) (X) (X) EXOR (j) j=0~3
	XAMD j	0	0	1	1	0	1	1	j ₁	j ₀	0 6 C + j	1	1	(A) ↔ (M(DP)) (X) (X) EXOR (j) (Y) (Y) - 1, j=0~3
	XAMI j	0	0	1	1	0	1	0	j ₁	j ₀	0 6 8 + j	1	1	(A) ↔ (M(DP)) (X) (X) EXOR (j) (Y) (Y) + 1, j=0~3

スキップ条件	フラグ CY	詳 細 説 明
		<p>レジスタBの内容をレジスタAに転送します。</p> <p>レジスタAの内容をレジスタBに転送します。</p> <p>レジスタYの内容をレジスタAに転送します。</p> <p>レジスタAの内容をレジスタYに転送します。</p> <p>レジスタA及びレジスタBの内容をレジスタEに転送します。</p> <p>レジスタEの内容をレジスタA及びレジスタBに転送します。</p> <p>レジスタAの内容をレジスタDに転送します。</p>
<p>連続記述</p> <p>(Y) = 0</p> <p>(Y) = 15</p>		<p>イミディエイトフィールドの値xをレジスタXへロードし、イミディエイトフィールドの値yをレジスタYへロードします。</p> <p>複数のLXY命令を連続して記述し、実行する場合は、最初に記述したLXY命令を除くLXY命令はスキップされます。</p> <p>レジスタYの内容を + 1します。その結果レジスタYの内容が0であれば、次の命令をスキップします。</p> <p>レジスタYの内容を - 1します。その結果、レジスタYの内容が15であれば次の命令をスキップします。</p>
<p>(Y) = 15</p> <p>(Y) = 0</p>		<ul style="list-style-type: none"> - M (D P) の内容をレジスタAに転送した後、レジスタXとイミディエイトフィールドの値 j との排他的論理和をとり、その結果をレジスタXに格納します。 - M (D P) の内容とレジスタAの内容を交換した後、レジスタXとイミディエイトフィールドの値 j との排他的論理和をとり、その結果をレジスタXに格納します。 - M (D P) の内容とレジスタAの内容を交換した後、レジスタXとイミディエイトフィールドの値 j との排他的論理和をとり、その結果をレジスタXに格納します。また、レジスタYの内容を - 1し、その結果が15のとき、次の命令をスキップします。 - M (D P) の内容とレジスタAの内容を交換した後、レジスタXとイミディエイトフィールドの値 j との排他的論理和をとり、その結果をレジスタXに格納します。また、レジスタYの内容を + 1し、その結果が0のとき、次の命令をスキップします。

分類	命令記号	命令コード								16進表記	語数	サイクル数	機能					
		D ₈	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁					D ₀				
演算命令	LA n	0	1	0	1	1	n ₃	n ₂	n ₁	n ₀	0 B n	1	1	(A) n, n=0~15				
	TABP p	0	1	0	0	1	p ₃	p ₂	p ₁	p ₀	0 9 p	1	3	(SK(SP)) (PC), (SP) (SP)+1 (PC _H) p (注) (PC _L) DR ₂ ~DR ₀ , A ₃ ~A ₀ URS=0の場合 (B) (ROM(PC)) ₇₋₄ (A) (ROM(PC)) ₃₋₀ URS=1の場合 (CY) (ROM(PC)) ₈ (B) (ROM(PC)) ₇₋₄ (A) (ROM(PC)) ₃₋₀ (SP) (SP)-1, (PC) (SK(SP))				
	AM	0	0	0	0	0	1	0	1	0	0 0 A	1	1	(A) (A) + (M(DP))				
	AMC	0	0	0	0	0	1	0	1	1	0 0 B	1	1	(A) (A) + (M(DP)) + (CY) (CY) キャリ				
	A n	0	1	0	1	0	n ₃	n ₂	n ₁	n ₀	0 A n	1	1	(A) (A) + n, n=0~15				
	SC	0	0	0	0	0	0	1	1	1	0 0 7	1	1	(CY) 1				
	RC	0	0	0	0	0	0	1	1	0	0 0 6	1	1	(CY) 0				
	SZC	0	0	0	1	0	1	1	1	1	0 2 F	1	1	(CY) = 0?				
	CMA	0	0	0	0	1	1	1	0	0	0 1 C	1	1	(A) (A)				
	RAR	0	0	0	0	1	1	1	0	1	0 1 D	1	1	<table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>CY</td><td>A₃</td><td>A₂</td><td>A₁</td><td>A₀</td></tr></table>	CY	A ₃	A ₂	A ₁
CY	A ₃	A ₂	A ₁	A ₀														
LGOP	0	0	1	0	0	0	0	0	1	0 4 1	1	1	論理演算命令 XOR,OR,AND					
ビット操作命令	SB j	0	0	1	0	1	1	1	j ₁	j ₀	0 5 C + j	1	1	(M _j (DP)) 1, j = 0~3				
	RB j	0	0	1	0	0	1	1	j ₁	j ₀	0 4 C + j	1	1	(M _j (DP)) 0, j = 0~3				
	SZB j	0	0	0	1	0	0	0	j ₁	j ₀	0 2 j	1	1	(M _j (DP)) = 0?, j = 0~3				

注 . pは0~15

スキップ条件	フラグ CY	詳 細 説 明
連続記述	0/1	<p>イミディエイトフィールドの値 n をレジスタAにロードします。複数のLA命令を連続して記述し、実行する場合、最初に記述したLA命令を除くLA命令はスキップされます。</p> <p>フラグURSがクリア(0)されている場合には、pページのレジスタDとレジスタAで指定された($DR_2 DR_1 DR_0 A_3 A_2 A_1 A_0$)番地のROMパターンのうちビット7~4をレジスタBへ、ビット3~0をレジスタAへ転送します。</p> <p>フラグURSがセット(1)されている場合(URSC命令実行後)には、ROMパターンのビット8もフラグCYへ転送します。 (この命令を実行するときは、スタックを1段使用します。)</p>
オーバーフロー=0	0/1	<p>レジスタAにM(DP)の内容を加えます。その結果は、レジスタAに格納されます。キャリフラグ(CY)の内容は変化しません。</p> <p>レジスタAにM(DP)の内容とキャリフラグCYの内容を加えます。その結果は、レジスタAとフラグCYに格納されます。</p> <p>レジスタAにイミディエイトフィールドの値 n を加えます。フラグCYの内容は変化しません。演算の結果、オーバーフローしなければ次の命令をスキップします。</p> <p>1 フラグCYをセット(1)します。</p> <p>0 フラグCYをクリア(0)します。</p> <p>(CY)=0</p> <p>フラグCYの内容が“0”のとき、次の命令をスキップします。</p> <p>レジスタAの内容の1の補数をレジスタAに格納します。</p> <p>0/1 フラグCYを含め、レジスタAを右へ1ビットローテーションします。</p> <p>論理演算選択レジスタLOで選択された論理演算をレジスタAの内容とレジスタEの下位4ビットの内容とで実行し、その結果をレジスタAに格納します。</p>
(Mj(DP)) = 0 j = 0~3	-	<p>M(DP)の内容の第jビット(イミディエイトフィールドの値jで指定されたビット)をセット(1)します。</p> <p>M(DP)の内容の第jビット(イミディエイトフィールドの値jで指定されたビット)をクリア(0)します。</p> <p>M(DP)の内容の第jビット(イミディエイトフィールドの値jで指定されたビット)の内容が“0”のとき、次の命令をスキップします。</p>

分類	命令記号	命令コード								16進表記	語数	サイクル数	機能	
		D ₈	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁					D ₀
比較命令	SEAM	0	0	0	1	0	0	1	1	0	0 2 6	1	1	(A) = (M(DP)) ?
	SEA n	0	0	0	1	0	0	1	0	1	0 2 5 0 B n	2	2	(A) = n ? , n = 0 ~ 15
ブランチ命令	B a	1	1	a ₆	a ₅	a ₄	a ₃	a ₂	a ₁	a ₀	1 8 a + a	1	1	(PC _L) a ₆ ~ a ₀
	BL p,a	0	0	0	1	1	p ₃	p ₂	p ₁	p ₀	0 3 p 1 8 a + a	2	2	(PC _H) p (PC _L) a ₆ ~ a ₀ (注)
	BA a	0	0	0	0	0	0	0	0	1	0 0 1 1 8 a + a	2	2	(PC _L) a ₆ ~ a ₄ A ₃ ~ A ₀
	BLA p,a	0	0	0	0	1	0	0	0	0	0 1 0 1 8 p + a	2	2	(PC _H) p (PC _L) a ₆ ~ a ₄ A ₃ ~ A ₀ (注)
サブルーチン呼び出し命令	BM a	1	0	a ₆	a ₅	a ₄	a ₃	a ₂	a ₁	a ₀	1 a a	1	1	(SK(SP)) (PC) ,(SP) (SP)+1 (PC _H) 2 ,(PC _L) a ₆ ~ a ₀
	BML p,a	0	0	1	1	1	p ₃	p ₂	p ₁	p ₀	0 7 p 1 a a	2	2	(SK(SP)) (PC) ,(SP) (SP)+1 (PC _H) p ,(PC _L) a ₆ ~ a ₀ (注)
	BMLA p,a	0	0	1	0	1	0	0	0	0	0 5 0 1 a p	2	2	(SK(SP)) (PC) ,(SP) (SP)+1 (PC _H) p (PC _L) a ₆ ~ a ₄ A ₃ ~ A ₀ (注)
リターン命令	RT	0	0	1	0	0	0	1	0	0	0 4 4	1	2	(SP) (SP) - 1,(PC) (SK(SP))
	RTS	0	0	1	0	0	0	1	0	1	0 4 5	1	2	(SP) (SP) - 1,(PC) (SK(SP))
タイマ操作命令	T1AB	0	0	1	0	0	0	1	1	1	0 4 7	1	1	タイマ1停止時(V1 ₀ = 0) (R1 ₇ ~ R1 ₄) (B), (R1 ₃ ~ R1 ₀) (A), (T1 ₇ ~ T1 ₄) (B),(T1 ₃ ~ T1 ₀) (A) タイマ1動作時(V1 ₀ = 1) (R1 ₇ ~ R1 ₄) (B), (R1 ₃ ~ R1 ₀) (A)

注 . pは0 ~ 15

スキップ条件	フラグ CY	詳 細 説 明
(A) = (M(DP)) (A) = n n = 0~15		レジスタAの内容とM(DP)の内容とが等しければ、次の命令をスキップします。 レジスタAの内容とイミディエイトフィールドの値nとが等しければ、次の命令をスキップします。
		ページ内ブランチ：同一ページのa番地にブランチします。 ページ外ブランチ：pページのa番地にブランチします。 ページ内ブランチ：同一ページ内のa番地の下位4ビットをレジスタAの内容で置換した a ₆ a ₅ a ₄ A ₃ A ₂ A ₁ A ₀ 番地にブランチします。 ページ外ブランチ：pページのa番地の下位4ビットをレジスタAの内容で置換した a ₆ a ₅ a ₄ A ₃ A ₂ A ₁ A ₀ 番地にブランチします。
		2ページのサブルーチン呼び出し：2ページのa番地のサブルーチン呼び出します。 サブルーチン呼び出し：pページのa番地のサブルーチン呼び出します。 サブルーチン呼び出し：pページのa番地の下位4ビットをレジスタAの内容で置換した a ₆ a ₅ a ₄ A ₃ A ₂ A ₁ A ₀ 番地のサブルーチン呼び出します。
無条件スキップ		サブルーチンから、そのサブルーチンと呼んだルーチンに戻ります。 サブルーチンから、そのサブルーチンと呼んだルーチンに戻り、次の命令を無条件にスキップします。
		停止時(V1 ₀ = 0)にはレジスタAとレジスタBの内容を、タイマ1とリロードレジスタR1に転送します。 動作時(V1 ₀ = 1)にはレジスタAとレジスタBの内容を、リロードレジスタR1にのみ転送します。

分類	命令記号	命令コード									語数	サイクル数	機能	
		D ₈	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀				16進表記
タイム操作命令	TAB1	0	0	1	0	1	0	1	1	1	0 5 7	1	1	(B) (T ₁₇ ~T ₁₄), (A) (T ₁₃ ~T ₁₀)
	TV1A	0	0	1	0	1	1	0	1	1	0 5 B	1	1	(V ₁₂ ~V ₁₀) (A ₂ ~A ₀)
	SNZT1	0	0	1	0	0	0	0	1	0	0 4 2	1	1	(T _{1F})=1? (T _{1F}) 0
	T2AB	0	1	0	0	0	1	0	0	0	0 8 8	1	1	(R _{2L7} ~R _{2L4}) (B), (R _{2L3} ~R _{2L0}) (A), (T ₂₇ ~T ₂₄) (B), (T ₂₃ ~T ₂₀) (A)
	TAB2	0	0	1	0	0	0	0	0	0	0 4 0	1	1	(B) (T ₂₇ ~T ₂₄), (A) (T ₂₃ ~T ₂₀)
	TV2A	0	0	1	0	1	1	0	1	0	0 5 A	1	1	(V ₂₃ ~V ₂₀) (A ₃ ~A ₀)
	SNZT2	0	0	1	0	1	0	0	1	0	0 5 2	1	1	(T _{2F})=1? (T _{2F}) 0
	T2HAB	0	1	0	0	0	1	0	0	1	0 8 9	1	1	(R _{2H7} ~R _{2H4}) (B), (R _{2H3} ~R _{2H0}) (A)
	T2R2L	0	0	1	0	1	0	0	1	1	0 5 3	1	1	(T ₂₇ ~T ₂₄) (R _{2L7} ~R _{2L4}), (T ₂₃ ~T ₂₀) (R _{2L3} ~R _{2L0})
搬送波制御	SCAR	0	1	0	0	0	0	1	1	1	0 8 7	1	1	(CAR) (1)
	RCAR	0	1	0	0	0	0	1	1	0	0 8 6	1	1	(CAR) (0)
入出力命令	CLD	0	0	0	0	1	0	0	0	1	0 1 1	1	1	(D) 0
	SD	0	0	0	0	1	0	1	0	1	0 1 5	1	1	(D(Y)) 1, (Y) = 0~7
	RD	0	0	0	0	1	0	1	0	0	0 1 4	1	1	(D(Y)) 0, (Y) = 0~7
	SZD	0 0 0 1 0 0 1 0 0	0 2 4	2	2	(D(Y))=0?								
		0 0 0 1 0 1 0 1 1	0 2 B			(Y) = 0~7								
	OEA	0	1	0	0	0	0	1	0	0	0 8 4	1	1	(E ₁ ,E ₀) (A ₁ ,A ₀)
	IAE	0	0	1	0	1	0	1	1	0	0 5 6	1	1	(A ₂ ~A ₀) (E ₂ ~E ₀)
	OGA	0	1	0	0	0	0	0	0	0	0 8 0	1	1	(G) (A)
IAG	0	0	0	1	0	1	0	0	0	0 2 8	1	1	(A) (G)	

スキップ条件	フラグ CY	詳 細 説 明
(T1F) =1		<p>タイマ1の内容をレジスタAとレジスタBに転送します。</p> <p>レジスタAの内容をレジスタV1に転送します。</p> <p>タイマ1アンダフローフラグ(T1F)が“1”のとき、フラグT1Fをクリア(0)し、次の命令をスキップします。</p> <p>レジスタAとレジスタBの内容を、タイマ2とリロードレジスタR2Lに転送します。</p> <p>タイマ2の内容をレジスタAとレジスタBに転送します。</p> <p>レジスタAの内容をレジスタV2に転送します。</p>
(T2F) =1		<p>タイマ2アンダフローフラグ(T2F)が“1”のとき、フラグT2Fをクリア(0)し、次の命令をスキップします。</p> <p>レジスタAとレジスタBの内容を、リロードレジスタR2Hに転送します。</p> <p>リロードレジスタR2Lの内容を、タイマ2に転送します。</p>
		<p>ポートCARR出力フラグ(CAR)をセット(1)します。</p> <p>ポートCARR出力フラグ(CAR)をクリア(0)します。</p>
(D(Y)) =0 (Y) =0~7		<p>ポートDをクリア(0)します(ハイインピーダンス状態)。</p> <p>ポートDのレジスタYで指定されたポートをセット(1)します。</p> <p>ポートDのレジスタYで指定されたポートをクリア(0)します(ハイインピーダンス状態)。</p> <p>ポートDのレジスタYで指定されたポートの内容が“0”のとき、次の命令をスキップします。</p> <p>レジスタAの内容をポートEに出力します。</p> <p>ポートEの内容をレジスタAに転送します。</p> <p>レジスタAの内容をポートGに出力します。</p> <p>ポートGの内容をレジスタAに転送します。</p>

分類	命令記号	命令コード										語数	サイクル数	機能			
		D8	D7	D6	D5	D4	D3	D2	D1	D0	16進表記						
その他	NOP	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	(PC) (PC) + 1
	POF	0	0	0	0	0	1	1	0	1	0	0	D	1	1	RAMバックアップ	
	SNZP	0	0	0	0	0	0	0	1	1	0	0	3	1	1	(P) = 1?	
	CCK	0	0	1	0	1	1	0	0	1	0	5	9	1	1	STCK = f(X _{IN})に変更	
	CCK2	0	0	0	0	1	1	0	0	1	0	1	9	1	1	STCK = f(X _{IN})/2に変更	
	CCK4	0	0	0	1	0	1	1	0	1	0	2	D	1	1	STCK = f(X _{IN})/4に変更	
	CLVD	0	0	0	1	0	1	1	1	0	0	2	E	1	1	リセット発生電圧1.5V 1.7V変更	
	TLOA	0	0	1	0	1	1	0	0	0	0	5	8	1	1	(LO ₁ ,LO ₀) (A ₁ ,A ₀)	
	URSC	0	1	0	0	0	0	0	1	0	0	8	2	1	1	(URS) 1	
	TPU0A	0	1	0	0	0	1	1	1	1	0	8	F	1	1	(PU ₀₃ ~ PU ₀₀) (A ₃ ~ A ₀)	
	TPU1A	0	1	0	0	0	1	1	1	0	0	8	E	1	1	(PU ₁₃ ~ PU ₁₀) (A ₃ ~ A ₀)	
	TPU2A	0	1	0	0	0	1	1	0	1	0	8	D	1	1	(PU ₂₃ ~ PU ₂₀) (A ₃ ~ A ₀)	
WRST	0	0	0	0	0	1	1	1	1	0	0	F	1	1	(WDF1) 0		

スキップ条件	フラグ CY	詳 細 説 明
(P)=1		<p>ノーオペレーション</p> <p>システムをRAMバックアップ状態にします。</p> <p>パワーダウンフラグ(P)が“ 1 ” のとき、次の命令をスキップします。 スキップ後、フラグPは変化しません。</p> <p>システムクロック (STCK)を、$f(XIN)/8$から$f(XIN)$に変更します。</p> <p>システムクロック (STCK)を、$f(XIN)/8$から$f(XIN)/2$に変更します。</p> <p>システムクロック (STCK)を、$f(XIN)/8$から$f(XIN)/4$に変更します。</p> <p>電圧低下検出回路の検出電圧を1.5Vから1.7Vに変更します (Ta=25 ,標準値)。</p> <p>レジスタAの内容を論理演算選択レジスタLOに転送します。</p> <p>最上位ROMコード参照許可フラグ(URS)をセット(1)します。</p> <p>レジスタAの内容をレジスタPU0に転送します。</p> <p>レジスタAの内容をレジスタPU1に転送します。</p> <p>レジスタAの内容をレジスタPU2に転送します。</p> <p>ウォッチドッグタイマフラグ(WDF1)を初期化します。</p>

制御レジスタ一覧

タイマ制御レジスタV1		リセット時：0002		RAMバックアップ時：0002	W
V12	搬送波出力自動制御ビット	0	タイマ1による自動出力制御無効		
		1	タイマ1による自動出力制御有効		
V11	タイマ1カウントソース選択ビット	0	搬送波出力(CARRY)		
		1	ウォッチドッグタイマ(WDT)のビット5		
V10	タイマ1制御ビット	0	停止(タイマ1状態保持)		
		1	動作		

タイマ制御レジスタV2		リセット時：00002		RAMバックアップ時：00002	W
V23	搬送波の 'H' 期間拡張ビット	0	" H '期間の拡張機能無効		
		1	" H '期間の拡張機能有効(V22= 1 '選択時)		
V22	搬送波発生機能制御ビット	0	搬送波発生機能無効		
		1	搬送波発生機能有効		
V21	タイマ2カウントソース選択ビット	0	f(XIN)		
		1	f(XIN)/2		
V20	タイマ2制御ビット	0	停止(タイマ2状態保持)		
		1	動作		

ブルダウン制御レジスタPU0		リセット時：00002		RAMバックアップ時：状態保持	W
PU03	ポートG2、G3 ブルダウントランジスタ制御ビット	0	ブルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	ブルダウントランジスタON，キーオンウェイクアップ有効		
PU02	ポートG0、G1 ブルダウントランジスタ制御ビット	0	ブルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	ブルダウントランジスタON，キーオンウェイクアップ有効		
PU01	ポートE1 ブルダウントランジスタ制御ビット	0	ブルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	ブルダウントランジスタON，キーオンウェイクアップ有効		
PU00	ポートE0 ブルダウントランジスタ制御ビット	0	ブルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	ブルダウントランジスタON，キーオンウェイクアップ有効		

ブルダウン制御レジスタPU1		リセット時：00002		RAMバックアップ時：状態保持	W
PU13	ポートD7 ブルダウントランジスタ制御ビット	0	ブルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	ブルダウントランジスタON，キーオンウェイクアップ有効		
PU12	ポートD6 ブルダウントランジスタ制御ビット	0	ブルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	ブルダウントランジスタON，キーオンウェイクアップ有効		
PU11	ポートD5 ブルダウントランジスタ制御ビット	0	ブルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	ブルダウントランジスタON，キーオンウェイクアップ有効		
PU10	ポートD4 ブルダウントランジスタ制御ビット	0	ブルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	ブルダウントランジスタON，キーオンウェイクアップ有効		

ブルダウン制御レジスタPU2		リセット時：00002		RAMバックアップ時：状態保持	W
PU23	ポートD3 ブルダウントランジスタ制御ビット	0	ブルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	ブルダウントランジスタON，キーオンウェイクアップ有効		
PU22	ポートD2 ブルダウントランジスタ制御ビット	0	ブルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	ブルダウントランジスタON，キーオンウェイクアップ有効		
PU21	ポートD1 ブルダウントランジスタ制御ビット	0	ブルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	ブルダウントランジスタON，キーオンウェイクアップ有効		
PU20	ポートD0 ブルダウントランジスタ制御ビット	0	ブルダウントランジスタOFF，キーオンウェイクアップ無効		
		1	ブルダウントランジスタON，キーオンウェイクアップ有効		

注．" W "は書き込み可を表します。

論理演算選択レジスタLO		リセット時：002		RAMバックアップ時：002	W
LO1	論理演算選択ビット	LO1	LO0	論理演算機能	
		0	0	排他的論理和演算(XOR)	
		0	1	論理和演算(OR)	
LO0		1	0	論理積演算(AND)	
		1	1	使用禁止	

注：“W”は書き込み可を表します。

絶対最大定格

記号	項目	条件	定格値	単位
VDD	電源電圧		- 0.3 ~ 5	V
VI	入力電圧		- 0.3 ~ VDD + 0.3	V
VO	出力電圧		- 0.3 ~ VDD + 0.3	V
Pd	消費電力	Ta = 25	300	mW
Topr	動作周囲温度		- 40 ~ 85	
Tstg	保存温度		- 65 ~ 125	

推奨動作条件(指定のない場合は、Ta = - 40 ~ 85 , VDD = 1.8 ~ 3.6V)

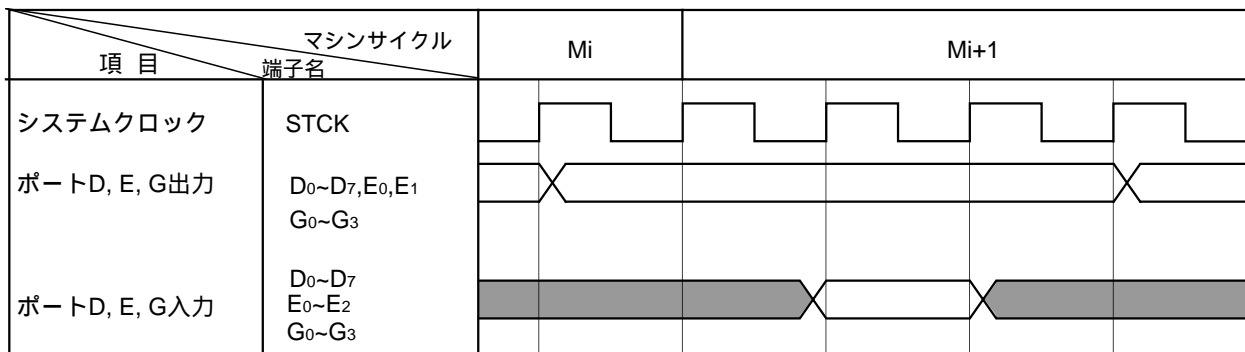
記号	項目	測定条件	規格値			単位	
			最小	標準	最大		
VDD	電源電圧		1.8		3.6	V	
VRAM	電源電圧(RAMバックアップ時)		1.1		3.6	V	
VSS	電源電圧			0		V	
VIH	"H"入力電圧 ポートD、E、G	VDD = 3.0V	0.7VDD		VDD	V	
VIH	"H"入力電圧 XIN	VDD = 3.0V	0.8VDD		VDD	V	
VIL	"L"入力電圧 ポートD、E、G	VDD = 3.0V	0		0.2VDD	V	
VIL	"L"入力電圧 XIN	VDD = 3.0V	0		0.2VDD	V	
IOH(peak)	"H"レベル尖頭出力電流 ポートD、E1、G	VDD = 3.0V			- 4	mA	
IOH(peak)	"H"レベル尖頭出力電流 ポートE0	VDD = 3.0V			- 24	mA	
IOH(peak)	"H"レベル尖頭出力電流 ポートCARR	VDD = 3.0V			- 20	mA	
IOL(peak)	"L"レベル尖頭出力電流 ポートCARR	VDD = 3.0V			4	mA	
IOH(avg)	"H"レベル平均出力電流 ポートD、E1、G	VDD = 3.0V			- 2	mA	
IOH(avg)	"H"レベル平均出力電流 ポートE0	VDD = 3.0V			- 12	mA	
IOH(avg)	"H"レベル平均出力電流 ポートCARR	VDD = 3.0V			- 10	mA	
IOL(avg)	"L"レベル平均出力電流 ポートCARR	VDD = 3.0V			2	mA	
f(XIN)	クロック周波数	STCK = f(XIN)/8、f(XIN)/4、f(XIN)/2選択時	セラミック共振		4	MHz	
		STCK = f(XIN)選択時	セラミック共振		2	MHz	
VDET	電圧低下検出回路検出電圧 (CLVD命令未実行時)	リセット発生			1.1	V	
		Ta = 25			1.4		1.5
	電圧低下検出回路検出電圧 (CLVD命令実行時)	リセット解除				1.2	V
		Ta = 25				1.6	
電圧低下検出回路検出電圧 (CLVD命令実行時)	リセット発生/解除				1.2	2.2	
		Ta = 25			1.6	1.7	1.76
TDET	電圧低下検出回路低電圧判定時間	電流電圧が、±50V/s で検出電圧を通過時		0.2	1.2	ms	
TPON	パワーオンリセット回路有効電流立ち上がり時間	VDD = 0 2.2V Ta = - 20 ~ 85			1	ms	
		VDD = 0 2.2V Ta = - 40 ~ 85			100	μs	

注．平均出力電流規格値は、100msの期間の平均電流値です。

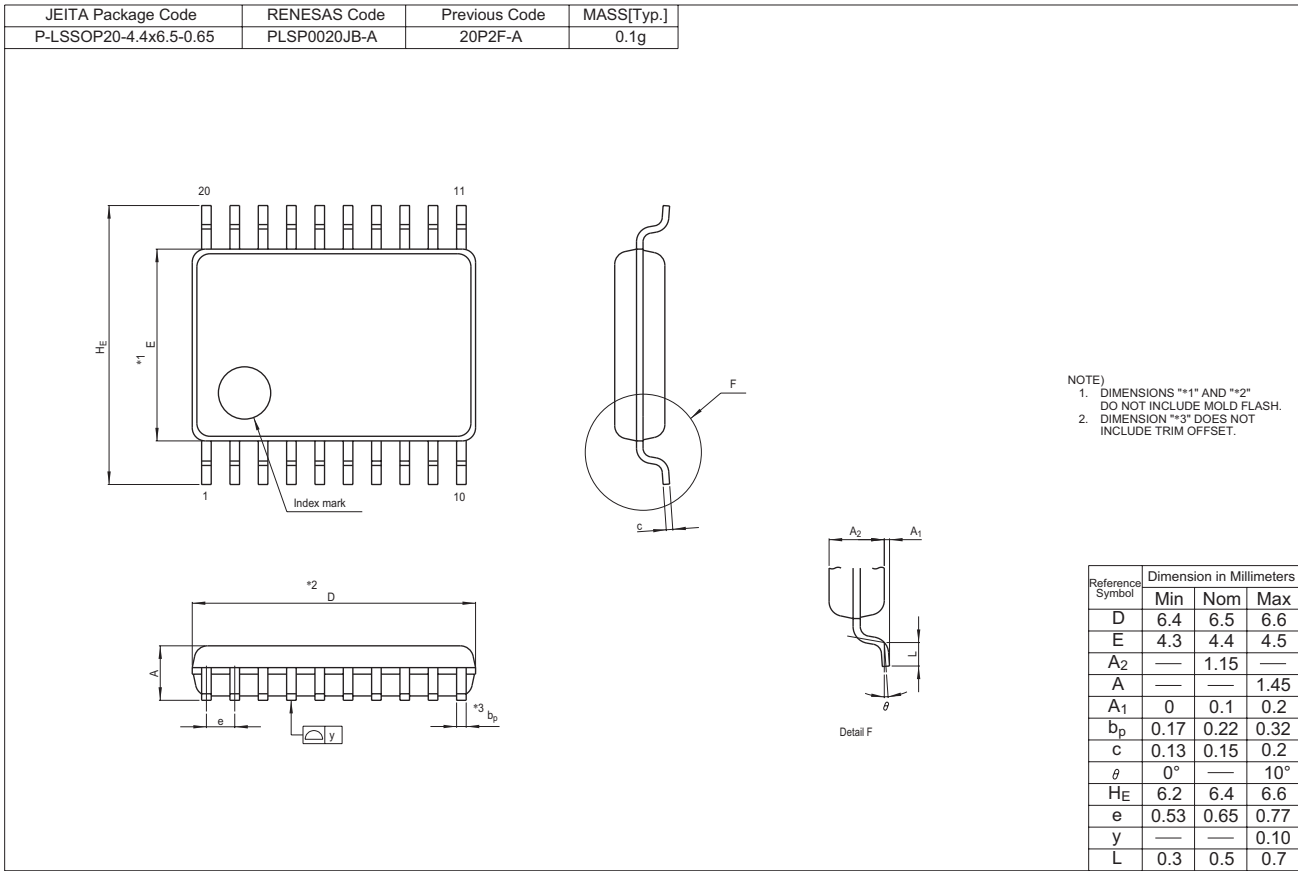
電気的特性 (指定のない場合は、 $T_a = -40 \sim 85$, $V_{DD} = 3V$)

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
VoL	“L”出力電圧 ポートCARR	$I_{OL} = 2mA$			0.9	V
VoL	“L”出力電圧 XOUT	$I_{OL} = 0.2mA$			0.9	V
VoH	“H”出力電圧 ポートD, E1, G	$I_{OH} = -2mA$	2.1			V
VoH	“H”出力電圧 ポートE0	$I_{OH} = -12mA$	1.5			V
VoH	“H”出力電圧 ポートCARR	$I_{OH} = -10mA$	1.0			V
VoH	“H”出力電圧 XOUT	$I_{OH} = -0.2mA$	2.1			V
IIL	“L”入力電流 ポートD, E, G	$V_I = V_{SS}$			-1	μA
IiH	“H”入力電流 ポートE0, E1	$V_I = V_{DD}$ ブルダウントランジスタOFF			1	μA
IoZ	オフ時電流 D, E0, E1, G	$V_O = V_{SS}$			-1	μA
IDD	電源電流(動作時)	$f(XIN) = 4.0MHz$		400	800	μA
		$f(XIN) = 2.0MHz$		350	700	μA
		$f(XIN) = 1.0MHz$		300	600	μA
		$f(XIN) = 500kHz$		250	500	μA
	電源電流(RAMバックアップ時)			1	3	μA
		$T_a = 25$		0.1	0.5	μA
RPH	ブルダウン抵抗値 ポートD, G, E	$V_I = 3V$	75	150	300	k
ROSC	XIN - XOUT間帰還抵抗値		700		3200	k

基本タイミング図



外形寸法図



改訂記録	4286 グループデータシート
------	-----------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2008.08.06	-	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエンジニアリング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなまじく、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
13. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会ください。



営業お問合せ窓口
株式会社ルネサス販売

<http://www.renesas.com>

本	社	〒100-0004	千代田区大手町2-6-2 (日本ビル)	(03) 5201-5350
西	東	〒190-0023	立川市柴崎町2-2-23 (第二高島ビル2F)	(042) 524-8701
東	北	〒980-0013	仙台市青葉区花京院1-1-20 (花京院スクエア13F)	(022) 221-1351
い	わ	〒970-8026	いわき市平小太郎町4-9 (平小太郎ビル)	(0246) 22-3222
茨	城	〒312-0034	ひたちなか市堀口832-2 (日立システムプラザ勝田1F)	(029) 271-9411
新	潟	〒950-0087	新潟市東大通1-4-2 (新潟三井物産ビル3F)	(025) 241-4361
松	本	〒390-0815	松本市深志1-2-11 (昭和ビル7F)	(0263) 33-6622
中	部	〒460-0008	名古屋市中区栄4-2-29 (名古屋広小路プレイス)	(052) 249-3330
関	西	〒541-0044	大阪府中央区伏見町4-1-1 (明治安田生命大阪御堂筋ビル)	(06) 6233-9500
北	陸	〒920-0031	金沢市広岡3-1-1 (金沢パークビル8F)	(076) 233-5980
広	島	〒730-0036	広島市中区袋町5-25 (広島袋町ビルディング8F)	(082) 244-2570
九	州	〒812-0011	福岡市博多区博多駅前2-17-1 (博多プレステージ5F)	(092) 481-7695

※営業お問い合わせ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：コンタクトセンター E-Mail: csc@renesas.com