

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】<http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

お客様各位

資料中の「三菱電機」、「三菱XX」等名称の株式会社ルネサス テクノロジへの変更について

2003年4月1日を以って株式会社日立製作所及び三菱電機株式会社のマイコン、ロジック、アナログ、ディスクリート半導体、及びDRAMを除くメモリ(フラッシュメモリ・SRAM等)を含む半導体事業は株式会社ルネサス テクノロジに承継されました。

従いまして、本資料中には「三菱電機」、「三菱電機株式会社」、「三菱半導体」、「三菱XX」といった表記が残っておりますが、これらの表記は全て「株式会社ルネサス テクノロジ」に変更されておりますのでご理解の程お願い致します。尚、会社商標・ロゴ・コーポレートステートメント以外の内容については一切変更しておりませんので資料としての内容更新ではありません。

注:「高周波・光素子事業、パワーデバイス事業については三菱電機にて引き続き事業運営を行います。」

2003年4月1日
株式会社ルネサス テクノロジ
カスタマサポート部

三菱マイクロコンピュータ 38C3グループ

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER

概要

38C3グループは、740ファミリコアを採用した8ビットマイクロコンピュータです。

LCD駆動制御回路、A-D変換器、シリアルI/Oなどの付加機能を備えています。

38C3グループには内蔵するメモリの種類、容量、パッケージの異なる複数の品種があります。詳細については形名とメモリサイズ・パッケージの項を参照してください。

38C3グループの製品ラインナップについてはグループ展開の項を参照してください。

特長

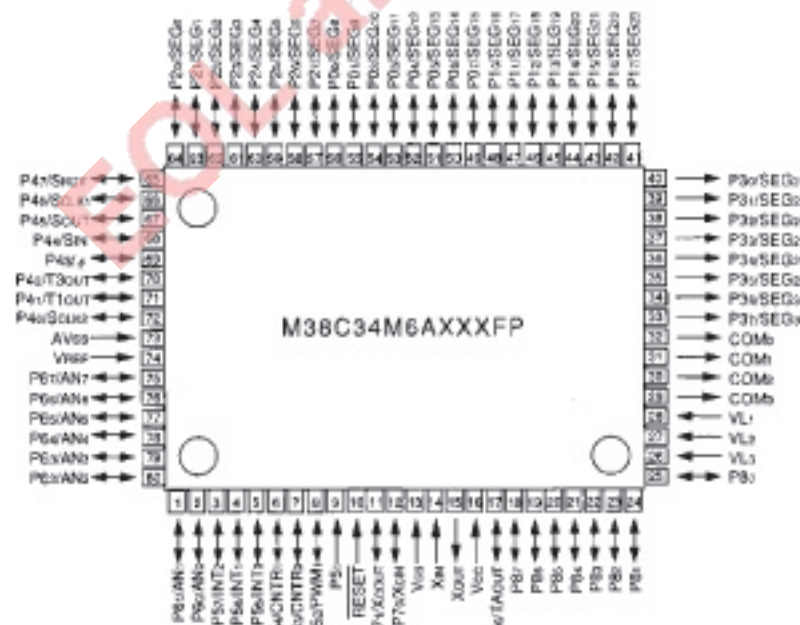
- 基本機械語命令 71
- 命令実行時間 $0.5 \mu s$
(最近命令、発振周波数8MHz時)
- メモリ容量 ROM 4K~48Kバイト
RAM 192~1024バイト
- プログラマブル入出力ポート 57本
- ソフトウェアブルアップ/ブルダウ抵抗
(ポートP5i以外のポートP0~P8)
- 割り込み 16要因、16ベクタ
(キー入力割り込みを含む)

- タイマ 8ビット×6
16ビット×1
- A-D変換器 10ビット×8チャンネル
- シリアルI/O 8ビット×1
(クロック同期形)
- LCD制御回路 バイアス 1/1, 1/2, 1/3バイアス
時分割 1, 2, 3, 4時分割
コモン出力 4本
セグメント出力 32本
- クロック発生回路 2回路内蔵
(セラミック共振子又は水晶共振子外付け)
- 電源電圧 高速モード時 4.0~5.5V
中速モード時 2.5~5.5V
低速モード時 2.5~5.5V
- 消費電力 高速モード時 32mW
(発振周波数8MHz時)
低速モード時 $45 \mu W$
(発振周波数32kHz、電源電圧3V時)
- 動作周囲温度 $-20 \sim 85^{\circ}C$

応用

カメラ、家電、民生機器など

ピン接続図 (上面図)



外形 80P6N-A

図1. M38C34M6AXXFPのピン接続図

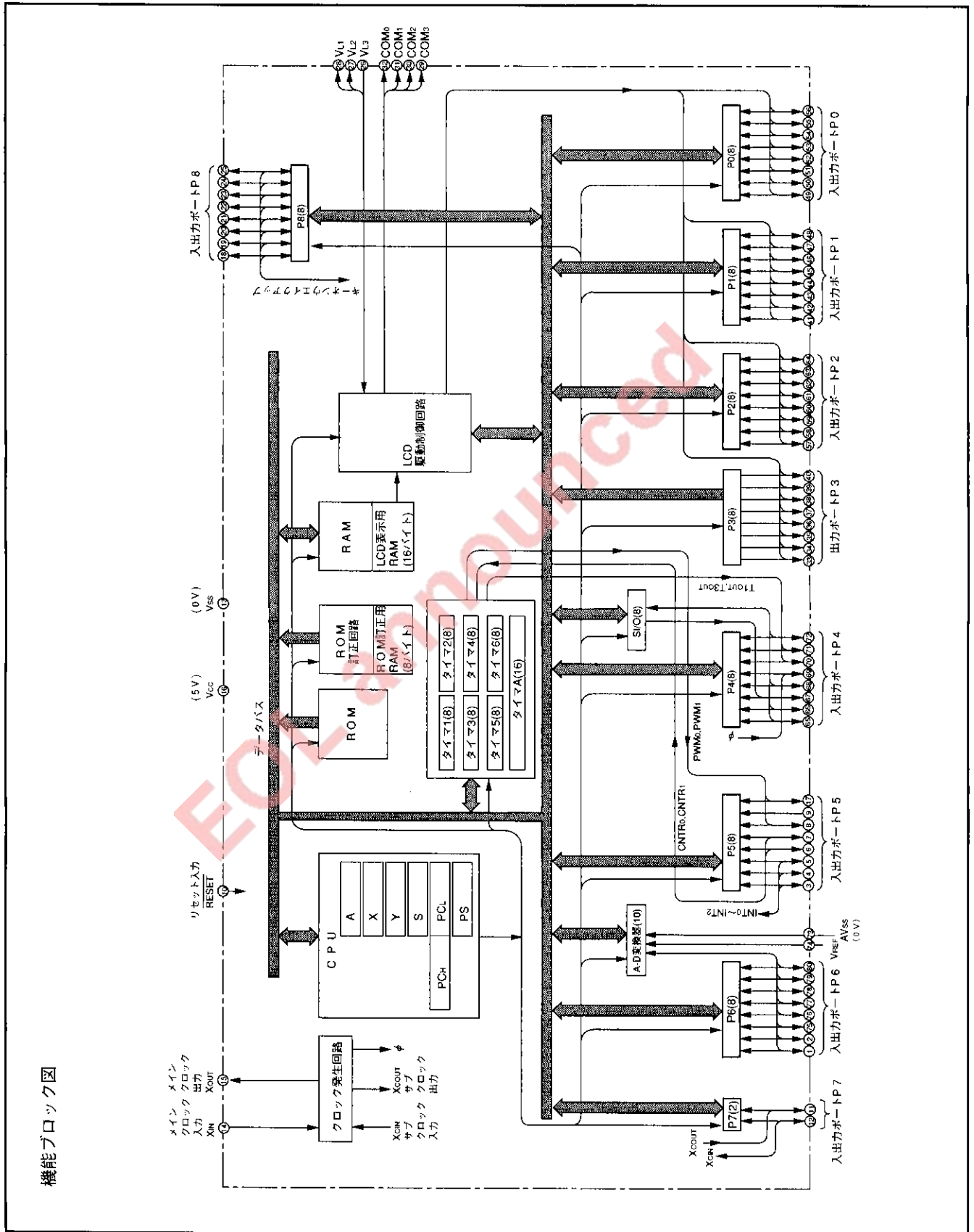


図2. 機能ブロック図

端子の機能説明

表1. 端子の機能説明(1)

端子名	名称	機能	ポート以外の機能
VCC, VSS	電源入力	VCCに2.5~5.5V、VSSに0Vを印加します。	
VREF	基準電圧入力	A-D変換器の基準電圧入力端子です。	
AVSS	アナログ電源入力	A-D変換器の電源入力端子です。この端子はVSSに接続してください。	
RESET	リセット入力	アクティブ "L" のリセット入力端子です。	
XIN	クロック入力	メインクロック発生回路の入出力端子で、XINとXOUTの間にセラミック共振子又は水晶発振子を接続します。外部クロック使用時にはクロック発振源をXINに接続し、XOUTは開放にします。帰還抵抗内蔵です。	
XOUT	クロック出力		
VL1~VL3	LCD用電源入力	$0 \leq VL1 \leq VL2 \leq VL3 \leq VCC$ の電圧を印加します。LCDには0~VL3の電圧を印加します。	
COM0~COM3	コモン出力	LCD用コモン端子です。1時分割時はCOM1~COM3は使用しません。2時分割時はCOM2、COM3は使用しません。3時分割時はCOM3は使用しません。	
P00/SEG9 ~ P07/SEG15	入出力ポートP0	8ビットの入出力ポートです。CMOS入力レベルで、CMOS3ステート出力です。プルダウン制御/ポート単位の入出力指定が可能です。	LCD用セグメント端子
P10/SEG16 ~ P17/SEG23	入出力ポートP1	8ビットの入出力ポートです。CMOS入力レベルで、CMOS3ステート出力です。プルダウン制御/ポート単位の入出力指定が可能です。	
P20/SEG0 ~ P27/SEG7	入出力ポートP2	8ビットの入出力ポートです。CMOS入力レベルで、CMOS3ステート出力です。プルダウン制御/ビット単位の入出力指定が可能です。	
P30/SEG24 ~ P37/SEG31	出力ポートP3	8ビットの出力ポートです。CMOSステート出力です。プルダウン制御が可能です。	
P40/SCLK2	入出力ポートP4	8ビットの入出力ポートです。CMOS入力レベルで、CMOS3ステート出力です。プルアップ制御/ビット単位の入出力指定が可能です。	シリアルI/Oの機能端子
P41/T1OUT			タイマ出力
P42/T3OUT			タイマ出力
P43/ ϕ			ϕ 出力端子
P44/SIN P45/SOUT P46/SCLK1 P47/SRDY			シリアルI/Oの機能端子

表2. 端子の機能説明(2)

端子名	名称	機能	ポート以外の機能
P51	入力ポートP5	1ビットの入力ポートです。CMOS入力レベルです。	
P50/TAOUT	入出力ポートP5	7ビットの入出力ポートです。CMOS入力レベルで、CMOS3ステート出力です。プルアップ制御/ビット単位の入出力指定が可能です。	タイマA出力
P52/PWM1			PWM1出力 (タイマ出力)
P53/CNTR0			外部カウント入出力
P54/CNTR1			
P55/INT0 P56/INT1 P57/INT2			外部割り込み入力
P60/AN0 ～ P67/AN7	入出力ポートP6	8ビットの入出力ポートです。CMOS入力レベルで、CMOS3ステート出力です。プルアップ制御/ビット単位の入出力指定が可能です。	A-D変換入力
P70/XCIN P71/XCOUT	入出力ポートP7	2ビットの入出力ポートです。CMOS入力レベルで、CMOS3ステート出力です。プルアップ制御/ビット単位の入出力指定が可能です。	サブクロック発生回路入出力
P80～P87	入出力ポートP8	8ビットの入出力ポートです。TTL入力レベルで、CMOS3ステート出力です。プルアップ制御/ビット単位の入出力指定が可能です。	キー入力 (キーオンウエイクアップ) 割り込み入力

形名とメモリサイズ・パッケージ

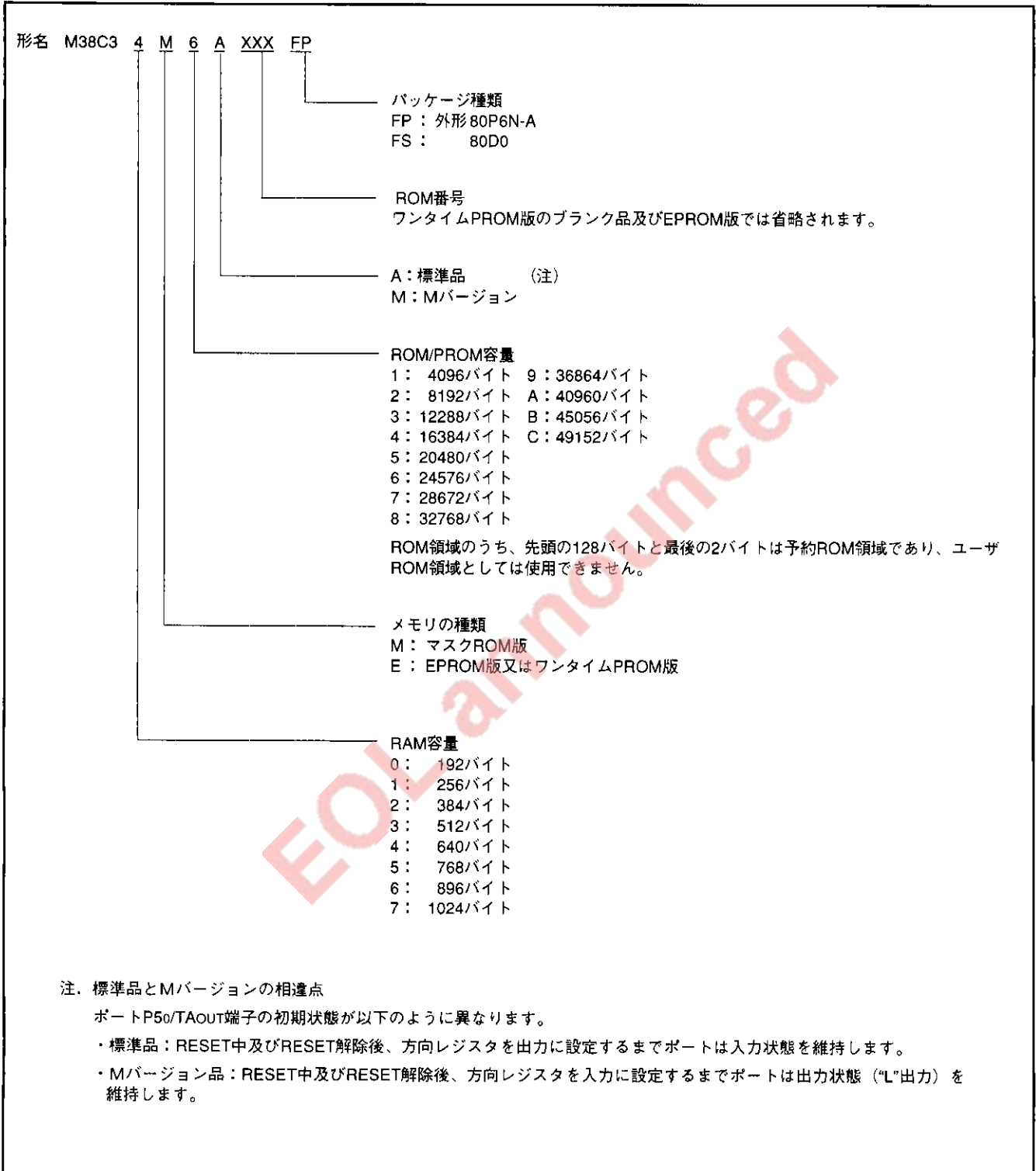


図3. 形名とメモリサイズ・パッケージ

グループ展開

38C3グループは次のような展開を計画しています。

パッケージ

80P6N-A 0.8mmピッチプラスチックモールドQFP
80D0 0.8mmピッチセラミックLCC(EPROM版)

メモリの種類

マスクROM版、ワンタイムPROM版、EPROM版のサポート

メモリ容量

ROM/PROM容量 16K~48Kバイト
RAM容量 512~1024バイト

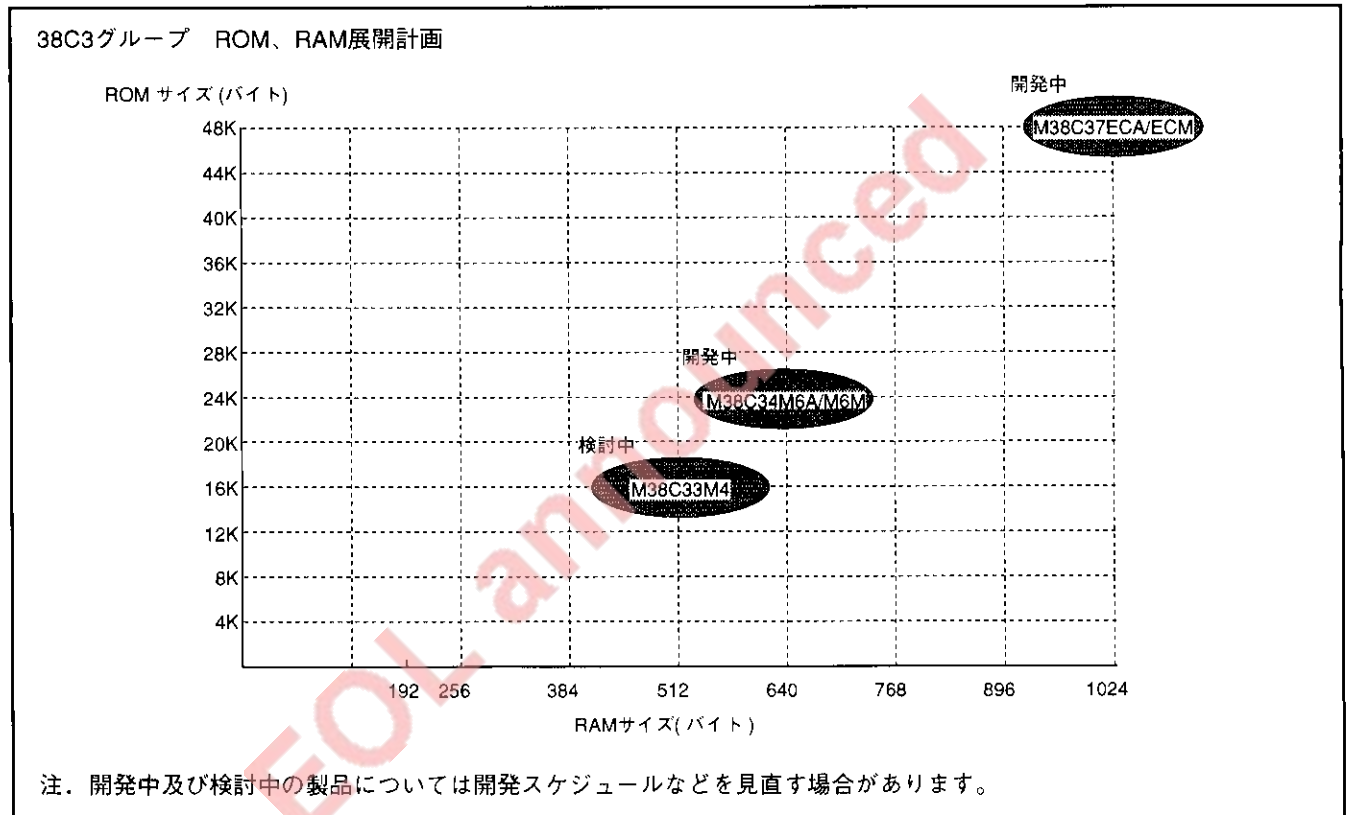


図4. ROM及びRAM展開計画

現在計画中の製品を表3に示します。

表3. サポート製品一覧

1997年12月現在

製品形名	(P) ROM容量 (バイト) () 内はユーザROM容量	RAM容量 (バイト)	パッケージ	備 考
M38C34M6AXXFP	24576 (24446)	640	80P6N-A	マスクROM版
M38C37ECAXXFP	49152 (49022)	1024		ワンタイムPROM版
M38C37ECAFP			ワンタイムPROM版(ブランク品)	
M38C37ECAFS			80D0	EPROM版
M38C34M6MXXFP	24576 (24446)	640	80P6N-A	マスクROM版
M38C37ECMXXFP	49152 (49022)	1024		ワンタイムPROM版
M38C37ECMFP			ワンタイムPROM版(ブランク品)	
M38C37ECMFS			80D0	EPROM版

機能ブロック動作説明

中央演算処理装置 (CPU)

38C3グループは、740ファミリ共通のCPUを持っています。各命令の動作については740ファミリアドレッシングモード及び機械語命令一覧表又は740ファミリソフトウェアマニュアルを参照してください。

品種に依存する命令については以下のとおりです。

1. FST、SLW命令はありません。
2. MUL、DIV命令が使用可能です。
3. WIT命令が使用可能です。
4. STP命令が使用可能です。

【CPUモードレジスタ】 CPUM

CPUモードレジスタには、スタックページの選択ビットや内部システムクロックの制御ビットなどが割り当てられています。

このレジスタは003B16番地に配置されています。

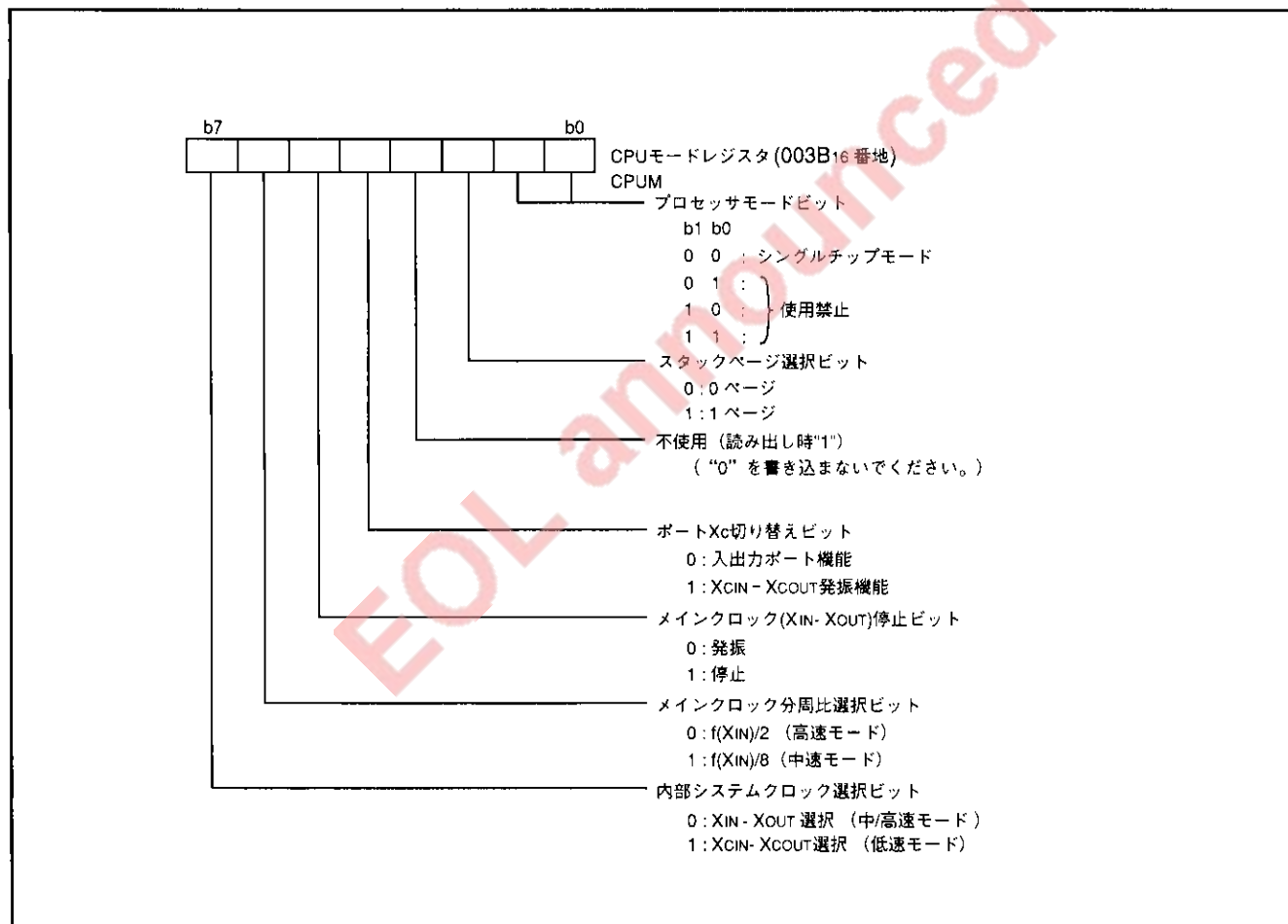


図5. CPUモードレジスタの構成

メモリ

●SFR領域

入出力ポート、タイマなどの制御レジスタが配置されています。

●RAM

データ格納、サブルーチン呼び出し及び割り込み時のスタックなどに使用します。

●ROM

先頭の128バイトと最後の2バイトは、製品検査用の予約領域で、それ以外がユーザ領域です。

●割り込みベクトル領域

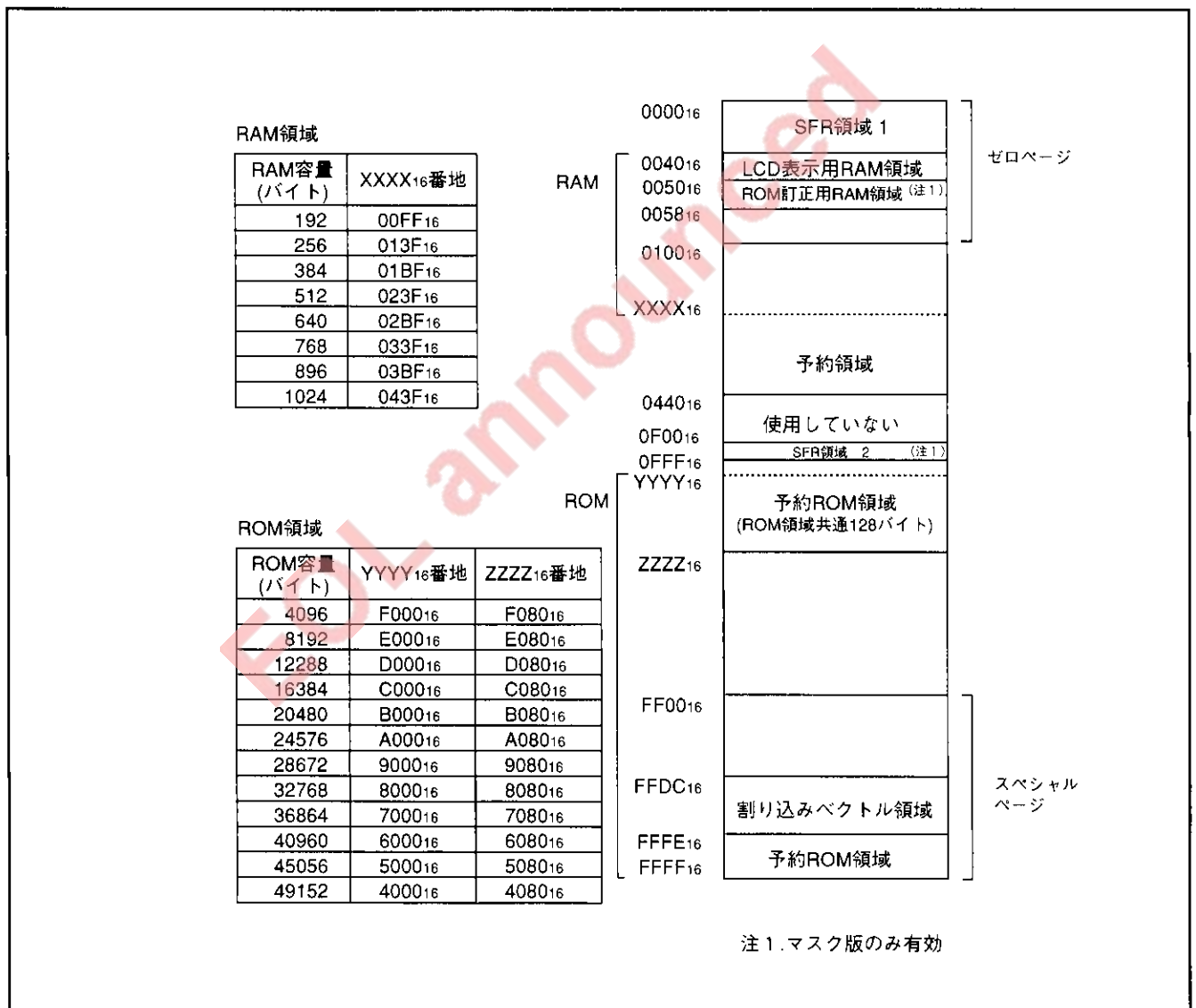
リセット及び割り込みのベクトル番地格納領域です。

●ゼロページ

ゼロページアドレッシングモードを使用することにより、2語でアクセスできる領域です。

●スペシャルページ

スペシャルページアドレッシングモードを使用することにより、2語でアクセスできる領域です。



注1. マスク版のみ有効

図6. メモリ配置図

0000 ₁₆	ポートP0(P0)	0020 ₁₆	タイマ1(T1)
0001 ₁₆	ポートP0方向レジスタ(P0D)	0021 ₁₆	タイマ2(T2)
0002 ₁₆	ポートP1(P1)	0022 ₁₆	タイマ3(T3)
0003 ₁₆	ポートP1方向レジスタ(P1D)	0023 ₁₆	タイマ4(T4)
0004 ₁₆	ポートP2(P2)	0024 ₁₆	タイマ5(T5)
0005 ₁₆	ポートP2方向レジスタ(P2D)	0025 ₁₆	タイマ6(T6)
0006 ₁₆	ポートP3(P3)	0026 ₁₆	
0007 ₁₆		0027 ₁₆	タイマ6PWMレジスタ(T6PWM)
0008 ₁₆	ポートP4(P4)	0028 ₁₆	タイマ12モードレジスタ(T12M)
0009 ₁₆	ポートP4方向レジスタ(P4D)	0029 ₁₆	タイマ34モードレジスタ(T34M)
000A ₁₆	ポートP5(P5)	002A ₁₆	タイマ56モードレジスタ(T56M)
000B ₁₆	ポートP5方向レジスタ(P5D)	002B ₁₆	出力制御レジスタ(CKOUT)
000C ₁₆	ポートP6(P6)	002C ₁₆	タイマAレジスタ(下位)(TAL)
000D ₁₆	ポートP6方向レジスタ(P6D)	002D ₁₆	タイマAレジスタ(上位)(TAH)
000E ₁₆	ポートP7(P7)	002E ₁₆	コンペアレジスタ(下位)(CONAL)
000F ₁₆	ポートP7方向レジスタ(P7D)	002F ₁₆	コンペアレジスタ(上位)(CONAH)
0010 ₁₆	ポートP8(P8)	0030 ₁₆	タイマAモードレジスタ(TAM)
0011 ₁₆	ポートP8方向レジスタ(P8D)	0031 ₁₆	タイマA制御レジスタ(TACON)
0012 ₁₆		0032 ₁₆	A-D制御レジスタ(ADCON)
0013 ₁₆		0033 ₁₆	A-D変換レジスタ(下位)(ADL)
0014 ₁₆		0034 ₁₆	A-D変換レジスタ(上位)(ADH)
0015 ₁₆		0035 ₁₆	
0016 ₁₆	PULLレジスタA(PULLA)	0036 ₁₆	
0017 ₁₆	PULLレジスタB(PULLB)	0037 ₁₆	
0018 ₁₆	ポートP8出力選択レジスタ(P8SEL)	0038 ₁₆	セグメント出力許可レジスタ(SEG)
0019 ₁₆	シリアル/O制御レジスタ1(SIOCON1)	0039 ₁₆	LCDモードレジスタ(LM)
001A ₁₆	シリアル/O制御レジスタ2(SIOCON2)	003A ₁₆	割り込みエッジ選択レジスタ(INTEDGE)
001B ₁₆	シリアル/Oレジスタ(SIO)	003B ₁₆	CPUモードレジスタ(CPUM)
001C ₁₆		003C ₁₆	割り込み要求レジスタ1(IREQ1)
001D ₁₆		003D ₁₆	割り込み要求レジスタ2(IREQ2)
001E ₁₆		003E ₁₆	割り込み制御レジスタ1(ICON1)
001F ₁₆		003F ₁₆	割り込み制御レジスタ2(ICON2)
0F01 ₁₆	ROM訂正許可レジスタ1 (注1)	0F0A ₁₆	ROM訂正上位アドレスレジスタ5 (注1)
0F02 ₁₆	ROM訂正上位アドレスレジスタ1 (注1)	0F0B ₁₆	ROM訂正下位アドレスレジスタ5 (注1)
0F03 ₁₆	ROM訂正下位アドレスレジスタ1 (注1)	0F0C ₁₆	ROM訂正上位アドレスレジスタ6 (注1)
0F04 ₁₆	ROM訂正上位アドレスレジスタ2 (注1)	0F0D ₁₆	ROM訂正下位アドレスレジスタ6 (注1)
0F05 ₁₆	ROM訂正下位アドレスレジスタ2 (注1)	0F0E ₁₆	ROM訂正上位アドレスレジスタ7 (注1)
0F06 ₁₆	ROM訂正上位アドレスレジスタ3 (注1)	0F0F ₁₆	ROM訂正下位アドレスレジスタ7 (注1)
0F07 ₁₆	ROM訂正下位アドレスレジスタ3 (注1)	0F10 ₁₆	ROM訂正上位アドレスレジスタ8 (注1)
0F08 ₁₆	ROM訂正上位アドレスレジスタ4 (注1)	0F11 ₁₆	ROM訂正下位アドレスレジスタ8 (注1)
0F09 ₁₆	ROM訂正下位アドレスレジスタ4 (注1)		

注1. マスク版のみ有効

図7. SFR(スペシャルファンクションレジスタ)メモリマップ

入出力ポート

- 方向レジスタ (P2、P4、P50、P52~P57、P6、P7、P8)

入出力ポートP2、P4、P50、P52~P57、P6、P7、P8は方向レジスタを持っており、入力ポートとして使用するか、又は出力ポートとして使用するかを、ビット単位に設定することが可能です。方向レジスタを“1”にセットするとその端子は出力ポート、“0”にクリアすると入力ポートとなります。出力ポートに設定されている端子から読み込んだ場合は、端子の値ではなくポートラッチの内容が読み込まれます。入力ポートに設定されている端子はフローティングとなり、端子の値を読み込むことができません。書き込んだ場合はポートラッチに書き込まれますが、端子はフローティングのままです。
- 方向レジスタ (ポートP0、P1)

ポートP0、P1は方向レジスタを持っており、入力ポートとして使用するか、又は出力ポートとして使用するかを、ポート単位に設定することが可能です。方向レジスタのビット0を“1”にセットすると、その端子は出力ポートになります。“0”にクリアすると入力ポートになります。ポートP0、P1の方向レジスタのビット1~ビット7は使用していません。
- プルアップ/プルダウン制御

P3、P51を除くポートはPULLレジスタA(001616番地)及びPULLレジスタB(001716番地)を設定することにより、プログラムでプルアップ/プルダウン(セグメント出力兼用端子はプルダウン、それ以外の端子はプルアップ)の制御が可能です。ただし、出力ポートに設定されている端子はこの制御から切り離され、プルアップ/プルダウンは行われません。
- ポートP8出力選択

ポートP8出力選択レジスタの設定によりポートP80~P87は、Nチャンネルオープンドレイン出力に切り替えることができます。

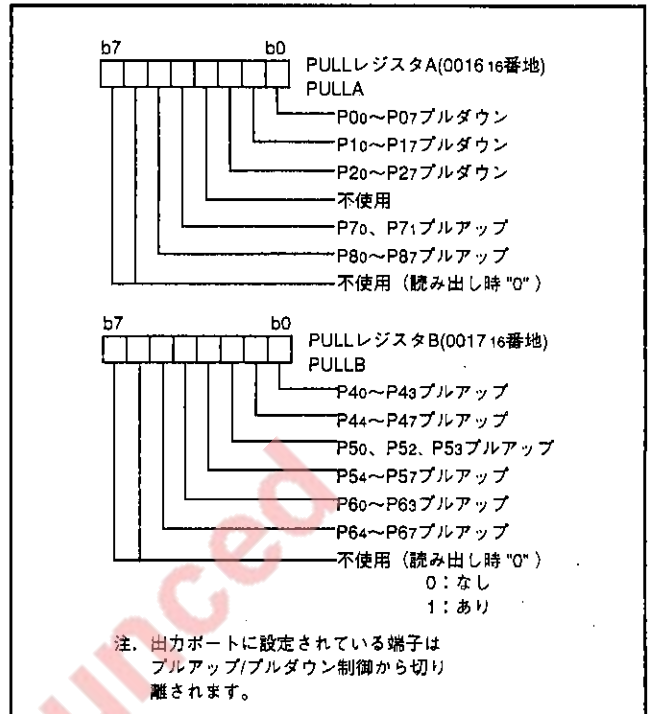


図8. PULLレジスタA、PULLレジスタBの構成

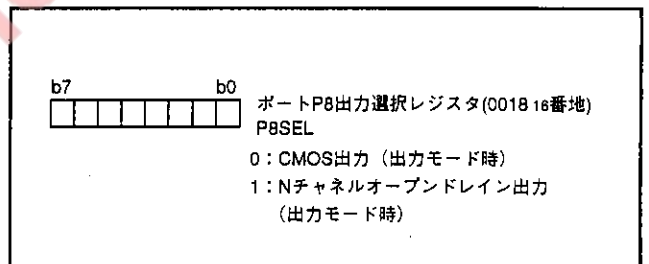


図9. ポートP8出力選択レジスタの構成

表4. 入出力ポートの機能一覧(1)

端子名	名称	入出力	入出力形式	ポート以外の機能	関連するSFR	図番
P00/SEG8 ~ P07/SEG15	ポートP0	入出力 ポート単位	CMOS入力レベル CMOS3ステート出力	LCDセグメント出力	PULLレジスタA セグメント出力許可 レジスタ	(1)
P10/SEG16 ~ P17/SEG23	ポートP1	入出力 ポート単位	CMOS入力レベル CMOS3ステート出力	LCDセグメント出力	PULLレジスタA セグメント出力許可 レジスタ	
P20/SEG0 ~ P27/SEG7	ポートP2	入出力 ビット単位	CMOS入力レベル CMOS3ステート出力	LCDセグメント出力	PULLレジスタA セグメント出力許可 レジスタ	
P30/SEG24 ~ P37/SEG31	ポートP3	出力 ビット単位	CMOS3ステート出力	LCDセグメント出力	セグメント出力許可 レジスタ	(2)

表5. 入出力ポートの機能一覧(2)

端子名	名称	入出力	入出力形式	ポート以外の機能	関連するSFR	図番		
P40/SCLK2	ポートP4	入出力 ビット単位	CMOS入力レベル CMOS3ステート出力	シリアル/I/O機能 入出力	シリアル/I/O制御 レジスタ1, 2 PULLレジスタB	(3)		
P41/T1OUT				タイマ出力	タイマ12モードレジスタ PULLレジスタB	(4)		
P42/T3OUT				タイマ出力	タイマ34モードレジスタ PULLレジスタB	(4)		
P43/ ϕ				ϕ クロック出力	ϕ 出力制御レジスタ PULLレジスタB	(5)		
P44/SIN P45/SOUT P46/SCLK1 P47/SRDY				シリアル/I/O機能 入出力	シリアル/I/O制御 レジスタ1, 2 PULLレジスタB	(6) (7) (8) (9)		
P50/TAOUT	ポートP5	入出力 ビット単位	CMOS入力レベル CMOS3ステート出力	タイマA出力	タイマAモードレジスタ タイマA制御レジスタ PULLレジスタB	(10)		
P51				入力	CMOS入力レベル		(11)	
P52/PWM1				入出力 ビット単位	CMOS入力レベル CMOS3ステート出力	PWM出力	タイマ56モードレジスタ PULLレジスタB	(4)
P53/CNTR0 P54/CNTR1						外部カウント入出力	割り込みエッジ選択 レジスタ PULLレジスタB	(12)
P55/INT0 P56/INT1 P57/INT2						外部割り込み入力	割り込みエッジ選択 レジスタ PULLレジスタB	(12)
P60/AN0 ~ P67/AN7	ポートP6	入出力 ビット単位	CMOS入力レベル CMOS3ステート出力	A-D変換入力	A-D制御レジスタ PULLレジスタB	(13)		
P70/XCIN	ポートP7	入出力 ビット単位	CMOS入力レベル CMOS3ステート出力	サブクロック発生回路 入出力	CPUモードレジスタ PULLレジスタA	(14)		
P71/XCOUT						(15)		
P80~P87	ポートP8	入出力 ビット単位	CMOS入力レベル CMOS3ステート出力	キー入力(キーオンウ エイクアップ)割り込 み入力	割り込み制御レジスタ2 PULLレジスタA	(17)		
COM0~COM3	コモン	出力	LCDコモン出力		LCDモードレジスタ	(16)		

注1. STP命令実行中は、各端子の入力レベルを0VあるいはV_{CC}にしてください。電位が不安定な場合は入力段のゲートに貫通電源電流が流れ、電源電流が増加します。

2. ダブルファンクションポートを機能入力端子として使用する方法については、関連する頁を参照してください。

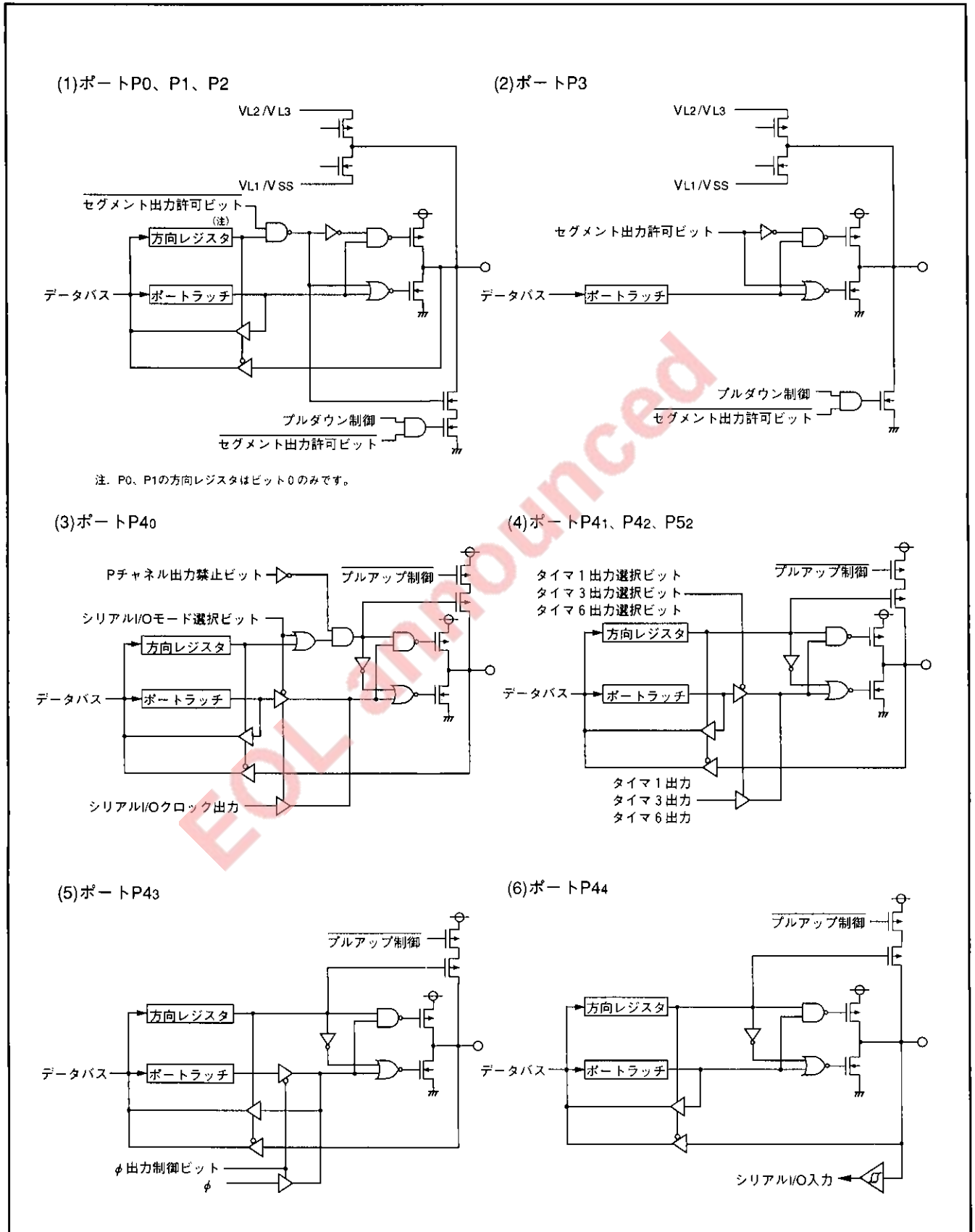


図10. ポートのブロック図 (1)

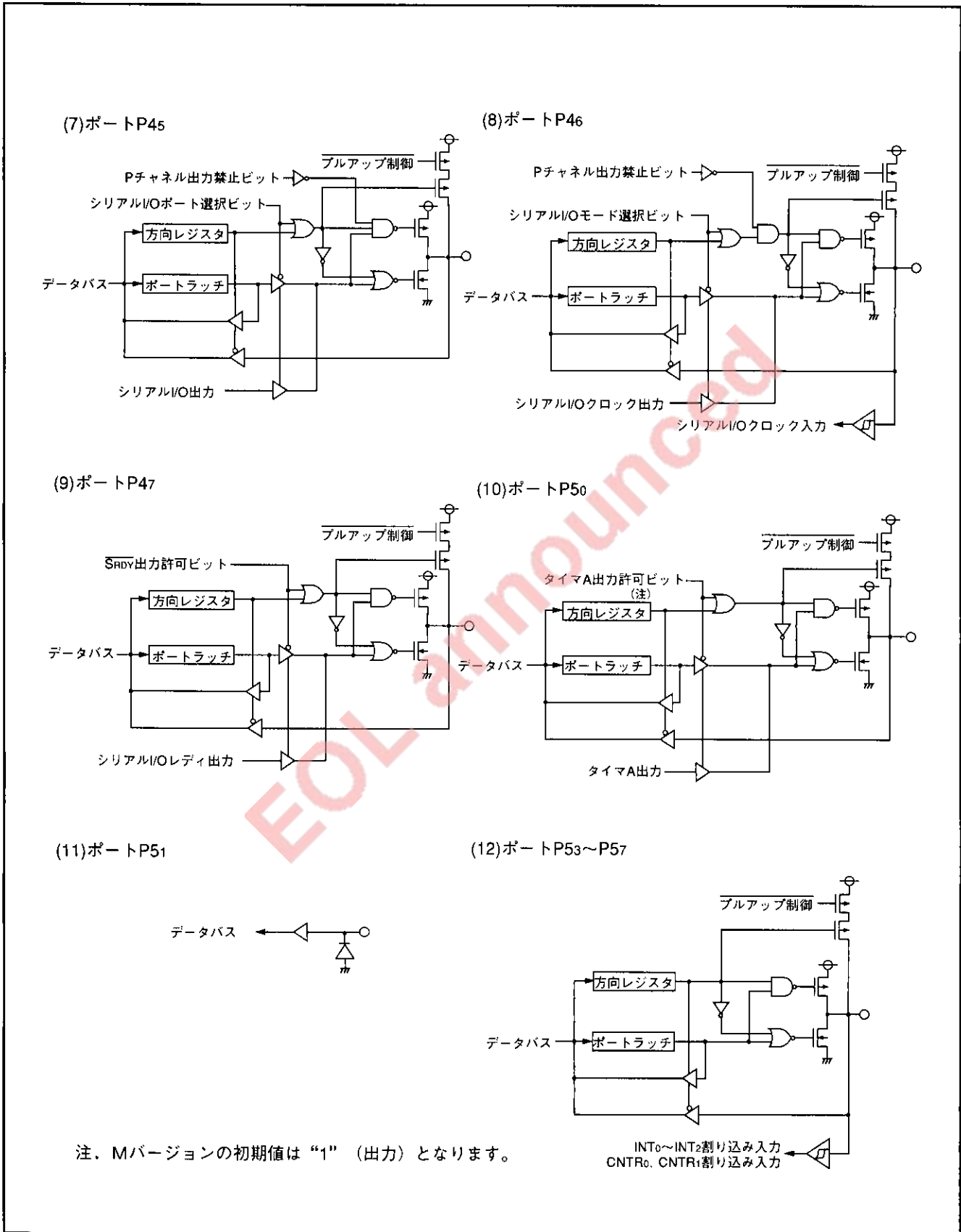


図11. ポートのブロック図 (2)

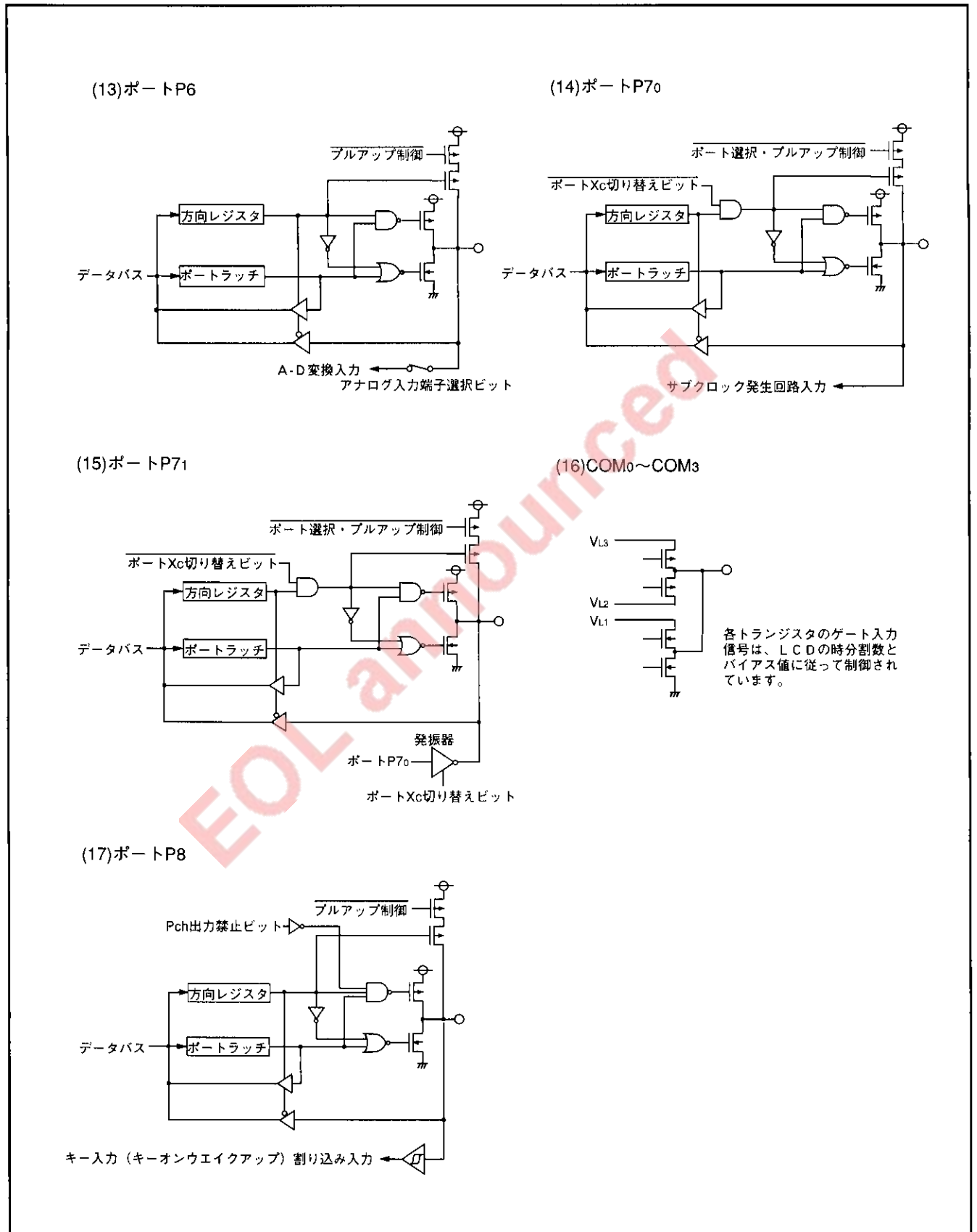


図12. ポートのブロック図 (3)

割り込み

割り込みはベクトル割り込みで、外部6要因、内部9要因、ソフトウェア1要因の16の要因から発生することが可能です。

・割り込み制御

BRK命令割り込みを除く各割り込みは、割り込み要求ビットと割り込み許可ビットを持っており、割り込み禁止フラグの影響を受けます。割り込み許可ビット及び割り込み要求ビットが“1”でかつ割り込み禁止フラグが“0”のとき割り込みは受け付けられます。

割り込み要求ビットはプログラムでクリアできますが、セットはできません。割り込み許可ビットはプログラムでセット、クリアできます。

リセットとBRK命令割り込みを禁止するフラグ又はビットはありません。これら以外の割り込みは割り込み禁止フラグがセットされていると受け付けられません。

同時に複数の割り込み要求が発生した場合は、優先順位の高い割り込みが受け付けられます。

・割り込み動作

割り込みを受け付けると、

1. プログラムカウンタとプロセッサステータスレジスタが自動的に退避されます。
2. 割り込み禁止フラグがセットされ、割り込み要求ビットがクリアされます。
3. 割り込み飛び先番地がプログラムカウンタに入ります。

■注意事項

外部割り込み(INT0~INT2, CNTR0, CNTR1)のアクティブエッジを設定する際、又は1つのベクトルに複数の割り込み要因が割り当てられたベクトルの割り込み要因を切り替える際、割り込み要求ビットがセットされることがあります。割り込みを禁止し、割り込みエッジ選択レジスタを設定した後、割り込み要求ビットをクリアしてから、割り込みを受け付けてください。

表6. 割り込みベクトル番地と優先順位

割り込み要因	優先順位	ベクトル番地(注1)		割り込み要求発生条件	備考
		上位	下位		
リセット(注2)	1	FFFD ₁₆	FFFC ₁₆	リセット時	ノンマスクابل
INT ₀	2	FFFB ₁₆	FFFA ₁₆	INT ₀ 入力の立ち上がり又は立ち下がリエッジ検出時	外部割り込み (極性プログラマブル)
INT ₁	3	FFF9 ₁₆	FFF8 ₁₆	INT ₁ 入力の立ち上がり又は立ち下がリエッジ検出時	外部割り込み (極性プログラマブル)
INT ₂	4	FFF7 ₁₆	FFF6 ₁₆	INT ₂ 入力の立ち上がり又は立ち下がリエッジ検出時	外部割り込み (極性プログラマブル)
シリアルI/O	5	FFF5 ₁₆	FFF4 ₁₆	シリアルI/Oデータ送受信完了時	シリアルI/O選択時のみ有効
タイマA	6	FFF3 ₁₆	FFF2 ₁₆	タイマAアンダフロー時	
タイマ1	7	FFF1 ₁₆	FFF0 ₁₆	タイマ1アンダフロー時	
タイマ2	8	FFEF ₁₆	FFEE ₁₆	タイマ2アンダフロー時	STP解除タイマオーバーフロー
タイマ3	9	FFED ₁₆	FFEC ₁₆	タイマ3アンダフロー時	
タイマ4	10	FFEB ₁₆	FFEA ₁₆	タイマ4アンダフロー時	
タイマ5	11	FFE9 ₁₆	FFE8 ₁₆	タイマ5アンダフロー時	
タイマ6	12	FFE7 ₁₆	FFE6 ₁₆	タイマ6アンダフロー時	
CNTR ₀	13	FFE5 ₁₆	FFE4 ₁₆	CNTR ₀ 入力の立ち上がり又は立ち下がリエッジ検出時	外部割り込み (極性プログラマブル)
CNTR ₁	14	FFE3 ₁₆	FFE2 ₁₆	CNTR ₁ 入力の立ち上がり又は立ち下がリエッジ検出時	外部割り込み (極性プログラマブル)
キー入力 (キーオンウエイクアップ)	15	FFE1 ₁₆	FFE0 ₁₆	ポートP8(入力時)入力レベルの論理積の立ち上がり時	外部割り込み (立ち下がり有効)
A-D変換	16	FFDF ₁₆	FFDE ₁₆	A-D変換終了時	A-D変換割り込み選択時有効
BRK命令	17	FFDD ₁₆	FFDC ₁₆	BRK命令実行時	ノンマスクابلソフトウエア割り込み

注1. ベクトル番地とは、割り込み飛び先番地の格納番地を示します。
2. リセットは最上位の優先順位を持つ割り込みとして処理されます。

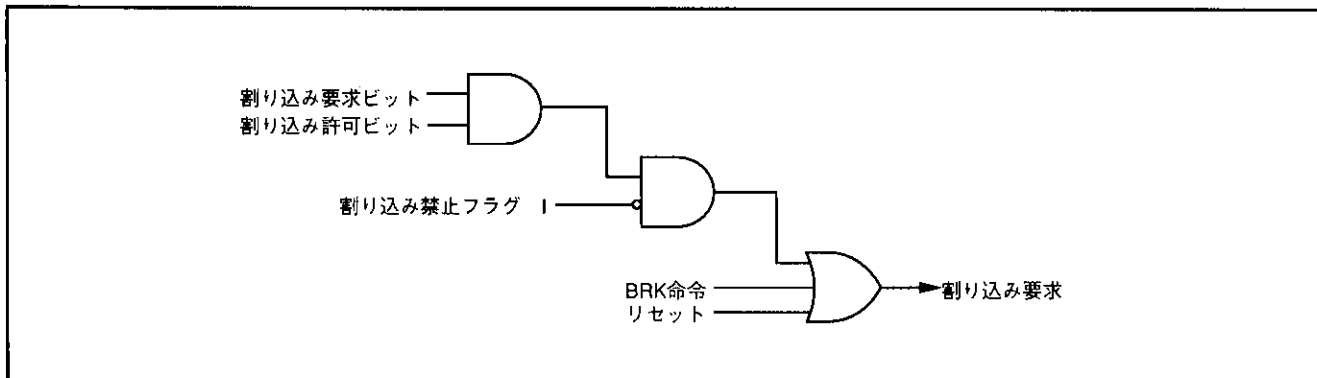


図13. 割り込み制御図

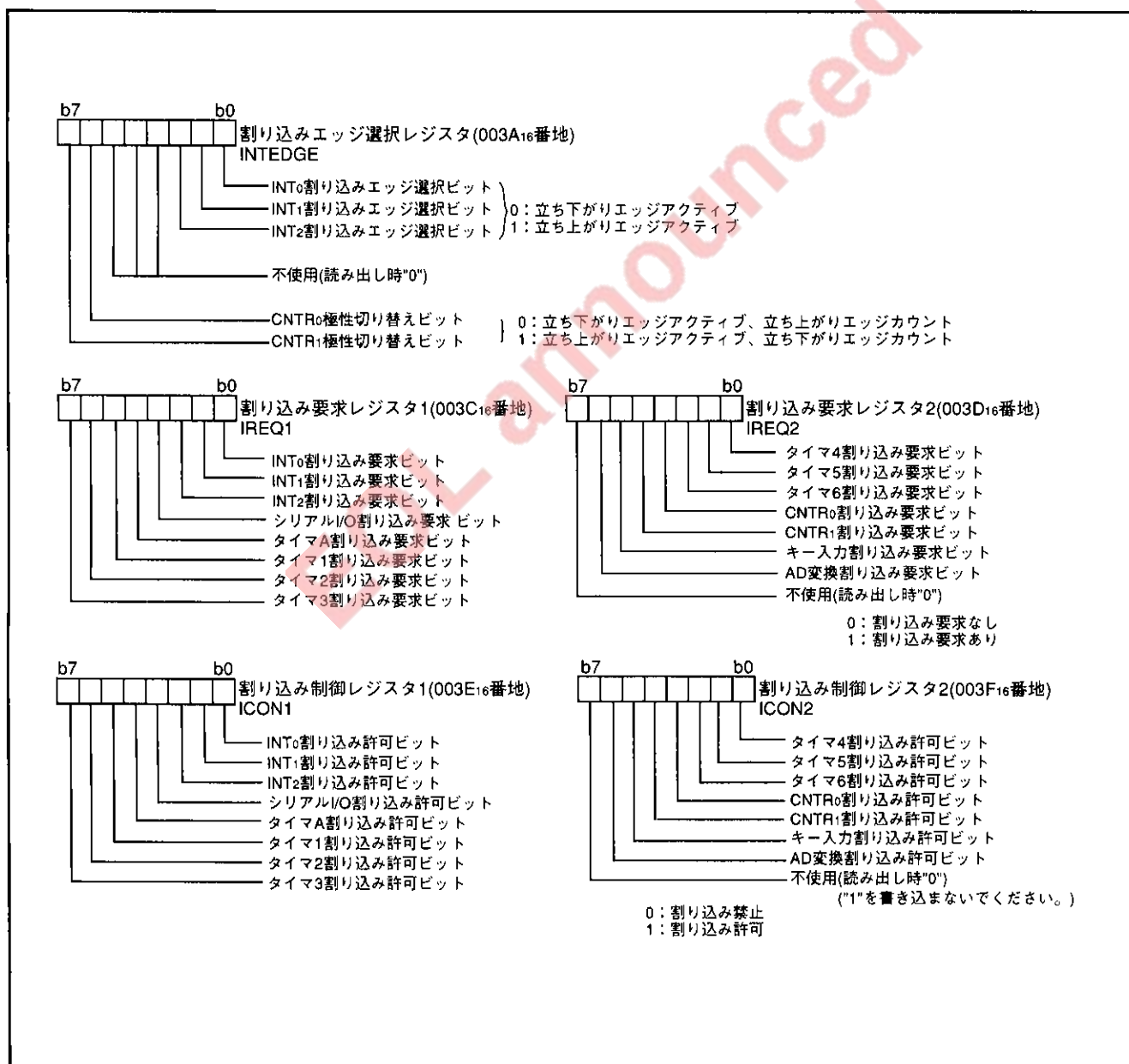


図14. 割り込み関係レジスタの構成

キー入力割り込み(キーオンウエイクアップ)

キー入力割り込みは、ポートP8のうち入力に設定されている端子のいずれかに“L”レベルの電圧が印加されると、すなわち入力レベルの論理積が“1”から“0”になると割り込み要求

が発生します。図14はキー入力割り込みを用いた一例です。ポートP80～P83を入力とするアクティブ“L”のキーマトリクスを構成すると、キーを押すことによって割り込み要求が発生します。

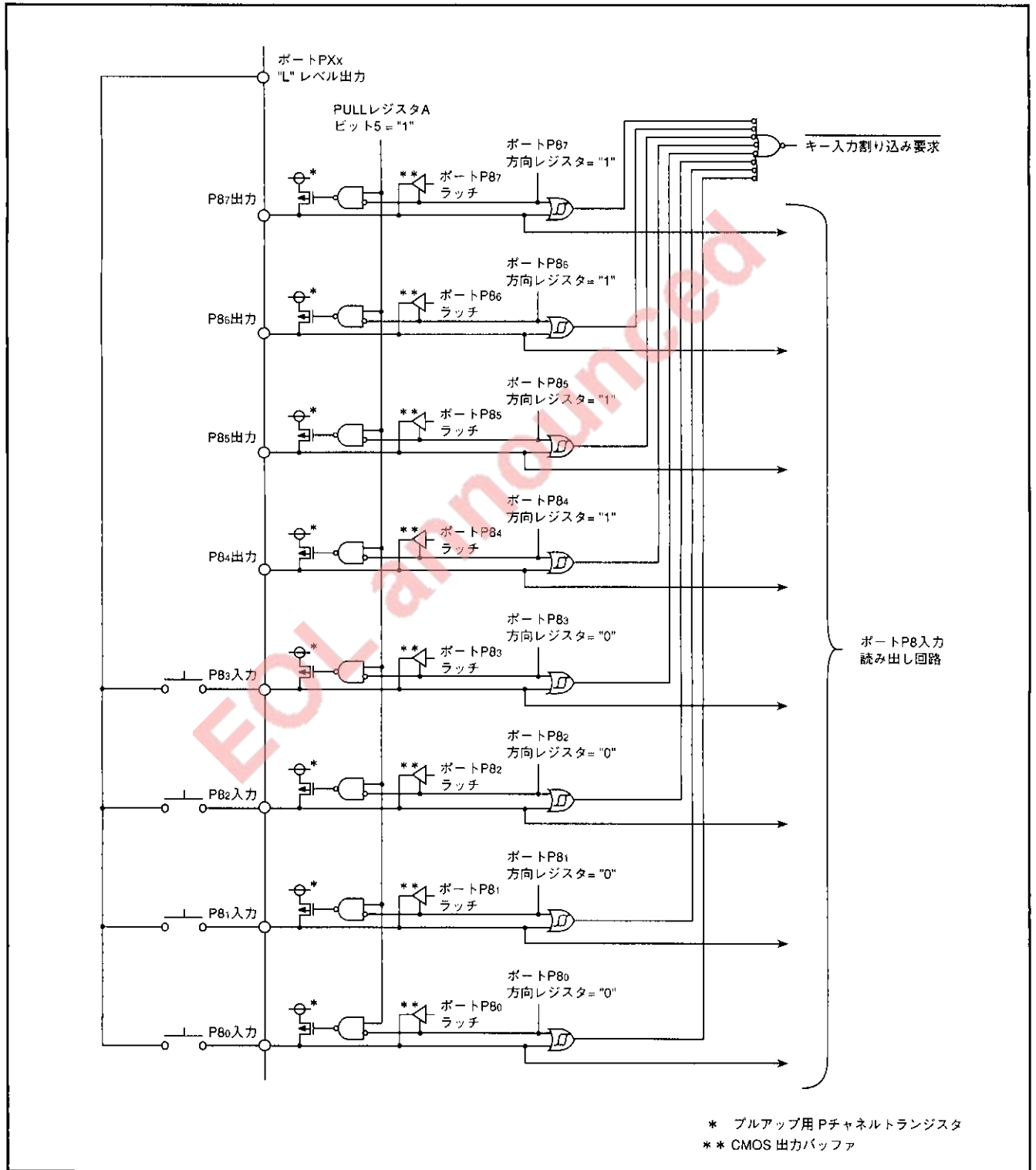


図15. キー入力割り込み使用時の結線例とポートP8のブロック図

タイマ

8ビットタイマ

タイマ1からタイマ6は8ビットのタイマで、それぞれタイマラッチを持っています。タイマはカウントダウン方式でカウンタの内容が“0016”になった次のカウントパルスでタイマラッチの内容が再びタイマにロードされます。このとき同時に各タイマに対応する割り込み要求ビットが“1”にセットされます。

また、各タイマの停止ビットを“1”にセットすることによりカウントを停止することが可能です。なお、システムクロックφはCPUモードレジスタにより高速モードと低速モードが選択でき、これと同時にタイマの内部カウントソースの源発振もf(XIN)とf(XCIN)が切り替わります。

●タイマ1、タイマ2

タイマ1、タイマ2はタイマ12モードレジスタを設定することにより、カウントソースを選択することができます。また、このレジスタによりタイマ1の2分周した方形波をP4I/T1out端子から出力することができます。外部クロックCNTR0は割り込みエッジ選択レジスタにより、立ち上がり/立ち下がりエッジを切り替えることができます。

リセット入力時及びSTP命令実行時、タイマ12モードレジスタは全ビットクリアされ、タイマ1に“FF16”、タイマ2に“0116”がセットされます。

●タイマ3、タイマ4

タイマ3、タイマ4はタイマ34モードレジスタを設定することにより、カウントソースを選択することができます。また、このレジスタによりタイマ3の2分周した方形波をP42/T3out端子から出力することができます。外部クロックCNTR1は割り込みエッジ選択レジスタにより、立ち上がり/立ち下がりエッジを切り替えることができます。

●タイマ5、タイマ6

タイマ5、タイマ6はタイマ56モードレジスタを設定することによりカウントソースを選択することができます。また、このレジスタによりタイマ6の2分周した方形波をP52/PWM1端子から出力することができます。

●タイマ6PWM1モード

タイマ56モードレジスタを設定することにより、“H”区間のデューティn/(n+m)のPWM方形波をP52/PWM1端子から出力することができます(図17参照)。ここでnはタイマ6ラッチ(002516番地)の値であり、mはタイマ6PWMレジスタ(002716番地)の値です。nが“0”の場合は、PWM1出力はすべて“L”、mが“0”の場合は、PWM1出力はすべて“H”となります(n=0優先)。PWMモード時の割り込みは、PWM1出力の立ち上が

りエッジのタイミングで発生します。

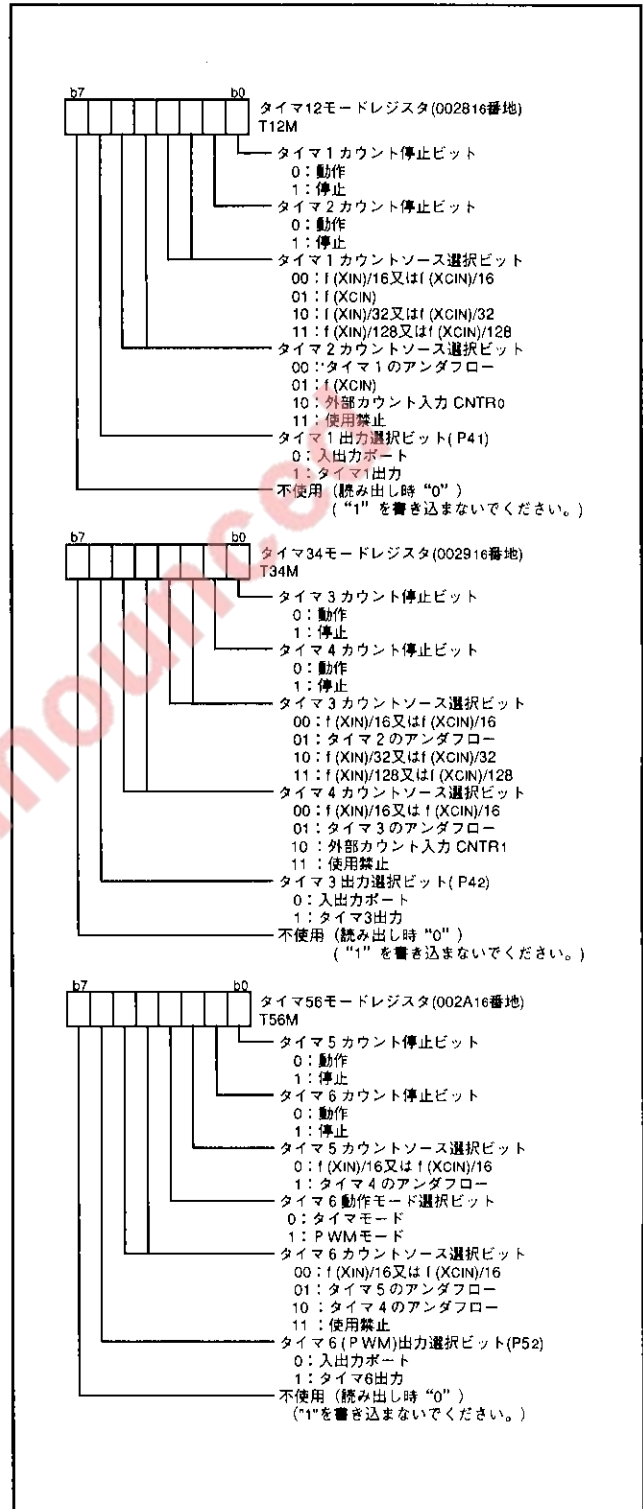


図16. タイマ関係レジスタのビット構成

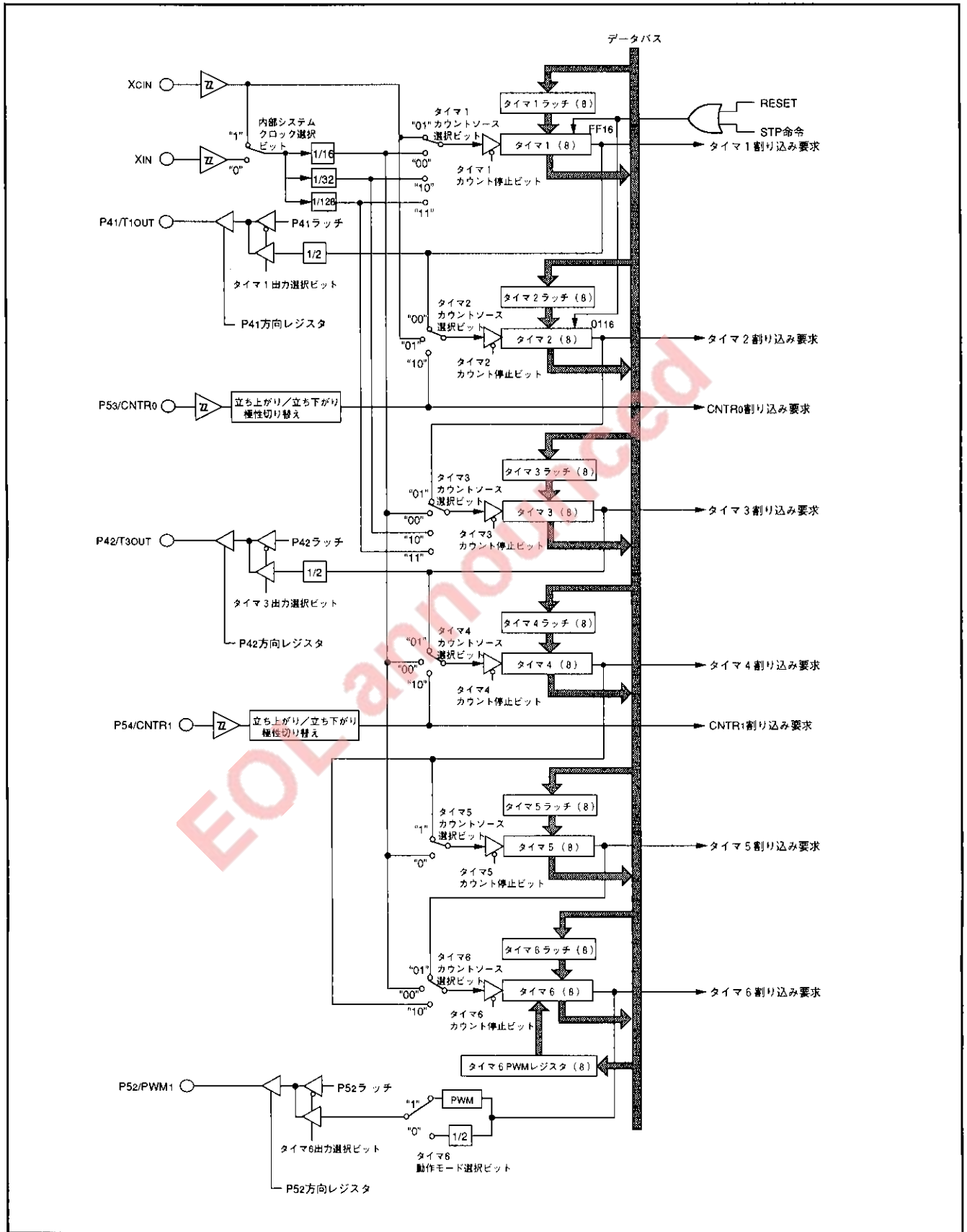


図17. タイマのブロック図

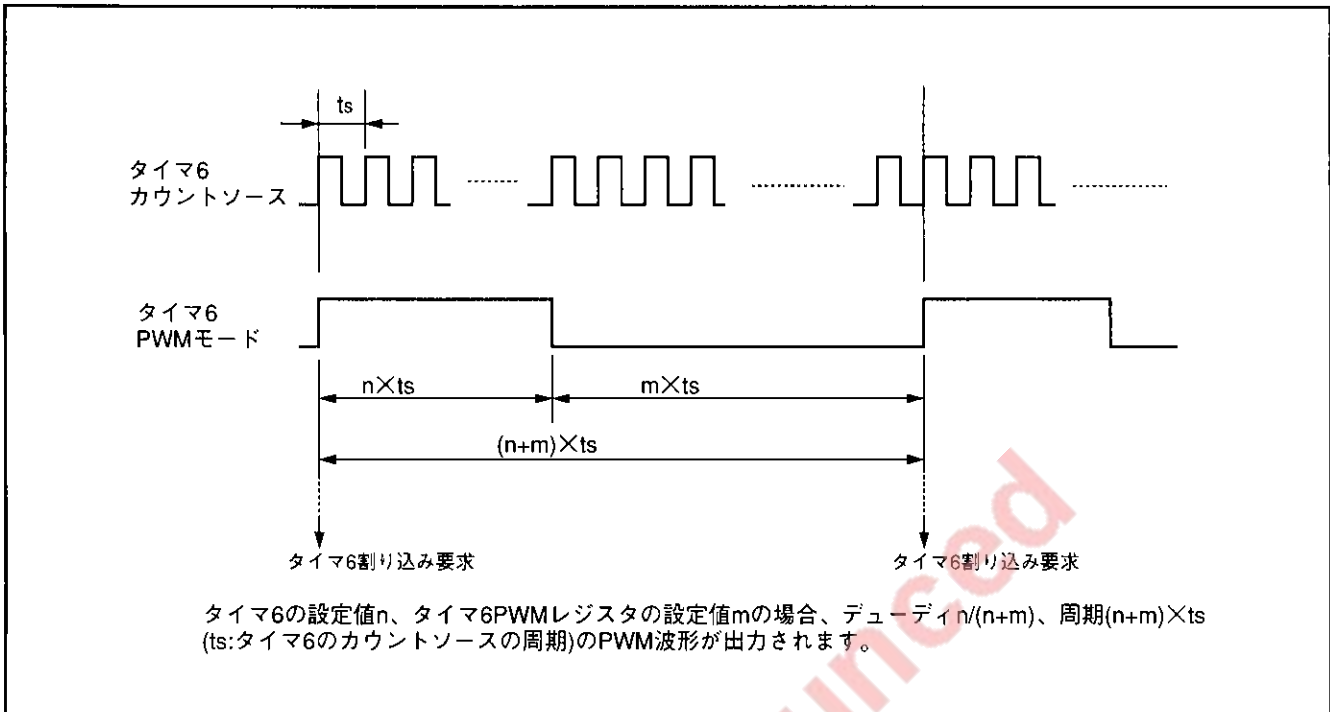


図18. タイマ6PWM1モードのタイミング

16ビットタイマ

タイマAは16ビットタイマでタイマAモードレジスタ、タイマA制御レジスタにより4つの動作モードを選択することができます。

●タイマA

タイマAはカウントダウン方式で、タイマの内容が“0000₁₆”になった次のカウントパルスでアンダフローし、タイマラッチの内容を再びロードしてカウントダウンを続けます。また、タイマがアンダフローするとタイマAに対応する割り込み要求ビットが“1”にセットされます。

(1) タイマモード

タイマAモードレジスタを設定することにより、カウントソースを選択することができます。

(2) パルス出力モード

タイマがアンダフローするたびに極性の反転するパルスをTAOUT端子より出力することを除けば、タイマモードと同じ動作をします。このモードではTAOUT端子と共用のポートを出力に設定してください。

(3) IGBT出力モード

TAOUT端子よりダミー出力後、INT0端子からの入力をトリガとしてカウントを開始します。トリガ発生を検出した場

合、又はタイマAがアンダフローした場合、TAOUT端子から“H”を出力します。

タイマAのカウント値がコンパレレジスタの値と一致した場合、TAOUT出力は“L”となります。

INT0信号はノイズフィルタ(サンプリングクロックにて連続4度同一レベルである場合、信号と判定)にてノイズ成分を除去後、遅延回路にて4種類の遅延時間を選択することができます。

このモードではINT0端子と共用のポートを入力に設定し、TAOUT端子と共用のポートを出力に設定してください。

タイマA制御レジスタにて、INT1、INT2端子によってタイマA出力を強制的に“L”出力にすることもできます。

(4) PWMモード

IGBT用ダミー出力、INT0端子による外部トリガ及び、INT1、INT2端子による出力制御を使用しないことを除けば、IGBT出力モードと同じ動作をします。PWM波形の周期は、タイマAの設定値によって決定されます。“H”期間は、コンパレレジスタの設定値によって決定されます。このモードではTAOUT端子と共用のポートを出力に設定してください。

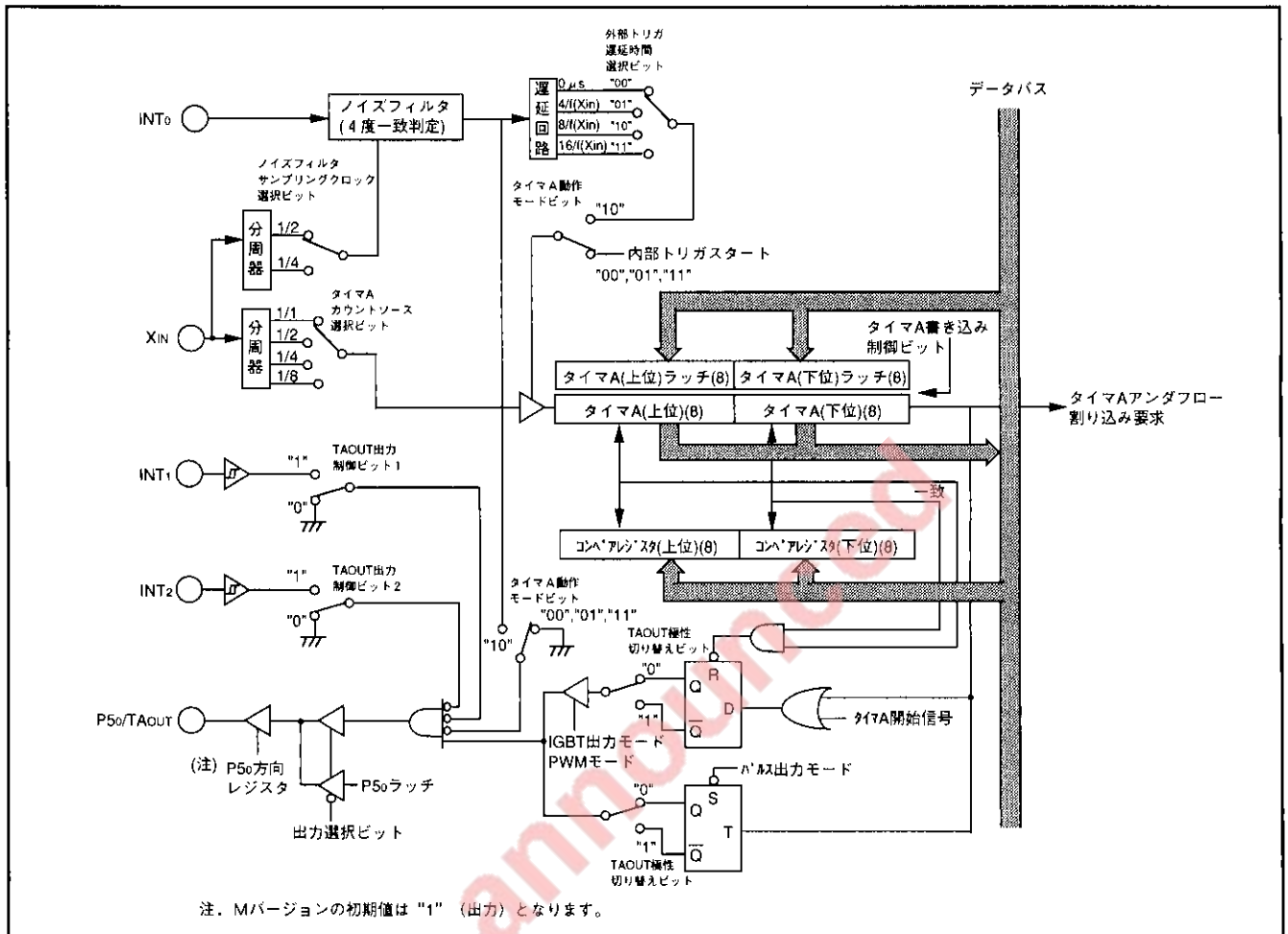


図19. タイマAのブロック図

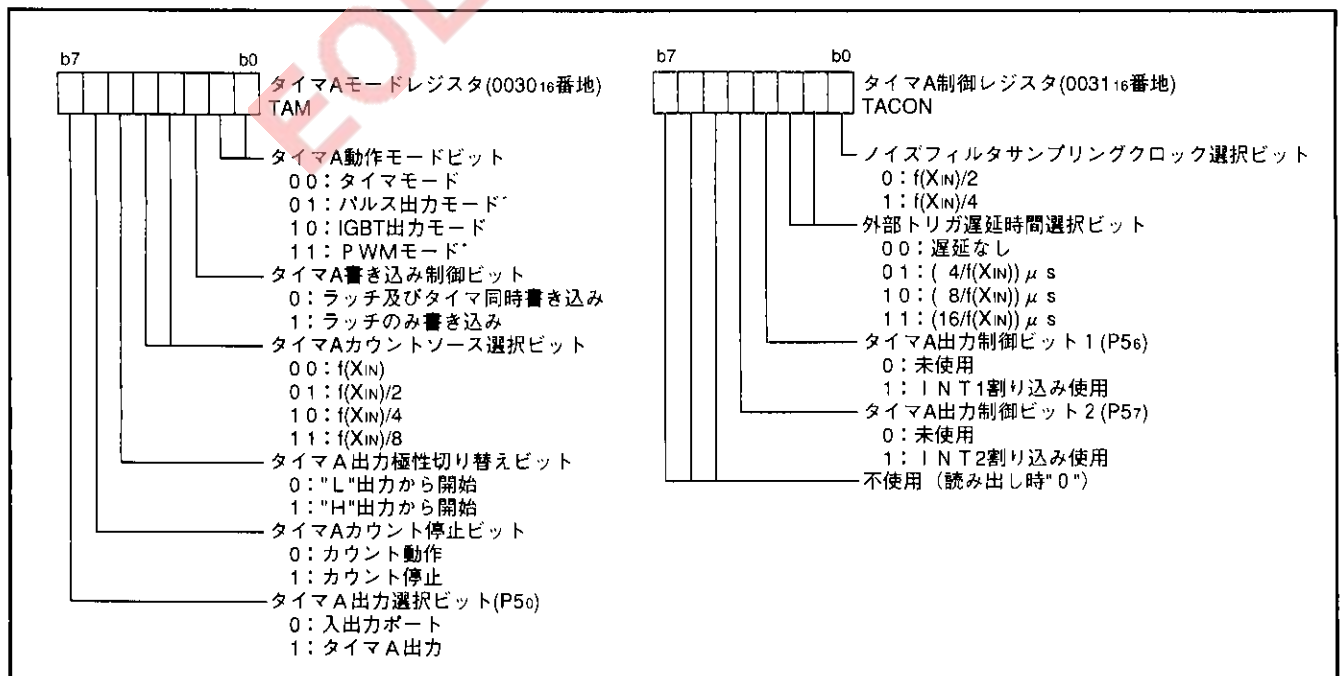


図20. タイマA関係レジスタの構成

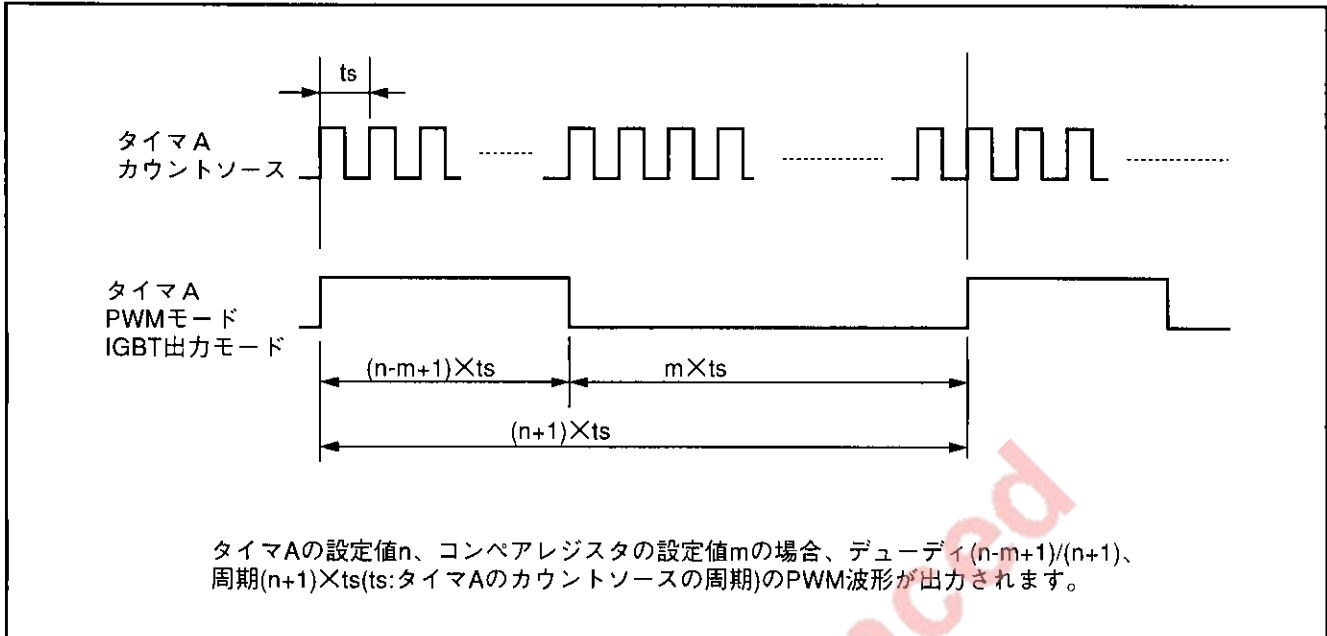


図21. タイマAのPWM、IGBT出力モードのタイミング

■注意事項

(1) タイマA書き込み順序について

- ・タイマモード、パルス出力モード設定時は、タイマAレジスタ(下位)、タイマAレジスタ(上位)の順で行ってください。なお、タイマAレジスタ(下位)、タイマAレジスタ(上位)いずれかのみ書き込みはできません。
- ・PWMモード、IGBT出力モード設定時は、コンペアレジスタ(上位、下位)、タイマAレジスタ(下位)、タイマAレジスタ(上位)の順で行ってください。コンペアレジスタは上位、下位のどちらが先でもかまいません。なお、コンペアレジスタ、タイマAレジスタは必ず同時に書き込んでください。

(2) タイマA読み出し順序について

- ・各モードともタイマAレジスタ(上位)、タイマAレジスタ(下位)の順で読み出ししてください。コンペアレジスタについては読み出しの順序は決まっています。
- ・タイマAレジスタは書き込み操作中に読み出したり、読み出し操作中に書き込みを行うと正常な動作を行いません。

(3) タイマAの書き込みについて

- ・ラッチのみ書き込む場合、タイマAのアドレスに値を書き込むとリロード用ラッチに値が設定され、タイマは次のアンダフローで更新されます。通常はラッチ及びタイマ同時書き込みになっており、タイマAのアドレスに値を書き込むとタイマとタイマラッチに同時に値が設定されます。

なお、ラッチのみ書き込む場合、上位側リロード用ラッチに書き込むタイミングとアンダフローのタイミングがほぼ同時のときには、上位側カウンタに望ましくない値が設定されることがあります。

- ・タイマカウント中にタイマカウントソースを切り替えないでください。タイマカウントソースを切り替える際は、タイマカウントを停止させてから行ってください。タイマカウント中にラッチ及びタイマの同時書き込みを行うと、タイマのカウント値が大きく変わることがあります。

(4) タイマAモードレジスタ設定について

- ・PWMモード、IGBT出力モード設定時は、タイマAモードレジスタの書き込み制御ビットは、必ず“1”(ラッチのみ書き込み)に設定してください。タイマAレジスタ(上位)の書き込み後、次のアンダフローのタイミングで両レジスタの内容が同時に出力波形に反映されます。

(5) タイマA出力制御機能について

- ・IGBT出力モード設定時、出力制御機能(INT1, 2)を使用する場合、IGBT出力モードに切り替える前にINT1, 2のレベルを立ち下がりエッジアクティブの場合は“H”、立ち上がりエッジアクティブの場合は“L”にしてください。

シリアルI/O

38C3グループは8ビットのクロック同期形シリアルI/Oを1本内蔵しています。

シリアルI/Oの入出力は、すべて入出力ポートP4と共用になっており、シリアルI/O制御レジスタ1(0019₁₆番地)により設定します。

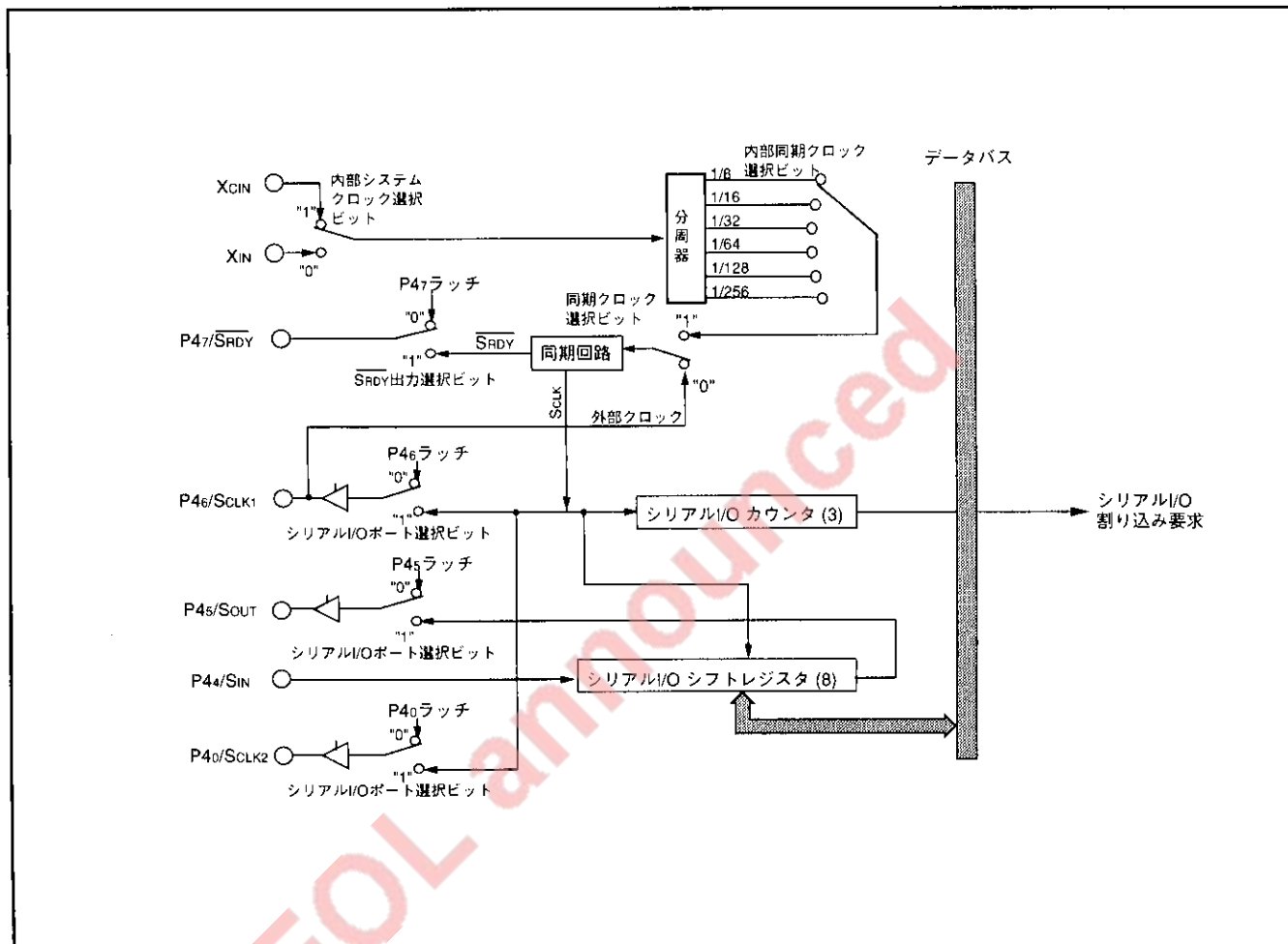


図22. シリアルI/Oブロック図

【シリアルI/O制御レジスタ1,2】 SIOCON1、SIOCON2

シリアルI/O制御レジスタ1,2はそれぞれ8ビットのレジスタで、シリアルI/Oの各種制御を行う選択ビットで構成されています。

● シリアルI/Oの動作

シリアルI/O送受信を行うための同期クロックとして、内部クロックと外部クロックを選択できます。内部クロックとして専用の分周器を内蔵しており、6通りのクロックを選択できます。

内部クロックを選択した場合、転送の開始は、シリアルI/O

レジスタ(001B₁₆番地)への書き込み信号により行われます。8ビットの転送終了後、Sout端子は、ハイインピーダンス状態になります。

外部クロックを選択した場合は、送受信クロックが入力されている間、シリアルI/Oレジスタの内容はシフトされ続けますので、外部でクロックを制御してください。また、データ転送完了後のSout端子ハイインピーダンスの機能はありません。

内部クロック、外部クロックに関わらず、8ビットの転送後割り込み要求ビットがセットされます。



図23. シリアルI/O制御レジスタの構成

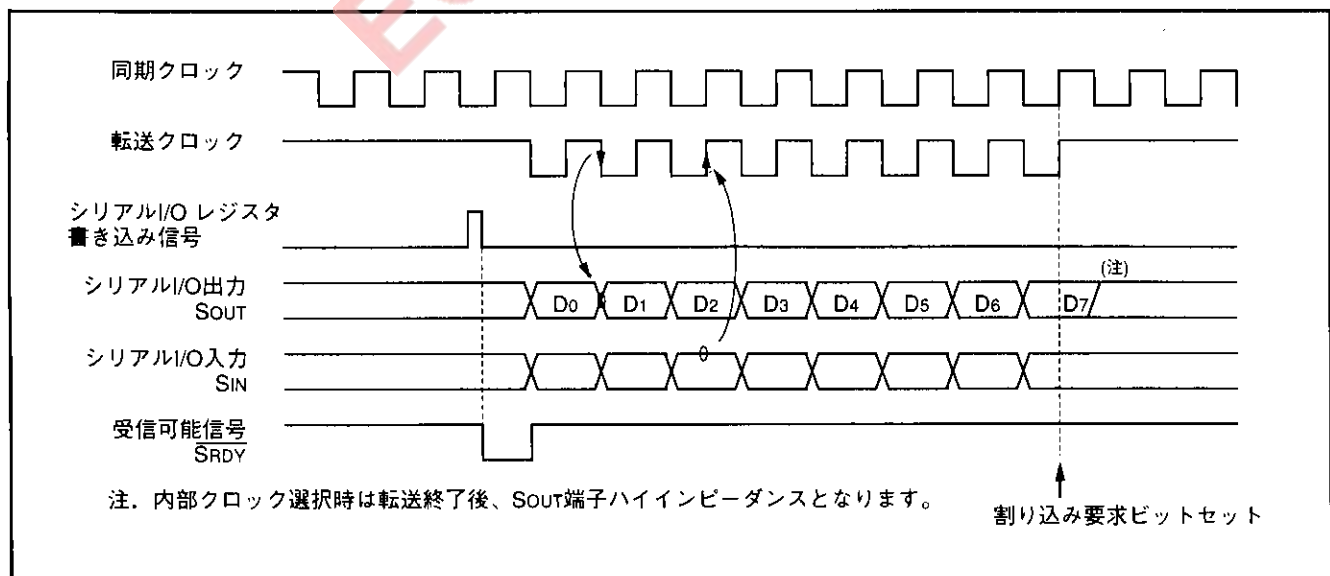


図24. シリアルI/Oタイミング (LSBファーストの場合)

A-D変換器

38C3グループは、10ビットの逐次比較方式のA-D変換器を持っています。

【A-D変換レジスタ】AD

A-D変換結果が格納されるレジスタで、上位レジスタと下位レジスタがあります。変換結果は上位8ビットがA-D変換レジスタ(上位)(0034₁₆番地)に、下位2ビットがA-D変換レジスタ(下位)(0033₁₆番地)のビット7及びビット6に格納されます。A-D変換中は、このレジスタを読み出さないでください。

【A-D制御レジスタ】ADCON

A-D変換器の制御を行うためのレジスタです。ビット2～ビット0はアナログ入力端子の選択ビットです。ビット4はAD変換終了ビットで、A-D変換中は“0”、A-D変換が終了すると“1”になります。このビットに“0”を書き込むことによりA-D変換が開始されます。

【比較電圧発生器】

AVSSとVREFの間の電圧を抵抗分割し、分圧を出力します。

【チャンネルセレクタ】

ポートP67/AN7～P60/AN0より1本を選択し、コンパレータに入力します。

【コンパレータ及び制御回路】

アナログ入力電圧と比較電圧の比較を行い、その結果をA-D変換レジスタに格納します。また、A-D変換終了時にAD変換終了ビット及びAD割り込み要求ビットは“1”にセットされ

ます。

コンパレータは容量結合で構成されていますので、A-D変換中は $f(XIN)$ を500kHz以上にしてください。また、内部システムクロックにはメインクロックXINを分周したクロックを使用してください。

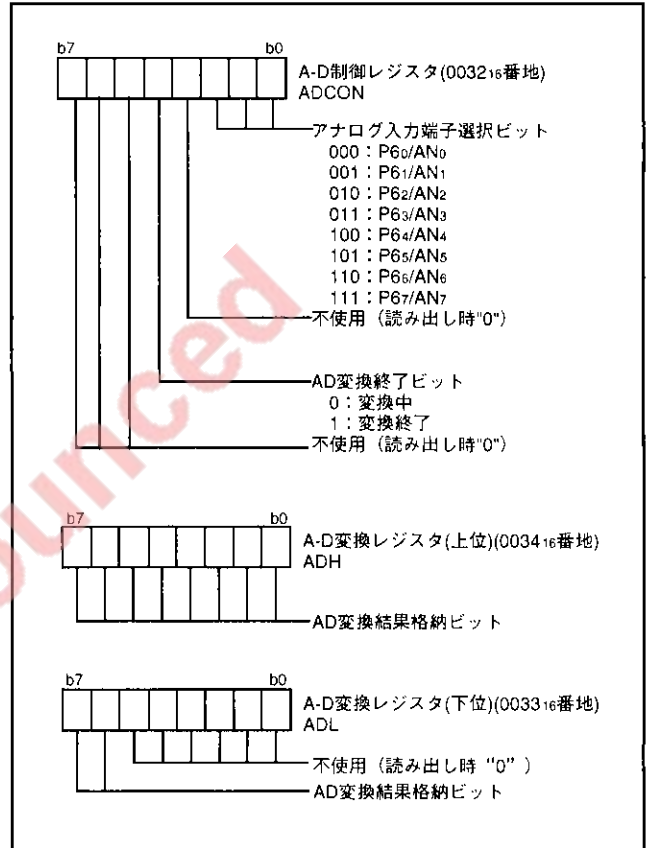


図25. A-D制御レジスタの構成

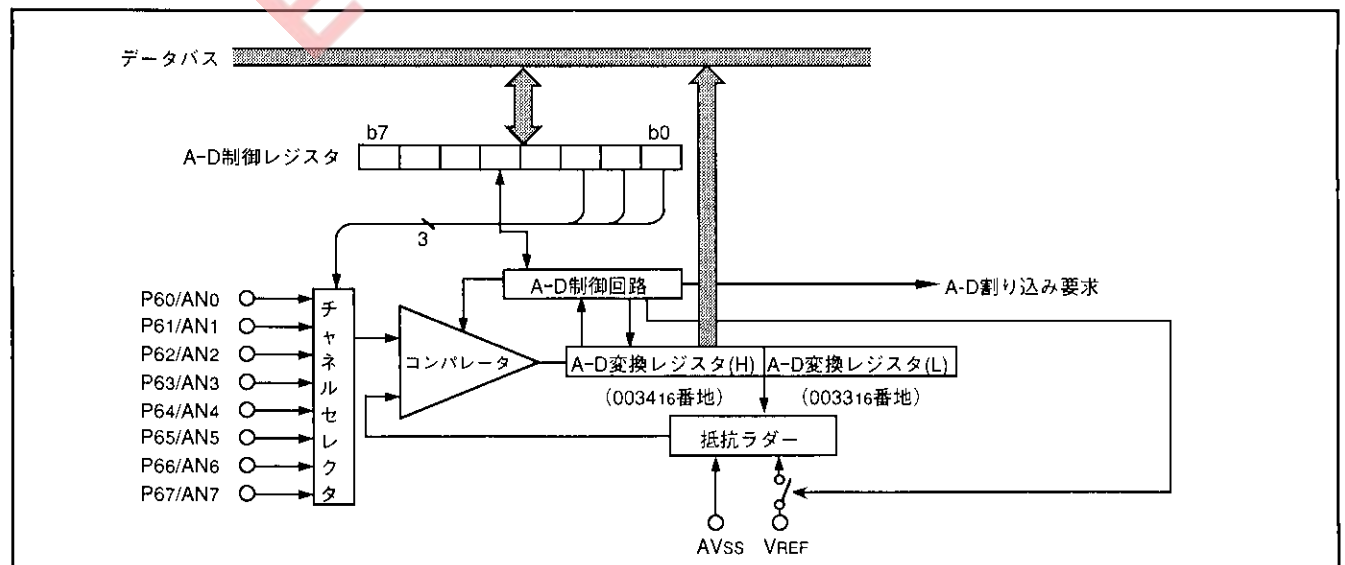


図26. A-D変換器ブロック図

LCD駆動制御回路

38C3グループはLCD(液晶表示素子)の駆動制御回路を内蔵しています。

LCD駆動制御回路は、

- ・ LCD表示用RAM
- ・ セグメント出力許可レジスタ
- ・ LCDモードレジスタ
- ・ セレクタ
- ・ タイミングコントローラ
- ・ コモンドライバ
- ・ セグメントドライバ
- ・ バイアス制御回路

によって構成されています。

セグメント出力は最大32本、コモン出力は最大4本使用でき、最大128画素までLCD表示を行うことができます。

LCDモードレジスタ、セグメント出力許可レジスタ、LCD表示用RAMにデータを設定した後、LCDイネーブルビットを点灯に設定すると、LCD駆動制御回路は自動的に表示データを読み出し、バイアス制御、時分割制御などを行い、LCDパネルへの表示を行います。

表7. 各時分割時の最大表示素子数

時分割数	最大表示素子数
1	32ドット又は8セグメントLCD4桁
2	64ドット又は8セグメントLCD8桁
3	96ドット又は8セグメントLCD12桁
4	128ドット又は8セグメントLCD16桁

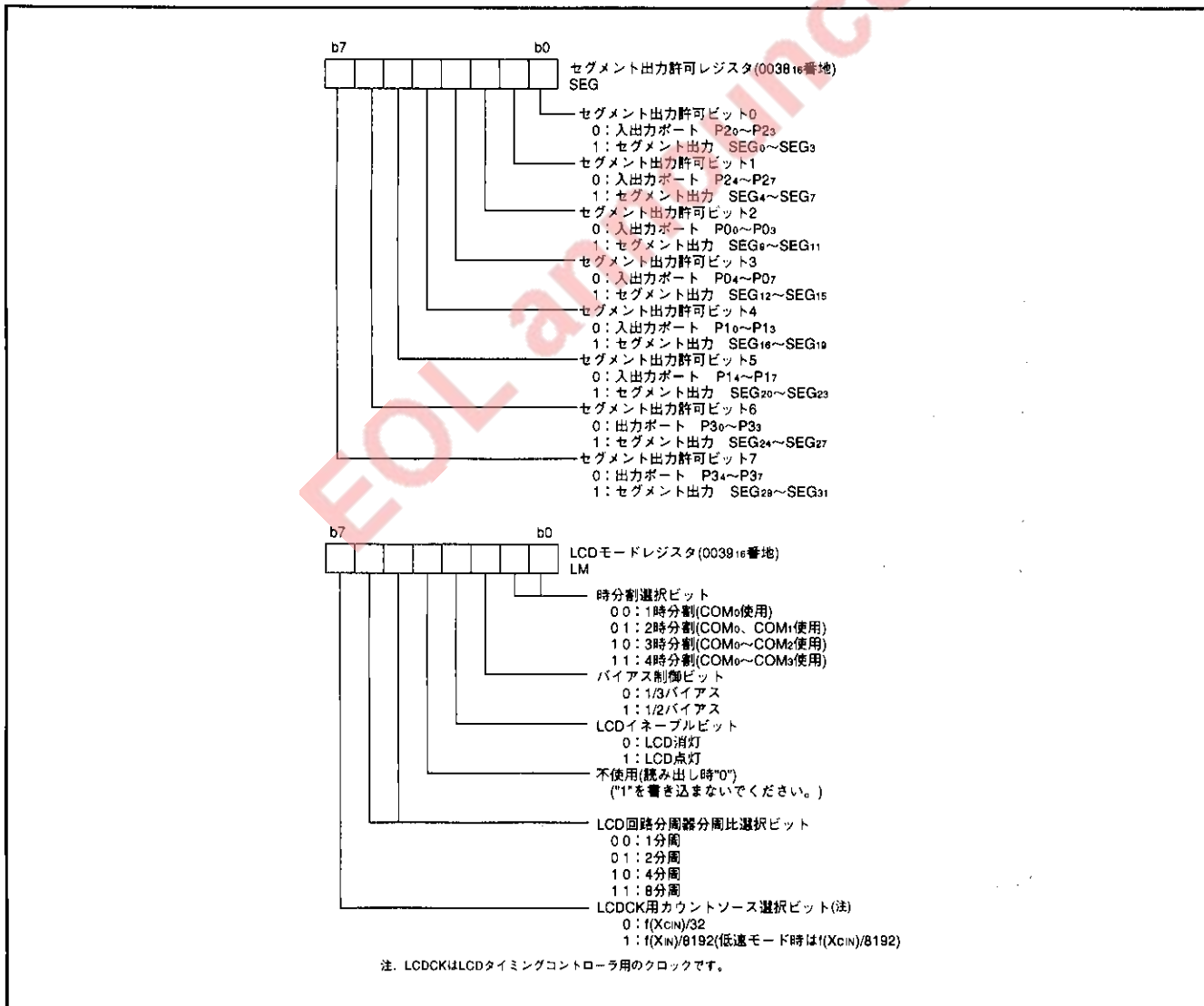


図27. LCD関係レジスタのビット構成

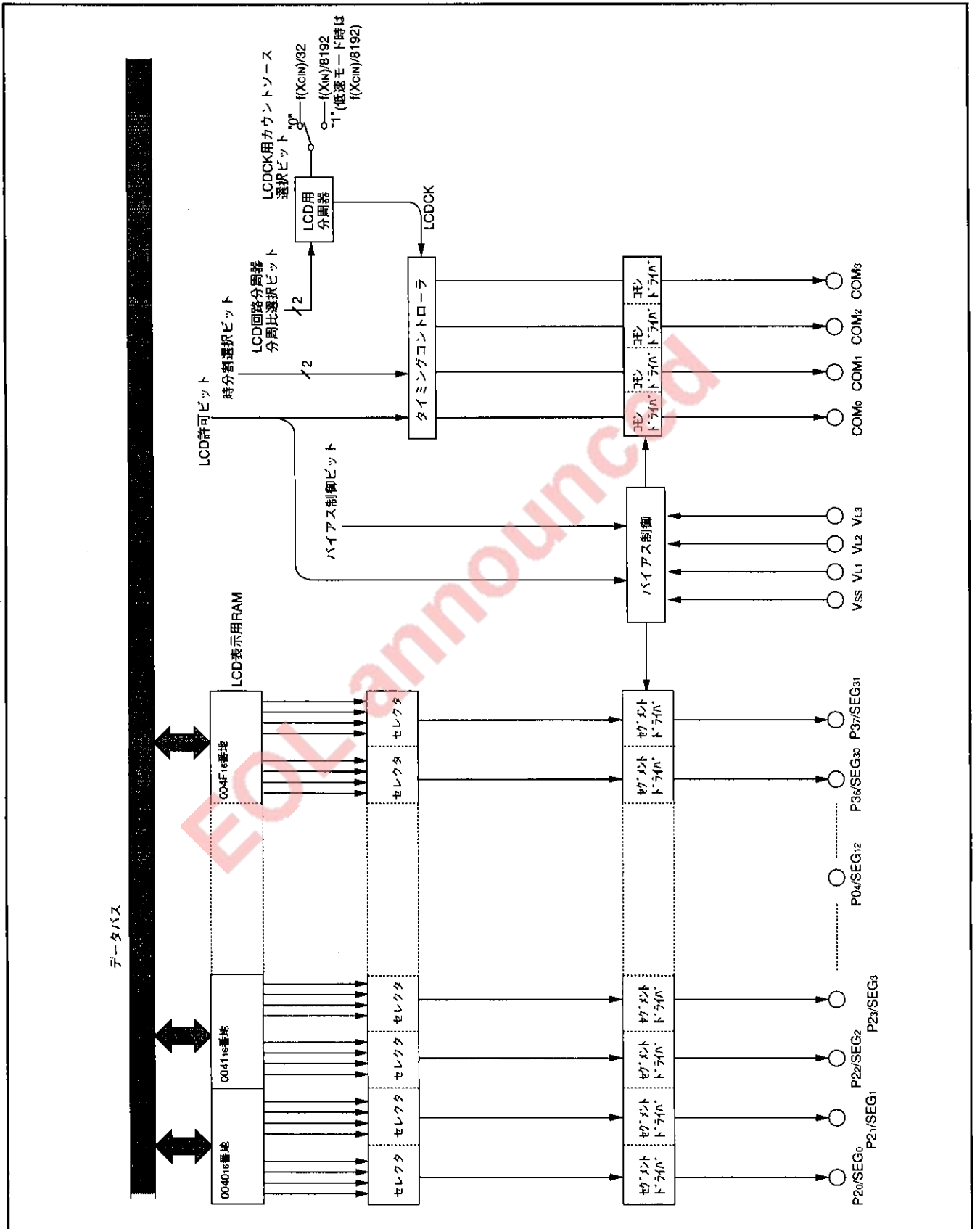


図28. LCD駆動制御回路のブロック図

● バイアス制御とLCD用電源入力端子への印加電圧

LCD用電源入力端子(VL1~VL3)には、バイアス値に従って、表8に示す電圧値を印加してください。

また、バイアス値はバイアス制御ビット(LCDモードレジスタのビット2)で選択してください。

● コモン端子と時分割制御

コモン端子(COM0~COM3)は、時分割数によって使用する端子が決まっています。時分割数は時分割選択ビット(LCDモードレジスタのビット0、ビット1)で選択してください。

1時分割を選択した場合、1/1バイアスが可能になります。

表8. バイアス制御とVL1~VL3への印加電圧

バイアス値	電圧値
1/3バイアス	VL3 = VLCD VL2 = 2/3 VLCD VL1 = 1/3 VLCD
1/2バイアス	VL3 = VLCD VL2 = VL1 = 1/2 VLCD
1/1バイアス (1時分割時)	VL3 = VLCD VL2 = VL1 = VSS

注1. VLCDはLCDパネルへの供給電圧の最大値

表9. 時分割制御と使用コモン端子

時分割数	時分割選択ビット		使用コモン端子名
	ビット1	ビット0	
1	0	0	COM0 (注1)
2	0	1	COM0, COM1 (注2)
3	1	0	COM0~COM2 (注3)
4	1	1	COM0~COM3

注1. COM1, COM2, COM3は開放

注2. COM2, COM3は開放

注3. COM3は開放

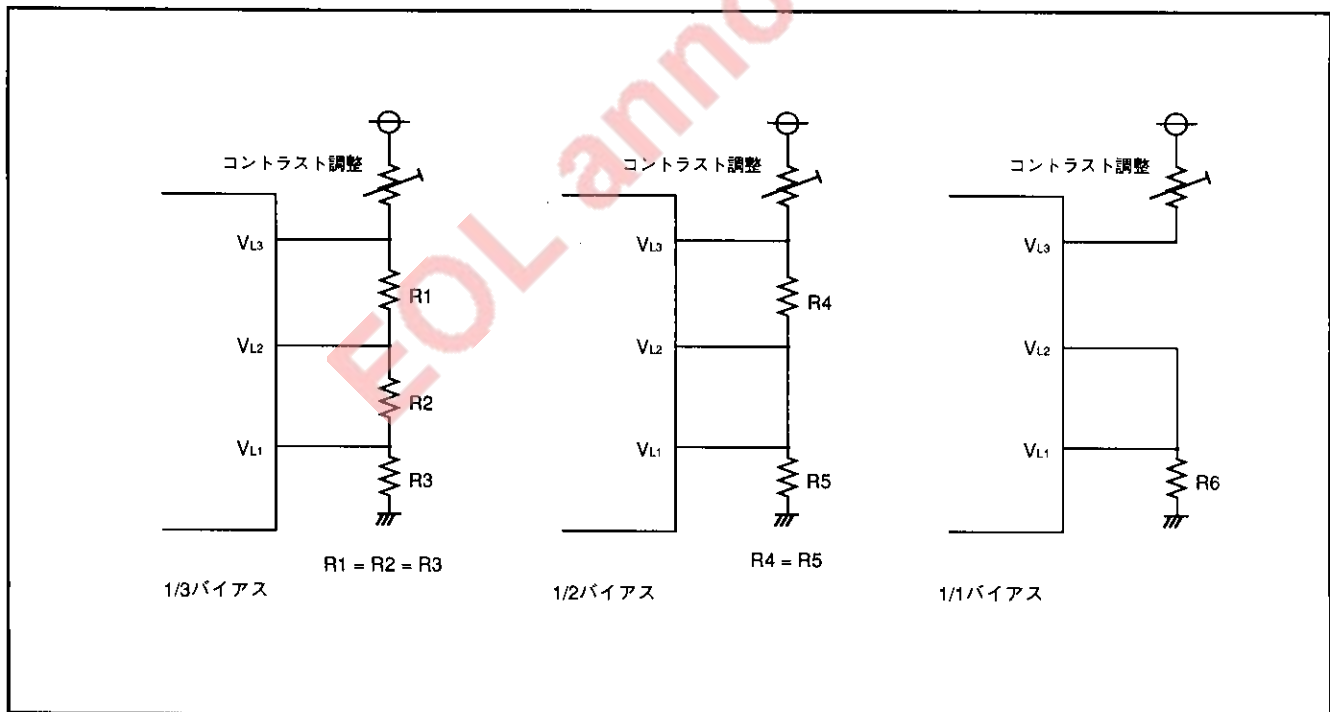


図29. 各バイアス時の回路例

• LCD表示用RAM

0040₁₆番地から004F₁₆番地までの16バイトはLCD表示用RAMです。これらのビットに“1”を書き込むとLCDパネルの対応するセグメントが点灯します。

• LCD駆動タイミング

LCD駆動タイミングを決定する内部信号LCDCKの周波数及びフレーム周波数は次のようになります。

$$f(\text{LCDCK}) = \frac{(\text{LCDCK用カウントソース周波数})}{(\text{LCD用分周器分周比})}$$

$$\text{フレーム周波数} = f(\text{LCDCK}) / \text{時分割数}$$

ビット アドレス	7	6	5	4	3	2	1	0
0040 ₁₆	SEG1			SEG0				
0041 ₁₆	SEG3			SEG2				
0042 ₁₆	SEG5			SEG4				
0043 ₁₆	SEG7			SEG6				
0044 ₁₆	SEG9			SEG8				
0045 ₁₆	SEG11			SEG10				
0046 ₁₆	SEG13			SEG12				
0047 ₁₆	SEG15			SEG14				
0048 ₁₆	SEG17			SEG16				
0049 ₁₆	SEG19			SEG18				
004A ₁₆	SEG21			SEG20				
004B ₁₆	SEG23			SEG22				
004C ₁₆	SEG25			SEG24				
004D ₁₆	SEG27			SEG26				
004E ₁₆	SEG29			SEG28				
004F ₁₆	SEG31			SEG30				
	COM3	COM2	COM1	COM0	COM3	COM2	COM1	COM0

図30. LCD表示用RAMマップ

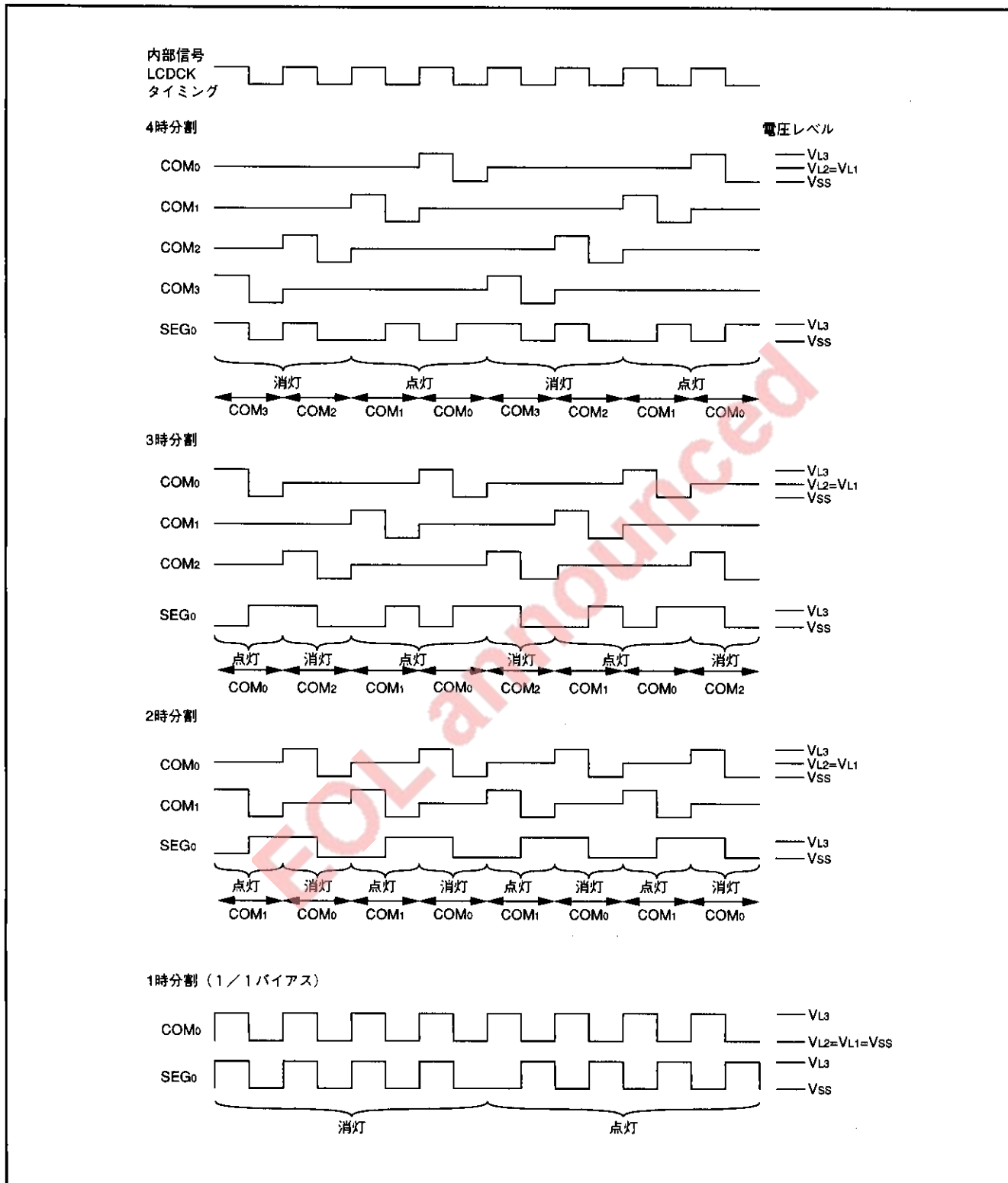


図31. LCD駆動波形 (1/2バイアスの場合)

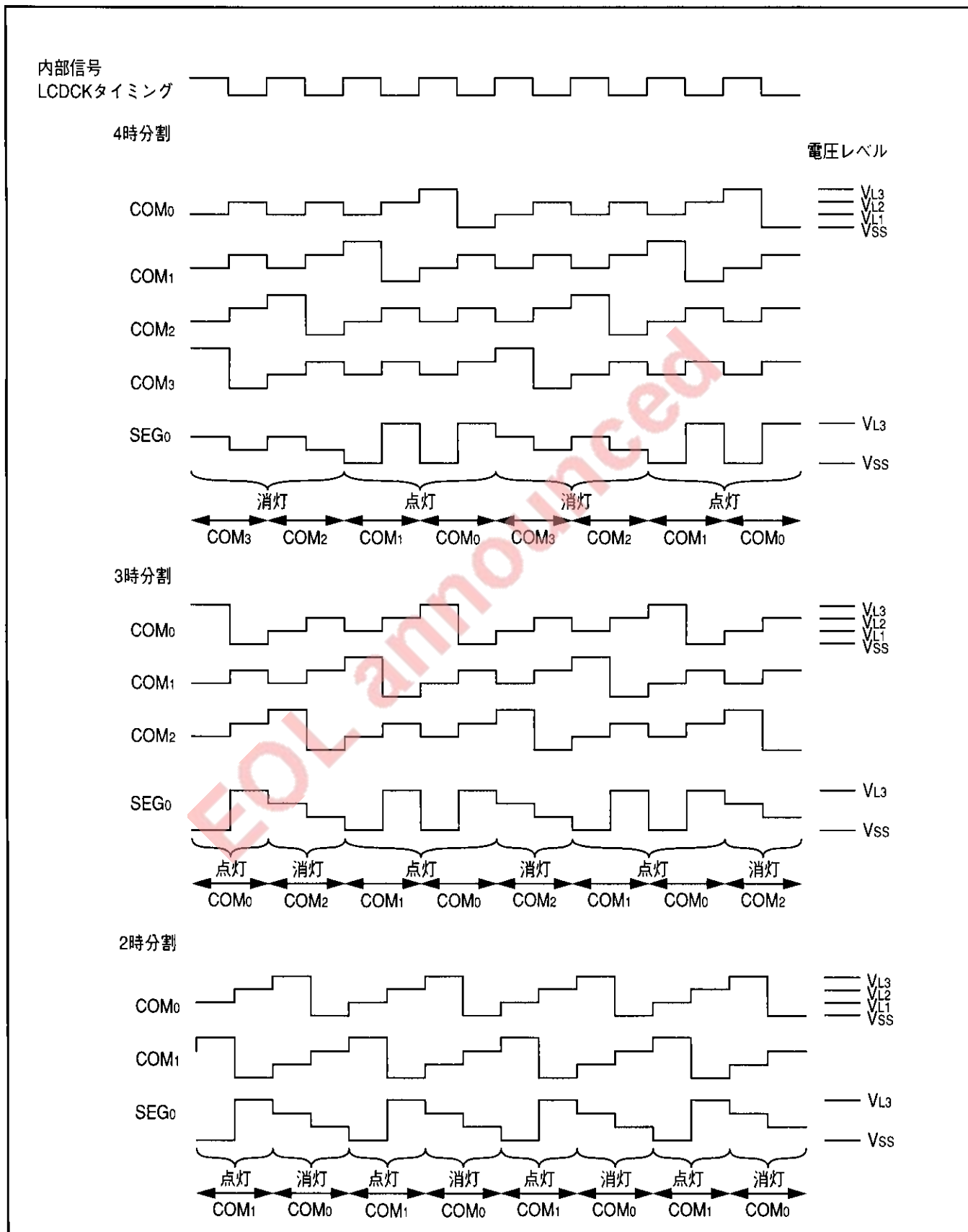


図32. LCD駆動波形 (1/3バイアスの場合)

φクロック出力機能

φ出力制御レジスタの設定により、ポートP43から内部クロックφを出力することができます。

φクロック出力時は、ポートP4方向レジスタのビット3を“1”に設定してください。

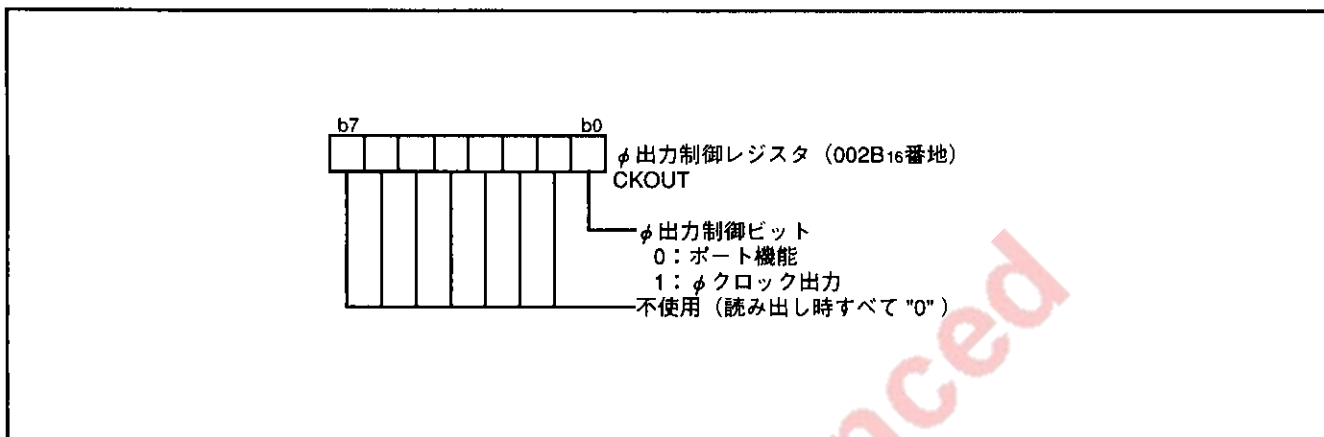


図33. φ出力制御レジスタの構成

EOL announced

ROM訂正機能

38C3グループは、ROM領域の任意のアドレスについてデータを訂正できるROM訂正機能を持っています。

【ROM訂正アドレスレジスタ】

ROM訂正を行うアドレスを格納するレジスタで、最大8箇所のアドレスを訂正するため、上位アドレスを格納するレジスタと下位アドレスを格納するレジスタを持っています。

【ROM訂正許可レジスタ1】 RC1

ROM訂正機能を許可するためのレジスタです。ROM訂正アドレスに対応するビットを“1”にするとROM訂正機能が有効になります。

対応するビットを“0”にしたアドレスはROM訂正機能が無効になります。初期状態ではすべてのビットは“0”となります。

【ROM訂正データ】

ROM訂正アドレスレジスタで設定したアドレスの訂正するデータを格納するレジスタです。

■ROM訂正機能使用上の注意点

1. ROM訂正機能を使用するには、プログラムの初期設定において各ROM訂正データレジスタにデータを転送しておく必要があります。
2. ROM訂正アドレスレジスタに同一のアドレスを設定しないでください。

0F02 ₁₆	ROM訂正上位アドレスレジスタ1
0F03 ₁₆	ROM訂正下位アドレスレジスタ1
0F04 ₁₆	ROM訂正上位アドレスレジスタ2
0F05 ₁₆	ROM訂正下位アドレスレジスタ2
0F06 ₁₆	ROM訂正上位アドレスレジスタ3
0F07 ₁₆	ROM訂正下位アドレスレジスタ3
0F08 ₁₆	ROM訂正上位アドレスレジスタ4
0F09 ₁₆	ROM訂正下位アドレスレジスタ4
0F0A ₁₆	ROM訂正上位アドレスレジスタ5
0F0B ₁₆	ROM訂正下位アドレスレジスタ5
0F0C ₁₆	ROM訂正上位アドレスレジスタ6
0F0D ₁₆	ROM訂正下位アドレスレジスタ6
0F0E ₁₆	ROM訂正上位アドレスレジスタ7
0F0F ₁₆	ROM訂正下位アドレスレジスタ7
0F10 ₁₆	ROM訂正上位アドレスレジスタ8
0F11 ₁₆	ROM訂正下位アドレスレジスタ8

図34. ROM訂正アドレスレジスタの構成

0050 ₁₆	ROM訂正データ 1
0051 ₁₆	ROM訂正データ 2
0052 ₁₆	ROM訂正データ 3
0053 ₁₆	ROM訂正データ 4
0054 ₁₆	ROM訂正データ 5
0055 ₁₆	ROM訂正データ 6
0056 ₁₆	ROM訂正データ 7
0057 ₁₆	ROM訂正データ 8

図35. ROM訂正データの構成

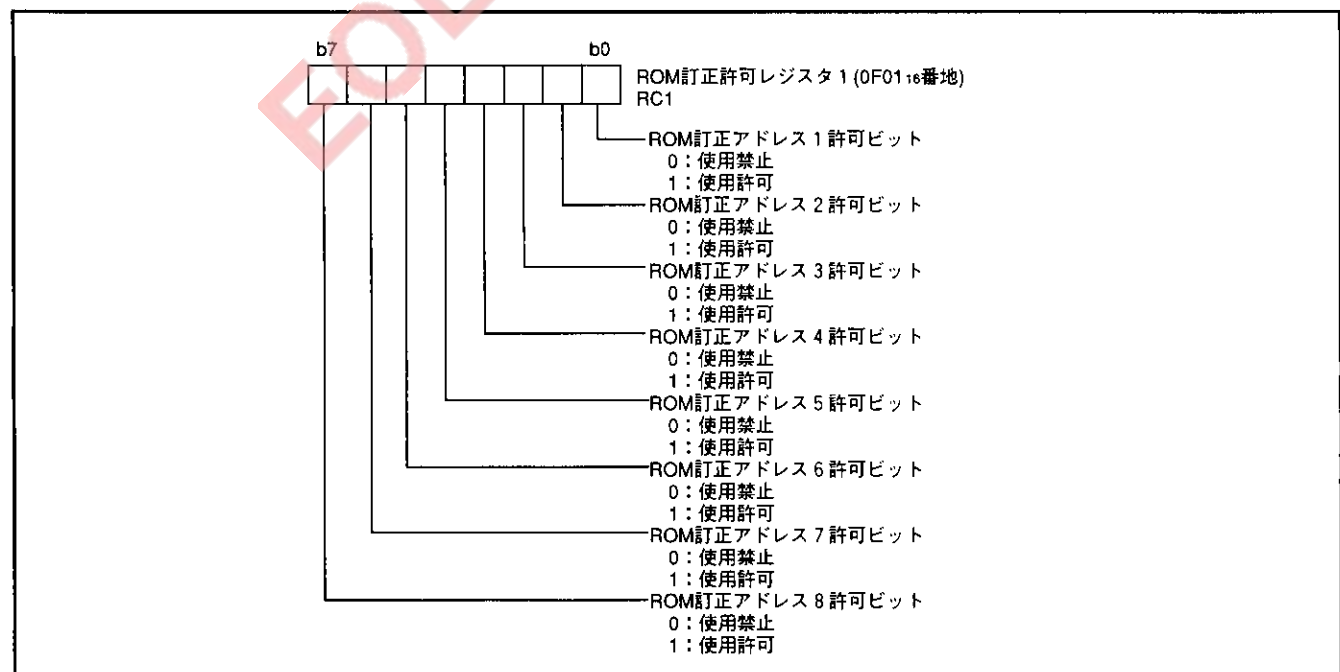


図36. ROM訂正許可レジスタの構成

リセット回路

38C3グループは、電源電圧が2.5~5.5Vにあり、XINの発振振幅が安定しているとき、RESET端子を2 μ s以上“L”レベルに保った後“H”レベルに戻すとリセット解除されます。そして、FFFD₁₆番地の内容を上位アドレス、FFFC₁₆番地の内容を下位アドレスとする番地からプログラムスタートします。

リセット入力電圧は、Vcc=2.5Vを通過する時点で0.5V以下にしてください。

なお、高速モードへの切り替えは電源電圧4.0~5.5Vの範囲で行ってください。

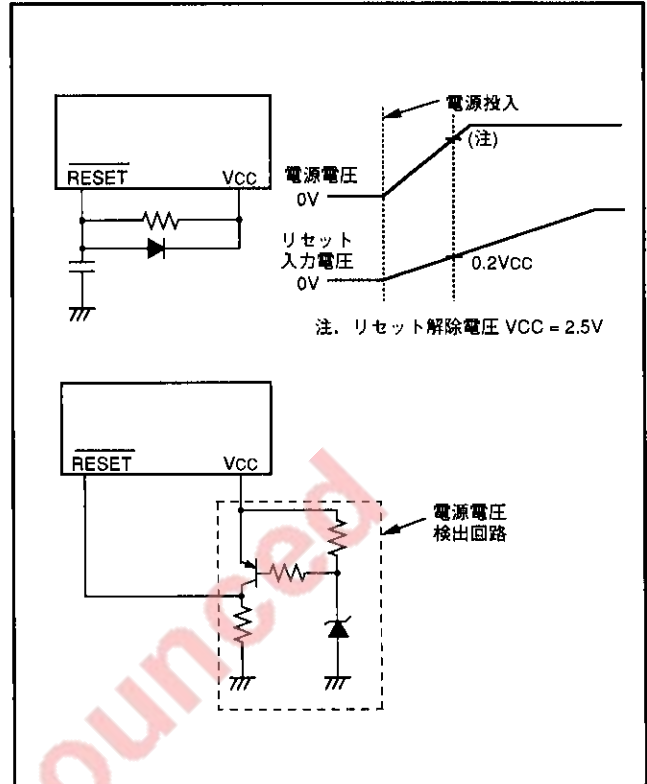
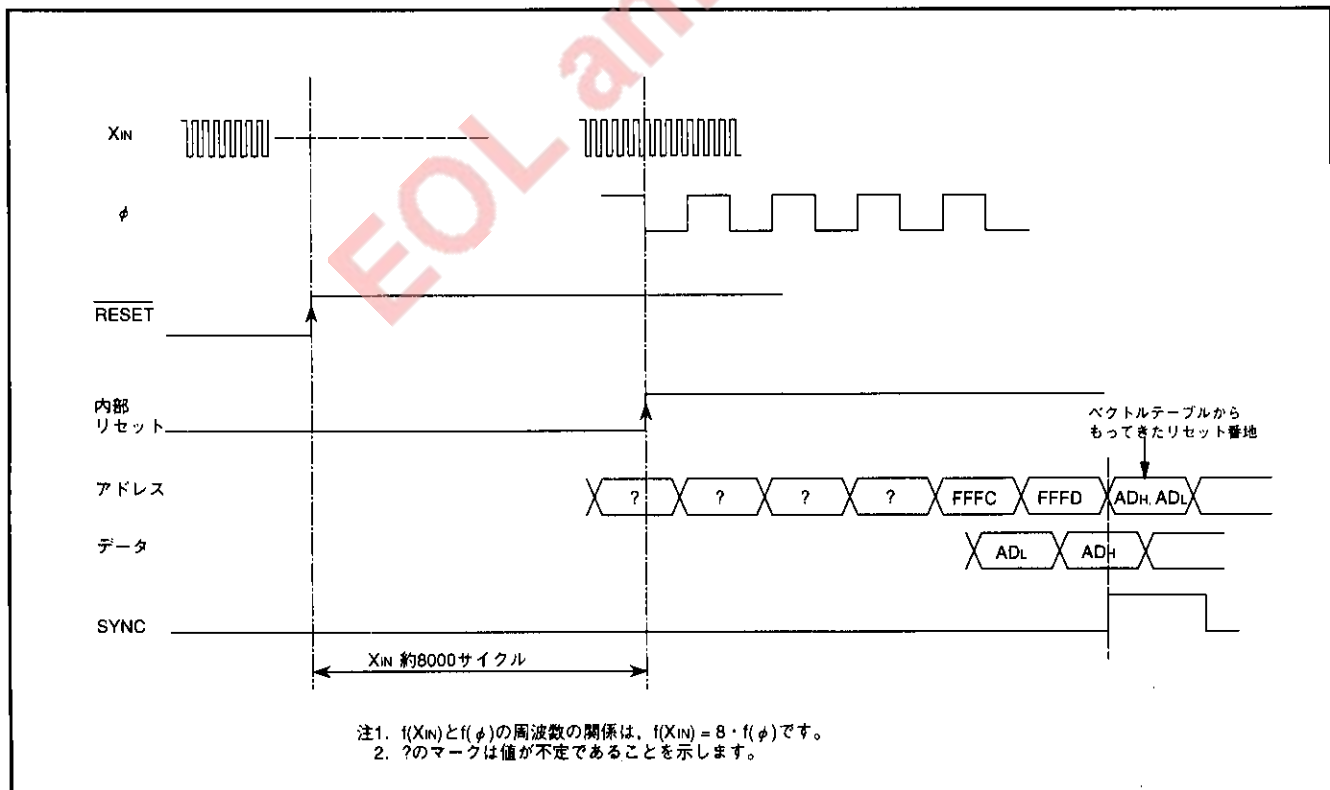


図37. リセット回路例



注1. $f(XIN)$ と $f(\phi)$ の周波数の関係は、 $f(XIN) = 8 \cdot f(\phi)$ です。
注2. ?のマークは値が不定であることを示します。

図38. リセットシーケンス

番号	レジスタの内容	番号	レジスタの内容
(1) ポートP0	0000 ₁₆ <input type="text" value="00<sub>16</sub>"/>	(48) ROM訂正許可レジスタ1	0F01 ₁₆ <input type="text" value="00<sub>16</sub>"/>
(2) ポートP0方向レジスタ	0001 ₁₆ <input type="text" value="00<sub>16</sub>"/>	(49) ROM訂正上位アドレスレジスタ1	0F02 ₁₆ <input type="text" value="FF<sub>16</sub>"/>
(3) ポートP1	0002 ₁₆ <input type="text" value="00<sub>16</sub>"/>	(50) ROM訂正下位アドレスレジスタ1	0F03 ₁₆ <input type="text" value="FF<sub>16</sub>"/>
(4) ポートP1方向レジスタ	0003 ₁₆ <input type="text" value="00<sub>16</sub>"/>	(51) ROM訂正上位アドレスレジスタ2	0F04 ₁₆ <input type="text" value="FF<sub>16</sub>"/>
(5) ポートP2	0004 ₁₆ <input type="text" value="00<sub>16</sub>"/>	(52) ROM訂正下位アドレスレジスタ2	0F05 ₁₆ <input type="text" value="FF<sub>16</sub>"/>
(6) ポートP2方向レジスタ	0005 ₁₆ <input type="text" value="00<sub>16</sub>"/>	(53) ROM訂正上位アドレスレジスタ3	0F06 ₁₆ <input type="text" value="FF<sub>16</sub>"/>
(7) ポートP3	0006 ₁₆ <input type="text" value="00<sub>16</sub>"/>	(54) ROM訂正下位アドレスレジスタ3	0F07 ₁₆ <input type="text" value="FF<sub>16</sub>"/>
(8) ポートP4	0008 ₁₆ <input type="text" value="00<sub>16</sub>"/>	(55) ROM訂正上位アドレスレジスタ4	0F08 ₁₆ <input type="text" value="FF<sub>16</sub>"/>
(9) ポートP4方向レジスタ	0009 ₁₆ <input type="text" value="00<sub>16</sub>"/>	(56) ROM訂正下位アドレスレジスタ4	0F09 ₁₆ <input type="text" value="FF<sub>16</sub>"/>
(10) ポートP5	000A ₁₆ <input type="text" value="00<sub>16</sub>"/>	(57) ROM訂正上位アドレスレジスタ5	0F0A ₁₆ <input type="text" value="FF<sub>16</sub>"/>
(11) ポートP5方向レジスタ	000B ₁₆ <input type="text" value="00<sub>16</sub>"/>	(58) ROM訂正下位アドレスレジスタ5	0F0B ₁₆ <input type="text" value="FF<sub>16</sub>"/>
(12) ポートP6	000C ₁₆ <input type="text" value="00<sub>16</sub>"/>	(59) ROM訂正上位アドレスレジスタ6	0F0C ₁₆ <input type="text" value="FF<sub>16</sub>"/>
(13) ポートP6方向レジスタ	000D ₁₆ <input type="text" value="00<sub>16</sub>"/>	(60) ROM訂正下位アドレスレジスタ6	0F0D ₁₆ <input type="text" value="FF<sub>16</sub>"/>
(14) ポートP7	000E ₁₆ <input type="text" value="00<sub>16</sub>"/>	(61) ROM訂正上位アドレスレジスタ7	0F0E ₁₆ <input type="text" value="FF<sub>16</sub>"/>
(15) ポートP7方向レジスタ	000F ₁₆ <input type="text" value="00<sub>16</sub>"/>	(62) ROM訂正下位アドレスレジスタ7	0F0F ₁₆ <input type="text" value="FF<sub>16</sub>"/>
(16) ポートP8	0010 ₁₆ <input type="text" value="00<sub>16</sub>"/>	(63) ROM訂正上位アドレスレジスタ8	0F10 ₁₆ <input type="text" value="FF<sub>16</sub>"/>
(17) ポートP8方向レジスタ	0011 ₁₆ <input type="text" value="00<sub>16</sub>"/>	(64) ROM訂正下位アドレスレジスタ8	0F11 ₁₆ <input type="text" value="FF<sub>16</sub>"/>
(18) PULLレジスタA	0016 ₁₆ <input type="text" value="0F<sub>16</sub>"/>	(65) プロセッサステータスレジスタ	(PS) <input type="text" value="XXXXXXXX1X"/>
(19) PULLレジスタB	0017 ₁₆ <input type="text" value="00<sub>16</sub>"/>	(66) プログラムカウンタ	(PCH) <input type="text" value="FFFF<sub>16</sub>番地の内容"/>
(20) ポートP8出力選択レジスタ	0018 ₁₆ <input type="text" value="00<sub>16</sub>"/>		(PC) <input type="text" value="FFFC<sub>16</sub>番地の内容"/>
(21) シリアルI/O制御レジスタ1	0019 ₁₆ <input type="text" value="00<sub>16</sub>"/>		
(22) シリアルI/O制御レジスタ2	001A ₁₆ <input type="text" value="00<sub>16</sub>"/>		
(23) タイマ1	0020 ₁₆ <input type="text" value="FF<sub>16</sub>"/>		
(24) タイマ2	0021 ₁₆ <input type="text" value="01<sub>16</sub>"/>		
(25) タイマ3	0022 ₁₆ <input type="text" value="FF<sub>16</sub>"/>		
(26) タイマ4	0023 ₁₆ <input type="text" value="FF<sub>16</sub>"/>		
(27) タイマ5	0024 ₁₆ <input type="text" value="FF<sub>16</sub>"/>		
(28) タイマ6	0025 ₁₆ <input type="text" value="FF<sub>16</sub>"/>		
(29) タイマ12モードレジスタ	0028 ₁₆ <input type="text" value="00<sub>16</sub>"/>		
(30) タイマ34モードレジスタ	0029 ₁₆ <input type="text" value="00<sub>16</sub>"/>		
(31) タイマ56モードレジスタ	002A ₁₆ <input type="text" value="00<sub>16</sub>"/>		
(32) φ出力制御レジスタ	002B ₁₆ <input type="text" value="00<sub>16</sub>"/>		
(33) タイマA (下位)	002C ₁₆ <input type="text" value="FF<sub>16</sub>"/>		
(34) タイマA (上位)	002D ₁₆ <input type="text" value="FF<sub>16</sub>"/>		
(35) コンペアレジスタ (下位)	002E ₁₆ <input type="text" value="00<sub>16</sub>"/>		
(36) コンペアレジスタ (上位)	002F ₁₆ <input type="text" value="00<sub>16</sub>"/>		
(37) タイマAモードレジスタ	0030 ₁₆ <input type="text" value="00<sub>16</sub>"/>		
(38) タイマA制御レジスタ	0031 ₁₆ <input type="text" value="00<sub>16</sub>"/>		
(39) A-D制御レジスタ	0032 ₁₆ <input type="text" value="10<sub>16</sub>"/>		
(40) セグメント出力許可レジスタ	0038 ₁₆ <input type="text" value="00<sub>16</sub>"/>		
(41) LCDモードレジスタ	0039 ₁₆ <input type="text" value="00<sub>16</sub>"/>		
(42) 割り込みエッジ選択レジスタ	003A ₁₆ <input type="text" value="00<sub>16</sub>"/>		
(43) CPUモードレジスタ	003B ₁₆ <input type="text" value="01001000"/>		
(44) 割り込み要求レジスタ1	003C ₁₆ <input type="text" value="00<sub>16</sub>"/>		
(45) 割り込み要求レジスタ2	003D ₁₆ <input type="text" value="00<sub>16</sub>"/>		
(46) 割り込み制御レジスタ1	003E ₁₆ <input type="text" value="00<sub>16</sub>"/>		
(47) 割り込み制御レジスタ2	003F ₁₆ <input type="text" value="00<sub>16</sub>"/>		

注: X:不定です。
上記以外のレジスタ及びRAMの内容はリセット時には不定です。初期値をセットしてください。
Mバージョン品では、ポートP5方向レジスタのビット0は“1”となります。

図39. リセット時の内部状態

クロック発生回路

38C3グループは2つの内部発振回路を内蔵しています。XINとXOUT又はXCINとXCOUTの端子間に共振子を接続することにより発振回路を形成することができます。容量などの定数は、共振子により異なりますので共振子メーカーの推奨値をご使用ください。XIN-XOUT端子間には帰還抵抗が内蔵されていますので、外付けの抵抗を省略することができます。XCIN-XCOUT端子間には抵抗は内蔵されていないので、外部に帰還抵抗をつけてください。

電源投入直後はXIN側の発振回路のみが発振を開始し、XCIN、XCOUT端子は入出力ポートとして機能します。

●周波数制御

(1) 中速モード

XIN端子に加わった周波数を8分周したものが内部システムクロックとなります。リセット解除後はこのモードになります。

(2) 高速モード

XIN端子に加わった周波数を2分周したものが内部システムクロックとなります。

(3) 低速モード

XCIN端子に加わった周波数を2分周したものが内部システムクロックとなります。

注. 中/高速モードと低速モード間の移行を行う場合は、XIN側、XCIN側ともに発振が安定している必要があります。特に、XCIN側の発振立ち上がりは時間を要するので、電源投入直後やストップからの復帰時は注意してください。また、移行するときは $f(XIN) > 3 \cdot f(XCIN)$ である必要があります。

●発振制御

(1) ストップモード

STP命令を実行すると内部システムクロックが“H”の状態に停止し、XIN及びXCINの発振が停止します。このとき、タイマ1には“FF16”、タイマ2には“0116”がセットされ、タイマ1の入力にはXIN又はXCINの16分周、タイマ2にはタイマ1の出力が強制的に接続されます。このときタイマ12モードレジスタはすべて“0”にクリアされます。STP命令実行前にタイマ1、タイマ2の割り込み許可ビットを禁止状態(“0”)に設定してください。

発振はリセット又は外部割り込みが受け付けられると再開しますが、タイマ2がアンダフローしてはじめてCPUに内部システムクロックが供給されます。これは、セラミック発振などを使用した場合、発振の立ち上がりに時間を要するためです。

(2) ウェイトモード

WIT命令を実行すると、内部システムクロックのみ“H”の状態に停止します。このときXIN及びXCINはWIT命令実行前と同じ状態になっています。リセット又は割り込みを受け付けると、停止を解除します。発振器は停止していませんので、直ちに命令を実行できます。

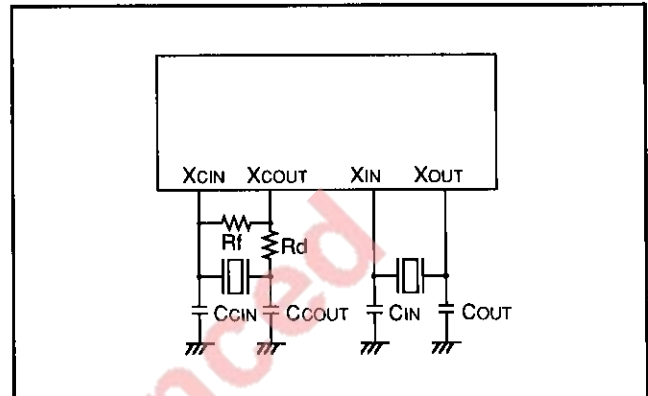


図40. セラミック共振子外付け回路

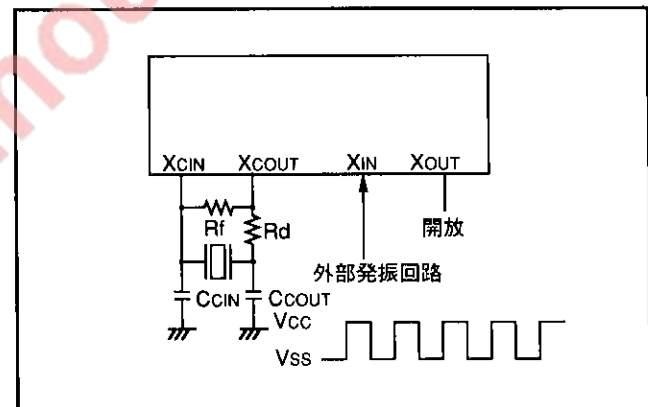


図41. 外部クロック入力回路

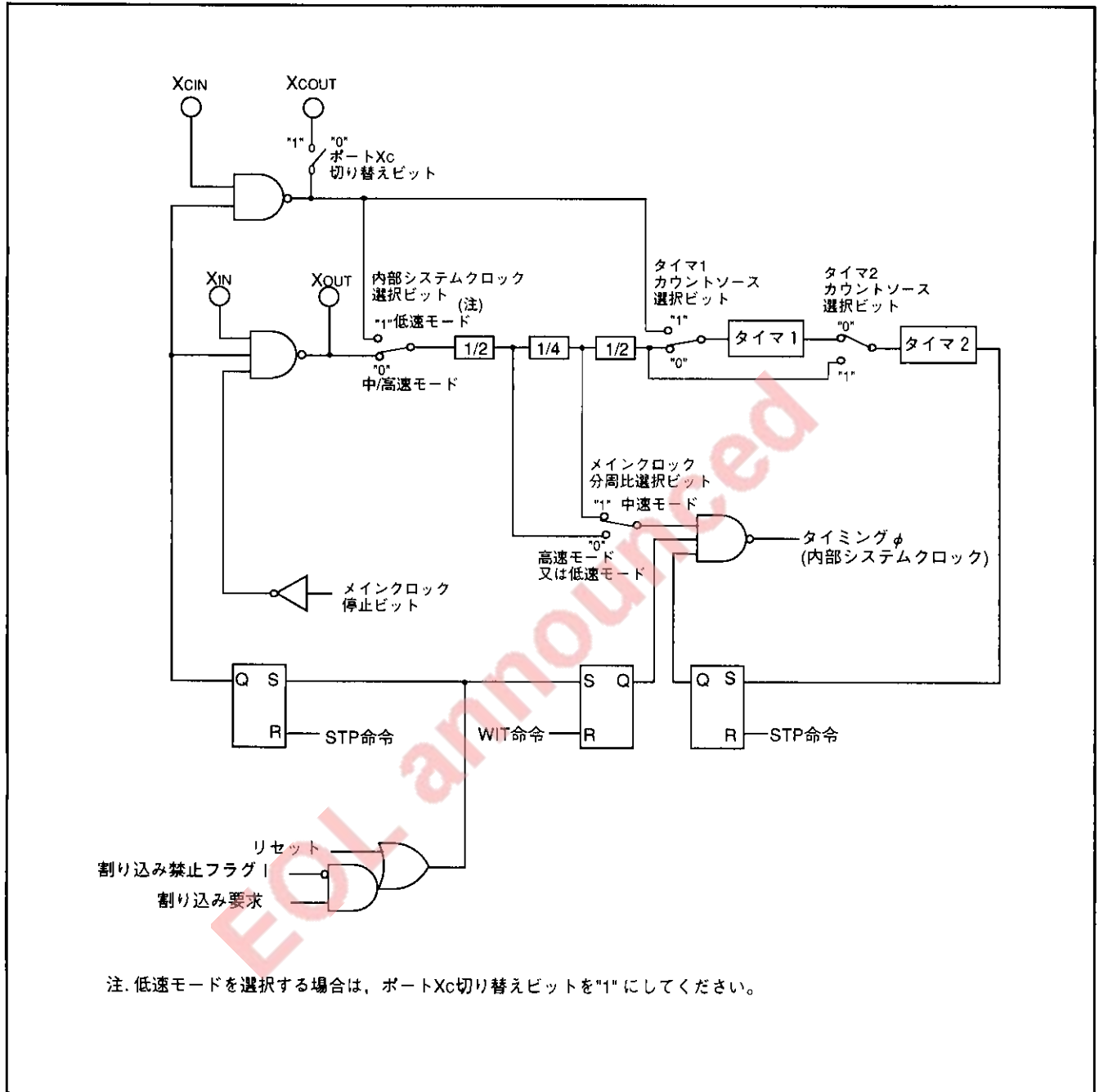


図42. クロック発生回路ブロック図

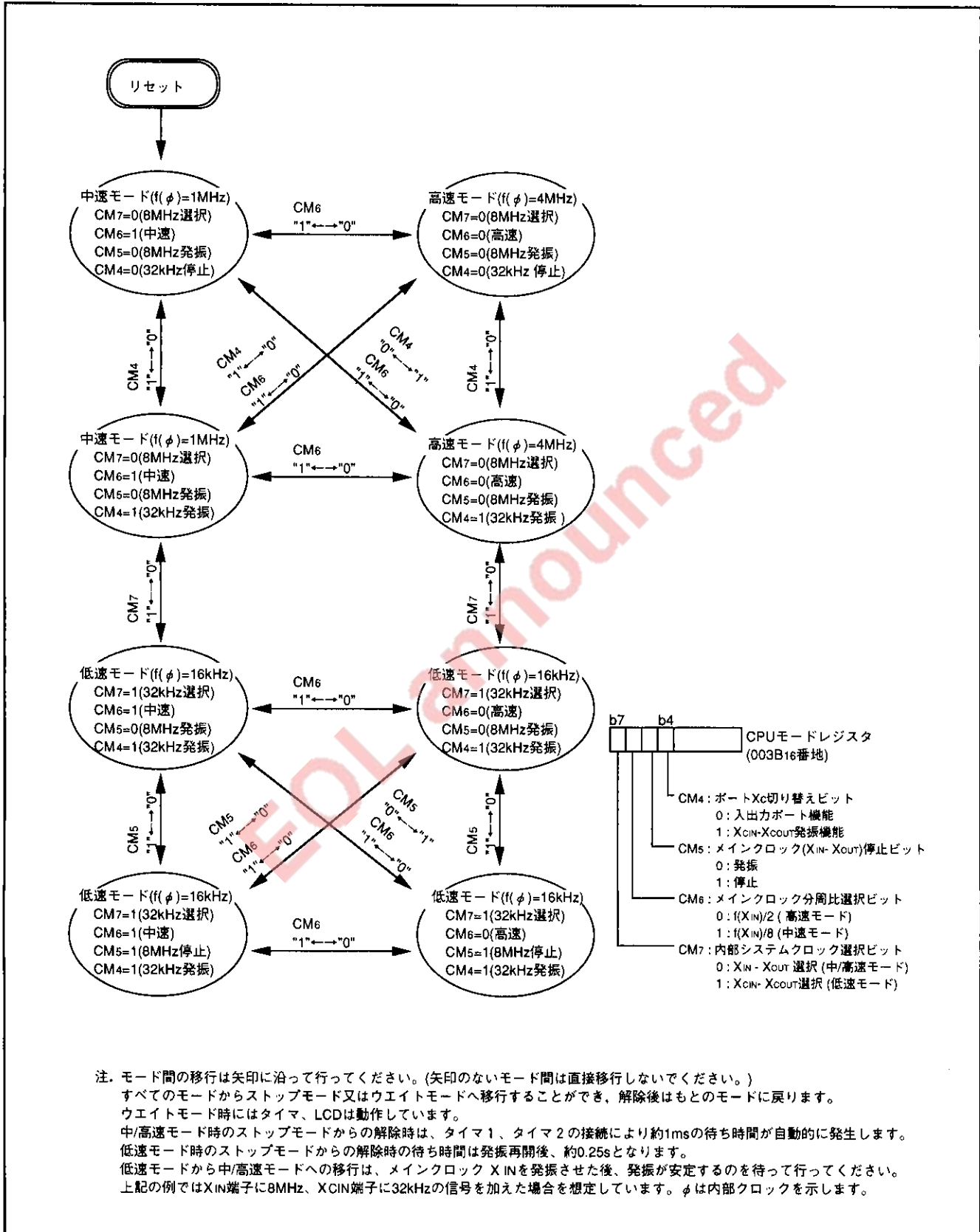


図43. システムクロックの状態遷移図

プログラミング上の注意事項

プロセッサステータスレジスタに関するもの

プロセッサステータスレジスタ(PS)は割り込み禁止フラグIが“1”であることを除いて、リセット直後は不定です。このため、プログラムの実行に影響を与えるフラグの初期化が必要です。

特に、演算そのものに影響を与えるTフラグ、Dフラグについては初期化が必須となります。

割り込みに関するもの

割り込み要求ビットの内容をプログラムで変更した直後に、BBC、BBS命令を実行すると、変更前の内容に対して実行されます。変更後の内容に対して実行するためには、1命令以上後に行ってください。

10進演算に関するもの

- ・10進演算を行う場合は、10進モードフラグDを“1”にセットして、ADC命令又はSBC命令を実行します。その場合、SEC命令、CLC命令、又はCLD命令は、ADC命令又はSBC命令から1命令以上後に行ってください。
- ・10進モードでは、N(ネガティブ)、V(オーバフロー)、Z(ゼロ)フラグが無効となります。

タイマに関するもの

タイマラッチに値n(0~255)を書き込んだ場合の分周比は、 $1/(n+1)$ です。

乗除算命令に関するもの

- ・MUL、DIV命令は、T、Dフラグの影響を受けません。
- ・乗除算命令の実行ではプロセッサステータスレジスタの内容は変化しません。

ポートに関するもの

ポート方向レジスタの値は読み出すことができません。すなわち、LDA命令をはじめ、Tフラグが“1”の場合のメモリ演算命令、方向レジスタの値を修飾値とするアドレッシングモード、BBC、BBSなどのビットテスト命令は使用できません。また、CLB、SEBなどのビット操作命令、RORなどの演算を始めとする方向レジスタのリード・モディファイ・ライト命令も使用できません。方向レジスタの設定はLDM命令、STA命令などを使用してください。

シリアルI/Oに関するもの

- ・外部クロック使用時は、外部クロック入力端子に“H”を入力し、シリアルI/O割り込み要求ビットをクリアした後、通常シリアルI/O転送を実行してください。

- ・内部クロック使用時は、同期クロックを内部クロックに設定してから、シリアルI/O割り込み要求ビットをクリアした後、通常シリアルI/O転送を実行してください。

A-D変換に関するもの

比較器は容量結合で構成されており、クロック周波数が低いと電荷が失われます。そのため、A-D変換実行中は $f(XIN)$ を500kHz以上にしてください。

また、A-D変換中はSTP命令、WIT命令を実行しないでください。

命令の実行時間に関するもの

命令の実行時間は機械語命令一覧表に記載されているサイクル数に内部システムクロックの周期をかけることによって得られます。内部システムクロックの周期は、通常XINの周期の2倍と同じです(高速モード時)。

STP命令解除時に関するもの

STP命令解除時には、タイマ12モードレジスタは全ビットクリアされます。

使用上の注意事項

EPROM版に関する注意事項

ワンタイムPROM版、及びEPROM版のP51端子は、内部EPROMの電源入力端子として機能します。このため入力インピーダンスを低く設定しており、ノイズの影響を受けやすくなっています。

ノイズによる誤動作防止のため、P51端子に対し、直列に抵抗(5kΩ程度)を挿入してください。

マスク化発注時の提出資料

マスクPROM版のマスク化発注時、次の資料を提出してください。

- (1)マスク化確認書
 - (2)マーク指定書
 - (3)ROMのデータ
- EPROM 3セット 又は フロッピーディスク 1枚

ROM書き込み発注時の提出資料

ワнтаイムPROM版の工場書き込み発注時、次の資料を提出してください。

- (1)ROM書き込み確認書
 - (2)マーク指定書(客先ロゴ入り特殊マークのみ)
 - (3)ROMのデータ
- EPROM 3セット 又は フロッピーディスク 1枚

ROM書き込み方法

ワнтаイムPROM版(ブランク品)及びEPROM版は、専用の書き込みアダプタを使用することにより汎用のPROMライターで内蔵PROMの書き込み、読み出しを行うことができます。

表10. 専用書き込みアダプタ

パッケージ	書き込みアダプタ形名
80P6N-A	PCA7438F-80A
80D0	PCA7438L-80A

ワнтаイムPROM版(ブランク品)は、当社でのアセンブリ工程以降PROMの書き込みテスト、スクリーニングを行っていません。書き込み以降の信頼性を向上させるため、図43に示すフローで書き込み、テストを行った後、使用されることを推奨いたします。

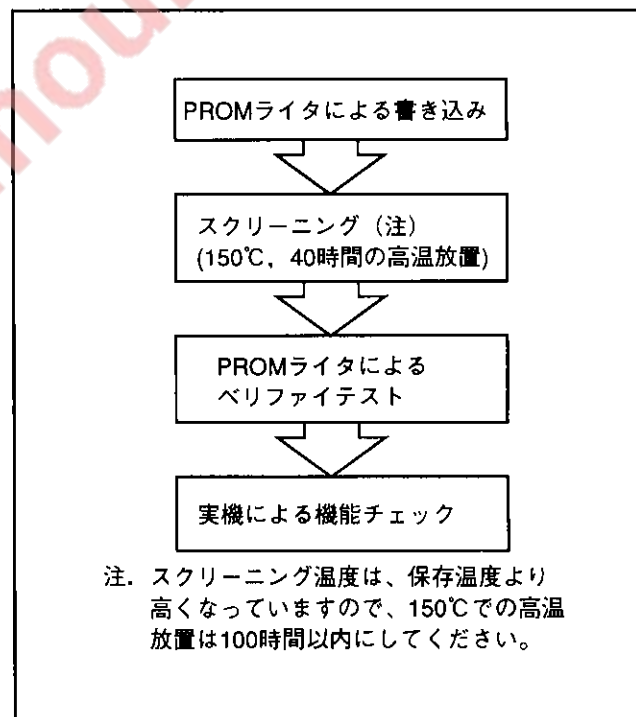


図44. ワнтаイムPROM版書き込みとテスト

規格値

表11. 絶対最大定格

記号	項目	条件	定格値	単位
VCC	電源電圧		-0.3~7.0	V
Vi	入力電圧 P00~P07, P10~P17, P20~P27, P40~P47, P50~P57, P60~P67, P70, P71, P80~P87	Vss端子を基準にして測定する出力トランジスタは遮断状態	-0.3~VCC+0.3	V
Vi	入力電圧 VL1		-0.3~VL2	V
Vi	入力電圧 VL2		VL1~VL3	V
Vi	入力電圧 VL3		VL2~VCC+0.3	V
Vi	入力電圧 RESET, XIN		-0.3~VCC+0.3	V
Vo	出力電圧 P00~P07, P10~P17, P20~P27, P30~P37	出力ポート時	-0.3~VCC+0.3	V
		セグメント出力時	-0.3~VL3+0.3	V
Vo	出力電圧 COM0~COM3		-0.3~VL3+0.3	V
Vo	出力電圧 P40~P47, P50, P52~P57, P60~P67, P70, P71, P80~P87		-0.3~VCC+0.3	V
Vo	出力電圧 XOUT		-0.3~VCC+0.3	V
Pd	消費電力	Ta=25°C	300	mW
Topr	動作周囲温度		-20~85	°C
Tstg	保存温度		-40~125	°C

表12. 推奨動作条件

(指定のない場合は、VCC=2.5~5.5V、Ta=-20~85°C)

記号	項目		規格値			単位
			最小	標準	最大	
VCC	電源電圧	高速モード時 f(XIN)=8MHz	4.0	5.0	5.5	V
		中速モード時 f(XIN)=8MHz	2.5	5.0	5.5	V
		低速モード時	2.5	5.0	5.5	V
VSS	電源電圧		0		V	
VREF	A-D変換器基準電圧		2.0	VCC	V	
AVSS	アナログ電源電圧		0		V	
VIA	アナログ入力電圧 AN0~AN7		AVSS	VCC	V	
VIH	"H" 入力電圧 P00~P07, P10~P17, P20~P27		0.7VCC	VCC	V	
VIH	"H" 入力電圧 P40~P47, P50~P57, P60~P67, P70, P71(CM4=0)		0.8VCC	VCC	V	
VIH	"H" 入力電圧 P80~P87		0.4VCC	VCC	V	
VIH	"H" 入力電圧 RESET		0.8VCC	VCC	V	
VIH	"H" 入力電圧 XIN		0.8VCC	VCC	V	
VIL	"L" 入力電圧 P00~P07, P10~P17, P20~P27		0	0.3VCC	V	
VIL	"L" 入力電圧 P40~P47, P50~P57, P60~P67, P70, P71(CM4=0)		0	0.2VCC	V	
VIL	"L" 入力電圧 P80~P87		0	0.16VCC	V	
VIL	"L" 入力電圧 RESET		0	0.2VCC	V	
VIL	"L" 入力電圧 XIN		0	0.2VCC	V	

表13. 推奨動作条件

(指定のない場合は、Vcc=2.5~5.5V、Ta=-20~85°C)

記号	項目	規格値			単位
		最小	標準	最大	
Σ IOH(peak)	“H” 出力総尖頭電流 (注1) P00~P07, P10~P17, P20~P27, P30~P37 P80~P87, P50			-60	mA
Σ IOH(peak)	“H” 出力総尖頭電流 (注1) P40~P47, P52~P57, P60~P67, P70, P71			-30	mA
Σ IOL(peak)	“L” 出力総尖頭電流 (注1) P00~P07, P10~P17, P20~P27, P30~P37			40	mA
Σ IOL(peak)	“L” 出力総尖頭電流 (注1) P80~P87, P50			80	mA
Σ IOL(peak)	“L” 出力総尖頭電流 (注1) P40~P47, P52~P57, P60~P67, P70, P71			40	mA
Σ IOH(avg)	“H” 出力総平均電流 (注1) P00~P07, P10~P17, P20~P27, P30~P37 P80~P87, P50			-30	mA
Σ IOH(avg)	“H” 出力総平均電流 (注1) P40~P47, P52~P57, P60~P67, P70, P71			-15	mA
Σ IOL(avg)	“L” 出力総平均電流 (注1) P00~P07, P10~P17, P20~P27, P30~P37			20	mA
Σ IOL(avg)	“L” 出力総平均電流 (注1) P80~P87, P50			40	mA
Σ IOL(avg)	“L” 出力総平均電流 (注1) P40~P47, P52~P57, P60~P67, P70, P71			20	mA
IOH(peak)	“H” 出力尖頭電流 (注2) P00~P07, P10~P17, P20~P27, P30~P37			-2.0	mA
IOH(peak)	“H” 出力尖頭電流 (注2) P40~P47, P50, P52~P57, P60~P67, P70, P71 P80~P87			-10	mA
IOL(peak)	“L” 出力尖頭電流 (注2) P00~P07, P10~P17, P20~P27, P30~P37			5.0	mA
IOL(peak)	“L” 出力尖頭電流 (注2) P40~P47, P52~P57, P60~P67, P70, P71			10	mA
IOL(peak)	“L” 出力尖頭電流 (注2) P80~P87, P50			30	mA
IOH(avg)	“H” 出力平均電流 (注3) P00~P07, P10~P17, P20~P27, P30~P37			-2.0	mA
IOH(avg)	“H” 出力平均電流 (注3) P40~P47, P50, P52~P57, P60~P67, P70, P71 P80~P87			-5.0	mA
IOL(avg)	“L” 出力平均電流 (注3) P00~P07, P10~P17, P20~P27, P30~P37			2.5	mA
IOL(avg)	“L” 出力平均電流 (注3) P40~P47, P52~P57, P60~P67, P70, P71			5.0	mA
IOL(avg)	“L” 出力平均電流 (注3) P80~P87, P50			15	mA

注1. 出力総電流は該当するポートすべてに流れる電流の総和です。総平均電流は100msの期間内での平均値で、総尖頭電流は総和のピーク値です。

2. 出力尖頭電流は1ポートごとに流れる電流のピーク値を規定します。

3. 出力平均電流は、100msの期間内での平均値です。

表14. 推奨動作条件

(指定のない場合は、 $V_{CC}=2.5\sim 5.5V$ 、 $T_a=-20\sim 85^{\circ}C$)

記号	項目	規格値			単位
		最小	標準	最大	
$f(CNTR_0)$	入力周波数			4.0	MHz
$f(CNTR_1)$	(デューティ50%時)			$(2 \times V_{CC}) - 4$	MHz
$f(XIN)$	メインクロック 入力発振周波数 (注4)	高速モード ($4.0V \leq V_{CC} \leq 5.5V$)		8.0	MHz
		高速モード ($V_{CC} \leq 4.0V$)		$(4 \times V_{CC}) - 8$	MHz
		中速モード		8.0	MHz
$f(XCIN)$	サブクロック入力発振周波数 (注4、5)		32.768	50	kHz

注4. 発振周波数はデューティ50%の場合です。

5. 低速モードを使用する場合、サブクロック入力発振周波数は $f(XCIN) < f(XIN)/3$ としてください。

EOL announced

表15. 電気的特性

(指定のない場合は、 $V_{CC}=4.0\sim 5.5V$ 、 $T_a=-20\sim 85^\circ C$)

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
VOH	"H"出力電圧 P00~P07, P10~P17, P20~P27, P30~P37	IOH=-2.0mA	VCC-2.0			V
		IOH=-0.6mA VCC=2.5V	VCC-1.0			V
VOH	"H"出力電圧 P40~P47, P50, P52~P57, P60~P67, P70, P71, (注) P80~P87	IOH=-5mA	VCC-2.0			V
		IOH=-1.25mA	VCC-0.5			V
		IOH=-1.25mA VCC=2.5V	VCC-1.0			V
VOL	"L"出力電圧 P00~P07, P10~P17, P20~P27, P30~P37	IOL=2.5mA			2.0	V
		IOL=1.25mA			0.5	V
		IOL=1.25mA VCC=2.5V			1.0	V
VOL	"L"出力電圧 P40~P47, P52~P57, P60~P67, P70, P71 (注)	IOL=5.0mA			2.0	V
		IOL=2.5mA			0.5	V
		IOL=2.5mA VCC=2.5V			1.0	V
VOL	"L"出力電圧 P80~P87, P50	IOL=15mA			2.0	V
VT+-VT-	ヒステリシス INT0~INT2, CNTR0, CNTR1, P80~P87			0.5		V
VT+-VT-	ヒステリシス SCLK1, SIN			0.5		V
VT+-VT-	ヒステリシス RESET	RESETは VCC=2.5V~5.5V		0.5		V
IIH	"H"入力電流 P00~P07, P10~P17, P20~P27	Vi=VCC プルダウンOFF			5.0	μA
		VCC=5.0V, Vi=VCC プルダウンON	30	70	140	μA
		VCC=3.0V, Vi=VCC プルダウンON	6.0	25	45	μA
IIH	"H"入力電流 P40~P47, P50~P57, P60~P67, P70, P71, P80~P87	Vi=VCC			5.0	μA
IIH	"H"入力電流 RESET	Vi=VCC			5.0	μA
IIH	"H"入力電流 XIN	Vi=VCC		4.0		μA
IIL	"L"入力電流 P00~P07, P10~P17, P20~P27, P51				-5.0	μA
IIL	"L"入力電流 P40~P47, P50, P52~P57, P60~P67, P70, P71, P80~P87	Vi=VSS プルアップOFF			-5.0	μA
		VCC=5.0V, Vi=VSS プルアップON	-30	-70	-140	μA
		VCC=3.0V, Vi=VSS プルアップON	-6	-25	-45	μA
IIL	"L"入力電流 RESET	Vi=VSS			-5	μA
IIL	"L"入力電流 XIN	Vi=VSS		-4		μA

注. CPUモードレジスタのポートXc切り替えビット(003B16番地のビット4)が"1"のとき、P70の駆動能力は上記と異なります。

表16. 電気的特性

(指定のない場合は、 $V_{CC}=2.5\sim 5.5V$ 、 $T_a=-20\sim 85^\circ C$)

記号	項目	測定条件	規格値			単位	
			最小	標準	最大		
VRAM	RAM保持電圧	クロック停止時	2.0		5.5	V	
I _{CC}	電源電流	高速モード時、 $V_{CC}=5V$ $f(XIN)=8MHz$ $f(XCIN)=32.768kHz$ 出力トランジスタは遮断状態、 A-D変換器動作中		6.4	13	mA	
		高速モード時、 $V_{CC}=5V$ $f(XIN)=8MHz$ (WIT命令実行時) $f(XCIN)=32.768kHz$ 出力トランジスタは遮断状態、 A-D変換器終了状態		1.6	3.2	mA	
		低速モード時、 $V_{CC}=3V$ 、 $T_a\leq 55^\circ C$ $f(XIN)=$ 停止 $f(XCIN)=32.768kHz$ 出力トランジスタは遮断状態		15	22	μA	
		低速モード時、 $V_{CC}=3V$ 、 $T_a=25^\circ C$ $f(XIN)=$ 停止 $f(XCIN)=32.768kHz$ (WIT命令実行時) 出力トランジスタは遮断状態		4.5	9.0	μA	
		発振はすべて停止 (STP命令実行時) 出力トランジスタは 遮断状態	$T_a=25^\circ C$		0.1	1.0	μA
			$T_a=85^\circ C$			10	μA

表17. A-D変換器特性

(指定のない場合は、 $V_{CC}=4.0\sim 5.5V$ 、 $V_{SS}=0V$ 、 $T_a=-20\sim 85^{\circ}C$ 、 $4MHz\leq f(X_{IN})\leq 8MHz$ 、中速/高速モード時)

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
—	分解能				10	Bits
—	絶対精度(量子化誤差は除く)	$V_{CC}=V_{REF}=5.12V$		±1	±2.5	LSB
T_{conv}	変換時間		61		62	tc(ϕ)
I_{VREF}	基準入力電流	$V_{REF}=5V$	50	150	200	μA
I_{IA}	アナログポート入力電流			0.5	5.0	μA
RLADDER	ラダー抵抗			35		k Ω

EOL announced

表18. タイミング必要条件1

(指定のない場合は、Vcc=4.0~5.5V、Vss=0V、Ta=-20~85°C)

記号	項目	規格値			単位
		最小	標準	最大	
tw(RESET)	リセット入力“L”パルス幅	2			μs
tc(XIN)	メインクロック入力サイクル時間(XIN入力)	125			ns
twH(XIN)	メインクロック入力“H”パルス幅	45			ns
twL(XIN)	メインクロック入力“L”パルス幅	40			ns
tc(CNTR)	CNTR0, CNTR1入力サイクル時間	250			ns
twH(CNTR)	CNTR0, CNTR1入力“H”パルス幅	105			ns
twL(CNTR)	CNTR0, CNTR1入力“L”パルス幅	105			ns
twH(INT)	INT0~INT2入力“H”パルス幅	80			ns
twL(INT)	INT0~INT2入力“L”パルス幅	80			ns
tc(SCLK)	シリアルI/Oクロック入力サイクル時間	800			ns
twH(SCLK)	シリアルI/Oクロック入力“H”パルス幅	370			ns
twL(SCLK)	シリアルI/Oクロック入力“L”パルス幅	370			ns
tsu(SIN-SCLK)	シリアルI/O入力セットアップ時間	220			ns
th(SCLK-SIN)	シリアルI/O入力ホールド時間	100			ns

表19. タイミング必要条件2

(指定のない場合は、Vcc=2.5~4.0V、Vss=0V、Ta=-20~85°C)

記号	項目	規格値			単位
		最小	標準	最大	
tw(RESET)	リセット入力“L”パルス幅	2			μs
tc(XIN)	メインクロック入力サイクル時間(XIN入力)	125			ns
twH(XIN)	メインクロック入力“H”パルス幅	45			ns
twL(XIN)	メインクロック入力“L”パルス幅	40			ns
tc(CNTR)	CNTR0, CNTR1入力サイクル時間	500/(Vcc-2)			ns
twH(CNTR)	CNTR0, CNTR1入力“H”パルス幅	250/(Vcc-2)-20			ns
twL(CNTR)	CNTR0, CNTR1入力“L”パルス幅	250/(Vcc-2)-20			ns
twH(INT)	INT0~INT2入力“H”パルス幅	230			ns
twL(INT)	INT0~INT2入力“L”パルス幅	230			ns
tc(SCLK)	シリアルI/Oクロック入力サイクル時間	2000			ns
twH(SCLK)	シリアルI/Oクロック入力“H”パルス幅	950			ns
twL(SCLK)	シリアルI/Oクロック入力“L”パルス幅	950			ns
tsu(SIN-SCLK)	シリアルI/O入力セットアップ時間	400			ns
th(SCLK-SIN)	シリアルI/O入力ホールド時間	200			ns

表20. スイッチング特性1

(指定のない場合は、 $V_{CC}=4.0\sim 5.5V$, $V_{SS}=0V$, $T_a=-20\sim 85^\circ C$)

記号	項目	規格値			単位
		最小	標準	最大	
$t_{WH}(SCLK)$	シリアル/Oクロック出力“H”パルス幅	$t_c(SCLK)/2-30$			ns
$t_{WL}(SCLK)$	シリアル/Oクロック出力“L”パルス幅	$t_c(SCLK)/2-30$			ns
$t_d(SCLK-SOUT)$	シリアル/O出力遅延時間 (注1)			140	ns
$t_v(SCLK-SOUT)$	シリアル/O出力有効時間 (注1)	-30			ns
$t_r(SCLK)$	シリアル/Oクロック出力立ち上がり時間			30	ns
$t_f(SCLK)$	シリアル/Oクロック出力立ち下がり時間			30	ns
$t_r(CMOS)$	CMOS出力 立ち上がり時間 (注2)		10	30	ns
$t_f(CMOS)$	CMOS出力 立ち下がり時間 (注2)		10	30	ns

注1. Pチャンネル出力禁止ビット(0019₁₆番地のビット7)が“0”の場合です。

2. XOUT、XCOUT端子を除きます。

表21. スイッチング特性2

(指定のない場合は、 $V_{CC}=2.5\sim 4.0V$, $V_{SS}=0V$, $T_a=-20\sim 85^\circ C$)

記号	項目	規格値			単位
		最小	標準	最大	
$t_{WH}(SCLK)$	シリアル/Oクロック出力“H”パルス幅	$t_c(SCLK)/2-50$			ns
$t_{WL}(SCLK)$	シリアル/Oクロック出力“L”パルス幅	$t_c(SCLK)/2-50$			ns
$t_d(SCLK-SOUT)$	シリアル/O出力遅延時間 (注1)			350	ns
$t_v(SCLK-SOUT)$	シリアル/O出力有効時間 (注1)	-30			ns
$t_r(SCLK)$	シリアル/Oクロック出力立ち上がり時間			50	ns
$t_f(SCLK)$	シリアル/Oクロック出力立ち下がり時間			50	ns
$t_r(CMOS)$	CMOS出力 立ち上がり時間 (注2)		20	50	ns
$t_f(CMOS)$	CMOS出力 立ち下がり時間 (注2)		20	50	ns

注1. Pチャンネル出力禁止ビット(0019₁₆番地のビット7)が“0”の場合です。

2. XOUT、XCOUT端子を除きます。

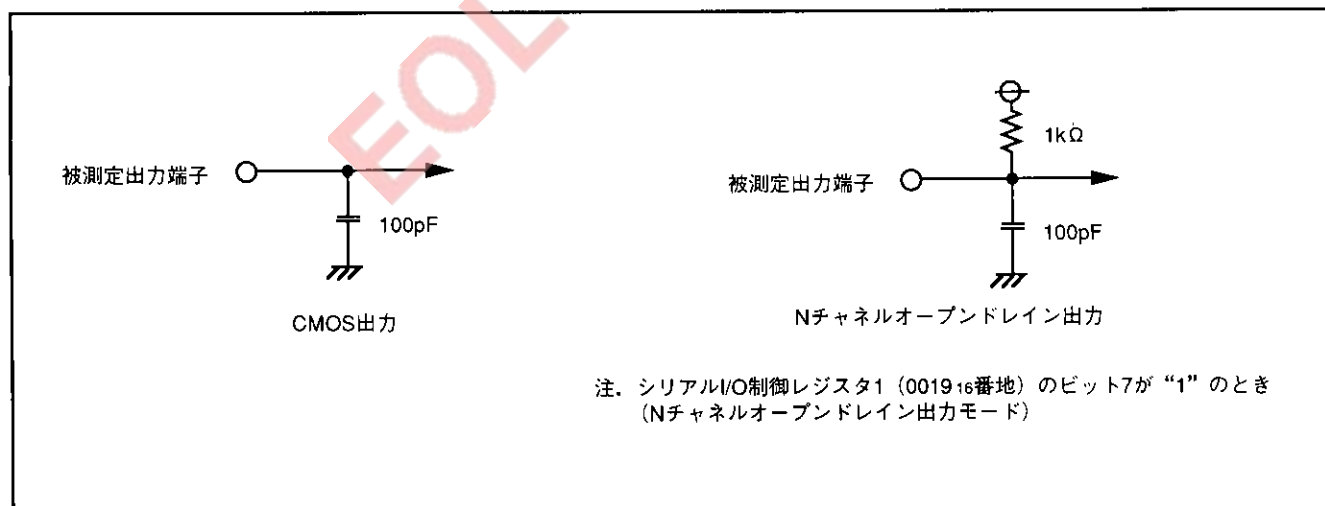


図44. 出力スイッチング特性測定回路図

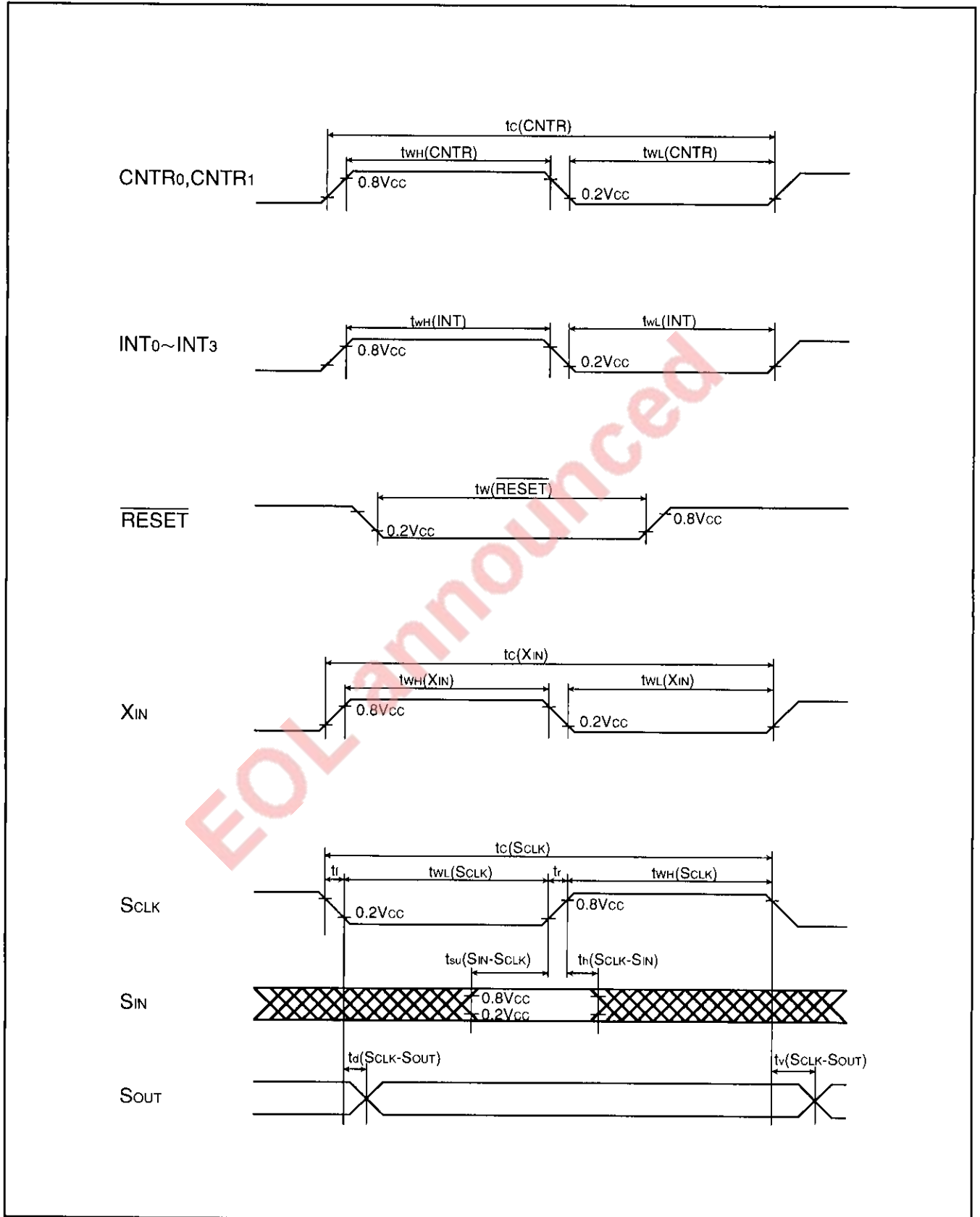


図46. タイミング図

マスク化確認書
GZZ-SH52-34A<81A0>

三菱シングルチップ8ビットマイクロコンピュータ
M38C34M6AXXXFP
マスク化確認書

マスクROM番号	
----------	--

受 付 欄	年 月 日	
	課長印	担当者印

(注) ※印をすべて記入ください。

※ 記入欄	貴社名	TEL	発 行 印	責任者印	担当者印
	発行日	年 月 日			

※1. ご確認表

発注される品種名および提出いただくEPROM、またはフロッピーディスクを指定してください。

EPROMで発注される場合は1パターン当たりEPROMが3セット必要です。フロッピーディスクで発注される場合1パターン当たりフロッピーディスクが1枚必要になります。

□EPROMの場合

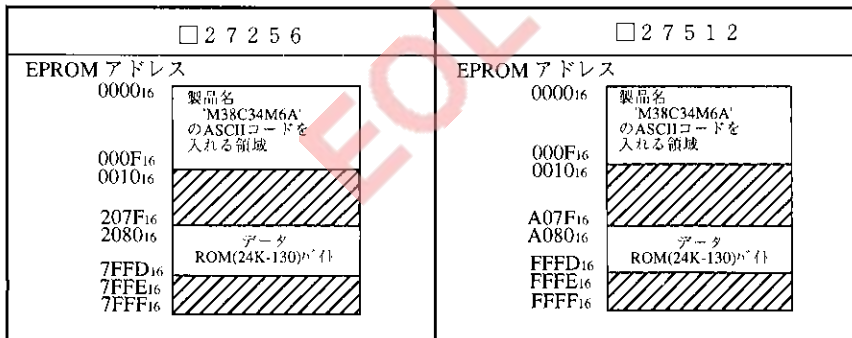
当社では提出いただいた3セットのEPROMの内、少なくとも2セットの内容が同一であれば、この内容のデータによってマスク作成を行います。したがって、このデータと生産される製品に焼きつけられるROMデータが異なる場合のみ当社はその責を負います。提出いただくEPROMデータの内容については十分に確認をお願いします。

EPROMの全領域のチェックサムコード

--	--	--	--

 (16進表示)

EPROMの種類



マイクロコンピュータのアドレス空間上、内部ROM領域としてA080₁₆~FFFD₁₆番地以外は使用することができません。なお、本製品のリセットバクトルはFFFC₁₆、FFFD₁₆番地(38000シリーズ共通)に格納します。

- 斜線部分には“FF₁₆”を入れて下さい。
- 0000₁₆~000F₁₆番地は製品形名のデータ格納領域です。

'M38C34M6A'のASCIIコードを右記に示しますので、0000₁₆~000F₁₆番地には必ず右記のデータを書き込んでください。

番地、データとも16進表記です。 (1/3)

EPROM アドレス	EPROM アドレス	EPROM アドレス	
0000 ₁₆	' M ' = 4D ₁₆	0008 ₁₆	' A ' = 41 ₁₆
0001 ₁₆	' 3 ' = 33 ₁₆	0009 ₁₆	FF ₁₆
0002 ₁₆	' 8 ' = 38 ₁₆	000A ₁₆	FF ₁₆
0003 ₁₆	' C ' = 43 ₁₆	000B ₁₆	FF ₁₆
0004 ₁₆	' 3 ' = 33 ₁₆	000C ₁₆	FF ₁₆
0005 ₁₆	' 4 ' = 34 ₁₆	000D ₁₆	FF ₁₆
0006 ₁₆	' M ' = 4D ₁₆	000E ₁₆	FF ₁₆
0007 ₁₆	' 6 ' = 36 ₁₆	000F ₁₆	FF ₁₆

GZZ-SH52-34A<81A0>

マスクROM番号	
----------	--

三菱シングルチップ8ビットマイクロコンピュータ
M38C34M6AXXXFP
マスク化確認書

アセンブラソースプログラムの先頭に、書き込むEPROM種類別に下表に示す疑似命令を記述することにより、EPROMの0000₁₆~0008₁₆番地に形名のASCIIコードが書き込むことができますのでご利用ください。

EPROMの種類	27256	27512
ソースプログラムへの記述	* = Δ \$ 8000 .BYTE Δ ' M38C34M6A '	* = Δ \$ 0000 .BYTE Δ ' M38C34M6A '

(注) EPROMに書き込まれた形名とマスク化確認書の形名が一致しない場合、ROM処理ができませんので正確に形名記入をお願いします。

フロッピーディスクの場合

当社では提出いただいたフロッピーディスクのファイルの内、マスクファイル生成ユーティリティで生成されたマスクファイルを処理してマスク化を行います。したがって、このマスクファイルと生成される製品に焼きつけられるROMデータが異なる場合のみ当社はその責を負います。提出いただくマスクファイルの内容については十分に確認をお願いします。

フロッピーディスクは3.5"2HD/IBMformatで用意してください。また、フロッピーディスクに納めるマスクファイルは一つだけにしてください。

ファイルコード

--	--	--	--	--	--	--	--

 (16進表示)

マスクファイル名

--	--	--	--	--	--	--	--

 .MSK (英数字8桁)

※2. マーク指定

別紙の80P6Nマーク指定書にご記入の上、本マスク化確認書に添付してご提出ください。

GZZ-SH52-34A<81A0>

マスクROM番号	
----------	--

三菱シングルチップ8ビットマイクロコンピュータ
M38C34M6AXXFP
マスク化確認書

※3. ご使用条件について

当社製品検査の参考にさせていただきますので、発注される製品の使用条件について質問します。

(1) X_{IN} - X_{OUT} 発振回路は次のどの条件でご使用されますか。

- セラミック共振子 水晶発振子
 外部クロック入力 その他 ()

またその周波数は何MHzですか

$f(X_{IN}) =$ MHz

(2) $P7_0/X_{CIN}$, $P7_0/X_{COUT}$ 端子は次のどの条件でご使用されますか。

- $P7_0$, $P7_1$ ポート機能 X_{CIN} - X_{COUT} 機能を選択 (共振子外付け)

※4. 特記事項

GZZ-SH52-31A<7ZA0>

三菱シングルチップ8ビットマイクロコンピュータ
M38C34M6MXXXXFP
マスク化確認書

マスクROM番号	
----------	--

受 付 欄	年 月 日
	課長印 担当者印

(注) ※印をすべて記入ください。

※ 貴社 記入欄	貴社名	殿	TEL ()	発 行 印	責任者印	担当者印
	発行日	年 月 日				

※1. ご確認表

発注される品種名および提出いただくEPROM、またはフロッピーディスクを指定してください。

EPROMで発注される場合は1パターン当たりEPROMが3セット必要です。フロッピーディスクで発注される場合1パターン当たりフロッピーディスクが1枚必要になります。

EPROMの場合

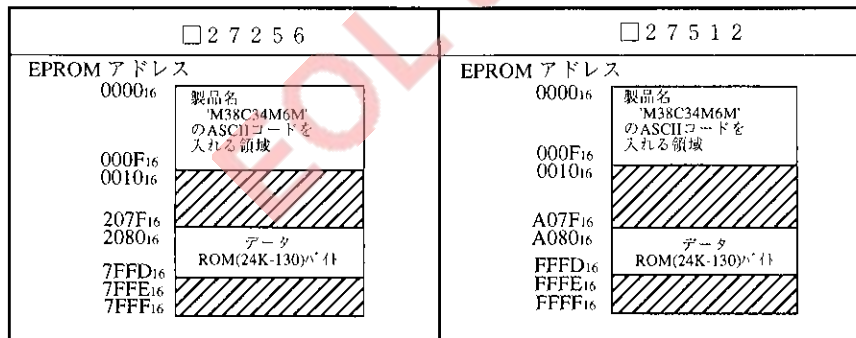
当社では提出いただいた3セットのEPROMの内、少なくとも2セットの内容が同一であれば、この内容のデータによってマスク作成を行います。したがって、このデータと生産される製品に焼きつけられるROMデータが異なる場合のみ当社はその責を負います。提出いただくEPROMデータの内容については十分に確認をお願いします。

EPROMの全領域のチェックサムコード

--	--	--	--

 (16進表示)

EPROMの種類



マイクロコンピュータのアドレス空間上、内部ROM領域としてA080₁₆~FFFD₁₆番地以外は使用することができません。なお、本製品のリセットベクトルはFFFC₁₆、FFFD₁₆番地(38000シリーズ共通)に格納します。

- (1) 斜線部分には“FF₁₆”を入れて下さい。
- (2) 0000₁₆~000F₁₆番地は製品形名のデータ格納領域です。

‘M38C34M6M’のASCIIコードを右記に示しますので、0000₁₆~000F₁₆番地には必ず右記のデータを書き込んでください。

番地、データとも16進表記です。

EPROM アドレス	EPROM アドレス	EPROM アドレス
0000 ₁₆	'M' = 4D ₁₆	0008 ₁₆
0001 ₁₆	'3' = 33 ₁₆	0009 ₁₆
0002 ₁₆	'8' = 38 ₁₆	000A ₁₆
0003 ₁₆	'C' = 43 ₁₆	000B ₁₆
0004 ₁₆	'3' = 33 ₁₆	000C ₁₆
0005 ₁₆	'4' = 34 ₁₆	000D ₁₆
0006 ₁₆	'M' = 4D ₁₆	000E ₁₆
0007 ₁₆	'6' = 36 ₁₆	000F ₁₆
		FF ₁₆
		FF ₁₆
		FF ₁₆
		FF ₁₆
		FF ₁₆
		FF ₁₆
		FF ₁₆

(1/3)

GZZ-SH52-31A<7ZA0>

マスクROM番号

三菱シングルチップ8ビットマイクロコンピュータ
M38C34M6MXXXFP
マスク化確認書

アセンブラソースプログラムの先頭に、書き込むEPROM種類別に下表に示す疑似命令を記述することにより、EPROMの0000₁₆～0008₁₆番地に形名のASCIIコードが書き込むことができますのでご利用ください。

EPROMの種類	27256	27512
ソースプログラムへの記述	* = Δ \$ 8000 .BYTE Δ ' M38C34M6M'	* = Δ \$ 0000 .BYTE Δ ' M38C34M6M'

(注) EPROMに書き込まれた形名とマスク化確認書の形名が一致しない場合、ROM処理ができませんので正確に形名記入をお願いします。

フロッピーディスクの場合

当社では提出いただいたフロッピーディスクのファイルの内、マスクファイル生成ユーティリティで生成されたマスクファイル処理してマスク化を行います。したがって、このマスクファイルと生成される製品に焼きつけられるROMデータが異なる場合のみ当社はその責を負います。提出いただくマスクファイルの内容については十分に確認をお願いします。

フロッピーディスクは3.5"2HD/IBMformatで用意してください。また、フロッピーディスクに納めるマスクファイルは一つだけにしてください。

ファイルコード

--	--	--	--	--	--	--	--	--	--

(16進表示)

マスクファイル名

--	--	--	--	--	--	--	--	--	--

.MSK (英数字8桁)

※2. マーク指定

別紙の80P6Nマーク指定書にご記入の上、本マスク化確認書に添付してご提出ください。

GZZ-SH52-31A<7ZA0>

マスクROM番号

三菱シングルチップ8ビットマイクロコンピュータ
M38C34M6MXXXFP
マスク化確認書

※3. ご使用条件について

当社製品検査の参考にさせていただきますので、発注される製品の使用条件について質問します。

(1) X_{IN} - X_{OUT} 発振回路は次のどの条件でご使用されますか。

- セラミック共振子 水晶発振子
 外部クロック入力 その他 ()

またその周波数は何MHzですか

$f(X_{IN}) =$ MHz

(2) $P7_0/X_{CIN}$, $P7_0/X_{COUT}$ 端子は次のどの条件でご使用されますか。

- $P7_0$, $P7_1$ ポート機能 X_{CIN} - X_{COUT} 機能を選択 (共振子外付け)

※4. 特記事項

ROM書き込み確認書
GZZ-SH52-32A<7ZA0>

三菱シングルチップ8ビットマイクロコンピュータ
M38C37ECAXXXFP
ROM書き込み確認書

ROM番号		
受 付 欄	年	月 日
	課長印	担当者印

(注) ※印をすべて記入ください。

※ 記入欄	貴社名	TEL ()	発行印	責任者印	担当者印
	発行日	年 月 日			

※1. ご確認表

発注される品種名および提出いただくEPROM、またはフロッピーディスクを指定してください。

EPROMで発注される場合は1パターン当たりEPROMが3セット必要です。フロッピーディスクで発注される場合1パターン当たりフロッピーディスクが1枚必要になります。

□EPROMの場合

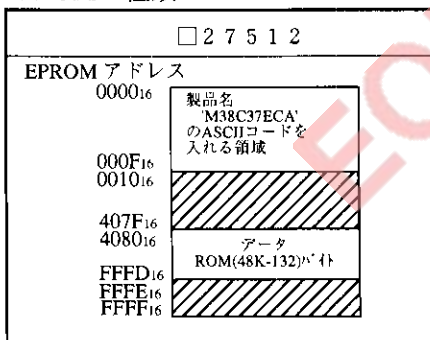
当社では提出いただいた3セットのEPROMの内、少なくとも2セットの内容が同一であれば、この内容のデータによってROM書き込みを行います。したがって、このデータと生産される製品に書き込まれたROMデータが異なる場合のみ当社はその責を負います。提出いただくEPROMデータの内容については十分に確認をお願いします。

EPROMの全領域のチェックサムコード

--	--	--

 (16進表示)

EPROMの種類



マイクロコンピュータのアドレス空間上、内部ROM領域として4080₁₆~FFFD₁₆番地以外は使用することができません。なお、本製品のリセットベクトルはFFFC₁₆、FFFD₁₆番地(38000シリーズ共通)に格納します。

(1) 斜線部分には“FF₁₆”を入れて下さい。

(2) 0000₁₆~000F₁₆番地は製品形名のデータ格納領域です。

'M38C37ECA'のASCIIコードを右記に示しますので、0000₁₆~000F₁₆番地には必ず右記のデータを書き込んでください。

番地、データとも16進表記です。

(1/3)

EPROM アドレス	EPROM アドレス	EPROM アドレス	
0000 ₁₆	'M' = 4D ₁₆	0008 ₁₆	'A' = 41 ₁₆
0001 ₁₆	'3' = 33 ₁₆	0009 ₁₆	FF ₁₆
0002 ₁₆	'8' = 38 ₁₆	000A ₁₆	FF ₁₆
0003 ₁₆	'C' = 43 ₁₆	000B ₁₆	FF ₁₆
0004 ₁₆	'3' = 33 ₁₆	000C ₁₆	FF ₁₆
0005 ₁₆	'7' = 37 ₁₆	000D ₁₆	FF ₁₆
0006 ₁₆	'E' = 45 ₁₆	000E ₁₆	FF ₁₆
0007 ₁₆	'C' = 43 ₁₆	000F ₁₆	FF ₁₆

GZZ-SH52-32A<7ZA0>

ROM番号	
-------	--

三菱シングルチップ8ビットマイクロコンピュータ
M38C37ECAXXXFP
ROM書き込み確認書

アセンブラソースプログラムの先頭に、書き込むEPROM種類別に下表に示す疑似命令を記述することにより、EPROMの0000₁₆～0008₁₆番地に形名のASCIIコードが書き込むことができますのでご利用ください。

EPROMの種類	27512
ソースプログラムへの記述	*=△\$0000 .BYTE△'M38C37ECA'

(注) EPROMに書き込まれた形名とROM書き込み確認書の形名が一致しない場合、ROM処理ができませんので正確に形名記入をお願いします。

フロッピーディスクの場合

当社では提出いただいたフロッピーディスクのファイルの内、マスクファイル生成ユーティリティーで生成されたマスクファイル処理してROM書き込みを行います。したがって、このマスクファイルと生成される製品に書き込まれたROMデータが異なる場合のみ当社はその責を負います。提出いただくマスクファイルの内容については十分に確認をお願いします。

フロッピーディスクは3.5"2HD/IBMformatで用意してください。また、フロッピーディスクに納めるマスクファイルは一つだけにしてください。

ファイルコード

--	--	--	--	--	--	--	--

 (16進表示)

マスクファイル名

--	--	--	--	--	--	--	--

 .MSK (英数字8桁)

※2. マーク指定

別紙の80P6Nマーク指定書にご記入の上、本ROM書き込み確認書に添付してご提出ください。

GZZ-SH52-32A<7ZA0>

ROM番号	
-------	--

三菱シングルチップ8ビットマイクロコンピュータ
M38C37ECAXXXFP
ROM書き込み確認書

※3. ご使用条件について

当社製品検査の参考とさせていただきますので、発注される製品の使用条件について質問します。

(1) X_{IN} - X_{OUT} 発振回路は次のどの条件でご使用されますか。

- セラミック共振子 水晶発振子
 外部クロック入力 その他 ()

またその周波数は何MHzですか

$f(X_{IN}) =$ MHz

(2) $P7_0/X_{CIN}$ 、 $P7_1/X_{COUT}$ 端子は次のどの条件でご使用されますか。

- $P7_0$ 、 $P7_1$ ポート機能 X_{CIN} - X_{COUT} 機能を選択 (共振子外付け)

※4. 特記事項

GZZ-SH52-33A<7ZA0>

三菱シングルチップ8ビットマイクロコンピュータ
M38C37ECMXXXFP
ROM書き込み確認書

ROM番号		
受 付 欄	年 月 日	
	課長印	担当者印

(注) ※印をすべて記入ください。

※ 記入欄	貴社名	殿 TEL ()		発行 印	責任者印	担当者印
	発行日	年	月		日	

※1. ご確認表

発注される品種名および提出いただくEPROM、またはフロッピーディスクを指定してください。

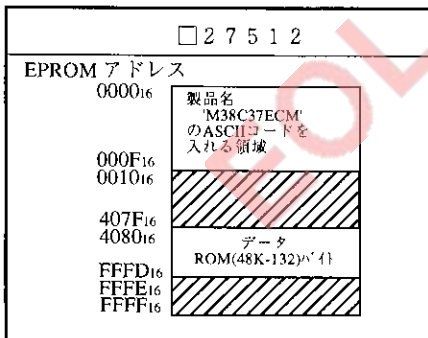
EPROMで発注される場合は1パターン当たりEPROMが3セット必要です。フロッピーディスクで発注される場合1パターン当たりフロッピーディスクが1枚必要になります。

EPROMの場合

当社では提出いただいた3セットのEPROMの内、少なくとも2セットの内容が同一であれば、この内容のデータによってROM書き込みを行います。したがって、このデータと生産される製品に書き込まれたROMデータが異なる場合のみ当社はその責を負います。提出いただくEPROMデータの内容については十分に確認をお願いします。

EPROMの全領域のチェックサムコード (16進表示)

EPROMの種類



マイクロコンピュータのアドレス空間上、内部ROM領域として4080₁₆~FFFD₁₆番地以外は使用することができません。なお、本製品のリセットベクトルはFFFC₁₆、FFFD₁₆番地(38000シリーズ共通)に格納します。

(1) 斜線部分には“FF₁₆”を入れて下さい。

(2) 0000₁₆~000F₁₆番地は製品形名のデータ格納領域です。

‘M38C37ECM’のASCIIコードを右記に示しますので、0000₁₆~000F₁₆番地には必ず右記のデータを書き込んでください。

番地、データとも16進表記です。

EPROM アドレス	EPROM アドレス	EPROM アドレス	
0000 ₁₆	'M' = 4D ₁₆	0008 ₁₆	'M' = 4D ₁₆
0001 ₁₆	'3' = 33 ₁₆	0009 ₁₆	FF ₁₆
0002 ₁₆	'8' = 38 ₁₆	000A ₁₆	FF ₁₆
0003 ₁₆	'C' = 43 ₁₆	000B ₁₆	FF ₁₆
0004 ₁₆	'3' = 33 ₁₆	000C ₁₆	FF ₁₆
0005 ₁₆	'7' = 37 ₁₆	000D ₁₆	FF ₁₆
0006 ₁₆	'E' = 45 ₁₆	000E ₁₆	FF ₁₆
0007 ₁₆	'C' = 43 ₁₆	000F ₁₆	FF ₁₆

(1/3)

GZZ-SH52-33A<7ZA0>

ROM番号

三菱シングルチップ8ビットマイクロコンピュータ

M38C37ECMXXXFP

ROM書き込み確認書

アセンブラソースプログラムの先頭に、書き込むEPROM種類別に下表に示す疑似命令を記述することにより、EPROMの0000₁₆~0008₁₆番地に形名のASCIIコードが書き込むことができますのでご利用ください。

EPROMの種類	27512
ソースプログラムへの記述	* = Δ \$ 0000 .BYTE Δ ' M38C37ECM'

(注) EPROMに書き込まれた形名とROM書き込み確認書の形名が一致しない場合、ROM処理ができませんので正確に形名記入をお願いします。

フロッピーディスクの場合

当社では提出いただいたフロッピーディスクのファイルの内、マスクファイル生成ユーティリティで生成されたマスクファイル処理してROM書き込みを行います。したがって、このマスクファイルと生成される製品に書き込まれたROMデータが異なる場合のみ当社はその責を負います。提出いただくマスクファイルの内容については十分に確認をお願いします。

フロッピーディスクは3.5"2HD/IBMformatで用意してください。また、フロッピーディスクに納めるマスクファイルは一つだけにしてください。

ファイルコード

--	--	--	--	--	--	--	--

 (16進表示)

マスクファイル名

--	--	--	--	--	--	--	--

 .MSK (英数字8桁)

※2. マーク指定

別紙の80P6Nマーク指定書にご記入の上、本ROM書き込み確認書に添付してご提出ください。

GZZ-SH52-33A<7ZA0>

ROM番号	
-------	--

三菱シングルチップ8ビットマイクロコンピュータ
M38C37ECMXXXFP
ROM書き込み確認書

※3. ご使用条件について

当社製品検査の参考とさせていただきますので、発注される製品の使用条件について質問します。

(1) X_{IN} - X_{OUT} 発振回路は次のどの条件でご使用されますか。

- セラミック共振子 水晶発振子
 外部クロック入力 その他 ()

またその周波数は何MHzですか

$f(X_{IN}) =$ MHz

(2) $P7_0/X_{CIN}$ 、 $P7_1/X_{COUT}$ 端子は次のどの条件でご使用されますか。

- $P7_0$ 、 $P7_1$ ポート機能 X_{CIN} - X_{COUT} 機能を選択 (共振子外付け)

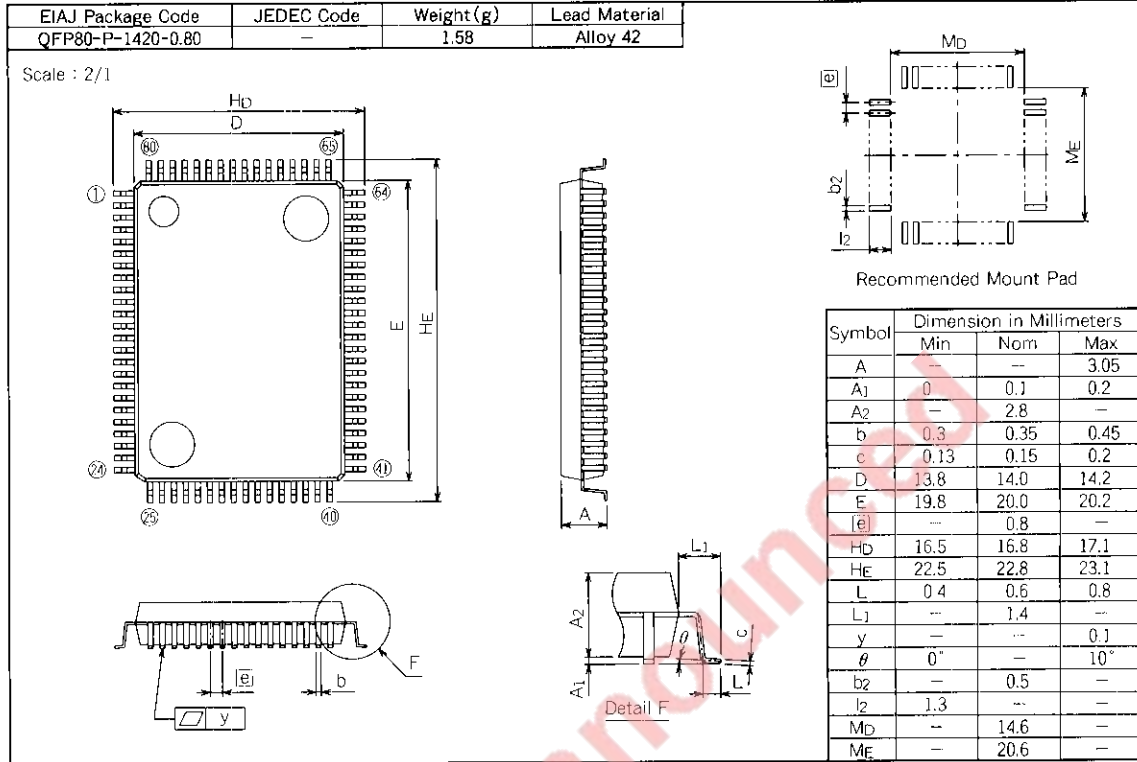
※4. 特記事項

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER

外形寸法図

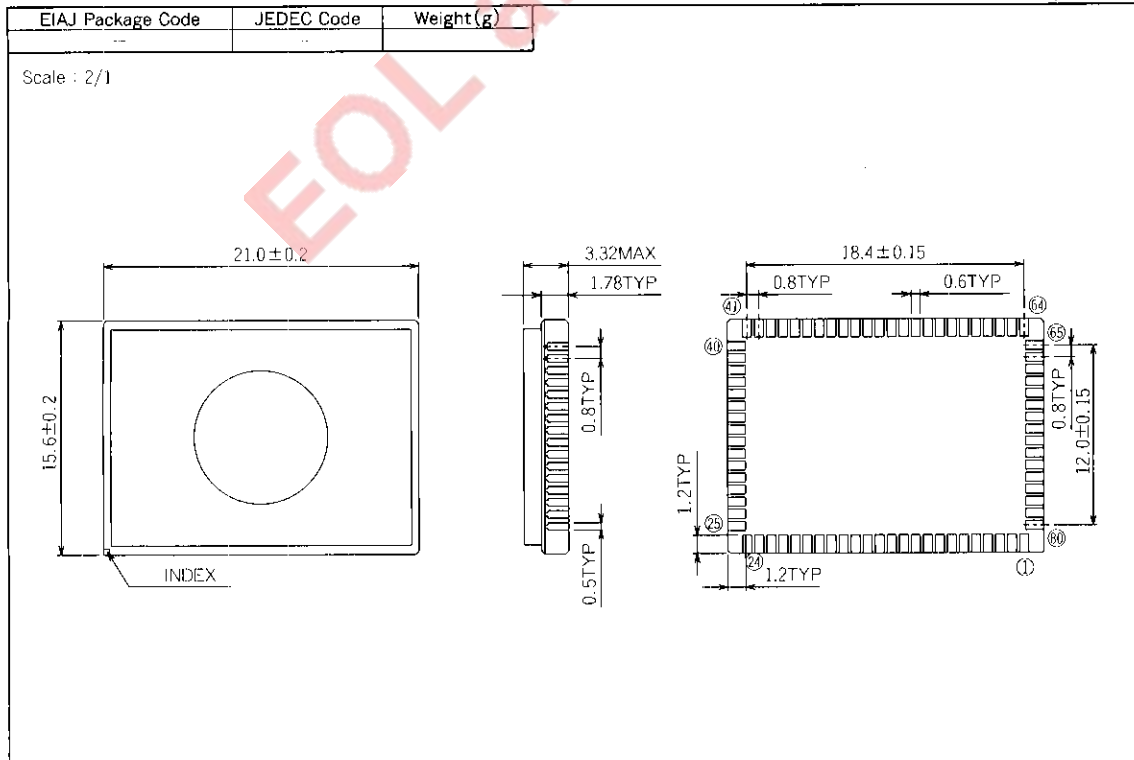
80P6N-A

Plastic 80pin 14x20mm body QFP



80D0

Glass seal 80pin QFN



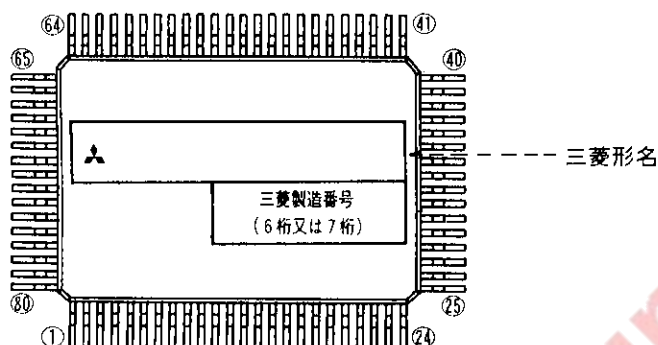
マーク指定書

80P6N (80ピン QFP) マーク指定書

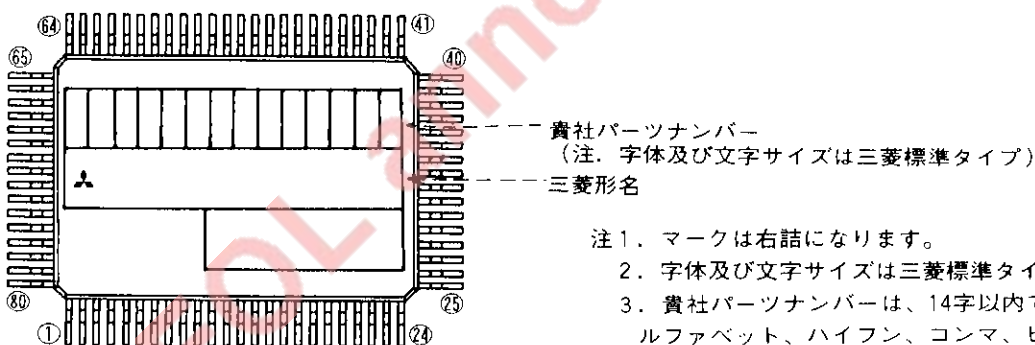
三菱 IC 形名

下記マーキングタイプ (A, B, C) のいずれかを御選択の上、マーキングスペースに三菱形名及び貴社御必要マークを御記入ください。

A. 三菱標準マーク



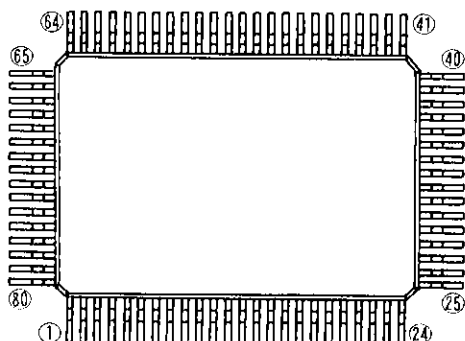
B. 貴社パーツナンバー+三菱形名



- 注1. マークは右詰になります。
- 2. 字体及び文字サイズは三菱標準タイプになります。
- 3. 貴社パーツナンバーは、14字以内で数字、大文字アルファベット、ハイフン、コンマ、ピリオドなどで御記入ください。
- 4. 三菱スリーダイヤマーク 不要の場合は、下欄にチェックをお願いします。

不要

C. 特殊マーク



- 注1. 貴社で御希望のマーク配列を左図に御記入ください。これを元に当社において配列を検討致します。
なお、製品分類のため三菱製造番号 (6桁又は7桁) とマスク ROM 番号 (3桁) は常にマークさせていただきますので御了承ください。
- 2. 貴社商標などを御希望の場合は下欄にチェックをお願いします。

また、新規特殊字体の場合は、コピーなどではない鮮明なロゴ図面原紙の御提出をお願いします。

貴社商標等希望

三菱マイクロコンピュータ 38C3グループ

SINGLE-CHIP 8-BIT CMOS MICROCOMPUTER

EOL announced

株式会社ルネサステクノロジー 東京都千代田区大手町 2-6-2 〒 100-0004

安全設計に関するお願い	<p>・弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。</p>
本資料ご利用に際しての留意事項	<ul style="list-style-type: none">・本資料は、お客様が用途に応じた適切な三菱半導体製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について三菱電機が所有する知的財産権その他の権利の実施、使用を許諾するものではありません。・本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、三菱電機は責任を負いません。・本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、三菱電機は、予告なしに、本資料に記載した製品または仕様を変更することがあります。三菱半導体製品のご購入に当たりましては、事前に三菱電機または特約店へ最新の情報をご確認頂きますとともに、三菱電機半導体情報ホームページ (http://www.semicon.melco.co.jp/) などを通じて公開される情報に常にご注意ください。・本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、三菱電機はその責任を負いません。・本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。三菱電機は、適用可否に対する責任を負いません。・本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、三菱電機または特約店へご照会ください。・本資料の転載、複製については、文書による三菱電機の事前の承諾が必要です。・本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたら三菱電機または特約店までご照会ください。

改訂履歴	38C3グループデータシート
------	----------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.0	98/3		初版発行
EOL announced			