

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

アプリケーション・ノート

保守 / 廃止

μ PD98405

155M ATM INTEGRATED SAR CONTROLLER

(NEASCOT-S20™)

〔メ モ〕

目 次 要 約

| | | |
|--------|---|-----|
| 第 1 章 | ソフトウェア制御概要 ... | 16 |
| 第 2 章 | 初期設定 ... | 17 |
| 第 3 章 | AAL-5 送信処理 ... | 24 |
| 第 4 章 | AAL-5 受信処理 ... | 49 |
| 第 5 章 | 非 AAL-5 セル送受信処理 ... | 69 |
| 第 6 章 | ABR サービス ... | 75 |
| 第 7 章 | ABR サービスの設定と運用 ... | 87 |
| 第 8 章 | UBR の利用と設定 ... | 101 |
| 第 9 章 | 割り込み処理 ... | 105 |
| 第 10 章 | コマンド発行方法 ... | 111 |
| 第 11 章 | μ PD98401A と μ PD98405 との違い ... | 126 |

CMOSデバイスの一般的注意事項

静電気対策（MOS全般）

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

未使用入力の処理（CMOS特有）

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介して V_{DD} またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

初期化以前の状態（MOS全般）

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

- 本資料の内容は予告なく変更することがありますので、最新のものであることをご確認の上ご使用ください。
 - 文書による当社の承諾なしに本資料の転載複製を禁じます。
 - 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
 - 本資料に記載された回路、ソフトウェア、及びこれらに付随する情報は、半導体製品の動作例、応用例を説明するためのものです。従って、これら回路・ソフトウェア・情報をお客様の機器に使用される場合には、お客様の責任において機器設計をしてください。これらの使用に起因するお客様もしくは第三者の損害に対して、当社は一切その責を負いません。
 - 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。
 - 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。
 - 標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
 - 特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災／防犯装置、各種安全装置、生命維持を直接の目的としない医療機器
 - 特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等
- 当社製品のデータ・シート／データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。

巻末にアンケート・コーナーを設けております。このドキュメントに対するご意見をお気軽にお寄せください。

はじめに

対象者 このマニュアルは、 μ PD98405 の機能を理解し、それを用いたアプリケーション・システムを設計するエンジニアを対象としています。

目的 このマニュアルは、次の構成に示す μ PD98405 の持つソフトウェア機能をユーザに理解していただくことを目的としています。

構成 このマニュアルは、大きく分けて次の内容で構成されています。

ソフトウェア制御概要
初期設定
AAL-5 送信処理
AAL-5 受信処理
非 AAL-5 セル送受信処理
ABR サービス
ABR サービスの設定と運用
UBR の利用と設定
割り込み処理
コマンド発行方法
 μ PD98401A と μ PD98405 との違い

読み方 このマニュアルの読者には、電気、論理回路、マイクロコンピュータに関する一般的な知識を必要とします。

また、このアプリケーション・ノートを読む前に、あらかじめ**関連資料**に示したドキュメントを読まれることをお勧めします。

凡例

| | |
|--------------|---|
| データ表記の重み | : 左が上位桁, 右が下位桁 |
| メモリ・マップのアドレス | : 上部 - 上位, 下部 - 下位 |
| 注 | : 本文中につけた注の説明 |
| 注意 | : 特に気をつけて読んでいただきたい内容 |
| 備考 | : 本文の補足説明 |
| 数の表記 | : 2 進数... x x x x または x x x x B 10 進数... x x x x 16 進数... x x x x H |

関連資料 関連資料は暫定版の場合がありますが、この資料では「暫定」の表示をしておりません。あらかじめご了承ください。

パンフレット S12214J
ユーザズ・マニュアル S12250J
データ・シート S12689J

目 次

| | | | |
|--------------|-------------------------|-----|----|
| 第 1 章 | ソフトウェア制御概要 | ... | 16 |
| 第 2 章 | 初期設定 | ... | 17 |
| 2.1 | 初期設定フロー | ... | 17 |
| 2.2 | 初期設定詳細説明 | ... | 18 |
| 2.2.1 | 直接アドレス・レジスタのアドレス・モードの確認 | ... | 18 |
| 2.2.2 | コントロール・メモリの 0 クリア | ... | 18 |
| 2.2.3 | ソフトウェア・リセット | ... | 18 |
| 2.2.4 | コントロール・メモリ構成関連レジスタの初期設定 | ... | 20 |
| 2.3 | レジスタ初期値例 | ... | 23 |
| 第 3 章 | AAL-5 送信処理 | ... | 24 |
| 3.1 | AAL-5 送信処理概要 | ... | 24 |
| 3.2 | 送信関連レジスタの設定 | ... | 25 |
| 3.2.1 | VBR の場合 | ... | 25 |
| 3.2.2 | CBR の場合 | ... | 28 |
| 3.2.3 | UBR の場合 | ... | 29 |
| 3.2.4 | ABR の場合 | ... | 30 |
| 3.2.5 | シェーパの送信レートについて | ... | 34 |
| 3.2.6 | アンアサインド・セル・ジェネレータの設定 | ... | 34 |
| 3.3 | 送信チャンネル・オープン | ... | 36 |
| 3.3.1 | VBR, UBR の場合 | ... | 37 |
| 3.3.2 | ABR の場合 | ... | 37 |
| 3.4 | 送信 VC テーブルの設定 | ... | 37 |
| 3.4.1 | VBR, UBR の場合 | ... | 37 |
| 3.4.2 | ABR の場合 | ... | 39 |
| 3.5 | 送信データの設定と運用 | ... | 40 |
| 3.5.1 | 送信データの設定方法 | ... | 41 |
| 3.5.2 | 送信データの運用 | ... | 43 |
| 3.6 | 送信開始 | ... | 45 |
| 3.6.1 | 送信の終了 | ... | 45 |
| 3.7 | 送信完了処理 | ... | 45 |
| 3.7.1 | 送信インディケーションの発行 | ... | 45 |
| 3.7.2 | 送信インディケーションの処理 | ... | 45 |
| 3.8 | 送信チャンネル・クローズ | ... | 47 |
| 3.8.1 | アイドル状態の送信 VC のクローズ | ... | 47 |
| 3.8.2 | ABR モード送信 VC のクローズ | ... | 47 |
| 第 4 章 | AAL-5 受信処理 | ... | 49 |
| 4.1 | 受信動作概要 | ... | 49 |
| 4.2 | AAL-5 受信処理設定の概要 | ... | 50 |
| 4.3 | 受信プールの設定 | ... | 51 |

- 4.4 受信バッファ・プール・ポインタ領域のプール・ディスクリプタの設定 ... 54
- 4.5 受信ルックアップ・テーブルの設定 ... 56
- 4.6 受信チャンネル・オープン ... 57
 - 4.6.1 VBR, UBR の場合 ... 58
 - 4.6.2 ABR の場合 ... 58
- 4.7 受信 VC テーブルの設定 ... 58
 - 4.7.1 VBR, UBR の場合 ... 58
 - 4.7.2 ABR の場合 ... 59
- 4.8 受信データ処理 ... 62
 - 4.8.1 受信インディケーションの発行 ... 62
 - 4.8.2 受信インディケーションの処理 ... 62
 - 4.8.3 Add_Batches コマンドによる受信プールの運用 ... 65
- 4.9 受信チャンネル・クローズ ... 67
 - 4.9.1 ABR モード受信 VC のクローズ ... 67

第 5 章 非 AAL-5 セル送受信処理 ... 69

- 5.1 非 AAL-5 セル送信処理 ... 69
 - 5.1.1 OAM F5 セル送信 ... 69
 - 5.1.2 Raw セル送信 ... 70
- 5.2 非 AAL-5 セル受信処理 ... 70
 - 5.2.1 非 AAL-5 セル受信設定 ... 71
 - 5.2.2 非 AAL-5 セル・データ受信割り込み処理 ... 73

第 6 章 ABR サービス ... 75

- 6.1 概 要 ... 75
- 6.2 ABR が生まれた背景 ... 75
- 6.3 サービス・クラス分け ... 75
- 6.4 ABR 方式の説明 ... 76
 - 6.4.1 概 要 ... 76
 - 6.4.2 RM セル・フォーマット ... 77
 - 6.4.3 ソース/デスティネーション・ビヘイバ ... 79
 - 6.4.4 スイッチ方式 ... 83
 - 6.4.5 パラメータ ... 84

第 7 章 ABR サービスの設定と運用 ... 87

- 7.1 概 要 ... 87
- 7.2 コントロール・メモリの設定 ... 87
- 7.3 TBW レジスタの設定 ... 88
- 7.4 スケジューラ・レジスタの設定 ... 88
- 7.5 送受信チャンネル・オープン ... 88
- 7.6 送受信チャンネル・クローズ ... 88
- 7.7 受信ルックアップ・テーブル・エントリの設定 ... 88
- 7.8 ABR サービス利用時の VC テーブルの設定 ... 89
 - 7.8.1 送信 VC テーブルの設定 ... 89
 - 7.8.2 受信 VC テーブルの設定 ... 89
- 7.9 ABR パラメータの設定 ... 89

| | | |
|--------|-----------------------------|-----|
| 7.9.1 | レジスタへの設定 ... | 91 |
| 7.9.2 | VC テーブルへの設定 ... | 91 |
| 7.10 | 内部輻輳 ... | 93 |
| 7.11 | ソースの内部輻輳処理 ... | 94 |
| 7.12 | ソース内部輻輳制御の運用 ... | 95 |
| 7.12.1 | AUB レジスタの利用 ... | 96 |
| 7.12.2 | タイム・スレッシュホールド・レジスタの利用 ... | 97 |
| 7.12.3 | LCR レジスタの利用 ... | 97 |
| 7.12.4 | Use-it-or-lose-it 機能の利用 ... | 98 |
| 7.12.5 | 内部輻輳の運用の設定例 ... | 99 |
| 7.13 | デスティネーションの内部輻輳の運用 ... | 100 |

第 8 章 UBR の利用と設定 ... 101

| | | |
|-----|---------------------------|-----|
| 8.1 | UBR 用シェーパと SCR レジスタ設定 ... | 101 |
| 8.2 | UBCR レジスタの設定 ... | 102 |

第 9 章 割り込み処理 ... 105

| | | |
|------|-----------------------------------|-----|
| 9.1 | PHY 割り込み ... | 105 |
| 9.2 | 受信バッファ警告 ... | 105 |
| 9.3 | 受信フリー・バッファ・アンダーフロー ... | 106 |
| 9.4 | レシーバ・ディアクティベート完了 ... | 107 |
| 9.5 | バス・パリティ・エラー検出 ... | 107 |
| 9.6 | コントロール・メモリ・インタフェース・パリティ・エラー検出 ... | 108 |
| 9.7 | バス・エラー検出 ... | 108 |
| 9.8 | コントロール・メモリ初期化完了 ... | 108 |
| 9.9 | PCI パリティ・エラー検出 ... | 108 |
| 9.10 | PCI フェイタル・エラー検出 ... | 108 |
| 9.11 | MIB カウンタ・オーバフロー ... | 109 |
| 9.12 | 非 AAL-5 セル・データ受信 ... | 109 |
| 9.13 | メールボックス・フル ... | 109 |
| 9.14 | メールボックス修正 ... | 110 |

第 10 章 コマンド発行方法 ... 111

| | | |
|--------|---------------------------------------|-----|
| 10.1 | コマンド・レジスタ (CMR) とコマンド拡張レジスタ (CER) ... | 111 |
| 10.2 | コマンドの種類 ... | 112 |
| 10.3 | コマンド FIFO 未使用モード ... | 113 |
| 10.3.1 | ビジィ・フラグ ... | 114 |
| 10.3.2 | ロック・フラグ (マルチホスト・システムのサポート) ... | 114 |
| 10.4 | コマンド FIFO 未使用モード時のコマンド発行手順 ... | 116 |
| 10.4.1 | シングルホストの場合 ... | 116 |
| 10.4.2 | マルチホストの場合 ... | 118 |
| 10.5 | コマンド FIFO 使用モード ... | 119 |
| 10.5.1 | ビジィ・フラグ ... | 120 |
| 10.5.2 | ロック・フラグ (マルチホスト・システムのサポート) ... | 120 |
| 10.6 | コマンド FIFO 使用モード時のコマンド発行手順 ... | 122 |
| 10.6.1 | シングルホストの場合 ... | 122 |

| | | | |
|---------------|----------------------------------|-----|------------|
| 10.6.2 | マルチホストの場合 | ... | 124 |
| 第 11 章 | μPD98401A と μPD98405 との違い | ... | 126 |
| 11.1 | 送信 VC テーブル | ... | 126 |
| 11.2 | 受信 VC テーブル | ... | 126 |
| 11.3 | 送信パケット・ディスクリプタ | ... | 126 |
| 11.4 | 受信プール | ... | 127 |
| 11.5 | 非 AAL-5 受信時の受信プール | ... | 126 |
| 11.6 | 受信インディケーション | ... | 127 |
| 11.7 | コマンド | ... | 127 |
| 11.7.1 | Open_Channel コマンド | ... | 127 |
| 11.7.2 | Close_Channel コマンド | ... | 127 |
| 11.7.3 | Tx_Ready コマンド | ... | 127 |
| 11.7.4 | Deactivate_Channel コマンド | ... | 127 |
| 11.7.5 | Indirect_Access コマンド | ... | 127 |
| 11.8 | コントロール・メモリ | ... | 128 |
| 11.8.1 | コントロール・メモリ・サイズ | ... | 128 |
| 11.8.2 | ABR ルックアップ・テーブル | ... | 128 |
| 11.9 | レジスタ | ... | 128 |
| 11.9.1 | GMR | ... | 128 |
| 11.9.2 | GSR | ... | 128 |
| 11.9.3 | SPE0-SPE15 | ... | 128 |
| 11.9.4 | ALA | ... | 128 |
| 11.9.5 | スケジューラ・レジスタ | ... | 128 |
| 11.10 | VPI/VCI 受信について | ... | 129 |
| 11.10.1 | μPD98405 の場合 | ... | 129 |
| 11.10.2 | μPD98401A の場合 | ... | 129 |

図の目次 (1/2)

| 図番号 | タイトル, ページ |
|-----|---|
| 2-1 | 初期化設定フロー ... 17 |
| 2-2 | コントロール・メモリのブロック構成 ... 19 |
| 3-1 | 送信処理のフロー ... 24 |
| 3-2 | スケジューラ・レジスタ ... 25 |
| 3-3 | 送信キューの構成 ... 41 |
| 3-4 | パケット・ディスクリプタのリング ... 44 |
| 3-5 | 送信インディケーション処理フロー ... 46 |
| 3-6 | 送信クローズ・チャンネル処理のフロー ... 48 |
| 4-1 | ソフトウェアからみた受信時の μ PD98405 の動き ... 49 |
| 4-2 | 受信処理設定のフロー ... 51 |
| 4-3 | 受信プール 0 の構造例 ... 53 |
| 4-4 | 受信フリー・バッファ・プール・ポインタの構成 ... 55 |
| 4-5 | 受信インディケーションの処理 ... 63 |
| 4-6 | Add_Batches コマンドの発行前のホストの作業 ... 66 |
| 4-7 | 受信クローズ・チャンネル処理のフロー・チャート ... 68 |
| 5-1 | 非 AAL-5 セル受信プール設定処理 ... 71 |
| 5-2 | 非 AAL-5 セル受信の受信プール構成 ... 72 |
| 5-3 | 非 AAL-5 セル受信処理のフロー ... 74 |
| 6-1 | ABR 方式の概要 ... 76 |
| 6-2 | レート変更の仕方 (基本) ... 80 |
| 6-3 | レート変更の仕方 (アイドル時) ... 80 |
| 6-4 | レート変更の仕方 (RM Return Failure 時) ... 81 |
| 6-5 | in-rate RM セルと out-of-rate RM セル ... 82 |
| 7-1 | APR レジスタの設定 ... 91 |
| 7-2 | AUB レジスタの運用 ... 96 |
| 8-1 | UBCR レジスタのフォーマット ... 102 |
| 9-1 | 割り込み処理フロー ... 105 |
| 9-2 | 受信バッファ警告処理 ... 106 |
| 9-3 | 受信フリー・バッファ・アンダーフロー処理 ... 107 |
| 9-4 | メールボックス・フルの様子 ... 110 |
| 12 | アプリケーション・ノート S13369JJ1V2AN |

図の目次 (2/2)

| 図番号 | タイトル, ページ |
|------|--|
| 10-1 | コマンド・レジスタのフォーマット ... 112 |
| 10-2 | コマンド FIFO 未使用モード時のコマンド発行手順 (シングルホスト) ... 116 |
| 10-3 | コマンド FIFO 未使用モード時のコマンド発行手順 (マルチホスト) ... 118 |
| 10-4 | コマンド FIFO 使用モード時のコマンド発行手順 (シングルホスト) ... 122 |
| 10-5 | コマンド FIFO 使用モード時のコマンド発行手順 (マルチホスト) ... 124 |

表の目次 (1/2)

| 表番号 | タイトル, ページ |
|------|---|
| 2-1 | コントロール・メモリ構成関連レジスタ ... 20 |
| 2-2 | コントロール・メモリ内の4つの領域 ... 20 |
| 2-3 | レジスタの初期化例 ... 23 |
| 3-1 | スケジューラ・レジスタのビット説明 ... 26 |
| 3-2 | スケジューラ・レジスタ0の設定例 ... 28 |
| 3-3 | SCRレジスタの設定例 (UBR利用時) ... 29 |
| 3-4 | UBCRレジスタの設定例 (UBR利用時) ... 29 |
| 3-5 | AUBレジスタの設定例 (UBR利用時) ... 30 |
| 3-6 | APRレジスタの設定例 ... 31 |
| 3-7 | AUBレジスタについての設定例 (ABR利用時) ... 31 |
| 3-8 | ABRスケジューラ・レジスタ (プライオリティ・レジスタ) の設定例 ... 32 |
| 3-9 | TTH0レジスタの設定例 ... 32 |
| 3-10 | TTH1レジスタの設定例 ... 32 |
| 3-11 | LCRレジスタの設定例 ... 33 |
| 3-12 | UBCRレジスタの設定例 (ABR時) ... 33 |
| 3-13 | ULRレジスタの設定例 ... 34 |
| 3-14 | RFTHレジスタの設定例 ... 34 |
| 3-15 | アンアサインド・セル・ジェネレータ (シェーパ0) の設定例 ... 35 |
| 3-16 | 送信VCテーブル設定例 (VBR, UBR利用時) ... 38 |
| 3-17 | 送信VCテーブル設定例 (ABR利用時) ... 40 |
| 3-18 | パケット・ディスクリプタ (A), (B), (H) の設定例 ... 42 |
| 3-19 | バッファ・ディスクリプタ (C), (D) の設定例 ... 43 |
| 4-1 | 受信バッチの設定例 ... 54 |
| 4-2 | 受信フリー・バッファ・プール・ディスクリプタ0の設定例 ... 55 |
| 4-3 | 受信VCテーブル (VBR, UBR利用時) の設定例 ... 59 |
| 4-4 | 受信VCテーブル (ABR利用時) の設定例 ... 61 |
| 5-1 | パケット・ディスクリプタの設定例 ... 69 |
| 6-1 | 各クラスのサービス保証 ... 76 |
| 6-2 | RMセル・フォーマット ... 78 |
| 6-3 | ABRで用いるパラメータ ... 84 |
| 6-4 | シグナリングされるパラメータ ... 85 |
| 6-5 | オプションでシグナリングされるパラメータ ... 85 |

表の目次 (2/2)

| 表番号 | タイトル, ページ |
|------|-----------------------------------|
| 7-1 | ABR パラメータ推奨値 ... 89 |
| 7-2 | ABR パラメータ一覧 ... 90 |
| 7-3 | APR レジスタに設定する ABR パラメータ ... 91 |
| 7-4 | 送信テーブルに設定する ABR パラメータ 1 ... 92 |
| 7-5 | 送信テーブルに設定する ABR パラメータ 2 ... 92 |
| 7-6 | 送信 VC テーブルの設定値例 ... 92 |
| 7-7 | 受信テーブルに行う ABR パラメータ ... 93 |
| 7-8 | 受信 VC テーブルの設定値例 ... 93 |
| 7-9 | ACR の減少換算表 ... 94 |
| 7-10 | 内部輻輳のための ABR 関連レジスタの設定例 ... 99 |
| | |
| 8-1 | UBR サービス利用時のレジスタ設定例 ... 102 |
| 8-2 | UBCR レジスタの設定例 ... 104 |
| | |
| 10-1 | コマンドの種類 ... 111 |
| 10-2 | コマンド・レジスタのアドレス ... 112 |
| 10-3 | コマンド発行で利用するレジスタ ... 113 |
| 10-4 | レジスタ・アクセスによる L ビットの遷移 ... 115 |
| 10-5 | インディケーションがない/返るコマンド ... 120 |
| 10-6 | レジスタ・リード・アクセスによる L ビットの遷移 ... 121 |

第1章 ソフトウェア制御概要

μ PD98405 をソフトウェアで制御するときの流れや方法を説明します。

初期設定，AAL-5 送信処理，AAL-5 受信処理，非 AAL-5 セル送受信処理，ABR 機能，割り込み処理，コマンド発行の順に説明します。

第2章 初期設定では， μ PD98405 電源投入時の理想的な設定方法例を説明します。

第3章 AAL-5 送信処理では， μ PD98405 がデータ送信を開始し，送信終了処理するまでを説明します。

第4章 AAL-5 受信処理では， μ PD98405 がデータ受信可能な状態になり，受信データを処理するまでの制御方法を説明します。

第5章 非 AAL-5 セル送受信処理では，非 AAL-5 セル送受信するための制御方法を説明します。

第7章 ABR サービスの設定と運用では， μ PD98405 が持つ内部輻輳や Use-it-or-lose-it など ABR 機能の利用方法を説明します。

第9章 割り込み処理では，その各種の割り込み処理について説明します。

第10章 コマンド発行方法では， μ PD98405 のコマンド発行の流れを，例を用いて説明します。

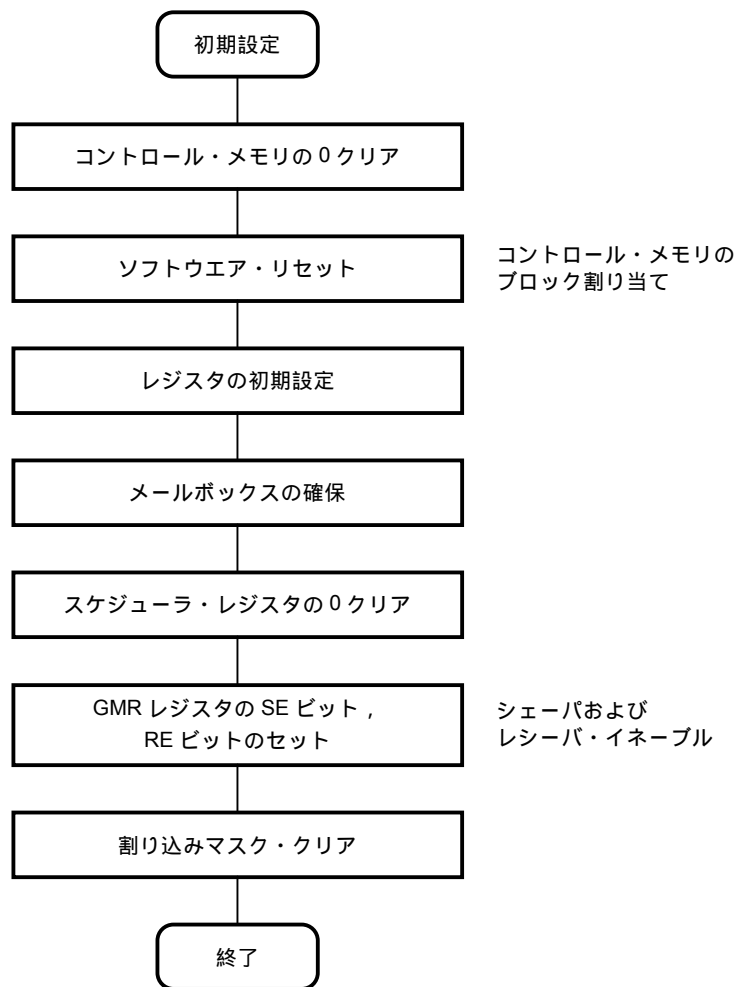
第2章 初期設定

初期設定では、まずコントロール・メモリを0クリアして、ソフトウェア・リセットをかけます。その後レジスタの設定、メールボックスの確保、スケジューラ・レジスタの0クリアを行います。以上の処理を終了したら、送受信の準備としてシェーバおよびレシーバをイネーブル（ジェネラル・モード・レジスタ（GMR）の各ビットをセット）にして、割り込みのマスクをクリアします。図 2-1に初期設定の流れを示し、それぞれの部分を詳細に説明します。

2.1 初期設定フロー

次に、初期設定のフローを示します。

図 2-1 初期化設定フロー



2.2 初期設定詳細説明

2.2.1 直接アドレス・レジスタのアドレス・モードの確認

ハードウェア・リセット後の GMR レジスタのビットはすべて 0 に初期化されています。ここで重要なのは、直接アドレス・レジスタのアドレッシングです。これから初期化設定を行う際、コントロール・メモリの 0 クリアやソフトウェア・リセットを行うために、直接アドレス・レジスタをライトしなければなりません。

μ PD98405 はハードウェア・リセット直後、Generic モードではワード・アドレス・モードで動作し、PCI モードではバイト・アドレス・モードで動作します。

Generic モードの場合、ワード/バイト・アドレスの 2 種類があります。SLM フィールドでアドレスのモードを変更することができます。PCI モードの場合はバイト・アドレスのみです。

2.2.2 コントロール・メモリの 0 クリア

Indirect_Access コマンドを用いて、コントロール・メモリの全領域に 0 を書き込みます。 μ PD98405 は、ハードウェア・リセット、ソフトウェア・リセットの際にコントロール・メモリを 0 クリアしません。このため、ホストのソフト処理でコントロール・メモリの 0 クリアを行う必要があります。したがって、この処理は必ずソフトウェア・リセットの前に行ってください。

2.2.3 ソフトウェア・リセット

ソフトウェア・リセット・レジスタ (SWR) に何らかの値を書き込むことによって、 μ PD98405 にソフトウェア・リセットをかけます。SWR は、仮想レジスタです。このレジスタのアドレスにどのような値を書き込んでも、ソフトウェア・リセットとなります。ソフトウェア・リセットの完了は、ジェネラル・ステータス・レジスタ (GSR) の IND ビットにより確認することができます。ソフトウェア・リセットが完了すると、IND ビットが 1 にセットされます。

注意 ソフトウェア・リセットにより割り込みマスク・レジスタ (IMR) が 0 にクリアされる (割り込みがマスクされる) ので、ソフトウェア・リセットの完了は、割り込みでは確認できません。GSR の IND ビットをポーリングで確認してください。

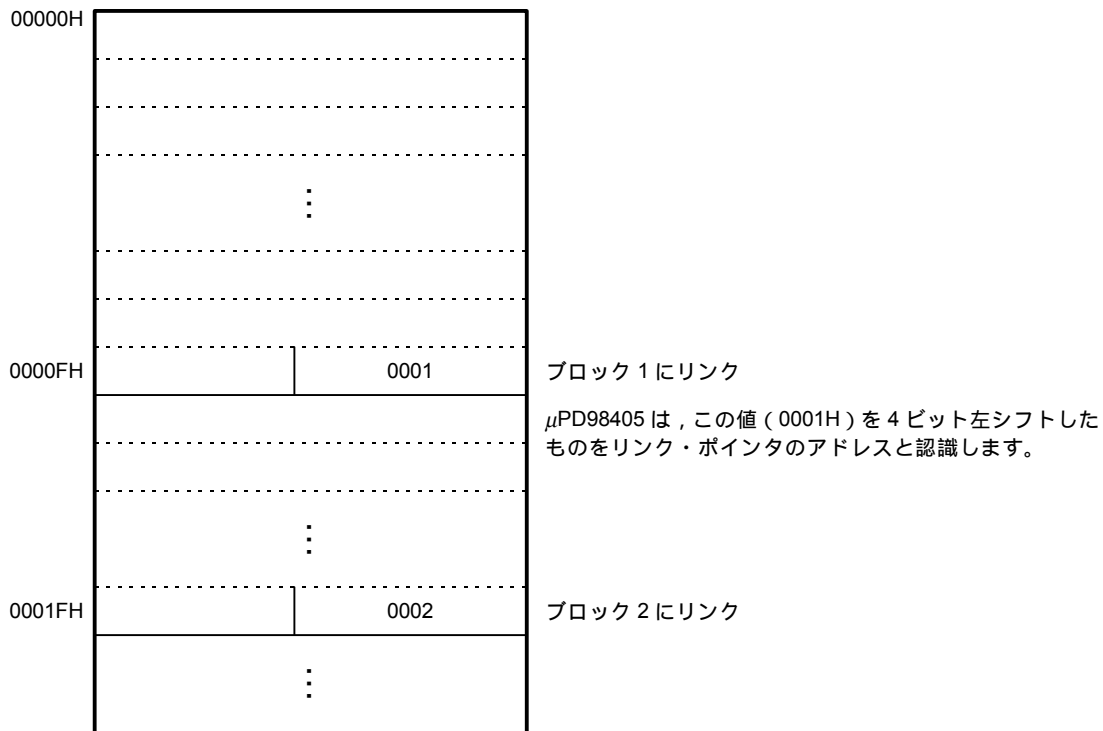
または、チップ内部の初期化にかかる 20 クロック・サイクル時間を待って、IND 割り込みのマスクを解除する方法でも確認できます。

ソフトウェア・リセットは、 μ PD98405 の起動時にかかるハードウェア・リセットとまったく同じものです。

ソフトウェア・リセットを行うことにより、コントロール・メモリにブロックが割り当てられます。コントロール・メモリは、16 ワード幅のブロックで分割され、それぞれのブロックは、次のブロックにリンクを張ります。

図 2-2 に、その様子を示します。

図 2-2 コントロール・メモリのブロック構成



注意 ソフトウェア・リセットのあとにコントロール・メモリの全領域を 0 クリアすると、ブロックごとに張られたリンク情報までクリアされてしまいます。必ずソフトウェア・リセットの前に、コントロール・メモリを 0 クリアしておいてください。

ソフトウェア・リセット後に 0 クリアしたい場合や、0 クリアしなければならない場合は、実装しているメモリに対して、ホストがソフト処理でブロック・リンクを作成しなければなりません。このブロック・リンクはフリー・ブロック・プール領域で利用されるため、実際には TOS レジスタで設定されるアドレスから最後のアドレスまで設定されていれば問題はありません。したがって、処理は必ず Open_Channel コマンドを発行する前に行ってください。

ソフト処理によるブロック・リンクの例

μPD98405 がコントロール・メモリとして利用できるメモリが、20000H ワード (512 K バイト) 実装されるとします。最終ワード・アドレスは 1FFFFH となります。そこに 0000H をライトし、そこからアドレスを 16 ワードごとに 1FFE FH, 1FFDFH, 1FFCFH とデクリメントし、その下位 16 ビットに 1FFFH, 1FFE H, 1FFDH と 1 つずつデクリメントしたブロック番号をライトしていきます。これを TOS レジスタで設定したアドレスまで繰り返します。

2.2.4 コントロール・メモリ構成関連レジスタの初期設定

初期化段階でのレジスタの設定で最も重要なのは、コントロール・メモリに関するレジスタ群です。表 2-1に示すレジスタ群を設定することで、コントロール・メモリ内の4つの領域の構成を決定します。

表 2-1 コントロール・メモリ構成関連レジスタ

| レジスタ | 機能 |
|------|--------------------------------------|
| VRR | VPI/VCI リダクション・レジスタ |
| PMA | 受信フリー・バッファ・プール・コントロール・メモリ・スタート・アドレス |
| ALA | ABR ルックアップ・テーブル・コントロール・メモリ・スタート・アドレス |
| TOS | トップ・オブ・スタック・コントロール・メモリ・アドレス |

表 2-2 コントロール・メモリ内の4つの領域

| 領域名 | 説明 |
|---------------------|---|
| 受信ルックアップ・テーブル | 受信する VPI/VCI のパターンに従って、イネーブル・ビットと VC Number を格納する領域 |
| 受信フリー・バッファ・プール・ポインタ | プール・ディスクリプタを格納する領域 |
| ABR ルックアップ・テーブル | ABR スケジューラによって選択される VC Number を格納する領域 |
| フリー・ブロック・プール | 送受信 VC テーブルを格納する領域 |

(1) VRR レジスタの設定

コントロール・メモリ内の受信ルックアップ・テーブルの範囲（先頭アドレスから PMA までの領域）を決定するのに重要な役割を果たします。

μ PD98405 では、受信セルに含まれる VPI/VCI 24 ビットを内部で 16 ビットのロジック・コードに変換して扱います。つまり μ PD98405 は、VPI/VCI 24 ビットすべてを受信することはできません。この変換方法は、VRR レジスタの"SHIFT"および"MASK"フィールドへの設定に従って行われます。

ここで 16 ビット、最大 65536 種類の受信 VPI/VCI をサポートすると、受信ルックアップ・テーブルのサイズは 32768 ワード（128 K バイト）を必要とします。VRR レジスタでどれだけの VPI/VCI をサポートするかで受信ルックアップ・テーブルのサイズが決定され、その値を PMA レジスタで設定することになります。

たとえば VPI を 3 ビット、VCI を 11 ビット、サポートするとします。"SHIFT"は 5 ビットで"MASK"は 14 ビットとなります。合計 3FFFH（14 ビット）の受信 VPI/VCI をサポートすることになるので、受信ルックアップ・テーブルのサイズは 16384 ワードの半分の 8192（2000H）ワード（8 K バイト）必要となります。

(2) PMA レジスタの設定

コントロール・メモリ内の受信フリー・バッファ・プール・ポインタ領域の開始アドレスを設定します。初期化の段階では、受信ルックアップ・テーブルの領域をどれだけ必要とするかということと同義です。

通常、VRR レジスタで必要な受信ルックアップ・テーブルのサイズを指定します。（1）に示した例では、2000H を PMA レジスタに設定することになります。

(3) ALA レジスタの設定

コントロール・メモリ内の ABR ルックアップ・テーブル領域の開始アドレスを設定します。初期化の段階では、受信フリー・バッファ・プール・ポインタ領域をどれだけ必要とするかということと同義です。

設定する値は、プールの数に依存します。μPD98405 は最大 32 個のプールをサポートします。1 プールで 2 ワード必要となるので、受信フリー・バッファ・プール・ポインタ領域を最大に設定する場合、PMA (2000H) に 64 (40H) ワード加算した値 (2040H) を ALA レジスタに設定します。

備考 μPD98401A にはこの ALA レジスタはありません。また、μPD98405 では SMA レジスタとコントロール・メモリのシェーパ・ポインタがなくなり、SPE レジスタが新設されました。したがって、μPD98405 ではシェーパ・ポインタは SPE レジスタに設定します。

(4) TOS レジスタの設定

コントロール・メモリ内のフリー・ブロック・プール領域の開始アドレスを設定します。初期化の段階では、ABR ルックアップ・テーブル領域をどれだけ必要とするかということと同義です。

設定する値は、サポートするアクティブ ABR チャンネル数に依存します。μPD98405 は、アクティブ ABR チャンネルを 1 ワードにつき 2 アクティブ、256 個サポートします。ABR ルックアップ・テーブル領域を最大に設定する場合、PMA (2000H) + ALA (40H) へ 80H 加算した値 (20C0H) を TOS レジスタに設定します。

(5) メールボックスの確保とレジスタへの設定

送受信インディケーションを格納するメールボックスを最大 4 個、ホスト・システム・メモリに確保します。メールボックス・バッファは、64 K バイトのページを越えないように注意してください。ただし、別のメールボックスは、別のメモリ・ページに確保することができます。

ただし、メールボックスを 64 K バイトの領域で利用するときは、MBA を 64 K バイトより 1 インディケーション分少ないアドレスに設定してください。MBA は最後のアドレスの次のアドレスでもあるため、0000H となるからです。また受信インディケーションを格納するメールボックスの場合は、1 つが 4 ワード構成となっています。したがって受信メールボックスのサイズは、必ず 4 ワードの整数倍にしてください。

確保した領域のアドレスをそれぞれのメールボックス・アドレス・レジスタに設定します。メールボックスごとに 5 つのレジスタがあり、合計 20 個のメールボックス・アドレス・レジスタがあります。

次にメールボックス・アドレス・レジスタに設定するアドレスを示します。

| | |
|-----|----------------------------------|
| MSH | : メールボックス・スタート・アドレスの上位 16 ビット |
| MSL | : メールボックス・スタート・アドレスの下位 16 ビット |
| MBA | : メールボックス最終アドレスの次のアドレスの下位 16 ビット |
| MTA | : MSL と同じ値を設定 |
| MWA | : MSL と同じ値を設定 |

注意 メールボックスは送受信 VC テーブルで指定されるものなので、VC チャンネルをオープンするまでには必ずメールボックスを用意してください。

(6) スケジューラ・レジスタおよびシェーパ・ポインタ・エントリの初期化

μ PD98405 は、VBR 用に 16 個のシェーパごとに 5 つの 32 ビット・スケジューラ・レジスタ（合計で 80 個の 32 ビット・レジスタ）と ABR のプライオリティ用に 2 つのレジスタがあります。また、そのシェーパ用に 16 個のシェーパ・ポインタ・エントリ（SPE0-SPE15）があります。

ソフトウェア・リセットでこれらのレジスタは 0 に初期化されます。

備考 μ PD98401A では初期化時、スケジューラ・レジスタのデフォルト値は不定でしたが、 μ PD98405 では 0 クリアされます。また、 μ PD98405 では SMA レジスタとコントロール・メモリのシェーパ・ポインタがなくなり、SPE レジスタが新設されました。したがって μ PD98405 では、シェーパ・ポインタは SPE レジスタに設定します。

(7) ジェネラル・モード・レジスタ (GMR) の設定

今までの設定を終了したあとに、GMR レジスタへ値を設定します。

前述したアドレス・モードの変更（Generic モードの場合、SLM を 1 にセットしてバイト・アドレス・モードにする）などはソフトウェア・リセット直後に行ってもかまいませんが、シェーパ・イネーブル（SE）ビット、レシーバ・イネーブル（RE）ビットのセットはメールボックスの確保を終了してからにしてください。

PCI モードで動作しているのを前提として設定を行いますが、ここでは DR フィールドのみ 1 にセットします。

(8) シェーパ・イネーブル (SE) ビット、レシーバ・イネーブル (RE) ビットのセット

シェーパおよびレシーバをイネーブルにするために、ジェネラル・モード・レジスタ (GMR) のシェーパ・イネーブル (SE) ビット、レシーバ・イネーブル (RE) ビットを 1 にセットします。

シェーパ・イネーブル (SE) ビットがセットされていないと、送信機能が動作しません。つまり、すべてのシェーパが動作しません。また、レシーバ・イネーブル (RE) ビットがセットされていないと、受信機能が動作しません。

(9) 割り込みマスク・クリア

ソフトウェア・リセット後の割り込みマスクは 0 となっており、すべての割り込みがマスクされています。割り込みのマスクをクリアするために、割り込みマスク・レジスタ (IMR) に FFFFFFFFH を書き込みます。

割り込みマスクをクリアすることにより、 μ PD98405 はホストに割り込みを通知することができるようになります。32 ビットのジェネラル・ステータス・レジスタ (割り込み要因) のそれぞれのビットに対応するマスク・ビットが、32 ビットの割り込みマスク・レジスタの同じ位置にあります。

μ PD98405 は、割り込みがマスクされていても割り込み要因が発生した場合、ジェネラル・ステータス・レジスタの対応するビットをセットするので、IND などがポーリング可能になります。このとき、ホストへの割り込み通知は行いません。

2.3 レジスタ初期値例

レジスタを中心に考えた初期化の例を、表 2-3に示します。

上から順次レジスタに設定値を書き込んで行きます。

表 2-3 レジスタの初期化例

| レジスタ | 設定値 | 備 考 |
|------|-----------|------------------------------|
| SWR | - | 値は何でもかまいません。 |
| VRR | 53FFFH | "SHIFT"5 ビット "MASK"14 ビット |
| PMA | 2000H | 受信フリー・バッファ・プール・ポインタ領域の開始アドレス |
| ALA | 2040H | ABR ルックアップ・テーブル領域の開始アドレス |
| TOP | 20C0H | フリー・ブロック・プール領域の開始アドレス |
| GMR | 7H | DR SE RE |
| IMR | FFFFFFFFH | すべてのマスクを解除 |

第3章 AAL-5 送信処理

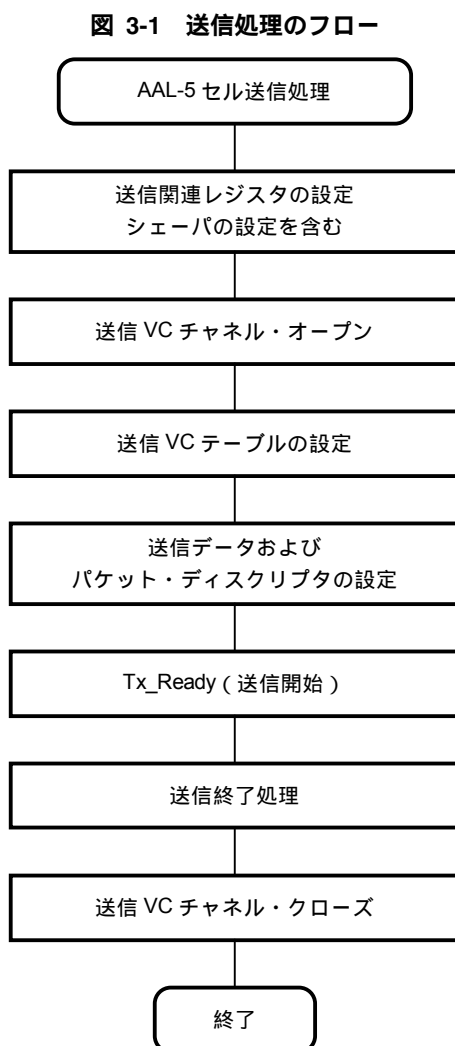
この章では、AAL-5 セルの送信処理について説明します。

3.1 AAL-5 送信処理概要

VBR を利用したデータ送信に際し、送信処理設定には順番が一応存在しますが、Tx_Ready コマンドを発行する直前までに送信に関するすべての設定が終了してあれば、特に問題はありません。ただし、送信 VC のクローズ処理を除きます。

注意 ABR サービスを利用する場合は、順番を考慮しなければならない場合があります（レジスタの設定など）。これについては、各章の ABR についての記述を参照してください。

基本的な送信処理設定の順番を、図 3-1 に示します。



1. 送信関連レジスタに値を設定します。転送レートを決めるためのシェーパ(スケジューラ・レジスタ)の設定もここで行います。
2. Open_Channel コマンドを発行し、VC ナンバをμPD98405 から入手します。
3. Open_Channel コマンドで入手した VC ナンバをもとに送信 VC テーブルの設定を行います。
4. 送信データの領域を確保し、その領域にパケット・ディスクリプタ、バッファ・ディスクリプタを設定し、バッファに送信データを格納します。
5. Tx_Ready コマンドを発行して送信を開始します。
6. 送信インディケーション・ステータスを処理し送信を終了します。
7. Close_Channel コマンドを発行し、送信 VC を開放します。

注意 送信 VC のクローズは送信終了のたびに行うということではありません。

3.2 送信関連レジスタの設定

送信に関連するレジスタに値を設定します。

3.2.1 VBR の場合

(1) スケジューラ・レジスタのパラメータ

VBR 用の 16 個のシェーパにはそれぞれに、ホストが設定するパラメータ、およびμPD98405 が管理する変数を格納するためのスケジューラ・レジスタがあります。ホストは送信を開始する前に、レートを決定するためのパラメータを、使用するシェーパごとのスケジューラ・レジスタに設定します。

図 3-2 スケジューラ・レジスタ

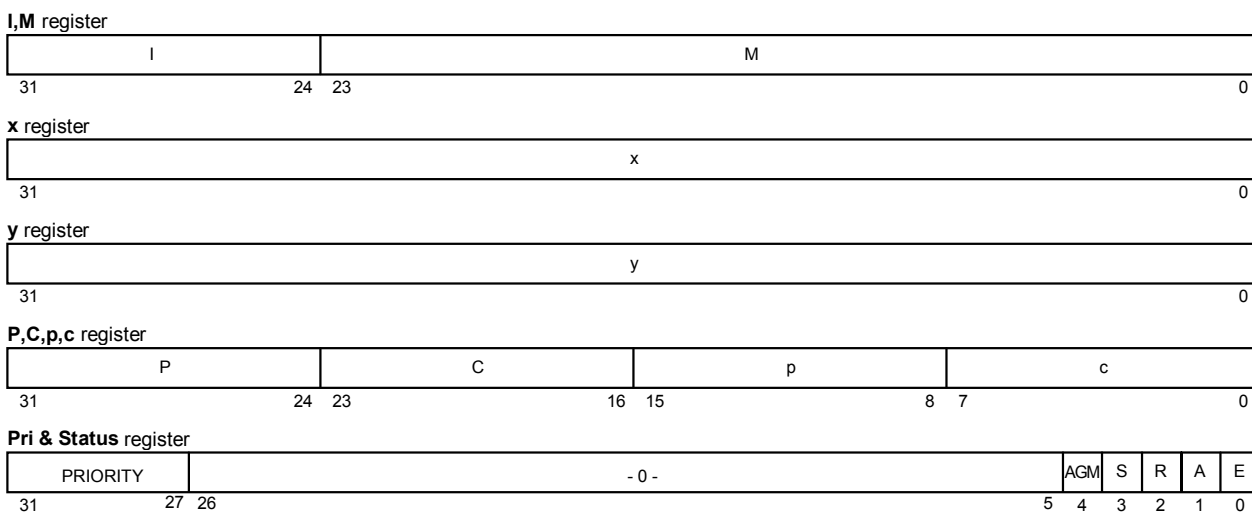


表 3-1 スケジューラ・レジスタのビット説明

| ビット名 | 説明 |
|----------------------------|---|
| I (8 ビット), M (24 ビット) | 平均レート。平均レート・パラメータをセル単位で設定します。M セルにつき I セル送信の I/M で設定します。 |
| P (ピーク, 8 ビット) | ピーク・セル・レート。シェーパにリンクされたチャンネルでの 2 つの連続セルの送信間の最小時間差です。セル単位で設定します。 |
| C (クレジット, 8 ビット) | クレジット。シェーパが累算できるクレジットの最大数を設定します。I, M, P, C のパラメータからピーク・レートでの連続送信が可能なセルの最大数 (最大バースト数) が決定されます。 |
| AGM (アグリゲート・モード, 1 ビット) | 送信レートの制御モードを選択します。 0: 通常モード。設定されたレート・パラメータは VC 単位に適應されます。 1: アグリゲート・モード。設定されたレート・パラメータはシェーパ単位に適應されます。 |
| PRIORITY (プライオリティ, 5 ビット) | プライオリティ。このシェーパのプライオリティを設定します。"00000"が最も高く, "11111"が最も低いパラメータです。 |
| E (イネーブル, 1 ビット) | シェーパをイネーブルにします。 |

μ PD98405 は、スケジューラ・レジスタに設定された I, M, P, C のパラメータにより、セル・スケジューリングを行います。次にそれらのパラメータ設定について説明します。I, M, P, C の設定は、アグリゲート・モード (AGM = 1) に設定しないかぎり、すべて VC 単位で適用されます。

(a) I, M (平均レート) について

セルの送出は基本的に I, M で設定される平均レートで行います。平均レートの設定は、M セルにつき I セル送信の I/M で設定されます。ただし、I/M の設定より P, C の設定が優先されます。

例をあげると、I/M = 1/1, P = 2, C = 2 に設定している場合、1/3 のレートでセル送出されます。

(b) C (クレジット) について

C (クレジット) は、ピーク・レートで連続送信できるセル数 (ピーク・レートで送信しようとするセル数) を設定するパラメータです。つまり、C = 1 と設定された場合、シェーパは連続して 2 つ以上のセルを送信できなくなり、アンアサインド・セルを間に挿入して送信されます。したがって C = 0 とされた場合、セルを送出できなくなります。

例をあげると、1 シェーパに 1VC がリンクされている場合、I/M = 1/1, P = 0, C = 1 と設定すると、1/2 のレートでセルが送信されることになります。

C の設定には、次のことに注意してください。

- ・ C = 0 とすると、セルはまったく送出されません。セルを送信したいのであれば、C = 1 以上を設定してください。
- ・ 1 シェーパに N 個の VC がリンクしている場合、そのシェーパの設定レートが、 $1/(N+1)$ を越える場合、C = 2 以上を設定してください。

ピーク・レートで送信可能なセルの最大数（最大バースト・サイズ）は、I, M, P, C のパラメータで決定されます。最大バースト・サイズ（MBS : Maximum Burst Size）は、次の式で近似することができます。

$$MBS = (1 / (P + 1) * C) / (1 / (P + 1) - (I/M))$$

(c) P（ピーク・レート）について

μPD98405 は C（クレジット）が貯まっている場合、P で設定されるピーク・レートでセル送出手を行います。ピーク・レートの設定は、その VC で連続するセルの間隔をセル単位で P に設定します。

P を 3 に設定すると必ずセル間隔は 3 セル分空けられ、ピーク・レートは $1/(P+1) = 1/4$ のレートになります。また P の設定は、クレジットが貯まっている、貯まっていないにかかわらず、I/M の設定より優先されます。

例をあげると、I/M = 1/1, P = 3, C = 2 のように平均レートよりピーク・レートを遅く設定した場合、通常時でも 1/4 のピーク・レートでセル送出手されます。

(2) AGM ビットについて

(a) ノーマル・モード（AGM ビット = 0）

このモードは、シェーパに設定された送信レートが、各 VC 単位でのレートを制御することを意味します。1 シェーパが占有する帯域は、そのシェーパにリンクされる VC の数によって変化します。

例をあげると、I/M = 1/3, P = 0, C = 3 のシェーパに 3 つの VC がリンクされていた場合、このシェーパはすべての帯域を占有し、すべての VC がセルを送出すると、それぞれの VC のレートは 1/3 となります。

(b) アグリゲート・モード（AGM ビット = 1）

このモードは、設定したレート・パラメータが、そのシェーパの帯域を制御していることを意味します。各 VC の送信レートは、シェーパに与えられた帯域をリンクされている VC で分割することになります。シェーパが占有する帯域は VC の数に影響されません。

I, M, P, C のパラメータは、そのシェーパに適用されます。そのシェーパにリンクしている VC 全部のかたまりとして I, M, P, C の設定を満たすこととなります。

例をあげると、I/M = 1/3, P = 0, C = 3 をシェーパに設定した場合、シェーパは 1/3 の帯域を占有します。ここに 3 つの VC がリンクされると、各 VC はこれをシェアし、すべての VC がセルを送出すると、それぞれの VC のレートは 1/9 となります。

アグリゲート・モードでは、VPI レベルでのシェーピングをサポートできます。1 つのシェーパにリンクした複数の VC はそのシェーパに設定されたレートをシェアして使うというモードのため、アグリゲート・モードの 1 シェーパに同一の VPI をもつ複数の VC をリンクすると、VP レベルでのシェーピングが可能になります。ただし、シェーパは 16 個しかないので、すべてのシェーパをアグリゲート・モードにしても 16 種類の VPI しかサポートできません。

このモードはシェーパ単位で切り替えられます。

(3) シェーパ (スケジューラ・レジスタ) の設定例

シェーパの設定は、スケジューラ・レジスタに Indirect_Access コマンドを用いて設定します。スケジューラ・レジスタは、0-15 (16個) のシェーパのトラフィックを管理するレジスタです (スケジューラ・レジスタ 0 は、シェーパ・ナンバ 0 のトラフィックを管理するレジスタです)。

スケジューラ・レジスタとは別に、シェーパ・ポインタ・エントリ (SPE) レジスタがあります。ホストはアンアサインド・ジェネレータ機能を使用するときだけアクセスし、それ以外はアクセスする必要はありません。

備考 μ PD98405 では、SMA レジスタとコントロール・メモリのシェーパ・ポインタがなくなり、SPE レジスタが新設されました。したがって μ PD98405 ではシェーパ・ポインタは SPE レジスタに設定します。

スケジューラ・レジスタ 0 についての設定例を、表 3-2 に示します。

表 3-2 スケジューラ・レジスタ 0 の設定例

| アドレス | レジスタ | 設定例 | 備考 |
|------|-----------------------------------|-----------|---|
| 00H | I, M | 01000003H | ・平均レート・パラメータ (I/M) : 1/3 |
| 10H | X | 00000000H | ・テンポラリ・パラメータ (X) : 0 に初期化 |
| 20H | Y | 00000000H | ・テンポラリ・パラメータ (Y) : 0 に初期化 |
| 30H | P C p, c | 000F0000H | ・ピーク・セル・レート (P) : セル間隔 0 ・クレジット (C) : 15 セル ・テンポラリ・パラメータ (p, c) : 0 に初期化 |
| 40H | Priority, AGM, S, R, A E | 00000001H | ・プライオリティ (Priority) : 0 ・スキャン (S), ラウンド・ロビン (R), アクティブ (A) を 0 に初期化 ・シェーパ・イネーブル (E) : 1 (イネーブル) ・AGM = 0 |

注意 1. ピーク・セル・レート (P) を "1" とすると、セルとセル間は必ず 1 セル分以上開きます。

2. SPE0-SPE15 (シェーパ・ポインタ・エントリ) レジスタは、アンアサインド・セル・ジェネレータとして使用する場合を除き、ホストがアクセスする必要はありません。

備考 1. 平均レート・パラメータ (I/M) の設定を 1/3 とした場合、すべての VC で (AGM = 0 の場合) 1/3 のレートでセルを転送します。

2. シェーパの C (クレジット) はピーク・レートで連続送信できるセル数 (ピーク・レートで送信しようとするセル数) を設定するパラメータです。

3.2.2 CBR の場合

CBR とは、VBR の特化したもの (サブセット) で、優先度最高位の VBR と考えられます。

VBR 用シェーパのプライオリティ・フィールドに "0" を設定し、最も高いプライオリティを与えることで、そのシェーパを CBR 用に使用します。CBR に使用するシェーパには、VBR 用のシェーパとの違いはありません。最高のプライオリティを設定することにより、セル遅延などをなくすだけです。

CBR として使用するときには、ピーク・レートでのバーストが発生しないように、ピーク・レートおよびクレジ

ットは、 $P = 0$ 、 $C = 1$ を設定して I/M に送信レートを設定します。ただし、(b) C (クレジット) についてで説明したとおり、1 シェーパに N 個の VC がリンクしている場合、そのシェーパの送信レート I/M が $1/(N+1)$ を越えると $C = 1$ の設定ではそのレートでセルを送出できません。 $C = 2$ に設定するべきですが、この場合バーストが発生します。つまり、 $I/M > 1/(N+1)$ の送信レートの場合、完全な CBR のサポートはできません。送信パケットの先頭で、バーストが発生する場合があります。

3.2.3 UBR の場合

(1) SCR レジスタの設定

ホストは、UBR サービスを使用するシェーパの番号を SCR (シェーパ・コントロール・レジスタ) レジスタで設定します。UBR サービスとしてこのシェーパを使うとき、UEN ビットを"1"にセットしてイネーブルにし、SCR レジスタにセットしたシェーパ (スケジューラ・レジスタ) は、各クラス (VBR, ABR) の最も低いプライオリティを設定します。

SCR レジスタについての設定例を表 3-3に示します。

表 3-3 SCR レジスタの設定例 (UBR 利用時)

| アドレス | 設定例 | 備 考 |
|------|-----------|--|
| 101H | 00000011H | <ul style="list-style-type: none"> ・シェーパ・ナンバ 1 を UBR 用シェーパとして設定します。 ・UEN (イネーブル・ビット) を 1 にします。 |

(2) UBCR レジスタの設定

UBCR レジスタには、ABR サービスと UBR サービスが共存するときの UBR に与える帯域の割合を設定します。

UBR で利用する場合、 β_1 と β_2 は次のように表現されます。

- ・ $\beta_1 = 1 - 1/2^{\beta_{11}}$
- ・ $\beta_2 = 1/2^{\beta_{21}}$

UBCR レジスタについての設定例を、表 3-4に示します。詳細は、第8章 UBR の利用と設定を参照してください。

表 3-4 UBCR レジスタの設定例 (UBR 利用時)

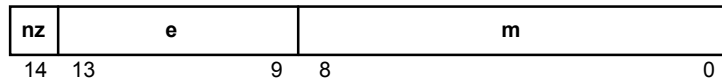
| アドレス | 設定例 | 備 考 |
|------|-----------|--|
| 403H | 00070132H | <ul style="list-style-type: none"> ・ Nubr_th を 7 に設定 ・ alpha を 1 に設定 ・ beta2 を 3 に設定 ・ beta1 を 2 に設定 |

(3) AUB レジスタの設定

AUB レジスタは、ABR サービスと UBR サービスを共存させる場合に設定します。VBR と UBR のみ利用する場合は設定する必要はありません。

AUB レジスタは、ABR、UBR サービスで占有する帯域を設定するレジスタで、次に示すレート表現で設定します。

$$\text{レート} = 2^{e*} (1 + m/512) * nz \quad \text{cells/seconds}$$



AUB レジスタについての設定例を表 3-5に示します。

表 3-5 AUB レジスタの設定例 (UBR 利用時)

| アドレス | 設定例 | 備 考 |
|------|-----------|---------------------------|
| 501H | 000062B2H | ABR + UBR 帯域を 75 Mbps に設定 |

注意 1. TBW レジスタの設定値を越えた値を設定しないでください。

2. ATM レイヤで使用できる帯域、つまり SONET/SDH のオーバーヘッドなどを除いた帯域で設定してください。最大で 149.76 Mbps です。

3.2.4 ABR の場合

ABR 関連のレジスタおよび VC テーブルに帯域を設定する場合、ATM レイヤで使用できる帯域、つまり SONET/SDH のオーバーヘッドなどを除いた帯域で設定してください。最大で 149.76 Mbps です。

(1) TBW レジスタの設定

μ PD98405 が使用できる総帯域を設定します。デフォルトでは 155 Mbps となっています。155 Mbps、25 Mbps などの帯域を設定してください。このレジスタは ABR サービスを使用する場合は必ず設定してください。ABR サービスを使用しない場合は設定する必要はありません。

設定する帯域は次の計算式より、セル/秒の単位で設定します。

$$2^{e*} (1 + M/2048) \quad \text{cells/seconds}$$

ATM レイヤで使用できる帯域、つまり SONET/SDH のオーバーヘッドなどを除いた帯域で設定してください。155.52 Mbps の SONET/SDH フレーム、および 25.6 Mbps の PHY デバイスを使用するときの設定値例を次に示します。

| | |
|-----------------------------|-------------------|
| 155.52 Mbps (149.76 Mbps) | e = 18 , m = 711 |
| 25.6 Mbps (25.126 Mbps) | e = 15 , m = 1656 |

注意 総帯域の設定は、ATM フォーラムのレート表現とは少し異なります。e が 5 ビット幅、m が 11 ビット幅です。

備考 初期値は、155.52 Mbps に設定されているので、内蔵 PHY レイヤを使用するときは、特に設定する必要はありません。なお、ここでいう 155.52 Mbps は、すでに SONET/SDH のオーバーヘッドを取り除いた 149.76 Mbps です。e = 18、m = 711 を計算すれば 149.76 Mbps となります。

(2) APR レジスタの設定

APR レジスタは、ABR サービスのポートごとの ABR パラメータを設定します。チャンネル (VC) ごとに設定されるパラメータは、送受信 VC テーブルに設定されます。

APR レジスタについての設定例を表 3-6 に示します。詳細は 7.9.1 (1) APR レジスタを参照してください。

表 3-6 APR レジスタの設定例

| アドレス | 設定例 | 備 考 |
|------|-----------|--|
| 400H | 89F80514H | <ul style="list-style-type: none"> • Trm0 = 89F8H : Trm = 100 ms • CRM = 5 cells • Mrm = 2 • Nrm0 = 4 : Nrm = 32 |

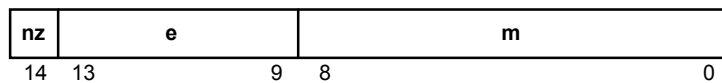
備考 1. Trm = 100 ms : Trm (ms) = Trm0 * 2.8312 / 1000 と表現されます (trm0 = 89F8H)。

2. Nrm = 32 : Nrm = 2 * 2^{Nrm0} と表現されます (Nrm0 = 4)。

(3) AUB レジスタの設定

ABR、UBR サービスで占有する帯域を設定するレジスタです。次に示すレート表現で設定します。

$$\text{レート} = 2^{e \times (1 + m/512)} \times nz \text{ cells/seconds}$$



AUB レジスタについての設定例を、表 3-7 に示します。詳細は 7.12.1 AUB レジスタの利用を参照してください。

表 3-7 AUB レジスタについての設定例 (ABR 利用時)

| アドレス | 設定例 | 備 考 |
|------|-----------|---------------------------|
| 501H | 000062B2H | ABR + UBR 帯域を 75 Mbps に設定 |

注意 1. TBW レジスタの設定値を越えた値を設定しないでください。

2. ATM レイヤで使用できる帯域、つまり SONET/SDH のオーバーヘッドなどを除いた帯域で設定してください。最大で 149.76 Mbps です。

(4) ABR スケジューラ・レジスタ (プライオリティ・レジスタ) の設定

ABR のスケジューラについては、ABR 専用のプライオリティ・レジスタ (50H, 51H) を設定すれば、あとは自動的にレート制御を行います。このプライオリティはともに、VBR より低く、UBR より高く設定してください。また、in-rate を out-of-rate より高く設定してください。

プライオリティ・レジスタについての設定例を表 3-8に示します。

表 3-8 ABR スケジューラ・レジスタ (プライオリティ・レジスタ) の設定例

| アドレス | レジスタ | 設定例 | 備 考 |
|------|--------------------------|-----------|---|
| 40H | Priority S, R, A E | 00000001H | ・プライオリティ (Priority) : 0 ・スキャン (S), ラウンド・ロビン (R), アクティブ (A) を 0 に初期化 ・シェーパ・イネーブル (E) : 1 (イネーブル) |
| 50H | Priority | 08000000H | ABR スケジューラ (in-rate) のプライオリティ : "00001" |
| 51H | Priority | 18000000H | ABR スケジューラ (out-of-rate) のプライオリティ : "00011" |

VBR 用に設定したスケジューラ・レジスタ (シェーパ 0) の Pri & Status レジスタのプライオリティが "00000" に設定されていた場合、in-rate のプライオリティを "00001", out-of-rate のプライオリティを "00011" とします。

Priority : VBR > in-rate > out-of-rate

(5) TTH0 レジスタの設定

内部輻輳を検出するためのタイム・スレッシュホールドとして利用します。設定範囲は 0H-7FFFFH です。

TTH0 レジスタについての設定例を表 3-9に示します。詳細は7.12.2 (1) タイム・スレッシュホールド・レジスタ 0を参照してください。

表 3-9 TTH0 レジスタの設定例

| アドレス | 設定例 | 備 考 |
|------|-----------|------------------------------|
| 402H | 00000000H | タイム・スレッシュホールド・レジスタ 0 を 0 に設定 |

(6) TTH1 レジスタの設定

内部輻輳検出後、ACR のレートを下げるまでのタイム・スレッシュホールドとして利用します。設定範囲は 0H-7FFFFH です。

TTH1 レジスタについての設定例を、表 3-10に示します。詳細は7.12.2 (2) タイム・スレッシュホールド・レジスタ 1を参照してください。

表 3-10 TTH1 レジスタの設定例

| アドレス | 設定例 | 備 考 |
|------|-----------|--|
| 403H | 0007FFFFH | タイム・スレッシュホールド・レジスタ 1 を 7FFFFH に設定 (デフォルト値) |

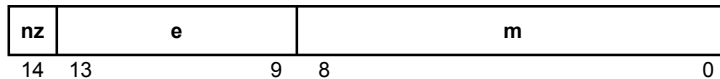
(7) LCR レジスタの設定

内部輻轉による ACR の減少を、ある一定レートより小さくしたくない場合に設定します。

ACR の減少は、LCR の設定レートより小さいレートで送信している VC については適用されません。つまり LCR レジスタで設定した値より大きい場合は、ACR のレートを減少します。これは、LCR で設定した値より下がらないという意味ではありません。

LCR レジスタには、次のレートで値を設定します。

$$\text{レート} = 2^{e*} (1 + m/512) *nz \text{ cells/seconds}$$



LCR レジスタについての設定例を表 3-11に示します。詳細は7.12.3 LCR レジスタの利用を参照してください。

表 3-11 LCR レジスタの設定例

| アドレス | 設定例 | 備 考 |
|------|-----------|-------------------|
| 502H | 00005CE1H | LCR を 10 Mbps に設定 |

(8) UBCR レジスタの設定

UBCR レジスタには、ABR サービスと UBR サービスが共存するときの UBR に与える帯域の割合を設定します。ABR で利用する場合、内部輻轉検出後、ACR のレートをどれだけの割合で下げるかというαの値を利用するときに、このレジスタの alpha フィールドに値を設定します。

ここでは ABR で利用するαの値のみ設定しています。UBR の設定については、第8章 UBR の利用と設定を参照してください。

αは次のように表現されます。

$$\alpha = 1/2^{\text{alpha}}$$

UBCR レジスタについての設定例を表 3-12に示します。詳細は7.12.2 (3) UBCR レジスタを参照してください。

表 3-12 UBCR レジスタの設定例 (ABR 時)

| アドレス | 設定例 | 備 考 |
|------|-----------|------------|
| 403H | 00000100H | αを 1/2 に設定 |

(9) ULR レジスタの設定

Use-it-or-lose-it は、ある VC の送信実レートが ACR よりも小さい（実際に帯域が使われていない）場合、ACR を減少させる機能です。この機能を利用するためには、ULR レジスタに値を設定します。

ULR レジスタについての設定例を、表 3-13 に示します。詳細は7.12.4 Use-it-or-lose-it 機能の利用を参照してください。

表 3-13 ULR レジスタの設定例

| アドレス | 設定例 | 備 考 |
|------|-----------|-------------------------------------|
| 405H | 00000005H | a = 1, b = 0.96875 : a0 = 0, b0 = 5 |

(10) RFTH レジスタの設定

受信 FIFO の輻輳は、受信 FIFO に貯まっているセルの数がそのスレッシュホールド値より大きくなったときに検出され、そのときμPD98405 はすべての BRM セルの CI を"1"にセットします。ホストはいくつのセルが貯まったら内部輻輳するかを RFTH（受信 FIFO スレッシュホールド・レジスタ）へセル単位で設定することができます。

RFTH レジスタについての設定例を、表 3-14 に示します。詳細は7.13 デスティネーションの内部輻輳の運用を参照してください。

表 3-14 RFTH レジスタの設定例

| アドレス | 設定例 | 備 考 |
|------|-----------|--|
| 404H | 0000007FH | 7FH セルを設定（デフォルト値）。受信 FIFO は 96 セル分の大きさしかないので、ディスエーブルとなります。 |

3.2.5 シェーパの送信レートについて

ホストが送信レートを設定する際に、何を基準にしているかでレートの計算方法が異なります。これらはすべて PHY デバイスに依存します。スケジューラ・レジスタの I/M を 1/1 に設定したとき、PHY デバイスが 155.52 Mbps である場合、155.52 Mbps で回線に送信され、25.6 Mbps のデバイスの場合には 25.6 Mbps で送信されます。

たとえば、ATM レイヤから受けた ATM セルを 155.52 Mbps SONET/SDH フレームに挿入して回線に出力する PHY デバイスを使用している場合、SONET/SDH のオーバーヘッドを含めての送信レートが 155.52 Mbps であり、ATM レイヤから見たときは SONET/SDH のオーバーヘッドを除いた 149.76 Mbps となります。つまり、使用する PHY デバイスによって変動するということです。

ABR で利用する場合の帯域などの設定はあくまで ATM レイヤにおける帯域を基本として設定します。

3.2.6 アンアサインド・セル・ジェネレータの設定

アンアサインド・セル・ジェネレータとは、アクティブ VC が使う帯域に制限を設けるために、アンアサインド・セルを送出するシェーパを設け、データ送信用のシェーパよりプライオリティを高く設定することでデータが使用する帯域に制限を設けることです。アンアサインド・セル・ジェネレータとして設定されたシェーパは、あたかもヘッダや、データ・フィールドがすべて 0 のセルを送信する VC と常にリンクされているかのように働きます。

(1) シェーパ・ポインタ・エントリ (SPE) レジスタ

ホストがアクティブ VC が使う帯域に制限を設けるため、1 以上のシェーパをアンアサインド・セル・ジェネレータとして機能させることができます。アンアサインド・セル・ジェネレータとして機能させるためにはスケジューラ・レジスタとシェーパ・ポインタ・エントリ (SPE) レジスタを利用します。

アンアサインド・セル・ジェネレータに設定したシェーパを、データ送信用のシェーパよりプライオリティを高く設定することで、データが使用する帯域を制限することができます。

また、送出するアンアサインド・セルは、GMR レジスタの ICM ビットによってアイドル・セルに切り替えることができます。

アンアサインド・セル・ジェネレータの設定は、次の手順で設定します。

1. アンアサインド・セル・ジェネレータとして設定するシェーパの、シェーパ・ポインタ・エントリのビット 31 "a", ビット 30 "u" 両ビットを 1 にセットする。
2. スケジューラ・レジスタにパラメータを設定します。ただし、このとき、イネーブル・ビット "E" と同時に、アクティブ・ビット "A" も 1 にセットします。

アンアサインド・セル・ジェネレータ (SPE レジスタ) の設定例を表 3-15 に示します。

表 3-15 アンアサインド・セル・ジェネレータ (シェーパ 0) の設定例

| アドレス | レジスタ | 設定例 | 備 考 |
|------|-----------------------------------|-----------|---|
| 102H | SPE0 | C0000000H | a, u ビットを 1 に設定 |
| 00H | I, M | 01000003H | 平均レート・パラメータ (I/M) : 1/3 |
| 10H | X | 00000000H | テンポラリ・パラメータ (X) : 0 に初期化 |
| 20H | Y | 00000000H | テンポラリ・パラメータ (Y) : 0 に初期化 |
| 30H | P C p, c | 00030000H | ・ピーク・セル・レート (P) : セル間隔 0 ・クレジット (C) : 3 セル ・テンポラリ・パラメータ (p, c) : 0 に初期化 |
| 40H | Priority, AGM, S, R, A E | 00000003H | ・プライオリティ (Priority) : 0 ・スキャン (S), ラウンド・ロビン (R), アクティブ (A) を 0 に初期化 ・アクティブ (A) を 1 に設定 ・シェーパ・イネーブル (E) : 1 イネーブル ・AGM = 0 |

- 注意 1. アンアサインド・セル・ジェネレータに設定したシェーパに通常の VC をリンクさせることはできません。
2. シェーパ・ポインタ・エントリの a ビットおよび、スケジューラ・レジスタの A ビットは、アンアサインド・セル・ジェネレータ機能の使用時以外の用途では、ホストが 1 にセットする必要はありません。データ送信用のシェーパでは、 μ PD98405 が自動で 1 にセットします。
 3. レート調整用アンアサインド・セル非送出モードのとき (GMR レジスタの UID ビットが 1 のとき)、アンアサインド・セル・ジェネレータを使用することはできません。

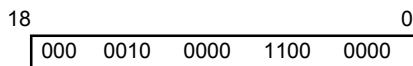
- 備考 1. アンアサインド・セル・ジェネレータにシェーパ0を利用します。
2. SPE0 レジスタの a, u ビットを 1 にセットします。
 3. スケジューラ・レジスタ (シェーパ0) にパラメータを設定します。
I/M = 1/3, P = 0, C = 3, Priority = 0, AGM = 0
 4. スケジューラ・レジスタ (シェーパ0) のプライオリティ・レジスタ, ステータス・レジスタの A, E ビットを 1 に設定します。

3.3 送信チャネル・オープン

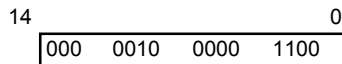
ホストが送信 VC のオープンを要求すると、 μ PD98405 はコントロール・メモリのフリー・ブロック・プールから TOS で示される 1 ブロックを割り当て、その先頭アドレスをホストに通知します。そのブロックを 1 単位として送信に利用します。

送信 VC をオープンにするには、ホストから Open_Channel コマンドを発行します。Open_Channel インディケーションとして、コントロール・メモリのフリー・ブロック・プールに割り当てられたアドレスを 4 ビット右シフトした値 (VC ナンバ) を入手します。つまり、トップ・オブ・スタック・コントロール・メモリ・アドレスがホストに戻ります。VC ナンバは、そのアドレスから下位 4 ビットをとったものです。入手の様子を次に示します。

TOS = 20C0H の場合 (コントロール・メモリの最大アドレス幅 19 ビット 7FFFFH)



4 ビット右シフト

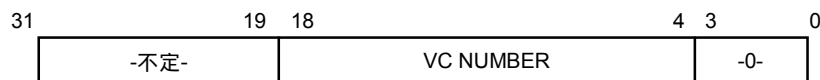


したがって、VC ナンバ = 000 0010 0000 1100B (15 ビット) が得られます。

たとえば、16 進の場合、20C0H から下位 1 桁をとれば、VC ナンバが簡単に得られます (20C0H 20CH)。

備考 TOS を 4 ビット右シフトできるのは、コントロール・メモリがブロック (1 ブロック = 16 ワード) 単位で管理されているため、TOS の下位 4 ビットが "0" と決まっているからです。

基本的に VC ナンバそのものは、受信ルックアップ・テーブルと ABR モードの送受信 VC テーブル初期化時で利用されます (VC テーブル・アドレスの換算にも利用されます)。したがって Open_Channel インディケーションのフォーマットは次のようになります。



VC NUMBER を必要とするコマンド群もビットの並び (18-0) は同じなので、VC NUMBER を管理するよりも VC アドレス (Open_Channel インディケーションに 7FFFFH をマスクした値) を管理の方が楽です。VC アドレスは、VC テーブルを操作する際にもそのまま利用できます。

3.3.1 VBR, UBR の場合

VBR, UBR 用として送信 VC をオープンするのに特別注意する点はありません。3.3 送信チャネル・オープンで説明したとおりに VC をオープンしてください。

3.3.2 ABR の場合

ABR モードで利用する場合は必ず、送受信対で VC をオープンする必要があります。送信用 VC のみオープンしないでください。送信だけ行う場合でも、バックワード RM セルを受信しなければならないためです。

3.4 送信 VC テーブルの設定

送信 VC をオープンにすると、1 ブロック 16 ワードを割り当てられます。その領域をテーブルとして値の設定を行います。

送信 VC テーブルはコントロール・メモリで管理され、VC ごとに 16 ワードずつ使用します。送信オープン・チャネルで得られた VC ナンバを 4 ビット左にシフトしたアドレスに、送信 VC テーブルの設定をします。基本的には、「ホストが初期値を設定するフィールド」以外 (Reserved と記載されているフィールド) は 0 で初期化を行います。ただし例外として WORD 15 の領域だけは、VC オープン後、初期化を含めて一切、変更しないでください。

また WORD 0 はパケット・ディスクリプタの Word 0 の値がそのままコピーされるため、初期化時には 0 を設定します。

3.4.1 VBR, UBR の場合

VBR, UBR の送信テーブルにホストが初期値を設定するものを次に示します。

- ・ L ビット (必須)
- ・ SHAPER NO (必須)
- ・ VPI/VCI (必須)
- ・ TRANSMIT QUEUE READ POINTER (必須)
- ・ MBL
- ・ CD
- ・ LIE
- ・ LOCAL LECID

必須と記述のあるもの以外、すべてを設定する必要はありません。ただし、その場合は初期化時の 0 が有効となります。

ここでは例として、VBR, UBR モードの送信テーブルに設定する値と、そのときの注意点を記述します。

- ・ VC ナンバ = 000 0010 0000 1100 B の場合
- ・ VC 先頭アドレス = 20C0H

表 3-16 送信 VC テーブル設定例 (VBR, UBR 利用時)

| アドレス | 設定値 | 備 考 |
|-------------------|-------------|--|
| WORD 0 (20C0H) | 00000000H | 0 に初期化 |
| WORD 1 | 80000020H | ・ L ビットを必ず 1 に初期化する ・ シェーパ・ナンバ 0 を選択 ・ VPI = 0, VCI = 32 |
| WORD 2 | 00000000H | 0 に初期化 |
| WORD 3 | 00000000H | 0 に初期化 |
| WORD 4 | 00000000H | 0 に初期化 |
| WORD 5 | 00000000H | 0 に初期化 |
| WORD 6 | 00020000H | 送信キュー・リード・ポインタ |
| WORD 7 | 00000000H | 0 に初期化 |
| WORD 8 | 00000000H | 0 に初期化 |
| WORD 9 | 00000000H | 0 に初期化 |
| WORD 10 | 00000000H | 0 に初期化 |
| WORD 11 | 00000000H | 0 に初期化 |
| WORD 12 | 00000000H | 0 に初期化 |
| WORD 13 | 00000000H | 0 に初期化 |
| WORD 14 | 00000000H | 0 に初期化 |
| WORD 15 | Don't touch | VC オープン後, 一切変更しない (μPD98405 が管理します) |

備考 1. WORD 0, 2, 3, 4, 5, 11, 12 は 0 に初期化してください。

2. WORD 1 の SHAPER NO フィールドには, VC が送信する際に利用するシェーパ (スケジューラ・レジスタ) を設定し, VPI/VCI フィールドにはセル・ヘッダの VPI/VCI を設定します。
3. WORD 6 はこの送信 VC テーブルがリンクされる送信パケット・ディスクリプタの先頭アドレスを設定します。上の例は送信パケット・ディスクリプタの先頭アドレスが 20000H の場合です。
4. WORD 15 は, リンク・ポインタが設定されているので, 初期化をしないでください。

3.4.2 ABR の場合

ABR モードでは送受信双方の VC チャンネルがオープンされ、その両テーブルに値を設定しなければなりません。
受信 VC テーブルについては、4.7 受信 VC テーブルの設定で説明します。

ABR モードでは SHAPER NO は無効となります。

VBR, UBR の送信テーブルにホストが初期値を設定するものを次に示します。

- ・ L (必須)
- ・ ABR (必須)^注
- ・ VPI/VCI (必須)
- ・ TRANSMIT QUEUE READ POINTER (必須)
- ・ Rx VC TABLE POINTER (必須)^注
- ・ MCR (必須)^注
- ・ PCR (必須)^注
- ・ ICR (必須)^注
- ・ ACR (必須)^注
- ・ ADTF0 (必須)^注
- ・ CDF0 (必須)^注
- ・ MBL
- ・ CD
- ・ LIE
- ・ LOCAL LECID

注 ABR に関するもの

必須と記述のあるもの以外、すべてを設定する必要はありません。ただし、その場合は初期化時の 0 が有効となります。

ここでは例として ABR モードの送信テーブルに設定する値と、そのときの注意点を記述します。

- ・ VC ナンバ = 000 0010 0000 1100 B
- ・ VC 先頭アドレス = 20C0H

表 3-17 送信 VC テーブル設定例 (ABR 利用時)

| アドレス | 設定値 | 備 考 |
|-------------------|-------------|---|
| WORD 0 (20C0H) | 00000000H | 0 に初期化 |
| WORD 1 | 90000020H | ・ L ビットを必ず 1 に初期化する ・ ABR ビットを必ず 1 に初期化する ・ VPI = 0, VCI = 32 |
| WORD 2 | 00000000H | 0 に初期化 |
| WORD 3 | 00000000H | 0 に初期化 |
| WORD 4 | 00000000H | 0 に初期化 |
| WORD 5 | 00000000H | 0 に初期化 |
| WORD 6 | 00020000H | 送信キュー・リード・ポインタ |
| WORD 7 | 0000020DH | 対応する ABR モードの受信 VC ナンバ |
| WORD 8 | 467964B1H | ・ MCR : 0.00424M ・ PCR : 149.76M |
| WORD 9 | 60286028H | ・ ICR : 30M ・ ACR : 30M |
| WORD 10 | 34000000H | ・ ADTF0 : 6 ・ CDF0 : 4 |
| WORD 11 | 00000000H | 0 に初期化 |
| WORD 12 | 00000000H | 0 に初期化 |
| WORD 13 | 00000000H | 0 に初期化 |
| WORD 14 | 00000000H | 0 に初期化 |
| WORD 15 | Don't touch | VC オープン後、一切変更しない (μPD98405 が管理します) |

備考 1. WORD 0, 2, 3, 4, 5, 11, 12 は 0 に初期化してください。

- WORD 1 の SHAPER NO フィールドには、VC が送信する際に利用するシェーパ (スケジューラ・レジスタ) を設定し、VPI/VCI フィールドにはセル・ヘッダの VPI/VCI を設定します。
- WORD 6 はこの送信 VC テーブルがリンクされる送信パケット・ディスクリプタの先頭アドレスを設定します。上の例は送信パケット・ディスクリプタの先頭アドレスが 20000H の場合です。
- WORD 15 は、リンク・ポインタが設定されているので初期化をしないでください。

3.5 送信データの設定と運用

送信データは、送信キュー、パケット・ディレクトリ、データ・バッファで構成されます。ホストが管理するシステム・メモリに格納されます。

備考 1. 送信キューは、VC ごとに設定され、パケット・ディスクリプタとリンク・ポインタで構成されます。

- パケット・ディレクトリは、バッファ・ディスクリプタで構成されマルチバッファ・モードでのみ利用されます。
- データ・バッファは、実際に送信するデータが格納されます。

3.5.1 送信データの設定方法

送信キューで利用する送信データは送信 VC チャンネルごとにシステム・メモリで管理します。設定方法を次に示します。

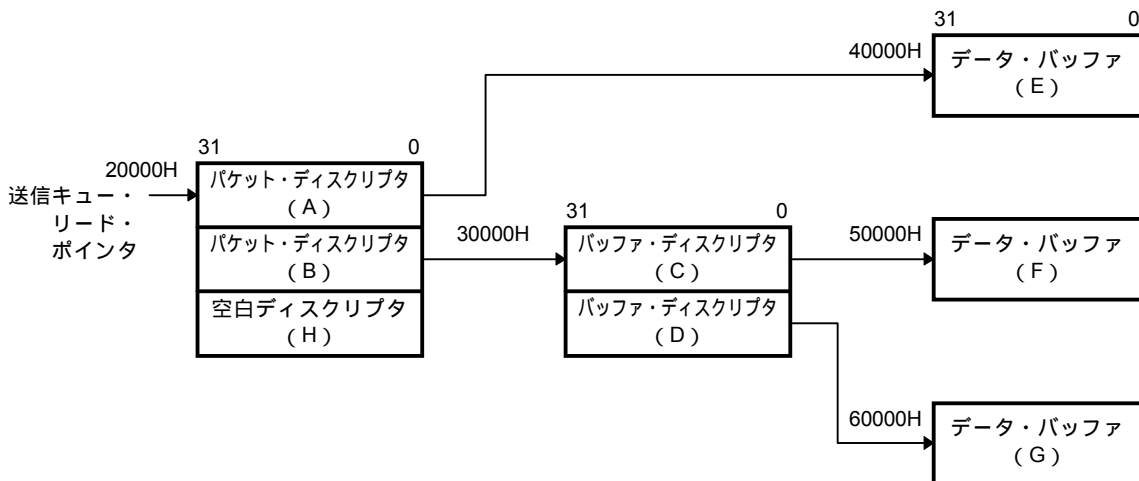
1. システム・メモリに送信データの領域を確保します。
2. リード・ポインタ (Transmit Queue Read Pointer 送信 VC テーブル Word 6) に送信キューの先頭アドレスを記述します。
3. 確保した領域にパケット・ディスクリプタ, バッファ・ディスクリプタの設定を行います。
4. 送信するデータをデータ・バッファに格納します。

(1) 送信データの構造

図 3-3は送信データの構造例です。パケット・ディスクリプタ (A) はシングルバッファ・モード, パケット・ディスクリプタ (B) はマルチバッファ・モードを示しています。なお, システム・メモリはバイト・アドレスで表しています。

注意 送信パケット・ディスクリプタの (V) ビットは, チェーンの最後の有効ディスクリプタを認識するため μ PD98405 が使用します。ホストは常に, キューの最後に 1 つ以上の空白ディスクリプタを挿入しなければなりません。空白ディスクリプタは, V ビットを "0" にすることにより設定します。

図 3-3 送信キューの構成



(2) パケット・ディスクリプタ (A), (B), (H) の設定例

表 3-18 パケット・ディスクリプタ (A), (B), (H) の設定例

| | アドレス | 設定値 | 備 考 |
|--------------------|--------------------|-----------|-------------------------------|
| パケット・ディスクリプタ (A) | WORD 0 (20000H) | E8070000H | シングルバッファ・モード メールボックス 3 を使用 |
| | WORD 1 | 00000000H | 0 に初期化 |
| | WORD 2 | 0000FFFFH | 64 K バイト・データ・バッファ・サイズ |
| | WORD 3 | 00040000H | データ・バッファ (E) 先頭アドレス |
| パケット・ディスクリプタ (B) | WORD 0 (20010H) | C8070000H | マルチバッファ・モード メールボックス 3 を使用 |
| | WORD 1 | 00000000H | 0 に初期化 |
| | WORD 2 | 00000000H | 0 に初期化 |
| | WORD 3 | 00030000H | バッファ・ディスクリプタ (C) 先頭アドレス |
| 空白パケット・ディスクリプタ (H) | WORD 0 (20020H) | 00000000H | V フィールド 0 V フィールド以外は無効 |
| | WORD 1 | 00000000H | 無効 |
| | WORD 2 | 00000000H | 無効 |
| | WORD 3 | 00000000H | 無効 |

(a) パケット・ディスクリプタ (A)

表 3-18のパケット・ディスクリプタ (A) は、シングルバッファ・モード時の設定です。シングルバッファ・モード時の WORD 2 はデータ・バッファ (E) のバッファ・サイズ (64 K バイト) を示しています。また、WORD 3 はデータ・バッファ (E) の先頭アドレスを示しています。

(b) パケット・ディスクリプタ (B)

表 3-18のパケット・ディスクリプタ (B) は、マルチバッファ・モード時の設定です。マルチバッファ・モード時の WORD 2 (size) はデータ・バッファに直接リンクしていないので、何を設定しても意味はありません。また、WORD 3 は、バッファ・ディスクリプタ (C) の先頭アドレスを示しています。

(c) パケット・ディスクリプタ (H)

表 3-18のパケット・ディスクリプタ (H) は、空白パケット・ディスクリプタの設定です。WORD 0 の V フィールドが 0 の場合、空白パケット・ディスクリプタとなります。このとき V 以外のすべての領域は意味を持ちません。ただし、空白パケット・ディスクリプタ自体は 4 ワード必要です。

表 3-19 バッファ・ディスクリプタ (C), (D) の設定例

| | アドレス | 設定値 | 備考 |
|------------------|----------------------|-----------|--------------------------------------|
| バッファ・ディスクリプタ (C) | WORD # 0 (30000H) | 0000FFFFH | 64 K バイト・データ・バッファ・サイズ |
| | WORD # 1 | 00050000H | データ・バッファ (F) 先頭アドレス |
| バッファ・ディスクリプタ (D) | WORD # 0 (30008H) | 8000FFFFH | 64 K バイト・データ・バッファ・サイズ パケットの最終バッファ |
| | WORD # 1 | 00060000H | データ・バッファ (G) 先頭アドレス |

(d) バッファ・ディスクリプタ (C)

表 3-19のバッファ・ディスクリプタ (C) の WORD #0 は、データ・バッファ (F) のサイズ (64 K バイト) を示し、WORD1 はデータ・バッファ (F) の先頭アドレスを示します。

(e) バッファ・ディスクリプタ (D)

表 3-19のバッファ・ディスクリプタ (D) の WORD #0 の MSB (LAST ビット) を "1" にすることにより、パケットの最終バッファに指定します。WORD 1 は、データ・バッファ (G) の先頭アドレスを示します。

3.5.2 送信データの運用

ここでは、送信データの運用方法を説明します。

(1) 送信キューの開放

送信データの送信キューの領域は、対応している送信 VC がオープンしている間、領域を開放しないでください。基本的には、送信 VC をクローズしてから行ってください。

(2) 次のパケットの用意

空白パケット・ディスクリプタまで送信キュー・リード・ポインタが進むと、 μ PD98405 はそこで送信されるべきデータがないと判断して、送信をストップします。基本的には、パケット送信が終了したら、次のパケットは Transmit queue read pointer が指しているアドレス (空白パケット・ディスクリプタ) に用意します。

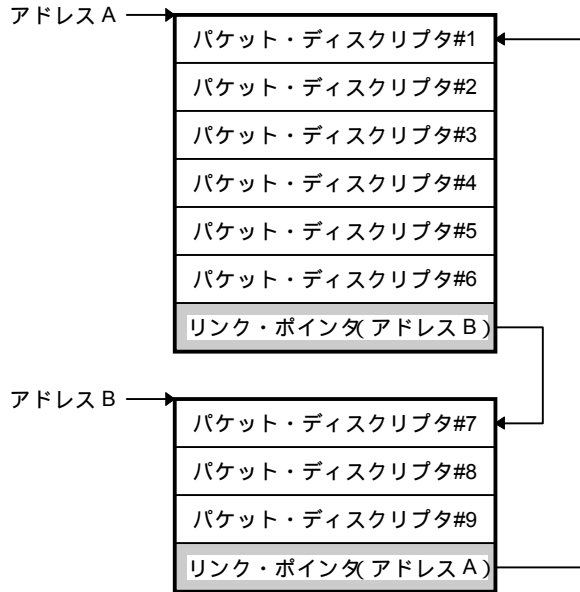
V フィールドを 1 にして (他の設定をすべて行ったあとに) 有効パケット・ディスクリプタにします。

対象となる送信 VC が送信中でないという条件下では、既存の送信キューを開放して、新たに送信データを作成してしまうということも可能です。

(3) リンクポインタの活用

送信キューが枯渇しないようにするには、リンク・ポインタでパケット・ディスクリプタをリング状 (図 3-4 参照) にしておくといよいでしょう。空白パケット・ディスクリプタをうまく設定しておけば、1 回の Tx_Ready コマンドの発行で複数のパケットを送信することができます。

図 3-4 パケット・ディスクリプタのリング



また、連続した領域を大きく確保できない場合や、新たな送信キューを追加する場合としてリンク・ポインタを利用する方法があります。

(4) マルチバッファ・モードの利用

送信するデータの大きさが極端に異なる場合や、大きな領域を確保できない場合は、データ・バッファを小さくしてパケット・ディレクトリでつなぐという方法が有効です。

(5) IM ビットの利用

パケット・ディスクリプタの WORD 0 には IM ビットが用意されています。

このビットが"1"に設定されている場合、パケットが送信完了しても μ PD98405 はパケット送信完了の割り込みをホストへ通知しません。したがって送信インディケーションをメールボックスへ格納することはありません。

IM=1 のパケット・ディスクリプタを 2 つ、次に IM=0 のパケット・ディスクリプタを記述して Tx_Ready を発行した場合、IM=0 に設定したパケットが送信を終了したとき、終了割り込みをホストに通知します。

この機能は 1 回の送信終了割り込み通知で複数の完了パケットを処理する際に利用します。

3.6 送信開始

Tx_Ready コマンドを発行することにより、コマンドで指定した VC ナンバにリンクしているデータをシェーパで設定 (スケジューラ・レジスタ) した転送レートで送信を開始します。

3.6.1 送信の終了

送信中は送信 VC はアクティブ状態になっています。対応した送信 VC テーブルの WORD 15 の A フィールド (最上位ビット) が 1 になっています。これが 0 になると送信が終了したことになります。

送信パケット・ディスクリプタの IM フィールドが 0 の場合、送信が終了すると、メールボックスへ送信インディケーションを書き込み、ホストへ割り込みとして通知します。

実際には送信終了割り込みというのではなく、メールボックス修正割り込みという形でホストへ通知されます。送信インディケーションは、送信パケット・ディスクリプタで指定したメールボックス番号へ格納されます。

3.7 送信完了処理

3.7.1 送信インディケーションの発行

μ PD98405 はパケット・ディスクリプタごとに、送信が終了した段階で送信インディケーションを指定されたメールボックスに書き込みます。送信インディケーションが発行されるタイミングは 1 つの送信パケットのデータをすべてリードし終えたときで、送信を完了したということではありません。 μ PD98405 の内部 FIFO に送信データが残っていることもあり得ます。

パケット・ディスクリプタで送信インディケーションの発行をマスクしている (IM ビットが 1 に設定している) 場合、送信インディケーションならびに割り込みは発生しません。

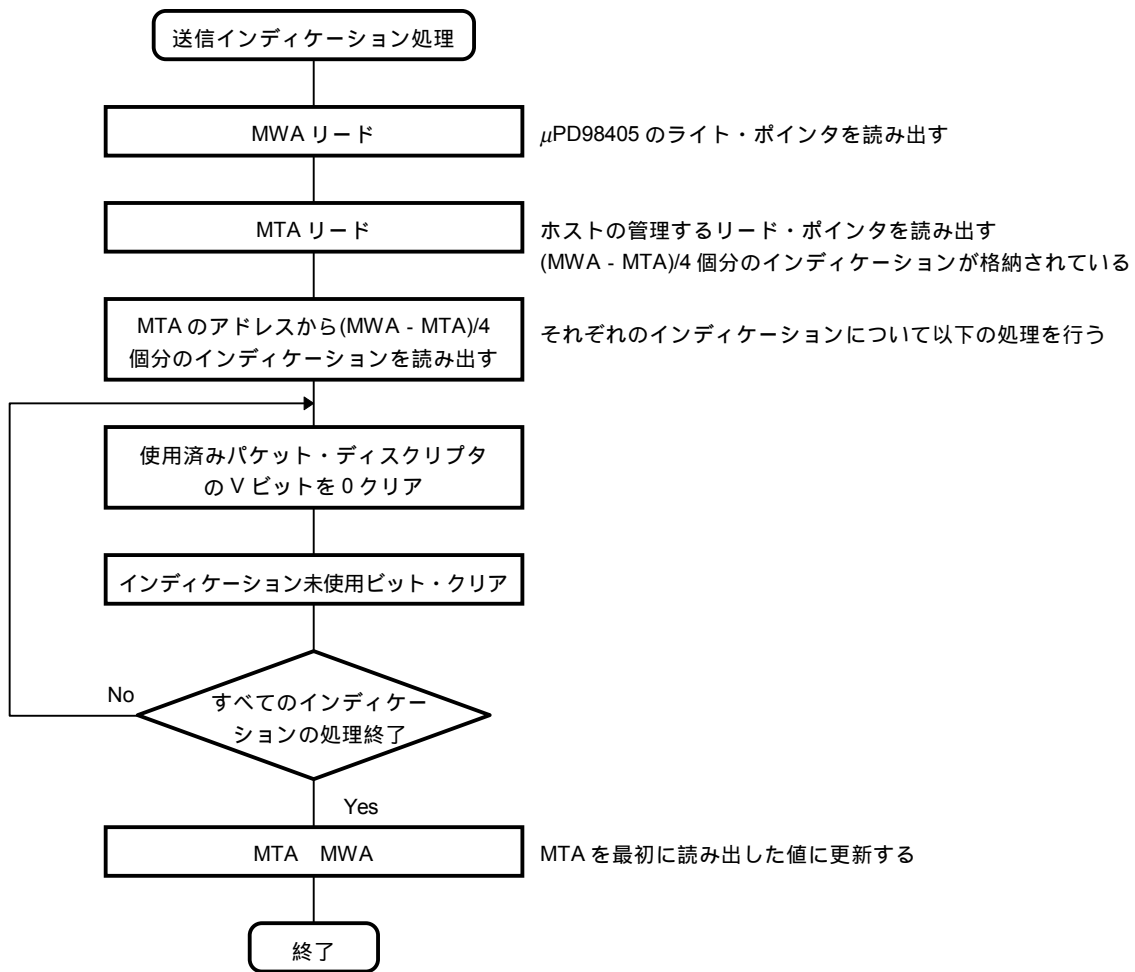
また送信中に Deactive_Channel コマンドを受けてコマンドの処理を終えたときも送信インディケーションは発行されます。この場合、IM ビットが 1 のときも送信インディケーションの発行は行われます。

3.7.2 送信インディケーションの処理

ホストから見た場合、送信インディケーションの報告はメールボックス更新割り込みという形で通知されます。メールボックスにインディケーションが格納されると、GSR レジスタの該当する MM ビットが "1" にセットされ、対応する IMR レジスタのビットがイネーブルになっていれば割り込みが発生し、ホストへ通知されます。つまり送信インディケーション処理とは、送信用メールボックスの更新処理とほぼ同義であるといえます。

GSR レジスタの MM2 または MM3 のビットがセット (送信用メールボックス更新割り込みが発生した) され、送信インディケーションがメールボックスに格納されたときの処理フローを図 3-5 に示します。

図 3-5 送信インディケーション処理フロー



1. メールボックスに対応する MWA (μ PD98405 のライト・ポインタ) と MTA (ホストのリード・ポインタ) の値を読みます。
2. 送信インディケーションは、4 バイトの大きさであるため、(MWA - MTA)/4 個のインディケーションが格納されていることとなります。MWA が MTA より小さいときは、MWA がメールボックスの最後に達して、スタートに戻っているため MWA に MBA (メールボックス最終アドレスの次のアドレス) をたして計算してください。ソフトウェアの処理が間に合わず、1 度の割り込みで複数のインディケーションが格納されていることがよくあります。すべてのインディケーションを読んでください。
3. インディケーションの PACKET QUEUE POINTER を利用して使用したパケット・ディスクリプタの V ビットを 0 クリアします。必ず必要な作業ではありませんが、使用済みとなったという意味で V ビットを 0 にしておくとパケット・ディスクリプタの再利用のとき誤動作を避けることができます。
4. 処理したインディケーションの未使用ビット (ビット 31) をクリアします。
5. すべてのインディケーションを処理したら、先に進みます。処理していないときは、3 から同様の処理を行います。
6. MTA を最初に読んだ MWA の値に更新します。

3.8 送信チャネル・クローズ

送信チャネルをクローズするときのフロー・チャートを図 3-6に示します。

3.8.1 アイドル状態の送信 VC のクローズ

送信 VC をクローズする場合は Close_Channel コマンドを発行します。ホストは送信チャネルをクローズするとき、送信 VC の状態を意識せずに Close_Channel コマンドを発行することができます。

コマンド発行終了後、Close_Channel インディケーションを読み出し、クローズしようとした送信 VC の VC ナンバが格納されていればクローズ完了となります。

ただし、Close_Channel コマンドを発行しても Close_Channel インディケーションでクローズ失敗する場合があります。これはまだ送信 VC が送信中（アクティブ状態）であることを示しています。クローズ失敗のインディケーションを受けた場合、ホストは Close_Channel コマンドを発行し続ける必要があります。

3.8.2 ABR モード送信 VC のクローズ

ABR サービスを使用しているときは必ず送受信 VC の両方を利用しています。そのため、ホストが ABR チャネルをクローズするときは順番があります。

(1) 受信 VC テーブル内の RE ビットをリセット

ABR チャネルをクローズするときは最初に受信 VC テーブル内の RE ビットを"0"にセットしてください。

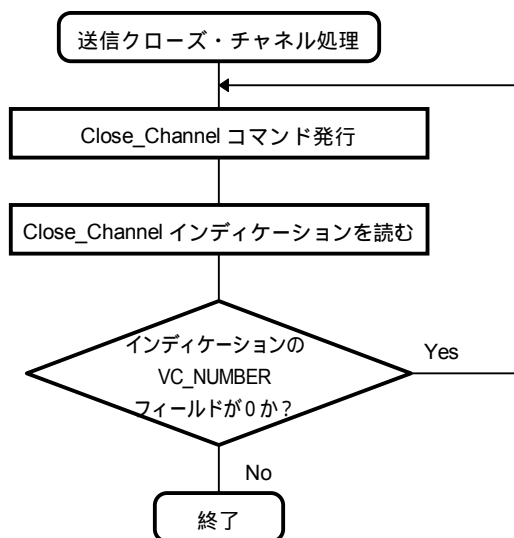
(2) 送信 VC のクローズ

ABR チャネルのクローズは送信 VC を先にクローズしてください。クローズは VBR 用 VC と同じです。

(3) 受信 VC のクローズ

受信 VC のクローズは必ず送信 VC をクローズしたあとで行ってください。クローズは VBR 用 VC と同じです。

図 3-6 送信クローズ・チャンネル処理のフロー



1. Close_Channel コマンドを発行します。
2. μ PD98405 からの Close_Channel インディケーションを読み出します。
3. 読み出した Close_Channel インディケーションの VC_Number フィールドが"0"か確認をします。"0"ならば、1 からの処理を行います。VC_Number フィールドにクローズするチャンネルの VC ナンバが格納されていれば送信クローズ・チャンネル処理は終了です。

注意 Close_Channel インディケーションの VC_Number フィールドの"0"はコマンドが拒否された（実行されなかった）ことを示します。その場合、3 の処理のようにチャンネルがクローズされるまで Close_Channel コマンドを再度発行してください。

備考 μ PD98401A の場合、送信 VC をクローズするときは送信が行われていない（アクティブになっていない）かを確認して行います。アクティブかどうかは VC テーブルの WORD 15 の A ビットを参照します。このビットが 0 のとき送信 VC はアイドル状態であり、クローズすることができます。 μ PD98401A では Close_Channel コマンド発行前に、必ず Deactivate_Channel コマンドを発行しなければなりません。この状態で Close_Channel コマンドを発行します。コマンド発行終了後、Close_Channel インディケーションを読み出し、クローズしようとした送信 VC の VC ナンバが格納されていればクローズ完了となります。 μ PD98405 の場合、A ビットのチェックも Deactivate_Channel コマンドの発行も必要ありません。どのような状態でも Close_Channel コマンドを発行できます。この場合、送信中でもクローズ失敗のインディケーションが返るだけです。

つまり、送信 VC がアクティブ状態のとき Close_Channel コマンドを発行しても失敗することになります。どうしてもクローズしたい場合、送信が終了するまで待つか、Deactivate_Channel コマンドを発行して強制的に送信中のチャンネルをアイドル状態に戻す必要があります。Deactivate_Channel コマンドを受けるとその時点で送信を中止し、内部送信 FIFOに残っているセルを送信後、ユーザ・アポート最終セルを送信します。その後、送信 VC をアイドル状態へ遷移させます。

第 4 章 AAL-5 受信処理

この章では、AAL-5 セルの受信処理について説明します。

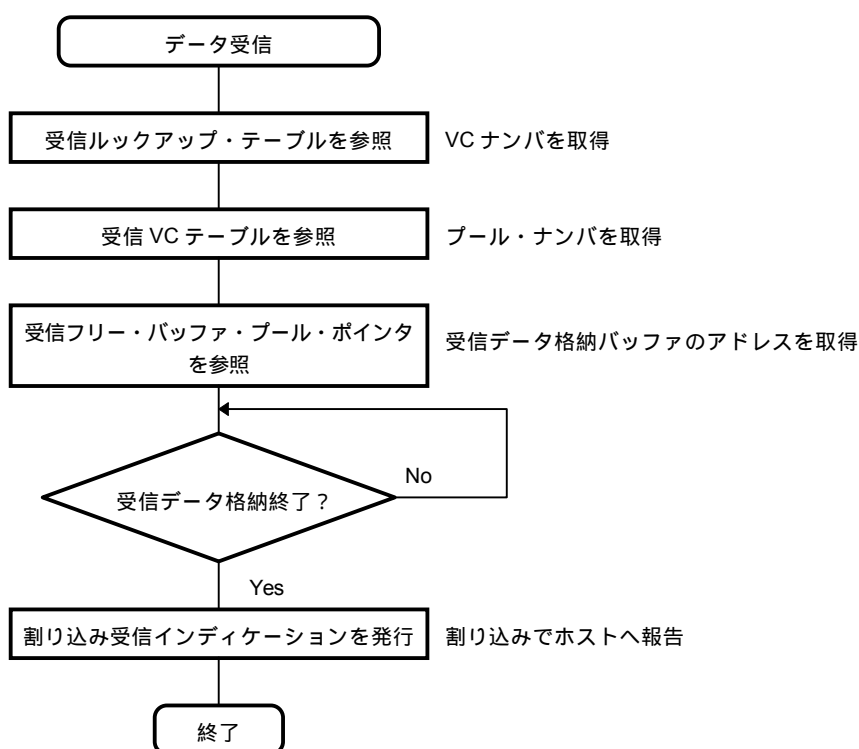
4.1 受信動作概要

ここでは、 μ PD98405 が行う AAL-5 受信処理について説明します。

ソフトウェア・サイドからみて、 μ PD98405 が受信をどのように行うかを、図 4-1にその動作を示します。

ホストはこれらの設定をデータ受信前にすべて終えておかなければなりません。

図 4-1 ソフトウェアからみた受信時の μ PD98405 の動き



1. 着信した受信データの VPI/VCI フィールドから計算して受信ルックアップ・テーブルを参照し、受信 VC ナンバを取得します。詳細は、**4.5 受信ルックアップ・テーブルの設定**を参照してください。
2. 受信 VC ナンバからアドレスを計算（4 ビット左シフトした値）し受信 VC テーブル内のプール・ナンバを取得します。詳細は、**4.7 受信 VC テーブルの設定**を参照してください。
3. プール・ナンバからプールに設定してある受信フリー・バッファ・プール・ディスクリプタを参照し、受信データを格納するアドレス（システム・メモリ）を取得します。詳細は、**4.4 受信バッファ・プール・ポインタ領域のプール・ディスクリプタの設定**を参照してください。
4. 取得したアドレスを先頭として受信データを格納していきます。
5. 受信データを格納し終わったら受信インディケーション発行、メールボックスへ書き込みます。詳細は、**4.8.2 受**

信インディケーションの処理を参照してください。

6. ホストはメールボックス更新割り込みで受信の終了を通知されます。
7. データ受信完了です。

4.2 AAL-5 受信処理設定の概要

受信の場合、データを受信するには順序だてて設定を行う必要があります。

受信を可能にするためには、受信ルックアップ・テーブルの ENBL ビットを 1 にします。これにより μ PD98405 は受信データを格納可能となります。したがってこのビットを立てる前に、受信に関する設定をすべて済ませておく必要があります。

設定の順番は図 4-2 に示したとおりにする必要は特にありませんが、各設定がそれぞれ関わってきますので、できれば順番に行ってください。しかし、基本的には受信ルックアップ・テーブルの ENBL ビットを 1 にするまでにすべてが終了していれば差し支えありません。その順番となる理由を、次に説明します。

受信プールをシステム・メモリへ確保します。

受信プールとはバッチ、フリー・バッファを意味します。このバッチ内のバッファ・アドレス、サイズ領域とリンク・ポインタに必要な記述を行います。ここでの設定は受信プール内で閉じていますので、最初に行うことになります。

受信フリー・バッファ・プール・ポインタ（コントロール・メモリ内の PMA ~ ALA の範囲）に使用する受信プールに対応した受信バッファ・プール・ディスクリプタを記述します。

この設定では、使用する受信プールの先頭アドレス、バッチ数、バッチ・サイズを記述しますので、受信プールの設定後に行うことになります。

受信チャンネル（VC）のオープンを行います。

受信に関する詳細な設定をこのチャンネルに設定します。ここで取得したチャンネルの先頭アドレスから 16 ワードを VC テーブルと呼びます。この VC テーブルの VC ナンバをルックアップ・テーブルに記述すれば受信用の VC として認識されます。したがって、受信ルックアップ・テーブル設定前に受信 VC は確保されていなければなりません。

受信テーブルにはプール・ナンバを記述します。したがって受信チャンネルのオープンとテーブルの設定は受信プール、受信バッファ・プール・ディスクリプタ設定後に行うことになります。

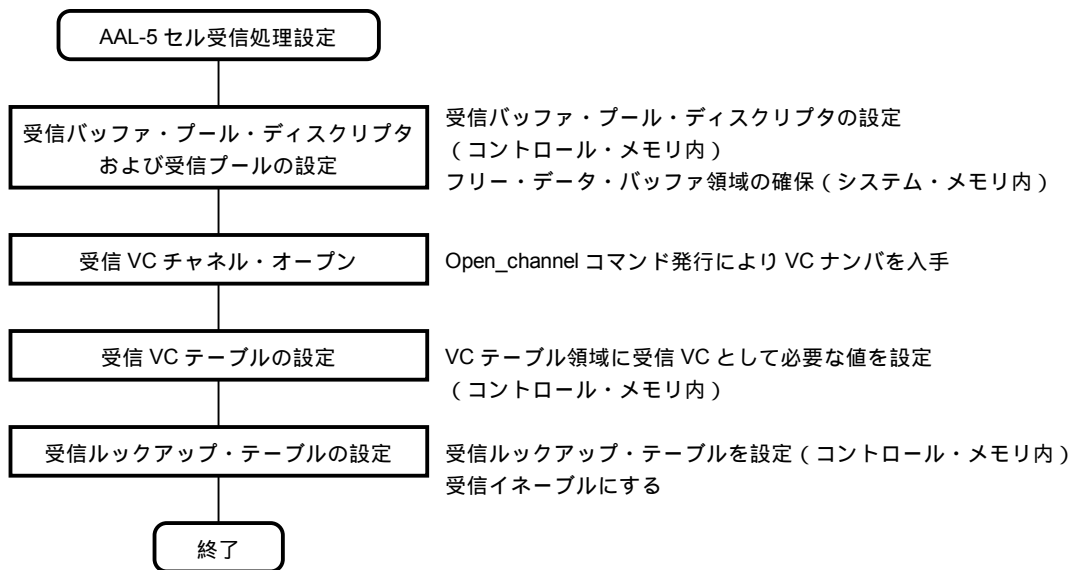
受信ルックアップ・テーブルの設定を行います。

VRR レジスタに設定した値と受信する VPI/VCi 値からマッピングを行い、ルックアップ・テーブル・アドレスを割り出します。そのアドレスに受信ルックアップ・エントリを記述します。この受信ルックアップ・エントリには受信 VC ナンバと ENBL ビットが存在します。使用する受信 VC を記述し、ENBL ビットを 1 にして受信準備は終了です。

以上のことから次のことを守ってください。

- ・ 受信を行う場合は、初期化時に必ず VRR レジスタの設定を行い、利用するプールを考慮して受信フリー・バッファ・プール・ポインタの領域をコントロール・メモリへ確保してください。
- ・ 受信プールと受信バッファ・プール・ディスクリプタの設定は、VC のオープン前に行ってください。
- ・ 受信 VC テーブルの設定後に受信ルックアップ・テーブルの設定を行ってください。

図 4-2 受信処理設定のフロー



1. コントロール・メモリに受信バッファ・プール・ディスクリプタの設定をします。受信バッファ・ディスクリプタで設定したプール・スタート・アドレスを先頭アドレスとして受信データの入る領域をシステム・メモリに確保します。
2. Open_Channel コマンドを発行し、VC ナンバを μ PD98405 から入手します。
3. Open_Channel コマンドで入手した VC ナンバをもとに受信 VC テーブルの設定を行います。
4. 受信 VC テーブルにリンクするように受信ルックアップ・テーブルの設定をします。
5. 受信ルックアップ・テーブルの ENBL をイネーブルにします。これによりデータ受信待ち状態となります。

4.3 受信プールの設定

受信プールは受信データを格納する受信バッファのリンク構造体で、32 個のプールを配置することができます。ホストは受信動作を開始する前にプールをシステム・メモリ上へ配置しておかなければなりません。

バッチはシステム・メモリ上で必ず 32 ビット境界に配置されなければなりません。フリー・バッファはバイト境界から配置することができます。

受信プールはバッチとフリー・バッファで構成され、バッチは 2 ワードのバッファ・アドレス、サイズと 1 ワードのバッチ・リンク・ポインタで構成されています。

備考 μ PD98401A では、バッチがバッファ・アドレスの 1 ワード構成でした。 μ PD98405 からバッファ・アドレス、サイズの領域にフリー・バッファのサイズを記述するようになり、バッファ・サイズを可変にとることができます。 μ PD98401A では、同じプール内のフリー・バッファ・サイズはすべて同じでなければなりませんでした。 μ PD98405 のプール・ディスクリプタのフォーマットも μ PD98401A とは異なります。

バッチは 1-255 のバッファ・アドレス, サイズを格納します。これはフリー・バッファのポインタとして機能します。また最後尾にバッチ・リンク・ポインタで他のバッチへリンクを行うことができます。

受信したデータを格納するため, 受信 VC はバッチから 1 つ, または複数のバッファを使用しますが, 受信データの大きさによっては 1 つのバッチのバッファにデータを格納することができない場合があります。そのようなケース (パケットの長さがバッチの境界を越えている場合) では複数のバッチを用意し, リンクすることでバッチをまたがった受信データを格納します。

複数バッチを用意する場合, 各バッチに束ねられるフリー・バッファの数 (バッチ・サイズ) は等しくなければならず, 1 バッチに 1 バッチ・リンク・ポインタが存在しなければなりません。

実際に受信データが格納されるのはフリー・バッファと呼ばれる領域です。フリー・バッファのサイズとアドレスはバッチのバッファ・アドレス, サイズに設定されます。フリー・バッファ・サイズは 1-64 K バイトの範囲であれば, すべて異なってもかまいません。

また, チェーンした最後のリンク・ポインタは任意のアドレスでかまいませんが, システム・メモリ運用上, 他の領域の確実な保護のため先頭バッチの開始アドレスかチェーン内にあるいずれかのバッチ開始アドレスを指すように設定しておくといでしょう。

AAL-5 受信の場合, μ PD98405 は 1 パケット受信で最低 1 バッチを消費します。図 4-3 の場合, 1000H のパケットを受信した場合, バッチ 0 の先頭フリー・バッファ 1 つにデータが格納されます。次のパケット受信時にはバッチ 1 の先頭フリー・バッファから受信データが格納されます。つまりフリー・バッファを大きく確保できない場合や, パケット長が大きく変化する受信を行う場合などは, バッチ・サイズ (バッチ内のフリー・バッファの数) を大きくする価値があるということになります。

図 4-3 受信プール0の構造例

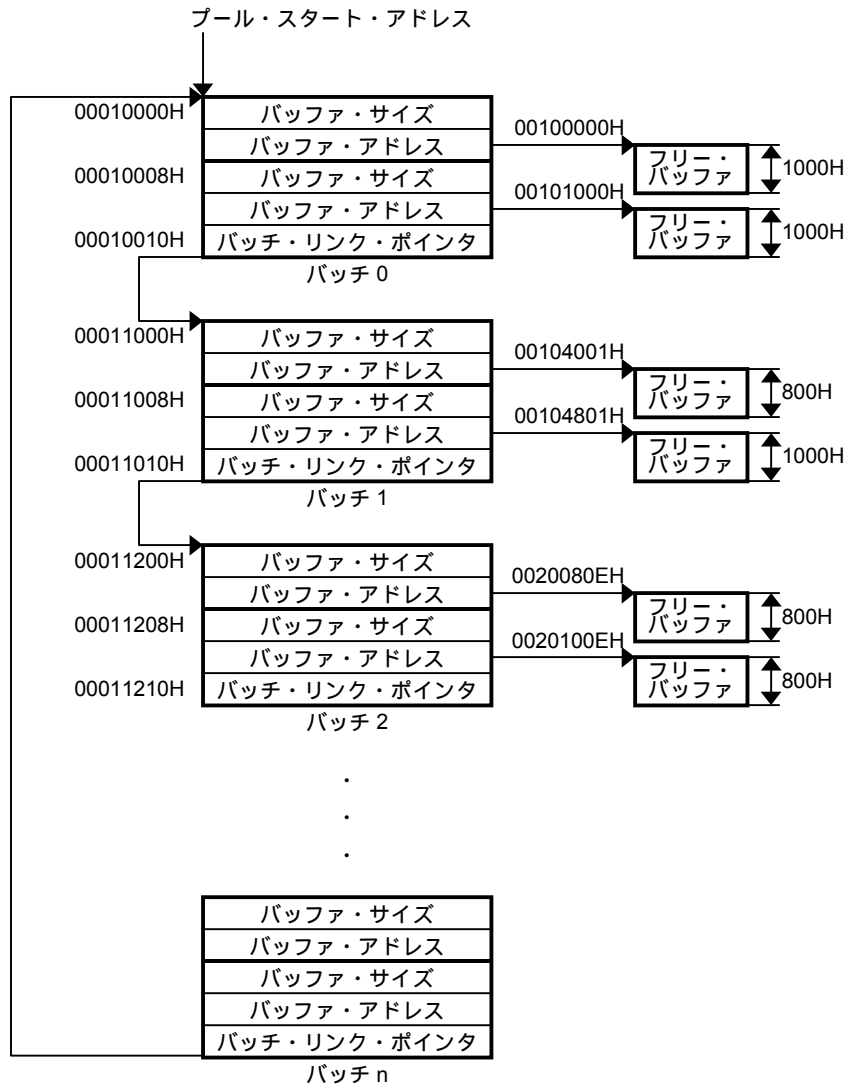


表 4-1 受信バッチの設定例

| | アドレス (16 進) | 設定値 (16 進) | 備 考 |
|---------------------|-------------|-------------|--------------------|
| バッチ 0 | | | |
| Free Buffer Size | 0001 0000 H | 1000 H | フリー・バッファ 1 のサイズ |
| Free Buffer Address | 0001 0004 H | 0010 0000 H | フリー・バッファ 1 の先頭アドレス |
| Free Buffer Size | 0001 0008 H | 1000 H | フリー・バッファ 2 のサイズ |
| Free Buffer Address | 0001 000C H | 0010 1000 H | フリー・バッファ 2 の先頭アドレス |
| Next Batch Address | 0001 0010 H | 0001 1000 H | バッチ 1 の先頭アドレス |
| バッチ 1 | | | |
| Free Buffer Size | 0001 1000 H | 800 H | フリー・バッファ 1 のサイズ |
| Free Buffer Address | 0001 1004 H | 0010 4001 H | フリー・バッファ 1 の先頭アドレス |
| Free Buffer Size | 0001 1008 H | 1000 H | フリー・バッファ 2 のサイズ |
| Free Buffer Address | 0001 100C H | 0010 4801 H | フリー・バッファ 2 の先頭アドレス |
| Next Batch Address | 0001 1010 H | 0001 1200 H | バッチ 2 の先頭アドレス |
| バッチ 2 | | | |
| Free Buffer Size | 0001 1200 H | 800 H | フリー・バッファ 1 のサイズ |
| Free Buffer Address | 0001 1204 H | 0020 080E H | フリー・バッファ 1 の先頭アドレス |
| Free Buffer Size | 0001 1208 H | 800 H | フリー・バッファ 2 のサイズ |
| Free Buffer Address | 0001 120C H | 0020 100E H | フリー・バッファ 2 の先頭アドレス |
| Next Batch Address | 0001 1210 H | xxxx xxxx H | 次のバッチの先頭アドレス |

備考 システム・メモリは、バイト・アドレスで表しています。

4.4 受信バッファ・プール・ポインタ領域のプール・ディスクリプタの設定

受信プールのスタート・アドレスやバッチ・サイズなど受信プールの構成を決定するために、初期設定で設定された受信プール・コントロール・メモリ・スタート・アドレス (PMA) レジスタで示されるアドレス (コントロール・メモリ) 領域にプール・ディスクリプタの設定を行います。

プール・ナンバ"0"を設定する場合、受信フリー・バッファ・プール・ポインタ領域の先頭アドレスから 2 ワード分の領域にプール・ディスクリプタ 0 を配置します。プール・ディスクリプタは、受信フリー・バッファ・プール・ポインタの若い番地 (PMA) から順に (プール 0, プール 1, プール 2, ...) 確保されています。

したがって受信プールを若い番号順に使用する場合、すべてのプールを利用しなければ受信フリー・バッファ・プール・ポインタ領域を小さくすることができます。

備考 μ PD98405 では、プール・ディスクリプタのフォーマットが変更されました。バッファ・サイズは 64×2^n という指定でしたが、 μ PD98405 ではこのフィールドは 0 となります。バッファ・サイズはバッチ内のバッファ・アドレス、サイズ (FREE BUFFER SIZE) に記述します。

PMA = 2000H, プール 32 を設定する場合のプール・ディスクリプタの構成を図 4-4に示します。

図 4-4 受信フリー・バッファ・プール・ポインタの構成

ワード・アドレス



表 4-2 受信フリー・バッファ・プール・ディスクリプタ 0 の設定例

| アドレス | 設定値 | 備考 |
|-------------------|-------------|--|
| WORD 0 (2000H) | 1002 0040H | 警告レベル：4 (残りバッチ数) 1つのバッチのバッファ数：2 1つのプールのバッチ数：64 |
| WORD 1 (2001H) | 0001 0000 H | プール 0 のスタート・アドレス |

WORD 0 の Alert Level フィールドはプールに残っているバッチの数が 4 個より下になると、μPD98405 がホストに割り込みを行うように設定をしています。1つのプールのバッチ数は設定以後、μPD98405 が管理します。

WORD 1 は、受信プール 0 のスタート・アドレスを格納します。設定以後はμPD98405 が管理します。

4.5 受信ルックアップ・テーブルの設定

VPI/VCI 値と初期設定で設定した VPI/VCI リダクション・レジスタ (VRR) により合成して得られる受信ルックアップ・テーブルのアドレスに VC ナンバを書き込みます。

受信パケット (セル) の VPI/VCI は VRR レジスタの値に基づき、受信ルックアップ・テーブル・アドレスに変換され、そのアドレスに設定された VC ナンバを参照して VC を識別します。

VRR レジスタの "MASK" フィールドや "SHIFT" フィールドの設定を考慮にいれないとして、わかりやすく説明すれば、 μ PD98405 は VPI = 0 / VCI = 10 のパケットを受信した場合、受信ルックアップ・テーブル領域の先頭アドレス (WORD 5) の上位 16 ビット、VPI = 0 / VCI = 11 のパケット受信した場合、受信ルックアップ・テーブル領域の先頭アドレス (WORD 5) の下位 16 ビットに記述された VC ナンバを参照し、受信処理を行います。

ここでは VRR レジスタの "MASK" フィールドの値が重要な意味を持ちます。"SHIFT" フィールドの値で圧縮された VPI/VCI 値はさらに "MASK" されて受信ルックアップ・テーブル・アドレスになりますが、"MASK" が 10 (B) の値に設定されていると、受信できる VPI/VCI は 0/2 と 0/3 の 2 つだけということになります。上位 3 ビット以上が 0 のセル以外は受信されません。

注意 "MASK" を 0 としても VPI/VCI = 0/0 はアンアサインド・セルとして破棄されます。

また、VRR レジスタの "SHIFT" フィールドの設定値で圧縮された VCI の上位ビットはすべて 0 として解釈されます。下の例でいえば、VCI は 11 ビットに圧縮されています。この場合、VCI は 12 ビット以上がすべて 0 でないと受信されません。

次に、具体的な例をあげて説明します。

VPI = 4, VCI = 512 を受信する場合で、VRR = 000503FFFH (5 ビット・シフト, 14 ビット・マスク) が VRR レジスタに設定されているとします。受信 VC ナンバ = 000 0010 0000 1101B (20DH) の場合で、受信ルックアップ・テーブルを設定するとします。

(1) VPI / VCI 値

VPI = 4, VCI = 512 を設定する

| VPI (8 ビット) | | VCI (16 ビット) | | | |
|-------------|------|--------------|------|------|------|
| 0000 | 0100 | 0000 | 0010 | 0000 | 0000 |
| 23 | 16 | 15 | | | 0 |

(2) VPI を 5 ビット右シフト (VCI フィールドを上書きする)

これにより VPI は 5 ビット, VCI は 11 ビットより上位ビットが 0 以外受信されません。

| VPI (5 ビット) | | VCI (11 ビット) | | |
|-------------|------|--------------|------|------|
| 0 | 0100 | 010 | 0000 | 0000 |
| 15 | 11 | 10 | | 0 |

(3) 14 ビット (3FFFH) でマスク (VPI フィールドの上位 2 ビットがマスクされる)

これにより VPI は 3 ビットより上位ビットが 0 以外受信されません。

| VPI (3 ビット) | | VCI (11 ビット) | | |
|-------------|----|--------------|------|------|
| 100 | | 010 | 0000 | 0000 |
| 13 | 11 | 10 | | 0 |

(4) ルックアップ・テーブル・アドレスに VC ナンバを書き込む

合成して得られたルックアップ・テーブルの LSB は、設定値が入る領域を示します。つまり、"0"が上位 16 ビット、"1"が下位 16 ビットに入ります。そして LSB を除いた 15 ビットがルックアップ・テーブル・アドレスとなります。合成して得られた値の LSB が"0"なので、上位 16 ビットに VC ナンバを格納します。格納は、Indirect_Access コマンドのバイト・イネーブル・ビット (B3, B2) を選択して (下位 16 ビット領域の場合は B1, B0) 行います。

VC ナンバ = 020DH, ENBL ビット = 1 で、次のようになります。

| アドレス | 設定値 |
|-------|------------|
| 2200H | 820D XXXXH |

注意 ルックアップ・テーブル・アドレスに、ENBL ビット = 1, VC_Number フィールド = VC ナンバを同時に格納することにより、アクティブになります。

備考 μ PD98405 と μ PD98401A では、VRR レジスタによる VPI/VCI の受信が異なります。

μ PD98401A の場合、上記の例でいうと VPI を 5 ビット右シフト (VCI フィールドを上書き) したうえで 14 ビット (3FFFH) でマスク (VPI フィールドの上位 2 ビットがマスク) したとしても、VPI/VCI の上位ビットが 0 でなくとも受信されてしまいます。たとえば VPI = 4, VCI = 512 と VPI = 20, VCI = 57856 は同じものとみなされ、同一の VC チャネルで受信処理されてしまい、受信側のホストでは区別がつかなくなります。

μ PD98401A の場合、極端に言えばマスクを 0 にしてしまえばすべての VPI/VCI (VPI/VCI = 0/0 はアンアサイン・セルとして破棄されます) を 1 つの VC チャネルで受信処理できることとなります。

しかし、 μ PD98405 はマスクで上位を 0 が設定され、かつシフトで有効としたビット幅より上位 VPI/VCI はそのビットが 0 のとき以外は受信されません。

4.6 受信チャネル・オープン

受信 VC をオープンするのは、送信 VC のオープンと同様に、ホストから Open_Channel コマンドを発行します。Open_Channel インディケーションとして VC ナンバを入手します。詳細は、3.3 送信チャネル・オープンと同じですので、そちらを参照してください。

受信オープン時に TOS が 20D0H を指しているとき、VC NUMBER = 10 0000 1101B (20DH) 15 ビットが得られます。

4.6.1 VBR , UBR の場合

VBR , UBR 用として VC をオープンするのに特別注意する点はありません。4.6で説明したとおりに VC をオープンしてください。

4.6.2 ABR の場合

ABR モードで利用する場合は必ず、送受信対で VC をオープンする必要があります。受信用 VC のみオープンしないでください。これは受信だけ行う場合でも、受信時にバックワード RM セルを返送しなければならないためです。

4.7 受信 VC テーブルの設定

受信 VC テーブルはコントロール・メモリで管理され、VC ごとに 16 ワードずつ使用します。受信オープン・チャンネルで得られた VC ナンバを 4 ビット左シフトしたアドレスに受信 VC テーブルの設定をします。

4.7.1 VBR , UBR の場合

ここでは VBR 送信用の VC テーブルのパラメータ設定の例を示します。

VBR , UBR の受信テーブルにホストが初期値を設定するものを次に示します。

- ・ MB (必須)
- ・ SHAPER NO (必須)
- ・ UINFO/LECID
- ・ VPI/VCI (必須)
- ・ T1D
- ・ EIS
- ・ MAX. NUMBER OF SEGMENTS (必須)
- ・ CIM
- ・ MBL
- ・ MAC
- ・ A3/4
- ・ OD
- ・ A/R (必須)
- ・ RLI
- ・ DAF
- ・ LFE
- ・ LOCAL LECID

必須と記述のあるもの以外、すべてを設定する必要はありません。

VC ナンバ = 000 0100 0000 1101B の場合

VC 先頭アドレス = 20D0H

表 4-3 受信 VC テーブル (VBR, UBR 利用時) の設定例

| アドレス | 設定値 | 備考 |
|-------------------|-------------|------------------------------------|
| WORD 0 (20D0H) | 00000000H | ・ メールボックス 0 ・ プール 0 |
| WORD 1 | 00000556H | 1366 セル (64 K バイト) 受信可能 |
| WORD 2 | 00000000H | 0 に初期化 |
| WORD 3 | 00000000H | 0 に初期化 |
| WORD 4 | 00000000H | 0 に初期化 |
| WORD 5 | 00000000H | 0 に初期化 |
| WORD 6 | 00000000H | 0 に初期化 |
| WORD 7 | 00000000H | T1 タイマ・イネーブル |
| WORD 8 | 00000000H | 0 に初期化 |
| WORD 9 | 00000000H | 0 に初期化 |
| WORD 10 | 00000000H | 0 に初期化 |
| WORD 11 | 00000000H | 0 に初期化 |
| WORD 12 | 00000000H | 0 に初期化 |
| WORD 13 | 00000000H | 0 に初期化 |
| WORD 14 | 00300000H | ・ OAM セル受信不可 ・ AAL-5 セル受信 |
| WORD 15 | Don't touch | VC オープン後、一切変更しない (μPD98405 が管理します) |

備考 1. WORD 2, 3, 4, 5, 6, 8, 9, 10, 11 は 0 に初期化してください。

- WORD 0 は、メールボックスとプール・ナンバを選択します。UINFO フィールドに設定する値は特に限定はありません。
- WORD 1 では、セルのタイプ、最大セグメント数を選択します (1 セグメント = 48 バイト)。ここでは AAL-5 の上限、64 K バイトが受信可能です。
- WORD 7 の T1 タイマは通常イネーブルにします。
- WORD 14 は OAM セルを廃棄し、AAL-5 セルを受信するとしています。
- WORD 15 は、リンク・ポインタが設定されているので、初期化をしないでください。

4.7.2 ABR の場合

ABR モードでは送受信双方の VC チャンネルがオープンされ、その両テーブルに値を設定しなければなりません。ここでは例として ABR 用の受信テーブルに設定する値と、そのときの注意点を説明します。

ABR の受信テーブルにホストが初期値を設定するものを次に示します。

- ・ MB (必須)
- ・ POOL NO (必須)
- ・ UINFO/LECID
- ・ VPI/VCI (必須)
- ・ T1D
- ・ RE (必須)^注

- Tx VC TABLE POINTER (必須)^注
- ECI^注
- ENI^注
- ER enb^注
- EER^注
- RIF0 (必須)^注
- RDF0 (必須)^注
- EIS
- MAX. NUMBER OF SEGMENTS (必須)
- CIM
- MBL
- MAC
- A3/4
- OD
- A/R (必須)
- RLI
- DAF
- LFE
- LOCAL LECID

注 ABR に関するもの

必須と記述のあるもの以外、すべてを設定する必要はありません。

ABR 送信用の VC テーブルのパラメータ設定の例を表 4-4 に示します。

- C ナンバ = 000 0100 0000 1101B の場合
- VC 先頭アドレス = 20D0H

表 4-4 受信 VC テーブル (ABR 利用時) の設定例

| アドレス | 設定値 | 備 考 |
|---------------------|-------------|---|
| WORD 0 (20D0H) | 00000000H | ・ メールボックス 0 ・ プール 0 |
| WORD 1 | 00000556H | 1366 セル (64 K バイト) 受信可能 |
| WORD 2 | 00000000H | 0 に初期化 |
| WORD 3 | 00000000H | 0 に初期化 |
| WORD 4 | 00000000H | 0 に初期化 |
| WORD 5 | 00000000H | 0 に初期化 |
| WORD 6 | 00000000H | 0 に初期化 |
| WORD 7 | 0000820CH | ・ T1 タイマ・イネーブル ・ RE ビット・イネーブル ・ 対応する ABR モードの送信 VC ナンバ (20CH) |
| WORD 8 | 00000000H | 0 に初期化 |
| WORD 9 | 00000000H | 0 に初期化 |
| WORD 10 | 00000000H | 0 に初期化 |
| WORD 11 | 00000000H | 0 に初期化 |
| WORD 12 | 00000000H | 0 に初期化 |
| WORD 13 | 00000064H | ・ RIF0 = 6 ・ RDF0 = 4 |
| WORD 14 | 10100000H | ・ ABR イネーブル ・ AAL-5 セル受信 |
| WORD 15 | Don't touch | VC オープン後, 一切変更しない (μ PD98405 が管理します) |

備考 1. WORD 2, 3, 4, 5, 6, 8, 9, 10, 11 は 0 に初期化してください。

- WORD 7 の RE ビットと Tx VC TABLE POINTER は必ず設定してください。上記の例は受信 VC ナンバが 20CH の場合です。
- WORD 14 の ABR ビットは必ず 1 に設定してください。AAL-5 受信とします。ABR ビットが 1 の場合, OD ビットの ON, OFF にかかわらず ABR 用の RM セルとして処理され, プールには格納されません。
- WORD 13 の RIF0 = 6 は RIF = 1/64, RDF0 = 4 は RDF = 1/16 の意味です。この値は必ず設定を行ってください。

4.8 受信データ処理

4.8.1 受信インディケーションの発行

μ PD98405 は、次の条件で受信インディケーションを指定された受信用メールボックスに書き込みます。

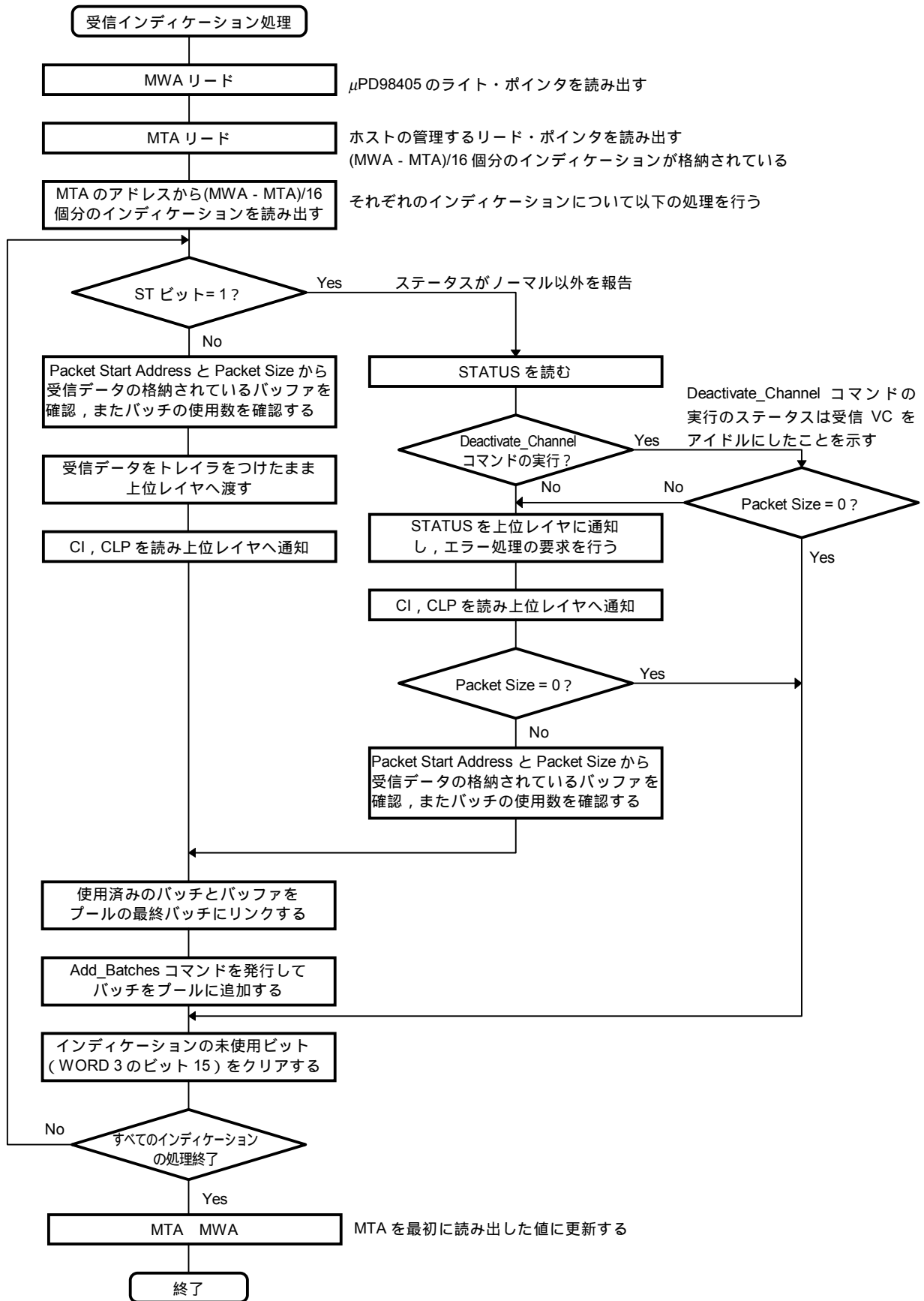
- ・1つの受信パケットのデータをすべてシステム・メモリに転送し、終了した
- ・エラーによって受信を中断した
- ・Deactive_Channel コマンドを受けてコマンドの処理を終えた
- ・アーリ・レシーブ・インタラプト機能によるアーリ・インディケーションを報告

4.8.2 受信インディケーションの処理

ホストから見た場合、受信割り込み、つまり受信インディケーションの報告はメールボックス更新割り込みという形で通知されます。メールボックスにインディケーションが格納されると、GSR レジスタの該当する MM ビットが"1"にセットされ、対応する IMR レジスタのビットがイネーブルになっていれば割り込みが発生し、ホストへ通知されます。

GSR レジスタの MM0 または MM1 のビットがセット（受信用メールボックス更新割り込みが発生した）され、受信インディケーションがメールボックスに格納されたときの処理フローを図 4-5に示します。

図 4-5 受信インディケーションの処理



1. 受信メールボックスに対応する MWA (μ PD98401 のライト・ポインタ) と MTA (ホストのリード・ポインタ) の値を読みます。
2. 受信インディケーションは、16 バイトの大きさを持っているので (MWA - MTA) / 16 個のインディケーションが格納されていることとなります。MWA が MTA より小さいときは、MWA がメールボックスの最後に達して、スタートに戻っているため MWA に MBA (メールボックス最終アドレスの次のアドレス) をたして計算してください。ソフトの処理が間に合わず、1 度の割り込みで複数のインディケーションが格納されていることがよくあります。すべてのインディケーションを読んでください。
3. 受信インディケーションの ST ビットを読み、ステータスがノーマルかどうかを判断します。
4. ステータスがノーマルである場合、(ST = 0) は、次のように処理します。

Packet Start Address フィールド, Packet Size フィールドから受信データの格納されているバッファとそのサイズを確認します。また、使用したバッチの数を確認します。

そして、受信データをトレイラをつけたまま上位レイヤに渡します (トレイラを取り外し、データだけを渡すこともできますが、ここではトレイラ付きで渡すこととします)。

CI ビット, CLP ビットを読み、その情報を上位レイヤに渡します。
5. ステータスがノーマルでない場合 (ST = 1) は、次のように処理します。

Status フィールドを読み、ステータスの内容を確認します。

ステータスが Deactivate_Channel コマンドによってチャンネルがインアクティブになったことを示しているとき (Status = 1000) は、Packet Size フィールドを確認します。そして、Packet Size = 0 でないときは、データ受信の途中で Deactivate_Channel コマンドによりチャンネルがインアクティブになってしまったことを示すので、エラー・ステータスとして以下の処理を行います。

Packet Size = 0 のときは、データ受信をしていないときにチャンネルがインアクティブになったことを示すだけで、特にエラーというわけではありません。ホストは、VC Number フィールドに格納されている VC が、インアクティブになったことを確認できます。8 以下の処理に進みます。

ステータスが、エラーを示している (Status = 00001-0111) ととき、または Deactivate_Channel コマンドによるチャンネルのインアクティブ (Status = 1000) だが Packet Size = 0 でないときは、エラー・ステータスを上位レイヤに通知します。

CI ビット, CLP ビットを読み、その情報を上位レイヤに渡します。

Packet Size = 0 なら受信バッチ、バッファは使用されていないので、処理する必要はありません。8 以下の処理へ進みます。Packet Size = 0 なら、受信バッチ、バッファが使用されているので、これをプールに戻すため次に進みます。

Packet Start Address フィールド, Packet Size フィールドから、使用したバッチ、バッファを確認します。
6. 使用したバッチとバッファをプールの最終バッチにリンクします (Add_Batches コマンドを発行する前に、リンクを張っておきます)。
7. そして、Batch Pointer フィールドに追加するバッチの先頭アドレス、Pool No. フィールドにバッチを追加するプール番号、Number of Batches フィールドに追加するバッチ数を記述して Add_Batches コマンドを発行します。
8. 処理したインディケーションの未使用ビット (word 3 のビット 15) をクリアします。
9. すべてのインディケーションを処理したら、先に進みます。処理していないときは、3 から同様の処理を行います。
10. MTA を最初に読んだ MWA の値に更新します。

備考 μ PD98405 と μ PD98401A の受信インディケーションはフォーマットが異なりますので、注意してください。特に、STATUS の値がノーマルでないかどうかを示すビットが ERR フィールドから ST フィールドに変更されています。処理済みかどうかを判断するのに利用する、必ず"1"をセットする WORD 3 のビット 31 もビット 15 に変更されています。これはチャンネル (VC ナンバまたは VPI/VCI 値として) が 1 ビット拡張されたためです。

4.8.3 Add_Batches コマンドによる受信プールの運用

AAL-5 パケットのデータ受信はバッチ単位に行われます。1 回の受信で最低 1 つのバッチが消費されます。受信プールのバッチは受信を行っていくうちに枯渇してしまいます。ホストは常に、受信プールの状況を把握し、受信プールへ新たなバッチを追加する必要があります。

受信フリー・バッファ・プール・ポインタのプール・ディスクリプタで ADDRESS にプールの最初のバッチの先頭アドレスを記述しますが、その後 μ PD98405 が次のバッチを示すポインタとして利用しています。また Remaining Number of Batches in the Pool フィールドは残りのバッチを示しています。

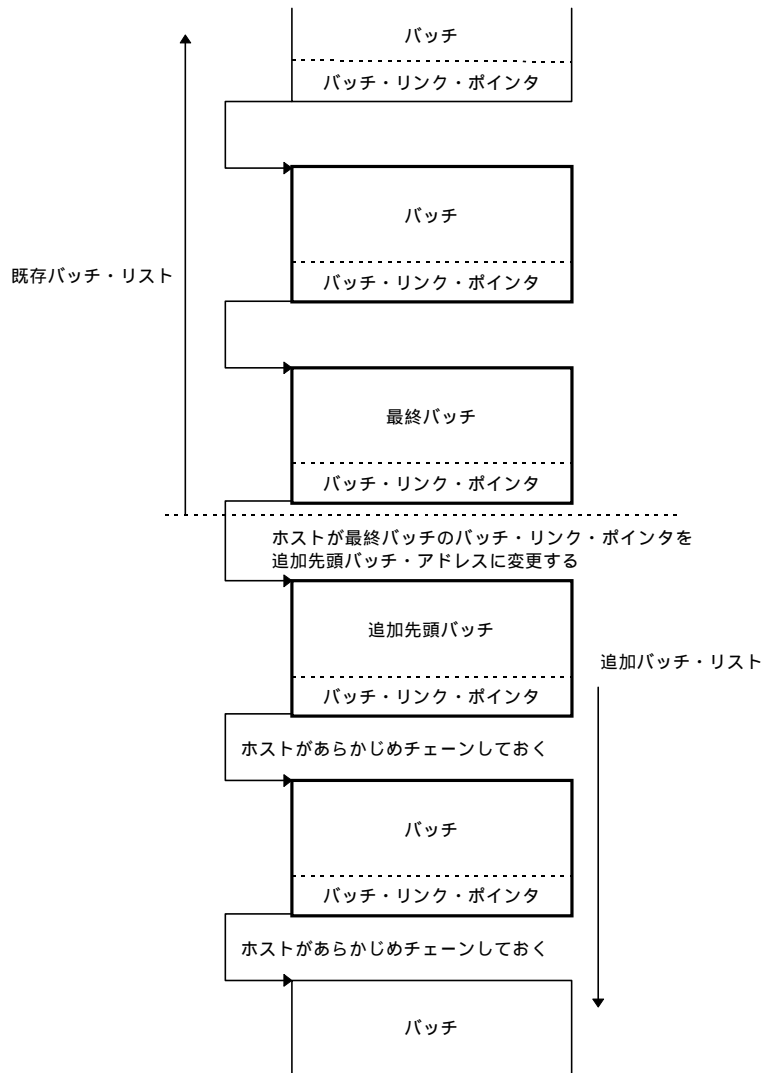
この 2 つを読み出すことで、バッチの個数とバッチ最終アドレスを把握し、受信プールの運用を行います。

(1) Add_Batches コマンドの発行

図 4-6 に Add_Batches コマンドを発行する前にホストが行うべき作業を示します。

Add_Batches コマンドを発行する前にホストは追加バッチ・リストを作成し、最終バッチのバッチ・リンク・ポインタを追加する先頭バッチのアドレスに書き換えます。その作業が終了したあと、Add_Batches コマンドを発行します。

図 4-6 Add_Batches コマンドの発行前のホストの作業



(2) 受信プールの運用

AAL-5 タイプの受信プールの場合、ホストはプール・ディスクリプタの ALERT LEVEL フィールドを設定することで、割り込みによりバッチが足りないことを知ることができます。詳細は、**図 9-2 受信バッファ警告処理**を参照してください。

また、受信インディケーションを処理するとき、その都度使用した分のバッチを Add_Batches コマンドの発行で補えば、バッチの枯渇を防ぐことができます。ただし、受信インディケーションの処理がデータ受信処理に追いついている場合にかぎります。

最後尾の受信バッチ・リンク・ポインタを先頭バッチの開始アドレスにリンクしてリング状になっている受信プールの場合、受信データを引き取ったあと、バッチを再利用できるため追加バッチ・リストを新たに構成する必要はありません。ただし、初期時のバッチでは足りないという場合を除きます。

受信データを引き取る前にバッチが枯渇してしまうなどの場合は、追加バッチ・リストが必要です。使用したバッチを再度、Add_Batches コマンドの発行で μ PD98405 が利用できるようにしてください。たとえば受信プールがリング状にリンク設定されている状態で、すべてのバッチを使い果たしてしまったという場合は、受信データを引き取ったあとに、バッチの総数、受信プールナンバとその先頭アドレスをパラメータにして Add_Batches コマンドを発行してください。

4.9 受信チャネル・クローズ

受信 VC をクローズする場合、アイドル状態にあるとき Close_Channel コマンドを発行します。

アクティブ状態をアイドル状態に遷移するためにはルックアップ・テーブル・エントリをディスエーブルし、NOP コマンドを 2 回発行してから、Deactivate_Channel コマンドを発行しなくてはなりません。

NOP コマンドを 2 回発行するのは、ルックアップ・テーブル・エントリをディスエーブルにしてから Deactivate_Channel コマンドを発行するまでに 72 クロック時間ウエイトを取る必要があるからです。

この状態で Close_Channel コマンドを発行します。コマンド発行終了後、Close_Channel インディケーションを読み出し、クローズしようとした受信 VC の VC ナンバが格納されていればクローズ完了となります。

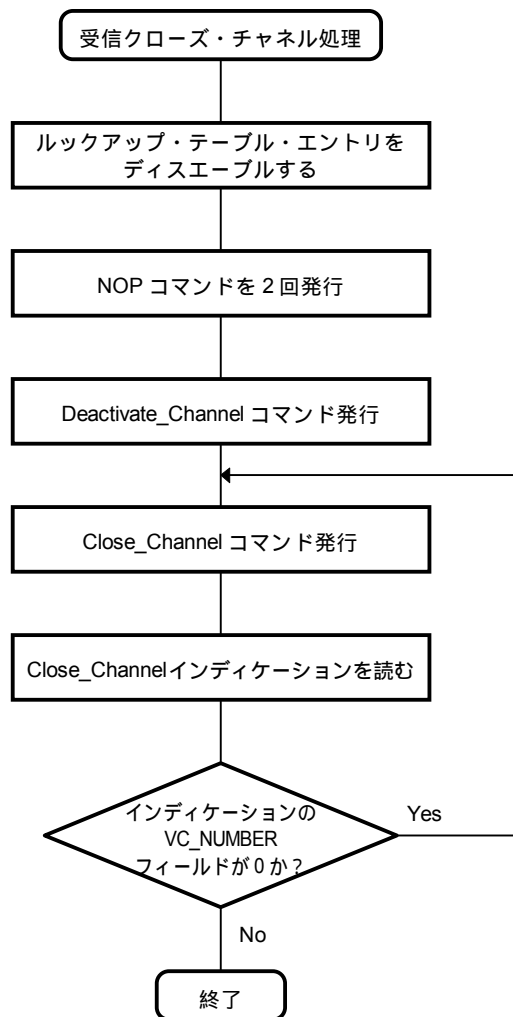
ただし、Close_Channel コマンドを発行しても Close_Channel インディケーションでクローズ失敗する場合があります。これは、チャネルはアイドル状態ですが、内部受信 FIFO に取り込んだセルがまだ処理されていないためです。クローズ失敗のインディケーションを受けた場合、ホストは Close_Channel コマンドを発行し続ける必要があります。

- 備考 1.** μ PD98405 は Deactivate_Channel コマンドを受け付け、Deactivate 完了の受信インディケーションを発行後は、必ず Close_Channel コマンドは成功し、VC はクローズされます。
- 2.** Deactivate_Channel コマンドは連続して発行できません。受信側において μ PD98405 は、VC を 1 つずつしか処理できません。したがって VC1 に Deactivate_Channel コマンドを発行したにもかかわらず、Close_Channel コマンドを発行せずに、VC2 へ Deactivate_Channel コマンドを発行すると、VC1 への Deactivate 処理は無効となります。

4.9.1 ABR モード受信 VC のクローズ

ABR を使用するときは必ず送受信 VC の両方を利用します。そのため、ホストが ABR チャネルをクローズするときは、図 4-7 に示す順番で行ってください。まず最初に受信 VC の RE ビットをリセットしてください。詳細は、3.8.2 ABR モード送信 VC のクローズを参照してください。

図 4-7 受信クローズ・チャンネル処理のフロー・チャート



1. 受信ルックアップ・テーブルの ENBL ビットをクリアにしてインアクティブにします。
2. NOP コマンドを 2 回発行して 72 クロック時間のウエイトを入れます。
3. Deactivate_Channel コマンドを発行します。
4. Close_Channel コマンドを発行します。
5. Close_Channel インディケーションを読み出します。
6. VC_Number フィールドが"0"か確認をします。"0"ならば、4 からの処理を行います。VC_Number フィールドにクローズするチャンネルの VC ナンバが格納されていれば受信クローズ・チャンネルの処理は終了です。

注意 Close_Channel インディケーションの VC_Number フィールドの"0"はコマンドが拒否された（実行されなかった）ことを示します。その場合、4 の処理のようにチャンネルがクローズされるまで Channel コマンドを再度発行してください。

第5章 非 AAL-5 セル送受信処理

この章では、非 AAL-5 セルの送受信処理について説明します。

5.1 非 AAL-5 セル送信処理

μ PD98405 は非 AAL-5 送信機能として OAM F5 セル送信と Raw セル送信の 2 つをサポートしています。

パケット・ディスクリプタの"AAL"ビットを 0 に設定するため、そのパケットに対して AAL-5 トレイラの演算、付加を行いません。Raw (非 AAL-5) セル送信は、AAL-5 セル送信と同じフローで行うことができます。パケット・ディスクリプタの設定を変更するだけで Raw セルを送信することができます。Raw セル送信が完了すると、AAL-5 同様に送信用メールアドレスに送信インディケーションを書き込みます。

表 5-1 に、パケット・ディスクリプタの設定例 (パケット・ディスクリプタの AAL, C10, PTI フィールド) を示します。

表 5-1 パケット・ディスクリプタの設定例

| | AAL | CRC-10 挿入時 | CRC-10 非挿入時 | PTI |
|-----------------------|---------|------------|-------------|--------------------|
| OAM F5 セル | AAL = 0 | C10 = 1 | C10 = 0 | PTI = 1XX (binary) |
| RAW セル (AAL3/4 セルを含む) | AAL = 0 | C10 = 1 | C10 = 0 | PTI = 0XX (binary) |

5.1.1 OAM F5 セル送信

ホストは、パケット・ディスクリプタの PTI フィールドに、OAM F5 セルのパターン (PTI = 1XX) を設定することで OAM F5 セルを送信します。この場合、1 つの OAM F5 セルにつき、1 パケット・ディスクリプタを設定します。

OAM F5 セルを送信する場合、設定は次のようになります。

1. パケット・ディスクリプタの PTI フィールドに、OAM F5 セルのパターン (PTI = 1XX) を設定します。
2. パケット・ディスクリプタの AAL ビットを必ず 0 に設定します。
3. 送信バッファは必ず 48 バイトの大きさにして、パケット・ディスクリプタの"SIZE"フィールドには 48 バイトを設定します。
4. 必ずシングルバッファ・モードで使用します (マルチバッファ・モードは使用できません)。

また、パケット・ディスクリプタの C10 ビットに 1 をセットすると CRC-10 演算挿入することができます。その場合 μ PD98405 は、OAM F5 セルのセグメント 48 バイトのうち 46 バイトと 6 ビットの CRC-10 演算を実行して、その結果を CRC-10 誤り検出符号としてセルの最後尾 10 ビットに上書き挿入します。つまりホストはセグメントの最後尾から 10 ビットを利用することができません。CRC-10 演算挿入機能をイネーブルにする場合、ホストはセグメントの最後尾から 10 ビットは上書きされるものとし、データ・バッファではあらかじめその部分にダミー・データ (オール 0 など) を配置しておく必要があります。

5.1.2 Raw セル送信

PTI フィールドにユーザ・データ・セルのコードを表す"0XX" (000-011) を設定することにより、ホストは、AAL-5 タイプ以外のパケットで、かつ OAM F5 セルでない非 AAL-5 パケットを送信します。このときデータ・バッファから送信セグメント 48 バイトずつリードし、セル化して PHY レイヤ・デバイスに送出することを繰り返す Raw セル送信となります。

AAL-5 タイプ以外のパケットで、かつ OAM F5 セルでない非 AAL-5 パケットを送信する場合、設定は次のとおりです。

1. PTI フィールドに、ユーザ・データ・セルのコードを表す"0XX" (000-011) を設定します。
2. "AAL"ビットを必ず 0 に設定します。
3. 1 パケットの送信バッファを必ず 48 バイトの整数倍 (0 以外) の大きさにする必要があります。したがって、パケット・ディスクリプタの SIZE フィールドには、48 バイトの整数倍を設定します。
4. 1 パケットの送信データは、65535 バイト長まで設定可能で、マルチバッファ・モードでデータ・バッファを利用することができます。マルチバッファ・モードの場合、マルチバッファで構成される 1 パケットの送信バッファの合計が 48 バイトの整数倍の大きさに設定しなければなりません。

また、48 バイトの整数倍以外の大きさの送信データを送信するときは、ホストがあらかじめダミー・データ (オール 0 など) を付加して 48 バイトの整数倍の大きさにする必要があります。

また、パケット・ディスクリプタの C10 ビットに 1 をセットすると CRC-10 演算挿入することができます。その場合、μPD98405 はシステム・メモリのデータ・バッファからリードするセグメント 48 バイトごとの、46 バイトと 6 ビットの部分に CRC-10 演算を実行し、結果を誤り検出符号として、セルの最後尾 10 ビットに上書き挿入します。ホストは、非 AAL-5 タイプのデータをシステム・メモリに準備するとき、セグメント単位で CRC-10 の上書きされる部分 10 ビットにダミー・データ (オール 0 など) を挿入しておくなどの必要があります。

備考 Raw セル送信では、最終セルを送信する場合でもパケット・ディスクリプタの PTI フィールドに設定されたパターンそのまま送出され、PTI フィールドの最下位ビットが"1"に自動変更されることはありません。

5.2 非 AAL-5 セル受信処理

非 AAL-5 セル受信は、基本的には AAL-5 パケットの受信と同じフローで行います。しかし、AAL-5 パケットとは受信 VC テーブルの設定が異なります。受信プールの設定は利用できる番号が制限されるだけで AAL-5 パケットと同じですが、運用は異なります。

ここで受信する Raw セルは非 AAL-5 セルとしての Raw セル、OAM F5、RM セルに区別されます。

5.2.1 非 AAL-5 セル受信設定

(1) 非 AAL-5 セル受信プールの設定

非 AAL-5 セルを受信するときは、非 AAL-5 セル用のプールを AAL-5 パケット用の受信プールとは別に用意してください。非 AAL-5 セルと AAL-5 セルを同じ受信プールで受信することはできません。非 AAL-5 セル用にプール 0-7 までを使用することができます。

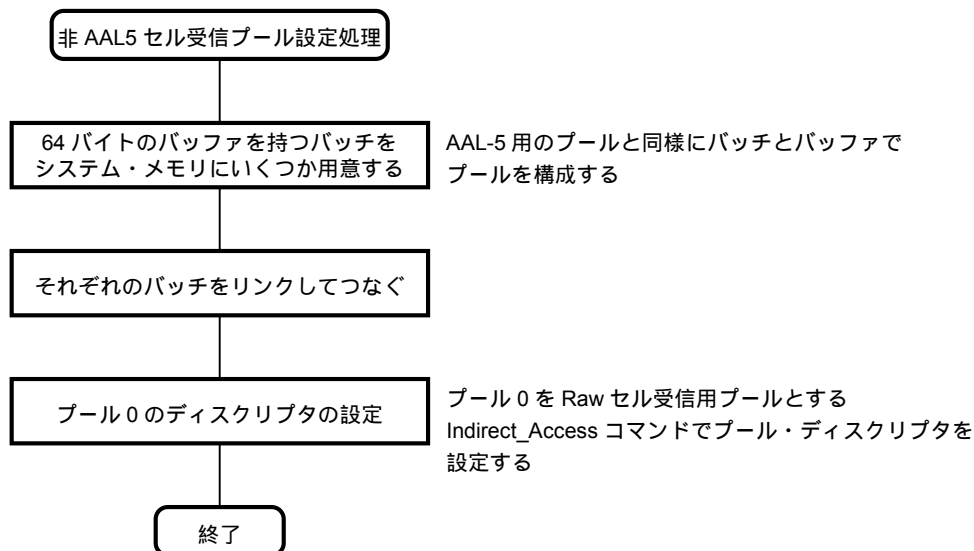
OAM F5 セルと RM セルは、どの VC で受信しても μ PD98405 が無条件に（自動的に）受信プール 0 に格納します。ABR モードの VC で受信する RM セルはプールに格納されません。

| データの種類 | 使用する受信プール |
|-------------------|-----------|
| Raw セル・データ | プール 0-7 番 |
| OAM F5, RM セル・データ | プール 0 番のみ |

AAL-5 の場合、1 パケットにつき最低 1 バッチ分を使用して受信を行い、次のパケット受信時には次のバッチヘデータの格納を移しましたが、非 AAL-5 セルのデータ格納は Batch Size 分のフリー・バッファに残さずにデータ格納します。

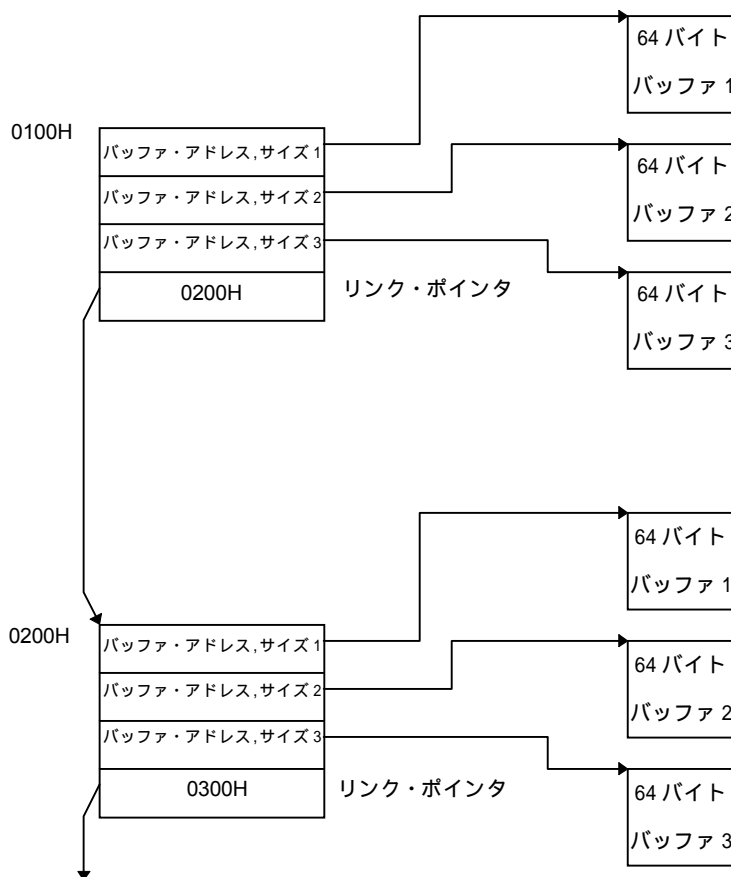
図 5-1 に非 AAL-5 セル受信プール設定処理のフロー・チャートを示します。このフローは、OAM F5 セルも受信することとしています。

図 5-1 非 AAL-5 セル受信プール設定処理



1. 非 AAL-5 セル受信用プールも AAL-5 用プールと同様にバッチとバッファで構成します。AAL-5 同様に、1つのバッチのバッファ数は、バッチごとに変えず一定にしてください。そして、バッチとバッファをいくつかシステム・メモリ内に確保します。ここで、バッファ・サイズは、64 バイトにします。
非 AAL-5 セルは、48 バイトのデータに 16 バイトのインディケーションがつけられ（合計 64 バイト）、インディケーションとともにバッファに格納されます。非 AAL-5 セルを受信してもメールボックスにインディケーションが書き込まれることはありません。
2. 次に、確保したバッチをリンクします。図 5-2 に、バッチの構成例を示します。
3. OAM F5 セルも受信することになっているので、プール 0 を使用します。プール 0 のプール・ディスクリプタを設定します。Buffer Size, Remaining Number of Batches in the Pool, Address フィールドは、AAL-5 同様の設定を行います。また、μPD98405 は Alert Level フィールドを無視します。非 AAL-5 セル受信プールでは、Alert Level を設定することができません。つまり、受信キュー警告の割り込みは発生しません。

図 5-2 非 AAL-5 セル受信の受信プール構成



備考 μPD98401A は、非 AAL-5 セル受信プールでは、リンク・ポインタを最下位ビットの 1 で認識するので、Batch Size フィールドは意味のないものになります。そのため、Batch Size フィールドは 0 に設定していましたが、μPD98405 では、バッチ・リンク・ポインタの最下位ビットを 1 にする必要がありません。また、BATCH SIZE はきちんと設定してください。

(2) 非 AAL-5 セル受信 VC テーブルの設定

次に、非 AAL-5 セル受信 VC テーブルの設定について説明します。

(a) Pool No.

非 AAL-5 セル用にバッチとバッファを設定した受信プールの番号を設定します。

Raw セル受信プールは、プール 0-7 番だけ使用できます。OAM F5 セル、RM セルは、プール 0 番のみ使用できます。

(b) A/R

パケットを Raw セルとして受信する場合、A/R = 0 に設定します。

A/R = 0 に設定すると、その VC で受信したセルは非 AAL-5 セルとして認識され、Pool No. フィールドに設定してある非 AAL-5 セル受信用プールに、インディケーションとともに格納されます。OAM F5 セルは、A/R の値に関係なく、OD = 0 のときプール 0 に格納されます。

(c) OD

OAM F5 セル、RM セルを受信するときは OD = 0 に設定します。

OD = 0 (OAM F5 セルを受信) の場合、ヘッダーの PTI フィールドが OAM F5 セルやリソース管理セルをあらわす "1XX" のパターンであるセルを受信すると、Pool No. フィールドに関係なく、 μ PD98405 はプール 0 に受信セルを格納します。OD = 0 に設定するときは、受信プール 0 を非 AAL-5 セル用受信プールとしてバッチとバッファを確保しておいてください。この VC が ABR サービスを受ける VC (ABR ビット = 1) の場合、 μ PD98405 は RM セルをプールに格納しません。

注意 OAM F5 セル、RM セルは、どの VC (ABR モードの VC の RM セルを除きます) で受信しても μ PD98405 が無条件に受信プール 0 に格納します。1 つでも OAM F5 セル、RM セルを受信する VC があると受信プール 0 番は Raw セル・データ格納専用となり、AAL-5 パケットは 0 番以外を指定しなければなりません。1 つの受信プールに Raw セル・データと AAL-5 パケットの両方を混在させることはできません。

備考 μ PD98401 は PTI が 10X のパターンでしたが、 μ PD98401A、 μ PD98405 は PTI が 1XX パターンの場合となっています。

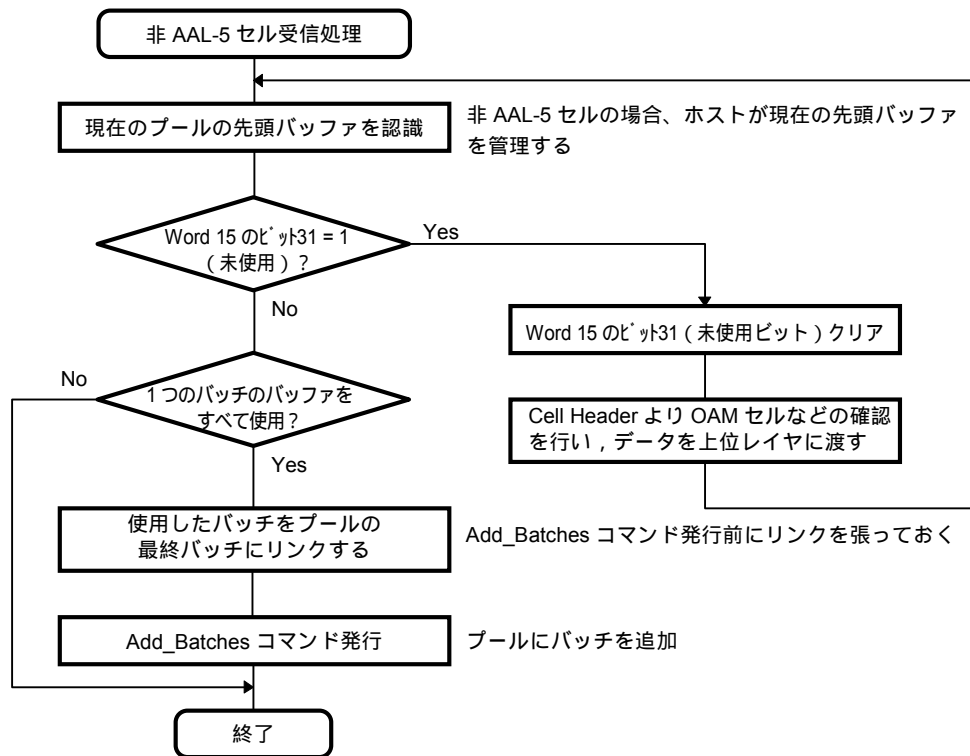
5.2.2 非 AAL-5 セル・データ受信割り込み処理

Raw (非 AAL-5) セル受信の場合、パケット単位で処理するのではなくセル単位で処理を行うため、メールボックスへの受信インディケーションの格納は行われません。 μ PD98405 はセルを受信するたびに、53 バイトの Raw セルと 11 バイトのインディケーションを含む 64 バイトの Raw セル・データを生成し、フリー・バッファへ格納します。そしてジェネラル・ステータス・レジスタ (GSR) の RCR7-RCR0 ビットをセットし、マスクされていなければ割り込みを発生します。ホストはその割り込みによって非 AAL-5 セル受信を確認します。

RCR7-RCR0 ビットはそれぞれのビットに対応するプールで非 AAL-5 セルを受信して、非 AAL-5 セルがそのバッファに格納されたことを示す割り込みです。たとえば RCR0 ビットがセットされているなら、受信プール 0 で Raw セルを受信したことになります。Raw セルは、受信プール 0 番から 7 番で受信可能なため、RCR7-RCR0 の 8 個のビットしかありません。

図 5-3 に、非 AAL-5 セル受信処理のフロー (受信プール 0 の場合) を示します。

図 5-3 非 AAL-5 セル受信処理のフロー



1. 現在の先頭バッファ（バッファ・サイズ 64 バイトとする）を認識します。非 AAL-5 セル受信の場合、AAL-5 セル受信のような受信 VC へのバッチ割り当てはありません。プールの先頭バッチの先頭バッファから順番にバッファが使われていきます。そして、ホストでデータとインディケーションの格納が、どのバッファまで進んだかを管理している必要があります。
2. Word 15 のビット 31（未使用ビット）が、1 であるかどうか確認します。このビットが 1 のとき、インディケーションがまだ処理されていないことになるので、3 からの処理を行います。ビット 31 が 0 のときは、4 から処理を行います。
3. Word 15 のビット 31（未使用ビット）をクリアします。そして、Cell Header フィールドから OAM セルなどの確認をして、データを上位レイヤに渡します。現在の先頭バッファを次のバッファに移動して、1 から再び処理します（1 度の割り込みで複数の非 AAL-5 セルを受信していることがあります）。
4. 1 つのバッチのすべてのバッファを使用したか確認します。すべて使用していたら、使用したバッチをプールの最終バッチにリンクして（リンク・ポインタは LSB = 1）、Add_Batches コマンドを発行します。まだ、バッチ内のバッファをすべて使用していない場合は、そのまま処理を終わります。

第6章 ABR サービス

6.1 概 要

ABR サービスは、データ通信用に作られたサービス・クラスです。データ通信においては、音声や画像などのサービスと異なり、どれくらいのレートで送ればよいか明確ではありません。また、データはパースト的に送るために、呼設定時に帯域を割り当ててしまうようなサービスには向いていません。そこで、あらかじめ帯域予約をせずに、フィードバック制御に基づいてレート制御を行いながら、セル廃棄率が非常に低い通信を実現する ABR サービスが生まれました。

6.2 ABR が生まれた背景

データ通信は、音声やビデオの送信とは異なり、どれくらいのレートで送ればよいか明確ではありません。そのため、帯域予約を行わずに送信する Best Effort 方式が適しています。しかし Best Effort 方式では、高負荷になればなるほどスイッチにおけるセル廃棄が起こる可能性が高くなり、セル廃棄が起こると再送トラフィックが発生するため、網のスループットがあがらないという問題が生じます。特に、これまでのパケット網のように、パケット単位で廃棄が生じる網とは異なり、ATM では、パケットよりも小さなセルの単位で廃棄が起こり、パケット中1つのセルでも廃棄されるとパケット全体が再送されるため、上記の問題がもっと顕著な形で現れてしまいます。かといって、セル廃棄が起きないように帯域割り当てを行うと、パースト的にトラフィックが発生するデータ通信では、網のスループットがあがりません。このため、フィードバック制御を用いて網の状況に合わせてデータ転送を行う ABR サービスが生まれました。

6.3 サービス・クラス分け

ATM Forum では、CBR、VBR、UBR、ABR の4つのサービス・クラスが規定されています。それぞれのサービス・クラスの概略を次に示します。

・ CBR (Constant Bit Rate) サービス

このサービスでは、呼の設定時に PCR (Peak Cell Rate) で帯域を割り当てます。対象とするのは、音声やビデオなどの遅延に厳しいリアルタイム・サービスです。

・ VBR (Variable Bit Rate) サービス

このサービスは、ピーク・レートと平均レートに差があるようなアプリケーションを対象としており、統計多重を行います。VBR には、リアルタイム・サービスを対象とし、遅延保証のある Real-Time VBR (rt-VBR) とパースト的なノンリアルタイム・サービスを対象とし、遅延保証のない Non-Real-Time VBR (nrt-VBR) があります。ともに、トラフィックは PCR, SCR (Sustainable Cell Rate), MBS (Maximum Burst Size) で表されます。

・UBR (Undefined Bit Rate) サービス

このサービスは、ファイル転送やメールなどのようにノンリアルタイム・サービスで遅延に厳しくないものを対象としています。QoSの保証はまったくなく、ATMレイヤでは何の輻輳制御も行われません。

・ABR (Available Bit Rate) サービス

ノンリアルタイム・サービスを対象とするサービス・クラスです。フロー制御を行うことにより、ネットワークの状況に応じたレートで端末がデータ送信を行います。このフロー制御は、ATM Forumで細かく規定されています。

表 6-1に、各クラスのサービス保証を示します。

表 6-1 各クラスのサービス保証

| サービス・クラス | 帯域保証 | 遅延揺らぎ保証 | スループットの保証 | 輻輳のフィードバック情報 |
|----------|------|-----------------|-----------|--------------|
| CBR | | | | × |
| VBR | | (rt) × (nrt) | | × |
| UBR | × | × | × | × |
| ABR | | × | | |

注意 ABRの帯域保証、スループットの保証が×ではなくて なのは、ABRは呼の設定時に最小セル・レート MCR (Minimum Cell Rate)を要求することができ、ネットワークはMCRを最低限保障しなければならないためです。

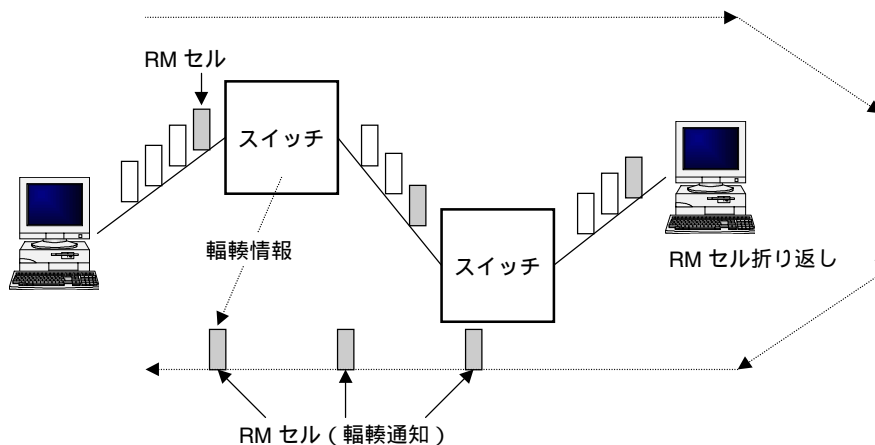
6.4 ABR方式の説明

6.4.1 概要

最初に述べたように、ABRはエンド・エンドのフロー制御を行うことによって、あらかじめ帯域予約をすることなく、網の状況に応じたレートで送信端末がデータ転送を行うことができるサービス・クラスです。このフロー制御は、端末がデータ送信時に挿入する制御セル (Resource Management (RM) セル) を用いて行います。

図 6-1に、基本的なセルの流れを示します。

図 6-1 ABR方式の概要



ABR の基本動作は次のとおりです。

1. 送信端末は Nrm セル送信ごとに RM セルを送出します。最初のセルは RM セルです。RM セルには送信端末の現在の送信レート (CCR : Current Cell Rate) を書き込みます。
2. 受信端末は RM セルを受信すると、送信端末へ向けて送り返します。
3. スイッチは RM セルに輻輳情報を書き込みます。この輻輳情報は、スイッチ内のキュー長や、RM セル内の CCR などから求められます。
4. 送信端末は RM セルを受信すると、輻輳情報をもとにレート変更を行います。

以上が基本動作ですが、実際にはアイドル時にはレートを下げるなど細かい規定がほかにあり、これらについては、**第7章 ABR サービスの設定と運用**で説明します。

ABR には、大きく分けてスイッチにおける輻輳の検出と、その輻輳情報を受け取ったときに端末がどのようにレートを変更するかの 2 種類の制御があります。このうち、輻輳情報を受け取ったときの端末側の動作については、ATM Forum で細かく規定されていますが、スイッチにおいてどのように輻輳情報を設定するかについてはすべてベンダまかせとなっています。

基本動作以外の ABR の特徴について、次に示します。

- ・ ABR サービスは、帯域があまっていたら PCR まですみやかにレートを上げます。
- ・ ABR においては、データ・セルは常に CLP = 0 で送信されますが、RM セルは CLP = 1 で送られることもあります。ABR では、CLP = 0 のみカバーすればよいことになっていますので、ネットワークは CLP = 1 のセルは選択的に廃棄してかまいません。
- ・ ABR サービスは、VCC にも VPC にも適用されます。
- ・ フェアネスが提供されなければなりません。
- ・ セル廃棄率の許容値はネットワーク固有であり、ATM Forum では値までは決めません。

6.4.2 RM セル・フォーマット

表 6-2に RM セル・フォーマットを示します。

- ・ Header
RM セルは、PTI = 110 です。
- ・ DIR (Direction)
RM セルがフォワード RM セル (ソースからの送信) であるか、バックワード RM セル (デスティネーションからの送信) であるかを示しています。
- ・ BN (Backward Notification)
スイッチやデスティネーションが発生するバックワード RM セルを示すためのビットです。
- ・ CI (Congestion Indication)
輻輳を示すためのビットです。受信したバックワード RM セルにこのビットが立っていた場合、ソースはレートを下げなければなりません。
- ・ NI (No Increase)
輻輳を示すためのビットです。受信したバックワード RM セルにこのビットが立っていた場合、ソースはレ

トを上げてはいけません（下げる必要はありません）。

- ER (Explicit Rate)

ソースがこのレート以下で送ればスイッチは耐えられるというレートです。スイッチがこの値を書き換えます。ソースで送り出すとき、初期値はPCRに設定されます。レートの表現方法は、6.4.2(1) レート表現の仕方で説明します（CCR, MCR もすべて同じ表現方法に従います）。

- CCR (Current Cell Rate)

ソースがRMセルを送出する際にソース自身の現在のレート（ACR）を入れるフィールドです。ネットワークはこの値を変更しません。

- MCR (Minimum Cell Rate)

ソースは、必ずMCR以上のレートでデータを送信します。

- RA (Request/Acknowledge), QL (Queue Length), SN (Sequence Number)

これらのフィールドはATM Forumでは使用されません。

表 6-2 RMセル・フォーマット

| Field | Octet | Bit (s) | Description | Initial Value | |
|----------|-------|---------|-----------------------|--|---|
| | | | | if source-generated | if switch-generated or destination generated |
| Header | 1-5 | all | ATM Header | RM-VPC : VCI = 6 and PTI = 110 RM-VCC : PTI = 110 | |
| ID | 6 | all | Protocol Identifier | 1 | |
| DIR | 7 | 8 | Direction | 0 | 1 |
| BN | 7 | 7 | BECN Cell | 0 | 1 |
| CI | 7 | 6 | Congestion Indication | 0 | either CI = 1 or NI = 1 or both |
| NI | 7 | 5 | No Increase | 0 or 1 | |
| RA | 7 | 4 | Request/Acknowledge | 0 or set in accordance with I.371 | |
| Reserved | 7 | 3-1 | Reserved | 0 | |
| ER | 8-9 | all | Explicit Cell Rate | a rate not greater than PCR parameter | |
| CCR | 10-11 | all | Current Cell Rate | ACR Parameter | 0 |
| MCR | 12-13 | all | Minimum Cell Rate | MCR Parameter | 0 |
| QL | 14-17 | all | Queue Length | 0 or set in accordance with I.371 | |
| SN | 18-21 | all | Sequence Number | 0 or set in accordance with I.371 | |
| Reserved | 22-51 | all | Reserved | 6AH for each octet | |
| Reserved | 52 | 8-3 | Reserved | 0 | |
| CRC-10 | 52 | 2-1 | CRC-10 | CRC-10 | |
| | 53 | all | | | |

備考 DIR = 0 for forward RM cells

= 1 for backward RM cells

BN = 1 for Non-Source Generated (BECN) RM cells

= 0 for Source Generated RM cells

CI = 1 to indicate congestion

= 0 otherwise

NI = 1 to indicate no additive increase allowed
 = 0 otherwise

RA : Not used for ABR.

| | | | | | | | |
|-----|----|----|----|----|------|------|------|
| DIR | BN | CI | NI | RA | Res. | Res. | Res. |
|-----|----|----|----|----|------|------|------|

(1) レート表現の仕方

RM セルに載せる CCR , ER , MCR などのレートは , 浮動小数点表現で , e: 5 bit exponent , m: 9 bit mantissa , nz: 1 bit を用いて , 次のように表現されます。

$$R = [2^e (1 + m) / 512] * nz \text{ cells/seconds}$$

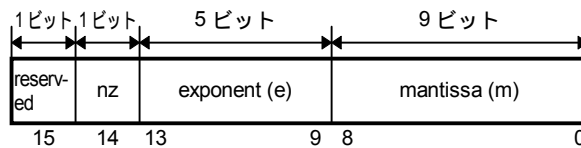
1 bit reserved : Bit 15 most significant bit of 16 bit field

nz = {0, 1} : Bit 14

If nz = 0, the rate is zero. If nz = 1, the rate is as given by the fields e and m.

0 e 31 : Bit 13 through bit 9

0 m 511 : Bit 8 through bit 0



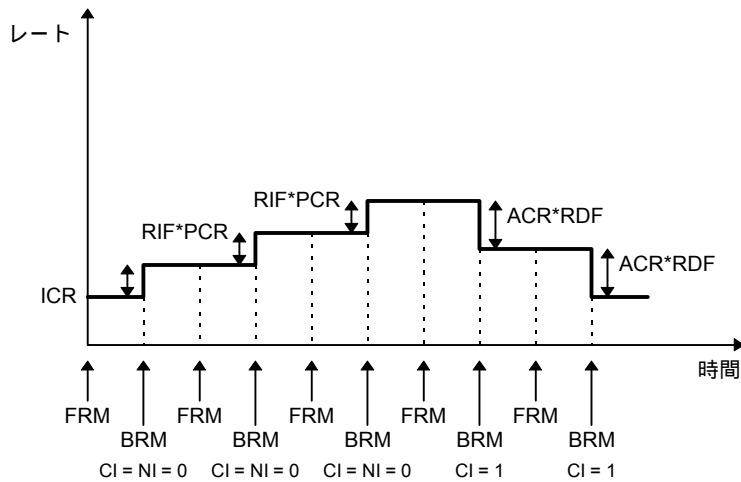
6.4.3 ソース / デスティネーション ・ ビヘイバ

(1) レート変更の仕方

(a) 基本的な動作

送信端末は , 初期レート (ICR) でレート送信を始め , CI = NI = 0 の RM セルを受信すると , RIF*PCR だけレートを増加します。ここで , Explicit Rate Switch が中に入っている場合は , ER フィールドに Explicit Rate が書かれており , ACR + RIF*PCR と ER を比べて ER のほうが小さければ , ER までレートを増加します。また , ネットワークが輻輳してきて , CI = 1 のバックワード RM セルを受信した場合は , ACR*RDF だけレートを減少します。ここでも , RM セル中の ER と ACR - ACR*RDF を比較して , 小さいほうまでレートを減少します。

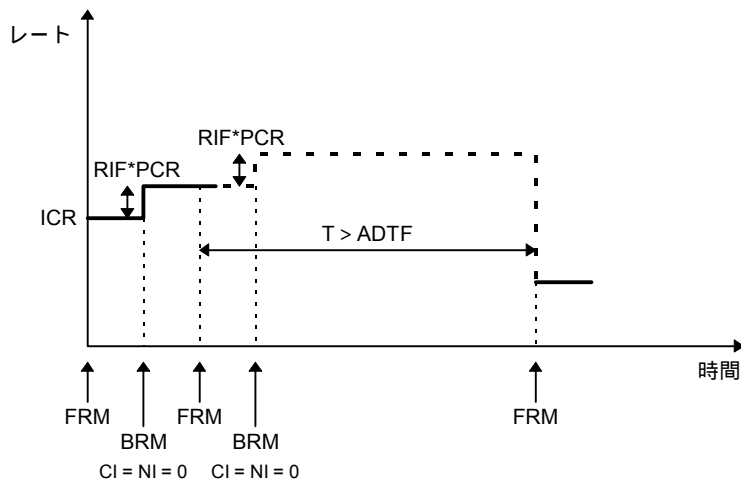
図 6-2 レート変更の仕方 (基本)



(b) アイドル時間がある場合

アイドル時間のあと、網の状態が不明なまま高いレートで送ることを防ぐために、ある一定時間 (ADTF) アイドルのあとは、レートを初期レートである ICR へ下げる規定があります。
ADTF のデフォルト値は 0.5 秒です。

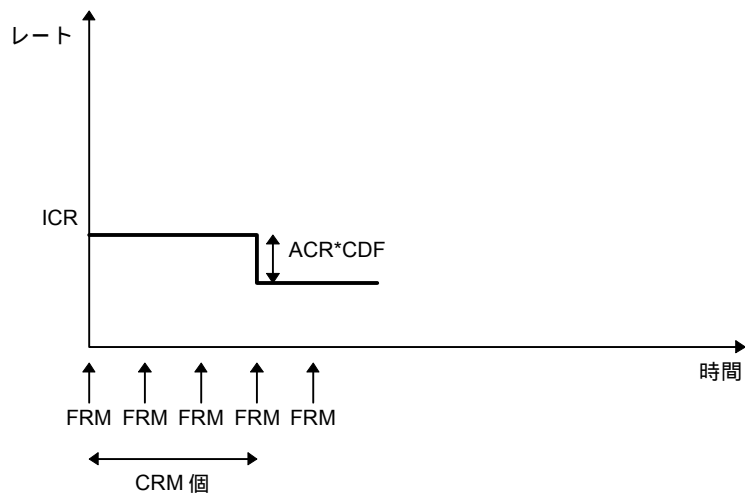
図 6-3 レート変更の仕方 (アイドル時)



(c) RM Return Failure

網の故障などによって、RM セルが返送されてこない場合にレートを下げる規定があります。具体的には、途中で1つもバックワード RM セルを受信することなく CRM 個のフォワード RM セルを送信した場合は、レートを $ACR * CDF$ だけ減少します。またこれは、網の故障によって RM セルが返送されない場合だけではなく、網の輻輳によってバックワード RM セルが返送されてこない場合、網が非常に大きく伝搬遅延により最初の RM セルがなかなか返送されてこない場合などにも適用されます。

図 6-4 レート変更の仕方 (RM Return Failure 時)



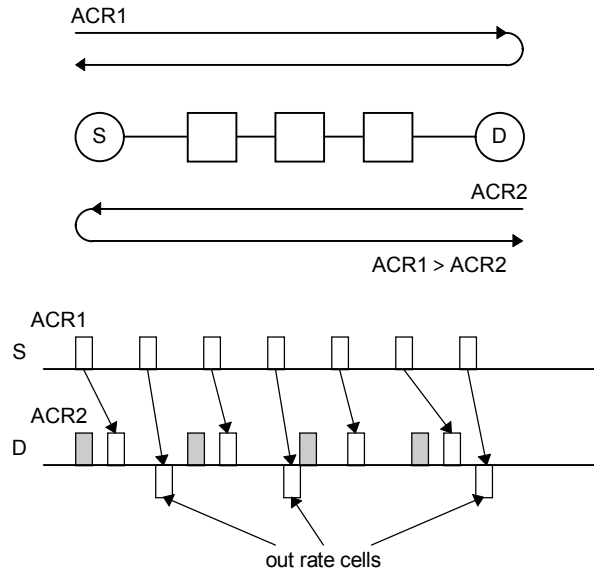
(2) In-Rate , Out-of-Rate

ABR のトラフィックには in-rate (CLP = 0) と out-of-rate (CLP = 1) の 2 種類があります。ソース/デスティネーション・ビヘイバでは、図 6-5 に示すような双方向通信を行うことを想定しており、受信端末側からのバックワード RM セルは、逆方向の ACR 内で送ることになっています。一方向しかデータの送信がないような場合でも、バックワード RM セルを送信するために、データ送信を行うときと同様にフォワード RM セルを送らなければいけません。

両方向からの ACR が等しければ、自分が発生するフォワード RM セルと相手からの RM セルを折り返すバックワード RM セルの個数が 1 対 1 の関係にあるので、ACR の範囲内ですべてのバックワード RM セルを送り返すことが可能です。しかし、図 6-5 に示すように両者の ACR に大きな差がある場合は、ACR 内ですべてのバックワード RM セルを送ることは不可能です。このような場合に ACR 内で送りきれないバックワード RM セルを ACR 外、すなわち out-of-rate で送ります。このとき、CLP = 1 をセットし、低優先で送ります。

ほかにも、デスティネーション、スイッチなどが、輻輳の早期解消を目的として RM セルを発生することが許されていますが、これらの RM セルも CLP = 1 の out-of-rate で送ることが規定されています。また、送信端末において ACR = 0 になってしまったような場合は、網の状況をチェックするために送信端末は out-of-rate の RM セルを送信することができます。これらの out-of-rate の RM セルは、1 秒間に 10 セルまでと送信できる個数に制限があります。

図 6-5 in-rate RM セルと out-of-rate RM セル



(3) Use-it-or-Lose-it

ATM Forum で規定されているソース・ビヘイバでは、ACR と実際に端末が送信しているレートの間には差がある ($ACR > \text{実際のレート}$) ことを許しています。たとえば、 $ACR = 50 \text{ Mbps}$ でも、実際は 10 Mbps しか送っていないということがありうるのです。

こうになってしまう原因は、たとえば端末の能力で 10 Mbps しか出せないのにもかかわらず、ネットワーク側がすいている場合は、 $CI = NI = 0$ もしくは 10 Mbps 以上の ER が端末に届き、端末側で計算により求められた ACR は 10 Mbps よりもはるかに大きな値になってしまうからです。Use-it-or-Lose-it は、使っていなければその帯域は失うという意味で、このような状態が起こることを防ぐために、実際のレートを ACR に近づけるためのビヘイバです。

ACR と実際のレートの間には差があると、次のような問題が起きます。

・ネットワークが EFCI スイッチで構成されている場合

上記のように、 10 Mbps の能力しかない端末が、ネットワークがすいているため $CI = NI = 0$ を受信し続け、ACR が 50 Mbps まで上がってしまったものとします。しかし、実際にはこの端末は 10 Mbps しか送信していません。その後、ほかの VC が加わったなどしてネットワークが次第に輻輳し、 $CI = 1$ を端末に返すようになります。端末は規定どおり、 $CI = 1$ の RM セルを受信するたびに ACR を $ACR \cdot RDF$ ずつ減らします。しかし、減らされるのは実際に送っているレートよりもはるかに大きな ACR であるため、 $CI = 1$ を受信してもこの端末は実際にデータを送信しているレートを減らすことはできず、 10 Mbps で送り続けてしまうのです。

また、6.4.4 スイッチ方式で説明するスイッチにおける Explicit Rate の計算方式では、この ACR (RM セル中では CCR) をすべての方式で計算に用いています。このため、ACR と実際に送っているレートの間には差があると、ER の計算も不正確なものとなってしまいます。

上記のような問題を解決するため、ATM Forum の Specification では、APPENDIX にオプションとして Use-it-or-Lose-it behavior が記述されていますので、次に示します。

(1) FRM セルの送信間隔 T を測定します。これは実際の送信レート R を計算するためです。

(a) T から T_a を計算します。

$$T_a = \alpha * T + (1 - \alpha) * T_a$$

(b) T_a から R を計算します。

$$R = N_{rm} / T_a$$

ここで求められた R が実際のレートに相当します。

(2) FRM セルを送信するたびに次のことを行います。

(a) $ACR > ICR + R$ かどうかを比較します。ここでの ICR はただのマージンです。 ACR が実際のレートと比較して大きすぎないかどうかをチェックします。

(b) もしも $ACR > ICR + R$ ならば、 ACR を $ACR * 15/16$ だけ減少します。ただし、最小値は $ICR + R$ です。次のレート増加は禁止されています。

ただし、現在のソース・ピヘイバ #5 は、「FRM セルを送信時に、前の FRM 送信から時間 T が経過していたら、 ACR を ICR まで下げます。 T はデフォルト 0.5 秒」であるので、上記の項目 (1) の T の最大値は 0.5 秒となります。

ただし、これはあくまでもオプションであるため、上記のやり方に従う必要はありません。しかし、何らかの形で Use-it-or-Lose-it を端末側の機能に含めなければ、性能が上がらないことが予想されます。

また APPENDIX には、ほかにもスイッチで Use-it-or-Lose-it 機能を持つ、端末が内部の輻輳 (スケジューラ の輻輳) に対応してレートを下げる Internal Congestion Algorithm を持つことによって Use-it-or-Lose-it をサポートする例が記述されています。スイッチで Use-it-or-Lose-it の機能を持つためには、スイッチが VC ごとにレートの管理を行わなければなりません。

6.4.4 スイッチ方式

スイッチにおける CI, NI ビットの設定および ER (Explicit Rate) の計算の仕方は、ソース、デスティネーション・ピヘイバとは異なり、ATM Forum で詳しい規定がされていません。スイッチ方式には大きく分けて EFCI (Explicit Forward Congestion Indication) モード・スイッチと ER (Explicit Rate) モード・スイッチの2つの方式があり、どちらの方式を取っても良いことになっています。

(1) EFCI モード・スイッチ

1 ビットで輻輳を表すスイッチです。通常は輻輳はキュー長によって判断されます。あらかじめ設定されたバッファの閾値キュー長が越えた場合に CI および NI を設定します。

(2) ER モード・スイッチ

RM セルの ER フィールドにサポートできる範囲のレート情報を Explicit Rate として書き込む方式です。計算方式はまったく規定されていません。

6.4.5 パラメータ

ABR で使用するパラメータを表 6-3に示します。

表 6-3 ABR で用いるパラメータ

| Label | Description | Units and Range |
|-------|--|---|
| PCR | The Peak Cell Rate, PCR, is the maximum rate which the source may never exceed. | In Cells/Seconds |
| MCR | The Minimum Cell Rate, MCR, is the rate at which the source is always allowed to send. | In Cells/Seconds |
| ICR | The Initial Cell Rate, ICR, is the rate which a source should send initially and after an idle period. | In Cells/Seconds |
| RIF | Rate Increase Factor, RIF, controls the amount by which the cell transmission rate may increase upon receipt of an RM-cell. | RIF is power of two, ranging from 1/32768 to 1. |
| Nrm | Nrm is the maximum number of cells a source may send for each forward RM-cell. | Power of two Range: 2 to 256 cells |
| Mrm | Mrm controls allocation of bandwidth between forward RM-cells, backward RM-cells, and data cells. | Power of two Range: 1 to 8 cells |
| RDF | The Rate Decrease Factor, RDF, controls the decrease in the cell transmission rate. | RDF is from 2 to 1/32768 |
| ACR | The Allowed Cell Rate, ACR, is the current rate at which a source is allowed to send. | In Cells/Seconds |
| CRM | Missing RM-cell count. CRM limits the number of forward RM-cells which may be sent in the absence of received backward RM-cells. | CRM is an integer. Its size is implementation specific. |
| ADTF | The ACR Decrease Time Factor is the time permitted between sending RM-cells before the rate is decreased to ICR. | Units: seconds ADTF range: 0.01 to 10.23 seconds with granularity of 10 ms. |
| Trm | Trm provides an upper bound on the time between forward RM-cells for an active source. | Trm is 100 times a power of two range: $100 \cdot 2^{-7}$ to $100 \cdot 2^0$ |
| FRTT | The Fixed Round Trip Time, FRTT, is the sum of the fixed and propagation delays from the source to the furthest destination and back. | Units 10 μ s Range: 0 to 16.7 seconds |
| TBE | Transient Buffer Exposure, TBE, is the negotiated number of cells that the network would like to limit the source to sending during idle startup period, before the first RM-cell returns. | Units: Cells Range: 0 to 16777215 |
| CDF | The Cutoff Decrease Factor, CDF, controls the decrease in ACR associated with CRM. | CDF is zero, or power of two in the range 1/64 to 1. |
| TCR | The Tagged Cell Rate, TCR, limits the rate at which a source may send out-of-rate forward RM cells. | TCR is a constant fixed at 10 cells/seconds. |

(1) シグナリングされるパラメータ

ここにあげるパラメータは、必ずシグナリング時にネゴシエーションしなければなりません。PCR は必ずソースで設定しなければなりません。他の値については、もしもソースが設定しなければ、最初のスイッチがネゴシエーションする前にデフォルト値を設定します。MCR は通常、ネゴシエーション可能ですが、MCRmin

が設定されていなければネゴシエーションできません。FRTT (Fixed Round-Trip Time) は、RM セルの固定処理遅延と伝搬遅延の和であり、他のパラメータ (CRM, ICR) を決める際に用いる値なので重要です。ソースがまずソースでの固定遅延をセットし、呼の設定時に各スイッチにおいて固定遅延が加算されていきます。また、RIF, RDF のネゴシエーションに関しては、個々の値がそのスイッチでサポートできない場合以外に、RIF/RDF の比が大きすぎたり小さすぎたりして、スイッチで許している範囲 (implementation specific) を外れていたような場合も、その呼をクリアすることができます。

表 6-4 シグナリングされるパラメータ

| Name | Negotiation | Default |
|------|--|-----------|
| PCR | down | mandatory |
| MCR | down to MCRmin if MCRmin is signaled else no | 0 |
| ICR | down | PCR |
| TBE | down | 16777215 |
| FRTT | accumulated | - |
| RDF | down or up | 1/32768 |
| RIF | down | 1 |

(2) オプションでシグナリングされるパラメータ

ここであげるパラメータは、呼設定時にオプションでソースが設定する値です。もしもソースが設定しなければ、デフォルト値が用いられます。また、途中のスイッチが表 6-5をサポートしていない場合もデフォルト値が用いられます。

表 6-5 オプションでシグナリングされるパラメータ

| Parameter | Negotiation | Default Value |
|-----------|-------------|---------------|
| Nrm | no | 32 |
| Trm | no | 100 |
| CDF | up | 1/16 |
| ADTF | down | 0.5 |

(3) パラメータ値の決め方

ABR の特性は、選択するパラメータに大きく依存します。最適なパラメータは、送受信端末間の伝搬遅延により異なります。したがって、シグナリング時に伝搬遅延をもとにしてパラメータを決める必要があります。特に ABR は、最初の RM セルを送信してからその RM セルが返送されてくるまではフロー制御がまったく効かないため、初期レート (ICR) や CRM を決めることが重要となります。そこで、ICR, CRM を決めるために、TBE (Transient Buffer Exposure) を用いることが決められています。TBE は、Start Up 期間 (最初の RM セルを送信してからその RM セルが返送されてくるまでの期間) のときに、送信端末が送ってもよいセル数を示しています。TBE の具体的な値の決め方は vender specific であり、ATM Forum では何も決められていません。しかし、この値が ICR や、CRM を左右するので、慎重に設定する必要があります。

シグナリングの SET UP メッセージ中には、**6.4.5 (1) シグナリングされるパラメータ**に示すパラメータが

含まれています。途中の各スイッチは、次のようなパラメータの調整を行い、次のスイッチへ転送します。

1. FRTT：RM セルの固定遅延を加算（リンク伝搬遅延も含まれます）。
2. 他のパラメータ値の調整。値が入っていないければ、デフォルト値を入れます。また、入っている値を提供できない場合、またその値では QoS を提供できない場合は、Negotiation で許されている方向へ値を変更することができます。
3. 6.4.5 (2) オプションでシグナリングされるパラメータに示すオプションのパラメータも SET UP メッセージに入れることができます。入っていない場合は、デフォルト値が適用されます。

SET UP メッセージが着信端末に届くと、着信端末は PCR が提供できれば、CONNECT のメッセージを返します。提供できない場合でも、他の ABR パラメータが提供できれば、PCR の値を調整して CONNECT メッセージを返します。もし、提供できる PCR が MCR 以下ならば、その呼をリジェクトします。

呼設定後は、送信端末は次の式に従って TBE より CRM と ICR を求めます。

$$\text{CRM : } \text{CRM} = \left\lfloor \frac{\text{TBE}}{\text{Nrm}} \right\rfloor$$

$$\text{ICR : } \text{ICR} = \min \left(\text{ICR}, \frac{\text{TBE}}{\text{FRTT}} \right)$$

第7章 ABR サービスの設定と運用

7.1 概 要

この章では、 μ PD98405 の ABR サービスを利用する場合の特徴やレジスタの設定例、運用を説明します。

ABR サービスの詳細については、ATM フォーラム Traffic Management Specification Ver4.0 (af-tm-0056.000) をご覧ください。

- ・ ATM フォーラム Traffic Management Specification Ver4.0 (af-tm-0056.000) (以下、ATM フォーラム TM4.0) に適合
- ・ ATM フォーラム - ABR フロー・コントロールのソース/デスティネーション・ビヘイバをサポート
- ・ 256 個の ABR アクティブ・チャンネルをサポート
- ・ ABR サービスのための in-rate パッファ, out-of-rate キューを内蔵
- ・ 内部 (ローカル) 輻輳管理のサポート (ソース/デスティネーション)

μ PD98405 は内部輻輳制御と use-it-or-lose-it 方式で輻輳の制御を行います。この 2 つは ATM フォーラム TM4.0 ではオプションとして規定されており、その実現方法は μ PD98405 独自のものです。

ABR 関連のパラメータをレジスタや VC テーブルに設定する場合は、すべて ATM レイヤのレートで計算してください。つまりオーバーヘッドを除いたレートです。

7.2 コントロール・メモリの設定

ABR サービスを使用するために、コントロール・メモリに ABR ルックアップ・テーブルを確保する必要があります。ホストは、ALA レジスタに ABR ルックアップ・テーブルの開始アドレスを設定します。ALA レジスタから TOS レジスタまでの範囲が ABR ルックアップ・テーブルになります。

ABR ルックアップ・テーブルは、 μ PD98405 が使用する領域です。ホストは、この領域を必要な分 (サポートするアクティブ ABR チャンネル数分: 最大 256 VC 分) コントロール・メモリを確保、0 初期化するだけでそれ以外はアクセスする必要はありません。 μ PD98405 はアクティブ ABR チャンネルを 1 ワードにつき 2 アクティブ、256 個サポートしますので、ABR ルックアップ・テーブル領域は最大 80H ワードとなります。

備考 μ PD98405 はコントロール・メモリの ABR ルックアップ・テーブルに 256 個の VC までしか登録できないため、256 個のアクティブ VC をサポートするということになりますが、256 を越えた VC についても問題なくアクティブにすることができます。このとき 256 を越えたアクティブ VC が登録を待たされるだけで、データ送信などは問題なく動作します。つまり 256 を越えた VC についてもセルの送出行えるということです。

しかし、ABR ルックアップ・テーブルとは ABR スケジューラが参照する領域です。そのため、ABR ルックアップ・テーブルに登録できない 256 を越えた"ある VC"に関して、 μ PD98405 は正常にレートを制御できないということになります。ホストは、この制御できない"ある VC"がどの VC なのかということ特定することができません。

7.3 TBW レジスタの設定

TBW レジスタは、 μ PD98405 が使用できる総帯域を設定します。155 Mbps, 25 Mbps などの帯域を設定します。設定する帯域は以下の計算式より、セル/秒の単位で設定してください。ここへの設定は ATM レイヤのレートを設定します。通常は、デフォルト (149.76 Mbps) で利用します。

$$\text{帯域} = 2^m \cdot (1 + m/2048) \text{ cells/seconds}$$

7.4 スケジューラ・レジスタの設定

ABR 用のスケジューラ・レジスタ (インダイレクト・アドレス・レジスタ 50H, 51H) のプライオリティの設定を行います。それ以外は必要ありません。

7.5 送受信チャネル・オープン

ABR サービスを使用する場合、送受信 VC を同時にオープン (用意) する必要があります。詳細は3.3 送信チャネル・オープンを参照してください。

7.6 送受信チャネル・クローズ

ABR サービスを使用している場合、VC のクローズには順番があります。詳細は3.8 送信チャネル・クローズを参照してください。

7.7 受信ルックアップ・テーブル・エントリの設定

ABR サービスを使用する場合は、データの送受信を問わず設定する必要があります。Tx_Ready コマンドを発行する前に受信ルックアップ・テーブル・エントリはイネーブルにする必要があります。エントリの設定は VBR 用と同じです。

データ受信側 (デスティネーション) では、受信プールをシステム・メモリ内に確保し、受信ルックアップ・テーブル・エントリに受信 VC ナンバ、およびイネーブルを設定すると、受信 VC がアクティブとなります。受信プールの構造、および運用は、VBR 用 VC と同じです。

データ送信側 (ソース) のみの ABR サービスで、turn-around BRM セルの受信 VC でデータ・セルを受信しない場合、受信プールは必要ありません。 μ PD98405 は、RM セルを受信プールに格納しません。受信ルックアップ・テーブル・エントリの設定のみ必要です。

7.8 ABR サービス利用時の VC テーブルの設定

ここでは ABR に関する設定のみ説明します。それ以外の設定例は3.4.2 ABR の場合, 4.7.2 ABR の場合を参照してください。

7.8.1 送信 VC テーブルの設定

1. ABR サービスを利用する VC として, ABR ビットを"1"にセットします。ABR サービスでは ABR スケジューラを使用するので, SHAPER NO.フィールドは意味を持ちません。SHAPER NO.フィールドには"0"を設定してください。
2. ワード7の Rx VC TABLE POINTER フィールドに, この送信 VC とペアになっている受信 VC (turn-around BRM セルを受信する VC) の VC ナンバを設定します。
3. ネゴシエーションで得られた ABR パラメータを設定します。3.4.2 ABR の場合を参照してください。

7.8.2 受信 VC テーブルの設定

1. ABR サービスを利用する VC として, ABR ビットを"1"にセットします。また, RE ビットを"1"にセットします。
2. ワード7の Tx VC TABLE POINTER フィールドに, この受信 VC とペアになっている送信 VC (BRM セルを返送する VC) の VC ナンバを設定します。
3. ネゴシエーションで得られた ABR パラメータを設定します。4.7.2 ABR の場合を参照してください。

7.9 ABR パラメータの設定

ABR サービスを利用するには, μ PD98405 に ABR パラメータを設定しなければなりません。

表 7-1に, ABR パラメータの推奨値の例を示し, 表 7-2に, 各値を μ PD98405 のどこに設定するかを示します。

表 7-1 ABR パラメータ推奨値

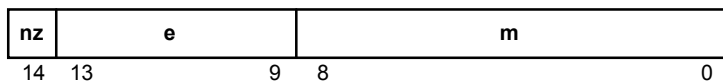
| ABR パラメータ | | | |
|-----------|--------------|------|--------|
| PCR | 149.76 Mbps | CDF | 1/16 |
| MCR | 0.00424 Mbps | Nrm | 32 |
| ICR | 30 Mbps | Mrm | 2 |
| TCR | 0.00424 Mbps | Crm | 5 |
| RIF | 1/64 | ADTF | 500 ms |
| RDF | 1/16 | Trm | 100 ms |

表 7-2 ABR パラメーター一覧

| ラベル | 機能 | 単位・レンジ | 値を設定する場所 |
|------|--------------------------------------|---|--|
| PCR | ピーク・セル・レート | cells/seconds レンジ：注 | 送信 VC テーブル Word 8 / bit15-0 フィールド |
| MCR | ミニマム・セル・レート | cells/seconds レンジ：注 | 送信 VC テーブル Word 8 / bit 31-16 フィールド |
| ICR | イニシャル・セル・レート | cells/seconds レンジ：注 | 送信 VC テーブル Word 9 / bit 31-16 フィールド |
| ACR | アロウド・セル・レート | 単位：cells/seconds レンジ：注 | 送信 VC テーブル Word 9 / bit 15-0 フィールド |
| TCR | タグド・セル・レート | 定数：10 cells/seconds | μPD98405 は常に固定値 0.00424 Mbps 設定する必要はない |
| RIF | レート・インクリース・ファクタ | 2 のべき乗 レンジ：1/32768-1 | RIF0 として設定する 受信 VC テーブル Word13 / bit 7-4 フィールド $RIF = 1/2^{RIF0}$ |
| RDF | レート・デクリース・ファクタ | 2 のべき乗 レンジ：1/32768-1 | RDF0 として設定する 受信 VC テーブル Word13 / bit 0-3 フィールド $RDF = 1/2^{RDF0}$ |
| CDF | カットオフ・デクリース・ファクタ | 0 または 2 のべき乗 レンジ：0, 1/64-1 | CDF0 として設定する 送信 VC テーブル Word 10 / bit 26-24 フィールド CDF0:0-6 のとき： $CDF = 1/2^{CDF0}$ CDF0:7 のとき：CDF = 0 |
| Nrm | FRM セル送信間に送信できるセルの最大数 | 2 のべき乗 レンジ：2-256 | Nrm0 として設定する $Nrm = 2 * 2^{Nrm0}$ [cells] APR レジスタ bit 5-3 フィールド |
| Mrm | FRM セル送信間に送信するセルの数 (最小数) をコントロールします。 | 定数 | Mrm [cells] APR レジスタ / bit 5-3 フィールド |
| Crm | ミッシング RM セル・カウント | 単位：cells 整数 | CRM [cells] APR レジスタ bit 15-8 フィールド |
| ADTF | ACR デクリース・タイム・ファクタ | 単位：seconds レンジ：0.01-10.23 (10 ms 間隔) | ADTF0 として設定する 送信 VC テーブル Word 10 / bit 29-27 フィールド $10 * 2^{ADTF0}$ [ms] |
| Trm | アクティブ・ソースのための FRM セル送信間の時間 | 単位：milliseconds 2 のべき乗の 100 倍 レンジ：100*2 ⁻⁷ -100*2 ⁰ | Trm0 として設定する $Trm = Trm0 * 2.8312/1000$ [ms] APR レジスタ / bit 31-16 フィールド |

注 レート・フィールドは、次のように表現されます。

$$\text{レート} = 2^e * (1 + m/512) * nz \text{ cells/seconds}$$



7.9.1 レジスタへの設定

(1) APR レジスタ

APR レジスタに設定されるパラメータは、すべての ABR チャンネルで共通のパラメータです。ここに設定する ABR パラメータは、Trm、CRM、Mrm、Nrm の 4 つです。このレジスタに推奨値 (89F80514H) を設定します。

図 7-1 APR レジスタの設定

| | | | | |
|--|----------|-------|-------|-------|
| Trm0 | CRM | - 0 - | Mrm | Nrm0 |
| 31 _____ 16 15 _____ 8 7 6 5 _____ 3 2 0 | _____ | _____ | _____ | _____ |
| 1000100111111000 | 00000101 | 00 | 010 | 100 |

備考 Trm = 100mseconds : Trm (milliseconds) = Trm0*2.8312/1000 と表現されます (trm0 = 89F8H)

CRM = 5 cells

Mrm = 2

Nrm = 32 : Nrm = 2^{Nrm0} と表現されます (Nrm0 = 4)

表 7-3 APR レジスタに設定する ABR パラメータ

| アドレス | 設定例 | 備 考 |
|------|-----------|--|
| 400H | 89F80514H | <ul style="list-style-type: none"> • Trm0 = 89f8H : Trm = 100 ms • CRM = 5 cells • Mrm = 2 • Nrm0 = 4 : Nrm = 32 |

7.9.2 VC テーブルへの設定

3.4 送信 VC テーブルの設定, 4.7 受信 VC テーブルの設定も参照してください。

(1) 送信 VC テーブル

送信 VC テーブルに設定する ABR パラメータは、PCR、MCR、ICR、ACR、CDF、ADTF の 6 つです。

このうち MCR、PCR、ICR、ACR はレート・フィールドというフォーマットで、次のように表現されます。

$$\text{レート} = 2^e * (1 + m/512) * nz \text{ cells/seconds}$$

| | | |
|-------------|-----------------|---------|
| nz | e | m |
| 14 13 _____ | _____ 9 8 _____ | _____ 0 |

表 7-4 送信テーブルに設定する ABR パラメータ 1

| ラベル | 推奨値 | レート・フィールド | 実際に設定される値 |
|-----|--------------|-----------|---------------|
| PCR | 149.76 Mbps | 64B1H | 149.5736 Mbps |
| MCR | 0.00424 Mbps | 4680H | 0.00424 Mbps |
| ICR | 30 Mbps | 6028H | 29.95814 Mbps |
| ACR | ICR の値 | 6028H | 29.95814 Mbps |

- 注意 1. μ PD98405 の PHY 機能は、155 Mbps SONET STS-3c/SDH STM-1 フレームを使用しています。PCR の推奨値は 149.76 Mbps とされています。 μ PD98405 は SONET/SDH ベースの UNI のため、155.52 Mbps のインタフェースの場合、260 バイト \times 9 列 \times 8 ビット / 125 μ s = 149.76 Mbps となり、設定するレートは最大 149.76 Mbps となります。この値はレートに関するすべての値の設定に当てはまります。
2. 設定値をレート・フィールドに換算すると、若干の誤差が生じます。たとえば 149.76 Mbps のレート・フィールドは 64B1H となりますが、これは 149.5736 Mbps を設定していることとなります。ここでは内輪の値を採用しています。
3. CDF は次のように表現されます。
 $CDF0 = 0-6$ のとき : $CDF = 1/2^{CDF0}$
 $CDF0 = 7$ のとき : $CDF = 0$
4. ADTF は次のように表現されます。
 $ADTF \text{ (milliseconds)} = 10 \times 2^{ADTF0}$

表 7-5 送信テーブルに設定する ABR パラメータ 2

| ラベル | 推奨値 | 設定フィールド | 実際に設定される値 |
|------|--------|-----------|-----------|
| CDF | 1/16 | CDF0 = 4 | - |
| ADTF | 500 ms | ADTF0 = 6 | 640 ms |

- 注意 ADTF の推奨値は 500 ms ですが、 μ PD98405 では $ADTF \text{ (milliseconds)} = 10 \times 2^{ADTF0}$ と表現されるため、640 ms を設定しています。

送信 VC テーブルに設定する ABR パラメータの例を、表 7-6 に示します。

表 7-6 送信 VC テーブルの設定値例

| WORD No | 設定値 | 説明 |
|---------|-----------|---|
| WORD13 | 467964B1H | <ul style="list-style-type: none"> ・ MCR 0.00424M ・ PCR 149.76M |
| WORD9 | 60286028H | <ul style="list-style-type: none"> ・ ICR 30M ・ ACR = ICR |
| WORD10 | 34000000H | <ul style="list-style-type: none"> ・ ADTF0 6 ・ CDF0 4 |

(2) 受信 VC テーブル

VC テーブルに設定する ABR パラメータは RIF, RDF の 2 つです。

- ・ RIF は, 次のように表現されます。

$$RIF = 1/2^{RIF0}$$

- ・ RDF は, 次のように表現されます。

$$RDF = 1/2^{RDF0}$$

表 7-7 受信テーブルを行う ABR パラメータ

| ラベル | 推奨値 | 設定フィールド |
|------|-------|---------|
| CDF | 1/16 | RIF = 6 |
| ADTF | 500ms | RDF = 4 |

受信 VC テーブルに設定する ABR パラメータの例を, 表 7-8に示します。

表 7-8 受信 VC テーブルの設定値例

| WORD No | 設定値 | 説明 |
|---------|----------|----------------------|
| WORD 8 | 00000064 | RIF0 = 6 RDF0 = 4 |

7.10 内部輻輳

μ PD98405 で ABR サービスを利用するということはホストから見た場合, ほとんどが内部輻輳を管理, 制御することと同義となります。内部輻輳とは, 網内に輻輳がない, または網内の輻輳が軽い状態で, 各 ABR 設定の VC に与えられる ACR (アロウド・セル・レート) の総和が端末内部で ABR に与えられる帯域よりも大きくなることをいいます。

内部輻輳が発生し内部輻輳制御が働かない場合, MCR (ミニマム・セル・レート) 保証ができない, 送信実レートが急激に増加する可能性がある, などの問題が生じます。

MCR (ミニマム・セル・レート) 保証ができないということは, 次のことを意味します。内部輻輳が発生し, 送信実レートが ACR より小さくなった場合, 各 VC の送信実レートはそれぞれの ACR より小さくなります。そのため, ある VC の ACR が MCR 以上であっても送信実レートが MCR を下回ってしまいます。

送信実レートが急激に増加する可能性があるというのは, 内部輻輳中の ACR が送信実レートより大きいため, (この状態のときに) 他のクラスのトラフィックが減少するなどして内部輻輳が解消された場合, 各 VC の送信実レートが ACR まで急激に上昇し, 網内に流入するトラフィックを増大させることです。

7.11 ソースの内部輻輳処理

μ PD98405 は、ソースの内部輻輳の処理を次の式で検出、その条件を表 7-9に沿って ACR (アロウド・セル・レート) の値を減少します。

```
if ( (Program Timer - Service timer) > Time_th0 or sum_of_ACR > CABR ) then
  if ( (Program Timer - Service timer) <= Time_th1 ) then ACR = ACR_tmp
  if ( (Program Timer - Service timer) > Time_th1 ) then ACR = ACR_tmp *  $\alpha$ 
```

Program Timer : 理想のセル送出を管理する内部タイマ

Service timer : 実際の ABR セル送出を管理する内部タイマ

Time_th0, Time_th1 : 内部輻輳検出, ACR 減少をコントロールするレジスタ設定値

sum_of_ACR : アクティブな ABR VC 上の ACR の合計

C_{ABR} : ABR で利用できる総帯域 (AUB から UBR 帯域を引いた帯域)

ACR_tmp : 輻輳が生じたときに減少させる ACR の値 (表の値を参照)

α : $\alpha = 1/2^{\text{alpha}}$ で表現されるレジスタ設定値

表 7-9 ACR の減少換算表

| ACR_tmp | sum_of_ACR |
|--------------|--|
| ACR/16 | 2 * C _{ABR} 以上 |
| ACR/8 | 2 * C _{ABR} ~ C _{ABR} |
| ACR/4 | C _{ABR} ~ (C _{ABR} - C _{ABR} /4) |
| ACR/2 | (C _{ABR} - C _{ABR} /4) ~ C _{ABR} /2 |
| ACR - ACR/4 | C _{ABR} /2 ~ C _{ABR} /4 |
| ACR - ACR/8 | C _{ABR} /4 ~ C _{ABR} /8 |
| ACR - ACR/16 | C _{ABR} /8 ~ C _{ABR} /16 |
| ACR | C _{ABR} /16 ~ 0 |

ホストは内部輻輳を検出、制御するときに C_{ABR} による制御 (sum_of_ACR > C_{ABR}) と Time_th0 による制御 ((Program Timer - Service timer) > Time_th0) の 2 種類を利用することができます。

C_{ABR} は AUB (ABR, UBR 帯域) レジスタの設定で行い、Time_th0 は TTH0 (タイム・スレッシュホールド・レジスタ 0) の設定で行います。

内部輻輳を検出したあと、ACR を減少させるための減少率は Time_th1 (タイム・スレッシュホールド・レジスタ 1) で設定します。 α の値は UBCR (UBR 帯域コントロール) レジスタに値を設定します。

これらのレジスタによる制御方法は7.12 ソース内部輻輳制御の運用を参照してください。

まず 2 つの内部輻輳の検出について説明します。

・ (Program Timer - Service timer) > Time_th0

内部輻輳が発生していない場合は Program Timer と Service timer はまったく同じにカウントアップされますが、内部輻輳が発生すると Service time は Program Timer より遅れます。この差分が Time_th0 を越えた場合、内部輻

輾として検出し、ACRの上昇を禁止します。

・ $\text{sum_of_ACR} > C_{\text{ABR}}$

sum_of_ACR (アクティブな ABR VC の ACR の合計) が C_{ABR} (ABR で利用できる総帯域 (AUB から UBR 帯域を引いた帯域) 越えた場合、内部輾として検出し、ACR の上昇を禁止します。

どちらかの内部輾の検出条件が満たされた場合、 $\mu\text{PD98405}$ は、 sum_of_ACR の値から ACR を表 7-9 に基づき、 $(\text{Program Timer} - \text{Service timer}) \leq \text{Time_th1}$ の場合は、ACR_tmp に、 $(\text{Program Timer} - \text{Service timer}) > \text{Time_th1}$ の場合は $\text{ACR} = \text{ACR_tmp} * \alpha$ の値に ACR を減少させます。

7.12 ソース内部輾制御の運用

ここでは、ソースの内部輾の運用方法について説明します。

$\mu\text{PD98405}$ の内部輾検出方法には 2 種類の方法があります。ホストはそのどちらか、または両方の値を設定し、内部輾の制御に利用することができます。検出方法の詳細は、7.11 ソースの内部輾処理を参照してください。

(1) AUB レジスタを利用

AUB レジスタから UBR の帯域を引いたものは C_{ABR} と同じ値となります。AUB レジスタで設定した値より、ACR の総和が大きくなったとき内部輾として検出する検出法 ($\text{sum_of_ACR} > C_{\text{ABR}}$) を利用する (実際には輾を生じさせないように制御する) 場合、AUB レジスタを活用します。

(2) タイム・スレッシュホールド・レジスタ 0 を利用

$(\text{Program Timer} - \text{Service timer})$ の差が、 Time_th0 より大きくなったとき内部輾として検出する検出法 ($(\text{Program Timer} - \text{Service timer}) > \text{Time_th0}$) を利用する場合、TTH0 レジスタを利用します。

(3) 内部輾を検出した場合

輾の程度によって ACR 減少の下げ方が異なります。

$(\text{Program Timer} - \text{Service timer}) \leq \text{Time_th1}$ のときは ACR_tmp に ACR が減少します。

$(\text{Program Timer} - \text{Service timer}) > \text{Time_th1}$ のときは $\text{ACR_tmp} * \alpha$ に ACR が減少します。

このとき TTH1 レジスタを利用します。 α 値の設定は UBCR レジスタを利用します。

備考 $(\text{Program Timer} - \text{Service timer})$ に差がでるといのは内部輾が生じているということです。つまり $(\text{Program Timer} - \text{Service timer})$ が 0 のときは内部輾が起こっていないということです。

7.12.1 AUB レジスタの利用

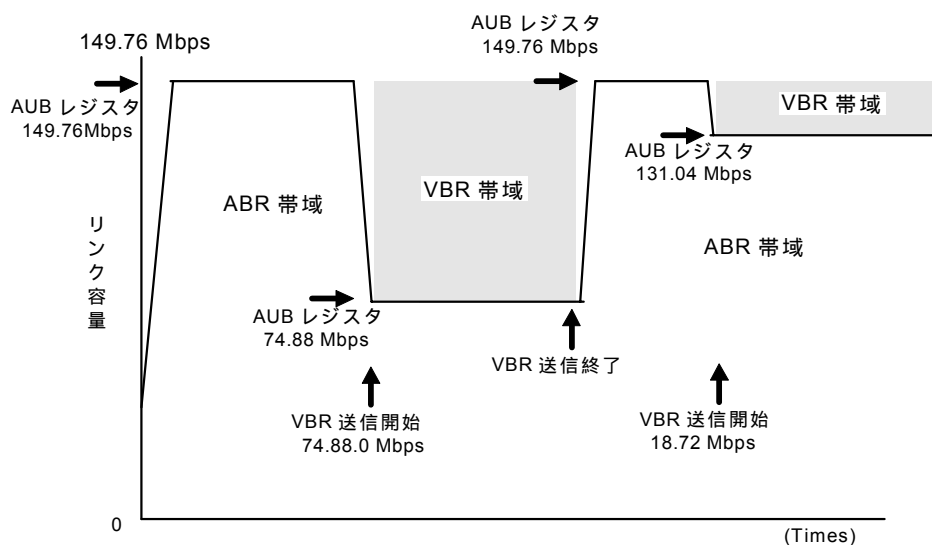
AUB レジスタは、ABR、UBR サービスで占有する帯域を設定します。ホストが C_{ABR} (ABR が利用する帯域) をこのレジスタで設定することにより、μPD98405 は sum_of_ACR (ACR の総和) と AUB レジスタの比較で、内部輻輳を制御します。AUB レジスタで内部制御を行う場合は、VBR トラフィックを発生する VC が存在するかどうかでレジスタ値を変更します。たとえば、リンク容量のすべてが ABR トラフィックの場合は、リンク容量のすべての値を設定します。VBR トラフィックがある場合、そのトラフィック分をリンク容量から差し引いた残りの値を設定します (ここではこの設定を"VBR 帯域を予約する"と表現します)。

AUB レジスタを用いて内部輻輳制御を行う場合、ホストは常に VBR 帯域を除いた ABR 帯域の値を設定しなければなりません。そして ABR 帯域の変化に応じて AUB レジスタの値を常に変更しなければなりません。たとえば、VBR 帯域を予約してあり、実際に送信されている場合においてはスループットについて有利に働きますが、VBR 帯域を予約してあるにもかかわらず、VBR 送信がなされていない場合、その分の帯域は無駄となります。したがって常に、AUB レジスタ値を更新して、帯域が有効に使用されているかをチェックする必要があります。つまり VBR 帯域を予約した場合はすぐに VBR を送信し、予約した VBR 帯域を使用しなくなった場合、その分の帯域を ABR 帯域に加算すべく AUB レジスタの値を変更します。

μPD98405 における内部輻輳制御はこの AUB レジスタの運用が基本となります。

注意 ここでの説明は単純化のため、UBR トラフィックはないものとしてます。

図 7-2 AUB レジスタの運用



7.12.2 タイム・スレッシュホールド・レジスタの利用

(1) タイム・スレッシュホールド・レジスタ0

このレジスタに値を設定することで、タイムによる内部輻輳を検出することができます。μPD98405 の内部輻輳では AUB レジスタにより内部輻輳制御を行うことが基本です。ここでは AUB レジスタと併用して利用することを前提として説明します。

ホストはタイム・スレッシュホールド・レジスタ0を"0"とし、できるかぎり早く内部輻輳を検出できるように設定を行います。AUB レジスタを用いる方法では、ABR 帯域の変化に応じて AUB レジスタを ABR 帯域に応じて常に変化させる必要性がありますが、タイム・スレッシュホールド・レジスタ0の値はそのまま利用します。

(2) タイム・スレッシュホールド・レジスタ1

内部輻輳を検出したときに ACR をどれだけ減少させるかを定める値を設定します。通常はデフォルト値 (7FFFFH) を設定します。しかし、VC 数が多いときや ABR 帯域が少ないとき、ACR_tmp では十分 ACR が減少しない場合は、値を小さくして ACR_tmp*αによる ACR の減少を利用する必要があります。その場合、ホストは ABR 帯域や VC 数に応じてタイム・スレッシュホールド・レジスタ1を変更します。

(3) UBCR レジスタ

ACR_tmp*αによる ACR の減少のときに利用するαの値を設定します。

αは、次のように表現されます。

$$\alpha = 1/2^{\text{alpha}}$$

通常 alpha は 1 で設定してください。αは 1/2 となります。

7.12.3 LCR レジスタの利用

内部輻輳によるレートの減少は LCR より小さくならないかぎり行われます。LCR より ACR のレートが小さくなった場合、μPD98405 はそのレートを保持しようとしています。これは LCR より ACR を下げないということではありません。たとえば、LCR を 30 Mbps に設定しているとします。ある VC の ACR が 50 Mbps ときに内部輻輳が生じ、ACR を 1/2 の減少することになった場合、ACR は 30 Mbps より下がらないのではなく、25 Mbps に下げられます。LCR より下がった ACR は、もうそれ以下には下がらなくなります。つまり LCR はそのレートを保証するものではなく、LCR より小さくなった場合、それ以上レートが下がらなくなるということです。LCR の利用としては、ホストが ACR をこれ以上は下げたくないという値を設定するのがよいと思われます。しかし、次のことを考慮しなければなりません。

- ・送信を行っている ABR を利用する VC の MCR 値の合計を ABR 帯域から差し引き、それをその VC 数で割った値より必ず小さい値を設定します。
- ・新たな VC で送信を行う、または送信を終了した場合、各レジスタのパラメータを設定する順序は次のとおりです。

(1) VBR 送信開始時

LCR レジスタ変更 AUB レジスタ変更 VBR 送信

(2) VBR 送信終了時

VBR 送信終了 AUB レジスタ変更 LCR レジスタ変更

(3) ABR 送信開始時

LCR レジスタ変更 ABR 送信開始

(4) ABR 送信終了時

ABR 送信終了 LCR レジスタ変更

7.12.4 Use-it-or-lose-it 機能の利用

Use-it-or-lose-it とは、ある VC の送信実レートが ACR よりも小さい（実際に帯域が使われていない）場合、ACR を減少させるという機能です。Use-it-or-lose-it を検出すると、 $ACR = ACR * 15/16$ に減少します。

まず、実レートを求めるために in-rate FRM セルの送信間隔の平均値（ T_a ）を求めます。それは次のようになります。

$$T_a(t) = a * T + (1 - a) * T_a(t - 1)$$

T_a : in-rate FRM セルの送信間隔（単位：セル）

a : $a = 1/2^{a0}$ （ $a0$: レジスタ設定値）

T : 今回と前回の in-rate FRM セルの送信間隔（単位：セル）

Use-it-or-lose-it の検出条件を次に示します。

$$C_{link} * N_{rm} / ACR > T_a * b$$

C_{link} : リンク容量（149.76 Mbps）

b : $b = 1 - 1/2^{b0}$ （ $b0$: レジスタ設定値）

レジスタに設定できる a と b の値は次のとおりです。

a : 1, 0.5, 0.25, 0.125, 0.0625, 0.03125, 0.015625, 0.0078125

b : 0, 0.5, 0.75, 0.875, 0.9375, 0.96875, 0.984375, 0.9921875

・ a 値

a の値は大きくなるほど（1 に近づくほど）、常に最近の FRM セルの送信間隔を採用し平均値を算出します。逆に a の値を小さくするほど（0.00781 に近づくほど）、過去からの FRM セルの送信間隔を採用します。最近の FRM の間隔を採用しないと、たとえばパースト性のあるトラフィックの場合、パースト時のサンプリングを行え

ずに平均化されてしまいます。そのため、 a 値を小さくするとバースト性のあるトラフィックの場合では、スループットが大幅に悪くなります。

・ b 値

b の値は大きくするほど (0.9921 に近づくほど)、実送レートと ACR レートの差があまりなくても ACR がさがり Use-it-or-lose-it が検出されます。つまり、 b 値が大きければ不必要に ACR レートが下がってしまい、スループットが悪くなります。小さくすればするほど (0 に近づくほど) 実送レートと ACR レートの差が大きくなって、ACR レートが下がらないため、Use-it-or-lose-it 機能の効果が薄くなります。

以上のことから、ここでは、ULR レジスタへの設定値として、 $a = 1$ 、 $b = 0.96875$: $a0 = 0$ 、 $b0 = 5$ を推奨することとします。

7.12.5 内部輻輳の運用の設定例

内部輻輳制御の設定例を次に示します。

(1) VBR トラフィックがない (0 Mbps) 場合

すべて帯域が ABR トラフィックである場合の設定例を、表 7-10 に示します (リンク容量は最大 149.76 Mbps)。

表 7-10 内部輻輳のための ABR 関連レジスタの設定例

| アドレス | レジスタ | 設定値 | 備 考 |
|------|----------|-----------|--|
| 501H | AUB | 000064B1H | リンク容量 149.76 Mbps を設定 常に AUB レジスタは 149.76 Mbps 以下の値を設定する |
| 402H | TTH0 | 00000000H | 0 に設定 |
| 403H | TTH1 | 0007FFFFH | デフォルト値 |
| 500H | UBCR | 00000100H | $\alpha = 1$ $\alpha = 1/2$ |
| 400H | APR | 89F80514H | $T_{rm0} = 89F8H$: $T_{rm} = 100$ ms CRM = 5 cells Mrm = 2 $N_{rm0} = 4$: $N_{rm} = 32$ |
| 50H | Priority | 08000000H | ABR スケジューラ (in-rate) のプライオリティ "00001" |
| 51H | Priority | 18000000H | ABR スケジューラ (out-of-rate) のプライオリティ "00011" |
| 401H | TBW | 000092C7H | 149.76 Mbps (デフォルト値) |
| 502H | LCR | 00005CE1H | 10 Mbps を設定 |
| 405H | ULR | 00000005H | Use-it-or-lose-it を併用する $a = 1$ 、 $b = 0.96875$: $a0 = 0$ 、 $b0 = 5$ |

備考 1. AUB レジスタは、リンク容量の 149.76 Mbps を設定してください。ここでは VBR トラフィックが 0 Mbps としていますので、リンク容量最大 149.76 Mbps を設定しています。

2. ここでは、タイマによる内部輻輳制御として TTH0 レジスタに 0 を設定しています。
3. TTH1 レジスタはデフォルト値としています。
4. α の値は 1/2 に設定しています。
5. ABR パラメータは推奨値を設定しています。
6. ABR スケジューラのプライオリティは VBR を最高のものとして in-rate の方を out-of-rate より高く設定してあります。
7. TBW レジスタには 149.76 Mbps を設定しています。デフォルト値です。
8. ここでは Use-it-or-lose-it を併用しています。ULR レジスタに 5 を設定しています。
9. LCR レジスタには 10 Mbps を設定しています。
10. この他に VC テーブルなどの設定がありますが、それらは7.9.2(1) 送信 VC テーブル, 7.9.2(2) 受信 VC テーブルを参照してください。

(2) VBR トラフィック (74.88 Mbps) がある場合

| アドレス | レジスタ | 設定値 | 備考 |
|------|------|-----------|--------------------------------|
| 501H | AUB | 000062B1H | ABR の利用できる帯域として 74.88 Mbps を設定 |

注意 VBR クラスを利用する場合、まずその VBR 帯域を予約したうえで VBR トラフィックを発生しなければなりません。

- 備考**
1. ここでは VBR トラフィックの予約を 74.88 Mbps としています。
 2. その他の設定は、VBR トラフィックのない場合と同じです。
 3. この他に VC テーブルなどの設定がありますが、それらは7.9.2(1) 送信 VC テーブル, 7.9.2(2) 受信 VC テーブルを参照してください。

7.13 デスティネーションの内部輻輳の運用

デスティネーションの内部輻輳を検出すると、BRM セルの CI=1 にセットして輻輳を通知します。

受信プールの残り容量がなくなったとき、 μ PD98405 はこの受信プールに属する VC から返送される BRM セルの CI を "1" にセットします。

受信 FIFO の輻輳は、受信 FIFO に貯まっているセルの数がそのスレッシュホールド値より大きくなったとき、 μ PD98405 はすべての BRM セルの CI を "1" にセットします。ホストはいくつのセルが貯まったら、内部輻輳するかを RFTH (受信 FIFO スレッシュホールド・レジスタ) ヘセル単位で設定することができます。

デフォルト値は 7FH です。受信 FIFO は 96 セル分の大きさしかないので、デフォルトではディスエーブルということになります。

第 8 章 UBR の利用と設定

この章では、UBR を利用する場合の設定を説明します。基本的な設定は VBR に準じます。

ここでは、UBR を利用する場合、VBR と異なる点について説明します。

UBR サービスを利用するには、VBR の処理に加えて次の処理を行わなければなりません。

- ・シェーパの設定
- ・SCR レジスタの設定

また、ABR サービスと共存させる場合は、次の設定が必要になります。

- ・UBCR レジスタの設定

8.1 UBR 用シェーパと SCR レジスタ設定

(1) UBR 用シェーパの設定

UBR サービスで使用するシェーパは、VBR 用シェーパ 0-15 (スケジューラ・レジスタ) のいずれかに割り当てます。そのときプライオリティは必ず最も小さい値を設定してください。

シェーパのプライオリティ : VBR > ABR > UBR

(2) SCR レジスタ設定

UBR を利用する場合、UBR サービスで使用するシェーパ番号を SCR レジスタに設定して、イネーブル・ビットを"1"にセットする必要があります。SCR レジスタに設定したシェーパは VBR 用として利用できません。UBR 専用となります。

UBR 用シェーパと SCR レジスタ設定設定例を表 8-1に示します。

表 8-1 UBR サービス利用時のレジスタ設定例

| アドレス | レジスタ | 設定例 | 備 考 |
|------|---------------------------------|-----------|---|
| 01H | I, M | 01000001H | 平均レート・パラメータ (I/M) : 1/1 |
| 11H | X | 00000000H | テンポラリ・パラメータ (X) : 0 に初期化 |
| 21H | Y | 00000000H | テンポラリ・パラメータ (Y) : 0 に初期化 |
| 31H | P C p, c | 000F0000H | ・ピーク・セル・レート (P) : セル間隔 0 ・シェーパのパケットのサイズ (C) : 15 セル ・テンポラリ・パラメータ (p, c) : 0 に初期化 |
| 41H | Priority S, R, A E AGM | 00000001H | ・プライオリティ (Priority) : "11111"を設定 ・スキャン (S), ラウンド・ロビン (R), アクティブ (A) : AGM を 0 に初期化 ・シェーパ・イネーブル (E) : イネーブル |
| 101H | SCR | 00000011H | ・UBR 専用シェーパをシェーパ 1 に設定 ・イネーブル・ビットを 1 にセット |

- 備考 1. シェーパ・ナンバ 1 を UBR 用として利用します。したがってスケジューラ・レジスタ (01, 11, 21, 31, 41H) に値を設定します。Priority は最低の "11111" を設定しています。UBR で使用するシェーパのプライオリティは必ず、VBR > ABR > UBR となっていなければなりません。
2. SCR レジスタの設定で、シェーパ 1 を UBR 用のシェーパとして設定し、イネーブル・ビットを 1 にセットします。
3. 帯域に空きができたとき、すぐ送信できるよう平均レートを 1/1 を設定しています。

8.2 UBCR レジスタの設定

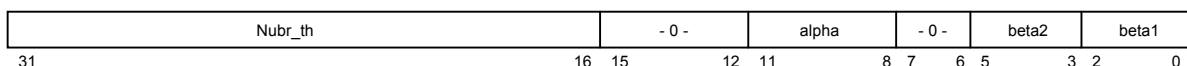
UBR サービスはセルの転送を保証する機構がないため、事前に帯域を割り当てることはありません。

特に注意しなければならないのが、ABR クラスと UBR クラスが混在する場合です。VBR と UBR が混在する場合は、VBR で割り当てられた帯域の残りが UBR で使用されます。ABR と UBR が共存する場合、VBR に割り当てられた帯域の残り (AUB レジスタにて設定) を ABR と UBR が使用することになります。しかし、ABR サービスはレートをダイナミックに変化させるため残りの帯域をすべて占有してしまい、優先度の低い UBR 帯域を 0 にしてしまうことが十分考えられます。

μPD98405 では UBCR レジスタを設定することである程度の帯域を UBR に与える機能を持っています。

図 8-1 に、UBCR レジスタのフォーマットを示します。

図 8-1 UBCR レジスタのフォーマット



Nubr_th : UBR サービスの VC 数を設定します。UBR に割り当てる帯域の比率を計算するときのしきい値として使用されます。

リセット後の初期値 : 0

alpha : μ PD98405 が内部で使用する定数です。"0"以外の値を設定してください。

ABR の ACR 減少で利用されます。

beta2 : 実際の UBR アクティブ VC 数が Nubr_th より多いときに、UBR に割り当てる帯域の比率 b2 を設定します。

$$\beta_2 = 1/2^{\text{beta2}}$$

beta1 : 実際の UBR アクティブ VC 数が Nubr_th より少ないときに、UBR に割り当てる帯域の比率 b1 を設定します。

$$\beta_1 = 1 - 1/2^{\text{beta1}}$$

UBR に割り当てる帯域は、次の計算式により求められます。

if (n_ubr = 0) then $C_{\text{ABR}} = C_{\text{ABR}} + \text{UBR}$

$C_{\text{UBR}} = 0$

if (0 < n_ubr < Nubr_th) then $C_{\text{ABR}} = (C_{\text{ABR}} + \text{UBR} - \text{sum of MCR}) * \beta_1 + \text{sum of MCR}$

$C_{\text{UBR}} = (C_{\text{ABR}} + \text{UBR} - \text{sum of MCR}) * (1 - \beta_1)$

if (n_ubr > Nubr_th) then $C_{\text{ABR}} = (C_{\text{ABR}} + \text{UBR} - \text{sum of MCR}) * \beta_2 + \text{sum of MCR}$

$C_{\text{UBR}} = (C_{\text{ABR}} + \text{UBR} - \text{sum of MCR}) * (1 - \beta_2)$

n_ubr : 実際の UBR アクティブ VC 数

C_{ABR} : ABR 帯域

C_{UBR} : UBR 帯域

$C_{\text{ABR}} + \text{UBR}$: ABR, UBR 帯域 (AUB レジスタの設定値)

sum of MCR : MCR の合計

β_1 : $\beta_1 = 1 - 1/2^{\text{beta1}}$

β_2 : $\beta_2 = 1/2^{\text{beta2}}$

以上の式に設定するパラメータの範囲は、次のとおりです。

β_1 : (0 , 0.5 , 0.75 , 0.85 , 0.9375 , 0.96875 , 0.984375 , 0.9921875)

β_2 : (1 , 0.5 , 0.25 , 0.125 , 0.0625 , 0.03125 , 0.015625 , 0.0078125)

Nubr_th : (0-65535)

以上の式から、 μ PD98405 は ABR サービスの MCR (ミニマム・セル・レート) を保証することを条件として UBR に帯域を与えることがわかります。

・ UBR にまったく帯域を与えなくてよい場合

Nubr_th に 0 を設定します。

・ UBR にある程度の帯域を与えたい場合

Nubr_th に UBR サービスの VC 数を設定します。

さらに UBR に割り当てる帯域の割合は、 β_1 、 β_2 に設定します。

β_1 ：実際の UBR アクティブ VC 数が Nubr_th より少ないときに適用されるパラメータです。このとき、 β_1 が小さいほど UBR に割り当てる帯域は大きくなります。

β_2 ：実際の UBR アクティブ VC 数が Nubr_th より多いときに適用されるパラメータです。このとき、 β_2 が小さいほど UBR に割り当てる帯域は大きくなります。

UBCR の設定例を、表 8-2 に示します。

表 8-2 UBCR レジスタの設定例

| アドレス | レジスタ | 設定例 | 備考 |
|------|------|-----------|--|
| 403H | UBCR | 00070132H | <ul style="list-style-type: none"> ・ Nubr_th を 7 と設定 ・ alpha を 1 と設定 ・ beta2 を 3 と設定 ・ beta1 を 2 と設定 |
| 501H | AUB | 000062B2H | <ul style="list-style-type: none"> ・ $C_{ABR+UBR}$: ABR, UBR 帯域を 75 Mbps と設定 |

備考 1. UBR アクティブ VC 数が 1 以上 7 未満の場合、 β_1 パラメータが適応されます。

$C_{ABR+UBR}$ が 75 Mbps で ABR の MCR の合計が 5 Mbps だとすると β_1 は 0.75 なので、 C_{ABR} 、 C_{UBR} はそれぞれ次のようになります。

$$C_{ABR} : (75-5)*0.75 + 5 = 57.5 \text{ Mbps}$$

$$C_{UBR} : (75-5)*(1 - 0.75) = 17.5 \text{ Mbps}$$

2. UBR アクティブ VC 数が 7 以上の場合、 β_2 パラメータが適応されます。

$C_{ABR+UBR}$ が 75 Mbps で ABR の MCR の合計が 5 Mbps だとすると β_2 は 0.125 なので、 C_{ABR} 、 C_{UBR} はそれぞれ次のようになります。

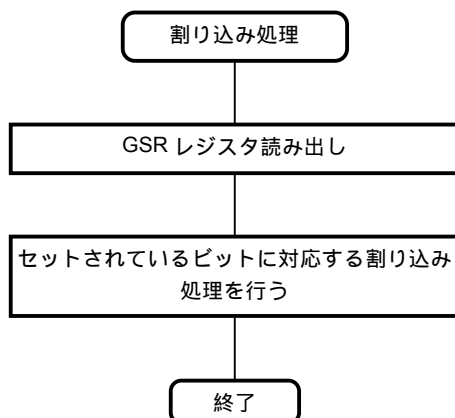
$$C_{ABR} : (75 - 5)*0.125 + 5 = 13.75 \text{ Mbps}$$

$$C_{UBR} : (75 - 5)*(1 - 0.125) = 61.75 \text{ Mbps}$$

第9章 割り込み処理

μ PD98405 は、送信完了、データ受信などを割り込みを用いてホストに通知することができます。ホストが、 μ PD98405 から割り込み通知を受けたときの基本的な処理フローを図 9-1に示します。この処理例では、割り込み処理中は μ PD98405 からの二重割り込みを禁止とします。

図 9-1 割り込み処理フロー



ホストは、割り込み通知を受けると、まずジェネラル・ステータス・レジスタ (GSR) を読みます。そして、セットされているビットに対応する割り込み処理を行います。GSR を読むことによって、セットされているビットはクリアされます。1 度に複数の別の割り込みが発生することもあります。また、同じ割り込みでもソフトの処理が間に合わず、同時に入っていることもあります。

それぞれの割り込み処理についてその処理方法の詳細を説明します。ジェネラル・ステータス・レジスタ (GSR) にセットされる割り込みについて順番に説明します。

9.1 PHY 割り込み

ジェネラル・ステータス・レジスタ (GSR) の PI ビットがセットされると、 μ PD98405 が PHY レイヤ・デバイス、または内蔵 PHY レイヤ・デバイスからの割り込みを受信したことを示します。

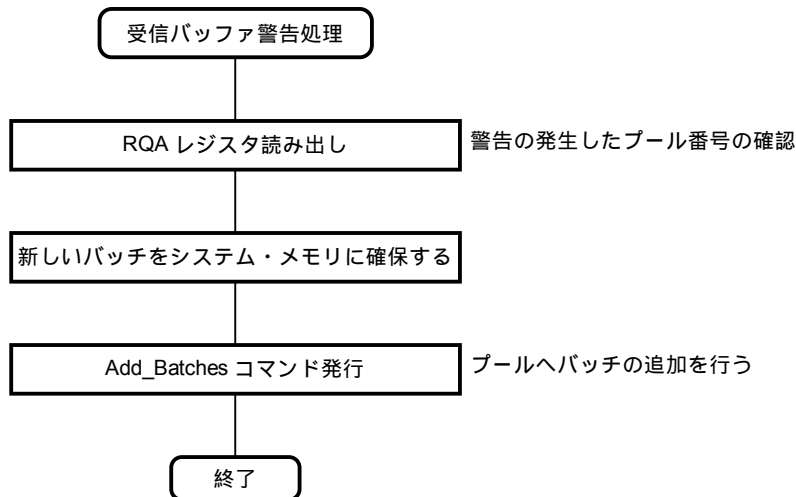
PI ビットがセットされていたら、ホストは Indirect_Access コマンドを発行して PHY レイヤ・デバイスまたは、内蔵 PHY レイヤ・デバイスにアクセスします。そして、PHY レイヤ・デバイスから詳しい割り込み情報を得て、それに対応した処理を行います。

9.2 受信バッファ警告

ジェネラル・ステータス・レジスタ (GSR) の RQA ビットがセットされると、受信バッファ警告を示します。これは、受信フリー・バッファ・プールの残りバッチ数がアラート・レベルに達して、まもなくバッチを使いきる

うとしていることを示す割り込みです。アラート・レベルとは、受信フリー・バッファ・プール・ディスクリプタに設定する Alert Level のことです。Alert Level を 0 に設定すると、受信バッファ警告の割り込みは発生しません。また、非 AAL-5 セルを受信するプールの場合 Alert Level を設定することができないので、受信バッファ警告の割り込みは発生しません。受信バッファ警告が発生したときの処理フローを、図 9-2 に示します。Add_Batches コマンドを発行する前の作業については、4.8.3 (1) Add_Batches コマンドの発行の図 4-6 Add_Batches コマンドの発行前のホストの作業を参照してください。

図 9-2 受信バッファ警告処理

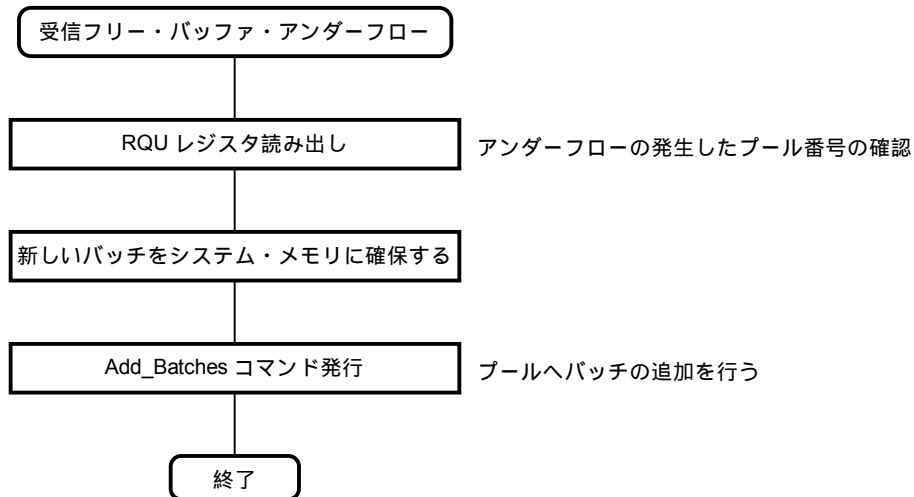


1. 受信バッファ警告が発生したら、まず受信バッファ警告レジスタ (RQA) を読んで受信バッファ警告が発生したプール番号を調べます。RQA のセットされているビットが、警告の発生したプール番号になります。たとえば、RQA の 0 ビット目が 1 なら、プール 0 に警告が発生したことになります。
2. 次に、ホストは追加するバッチをシステム・メモリ内に確保します。このとき、バッチを複数追加する場合は、それぞれリンクを張っておきます。そして、追加する先頭バッチをプールの最後のバッチにホスト自らリンクを張ります。
3. そして、Batch Pointer フィールドに追加するバッチの先頭アドレス、Pool No. フィールドにバッチを追加するプール番号 (警告の発生したプール)、Number of Batches フィールドに追加するバッチ数を記述して Add_Batches コマンドを発行します。Add_Batches コマンドを発行すると、受信フリー・バッファ・プール・ディスクリプタの Remaining Number of Batches in the Pool フィールドが Number of Batches フィールドに記述された数だけ増加されます。

9.3 受信フリー・バッファ・アンダーフロー

ジェネラル・ステータス・レジスタ (GSR) の RQU ビットがセットされると、受信キュー・アンダーフローを示します。これは、受信フリー・バッファ・プールにバッチがなくなったことを示す割り込みです。受信フリー・バッファ・アンダーフローが発生したときの処理フローを図 9-3 に示します。

図 9-3 受信フリー・バッファ・アンダーフロー処理



1. 受信フリー・バッファ・アンダーフローが発生したら、まず受信フリー・バッファ・アンダーフロー・レジスタ (RQU) を読んで受信フリー・バッファ・アンダーフローが発生したプール番号を調べます。RQU のセットされているビットが、アンダーフローの発生したプール番号になります。たとえば、RQU の 0 ビット目が 1 なら、プール 0 にアンダーフローが発生したことになります。
2. 次に、ホストは、追加するバッチ (複数の場合は、リンクを張っておく) をシステム・メモリ内に確保します。
3. Batch Pointer フィールドに追加するバッチの先頭アドレス、Pool No. フィールドにバッチを追加するプール番号、Number of Batches フィールドに追加するバッチ数を記述して Add_Batches コマンドを発行します。Add_Batches コマンドを発行すると、受信フリー・バッファ・プール・ディスクリプタの Remaining Number of Batches in the Pool フィールドが Number of Batches フィールドに記述された数、Address フィールドが Batch Pointer フィールドに記述されたアドレスになります。

9.4 レシーバ・ディアクティベート完了

ジェネラル・ステータス・レジスタ (GSR) の RD ビットがセットされると、受信のグローバル・シャットダウン (VPI/VCI リダクション・レジスタ (VRR) のビット 31 を 1 にセットする) が完了したことを示します。この割り込みが発生すると、すべての受信チャンネルがクローズされています。これ以後、イネーブルにはできません。リセットする必要があります。

9.5 バス・パリティ・エラー検出

ジェネラル・ステータス・レジスタ (GSR) の SPE ビットがセットされると、ホスト・システムのパリティ・エラーが発生したことを示します。 μ PD98405 動作停止の原因として判別できます。

PCI モードではこの割り込みはありません。

9.6 コントロール・メモリ・インタフェース・パリティ・エラー検出

ジェネラル・ステータス・レジスタ (GSR) の CPE ビットがセットされると、コントロール・メモリのパリティ・エラーが発生したことを示します。μPD98405 動作停止の原因として判別できます。

9.7 バス・エラー検出

ジェネラル・ステータス・レジスタ (GSR) の SBE ビットがセットされると、ホスト・システムのバス・エラーが発生したことを示します。μPD98405 動作停止の原因として判別できます。

PCI モードではこの割り込みはありません。

9.8 コントロール・メモリ初期化完了

ジェネラル・ステータス・レジスタ (GSR) の IND ビットがセットされると、μPD98405 の初期化 (コントロール・メモリのブロック割り当てなど) が完了したことを示します。これは、電源投入時のハードウェア・リセット、またソフトウェア・リセットのどちらかの初期化が完了したことを示します。ハードウェア・リセット、ソフトウェア・リセットで行われる初期化動作は同じものです。初期化が完了したら、レジスタ設定などの初期値設定を行ってください。

9.9 PCI パリティ・エラー検出

ジェネラル・ステータス・レジスタ (GSR) の PER ビットがセットされると、PCI パリティ・エラーを検出したことを示します。PCI モードで有効です。

備考 μPD98405 で PCI モード用に新設されました。

9.10 PCI フェイタル・エラー検出

ジェネラル・ステータス・レジスタ (GSR) の FER ビットがセットされると、PCI フェイタル・エラーを検出したことを示します。PCI モードで有効です。

備考 μPD98405 で PCI モード用に新設されました。

9.11 MIB カウンタ・オーバフロー

MIB3-MIB0 に対応するカウンタがオーバフローしたことを示します。

- MIB0 (ビット 17) : 受信セル・カウンタ (RCC)
- MIB1 (ビット 18) : 送信セル・カウンタ (TCC)
- MIB2 (ビット 19) : 無効 VPI/VCI 受信セル・カウンタ (RUEC)
- MIB3 (ビット 20) : 受信内部破棄セル・カウンタ (RIDC)

(1) 受信セル・カウンタ

ATM レイヤで受信したセルの数が格納されるカウンタです。アンアサインド/アイドル・セル, および無効な VPI/VCI 値を持つセルは, カウントされません。

(2) 送信セル・カウンタ

ATM レイヤから送信したセルの数が格納されるカウンタです。アンアサインド/アイドル・セルは, カウントされません。

(3) 無効 VPI/VCI 受信セル・カウンタ

無効な VPI/VCI 値を持つために, 内部で廃棄された受信セル数が格納されるカウンタです。

(4) 受信内部破棄セル・カウンタ

内部輻輳 (受信バッファ・アンダーフロー, 受信 FIFO オーバラン) で廃棄された受信セル数が格納されるカウンタです。

備考 μ PD98405 で PCI モード用に新設されました。

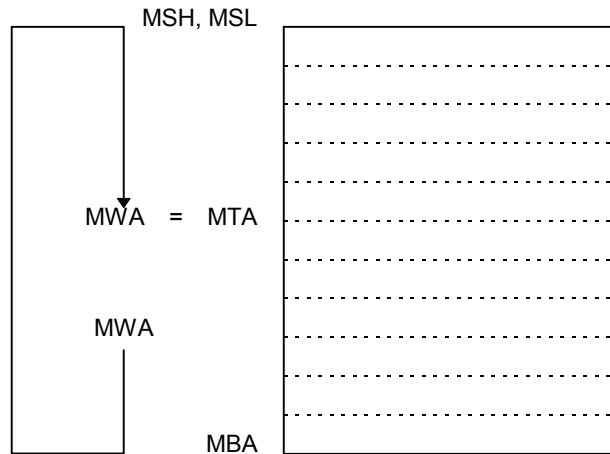
9.12 非 AAL-5 セル・データ受信

5.2 非 AAL-5 セル受信処理を参照してください。

9.13 メールボックス・フル

ジェネラル・ステータス・レジスタ (GSR) の MF3-MF0 ビットがセットされると, メールボックス・フルを示します。それぞれのビットに対応するメールボックスの MWA が MTA に追いついてしまったことを示します。この様子を図 9-4 に示します。

図 9-4 メールボックス・フルの様子



MF0 ビットがセットされていると、受信メールボックス 0 番が一杯になってしまったことになります。以下同様に、MF1 は受信メールボックス 1 番、MF2 は送信メールボックス 0 番、MF3 は送信メールボックス 1 番になります。

メールボックス・フルの割り込みが発生したら、メールボックス修正の割り込みが発生したときと同様の処理を行います。メールボックス・フルの割り込みが発生すると、 μ PD98405 はインディケーションの書き込みを待たされることになります。そして、インディケーションの書き込みが完了するまで DMA 転送を中止します。このため、頻繁にメールボックス・フルの起こるような環境では、送受信のパフォーマンスが悪くなってしまいます。初期設定で、大きいサイズのメールボックスを確保するようにしてください。

9.14 メールボックス修正

ジェネラル・ステータス・レジスタ (GSR) の MM3-MM0 ビットがセットされると、メールボックス修正を示します。それぞれのビットに対応するメールボックスに送信または受信インディケーションが書き込まれたことを示します。MM0 ビットがセットされていると、受信メールボックス 0 番にインディケーションが書き込まれたことになります。以下同様に、MM1 は受信メールボックス 1 番、MM2 は送信メールボックス 0 番、MM3 は送信メールボックス 1 番になります。

この割り込みが発生すると、 μ PD98405 が送信完了またはデータを受信して受信バッファに格納したことになるので、それぞれの処理を行います。

送信インディケーションの処理については、**3.7 送信完了処理**を参照してください。受信インディケーションの処理については、**4.8 受信データ処理**を参照してください。

第 10 章 コマンド発行方法

ホストは、表 10-1に記載する 9 種類のコマンドを使って、 μ PD98405 をコントロールします。

μ PD98405 には内蔵コマンド FIFO を使用するモードと、内蔵コマンド FIFO を使用しないモードの 2 種類のコマンド発行モードがあります。ホストは、これらのコマンド発行モードを GMR レジスタの CFE ビットで選択します。ただし、内蔵コマンド FIFO を使用するモードは、PCI モードでのみ使用できます。Generic モードでは、内蔵コマンド FIFO を使用しないモードでしか使えません。Generic モードでは、CFE ビットを必ず"0"に設定して使用してください。また、初期化時に決定したコマンド発行モードを途中で変更することはできません。したがって GMR の CFE ビットは、 μ PD98405 の動作中に変更できません。

・ PCI モード

CFE ビットが 1 のとき、内蔵コマンド FIFO を使用するモードになります。

CFE ビットが 0 のとき、内蔵コマンド FIFO を使用しないモードになります。

・ Generic モード：

CFE ビットを常に 0、内蔵コマンド FIFO を使用しないモードしか利用できません。

表 10-1 コマンドの種類

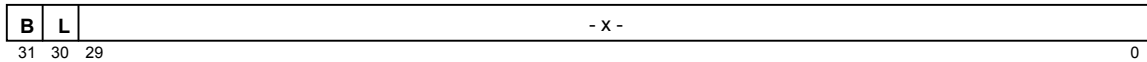
| コマンド名 |
|-------------------------|
| Open_Channel コマンド |
| Close_Channel コマンド |
| Deactivate_Channel コマンド |
| Tx_Ready コマンド |
| Add_Batches コマンド |
| NOP コマンド |
| Indirect_Access コマンド |
| Set_Rx_Congestion コマンド |
| BRM_Tx コマンド |

10.1 コマンド・レジスタ (CMR) とコマンド拡張レジスタ (CER)

コマンドの発行はすべてコマンド・レジスタ (CMR / CMR_L)、コマンド拡張レジスタ (CER / CER_L) を利用して μ PD98405 に入力されます。1 つのホスト CPU によって制御されるシングルホスト・システムで使用される場合と、複数のホスト CPU によって制御されるマルチホスト・システムで使用される場合とでは使用するレジスタが異なります。10.3.2 ロック・フラグ (マルチホスト・システムのサポート) で、詳しく説明します。

図 10-1 コマンド・レジスタのフォーマット

- ・コマンド・レジスタ (CMR/CMR_L)

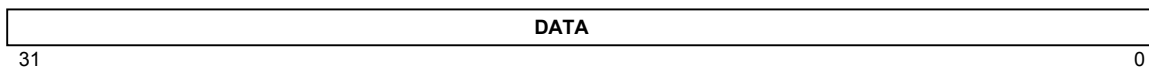


B ビット：ビジィ・フラグ

L ビット：ロック・フラグ

x：コマンド・コード，パラメータ

- ・コマンド拡張レジスタ (CER/CER_L)



各レジスタのアドレスは次のとおりです。

表 10-2 コマンド・レジスタのアドレス

| 名 称 | レジスタ名 | アドレス | |
|------------|-------|--------------|--------------|
| | | ワード・アドレス・モード | バイト・アドレス・モード |
| コマンド・レジスタ | CMR | 08H | 20H |
| | CMR_L | 09H | 24H |
| コマンド拡張レジスタ | CER | 0AH | 28H |
| | CER_L | 0BH | 2CH |

10.2 コマンドの種類

(1) コマンド・レジスタしか使用しないコマンド

Deactivate_Channel コマンド，Tx_Ready コマンド，NOP コマンド，Set_Rx_Congestion コマンドはコマンド・レジスタのみ利用し，かつインディケーションはありません。

(2) コマンド・レジスタにインディケーションを返すコマンド

Open_Channel コマンド，Close_Channel コマンドおよび BRM_Tx コマンドを実行すると，μPD98405 はコマンド・インディケーションをコマンド・レジスタに格納します。

ホストはコマンド・レジスタへインディケーションを返すコマンドにライト（発行する）したあと，コマンドが完了する（B ビットが"0"になるまでポーリングする）まで待ってコマンド・レジスタをリードし，コマンド・インディケーションを受け取らなければなりません。

(3) コマンド拡張レジスタを使用するコマンド

コマンドのうち Indirect_Access ライト・コマンド, Add_Batch コマンド, および BRM_Tx コマンドは設定パラメータを必要とするため, コマンド拡張レジスタを使用します。

コマンド拡張レジスタへのライトは, 先にコマンド拡張レジスタにデータをライトし, そのあとで, コマンド・レジスタにコマンドを設定しなければなりません。μPD98405 はコマンド・レジスタにライトされた時点で, コマンド実行に移ります。したがって, 必ずコマンド・レジスタへのライト前に行ってください。

コマンド拡張レジスタのリードを行う場合, コマンド・レジスタへコマンドをライトし, 実行完了後にコマンド拡張レジスタに格納されたデータ (インディケーション) を引き取ります。μPD98405 がデータをコマンド拡張レジスタに格納するのは, コマンド完了時です。B ビットが"0"になったことを確認してからコマンド拡張レジスタをリードします。

(4) コマンド拡張レジスタにインディケーションを返すコマンド

Indirect_Access リード・コマンドを実行すると, μPD98405 はコマンド・インディケーションをコマンド拡張レジスタに格納します。ホストはコマンド・レジスタへインディケーションを返すコマンドにライト (発行する) したあと, コマンドが完了する (B ビットが"0"になるまでポーリングする) まで待ってコマンド拡張レジスタをリードし, インディケーションを受け取らなければなりません。

以上をまとめると, 次の表のようになります。

表 10-3 コマンド発行で利用するレジスタ

| | コマンド発行 | | インディケーション | |
|-----------------------|--------|-----|-----------|-----|
| | CMR | CER | CMR | CER |
| Open_Channel | | - | | - |
| Close_Channel | | - | | - |
| Deactivate_Channel | | - | - | - |
| Tx_Ready | | - | - | - |
| Add_Batches | | | - | - |
| Nop | | - | - | - |
| Indirect_Access (リード) | | - | - | |
| Indirect_Access (ライト) | | | - | - |
| Set_Rx_Congestion | | - | - | - |
| BRM_Tx | | | - | - |

備考 : 使用することを示します。

10.3 コマンド FIFO 未使用モード

GMR レジスタの CFE ビットが"0"に設定されているとき, コマンド FIFO 未使用モードになります。Generic モードでは, 必ず CFE ビットを"0"に設定して, コマンド FIFO 未使用モードでコマンド発行を行ってください。

10.3.1 ビジィ・フラグ

B ビットは、 μ PD98405 がコマンド実行中であることを通知するビジィ・フラグとして機能します。B ビットが"1"である間は、新たなコマンドを受け付けることができません。仮に、B ビットが"1"のときに、新たなコマンドをコマンド・レジスタに上書きしても、 μ PD98405 はそのコマンドを無視し、無効とします。ホストが新たなコマンドを発行できるのは B ビットが"0"の場合にかぎります。 μ PD98405 はコマンドを終了すると、B ビットを"0"にします。したがって、ホストは新しいコマンド発行する場合には、1 度コマンド・レジスタをリードし、B ビットが"0"である（前のコマンドが完了している）ことを確認しなければなりません。

10.3.2 ロック・フラグ（マルチホスト・システムのサポート）

μ PD98405 が複数のホスト CPU によって制御されるマルチホスト・システムでは、コマンド・レジスタのビット 30 (L ビット) を利用します。シングルホストの場合は単に、ビジィ・ビットが"1"でない (ビジィ状態でない) ことを確認してコマンドをライトするだけで問題は生じません。しかし 2 つ以上のホストが存在する場合、ビジィ・ビットをチェックしただけでは、それぞれのホストがそれぞれのコマンドを続けて CMR / CER レジスタにライトした場合、一方のホストが他方のホストのコマンドを上書きしてしまう可能性があります。そこで、L ビットを、複数ホストのそれぞれが他のホストのコマンドが完了する前に別のコマンドを書き込もうとするのを防ぐロック・フラグとして機能させます。

L ビットが"1"の場合はロック状態であり、他のホストがコマンド発行している最中であるため、コマンドを受け付けられないことを示します。"0"の場合は、どのホストもコマンド発行を行っていない (実行中でない) ことを示します。

(1) ロック・フラグによるコマンド発行の制御

マルチホスト・システムにおけるロック・フラグによるコマンド発行の制御を説明します。

マルチホスト・システムでコマンドを発行する場合、CMR, CMR_L, CER, CER_L レジスタでロック・フラグを運用し、コマンド発行を制御します。CMR レジスタと CMR_L レジスタ, CER レジスタと CER_L レジスタはそれぞれ、どちらのレジスタにリード / ライトしても同じことです。CMR と CMR_L, CER と CER_L レジスタはリード / ライト時にロック・フラグの遷移が異なるだけです。たとえば、CMR レジスタにコマンドを発行するのと CMR_L レジスタにコマンドを発行するのはまったく同じです。

表 10-4 レジスタ・アクセスによる L ビットの遷移

| 動作 | L ビット (ロック・フラグ) 遷移 | リード | ライト |
|---------|--------------------|------------------------------|-----------------------|
| ロック | 0 1 | CMR CMR_L CER CER_L | CMR_L |
| ロック解除 | 1 0 | CMR_L CER_L | CMR |
| ロック保持 | 1 1 | CMR CER | CMR_L CER CER_L |
| ロック解除保持 | 0 0 | - | CMR CER CER_L |

CMR, CMR_L レジスタにある L ビットはともにロック・フラグの状態を示すビットです。

CMR, CMR_L, CER, CER_L いずれかのレジスタをリードするか, CMR_L レジスタをライトすればロック・フラグを"0"から"1"へ遷移させる(ビジー状態でないことが条件です)ことができます。マルチホスト・システムでは, このロック・フラグをうまく利用することで, コマンド発行の競合を避けることができます。そのためにロック・フラグが"1"のときリードを行ってもロックを保持し, かつ B ビットでビジー状態が把握できる CMR レジスタを利用します。

ホストが CMR レジスタをリードし, B ビット, L ビットがともに"0"であった場合, μ PD98405 はロック・フラグを"1"に遷移します。"1"に遷移したロック・フラグはその後, CMR レジスタをリードしても"0"には遷移しません。このロックされた状態を解除(ロック・フラグを"0")するためには, CMR レジスタのライトか, CMR_L, CER_L レジスタのリードが必要となります。

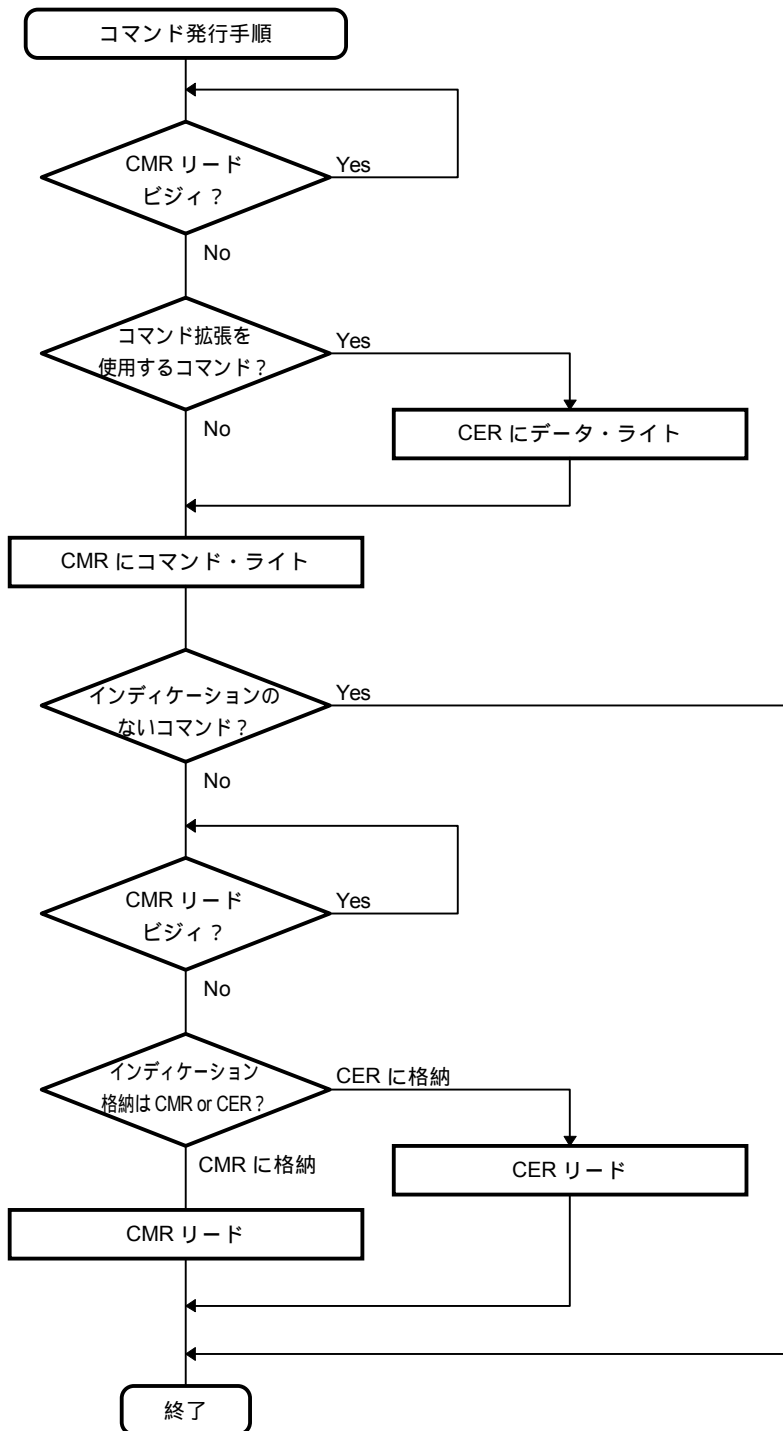
これを利用して, すべてのホストはコマンド発行前に CMR レジスタのリードを行います。このとき L ビットが"0"であった場合, 「コマンドを発行する権利を得た」とします。ホストが L ビット, B ビットともに"0"の CMR レジスタをリードした段階で自動的にロック・フラグは"1"となります。

- ・「コマンド使用权」を得たホストが使用权を手放したくない場合
レジスタ・リードのとき CMR, CER レジスタを, レジスタ・ライトのときは, CMR_L, CER_L, CER レジスタを使用すれば, ロック・フラグは"1"のままです。
- ・「コマンド使用权」を得たホストが使用权を放棄する場合
レジスタ・リードのとき CMR_L, CER_L レジスタを, レジスタ・ライトのときは, CMR レジスタを使用すれば, ロック・フラグは"0"に遷移します。

10.4 コマンド FIFO 未使用モード時のコマンド発行手順

10.4.1 シングルホストの場合

図 10-2 コマンド FIFO 未使用モード時のコマンド発行手順 (シングルホスト)



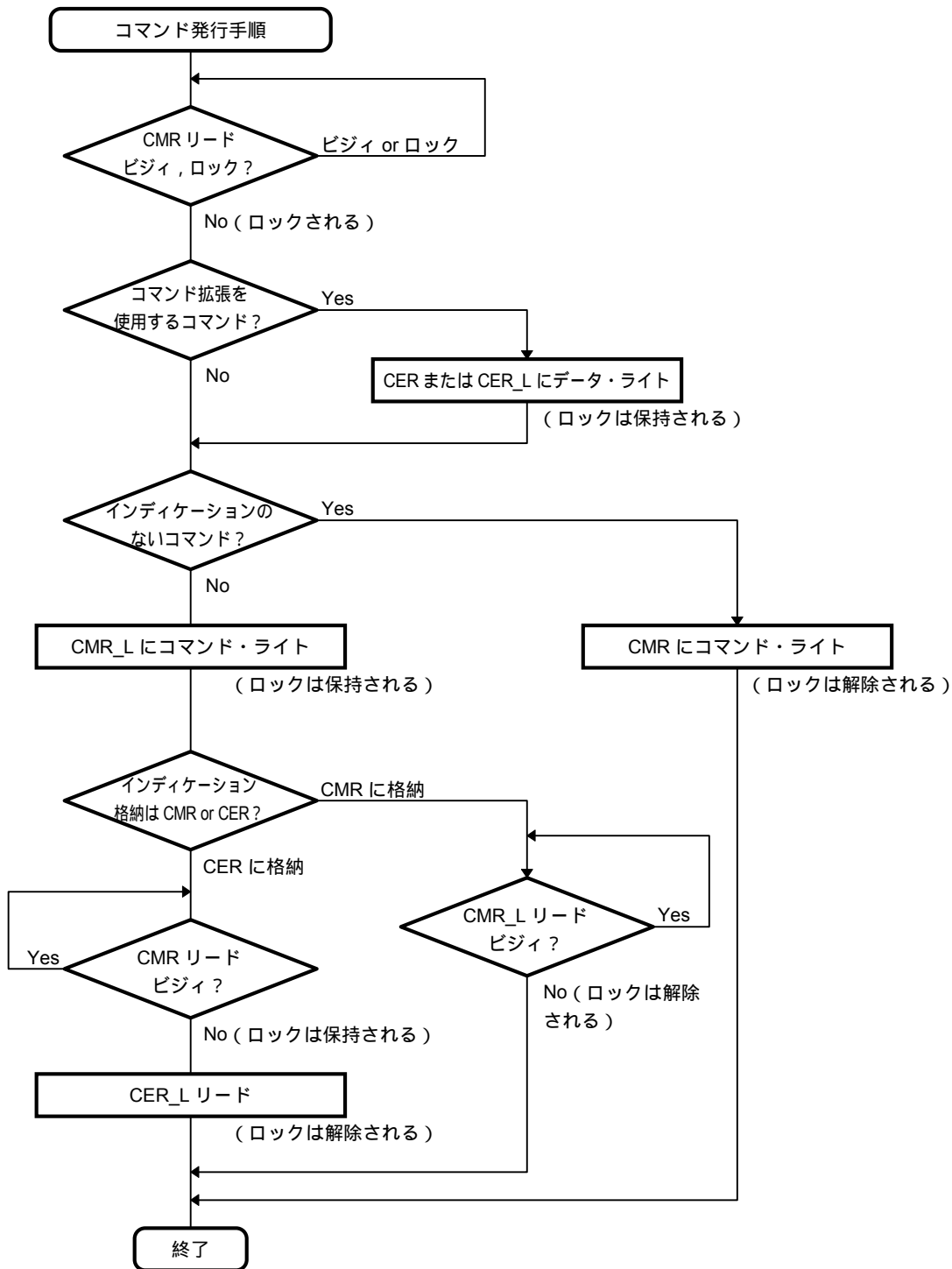
シングルホストのコマンド発行には、ロック・フラグを利用しません。コマンド終了のチェックとしてビジィ・フラグのみ利用し、レジスタは CMR、CER レジスタの 2 つを使用します。次にコマンド発行手順を説明します。

1. CMR レジスタをリードして B ビットのチェックを行い、ビジーでない場合はコマンド発行へ進みます。
2. コマンド拡張 (CER) レジスタを使用するコマンドは先に CER レジスタヘデータをライトします。
3. CMR レジスタにコマンドをライトしコマンドを発行します。CMR レジスタにコマンドをライトするとただちに μ PD98405 はコマンド実行を始めます。
4. インディケーションの返らないコマンドの場合はこれで終了となります。
5. インディケーションの返るコマンドの場合、CMR レジスタをリードして B ビットをチェックし、ビジー状態でなくなる (コマンド実行が終了する) まで待ちます。
6. コマンド実行が終了したら、CMR レジスタをリードし、インディケーションを得ます。コマンド拡張レジスタにインディケーションが返るコマンドの場合は CER レジスタをリードします。

注意 図 10-2はコマンド発行の 1 例を示すものです。必ずしもこのとおりの発行手順を踏む必要はありません。

10.4.2 マルチホストの場合

図 10-3 コマンド FIFO 未使用モード時のコマンド発行手順 (マルチホスト)



マルチホストのコマンド発行には、ロック・フラグを利用します。レジスタは CMR, CER, CMR_L, CER_L レジスタの 4 つを使用します。次にコマンド発行手順を説明します。

1. CMR レジスタをリードしてロック・フラグのチェックを行います。ロックされている場合、他のホストがコマンド実行中なので、ロックが解除されるまで待つ必要があります。CMR をリードすることによりロック・フラグが"1"にセットされます。
2. コマンド拡張レジスタ(CER ,CER_L)を使用するコマンドは、先に CER_L にデータをライトします(CER_L , CER レジスタどちらをライトしてもロックは保持されます)。
3. インディケーションの返ってこないコマンドの場合、CMR レジスタにコマンドをライトし、コマンドを発行します。これはインディケーションの返ってこないコマンドの場合 CMR レジスタを使用するということではなく、もうロックを維持しなくてよいということで、CMR レジスタを使用しています。もし、ロックを維持したい(他のホストにコマンド使用権を明け渡したくない)場合は、CMR_L レジスタでコマンドを発行します。
4. インディケーションの返ってくるコマンドの場合、CMR_L レジスタにコマンドをライトしてコマンドを発行します。インディケーションをリードするまでロックを維持します。
5. CMR レジスタにインディケーションが格納される場合、CMR_L レジスタをリードしビジィ状態のチェックを行います。ビジィ状態でない場合、CMR_L レジスタをリードしインディケーションを得ます。B ビットが"0"となった時点で CMR_L レジスタをリードすると、ロックは解除されます。
6. コマンド拡張(CER)レジスタにインディケーションが格納されるコマンドの場合、CMR レジスタをリードしビジィ状態のチェックを行います。ビジィ状態でない場合、CER_L レジスタをリードしてインディケーションを得ます。CER_L レジスタをリードすることで、ロックは解除されます。

- 注意 1.** このフローでは、コマンド発行が終了した段階で、ロックを解除するようになっています。ロックの解除はホストが責任を持って行わなければなりません。もし、ロックを保持し、コマンド発行権を放棄したくない場合は、レジスタ・リードのとき CMR ,CER レジスタを、レジスタ・ライトのときは、CMR_L , CER_L , CER レジスタを使用すれば、ロックは維持されたままとなります。
2. インディケーションが格納されるコマンドの場合は、インディケーションを引き取るまでロックは維持しなければなりません。
 3. この図 10-3はコマンド発行の 1 例を示すものです。必ずしもこのとおりの発行手順を踏む必要はありません。

備考 コマンド FIFO 未使用モードでは、 μ PD98401A へのコマンド発行方法をそのまま μ PD98405 で利用することができます。

10.5 コマンド FIFO 使用モード

GMR レジスタの CFE ビットを"1"に設定した場合、コマンド FIFO 使用モードになります。コマンド FIFO 使用モードは、PCI モードでのみ有効です。Generic モードでは、必ず CFE ビットを"0"に設定して、コマンド FIFO 未使用モードでコマンド発行を行ってください。

μ PD98405 は、CMR と CER のために、それぞれ 10 コマンド分のコマンド FIFO を内蔵しています。

コマンド FIFO を使用することにより、ホストはビジィ・ビットのチェックなしでコマンドを発行することができます。しかし、ビジィ・ビットのチェックを行わなくてもよいのはインディケーションが返らないコマンドにかぎります。

インディケーションが格納されないコマンドに関しては、シングルホストで使用するかぎり、コマンド FIFO がフルになるまでコマンドを連続的に発行することができます。

また、マルチホストで使用する場合は、インディケーションが格納されず、かつ CER レジスタにパラメータをセットしないコマンドにかぎり、コマンド FIFO がフルになるまでコマンドを連続的に発行することができます。

ホストは、コマンド FIFO レジスタ (CFR) をリードすることにより、リードした時点のコマンド FIFO にたまっているコマンド数を確認できます。

10.5.1 ビジィ・フラグ

ビジィ・フラグ (B ビット) が "1" の状態にあるとき、 μ PD98405 はインディケーションの返るコマンドをコマンド FIFO 内に受け付けている、または実行中であることを示します。

インディケーションのないコマンドの場合、ビジィ・フラグは "0" のままです。つまり、インディケーションのないコマンド発行の場合、ホストは、インディケーションのないコマンドを、B ビットをチェックすることなくいつでも発行でき、またコマンドの終了をチェックする必要もありません。

しかし、インディケーションの返るコマンドを発行するときは B ビットをチェックする必要があります。インディケーションの返るコマンドを発行した場合、B ビットは "1" にセットされます。ホストはインディケーションの返るコマンドを発行して B ビットが "1" にセットされているとき、新たなインディケーションの返るコマンドを発行することができないため、先に発行したコマンドが完了してインディケーションを受け取ってから、新たなインディケーションの返るコマンドを発行しなくてはなりません。

表 10-5 に、インディケーションのないコマンドと、インディケーションのあるコマンドを示します。

表 10-5 インディケーションがない / 返るコマンド

| インディケーションがないコマンド | | インディケーションが返るコマンド |
|-------------------------|--------------------------|--------------------------|
| CER レジスタを利用しない | CER レジスタにパラメータを設定する | |
| Deactivate_Channel コマンド | Add_Batches コマンド | Open_Channel コマンド |
| Tx_Ready コマンド | Indirect_Access ライト・コマンド | Close_Channel コマンド |
| NOP コマンド | | Indirect_Access リード・コマンド |
| Set_Rx_Congestion コマンド | | BRM_Tx コマンド |

10.5.2 ロック・フラグ (マルチホスト・システムのサポート)

複数のホスト CPU によって制御されるマルチホスト・システムの場合、コマンド・レジスタのビット 30 (L ビット) を利用します。L ビットは、複数ホストのそれぞれが他のホストのインディケーションの返るコマンドが完了する前に別のインディケーションの返るコマンドをライトしてしまうのを防ぐロック・フラグとして機能します。L ビットが "1" の場合はロック状態であり、他のホストがコマンド実行中であること、逆に "0" の場合は、他のホストがコマンドを実行中でないことを示します

(1) ロック・フラグによるコマンド発行の制御

マルチホスト・システムにおけるロック・フラグによるコマンド発行の制御を説明します。

マルチホスト・システムでコマンドを発行する場合、CMR, CMR_L, CER, CER_L レジスタでロック・フラグを運用し、コマンド発行を制御します。CMR レジスタと CMR_L レジスタ, CER レジスタと CER_L レジスタはそれぞれ、どちらのレジスタにリード / ライトしても同じことです。CMR と CMR_L, CER と CER_L

レジスタはリード時にロック・フラグの遷移が異なるだけです。たとえば、CMR レジスタにコマンドを発行すると CMR_L レジスタにコマンドを発行するのはまったく同じです。

CMR, CMR_L レジスタにある L ビットはともにロック・フラグの状態を示すビットです。CMR, CMR_L, CER, CER_L いずれかのレジスタをリードすればロック・フラグを"0"から"1"へ遷移させる（ビジー状態でないことが条件です）ことができます。マルチホスト・システムでは、このロック・フラグをうまく利用することで、コマンド発行の競合を避けることができます。そのためにロック・フラグが"1"のときリードを行ってもロックを保持し、かつ B ビットでビジー状態が把握できる CMR レジスタを利用します。ホストが CMR レジスタをリードし、B ビット、L ビットがともに"0"であった場合、 μ PD98405 はロック・フラグを"1"に遷移します。"1"に遷移したロック・フラグはその後、CMR レジスタをリードしても"0"には遷移しません。このロックされた状態を解除（ロック・フラグを"0"）するためには、CMR_L, CER_L レジスタのリードが必要となります。

表 10-6 レジスタ・リード・アクセスによる L ビットの遷移

| 動作 | L ビット遷移 | リード |
|---------|---------|------------------------------|
| ロック | 0 1 | CMR CMR_L CER CER_L |
| ロック解除 | 1 0 | CMR_L CER_L |
| ロック保持 | 1 1 | CMR CER |
| ロック解除保持 | 0 0 | - |

これを利用して、すべてのホストはコマンド発行前に CMR レジスタのリードを行います。このとき L ビットが"0"であった場合、「コマンドを発行する権利を得た」とします。ホストが L ビット、B ビットともに"0"の CMR レジスタをリードした段階で自動的にロック・フラグは"1"となります。

しかし、コマンド FIFO を利用するかぎり、インディケーションを返さず、かつコマンド拡張レジスタ (CER) を使用しないコマンドを発行する場合は、ロック・フラグ、ビジー・フラグともに意識する必要はありません。コマンドはコマンド FIFO に格納され上書きされることがないからです。ホストは、インディケーションを返さず、かつコマンド拡張レジスタ (CER) を使用しないコマンドをロック、ビジーの状態に関係なくいつでも発行することができます。

- 注意 1. インディケーションのないコマンドはいつでも発行できますが、コマンド発行時にコマンド・レジスタをリードしないでください。リード・アクセスによりロック状態が遷移してしまいます。
- ライト・アクセスでは、ロック状態は遷移しません。
 - インディケーションを返さず、かつコマンド拡張レジスタ (CER) を使用しないコマンドは Deactivate_Channel コマンド、Tx_Ready コマンド、NOP コマンドおよび Set_Rx_Congestion コマンドです。
 - CER レジスタにパラメータを設定するコマンドの場合、ロック・フラグを利用しなければなりません。

たとえばホスト A が CER レジスタにパラメータをセットします。次にホスト B が CER レジスタにパラメータをセットします。マルチ・ホストの場合、そのあとホスト A より早くホスト B が CMR レジスタにコマンドをライトする可能性があるからです。そうするとホスト A のパラメータでホスト B のコマンドが発行されてしまいます。

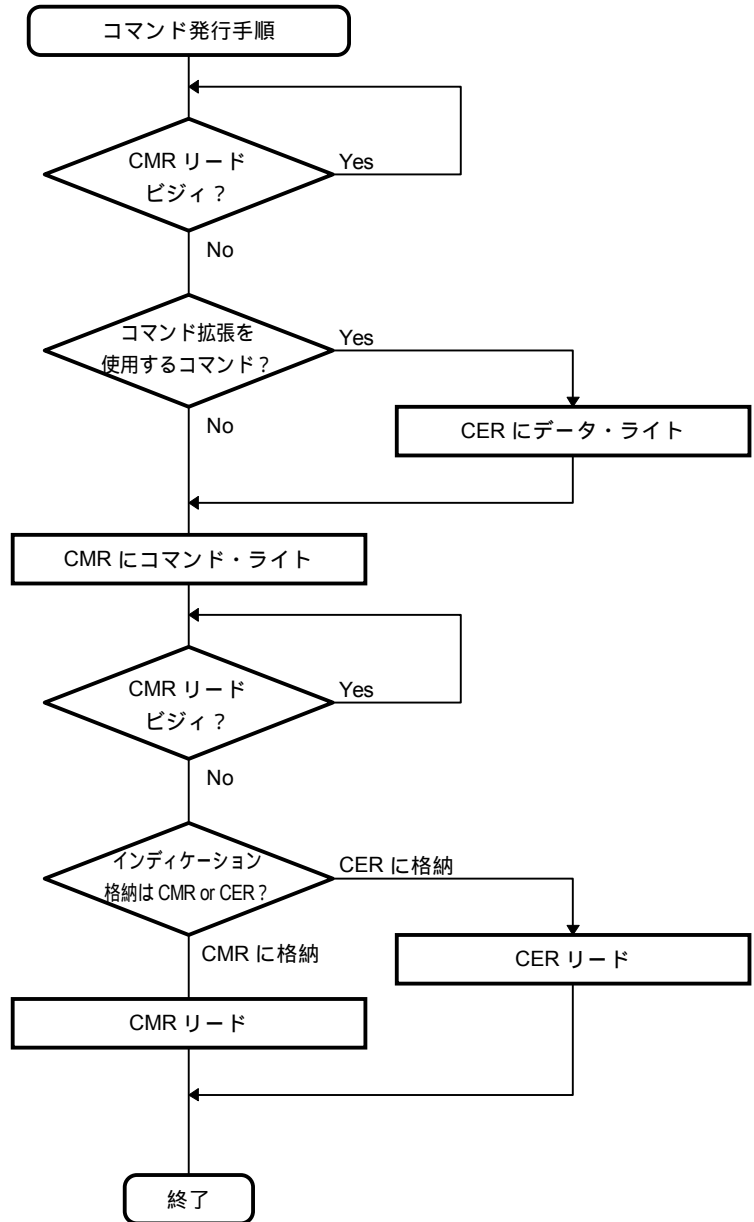
10.6 コマンド FIFO 使用モード時のコマンド発行手順

10.6.1 シングルホストの場合

図 10-4に示すフロー・チャートは、インディケーションの返るコマンドの例です。

ホストはインディケーションを返さないコマンドを発行する場合、いつでも発行することができます。

図 10-4 コマンド FIFO 使用モード時のコマンド発行手順 (シングルホスト)



シングルホストのコマンド発行には、ロック・フラグを利用しません。コマンド終了のチェックとしてビジィ・フラグのみ利用し、レジスタは CMR, CER レジスタの 2 つを使用します。また、インディケーションを返さないコマンドを発行する場合は、ビジィ・フラグのチェックを一切行う必要がありません。いつでもホストはコマンド発行を行えます。

次に、コマンド発行手順を説明します。

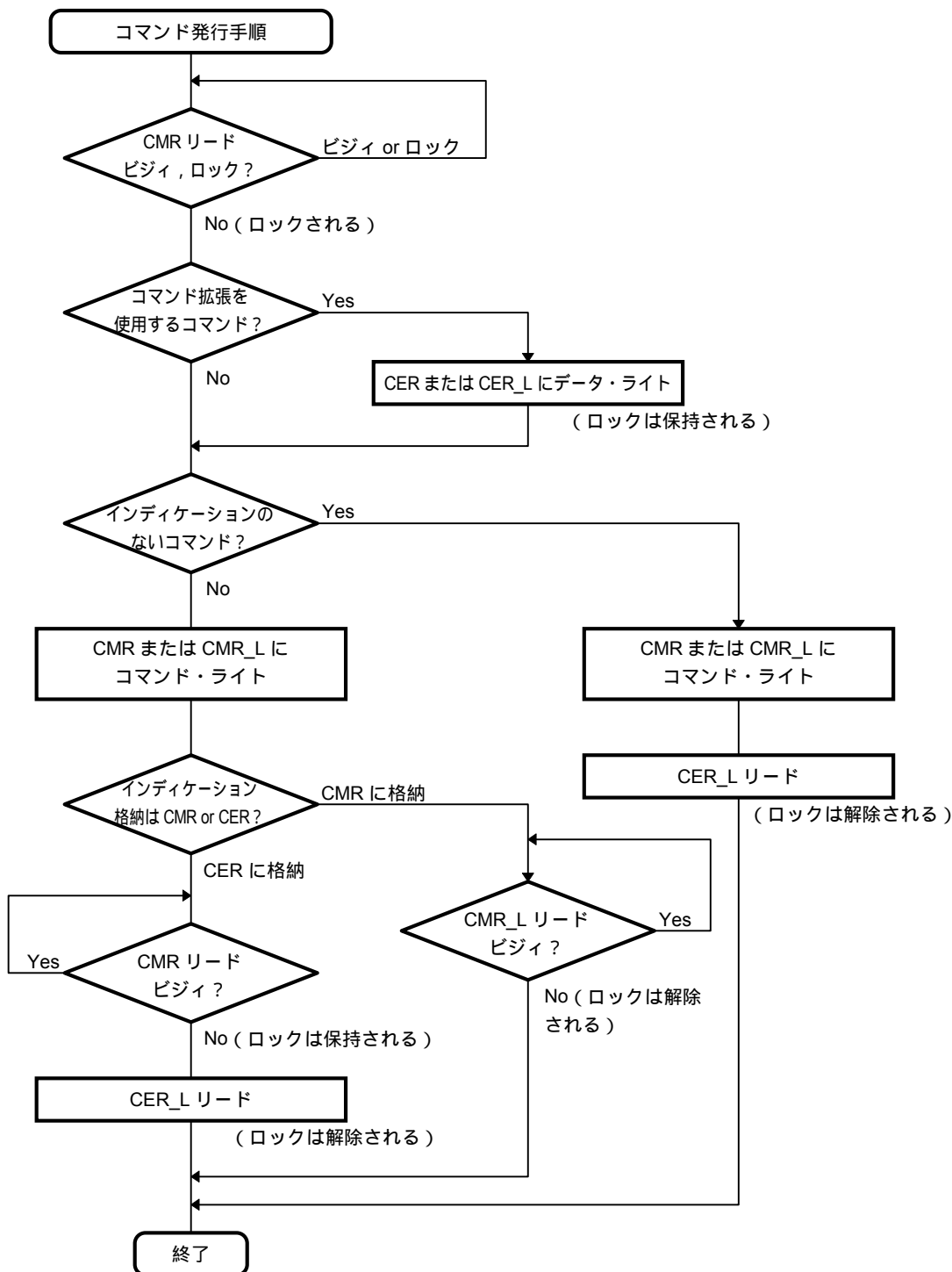
1. CMR レジスタをリードして B ビットのチェックを行い、ビジィでない場合はコマンド発行へ進みます。
2. コマンド拡張 (CER) レジスタを使用するコマンドは先に CER レジスタヘデータをライトします。
3. CMR レジスタにコマンドをライトしコマンドを発行します。CMR レジスタにコマンドをライトすると、ただちに μ PD98405 はコマンド実行を始めます。
4. インディケーションの返るコマンドの場合、CMR レジスタをリードして B ビットをチェックし、ビジィ状態でなくなる (コマンド実行が終了する) まで待ちます。
5. コマンド実行が終了したら、CMR レジスタをリードし、インディケーションを得ます。コマンド拡張レジスタにインディケーションが返るコマンドの場合は CER レジスタをリードします。

注意 図 10-4はコマンド発行の 1 例を示すものです。必ずしもこのとおりの発行手順を踏む必要はありません。

10.6.2 マルチホストの場合

図 10-5に示すフロー・チャートは、CER レジスタ使用、またはインディケーションの返るコマンドの場合の例です。ホストは、インディケーションがなく、かつコマンド拡張レジスタ（CER）を使用しないコマンドをロック、ビジィをチェックすることなくいつでも発行することができます。

図 10-5 コマンド FIFO 使用モード時のコマンド発行手順（マルチホスト）



マルチホストのコマンド発行には、ロック・フラグを利用します。レジスタは CMR, CER, CMR_L, CER_L レジスタの 4 つを使用します。ホストは、インディケーションがなく、かつコマンド拡張レジスタ (CER) を使用しないコマンドをロック、ビジィをチェックすることなくいつでも発行できます。

次にコマンド発行手順を説明します。この例はマルチホスト・システム時のインディケーションの返るコマンド、もしくはコマンド拡張レジスタ (CER) を使用するコマンド発行フローです。

1. CMR レジスタをリードしてロック・フラグのチェックを行います。ロックされている場合、他のホストがコマンド実行中なので、ロックが解除されるまで待つ必要があります。CMR をリードすることによりロック・フラグが"1"にセットされます。
2. コマンド拡張レジスタ (CER, CER_L) を使用するコマンドは、先に CER_L にデータをライトします。
3. インディケーションの返ってこないコマンドの場合、CMR もしくは CMR_L レジスタにコマンドをライトし、コマンドを発行します。コマンドを発行してしまえば、コマンド終了を待つ必要はありません。B ビットは"0"のままなので、すぐに CMR_L レジスタをリードしてロックを解除します。もし、ロックを維持したい(他のホストにコマンド使用権を明け渡したくない)場合は、CMR_L レジスタのリードを行わないでください。
4. インディケーションの返ってくるコマンドの場合、CMR もしくは CMR_L レジスタにコマンドをライトしてコマンドを発行します。
5. CMR レジスタにインディケーションが格納される場合、CMR_L レジスタをリードしビジィ状態のチェックを行います。ビジィ状態でない場合、CMR_L レジスタをリードしインディケーションを得ます。B ビットが"0"となった時点で CMR_L レジスタをリードすると、ロックは解除されます。
6. コマンド拡張 (CER) レジスタにインディケーションが格納されるコマンドの場合、CMR レジスタをリードしビジィ状態のチェックを行います。ビジィ状態でない場合、CER_L レジスタをリードしてインディケーションを得ます。CER_L レジスタをリードすることで、ロックは解除されます。

- 注意 1.** 図 10-5では、コマンド発行が終了した段階で、ロックを解除するようになっています。ロックの解除はホストが責任を持って行わなければなりません。もし、ロックを保持し、コマンド発行権を放棄したくない場合は、CMR, CER レジスタでレジスタ・リードを行えば、ロックは維持されたままとなります。
2. インディケーションが格納されるコマンドの場合は、インディケーションを引き取るまでロックは維持しなければなりません。
 3. 図 10-5は、コマンド発行の 1 例を示すものです。必ずしもこのとおりの発行手順を踏む必要はありません。

第 11 章 μ PD98401A と μ PD98405 との違い

この章では、 μ PD98401A と μ PD98405 で変更されたものを説明します。

11.1 送信 VC テーブル

送信 VC テーブルが 8 ワードから 16 ワードに拡張されました。

11.2 受信 VC テーブル

受信 VC テーブルが 8 ワードから 16 ワードに拡張されました。

11.3 送信パケット・ディスクリプタ

パケット・ディスクリプタのフォーマットが変更されています。IM ビットが新設されました。

11.4 受信プール

μ PD98401A では、バッチがバッファ・アドレスの 1 ワード構成でした。 μ PD98405 からバッファ・アドレス、サイズの 2 ワード領域にフリー・バッファのサイズを記述するようになり、バッファ・サイズを可変にとることができます。 μ PD98401A では、同じプール内のフリー・バッファ・サイズはすべて同じでなければなりませんでした。

プール・ディスクリプタのフォーマットが変更しました。 μ PD98401A では、バッファ・サイズは 64×2^n という指定でしたが、 μ PD98405 ではこのフィールドは 0 となります。バッファ・サイズはバッチ内のバッファ・アドレス、サイズ (FREE BUFFER SIZE) に記述します。

11.5 非 AAL-5 受信時の受信プール

μ PD98401A では、プール・ディスクリプタの Batch Size フィールドは 0 に設定するため、非 AAL-5 セル受信プールではリンク・ポインタを最下位ビットの 1 で認識します。そのため、Batch Size フィールドは意味のないものになっていました、 μ PD98405 では、バッチ・リンク・ポインタの最下位ビットを 1 にする必要がありません。また、BATCH SIZE はきちんと設定してください。

11.6 受信インディケーション

μ PD98405 と μ PD98401A の受信インディケーションはフォーマットが異なります。特に、STATUS の値がノーマルでないかを示すビットが ERR フィールドから ST フィールドに変更されています。処理済みかどうかを判断するのに利用する、必ず"1"をセットする WORD 3 のビット 31 もビット 15 に変更されています。これはチャネル(VC ナンバまたは VPI/VCI 値として)が 1 ビット拡張されたためです。

11.7 コマンド

VC ナンバが 18-4 ビットに変更されました。関係するコマンドの発行には注意してください。サポートされるコントロール・メモリが倍になったため VC アドレスとしての領域が 1 ビット分増え、0-18 までを利用します。

11.7.1 Open_Channel コマンド

インディケーションの VC ナンバ・フィールドがビット 18-4 に変更されました。

11.7.2 Close_Channel コマンド

コマンドの VC ナンバ・フィールドがビット 18-4 に変更されました。

μ PD98405 から送信 VC をクローズするときに Deactivate_Channel コマンドの発行を行わなくてもよくなりました。また、送信 VC がアイドル状態であるかどうかをチェックして Close_Channel コマンドを発行していましたが、その必要もなくなりました。

μ PD98405 は μ PD98401A の送信 VC クローズの方法をそのまま問題なく使用できます。

11.7.3 Tx_Ready コマンド

コマンドの VC ナンバ・フィールドがビット 18-4 に変更されました。

11.7.4 Deactivate_Channel コマンド

コマンドの VC ナンバ・フィールドがビット 18-4 に変更されました。

μ PD98401A では、送信 VC をクローズする際に必ず発行しなければなりませんでした。が、 μ PD98405 からは必要なくなりました。送信をストップするときだけ利用します。

11.7.5 Indirect_Access コマンド

コマンドの ADDRESS フィールドがビット 18-0 に、TGT フィールドがビット 20-19 に変更されました。



11.8 コントロール・メモリ

11.8.1 コントロール・メモリ・サイズ

μPD98401A では、コントロール・メモリのサイズは 0-256 K ワードのサポートでしたが、μPD98405 ではコントロール・メモリのサイズは 0-512 K ワードに拡大されました。

11.8.2 ABR ルックアップ・テーブル

μPD98401A の受信フリー・バッファ・プール・ポインタ領域は、μPD98405 では ABR ルックアップ・テーブル領域として利用します。受信フリー・バッファ・プール・ポインタは SPE レジスタに移動しました。

11.9 レジスタ

11.9.1 GMR

新しいビットが追加されました。

| | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
|----|-----|-----|-----|-----|-----|----|-----|-----|-----|-----|-----|-----|-----|-----|----|----|----|----|----|----|----|----|-----|----|----|----|---|---|
| 0 | SLM | UID | ICM | PSM | UOC | 0 | BBL | PLL | EFM | E64 | PHM | CFE | TBE | CPE | LP | WA | RA | SZ | AD | BO | PM | PC | BPE | DR | SE | RE | | |
| 31 | 30 | 29 | 28 | 27 | 26 | 25 | 24 | 22 | 21 | 20 | 19 | 18 | 17 | 16 | 15 | 14 | 13 | 12 | 11 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |

11.9.2 GSR

新しいビットが追加されました。この変更は IMR レジスタにも反映されます。

| | | | | | | | | | | | | | | | | | | | |
|----|-----|-----|----|-----|-----|-----|-----|----|-----|-----|----------|----|----------|---------|---------|---|---|---|---|
| PI | RQA | RQU | RD | SPE | CPE | SBE | IND | 0 | PER | FER | MIB(3:0) | 0 | RCR(7:0) | MF(3:0) | MM(3:0) | | | | |
| 31 | 30 | 29 | 28 | 27 | 26 | 25 | 24 | 23 | 22 | 21 | 20 | 17 | 16 | 15 | 8 | 7 | 4 | 3 | 0 |

11.9.3 SPE0-SPE15

コントロール・メモリ内の受信フリー・バッファ・プール・ポインタがなくなり、この SPE レジスタを利用することになりました。

| | | | |
|----|----|----|-----------|
| a | u | 0 | VC Number |
| 31 | 30 | 29 | 15 14 0 |

11.9.4 ALA

μPD98401A の SMA レジスタは廃止され、ALA レジスタとなりました。

| | |
|-------|--------------------------------|
| - 0 - | ABR LOOKUP TABLE START ADDRESS |
| 31 | 19 18 0 |

11.9.5 スケジューラ・レジスタ

・フォーマットの変更

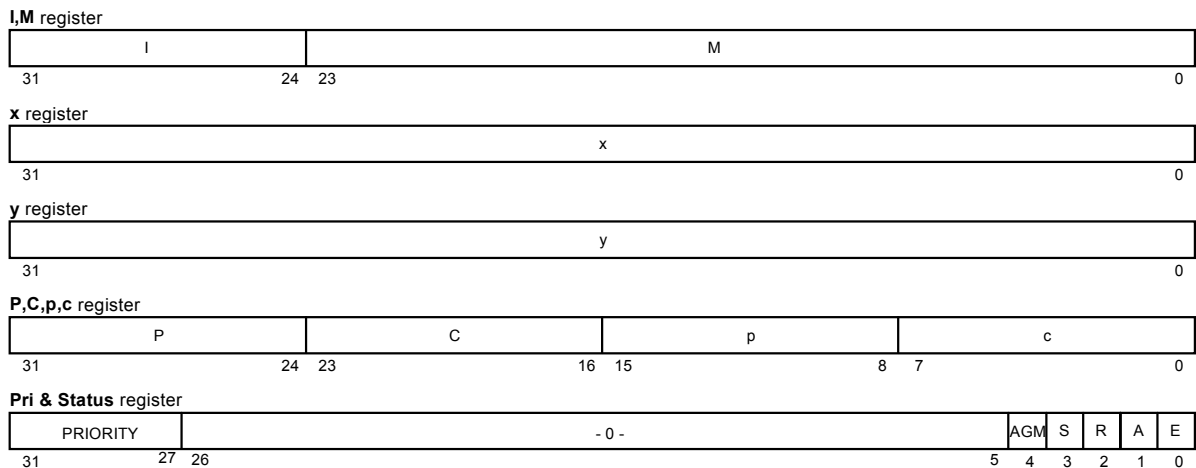
Pri & Status レジスタの PRIORITY がビット 31-27 に変更されています。

・スケジューラ・レジスタの 0 初期化

μ PD98401A では初期化時、スケジューラ・レジスタのデフォルト値は不定でしたが、 μ PD98405 では 0 クリアされます。したがって、ホストがレジスタを 0 初期化する必要はありません。

・スケジューラ・レジスタの制限

μ PD98401A では、ユーザはシェーパのプライオリティの高いものから順に割り当てる必要がありましたが（シェーパ・ナンバ 0 が最もプライオリティが高く、 $i > j$ の場合、シェーパ・ナンバ i のプライオリティはシェーパ・ナンバ j のプライオリティと同じかより低くしなければなりませんでしたが）、 μ PD98405 ではなくなりました。



11.10 VPI/VCI 受信について

μ PD98405 と μ PD98401A では VRR レジスタによる VPI/VCI の受信が異なります。

11.10.1 μ PD98405 の場合

VRR レジスタで設定したシフトで無効とされた上位ビットは、あくまで 0 ビットで受信した場合、受信ルックアップ・テーブルより VC チャンネルへ渡され処理されます。つまり μ PD98405 はシフトで有効としたビット幅より上位 VPI/VCI はそのビットが 0 のとき以外はデータを受信しません。

11.10.2 μ PD98401A の場合

VRR レジスタのシフト設定で無効とされた上位ビットは無視します。つまり、無効とされた上位ビットが 0 以外の値でもそのセルを受信します。

お問い合わせ先

【技術的なお問い合わせ先】

NEC半導体テクニカルホットライン
(電話：午前 9:00～12:00，午後 1:00～5:00)

電話 : 044-435-9494
FAX : 044-435-9608
E-mail : info@lsi.nec.co.jp

【営業関係お問い合わせ先】

システムLSI第一営業事業部

東京 (03)3798-6106, 6107, 6108, 6155
大阪 (06)6945-3178, 3200, 3208
名古屋 (052)222-2375
仙台 (022)267-8740
水戸 (029)226-1702
広島 (082)242-5504
鳥取 (0857)27-5313
松山 (089)945-4149

システムLSI第二営業事業部

東京 (03)3798-6110, 6111, 6112, 6151, 6156
名古屋 (052)222-2170, 2190
松本 (0263)35-1662
前橋 (027)243-6060
立川 (042)526-5981
静岡 (054)254-4794
金沢 (076)232-7303
福岡 (092)261-2806

【資料の請求先】

上記営業関係お問い合わせ先またはNEC特約店へお申しつけください。

【NECエレクトロニクス デバイス ホームページ】

NECエレクトロニクスデバイスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.ic.nec.co.jp/>

アンケート記入のお願い

お手数ですが、このドキュメントに対するご意見をお寄せください。今後のドキュメント作成の参考にさせていただきます。

[ドキュメント名] μPD98405 アプリケーション・ノート
(S13369JJ1V2AN00 (第1版))

[お名前など](さしつかえのない範囲で)
御社名(学校名, その他) ()
ご住所 ()
お電話番号 ()
お仕事の内容 ()
お名前 ()

1. ご評価(各欄に をご記入ください)

| 項 目 | 大変良い | 良 い | 普 通 | 悪 い | 大変悪い |
|---------------|------|-----|-----|-----|------|
| 全体の構成 | | | | | |
| 説明内容 | | | | | |
| 用語解説 | | | | | |
| 調べやすさ | | | | | |
| デザイン, 字の大きさなど | | | | | |
| その他() | | | | | |
| () | | | | | |

2. わかりやすい所(第 章, 第 章, 第 章, 第 章, その他)
理由 []

3. わかりにくい所(第 章, 第 章, 第 章, 第 章, その他)
理由 []

4. ご意見, ご要望

5. このドキュメントをお届けしたのは
NEC 販売員, 特約店販売員, その他 ()

ご協力ありがとうございました。
下記あてに FAX で送信いただくか, 最寄りの販売員にコピーをお渡しください。

アンケート