

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

SH7080 グループ

I²C2 シングルマスタ受信 (I²C バス EEPROM のリード)

要旨

本アプリケーションノートは、I²C バスインタフェース 2 (I²C2) を使用した I²C バスインタフェースのシングルマスタ受信動作について述べており、ユーザソフトウェア設計の際のご参考として役立ててください。

動作確認デバイス

SH7085

目次

1. 仕様	2
2. 適用条件	3
3. 使用機能説明	4
4. 動作説明	6
5. ソフトウェア説明	11
6. フローチャート	18
7. ホームページとサポート窓口	30

1. 仕様

1. SH7085 の I²C バスインタフェース 2 (I²C2) モジュールを使用して、2 線式シリアル方式 (I²C バス) の EEPROM (HN58X2416, 16k bit, 2k word × 8bit) から 10 バイトのデータを読み出します。
2. 接続は、SH7085 をマスタデバイスとしたシングルマスタ構成とします。
3. 接続する EEPROM のデバイスコードは、[B'1010] です。
4. EEPROM からのデータ読み出し開始前に、EEPROM のバス状態を初期化します*。
5. EEPROM メモリアドレスの H'0000 番地から H'0009 番地までのデータを読み出します。
6. 1 バイトのデータ受信に続けて、アクノリッジビット (ACK = 0) を出力します。(最終データ受信時 ACK = 1 を出力)
7. I²C バスのデータ転送クロックは、400KHz とします。

図 1 に SH7085 と EEPROM の接続例を、表 1 に SH7085 I²C2 の設定を示します。

表 2 に本タスク例で使用する EEPROM のデバイス・アドレス・ワードを示します。

【注】 * EEPROM からのデータ受信中に通信が中断した等の理由で、EEPROM の SDA バスが出力状態のままとなり、マスタデバイスからの受信処理ができないときに、強制的に EEPROM の SDA バスを入力状態にするために行います。

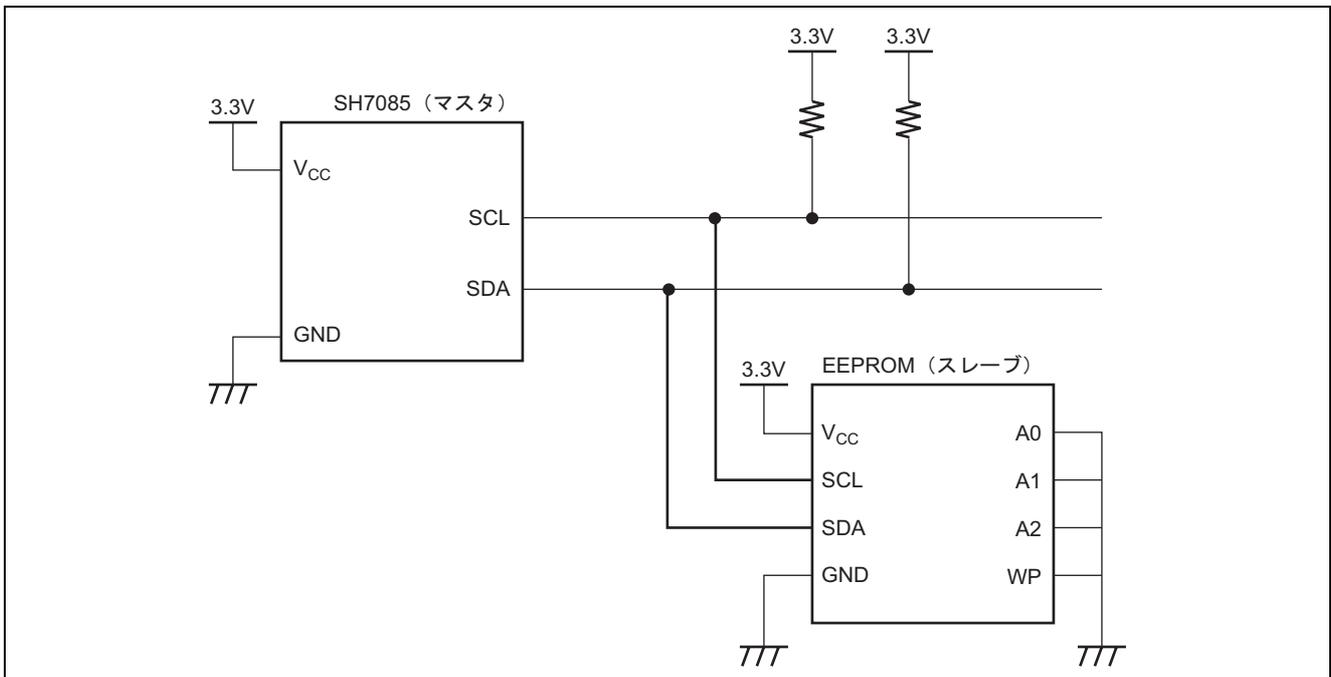


図 1 SH7085 と EEPROM の接続例

表 1 SH7085 I²C の設定

フォーマット内容	設定
動作モード	マスタ受信モード
転送クロック	400KHz (Pφ = 40MHz)
データのビット数	9 ビット (ACK 含む)
データと ACK 間のウェイト	無し
割り込み	無し
ACK の送信	最終データ受信時のみ 1 を出力 連続受信時は 0 を出力

表 2 EEPROM のデバイス・アドレス・ワード

デバイスコード				デバイスアドレスコード			R/W コード
1	0	1	0	a10	a9	a8	R = 1/W = 0

【注】 a10～a8 は、EEPROM のメモリアドレス上位 3 ビットとなります。

2. 適用条件

- マイコン: SH7085 (R5F7085)
- 動作周波数:

内部クロック	80MHz
バスクロック	40MHz
周辺クロック	40MHz
MTU2 クロック	40MHz
MTU2S クロック	80MHz
- C コンパイラ: ルネサス テクノロジ製 V.7.1.04

3. 使用機能説明

本タスク例では、I²C バス (Inter IC Bus) を用いて、EEPROM からデータの読み出しを行います。

3.1 I²C バスインタフェース 2 (I²C2)

Philips 社の提唱している I²C バスインタフェース方式に準拠しており、サブセット機能を備えています。
図 2 に I²C2 モジュールのブロック図を示します。

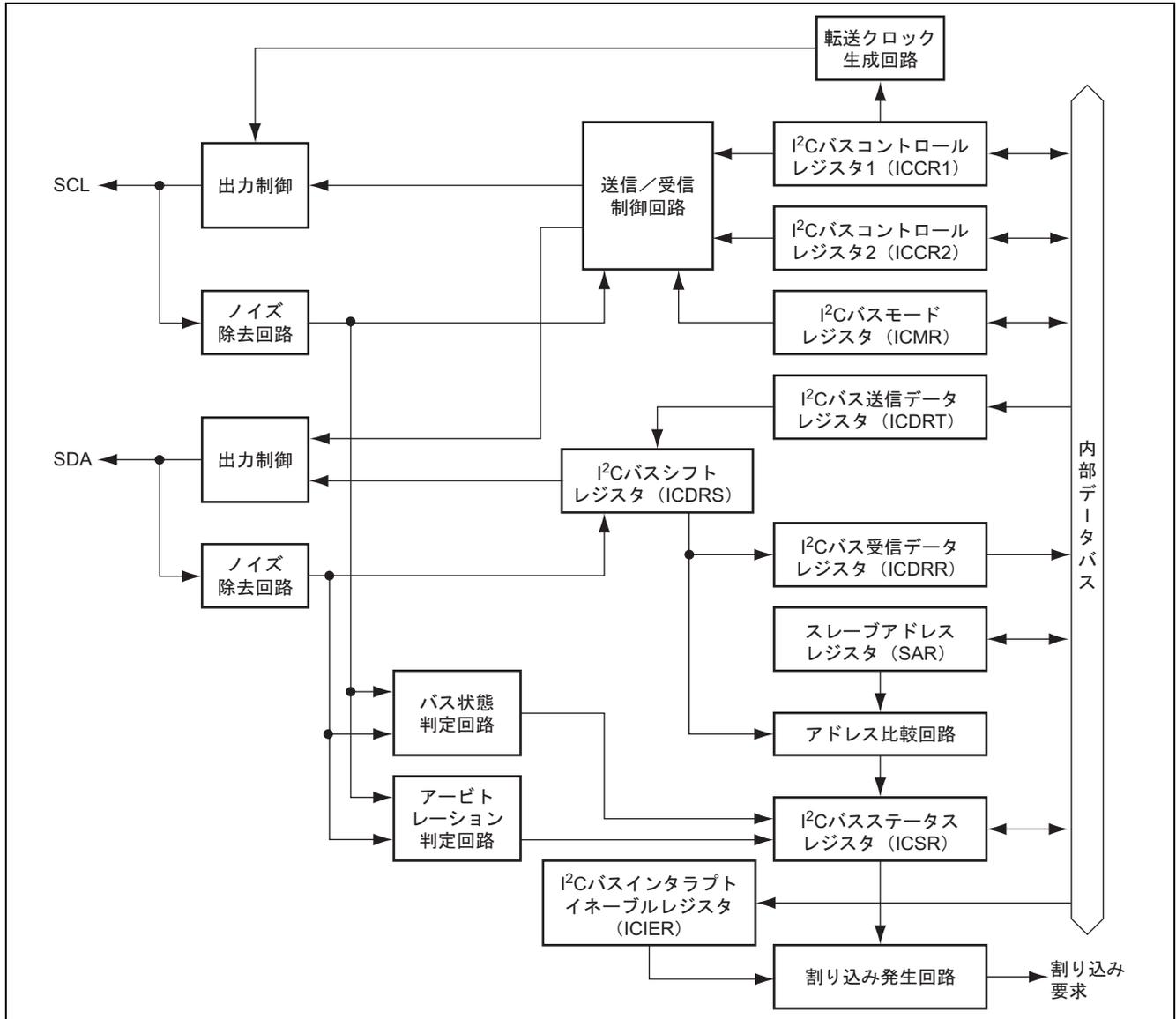


図 2 I²C2 モジュールのブロック図

- I²C バスコントロールレジスタ 1 (ICCR1) は、I²C バスインタフェース 2 の動作設定を行います。
- I²C バスコントロールレジスタ 2 (ICCR2) は、開始/停止条件の発行、SDA 端子の操作、SCL 端子のモニタ、I²C のコントロール部のリセットを制御します。
- I²C バスモードレジスタ (ICMR) は、MSB/LSB ファーストの選択、マスタモードウェイトの制御、転送ビット数の選択を行います。
- I²C バスインタラプトイネーブルレジスタ (ICIER) は、各種割り込みの許可、アクノリッジの有効/無効の選択、送信アクノリッジの設定および受信アクノリッジの確認を行います。
- I²C バスステータスレジスタ (ICSR) は、各種割り込み要求フラグおよびステータスの確認を行います。
- スレーブアドレスレジスタ (SAR) は、フォーマットの選択、スレーブアドレスの設定を行います。
- I²C バス送信データレジスタ (ICDRT) は、送信データを格納します。
- I²C バス受信データレジスタ (ICDRR) は、受信データを格納します。
- I²C バスシフトレジスタ (ICDRS) は、データの送信/受信を行います。CPU からはアクセスできません。

4. 動作説明

本タスク例では、EEPROM バス状態の初期化と EEPROM からのデータ読み出しを行います。

4.1 EEPROM バス状態の初期化

EEPROM バス状態の初期化とは、EEPROM の SDA バスを強制的に入力状態にする処理です。この初期化処理は、EEPROM からのデータ受信中に通信が中断した等の理由で、EEPROM の SDA バスが出力状態のままとなり、マスタデバイスからの受信処理ができないときに使用します。

初期化処理は、SCL, SDA バスをポート (汎用入出力) で駆動します。開始条件発行後、ダミーデータ (H'FF) を出力し、EEPROM からのアクリッジ (ACK) 受信して、停止条件を発行します。

図 3 に初期化処理の動作内容を示します。また、図 3 の説明として、表 3 にソフトウェアおよびハードウェア処理の内容を示します。

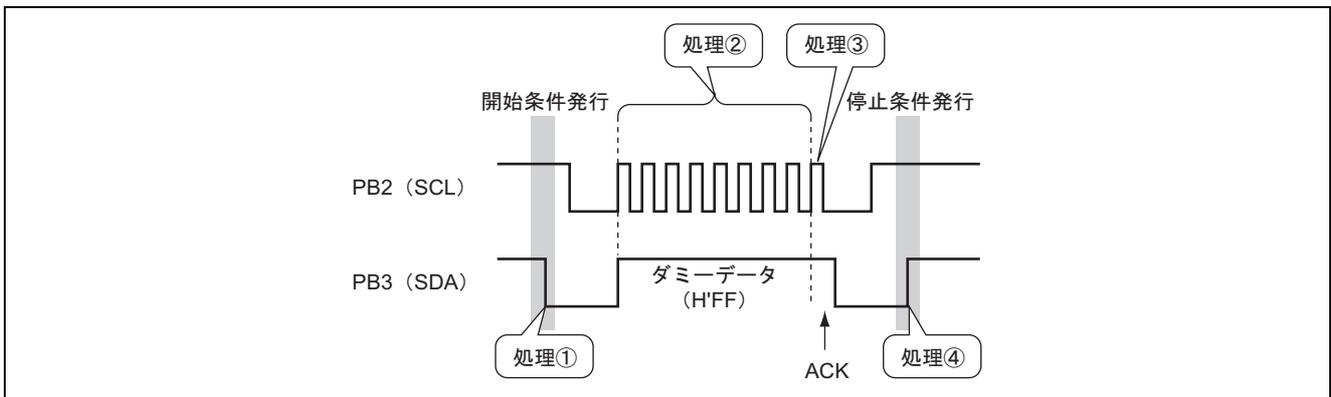


図 3 初期化処理動作

表 3 ソフトウェアおよびハードウェア処理

	ソフトウェア処理	ハードウェア処理
処理	<ul style="list-style-type: none"> ● PB2 (SCL), PB3 (SDA) をポート (汎用入出力) 機能に設定 ● PB2, PB3 を High レベル出力に設定 ● PB3 を Low レベル出力に設定し開始条件発行 ● PB2 を Low レベル出力に設定 	
処理	<ul style="list-style-type: none"> ● PB2 から出力レベルの変更とソフトウェアウェイトタイムにより、転送クロックを出力 ● PB3 をダミーデータ (H'FF) 送信のため High レベル出力に固定 	
処理	<ul style="list-style-type: none"> ● PB2 から転送クロック (アクリッジ受信クロック) を出力 ● PB3 を入力に設定 ● PB3 の端子状態を読み出し 	
処理	<ul style="list-style-type: none"> ● PB2, PB3 を Low レベル出力に設定 ● PB3 を High レベル出力に設定し、停止条件発行 	

4.2 EEPROM からのデータ読み出し

本タスク例では、Random Read でアドレス (H'0000) を指定し、Sequential Read でその後 10 バイトのデータを連続読み出しします。

図 4 に、EEPROM からのデータ読み出し時の通信内容を示します。

開始条件発行後、R/W コードを 0 (ライト指定) にして、デバイス・アドレス・ワードを送信します。次に、EEPROM の読み出し開始アドレスの下位バイトを送信します。

読み出しを開始するために、開始条件を再発行します。2 回目の開始条件発行後、R/W コードを 1 (リード指定) にして、デバイス・アドレス・ワードを送信します。その後、EEPROM から I²C フォーマットにのってデータが順次出力されます。

マスタは、データを受信するとアクノリッジビット (ACK) を出力します。EEPROM は、ACK = 0 を受信すると次のデータを送ります。マスタは、最後のデータを受信するときに ACK = 1 を出力し、停止条件を発生させます。

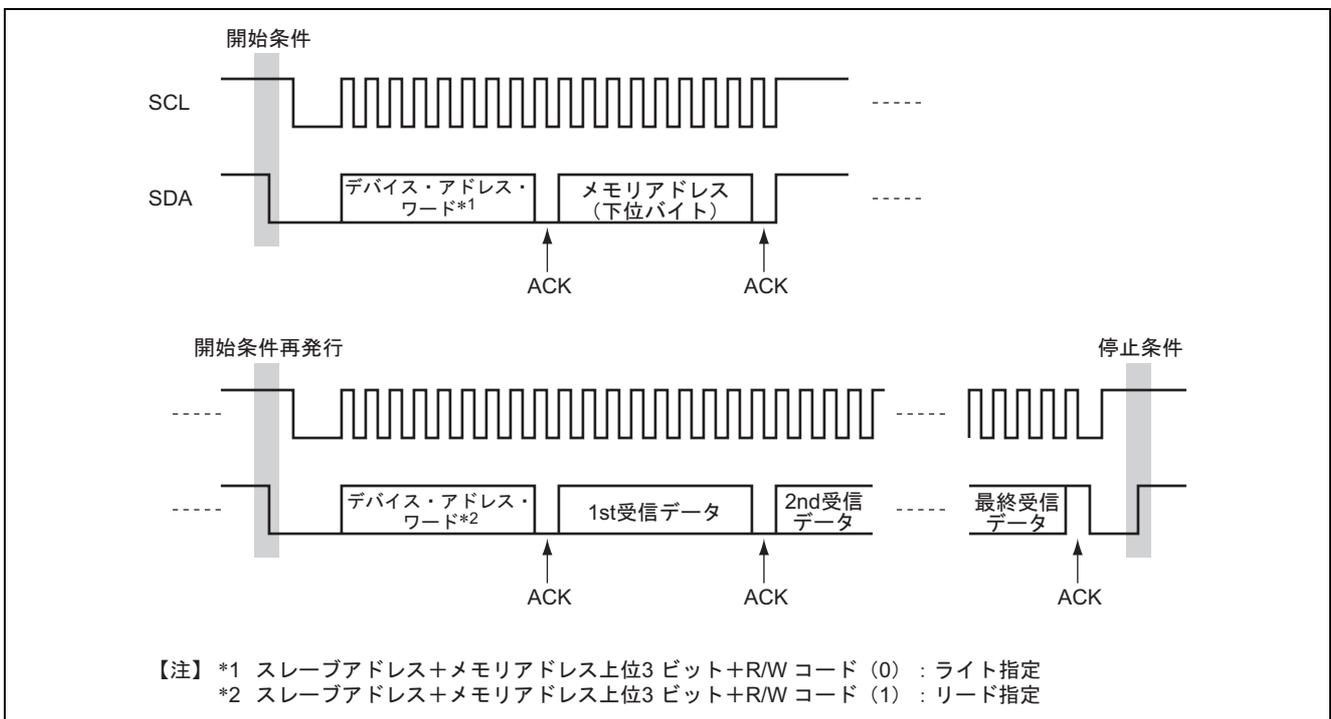


図 4 EEPROM からのデータ読み出し時の通信内容

EEPROM からのデータ読み出し開始 (開始条件再発行) 時の動作内容を図 5 に、終了時の動作内容を図 6 に示します。また、図 5 と図 6 の説明として、ソフトウェアおよびハードウェア処理の内容をそれぞれ表 4、表 5 に示します。

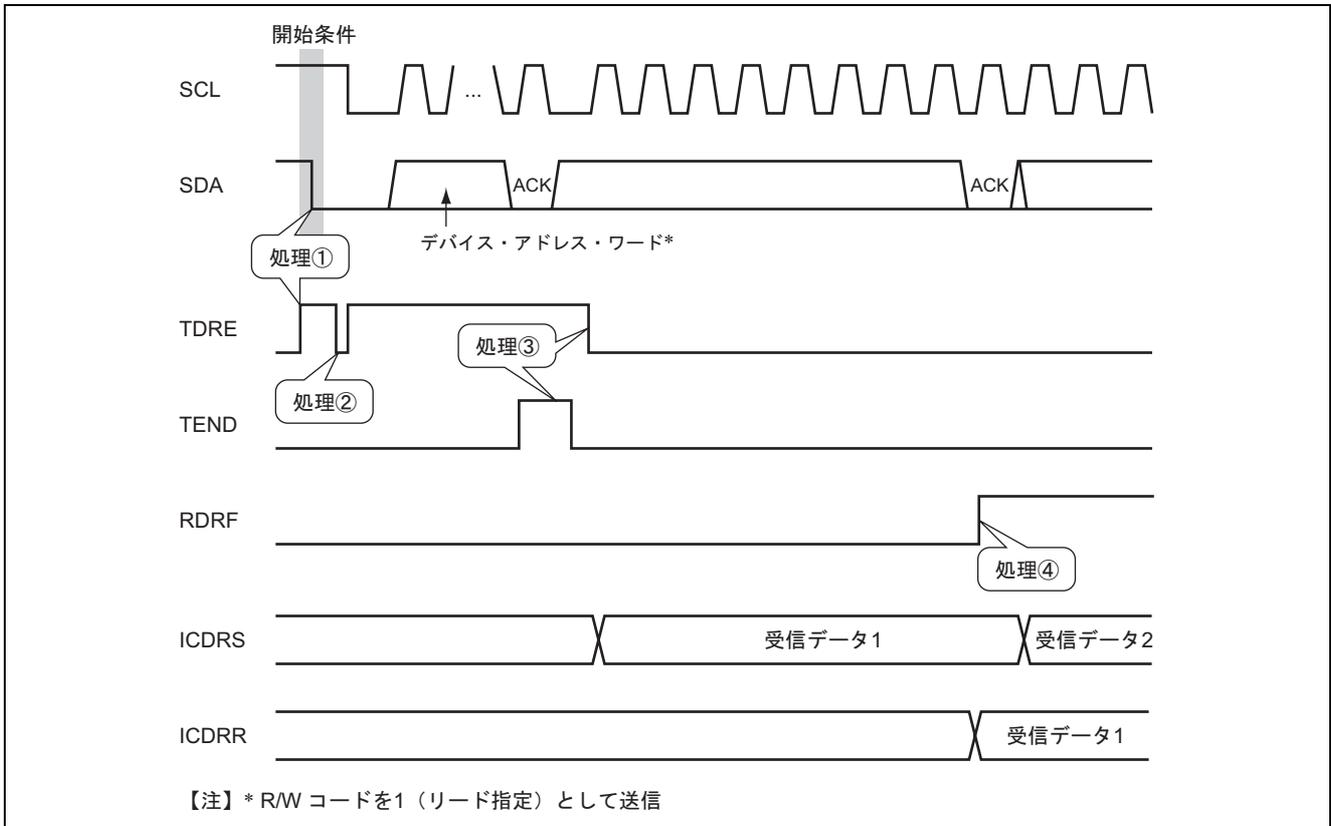


図 5 読み出し開始時の動作内容

表 4 ソフトウェアおよびハードウェア処理

	ソフトウェア処理	ハードウェア処理
処理	<ul style="list-style-type: none"> ICCR2 レジスタで BBSY = 1, SCP = 0 をセット 	<ul style="list-style-type: none"> 開始条件を発行 (2 回目) ICSR レジスタの TDRE ビットを 1 にセット
処理	<ul style="list-style-type: none"> ICDRT レジスタヘデバイス・アドレス・ワードデータをライト (リード指定) 	<ul style="list-style-type: none"> ICSR レジスタの TDRE ビットを 0 にクリア ICDRT レジスタから ICDRS レジスタへ送信データを転送し SDA 端子から出力 ICSR レジスタの TDRE ビットを 1 にセット
処理	<ul style="list-style-type: none"> ICSR レジスタの TEND = 1 を確認 ICIER レジスタの ACKBR ビットで受信アノリッジを確認 ICSR レジスタの TEND ビットを 0 にクリア ICCR1 レジスタの TRS ビットを 0 にクリア (マスタ受信モード) ICSR レジスタの TDRE ビットを 0 にクリア ICDRR レジスタをダミーリード (受信開始) 	<ul style="list-style-type: none"> 送信データの最終ビット出力後に ICSR レジスタの TEND ビットを 1 にセット ICDRR レジスタのダミーリードにより受信用クロックを出力
処理	<ul style="list-style-type: none"> ICSR レジスタの RDRF = 1 を確認 ICDRR レジスタをリード 	<ul style="list-style-type: none"> 最終ビット受信後にアノリッジビットを出力 ICDRS レジスタの受信データを ICDRR レジスタへ転送 ICSR レジスタの RDRF ビットを 1 にセット ICDRR レジスタのリード後に ICSR レジスタの RDRF ビットを 0 にクリア

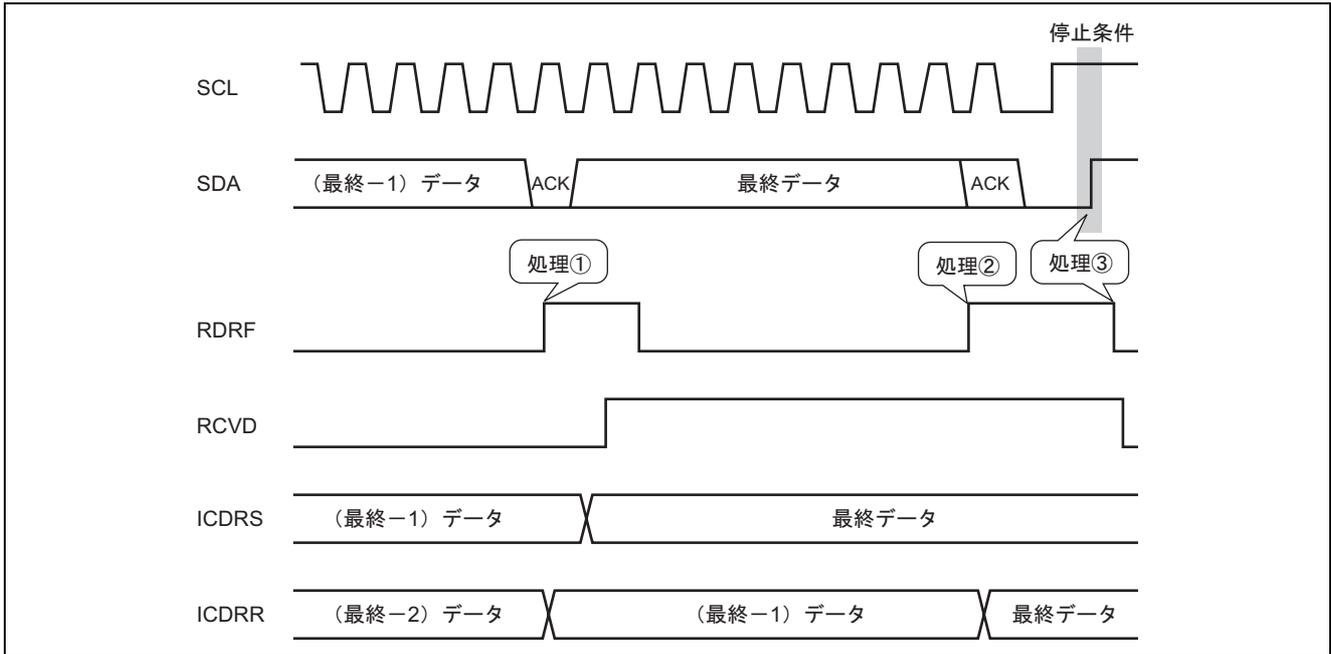


図 6 読み出し終了時の動作内容

表 5 ソフトウェアおよびハードウェア処理

	ソフトウェア処理	ハードウェア処理
処理	<ul style="list-style-type: none"> ICSR レジスタの RDRF = 1 を確認 ICIER レジスタの ACKBT ビットを 1 にセット ICCR1 レジスタの RCVD ビットを 1 にセット ICDRR レジスタをリード 	<ul style="list-style-type: none"> ICDRS レジスタの受信データを ICDRR レジスタへ転送 ICSR レジスタの RDRF ビットを 1 にセット ICDRR レジスタのリード後に ICSR レジスタの RDRF ビットを 0 にクリア
処理	<ul style="list-style-type: none"> ICSR レジスタの RDRF = 1 を確認 ICSR レジスタの STOP ビットを 0 にクリア 	<ul style="list-style-type: none"> ICDRS レジスタの受信データを ICDRR レジスタへ転送 ICSR レジスタの RDRF ビットを 1 にセット
処理	<ul style="list-style-type: none"> ICCR2 レジスタで BBSY = 0, SCP = 0 をセット ICSR レジスタの STOP = 1 を確認 ICDRR レジスタをリード (最終データ) ICCR1 レジスタの RCVD ビットを 0 にクリア ICCR1 レジスタで MST = 0, TRS = 0 をセット (スレーブ受信モード) 	<ul style="list-style-type: none"> 停止条件を発行 ICSR レジスタの STOP ビットを 1 にセット

5. ソフトウェア説明

5.1 モジュール説明

表 6 に本応用例のモジュール説明を示します。

表 6 モジュール説明

モジュール名	ラベル名	機能
メイン関数	main()	EEPROM の読み出し開始アドレスの設定とデータ読み出し関数の呼び出し
I ² C2 初期化関数	init_iic()	モジュールスタンバイ解除, PFC の設定, I ² C2 の設定
データ読み出し関数	read_EEPROM()	開始条件の発行, EEPROM からのデータ読み出し, 停止条件の発行
EEPROM のアドレス送信関数	set_addr_EEPROM()	開始条件の発行, スレーブアドレス発行, EEPROM メモリアドレス設定
EEPROM バス状態初期化関数	init_EEPROM()	通信エラー等でハングアップした SDA バスを強制的に初期化
I ² C2 リセット関数	reset_iic()	I ² C2 モジュールのリセットと機能停止
開始条件発行関数	iic_start()	ポート処理による開始条件の発行
出力レベル設定関数	iic_sda_out()	バスラインの出力レベルを設定
送信データ設定関数	iic_set()	ポート処理によるクロックおよび送信データの出力
1 バイト送信関数	iic_bytesend()	ポート処理による 1 バイトデータの送信
アクノリッジ受信関数	iic_ackck()	ポート処理による EEPROM からのアクノリッジ受信
停止条件発行関数	iic_stop()	ポート処理による停止条件の発行
ソフトウェアウェイト関数	wait_timer()	ソフトウェアカウントによるウェイトタイマ

5.2 使用変数

表 7 に本応用例で使用する変数の説明をします。

表 7 使用変数説明

変数, ラベル名	機能	使用モジュール
read_data [0:9]	読み出しデータ格納用配列	メイン関数
address	EEPROM 読み出し開始アドレス	メイン関数
addr	EEPROM 読み出し開始アドレスのコピー	データ読み出し関数 EEPROM のアドレス送信関数
*r_data	読み出しデータ格納用配列へのポインタ変数	データ読み出し関数
num	受信データ数	データ読み出し関数
ack	アクノリッジ判定フラグ	データ読み出し関数
count	連続データ読み出し時のカウント用変数	データ読み出し関数
dummy	ダミーリード用変数	データ読み出し関数
data	PB2 (SCL), PB3 (SDA) からの出力レベル情報	出力レベル設定関数
scl	SCL ラインからの出力レベル情報	送信データ設定関数
sda	SDA ラインからの出力レベル情報	送信データ設定関数
tx_data	ポート処理による 1 バイトの送信データ	1 バイト送信関数
ckbit	ポート処理によるデータ送信時のクロック情報用変数	1 バイト送信関数
bit_data	ポート処理による 1 ビットの送信データ	1 バイト送信関数
ack_flag	ポート処理により受信したアクノリッジビット	アクノリッジ受信関数
wait_cnt	ソフトウェアタイマカウント数	ソフトウェアウェイト関数
cnt	ソフトウェアカウンタ用変数	ソフトウェアウェイト関数

5.3 レジスタ設定

本応用例で使用するレジスタ設定を示します。なお、設定値は本タスク例において使用している値であり、初期値とは異なります。

5.3.1 クロック発振器 (CPG) の設定

1. 周波数制御レジスタ (FRQCR)

周波数の分周率を指定します。

設定値: H'0241

ビット	ビット名	設定値	内容
15		0	リザーブビット
14~12	IFC [2:0]	000	内部クロック (I ϕ) 周波数の分周率 000: $\times 1$ 倍, 入力クロック 10MHz のとき 80MHz
11~9	BFC [2:0]	001	バスクロック (B ϕ) 周波数の分周率 001: $\times 1/2$ 倍, 入力クロック 10MHz のとき 40MHz
8~6	PFC [2:0]	001	周辺クロック (P ϕ) 周波数の分周率 001: $\times 1/2$ 倍, 入力クロック 10MHz のとき 40MHz
5~3	MIFC [2:0]	000	MTU2S クロック (MI ϕ) 周波数の分周率 000: $\times 1$ 倍, 入力クロック 10MHz のとき 80MHz
2~0	MPFC [2:0]	001	MTU2 クロック (MP ϕ) 周波数の分周率 001: $\times 1/2$ 倍, 入力クロック 10MHz のとき 40MHz

5.3.2 低消費電力モードの設定

1. スタンバイコントロールレジスタ 3 (STBCR3)

低消費電力時の各モジュールの動作を制御します。

設定値: H'7F

ビット	ビット名	設定値	内容
7	MSTP15	0	0: I ² C2 は動作
6	MSTP14	1	1: SCIF へのクロック供給を停止
5	MSTP13	1	1: SCI_2 へのクロック供給を停止
4	MSTP12	1	1: SCI_1 へのクロック供給を停止
3	MSTP11	1	1: SCI_0 へのクロック供給を停止
2	MSTP10	1	1: SSU へのクロック供給を停止
1~0		11	リザーブビット

5.3.3 I²C バスインタフェース 2 (I²C2) の設定

1. I²C バスコントロールレジスタ 1 (ICCR1)

I²C2 の動作モード，転送クロックの選択を行います

設定値: H'B5

ビット	ビット名	設定値	内容
7	ICE	1	1: 転送動作可能状態 (SCL/SDA はバス駆動状態)
6	RCVD	0	0: ICDRR リード時次の受信動作を継続
5	MST	1	MST: マスタ/スレーブ選択
4	TRS	1*	TRS: 送信/受信選択 10: マスタ受信モード 11: マスタ送信モード
3~0	CKS [3:0]	0101	転送クロック選択 0101: 転送レートを 400KHz に設定 (P _φ = 40MHz)

【注】 * EEPROM ヘアドレス送信後 0 (受信) に切り替え

2. I²C バスコントロールレジスタ 2 (ICCR2)

開始/停止条件の発行，SDA 端子の操作，SCL 端子のモニタ，I²C コントロール部のリセット制御を行います。

設定値: H'7D

ビット	ビット名	設定値	内容
7	BBSY	0*	I ² C バスの占有/開放状態の確認と開始/停止条件の発行制御 0: I ² C バス開放状態
6	SCP	1*	開始/停止条件の発行を制御
5	SDAO	1	1: SDA 端子出力が High レベル (リード時) SDA 端子出力を Hi-Z に変更 (ライト時)
4	SDAOP	1	SDAO ライトプロテクト SDAO にライトする時は，本ビットに 0 をライト
3	SCLO	1	1: SCL 端子出力が High レベル (リードのみ可能)
2		1	リザーブビット
1	IICRST	0	IIC コントロール部リセット 1 ライトで I ² C のコントロール部をリセット
0		1	リザーブビット

【注】 * 開始条件発行: [BBSY:SCP] = b'10 をライト
停止条件発行: [BBSY:SCP] = b'00 をライト

3. I²C バスモードレジスタ (ICMR)

MSB/LSB ファーストの選択, ウェイト制御, 転送ビット数の選択を行います。

設定値: H'38

ビット	ビット名	設定値	内容
7	MLS	0* ¹	0: MSB ファースト
6	WAIT	0* ²	0: データとアクノリッジを連続して転送
5~4		11	リザーブビット
3	BCWP	1	BC ライトプロテクト BC [2:0]にライトする時は, 本ビットに 0 をライト
2~0	BC [2:0]	000	000: 転送データビット数 9 ビット (転送データ+アクノリッジ)

【注】 *1 I²C バスフォーマットでの使用時, 0 (MSB ファースト) としてください。

*2 必ず 0 で使用してください。

 4. I²C バスインタラプトイネーブルレジスタ (ICIER)

各種割り込み要因の許可, アクノリッジの制御を行います。

設定値: H'04

ビット	ビット名	設定値	内容
7	TIE	0	0: 送信データエンプティ割り込み要求 (IITXI) の禁止
6	TEIE	0	0: 送信終了割り込み要求 (IITEI) の禁止
5	RIE	0	0: 受信データフル割り込み要求 (IIRXI) の禁止
4	NAKIE	0	0: NACK 受信割り込み要求 (IINAKI) の禁止
3	STIE	0	0: 停止条件検出割り込み要求 (IISTPI) の禁止
2	ACKE	1	1: 受信アクノリッジが 1 の場合転送を中断
1	ACKBR	0	送信モード時アクノリッジビットの格納 (リードのみ可能)
0	ACKBT	0	0: 受信モード時アクノリッジ 0 を送信

 5. I²C バスステータスレジスタ (ICSR)

各種割り込み要求フラグ, ステータスの確認を行います。

設定値: H'00

ビット	ビット名	設定値	内容
7	TDRE	0	トランスミットデータエンプティ
6	TEND	0	トランスミットエンド
5	RDRF	0	レシーブデータレジスタフル
4	NACKF	0	ノーアクノリッジ検出フラグ
3	STOP	0	停止条件検出フラグ
2	AL/OVE	0	アービトラションロストフラグ/オーバランエラーフラグ
1	AAS	0	スレーブアドレス認識フラグ
0	ADZ	0	ゼネラルコールアドレス認識フラグ

 (6) I²C バス送信データレジスタ (ICDRT)

送信データを格納するレジスタです。

設定値: H'FF (初期値)

 (7) I²C バス受信データレジスタ (ICDRR)

受信データを格納するレジスタです (リードのみ可能)。

設定値: H'FF (初期値)

5.3.4 ピンファンクションコントローラ (PFC) の設定

1. ポート B コントロールレジスタ L1 (PBCRL1)

ポート B (PB3~PB0) のマルチプレクス端子の機能を選択します。

設定値: H'4400

ビット	ビット名	設定値	内容
15		0	リザーブビット
14~12	PB3MD [2:0]	100*	PB3 モードビット, 100: SDA 入出力 (I ² C2)
11		0	リザーブビット
10~8	PB2MD [2:0]	100*	PB2 モードビット, 100: SCL 入出力 (I ² C2)
7		0	リザーブビット
6~4	PB1MD [2:0]	000	PB1 モードビット, 000: PB1 入出力 (ポート)
3		0	リザーブビット
2~0	PB0MD [2:0]	000	PB0 モードビット, 000: PB0 入出力 (ポート)

【注】 * EEPROM バス状態初期化時には, 000 (汎用入出力) として使用します。

2. ポート B・I/O レジスタ (PBIORL)

ポート B にある端子の入出力方向を選択します。

設定値: H'000C

ビット	ビット名	設定値	内容
15~10		0	リザーブビット
9	PB9IOR	0	0: PB9 は入力
8	PB8IOR	0	0: PB8 は入力
7	PB7IOR	0	0: PB7 は入力
6	PB6IOR	0	0: PB6 は入力
5	PB5IOR	0	0: PB5 は入力
4	PB4IOR	0	0: PB4 は入力
3	PB3IOR	1	1: PB3 は出力 (PBCRL1 で SDA 選択時は無効)
2	PB2IOR	1	1: PB2 出力 (PBCRL1 で SCL 選択時は無効)
1	PB1IOR	0	0: PB1 は入力
0	PB0IOR	0	0: PB0 は入力

【注】 EEPROM バス状態初期化時に使用します。

5.3.5 I/O ポートの設定

1. ポート B データレジスタ L (PBDRL)

ポート B のデータを格納します。

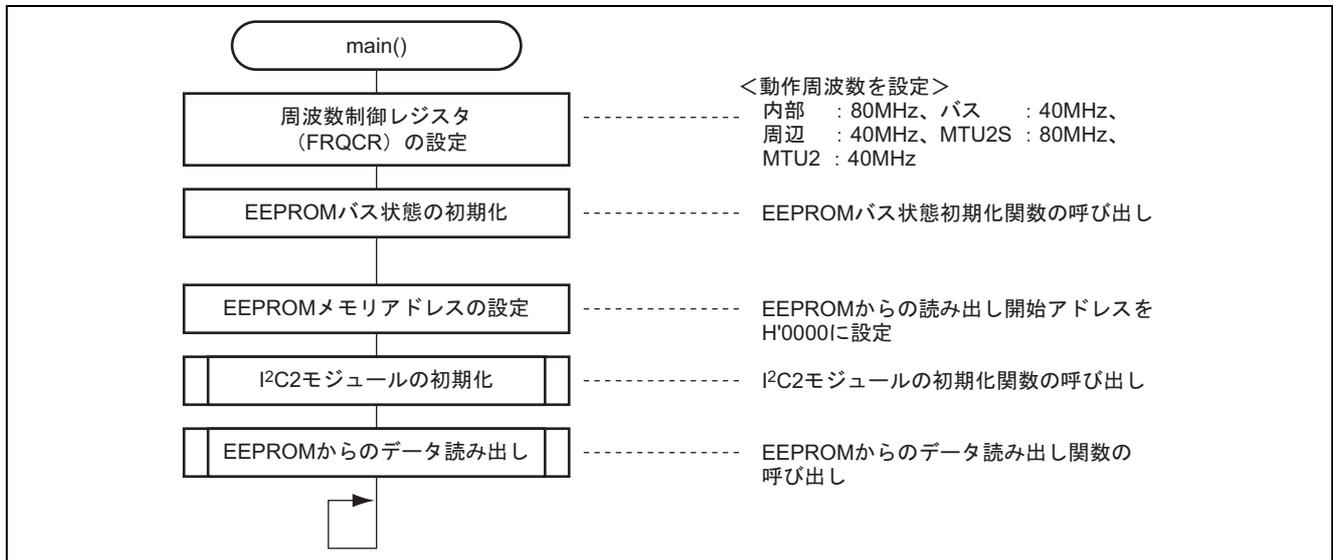
設定値: H'000C

ビット	ビット名	設定値	内容
15~10		0	リザーブビット
9	PB9DR	0	0: PB9 は Low レベル状態
8	PB8DR	0	0: PB8 は Low レベル状態
7	PB7DR	0	0: PB7 は Low レベル状態
6	PB6DR	0	0: PB6 は Low レベル状態
5	PB5DR	0	0: PB5 は Low レベル状態
4	PB4DR	0	0: PB4 は Low レベル状態
3	PB3DR	1	1: PB3 は High レベル状態 (EEPROM バス状態初期化時送信データを生成)
2	PB2DR	1	1: PB2 は High レベル状態 (EEPROM バス状態初期化時クロック信号を生成)
1	PB1DR	0	0: PB1 は Low レベル状態
0	PB0DR	0	0: PB0 は Low レベル状態

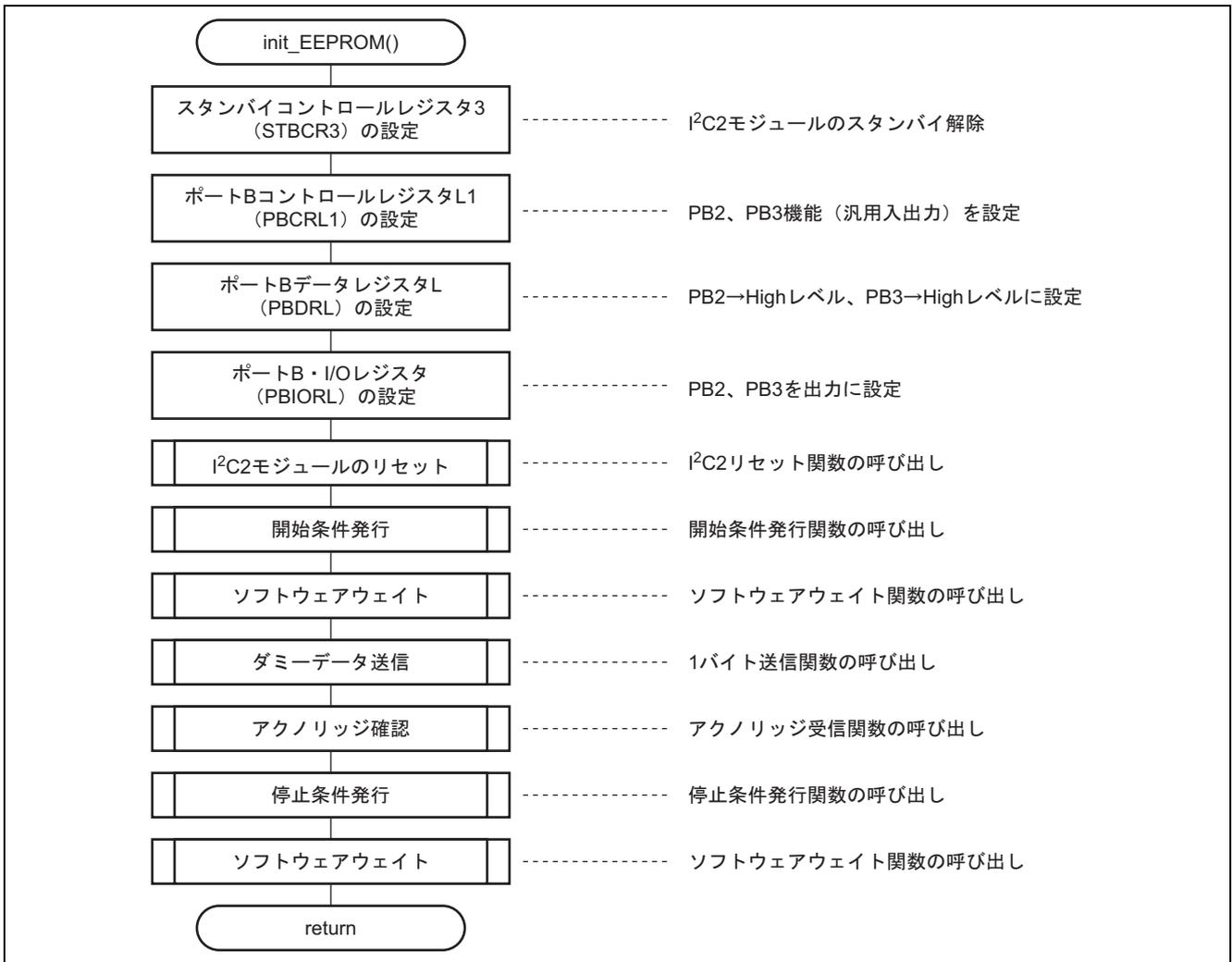
【注】 EEPROM バス状態初期化時に使用します。

6. フローチャート

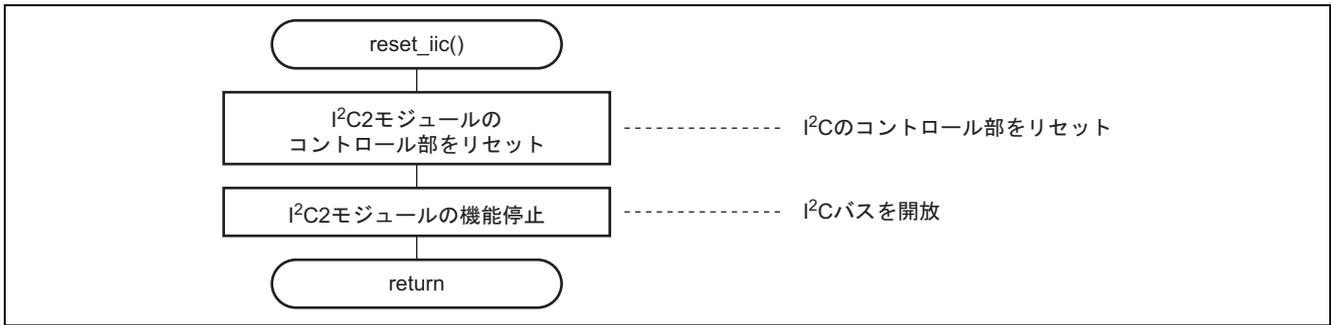
6.1 メイン関数



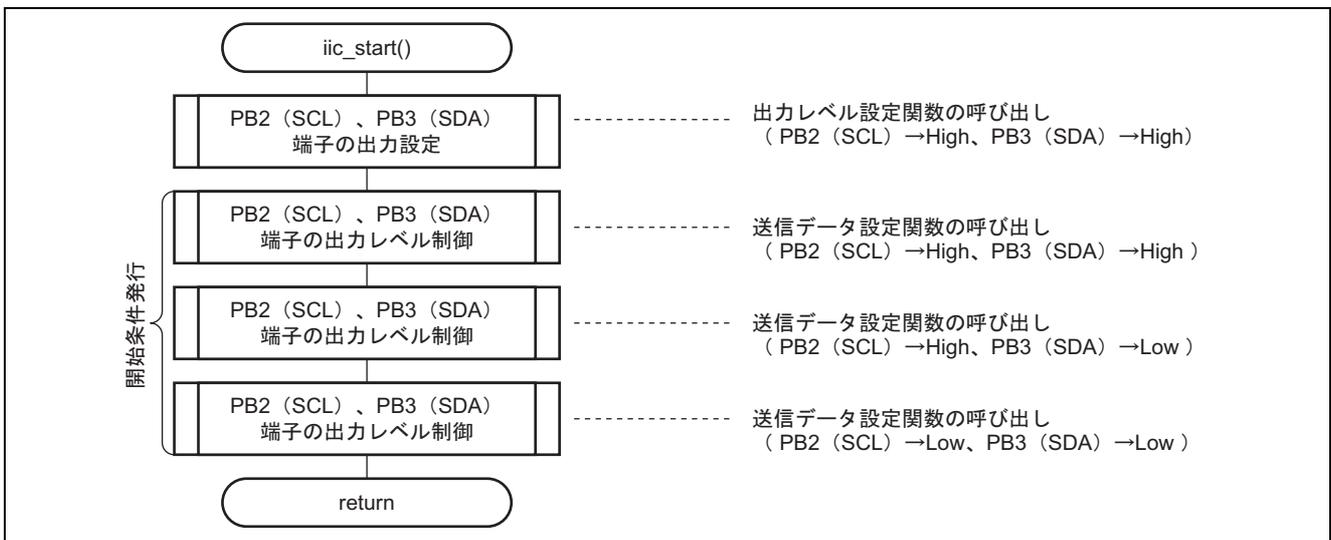
6.2 EEPROM バス状態初期化関数



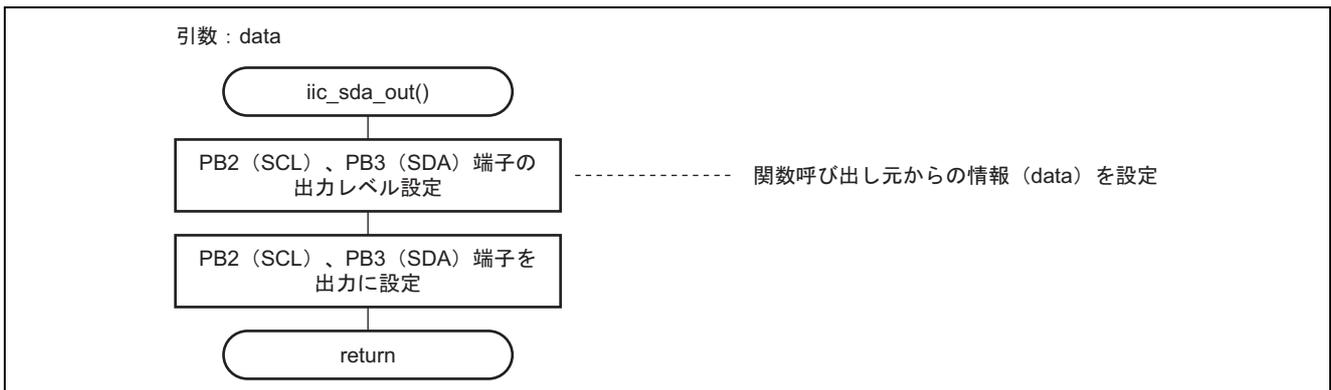
6.2.1 I²C リセット関数



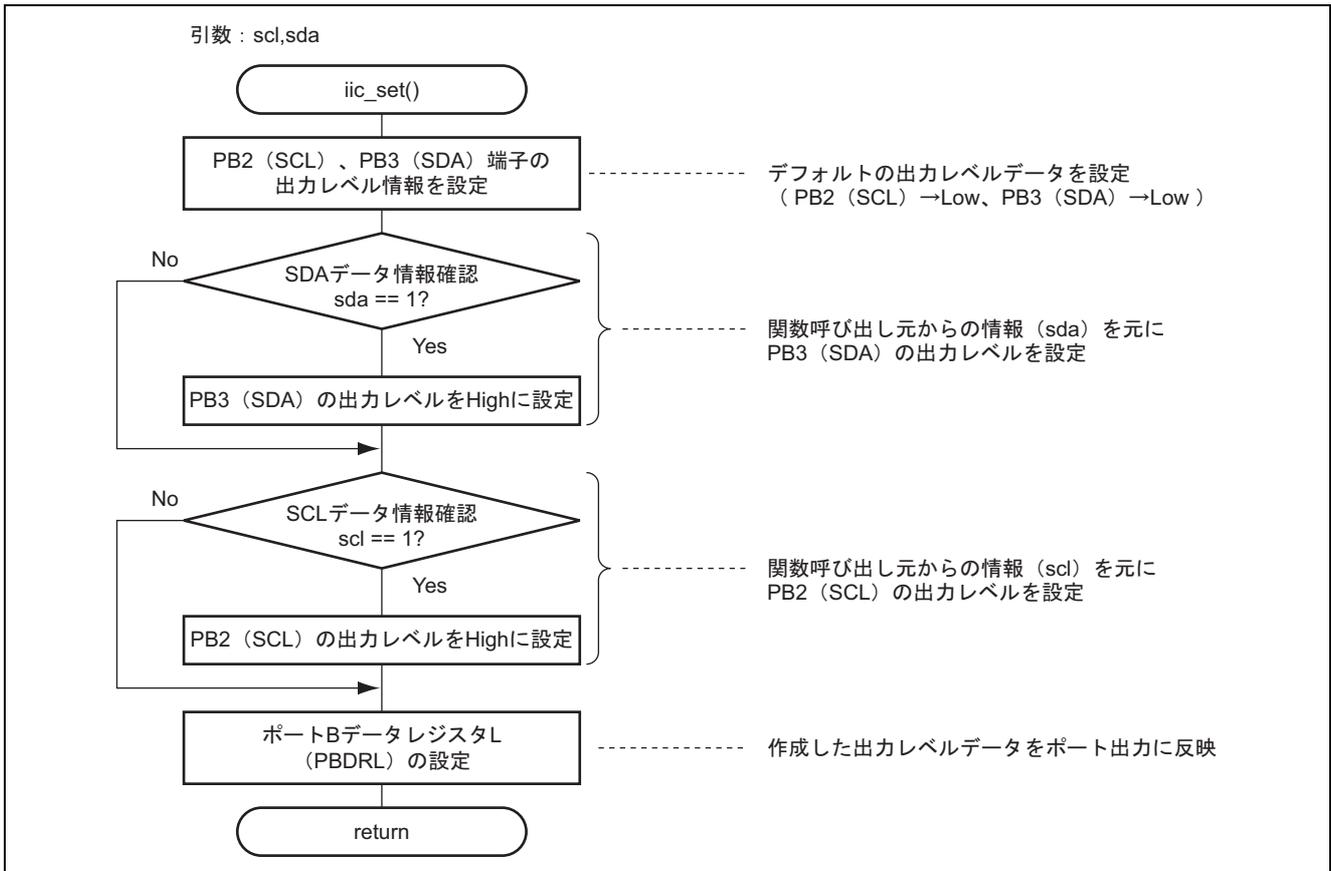
6.2.2 開始条件発行関数



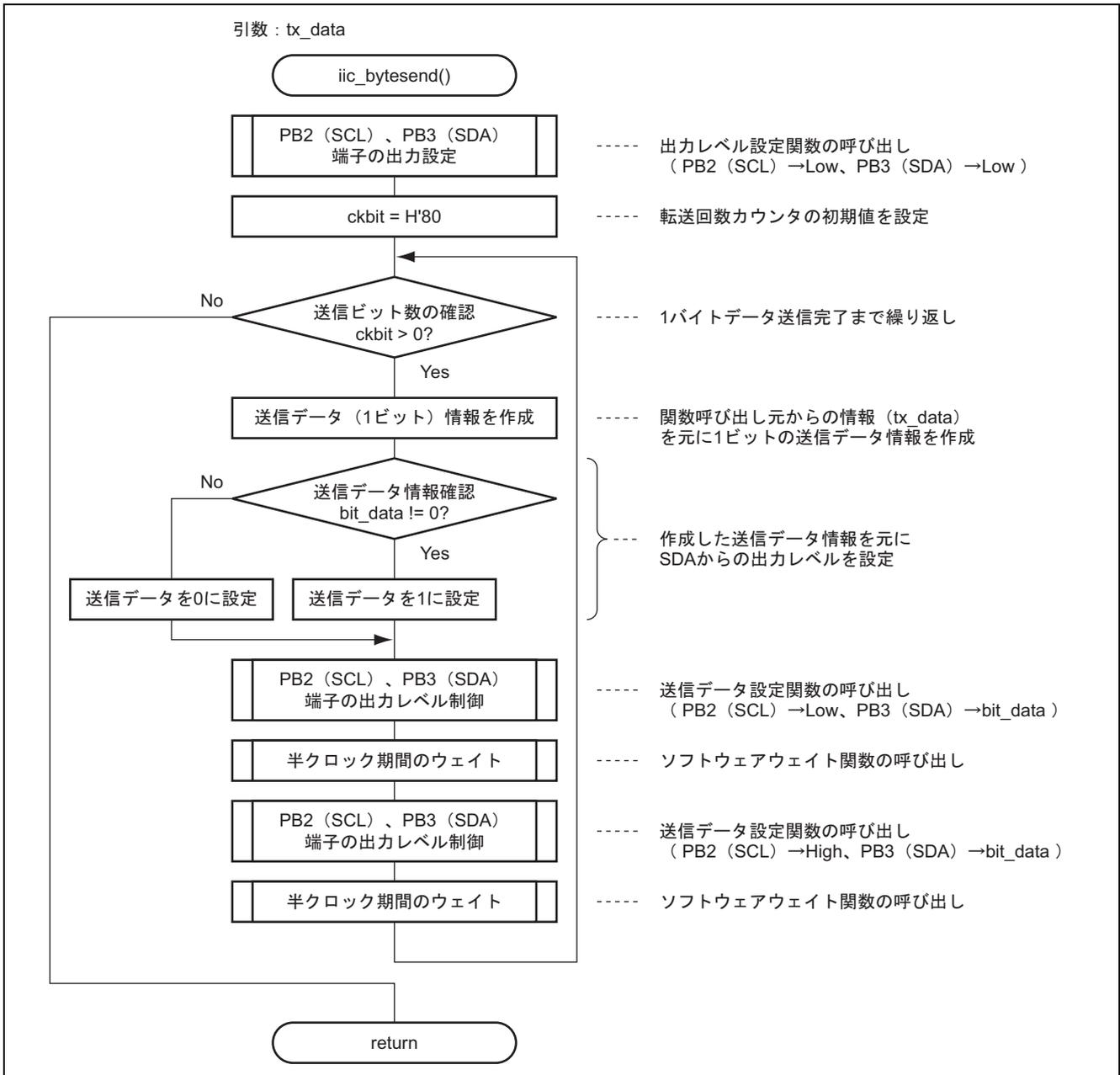
6.2.3 出力レベル設定関数



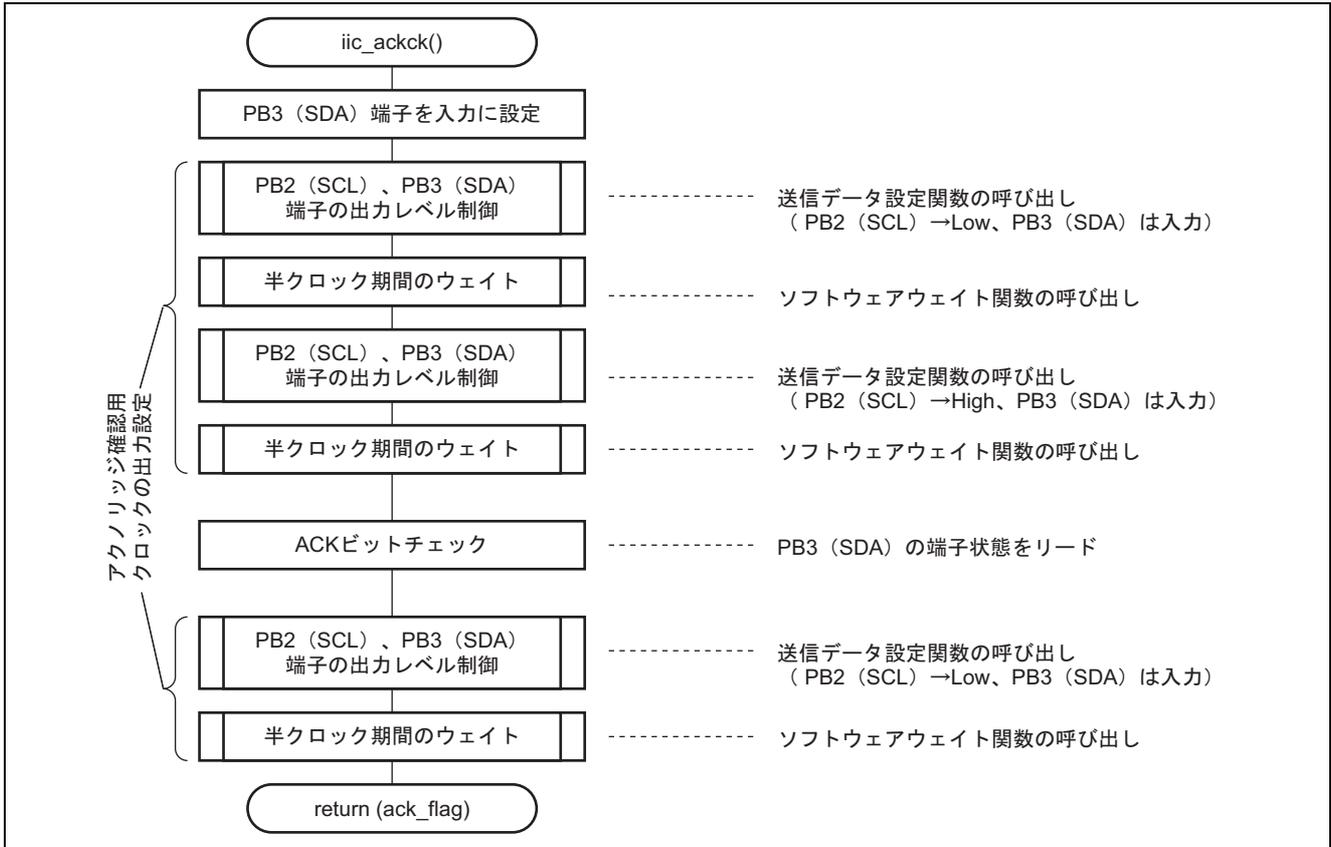
6.2.4 送信データ設定関数



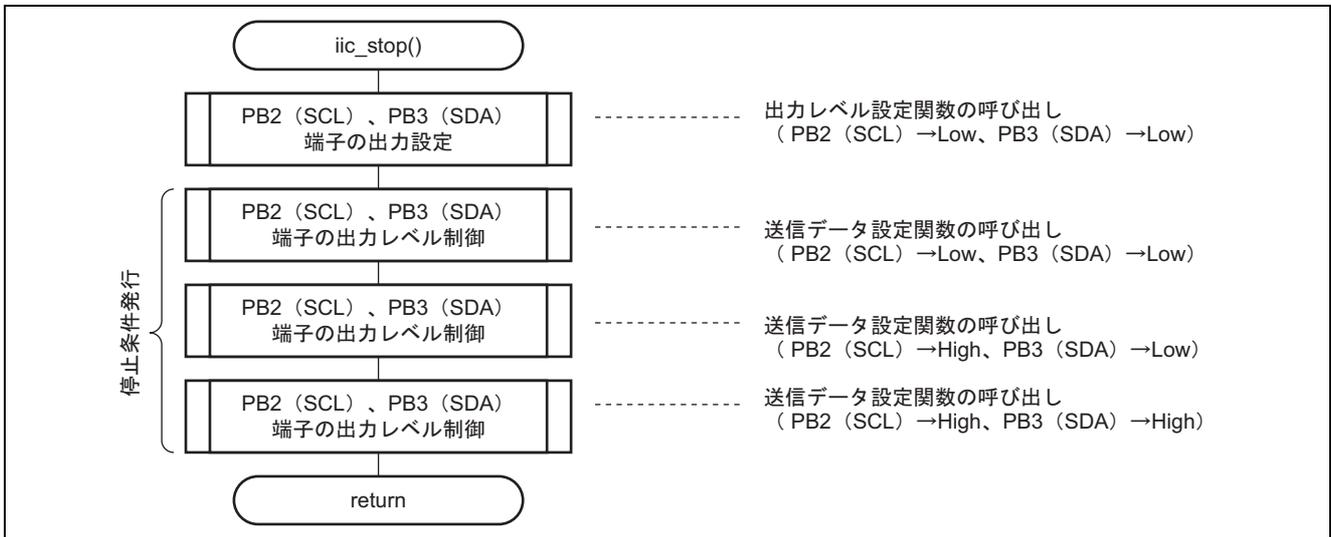
6.2.5 1 バイト送信関数



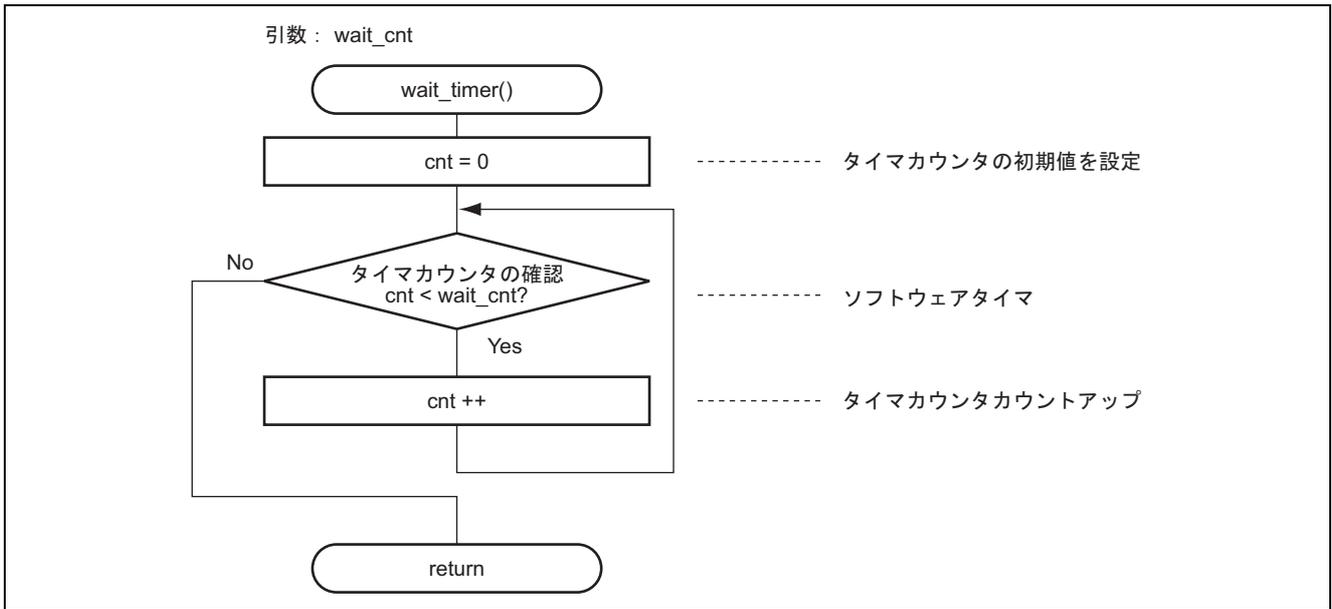
6.2.6 アクノリッジ受信関数



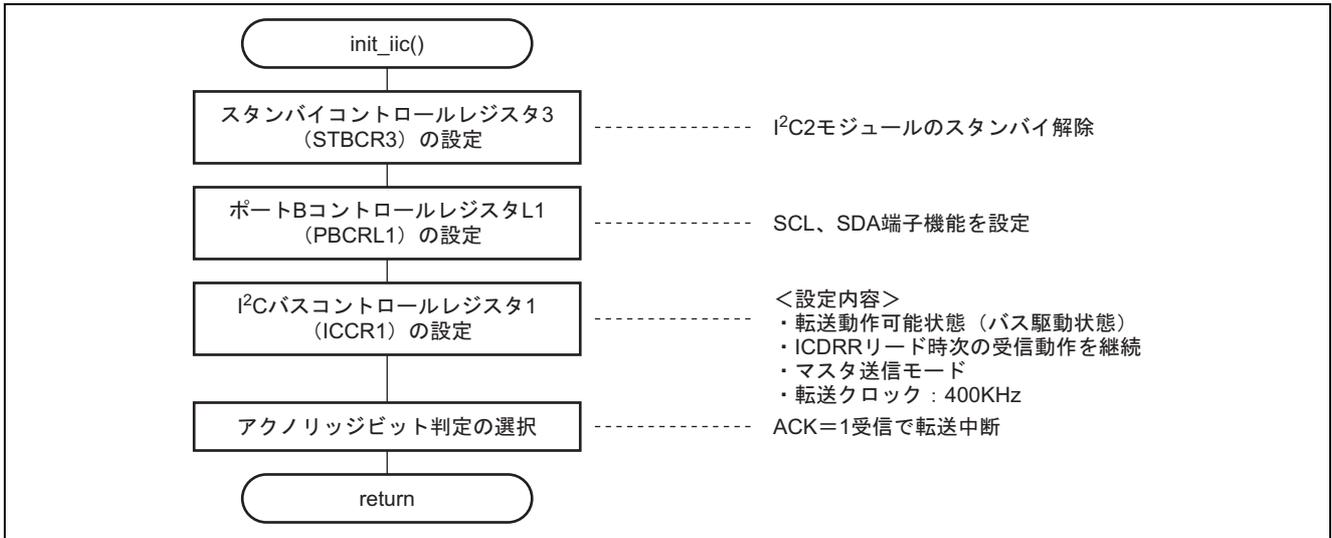
6.2.7 停止条件発行関数



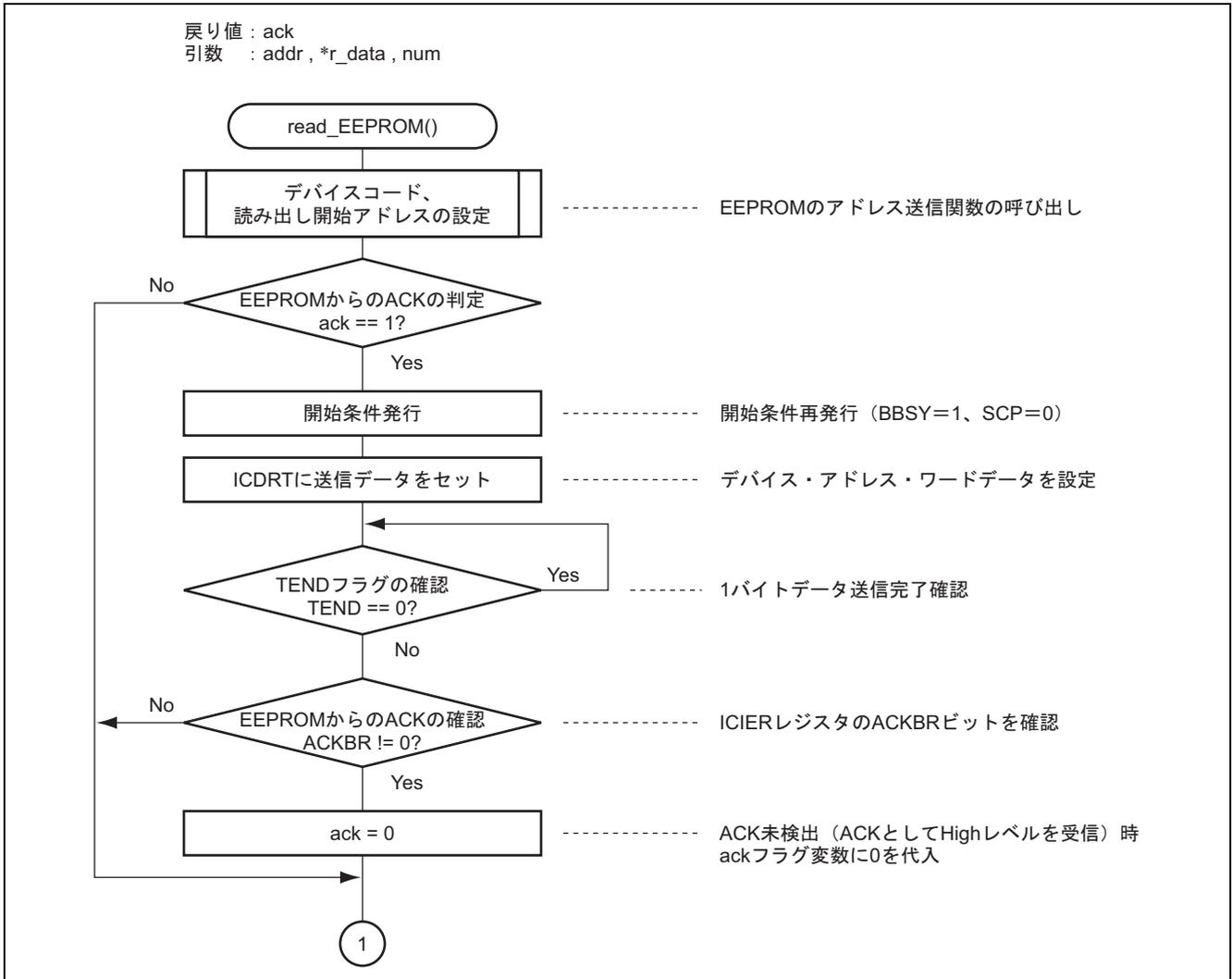
6.2.8 ソフトウェアウェイト関数

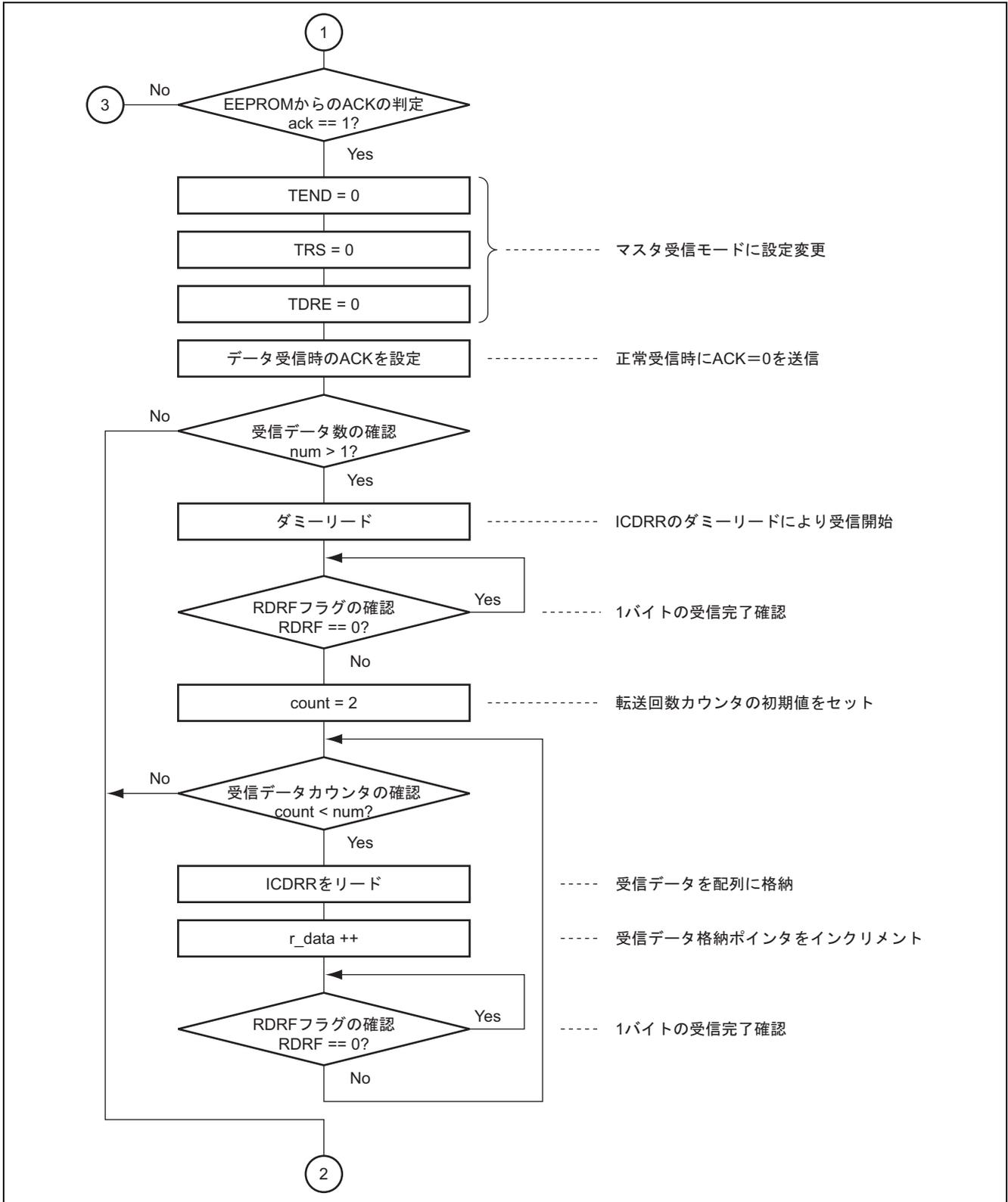


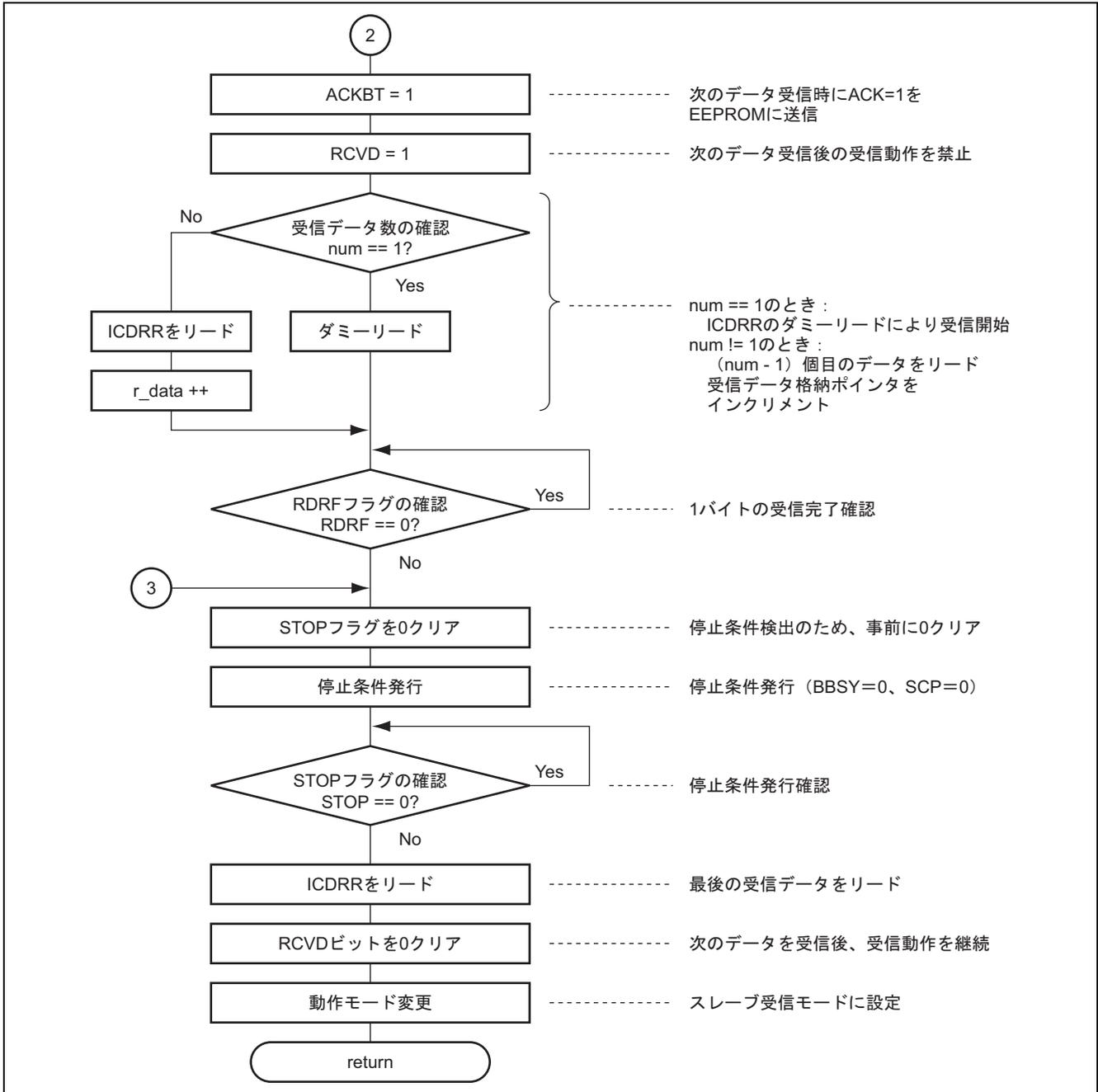
6.3 I²C モジュールの初期化関数



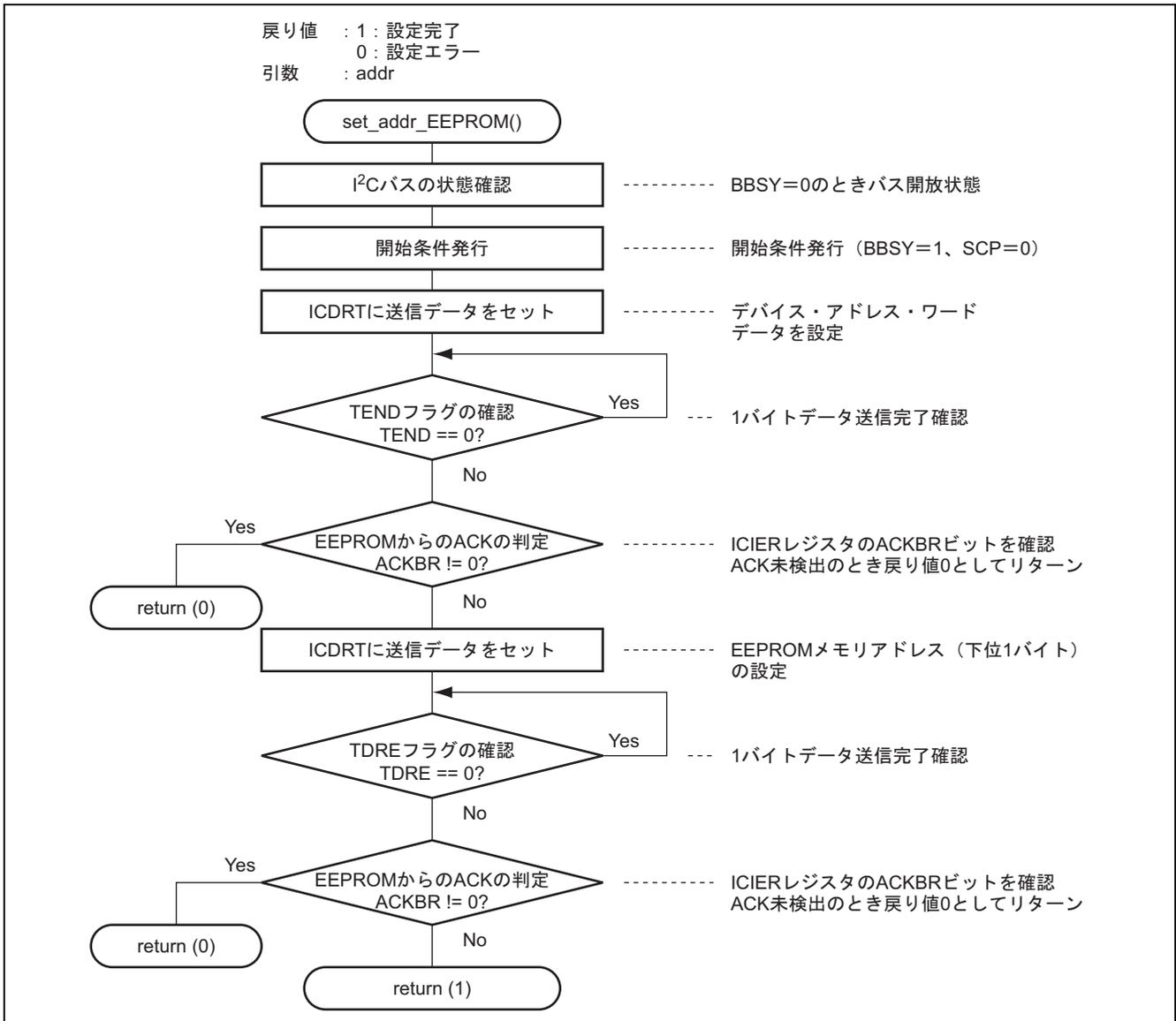
6.4 データ読み出し関数







6.4.1 EEPROM のアドレス送信関数



7. ホームページとサポート窓口

- ルネサス テクノロジホームページ
<http://japan.renesas.com/>
- カスタマサポートセンタ
E-mail: csc@renesas.com

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2005.09.27	—	初版発行

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジー製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジーが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジーは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジーは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジー半導体製品のご購入に当たりますは、事前にルネサス テクノロジー、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジーホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジーはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジーは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジー、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジーの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたらルネサス テクノロジー、ルネサス販売または特約店までご照会ください。