

SH7786 グループ
SH7786 DMAC 転送例

R01AN0807JJ0100
Rev1.00
2011.10.01

要旨

この資料は、SH7786 のダイレクトメモリアクセスコントローラ 0/1(DMAC0/1), HPB-DMAC のデータ転送例を掲載しています。

動作確認デバイス
SH7786

目次

1.	はじめに.....	5
1.1	仕様.....	5
1.2	使用機能.....	5
1.3	適用条件.....	5
1.4	関連アプリケーションノート.....	6
2.	DMAC0 メモリ間転送例.....	7
2.1	応用例の説明.....	7
2.1.1	使用機能の動作概要.....	7
2.1.2	転送方法.....	9
2.1.3	参考プログラムの説明.....	13
2.1.4	参考プログラムのレジスタ設定.....	14
2.1.5	プログラム作成の注意点.....	23
3.	DMAC1 メモリ間転送例.....	24
3.1	応用例の説明.....	24
3.1.1	使用機能の動作概要.....	24
3.1.2	転送方法.....	25
3.1.3	参考プログラムの説明.....	29
3.1.4	参考プログラムのレジスタ設定.....	30
3.1.5	プログラム作成の注意点.....	36
4.	HPB-DMAC データ転送例.....	37
4.1	応用例の説明.....	37
4.1.1	使用機能の動作概要.....	37
4.1.2	転送方法.....	38
4.1.3	参考プログラムの説明.....	39
4.1.4	参考プログラムのレジスタ設定.....	40
4.1.5	プログラム作成の注意点.....	42
5.	参考プログラムの処理手順.....	43
5.1	共通処理手順.....	43
5.1.1	Main(main).....	43
5.1.2	端子機能初期化(pfc_init).....	44
5.1.3	転送元, 転送先アドレスの初期化(memory_init).....	44
5.1.4	転送結果データ表示(print_result, print_result_multi, print_result_hpb).....	45
5.1.5	SCIF初期化(scif_init).....	46
5.1.6	SCIFデータ送信(scif_transmit_data).....	47
5.1.7	SCIF1 バイトデータ送信(scif_transmit_data_byte).....	48
5.1.8	SCIF printf(scif_printf).....	49
5.1.9	SCIF1 バイトデータ受信(scif_recieve_data_byte).....	50
5.2	DMAC0 処理手順.....	51
5.2.1	DMAC0 転送チャネル設定(dmac0_select_channel).....	51
5.2.2	DMAC0 転送方向設定(dmac0_select_direction).....	52
5.2.3	DMAC0 転送モード設定(dmac0_select_tmode).....	53
5.2.4	DMAC0 Multi-dimentional転送モード設定(dmac0_select_multi_mode).....	54
5.2.5	DMAC0 転送サイズ選択(dmac0_select_size).....	55
5.2.6	DMAC0 サイクルスチールモード制御設定(dmac0_select_cycle).....	56
5.2.7	DMAC0 キャッシュ制御(dmac0_select_cache).....	57
5.2.8	DMAC0 転送(dmac0_transfer).....	58
5.2.9	DMAC0 初期化(dmac0_init).....	59
5.2.10	DMAC0 チャネル 0, 4 初期化 1(dmac0_ch0_init, dmac0_ch4_init).....	60
5.2.11	チャネル 0, 4 初期化 2(dmac0_ch0_init, dmac0_ch4_init).....	61
5.2.12	チャネル 0, 4 初期化 3(dmac0_ch0_int, dmac0_ch4_init).....	62
5.2.13	DMAC0 チャネル 0, 4 Multi-dimensional初期化.....	62
	(set_multi_dimensional_ch0, set_multi_dimensional_ch4).....	62

5.2.14	DMAC0 起動(dmac0_start).....	63
5.2.15	DMAC0 転送結果表示(dmac0_result)	64
5.2.16	DMAC0 転送元表示 1(dmac0_result_src)	65
5.2.17	DMAC0 転送元表示 2(dmac0_result_src)	66
5.2.18	転送結果Multi-dimensionalキャッシュ不可領域表示 (dmac0_result_src_multi_non_cache_area)	67
5.2.19	転送結果 転送元 Multi-dimensional表示(dmac0_result_src_multi)	68
5.2.20	DMAC0 転送先表示(dmac0_result_dst)	69
5.2.21	転送結果 転送先Multi-dimensional表示(dmac0_result_dst_multi)	70
5.2.22	転送結果 Multi-dimensionalデータ表示(dmac0_result_multi_multi)	71
5.2.23	転送結果 Multi-dimensionalデータ表示nバイト(dmac0_result_multi_multi_n, n=byte, word, longword, 16bytes, 32bytes)	71
5.2.24	DMAC0 割り込みハンドラチャンネル 0, 4(INT_DMA0INT0, INT_DMA0INT4)	72
5.2.25	DMAC0 割り込み処理チャンネル 0, 4(dmac0_interrupt_ch0, dmac0_interrupt_ch4).....	72
5.3	DMAC1 処理手順.....	73
5.3.1	DMAC1 転送チャンネル設定(dmac1_select_chanel).....	73
5.3.2	DMAC1 転送方向設定(dmac1_select_direction)	74
5.3.3	DMAC1 転送モード設定(dmac1_select_direction).....	75
5.3.4	DMAC1 転送サイズ選択(dmac1_select_size)	76
5.3.5	DMAC1 転送サイズ選択チャンネル 0(dmac1_select_size_ch0).....	77
5.3.6	DMAC1 転送サイズ選択チャンネル 2(dmac1_select_size_ch2).....	78
5.3.7	DMAC1 キャッシュ制御(dmac1_select_cache)	79
5.3.8	DMAC1 転送(dmac1_transfer).....	80
5.3.9	DMAC1 初期化(dmac1_init)	81
5.3.10	DMAC1 チャンネル 0 初期化(dmac1_ch0_init)	81
5.3.11	DMAC1 チャンネル 2 初期化(dmac1_ch2_init)	82
5.3.12	コマンドチェーンの設定(dmac1_cc_set).....	83
5.3.13	DMAC1 コマンドチェーンの詳細設定 (dmac1_cc_continuous_set, dmac1_cc_stride_set, dmac1_cc_scatter_set, dmac1_cc_gather_set).....	84
5.3.14	DMAC1 起動(dmac1_start).....	85
5.3.15	DMA転送結果表示	85
5.3.16	DMAC1 転送元表示(dmac1_result_src).....	86
5.3.17	DMAC1 転送先表示(dmac1_result_dst).....	87
5.4	HPB-DMAC 処理手順	88
5.4.1	HPB-DMAC 転送方向設定(hpbddmac_select_direction)	88
5.4.2	HPB-DMAC 転送モード設定(hpbddmac_select_tmode).....	89
5.4.3	HPB-DMAC 自動連続転送設定(hpbddmac_select_automatic).....	90
5.4.4	HPB-DMAC キャッシュ制御(hpbddmac_select_cache)	91
5.4.5	HPB-DMAC転送(hpbddmac_transfer).....	92
5.4.6	転送元, 転送先アドレスの初期化(HPB-DMAC)(hpb_memory_init)	93
5.4.7	HPB-DMAC 転送元データの表示(hpbddmac_result_src)	93
5.4.8	HPB-DMAC 転送先データの表示(hpbddmac_result_dst)	94
5.4.9	HPB-DMAC初期化(hpbddmac_init)	95
5.4.10	HPB-DMAC DDR⇄SCIF初期化(hpbddmac_init_ddr_to_scif, hpbddmac_init_scif_to_ddr)	96
5.4.11	HPB-DMAC起動(hpbddmac_start)	97
5.4.12	DDR→SCIF転送(trans_ddr_to_scif).....	97
5.4.13	SCIF→DDR転送(trans_scif_to_ddr).....	98
5.4.14	SCIF→DDR単転送(trans_scif_to_ddr_normal).....	99
5.4.15	SCIF→DDR連続転送(trans_scif_to_ddr_continuous).....	100
5.4.16	連続転送エコーバック(trans_scif_to_ddr_continuous_echoback)	101
5.4.17	HPB-DMAC割り込みハンドラ(hpbddmac_interrupt)	101
5.4.18	HPB-DMAC割り込み処理(hpbddmac_result_src).....	102
5.4.19	割り込み処理連続転送(hpbddmac_result_src).....	103
6.	参考プログラム例.....	104
6.1	サンプルプログラムリスト”sh7786_DMAC_sample.c”	104
6.2	サンプルプログラムリスト(scif.c).....	112
6.3	サンプルプログラム”cachecontrol.c”	119

6.4	サンプルプログラムリスト”dmac0.c”	122
6.5	サンプルプログラムリスト”dmac1.c”	160
6.6	サンプルプログラムリスト”hpbmac.c”	190
7.	キャッシュと外部メモリのコヒーレンシ制御について	214
8.	参考ドキュメント	215
	ホームページとサポート窓口	215

1. はじめに

1.1 仕様

本アプリケーションノートでは、ダイレクトメモリアクセスコントローラ 0/1 (DMAC0/1)の使用方法を内蔵メモリー-外部メモリー間のデータ転送を例に、また HPB-DMAC の使用方法を Peripheral モジュール-外部メモリー間のデータ転送を例にして掲載しています。

1.2 使用機能

- ダイレクトメモリアクセスコントローラ 0(DMAC0 チャンネル 0, チャンネル 4)
- ダイレクトメモリアクセスコントローラ 1(DMAC1 チャンネル 0, チャンネル 2)
- HPB-DMAC
- DDR3-SDRAM インターフェース(DBSC3)
- 内蔵メモリー(OL メモリー)
- FIFO 内蔵シリアルコミュニケーションインターフェース(SCIF チャンネル 0)

1.3 適用条件

評価ボード	アルファプロジェクト製 AP-AH4AD-0A(注 1) 外付けメモリー (エリア 0): NOR 型 Flash メモリー 16M バイト Spansion 製 S29GL128P90TFIR20 (エリア 2~5): DDR3-SDRAM 256M バイト Micron 製 MT41J64M16LA-187E (2 個)
マイコン	SH7786
動作周波数	内部クロック 533MHz SuperHyway クロック 267MHz 周辺クロック 44MHz DDR3 クロック 533MHz 外部バスクロック 89MHz
エリア 0 バス幅	16bit(MD4 端子=Low レベル, MD5 端子=High レベル, MD6 端子=Low レベル)
クロック動作モード	クロックモード 3 (MD0 端子=High レベル, MD1 端子=High レベル, MD2 端子=Low レベル, MD3 端子=Low レベル)
エンディアン	リトルエンディアン(MD8 端子=High レベル)
アドレスモード	29 ビットアドレスモード(MD10 端子=Low レベル)
ツールチェーン	Super-H RISC engine Standard Toolchain Ver9.3.2.0
コンパイルオプション	High-performance Embedded Workshop で include 指定以外はデフォルト設定 -cpu=sh4a -endian=little -include="\$ (PROJDIR)¥inc¥drv", "\$ (PROJDIR)¥inc" -object="\$ (CONFIGDIR)¥\$ (FILELEAF).obj" -debug -gbr=auto -chgincpath -errorpath -global_volatile=0 -opt_range=all -infinite_loop=0 -del_vacant_loop=0 -struct_alloc=1 -nologo
アセンブラオプション	cpu=sh4a -endian=little -round=zero -denormalize=off -include="\$ (PROJDIR)¥inc" -include="\$ (PROJDIR)¥inc¥drv" -debug -object="\$ (CONFIGDIR)¥\$ (FILELEAF).obj" -literal=pool,branch,jump,return -nolist -nologo -chgincpath -errorpath

(注 1) AP-AH4AD-0A の使用方法等の詳細は、「AP-AH4AD-0A Hardware Manual」を参照してください。

表 1.3 に本参考プログラムのセクション配置を示します。

表 1.3 セクション配置

セクション名	セクション用途	領域	配置アドレス(仮想アドレス)	
INTHandler	例外/割込みハンドラ	ROM	0x00000800	P0 領域 (キャッシング可能, MMU アドレス変換不可)
VECTTBL	リセットベクタテーブル 割込みベクタテーブル	ROM		
INTTBL	割込みマスクテーブル	ROM		
PIntPRG	割込み関数	ROM		
PResetPRG	リセットプログラム	ROM	0x00002000	
P	プログラム領域	ROM	0x00004000	
C	定数領域	ROM		
C\$BSEC	未初期化データ領域用アドレス構造	ROM		
C\$DSEC	初期化データ領域用アドレス構造	ROM		
D	初期化データ	ROM		
B	未初期化データ領域	RAM		
R	初期化データ領域	RAM		
S	スタック領域	RAM	0x0DFF0000	
RSTHandler	リセットハンドラ	ROM	0xA0000000	P2 領域 (キャッシング不可, MMU アドレス変換不可)

1.4 関連アプリケーションノート

本資料の参考プログラムは、「SH7786 グループ アプリケーションノート SH7786 初期設定例 (R01AN0519JJ0101)」の設定条件で動作確認しています。

SCIF調歩同期式初期設定例は、「SH7786 グループ アプリケーションノート SH7786 PCI express コントローラ(PCIEC) 初期化設定例(R01AN557JJ0100)」で使用している SCIF0 の設定条件で動作確認しています。そちらも合わせてご参照ください。

2. DMAC0 メモリ間転送例

2.1 応用例の説明

DMAC0 チャンネル0,4 を使用して内蔵RAM と外部メモリ間(双方向)でデータ転送を行います。内蔵RAM はOL メモリ, 外部メモリはDDR3-SDRAM を使用します。データ転送はサイクルスチールモードで行い, 通常モード, インタミットモード16/32 を使用します。またDMA 転送要求として, オートリクエストを使用します。転送方法の選択は, FIFO 内蔵シリアルコミュニケーションインターフェース(SCIF チャンネル0)を使用して, シリアルコンソールからキー入力で選択して行います。

2.1.1 使用機能の動作概要

DMAC0はDMA転送要求があると, 決められたチャンネルの優先順位にしたがって転送を開始し, 転送終了条件が満たされると転送を終了します。転送要求にはオートリクエスト, 外部リクエスト, 内蔵周辺モジュールリクエストの3種類のモードがあります。バスモードはバーストモードとサイクルスチールモードがあります。サイクルスチールモードは通常モードとインタミットモードを選択することができます。

表 2.1.1 に DMAC0 の概要を示します。図 2.1.1 に DMAC0 の概念図を示します。

表 2.1.1 DMAC0 の概要

項目	概要
チャンネル数	- 6 チャンネル(チャンネル0~5) └ チャンネル0~3 は外部リクエストの受け付けが可能
アドレス空間	- アーキテクチャ上は4G バイト
転送データ長	- バイト, ワード(2 バイト), ロングワード(4 バイト), 16 バイト, 32 バイト
最大転送回数	- 16,777,216 回
アドレスモード	- デュアルアドレスモード
転送要求	- 外部リクエスト(チャンネル0~3), 内蔵周辺モジュールリクエスト, オートリクエストの3種類から選択可能 - 内蔵周辺モジュールリクエストを発行できるものはFLCTL モジュールのみ
バスモード	- サイクルスチールモード (通常モードとインタミットモード16/32) - バーストモード (外部リクエストモードでPCMCIA ATA 補完モード有効時のみ設定可能)
データ転送	- リピートモード - リロードモード - Multi-dimensional モード └ Multi-dimensional 転送, scatter 転送, gather 転送, ストライド転送
優先順位	- チャンネル優先順位固定モード - ラウンドロビンモード
割り込み要求	- データ転送ハーフエンド時およびデータ転送終了時, また, アドレスエラー発生時にCPUへ割り込み要求を発生可能
外部リクエスト検出	- DREQ 入力のロー/ハイレベル検出, 立ち上がり/立ち下がりエッジ検出から選択可能
転送終了通知信号	- DACK は独立にアクティブレベルを設定可能

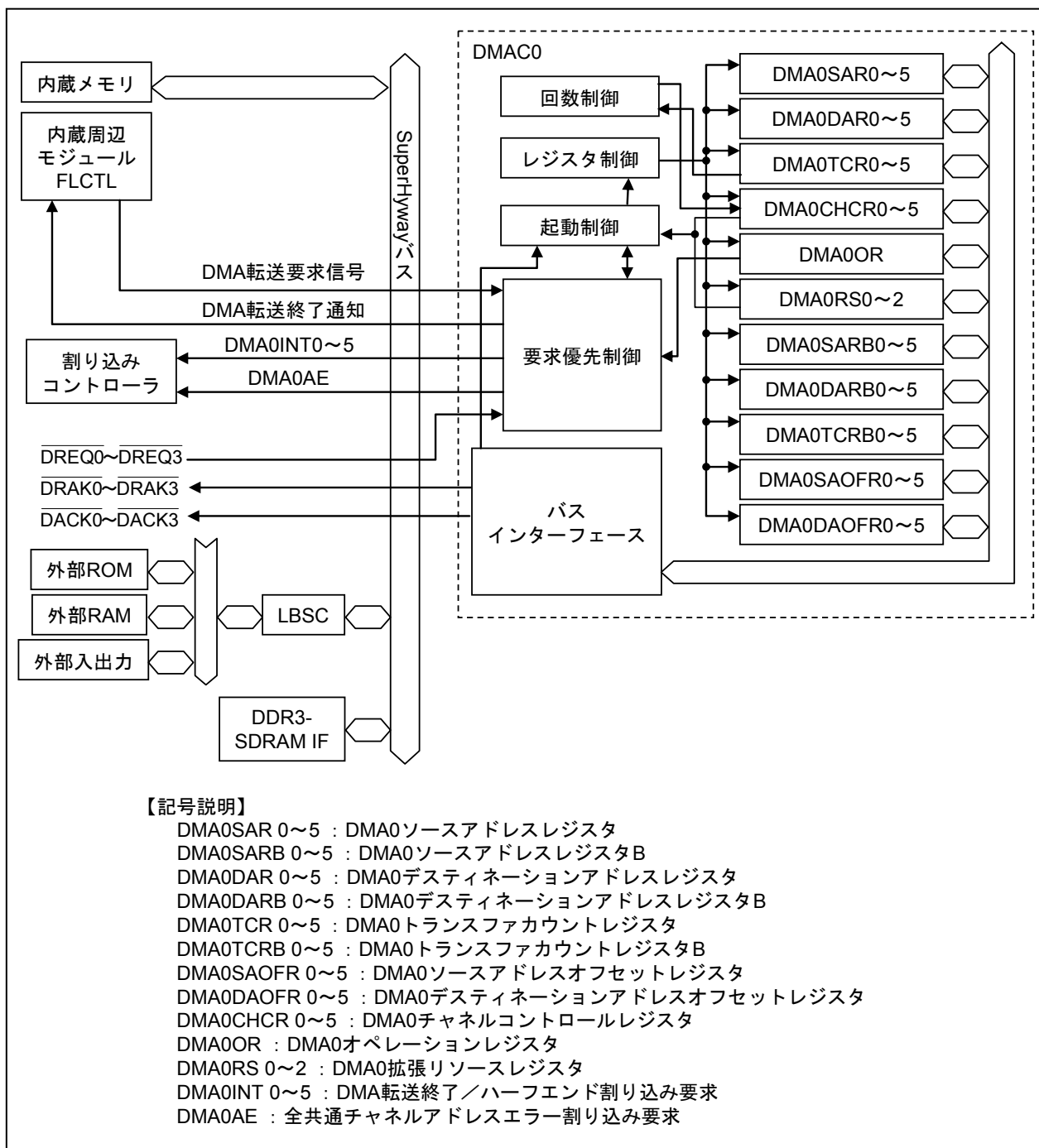


図 2.1.1 DMAC0 概略図

2.1.2 転送方法

DMAC0 のデータ転送には、通常モード、リピートモード、リロードモード、Multi-dimensional モードがあります。また Multi-dimensional モードには、Multi-dimensional 転送、scatter 転送、gather 転送、ストライド転送があります。以下に各転送の動作と設定例を示します。

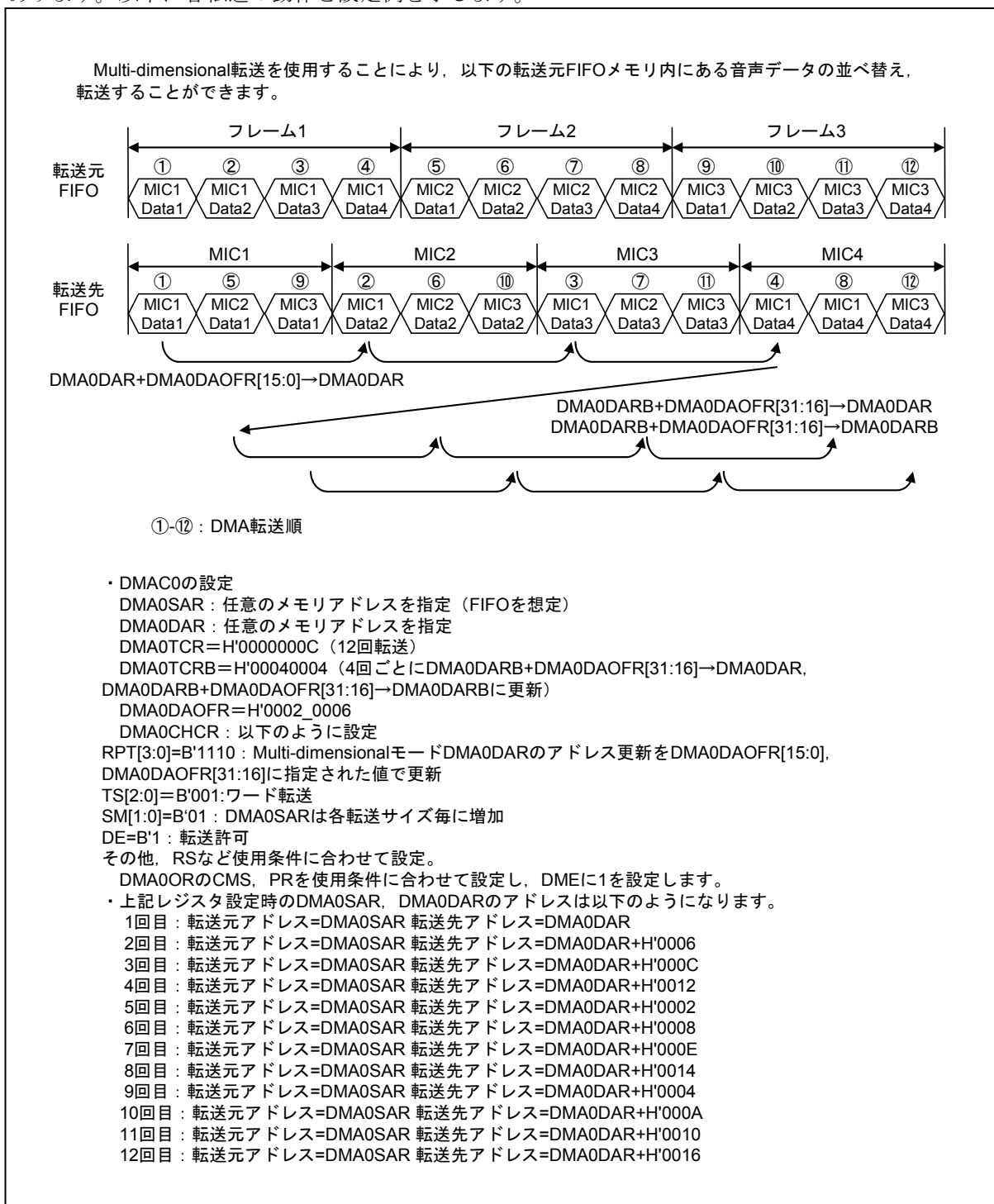


図 2.1.2.1 Multi-dimensional 転送例

※Multi-dimensional 転送については、「[2.1.5.1 Multi dimensional モード Multi dimensional 転送について](#)」をご参照ください。

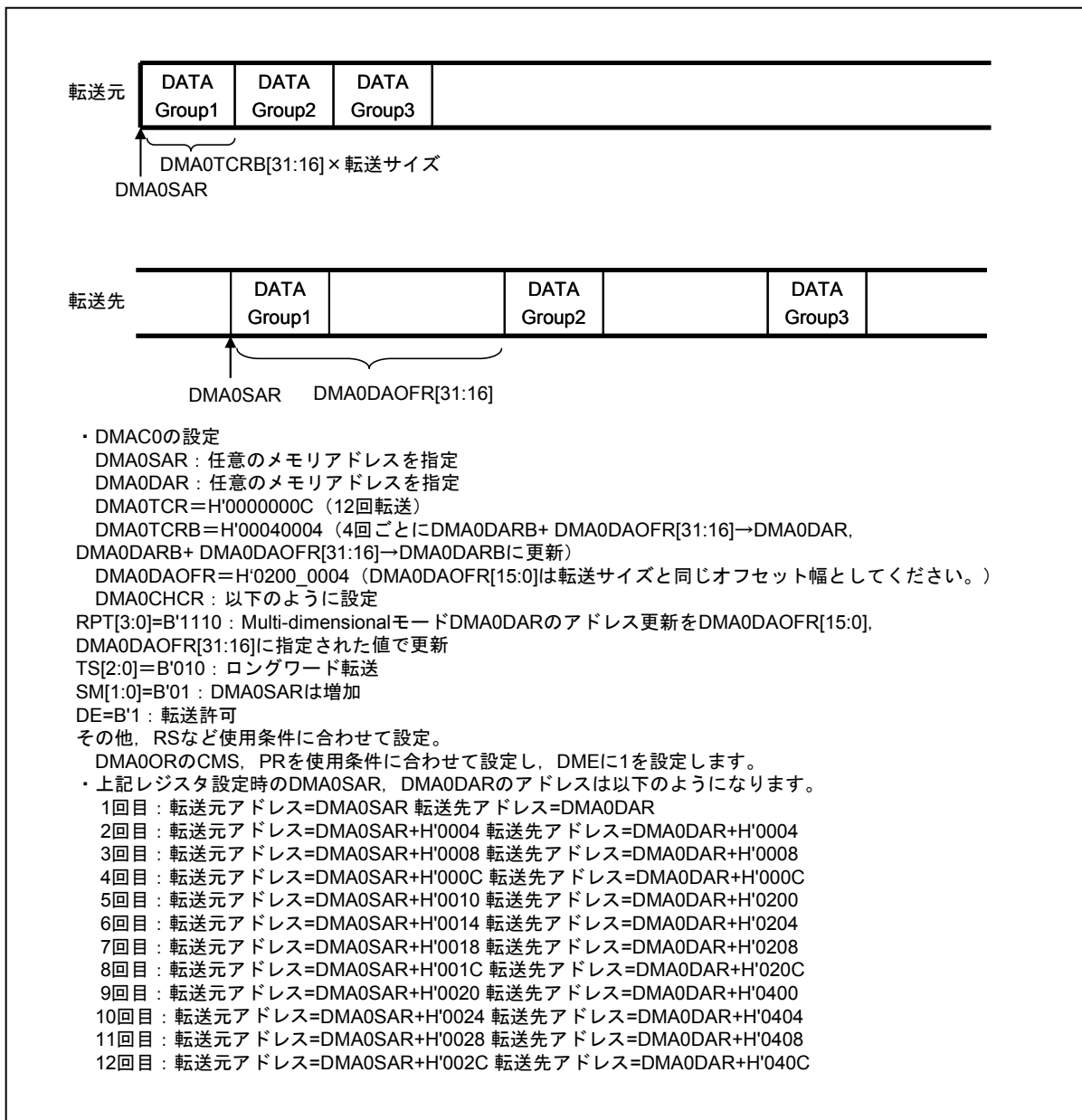


図 2.1.2.2 Scatter 転送例



図 2.1.2.3 Gather 転送例



図 2.1.2.4 ストライド転送

2.1.3 参考プログラムの説明

参考プログラムではオートリクエストモードによりDMAC0のチャンネル0, またはチャンネル4を起動し, 内蔵RAM-外部メモリ間のデータ転送をサイクルスチールモードで双方向に行います。サイクルスチール転送のため, 1データ転送ごとにDMACはバス権をCPUに解放します。

また, DMA転送時にキャッシュと外部メモリのコヒーレンスを保証するためのFlush/Purgeを行うかどうかの選択も可能です。Flush/Purgeはソフトウェアで制御しており, Flush/Purgeをしない場合は, 転送元のデータと転送先のデータが不一致となる可能性があります。詳細は, 「[7.キャッシュと外部メモリのコヒーレンシ制御について](#)」をご参照ください。

表2.1.3 に参考プログラムの仕様を示します。

表 2.1.3 参考プログラムの仕様

項目	仕様
使用チャンネル	- チャンネル 0 - チャンネル 4
メモリ	- OL メモリ(内蔵メモリ) - DDR3-SDRAM(外部メモリ)
転送方向	- OL メモリ → DDR3-SDRAM - DDR3-SDRAM → OL メモリ
転送データ量	- チャンネル 0 : 4 バイト単位 - チャンネル 4 : 1 バイト単位
転送データサイズ	- チャンネル 0 : ロングワード(4 バイト), 16 バイト, 32 バイト - チャンネル 4 : バイト, ワード(2 バイト), ロングワード(4 バイト), 16 バイト, 32 バイト
転送回数	- 転送データサイズより算出
転送要求	- オートリクエスト
バスモード	- サイクルスチールモード └ 通常モード └ インタミットモード 16 └ インタミットモード 32
データ転送	- 通常モード(連続転送) - リピートモード - リロードモード - Multi-dimensional モード └ Multi-dimensional 転送 └ scatter 転送 └ gather 転送 └ ストライド転送
優先順位	- チャンネル優先順位固定モード
割り込み要求	- 転送終了時, またはアドレスエラー発生時に CPU へ割り込み要求を発生
キャッシュと外部メモリのコヒーレンシ制御	- コピーバックモード - オペランドキャッシュ, 2 次キャッシュを有効 - キャッシュの Flush/Purge をソフトウェアによって制御 (メニューから ON(制御する)/OFF(制御しない)を選択) * コピーバックモードでは, キャッシュのコヒーレンシ制御を行わない場合, オペランドキャッシュと外部メモリの内容が一致しない場合があります。詳細は, 「 7 キャッシュと外部メモリのコヒーレンシ制御について 」をご参照ください。

2.1.4 参考プログラムのレジスタ設定

以下に本参考プログラムで使用するレジスタの機能を以下に示します。

表 2.1.4.1 DMAC0 レジスタ設定値(チャンネル共通)

レジスタ名称(呼称)	アドレス	R/W	サイズ	設定値	動作仕様
DMA1 オペレーションレジスタ (DMA1OR)	H'FE80 8060	R/W	16	H'0001	<ul style="list-style-type: none"> ・サイクルスチールモードセレクト －初期化時 CMS = B'00 : 通常モード DMA1E = B'1 : 全チャンネルの DMA 転送を許可
				H'2001	<ul style="list-style-type: none"> ・サイクルスチールモードセレクト CMS = B'10 : インタミットモード 16 DMA1E = B'1 : 全チャンネルの DMA 転送を許可
				H'3001	<ul style="list-style-type: none"> ・サイクルスチールモードセレクト CMS = B'11 : インタミットモード 64 DMA1E = B'1 : 全チャンネルの DMA 転送を許可
				H'0000	<ul style="list-style-type: none"> ・サイクルスチールモードセレクト －初期化時 CMS = B'00 : 通常モード DMA1E = B'0 : 全チャンネルの DMA 転送を禁止
				H'2000	<ul style="list-style-type: none"> ・サイクルスチールモードセレクト CMS = B'10 : インタミットモード 16 DMA1E = B'0 : 全チャンネルの DMA 転送を禁止
				H'3000	<ul style="list-style-type: none"> ・サイクルスチールモードセレクト CMS = B'11 : インタミットモード 64 DMA1E = B'0 : 全チャンネルの DMA 転送を禁止

※本プログラムで使用していないレジスタや設定をしていないビットは初期値のままです。

表 2.1.4.2 DMAC0 レジスタ設定値 1(チャンネル 0)

レジスタ名称(呼称)	アドレス	R/W	サイズ	設定値	動作仕様
DMA0 ソースアドレスレジスタ 0 (DMA0SAR0)	H'FE80 8020	R/W	32	H'1400 E000	・ 転送元の開始アドレスを指定 OL メモリを指定した場合 (DMA0DAR0 は DDR3-SDRAM を指定)
				H'0800 0000	・ 転送元の開始アドレスを指定 DDR3-SDRAM を指定した場合 (DMA0DAR0 は OL メモリを指定)
DMA0 ディスティネーション アドレスレジスタ 0 (DMA0DAR0)	H'FE80 8024	R/W	32	H'1400 E000	・ 転送先の開始アドレスを指定 OL メモリを指定した場合 (DMA0SAR0 は DDR3-SDRAM を指定)
				H'0800 0000	・ 転送先の開始アドレスを指定 DDR3-SDRAM を指定した場合 (DMA0SAR0 は OL メモリを指定)
DMA0 トランスファカウンタ レジスタ 0 (DMA0TCR0)	H'FE80 8028	R/W	32	H'0000 0064	・ 転送回数の設定 100 回(転送サイズ 1 バイト時) ※通常, リロード, ストライドモード転送時
				H'0000 0032	・ 転送回数の設定 50 回(転送サイズ 2 バイト時) ※通常, リロード, ストライドモード転送時
				H'0000 0020	・ 転送回数の設定 32 回(転送サイズ 4 バイト時) ※通常, リロード, ストライドモード転送時
				H'0000 0008	・ 転送回数の設定 8 回(転送サイズ 16 バイト時) ※通常, リロード, ストライドモード転送時
				H'0000 0004	・ 転送回数の設定 4 回(転送サイズ 32 バイト時) ※通常, リロード, ストライドモード転送時
				H'0000 0032	・ 転送回数の設定 50 回(転送サイズ 1 バイト時) ※リピートモード, Scatter, Gather 転送時 (Scatter, Gather 転送は Multi-dimensional モード)
				H'0000 0016	・ 転送回数の設定 32 回(転送サイズ 2 バイト時) ※リピートモード, Scatter, Gather 転送時 (Scatter, Gather 転送は Multi-dimensional モード)
				H'0000 0010	・ 転送回数の設定 16 回(転送サイズ 4 バイト時) ※リピートモード, Scatter, Gather 転送時 (Scatter, Gather 転送は Multi-dimensional モード)
				H'0000 0004	・ 転送回数の設定 4 回(転送サイズ 16 バイト時) ※リピートモード, Scatter, Gather 転送時 (Scatter, Gather 転送は Multi-dimensional モード)
				H'0000 0002	・ 転送回数の設定 2 回(転送サイズ 32 バイト時) ※リピートモード, Scatter, Gather 転送時 (Scatter, Gather 転送は Multi-dimensional モード)
H'0000 000C	・ 転送回数の設定 12 回(全転送サイズ) Multi-dimensional 転送時				

表 2.1.4.3 DMAC0 レジスタ設定値 2(チャンネル 0)

レジスタ名称(呼称)	アドレス	R/W	サイズ	設定値	動作仕様
DMA0 ソースアドレス レジスタ B0 (DMA0SARB0)	H'FE80 8120	R/W	32	H'1400 E032	・ DMA0DAR0 に再設定するアドレス OL メモリの場合 リピートモードで転送サイズが 1~2 バイト時
				H'1400 E040	・ DMA0DAR0 に再設定するアドレス OL メモリの場合 リピートモードで転送サイズが 4~32 バイト時
DMA0 ディスティネーション アドレスレジスタ B0 (DMA0DARB0)	H'FE80 8124	R/W	32	H'0800 0032	・ DMA0DAR0 に再設定するアドレス DDR3-SDRAM の場合 リピートモードで転送サイズが 1~2 バイト時
				H'0800 0040	DMA0DAR0 に再設定するアドレス・ DDR3-SDRAM の場合 リピートモードで転送サイズが 4~32 バイト時
DMA0 トランスファカウンタ レジスタ B0 (DMA0TCRB0)	H'FE80 8128	R/W	32	H'0001 0001	・ リロードモード, Scatter, Gather 転送 bit[31:16]: bit[15:0] にリロードする転送 回数を指定 bit[15:0]: 転送回数カウンタ
				H'0002 0002	・ ストライド転送 bit[31:16]: bit[15:0] にリロードする転送 回数を指定 bit[15:0]: 転送回数カウンタ
				H'0004 0004	・ Multi-dimensional 転送 bit[31:16]: bit[15:0] にリロードする転送 回数を指定 bit[15:0]: 転送回数カウンタ
DMA0 ソースアドレス オフセットレジスタ 0 (DMA0SAOFR0)	H'FE80 8220	R/W	32	H'0002 0002	・ ストライド, Gather 転送(転送サイズ: 1 バイト) bit[31:16]: リロードするアドレスオフ セットを設定 bit[15:0]: 1 転送毎にアドレス増加分を 設定
				H'0004 0004	・ ストライド, Gather 転送(転送サイズ: 2 バイト) bit[31:16]: リロードするアドレスオフ セットを設定 bit[15:0]: 1 転送毎にアドレス増加分を 設定
				H'0004 0004	・ ストライド, Gather 転送(転送サイズ: 4 バイト) bit[31:16]: リロードするアドレスオフ セットを設定 bit[15:0]: 1 転送毎にアドレス増加分を 設定
				H'0020 0020	・ ストライド, Gather 転送(転送サイズ: 16 バイト) bit[31:16]: リロードするアドレスオフ セットを設定 bit[15:0]: 1 転送毎にアドレス増加分を 設定
				H'0040 0040	・ ストライド, Gather 転送(転送サイズ: 32 バイト) bit[31:16]: リロードするアドレスオフ セットを設定 bit[15:0]: 1 転送毎にアドレス増加分を 設定

表 2.1.4.4 DMAC0 レジスタ設定値 3 (チャンネル 0)

レジスタ名称(呼称)	アドレス	R/W	サイズ	設定値	動作仕様
DMA0 ディスティネーション アドレスオフセットレジスタ 0 (DMA0DAOFR0)	H'FE80 8224	R/W	32	H'0002 0002	・ストライド, Scatter 転送(転送サイズ: 1 バイト) bit[31:16]: リロードするアドレスオフセットを設定 bit[15:0]: 1 転送毎にアドレス増加分を設定
				H'0004 0004	・ストライド, Scatter 転送(転送サイズ: 2 バイト) bit[31:16]: リロードするアドレスオフセットを設定 bit[15:0]: 1 転送毎にアドレス増加分を設定
				H'0004 0004	・ストライド, Scatter 転送(転送サイズ: 4 バイト) bit[31:16]: リロードするアドレスオフセットを設定 bit[15:0]: 1 転送毎にアドレス増加分を設定
				H'0020 0020	・ストライド, Scatter 転送(転送サイズ: 16 バイト) bit[31:16]: リロードするアドレスオフセットを設定 bit[15:0]: 1 転送毎にアドレス増加分を設定
				H'0040 0040	・ストライド, Scatter 転送(転送サイズ: 32 バイト) bit[31:16]: リロードするアドレスオフセットを設定 bit[15:0]: 1 転送毎にアドレス増加分を設定
				H'0001 0003	・Multi-dimensional 転送(転送サイズ: 1 バイト) bit[31:16]: リロードするアドレスオフセットを設定 bit[15:0]: 1 転送毎にアドレス増加分を設定
				H'0002 0006	・Multi-dimensional 転送(転送サイズ: 2 バイト) bit[31:16]: リロードするアドレスオフセットを設定 bit[15:0]: 1 転送毎にアドレス増加分を設定
				H'0004 0010	・Multi-dimensional 転送(転送サイズ: 4 バイト) bit[31:16]: リロードするアドレスオフセットを設定 bit[15:0]: 1 転送毎にアドレス増加分を設定
				H'0010 0030	・Multi-dimensional 転送(転送サイズ: 16 バイト) bit[31:16]: リロードするアドレスオフセットを設定 bit[15:0]: 1 転送毎にアドレス増加分を設定
				H'0020 0060	・Multi-dimensional 転送(転送サイズ: 32 バイト) bit[31:16]: リロードするアドレスオフセットを設定 bit[15:0]: 1 転送毎にアドレス増加分を設定

表 2.1.4.5 DMAC0 チャンネルコントロールレジスタ 0 設定値 1(チャンネル 0)

レジスタ名称(呼称)	アドレス	動作仕様		
		ビット名	設定値	内容
DMA0 チャンネルコントロール レジスタ 0 (DMA0CHCR0)	H'FE80 802C	RPT[3:0] (bit28-25)	H'0	・通常モード
			H'3	・リピートモード
			H'7	・リロードモード
			H'D	・Multi-dimensional モード ストライド転送 ※SAR を SAOFR で変更 DAR を DAOFR で変更
			H'E	・Multi-dimensional モード Multi-dimensional 転送 Scatter 転送 ※DAR を DAOFR で変更
			H'F	・Multi-dimensional モード Gather 転送 ※SAR を DASAR で変更
		TS[2:0] (bit20,4,3)	H'0	・DMA 転送サイズ指定 バイト単位
			H'1	・DMA 転送サイズ指定 ワード単位
			H'2	・DMA 転送サイズ指定 ロングワード単位
			H'3	・DMA 転送サイズ指定 16 バイト単位
			H'4	・DMA 転送サイズ指定 32 バイト単位
		DM (bit15,14)	H'1	・ディスティネーションアドレスモード ディスティネーションアドレスを増加
		SM (bit13,12)	H'1	・ソースアドレスモード ソースアドレスを増加
		RS (bit11-6)	H'8	・リソースセレクト 内蔵周辺モジュールリクエスト
		IE (bit2)	H'1	・インタラプトイネーブル 初期化時：許可
			H'0	・インタラプトイネーブル 割り込み処理時：禁止
		TE (bit1)	H'0	・トランスファエンドフラグ ※最終転送を開始する時に H'1 にセットされます
		DE (bit0)	H'0	・DMA イネーブル 初期化、転送完了時
			H'1	・DMA イネーブル 転送開始時

表 2.1.4.6 DMAC0 レジスタ設定値 1(チャンネル 4)

レジスタ名称(呼称)	アドレス	R/W	サイズ	設定値	動作仕様
DMA0 ソースアドレスレジスタ 4 (DMA0SAR4)	H'FE80 8070	R/W	32	H'1400 E000	・転送元の開始アドレスを指定 OL メモリを指定した場合 (DMA0DAR4 は DDR3-SDRAM を指定)
				H'0800 0000	・転送元の開始アドレスを指定 DDR3-SDRAM を指定した場合 (DMA0DAR 4 は OL メモリを指定)
DMA0 ディスティネーション アドレスレジスタ 4 (DMA0DAR4)	H'FE80 8074	R/W	32	H'1400 E000	・転送先の開始アドレスを指定 OL メモリを指定した場合 (DMA0SAR4 は DDR3-SDRAM を指定)
				H'0800 0000	・転送先の開始アドレスを指定 DDR3-SDRAM を指定した場合 (DMA0SAR4 は OL メモリを指定)
DMA0 トランスファカウンタ レジスタ 4 (DMA0TCR4)	H'FE80 8078	R/W	32	H'0000 0064	・転送回数の設定 100 回(転送サイズ 1 バイト時) ※通常, リロード, ストライドモード転送時
				H'0000 0032	・転送回数の設定 50 回(転送サイズ 2 バイト時) ※通常, ゼリロード, ストライドモード転送時
				H'0000 0020	・転送回数の設定 32 回(転送サイズ 4 バイト時) ※通常, リロード, ストライドモード転送時
				H'0000 0008	・転送回数の設定 8 回(転送サイズ 16 バイト時) ※通常, リロード, ストライドモード転送時
				H'0000 0004	・転送回数の設定 4 回(転送サイズ 32 バイト時) ※通常, リロード, ストライドモード転送時
				H'0000 0032	・転送回数の設定 50 回(転送サイズ 1 バイト時) ※リピートモード, Scatter, Gather 転送時 (Scatter, Gather 転送は Multi-dimensional モード)
				H'0000 0016	・転送回数の設定 32 回(転送サイズ 2 バイト時) ※リピートモード, Scatter, Gather 転送時 (Scatter, Gather 転送は Multi-dimensional モード)
				H'0000 0010	・転送回数の設定 16 回(転送サイズ 4 バイト時) ※リピートモード, Scatter, Gather 転送時 (Scatter, Gather 転送は Multi-dimensional モード)
				H'0000 0004	・転送回数の設定 4 回(転送サイズ 16 バイト時) ※リピートモード, Scatter, Gather 転送時 (Scatter, Gather 転送は Multi-dimensional モード)
				H'0000 0002	・転送回数の設定 2 回(転送サイズ 32 バイト時) ※リピートモード, Scatter, Gather 転送時 (Scatter, Gather 転送は Multi-dimensional モード)
H'0000 000C	・転送回数の設定 12 回(全転送サイズ) Multi-dimensional 転送時				

表 2.1.4.7 DMAC0 レジスタ設定値 2 (チャンネル 4)

レジスタ名称(呼称)	アドレス	R/W	サイズ	設定値	動作仕様
DMA0 ソース アドレスレジスタ B4 (DMA0SARB4)	H'FE80 8170	R/W	32	H'1400 E032	・ DMA0DAR0 に再設定するアドレス OL メモリの場合 リピートモードで転送サイズが 1~2 バイト時
				H'1400 E040	・ DMA0DAR0 に再設定するアドレス OL メモリの場合 リピートモードで転送サイズが 4~ 32 バイト時
DMA0 ディスティネーション アドレスレジスタ B4 (DMA0DARB4)	H'FE80 8174	R/W	32	H'0800 0032	・ DMA0DAR0 に再設定するアドレス DDR3-SDRAM の場合 リピートモードで転送サイズが 1~2 バイト時
				H'0800 0040	DMA0DAR0 に再設定するアドレス・ DDR3-SDRAM の場合 リピートモードで転送サイズが 4~ 32 バイト時
DMA0 トランスファカウンタ レジスタ B4 (DMA0TCRB4)	H'FE80 8178	R/W	32	H'0001 0001	・ リロードモード, Scatter, Gather 転 送 bit[31:16] : bit[15:0]にリロードする転 送回数を指定 bit[15:0] : 転送回数カウンタ
				H'0002 0002	・ ストライド転送 bit[31:16] : bit[15:0]にリロードする転 送回数を指定 bit[15:0] : 転送回数カウンタ
				H'0004 0004	・ Multi-dimensional 転送 bit[31:16] : bit[15:0]にリロードする転 送回数を指定 bit[15:0] : 転送回数カウンタ
DMA0 ソースアドレス オフセットレジスタ 4 (DMA0SAOFR4)	H'FE80 8270	R/W	32	H'0002 0002	・ ストライド, Gather 転送(転送サイズ : 1 バイト) bit[31:16] : リロードするアドレスオフ セットを設定 bit[15:0] : 1 転送毎にアドレス増加分 を設定
				H'0004 0004	・ ストライド, Gather 転送(転送サイズ : 2 バイト) bit[31:16] : リロードするアドレスオフ セットを設定 bit[15:0] : 1 転送毎にアドレス増加分 を設定
				H'0004 0004	・ ストライド, Gather 転送(転送サイズ : 4 バイト) bit[31:16] : リロードするアドレスオフ セットを設定 bit[15:0] : 1 転送毎にアドレス増加分 を設定
				H'0020 0020	・ ストライド, Gather 転送(転送サイズ : 16 バイト) bit[31:16] : リロードするアドレスオフ セットを設定 bit[15:0] : 1 転送毎にアドレス増加分 を設定
				H'0040 0040	・ ストライド, Gather 転送(転送サイズ : 32 バイト) bit[31:16] : リロードするアドレスオフ セットを設定 bit[15:0] : 1 転送毎にアドレス増加分 を設定

表 2.1.4.8 DMAC0 レジスタ設定値 3 チャンネル 4)

レジスタ名称(呼称)	アドレス	R/W	サイズ	設定値	動作仕様
DMA0 ディスティネーション アドレスオフセットレジスタ 4 (DMA0DAOFR4)	H'FE80 8274	R/W	32	H'0002 0002	・ストライド, Scatter 転送(転送サイズ: 1 バイト) bit[31:16]: リロードするアドレスオフ セットを設定 bit[15:0]: 1 転送毎にアドレス増加分 を設定
				H'0004 0004	・ストライド, Scatter 転送(転送サイズ: 2 バイト) bit[31:16]: リロードするアドレスオフ セットを設定 bit[15:0]: 1 転送毎にアドレス増加分 を設定
				H'0004 0004	・ストライド, Scatter 転送(転送サイズ: 4 バイト) bit[31:16]: リロードするアドレスオフ セットを設定 bit[15:0]: 1 転送毎にアドレス増加分 を設定
				H'0020 0020	・ストライド, Scatter 転送(転送サイズ: 16 バイト) bit[31:16]: リロードするアドレスオフ セットを設定 bit[15:0]: 1 転送毎にアドレス増加分 を設定
				H'0040 0040	・ストライド, Scatter 転送(転送サイズ: 32 バイト) bit[31:16]: リロードするアドレスオフ セットを設定 bit[15:0]: 1 転送毎にアドレス増加分 を設定
				H'0001 0003	・ Multi-dimensional 転送(転送サイズ: 1 バイト) bit[31:16]: リロードするアドレスオフ セットを設定 bit[15:0]: 1 転送毎にアドレス増加分 を設定
				H'0002 0006	・ Multi-dimensional 転送(転送サイズ: 2 バイト) bit[31:16]: リロードするアドレスオフ セットを設定 bit[15:0]: 1 転送毎にアドレス増加分 を設定
				H'0004 0010	・ Multi-dimensional 転送(転送サイズ: 4 バイト) bit[31:16]: リロードするアドレスオフ セットを設定 bit[15:0]: 1 転送毎にアドレス増加分 を設定
				H'0010 0030	・ Multi-dimensional 転送(転送サイズ: 16 バイト) bit[31:16]: リロードするアドレスオフ セットを設定 bit[15:0]: 1 転送毎にアドレス増加分 を設定
				H'0020 0060	・ Multi-dimensional 転送(転送サイズ: 32 バイト) bit[31:16]: リロードするアドレスオフ セットを設定 bit[15:0]: 1 転送毎にアドレス増加分 を設定

表 2.1.4.9 DMAC0 チャンネルコントロールレジスタ 4 設定値 1(チャンネル 4)

レジスタ名称(呼称)	アドレス	動作仕様		
		ビット名	設定値	内容
DMA0 チャンネルコントロール レジスタ 4 (DMA0CHCR4)	H'FE80 807C	RPT[3:0] (bit28-25)	H'0	・ 通常モード
			H'3	・ リピートモード
			H'7	・ リロードモード
			H'D	・ Multi-dimensional モード ストライド転送 ※SAR を SAOFR で変更 DAR を DAOFR で変更
			H'E	・ Multi-dimensional モード Multi-dimensional 転送 Scatter 転送 ※DAR を DAOFR で変更
			H'F	・ Multi-dimensional モード Gather 転送 ※SAR を DASAR で変更
		TS[2:0] (bit20,4,3)	H'0	・ DMA 転送サイズ指定 バイト単位
			H'1	・ DMA 転送サイズ指定 ワード単位
			H'2	・ DMA 転送サイズ指定 ロングワード単位
			H'3	・ DMA 転送サイズ指定 16 バイト単位
			H'4	・ DMA 転送サイズ指定 32 バイト単位
		DM (bit15,14)	H'1	・ ディスティネーションアドレスモード ディスティネーションアドレスを増加
		SM (bit13,12)	H'1	・ ソースアドレスモード ソースアドレスを増加
		RS (bit11-6)	H'8	・ リソースセレクト 内蔵周辺モジュールリクエスト
		IE (bit2)	H'1	・ インタラプトイネーブル 初期化時：許可
			H'0	・ インタラプトイネーブル 割り込み処理時：禁止
		TE (bit1)	H'0	・ トランスファエンドフラグ ※最終転送を開始する時に H'1 にセットされます
		DE (bit0)	H'0	・ DMA イネーブル 初期化、転送完了時
			H'1	・ DMA イネーブル 転送開始時

※本プログラムで使用していないレジスタや設定をしていないビットは初期値のままです。

2.1.5 プログラム作成の注意点

DMAC0 を使用したプログラムを作成する際の注意点を以下に示します。

2.1.5.1 Multi-dimensionalモードMulti-dimensional転送について

Multi-dimensional 転送は、データの並び替えが可能ですが、多次元的に並び替えることはできません。並び替えることができるデータは、2次元マトリクスとし、X-Y 変換を行う転送とお考えください。

以下に、SH7786 グループ ハードウェアマニュアル p.15-38 図 15.10 記載している「Multi-dimensional 転送の動作例」を元に2次元マトリクスとした場合の動作例を以下に示します。

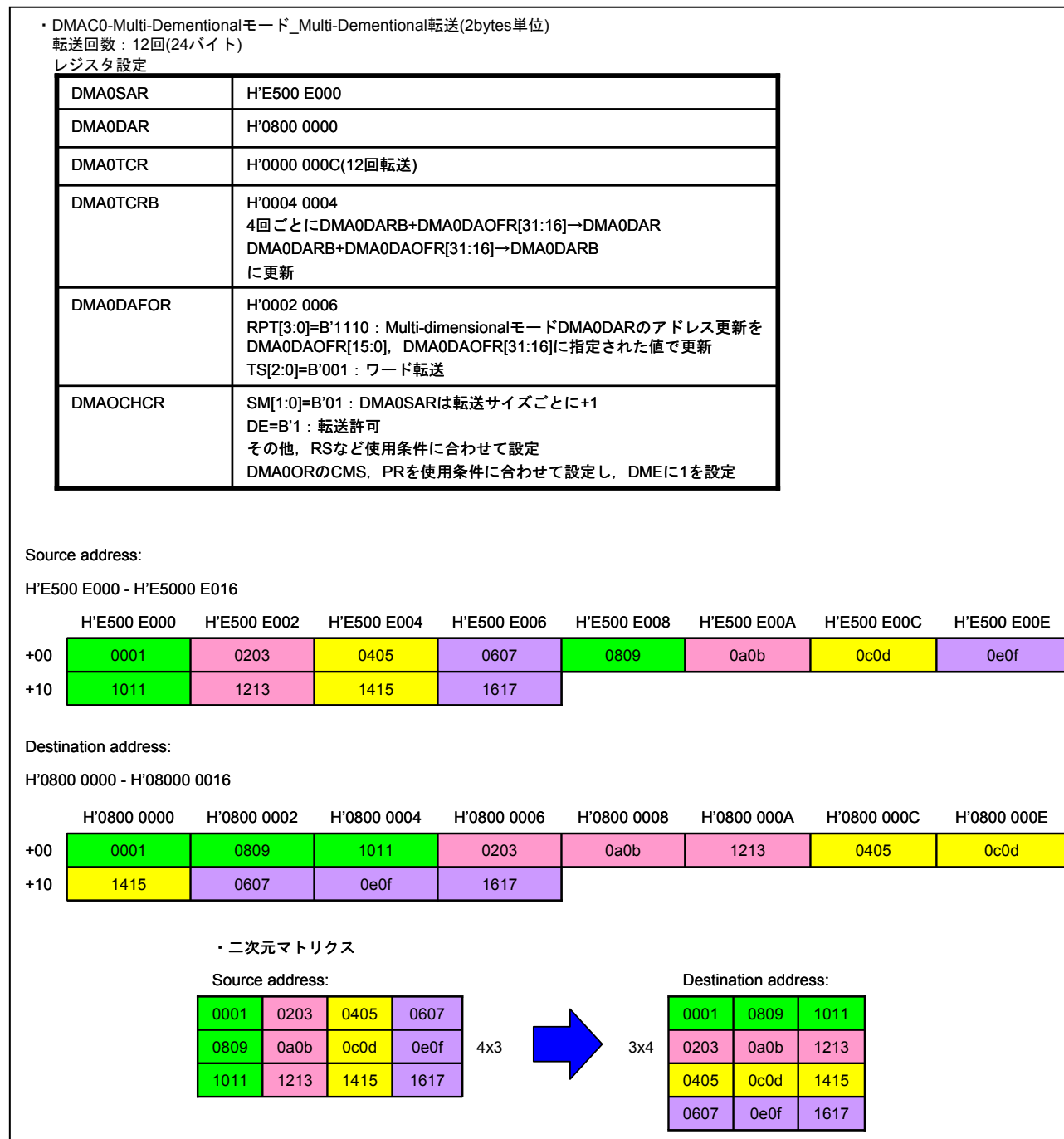


図 2.1.5.1 Multi-dimensional 転送の動作例

コーディングの詳細は、本参考プログラムをご参照ください。

3. DMAC1 メモリ間転送例

3.1 応用例の説明

本アプリケーションノートでは、ダイレクトメモリアクセスコントローラ1 (DMAC1) のチャンネル0, 2を使用し、内蔵RAM - 外部メモリ間(双方向)へのデータ転送を行います。内蔵RAMはOLメモリ、外部メモリはDDR3SDRAMを使用します。転送の開始は、FIFO内蔵シリアルコミュニケーションインターフェース(SCIFチャンネル0)を使用して、シリアルコンソールから行います。

3.1.1 使用機能の動作概要

DMAC1 はDMA 転送要求があると、決められたチャンネルの優先順位にしたがって転送を開始し、転送終了条件が満たされると転送を終了します。データ転送は、SuperHyway上のリソース間において、連続領域の転送、ストライド転送およびgather/scatter転送が可能です。

表 3.1.1 に DMAC1 の概要を示します。図 3.1.1 に DMAC1 の概念図を示します。

表 3.1.1 DMAC1 の概要

項目	概要
チャンネル数	- 4 チャンネル(チャンネル0~3)
アドレス空間	- 32bit アドレス空間まで対応
転送データサイズ	- チャンネル 0, 1 : 4 バイト単位 - チャンネル 2, 3 : 1 バイト単位
転送データ長	- チャンネル 0, 1 : 4/8/16/32 バイト (*転送元または転送先がLメモリ, L2Cメモリ, LBSCの場合, 32バイト境界) - チャンネル 2, 3 : 1/2/4/8/16/32 バイト
アドレスモード	- デュアルアドレスモード
優先順位	- チャンネル優先順位固定
割り込み要求	- DMA 転送終了割り込み, 転送元転送エラー割り込み, 転送先転送エラー割り込みを各チャンネルごとに発生可能(各チャンネルに対応します)
データ転送	- チャンネル 0, 1 : SuperHyway 上のリソース間において、連続領域の転送, ストライド転送および gather/scatter 転送可能 - チャンネル 2, 3 : SuperHyway 上のリソース間において、連続領域の転送可能
コマンドチェーン	- チャンネル 0, 1 : 指定したアドレスに設定されたデータ転送指示に従い、複数のデータ転送を連続実行可能 - チャンネル 2, 3 : コマンドチェーンに未対応

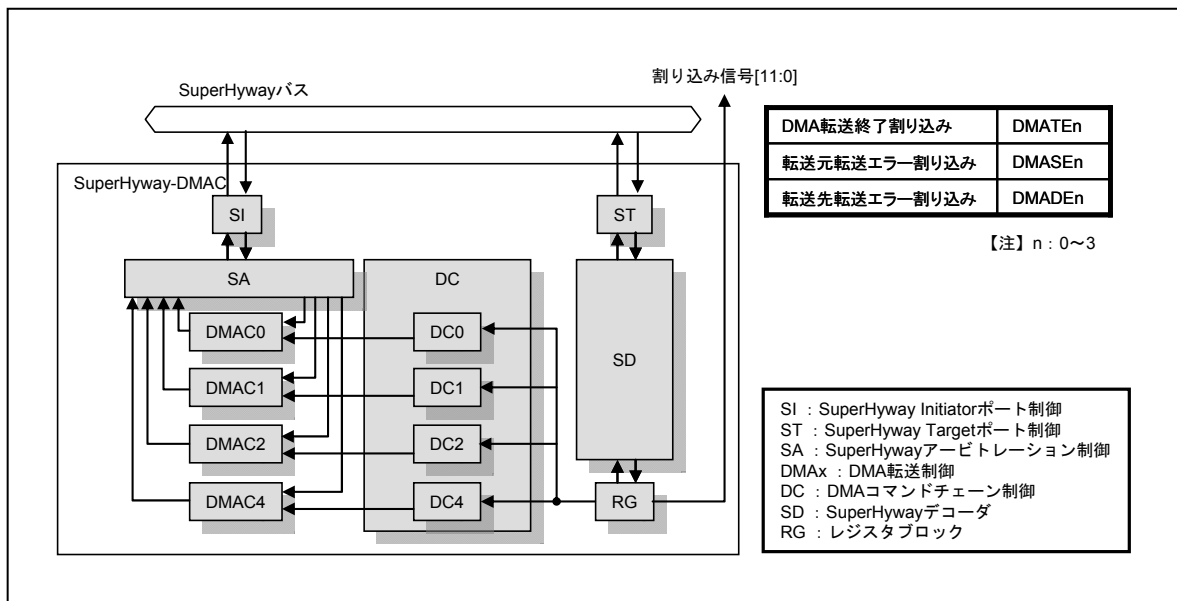


図 3.1.1 DMAC1 概念図

3.1.2 転送方法

DMAC1 のデータ転送には、連続領域の転送、ストライド転送、gather/scatter 転送があります。ストライド転送、gather/scatter 転送は、チャンネル 0, 1 のみ対応しています。またチャンネル 0, 1 はコマンドチェーンによる転送も可能です。本アプリケーションノートでは、チャンネル 0 をコマンドチェーンを使用してストライド転送、gather/scatter 転送で行い、チャンネル 4 を連続領域の転送で行います。

以下にストライド転送、gather/scatter 転送、及びコマンドチェーンの動作を示します。

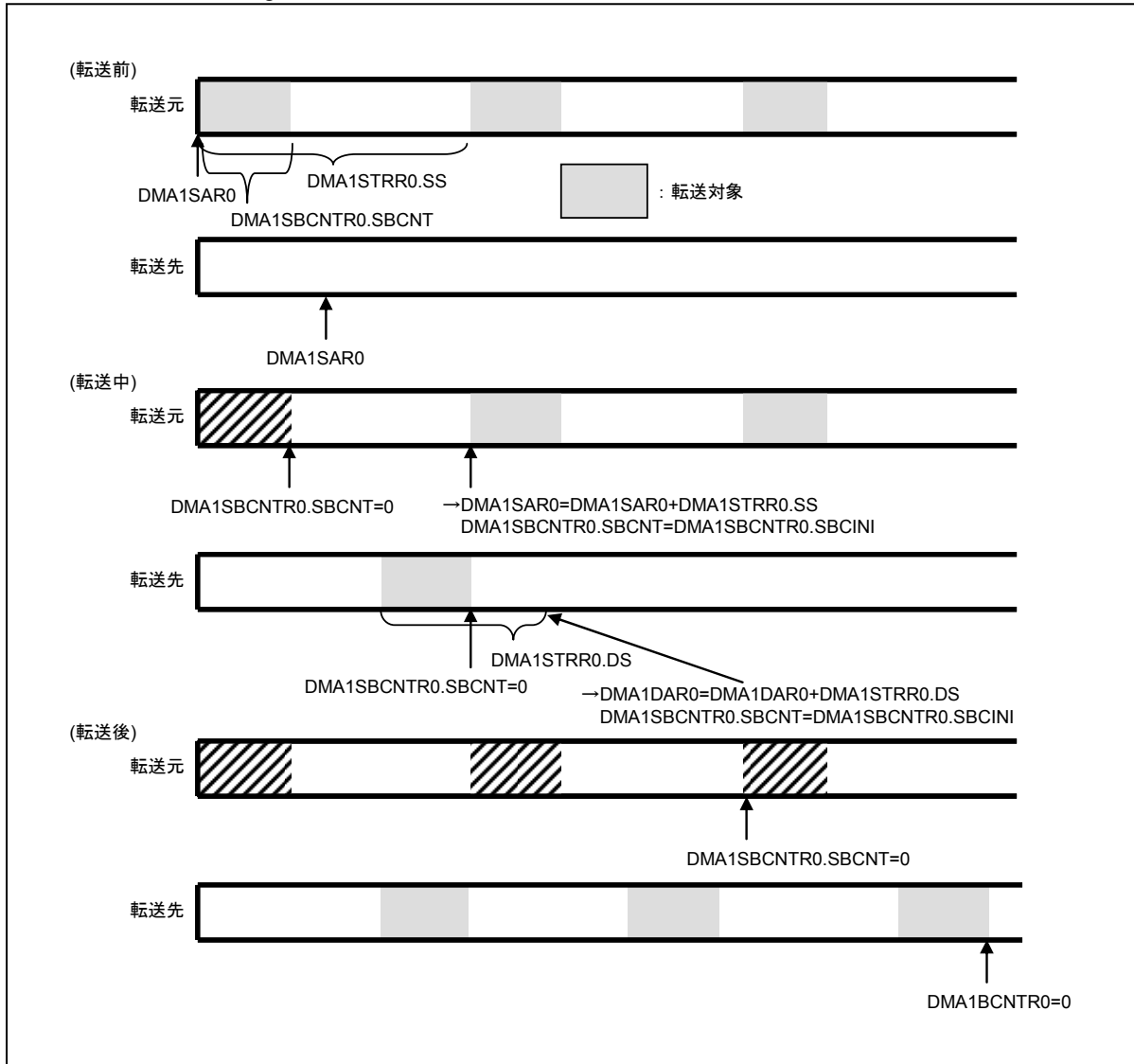


図 3.1.2.1 ストライド転送

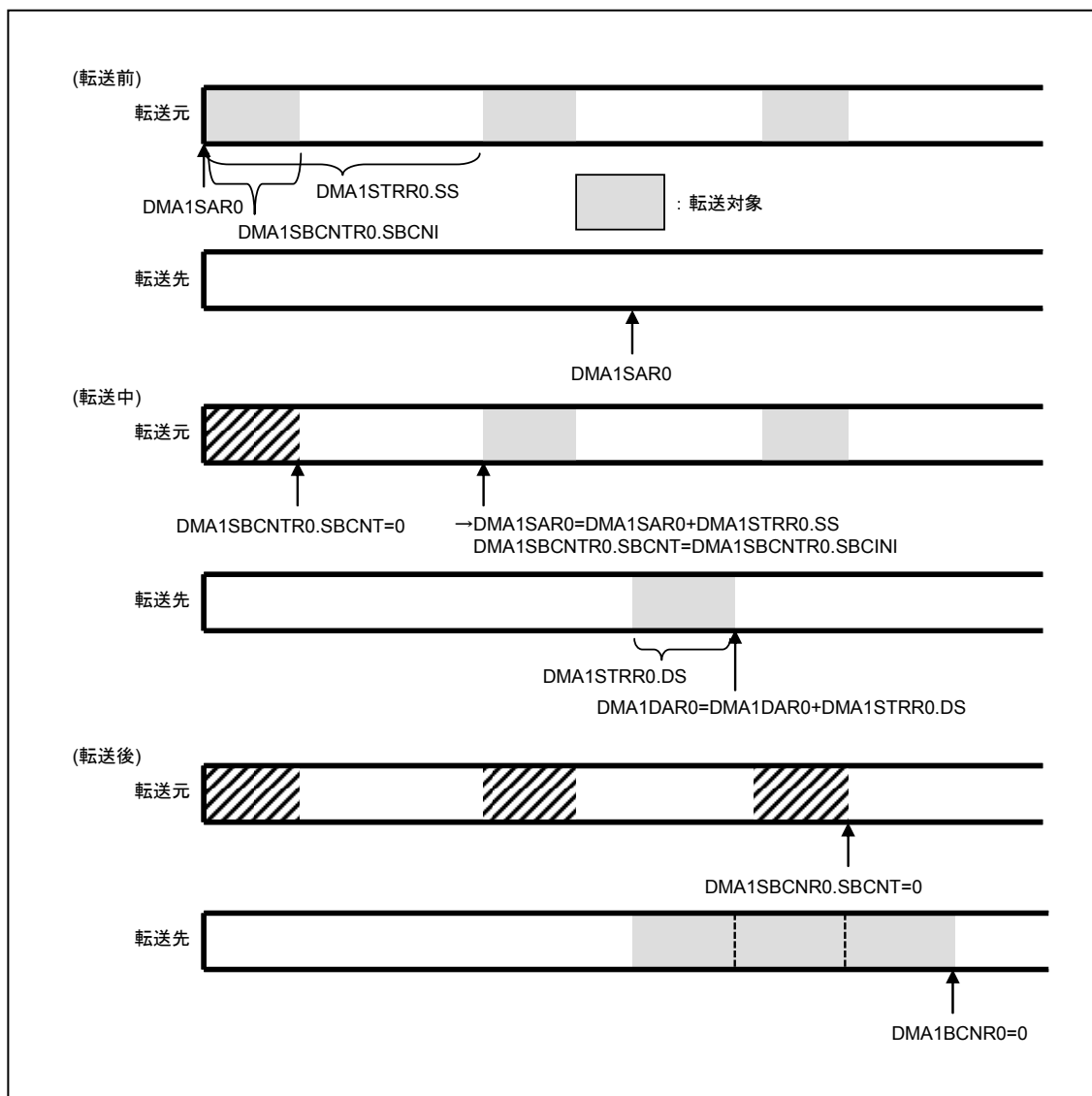


図 3.1.2.2 gather 転送

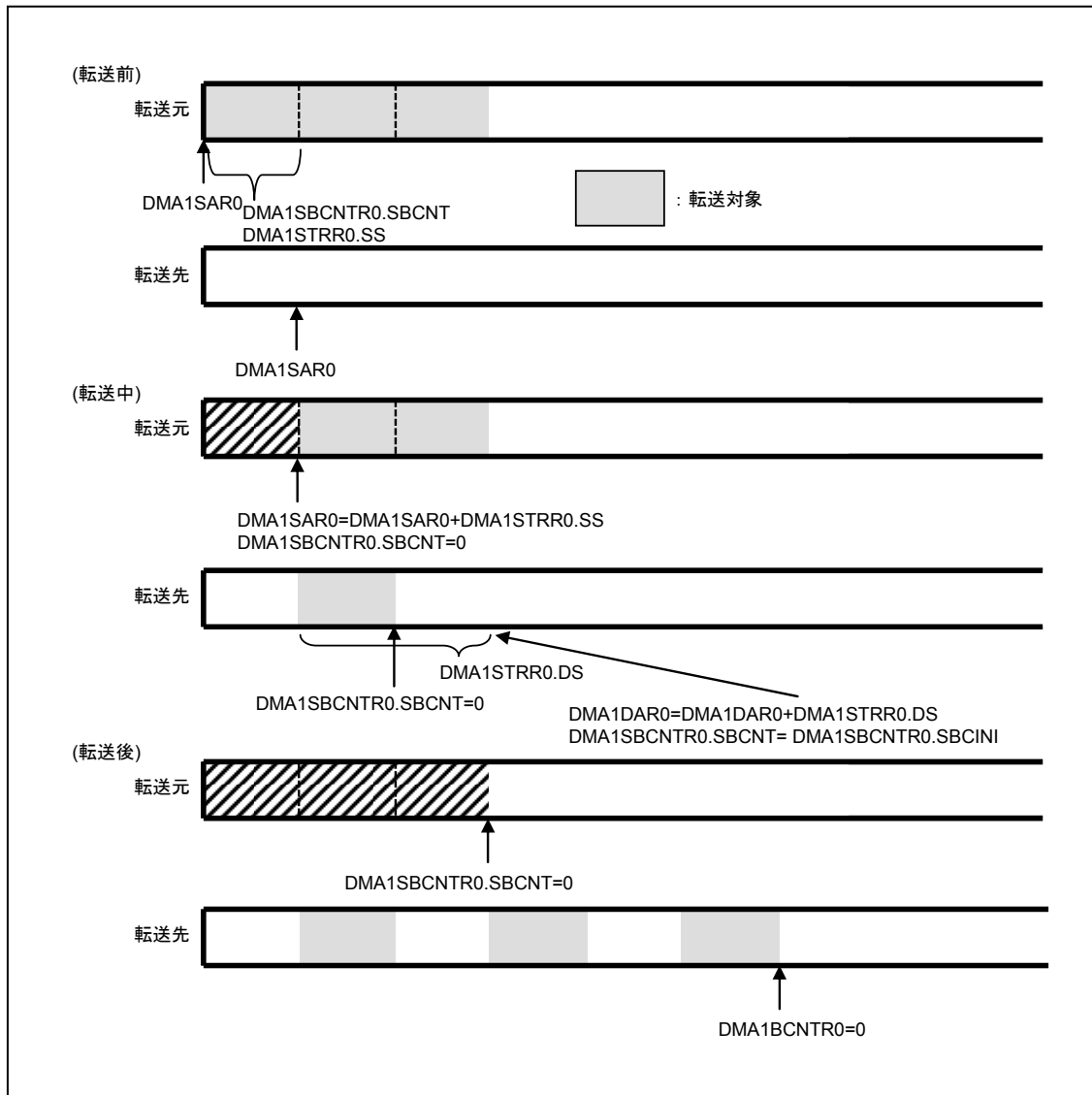


図 3.1.2.3 scatter 転送

		31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
DMA1CHCR0	H'00	CHE	R	CCRE	R	R	R	SASRE	DASRE	SFPE	DFPE	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
Reserve	H'04	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
DMA1SAR0	H'08	SADR																										R	R					
DMA1DAR0	H'0C	DADR																										R	R					
DMA1CCAR0	H'10	CCA																										R	R	R	R			
DMA1BCNTR0	H'14	R	R	R																	BCNT						R	R						
DMA1STRR0	H'18																	SS		R		R	DS				R	R						
DMA1SBCNTR0	H'1C																	SBCINI		R		R	SBCNT				R	R						

【注】R: 各レジスタのリザーブビットです。レジスタ書き込み同様に0としてください。
 【注】H'04番地はリザーブですので常にH'0000 0008を書き込んでください。

コマンドチェーン コマンド列フォーマット

		31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
H'00	CHE	R	CCRE	R	R	R	SASRE	DASRE	SFPE	DFPE	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
H'04	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
H'08	SADR																										R	R					
H'0C	DADR																										R	R					
H'10	CCA																										R	R	R	R			
H'14	R	R	R																	BCNT						R	R						
H'18																	SS		R		R	DS				R	R						
H'1C																	SBCINI		R		R	SBCNT				R	R						

		31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
H'00	CHE	R	CCRE	R	R	R	SASRE	DASRE	SFPE	DFPE	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
H'04	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
H'08	SADR																										R	R					
H'0C	DADR																										R	R					
H'10	CCA																										R	R	R	R			
H'14	R	R	R																	BCNT						R	R						
H'18																	SS		R		R	DS				R	R						
H'1C																	SBCINI		R		R	SBCNT				R	R						

		31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
H'00	CHE	R	CCRE	R	R	R	SASRE	DASRE	SFPE	DFPE	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
H'04	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
H'08	SADR																										R	R					
H'0C	DADR																										R	R					
H'10	CCA																										R	R	R	R			
H'14	R	R	R																	BCNT						R	R						
H'18																	SS		R		R	DS				R	R						
H'1C																	SBCINI		R		R	SBCNT				R	R						

【注】最後の転送では、CCAにH'0000 0000を書き込んでください。

コマンドチェーン

図 3.1.2.4 コマンドチェーンの動作

3.1.3 参考プログラムの説明

参考プログラムでは DMAC1 チャンネル 0, またはチャンネル 2 を起動し, 内蔵 RAM-外部メモリ間のデータ転送を双方向に行います。コマンドチェーンについては, チャンネル 2 はハードウェアの機能として持っていません。

また, DMA転送時にキャッシュと外部メモリのコヒーレンスを保証するためのFlush/Purgeを行うかどうかの選択も可能です。Flush/Purgeはソフトウェアで制御しており, Flush/Purgeをしない場合は, 転送元のデータと転送先のデータが不一致となることが確認できます。詳細は, 「[7.キャッシュと外部メモリのコヒーレンシ制御について](#)」をご参照ください。

表 3.1.3 に参考プログラムの仕様を示します。

表 3.1.3 参考プログラムの仕様

項目	仕様
使用チャンネル	- チャンネル 0 - チャンネル 2
メモリ	- OL メモリ(内蔵メモリ) - DDR3-SDRAM(外部メモリ)
転送方向	- OL メモリ → DDR3-SDRAM - DDR3-SDRAM → OL メモリ
転送データ長	- チャンネル 0 : 4 バイト単位 - チャンネル 2 : 1 バイト単位
転送データサイズ	- チャンネル 0 : 32 バイト - チャンネル 2 : 1/2/4/8/32 バイト
転送回数	- チャンネル 0 : 4 回 - チャンネル 2 : 転送データサイズにより算出
アドレスモード	- デュアルアドレスモード
データ転送	- チャンネル 0 └ 連続領域の転送 └ scatter 転送 └ gather 転送 └ ストライド転送 コマンドチェーンを使用して 2 回転送 - チャンネル 2 └ 連続領域の転送
優先順位	- チャンネル優先順位固定モード
コマンドチェーン	- チャンネル 0 : サポート - チャンネル 2 : ハードウェアの機能なし
割り込み要求	- 転送終了時, またはアドレスエラー発生時に CPU へ割り込み要求を発生
キャッシュと外部メモリのコヒーレンシ制御	- コピーバックモード - オペランドキャッシュ, 2 次キャッシュを有効 - キャッシュの Flush/Purge をソフトウェアによって制御 (メニューから ON(制御する)/OFF(制御しない)を選択) * コピーバックモードでは, キャッシュのコヒーレンシ制御を行わない場合, オペランドキャッシュと外部メモリの内容が一致しない場合があります。詳細は, 「 7.キャッシュと外部メモリのコヒーレンシ制御について 」をご参照ください。

3.1.4 参考プログラムのレジスタ設定

以下に本参考プログラムのレジスタ設定値を以下に示します。

チャンネル0の転送については、コマンドチェーンを使用して2回転送を行っています。

表 3.1.4.1 DMAC1 レジスタ設定値(チャンネル共通)

レジスタ名称(呼称)	アドレス	R/W	サイズ	設定値	動作仕様
DMA オペレーションレジスタ (DMA1OR)	H'FEA0 0010	R/W	32	H'8000 0000	・ DMA の起動/停止 - 初期化処理時 : DMA1E=1 DMA 起動
				H'0000 0000	・ DMA の起動/停止 - DMA 転送完了時 : DMA1E=0 DMA 停止

表 3.1.4.2 DMAC1 チャンネル0 レジスタ初期設定値

レジスタ名称(呼称)	アドレス	R/W	サイズ	設定値	動作仕様
DMA1 ソースアドレスレジスタ 0 (DMA1SAR0)	H'FEA0 0020	R/W	32	*1	・ 転送元の開始アドレスを指定
DMA1 ディスティネーション アドレスレジスタ 0(DMA1DAR0)	H'FEA0 0028	R/W	32	*1	・ 転送先の開始アドレスを指定
DMA1 バイトカウントレジスタ 0 (DMA1BCNTR0)	H'FEA0 0030	R/W	32	*1	・ 転送バイトカウントを指定
DMA1 ストライドカウント レジスタ 0(DMA1SBCNTR0)	H'FEA0 0034	R/W	32	*1	・ ストライド/gather/scatter 転送時、一 塊として転送されるデータ転送バイト 数の初期値設定 -初期ストライドカウンタ bit[32:16]= SBCINI - ストライドカウンタ bit[15:0]= SBCNT *指定するアドレスは4バイト単位
DMA1 ストライドレジスタ 0 (DMA1STRR0)	H'FEA0 0038	R/W	32	*1	・ 転送元アドレスのストライド幅を指定 bit[32:16]=SS ・ 転送先アドレスのストライド幅を指定 bit[15:0]=DS *指定する各アドレスは4バイト単位
DMA1 コマンドチェーンレジスタ 0 (DMA1CCAR0)	H'FEA0 0040	R/W	32	H'E500 E100	・ 最初のコマンドチェーンのコマンド列 のアドレスを指定(コマンドチェーン 1) *最後のコマンド列では、CCA は必ず H'0000 0000 を設定
DMA1 チャンネルコントロール レジスタ 0 (DMA1CHCR0)	H'FEA0 0048	R/W	32	H'A000 0000	・ DMA 転送の許可/禁止、コマンド チェーンの有効/無効、転送元/転送先ア ドレスストライドレジスタイネーブル を指定 CHE(bit31) = H'1 : DMA 転送許可 CCRE(bit29) = H'1 : コマンドチェ ーン有効
DMA1 チャンネルステータス レジスタ 0 (DMA1CHSR0)	H'FEA0 004C	R/(W)	32	*1	転送元転送エラー割り込み 転送先転送エラー割り込み 転送元転送エラーフラグ 転送先転送エラーフラグ DMA 転送完了割り込み DMA 転送終了フラグ の状態を表示

*1 DMA1CCAR0, DMA1CHCR0 以外のレジスタは、コマンドチェーンのコマンド列フォーマットで設定されます。コマンドチェーンのコマンド列フォーマットについては、「[3.1.5.1 コマンドチェーンについて](#)」をご参照ください。

以下にコマンドチェーンアドレス 1(H'E500 E100 – H'E500 E11C)に設定した各レジスタの設定値を以下に示します。

表 3.1.4.3 DMAC1 レジスタ設定値 1(チャンネル0 コマンドチェーンアドレス 1)

レジスタ名称(呼称)	アドレス	R/W	サイズ	設定値	動作仕様
DMA1 ソースアドレスレジスタ 0 (DMA1SAR0)	H'FEA0 0020	R/W	32	H'1400 E000	・転送元の開始アドレスを指定 OL メモリの場合 (DMA1DAR0 は DDR3 を指定)
				H'0800 0000	・転送元の開始アドレスを指定 DDR3-SDRAM の場合 (DMA1DAR0 は OL メモリを指定)
DMA1 ディスティネーション アドレスレジスタ 0 (DMA1DAR0)	H'FEA0 0028	R/W	32	H'1400 E000	・転送元の開始アドレスを指定 OL メモリの場合 (DMA1SAR0 は、DDR3 を指定)
				H'0800 0000	・転送元の開始アドレスを指定 DDR3-SDRAM の場合 (DMA1SAR0 は、OL メモリを指定)
DMA1 バイトカウントレジスタ 0 (DMA1BCNTR0)	H'FEA0 0030	R/W	32	H'0000 0040	・転送バイトカウントを指定 64 バイト *転送サイズは 4 バイト単位
DMA1 ストライドカウント レジスタ 0 (DMA1SBCNTR0)	H'FEA0 0034	R/W	32	H'0000 0000	・連続領域の転送 SBCINI=0, SBCNT=0
				H'0004 0004	・ストライド/scatter/gather 転送の 転送サイズ 4 バイト SBCINI=4, SBCNT=4
				H'0008 0008	・ストライド/scatter/gather 転送の 転送サイズ 8 バイト SBCINI=8, SBCNT=8
				H'0010 0010	・ストライド/scatter/gather 転送の 転送サイズ 16 バイト SBCINI=16, SBCNT=16
				H'0020 0020	・ストライド/scatter/gather 転送の 転送サイズ 32 バイト SBCINI=32, SBCNT=32

表 3.1.4.4 DMAC1 レジスタ設定値 2(チャンネル 0 コマンドチェーンアドレス 1)

レジスタ名称(呼称)	アドレス	R/W	サイズ	設定値	動作仕様
DMA1 ストライドレジスタ 0 (DMA1STRR0)	H'FEA0 0038	R/W	32	H'0000 0000	・連続領域の転送 SS=0, DS=0
				H'0008 0008	・ストライド転送の 転送サイズ 4 バイト SS=8, DS=8
				H'0004 0008	・Scatter 転送の 転送サイズ 4 バイト SS=4, DS=8
				H'0008 0004	・Gather 転送の 転送サイズ 4 バイト SS=8, DS=4
				H'0010 0010	・ストライド転送の 転送サイズ 8 バイト SS=16, DS=16
				H'0008 0010	・Scatter 転送の 転送サイズ 8 バイト SS=8, DS=16
				H'0010 0008	・Gather 転送の 転送サイズ 8 バイト SS=16, DS=8
				H'0020 0020	・ストライド転送の 転送サイズ 16 バイト SS=32, DS=32
				H'0010 0020	・Scatter 転送の 転送サイズ 16 バイト SS=16, DS=32
				H'0020 0010	・Gather 転送の 転送サイズ 16 バイト SS=32, DS=16
				H'0040 0040	・ストライド転送の 転送サイズ 32 バイト SS=64, DS=64
				H'0020 0040	・Scatter 転送の 転送サイズ 32 バイト SS=32, DS=64
				H'0040 0020	・Gather 転送の 転送サイズ 32 バイト SS=64, DS=32
DMA1 コマンドチェーン レジスタ 0 (DMA1CCAR0)	H'FEA0 0040	R/W	32	H'E500 E120	・次のコマンドチェーンのコマンド列 のアドレスを指定(コマンドチェーン 2)
DMA1 チャンネルコントロール レジスタ 0 (DMA1CHCR0)	H'FEA0 0048	R/W	32	H'A000 0000	・連続領域の転送 CHE=1, CCRE=1
				H'A300 0000	・ストライド/scatter/gather 転送 CHE=1, CCRE=1, SARE=1, DARE=1
DMA1 チャンネルステータス レジスタ 0 (DMA1CHSR0)	H'FEA0 004C	R/(W)	32	H'0000 0000	・各割り込みは未使用

以下にコマンドチェーンアドレス 2(H'E500 E120 – H'E500 E13C)に設定した各レジスタの設定値を以下に示します。

表 3.1.4.5 DMAC1 レジスタ設定値 1(チャンネル0 コマンドチェーンアドレス 2)

レジスタ名称(呼称)	アドレス	R/W	サイズ	設定値	動作仕様
DMA1 ソースアドレスレジスタ 0 (DMA1SAR0)	H'1EA0_00020	R/W	32	H'1400 E000	・転送元の開始アドレスを指定 OL メモリの場合 (DMA1DAR0 は DDR3 を指定)
				H'0800 0000	・転送先の開始アドレスを指定 DDR3-SDRAM の場合 (DMA1DAR0 は OL メモリを指定)
DMA1 ディスティネーション アドレスレジスタ 0 (DMA1DAR0)	H'1EA0_0028	R/W	32	H'1400 E000	・転送元の開始アドレスを指定 OL メモリの場合 (DMA1SAR0 は DDR3 を指定)
				H'0800 0000	・転送先の開始アドレスを指定 DDR3-SDRAM の場合 (DMA1SAR0 は OL メモリを指定)
DMA1 バイトカウントレジスタ 0 (DMA1BCNTR0)	H'1EA0_0030	R/W	32	H'0000 0040	・転送バイトカウントを指定 64 バイト *転送サイズは 4 バイト単位
DMA1 ストライドカウント レジスタ 0 (DMA1SBCNTR0)	H'1EA0_0034	R/W	32	H'0000 0000	・連続領域の転送 : SBCINI=0, SBCNT=0
				H'0004 0004	・ストライド/scatter/gather 転送の 転送サイズ 4 バイト SBCINI=4, SBCNT=4
				H'0008 0008	・ストライド/scatter/gather 転送の 転送サイズ 8 バイト SBCINI=8, SBCNT=8
				H'0010 0010	・ストライド/scatter/gather 転送の 転送サイズ 16 バイト SBCINI=16, SBCNT=16
				H'0020 0020	・ストライド/scatter/gather 転送の 転送サイズ 32 バイト SBCINI=32, SBCNT=32

表 3.1.4.6 DMAC1 レジスタ設定値 2 (チャンネル 0 コマンドチェーンアドレス 2)

レジスタ名称(呼称)	アドレス	R/W	サイズ	設定値	動作仕様
DMA1 ストライドレジスタ 0 (DMA1STRR0)	H'1EA0_0038	R/W	32	H'0000 0000	・連続領域の転送 SS=0, DS=0
				H'0008 0008	・ストライド転送の 転送サイズ 4 バイト SS=8, DS=8
				H'0004 000	・Scatter 転送の 転送サイズ 4 バイト SS=4, DS=8
				H'0008 0004	・Gather 転送の 転送サイズ 4 バイト SS=8, DS=4
				H'0010 0010	・ストライド転送の 転送サイズ 8 バイト SS=16, DS=16
				H'0008 0010	・Scatter 転送の 転送サイズ 8 バイト SS=8, DS=16
				H'0010 0008	・Gather 転送の 転送サイズ 8 バイト SS=16, DS=8
				H'0020 0020	・ストライド転送の 転送サイズ 16 バイト SS=32, DS=32
				H'0010 0020	・Scatter 転送の 転送サイズ 16 バイト SS=16, DS=32
				H'0020 0010	・Gather 転送の 転送サイズ 16 バイト SS=32, DS=16
				H'0040 0040	・ストライド転送の 転送サイズ 32 バイト SS=64, DS=64
				H'0020 0040	・Scatter 転送の 転送サイズ 32 バイト SS=32, DS=64
				H'0040 0020	・Gather 転送の 転送サイズ 32 バイト SS=64, DS=32
DMA1 コマンドチェーン レジスタ 0 (DMA1CCAR0)	H'1EA0_0040	R/W	32	H'0000 0000	・次のコマンドチェーンのコマンド列 アドレスを指定(コマンドチェーン 2)
DMA1 チャンネルコントロール レジスタ 0 (DMA1CHCR0)	H'1EA0_0048	R/W	32	H'A000 0000	・連続領域の転送 CHE=1, CCRE=1
				H'A300 0000	・ストライド/scatter/gather 転送 CHE=1, CCRE=1, SARE=1, DARE=1
DMA1 チャンネルステータス レジスタ 0 (DMA1CHSR0)	H'1EA0_004C	R/(W)	32	H'0000 0000	・各割り込みは未使用

表 3.1.4.7 DMAC1 レジスタ設定値(チャンネル 2)

レジスタ名称(呼称)	アドレス	R/W	サイズ	設定値	動作仕様
DMA1 ソースアドレスレジスタ 2 (DMA1SAR2)	H'1EA0_00220	R/W	32	H'1400 E040	・転送元の開始アドレスを指定 OL メモリの場合 (DMA1DAR2 は DDR3 を指定)
				H'0800 0000	・転送元の開始アドレスを指定 DDR3-SDRAM の場合 (DMA1DAR2 は OL メモリを指定)
DMA1 ディスティネーション アドレス 2 レジスタ 2(DMA1DAR2)	H'1EA0_0228	R/W	32	H'1400 E040	・転送元の開始アドレスを指定 OL メモリの場合 (DMA1SAR2 は DDR3 を指定)
				H'0800 0000	・転送元の開始アドレスを指定 DDR3-SDRAM の場合 (DMA1SAR2 は OL メモリを指定)
DMA1 バイトカウントレジスタ 2 (DMA1BCNTR2)	H'1EA0_0230	R/W	32	H'0000 0064	・転送バイトカウントを指定 転送サイズが 2 バイト以下の時 100 バイトを転送
				H'0000 0080	・転送バイトカウントを指定 - 転送サイズが 4 バイト以上の時 128 バイトを転送
DMA1 チャンネルコントロール レジスタ 2 (DMA1CHCR2)	H'1EA0_0248	R/W	32	H'0000 0000	・初期設定時 : CHE=0
				H'8000 0000	・DMA 転送開始時 : CHE=1
				H'0000 0000	・DMA 転送終了/中断時 : CHE=0
DMA1 チャンネルステータス レジスタ 2 (DMA1CHSR2)	H'1EA0_024C	R/(W)	32	H'0000 0000	・初期設定時 : TE=0
				H'0000 0001	・転送終了時 : TE=1 (転送終了時、自動的に 1 をセット)
DMA1 ソース転送サイズ レジスタ 2 (DMA1STRS2)	H'1EA0_0260	R/W	32	H'0000 0000	・転送元 DMA 転送サイズ - バイト単位
				H'0000 0001	・転送元 DMA 転送サイズ - ワード単位
				H'0000 0002	・転送元 DMA 転送サイズ - ロングワード単位
				H'0000 0003	・転送元 DMA 転送サイズ - 8 バイト単位
				H'0000 0005	・転送元 DMA 転送サイズ - 32 バイト単位
DMA1 ディスティネーション 転送サイズレジスタ 2 (DMA1DTRS2)	H'1EA0_0270	R/W	32	H'0000 0000	・転送元 DMA 転送サイズ - バイト単位
				H'0000 0001	・転送元 DMA 転送サイズ - ワード単位
				H'0000 0002	・転送元 DMA 転送サイズ - ロングワード単位
				H'0000 0003	・転送元 DMA 転送サイズ - 8 バイト単位
				H'0000 0005	・転送元 DMA 転送サイズ - 32 バイト単位

※本プログラムで使用していないレジスタや設定をしていないビットは初期値のままです。

3.1.5 プログラム作成の注意点

DMAC1 を使用したプログラムを作成する際の注意点を以下に示します。

3.1.5.1 コマンドチェーンについて

SH7786 グループ ハードウェアマニュアル p.16-27 図 16.6 に記載されているコマンドチェーン コマンド列フォーマットを図 3.1.5.1 に示します。

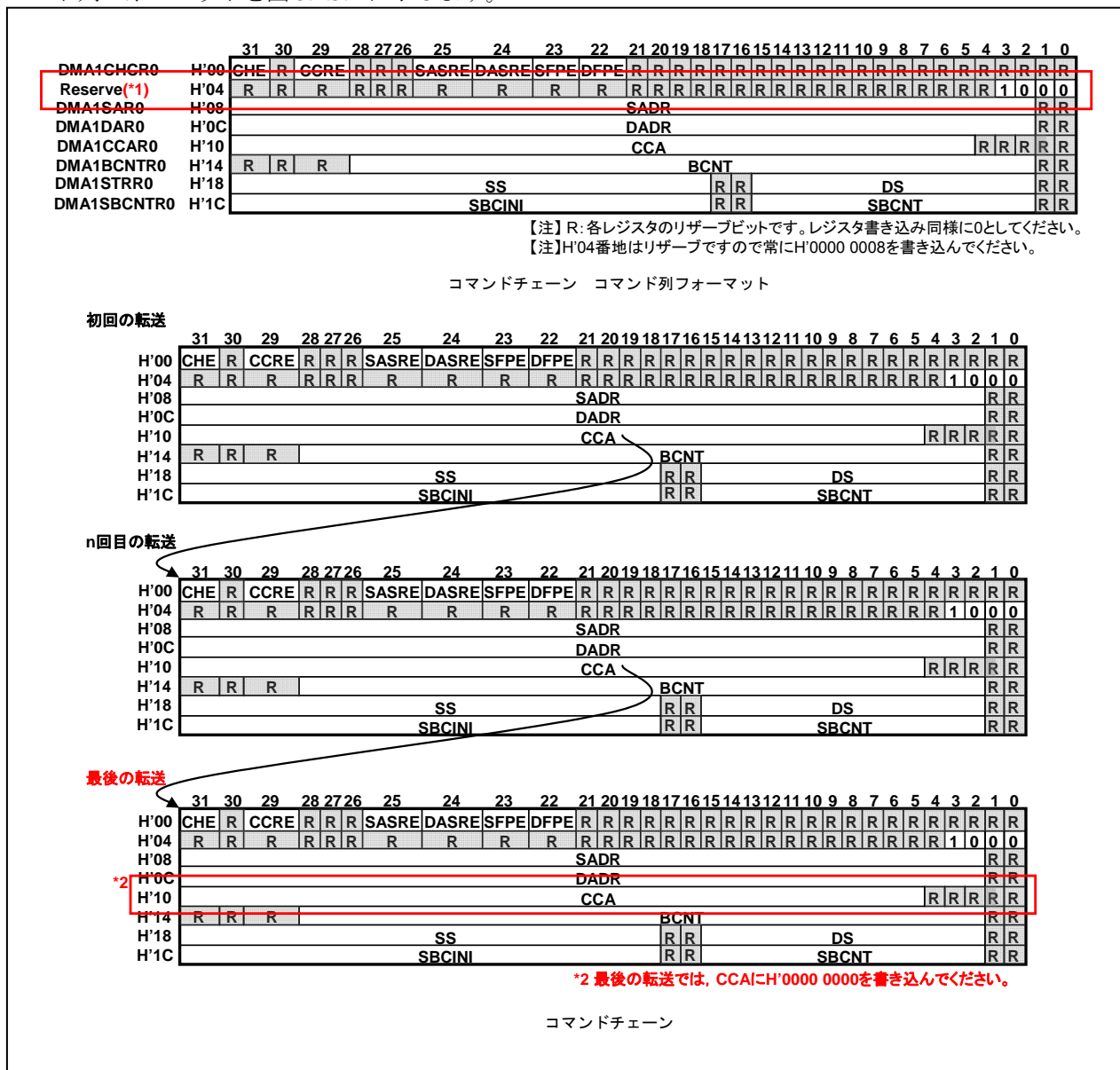


図 3.1.5.1 コマンドチェーン コマンド列フォーマット

- *1 コマンドチェーンのコマンド列アドレス H'04 は、H'00000008 を設定してください。
- *2 コマンドチェーンの最後のコマンド列では、H'10 の CCA は必ず H'00000000 を設定してください。
- *3 コマンドチェーンの転送終了は、データ転送コマンド終了時にチャンネルコントロールレジスタの CCRE ビットを”0”(無効)にしてください。

4. HPB-DMAC データ転送例

4.1 応用例の説明

本アプリケーションノートでは、HPB-DMACを使用してPeripheralモジュールから外部メモリ、外部メモリからPeripheralモジュールへのデータ転送を行います。データ転送は連続転送モードを使用します。DMA転送要求として、オートリクエストを使用します。転送の開始は、FIFO内蔵シリアルコミュニケーションインターフェース(SCIF チャンネル0)を使用して、シリアルコンソールから行います。

4.1.1 使用機能の動作概要

HPB-DMACはDMA転送要求があると、決められたチャンネルの優先順位にしたがって転送を開始し、転送終了条件が満たされると転送を終了します。転送要求にはPeripheralリクエスト、オートリクエスト、タイマリクエストの3種類のモードがあります。

表 4.1.1 に HPB-DMAC の概要を示します。図 4.1.1 に HPB-DMAC の概念図を示します。

表 4.1.1 HPB-DMAC の概要

項目	概要
チャンネル数	- 14 チャンネル(チャンネル 00~13) ↳ チャンネル 00~06 : SCIF0-5, HSPI のいずれかを選択 ↳ チャンネル 07~11 : SSI0-3, HAC0/1, SD0-1, SD1-1 のいずれかを選択 ↳ チャンネル 12, 13 : USB-FUNC0/1 を選択
アドレス空間	- 物理アドレス空間
転送方向	- Peripheral モジュール to メモリ(SuperHyway バス) - メモリ(SuperHyway バス) to Peripheral モジュール
転送データ長	- Peripheral : 1, 2, 4 バイト - メモリ側(SuperHyway バス) : DMA コントロールレジスタで設定
転送バースト長	- 1, 8(チャンネル 10~13 のみバースト長 8 の転送をサポート)
最大転送回数	- 16M (16,777,216 回)
アドレスモード	- デュアルアドレスモード
転送要求	- Peripheral リクエスト, オートリクエスト, タイマリクエスト
転送モード	- 単転送モード, 連続転送モード
転送終了割り込み	- 1DMA 情報単位に指定した転送回数終了後発生

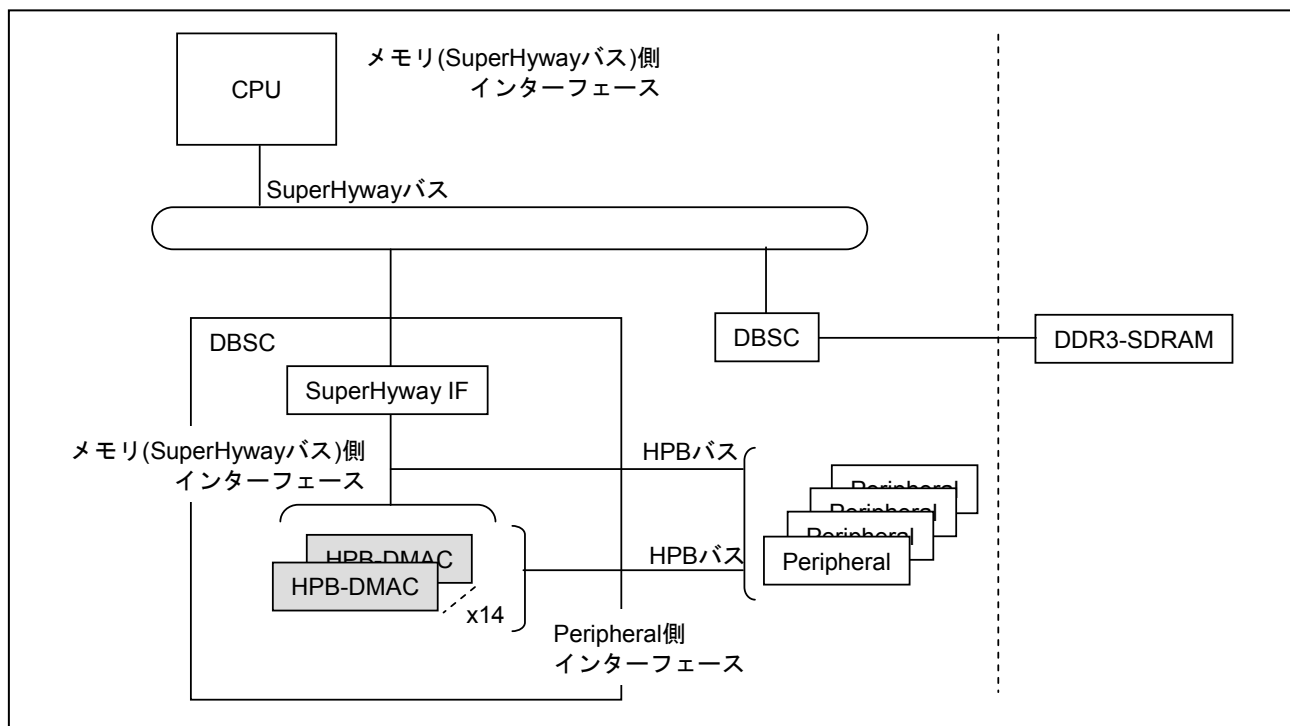


図 4.1.1 HPB-DMAC 概念図

4.1.2 転送方法

HPB-DMAC のデータ転送には、単転送モードと連続転送モードがあります。

- 単転送モードは、「DMA トランスファカウンタ」レジスタで指定した転送回数まで転送が終了したとき、転送を終了します。
- 連続転送モードは、全チャンネル対応で、「DMA トランスファカウンタ」レジスタで指定した転送回数まで転送が終了したとき、次 DMA 転送要求 (DNXT) がある場合、続けて次の DMA 情報を取得し DMA 転送を行います。次 DMA 転送要求 (DNXT) がない場合、次 DMA 転送要求を設定されるまで待ち続けます。連続転送モードの終了は、DMA コマンドレジスタ (DCMDR) DQEND ビットによって行います。

連続転送モードの動作については、「SH7786 グループハードウェアマニュアル 17.5.2 DMA 連続転送動作」に詳細が記載されていますので、併せてご参照ください。

4.1.3 参考プログラムの説明

参考プログラムでは、Peripheral モジュール-外部メモリ間のデータ転送を双方向で行います。Peripheral モジュールには SCIF0 を使用し、シリアルコンソールからのキー入力によってアスキーコードのデータを DDR3-SDRAM へ DMA 転送します。DDR3-SDRAM から SCIF0 へは、キー入力を 1 文字行う毎にエコーバックさせて DMA 転送を行います。キー入力は、8 文字です。

また、DMA 転送時にキャッシュと外部メモリのコヒーレンスを保証するための Flush/Purge を行うかどうかの選択も可能です。Flush/Purge はソフトウェアで制御しており、Flush/Purge をしない場合は、転送元のデータと転送先のデータが不一致となる可能性があります。詳細は、「[7. キャッシュと外部メモリのコヒーレンシ制御について](#)」をご参照ください。

表 4.1.3 に参考プログラムの仕様を示します。

表 4.1.3 参考プログラムの仕様

項目	仕様
使用チャネル	- HPB-DMAC0(SCIF0)
メモリ	- DDR3-SDRAM(外部メモリ)
転送方向	- SCIF0(Peripheral モジュール) → DDR3-SDRAM - DDR3-SDRAM → SCIF0(Peripheral モジュール)
転送データ長	- SCIF0 : 1 バイト(半角 1 文字) - DDR3-SDRAM : 1 バイト(PKMD は無効)
転送バースト長	- 1
転送回数	- 8 回(半角 1 文字を 8 回キー入力)
アドレスモード	- デュアルアドレスモード └ DMA 情報 0 └ DMA 情報 1
データ転送	- 単転送 - 連続転送
優先順位	- H'8(デフォルト)
転送要求	- SCIF0 → DDR3-SDRAM : 周辺モジュールリクエスト - DDR3-SDRAM → SCIF0 : オートリクエスト
割り込み要求	- 1DMA 情報に指定した転送回数終了後に発生
キャッシュと外部メモリのコヒーレンシ制御	- コピーバックモード - オペランドキャッシュ、2 次キャッシュを有効 - キャッシュの Flush/Purge をソフトウェアによって制御 (メニューから ON(制御する)/OFF(制御しない)を選択) * コピーバックモードでは、キャッシュのコヒーレンシ制御を行わない場合、オペランドキャッシュと外部メモリの内容が一致しない場合があります。詳細は、「 7. キャッシュと外部メモリのコヒーレンシ制御について 」をご参照ください。

4.1.4 参考プログラムのレジスタ設定

以下に本参考プログラムのレジスタ設定値を以下に示します。

単転送を行う場合は、情報面 0 のみを使用しています。連続転送を行う場合は、情報面 0 を 1 回、情報面 1 を 1 回ずつ転送を行っています。

表 4.1.4.1 HPB-DMAC レジスタ設定値(チャンネル共通)

レジスタ名称(呼称)	アドレス	R/W	サイズ	設定値	動作仕様
DMA 転送終了割り込み表示 クリアレジスタ (DINTCR)	H'FFC0 8810	R/WC1	32	H'0000 0001	・ 割り込みのクリア - 割り込み処理時: DTEC0 = 1
DMA 転送終了割り込み表示 イネーブルレジスタ (DINTMR)	H'FFC0 8814	R	32	H'0000 0001	・ DMA 転送終了による割り込みを出力 - 初期化時: DTEM0 = 1

表 4.1.4.2 HPB-DMAC レジスタ設定値(チャンネル 0)

レジスタ名称(呼称)	アドレス	R/W	サイズ	設定値	動作仕様
DMA ソースアドレスレジスタ 0 (DSAR0)	H'FFC0 8000	R/W	32	H'0800 0000	・ 0 面の転送元の開始アドレス 転送方向 DDR3-SDRAM→SCIF SDRAM アドレスの指定
				H'1FEA 000C	・ 0 面の転送元の開始アドレス 転送方向 SCIF→DDR3-SDRAM SCFTDR0 の指定
DMA ディスティネーション アドレスレジスタ 0 (DDAR0)	H'FFC08004	R/W	32	H'0800 0000	・ 0 面の転送元の開始アドレス 転送方向 DDR3-SDRAM→SCIF SDRAM アドレスの指定
				H'1FEA 000C	・ 0 面の転送元の開始アドレス 転送方向 SCIF→DDR3-SDRAM SCFTDR0 の指定
DMA トランスファカウント レジスタ 0 (DTCR0)	H'FFC08008	R/W	32	H'0000 0020	・ 転送回数の設定 単転送を行った場合 1バイト×64 回
				H'0000 0010	・ 転送回数の設定 連続転送を行った場合 1バイト×32 回
				H'0000 0008	・ 転送回数の設定 単転送を行った場合 1バイト×8 回
				H'0000 0004	・ 転送回数の設定 連続転送を行った場合 1バイト×4 回
DMA ソースアドレスレジスタ 1 (DSAR1)	H'FFC0800C	R/W	32	H'0800 0010	・ 1 面の転送元の開始アドレス 転送方向 DDR3-SDRAM→SCIF SDRAM アドレスの指定
				H'1FEA 000C	・ 1 面の転送元の開始アドレス 転送方向 SCIF→DDR3-SDRAM SCFTDR0 の指定
DMA ディスティネーション レジスタ 1 (DDAR1)	H'FFC08010	R/W	32	H'0800 0010	・ 1 面の転送元の開始アドレス 転送方向 DDR3-SDRAM→SCIF SDRAM アドレスの指定
				H'1FEA 000C	・ 1 面の転送元の開始アドレス 転送方向 SCIF→DDR3-SDRAM SCFTDR0 の指定
DMA トランスファカウント レジスタ 1 (DTCR1)	H'FFC08014	R/W	32	H'0000 0010	・ 転送回数の設定 連続転送のみ 1バイト×32 回
				H'0000 0004	・ 転送回数の設定 連続転送のみ 1バイト×4 回

表 4.1.4.3 HPB-DMAC DMA コントロールレジスタ

レジスタ名称(呼称)	アドレス	動作仕様		
		ビット名	設定値	内容
DMA コントロールレジスタ (DCR)	H'FFC08028	CT (bit18)	H'0	・単転送 (DMA 連続転送を行わない)
			H'1	・連続転送
		ACMD (bit17)	H'0	・単転送 (自動連続転送を行わない)
			H'1	・自動連続転送
		DIP (bit16)	H'0	・1面のDMA情報ページを連続的に使用
			H'1	・2面のDMA情報ページを交互に使用
		SMDL (bit13)	H'0	・連続転送 転送方向がDDR3-SDRAM→SCIFの時 転送元モジュールにメモリを設定
			H'1	・連続転送 転送方向がSCIF→DDR3-SDRAMの時 転送元モジュールにPeripheral(SCIF)を設定
		SDRMD (bit[11:10])	H'1	・連続転送 転送元DMA要求モードをオートリクエストに 設定
		DMDL (bit5)	H'0	・連続転送 転送方向がDDR3-SDRAM→SCIFの時 転送元モジュールにメモリを設定
H'1	・連続転送 転送方向がSCIF→DDR3-SDRAMの時 転送元モジュールにPeripheral(SCIF)を設定			

表 4.1.4.4 HPB-DMAC DMA コマンドレジスタ設定値

レジスタ名称(呼称)	アドレス	動作仕様		
		ビット名	設定値	内容
DMA コマンドレジスタ (DCMDR)	H'FFC0802C	DQEND (bit2)	H'1	・割り込み処理時 DMA 連続転送モード終了
		DNXT (bit1)	H'1	・割り込み処理時 次DMA転送を要求する
		DMEN (bit0)	H'1	・転送処理時 DMA を起動

※本プログラムで使用していないレジスタや設定をしていないビットは初期値のままです。

4.1.5 プログラム作成の注意点

HPB-DMAC を使用したプログラムを作成する際の注意点を以下に示します。

4.1.5.1 DCRレジスタのSWMDビットについて

PKMD ビットが無効の場合は、SWMD ビットも無効となります。その場合、HPB-DMAC0~13 から DDR3 へのアクセスデータサイズは、全チャンネル 1 バイト単位となります。

表 4.1.5.1 メモリ(SuperHyway)側アクセスサイズ

DCR レジスタ PKMD ビット	DCR レジスタ SWMD ビット	SuperHyway 側アクセスサイズ		
		HPB-DMAC0~6	HPB-DMAC7~11	HPB-DMAC12, 13
1	0	8 バイト	16 バイト	32 バイト
0	無効	1 バイト		

4.1.5.2 DSAR0/1, DDAR0/1 レジスタのアドレス境界について

SH7786 ハードウェアマニュアル p.17-6に記載されている【注】1の設定アドレスをメモリ(DDR3)アドレスとした場合のアドレス境界は、上記の 4.1.5.1 同様、DCR レジスタの PKMD ビットが無効の場合は、SWMD ビットも無効となります。その場合のアドレス境界は、全チャンネル 4 バイト境界となります。また DSAR0/1, DDAR0/1 で設定した開始アドレス以降は、1 バイトでアクセスします(4.1.5.1 参照)

表 4.1.5.2 DSAR0/1, DDAR0/1 のアドレス境界

DCR レジスタ PKMD ビット	DCR レジスタ SWMD ビット	アドレス境界		
		HPB-DMAC0~6	HPB-DMAC7~11	HPB-DMAC12, 13
1	0	8 バイト境界	16 バイト境界	32 バイト境界
1	1	4 バイト境界		
0	無効	4 バイト境界		

4.1.5.3 自動連続転送について

自動連続転送を使用して DDR3 から HPB-DMAC0~13 へデータを転送する時、想定していないデータが転送される場合があります。これは転送するデータサイズが小さい場合、CPU が転送終了割り込みの通知を受けてから次 DMA 転送要求を停止するまでに、次の DMA 転送サイクルが開始されてしまうためです。そのため自動連続転送を使用する場合には、転送するデータサイズを考慮する必要があります。アルファプロジェクト製 AP-AH4AD-0A を使用して DDR3 から SCIF へ DMA 転送を行った場合の最小データサイズは、32 バイトとなります。

5. 参考プログラムの処理手順

本参考プログラムは、DMAC0、DMAC1、HPB-DMAC の動作をシリアルコンソールのメニュー選択から確認することができます。以下に共通処理手順、及び各 DMAC の処理手順を示します。

※本参考プログラムは、シリアルコンソールに出力されたメニュー選択画面から各転送方法を選択して DMA 転送を行う仕様としていますので、そのメニュー選択によって各レジスタへの設定値が異なります。各レジスタへの詳細設定値は、各 DMAC の「参考プログラムのレジスタ設定」をご参照ください。

5.1 共通処理手順

以下に共通処理手順のフローを示します。

5.1.1 Main(main)

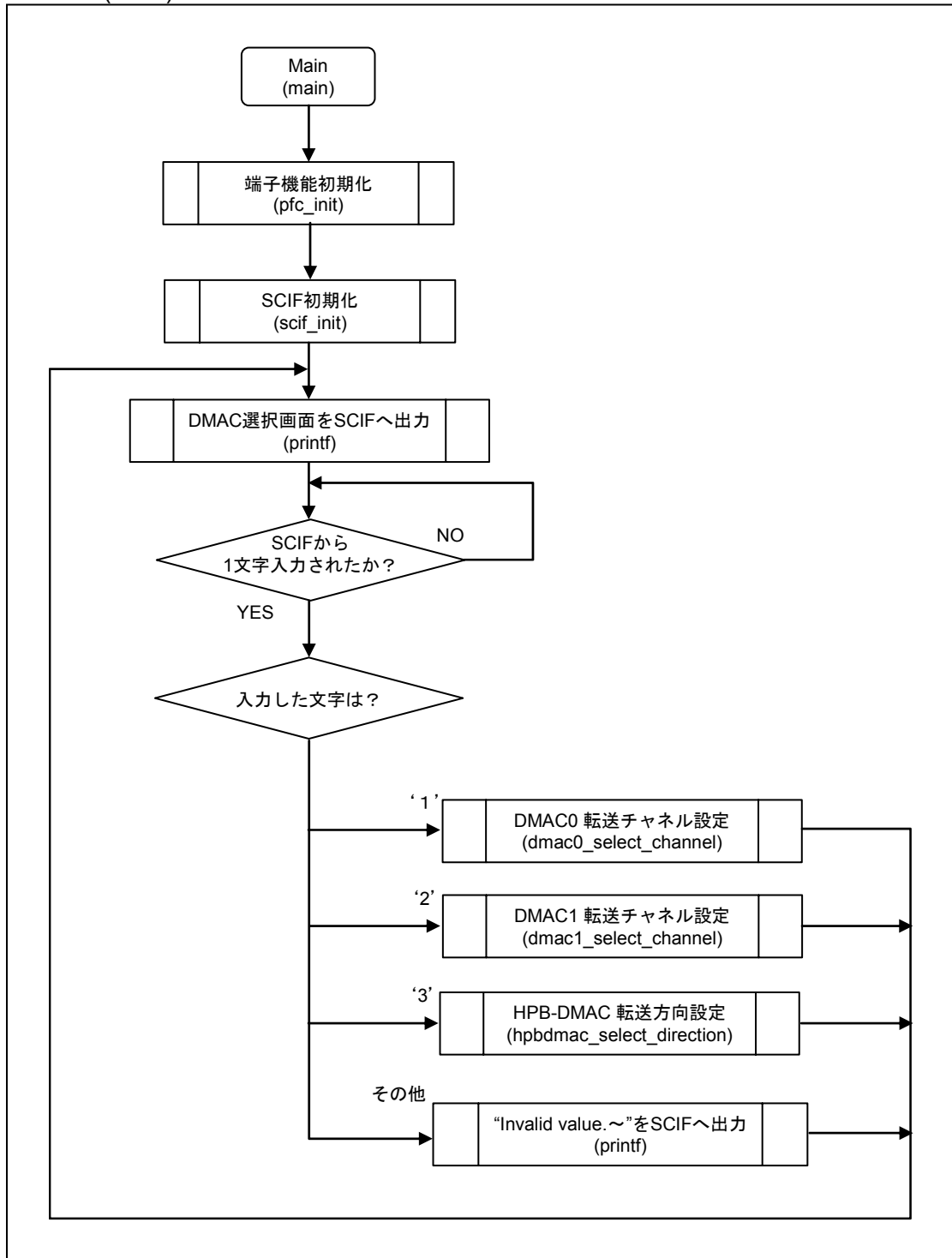


図 5.1.1 Main フロー

5.1.2 端子機能初期化(pfc_init)

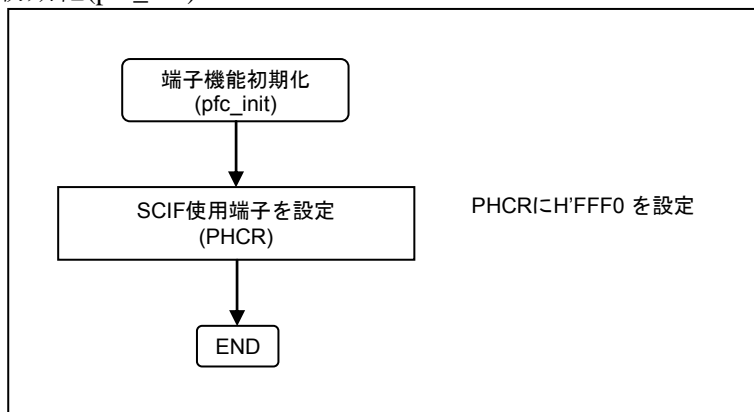


図 5.1.2 端子機能初期化フロー

5.1.3 転送元, 転送先アドレスの初期化(memory_init)

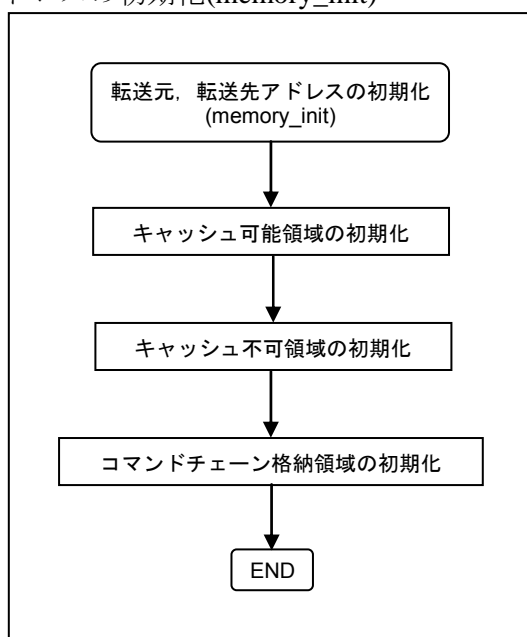


図 5.1.3 転送先アドレスの初期化フロー

5.1.4 転送結果データ表示(print_result, print_result_multi, print_result_hpb)

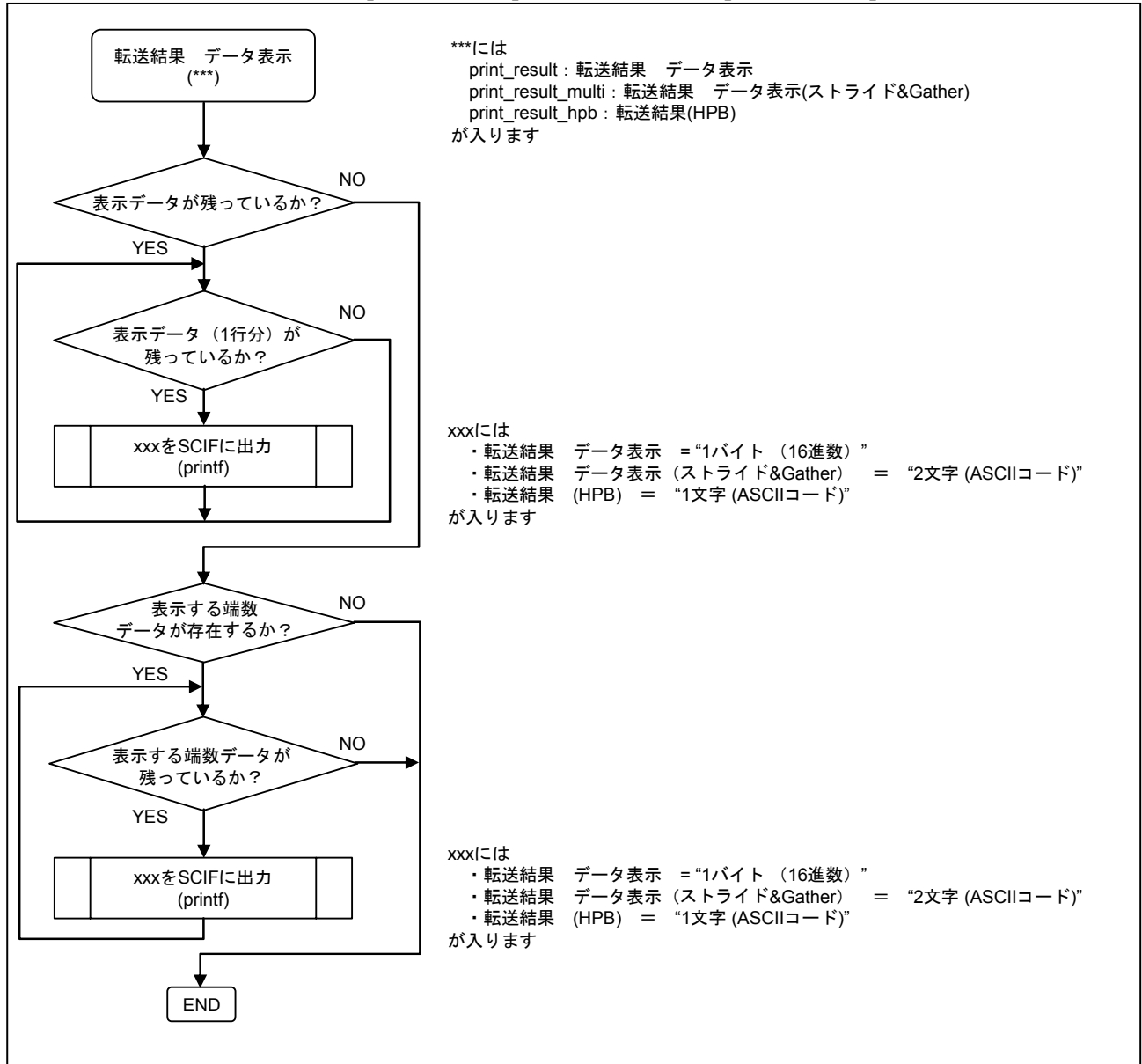


図 5.1.4 転送結果 データ表示フロー

5.1.5 SCIF初期化(scif_init)

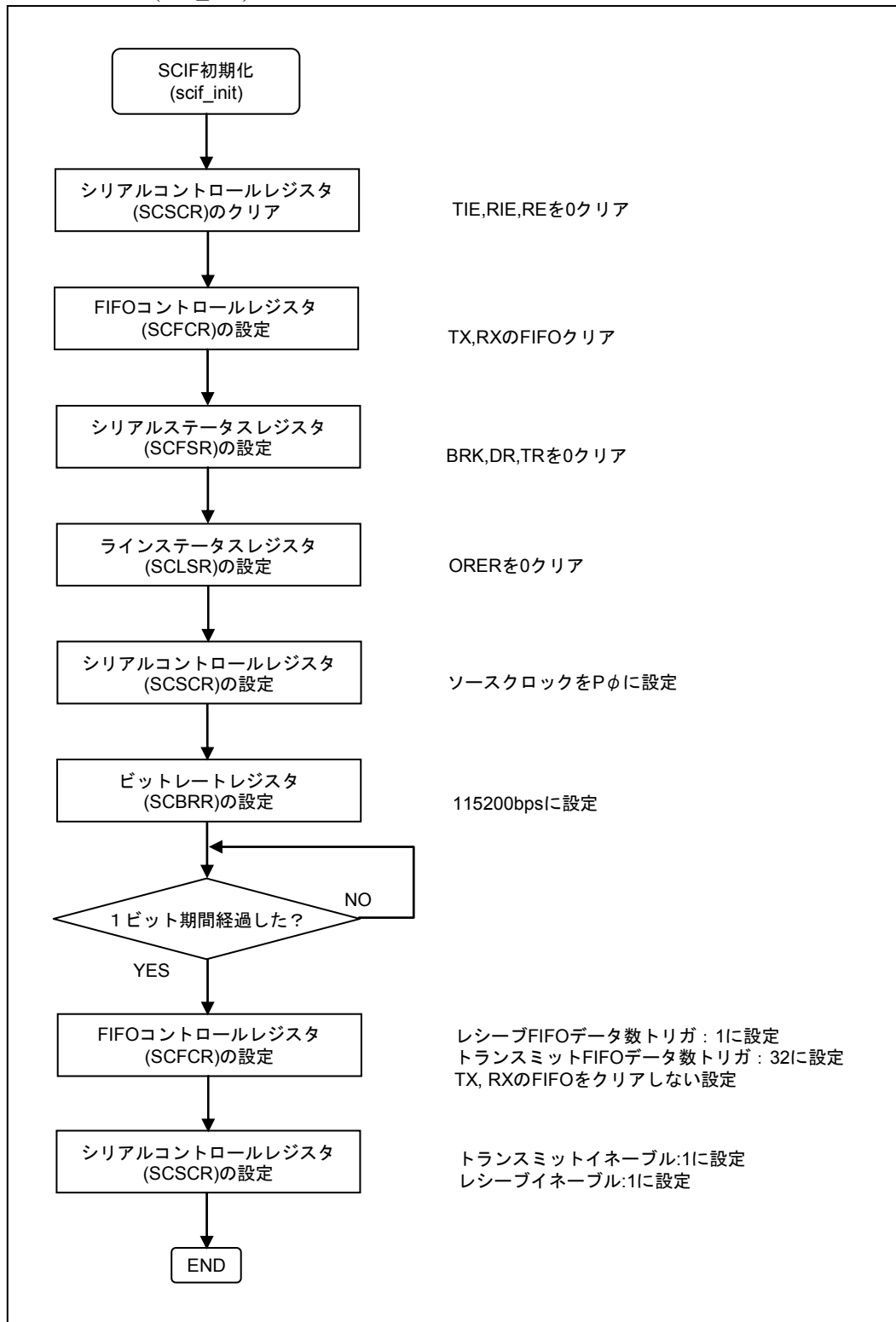


図 5.1.5 SCIF 初期化フロー

5.1.6 SCIFデータ送信(scif_transmit_data)

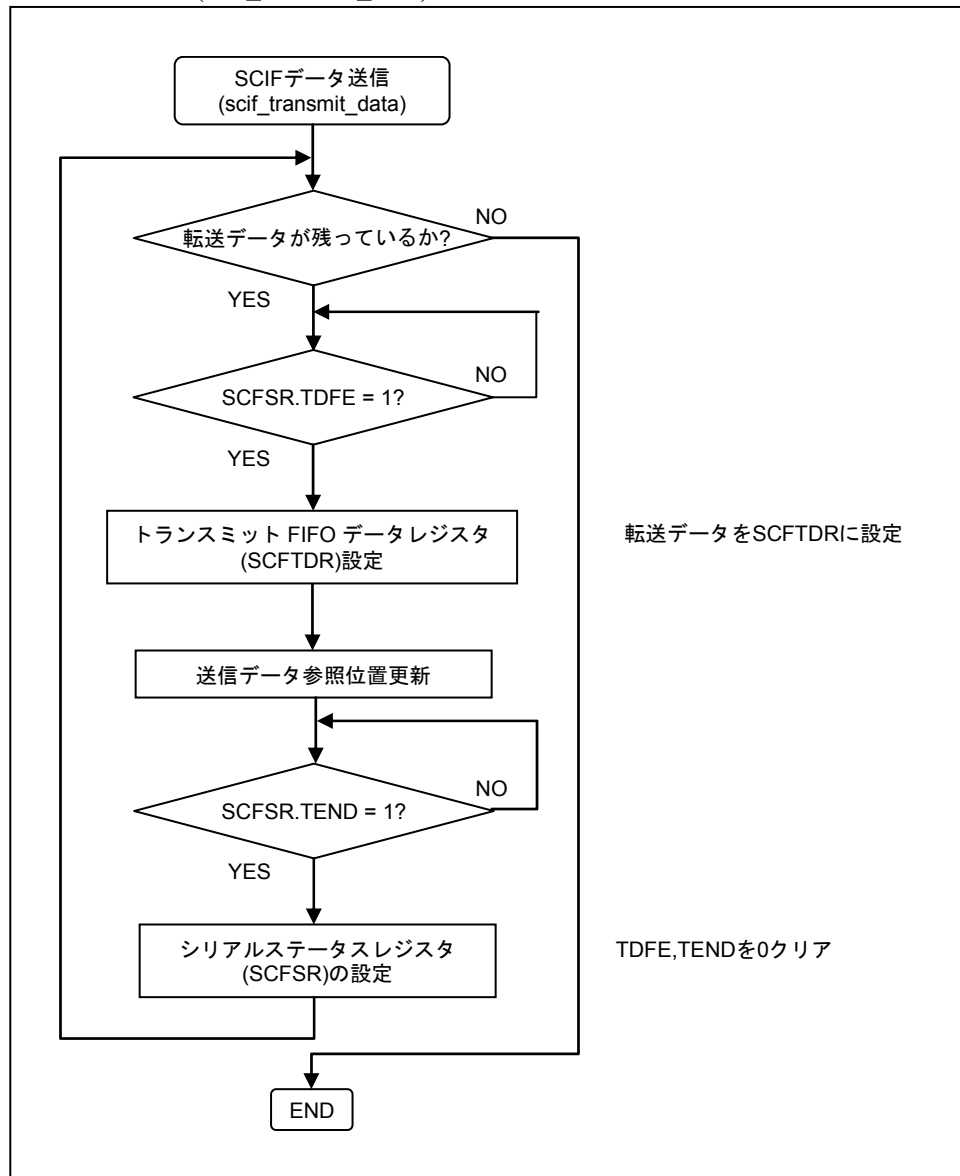


図 5.1.6 SCIF データ送信フロー

5.1.7 SCIF1 バイトデータ送信(scif_transmit_data_byte)

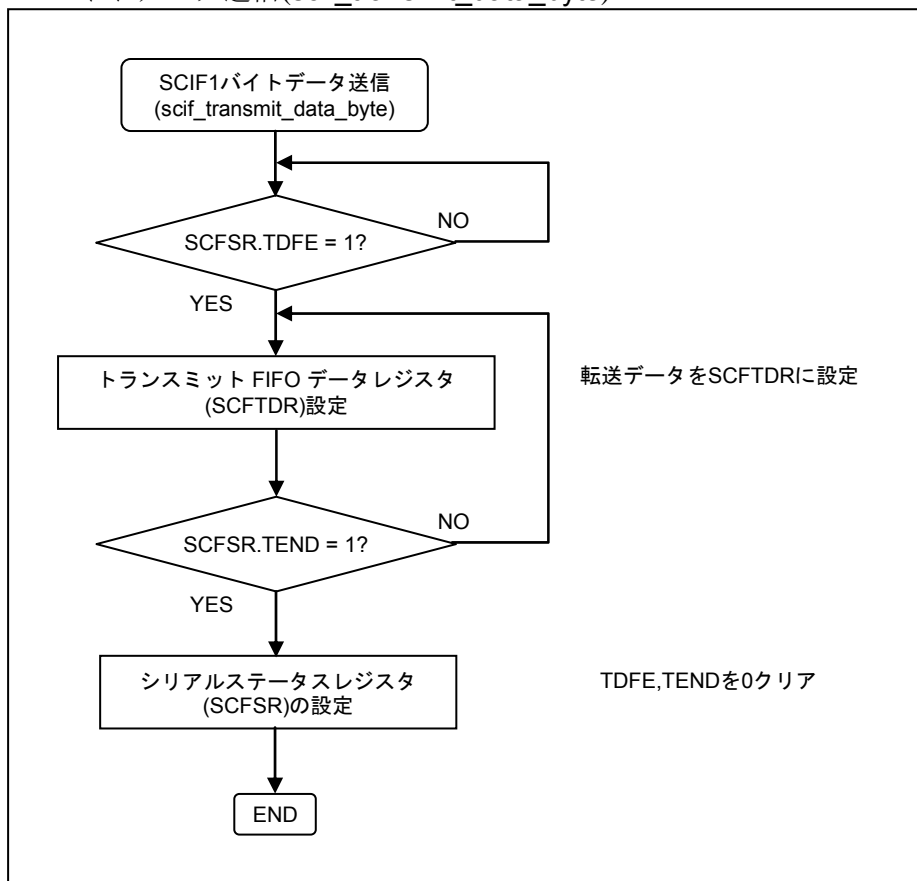


図 5.1.7 SCIF1 バイトデータ送信フロー

5.1.8 SCIF printf(scif_printf)

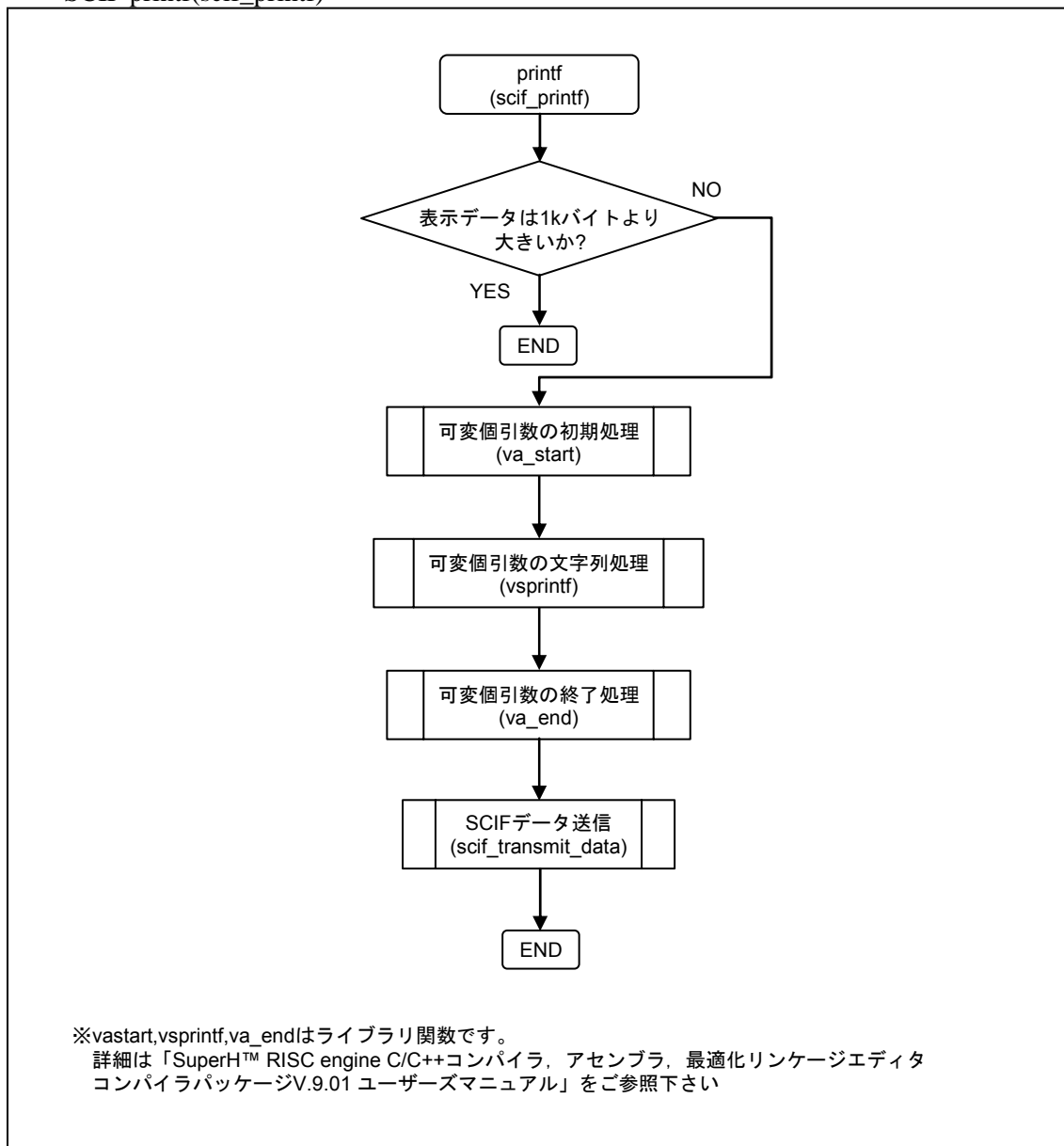


図 5.1.8 SCIF printf フロー

5.1.9 SCIF1 バイトデータ受信(scif_recieve_data_byte)

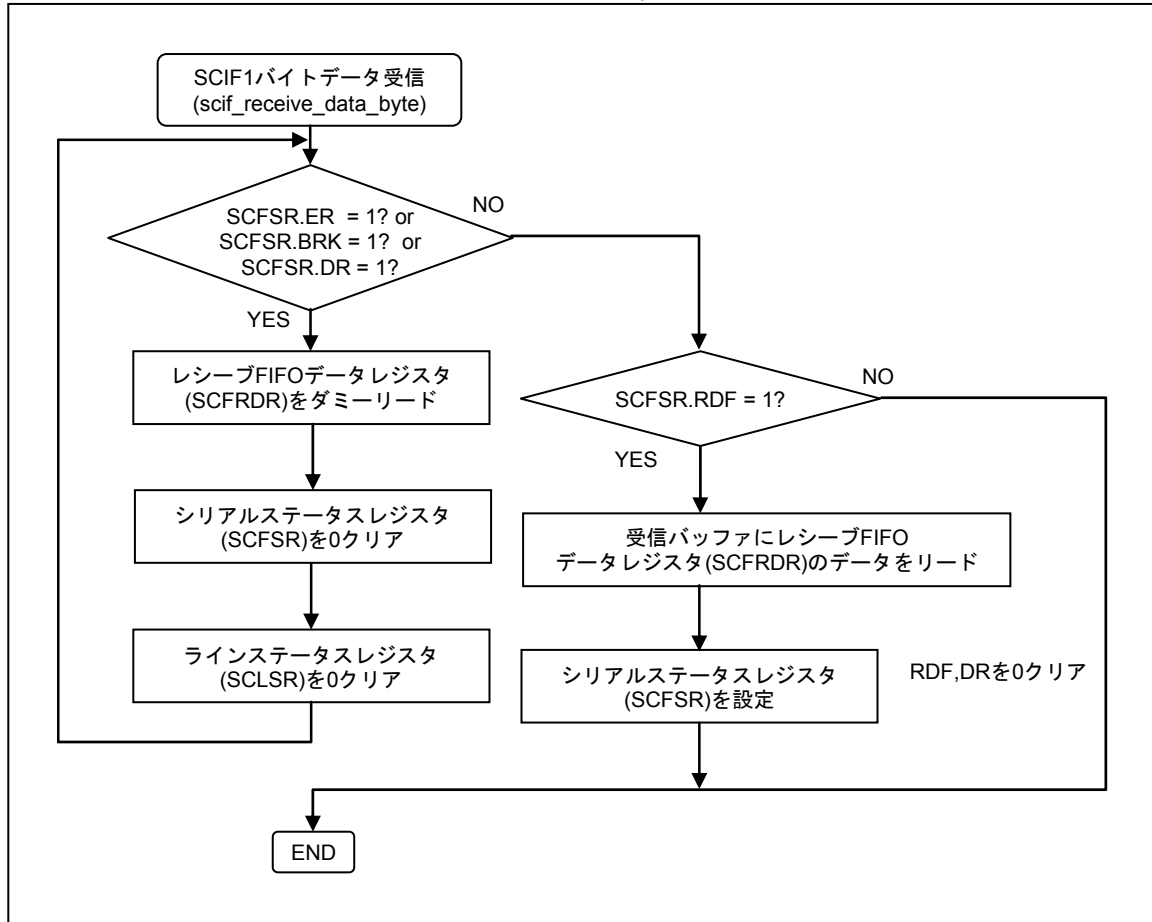


図 5.1.9 SCIF1 バイトデータ受信フロー

5.2 DMAC0 処理手順

以下に DMAC0 の処理手順フローを示します。

5.2.1 DMAC0 転送チャンネル設定(dmac0_select_channel)

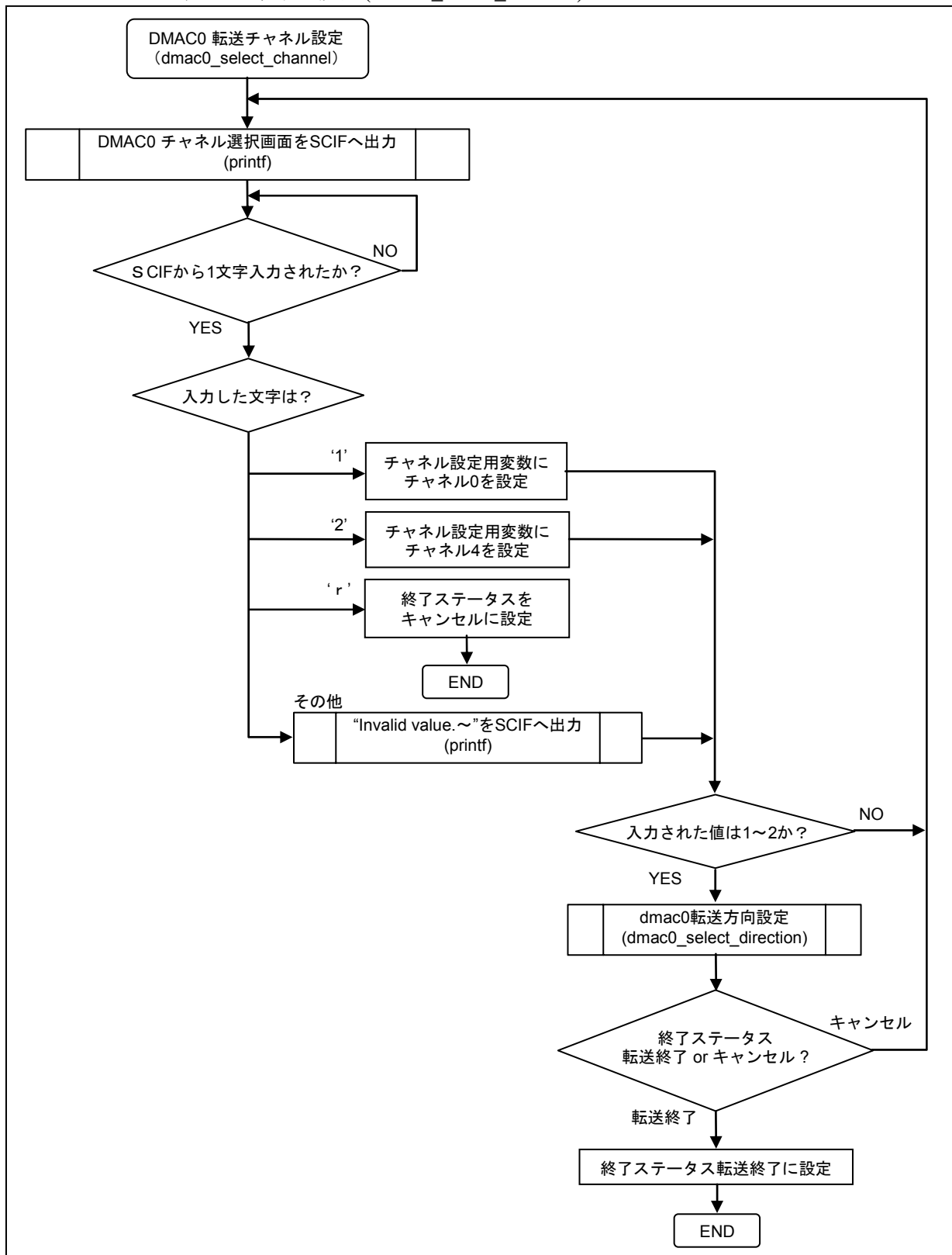


図 5.2.1 DMAC0 転送チャンネル設定フロー

5.2.2 DMAC0 転送方向設定(dmac0_select_direction)

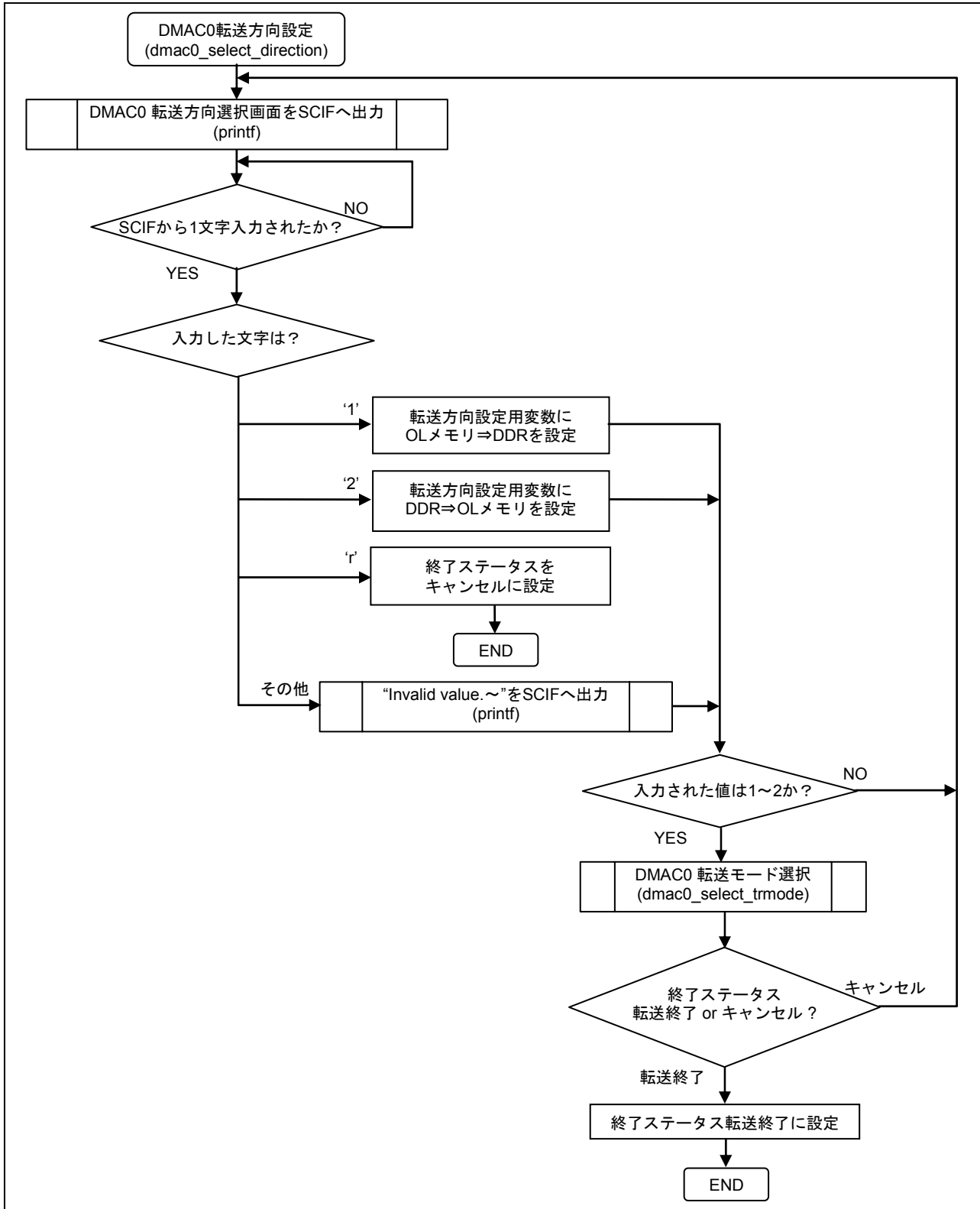


図 5.2.2 DMAC0 転送方向設定フロー

5.2.3 DMAC0 転送モード設定(dmac0_select_tmode)

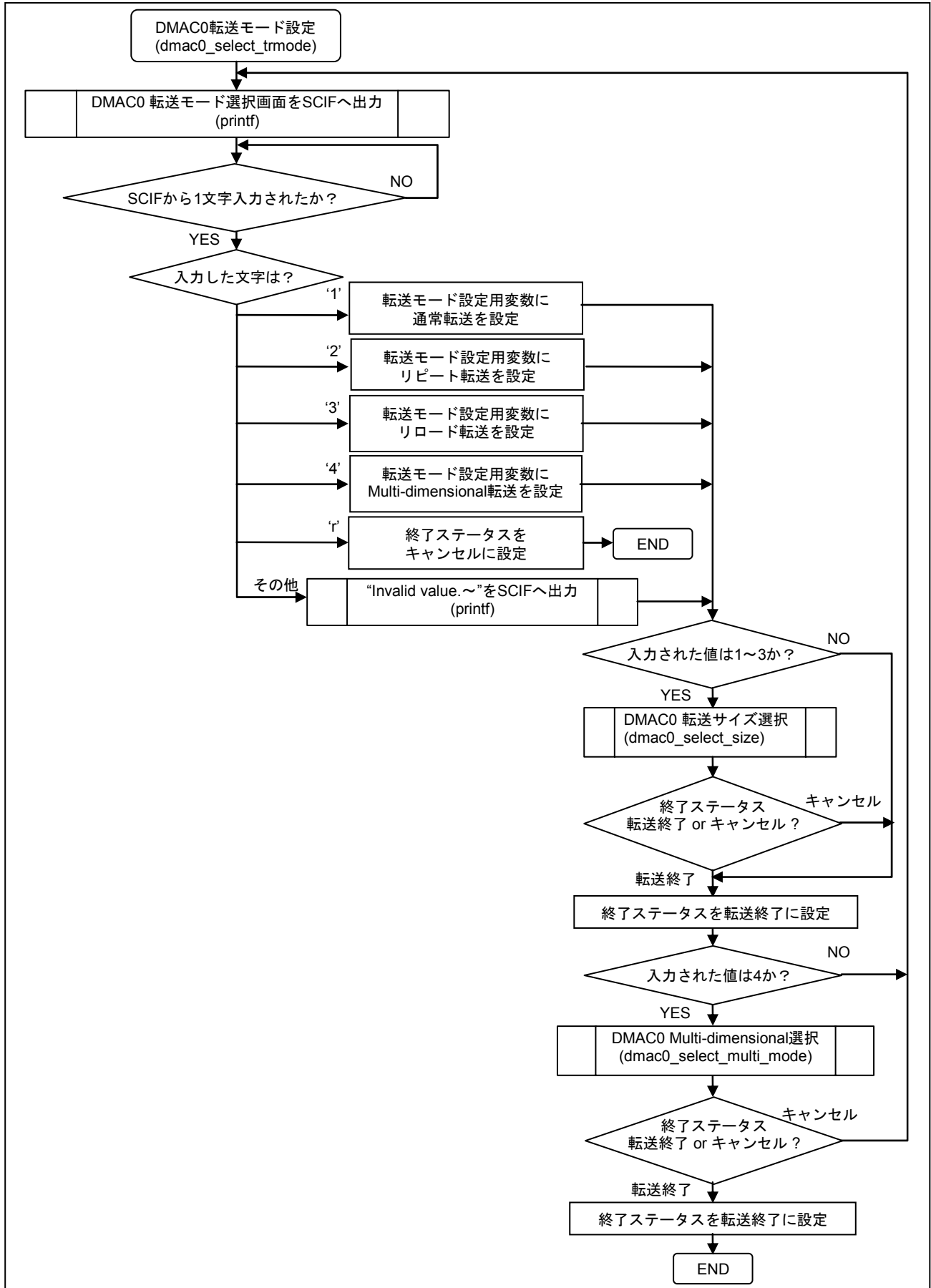


図 5.2.3 DMAC0 転送モード設定フロー

5.2.4 DMAC0 Multi-dimensional転送モード設定(dmac0_select_multi_mode)

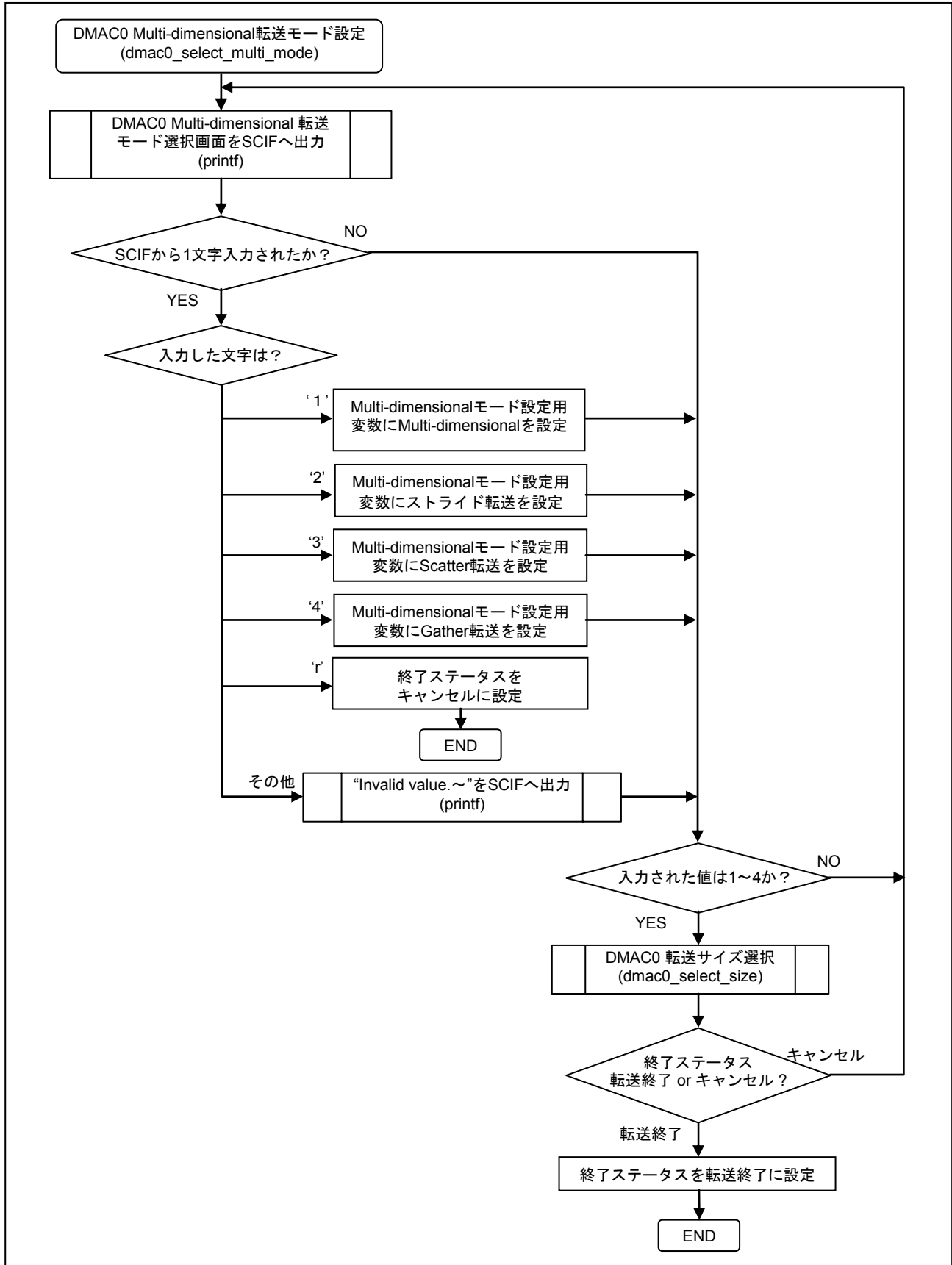


図 5.2.4 DMAC0 Multi-dimensional 転送モード設定フロー

5.2.5 DMAC0 転送サイズ選択(dmac0_select_size)

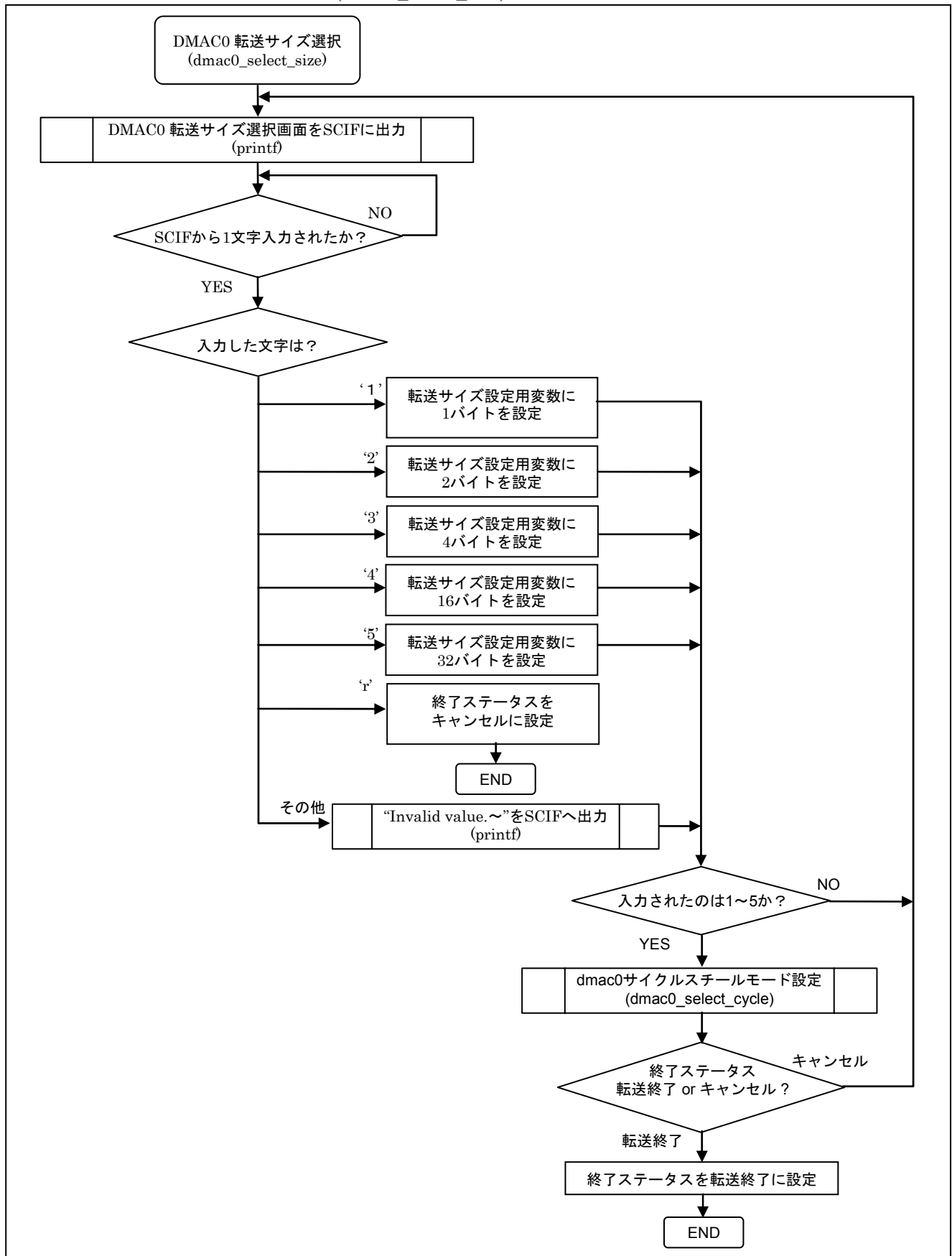


図 5.2.5 DMAC0 転送サイズ選択フロー

5.2.6 DMAC0 サイクルスチールモード制御設定(dmac0_select_cycle)

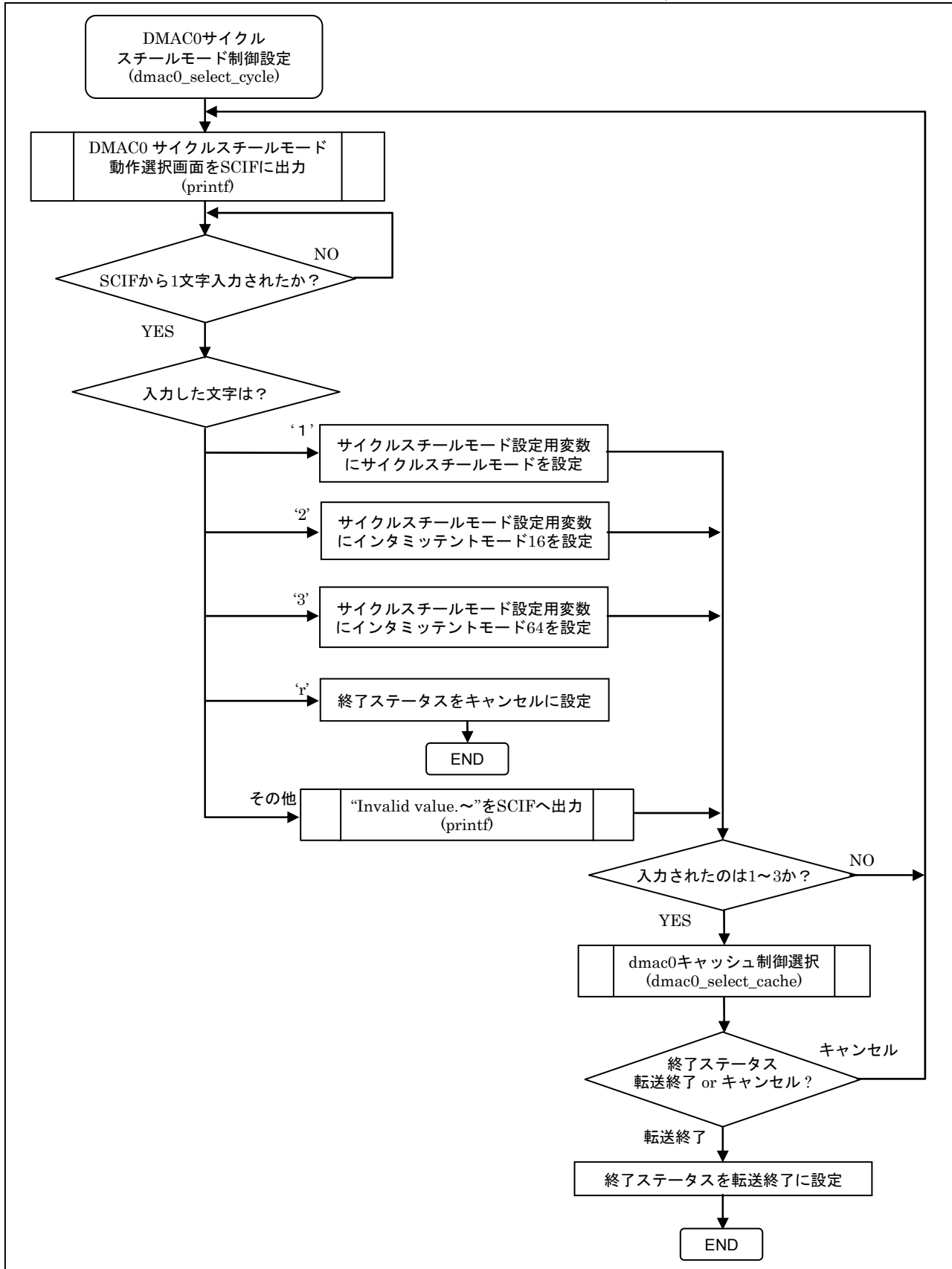


図 5.2.6 DMAC0 サイクルスチールモード制御設定フロー

5.2.7 DMAC0 キャッシュ制御(dmac0_select_cache)

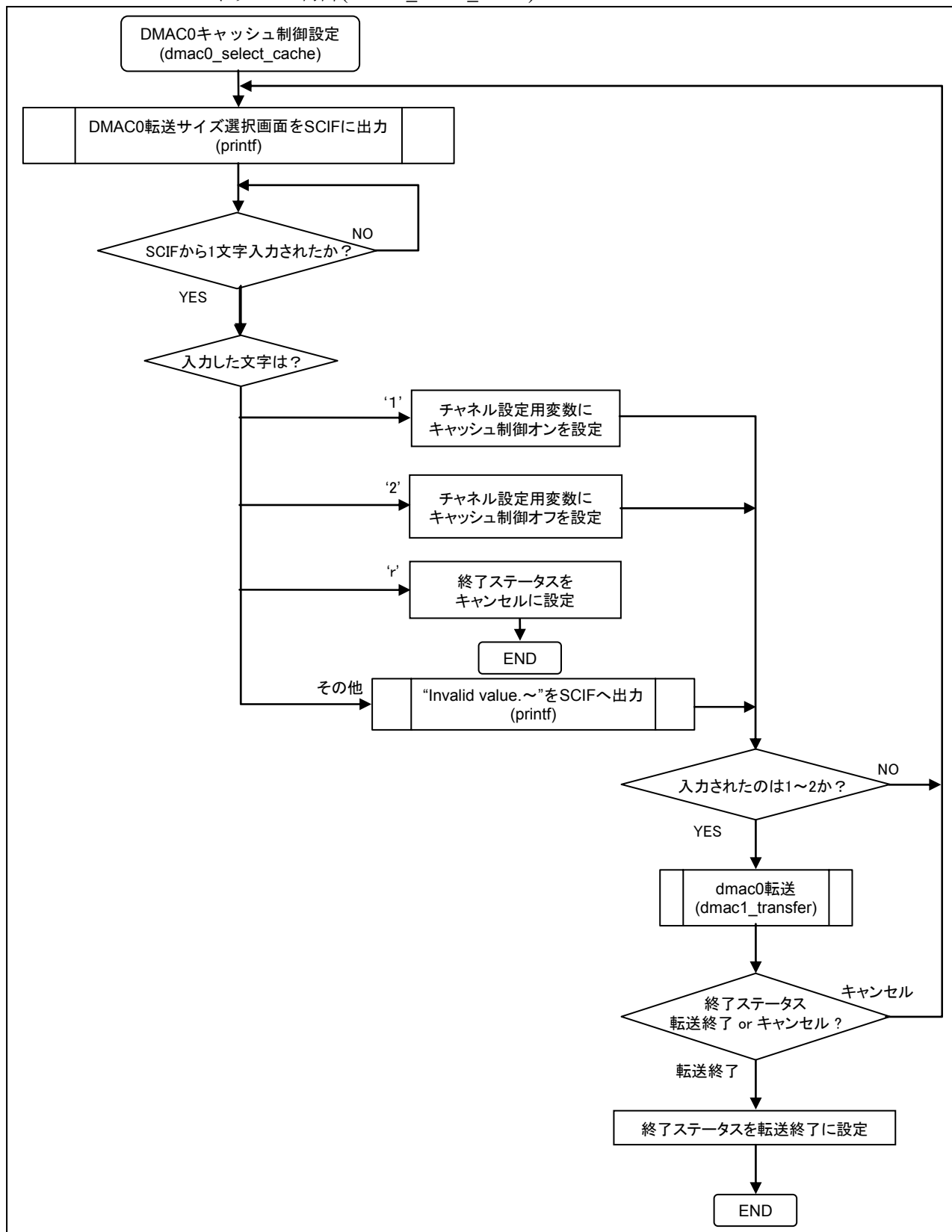


図 5.2.7 キャッシュ制御フロー

5.2.8 DMAC0 転送(dmac0_transfer)

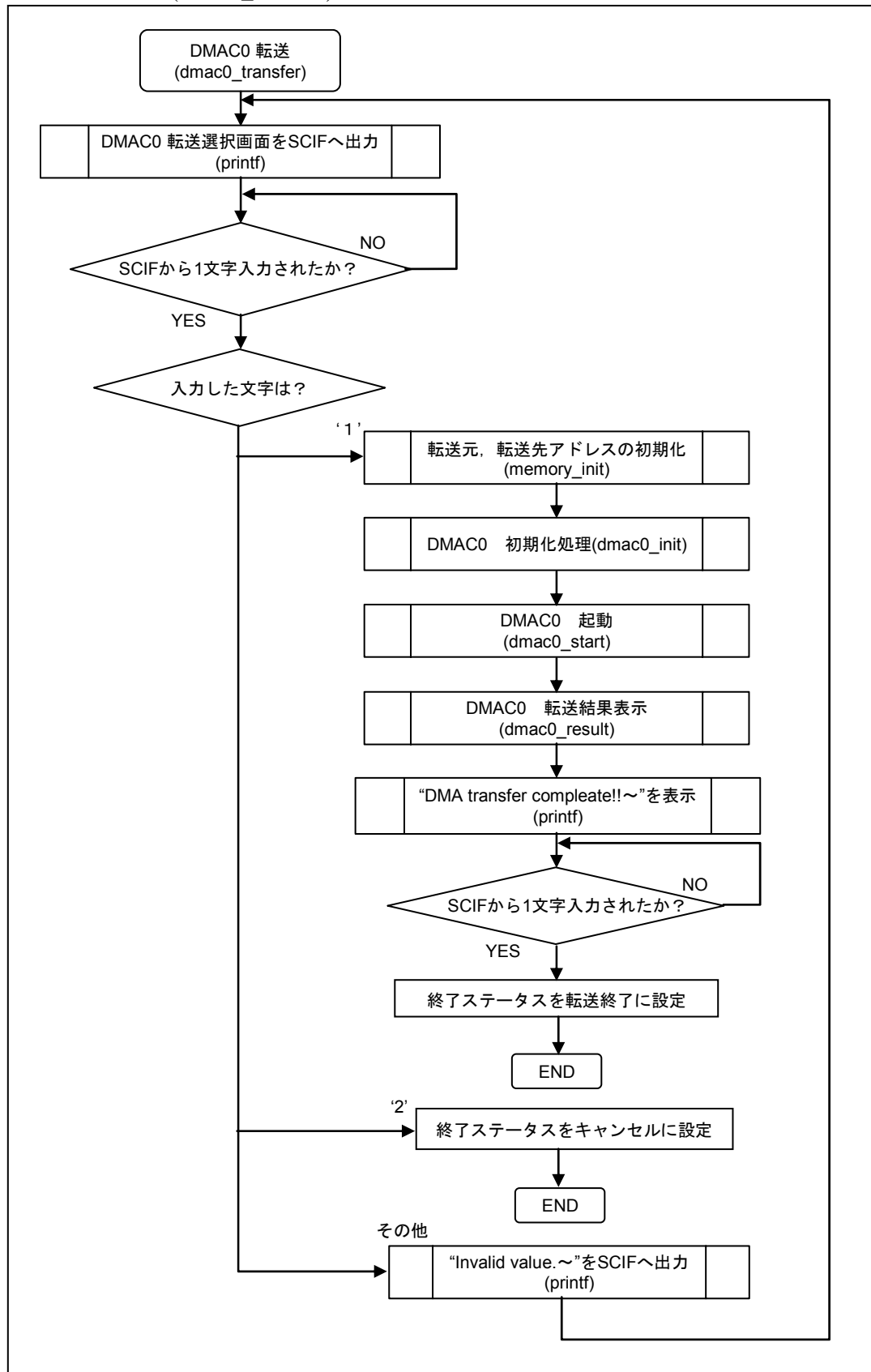


図 5.2.8 DMA 転送フロー

5.2.9 DMAC0 初期化(dmac0_init)

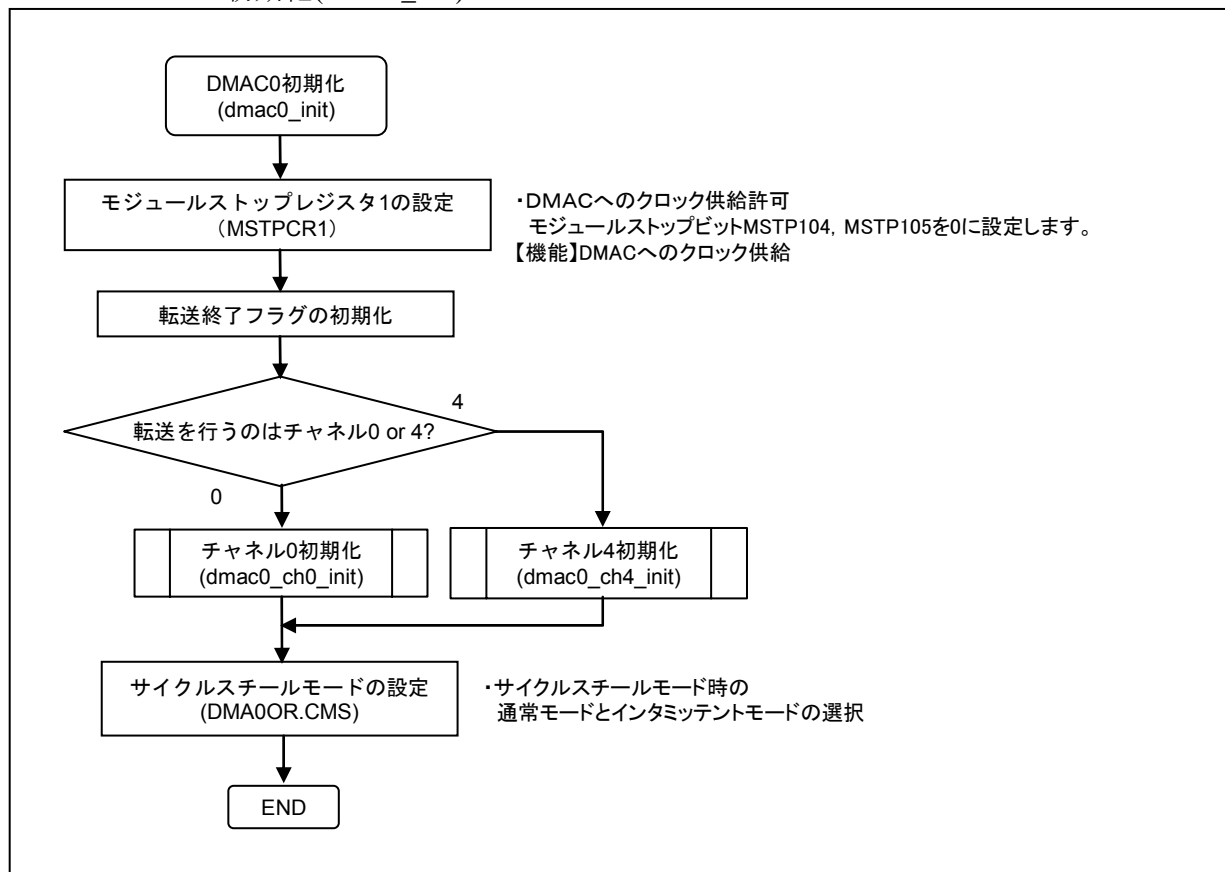


図 5.2.9 DMAC0 初期化フロー

5.2.10 DMAC0 チャンネル0, 4 初期化 1(dmac0_ch0_init, dmac0_ch4_init)

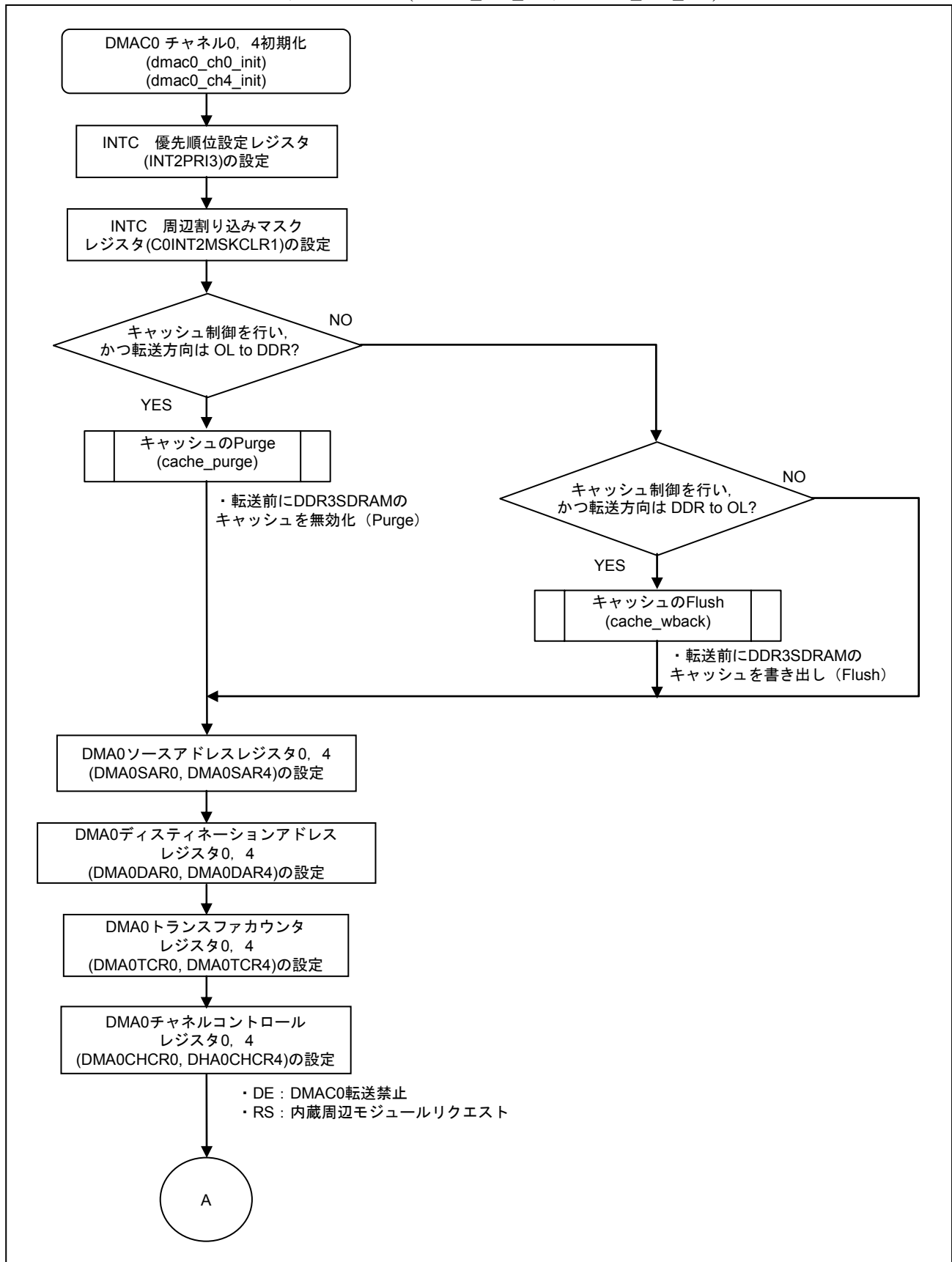


図 5.2.10 チャンネル0, 4 初期化フロー1

5.2.11 チャンネル 0, 4 初期化 2(dmac0_ch0_init, dmac0_ch4_init)

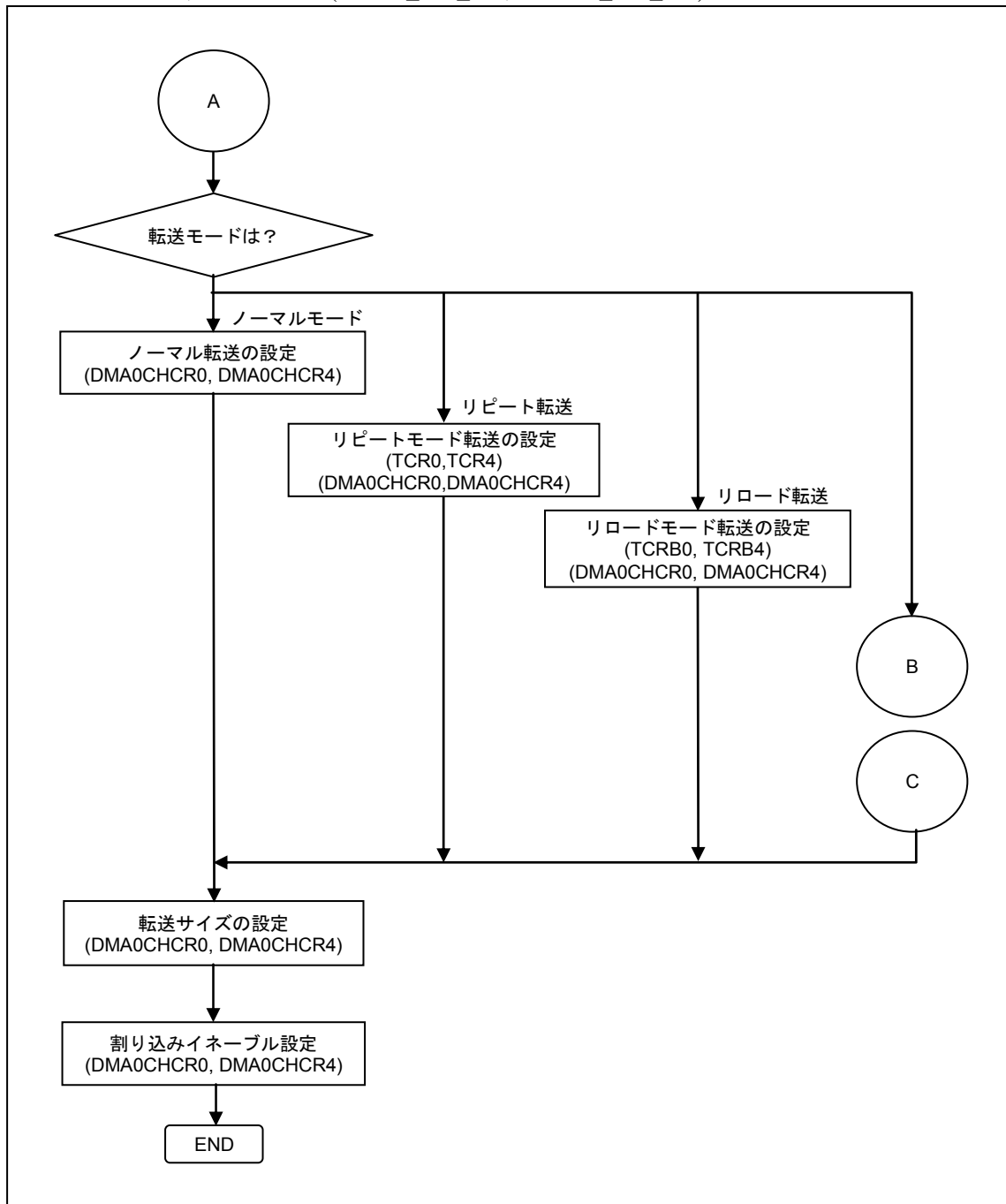


図 5.2.11 チャンネル 0, 4 初期化フロー2

5.2.12 チャンネル 0, 4 初期化 3(dmac0_ch0_int, dmac0_ch4_init)

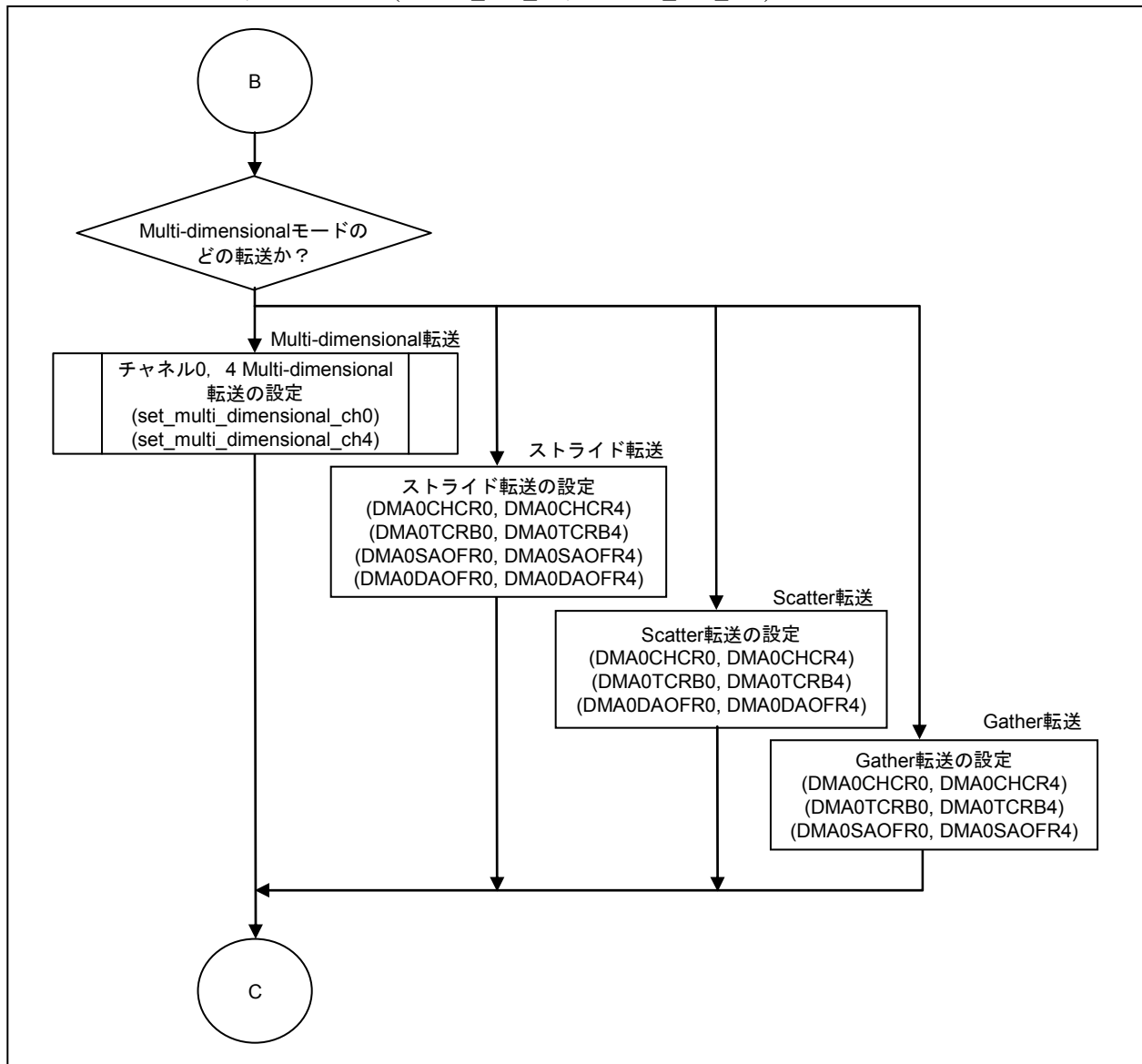


図 5.2.12 チャンネル 0, 4 初期化フロー3

5.2.13 DMAC0 チャンネル 0, 4 Multi-dimensional初期化 (set_multi_dimensional_ch0, set_multi_dimensional_ch4)

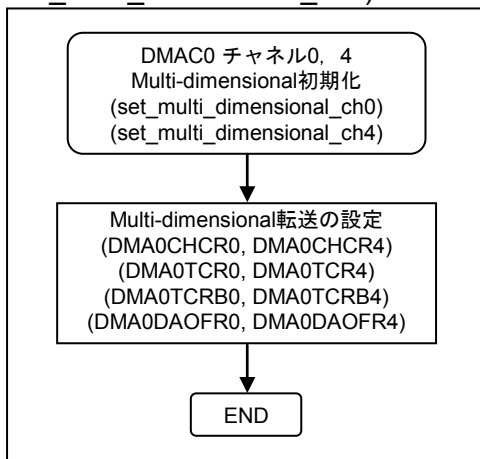


図 5.2.13 DMAC0 チャンネル 0, 4 Multi-dimensional 初期化フロー

5.2.14 DMAC0 起動(dmac0_start)

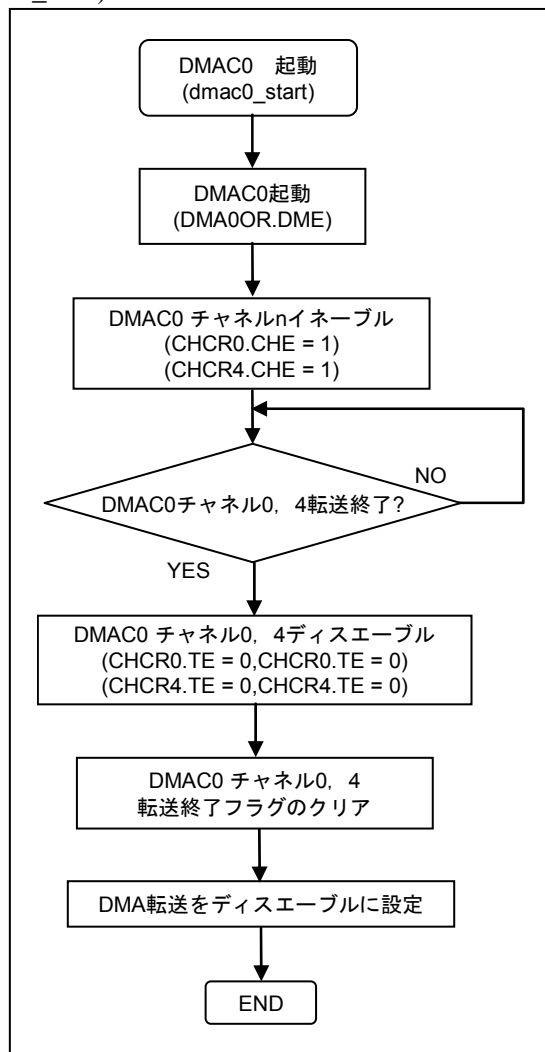


図 5.2.14 DMAC0 起動フロー

5.2.15 DMAC0 転送結果表示(dmac0_result)

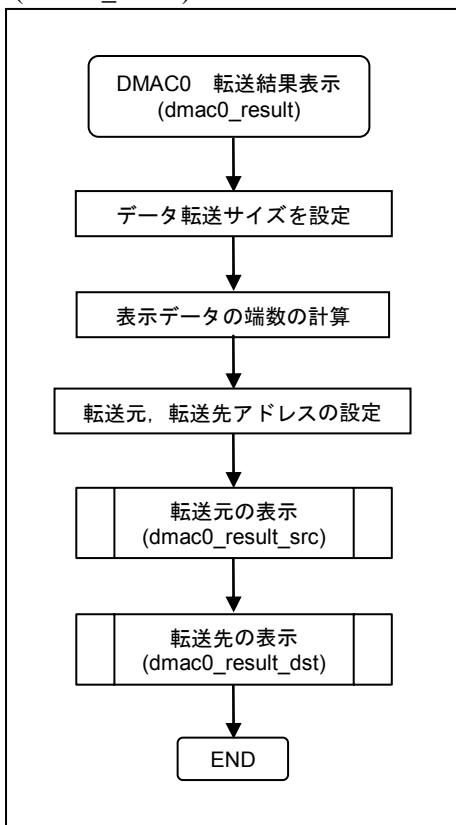


図 5.2.15 DMAC0 転送結果表示フロー

5.2.16 DMAC0 転送元表示 1(dmac0_result_src)

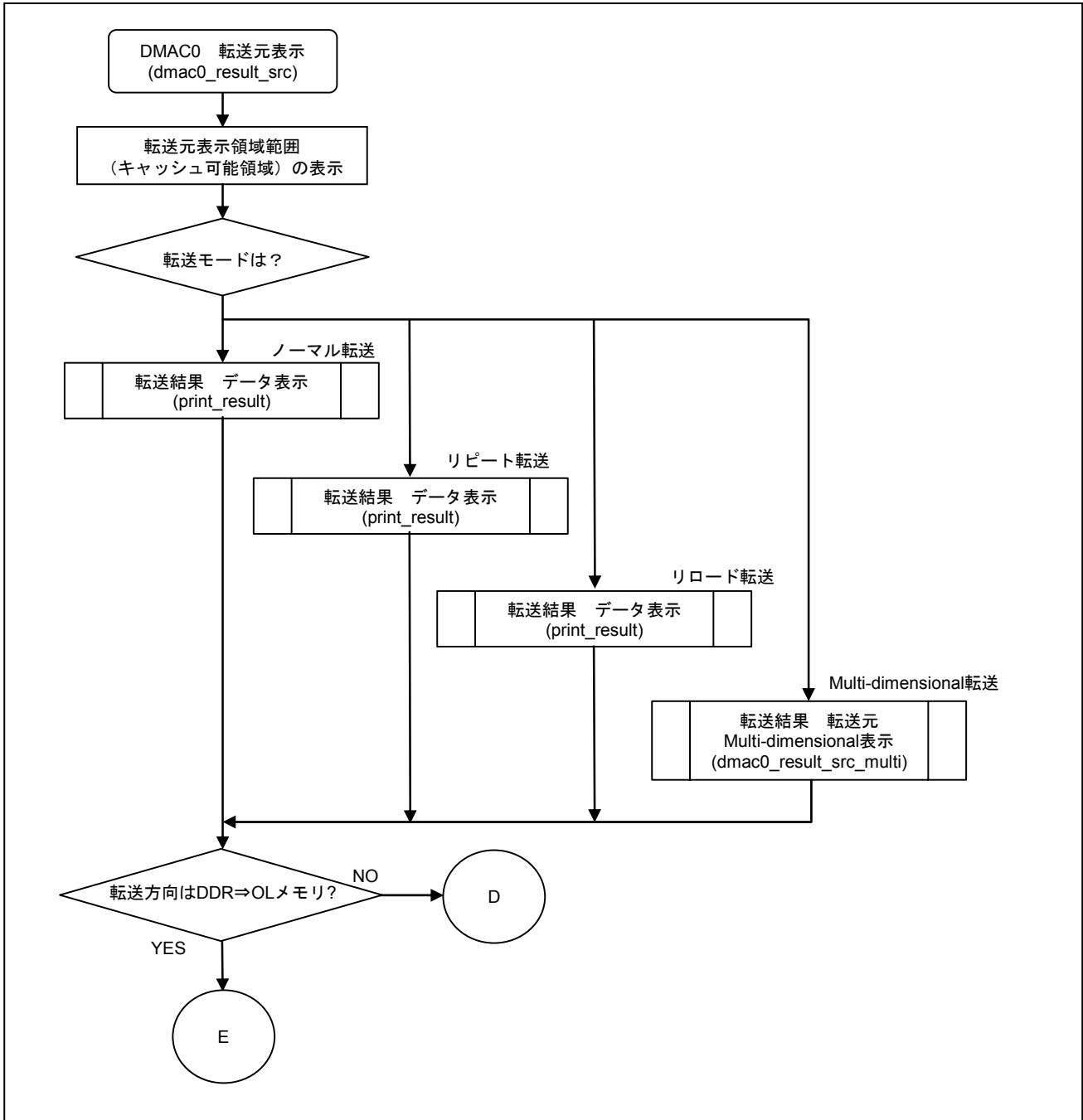


図 5.2.16 DMAC0 転送元表示フロー1

5.2.17 DMAC0 転送元表示 2(dmac0_result_src)

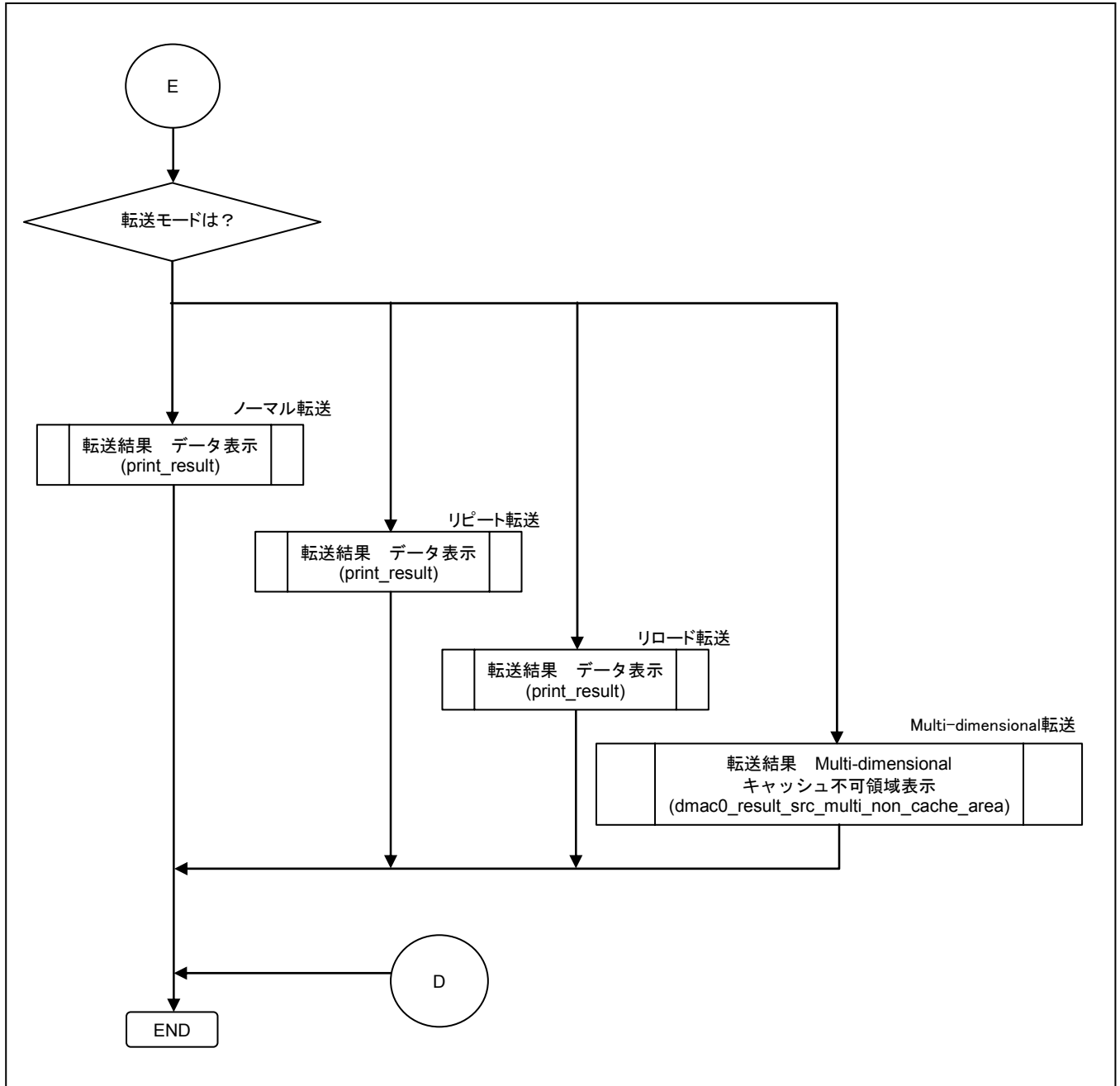


図 5.2.17 DMAC0 転送元表示フロー2

5.2.18 転送結果Multi-dimensionalキャッシュ不可領域表示 (dmac0_result_src_multi_non_cache_area)

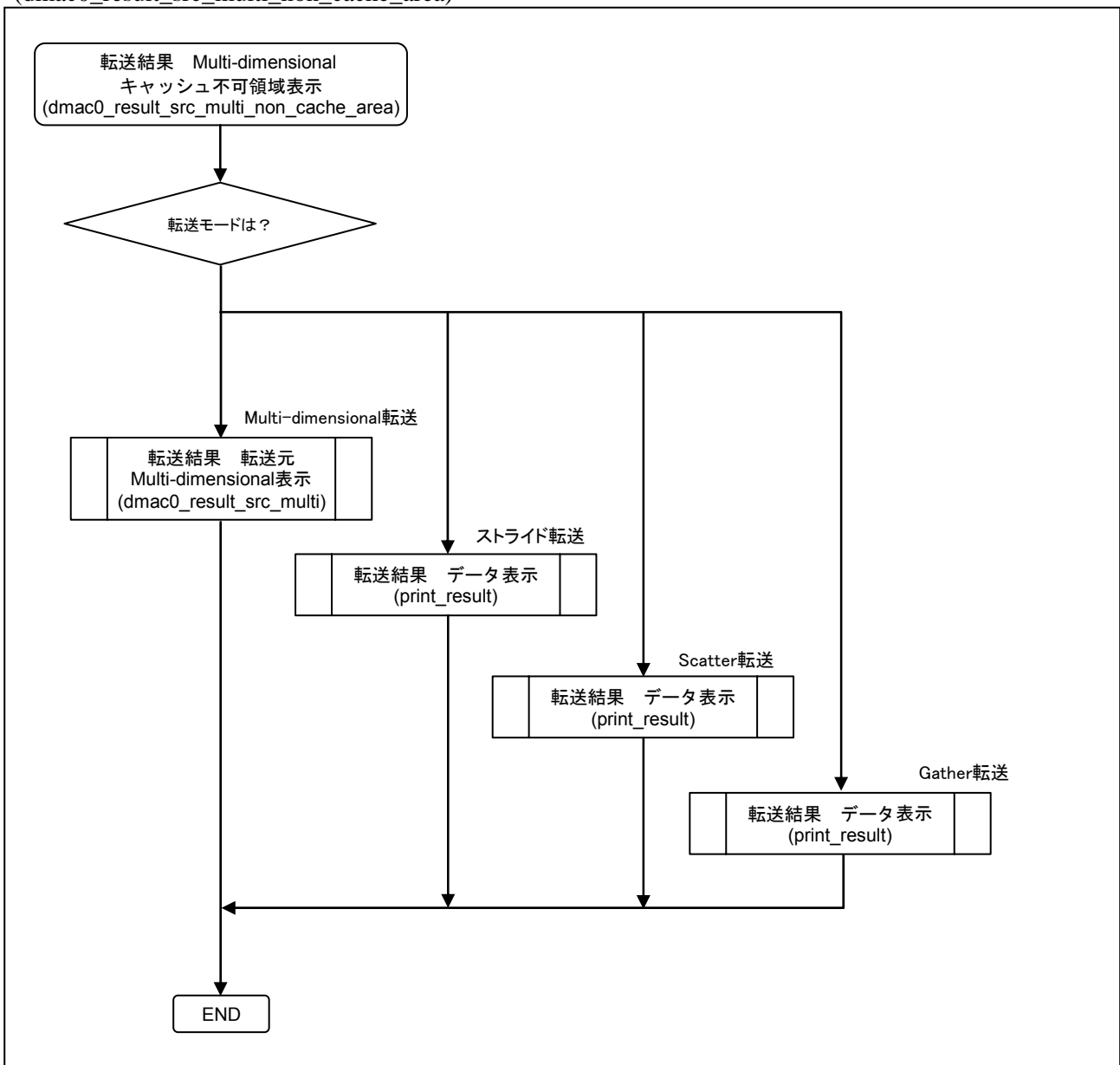


図 5.2.18 転送結果 Multi-dimensional キャッシュ不可領域表示フロー

5.2.19 転送結果 転送元 Multi-dimensional表示(dmac0_result_src_multi)

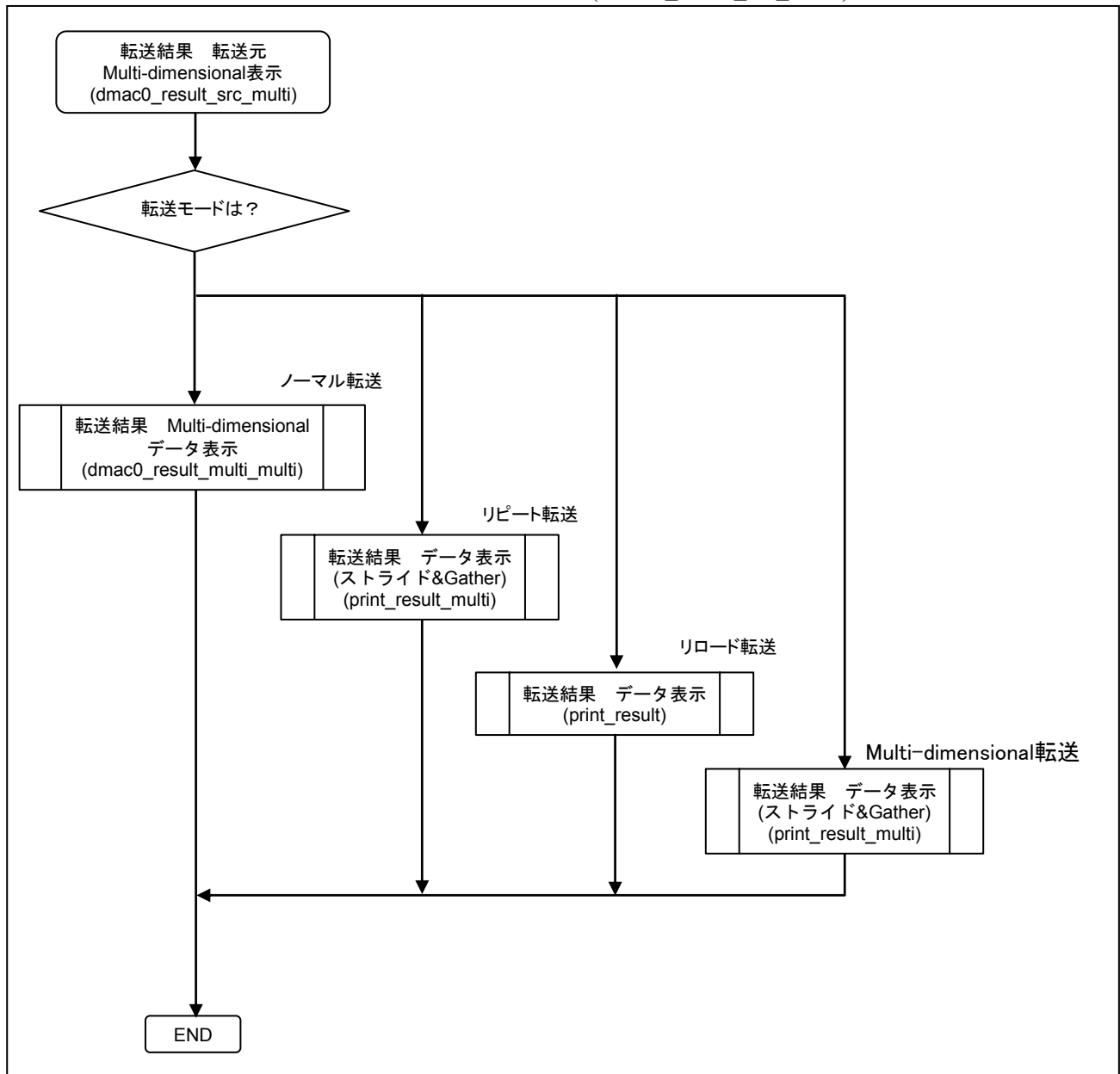


図 5.2.19 転送結果 転送元 Multi-dimensional 表示フロー

5.2.20 DMAC0 転送先表示(dmac0_result_dst)

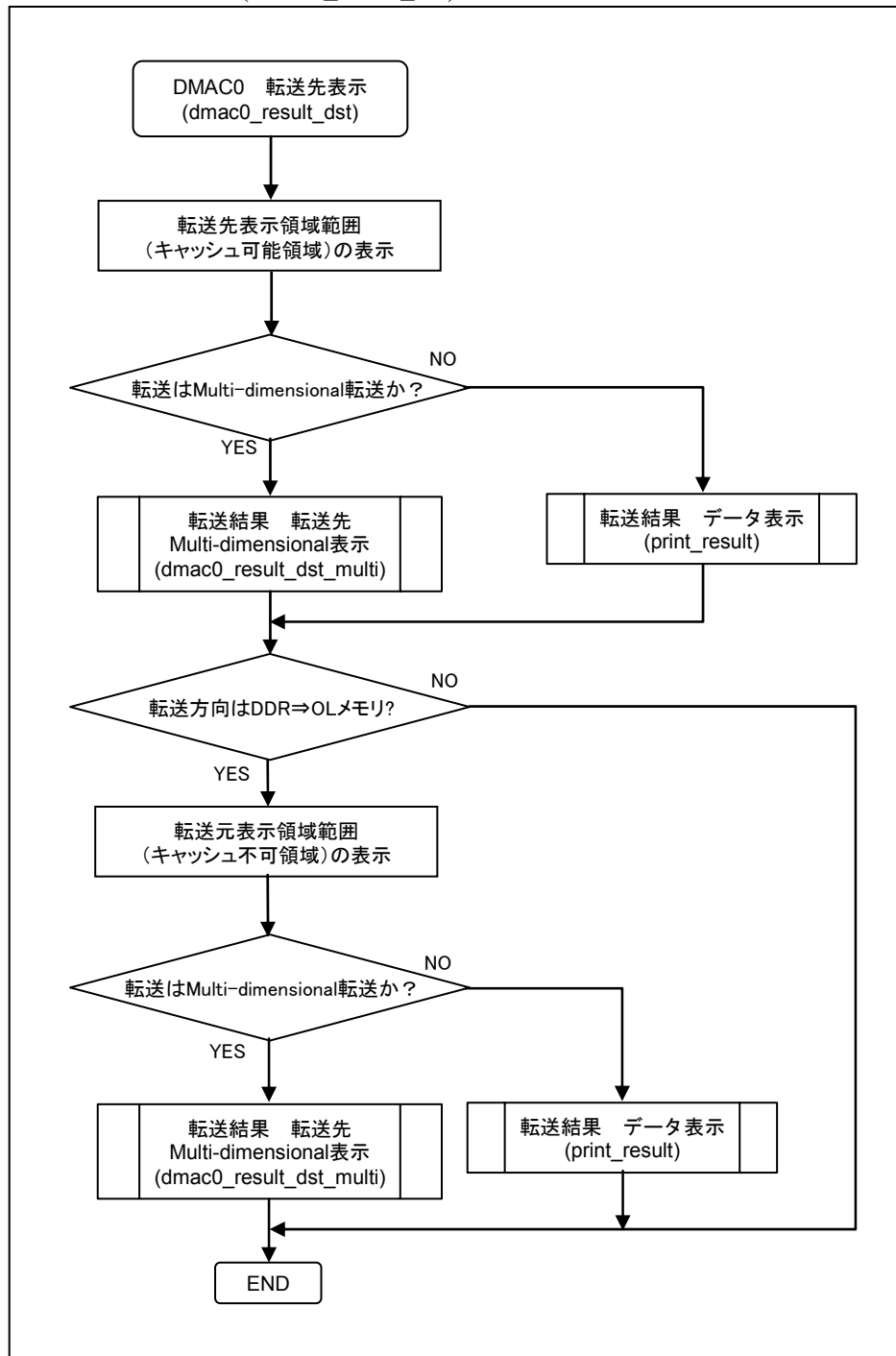


図 5.2.20 DMAC0 転送先表示フロー

5.2.21 転送結果 転送先Multi-dimensional表示(dmac0_result_dst_multi)

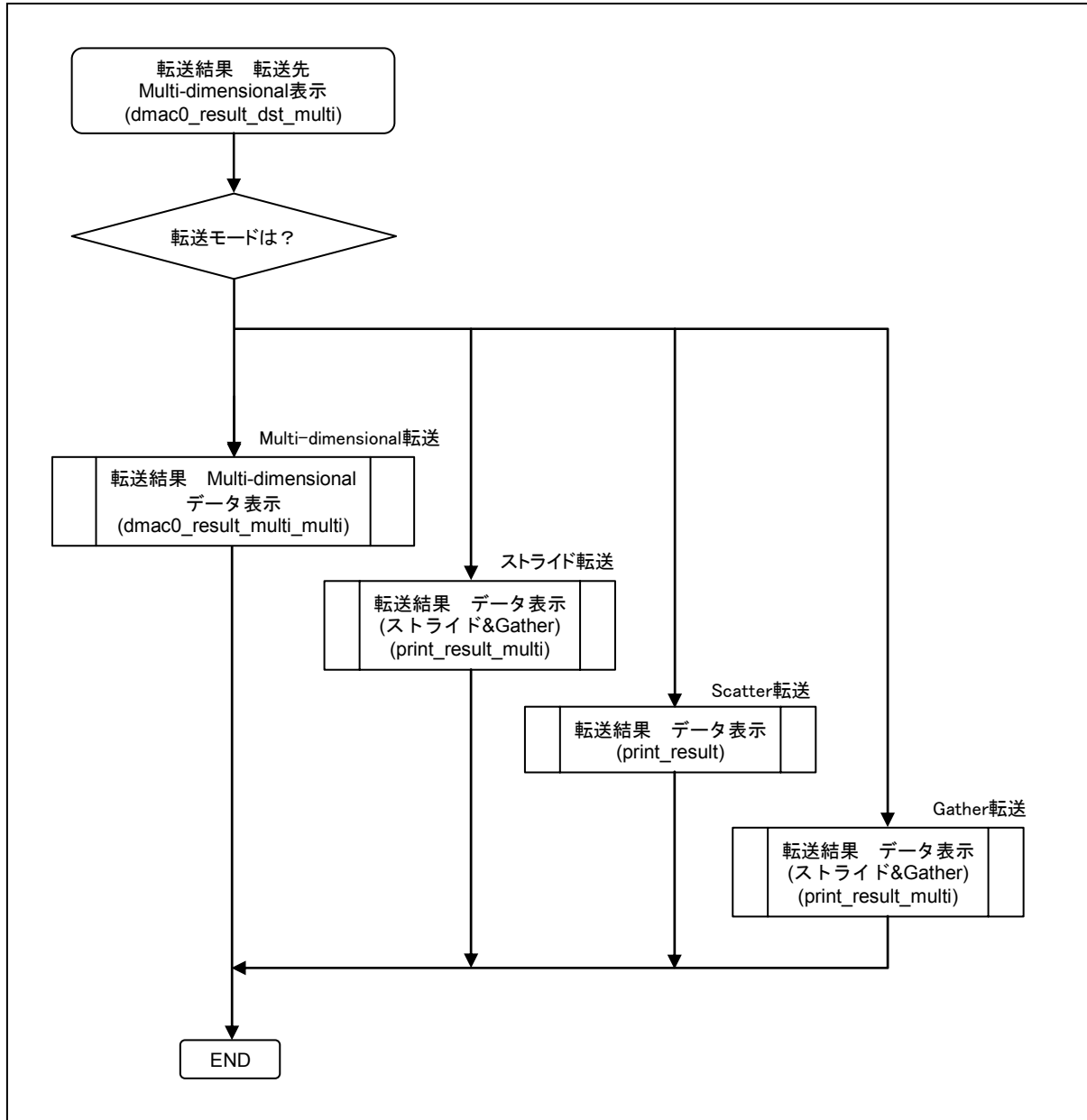


図 5.2.21 転送結果 転送先 Multi-dimensional 表示フロー

5.2.22 転送結果 Multi-dimensionalデータ表示(dmac0_result_multi_multi)

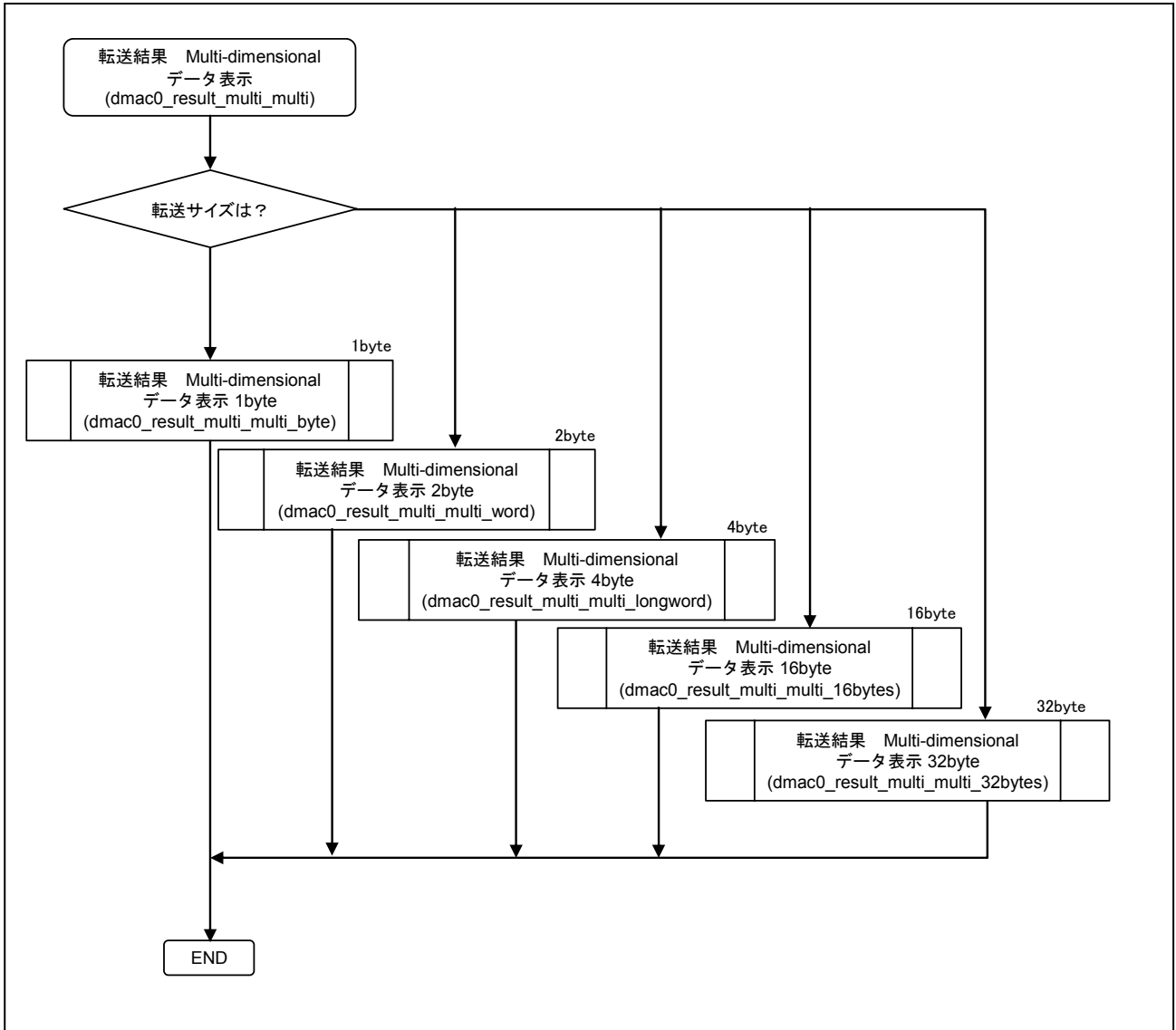


図 5.2.22 転送結果 Multi-dimensional データ表示フロー

5.2.23 転送結果 Multi-dimensionalデータ表示nバイト(dmac0_result_multi_multi_n, n=byte, word, longword, 16bytes, 32bytes)

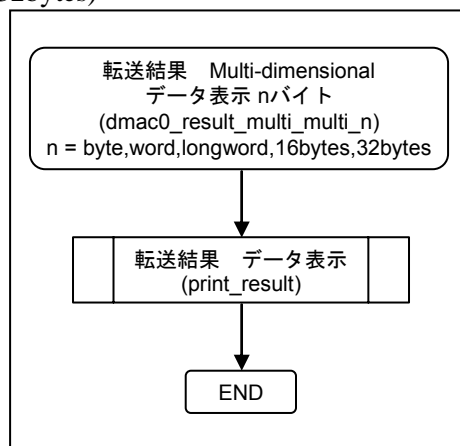


図 5.2.23 転送結果 Multi-dimensional データ表示 n バイトフロー

5.2.24 DMAC0 割り込みハンドラチャンネル 0, 4(INT_DMA0INT0, INT_DMA0INT4)

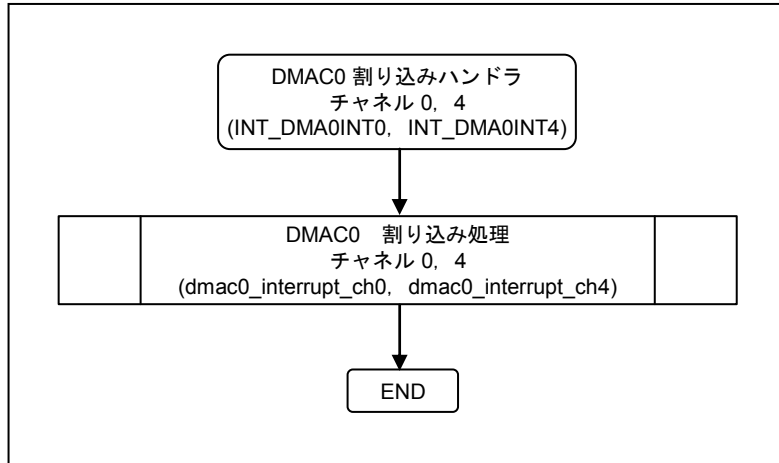


図 5.2.24 DMAC0 割り込みハンドラチャンネル 0, 4 フロー

5.2.25 DMAC0 割り込み処理チャンネル 0, 4(dmac0_interrupt_ch0, dmac0_interrupt_ch4)

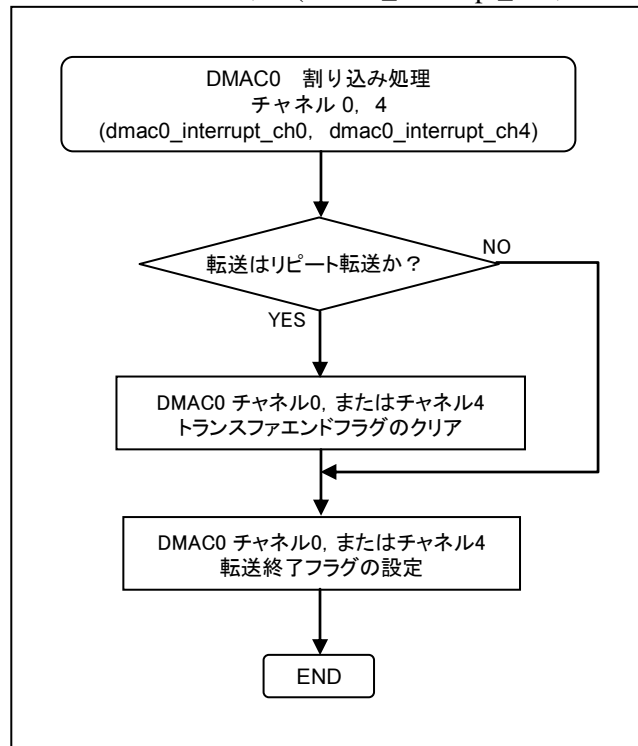


図 5.2.25 DMAC0 割り込み処理チャンネル 0, 4 フロー

5.3 DMAC1 処理手順

以下に DMAC1 の処理フローを示します。

5.3.1 DMAC1 転送チャンネル設定(dmac1_select_chanel)

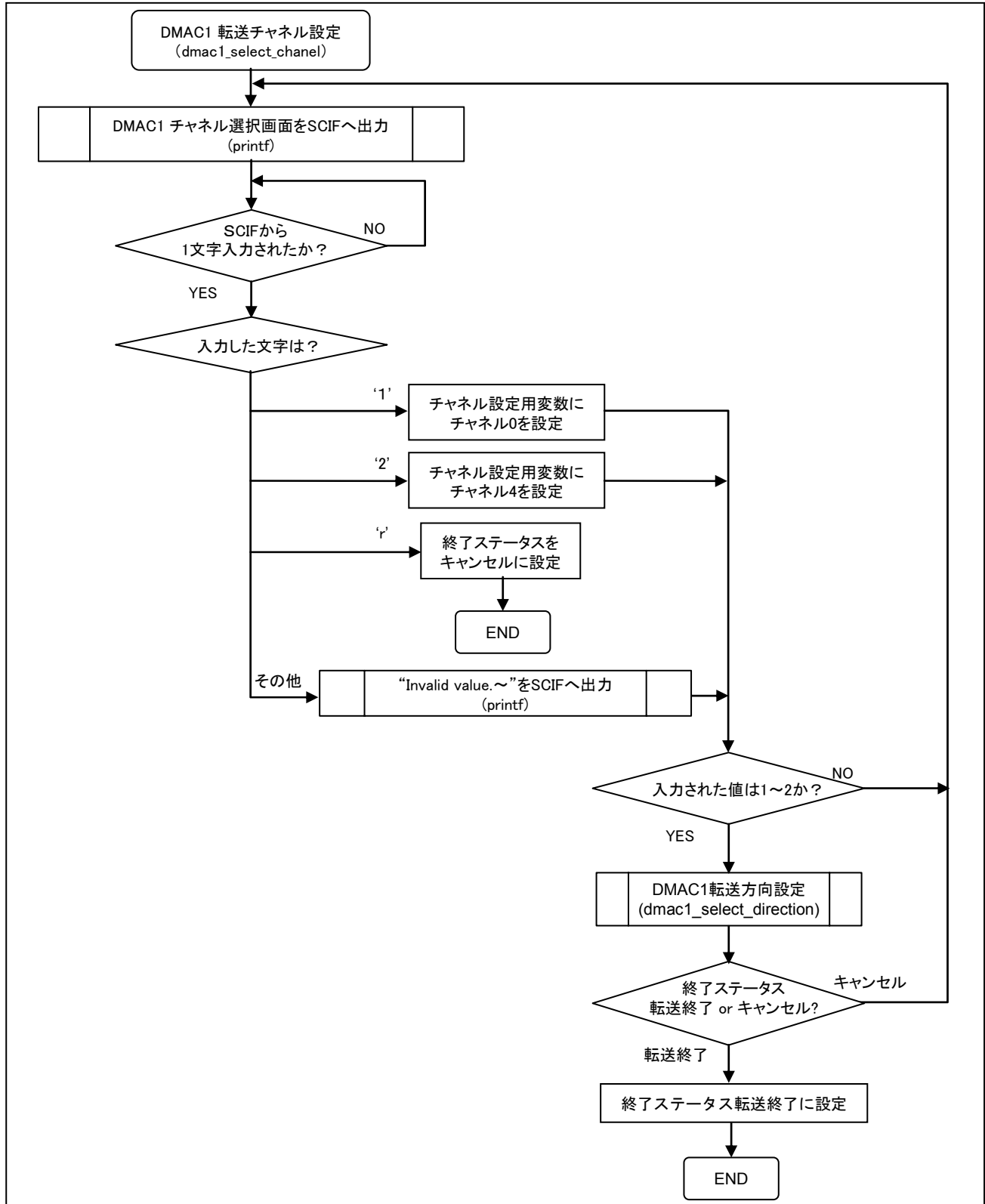


図 5.3.1 DMAC1 転送チャンネル設定フロー

5.3.2 DMAC1 転送方向設定(dmac1_select_direction)

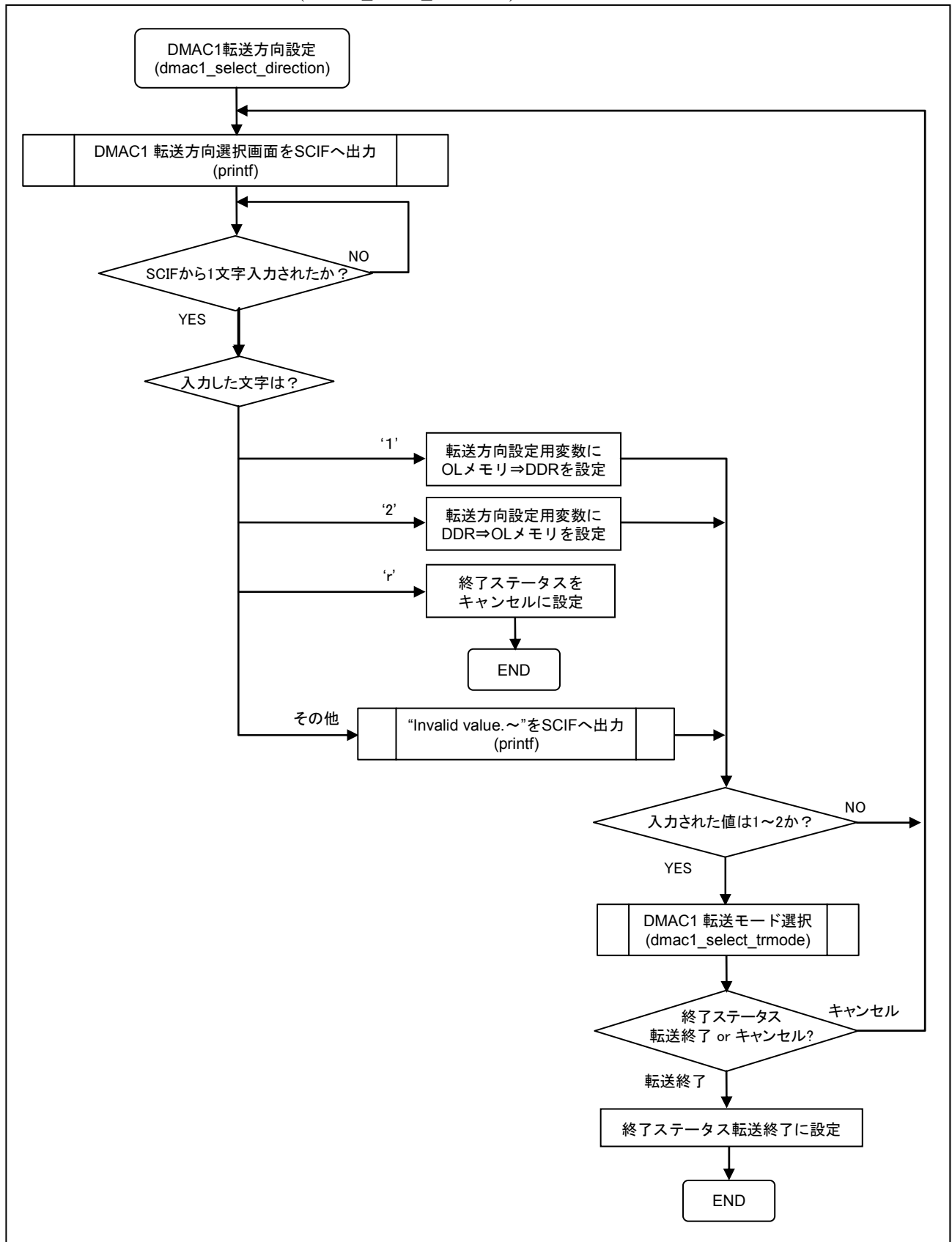


図 5.3.2 DMAC1 転送方向設定フロー

5.3.3 DMAC1 転送モード設定(dmac1_select_direction)

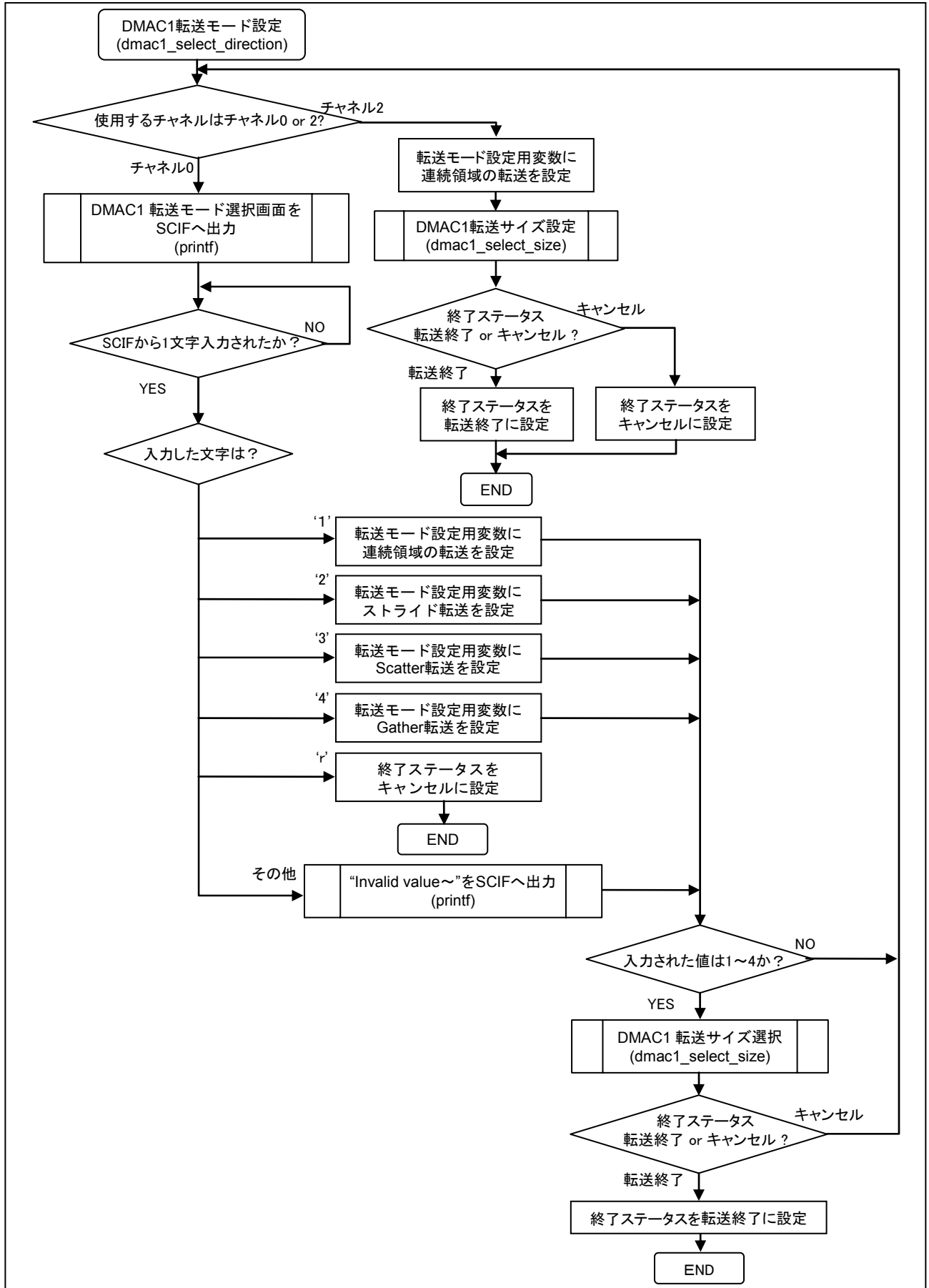


図 5.3.3 DMAC1 転送モード設定フロー

5.3.4 DMAC1 転送サイズ選択(dmac1_select_size)

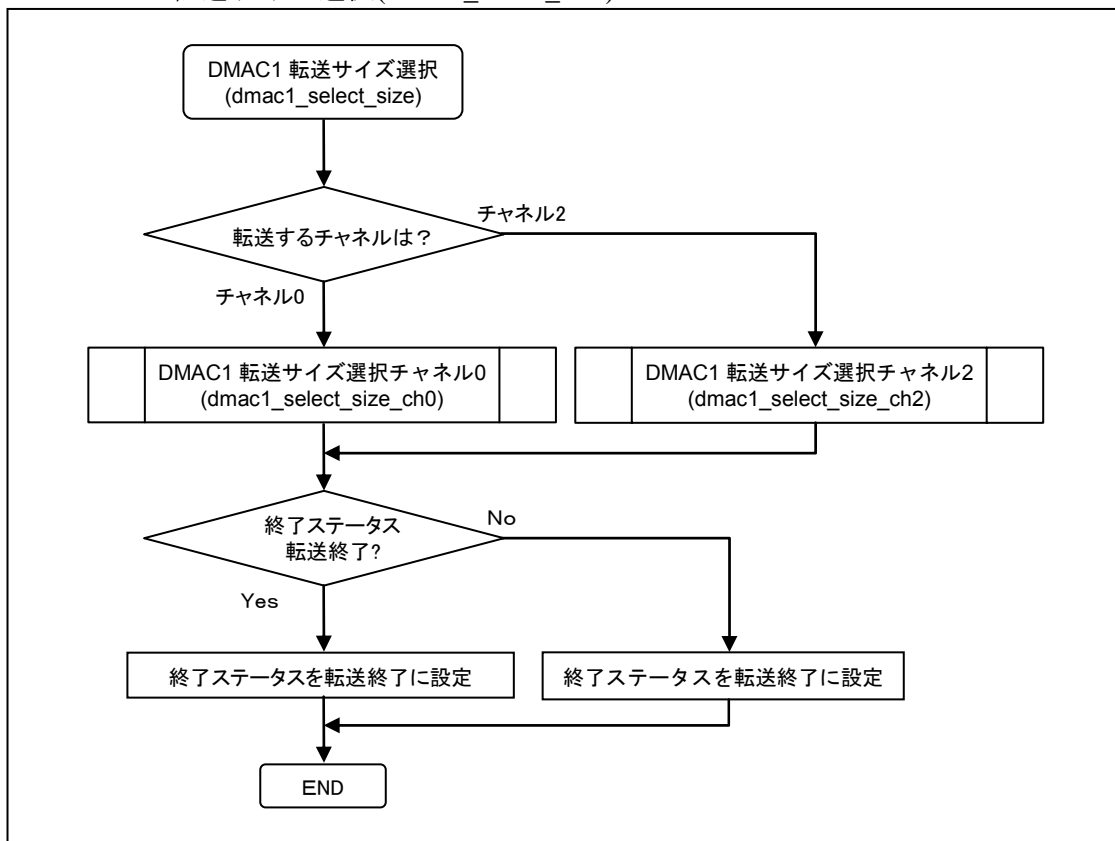


図 5.3.4 DMAC1 転送サイズセレクトフロー

5.3.5 DMAC1 転送サイズ選択チャンネル 0(dmac1_select_size_ch0)

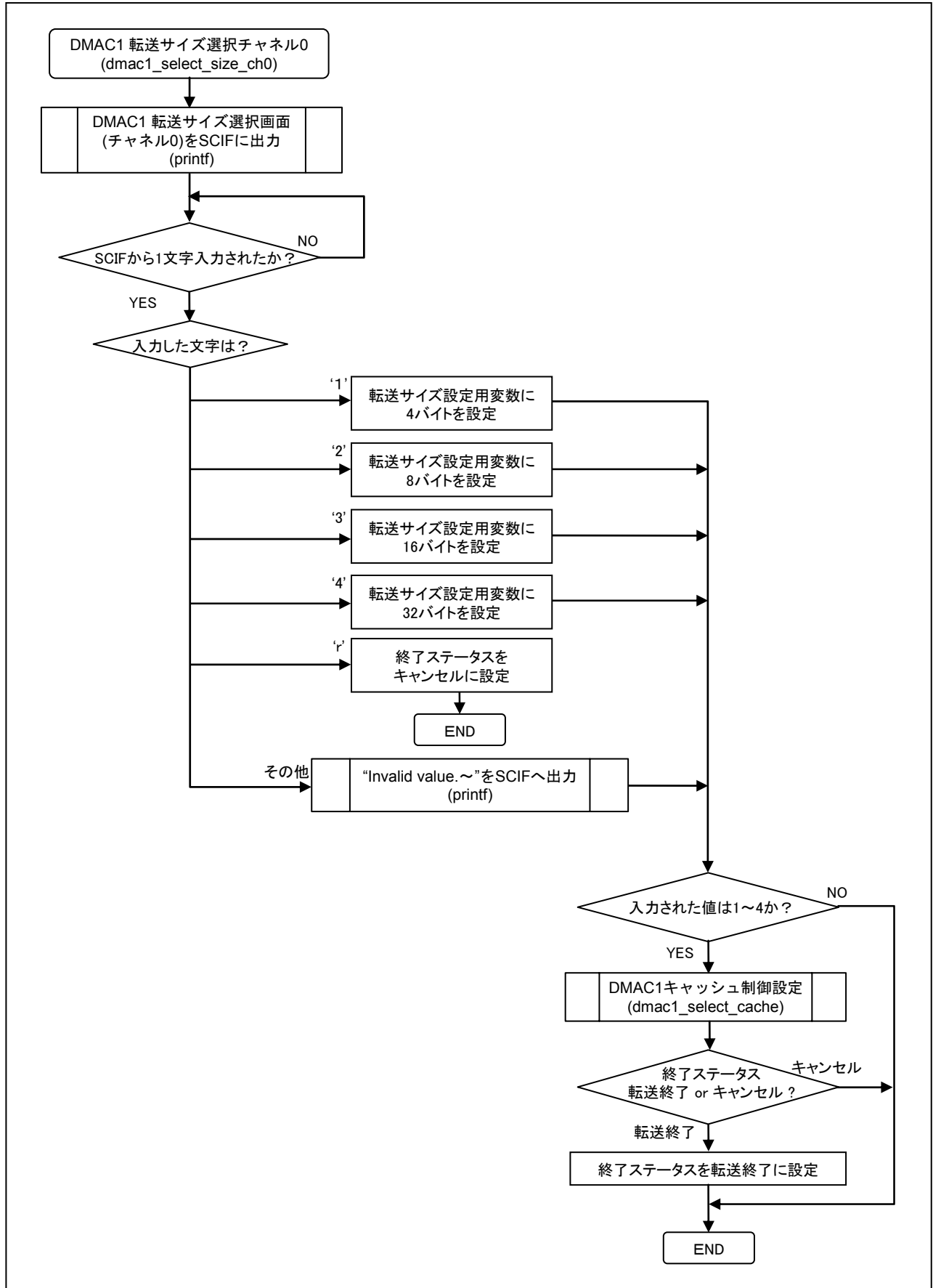


図 5.3.5 DMAC1 転送サイズ選択チャンネル 0 フロー

5.3.6 DMAC1 転送サイズ選択チャンネル 2(dmac1_select_size_ch2)

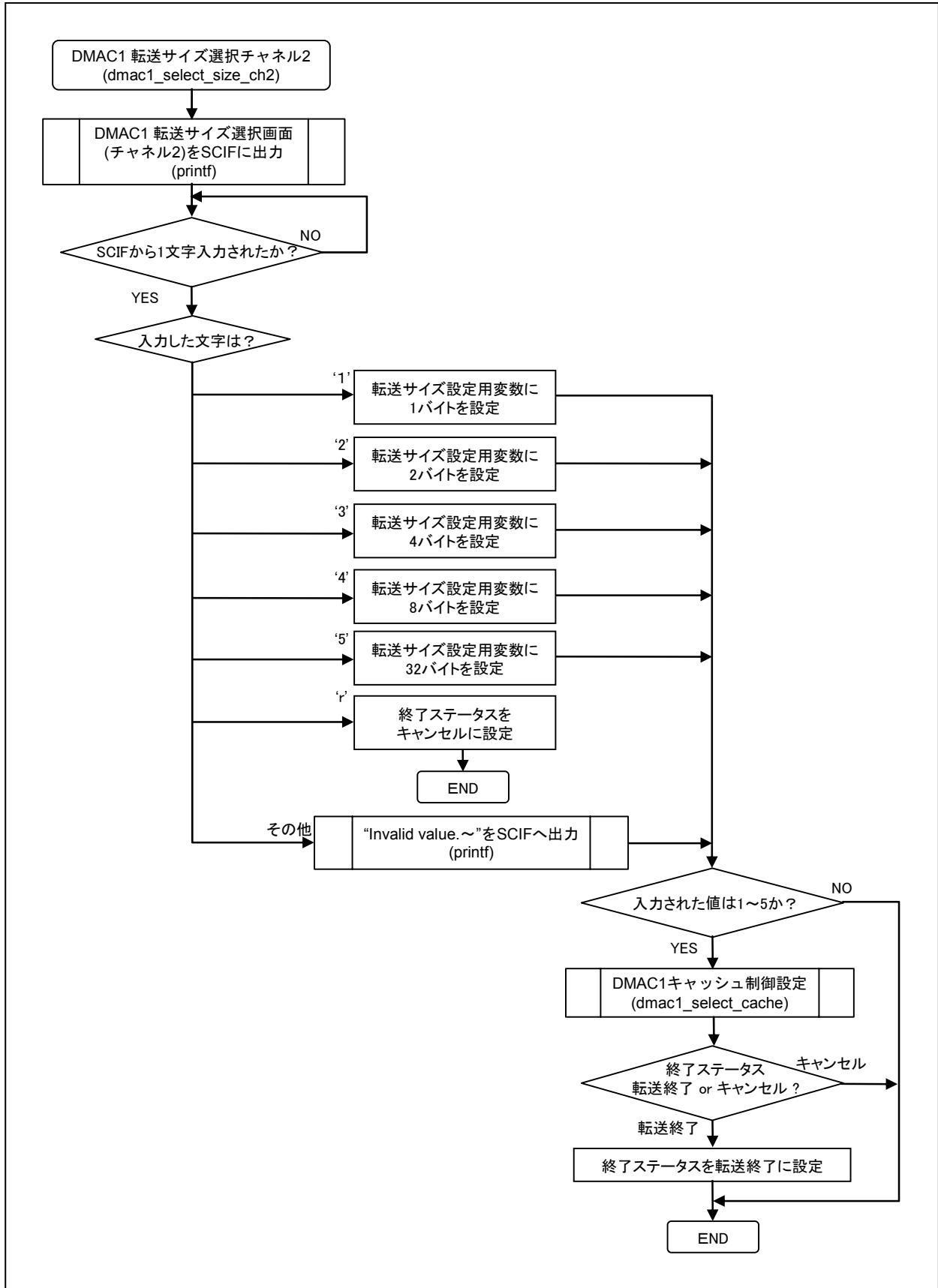


図 5.3.6 DMAC1 転送サイズ選択チャンネル 2 フロー

5.3.7 DMAC1 キャッシュ制御(dmac1_select_cache)

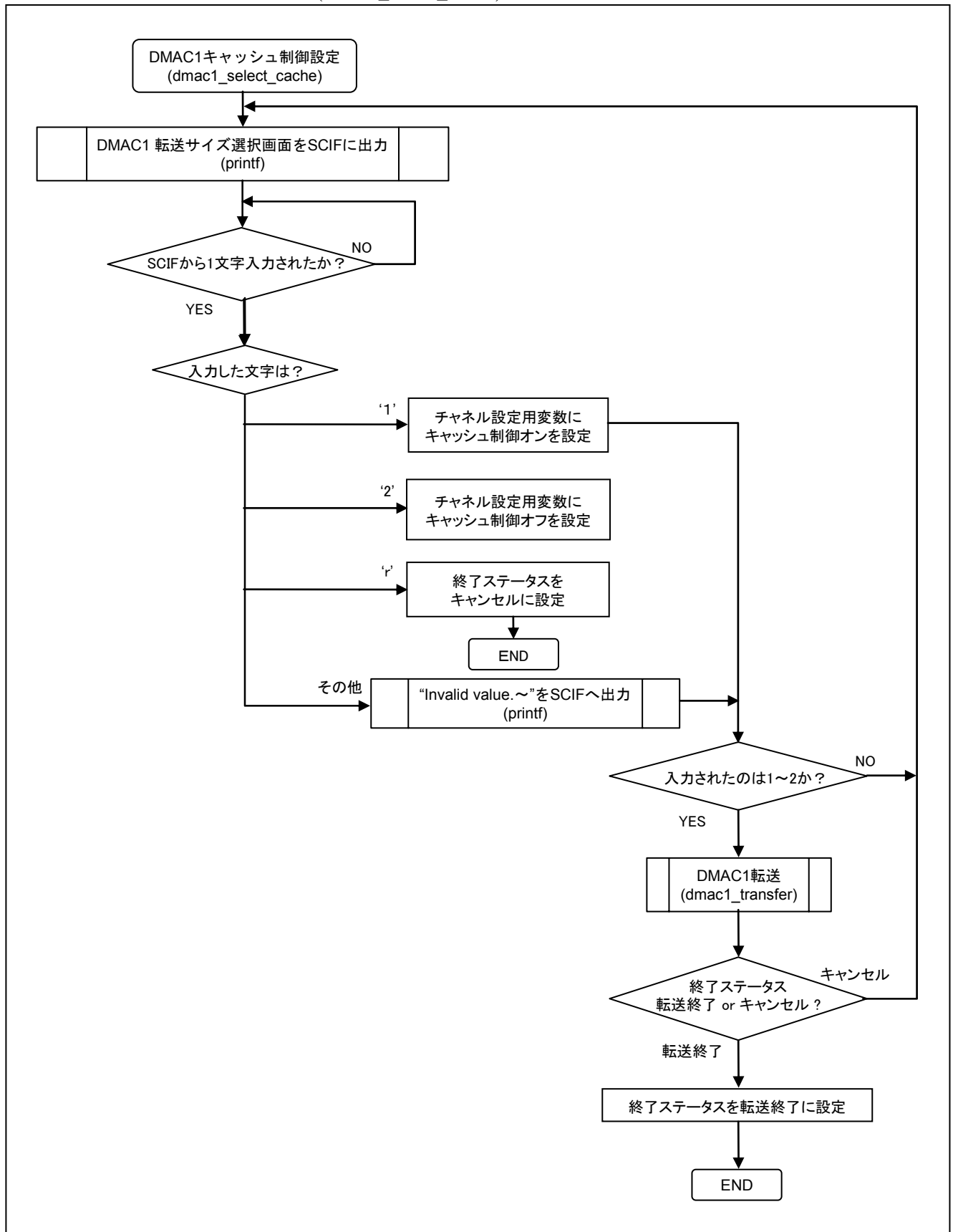


図 5.3.7 DMAC1 キャッシュ制御フロー

5.3.8 DMAC1 転送(dmac1_transfer)

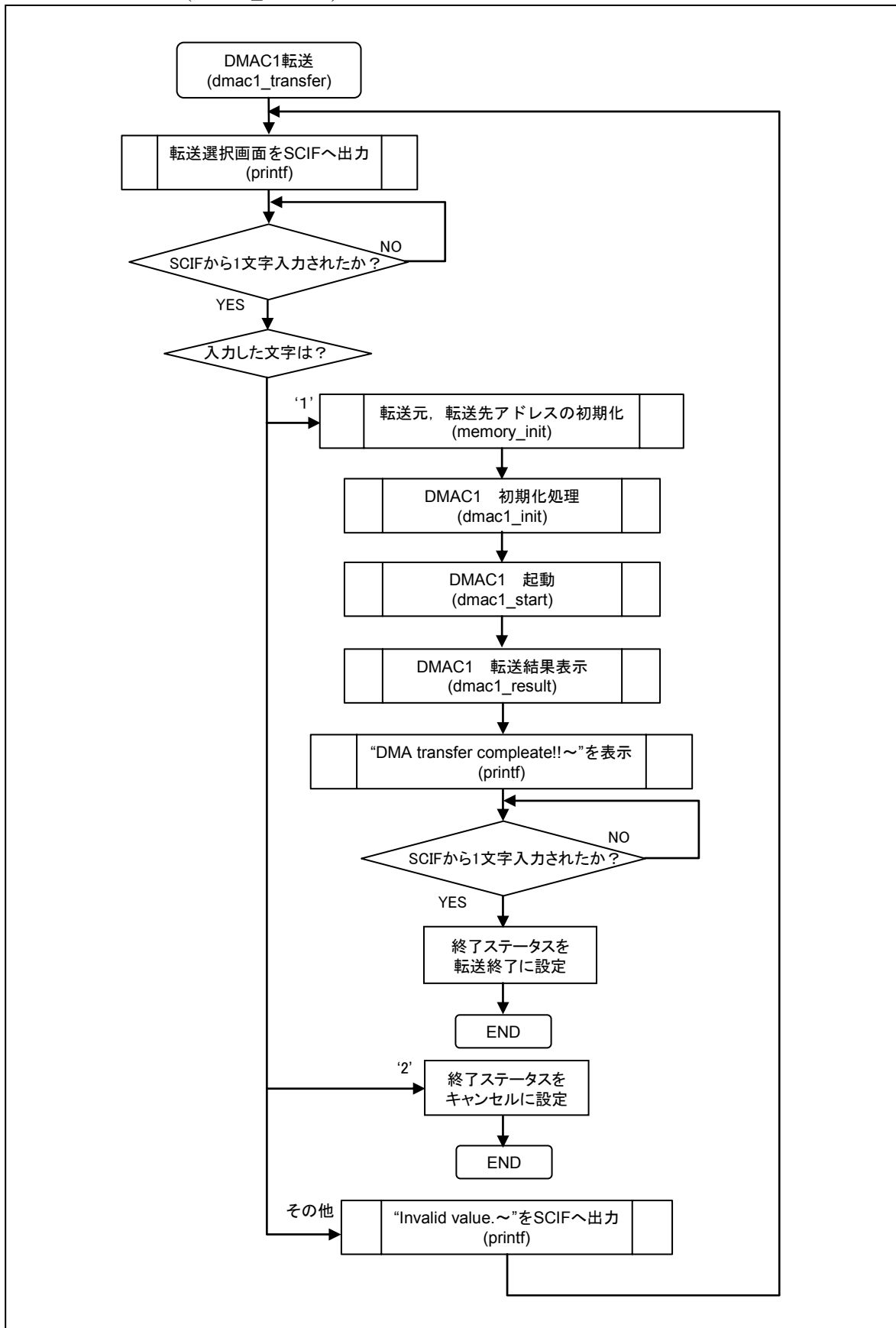


図 5.3.8 DMAC1 転送フロー

5.3.9 DMAC1 初期化(dmac1_init)

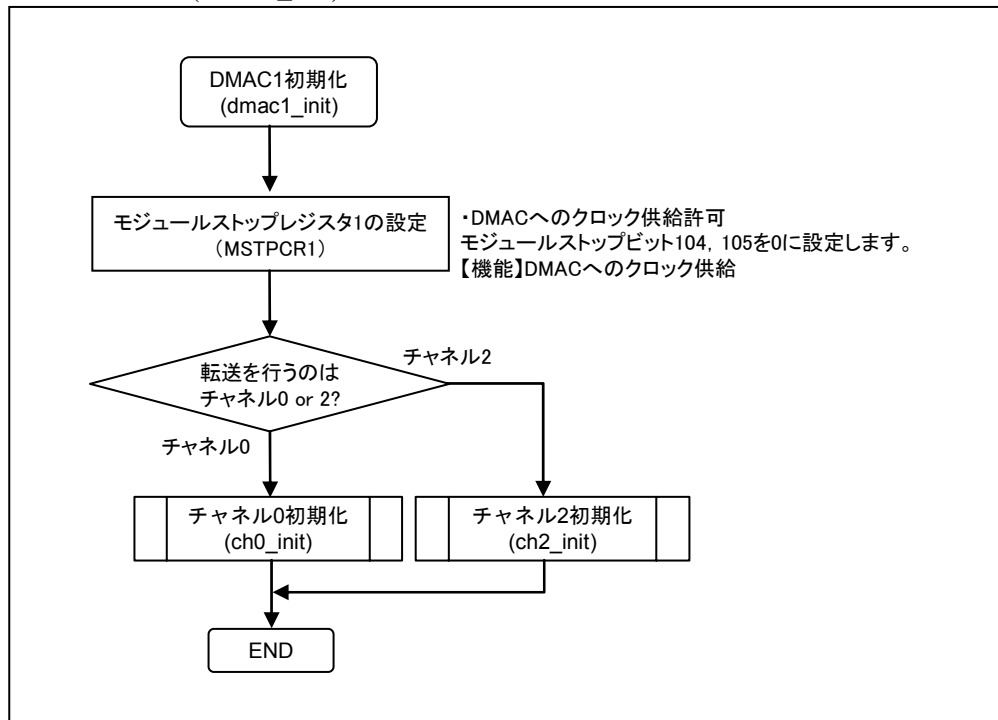


図 5.3.9 DMAC1 初期化フロー

5.3.10 DMAC1 チャンネル0 初期化(dmac1_ch0_init)

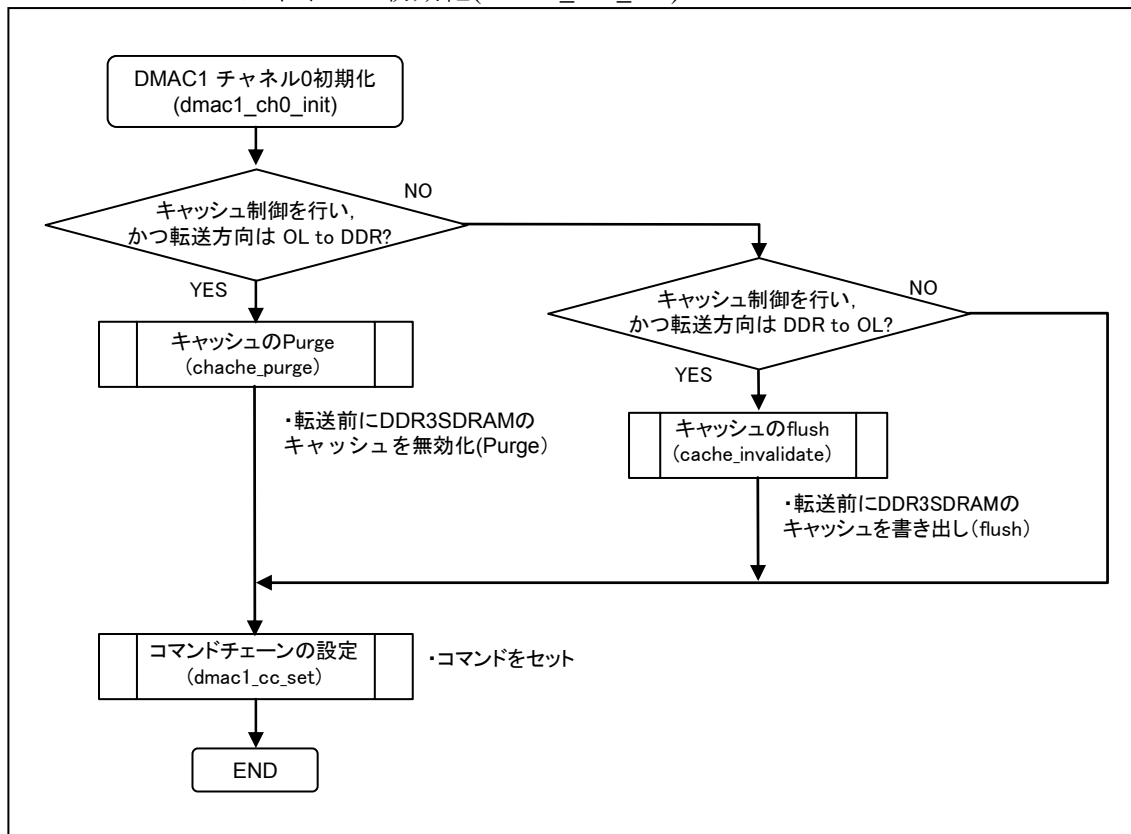


図 5.3.10 DMAC1 チャンネル0 初期化フロー

5.3.11 DMAC1 チャンネル2 初期化(dmac1_ch2_init)

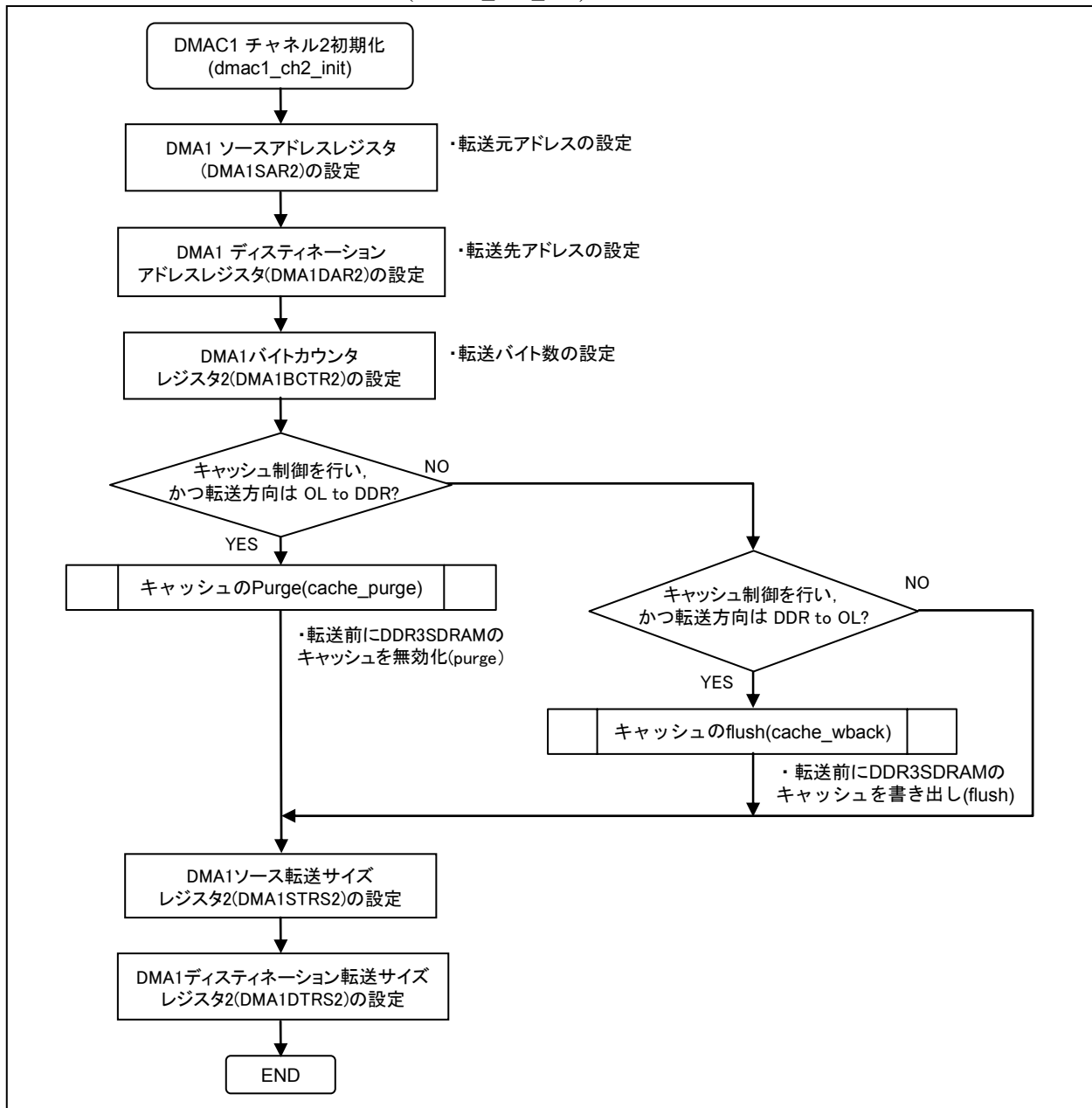


図 5.3.11 DMAC1 チャンネル2 初期化フロー

5.3.12 コマンドチェーンの設定(dmac1_cc_set)

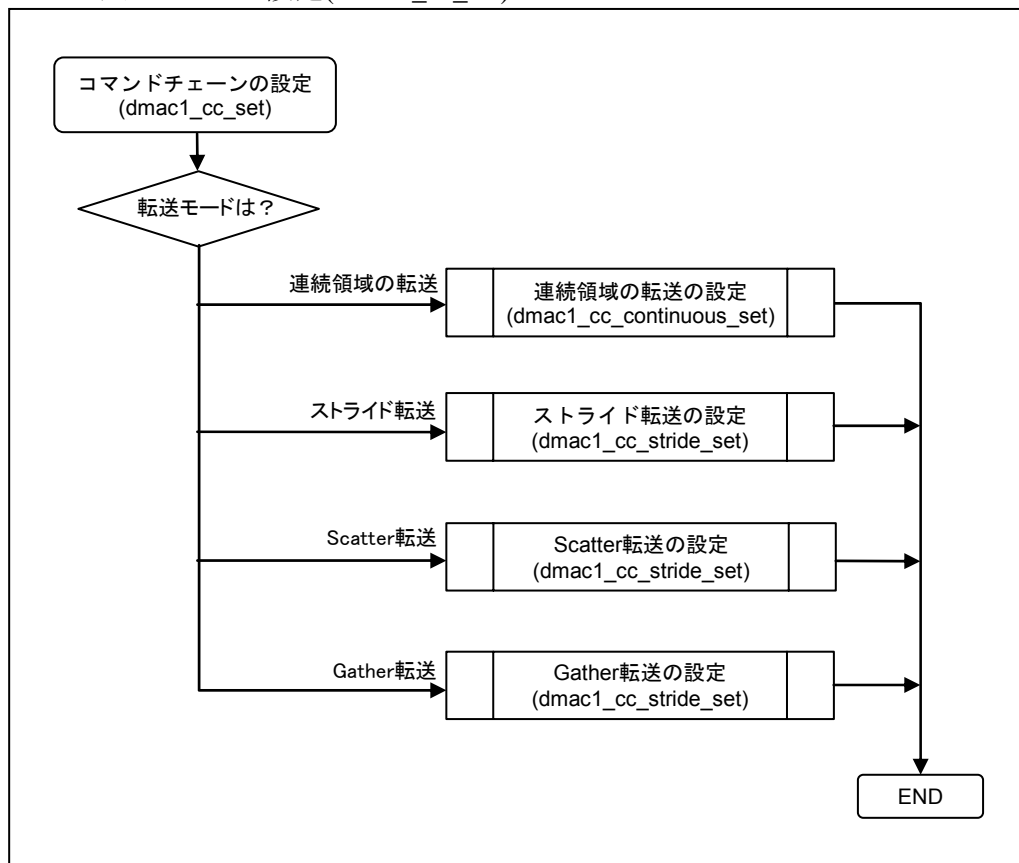


図 5.3.12 コマンドチェーン設定フロー

5.3.13 DMAC1 コマンドチェーンの詳細設定

(dmac1_cc_continuous_set, dmac1_cc_stride_set, dmac1_cc_scatter_set, dmac1_cc_gather_set)

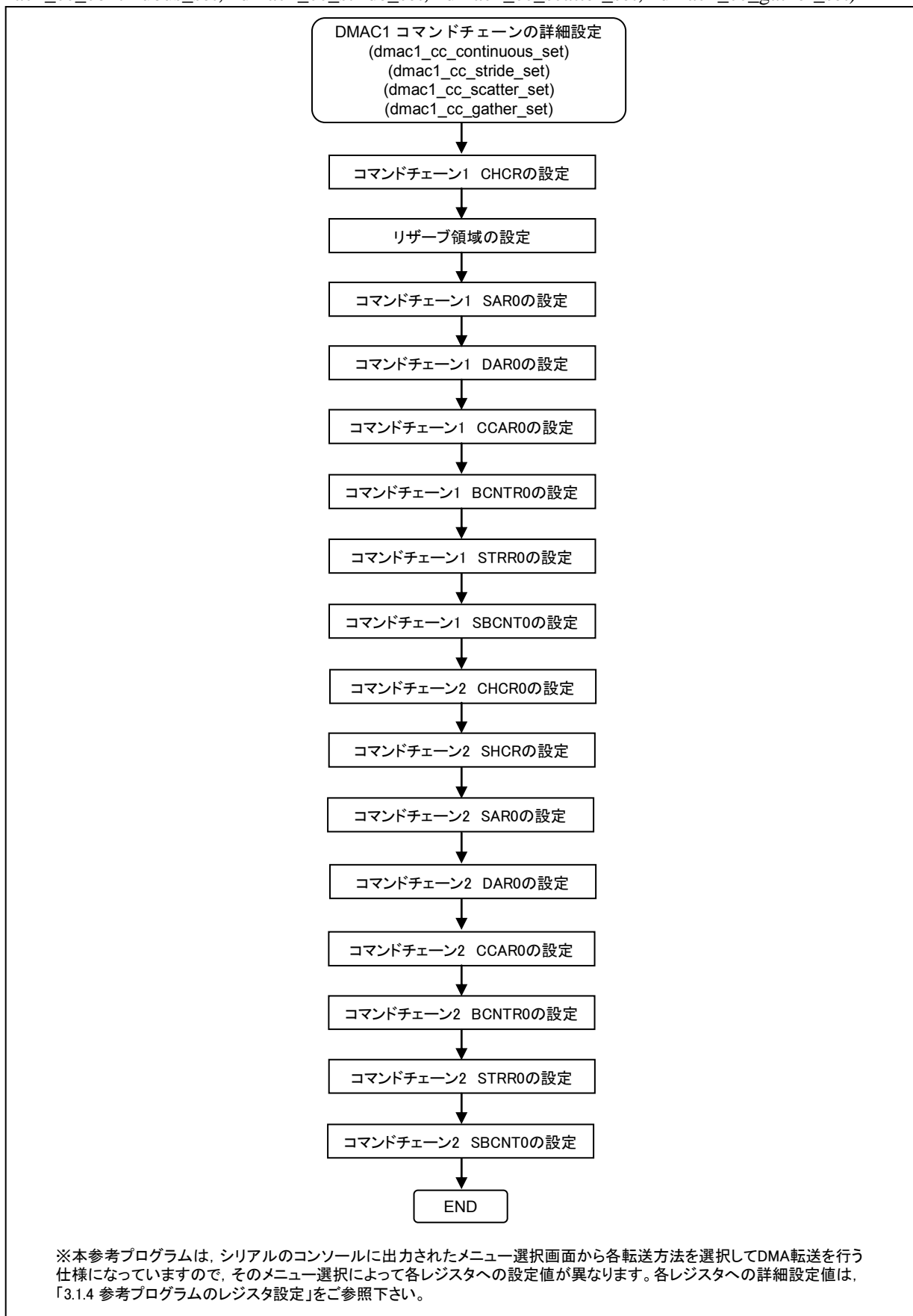


図 5.3.13 コマンドチェーン詳細設定フロー

5.3.14 DMAC1 起動(dmac1_start)

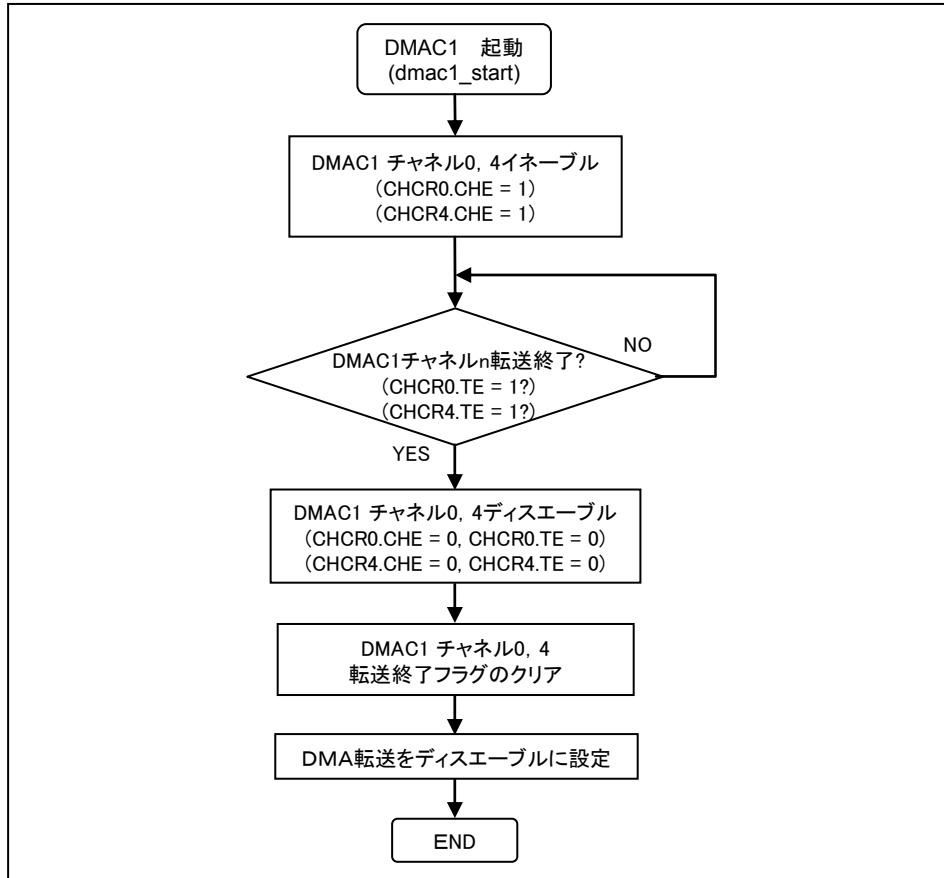


図 5.3.14 DMAC1 起動フロー

5.3.15 DMA転送結果表示

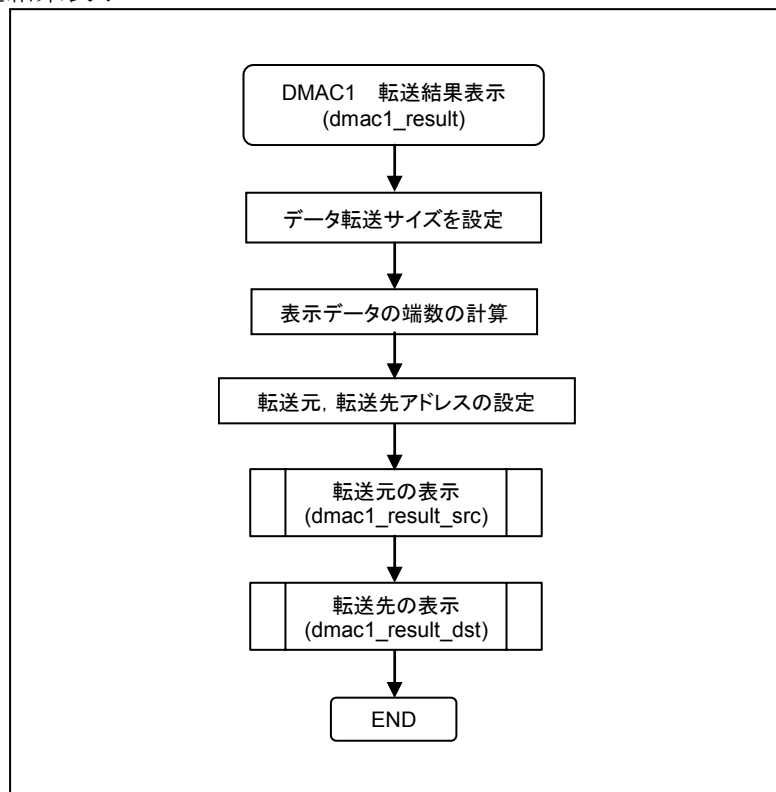


図 5.3.15 DMA 転送結果表示フロー

5.3.16 DMAC1 転送元表示(dmac1_result_src)

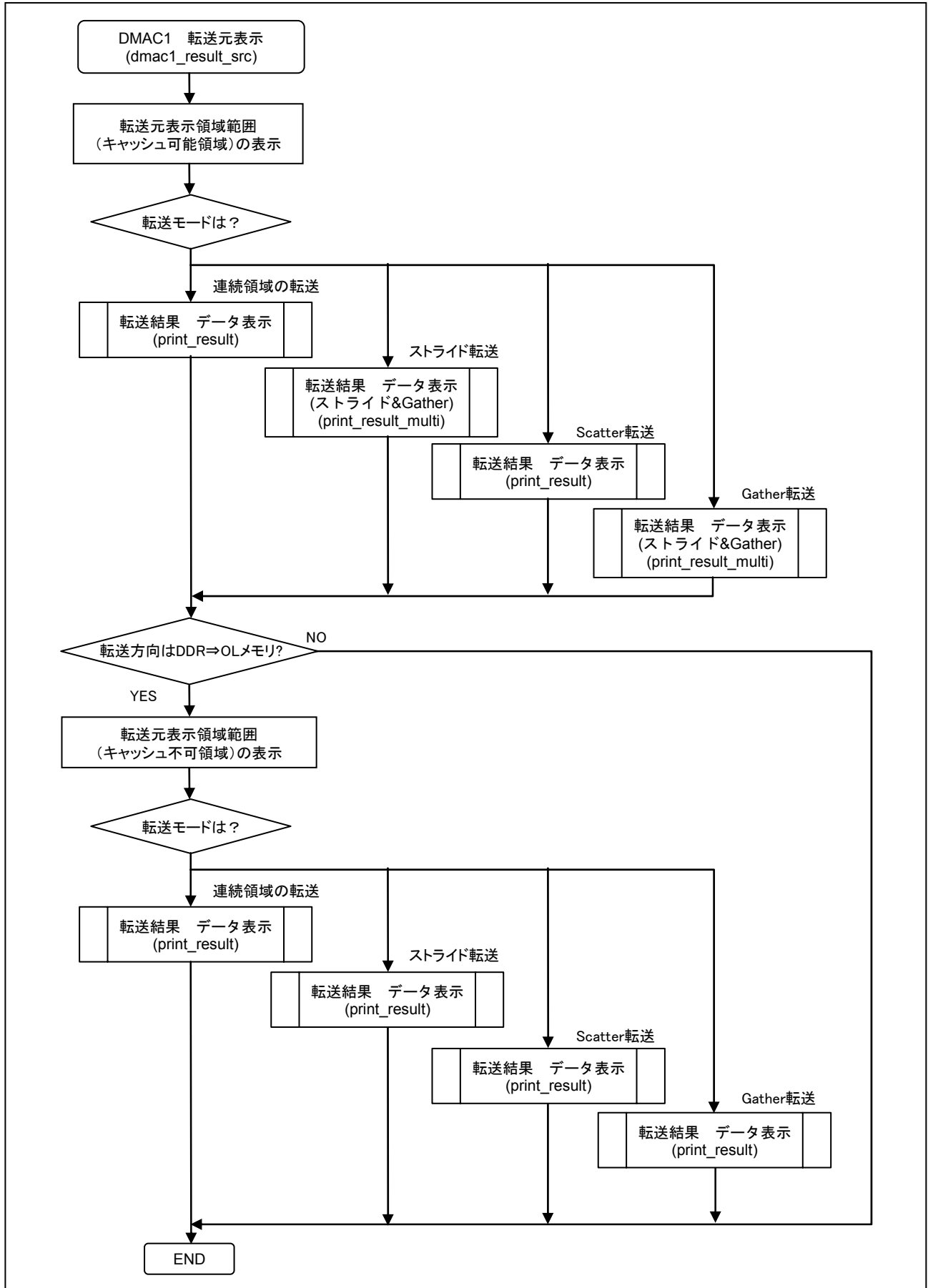


図 5.3.16 DMAC1 転送元表示フロー

5.3.17 DMAC1 転送先表示(dmac1_result_dst)

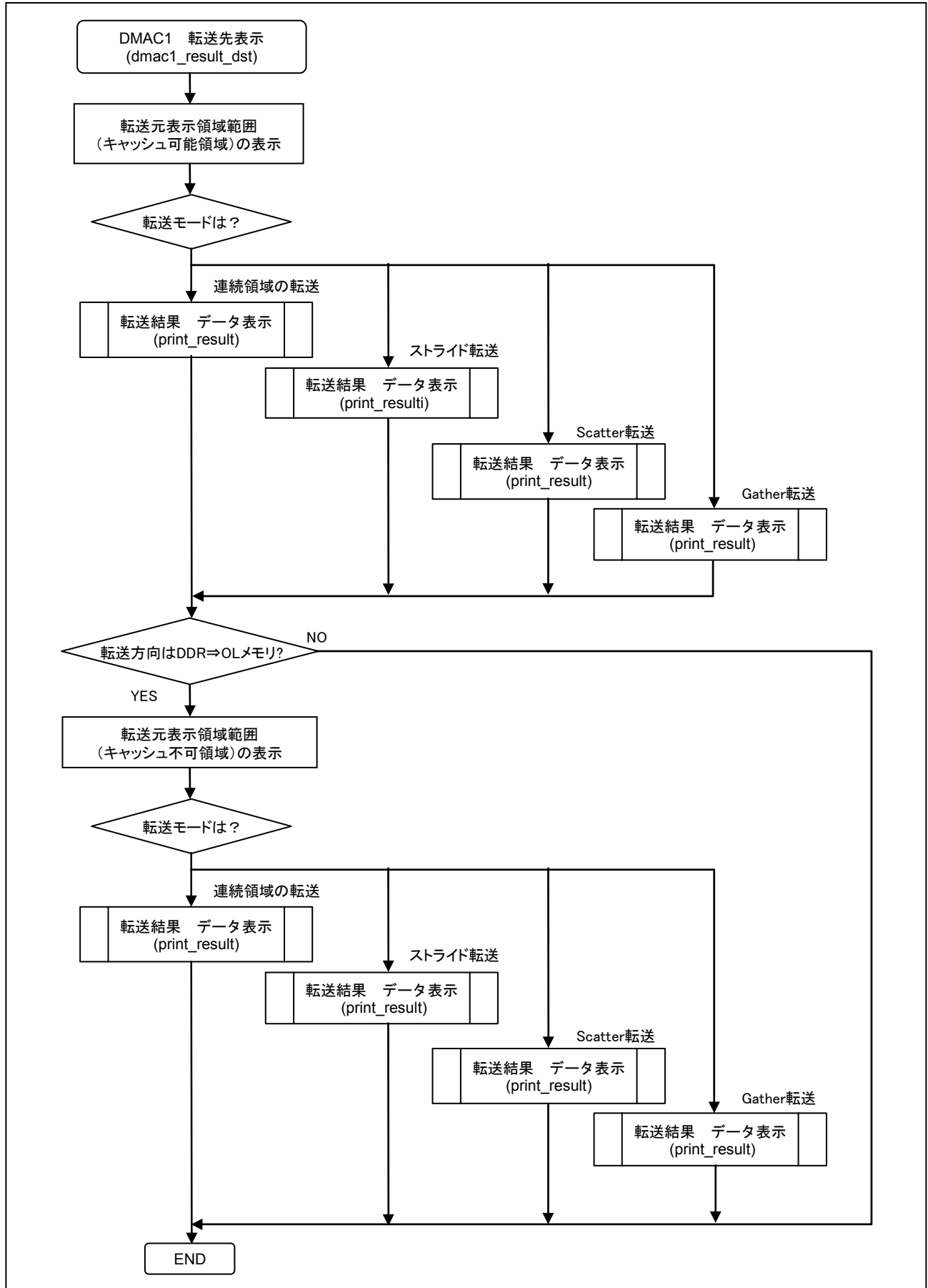


図 5.3.17 DMAC1 転送先表示フロー

5.4 HPB-DMAC 処理手順

以下に HPB-DMAC の処理フローを示します。

5.4.1 HPB-DMAC 転送方向設定(hpbdmac_select_direction)

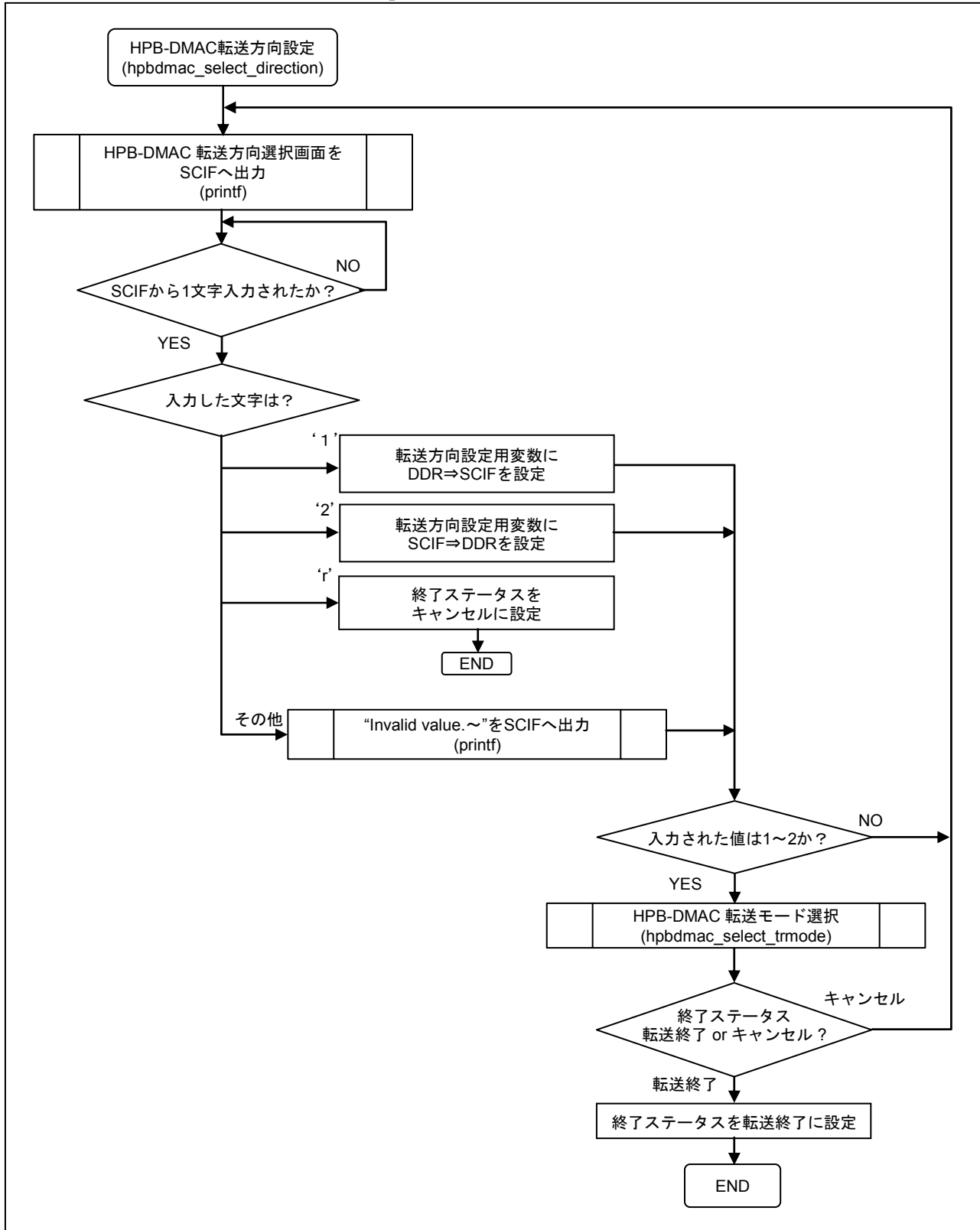


図 5.4.1 HPB-DMAC 転送方向設定フロー

5.4.2 HPB-DMAC 転送モード設定(hpbddmac_select_tmode)

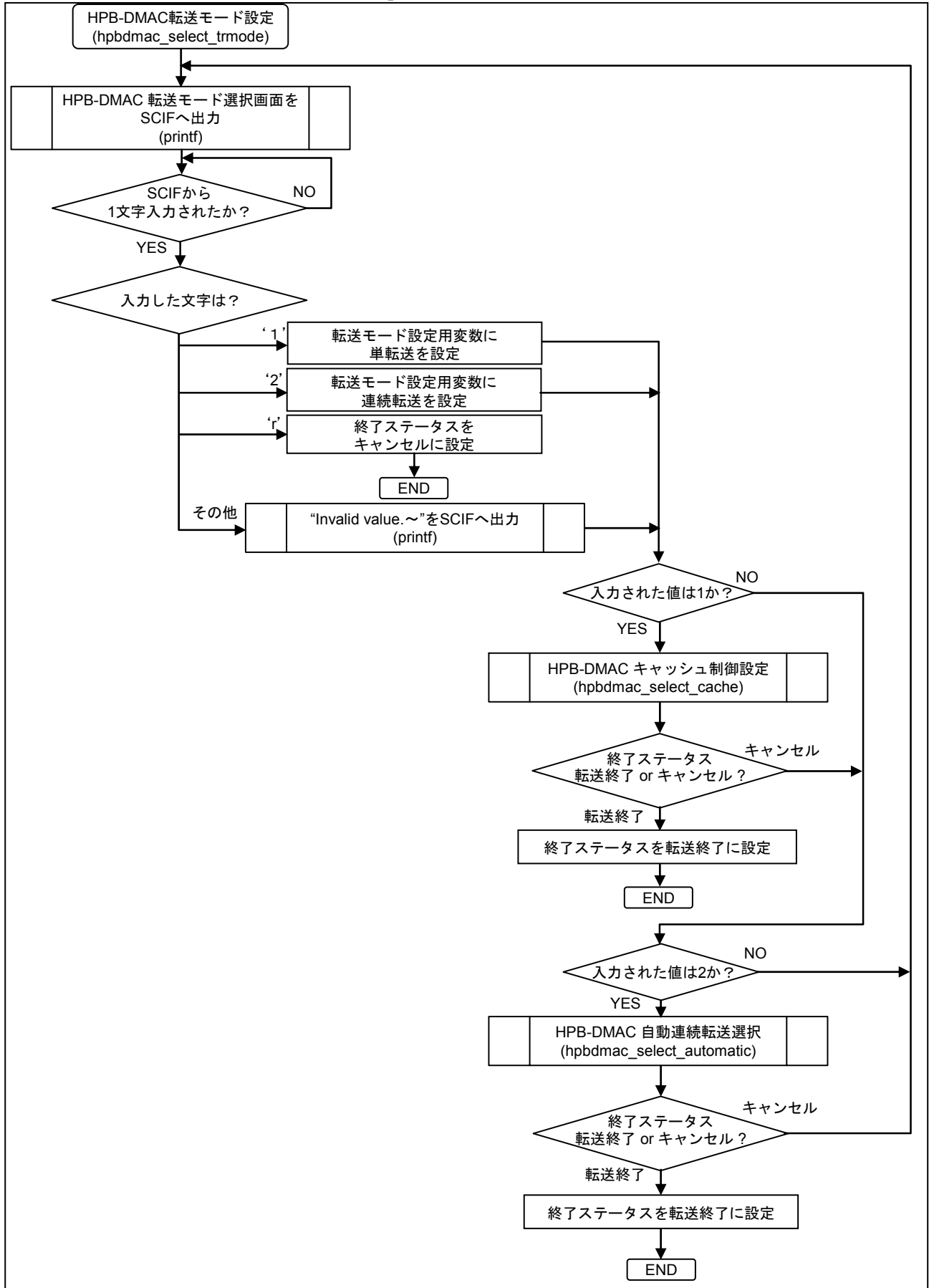


図 5.4.2 HPB-DMAC 転送モード設定フロー

5.4.3 HPB-DMAC 自動連続転送設定(hpbdmac_select_automatic)

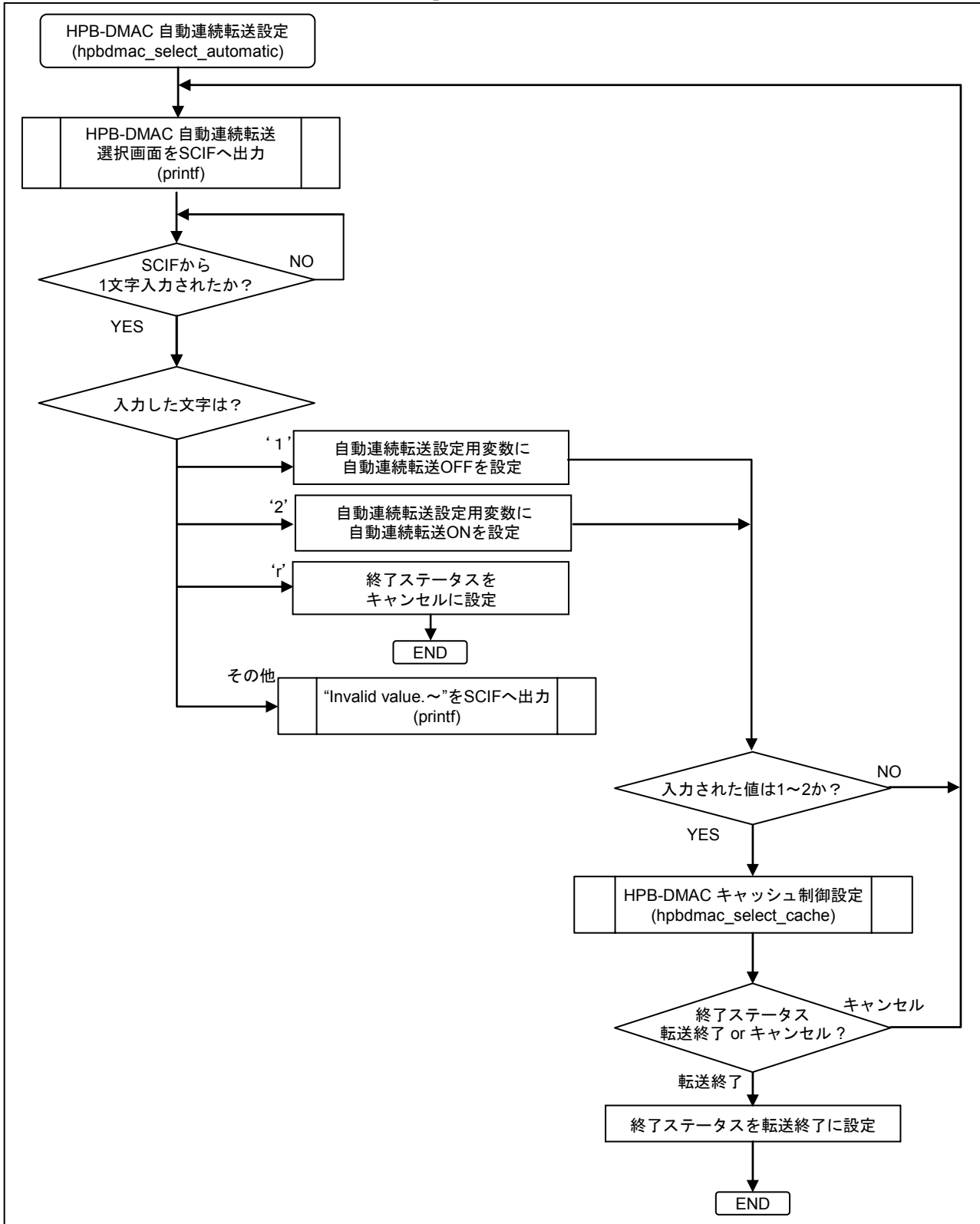


図 5.4.3 HPB-DMAC 自動連続転送設定フロー

5.4.4 HPB-DMAC キャッシュ制御(hpbdmac_select_cache)

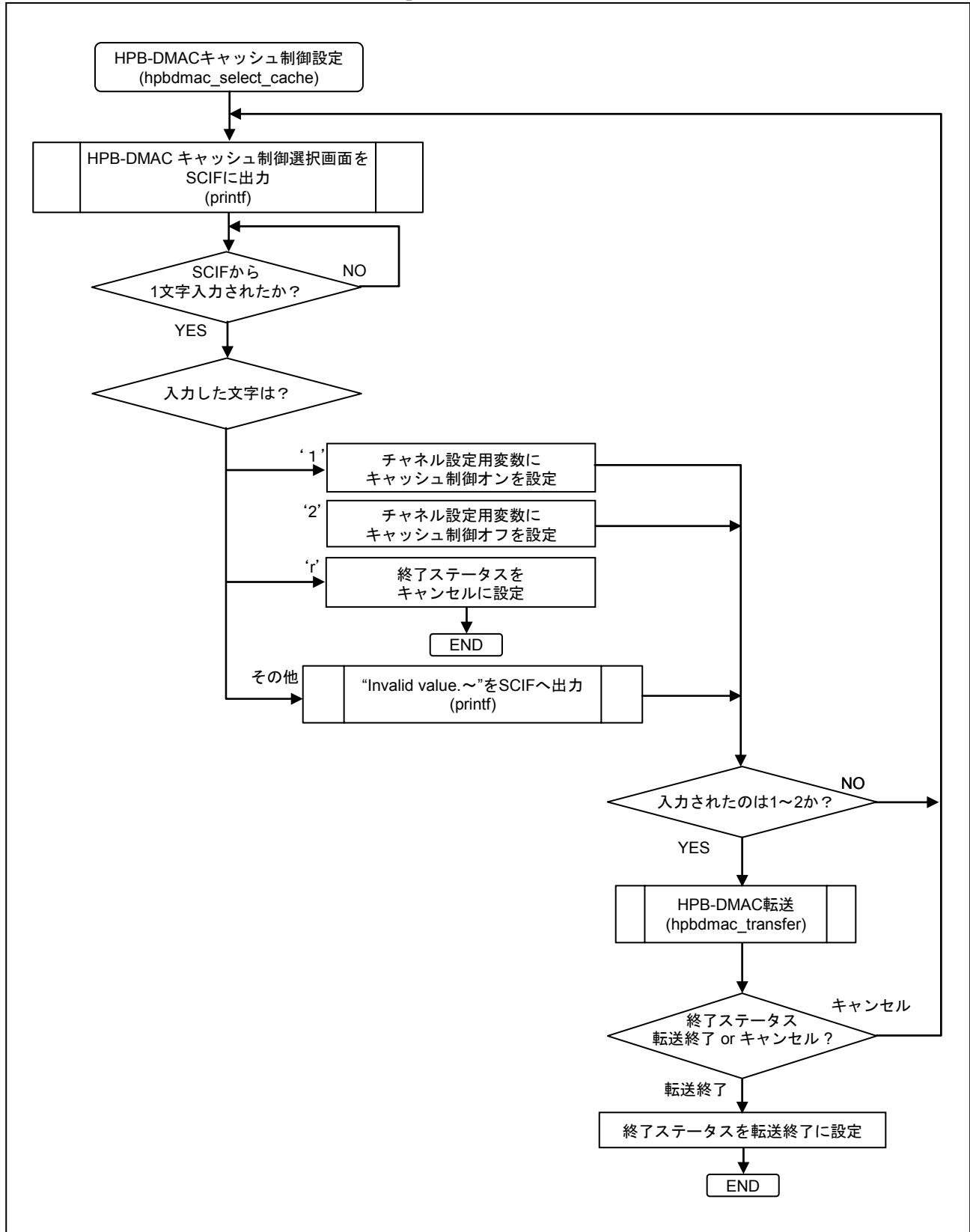


図 5.4.4 HPB-DMAC キャッシュ制御フロー

5.4.5 HPB-DMAC転送(hpbdmac_transfer)

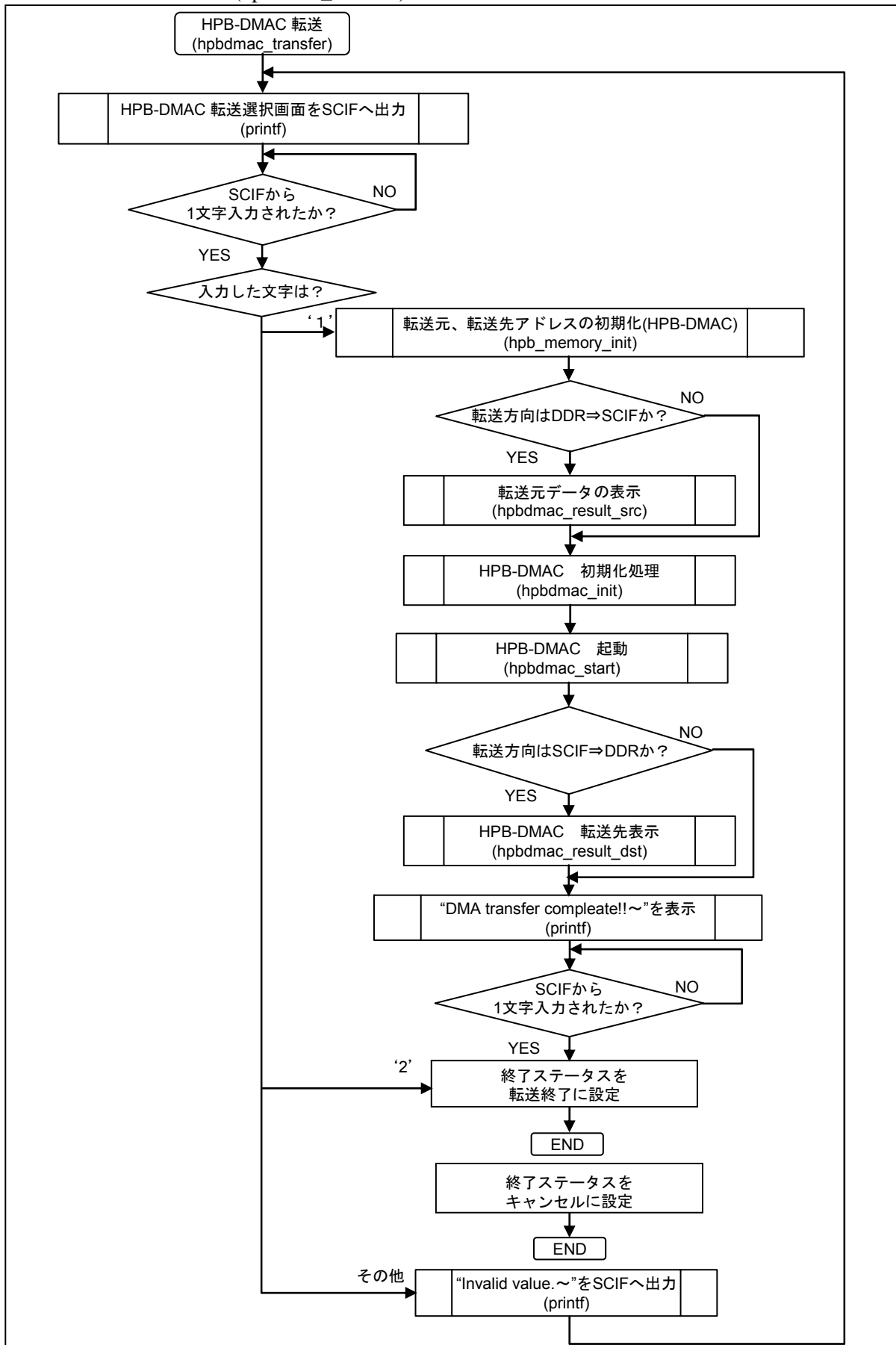


図 5.4.5 HPB-DMAC 転送フロー

5.4.6 転送元、転送先アドレスの初期化(HPB-DMAC)(hpb_memory_init)

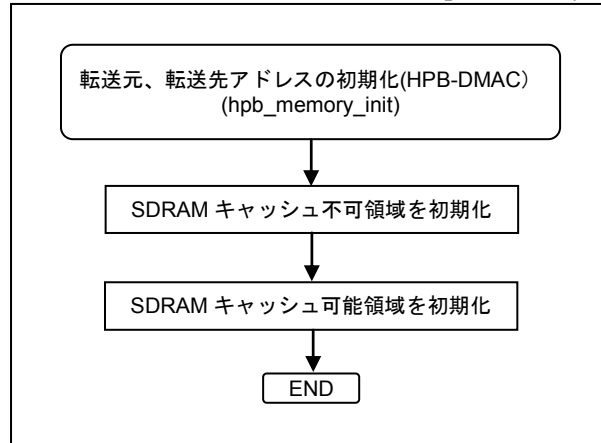


図 5.4.6 転送元、転送先アドレスの初期化(HPB-DMAC)フロー

5.4.7 HPB-DMAC 転送元データの表示(hpbddmac_result_src)

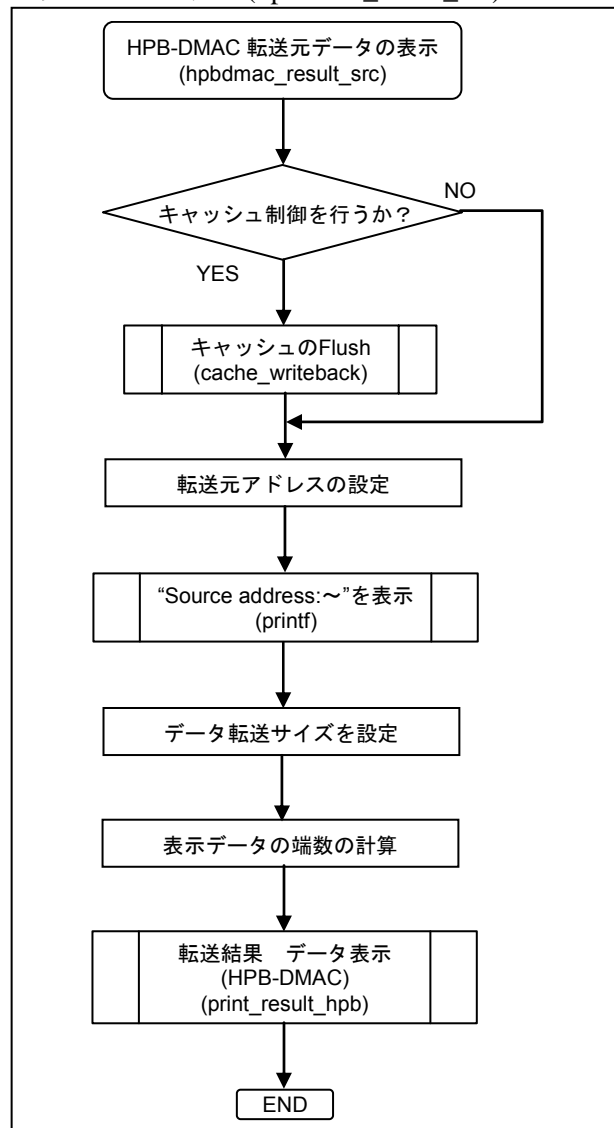


図 5.4.7 HPB-DMAC 転送元データの表示フロー

5.4.8 HPB-DMAC 転送先データの表示(hpbdmac_result_dst)

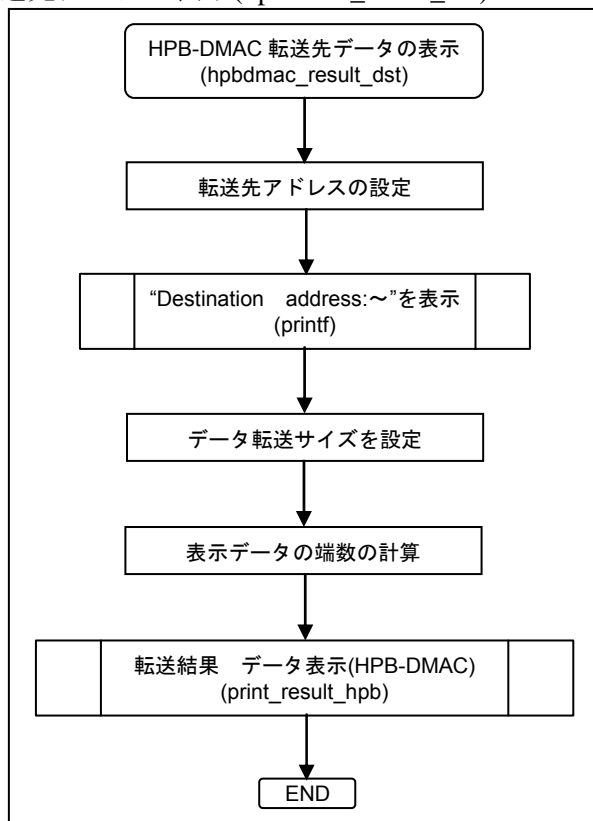


図 5.4.8 HPB-DMAC 転送先データの表示フロー

5.4.9 HPB-DMAC初期化(hpbdmac_init)

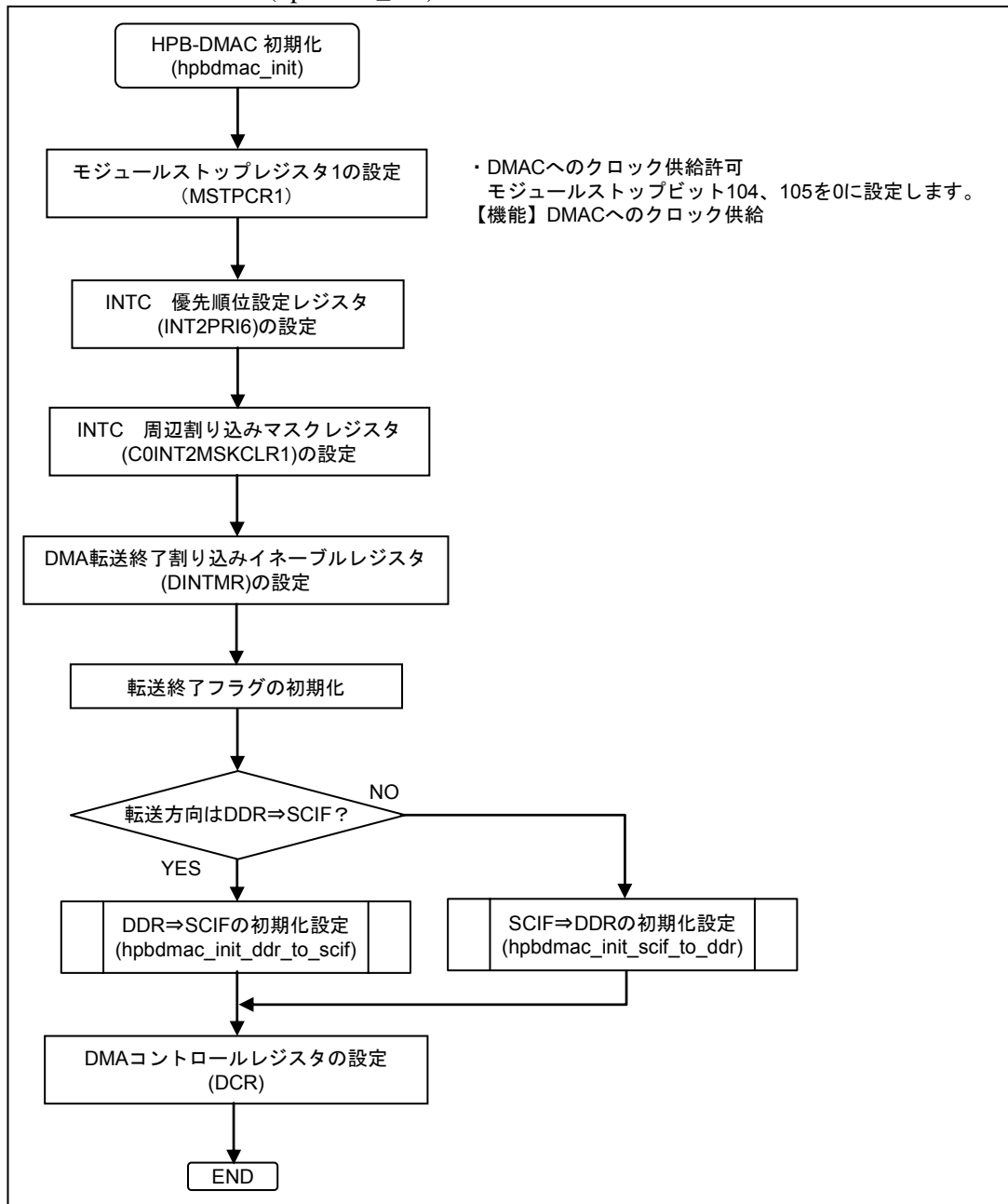


図 5.4.9 HPB-DMAC 初期化フロー

5.4.10 HPB-DMAC DDR⇔SCIF初期化(hpbdmac_init_ddr_to_scif, hpbdmac_init_scif_to_ddr)

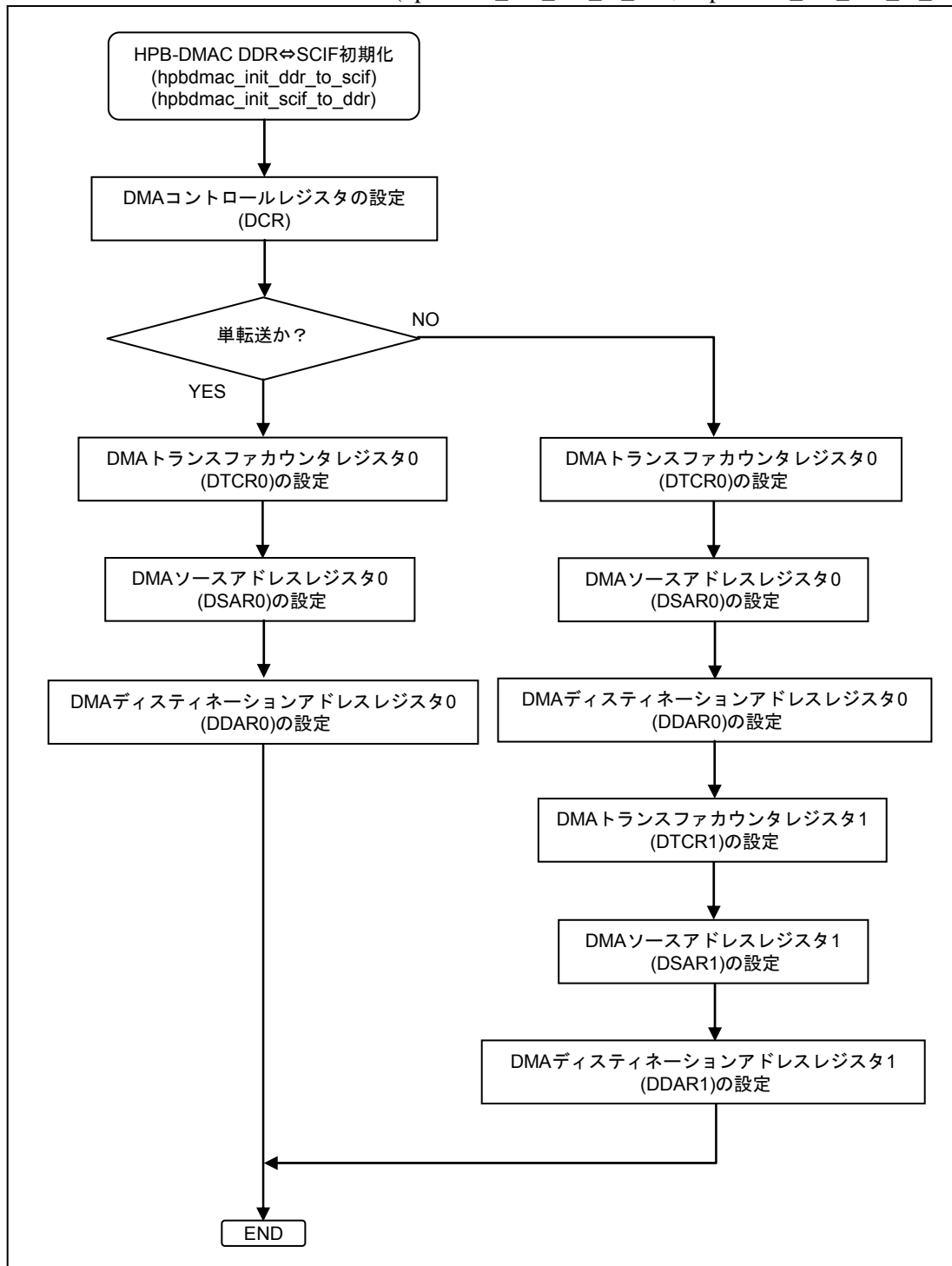


図 5.4.10 HPB-DMAC DDR⇔SCIF 初期化フロー

5.4.11 HPB-DMAC起動(hpbdmac_start)

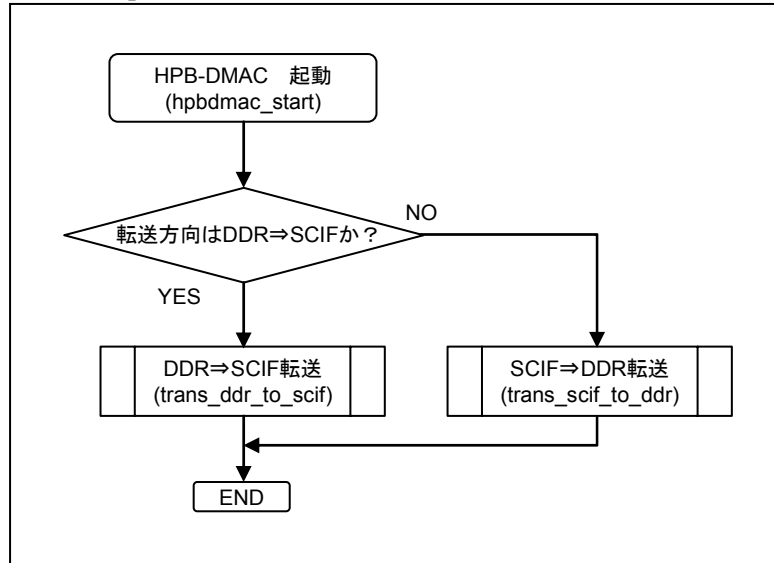


図 5.4.11 HPB-DMAC 起動フロー

5.4.12 DDR→SCIF転送(trans_dds_to_scif)

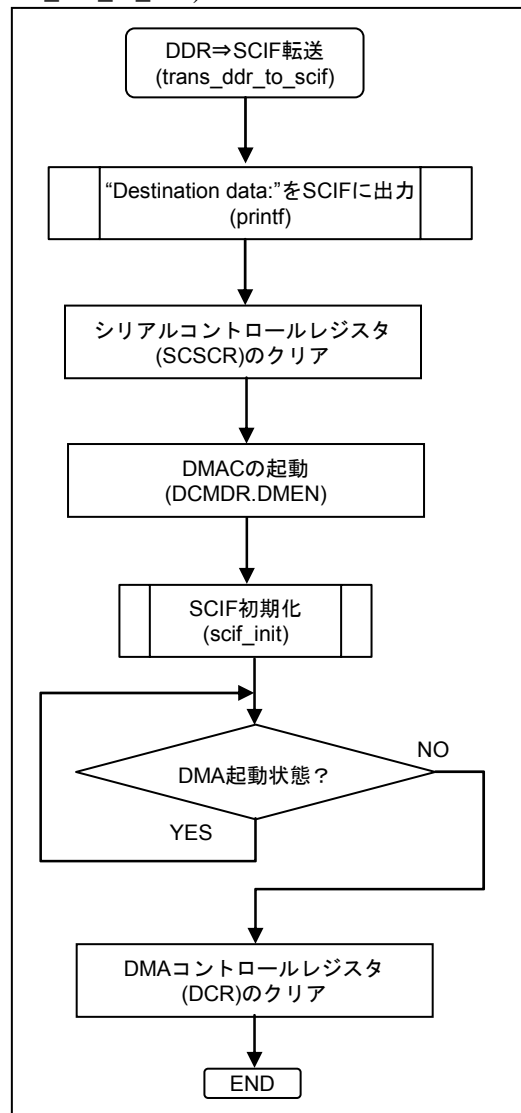


図 5.4.12 DDR→SCIF 転送フロー

5.4.13 SCIF→DDR転送(trans_scif_to_ddr)

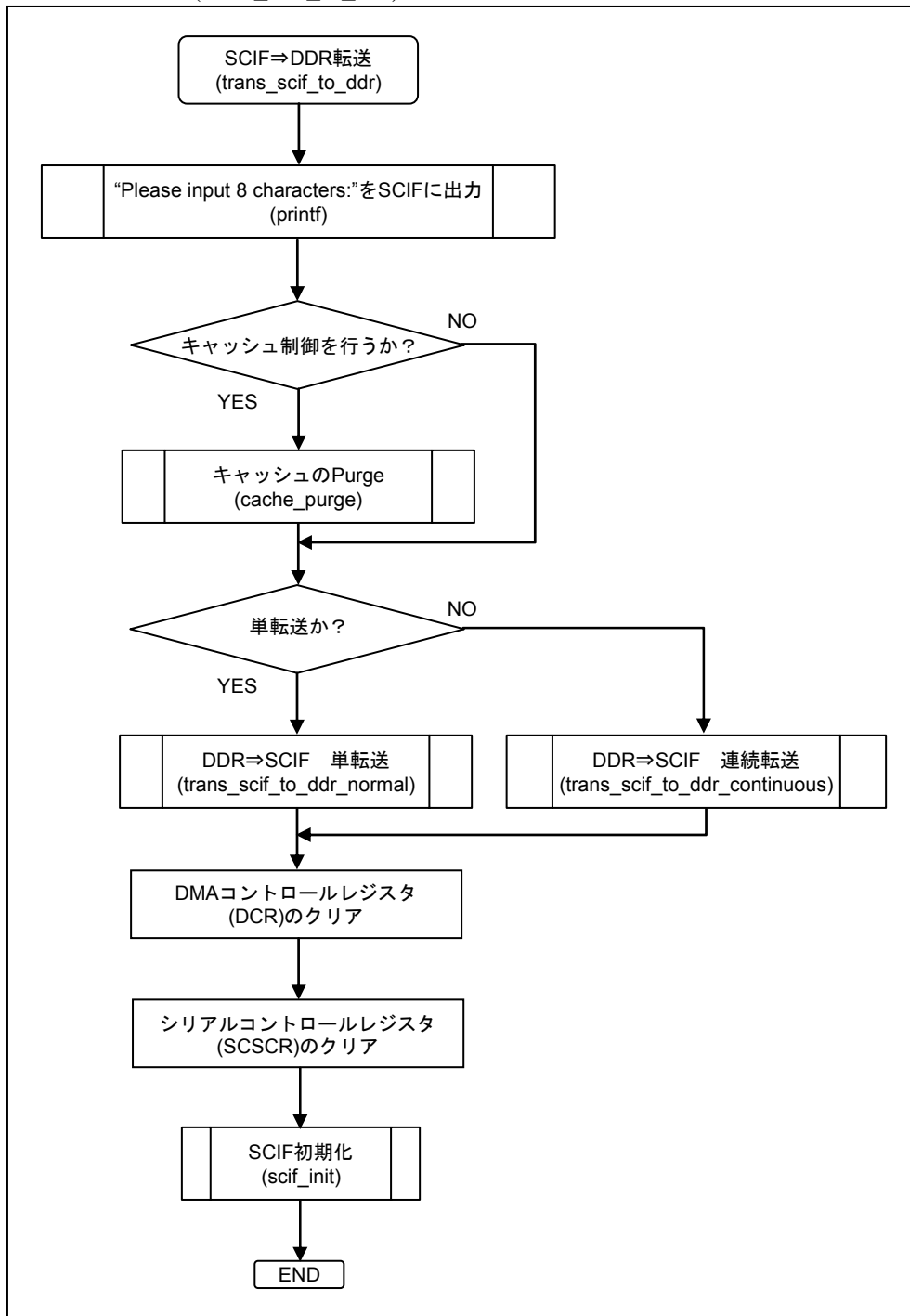


図 5.4.13 SCIF→DDR 転送フロー

5.4.14 SCIF→DDR単転送(trans_scif_to_ddr_normal)

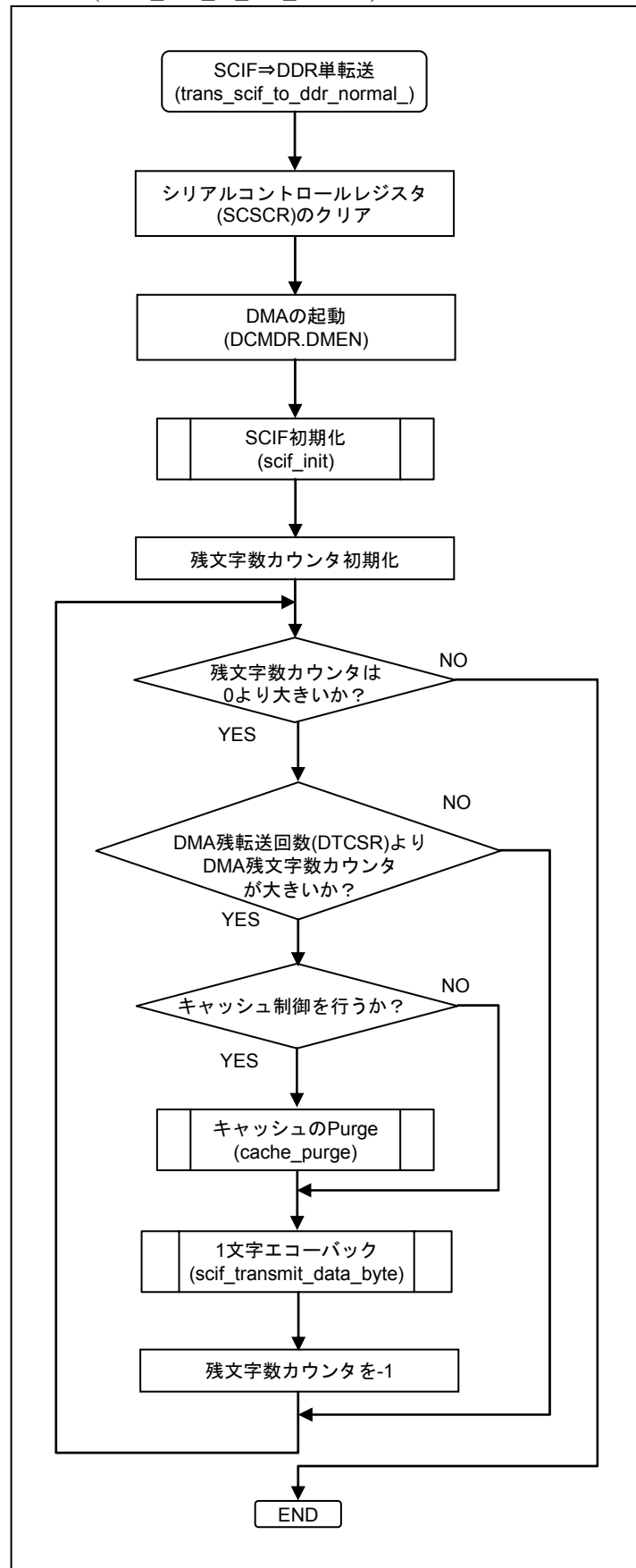


図 5.4.14 SCIF→DDR 単転送フロー

5.4.15 SCIF→DDR連続転送(trans_scif_to_ddr_continuous)

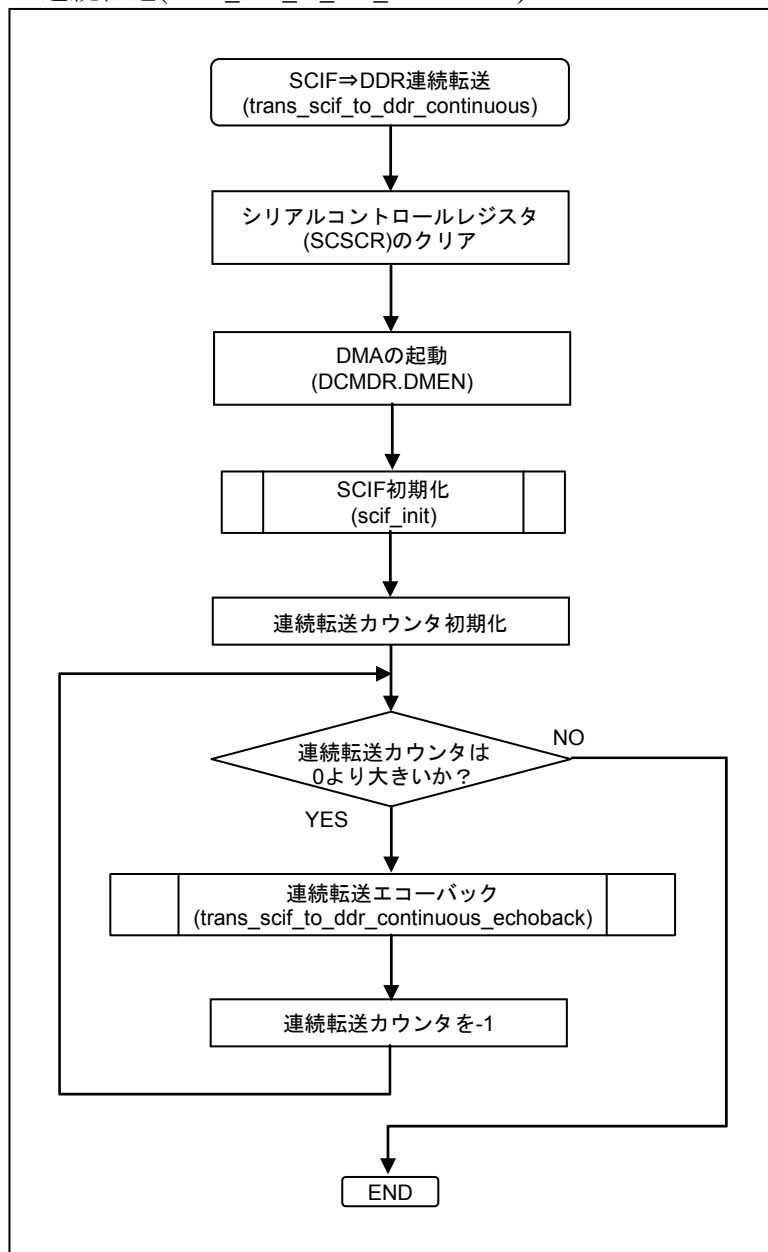


図 5.4.15 SCIF→DDR 連続転送フロー

5.4.16 連続転送エコーバック (trans_scif_to_ddr_continuous_echoback)

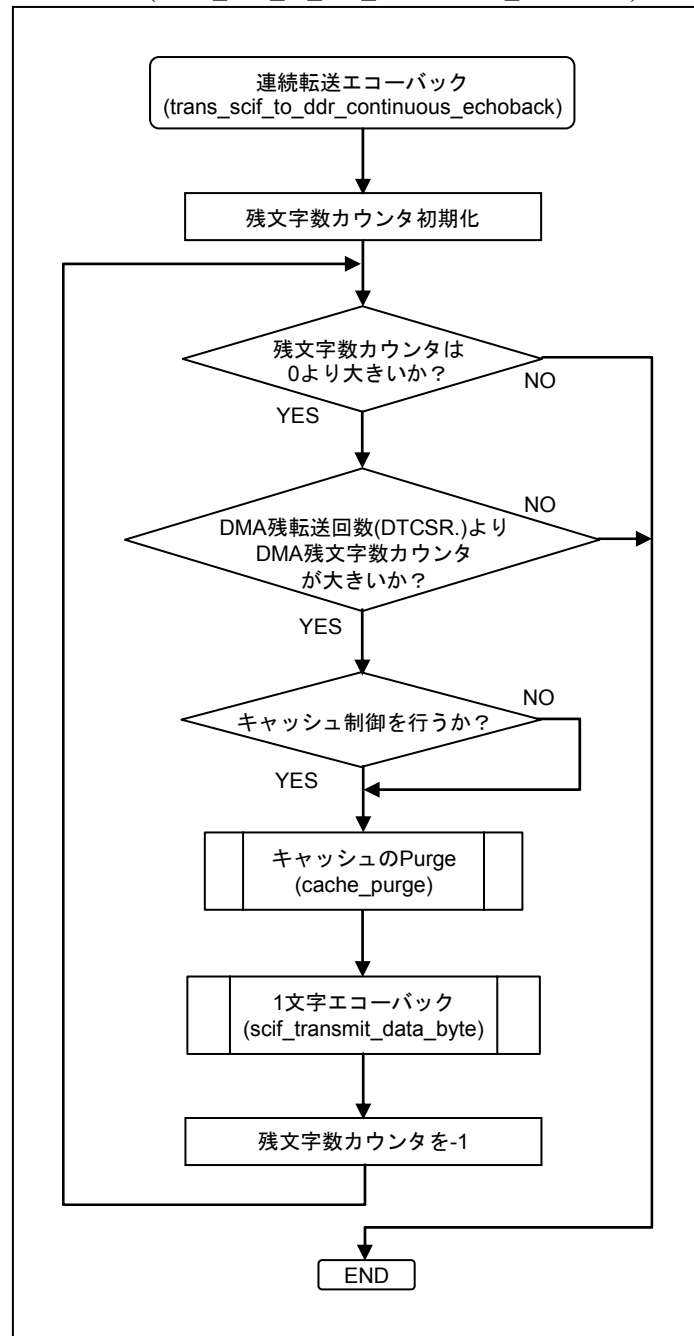


図 5.4.16 連続転送エコーバックフロー

5.4.17 HPB-DMAC割り込みハンドラ (hpbddmac_interrupt)

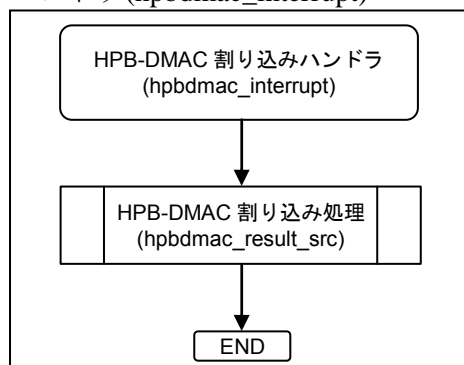


図 5.4.17 HPB-DMAC 割り込みハンドラフロー

5.4.18 HPB-DMAC割り込み処理(hpbdmac_result_src)

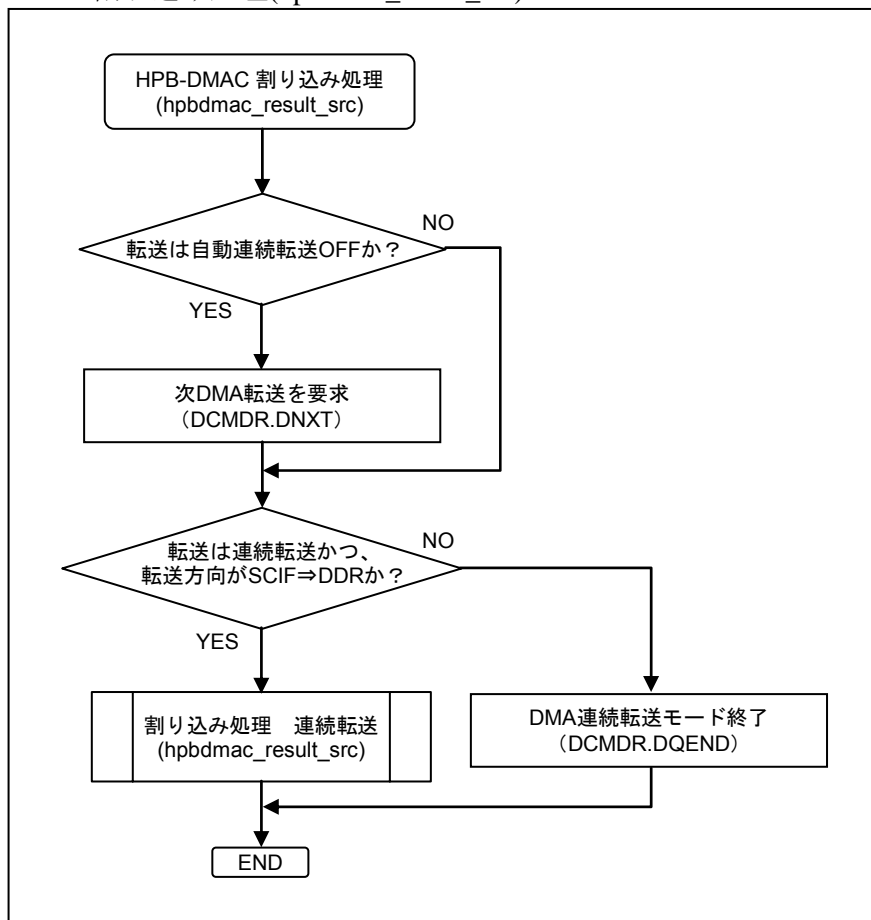


図 5.4.18 HPB-DMAC 割り込み処理フロー

5.4.19 割り込み処理連続転送(hpbddmac_result_src)

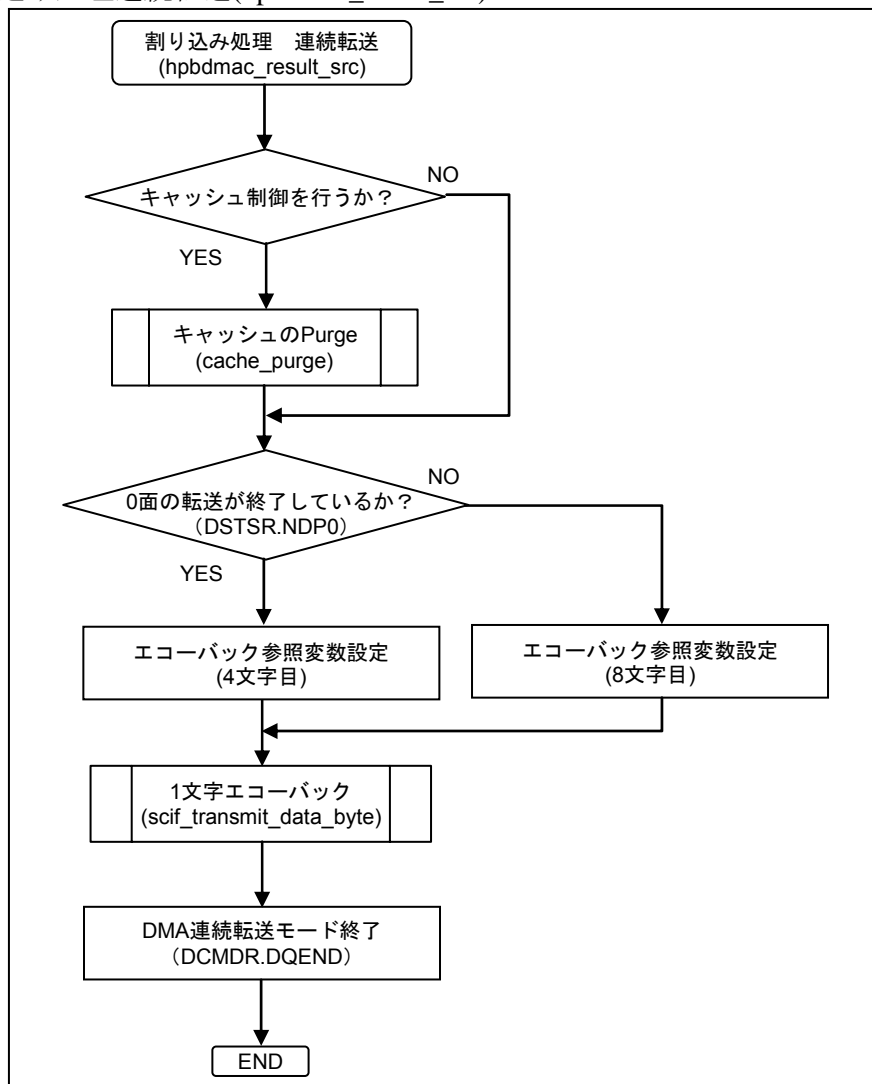


図 5.4.19 割り込み処理連続転送フロー

6. 参考プログラム例

以下に参考プログラム例を示します。

6.1 サンプルプログラムリスト”sh7786_DMAC_sample.c”

```
001 /******  
002 ;* DISCLAIMER  
003 ;  
004 ;* This software is supplied by Renesas Electronics Corporation. and is only  
005 ;* intended for use with Renesas products. No other uses are authorized.  
006 ;  
007 ;* This software is owned by Renesas Electronics Corporation. and is protected under  
008 ;* all applicable laws, including copyright laws.  
009 ;  
010 ;* THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES  
011 ;* REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,  
012 ;* INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A  
013 ;* PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY  
014 ;* DISCLAIMED.  
015 ;  
016 ;* TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS  
017 ;* ELECTRONICS CORPORATION. NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE  
018 ;* FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES  
019 ;* FOR ANY REASON RELATED TO THE THIS SOFTWARE, EVEN IF RENESAS OR ITS  
020 ;* AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.  
021 ;  
022 ;* Renesas reserves the right, without notice, to make changes to this  
023 ;* software and to discontinue the availability of this software.  
024 ;* By using this software, you agree to the additional terms and  
025 ;* conditions found by accessing the following link:  
026 ;* http://www.renesas.com/disclaimer  
027 ;* *****/  
028 /* Copyright (C) 2011. Renesas Electronics Corporation., All Rights Reserved.*/  
029 /*"FILE COMMENT"***** Technical reference data *****  
030 ;* System Name : SH7786 DMAC Sample Program  
031 ;* File Name : sh7786_DMAC_sample.c  
032 ;* Abstract : Main Program  
033 ;* Version : Ver 1.00  
034 ;* Device : SH7786  
035 ;* Tool-Chain : High-performance Embedded Workshop (Version 4.09.00.007)  
036 ;* : C/C++ Compiler Package for SuperH Family (V.9.3.2.0)  
037 ;* OS : None  
038 ;* H/W Platform : SH-4A Board P/N:AP-SH4AD-0A (Manufacturer:ALPHA PROJECT)  
039 ;* Description : Main routine and common functions  
040 ;* Operation :
```



```
041 ;* Limitation      :
042 ;*                  :
043 ;*****
044 ;* History          : 26.Aug.2011 Ver. 1.00 First Release
045 ;*""FILE COMMENT END""*****/
046
047 #include "config.h"
048 #include "dmac.h"
049
050 /* ==== Function declaration ==== */
051 void pfc_init(void);
052 void memory_init(char dir);
053 void print_result(int, struct result, unsigned char *);
054 void print_result_hpb(char, struct result, unsigned char *);
055 void print_result_multi(char, struct result, unsigned char *);
056
057 /*""FUNC COMMENT""*****/
058 * ID                :
059 * Outline            : DMAC sample program main
060 * Declaration        : void main(void)
061 * Description        : select the DMAC
062 * Argument           : none
063 * Return Value       : none
064 * Calling Functions :
065 /*""FUNC COMMENT END""*****/
066 void main(void)
067 {
068     char KeyBuff;
069
070     /* pin function init */
071     pfc_init();
072     /* SCIF init */
073     scif_init();
074
075     while (1) {
076         /* DMAC output selection screen */
077         printf("[DMAC operating sample plogram]¥n¥r");
078         printf("- DMAC select¥n¥r");
079         printf(" 1. DMAC0¥n¥r");
080         printf(" 2. DMAC1¥n¥r");
081         printf(" 3. HPB-DMAC¥n¥r");
082         printf(" Select No:");
083
```

```
084     /* clear key buffer */
085     KeyBuff = 0;
086
087     /* waiting for input from SCIF */
088     while( scif_recive_data_byte( &KeyBuff ) != 0)
089     ;
090
091     printf("%n¥r");
092
093     /* judgment of input characters */
094     switch (KeyBuff) {
095         case '1' :
096             /* DMAC0 channel selection */
097             dmac0_select_channel();
098             break;
099         case '2' :
100             /* DMAC1 channel selection */
101             dmac1_select_channel();
102             break;
103         case '3' :
104             /* HPB-DMAC direction selection */
105             hpbdmac_select_direction();
106             break;
107         default :
108             /* selecting an invalid value */
109             printf("Invalid value. Please selected 1 to 3.¥n¥r");
110             break;
111     }
112 }
113 }
114 /*""FUNC COMMENT""*****
115 * ID           :
116 * Outline      : pin function init
117 * Declaration  : void pfc_init(void)
118 * Description  : set PH0 and PH1 to SCIF mode
119 * Argument     : none
120 * Return Value : none
121 * Calling Functions :
122 ""FUNC COMMENT END""*****/
123 void pfc_init(void)
124 {
125     /* set PH0 and PH1 to SCIF mode */
126     GPIO.PHCR.WORD = 0xFFFF0;
```

```

127 }
128
129 /****FUNC COMMENT****
130 * ID          :
131 * Outline     : memory Initialization
132 * Include     :
133 * Declaration : void memory_init(char dir)
134 * Description : DDR3SDRAM and OL memory initialization
135 * Argument    : char dir:Transfer direction
136 * Return Value : none
137 * Calling Functions :
138 /****FUNC COMMENT END****
139 void memory_init(char dir)
140 {
141     int i;
142     unsigned char *src,*dst,*p1,*p2;
143
144     p1 = D_DMAM_SDRAM_VLADR;          /* DDR3SDRAM P1 Area Address
set */
145     p2 = (unsigned char *) (p1 + 0x2000000); /* DDR3SDRAM P2 Area Address set */
146
147     for(i = 0; i < 384; i++)
148     {
149         *p1++ = 0x55;                /* Initialization of the P1
area */
150         *p2++ = 0x55;                /* Initialization of the P2
area */
151     }
152
153     if (dir == OL_TO_DDR) {
154         src = D_DMAM_OL_VLADR;        /* OL memory Address set
*/
155         dst = D_DMAM_SDRAM_VLADR;    /* DDR3SDRAM Address set */
156     } else {
157         src = D_DMAM_SDRAM_VLADR;    /* DDR3SDRAM Address set */
158         dst = D_DMAM_OL_VLADR;       /* OL memory Address set
*/
159     }
160
161     for(i = 0; i < 256; i++)
162     {
163         *src++ = i;                  /* Initialization of
the source address(0x00 to 0x80) */
164         *dst++ = 0x55;                /* Initialization of the
destination address */
165     }

```

```

166
167 for(i = 0; i < 128; i++)
168 {
169     *src++ = i;                                     /* Initialization of
the source address(0x00 to 0xFF) */
170     *dst++ = 0x55;                                 /* Initialization of the
destination address */
171 }
172
173 p1 = COMMAND_CHAIN_VLADDR_1;                       /* set the address of the command
chain 1 */
174 for (i = 0; i < 32 ; i++)
175     *p1++ = 0x55;                                 /* Initialization of the
command chain 1 */
176
177 p1 = COMMAND_CHAIN_VLADDR_2;                       /* set the address of the command
chain 2 */
178 for (i = 0; i < 32 ; i++)
179     *p1++ = 0x55;                                 /* Initialization of the
commandc hain 2 */
180 }
181
182 /*"FUNC COMMENT"*****
183 * ID          :
184 * Outline     : show the transfer results (Hexadecimal)
185 * Declaration : void print_result(int size, struct result result_data, unsigned char *adr)
186 * Description : transfer results of DMAC into the SCIF
187 * Argument   : int tr_size                : transfer size
188 *             : struct result result_data : structure for transfer results
189 *             : unsigned char * adr       : address for the showing
190 * Return Value : none
191 * Calling Functions :
192 /*"FUNC COMMENT END"*****/
193 void print_result(int tr_size, struct result result_data, unsigned char *adr)
194 {
195     int i,j;
196
197     /* loop line */
198     for(i = 0; i < result_data.trans_size / NEWLINE; i++) {
199         printf("%n¥r");
200         printf(" ");
201         /* loop column */
202         for (j = 0; j < NEWLINE;j++) {
203             /* Space is output at intervals of tr_size */
204             if ((j % tr_size) == 0)
205                 printf(" ");

```

```

206          /* Transfer Result(Hexadecimal) */
207          printf("%02X", *(adr + (i * NEWLINE + j)));
208      }
209  }
210
211  /* Is there a fraction? */
212  if (result_data.fraction != 0) {
213      printf("¥n¥r");
214      printf(" ");
215      for (j = 0; j < result_data.fraction;j++) {
216          /* Space is output at intervals of tr_size */
217          if ((j % tr_size) == 0)
218              printf(" ");
219          /* Transfer Result(Hexadecimal) */
220          printf("%02X", *(adr + (i * NEWLINE + j)));
221      }
222  }
223 }
224
225 /*"FUNC COMMENT"*****
226 * ID          :
227 * Outline     : show the transfer results (ASCII)
228 * Declaration : void print_result_hpb(char tr_size, struct result result_data, char *adr)
229 * Description : transfer results of DMAC into the SCIF
230 * Argument    : int tr_size                : transfer size
231 *              : struct result result_data : structure for transfer results
232 *              : unsigned char * adr       : address for the showing
233 * Return Value : none
234 * Calling Functions :
235 /*"FUNC COMMENT END"*****/
236 void print_result_hpb(char tr_size, struct result result_data, unsigned char *adr)
237 {
238     int i,j;
239
240     /* loop line */
241     for(i = 0; i < result_data.trans_size / NEWLINE; i++) {
242         printf("¥n¥r");
243         printf(" ");
244         /* loop column */
245         for (j = 0; j < NEWLINE;j++) {
246             /* Space is output at intervals of tr_size */
247             if ((j % tr_size) == 0)
248                 printf(" ");

```

```

249         /* Transfer Result(ASCII) */
250         printf("%c", *(adr + (i * NEWLINE + j)));
251     }
252 }
253
254 /* Is there a fraction? */
255 if (result_data.fraction != 0) {
256     printf("¥n¥r");
257     printf(" ");
258     for (j = 0; j < result_data.fraction;j++) {
259         /* Space is output at intervals of tr_size */
260         if ((j % tr_size) == 0)
261             printf(" ");
262         /* Transfer Result(ASCII) */
263         printf("%c", *(adr + (i * NEWLINE + j)));
264     }
265 }
266 }
267
268 /*"FUNC COMMENT"*****
269 * ID           :
270 * Outline      : show the transfer results (ASCII 2 characters)
271 * Declaration  : void print_result_multi(char tr_size, struct result result_data,char *str)
272 * Description  : transfer results of DMAC into the SCIF
273 * Argument     : int tr_size                : transfer size
274 *               : struct result result_data : structure for transfer results
275 *               : unsigned char * adr       : address for the showing
276 * Return Value : none
277 * Calling Functions :
278 /*"FUNC COMMENT END"*****/
279 void print_result_multi(char tr_size, struct result result_data, unsigned char *str)
280 {
281     int i,j;
282
283     /* loop line */
284     for(i = 0; i < (result_data.trans_size / NEWLINE)* 2; i += 2) {
285         printf("¥n¥r");
286         printf(" ");
287         /* loop column */
288         for (j = 0; j < NEWLINE * 2;j += 2){
289             /* Space is output at intervals of tr_size */
290             if ((j % (tr_size * 2)) == 0)
291                 printf(" ");

```

```
292          /* Transfer Result(ASCII 2 characters) */
293          printf("%c%c", str[i * NEWLINE + j],str[i * NEWLINE + j + 1]);
294      }
295  }
296
297  /* Is there a fraction? */
298  if (result_data.fraction != 0) {
299      printf("¥n¥r");
300      printf(" ");
301      for (j = 0; j < result_data.fraction * 2;j += 2){
302          /* Space is output at intervals of tr_size */
303          if ((j % (tr_size * 2)) == 0)
304              printf(" ");
305          /* Transfer Result(ASCII 2 characters) */
306          printf("%c%c", str[i * NEWLINE + j],str[i * NEWLINE + j + 1]);
307      }
308  }
309 }
```

6.2 サンプルプログラムリスト(scif.c)

```
001 /******
002 ;* DISCLAIMER
003 ;
004 ;* This software is supplied by Renesas Electronics Corporation. and is only
005 ;* intended for use with Renesas products. No other uses are authorized.
006 ;
007 ;* This software is owned by Renesas Electronics Corporation. and is protected under
008 ;* all applicable laws, including copyright laws.
009 ;
010 ;* THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
011 ;* REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
012 ;* INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
013 ;* PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY
014 ;* DISCLAIMED.
015 ;
016 ;* TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
017 ;* ELECTRONICS CORPORATION. NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
018 ;* FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
019 ;* FOR ANY REASON RELATED TO THE THIS SOFTWARE, EVEN IF RENESAS OR ITS
020 ;* AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
021 ;
022 ;* Renesas reserves the right, without notice, to make changes to this
023 ;* software and to discontinue the availability of this software.
024 ;* By using this software, you agree to the additional terms and
025 ;* conditions found by accessing the following link:
026 ;* http://www.renesas.com/disclaimer
027 ;*****/
028 /* Copyright (C) 2011. Renesas Electronics Corporation., All Rights Reserved.*/
029 /*"FILE COMMENT"***** Technical reference data *****
030 ;* System Name : SH7786 DMAC Sample Program
031 ;* File Name : scif.c
032 ;* Abstract : process of SCIF
033 ;* Version : Ver 1.00
034 ;* Device : SH7786
035 ;* Tool-Chain : High-performance Embedded Workshop (Version 4.09.00.007)
036 ;* : C/C++ Compiler Package for SuperH Family (V.9.3.2.0)
037 ;* OS : None
038 ;* H/W Platform : SH-4A Board P/N:AP-SH4AD-0A (Manufacturer:ALPHA PROJECT)
039 ;* Description : Main routine and common functions
040 ;* Operation :
041 ;* Limitation :
042 ;* :
```



```
043 ;*****
044 ;* History      : 26.Aug.2011 Ver. 1.00 First Release
045 ;*""FILE COMMENT END""*****/
046
047 #include  "scif.h"
048
049 /*""FUNC COMMENT""*****
050 * ID          :
051 * Outline     : Sample Program Main
052 *           :
053 * Include    :
054 * Declaration : int delay( int cnt )
055 * Description : Software weight
056 *           : A part for the count of "cnt" and a "for" are repeated.
057 *           :
058 *           :
059 *           :
060 *           :
061 * Limitation :
062 *           :
063 * Argument   : cnt
064 * Return Value : none
065 * Calling Functions :
066 *""FUNC COMMENT END""*****/
067 void delay( int cnt )
068 {
069     int i;
070     for(i=0;i<cnt;i++);
071 }
072
073 /*""FUNC COMMENT""*****
074 * ID          :
075 * Outline     : Sample Program Main
076 *           :
077 * Include    :
078 * Declaration : int scif_init(void)
079 * Description : The initialization of SCIF
080 *           :
081 *           :
082 *           :
083 *           :
084 *           :
085 * Limitation :
```

```
086 *      :
087 * Argument      : none
088 * Return Value   : -1 : Baud rate clock count error
089 * Calling Functions :
090 *""FUNC COMMENT END""******/
091 int scif_init(void)
092 {
093     unsigned short data;
094     int t = -1, cnt = 0;
095
096     SCIF.SCSCR.WORD = 0x0000; /* TIE, RIE, TE, RE Clear */
097
098     SCIF.SCFCR.BIT.TFCL = 1; /* Tx FIFO Clear */
099     SCIF.SCFCR.BIT.RFCL = 1; /* Rx FIFO Clear */
100
101     SCIF.SCFSR.WORD = 0x0000; /* BRK, DR, TR Clear */
102     SCIF.SCLSR.BIT.ORER = 0; /* ORER Clear */
103
104 #if defined(CONFIG_SCIF_CLK_EXTERNAL)
105     SCIF.SCSCR.BIT.CKE = 2; /* Clock source : SCK */
106 #elif defined(CONFIG_SCIF_CLK_PCLK)
107     SCIF.SCSCR.BIT.CKE = 0; /* Clock source : PCLK */
108     t = SCBRR_VALUE(CONFIG_BPS, CONFIG_SCIF_CLK_PCLK);
109 #endif /* CONFIG_SCIF_CLK */
110
111     if(t > 0) {
112         while(t >= 256) {
113             cnt++;
114             t >> 2;
115         }
116         if(cnt > 3)
117             return -1;
118
119         SCIF.SCSMR.BIT.CKS = cnt;
120         SCIF.SCBRR = t;
121     }
122     delay(1000);
123
124     SCIF.SCFCR.BIT.RTRG = 0;
125     SCIF.SCFCR.BIT.TTRG = 0;
126     SCIF.SCFCR.BIT.TFCL = 1; /* Tx FIFO Clear */
127     SCIF.SCFCR.BIT.RFCL = 1; /* Rx FIFO Clear */
128
```

```

129 SCIF.SCFCR.BIT.TFCL = 0;      /* Tx FIFO Not Clear */
130 SCIF.SCFCR.BIT.RFCL = 0;      /* Rx FIFO Not Clear */
131 SCIF.SCSCR.BIT.TE  = 1;
132 SCIF.SCSCR.BIT.RE  = 1;
133 return 0;
134 }
135
136 /*"FUNC COMMENT"*****
137 * ID          :
138 * Outline     : Sample Program Main
139 *            :
140 * Include     :
141 * Declaration : void scif_transmit_data( char *Data )
142 * Description : A transmission of two or more byte data of SCIF.
143 *            :
144 *            :
145 *            :
146 *            :
147 *            :
148 * Limitation  :
149 *            :
150 * Argument    : *Data : A send data is stored.
151 * Return Value : none
152 * Calling Functions :
153 /*"FUNC COMMENT END"*****/
154 void      scif_transmit_data( char  *Data )
155 {
156     while( *Data )
157     {
158         while(!(SCIF.SCFSR.BIT.TDFE)); /* Weight is carried out until the write of a send data will be in an
authorized state. */
159         SCIF.SCFTDR = *Data;           /* A set of a send data */
160         Data++;
161         while(!(SCIF.SCFSR.BIT.TEND)); /* Waiting for the quit of transmitting */
162         SCIF.SCFSR.BIT.TDFE = 0;
163         SCIF.SCFSR.BIT.TEND = 0;
164     }
165 }
166
167 /*"FUNC COMMENT"*****
168 * ID          :
169 * Outline     : Sample Program Main
170 *            : (PCIe)
171 * Include     :

```

```

172 * Declaration      : void scif_transmit_byte_data( char *Data )
173 * Description      : A transmission of the single byte data of SCIF
174 *                  :
175 *                  :
176 *                  :
177 *                  :
178 *                  :
179 * Limitation       :
180 *                  :
181 * Argument         : *Data : A send data is stored.
182 * Return Value     : none
183 * Calling Functions :
184 *""FUNC COMMENT END""*****
185 void      scif_transmit_data_byte( char      *Data )
186 {
187     while(!(SCIF.SCFSR.BIT.TDFE)); /* Weight is carried out until the write of a send data will be in an
authorized state. */
188     SCIF.SCFTDR = *Data;           /* A set of a send data */
189     while(!(SCIF.SCFSR.BIT.TEND)); /* Waiting for the quit of transmitting */
190     SCIF.SCFSR.BIT.TDFE = 0;
191     SCIF.SCFSR.BIT.TEND = 0;
192 }
193
194 /*""FUNC COMMENT""*****
195 * ID          :
196 * Outline     : Sample Program Main
197 *            : (PCIe)
198 * Include     :
199 * Declaration : void sci_printf(char* str, ...)
200 * Description : A text with a format is outputted.
201 *            :
202 *            :
203 *            :
204 *            :
205 *            :
206 * Limitation  :
207 *            :
208 * Argument    : *Data : A send data is stored.
209 * Return Value : none
210 * Calling Functions :
211 *""FUNC COMMENT END""*****
212 /******
213 /* A text with a format is outputted */
214 /******

```

```
215 #define PRINTF_SIZE      1024
216 static char printf_str[PRINTF_SIZE];
217
218 void scif_printf(char* str, ...)
219 {
220     va_list args;
221     size_t size;
222
223     size = strlen(str);
224
225     if( size > PRINTF_SIZE ) {
226         return;
227     }
228
229     va_start(args, str);
230     vsprintf(printf_str, str, args);
231     va_end(args);
232
233     scif_transmit_data(printf_str);
234 }
235
236
237 /*"FUNC COMMENT"*****
238 * ID          :
239 * Outline     : Sample Program Main
240 *            :
241 * Include     :
242 * Declaration : char scif_recive_data_byte( char *Data )
243 * Description : A data reception of SCIF
244 *            :
245 *            :
246 *            :
247 *            :
248 *            :
249 * Limitation  :
250 *            :
251 * Argument    : *Data : A receive data is stored.
252 * Return Value : -1 : A receive data error
253 * Calling Functions :
254 /*"FUNC COMMENT END"*****/
255 char      scif_recive_data_byte( char      *Data )
256 {
257     unsigned char  ReadData, i = 0;
```

```
258 char    ret_cd = 0;
259
260 for(;;)
261 {
262     if(( SCIF.SCFSR.BIT.ER ) ||
263         ( SCIF.SCFSR.BIT.BRK ) ||
264         ( SCIF.SCFSR.BIT.DR ))          /* An error occurs? */
265     {
266         ReadData = SCIF.SCFRDR;        /* Read of a data dummy */
267         ret_cd = -1;                    /* A set of a reception error*/
268         SCIF.SCFSR.WORD &= 0x0000;    /* A clear of an error */
269         SCIF.SCLSR.WORD &= 0x0000;
270     }
271     else if( SCIF.SCFSR.BIT.RDF )      /* A data was received? */
272     {
273         *Data = SCIF.SCFRDR;          /* A data is acquired */
274         SCIF.SCFSR.BIT.RDF = 0;       /* A clear of a receive data sign */
275         SCIF.SCFSR.BIT.DR = 0;        /* A clear of a receive data sign */
276         scif_transmit_data_byte( Data );
277         break; /* A processing is completed. */
278     }
279 }
280 return( ret_cd );
281 }
282
```

6.3 サンプルプログラム”cachecontrol.c”

```

001 /*****
002 ;* DISCLAIMER
003 ;
004 ;* This software is supplied by Renesas Electronics Corporation. and is only
005 ;* intended for use with Renesas products. No other uses are authorized.
006 ;
007 ;* This software is owned by Renesas Electronics Corporation. and is protected under
008 ;* all applicable laws, including copyright laws.
009 ;
010 ;* THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
011 ;* REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
012 ;* INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
013 ;* PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE
EXPRESSLY
014 ;* DISCLAIMED.
015 ;
016 ;* TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
017 ;* ELECTRONICS CORPORATION. NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
018 ;* FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
019 ;* FOR ANY REASON RELATED TO THE THIS SOFTWARE, EVEN IF RENESAS OR ITS
020 ;* AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
021 ;
022 ;* Renesas reserves the right, without notice, to make changes to this
023 ;* software and to discontinue the availability of this software.
024 ;* By using this software, you agree to the additional terms and
025 ;* conditions found by accessing the following link:
026 ;* http://www.renesas.com/disclaimer
027 ;*/
028 /* Copyright (C) 2011. Renesas Electronics Corporation., All Rights Reserved.*/
029 /*"FILE COMMENT"***** Technical reference data ******/
030 ;* System Name : SH7786 DMAC Sample Program
031 ;* File Name : cachcontrol.c
032 ;* Abstract : Caching control
033 ;* Version : Ver 1.00
034 ;* Device : SH7786
035 ;* Tool-Chain : High-performance Embedded Workshop (Version 4.09.00.007)
036 ;* : C/C++ Compiler Package for SuperH Family (V.9.3.2.0)
037 ;* OS : None
038 ;* H/W Platform : SH-4A Board P/N:AP-SH4AD-0A (Manufacturer:ALPHA PROJECT)
039 ;* Description : Main routine and common functions

```

```
040 ;* Operation      :
041 ;* Limitation    :
042 ;*                :
043 ;*****
044 ;* History        : 26.Aug.2011 Ver. 1.00 First Release
045 ;*"FILE COMMENT END"*****/
046
047 #include <machine.h>
048
049 #define CACHE_LINE_SIZE 32
050
051 /*"FUNC COMMENT"*****
052 * ID              :
053 * Outline         : Controls the cache
054 * Declaration     : void cache_writeback(void *start, int size)
055 * Description     : Performed to flush the cache
056 * Argument       : void *start: Start address of flush
057 *                : int size  : The amount for flush
058 * Return Value   :
059 * Calling Functions :
060 /*"FUNC COMMENT END"*****/
061 void cache_writeback(void *start, int size)
062 {
063     unsigned long v;
064     unsigned long begin, end;
065
066     /* Setting for address boundary */
067     begin = (unsigned long)start & ~(CACHE_LINE_SIZE-1);
068     end = ((unsigned long)start + size + CACHE_LINE_SIZE - 1) &
069           ~(CACHE_LINE_SIZE - 1);
070
071     /* Flushing the cache */
072     for (v = begin; v < end; v += CACHE_LINE_SIZE)
073         ocbwb((void *)v);
074
075 }
076
077 /*"FUNC COMMENT"*****
078 * ID              :
079 * Outline         : Controls the cache
```



```
080 * Declaration      : void cache_purge(void *start, int size)
081 * Description      : Make the cache purge
082 * Argument         : void *start: Start address of invalidate
083 *                   : int size  : The amount for invalidate
084 * Return Value     :
085 * Calling Functions :
086 *""FUNC COMMENT END""*****
087 void cache_purge(void *start, int size)
088 {
089     unsigned long v;
090     unsigned long begin, end;
091
092     /* Setting for address boundary */
093     begin = (unsigned long)start & ~(CACHE_LINE_SIZE-1);
094     end = ((unsigned long)start + size + CACHE_LINE_SIZE - 1) &
095           ~(CACHE_LINE_SIZE - 1);
096
097     /* Invalidation the cache */
098     for (v = begin; v < end; v += CACHE_LINE_SIZE)
099         ocbp((void *)v);
100
101 }
```

6.4 サンプルプログラムリスト”dmac0.c”

```

0001 /*****
0002 ;* DISCLAIMER
0003 ;
0004 ;* This software is supplied by Renesas Electronics Corporation. and is only
0005 ;* intended for use with Renesas products. No other uses are authorized.
0006 ;
0007 ;* This software is owned by Renesas Electronics Corporation. and is protected under
0008 ;* all applicable laws, including copyright laws.
0009 ;
0010 ;* THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
0011 ;* REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
0012 ;* INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
0013 ;* PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY
0014 ;* DISCLAIMED.
0015 ;
0016 ;* TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
0017 ;* ELECTRONICS CORPORATION. NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
0018 ;* FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
0019 ;* FOR ANY REASON RELATED TO THE THIS SOFTWARE, EVEN IF RENESAS OR ITS
0020 ;* AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
0021 ;
0022 ;* Renesas reserves the right, without notice, to make changes to this
0023 ;* software and to discontinue the availability of this software.
0024 ;* By using this software, you agree to the additional terms and
0025 ;* conditions found by accessing the following link:
0026 ;* http://www.renesas.com/disclaimer
0027 ;*****/
0028 /* Copyright (C) 2011. Renesas Electronics Corporation., All Rights Reserved.*/
0029 /*"FILE COMMENT"***** Technical reference data *****
0030 ;* System Name : SH7786 DMAC Sample Program
0031 ;* File Name : dmac0.c
0032 ;* Abstract : DMAC0 is transfer process
0033 ;* Version : Ver 1.00
0034 ;* Device : SH7786
0035 ;* Tool-Chain : High-performance Embedded Workshop (Version 4.09.00.007)
0036 ;* : C/C++ Compiler Package for SuperH Family (V.9.3.2.0)
0037 ;* OS : None
0038 ;* H/W Platform : SH-4A Board P/N:AP-SH4AD-0A (Manufacturer:ALPHA PROJECT)
0039 ;* Description : Main routine and common functions
0040 ;* Operation :
0041 ;* Limitation :
0042 ;* :

```

```
0043 ;*****
0044 ;* History      : 26.Aug.2011 Ver. 1.00 First Release
0045 ;*"FILE COMMENT END"*****/
0046
0047 #include "config.h"
0048 #include "dmac0.h"
0049
0050 int int_flg;                /* Interrupt Flag */
0051 struct DMAC_0 dmac0;       /* Structure for storing configuration */
0052
0053 /*"FUNC COMMENT"*****
0054 * ID                :
0055 * Outline           : DMAC0 channel select
0056 * Declaration       : void dmac0_select_channel( void )
0057 * Description       : DMAC0 chanel select
0058 * Argument          : none
0059 * Return Value      : none
0060 * Calling Functions :
0061 /*"FUNC COMMENT END"*****/
0062 void dmac0_select_channel( void )
0063 {
0064     int ret;
0065     char KeyBuff;
0066
0067     /* Structure clear */
0068     dmac0_data_clear();
0069
0070     while(1){
0071         /* showing DMAC0 channel selection screen */
0072         printf("[DMAC0]¥n¥r");
0073         printf(" - Chanel Select¥n¥r");
0074         printf(" 1. Chanel 0¥n¥r");
0075         printf(" 2. Chanel 4¥n¥r");
0076         printf(" r. Return to previous menu¥n¥r");
0077         printf(" Select No:");
0078         /* clear key buffer */
0079         KeyBuff = 0;
0080
0081         /* waiting for input from SCIF */
0082         while( scif_recive_data_byte( &KeyBuff ) != 0)
0083             ;
0084
0085         printf("¥n¥r");
```

```

0086
0087     /* judgment of input characters */
0088     switch (KeyBuff) {
0089         /* channel 0 selected */
0090         case '1' :
0091             dmac0.ch = 0;
0092             break;
0093         /* channel 4 selected */
0094         case '2' :
0095             dmac0.ch = 4;
0096             break;
0097         /* previous menu selected */
0098         case 'r' :
0099             return;
0100         /* selecting an invalid value */
0101         default :
0102             printf("Invalid value. Please selected 1 to 2 or r.\n");
0103             break;
0104     }
0105
0106     /* in the case of inputting the value from '1' to '2' */
0107     if (KeyBuff >= '1' && KeyBuff <= '2') {
0108         /* DMAC0 direction to be selected */
0109         ret = dmac0_select_direction();
0110         if (ret == 0)
0111             return;
0112     }
0113 }
0114
0115 }
0116
0117 /*"FUNC COMMENT"*****
0118 * ID           :
0119 * Outline      : DMAC0 direction select
0120 * Declaration  : int dmac0_select_direction( void )
0121 * Description  : DMAC0 direction select
0122 * Argument     : none
0123 * Return Value : 0:transfer end,1:canceled menu
0124 * Calling Functions :
0125 /*"FUNC COMMENT END"*****/
0126 int dmac0_select_direction( void )
0127 {
0128     int ret;

```

```
0129 char KeyBuff;
0130
0131 while (1){
0132     /* showing DMAC0 direction selection screen */
0133     printf("[DMAC0-ch%d]¥n¥r",dmac0.ch);
0134     printf(" - Direction Select¥n¥r");
0135     printf(" 1. OL memory to DDR3-SDRAM¥n¥r");
0136     printf(" 2. DDR3-SDRAM to OL memory¥n¥r");
0137     printf(" r. Return to previous menu¥n¥r");
0138     printf(" Select No:");
0139     /* clear key buffer */
0140     KeyBuff = 0;
0141
0142     /* waiting for input from SCIF */
0143     while( scif_recive_data_byte( &KeyBuff ) != 0)
0144     ;
0145
0146     printf("¥n¥r");
0147
0148     /* judgment of input characters */
0149     switch (KeyBuff) {
0150         /* OL memory to DDR3SDRAM selected */
0151         case '1' :
0152             dmac0.dir = OL_TO_DDR;
0153             break;
0154         /* DDR3SDRAM to OL memory selected */
0155         case '2' :
0156             dmac0.dir = DDR_TO_OL;
0157             break;
0158         /* previous menu selected */
0159         case 'r' :
0160             return 1;
0161         /* selecting an invalid value */
0162         default :
0163             printf("Invalid value. Please selected 1 to 2 or r.¥n¥r");
0164             break;
0165     }
0166
0167     /* in the case of inputting the value from '1' to '2' */
0168     if (KeyBuff >= '1' && KeyBuff <= '2') {
0169         /* DMAC0 transfer mode to be selected */
0170         ret = dmac0_select_trmode();
0171         if (ret == 0)
```

```
0172             return 0;
0173     }
0174 }
0175 }
0176
0177 /*"FUNC COMMENT"*****
0178 * ID           :
0179 * Outline      : DMAC0 trans mode select
0180 * Declaration  : int dmac0_select_trmode( void )
0181 * Description  : DMAC0 trans mode select
0182 * Argument     : none
0183 * Return Value : 0:transfer end,1:canceled menu
0184 * Calling Functions :
0185 /*"FUNC COMMENT END"*****/
0186 int dmac0_select_trmode( void )
0187 {
0188     int ret;
0189     char KeyBuff;
0190
0191     while (1){
0192         /* showing DMAC0 transfer mode selection screen */
0193         printf("[DMAC0-ch%d-%s]¥n¥r",dmac0.ch,dmac0_dir_str[dmac0.dir -1]);
0194         printf(" - Transfer mode select¥n¥r");
0195         printf(" 1. Normal¥n¥r");
0196         printf(" 2. Repeat¥n¥r");
0197         printf(" 3. Reload¥n¥r");
0198         printf(" 4. Multi-dimensional mode¥n¥r");
0199         printf(" r. Return to previous menu¥n¥r");
0200         printf(" Select No:");
0201         /* clear key buffer */
0202         KeyBuff = 0;
0203
0204         /* waiting for input from SCIF */
0205         while( scif_recive_data_byte( &KeyBuff ) != 0)
0206             ;
0207
0208         printf("¥n¥r");
0209
0210         /* judgment of input characters */
0211         switch (KeyBuff) {
0212             /* normal mode selected */
0213             case '1' :
0214                 dmac0.mode = TRANSFER_MODE_NORMAL;
```

```
0215             break;
0216             /* repeat mode selected */
0217             case '2' :
0218                 dmac0.mode = TRANSFER_MODE_REPEAT;
0219                 break;
0220             /* reload mode selected */
0221             case '3' :
0222                 dmac0.mode = TRANSFER_MODE_RELOAD;
0223                 break;
0224             /* multi-dimensional mode selected */
0225             case '4' :
0226                 dmac0.mode = TRANSFER_MODE_MULTI;
0227                 break;
0228             /* previous menu selected */
0229             case 'r' :
0230                 return 1;
0231             /* selecting an invalid value */
0232             default :
0233                 printf("Invalid value. Please selected 1 to 4 or r.\n");
0234                 break;
0235         }
0236
0237         /* in the case of inputting the value from '1' to '3' */
0238         if (KeyBuff >= '1' && KeyBuff <= '3') {
0239             /* DMAC0 transfer size to be selected */
0240             ret = dmac0_select_size();
0241             if (ret == 0)
0242                 return 0;
0243         }
0244
0245         /* in the case of inputting the value of '4' */
0246         if (KeyBuff == '4') {
0247             /* DMAC0 multi-dimensional transfer mode to be selected */
0248             ret = dmac0_select_multi_mode();
0249             if (ret == 0)
0250                 return 0;
0251         }
0252     }
0253 }
0254
0255 /*"FUNC COMMENT"*****
0256 * ID           :
0257 * Outline      : DMAC0 multi-dimensional transfer mode select
```

```

0258 * Declaration      : int dmac0_select_multi_mode( void )
0259 * Description      : DMAC0 multi-dimensional transfer mode select
0260 * Argument          : none
0261 * Return Value     : 0:transfer end,1: canceled menu
0262 * Calling Functions :
0263 *""FUNC COMMENT END""*****
0264 int dmac0_select_multi_mode( void )
0265 {
0266     int ret;
0267     char KeyBuff;
0268
0269     while (1){
0270         /* showing DMAC0 multi-dimensional mode selection screen */
0271         printf("[DMAC0-ch%d-s-%s]¥n¥r",
0272             dmac0.ch,dmac0_dir_str[dmac0.dir -1],dmac0_mode[dmac0.mode -1]);
0273         printf(" - Multi-dimensional mode select¥n¥r");
0274         printf(" 1. Multi-dimensional transfer¥n¥r");
0275         printf(" 2. Stride transfer¥n¥r");
0276         printf(" 3. Scatter transfer¥n¥r");
0277         printf(" 4. Gather transfer¥n¥r");
0278         printf(" r. Return to previous menu¥n¥r");
0279         printf(" Select No:");
0280         /* clear key buffer */
0281         KeyBuff = 0;
0282
0283         /* waiting for input from SCIF */
0284         while( scif_recive_data_byte( &KeyBuff ) != 0)
0285             ;
0286
0287         printf("¥n¥r");
0288
0289         /* judgment of input characters */
0290         switch (KeyBuff) {
0291             /* multi-dimensional transfer selected */
0292             case '1' :
0293                 dmac0_multi_mode = TRANSFER_MULTI_MULTI;
0294                 break;
0295             /* stride transfer selected */
0296             case '2' :
0297                 dmac0_multi_mode = TRANSFER_MULTI_STRIDE;
0298                 break;
0299             /* scatter transfer selected */
0300             case '3' :

```



```

0301             dmac0.multi_mode = TRANSFER_MULTI_SCATTER;
0302             break;
0303             /* gather transfer selected */
0304             case '4' :
0305                 dmac0.multi_mode = TRANSFER_MULTI_GATHER;
0306                 break;
0307             /* previous menu selected */
0308             case 'r' :
0309                 return 1;
0310             /* selecting an invalid value */
0311             default :
0312                 printf("Invalid value. Please selected 1 to 4 or r.\n");
0313                 break;
0314         }
0315
0316         /* in the case of inputting the value from '1' to '4' */
0317         if (KeyBuff >= '1' && KeyBuff <= '4') {
0318             /* DMAC0 transfer size to be selected */
0319             ret = dmac0_select_size();
0320             if (ret == 0)
0321                 return 0;
0322         }
0323     }
0324 }
0325
0326 /*"FUNC COMMENT"*****
0327 * ID           :
0328 * Outline      : DMAC0 transfer size select
0329 * Declaration  : int dmac0_select_size( void )
0330 * Description  : DMAC0 transfer size select
0331 * Argument     : none
0332 * Return Value : 0:transfer end,1:canceled menu
0333 * Calling Functions :
0334 /*"FUNC COMMENT END"*****/
0335 int dmac0_select_size( void )
0336 {
0337     int ret;
0338     char KeyBuff;
0339
0340     while (1){
0341         /* showing DMAC0 transfer size selection screen */
0342         if (dmac0.mode != TRANSFER_MODE_MULTI)
0343             printf("[DMAC0-ch%d-%s-%s]\n",

```

```
0344         dmac0.ch,dmac0_dir_str[dmac0.dir -1],dmac0_mode[dmac0.mode -1]);
0345     else
0346         printf("[DMAC0-ch%d-%s-%s-%s]¥n¥r",
0347             dmac0.ch,dmac0_dir_str[dmac0.dir -1],
0348             dmac0_mode[dmac0.mode -1],dmac0_multi_mode[dmac0.multi_mode -1]);
0349
0350     printf(" - Transfer data size select¥n¥r");
0351     printf(" 1. Byte¥n¥r");
0352     printf(" 2. Words¥n¥r");
0353     printf(" 3. Long Words¥n¥r");
0354     printf(" 4. 16bytes¥n¥r");
0355     printf(" 5. 32bytes¥n¥r");
0356     printf(" r. Return to previous menu¥n¥r");
0357     printf(" Select No:");
0358     /* clear key buffer */
0359     KeyBuff = 0;
0360
0361     /* waiting for input from SCIF */
0362     while( scif_recive_data_byte( &KeyBuff ) != 0)
0363     ;
0364
0365     printf("¥n¥r");
0366
0367     /* judgment of input characters */
0368     switch (KeyBuff) {
0369         /* transfer size is byte selected */
0370         case '1' :
0371             dmac0.size = TRANSFER_SIZE_BYTE;
0372             break;
0373         /* transfer size is word selected */
0374         case '2' :
0375             dmac0.size = TRANSFER_SIZE_WORD;
0376             break;
0377         /* transfer size is long word selected */
0378         case '3' :
0379             dmac0.size = TRANSFER_SIZE_LONG_WORD;
0380             break;
0381         /* transfer size is 16bytes selected */
0382         case '4' :
0383             dmac0.size = TRANSFER_SIZE_16BYTES;
0384             break;
0385         /* transfer size is 32bytes selected */
0386         case '5' :
```

```

0387             dmac0.size = TRANSFER_SIZE_32BYTES;
0388             break;
0389             /* previous menu selected */
0390             case 'r' :
0391                 return 1;
0392             /* selecting an invalid value */
0393             default :
0394                 printf("Invalid value. Please selected 1 to 5 or r.\n\r");
0395                 break;
0396         }
0397
0398         /* in the case of inputting the value from '1' to '5' */
0399         if (KeyBuff >= '1' && KeyBuff <= '5') {
0400             /* DMAC0 cycle steal mode to be selected */
0401             ret = dmac0_select_cycle();
0402             if (ret == 0)
0403                 return 0;
0404         }
0405     }
0406 }
0407
0408 /*"FUNC COMMENT"*****
0409 * ID           :
0410 * Outline      : DMAC0 cycle steal mode select
0411 * Declaration  : int dmac0_select_cycle( void )
0412 * Description  : DMAC0 cycle steal mode select
0413 * Argument     : none
0414 * Return Value : 0:transfer end,1:canceled menu
0415 * Calling Functions :
0416 /*"FUNC COMMENT END"*****
0417 int dmac0_select_cycle( void )
0418 {
0419     int ret;
0420     char KeyBuff;
0421
0422     while (1){
0423         /* showing DMAC0 cycle steal mode selection screen */
0424         if (dmac0.mode != TRANSFER_SIZE_32BYTES)
0425             printf("[DMAC0-ch%d-%s-%s-dbyte(s)]\n\r",
0426                    dmac0.ch, dmac0_dir_str[dmac0.dir - 1], dmac0_mode[dmac0.mode - 1],
0427                    dmac0.size);
0428         else
0429             printf("[DMAC0-ch%d-%s-%s-%s-dbyte(s)]\n\r",

```

```
0430         dmac0.ch,dmac0_dir_str[dmac0.dir -1],
0431         dmac0_mode[dmac0.mode -1],dmac0_multi_mode[dmac0_multi_mode -1],
0432         dmac0.size);
0433
0434     printf(" - Cycle steal mode select%Yn%Yr");
0435     printf(" 1. Normal%Yn%Yr");
0436     printf(" 2. Intermittent mode 16%Yn%Yr");
0437     printf(" 3. Intermittent mode 64%Yn%Yr");
0438     printf(" r. Return to previous menu%Yn%Yr");
0439     printf(" Select No:");
0440     /* clear key buffer */
0441     KeyBuff = 0;
0442
0443     /* waiting for input from SCIF */
0444     while( scif_recive_data_byte( &KeyBuff ) != 0)
0445     ;
0446     printf("%Yn%Yr");
0447
0448     /* judgment of input characters */
0449     switch (KeyBuff) {
0450         /* normal mode selected */
0451         case '1' :
0452             dmac0.cycle = CYCLE_STEALMODE_NORMAL;
0453             break;
0454         /* intermittent mode 16 selected */
0455         case '2' :
0456             dmac0.cycle = CYCLE_STEALMODE_16;
0457             break;
0458         /* intermittent mode 64 selected */
0459         case '3' :
0460             dmac0.cycle = CYCLE_STEALMODE_64;
0461             break;
0462         /* previous menu selected */
0463         case 'r' :
0464             return 1;
0465         /* selecting an invalid value */
0466         default :
0467             printf("Invalid value. Please selected 1 to 3 or r.%Yn%Yr");
0468             break;
0469     }
0470
0471     /* in the case of inputting the value from '1' to '3' */
0472     if (KeyBuff >= '1' && KeyBuff <= '3') {
```

```

0473      /* DMAC0 cache control to be selected */
0474      ret = dmac0_select_cache();
0475      if (ret == 0)
0476          return 0;
0477      }
0478 }
0479
0480 }
0481
0482 /*"FUNC COMMENT"*****
0483 * ID          :
0484 * Outline     : DMAC0 cache control select
0485 * Declaration : int dmac0_select_cache( void )
0486 * Description : DMAC0 cache control select
0487 * Argument    : none
0488 * Return Value : 0:transfer end,1:canceled menu
0489 * Calling Functions :
0490 /*"FUNC COMMENT END"*****
0491 int dmac0_select_cache( void )
0492 {
0493     int ret;
0494     char KeyBuff;
0495
0496     while (1){
0497         /* showing DMAC0 cache control selection screen */
0498         if (dmac0.mode != TRANSFER_SIZE_32BYTES)
0499             printf("[DMAC0-ch%d-s-%s-%dbyte(s)-%s]\n\r",
0500                    dmac0.ch, dmac0_dir_str[dmac0.dir -1], dmac0_mode[dmac0.mode -1],
0501                    dmac0.size,cycle_str[dmac0.cycle -1]);
0502         else
0503             printf("[DMAC0-ch%d-s-%s-%s-%dbyte(s)-%s]\n\r",
0504                    dmac0.ch,dmac0_dir_str[dmac0.dir -1],
0505                    dmac0_mode[dmac0.mode -1],dmac0_multi_mode[dmac0.multi_mode -1],
0506                    dmac0.size,cycle_str[dmac0.cycle -1]);
0507
0508         printf(" - Cache Select\n\r");
0509         printf(" 1. Flush/Purge\n\r");
0510         printf(" 2. No Flush/Purge\n\r");
0511         printf(" r. Return to previous menu\n\r");
0512         printf(" Select No:");
0513
0514         /* clear key buffer */
0515         KeyBuff = 0;

```

```

0516
0517     /* waiting for input from SCIF */
0518     while( scif_recive_data_byte( &KeyBuff ) != 0)
0519     ;
0520
0521     printf("%n¥r");
0522
0523     /* judgment of input characters */
0524     switch (KeyBuff) {
0525         /* cache control ON selected */
0526         case '1' :
0527             dmac0.cache = SELECT_CACHE_ON;
0528             break;
0529         /* cache control OFF selected */
0530         case '2' :
0531             dmac0.cache = SELECT_CACHE_OFF;
0532             break;
0533         /* previous menu selected */
0534         case 'r' :
0535             return 1;
0536         /* selecting an invalid value */
0537         default :
0538             printf("Invalid value. Please selected 1 to 2 or r.¥n¥r");
0539             break;
0540     }
0541
0542     /* in the case of inputting the value from '1' to '2' */
0543     if (KeyBuff >= '1' && KeyBuff <= '2') {
0544         /* DMAC0 transfer to be selected */
0545         ret = dmac0_transfer();
0546         if (ret == 0)
0547             return 0;
0548     }
0549 }
0550 }
0551
0552
0553 /*"FUNC COMMENT"*****
0554 * ID           :
0555 * Outline      : DMAC0 transfer process
0556 * Declaration  : int dmac0_transfer( void )
0557 * Description  : DMAC0 transfer process
0558 * Argument     : none

```

```

0559 * Return Value      : 0:transfer end,1:canceled menu
0560 * Calling Functions :
0561 *""FUNC COMMENT END""*****
0562 int dmac0_transfer( void )
0563 {
0564     int ret;
0565     char KeyBuff;
0566     char *ol_address,sdram_address;
0567
0568     while (1){
0569         /* showing DMAC0 transfer process selection screen */
0570         if (dmac0.mode != TRANSFER_SIZE_32BYTES)
0571             printf("[DMAC0-ch%d-%s-%s-%s-dbyte(s)-%s-%s]¥n¥r",
0572                    dmac0.ch, dmac0_dir_str[dmac0.dir -1], dmac0_mode[dmac0.mode -1],
0573                    dmac0.size,cycle_str[dmac0.cycle -1],cache_str[dmac0.cache -1]);
0574         else
0575             printf
0576             ("[DMAC0-ch%d-%s-%s-%s-%s-dbyte(s)-%s-%s]¥n¥r",
0577             dmac0.ch,dmac0_dir_str[dmac0.dir -1],
0578             dmac0_mode[dmac0.mode -1],dmac0_multi_mode[dmac0.multi_mode -1],
0579             dmac0.size,cycle_str[dmac0.cycle -1],cache_str[dmac0.cache -1]);
0580
0581         printf(" - Do you start DMA transfer?¥n¥r");
0582         printf(" 1. Yes¥n¥r");
0583         printf(" r. Return to previous menu¥n¥r");
0584         printf(" Select No:");
0585         /* clear key buffer */
0586         KeyBuff = 0;
0587
0588         /* waiting for input from SCIF */
0589         while( scif_recive_data_byte( &KeyBuff ) != 0)
0590             ;
0591
0592         printf("¥n¥r");
0593
0594         /* judgment of input characters */
0595         switch (KeyBuff) {
0596             /* transfer start selected */
0597             case '1' :
0598                 memory_init(dmac0.dir); /* memory
initialization */
0599                 dmac0_init();
/* DMAC0 initialization */
0600                 dmac0_start();

```

```

0601                                     /* DMAC0 transfer start */
0601                                     dmac0_result();
0601                                     /* showing DMAC0 transfer result */
0602
0603                                     printf("DMA transfer compleate!!\n\r");
0604                                     while (1) {
0605                                         printf("Please hit any key.\n\r");
0606                                         /* clear key buffer */
0607                                         KeyBuff = 0;
0608
0609                                         /* wait for one character */
0610                                         while( scif_recive_data_byte( &KeyBuff ) != 0)
0611                                             ;
0612
0613                                         printf("\n\r");
0614                                         return 0;
0615                                     }
0616                                     break;
0617                                     /* previous menu selected */
0618                                     case 'r' :
0619                                         return 1;
0620                                     /* selecting an invalid value */
0621                                     default :
0622                                         printf("Invalid value. Please selected 1 or r.\n\r");
0623                                         break;
0624     }
0625 }
0626 }
0627
0628 /*""FUNC COMMENT""*****
0629 * ID          :
0630 * Outline     : clear of data storage structure
0631 * Declaration : void dmac0_data_clear( void )
0632 * Description : clear of data storage structure
0633 * Argument    : none
0634 * Return Value : none
0635 * Calling Functions :
0636 /*""FUNC COMMENT END""*****
0637 void dmac0_data_clear( void )
0638 {
0639     dmac0.ch = 0xFF;
0640     dmac0.dir = 0;
0641     dmac0.mode = 0;
0642     dmac0.multi_mode = 0;

```



```

0643 dmac0.size = 0;
0644 dmac0.cycle = 0;
0645 dmac0.cache = 0;
0646 }
0647
0648 /*"FUNC COMMENT"*****
0649 * ID          :
0650 * Outline     : Initialization of DMAC0
0651 * Declaration : void dmac0_init( void )
0652 * Description : Initialization of DMAC0
0653 * Argument   : none
0654 * Return Value : none
0655 * Calling Functions :
0656 /*"FUNC COMMENT END"*****/
0657 void dmac0_init( void )
0658 {
0659     volatile int i;
0660
0661     /* Stop the clock supply to DAMC */
0662     CPG.MSTPCR1.BIT.MSTP104 = 1;
0663     CPG.MSTPCR1.BIT.MSTP105 = 1;
0664
0665     /* wait for DMAC stop */
0666     for (i = 0; i < 10000; i++)
0667     ;
0668
0669     /* Start the clock supply to DAMC */
0670     CPG.MSTPCR1.BIT.MSTP104 = 0;
0671     CPG.MSTPCR1.BIT.MSTP105 = 0;
0672
0673     /* wait for DMAC start */
0674     for (i = 0; i < 10000; i++)
0675     ;
0676
0677     /* interrupt flag clear */
0678     int_flg = 0;
0679
0680     /* transfer is channel 0 or channel 4 ? */
0681     if (dmac0.ch == 0) {
0682         dmac0_ch0_init();                                /* DMAC0 channel
0 init */
0683     } else {
0684         dmac0_ch4_init();                                /* DMAC0 channel
4 init */

```

```

0685 }
0686
0687 /* Cycle steal mode settings */
0688 switch (dmac0.cycle) {
0689     case CYCLE_STEALMODE_NORMAL:
0690         DMAC0.DMA0OR.BIT.CMS = 0x00;           /* set the normal mode */
0691         break;
0692     case CYCLE_STEALMODE_16:
0693         DMAC0.DMA0OR.BIT.CMS = 0x02;           /* set the intermittent mode 16
*/
0694         break;
0695     case CYCLE_STEALMODE_64:
0696         DMAC0.DMA0OR.BIT.CMS = 0x03;           /* set the intermittent mode 64
*/
0697         break;
0698 }
0699 }
0700
0701 /*"FUNC COMMENT"*****
0702 * ID          :
0703 * Outline     : Initialization of DMAC0
0704 * Declaration : void dmac0_ch0_init( void )
0705 * Description : Initialization of DMAC0 channel0
0706 * Argument    : none
0707 * Return Value : none
0708 * Calling Functions :
0709 /*"FUNC COMMENT END"*****
0710 void dmac0_ch0_init( void )
0711 {
0712     INTC.INT2PRI3.BIT.DMAC00 = 3;
0713         /* Set interrupt priority DMAC0 */
0714     INTC.COINT2MSKCLR1.BIT._DMAC00 = 1;
0715         /* DMAC0 interrupt mask clear */
0716
0717     /* cache control */
0718     if (dmac0.cache == SELECT_CACHE_ON && dmac0.dir == OL_TO_DDR)
0719         /* Cache Invalidation */
0720         cache_purge((void *)D_DMAL_SDRAM_VLADR, TRANSFER_SIZE_MULTI_MULTI_32BYTES);
0721     else if (dmac0.cache == SELECT_CACHE_ON && dmac0.dir == DDR_TO_OL)
0722         /* Writeback cache data to DDR3SDRAM */
0723         cache_writeback((void *)D_DMAL_SDRAM_VLADR, TRANSFER_SIZE_MULTI_MULTI_32BYTES);
0724
0725     DMAC0.CHCR0.LONG = 0x40000000;
0726         /* CHCR0 clear */

```

```
0725
0726 /* Settings DMAC0 SAR0 and DAR0 */
0727 if (dmac0.dir == OL_TO_DDR) {
0728     DMAC0.DAR0 = (unsigned long)D_DMAMC_SDRAM_ADR;
0729     /* DDR3SDRAM to set a transfer destination address */
0730     DMAC0.SAR0 = (unsigned long)D_DMAMC_OL_ADR;
0731     /* OL memory to set a transfer source address */
0732 } else {
0733     DMAC0.DAR0 = (unsigned long)D_DMAMC_OL_ADR;
0734     /* OL memory to set a transfer destination address */
0735     DMAC0.SAR0 = (unsigned long)D_DMAMC_SDRAM_ADR;
0736     /* DDR3SDRAM to set a transfer source address */
0737 }
0738
0739 /* Setting the amount of data transferred */
0740 if (dmac0.size > TRANSFER_SIZE_WORD)
0741     DMAC0.TCR0 = D_DMAMC_TRANS_SIZE / dmac0.size;
0742 else
0743     DMAC0.TCR0 = D_DMAMC_TRANS_SIZE_LITTLE / dmac0.size;
0744
0745 DMAC0.CHCR0.BIT.DE = 0x00;
0746 /* DMA transfer disabled */
0747 DMAC0.CHCR0.BIT.RS = 0x04;
0748 /* transfer request source Auto-request */
0749
0750 /* Transfer mode */
0751 switch (dmac0.mode) {
0752     case TRANSFER_MODE_NORMAL:
0753         DMAC0.CHCR0.BIT.RPT = 0x00;
0754         /* normal mode */
0755         DMAC0.CHCR0.BIT.DM = 0x01;
0756         /* Destination address is incremented */
0757         DMAC0.CHCR0.BIT.SM = 0x01;
0758         /* Source address is incremented */
0759         break;
0760     case TRANSFER_MODE_REPEAT:
0761         DMAC0.TCR0 = DMAC0.TCR0 / 2;
0762         DMAC0.DARB0 = DMAC0.DAR0 + DMAC0.TCR0 * dmac0.size;
0763         /* set a repeat address */
0764         DMAC0.CHCR0.BIT.RPT = 0x03;
0765         /* repeat mode */
0766         DMAC0.CHCR0.BIT.SM = 0x01;
0767         /* Destination address is incremented */
0768         DMAC0.CHCR0.BIT.DM = 0x01;
0769         /* Source address is incremented */
0770         break;
0771     case TRANSFER_MODE_RELOAD:
0772         DMAC0.CHCR0.BIT.RPT = 0x07;
0773         /* reload mode */
```

```

0760     DMAC0.TCRB0 = (1 << 16) | 1;
        /* set the reload counter */
0761     DMAC0.CHCR0.BIT.DM = 0x01;
        /* Destination address is incremented */
0762     DMAC0.CHCR0.BIT.SM = 0x01;
        /* Source address is incremented */
0763     break;
0764     case TRANSFER_MODE_MULTI:
0765         switch (dmac0.multi_mode) {
0766             case TRANSFER_MULTI_MULTI:
0767                 /* multi-dimensional transfer settings */
0768                 set_multi_dimensional_ch0();
0769                 break;
0770             case TRANSFER_MULTI_STRIDE:
0771                 DMAC0.CHCR0.BIT.RPT = 0x0D;
0772                 /* multi-dimensional mode */
0773                 DMAC0.TCRB0 = 0x00020002;
0774                 /* set the reload counter */
0775                 DMAC0.SAOFR0 = (dmac0.size * 2 << 16) | dmac0.size * 2; /* setting
SAOFR */
0776                 DMAC0.DAOFR0 = (dmac0.size * 2 << 16) | dmac0.size * 2; /* setting
DAOFR */
0777                 break;
0778             case TRANSFER_MULTI_SCATTER:
0779                 DMAC0.TCR0 /= 2;
0780                 DMAC0.CHCR0.BIT.RPT = 0x0E;
0781                 /* multi-dimensional mode */
0782                 DMAC0.TCRB0 = 0x00010001;
0783                 /* set the reload counter */
0784                 DMAC0.CHCR0.BIT.SM = 0x01;
0785                 /* Source address is incremented */
0786                 DMAC0.DAOFR0 = (dmac0.size * 2 << 16) | dmac0.size * 2; /* setting
DAOFR */
0787                 break;
0788             case TRANSFER_MULTI_GATHER:
0789                 DMAC0.TCR0 /= 2;
0790                 DMAC0.CHCR0.BIT.RPT = 0x0F;
0791                 /* multi-dimensional mode */
0792                 DMAC0.TCRB0 = 0x00010001;
0793                 /* set the reload counter */
0794                 DMAC0.CHCR0.BIT.DM = 0x01;
0795                 /* Destination address is incremented */
0796                 DMAC0.SAOFR0 = (dmac0.size * 2 << 16) | dmac0.size * 2; /* setting
SAOFR */
0797                 break;
0798         }
0799     }
0800     /* setting transfer Size */

```

```

0794 switch (dmac0.size) {
0795     case TRANSFER_SIZE_BYTE:
0796         DMAC0.CHCR0.BIT.TS2 = 0x00;
0797             /* Byte units */
0798         DMAC0.CHCR0.BIT.TS = 0x00;
0799         break;
0800     case TRANSFER_SIZE_WORD:
0801         DMAC0.CHCR0.BIT.TS2 = 0x00;
0802             /* Word units */
0803         DMAC0.CHCR0.BIT.TS = 0x01;
0804         break;
0805     case TRANSFER_SIZE_LONG_WORD:
0806         DMAC0.CHCR0.BIT.TS2 = 0x00;
0807             /* Long Word units */
0808         DMAC0.CHCR0.BIT.TS = 0x2;
0809         break;
0810     case TRANSFER_SIZE_16BYTES:
0811         DMAC0.CHCR0.BIT.TS2 = 0x00;
0812             /* 16bytes units */
0813         DMAC0.CHCR0.BIT.TS = 0x3;
0814         break;
0815     case TRANSFER_SIZE_32BYTES:
0816         DMAC0.CHCR0.BIT.TS2 = 0x01;
0817             /* 32bytes units */
0818         DMAC0.CHCR0.BIT.TS = 0x00;
0819         break;
0820 }
0821 DMAC0.CHCR0.BIT.IE = 1;
0822     /* set a interrupt enable */
0823 }
0824
0825 /*""FUNC COMMENT""*****
0826 * ID          :
0827 * Outline     : Initialization of DMAC0
0828 * Declaration : void dmac0_ch4_init( void )
0829 * Description : Initialization of DMAC0 channel4
0830 * Argument    : none
0831 * Return Value : none
0832 * Calling Functions :
0833 ""FUNC COMMENT END""*****/
0834 void dmac0_ch4_init( void )
0835 {
0836     INTC.INT2PRI4.BIT.DMAC04 = 3;
0837     /* Set interrpt priority DMAC0 */

```

```
0832 INTC.COINT2MSKCLR1.BIT._DMAC04 = 1;
      /* DMAC0 interrupt mask clear */
0833
0834 /* cache control */
0835 if (dmac0.cache == SELECT_CACHE_ON && dmac0.dir == OL_TO_DDR) {
0836     /* Cache Invalidation */
0837     cache_purge((void *)D_DMAM_SDRAM_VLADR, TRANSFER_SIZE_MULTI_MULTI_32BYTES);
0838 } else if (dmac0.cache == SELECT_CACHE_ON && dmac0.dir == DDR_TO_OL)
0839     /* Writeback cache data to DDR3SDRAM */
0840     cache_writeback((void *)D_DMAM_SDRAM_VLADR, TRANSFER_SIZE_MULTI_MULTI_32BYTES);
0841
0842 DMAC0.CHCR0.LONG = 0x40000000;
      /* CHCR0 clear */
0843
0844 /* Settings DMAC0 SAR0 and DAR0 */
0845 if (dmac0.dir == OL_TO_DDR) {
0846     DMAC0.DAR4 = (unsigned long)D_DMAM_SDRAM_ADR;
      /* DDR3SDRAM to set a transfer destination address */
0847     DMAC0.SAR4 = (unsigned long)D_DMAM_OL_ADR;
      /* OL memory to set a transfer source address */
0848 } else {
0849     DMAC0.DAR4 = (unsigned long)D_DMAM_OL_ADR;
      /* OL memory to set a transfer destination address */
0850     DMAC0.SAR4 = (unsigned long)D_DMAM_SDRAM_ADR;
      /* DDR3SDRAM to set a transfer source address */
0851 }
0852
0853 /* Setting the amount of data transferred */
0854 if (dmac0.size > TRANSFER_SIZE_WORD)
0855     DMAC0.TCR4 = D_DMAM_TRANS_SIZE / dmac0.size;
0856 else
0857     DMAC0.TCR4 = D_DMAM_TRANS_SIZE_LITTLE / dmac0.size;
0858
0859 DMAC0.CHCR4.BIT.DE = 0x00;
      /* DMA transfer disabled */
0860 DMAC0.CHCR4.BIT.RS = 0x04;
      /* transfer request source Auto-request */
0861
0862 /* Transfer mode */
0863 switch (dmac0.mode) {
0864     case TRANSFER_MODE_NORMAL:
0865         DMAC0.CHCR4.BIT.RPT = 0x00;
      /* normal mode */
0866         DMAC0.CHCR4.BIT.DM = 0x01;
      /* Destination address is incremented */
0867         DMAC0.CHCR4.BIT.SM = 0x01;
      /* Source address is incremented */
```

```

0868         break;
0869     case TRANSFER_MODE_REPEAT:
0870         DMAC0.TCR4 = DMAC0.TCR0 / 2;
0871         DMAC0.DARB4 = DMAC0.DAR0 + DMAC0.TCR0 * dmac0.size;
/* set a repeat address */
0872         DMAC0.CHCR4.BIT.RPT = 0x03;
/* repeat mode */
0873         DMAC0.CHCR4.BIT.SM = 0x01;
/* Destination address is incremented */
0874         DMAC0.CHCR4.BIT.DM = 0x01;
/* Source address is incremented */
0875     break;
0876     case TRANSFER_MODE_RELOAD:
0877         DMAC0.CHCR4.BIT.RPT = 0x07;
/* reload mode */
0878         DMAC0.TCRB4 = (1 << 16) | 1;
/* set the reload counter */
0879         DMAC0.CHCR4.BIT.DM = 0x01;
/* Destination address is incremented */
0880         DMAC0.CHCR4.BIT.SM = 0x01;
/* Source address is incremented */
0881     break;
0882     case TRANSFER_MODE_MULTI:
0883         switch (dmac0.multi_mode) {
0884             case TRANSFER_MULTI_MULTI:
0885                 /* multi-dimensional transfer settings */
0886                 set_multi_dimensional_ch4();
0887                 break;
0888             case TRANSFER_MULTI_STRIDE:
0889                 DMAC0.CHCR4.BIT.RPT = 0x0D;
/* multi-dimensional mode */
0890                 DMAC0.TCRB4 = 0x00020002;
/* set the reload counter */
0891                 DMAC0.SAOFR4 = (dmac0.size * 2 << 16) | dmac0.size * 2; /* setting
SAOFR */
0892                 DMAC0.DAOFR4 = (dmac0.size * 2 << 16) | dmac0.size * 2; /* setting
DAOFR */
0893                 break;
0894             case TRANSFER_MULTI_SCATTER:
0895                 DMAC0.TCR4 /= 2;
0896                 DMAC0.CHCR4.BIT.RPT = 0x0E;
/* multi-dimensional mode */
0897                 DMAC0.TCRB4 = 0x00010001;
/* set the reload counter */
0898                 DMAC0.CHCR4.BIT.SM = 0x01;
/* Source address is incremented */
0899                 DMAC0.DAOFR4 = (dmac0.size * 2 << 16) | dmac0.size * 2; /* setting
DAOFR */
0900         break;

```

```

0901         case TRANSFER_MULTI_GATHER:
0902             DMAC0.TCR4 /= 2;
0903             DMAC0.CHCR4.BIT.RPT = 0x0F;
0904             /* multi-dimensional mode */
0905             DMAC0.TCRB4 = 0x00010001;
0906             /* set the reload counter */
0907             DMAC0.CHCR4.BIT.DM = 0x01;
0908             /* Destination address is incremented */
0909             DMAC0.SAOFR4 = (dmac0.size * 2 << 16) | dmac0.size * 2; /* setting
SAOFR */
0910             break;
0911         }
0912     }
0913     /* setting transfer Size */
0914     switch (dmac0.size) {
0915     case TRANSFER_SIZE_BYTE:
0916         DMAC0.CHCR4.BIT.TS2 = 0x00;
0917         /* Byte units */
0918         DMAC0.CHCR4.BIT.TS = 0x00;
0919         break;
0920     case TRANSFER_SIZE_WORD:
0921         DMAC0.CHCR4.BIT.TS2 = 0x00;
0922         /* Word units */
0923         DMAC0.CHCR4.BIT.TS = 0x01;
0924         break;
0925     case TRANSFER_SIZE_LONG_WORD:
0926         DMAC0.CHCR4.BIT.TS2 = 0x00;
0927         /* Long Word units */
0928         DMAC0.CHCR4.BIT.TS = 0x2;
0929         break;
0930     case TRANSFER_SIZE_16BYTES:
0931         DMAC0.CHCR4.BIT.TS2 = 0x00;
0932         /* 16bytes units */
0933         DMAC0.CHCR4.BIT.TS = 0x3;
0934         break;
0935     case TRANSFER_SIZE_32BYTES:
0936         DMAC0.CHCR4.BIT.TS2 = 0x01;
0937         /* 32bytes units */
0938         DMAC0.CHCR4.BIT.TS = 0x00;
0939         break;
0940     }
0941     DMAC0.CHCR4.BIT.IE = 1;
0942     /* set a interrupt enable */
0943 }
0944 }
0945 /* ""FUNC COMMENT""*****

```



```

0938 * ID          :
0939 * Outline      : Initialization of DMAC0
0940 * Declaration   : void set_multi_dimensional_ch0( void )
0941 * Description   : Initialization of multi-dimensional mode for DMAC0 channel0.
0942 * Argument      : none
0943 * Return Value  : none
0944 * Calling Functions :
0945 *""FUNC COMMENT END""*****/
0946 void set_multi_dimensional_ch0( void )
0947 {
0948     DMAC0.TCR0 = 0x0C;                               /* set the transfer
count 12 */
0949     DMAC0.CHCR0.BIT.RPT = 0x0E;                       /* multi-dimensional mode */
0950     DMAC0.CHCR0.BIT.SM = 0x01;                       /* Source address is
incremented */
0951     DMAC0.TCRB0 = 0x00040004;                         /* setting reload counter */
0952     switch (dmac0.size) {
0953         case TRANSFER_SIZE_BYTE:
0954             DMAC0.DAOFRO = 0x00010003;                 /* setting DAOFR */
0955             break;
0956         case TRANSFER_SIZE_WORD:
0957             DMAC0.DAOFRO = 0x00020006;                 /* setting DAOFR */
0958             break;
0959         case TRANSFER_SIZE_LONG_WORD:
0960             DMAC0.DAOFRO = 0x00040010;                 /* setting DAOFR */
0961             break;
0962         case TRANSFER_SIZE_16BYTES:
0963             DMAC0.DAOFRO = 0x00100030;                 /* setting DAOFR */
0964             break;
0965         case TRANSFER_SIZE_32BYTES:
0966             DMAC0.DAOFRO = 0x00200060;                 /* setting DAOFR */
0967             break;
0968     }
0969 }
0970
0971 /*""FUNC COMMENT""*****/
0972 * ID          :
0973 * Outline      : Initialization of DMAC0
0974 * Declaration   : void set_multi_dimensional_ch4( void )
0975 * Description   : Initialization of multi-dimensional mode for DMAC0 channel4
0976 * Argument      : none
0977 * Return Value  : none
0978 * Calling Functions :
0979 *""FUNC COMMENT END""*****/

```

```

0980 void set_multi_dimensional_ch4( void )
0981 {
0982   DMAC0.TCR4 = 0x0C;                                     /* set the transfer
count 12 */
0983   DMAC0.CHCR4.BIT.RPT = 0x0E;                           /* multi-dimensional mode */
0984   DMAC0.CHCR4.BIT.SM = 0x01;                             /* Source address is
incremented */
0985   DMAC0.TCRB4 = 0x00040004;                             /* setting reload counter */
0986   switch (dmac0.size) {
0987     case TRANSFER_SIZE_BYTE:
0988         DMAC0.DAOFR4 = 0x00010003;                       /* setting DAOFR */
0989         break;
0990     case TRANSFER_SIZE_WORD:
0991         DMAC0.DAOFR4 = 0x00020006;                       /* setting DAOFR */
0992         break;
0993     case TRANSFER_SIZE_LONG_WORD:
0994         DMAC0.DAOFR4 = 0x00040010;                       /* setting DAOFR */
0995         break;
0996     case TRANSFER_SIZE_16BYTES:
0997         DMAC0.DAOFR4 = 0x00100030;                       /* setting DAOFR */
0998         break;
0999     case TRANSFER_SIZE_32BYTES:
1000         DMAC0.DAOFR4 = 0x00200060;                       /* setting DAOFR */
1001         break;
1002   }
1003 }
1004
1005 /*"FUNC COMMENT"*****
1006 * ID          :
1007 * Outline     : DMAC0 starting transfer
1008 * Declaration : void dmac0_start( void )
1009 * Description : DMAC0 starting transfer
1010 * Argument    : none
1011 * Return Value : none
1012 * Calling Functions :
1013 /*"FUNC COMMENT END"*****/
1014 void dmac0_start( void )
1015 {
1016   unsigned long dumyy;
1017
1018   DMAC0.DMA0OR.BIT.DME = 0x01;                           /* DMA transfers on all channels are
enabled */
1019   if (dmac0.ch == 0) {
1020       DMAC0.CHCR0.BIT.DE = 0x01;                         /* DMA channel 0 transfer
enabled */

```

```

1021 } else {
1022     DMAC0.CHCR4.BIT.DE = 0x01;           /* DMA channel 4 transfer
enabled */
1023 }
1024
1025 /* Waiting for the transfer end */
1026 while ( int_flg != 1)
1027 ;
1028
1029 /* process for after the transfer */
1030 if (dmac0.ch == 0) {
1031     DMAC0.CHCR0.BIT.DE = 0;             /* DMA channel 0
transfer disabled */
1032     dumyy = DMAC0.CHCR0.BIT.TE;         /* dummy lead for TE clear */
1033     DMAC0.CHCR0.BIT.TE = 0;           /* tranfer end flag
clear */
1034 } else {
1035     DMAC0.CHCR4.BIT.DE = 0;           /* DMA channel 4
transfer disabled */
1036     dumyy = DMAC0.CHCR4.BIT.TE;         /* dummy lead for TE clear */
1037     DMAC0.CHCR4.BIT.TE = 0;           /* tranfer end flag
clear */
1038 }
1039
1040 DMAC0.DMA0OR.BIT.DME = 0x00;         /* DMA transfers on all channels are
disabled */
1041 }
1042
1043 /*""FUNC COMMENT""*****
1044 * ID          :
1045 * Outline     : the transfer results show DMAC0
1046 * Declaration : void dmac0_result( void )
1047 * Description : the transfer results show DMAC0
1048 * Argument    : none
1049 * Return Value : none
1050 * Calling Functions :
1051 *""FUNC COMMENT END""*****/
1052 void dmac0_result( void )
1053 {
1054     struct result result_data,tmp;
1055
1056     /* Displaying the transfer settings */
1057     if (dmac0.mode != TRANSFER_MODE_MULTI)
1058         printf("[DMAC0-ch%d-%s-%s-%dbyte(s)-%s-%s]\n\r",
1059             dmac0.ch, dmac0_dir_str[dmac0.dir -1], dmac0_mode[dmac0.mode -1],
1060             dmac0.size,cycle_str[dmac0.cycle -1],cache_str[dmac0.cache -1]);

```



```
1104 {
1105  struct result tmp;
1106  tmp = result_data;
1107
1108  /* Displaying range of source */
1109  printf("  Source address:%#n¥r");
1110  if (dmac0.mode == TRANSFER_MODE_REPEAT |
1111      dmac0.multi_mode == TRANSFER_MULTI_SCATTER)
1112      printf("  H%x - H%x¥n¥r",(unsigned long)result_data.src,
1113            (unsigned long)result_data.src +
1114            (result_data.trans_size / 2) -1);
1115  else if (dmac0.mode == TRANSFER_MODE_RELOAD)
1116      printf("  H%x - H%x¥n¥r",(unsigned long)result_data.src,
1117            (unsigned long)result_data.src + dmac0.size
1118            -1);
1119  else if (dmac0.multi_mode != TRANSFER_MULTI_MULTI)
1120      printf("  H%x - H%x¥n¥r",(unsigned long)result_data.src,
1121            (unsigned long)result_data.src +
1122            result_data.trans_size -1);
1123
1124  /* showing source data */
1125  switch (dmac0.mode) {
1126      case TRANSFER_MODE_NORMAL:
1127          /* showing normal mode */
1128          print_result(dmac0.size,tmp,tmp.src);
1129          break;
1130      case TRANSFER_MODE_REPEAT:
1131          tmp.trans_size /= 2;
1132          tmp.fraction /= 2;
1133          /* showing repeat mode */
1134          print_result(dmac0.size,tmp,tmp.src);
1135          break;
1136      case TRANSFER_MODE_RELOAD:
1137          if (dmac0.size > TRANSFER_SIZE_LONG_WORD) {
1138              tmp.trans_size = dmac0.size;
1139              tmp.fraction = 0;
1140          } else {
1141              tmp.trans_size = 0;
1142              tmp.fraction = dmac0.size;
1143          }
1144          /* showing reload mode */
1145          print_result(dmac0.size,tmp,tmp.src);
1146          break;
1147      case TRANSFER_MODE_MULTI:
```

```

1145         /* showing multi-dimensional mode */
1146         dmac0_result_src_multi(tmp);
1147         break;
1148     }
1149
1150     printf("%n%r%r");
1151
1152     tmp = result_data;
1153
1154     /* showing the source data of non cache area */
1155     if (dmac0.dir == DDR_TO_OL) {
1156         /* setting the non cacheing area address */
1157         tmp.src = (unsigned char *)(tmp.src + 0x20000000);
1158         printf("  NON-Cachessing Area Source address:%n%r");
1159
1160         /* Displaying range of source */
1161         if (dmac0.mode == TRANSFER_MODE_REPEAT |
1162             dmac0.multi_mode == TRANSFER_MULTI_SCATTER)
1163             printf("  H%x - H%x%r", (unsigned long)tmp.src,
1164                 (unsigned long)tmp.src +
101 (tmp.trans_size / 2) - 1);
1165         else if (dmac0.mode == TRANSFER_MODE_RELOAD)
1166             printf("  H%x - H%x%r", (unsigned long)tmp.src,
1167                 (unsigned long)tmp.src + dmac0.size
101 - 1);
1168         else if (dmac0.multi_mode != TRANSFER_MULTI_MULTI)
1169             printf("  H%x - H%x%r", (unsigned long)tmp.src,
1170                 (unsigned long)tmp.src +
101 tmp.trans_size - 1);
1171
1172         /* showing source data */
1173         switch (dmac0.mode) {
1174             case TRANSFER_MODE_NORMAL:
1175                 /* showing normal mode */
1176                 print_result(dmac0.size, tmp, tmp.src);
1177                 break;
1178             case TRANSFER_MODE_REPEAT:
1179                 tmp.trans_size /= 2;
1180                 tmp.fraction /= 2;
1181                 /* showing repeat mode */
1182                 print_result(dmac0.size, tmp, tmp.src);
1183                 break;
1184             case TRANSFER_MODE_RELOAD:
1185                 if (dmac0.size > TRANSFER_SIZE_LONG_WORD) {

```

```

1186             tmp.trans_size = dmac0.size;
1187             tmp.fraction = 0;
1188         } else {
1189             tmp.trans_size = 0;
1190             tmp.fraction = dmac0.size;
1191         }
1192         /* showing reload mode */
1193         print_result(dmac0.size,tmp,tmp.src);
1194         break;
1195     case TRANSFER_MODE_MULTI:
1196         /* showing multi-dimensional mode */
1197         dmac0_result_src_multi_non_cache_area(tmp);
1198         break;
1199     }
1200     printf("\n%r\n%r");
1201 }
1202 }
1203
1204 /*"FUNC COMMENT"*****
1205 * ID           :
1206 * Outline      : the transfer results show DMAC0
1207 * Declaration  : void dmac0_result_src_multi( struct result tmp )
1208 * Description  : showing multi-dimensional mode result(source)
1209 * Argument     : struct result tmp           : structure for transfer results
1210 * Return Value : none
1211 * Calling Functions :
1212 /*"FUNC COMMENT END"*****/
1213 void dmac0_result_src_multi(struct result tmp)
1214 {
1215     int multi_mode;
1216
1217     /* select the offset of the string for display multi-dimensional transfer */
1218     switch (dmac0.size) {
1219         case TRANSFER_SIZE_BYTE:
1220             multi_mode = 0;
1221             break;
1222         case TRANSFER_SIZE_WORD:
1223             multi_mode = 1;
1224             break;
1225         case TRANSFER_SIZE_LONG_WORD:
1226             multi_mode = 2;
1227             break;
1228         case TRANSFER_SIZE_16BYTES:

```

```

1229         multi_mode = 3;
1230         break;
1231     case TRANSFER_SIZE_32BYTES:
1232         multi_mode = 4;
1233         break;
1234 }
1235
1236 switch (dmac0.multi_mode) {
1237     case TRANSFER_MULTI_MULTI:
1238         /* showing multi-dimensional mode result */
1239         dmac0_result_multi_multi(tmp.src);
1240         break;
1241     case TRANSFER_MULTI_SCATTER:
1242         tmp.trans_size /= 2;
1243         tmp.fraction /= 2;
1244         /* Results show the transfer */
1245         print_result(dmac0.size,tmp,tmp.src);
1246         break;
1247     case TRANSFER_MULTI_STRIDE:
1248     case TRANSFER_MULTI_GATHER:
1249         /* Predefined text display */
1250         print_result_multi(dmac0.size,tmp,gather[multi_mode]);
1251         break;
1252 }
1253 }
1254
1255 /*"FUNC COMMENT"*****
1256 * ID          :
1257 * Outline     : the transfer results show DMAC0
1258 * Declaration : void dmac0_result_src_multi_non_cache_area( struct result tmp )
1259 * Description  : showing non caching area multi-dimensional mode result(source)
1260 * Argument    : struct result tmp          : structure for transfer results
1261 * Return Value : none
1262 * Calling Functions :
1263 *"FUNC COMMENT END"*****/
1264 void dmac0_result_src_multi_non_cache_area(struct result tmp)
1265 {
1266     switch (dmac0.multi_mode) {
1267         case TRANSFER_MULTI_MULTI:
1268             /* result for multi-dimensional transfer */
1269             dmac0_result_src_multi(tmp);
1270             break;
1271         case TRANSFER_MULTI_GATHER:

```



```

1272     case TRANSFER_MULTI_STRIDE:
1273         /* result for gather & stride transfer */
1274         print_result(dmac0.size,tmp,tmp.src);
1275         break;
1276     case TRANSFER_MULTI_SCATTER:
1277         tmp.trans_size /= 2;
1278         tmp.fraction /= 2;
1279         /* result for scatter transfer */
1280         print_result(dmac0.size,tmp,tmp.src);
1281         break;
1282 }
1283 }
1284
1285 /*"FUNC COMMENT"*****
1286 * ID           :
1287 * Outline      : the transfer results show DMAC0
1288 * Declaration  : void dmac0_result_dst( struct result result_data )
1289 * Description  : showing transfer results of DMAC0 (destination)
1290 * Argument     : struct result result_data   : structure for transfer results
1291 * Return Value : none
1292 * Calling Functions :
1293 /*"FUNC COMMENT END"*****
1294 void dmac0_result_dst( struct result result_data )
1295 {
1296     printf(" Destination address:¥n¥r");
1297
1298     if (dmac0.multi_mode == TRANSFER_MULTI_MULTI) {
1299         /* If transfer is multi-dimensional,displayed in a dedicated processing */
1300         dmac0_result_multi_multi(result_data.dst);
1301     } else {
1302         /* Displaying range of distination */
1303         printf(" H%x - H%x¥n¥r",(unsigned long)result_data.dst,
1304             (unsigned long)result_data.dst +
1305             result_data.trans_size -1);
1306         /* Display of the destination data */
1307         print_result(dmac0.size,result_data,result_data.dst);
1308     }
1309     /* showing for non cache area destination data */
1310     if (dmac0.dir == OL_TO_DDR) {
1311         printf("¥n¥r¥n¥r");
1312         /* setting the non cacheing area address */
1313         result_data.dst = (unsigned char *)(result_data.dst + 0x20000000);

```

```

1314
1315     /* Displaying range of destination */
1316     printf("  NON-Cachessing Area Destination address:¥n¥r");
1317     if (dmac0.multi_mode == TRANSFER_MULTI_MULTI) {
1318         /* If transfer is multi-dimensional,displayed in a dedicated processing */
1319         dmac0_result_multi_multi(result_data.dst);
1320     } else {
1321         printf("  H%x - H%x¥n¥r",(unsigned long)result_data.dst,
1322             (unsigned long)result_data.dst +
result_data.trans_size -1);
1323         /* Display of the destination data */
1324         print_result(dmac0.size,result_data,result_data.dst);
1325     }
1326 }
1327 }
1328
1329 /*"FUNC COMMENT"*****
1330 * ID           :
1331 * Outline      : the transfer results show DMAC0
1332 * Declaration  : void dmac0_result_multi_multi( char *adr )
1333 * Description  : showing multi-dimensional mode result
1334 * Argument     : char *adr:The start address of display data
1335 * Return Value : none
1336 * Calling Functions :
1337 *"FUNC COMMENT END"*****/
1338 void dmac0_result_multi_multi(unsigned char *adr)
1339 {
1340     switch (dmac0.size) {
1341         case TRANSFER_SIZE_BYTE:
1342             dmac0_result_multi_multi_byte(adr);
1343             break;
1344         case TRANSFER_SIZE_WORD:
1345             dmac0_result_multi_multi_word(adr);
1346             break;
1347         case TRANSFER_SIZE_LONG_WORD:
1348             dmac0_result_multi_multi_longword(adr);
1349             break;
1350         case TRANSFER_SIZE_16BYTES:
1351             dmac0_result_multi_multi_16bytes(adr);
1352             break;
1353         case TRANSFER_SIZE_32BYTES:
1354             dmac0_result_multi_multi_32bytes(adr);
1355             break;
1356     }

```

```

1357 }
1358
1359 /*"FUNC COMMENT"*****
1360 * ID          :
1361 * Outline     : the transfer results show DMAC0
1362 * Declaration : void dmac0_result_multi_multi_byte(char *adr)
1363 * Description : showing multi-dimensional mode result(byte)
1364 * Argument    : char *adr:The start address of display data
1365 * Return Value : none
1366 * Calling Functions :
1367 /*"FUNC COMMENT END"*****/
1368 void dmac0_result_multi_multi_byte(unsigned char *adr)
1369 {
1370     struct result result_data;
1371
1372     /* Displaying range */
1373     printf("  H%x - H%x\n",(unsigned long)adr,
1374           (unsigned long)adr +
TRANSFER_SIZE_MULTI_MULTI_BYTE -1);
1375
1376     result_data.trans_size = 0;
1377     result_data.fraction = TRANSFER_SIZE_MULTI_MULTI_BYTE;
1378
1379     /* display of the data */
1380     print_result(TRANSFER_SIZE_BYTE,result_data,adr);
1381 }
1382
1383 /*"FUNC COMMENT"*****
1384 * ID          :
1385 * Outline     : the transfer results show DMAC0
1386 * Declaration : void dmac0_result_multi_multi_word(char *adr)
1387 * Description : showing multi-dimensional mode result(word)
1388 * Argument    : char *adr:The start address of display data
1389 * Return Value : none
1390 * Calling Functions :
1391 /*"FUNC COMMENT END"*****/
1392 void dmac0_result_multi_multi_word(unsigned char *adr)
1393 {
1394     struct result result_data;
1395
1396     /* Displaying range */
1397     printf("  H%x - H%x\n",(unsigned long)adr,
1398           (unsigned long)adr +
TRANSFER_SIZE_MULTI_MULTI_WORD -1);

```

```

1399 result_data.trans_size = 0;
1400 result_data.fraction = TRANSFER_SIZE_MULTI_MULTI_WORD;
1401
1402 /* display of the data */
1403 print_result(TRANSFER_SIZE_WORD,result_data,adr);
1404 }
1405
1406 /*"FUNC COMMENT"*****
1407 * ID          :
1408 * Outline     : the transfer results show DMAC0
1409 * Declaration : dmac0_result_multi_multi_longword(char *adr)
1410 * Description : showing multi-dimensional mode result(long word)
1411 * Argument    : char *adr:The start address of display data
1412 * Return Value : none
1413 * Calling Functions :
1414 /*"FUNC COMMENT END"*****/
1415 void dmac0_result_multi_multi_longword(unsigned char *adr)
1416 {
1417     struct result result_data;
1418
1419     /* Displaying range */
1420     printf("  H%x - H%x\n",(unsigned long)adr,
1421           (unsigned long)adr +
TRANSFER_SIZE_MULTI_MULTI_LONG_WORD -1);
1422     result_data.trans_size = TRANSFER_SIZE_MULTI_MULTI_LONG_WORD;
1423     result_data.fraction = 0;
1424
1425     /* display of the data */
1426     print_result(TRANSFER_SIZE_LONG_WORD,result_data,adr);
1427 }
1428
1429 /*"FUNC COMMENT"*****
1430 * ID          :
1431 * Outline     : the transfer results show DMAC0
1432 * Declaration : void dmac0_result_multi_multi_16bytes(char *adr)
1433 * Description : showing multi-dimensional mode result(16 bytes)
1434 * Argument    : char *adr:The start address of display data
1435 * Return Value : none
1436 * Calling Functions :
1437 /*"FUNC COMMENT END"*****/
1438 void dmac0_result_multi_multi_16bytes(unsigned char *adr)
1439 {
1440     struct result result_data;
1441

```

```
1442 /* Displaying range */
1443 printf("  H%x - H%x\n",(unsigned long)adr,
1444                                     (unsigned long)adr +
TRANSFER_SIZE_MULTI_MULTI_16BYTES -1);
1445 result_data.trans_size = TRANSFER_SIZE_MULTI_MULTI_16BYTES;
1446 result_data.fraction = TRANSFER_SIZE_MULTI_MULTI_16BYTES % NEWLINE;
1447
1448 /* display of the data */
1449 print_result(TRANSFER_SIZE_16BYTES,result_data,adr);
1450 }
1451
1452 /*"FUNC COMMENT"*****
1453 * ID          :
1454 * Outline     : the transfer results show DMAC0
1455 * Declaration : void dmac0_result_multi_multi_32bytes(char *adr)
1456 * Description : showing multi-dimensional mode result(32 bytes)
1457 * Argument    : char *adr:The start address of display data
1458 * Return Value : none
1459 * Calling Functions :
1460 /*"FUNC COMMENT END"*****/
1461 void dmac0_result_multi_multi_32bytes(unsigned char *adr)
1462 {
1463   struct result result_data;
1464
1465   /* Displaying range */
1466   printf("  H%x - H%x\n",(unsigned long)adr,
1467                                     (unsigned long)adr +
TRANSFER_SIZE_MULTI_MULTI_32BYTES -1);
1468   result_data.trans_size = TRANSFER_SIZE_MULTI_MULTI_32BYTES;
1469   result_data.fraction = TRANSFER_SIZE_MULTI_MULTI_32BYTES % NEWLINE;
1470
1471   /* display of the data */
1472   print_result(TRANSFER_SIZE_32BYTES,result_data,adr);
1473 }
1474
1475 /*"FUNC COMMENT"*****
1476 * ID          :
1477 * Outline     : Interrupt handling DMAC0
1478 * Declaration : void dmac0_interrupt_ch0( void )
1479 * Description : Interrupt handling DMAC0(channel 0)
1480 * Argument    : none
1481 * Return Value : none
1482 * Calling Functions :
1483 /*"FUNC COMMENT END"*****/
```

```

1484 void dmac0_interrupt_ch0( void )
1485 {
1486   int tmp;
1487
1488   /* "Repeat transfer" the case of transferring again */
1489   if (DMAC0.CHCR0.BIT.TE == 1 && DMAC0.CHCR0.BIT.RPT == 3) {
1490       tmp = DMAC0.CHCR0.BIT.TE;                               /* dummy read for
TE clear */
1491       DMAC0.CHCR0.BIT.TE = 0x00;                             /* tranfer end flag
clear */
1492       DMAC0.CHCR0.BIT.IE = 0;                               /* interrupt flag clear
*/
1493       int_flg = 1;                                          /* set flag
for transfer end interrupt */
1494   } else if (DMAC0.CHCR0.BIT.TE == 1) {
1495       DMAC0.CHCR0.BIT.IE = 0;                               /* interrupt flag clear
*/
1496       int_flg = 1;                                          /* set flag
for transfer end interrupt */
1497   }
1498 }
1499
1500 /*""FUNC COMMENT""*****
1501 * ID          :
1502 * Outline     : Interrupt handling DMAC0
1503 * Declaration : void dmac0_interrupt_ch4( void )
1504 * Description : Interrupt handling DMAC0(channel 4)
1505 * Argument    : none
1506 * Return Value : none
1507 * Calling Functions :
1508 /*""FUNC COMMENT END""*****
1509 void dmac0_interrupt_ch4( void )
1510 {
1511   int tmp;
1512
1513   /* "Repeat transfer" the case of transferring again */
1514   if (DMAC0.CHCR4.BIT.TE == 1 && DMAC0.CHCR4.BIT.RPT == 3) {
1515       tmp = DMAC0.CHCR4.BIT.TE;                               /* dummy read for
TE clear */
1516       DMAC0.CHCR4.BIT.TE = 0x00;                             /* tranfer end flag
clear */
1517       DMAC0.CHCR4.BIT.IE = 0;                               /* interrupt flag clear
*/
1518       int_flg = 1;                                          /* set flag
for transfer end interrupt */
1519   } else if (DMAC0.CHCR4.BIT.TE == 1) {
1520       DMAC0.CHCR4.BIT.IE = 0;                               /* interrupt flag clear
*/

```

```
1521         int_flg = 1;                               /* set flag
for transfer end interrupt */
1522     }
1523 }
```

6.5 サンプルプログラムリスト”dmac1.c”

```

0001 /******
0002 ;* DISCLAIMER
0003 ;
0004 ;* This software is supplied by Renesas Electronics Corporation. and is only
0005 ;* intended for use with Renesas products. No other uses are authorized.
0006 ;
0007 ;* This software is owned by Renesas Electronics Corporation. and is protected under
0008 ;* all applicable laws, including copyright laws.
0009 ;
0010 ;* THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
0011 ;* REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
0012 ;* INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
0013 ;* PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE
EXPRESSLY
0014 ;* DISCLAIMED.
0015 ;
0016 ;* TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
0017 ;* ELECTRONICS CORPORATION. NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE
LIABLE
0018 ;* FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
0019 ;* FOR ANY REASON RELATED TO THE THIS SOFTWARE, EVEN IF RENESAS OR ITS
0020 ;* AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
0021 ;
0022 ;* Renesas reserves the right, without notice, to make changes to this
0023 ;* software and to discontinue the availability of this software.
0024 ;* By using this software, you agree to the additional terms and
0025 ;* conditions found by accessing the following link:
0026 ;* http://www.renesas.com/disclaimer
0027 ;* *****/
0028 /* Copyright (C) 2011. Renesas Electronics Corporation., All Rights Reserved.*/
0029 /*"FILE COMMENT"***** Technical reference data *****
0030 ;* System Name : SH7786 DMAC Sample Program
0031 ;* File Name : dmac1.c
0032 ;* Abstract : DMAC1 is transfer process
0033 ;* Version : Ver 1.00
0034 ;* Device : SH7786
0035 ;* Tool-Chain : High-performance Embedded Workshop (Version 4.09.00.007)
0036 ;* : C/C++ Compiler Package for SuperH Family (V.9.3.2.0)
0037 ;* OS : None
0038 ;* H/W Platform : SH-4A Board P/N:AP-SH4AD-0A (Manufacturer:ALPHA PROJECT)

```



```
0039 ;* Description   : Main routine and common functions
0040 ;* Operation     :
0041 ;* Limitation    :
0042 ;*               :
0043 ;*****
0044 ;* History       : 26.Aug.2011 Ver. 1.00 First Release
0045 ;*****"FILE COMMENT END"******/
0046
0047 #include "config.h"
0048 #include "dmac1.h"
0049
0050 struct DMAC_1 dmac1;                /* Structure for storing configuration */
0051
0052 /*"FUNC COMMENT"*****
0053 * ID              :
0054 * Outline         : DMAC1 channel select
0055 * Declaration    : void dmac1_select_channel( void )
0056 * Description    : DMAC1 channel select
0057 * Argument       : none
0058 * Return Value   : none
0059 * Calling Functions :
0060 /*"FUNC COMMENT END"******/
0061 void dmac1_select_channel(void)
0062 {
0063     int ret;
0064     char KeyBuff;
0065
0066     /* Structure clear */
0067     dmac1_data_clear();
0068
0069     do {
0070         /* showing DMAC1 channel selection screen */
0071         printf("[DMAC1]¥n¥r");
0072         printf(" - Chanel Select¥n¥r");
0073         printf(" 1. Chanel 0¥n¥r");
0074         printf(" 2. Chanel 2¥n¥r");
0075         printf(" r. Return to previous menu¥n¥r");
0076         printf(" Select No:");
0077         /* clear key buffer */
0078         KeyBuff = 0;
0079
```

```

0080      /* waiting for input from SCIF */
0081      while( scif_recive_data_byte( &KeyBuff ) != 0)
0082      ;
0083
0084      printf("¥n¥r");
0085
0086      /* judgment of input characters */
0087      switch (KeyBuff) {
0088          case '1' :
0089              /* channel 0 selected */
0090              dmac1.ch = 0;
0091              break;
0092          case '2' :
0093              /* channel 2 selected */
0094              dmac1.ch = 2;
0095              break;
0096          case 'r' :
0097              /* previous menu selected */
0098              return;
0099          default :
0100              /* selecting an invalid value */
0101              printf("Invalid value. Please selected 1 to 2 or r.¥n¥r");
0102              break;
0103      }
0104
0105      /* in the case of inputting the value from '1' to '2' */
0106      if (KeyBuff >= '1' && KeyBuff <= '2') {
0107          /* DMAC1 direction to be selected */
0108          ret = dmac1_select_direction();
0109          if (ret == 0)
0110              return;
0111      }
0112 } while(1);
0113
0114 }
0115
0116
0117 /*"FUNC COMMENT"*****
0118 * ID          :
0119 * Outline     : DMAC1 direction select
0120 * Declaration : int dmac1_select_direction( void )

```

```
0121 * Description      : DMAC1 direction select
0122 * Argument         : none
0123 * Return Value     : 0:transfer end,1:canceled menu
0124 * Calling Functions :
0125 *""FUNC COMMENT END""*****
0126 int dmac1_select_direction( void )
0127 {
0128     int ret;
0129     char KeyBuff;
0130
0131     do{
0132         /* showing DMAC1 direction selection screen */
0133         printf("[DMAC1-ch%d]\n\r",dmac1.ch);
0134         printf(" - Direction Select\n\r");
0135         printf(" 1. OL memory to DDR3-SDRAM\n\r");
0136         printf(" 2. DDR3-SDRAM to OL memory\n\r");
0137         printf(" r. Return to previous menu\n\r");
0138         printf(" Select No:");
0139         /* clear key buffer */
0140         KeyBuff = 0;
0141
0142         /* waiting for input from SCIF */
0143         while( scif_recive_data_byte( &KeyBuff ) != 0)
0144             ;
0145         printf("\n\r");
0146
0147         /* judgment of input characters */
0148         switch (KeyBuff) {
0149             case '1' :
0150                 /* OL memory to DDR3SDRAM selected */
0151                 dmac1.dir = OL_TO_DDR;
0152                 break;
0153             case '2' :
0154                 /* DDR3SDRAM to OL memory selected */
0155                 dmac1.dir = DDR_TO_OL;
0156                 break;
0157             case 'r' :
0158                 /* previous menu selected */
0159                 return 1;
0160             default :
0161                 /* selecting an invalid value */
```

```

0162             printf("Invalid value. Please selected 1 to 2 or r.\n\r");
0163             break;
0164     }
0165
0166     /* in the case of inputting the value from '1' to '2' */
0167     if (KeyBuff >= '1' && KeyBuff <= '2') {
0168         /* DMAC1 transfer mode to be selected */
0169         ret = dmac1_select_trmode();
0170         if (ret == 0)
0171             return 0;
0172     }
0173 }while(1);
0174 }
0175
0176 /*"FUNC COMMENT"*****
0177 * ID           :
0178 * Outline      : DMAC1 trans mode select
0179 * Declaration  : int dmac1_select_trmode( void )
0180 * Description  : DMAC1 trans mode select
0181 * Argument     : none
0182 * Return Value : 0:transfer end,1:canceled menu
0183 * Calling Functions :
0184 /*"FUNC COMMENT END"*****/
0185 int dmac1_select_trmode( void )
0186 {
0187     int ret;
0188     char KeyBuff;
0189
0190     if (dmac1.ch == 0) {
0191         while (1){
0192             /* showing DMAC1 transfer mode selection screen */
0193             printf("[DMAC1-ch%d-%s]\n\r",dmac1.ch,dmac1_dir_str[dmac1.dir -1]);
0194             printf(" - Transfer mode select\n\r");
0195             printf(" 1. Continuous\n\r");
0196             printf(" 2. Stride mode\n\r");
0197             printf(" 3. Scatter mode\n\r");
0198             printf(" 4. Gather mode\n\r");
0199             printf(" r. Return to previous menu\n\r");
0200             printf(" Select No:");
0201             /* clear key buffer */
0202             KeyBuff = 0;

```

```
0203
0204     /* waiting for input from SCIF */
0205     while( scif_recive_data_byte( &KeyBuff ) != 0)
0206     ;
0207
0208     printf("¥n¥r");
0209
0210     /* judgment of input characters */
0211     switch (KeyBuff) {
0212         case '1' :
0213             /* continuous transfer selected */
0214             dmac1.mode = TRANSFER_MODE_CONTINUOUS;
0215             break;
0216         case '2' :
0217             /* stride transfer selected */
0218             dmac1.mode = TRANSFER_MODE_STRIDE;
0219             break;
0220         case '3' :
0221             /* scatter transfer selected */
0222             dmac1.mode = TRANSFER_MODE_SCATTER;
0223             break;
0224         case '4' :
0225             /* gather transfer selected */
0226             dmac1.mode = TRANSFER_MODE_GATHER;
0227             break;
0228         case 'r' :
0229             /* previous menu selected */
0230             return 1;
0231         default :
0232             /* selecting an invalid value */
0233             printf("Invalid value. Please selected 1 to 4 or r.¥n¥r");
0234             break;
0235     }
0236
0237     /* in the case of inputting the value from '1' to '4' */
0238     if (KeyBuff >= '1' && KeyBuff <= '4') {
0239         /* DMAC1 transfer size to be selected */
0240         ret = dmac1_select_size();
0241         if (ret == 0)
0242             return 0;
0243     }
```

```
0244     }
0245 } else {
0246     /* continuous transfer only can be executed when channel 2 is selected */
0247     dmac1.mode = TRANSFER_MODE_CONTINUOUS;
0248     /* DMAC1 transfer size to be selected */
0249     ret = dmac1_select_size();
0250     if (ret == 0)
0251         return 0;
0252     else
0253         return 1;
0254 }
0255 }
0256
0257 /*"FUNC COMMENT"*****
0258 * ID          :
0259 * Outline     : DMAC1 transfer size select
0260 * Declaration : int dmac1_select_size( void )
0261 * Description : DMAC1 transfer size select
0262 * Argument    : none
0263 * Return Value : 0:transfer end,1: canceled menu
0264 * Calling Functions :
0265 /*"FUNC COMMENT END"*****/
0266 int dmac1_select_size( void )
0267 {
0268     int ret;
0269
0270     while (1){
0271         if (dmac1.ch == 0) {
0272             /* DMAC1 transfer size select (channel 0) */
0273             ret = dmac1_select_size_ch0();
0274
0275         } else {
0276             /* DMAC1 transfer size select (channel 2) */
0277             ret = dmac1_select_size_ch2();
0278         }
0279
0280         if (ret == 0)
0281             return 0;
0282         else
0283             return 1;
0284     }
```

```

0285 }
0286
0287 /*"FUNC COMMENT"*****
0288 * ID          :
0289 * Outline     : DMAC1 transfer size select
0290 * Declaration : int dmac1_select_size_ch0( void )
0291 * Description : DMAC1 transfer size select (channel 0)
0292 * Argument    : none
0293 * Return Value : 0:transfer end,1: canceled menu
0294 * Calling Functions :
0295 /*"FUNC COMMENT END"*****/
0296 int dmac1_select_size_ch0( void )
0297 {
0298     int ret;
0299     char KeyBuff;
0300
0301     /* showing DMAC1 transfer size selection screen (channel 0) */
0302     printf("[DMAC1-ch%d-%s-%s]\n\r",
0303           dmac1.ch,dmac1_dir_str[dmac1.dir -1],mode_str[dmac1.mode -1]);
0304     printf(" - Transfer data size select\n\r");
0305     printf(" 1. Long Words\n\r");
0306     printf(" 2. 8bytes\n\r");
0307     printf(" 3. 16bytes\n\r");
0308     printf(" 4. 32bytes\n\r");
0309     printf(" r. Return to previous menu\n\r");
0310     printf(" Select No:");
0311
0312     /* clear key buffer */
0313     KeyBuff = 0;
0314
0315     /* waiting for input from SCIF */
0316     while( scif_recive_data_byte( &KeyBuff ) != 0)
0317     ;
0318
0319     printf("\n\r");
0320
0321     /* judgment of input characters */
0322     switch (KeyBuff) {
0323         /* transfer size is long word selected */
0324         case '1' :
0325             dmac1.size = TRANSFER_SIZE_LONG_WORD;

```

```

0326         break;
0327     /* transfer size is 8bytes selected */
0328     case '2' :
0329         dmac1.size = TRANSFER_SIZE_8BYTES;
0330         break;
0331     /* transfer size is 16bytes selected */
0332     case '3' :
0333         dmac1.size = TRANSFER_SIZE_16BYTES;
0334         break;
0335     /* transfer size is 32bytes selected */
0336     case '4' :
0337         dmac1.size = TRANSFER_SIZE_32BYTES;
0338         break;
0339     /* previous menu selected */
0340     case 'r' :
0341         return 1;
0342     /* selecting an invalid value */
0343     default :
0344         printf("Invalid value. Please selected 1 to 4 or r.\n");
0345         break;
0346 }
0347
0348 /* in the case of inputting the value from '1' to '4' */
0349 if (KeyBuff >= '1' && KeyBuff <= '4') {
0350     /* DMAC1 cache control to be selected */
0351     ret = dmac1_select_cache();
0352     if (ret == 0)
0353         return 0;
0354 }
0355
0356 }
0357
0358 /*"FUNC COMMENT"*****
0359 * ID           :
0360 * Outline      : DMAC1 transfer size select
0361 * Declaration  : int dmac1_select_size_ch2( void )
0362 * Description  : DMAC1 transfer size select (channel 2)
0363 * Argument     : none
0364 * Return Value : 0:transfer end,1:canceled menu
0365 * Calling Functions :
0366 /*"FUNC COMMENT END"*****/

```



```
0367 int dmac1_select_size_ch2( void )
0368 {
0369     int ret;
0370     char KeyBuff;
0371
0372     /* showing DMAC1 transfer size selection screen (channel 2) */
0373     printf("[DMAC1-ch%d-%s-%s]\n\r",
0374           dmac1.ch,dmac1_dir_str[dmac1.dir -1],mode_str[dmac1.mode -1]);
0375     printf(" - Transfer data size select\n\r");
0376     printf(" 1. Byte\n\r");
0377     printf(" 2. Words\n\r");
0378     printf(" 3. Long Words\n\r");
0379     printf(" 4. 8bytes\n\r");
0380     printf(" 5. 32bytes\n\r");
0381     printf(" r. Return to previous menu\n\r");
0382     printf(" Select No:");
0383
0384     /* clear key buffer */
0385     KeyBuff = 0;
0386     while( scif_recive_data_byte( &KeyBuff ) != 0)
0387     ;
0388
0389     printf("\n\r");
0390
0391     /* waiting for input from SCIF */
0392     switch (KeyBuff) {
0393         /* transfer size is byte selected */
0394         case '1' :
0395             dmac1.size = TRANSFER_SIZE_BYTE;
0396             break;
0397         /* transfer size is word selected */
0398         case '2' :
0399             dmac1.size = TRANSFER_SIZE_BYTE;
0400             break;
0401         /* transfer size is long word selected */
0402         case '3' :
0403             dmac1.size = TRANSFER_SIZE_LONG_WORD;
0404             break;
0405         /* transfer size is 8bytes selected */
0406         case '4' :
0407             dmac1.size = TRANSFER_SIZE_8BYTES;
```

```

0408         break;
0409     /* transfer size is 32bytes selected */
0410     case '5' :
0411         dmac1.size = TRANSFER_SIZE_32BYTES;
0412         break;
0413     /* previous menu selected */
0414     case 'r' :
0415         return 1;
0416     /* selecting an invalid value */
0417     default :
0418         printf("Invalid value. Please selected 1 to 5 or r.\n");
0419         break;
0420 }
0421
0422 /* in the case of inputting the value from '1' to '5' */
0423 if (KeyBuff >= '1' && KeyBuff <= '5') {
0424     /* DMAC1 cache control to be selected */
0425     ret = dmac1_select_cache();
0426     if (ret == 0)
0427         return 0;
0428 }
0429
0430 }
0431 /*"FUNC COMMENT"*****
0432 * ID          :
0433 * Outline     : DMAC1 cache control select
0434 * Declaration : int dmac1_select_cache( void )
0435 * Description : DMAC1 cache control select
0436 * Argument    : none
0437 * Return Value : 0:transfer end,1: canceled menu
0438 * Calling Functions :
0439 /*"FUNC COMMENT END"*****
0440 int dmac1_select_cache( void )
0441 {
0442     int ret;
0443     char KeyBuff;
0444
0445     while (1){
0446         /* showing DMAC1 cache control selection screen */
0447         printf("[DMAC1-ch%d-%s-%s-%dbyte(s)]\n",
0448             dmac1.ch, dmac1_dir str[dmac1.dir -1], mode str[dmac1.mode -1],

```

```
0449             dmac1.size);
0450
0451     printf(" - Cache Select\n\r");
0452     printf(" 1. Flush/Purge\n\r");
0453     printf(" 2. No Flush/Purge\n\r");
0454     printf(" r. Return to previous menu\n\r");
0455     printf(" Select No:");
0456     /* clear key buffer */
0457     KeyBuff = 0;
0458
0459     /* waiting for input from SCIF */
0460     while( scif_recive_data_byte( &KeyBuff ) != 0)
0461     ;
0462
0463     printf("\n\r");
0464
0465     /* judgment of input characters */
0466     switch (KeyBuff) {
0467         /* cache control ON selected */
0468         case '1' :
0469             dmac1.cache = SELECT_CACHE_ON;
0470             break;
0471         /* cache control OFF selected */
0472         case '2' :
0473             dmac1.cache = SELECT_CACHE_OFF;
0474             break;
0475         /* previous menu selected */
0476         case 'r' :
0477             return 1;
0478         /* selecting an invalid value */
0479         default :
0480             printf("Invalid value. Please selected 1 to 2 or r.\n\r");
0481             break;
0482     }
0483
0484     /* in the case of inputting the value from '1' to '2' */
0485     if (KeyBuff >= '1' && KeyBuff <= '2') {
0486         /* DAMC0 transfer to be selected */
0487         ret = dmac1_transfer();
0488         if (ret == 0)
0489             return 0;
```

```

0490     }
0491 }
0492 }
0493
0494 /*"FUNC COMMENT"*****
0495 * ID           :
0496 * Outline      : DMAC1 transfer process
0497 * Declaration  : int dmac1_transfer( void )
0498 * Description  : DMAC1 transfer process
0499 * Argument     : none
0500 * Return Value : 0:transfer end,1: canceled menu
0501 * Calling Functions :
0502 /*"FUNC COMMENT END"*****/
0503 int dmac1_transfer( void )
0504 {
0505     int ret;
0506     char KeyBuff;
0507
0508     do{
0509         /* showing DMAC1 transfer process selection screen */
0510         printf("[DMAC1-ch%d-%s-%s-%dbyte(s)-%s]¥n¥r",
0511             dmac1.ch, dmac1_dir_str[dmac1.dir -1], mode_str[dmac1.mode -1],
0512             dmac1.size,dmac1_cache_str[dmac1.cache -1]);
0513
0514         printf(" - Do you start DMA transfer?¥n¥r");
0515         printf(" 1. Yes¥n¥r");
0516         printf(" r. Return to previous menu¥n¥r");
0517         printf(" Select No:");
0518         /* clear key buffer */
0519         KeyBuff = 0;
0520
0521         /* waiting for input from SCIF */
0522         while( scif_recive_data_byte( &KeyBuff ) != 0)
0523             ;
0524
0525         printf("¥n¥r");
0526
0527         /* judgment of input characters */
0528         switch (KeyBuff) {
0529             /* transfer start selected */
0530             case '1' :

```

```

0531         memory_init(dmac1.dir);
        /* memory Initialization */
0532         dmac1_init();
        /* DMAC1 Initialization */
0533         dmac1_start();
        /* DMAC1 transfer start */
0534         dmac1_result();
        /* showing DMAC1 transfer result */
0535
0536         printf("DMA transfer compleate!!%n%r");
0537         while (1) {
0538             printf("Please hit any key.%n%r");
0539             /* clear key buffer */
0540             KeyBuff = 0;
0541
0542             /* wait for one character */
0543             while( scif_recive_data_byte( &KeyBuff ) != 0)
0544                 ;
0545
0546             printf("%n%r");
0547             return 0;
0548         }
0549         break;
0550
0551         /* previous menu selected */
0552         case 'r' :
0553             return 1;
0554         default :
0555             /* selecting an invalid value */
0556             printf("Invalid value. Please selected 1 or r.%n%r");
0557             break;
0558     }
0559
0560 }while(1);
0561 }
0562
0563
0564 /*""FUNC COMMENT""*****
0565 * ID           :
0566 * Outline      : clear of data storage structure
0567 * Declaration  : void dmac1_data_clear( void )
0568 * Description  : clear of data storage structure

```

```
0569 * Argument      : none
0570 * Return Value   : none
0571 * Calling Functions :
0572 *""FUNC COMMENT END""*****/
0573 void dmac1_data_clear( void )
0574 {
0575     dmac1.ch = 0xFF;
0576     dmac1.dir = 0;
0577     dmac1.mode = 0;
0578     dmac1.size = 0;
0579     dmac1.cache = 0;
0580 }
0581
0582
0583 /*""FUNC COMMENT""*****
0584 * ID                :
0585 * Outline           : Initialization of DMAC1
0586 * Declaration       : void dmac1_init( void )
0587 * Description       : Initialization of DMAC1
0588 * Argument          : none
0589 * Return Value      : none
0590 * Calling Functions :
0591 *""FUNC COMMENT END""*****/
0592 void dmac1_init( void )
0593 {
0594     volatile int i;
0595
0596     /* Stop the clock supply to DAMC */
0597     CPG.MSTPCR1.BIT.MSTP104 = 1;
0598     CPG.MSTPCR1.BIT.MSTP105 = 1;
0599
0600     /* wait for DMAC stop */
0601     for (i = 0; i < 10000; i++)
0602     ;
0603
0604     /* Start the clock supply to DAMC */
0605     CPG.MSTPCR1.BIT.MSTP104 = 0;
0606     CPG.MSTPCR1.BIT.MSTP105 = 0;
0607
0608     /* wait for DMAC start */
0609     for (i = 0; i < 10000; i++)
```

```

0610 ;
0611
0612 /* transfer is channel 0 or channel 2 ? */
0613 if (dmac1.ch == 0)
0614     dmac1_ch0_init();                /* DMAC1 cahnnel 0 init */
0615 else
0616     dmac1_ch2_init();                /* DMAC1 cahnnel 2 init */
0617 }
0618
0619 /*""FUNC COMMENT""*****
0620 * ID          :
0621 * Outline     : Initialization of DMAC1
0622 * Declaration : void dmac1_ch0_init( void )
0623 * Description : Initialization of DMAC1 channel 0
0624 * Argument    : none
0625 * Return Value : none
0626 * Calling Functions :
0627 /*""FUNC COMMENT END""*****
0628 void dmac1_ch0_init( void )
0629 {
0630
0631 /* cache control */
0632 if (dmac1.cache == SELECT_CACHE_ON && dmac1.dir == OL_TO_DDR)
0633     /* Cache Invalidation */
0634     cache_purge((void *)D_DMAL_SDRAM_VLADR, D_DMAL_TRANS_SIZE);
0635 else if (dmac1.cache == SELECT_CACHE_ON && dmac1.dir == DDR_TO_OL)
0636     /* Writeback cache data to DDR3SDRAM */
0637     cache_writeback((void *)D_DMAL_SDRAM_VLADR, D_DMAL_TRANS_SIZE);
0638
0639 /* Settings DMAC1 SAR0 and DAR0 */
0640 if (dmac1.dir == OL_TO_DDR) {
0641     DMAL.DAR0 = (unsigned long)D_DMAL_SDRAM_ADR;
0642     /* DDR3SDRAM to set a transfer destination address */
0643     DMAL.SAR0 = (unsigned long)D_DMAL_OL_ADR;
0644     /* OL memory to set a transfer soruce address */
0645 } else {
0646     DMAL.DAR0 = (unsigned long)D_DMAL_OL_ADR;
0647     /* OL memory to set a transfer destination address */
0648     DMAL.SAR0 = (unsigned long)D_DMAL_SDRAM_ADR;
0649     /* DDR3SDRAM to set a transfer soruce address */
0650 }
0651 }

```

```
0648 /* Set command chain */
0649 dmac1_cc_set();
0650 }
0651
0652 /*"FUNC COMMENT"*****
0653 * ID          :
0654 * Outline     : Initialization of DMAC1
0655 * Declaration : void dmac1_ch2_init( void )
0656 * Description : Initialization of DMAC1 channel 2
0657 * Argument    : none
0658 * Return Value : none
0659 * Calling Functions :
0660 /*"FUNC COMMENT END"*****/
0661 void dmac1_ch2_init( void )
0662 {
0663 /* Settings DMAC1 SAR2 and DAR2 */
0664 if (dmac1.dir == DDR_TO_OL) {
0665     DMAC1.SAR2 = (unsigned long)D_DMAL_SDRAM_ADR;
0666     /* DDR3SDRAM to set a transfer destination address */
0667     DMAC1.DAR2 = (unsigned long)D_DMAL_OL_ADR;
0668     /* OL memory to set a transfer source address */
0669 } else {
0670     DMAC1.SAR2 = (unsigned long)D_DMAL_OL_ADR;
0671     /* OL memory to set a transfer destination address */
0672     DMAC1.DAR2 = (unsigned long)D_DMAL_SDRAM_ADR;
0673     /* DDR3SDRAM to set a transfer source address */
0674 }
0675
0676 /* Setting the amount of data transferred */
0677 if (dmac1.size <= TRANSFER_SIZE_WORD) {
0678     DMAC1.DMA1BCNTR2.BIT.BCNT = D_DMAL_TRANS_SIZE_LITTLE;
0679 } else {
0680     DMAC1.DMA1BCNTR2.BIT.BCNT = D_DMAL_TRANS_SIZE;
0681 }
0682
0683 /* cache control */
0684 if (dmac1.cache == SELECT_CACHE_ON && dmac1.dir == DDR_TO_OL)
0685     /* Cache Invalidation */
0686     cache_writeback((void *)D_DMAL_SDRAM_VLADR, DMAC1.DMA1BCNTR2.BIT.BCNT);
0687 else if (dmac1.cache == SELECT_CACHE_ON && dmac1.dir == OL_TO_DDR)
0688     /* Writeback cache data to DDR3SDRAM */
0689     cache_purge((void *)D_DMAL_SDRAM_VLADR, DMAC1.DMA1BCNTR2.BIT.BCNT);
```



```
0686
0687 /* setting transfer Size */
0688 switch (dmac1.size) {
0689     case TRANSFER_SIZE_BYTE:
0690         DMAC1.DMA1STRS2.BIT.STRS = 0x00;
0691         /* Byte units */
0692         DMAC1.DMA1DTRS2.BIT.DTRS = 0x00;
0693         break;
0694     case TRANSFER_SIZE_WORD:
0695         DMAC1.DMA1STRS2.BIT.STRS = 0x01;
0696         /* Word units */
0697         DMAC1.DMA1DTRS2.BIT.DTRS = 0x01;
0698         break;
0699     case TRANSFER_SIZE_LONG_WORD:
0700         DMAC1.DMA1STRS2.BIT.STRS = 0x02;
0701         /* Long word units */
0702         DMAC1.DMA1DTRS2.BIT.DTRS = 0x02;
0703         break;
0704     case TRANSFER_SIZE_8BYTES:
0705         DMAC1.DMA1STRS2.BIT.STRS = 0x03;
0706         /* 8bytes units */
0707         DMAC1.DMA1DTRS2.BIT.DTRS = 0x03;
0708         break;
0709     case TRANSFER_SIZE_32BYTES:
0710         DMAC1.DMA1STRS2.BIT.STRS = 0x05;
0711         /* 32bytes units */
0712         DMAC1.DMA1DTRS2.BIT.DTRS = 0x05;
0713         break;
0714 }
0715 }
0716
0717 /*""FUNC COMMENT""*****
0718 * ID :
0719 * Outline : Initialization of DMAC1
0720 * Declaration : void dmac1_cc_set( void )
0721 * Description : Set command chain
0722 * Argument : none
0723 * Return Value : none
0724 * Calling Functions :
0725 ""FUNC COMMENT END""*****/
0726 void dmac1_cc_set( void )
0727 {
```

```

0723 DMAC1.DMA1CHCR0.BIT.CCRE = 1;
      /* command chain enable */

0724 DMAC1.DMA1CCAR0.BIT.CCA = (unsigned long)COMMAND_CHAIN_ADDR_1 >> 5;      /* set
address of command chain area */

0725
0726 switch (dmac1.mode) {
0727     /* CONTINUOUS transfer */
0728     case TRANSFER_MODE_CONTINUOUS:
0729         dmac1_cc_cotinuuous_set();
0730         break;
0731     /* STRIDE transfer */
0732     case TRANSFER_MODE_STRIDE:
0733         dmac1_cc_stride_set();
0734         break;
0735     /* SCATTER transfer */
0736     case TRANSFER_MODE_SCATTER:
0737         dmac1_cc_scatter_set();
0738         break;
0739     /* GATHER transfer */
0740     case TRANSFER_MODE_GATHER:
0741         dmac1_cc_gather_set();
0742         break;
0743 }
0744 }
0745
0746 /*"FUNC COMMENT"*****
0747 * ID          :
0748 * Outline     : Initialization of DMAC1
0749 * Declaration : void dmac1_cc_cotinuuous_set( void )
0750 * Description : Set command chain (cotinuuous)
0751 * Argument    : none
0752 * Return Value : none
0753 * Calling Functions :
0754 /*"FUNC COMMENT END"*****/
0755 void dmac1_cc_cotinuuous_set( void )
0756 {
0757     unsigned long *ccadr1,*ccadr2;
0758
0759     ccadr1 = COMMAND_CHAIN_VLADDR_1;
0760     ccadr2 = COMMAND_CHAIN_VLADDR_2;
0761

```

```

0762 /* set for command chain 1 */
0763 *ccadr1 = 0xA0000000; /* set the CHCR0,
channel 0 and command chain enable */
0764 *(ccadr1 + 0x01) = 0x00000008; /* reserve area */
0765 *(ccadr1 + 0x02) = (unsigned long)DMAC1.SAR0; /* set the SAR0 */
0766 *(ccadr1 + 0x03) = (unsigned long)DMAC1.DAR0; /* set the DAR0 */
0767 *(ccadr1 + 0x04) = (unsigned long)COMMAND_CHAIN_ADDR_2; /* set the CCAR for next command
chain address */
0768 *(ccadr1 + 0x05) = D_DMACH_TRANS_SIZE / 2; /* set the BCNTR0 amount of data
transferred */
0769 *(ccadr1 + 0x06) = 0x00; /* set the STRR0 without
stride */
0770 *(ccadr1 + 0x07) = 0x00; /* set the SBCNTR0
without stride */
0771
0772 /* set for command chain 2 */
0773 *ccadr2 = 0x80000000; /* set the CHCR0,
command chain enable */
0774 *(ccadr2 + 0x01) = 0x00000008; /* reserve area */
0775 *(ccadr2 + 0x02) = (unsigned long)DMAC1.SAR0; /* set the SAR0 */
0776 *(ccadr2 + 0x03) = (unsigned long)DMAC1.DAR0 + D_DMACH_TRANS_SIZE / 2; /* set the DAR0 */
0777 *(ccadr2 + 0x04) = 0x00; /* set the CCAR since the
command chain to finish, set to 0 */
0778 *(ccadr2 + 0x05) = D_DMACH_TRANS_SIZE / 2; /* set the BCNTR0 amount of data
transferred */
0779 *(ccadr2 + 0x06) = 0x00; /* set the STRR0 without
stride */
0780 *(ccadr2 + 0x07) = 0x00; /* set the SBCNTR0
without stride */
0781 }
0782
0783 /*"FUNC COMMENT"*****
0784 * ID :
0785 * Outline : Initialization of DMAC1
0786 * Declaration : void dmac1_cc_stride_set( void )
0787 * Description : Set command chain (stride)
0788 * Argument : none
0789 * Return Value : none
0790 * Calling Functions :
0791 /*"FUNC COMMENT END"*****/
0792 void dmac1_cc_stride_set( void )
0793 {
0794 unsigned long *ccadr1,*ccadr2;
0795

```

```

0796 ccadr1 = COMMAND_CHAIN_VLADDR_1;
0797 ccadr2 = COMMAND_CHAIN_VLADDR_2;
0798
0799 /* set for command chain 1 */
0800 *ccadr1 = 0xA3000000;
           /* set the CHCR0, channel 0 and command chain enable and
0801
           source stride enable */
0802 *(ccadr1 + 0x01) = 0x00000008;
           /* reserve area */
0803 *(ccadr1 + 0x02) = (unsigned long)DMAC1.SAR0;
           /* set the SAR0 */
0804 *(ccadr1 + 0x03) = (unsigned long)DMAC1.DAR0;
           /* set the DAR0 */
0805 *(ccadr1 + 0x04) = (unsigned long)COMMAND_CHAIN_ADDR_2;
           /* set the CCAR for next command chain address */
0806 *(ccadr1 + 0x05) = D_DMACH_TRANS_SIZE / 2;
           /* set the BCNTR0 amount of data transferred */
0807 *(ccadr1 + 0x06) = (dmac1.size / 2) << 18 | (dmac1.size / 2 << 2);           /* set the STRR0 */
0808 *(ccadr1 + 0x07) = (dmac1.size / 4) << 18 | (dmac1.size / 4 << 2);           /* set the SBCNTR0 */
0809
0810 /* set for command chain 2 */
0811 *ccadr2 = 0x83000000;
           /* set the CHCR0, command chain enable and
0812
           source stride enable */
0813 *(ccadr2 + 0x01) = 0x00000008;
           /* reserve area */
0814 *(ccadr2 + 0x02) = (unsigned long)DMAC1.SAR0 ;
           /* set the SAR0 */
0815 *(ccadr2 + 0x03) = (unsigned long)DMAC1.DAR0 + D_DMACH_TRANS_SIZE / 2;           /* set the DAR0 */
0816 *(ccadr2 + 0x04) = 0x00;
           /* set the CCAR since the command chain to finish, set to 0 */
0817 *(ccadr2 + 0x05) = D_DMACH_TRANS_SIZE / 2;
           /* set the BCNTR0 amount of data transferred */
0818 *(ccadr2 + 0x06) = (dmac1.size / 2) << 18 | (dmac1.size / 2 << 2);           /* set the STRR0 */
0819 *(ccadr2 + 0x07) = (dmac1.size / 4) << 18 | (dmac1.size / 4 << 2);           /* set the SBCNTR0 */
0820 }
0821
0822 /*"FUNC COMMENT"*****
0823 * ID           :
0824 * Outline      : Initialization of DMAC1
0825 * Declaration  : void dmac1_cc_scatter_set( void )
0826 * Description  : Set command chain (scatter)
0827 * Argument     : none

```

```

0828 * Return Value      : none
0829 * Calling Functions :
0830 ""FUNC COMMENT END""*****
0831 void dmac1_cc_scatter_set( void )
0832 {
0833   unsigned long *ccadr1,*ccadr2;
0834
0835   ccadr1 = COMMAND_CHAIN_VLADDR_1;
0836   ccadr2 = COMMAND_CHAIN_VLADDR_2;
0837
0838   /* set for command chain 1 */
0839   *ccadr1 = 0xA3000000;
0840           /* set the CHCR0, channel 0 and command chain enable and
0841           source stride enable */
0842   *(ccadr1 + 0x01) = 0x00000008;
0843           /* reserve area */
0844   *(ccadr1 + 0x02) = (unsigned long)DMAC1.SAR0;
0845           /* set the SAR0 */
0846   *(ccadr1 + 0x03) = (unsigned long)DMAC1.DAR0;
0847           /* set the DAR0 */
0848
0849   *(ccadr1 + 0x04) = (unsigned long)COMMAND_CHAIN_ADDR_2;
0850           /* set the CCAR for next command chain address */
0851
0852   *(ccadr1 + 0x05) = D_DMACH_TRANS_SIZE / 4;
0853           /* set the BCNTR0 amount of data transferred */
0854   *(ccadr1 + 0x06) = (dmac1.size / 4 << 18) | dmac1.size / 2 << 2;
0855           /* set the STRR0 */
0856   *(ccadr1 + 0x07) = (dmac1.size / 4 << 18) | dmac1.size / 4 << 2;
0857           /* set the SBCNTR0 */
0858
0859   /* set for command chain 2 */
0860   *ccadr2 = 0x83000000;
0861           /* set the CHCR0, command chain enable and
0862           source stride enable */
0863   *(ccadr2 + 0x01) = 0x00000008;
0864           /* reserve area */
0865   *(ccadr2 + 0x02) = (unsigned long)DMAC1.SAR0;
0866           /* set the SAR0 */
0867   *(ccadr2 + 0x03) = (unsigned long)DMAC1.DAR0 + D_DMACH_TRANS_SIZE / 2;
0868           /* set the DAR0 */
0869   *(ccadr2 + 0x04) = 0x00;
0870           /* set the CCAR since the command chain to finish, set to 0 */
0871
0872   *(ccadr2 + 0x05) = D_DMACH_TRANS_SIZE / 4;
0873           /* set the BCNTR0 amount of data transferred */
0874   *(ccadr2 + 0x06) = (dmac1.size / 4 << 18) | dmac1.size / 2 << 2;
0875           /* set the STRR0 */
0876   *(ccadr2 + 0x07) = (dmac1.size / 4 << 18) | dmac1.size / 4 << 2;
0877           /* set the SBCNTR0 */
0878 }

```

```

0860
0861 /*"FUNC COMMENT"*****
0862 * ID          :
0863 * Outline     : Initialization of DMAC1
0864 * Declaration : void dmac1_cc_gather_set( void )
0865 * Description : Set command chain (gather)
0866 * Argument    : none
0867 * Return Value : none
0868 * Calling Functions :
0869 /*"FUNC COMMENT END"*****/
0870 void dmac1_cc_gather_set( void )
0871 {
0872   unsigned long *ccadr1,*ccadr2;
0873
0874   ccadr1 = COMMAND_CHAIN_VLADDR_1;
0875   ccadr2 = COMMAND_CHAIN_VLADDR_2;
0876
0877   /* set for command chain 1 */
0878   *ccadr1 = 0xA3000000;
0879           /* set the CHCR0, channel 0 and command chain enable and
0880           source stride enable */
0881   *(ccadr1 + 0x01) = 0x00000008;
0882           /* reserve area */
0883   *(ccadr1 + 0x02) = (unsigned long)DMAC1.SAR0;
0884           /* set the SAR0 */
0885   *(ccadr1 + 0x03) = (unsigned long)DMAC1.DAR0;
0886           /* set the DAR0 */
0887   *(ccadr1 + 0x04) = (unsigned long)COMMAND_CHAIN_ADDR_2;
0888           /* set the CCAR for next command chain address */
0889   *(ccadr1 + 0x05) = D_DMAL_TRANS_SIZE / 2;
0890           /* set the BCNTR0 amount of data transferred */
0891   *(ccadr1 + 0x06) = (dmac1.size / 2 << 18) | dmac1.size / 4 << 2;
0892           /* set the STRR0 */
0893   *(ccadr1 + 0x07) = (dmac1.size / 4 << 18) | dmac1.size / 4 << 2;
0894           /* set the SBCNTR0 */
0895
0896   /* set for command chain 2 */
0897   *ccadr2 = 0x83000000;
0898           /* set the CHCR0, command chain enable and
0899           source stride enable */
0900   *(ccadr2 + 0x01) = 0x00000008;
0901           /* reserve area */
0902   *(ccadr2 + 0x02) = (unsigned long)DMAC1.SAR0;
0903           /* set the SAR0 */

```

```

0893 *(ccadr2 + 0x03) = (unsigned long)DMAC1.DAR0 + D_DMAL_TRANS_SIZE / 2;    /* set the DAR0 */
0894 *(ccadr2 + 0x04) = 0x00;
      /* set the CCAR since the command chain to finish, set to 0 */
0895 *(ccadr2 + 0x05) = D_DMAL_TRANS_SIZE / 2;
      /* set the BCNTR0 amount of data transferred */
0896 *(ccadr2 + 0x06) = (dmac1.size / 2 << 18) | dmac1.size / 4 << 2;      /* set the STRR0 */
0897 *(ccadr2 + 0x07) = (dmac1.size / 4 << 18) | (dmac1.size / 4 << 2);    /* set the SBCNTR0 */
0898 }
0899
0900 /*"FUNC COMMENT"*****
0901 * ID          :
0902 * Outline     : DMAC1 starting transfer
0903 * Declaration : void dmac1_start( void )
0904 * Description : DMAC1 starting transfer
0905 * Argument    : none
0906 * Return Value : none
0907 * Calling Functions :
0908 /*"FUNC COMMENT END"*****/
0909 void dmac1_start( void )
0910 {
0911     DMAC1.DMA1OR.BIT.DMA1E = 0x01;      /* Enables DMA transfers
*/
0912
0913     if (dmac1.ch == 0) {
0914         DMAC1.DMA1CHCR0.BIT.CHE = 0x01;      /* DMAC1 channel 0
enable */
0915         while (DMAC1.DMA1CHSR0.BIT.TE != 1)    /* Waiting for the transfer
end */
0916             ;
0917     } else {
0918         DMAC1.DMA1CHCR2.BIT.CHE = 0x01;      /* DMAC1 channel 2
enable */
0919         while (DMAC1.DMA1CHSR2.BIT.TE != 1)    /* Waiting for the transfer
end */
0920             ;
0921     }
0922
0923     /* process for after the transfer */
0924     if (dmac1.ch == 0) {
0925         DMAC1.DMA1CHCR0.BIT.CHE = 0x00;      /* DMA channel 0 transfer
disebled */
0926         DMAC1.DMA1CHSR0.BIT.TE = 0x1;      /* tranfer end flag clear */
0927

```

```

0928 } else {
0929     DMAC1.DMA1CHCR2.BIT.CHE = 0x00;                /* DMA channel 2 transfer
disabled */
0930     DMAC1.DMA1CHSR2.BIT.TE = 0x1;                /* tranfer end flag clear */
0931
0932 }
0933
0934 DMAC1.DMA1OR.BIT.DMA1E = 0x00;                /* disables DMA transfers
*/
0935 }
0936
0937
0938 /*"FUNC COMMENT"*****
0939 * ID          :
0940 * Outline     : the transfer results show DMAC1
0941 * Declaration : void dmac1_result( void )
0942 * Description : the transfer results show DMAC1
0943 * Argument    : none
0944 * Return Value : none
0945 * Calling Functions :
0946 /*"FUNC COMMENT END"*****
0947 void dmac1_result( void )
0948 {
0949     struct result result_data;
0950
0951     /* Displaying the transfer settings */
0952     printf("[DMAC1-ch%d-%s-%s-%dbyte(s)-%s]¥n¥r",
0953           dmac1.ch, dmac1_dir_str[dmac1.dir -1], mode_str[dmac1.mode -1],
0954           dmac1.size,dmac1_cache_str[dmac1.cache -1]);
0955
0956     /* Set the size of data transferred to the structure */
0957     if (dmac1.size > TRANSFER_SIZE_WORD) {
0958         result_data.trans_size = D_DMAL_TRANS_SIZE;
0959     } else {
0960         result_data.trans_size = D_DMAL_TRANS_SIZE_LITTLE;
0961     }
0962
0963     if (dmac1.dir == OL_TO_DDR) {
0964         result_data.src = D_DMAL_OL_VLADR;                /* Set the
source of address structure */

```



```

0965     result_data.dst = D_DMACH_SDRAM_VLADR;                               /* Set the
destination address structure */
0966 } else {
0967     result_data.src = D_DMACH_SDRAM_VLADR;                               /* Set the
source of address structure */
0968     result_data.dst = D_DMACH_OL_VLADR;                                   /* Set the
destination address structure */
0969 }
0970
0971 /* Set the fraction of the data transferred to the structure */
0972 result_data.fraction = result_data.trans_size % NEWLINE;
0973
0974 /* showing transfer results  of DMACH1 (source) */
0975 dmach1_result_src(result_data);
0976
0977 /* showing transfer results  of DMACH1 (destination) */
0978 dmach1_result_dst(result_data);
0979
0980 printf("\n\r\n\r");
0981 }
0982
0983 /*"FUNC COMMENT"*****
0984 * ID          :
0985 * Outline     : the transfer results show DMACH1
0986 * Declaration : void dmach1_result_src(struct result result_data)
0987 * Description : showing transfer results  of DMACH1 (source)
0988 * Argument    : struct result result_data      : structure for transfer results
0989 * Return Value : none
0990 * Calling Functions :
0991 /*"FUNC COMMENT END"*****/
0992 void dmach1_result_src(struct result result_data)
0993 {
0994     struct result tmp;
0995     int mode;
0996
0997     tmp = result_data;
0998
0999 /* Displaying range of source */
1000 printf("  Source address:\r\n\r");
1001 if (dmach1.mode == TRANSFER_MODE_SCATTER )
1002 printf("  H%x - H%x\r\n\r",(unsigned long)result_data.src,

```

```
1003                                     (unsigned long)result_data.src +
(result_data.trans_size - 1) / 4);
1004 else if(dmac1.mode != TRANSFER_MODE_GATHER && dmac1.ch == 0)
1005     printf("  H%x - H%x¥n¥r", (unsigned long)result_data.src,
1006                                     (unsigned long)result_data.src +
(result_data.trans_size - 1) / 2);
1007 else
1008     printf("  H%x - H%x¥n¥r", (unsigned long)result_data.src,
1009                                     (unsigned long)result_data.src +
result_data.trans_size - 1);
1010
1011 /* Offset of the string for display of the stride and Gather transfer */
1012 switch (dmac1.size) {
1013     case TRANSFER_SIZE_BYTE:
1014         mode = 0;
1015         break;
1016     case TRANSFER_SIZE_WORD:
1017         mode = 1;
1018         break;
1019     case TRANSFER_SIZE_LONG_WORD:
1020         mode = 2;
1021         break;
1022     case TRANSFER_SIZE_8BYTES:
1023         mode = 3;
1024         break;
1025     case TRANSFER_SIZE_16BYTES:
1026         mode = 4;
1027         break;
1028     case TRANSFER_SIZE_32BYTES:
1029         mode = 5;
1030         break;
1031 }
1032
1033 switch (dmac1.mode) {
1034     case TRANSFER_MODE_CONTINUOUS:
1035         if (dmac1.ch == 0) {
1036             tmp.trans_size /= 2;
1037             tmp.fraction /= 2;
1038         }
1039
1040     /* Results show the transfer */
```

```

1041         print_result(dmac1.size,tmp,result_data.src);
1042         break;
1043     case TRANSFER_MODE_STRIDE:
1044         tmp.trans_size /= 2;
1045         tmp.fraction /= 2;
1046
1047         /* Predefined text display */
1048         print_result_multi(dmac1.size,tmp,dmac1_stride[mode]);
1049         break;
1050     case TRANSFER_MODE_GATHER:
1051         /* Predefined text display */
1052         print_result_multi(dmac1.size,tmp,dmac1_stride[mode]);
1053         break;
1054     case TRANSFER_MODE_SCATTER:
1055         tmp.trans_size /= 4;
1056         tmp.fraction /= 4;
1057
1058         /* Predefined text display */
1059         print_result(dmac1.size,tmp,result_data.src);
1060 }
1061
1062 printf("\n¥r¥n¥r");
1063
1064 /* showing for non cache area source data */
1065 if (dmac1.dir == DDR_TO_OL) {
1066     /* setting the non cacheing area address */
1067     tmp = result_data;
1068     tmp.src = (unsigned char *)(tmp.src + 0x20000000);
1069
1070     printf("  NON-Cachessing Area Source address:¥n¥r");
1071
1072     /* Displaying range of source */
1073     if (dmac1.mode == TRANSFER_MODE_SCATTER )
1074         printf("  H%x - H%x¥n¥r",(unsigned long)tmp.src,
1075                                     (unsigned long)tmp.src +
1076                                     (tmp.trans_size - 1) / 4);
1077     else if(dmac1.mode != TRANSFER_MODE_GATHER && dmac1.ch == 0)
1078         printf("  H%x - H%x¥n¥r",(unsigned long)tmp.src,
1079                                     (unsigned long)tmp.src +
1080                                     (tmp.trans_size - 1) / 2);
1081     else

```

```

1080         printf("  H%x - H%x¥n¥r",(unsigned long)tmp.src,
1081                                     (unsigned long)tmp.src +
tmp.trans_size -1);
1082
1083     switch (dmac1.mode) {
1084         case TRANSFER_MODE_CONTINUOUS:
1085             if (dmac1.ch == 0) {
1086                 tmp.trans_size /= 2;
1087                 tmp.fraction /= 2;
1088             }
1089
1090             /* result for continuous mode */
1091             print_result(dmac1.size,tmp,tmp.src);
1092             break;
1093         case TRANSFER_MODE_STRIDE:
1094             tmp.trans_size /= 2;
1095             tmp.fraction /= 2;
1096
1097             /* result for stride mode */
1098             print_result(dmac1.size,tmp,tmp.src);
1099             break;
1100         case TRANSFER_MODE_SCATTER:
1101             tmp.trans_size /= 4;
1102             tmp.fraction /= 4;
1103
1104             /* result for scatter mode */
1105             print_result(dmac1.size,tmp,tmp.src);
1106             break;
1107         case TRANSFER_MODE_GATHER:
1108             /* result for gather mode */
1109             print_result(dmac1.size,tmp,tmp.src);
1110             break;
1111     }
1112     printf("¥n¥r¥n¥r");
1113 }
1114 }
1115 }
1116
1117 /*"FUNC COMMENT"*****
1118 * ID          :
1119 * Outline    : the transfer results show DMAC1

```

```
1120 * Declaration      : void dmac1_result_dst(struct result result_data)
1121 * Description       : showing transfer results  of DMAC1 (distination)
1122 * Argument          : struct result result_data      : structure for transfer results
1123 * Return Value      : none
1124 * Calling Functions :
1125 *""FUNC COMMENT END""*****
1126 void dmac1_result_dst(struct result result_data)
1127 {
1128     struct result tmp;
1129     tmp = result_data;
1130
1131     /* Displaying range of distination */
1132     printf("  Destination address:%n%r");
1133     printf("  H%x - H%x%n%r", (unsigned long)tmp.dst,
1134                                     (unsigned long)tmp.dst + tmp.trans_size - 1);
1135
1136     /* display of the destination data */
1137     print_result(dmac1.size, tmp, tmp.dst);
1138
1139     /* showing for non cache area destination data */
1140     if (dmac1.dir == OL_TO_DDR) {
1141         printf("%n%r%n%r");
1142         /* setting the non cacheing area address */
1143         tmp.dst = (unsigned char *) (tmp.dst + 0x20000000);
1144
1145         /* Displaying range of distination */
1146         printf("  NON-Cachessing Area Destination address:%n%r");
1147         printf("  H%x - H%x%n%r", (unsigned long)tmp.dst,
1148                                     (unsigned long)tmp.dst + tmp.trans_size
1149 -1);
1150         /* display of the destination data */
1151         print_result(dmac1.size, tmp, tmp.dst);
1152     }
1153 }
```

6.6 サンプルプログラムリスト”hpbddmac.c”

```
001 /*****
002 ;* DISCLAIMER
003 ;
004 ;* This software is supplied by Renesas Electronics Corporation. and is only
005 ;* intended for use with Renesas products. No other uses are authorized.
006 ;
007 ;* This software is owned by Renesas Electronics Corporation. and is protected under
008 ;* all applicable laws, including copyright laws.
009 ;
010 ;* THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
011 ;* REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
012 ;* INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
013 ;* PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE
EXPRESSLY
014 ;* DISCLAIMED.
015 ;
016 ;* TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
017 ;* ELECTRONICS CORPORATION. NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
018 ;* FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
019 ;* FOR ANY REASON RELATED TO THE THIS SOFTWARE, EVEN IF RENESAS OR ITS
020 ;* AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
021 ;
022 ;* Renesas reserves the right, without notice, to make changes to this
023 ;* software and to discontinue the availability of this software.
024 ;* By using this software, you agree to the additional terms and
025 ;* conditions found by accessing the following link:
026 ;* http://www.renesas.com/disclaimer
027 ;*/
028 /* Copyright (C) 2011. Renesas Electronics Corporation., All Rights Reserved.*/
029 /*"FILE COMMENT"***** Technical reference data *****
030 ;* System Name : SH7786 DMAC Sample Program
031 ;* File Name : hpbddmac.c
032 ;* Abstract : HPB-DMAC is transfer process
033 ;* Version : Ver 1.00
034 ;* Device : SH7786
035 ;* Tool-Chain : High-performance Embedded Workshop (Version 4.09.00.007)
036 ;* : C/C++ Compiler Package for SuperH Family (V.9.3.2.0)
037 ;* OS : None
038 ;* H/W Platform : SH-4A Board P/N:AP-SH4AD-0A (Manufacturer:ALPHA PROJECT)
039 ;* Description : Main routine and common functions
```

```
040 ;* Operation      :
041 ;* Limitation    :
042 ;*              :
043 ;*****
044 ;* History       : 26.Aug.2011 Ver. 1.00 First Release
045 ;*"FILE COMMENT END"*****/
046
047 #include "config.h"
048 #include "hpbdmac.h"
049
050 struct HPB_DMAMAC hpbdmac;          /* Structure for storing configuration */
051 int rem_cnt;                        /* counter of remain characters */
052
053 /*"FUNC COMMENT"*****
054 * ID              :
055 * Outline         : HPB-DMAC direction select
056 * Declaration    : void hpbdmac_select_direction( void )
057 * Description    : HPB-DMAC direction select
058 * Argument       : none
059 * Return Value   : none
060 * Calling Functions :
061 /*"FUNC COMMENT END"*****/
062 void hpbdmac_select_direction( void )
063 {
064     int ret;
065     char KeyBuff;
066
067     /* Structure clear */
068     hpbdmac_data_clear();
069
070     while (1){
071         /* showing HPB-DMAC direction selection screen */
072         printf("[HPB]¥n¥r");
073         printf(" - Direction Select¥n¥r");
074         printf(" 1. DDR3-SDRAM to SCIF¥n¥r");
075         printf(" 2. SCIF to DDR3-SDRAM¥n¥r");
076         printf(" r. Return to previous menu¥n¥r");
077         printf(" Select No:");
078         /* clear key buffer */
079         KeyBuff = 0;
080
```

```

081      /* waiting for input from SCIF */
082      while( scif_recive_data_byte( &KeyBuff ) != 0)
083      ;
084
085      printf("%n¥r");
086
087      /* judgment of input characters */
088      switch (KeyBuff) {
089          /* DDR3SDRAM to SCIF selected */
090          case '1' :
091              hpbddmac.dir = DDR_TO_SCIF;
092              break;
093          /* SCIF to DDR3SDRAM selected */
094          case '2' :
095              hpbddmac.dir = SCIF_TO_DDR;
096              break;
097          /* previous menu selected */
098          case 'r' :
099              return;
100          /* selecting an invalid value */
101          default :
102              printf("Invalid value. Please selected 1 to 2 or r.¥n¥r");
103              break;
104      }
105
106      /* in the case of inputting the value from '1' to '2' */
107      if (KeyBuff >= '1' && KeyBuff <= '2') {
108          /* HPB-DMAC transfer mode to be selected */
109          ret = hpbddmac_select_trmode();
110          if (ret == 0)
111              return;
112      }
113 }
114 }
115
116 /*""FUNC COMMENT""*****
117 * ID          :
118 * Outline     : HPB-DMAC trans mode select
119 * Declaration : int hpbddmac_select_trmode( void )
120 * Description : HPB-DMAC trans mode select
121 * Argument    : none

```



```
122 * Return Value      : 0:transfer end,1: canceled menu
123 * Calling Functions :
124 *""FUNC COMMENT END""*****
125 int hpbdmac_select_trmode( void )
126 {
127     int ret;
128     char KeyBuff;
129
130     while (1){
131         /* showing HPB-DMAC transfer mode selection screen */
132         printf("[HPB-%s]¥n¥r",hpbdmac_dir_str[hpbdmac.dir -1]);
133         printf(" - Transfer mode select¥n¥r");
134         printf(" 1. Single¥n¥r");
135         printf(" 2. Continuous DMA transfer mode¥n¥r");
136         printf(" r. Return to previous menu¥n¥r");
137         printf(" Select No:");
138         /* clear key buffer */
139         KeyBuff = 0;
140
141         /* waiting for input from SCIF */
142         while( scif_recive_data_byte( &KeyBuff ) != 0)
143             ;
144
145         printf("¥n¥r");
146
147         /* judgment of input characters */
148         switch (KeyBuff) {
149             /* single transfer selected */
150             case '1' :
151                 hpbdmac.mode = TRANSFER_MODE_NORMAL;
152                 break;
153             /* continuous transfer selected */
154             case '2' :
155                 hpbdmac.mode = TRANSFER_MODE_CONTINUOUS;
156                 break;
157             /* previous menu selected */
158             case 'r' :
159                 return 1;
160             /* selecting an invalid value */
161             default :
162                 printf("Invalid value. Please selected 1 to 2 or r.¥n¥r");
```

```

163             break;
164     }
165
166     /* in the case of inputting the value of '1' */
167     if (KeyBuff == '1') {
168         /* HPB-DMAC cache control to be selected */
169         ret = hpbdmac_select_cache();
170         if (ret == 0)
171             return 0;
172     }
173
174     /* in the case of inputting the value of '2' */
175     if (KeyBuff == '2') {
176         /* HPB-DMAC Automatic continuous transfer to be selected */
177         ret = hpbdmac_select_automatic();
178         if (ret == 0)
179             return 0;
180     }
181 }
182 }
183 }
184
185 /*"FUNC COMMENT"*****
186 * ID          :
187 * Outline     : HPB-DMAC Automatic continuous transfer select
188 * Declaration : int hpbdmac_select_automatic( void )
189 * Description : HPB-DMAC Automatic continuous transfer select
190 * Argument    : none
191 * Return Value : 0:transfer end,1:canceled menu
192 * Calling Functions :
193 /*"FUNC COMMENT END"*****/
194 int hpbdmac_select_automatic( void )
195 {
196     int ret;
197     char KeyBuff;
198
199     while (1){
200         /* showing HPB-DMAC Automatic continuous transfer selection screen */
201         printf("[HPB-%s-Continuous-1byte]¥n¥r",
202                hpbdmac_dir_str[hpbdmac.dir - 1]);
203         printf(" - DMA infomation select¥n¥r");

```

```
204     printf(" 1. Non-automatic continuous transfer\n");
205     printf(" 2. Automatic continuous transfer\n");
206     printf(" r. Return to previous menu\n");
207     printf(" Select No:");
208     /* clear key buffer */
209     KeyBuff = 0;
210
211     /* waiting for input from SCIF */
212     while( scif_recive_data_byte( &KeyBuff ) != 0)
213     ;
214
215     printf("\n");
216
217     /* judgment of input characters */
218     switch (KeyBuff) {
219         /* non automatic continuous transfer selected */
220         case '1' :
221             hpbdmac.automatic = TRANSFER_NON_AUTOMATIC;
222             break;
223         case '2' :
224             /* automatic continuous transfer selected */
225             hpbdmac.automatic = TRANSFER_AUTOMATIC;
226             break;
227         /* previous menu selected */
228         case 'r' :
229             return 1;
230         /* selecting an invalid value */
231         default :
232             printf("Invalid value. Please selected 1 to 2 or r.\n");
233             break;
234     }
235
236     /* in the case of inputting the value from '1' to '2' */
237     if (KeyBuff >= '1' && KeyBuff <= '2') {
238         /* HPB-DMAC cache control to be selected */
239         ret = hpbdmac_select_cache();
240         if (ret == 0)
241             return 0;
242     }
243 }
244 }
```

```

245
246 /*"FUNC COMMENT"*****
247 * ID          :
248 * Outline     : HPB-DMAC cache control select
249 * Declaration : int hpbdmac_select_cache( void )
250 * Description : HPB-DMAC cache control select
251 * Argument    : none
252 * Return Value : 0:transfer end,1:canceled menu
253 * Calling Functions :
254 /*"FUNC COMMENT END"*****/
255 int hpbdmac_select_cache( void )
256 {
257     int ret,i,tmp;
258     char KeyBuff;
259
260     while (1){
261         /* showing HPB-DMAC cache control selection screen */
262         if (hpbdmac.mode == TRANSFER_MODE_NORMAL)
263             printf("[HPB-%s-Single-1byte]¥n¥r",
264                    hpbdmac_dir_str[hpbdmac.dir -1],hpbdmac.size);
265         else
266             printf("[HPBDMAC-%s-Continuous-1byte-%s]¥n¥r",
267                    hpbdmac_dir_str[hpbdmac.dir -1],
268                    hpbdmac_automatic_str[hpbdmac.automatic -1]);
269
270         printf(" - Cache Select¥n¥r");
271         printf(" 1. Flush/Purge¥n¥r");
272         printf(" 2. No Flush/Purge¥n¥r");
273         printf(" r. Return to previous menu¥n¥r");
274         printf(" Select No:");
275         /* clear key buffer */
276         KeyBuff = 0;
277
278         /* waiting for input from SCIF */
279         while( scif_recive_data_byte( &KeyBuff ) != 0)
280             ;
281
282         printf("¥n¥r");
283
284         /* judgment of input characters */
285         switch (KeyBuff) {

```

```

286          /* cache control ON selected */
287          case '1' :
288              hpbddmac.cache = SELECT_CACHE_ON;
289              break;
290          /* cache control OFF selected */
291          case '2' :
292              hpbddmac.cache = SELECT_CACHE_OFF;
293              break;
294          /* previous menu selected */
295          case 'r' :
296              return 1;
297          /* selecting an invalid value */
298          default :
299              printf("Invalid value. Please selected 1 to 2 or r.\n");
300              break;
301      }
302
303      /* in the case of inputting the value from '1' to '2' */
304      if (KeyBuff >= '1' && KeyBuff <= '2') {
305          /* HPB-DMAC transfer to be selected */
306          ret = hpbddmac_transfer();
307          if (ret == 0)
308              return 0;
309      }
310 }
311 }
312
313 /*"FUNC COMMENT"*****
314 * ID          :
315 * Outline     : HPB-DMAC transfer process
316 * Declaration : int hpbddmac_transfer( void )
317 * Description : HPB-DMAC transfer process
318 * Argument    : none
319 * Return Value : 0:transfer end,1: canceled menu
320 * Calling Functions :
321 *"FUNC COMMENT END"*****/
322 int hpbddmac_transfer( void )
323 {
324     int ret;
325     char KeyBuff;
326

```

```
327 while (1){
328     /* showing HPB-DMAC transfer process selection screen */
329     if (hpbddmac.mode == TRANSFER_MODE_NORMAL)
330         printf("[HPB-%s-Single-1byte-%s]¥n¥r",
331             hpbddmac_dir_str[hpbddmac.dir -1],
332             hpbddmac_cache_str[hpbddmac.cache -1]);
333     else
334         printf("[HPBDMAC-%s-Continuous-1byte-%s-%s]¥n¥r",
335             hpbddmac_dir_str[hpbddmac.dir -1],
336             hpbddmac_automatic_str[hpbddmac.automatic -1],
337             hpbddmac_cache_str[hpbddmac.cache -1]);
338
339     printf(" - Do you start DMA transfer?¥n¥r");
340     printf(" 1. Yes¥n¥r");
341     printf(" r. Return to previous menu¥n¥r");
342     printf(" Select No:");
343     /* clear key buffer */
344     KeyBuff = 0;
345
346     /* waiting for input from SCIF */
347     while( scif_recive_data_byte( &KeyBuff ) != 0)
348     ;
349
350     printf("¥n¥r");
351
352     /* judgment of input characters */
353     switch (KeyBuff) {
354         /* transfer start selected */
355         case '1' :
356             hpb_memory_init();
357             /* memory initialization */
358             if ( hpbddmac.dir == DDR_TO_SCIF ) {
359                 /* show the HPB-DMAC source */
360                 hpbddmac_result_src();
361             }
362             hpbddmac_init();
363             /* HPB-DMAC initialization */
364             hpbddmac_start();
365             /* HPB-DMAC transfer start */
366
367             if ( hpbddmac.dir == SCIF_TO_DDR ) {
```

```

366                                     /* show the HPB-DMAC distination */
367                                     hpbddmac_result_dst();
368                                     }
369
370                                     printf("The resulting data is the ASCII code.%n%r");
371                                     printf("DMA transfer compleate!!%n%r");
372                                     while (1) {
373                                         printf("Please hit any key.%n%r");
374                                         /* clear key buffer */
375                                         KeyBuff = 0;
376
377                                         /* wait for one character */
378                                         while( scif_recive_data_byte( &KeyBuff ) != 0)
379                                             ;
380
381                                         printf("%n%r");
382                                         return 0;
383                                     }
384                                     break;
385                                     /* previous menu selected */
386                                     case 'r' :
387                                         return 1;
388                                     /* selecting an invalid value */
389                                     default :
390                                         printf("Invalid value. Please selected 1 or r.%n%r");
391                                         break;
392                                     }
393     }
394 }
395
396 /*""FUNC COMMENT""*****
397 * ID          :
398 * Outline     : clear of data storage structures
399 * Declaration : void hpbddmac_data_clear( void )
400 * Description : clear of data storage structures
401 * Argument    : none
402 * Return Value : none
403 * Calling Functions :
404 *""FUNC COMMENT END""*****/
405 void hpbddmac_data_clear( void )
406 {

```

```

407 hpbdmac.dir = 0;
408 hpbdmac.mode = 0;
409 hpbdmac.size = 0;
410 hpbdmac.automatic = 0;
411 hpbdmac.cache = 0;
412 }
413
414 /*"FUNC COMMENT"*****
415 * ID          :
416 * Outline     : DDR3SDRAM initialization
417 * Declaration : void hpb_memory_init( void )
418 * Description : DDR3SDRAM initialization
419 * Argument    : none
420 * Return Value : none
421 * Calling Functions :
422 /*"FUNC COMMENT END"*****
423 void hpb_memory_init( void )
424 {
425     int i;
426     unsigned char *p1,*p2;
427
428     p1 = D_DMAMAC_SDRAM_VLADR; /*
DDR3SDRAM P1 Area Address set */
429     p2 = (unsigned char *) (p1 + 0x20000000); /* DDR3SDRAM P2 Area Address set */
430
431     if (hpbdmac.dir == DDR_TO_SCIF) {
432         for(i=0; i < 64; i++)
433             {
434                 *p1++ = 0x55; /*
Initialization DDR3SDRAM P1 Area at 0x55 */
435                 *p2++ = 0x55; /*
Initialization DDR3SDRAM P2 Area at 0x55 */
436             }
437
438             p1 = D_DMAMAC_SDRAM_VLADR; /*
DDR3SDRAM P1 Area Address set */
439
440             for(i=0; i < 10; i++)
441                 {
442                     *p1++ = 0x30 + i; /* set the
value from '0' to '9' */
443                 }

```



```

444     for(i=0; i < 25; i++)
445     {
446         *p1++ = 0x41 + i;                                /* set the
value from 'a' to 'z' */
447     }
448     for(i=0; i < 29; i++)
449     {
450         *p1++ = 0x61 + i;                                /* set the
value from 'A' to 'Z' */
451     }
452 } else {
453     for(i=0; i < 8; i++)
454     {
455         *p1++ = 0x55;                                    /* set the
value from 0x55 */
456     }
457 }
458
459 }
460
461 /*"FUNC COMMENT"*****
462 * ID          :
463 * Outline     : the transfer results show HPB-DMAC
464 * Declaration : void hpbddmac_result_src( void )
465 * Description : showing transfer results of HPB-DMAC (source)
466 * Argument    : none
467 * Return Value : none
468 * Calling Functions :
469 *"FUNC COMMENT END"*****/
470 void hpbddmac_result_src( void )
471 {
472     struct result result_data;
473
474     result_data.src = D_DMAM_SDRAM_VLADR;
475
476     /* Displaying range of source */
477     printf("  Source address: %n%r");
478     printf("  H%x - H%x %n%r", (unsigned long)result_data.src,
479                                     (unsigned long)result_data.src +
D_DMAM_TRANS_SIZE_HPBD_DDR_TO_SCIF -1);
480
481     /* Set the size of data transferred to the structure */

```

```

482 result_data.trans_size = D_DMACH_TRANS_SIZE_HPBDMA_DST_TO_SCIF;
483 result_data.fraction = 0;
484
485 /* showing transfer results of HPB-DMAC (source) */
486 print_result_hpb(1,result_data,result_data.src);
487
488 printf("\n%r\n%r");
489
490 /* cache control */
491 if (hpbdmac.cache == SELECT_CACHE_ON)
492     /* Writeback cache data to DDR3SDRAM */
493     cache_writeback(D_DMACH_SDRAM_VLADDR,
D_DMACH_TRANS_SIZE_HPBDMA_DST_TO_SCIF);
494
495 /* showing for non cache area source data */
496 result_data.src = (char*)(result_data.src + 0x20000000);
497
498 /* Displaying range of source */
499 printf("  NON-Cachessing Area Source address:%r\n");
500 printf("  H%x - H%x%r\n", (unsigned long)result_data.src,
501                                     (unsigned long)result_data.src +
D_DMACH_TRANS_SIZE_HPBDMA_DST_TO_SCIF - 1);
502
503 /* showing transfer results of HPB-DMAC (source) */
504 print_result_hpb(1,result_data,result_data.src);
505 printf("\n%r");
506 }
507
508 /*"FUNC COMMENT"*****
509 * ID          :
510 * Outline     : the transfer results show HPB-DMAC
511 * Declaration : void hpbdmac_result_dst( void )
512 * Description : showing transfer results of HPB-DMAC (destination)
513 * Argument    : none
514 * Return Value : none
515 * Calling Functions :
516 *"FUNC COMMENT END"*****/
517 void hpbdmac_result_dst( void )
518 {
519     struct result result_data;
520

```

```
521 result_data.dst = D_DMAM_SDRAM_VLADR;
522
523 /* showing HPB-DMAC transfer process selection screen */
524 if (hpbddmac.mode == TRANSFER_MODE_NORMAL)
525     printf("[HPB-%s-Single-1byte-%s]¥n¥r",
526           hpbddmac_dir_str[hpbddmac.dir -1],
527           hpbddmac_cache_str[hpbddmac.cache -1]);
528 else
529     printf("[HPBDMAC-%s-Continuous-1byte-%s-%s]¥n¥r",
530           hpbddmac_dir_str[hpbddmac.dir -1],
531           hpbddmac_automatic_str[hpbddmac.automatic -1],
532           hpbddmac_cache_str[hpbddmac.cache -1]);
533
534 /* Displaying range of destination */
535 result_data.trans_size = D_DMAM_TRANS_SIZE_HPBB;
536 printf(" Destination address:¥n¥r");
537 printf(" H%x - H%x¥n¥r",(unsigned long)result_data.dst,
538        (unsigned long)result_data.dst +
539        D_DMAM_TRANS_SIZE_HPBB -1);
540
541 /* Set the size of data transferred to the structure */
542 result_data.trans_size = 0;
543 result_data.fraction = D_DMAM_TRANS_SIZE_HPBB;
544
545 /* showing transfer results of HPB-DMAC (destination) */
546 print_result_hpb(1,result_data,result_data.dst);
547
548 printf("¥n¥r¥n¥r");
549
550 /* showing for non cache area destination data */
551 result_data.dst = (char*)(result_data.dst + 0x20000000);
552 printf(" NON-Cachessing Area Destination address:¥n¥r");
553
554 /* Displaying range of destination */
555 printf(" H%x - H%x¥n¥r",(unsigned long)result_data.dst,
556        (unsigned long)result_data.dst +
557        D_DMAM_TRANS_SIZE_HPBB -1);
558
559 /* showing transfer results of HPB-DMAC (destination) */
560 print_result_hpb(1,result_data,result_data.dst);
561
```

```
560 printf("%n¥r¥n¥r");
561 }
562
563 /*"FUNC COMMENT"*****
564 * ID          :
565 * Outline     : Initialization of HPB-DMAC
566 * Declaration : void hpbdmac_init( void )
567 * Description : Initialization of HPB-DMAC
568 * Argument    : none
569 * Return Value : none
570 * Calling Functions :
571 /*"FUNC COMMENT END"*****/
572 void hpbdmac_init( void )
573 {
574     volatile int i;
575
576     /* Stop the clock supply to DAMC */
577     CPG.MSTPCR1.BIT.MSTP104 = 1;
578     CPG.MSTPCR1.BIT.MSTP105 = 1;
579
580     /* wait for DMAC stop */
581     for (i = 0; i < 10000; i++)
582     ;
583
584     /* Start the clock supply to DAMC */
585     CPG.MSTPCR1.BIT.MSTP104 = 0;
586     CPG.MSTPCR1.BIT.MSTP105 = 0;
587
588     /* wait for DMAC start */
589     for (i = 0; i < 10000; i++)
590     ;
591
592     INTC.INT2PRI6.BIT.HPB0 = 0x3;          /* Set interrupt priority HPB-DMAC */
593     INTC.C0INT2MSKCLR1.BIT._HPB0 = 1;    /* HPB-DMAC interrupt mask clear */
594
595     HPBDMAC.DINTMR.BIT.DTEM0 = 1;        /* HPB-DMAC interput enable */
596
597     rem_cnt = 0;                          /* clear of remain characters counter */
598
599     /* transfer is DDR to SCIF or SCIF to DDR ? */
```

```

600 if (hpbddmac.dir == DDR_TO_SCIF) {
601     hpbddmac_init_ddr_to_scif();           /* Initialization of HPBDMAC, for DDR3SDRAM to
SCIF */
602 } else {
603     hpbddmac_init_scif_to_ddr();         /* Initialization of HPBDMAC, for SCIF to
DDR3SDRAM */
604 }
605
606 /* Single or Continuous */
607 if (hpbddmac.mode == TRANSFER_MODE_NORMAL) {
608     HPBDMAC0.DCR.BIT.CT = 0;           /* Does not transfer in continuous mode */
609     HPBDMAC0.DCR.BIT.DIP = 0;         /* Uses one DMA information set repeatedly */
610 } else {
611     HPBDMAC0.DCR.BIT.CT = 1;           /* Transfers in continuous mode */
612     HPBDMAC0.DCR.BIT.DIP = 1;         /* Uses two DMA information sets alternately */
613 }
614
615 /* Non-automatic or Automatic */
616 if (hpbddmac.automatic == TRANSFER_AUTOMATIC)
617     HPBDMAC0.DCR.BIT.ACMD = 1;         /* Transfers in automatic continuous mode */
618 else
619     HPBDMAC0.DCR.BIT.ACMD = 0;         /* Does not transfer in automatic continuous
mode */
620 }
621
622 /*""FUNC COMMENT""*****
623 * ID           :
624 * Outline      : Initialization of HPB-DMAC
625 * Declaration  : void hpbddmac_init_ddr_to_scif( void )
626 * Description  : Initialization of the transfer to the SCIF from DDR3SDRAM
627 * Argument     : none
628 * Return Value : none
629 * Calling Functions :
630 ""FUNC COMMENT END""*****
631 void hpbddmac_init_ddr_to_scif( void )
632 {
633     HPBDMAC0.DCR.BIT.SDRMD = 1;
        /* set the Auto-request */
634     HPBDMAC0.DCR.BIT.DMDL = 1;
        /* transfer destination module is Peripheral (SCIF) */
635     HPBDMAC0.DCR.BIT.SMDL = 0;
        /* transfer source module is memory */
636     HPBDMAC0.DSAR0 = (unsigned long)D_DMACH_SDRAM_ADR;

```

```

/* To set the source address of the information area 0 */
637 HPBDMAC0.DDAR0 = (unsigned long)D_DMACH_SCFRDR0_ADR;
/* To set the destination address of the information area 0 */
638
639 if (hpbddmac.mode == TRANSFER_MODE_NORMAL) {
640     HPBDMAC0.DTCR0.LONG = D_DMACH_TRANS_SIZE_HPBD_DDR_TO_SCIF;
/* Setting the amount of data transferred information area 0 */
641 } else {
642     HPBDMAC0.DTCR0.LONG = D_DMACH_TRANS_SIZE_HPBD_DDR_TO_SCIF_HALF;
/* Setting the amount of data transferred information area 0 */
643     HPBDMAC0.DTCR1.LONG = D_DMACH_TRANS_SIZE_HPBD_DDR_TO_SCIF_HALF;
/* Setting the amount of data transferred information area 1 */
644     HPBDMAC0.DSAR1 = (unsigned long)D_DMACH_SDRAM_ADR +
645                     D_DMACH_TRANS_SIZE_HPBD_DDR_TO_SCIF_HALF;
/* To set the source address of the information area 1 */
646     HPBDMAC0.DDAR1 = (unsigned long)D_DMACH_SCFRDR0_ADR;
/* To set the destination address of the information area 1 */
647 }
648 }
649
650 /*"FUNC COMMENT"*****
651 * ID           :
652 * Outline      : Initialization of HPB-DMAC
653 * Declaration  : void hpbddmac_init_scif_to_ddr( void )
654 * Description  : Initialization of the transfer to the DDR3SDRAM from SCIF
655 * Argument     : none
656 * Return Value : none
657 * Calling Functions :
658 /*"FUNC COMMENT END"*****
659 void hpbddmac_init_scif_to_ddr( void )
660 {
661     HPBDMAC0.DCR.BIT.SDRMD = 0 ;
/* set the Module request (SCIF interrupt) */
662     HPBDMAC0.DCR.BIT.DMDL = 0;
/* transfer destination module is memory */
663     HPBDMAC0.DCR.BIT.SMDL = 1;
/* transfer source module is Peripheral (SCIF) */
664     HPBDMAC0.DSAR0 = (unsigned long)D_DMACH_SCFTDR0_ADR;
/* To set the source address of the information area 0 */
665     HPBDMAC0.DDAR0 = (unsigned long)D_DMACH_SDRAM_ADR;
/* To set the destination address of the information area 0 */
666
667     if (hpbddmac.mode == TRANSFER_MODE_NORMAL)
668         HPBDMAC0.DTCR0.LONG = D_DMACH_TRANS_SIZE_HPBD;
/* Setting the amount of data transferred information area 0 */

```

```

669 else {
670     HPBDMAC0.DTCR0.LONG = D_DMACH_TRANS_SIZE_HALF_HP;
        /* Setting the amount of data transferred information area 0 */
671     HPBDMAC0.DTCR1.LONG = D_DMACH_TRANS_SIZE_HALF_HP;
        /* Setting the amount of data transferred information area 1 */
672     HPBDMAC0.DSAR1 = (unsigned long)D_DMACH_SCFTDR0_ADR;
        /* To set the source address of the information area 1 */
673     HPBDMAC0.DDAR1 = (unsigned long)D_DMACH_SDRAM_ADR +
674                     D_DMACH_TRANS_SIZE_HALF_HP;
        /* To set the destination address of the information area 0 */
675 }
676 }
677
678 /*"FUNC COMMENT"*****
679 * ID          :
680 * Outline     : HPB-DMAC starting transfer
681 * Declaration : void hpbddmac_start( void )
682 * Description : HPB-DMAC starting transfer
683 * Argument    : none
684 * Return Value : none
685 * Calling Functions :
686 /*"FUNC COMMENT END"*****/
687 void hpbddmac_start( void )
688 {
689
690     if (hpbddmac.dir == DDR_TO_SCIF) {
691         /* DDR3SDRAM to SCIF transfer */
692         trans_ddr_to_scif();
693     } else {
694         /* SCIF to DDR3SDRAM transfer */
695         trans_scif_to_ddr();
696     }
697
698     printf("\n%r");
699 }
700
701 /*"FUNC COMMENT"*****
702 * ID          :
703 * Outline     : HPB-DMAC starting transfer
704 * Declaration : void trans_ddr_to_scif( void )
705 * Description : DDR3SDRAM to SCIF transfer
706 * Argument    : none

```

```

707 * Return Value      : none
708 * Calling Functions :
709 *""FUNC COMMENT END""*****
710 void trans_dds_to_scif( void )
711 {
712     printf("%n%r");
713     printf(" Destination data :%n%r");
714     printf(" ");
715
716     SCIF0.SCSCR.WORD = 0x0000;          /* TIE, RIE, TE, RE clear */
717     HPBDMAC0.DCMDR.BIT.DMEN = 1;      /* Activates DMA transfer */
718
719     /* SCIF init */
720     scif_init();
721
722     /* wait for DMA transfer has been completed */
723     while (HPBDMAC0.DSTSR.BIT.DMSTS == 1)
724     ;
725
726     HPBDMAC0.DCR.LONG = 0x00000000;    /* DCR clear */
727     printf("%n%r");
728
729 }
730
731 /*""FUNC COMMENT""*****
732 * ID          :
733 * Outline     : HPB-DMAC starting transfer
734 * Declaration : void trans_scif_to_dds( void )
735 * Description : SCIF to DDR3SDRAM transfer
736 * Argument    : none
737 * Return Value : none
738 * Calling Functions :
739 *""FUNC COMMENT END""*****
740 void trans_scif_to_dds( void )
741 {
742     printf("%n%r");
743     printf("Please input 8 characters:");
744
745     /* cache control */
746     if (hpbddmac.cache == SELECT_CACHE_ON)
747         /* Cache Invalidation */

```



```

748     cache_purge((void *)D_DMACH_SDRAM_VLADR, D_DMACH_TRANS_SIZE_HPB);
749
750 if (hpbdmac.mode == TRANSFER_MODE_NORMAL) {
751     /* single transfer */
752     trans_scif_to_ddr_normal();
753 } else {
754     /* continuous transfer */
755     trans_scif_to_ddr_continuous();
756 }
757
758 HPBDMAC0.DCR.LONG = 0x00000000;           /* DCR clear */
759 SCIF0.SCSCR.WORD = 0x0000;               /* TIE, RIE, TE, RE Clear */
760 scif_init();                             /* SCIF init */
761 printf("YnYrYnYr");
762 }
763
764 /*"FUNC COMMENT"*****
765 * ID          :
766 * Outline     : HPB-DMAC starting transfer
767 * Declaration : void trans_scif_to_ddr_normal( void )
768 * Description : SCIF to DDR3SDRAM transfer (normal mode)
769 * Argument    : none
770 * Return Value : none
771 * Calling Functions :
772 /*"FUNC COMMENT END"*****
773 void trans_scif_to_ddr_normal( void )
774 {
775     int cnt;
776     char *tmp;
777
778     tmp = D_DMACH_SDRAM_VLADR;
779     tmp = (char *) (tmp + 0x20000000);     /* Set the start address of a point echo back */
780
781     SCIF0.SCSCR.WORD = 0x0000;           /* TIE, RIE, TE, RE Clear */
782     HPBDMAC0.DCMDR.BIT.DMEN = 1;       /* Activates DMA transfer */
783
784     /* SCIF init */
785     scif_init();
786
787     cnt = D_DMACH_TRANS_SIZE_HPB;     /* Set the counter for echo back */
788

```

```

789 while(cnt > 0) {
790     /* Characters are entered from SCIF? */
791     if (cnt > HPBDMAC0.DTCSR.BIT.DTCS) {
792         if (hpbdmac.cache == SELECT_CACHE_ON)
793             /* Cache Invalidation */
794             cache_purge((void *)D_DMAM_SDRAM_VLADR,
D_DMAM_TRANS_SIZE_HP);
795
796             /* Echo back the one character */
797             scif_transmit_data_byte(tmp);
798             cnt -= 1;
799             tmp++;
800         }
801     }
802 }
803
804 /*"FUNC COMMENT"*****
805 * ID           :
806 * Outline      : HPB-DMAC starting transfer
807 * Declaration  : void trans_scif_to_ddr_continuous( void )
808 * Description  : SCIF to DDR3SDRAM transfer (continuous mode)
809 * Argument     : none
810 * Return Value : none
811 * Calling Functions :
812 /*"FUNC COMMENT END"*****/
813 void trans_scif_to_ddr_continuous( void )
814 {
815     int i;
816     char *tmp;
817
818     tmp = D_DMAM_SDRAM_VLADR;
819     tmp = (char *) (tmp + 0x20000000); /* Set the start address of a point echo back */
820
821     SCIF0.SCSCR.WORD = 0x0000; /* TIE, RIE, TE, RE Clear */
822     HPBDMAC0.DCMDR.BIT.DMEN = 1; /* Activates DMA transfer */
823
824     /* SCIF init */
825     scif_init();
826
827     i = 2; /* set the continuous
counter */

```

```

828
829 while (i > 0) {
830     /* Echo back for continuous transfer */
831     trans_scif_to_ddr_continuous_echoback(tmp);
832     tmp += D_DMACH_TRANS_SIZE_HALF_HPBB;
833     i--;
834 }
835 }
836
837 /*"FUNC COMMENT"*****
838 * ID          :
839 * Outline     : HPB-DMAC starting transfer
840 * Declaration : void trans_scif_to_ddr_continuous_echoback(char *ddr_adr)
841 * Description : SCIF to DDR3SDRAM transfer (continuous mode)
842 * Argument    : char *ddr_adr :Address to be echo back
843 * Return Value : none
844 * Calling Functions :
845 /*"FUNC COMMENT END"*****
846 void trans_scif_to_ddr_continuous_echoback(char *ddr_adr)
847 {
848     rem_cnt = D_DMACH_TRANS_SIZE_HALF_HPBB;                /* Initialization of
remain characters counter */
849
850     while(rem_cnt > 0) {
851         /* Characters are entered from SCIF? */
852         if (rem_cnt > HPBDMAC0.DTCSR.BIT.DTCS) {
853             if (hpbddmac.cache == SELECT_CACHE_ON)
854                 /* Cache Invalidation */
855                 cache_purge((void *)D_DMACH_SDRAM_VLADR,
D_DMACH_TRANS_SIZE_HPBB);
856
857                 /* Echo back the one character */
858                 scif_transmit_data_byte(ddr_adr);
859                 rem_cnt -= 1;
860                 ddr_adr++;
861             }
862         }
863     }
864
865 /*"FUNC COMMENT"*****
866 * ID          :

```

```

867 * Outline           : Interrupt handling HPB-DMAC
868 * Declaration       : void hpbddmac_interrupt(void)
869 * Description       : Interrupt handling HPB-DMAC
870 * Argument          : none
871 * Return Value      : none
872 * Calling Functions :
873 *""FUNC COMMENT END""*****
874 void hpbddmac_interrupt(void)
875 {
876     if (hpbddmac.automatic == TRANSFER_NON_AUTOMATIC)
877         HPBDDMAC0.DCMDR.BIT.DNXT = 1;                               /*
Requests the next DMA transfer */
878
879     if ( hpbddmac.mode == TRANSFER_MODE_CONTINUOUS &&
880         hpbddmac.dir == SCIF_TO_DDR) {
881         hpbddmac_interrupt_continuous();
882     } else {
883         HPBDDMAC0.DCMDR.BIT.DQEND = 1;                               /*
Terminates continuous DMA transfer mode */
884     }
885
886     HPBDDMAC.DINTCR.BIT.DTECO = 1;                                   /* DMA
Transfer End Interrupt Status clear */
887 }
888
889 /*""FUNC COMMENT""*****
890 * ID                 :
891 * Outline            : Interrupt handling HPB-DMAC
892 * Declaration       : void hpbddmac_interrupt_continuous(void)
893 * Description       : Interrupt handling HPB-DMAC (continuous)
894 * Argument          : none
895 * Return Value      : none
896 * Calling Functions :
897 *""FUNC COMMENT END""*****
898 void hpbddmac_interrupt_continuous( void )
899 {
900     char *tmp;
901
902     tmp = D_DMAL_SDRAM_VLADR;
903     tmp = (char *) (tmp + 0x2000000); /* Set the start address of a point echo back */
904
905     if (hpbddmac.cache == SELECT_CACHE_ON)

```

```
906      /* Cache Invalidation */
907      cache_purge((void *)D_DMACH_SDRAM_VLADR, D_DMACH_TRANS_SIZE_HP);
908
909      /* transfer completed for information area 0? */
910      if (HPBDMAC0.DSTSR.BIT.NDP0 == 1) {
911          HPBDMAC0.DCMDR.BIT.DQEND = 1;          /*
Terminates continuous DMA transfer mode */
912          tmp += 3;
          /* set of Echo back position */
913      } else {
914          tmp += 7;
          /* set of Echo back position */
915      }
916
917      /* Echo back the one character */
918      scif_transmit_data_byte(tmp);
919      rem_cnt -= 1;
920 }
```

7. キャッシュと外部メモリのコヒーレンシ制御について

SH7786 のキャッシュの書き込み方式には、コピーバックモードとライトスルーモードがあります。本プログラムでは、オペランドキャッシュ、2次キャッシュを有効、コピーバックモードに設定しています。

コピーバックモードでは、キャッシュにヒットした場合、外部メモリへの書き込みを行いません。そのため、オペランドキャッシュと外部メモリの内容が一致しないことがあります。キャッシュしている領域を外部デバイス(DMAC等)が参照する場合は、ソフトウェアにて書き戻し処理/キャッシュの無効化(フラッシュ/パージ)を行い、オペランドキャッシュと外部メモリのコヒーレンシを保証しないと、想定どおりの動作をしない場合がありますのでご注意ください。本プログラムでは、フラッシュ/パージを行った場合と行わなかった場合によって DMA 転送の結果が異なることを確認することができます。

表 7 コヒーレンシ制御

キャッシュ制御	機能
フラッシュ (flush)	オペランドキャッシュがイネーブルのとき、オペランドキャッシュを検索し、ヒットしたエントリがあり、かつダーティであれば外部メモリへ書き戻しを行います。ヒットしたエントリの無効化は行いません。ミスした場合またはヒットしたエントリがダーティでなかった場合にはノーオペレーションです。
パージ (Purge)	オペランドキャッシュがイネーブルのとき、オペランドキャッシュを検索し、ヒットしたエントリを無効化します。無効化されるラインがダーティであれば外部メモリへ書き戻しを行います。ミスした場合にはノーオペレーションです。

尚、ライトスルーモードでは、外部メモリへ常に書き戻し処理を行うためコヒーレンシは保証されています。

「SH7786 ハードウェアマニュアル 8.5 キャッシュ操作命令」にも制御方法の記載がありますのでご参照ください。

8. 参考ドキュメント

- ソフトウェアマニュアル
SH4-A ソフトウェアマニュアル(RJJ09B0090)
(最新版をルネサスエレクトロニクスホームページから入手してください)
- ハードウェアマニュアル
SH7786 グループハードウェアマニュアル(RJJ09B0533)
(最新版をルネサスエレクトロニクスホームページから入手してください)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問い合わせ先

<http://japan.renesas.com/inquiry>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2011.10.1	-	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部 ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。

総合お問合せ窓口：<http://japan.renesas.com/inquiry>