

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

SH7763 グループ

SH7763 初期設定例

要旨

本アプリケーションノートは、SH7763 の起動時に必要な設定項目の例を示します。

動作確認デバイス

SH7763

目次

1. はじめに.....	2
2. 応用例の説明.....	4
3. 参考プログラムリスト.....	9
4. 参考ドキュメント.....	26

1. はじめに

1.1 仕様

リセット解除後に、クロックパルス発振器 (CPG)、ローカルバスステートコントローラ (LBSC)、DDR-SDRAM インタフェース (DDRIF) およびキャッシュの初期設定を行います。

1.2 使用機能

- クロックパルス発振器 (CPG)
- ローカルバスステートコントローラ (LBSC)
- DDR-SDRAM インタフェース (DDRIF)
- キャッシュ

1.3 適用条件

- 評価ボ - ド: 日立超 LSI システムズ製 SH7763 Solution Engine 型番 MS7763SE02
 外付けメモリ (エリア 0): NOR 型フラッシュメモリ 16M バイト
 Spansion 製 S29GL128M10TDIR90
 (エリア 2, 3): DDR-SDRAM 128M バイト (64M バイト × 2 個)
 Micron 製 MT46V32M16TG-6T
- マイコン: SH7763 (R5S77631AY266BGV)
- 動作周波数: CPU クロック: 266.66MHz
 SuperHyway バスクロック: 133.33MHz
 バスクロック: 66.66MHz
 DDR-SDRAM クロック: 133.33MHz
 周辺バスクロック 0: 66.66MHz
 周辺バスクロック 1: 33.33MHz
- エリア 0 バス幅: 16 ビット (MD3 端子 = Low レベル, MD4 端子 = High レベル)
- クロック動作モード: モード 0 (MD0 ~ MD2 端子 = Low レベル)
- エンディアン: ビッグエンディアン (MD5 端子 = Low レベル)
- ツールチェーン: ルネサス テクノロジ製 SuperH RISC engine Standard Toolchain Ver.9.3.0.0
- コンパイルオプション: High-performance Embedded Workshop でのデフォルト設定
`(-cpu=sh4a -include="$(PROJDIR)¥inc"`
`-object="$(CONFIGDIR)¥$(FILELEAF).obj" -debug -gbr=auto -chgincpath`
`-errorpath -global_volatile=0 -opt_range=all -infinite_loop=0`
`-del_vacant_loop=0 -struct_alloc=1 -nologo)`
- セクション配置: 表 1 に本応用例での各セクション配置を示します。

表 1 セクション配置

セクション名	セクション用途	領域	配置アドレス (仮想アドレス)	
P	プログラム領域 (指定なしの場合)	ROM	0x00002000	P0 領域 (キャッシング可能, MMU アドレス変換可能)
C	定数領域	ROM		
C\$BSEC	未初期化データ領域用アドレス構造体	ROM		
C\$DSEC	初期化データ領域用アドレス構造体	ROM		
D	初期化データ (初期値)	ROM		
B	未初期化データ領域	RAM	0x08000000	
R	初期化データ領域	RAM		
S	スタック領域	RAM	0x0FFFF9F0	
INTHandler	例外/割り込みハンドラ	ROM	0x80000800	P1 領域 (キャッシング可能, MMU アドレス変換不可)
VECTTBL	リセットベクタテーブル 割り込みベクタテーブル	ROM		
INTTBL	割り込みマスクテーブル	ROM		
IntPRG	割り込み関数	ROM		
SP_S	TLB ミスハンドラ専用スタック	RAM		
RSTHandler	リセットハンドラ	ROM	0xA0000000	P2 領域 (キャッシング不可, MMU アドレス変換不可)
PResetPRG	リセットプログラム	ROM		
PnonCACHE	プログラム領域 (キャッシュ無効アクセス)	ROM		

スタックの設定:

プログラムを動作させる際には、スタック領域が必要になります。スタックのサイズとスタックポインタアドレスを設定してください。プロジェクト起動時に設定した際の High-performance Embedded Workshop が自動的に設定した値を設定します。変更する際には、High-performance Embedded Workshop のメニューバーのプロジェクト (P) → 構成の編集 (E) → タブにてスタックを選択すると、スタック領域のアドレスとサイズを変更することができます。

2. 応用例の説明

2.1 参考プログラムの説明

初期設定プログラムとして下記のソースプログラム内で設定を行っています。

例外/割り込みに使用するテーブルファイル等については必要に応じて設定の追加を行ってください。

- (1) vhandler.src
- (2) resetprg.c
- (3) cache.c
- (4) cache.h

例外（リセット，一般例外，割り込み）が発生すると，例外ハンドラ（vhandler.src）が実行されます。vhandler.src には各例外のハンドラ処理と LBSC，DDRIF の初期化処理を記述しています。

パワーオンリセットの場合は，リセットハンドラ（_Reset_handler）が起動されます。本アプリケーションノートで使用するリセットハンドラは，High-performance Embedded Workshop が自動生成するファイルとは異なり，命令キャッシュとオペランドキャッシュの無効化，CPG の設定，LBSC，DDRIF の初期化を追加しています。また，TLB ミスハンドラも変更しています。

resetprg.c は High-performance Embedded Workshop で自動生成される初期化関数ファイルを元に作成されており，vecttbl.src に登録する PowerON_Reset()関数を記述しています。

PowerON_Reset()関数はリセットハンドラより分岐する最初の関数であり，VBR（ベクタベースレジスタ）の設定，セクションコピーを行う_INITSCT()関数の呼び出し，キャッシュの有効化関数の呼び出しに続いてメイン関数を呼び出します。

DDR-SDRAM インタフェース（DDRIF）の設定については個別に「SH7763 グループ アプリケーションノート DDR-SDRAM インタフェース設定例（RJJ06B1051）」を発行していますので，こちらを併せてご参照ください。

初期化設定例については「SH7730 グループ アプリケーションノート SH7730 初期設定例（RJJ06B0864）」に詳細を記載していますのでご参照ください。

キャッシュの各種設定については「SH7730 グループ アプリケーションノート キャッシュ キャッシュメモリの設定例（RJJ06B0868）」，「SH7730 グループ アプリケーションノート キャッシュ オペランドキャッシュの書き戻し例（RJJ06B0923）」を併せてご参照ください。

図 1 にパワーオンリセットからの処理フローを，図 2 にパワーオンリセットから main()関数にジャンプするまでの処理フローを，図 3 に PowerON_Reset()関数の処理フローを示します。

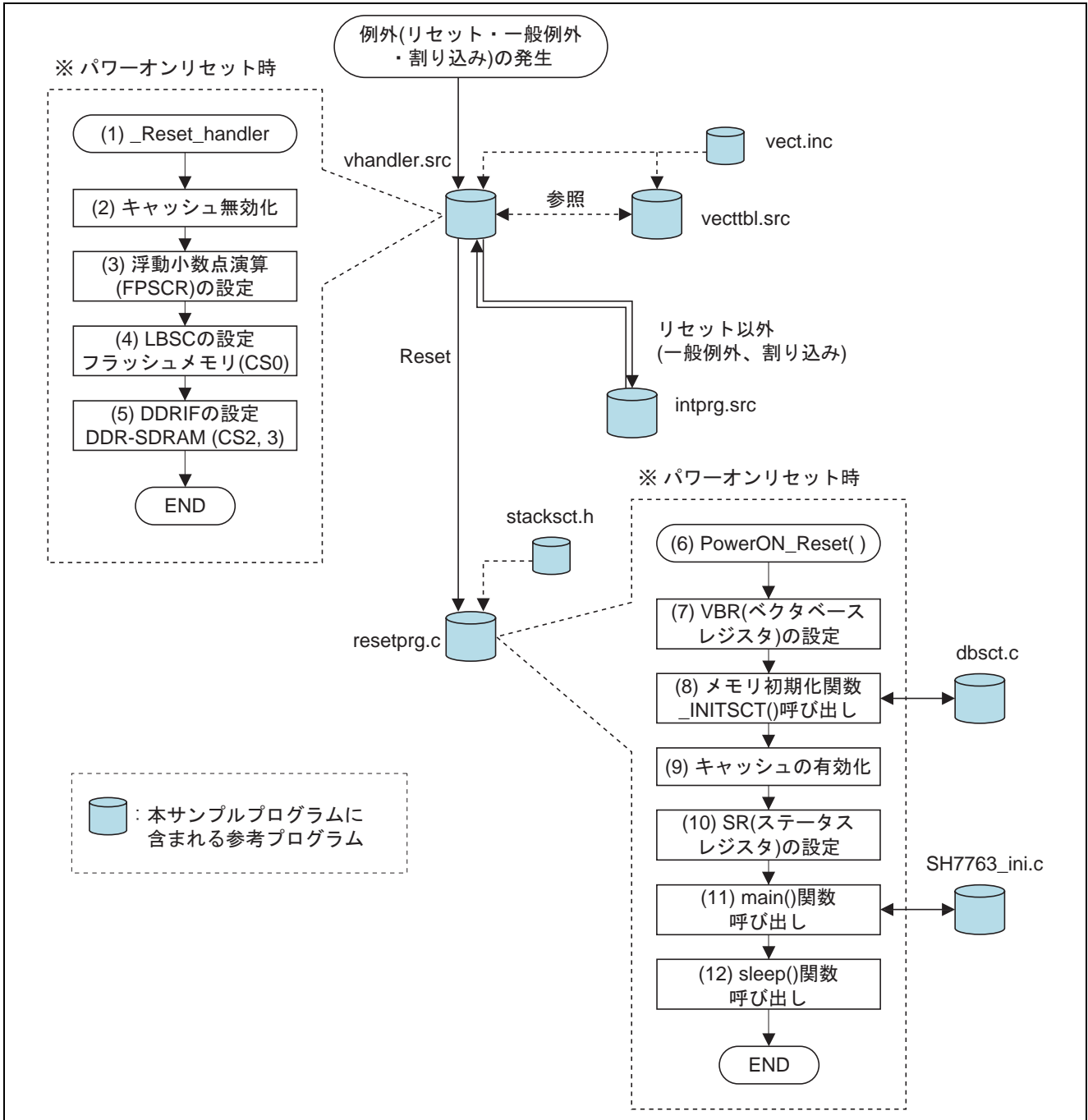


図1 パワーオンリセットからの処理フロー

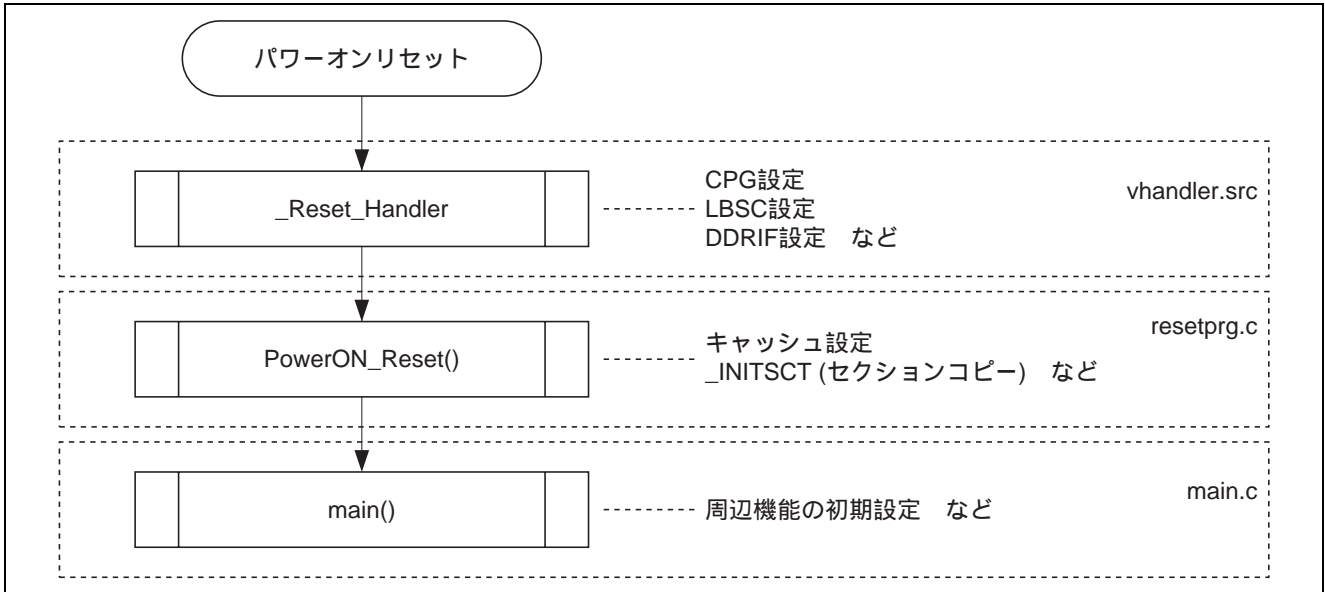


図2 パワーオンリセットから main()関数にジャンプするまでの概略処理フロー

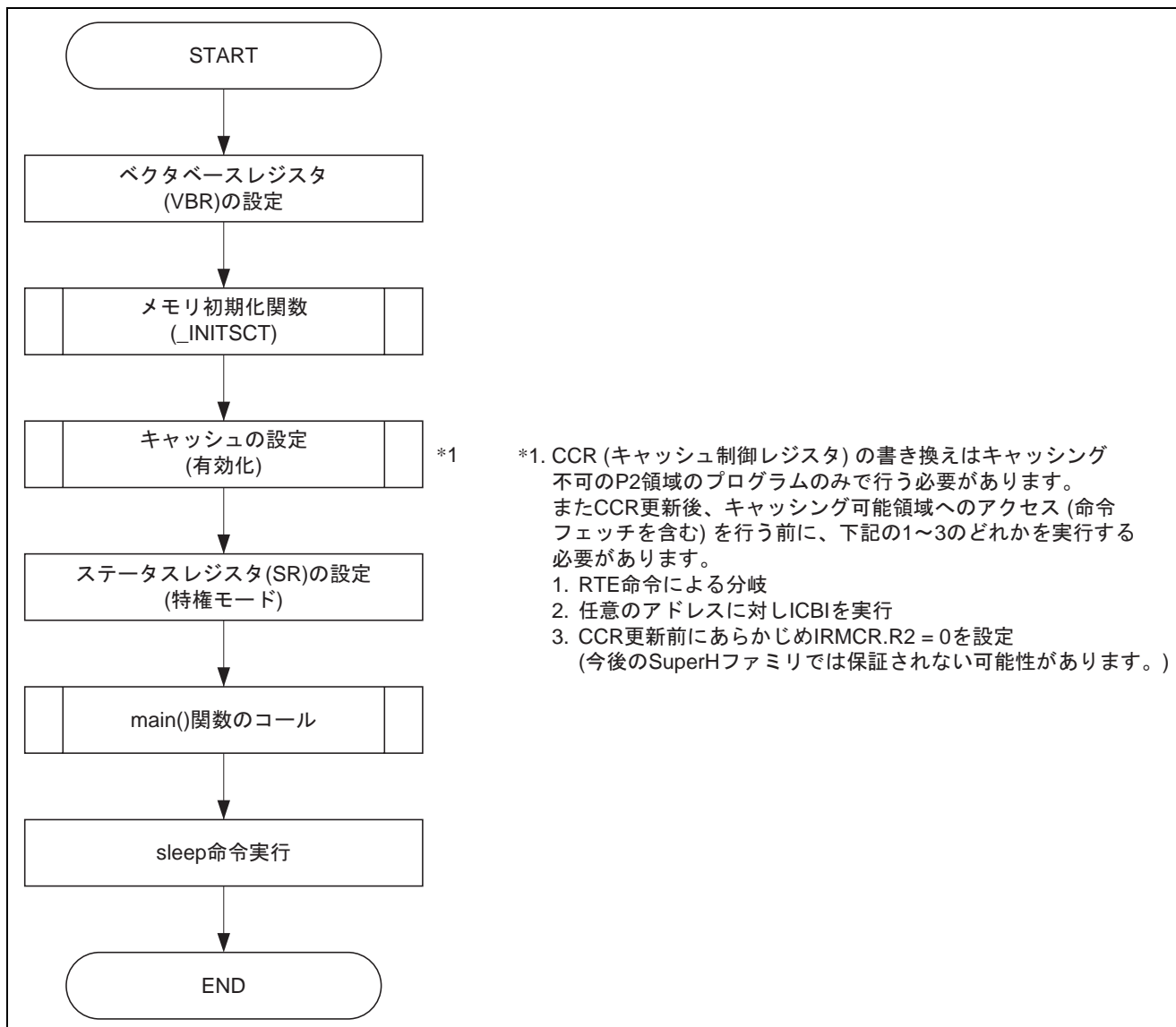


図3 PowerON_Reset()関数の処理

2.2 参考プログラムにおける設定内容

表 2 に参考プログラムでの各モジュールの設定を示します。

表 2 参考プログラムでの各モジュールの設定

モジュール	設定内容
CPG (固定)	内部クロック: 266.66MHz SuperHyway バスクロック: 133.33MHz バスクロック: 66.66MHz DDR-SDRAM クロック: 133.33MHz 周辺バスクロック 0: 66.66MHz 周辺バスクロック 1: 33.33MHz
LBSC	CS0: NOR 型フラッシュメモリ データバス幅: 16 ビット固定 (*1) アクセスイテサイクル数: 5 サイクル ライト-リード/ライト-ライトサイクル間アイドル: 2 サイクル
DDRIF	CS2, CS3 に接続 512M ビット (32M × 16 ビット) 2 個並列接続: 合計 128M バイト ライト-リードコマンド間最低サイクル数: 4 サイクル リード-ライトコマンド間最低サイクル数: 4 サイクル 同一バンク間サイクル数: 11 サイクル PRE/PREALL コマンド発行サイクル: 2 サイクル バンク間 ACT コマンド発行サイクル: 2 サイクル ACT-PRE コマンド発行最低サイクル数: 6 サイクル オートリフレッシュ/ACT コマンド発行サイクル: 8 サイクル CAS レイテンシ (CL): 2.5 サイクル RAS-CAS コマンド発行サイクル数: 3 サイクル PRE-ACT コマンド発行サイクル数: 3 サイクル
キャッシュ	命令/オペランドキャッシュ有効

【注】 *1 エリア 0 のデータバス幅は MD4, MD3 端子により決定します。

2.3 参考プログラムの注意点

本プログラムでは、外部 DDR-SDRAM 上に B, R セクションの割り当ておよび初期化を行うことができるように、セクションの初期化前に DDR-SDRAM インタフェースを初期化しています。

セクションの初期化は `_INITISCT()` 関数を使用し、D セクションから R セクションへのコピー、およびシンボルを R セクションのアドレスでリロケーションしています。そのため、セクション初期化前 (`_INITISCT()` 関数実行前) に実行する関数において、グローバル変数など `_INITISCT()` 関数で初期化を行うセクションに配置される変数を使用しないでください。

3. 参考プログラムリスト

3.1 サンプルプログラムリスト "vhandler.src"(1)

```

1  ;/*****
2  ;* DISCLAIMER
3  ;
4  ;* This software is supplied by Renesas Technology Corp. and is only
5  ;* intended for use with Renesas products. No other uses are authorized.
6  ;
7  ;* This software is owned by Renesas Technology Corp. and is protected under
8  ;* all applicable laws, including copyright laws.
9  ;
10 ;* THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
11 ;* REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
12 ;* INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
13 ;* PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY
14 ;* DISCLAIMED.
15 ;
16 ;* TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
17 ;* TECHNOLOGY CORP. NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
18 ;* FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
19 ;* FOR ANY REASON RELATED TO THE THIS SOFTWARE, EVEN IF RENESAS OR ITS
20 ;* AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
21 ;
22 ;* Renesas reserves the right, without notice, to make changes to this
23 ;* software and to discontinue the availability of this software.
24 ;* By using this software, you agree to the additional terms and
25 ;* conditions found by accessing the following link:
26 ;* http://www.renesas.com/disclaimer
27 ;*****/
28 ;/* Copyright (C) 2009. Renesas Technology Corp., All Rights Reserved. */
29 ;/*"FILE COMMENT"***** Technical reference data *****
30 ;* System Name : SH7763 Sample Program
31 ;* File Name : vhandler.src
32 ;* Abstract : Sample Program for the SH7763 Initial Setting
33 ;* Version : Ver 1.00
34 ;* Device : SH7763
35 ;* Tool-Chain : High-performance Embedded Workshop (Version 4.05.01.001)
36 ;* : C/C++ Compiler Package for SuperH Family (V.9.03 release00)
37 ;* OS : None
38 ;* H/W Platform : MS7763SE02
39 ;* Description : Sample Program for Setting the SH7763 Initialization
40 ;* :
41 ;* Operation :
42 ;* Limitation :
43 ;* :
44 ;*****/
45 ;* History : 28.July.2009 Ver. 1.00 First Release
46 ;/*"FILE COMMENT END"*****
47
48 ;-----
49 ;
50 ; FILE :vhandler.src
    
```

3.2 サンプルプログラムリスト "vhandler.src"(2)

```

51 ; DATE :Fri, Jul 24, 2009
52 ; DESCRIPTION :Reset/Interrupt Handler
53 ; CPU TYPE :SH7763
54 ;
55 ; This file is generated by Renesas Project Generator (Ver.4.13).
56 ;
57 ;-----
58
59
60
61 .include "env.inc"
62 .include "vect.inc"
63
64 IMASKclr: .equ H'FFFFFF0F
65 RBBLclr: .equ H'FFFFFF
66 MDRBBLset: .equ H'70000000
67
68 .import _RESET_Vectors
69 .import _INT_Vectors
70 .import _INT_MASK
71
72 ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
73 ;* macro definition *;
74 ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
75 .macro PUSH_EXP_BASE_REG
76 stc.l ssr,@-r15 ; save ssr
77 stc.l spc,@-r15 ; save spc
78 sts.l pr,@-r15 ; save context registers
79 sts.l fpscr,@-r15 ; save fpscr registers
80 stc.l r7_bank,@-r15
81 stc.l r6_bank,@-r15
82 stc.l r5_bank,@-r15
83 stc.l r4_bank,@-r15
84 stc.l r3_bank,@-r15
85 stc.l r2_bank,@-r15
86 stc.l r1_bank,@-r15
87 stc.l r0_bank,@-r15
88 .endm
89 ;
90 .macro POP_EXP_BASE_REG
91 ldc.l @r15+,r0_bank ; recover registers
92 ldc.l @r15+,r1_bank
93 ldc.l @r15+,r2_bank
94 ldc.l @r15+,r3_bank
95 ldc.l @r15+,r4_bank
96 ldc.l @r15+,r5_bank
97 ldc.l @r15+,r6_bank
98 ldc.l @r15+,r7_bank
99 lds.l @r15+,fpscr
100 lds.l @r15+,pr
    
```

3.3 サンプルプログラムリスト "vhandler.src"(3)

```

101     ldc.l  @r15+,sps
102     ldc.l  @r15+,ssr
103     .endm
104 ;
105 ;;;;;;;;;;;;;;
106 ; reset ;
107 ;;;;;;;;;;;;;;
108     .section  RSTHandler,code
109 _ResetHandler:
110
111     mov.l  #H'FF00001C,r0 ;set CCR address
112     mov.l  #H'00000808,r1 ;IC,OC Invalidate
113     mov.l  r1,@r0
114 ;
115     mov.l  #H'00040001,r0 ;set single precision mode
116 ;     mov.l  #H'000C0001,r0 ;set double precision mode
117     lds.l  r0,fpscr
118 ;
119     mov.l  #LBSC_INIT,r0
120     jmp    @r0
121     nop
122 LBSC_INIT_END:
123 ;
124     mov.l  #DDRIF_INIT,r0
125     jmp    @r0
126     nop
127 DDRIF_INIT_END:
128 ;
129     mov.l  #EXPEVT,r0
130     mov.l  @r0,r0
131     shlr2  r0
132     shlr   r0
133     mov.l  #_RESET_Vectors,r1
134     add    r1,r0
135     mov.l  @r0,r0
136     jmp    @r0
137     nop
138 ;
139 ;;;;;;;;;;;;;;
140 ; exceptional interrupt ;
141 ;;;;;;;;;;;;;;
142     .section  INTHandler,code
143     .export   _INTHandlerPRG
144 _INTHandlerPRG:
145 _ExpHandler:
146     PUSH_EXP_BASE_REG
147 ;
148     mov.l  #EXPEVT,r0 ; set event address
149     mov.l  @r0,r1 ; set exception code
150     mov.l  #_INT_Vectors,r0 ; set vector table address
    
```

3.4 サンプルプログラムリスト "vhandler.src"(4)

```

151         add    #-(h'40),r1        ; exception code - h'40
152         shlr2  r1
153         shlr   r1
154         mov.l  @(r0,r1),r3        ; set interrupt function addr
155     ;
156         mov.l  #_INT_MASK,r0      ; interrupt mask table addr
157         shlr2  r1
158         mov.b  @(r0,r1),r1        ; interrupt mask
159         extu.b r1,r1
160     ;
161         stc    sr,r0              ; save sr
162         mov.l  #(RBBLclr&IMASKclr),r2 ; RB,BL,mask clear data
163         and    r2,r0              ; clear mask data
164         or     r1,r0              ; set interrupt mask
165         ldc    r0,ssr            ; set current status
166     ;
167         ldc.l  r3,spc
168         mov.l  #__int_term,r0     ; set interrupt terminate
169         lds    r0,pr
170     ;
171         rte
172         nop
173     ;
174         .pool
175     ;
176     ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
177     ;   Interrupt terminate                                           ;
178     ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
179         .align 4
180     __int_term:
181         mov.l  #MDRBBLset,r0     ; set MD,BL,RB
182         ldc.l  r0,sr              ;
183         POP_EXP_BASE_REG
184         rte          ; return
185         nop
186     ;
187         .pool
188     ;
189     ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
190     ;   TLB miss interrupt                                           ;
191     ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
192         .org   H'300
193     _TLBmissHandler:
194         PUSH_EXP_BASE_REG
195     ;
196         mov.l  #EXPEVT,r0        ; set event address
197         mov.l  @r0,r1            ; set exception code
198         mov.l  #_INT_Vectors,r0 ; set vector table address
199         add    #-(h'40),r1        ; exception code - h'40
200         shlr2  r1
    
```

3.5 サンプルプログラムリスト "vhandler.src"(5)

```

201         shlr    r1
202         mov.l   @(r0,r1),r3        ; set interrupt function addr
203     ;
204         mov.l   #_INT_MASK,r0      ; interrupt mask table addr
205         shlr2   r1
206         mov.b   @(r0,r1),r1       ; interrupt mask
207         extu.b  r1,r1
208     ;
209         stc     sr,r0              ; save sr
210         mov.l   #(RBBLclr&IMASKclr),r2 ; RB,BL,mask clear data
211         and     r2,r0              ; clear mask data
212         or      r1,r0              ; set interrupt mask
213         ldc     r0,ssr             ; set current status
214     ;
215         ldc.l   r3,spc
216         mov.l   #__int_term,r0     ; set interrupt terminate
217         lds     r0,pr
218     ;
219         rte
220         nop
221     ;
222         .pool
223     ;
224     ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
225     ;   IRQ                               ;
226     ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
227         .org   H'500
228     _IRQHandler:
229         PUSH_EXP_BASE_REG
230     ;
231         mov.l   #INTEVT,r0         ; set event address
232         mov.l   @r0,r1             ; set exception code
233         mov.l   #_INT_Vectors,r0  ; set vector table address
234         add     #-(h'40),r1        ; exception code - h'40
235         shlr2   r1
236         shlr    r1
237         mov.l   @(r0,r1),r3        ; set interrupt function addr
238     ;
239         mov.l   #_INT_MASK,r0      ; interrupt mask table addr
240         shlr2   r1
241         mov.b   @(r0,r1),r1       ; interrupt mask
242         extu.b  r1,r1
243     ;
244         stc     sr,r0              ; save sr
245         mov.l   #(RBBLclr&IMASKclr),r2 ; RB,BL,mask clear data
246         and     r2,r0              ; clear mask data
247         or      r1,r0              ; set interrupt mask
248         ldc     r0,ssr             ; set current status
249     ;
250         ldc.l   r3,spc
    
```

3.6 サンプルプログラムリスト "vhandler.src"(6)

```

251         mov.l  #__int_term,r0      ; set interrupt terminate
252         lds   r0,pr
253     ;
254         rte
255         nop
256     ;
257         .pool
258     ;
259     ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
260     ;     LBSC_INIT                                     ;
261     ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
262     LBSC_INIT:
263         mov.l  #H'FE600020,r0      ;set MMSELR address
264         mov.l  #H'A5A50002,r1      ;set CS2,3 DDRIF
265         synco
266         mov.l  r1,@r0
267         mov.l  @r0,r2              ;dummy read
268         mov.l  @r0,r2              ;dummy read
269         synco
270     ;
271         mov.l  #H'FF801000,r0      ;set BCR address
272         mov.l  #H'00000000,r1      ;set BUS condition
273         mov.l  r1,@r0
274     ;
275         mov.l  #H'FF802000,r0      ;set CS0BCR address
276         mov.l  #H'20000200,r1      ;set for FLASHROM(spansion S29GL128M10TDIR90)
277         mov.l  r1,@r0
278     ;
279         mov.l  #H'FF802008,r0      ;set CS0WCR address
280         mov.l  #H'00000005,r1      ;set for CS0 wait
281         mov.l  r1,@r0
282     ;
283         mov.l  #LBSC_INIT_END,r0
284         jmp   @r0
285         nop
286     ;
287         .pool
288     ;
289     ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
290     ;     DDRIF_INIT                                     ;
291     ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
292     DDRIF_INIT:
293         mov.l  #H'00007000,r0
294     LOOP1:
295         dt     r0
296         bf     LOOP1              ;200µs wait
297         nop
298         nop
299     ;
300         mov.l  #H'A8000000,r0      ;set dummy read access
    
```


3.7 サンプルプログラムリスト "vhandler.src"(7)

```

301         mov.l  @r0,r1
302 ;
303         mov.l  #H'FE80000C,r0           ;set MIM(31-0bit) address
304         mov.l  #H'02EE0109,r1         ;DRAM refresh disable,DLL enable,DDRIF enable
305         mov.l  r1,@r0
306 ;
307         mov.l  #H'02EE0309,r1         ;Refresh enable
308         mov.l  r1,@r0
309 ;
310         mov.l  #H'FE80001C,r0           ;set STR(31-0bit) address
311         mov.l  #H'00050040,r1
312         mov.l  r1,@r0
313 ;
314         mov.l  #H'FE800034,r2         ;set SDR(31-0bit) address
315         mov.l  #H'00000400,r1         ;32Mx16bit
316         mov.l  r1,@r2
317 ;
318         mov.l  #H'FE800014,r2         ;set SCR(31-0bit) address
319         mov.l  #H'00000003,r1         ;SCR M_CKE enable
320         mov.l  r1,@r2
321         mov.l  #H'00000001,r1         ;SCR NOP
322         mov.l  r1,@r2
323         mov.l  #H'00000002,r1         ;SCR PREALL
324         mov.l  r1,@r2
325 ;
326         mov.l  #H'FE902000,r3         ;EMRS DLL enable
327         mov.l  #H'00000000,r4
328         mov.l  r4,@r3
329 ;
330         mov.l  #H'00000001,r1         ;SCR NOP
331         mov.l  r1,@r2
332 ;
333         mov.l  #H'FE900B08,r3         ;MRS DLL reset,CAS Latency=2.5,burstlength=2
334         mov.l  r4,@r3
335 ;
336         mov.l  #H'00000001,r1         ;SCR NOP
337         mov.l  r1,@r2
338         mov.l  #H'00000002,r1         ;SCR PREALL
339         mov.l  r1,@r2
340         mov.l  #H'00000001,r1         ;SCR NOP
341         mov.l  r1,@r2
342         mov.l  #H'00000004,r1         ;SCR REFA
343         mov.l  r1,@r2
344         mov.l  #H'00000001,r1         ;SCR NOP
345         mov.l  r1,@r2
346         mov.l  #H'00000004,r1         ;SCR REFA
347         mov.l  r1,@r2
348 ;
349         mov.l  #H'FE900308,r3         ;MRS Reset Cancel
350         mov.l  r4,@r3
    
```

3.8 サンプルプログラムリスト "vhandler.src"(8)

```

351 ;
352     mov.l   #H'00001000,r0
353 LOOP2:
354     dt     r0
355     bf     LOOP2           ;more then 200 MCLK wait
356     nop
357     nop
358 ;
359     mov.l   #DDRIF_INIT_END,r0
360     jmp    @r0
361     nop
362 ;
363     .pool
364 ;
365 ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
366 ; SPECIAL STACK(for TLBmiss Handler)
367 ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
368     .section SP_S,data
369 SP_STACK:
370     .res.b H'200
371 ;
372     .end
    
```

3.9 サンプルプログラムリスト "resetprg.c"(1)

```

1  /*****
2  * DISCLAIMER
3
4  * This software is supplied by Renesas Technology Corp. and is only
5  * intended for use with Renesas products. No other uses are authorized.
6
7  * This software is owned by Renesas Technology Corp. and is protected under
8  * all applicable laws, including copyright laws.
9
10 * THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
11 * REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
12 * INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
13 * PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY
14 * DISCLAIMED.
15
16 * TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
17 * TECHNOLOGY CORP. NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
18 * FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
19 * FOR ANY REASON RELATED TO THE THIS SOFTWARE, EVEN IF RENESAS OR ITS
20 * AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
21
22 * Renesas reserves the right, without notice, to make changes to this
23 * software and to discontinue the availability of this software.
24 * By using this software, you agree to the additional terms and
25 * conditions found by accessing the following link:
26 * http://www.renesas.com/disclaimer
27 *****/
28 /* Copyright (C) 2009. Renesas Technology Corp., All Rights Reserved. */
29 /*"FILE COMMENT"***** Technical reference data *****/
30 * System Name : SH7763 Sample Program
31 * File Name : resetprg.c
32 * Abstract : Sample Program for the SH7763 PowerON Reset
33 * Version : Ver 1.00
34 * Device : SH7763
35 * Tool-Chain : High-performance Embedded Workshop (Version 4.05.01.001)
36 * : C/C++ Compiler Package for SuperH Family (V.9.03 release00)
37 * OS : None
38 * H/W Platform : MS7763SE02
39 * Description : Sample Program for Setting the SH7763 Initialization
40 * :
41 * Operation :
42 * Limitation :
43 * :
44 *****/
45 * History : 28.July.2009 Ver. 1.00 First Release
46 /*"FILE COMMENT END"*****
47
48 /*****
49 /* */
50 /* FILE :resetprg.c */
    
```

3.10 サンプルプログラムリスト "resetprg.c"(2)

```

51  /* DATE           :Fri, Jul 24, 2009                */
52  /* DESCRIPTION    :Reset Program                    */
53  /* CPU TYPE       :SH7763                          */
54  /*                                                         */
55  /* This file is generated by Renesas Project Generator (Ver.4.13). */
56  /*                                                         */
57  /*****/
58
59
60
61  #include <machine.h>
62  #include <_h_c_lib.h>
63  //#include <stddef.h>                // Remove the comment when you use errno
64  //#include <stdlib.h>                // Remove the comment when you use rand()
65  #include "typedefine.h"
66  #include "stacksct.h"
67  #include "cache.h"
68
69  #define SR_Init    0x40000000
70  #ifdef _FPD // when -fpu=double is specified
71  #define FPSCR_Init 0x000C0001
72  #else
73  #define FPSCR_Init 0x00040001
74  #endif
75  #define INT_OFFSET 0x100UL
76
77  #define RAMCR_ADDRESS    0xff000074
78  #define RAMCR_INIT_VALUE 0x00000200
79
80  #ifdef __cplusplus
81  extern "C" {
82  #endif
83  extern void INTHandlerPRG(void);
84  void PowerON_Reset(void);
85  void Manual_Reset(void);
86  void main(void);
87  #ifdef __cplusplus
88  }
89  #endif
90
91  //#ifdef __cplusplus                // Enable I/O in the application(both SIM I/O and hardware I/O)
92  //extern "C" {
93  //}
94  //extern void _INIT_IOLIB(void);
95  //extern void _CLOSEALL(void);
96  //#ifdef __cplusplus
97  //}
98  //}
99
100 //extern void srand(_UINT);        // Remove the comment when you use rand()
    
```

3.11 サンプルプログラムリスト "resetprg.c"(3)

```

101 //extern _SBYTE *_slptr;           // Remove the comment when you use strtok()
102
103 //ifndef __cplusplus             // Use Hardware Setup
104 //extern "C" {
105 //endif
106 //extern void HardwareSetup(void);
107 //ifndef __cplusplus
108 //}
109 //endif
110
111 //ifndef __cplusplus             // Remove the comment when you use global class object
112 //extern "C" {                   // Sections C$INIT and C$END will be generated
113 //endif
114 //extern void _CALL_INIT(void);
115 //extern void _CALL_END(void);
116 //ifndef __cplusplus
117 //}
118 //endif
119
120 /* = = = セクション名を ResetPRG に切り替え = = = */
121 #pragma section ResetPRG
122
123 #pragma entry PowerON_Reset
124 /* "FUNC COMMENT"*****
125 * ID :
126 * Outline : CPU 初期化関数
127 * Include :
128 * Declaration : void PowerON_Reset(void)
129 * Description : パワーオンリセット例外ベクタテーブルに
130 * : 登録する CPU 初期化処理です。
131 * : パワーオンリセット後本関数を最初に実行します。
132 * : コメントアウトしている処理は必要に応じて有効にしてください。
133 * Argument : none
134 * Return Value : none
135 * Calling Functions :
136 * "FUNC COMMENT END"*****/
137 void PowerON_Reset(void)
138 {
139     _UDWORD* ramcr_address;
140
141     set_vbr((void *)((_UINT)INTHandlerPRG - INT_OFFSET));
142
143     set_fpscr(FPSCR_Init);
144
145     /* = = = B,D セクションの初期化 = = = */
146     _INITSCT();
147
148 // _CALL_INIT(); // Remove the comment when you use global class object
149
150 // _INIT_IOLIB(); // Enable I/O in the application(both SIM I/O and hardware I/O)

```

3.12 サンプルプログラムリスト "resetprg.c"(4)

```

151
152 // errno=0; // Remove the comment when you use errno
153 // srand((_UINT)1); // Remove the comment when you use rand()
154 // _slptr=NULL; // Remove the comment when you use strtok()
155
156 // HardwareSetup(); // Use Hardware Setup
157
158 /* ==== キャッシュの設定 ==== */
159 cache_set_ccr(D_CACHE_I_ON | D_CACHE_O_ON );
160
161 ramcr_address = (_UDWORD*)RAMCR_ADDRESS;
162 *ramcr_address = RAMCR_INIT_VALUE;
163
164 /* ==== ステータスレジスタの設定(特権モード) ==== */
165 set_cr(SR_Init);
166
167 main();
168
169 // _CLOSEALL(); // Close I/O in the application(both SIM I/O and hardware I/O)
170
171 // _CALL_END(); // Remove the comment when you use global class object
172
173 sleep();
174 }
175
176 // #pragma entry Manual_Reset // Remove the comment when you use Manual_Reset
177 /* "FUNC COMMENT"***** */
178 * ID :
179 * Outline : マニュアルリセット処理
180 * Include :
181 * Declaration : void Manual_Reset_PC (void)
182 * Description : マニュアルリセット例外ベクタテーブルに
183 * : 登録する関数です。
184 * : 参考プログラムでは処理を定義していません。
185 * : 必要に応じて処理を追加してください。
186 * Argument : none
187 * Return Value : none
188 * Calling Functions :
189 * "FUNC COMMENT END"***** /
190 void Manual_Reset(void)
191 {
192 }
193 /* END of File */
    
```

3.13 サンプルプログラムリスト "cache.c"(1)

```

1  /*****
2  * DISCLAIMER
3
4  * This software is supplied by Renesas Technology Corp. and is only
5  * intended for use with Renesas products. No other uses are authorized.
6
7  * This software is owned by Renesas Technology Corp. and is protected under
8  * all applicable laws, including copyright laws.
9
10 * THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
11 * REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
12 * INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
13 * PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY
14 * DISCLAIMED.
15
16 * TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
17 * TECHNOLOGY CORP. NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
18 * FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
19 * FOR ANY REASON RELATED TO THE THIS SOFTWARE, EVEN IF RENESAS OR ITS
20 * AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
21
22 * Renesas reserves the right, without notice, to make changes to this
23 * software and to discontinue the availability of this software.
24 * By using this software, you agree to the additional terms and
25 * conditions found by accessing the following link:
26 * http://www.renesas.com/disclaimer
27 *****/
28 /* Copyright (C) 2009. Renesas Technology Corp., All Rights Reserved. */
29 /*"FILE COMMENT"***** Technical reference data *****/
30 * System Name : SH7763 Sample Program
31 * File Name : cache.c
32 * Abstract : Sample Program for Setting the SH7763 Cache
33 * Version : Ver 1.00
34 * Device : SH7763
35 * Tool-Chain : High-performance Embedded Workshop (Version 4.05.01.001)
36 * : C/C++ Compiler Package for SuperH Family (V.9.03 release00)
37 * OS : None
38 * H/W Platform : MS7763SE02
39 * Description : Sample Program for Setting the SH7763 Initialization
40 * :
41 * Operation :
42 * Limitation :
43 * :
44 *****/
45 * History : 28.July.2009 Ver. 1.00 First Release
46 /*"FILE COMMENT END"*****
47 #include <machine.h>
48 #include "iodefine.h"
49 #include "cache.h"
50

```

3.14 サンプルプログラムリスト "cache.c"(2)

```

51 #pragma section nonCACHE /* CS0 キャッシュ無効空間に配置します*/
52 /*"FUNC COMMENT"*****
53 * ID :
54 * Outline : キャッシュの設定
55 * Include :
56 * Declaration : void cache_set_ccr(unsigned int i_mode)
57 * Description : キャッシュレジスタの設定を行います。
58 * :
59 * Argument : unsigned int i_mode
60 * : 以下のモードを論理和で設定します。
61 * : D_CACHE_I_INVALID : IC 無効化
62 * : D_CACHE_I_ON : IC 有効
63 * : D_CACHE_O_INVALID : OC 無効化
64 * : D_CACHE_O_ON : OC 有効
65 * : D_CACHE_IO_ON : IC・OC 有効
66 * : D_CACHE_O_WT : ライトスルーモード
67 * : D_CACHE_OFF : IC・OC 無効化
68 * Return Value : none
69 * Calling Functions :
70 *"FUNC COMMENT END"*****/
71 void cache_set_ccr(unsigned int i_mode)
72 {
73     /* ==== 例外/割り込みブロックビット(BL)設定 ==== */
74     set_cr(get_cr() | 0x10000000);
75
76     /* ==== キャッシュレジスタの設定 ==== */
77     CACHE.CCR.LONG = i_mode;
78
79     /* ==== キャッシュを有効にするため ICBI 発行 ==== */
80     icbi(0);
81
82     /* ==== 例外/割り込みブロックビット(BL)解除 ==== */
83     set_cr(get_cr() & ~(0x10000000));
84
85 }
86
87 #pragma section
88 /*"FUNC COMMENT"*****
89 * ID :
90 * Outline : オペランドキャッシュパーズ処理
91 * Include :
92 * Declaration : void cache_Purge_OCBP
93 * : (unsigned long *i_start,
94 * : unsigned long *i_end)
95 * Description : オペランドキャッシュのパーズ処理を
96 * : 行います。
97 * :
98 * Argument : unsigned long *i_pstart :
99 * : パーズ対象スタートアドレス
100 * : unsigned long *i_pend :
    
```


3.15 サンプルプログラムリスト "cache.c"(3)

```

101 *           :   パージ対象エンドアドレス
102 * Return Value       : none
103 * Calling Functions   :
104 * "FUNC COMMENT END"*****/
105 void cache_Purge_OCBP(unsigned long *i_pstart, unsigned long *i_pend)
106 {
107     unsigned long addr_length;
108     unsigned long *pStart1;
109
110     addr_length = (unsigned long)i_pend - (unsigned long)i_pstart;
111
112     pStart1 = i_pstart + 8;
113
114     /* If purge cache is bigger than 4 entry, then use OCBP_LOOP_1*/
115     if(addr_length > 32) /* OCBP_LOOP_1 */
116     {
117
118         do
119         {
120             ocbp(i_pstart);
121             i_pstart += 16;
122             ocbp(pStart1);
123             pStart1 += 16;
124
125         }while(pStart1 < (i_pend + 8));
126
127     }
128     else /* OCBP_LOOP_2 */
129     {
130
131         while(i_pstart < i_pend)
132         {
133             ocbp(i_pstart);
134             i_pstart = i_pstart + 8;
135         }
136     }
137
138 }
139
140 /* End of File */
    
```

3.16 サンプルプログラムリスト "cache.h"(1)

```

1  /*****
2  * DISCLAIMER
3
4  * This software is supplied by Renesas Technology Corp. and is only
5  * intended for use with Renesas products. No other uses are authorized.
6
7  * This software is owned by Renesas Technology Corp. and is protected under
8  * all applicable laws, including copyright laws.
9
10 * THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
11 * REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
12 * INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
13 * PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY
14 * DISCLAIMED.
15
16 * TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
17 * TECHNOLOGY CORP. NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
18 * FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
19 * FOR ANY REASON RELATED TO THE THIS SOFTWARE, EVEN IF RENESAS OR ITS
20 * AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
21
22 * Renesas reserves the right, without notice, to make changes to this
23 * software and to discontinue the availability of this software.
24 * By using this software, you agree to the additional terms and
25 * conditions found by accessing the following link:
26 * http://www.renesas.com/disclaimer
27 *****/
28 /* Copyright (C) 2009. Renesas Technology Corp., All Rights Reserved. */
29 /*"FILE COMMENT"***** Technical reference data *****/
30 * System Name : SH7763 Sample Program
31 * File Name : cache.h
32 * Abstract : Sample Program for Setting the SH7763 Cache
33 * Version : Ver 1.00
34 * Device : SH7763
35 * Tool-Chain : High-performance Embedded Workshop (Version 4.05.01.001)
36 * : C/C++ Compiler Package for SuperH Family (V.9.03 release00)
37 * OS : None
38 * H/W Platform : MS7763SE02
39 * Description : Sample Program for Setting the SH7763 Initialization
40 * :
41 * Operation :
42 * Limitation :
43 * :
44 *****/
45 * History : 28.July.2009 Ver. 1.00 First Release
46 /*"FILE COMMENT END"*****
47
48 #ifndef __CACHE_DEF_H__
49 #define __CACHE_DEF_H__
50

```

3.17 サンプルプログラムリスト "cache.h"(2)

```

51  /* ==== マクロ定義 ==== */
52  /* ---- キャッシュ設定 ---- */
53  #define D_CACHE_OFF          0x0000u
54  #define D_CACHE_I_INVALID    0x0800u
55  #define D_CACHE_I_ON         0x0100u
56  #define D_CACHE_O_INVALID    0x0008u
57  #define D_CACHE_O_ON         0x0001u
58  #define D_CACHE_IO_ON        (CACHE_I_ON | CACHE_O_ON)
59  #define D_CACHE_O_WT         0x0002u
60
61  /* ---- パージ対象領域 ---- */
62  #define D_CACHE_PURGE_SDRAM_START  *(volatile unsigned long *) (0x08000000)
63  #define D_CACHE_PURGE_SDRAM_END    *(volatile unsigned long *) (0xFFFFFFFF)
64
65  /* ==== 関数宣言 ==== */
66  void cache_set_ccr(unsigned int i_mode);
67  void cache_Purge_OCBP(unsigned long *i_start, unsigned long *i_end);
68
69  #endif /* __CACHE_DEF_H__ */
    
```

4. 参考ドキュメント

- ソフトウェアマニュアル
SH-4A ソフトウェアマニュアル (RJJ09B0090)
(最新版をルネサス テクノロジホームページから入手してください)
- ハードウェアマニュアル
SH7763 グループ ハードウェアマニュアル (RJJ09B0260)
(最新版をルネサス テクノロジホームページから入手してください)
- High-performance Embedded Workshop スタートアップガイド
(最新版をルネサス テクノロジホームページから入手してください)
- アプリケーションノート
SuperH RISC engine C/C++ コンパイラパッケージ アプリケーションノート: <導入ガイド>スタートアップ
ブルーチンガイド SH-3,SH-4,SH-4A 編 (RJJ06J0016)
(最新版をルネサス テクノロジホームページから入手してください)
- 開発環境マニュアル
E10A-USB エミュレータ用 フラッシュメモリダウンロードプログラム アプリケーションノート
(RJJ10J0957)
(最新版をルネサス テクノロジホームページから入手してください)

SuperH RISC engine C/C++コンパイラ, アセンブラ, 最適化リンケージエディタ コンパイラパッケージ
V.9.01 ユーザーズマニュアル (RJJ10J1885)
(最新版をルネサス テクノロジホームページから入手してください)

ホームページとサポート窓口

ルネサス テクノロジホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

csc@renesas.com

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2009.10.30	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事事務の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
 - 1 1. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
 - 1 2. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
 - 1 3. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会ください。

D039444