
SH7753 グループ

R01AN1620JJ0101

Rev.1.01

初期設定例と E10A-USB 使用時のソフトウェアダウンロード方法

2013.10.18

要旨

本アプリケーションノートは SH7753 グループの起動方法（LBSC ブートモード、SPI ブートモード）と初期設定の説明、E10A-USB を使用してソフトウェアをデバッグする際のダウンロード方法を説明します。

対象デバイス

SH7753グループ

目次

1. 仕様.....	3
2. 動作確認条件.....	4
3. 関連アプリケーションノート.....	4
4. 周辺機能説明.....	5
4.1 ストラップピン.....	5
4.2 メモリマップ.....	8
5. ソフトウェア説明.....	9
5.1 動作概要.....	9
5.1.1 LBSC ブートモード.....	9
5.1.2 SPI0 ブートモード (SPI0 Flash にプログラムを配置する場合).....	10
5.1.3 SPI0 ブートモード (E10A-USB エミュレータを使用する場合).....	11
5.2 セクション配置.....	12
5.3 必要メモリサイズ.....	14
5.4 ファイル構成.....	15
5.5 ソフトウェアデータ転送処理.....	16
5.6 DDR3-SDRAM インターフェース(DBSC3).....	17
6. キャッシュメモリ使用時の注意事項.....	18
6.1 キャッシュ機能の設定処理.....	18
6.2 オペランドキャッシュの書き戻し処理.....	18
6.3 キャッシング不可領域からのアクセス.....	19
7. PCIEC エンドポイント機能使用時の注意事項.....	20
8. サンプルコード.....	21
9. 参考ドキュメント.....	21

1. 仕様

表 1.1に環境を、図 1.1にサンプルコードのビルド、デバッグ構成を示します。

表1.1 環境

開発環境	用途
開発用 PC (Windows 7)	サンプルコードのビルド、デバッグを行うために使用します。
エミュレータ (E10A-USB)	
統合開発環境 (HEW Version 4.09.01.007)	
C コンパイラ (SHC V.9.04 release01)	
評価ボード (SH7753 評価ボード)	

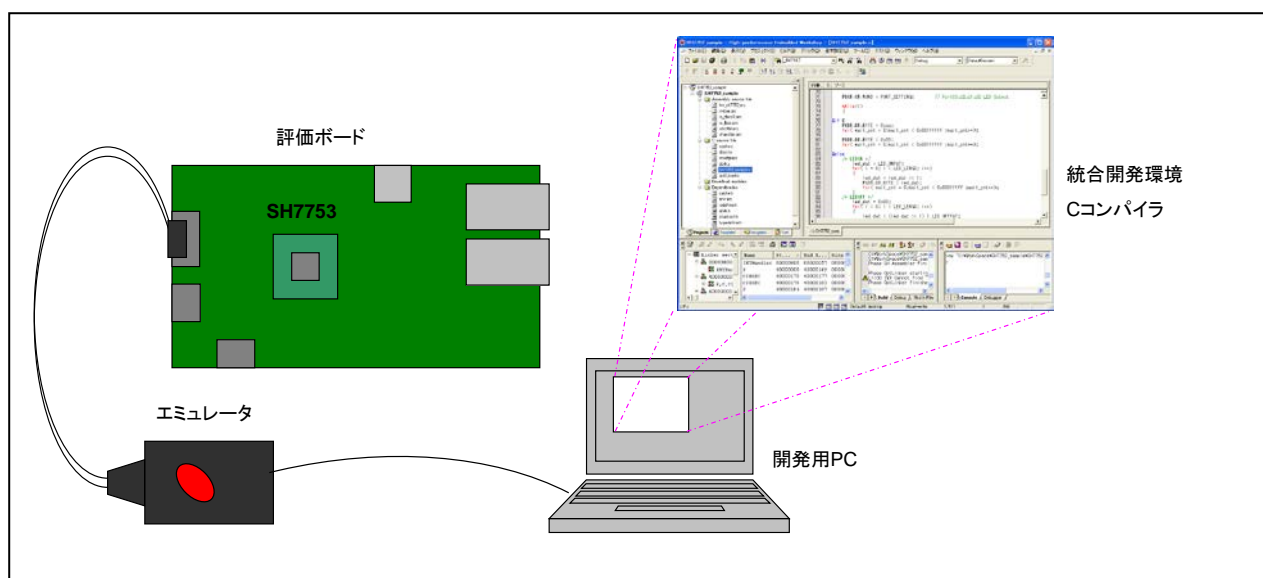


図1.1 サンプルコードのビルド、デバッグ構成

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表2.1 動作確認条件

項目	内容
使用マイコン	SH-4A/SH7753 (R5S7753)
動作周波数	[クロック動作モード1] - CPUクロック : 最大576MHz - ローカルバスクロック : 最大48 MHz - DDR3-SDRAMクロック : 最大 528 MHz - 周辺クロック : 最大48 MHz
統合開発環境	High-Performance Embedded Workshop- Ver 4.09.01.007
C コンパイラ	ルネサスエレクトロニクス製 C/C++ Compiler Package for SuperH Family (V.9.04 release01)
エンディアン	リトルエンディアン
ブートモード	LBSC ブートモード SPI0 ブートモード
アドレス拡張モード	32 ビット
メモリマネジメントユニット (MMU)	ディスエーブル
ウォッチドッグタイマ(WDT)	WDT0/WDT1 : 停止 ABRT:ABR 無効
外部メモリ	DDR3-SDRAM、4Gbit (16 ビットバス幅) - MT41J256M16RE-15E:D / Micron 社製
外部 SPI フラッシュメモリ	- MX25L64 : 8MB SPI フラッシュ (Macronix 社製) - S25FL512S : 64MB SPI フラッシュ (Spansion 社製)
アドレスモード	- 3 バイトアドレスモード : BOOTSZ[2:0] = 8 MB (MX25L64 使用時) - 4 バイトアドレスモード : BOOTSZ[2:0] = 64 MB (S25FL512S 使用時)
GETHER クロック遅延設定	- 送信クロック (GBECONT.TX0DLY/TX1DLY) : -10° 遅延 - 受信クロック (GBECONT.RX0DLY/RX1DLY) : 0° 遅延
使用ボード	SH7753 グループ EVB ボード

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。併せて参照してください。

- ・ SH7753 グループ アプリケーションノート :

E10A-USB を用いたシリアルフラッシュの書き換えプログラム例

4. 周辺機能説明

SH7753 グループのストラップピンの設定について説明します。ストラップピンは動作モードやブートモードを指定します。表 4.1～4.3 に各ブートモード時の設定例を示します。ストラップピンの詳細は、「SH7753 グループ ユーザーズマニュアル：ハードウェア編」を参照してください。

4.1 ストラップピン

LBSC ブートモードと SPI ブートモードの設定例を示します。

表 4.1 LBSC ブートモードと SPI ブートモードの設定例 (1/3)

端子名	LBSC ブート モード	SPI0 ブート モード	内容
SPI0VER	L	L	—
BOOTSZ2/1/0	—	LHH	SPI0 Flashのロジカルサイズ（ABR用）を設定 LLL : 1 MB LLH : 2 MB LHL : 4 MB LHH : 8 MB HLL : 16MB HLH : 32MB HHL : 64MB HHH : 128MB
WDTFOT1/0	—	LL	SPI0 の ABR の遅延時間を選択 LL : ABR 機能無効 LH : 22 秒 HL : 44 秒 HH : 88 秒
BOOTWPSZ1/0	—	LL	SPI0 Flash のライトプロテクトサイズを設定 LL : 64 KB LH : 128 KB HL : 256 KB HH : 512 KB

※ ‘—’ は Don't care

表 4.2 LBSC ブートモードと SPI ブートモードの設定例 (2/3)

端子名	LBSC ブート モード	SPI0 ブート モード	内容
WP	—	H	SPI1 のライトプロテクトを設定 L : ライトプロテクト機能有効 H : ライトプロテクト機能無効
BOOTFMS	—	L	SPI0 の ABR 動作の初期ロード領域を設定 L : SPI0 は SPI Flash メモリエリアの 下位半分からロード H : SPI0 は SPI Flash メモリエリアの 上位半分からロード
BOOTWP	—	H	SPI0 のライトプロテクト機能を設定 L : ライトプロテクト機能有効 H : ライトプロテクト機能無効
FLSHSZ2/1/0	—	LHH	SPI1 フラッシュメモリサイズを設定 LLL : 2 MB LLH : 4 MB LHL : 8 MB LHH : 16 MB HLL : 32MB HLH : 64MB HHL : 128MB HHH : 256MB
WPSZ1/0	—	LL	SPI1 ライトプロテクトエリアのサイズを選択 LL : 256 KB LH : 512 KB HL : 1 MB HH : 2 MB

※ ‘—’ は Don't care

表 4.3 LBSC ブートモードと SPI ブートモードの設定例 (3/3)

端子名	LBSC ブート モード	SPI0 ブート モード	内容
MD10	L	L	L : 32 ビットブートモード H : 29 ビットブートモード
MD9	L	L	[MD9,MD6] LL : LBSC ブートモード
MD6	L	H	LH : SPI0 ブートモード
MD8	H	H	L : 外部クロック入力 (EXTAL 端子に外部クロック 信号を入力) H : 水晶発振子接続 (EXTAL/XTAL 端子間に水晶発 振子を接続)
MD5	H	H	非同期外部バス、DBSC3 バス及び SHwy バス用に SH-4A のエンディアンを設定 L : ビッグエンディアン H : リトルエンディアン
MD3	H	H	非同期外部バス用にエリア 0 のバス幅を設定しま す。 L : 16 ビット H : 8 ビット
MD2/MD1/MD0	LLH	LLH	LLL : クロック動作モード0 LLH : クロック動作モード1 注 : 上記以外の設定は禁止 MD2とMD1は"L"固定

※ ‘—’ は Don't care

4.2 メモリマップ

LBSC ブートモードと SPI0 ブートモード時のメモリマップを表 4.4 に示します。

表 4.4 メモリマップ

エリア	32 ビットアドレスモード		
	アドレス	LBSC ブートモード	SPI0 ブートモード
0	H'0000 0000 H'03FF FFFF	CS0(LBSC)	ILRAM(16KB)
1	H'0400 0000 H'07FF FFFF	未定義	
2	H'0800 0000 H'0BFF FFFF	未定義	
3	H'0C00 0000 H'0FFF FFFF	未定義	
4	H'1000 0000 H'13FF FFFF	CS4(LBSC)	
5	H'1400 0000 H'17FF FFFF	CS5(LBSC)	
6	H'1800 0000 H'1BFF FFFF	CS6(LBSC)	
-	H'4000 0000 H'5FFF FFFF	ECC機能オフ : DDR3 エリア(512MB) (ECC 機能オン : DDR3 エリア(256MB))	
	H'6000 0000 H'7FFF FFFF	リザーブ領域	
-	H'E000 0000 H'E500 DFFF	リザーブ領域	
	H'E500 E000 H'E501 1FFF	OLRAM(16KB)	
	H'E501 2000 H'E51F FFFF	リザーブ領域	
	H'E520 0000 H'E520 3FFF	ILRAM(16KB)	
	H'E520 4000 H'FFBF FFFF	リザーブ領域	

5. ソフトウェア説明

5.1 動作概要

図 5.1に LBSC ブートモードの動作説明、図 5.2に SPI0 ブートモードの動作説明、図 5.3に SPI0 ブートモードで E10-USB エミュレータを使用する場合の動作説明を示します。

5.1.1 LBSC ブートモード

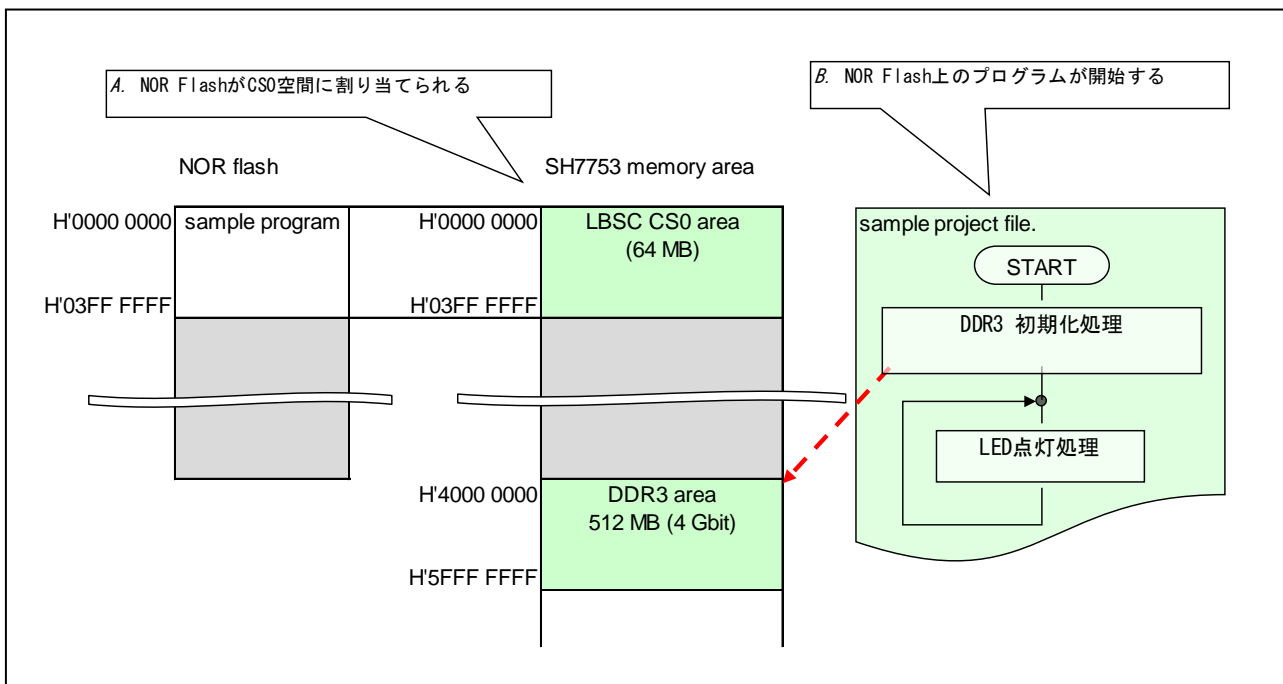


図 5.1 LBSC ブートモード(NOR Flash にプログラムを配置)

- パワーオンリセット解除後、NOR Flash が CS0 空間に割り当てられる
- NOR Flash 上に配置したプログラムが開始し、DDR3 の初期設定を行う

5.1.2 SPI0 ブートモード (SPI0 Flash にプログラムを配置する場合)

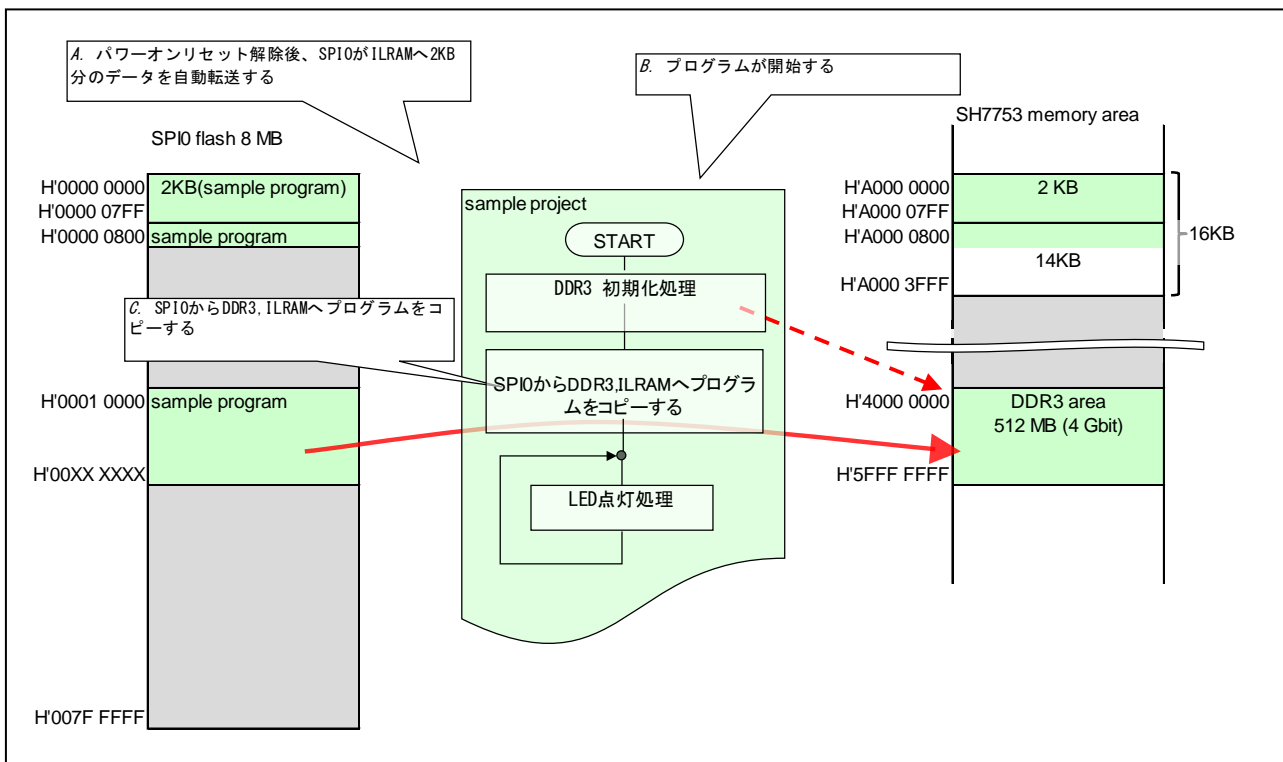


図 5.2 SPI0 ブートモード(SPI0 Flash にプログラムを配置する場合)

- A. パワーオンリセット解除後、SPI0 が ILRAM へ 2KB 分のデータを自動転送する
- B. プログラムが開始する
- C. DDR3 の初期化が完了後、データ転送処理で SPI0 Flash からプログラムを ILRAM と DDR3 へコピーする

5.1.3 SPI0 ブートモード (E10A-USB エミュレータを使用する場合)

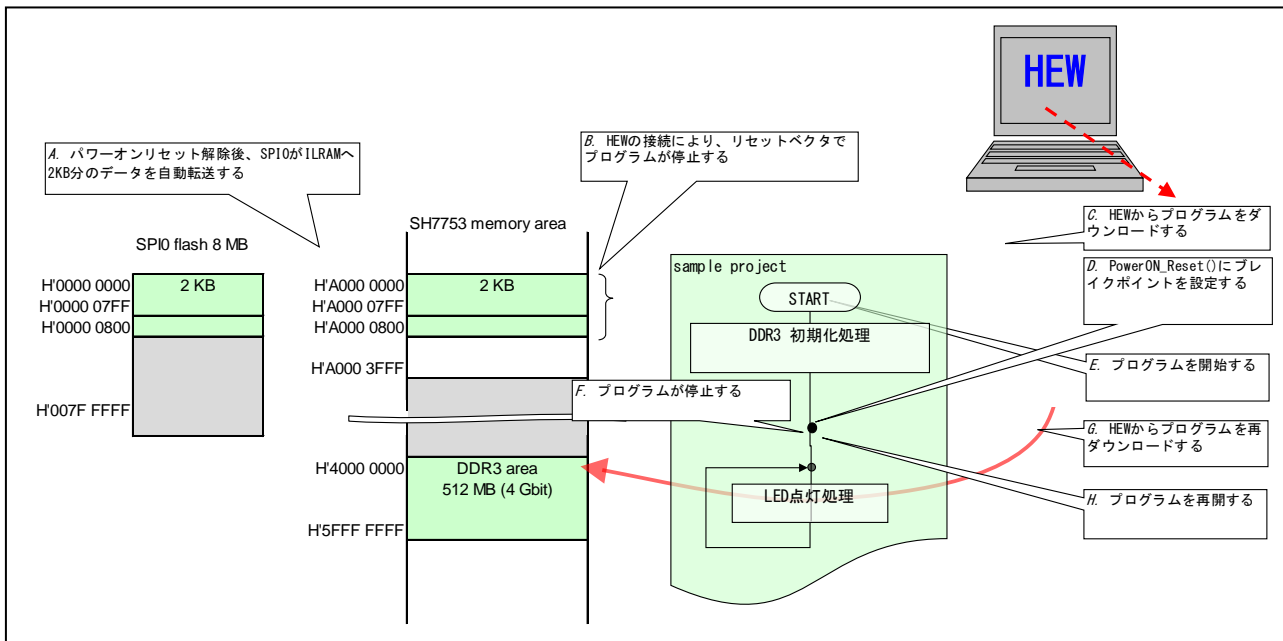


図 5.3 SPI0 ブートモード(E10A-USB エミュレータを使用する場合)

A. パワーオンリセット解除後、SPI0 が ILRAM へ 2KB 分のデータを自動転送する

※SPI0 よりロードされたデータ (SPI0 上のプログラム) は使用しません。この後、HEW からプログラムをダウンロードします。

B. HEW の接続によりリセットベクタでプログラムが停止する

C. HEW からプログラムをダウンロードする

※サンプルコードをダウンロードします。ただし、この時点では、DDR3 領域は使用できる状態ではないため、DDR3 領域に割り当てられたプログラムはダウンロードされません。

D. PowerON_Reset() にブレイクポイントを設定する

E. プログラムを開始する

F. プログラムが停止する

※ブレイクポイントが設定されているため、PowerON_Reset() でプログラムが停止します。

この時点で、DDR3 領域は使用できる状態になります。

G. HEW からプログラムを再ダウンロードする

※サンプルコードの全体 (DDR3 領域に割り当てられたプログラム含む) がダウンロードされます。

H. プログラムを再開する

なお、手順 C~H はサンプルコードに含まれているバッチファイル(debug_spi0boot.hdc)を実行すると自動で実行します。

5.2 セクション配置

表 5.1に LBSC ブートモードのセクション配置、表 5.2に SPI0 ブートモードのセクション配置を示します。

表 5.1 LBSC ブートモードのセクション配置

セクション名	セクション用途	配置アドレス (仮想アドレス)	
INTHandler	例外/割り込みハンドラ	H' 00000800	P0 領域 (キャッシング可能、 MMU アドレス変換可能)
VECTTBL	リセットベクタテーブル		
INTTBL	割り込みベクタテーブル 割り込みマスクテーブル		
IntPRG	割り込み関数		
PResetPRG	リセットプログラム	H' 00001800	
P	プログラム領域 (セクション指定なしの場合)	H' 00002000	
C	定数領域		
C\$BSEC	未初期化データ領域用アドレス構造体		
C\$DSEC	初期化データ領域用アドレス構造体		
D	初期化データ (初期値あり)		
B	未初期化データ領域		H' 40000000
R	初期化データ領域		
RSTHandler	リセットハンドラ	H'A0000000	P2 領域 (キャッシング不可、 MMU アドレス変換不可)
INIT_HW	H/W 初期化関数		
INIT_LBSC	LBSC 初期化関数		
INIT_DBSC	DDR3 初期化関数		
PnonCACHE	プログラム領域 (非キャッシュ領域)		
PSPI0_read	SPI0ロード関数		
S	スタック領域(※)	H'E5203000	IL メモリ

※ スタック領域のアドレスとスタックサイズは、HEW のメニューバーより、プロジェクト (P) → 構成の編集 (E) → タブにてスタックを選択すると変更することができます。

表 5.2 SPI0 ブートモードのセクション配置

セクション名	セクション用途	配置アドレス (仮想アドレス)			
INTHandler	例外/割り込みハンドラ	H' 00000800	P0 領域 (キャッシング可能、 MMU アドレス変換可能)		
INTTBL	割り込みベクタテーブル 割り込みマスクテーブル				
P	プログラム領域 (セクション指定なしの場合)	H' 40000000			
C	定数領域				
C\$BSEC	未初期化データ領域用アドレス構造体				
C\$DSEC	初期化データ領域用アドレス構造体				
D	初期化データ (初期値あり)				
B	未初期化データ領域				
R	初期化データ領域				
RSTHandler	リセットハンドラ			H'A0000000	P2 領域 (キャッシング不可、 MMU アドレス変換不可)
INIT_HW	H/W 初期化関数				
INIT_LBSC	LBSC 初期化関数				
INIT_DBSC	DDR3 初期化関数				
PResetPRG	リセットプログラム				
VECTTBL	リセットベクタテーブル				
IntPRG	割り込み関数				
PnonCACHE	プログラム領域 (非キャッシュ領域)				
PSPI0_read	SPI0ロード関数				
S	スタック領域(※)	H'E5203000	IL メモリ		

※ スタック領域のアドレスとスタックサイズは、HEW のメニューバーより、プロジェクト (P) → 構成の編集 (E) → タブにてスタックを選択すると変更することができます。

5.3 必要メモリサイズ

表 5.3に LBSC ブートモードで使用するメモリサイズ、表 5.4に SPI0 ブートモードで使用するメモリサイズを示します。

表5.3 LBSC ブートモードで使用するメモリサイズ

使用メモリ	サイズ	備考
ROM	103813 バイト	—
RAM	2052 バイト	—
最大使用ユーザスタック	28 バイト	—
最大使用割り込みスタック	0 バイト	—

【注】 必要メモリサイズはCコンパイラのバージョンやコンパイルオプションにより異なります。

表5.4 SPI0 ブートモードで使用するメモリサイズ

使用メモリ	サイズ	備考
ROM	103913 バイト	—
RAM	2052 バイト	—
最大使用ユーザスタック	28 バイト	—
最大使用割り込みスタック	0 バイト	—

【注】 必要メモリサイズはCコンパイラのバージョンやコンパイルオプションにより異なります。

5.4 ファイル構成

表 5.5にサンプルコードで使用するファイル、表 5.6に HEW バッチファイル及び設定ファイルを示します。

表 5.5 サンプルコードで使用するファイル

ファイル名	概要
intprg.src vecttbl.src dbsct.c sbrk.c env.inc vect.inc iodefine.h sbrk.h stacksct.h typedefine.h	統合開発環境で自動生成されるファイルです。
vhandler.src	統合開発環境で自動生成されるファイルです。 サンプルコードは SH7753 レジスタの初期化関数、LBSC の初期設定関数、DBSC3 の初期化関数をコールするように変更しています。
resetprg.c	統合開発環境で自動生成されるファイルです。 サンプルコードは SPI0 からのソフトウェアデータ転送処理、キャッシュの設定処理などをコールするよう変更しています。
SH7753.c	main()が定義されたファイルです。
cache.c cache.h	キャッシュ制御関連が定義されたファイルです。
io_sh7753.src	SH7753 のレジスタ初期設定が定義されたファイルです。
io_spi0.c	SPI0 コピー関数が定義されたファイルです。
io_lbsc.src	LBSC の初期設定が定義されたファイルです。
io_dbsc3.src	DBSC3 の初期設定が定義されたファイルです。
io_ppb.c	PCIEC PS/PPB シーケンサ部分にマイクロコードをダウンロードする処理が定義されたファイルです。
ppb_data.h	PS/PPB シーケンサ用のマイクロコードです。

表 5.6 HEW バッチファイル及び設定ファイル

ファイル名	概要
debug_spi0boot.hdc	SPI0 ブートモードにて E10A-USB エミュレータを使用したデバッグを行う際の手順が HEW スクリプトとして定義されたファイルです。 HEW のメニューバーより、表示 (V) → コマンドライン (L)を選択して、表示されるウィンドウより本バッチファイルを実行してください。
Section_setting_LBSC.hsi	LBSC ブートモードを使用する際のセクション配置が定義されたファイルです。 HEW のメニューバーより、ビルド (B) → Super RISC engine Standard Toolchain→タブの最適化リンカ→カテゴリ(Y)のセクションにて、本設定ファイルをインポートしてください。
Section_setting_SPI0.hsi	SPI0 ブートモードを使用する際のセクション配置が定義されたファイルです。 HEW のメニューバーより、ビルド (B) → Super RISC engine Standard Toolchain→タブの最適化リンカ→カテゴリ(Y)のセクションにて、本設定ファイルをインポートしてください。

5.5 ソフトウェアデータ転送処理

本サンプルコードでは、SPI0BOOTMODE定義を有効にすると、SPI0 Flashに配置したデータの転送処理が組み込まれます。

図 5.4に、ソフトウェアデータ転送のパラメータ設定例、図 5.5に、サンプルコードのアドレスとサイズを確認する方法、図 5.6に、ソフトウェアデータ転送関数の呼び出し例を示します。

```
#define SPI0BOOTMODE
//#undef SPI0BOOTMODE /* Remove the comment when you use LBSC boot mode or SPI0 boot mode with HEW */

↑SPI0ブートモード時は、この行をコメント化するか、削除してください。
LBSCブートモード時とSPI0ブートモードのデバッグ時は、上記のコメントを有効にしてください。

#ifdef SPI0BOOTMODE
// -- [parameter of SH7753] -----
// Address Parameter
#define ILRAM_USER_ADDR      (0x00000800)
#define OLRAM_USER_ADDR     (0xE500E000)
#define DDR3_USER_ADDR1     (0x40000000)
#define DDR3_USER_ADDR2     (0x41000000)
// Size Parameter
#define ILRAM_USER_SIZE     (0x00000C15)
#define OLRAM_USER_SIZE     (0x00000000)
#define DDR3_USER_SIZE1     (0x0000037F)
#define DDR3_USER_SIZE2     (0x00018000)

// -- [parameter of SPI Flash] -----
// Address Parameter (Used at 8MB SPI)
#define SPI0_ILRAM_USER_ADDR (0x00000800) // Default mapping. (0x00_0800 to 0x00_3fff)
#define SPI0_OLRAM_USER_ADDR (0x00004000) // Default mapping. (0x00_4000 to 0x00_7fff)
#define SPI0_DDR3_USER_ADDR1 (0x00010000) // Default mapping. (0x01_0000 to 0x0f_ffff)
#define SPI0_DDR3_USER_ADDR2 (0x00100000) // Default mapping. (0x10_0000 to 0x7f_ffff)
#endif
```

←サンプルコードが使用している領域の先頭アドレスとサイズを設定してください。
使用しない領域は、サイズを0x0000_0000としてください。

↑SPI0のアドレスを設定してください。

図 5.4 ソフトウェアデータ転送のパラメータ設定例 (resetprg.c)

■HEWメニューより、表示(V)→マップ(P)を実行し、以下のウィンドウを表示する。

※0xA000_0000番地に配置されたプログラムがSPI0のブート領域に配置されます。

図 5.5 サンプルコードのアドレスとサイズを確認する方法

■SPI0 コピー関数 : SPI0_Read(コピー元アドレス, コピー先アドレス, コピーするサイズ);

```
#ifdef SPI0BOOTMODE
SPI0_Read(SPI0_ILRAM_USER_ADDR, ILRAM_USER_ADDR, ILRAM_USER_SIZE);
// SPI0_Read(SPI0_OLRAM_USER_ADDR, OLRAM_USER_ADDR, OLRAM_USER_SIZE);
SPI0_Read(SPI0_DDR3_USER_ADDR1, DDR3_USER_ADDR1, DDR3_USER_SIZE1);
SPI0_Read(SPI0_DDR3_USER_ADDR2, DDR3_USER_ADDR2, DDR3_USER_SIZE2);
#endif
```

↑SPI0_Read()関数をコールして、SPI0からSH7753のメモリ空間へサンプルコードをコピーします。

図 5.6 ソフトウェアデータ転送関数の呼び出し例 (resetprg.c)

5.6 DDR3-SDRAM インターフェース(DBSC3)

DDR3-SDRAM インタフェース (DBSC3) は、CPU や各種モジュールからのアクセスを調停し、DDR3-SDRAM に対して制御信号を出力することにより、DDR3-SDRAM を接続することが可能です。

- ・ 外部データバス幅は16 ビット固定
- ・ リフレッシュ機能サポート (セルフリフレッシュモード)
- ・ バースト長は8固定
- ・ DDR3-SDRAM 1056Mbpsに対応
- ・ 8バンクDDR3-SDRAMデバイスに対応
- ・ CASレイテンシ : 5~8サイクル
- ・ アドレス指定可能メモリ空間は8Gbitsまで
- ・ 接続対象メモリは、DDR3-SDRAM JEDEC JESD79-3 準拠(512Mbit~8Gbit 品)に対応

表 5.7にサンプルコードが設定する MT41J256M16RE-15E:D (Micron)と接続するためのタイミングレジスタの内容を示します。

表 5.7 タイミングレジスタの設定内容

レジスタ名	設定値	設定内容
DBCNF	H'0F030A01	Row幅 : 15ビット Column幅 : 10ビット
DBTR0	H'00000007	Casレイテンシ : 7サイクル
DBTR1	H'00000006	Casライトレイテンシ : 6サイクル
DBTR2	H'00000000	アディティブレイテンシ : 0サイクル
DBTR3	H'00000007	ACT-READ/WRITE期間 : 7サイクル
DBTR4	H'00070007	PREA期間 : 7サイクル PRE期間 : 7サイクル
DBTR5	H'0000001B	ACT-ACT/REF期間 : 27サイクル
DBTR6	H'00000014	ACT-PRE期間 : 20サイクル
DBTR7	H'00000004	ACT(A)-ACT(B)期間 : 4サイクル
DBTR8	H'00000014	Activeウィンドウ : 20サイクル
DBTR9	H'00000004	READ-PRE期間 : 4サイクル
DBTR10	H'00000008	ライトリカバリ期間 : 8サイクル
DBTR11	H'00000007	READ-WRITE期間 : 7サイクル
DBTR12	H'0000000E	WRITE-READ期間 : 14サイクル
DBTR13	H'00000056	REF-ACT/REF期間 : 86サイクル
DBTR14	H'00060006	CKEH期間 : 6サイクル
DBTR15	H'00000003	CKEL期間 : 3サイクル
DBTR16	H'00160002	dqItncy : 22サイクル wdqItncy : 2サイクル
DBTR17	H'000C0000	MRS期間 : 12サイクル
DBTR18	H'00000200	RODTアサート期間 : 0サイクル RODTアサート開始タイミング : 0サイクル WODTL : 2サイクル WODTA : 0サイクル
DBTR19	H'00000040	TZQCS : 64サイクル

6. キャッシュメモリ使用時の注意事項

本サンプルコードでは、キャッシュ命令およびオペランドキャッシュを有効、コピーバックモードに設定しています。コピーバックモードを使用する場合、オペランドキャッシュと外部メモリの内容が一致しない場合についての注意が必要となります。

キャッシュメモリの詳細については、「SH7753 グループ ユーザーズマニュアル：ハードウェア編」の「8.キャッシュ」の章を参照してください。

6.1 キャッシュ機能の設定処理

キャッシュモードの設定は、キャッシュ制御レジスタ (CCR) で行います。CCR レジスタ設定後、キャッシング可能領域へのアクセスを行う前の処理として本サンプルコードではICBI 命令を発行しています。また、キャッシュ制御レジスタを操作するプログラムは、キャッシング不可のP2 領域又はILRAM上に配置する必要があるため、本サンプルコードでは、キャッシング不可のP2 領域に配置しています。

さらにキャッシュモード更新中にキャッシュ有効空間をアクセスする割り込み処理を受け付けないように、ステータスレジスタ (SR) の例外/割り込みブロックビット (BL) を1 に設定しています。

図 6.1に、命令キャッシュ及びオペランドキャッシュを有効にする場合の設定フロー例を示します。

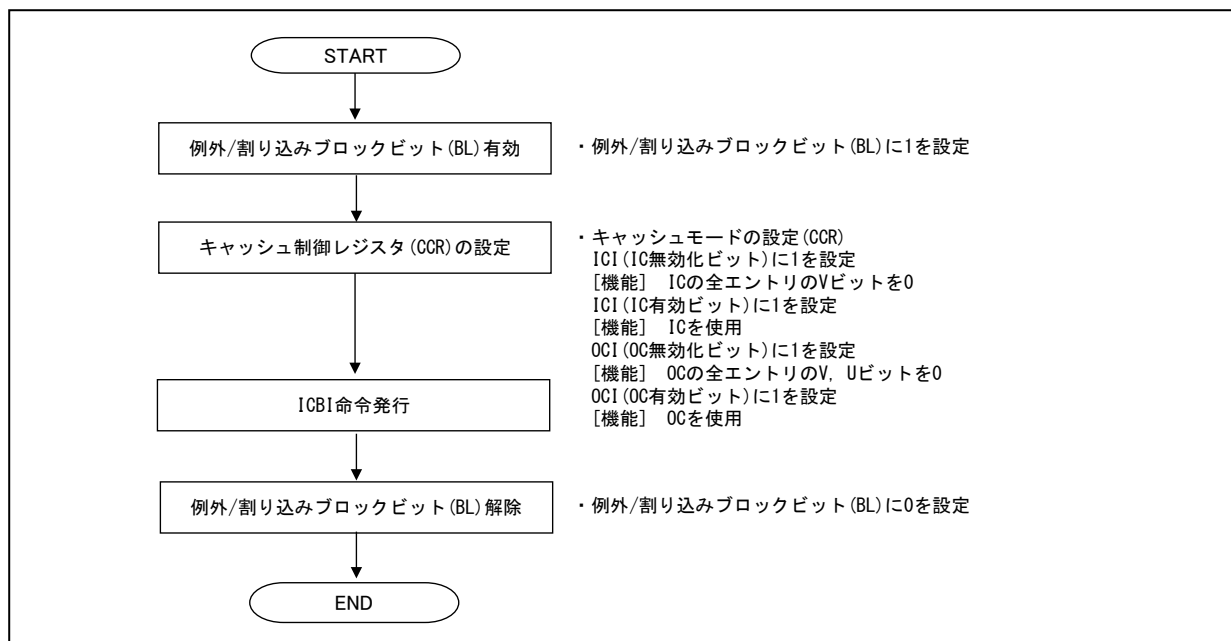


図 6.1 命令キャッシュ及びオペランドキャッシュを有効にする場合の設定フロー例

6.2 オペランドキャッシュの書き戻し処理

オペランドキャッシュと外部メモリとのコヒーレンスはソフトウェアで保証する必要があります。本サンプルコードでは、オペランドキャッシュをパージするための関数 `cache_Purge_OCBP()` を用意しています。

6.3 キャッシング不可領域からのアクセス

本サンプルコードでは、DMAコントローラが使用するメモリ空間として、DDR3領域の64Mバイト分を非キャッシュ領域（P2 領域）にミラーリングしています。

図 6.2に、DDR3領域の仮想アドレス、表 6.1に仮想アドレスからのアクセス例を示します。

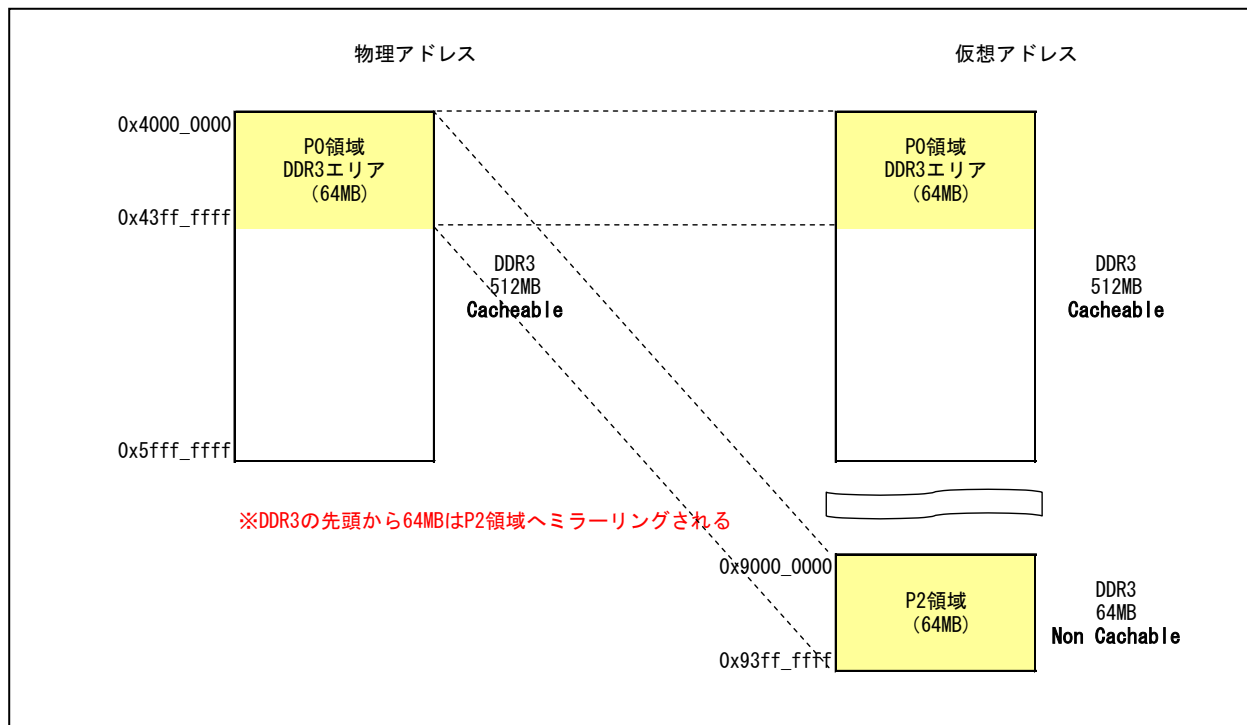


図 6.2 DDR3 領域の仮想アドレス

表 6.1 仮想アドレスからのアクセス例

<code>char</code>	<code>physical_data [1024];</code>	←P0 領域に配置される
<code>char*</code>	<code>virtual_data = (physical_data + 0x50000000);</code>	←P2 領域へのポインタを示す
<code>func() {</code>		
	<code>if ('9' == virtual_data [0])</code>	←P2 領域からアクセスする
	<code>break;</code>	
	<code>}</code>	
	<code>}</code>	

7. PCIEC エンドポイント機能使用時の注意事項

PCIEC のエンドポイント機能(PBI)を使用する場合、PS/PPB のシーケンサ部分に 96KB のマイクロコードをダウンロードする必要があります。サンプルコードには PS/PPB マイクロコードおよび PS/PPB マイクロコードのダウンロード処理が含まれていますが、プロジェクトのビルド対象から除外しています。PBI を使用する場合はビルド対象にしてください。

また、PPB_DOWNLOAD が無効になっていますので図 7.1 に示す”#undef PPB_DOWNLOAD”をコメント化してください。

```
#define PPB_DOWNLOAD
#undef PPB_DOWNLOAD          /* comment out when using PPB download */
```

↑ PBIを使用する場合、この行をコメント化するか、削除してください。

図 7.1 PS/PPB マイクロコードのダウンロード処理を有効にする方法 (resetprg.c)

なお、PCIEC を使用しない、もしくは PCIEC のルートコンプレックス機能(RC)のみ使用する場合は PS/PPB マイクロコードをダウンロードする必要はありません。

8. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

9. 参考ドキュメント

ユーザーズマニュアル：ハードウェア

SH7753グループ ユーザーズマニュアル ハードウェア編

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ユーザーズマニュアル：開発環境

SuperH Family C/C++コンパイラパッケージ V.9.04 ユーザーズマニュアル

(最新版をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com>

お問合せ先

<http://japan.renesas.com/contact/>

改訂記録	初期設定例と E10A-USB 使用時のソフトウェアダウンロード方法
------	------------------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2013.7.01	—	初版発行
1.01	2013.10.18	4	GETHER のクロック遅延設定追加
		20	「7.PCIEC エンドポイント機能使用時の注意事項」を追加
		—	サンプルコードに PS/PPB マイクロコードを追加

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部 ROM、レイアウトパターンの相違などにより、電气的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問い合わせください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。

総合お問合せ窓口：<http://japan.renesas.com/contact/>