

# SH7450 グループ/SH7451 グループ

## フラッシュ書き換え(CAN 通信)

RJJ05B1601-0100

Rev.1.00

2010.08.26

### 要旨

このアプリケーションノートでは、SH7450 グループ/SH7451 グループの CAN を使用してデータを受信し、内蔵フラッシュメモリに受信したデータを書き込む「書き換えプログラム」について説明します。

### 動作確認デバイス

SH74504 (R5F74504KBG)

このアプリケーションノート内に記載している内容の動作は確認済みですが、実際にご使用になる場合は最新版のハードウェアマニュアルを参照し、十分な評価を行ってください。

### 目次

1. 概要.....	2
1.1 仕様概要.....	2
1.2 内蔵フラッシュメモリについて.....	2
1.3 機能説明.....	4
1.3.1 内蔵フラッシュメモリ (ROM).....	4
1.3.2 ROM 関連レジスタ.....	5
1.3.3 コントローラエリアネットワーク (CAN) チャンネル 0.....	8
1.3.4 タイマユニット(TMU) チャンネル 0.....	8
1.4 動作条件.....	8
2. プログラム仕様.....	9
2.1 初期設定.....	10
2.2 P/E プログラムの転送と実行.....	11
2.3 P/E プログラムの初期設定.....	12
2.4 ROM 消去.....	14
2.5 ROM 書き込み.....	15
2.5.1 Flash 書き換えツールからの書き換えデータのダウンロード.....	16
2.5.2 ダウンロードデータを ROM に書き込む.....	17
2.5.3 ROM へ書き込んだデータの確認.....	18
2.5.4 ロックビットの書き込み.....	19
2.6 ロックビットによるプロテクト無効化.....	20
2.7 エラー処理.....	21
2.8 ファイル構成.....	22
2.9 セクション設定.....	23
2.10 関数一覧.....	24
3. 参考ドキュメント.....	25

## 1. 概要

### 1.1 仕様概要

「書き換えプログラム」(以降、P/E プログラムと示す)の仕様概要を以下に示します。システム構成概要を図 1.1に、P/E プログラムと Flash 書き換えツール( 1)の概略フローを図 1.2に示します。

- P/E プログラムは、ユーザブートマットに格納します。
- ユーザブートモード( 2)で起動し、ユーザマットの EB02 ~ EB19(読み出しアドレス : H'0000 4000 ~ H'000F FFFF、書き込み/消去アドレス : H'FD80 4000 ~ H'FD8F FFFF)を書き換えます。
- ユーザブートマットに格納している P/E プログラムを、内蔵の IL メモリと OL メモリに転送した後、P/E プログラムを実行します。
- 書き換えデータは、Flash 書き換えツールから CAN 通信でダウンロードします。
- 256 バイト単位(ROM の書き込み単位)で書き換えデータのダウンロードと ROM の書き換えを行います。
- ユーザマットでの書き換え対象領域の書き換えが完了するまで、ダウンロードと ROM 書き換え処理を繰り返します。
- フラッシュ書き換えの開始、および書き換えデータの送信要求は、規定した CAN 通信のプロトコルで制御します(表 2.2参照)。
- 本資料での P/E プログラムではキャッシュ機能を使用していません。

### 1.2 内蔵フラッシュメモリについて

P/E プログラムの書き換え対象となる SH7450 グループ/SH7451 グループの内蔵フラッシュメモリ(以下 ROM)の概要を以下に示します。ROM の詳細は「SH7450 グループ、SH7451 グループハードウェアマニュアル」の「12. ROM」を参照ください

- 同一アドレス空間に配置される 2 種類のメモリ空間(ユーザマット、ユーザブートマット)があります。
- メモリ空間は、以下の項目によって切り替えることができます。
  - ハードウェアリセット起動時のモード設定
  - ROM 関連レジスタによるバンク切り替え制御

- ( 1)CAN 通信を用いて、P/E プログラムの制御、および ROM に書き込むデータを送信するツール
- ( 2)任意のインタフェースでユーザマットを書き換えることができる動作モードのことです。
  - 書き換えることができるユーザマットは以下の通りです。
    - SH74504 : H'0000 0000 ~ H'001F FFFF(2M バイト)
    - SH74513 : H'0000 0000 ~ H'0017 FFFF(1.5M バイト)

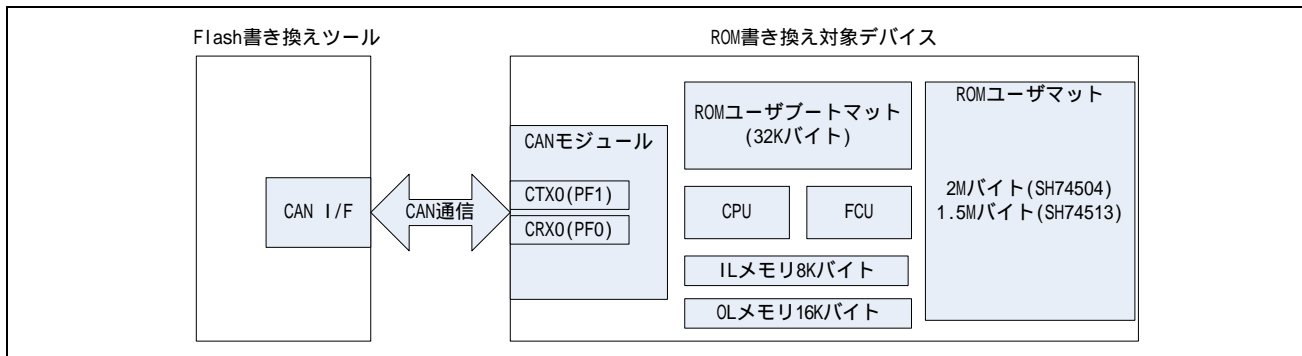


図 1.1 システム構成概要

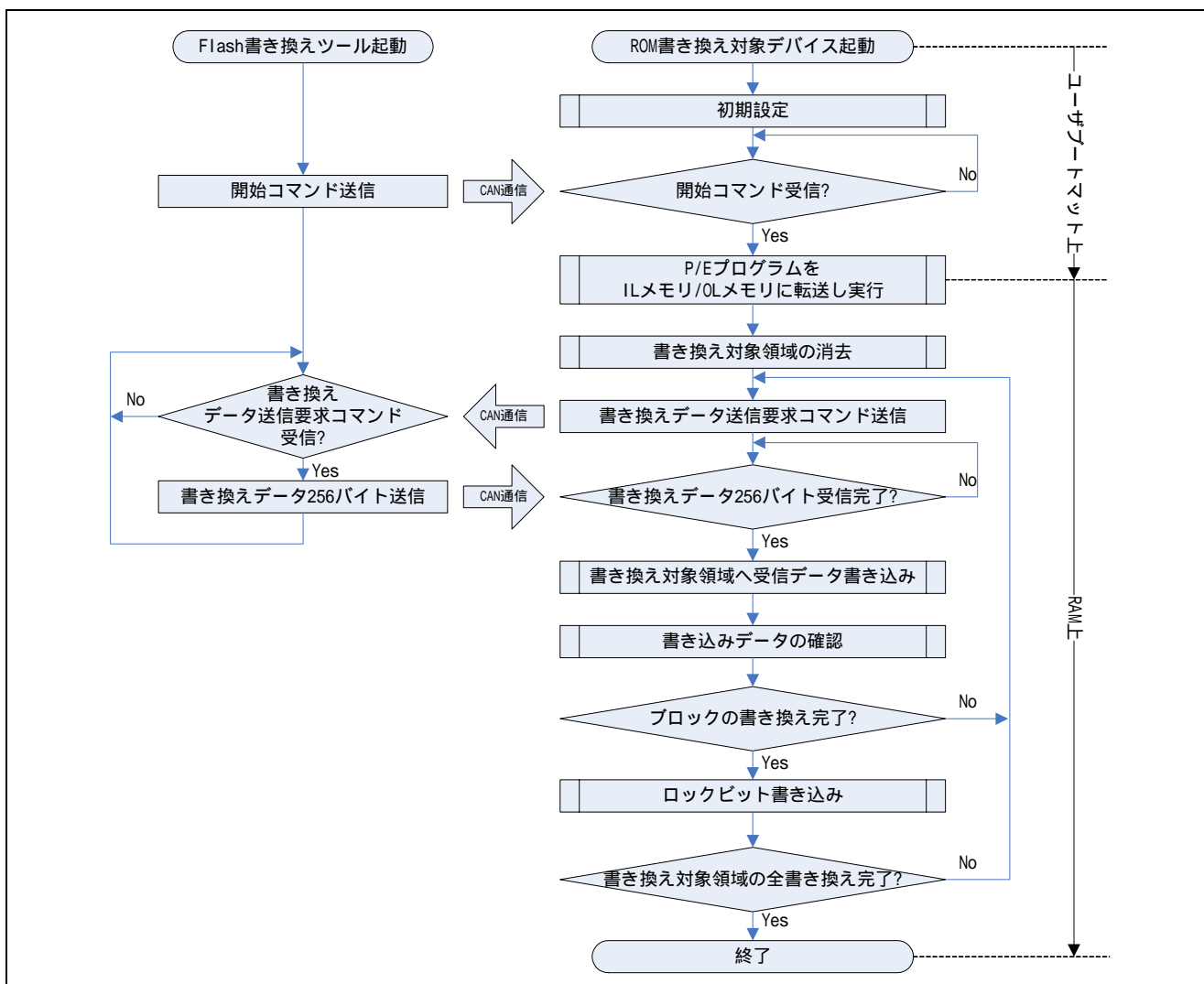


図 1.2 P/E プログラムと Flash 書き換えツールの概略フロー

### 1.3 機能説明

P/E プログラムで使用する SH7450 グループ/SH7451 グループの ROM、およびレジスタなどを説明します。

#### 1.3.1 内蔵フラッシュメモリ (ROM)

図 1.3にブロック分割および P/E プログラムでの書き換え対象領域を示します。

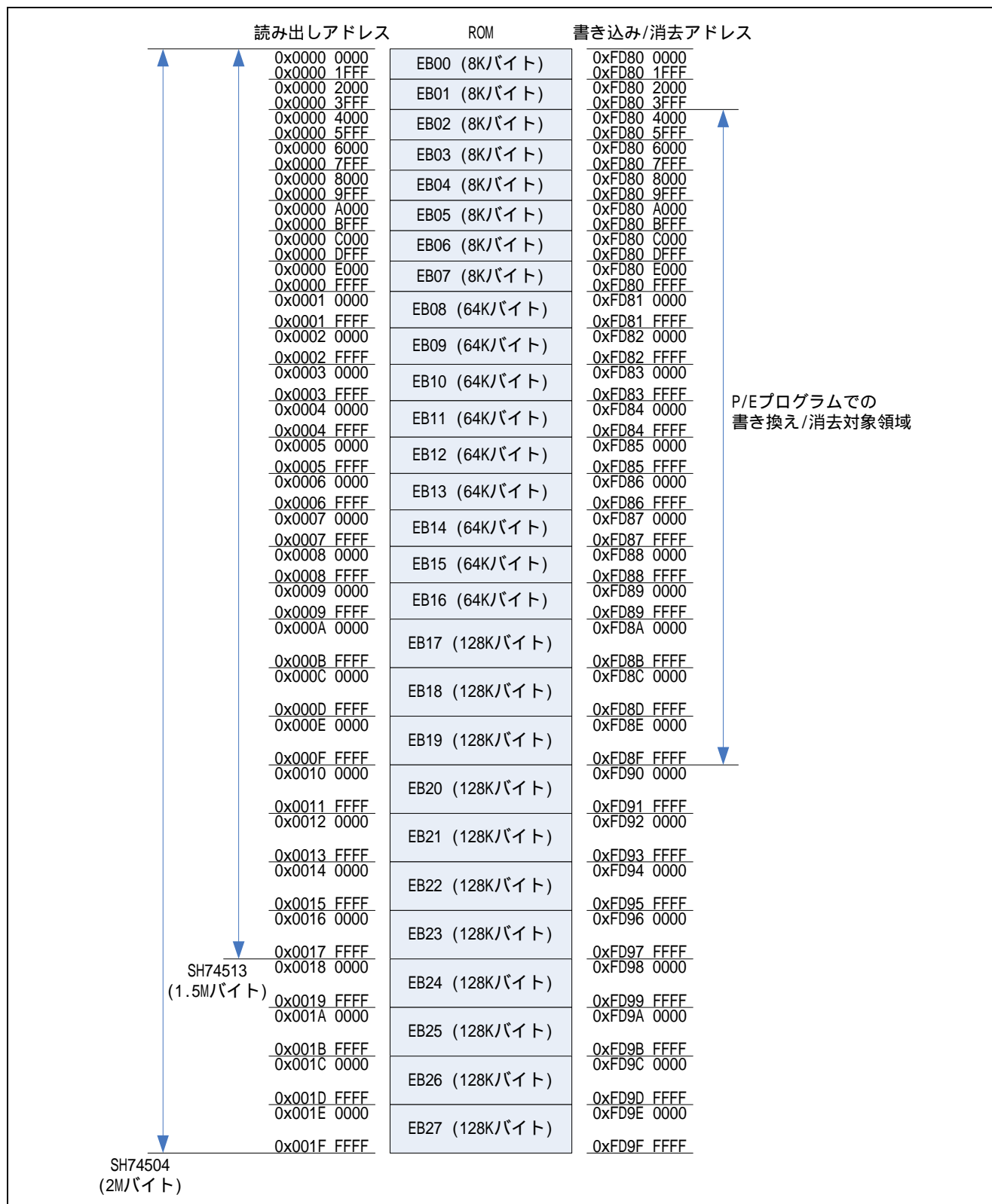


図 1.3 ブロック分割および P/E プログラムでの書き換え/消去対象領域

## 1.3.2 ROM 関連レジスタ

ユーザブートモードで起動する P/E プログラムが使用する ROM 関連レジスタを以下に示します。ROM 関連レジスタは、ROM 領域以外で動作するプログラムより設定する必要があります。

## (1)ROM マット選択レジスタ(ROMMAT)

- ・ ROM のマットを切り替えるために使用します。
- ・ 16ビットアクセスでKEYビットにH'3Bを設定した場合のみ、本レジスタへの書き込みは有効です。

アドレス	ビット		機能
H'FDFF A820	15~8	KEY	ROMSEL ビットの書き換えの可否を制御します。本ビットへの書き込みデータは保持されません。
	7~1	-	予約ビット(常に0にしてください)
	0	ROMSEL	0: ユーザマットを選択する 1: ユーザブートマットを選択する

## (2)フラッシュ P/E モードエントリレジスタ(FENTRYR)

- ・ ROM のモード設定に使用します。
- ・ 16ビットアクセスでFEKEYビットにH'AAを設定した場合のみ、本レジスタへの書き込みは有効です。
- ・ ROM の全ブロックがリードモード(H'0000)以外の状態で、ブロックを P/E モードに設定した場合、本レジスタへの書き込みは無効です。
- ・ 下位 8(7~0)ビットに H'01、H'02 以外の値を設定した場合、本レジスタへの書き込みは無効です。
- ・ 無効なレジスタ設定を行った場合、消去制御用シーケンサ(以下 FCU)は本レジスタを H'0000 に初期化します。

アドレス	ビット		機能
H'FDFF A902	15~8	FEKEY	FENTRY1/FENTRY0 ビットの書き換えの可否を制御します。本ビットへの書き込みデータは保持されません。
	7~2	-	予約ビット(常に0にしてください)
	1	FENTRY1	0: ROM EB20~EB27 ブロックをリードモード( 3)に設定 1: ROM EB20~EB27 ブロックを P/E モード( 4)に設定
	0	FENTRY0	0: ROM EB00~EB19 ブロックをリードモードに設定 1: ROM EB00~EB19 ブロックを P/E モードに設定

## (3)フラッシュプロテクトレジスタ(FPROTR)

- ・ ロックビット( 5)による書き込み/消去プロテクト機能の有効/無効を設定するために使用します。
- ・ P/E モードのとき、16ビットアクセスでFPKEYビットにH'55を設定した場合のみ、本レジスタへの書き込みは有効です。
- ・ 無効なレジスタ設定を行った場合、FCUはこのレジスタをH'0000に初期化します。

アドレス	ビット		機能
H'FDFF A904	15~8	FPKEY	FPROTCN ビットの書き換えの可否を制御します。本ビットへの書き込みデータは保持されません。
	7~1	-	予約ビット(常に0にしてください)
	0	FPROTCN	0:ロックビットによるプロテクト有効 1:ロックビットによるプロテクト無効

( 3)ROM の読み出しをするモード

( 4)ROM の書き込み/消去等をするモード

( 5)ROM の各ブロック内に1ビットずつ設置している書き込み/消去プロテクト用のビット

## (4)フラッシュリセットレジスタ (FRESETR)

- ・ FCU を初期化するために使用します。
- ・ 16 ビットアクセスで FRKEY ビットに H'CC を設定した場合のみ、本レジスタへの書き込みは有効です。
- ・ ROM の書き込み/消去動作中に初期化した場合、現在の処理を中断して FCU を初期化します。
- ・ ソフトウェア制御により FCU 初期化(FRESET=1)を 100  $\mu$ s 保持した後、FCU 初期化解除 (FRESET=0)にすることで FCU の初期化を完了します。

アドレス	ビット		機能
H'FDFF A906	15~8	FRKEY	FRESET ビットの書き換えの可否を制御します。本ビットへの書き込みデータは保持されません。
	7~1	-	予約ビット(常に 0 にしてください)
	0	FRESET	0: FCU はリセットされない 1: FCU はリセットされる

## (5)フラッシュアクセスステータスレジスタ(FASTAT)

- ・ ROM のアクセスエラー状態を確認するために使用します。
- ・ ROM に対して不正なアクセスが発生した場合、FCU は対応したエラービットをセットします。
- ・ FCU のコマンドロック状態を確認することができます。

アドレス	ビット		機能
H'FDFF A810	7	ROMAE	0: ROM アクセスエラーなし 1: ROM アクセスエラーあり
	6~5	-	予約ビット(常に 0 にしてください)
	4	CMDLK	0: FCU はコマンドロック状態ではない 1: FCU はコマンドロック状態
	3~0	-	予約ビット(常に 0 にしてください)

## (6)フラッシュステータスレジスタ 0(FSTATR0)

- ・ FCU の状態、および各種エラー状態を確認するために使用します。
- ・ 書き込み/消去中にエラーが発生した場合、対応したエラービットをセットします。
- ・ FCU が不正なコマンドや不正な ROM アクセスを検出した場合、対応したエラービットをセットします。

アドレス	ビット		機能
H'FDFF A900	7	FRDY	0: 書き込み/消去処理中 ロックビットリードコマンド処理中 1: 上記の処理を実行していない
	6	ILGLERR	0: FCU は不正なコマンドや ROM アクセスを検出していない 1: FCU は不正なコマンドや ROM アクセスを検出した
	5	ERSERR	0: 消去処理は正常終了 1: 消去処理中にエラー発生
	4	PRGERR	0: 書き込み処理は正常終了 1: 書き込み処理中にエラー発生
	3	FCUSO	0: シーケンス停止 1: シーケンス中
	2~0	-	予約ビット(常に 0 にしてください)

## (7)フラッシュステータスレジスタ 1(FSTATR1)

- ・ FCU の状態およびロックビットのリードデータを確認するために使用します。
- ・ FCU は CPU 処理においてエラーが発生した場合、対応したエラービットをセットします。
- ・ FCU 内部のデータアクセス時にエラーが発生した場合に、対応したエラービットをセットします。

アドレス	ビット		機能
H'FDFF A901	7	FCUERR	0 : FCU の CPU 処理でエラー未発生 1 : FCU の CPU 処理でエラー発生
	6~5	-	予約ビット(常に 0 にしてください)
	4	FLOCKST	0 : プロテクト状態 1 : 非プロテクト状態
	3~2	-	予約ビット(常に 0 にしてください)
	1	FRDTCT	0 : FCU のデータアクセスでエラー未発生 1 : FCU のデータアクセスでエラー発生
	0	-	予約ビット(読み出し値が不明のため、常にマスクしてください)

### 1.3.3 コントローラエリアネットワーク (CAN) チャンネル 0

制御コマンドの送受信、書き換えデータの受信(ダウンロード)に使用します。P/E プログラムでの CAN 通信の仕様、および制御コマンドは、「2.1 初期設定」に示します。

### 1.3.4 タイマユニット(TMU) チャンネル 0

書き換え処理時のウェイト制御とタイムアウト検出に使用します。P/E プログラムでの設定内容は、「2.3 P/E プログラムの初期設定」に示します。

## 1.4 動作条件

P/E プログラムの適用条件について表 1.1に示します。

表 1.1 動作条件

項目	内容
マイコン	SH7450 グループ/SH7451 グループ
入力周波数	20MHz
各クロック周波数設定	CPU クロック(Ick) : 240MHz 周辺クロック(Pck) : 40MHz
動作モード	シングルチップモード : ユーザブートモード
開発ツール	ルネサスエレクトロニクス製 High-performance Embedded Workshop Version 4.08.00.011
C/C++コンパイラ	ルネサスエレクトロニクス製 C/C++ compiler package for SuperH RISC engine family V.9.03 Release 02



## 2. プログラム仕様

P/E プログラムの動作および仕様を説明します。下記フロー順に従って、以降の説明をします。

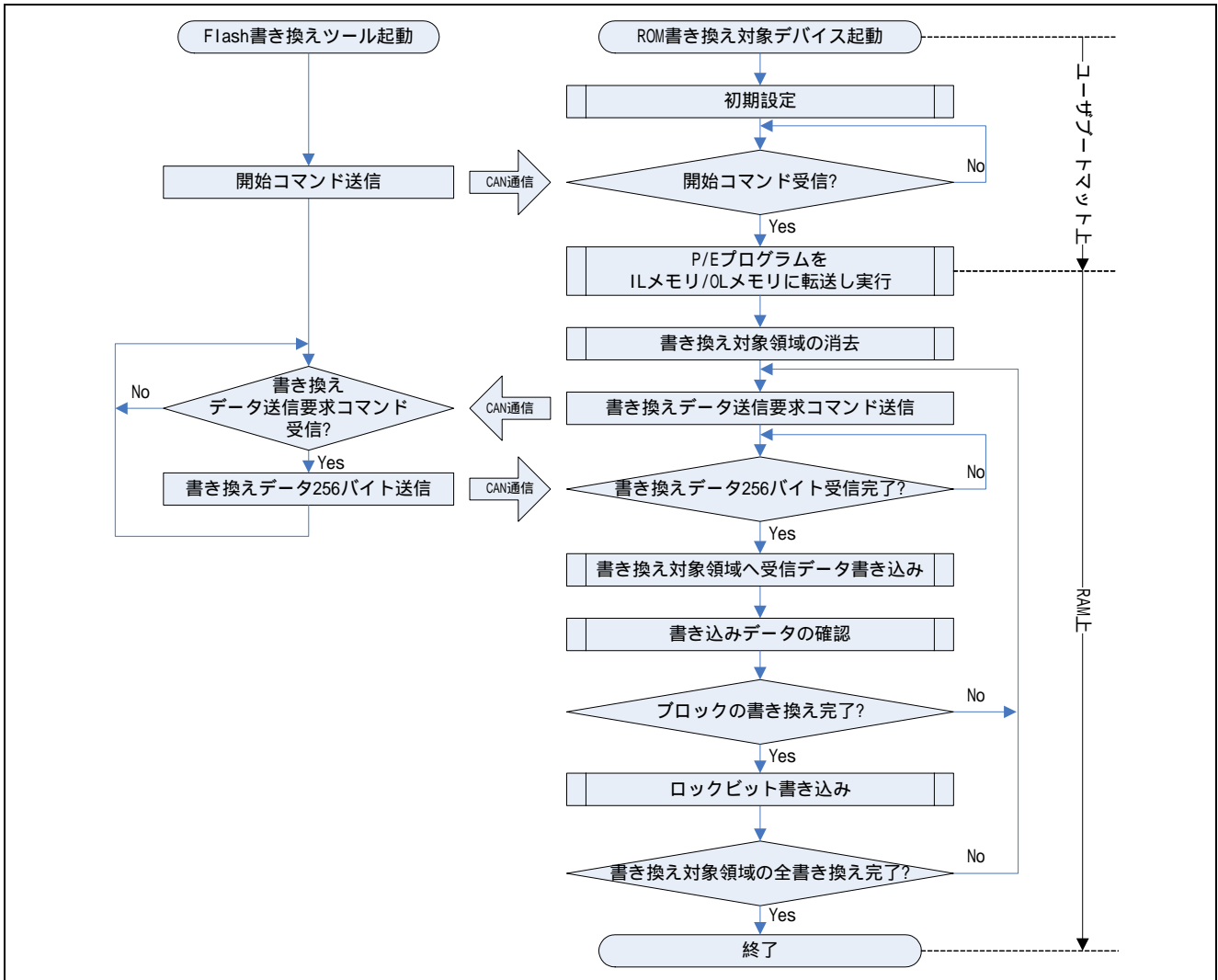


図 2.1 P/E プログラムと Flash 書き換えツールの概略フロー

## 2.1 初期設定

初期設定処理は、ユーザブートマット上でプログラムを実行します。初期設定処理のフローを図 2.2に示します。

### (1) 端子機能設定

I/Oポート:PF0をCAN入力端子機能CRX0、I/Oポート:PF1をCAN出力端子機能CTX0に設定します。

### (2) CANモジュール初期設定

コマンドの送受信や書き換えデータの受信に必要な設定を行います。P/EプログラムでのCAN通信プロトコルを表 2.1に、制御コマンド仕様を表 2.2に示します。

表 2.1 CAN通信プロトコル

項目		仕様			
通信転送レート		500kbps			
フォーマット		標準 ID フォーマット			
使用端子	送信側	CTX0 (PF1)			
	受信側	CRX0 (PF0)			
使用メールアドレス	MB	Tx/Rx	ID	データ長	用途
	C0MB0	Rx	H'100	1 バイト	開始コマンドの受信
	C0MB1	Rx	H'111	8 バイト	ROM 書き換えデータの受信
	C0MB32	Tx	H'101	1 バイト	書き換えデータ送信要求コマンドの送信
サンプルポイント		62.50%			

表 2.2 制御コマンド仕様

コマンド	データ	機能
開始コマンド	H'11	ROM 書き換え制御の開始要求
書き換えデータ送信要求コマンド	H'22	書き換えデータ 256 バイトの送信要求

### (3) 受信準備

上記 CAN 通信プロトコルに従い、メールアドレス 0 による開始コマンドの受信準備を行います。

### (4) 開始コマンド受信

CAN 通信により Flash 書き換えツールからの開始コマンド受信後、P/Eプログラムの転送処理を実行します。

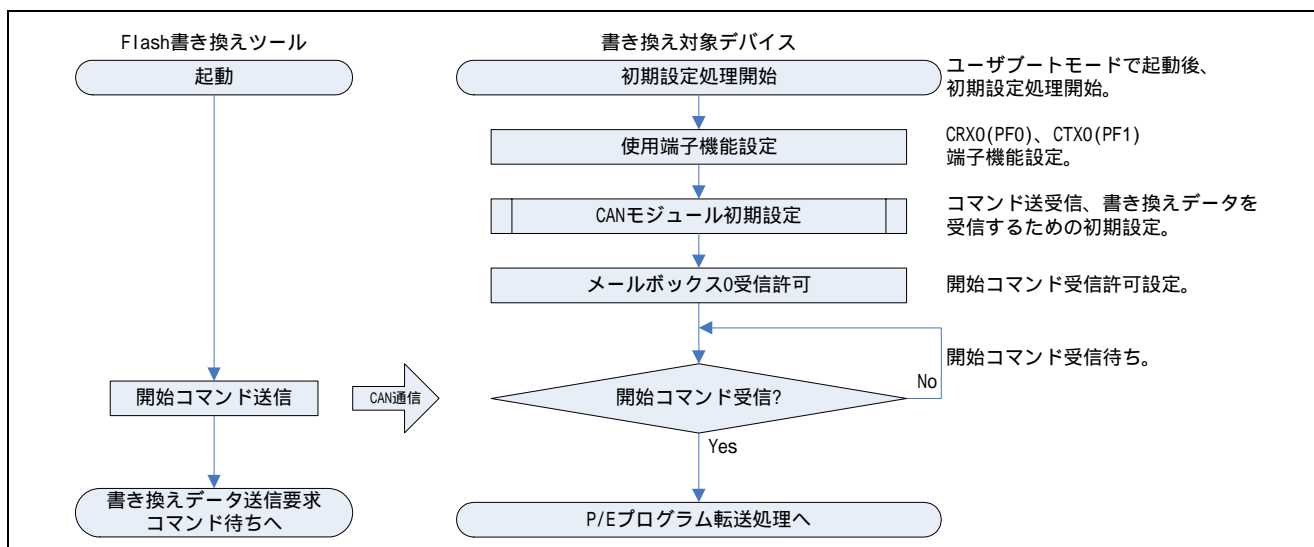


図 2.2 初期設定処理フロー

## 2.2 P/E プログラムの転送と実行

P/E プログラムの転送処理は、ユーザブートマット上で実行します。初期設定処理の完了後、Flash 書き換えツールから開始コマンドを受信すると転送処理を開始します。NMI を除いた全ての割り込み要求をマスクするように設定にした後、ユーザブートマットに格納している P/E プログラムを IL メモリ/OL メモリに転送します。転送完了後、IL メモリ/OL メモリに転送した P/E プログラムを実行します。

P/E プログラムの転送処理と実行処理のフローを図 2.3に示します。

### (1) P/E プログラムの転送

ユーザブートマット上の P/E プログラムを IL メモリ/OL メモリに転送します。

### (2) P/E プログラムの実行

IL メモリ領域に転送した P/E プログラムを実行します。P/E プログラムは、" P/E プログラムの初期化 設定 ROM 消去 ROM 書き込み"の処理を順次実行します。

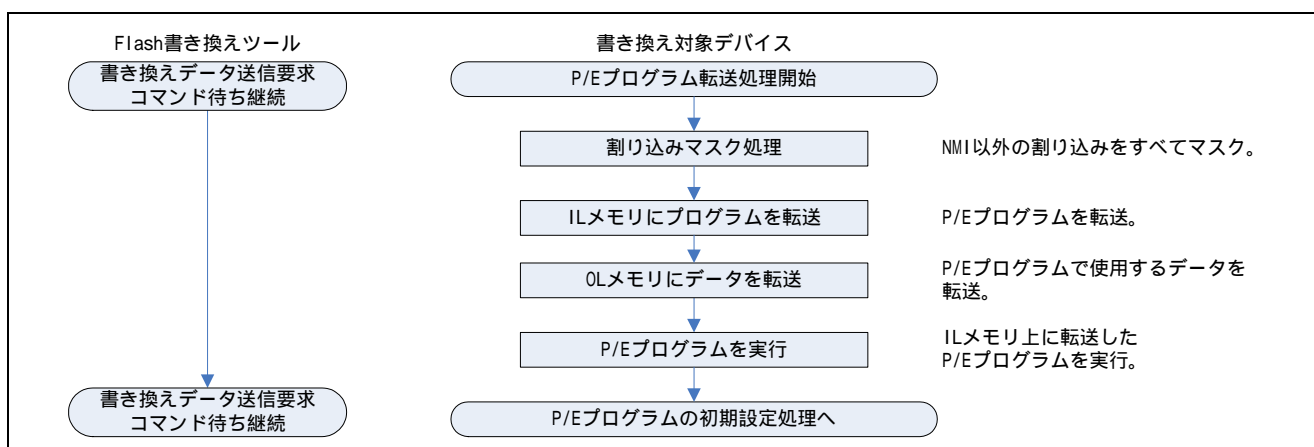


図 2.3 P/E プログラムの転送処理と実行処理フロー

### 【注意】NMI 割り込みについて

NMI 割り込みが発生した場合、NMI 割り込みハンドラ内で下記処理を行うようにして下さい。ROM 消去/書き込み処理中に NMI が発生し下記処理を行わずに電源を OFF にすると、ROM が壊れる場合があります。

付属のサンプルコードは、SR レジスタの BL ビットが 1(割り込み要求をマスク)、かつ ICR0 レジスタの NMIB ビットが 0(BL="1"のとき NMI 割り込みを保留する)のため、NMI 割り込みは発生しません。

(1)FCU がアイドル状態(FSTATR0 レジスタの FRDY ビットが 1)になるまでウェイト

(2)現在の ROM のモードを確認し、P/E モードであればリードモードに設定

(3)上記(1)と(2)を実行後、適当な割り込み処理を行う

### 2.3 P/E プログラムの初期設定

IL メモリ/OL メモリに転送した P/E プログラムを実行すると、ROM の書き換え処理に必要な初期設定をします。P/E プログラムの初期設定処理のフローを図 2.4 に示します。

(1) ROM マット切り替え

ROM メモリ空間をユーザブートマット(P/E プログラム格納領域)からユーザマット(書き込み/消去対象領域)に切り替えます。この処理内でエラーを検出した場合、「2.7エラー処理(2)」に移行します。

(2) ウェイト/タイムアウト検出用タイマユニット初期設定

タイマのカウント動作を停止し、カウンタクロックの初期化をします。P/E プログラムでの各処理のウェイト/タイムアウト検出時間を表 2.3 に示します。

表 2.3 ウェイト/タイムアウト検出時間

項目	定義ラベル	設定値	単位
ウェイト時間	FRESET"1"設定時間	tRESW2	100 $\mu$ s
タイムアウト検出時間	256 バイト書き込み時間	tP256	12 ms
	8K バイトブロック消去時間	tE8K	150 ms
	64K バイトブロック消去時間	tE64K	1120 ms
	128K バイトブロック消去時間	tE128K	2240 ms

上記以外に、ハードウェアマニュアルの使用例に従い、モード遷移待機時間(tMODEW)=1  $\mu$ s、ロックビットリードタイムアウト時間(tLCKR)=10  $\mu$ s を使用しています。

(3) FCU 初期化処理

ソフトウェア制御により FRESETR レジスタの FRESET ビットを“1” (FCU 初期化)に設定した状態で 100  $\mu$ s を保持し、その後 FRESET ビットを“0” (FCU 初期化解除)に設定します。

(4) ROM P/E モード設定

対象ブロックに対応した FENTRYR レジスタの FENTRY0/1 ビットを“1” (対象 ROM ブロックは P/E モード)に設定します。設定後ソフトウェア制御によりモード遷移のために 1  $\mu$ s 待ちます。

ROM P/E モードエントリビット対応表を表 2.4 に示します。P/E プログラムでは、EB02 ~ EB19 (H'FD80 4000 ~ H'FD8F FFFF)が書き込み/消去対象のため、FENTRY0 ビットを“1”に設定します。

表 2.4 ROM P/E モードエントリビット対応表

型名	ビット名	対象ブロック番号	ROM 書き込み/消去用アドレス
SH74504	FENTRY1	EB20-EB27	H'FD90 0000-H'FD9F FFFF
	FENTRY0	EB00-EB19	H'FD80 0000-H'FD8F FFFF
SH74513	FENTRY1	EB20-EB23	H'FD90 0000-H'FD97 FFFF
	FENTRY0	EB00-EB19	H'FD80 0000-H'FD8F FFFF

初期設定完了後、対象ブロックの消去処理を実行します。

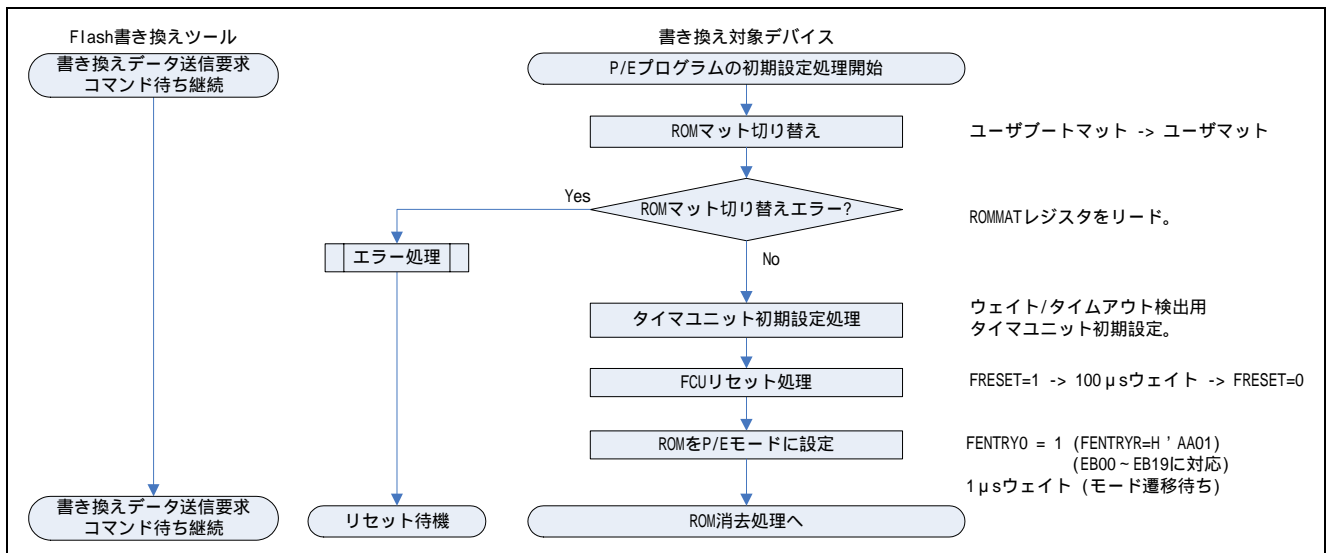


図 2.4 P/E プログラムの初期設定処理フロー

## 2.4 ROM 消去

消去対象となっているブロックを消去します。消去処理のフローを図 2.5に示します。

- (1) ロックビットによるプロテクトの無効化  
消去するブロックがロックビットによるプロテクト有効状態であれば無効にします。詳細は2.6 ロックビットによるプロテクト無効化を参照ください。
- (2) ブロック消去  
ブロック消去コマンドにより対象ブロックを消去します。  
この処理内でエラーが検出された場合、「2.7エラー処理(1)」に移行します。

消去対象となっている全ブロックの消去が完了するまで、上記(1)～(2)の処理を繰り返します。  
消去処理完了後、書き込み処理を実行します。

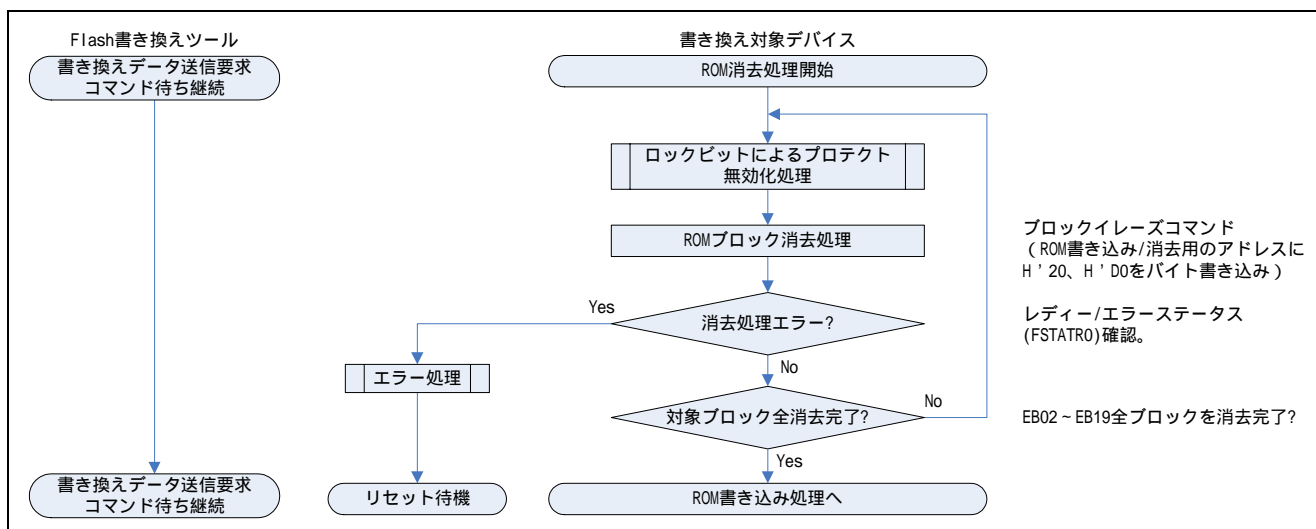


図 2.5 消去処理フロー

## 2.5 ROM 書き込み

書き込み対象ブロックの全領域に対し、Flash 書き換えツールからダウンロードしたデータを書き込みます。この処理は各 ROM ブロックへの書き込み前に(1)を実行し、書き込み対象全ブロックへの書き込み処理が完了するまで、256 バイト単位で(2)～(4)の順に処理を繰り返し実行します。書き込みが正常に完了したブロックは(5)を実行し、ブロックをプロテクト状態にします。書き込み処理全体の概略フローを図 2.6 に示します。(2)～(5)の処理の詳細を2.5.1～2.5.4に示します。

- (1) ロックビットによるプロテクト無効化(2.6 ロックビットによるプロテクト無効化を参照)
- (2) Flash 書き換えツールからの書き換えデータのダウンロード
- (3) ダウンロードデータを ROM に書き込む
- (4) ROM へ書き込んだデータの確認
- (5) ロックビットの書き込み処理

(3)および(5)の処理内でエラーが検出された場合、「2.7エラー処理(1)」に移行します。

(4) の処理内でエラーが検出された場合、「2.7エラー処理(2)」に移行します。

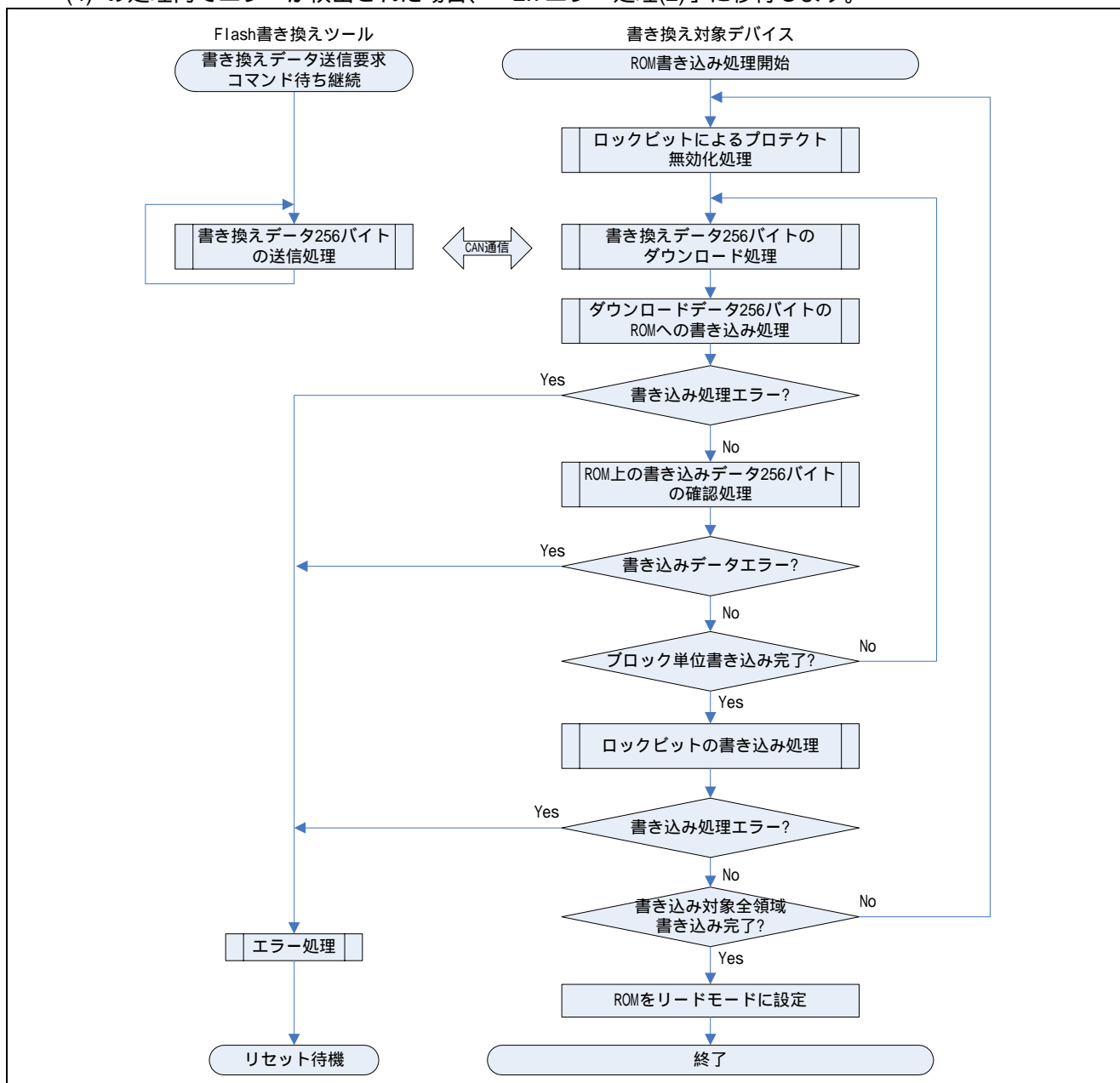


図 2.6 書き込み処理全体の概略フロー

## 2.5.1 Flash 書き換えツールからの書き換えデータのダウンロード

CAN 通信により、Flash 書き換えツールへの書き換えデータ送信要求コマンドの送信と、Flash 書き換えツールからの書き換えデータ 256 バイトの受信(ダウンロード)を行います。

書き換えデータ 256 バイトのダウンロード処理フローを図 2.7に示します。

## (1) 書き換えデータ送信要求コマンドの送信

CAN 通信プロトコル(表 2.1)、および制御コマンド仕様(表 2.2)に従い、Flash 書き換えツールに対して書き換えデータ送信要求コマンドを送信します。

## (2) 書き換えデータ 256 バイトのダウンロード

CAN 通信プロトコル(表 2.1)に従い、Flash 書き換えツールから書き換えデータ 256 バイトをダウンロードし、OL メモリ内に格納します。

書き換えデータ 256 バイトのダウンロードが完了すると、そのデータを ROM の該当領域に書き込みます。該当の ROM 領域の一部に書き込むデータが無い場合でも、Flash 書き換えツールは必ず 256 バイト毎の連続したデータを送信する必要がありますので、ROM の初期データ(H'FF)で充填してください。

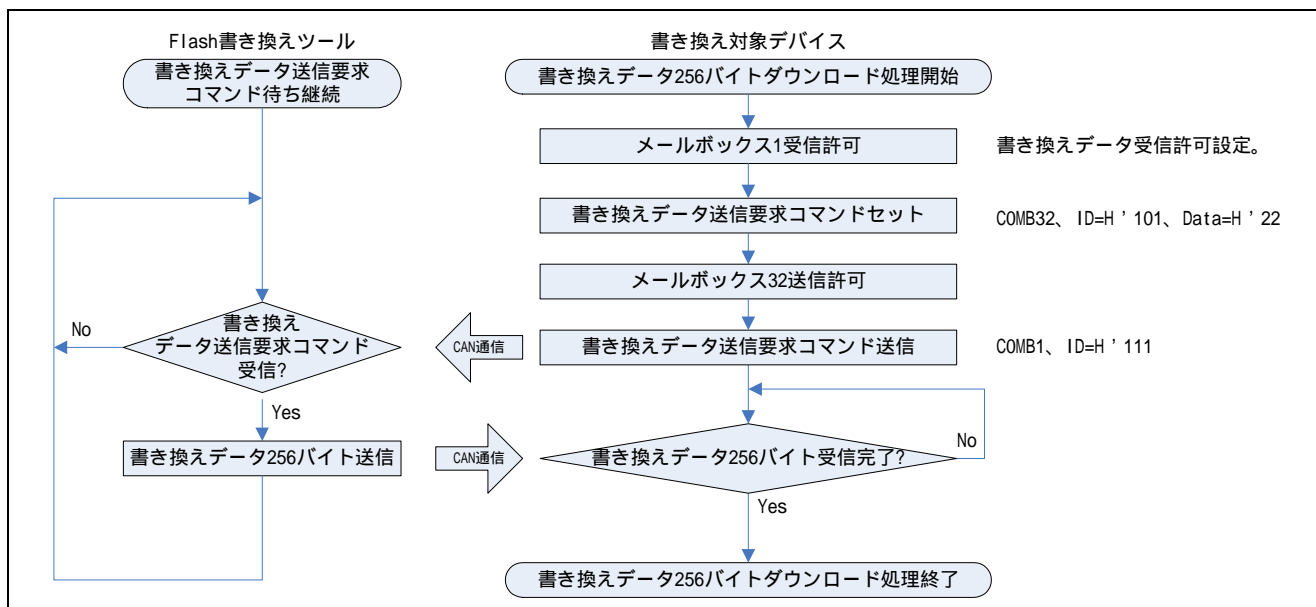


図 2.7 書き換えデータ 256 バイトダウンロード処理フロー



## 2.5.2 ダウンロードデータを ROM に書き込む

前項2.5.1でダウンロードした 256 バイトのデータを ROM の該当領域に書き込みます。ROM に 256 バイトのデータを書き込む処理のフローを図 2.8に示します。

## (1) ROM への 256 バイトのデータ書き込み

プログラムコマンドにより 256 バイトのデータを書き込みます。

この処理内でエラーが検出された場合、「2.7エラー処理(1)」に移行します。

ROM に 256 バイトデータの書き込みが完了すると、リードベリファイチェックを行います。

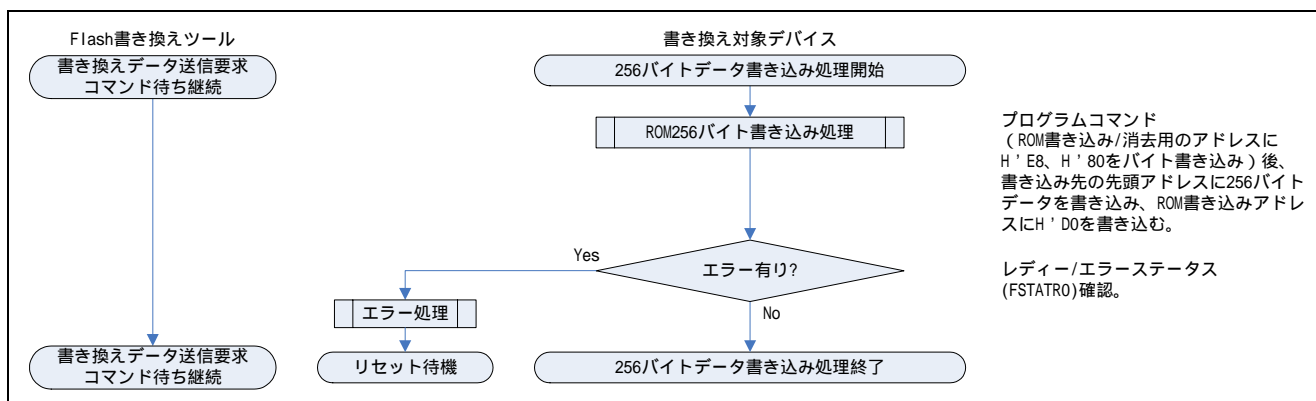


図 2.8 256 バイトのデータ書き込み処理フロー

## 2.5.3 ROM へ書き込んだデータの確認

ROM の 256 バイトのデータ(2.5.2)と、OL メモリにダウンロードした 256 バイトのデータ(2.5.1)を比較し、ROM の書き込み値の確認をします。ROM の書き込み値の確認処理フローを図 2.9 に示します。

## (1) ROM リードモード設定

FENTRYR レジスタの FENTRY0/1 ビットを“0” (ROM をリードモード)に設定します。設定後にモード遷移のためにソフトウェア制御で 1  $\mu$ s 待ちます。

## (2) 256 バイトデータの比較

ROM データと IL メモリにダウンロードデータを比較し、データの相違を検出したときエラーとします。この処理内でエラーを検出した場合、「2.7エラー処理(2)」に移行します。

## (3) ROM P/E モード設定

対象ブロックを P/E モードに設定します。詳細は2.3(4)ROM P/E モード設定を参照ください。

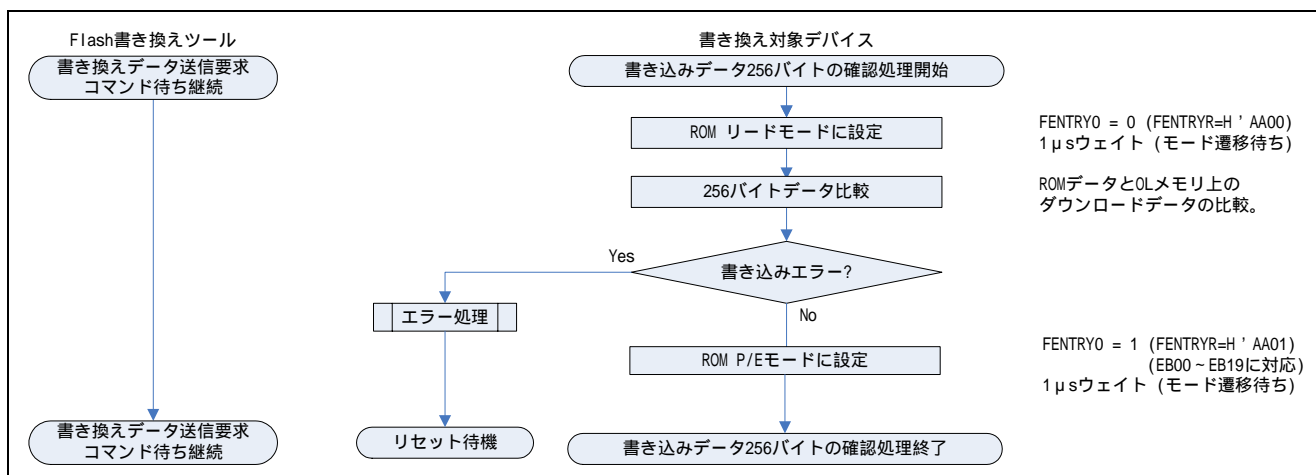


図 2.9 ROM の書き込み値の確認処理フロー

## 2.5.4 ロックビットの書き込み

書き込みが完了したブロックにロックビットを書き込んでデータを保護します。ロックビットの書き込み処理のフローを図 2.10に示します。各ブロックの容量は図 1.3を参照ください。

## (1) ロックビットの書き込み

ロックビットプログラムコマンドにより対象ブロックのロックビットを書き込みます。  
この処理内でエラーを検出した場合、「2.7エラー処理(2)」に移行します。

書き込み対象となっている全領域(H'FD80 4000 ~ H'FD8F FFFF (EB02 ~ EB19))に対する書き込みが完了すると終了となります。

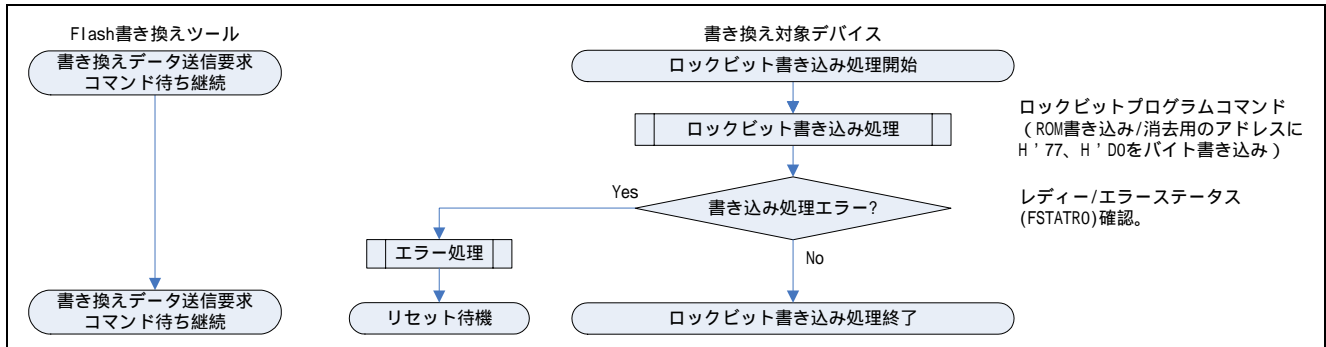


図 2.10 ロックビットの書き込み処理フロー

## 2.6 ロックビットによるプロテクト無効化

ROM の各ブロックのロックビット状態をリードし、プロテクト有効状態であれば無効にします。ロックビットによるプロテクト無効化処理フローを図 2.11 に示します。

### (1) ロックビットの読み出し

ロックビットリードコマンドにより消去対象ブロックのプロテクト状態を確認します。消去対象ブロックがプロテクト有効状態(FSTATR1 レジスタの FLOCKST ビットが “0” の状態)であった場合、(2)の処理を実行します。消去対象ブロックがプロテクト無効状態(FSTATR1 レジスタの FLOCKST ビットが “1” の状態)であった場合、処理を終了します。

この処理内でエラーが検出された場合、「2.7エラー処理(1)」に移行します。

### (2) ロックビットによるプロテクトの無効化

FSTATR1 レジスタの FLOCKST ビットに 1 を設定して、消去対象ブロックの書き込み/消去プロテクト機能を無効にします。

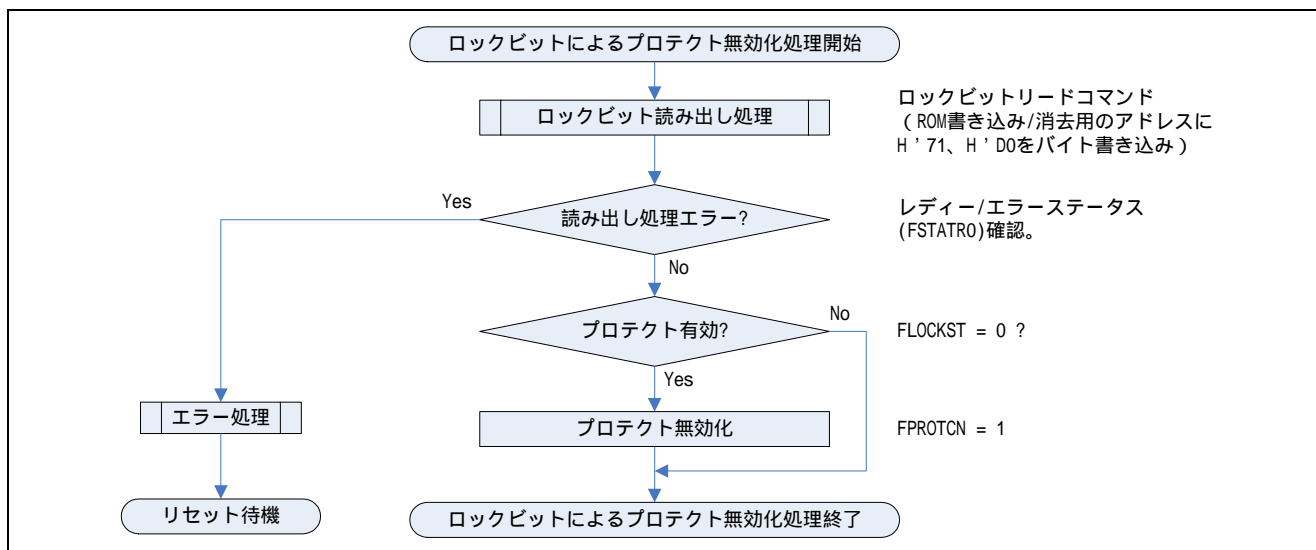


図 2.11 ロックビットによるプロテクト無効化処理フロー

## 2.7 エラー処理

ROM 書き換え処理におけるエラー処理を行います。エラー処理フローを図 2.12に示す。

### (1) ROM が P/E モード時のエラー処理

現在の実行中の処理を中断し、FCU の初期化を行います。その後ハードウェアリセットが実行されるまで待機します。

### (2) ROM がリードモード時のエラー処理

現在の実行中の処理を中断し、ハードウェアリセットが実行されるまで待機します。

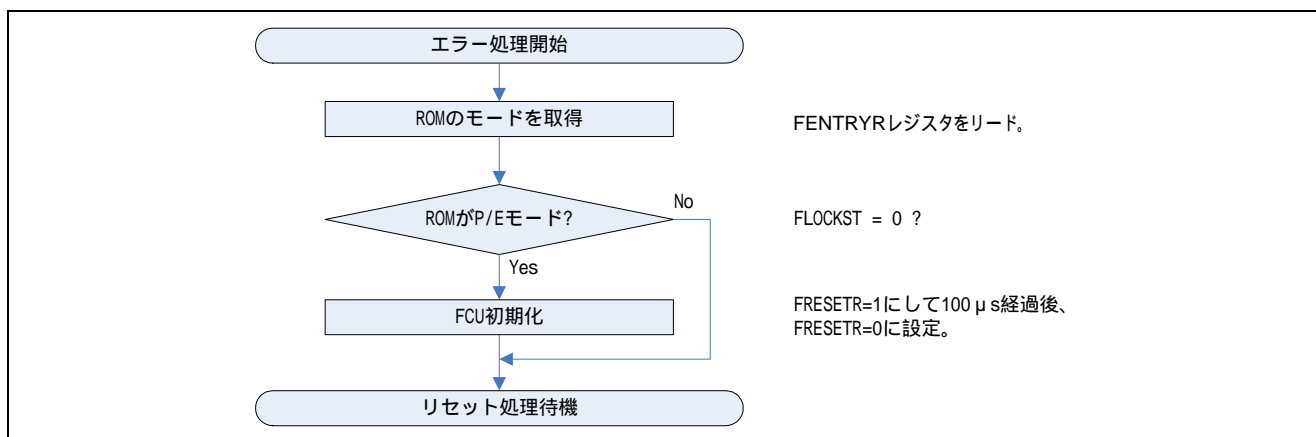


図 2.12 エラー処理フロー

## 2.8 ファイル構成

P/E プログラムのファイル構成を表 2.5に示します。

表 2.5 ファイル構成

ファイル名	内容
dbstc.c	B セクション、D セクション設定ファイル
env.inc	例外事象レジスタおよび割り込み事象レジスタのアドレス定義ファイル
main.c	メイン関数プログラム
platform.h	型宣言ファイル
resetprg.c	リセットプログラム
rom_rewrite_ubm.h	P/E プログラム用マクロ定義ファイル
sh7450_iodefne_20100625.h	SH7450 グループ/SH7451 グループ用 SFR 定義ファイル
stacksct.h	スタックサイズ定義ファイル
typedefine.h	型宣言ファイル(プロジェクトジェネレータ作成)
vect.inc	ベクタ定義ファイル
vecttbl.src	割り込みベクタテーブル定義ファイル
vhandler.src	割り込みハンドラプログラム

## 2.9 セクション設定

P/E プログラムでのセクション設定表を、表 2.6に示します。

表 2.6 ユーザブートマットセクション設定

アドレス	マップ	セクション名	説明
H'0000 0000	内蔵 ROM	RSTHandler	リセットハンドラ
H'0000 0800		INTHandler	例外/割り込みハンドラ
		VECTTBL	ベクタテーブル
		INTTBL	割り込みマスクテーブル
		H'0000 1000	PResetPRG
H'0000 2000		P_UB_PRG_TOP	P/E プログラム格納領域
		D_UB_data	書き換え制御用データ格納領域
H'0000 3000		P	プログラム領域
		C	定数領域
		C\$BSEC	B セクション初期化用テーブル
		C\$DSEC	D セクション初期化用テーブル
		D	初期化データ領域
H'E500 E000		OL メモリ	R_UB_data_RAM
	B		未初期化データ領域
	R		初期化データ領域
	S		スタックアドレス領域
H'E520 0000	IL メモリ	P_UB_PRG_RAM	P/E プログラム転送、実行領域

## ROM から RAM へマップするセクション

ROM	RAM
D	R
P_UB_PRG_TOP	P_UB_PRG_RAM
D_UB_data	R_UB_data_RAM

## 2.10 関数一覧

P/E プログラムで使用する関数の一覧を以下に示します。

関数名	can_init
引数	なし
戻り値	なし
機能	CAN モジュール、および CAN モジュールで使用する I/O ポートの初期化を行う。
備考	なし

関数名	ubrom_ram
引数	なし
戻り値	なし
機能	ユーザブートマットに格納した P/E プログラムを、IL メモリ/OL メモリに転送する。
備考	本関数より前に、can_init 関数を実行してください。

関数名	rom_rewrite_start
引数	なし
戻り値	なし
機能	CAN 通信を使用して、書き換えデータをダウンロードし、ユーザマット書き換え対象領域(ROM アドレス : H'0000 4000 ~ H'000F FFFF)1008K バイトのデータ書き換える。
備考	本関数より前に、can_init 関数を実行してください。



### 3. 参考ドキュメント

- ハードウェアマニュアル

SH7450 グループ、SH7451 グループ ハードウェアマニュアル Rev.1.00(RJJ09B0470-0100)  
(最新版はルネサス エレクトロニクスのホームページから入手してください)

#### ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

改訂記録	SH7450 グループ/SH7451 グループ フラッシュ書き換え動作例 (CAN 通信)
------	--

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2010.08.26	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

### 1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

### 2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認下さい。

同じグループのマイコンでも型名が違くと、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連して発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2 (日本ビル)

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。  
総合お問合せ窓口：<http://japan.renesas.com/inquiry>