

お客様各位

カタログ等資料中の旧社名の扱いについて

2010 年 4 月 1 日を以って NEC エレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010 年 4 月 1 日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

SH7262/SH7264 グループ

USB ファンクション アイソクロナス転送例

要旨

本アプリケーションノートは、SH7262/SH7264 の USB2.0 ホスト/ファンクションモジュールを USB ファンクションコントローラとして使用し、USB ホストとアイソクロナス転送を行うための設定例について説明します。

動作確認デバイス

SH7262/SH7264

以下、総称して「SH7264」として説明します。

目次

1. はじめに	2
2. 応用例の説明	3
3. 参考ドキュメント	27

1. はじめに

1.1 仕様

SH7264 を USB ファンクションに設定し、USB ホストとの間でアイソクロナス転送を行います。

1.2 使用機能

- USB2.0 ホスト／ファンクションモジュール (USB モジュール)
- ダイレクトメモリアクセスコントローラ (DMAC)
- 割り込みコントローラ (INTC)

1.3 適用条件

マイコン	SH7262/SH7264
動作周波数	内部クロック : 144 MHz バスクロック : 72 MHz 周辺クロック : 36 MHz
統合開発環境	ルネサステクノロジ製 High-performance Embedded Workshop Ver.4.07.00
C コンパイラ	ルネサステクノロジ製 SuperH RISC engine ファミリ C/C++コンパイラパッケージ Ver.9.03 Release00
コンパイルオプション	High-performance Embedded Workshop でのデフォルト設定 (-cpu=sh2afpu -fpu=single -object="\$(CONFIGDIR)¥\$(FILELEAF).obj" -debug -gbr=auto -chgincpath -errorpath -global_volatile=0 -opt_range=all -infinite_loop=0 -del_vacant_loop=0 -struct_alloc=1 -nologo)

1.4 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。合わせて参照してください。

- SH7262/SH7264 グループ 初期設定例
- SH7262/SH7264 グループ USB ファンクション エニユメレーション設定例
- SH7262/SH7264 グループ USB ファンクション バルク転送例
- SH7262/SH7264 グループ USB ファンクション インタラプト転送例

2. 応用例の説明

本応用例では、USB2.0 ホスト／ファンクションモジュール（USB モジュール）を USB ファンクションとして使用し、USB ホストとのアイソクロナス転送を行います。

2.1 USB モジュールの機能概要

(1) USB ハイスピード対応のホストコントローラとファンクションコントローラを内蔵

- USB ホストコントローラとファンクションコントローラを内蔵
- USB ホストコントローラ機能とファンクションコントローラ機能をレジスタ設定により切り替え可能
- USB トランシーバ内蔵

(2) 少ない外付け素子かつ省スペース実装が可能

- D+プルアップ抵抗内蔵（ファンクション動作時）
- D+、D-のプルダウン抵抗内蔵（ホスト動作時）
- D+、D-終端抵抗内蔵（ハイスピード動作時）
- D+、D-出力抵抗内蔵（フルスピード動作時）

(3) USB 通信の全種類のデータ転送タイプに対応

- コントロール転送
- バルク転送
- インタラプト転送（High Bandwidth は非対応）
- アイソクロナス転送（High Bandwidth は非対応）

(4) 内部バスインタフェース

- DMA インタフェースを 2 チャンネル内蔵

(5) パイプコンフィギュレーション

- USB 通信用バッファメモリを 8K バイト内蔵
- 最大 10 本のパイプを選択可能（デフォルトコントロールパイプを含む）
- プログラマブルなパイプ構成
- パイプ 1～9 は任意のエンドポイント番号を割り付け可能
- 各パイプの設定可能な転送条件は以下のとおりです。

パイプ 0：コントロール転送専用のパイプ（デフォルトコントロールパイプ：DCP）、64 バイト固定シングルバッファ

パイプ 1、2：バルク転送またはアイソクロナス転送を選択可能なパイプ、連続転送モード、バッファサイズはプログラマブル（最大 2K バイトでダブルバッファ指定可能）

パイプ 3～5：バルク転送専用のパイプ、連続転送モード、バッファサイズはプログラマブル（最大 2K バイトでダブルバッファ指定可能）

パイプ 6～9：インタラプト転送専用のパイプ、64 バイト固定のシングルバッファ

(6) ホストコントローラ機能選択時の特長

- ハイスピード転送（480Mbps）、フルスピード転送（12Mbps）およびロースピード転送（1.5Mbps）に対応
- ハブを 1 段経由し、複数の周辺デバイスと接続し通信が可能
- リセットハンドシェイク自動応答
- SOF、パケット送信のスケジュールを自動化
- アイソクロナス転送、インタラプト転送の転送インターバル設定機能

(7) ファンクションコントローラ機能選択時の特長

- ハイスピード転送（480Mbps）およびフルスピード転送（12Mbps）に対応
- リセットハンドシェイク自動応答による、ハイスピード動作もしくはフルスピード動作の自動認識
- コントロール転送ステージ管理機能
- デバイスステート管理機能
- SET_ADDRESS リクエストに対する自動応答機能
- NAK 応答割り込み機能（NRDY）
- SOF 補間機能

(8) その他の機能

- トランザクションカウントによるトランスファ終了機能
- BRDY 割り込みイベント通知タイミング変更機能（BFRE）
- DnFIFO（n=0、1）ポートで指定したパイプのデータ読み出し後自動バッファメモリクリア機能（DCLRM）
- トランスファ終了による応答 PID の NAK 設定機能（SHTNAK）

2.2 アイソクロナス転送

アイソクロナス転送は、周期的に大量のデータを転送する方式です。リアルタイム性は確保できますが、エラー保証は行いません。主に音声や画像の転送などに用いられます。

以下にアイソクロナス転送の特長を示します。

- 周期転送
- 片方向（アイソクロナス IN 転送、アイソクロナス OUT 転送）
- 2 パケット構成（トークン、データ）
- マックスパケットサイズ：1～1024 バイト（ハイスピード転送時）
1～1023 バイト（フルスピード転送時）

周期転送は、（マイクロ）フレームのスケジューリング時に優先的に割り当てられるためリアルタイム性が確保されますが、1（マイクロ）フレーム内でのトランザクション数は1つに制限されます※。また、ハンドシェイクを行わないためエラー保証はできません。

【注】※ High Bandwidth エンドポイントでは最大 3 トランザクションまで実行可能ですが、本 USB モジュールは High Bandwidth には対応していません。

図 1 にアイソクロナス転送の転送イメージ図を示します。

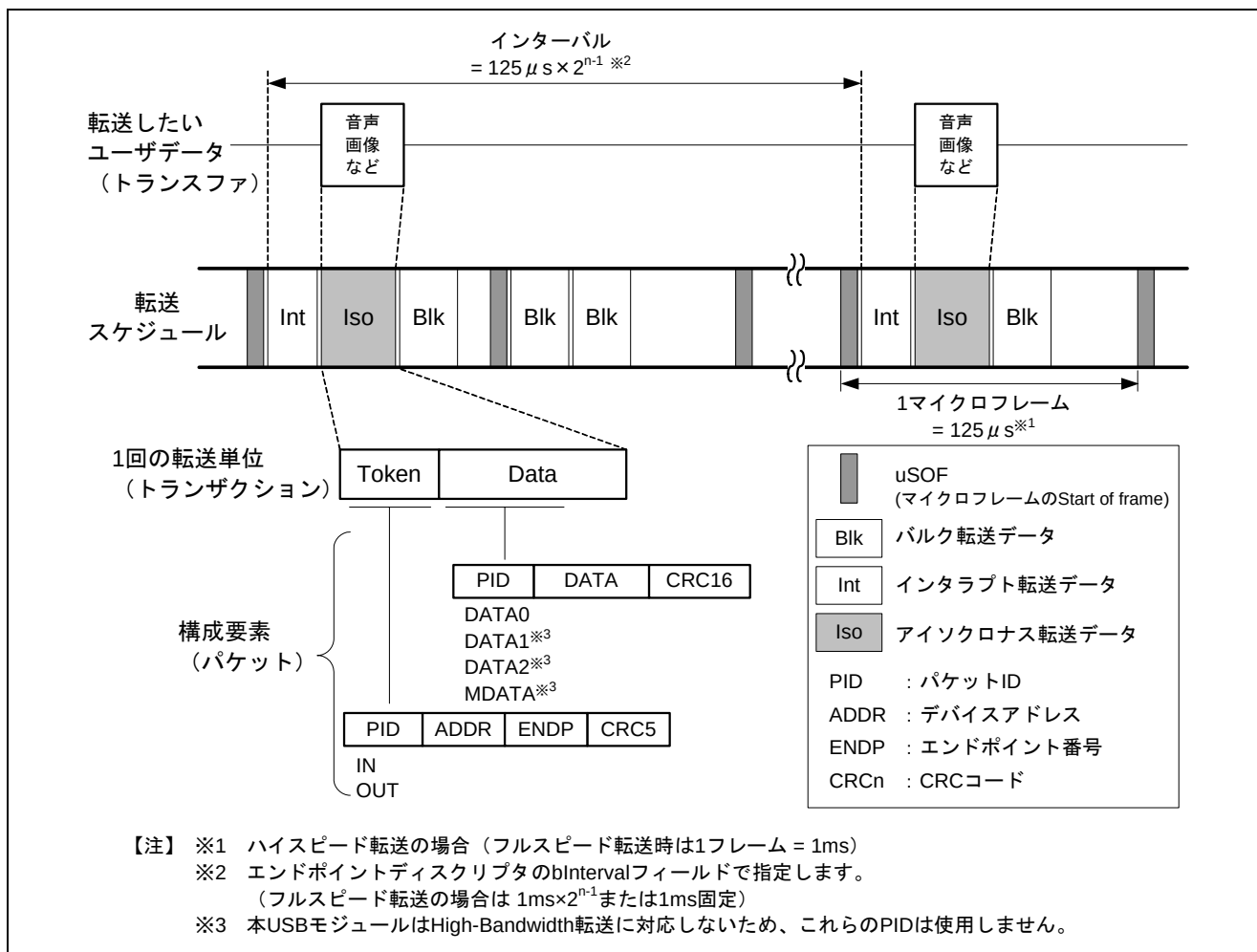


図1 アイソクロナス転送の転送イメージ図

図 2にアイソクロナスIN転送時のパケット応答パターンを、図 3にアイソクロナスOUT転送時のパケット応答パターンを示します。

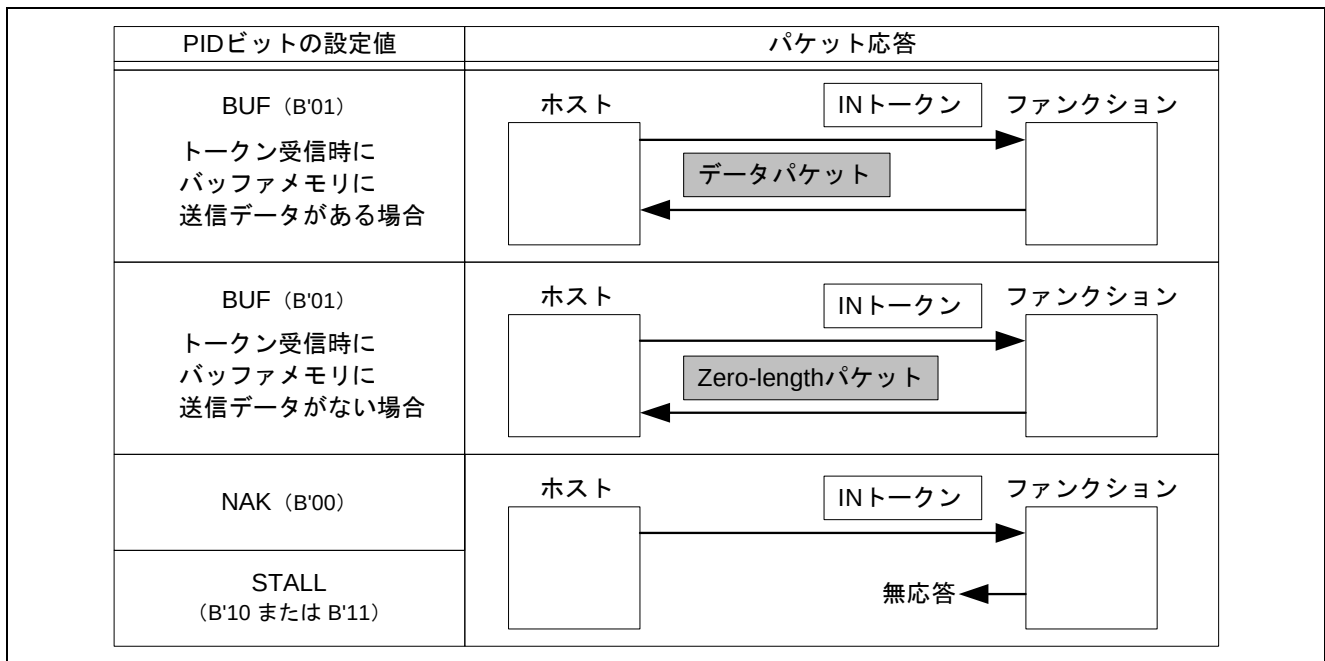


図2 アイソクロナス IN 転送時のパケット応答パターン

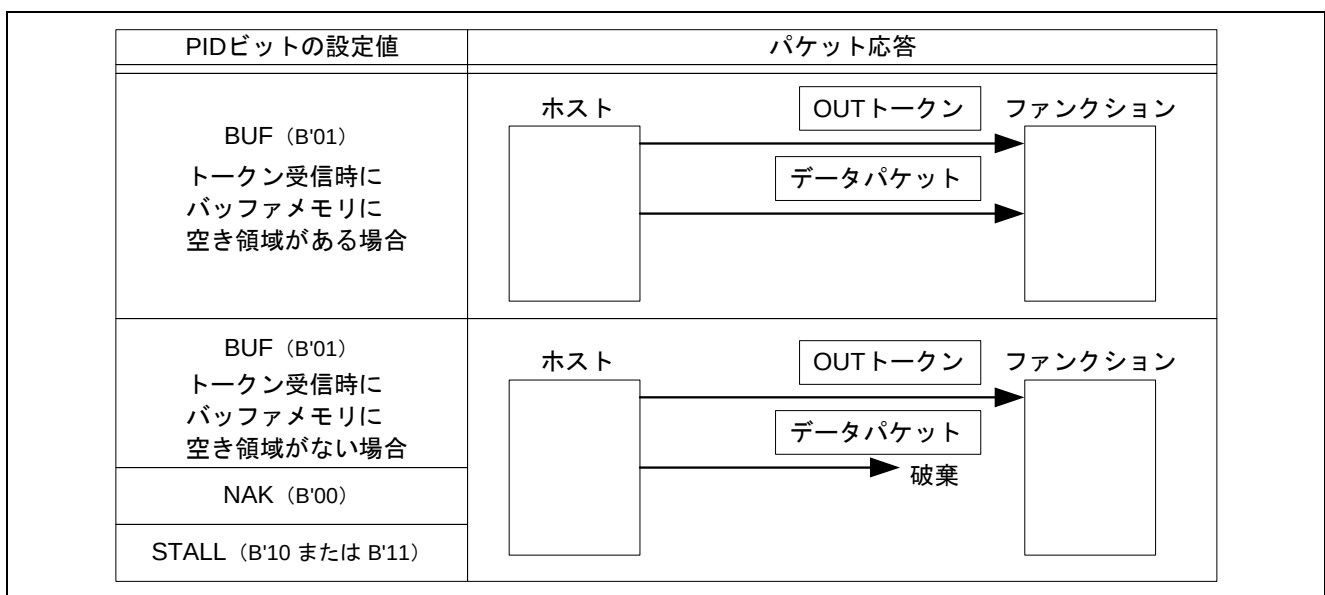


図3 アイソクロナス OUT 転送時のパケット応答パターン

図 4にアイソクロナス転送の設定手順（概要）を示します。

パイプの初期化方法については「2.3 パイプ」、FIFOポートへのアクセス方法については「2.4 FIFOポート」を参照してください。

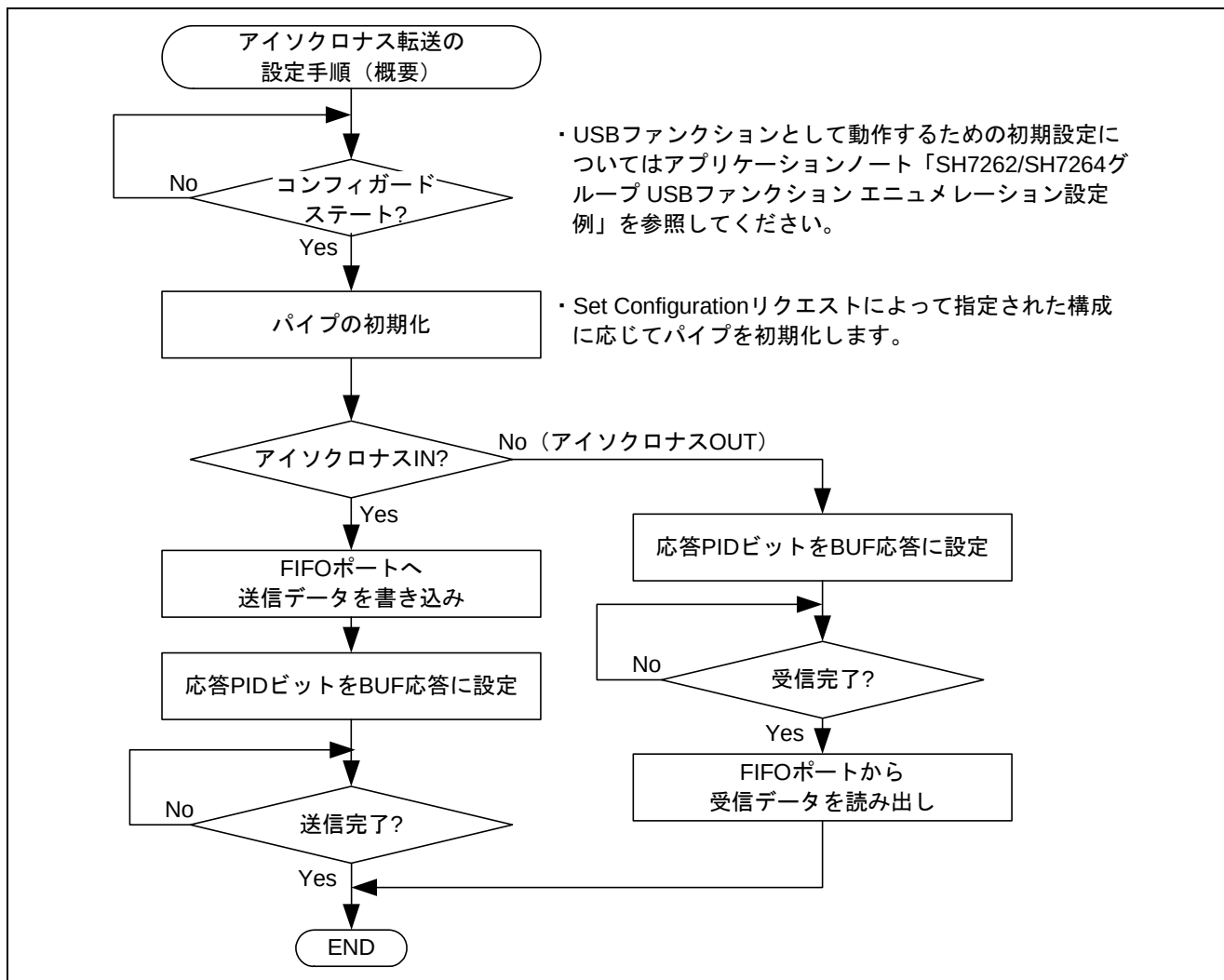


図4 アイソクロナス転送の設定手順（概要）

2.3 パイプ

パイプは USB 転送における論理的な通信経路です。転送方式や転送方向などをパイプごとに設定して同一デバイス上で複数の USB 転送を行います。

2.3.1 パイプの概要

図 5にパイプの概要を示します。

USBモジュールは、デフォルトコントロールパイプ（DCP）を含む 10 本のパイプを使用できます。パイプ 0（DCP）は、コントロール転送専用のパイプです。DCPについての詳細は「SH7262/SH7264 グループ USB ファンクション エnumeration設定例」を参照してください。パイプ 1、2 はアイソクロナス転送用、パイプ 3～5 はバルク転送用、パイプ 6～9 はインタラプト転送用のパイプです。ただし、パイプ 1、2 はバルク転送用のパイプとしても使用できます。パイプ 1～5 は、大量のデータの転送を行うために、ダブルバッファやトランザクションカウンタが使用できるようになっています。パイプ 1～9 の設定方法については「2.3.2 パイプの初期化手順」を参照してください。

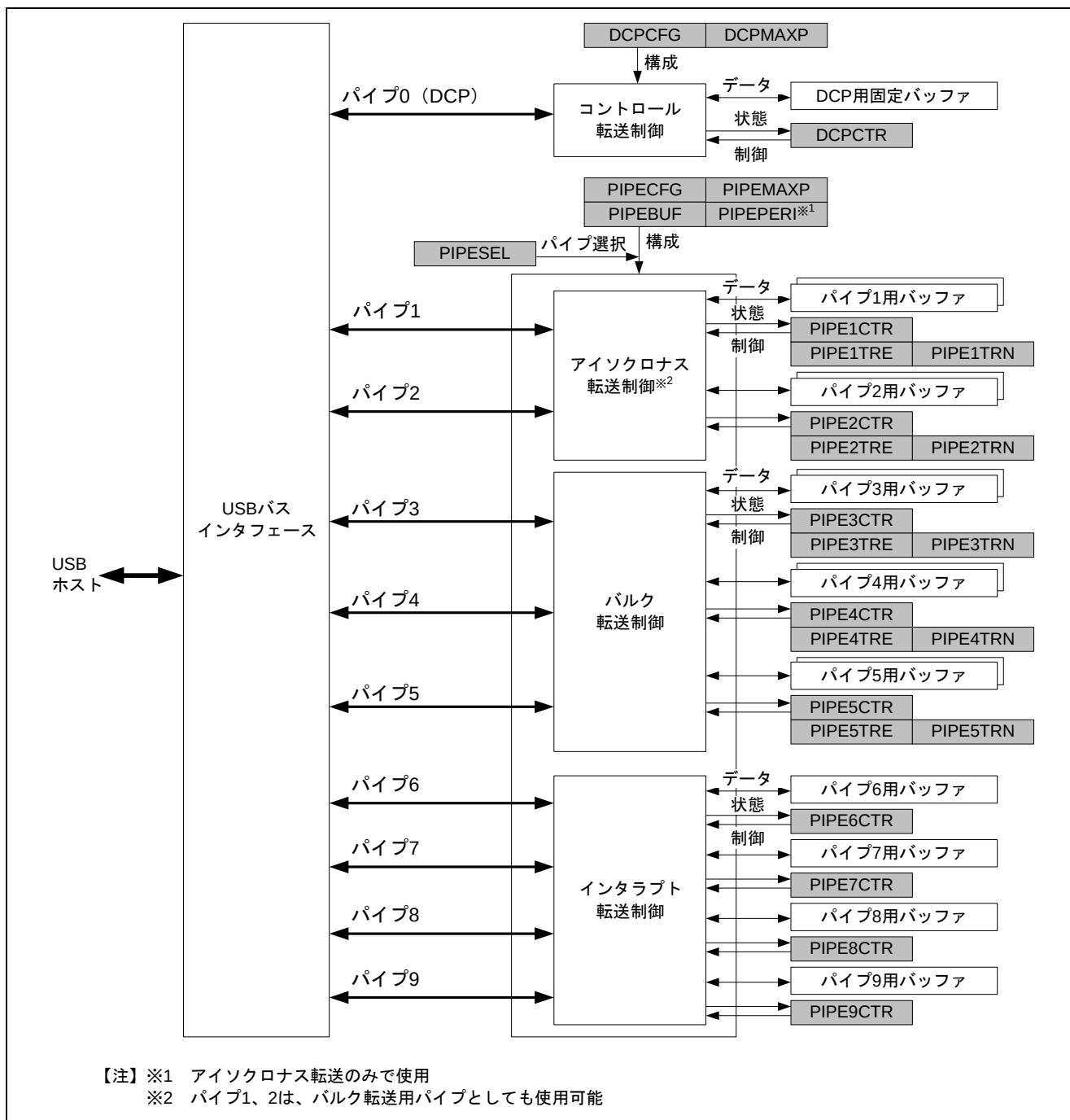


図5 パイプの概要

2.3.2 パイプの初期化手順

図 6にパイプの初期化手順を示します。設定値の詳細は「2.3.3 送信用パイプの設定値（アイソクロナスIN転送）」および「2.3.4 受信用パイプの設定値（アイソクロナスOUT転送）」を参照してください。

パイプの設定は動的に切り替えることも可能ですが、通常は使用するエンドポイントが決定した段階で設定します。パイプ 1～9 の一部のレジスタは共通化されています。設定前にパイプウィンドウ選択レジスタ (PIPESEL) で対象のパイプを選択してください。FIFO ポートのいずれかに対象パイプを割り当てている場合や、PID ビットの値が NAK 状態以外の場合はパイプを初期化できないため注意してください。

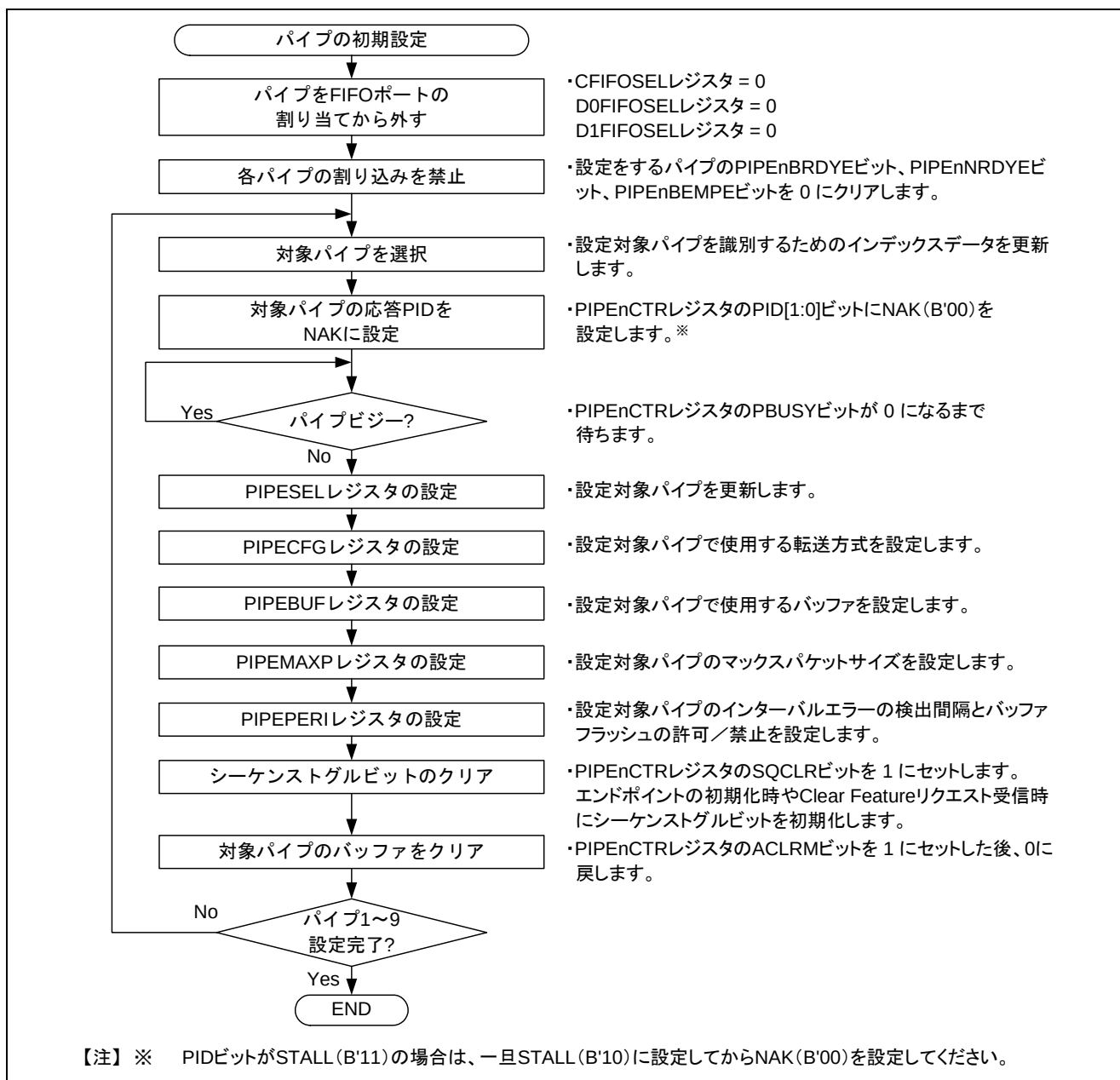


図6 パイプの初期化手順

2.3.3 送信用パイプの設定値（アイソクロナス IN 転送）

ここでは、アイソクロナス IN 転送で大量のデータを転送するための設定例を説明します。

表 1 にパイプ 1 を使用したアイソクロナス IN 転送の設定例を、図 7 に表 1 の設定値で転送を行った場合の動作例を示します。ダブルバッファを有効にしています。また、バッファへの書き込みは DMA 転送を前提にしているため BRDY 割り込みおよび BEMP 割り込みは使用しません。各設定項目の詳細については、以下の (1) ～ (7) を参照してください。

表1 パイプ 1 を使用したアイソクロナス IN 転送の設定例

レジスタ名	設定値		機能
PIPESEL レジスタ	H'0001		設定対象のパイプをパイプ 1 に設定
PIPECFG レジスタ	H'C211	TYPE[1:0]ビット=3	転送タイプをアイソクロナス転送に設定
		BFRE ビット=0	データ送受信で BRDY 割り込み（未使用）
		DBLB ビット=1	ダブルバッファ
		CNTMD ビット=0	非連続転送モード (アイソクロナス転送では本ビットは無効)
		SHTNAK ビット=0	(送信時は 0 のみ設定可能)
		DIR ビット=1	転送方向を送信に設定
		EPNUM ビット=1	エンドポイント番号を 1 に設定
PIPEBUF レジスタ	H'3C08	BUFSIZE[4:0] ビット=B'01111	バッファサイズを 1K バイトに設定
		BUFNMB[6:0] ビット=8	バッファの先頭ブロックを 8 番に設定
PIPEMAXP レジスタ	H'0400		マックスパケットサイズを 1K バイトに設定
PIPEPERI レジスタ	H'1007	IFIS ビット=1	インターバルエラー時にバッファフラッシュする
		IITV[2:0]ビット=7	インターバルエラー検出間隔※ $16\text{ ms} = 125\text{ }\mu\text{s} \times 2^7$
BRDYENB レジスタ	PIPE1BRDYE ビット=0		BRDY 割り込み禁止
NRDYENB レジスタ	PIPE1NRDYE ビット=0		NRDY 割り込み禁止
BEMPENB レジスタ	PIPE1BEMPE ビット=0		BEMP 割り込み禁止
SOFCFG レジスタ	BRDYM ビット=0		BRDY 割り込みステータス自動クリアの禁止

【注】※ USB モジュールは USB ホストが管理する周期に従ってアイソクロナス転送を行います。なお、インターバルはエンドポイントディスクリプタの binterval フィールドで指定します。

・アイソクロナスIN転送動作例（3Kバイトのデータ送信）

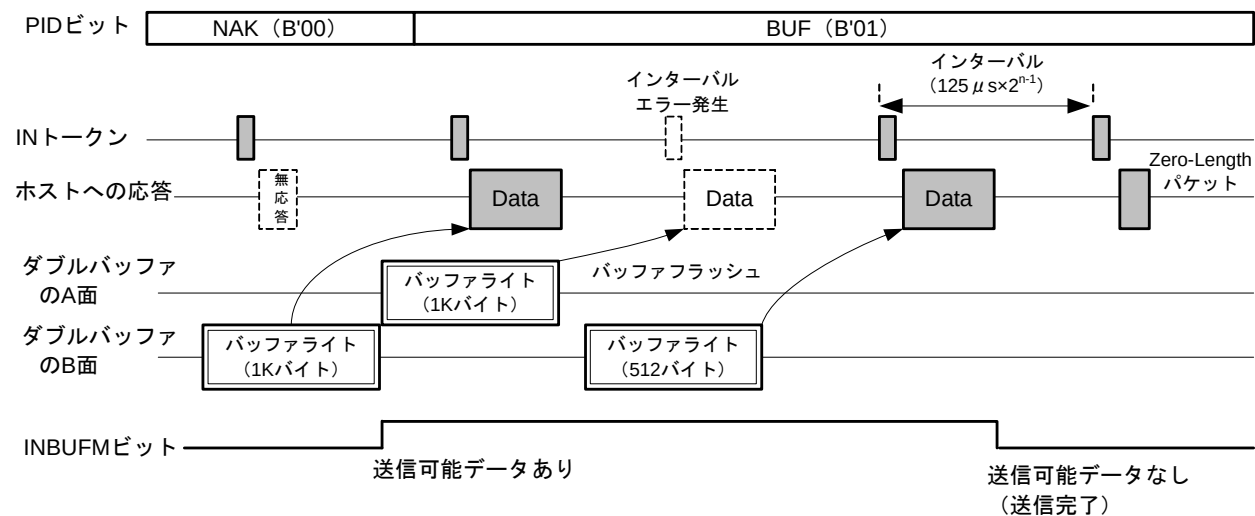


図7 アイソクロナス IN 転送の動作例

(1) ダブルバッファ (DBLB ビット)

ダブルバッファを使用すると大量のデータの転送を効率良く行うことが可能です。バッファのアクセス権は、USB モジュール側か CPU 側のどちらか一方が持ちます。そのため、シングルバッファの場合、CPU (または DMAC) がバッファをアクセスする間は USB 転送を行うことができません。ダブルバッファの場合は、CPU がバッファにアクセスする間も、もう一方のバッファは USB 転送を行えるため効率よく転送することができます。

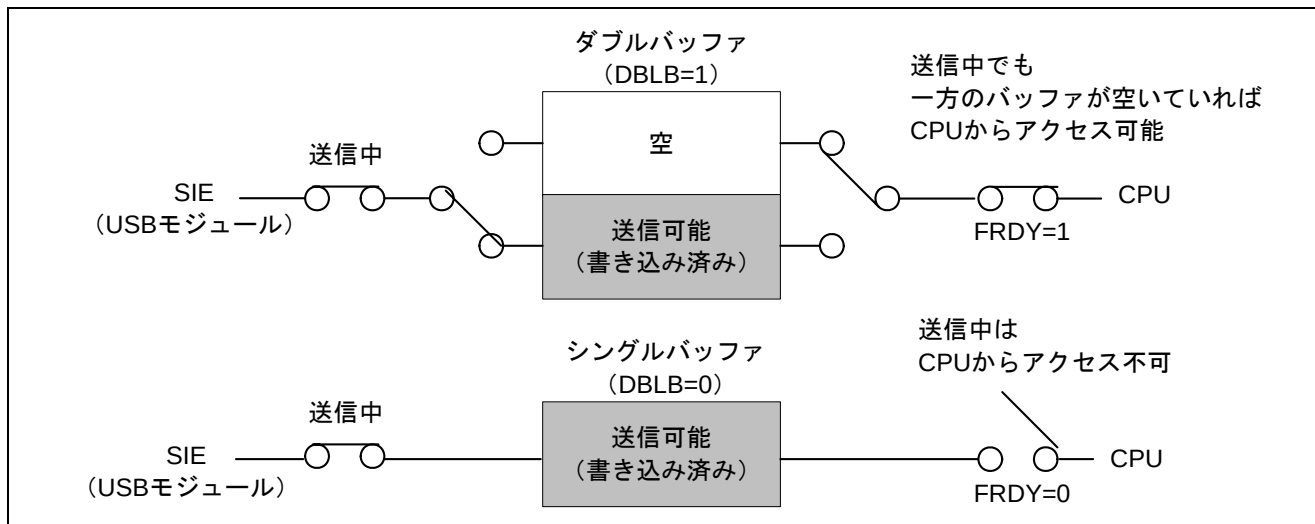


図8 ダブルバッファ

(2) 連続転送モード (CNTMD ビット)

連続転送を使用すると複数のトランザクションを連続して送受信できます。非連続転送の送受信では、マックスパケットサイズのデータを送受信した時点で割り込みが発生しますが、連続転送の送受信では、各パイプに割り当てたバッファサイズまで CPU へ割り込みを発生させずにデータ転送ができます。なお、バッファサイズ未満のデータは、BVAL ビットを 1 に設定することで送信できます。

【注】 アイソクロナス転送では連続転送モードを設定することはできません。

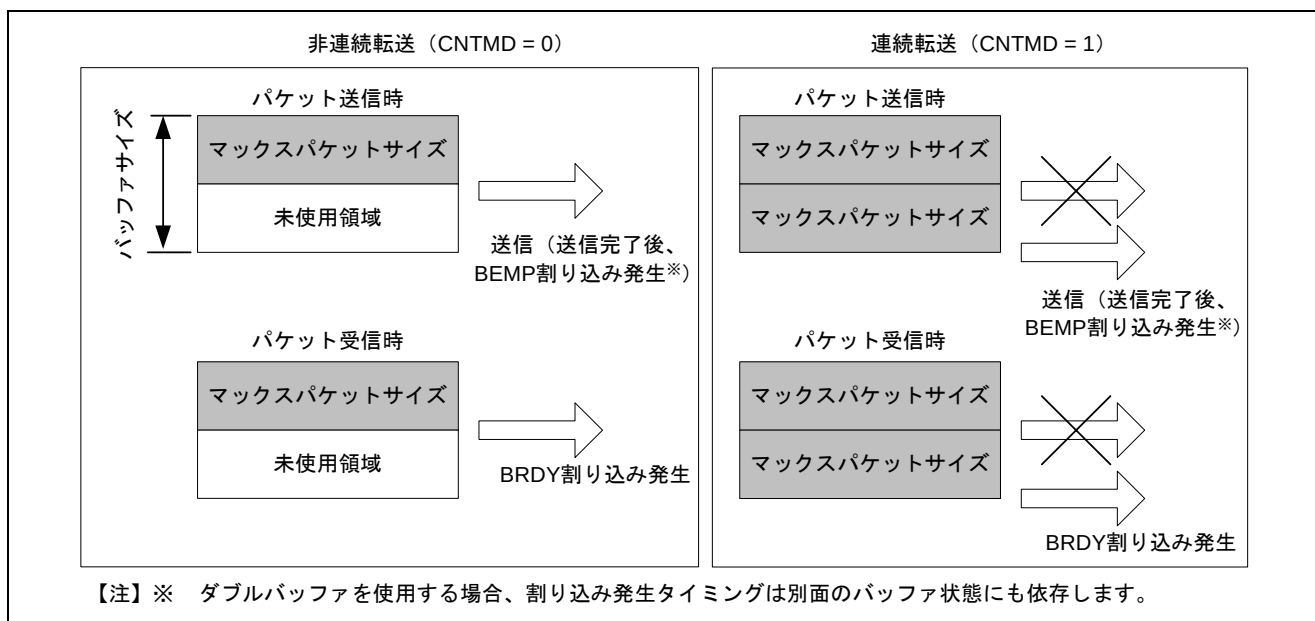


図9 連続転送モード

(3) エンドポイント番号 (EPNUM ビット)

対応するエンドポイントディスクリプタの値と同じ値を設定します。

(4) マックスパケットサイズ (PIPEnMAXP レジスタ)

USB 規格で定義されている値を設定します。アイソクロナス転送の場合、ハイスピード転送時は 1~1024 バイト、フルスピード転送時は 1~1023 バイトのいずれかを設定します。

(5) バッファサイズとバッファの先頭ブロック番号 (PIPEBUF レジスタ)

図 10 にバッファサイズとブロック番号の設定例を示します。パイプを使用するためには USB モジュールが内蔵する FIFO バッファメモリから必要な領域を割り当てる必要があります。領域は、64 バイトのブロック単位で、先頭のブロック番号と必要なブロック数を指定します。先頭のブロック番号を BUFNMB ビットに設定し、割り当てるブロック数-1 の値を BUFSIZE ビットに設定してください。パイプ 1~5 は最大 2K バイトまで指定可能ですがマックスパケットサイズ未満には設定できません。なお、ダブルバッファを使用する場合 (DBLB=1) は指定したメモリ領域が 2 面分割り当てられます。

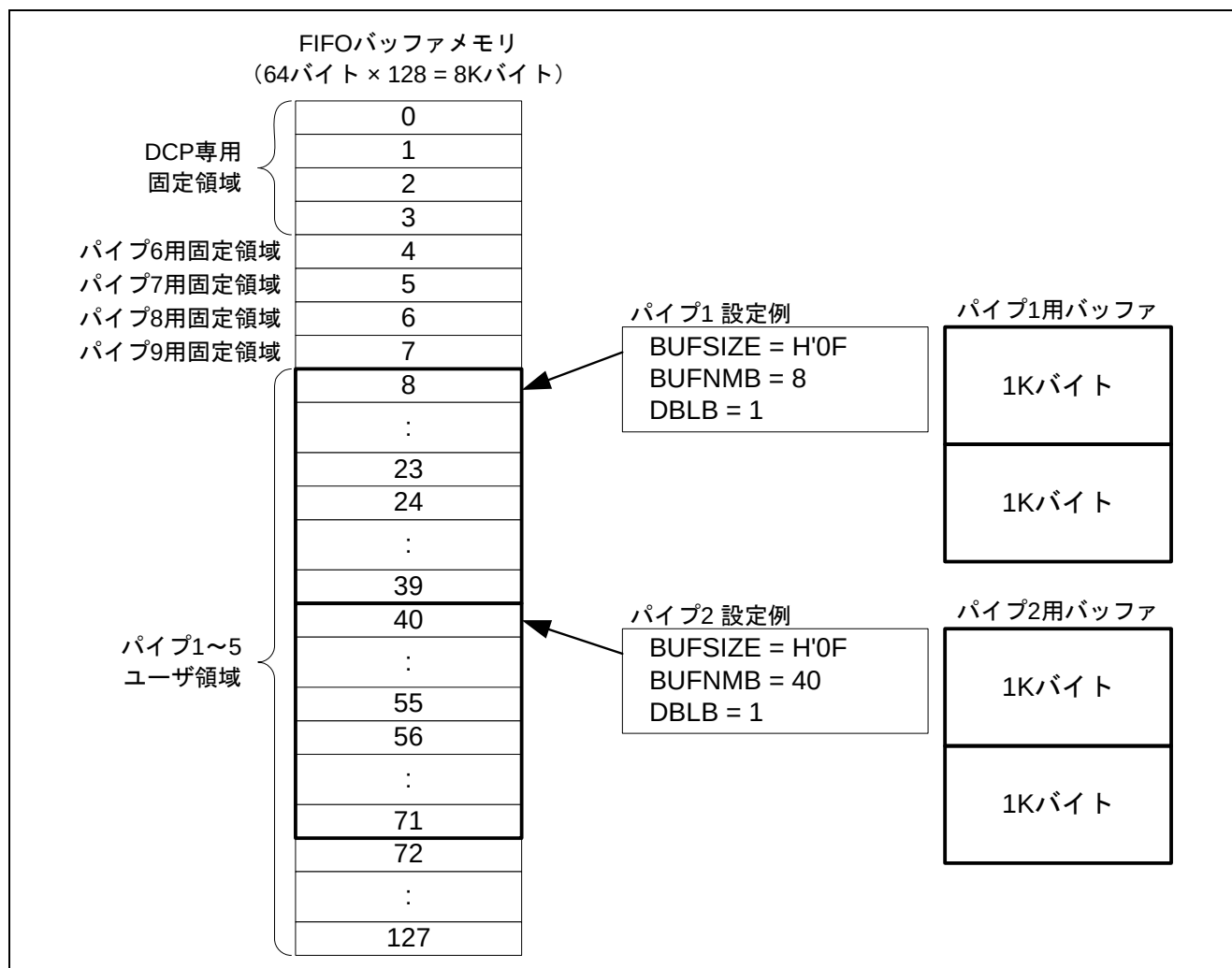


図10 バッファサイズとブロック番号の設定例

(6) 割り込みの許可 (BRDYENB レジスタ、BEMPENB レジスタ)

図 11 に送信動作の割り込み発生タイミングを示します。必要な割り込みをパイプごとに許可します。

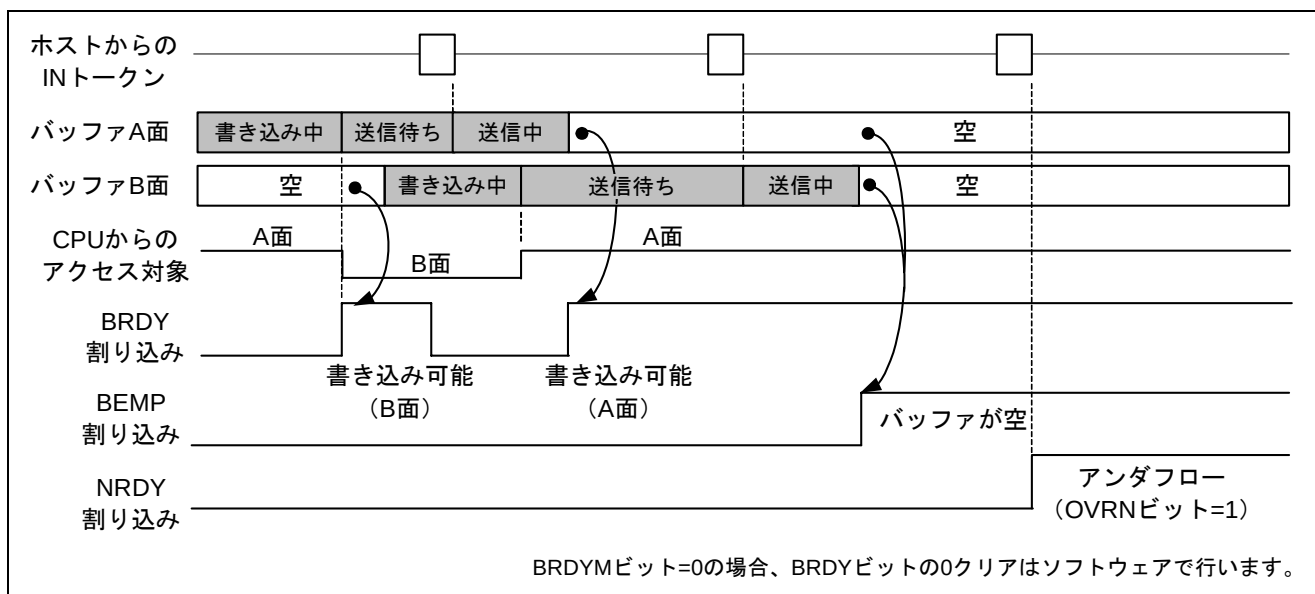


図11 送信動作の割り込み発生タイミング

(7) インターバルエラー検出間隔 (IITV ビット)

図 12 にインターバルエラー発生タイミングを示します。アイソクロナス転送のインターバルはUSBホストが管理しますが、USBファンクションはインターバルエラーを検出することができます。期待するインターバルをIITVビットに設定してください。設定は (マイクロ) フレームタイミングの 2 の n 乗で指定します。

PID ビットを BUF に変更した後、最初の正常なデータ転送を完了した時点からカウントを開始し、期待したフレームでトークンを正常に受信できない場合はインターバルエラーとなります。ただし、IITV=0 を設定した場合は PID ビットを BUF に設定した次のフレームからカウントを開始します。

PID ビットを NAK または STALL に設定して転送を中断した場合でも、インターバルのカウントは初期化されませんので、再開時は ACLRM ビットによるバッファメモリクリアを行ってください。IITV の設定値からカウントを開始します。

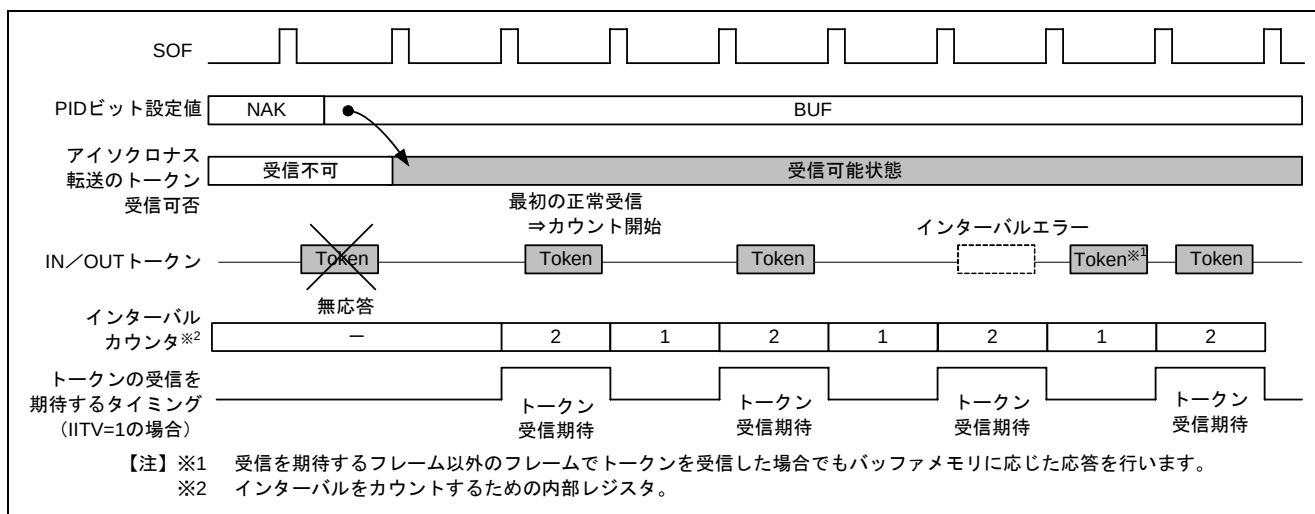


図12 インターバルエラー発生タイミング

(8) バッファフラッシュ機能 (IFIS ビット)

バッファフラッシュ機能を使用すると、アイソクロナス IN 転送でインターバルエラーが発生した場合でも転送タイミングをずらさずに転送を続けることができます。IFIS ビットを 1 に設定すると、インターバルエラーが発生した際に本来送信されるべきであったバッファが自動的にクリアされます。

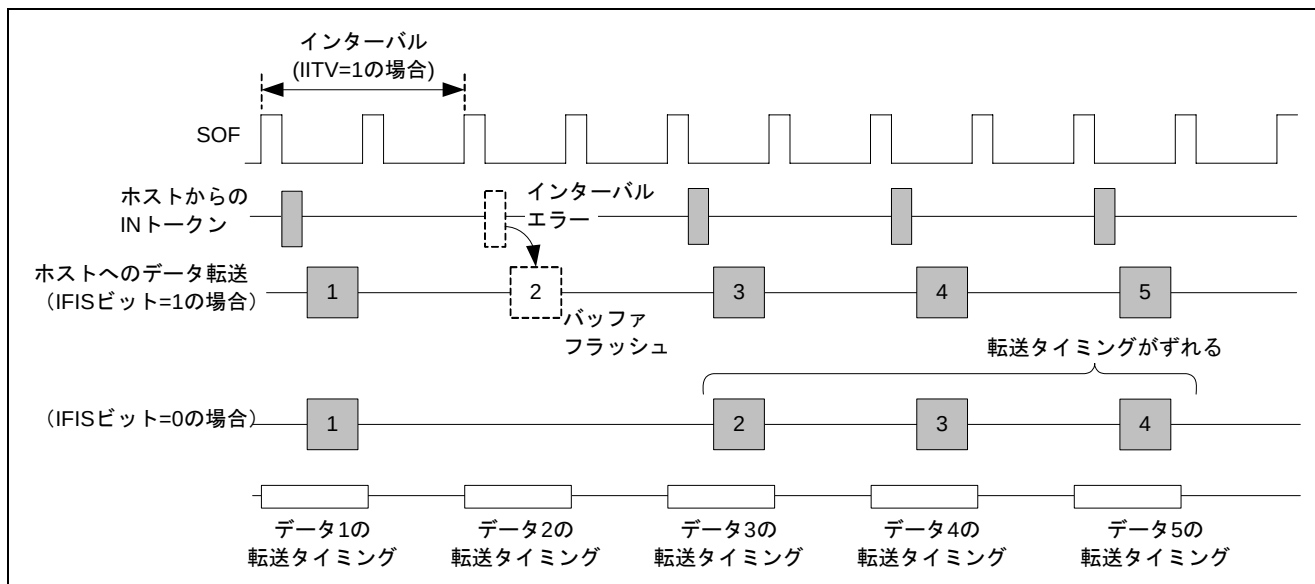


図13 バッファフラッシュ機能

2.3.4 受信用パイプの設定値（アイソクロナス OUT 転送）

ここでは、アイソクロナス OUT 転送で大量のデータを転送するための設定例を説明します。

表 2 にパイプ 2 を使用したアイソクロナス OUT 転送の設定例を、図 14 に表 2 の設定値で転送を行った場合の動作例を示します。ダブルバッファに加え、トランザクションカウンタを有効にしています。また DMA 転送を有効活用するため BRDY 割り込みをデータ読み出し完了時に設定します。設定項目の詳細については、以下の (1) ～ (9) を参照してください。

表2 パイプ 2 を使用したアイソクロナス OUT 転送の設定例

レジスタ名	設定値		機能
PIPESEL レジスタ	H'0002		設定対象のパイプをパイプ 2 に設定
PIPECFG レジスタ	H'C682	TYPE[1:0]ビット=3	転送タイプをアイソクロナス転送に設定
		BFRE ビット=1	データ読み出し完了時に BRDY 割り込み
		DBLB ビット=1	ダブルバッファ
		CNTMD ビット=0	非連続転送モード (アイソクロナス転送では本ビットは無効)
		SHTNAK ビット=1	トランスファ受信後は NAK 応答を行う
		DIR ビット=0	転送方向を受信に設定
		EPNUM ビット=2	エンドポイント番号を 2 に設定
PIPEBUF レジスタ	H'3C28	BUFSIZE[4:0] ビット=B'01111	バッファサイズを 1K バイトに設定
		BUFNMB[6:0] ビット=40	バッファの先頭ブロックを 40 番に設定
PIPEMAXP レジスタ	H'0400		マックスパケットサイズを 1K バイトに設定
PIPEPERI レジスタ	H'0007	IFIS ビット=0	インターバルエラー時にバッファフラッシュしない (OUT 転送では本ビットは無効)
		IITV[2:0]ビット=7	インターバルエラー検出間隔 [※] $16\text{ ms} = 125\text{ }\mu\text{s} \times 2^7$
PIPE2TRN レジスタ	H'0003		トランザクション回数を 3 回に設定
PIPE2TRE レジスタ	H'0100	TRCLR ビット=1	トランザクションカウンタのクリア
	H'0200	TRENB ビット=1	トランザクションカウンタ機能有効
BRDYENB レジスタ	PIPE2BRDYE ビット=1		BRDY 割り込み許可
NRDYENB レジスタ	PIPE2NRDYE ビット=0		NRDY 割り込み禁止
BEMPENB レジスタ	PIPE2BEMPE ビット=0		BEMP 割り込み禁止
SOFCFG レジスタ	BRDYM ビット=0		BRDY 割り込みステータス自動クリアの禁止

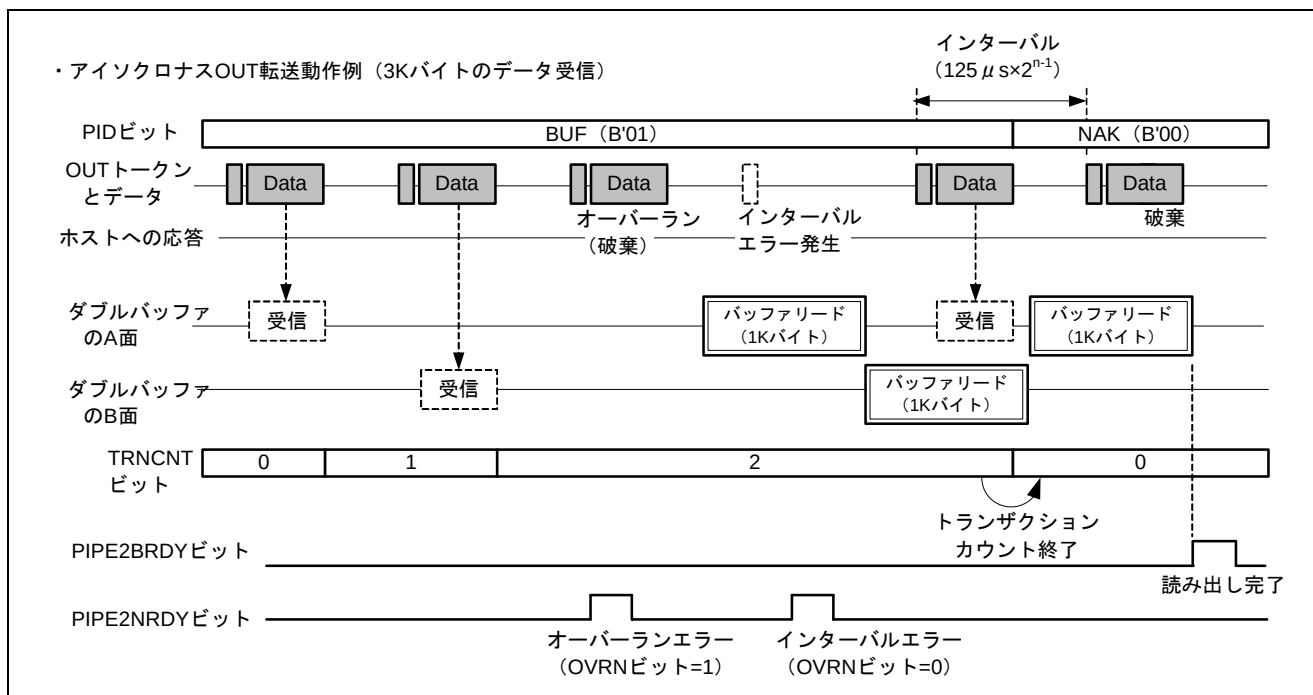


図14 アイソクロナス OUT 転送の動作例

(1) トランザクションカウンタの許可 (PIPEnTRN レジスタ、PIPEnTRE レジスタ)

図 15にトランザクションカウンタの動作を示します。トランザクションカウンタを有効にすると、トランスファ単位での受信が可能です。受信パイプに対して、TRNCNTビットに総トランザクション数を設定した後、TRENbビットに 1 を設定します。設定方法の詳細については「2.4.3 FIFOポートからのデータ読み出し例（アイソクロナスOUT転送）」を参照してください。

USB モジュールは TRNCNT ビットの設定値と同数のパケット受信を終了したとき（トランスファ終了時）に以下の制御を行います。本機能は、パイプ 1～5 の受信パイプでのみ使用することが可能です。

- 連続転送使用時 (CNTMD=1) に FIFO バッファがフルの状態でない場合でも、アクセス権を SIE (USB モジュール) 側から CPU 側に切り替えます。（アイソクロナス転送では連続転送は使用できません。）
- SHTNAK=1 設定時、PID ビットを NAK に変更します。
- BFRE=1 設定時、データを読み出し終わると BRDY 割り込みをアサートします。

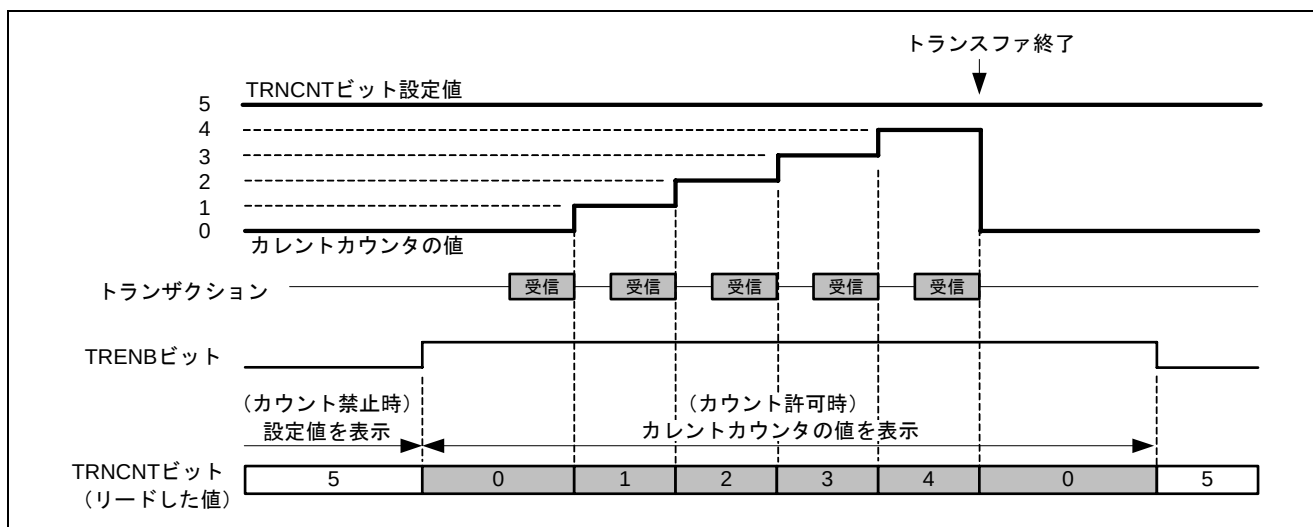


図15 トランザクションカウンタの動作

(2) **トランスファ終了時のパイプ禁止 (SHTNAK ビット)**

トランスファ終了時のパイプ禁止機能を有効にすると、トランスファの受信終了時に自動的に PID ビットを NAK に変更できるため、トランスファごとの受信処理が容易となります。受信パイプに対して SHTNAK ビットに 1 を設定すると、USB モジュールは、選択パイプに対しトランスファの終了を判定したときに選択パイプに対応する PID ビットを NAK に変更します。USB モジュールは、以下の条件が満たされたときにトランスファ終了と判定します。本機能は、パイプ 1～5 の受信パイプでのみ使用することが可能です。

- ショートパケットデータ (Zero-Length パケットを含む) を正常に受信したとき
- トランザクションカウンタを使用し、トランザクションカウンタ分のパケットを正常受信したとき

(3) 割り込みの許可 (BRDYENB/NRDYENB レジスタ) と BRDY 割り込み動作指定 (BFRE ビット)

図 16に受信動作のBRDY割り込み発生タイミングを示します。BRDY割り込みはBFREビットの設定値によって割り込み発生タイミングが異なります。なお、DnFIFOSELレジスタのDREQEビットを1にセットすると、CPUからバッファへアクセス可能になったときにDMA転送要求を出力することができます。DMA転送の設定方法については「2.4 FIFOポート」を参照してください。

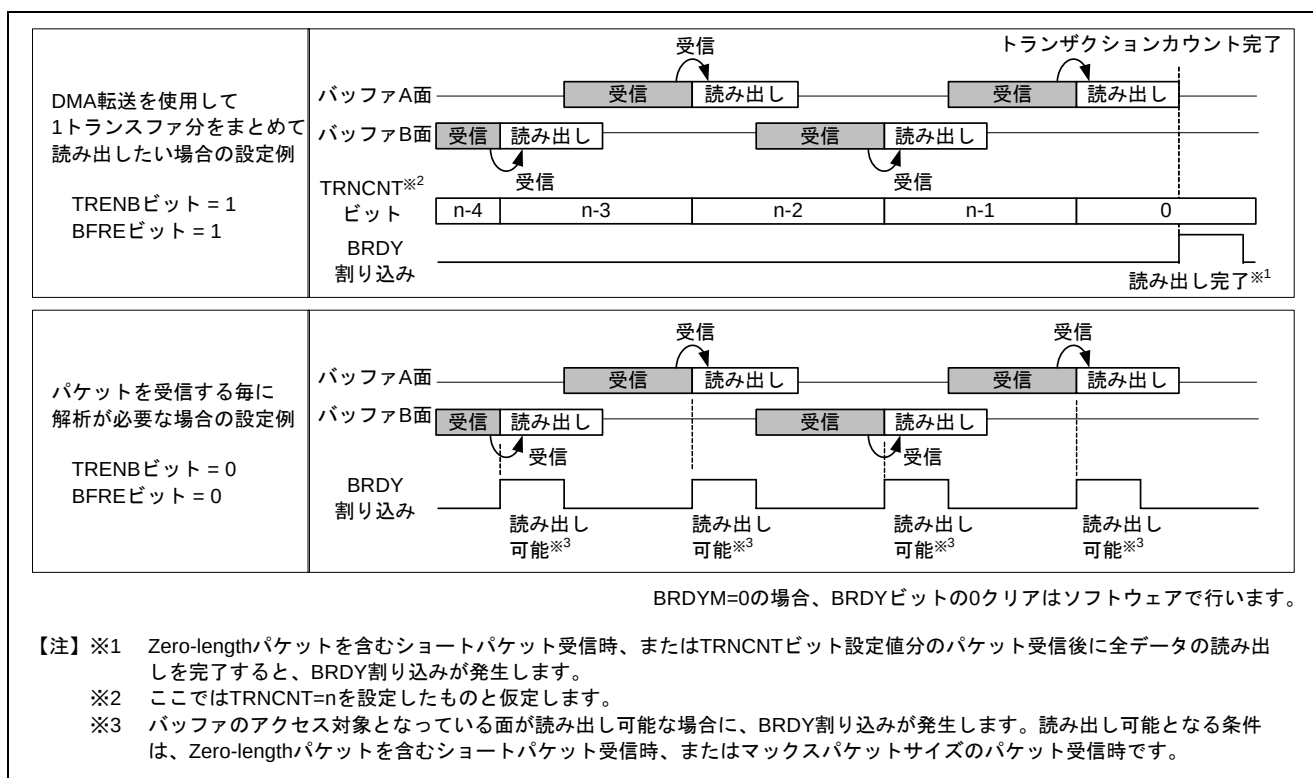


図16 受信動作の BRDY 割り込み発生タイミング

図 17に受信動作のNRDY割り込み発生タイミングを示します。NRDY割り込みはインターバルエラーとオーバーランの検出に使用します。どちらの要因によってNRDY割り込みが発生したかどうかはFRMNUMレジスタのOVRNビットで識別します。

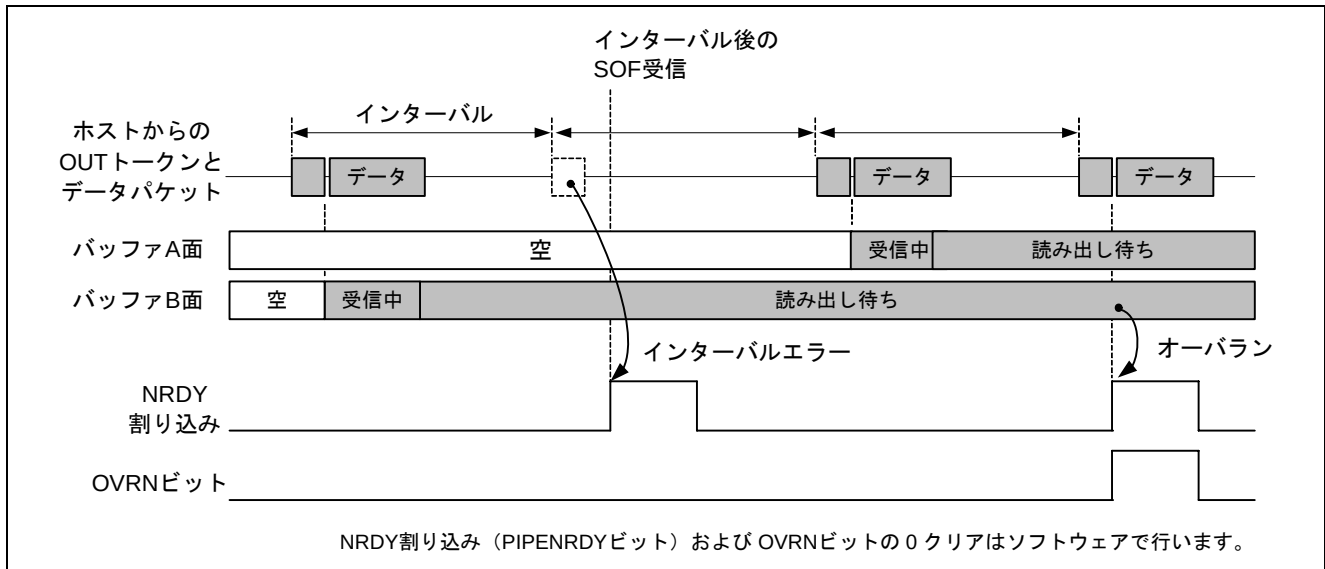


図17 受信動作の NRDY 割り込み発生タイミング

(4) ダブルバッファ (DBLB ビット)

送信動作と同様です。詳細は前節を参照してください。

(5) 連続転送モード (CNTMD ビット)

送信動作と同様です。詳細は前節を参照してください。

(6) マックスパケットサイズ (PIPEnMAXP レジスタ)

送信動作と同様です。詳細は前節を参照してください。

(7) エンドポイント番号 (EPNUM ビット)

送信動作と同様です。詳細は前節を参照してください。

(8) バッファサイズとバッファの先頭ブロック番号

送信動作と同様です。詳細は前節を参照してください。

(9) インターバルエラー検出間隔

送信動作と同様です。詳細は前節を参照してください。

2.4 FIFO ポート

パイプに割り当てた FIFO バッファメモリへのアクセス(データ読み書き)には FIFO ポートを使用します。ここでは FIFO バッファメモリへのアクセス方法について説明します。

2.4.1 FIFO ポートの概要

図 18にFIFOポートの概要を示します。FIFOポートには3本のレジスタ (C/DnFIFOポートレジスタ) があります。C/DnFIFOSELレジスタのCURPIPEビットにパイプ番号を指定するとパイプに割り当てたFIFOバッファメモリをC/DnFIFOポートレジスタ経由でアクセスすることができます。アクセスビット幅やエンディアンなどのアクセス方法はC/DnFIFOSELレジスタに設定します。また、バッファメモリへの書き込み終了指示やバッファクリアなどの制御は、C/DnFIFOCTRレジスタで行います。

FIFO バッファメモリは、アクセス権がシステム (CPU 側) にある場合と USB モジュール (SIE 側) にある場合がありますので、C/DnFIFO ポートレジスタをアクセスする前に C/DnFIFOCTR レジスタの FRDY ビットの確認が必要です。なお、各パイプのバッファステータスは、DCPCTR レジスタおよび PIPEnCTR レジスタの BSTS ビット、INBUFM ビットでも確認できます。

CFIFO ポートレジスタは、DCP 用バッファを割り当てることができる唯一の FIFO ポートです。また、D0FIFO ポートレジスタおよび D1FIFO ポートレジスタは DMA 転送を使用することができます。

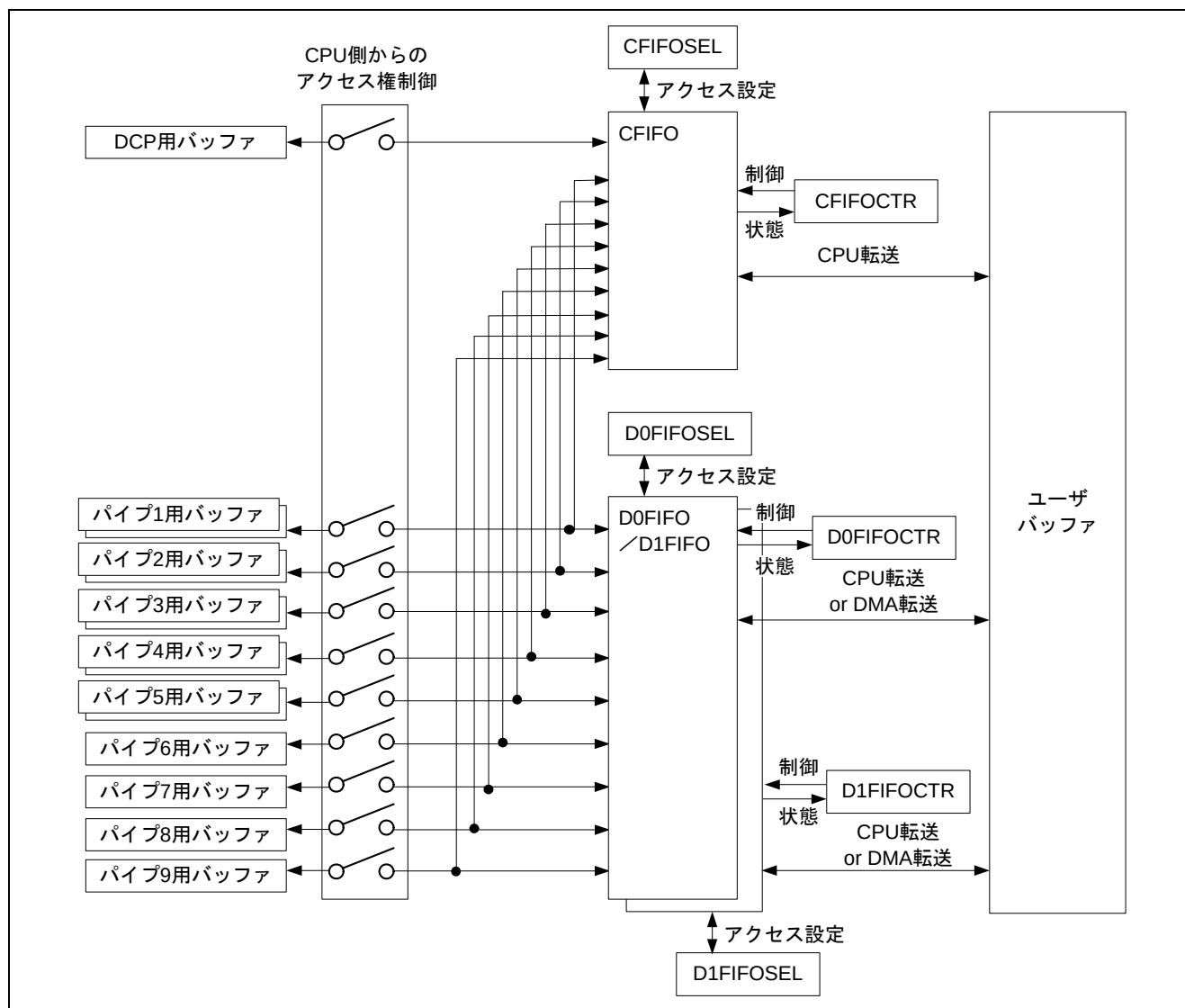


図18 FIFOポートの概要

2.4.2 FIFO ポートへのデータ書き込み例（アイソクロナス IN 転送）

アイソクロナス IN 転送のように大量のデータを転送する場合は DMA 転送が有効です。ここでは DMA 転送を使用した D0FIFO ポートレジスタへのデータ書き込み手順を説明します。

図 19 に FIFO ポートへの書き込み例を、図 20 に DMAC の設定例を示します。DMA 転送中に選択パイプを変更することはできませんので注意してください。

図 21 に DMA 転送完了割り込み例（アイソクロナス IN 転送）を示します。バッファへの書き込み完了は DMAC の転送完了割り込みで検出できますが、アイソクロナス IN 転送の完了を確認する場合は DMA 転送完了後に INBUFM ビットを確認してください。

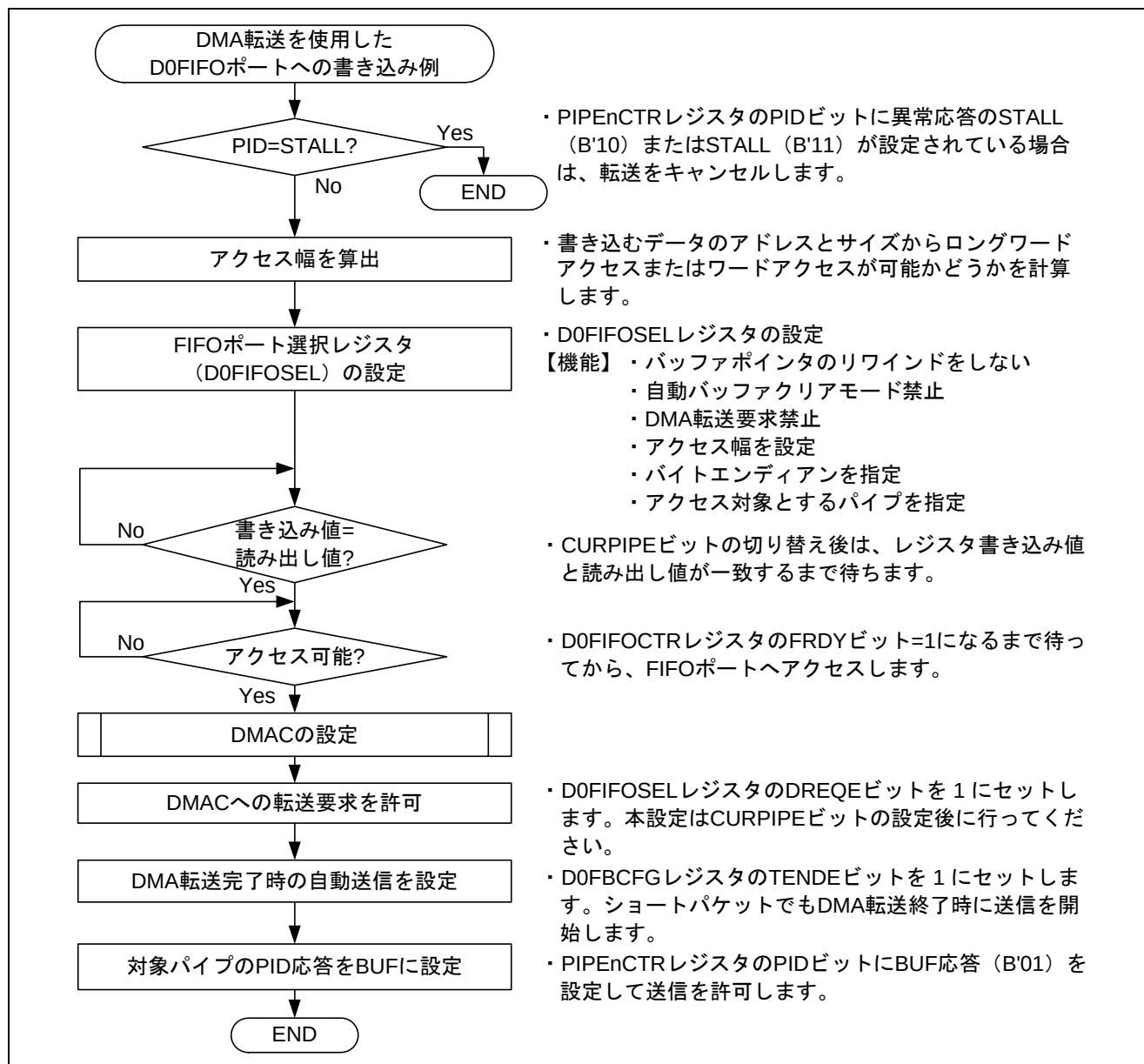


図19 FIFO ポートへの書き込み例

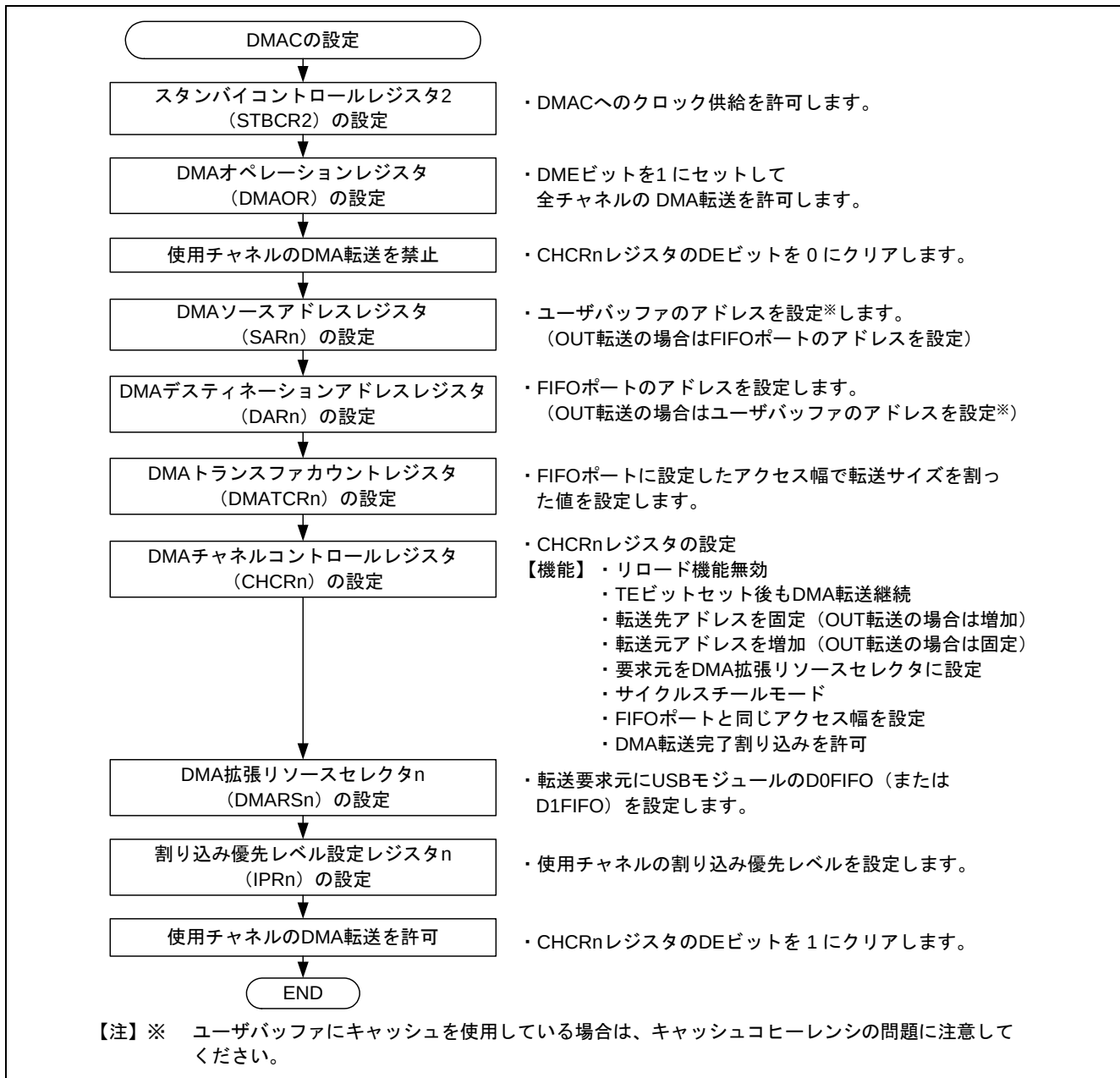


図20 DMAC の設定例

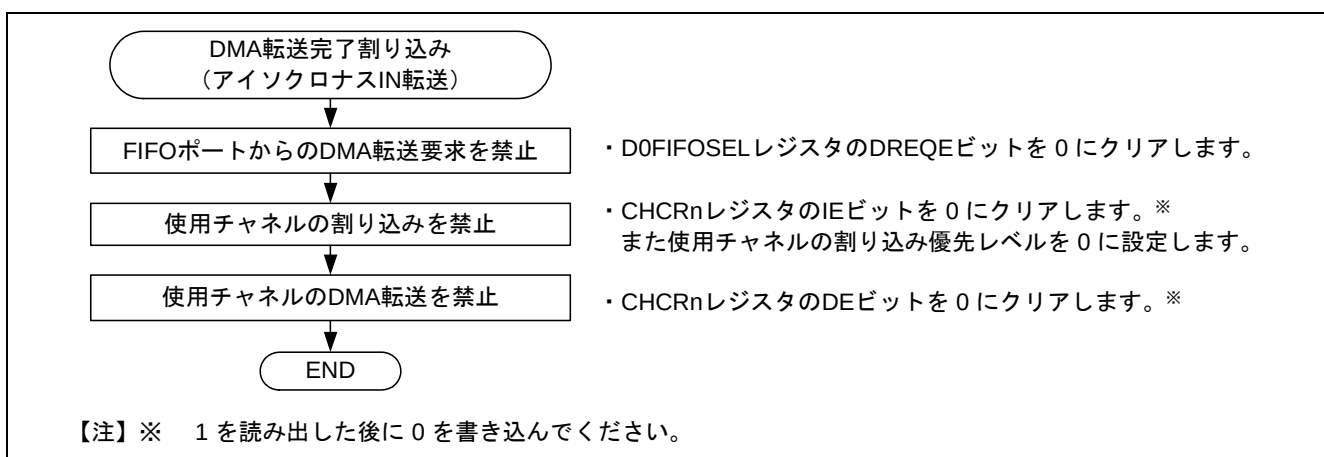


図21 DMA 転送完了割り込み例 (アイソクロナス IN 転送)

2.4.3 FIFO ポートからのデータ読み出し例（アイソクロナス OUT 転送）

ここでは D1FIFO ポートレジスタからのデータ読み出し手順を説明します。DMA 転送を使用して 1 トランスファ分のデータをすべて読み出した後に BRDY 割り込みを発生させます。

図 22 および図 23 に FIFO ポートからの読み出し例を示します。DMAC の設定手順は図 20 を参照してください。また図 24 に DMA 転送完了割り込み例（アイソクロナス OUT 転送）を、図 25 に BRDY 割り込み処理例を示します。FIFO ポートへの書き込み時と同様に DMA 転送中に選択パイプを変更することはできませんので注意してください。

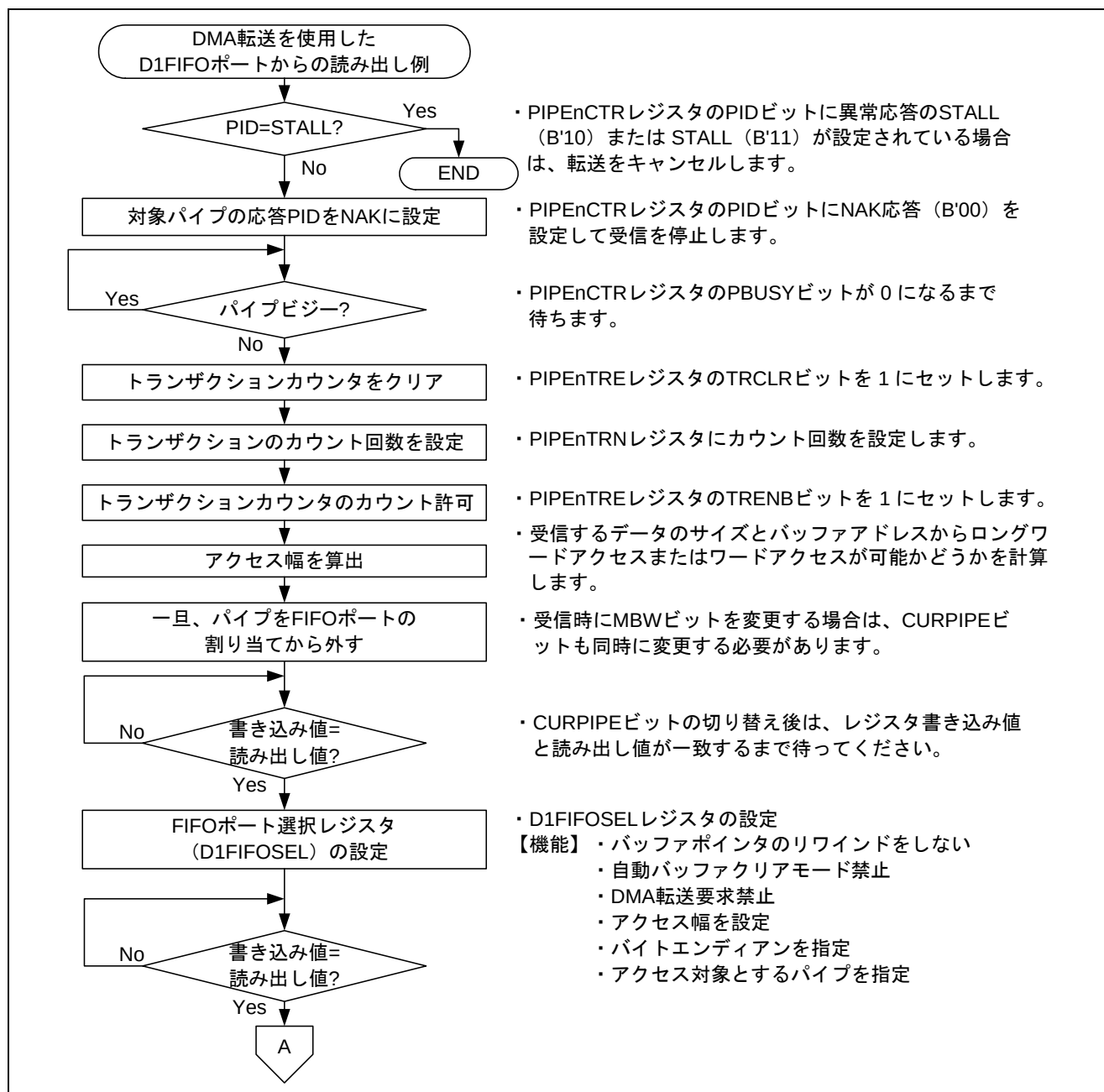
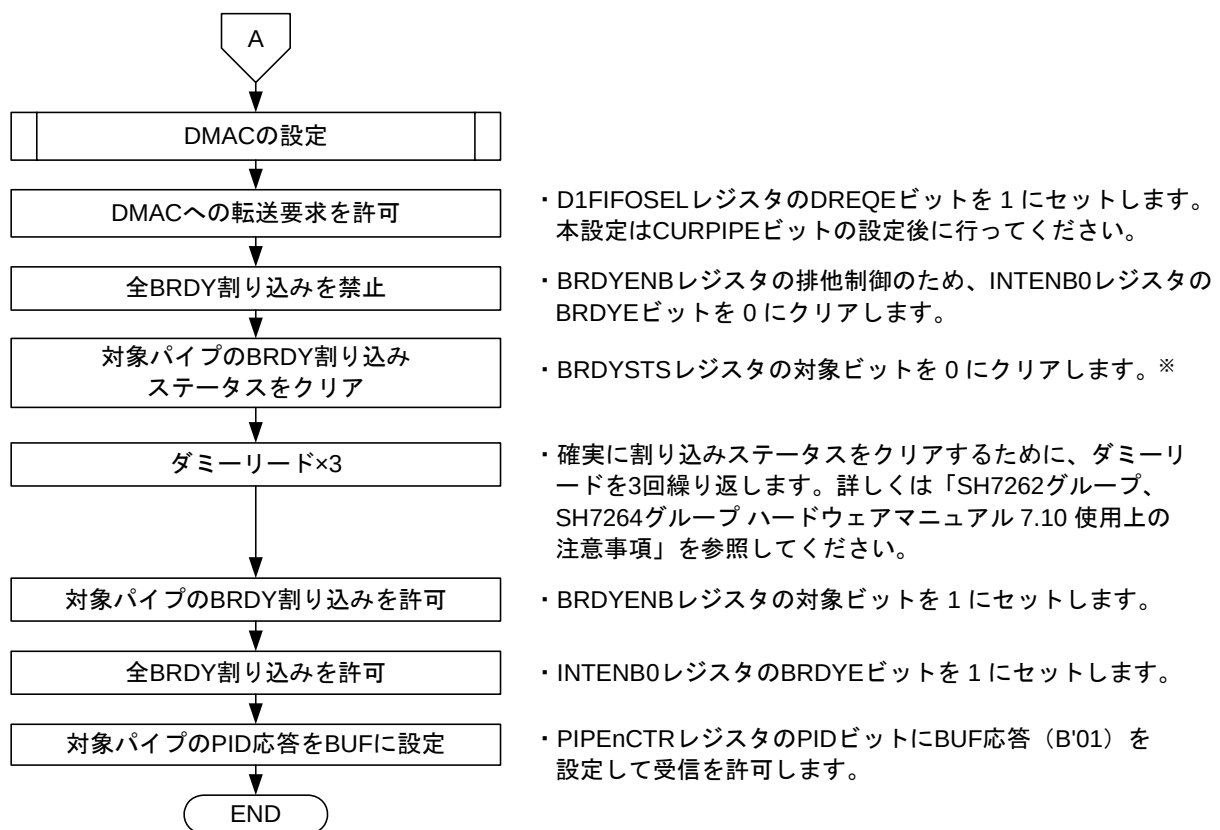
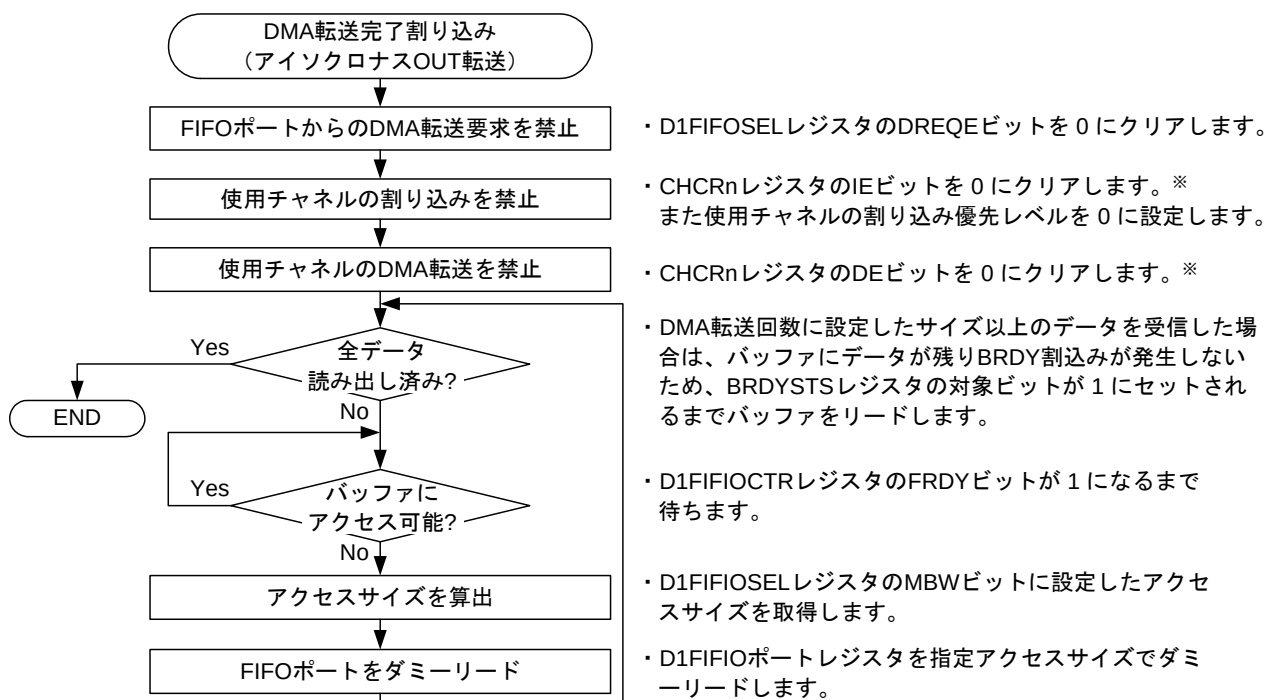


図22 FIFO ポートからの読み出し例 (1)



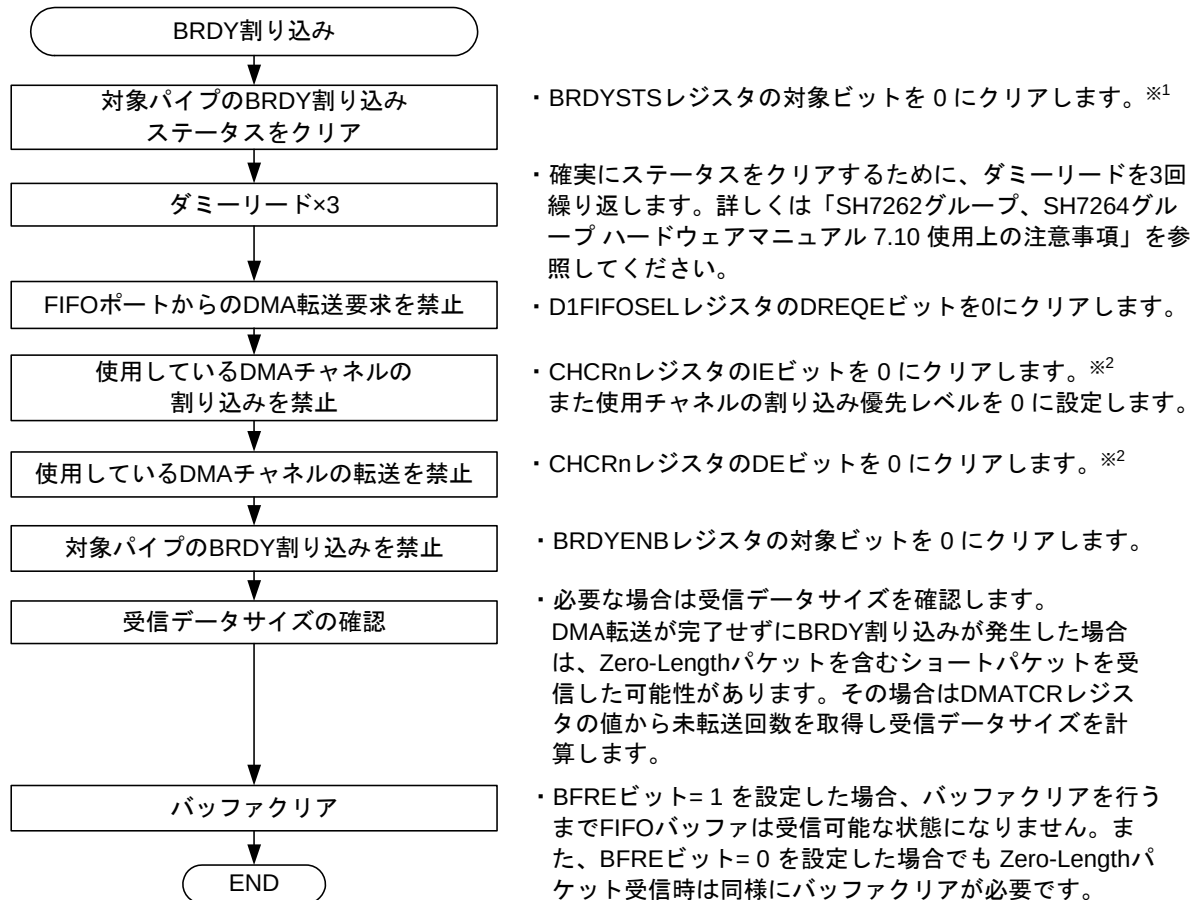
【注】※ 対象ビット以外のビットには1を書き込みます。

図23 FIFOポートからの読み出し例（2）



【注】※ 1を読み出した後に0を書き込んでください。

図24 DMA 転送完了割り込み例（アイソクロナス OUT 転送）



【注】※¹ 対象ビット以外のビットには 1 を書き込みます。

※² 1 を読み出した後、0 を書き込みます。

図25 BRDY 割り込み処理例

3. 参考ドキュメント

- ソフトウェアマニュアル
SH-2A/SH-2A-FPU ソフトウェアマニュアル Rev.3.00
(最新版をルネサス テクノロジホームページから入手してください。)
- ハードウェアマニュアル
SH7262 グループ、SH7264 グループ ハードウェアマニュアル Rev.2.00
(最新版をルネサス テクノロジホームページから入手してください。)
- USB2.0 規格
Universal Serial Bus Specification Revision 2.0
(<http://www.usb.org/developers>)

ホームページとサポート窓口

- ルネサス テクノロジホームページ
<http://japan.renesas.com/>
- お問合せ先
<http://japan.renesas.com/inquiry>
csc@renesas.com

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2010.01.05	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事事務の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したものです。万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
13. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会ください。

D039444