

SH7253 SH7256R グループ

R01AN1642JJ0100

Rev.1.00

2013.04.02

A-DMAC を用いた SCI 調歩同期式シリアルデータ転送機能

要旨

本アプリケーションノートは、専用ダイレクトメモリアクセスコントローラ(A-DMAC)を用いた、シリアルコミュニケーションインタフェース(SCI)による調歩同期式シリアルデータ送信/受信の動作例についてまとめたものです。

A-DMAC は、SCI のデータレジスタと内蔵 RAM 間のデータ転送を CPU に代わって高速に行うことができます。A-DMAC を使用することで、連続送信/受信時にその都度データレジスタへデータの書き込み/読み込みを行う必要がなくなり、CPU の負担を軽減することができます。

【注】 本アプリケーションノートのサンプルコードは SH7254R グループ用に作成しています。SH7253 グループ、SH7256 グループでご使用の場合は、製品レジスタ定義ファイル `iodefine.h` を各グループ用のものに差し替えてください。ソース上の各レジスタ名は、`iodifine.h` に合わせ、修正してください。

本アプリケーションノートに掲載されているタスク例は動作確認済みですが、実際にご使用になる場合には、必ず動作環境を確認の上ご使用くださいますようお願いいたします。

動作確認デバイス

SH72544R

適用条件

- ・統合開発環境 : ルネサス エレクトロニクス製
High-performance Embedded Workshop Ver.4.09.00
- ・C コンパイラ : ルネサス エレクトロニクス製 SuperH RISC engine ファミリ
C/C++ コンパイラパッケージ Ver.9.04.00 Release 00
- ・コンパイルオプション High-performance Embedded Workshop でのデフォルト設定
`-cpu=sh2afpu -object="$(CONFIGDIR)¥$(FILELEAF).obj"`
`-debug -gbr=auto -chgincpath -errorpath -global_volatile=0`
`-opt_range=all -infinite_loop=0 -del_vacant_loop=0 -struct_alloc=1`
`-nologo`

目次

1.	仕様	3
2.	使用機能説明	5
2.1	シリアルコミュニケーションインタフェース(SCI).....	5
2.2	専用ダイレクトメモリアクセスコントローラ(A-DMAC)	8
2.3	ピンファンクションコントローラ(PFC).....	12
2.4	割り込みコントローラ(INTC)	12
3.	動作説明	13
3.1	送信側動作	13
3.2	受信側動作	14
4.	ソフトウェア説明.....	15
4.1	モジュール説明	15
4.2	使用変数の説明	16
4.3	使用内部レジスタ/変数の設定	17
5.	フローチャート	19
5.1	送信側フローチャート	19
5.2	受信側フローチャート	22
6.	サンプルプログラム.....	27

1. 仕様

本アプリケーションノートでは、A-DMAC を用いたシリアル通信の例として、SH72544R を 2 個使用して SCI によるデータの送信/受信を 16 回行います。表 1 に本タスク例での送信側と受信側で使用する SCI の通信仕様を示します。

表 1 送信側と受信側の SCI 通信仕様

	送信側	受信側
使用チャンネル	Ch_A	
通信モード	調歩同期式	
ビットレート	38.4kbit/s	
通信フォーマット	データ長：8 ビット	
	ストップビット長：1 ビット	
	パリティビット：なし	
使用する割り込み	送信データエンpty割り込み(TXI) ・ A-DMAC の起動要因として使用	受信データフル割り込み(RXI) ・ A-DMAC の起動要因として使用
	-	受信エラー割り込み(ERI)

次に送信側と受信側それぞれの動作仕様を以下に示します。また図 1 に動作仕様の概要を示します。

(1)送信側仕様

- DMAC のチャンネル 63(以降 Ch63 と略記)*¹を使用
- 使用するエイリアス領域*²は、H'FFF88120~H'FFF88127(8 バイト)
- SCI により 16 回分の送信データを 8 データ毎、前半と後半に分けて送信(送信データは、H'01~H'10)
- 初期設定で DMA 転送回数を 8 回に設定、TXI 要求を用いて A-DMAC を起動し、エイリアス領域に設定した前半 8 回分のデータ(H'01~H'08)を送信
- DMAC の転送完了割り込みで、エイリアス領域のデータを後半 8 回分の送信データ(H'09~H'10)に書き換え、DMA 転送回数を 8 回、DMA 転送元アドレスを H'FFF88120 に再設定し、A-DMAC を用いて後半のデータを送信

[注] *¹ Ch63 は、エイリアス領域から SCI(Ch_A)の送信用データレジスタ(SCTDR1)への転送専用チャンネルです。詳細は p.8 の SCI 送信用チャンネルを参照してください。

*² エイリアス領域とは、A-DMAC によるデータ転送で、転送先および転送元となる内蔵 RAM 上の領域です。詳細は、p.8 のエイリアス領域の説明を参照してください。

(2)受信側仕様

- DMAC のチャンネル 62(以降 Ch62 と略記)*1 を使用

A-DMAC は、SCI で受信した 16 回分のデータを 8 データ毎、前半と後半に分けてエイリアス領域に転送

- 使用するエイリアス領域は、H'FFF88120~H'FFF8812F(16 バイト)
- 初期設定で DMA 転送回数を 8 回に設定、RXI 要求を用いて A-DMAC を起動し、前半 8 回分の受信データをエイリアス領域へ転送
- 後半 8 回分の受信データの転送を行うため、A-DMAC の転送完了割り込みで A-DMAC の転送回数を 8 回に再設定し、後半 8 回分の受信データの DMA 転送を実行
- 受信エラー割り込み処理では、割り込み要因となったフラグの 0 クリアを行います。

[注] *1 Ch62 は、SCI(Ch_A)の受信データレジスタ(SCRDR1)からエイリアス領域への転送専用のチャンネルです。詳細は p.8 の SCI 受信チャンネルを参照してください。

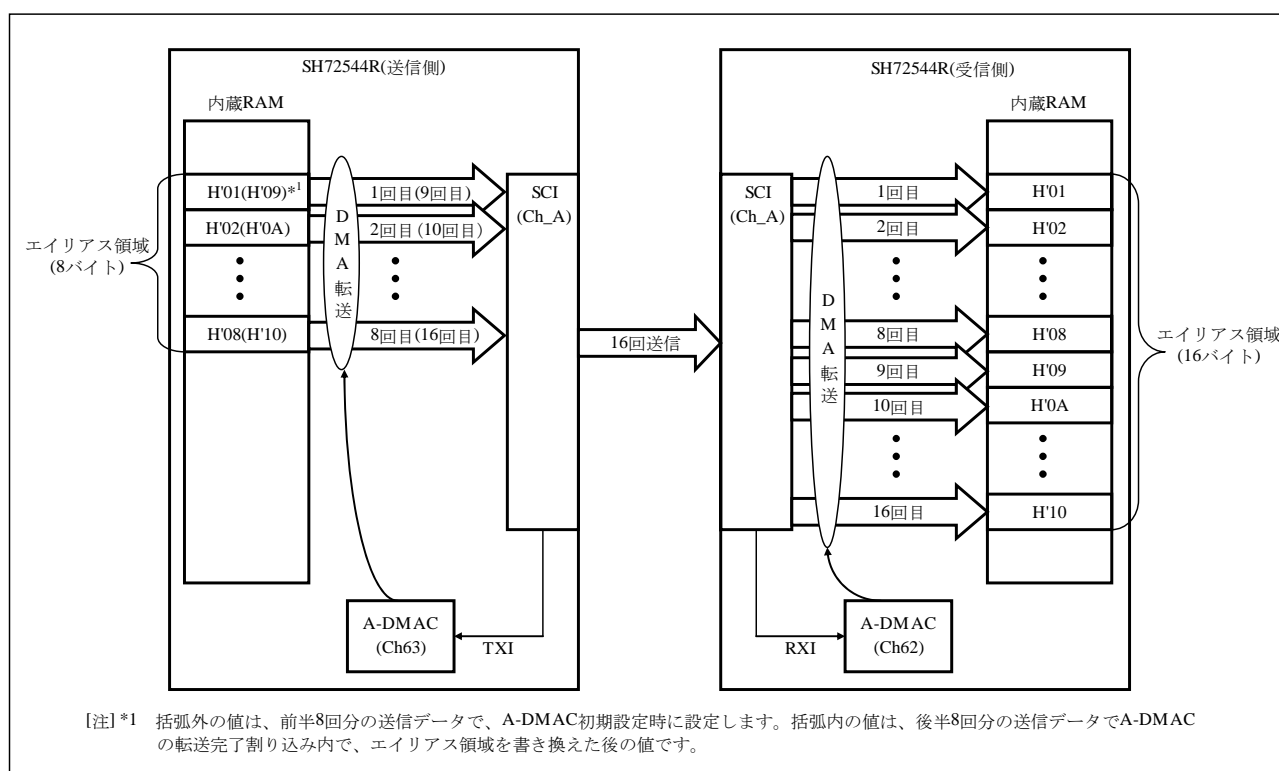


図 1 動作仕様概要

2. 使用機能説明

以下に、本タスク例で使用する SCI および A-DMAC の機能説明及び、本タスク例で使用するその他の周辺機能(ピンファンクションコントローラ、割り込みコントローラ)で使用するレジスタについて説明します。

2.1 シリアルコミュニケーションインタフェース(SCI)

SCI は、キャラクタ単位で同期をとりながら通信する調歩同期式モードと、クロックパルスにより同期をとりながら通信するクロック同期式モードの 2 種類の通信モードでシリアル通信ができます。本タスク例では調歩同期式モードによる通信を行います。

調歩同期式モードは、通信開始を意味するスタートビットと通信終了を意味するストップビットをデータに付加したキャラクタを送信/受信し、1 キャラクタ単位で同期をとりながらシリアル通信を行うモードです。SCI 内部では、送信部と受信部は独立していますので、全二重通信を行うことができます。また、送信部と受信部がともにダブルバッファ構造になっています。そのため送信/受信中にデータの読み出し/書き込みができ、連続送信/受信が可能です。

図 2 に SCI のブロック図を、表 2 に調歩同期式モードでの SCI 機能概要を示します。

表 2 SCI 機能概要(調歩同期式)

項目	概要
チャンネル数	5 チャンネル(Ch_A~Ch_E)
クロック ソース	内部クロック Pφ、Pφ/4、Pφ/16、Pφ/64 から選択 (Pφ : 周辺クロック) ビットレートの設定に必要
通信 フォーマット	データ長 : 7 ビット/8 ビットから選択 ストップビット長 : 1 ビット/2 ビットから選択 パリティビット : 偶数パリティ、奇数パリティ、パリティなしから選択
ビットレート	最大 1.25Mbit/s
割り込み要求	受信エラー割り込み(ERI) 受信データフル割り込み(RXI) 送信データエンプティ割り込み(TXI) 送信終了割り込み(TEI) (RXI と TXI は A-DMAC の起動要因としても使用可能)
受信エラーの 検出	パリティエラー、オーバランエラー、フレーミングエラーを検出可能 (フレーミングエラー発生時に RxD 端子のレベルを直接読み出すことでブレークを検出可能)

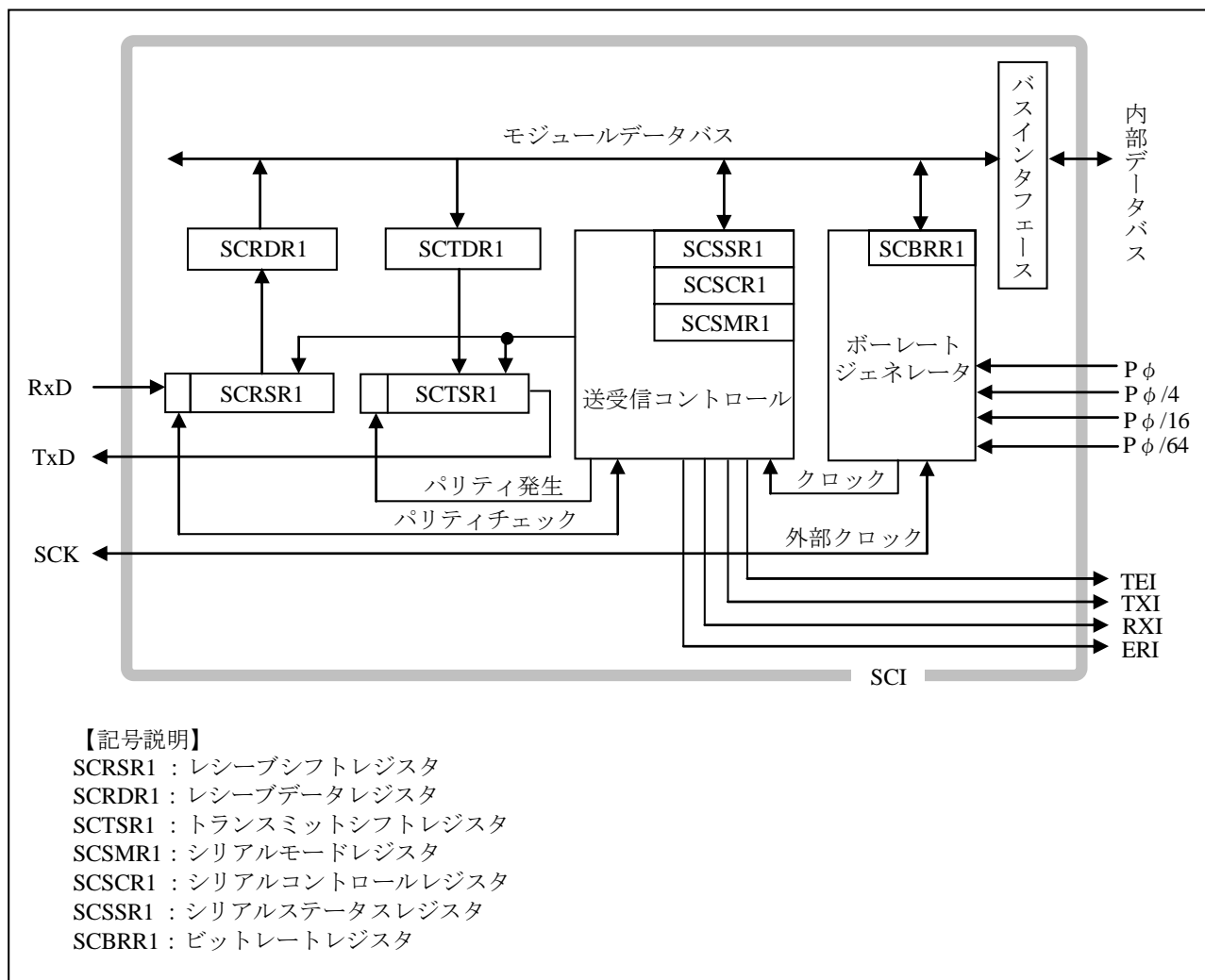


図 2 SCI ブロック図

使用レジスタ説明

本タスク例で使用する SCI のレジスタについての説明を以下に示します。

● レシーブシフトレジスタ(SCRSR1)

SCRSR1 は、シリアルデータを受信するためのレジスタです。CPU から直接読み出し/書き込みすることはできません。1 バイトのデータ受信を終了すると、データは自動的に SCRDR1 へ転送されます。SCRDR1 への転送完了後、本レジスタは次のデータを受信可能となります。ただし、SCSSR1 の RDRF フラグが 1 にセットされた状態で次のデータを受信した場合は、オーバランとなり新たに受信したデータは破棄されます。

● レシーブデータレジスタ(SCRDR1)

SCRDR1 は、受信したシリアルデータを格納するレジスタです。SCI は、1 バイトのシリアルデータの受信が終了すると、SCRSR1 から本レジスタへ受信したシリアルデータを転送して格納し、受信動作を完了します。この後、SCRSR1 は受信可能になります。

● トランスミットシフトレジスタ(SCTSR1)

SCTSR1 は、シリアルデータを送信するためのレジスタです。CPU から直接読み出し/書き込みすることはできません。SCI は、SCTDR1 に格納された送信データをいったん本レジスタに転送した後、TxD 端子からマイコン外部に送信します。本レジスタへの転送完了後、SCTDR1 は次の送信データを設定可能となります。ただし、SCSSR1 の TDRE フラグが 1 にセットされている場合には、SCTDR1 から本レジスタへのデータ転送は行いません。

● トランスミットデータレジスタ(SCTDR1)

SCTDR1 は、シリアル送信するデータを格納するレジスタです。SCI は、SCTSR1 の空を検出すると、本レジスタに書き込まれた送信データを SCTSR1 に転送してシリアル送信を開始します。SCTSR1 のシリアルデータ送信中に本レジスタに次の送信データを書き込んでおくと、連続シリアル送信ができます。

● シリアルモードレジスタ(SCSMR1)

SCSMR1 は、SCI の通信モード(調歩同期式/クロック同期式)、データ長、ストップビット長、パリティビット付加/チェックの有無、パリティモード(偶数/奇数)、ボーレートジェネレータ用クロックソースを設定するレジスタです。

● シリアルコントロールレジスタ(SCSCR1)

SCSCR1 は、SCI の送信/受信動作の許可/禁止、各種割り込み要求(TXI、RXI、ERI、TEI)の許可/禁止、およびクロックソース(内部クロック/外部クロック)の設定を行うレジスタです。

● シリアルステータスレジスタ(SCSSR1)

SCSSR1 は、SCI の動作状態を示すステータスフラグから構成されるレジスタです。SCTDR1 に有効な送信データがないことを示すトランスミットデータレジスタエンptyフラグ(TDRE)、SCRDR1 に有効な受信データが格納されていることを示すレシーブデータレジスタフルフラグ(RDRF)、オーバランエラーの発生を示すオーバランエラーフラグ(ORER)、フレーミングエラーの発生を示すフレーミングエラーフラグ(FER)、パリティエラーの発生を示すパリティエラーフラグ(PER)、送信終了を示すトランスミットエンドフラグ(TEND)から構成されています。

● ビットレートレジスタ(SCBRR1)

SCBRR1 は、SCSMR1 で設定されるボーレートジェネレータの動作クロックと合わせて、シリアル送信/受信のビットレートを設定するレジスタです。調歩同期式モードで設定可能な最大ビットレートは 1.25Mbit/s です。

2.2 専用ダイレクトメモリアクセスコントローラ(A-DMAC)

A-DMAC は内蔵周辺モジュールとエイリアス領域(内蔵 RAM)間のデータ転送を CPU に代わって高速で行う機能です。A-DMAC を使用すると、CPU の負担を減らすとともに LSI の動作効率を上げることができます。対応する周辺モジュールは ADC、ATU-III(タイマ A、C、F、G)、RSPI、SCI、RCAN-TL1 で、それぞれのモジュールに対し専用のチャンネルが用意されています。

図 3 に A-DMAC のブロック図を示します。ここでは本タスク例で使用する SCI 用チャンネルに関連する部分のみ説明します。

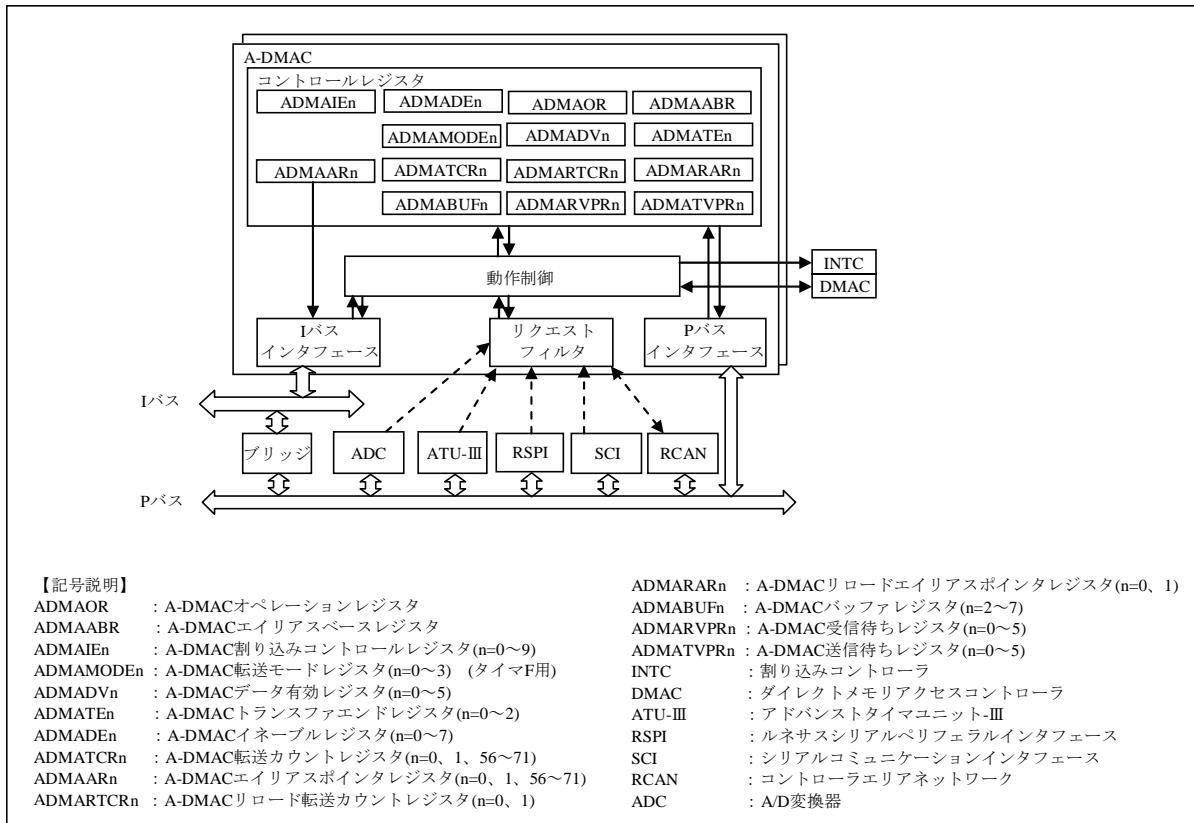


図 3 A-DMAC ブロック図

エイリアス領域

A-DMAC による DMA 転送で転送元/転送先となる内蔵 RAM 上の領域をエイリアス領域と呼びます。エイリアス領域の先頭アドレスは、ADMAABR レジスタにより指定可能です。SCI 用チャンネルが使用するエイリアス領域は、自由に決めることができ、ADMAAR レジスタで使用領域の先頭アドレスを、ADMATCR レジスタで使用領域サイズを指定します。

SCI 送信用チャンネル

SCI のエイリアス領域から SCTDR1 レジスタへの DMA 転送専用のチャンネルです。本チャンネルは、SCI からの送信データエンプティ割り込み要求により DMA 転送を開始します。1 回の割り込み要求につき 1 バイトのデータを転送します。

本チャンネルは、SCTDR1 レジスタへの DMA 転送完了時に SCI の送信用フラグ(TDRE)をクリアするため、データの送信まで自動で行うことができます。そのため、本チャンネルを使用することで、連続送信時にその都度 CPU で次の送信データの設定や、フラグをクリアする必要がなくなります。また 8 バイト単位でしかアクセスできない SCTDR1 レジスタでなく、32 バイト単位でアクセス可能な内蔵 RAM を介して送信データを設定できるので、CPU の負担を減らすことができます。

表 3 に本チャンネルの機能概要を示します。本タスク例では、SCI の Ch_A を使用するため、A-DMAC の Ch63 を使用します。

表 3 SCI 送信用チャンネル機能概要

項目	概要
チャンネル	Ch63、Ch65、Ch67、Ch69、Ch71 (SCI の Ch_A~Ch_E の DMA 転送専用)
DMA 転送開始の要因	SCI の送信データエンプティ割り込み(TXI)
転送元	エイリアス領域(領域サイズは 1~1023 バイト) 使用領域サイズは、転送回数×1 バイト アドレッシング：1 転送単位で 1 番地をインクリメント
転送先	SCI の SCTDR1 レジスタ
転送回数	1~1023 回
割り込み要求	転送完了割り込み(設定回数分の DMA 転送完了により発生)

SCI 受信用チャンネル

SCI の SCRDR1 レジスタからエイリアス領域への DMA 転送専用のチャンネルです。本チャンネルは、SCI からの受信データフル割り込み要求により DMA 転送を開始します。1 回の割り込み要求につき 1 バイトのデータを転送します。

本チャンネルは、SCRDR1 レジスタのデータを DMA 転送し終わると SCI の受信フラグ(RDRF)をクリアします。そのため本チャンネルを使用することで、連続受信時にその都度 CPU で受信データの読み出しやフラグをクリアする必要がなくなります。また 8 バイト単位でしかアクセスできない SCRDR1 レジスタではなく、32 バイト単位でアクセスできる内蔵 RAM を介して受信データを読み出せるため、CPU の負担を減らすことができます。

表 4 に本チャンネルの機能概要を示します。本タスク例では、SCI の Ch_A を使用するため、A-DMAC の Ch62 を使用します。

表 4 SCI 受信用チャンネル機能概要

項目	概要
チャンネル	Ch62、Ch64、Ch66、Ch68、Ch70 (SCI の Ch_A~Ch_E の DMA 転送専用)
DMA 転送開始の要因	SCI の受信データフル割り込み (RXI)
転送元	SCI の SCRDR1 レジスタ
転送先	エイリアス領域(領域サイズ：1~1023 バイト) 使用領域サイズは、転送回数×1 バイト アドレッシング：1 転送単位で 1 番地をインクリメント
転送回数	1~1023 回
割り込み要求	転送完了割り込み(設定回数分の DMA 転送完了により発生)

転送完了割り込み

A-DMAC が転送許可状態の時、SCI からの割り込み要求信号(TXI、RXI)は、A-DMAC の起動要因として利用され CPU の割り込み起動要因にはなりません。その代わりに、その割り込み要因を用いた A-DMAC による設定回数分の転送が完了し、ADMATE レジスタの TE ビットが 1 にセットされるタイミングで、CPU に転送完了割り込みを発生することができます。また TE ビットをクリアすることで転送完了割り込みをクリアすることができます。転送完了割り込み発生の有無は、ADMAIE レジスタで設定できます。

使用レジスタ説明

本タスク例で使用する A-DMAC のレジスタについての説明を以下に示します。

- **DMAC オペレーションレジスタ(ADMAOR)**

ADMAOR は、DMA 転送を許可または禁止するレジスタです。本レジスタの DME ビットを 1 にセットすることで DMA 転送が許可されます。また、DME ビットを 0 にクリアすると、DMA 転送が中断されます。再度 1 にセットすると DMA 転送が再開されます。

- **DMAC エイリアススペースレジスタ(ADMAABR)**

ADMAABR は、エイリアス領域の先頭アドレスを指定するレジスタです。指定できる先頭アドレスは H'FFF80000、H'FFF88000、H'FFF90000、H'FFF98000 の 4 種類です。

- **DMAC 割り込みコントロールレジスタ(ADMAIE)**

ADMAIE は、チャンネルごとの CPU への割り込みを許可または禁止するレジスタです。IE ビットを 1 に設定した場合、対応するチャンネルの ADMATE の TE ビットがセットされると転送完了割り込みを要求します。

- **DMAC トランスファエンドレジスタ(ADMATE)**

ADMATE は、チャンネルごとの DMA 転送の状態を示すレジスタです。ADMATE の TE ビットは、ADMATCR レジスタで設定した回数の DMA 転送が終了すると 1 にセットされます。

- **DMAC 転送カウントレジスタ(ADMATCR)**

ADMATCR は、DMA 転送回数を指定するレジスタです。DMA 転送許可の状態では、1 回の DMA 転送を行うたびにカウンタは更新(ポストデクリメント)され、転送終了まで残りの転送回数を示します。本レジスタと ADMAAR の設定値により、各チャンネルで使用されるエイリアス領域が決められます。

- **DMAC エイリアスポインタレジスタ(ADMAAR)**

ADMAAR は、各チャンネルで使用するエイリアス領域を指定するレジスタです。本レジスタには、ADMAABR で設定したエイリアス領域先頭アドレスからのオフセットを設定します。1 回の DMA 転送を行うたびにレジスタ値は更新(ポストインクリメント)され、エイリアス領域において次に転送するアドレスを常に示します。SCI 用チャンネルは、本レジスタで指定したアドレスを先頭に、ADMATCR で指定した転送回数×1 バイト分をエイリアス領域として使用します。

2.3 ピンファンクションコントローラ(PFC)

本タスク例で使用する PFC のレジスタについて説明します。

使用レジスタ説明

- ポート J コントロールレジスタ 1(PJCR1)

PJCR1 は、ポート J0～J7 の端子機能の設定を行うレジスタです。本タスク例では SCI の入出力端子機能の設定に使用します。

2.4 割り込みコントローラ(INTC)

本タスク例で使用する INTC のレジスタについて説明します。

使用レジスタ説明

- 割り込み優先レベル設定レジスタ 26(IPR26)

IPR26 は、SCI(Ch_A～Ch_D)の割り込み優先レベルの設定を行うレジスタです。本タスク例では、SCI(Ch_A)の割り込み優先レベルの設定に使用します。

3. 動作説明

3.1 送信側動作

図4に本タスク例の送信側動作のハードウェア処理及びソフトウェア処理のタイミングを示します。

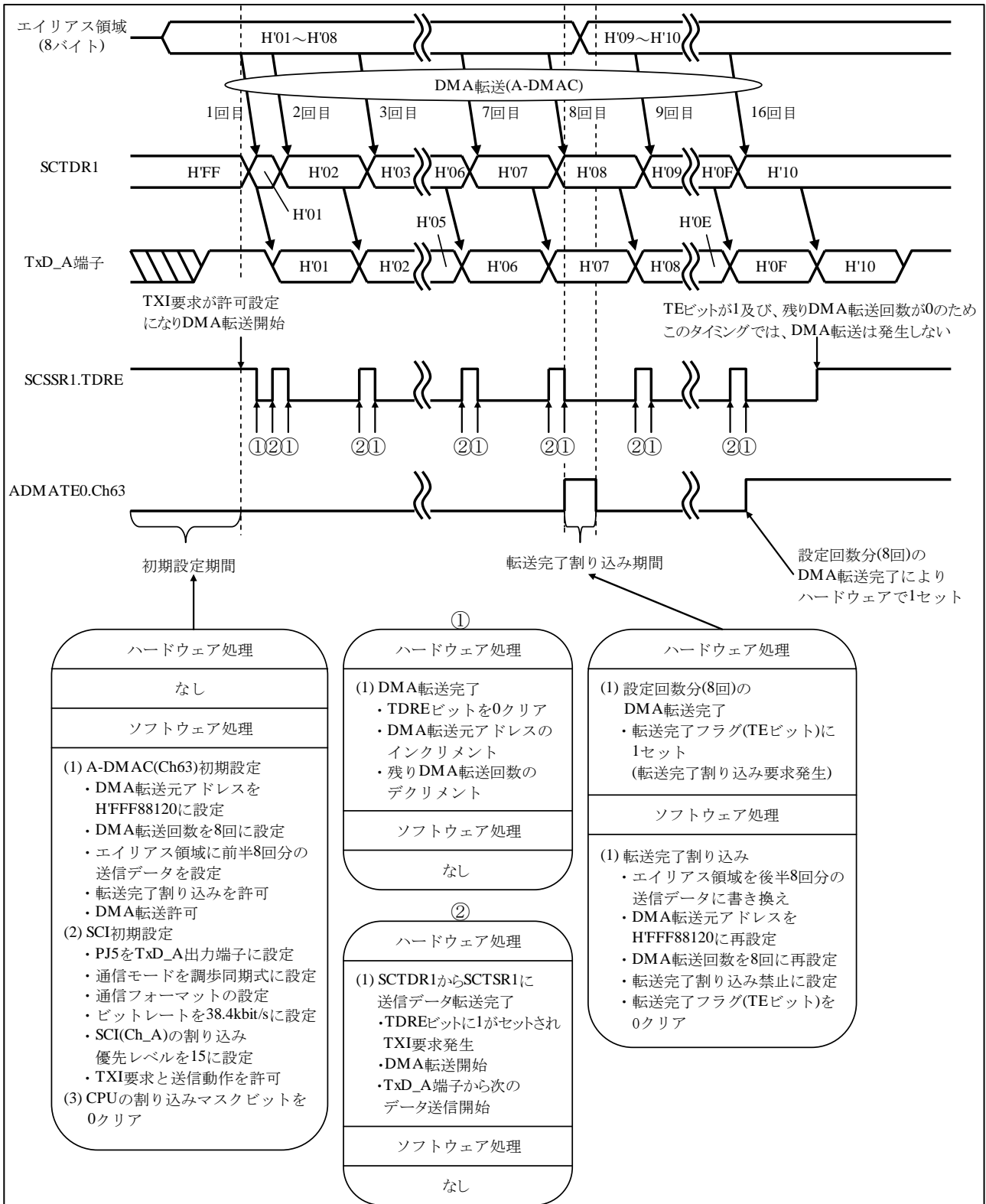


図4 送信側動作説明

3.2 受信側動作

図5に本タスク例の受信側動作のハードウェア処理及びソフトウェア処理のタイミングを示します。

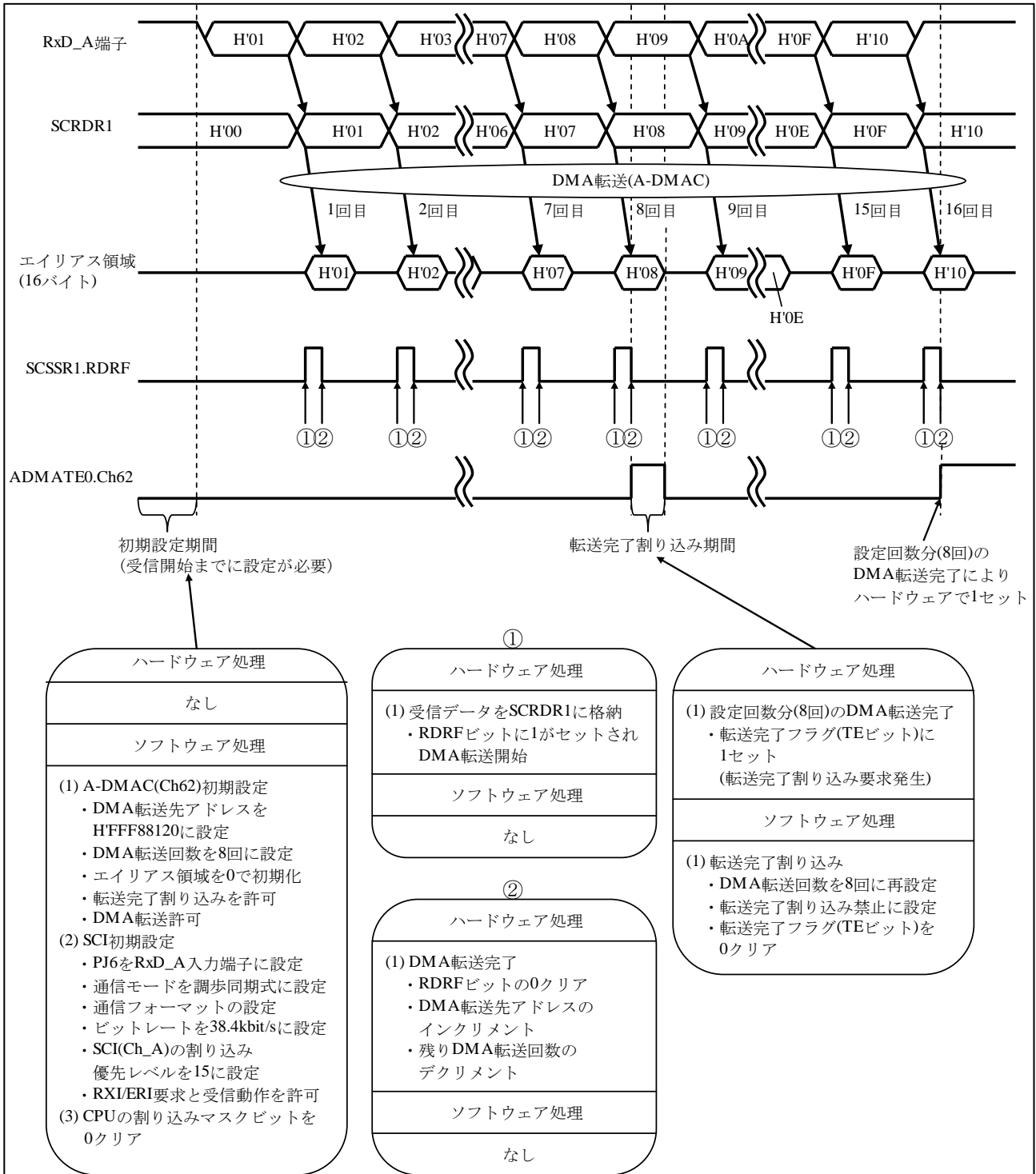


図5 受信側動作説明

4. ソフトウェア説明

4.1 モジュール説明

表 5 に本タスク例の送信側で使用するモジュールを、表 6 に受信側で使用するモジュールを示します。

表 5 送信側モジュール

モジュール名	ラベル名	機能
A-DMAC(Ch_63) 初期設定	init_admac	エイリアス領域の先頭アドレスの設定、DMA 転送回数の設定、エイリアス領域に前半分の送信データの設定、転送完了割り込み許可設定、DMA 転送許可設定を行います。
SCI 初期設定	init_sci	SCI 出力端子設定、通信フォーマットの設定、ビットレートの設定、割り込み優先レベルの設定、送信データエンプティ割り込み要求許可設定、送信動作許可設定を行います。
転送完了割り込み	int_txia	A-DMAC によるデータ転送完了後、ADMATE の TE ビットが 1 になると発生します。A-DMAC の再転送開始に必要な設定を行います。 エイリアス領域に後半分の送信データの設定、エイリアス領域先頭アドレスの設定、DMA 転送回数の設定、転送完了割り込み禁止設定、転送完了フラグ(TE ビット)クリアを行います。

表 6 受信側モジュール

モジュール名	ラベル名	機能
A-DMAC(Ch_62) 初期設定	init_admac	エイリアス領域の先頭アドレスの設定、DMA 転送回数の設定、エイリアス領域の初期化、転送完了割り込み許可設定、DMA 転送許可設定を行います。
SCI 初期設定	init_sci	SCI 入力端子設定、通信フォーマットの設定、ビットレートの設定、割り込み優先レベルの設定、受信データフル割り込み要求と受信エラー割り込み要求許可設定、受信動作許可設定を行います。
転送完了割り込み	int_rxia	A-DMAC によるデータ転送完了後、ADMATE の TE ビットが 1 になると発生します。A-DMAC の再転送開始に必要な設定を行います。 DMA 転送回数の設定、転送完了割り込み禁止設定、転送完了フラグ(TE ビット)クリアを行います。
受信エラー割り込み	int_eria	SCI のオーバランエラー、フレーミングエラーの発生による割り込み処理です。割り込み要因となったフラグのクリアを行います。

4.2 使用変数の説明

表 7 に本タスク例の送信側で使用する変数を、表 8 に受信側で使用する変数を示します。

表 7 送信側の使用変数

ラベル名	機能	モジュール名
alias01_ch63 alias02_ch63	A-DMAC(Ch63)が使用するエイリアス領域を表します。 H'FFF88120~H'FFF88127 をエイリアス領域として使用します。	A-DMAC (Ch_63) 初期設定
		転送完了 割り込み

表 8 受信側の使用変数

ラベル名	機能	モジュール名
alias01_ch62 alias02_ch62 alias03_ch62 alias04_ch62	A-DMAC(Ch62)が使用するエイリアス領域を表します。 H'FFF88120~H'FFF8812F をエイリアス領域として使用します。	A-DMAC (Ch_62) 初期設定
		転送完了 割り込み

4.3 使用内部レジスタ/変数の設定

表9と表10に本タスク例で用いた送信側と受信側の使用内部レジスタおよび変数の設定をそれぞれ示します。

表9 使用内部レジスタと変数の設定(送信側)

レジスタ/ 変数名	機能	設定値	モジュール名
ADMAABR	エイリアス領域の先頭アドレスを H'FFF88000 に設定します。	0x01	A-DMAC (Ch_63) 初期設定
ADMAAR63	Ch63 用のエイリアス領域先頭アドレスを H'FFF88120 に設定します。	0x0120	
ADMATCR63	DMA 転送回数を 8 回に設定します。	0x0008	
alias01_ch63	Ch63 用のエイリアス領域に前半 8 回分の SCI 送信データを設定します。	0x01020304	
alias02_ch63		0x05060708	
ADMAIE7	Ch63 の転送完了割り込みを許可します。	0x80	
ADMAOR	DMA 転送を許可します。	0x01	
PJCR1	ポート J5 端子を TxD_A 出力端子に設定します。	0x0400	SCI 初期設定
SCSMR1	調歩同期式モード、データ長を 8 ビット、パリティビットの付加/チェックの禁止、ストップビット長を 1 ビット、クロックソースを Pφ に設定します。	0x00	
SCBRR1	ビットレートを 38.4kbit/s に設定します。	0x40	
IPR26	SCI(Ch_A)の割り込み優先レベルを 15 に設定します。	0xF000	
SCSCR1	送信データエンプティ割り込み要求許可、送信動作許可、クロックソースを内部クロックに設定します。	0xA0	
alias01_ch63	Ch63 用のエイリアス領域に後半 8 回分の SCI 送信データを設定します。	0x090A0B0C	転送完了 割り込み
alias02_ch63		0x0D0E0F10	
ADMAAR63	Ch63 用のエイリアス領域先頭アドレスを H'FFF88120 に設定します。	0x0120	
ADMATCR63	DMA 転送回数を 8 回に設定します。	0x0008	
ADMAIE7	Ch63 の転送完了割り込みを禁止します。	0x7F	
ADMATE0	Ch63 の転送完了フラグ(TE ビット)を 0 クリアします。	0x7F	

表 10 使用内部レジスタと変数の設定(受信側)

レジスタ/ 変数名	機 能	設定値	モジュール名
ADMAABR	エイリアス領域の先頭アドレスを H'FFF88000 に設定します。	0x01	A-DMAC (Ch_62) 初期設定
ADMAAR62	Ch62 用のエイリアス領域先頭を H'FFF88120 に設定します。	0x0120	
ADMATCR62	DMA 転送回数を 8 回に設定します。	0x0008	
alias01_ch62	Ch62 用のエイリアス領域を 0 で初期化します。	0x00000000	
alias02_ch62		0x00000000	
alias03_ch62		0x00000000	
alias04_ch62		0x00000000	
ADMAIE7	Ch62 の転送完了割り込みを許可します。	0x40	
ADMAOR	DMA 転送を許可します。	0x01	
PJCR1	ポート J6 端子を RxD_A 入力端子に設定します。	0x1000	SCI 初期設定
SCSMR1	調歩同期式モード、データ長を 8 ビット、パリティビットの付加/チェックの禁止、ストップビット長を 1 ビット、クロックソースを Pφ に設定します。	0x00	
SCBRR1	ビットレートを 38.4kbit/s に設定します。	0x40	
IPR26	SCI(Ch_A)の割り込み優先レベルを 15 に設定します。	0xF000	
SCSCR1	受信データフル割り込み要求許可、受信エラー割り込み要求許可、受信動作許可、クロックソースを内部クロックに設定します。	0x50	
ADMATCR62	DMA 転送回数を 8 回に設定します。	0x0008	転送完了 割り込み
ADMAIE7	Ch62 の転送完了割り込みを禁止します。	0xBF	
ADMATE0	Ch62 の転送完了フラグ(TE ビット)を 0 クリアします。	0xBF	受信エラー 割り込み
SCSSR1	オーバランエラーフラグ(ORER ビット)をクリアします。	0xD8	
SCSSR1	フレーミングエラーフラグ(FER ビット)をクリアします。	0xE8	

5. フローチャート

5.1 送信側フローチャート

(a) メインルーチン

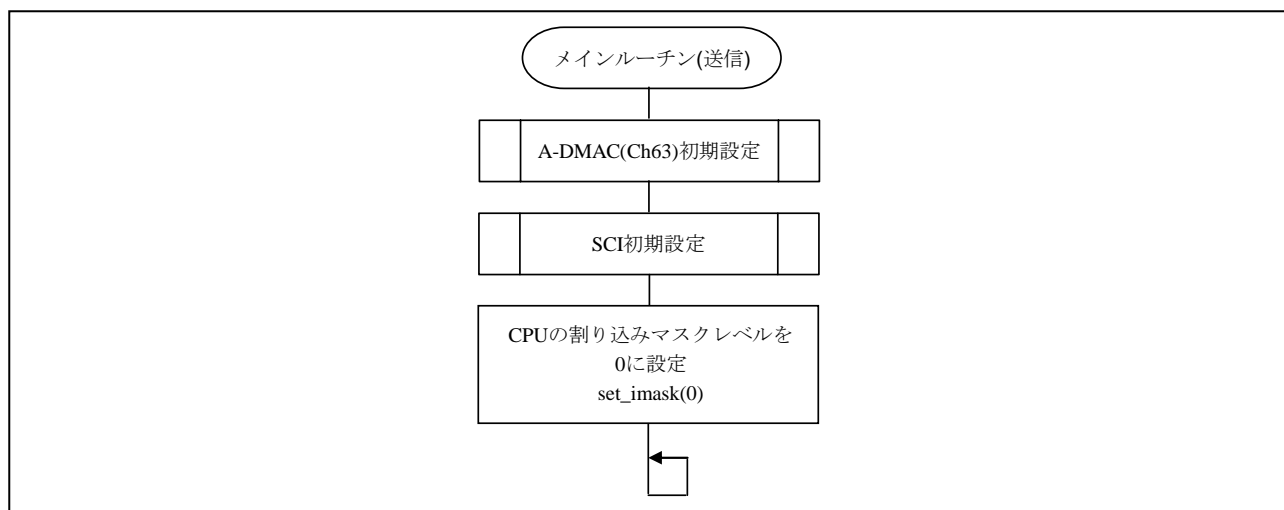


図6 送信側メインルーチンフローチャート

(b) A-DMAC(Ch63)初期設定ルーチン

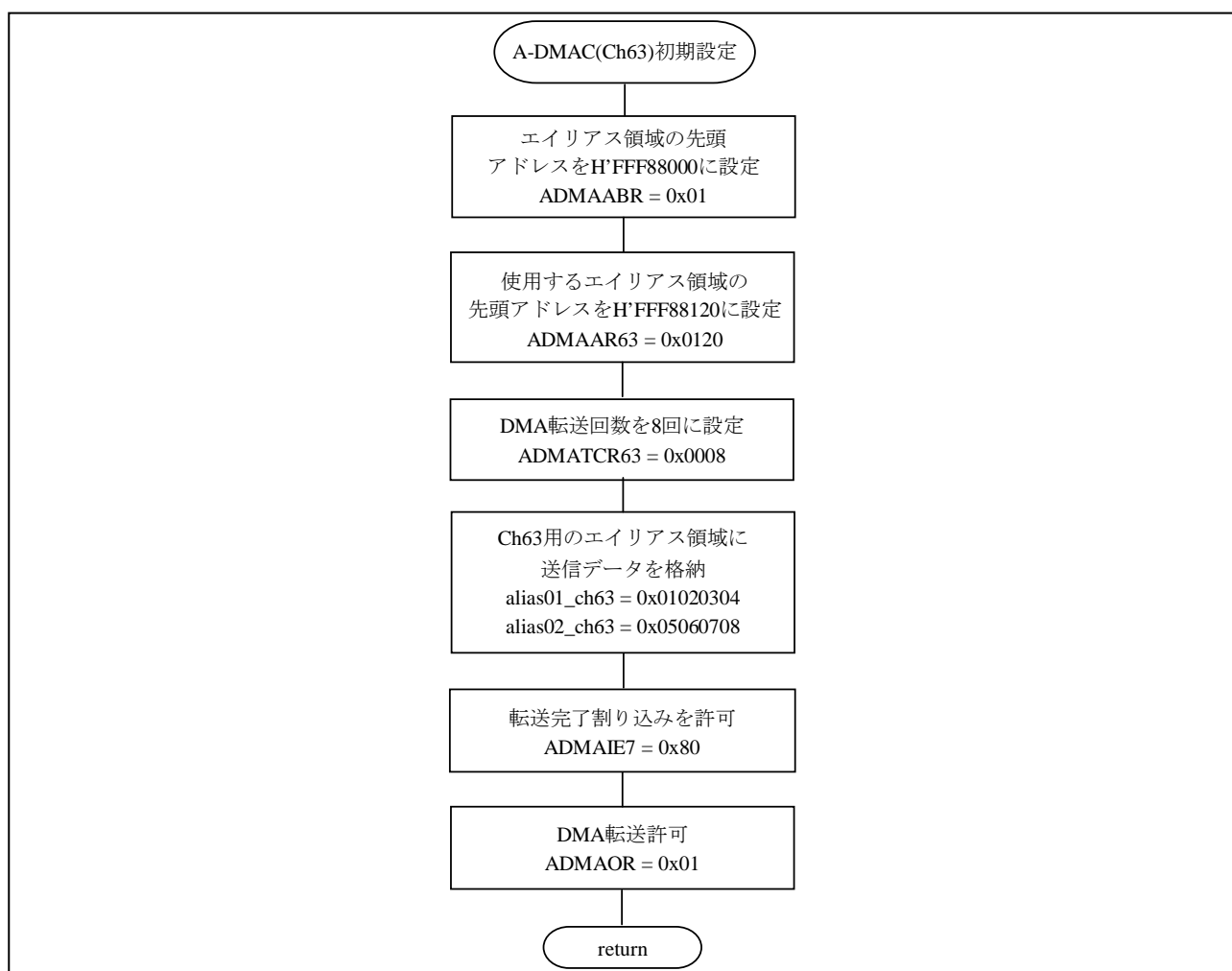


図7 送信側 A-DMAC 初期設定ルーチンフローチャート

(c)SCI 初期設定ルーチン

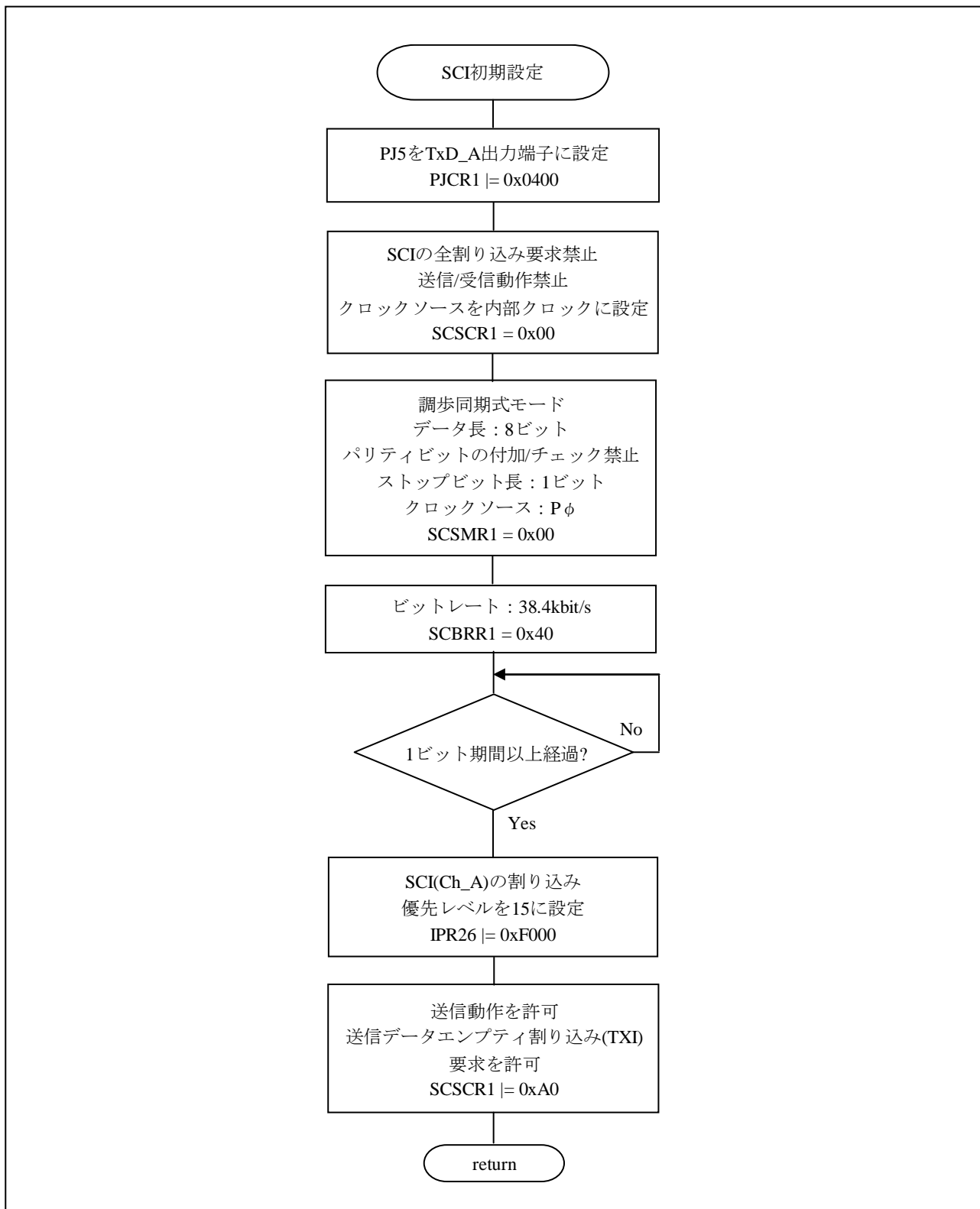


図 8 送信側 SCI 初期設定ルーチンフローチャート

(d)転送完了割り込みルーチン

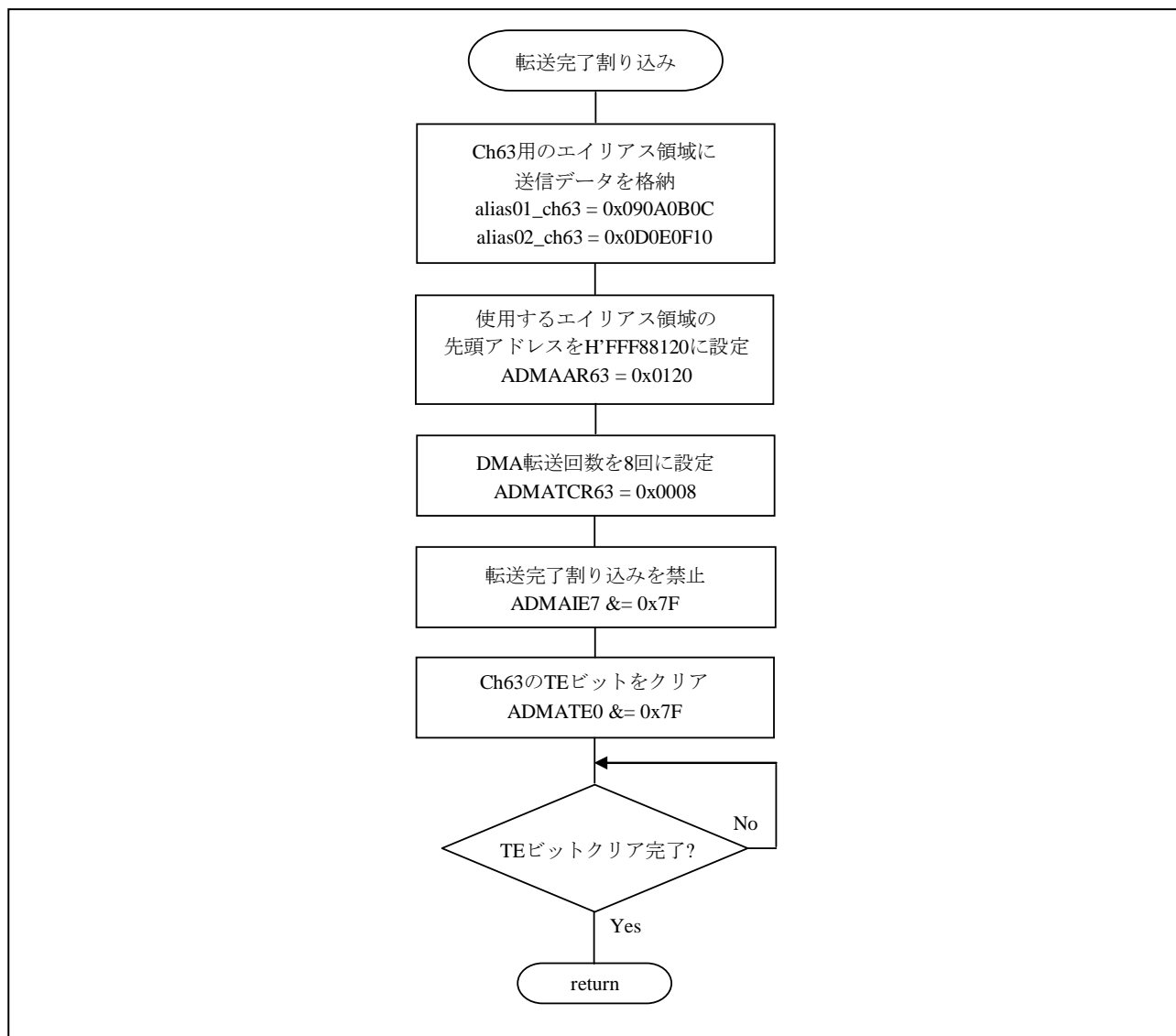


図 9 送信側転送完了割り込みルーチンフローチャート

5.2 受信側フローチャート

(a) メインルーチン

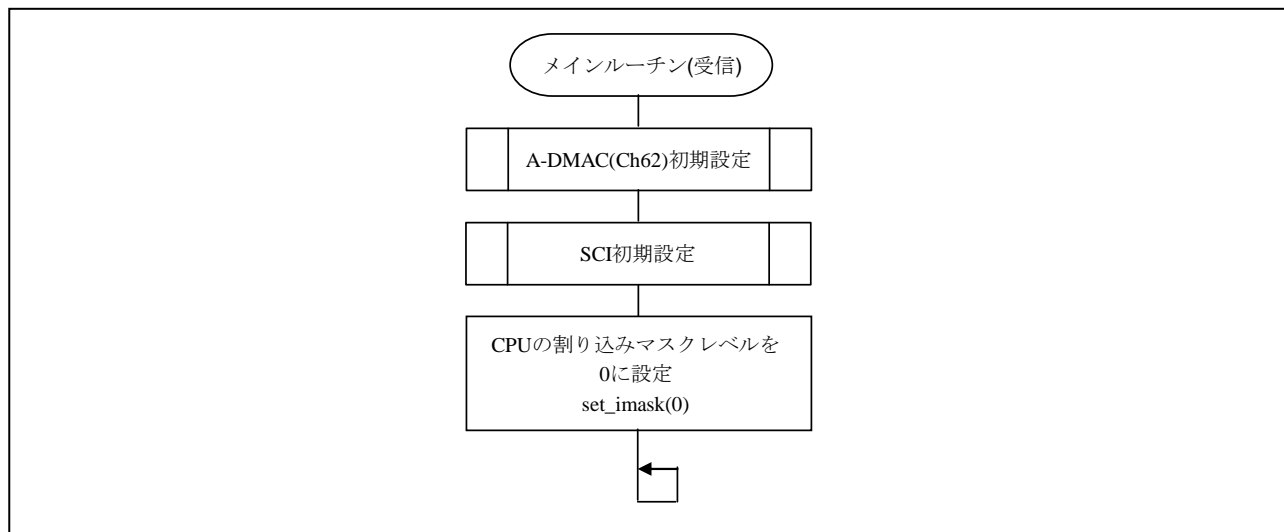


図 10 受信側メインルーチンフローチャート

(b) A-DMAC(Ch62)初期設定ルーチン

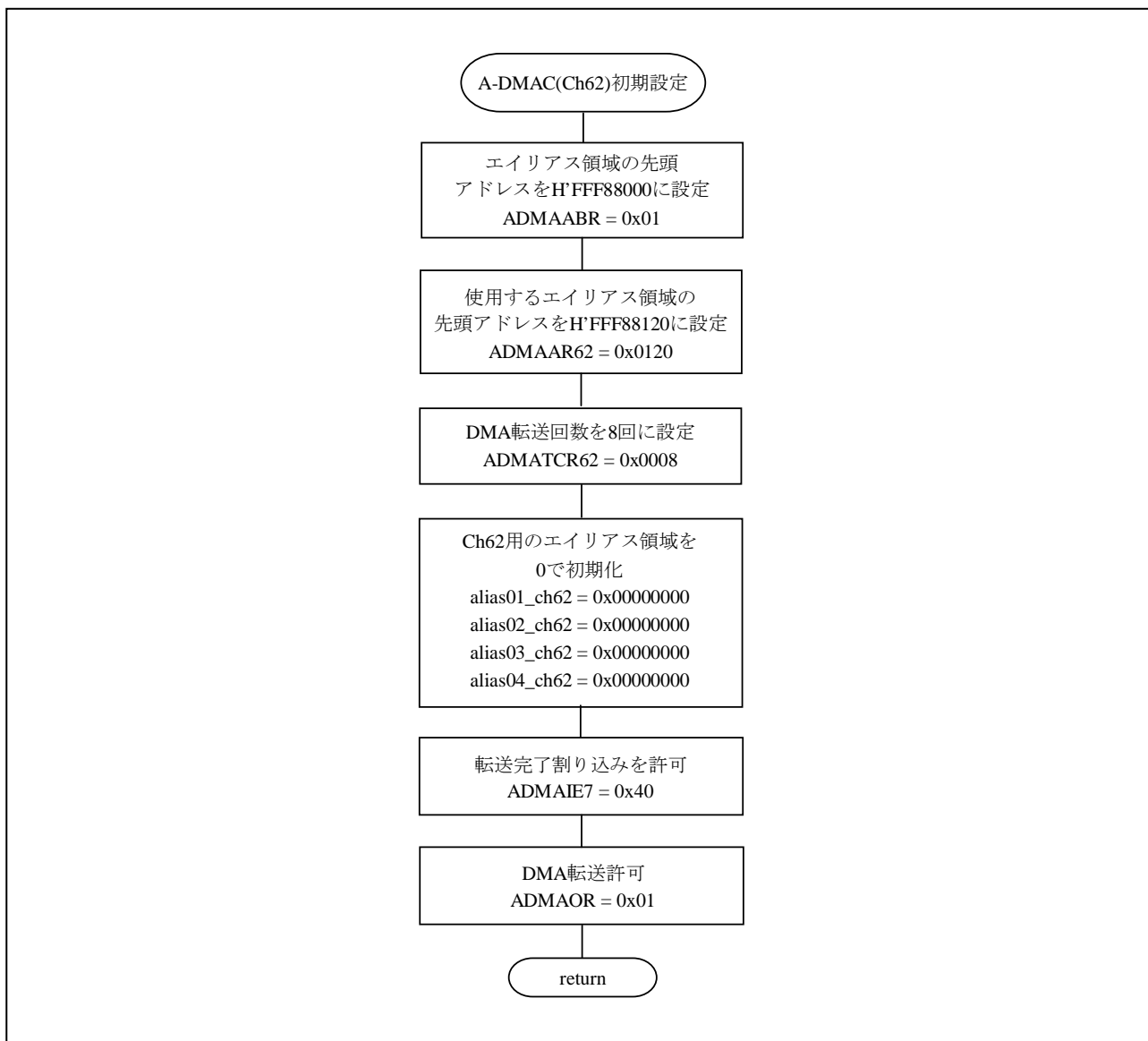


図 11 受信側 A-DMAC 初期設定ルーチンフローチャート

(c)SCI 初期設定ルーチン

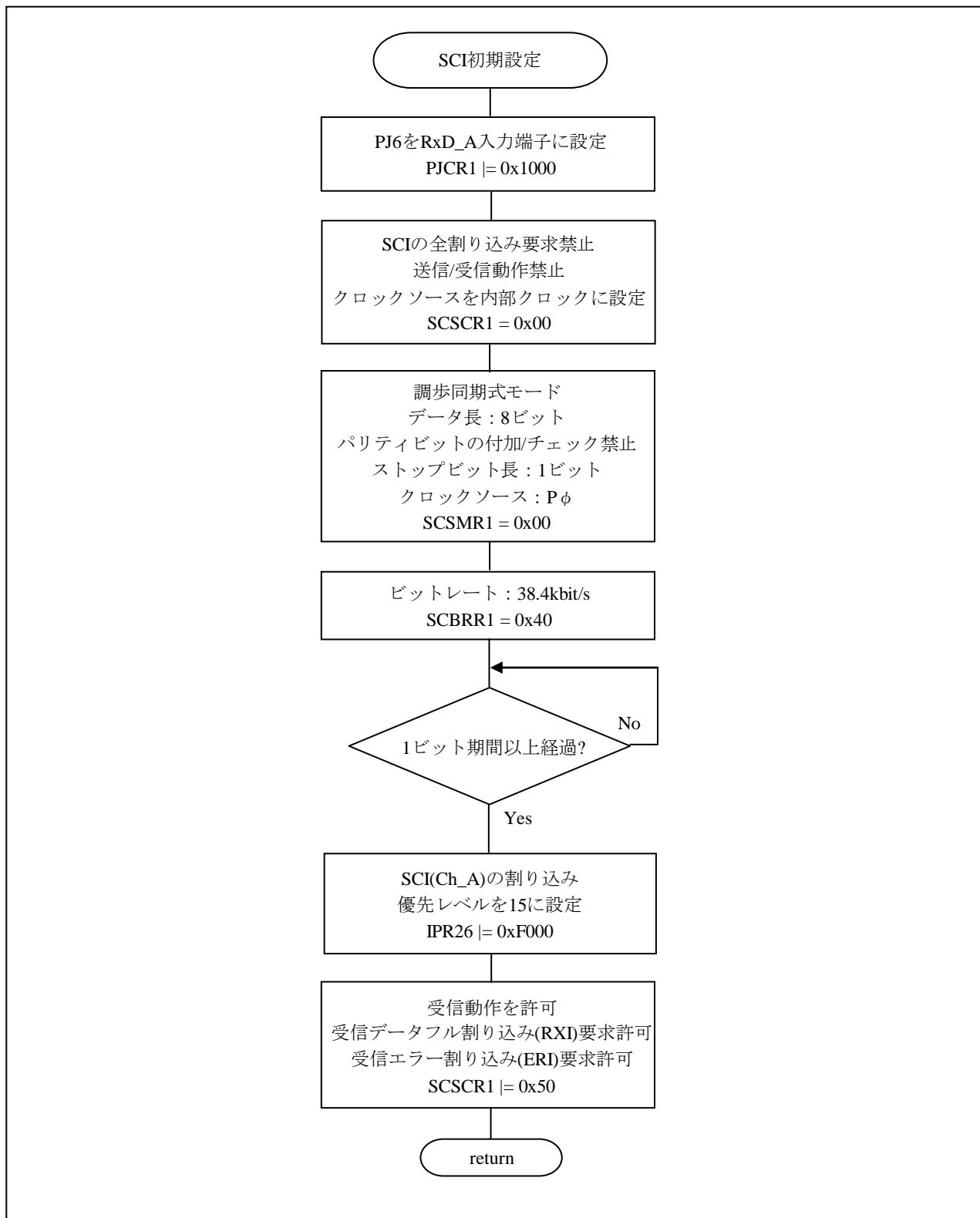


図 12 受信側 SCI 初期設定ルーチンフローチャート

(d)転送完了割り込みルーチン

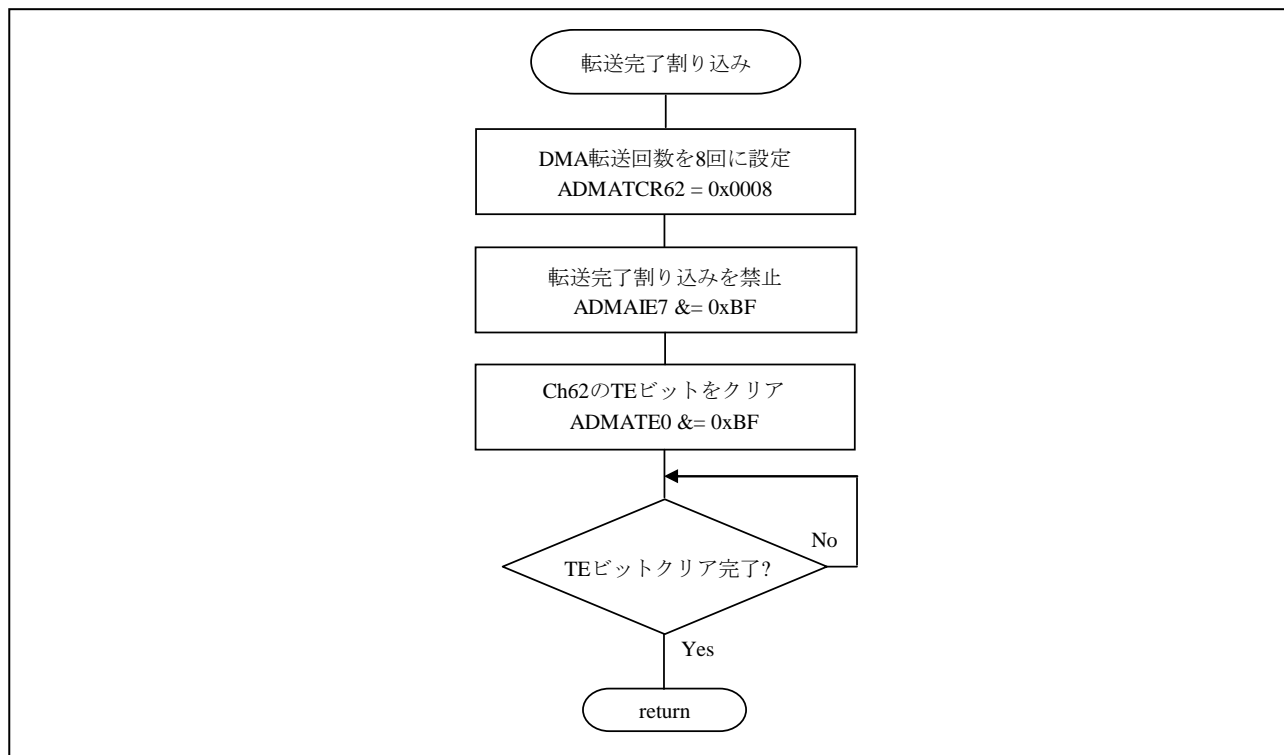


図 13 受信側転送完了割り込みルーチンフローチャート

(e)受信エラー割り込みルーチン

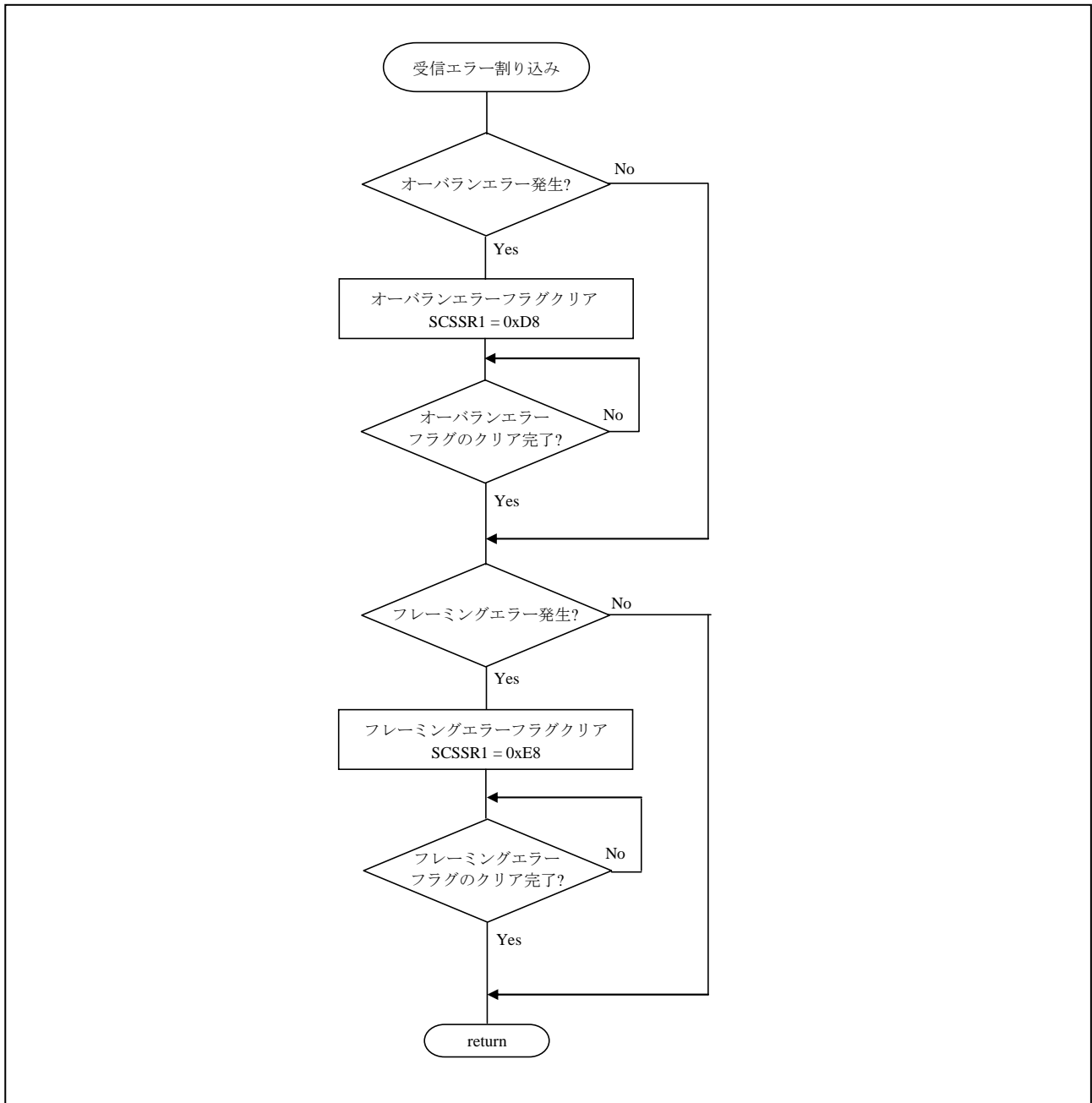


図 14 受信側エラー割り込みルーチンフローチャート

6. サンプルプログラム

(a) 送信側プログラムリスト

```

1  /*****
2  * DISCLAIMER
3  * This software is supplied by Renesas Electronics Corporation and is only
4  * intended for use with Renesas products. No other uses are authorized. This
5  * software is owned by Renesas Electronics Corporation and is protected under
6  * all applicable laws, including copyright laws.
7  * THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES REGARDING
8  * THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY, INCLUDING BUT NOT
9  * LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE
10 * AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY DISCLAIMED.
11 * TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
12 * ELECTRONICS CORPORATION NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
13 * FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES FOR
14 * ANY REASON RELATED TO THIS SOFTWARE, EVEN IF RENESAS OR ITS AFFILIATES HAVE
15 * BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
16 * Renesas reserves the right, without notice, to make changes to this software
17 * and to discontinue the availability of this software. By using this software,
18 * you agree to the additional terms and conditions found by accessing the
19 * following link:
20 * http://www.renesas.com/disclaimer *
21 * Copyright (C) 2011 Renesas Electronics Corporation. All rights reserved.
22 *****/
23 /*****
24 * File Name      : SH7254R_SCI.c
25 * Version        : 1.00
26 * Device(s)     : SH72544R
27 * Tool-Chain    : High-performance Embedded Workshop (Ver.4.08.00).
28 * OS            : None
29 * H/W Platform  : SH7254R
30 * Description    : This is the main tutorial code.
31 * Operation     : SCI_TRM
32 * Limitations   : None
33 *****/
34 /*****
35 * History : DD.MM.YYYY Version Description
36 *         : 23.12.2011 1.00 First Release
37 *****/
38 /*****
39 Includes <System Includes> , "Project Includes"
40 *****/
41 #include <machine.h> /* ライブラリ関数用ヘッダファイル */
42 #include "iodefine.h" /* 周辺レジスタ定義ヘッダファイル */
43
44 /*****
45 Macro definitions
46 *****/
47 /* SCI 送信用チャネルのエリアス領域 */
48 #define alias01_ch63 (*(volatile unsigned long *)0xFFFF88120)
49 #define alias02_ch63 (*(volatile unsigned long *)0xFFFF88124)

```

```
50
51 /*****
52 Private global variables and functions
53 *****/
54 void main(void); /* メインルチン */
55 void init_admac(void); /* A-DMAC(Ch62)初期設定ルチン */
56 void init_sci(void); /* SCI 初期設定ルチン */
57 void int_txia(void); /* 転送完了割り込みルチン */
58
59 /*****
60 * Function Name: main
61 * Description  : The main loop
62 * Arguments    : none
63 * Return Value : none
64 *****/
65 void main(void)
66 {
67   init_admac(); /* A-DMAC(Ch63)初期設定 */
68   init_sci(); /* SCI 初期設定 */
69
70   set_imask(0); /* CPU の割り込みマスクビットをクリア */
71
72   while(1);
73 } /* End of function main() */
74
75 /*****
76 * Function Name: init_admac
77 * Description  : A-DMAC(Ch62)初期設定ルチン
78 * Arguments    : none
79 * Return Value : none
80 *****/
81 void init_admac(void)
82 {
83   /* Configure ADMAABR
84   b7-3 リザーブビット
85   b2-0 AA[2:0] = 1 エイリアス領域アドレス*/
86   ADMAC.ADMAABR.BIT.AA = 1; /* エイリアス領域の先頭アドレス(H'FFF88000) */
87
88   /* Configure ADMAAR
89   b15-0 エイリアス領域の先頭アドレスからの相対アドレスを指定します*/
90   ADMAC.ADMAAR63 = 0x0120; /* Ch63 用エイリアス領域先頭アドレス(H'FFF88120) */
91
92   /* Configure DMATCR
93   b15-0 DMA 転送の回数*/
94   ADMAC.ADMATCR63 = 0x0008; /* DMA 転送回数 : 8 回 */
95
96   alias01_ch63 = 0x01020304; /* エイリアス領域に前半分の送信データを設定 */
97   alias02_ch63 = 0x05060708;
98
99   /* Configure ADMAIE7
100  b7 Ch63 = 1 割り込みの許可
101  b6 Ch62 = 0 割り込みの禁止
```

```
102 b5 Ch61 = 0 割り込みの禁止
103 b4 Ch60 = 0 割り込みの禁止
104 b3 Ch59 = 0 割り込みの禁止
105 b2 Ch58 = 0 割り込みの禁止
106 b1 Ch57 = 0 割り込みの禁止
107 b0 Ch56 = 0 割り込みの禁止*/
108 ADMAC.ADMAIE7.BYTE = 0x80; /* 転送完了割り込み許可 */
109
110 /* Configure ADMAOR
111 b7-1 リザーブビット
112 b0 DME = 1 DMA マスタイネーブルフラグ*/
113 ADMAC.ADMAOR.BIT.DME = 1; /* DMA 転送許可 */
114 } /* End of function init_admac() */
115
116 /*****
117 * Function Name: init_sci
118 * Description : SCI 初期設定ルーチン
119 * Arguments : none
120 * Return Value : none
121 *****/
122 void init_sci(void)
123 {
124 unsigned short i;
125
126 /* Configure PJCR1
127 b15,14 PJ7MD[1:0] = 0 PJ7 入出力 (ポート)
128 b13 リザーブビット
129 b12 PJ6MD = 0 PJ6 入出力 (ポート)
130 b11 リザーブビット
131 b10 PJ5MD = 1 PJ5 TxD_A 出力 (SCI)
132 b9,8 PJ4MD[1:0] = 0 PJ4 入出力 (ポート)
133 b7,6 PJ3MD[1:0] = 0 PJ3 入出力 (ポート)
134 b5,4 PJ2MD[1:0] = 0 PJ2 入出力 (ポート)
135 b3,2 PJ1MD[1:0] = 0 PJ1 入出力 (ポート)
136 b1,0 PJ0MD[1:0] = 0 PJ0 入出力 (ポート) */
137 PORTJ.CR1.WORD |= 0x0400; /* PJ5:TxD_A 出力機能 */
138
139 /* Configure SCSCR1
140 b7 TIE = 0 送信データエンプティ割り込み (TXI) 要求を禁止
141 b6 RIE = 0 受信データフル割り込み (RXI) 要求、および受信エラー割り込み (ERI) 要求を禁止
142 b5 TE = 0 送信動作を禁止
143 b4 RE = 0 受信動作を禁止
144 b3 リザーブビット
145 b2 TEIE = 0 送信終了割り込み (TEI) 要求を禁止)
146 b1 CKE1 = 0 内部クロック/SCK 端子は同期クロック出力
147 b0 リザーブビット*/
148 SCIA.SCSCR1.BYTE = 0x00; /* 全割り込み要求禁止、送信/受信動作禁止 */
149 /* クロックソースを内部クロックに設定 */
150 /* Configure SCSMR1
151 b7 C/A = 0 調歩同期式モード
152 b6 CHR = 0 8 ビットデータ
153 b5 PE = 0 パリティビットの付加、およびチェックを禁止
```

```
154  b4 O/E = 0 偶数パリティ
155  b3 STOP = 0 1 ストップビット
156  b2 リザーブビット
157  b1,0 CKS[1:0] = 0 Pφクロック*/
158  SCIA.SCSMR1.BYTE = 0x00; /* 調歩同期モード、データ長 8ビット */
159  /* ストップビット長 1ビット */
160  /* パリティビットなし、クロックソース:Pφ */
161  /* Configure SCBRR1
162  b7-0 ビットレートを設定*/
163  SCIA.SCBRR1 = 0x40; /* ビットレート:38.4kbit/s(Pφ 40MHz 時) */
164
165  for(i=0;i < 0x400;i++); /* 1ビット期間以上のウェイト */
166
167  /* Configure IPR26
168  b15-12 SCIA = H'F 割り込みの優先順位
169  b11-8 SCIB = 0 割り込みの優先順位
170  b7-4 SCIC = 0 割り込みの優先順位
171  b3-0 SCID = 0 割り込みの優先順位*/
172  INTC.IPR26.WORD |= 0xF000; /* SCI(Ch_A)の割り込み優先レベルを 15 に設定 */
173
174  /* Configure SCSCR1
175  b7 TIE = 1 送信データエンプティ割り込み (TXI) 要求を許可
176  b6 RIE = 0 受信データフル割り込み (RXI) 要求、および受信エラー割り込み (ERI) 要求を禁止
177  b5 TE = 0 送信動作を禁止
178  b4 RE = 0 受信動作を禁止
179  b3 リザーブビット
180  b2 TEIE = 0 送信終了割り込み (TEI) 要求を禁止
181  b1 KE1 = 0 内部クロック/SCK 端子は同期クロック出力
182  b0 リザーブビット*/
183  SCIA.SCSCR1.BYTE |= 0xA0; /* 送信動作を許可 */
184  /* 送信データエンプティ割り込み要求を許可 */
185
186  } /* End of function init_sci() */
187
188  /*****
189  * Function Name: int_txia
190  * Description   : 転送完了割り込みルーチン
191  * Arguments    : none
192  * Return Value : none
193  *****/
194  void int_txia(void)
195  {
196  alias01_ch63 = 0x090A0B0C; /* エリアス領域を後半分の送信データに書き換え */
197  alias02_ch63 = 0x0D0E0F10;
198
199  /* Configure ADMAAR
200  b15-0 エリアス領域の先頭アドレスからの相対アドレスを指定します*/
201  ADMAC.ADMAAR63 = 0x0120; /* Ch63 用エリアス領域先頭アドレス(H'FFF88120) */
202
203  /* Configure DMATCR
204  b15-0 DMA 転送の回数*/
205  ADMAC.ADMATCR63 = 0x0008; /* DMA 転送回数 : 8 回 */
```

```
206
207  /* Configure ADMAIE7
208  b7 Ch63 = 0 割り込みの禁止
209  b6 Ch62 = 1 割り込みの許可
210  b5 Ch61 = 1 割り込みの許可
211  b4 Ch60 = 1 割り込みの許可
212  b3 Ch59 = 1 割り込みの許可
213  b2 Ch58 = 1 割り込みの許可
214  b1 Ch57 = 1 割り込みの許可
215  b0 Ch56 = 1 割り込みの許可*/
216  ADMAC.ADMAIE7.BYTE &= 0x7F; /* 転送完了割り込み禁止 */
217
218  /* Configure ADMATE0
219  b7 Ch63 = 0 転送完了フラグ
220  b6 Ch62 = 1 転送完了フラグ
221  b5 Ch61 = 1 転送完了フラグ
222  b4 Ch60 = 1 転送完了フラグ
223  b3 Ch59 = 1 転送完了フラグ
224  b2 Ch58 = 1 転送完了フラグ
225  b1 Ch57 = 1 転送完了フラグ
226  b0 Ch56 = 1 転送完了フラグ */
227  ADMAC.ADMATE0.BYTE &= 0x7F; /* Ch63 の転送完了フラグ (TEビット)をクリア */
228  while(ADMAC.ADMATE0.BYTE & 0x80); /* フラグクリアの確認 */
229  } /* End of function int_txia() */
```

(b) 受信側プログラムリスト

```
1 /*****
2  * DISCLAIMER
3  * This software is supplied by Renesas Electronics Corporation and is only
4  * intended for use with Renesas products. No other uses are authorized. This
5  * software is owned by Renesas Electronics Corporation and is protected under
6  * all applicable laws, including copyright laws.
7  * THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES REGARDING
8  * THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY, INCLUDING BUT NOT
9  * LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE
10 * AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY DISCLAIMED.
11 * TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
12 * ELECTRONICS CORPORATION NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
13 * FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES FOR
14 * ANY REASON RELATED TO THIS SOFTWARE, EVEN IF RENESAS OR ITS AFFILIATES HAVE
15 * BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
16 * Renesas reserves the right, without notice, to make changes to this software
17 * and to discontinue the availability of this software. By using this software,
18 * you agree to the additional terms and conditions found by accessing the
19 * following link:
20 * http://www.renesas.com/disclaimer *
21 * Copyright (C) 2011 Renesas Electronics Corporation. All rights reserved.
22 *****/
23 /*****
24 * File Name      : SH7254R_SCI.c
25 * Version        : 1.00
26 * Device(s)     : SH72544R
27 * Tool-Chain    : High-performance Embedded Workshop (Ver.4.08.00).
28 * OS             : None
29 * H/W Platform  : SH7254R
30 * Description    : This is the main tutorial code.
31 * Operation     : SCI_RCV
32 * Limitations   : None
33 *****/
34 /*****
35 * History : DD.MM.YYYY Version Description
36 *         : 23.12.2011 1.00 First Release
37 *****/
38 /*****
39 Includes <System Includes> , "Project Includes"
40 *****/
41 #include <machine.h> /* ライブラリ関数用ヘッダファイル */
42 #include "iodefine.h" /* 周辺レジスタ定義ヘッダファイル */
43
44 /*****
45 Macro definitions
46 *****/
47 /* SCI 受信用チャネルのエリアス領域 */
48 #define alias01_ch62 (*(volatile unsigned long *)0xFFF88120)
49 #define alias02_ch62 (*(volatile unsigned long *)0xFFF88124)
50 #define alias03_ch62 (*(volatile unsigned long *)0xFFF88128)
51 #define alias04_ch62 (*(volatile unsigned long *)0xFFF8812C)
```



```
52
53 /*****
54 Private global variables and functions
55 *****/
56 void main(void); /* メインルーチン */
57 void init_admac(void); /* A-DMAC(Ch62)初期設定ルーチン */
58 void init_sci(void); /* SCI 初期設定ルーチン */
59 void int_rxia(void); /* 転送完了割り込みルーチン */
60 void int_eria(void); /* 受信エラー割り込みルーチン */
61
62 /*****
63 * Function Name: main
64 * Description  : The main loop
65 * Arguments    : none
66 * Return Value : none
67 *****/
68 void main(void)
69 {
70   init_admac(); /* A-DMAC(Ch62)初期設定 */
71   init_sci(); /* SCI 初期設定 */
72
73   set_imask(0); /* CPU の割り込みマスクビットをクリア */
74
75   while(1);
76 } /* End of function main() */
77
78 /*****
79 * Function Name: init_admac
80 * Description  : A-DMAC(Ch62)初期設定ルーチン
81 * Arguments    : none
82 * Return Value : none
83 *****/
84 void init_admac(void)
85 {
86   /* Configure ADMAABR
87   b7-3 リザーブビット
88   b2-0 AA[2:0] = 1 エイリアス領域アドレス*/
89   ADMAC.ADMAABR.BIT.AA =1; /* エイリアス領域の先頭アドレス(H'FFF88000) */
90
91   /* Configure ADMAAR
92   b15-0 エイリアス領域の先頭アドレスからの相対アドレスを指定します*/
93   ADMAC.ADMAAR62 = 0x0120; /* Ch62 用エイリアス領域先頭アドレス(H'FFF88120) */
94
95   /* Configure DMATCR
96   b15-0 DMA 転送の回数*/
97   ADMAC.ADMATCR62 = 0x0008; /* DMA 転送回数 : 8 回 */
98
99   alias01_ch62 = 0x00000000; /* エイリアス領域の初期化 */
100  alias02_ch62 = 0x00000000;
101  alias03_ch62 = 0x00000000;
102  alias04_ch62 = 0x00000000;
103
```

```
104  /* Configure ADMAIE7
105  b7 Ch63 = 0 割り込みの禁止
106  b6 Ch62 = 1 割り込みの許可
107  b5 Ch61 = 0 割り込みの禁止
108  b4 Ch60 = 0 割り込みの禁止
109  b3 Ch59 = 0 割り込みの禁止
110  b2 Ch58 = 0 割り込みの禁止
111  b1 Ch57 = 0 割り込みの禁止
112  b0 Ch56 = 0 割り込みの禁止*/
113  ADMAC.ADMAIE7.BYTE = 0x40; /* 転送完了割り込み許可 */
114
115  /* Configure ADMAOR
116  b7-1 リザーブビット
117  b0 DME = 1 DMA マスタイネーブルフラグ*/
118  ADMAC.ADMAOR.BIT.DME = 1; /* DMA 転送許可 */
119  } /* End of function init_admac() */
120
121  /*****
122  * Function Name: init_sci
123  * Description  : SCI 初期設定ルーチン
124  * Arguments    : none
125  * Return Value : none
126  *****/
127  void init_sci(void)
128  {
129  unsigned short i;
130
131  /* Configure PJCR1
132  b15,14 PJ7MD[1:0] = 0 PJ7 入出力 (ポート)
133  b13 リザーブビット
134  b12 PJ6MD = 1 PJ6 RxD_A 入力 (SCI)
135  b11 リザーブビット
136  b10 PJ5MD = 0 PJ5 入出力 (ポート)
137  b9,8 PJ4MD[1:0] = 0 PJ4 入出力 (ポート)
138  b7,6 PJ3MD[1:0] = 0 PJ3 入出力 (ポート)
139  b5,4 PJ2MD[1:0] = 0 PJ2 入出力 (ポート)
140  b3,2 PJ1MD[1:0] = 0 PJ1 入出力 (ポート)
141  b1,0 PJ0MD[1:0] = 0 PJ0 入出力 (ポート) */
142  PORTJ.CR1.WORD |= 0x1000; /* PJ6:RxD_A 入力機能 */
143
144  /* Configure SCSCR1
145  b7 TIE = 0 送信データエンプティ割り込み (TXI) 要求を禁止
146  b6 RIE = 0 受信データフル割り込み (RXI) 要求、および受信エラー割り込み (ERI) 要求を禁止
147  b5 TE = 0 送信動作を禁止
148  b4 RE = 0 受信動作を禁止
149  b3 リザーブビット
150  b2 TEIE = 0 送信終了割り込み (TEI) 要求を禁止)
151  b1 CKE1 = 0 内部クロック/SCK 端子は同期クロック出力
152  b0 リザーブビット*/
153  SCIA.SCSCR1.BYTE = 0x00; /* 全割り込み要求禁止、送信/受信動作禁止 */
154  /* クロックソースを内部クロックに設定 */
155  /* Configure SCSMR1
```

```
156 b7 C/A = 0 調歩同期式モード
157 b6 CHR = 0 8 ビットデータ
158 b5 PE = 0 パリティビットの付加、およびチェックを禁止
159 b4 O/E = 0 偶数パリティ
160 b3 STOP = 0 1 ストップビット
161 b2 リザーブビット
162 b1,0 CKS[1:0] = 0 Pφクロック*/
163 SCIA.SCSMR1.BYTE = 0x00; /* 調歩同期式モード、データ長 8ビット */
164 /* ストップビット長 1ビット */
165 /* パリティビットなし、クロックソース:Pφ */
166 /* Configure SCBRR1
167 b7-0 ビットレートを設定*/
168 SCIA.SCBRR1 = 0x40; /* ビットレート:38.4kbit/s(Pφ 40MHz 時) */
169
170 for(i=0;i < 0x400;i++); /* 1ビット期間以上のウェイト */
171
172 /* Configure IPR26
173 b15-12 SCIA = H'F 割り込みの優先順位
174 b11-8 SCIB = 0 割り込みの優先順位
175 b7-4 SCIC = 0 割り込みの優先順位
176 b3-0 SCID = 0 割り込みの優先順位*/
177 INTC.IPR26.WORD |= 0xF000; /* SCI(Ch_A)の割り込み優先レベルを 15 に設定 */
178
179 /* Configure SCSCR1
180 b7 TIE = 0 送信データエンプティ割り込み (TXI) 要求を禁止
181 b6 RIE = 1 受信データフル割り込み (RXI) 要求、および受信エラー割り込み (ERI) 要求を禁止
182 b5 TE = 0 送信動作を禁止
183 b4 RE = 1 受信動作を禁止
184 b3 リザーブビット
185 b2 TEIE = 0 送信終了割り込み (TEI) 要求を禁止
186 b1 CKE1 = 0 内部クロック/SCK 端子は同期クロック出力
187 b0 リザーブビット*/
188 SCIA.SCSCR1.BYTE |= 0x50; /* 受信動作を許可 */
189 /* 受信データフル/受信エラー割り込み要求を許可 */
190
191 } /* End of function init_sci() */
192
193 /*****
194 * Function Name: int_rxia
195 * Description : 転送完了割り込みルーチン
196 * Arguments : none
197 * Return Value : none
198 *****/
199 void int_rxia(void)
200 {
201 /* Configure DMATCR
202 b15-0 DMA 転送の回数*/
203 ADMAC.ADMATCR62 = 0x0008; /* DMA 転送回数 : 8 回 */
204
205 /* Configure ADMAIE7
206 b7 Ch63 = 1 割り込みの許可
207 b6 Ch62 = 0 割り込みの禁止
```

```
208 b5 Ch61 = 1 割り込みの許可
209 b4 Ch60 = 1 割り込みの許可
210 b3 Ch59 = 1 割り込みの許可
211 b2 Ch58 = 1 割り込みの許可
212 b1 Ch57 = 1 割り込みの許可
213 b0 Ch56 = 1 割り込みの許可*/
214 ADMAC.ADMAIE7.BYTE &= 0xBF; /* 転送完了割り込み禁止 */
215
216 /* Configure ADMATE0
217 b7 Ch63 = 1 転送完了フラグ
218 b6 Ch62 = 0 転送完了フラグ
219 b5 Ch61 = 1 転送完了フラグ
220 b4 Ch60 = 1 転送完了フラグ
221 b3 Ch59 = 1 転送完了フラグ
222 b2 Ch58 = 1 転送完了フラグ
223 b1 Ch57 = 1 転送完了フラグ
224 b0 Ch56 = 1 転送完了フラグ */
225 ADMAC.ADMATE0.BYTE &= 0xBF; /* Ch62 の転送完了フラグ (TEビット)をクリア */
226
227 while(ADMAC.ADMATE0.BYTE & 0x40); /* フラグクリアの確認 */
228 } /* End of function int_rxia() */
229
230 /*****
231 * Function Name: int_eria
232 * Description : 受信エラー割り込みルーチン
233 * Arguments : none
234 * Return Value : none
235 *****/
236 void int_eria(void)
237 {
238 if(SCIA.SCSSR1.BYTE & 0x20) /* オーバランエラー発生か確認 */
239 {
240 /* Configure SCSSR1
241 b7 TDRE = 1 SCTDR1 に有効な送信データがないことを表示
242 b6 RDRF = 1 SCRDR1 に有効な受信データが格納されていることを表示
243 b5 ORER = 0 受信中、または正常に受信を完了したことを表示
244 b4 FER = 1 受信中、または正常に受信を完了したことを表示
245 b3 PER = 1 受信時にパリティエラーが発生したことを表示
246 b2 TEND = 0 送信中であることを表示
247 b1,0 リザーブビット*/
248 SCIA.SCSSR1.BYTE = 0xD8; /* オーバランエラーフラグクリア */
249 while(SCIA.SCSSR1.BYTE & 0x20); /* フラグクリアの確認 */
250 }
251
252 if(SCIA.SCSSR1.BYTE & 0x10) /* フレーミングエラー発生か確認 */
253 {
254 /* Configure SCSSR1
255 b7 TDRE = 1 SCTDR1 に有効な送信データがないことを表示
256 b6 RDRF = 1 SCRDR1 に有効な受信データが格納されていることを表示
257 b5 ORER = 1 受信時にオーバランエラーが発生したことを表示
258 b4 FER = 0 受信時にフレーミングエラーが発生したことを表示
259 b3 PER = 1 受信時にパリティエラーが発生したことを表示
```

```
260    b2 TEND = 0 送信中であることを表示
261    b1,0 リザーブビット*/
262    SCIA.SCSSR1.BYTE = 0xE8; /* フレーミングエラーフラグクリア */
263    while(SCIA.SCSSR1.BYTE & 0x10); /* フラグクリアの確認 */
264    }
265    } /* End of function int_eria() */
```

ホームページとサポート窓口

- ルネサス エレクトロニクスホームページ
<http://japan.renesas.com/>
- お問い合わせ先
<http://japan.renesas.com/inquiry>

すべての商標および登録商標は、それぞれの所有者に帰属します

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認下さい。

同じグループのマイコンでも型名が違くと、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連して発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/inquiry>