

SH7253 SH7256R グループ

R01AN1632JJ0100

DMAC による A/D 変換データ転送

Rev.1.00

2013.04.02

要旨

本アプリケーションノートでは SH72546R の DMAC による A/D 変換データ転送動作例を示します。

【注】 本アプリケーションノートのサンプルコードは SH7254R グループ用に作成しています。SH7253 グループ、SH7256 グループでご使用の場合は、製品レジスタ定義ファイル `iodefine.h` を各グループ用のものに差替えてください。ソース上の各レジスタ名は、`iodifine.h` に合わせ、修正してください。

動作確認デバイス

- ・ SH72546R

適用条件

- ・ マイコン : SH72546R
- ・ 動作周波数 : 内部クロック 200MHz
: 周辺クロック 40MHz
- ・ 動作モード : シングルチップモード
- ・ 統合開発環境 : ルネサス エレクトロニクス製
High-performance Embedded Workshop Ver.4.09.00
- ・ C コンパイラ : ルネサス エレクトロニクス製 SuperH RISC engine ファミリ
C/C++ コンパイラパッケージ Ver.9.04.00 Release 00
- ・ コンパイルオプション High-performance Embedded Workshop でのデフォルト設定
-cpu=sh2afpu -object="\$(CONFIGDIR)¥\$(FILELEAF).obj"
-debug -gbr=auto -chgincpath -errorpath -global_volatile=0
-opt_range=all -infinite_loop=0 -del_vacant_loop=0 -struct_alloc=1
-nologo

目次

1. 仕様	3
2. 使用機能説明	4
3. 動作説明	6
4. ソフトウェア説明	7
5. プログラムリスト	10

1. 仕様

本タスク例では図 1 に示すように、AN40～AN43 に印加される電圧を SH72546R の A/D 変換器(AD_B)を使用し 1 サイクルスキャンモードで測定します。スキャン変換はタイマトリガにて 5ms 毎に開始し、測定結果は DMAC を用いて RAM に転送します。転送条件を表 1 に示します。

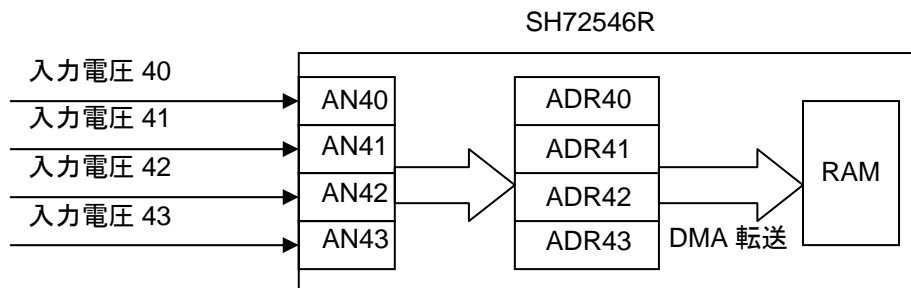


図 1 SH72546R による電圧の測定ブロック図

表 1 DMA 転送条件

項目	内容
DMAC チャンネル	チャンネル 4
転送元	ADR4i レジスタ (i=0~3)
転送先	内蔵 RAM
転送回数	4 回(リロード機能 1 使用)
転送元アドレス	増加
転送先アドレス	増加
転送要求	A/D 変換器_1
バスモード	バーストモード
転送単位	ワード

2. 使用機能説明

表 2、表 3、表 4、表 5 に本タスク例で用いる各周辺機能の使用リソースを示します。

表 2 DMAC 使用リソース

DMAC 機能		機能		
レジスタ	SAR4	-	DMA 転送元のアドレスを指定します。	
	DAR4	-	DMA 転送先のアドレスを指定します。	
	DMATCR4	-	DMA 転送回数を指定します。	
	CHCR4	TC		1 回の転送要求で 1 回転送するか、又は DMATCR 設定回だけ数転送するか、又は ARCR 転送回数だけ転送するかを設定します。
		RLD1		DMATCR=0 に変化するタイミングで SAR,DAR,DMATCR,ARCR レジスタをリロードするリロード機能 1 を有効にするか無効にするかを設定します。
		RLD2		ARCR=0 に変化するタイミングで SAR,DAR,ARCR レジスタをリロードするリロード機能 2 を有効にするか無効にするかを設定します。
		IFT		Integer→Floating-Point 変換機能を有効にするか無効にするかを設定します。
		HIE		転送回数が、転送開始前にセットした DMATCR の値の半分になった時点で、CPU に割り込み要求するかどうかを指定します。
		DM		DMA 転送先のアドレスの増減を指定します。
		SM		DMA 転送元のアドレスの増減を指定します。
		RS		DMAC に入力する転送要求元を指定します。
		TB		DMA 転送のバスモードを選択します。
		TS		DMA 転送の単位を選択します。
	IE		DMA 転送終了時に CPU に割り込み要求するかどうかを指定します。	
	DE		DMA 転送を許可または禁止にします。	
	CHFR4	TE		DMATCR の値が 0 になり、DMA 転送が終了すると、TE ビットは 1 にセットされます。
RSAR4	-		リロード機能 1 を ON に設定している場合には、現在の DMA 転送が終了した時点で、RSAR の内容がソースアドレスレジスタに書き込まれます。	
RDAR4	-		リロード機能 1 を ON に設定している場合には、現在の DMA 転送が終了した時点で、RDAR の内容がデスティネーションアドレスレジスタに書き込まれます。	
RDMATCR	-		リロード機能 1 を ON に設定している場合には、現在の DMA 転送が終了した時点で、RDMATCR の内容が DMA トランスファカウンタレジスタに書き込まれます。	
DMAOR	DME		すべてのチャンネルの DMA 転送を許可または禁止します。	

表 3 ATU-Ⅲ使用リソース

ATU-Ⅲ機能		機能	
レジスタ	ATUENR	TGE PSCE	タイマ G のカウントを動作させるか、停止させるかを設定します。プリスケアラのカウンタを動作させるか、停止させるかを設定します。
	PSCR0	PSC0	プリスケアラの分周比を設定します。
	TSTRG	STRG5	サブブロックのタイマカウンタ G5 を動作させるか、停止させるかを設定します。
	TCRG5	CKSELG5	サブブロックのタイマカウンタ G5 のクロックソースを指定します。
		CMP0EG5 CMEG5	サブブロックのタイマカウンタ G5 とコンペアマッチレジスタの値が一致したときに、コンペアマッチパルスを外へ出力するかどうかを設定します。 本フラグにより、サブブロックにおけるタイマステータスレジスタ G5 のコンペアマッチフラグ G5 に対応する割り込みの許可/禁止を指定します。
	TSRG5	CMFG5	本フラグにより、サブブロック G5 においてコンペアマッチの検出状態を参照することができます。本フラグがセットされるとコンペアマッチ割り込みが出力されます。
OCRG5	-	コンペアマッチ値を指定します。	

表 4 A/D 変換器使用リソース

A/D 変換器機能		機能	
端子	AN40,AN41,AN42,AN43	アナログ電圧を印加します。	
レジスタ	ADR40 ADR41 ADR42 ADR43	-	AN40~AN43 を A/D 変換した結果を格納する 16 ビットの読み出し専用レジスタです。
	ADCSR1	ADCS ADIE TRGE EXTRG	スキャン変換のモードを選択します。 A/D スキャン変換終了割り込みの発生を許可/禁止します。 外部トリガあるいは ATU-Ⅲ のタイマトリガによるスキャン変換の起動を許可/禁止します。 スキャン変換のトリガソースを選択します。
	ADCER1	ADRFMT CKS	A/D データレジスタのフォーマットを選択します。 A/D 変換時間を選択します。
	ADANS3	ANS40 ANS41 ANS42 ANS43	スキャン変換で変換するチャンネルの選択をします。

表 5 INTC 使用リソース

INTC 機能		機能	
レジスタ	IPR04	-	DMAC4 の割り込み優先レベルを設定します。
	IPR20	-	CMIG0~CMIG5,CMIH の割り込み優先レベルを設定します。

3. 動作説明

図 2 に本タスク例の動作をハードウェア処理及びソフトウェアの処理に分けて説明します。

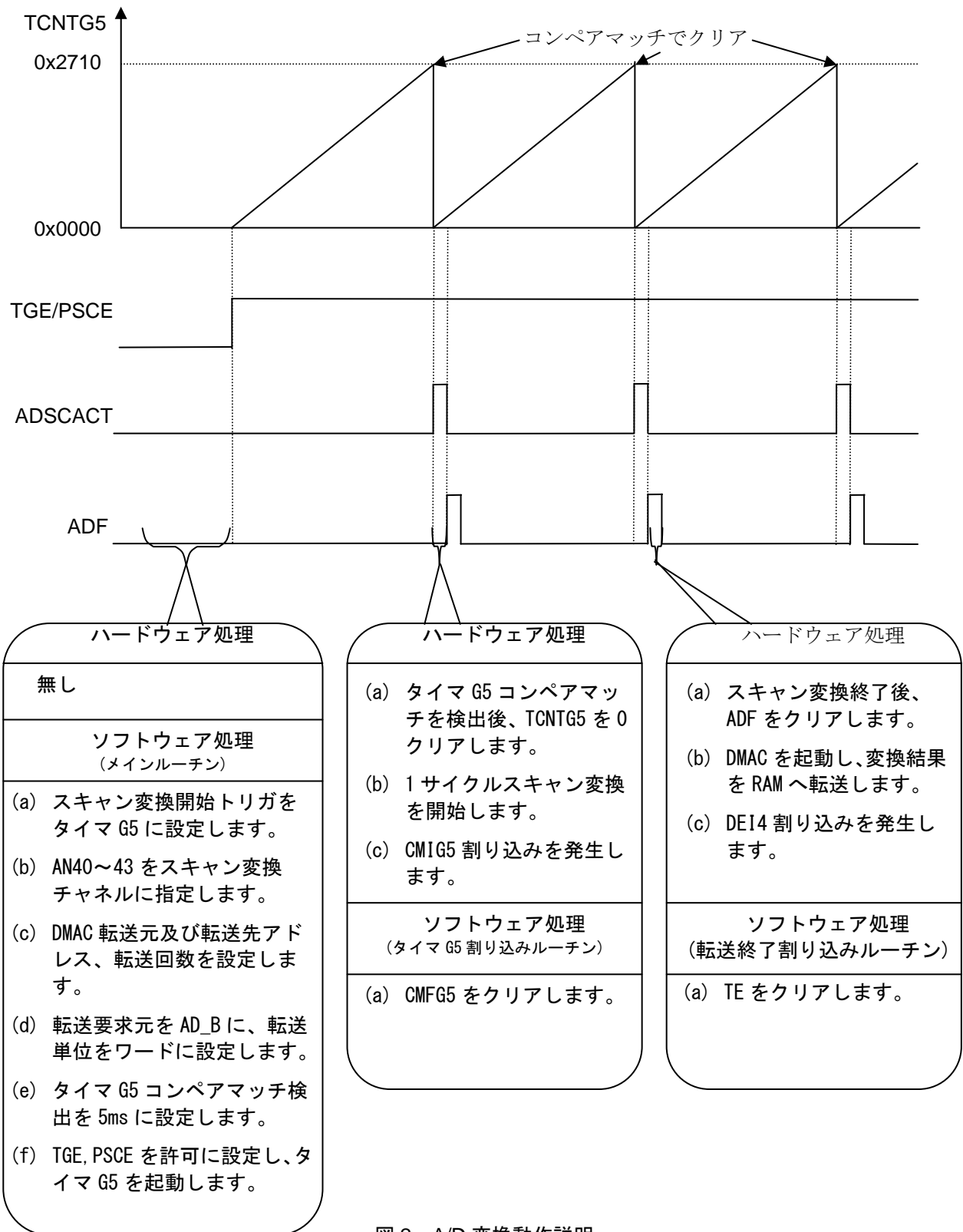


図 2 A/D 変換動作説明

4. ソフトウェア説明

4.1 モジュール説明

表 6 に本タスク例のモジュール説明を示します。

表 6 モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main	ADC,DMAC,ATU-Ⅲ,INTC の初期設定を行います。
転送終了割り込みルーチン	Int_Dei4	DEI4 により起動します。
タイマ G5 割り込みルーチン	Int_Cmig5	CMIG5 により起動します。

4.2 使用変数説明

表 7 に本タスク例で使用する変数の説明を示します。

表 7 使用変数の説明

ラベル名	機能	データ長	使用モジュール
DATA0~3	AN40,AN41,AN42,AN43 に印加した電圧のスキャン変換データを格納します。	unsigned short	無し

4.3 レジスタ説明

表 8 に本タスク例で使用するレジスタを示します。

表 8 使用レジスタ説明

レジスタ名	機能	設定値	使用モジュール名
ADCSR1	1 サイクルスキャンモードを選択します。 スキャン変換終了割り込みの発生を許可にします。 ATU-Ⅲのタイマトリガによるスキャン変換の起動を許可します。	0x12	メインルーチン
ADCER1	A/D データレジスタのフォーマットを左詰めにします。 A/D 変換時間を 50 ステートにします。	0x0000	
ADANS3	スキャン変換で変換するチャンネルに AN40~AN43 を選択します。	0x000F	
SAR4	DMA 転送元のアドレスを設定します。	(int) (&ADCB.ADR40)	
DAR4	DMA 転送先のアドレスを設定します。	(int) (&ADC.DATA0)	
CHCR4	1 回の転送要求で DMATCR4 の設定回数だけ転送します。 リロード機能 1 は有効にします。 リロード機能 2 は無効にします。 Integer→Floating-point 変換機能は無効にします。 DMATCR4=(転送前にセットした DMATCR)/2 で、割り込み要求を禁止します。 ディスティネーションアドレスは増加に指定します。 ソースアドレスは増加に指定します。 DMAC に入力する転送要求元を A/D 変換機_1 に指定します。 DMA 転送のバスモードをバーストモードに設定します。 DMA 転送単位をワード単位に指定します。 DMA 転送終了時に CPU に割り込み要求を許可する設定にします。 DMA 転送を許可します。	0x90005D2D	
DMATCR4	DMA 転送回数を 4 回に指定します。	0x0004	
RSAR4	リロード時の転送元アドレスを設定します。	(int) (&ADCB.ADR40)	
RDAR4	リロード時の転送先アドレスを設定します。	(int) (&ADC.DATA0)	
RDMATCR	リロード時の転送回数を 4 回に設定します。	0x0004	
DMAOR	すべてのチャンネルの DMA 転送を許可します。	0x0001	
PSCR0	プリスケアラの分周比を 1/20 に設定します。	0x0013	
TCRG5	クロックソースにクロックバス 0 を指定します。 TCNTG5 と OCRG5 のコンペアマッチでパルスを出力する設定にします。 CMFG5 による割り込みを許可にします。	0x03	
OCRG5	コンペアマッチ値を 10000 に指定します。	0x2710	

IPR04	DMAC4 割り込み優先順位をレベル 15 に設定します。	0xF000	
IPR20	CMIG4、CMIG5 割り込み優先順位をレベル 15 に設定します。	0x0F00	
TSTRG	TCNTG5 のカウント動作を許可します。	0x20	
ATUENR	タイマ G のカウント動作を許可します。 プリスケアラのカウント動作を許可します。	0x0081	
CHFR4	DMATCR の値が 0 になり、DMA 転送が終了すると、TE ビットは 1 にセットされます。	-	転送終了 割り込みルーチン
TSRG5	本フラグにより、サブブロック G5 においてコンペアマッチの検出状態を参照することができます。本フラグがセットされるとコンペアマッチ割り込みが出力されます。	-	タイマ G5 割り込みルーチン

5. プログラムリスト

```
1  /*****
2  * DISCLAIMER
3  * This software is supplied by Renesas Electronics Corporation and is only
4  * intended for use with Renesas products. No other uses are authorized. This
5  * software is owned by Renesas Electronics Corporation and is protected under
6  * all applicable laws, including copyright laws.
7  * THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES REGARDING
8  * THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY, INCLUDING BUT NOT
9  * LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE
10 * AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY DISCLAIMED.
11 * TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
12 * ELECTRONICS CORPORATION NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
13 * FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES FOR
14 * ANY REASON RELATED TO THIS SOFTWARE, EVEN IF RENESAS OR ITS AFFILIATES HAVE
15 * BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
16 * Renesas reserves the right, without notice, to make changes to this software
17 * and to discontinue the availability of this software. By using this software,
18 * you agree to the additional terms and conditions found by accessing the
19 * following link:
20 * http://www.renesas.com/disclaimer *
21 * Copyright (C) 2011 Renesas Electronics Corporation. All rights reserved.
22 *****/
23 /*****
24 * File Name      : SH7254R.c
25 * Version        : 1.00
26 * Device(s)     : SH72546R
27 * Tool-Chain    : High-performance Embedded Workshop (Ver.4.09.00.007).
28 *                : C/C++ compiler package for the SuperH RISC engine family
29 *                : (Ver.9.04 Release00).
30 * OS             : None
31 * H/W Platform  : SH725xEVB04-C(CPU board)
32 * Description    : This is the main tutorial code.
33 * Operation     : A/D conversion data conversion by DMAC.
34 *****/
35 /*****
36 * History : DD.MM.YYYY Version Description
37 *         : 23.12.2011 1.00 First Release
38 *****/
39
40 /*****
41 Includes <System Includes> , "Project Includes"
42 *****/
43 #include <machine.h>          /* Built-in function header */
44 #include "iodefine.h"       /* I/O header */
45
46 /*****
47 Macro definitions
48 *****/
49 volatile struct st_adc
50 {
```

```
51 unsigned short DATA0; /* Scan conversion data 0 */
52 unsigned short DATA1; /* Scan conversion data 1 */
53 unsigned short DATA2; /* Scan conversion data 2 */
54 unsigned short DATA3; /* Scan conversion data 3 */
55 };
56 #define ADC (*(struct st_adc *)0xFFFF8F000)
57
58 /*****
59 Private global variables and functions
60 *****/
61 void main(void); /* Main routine */
62 void Int_Dei4(void); /* Interrupt end of DMAC transfer */
63 void Int_Cmig5(void); /* Interrupt from timer G5 */
64
65 /*****
66 * Function Name: main
67 * Description : The main loop
68 * Argument : none
69 * Return Value : none
70 *****/
71 void main(void)
72 {
73 /* ADC Initialize */
74 /* Configure ADCSR
75 b7 ADST - Scan Conversion Start - Scan conversion stop
76 b6 ADCS - Scan Conversion Mode Select - 1 cycle scan mode
77 b5 Reserved - Read only bit
78 b4 ADIE - ADI Interrupt Enable - Enable
79 b3:b2 Reserved - Read only bit
80 b1 TRGE - External or ATU-III Trigger Enable - Enable
81 b0 EXTRG - Trigger Select - Select ATU-III trigger */
82 ADCB.ADCSR.BYTE = 0x12;
83
84 /* Configure ADCER
85 b15 ADRFMT - A/D Data Register Format Sselect - Selects left-alignment
86 b14:b12 Reserved - Read only bit
87 b11 DIAGM - Self Test Enable - Disable
88 b10 DIAGLD - Self Test Mode Select - Self-test is performed with automatic rotation
89 b9:b8 DIAGVAL - Self Test Voltage Select - Reserved
90 b7 CKS - Clock Select - A/D conversion time = 50state
91 b6:b1 Reserved - Read only bit
92 b0 ITTRGS - Expanded Interrupt Conversion Trigger Source Selection -
93 AN0 interrupt conversion is triggered by the timer D00A in the ATU-III*/
94 ADCB.ADCER.WORD = 0x0000;
95
96 /* Configure ADANS3
97 b15:b0 Reserved - Read only bit
98 b8:b4 ANS48 to 44 - A/D Channel 48 to 44 Select - Not selected
99 b3:b0 ANS43 to 40 - A/D Channel 43 to 40 Select - Selected */
100 ADCB.ADANS3.WORD = 0x000F;
101
102 /* DMAC Initialize */
```

```
103 /* Configure of DMAC4.SAR
104 b31:b0 DMA Source Address - To store ADR40 address */
105 DMAC4.SAR = (int>(&ADCB.ADR40));
106
107 /* Configure of DMAC4.DAR
108 b31:b0 DMA Destination Address - To store DATA0 address */
109 DMAC4.DAR = (int>(&ADC.DATA0));
110
111 /* Configure of DMAC4.CHCR4
112 b31:b30 Transfer Count Mode - Number of transfer : DMATCR value
113 b28 Reloading Function 1 - Enable
114 b27:b26 Reloading Function 2 - Disable
115 b24 Integer to Floating-Point Conversion Function - Disable
116 b18 Half End Interrupt - Disable
117 b15:b14 Destination Address Mode - Increase mode
118 b13:b12 Source Address Mode - Increase mode
119 b11:b8 Resource Select - Set ADC-B(A/D conversion end)
120 b5 Transfer Bus Mode - Burst transfer mode
121 b4:b3 Transfer Size - Word unit transfer
122 b2 Interrupt Enable - Enable
123 b0 DMA Enable - Enable
124 b29,b25,b23:19,b17:16,b7:6,b1
125 Reserved - Read only bit */
126 DMAC4.CHCR.LONG = 0x90005D2D;
127
128 /* Configure of DMAC4.DMATCR
129 b31:b24 Reserved - Read only bit
130 b23:b0 DMA Reload Transfer Count - Set 4 */
131 DMAC4.DMATCR = 0x0004;
132
133 /* Configure of DMAC4.RSAR
134 b31:b0 DMA Reload Source Address - Address : ADCB.ADR40 */
135 DMAC4.RSAR = (int>(&ADCB.ADR40));
136
137 /* Configure of DMAC4.RDAR
138 b31:b0 DMA Reload Destination Address - Address : ADC.DATA0 */
139 DMAC4.RDAR = (int>(&ADC.DATA0));
140
141 /* Configure of DMAC4.RDMATCR
142 b31:b24 Reserved - Read only bit
143 b23:b0 DMA Reload Transfer Count - Set 4 */
144 DMAC4.RDMATCR = 0x0004;
145
146 /* Configure of DMAOR
147 b13:b12 CMS - Cycle Stealing Mode Select - Normal mode
148 b9:b8 PR - Priority Mode - Fix mode 1
149 b0 DME - DMA Master Enable - Enable all DMA transfer
150 b15-14,11-10,7-1 Reserved - Read only bit */
151 DMACCOM.DMAOR.WORD = 0x0001;
152
153 /* ATU-III Initialize */
154 /* Configure PSCRO
```

```

155  b15:b10 Reserved - Read only bit
156  b9:b0 PSCn - Devision Ratio - Set to 1/20 of the prescaler division ratio */
157  ATUCTRL.PSCR0.WORD = 0x0013;
158
159  /* Configure TCRG
160  b7 Reserved - Read only bit
161  b6:b4 CKSELG5 - Clock Select G5 - Clock bus 0
162  b3:b2 Reserved - Read only bit
163  b1 CMPOEG5 - Pulse Output Enable G5 - Outputs a pulse when a compare match
164  b0 CMEG5 - Compare Match Interrupt Enable - Enable CMFG5 interrupt */
165  ATUG.SUBBLOCK[5].TCRG.BYTE = 0x03;
166
167  /* Configure OCRG
168  b15:b0 TCNTGn - Timer Counter - Compare match Gn value to 10000 */
169  ATUG.SUBBLOCK[5].OCRG = 0x2710;
170
171  /* INTC Initialize */
172  /* Configure IPR4 - Interrupt Priority Configuration Register
173  b15:b12 DMAC4 - DMAC4 Interrupt Priority Level - Level 15
174  b11:b8 DMAC5 - DMAC5 Interrupt Priority Level - Level 0
175  b7:b4 DMAC6 - DMAC6 Interrupt Priority Level - Level 0
176  b3:b0 DMAC7 - DMAC7 Interrupt Priority Level - Level 0 */
177  INTC.IPR04.WORD = 0xF000;
178
179  /* Configure IPR20 - Interrupt Priority Configuration Register
180  b15:b12 ATU-G - CMIG0 to 3 Interrupt Priority Level - Level 0
181  b11:b8 ATU-G - CMIG4 to 5 Interrupt Priority Level - Level 15
182  b7:b4 ATU-H - CMIH Interrupt Priority Level - Level 0
183  b3:b0 Reserved - Read only bit */
184  INTC.IPR20.WORD = 0x0F00;
185
186  set_imask(0x0); /* Set Interrupt Mask Level to 0 */
187
188  /* Configure TSTRG
189  b7:b6 Reserved - Read only bit
190  b5,b3:b0 STRG5,STRG3-0 - Timer Counter G5,G3-0 - Disable
191  b4 STRG4 - Timer Counter G4 - Enable */
192  ATUG.TSTRG.BYTE = 0x20;
193
194  /* Configure ATUENR
195  b15:b10 Reserved - Read only bit
196  b9:b8,b6:b1 TJE,THE,T[F-A]E - Timer J,H,F-A Enable - Stop
197  b7 TGE - Timer G Enable - Enable
198  b0 PSCE - Prescaler Enable - Prescaler enable */
199  ATUCTRL.ATUENR.WORD = 0x0081;
200
201  while(1)
202  {
203  } /* Interrupt pending */
204  } /* End of function main() */
205
206  /*****

```

```
207 * Function Name: Int_Dei0
208 * Description : At the end of DMA transfer
209 * Argument : none
210 * Return Value : none
211 *****/
212 void Int_Dei4(void)
213 {
214 /* Configure of DMAC4.CHFR4
215 b7-5,b3-1 Reserved - Read only bit
216 b4 HE - Half End Flag
217 b0 TE - Transfer End Flag - Clear DMA transfer end flag */
218 DMAC4.CHFR.BIT.TE &= 0;
219 } /* End of function Int_Adi0() */
220
221 *****/
222 * Function Name: Int_Cmig5
223 * Description : Timer G5 Interrupt Function
224 * Argument : none
225 * Return Value : none
226 *****/
227 void Int_Cmig5(void)
228 {
229 /* Configure TSRG
230 b7:b2 Reserved - Read only bit
231 b1 OVFG - Overflow Flag
232 b0 CMFG - Compare Match Flag - Clear subblock G compare match detect flag */
233 ATUG.SUBBLOCK[5].TSRG.BIT.CMFG &= 0;
234 } /* End of function Int_Cmig5() */
```

ホームページとサポート窓口

- ルネサス エレクトロニクスホームページ
<http://japan.renesas.com/>
- お問い合わせ先
<http://japan.renesas.com/inquiry>

すべての商標および登録商標は、それぞれの所有者に帰属します

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認下さい。

同じグループのマイコンでも型名が違くと、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連して発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/inquiry>