

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以って NEC エレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事情報の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット

高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）

特定水準： 航空機器、航空宇宙機器、海中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様にかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

SH7145インタフェース編

アプリケーションノート

ルネサス32ビットRISCマイクロコンピュータ

SuperH RISC engineファミリ / SH7144シリーズ

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。

製品に関する一般的注意事項

1. NC 端子の処理

【注意】NC端子には、何も接続しないようにしてください。

NC(Non-Connection)端子は、内部回路に接続しない場合の他、テスト用端子やノイズ軽減などの目的で使用します。このため、NC端子には、何も接続しないようにしてください。

2. 未使用入力端子の処理

【注意】未使用の入力端子は、ハイまたはローレベルに固定してください。

CMOS製品の入力端子は、一般にハイインピーダンス入力となっています。未使用端子を開放状態で動作させると、周辺ノイズの誘導により中間レベルが発生し、内部で貫通電流が流れて誤動作を起こす恐れがあります。未使用の入力端子は、入力をプルアップかプルダウンによって、ハイまたはローレベルに固定してください。

3. 初期化前の処置

【注意】電源投入時は、製品の状態は不定です。

すべての電源に電圧が印加され、リセット端子にローレベルが入力されるまでの間、内部回路は不確定であり、レジスタの設定や各端子の出力状態は不定となります。この不定状態によってシステムが誤動作を起こさないようにシステム設計を行ってください。リセット機能を持つ製品は、電源投入後は、まずリセット動作を実行してください。

4. 未定義・リザーブアドレスのアクセス禁止

【注意】未定義・リザーブアドレスのアクセスを禁止します。

未定義・リザーブアドレスは、将来の機能拡張用の他、テスト用レジスタなどが割り付けられています。これらのレジスタをアクセスしたときの動作および継続する動作については、保証できませんので、アクセスしないようにしてください。

目次

第 1 章 SH7145 インタフェース編アプリケーションノート使用手引

1.1 応用編構成	1-1
-----------------	-----

第 2 章 応用編

2.1 SRAM (HM62W8511HC-10) インタフェース	2-2
2.1.1 仕様	2-2
2.1.2 動作説明	2-3
2.1.3 AC 特性	2-6
2.2 SRAM (HM62W16255HCJP-10) インタフェース	2-9
2.2.1 仕様	2-9
2.2.2 動作説明	2-10
2.2.3 AC 特性	2-13

1. SH7145 インタフェース編 アプリケーションノート使用手引

本アプリケーションノートは、図 1.1 に示すように 2 部構成になっています。

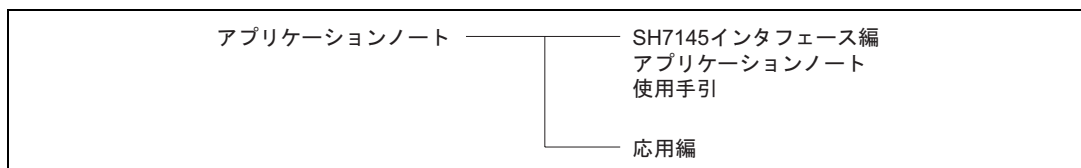


図 1.1 アプリケーションノート構成

(1) SH7145 インタフェース編アプリケーションノート使用手引

SH7145 インタフェース編アプリケーションノートの用法について説明しています。

(2) 応用編

SH7145 のバスステートコントローラ (BSC) を組み合わせて使用した場合の用法を簡単なタスク例をもとに説明しています。

1.1 応用編構成

応用編は図 1.2 に示す構成で内蔵周辺機能を組み合わせて使用した場合の用法について説明しています。

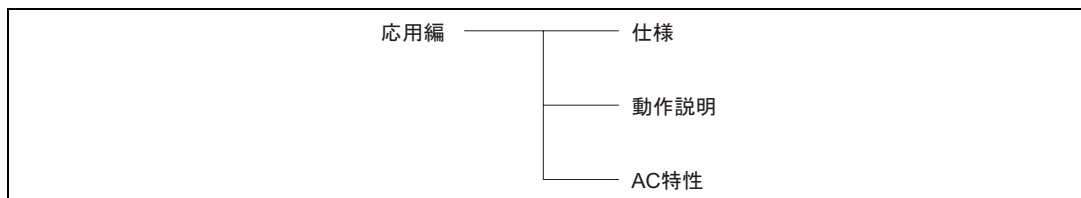


図 1.2 応用編構成

(1) 仕様

タスク例のシステム仕様について説明しています。

(2) 動作説明

タスク例の動作をタイミングチャートを使用し説明しています。

(3) AC 特性

2. 応用編

4Mビット（512K×8）SRAMとのインタフェース

SRAM（HM62W8511HC-10） インタフェース	MCU	SH7145	使用機能	BSC（バーステート コントローラ）
仕様				

- (1) 図1に示すようにSH7145のモード2（内蔵ROM有効拡張モード）により、4Mビット（512k×8）SRAM（HM62W8511HC-10）とのインタフェースを行います。

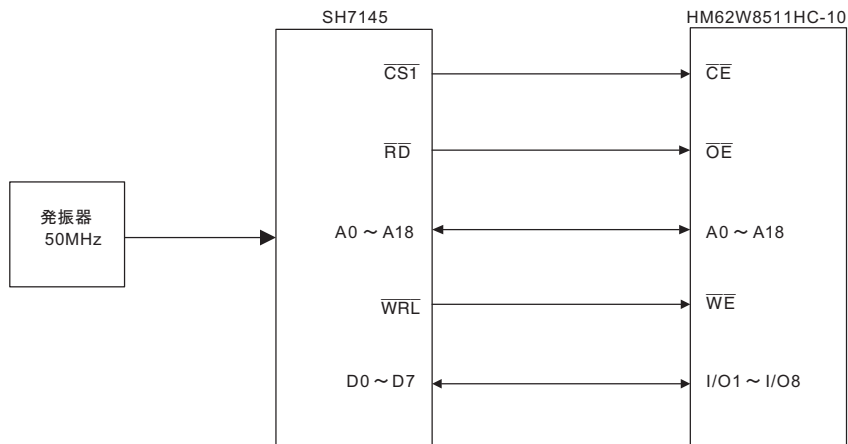


図1 SH7145 および HM62W8511HC-10 接続ブロック図

- (2) 図2に示すように、SH7145のメモリ空間のうち、エリア1（H'00400000～H'007FFFFFFF）に割り付けます。

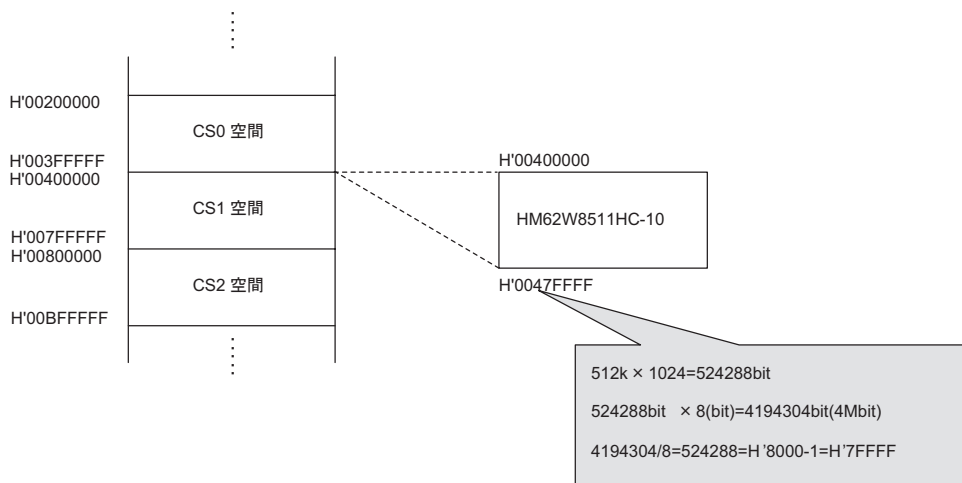


図2 メモリマップ

- (3) バーステートコントローラの各レジスタを表1のように設定します。

表1 各レジスタの設定値

CS1 空間の条件		レジスタ名	設定値
バスサイズ	バイトサイズ	BCR1	H'600d
アイドルサイクル	なし	BCR2	H'0000
ウェイト	1ウェイト（CS1 空間）	WCR1	H'ff1f

SRAM (HM62W8511HC-10) インタフェース	MCU	SH7145	使用機能	BSC (バスステート コントローラ)
動作説明				

(1) SH7145基本バスサイクル (1ソフトウェアウェイト)

図3にSH7145の1ソフトウェアウェイトの基本バスサイクルを示します。図3に示すように3ステートで外部デバイス (HM62W8511HC-10) とのインタフェースを行います。

SH7145はデータリード時、T2の立ち上がりでD0~D7のデータをサンプリングします。データライト時は、T1の立下りから t_{WDD} (ライトデータ遅延時間) 分遅れてからデータを出します。

タイミングチャートの各数値については、AC特性のバスタイミング表をご参照ください。

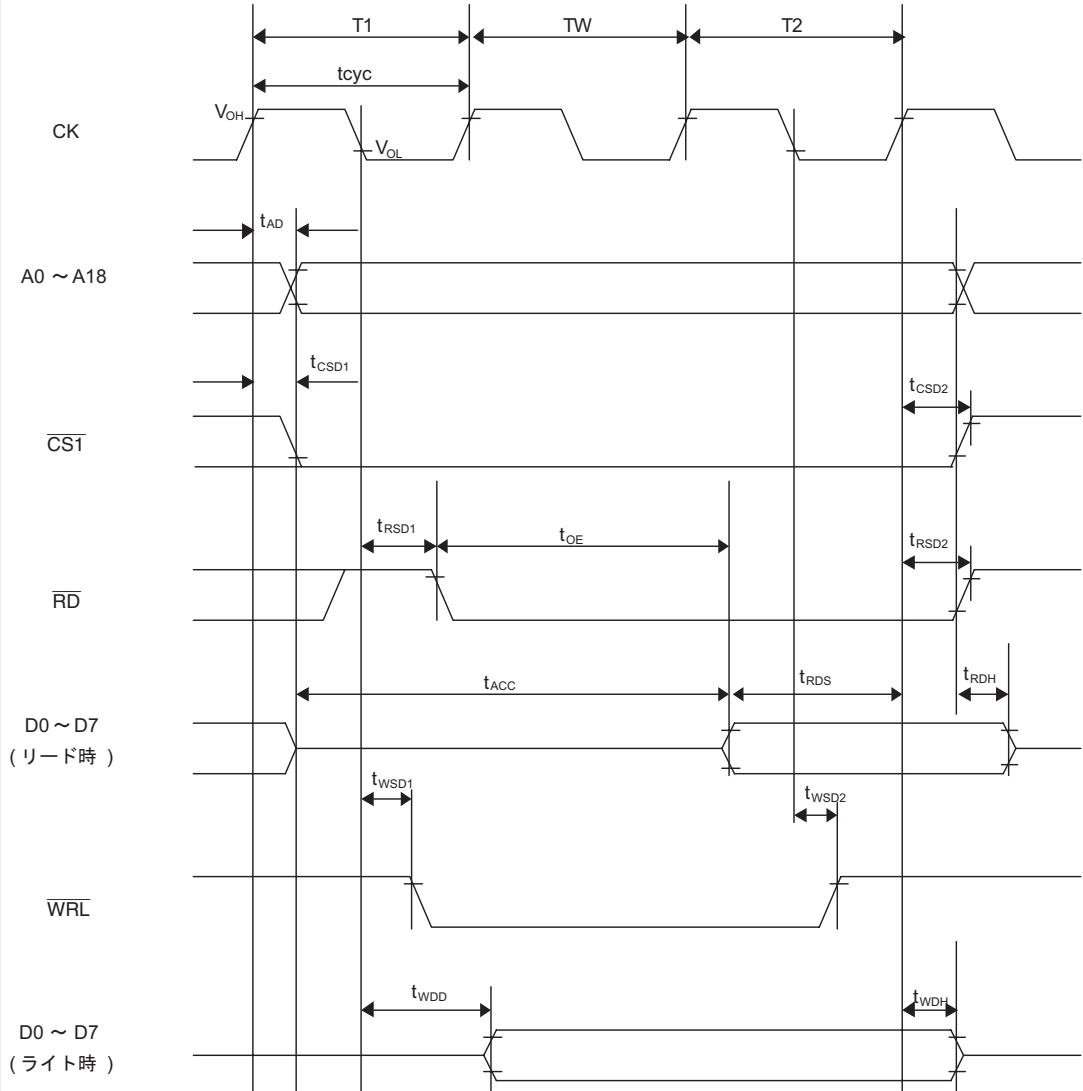
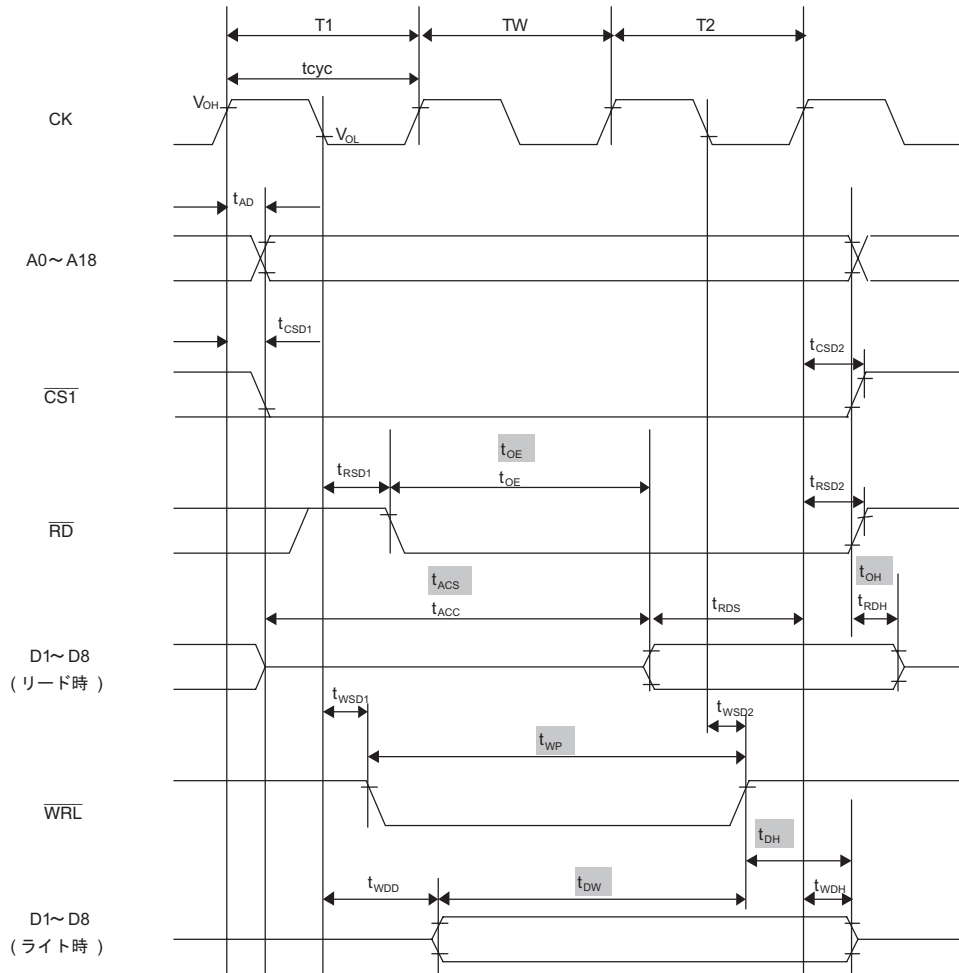


図3 SH7145 基本バスサイクル (1ソフトウェアウェイト)

SRAM (HM62W8511HC-10) インタフェース	MCU	SH7145	使用機能	BSC (バスステート コントローラ)
動作説明				
データのリード/ライト				
<p>図 4 にデータのリード/ライトタイミングチャートを示します。SH7145 と HM62W8511HC-10 を直接接続する場合、SH7145 の t_{ACC} (リードデータアクセス時間)、t_{OE} (リードストロブからのアクセス時間)、t_{RDH} (リードデータホールド時間) および HM62W8511HC-10 の t_{DW} (入力データセット時間)、t_{DH} (入力データホールド時間)、t_{WP} (ライトパルス幅) が満足されているかを確認します。SH7145 はシステムクロック $\phi=50\text{MHz}$ ($t_{cyc}=20\text{ns}$) 動作で検証します。</p>				
<p>図 4 から、各タイミングは以下のようになります。</p>				
<p>(a) SH7145のt_{ACC}およびt_{OE}</p> $t_{ACC} = t_{ACS}(\text{max}) \qquad n: \text{ウェイトステート}=1 \text{ ウェイト}$ $= 10\text{ns} \leq 20\text{ns} \text{ (SH7145 } t_{ACC} = t_{cyc} \times (n+2) - 40)$				
$t_{OE} = t_{OE}(\text{max})$ $= 5\text{ns} \leq 7\text{ns} \text{ (SH7145 } t_{OE} = t_{cyc} \times (n+1.5) - 43)$				
<p>(b) SH7145のt_{RDH}</p> $t_{RDH} = t_{OH}(\text{min})$ $= 3\text{ns} \geq 0\text{ns} \text{ (SH7145 } t_{RDH})$				
<p>(c) HM62W8511HC-10のt_{DW}およびt_{DH}</p> $t_{DW} = t_{cyc} \times (n+1) - t_{WDD}(\text{max}) + t_{WSD2}(\text{max})$ $= 20 \times (1+1) - 35 + 25$ $= 30\text{ns} \geq 5\text{ns} \text{ (HM62W8511HC-10 } t_{DW})$				
$t_{WDH} = t_{DH}$ $= 0\text{ns} \geq 0\text{ns} \text{ (HM62W8511HC-10 } t_{DH})$				
<p>(d) HM62W8511HC-10のt_{WP}</p> $t_{WP} = t_{cyc} \times (n+1) - t_{WSD1}(\text{max}) + t_{WSD2}(\text{max})$ $= 20 \times (1+1) - 25 + 25$ $= 40\text{ns} \geq 7\text{ns} \text{ (HM62W8511HC-10 } t_{WP})$				

SRAM (HM62W8511HC-10) インタフェース	MCU	SH7145	使用機能	BSC (バスステート コントローラ)
----------------------------------	-----	--------	------	------------------------

動作説明



■:HM62W8511HC-10のAC特性

図4 リード/ライトタイミングチャート

SRAM (HM62W8511HC-10) インタフェース	MCU	SH7145	使用機能	BSC (バーステート コントローラ)
----------------------------------	-----	--------	------	------------------------

AC 特性

(1) SH7145 AC特性

表 2 バスタイミング

(条件 : $V_{cc}=PLL V_{cc}=3.3V\pm 0.3V$ 、 $Av_{cc}=3.3V\pm 0.3V$ 、 $Av_{cc}=V_{cc}\pm 0.3V$ 、 $Av_{ref}=3.0\sim Av_{cc}$ 、 $V_{ss}=PLL V_{ss}=Av_{ss}=0V$)

項目	記号	min	max	単位
アドレス遅延時間	t_{AD}	-	25	ns
CS 遅延時間 1	t_{CSD1}	-	28	ns
CS 遅延時間 2	t_{CSD2}	-	28	ns
リードストローク遅延時間 1	t_{RSD1}	-	25	ns
リードストローク遅延時間 2	t_{RSD2}	-	25	ns
リードデータセットアップ時間	t_{RDS}	15	-	ns
リードデータホールド時間	t_{RDH}	0	-	ns
ライトストローク遅延時間 1	t_{WSD1}	-	25	ns
ライトストローク遅延時間 2	t_{WSD2}	-	25	ns
ライトデータ遅延時間	t_{WDD}	-	30	ns
ライトデータホールド時間	t_{WDH}	0	-	ns
WAIT セットアップ時間	t_{WTS}	12	-	ns
WAIT ホールド時間	t_{WTH}	3	-	ns
リードデータアクセス時間	t_{ACC}	$tcyc \times (n+2)-35$	-	ns
リードストロークからのアクセス時間	t_{OE}	$tcyc \times (n+1.5)-33$	-	ns
ライトデータ保持時間	t_{WRH}	0	-	ns

【注】 nはウェイト数

SRAM (HM62W8511HC-10) インタフェース	MCU	SH7145	使用機能	BSC (バスステート コントローラ)
----------------------------------	-----	--------	------	------------------------

AC 特性

(2) HM62W8511HC-10 AC特性

(a) リードサイクル

表 3 リードサイクル AC 特性

項目	記号	min	max	単位
リードサイクル時間	t_{RC}	10	-	ns
アドレスアクセス時間	t_{AA}	-	10	ns
チップセレクトアクセス時間	t_{ACS}	-	10	ns
CS セット時間	t_{CLZ}	3	-	ns
出カインーブルアクセス時間	t_{OE}	-	5	ns
出カインーブル・出カセット時間	t_{OLZ}	0	-	ns
チップディセレクト・出カフローティング時間	t_{CHZ}	-	5	ns
出カディスエイブル・出カフローティング時間	t_{OHZ}	-	5	ns
出カ保持時間	t_{OH}	3	-	ns

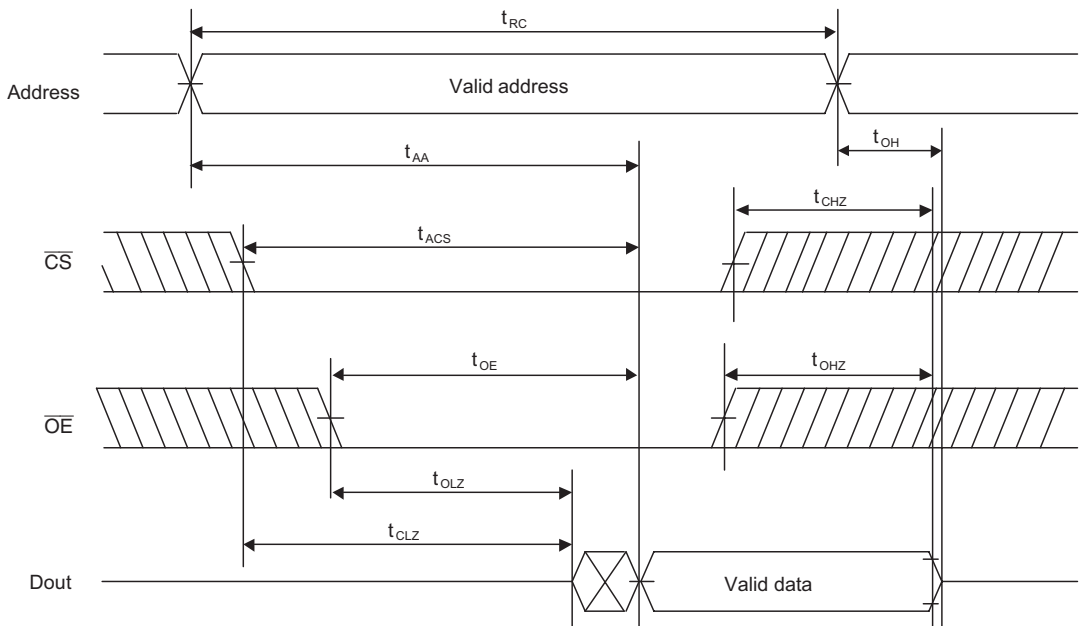


図 5 リードサイクル波形

SRAM (HM62W8511HC-10) インタフェース	MCU	SH7145	使用機能	BSC (バスステート コントローラ)
AC 特性				

(b) ライトサイクル

表 4 ライトサイクル AC 特性

項目	記号	min	max	単位
リードサイクル時間	t_{WC}	10	-	ns
チップセレクト時間	t_{CW}	7	-	ns
アドレス有効時間	t_{AW}	7	-	ns
アドレスセットアップ時間	t_{AS}	0	-	ns
ライトパルス幅	t_{WP}	7	-	ns
アドレス保持時間	t_{WR}	0	-	ns
出力ディスエイブル・出力フローティング時間	t_{OHZ}	-	5	ns
\overline{WE} ・出力フローティング時間	t_{WHZ}	-	5	ns
入力データセット時間	t_{DW}	5	-	ns
入力データ保持時間	t_{DH}	0	-	ns
\overline{WE} 出力セット時間	t_{OW}	3	-	ns

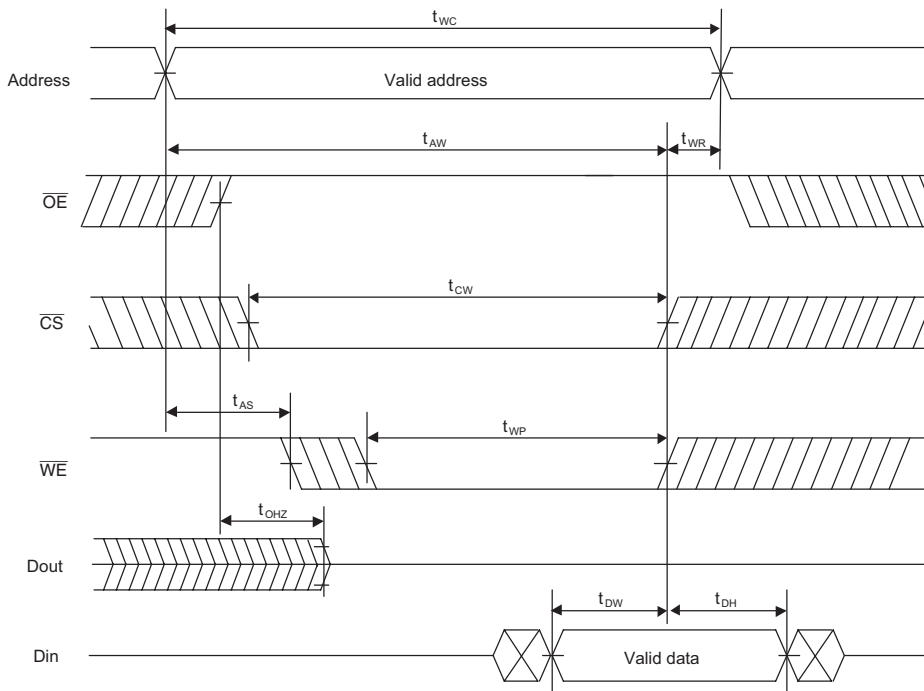


図 6 ライトサイクル波形

4Mビット (256k×16) SRAM とのインタフェース

SRAM(HM62W16255HCJP-10) インタフェース	MCU	SH7145 (50MHz)	使用機能	BSC (バスステート コントローラ)
仕様				

- (1) 図7に示すようにSH7145のモード2 (内蔵ROM有効拡張モード) により、4Mビット (256k×16) SRAM (HM62W16255HCJP-10) とのインタフェースを行います。

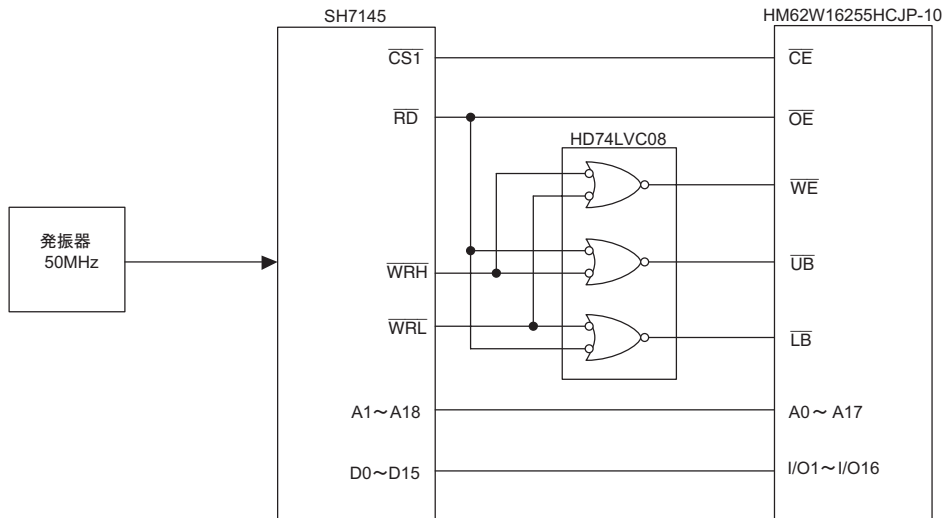


図7 SH7145 および HM62W16255HCJP-10 接続ブロック図

- (2) 図8に示すように、SH7145のメモリ空間のうち、エリア1 (H'00400000~H'007FFFFFFF) に割り付けます。

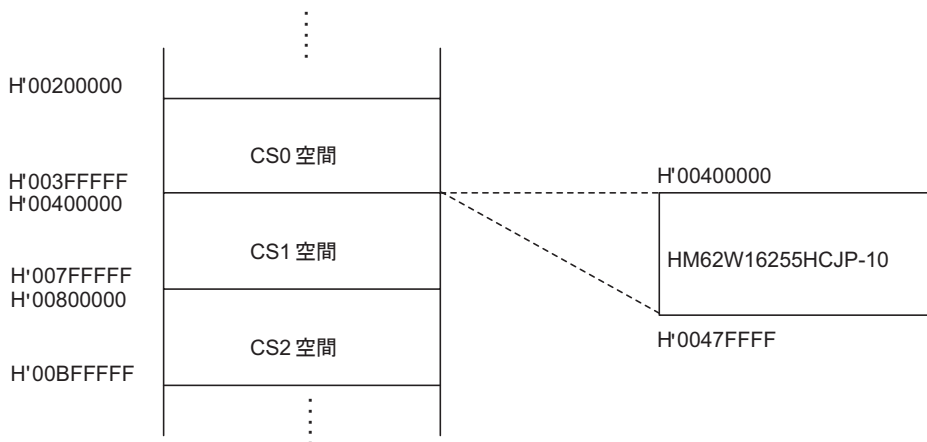


図8 メモリマップ

- (3) バスステートコントローラの各レジスタを表5のように設定します。

表5 各レジスタの設定値

CS1 空間の条件		レジスタ名	設定値
バスサイズ	ワードサイズ	BCR1	H'600f
アイドルサイクル	なし	BCR2	H'0000
ウェイト	1ウェイト (CS1 空間)	WCR1	H'ff1f

SRAM(HM62W16255HCJP-10) インタフェース	MCU	SH7145 (50MHz)	使用機能	BSC (バーステート コントローラ)
動作説明				

(1) SH7145基本バスサイクル (1ソフトウェアウェイト)

図9にSH7145の1ソフトウェアウェイトの基本バスサイクルを示します。図9に示すように3ステートで外部デバイス (HM62W16255HCJP-10) とインタフェースを行います。SH7145はデータリード時、T2の立ち上がりでD0~D7のデータをサンプリングします。データライト時は、T1の立下りから t_{wDD} (ライトデータ遅延時間) 分遅れてからデータを出します。タイミングチャートの各数値については、AC特性のバスタイミング表をご参照ください。

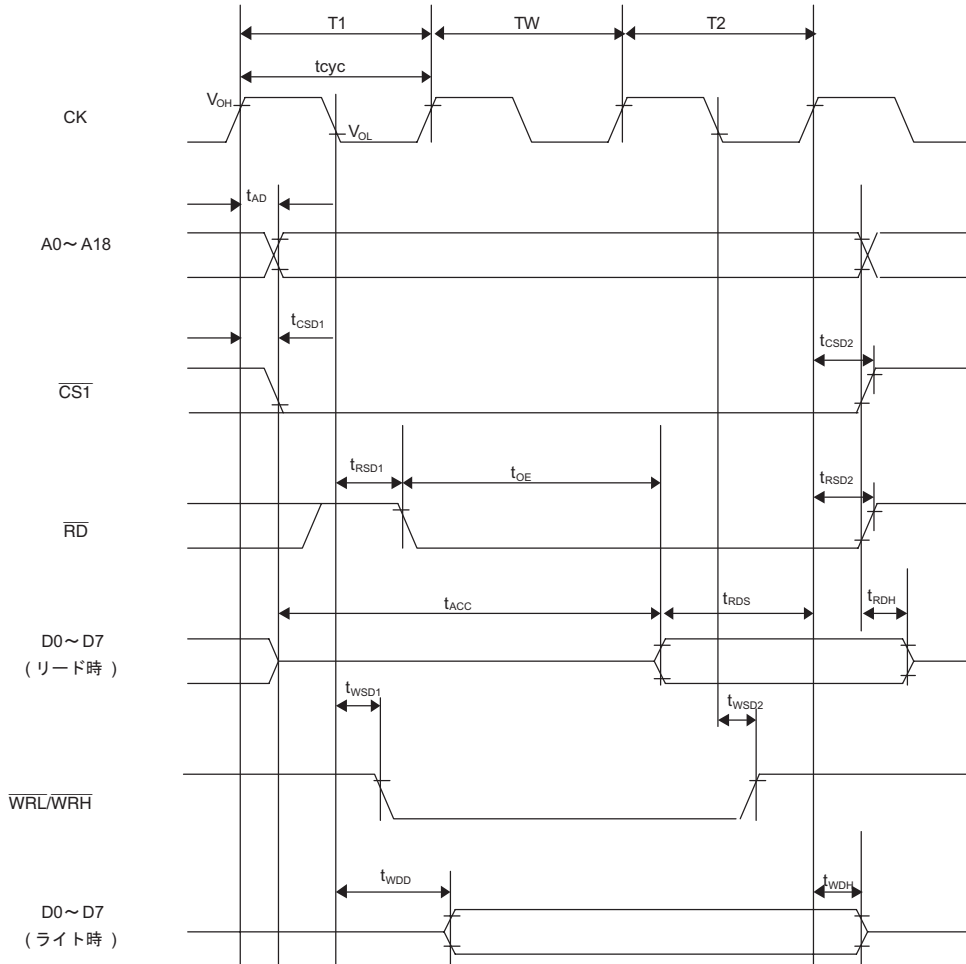
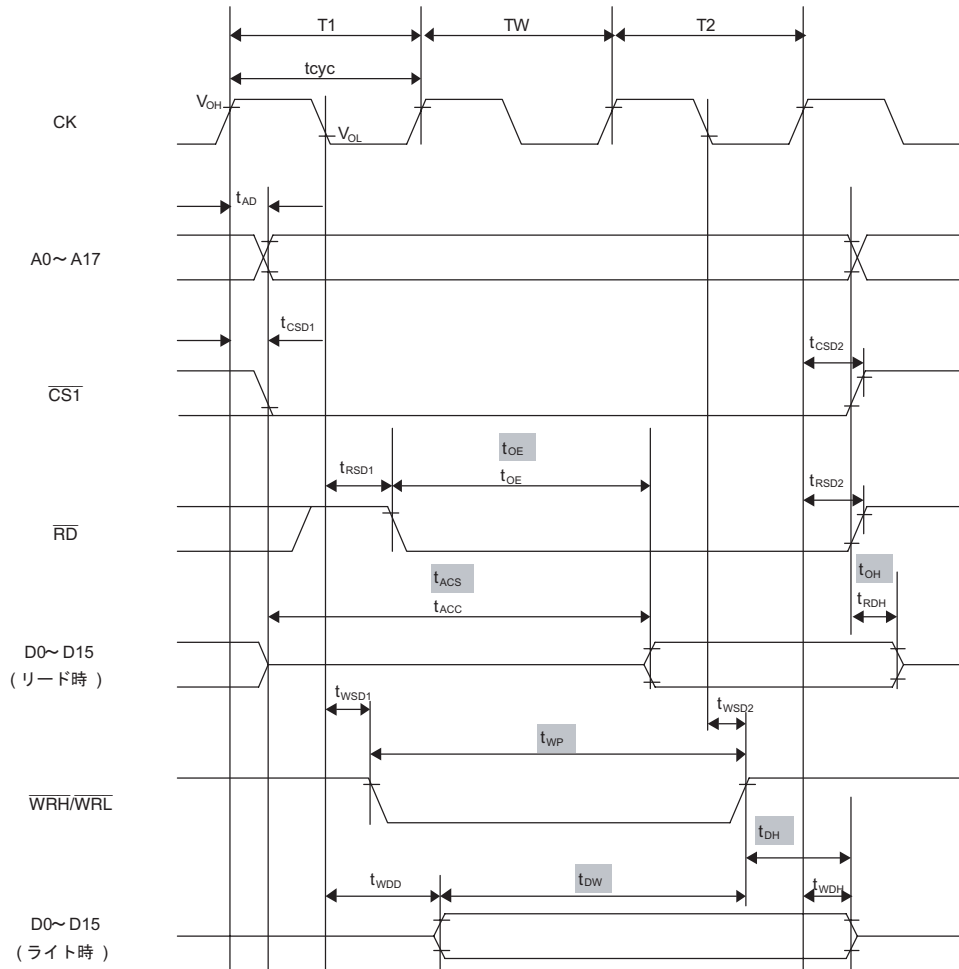


図9 SH7145 基本バスサイクル (1ソフトウェアウェイト)

SRAM(HM62W16255HCJP-10) インタフェース	MCU	SH7145 (50MHz)	使用機能	BSC (バスステート コントローラ)
動作説明				
<p>(1) データのリード/ライト</p> <p>図9にデータのリード/ライトタイミングチャートを示します。SH7145とHM62W16255HCJP-10を接続する場合、SH7145のt_{ACC} (リードデータアクセス時間)、t_{OE} (リードストロープからのアクセス時間)、t_{RDH} (リードデータホールド時間) およびHM62W16255HCJP-10のt_{DW} (入力データセット時間)、t_{DH} (リードデータホールド時間)、t_{WP} (ライトパルス幅) が満足されているかを確認します。図10から、各タイミングは以下のようになります。</p> <p>(a) SH7145のt_{ACC}およびt_{OE}</p> $t_{ACC} = t_{ACS}(\max)$ $t_{ACC} = tcyc \times (n+2) - 40 \qquad n: \text{ウェイトステート}=1 \text{ ウェイト}$ $= 10ns \leq 20ns \text{ (SH7145 } t_{ACC}\text{)}$ $t_{OE} = tcyc \times (n+1.5) - 43$ $= 5ns \leq 7ns \text{ (SH7145 } t_{OE}\text{)}$ <p>(b) SH7145のt_{RDH}</p> $t_{RDH} = t_{OH}(\min)$ $= 3ns \geq 0ns \text{ (SH7145 } t_{RDH}\text{)}$ <p>(c) HM62W16255HCJP-10のt_{DW}およびt_{DH}</p> $t_{DW} = tcyc \times (n+1) - t_{WDD}(\max) + t_{WSD2}(\max)$ $= 20 \times (1+1) - 35 + 25$ $= 30ns \geq 5ns \text{ (HM62W16255HCJP-10 } t_{DW}\text{)}$ $t_{WDH} = t_{DH}$ $= 0ns \geq 0ns \text{ (HM62W16255HCJP-10 } t_{DH}\text{)}$ <p>(d) HM62W16255HCJP-10のt_{WP}</p> $t_{WP} = tcyc \times (n+1) - t_{WSD1}(\max) + t_{WSD2}(\max)$ $= 20 \times (1+1) - 25 + 25$ $= 40ns \geq 7ns \text{ (HM62W16255HCJP-10 } t_{WP}\text{)}$				
<p>HD74LVC08 の伝搬遅延時間=6.0ns (max)</p>				

SRAM(HM62W16255HCJP-10) インタフェース	MCU	SH7145 (50MHz)	使用機能	BSC (バスステート コントローラ)
------------------------------------	-----	-------------------	------	------------------------

動作説明



HM62W16255HCJP-10のAC特性

図 10 リード/ライトタイミングチャート

SRAM(HM62W16255HCJP-10) インタフェース	MCU	SH7145 (50MHz)	使用機能	BSC (バスステート コントローラ)
AC 特性				

(1) SH7145 AC特性

表 6 バスタイミング

(条件: $V_{cc}=PLL V_{cc}=3.3V\pm 0.3V$ 、 $Av_{cc}=3.3V\pm 0.3V$ 、 $Av_{cc}=V_{cc}\pm 0.3V$ 、 $Av_{ref}=3.0\sim Av_{cc}$ 、 $V_{ss}=PLL V_{ss}=Av_{ss}=0V$)

項目	記号	min	max	単位
アドレス遅延時間	t_{AD}	-	25	ns
\overline{CS} 遅延時間 1	t_{CSD1}	-	28	ns
\overline{CS} 遅延時間 2	t_{CSD2}	-	28	ns
リードストローク遅延時間 1	t_{RSD1}	-	25	ns
リードストローク遅延時間 2	t_{RSD2}	-	25	ns
リードデータセットアップ時間	t_{RDS}	15	-	ns
リードデータホールド時間	t_{RDH}	0	-	ns
ライトストローク遅延時間 1	t_{WSD1}	-	25	ns
ライトストローク遅延時間 2	t_{WSD2}	-	25	ns
ライトデータ遅延時間	t_{WDD}	-	30	ns
ライトデータホールド時間	t_{WDH}	0	-	ns
WAIT セットアップ時間	t_{WTS}	12	-	ns
WAIT ホールド時間	t_{WTH}	3	-	ns
リードデータアクセス時間	t_{ACC}	$tcyc \times (n+2)-35$	-	ns
リードストロークからのアクセス時間	t_{OE}	$tcyc \times (n+1.5)-33$	-	ns
ライトデータ保持時間	t_{WRH}	0	-	ns

【注】 nはウェイト数

(2) HM62W16255HCJP-10 AC特性

(a) リードサイクル

表 7 リードサイクル AC 特性

項目	記号	min	max	単位
リードサイクル時間	t_{RC}	10	-	ns
アドレスアクセス時間	t_{AA}	-	10	ns
チップセレクトアクセス時間	t_{ACS}	-	10	ns
\overline{CS} セット時間	t_{CLZ}	3	-	ns
出カインエーブルアクセス時間	t_{OE}	-	5	ns
出カインエーブル・出力セット時間	t_{OLZ}	0	-	ns
チップディセレクト・出力フローティング時間	t_{CHZ}	-	5	ns
出カディスエイブル・出力フローティング時間	t_{OHZ}	-	5	ns
出力保持時間	t_{OH}	3	-	ns
バイトセレクト時間	t_{LB}, t_{UB}	-	5	ns

SRAM(HM62W16255HCJP-10) インタフェース	MCU	SH7145 (50MHz)	使用機能	BSC (バスステート コントローラ)
AC 特性				

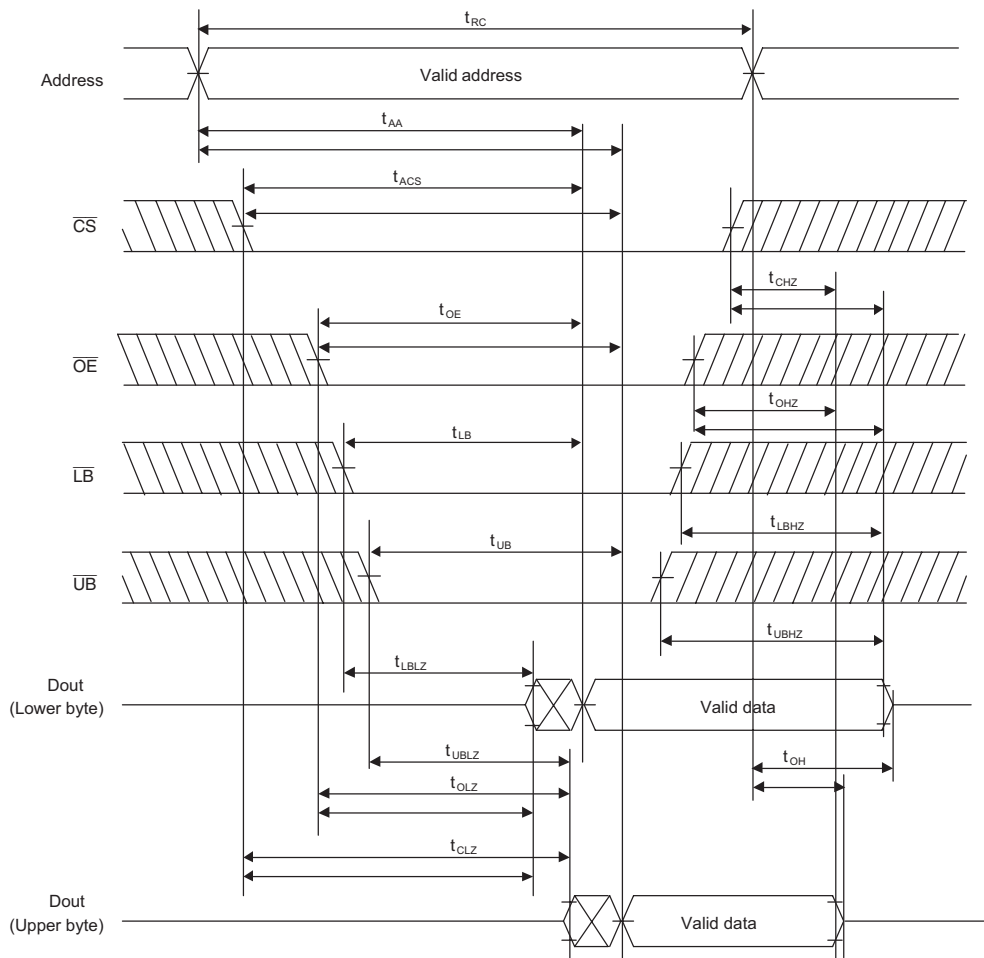


図 11 リードサイクル波形

SRAM(HM62W16255HCJP-10) インタフェース	MCU	SH7145 (50MHz)	使用機能	BSC (バスステート コントローラ)
------------------------------------	-----	-------------------	------	------------------------

AC 特性

(b) ライトサイクル

表 8 ライトサイクル AC 特性

項目	記号	min	max	単位
ライトサイクル時間	t_{WC}	10	-	ns
チップセレクト時間	t_{CW}	7	-	ns
アドレス有効時間	t_{AW}	7	-	ns
アドレスセットアップ時間	t_{AS}	0	-	ns
ライトパルス幅	t_{WP}	7	-	ns
アドレス保持時間	t_{WR}	0	-	ns
出力ディスエイブル・出力フローティング時間	t_{OHZ}	-	5	ns
\overline{WE} ・出力フローティング時間	t_{WHZ}	-	5	ns
入力データセット時間	t_{DW}	5	-	ns
入力データ保持時間	t_{DH}	0	-	ns
\overline{WE} 出力セット時間	t_{OW}	3	-	ns
バイトセレクト時間	t_{LBW}, t_{UBW}	7	-	ns

SRAM(HM62W16255HCJP-10) インタフェース	MCU	SH7145 (50MHz)	使用機能	BSC (バスステート コントローラ)
AC 特性				

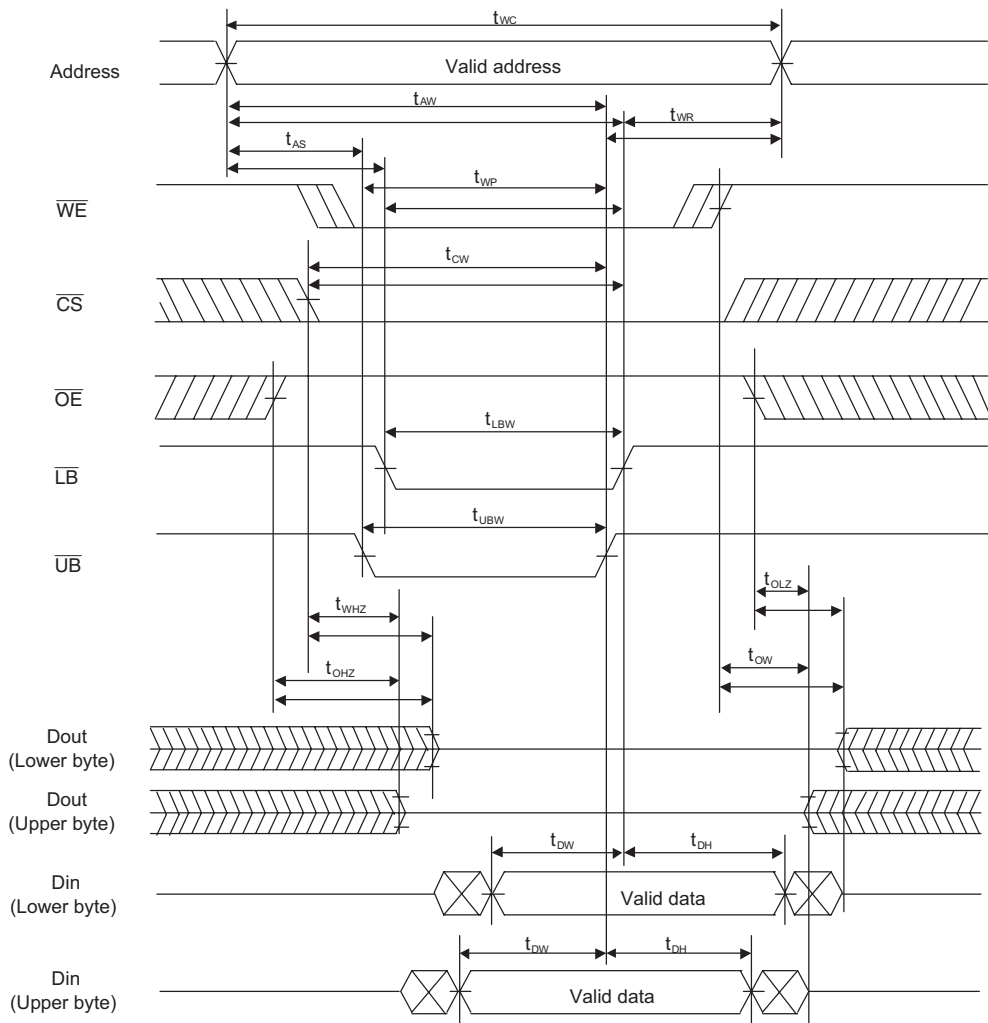


図 12 ライトサイクル波形

ルネサス32ビットRISCマイクロコンピュータ
アプリケーションノート
SH7145インタフェース編

発行年月 2003年9月11日 Rev.1.00
2004年5月10日 Rev.2.00

発行 株式会社ルネサス テクノロジ 営業企画統括部
〒100-0004 東京都千代田区大手町 2-6-2

編集 株式会社ルネサス小平セミコン 技術ドキュメント部

営業お問合せ窓口
株式会社ルネサス販売



<http://www.renesas.com>

本		社	〒100-0004	千代田区大手町2-6-2 (日本ビル)	(03) 5201-5350
京	支	社	〒212-0058	川崎市幸区鹿島田890-12 (新川崎三井ビル)	(044) 549-1662
西	支	店	〒190-0023	立川市柴崎町2-2-23 (第二高島ビル2F)	(042) 524-8701
札	支	社	〒060-0002	札幌市中央区北二条西4-1 (札幌三井ビル5F)	(011) 210-8717
東	支	店	〒980-0013	仙台市青葉区花京院1-1-20 (花京院スクエア13F)	(022) 221-1351
い	支	店	〒970-8026	いわき市平小太郎町4-9 (損保ジャパンいわき第二ビル3F)	(0246) 22-3222
茨	支	店	〒312-0034	ひたちなか市堀口832-2 (日立システムプラザ勝田1F)	(029) 271-9411
新	支	店	〒950-0087	新潟市東大通1-4-2 (新潟三井物産ビル3F)	(025) 241-4361
松	支	社	〒390-0815	松本市深志1-2-11 (昭和ビル7F)	(0263) 33-6622
中	部	業	〒460-0008	名古屋市中区栄3-13-20 (栄センタービル4F)	(052) 261-3000
浜	部	業	〒430-7710	浜松市板屋町111-2 (浜松アクトタワー10F)	(053) 451-2131
西	部	業	〒541-0044	大阪市中央区伏見町4-1-1 (明治安田生命大阪御堂筋ビル)	(06) 6233-9500
北	支	社	〒920-0031	金沢市広岡3-1-1 (金沢パークビル8F)	(076) 233-5980
広	支	店	〒730-0036	広島市中区袋町5-25 (広島袋町ビルディング8F)	(082) 244-2570
鳥	支	店	〒680-0822	鳥取市今町2-251 (日本生命鳥取駅前ビル)	(0857) 21-1915
九	支	社	〒812-0011	福岡市博多区博多駅前2-17-1 (ヒロカネビル本館5F)	(092) 481-7695
鹿	支	店	〒890-0053	鹿児島市中央町12-2 (明治安田生命鹿児島中央町ビル)	(099) 284-1748

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：カスタマサポートセンタ E-Mail: csc@renesas.com

SH7145 インタフェース編 アプリケーションノート



ルネサス エレクトロニクス株式会社
神奈川県川崎市中原区下沼部1753 〒211-8668

RJJ05B0295-0200H