
SH7216 グループ

R01AN0274JJ0103

Rev.1.03

DMAC を使用した SCIF (クロック同期式) データ転送例

2012.03.01

要旨

本アプリケーションノートは、SH7216 のダイレクトメモリアクセスコントローラ (DMAC) と FIFO 内蔵シリアルコミュニケーションインタフェース (SCIF) のクロック同期式データ転送例をまとめたものです。

なお、本アプリケーションノートに掲載されているタスク例およびアプリケーション例は確認済みですが、実際にご使用になる場合には、必ず動作環境を確認の上ご使用くださいますようお願いいたします。

動作確認デバイス

SH7216

目次

1. はじめに.....	2
2. 応用例の説明.....	3
3. 参考ドキュメント.....	18

1. はじめに

1.1 仕様

- DMAC のチャンネル 0 と 1、SCIF のチャンネル 3 を使用します。
- DMAC チャンネル 0 の起動要因を SCIF の送信 FIFO データエンプティ割り込み (TXI) とします。
- DMAC チャンネル 1 の起動要因を SCIF の受信 FIFO データフル割り込み (RXI) とします。
- SCIF のチャンネル 3 はクロック同期式モードで、8 ビット長固定です。
- 送信データは、あらかじめ内蔵フラッシュメモリ上に 32 バイトの文字列を配置します。
- 受信データは内蔵 RAM に格納します。

1.2 使用機能

- FIFO 内蔵シリアルコミュニケーションインタフェース (SCIF) チャンネル 3
- ダイレクトメモリアクセスコントローラ (DMAC) チャンネル 0、チャンネル 1

1.3 適用条件

マイコン	SH7216
動作周波数	内部クロック : 200 MHz バスクロック : 50 MHz 周辺クロック : 50 MHz
統合開発環境	ルネサス エレクトロニクス製 High-performance Embedded Workshop Ver.4.06.00
C コンパイラ	ルネサス エレクトロニクス製 SuperH RISC engine ファミリ C/C++ コンパイラパッケージ Ver.9.03.00 Release 00
コンパイルオプション	High-performance Embedded Workshop でのデフォルト設定 (-cpu=sh2afpu -pic=1 -object="\$(CONFIGDIR)¥\$(FILELEAF).obj" -debug -gbr=auto -chgincpath -errorpath -global_volatile=0 -opt_range=all -infinite_loop=0 -del_vacant_loop=0 -struct_alloc=1 -nologo)

2. 応用例の説明

本応用例では、DMAC 起動要因を SCIF とした、DMAC を使用した SCIF のクロック同期式データ送受信を行います。

2.1 使用機能の動作概要

2.1.1 FIFO 内蔵シリアルコミュニケーションインタフェース (SCIF)

SCIF には調歩同期式通信とクロック同期式通信の 2 方式をサポートします。送信/受信用に 16 段の FIFO (First-In First-Out) レジスタを内蔵し、効率的かつ高速な連続通信を可能にしています。

SCIF についての詳細は、「SH7216 グループ ハードウェアマニュアル」の「FIFO 内蔵シリアルコミュニケーションインタフェース」の章を参照してください。

表 1 に SCIF の概要、表 2 に調歩同期式通信の概要、表 3 にクロック同期式通信の概要を示します。

また、図 1 に SCIF のブロック図を示します。

表 1 SCIF の概要

項目	概要
通信モード	調歩同期式シリアル通信、クロック同期式シリアル通信 全二重通信可能
クロックソース	ポーレートジェネレータ (内部クロック)、または SCK 端子 (外部クロック)
割り込み	送信 FIFO データエンpty割り込み、ブレーク割り込み、 レシーブ FIFO データフル割り込み、および受信エラー割り込み
その他	低消費電力モードに設定可能 受信エラー数を検出可能 タイムアウトエラーを検出可能 (調歩同期モード受信時)

表 2 調歩同期式通信の概要

項目	概要
データ長	7 ビット、または 8 ビット
ストップビット長	1 ビット、または 2 ビット
パリティ	偶数パリティ、奇数パリティ、またはパリティなし
受信エラーの検出	パリティエラー、フレーミングエラー、オーバーランエラー
ブレークの検出	フレーミングエラー発生後、引き続き 1 フレーム長以上スペース 0 (ローレベル) の場合、ブレークが検出されます。またフレーミングエラー発生時に RXD 端子のレベルをシリアルポートレジスタから直接読み出すことによってもブレークを検出できます

表 3 クロック同期式通信の概要

項目	概要
データ長	8 ビット
受信エラーの検出	オーバーランエラー

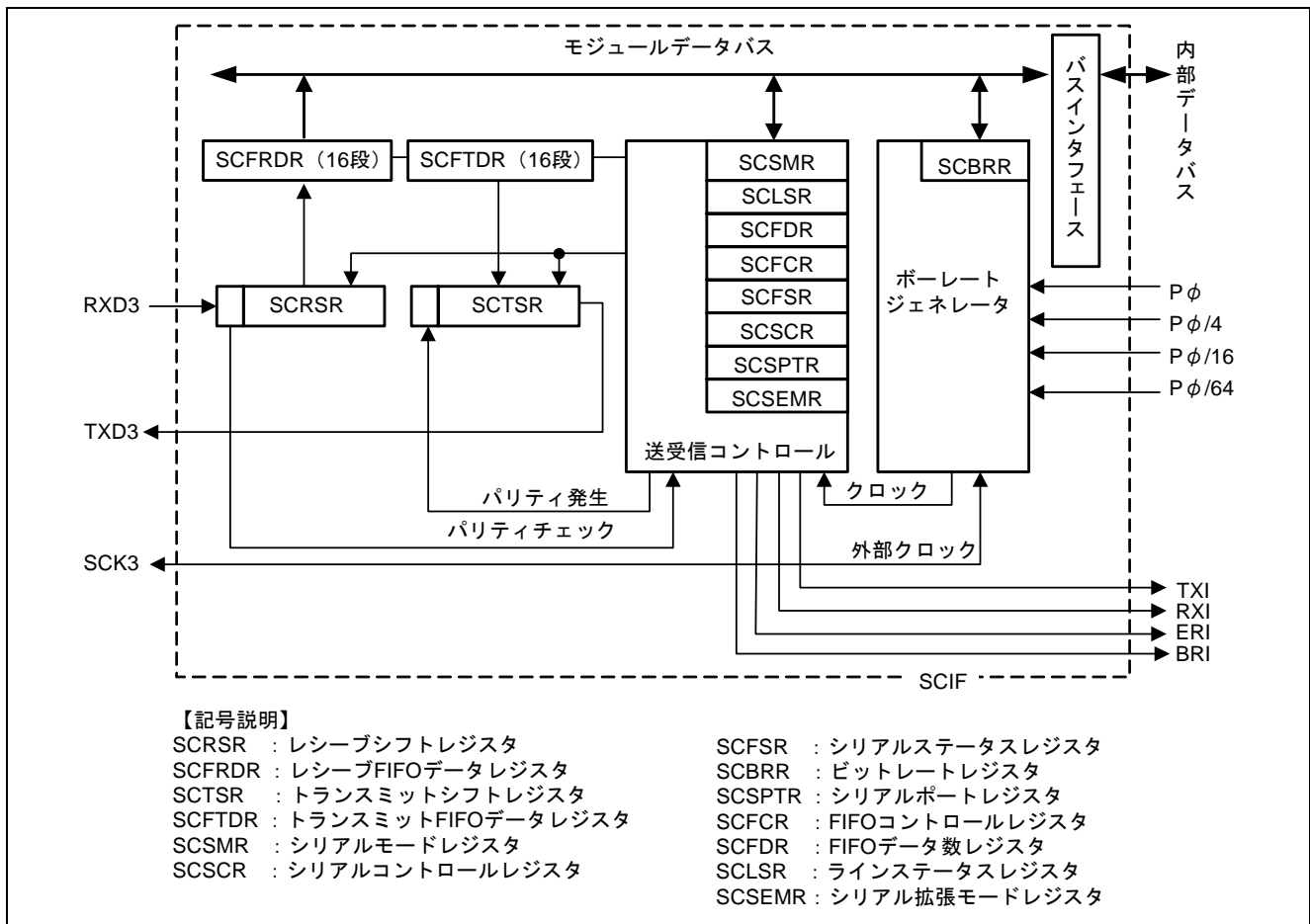


図 1 SCIF のブロック図

2.1.2 ダイレクトメモリアクセスコントローラ (DMAC)

本 LSI の DMAC は、DACK (転送要求受け付け信号) 付き外部デバイス、外部メモリ、内蔵メモリ、メモリマップト外部デバイス、および内蔵周辺モジュール間のデータ転送を CPU に代わって高速に行います。

バスモードは、サイクルスチールモードとバーストモードから選択できます。

DMAC についての詳細は、「SH7216 グループ ハードウェアマニュアル ダイレクトメモリアクセスコントローラ」の章を参照してください。

表 4 に DMAC の概要を示します。サイクルスチールモードの DMA 転送例を図 2 に示し、バーストモードの DMA 転送例を図 3 に示します。また、DMAC のブロック図を図 4 に示します。

表 4 DMAC の概要

項目	概要
チャンネル数	CH0~CH7 の 8 チャンネル CH0~CH3 の 4 チャンネルのみ、外部リクエストの受け付けが可能
アドレス空間	4 GB
転送データ長	バイト、ワード (2 バイト)、ロングワード (4 バイト)、16 バイト (ロングワード × 4)
最大転送回数	16,777,216 (24 ビット) 回
アドレスモード	シングルアドレスモード、デュアルアドレスモード
転送要求	外部リクエスト、内蔵周辺モジュールリクエスト、オートリクエスト (SCIF: 8 要因、I2C3: 2 要因、A/D コンバータ: 1 要因、MTU2: 5 要因、CMT: 2 要因)
バスモード	サイクルスチールモード (通常モード、インターミットモード) バーストモード
優先順位	チャンネル優先順位固定モード、ラウンドロビンモード
割り込み要求	データ転送 1/2 終了時またはデータ転送終了時に CPU へ割り込み要求発生
外部リクエスト検出	DREQ 入力のロー/ハイレベル検出、立ち上がり/立ち下がリエッジ検出
転送要求受け付け信号/転送終了信号	DACK および TEND はアクティブレベルを設定可能

サイクルステールの通常モードでは、DMACは一回の転送単位（バイト、ワード、ロングワード または 16バイト単位）の転送を終了するたびにバス権を他のバスマスタに渡します。その後転送要求があれば、他のバスマスタからバス権を取り戻し、再び1転送単位の転送を行い、その転送を終了するとまたバス権を他のバスマスタに渡します。これを転送終了条件が満たされるまで繰り返します。サイクルステール通常モードは、転送要求元、転送元、転送先にかかわらずすべての転送区間で使えます。

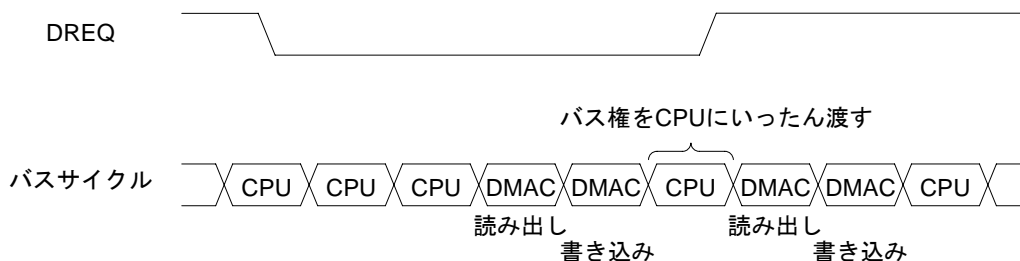


図 2 サイクルステールモードの DMA 転送例（デュアルアドレス、DREQ ローレベル検出）

バーストモードでは、DMAC は一度バス権を取ると、転送終了条件が満たされるまでバス権を解放せずに転送を続けます。ただし、外部リクエストモードで、DREQ をレベルで検出する場合には、DREQ がアクティブなレベルでなくなると、転送終了条件が満たされていなくても、すでに要求を受け付けたDMAC 転送要求を終了後に他のバスマスタにバス権を渡します。

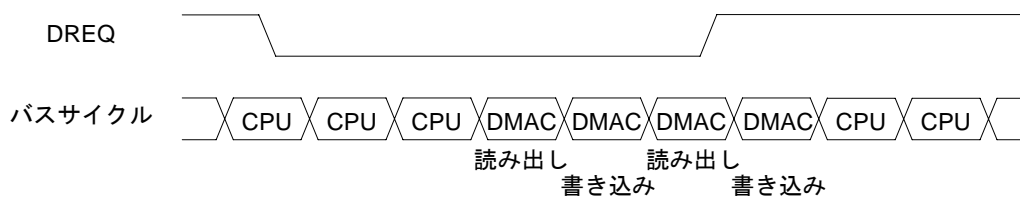


図 3 バーストモードの DMA 転送例（デュアルアドレス、DREQ ローレベル検出）

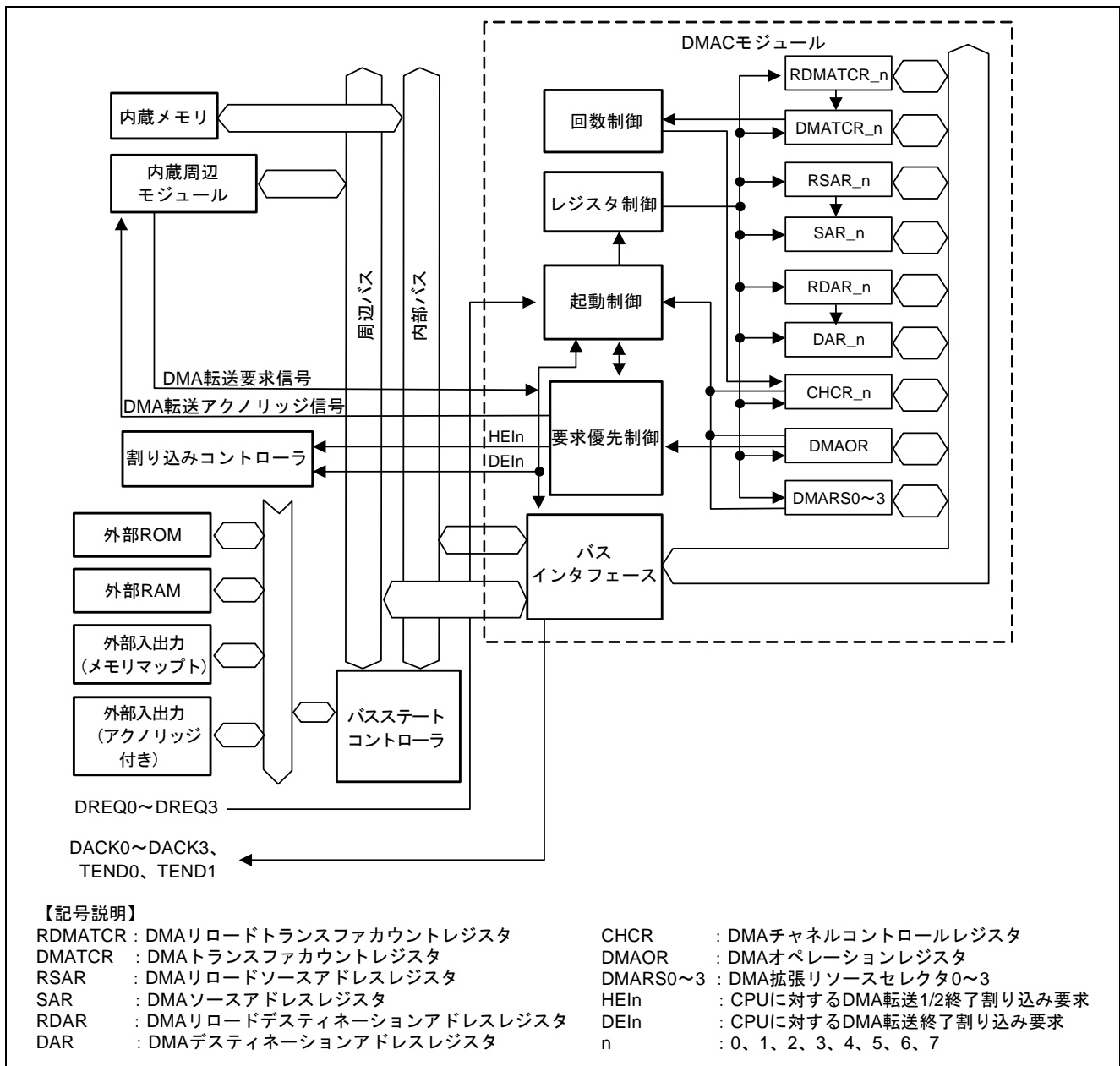


図4 DMACのブロック図

2.2 参考プログラムの動作説明

参考プログラムの設定内容を表 5 に示します。また、動作イメージを図 5 に示します。

表 5 参考プログラムの設定内容

機能	項目	設定内容	
SCIF	動作モード	クロック同期式	
	データ長	8 ビットデータ	
	クロックソース	Pφクロック (50MHz)	
	割り込み	送信 FIFO データエンpty割り込み (TXI) 受信 FIFO データフル割り込み (RXI)	
	ボーレート	100,000bps	
DMAC	チャンネル	CH0	CH1
	転送起動要因	内蔵周辺モジュールリクエストモード (SCIF_3 の TXI3)	内蔵周辺モジュールリクエストモード (SCIF_3 の RXI3)
	転送データ長	バイトサイズ	バイトサイズ
	転送回数	32 回	32 回
	転送元アドレス	内蔵フラッシュメモリ上に配置した文字列の先頭アドレス	SCIF3 のレシーブ FIFO データレジスタ (SCFRDR_3)
	転送先アドレス	SCIF3 のトランスミット FIFO データレジスタ (SCFTDR_3)	内蔵 RAM の受信データ格納エリアの先頭アドレス
	アドレスモード	デュアルアドレスモード	デュアルアドレスモード
	バスモード	サイクルスチールモード	サイクルスチールモード
	優先順位	チャンネル優先順位固定モード	チャンネル優先順位固定モード
	割り込み要求	データ転送終了時に DMAC 停止	データ転送終了時に DMAC 停止

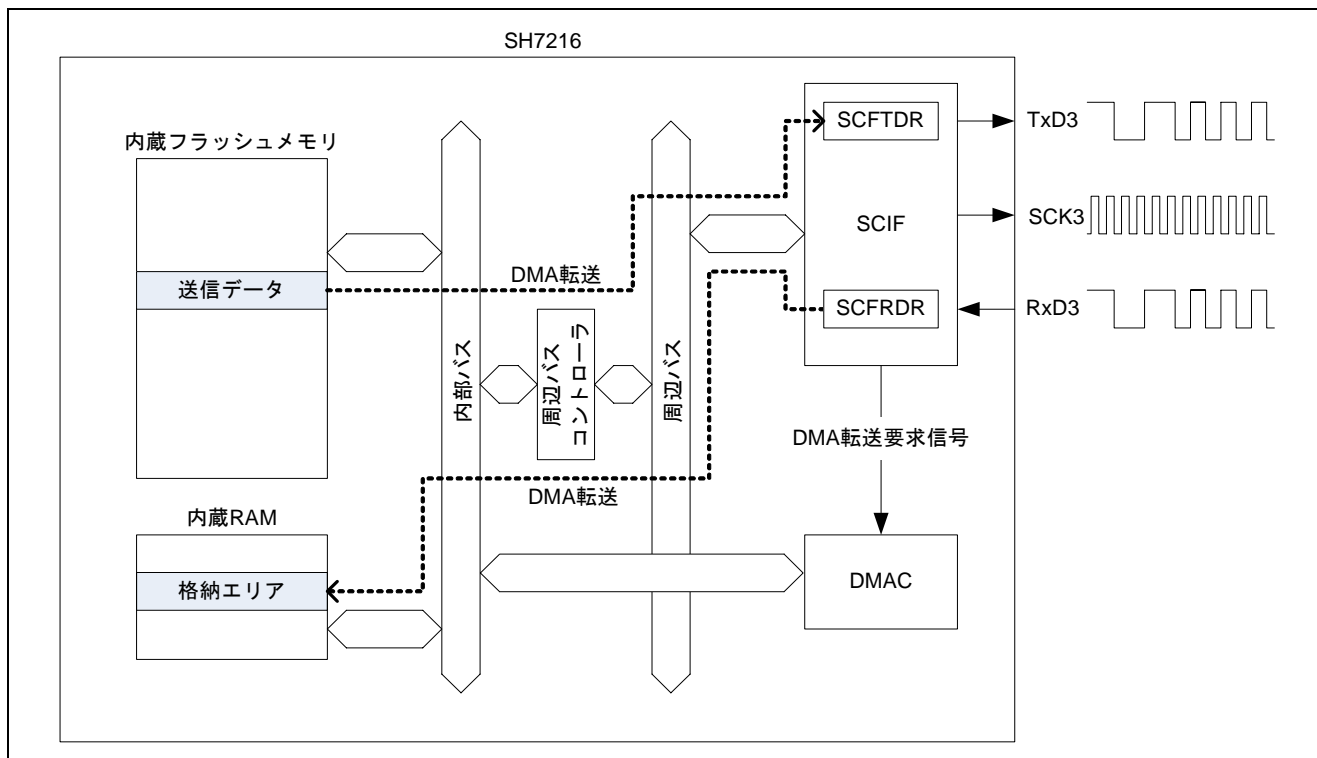


図 5 動作イメージ

2.3 使用機能の設定手順

ここでは、参考プログラムの使用機能初期設定手順を説明します。

図 6 に参考プログラムの処理フローを、図 7 にモジュールスタンバイ解除の設定フローを、図 8 にピンファンクションコントローラの設定フローを、図 9 に DMAC チャンネル 0 初期化フローを、図 10 に DMAC チャンネル 1 初期化フローを、図 11 に SCIF の初期化フローを示します。

また、図 12 に SCIF の送信割り込み処理フローを、図 13 に SCIF の受信割り込み処理フローを、図 14 に受信エラー割り込み処理フローを示します。

なお、各レジスタ設定の詳細は、「SH7216 グループ ハードウェアマニュアル」を参照ください。

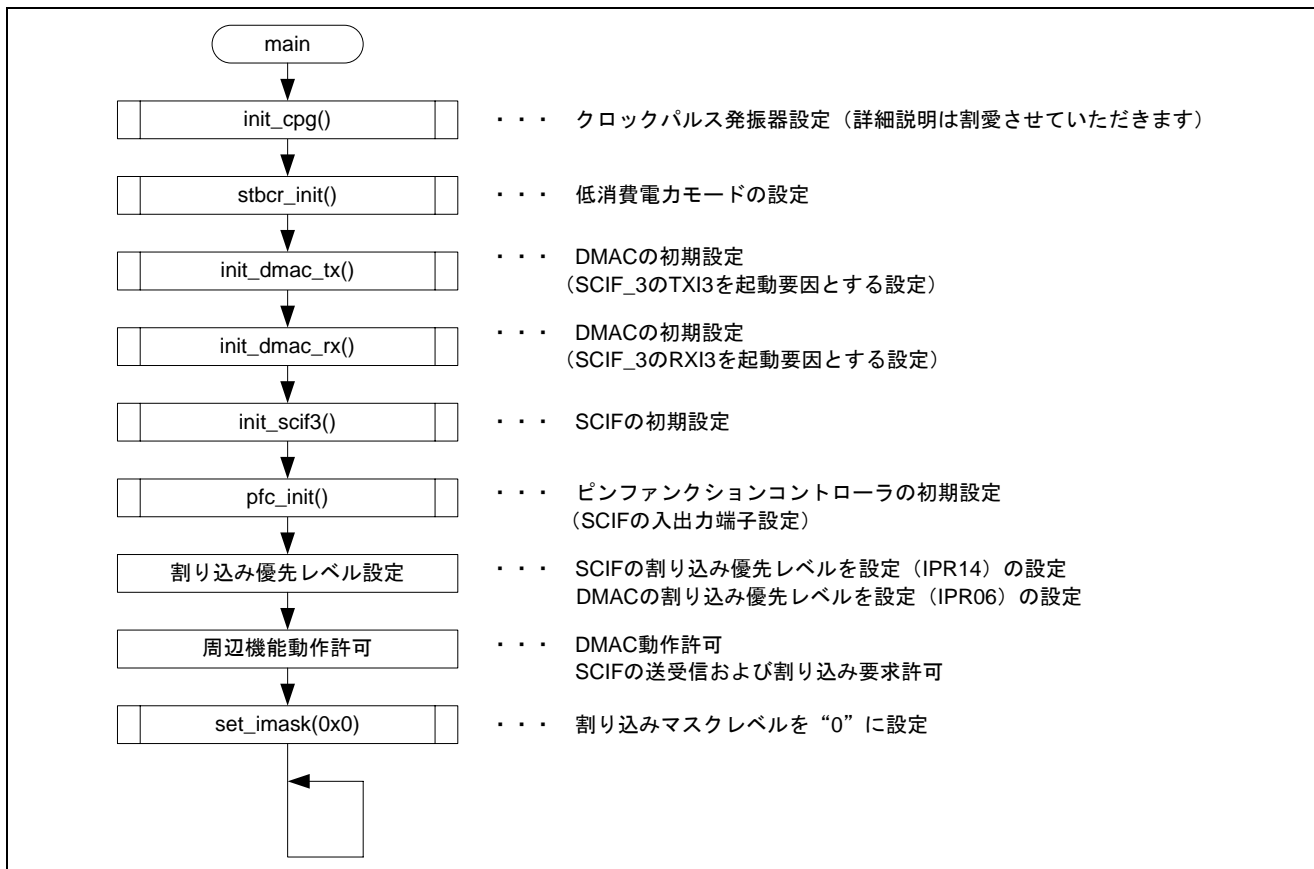


図 6 参考プログラム処理フロー

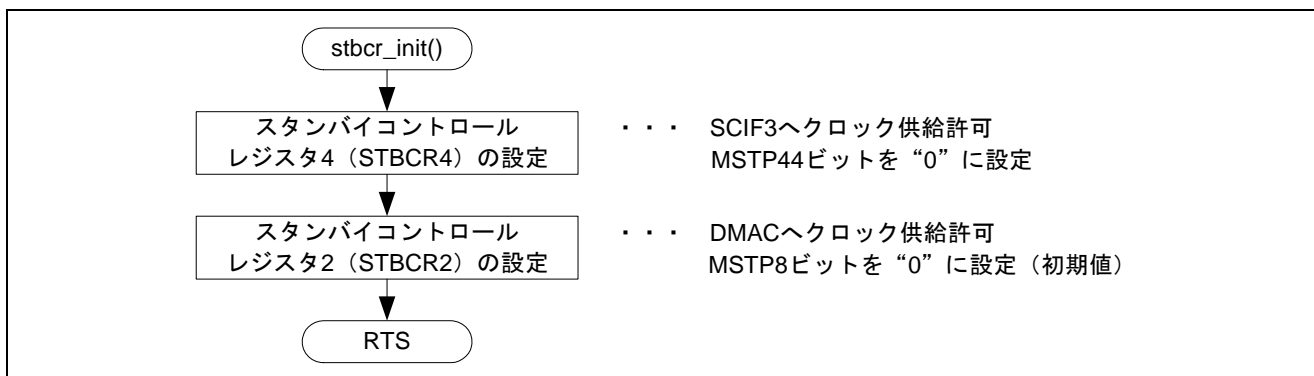


図 7 モジュールスタンバイ解除の設定フロー

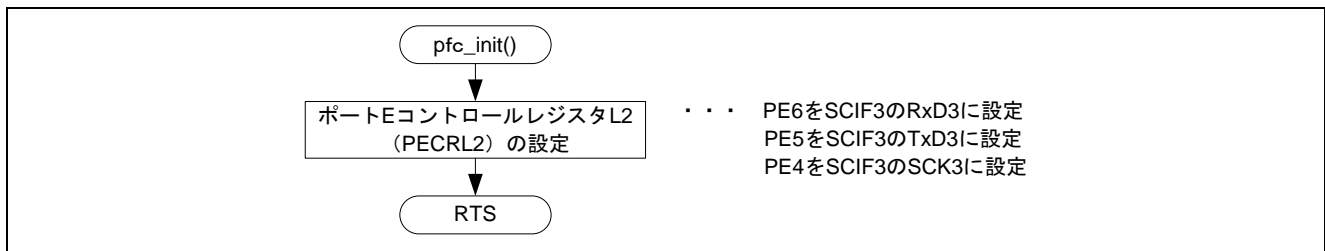


図 8 ピンファンクションコントローラの設定フロー

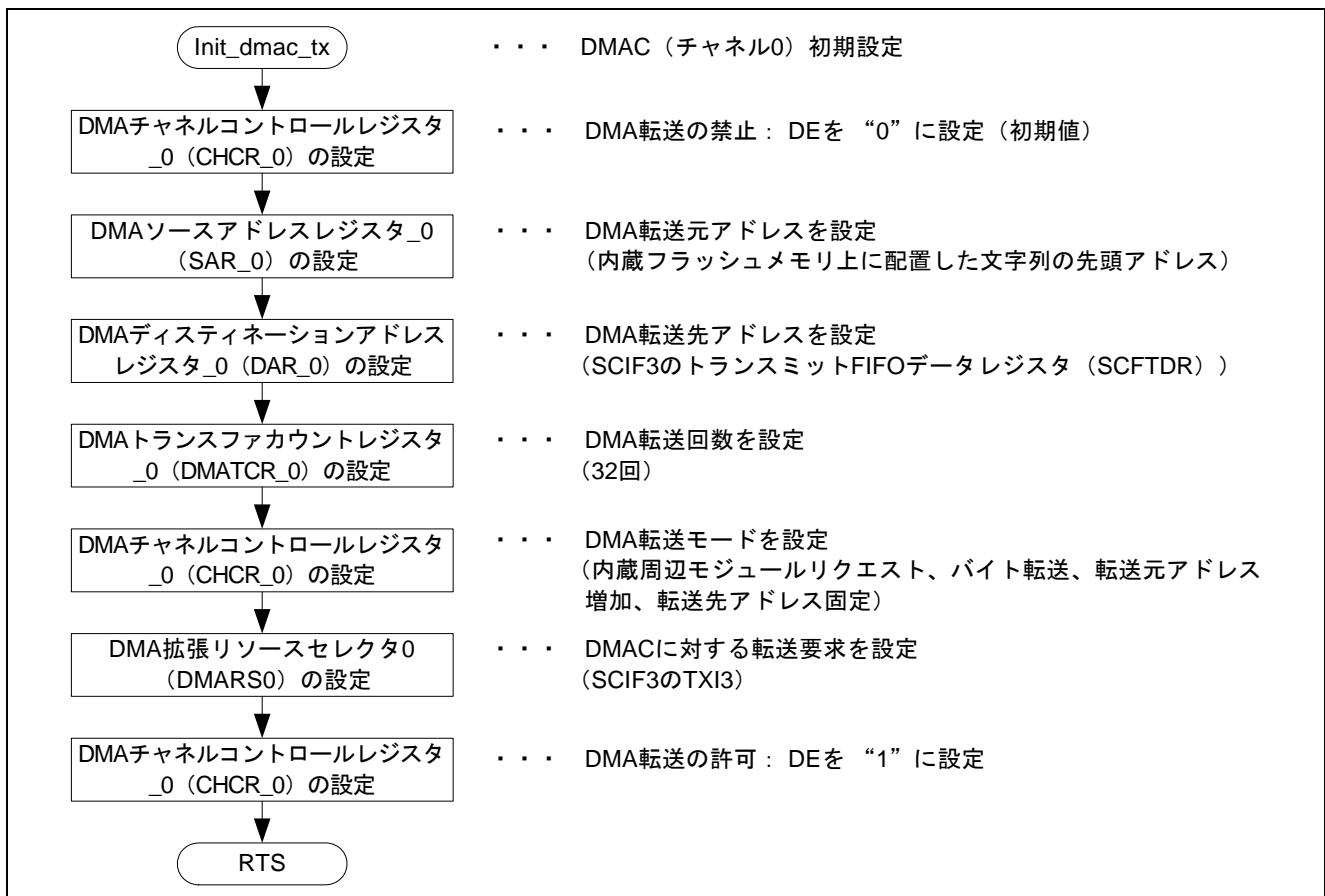


図 9 DMAC チャンネル 0 初期化フロー

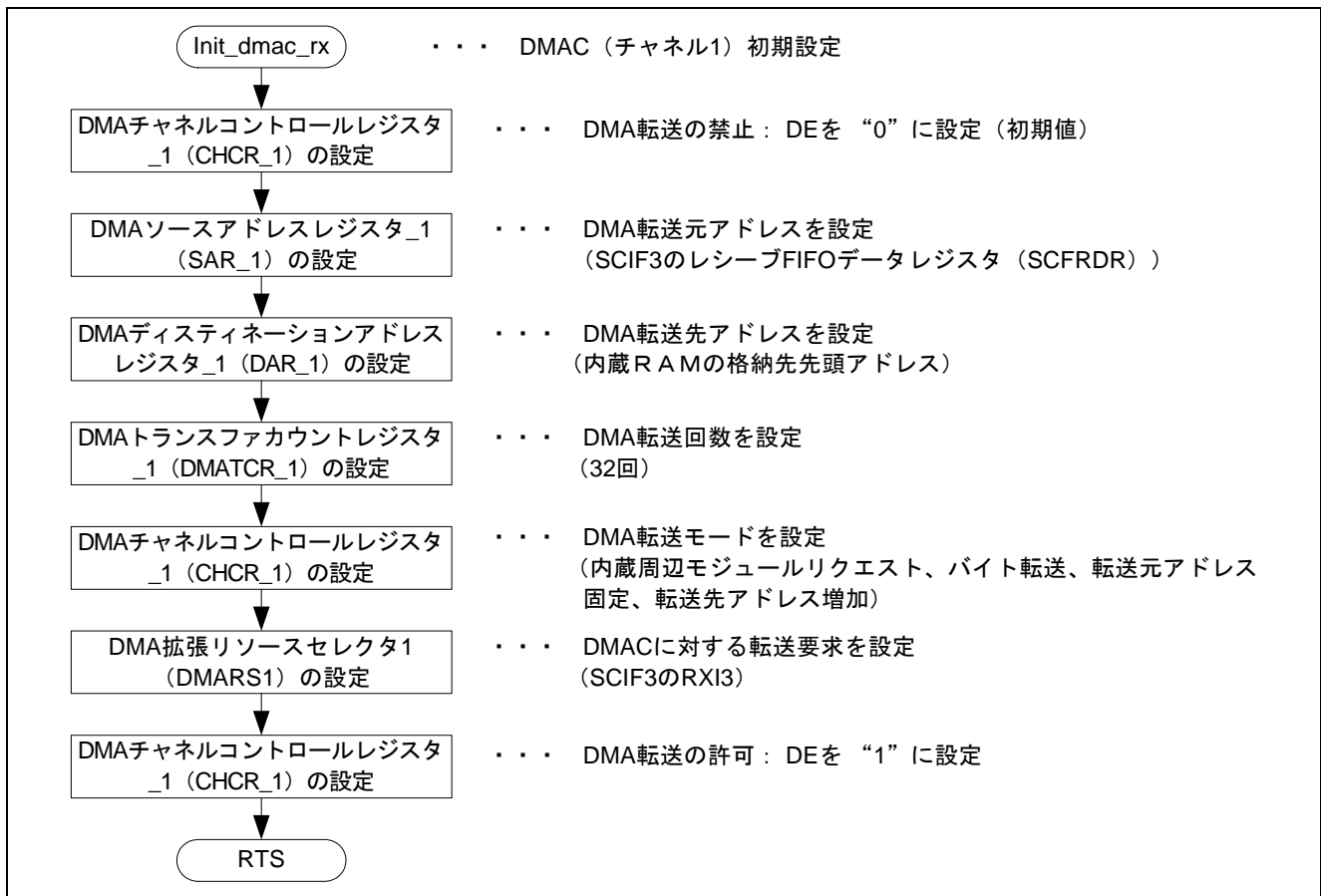


図 10 DMAC チャンネル 1 初期化フロー

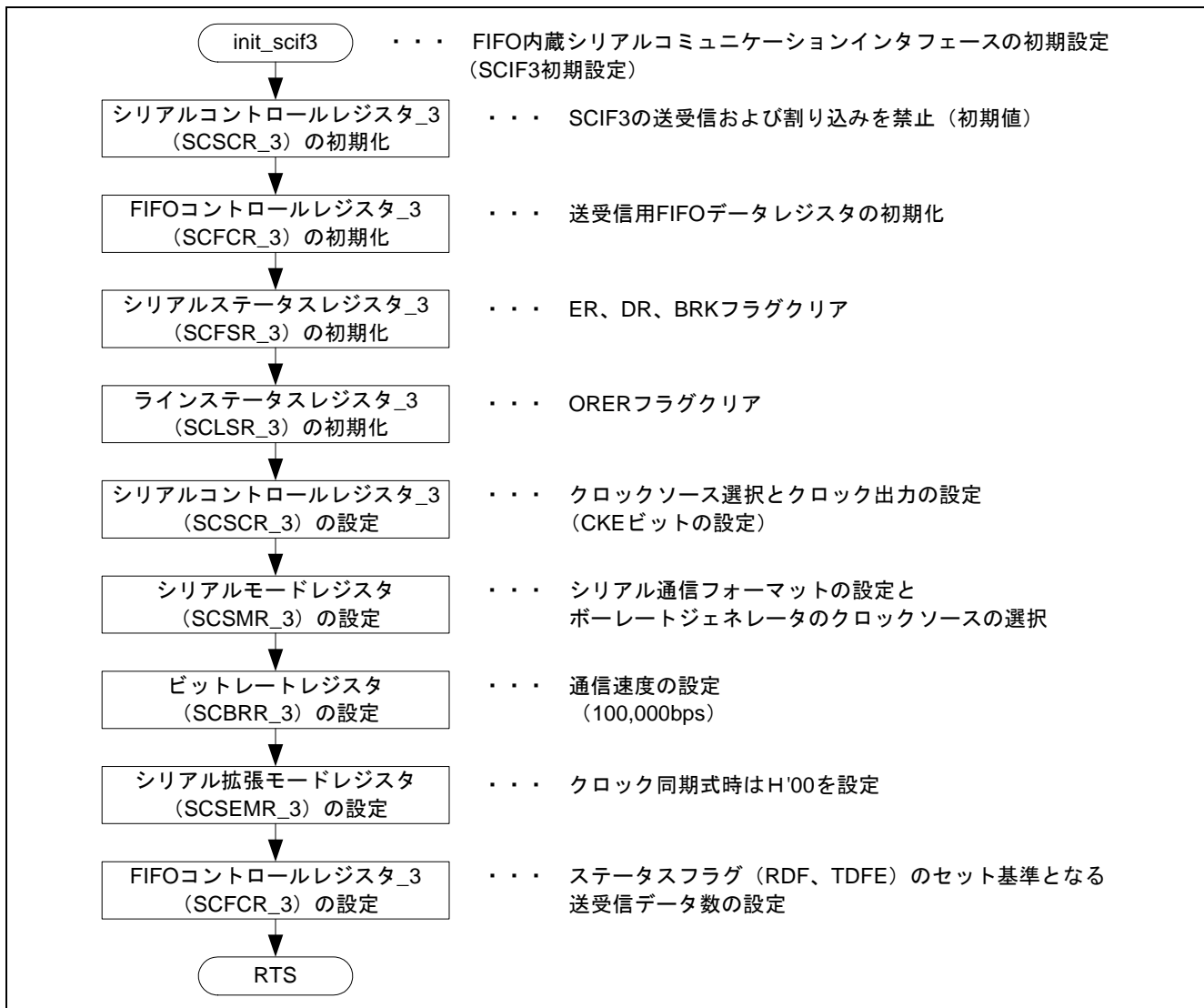


図 11 SCIF 初期化フロー

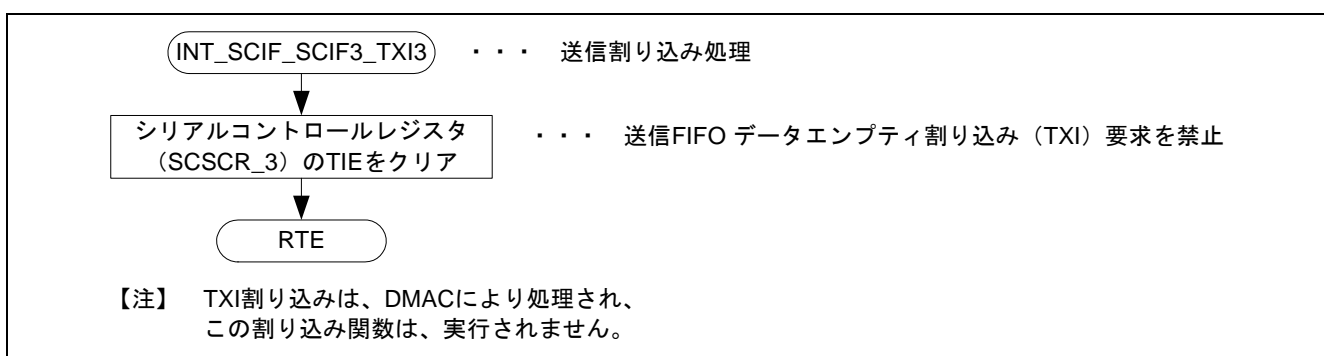


図 12 SCIF 送信割り込み処理フロー

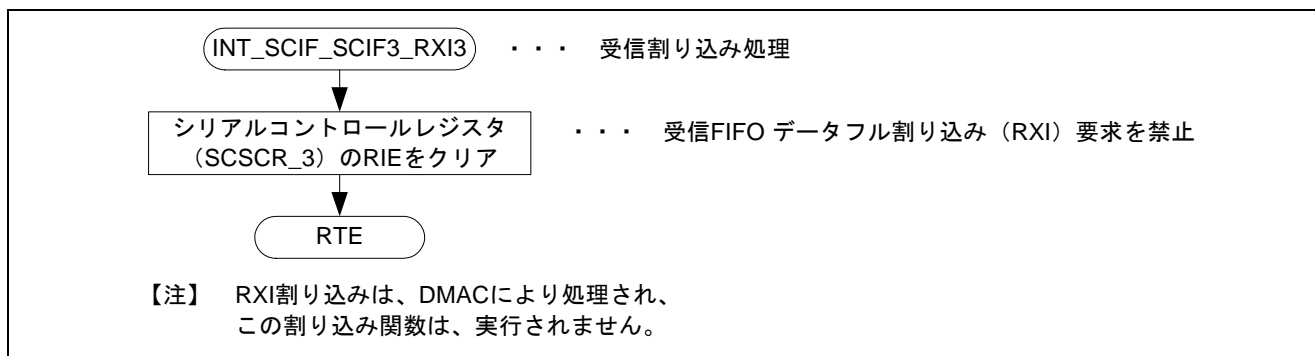


図 13 SCIF 受信割り込み処理フロー

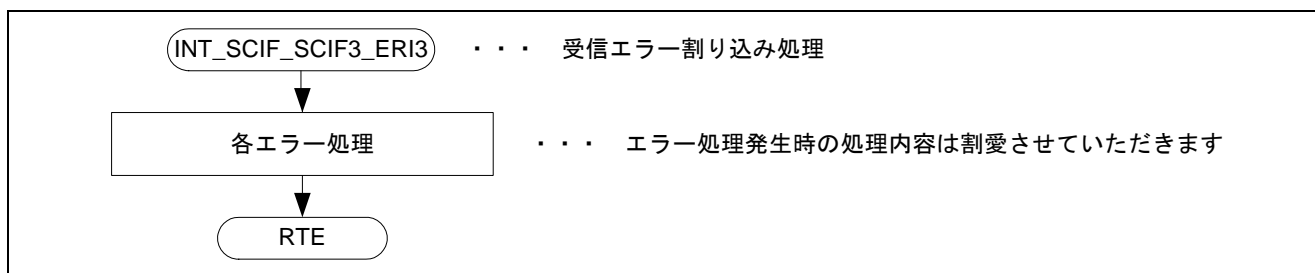


図 14 SCIF 受信エラー割り込み処理フロー

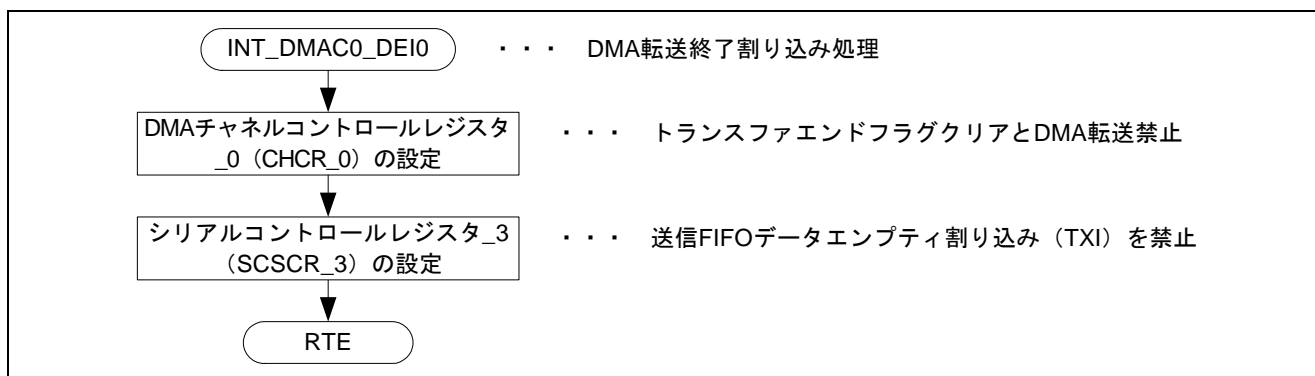


図 15 DMAC チャンネル 0 割り込み処理フロー

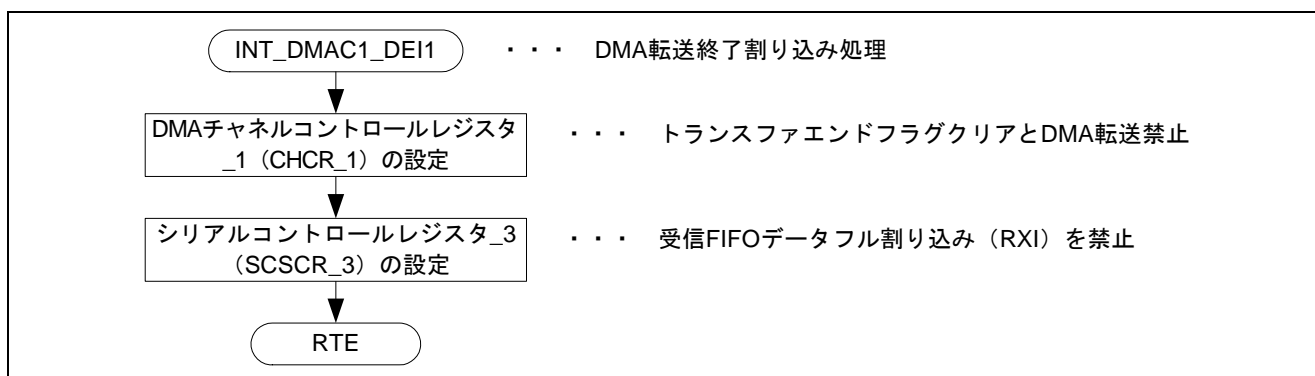


図 16 DMAC チャンネル 1 割り込み処理フロー

2.4 参考プログラムのレジスタ設定

ここでは、参考プログラムで使用したレジスタの設定値を説明します。

2.4.1 クロックパルス発振器 (CPG)

表 6 にクロックパルス発振器の設定を示します。

表 6 クロックパルス発振器設定

レジスタ名	アドレス	設定値	機能
周波数制御レジスタ (FRQCR)	H'FFFE0010	H'0303	STC[2:0] = "B'011": × 1/8 倍 (Bφ) IFC[2:0] = "B'000": × 1/4 倍 (Iφ) PFC[2:0] = "B'011": × 1/8 倍 (Pφ)

2.4.2 低消費電力モード

表 7 にスタンバイコントロールレジスタ (STBCR) の設定を示します。

表 7 スタンバイコントロールレジスタ設定

レジスタ名	アドレス	設定値	機能
スタンバイコントロールレジスタ 2 (STBCR2)	H'FFFE0018	H'00	MSTP8 を "0" に設定 : DMAC は動作 (初期値) その他初期値
スタンバイコントロールレジスタ 4 (STBCR4)	H'FFFE040C	H'E7	MSTP44 を "0" に設定 : SCIF3 は動作 その他初期値

2.4.3 割り込みコントローラ (INTC)

表 8 に割り込み優先レベル設定レジスタ (IPR) の設定を示します。

表 8 スタンバイコントロールレジスタ設定

レジスタ名	アドレス	設定値	機能
割り込み優先レベル設定レジスタ 06 (IPR06)	H'FFFE0C00	H'FF00	DMAC0 の割り込みレベルを 15 に設定 (bit15-12) DMAC1 の割り込みレベルを 15 に設定 (bit11-8)
割り込み優先レベル設定レジスタ 14 (IPR14)	H'FFFE0C10	H'000F	SCIF3 の割り込みレベルを 15 に設定 (bit3-0)

2.4.4 ダイレクトメモリアクセスコントローラ (DMAC)

表 9 に DMAC (チャンネル 0) のレジスタ設定を、表 10 に DMAC (チャンネル 1) のレジスタ設定を示します。

表 9 DMAC (チャンネル 0) レジスタ設定

レジスタ名	アドレス	設定値	機能
DMA ソースアドレス レジスタ_0 (SAR_0)	H'FFFE1000	—	DMA 転送元アドレスとして内蔵フラッシュメモリに 配置した文字列の先頭アドレスを設定
DMA デスティネーション アドレスレジスタ_0 (DAR_0)	H'FFFE1004	H'FFFE980C	DMA 転送先アドレスに SCIF3 のトランスミット FIFO データレジスタ (SCFTDR_3) を設定
DMA トランスファ カウントレジスタ_0 (DMATCR_0)	H'FFFE1008	H'00000020	DMA 転送回数を 32 回に設定 (CHCR_0 にて 1 回の転送サイズをバイトサイズに 設定)
DMA チャンネル コントロールレジスタ_0 (CHCR_0)	H'FFFE100C	H'00001804 (初期設定値)	TC = 0 : 1 回の転送要求で 1 回転送 RLD = 0 : リロード機能無効 (初期値) DM[1:0] = "B'00" : デスティネーションアドレスは固定 SM[1:0] = "B'01" : ソースアドレスは増加 RS[3:0] = "B'1000" : DMA 拡張リソースセクタ TB = 0 : サイクルスチールモード (初期値) TS[1:0] = "B'00" : 転送単位をバイト単位転送 IE = 1 : 割り込み要求を許可 TE : DMA 転送終了割り込みで "0" 設定 DE : DMAC 初期設定前転送禁止 "0" 設定 (初期値) DMAC 初期設定後 DMA 転送許可 "1" 設定 DMA 転送終了割り込みで転送禁止 "0" 設定
DMA オペレーション レジスタ (DMAOR)	H'FFFE1200	—	DME : DMAC 初期設定後 DMA 全チャンネル転送許可 "1" 設定 DMA 転送終了割り込みで全チャンネル転送禁 止 "0" 設定
DMA 拡張リソース セクタ 0 (DMARS0)	H'FFFE1300	H'xx8D	チャンネル 0 の起動要因を SCIF3 (TXI3) に設定

表 10 DMAC (チャンネル 1) レジスタ設定

レジスタ名	アドレス	設定値	機能
DMA ソースアドレスレジスタ_1 (SAR_1)	H'FFFE1010	H'FFFE9814	DMA 転送先アドレスに SCIF3 のレシーブ FIFO データレジスタ (SCFRDR_3) を設定
DMA デスティネーションアドレスレジスタ_1 (DAR_1)	H'FFFE1014	—	DMA 転送元アドレスとして内蔵 RAM の受信データ格納エリアの先頭アドレスを設定
DMA トランスファカウントレジスタ_1 (DMATCR_1)	H'FFFE1018	H'00000020	DMA 転送回数を 32 回に設定 (CHCR_1 にて 1 回の転送サイズをバイトサイズに設定)
DMA チャンネルコントロールレジスタ_1 (CHCR_1)	H'FFFE101C	H'00004804 (初期設定値)	TC = 0 : 1 回の転送要求で 1 回転送 RLD = 0 : リロード機能無効 DM[1:0] = "B'01" : デスティネーションアドレスは増加 SM[1:0] = "B'00" : ソースアドレスは固定 RS[3:0] = "B'1000" : DMA 拡張リソースセクタ TB = 0 : サイクルスチールモード TS[1:0] = "B'00" : 転送単位をバイト単位転送 IE = 1 : 割り込み要求を許可 TE : DMA 転送終了割り込みで "0" 設定 DE : DMAC 初期設定前転送禁止 "0" 設定 DMAC 初期設定後 DMA 転送許可 "1" 設定 DMA 転送終了割り込みで転送禁止 "0" 設定
DMA オペレーションレジスタ (DMAOR)	H'FFFE1200	—	DME : DMAC 初期設定後 DMA 全チャンネル転送許可 "1" 設定 DMA 転送終了割り込みで全チャンネル転送禁止 "0" 設定
DMA 拡張リソースセクタ 0 (DMARS0)	H'FFFE1300	H'8Exx	チャンネル 1 の起動要因を SCIF3 (RXI3) に設定

2.4.5 FIFO 内蔵シリアルコミュニケーションインタフェース (SCIF)

表 11 に SCIF のレジスタ設定を示します。

表 11 SCIF レジスタ設定

レジスタ名	アドレス	設定値	機能
シリアルコントロール レジスタ_3 (SCSCR_3)	H'FFFE9808	H'0000	初期値 TIE ="0" : 送信 FIFO データエンプティ割り込み (TXI) の要求を禁止 RIE ="0" : 受信 FIFO データフル割り込み (RXI) 要求と受信エラー割り込み (ERI) 要求を禁止 TE ="0" : 送信動作を禁止 RE ="0" : 受信動作を禁止 設定時 (クロック同期式モード) CEK[1:0] ="B'00" : 内部クロック / SCK 端子は同期クロック出力
		H'00F8	送受信許可時 TIE ="1" : 送信 FIFO データエンプティ割り込み (TXI) を許可 RIE ="1" : 受信 FIFO データフル割り込み (RXI) と受信エラー割り込み (ERI) 要求を許可 TE ="1" : 送信動作を許可 RE ="1" : 受信動作を許可
		H'0038	送受信完了時 TIE ="0" : 送信 FIFO データエンプティ割り込み (TXI) 禁止 RIE ="1" : 受信 FIFO データフル割り込み (RXI) 禁止
FIFO コントロール レジスタ_3 (SCFCR_3)	H'FFFE9818	H'0006	初期設定 RTRG= "0" : 指定受信トリガ数 (1) TTRG= "0" : 指定送信トリガ数 (8) TFRST= "1" : SCFTDR リセット許可 RFRST= "1" : SCFRDR リセット許可 LOOP= "0" : ループバックテスト禁止
		H'0030	初期設定 RTRG= "0" : 指定受信トリガ数 (1) TTRG= "3" : 指定送信トリガ数 (16) TFRST= "0" : SCFTDR リセット禁止 RFRST= "0" : SCFRDR リセット禁止 LOOP= "0" : ループバックテスト禁止
シリアルステータス レジスタ_3 (SCFSR_3)	H'FFFE9810	H'0060	初期設定 TDRE= "1" : トランスミットデータレジスタエンプティフラグ TEND= "1" : トランスミットエンドフラグ
ラインステータス レジスタ_3 (SCLSR_3)	H'FFFE9824	H'0000	初期設定 ORER= "0" : オーバーランエラーフラグ
シリアルモード レジスタ_3 (SCSMR_3)	H'FFFE9800	H'0000	C/A= "1" : クロック同期式モード CHR= "0" : 8 ビットデータ CKS[1:0] ="B'00" : Pφクロック
ビットレート レジスタ_3 (SCBBR_3)	H'FFFE9804	D'124	クロック同期式モード ビットレート : 100,000 (bps)

3. 参考ドキュメント

- ソフトウェアマニュアル
SH-2A/SH2A-FPU ソフトウェアマニュアル
(最新版をルネサス エレクトロニクスホームページから入手してください)
- ハードウェアマニュアル
SH7216 グループ ハードウェアマニュアル
(最新版をルネサス エレクトロニクスホームページから入手してください)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com>

お問い合わせ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2010.04.23	—	初版発行
1.01	2010.06.25	—	FRQCR 設定方法変更に伴うソースプロジェクト修正
1.02	2010.09.27	10	図 8 を修正
1.03	2012.03.01	—	SH7239、SH7231 用ソースプロジェクト追加

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認下さい。

同じグループのマイコンでも型名が違くと、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連して発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

- 注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更することがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2 (日本ビル)

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>