RX65N/RX651 グループ

R01AN3866JJ0100
Rev.1.00
2017.08.31

コードフラッシュメモリ容量 1M バイト以下の製品と 1.5M バイト以上の製品の相違点

要旨

本アプリケーションノートは、主に RX65N グループにおけるコードフラッシュメモリ容量 1M バイト以下の製品(以下、RX65N 1M バイト以下)とコードフラッシュメモリ容量 1.5M バイト以上の製品(以下、RX65N 1.5M バイト以上)の周辺機能、I/O レジスタ、端子機能の相違点、および移行の際の留意点を確認することを目的とした参考資料です。

本アプリケーションノートで特に記載のない箇所については RX65N 1M バイト以下の 144/145 ピンパッケージと RX65N 1.5M バイト以上の 177/176 ピンパッケージについて記載しています。電気的特性、注意事項、設定手順の仕様差分についてはユーザーズマニュアルをご確認ください。

対象デバイス

- RX65N グループ

目次

1. RX65N 1M バイト以下と RX65N 1.5M バイト以上の搭載機能比較 3

2. 仕様の概要比較 5
2.1 オプション設定メモリ 5
2.2 クロック発生回路 6
2.3 消費電力低減機能 9
2.4 割り込みコントローラ 10
2.5 バス 13
2.6 I/O ポート 20
2.7 マルチファンクションピンコントローラ 24
2.8 I²C バスインタフェース 25
2.9 バウンダリスキャン 28
2.10 RAM 29
2.11 フラッシュメモリ 30

3. 端子機能の比較 35

4. 移行の際の留意点 47
4.1 アドレス空間 47
4.1.1 コードフラッシュメモリ 47
4.1.2 データフラッシュメモリ 47
4.1.3 RAM 47
4.2 端子設計の留意点 48
4.2.1 汎用入出力ポート 48
4.2.2 外部バスをアクセス中に A/D 変換をする場合 48
4.3 機能設定の留意点 49
4.3.1 オプション設定メモリ 49
4.3.2 端子の駆動能力切り替え機能 49
4.3.3 RAM エラー割り込み機能 49
4.3.4 セルフプログラミングでの書き換え 49

5. 参考ドキュメント 50

1.　RX65N 1M バイト以下と RX65N 1.5M バイト以上の搭載機能比較

表 1.1 に RX65N 1M バイト以下と RX65N 1.5M バイト以上の搭載機能比較を示します。

機能の詳細については「2.仕様の概要比較」および「5.参考ドキュメント」のユーザーズマニュアル ハードウェア編を参照してください。

表 1.1　RX65N 1M バイト以下と RX65N 1.5M バイト以上の搭載機能比較

機能名	RX65N 1M バイト以下	RX65N 1.5M バイト以上
CPU	○	
動作モード	○	
リセット	○	
オプション設定メモリ	△	
電圧検出回路(LVDA)	○	
クロック発生回路	△	
クロック周波数精度測定回路(CAC)	○	
消費電力低減機能	△	
バッテリバックアップ機能	○	
レジスタライトプロテクション機能	○	
例外処理	○	
割り込みコントローラ(ICUB)	△	
バス	△	
メモリプロテクションユニット(MPU)	○	
DMA コントローラ(DMACAa)	○	
EXDMA コントローラ(EXDMACa)	○	
データトランスファコントローラ(DTCb)	○	
イベントリンクコントローラ(ELC)	○	
I/O ポート	△	
マルチファンクションピンコントローラ(MPC)	△	
マルチファンクションタイマパルスユニット 3(MTU3a)	○	
ポートアウトプットイネーブル 3(POE3a)	○	
16 ビットタイマパルスユニット(TPUa)	○	
プログラマブルパルスジェネレータ(PPG)	○	
8 ビットタイマ(TMR)	○	
コンペアマッチタイマ(CMT)	○	
コンペアマッチタイマ W(CMTW)	○	
リアルタイムクロック(RTCd)	○	
ウォッチドッグタイマ(WDTA)	○	
独立ウォッチドッグタイマ(IWDTa)	○	
イーサネットコントローラ(ETHERC)	○	
イーサネットコントローラ用 DMA コントローラ(EDMACa)	○	
USB2.0 FS ホスト/ファンクションモジュール(USBb)	○	
シリアルコミュニケーションインタフェース(SCIg、SCIi、SCIh)	○	
I^2C バスインタフェース(RIICa)	△	
CAN モジュール(CAN)	○	
シリアルペリフェラルインタフェース(RSPIc)	○	
クワッドシリアルペリフェラルインタフェース(QSPI)	○	
CRC 演算器(CRCA)	○	
SD ホストインタフェース(SDHI)	○	

機能名	RX65N 1M バイト以下	RX65N 1.5M バイト以上
SD スレーブインタフェース(SDSI)	○	
マルチメディアカードインタフェース(MMCIF)	○	
パラレルデータキャプチャユニット(PDC)	○	
グラフィック LCD コントローラ(GLCDC)	×	○
2D 描画エンジン(DRW2D)	×	○
バウンダリスキャン	△	
AESa	○	× (注 1)
RNG	○	× (注 1)
Trusted Secure IP(TSIP)	×	○
12 ビット A/D コンバータ(S12ADFa)	○	
12 ビット D/A コンバータ(R12DA)	○	
温度センサ(TEMPS)	○	
データ演算回路(DOC)	○	
RAM	△	
スタンバイ RAM	○	
フラッシュメモリ	△	

○：機能搭載、×：機能未搭載、△：RX65N 1M バイト以下と RX65N 1.5M バイト以上で機能相違点あり

(注 1) RX65N 1.5M バイト以上の AES と RNG は Trusted Secure IP に内蔵されています。

2. 仕様の概要比較

2.1 オプション設定メモリ

表 2.1 にオプション設定メモリのレジスタ比較を示します。

表 2.1　オプション設定メモリのレジスタ比較

レジスタ	ビット名	RX65N 1M バイト以下	RX65N 1.5M バイト以上
MDE	BANKMD[2:0]	-　(注 1)	バンクモード選択ビット
TMEF	TMEFDB[2:0]	-　(注 2)	デュアルバンク TM イネーブルビット
BANKSEL	-	-	バンク選択レジスタ

(注 1) RX65N 1M バイト以下ではデュアルモードを設定できません。プログラムする場合は、リニアモード ”111b” にしてください。

(注 2) RX65N 1M バイト以下では予約ビットです。読んだ場合は、プログラムした値が読めます。プログラムする場合は、”111b” にしてください。

2.2　クロック発生回路

表 2.2 にクロック発生回路仕様の概要比較を示します。

表 2.2　クロック発生回路仕様の概要比較

項目	RX65N 1M バイト以下	RX65N 1.5M バイト以上
用途	• CPU、DMAC、DTC、コードフラッシュメモリおよび RAM に供給されるシステムクロック(ICLK)の生成 • ETHERC、EDMAC、RSPI、SCIi、MTU3、AES に供給される周辺モジュールクロック(PCLKA)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKB)の生成 • S12AD に供給される周辺モジュール(アナログ変換用)クロック(PCLKC：ユニット 0、PCLKD：ユニット 1)の生成 • FlashIF に供給される FlashIF クロック(FCLK)の生成 • 外部バスに供給される外部バスクロック(BCLK)の生成 • SDRAM に供給される外部バスクロック(SDCLK)の生成 • USBb に供給される USB クロック(UCLK)の生成 • CAC に供給される CAC クロック(CACCLK)の生成 • CAN に供給される CAN クロック(CANMCLK)の生成 • RTC に供給される RTC サブクロック(RTCSCLK)の生成 • RTC に供給される RTC メインクロック(RTCMCLK)の生成 • IWDT に供給される IWDT 専用クロック(IWDTCLK)の生成 • JTAG に供給される JTAG クロック(JTAGTCK)の生成	• CPU、DMAC、DTC、コードフラッシュメモリおよび RAM に供給されるシステムクロック(ICLK)の生成 • ETHERC、EDMAC、RSPI、SCIi、MTU3、GLCDC、DRW2D に供給される周辺モジュールクロック(PCLKA)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKB)の生成 • S12AD に供給される周辺モジュール(アナログ変換用)クロック(PCLKC：ユニット 0、PCLKD：ユニット 1)の生成 • FlashIF に供給される FlashIF クロック(FCLK)の生成 • 外部バスに供給される外部バスクロック(BCLK)の生成 • SDRAM に供給される外部バスクロック(SDCLK)の生成 • USBb に供給される USB クロック(UCLK)の生成 • CAC に供給される CAC クロック(CACCLK)の生成 • CAN に供給される CAN クロック(CANMCLK)の生成 • RTC に供給される RTC サブクロック(RTCSCLK)の生成 • RTC に供給される RTC メインクロック(RTCMCLK)の生成 • IWDT に供給される IWDT 専用クロック(IWDTCLK)の生成 • JTAG に供給される JTAG クロック(JTAGTCK)の生成

項目	RX65N 1M バイト以下	RX65N 1.5M バイト以上
動作周波数	• ICLK：120MHz (max) • PCLKA：120MHz (max) • PCLKB：60MHz (max) • PCLKC：60MHz (max) • PCLKD：60MHz (max) • FCLK：4MHz～60MHz(コードフラッシュメモリ) • BCLK：120MHz (max) • BCLK 端子出力：60MHz (max) • SDCLK 端子出力：60MHz (max) • UCLK：48MHz (max) • CACCLK：各発振器のクロックと同じ • CANMCLK：24MHz (max) • RTCSCLK：32.768kHz • RTCMCLK：8MHz～16MHz • IWDTCLK：120kHz • JTAGTCK：10MHz (max)	• ICLK：120MHz (max) • PCLKA：120MHz (max) • PCLKB：60MHz (max) • PCLKC：60MHz (max) • PCLKD：60MHz (max) • FCLK：4MHz～60MHz(コードフラッシュメモリ、データフラッシュメモリ P/E 時) 60MHz (max) (データフラッシュメモリ読み出し時) • BCLK：120MHz (max) • BCLK 端子出力：60MHz (max) • SDCLK 端子出力：60MHz (max) • UCLK：48MHz (max) • CACCLK：各発振器のクロックと同じ • CANMCLK：24MHz (max) • RTCSCLK：32.768kHz • RTCMCLK：8MHz～16MHz • IWDTCLK：120kHz • JTAGTCK：10MHz (max)
メイン クロック 発振器	• 発振子周波数：8MHz～24MHz • 外部クロック入力周波数：24MHz (max) • 接続できる発振子または付加回路：セラミック共振子、水晶振動子 • 接続端子：EXTAL、XTAL • 発振停止検出機能：メインクロックの発振停止検出時、LOCO に切り替える機能、MTU3 端子をハイインピーダンスにする機能	• 発振子周波数：8MHz～24MHz • 外部クロック入力周波数：24MHz (max) • 接続できる発振子または付加回路：セラミック共振子、水晶振動子 • 接続端子：EXTAL、XTAL • 発振停止検出機能：メインクロックの発振停止検出時、LOCO に切り替える機能、MTU3 端子をハイインピーダンスにする機能
サブクロック 発振器	• 発振子周波数：32.768kHz • 接続できる発振子または付加回路：水晶振動子 • 接続端子：XCIN、XCOUT	• 発振子周波数：32.768kHz • 接続できる発振子または付加回路：水晶振動子 • 接続端子：XCIN、XCOUT
PLL 周波数 シンセサイザ	• 入力クロックソース：メインクロック、HOCO • 入力分周比：1, 2, 3 分周から選択可能 • 入力周波数：8MHz～24MHz • 逓倍比：10～30 逓倍から選択可能 • PLL 周波数シンセサイザ出力クロック周波数：120MHz～240MHz	• 入力クロックソース：メインクロック、HOCO • 入力分周比：1, 2, 3 分周から選択可能 • 入力周波数：8MHz～24MHz • 逓倍比：10～30 逓倍から選択可能 • PLL 周波数シンセサイザ出力クロック周波数：120MHz～240MHz
高速オンチップオシレータ (HOCO)	• 発振周波数：16MHz, 18MHz, 20MHz から選択可能 • HOCO 電源制御	• 発振周波数：16MHz, 18MHz, 20MHz から選択可能 • HOCO 電源制御
低速オンチップオシレータ (LOCO)	• 発振周波数：240kHz	• 発振周波数：240kHz
IWDT 専用 オンチップ オシレータ	• 発振周波数：120kHz	• 発振周波数：120kHz

項目	RX65N 1M バイト以下	RX65N 1.5M バイト以上
JTAG 用 外部クロック 入力 (TCK)	• 入力クロック周波数：10MHz (max)	• 入力クロック周波数：10MHz (max)
BCLK 端子の 出力制御機能	• BCLK クロック出力または High 出力の選択が可能 • 出力するクロックは BCLK または BCLK の 2 分周の選択が可能	• BCLK クロック出力または High 出力の選択が可能 • 出力するクロックは BCLK または BCLK の 2 分周の選択が可能
SDCLK 端子の 出力制御機能	• SDCLK クロック出力または High 出力の選択が可能	• SDCLK クロック出力または High 出力の選択が可能
イベントリンク機能(出力)	• メインクロック発振器の発振停止検出	• メインクロック発振器の発振停止検出
イベントリンク機能(入力)	• 低速オンチップオシレータへのクロックソース切り替え	• 低速オンチップオシレータへのクロックソース切り替え

2.3　消費電力低減機能

表 2.3 に消費電力低減機能のレジスタ比較を示します。

表 2.3　消費電力低減機能のレジスタ比較

レジスタ	ビット	RX65N 1M バイト以下	RX65N 1.5M バイト以上
MSTPCRB	MSTPB20	-　(注 1)	I^2C バスインタフェース 1 モジュールストップ設定ビット
MSTPCRC	MSTPC29	-　(注 1)	グラフィック LCD コントローラモジュールストップ設定ビット
	MSTPC28	-　(注 1)	2D 描画エンジンモジュールストップ設定ビット
	MSTPC2	-　(注 2)	拡張 RAM モジュールストップ設定ビット
MSTPCRD	MSTPD27	-　(注 1)	Trusted Secure IP モジュールストップ設定ビット

(注 1) RX65N 1M バイト以下では予約ビットです。読むと ”1” が読めます。書く場合、”1” としてください。
(注 2) RX65N 1M バイト以下では予約ビットです。読むと ”0” が読めます。書く場合、”0” としてください。

2.4　割り込みコントローラ

表 2.4 に割り込みコントローラ仕様の概要比較を、表 2.5 に割り込みコントローラのレジスタ比較を示します。

表 2.4　割り込みコントローラ仕様の概要比較

項目		RX65N 1M バイト以下(ICUB)	RX65N 1.5M バイト以上(ICUB)
割り込み	周辺機能割り込み	周辺モジュールからの割り込み • 割り込みの検出方法： エッジ検出またはレベル検出(割り込み要因ごとに検出方法は固定) • グループ割り込み： 複数の割り込み要因をグループ化し、1 つの割り込み要因として扱う機能 • グループ BE0 割り込み： PCLKB を動作クロックとする周辺モジュールの割り込み要因(エッジ検出) • グループ BL0/BL1/BL2 割り込み： PCLKB を動作クロックとする周辺モジュールの割り込み要因(レベル検出) • グループ AL0/AL1 割り込み： PCLKA を動作クロックとする周辺モジュールの割り込み要因(レベル検出) • 選択型割り込み B： 割り込みベクタ番号 128～207 に、PCLKB を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能 • 選択型割り込み A： 割り込みベクタ番号 208～255 に、PCLKA を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能	周辺モジュールからの割り込み • 割り込みの検出方法： エッジ検出またはレベル検出(割り込み要因ごとに検出方法は固定) • グループ割り込み： 複数の割り込み要因をグループ化し、1 つの割り込み要因として扱う機能 • グループ BE0 割り込み： PCLKB を動作クロックとする周辺モジュールの割り込み要因(エッジ検出) • グループ BL0/BL1/BL2 割り込み： PCLKB を動作クロックとする周辺モジュールの割り込み要因(レベル検出) • グループ AL0/AL1 割り込み： PCLKA を動作クロックとする周辺モジュールの割り込み要因(レベル検出) • 選択型割り込み B： 割り込みベクタ番号 128～207 に、PCLKB を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能 • 選択型割り込み A： 割り込みベクタ番号 208～255 に、PCLKA を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能

項目		RX65N 1M バイト以下(ICUB)	RX65N 1.5M バイト以上(ICUB)
割り込み	外部端子割り込み	IRQi 端子(i = 0～15)への入力信号による割り込み • 割り込み検出： Low レベル、立ち下がりエッジ、立ち上がりエッジ、両エッジを要因ごとに設定可能 • デジタルフィルタを使用することにより、ノイズを除去することが可能	IRQi 端子(i = 0～15)への入力信号による割り込み • 割り込み検出： Low レベル、立ち下がりエッジ、立ち上がりエッジ、両エッジを要因ごとに設定可能 • デジタルフィルタを使用することにより、ノイズを除去することが可能
	ソフトウェア割り込み	• レジスタへの書き込みにより、割り込み要求を発生させることが可能 • 要因数：2	• レジスタへの書き込みにより、割り込み要求を発生させることが可能 • 要因数：2
	割り込み優先レベル	割り込み要因プライオリティレジスタ r(IPRr)により優先レベルを設定	割り込み要因プライオリティレジスタ r(IPRr)により優先レベルを設定
	高速割り込み機能	CPU の割り込み応答時間を短縮可能。1 つの割り込み要因にのみ設定可能	CPU の割り込み応答時間を短縮可能。1 つの割り込み要因にのみ設定可能
	DTC、DMAC 制御	割り込み要因により DTC や DMAC の起動が可能	割り込み要因により DTC や DMAC の起動が可能
	EXDMAC 制御	選択型割り込み B 要因選択レジスタ 144 または選択型割り込み A 要因選択レジスタ 208 で選択した割り込みにより EXDMAC0 の起動が可能 選択型割り込み B 要因選択レジスタ 145 または選択型割り込み A 要因選択レジスタ 209 で選択した割り込みにより EXDMAC1 の起動が可能	選択型割り込み B 要因選択レジスタ 144 または選択型割り込み A 要因選択レジスタ 208 で選択した割り込みにより EXDMAC0 の起動が可能 選択型割り込み B 要因選択レジスタ 145 または選択型割り込み A 要因選択レジスタ 209 で選択した割り込みにより EXDMAC1 の起動が可能
ノンマスカブル割り込み	NMI 端子割り込み	NMI 端子への入力信号による割り込み • 割り込み検出： 立ち下がりエッジまたは立ち上がりエッジ • デジタルフィルタを使用することにより、ノイズを除去することが可能	NMI 端子への入力信号による割り込み • 割り込み検出： 立ち下がりエッジまたは立ち上がりエッジ • デジタルフィルタを使用することにより、ノイズを除去することが可能
	発振停止検出割り込み	メインクロック発振器の停止を検出したときの割り込み	メインクロック発振器の停止を検出したときの割り込み
	WDT アンダフロー/リフレッシュエラー割り込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	IWDT アンダフロー/リフレッシュエラー割り込み	独立ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み	独立ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み

項目		RX65N 1M バイト以下(ICUB)	RX65N 1.5M バイト以上(ICUB)
ノンマスカブル割り込み	電圧監視 1 割り込み	電圧検出回路 1(LVD1)からの割り込み	電圧検出 1 回路(LVD1)からの割り込み
	電圧監視 2 割り込み	電圧検出回路 2(LVD2)からの割り込み	電圧検出 2 回路(LVD2)からの割り込み
	RAM エラー割り込み	RAM のパリティチェックエラーを検出したときの割り込み	RAM(拡張 RAM を含む)のパリティチェックエラーを検出したときの割り込み
低消費電力状態からの復帰	スリープモード	すべての割り込み要因で復帰	すべての割り込み要因で復帰
	全モジュールクロックストップモード	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、USB レジューム、RTC アラーム、RTC 周期、IWDT、選択型割り込み 146～157)で復帰	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、USB レジューム、RTC アラーム、RTC 周期、IWDT、選択型割り込み 146～157)で復帰
	ソフトウェアスタンバイモード	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期、IWDT)で復帰	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期、IWDT)で復帰
	ディープソフトウェアスタンバイモード	NMI 端子割り込み、一部の外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期)で復帰	NMI 端子割り込み、一部の外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期)で復帰

表 2.5　割り込みコントローラのレジスタ比較

レジスタ	ビット	RX65N 1M バイト以下(ICUB)	RX65N 1.5M バイト以上(ICUB)
PIBRk	-	選択型割り込み B 要求レジスタ k (k = 0h～Ah)	選択型割り込み B 要求レジスタ k (k = 0h～Bh)

2.5　バス

表 2.6 にバス仕様の概要比較を、表 2.7 にバス種類別アドレスの対応比較を、表 2.8 にバスマスタ優先順位比較を、表 2.9 に内部周辺バスに接続される周辺機能比較を、表 2.10 に外部バスの仕様比較を、表 2.11 に外部バスの入出力端子比較を、表 2.12 にバスのレジスタ比較を示します。

表 2.6　バス仕様の概要比較

バスの種類		RX65N 1M バイト以下	RX65N 1.5M バイト以上
CPU バス	命令バス	• CPU(命令)を接続 • 内蔵メモリを接続(RAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作	• CPU(命令)を接続 • 内蔵メモリを接続(RAM、拡張 RAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作
	オペランドバス	• CPU(オペランド)を接続 内蔵メモリを接続(RAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作	• CPU(オペランド)を接続 • 内蔵メモリを接続(RAM、拡張 RAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作
メモリバス	メモリバス 1	• RAM を接続	• RAM を接続
	メモリバス 2	• コードフラッシュメモリを接続	• コードフラッシュメモリを接続
	メモリバス 3	予約領域	• 拡張 RAM を接続
内部メインバス	内部メインバス 1	• CPU を接続 • システムクロック(ICLK)に同期して動作	• CPU を接続 • システムクロック(ICLK)に同期して動作
	内部メインバス 2	• DTC、DMAC、拡張バスマスタ(EDMAC、SDSI)を接続 • 内蔵メモリを接続(RAM、コードフラッシュ) • システムクロック(ICLK)に同期して動作	• DTC、DMAC、拡張バスマスタ(EDMAC、GLCDC、DRW2D 、SDSI)を接続 • 内蔵メモリを接続(RAM、拡張 RAM、コードフラッシュ) • システムクロック(ICLK)に同期して動作
内部周辺バス	内部周辺バス 1	• 周辺機能(DTC、DMAC、EXDMAC、割り込みコントローラ、バスエラー監視部)を接続 • システムクロック(ICLK)に同期して動作(EXDMAC は、BCLK に同期して動作)	• 周辺機能(DTC、DMAC、EXDMAC、割り込みコントローラ、バスエラー監視部)を接続 • システムクロック(ICLK)に同期して動作(EXDMAC は、BCLK に同期して動作)
	内部周辺バス 2	• 周辺機能(内部周辺バス 1,3,4,5 以外の周辺機能)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作	• 周辺機能(内部周辺バス 1,3,4,5 以外の周辺機能)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス 3	• 周辺機能(USBb、PDC、スタンバイ RAM)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作	• 周辺機能(USBb、PDC、スタンバイ RAM)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス 4	• 周辺機能(EDMAC、ETHERC、MTU3、SCIi、RSPI、AES)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作	• 周辺機能(EDMAC、ETHERC、MTU3、SCIi、RSPI)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作

バスの種類		RX65N 1M バイト以下	RX65N 1.5M バイト以上
内部周辺バス	内部周辺バス 5	予約領域	• 周辺機能(GLCDC、DRW2D)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作
	内部周辺バス 6	• コードフラッシュメモリ(P/E 時)を接続 • FlashIF クロック(FCLK)に同期して動作	• コードフラッシュメモリ(P/E 時)、データフラッシュメモリを接続 • FlashIF クロック(FCLK)に同期して動作
外部バス	CS 領域	• 外部デバイスを接続 • 外部バスクロック(BCLK)に同期して動作	• 外部デバイスを接続 • 外部バスクロック(BCLK)に同期して動作
	SDRAM 領域	• SDRAM を接続 • SDRAM クロック(SDCLK)に同期して動作	• SDRAM を接続 • SDRAM クロック(SDCLK)に同期して動作

表 2.7　バス種類別アドレスの対応比較

アドレス	RX65N 1M バイト以下		RX65N 1.5M バイト以上	
	内蔵 ROM 有効	内蔵 ROM 無効	内蔵 ROM 有効	内蔵 ROM 無効
0000 0000h ～ 0007 FFFFh	メモリバス 1		メモリバス 1	
0008 0000h ～ 0008 7FFFh	内部周辺バス 1		内部周辺バス 1	
0008 8000h ～ 0009 FFFFh	内部周辺バス 2		内部周辺バス 2	
000A 0000h ～ 000B FFFFh	内部周辺バス 3		内部周辺バス 3	
000C 0000h ～ 000D FFFFh	内部周辺バス 4		内部周辺バス 4	
000E 0000h ～ 000F FFFFh	予約領域		内部周辺バス 5	
0010 0000h ～ 007F FFFFh	内部周辺バス 6	予約領域	内部周辺バス 6	予約領域
0080 0000h ～ 00FF FFFFh	予約領域		メモリバス 3	
0100 0000h ～ 07FF FFFFh	外部バス		外部バス	
0800 0000h ～ 0FFF FFFFh				
1000 0000h ～ 7FFF FFFFh	予約領域		予約領域	
8000 0000h ～ FEFF FFFFh	メモリバス 2	予約領域	メモリバス 2	予約領域
FF00 0000h ～ FFFF FFFFh		外部バス		外部バス

表 2.8　バスマスタ優先順位比較

優先度	内部メインバス	RX65N 1M バイト以下	RX65N 1.5M バイト以上
高	-	EXDMAC	EXDMAC
▲	2	拡張バスマスタ (注 1)	拡張バスマスタ (注 2)
		DMAC	DMAC
		DTC	DTC
低	1	CPU	CPU

(注 1) RX65N 1M バイト以下の拡張バスマスタは、EDMAC、SDSI の 2 つの機能で構成されています。
(注 2) RX65N 1.5M バイト以上の拡張バスマスタは、EDMAC、GLCDC、DRW2D、SDSI の 4 つの機能で構成されています。

表 2.9　内部周辺バスに接続される周辺機能比較

バスの種類	RX65N 1M バイト以下	RX65N 1.5M バイト以上
内部周辺バス 1	DTC、DMAC、EXDMAC、割り込みコントローラ、バスエラー監視部	DTC、DMAC、EXDMAC、割り込みコントローラ、バスエラー監視部
内部周辺バス 2	内部周辺バス 1, 3, 4, 5 以外の周辺機能	内部周辺バス 1, 3, 4, 5 以外の周辺機能
内部周辺バス 3	USBb、PDC、スタンバイ RAM	USBb、PDC、スタンバイ RAM
内部周辺バス 4	EDMAC、ETHERC、MTU3、SCIi、RSPI、AES	EDMAC、ETHERC、MTU3、SCIi、RSPI
内部周辺バス 5	予約領域	GLCDC、DRW2D
内部周辺バス 6	コードフラッシュメモリ(P/E 時)	コードフラッシュメモリ(P/E 時)、データフラッシュメモリ

表 2.10　外部バスの仕様比較

項目	RX65N 1M バイト以下	RX65N 1.5M バイト以上
外部アドレス空間	• 外部アドレス空間を 8 つの CS 領域(CS0～CS7)と SDRAM 領域(SDCS)に分割して管理 • 領域ごとにチップセレクトを出力可能 • 領域ごとにバス幅を選択可能 セパレートバス：8 ビットバス空間/16 ビットバス空間を選択可能 アドレス/データマルチプレクスバス：8 ビットバス空間/16 ビットバス空間を選択可能 • 領域ごとにエンディアンを設定可能	• 外部アドレス空間を 8 つの CS 領域(CS0～CS7)と SDRAM 領域(SDCS)に分割して管理 • 領域ごとにチップセレクトを出力可能 • 領域ごとにバス幅を選択可能 セパレートバス：8 ビットバス空間/16 ビットバス空間/32 ビットバス空間を選択可能 アドレス/データマルチプレクスバス：8 ビットバス空間/16 ビットバス空間を選択可能 • 領域ごとにエンディアンを設定可能
CS 領域コントローラ	• リカバリサイクル挿入可能 リードリカバリ最大 15 サイクル挿入 ライトリカバリ最大 15 サイクル挿入 • サイクルウェイト機能：最大 31 サイクルウェイト(ページアクセス最大 7 サイクルウェイト) • ウェイト制御 チップセレクト信号(CS0#～CS7#)のアサート/ネゲートタイミング設定可能 リード信号(RD#)、ライト信号(WR0#/WR#～WR1#)のアサートタイミング設定可能 データ出力の開始/終了タイミング設定可能 • ライトアクセスモード：1 ライトストローブモード/バイトストローブモード • セパレートバス、アドレス/データマルチプレクスバスを領域ごとに設定可能	• リカバリサイクル挿入可能 リードリカバリ最大 15 サイクル挿入 ライトリカバリ最大 15 サイクル挿入 • サイクルウェイト機能：最大 31 サイクルウェイト(ページアクセス最大 7 サイクルウェイト) • ウェイト制御 チップセレクト信号(CS0#～CS7#)のアサート/ネゲートタイミング設定可能 リード信号(RD#)、ライト信号(WR0#/WR#～WR3#)のアサートタイミング設定可能 データ出力の開始/終了タイミング設定可能 • ライトアクセスモード：1 ライトストローブモード/バイトストローブモード • セパレートバス、アドレス/データマルチプレクスバスを領域ごとに設定可能
SDRAM 領域コントローラ	• ロウアドレス/カラムアドレスのマルチプレクス出力(8 ビット/9 ビット/10 ビット/11 ビット) • オートリフレッシュとセルフリフレッシュを選択可能 • CAS レイテンシを 1～3 に設定可能	• ロウアドレス/カラムアドレスのマルチプレクス出力(8 ビット/9 ビット/10 ビット/11 ビット) • オートリフレッシュとセルフリフレッシュを選択可能 • CAS レイテンシを 1～3 に設定可能

項目	RX65N 1M バイト以下	RX65N 1.5M バイト以上
ライトバッファ機能	バスマスタからのライトデータをライトバッファに書き込んだ時点で、バスマスタ側のライトアクセスを終了	バスマスタからのライトデータをライトバッファに書き込んだ時点で、バスマスタ側のライトアクセスを終了
周波数	• CS 領域コントローラ(CSC)は、BCLK に同期して動作 • SDRAM 領域コントローラ(SDRAMC)は、SDCLK に同期して動作	• CS 領域コントローラ(CSC)は、BCLK に同期して動作 • SDRAM 領域コントローラ(SDRAMC)は、SDCLK に同期して動作

表 2.11　外部バスの入出力端子比較

端子名	入出力	RX65N 1M バイト以下	RX65N 1.5M バイト以上
A23～A0	出力	アドレス出力端子	アドレス出力端子
D31～D0	入出力	データ入出力端子 16 ビットバス空間を設定した場合、D15～D0 が有効となります 8 ビットバス空間を設定した場合、D7～D0 が有効となります	データ入出力端子 32 ビットバス空間を設定した場合、D31～D0 が有効となります 16 ビットバス空間を設定した場合、D15～D0 が有効となります 8 ビットバス空間を設定した場合、D7～D0 が有効となります
BC0#	出力	BC0#端子は 1 ライトストローブモード時に有効になるストローブ信号です BC0#信号が Low（外部アドレス空間をアクセス中）のとき、D7～D0 が有効であることを示します 8 ビットバス空間を設定した場合、ライトアクセスモードに関係なく Low 出力となります	BC0#端子は 1 ライトストローブモード時に有効になるストローブ信号です BC0#信号が Low（外部アドレス空間をアクセス中）のとき、D7～D0 が有効であることを示します 8 ビットバス空間を設定した場合、ライトアクセスモードに関係なく Low 出力となります
BC1#	出力	BC1#端子は 1 ライトストローブモード時に有効になるストローブ信号です BC1#信号が Low（外部アドレス空間をアクセス中）のとき、D15～D8 が有効であることを示します 8 ビットバス空間を設定した場合、使用しません	BC1#端子は 1 ライトストローブモード時に有効になるストローブ信号です BC1#信号が Low（外部アドレス空間をアクセス中）のとき、D15～D8 が有効であることを示します 8 ビットバス空間を設定した場合、使用しません
BC2#	出力	-	BC2#端子は 1 ライトストローブモード時に有効になるストローブ信号です BC2#信号が Low（外部アドレス空間をアクセス中）のとき、D23～D16 が有効であることを示します 8 ビットバス空間、16 ビットバス空間を設定した場合、使用しません
BC3#	出力	-	BC3#端子は 1 ライトストローブモード時に有効になるストローブ信号です BC3#信号が Low（外部アドレス空間をアクセス中）のとき、D31～D24 が有効であることを示します 8 ビットバス空間、16 ビットバス空間を設定した場合、使用しません

端子名	入出力	RX65N 1M バイト以下	RX65N 1.5M バイト以上
CS0#	出力	領域 0(CS0)チップセレクト信号	領域 0(CS0)チップセレクト信号
CS1#	出力	領域 1(CS1)チップセレクト信号	領域 1(CS1)チップセレクト信号
CS2#	出力	領域 2(CS2)チップセレクト信号	領域 2(CS2)チップセレクト信号
CS3#	出力	領域 3(CS3)チップセレクト信号	領域 3(CS3)チップセレクト信号
CS4#	出力	領域 4(CS4)チップセレクト信号	領域 4(CS4)チップセレクト信号
CS5#	出力	領域 5(CS5)チップセレクト信号	領域 5(CS5)チップセレクト信号
CS6#	出力	領域 6(CS6)チップセレクト信号	領域 6(CS6)チップセレクト信号
CS7#	出力	領域 7(CS7)チップセレクト信号	領域 7(CS7)チップセレクト信号
RD#	出力	外部アドレス空間(CS0～CS7)をリード中であることを示すストローブ信号です	外部アドレス空間(CS0～CS7)をリード中であることを示すストローブ信号です
WR0#/WR#	出力	WR0#端子はバイトストローブモード時に有効になるストローブ信号です WR0#信号が Low（外部アドレス空間をライト中）のとき、D7～D0 が有効であることを示します WR#端子は 1 ライトストローブモード時、外部アドレス空間をライト中であることを示すストローブ信号です 8 ビットバス空間を設定した場合、ライトアクセスモードに関係なくライトアクセス時に Low が出力されます	WR0#端子はバイトストローブモード時に有効になるストローブ信号です WR0#信号が Low（外部アドレス空間をライト中）のとき、D7～D0 が有効であることを示します WR#端子は 1 ライトストローブモード時、外部アドレス空間をライト中であることを示すストローブ信号です 8 ビットバス空間を設定した場合、ライトアクセスモードに関係なくライトアクセス時に Low が出力されます
WR1#	出力	WR1#端子はバイトストローブモード時に有効になるストローブ信号です WR1#信号が Low（外部アドレス空間をライト中）のとき、D15～D8 が有効であることを示します WR1#端子は 1 ライトストローブモード時に無効となります また、8 ビットバス空間を設定した場合、WR1#端子は使用しません	WR1#端子はバイトストローブモード時に有効になるストローブ信号です WR1#信号が Low（外部アドレス空間をライト中）のとき、D15～D8 が有効であることを示します WR1#端子は 1 ライトストローブモード時に無効となります また、8 ビットバス空間を設定した場合、WR1#端子は使用しません
WR2#	出力	-	WR2#端子はバイトストローブモード時に有効になるストローブ信号です WR2#信号が Low（外部アドレス空間をライト中）のとき、D23～D16 が有効であることを示します WR2#端子は 1 ライトストローブモード時に無効となります また、8 ビットバス空間、16 ビットバス空間を設定した場合、WR2#端子は使用しません

端子名	入出力	RX65N 1M バイト以下	RX65N 1.5M バイト以上
WR3#	出力	-	WR3#端子はバイトストローブモード時に有効になるストローブ信号です WR3#信号が Low（外部アドレス空間をライト中）のとき、D31～D24 が有効であることを示します WR3#端子は 1 ライトストローブモード時に無効となります また、8 ビットバス空間、16 ビットバス空間を設定した場合、WR3#端子は使用しません
ALE	出力	アドレス/データマルチプレクスバス選択時のアドレスラッチ信号です	アドレス/データマルチプレクスバス選択時のアドレスラッチ信号です
WAIT#	入力	外部アドレス空間(CS0～CS7)をアクセスするときのウェイト要求信号です(Low：ウェイト要求)	外部アドレス空間(CS0～CS7)をアクセスするときのウェイト要求信号です(Low：ウェイト要求)
SDCLK	出力	SDRAM クロック	SDRAM クロック
CKE	出力	SDRAM クロックイネーブル信号	SDRAM クロックイネーブル信号
SDCS#	出力	SDRAM チップセレクト信号	SDRAM チップセレクト信号
RAS#	出力	SDRAM ロウアドレスストローブ信号	SDRAM ロウアドレスストローブ信号
CAS#	出力	SDRAM カラムアドレスストローブ信号	SDRAM カラムアドレスストローブ信号
WE#	出力	SDRAM ライトイネーブル信号	SDRAM ライトイネーブル信号
DQM0	出力	SDRAM 入出力データマスクイネーブル信号です D7～D0 を制御します	SDRAM 入出力データマスクイネーブル信号です D7～D0 を制御します
DQM1	出力	SDRAM 入出力データマスクイネーブル信号です D15～D8 を制御します	SDRAM 入出力データマスクイネーブル信号です D15～D8 を制御します
DQM2	出力	-	SDRAM 入出力データマスクイネーブル信号です D23～D16 を制御します
DQM3	出力	-	SDRAM 入出力データマスクイネーブル信号です D31～D24 を制御します

表 2.12　バスのレジスタ比較

レジスタ	ビット名	RX65N 1M バイト以下	RX65N 1.5M バイト以上
CSnCR	BSIZE[1:0]	外部バス幅選択ビット b5 b4 0　0：16 ビットバス空間に設定 0　1：設定しないでください 1　0：8 ビットバス空間に設定 1　1：設定しないでください	外部バス幅選択ビット b5 b4 0　0：16 ビットバス空間に設定 0　1：32 ビットバス空間に設定 1　0：8 ビットバス空間に設定 1　1：設定しないでください

レジスタ	ビット名	RX65N 1M バイト以下	RX65N 1.5M バイト以上
SDCCR	BSIZE[1:0]	SDRAM バス幅選択ビット b5 b4 0　0：16 ビットバス空間に設定 0　1：設定しないでください 1　0：8 ビットバス空間に設定 1　1：設定しないでください	SDRAM バス幅選択ビット b5 b4 0　0：16 ビットバス空間に設定 0　1：32 ビットバス空間に設定 1　0：8 ビットバス空間に設定 1　1：設定しないでください
EBMAPCR	-	-	拡張バスマスタ優先度制御レジスタ

2.6　I/O ポート

表 2.13 に I/O ポートの機能比較を、表 2.14 に I/O ポートのレジスタ比較を示します。

表 2.13　I/O ポートの機能比較

ポートシンボル	ポート	RX65N 1M バイト以下				RX65N 1.5M バイト以上			
		入力プルアップ機能	オープンドレイン出力機能	駆動能力切り替え機能	5V トレラント	入力プルアップ機能	オープンドレイン出力機能	駆動能力切り替え機能	5V トレラント
PORT0	P00～P02	○	○	通常/高駆動/高速インタフェース用高駆動	-	○	○	通常/高駆動/高速インタフェース用高駆動	-
	P03,P05	○	○	高駆動出力固定	-	○	○	高駆動出力固定	-
	P07	○	○	高駆動出力固定	○	○	○	高駆動出力固定	○
PORT1	P10	-	-	-	-	○	○	高駆動出力固定	-
	P11	-	-	-	-	○	○	通常/高駆動/高速インタフェース用高駆動	○
	P12～P14	○	○	高駆動出力固定	○	○	○	通常/高駆動/高速インタフェース用高駆動	○
	P15,P16	○	○	高駆動出力固定	○	○	○	高駆動出力固定	○
	P17	○	○	高駆動出力固定	○	○	○	高駆動/高速インタフェース用高駆動	○
PORT2	P20,P21	○	○	高駆動出力固定	○	○	○	高駆動/高速インタフェース用高駆動	○
	P22,P23	○	○	高駆動出力固定	-	○	○	高駆動/高速インタフェース用高駆動	-
	P24～P26	○	○	高駆動出力固定	-	○	○	高駆動出力固定	-
	P27	○	○	通常/高駆動/高速インタフェース用高駆動	-	○	○	通常/高駆動/高速インタフェース用高駆動	-
PORT3	P30,P31	○	○	高駆動/高速インタフェース用高駆動	○	○	○	高駆動/高速インタフェース用高駆動	○

ポートシンボル	ポート	RX65N 1M バイト以下				RX65N 1.5M バイト以上			
		入力プルアップ機能	オープンドレイン出力機能	駆動能力切り替え機能	5V トレラント	入力プルアップ機能	オープンドレイン出力機能	駆動能力切り替え機能	5V トレラント
PORT3	P32,P33	○	○	高駆動出力固定	○	○	○	高駆動出力固定	○
	P34,P37	○	○	高駆動出力固定	-	○	○	高駆動出力固定	-
	P35	-	-	-	-	-	-	-	-
	P36	○	○	通常出力固定	-	○	○	通常出力固定	-
PORT4	P40～P47	○	○	通常出力固定	-	○	○	通常出力固定	-
PORT5	P50～P52 P56	○	○	通常/高駆動/高速インタフェース用高駆動	-	○	○	通常/高駆動/高速インタフェース用高駆動	-
	P53	○	○	高駆動/高速インタフェース用高駆動	-	○	○	高駆動/高速インタフェース用高駆動	-
	P54,P55	○	○	高駆動/高速インタフェース用高駆動	-	○	○	通常/高駆動/高速インタフェース用高駆動	-
	P57	-	-	-	-	○	○	通常/高駆動/高速インタフェース用高駆動	-
PORT6	P60～P66	○	○	高駆動出力固定	-	○	○	高駆動出力固定	-
	P67	○	○	高駆動出力固定	○	○	○	高駆動出力固定	○
PORT7	P70,P73	○	○	高駆動/高速インタフェース用高駆動	-	○	○	高駆動/高速インタフェース用高駆動	-
	P71	○	○	高駆動出力固定	-	○	○	高駆動出力固定	-
	P72	○	○	高駆動出力固定	-	○	○	通常/高駆動/高速インタフェース用高駆動	-
	P74～P77	○	○	高駆動/高速インタフェース用高駆動	-	○	○	通常/高駆動/高速インタフェース用高駆動	-
PORT8	P80～P83	○	○	高駆動/高速インタフェース用高駆動	-	○	○	通常/高駆動/高速インタフェース用高駆動	-

ポートシンボル	ポート	RX65N 1M バイト以下				RX65N 1.5M バイト以上			
		入力プルアップ機能	オープンドレイン出力機能	駆動能力切り替え機能	5V トレラント	入力プルアップ機能	オープンドレイン出力機能	駆動能力切り替え機能	5V トレラント
PORT8	P84,P85	-	-	-	-	○	○	通常/高駆動/高速インタフェース用高駆動	-
	P86	○	○	高駆動出力固定	-	○	○	高駆動出力固定	-
	P87	○	○	高駆動出力固定	-	○	○	高駆動/高速インタフェース用高駆動	-
PORT9	P90～P93	○	○	通常/高駆動/高速インタフェース用高駆動	-	○	○	通常/高駆動/高速インタフェース用高駆動	-
	P94～P97	-	-	-	-	○	○	通常/高駆動/高速インタフェース用高駆動	-
PORTA	PA0～PA7	○	○	通常/高駆動/高速インタフェース用高駆動	-	○	○	通常/高駆動/高速インタフェース用高駆動	-
PORTB	PB0～PB7	○	○	通常/高駆動/高速インタフェース用高駆動	-	○	○	通常/高駆動/高速インタフェース用高駆動	-
PORTC	PC0～PC3	○	○	通常/高駆動/高速インタフェース用高駆動	○	○	○	通常/高駆動/高速インタフェース用高駆動	○
	PC4～PC7	○	○	通常/高駆動/高速インタフェース用高駆動	-	○	○	通常/高駆動/高速インタフェース用高駆動	-
PORTD	PD0～PD7	○	○	通常/高駆動/高速インタフェース用高駆動	-	○	○	通常/高駆動/高速インタフェース用高駆動	-
PORTE	PE0～PE7	○	○	通常/高駆動/高速インタフェース用高駆動	-	○	○	通常/高駆動/高速インタフェース用高駆動	-
PORTF	PF0～PF4	-	-	-	-	○	○	高駆動出力固定	-
	PF5	○	○	高駆動出力固定	-	○	○	高駆動出力固定	-

ポートシンボル	ポート	RX65N 1M バイト以下				RX65N 1.5M バイト以上			
		入力プルアップ機能	オープンドレイン出力機能	駆動能力切り替え機能	5V トレラント	入力プルアップ機能	オープンドレイン出力機能	駆動能力切り替え機能	5V トレラント
PORTG	PG0,PG1	-	-	-	-	○	○	通常/高駆動/高速インタフェース用高駆動	-
	PG2～PG7	-	-	-	-	○	○	高駆動/高速インタフェース用高駆動	-
PORTJ	PJ0～PJ2	-	-	-	-	○	○	通常/高駆動/高速インタフェース用高駆動	-
	PJ3,PJ5	○	○	高駆動出力固定	-	○	○	高駆動出力固定	-

表 2.14　I/O ポートのレジスタ比較

ポートシンボル	レジスタ	RX65N 1M バイト以下	RX65N 1.5M バイト以上
PORT1	DSCR	-	駆動能力制御レジスタ
	DSCR2	-	駆動能力制御レジスタ 2
PORT7	DSCR	-	駆動能力制御レジスタ
PORT8	DSCR	-	駆動能力制御レジスタ
PORT9	ODR1	-	オープンドレイン制御レジスタ 1
PORTF	ODR0	-	オープンドレイン制御レジスタ 0
PORTG	PDR	-	ポート方向レジスタ
	PODR	-	ポート出力データレジスタ
	PIDR	-	ポート入力データレジスタ
	PMR	-	ポートモードレジスタ
	ODR0	-	オープンドレイン制御レジスタ 0
	ODR1	-	オープンドレイン制御レジスタ 1
	PCR	-	プルアップ制御レジスタ
	DSCR	-	駆動能力制御レジスタ
	DSCR2	-	駆動能力制御レジスタ 2
PORTJ	DSCR	-	駆動能力制御レジスタ
	DSCR2	-	駆動能力制御レジスタ 2

2.7　マルチファンクションピンコントローラ

表 2.15 にマルチファンクションピンコントローラのレジスタ比較を、表 2.16 に外部アドレスバス A16～A23 の設定比較を示します。

表 2.15　マルチファンクションピンコントローラのレジスタ比較

レジスタ	ビット名	RX65N 1M バイト以下(MPC)	RX65N 1.5M バイト以上(MPC)
PmnPFS	-	端子機能制御レジスタについては、「5 参考ドキュメント」のユーザーズマニュアル　ハードウェア編を参照してください	
PFBCR0	DH32E	-	D16～D31 出力許可ビット
	WR32BC32E	-	WR3#/BC3#、WR2#/BC2#出力許可ビット
PFBCR1	ALES	-	ALE 選択ビット
PFBCR2	-	-	外部バス制御レジスタ 2
PFBCR3	-	-	外部バス制御レジスタ 3

表 2.16　外部アドレスバス A16～A23 の設定比較

PFBCR0 レジスタ		RX65N 1M バイト以下(MPC)	RX65N 1.5M バイト以上(MPC)
ADRHMS ビット	ADRHMS2 ビット		
0	0	PC0～PC7 を設定	PC0～PC7 を設定
0	1	PC0, PC1, P71, P72, P74, PC5～PC7 を設定	PC0, PC1, P71, P72, P74, PC5～PC7 を設定
1	0	P90～P93 を設定 (A20～A23 の割り当てなし)	P90～P97 を設定
1	1	設定しないでください	設定しないでください

2.8　I²C バスインタフェース

表 2.17 に I2C バスインタフェース仕様の概要比較を示します。

表 2.17　I²C バスインタフェース仕様の概要比較

項目	RX65N 1M バイト以下(RIICa)	RX65N 1.5M バイト以上(RIICa)
チャネル数	2 チャネル	3 チャネル
通信フォーマット	• I²C バスフォーマット/SMBus フォーマット • マスタ/スレーブ選択可能 • 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保	• I²C バスフォーマット/SMBus フォーマット • マスタ/スレーブ選択可能 • 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保
転送速度	ファストモードプラス対応(～1 Mbps)	ファストモードプラス対応(～1 Mbps)
SCL クロック	マスタ時、SCL クロックのデューティ比を 4%～96%の範囲で設定可能	マスタ時、SCL クロックのデューティ比を 4%～96%の範囲で設定可能
コンディション発行・コンディション検出	スタートコンディション/リスタートコンディション/ストップコンディションの自動生成 スタートコンディション(リスタートコンディション含む)/ストップコンディション検出可能	スタートコンディション/リスタートコンディション/ストップコンディションの自動生成 スタートコンディション(リスタートコンディション含む)/ストップコンディション検出可能
スレーブアドレス	• 異なるスレーブアドレスを 3 種類まで設定可能 • 7 ビット/10 ビットアドレスフォーマット対応(混在可能) • ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能	• 異なるスレーブアドレスを 3 種類まで設定可能 • 7 ビット/10 ビットアドレスフォーマット対応(混在可能) • ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能
アクノリッジ応答	• 送信時、アクノリッジビットの自動ロード ノットアクノリッジ受信時に次送信データ転送の自動中断が可能 • 受信時、アクノリッジビットの自動送出 8 クロック目と 9 クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクノリッジビット応答のソフトウェア制御が可能	• 送信時、アクノリッジビットの自動ロード ノットアクノリッジ受信時に次送信データ転送の自動中断が可能 • 受信時、アクノリッジビットの自動送出 8 クロック目と 9 クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクノリッジビット応答のソフトウェア制御が可能
ウェイト機能	• 受信時、SCL クロックの Low ホールドによるウェイトが可能 8 クロック目と 9 クロック目の間をウェイト 9 クロック目と 1 クロック目の間をウェイト	• 受信時、SCL クロックの Low ホールドによるウェイトが可能 8 クロック目と 9 クロック目の間をウェイト 9 クロック目と 1 クロック目の間をウェイト
SDA 出力遅延機能	アクノリッジ送信を含むデータ送信の出力タイミングを遅延させることが可能	アクノリッジ送信を含むデータ送信の出力タイミングを遅延させることが可能

項目	RX65N 1M バイト以下(RIICa)	RX65N 1.5M バイト以上(RIICa)
アービトレーション	• マルチマスタ対応 他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能 スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 マスタ時、送信データ不一致でアービトレーションロスト検出可能 • バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能(スタートコンディションの二重発行防止) • ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 • スレーブ送信時、データ不一致でアービトレーションロスト検出可能	• マルチマスタ対応 他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能 スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 マスタ時、送信データ不一致でアービトレーションロスト検出可能 • バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能(スタートコンディションの二重発行防止) • ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 • スレーブ送信時、データ不一致でアービトレーションロスト検出可能
タイムアウト検出機能	内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能	内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能
ノイズ除去	SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をソフトウェアで調整可能	SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をソフトウェアで調整可能
割り込み要因	4 種類 • 通信エラー /イベント発生 アービトレーション検出 NACK 検出 タイムアウト検出 スタートコンディション検出(リスタートコンディション含む) ストップコンディション検出 • 受信データフル(スレーブアドレス一致時含む) • 送信データエンプティ(スレーブアドレス一致時含む) • 送信終了	4 種類 • 通信エラー /イベント発生 アービトレーション検出 NACK 検出 タイムアウト検出 スタートコンディション検出(リスタートコンディション含む) ストップコンディション検出 • 受信データフル(スレーブアドレス一致時含む) • 送信データエンプティ(スレーブアドレス一致時含む) • 送信終了
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能
RIIC の動作モード	• 4 種類 マスタ送信モード、マスタ受信モード、スレーブ送信モード、スレーブ受信モード	• 4 種類 マスタ送信モード、マスタ受信モード、スレーブ送信モード、スレーブ受信モード

項目	RX65N 1M バイト以下(RIICa)	RX65N 1.5M バイト以上(RIICa)
イベントリンク機能 (出力)	4 種類(RIIC0) • 通信エラー/通信イベント発生 アービトレーション検出 NACK 検出 タイムアウト検出 スタートコンディション検出(リスタートコンディション含む) ストップコンディション検出 • 受信データフル(スレーブアドレス一致時含む) • 送信データエンプティ(スレーブアドレス一致時含む) • 送信終了	4 種類(RIIC0) • 通信エラー/通信イベント発生 アービトレーション検出 NACK 検出 タイムアウト検出 スタートコンディション検出(リスタートコンディション含む) ストップコンディション検出 • 受信データフル(スレーブアドレス一致時含む) • 送信データエンプティ(スレーブアドレス一致時含む) • 送信終了

2.9　バウンダリスキャン

表 2.18 にバウンダリスキャン仕様の概要比較を、表 2.19 にバウンダリスキャンのレジスタ比較を示します。

表 2.18　バウンダリスキャン仕様の概要比較

項目	RX65N 1M バイト以下	RX65N 1.5M バイト以上
バウンダリスキャン 有効 / 無効	RES#端子を High、EMLE 端子を Low、かつ BSCANP 端子を High としたときにバウンダリスキャン機能が有効	RES#端子を High、EMLE 端子を Low、かつ BSCANP 端子を High としたときにバウンダリスキャン機能が有効
バウンダリスキャン 専用端子	バウンダリスキャン機能有効時、以下は JTAG 専用端子 (TDO/TCK/TDI/TMS/TRST#) 145 ピン TFLGA： P26/P27/P30/P31/P34	バウンダリスキャン機能有効時、以下は JTAG 専用端子 (TDO/TCK/TDI/TMS/TRST#) 177 ピン TFLGA/176 ピン LFBGA： PF0/PF1/PF2/PF3/PF4 145 ピン TFLGA： P26/P27/P30/P31/P34
6 種類のテストモード	• BYPASS モード • EXTEST モード • SAMPLE/PRELOAD モード • CLAMP モード • HIGHZ モード • IDCODE モー	• BYPASS モード • EXTEST モード • SAMPLE/PRELOAD モード • CLAMP モード • HIGHZ モード • IDCODE モー

表 2.19　バウンダリスキャンのレジスタ比較

レジスタ	ビット名	RX65N 1M バイト以下	RX65N 1.5M バイト以上
JTIDR	DID[31:0]	ID コードレジスタ リセット後の値：0831 6447h	ID コードレジスタ リセット後の値：0835 9447h
JTBSR	-	バウンダリスキャンレジスタ(JTBSR)については、「5 参考ドキュメント」のユーザーズマニュアル　ハードウェア編を参照してください。	

2.10　RAM

表 2.20 に RAM 仕様の概要比較を、表 2.21 に RAM のレジスタ比較を示します。

表 2.20　RAM 仕様の概要比較

項目	RX65N 1M バイト以下	RX65N 1.5M バイト以上	
	RAM	RAM	拡張 RAM
容量	256K バイト	256K バイト	384K バイト
アドレス	0000 0000h～0003 FFFFh	0000 0000h～0003 FFFFh	0080 0000h～0085 FFFFh
メモリバス	メモリバス 1	メモリバス 1	メモリバス 3
アクセス	• 読み出し/書き込みともに 1 サイクルで動作 • RAM 有効/無効選択可能	• 読み出し/書き込みともに 1 サイクルで動作 • RAM 有効/無効選択可能	
データ保持機能	ディープソフトウェアスタンバイモード時のデータ保持機能なし	ディープソフトウェアスタンバイモード時のデータ保持機能なし	
消費電力低減機能	モジュールストップ機能への設定が可能	RAM、拡張 RAM 個別にモジュールストップ機能への設定が可能	
エラーチェック機能	• パリティチェック：1 ビット誤り検出 • エラー発生時、ノンマスカブル割り込み、または割り込みを発生	• パリティチェック：1 ビット誤り検出 • エラー発生時、ノンマスカブル割り込み、または割り込みを発生	

表 2.21　RAM のレジスタ比較

レジスタ	ビット	RX65N 1M バイト以下	RX65N 1.5M バイト以上
EXRAMMODE	-	-	拡張 RAM 動作モード制御レジスタ
EXRAMSTS	-	-	拡張 RAM エラーステータスレジスタ
EXRAMECAD	-	-	拡張 RAM エラーアドレスキャプチャレジスタ
EXRAMPRCR	-	-	拡張 RAM プロテクトレジスタ

2.11　フラッシュメモリ

表 2.22 にコードフラッシュメモリ仕様の概要比較を、表 2.23 にデータフラッシュメモリ仕様の概要比較を、表 2.24 にフラッシュメモリのレジスタ比較を、表 2.25 に各コマンド受け付け後の FCMDR レジスタの状態比較を示します。

表 2.22　コードフラッシュメモリ仕様の概要比較

項目	RX65N 1M バイト以下	RX65N 1.5M バイト以上
メモリ容量	ユーザ領域：最大 1M バイト	ユーザ領域：最大 2M バイト
ROM キャッシュ	• 容量：最大 256 バイト • マッピング方式：8 ウェイセットアソシエイティブ • リプレース方式：LRU アルゴリズム • ラインサイズ：16 バイト	• 容量：最大 256 バイト • マッピング方式：8 ウェイセットアソシエイティブ • リプレース方式：LRU アルゴリズム • ラインサイズ：16 バイト
リードサイクル	• キャッシュヒット時：1 サイクル • ROM キャッシュ動作許可でキャッシュミス時または ROM キャッシュ動作禁止時： ICLK≦50MHz 1 サイクル 50MHz < ICLK≦100MHz 2 サイクル ICLK > 100MHz 3 サイクル	• キャッシュヒット時：1 サイクル • ROM キャッシュ動作許可でキャッシュミス時または ROM キャッシュ動作禁止時： ICLK≦50MHz 1 サイクル 50MHz < ICLK≦100MHz 2 サイクル ICLK > 100MHz 3 サイクル
イレーズ後の値	FFh	FFh
プログラム/イレーズ方式	• FACI コマンド発行領域(007E 0000h)に設定した FACI コマンドで、コードフラッシュメモリのプログラム/イレーズ、オプション設定メモリのプログラムが可能(セルフプログラミング) • シリアルプログラマによるシリアルインタフェース通信を介したプログラム/イレーズ(シリアルプログラミング)	• FACI コマンド発行領域(007E 0000h)に設定した FACI コマンドで、コードフラッシュメモリのプログラム/イレーズ、オプション設定メモリのプログラムが可能(セルフプログラミング) • シリアルプログラマによるシリアルインタフェース通信を介したプログラム/イレーズ(シリアルプログラミング)
セキュリティ機能	フラッシュメモリの不正改ざん/不正リードを防止	フラッシュメモリの不正改ざん/不正リードを防止
プロテクション機能	フラッシュメモリの誤書き換えを防止	フラッシュメモリの誤書き換えを防止
デュアルバンク機能	-	デュアルバンク構成を用いて、書き換え動作中の中断に対して安全な更新を行うことが可能 • リニアモード：コードフラッシュメモリを 1 領域として使用するモード • デュアルモード：コードフラッシュメモリを 2 領域に分割して使用するモード
Trusted Memory(TM)機能	コードフラッシュメモリに対する不正リード防止 • リニアモード：ブロック 8, 9	コードフラッシュメモリに対する不正リード防止 • リニアモード：ブロック 8, 9 • デュアルモード：ブロック 8, 9, 46, 47

項目	RX65N 1M バイト以下	RX65N 1.5M バイト以上
BGO (バックグラウンドオペレーション) 機能	-	• コードフラッシュメモリプログラム/イレーズ中のコードフラッシュメモリリードが可能 • コードフラッシュメモリプログラム/イレーズ中のデータフラッシュメモリリードが可能 • データフラッシュメモリプログラム/イレーズ中のコードフラッシュメモリリードが可能
プログラム/イレーズ単位	• ユーザ領域へのプログラム：128 バイト • ユーザ領域のイレーズ：ブロック単位	• ユーザ領域へのプログラム：128 バイト • ユーザ領域のイレーズ：ブロック単位
その他の機能	セルフプログラミング中の割り込み受け付け可能	セルフプログラミング中の割り込み受け付け可能
	コードフラッシュメモリのスタートアップ領域をブロック 0、1 から選択可能	コードフラッシュメモリのスタートアップ領域をブロック 0、1 から選択可能
オンボード プログラミング (シリアルプログラミング/セルフプログラミング)	ブートモード(SCI インタフェース)によるプログラム/イレーズ • 調歩同期式シリアルインタフェース(SCI1)を使用 • 通信速度は自動調整 ブートモード(USB インタフェース)によるプログラム/イレーズ • USBb を使用 • 特別なハードウェアが不要で、PC と直結可能 ブートモード(FINE インタフェース)によるプログラム/イレーズ • FINE を使用 セルフプログラミングによるプログラム/イレーズ • システムをリセットすることなくフラッシュメモリのプログラム/イレーズが可能	ブートモード(SCI インタフェース)によるプログラム/イレーズ • 調歩同期式シリアルインタフェース(SCI1)を使用 • 通信速度は自動調整 ブートモード(USB インタフェース)によるプログラム/イレーズ • USBb を使用 • 特別なハードウェアが不要で、PC と直結可能 ブートモード(FINE インタフェース)によるプログラム/イレーズ • FINE を使用 セルフプログラミングによるプログラム/イレーズ • システムをリセットすることなくフラッシュメモリのプログラム/イレーズが可能
オフボード プログラミング	パラレルプログラマを使用して、コードフラッシュメモリ、オプション設定メモリのプログラム/イレーズが可能	パラレルプログラマを使用して、コードフラッシュメモリ、オプション設定メモリのプログラム/イレーズが可能
ユニーク ID	本 MCU 個体ごとの 16 バイト長の ID コード	本 MCU 個体ごとの 16 バイト長の ID コード

表 2.23　データフラッシュメモリ仕様の概要比較

項目	RX65N 1M バイト以下	RX65N 1.5M バイト以上
メモリ容量	-	データ領域：32K バイト
リードサイクル	-	FCLK の周波数毎のサイクルでリード
イレーズ後の値	-	不定値
プログラム/イレーズ方式	-	• FACI コマンド発行領域(007E 0000h)に設定した FACI コマンドで、データフラッシュメモリのプログラム/イレーズが可能(セルフプログラミング) • シリアルプログラマによるシリアルインタフェース通信を介したプログラム/イレーズ(シリアルプログラミング)
セキュリティ機能	-	フラッシュメモリの不正改ざん/不正リードを防止
プロテクション機能	-	フラッシュメモリの誤書き換えを防止
BGO (バックグラウンドオペレーション) 機能	-	• コードフラッシュメモリプログラム/イレーズ中のデータフラッシュメモリリードが可能 • データフラッシュメモリプログラム/イレーズ中のコードフラッシュメモリリードが可能
プログラム/イレーズ単位	-	• データ領域へのプログラム：4 バイト • データ領域のイレーズ：64 / 128 / 256 バイト
その他の機能	-	セルフプログラミング中の割り込み受け付け可能
オンボードプログラミング (シリアルプログラミング/セルフプログラミング)	-	ブートモード(SCI インタフェース)によるプログラム/イレーズ • 調歩同期式シリアルインタフェース(SCI1)を使用 • 通信速度は自動調整 ブートモード(USB インタフェース)によるプログラム/イレーズ • USBb を使用 • 特別なハードウェアが不要で、PC と直結可能 ブートモード(FINE インタフェース)によるプログラム/イレーズ • FINE を使用 セルフプログラミングによるプログラム/イレーズ • システムをリセットすることなくフラッシュメモリのプログラム/イレーズが可能

表 2.24　フラッシュメモリのレジスタ比較

レジスタ	ビット	RX65N 1M バイト以下	RX65N 1.5M バイト以上
FWEPROR	FLWE[1:0]	フラッシュライトイレーズ許可ビット b1 b0 0　0：プログラム/イレーズの禁止 0　1：プログラム/イレーズの許可 1　0：プログラム/イレーズの禁止 1　1：プログラム/イレーズの禁止	フラッシュライトイレーズ許可ビット b1 b0 0　0：プログラム/イレーズ、ブランクチェックの禁止 0　1：プログラム/イレーズ、ブランクチェックの許可 1　0：プログラム/イレーズ、ブランクチェックの禁止 1　1：プログラム/イレーズ、ブランクチェックの禁止
FASTAT	DFAE	-	データフラッシュメモリアクセス違反フラグ
FAEINT	DFAEIE	-	データフラッシュメモリアクセス違反割り込み許可ビット
FEADDR	-	-	FACI コマンド処理終了アドレスレジスタ
FENTRYR	FENTRYD	-	データフラッシュメモリ P/E モードエントリビット
FCMDR	CMDR[7:0] PCMDR[7:0]	「表 2.25 各コマンド受け付け後の FCMDR レジスタの状態比較」参照してください。	「表 2.25 各コマンド受け付け後の FCMDR レジスタの状態比較」参照してください。
FBCCNT	-	-	データフラッシュブランクチェック制御レジスタ
FBCSTAT	-	-	データフラッシュブランクチェックステータスレジスタ
FPSADDR	-	-	データフラッシュ書き込み開始アドレスレジスタ
FSUACR	-	スタートアップ領域コントロールレジスタ	スタートアップ領域コントロールレジスタ デュアルモード時 (MDE.BANKMD[2:0] = 000b)は、本レジスタは使用しないでください。デュアルモード時のスタートアップ領域はスタートアップ領域 0 となります。
EEPFCLK	-	-	データフラッシュメモリアクセス周波数設定レジスタ

表 2.25　各コマンド受け付け後の FCMDR レジスタの状態比較

コマンド	RX65N 1M バイト以下		RX65N 1.5M バイト以上	
	CMDR	FCMDR	CMDR	FCMDR
プログラム	E8h	前回コマンド	E8h	前回コマンド
ブロックイレーズ	D0h	20h	D0h	20h
マルチブロックイレーズ	-	-	D0h	21h
P/E サスペンド	B0h	前回コマンド	B0h	前回コマンド
P/E レジューム	D0h	前回コマンド	D0h	前回コマンド
ステータスクリア	50h	前回コマンド	50h	前回コマンド
強制終了	B3h	前回コマンド	B3h	前回コマンド
ブランクチェック	-	-	D0h	71h
コンフィギュレーション設定	40h	前回コマンド	40h	前回コマンド

3.　端子機能の比較

表 3.1 に 144/145 ピンパッケージ端子機能の比較を、表 3.2 に 100 ピンパッケージ端子機能の比較を示します。いずれかの製品にしか存在しない項目は青字にしています。仕様に相違点がない項目は黒字にしています。

表 3.1　144/145 ピンパッケージ端子機能の比較

144 ピン LFQFP	145 ピン TFLGA	RX65N 1M バイト以下	RX65N 1.5M バイト以上
1	A1	AVSS0	AVSS0
2	B3	P05/IRQ13/DA1	P05/IRQ13/DA1
3	B1	AVCC1	AVCC1
4	D3	P03/IRQ11/DA0	P03/IRQ11/DA0
5	C1	AVSS1	AVSS1
6	C2	P02/TMCI1/SCK6/IRQ10/AN120	P02/TMCI1/SCK6/IRQ10/AN120
7	D4	P01/TMCI0/RXD6/SMISO6/SSCL6/IRQ9/AN119	P01/TMCI0/RXD6/SMISO6/SSCL6/IRQ9/AN119
8	D1	P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8/AN118	P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8/AN118
9	D2	PF5/IRQ4	PF5/IRQ4
10	E4	EMLE	EMLE
11	E3	PJ5/POE8#/CTS2#/RTS2#/SS2#	PJ5/POE8#/CTS2#/RTS2#/SS2#
12	A10	VSS	VSS
13	F3	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/CTS6#/RTS6#/SS6#/CTS0#/RTS0#/SS0#	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/CTS6#/RTS6#/SS6#/CTS0#/RTS0#/SS0#
14	E2	VCL	VCL
15	F4	VBATT	VBATT
16	G3	MD/FINED	MD/FINED
17	F1	XCIN	XCIN
18	F2	XCOUT	XCOUT
19	G2	RES#	RES#
20	G1	P37/XTAL	P37/XTAL
21	C6	VSS	VSS
22	H1	P36/EXTAL	P36/EXTAL
23	B10	VCC	VCC
24	H4	P35/UPSEL/NMI	P35/UPSEL/NMI
25	J1	P34/TRST#/MTIOC0A/TMCI3/PO12/POE10#/ET0_LINKSTA/SCK6/SCK0/IRQ4	P34/TRST#/MTIOC0A/TMCI3/PO12/POE10#/ET0_LINKSTA/SCK6/SCK0/IRQ4
26	J2	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/PO11/POE4#/POE11#/RXD6/SMISO6/SSCL6/RXD0/SMISO0/SSCL0/CRX0/PCKO/IRQ3-DS	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/PO11/POE4#/POE11#/RXD6/SMISO6/SSCL6/RXD0/SMISO0/SSCL0/CRX0/PCKO/IRQ3-DS
27	J3	P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCIC2/RTCOUT/POE0#/POE10#/TXD6/SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/CTX0/USB0_VBUSEN/VSYNC/IRQ2-DS	P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCIC2/RTCOUT/POE0#/POE10#/TXD6/SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/CTX0/USB0_VBUSEN/VSYNC/IRQ2-DS
28	K3	P31/TMS/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS	P31/TMS/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS
29	J4	P30/TDI/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS	P30/TDI/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS

144 ピン LFQFP	145 ピン TFLGA	RX65N 1M バイト以下	RX65N 1.5M バイト以上
30	K1	P27/TCK/CS7#/MTIOC2B/TMCI3/PO7/SCK1/RSPCKB-A	P27/TCK/CS7#/MTIOC2B/TMCI3/PO7/SCK1/RSPCKB-A
31	K2	P26/TDO/CS6#/MTIOC2A/TMO1/PO6/TXD1/SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/MOSIB-A	P26/TDO/CS6#/MTIOC2A/TMO1/PO6/TXD1/SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/MOSIB-A
32	L1	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/TIOCA4/PO5/RXD3/SMISO3/SSCL3/HSYNC/ADTRG0#	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/TIOCA4/PO5/RXD3/SMISO3/SSCL3/SDHI_CD/HSYNC/ADTRG0#
33	L4	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/PIXCLK	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/SDHI_WP/PIXCLK
34	L2	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/PO3/TXD3/SMOSI3/SSDA3/CTS0#/RTS0#/SS0#/PIXD7	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/PO3/TXD3/SMOSI3/SSDA3/CTS0#/RTS0#/SS0#/SDHI_D1-C/PIXD7
35	M1	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/TMO0/PO2/SCK0/USB0_OVRCURB/PIXD6	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/TMO0/PO2/SCK0/USB0_OVRCURB/SDHI_D0-C/PIXD6
36	N1	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/USB0_EXICEN/PIXD5/IRQ9	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/SCL1/USB0_EXICEN/SDHI_CLK-C/PIXD5/IRQ9
37	N2	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/SMOSI0/SSDA0/USB0_ID/PIXD4/IRQ8	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/SMOSI0/SSDA0/SDA1/USB0_ID/SDHI_CMD-C/PIXD4/IRQ8
38	M2	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/SMOSI3/SSDA3/SDA2-DS/PIXD3/IRQ7/ADTRG1#	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/SMOSI3/SSDA3/SDA2-DS/SDHI_D3-C/PIXD3/IRQ7/ADTRG1#
39	N3	P87/MTIOC4C/TIOCA2/SMOSI10/SSDA10/TXD10/PIXD2	P87/MTIOC4C/TIOCA2/SMOSI10/SSDA10/TXD10/SDHI_D2-C/PIXD2
40	L3	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCOUT/TXD1/SMOSI1/SSDA1/RXD3/SMISO3/SSCL3/SCL2-DS/USB0_VBUSEN/USB0_VBUS/USB0_OVRCURB/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCOUT/TXD1/SMOSI1/SSDA1/RXD3/SMISO3/SSCL3/SCL2-DS/USB0_VBUSEN/USB0_VBUS/USB0_OVRCURB/IRQ6/ADTRG0#
41	M3	P86/MTIOC4D/TIOCA0/SMISO10/SSCL10/RXD10/PIXD1	P86/MTIOC4D/TIOCA0/SMISO10/SSCL10/RXD10/PIXD1
42	K4	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/PO13/RXD1/SMISO1/SSCL1/SCK3/CRX1-DS/PIXD0/IRQ5	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/PO13/RXD1/SMISO1/SSCL1/SCK3/CRX1-DS/PIXD0/IRQ5
43	N4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_OVRCURA/IRQ4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_OVRCURA/IRQ4
44	L5	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ADTRG1#	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ADTRG1#
45	M4	P12/TMCI1/RXD2/SMISO2/SSCL2/SCL0[FM+]/IRQ2	P12/TMCI1/RXD2/SMISO2/SSCL2/SCL0[FM+]/IRQ2
46	M5	VCC_USB	VCC_USB
47	N5	USB0_DM	USB0_DM
48	N6	USB0_DP	USB0_DP
49	M6	VSS_USB	VSS_USB

144 ピン LFQFP	145 ピン TFLGA	RX65N 1M バイト以下	RX65N 1.5M バイト以上
50	L6	P56/EDACK1/MTIOC3C/TIOCA1	P56/EDACK1/MTIOC3C/TIOCA1/SCK7
51	N7	P55/TRDATA3/WAIT#/EDREQ0/MTIOC4D/TMO3/ET0_EXOUT/CRX1/IRQ10	P55/TRDATA3/D0[A0/D0]/WAIT#/EDREQ0/MTIOC4D/TMO3/ET0_EXOUT/TXD7/SMOSI7/SSDA7/CRX1/IRQ10
52	K5	P54/TRDATA2/ALE/EDACK0/MTIOC4B/TMCI1/ET0_LINKSTA/CTS2#/RTS2#/SS2#/CTX1	P54/TRDATA2/ALE/D1[A1/D1]/EDACK0/MTIOC4B/TMCI1/ET0_LINKSTA/CTS2#/RTS2#/SS2#/CTX1
53	K6	P53/BCLK	P53/BCLK
54	L7	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A
55	K7	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A
56	M7	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/SSLB1-A	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/SSLB1-A
57	C13	VSS	VSS
58	L8	P83/TRCLK/EDACK1/MTIOC4C/ET0_CRS/RMII0_CRS_DV/SCK10/SS10#/CTS10#	P83/TRCLK/EDACK1/MTIOC4C/ET0_CRS/RMII0_CRS_DV/SCK10/SS10#/CTS10#
59	D5	VCC	VCC
60	N9	PC7/UB/A23/CS0#/MTIOC3A/MTCLKB/TMO2/PO31/TOC0/CACREF/ET0_COL/TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/TXD10/MISOA-A/MMC_D7-A/IRQ14	PC7/UB/A23/CS0#/MTIOC3A/MTCLKB/TMO2/PO31/TOC0/CACREF/ET0_COL/TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/TXD10/MISOA-A/MMC_D7-A/IRQ14
61	M8	PC6/A22/CS1#/MTIOC3C/MTCLKA/TMCI2/PO30/TIC0/ET0_ETXD3/RXD8/SMISO8/SSCL8/SMISO10/SSCL10/RXD10/MOSIA-A/MMC_D6-A/IRQ13	PC6/D2[A2/D2]/A22/CS1#/MTIOC3C/MTCLKA/TMCI2/PO30/TIC0/ET0_ETXD3/RXD8/SMISO8/SSCL8/SMISO10/SSCL10/RXD10/MOSIA-A/MMC_D6-A/IRQ13
62	L9	PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/TMRI2/PO29/ET0_ETXD2/SCK8/SCK10/RSPCKA-A/MMC_D5-A	PC5/D3[A3/D3]/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/TMRI2/PO29/ET0_ETXD2/SCK8/SCK10/RSPCKA-A/MMC_D5-A
63	N10	P82/TRSYNC/EDREQ1/MTIOC4A/PO28/ET0_ETXD1/RMII0_TXD1/SMOSI10/SSDA10/TXD10/MMC_D4-A	P82/TRSYNC/EDREQ1/MTIOC4A/PO28/ET0_ETXD1/RMII0_TXD1/SMOSI10/SSDA10/TXD10/MMC_D4-A
64	M9	P81/TRDATA1/EDACK0/MTIOC3D/PO27/ET0_ETXD0/RMII0_TXD0/SMISO10/SSCL10/RXD10/QIO3-A/SDHI_CD/MMC_D3-A	P81/TRDATA1/EDACK0/MTIOC3D/PO27/ET0_ETXD0/RMII0_TXD0/SMISO10/SSCL10/RXD10/QIO3-A/SDHI_CD/MMC_D3-A
65	K9	P80/TRDATA0/EDREQ0/MTIOC3B/PO26/ET0_TX_EN/RMII0_TXD_EN/SCK10/RTS10#/QIO2-A/SDHI_WP/MMC_D2-A	P80/TRDATA0/EDREQ0/MTIOC3B/PO26/ET0_TX_EN/RMII0_TXD_EN/SCK10/RTS10#/QIO2-A/SDHI_WP/MMC_D2-A
66	L10	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/PO25/POE0#/ET0_TX_CLK/SCK5/CTS8#/RTS8#/SS8#/SS10#/CTS10#/RTS10#/SSLA0-A/QMI-A/QIO1-A/SDHI_D1-A/SDSI_D1-A/MMC_D1-A	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/PO25/POE0#/ET0_TX_CLK/SCK5/CTS8#/RTS8#/SS8#/SS10#/CTS10#/RTS10#/SSLA0-A/QMI-A/QIO1-A/SDHI_D1-A/SDSI_D1-A/MMC_D1-A
67	N11	PC3/A19/MTIOC4D/TCLKB/PO24/ET0_TX_ER/TXD5/SMOSI5/SSDA5/QMO-A/QIO0-A/SDHI_D0-A/SDSI_D0-A/MMC_D0-A	PC3/A19/MTIOC4D/TCLKB/PO24/ET0_TX_ER/TXD5/SMOSI5/SSDA5/QMO-A/QIO0-A/SDHI_D0-A/SDSI_D0-A/MMC_D0-A

144 ピン LFQFP	145 ピン TFLGA	RX65N 1M バイト以下	RX65N 1.5M バイト以上
68	M10	P77/TRDATA7/CS7#/PO23/ET0_RX_ER/RMII0_RX_ER/SMOSI11/SSDA11/TXD11/QSPCLK-A/SDHI_CLK-A/SDSI_CLK-A/MMC_CLK-A	P77/TRDATA7/CS7#/PO23/ET0_RX_ER/RMII0_RX_ER/SMOSI11/SSDA11/TXD11/QSPCLK-A/SDHI_CLK-A/SDSI_CLK-A/MMC_CLK-A
69	K10	P76/TRDATA6/CS6#/PO22/ET0_RX_CLK/REF50CK0/SMISO11/SSCL11/RXD11/QSSL-A/SDHI_CMD-A/SDSI_CMD-A/MMC_CMD-A	P76/TRDATA6/CS6#/PO22/ET0_RX_CLK/REF50CK0/SMISO11/SSCL11/RXD11/QSSL-A/SDHI_CMD-A/SDSI_CMD-A/MMC_CMD-A
70	L11	PC2/A18/MTIOC4B/TCLKA/PO21/ET0_RX_DV/RXD5/SMISO5/SSCL5/SSLA3-A/SDHI_D3-A/SDSI_D3-A/MMC_CD-A	PC2/A18/MTIOC4B/TCLKA/PO21/ET0_RX_DV/RXD5/SMISO5/SSCL5/SSLA3-A/SDHI_D3-A/SDSI_D3-A/MMC_CD-A
71	N12	P75/TRSYNC1/CS5#/PO20/ET0_ERXD0/RMII0_RXD0/SCK11/RTS11#/SDHI_D2-A/SDSI_D2-A/MMC_RES#-A	P75/TRSYNC1/CS5#/PO20/ET0_ERXD0/RMII0_RXD0/SCK11/RTS11#/SDHI_D2-A/SDSI_D2-A/MMC_RES#-A
72	N13	P74/TRDATA5/A20/CS4#/PO19/ET0_ERXD1/RMII0_RXD1/SS11#/CTS11#	P74/TRDATA5/A20/CS4#/PO19/ET0_ERXD1/RMII0_RXD1/SS11#/CTS11#
73	M12	PC1/A17/MTIOC3A/TCLKD/PO18/ET0_ERXD2/SCK5/SSLA2-A/IRQ12	PC1/A17/MTIOC3A/TCLKD/PO18/ET0_ERXD2/SCK5/SSLA2-A/IRQ12
74	D11	VCC	VCC
75	M11	PC0/A16/MTIOC3C/TCLKC/PO17/ET0_ERXD3/CTS5#/RTS5#/SS5#/SSLA1-A/IRQ14	PC0/A16/MTIOC3C/TCLKC/PO17/ET0_ERXD3/CTS5#/RTS5#/SS5#/SSLA1-A/IRQ14
76	E1	VSS	VSS
77	L12	P73/TRDATA4/CS3#/PO16/ET0_WOL	P73/TRDATA4/CS3#/PO16/ET0_WOL
78	K11	PB7/A15/MTIOC3B/TIOCB5/PO31/ET0_CRS/RMII0_CRS_DV/TXD9/SMOSI9/SSDA9/SMOSI11/SSDA11/TXD11/SDSI_D1-B	PB7/A15/MTIOC3B/TIOCB5/PO31/ET0_CRS/RMII0_CRS_DV/TXD9/SMOSI9/SSDA9/SMOSI11/SSDA11/TXD11/SDSI_D1-B
79	K12	PB6/A14/MTIOC3D/TIOCA5/PO30/ET0_ETXD1/RMII0_TXD1/RXD9/SMISO9/SSCL9/SMISO11/SSCL11/RXD11/SDSI_D0-B	PB6/A14/MTIOC3D/TIOCA5/PO30/ET0_ETXD1/RMII0_TXD1/RXD9/SMISO9/SSCL9/SMISO11/SSCL11/RXD11/SDSI_D0-B
80	K13	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE4#/ET0_ETXD0/RMII0_TXD0/SCK9/SCK11/SDSI_CLK-B	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE4#/ET0_ETXD0/RMII0_TXD0/SCK9/SCK11/SDSI_CLK-B/LCD_CLK-B
81	J11	PB4/A12/TIOCA4/PO28/ET0_TX_EN/RMII0_TXD_EN/CTS9#/RTS9#/SS9#/SS11#/CTS11#/RTS11#/SDSI_CMD-B	PB4/A12/TIOCA4/PO28/ET0_TX_EN/RMII0_TXD_EN/CTS9#/RTS9#/SS9#/SS11#/CTS11#/RTS11#/SDSI_CMD-B/LCD_TCON0-B
82	J10	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE11#/ET0_RX_ER/RMII0_RX_ER/SCK4/SCK6/SDSI_D3-B	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE11#/ET0_RX_ER/RMII0_RX_ER/SCK4/SCK6/SDSI_D3-B/LCD_TCON1-B
83	J12	PB2/A10/TIOCC3/TCLKC/PO26/ET0_RX_CLK/REF50CK0/CTS4#/RTS4#/SS4#/CTS6#/RTS6#/SS6#/SDSI_D2-B	PB2/A10/TIOCC3/TCLKC/PO26/ET0_RX_CLK/REF50CK0/CTS4#/RTS4#/SS4#/CTS6#/RTS6#/SS6#/SDSI_D2-B/LCD_TCON2-B
84	J13	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/ET0_ERXD0/RMII0_RXD0/TXD4/SMOSI4/SSDA4/TXD6/SMOSI6/SSDA6/IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/ET0_ERXD0/RMII0_RXD0/TXD4/SMOSI4/SSDA4/TXD6/SMOSI6/SSDA6/LCD_TCON3-B/IRQ4-DS
85	H10	P72/A19/CS2#/ET0_MDC	P72/A19/CS2#/ET0_MDC

144 ピン LFQFP	145 ピン TFLGA	RX65N 1M バイト以下	RX65N 1.5M バイト以上
86	H11	P71/A18/CS1#/ET0_MDIO	P71/A18/CS1#/ET0_MDIO
87	H12	PB0/A8/MTIC5W/TIOCA3/PO24/ET0_ERXD1/RMII0_RXD1/RXD4/SMISO4/SSCL4/RXD6/SMISO6/SSCL6/IRQ12	PB0/A8/MTIC5W/TIOCA3/PO24/ET0_ERXD1/RMII0_RXD1/RXD4/SMISO4/SSCL4/RXD6/SMISO6/SSCL6/LCD_DATA0-B/IRQ12
88	H13	PA7/A7/TIOCB2/PO23/ET0_WOL/MISOA-B	PA7/A7/TIOCB2/PO23/ET0_WOL/MISOA-B/LCD_DATA1-B
89	G11	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE10#/ET0_EXOUT/CTS5#/RTS5#/SS5#/MOSIA-B	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE10#/ET0_EXOUT/CTS5#/RTS5#/SS5#/MOSIA-B/LCD_DATA2-B
90	G10	PA5/A5/MTIOC6B/TIOCB1/PO21/ET0_LINKSTA/RSPCKA-B	PA5/A5/MTIOC6B/TIOCB1/PO21/ET0_LINKSTA/RSPCKA-B/LCD_DATA3-B
91	G12	VCC	VCC
92	G13	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/ET0_MDC/TXD5/SMOSI5/SSDA5/SSLA0-B/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/ET0_MDC/TXD5/SMOSI5/SSDA5/SSLA0-B/LCD_DATA4-B/IRQ5-DS
93	F11	VSS	VSS
94	F10	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/ET0_MDIO/RXD5/SMISO5/SSCL5/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/ET0_MDIO/RXD5/SMISO5/SSCL5/LCD_DATA5-B/IRQ6-DS
95	F13	PA2/A2/MTIOC7A/PO18/RXD5/SMISO5/SSCL5/SSLA3-B	PA2/A2/MTIOC7A/PO18/RXD5/SMISO5/SSCL5/SSLA3-B/LCD_DATA6-B
96	F12	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/TIOCB0/PO17/ET0_WOL/SCK5/SSLA2-B/IRQ11	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/TIOCB0/PO17/ET0_WOL/SCK5/SSLA2-B/LCD_DATA7-B/IRQ11
97	E10	PA0/BC0#/A0/MTIOC4A/MTIOC6D/TIOCA0/PO16/CACREF/ET0_TX_EN/RMII0_TXD_EN/SSLA1-B	PA0/BC0#/A0/MTIOC4A/MTIOC6D/TIOCA0/PO16/CACREF/ET0_TX_EN/RMII0_TXD_EN/SSLA1-B/LCD_DATA8-B
98	E13	P67/DQM1/CS7#/MTIOC7C/IRQ15	P67/DQM1/CS7#/MTIOC7C/IRQ15
99	E11	P66/DQM0/CS6#/MTIOC7D	P66/DQM0/CS6#/MTIOC7D
100	E12	P65/CKE/CS5#	P65/CKE/CS5#
101	D10	PE7/D15[A15/D15]/MTIOC6A/TOC1/MISOB-B/SDHI_WP/MMC_RES#-B/IRQ7/AN105	PE7/D15[A15/D15]/D7[A7/D7]/MTIOC6A/TOC1/MISOB-B/SDHI_WP/MMC_RES#-B/LCD_DATA9-B/IRQ7/AN105
102	D13	PE6/D14[A14/D14]/MTIOC6C/TIC1/MOSIB-B/SDHI_CD/MMC_CD-B/IRQ6/AN104	PE6/D14[A14/D14]/D6[A6/D6]/MTIOC6C/TIC1/MOSIB-B/SDHI_CD/MMC_CD-B/LCD_DATA10-B/IRQ6/AN104
103	H2	VCC	VCC
104	C12	P70/SDCLK	P70/SDCLK
105	H3	VSS	VSS
106	D12	PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/ET0_RX_CLK/REF50CK0/RSPCKB-B/IRQ5/AN103	PE5/D13[A13/D13]/D5[A5/D5]/MTIOC4C/MTIOC2B/ET0_RX_CLK/REF50CK0/RSPCKB-B/LCD_DATA11-B/IRQ5/AN103
107	B13	PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/PO28/ET0_ERXD2/SSLB0-B/AN102	PE4/D12[A12/D12]/D4[A4/D4]/MTIOC4D/MTIOC1A/PO28/ET0_ERXD2/SSLB0-B/LCD_DATA12-B/AN102

144 ピン LFQFP	145 ピン TFLGA	RX65N 1M バイト以下	RX65N 1.5M バイト以上
108	A13	PE3/D11[A11/D11]/MTIOC4B/PO26/TOC3/POE8#/ET0_ERXD3/CTS12#/RTS12#/SS12#/MMC_D7-B /AN101	PE3/D11[A11/D11]/D3[A3/D3]/MTIOC4B/PO26/TOC3/POE8#/ET0_ERXD3/CTS12#/RTS12#/SS12#/MMC_D7-B/LCD_DATA13-B/AN101
109	B12	PE2/D10[A10/D10]/MTIOC4A/PO23/TIC3/RXD12/SMISO12/SSCL12/RXDX12/SSLB3-B/MMC_D6-B/IRQ7-DS/AN100	PE2/D10[A10/D10]/D2[A2/D2]/MTIOC4A/PO23/TIC3/RXD12/SMISO12/SSCL12/RXDX12/SSLB3-B/MMC_D6-B/LCD_DATA14-B/IRQ7-DS/AN100
110	A12	PE1/D9[A9/D9]/MTIOC4C/MTIOC3B/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2-B/MMC_D5-B/ANEX1	PE1/D9[A9/D9]/D1[A1/D1]/MTIOC4C/MTIOC3B/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2-B/MMC_D5-B/LCD_DATA15-B/ANEX1
111	C11	PE0/D8[A8/D8]/MTIOC3D/SCK12/SSLB1-B/MMC_D4-B/ANEX0	PE0/D8[A8/D8]/D0[A0/D0]/MTIOC3D/SCK12/SSLB1-B/MMC_D4-B/LCD_DATA16-B/ANEX0
112	D9	P64/WE#/CS4#	P64/WE#/D3[A3/D3]/CS4#
113	C10	P63/CAS#/CS3#	P63/CAS#/D2[A2/D2]/CS3#
114	A11	P62/RAS#/CS2#	P62/RAS#/D1[A1/D1]/CS2#
115	B11	P61/SDCS#/CS1#	P61/SDCS#/D0[A0/D0]/CS1#
116	L13	VSS	VSS
117	D8	P60/CS0#	P60/CS0#
118	K8	VCC	VCC
119	C9	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3-A/QMI-B/QIO1-B/SDHI_D1-B/MMC_D1-B/IRQ7/AN107	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3-A/QMI-B/QIO1-B/SDHI_D1-B/MMC_D1-B/LCD_DATA17-B/IRQ7/AN107
120	A9	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/SSLC2-A/QMO-B/QIO0-B/SDHI_D0-B/MMC_D0-B/IRQ6/AN106	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/SSLC2-A/QMO-B/QIO0-B/SDHI_D0-B/MMC_D0-B/LCD_DATA18-B/IRQ6/AN106
121	D7	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/SSLC1-A/QSPCLK-B/SDHI_CLK-B/MMC_CLK-B/IRQ5/AN113	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/SSLC1-A/QSPCLK-B/SDHI_CLK-B/MMC_CLK-B/LCD_DATA19-B/IRQ5/AN113
122	B9	PD4/D4[A4/D4]/MTIOC8B/POE11#/SSLC0-A/QSSL-B/SDHI_CMD-B/MMC_CMD-B/IRQ4/AN112	PD4/D4[A4/D4]/MTIOC8B/POE11#/SSLC0-A/QSSL-B/SDHI_CMD-B/MMC_CMD-B/LCD_DATA20-B/IRQ4/AN112
123	C8	PD3/D3[A3/D3]/MTIOC8D/TOC2/POE8#/RSPCKC-A/QIO3-B/SDHI_D3-B/MMC_D3-B/IRQ3/AN111	PD3/D3[A3/D3]/MTIOC8D/TOC2/POE8#/RSPCKC-A/QIO3-B/SDHI_D3-B/MMC_D3-B/LCD_DATA21-B/IRQ3/AN111
124	A8	PD2/D2[A2/D2]/MTIOC4D/TIC2/MISOC-A/CRX0/QIO2-B/SDHI_D2-B/MMC_D2-B/IRQ2/AN110	PD2/D2[A2/D2]/MTIOC4D/TIC2/MISOC-A/CRX0/QIO2-B/SDHI_D2-B/MMC_D2-B/LCD_DATA22-B/IRQ2/AN110
125	C7	PD1/D1[A1/D1]/MTIOC4B/POE0#/MOSIC-A/CTX0/IRQ1/AN109	PD1/D1[A1/D1]/MTIOC4B/POE0#/MOSIC-A/CTX0/LCD_DATA23-B/IRQ1/AN109
126	B8	PD0/D0[A0/D0]/POE4#/IRQ0/AN108	PD0/D0[A0/D0]/POE4#/LCD_EXTCLK-B/IRQ0/AN108
127	D6	P93/A19/POE0#/CTS7#/RTS7#/SS7#/AN117	P93/A19/POE0#/CTS7#/RTS7#/SS7#/AN117

144 ピン LFQFP	145 ピン TFLGA	RX65N 1M バイト以下	RX65N 1.5M バイト以上
128	A7	P92/A18/POE4#/RXD7/SMISO7/SSCL7/AN116	P92/A18/POE4#/RXD7/SMISO7/SSCL7/AN116
129	B7	P91/A17/SCK7/AN115	P91/A17/SCK7/AN115
130	N8	VSS	VSS
131	A6	P90/A16/TXD7/SMOSI7/SSDA7/AN114	P90/A16/TXD7/SMOSI7/SSDA7/AN114
132	M13	VCC	VCC
133	B6	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
134	C5	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
135	A5	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
136	E5	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
137	B5	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
138	A4	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
139	C4	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
140	B4	VREFL0	VREFL0
141	A3	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
142	C3	VREFH0	VREFH0
143	B2	AVCC0	AVCC0
144	A2	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#
-	G4	BSCANP	BSCANP

表 3.2　100 ピンパッケージ端子機能の比較

100 ピン LFQFP	100 ピン TFLGA	RX65N 1M バイト以下	RX65N 1.5M バイト以上
1	A2	AVCC1	AVCC1
2	B1	EMLE	EMLE
3	C2	AVSS1	AVSS1
4	C3	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/CTS6#/RTS6#/SS6#/CTS0#/RTS0#/SS0#	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/CTS6#/RTS6#/SS6#/CTS0#/RTS0#/SS0#
5	C1	VCL	VCL
6	D4	VBATT	VBATT
7	D3	MD/FINED	MD/FINED
8	D1	XCIN	XCIN
9	D2	XCOUT	XCOUT
10	E3	RES#	RES#
11	E1	P37/XTAL	P37/XTAL
12	E2	VSS	VSS
13	F1	P36/EXTAL	P36/EXTAL
14	F2	VCC	VCC
15	F3	P35/UPSEL/NMI	P35/UPSEL/NMI
16	E4	P34/TRST#/MTIOC0A/TMCI3/PO12/POE10#/ET0_LINKSTA/SCK6/SCK0/IRQ4	P34/TRST#/MTIOC0A/TMCI3/PO12/POE10#/ET0_LINKSTA/SCK6/SCK0/IRQ4
17	G1	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/PO11/POE4#/POE11#/RXD6/SMISO6/SSCL6/RXD0/SMISO0/SSCL0/CRX0/IRQ3-DS	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/PO11/POE4#/POE11#/RXD6/SMISO6/SSCL6/RXD0/SMISO0/SSCL0/CRX0/IRQ3-DS
18	F4	P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCIC2/RTCOUT/POE0#/POE10#/TXD6/SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/CTX0/USB0_VBUSEN/IRQ2-DS	P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCIC2/RTCOUT/POE0#/POE10#/TXD6/SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/CTX0/USB0_VBUSEN/IRQ2-DS
19	G2	P31/TMS/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS	P31/TMS/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS
20	G3	P30/TDI/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS	P30/TDI/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS
21	G4	P27/TCK/CS7#/MTIOC2B/TMCI3/PO7/SCK1/RSPCKB-A	P27/TCK/CS7#/MTIOC2B/TMCI3/PO7/SCK1/RSPCKB-A
22	H1	P26/TDO/CS6#/MTIOC2A/TMO1/PO6/TXD1/SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/MOSIB-A	P26/TDO/CS6#/MTIOC2A/TMO1/PO6/TXD1/SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/MOSIB-A
23	H2	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/TIOCA4/PO5/RXD3/SMISO3/SSCL3/ADTRG0#	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/TIOCA4/PO5/RXD3/SMISO3/SSCL3/ADTRG0#
24	J1	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN
25	K1	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/PO3/TXD3/SMOSI3/SSDA3/CTS0#/RTS0#/SS0#	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/PO3/TXD3/SMOSI3/SSDA3/CTS0#/RTS0#/SS0#

100 ピン LFQFP	100 ピン TFLGA	RX65N 1M バイト以下	RX65N 1.5M バイト以上
26	K2	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/TMO0/PO2/SCK0/USB0_OVRCURB	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/TMO0/PO2/SCK0/USB0_OVRCURB
27	J2	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/USB0_EXICEN/IRQ9	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/SCL1/USB0_EXICEN/IRQ9
28	K3	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/SMOSI0/SSDA0/USB0_ID/IRQ8	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/SMOSI0/SSDA0/SDA1/USB0_ID/IRQ8
29	J3	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/SMOSI3/SSDA3/SDA2-DS/IRQ7/ADTRG1#	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/SMOSI3/SSDA3/SDA2-DS/IRQ7/ADTRG1#
30	H3	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCOUT/TXD1/SMOSI1/SSDA1/RXD3/SMISO3/SSCL3/SCL2-DS/USB0_VBUSEN/USB0_VBUS/USB0_OVRCURB/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCOUT/TXD1/SMOSI1/SSDA1/RXD3/SMISO3/SSCL3/SCL2-DS/USB0_VBUSEN/USB0_VBUS/USB0_OVRCURB/IRQ6/ADTRG0#
31	H4	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/PO13/RXD1/SMISO1/SSCL1/SCK3/CRX1-DS/IRQ5	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/PO13/RXD1/SMISO1/SSCL1/SCK3/CRX1-DS/IRQ5
32	K4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_OVRCURA/IRQ4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_OVRCURA/IRQ4
33	J4	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ADTRG1#	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ADTRG1#
34	F5	P12/TMCI1/RXD2/SMISO2/SSCL2/SCL0[FM+]/IRQ2	P12/TMCI1/RXD2/SMISO2/SSCL2/SCL0[FM+]/IRQ2
35	J6	VCC_USB	VCC_USB
36	K5	USB0_DM	USB0_DM
37	K6	USB0_DP	USB0_DP
38	J5	VSS_USB	VSS_USB
39	H5	P55/WAIT#/EDREQ0/MTIOC4D/TMO3/ET0_EXOUT/CRX1/IRQ10	P55/D0[A0/D0]/WAIT#/EDREQ0/MTIOC4D/TMO3/ET0_EXOUT/CRX1/IRQ10
40	H6	P54/ALE/EDACK0/MTIOC4B/TMCI1/ET0_LINKSTA/CTS2#/RTS2#/SS2#/CTX1	P54/ALE/D1[A1/D1]/EDACK0/MTIOC4B/TMCI1/ET0_LINKSTA/CTS2#/RTS2#/SS2#/CTX1
41	G5	P53/BCLK	P53/BCLK
42	G6	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A
43	K7	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A
44	J7	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/SSLB1-A	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/SSLB1-A
45	H7	PC7/UB/A23/CS0#/MTIOC3A/MTCLKB/TMO2/PO31/TOC0/CACREF/ET0_COL/TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/TXD10/MISOA-A/IRQ14	PC7/UB/A23/CS0#/MTIOC3A/MTCLKB/TMO2/PO31/TOC0/CACREF/ET0_COL/TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/TXD10/MISOA-A/IRQ14
46	H8	PC6/A22/CS1#/MTIOC3C/MTCLKA/TMCI2/PO30/TIC0/ET0_ETXD3/RXD8/SMISO8/SSCL8/SMISO10/SSCL10/RXD10/MOSIA-A/IRQ13	PC6/D2[A2/D2]/A22/CS1#/MTIOC3C/MTCLKA/TMCI2/PO30/TIC0/ET0_ETXD3/RXD8/SMISO8/SSCL8/SMISO10/SSCL10/RXD10/MOSIA-A/IRQ13

100 ピン LFQFP	100 ピン TFLGA	RX65N 1M バイト以下	RX65N 1.5M バイト以上
47	K8	PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/TMRI2/PO29/ET0_ETXD2/SCK8/SCK10/RSPCKA-A	PC5/D3[A3/D3]/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/TMRI2/PO29/ET0_ETXD2/SCK8/SCK10/RSPCKA-A
48	J8	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/PO25/POE0#/ET0_TX_CLK/SCK5/CTS8#/RTS8#/SS8#/SS10#/CTS10#/RTS10#/SSLA0-A	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/PO25/POE0#/ET0_TX_CLK/SCK5/CTS8#/RTS8#/SS8#/SS10#/CTS10#/RTS10#/SSLA0-A
49	K9	PC3/A19/MTIOC4D/TCLKB/PO24/ET0_TX_ER/TXD5/SMOSI5/SSDA5	PC3/A19/MTIOC4D/TCLKB/PO24/ET0_TX_ER/TXD5/SMOSI5/SSDA5
50	K10	PC2/A18/MTIOC4B/TCLKA/PO21/ET0_RX_DV/RXD5/SMISO5/SSCL5/SSLA3-A	PC2/A18/MTIOC4B/TCLKA/PO21/ET0_RX_DV/RXD5/SMISO5/SSCL5/SSLA3-A
51	J10	PC1/A17/MTIOC3A/TCLKD/PO18/ET0_ERXD2/SCK5/SSLA2-A/IRQ12	PC1/A17/MTIOC3A/TCLKD/PO18/ET0_ERXD2/SCK5/SSLA2-A/IRQ12
52	J9	PC0/A16/MTIOC3C/TCLKC/PO17/ET0_ERXD3/CTS5#/RTS5#/SS5#/SSLA1-A/IRQ14	PC0/A16/MTIOC3C/TCLKC/PO17/ET0_ERXD3/CTS5#/RTS5#/SS5#/SSLA1-A/IRQ14
53	H10	PB7/A15/MTIOC3B/TIOCB5/PO31/ET0_CRS/RMII0_CRS_DV/TXD9/SMOSI9/SSDA9/SMOSI11/SSDA11/TXD11/SDSI_D1-B	PB7/A15/MTIOC3B/TIOCB5/PO31/ET0_CRS/RMII0_CRS_DV/TXD9/SMOSI9/SSDA9/SMOSI11/SSDA11/TXD11/SDSI_D1-B
54	H9	PB6/A14/MTIOC3D/TIOCA5/PO30/ET0_ETXD1/RMII0_TXD1/RXD9/SMISO9/SSCL9/SMISO11/SSCL11/RXD11/SDSI_D0-B	PB6/A14/MTIOC3D/TIOCA5/PO30/ET0_ETXD1/RMII0_TXD1/RXD9/SMISO9/SSCL9/SMISO11/SSCL11/RXD11/SDSI_D0-B
55	G7	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE4#/ET0_ETXD0/RMII0_TXD0/SCK9/SCK11/SDSI_CLK-B	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE4#/ET0_ETXD0/RMII0_TXD0/SCK9/SCK11/SDSI_CLK-B/LCD_CLK-B
56	G8	PB4/A12/TIOCA4/PO28/ET0_TX_EN/RMII0_TXD_EN/CTS9#/RTS9#/SS9#/SS11#/CTS11#/RTS11#/SDSI_CMD-B	PB4/A12/TIOCA4/PO28/ET0_TX_EN/RMII0_TXD_EN/CTS9#/RTS9#/SS9#/SS11#/CTS11#/RTS11#/SDSI_CMD-B/LCD_TCON0-B
57	F6	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE11#/ET0_RX_ER/RMII0_RX_ER/SCK6/SDSI_D3-B	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE11#/ET0_RX_ER/RMII0_RX_ER/SCK6/SDSI_D3-B/LCD_TCON1-B
58	F7	PB2/A10/TIOCC3/TCLKC/PO26/ET0_RX_CLK/REF50CK0/CTS6#/RTS6#/SS6#/SDSI_D2-B	PB2/A10/TIOCC3/TCLKC/PO26/ET0_RX_CLK/REF50CK0/CTS6#/RTS6#/SS6#/SDSI_D2-B/LCD_TCON2-B
59	G9	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/ET0_ERXD0/RMII0_RXD0/TXD6/SMOSI6/SSDA6/IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/ET0_ERXD0/RMII0_RXD0/TXD6/SMOSI6/SSDA6/LCD_TCON3-B/IRQ4-DS
60	G10	VCC	VCC
61	F8	PB0/A8/MTIC5W/TIOCA3/PO24/ET0_ERXD1/RMII0_RXD1/RXD6/SMISO6/SSCL6/IRQ12	PB0/A8/MTIC5W/TIOCA3/PO24/ET0_ERXD1/RMII0_RXD1/RXD6/SMISO6/SSCL6/LCD_DATA0-B/IRQ12
62	F10	VSS	VSS
63	F9	PA7/A7/TIOCB2/PO23/ET0_WOL/MISOA-B	PA7/A7/TIOCB2/PO23/ET0_WOL/MISOA-B/LCD_DATA1-B
64	E7	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE10#/ET0_EXOUT/CTS5#/RTS5#/SS5#/MOSIA-B	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE10#/ET0_EXOUT/CTS5#/RTS5#/SS5#/MOSIA-B/LCD_DATA2-B

100 ピン LFQFP	100 ピン TFLGA	RX65N 1M バイト以下	RX65N 1.5M バイト以上
65	E9	PA5/A5/MTIOC6B/TIOCB1/PO21/ET0_LINKSTA/RSPCKA-B	PA5/A5/MTIOC6B/TIOCB1/PO21/ET0_LINKSTA/RSPCKA-B/LCD_DATA3-B
66	E8	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/ET0_MDC/TXD5/SMOSI5/SSDA5/SSLA0-B/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/ET0_MDC/TXD5/SMOSI5/SSDA5/SSLA0-B/LCD_DATA4-B/IRQ5-DS
67	E10	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/ET0_MDIO/RXD5/SMISO5/SSCL5/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/ET0_MDIO/RXD5/SMISO5/SSCL5/LCD_DATA5-B/IRQ6-DS
68	E6	PA2/A2/MTIOC7A/PO18/RXD5/SMISO5/SSCL5/SSLA3-B	PA2/A2/MTIOC7A/PO18/RXD5/SMISO5/SSCL5/SSLA3-B/LCD_DATA6-B
69	D9	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/TIOCB0/PO17/ET0_WOL/SCK5/SSLA2-B/IRQ11	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/TIOCB0/PO17/ET0_WOL/SCK5/SSLA2-B/LCD_DATA7-B/IRQ11
70	D10	PA0/BC0#/A0/MTIOC4A/MTIOC6D/TIOCA0/PO16/CACREF/ET0_TX_EN/RMII0_TXD_EN/SSLA1-B	PA0/BC0#/A0/MTIOC4A/MTIOC6D/TIOCA0/PO16/CACREF/ET0_TX_EN/RMII0_TXD_EN/SSLA1-B/LCD_DATA8-B
71	D8	PE7/D15[A15/D15]/MTIOC6A/TOC1/MISOB-B/SDHI_WP/MMC_RES#-B/IRQ7/AN105	PE7/D15[A15/D15]/D7[A7/D7]/MTIOC6A/TOC1/MISOB-B/SDHI_WP/MMC_RES#-B/LCD_DATA9-B/IRQ7/AN105
72	D7	PE6/D14[A14/D14]/MTIOC6C/TIC1/MOSIB-B/SDHI_CD/MMC_CD-B/IRQ6/AN104	PE6/D14[A14/D14]/D6[A6/D6]/MTIOC6C/TIC1/MOSIB-B/SDHI_CD/MMC_CD-B/LCD_DATA10-B/IRQ6/AN104
73	C9	PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/ET0_RX_CLK/REF50CK0/RSPCKB-B/IRQ5/AN103	PE5/D13[A13/D13]/D5[A5/D5]/MTIOC4C/MTIOC2B/ET0_RX_CLK/REF50CK0/RSPCKB-B/LCD_DATA11-B/IRQ5/AN103
74	C10	PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/PO28/ET0_ERXD2/SSLB0-B/AN102	PE4/D12[A12/D12]/D4[A4/D4]/MTIOC4D/MTIOC1A/PO28/ET0_ERXD2/SSLB0-B/LCD_DATA12-B/AN102
75	B10	PE3/D11[A11/D11]/MTIOC4B/PO26/TOC3/POE8#/ET0_ERXD3/CTS12#/RTS12#/SS12#/MMC_D7-B/AN101	PE3/D11[A11/D11]/D3[A3/D3]/MTIOC4B/PO26/TOC3/POE8#/ET0_ERXD3/CTS12#/RTS12#/SS12#/MMC_D7-B/LCD_DATA13-B/AN101
76	A10	PE2/D10[A10/D10]/MTIOC4A/PO23/TIC3/RXD12/SMISO12/SSCL12/RXDX12/SSLB3-B/MMC_D6-B/IRQ7-DS/AN100	PE2/D10[A10/D10]/D2[A2/D2]/MTIOC4A/PO23/TIC3/RXD12/SMISO12/SSCL12/RXDX12/SSLB3-B/MMC_D6-B/LCD_DATA14-B/IRQ7-DS/AN100
77	A9	PE1/D9[A9/D9]/MTIOC4C/MTIOC3B/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2-B/MMC_D5-B/ANEX1	PE1/D9[A9/D9]/D1[A1/D1]/MTIOC4C/MTIOC3B/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2-B/MMC_D5-B/LCD_DATA15-B/ANEX1
78	A8	PE0/D8[A8/D8]/MTIOC3D/SCK12/SSLB1-B/MMC_D4-B/ANEX0	PE0/D8[A8/D8]/D0[A0/D0]/MTIOC3D/SCK12/SSLB1-B/MMC_D4-B/LCD_DATA16-B/ANEX0
79	B9	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3-A/QMI-B/QIO1-B/SDHI_D1-B/MMC_D1-B/IRQ7/AN107	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3-A/QMI-B/QIO1-B/SDHI_D1-B/MMC_D1-B/LCD_DATA17-B/IRQ7/AN107
80	B8	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/SSLC2-A/QMO-B/QIO0-B/SDHI_D0-B/MMC_D0-B/IRQ6/AN106	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/SSLC2-A/QMO-B/QIO0-B/SDHI_D0-B/MMC_D0-B/LCD_DATA18-B/IRQ6/AN106

100 ピン LFQFP	100 ピン TFLGA	RX65N 1M バイト以下	RX65N 1.5M バイト以上
81	C8	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/SSLC1-A/QSPCLK-B/SDHI_CLK-B/MMC_CLK-B/IRQ5/AN113	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/SSLC1-A/QSPCLK-B/SDHI_CLK-B/MMC_CLK-B/LCD_DATA19-B/IRQ5/AN113
82	A7	PD4/D4[A4/D4]/MTIOC8B/POE11#/SSLC0-A/QSSL-B/SDHI_CMD-B/MMC_CMD-B/IRQ4/AN112	PD4/D4[A4/D4]/MTIOC8B/POE11#/SSLC0-A/QSSL-B/SDHI_CMD-B/MMC_CMD-B/LCD_DATA20-B/IRQ4/AN112
83	B7	PD3/D3[A3/D3]/MTIOC8D/TOC2/POE8#/RSPCKC-A/QIO3-B/SDHI_D3-B/MMC_D3-B/QIO3-B/IRQ3/AN111	PD3/D3[A3/D3]/MTIOC8D/TOC2/POE8#/RSPCKC-A/QIO3-B/SDHI_D3-B/MMC_D3-B/LCD_DATA21-B/IRQ3/AN111
84	C7	PD2/D2[A2/D2]/MTIOC4D/TIC2/MISOC-A/CRX0/QIO2-B/SDHI_D2-B/MMC_D2-B/IRQ2/AN110	PD2/D2[A2/D2]/MTIOC4D/TIC2/MISOC-A/CRX0/QIO2-B/SDHI_D2-B/MMC_D2-B/LCD_DATA22-B/IRQ2/AN110
85	B6	PD1/D1[A1/D1]/MTIOC4B/POE0#/MOSIC-A/CTX0/IRQ1/AN109	PD1/D1[A1/D1]/MTIOC4B/POE0#/MOSIC-A/CTX0/LCD_DATA23-B/IRQ1/AN109
86	A6	PD0/D0[A0/D0]/POE4#/IRQ0/AN108	PD0/D0[A0/D0]/POE4#/LCD_EXTCLK-B/IRQ0/AN108
87	C6	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
88	D6	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
89	D5	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
90	B5	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
91	A5	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
92	C5	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
93	E5	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
94	A4	VREFL0	VREFL0
95	B4	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
96	C4	VREFH0	VREFH0
97	B3	AVCC0	AVCC0
98	A3	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#
99	B2	AVSS0	AVSS0
100	A1	P05/IRQ13/DA1	P05/IRQ13/DA1

4.　移行の際の留意点

4.1　アドレス空間

4.1.1　コードフラッシュメモリ

RX65N 1.5M バイト以上では、コードフラッシュメモリを 1 つの領域として扱うリニアモードと、2 つのバンク領域として扱うデュアルモードがあります。RX65N 1M バイト以下ではデュアルモードはありません。

表 4.1 にコードフラッシュメモリ比較を示します。

表 4.1　コードフラッシュメモリ比較

モード	RX65N 1M バイト以下			RX65N 1.5M バイト以上	
	512K バイト	768K バイト	1M バイト	1.5M バイト	2M バイト
リニアモード	FFF8 0000h～ FFFF FFFFh	FFF4 0000h～ FFFF FFFFh	FFF0 0000h～ FFFF FFFFh	FFE8 0000h～ FFFF FFFFh	FFE0 0000h～ FFFF FFFFh
デュアルモード (BANKSEL.BANKSWP[2:0]=111b の場合) (注 1)	-			バンク 1： FFE4 0000h～ FFEF FFFFh	バンク 1： FFE0 0000h～ FFEF FFFFh
				バンク 0： FFF4 0000h～ FFFF FFFFh	バンク 0： FFF0 0000h～ FFFF FFFFh

(注 1)　BANKSEL はオプション設定メモリのバンク選択レジスタです。
RX65N 1.5M バイト以上のみバンク選択レジスタ(BANKSEL)を使用できます。
RX65N 1M バイト以下のバンク選択レジスタ(BANKSEL)は予約領域となります。

4.1.2　データフラッシュメモリ

RX65N 1.5M バイト以上のみデータフラッシュメモリを搭載しています。

表 4.2 にデータフラッシュメモリ比較を示します。

表 4.2　データフラッシュメモリ比較

RX65N 1M バイト以下	RX65N 1.5M バイト以上
-	32K バイト 0010 0000h ～ 0010 7FFFh

4.1.3　RAM

RX65N 1.5M バイト以上のみ拡張 RAM を搭載しています。

表 4.3 に RAM 比較を示します。

表 4.3　RAM 比較

	RX65N 1M バイト以下	RX65N 1.5M バイト以上
RAM	256K バイト 0000 0000h ～ 0003 FFFFh	256K バイト 0000 0000h ～ 0003 FFFFh
拡張 RAM	-	384K バイト 0080 0000h ～ 0085 FFFFh

4.2　端子設計の留意点

4.2.1　汎用入出力ポート

PORTG は RX65N 1.5M バイト以上のみに存在します。

RX65N 1.5M バイト以上の 177/176 ピンパッケージで PORTG を使用しない場合、または RX65N 1.5M バイト以上の 100/144/145 ピンパッケージでは、PORTG の未使用端子処理が必要です。

なお、RX65N 1M バイト以下では、PORTG はありませんので PORTG の PDR レジスタへはアクセスしないでください。

未使用端子の処理については、「5 参考ドキュメント」の RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編を参照してください。

4.2.2　外部バスをアクセス中に A/D 変換をする場合

外部バスをアクセス中に A/D 変換をする場合、精度が悪化する可能性があります。

このような場合は、複数回の変換を実施し、最大値/最小値を除いた A/D 変換値の平均をとるなどのソフト対策を実施してください。

なお、RX65N 1.5M バイト以上では、外部データバスの割り付けを変更することで、A/D 変換精度の悪化を低減することが可能です。設定の詳細は、「5 参考ドキュメント」の RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編を参照してください。

4.3　機能設定の留意点

4.3.1　オプション設定メモリ

RX65N 1M バイト以下では、エンディアン選択レジスタ(MDE)のバンクモード選択ビット(BANKMD[2:0])はデュアルモードを選択できません。プログラムする場合は、リニアモード "111b" にしてください。

RX65N 1M バイト以下では、TM イネーブルフラグレジスタ(TMEF)のデュアルバンク TM イネーブルビット(TMEFDB[2:0])は予約ビットです。 読んだ場合は、プログラムした値が読めます。プログラムする場合は、”111b” にしてください。

RX65N 1.5M バイト以上のみバンク選択レジスタ(BANKSEL)を使用できます。

RX65N 1M バイト以下では、バンク選択レジスタ(BANKSEL)は予約領域です。

オプション設定メモリの詳細については「5 参考ドキュメント」のユーザーズマニュアル　ハードウェア編を参照してください。

4.3.2　端子の駆動能力切り替え機能

RX65N 1M バイト以下と RX65N 1.5M バイト以上では、同じ端子でも駆動能力切り替え機能が異なる端子があります。

端子の駆動能力切り替え機能については、「5 参考ドキュメント」の RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編を参照してください。

4.3.3　RAM エラー割り込み機能

RX65N 1.5M バイト以上で、パリティチェックエラーを示す RAMSTS.RAMERR ビット、もしくは拡張 RAM パリティチェックエラーを示す EXRAMSTS.EXRAMERR ビットのいずれかのビットが ”1” に変化すると、RAM エラー割り込みが発生します。

RX65N 1M バイト以下ではパリティチェック有効時はパリティチェックエラーを示す RAMSTS.RAMERR ビットが ”1” に変化すると、RAM エラー割り込み要求が発生します。

上記ビットに ”0” を書き込めば、RAM エラー割り込みはクリアされます。

4.3.4　セルフプログラミングでの書き換え

RX65N 1.5M バイト以上のみ、BGO 機能が利用できます。BGO 機能を利用できない場合は内蔵 RAM または外部メモリへ書き換え用のプログラムをあらかじめ転送して実行する必要があります。

セルフプログラミングに関する情報は、「5 参考ドキュメント」のユーザーズマニュアル　ハードウェア編、および RX65N グループ、RX651 グループ フラッシュメモリ ユーザーズマニュアル ハードウェア インタフェース編を参照してください。

5.　参考ドキュメント

ユーザーズマニュアル：ハードウェア

RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編 Rev.2.10 (R01UH0590)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX65N グループ、RX651 グループ フラッシュメモリ ユーザーズマニュアル ハードウェア インタフェース編 Rev.2.00 (R01UH0602)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデートの対応について

本アプリケーションノートで対応しているテクニカルアップデートはありません。

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ
http://japan.renesas.com/

お問合せ先
http://japan.renesas.com/contact/

すべての商標および登録商標は，それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2017.08.31	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理
   【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。
   CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。
2. 電源投入時の処置
   【注意】電源投入時は，製品の状態は不定です。
   電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。
   外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。
   同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。
3. リザーブアドレス（予約領域）のアクセス禁止
   【注意】リザーブアドレス（予約領域）のアクセスを禁止します。
   アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。
4. クロックについて
   【注意】リセット時は、クロックが安定した後、リセットを解除してください。
   プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。
   リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子
   （または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。
5. 製品間の相違について
   【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。
   同じグループのマイコンでも型名が違うと、内部ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、その他の不適切に使用しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

   標準水準：　コンピュータ、OA機器、通信機器、計測機器、AV機器、
   家電、工作機械、パーソナル機器、産業用ロボット等

   高品質水準：　輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、
   金融端末基幹システム、各種安全制御装置等

   当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することはできません。たとえ、意図しない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を、(1)核兵器、化学兵器、生物兵器等の大量破壊兵器およびこれらを運搬することができるミサイル（無人航空機を含みます。）の開発、設計、製造、使用もしくは貯蔵等の目的、(2)通常兵器の開発、設計、製造または使用の目的、または(3)その他の国際的な平和および安全の維持の妨げとなる目的で、自ら使用せず、かつ、第三者に使用、販売、譲渡、輸出、賃貸もしくは使用許諾しないでください。
   当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
10. お客様の転売、貸与等により、本書（本ご注意書きを含みます。）記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は一切その責任を負わず、お客様にかかる使用に基づく当社への請求につき当社を免責いただきます。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
12. 本資料に記載された情報または当社製品に関し、ご不明点がある場合には、当社営業にお問い合わせください。

注1.　本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2.　本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev.3.0-1　2016.11)

ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

http://www.renesas.com

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社　〒135-0061　東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：https://www.renesas.com/contact/

© 2017　Renesas Electronics Corporation. All rights reserved.
Colophon 5.0