# RX ファミリ

## 内蔵フラッシュメモリへの第三者アクセスの禁止と開発者誤書き込み防止の方法

### 要旨

本アプリケーションノートでは、第三者からのルネサス MCU の内蔵フラッシュメモリへのアクセスを接続形態ごとに禁止する方法と、開発者によるセルフプログラミング時のプロテクト方法について説明します。

本アプリケーションノートでは、開発者、および第三者を以下のように定義します。

開発者：プログラム開発者。内蔵フラッシュメモリにプロテクトを設定した者。

第三者：開発者以外の者。

### 対象デバイス

RX ファミリ

目次

# 1. 第三者アクセスからのプロテクト方法

本章の構成の概要を図 1.1 に示します。本章ではユーザの接続形態ごとに可能な保護機能について説明します。なお、同じ保護機能であってもデバイスごとに機能拡張や機能向上を行っています。この判別のため、本アプリケーションノートでは便宜上、機能名称の末尾に A～D を付与しタイプ分けをしています。

1.1 接続形態ごとのプロテクト機能

<table>
<tr><th>接続形態</th><th>保護機能</th><th>説明内容</th></tr>
<tr><td rowspan="2">1.1.1<br>シリアルプログラマ接続</td><td>1.1.1.1<br>ID コードプロテクト</td><td>
<table>
<tr><th>保護機能のタイプ</th><th>プロテクト設定パターン</th></tr>
<tr><td>1.1.1.1.1<br>ID コードプロテクト A</td><td>4 つのプロテクト設定パターンについて(1)～(4)項で説明</td></tr>
<tr><td>1.1.1.1.2<br>ID コードプロテクト B</td><td>4 つのプロテクト設定パターンについて(1)～(4)項で説明</td></tr>
<tr><td>1.1.1.1.3<br>ID コードプロテクト C</td><td>4 つのプロテクト設定パターンについて(1)～(4)項で説明</td></tr>
<tr><td>1.1.1.1.4<br>ID コードプロテクト D</td><td>5 つのプロテクト設定パターンについて(1)～(5)項で説明</td></tr>
</table>
</td></tr>
<tr><td>1.1.1.2<br>アクセスウィンドウ</td><td>アクセスウィンドウ機能 A～C の説明</td></tr>
<tr><td rowspan="2">1.1.2<br>オンチップデバッガ接続</td><td>1.1.2.1<br>オンチップデバッガ ID コードプロテクト</td><td>
<table>
<tr><th>保護機能のタイプ</th><th>プロテクト設定パターン</th></tr>
<tr><td>1.1.2.1.1<br>オンチップデバッガ ID コードプロテクト A</td><td>3 つのプロテクト設定パターンについて(1)～(3)項で説明</td></tr>
<tr><td>1.1.2.1.2<br>オンチップデバッガ ID コードプロテクト B</td><td>2 つのプロテクト設定パターンについて(1)～(2)項で説明</td></tr>
<tr><td>1.1.2.1.3<br>オンチップデバッガ ID コードプロテクト C</td><td>3 つのプロテクト設定パターンについて(1)～(3)項で説明</td></tr>
</table>
</td></tr>
<tr><td>1.1.2.2<br>アクセスウィンドウ</td><td></td></tr>
<tr><td>1.1.3<br>パラレルプログラマ接続</td><td>1.1.3.1<br>ROM コードプロテクト</td><td>プロテクト設定パターン 1～3 の説明</td></tr>
</table>

1.2 その他のプロテクト機能

| 保護機能 |
|---|
| 1.2.1 Trusted Memory |

凡例

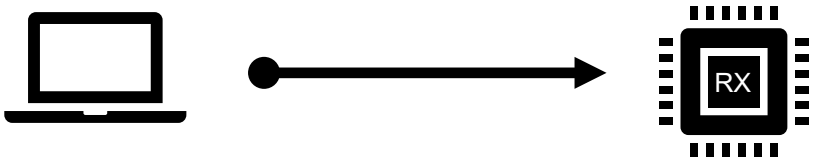
機能名称

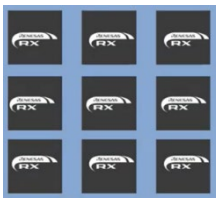
図 1.1　1 章の構成

RX ファミリの内蔵フラッシュメモリへアクセスする接続形態にはシリアルプログラマ接続、オンチップデバッガ接続、パラレルプログラマ接続があります。本章では第三者からの悪意あるアクセスに対するプロテクト方法をこれらの接続形態ごとに説明します。

接続形態ごとの接続イメージを表 1.1 に示します。

表 1.1　接続形態ごとの接続イメージ

<table>
<tr><th>接続形態</th><th>接続イメージ</th></tr>
<tr><td>シリアルプログラマ接続</td><td rowspan="2"> 

オンボードプログラミング</td></tr>
<tr><td>オンチップデバッガ接続</td></tr>
<tr><td>パラレルプログラマ接続</td><td> 
オフボードプログラミング</td></tr>
</table>

## 1.1　接続形態ごとのプロテクト機能

それぞれの接続形態で使用できる保護機能の概要を表 1.2 に示します。

表 1.2　接続形態別　保護機能概要

| 接続形態 | 保護機能 | 機能概要 |
|---|---|---|
| シリアルプログラマ接続 | ID コードプロテクト | MCU がブートモードで起動後、PC などのホストとシリアルプログラマ接続をするときに ID コードの判定によって第三者からの接続を禁止し、内蔵フラッシュメモリのリード/プログラム/イレーズを防止するプロテクト機能 |
| | アクセスウィンドウ | セルフプログラミング時のプログラム暴走などにより誤って書き換えられることを抑止するため、アクセスウィンドウの外側の領域に対してプログラム/イレーズを防止するプロテクト機能 |
| オンチップデバッガ接続 | オンチップデバッガ ID コードプロテクト | MCU がシングルチップモード、またはユーザブートモードで起動後、オンチップデバッガと接続するときに ID コードの判定によって第三者からの接続を禁止し、内蔵フラッシュメモリのリード/プログラム/イレーズを防止するプロテクト機能 |
| | アクセスウィンドウ | セルフプログラミング時のプログラム暴走などにより誤って書き換えられることを抑止するため、アクセスウィンドウの外側の領域に対してプログラム/イレーズを防止するプロテクト機能 |
| パラレルプログラマ接続 | ROM コードプロテクト | パラレルプログラマを使用する場合に第三者からの内蔵フラッシュメモリのリード/プログラム/イレーズを防止するプロテクト機能 |

各デバイスで接続形態ごとに使用できるプロテクト機能の一覧を表 1.3 に示します。それぞれのプロテクト機能の詳細はユーザーズマニュアル ハードウェア編を参照してください。

表 1.3　デバイスのプロテクト機能一覧

| 接続形態 | シリアルプログラマ接続 | オンチップデバッガ接続 | パラレルプログラマ接続 | シリアルプログラマ接続<br>および<br>オンチップデバッガ接続 |
|---|---|---|---|---|
| | プロテクト機能（○：対応、－：非対応、A～D：対応(機能内でのパターン記号)*） | | | |
| デバイス | ID コードプロテクト | オンチップデバッガ<br>ID コードプロテクト | ROM コードプロテクト | アクセスウィンドウ |
| • RX110 | A | A | － | A |
| • RX111 | A | A | － | A |
| • RX113 | A | A | － | A |
| • RX130 | A | A | － | A |
| • RX13T | A | A | － | A |
| • RX140 | A | A | － | B |
| • RX14T | A | A | － | B |
| • RX210 | A | A | ○ | － |
| • RX21A | A | A | － | － |
| • RX220 | A | A | － | － |
| • RX230 | A | A | ○ | A |
| • RX231 | A | A | ○ | A |
| • RX23T | A | A | － | A |
| • RX23E-A | A | A | － | A |
| • RX23E-B | A | A | － | A |
| • RX23W | A | A | － | A |
| • RX24T | A | A | ○ | A |
| • RX24U | A | A | ○ | A |
| • RX260 | A | A | － | B |
| • RX261 | A | A | － | B |
| • RX26T | D | C | － | C |
| • RX610 | A | A | ○ | － |
| • RX621 | A | A | ○ | － |
| • RX62N | A | A | ○ | － |
| • RX62T | A | A | ○ | － |
| • RX62G | A | A | ○ | － |
| • RX630 | A | A | ○ | － |
| • RX631 | A | A | ○ | － |
| • RX634 | A | A | ○ | － |
| • RX63N | A | A | ○ | － |
| • RX63T | A | A | ○ | － |
| • RX64M | B | B | ○ | － |

| | | | | |
|---|---|---|---|---|
| • RX651 | C | B | ○ | C |
| • RX65N | C | B | ○ | C |
| • RX65W | C | B | ○ | C |
| • RX660 | D | C | ○ | ― |
| • RX66N | C | B | ○ | C |
| • RX66T | D | B | ○ | ― |
| • RX671 | C | C | ○ | C |
| • RX71M | B | B | ○ | ― |
| • RX72N | C | B | ○ | C |
| • RX72M | C | B | ○ | C |
| • RX72T | D | B | ○ | ― |

【注】 * A～D : ID コードプロテクト、オンチップデバッガ ID コードプロテクトは、どのデバイスのユーザーズウェアマニュアル　ハードウェア編でも同一の名称となっています。
デバイスごとに機能拡張や機能向上を行っており詳細が異なることを判別するため、本アプリケーションノートでは便宜上、機能名称の末尾に A～D を付与しタイプ分けをしています。

### 1.1.1　シリアルプログラマ接続

本項では、シリアルプログラマ接続におけるプロテクト機能について説明します。ブートモードに応じてUART や USB などのシリアルインターフェースを使用して RX マイコンと接続します。

#### 1.1.1.1　ID コードプロテクト

「ID コードプロテクト」機能は、MCU がブートモードで起動後、PC などのホストとシリアルプログラマ接続をするときに ID コードの判定によって第三者からの接続を禁止し、内蔵フラッシュメモリのリード/プログラム/イレーズを防止するプロテクト機能です。

デバイスごとに機能拡張や機能向上を行っており詳細が異なることを判別するため、本アプリケーションノートでは便宜上、機能名称の末尾に A～D を付与しタイプ分けをしています。

本章では、これらの 4 つのタイプ別に説明します。表 1.4 にそれぞれのタイプの設定方法を示します。

表 1.4　ID コードプロテクトにおけるタイプと設定方法

| タイプ | 設定方法 |
|---|---|
| ID コードプロテクト A | 内蔵フラッシュメモリ上のアドレス FFFFFFA0h～FFFFFFAFh（16 バイト）に制御コード（1 バイト）と ID コード 1～15（15 バイト）を設定する。 |
| ID コードプロテクト B | OSIS レジスタ（ID コード）および SPCC レジスタのビット SPE、IDE、PDPR、WRPR、SEPR を設定する。 |
| ID コードプロテクト C | OSIS レジスタ（制御コード＋ID コード 1～15）および SPCC レジスタのビット OCDE を設定する。 |
| ID コードプロテクト D | OSIS レジスタ（制御コード＋ID コード 1～15）および SPCC レジスタのビット SPE、IDE、PDPR、WRPR、SEPR を設定する。 |

#### 1.1.1.1.1 ID コードプロテクト A

表 1.3 の ID コードプロテクトでタイプ A としているデバイスについて説明します。

##### 1.1.1.1.1.1 プロテクト設定の選択

プロテクトの目的に合わせ、最適なプロテクト設定パターンを以下から選択してください。なお、各プロテクト設定パターンの詳細は 1.1.1.1.1.2(1)～1.1.1.1.1.2(4)を参照してください。

プロテクト設定パターン A1

第三者、開発者の区別なくリードを防止するプロテクトです。ブートモードでの接続時に内蔵フラッシュメモリを全てイレーズします。

プロテクト設定パターン A2

第三者からのリードを防止するプロテクトです。ブートモードでの接続時に ID コードの判定を行い、ID コードの不一致が連続した場合は第三者、開発者の区別なく内蔵フラッシュメモリを全てイレーズします。

プロテクト設定パターン A3

第三者からのリード、プログラム、イレーズを防止するプロテクトです。

プロテクト設定パターン A4

開発者、第三者問わず、接続を禁止するプロテクトです。一度このプロテクトを設定すると**いかなる方法でもプロテクトを解除できません**のでご注意ください。

表 1.5　プロテクト設定パターン比較表

| プロテクト設定パターン | 機能内容 | リード/プログラム/イレーズ | | | |
|---|---|---|---|---|---|
| | | 開発者 | | 第三者 | |
| | | R | P/E | R | P/E |
| A1 | 内蔵フラッシュメモリを全てイレーズ*1 することによりリードを防止します。 | × | ○ | × | ○ |
| A2 | ID コード一致によりリード/プログラム/イレーズを許可します。ID コード不一致が連続した場合は内蔵フラッシュメモリを全てイレーズ*2 します。 | ○ | ○ | ×*2 | × |
| A3 | ID コード一致によりリード/プログラム/イレーズを許可します。 | ○ | ○ | × | × |
| A4 | 常にリード/プログラム/イレーズを防止します。 | × | × | × | × |

R：リード　P/E：プログラム/イレーズ
○：可　×：不可

【注】 *1 イレーズの対象領域はユーザーズマニュアル ハードウェア編を参照してください。
*2 ID コード不一致が連続した場合は内蔵フラッシュメモリを全てイレーズします。

なお、以下のデバイスはブートモードで USB 接続時は、ID コードの判定は行われずユーザ領域とデータ領域をイレーズすることにより、第三者からの内蔵フラッシュメモリのリードを防止します。

・RX621、RX62N、RX630、RX631、RX63N、RX63T

#### 1.1.1.1.1.2 各プロテクト設定パターンの説明

設定は内蔵フラッシュメモリ上の FFFFFFA0h～FFFFFFAFh の 16 バイトの領域で行います。

制御コード(1 バイト)と ID コード(15 バイト)を設定します。

シリアルプログラマ接続は、ID コードが一致したときには許可され、不一致のときには禁止されます。

(1) プロテクト設定パターン A1

本パターンでは、ブートモードでの接続時は第三者、開発者の区別なく内蔵フラッシュメモリを全てイレーズします。

表 1.6 にプロテクト設定パターン A1 の設定内容を示します。

表 1.6　プロテクト設定パターン A1 の設定内容

| ID コードプロテクトの設定 | |
|---|---|
| 制御コード<br>（1 バイト） | ID コード<br>（15 バイト） |
| （45h、52h）以外 | 任意 |

設定方法は、「1.1.1.1.1.3 プロテクト設定例」を参照してください。

表 1.7 にプロテクト設定パターン A1 の動作を示します。

表 1.7　プロテクト設定パターン A1 の動作

| デバイス | 動作 | 防止内容 |
|---|---|---|
| ・RX110<br>・RX111<br>・RX113 | ブートモードでの接続時に、内蔵フラッシュメモリにデータがない場合、ID コードの判定をせず、リード/プログラム/イレーズが可能な状態へ遷移します。<br>ブートモードでの接続時に、内蔵フラッシュメモリにデータがある場合、ID コードの判定をせず、イレーズレディに遷移します。ユーザ領域とデータ領域の全ブロックがイレーズされると、リード/プログラム/イレーズが可能な状態へ遷移します。 | イレーズレディに遷移し、ユーザ領域とデータ領域の全ブロックがイレーズされるまでリードを禁止することにより、内蔵フラッシュメモリの内容を第三者から読み出されることを防止します。 |
| 上記以外 | ブートモードでの接続時に ID コードの判定をせず、内蔵フラッシュメモリを全てイレーズし、リード/プログラム/イレーズが可能な状態へ遷移します。 | 内蔵フラッシュメモリを全てイレーズすることにより内蔵フラッシュメモリの内容を第三者から読み出されることを防止します。 |

(2) プロテクト設定パターン A2

本パターンでは、ID コードの判定によるプロテクトを行います。ただし ID コードが連続で 3 回不一致した場合は内蔵フラッシュメモリを全てイレーズしますのでご注意ください。

表 1.8 にプロテクト設定パターン A2 の設定内容を示します。

表 1.8　プロテクト設定パターン A2 の設定内容

| ID コードプロテクトの設定 | |
|---|---|
| 制御コード<br>（1 バイト） | ID コード<br>（15 バイト） |
| 45h | 任意 |

設定方法は、「1.1.1.1.1.3 プロテクト設定例」を参照してください。

表 1.9 にプロテクト設定パターン A2 の動作を示します。

表 1.9　プロテクト設定パターン A2 の動作

| デバイス | 動作 | 防止内容 |
|---|---|---|
| ・RX110<br>・RX111<br>・RX113 | ブートモードでの接続時に ID コードの判定を行います。ID コードが一致した場合はリード/プログラム/イレーズが可能な状態へ遷移します。ID コードが不一致の場合は再度 ID コードの判定を行います。ただし ID コードが連続で 3 回不一致した場合はイレーズレディに遷移します。ユーザ領域とデータ領域の全ブロックがイレーズされると、リード/プログラム/イレーズが可能な状態へ遷移します。 | イレーズレディに遷移し、ユーザ領域とデータ領域の全ブロックがイレーズされるまでリードを禁止することにより、第三者からの内蔵フラッシュメモリのリードを防止します。<br>開発者は ID コード一致によりリード/プログラム/イレーズが可能です。 |
| 上記以外 | ブートモードでの接続時に ID コードの判定を行います。<br>ID コードが一致した場合はリード/プログラム/イレーズが可能な状態へ遷移します。<br>ID コードが不一致の場合は再度 ID コードの判定を行います。<br>ただし ID コードが連続で 3 回不一致した場合は内蔵フラッシュメモリを全てイレーズします。 | 内蔵フラッシュメモリを全てイレーズすることにより第三者からの内蔵フラッシュメモリのリードを防止します。<br>開発者は ID コード一致によりリード/プログラム/イレーズが可能です。 |

(3) プロテクト設定パターン A3

本パターンでは、ID コードの判定によるプロテクトを行います。

表 1.10 にプロテクト設定パターン A3 の設定内容を示します。

表 1.10　プロテクト設定パターン A3 の設定内容

| ID コードプロテクトの設定 | |
|---|---|
| 制御コード<br>（1 バイト） | ID コード<br>（15 バイト） |
| 52h | 50h,72h,6Fh,74h,65h,63h,74h,FFh,…,FFh 以外 |

設定方法は、「1.1.1.1.1.3 プロテクト設定例」を参照してください。

表 1.11 にプロテクト設定パターン A3 の動作を示します。

表 1.11　プロテクト設定パターン A3 の動作

| 動作 | 防止内容 |
|---|---|
| ブートモードでの接続時に ID コードの判定を行います。<br>ID コードが一致した場合はリード/プログラム/イレーズが可能な状態へ遷移します。<br>ID コードが不一致の場合は再度 ID コードの判定を行います。 | ID コードの判定により第三者からの内蔵フラッシュメモリのリード/プログラム/イレーズを防止します。<br>開発者は ID コード一致によりリード/プログラム/イレーズが可能です。 |

(4) プロテクト設定パターン A4

本パターンでは、ブートモードでの接続時に内蔵フラッシュメモリのリード/プログラム/イレーズを防止します。

【注】 本設定を行い、リセットした後は、いかなる方法でもプロテクトを解除することはできませんのでご注意ください。

表 1.12 にプロテクト設定パターン A4 の設定内容を示します。

表 1.12　プロテクト設定パターン A4 の設定内容

| ID コードプロテクトの設定 | |
|---|---|
| 制御コード<br>（1 バイト） | ID コード<br>（15 バイト） |
| 52h | 50h,72h,6Fh,74h,65h,63h,74h,FFh,…,FFh |

設定方法は、「1.1.1.1.1.3 プロテクト設定例」を参照してください。

表 1.13 にプロテクト設定パターン A4 の動作を示します。

表 1.13　プロテクト設定パターン A4 の動作

| 動作 | 防止内容 |
|---|---|
| ブートモードでの接続時に ID コードの判定を行いますが、常に ID コード不一致として処理し、再度 ID コードの判定を行います。 | 接続を禁止することにより、第三者、開発者の区別なくリード/プログラム/イレーズを防止します。 |

#### 1.1.1.1.1.3 プロテクト設定例

各プロテクトは内蔵フラッシュメモリに制御コードと ID コードを設定することで有効になります。制御コードおよび ID コードは 0xFFFFFFA0 に設定してください。

図 1.2 および図 1.3 にプロテクト設定例を示します。

```
/* Setup the ID Code Protection and the ID Code Protection on Connection of the On-Chip Debugger */
#pragma address ID_CODE = 0xFFFFFFA0
const unsigned long ID_CODE[4] = {0x45010203, 0x04050607, 0x08090A0B, 0x0C0D0E0F};
```

この例では制御コードを「45h」、ID コードを「01h,02h,03h,04h,05h,06h,07h,08h,09h,0Ah,0Bh,0Ch,0Dh,0Eh,0Fh」としています。

図 1.2　プロテクト設定パターン A2 の設定例

```
/* Setup the ID Code Protection and the ID Code Protection on Connection of the On-Chip Debugger */
#pragma address ID_CODE = 0xFFFFFFA0
const unsigned long ID_CODE[4] = {0x5250726F, 0x74656374, 0xFFFFFFFF, 0xFFFFFFFF};
```

この例では制御コードを「52h」、ID コードを「50h,72h,6Fh,74h,65h,63h,74h,FFh,FFh,FFh,FFh,FFh,FFh,FFh,FFh」としています。

図 1.3　プロテクト設定パターン A4 の設定例

#### 1.1.1.1.2 ID コードプロテクト B

表 1.3 の ID コードプロテクトでパターン B としているデバイスについて説明します。

##### 1.1.1.1.2.1 プロテクト設定の選択

プロテクトの目的に合わせ、最適なプロテクト設定パターンを選択してください。なお、各プロテクト設定パターンの詳細は 1.1.1.1.2.2(1)～1.1.1.1.2.2(4)を参照してください。

プロテクト設定パターン B1
開発者、第三者に対して全てのプロテクトが無効です。

プロテクト設定パターン B2
開発者、第三者問わず、リード、プログラム、イレーズを個別に許可/禁止するプロテクトです。

プロテクト設定パターン B3
第三者からのリード、プログラム、イレーズを防止するプロテクトです。

プロテクト設定パターン B4
開発者、第三者問わず、接続を禁止するプロテクトです。

表 1.14　プロテクト設定パターン比較表

| プロテクト設定パターン | 機能内容 | リード/プログラム/イレーズ | | | | | |
|---|---|---|---|---|---|---|---|
| | | 開発者 | | | 第三者 | | |
| | | R | P | E | R | P | E |
| B1 | 無効 | ○ | ○ | ○ | ○ | ○ | ○ |
| B2 | リード/プログラム/イレーズを個別に許可/禁止します。 | ○/×*1 | ○/×*1 | ○/×*1 | ○/×*1 | ○/×*1 | ○/×*1 |
| B3 | ID コード一致によりリード/プログラム/イレーズを許可します。 | ○ | ○ | ○ | × | × | × |
| B4 | 常にリード/プログラム/イレーズを防止します。 | × | × | × | × | × | × |

R：リード　P：プログラム　E：イレーズ
○：可　×：不可

【注】 *1 シリアルプログラマコマンド制御レジスタ（SPCC）により、リード/プログラム/イレーズを個別に許可/禁止します。シリアルプログラマコマンド制御レジスタ（SPCC）の詳細は、ユーザーズマニュアル ハードウェア編を参照してください。

#### 1.1.1.1.2.2 各プロテクト設定パターンの説明

設定はシリアルプログラマコマンド制御レジスタ(SPCC)と OCD/シリアルプログラマ ID 設定レジスタ(OSIS)で行います。

シリアルプログラマ接続は基本的に、シリアルプログラマ接続許可ビット(SPCC.SPE)が 1 のときには許可され、0 のときには禁止されます。

また、シリアルプログラマコマンド制御（リードコマンドプロテクトビット(SPCC.RDPR)、プログラムコマンドプロテクトビット(SPCC.WRPR)、ブロックイレーズコマンドプロテクトビット(SPCC.SEPR)の設定）により、リード/プログラム/イレーズを個別に許可/禁止することができます。

(1) プロテクト設定パターン B1

本パターンでは、全てのプロテクトが無効です。

表 1.15 および表 1.16 にプロテクト設定パターン B1 の設定内容を示します。

表 1.15　プロテクト設定パターン B1 の設定内容 1

| シリアルプログラマ接続の許可/禁止およびシリアルプログラマコマンド制御の設定 | | | | |
|---|---|---|---|---|
| シリアルプログラマコマンド制御レジスタ（SPCC）<br>（4 バイト） | | | | |
| IDコードプロテクト有効ビット（IDE）<br>（ビット：b24） | シリアルプログラマ接続許可ビット（SPE）<br>（ビット：b27） | ブロックイレーズコマンドプロテクトビット（SEPR）<br>（ビット：b29） | プログラムコマンドプロテクトビット（WRPR）<br>（ビット：b30） | リードコマンドプロテクトビット（RDPR）<br>（ビット：b31） |
| 1 | 1 | 1 | 1 | 1 |

表 1.16　プロテクト設定パターン B1 の設定内容 2

| ID コードプロテクトの設定 |
|---|
| OCD/シリアルプログラマ ID 設定レジスタ（OSIS）<br>（16 バイト） |
| 全て FFh |

設定方法は、「1.1.1.1.2.3 プロテクト設定例」を参照してください。

表 1.17 にプロテクト設定パターン B1 の動作を示します。

表 1.17　プロテクト設定パターン B1 の動作

| 動作 | 防止内容 |
|---|---|
| ブートモードでの接続時に ID コードの判定をせず、リード/プログラム/イレーズが可能な状態へ遷移します。 | なし |

(2) プロテクト設定パターン B2

本パターンでは、ID コードの判定を行いませんが、内蔵フラッシュメモリのリード/プログラム/イレーズが個別に許可/禁止されます。

表 1.18 および表 1.19 にプロテクト設定パターン B2 の設定内容を示します。

表 1.18　プロテクト設定パターン B2 の設定内容 1

| シリアルプログラマ接続の許可/禁止およびシリアルプログラマコマンド制御の設定 | | | | |
|---|---|---|---|---|
| シリアルプログラマコマンド制御レジスタ（SPCC）<br>（4 バイト） | | | | |
| IDコードプロテクト有効ビット（IDE）<br>（ビット：b24） | シリアルプログラマ接続許可ビット（SPE）<br>（ビット：b27） | ブロックイレーズコマンドプロテクトビット（SEPR）<br>（ビット：b29） | プログラムコマンドプロテクトビット（WRPR）<br>（ビット：b30） | リードコマンドプロテクトビット（RDPR）<br>（ビット：b31） |
| 1 | 1 | 0/1*1 | 0/1*2 | 0/1*3 |

【注】 *1 SEPR ビットが“1”のときイレーズを許可、“0”のときイレーズを禁止します。
*2 WRPR ビットが“1”のときプログラムを許可、“0”のときプログラムを禁止します。
*3 RDPR ビットが“1”のときリードを許可、“0”のときリードを禁止します。

表 1.19　プロテクト設定パターン B2 の設定内容 2

| ID コードプロテクトの設定 |
|---|
| OCD/シリアルプログラマ ID 設定レジスタ（OSIS）<br>（16 バイト） |
| （全て FFh）以外 |

設定方法は、「1.1.1.1.2.3 プロテクト設定例」を参照してください。

表 1.20 にプロテクト設定パターン B2 の動作を示します。

表 1.20　プロテクト設定パターン B2 の動作

| 動作 | 防止内容 |
|---|---|
| ブートモードでの接続時に ID コードの判定を行いません。接続後はリード/プログラム/イレーズが個別に許可/禁止されます。 | 開発者、第三者の区別なく、内蔵フラッシュメモリのリード/プログラム/イレーズを個別に防止します。 |

### (3) プロテクト設定パターン B3

本パターンでは、ブートモードでの接続時に ID コードの判定によるプロテクトを行います。

表 1.21 および表 1.22 にプロテクト設定パターン B3 の設定内容を示します。

表 1.21　プロテクト設定パターン B3 の設定内容 1

| シリアルプログラマ接続の許可/禁止およびシリアルプログラマコマンド制御の設定 | | | | |
|---|---|---|---|---|
| シリアルプログラマコマンド制御レジスタ（SPCC）<br>（4 バイト） | | | | |
| IDコードプロテクト有効ビット（IDE）<br>（ビット：b24） | シリアルプログラマ接続許可ビット（SPE）<br>（ビット：b27） | ブロックイレーズコマンドプロテクトビット（SEPR）<br>（ビット：b29） | プログラムコマンドプロテクトビット（WRPR）<br>（ビット：b30） | リードコマンドプロテクトビット（RDPR）<br>（ビット：b31） |
| 0 | 1 | 0 | 0 | 0 |

表 1.22　プロテクト設定パターン B3 の設定内容 2

| ID コードプロテクトの設定 |
|---|
| OCD/シリアルプログラマ ID 設定レジスタ（OSIS）<br>（16 バイト） |
| （全て FFh）以外 |

設定方法は、「1.1.1.1.2.3 プロテクト設定例」を参照してください。

表 1.23 にプロテクト設定パターン B3 の動作を示します。

表 1.23　プロテクト設定パターン B3 の動作

| 動作 | 防止内容 |
|---|---|
| ブートモードでの接続時に ID コードの判定を行います。ID コードが一致した場合はリード/プログラム/イレーズが可能な状態へ遷移します。ID コードが不一致の場合は再度 ID コードの判定を行います。 | ID コードの判定により第三者からの内蔵フラッシュメモリのリード/プログラム/イレーズを防止します。<br>開発者は ID コード一致によりリード/プログラム/イレーズが可能です。 |

(4) プロテクト設定パターン B4

本パターンでは、ブートモード時にホストとの接続が禁止されます。

表 1.24 および表 1.25 にプロテクト設定パターン B4 の設定内容を示します。なお、設定 No.1、2 のいずれかを設定するとブートモード時にホストとの接続が禁止されます。

表 1.24　プロテクト設定パターン B4 の設定内容 1

| 設定 No. | シリアルプログラマ接続の許可/禁止およびシリアルプログラマコマンド制御の設定 | | | | |
|---|---|---|---|---|---|
| | シリアルプログラマコマンド制御レジスタ（SPCC）（4 バイト） | | | | |
| | ID コードプロテクト有効ビット（IDE）（ビット：b24） | シリアルプログラマ接続許可ビット（SPE）（ビット：b27） | ブロックイレーズコマンドプロテクトビット（SEPR）（ビット：b29） | プログラムコマンドプロテクトビット（WRPR）（ビット：b30） | リードコマンドプロテクトビット（RDPR）（ビット：b31） |
| 1 | 0 | 0 | 0 | 0 | 0 |
| 2 | 1 | 0 | Don’t care | Don’t care | Don’t care |

表 1.25　プロテクト設定パターン B4 の設定内容 2

| ID コードプロテクトの設定 |
|---|
| OCD/シリアルプログラマ ID 設定レジスタ（OSIS）（16 バイト） |
| （全て FFh）以外 |

設定方法は、「1.1.1.1.2.3 プロテクト設定例」を参照してください。

表 1.26 にプロテクト設定パターン B4 の動作を示します。

表 1.26　プロテクト設定パターン B4 の動作

| 動作 | 防止内容 |
|---|---|
| ブートモードでの接続時にホストとの接続を禁止します。 | 接続を禁止することにより、第三者、開発者の区別なくリード/プログラム/イレーズを防止します。 |

#### 1.1.1.1.2.3 プロテクト設定例

各プロテクトは、オプション設定メモリにシリアルプログラマ接続の許可/禁止、シリアルプログラマコマンド制御、ID コードを設定することで有効になります。シリアルプログラマ接続の許可/禁止とシリアルプログラマコマンド制御は 0x00120040 に、ID コードは 0x00120050 にそれぞれ設定してください。

なお、オプション設定メモリにデータを書き込む方法は、ユーザーズマニュアル ハードウェア編を参照してください。

図 1.4 および図 1.5 にプロテクト設定例を示します。

```
/* Setup the Serial programmer command control register */
#pragma address SPCC_REG = 0x00120040
const unsigned long SPCC_REG = 0x1EFFFFFF

/* Setup the ID Code Protection and the ID Code Protection on Connection of the On-Chip Debugger */
#pragma address ID_CODE = 0x00120050
const unsigned long ID_CODE[4] = {0x04030201, 0x08070605, 0x0C0B0A09, 0x100F0E0D};
```

この例では ID コードを「01h,02h,03h,04h,05h,06h,07h, 08h,09h,0Ah,0Bh,0Ch,0Dh,0Eh,0Fh,10h」としています。

図 1.4　プロテクト設定パターン B3 の設定例

```
/* Setup the Serial programmer command control register */
#pragma address SPCC_REG = 0x00120040
const unsigned long SPCC_REG = 0x16FFFFFF

/* Setup the ID Code Protection and the ID Code Protection on Connection of the On-Chip Debugger */
#pragma address ID_CODE = 0x00120050
const unsigned long ID_CODE[4] = {0x04030201, 0x08070605, 0x0C0B0A09, 0x100F0E0D};
```

この例では ID コードを「01h,02h,03h,04h,05h,06h,07h, 08h,09h,0Ah,0Bh,0Ch,0Dh,0Eh,0Fh,10h」としています。

図 1.5　プロテクト設定パターン B4 の設定例

#### 1.1.1.1.3 ID コードプロテクト C

表 1.3 の ID コードプロテクトでパターン C としているデバイスについて説明します。

##### 1.1.1.1.3.1 プロテクト設定の選択

プロテクトの目的に合わせ、最適なプロテクト設定パターンを選択してください。なお、各プロテクト設定パターンの詳細は 1.1.1.1.3.2(1)～1.1.1.1.3.2(4)を参照してください。

プロテクト設定パターン C1
開発者、第三者に対して全てのプロテクトが無効です。

プロテクト設定パターン C2
第三者からのリード、プログラム、イレーズを防止するプロテクトです。

プロテクト設定パターン C3
第三者からのリード、プログラム、イレーズを防止するプロテクトです。また、ID コードが連続で 3 回不一致した場合は内蔵フラッシュメモリを全てイレーズします。

プロテクト設定パターン C4
開発者、第三者問わず、接続を禁止するプロテクトです。

表 1.27　プロテクト設定パターン比較表

| プロテクト設定パターン | 機能内容 | ブートモードでの接続時（ID コードプロテクト、シリアルプログラマ接続の許可/禁止） | | | |
|---|---|---|---|---|---|
| | | 開発者 | | 第三者 | |
| | | R | P/E | R | P/E |
| C1 | 無効 | ○ | ○ | ○ | ○ |
| C2 | ID コード一致によりリード/プログラム/イレーズを許可します。 | ○ | ○ | × | × |
| C3 | ID コード一致によりリード/プログラム/イレーズを許可します。ID コードが連続で 3 回不一致した場合は内蔵フラッシュメモリを全てイレーズします。 | ○ | ○ | ×*1 | × |
| C4 | 常にリード/プログラム/イレーズを禁止します。 | × | × | × | × |

R：リード　P/E：プログラム/イレーズ
○：可　×：不可

【注】 *1 ID コード不一致が連続した場合は内蔵フラッシュメモリを全てイレーズします。

#### 1.1.1.1.3.2 各プロテクト設定パターンの説明

設定はシリアルプログラマコマンド制御レジスタ(SPCC)と OCD/シリアルプログラマ ID 設定レジスタ(OSIS)で行います。OSIS には制御コード(1 バイト)と ID コード(15 バイト)を設定します。

シリアルプログラマ接続は基本的に、シリアルプログラマ接続許可ビット(SPCC.SPE)が 1 のときには許可され、0 のときには禁止されます。

(1) プロテクト設定パターン C1

本パターンでは、全てのプロテクトが無効です。

表 1.28 にプロテクト設定パターン C1 の設定内容を示します。

表 1.28　プロテクト設定パターン C1 の設定内容

| ID コードプロテクトの設定 | シリアルプログラマ接続の許可/禁止の設定 |
|---|---|
| OCD/シリアルプログラマ ID 設定レジスタ（OSIS）（16 バイト） | シリアルプログラマコマンド制御レジスタ（SPCC）（4 バイト） |
| 全て FFh | FFFF FFFFh |

設定方法は、「1.1.1.1.3.3 プロテクト設定例」を参照してください。

表 1.29 にプロテクト設定パターン C1 の動作を示します。

表 1.29　プロテクト設定パターン C1 の動作

| 動作 | 防止内容 |
|---|---|
| ブートモードでの接続時に全ての ID コードを FFh として送信することで、リード/プログラム/イレーズが可能な状態へ遷移することができます。 | なし |

(2) プロテクト設定パターン C2

本パターンでは、ブートモードでの接続時に ID コードの判定によるプロテクトを行います。

表 1.30 にプロテクト設定パターン C2 の設定内容を示します。

表 1.30　プロテクト設定パターン C2 の設定内容

| ID コードプロテクトおよび<br>オンチップデバッガ ID コードプロテクトの設定 | シリアルプログラマ接続の許可/禁止の設定 |
|---|---|
| OCD/シリアルプログラマ ID 設定レジスタ<br>（OSIS）<br>（16 バイト） | シリアルプログラマコマンド制御レジスタ（SPCC）<br>（4 バイト） |
| 制御コード/ID コード 1：45h 以外<br>ID コード 2 ～ ID コード 16：任意 | FFFF FFFFh |

設定方法は、「1.1.1.1.3.3 プロテクト設定例」を参照してください。

表 1.31 にプロテクト設定パターン C2 の動作を示します。

表 1.31　プロテクト設定パターン C2 の動作

| 動作 | 防止内容 |
|---|---|
| ブートモードでの接続時に ID コードの判定をします。ID コードが一致した場合はリード/プログラム/イレーズが可能な状態へ遷移します。ID コードが不一致の場合は再度 ID コードの判定を行います。 | ID コードの判定により第三者からの内蔵フラッシュメモリのリード/プログラム/イレーズを防止します。<br>開発者は ID コード一致によりリード/プログラム/イレーズが可能です。 |

### (3) プロテクト設定パターン C3

本パターンでは、ブートモードでの接続時に ID コードの判定によるプロテクトを行います。また、ブートモードでの接続時に ID コードが連続で 3 回不一致した場合は内蔵フラッシュメモリを全てイレーズします。

表 1.32 にプロテクト設定パターン C3 の設定内容を示します。

表 1.32　プロテクト設定パターン C3 の設定内容

| コードプロテクトおよびオンチップデバッガ ID コードプロテクトの設定 | シリアルプログラマ接続の許可/禁止の設定 |
|---|---|
| OCD/シリアルプログラマ ID 設定レジスタ（OSIS）（16 バイト） | シリアルプログラマコマンド制御レジスタ（SPCC）（4 バイト） |
| 制御コード/ID コード 1：45h<br>ID コード 2 ～ ID コード 16：任意 | FFFF FFFFh |

設定方法は、「1.1.1.1.3.3 プロテクト設定例」を参照してください。

表 1.33 にプロテクト設定パターン C3 の動作を示します。

表 1.33　プロテクト設定パターン C3 の動作

| 動作 | 防止内容 |
|---|---|
| ブートモードでの接続時に ID コードの判定をします。ID コードが一致した場合はリード/プログラム/イレーズが可能な状態へ遷移します。ID コードが不一致の場合は再度 ID コードの判定を行います。ただし、ID コードが連続で 3 回不一致した場合は内蔵フラッシュメモリを全てイレーズします。 | ID コードの判定により第三者からの内蔵フラッシュメモリのリード/プログラム/イレーズを防止します。また、ID コードが連続で 3 回不一致した場合は内蔵フラッシュメモリを全てイレーズします。開発者は ID コード一致によりリード/プログラム/イレーズが可能です。 |

(4) プロテクト設定パターン C4

本パターンでは、ブートモード時にホストとの接続が禁止されます。

表 1.34 にプロテクト設定パターン C4 の設定内容を示します。

表 1.34　プロテクト設定パターン C4 の設定内容

| ID コードプロテクトおよび<br>オンチップデバッガ ID コードプロテクトの設定 | シリアルプログラマ接続の許可/禁止の設定 |
|---|---|
| OCD/シリアルプログラマ ID 設定レジスタ（OSIS）<br>（16 バイト） | シリアルプログラマコマンド制御レジスタ<br>（SPCC）<br>（4 バイト） |
| 16 バイト全て FFh 以外 | F7FF FFFFh<br>(SPE ビット=“0”) |

設定方法は、「1.1.1.1.3.3 プロテクト設定例」を参照してください。

表 1.35 にプロテクト設定パターン C4 の動作を示します。

表 1.35　プロテクト設定パターン C4 の動作

| 動作 | 防止内容 |
|---|---|
| ブートモードでの接続時にホストとの接続を禁止します。 | 接続を禁止することにより、第三者、開発者の区別なくリード/プログラム/イレーズを防止します。 |

#### 1.1.1.1.3.3 プロテクト設定例

各プロテクトはオプション設定メモリに、シリアルプログラマ接続の許可/禁止、制御コードと ID コードを設定することで有効になります。シリアルプログラマ接続の許可/禁止は 0xFE7F5D40 に、制御コードと ID コードは 0xFE7F5D50 にそれぞれ設定してください。

なお、オプション設定メモリにデータを書き込む方法は、ユーザーズマニュアル ハードウェア編を参照してください。

図 1.6 および図 1.7 にプロテクト設定例を示します。

```
/* Setup the Serial programmer command control Register */
#pragma address SPCC_REG = 0xFE7F5D40
const unsigned long SPCC_REG = 0xFFFFFFFF;

/* Setup the OCD/Serial Programmer ID Setting Register */
#pragma address OSIS_REG = 0xFE7F5D50
const unsigned long OSIS_REG[4] = {0x04030245, 0x08070605, 0x0C0B0A09, 0x100F0E0D};
```

この例では、制御コード/ID コード 1 を「45h」
ID コード 2～ID コード 16 を
「02h,03h,04h,05h,06h,07h,08h,09h,0Ah,0Bh,0Ch,0Dh,0Eh,0Fh,10h」としています。

図 1.6　プロテクト設定パターン C3 の設定例

```
/* Setup the Serial programmer command control Register */
#pragma address SPCC_REG = 0xFE7F5D40
const unsigned long SPCC_REG = 0xF7FFFFFF;

/* Setup the OCD/Serial Programmer ID Setting Register */
#pragma address OSIS_REG = 0xFE7F5D50
const unsigned long OSIS_REG[4] = {0x04030201, 0x08070605, 0x0C0B0A09, 0x100F0E0D};
```

この例では、制御コード/ID コード 1 を「01h」
ID コード 2～ID コード 16 を
「02h,03h,04h,05h,06h,07h,08h,09h,0Ah,0Bh,0Ch,0Dh,0Eh,0Fh,10h」としています。

図 1.7　プロテクト設定パターン C4 の設定例

#### 1.1.1.1.4 ID コードプロテクト D

表 1.3 の ID コードプロテクトでパターン D としているデバイスについて説明します。

##### 1.1.1.1.4.1 プロテクト設定の選択

プロテクトの目的に合わせ、最適なプロテクト設定パターンを選択してください。なお、各プロテクト設定パターンの詳細は 1.1.1.1.4.2(1)～1.1.1.1.4.2(5)を参照してください。

プロテクト設定パターン D1
開発者、第三者に対して全てのプロテクトが無効です。

プロテクト設定パターン D2
開発者、第三者問わず、リード、プログラム、イレーズを個別に許可/禁止するプロテクトです。

プロテクト設定パターン D3
第三者からのリード、プログラム、イレーズを防止するプロテクトです。

プロテクト設定パターン D4
第三者からのリード、プログラム、イレーズを防止するプロテクトです。また、ID コードが連続で 3 回不一致した場合は内蔵フラッシュメモリを全てイレーズします。

プロテクト設定パターン D5
開発者、第三者問わず、接続を禁止するプロテクトです。

表 1.36　プロテクト設定パターン比較表

| プロテクト設定パターン | 機能内容 | ブートモードでの接続時（ID コードプロテクト、シリアルプログラマ接続の許可/禁止、シリアルプログラマコマンド制御） | | | | | |
|---|---|---|---|---|---|---|---|
| | | 開発者 | | | 第三者 | | |
| | | R | P | E | R | P | E |
| D1 | 無効 | ○ | ○ | ○ | ○ | ○ | ○ |
| D2 | リード/プログラム/イレーズを個別に許可/禁止します。 | ○/× *1 | ○/× *1 | ○/× *1 | ○/× *1 | ○/× *1 | ○/× *1 |
| D3 | ID コード一致によりリード/プログラム/イレーズを許可します。 | ○ | ○ | ○ | × | × | × |
| D4 | ID コード一致によりリード/プログラム/イレーズを許可します。ID コードが連続で 3 回不一致した場合は内蔵フラッシュメモリを全てイレーズします。 | ○ | ○ | ○ | ×*2 | × | × |
| D5 | 常にリード/プログラム/イレーズを防止します。 | × | × | × | × | × | × |

R：リード　P：プログラム　E：イレーズ
○：可　×：不可

【注】 *1 シリアルプログラマコマンド制御レジスタ（SPCC）により、リード/プログラム/イレーズを個別に許可/禁止します。シリアルプログラマコマンド制御レジスタ（SPCC）の詳細は、ユーザーズマニュアル ハードウェア編を参照してください。
*2 ID コード不一致が連続した場合は内蔵フラッシュメモリを全てイレーズします。

#### 1.1.1.1.4.2 各プロテクト設定パターンの説明

設定はシリアルプログラマコマンド制御レジスタ(SPCC)と OCD/シリアルプログラマ ID 設定レジスタ(OSIS)で行います。OSIS には制御コード(1 バイト)と ID コード(15 バイト)を設定します。

シリアルプログラマ接続は基本的に、シリアルプログラマ接続許可ビット(SPCC.SPE)が 1 のときには許可され、0 のときには禁止されます。

また、シリアルプログラマコマンド制御（リードコマンドプロテクトビット(SPCC.RDPR)、プログラムコマンドプロテクトビット(SPCC.WRPR)、ブロックイレーズコマンドプロテクトビット(SPCC.SEPR)の設定）により、リード/プログラム/イレーズを個別に許可/禁止することができます。

(1) プロテクト設定パターン D1

本パターンでは、全てのプロテクトが無効です。

表 1.37 および表 1.38 にプロテクト設定パターン D1 の設定内容を示します。

表 1.37　プロテクト設定パターン D1 の設定内容 1

| シリアルプログラマ接続の許可/禁止およびシリアルプログラマコマンド制御の設定 | | | | |
|---|---|---|---|---|
| シリアルプログラマコマンド制御レジスタ（SPCC）<br>（4 バイト） | | | | |
| ID コードプロテクト有効ビット（IDE）<br>（ビット：b24） | シリアルプログラマ接続許可ビット（SPE）<br>（ビット：b27） | ブロックイレーズコマンドプロテクトビット（SEPR）<br>（ビット：b29） | プログラムコマンドプロテクトビット（WRPR）<br>（ビット：b30） | リードコマンドプロテクトビット（RDPR）<br>（ビット：b31） |
| 1 | 1 | 1 | 1 | 1 |

表 1.38　プロテクト設定パターン D1 の設定内容 2

| ID コードプロテクトの設定 |
|---|
| OCD/シリアルプログラマ ID 設定レジスタ（OSIS）<br>（16 バイト） |
| 全て FFh |

設定方法は、「1.1.1.1.4.3 プロテクト設定例」を参照してください。

表 1.39 にプロテクト設定パターン D1 の動作を示します。

表 1.39　プロテクト設定パターン D1 の動作

| 動作 | 防止内容 |
|---|---|
| ブートモードでの接続時に ID コードの判定をせず、リード/プログラム/イレーズが可能な状態へ遷移します。 | なし |

(2) プロテクト設定パターン D2

本パターンでは、ID コードの判定を行いませんが、内蔵フラッシュメモリのリード/プログラム/イレーズが個別に許可/禁止されます。

表 1.40 および表 1.41 にプロテクト設定パターン D2 の設定内容を示します。

表 1.40　プロテクト設定パターン D2 の設定内容 1

| シリアルプログラマ接続の許可/禁止およびシリアルプログラマコマンド制御の設定 | | | | |
|---|---|---|---|---|
| シリアルプログラマコマンド制御レジスタ（SPCC）<br>（4 バイト） | | | | |
| IDコードプロテクト有効ビット（IDE）<br>（ビット：b24） | シリアルプログラマ接続許可ビット（SPE）<br>（ビット：b27） | ブロックイレーズコマンドプロテクトビット（SEPR）<br>（ビット：b29） | プログラムコマンドプロテクトビット（WRPR）<br>（ビット：b30） | リードコマンドプロテクトビット（RDPR）<br>（ビット：b31） |
| 1 | 1 | 0/1*1,*4 | 0/1*2,*4 | 0/1*3,*4 |

【注】 *1 SEPR ビットが“1”のときイレーズを許可、“0”のときイレーズを禁止します。
*2 WRPR ビットが“1”のときプログラムを許可、“0”のときプログラムを禁止します。
*3 RDPR ビットが“1”のときリードを許可、“0”のときリードを禁止します。
*4 以下のデバイスでは、IDE ビットが“1”のときには SEPR ビット、WRPR ビット、RDPR ビットをそれぞれ“1”にする必要があるため、内蔵フラッシュメモリのリード/プログラム/イレーズを個別に禁止することはできません。
・RX26T

表 1.41　プロテクト設定パターン D2 の設定内容 2

| ID コードプロテクトの設定 |
|---|
| OCD/シリアルプログラマ ID 設定レジスタ（OSIS）<br>（16 バイト） |
| （全て FFh）以外 |

設定方法は、「1.1.1.1.4.3 プロテクト設定例」を参照してください。

表 1.42 にプロテクト設定パターン D2 の動作を示します。

表 1.42　プロテクト設定パターン D2 の動作

| 動作 | 防止内容 |
|---|---|
| ブートモードでの接続時に ID コードの判定を行いません。接続後はリード/プログラム/イレーズが個別に許可/禁止されます。 | 開発者、第三者の区別なく、内蔵フラッシュメモリのリード/プログラム/イレーズを個別に防止します。 |

### (3) プロテクト設定パターン D3

本パターンでは、ブートモードでの接続時に ID コードの判定によるプロテクトを行います。

表 1.43 および表 1.44 にプロテクト設定パターン D3 の設定内容を示します。

表 1.43　プロテクト設定パターン D3 の設定内容 1

| シリアルプログラマ接続の許可/禁止およびシリアルプログラマコマンド制御の設定 | | | | |
|---|---|---|---|---|
| シリアルプログラマコマンド制御レジスタ（SPCC）<br>（4 バイト） | | | | |
| IDコードプロテクト有効ビット（IDE）<br>（ビット：b24） | シリアルプログラマ接続許可ビット（SPE）<br>（ビット：b27） | ブロックイレーズコマンドプロテクトビット（SEPR）<br>（ビット：b29） | プログラムコマンドプロテクトビット（WRPR）<br>（ビット：b30） | リードコマンドプロテクトビット（RDPR）<br>（ビット：b31） |
| 0 | 1 | 0 | 0 | 0 |

表 1.44　プロテクト設定パターン D3 の設定内容 2

| ID コードプロテクトの設定 |
|---|
| OCD/シリアルプログラマ ID 設定レジスタ（OSIS）<br>（16 バイト） |
| 制御コード/ID コード 1：45h 以外<br>ID コード 2 ～ ID コード 16：任意 |

設定方法は、「1.1.1.1.4.3 プロテクト設定例」を参照してください。

表 1.45 にプロテクト設定パターン D3 の動作を示します。

表 1.45　プロテクト設定パターン D3 の動作

| 動作 | 防止内容 |
|---|---|
| ブートモードでの接続時に ID コードの判定を行います。ID コードが一致した場合はリード/プログラム/イレーズが可能な状態へ遷移します。ID コードが不一致の場合は再度 ID コードの判定を行います。 | ID コードの判定により第三者からの内蔵フラッシュメモリのリード/プログラム/イレーズを防止します。開発者は ID コード一致によりリード/プログラム/イレーズが可能です。 |

(4) プロテクト設定パターン D4

本パターンでは、ブートモードでの接続時に ID コードの判定によるプロテクトを行います。また、ブートモードでの接続時に ID コードが連続で 3 回不一致した場合は内蔵フラッシュメモリを全てイレーズします。

表 1.46 および表 1.47 にプロテクト設定パターン D4 の設定内容を示します。

表 1.46　プロテクト設定パターン D4 の設定内容 1

| シリアルプログラマ接続の許可/禁止およびシリアルプログラマコマンド制御の設定 | | | | |
|---|---|---|---|---|
| シリアルプログラマコマンド制御レジスタ（SPCC）<br>（4 バイト） | | | | |
| ID コードプロテクト有効ビット（IDE）<br>（ビット：b24） | シリアルプログラマ接続許可ビット（SPE）<br>（ビット：b27） | ブロックイレーズコマンドプロテクトビット（SEPR）<br>（ビット：b29） | プログラムコマンドプロテクトビット（WRPR）<br>（ビット：b30） | リードコマンドプロテクトビット（RDPR）<br>（ビット：b31） |
| 0 | 1 | 0 | 0 | 0 |

表 1.47　プロテクト設定パターン D4 の設定内容 2

| ID コードプロテクトおよび<br>オンチップデバッガ ID コードプロテクトの設定 |
|---|
| OCD/シリアルプログラマ ID 設定レジスタ（OSIS）<br>（16 バイト） |
| 制御コード/ID コード 1：45h<br>ID コード 2 ～ ID コード 16：任意 |

設定方法は、「1.1.1.1.4.3 プロテクト設定例」を参照してください。

表 1.48 にプロテクト設定パターン D4 の動作を示します。

表 1.48　プロテクト設定パターン D4 の動作

| 動作 | 防止内容 |
|---|---|
| ブートモードでの接続時に ID コードの判定を行います。ID コードが一致した場合はリード/プログラム/イレーズが可能な状態へ遷移します。ID コードが不一致の場合は再度 ID コードの判定を行います。ただし、ID コードが連続で 3 回不一致した場合は内蔵フラッシュメモリを全てイレーズします。 | ID コードの判定により第三者からの内蔵フラッシュメモリのリード/プログラム/イレーズを防止します。また、ID コードが連続で 3 回不一致した場合は内蔵フラッシュメモリを全てイレーズします。<br>開発者は ID コード一致によりリード/プログラム/イレーズが可能です。 |

(5) プロテクト設定パターン D5

本パターンでは、ブートモード時にホストとの接続が禁止されます。

表 1.49 および表 1.50 にプロテクト設定パターン D5 の設定内容を示します。なお、設定 No.1、2 のいずれかを設定するとブートモード時にホストとの接続が禁止されます。

表 1.49　プロテクト設定パターン D5 の設定内容 1

| 設定 No. | シリアルプログラマ接続の許可/禁止およびシリアルプログラマコマンド制御の設定 | | | | |
|---|---|---|---|---|---|
| | シリアルプログラマコマンド制御レジスタ（SPCC）（4 バイト） | | | | |
| | ID コードプロテクト有効ビット（IDE）（ビット：b24） | シリアルプログラマ接続許可ビット（SPE）（ビット：b27） | ブロックイレーズコマンドプロテクトビット（SEPR）（ビット：b29） | プログラムコマンドプロテクトビット（WRPR）（ビット：b30） | リードコマンドプロテクトビット（RDPR）（ビット：b31） |
| 1 | 0 | 0 | 0 | 0 | 0 |
| 2 | 1 | 0 | Don’t care | Don’t care | Don’t care |

表 1.50　プロテクト設定パターン D5 の設定内容 2

| ID コードプロテクトおよびオンチップデバッガ ID コードプロテクトの設定 |
|---|
| OCD/シリアルプログラマ ID 設定レジスタ（OSIS）（16 バイト） |
| （全て FFh）以外 |

設定方法は、「1.1.1.1.4.3 プロテクト設定例」を参照してください。

表 1.51 にプロテクト設定パターン D5 の動作を示します。

表 1.51　プロテクト設定パターン D5 の動作

| 動作 | 防止内容 |
|---|---|
| ブートモードでの接続時にホストとの接続を禁止します。 | 接続を禁止することにより、第三者、開発者の区別なくリード/プログラム/イレーズを防止します。 |

#### 1.1.1.1.4.3 プロテクト設定例

各プロテクトは、オプション設定メモリにシリアルプログラマ接続の許可/禁止、シリアルプログラマコマンド制御、ID コードを設定することで有効になります。シリアルプログラマ接続の許可/禁止とシリアルプログラマコマンド制御は 0x00120040 に、ID コードは 0x00120050 にそれぞれ設定してください。

なお、オプション設定メモリにデータを書き込む方法は、ユーザーズマニュアル ハードウェア編を参照してください。

図 1.8 および図 1.9 にプロテクト設定例を示します。

```
/* Setup the Serial programmer command control register */
#pragma address SPCC_REG = 0x00120040
const unsigned long SPCC_REG = 0x1EFFFFFF

/* Setup the ID Code Protection and the ID Code Protection on Connection of the On-Chip Debugger */
#pragma address ID_CODE = 0x00120050
const unsigned long ID_CODE[4] = {0x04030245, 0x08070605, 0x0C0B0A09, 0x100F0E0D};
```

この例では、制御コード/ID コード 1 を「45h」
ID コード 2～ID コード 16 を
「02h,03h,04h,05h,06h,07h,08h,09h,0Ah,0Bh,0Ch,0Dh,0Eh,
0Fh,10h」としています。

図 1.8　プロテクト設定パターン D4 の設定例

```
/* Setup the Serial programmer command control register */
#pragma address SPCC_REG = 0x00120040
const unsigned long SPCC_REG = 0x16FFFFFF

/* Setup the ID Code Protection and the ID Code Protection on Connection of the On-Chip Debugger */
#pragma address ID_CODE = 0x00120050
const unsigned long ID_CODE[4] = {0x04030201, 0x08070605, 0x0C0B0A09, 0x100F0E0D};
```

この例では、制御コード/ID コード 1 を「01h」
ID コード 2～ID コード 16 を
「02h,03h,04h,05h,06h,07h,08h,09h,0Ah,0Bh,0Ch,0Dh,0Eh,
0Fh,10h」としています。

図 1.9　プロテクト設定パターン D5 の設定例

#### 1.1.1.2 アクセスウィンドウ

アクセスウィンドウは、アクセスウィンドウの外側の領域に対してプログラム/イレーズを防止するプロテクト機能です。

アクセスウィンドウ機能の設定等については、「2.1.3 エリアプロテクション」の説明を参照してください。

デバイスごとに機能拡張や機能向上を行っており詳細が異なることを判別するため、本アプリケーションノートでは便宜上、機能名称の末尾に A～C を付与しタイプ分けをしています。

##### 1.1.1.2.1 アクセスウィンドウ A

アクセスウィンドウを搭載しています。

アクセスウィンドウを設定すると、アクセスウィンドウの外側の領域に対してプログラム/イレーズを防止できます。セルフプログラミング時のプログラム暴走などによる誤ったプログラムやイレーズを防止する機能です。

なおアクセスウィンドウは、第三者からのアクセスを禁止する機能ではありません。

##### 1.1.1.2.2 アクセスウィンドウ B

アクセスウィンドウとアクセスウィンドウプロテクトを搭載しています。

アクセスウィンドウプロテクトは、アクセスウィンドウプロテクトコマンドを実行しアクセスウィンドウの再設定を禁止するプロテクト機能です。一度プロテクトすると、解除できません。

アクセスウィンドウとアクセスウィンドウプロテクトを同時に設定することにより、アクセスウィンドウの外側の領域を、開発者、第三者問わずプログラム/イレーズができない領域とすることができます。

なおアクセスウィンドウはシングルチップモードでセルフプログラミングを行うときだけ有効となります。ブートモードではアクセスウィンドウの設定は無効となる為、ユーザ領域内のプログラム/イレーズができます。

##### 1.1.1.2.3 アクセスウィンドウ C

アクセスウィンドウとアクセスウィンドウプロテクトを搭載しています。

アクセスウィンドウプロテクトは、FSPR ビットを設定することでアクセスウィンドウの再設定を禁止するプロテクト機能です。一度プロテクトすると、解除できません。

アクセスウィンドウと FSPR ビットを同時に設定することにより、アクセスウィンドウの外側の領域を、開発者、第三者問わず二度とプログラム/イレーズができない領域とすることができます。

アクセスウィンドウは、はシングルチップモードによるセルフプログラミングとブートモードによるシリアルプログラミングを行う時に有効になります。FSPR ビットの取り扱いには十分ご注意ください。

### 1.1.2　オンチップデバッガ接続

本項では、オンチップデバッガ接続におけるプロテクト機能について説明します。

#### 1.1.2.1　オンチップデバッガ ID コードプロテクト

「オンチップデバッガ ID コードプロテクト」機能は、MCU がシングルチップモード、またはユーザブートモードで起動後、オンチップデバッガと接続するときに ID コードの判定によって第三者からの接続を禁止し、内蔵フラッシュメモリのリード/プログラム/イレーズを防止するプロテクト機能です。

デバイスごとに機能拡張や機能向上を行っており詳細が異なることを判別するため、本アプリケーションノートでは便宜上、機能名称の末尾に A～C を付与しタイプ分けをしています。

本章では、これらの 3 つのタイプ別に説明します。

表 1.52 にそれぞれのタイプの設定方法を示します。

表 1.52　オンチップデバッガ ID コードプロテクトにおけるタイプと設定方法

| タイプ | 設定方法 |
|---|---|
| オンチップデバッガ ID コードプロテクト A | 内蔵フラッシュメモリ上のアドレス FFFFFFA0h～FFFFFFAFh（16 バイト）に制御コード（1 バイト）と ID コード 1～15（15 バイト）を設定する。 |
| オンチップデバッガ ID コードプロテクト B | OSIS レジスタ(16 バイト) に ID コードを設定する。 |
| オンチップデバッガ ID コードプロテクト C | OSIS レジスタ(16 バイト)および SPCC レジスタのビット OCDE に設定する。 |

#### 1.1.2.1.1 オンチップデバッガ ID コードプロテクト A

表 1.3 のオンチップデバッガ ID コードプロテクトでパターン A としているデバイスについて説明します。

##### 1.1.2.1.1.1 プロテクト設定の選択

プロテクトの目的に合わせ、最適なプロテクト設定パターンを選択してください。なお、各プロテクト設定パターンの詳細は 1.1.2.1.1.2(1)～1.1.2.1.1.2(3)を参照してください。

プロテクト設定パターン A1
開発者、第三者に対して全てのプロテクトが無効です。

プロテクト設定パターン A2
第三者からのリード、プログラム、イレーズを防止するプロテクトです。

プロテクト設定パターン A3
開発者、第三者問わず、接続を禁止するプロテクトです。

表 1.53　プロテクト設定パターン比較表

| プロテクト設定パターン | 機能内容 | リード/プログラム/イレーズ | | | |
|---|---|---|---|---|---|
| | | 開発者 | | 第三者 | |
| | | R | P/E | R | P/E |
| A1 | 無効 | ○ | ○ | ○ | ○ |
| A2 | ID コード一致によりリード/プログラム/イレーズを許可します。 | ○ | ○ | × | × |
| A3 | 常にリード/プログラム/イレーズを防止します。 | × | × | × | × |

R：リード　P/E：プログラム/イレーズ
○：可　×：不可

#### 1.1.2.1.1.2 各プロテクト設定パターンの説明

設定は ROM 上の FFFFFFA0h～FFFFFFAFh の 16 バイトの領域で行います。

制御コード(1 バイト)と ID コード(15 バイト)を設定します。

オンチップデバッガ接続は、ID コードが一致したときには許可され、不一致のときには禁止されます。

(1) プロテクト設定パターン A1

本パターンでは、全てのプロテクトが無効です。

表 1.54 にプロテクト設定パターン A1 の設定内容を示します。

表 1.54　プロテクト設定パターン A1 の設定内容

| オンチップデバッガ ID コードプロテクトの設定 | |
|---|---|
| 制御コード<br>（1 バイト） | ID コード<br>（15 バイト） |
| FFh | 全て FFh |

設定方法は、「1.1.2.1.1.3 プロテクト設定例」を参照してください。

表 1.55 にプロテクト設定パターン A1 の動作を示します。

表 1.55　プロテクト設定パターン A1 の動作

| 動作 | 防止内容 |
|---|---|
| オンチップデバッガ接続時に ID コードの判定をせず、オンチップデバッガと接続します。 | なし |

(2) プロテクト設定パターン A2

本パターンでは、ID コードの判定によるプロテクトを行います。

表 1.56 にプロテクト設定パターン A2 の設定内容を示します。

表 1.56　プロテクト設定パターン A2 の設定内容

| オンチップデバッガ ID コードプロテクトの設定 | |
|---|---|
| 制御コード<br>（1 バイト） | ID コード<br>（15 バイト） |
| 下記 2 つ以外の設定値<br>(1) 制御コード FFh、ID コード 全て FFh<br>(2) 制御コード 52h、ID コード 50h,72h,6Fh,74h,65h,63h,74h, + 任意の 8 バイト | |

設定方法は、「1.1.2.1.1.3 プロテクト設定例」を参照してください。

表 1.57 にプロテクト設定パターン A2 の動作を示します。

表 1.57　プロテクト設定パターン A2 の動作

| 動作 | 防止内容 |
|---|---|
| オンチップデバッガ接続時に ID コードの判定を行います。ID コードが一致した場合はオンチップデバッガと接続します。ID コードが不一致の場合は再度 ID コードの判定を行います。 | ID コードの判定により第三者からの内蔵フラッシュメモリのリード/プログラム/イレーズを防止します。<br>開発者は ID コード一致によりリード/プログラム/イレーズが可能です。 |

(3) プロテクト設定パターン A3

本パターンでは、内蔵フラッシュメモリのリード/プログラム/イレーズを防止します。

【注】 本設定を行い、リセットした後は、いかなる方法でもプロテクトを解除することはできませんのでご注意ください。

表 1.58 にプロテクト設定パターン A3 の設定内容を示します。

表 1.58　プロテクト設定パターン A3 の設定内容

| オンチップデバッガ ID コードプロテクトの設定 | |
|---|---|
| 制御コード<br>（1 バイト） | ID コード<br>（15 バイト） |
| 52h | 50h,72h,6Fh,74h,65h,63h,74h, + 任意の 8 バイト |

設定方法は、「1.1.2.1.1.3 プロテクト設定例」を参照してください。

表 1.59 にプロテクト設定パターン A3 の動作を示します。

表 1.59　プロテクト設定パターン A3 の動作

| 動作 | 防止内容 |
|---|---|
| オンチップデバッガ接続時に ID コードの判定を行いますが、常に ID コード不一致として処理し、再度 ID コードの判定を行います。 | 接続を禁止することにより、第三者、開発者の区別なくリード/プログラム/イレーズを防止します。 |

#### 1.1.2.1.1.3 プロテクト設定例

各プロテクトは内蔵フラッシュメモリに制御コードと ID コードを設定することで有効になります。制御コード、および ID コードは 0xFFFFFFA0 に設定してください。

図 1.10 および図 1.11 にプロテクト設定例を示します。

```
/* Setup the ID Code Protection and the ID Code Protection on Connection of the On-Chip Debugger */
#pragma address ID_CODE = 0xFFFFFFA0
const unsigned long ID_CODE[4] = {0x52010203, 0x04050607, 0x08090A0B, 0x0C0D0E0F};
```

この例では制御コードを「52h」、ID コードを「01h,02h,03h,04h,05h,06h,07h,08h,09h,0Ah,0Bh,0Ch,0Dh,0Eh,0Fh」としています。

図 1.10　プロテクト設定パターン 2 の設定例

```
/* Setup the ID Code Protection and the ID Code Protection on Connection of the On-Chip Debugger */
#pragma address ID_CODE = 0xFFFFFFA0
const unsigned long ID_CODE[4] = {0x5250726F, 0x74656374, 0xFFFFFFFF, 0xFFFFFFFF};
```

この例では制御コードを「52h」、ID コードを「50h,72h,6Fh,74h,65h,63h,74h,FFh,FFh,FFh,FFh,FFh,FFh,FFh,FFh」としています。

図 1.11　プロテクト設定パターン 3 の設定例

#### 1.1.2.1.2 オンチップデバッガ ID コードプロテクト B

表 1.3 のオンチップデバッガ ID コードプロテクトでパターン B としているデバイスについて説明します。

##### 1.1.2.1.2.1 プロテクト設定の選択

プロテクトの目的に合わせ、最適なプロテクト設定パターンを選択してください。なお、各プロテクト設定パターンの詳細は 1.1.2.1.2.2(1)～1.1.2.1.2.2(2)を参照してください。

プロテクト設定パターン B1

開発者、第三者に対して全てのプロテクトが無効です。

プロテクト設定パターン B2

第三者からのリード、プログラム、イレーズを防止するプロテクトです。

表 1.60　プロテクト設定パターン比較表

| プロテクト設定パターン | 機能内容 | リード/プログラム/イレーズ | | | |
|---|---|---|---|---|---|
| | | 開発者 | | 第三者 | |
| | | R | P/E | R | P/E |
| B1 | 無効 | ○ | ○ | ○ | ○ |
| B2 | ID コード一致によりリード/プログラム/イレーズを許可します。 | ○ | ○ | × | × |

R：リード　P/E：プログラム/イレーズ

○：可　×：不可

#### 1.1.2.1.2.2 各プロテクト設定パターンの説明

OSIS レジスタ(16 バイト)に ID コードを設定します。

オンチップデバッガ接続は、ID コードが一致したときには許可され、不一致のときには禁止されます。

(1) プロテクト設定パターン B1

本パターンでは、全てのプロテクトが無効です。

表 1.61 にプロテクト設定パターン B1 の設定内容を示します。

表 1.61　プロテクト設定パターン B1 の設定内容

| オンチップデバッガ ID コードプロテクトの設定 |
|---|
| OCD/シリアルプログラマ ID 設定レジスタ（OSIS）<br>（16 バイト） |
| 全て FFh |

設定方法は、「1.1.2.1.2.3 プロテクト設定例」を参照してください。

表 1.62 にプロテクト設定パターン B1 の動作を示します。

表 1.62　プロテクト設定パターン B1 の動作

| 動作 | 防止内容 |
|---|---|
| オンチップデバッガ接続時に全ての ID コードを FFh として送信することで、リード/プログラム/イレーズが可能な状態へ遷移することができます。 | なし |

(2) プロテクト設定パターン B2

本パターンでは、ID コードの判定によるプロテクトを行います。

表 1.63 にプロテクト設定パターン B2 の設定内容を示します。

表 1.63　プロテクト設定パターン B2 の設定内容

| オンチップデバッガ ID コードプロテクトの設定 |
|---|
| OCD/シリアルプログラマ ID 設定レジスタ（OSIS）<br>（16 バイト） |
| （全て FFh）以外 |

設定方法は、「1.1.2.1.2.3 プロテクト設定例」を参照してください。

表 1.64 にプロテクト設定パターン B2 の動作を示します。

表 1.64　プロテクト設定パターン B2 の動作

| 動作 | 防止内容 |
|---|---|
| オンチップデバッガ接続時に ID コードの判定を行います。ID コードが一致した場合はオンチップデバッガと接続します。ID コードが不一致の場合は再度 ID コードの判定を行います。 | ID コードの判定により第三者からの内蔵フラッシュメモリのリード/プログラム/イレーズを防止します。<br>開発者は、ID コード一致によりリード/プログラム/イレーズが可能です。 |

#### 1.1.2.1.2.3 プロテクト設定例

各プロテクトは、オプション設定メモリに ID コードを設定することで有効になります。ID コードの設定アドレスはデバイスによって異なるため、ユーザーズマニュアル ハードウェア編を参照してください。

なお、オプション設定メモリにデータを書き込む方法は、ユーザーズマニュアル ハードウェア編を参照してください。

図 1.12 および図 1.13 にプロテクト設定例を示します。

```
/* Setup the ID Code Protection and the ID Code Protection on Connection of the On-Chip Debugger */
#pragma address ID_CODE = 0x00120050
const unsigned long ID_CODE[4] = {0xFFFFFFFF, 0xFFFFFFFF, 0xFFFFFFFF, 0xFFFFFFFF};
```

この例では ID コードを「FFh,FFh,FFh,FFh,FFh,FFh,FFh,FFh,FFh,FFh,FFh,FFh,FFh ,FFh,FFh,FFh」としています。

図 1.12　プロテクト設定パターン B1 の設定例(0x00120050 に設定するデバイスの場合)

```
/* Setup the ID Code Protection and the ID Code Protection on Connection of the On-Chip Debugger */
#pragma address ID_CODE = 0xFE7F5D50
const unsigned long ID_CODE[4] = {0x04030201, 0x08070605, 0x0C0B0A09, 0x100F0E0D};
```

この例では ID コードを「01h,02h,03h,04h,05h,06h,07h,08h,09h,0Ah,0Bh,0Ch,0Dh,0Eh,0Fh,10h」としています。

図 1.13　プロテクト設定パターン B2 の設定例(FE7F5D50 に設定するデバイスの場合)

#### 1.1.2.1.3 オンチップデバッガ ID コードプロテクト C

表 1.3 のオンチップデバッガ ID コードプロテクトでパターン C としているデバイスについて説明します。

##### 1.1.2.1.3.1 プロテクト設定の選択

プロテクトの目的に合わせ、最適なプロテクト設定パターンを選択してください。なお、各プロテクト設定パターンの詳細は 1.1.2.1.3.2(1)～1.1.2.1.3.2(3)を参照してください。

プロテクト設定パターン C1

開発者、第三者に対して全てのプロテクトが無効です。

プロテクト設定パターン C2

第三者からのリード、プログラム、イレーズを防止するプロテクトです。

プロテクト設定パターン C3

開発者、第三者問わず、接続を禁止するプロテクトです。一度このプロテクトを設定するといかなる方法でも、プロテクトを解除できませんのでご注意ください。

表 1.65　プロテクト設定パターン比較表

| プロテクト設定パターン | 機能内容 | リード/プログラム/イレーズ | | | |
|---|---|---|---|---|---|
| | | 開発者 | | 第三者 | |
| | | R | P/E | R | P/E |
| C1 | 無効 | ○ | ○ | ○ | ○ |
| C2 | ID コード一致によりリード/プログラム/イレーズを許可します。 | ○ | ○ | × | × |
| C3 | 常にリード/プログラム/イレーズを禁止します。 | × | × | × | × |

R：リード　P/E：プログラム/イレーズ

○：可　×：不可

#### 1.1.2.1.3.2 各プロテクト設定パターンの説明

OSIS レジスタ(16 バイト) に ID コードを設定し、SPCC レジスタの OCDE ビットでオンチップデバッガへの接続の許可/禁止を制御します。OCDE ビットを 0 に設定するとオンチップデバッガへの接続を禁止（1 に設定すると許可）します。

(1) プロテクト設定パターン C1

本パターンでは、全てのプロテクトが無効です。

表 1.66 にプロテクト設定パターン C1 の設定内容を示します。

表 1.66　プロテクト設定パターン C1 の設定内容

| オンチップデバッガ ID コードプロテクトの設定 | オンチップデバッガ接続の許可/禁止の設定 |
|---|---|
| OCD/シリアルプログラマ ID 設定レジスタ（OSIS）（16 バイト） | シリアルプログラマコマンド制御レジスタ（SPCC）（4 バイト） |
| 全て FFh | FFFF FFFFh |

設定方法は、「1.1.2.1.3.3 プロテクト設定例」を参照してください。

表 1.67 にプロテクト設定パターン C1 の動作を示します。

表 1.67　プロテクト設定パターン C1 の動作

| 動作 | 防止内容 |
|---|---|
| オンチップデバッガ接続時に全ての ID コードを FFh として送信することで、リード/プログラム/イレーズが可能な状態へ遷移することができます。 | なし |

(2) プロテクト設定パターン C2

本パターンでは、ID コードの判定によるプロテクトを行います。

表 1.68 にプロテクト設定パターン C2 の設定内容を示します。

表 1.68　プロテクト設定パターン C2 の設定内容

| オンチップデバッガ ID コードプロテクトの設定 | オンチップデバッガ接続の許可/禁止の設定 |
|---|---|
| OCD/シリアルプログラマ ID 設定レジスタ（OSIS）（16 バイト） | シリアルプログラマコマンド制御レジスタ（SPCC）（4 バイト） |
| （全て FFh）以外 | FFFF FFFFh |

設定方法は、「1.1.2.1.3.3 プロテクト設定例」を参照してください。

表 1.69 にプロテクト設定パターン C2 の動作を示します。

表 1.69　プロテクト設定パターン C2 の動作

| 動作 | 防止内容 |
|---|---|
| オンチップデバッガ接続時に ID コードの判定を行います。ID コードが一致した場合はオンチップデバッガと接続します。ID コードが不一致の場合は再度 ID コードの判定を行います。 | ID コードの判定により第三者からの内蔵フラッシュメモリのリード/プログラム/イレーズを防止します。開発者は ID コード一致によりリード/プログラム/イレーズが可能です。 |

(3) プロテクト設定パターン C3

本パターンでは、内蔵フラッシュメモリのリード/プログラム/イレーズを防止します。

【注】 本設定を行い、リセットした後は、いかなる方法でもプロテクトを解除することはできませんのでご注意ください。

表 1.70 にプロテクト設定パターン C3 の設定内容を示します。

表 1.70　プロテクト設定パターン C3 の設定内容

| オンチップデバッガ ID コードプロテクトの設定 | オンチップデバッガ接続の許可/禁止の設定 |
|---|---|
| OCD/シリアルプログラマ ID 設定レジスタ（OSIS）（16 バイト） | シリアルプログラマコマンド制御レジスタ（SPCC）（4 バイト） |
| 全て FFh | FFFD FFFFh(SPCC.OCDE のみ 0) |

設定方法は、「1.1.2.1.3.3 プロテクト設定例」を参照してください。

表 1.71 にプロテクト設定パターン C3 の動作を示します。

表 1.71　プロテクト設定パターン C3 の動作

| 動作 | 防止内容 |
|---|---|
| オンチップデバッガとの接続を禁止します。 | 接続を禁止することにより、第三者、開発者の区別なくリード/プログラム/イレーズを防止します。 |

#### 1.1.2.1.3.3 プロテクト設定例

オプション設定メモリの、SPCC レジスタの OCDE ビットにオンチップデバッガ接続の許可/禁止、OSIS レジスタに制御コードと ID コードを設定することで有効になります。設定アドレスはデバイスによって異なるため、ユーザーズマニュアル ハードウェア編を参照してください。

なお、オプション設定メモリにデータを書き込む方法は、ユーザーズマニュアル ハードウェア編を参照してください。

図 1.14 および図 1.15 にプロテクト設定例を示します。

```
/* Setup the Serial programmer command control Register */
#pragma address SPCC_REG = 0xFE7F5D40
const unsigned long SPCC_REG = 0xFFFFFFFF;

/* Setup the OCD/Serial Programmer ID Setting Register */
#pragma address OSIS_REG = 0xFE7F5D50
const unsigned long OSIS_REG[4] = {0x04030245, 0x08070605, 0x0C0B0A09, 0x100F0E0D};
```

この例では、制御コード/ID コード 1 を「45h」
ID コード 2～ID コード 16 を
「02h,03h,04h,05h,06h,07h,08h,09h,0Ah,0Bh,0Ch,0Dh,0Eh,0Fh,10h」としています。

図 1.14　プロテクト設定パターン C2 の設定例(RX671 の場合)

```
/* Setup the Serial programmer command control Register */
#pragma address SPCC_REG = 0x00120040
const unsigned long SPCC_REG = 0xFFFDFFFF;

/* Setup the OCD/Serial Programmer ID Setting Register */
#pragma address OSIS_REG = 0x00120050
const unsigned long OSIS_REG[4] = {0xFFFFFFFF, 0xFFFFFFFF, 0xFFFFFFFF, 0xFFFFFFFF};
```

この例では、制御コード/ID コード 1、ID コード 2～ID コード 16 を全て「FFh」としています。

図 1.15　プロテクト設定パターン C3 の設定例(RX26T または RX660 の場合)

#### 1.1.2.2　アクセスウィンドウ

「1.1.1.2 アクセスウィンドウ」の説明を参照してください。

### 1.1.3　パラレルプログラマ接続

本項では、パラレルプログラマ接続におけるプロテクト機能について説明します。

#### 1.1.3.1　ROM コードプロテクト

「ROM コードプロテクト」機能は、パラレルプログラマを使用する場合に内蔵フラッシュメモリのリード/プログラム/イレーズを防止するプロテクト機能です。

##### 1.1.3.1.1　プロテクト設定の選択

プロテクトの目的に合わせ、最適なプロテクト設定パターンを選択してください。なお、各プロテクト設定パターンの詳細は「1.1.3.1.2 各プロテクト設定の説明」を参照してください。

プロテクト設定パターン 1

開発者、第三者に対して全てのプロテクトが無効です。

プロテクト設定パターン 2

開発者、第三者の区別なくリードを防止するプロテクトです。

プロテクト設定パターン 3

開発者、第三者の区別なくリード、プログラム、イレーズを防止するプロテクトです。

表 1.72　プロテクト設定パターン比較表

| プロテクト設定パターン | 機能内容 | リード/プログラム/イレーズ | | | |
|---|---|---|---|---|---|
| | | 開発者 | | 第三者 | |
| | | R | P/E | R | P/E |
| 1 | 無効 | ○ | ○ | ○ | ○ |
| 2 | 常にリードを禁止します。 | × | ○ | × | ○ |
| 3 | 常にリード/プログラム/イレーズを禁止します。 | × | × | × | × |

R：リード　P/E：プログラム/イレーズ

○：可　×：不可

#### 1.1.3.1.2 各プロテクト設定の説明

ROM コードプロテクトの設定と動作を表 1.73 に示します。

表 1.73　ROM コードプロテクトの設定と動作

| プロテクト設定パターン | ROM コードプロテクトの設定 | 動作 |
|---|---|---|
| 1 | （0000 0000h、0000 0001h）以外 | リード/プログラム/イレーズができます。 |
| 2 | 0000 0001h | リードを禁止します。 |
| 3 | 0000 0000h | リード/プログラム/イレーズを禁止します。 |

設定方法は、「1.1.3.1.3 プロテクト設定例」を参照してください。

ROM コードプロテクトの設定箇所はデバイスによって異なり、FFFF FF9Ch に設定するデバイスと ROM コードプロテクトレジスタ(ROMCODE)に設定するデバイスがあります。

デバイスと設定箇所の対応を表 1.74 に示します。

表 1.74　ROM コードプロテクト設定箇所

| デバイス | 設定箇所 |
|---|---|
| RX210、RX230、RX231、RX24T、RX24U、<br>RX610、RX621、RX62G、RX62N、RX62T、<br>RX630、RX631、RX634、RX63N、RX63T<br>RX64M、RX71M | FFFF FF9Ch |
| 上記以外の ROM コードプロテクト機能搭載製品 | ROM コードプロテクトレジスタ*(ROMCODE) |

【注】 * ROM コードプロテクトレジスタ：

デバイスによってアドレスが異なります。詳細はユーザーズマニュアル ハードウェア編を参照してください。

#### 1.1.3.1.3 プロテクト設定例

図 1.16 および図 1.17 にプロテクト設定例を示します。

```
/* Setup the ROM Code Protection */
#pragma address ROM_CODE = 0x0012007C
const unsigned long ROM_CODE = 0x00000001;
```

図 1.16　プロテクト設定パターン 2 の設定例(RX660 などの場合)

```
/* Setup the ROM Code Protection */
#pragma address ROM_CODE = 0xFFFFFF9C
const unsigned long ROM_CODE = 0x00000000;
```

図 1.17　プロテクト設定パターン 3 の設定例(RX230 などの場合)

## 1.2　その他のプロテクト機能

### 1.2.1　Trusted Memory

「Trusted Memory」機能は、内蔵フラッシュメモリの Trusted Memory 対象領域のリードを防止するプロテクト機能です。

「Trusted Memory」機能の使用方法は、アプリケーションノート「RX ファミリ Trusted Memory 機能の使い方（R01AN2618）」を参照してください。

# 2. 開発者によるセルフプログラミング時のプロテクト

## 2.1 デバイスのプロテクト機能

表 2.1 デバイスのプロテクト機能一覧にデバイスのプロテクト機能を示します。それぞれのプロテクト機能の詳細はユーザーズマニュアル ハードウェア編を参照してください。

表 2.1　デバイスのプロテクト機能一覧

| デバイス | プロテクト機能（○：対応、－：非対応、A～D：対応(機能内でのパターン記号)*） | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|
| | ロックビット | エリアプロテクション | FENTRYRレジスタ | FLWEビット | RPDISビット | DBWEビット | DBREビット | DFLENビット | スタートアッププログラム保護機能 | デュアルバンク機能 |
| ● RX110 | － | A | A | － | ○ | － | － | － | A | － |
| ● RX111 | － | A | A | － | ○ | － | － | ○ | A | － |
| ● RX113 | － | A | A | － | ○ | － | － | ○ | A | － |
| ● RX130 | － | A | A | － | ○ | － | － | ○ | A | － |
| ● RX13T | － | A | A | － | ○ | － | － | ○ | A | － |
| ● RX140 | － | B | B | － | ○ | － | － | ○ | A | － |
| ● RX14T | － | B | B | － | ○ | － | － | ○ | A | － |
| ● RX210 | A | － | C | ○ | － | ○ | ○ | － | － | － |
| ● RX21A | A | － | C | ○ | － | ○ | ○ | － | － | － |
| ● RX220 | A | － | C | ○ | － | ○ | ○ | － | － | － |
| ● RX230 | － | B | A | － | ○ | － | － | ○ | A | － |
| ● RX231 | － | B | A | － | ○ | － | － | ○ | A | － |
| ● RX23T | － | B | A | － | ○ | － | － | － | A | － |
| ● RX23E-A | － | B | A | － | ○ | － | － | ○ | A | － |
| ● RX23E-B | － | B | A | － | ○ | － | － | ○ | A | － |
| ● RX23W | － | B | A | － | ○ | － | － | ○ | A | － |
| ● RX24T | － | B | A | － | ○ | － | － | ○ | A | － |
| ● RX24U | － | B | A | － | ○ | － | － | ○ | A | － |
| ● RX260 | － | B | B | － | ○ | － | － | ○ | A | － |
| ● RX261 | － | B | B | － | ○ | － | － | ○ | A | － |
| ● RX26T | － | C | D | ○ | － | － | － | － | B | ○ |
| ● RX610 | A | － | C | ○ | － | ○ | ○ | － | － | － |
| ● RX621 | A | － | C | ○ | － | ○ | ○ | － | － | － |
| ● RX62N | A | － | C | ○ | － | ○ | ○ | － | － | － |
| ● RX62T | A | － | C | ○ | － | ○ | ○ | － | － | － |
| ● RX62G | A | － | C | ○ | － | ○ | ○ | － | － | － |
| ● RX630 | A | － | C | ○ | － | ○ | ○ | － | － | － |
| ● RX631 | A | － | C | ○ | － | ○ | ○ | － | － | － |
| ● RX634 | A | － | C | ○ | － | ○ | ○ | － | － | － |
| ● RX63N | A | － | C | ○ | － | ○ | ○ | － | － | － |
| ● RX63T | A | － | C | ○ | － | ○ | ○ | － | － | － |
| ● RX64M | B | － | D | ○ | － | － | － | － | － | － |
| ● RX651 | － | C | D | ○ | － | － | － | － | B | ○ |
| ● RX65N | － | C | D | ○ | － | － | － | － | B | ○ |
| ● RX65W | － | C | D | ○ | － | － | － | － | B | ○ |
| ● RX660 | B | － | D | ○ | － | － | － | － | － | － |
| ● RX66N | － | C | D | ○ | － | － | － | － | B | ○ |
| ● RX66T | B | － | D | ○ | － | － | － | － | － | － |
| ● RX671 | － | C | D | ○ | － | － | － | － | B | ○ |
| ● RX71M | B | － | D | ○ | － | － | － | － | － | － |
| ● RX72N | － | C | D | ○ | － | － | － | － | B | ○ |
| ● RX72M | － | C | D | ○ | － | － | － | － | B | ○ |
| ● RX72T | B | － | D | ○ | － | － | － | － | － | － |

【注】 * A～D：各プロテクト機能は、どのデバイスのユーザーズウェアマニュアル　ハードウェア編でも同一の名称となっています。
デバイスごとに機能拡張や機能向上を行っており詳細が異なることを判別するため、本アプリケーションノートでは便宜上､機能名称の末尾にA～Dを付与しタイプ分けをしています。

### 2.1.1　セルフプログラミング時のプロテクト

セルフプログラミング時のプロテクトとして、ロックビット、エリアプロテクション、FENTRYR レジスタ、FLWE ビット、RPDIS ビット、DBWE ビット、DBRE ビット、DFLEN ビットの 8 つのプロテクト機能があります。

表 **2.2** にそれぞれのプロテクト機能の概要を示します。

表 **2.3** にプロテクト設定可能な領域を示します。セルフプログラミング時に書き換えを禁止したい領域を設定してください。

表 2.2 プロテクト機能の概要

| プロテクトの種類 | 用途 | 機能概要 |
|---|---|---|
| ロックビット | ユーザ領域をブロック単位でプログラム/イレーズ禁止 | ユーザ領域の各ブロックにロックビットが内蔵されています。ロックビットのプロテクトを有効にした場合、ロックビットが”0”に設定されているブロックに対するプログラム/イレーズを禁止します。 |
| エリアプロテクション | ユーザ領域の指定されたした範囲をプログラム/イレーズ禁止 | セルフプログラミング時にユーザ領域の指定された範囲（アクセスウィンドウ）のみ書き換えを許可し、それ以外は以外の書き換えを禁止しますする機能です。 |
| FENTRYR レジスタ | リードモードに設定することで､ユーザ領域とデータ領域をプログラム/イレーズ禁止 | FENTRYR レジスタが”0000h”の場合、フラッシュメモリはリードモードになります。リードモードでは、フラッシュメモリへのプログラム/イレーズが禁止になります。 |
| FLWE ビット | FENTRYR レジスタで P/E モードに指定した領域をプログラム/イレーズ禁止 | FLWE ビットを設定すると､フラッシュメモリおよびロックビットに対するプログラム/イレーズ、ロックビットの読み出し、ブランクチェックを禁止します。 |
| RPDIS ビット | ユーザ領域をプログラム/イレーズ禁止 | RPDIS ビットを設定すると､ROM ユーザ領域のプログラム/イレーズ実行を禁止します。 |
| DBWE ビット | データ領域を複数ブロック単位でプログラム/イレーズ禁止 | DBWE ビットを設定すると､設定したデータ領域のブロックに対するプログラム/イレーズを禁止します。 |
| DBRE ビット | データ領域を複数ブロック単位でリード禁止 | DBRE ビットを設定すると､設定したデータ領域のブロックに対するリードを禁止します。<br>プログラム/イレーズは禁止できません。 |
| DFLEN ビット | データ領域をプログラム／イレーズへのアクセス禁止 | DFLEN ビットを設定すると､E2 データフラッシュデータ領域へのアクセス（リード/プログラム/イレーズ）を許可／禁止および P/E モード時におけるエクストラ領域へのアクセス（スタートアップ領域情報プログラム、アクセスウィンドウプロテクト、アクセスウィンドウ情報プログラム）を許可／禁止します。 |

表 2.3 プロテクト設定可能な領域

| プロテクト機能 | フラッシュメモリへのリード/プログラム/イレーズの禁止 | | | |
|---|---|---|---|---|
| | ユーザ領域 | | データ領域 | |
| | リード | プログラム/イレーズ | リード | プログラム/イレーズ |
| ロックビット | × | ○ | × | × |
| エリアプロテクション | × | ○ | × | × |
| FENTRYR レジスタ | × | ○ | × | ○ |
| FLWE ビット | × | ○ | × | ○ |
| RPDIS ビット | × | ○ | × | × |
| DBWE ビット | × | × | × | ○ |
| DBRE ビット | × | × | ○ | × |
| DFLEN ビット | × | × | ○ | ○ |

○：設定可能　×：設定不可能

### 2.1.2 ロックビット

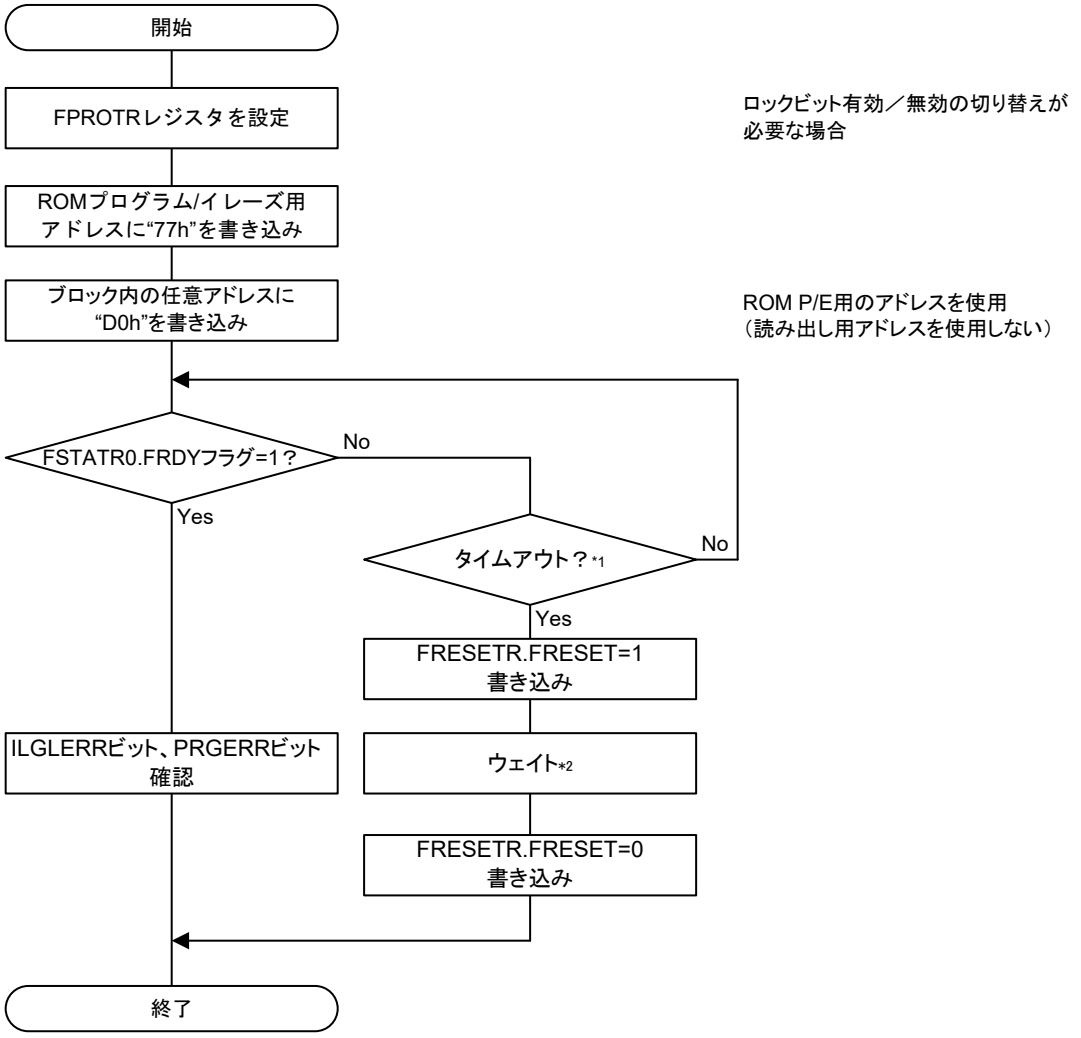
ユーザ領域をブロック単位でプログラム/イレーズ禁止にすることができます。

ユーザ領域の各ブロックにはロックビットが内蔵されています。FPROTR レジスタの FPROTCN ビットが”0”の場合、ロックビットが”0”に設定されたブロックに対するプログラム/イレーズを禁止します。ロックビットの設定は、ロックビットプログラムコマンドで行います。

デバイスごとに機能拡張や機能向上を行っており詳細が異なることを判別するため、本アプリケーションノートでは便宜上、機能名称の末尾に A～B を付与しタイプ分けをしています。

### 2.1.2.1　ロックビット A

図 **2.1** にロックビットプログラムコマンドの発行フローを示します。



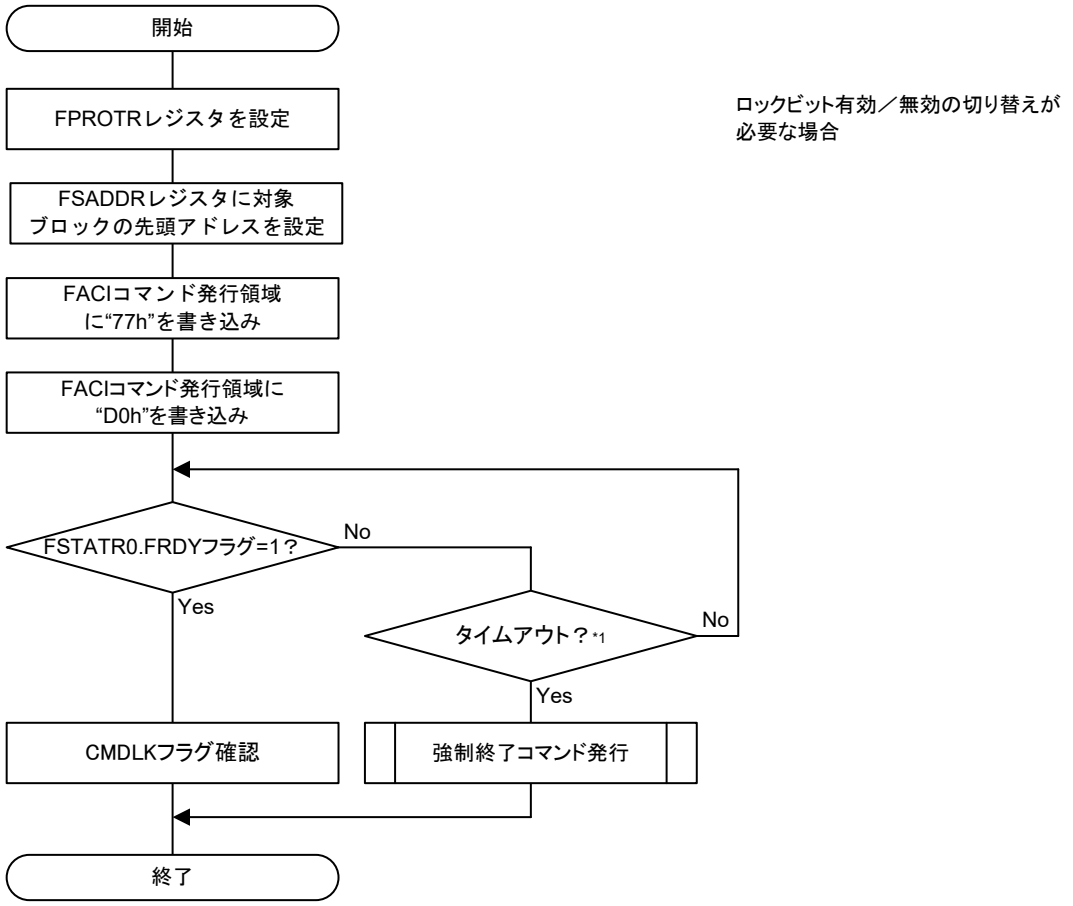

【注】　*1 タイムアウト時間（データのプログラム時間）は、使用するデバイスの「電気的特性」を参照してください。

【注】　*2 ウェイト時間（プログラム/イレーズ中のリセットパルス幅）は、使用するデバイスの「電気的特性」を参照してください。

図 2.1　ロックビットプログラムコマンドの発行フロー

### 2.1.2.2　ロックビット B

図 2.2 にロックビットプログラムコマンドの発行フローを示します。




【注】 *1 25ms（20MHz≦FCLK≦60MHz のとき）、50ms（FCLK＝4MHz）のときで判定。

図 2.2　ロックビットプログラムコマンドの発行フロー

### 2.1.3　エリアプロテクション

ユーザ領域の指定された範囲をプログラム/イレーズ禁止にすることができます。

セルフプログラミング時にユーザ領域の指定された範囲（アクセスウィンドウ）以外の書き換えを禁止します。

デバイスごとに機能拡張や機能向上を行っており詳細が異なることを判別するため、本アプリケーションノートでは便宜上、機能名称の末尾に A～C を付与しタイプ分けをしています。

#### 2.1.3.1　エリアプロテクション A

アクセスウィンドウ情報プログラムコマンドで設定を行います。

表 **2.4** にアクセスウィンドウの設定内容を示します。

表 2.4　アクセスウィンドウの設定内容

| レジスタ名 | フラッシュライトバッファレジスタ H（FWBH） | フラッシュライトバッファレジスタ L（FWBL） |
|---|---|---|
| 設定値 | アクセスウィンドウ開始アドレスの b19～b10 | アクセスウィンドウ最終アドレスの次のアドレスの b19～b10 |

アクセスウィンドウ情報プログラムコマンドの発行方法は、「2.2.4 スタートアップ領域情報プログラムコマンド/アクセスウィンドウ情報プログラムコマンドの発行方法」を参照してください。

#### 2.1.3.2　エリアプロテクション B

アクセスウィンドウ情報プログラムコマンドで設定を行います。

表 **2.5** にアクセスウィンドウの設定内容を示します。

表 2.5　アクセスウィンドウの設定内容

| レジスタ名 | フラッシュライトバッファ 0 レジスタ（FWB0） | フラッシュライトバッファ 1 レジスタ（FWB1） |
|---|---|---|
| 設定値 | アクセスウィンドウ開始アドレスの b21～b11 | アクセスウィンドウ最終アドレスの次のアドレスの b21～b11 |

アクセスウィンドウ情報プログラムコマンドの発行方法は、「2.2.4 スタートアップ領域情報プログラムコマンド/アクセスウィンドウ情報プログラムコマンドの発行方法」を参照してください。

#### 2.1.3.3　エリアプロテクション C

FAW レジスタで設定を行います。

FSPR ビットを設定すると、アクセスウィンドウの再設定が禁止されます。FSPR ビットを一度”0”にすると”1”に戻すことはできません。FSPR ビットの取り扱いには十分ご注意ください。

FAW レジスタの詳細はユーザーズマニュアル ハードウェア編を参照してください。

表 **2.6** にアクセスウィンドウの設定内容を示します。

表 2.6　FAW レジスタの設定内容

| レジスタ名 | フラッシュアクセスウィンドウ設定レジスタ（FAW） | | | |
|---|---|---|---|---|
| ビット名 | フラッシュアクセスウィンドウスタートアドレスビット（FAWS） | アクセスウィンドウプロテクトビット（FSPR） | フラッシュアクセスウィンドウエンドアドレスビット（FAWE） | スタートアップ領域選択ビット（BTFLG） |
| 設定値 | アクセスウィンドウ開始アドレス | プロテクションを有効にする場合は”0” | アクセスウィンドウ最終アドレスの次のアドレス | Don’t care |

FAW レジスタの設定方法は、「2.2.5 オプション設定メモリ設定例」を参照してください。

### 2.1.4　FENTRYR レジスタ

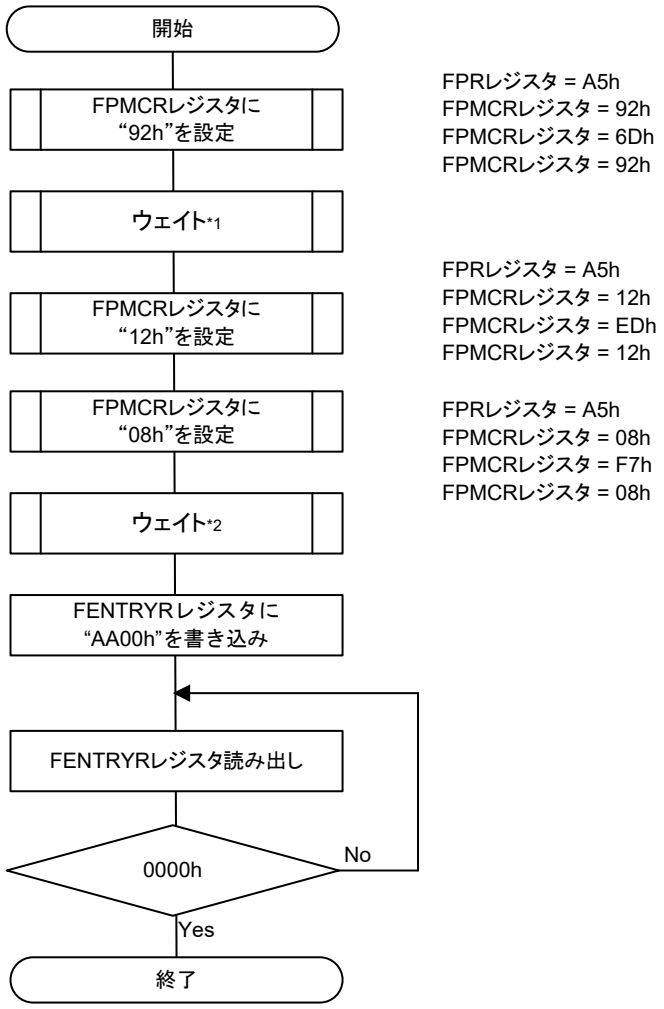
リードモードに設定することで、ユーザ領域とデータ領域をプログラム/イレーズ禁止にすることができます。

FENTRYR レジスタが”0000h”の場合、フラッシュメモリはリードモードになります。リードモードでは、フラッシュメモリへのプログラム/イレーズが禁止になります。

デバイスごとに機能拡張や機能向上を行っており詳細が異なることを判別するため、本アプリケーションノートでは便宜上、機能名称の末尾に A～D を付与しタイプ分けをしています。

#### 2.1.4.1　FENTRYR レジスタ A

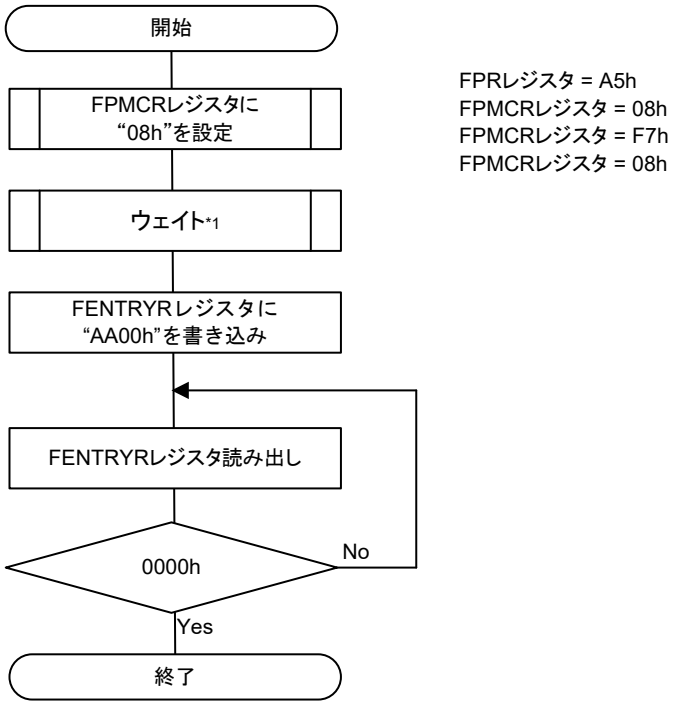
図 2.3、図 2.4 にリードモードへの移行フローを示します。




【注】*1 ウェイト時間（ROM モード遷移待ち時間 1）は、使用するデバイスの「電気的特性」を参照してください。

【注】*2 ウェイト時間（ROM モード遷移待ち時間 2）は、使用するデバイスの「電気的特性」を参照してください。

図 2.3　ROM P/E モードからリードモードへの移行フロー

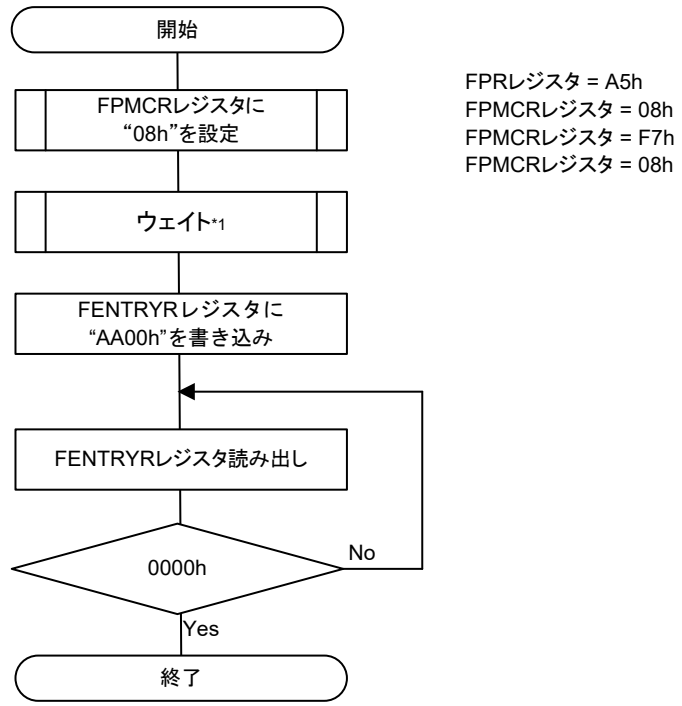



【注】*1 ウェイト時間（ROM モード遷移待ち時間）は、使用するデバイスの「電気的特性」を参照してください。

図 2.4　E2 データフラッシュ P/E モードからリードモードへの移行フロー

### 2.1.4.2 FENTRYR レジスタ B

図 2.5 にリードモードへの移行フローを示します。

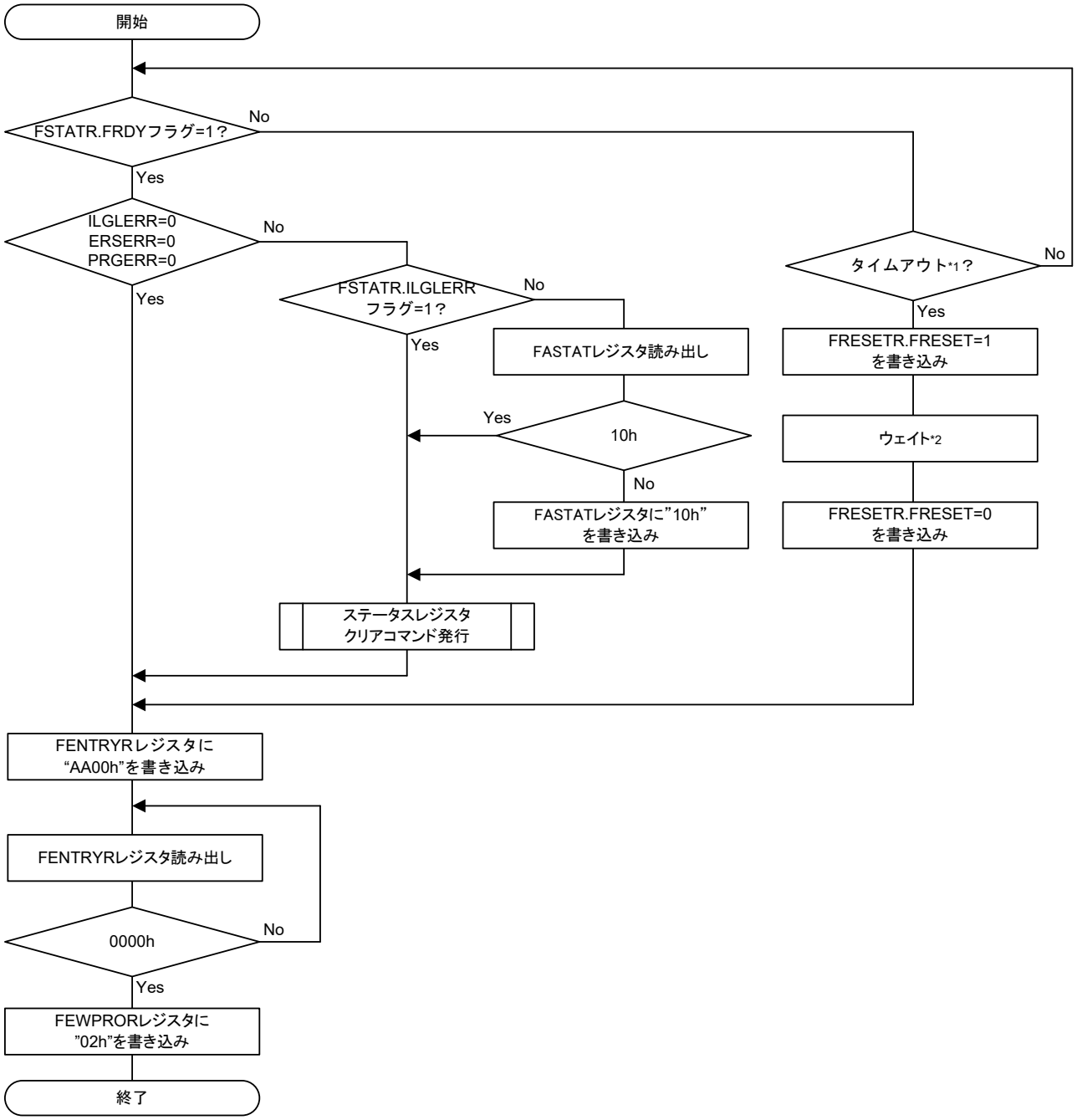



【注】*1 ウェイト時間（ROM モード遷移待ち時間）は、使用するデバイスの「電気的特性」を参照してください。

図 2.5　ROM P/E モードからリードモードへの移行又は
E2 データフラッシュ P/E モードからリードモードへの移行フロー

### 2.1.4.3 FENTRYR レジスタ C

図 2.6 にリードモードへの移行フローを示します。



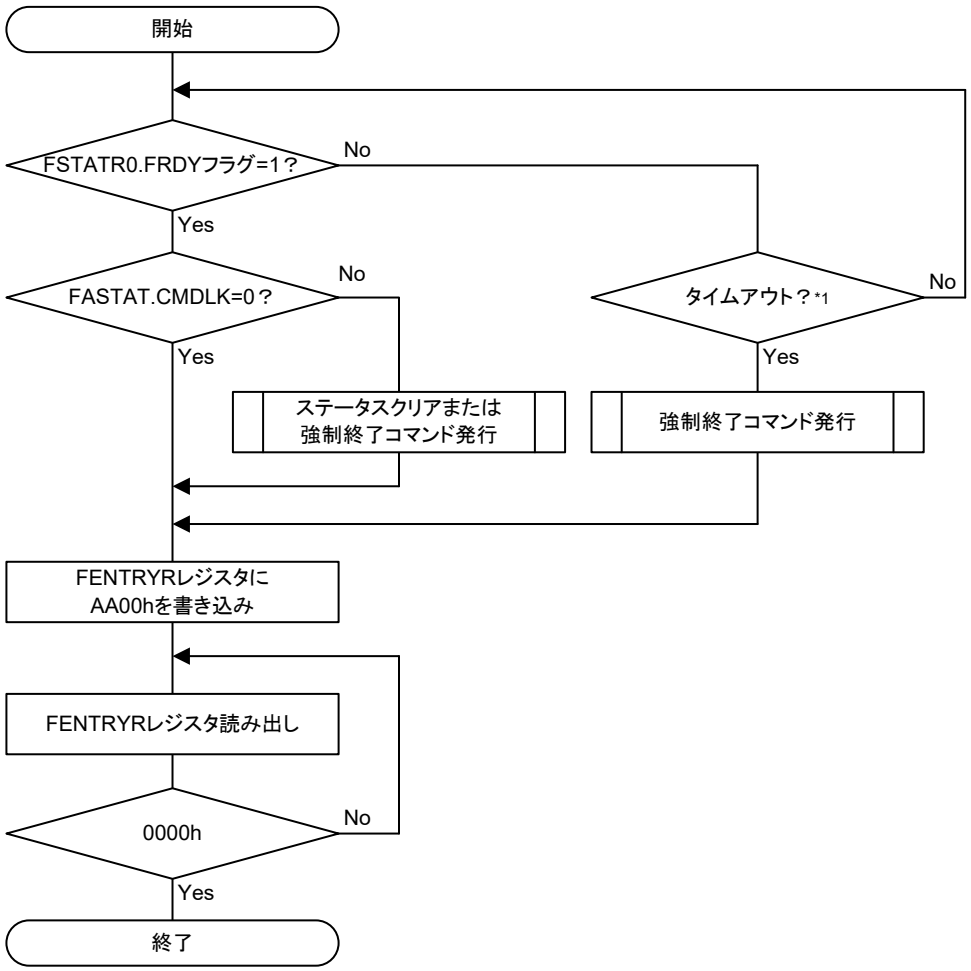

【注】 *1 タイムアウト時間（データのイレーズ時間）は、使用するデバイスの「電気的特性」を参照してください。

【注】 *2 ウェイト時間（プログラム/イレーズ中のリセットパルス幅）は、使用するデバイスの「電気的特性」を参照してください。

図 2.6　リードモードへの移行フロー

### 2.1.4.4 FENTRYR レジスタ D

図 2.7 にリードモードへの移行フローを示します。




【注】 *1 タイムアウト時間（実行中の FACI コマンド処理の max 時間）は、使用するデバイスの「電気的特性」を参照してください。

図 2.7　リードモードへの移行フロー

### 2.1.5　FLWE ビット

FENTRYR レジスタで P/E モードに指定した領域をプログラム/イレーズ禁止にすることができます。

FWEPROR レジスタの FLWE ビットを設定すると、フラッシュメモリおよびロックビットに対するプログラム/イレーズ、ロックビットの読み出し、ブランクチェックをソフトウェアによって禁止します。

表 **2.7** に FWEPROR レジスタの設定内容を示します。

表 2.7　FWEPROR レジスタの設定内容

| レジスタ名 | フラッシュ P/E プロテクトレジスタ（FWEPROR）*1 |
|---|---|
| ビット名 | フラッシュ P/E ビット（FLWE）<br>（ビット：b0～b1） |
| 設定値 | 00h、10h（初期値）または 11h |

【注】 *1 FWEPROR レジスタは、RX210、RX21A、RX220、RX610、RX621、RX62G、RX62N、RX62T ではレジスタ名が異なります。

### 2.1.6　RPDIS ビット

ユーザ領域をプログラム/イレーズ禁止にすることができます。

FPMCR レジスタの RPDIS ビットを設定すると、ユーザ領域のプログラム/イレーズを禁止します。

表 **2.8** に FPMCR レジスタの RPDIS ビットの設定内容を示します。

表 2.8　FPMCR レジスタの RPDIS ビットの設定内容

| レジスタ名 | フラッシュ P/E モード制御レジスタ（FPMCR） |
|---|---|
| ビット名 | ROM P/E 禁止ビット（RPDIS）<br>（ビット：b3） |
| 設定値 | 1 |

### 2.1.7　DBWE ビット

データ領域を複数ブロック単位でプログラム/イレーズ禁止にすることができます。

DFLWE レジスタの DBWE ビットを設定すると、対応するデータ領域のブロックに対するプログラム/イレーズを禁止します。

表 **2.9** に DFLWE レジスタの設定内容を示します。

表 2.9　DFLWE レジスタの設定内容

| レジスタ名 | E2 データフラッシュ P/E 許可レジスタ（DFLWE）*1 | |
|---|---|---|
| ビット名 | ブロック P/E 許可ビット（DBWEj）<br>（j = デバイスごとに異なります）<br>（ビット：b0～b7） | キーコード（KEY）<br>（ビット：b8～b15） |
| 設定値 | プログラム/イレーズを禁止したいブロックに対応する許可ビットを”0”に設定 | DFLWE0 レジスタ書き換える場合は 1Eh<br>DFLWE1 レジスタを書き換える場合は E1h |

【注】 *1 DFLWE レジスタは、RX210、RX21A、RX220、RX610、RX621、RX62G、RX62N、RX62T ではレジスタ名が異なります。

### 2.1.8 DBRE ビット

DBRE ビットを設定すると、設定したデータ領域のブロックに対するリードを禁止します。

プログラム/イレーズは禁止できません。

設定方法は、ユーザーズマニュアル ハードウェア編を参照してください。

表 **2.10** に DFLRE レジスタの設定内容を示します。

表 2.10　DFLRE レジスタの設定内容

| レジスタ名 | E2 データフラッシュ読み出し許可レジス（DFLRE）*1 | |
|---|---|---|
| ビット名 | ブロッ読み出し許可ビット（DBREj）<br>（j = デバイスごとに異なります）<br>（ビット：b0～b7） | キーコード（KEY）<br>（ビット：b8～b15） |
| 設定値 | 読み出しを禁止したいブロック<br>に対応する許可ビットを”0”に設定 | DFLRE0 レジスタ書き換える場合は 2Dh<br>DFLRE1 レジスタ書き換える場合は D2h |

【注】 *1 DFLRE レジスタは、RX210、RX21A、RX220、RX610、RX621、RX62G、RX62N、RX62T ではレジスタ名が異なります。

### 2.1.9 DFLEN ビット

データ領域へのアクセスを禁止にすることができます。

DFLCTL レジスタの DFLEN ビットを設定すると､データ領域へのアクセス（リード/プログラム/イレーズ）を禁止および P/E モード時におけるエクストラ領域へのアクセス（スタートアップ領域情報プログラム、アクセスウィンドウプロテクト、アクセスウィンドウ情報プログラム）を禁止します。

表 2.11 に DFLCTL レジスタの設定内容を示します。

表 2.11　DFLCTL レジスタの設定内容

| レジスタ名 | E2 データフラッシュ制御レジスタ（DFLCTL） |
|---|---|
| ビット名 | E2 データフラッシュアクセス許可ビット（DFLEN）<br>（ビット：b0） |
| 設定値 | 0 |

### 2.2.1　アップデート時のプロテクト

アップデート時のプロテクトとして、スタートアッププログラム保護機能、デュアルバンク機能の 2 つのプロテクト機能があります。

表 2.12 にそれぞれのプロテクト機能の概要を示します。

表 2.12　プロテクト機能の概要

| プロテクトの種類 | 機能概要 |
|---|---|
| スタートアッププログラム保護機能 | スタートアッププログラムを更新するとき、現在のスタートアッププログラムをイレーズせずに新しいスタートアッププログラムを更新することができる機能です。リセットなどによる更新動作の中断に対して安全に更新することができます。 |
| デュアルバンク機能 | バンクモード切り替え機能と起動バンク選択機能により、ユーザプログラムを実行しながら新しいプログラムを別バンクに更新できます。リセットなどによる更新動作の中断に対して安全に更新することができます。 |

スタートアッププログラム保護機能のサンプルプログラムは、「RX100/RX200 シリーズ スタートアッププログラム保護機能とシリアル通信を使用したファームウェアアップデート方法（R01AN3740）」を参照してください。

デュアルバンク機能のサンプルプログラムは、「RX ファミリ ファームウェアアップデートモジュール Firmware Integration Technology(R01AN5824)」を参照してください。

### 2.2.2　スタートアッププログラム保護機能

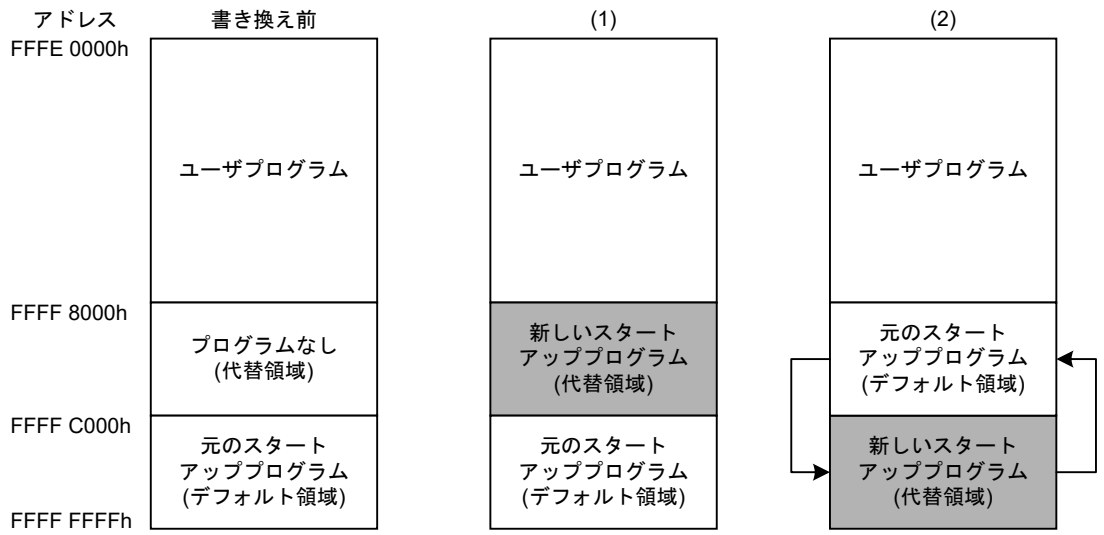
スタートアッププログラムを更新するとき、現在のスタートアッププログラムをイレーズせずに新しいスタートアッププログラムを更新することができる機能です。リセットなどによる更新動作の中断に対して安全に更新することができます。

デバイスごとに機能拡張や機能向上を行っており詳細が異なることを判別するため、本アプリケーションノートでは便宜上、機能名称の末尾に A、B を付与しタイプ分けをしています。

### 2.2.2.1　スタートアッププログラム保護機能 A

スタートアッププログラムを更新するとき、現在のスタートアッププログラムが格納されているデフォルト領域と、新しいスタートアッププログラムが格納されている代替領域を入れ替えることで、現在のスタートアッププログラムをイレーズせずに更新することができます。リセットなどによる更新動作の中断に対して安全に更新することができます。スタートアップ領域の入れ替えは、スタートアップ領域情報プログラムコマンドで行います。

図 **2.8** にスタートアッププログラム保護機能の概念を示します。




(1)　代替領域に新しいスタートアッププログラムを書き込みます。このとき、デフォルト領域には元のスタートアッププログラムがあるので、代替領域への書き換えが失敗しても、デフォルト領域から起動して再度書き換えを行うことができます。

(2)　代替領域の書き換えが成功したら、スタートアップ領域情報プログラムコマンドを使用して、デフォルト領域と代替領域の配置を入れ替えます。これ以降、リセット後は代替領域からプログラムが起動します。

図 2.8　スタートアッププログラム保護機能の概念（RX140 の場合）

スタートアップ領域プログラムコマンドの発行方法は、「2.2.4 スタートアップ領域情報プログラムコマンド/アクセスウィンドウ情報プログラムコマンドの発行方法」を参照してください。

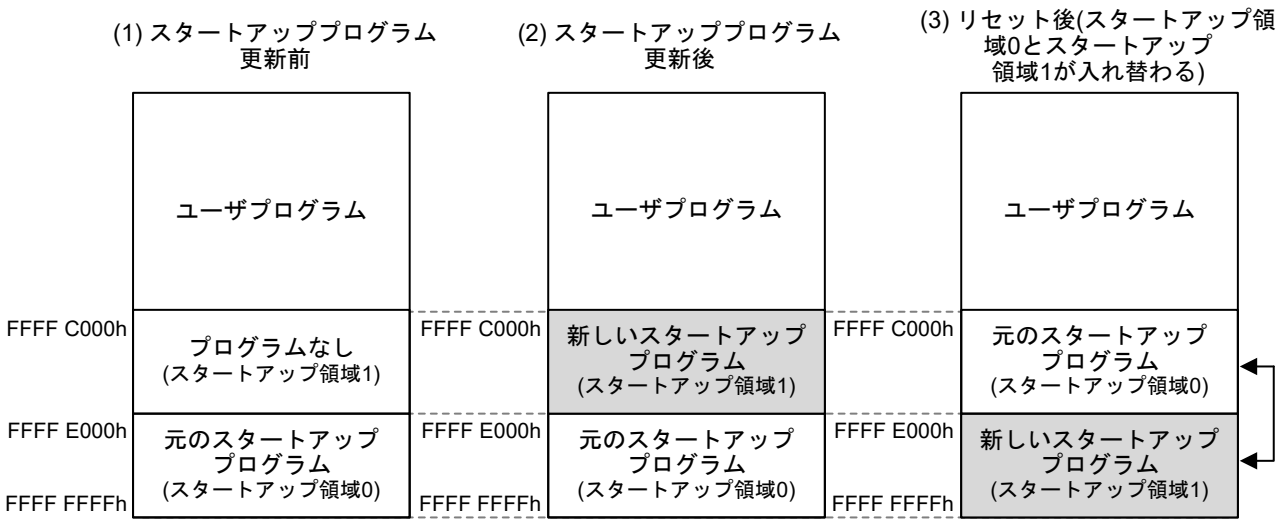
### 2.2.2.2　スタートアッププログラム保護機能 B

スタートアッププログラムを更新するとき、現在のスタートアッププログラムが格納されている領域と、新しいスタートアッププログラムが格納されている領域を入れ替えることで、現在のスタートアッププログラムをイレーズせずに更新することができます。リセットなどによる更新動作の中断に対して安全に更新することができます。

FAW レジスタの FSPR ビットでスタートアップ領域の選択状態を固定化できます。FSPR ビットを一度”0”にすると”1”に戻すことはできません。FSPR ビットの取り扱いには十分ご注意ください。

なお、デュアルバンク機能のバンクモード切り替え機能でデュアルモード選択時は、スタートアッププログラム保護機能は使用できません。

図 **2.9** にスタートアッププログラム保護機能の概念について、図 **2.10** にスタートアップ領域の入れ替えフローを示します。




注.　アドレスは、読み出し、プログラム、イレーズ時に使用するアドレスです。(3)の配置でFFFF C000h番地にブロックイレーズコマンドを発行すると、スタートアップ領域0がイレーズされます。

(1) スタートアッププログラム更新前
FAW.BTFLGビットが“1”、SAS[1:0]ビットが“0xb”の場合の、FFFF C000h～FFFF DFFFh番地をスタートアップ領域1、FFFF E000h～FFFF FFFFh番地をスタートアップ領域0とします。

(2) スタートアッププログラム更新後
スタートアップ領域1に新しいスタートアッププログラムを書き込みます。このとき、スタートアップ領域0には元のスタートアッププログラムがあるので、スタートアップ領域1への書き換えが失敗しても、スタートアップ領域0から起動して再度書き換えを行うことができます。

(3)リセット後(スタートアップ領域0とスタートアップ領域1が入れ替わる)
スタートアップ領域1の書き換えが成功したら、コンフィギュレーション設定コマンドを使用してスタートアップ領域選択ビット(FAW.BTFLGビット)を書き換えることによって、スタートアップ領域0とスタートアップ領域1の配置を入れ替えます。
これ以降、リセット後もスタートアップ領域1からプログラムが起動します。

図 2.9　スタートアッププログラム保護機能の概念（RX72M の場合）

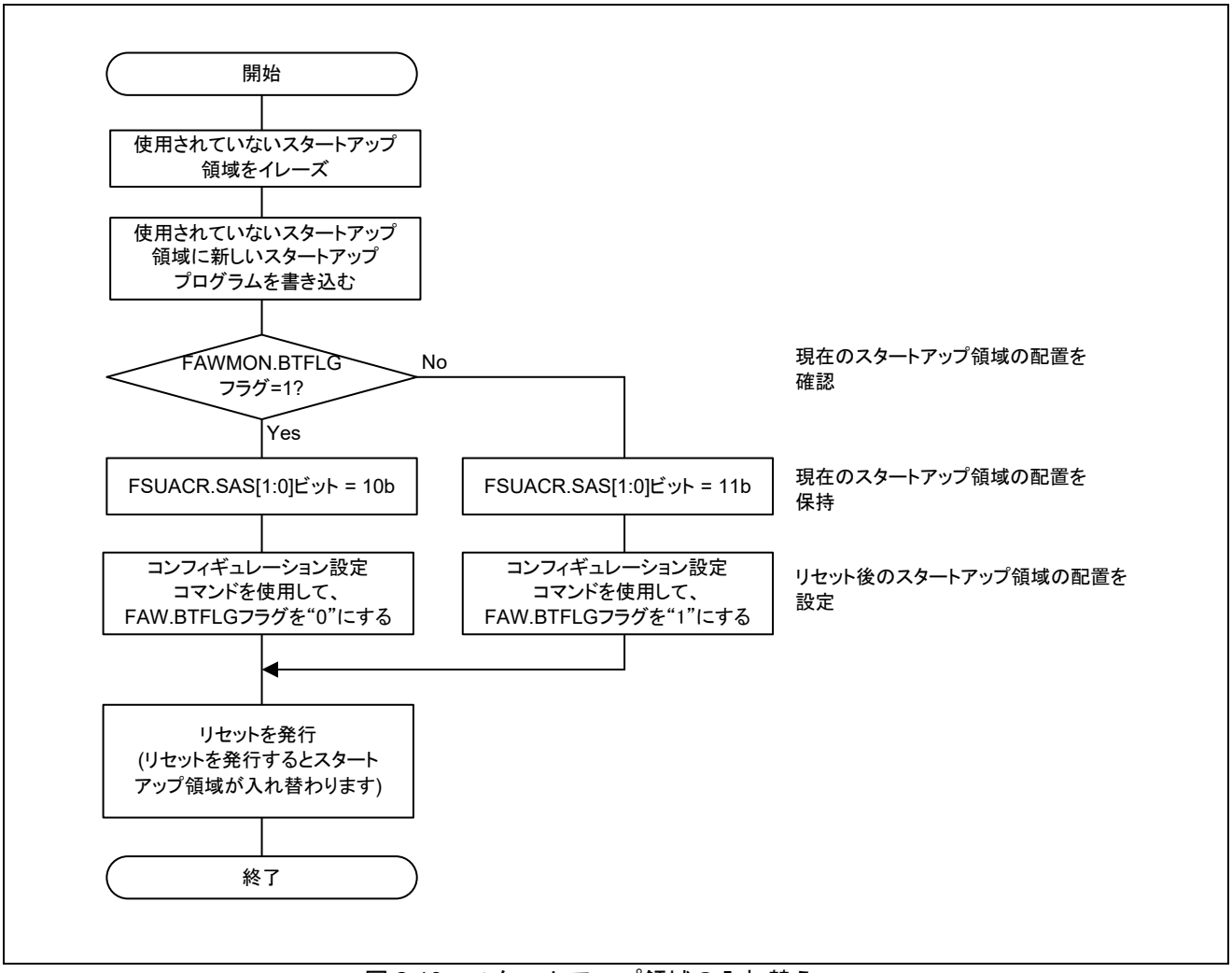


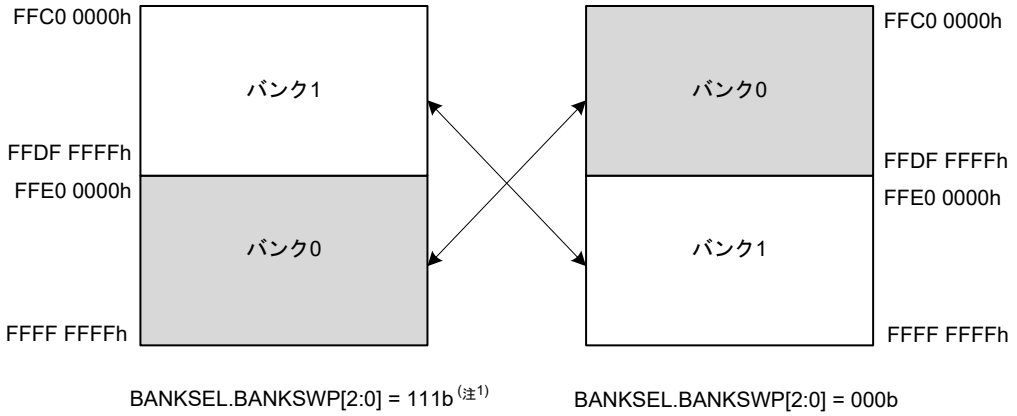

図 2.10　スタートアップ領域の入れ替えフロー

FAW レジスタの設定方法は、「2.2.5 オプション設定メモリ設定例」を参照してください。

### 2.2.3　デュアルバンク機能

バンクモード切り替え機能と起動バンク選択機能によりバンクのアドレスを切り替えることで、ユーザプログラムを実行しながら新しいプログラムを別バンクに更新できます。リセットなどによる更新動作の中断に対して安全に更新することができます。

図 **2.11** に起動バンク選択例について、図 **2.12** に起動バンク切り替えフローを示します。




【注】 リセットベクタのアドレスは FFFF FFFCh～FFFF FFFFh 固定です。
【注】 *1 オプション設定メモリに設定していない製品は BANKSEL.BANKSWP[2:0]=111b となります。

図 2.11　起動バンク選択例（RX72M の場合）


図 2.12　起動バンク切り替えフロー

### 2.2.4　スタートアップ領域情報プログラムコマンド/アクセスウィンドウ情報プログラムコマンドの発行方法

図 **2.13** にスタートアップ領域情報プログラムコマンドとアクセスウィンドウ情報プログラムコマンドの発行フローを示します。

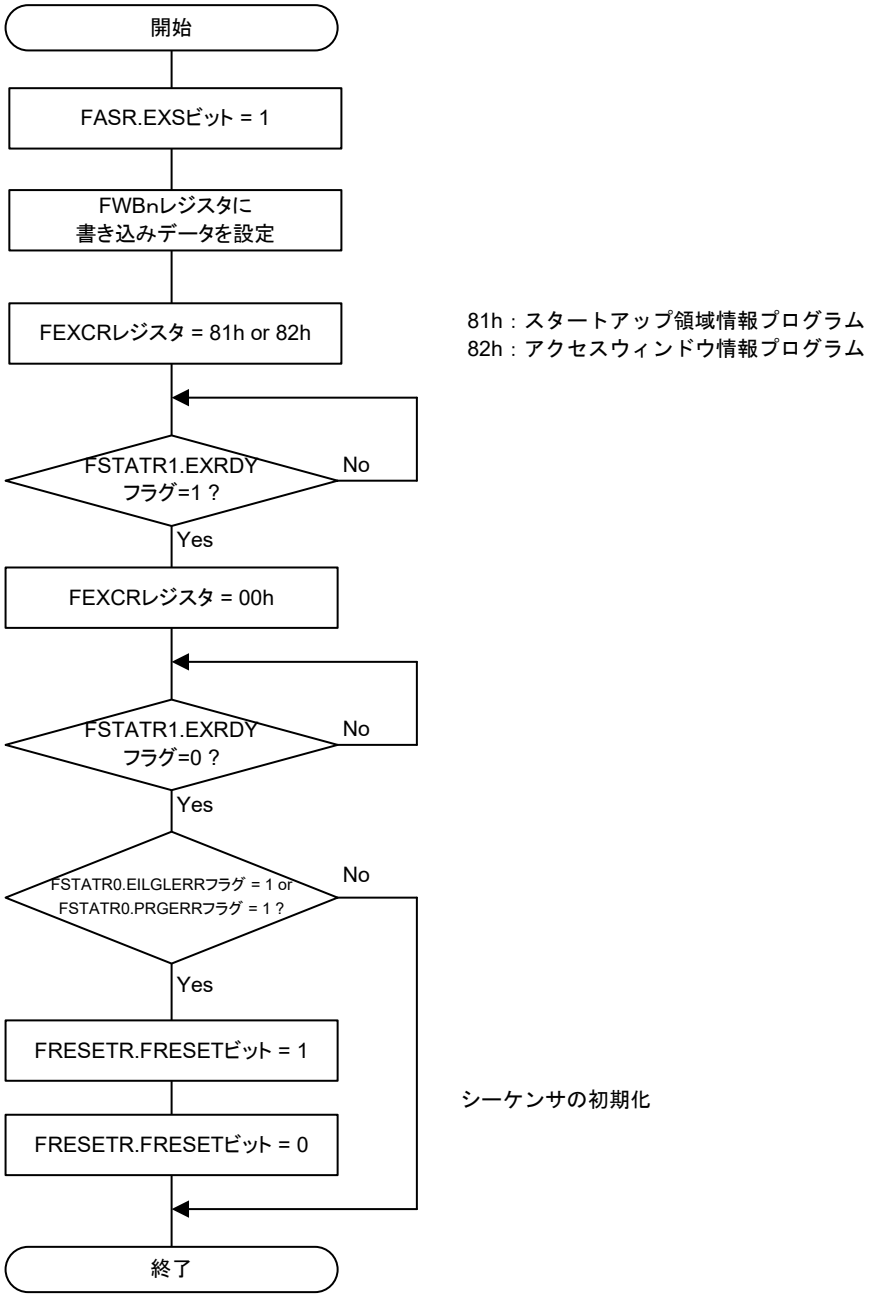



図 2.13　スタートアップ領域情報プログラムコマンド
/アクセスウィンドウ情報プログラムコマンドの発行フロー

### 2.2.5　オプション設定メモリ設定例

アクセスウィンドウとスタートアッププログラム保護機能の設定はオプション設定メモリの FAW レジスタに設定することで有効になります。

なお、デバイスによって FAW レジスタのアドレスが異なります。オプション設定メモリにデータを書き込む際は、ユーザーズマニュアル ハードウェア編を参照してください。

図 **2.14**、図 **2.15** にそれぞれの設定例を示します。

```
/* Setup the Flash access window setting Register */
#pragma address FAW_REG = 0xFE7F5D64
const unsigned long FAW_REG = 0x07FB07F9;
```

この例では、
アクセスウィンドウ開始アドレスを「FFFF 2000h」
（FAWS ビットに FFFF 2000h の b23～b13 である”7F9h”を設定）、
アクセスウィンドウ終了アドレスを「FFFF 7FFFh」
（FAWE ビットに FFFF 7FFFh の b23～b13 である”7FBh”を設定）、
FSPR ビットによるプロテクトを有効にしています。

図 2.14　アクセスウィンドウの設定

```
/* Setup the Flash access window setting Register */
#pragma address FAW_REG = 0xFE7F5D64
const unsigned long FAW_REG = 0x80000000;
```

この例では、スタートアップ領域として
「FFFF E000h～FFFF FFFFh を使用」に設定しています。

図 2.15　スタートアッププログラム保護機能の設定

## 3. 参考ドキュメント

RX110 グループ ユーザーズマニュアル ハードウェア編 （R01UH0421）
RX111 グループ ユーザーズマニュアル ハードウェア編 （R01UH0365）
RX113 グループ ユーザーズマニュアル ハードウェア編 （R01UH0448）
RX130 グループ ユーザーズマニュアル ハードウェア編 （R01UH0560）
RX13T グループ ユーザーズマニュアル ハードウェア編 （R01UH0822）
RX140 グループ ユーザーズマニュアル ハードウェア編 （R01UH0905）
RX14T グループ ユーザーズマニュアル ハードウェア編 （R01UH1126）
RX210 グループ ユーザーズマニュアル ハードウェア編 （R01UH0037）
RX21A グループ ユーザーズマニュアル ハードウェア編 （R01UH0251）
RX220 グループ ユーザーズマニュアル ハードウェア編 （R01UH0292）
RX230 グループ、RX231 グループ ユーザーズマニュアル ハードウェア編 （R01UH0496）
RX23E-A グループ ユーザーズマニュアル ハードウェア編 （R01UH0801）
RX23E-B グループ ユーザーズマニュアル ハードウェア編 （R01UH0972）
RX23T グループ ユーザーズマニュアル ハードウェア編 （R01UH0520）
RX23W グループ ユーザーズマニュアル ハードウェア編 （R01UH0823）
RX24T グループ ユーザーズマニュアル ハードウェア編 （R01UH0576）
RX24U グループ ユーザーズマニュアル ハードウェア編 （R01UH0658）
RX260 グループ、RX261 グループ ユーザーズマニュアル ハードウェア編 （R01UH1045）
RX26T グループ ユーザーズマニュアル ハードウェア編 （R01UH0979）
RX610 グループ ユーザーズマニュアル ハードウェア編 （R01UH0032）
RX62N グループ、RX621 グループ ユーザーズマニュアル ハードウェア編 （R01UH0033）
RX62T グループ、RX62G グループ ユーザーズマニュアル ハードウェア編 （R01UH0034）
RX630 グループ ユーザーズマニュアル ハードウェア編 （R01UH0040）
RX634 グループ ユーザーズマニュアル ハードウェア編 （R01UH0495）
RX63N グループ、RX631 グループ ユーザーズマニュアル ハードウェア編 （R01UH0041）
RX63T グループ ユーザーズマニュアル ハードウェア編 （R01UH0238）
RX64M グループ ユーザーズマニュアル ハードウェア編 （R01UH0377）
RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編 （R01UH0590）
RX65W-A グループ ユーザーズマニュアル ハードウェア編 （R01UH0993）
RX660 グループ ユーザーズマニュアル ハードウェア編 （R01UH0937）
RX66N グループ ユーザーズマニュアル ハードウェア編 （R01UH0825）
RX66T グループ ユーザーズマニュアル ハードウェア編 （R01UH0749）
RX671 グループ ユーザーズマニュアル ハードウェア編 （R01UH0899）
RX71M グループ ユーザーズマニュアル ハードウェア編 （R01UH0493）
RX72T グループ ユーザーズマニュアル ハードウェア編 （R01UH0803）
RX72M グループ ユーザーズマニュアル ハードウェア編 （R01UH0804）
RX72N グループ ユーザーズマニュアル ハードウェア編 （R01UH0824）
（最新版をルネサスエレクトロニクスホームページから入手してください）
テクニカルアップデート/テクニカルニュース
（最新の情報をルネサスエレクトロニクスホームページから入手してください）
C コンパイラマニュアル
RX ファミリ用 C/C++コンパイラパッケージ
（最新版をルネサスエレクトロニクスホームページから入手してください）
RX100/RX200 シリーズ スタートアッププログラム保護機能とシリアル通信を使用したファームウェアアップデート方法（R01AN3740）
RX ファミリ ファームウェアアップデートモジュール Firmware Integration Technology（R01AN5824）

## 改訂記録

| Rev. | 発行日 | 改訂内容 | |
|---|---|---|---|
| | | ページ | ポイント |
| 1.00 | Mar.28.12 | - | 新規発行 |
| 2.00 | Sep.30.16 | 全体 | 対象デバイスに以下を追加<br>・RX110 グループ　・RX111 グループ　・RX113 グループ<br>・RX130 グループ　・RX210 グループ　・RX21A グループ<br>・RX220 グループ　・RX231、RX230 グループ<br>・RX23T グループ　・RX24T グループ　・RX62G グループ<br>・RX62T グループ　・RX634 グループ　・RX63T グループ<br>・RX64M グループ　・RX71M グループ<br><br>「1.デバイスのパターン」を追加<br>対象デバイスのパターンに伴い、章立てを変更 |
| 3.00 | Jun.01.17 | 全体 | 対象デバイスに以下を追加<br>・RX65N、RX651 グループ |
| 4.00 | May.13.19 | 全体 | 対象デバイスに以下を追加<br>・RX24U、RX66T、RX72T グループ<br><br>表 1 の、RX21A グループと RX220 グループをデバイスグループ A からデバイスグループ B に訂正。<br><br>表 4、表 17、表 30 の誤記訂正。<br><br>アクセスウィンドウの説明を追加 |
| 5.00 | Nov.07.19 | 全体 | 対象デバイスに以下を追加<br>・RX23E-A グループ<br>・RX23W グループ<br>・RX13T グループ<br>・RX72M グループ<br>・RX72N グループ<br>・RX66N グループ |
| 6.00 | Sep.10.21 | 全体 | 対象デバイスを RX ファミリに変更。<br><br>「1.デバイスのパターン」の「デバイス」に RX140 グループと RX671 グループを追加。<br><br>「1.デバイスのパターン」の「プロテクト機能」にオンチップデバッガ接続の許可/禁止とアクセスウィンドウプロテクトコマンドを追加。<br><br>「8.デバイスグループ G のプロテクト方法」を追加。<br><br>アクセスウィンドウに対応しているデバイスグループの仕様の説明を変更。 |
| 7.00 | Nov.11.21 | 全体 | タイトルを「内蔵フラッシュメモリへの第三者アクセスの禁止と開発者誤書き込み防止の方法」に変更。 |

| | | | |
|---|---|---|---|
| | | | 「1.デバイスのパターン」のデバイス名の並びを変更。<br>「1.デバイスのパターン」の注記 3 を変更。<br><br>RX23W グループをデバイスグループ A からデバイスグループ B に訂正。<br><br>「2.開発者によるセルフプログラミング時のプロテクト」を追加。<br><br>開発者によるセルフプログラミング時のプロテクトの追加に伴い、章立てを変更。<br><br>図および表を示す文章を「以下」から図表番号に変更。 |
| 8.00 | Mar.25.25 | 全体 | 対象デバイスに以下を追加<br>・RX660 グループ<br>・RX23E-B グループ<br>・RX260、RX261 グループ<br>・RX26T グループ<br>・RX65W グループ |
| 9.00 | Mar.2.26 | 全体 | デバイスグループパターンを廃止し、プロテクト機能単位の章立てに改訂<br>対象デバイスに以下を追加<br>・RX14T グループ |

# 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策
   CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。
2. 電源投入時の処置
   電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。
3. 電源オフ時における入力信号
   当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。
4. 未使用端子の処理
   未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。
5. クロックについて
   リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。
6. 入力端子の印加波形
   入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、$V_{IL}$（Max.）から $V_{IH}$（Min.）までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、$V_{IL}$（Max.）から $V_{IH}$（Min.）までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。
7. リザーブアドレス（予約領域）のアクセス禁止
   リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。
8. 製品間の相違について
   型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違うと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

# ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」にパターンしており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
   標準水準：　コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
   高品質水準：輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
   当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因しまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1　2020.10)

## 本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

## お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

## 商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。