

RL78/I1D

中速オンチップ・オシレータを使用した STOP モード中の UART 受信 CC-RL

要旨

本アプリケーションノートでは、RL78/I1D の中速オンチップ・オシレータを使用して、STOP モード中に UART でデータを受信する方法について説明します。INTP(外部割り込み)端子を用いて、UART のスタート・ビットを検出して STOP モードから復帰します。同時に UART データの受信を行います。

中速オンチップ・オシレータは UART 通信に必要な発振精度を満たしていないため、ボーレートの補正が必要になります。本アプリケーションノートにおけるボーレートの補正は「RL78/I1D 中速オンチップ・オシレータでの UART 通信の実現 CC-RL (R01AN3096JJ)」と同じ方法で行っています。

動作確認デバイス

RL78/I1D

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様	3
2. 動作確認条件	4
3. 関連アプリケーションノート	4
4. ハードウェア説明	5
4.1 ハードウェア構成例	5
4.2 使用端子一覧	6
5. ソフトウェア説明	7
5.1 動作概要	8
5.2 補正処理の考え方	14
5.3 中速オンチップ・オシレータの温度特性について	17
5.4 STOP モード中の UART 受信方法	18
5.5 オプション・バイトの設定一覧	18
5.6 定数一覧	19
5.7 変数一覧	19
5.8 関数一覧	20
5.9 関数仕様	21
5.10 フローチャート	27
5.10.1 初期設定	28
5.10.2 周辺機能初期設定	28
5.10.3 ポート初期設定	29
5.10.4 CPU クロック初期設定	29
5.10.5 TAU0 初期設定	30
5.10.6 SAU0 初期設定	47
5.10.7 UART0 初期設定	50
5.10.8 INTP 初期設定	59
5.10.9 メイン処理	63
5.10.10 メイン初期設定	65
5.10.11 UART0 受信ステータス初期化	65
5.10.12 UART0 動作開始関数	66
5.10.13 TAU0 ボーレート設定	68
5.10.14 INTP2 動作開始関数	72
5.10.15 TAU0 チャンネル 2 動作開始関数	73
5.10.16 TAU0 チャンネル 1 動作開始関数	75
5.10.17 TAU0 チャンネル 1 動作停止関数	77
5.10.18 TAU0 チャンネル 2 動作停止関数	79
5.10.19 LED 点滅用ウェイト関数	81
5.10.20 TAU0 チャンネル 2 カウント完了割り込み関数	81
5.10.21 INTP2 割り込み処理	82
5.10.22 UART0 受信完了割り込み処理	83
5.10.23 UART0 受信データ数超過処理関数	83
5.10.24 UART0 受信完了処理	84
5.10.25 UART0 エラー割り込み関数	84
5.10.26 UART0 受信エラー処理	85
6. サンプルコード	86
7. 参考ドキュメント	86

1. 仕様

RL78/I1D の中速オンチップ・オシレータを使用して、STOP モード中に UART でデータを受信します。INTP(外部割り込み)端子で STOP モード中にスタート・ビットを検出し、STOP モードから復帰します。STOP モードの復帰と同時に UART の受信を行います。

シリアル・アレイ・ユニット（以降 SAU と記載）は UART 通信の受信のみ行います。

タイマ・アレイ・ユニット(以降 TAU と記載)はボーレートの補正を行います。CPU の復帰には端子入力エッジ検出(INTP2)の割り込みを使用します。

対向機器から送られてくるデータを正常に受信できたか、エラーが発生したかを LED に表示します。

中速オンチップ・オシレータは UART 通信に必要な発振精度を満たしていないため、ボーレートの補正が必要になります。本アプリケーションノートでは、ボーレートの補正は「RL78/I1D 中速オンチップ・オシレータでの UART 通信の実現 CC-RL (R01AN3096JJ)」と同じ方法で行っています。

備考. 中速オンチップ・オシレータを使用した場合、SNOOZE モードを利用して STOP モード中に UART の受信はできません。SNOOZE モードを利用して STOP モード中に UART の受信を行う場合は高速オンチップ・オシレータを使用してください。

表 1.1 に使用する周辺機能と用途と、図 1-1 本アプリケーション概要を示します。

表 1.1 使用する周辺機能と用途

周辺機能	用途
シリアル・アレイ・ユニット(SAU)	UART 受信(UART0)
外部割り込み (INTP)	スタート・ビットの検出
タイマ・アレイ・ユニット (TAU)	中速オンチップ・オシレータ発振精度の測定

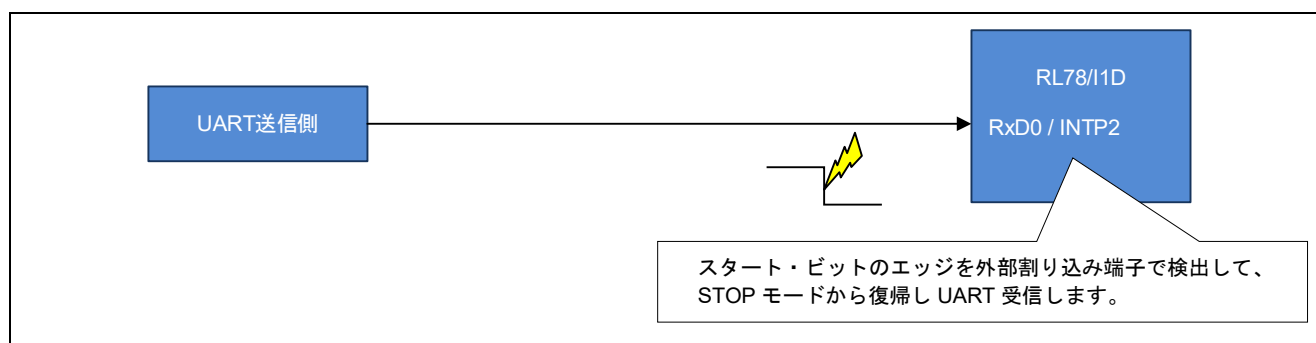


図 1-1 本アプリケーション概要

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/I1D (R5F117GCG)
動作周波数	- 中速内蔵発振クロック(f_{IM}) : 4MHz (UART 動作時) - 高速内蔵発振クロック(f_{IH}) : 24MHz (MOCO 発振精度補正時)
動作電圧	3.3V (1.6V~3.6V で動作可能) LVD 動作 (V_{LVI}) : LVD オフ
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ for CC V8.07.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.11.00
統合開発環境 (e ² studio)	ルネサス エレクトロニクス製 e ² studio V2022-01 (22.1.0)
C コンパイラ (e ² studio)	ルネサス エレクトロニクス製 CC-RL V1.11.00
統合開発環境 (IAR)	IAR Systems 製 IAR Embedded Workbench for Renesas RL78 V4.21.3
C コンパイラ (IAR)	IAR Systems 製 IAR C/C++ Compiler for Renesas RL78 V4.21.3.2447
使用ボード	RL78/I1D CPU ボード (RTE5117GC0TGB00000R)

備考. RL78/I1D CPU ボード (RTE5117GC0TGB00000R) は、LED が N-ch オープン・ドレインのポート (P60、P61) に接続されています。LED を消灯するために P60、P61 を Hi-Z に設定すると、貫通電流が流れる可能性があります。本アプリケーションノートにおいて、この貫通電流を含まない状態で評価を実施した際の、STOP モード時における電源電流は実測値で 0.4[uA] です。

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。

併せて参照してください。

- RL78/G13 初期設定 CC-RL (R01AN2575JJ)
- RL78/G13 ソフトウェア UART CC-RL (R01AN4671JJ)
- RL78/I1D 中速オンチップ・オシレータでの UART 通信の実現 CC-RL (R01AN3096JJ)

4. ハードウェア説明

4.1 ハードウェア構成例

図 4-1 に本アプリケーションノートで使用するハードウェアを示します。

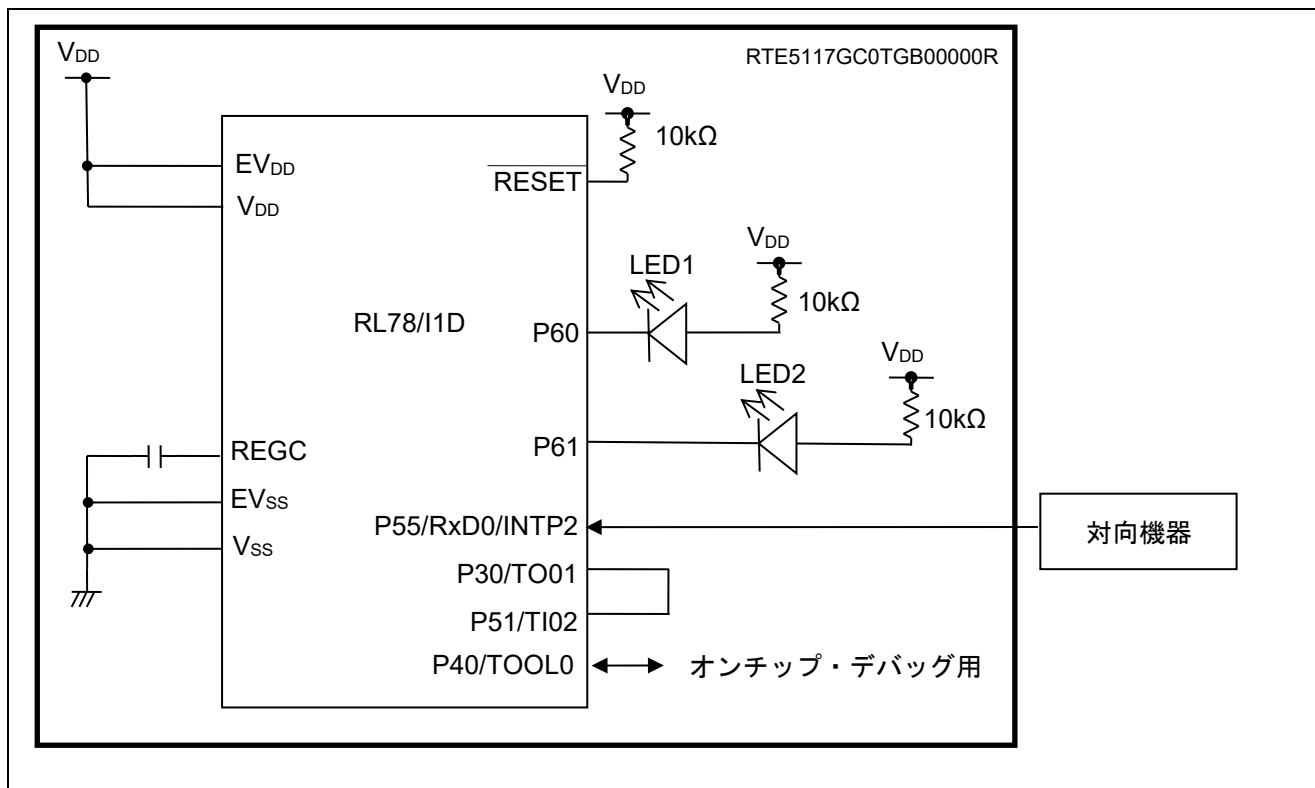


図 4-1 ハードウェア構成例

注意 1 この回路イメージは接続の概要を示す為に簡略化しています。

実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください。

(入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい)。

- 2 EVSS で始まる名前の端子がある場合には V_{SS} に、EVDD で始まる名前の端子がある場合には V_{DD} にそれぞれ接続してください。
- 3 V_{DD} は LVD にて設定したリセット解除電圧 (V_{LVI}) 以上にしてください。
- 4 P60、P61 は、N-ch オープン・ドレイン出力のため、LED を消灯する際には Hi-Z に設定する必要がありますが、この場合、P60、P61 に貫通電流が流れる可能性があります。

4.2 使用端子一覧

表 4.1 に使用端子と機能を示します。

表 4.1 使用端子と機能

端子名	入出力	機能
P60	出力	LED1 制御
P61	出力	LED2 制御
P30/TO01	出力	MOCO 精度測定の対象波形
P51/TI02	入力	MOCO 精度測定の対象波形
P55/RxD0/INTP2	入力	RxD0 : UART0 受信入力用端子 INTP2 : 割り込みエッジ検出

5. ソフトウェア説明

本サンプルコードでは、コンパイラのコード生成機能を利用しています。また、生成された関数を編集するため、CS+版またはe2studio版は、コード生成のプロパティを変更しています。以下のようにコード生成のモードを「すでにファイルがあれば何もしない」に設定していますので、コード生成を行っても既にプロジェクト内に存在するファイルは更新されません。モードを「ファイルをマージする」か「ファイルを上書きする」に設定してコード生成を行った場合は、プロジェクト内に存在するファイルが更新されますが、本サンプルコードは正常に動作しなくなりますのでご注意ください。

IAR版は、IAR Embedded Workbench にコード生成のプラグインが入っていないため、コード生成ツール

Applilet3 (http://am.renesas.com/products/tools/coding_tools/coding_assistance/applilet/downloads.jsp#) でコードを生成して IAR のプロジェクトに取り込む形になります。IAR 版のサンプルコードをダウンロードし、Applilet3 でコード生成を行ってソースファイルを上書きした場合には、本サンプルコードは正常動作しなくなりますのでご注意ください。

図 5-1、図 5-2 にコード生成のプロパティ設定画面に示します。

• CS+

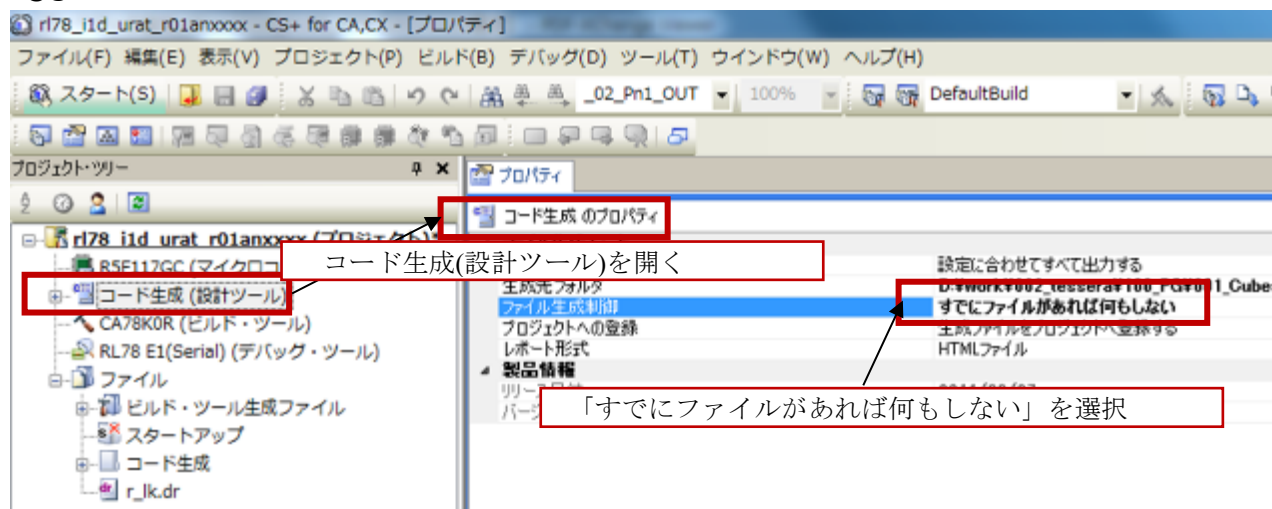


図 5-1 コード生成のプロパティ設定画面(CS+)

• e2studio

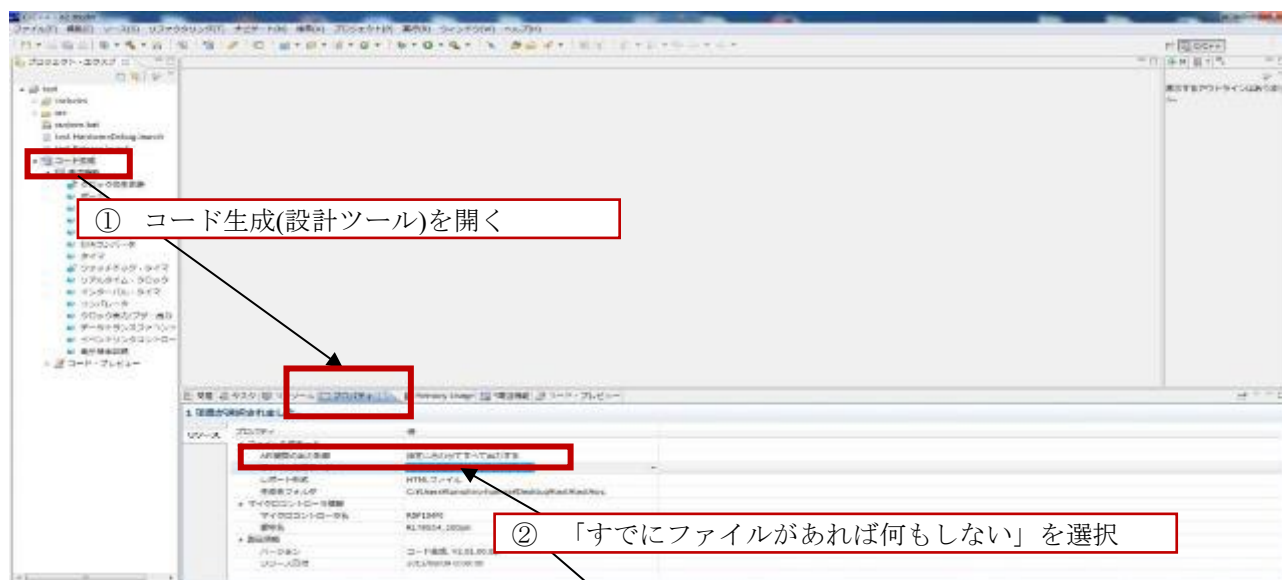


図 5-2 コード生成のプロパティ設定画面(e2studio)

5.1 動作概要

本サンプルコードでは、STOP モードで待機中に UART の受信を行います。INTP(外部割り込み)を用いて、UART のスタート・ビットを検出して STOP モードから復帰し、UART でデータを受信します。中速オンチップ・オシレータは UART 通信に必要な発振精度を満たしていないため、「RL78/I1D 中速オンチップ・オシレータでの UART 通信の実現 CC-RL (R01AN3096JJ)」と同じ方法でボーレート補正を行います。

UART 受信データが正常・異常の場合に LED を制御します。LED 制御の対応表を表 5.1 に示します。

表 5.1 LED の対応表

UART 受信データ	LED
正常データ	端子入力エッジ検出割り込み時 LED1・2：点灯 UART0 の受信完了時 LED1・2：消灯
異常データ (フレーミング・エラー)	LED1：点滅 LED2：消灯
異常データ (パリティ・エラー)	LED1：消灯 LED2：点滅
異常データ (オーバーラン・エラー)	LED1：点滅 LED2：点滅

(1) ポートの初期設定を行います。

P60、P61 に Hi-Z 出力を設定し、LED1、LED2 を消灯します。

(2) SAU の初期設定を行います。

<設定条件>

- SAU0 チャンネル 0 を UART として使用します。
- データ入力は P55/RxD0 端子を使用します。
- データ長は 8 ビットを使用します。
- データ転送方向設定は LSB ファーストを使用します。
- パリティ設定は偶数パリティを使用します。
- 受信データ・レベル設定は標準を使用します。
- 転送レートは 9600bps を使用します。
- 受信完了割り込み(INTSR0)、エラー割り込み(INTSRE0)を使用します。
- INTSR0、INTST0、INTSRE0 の割り込み優先順位は低優先（レベル 3）を使用します。

(3) TAU の初期設定を行います。

<チャンネル 1 設定条件>

- 動作クロックは中速オンチップ・オシレータ (MOCO) 4MHz を使用します。
- 16 ビット・タイマを使用します。
- ソフトウェア・トリガ・スタートを使用します。
- MOCO の有効エッジ：立ち下がりを使用します。
- インターバル・タイマ・モード／方形波出力を使用します。
- カウント開始時にタイマ割り込みを発生しないとして使用します。
- 正論理出力を使用します。

<チャンネル 2 設定条件>

- 動作クロックは高速オンチップ・オシレータ (HOCO) 24MHz を使用します。
- 単独チャンネル動作を使用します。
- TI02 端子の有効エッジはスタート・トリガ、キャプチャ・トリガを使用します。
- TI02 端子の有効エッジは立ち上がりエッジを使用します。
- 入力パルス間隔測定モードを使用します。
- 正論理出力を使用します。

(4) 割り込みの初期設定を行います。

<設定条件>

- 端子入力エッジ検出(INTP2)を立ち下がりエッジとして使用します。

(5) main 処理の初期設定を行います。

<設定条件>

- UART0 受信ステータス初期化を行います。
 - 変数 md_status に"0"(OK)を設定します。
 - 変数 g_uart0_rx_count に"0"(受信カウンタ値を 0)を設定します。
 - 変数 g_uart0_rx_length に"1"(受信データ数を 1)を設定します。
 - 変数 gp_uart0_rx_address に受信データ・ポインタを設定します。
- ボーレータの設定を行います。
 - CKC レジスタ MCM1 ビットに"0"(高速オンチップ・オシレータ・クロック)を設定します。
 - 高速オンチップ・オシレータ・クロックの設定に変更されるまでウェイトします。
 - TAU0 のチャンネル 2 を起動します。
 - ◆ IF1L レジスタの TMIF02 ビットに"0"(割り込み要求信号が発生していない)を設定します。
 - ◆ MK1L レジスタの TMMK02 ビットに"0"(割り込み処理許可)を設定します。
 - ◆ TS0 レジスタの TS02 ビットに"1"(カウンタ動作許可状態)を設定します。
 - TIS0 レジスタの TIS02~TIS00 ビットに"011B"(中速オンチップ・オシレータ・クロック(f_{IM}))を設定します。
 - TMR01 レジスタに"1000H"を設定します。
 - ◆ CKS011~CKS010 ビットに"00B" (タイマ・クロック選択レジスタ m(TPSm)で設定した動作クロック CKm0)を設定します。
 - ◆ CCS01 ビットに"0" (Tl_{mn} 端子からの入力信号の有効エッジ)を設定します。
 - ◆ SPLIT01 ビットに"0" (16 ビット・タイマとして動作)を設定します。
 - ◆ STS012~STS010 ビットに"000B" (ソフトウェア・トリガ・スタートのみ有効(他のトリガ要因を非選択にする))を設定します。
 - ◆ CIS011~CIS010 ビットに"00B" (立ち下がリエッジ)を設定します。
 - ◆ MD013~MD011 ビットに"000B" (インターバル・タイマ・モード)を設定します。
 - ◆ MD013 ビットに"0" (カウンタ開始時にタイマ割り込みを発生しない(タイマ出力も変化しない))を設定します。
 - TDR01 レジスタに"1295H"を設定します。
 - TAU0 のチャンネル 1 を起動します。
 - ◆ IF1L レジスタの TMIF01 ビットに"0"(割り込み要求信号が発生していない)を設定します。
 - ◆ MK1L レジスタの TMMK01 ビットに"0"(割り込み処理許可)を設定します。
 - ◆ TOE0 レジスタの TOE01 ビットに"1"(タイマの出力を許可)を設定します。
 - ◆ TS0 レジスタの TS01 ビットに"1"(カウンタ動作許可状態)を設定します。
 - HALT モードに移行し、TAU0 のチャンネル 2 の割り込みが 2 回発生するまでウェイトします。
 - CSC レジスタの HIOSTOP ビットに"1"(高速オンチップ・オシレータ停止)を設定します。

- HALT モード復帰後、TAU0 のチャンネル 1 を停止します。
 - ◆ TT0 レジスタの TT01 ビットに"1"(動作停止(停止トリガ発生))を設定します。
 - ◆ TOE0 レジスタの TOE01 ビットに"0"(タイマの出力を禁止)を設定します。
 - ◆ MK1L レジスタの TMMK01 ビットに"1"(割り込み処理禁止)を設定します。
 - ◆ IF1L レジスタの TMIF01 ビットに"0"(割り込み要求信号が発生していない)を設定します。
- TAU0 のチャンネル 2 を停止します。
 - ◆ TT0 レジスタの TT02 ビットに"1"(動作停止(停止トリガ発生))を設定します。
 - ◆ MK1L レジスタの TMMK02 ビットに"1"(割り込み処理禁止)を設定します。
 - ◆ IF1L レジスタの TMIF02 ビットに"0"(割り込み要求信号が発生していない)を設定します。
- SDR01 レジスタにボーレートを設定します。
 - ◆ $SDR01 = (2 * ((23232 / (g_tau0_ch2_width >> 8)) - 1)) << 8$
- CKC レジスタ MCM1 ビットに"1"(中速オンチップ・オシレータ・クロック)を設定します。
- 中速オンチップ・オシレータ・クロックの設定に変更されるまでウェイトします。
- UART0 を起動します。
 - SS0 レジスタの SS01 ビットに"1"(SEmn ビットに 1 をセットし、通信待機状態に遷移する)を設定します。
 - IF0H レジスタの SRIF0 ビットに"0"(割り込み要求信号が発生していない)を設定します。
 - IF0H レジスタの SREIF0 ビットに"0"(割り込み要求信号が発生していない)を設定します。
 - MK0H レジスタの SRMK0 ビットに"0"(割り込み処理許可)を設定します。
 - MK0H レジスタの SREMK0 ビットに"0"(割り込み処理許可)を設定します。
- INTP2 を起動します。
 - IF0L レジスタの PIF2 ビットに"0"(割り込み要求信号が発生していない)を設定します。
 - MK0L レジスタの PMK2 ビットに"0"(割り込み処理許可)を設定します。

(6) STOP モードに移行します。

(7) INTP2(端子入力エッジ検出)検出後、下記設定をして STOP モードから復帰します。

- MK0L レジスタの PMK2 ビットに"1"(割り込み処理禁止)を設定します。
- IF0L レジスタの PIF2 ビットに"0"(割り込み要求信号が発生していない)を設定します。
- P60、P61 を Low 出力に設定し、LED1、LED2 を点灯します。

(8) UART0 の受信完了までウェイト、受信完了時は下記設定をします。

- 変数 g_uart0rxerr が"0" (UART0 の正常終了) を設定します。
- 変数 g_uart0rxend が"1" (UART0 の受信完了) を設定します。
- P60、P61 に Hi-Z 出力を設定し、LED1、LED2 を消灯します。

(9) 受信データが異常の場合

- フレーミング・エラーの場合、P60 に Low 出力 / Hi-Z 出力を設定し LED1 を点滅します。
- パリティ・エラーの場合、P61 に Low 出力 / Hi-Z 出力を設定し LED2 を点滅します。
- オーバーラン・エラーの場合、P60・P61 に Low 出力 / Hi-Z 出力を設定し LED1・LED2 を点滅します。
- 以降(9)を繰り返します。

(10) UART0 受信ステータス初期化を行います。

- 変数 md_status に"0"(OK)を設定します。
- 変数 g_uart0_rx_count に"0"(受信カウント値を 0)を設定します。
- 変数 g_uart0_rx_length に"1"(受信データ数を 1)を設定します。
- 変数 gp_uart0_rx_address に受信データ・ポインタを設定します。

(11) 変数 g_uart0rxend に"0" (UART0 の未受信) を設定します。

(12) INTP2 を起動します。

- IF0L レジスタの PIF2 ビットに"0"(割り込み要求信号が発生していない)を設定します。
- MK0L レジスタの PMK2 ビットに"0"(割り込み処理許可)を設定します。

(13) 以降(6)～(12)を繰り返します。

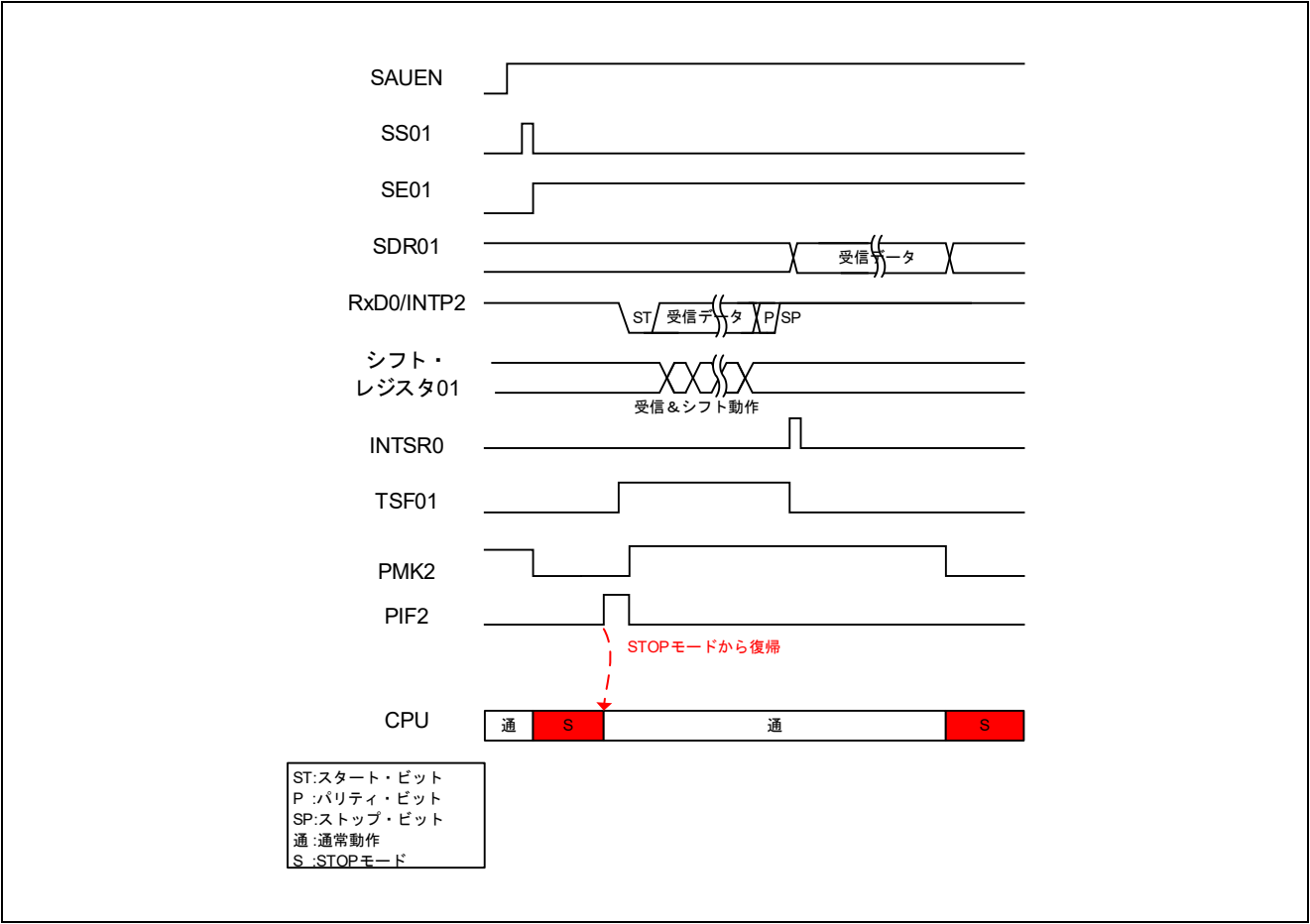


図 5-3 タイムチャート

5.2 補正処理の考え方

補正処理の具体的な方法について詳細を説明します。

(1) 測定対象波の生成

図 5-4 に示すように、中速オンチップ・オシレータ（MOCO）を N 分周して測定対象波を生成します。 N の値はできるだけ大きくしたほうが測定の精度が上がりますが、タイマ・アレイ・ユニット 0 チャンネル 2 によるカウント結果が最終的に 16 ビットの範囲に収まる必要があります。ここで、MOCO は $4\text{MHz} \pm 12\%$ 、HOCO は $24\text{MHz} \pm 1\%$ ですから、それぞれの Max 値、Typ 値、Min 値の組み合わせにおける測定（カウント）結果を表 5.2 に示します。

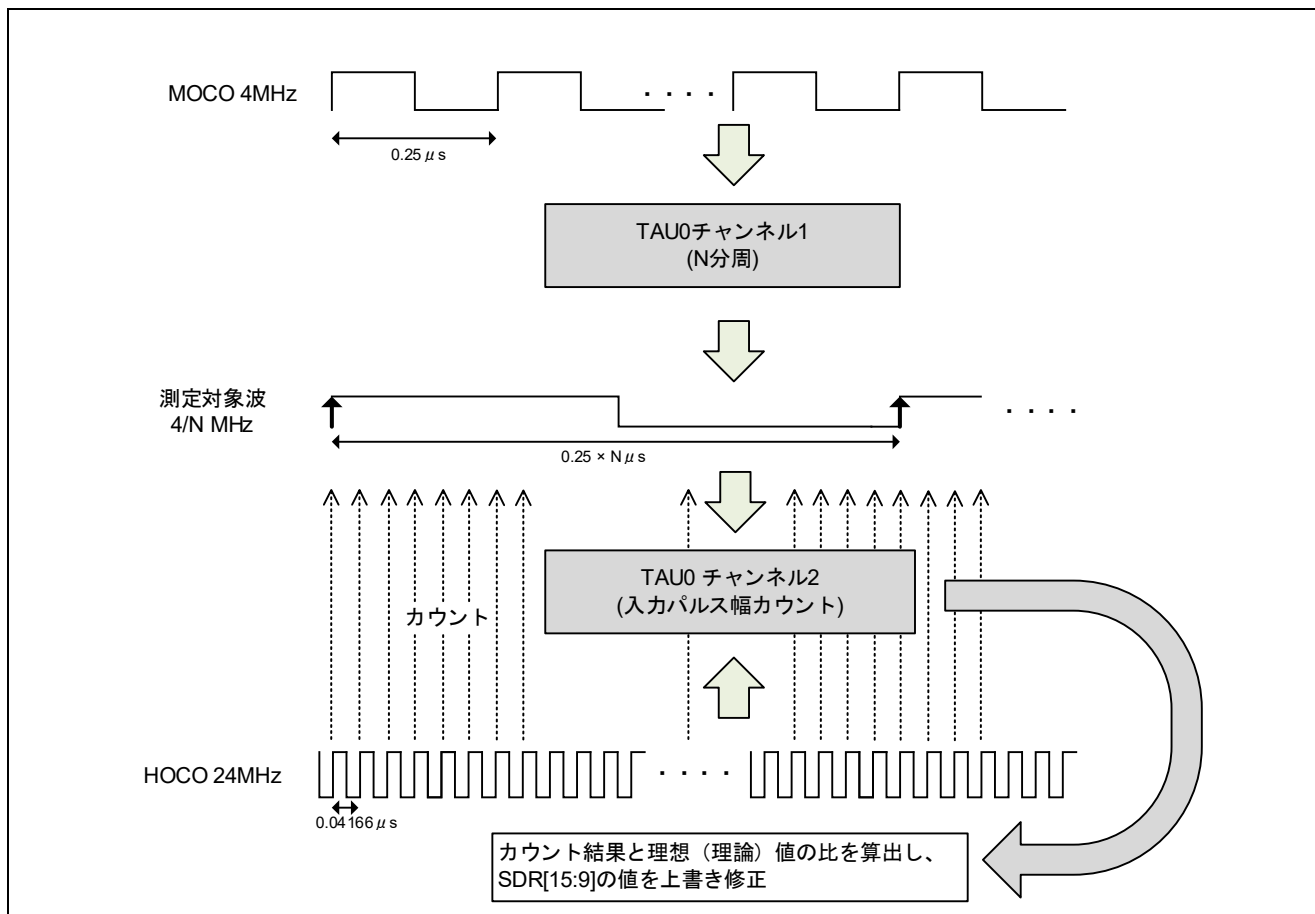


図 5-4 補正処理

表 5.2 MOCO を N 分周した場合の測定対象波の測定結果

		MOCO (4 MHz±12%)		
		min: 3.52 MHz	Typ: 4.00 MHz	Max: 4.42 MHz
HOCO (24 MHz±1%)	Max: 24.24 MHz	(24.24 / 3.52) N = 6.886N	(24.24 / 4.00) N = 6.060N	(24.24 / 4.42) N = 5.484N
	Typ: 24.00 MHz	(24.00 / 3.52) N = 6.818N	(24.00 / 4.00) N = 6.000N	(24.00 / 4.42) N = 5.430N
	min: 23.76 MHz	(23.76 / 3.52) N = 6.750N	(23.76 / 4.00) N = 5.940N	(23.76 / 4.42) N = 5.376N

表 5.2 で示したように、MOCO が 3.52MHz、HOCO が 24.24MHz のときが、測定結果のカウント値が最も大きくなるケースです。したがって、N は以下の式によって算出できます。

$$(24.24 / 3.52) N < 65535$$

$$N < 65535 * 3.52 / 24.24$$

$$N < 9516.633$$

$$\therefore N (\text{Max}) = 9516$$

ここで、TDR01 レジスタに設定するのは測定対象波の周期の半分です。そのため、設定値は以下のようになります。R_TAU0_Baudrate_Correction 関数をご確認ください。

$$\begin{aligned} \text{TDR01 に設定する値} &= N/2-1 \\ &= 4757 (0x1295) \end{aligned}$$

(2) ボーレート補正

本アプリケーションの UART は MOCO 駆動で $f_{CLK} = 4\text{MHz}$ 、また $f_{MCK} = CK00 = f_{CLK} / 2 = 2\text{MHz}$ の設定です。目標ボーレートは 9600bps ですから、SDR レジスタの上位 7 ビットに入れる値 SDR[15:9]は以下の式で求められます。

$$\begin{aligned} \text{SDR01}[15:9] + 1 &= f_{MCK} / (2 * 9600) \\ &= 2 \text{ MHz} / (2 * 9600) \end{aligned}$$

これに MOCO 発振精度の補正を反映させると、以下の式になります。

$$\begin{aligned} \text{SDR}[15:9] + 1 &= 2 \text{ MHz} * (\text{理想カウント値} / \text{CH2 のキャプチャ値}) / (2 * 9600) \\ &= 2 \text{ MHz} * (6.000\text{N} / \text{CH2 のキャプチャ値}) / (2 * 9600) \\ &= 2 \text{ MHz} * (6 * 9516 / \text{CH2 のキャプチャ値}) / (2 * 9600) \\ &= 5947500 / (\text{CH2 のキャプチャ値}) \end{aligned}$$

演算を簡単にするため、右辺を 256 で約分すると、最終的に以下の式になります。本サンプルプログラムでは、R_TAU0_Baudrate_Correction 関数にて記述されております。左辺値 SDR01[15:9] + 1 をローカル変数 k として記述していますので、ご確認下さい。

$$= 23232 / (\text{CH2 のキャプチャ値の上位 8 ビット})$$

5.3 中速オンチップ・オシレータの温度特性について

温度変化によって、中速オンチップ・オシレータの周波数が変化し、UART のボーレートが変化します。動作中の温度変化によりボーレート誤差が大きくなり、UART 通信でエラーが発生しないよう、 $0.1\%/^{\circ}\text{C}+\alpha$ を目安にボーレートの補正を行う必要があります。

本アプリケーションノートでは、STOP モード中に UART でデータ受信する方法を示すため、ボーレートの補正はリセット解除後 1 度のみとしています。ボーレート補正に関しては「RL78/I1D 中速オンチップ・オシレータでの UART 通信の実現 CC-RL (R01AN3096JJ)」を参照ください。

図 5-5 に中速オンチップ・オシレータの温度特性を示します。

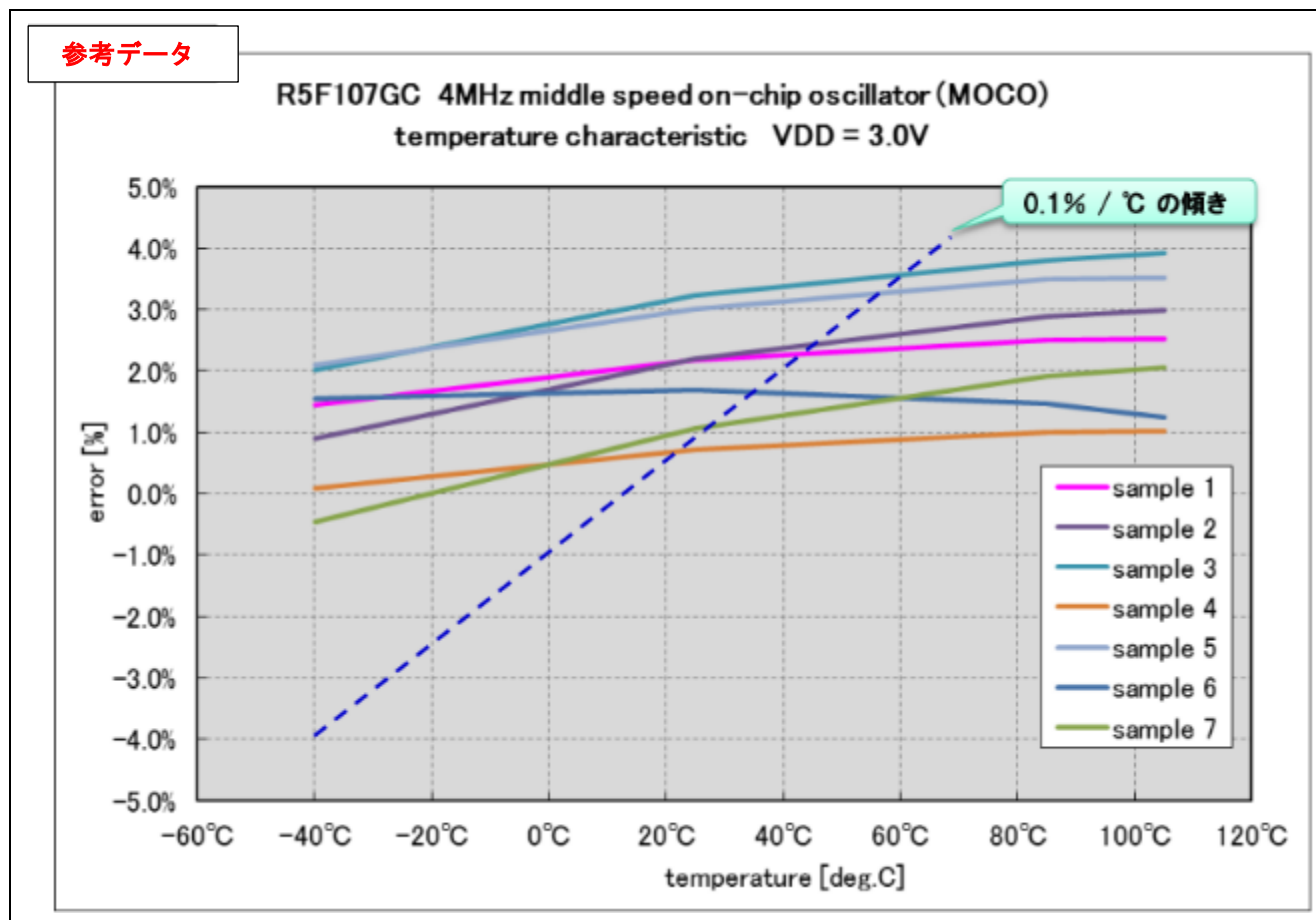


図 5-5 中速オンチップ・オシレータの温度特性

5.4 STOP モード中の UART 受信方法

システム・クロックに MOCO(中速オンチップオシレータ)を選択している場合、基本的に SNOOZE モードによる STOP 中の UART 受信はできません。

システム・クロックに MOCO(中速オンチップオシレータ)を選択している場合、UART 受信は SNOOZE モードを使用せずに、直接 STOP モードから復帰させる事で受信可能です。但し、外部割り込み端子 (INTP_n)を RxD 端子に接続し、外部割り込み端子でスタート・ビットを検出して STOP モードを解除してください。

図 5-6 に STOP モード中の UART 受信方法を示します。

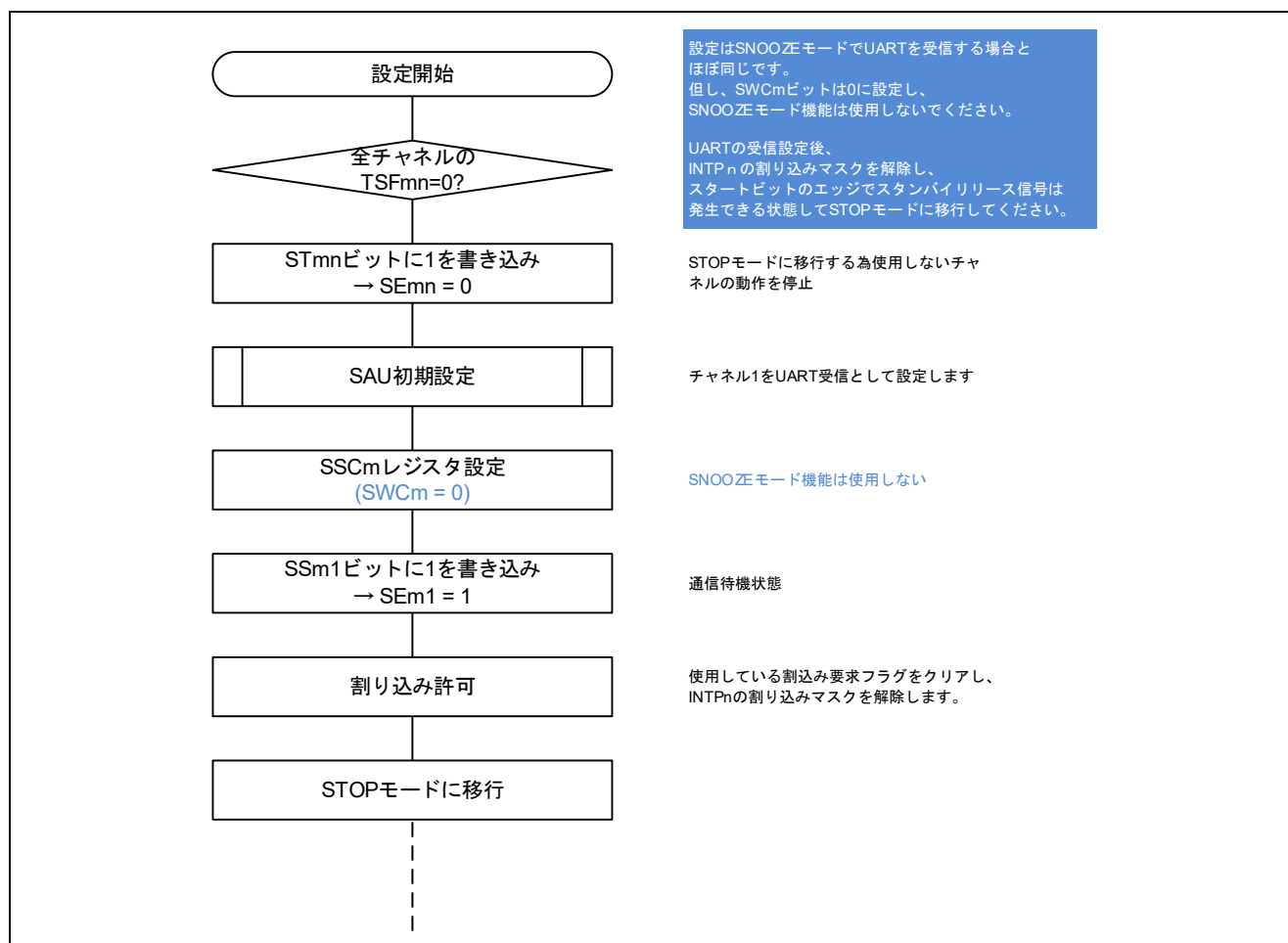


図 5-6 STOP モード中の UART 受信方法

5.5 オプション・バイトの設定一覧

表 5.3 にオプション・バイト設定一覧を示します。

表 5.3 オプション・バイト設定一覧

アドレス	設定値	内容
000C0H/010C0H	1110 1111B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	1111 1111B	LVD オフ
000C2H/010C2H	1110 0000B	HS モード、HOCO : 24MHz
000C3H/010C3H	0000 0100B	オンチップ・デバッグ禁止

5.6 定数一覧

表 5.4 に定数一覧を示します。

表 5.4 定数一覧

定数名	設定値	内容
WAIT_MAX	240000	LED 点滅用ウェイトの MAX 値

5.7 変数一覧

表 5.5 にグローバル変数を示します。

表 5.5 グローバル変数

Type	Variable Name	Contents	Function Used
uint8_t	g_uart0rxbuf	受信データバッファ	main R_MAIN_UserInit
uint8_t*	gp_uart0_rx_address	受信データ・ポインタ	R_UART0_Receive r_uart0_interrupt_receive r_uart0_interrupt_error
uint16_t	g_uart0_rx_count	受信データ数カウンタ	R_UART0_Receive
uint16_t	g_uart0_rx_length	受信データ数	R_UART0_Receive r_uart0_interrupt_receive
uint8_t	g_valid_measure	TAU0 チャンネル 2 の割り込み発生回数	R_TAU0_Baudrate_Correction r_tau0_channel2_interrupt
MDSTATUS	g_uart0rxend	UART 受信処理終了フラグ	main r_uart0_callback_receiveend
uint8_t	g_uart0rxerr	UART エラー受信	main r_uart0_callback_receiveend r_uart0_callback_error
uint32_t	g_tau0_ch2_width	方形波 1 周期の測定結果	R_TAU0_Baudrate_Correction r_tau0_channel2_interrupt
uint32_t	g_wait_count	LED 点滅用ウェイトのカウンタ	main R_Processing_pause

5.8 関数一覧

表 5.6 に関数一覧を示します。

表 5.6 関数一覧

関数名	概要
hdwinit	初期設定
R_Systeminit	周辺機能初期設定
R_PORT_Create	ポート初期設定
R_CGC_Create	CPU クロック初期設定
R_TAU0_Create	TAU0 初期設定
R_SAU0_Create	SAU0 初期設定
R_UART0_Create	UART0 初期設定
R_INTC_Create	INTP 初期設定
main	メイン処理
R_MAIN_UserInit	メイン初期設定
R_UART0_Receive	UART0 受信ステータス初期化
R_UART0_Start	UART0 動作開始関数
R_TAU0_Baudrate_Correction	TAU0 ボーレート設定
R_INTC2_Start	INTP2 動作開始関数
R_TAU0_Channel2_Start	TAU0 チャンネル 2 動作開始関数
R_TAU0_Channel1_Start	TAU0 チャンネル 1 動作開始関数
R_TAU0_Channel1_Stop	TAU0 チャンネル 1 動作停止関数
R_TAU0_Channel2_Stop	TAU0 チャンネル 2 動作停止関数
R_Processing_pause	LED 点滅用ウェイト関数
r_tau0_channel2_interrupt	TAU0 チャンネル 2 カウント完了割り込み関数
r_intc2_interrupt	INTP2 割り込み処理
r_uart0_interrupt_receive	UART0 受信完了割り込み処理
r_uart0_callback_softwareoverrun	UART0 受信データ数超過処理関数
r_uart0_callback_receiveend	UART0 受信完了処理
r_uart0_interrupt_error	UART0 エラー割り込み関数
r_uart0_callback_error	UART0 受信エラー処理

5.9 関数仕様

サンプルコードの関数仕様を示します。

[関数名] hdwinit

概要	初期設定
ヘッダ	なし
宣言	void hdwinit(void)
説明	周辺機能の初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_Systeminit

概要	周辺機能初期設定
ヘッダ	なし
宣言	void R_Systeminit(void)
説明	本アプリケーションノートで使用する周辺機能の初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_PORT_Create

概要	ポート初期設定
ヘッダ	r_cg_port.h
宣言	void R_PORT_Create(void)
説明	ポート初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_CGC_Create

概要	CPU クロック初期設定
ヘッダ	r_cg_cgc.h
宣言	void R_CGC_Create(void)
説明	CPU クロック初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_TAU0_Create

概要	TAU0 初期設定
ヘッダ	r_cg_tau.h
宣言	void R_TAU0_Create (void)
説明	TAU0 チャネル初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_SAU0_Create

概要	SAU0 初期設定
ヘッダ	r_cg_sau.h
宣言	void R_SAU0_Create(void)
説明	SAU0 初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_UART0_Create

概要	UART0 初期設定
ヘッダ	r_cg_sau.h
宣言	void R_UART0_Start (void)
説明	UART0 初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_INTC_Create

概要	INTP 初期設定
ヘッダ	r_cg_intp.h
宣言	void R_INTC_Create (void)
説明	INTP 初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] main

概要	メイン処理
ヘッダ	なし
宣言	void main(void)
説明	メイン初期設定を実行後、STOP 状態で UART の受信待ちを行います。INTP2 で UART のスタート・ビットを検出したら UART の受信処理を行います。その後 STOP 状態に戻ります。受信エラーを検出した場合、エラーの判定を行いエラーの内容を LED に表示します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_MAIN_UserInit

概要	メイン初期設定
ヘッダ	なし
宣言	void R_MAIN_UserInit(void)
説明	UART0, TAU0,初期設定を行った後、INTP2 の動作を開始し、EI 命令で割り込みを許可します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_UART0_Receive

概要	UART0 受信ステータス初期化	
ヘッダ	r_cg_sau.h	
宣言	MD_STATUS R_UART0_Receive(uint8_t * const rx_buf, uint16_t rx_num)	
説明	UART0 受信の初期設定をします。	
引数	uint8_t * const rx_buf	: 受信データバッファのアドレス
	uint16_t rx_num	: 受信データバッファのサイズ
リターン値	[MD_OK]の場合：受信設定完了 [MD_ARGERROR]の場合：受信設定失敗	
備考	なし	

[関数名] R_UART0_Start

概要	UART0 動作開始関数	
ヘッダ	r_cg_sau.h	
宣言	void R_UART0_Start (void)	
説明	UART0 の起動許可設定を行います。	
引数	なし	
リターン値	なし	
備考	なし	

[関数名] R_TAU0_Baudrate_Correction

概要	TAU0 ボーレート設定	
ヘッダ	r_cg_tau.h	
宣言	void R_TAU0_Baudrate_Correction (void)	
説明	ボーレート補正を実施する関数です。TAU0 チャンネル 1 およびチャンネル 2 を起動します。チャンネル 1 で生成された測定対象方形波のパルス幅をチャンネル 2 で測定し、その測定結果から逆算して、UART のボーレートが理想値に最も近づくよう、クロックの分周値を修正します。	
引数	なし	
リターン値	なし	
備考	なし	

[関数名] R_INTC2_Start

概要	INTP2 動作開始関数	
ヘッダ	r_cg_intp.h	
宣言	void R_INTC2_Start (void)	
説明	INTP2 の起動許可設定を行います。	
引数	なし	
リターン値	なし	
備考	なし	

[関数名] R_TAU0_Channel2_Start

概要	TAU0 チャンネル 2 動作開始関数
ヘッダ	r_cg_tau.h
宣言	void R_TAU0_Channel2_Start (void)
説明	TAU0 のチャンネル 2 の起動許可設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_TAU0_Channel1_Start

概要	TAU0 チャンネル 1 動作開始関数
ヘッダ	r_cg_tau.h
宣言	void R_TAU0_Channel1_Start (void)
説明	TAU0 のチャンネル 1 の起動許可設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_TAU0_Channel1_Stop

概要	TAU0 チャンネル 1 動作停止関数
ヘッダ	r_cg_tau.h
宣言	void R_TAU0_Channel1_Stop (void)
説明	TAU0 のチャンネル 1 の起動停止設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_TAU0_Channel2_Stop

概要	TAU0 チャンネル 2 動作停止関数
ヘッダ	r_cg_tau.h
宣言	void R_TAU0_Channel2_Stop (void)
説明	TAU0 のチャンネル 2 の起動停止設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_Processing_pause

概要	LED 点滅用ウェイト関数
ヘッダ	なし
宣言	void R_Processing_pause (void)
説明	LED 点滅のウェイトを行います。
引数	なし
リターン値	なし
備考	なし

[関数名] r_tau0_channel2_interrupt

概要	TAU0 チャンネル 2 カウント完了割り込み関数
ヘッダ	r_cg_tau.h
宣言	__interrupt static void r_tau0_channel1_interrupt(void)
説明	TAU0 チャンネル 2 によるパルス幅測定の結果を、グローバル変数に格納します。
引数	なし
リターン値	なし
備考	なし

[関数名] r_intc2_interrupt

概要	INTP2 割り込み完了処理
ヘッダ	r_cg_intp.h
宣言	__interrupt static void r_intc2_interrupt (void)
説明	INTP2 の割り込みを禁止にします。
引数	なし
リターン値	なし
備考	なし

[関数名] r_uart0_interrupt_receive

概要	UART0 受信完了割り込み処理
ヘッダ	r_cg_sau.h
宣言	__interrupt static void r_uart0_interrupt_receive(void)
説明	受信したデータを RAM に格納して、アドレスと受信回数値を更新します。
引数	なし
リターン値	なし
備考	なし

[関数名] r_uart0_callback_softwareoverrun

概要	UART0 受信データ数超過処理関数
ヘッダ	r_cg_sau.h
宣言	static void r_uart0_callback_softwareoverrun (uint16_t rx_data)
説明	受信したデータ数が指定された数を超過した際にコールされる関数です。
引数	uint16_t rx_data
リターン値	なし
備考	サンプルコードでは超過処理を行っていません。必要に応じてプログラムを追加してください。

[関数名] r_uart0_callback_receiveend

概要	UART0 受信完了処理
ヘッダ	r_cg_sau.h
宣言	static void r_uart0_callback_receiveend(void)
説明	受信完了通知と、受信エラーフラグのクリアを行います。
引数	なし
リターン値	なし
備考	なし

[関数名] r_uart0_interrupt_error

概要	UART0 エラー割り込み関数
ヘッダ	r_cg_sau.h
宣言	__interrupt static void r_uart0_interrupt_error(void)
説明	受信データを RAM に格納して、r_uart0_callback_error 関数に対し、検出したエラーに対応した応答をさせます。
引数	なし
リターン値	なし
備考	なし

[関数名] r_uart0_callback_error

概要	UART0 受信エラー処理
ヘッダ	r_cg_sau.h
宣言	static void r_uart0_callback_error(uint8_t err_type)
説明	エラーに対応したデータ送信のフラグ設定を行います。
引数	err_type エラー種別
リターン値	なし
備考	なし

5.10 フローチャート

図 5-7 にサンプルコードの全体フローを示します。

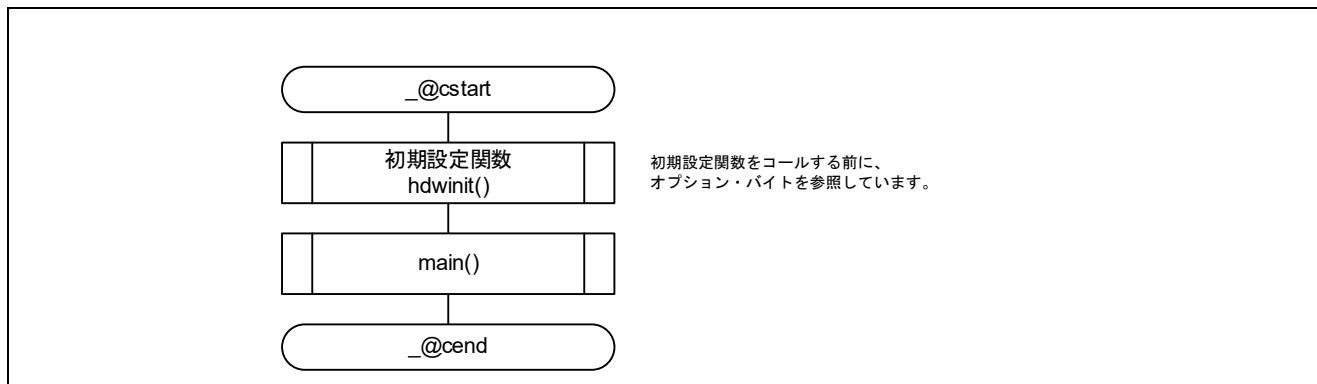


図 5-7 全体フロー

5.10.1 初期設定

図 5-8 に初期設定のフローチャートを示します。

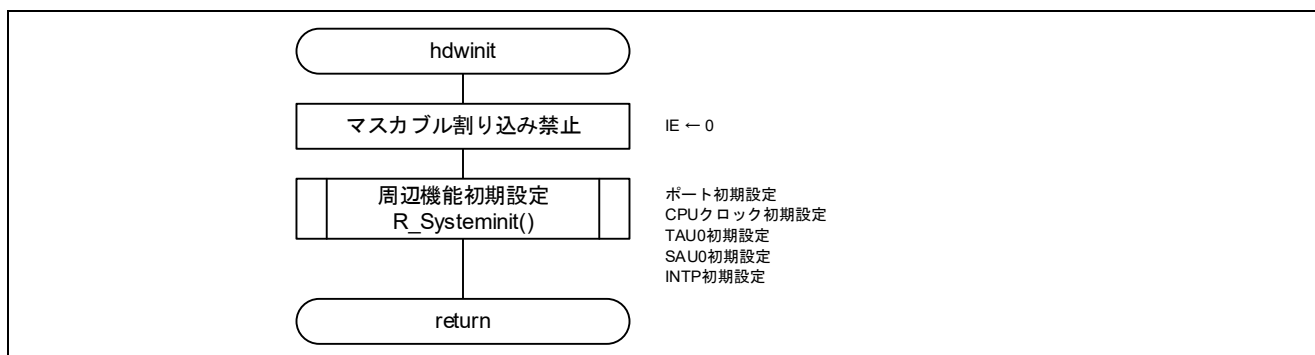


図 5-8 初期設定

注：IAR のサンプルコードでは `_low_level_init` 関数にて初期設定を行います。

5.10.2 周辺機能初期設定

図 5-9 に周辺機能初期設定のフローチャートを示します。

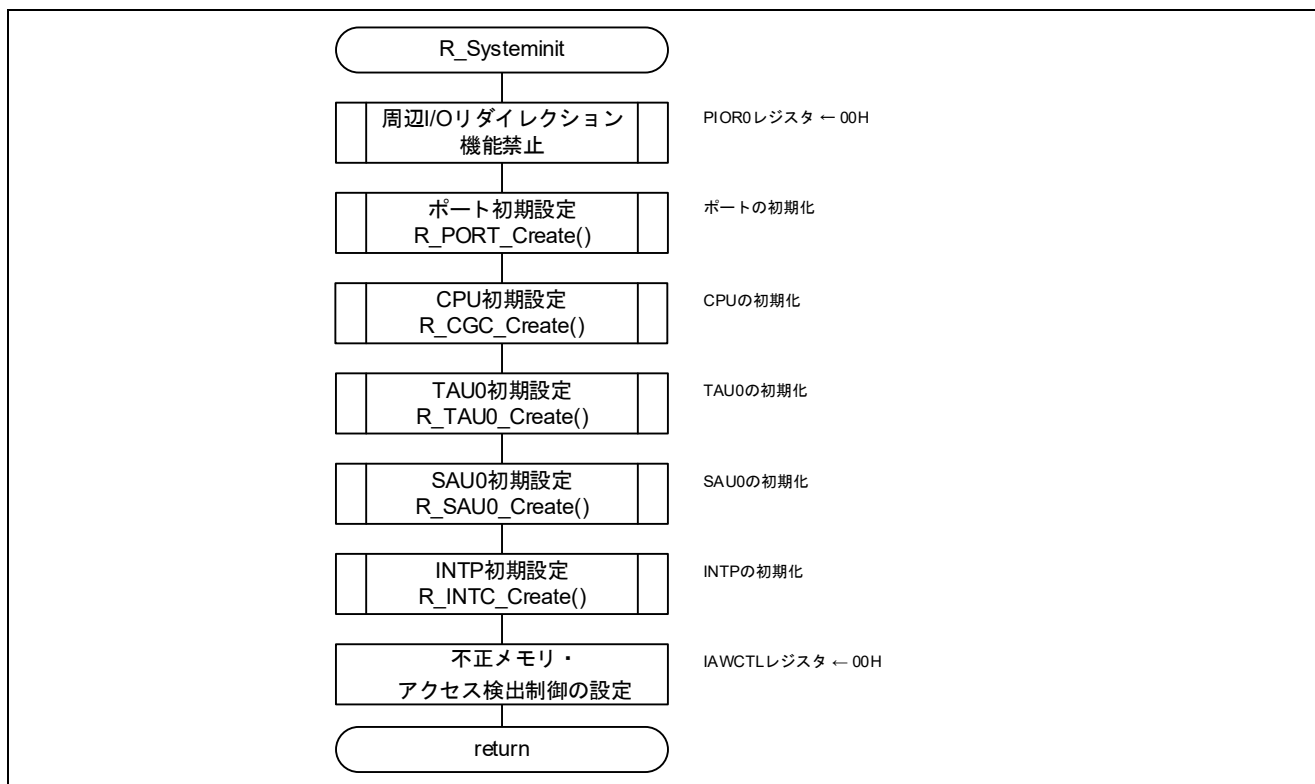


図 5-9 周辺機能初期設定

5.10.3 ポート初期設定

図 5-10 にポート初期設定のフローチャートを示します。

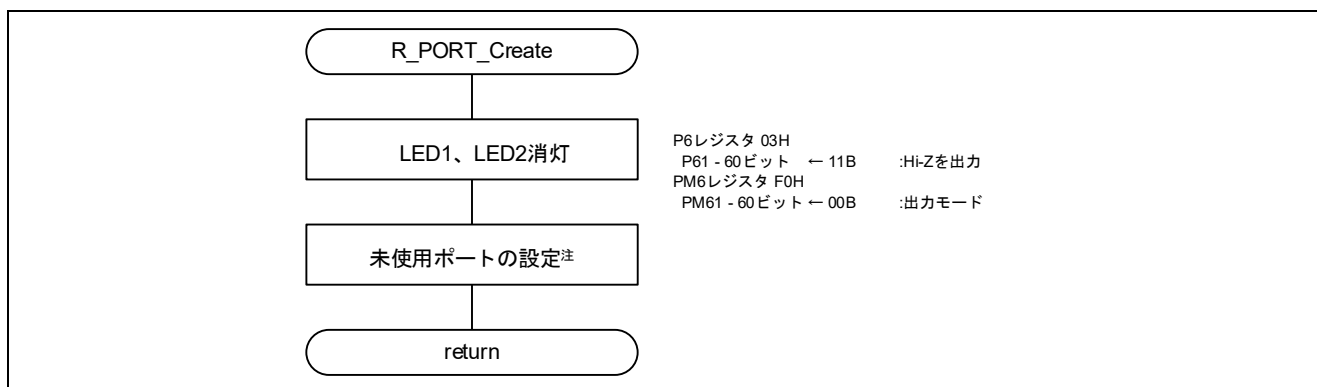


図 5-10 ポート初期設定

注 未使用ポートの設定については、RL78/G13 初期設定 (R01AN0451JJ) アプリケーションノート“フローチャート”を参照して下さい。

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。また、未使用の入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい。

5.10.4 CPU クロック初期設定

図 5-11 にCPUクロック初期設定のフローチャートを示します。

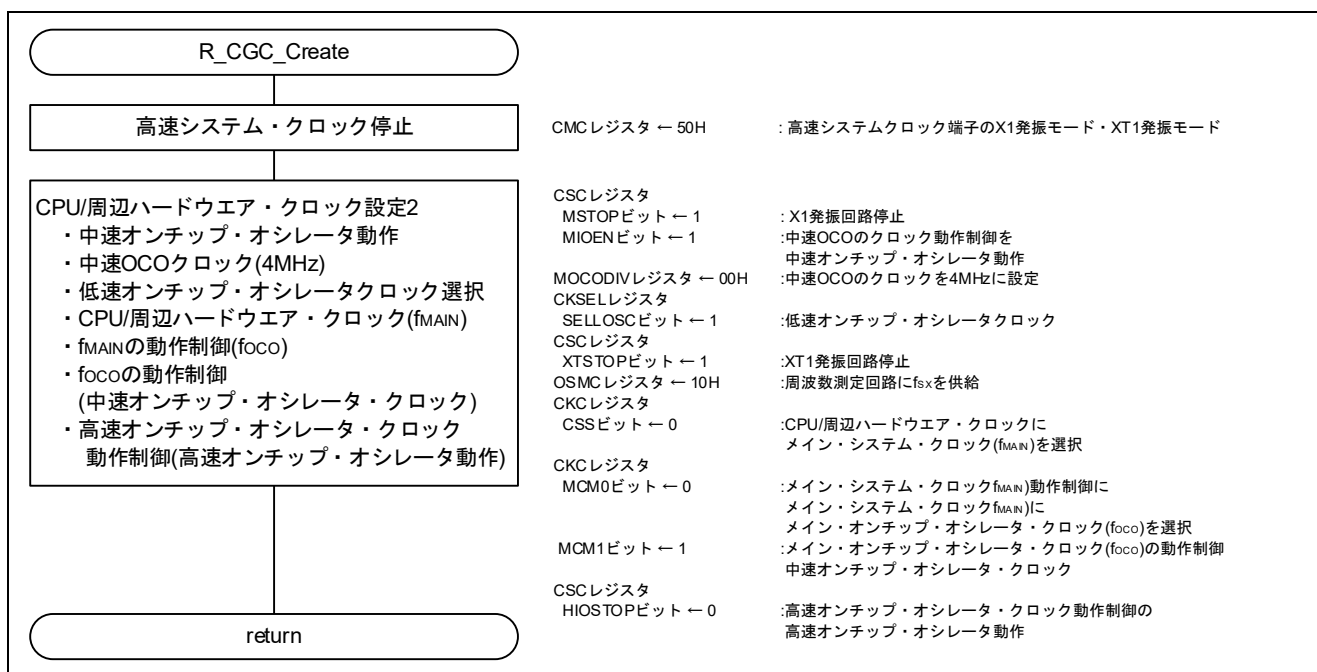


図 5-11 CPU クロック初期設定

5.10.5 TAU0 初期設定

図 5-12 に TAU0 初期設定(1/2)フローチャートを示します。

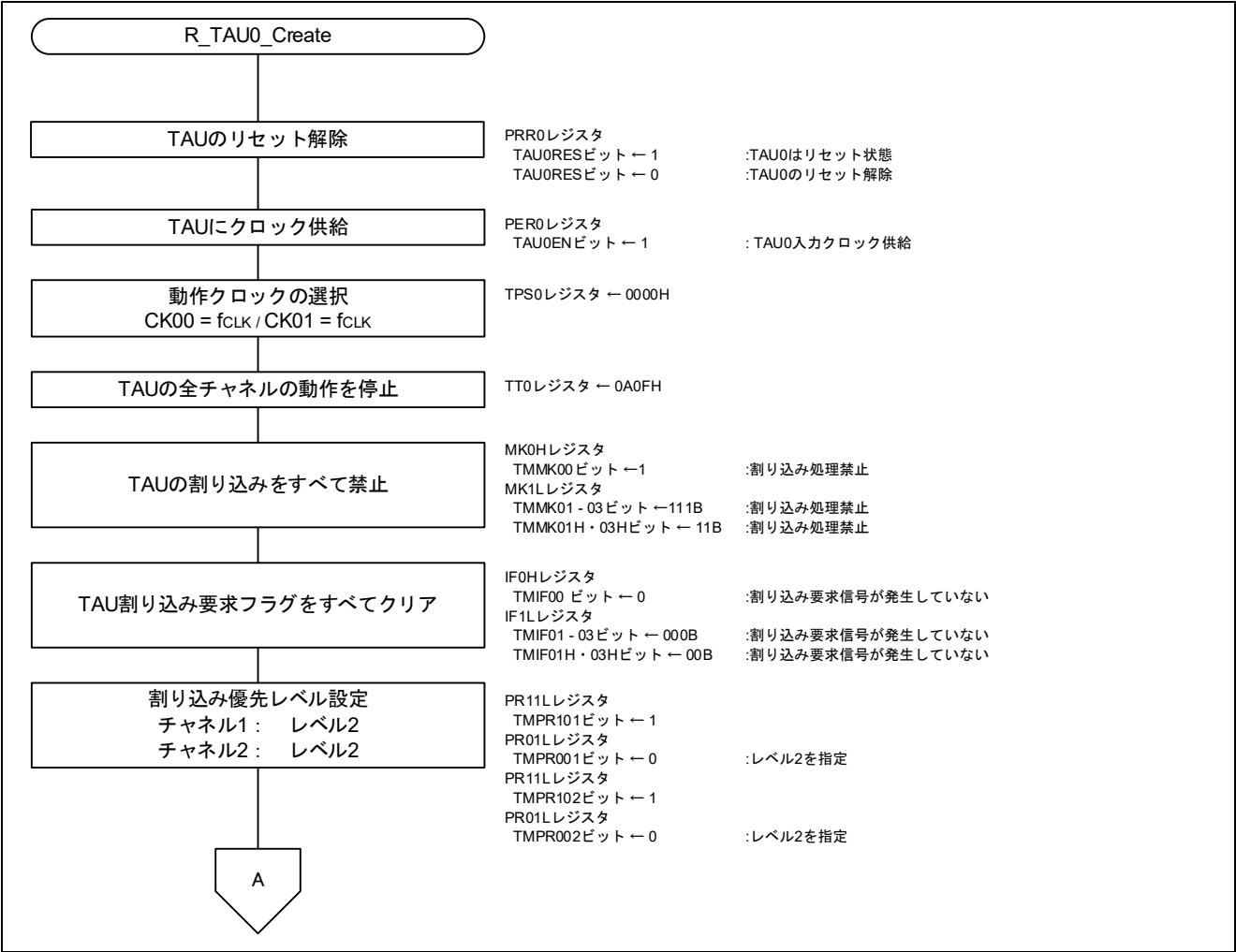


図 5-12 TAU0 初期設定(1/2)

図 5-13 に TAU0 初期設定(2/2)フローチャートを示します。



図 5-13 TAU0 初期設定(2/2)

TAU0 のリセット解除

・周辺リセット制御レジスタ 0 (PRR0)

TAU のリセットを解除します。

略号 : PRR0

7	6	5	4	3	2	1	0
0	0	ADCRES	0	0	SAU0RES	0	TAU0RES
x	x	x	x	x	x	x	0

ビット 0

TAU0RES	タイマ・アレイ・ユニット 0 のリセット制御
0	タイマ・アレイ・ユニット 0 のリセット制御
1	タイマ・アレイ・ユニット 0 はリセット状態

TAU0 にクロック供給

・周辺リセット制御レジスタ 0 (PER0)

TAU0 にクロック供給します。

略号 : PER0

7	6	5	4	3	2	1	0
RTCWEN	0	ADCEN	0	0	SAU0EN	0	TAU0EN
x	x	x	x	x	x	x	1

ビット 0

TAU0EN	タイマ・アレイ・ユニット 0 の入力クロック供給の制御
0	入力クロック供給停止
1	入力クロック供給

TAU0 動作クロックの選択

・ タイマ・クロック選択レジスタ 0 (TPS0)

CK00 / CK01 = f_{CLK} に設定します。

略号 : TPS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	PRS 031	PRS 030	0	0	PRS 021	PRS 020	PRS 013	PRS 012	PRS 011	PRS 010	PRS 003	PRS 002	PRS 001	PRS 000
x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

ビット 7-0 (n = 0・1)

PRS 0n3	PRS 0n2	PRS 0n1	PRS 0n0	動作クロック (CK01/CK00) の選択					
					$f_{CLK}=$ 2MHz	$f_{CLK}=$ 5MHz	$f_{CLK}=$ 10MHz	$f_{CLK}=$ 20MHz	$f_{CLK}=$ 24MHz
0	0	0	0	f_{CLK}	2 MHz	5 MHz	10 MHz	20 MHz	24 MHz
0	0	0	1	$f_{CLK}/2$	1 MHz	2.5 MHz	5 MHz	10 MHz	12 MHz
0	0	1	0	$f_{CLK}/2^2$	500 kHz	1.25 MHz	2.5 MHz	5 MHz	6 MHz
0	0	1	1	$f_{CLK}/2^3$	250 kHz	625 kHz	1.25 MHz	2.5 MHz	3 MHz
0	1	0	0	$f_{CLK}/2^4$	125 kHz	313 kHz	625 kHz	1.25 MHz	1.5 MHz
0	1	0	1	$f_{CLK}/2^5$	62.5 kHz	156 kHz	313 kHz	625 kHz	750 kHz
0	1	1	0	$f_{CLK}/2^6$	31.3 kHz	78.1 kHz	156 kHz	313 kHz	375 kHz
0	1	1	1	$f_{CLK}/2^7$	15.6 kHz	39.1 kHz	78.1 kHz	156 kHz	187.5 kHz
1	0	0	0	$f_{CLK}/2^8$	7.81 kHz	19.5 kHz	39.1 kHz	78.1 kHz	93.8 kHz
1	0	0	1	$f_{CLK}/2^9$	3.91 kHz	9.77 kHz	19.5 kHz	39.1 kHz	46.9 kHz
1	0	1	0	$f_{CLK}/2^{10}$	1.95 kHz	4.88 kHz	9.77 kHz	19.5 kHz	23.4 kHz
1	0	1	1	$f_{CLK}/2^{11}$	977Hz	2.44 kHz	4.88 kHz	9.77 kHz	11.7 kHz
1	1	0	0	$f_{CLK}/2^{12}$	488 Hz	1.22 kHz	2.44 kHz	4.88 kHz	5.86 kHz
1	1	0	1	$f_{CLK}/2^{13}$	244 Hz	610 Hz	1.22 kHz	2.44 kHz	2.93 kHz
1	1	1	0	$f_{CLK}/2^{14}$	122 Hz	305 Hz	610 Hz	1.22 kHz	1.46 kHz
1	1	1	1	$f_{CLK}/2^{15}$	61 Hz	153 Hz	305 Hz	610 Hz	732 Hz

TAU0 の全チャネルの動作を停止

・ タイマ・チャネル停止レジスタ 0 (TT0)

TAU0 の全チャネルの動作を停止に設定します。

略号 : TT0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	TTH 03	0	TTH 01	0	0	0	0	0	TT0 3	TT0 2	TT0 1	TT0 0
x	x	x	x	1	x	1	x	x	x	x	x	1	1	1	1

ビット 11

TTH 03	チャンネル 3 が 8 ビット・タイマ・モード時、上位側 8 ビット・タイマの動作停止トリガ
0	トリガ動作しない
1	TEHm3 ビットを 0 にクリアし、カウント動作停止状態になる。

ビット 9

TTH 01	チャンネル 1 が 8 ビット・タイマ・モード時、上位側 8 ビット・タイマの動作停止トリガ
0	トリガ動作しない
1	TEHm1 ビットを 0 にクリアし、カウント動作停止状態になる。

ビット 3 - 0(n = 0 - 3)

TT 0n	チャンネル n の動作停止トリガ
0	TEmn ビットを 0 にクリアし、カウント動作停止状態になる。
1	動作停止(停止トリガ発生)

TAU0 の割り込みをすべて禁止

- ・割り込み要求フラグ・レジスタ(MK0H/MK1L)
TAU0の割り込みを禁止に設定します。
- ・割り込み要求フラグ・レジスタ(IF0H/IF1L)
TAU割り込み要求フラグをクリアに設定します。

略号 : MK0H

7	6	5	4	3	2	1	0
RTITMK	TMMK00	SREMK0	1	1	SRMK0 CSIMK01 IICMK01	STMK0 CSIMK00 IICMK00	PMK6
x	1	x	x	x	x	x	x

ビット 6

TMMK00	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号 : MK1L

7	6	5	4	3	2	1	0
0	0	TMMK03	TMMK02	TMMK01	TMMK03H	TMMK01H	FMMK
x	x	1	1	1	1	1	x

ビット 5 - 1(n = 1 - 3)(m = 1 - 3)

TMMK0n TMMK0mH	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号 : IF0H

7	6	5	4	3	2	1	0
RTITIF	TMIF00	SREIF0	0	0	SRIF0 CSIF01 IICIF01	STIF0 CSIF00 IICIF00	PIF6
x	0	x	x	x	x	x	x

ビット 6

TMIF00	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : IF1L

7	6	5	4	3	2	1	0
0	0	TMIF03	TMIF02	TMIF01	TMIF03H	TMIF01H	FMIF
x	x	0	0	0	0	0	x

ビット 5 - 1(n = 1 - 3)(m = 1 - 3)

TMIF0n TMIF0mH	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

TAU0 割り込み優先レベルの設定

- ・優先順位フラグ・レジスタ(PR11L,PR01L)
チャンネル1・チャンネル2をレベル2に設定します。

略号 : PR11L

7	6	5	4	3	2	1	0
0	0	TMPR103	TMPR102	TMPR101	TMPR103H	TMPR101H	FMPR1
x	x	x	1	1	x	x	x

略号 : PR01L

7	6	5	4	3	2	1	0
0	0	TMPR003	TMPR002	TMPR001	TMPR003H	TMPR001H	FMPR0
x	x	x	0	0	x	x	x

ビット 4 - 3(n = 1-2)

TMPR10n	TMPR00n	優先順位レベルの選択
0	0	レベル 0 を指定(高優先順位)
0	1	レベル 1 を指定
1	0	レベル 2 を指定
1	1	レベル 3 を指定(低優先順位)

TAU0 チャンネル 1 の初期設定

- ・ タイマ・モード・レジスタ 01 (TMR01)
TAU0のチャンネル1を下記のように設定します。
 - ・ 動作クロック : CK00(24MHz)
 - ・ 16ビット・タイマとして動作
 - ・ ソフトウェア・トリガ・スタート
 - ・ TI01端子の有効エッジ : 立ち下がり
 - ・ インターバル・タイマ・モード

略号 : TMR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 011	CKS 010	0	CCS 01	SPLIT 01	STS 012	STS 011	STS 010	CIS 011	CIS 010	0	0	MD 013	MD 012	MD 011	MD 010
0	0	x	0	0	0	0	0	0	0	x	x	0	0	0	0

ビット 15 – 14

CKS 011	CKS 010	チャンネル n の動作クロック (f_{MCK}) の選択
0	0	タイマ・クロック選択レジスタ m (TPSm) で設定した動作クロック CKm0
0	1	タイマ・クロック選択レジスタ m (TPSm) で設定した動作クロック CKm2
1	0	タイマ・クロック選択レジスタ m (TPSm) で設定した動作クロック CKm1
1	1	タイマ・クロック選択レジスタ m (TPSm) で設定した動作クロック CKm3

ビット 12

CCS01	チャンネル n のカウント・クロック (f_{TCLK}) の選択
0	CKSmn0, CKSmn1 ビットで指定した動作クロック (f_{MCK})
1	TI01n 端子からの入力信号の有効エッジ

ビット 11

SPLIT01	チャンネル 1, 3 の 8 ビット・タイマ / 16 ビット・タイマ動作の選択
0	16 ビット・タイマとして動作
1	8 ビット・タイマとして動作

ビット 10 – 8

STS 012	STS 011	STS 010	チャンネル n のスタート・トリガ、キャプチャ・トリガの設定
0	0	0	ソフトウェア・トリガ・スタートのみ有効 (他のトリガ要因を非選択にする)
0	0	1	TI01n 端子入力の有効エッジを、スタート・トリガ、キャプチャ・トリガの両方に使用
0	1	0	TI01n 端子入力の両エッジを、スタート・トリガとキャプチャ・トリガに分けて使用
1	0	1	マスタ・チャンネルの割り込み信号を使用 (複数チャンネル連動動作機能のスレーブ・チャンネル時)
上記以外			設定禁止

ビット 7－6

CIS 011	CIS 010	Tlmn 端子の有効エッジ選択
0	0	立ち下がリエッジ
0	1	立ち上がりエッジ
1	0	両エッジ(ロウ・レベル幅測定時)
1	1	両エッジ(ハイ・レベル幅測定時)

ビット 3－1

MD 013	MD 012	MD 011	チャンネル n の動作モードの設定	対応する機能	TCR のカウント動作
0	0	0	インターバル・タイマ・モード	インターバル・タイマ／ 方形波出力 ／分周器機能／ PWM 出力(マスタ)	ダウン・カウント
0	1	0	キャプチャ・モード	入力パルス間隔測定	アップ・カウント
0	1	1	イベント・カウンタ・モード	外部イベント・カウンタ	ダウン・カウント
1	0	0	ワンカウント・モード	ディレイ・カウンタ／ワンショット・パルス出力／ PWM 出力(スレーブ)	ダウン・カウント
1	1	0	キャプチャ&ワンカウント・モード	入力信号のハイ／ロウ・レベル幅測定	アップ・カウント
上記以外			設定禁止		

ビット 0

動作モード(MDmn3-MDmn1 で設定 (上表参照))	MD 010	カウント・スタートと割り込みの設定
・ インターバル・タイマ・モード (0, 0, 0) ・ キャプチャ・モード(0, 1, 0)	0	カウント開始時にタイマ割り込みを発生しない(タイマ出力も変化しない)。
	1	カウント開始時にタイマ割り込みを発生する(タイマ出力も変化させる)。
・ イベント・カウンタ・モード (0, 1, 1)	0	カウント開始時にタイマ割り込みを発生しない(タイマ出力も変化しない)。
・ ワンカウント・モード注 2 (1, 0, 0)	0	カウント動作中のスタート・トリガは無効とする。その際に割り込みは発生しない。
	1	カウント動作中のスタート・トリガを有効とする注 3。その際に割り込みは発生しない。
・ キャプチャ&ワンカウント・モード(1, 1, 0)	0	カウント開始時にタイマ割り込みを発生しない(タイマ出力も変化しない)。 カウント動作中のスタート・トリガは無効とする。 その際に割り込みは発生しない。

TAU0 チャンネル 1 のコンペア値の設定

・ タイマ・データ・レジスタ 01 (TDR01)

TAU0 のチャンネル 1 のコンペア値を 1295H に設定します。

略号 : TDR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	1	0	0	1	0	1	0	0	1	0	1	0	1

TAU0 チャンネル 1 の出力モード設定

・ タイマ出力モード・レジスタ 0 (TOM0)

マスタ・チャンネルモード出力モードを設定します。

略号 : TOM0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOM 03	TOM 02	TOM 01	0
x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x

ビット 1

TOM 01	チャンネル n のタイマ出力モードの制御
0	マスタ・チャンネル出力モード
1	スレーブ・チャンネル出力モード

TAU0 チャンネル 1 の出力レベル制御設定

・ タイマ出力レベル・レジスタ 0 (TOL0)

正論理出力を設定します。

略号 : TOL0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOL 03	TOL 02	TOL 01	0
x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x

ビット 1

TOL 01	チャンネル n のタイマ出力レベルの制御
0	正論理出力(アクティブ・ハイ)
1	反転出力(アクティブ・ロウ)

TAU0 チャネル 1 のタイマ出力設定

- ・タイマ出力レジスタ 0(TO0)
タイマ出力値を 0 に設定します。

略号 : TO0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TO0 3	TO0 2	TO0 1	TO0 0.
x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x

ビット 1

TO0 1	チャンネル n のタイマ出力
0	タイマ出力値が“0”
1	タイマ出力値が“1”

TAU0 チャネル 1 のタイマ出力許可

- ・タイマ出力許可レジスタ 0(TOE0)
タイマ出力を許可に設定します。

略号 : TOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOE0 3	TOE0 2	TOE0 1	TOE0 0.
x	x	x	x	x	x	x	x	x	x	x	x	x	x	1	x

ビット 1

TOE0 1	チャンネル n のタイマ出力許可／禁止
0	タイマの出力を禁止
1	タイマの出力を許可

TAU0 チャンネル 2 の初期設定

- ・ タイマ・モード・レジスタ 02 (TMR02)

TAU0のチャンネル2を下記のように設定をします。

- ・ 動作クロック : CK00(24MHz)
- ・ 単独チャンネル動作
- ・ TI02端子の有効エッジをスタート・トリガ、キャプチャ・トリガとする
- ・ TI02端子の有効エッジ : 立ち上がり
- ・ 入力パルス間隔測定モード
- ・ カウント開始時にタイマ割り込みを発生しない

略号 : TMR02

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 021	CKS 020	0	CCS 02	MASTER 02	STS 022	STS 021	STS 020	CIS 021	CIS 020	0	0	MD 023	MD 022	MD 021	MD 020
0	0	x	0	0	0	0	1	0	1	x	x	0	1	0	0

ビット 15 – 14

CKS 021	CKS 020	チャンネル n の動作クロック(f_{MCK})の選択
0	0	タイマ・クロック選択レジスタ m (TPSm)で設定した動作クロック CKm0
0	1	タイマ・クロック選択レジスタ m (TPSm)で設定した動作クロック CKm2
1	0	タイマ・クロック選択レジスタ m (TPSm)で設定した動作クロック CKm1
1	1	タイマ・クロック選択レジスタ m (TPSm)で設定した動作クロック CKm3

ビット 12

CCS02	チャンネル n のカウント・クロック(f_{TCLK})の選択
0	CKSmn0, CKSmn1 ビットで指定した動作クロック(f_{MCK})
1	TIImn 端子からの入力信号の有効エッジ

ビット 11

MASTER 02	チャンネル n の単独チャンネル動作／複数チャンネル連動動作(スレーブ／マスタ)の選択
0	単独チャンネル動作機能。または複数チャンネル連動動作機能でスレーブ・チャンネルとして動作
1	複数チャンネル連動動作機能でマスタ・チャンネルとして動作

ビット 10 – 8

STS 022	STS 021	STS 020	チャンネル n のスタート・トリガ、キャプチャ・トリガの設定
0	0	0	ソフトウェア・トリガ・スタートのみ有効 (他のトリガ要因を非選択にする)
0	0	1	TIImn 端子入力の有効エッジを、スタート・トリガ、キャプチャ・トリガの両方に使用
0	1	0	TIImn 端子入力の両エッジを、スタート・トリガとキャプチャ・トリガに分けて使用
1	0	1	マスタ・チャンネルの割り込み信号を使用 (複数チャンネル連動動作機能のスレーブ・チャンネル時)
上記以外			設定禁止

ビット 7 – 6

CIS 021	CIS 020	Tlmn 端子の有効エッジ選択
0	0	立ち下がリエッジ
0	1	立ち上がりエッジ
1	0	両エッジ(ロウ・レベル幅測定時)
1	1	両エッジ(ハイ・レベル幅測定時)

ビット 3 – 1

MD 023	MD 022	MD 021	チャンネル n の動作モードの設定	対応する機能	TCR のカウント動作
0	0	0	インターバル・タイマ・モード	インターバル・タイマ／ 方形波出力／分周器機能／ PWM 出力(マスタ)	ダウン・カウント
0	1	0	キャプチャ・モード	入力パルス間隔測定	アップ・カウント
0	1	1	イベント・カウンタ・モード	外部イベント・カウンタ	ダウン・カウント
1	0	0	ワンカウント・モード	ディレイ・カウンタ／ワンショット・パルス出力／ PWM 出力(スレーブ)	ダウン・カウント
1	1	0	キャプチャ&ワンカウント・モード	入力信号のハイ／ロウ・レベル幅測定	アップ・カウント
上記以外			設定禁止		

ビット 0

動作モード(MDmn3-MDmn1 で設定(上表参照))	MD 020	カウント・スタートと割り込みの設定
・ インターバル・タイマ・モード (0, 0, 0) ・ キャプチャ・モード(0, 1, 0)	0	カウント開始時にタイマ割り込みを発生しない(タイマ出力も変化しない)。
	1	カウント開始時にタイマ割り込みを発生する(タイマ出力も変化させる)。
・ イベント・カウンタ・モード (0, 1, 1)	0	カウント開始時にタイマ割り込みを発生しない(タイマ出力も変化しない)。
・ ワンカウント・モード注 2 (1, 0, 0)	0	カウント動作中のスタート・トリガは無効とする。その際に割り込みは発生しない。
	1	カウント動作中のスタート・トリガを有効とする注 3。その際に割り込みは発生しない。
・ キャプチャ&ワンカウント・モード(1, 1, 0)	0	カウント開始時にタイマ割り込みを発生しない(タイマ出力も変化しない)。 カウント動作中のスタート・トリガは無効とする。 その際に割り込みは発生しない。

TAU0 チャンネル 2 の出力モード設定

- ・タイマ出力モード・レジスタ 0 (TOM0)
マスタ・チャンネルモード出力モードを設定します。

略号 : TOM0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOM 03	TOM 02	TOM 01	0
X	X	X	X	X	X	X	X	X	X	X	X	X	0	X	X

ビット 2

TOM 02	チャンネル n のタイマ出力モードの制御
0	マスタ・チャンネル出力モード
1	スレーブ・チャンネル出力モード

TAU0 のチャンネル 2 の出力レベル制御設定

- ・タイマ出力レベル・レジスタ 0 (TOL0)
正論理出力を設定します。

略号 : TOL0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOL 03	TOL 02	TOL 01	0
X	X	X	X	X	X	X	X	X	X	X	X	X	0	X	X

ビット 2

TOL 02	チャンネル n のタイマ出力レベルの制御
0	正論理出力(アクティブ・ハイ)
1	反転出力(アクティブ・ロウ)

TAU0 チャンネル 2 のタイマ出力設定

- ・タイマ出力レジスタ 0 (TO0)
タイマ出力値を 0 に設定します。

略号 : TO0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TO0 3	TO0 2	TO0 1	TO0 0.
x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x

ビット 2

TO0 2	チャンネル n のタイマ出力
0	タイマ出力値が“0”
1	タイマ出力値が“1”

TAU0 のチャンネル 2 のタイマ出力許可設定

- ・タイマ出力許可レジスタ 0 (TOE0)
タイマ出力を許可に設定します。

略号 : TOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOE0 3	TOE0 2	TOE0 1	TOE0 0.
x	x	x	x	x	x	x	x	x	x	x	x	x	1	x	x

ビット 2

TOE0 2	チャンネル n のタイマ出力許可／禁止
0	タイマの出力を禁止
1	タイマの出力を許可

TAU0 の TI02 端子ノイズ・フィルタ無効

- ・ノイズ・フィルタ許可レジスタ1 (NFEN1)
ノイズ・フィルタをOFFに設定します。

略号 : NFEN1

7	6	5	4	3	2	1	0
0	0	0	0	TNFEN03	TNFEN02	TNFEN01	TNFEN00
x	x	x	x	x	0	x	x

ビット 2

TNFEN02	TI02 端子入力信号のノイズ・フィルタ使用可否
0	ノイズ・フィルタ OFF
1	ノイズ・フィルタ ON

TAU0 の P30・P51 設定

- ・ポート出力モード・レジスタ(POM3)
通常モードに設定します。
- ・ポート・モード・コントロール・レジスタ(PMC3)
デジタル入出力に設定します。
- ・ポート・レジスタ(P3)
ロウ・レベルを設定します。
- ・ポート・モード・レジスタ(PM3/PM5)
PM30は出力モード・PM51は入力モードを設定します。

略号 : POM3

7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	POM30
x	x	x	x	x	x	x	0

ビット 0

POM30	Pmn 端子の出力モードの選択(m = 3, 5; n = 0-6)
0	通常出力モード
1	N-ch オープン・ドレイン出力(VDD 耐圧)モード

略号 : PMC3

7	6	5	4	3	2	1	0
1	1	1	1	1	1	PMC31	PMC30
x	x	x	x	x	x	x	0

ビット 0

PMC30	Pmn 端子のデジタル入出力／アナログ入力の選択(m = 0-3; n = 0-7)
0	デジタル入出力(アナログ入力以外の兼用機能)
1	アナログ入力

略号 : P3

7	6	5	4	3	2	1	0
0	0	0	0	P33	P32	P31	P30
x	x	x	x	x	x	x	0

ビット 0

P30	出力データの制御(出力モード時)	入力データの読み出し(入力モード時)
0	0 を出力	ロウ・レベルを入力
1	1 を出力	ハイ・レベルを入力

略号 : PM3

7	6	5	4	3	2	1	0
1	1	1	1	PM33	PM32	PM31	PM30
x	x	x	x	x	x	x	0

ビット 0

PM30	Pmn 端子の入出力モードの選択(m = 0-6, 12, 13; n = 0-7)
0	出力モード(出力ポートとして機能(出力バッファ・オン))
1	入入力モード(入力ポートとして機能(出力バッファ・オフ))

略号 : PM5

7	6	5	4	3	2	1	0
PM57	PM56	PM55	PM54	PM53	PM52	PM51	PM50
x	x	x	x	x	x	1	x

ビット 1

PM51	Pmn 端子の入出力モードの選択(m = 0-6, 12, 13; n = 0-7)
0	出力モード(出力ポートとして機能(出力バッファ・オン))
1	入力モード(入力ポートとして機能(出力バッファ・オフ))

5.10.6 SAU0 初期設定

図 5-14 に SAU0 初期設定のフローチャートを示します。

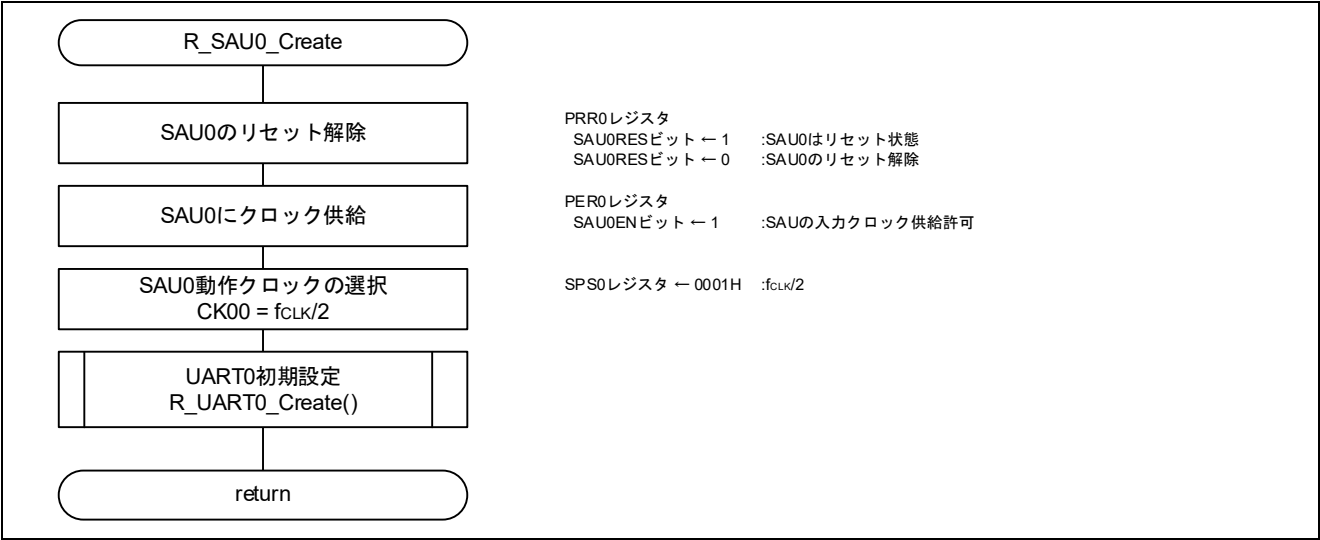


図 5-14 SAU0 初期設定

SAU0 のリセット解除

- ・周辺リセット制御レジスタ 0 (PRR0)

SAU0 をリセット状態からリセット解除に設定します。

略号 : PRR0

7	6	5	4	3	2	1	0
0	0	ADCRES	0	0	SAU0RES	0	TAU0RES
x	x	x	x	x	0	x	x

ビット 2

SAU0RES	シリアル・アレイ・ユニットのリセット制御
0	シリアル・アレイ・ユニットのリセット解除
1	シリアル・アレイ・ユニットはリセット状態

SAU0 にクロック供給

- ・周辺イネーブル・レジスタ 0 (PER0)

SAU0 へクロック供給許可を設定します。

略号 : PER0

7	6	5	4	3	2	1	0
RTCEN	0	ADCEN	0	0	SAU0EN	0	TAU0EN
x	x	x	x	x	1	x	x

ビット 2

SAU0EN	シリアル・アレイ・ユニット 0 の入力クロック供給の制御
0	入力クロック供給停止
1	入力クロック供給許可

SAU0 動作クロック選択

・ シリアル・クロック選択レジスタ 0 (SPS0)

12MHz に設定します。

略号 : SPS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	PRS 013	PRS 012	PRS 011	PRS 010	PRS 003	PRS 002	PRS 001	PRS 000
—	—	—	—	—	—	—	—	x	x	x	x	0	0	0	1

ビット 3 - 0

PRS 003	PRS 002	PRS 001	PRS 000	動作クロック (CK00) の選択					
					$f_{CLK}=$ 2MHz	$f_{CLK}=$ 5MHz	$f_{CLK}=$ 10MHz	$f_{CLK}=$ 20MHz	$f_{CLK}=$ 24MHz
0	0	0	0	f_{CLK}	2 MHz	5 MHz	10 MHz	20 MHz	24 MHz
0	0	0	1	$f_{CLK}/2$	1 MHz	2.5 MHz	5 MHz	10 MHz	12 MHz
0	0	1	0	$f_{CLK}/2^2$	500 kHz	1.25 MHz	2.5 MHz	5 MHz	6 MHz
0	0	1	1	$f_{CLK}/2^3$	250 kHz	625 kHz	1.25 MHz	2.5 MHz	3 MHz
0	1	0	0	$f_{CLK}/2^4$	125 kHz	313 kHz	625 kHz	1.25 MHz	1.5 MHz
0	1	0	1	$f_{CLK}/2^5$	62.5 kHz	156 kHz	313 kHz	625 kHz	750 kHz
0	1	1	0	$f_{CLK}/2^6$	31.3 kHz	78.1 kHz	156 kHz	313 kHz	375 kHz
0	1	1	1	$f_{CLK}/2^7$	15.6 kHz	39.1 kHz	78.1 kHz	156 kHz	187.5 kHz
1	0	0	0	$f_{CLK}/2^8$	7.81 kHz	19.5 kHz	39.1 kHz	78.1 kHz	93.8 kHz
1	0	0	1	$f_{CLK}/2^9$	3.91 kHz	9.77 kHz	19.5 kHz	39.1 kHz	46.9 kHz
1	0	1	0	$f_{CLK}/2^{10}$	1.95 kHz	4.88 kHz	9.77 kHz	19.5 kHz	23.4 kHz
1	0	1	1	$f_{CLK}/2^{11}$	977Hz	2.44 kHz	4.88 kHz	9.77 kHz	11.7 kHz
1	1	0	0	$f_{CLK}/2^{12}$	488 Hz	1.22 kHz	2.44 kHz	4.88 kHz	5.86 kHz
1	1	0	1	$f_{CLK}/2^{13}$	244 Hz	610 Hz	1.22 kHz	2.44 kHz	2.93 kHz
1	1	1	0	$f_{CLK}/2^{14}$	122 Hz	305 Hz	610 Hz	1.22 kHz	1.46 kHz
1	1	1	1	$f_{CLK}/2^{15}$	61 Hz	153 Hz	305 Hz	610 Hz	732 Hz

5.10.7 UART0 初期設定

図 5-15 に UART0 初期設定のフローチャートを示します。



図 5-15 UART0 初期設定

UART0 の通信動作停止

- ・ シリアル・チャネル停止レジスタ 0 (ST0)
通信動作を停止に設定します。

略号 : ST0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	ST0 1	ST0 0
x	x	x	x	x	x	x	x	x	x	x	x	x	x	1	x

ビット 1

ST0 1	チャンネル n の動作開始トリガ
0	トリガ動作しない
1	SEmn ビットを 0 にクリアし、通信動作を停止する。

UART0 送受信完了割り込み・受信エラー割り込み禁止

- ・割り込み要求フラグ・レジスタ(MK0H)
UART0送受信完了割り込み・受信エラー割り込みを禁止に設定します。
- ・割り込み要求フラグ・レジスタ(IF0H)
UART0送受信完了割り込み・受信エラー割り込み要求フラグをクリアに設定します。

略号 : MK0H

7	6	5	4	3	2	1	0
RTITMK	TMMK00	SREMK0	1	1	SRMK0 CSIMK01 IICMK01	STMK0 CSIMK00 IICMK00	PMK6
x	x	1	x	x	1	1	x

ビット 5

SREMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

ビット 2

SRMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

ビット 1

STMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号 : IF0H

7	6	5	4	3	2	1	0
RTITIF	TMIF00	SREIF0	0	0	SRIF0 CSIF01 IICIF01	STIF0 CSIF00 IICIF00	PIF6
x	x	0	x	x	0	0	x

ビット 5

SREIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

ビット 2

SRIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

ビット 1

STIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

UART0 割り込み優先レベルの設定

- ・優先順位フラグ・レジスタ(PR10H,PR00H)
- 受信・受信エラー割り込みをレベル3(低優先順位)に設定します。

略号 : PR00H

7	6	5	4	3	2	1	0
RTITPR0	TMPR000	SREPR00	1	1	SRPR00 CSIPR001 IICPR001	STPR00 CSIPR000 IICPR000	PPR06
x	x	1	x	x	1	x	x

略号 : PR10H

7	6	5	4	3	2	1	0
RTITPR1	TMPR100	SREPR10	1	1	SRPR10 CSIPR101 IICPR101	STPR10 CSIPR100 IICPR100	PPR16
x	x	1	x	x	1	x	x

ビット 5

SREPR00	SREPR10	優先順位レベルの選択
0	0	レベル0を指定(高優先順位)
0	1	レベル1を指定
1	0	レベル2を指定
1	1	レベル3を指定(低優先順位)

ビット 2

SRPR00	SRPR10	優先順位レベルの選択
0	0	レベル0を指定(高優先順位)
0	1	レベル1を指定
1	0	レベル2を指定
1	1	レベル3を指定(低優先順位)

UART0 チャンネル 1 のエラーフラグ設定

- ・シリアル・フラグ・クリア・トリガ・レジスタ01 (SIR01)
- すべてのエラーフラグをクリアに設定します。

略号 : SIR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	FECT 01	PECT 01	OVCT 01
—	—	—	—	—	—	—	—	—	—	—	—	—	1	1	1

ビット 2

FECT01	チャンネル n のフレーミング・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSRmn レジスタの FEFmn ビットを 0 にクリアする

ビット 1

PECT01	チャンネル n のパリティ・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSRmn レジスタの PEFmn ビットを 0 にクリアする

ビット 0

OVCT01	チャンネル n のオーバーラン・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSRmn レジスタの OVFmn ビットを 0 にクリアする

UART0 チャンネル 1 ノイズ・フィルタ ON

- ・ノイズ・フィルタ許可レジスタ0 (NFEN0)
- ノイズ・フィルタをONに設定します。

略号 : NFEN0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	SNFEN00
x	x	x	x	x	x	x	1

ビット 0

SNFEN00	RxD0 端子のノイズ・フィルタ使用可否
0	ノイズ・フィルタ OFF
1	ノイズ・フィルタ ON

UART0 チャンネル 1 の初期設定

- ・シリアル・モード・レジスタ 01(SMR01)
- UART0チャンネル1を下記のように設定にします。
- ・動作クロックはCK00
- ・転送クロックはCK00の分周クロック(2分周)
- ・RxD0端子の有効エッジ
- ・立ち下がりエッジをスタート・ビットとして検出
- ・UARTモード
- ・割り込み要因は転送完了割り込み

略号 : SMR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 01	CCS 01	0	0	0	0	0	STS 01	0	SIS 010	1	0	0	MD 012	MD 011	MD 010
0	0	x	x	x	x	x	1	x	0	x	x	x	0	1	0

ビット 15

CKS01	チャンネル n の動作クロック(f_{MCK})の選択
0	SPSm レジスタで設定した動作クロック CKm0
1	SPSm レジスタで設定した動作クロック CKm1

ビット 14

CCS01	チャンネル n の転送クロック(f_{CLK})の選択
0	CKSmn ビットで指定した動作クロック f_{MCK} の分周クロック
1	SCKp 端子からの入力クロック f_{SCK} (CSI モードのスレーブ転送)

ビット 8

STS01	スタート・トリガ要因の選択
0	ソフトウェア・トリガのみ有効(CSI, UART 送信, 簡易 I2C 時に選択)
1	RxDq 端子の有効エッジ(UART 受信時に選択)

ビット 6

SIS01	UART モードでのチャンネル n の受信データのレベル反転の制御
0	立ち下がりエッジをスタート・ビットとして検出します。 入力される通信データは、そのまま取り込まれます。
1	立ち上がりエッジをスタート・ビットとして検出します。 入力される通信データは、反転して取り込まれます。

ビット 2 - 1

MD012	MD011	チャンネル n の動作モードの設定
0	0	CSI モード
0	1	UART モード
1	0	簡易 I ² C モード
1	1	設定禁止

ビット 0

MD010	チャンネル n の割り込み要因の選択
0	転送完了割り込み
1	バッファ空き割り込み (転送データが SDRmn レジスタからシフト・レジスタに転送されたタイミングで発生)

UART0 チャンネル 1 のシリアル通信動作設定

- ・シリアル通信動作設定レジスタ 01(SCR01)
- UART0のチャンネル1を以下のように設定をします。
- ・動作モード：受信のみを行う
 - ・クロックの位相：タイプ1
 - ・データ転送順序：LSBファースト
 - ・データ長：8ビット・データ長

略号：SCR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TXE 01	RXE 01	DAP 01	CKP 01	0	EOC 01	PTC 011	PTC 010	DIR 01	0	SLC 011	SLC 010	0	1	DLS 011	DLS 010
0	1	0	0	x	1	1	0	1	x	0	1	x	x	1	1

ビット 15 - 14

TXE01	RXE01	チャンネル n の動作モードの設定
0	0	通信禁止
0	1	受信のみを行う
1	0	送信のみを行う
1	1	送受信を行う

ビット 13 - 12

DAP01	CKP01	CSI モードでのデータとクロックの位相選択
0	0	タイプ 1
0	1	タイプ 2
1	0	タイプ 3
1	1	タイプ 4

ビット 10

EOC01	エラー割り込み信号(INTSREx (x = 0-3))のマスク制御
0	エラー割り込み INTSREx の発生を禁止する(INTSRx が発生する)
1	エラー割り込み INTSREx の発生を許可する(エラー発生時, INTSRx は発生しない)

ビット 9 - 8

PTC 011	PTC 010	UART モードでのパリティ・ビットの設定	
		送信動作	受信動作
0	0	パリティ・ビットを出力しない	パリティなしで受信
0	1	パリティを出力	パリティ判定を行わない
1	0	偶数パリティを出力	偶数パリティとして判定を行う
1	1	奇数パリティを出力	奇数パリティとして判定を行う

ビット 7

DIR01	CSI, UART モードでのデータ転送順序の選択
0	MSB ファーストで入出力を行う
1	LSB ファーストで入出力を行う

ビット 5 - 4

SLC011	SLC010	UART モードでのストップ・ビットの設定
0	0	ストップ・ビットなし
0	1	ストップ・ビット長 = 1 ビット
1	0	ストップ・ビット長 = 2 ビット(mn = 00, 02, 10, 12 のみ)
1	1	設定禁止

ビット 1 - 0

DLS011	DLS 010	CSI, UART モードでのデータ長の設定
0	1	9 ビット・データ長(SDRmn レジスタのビット 0-8 に格納)(UART モード時のみ選択可)
1	0	7 ビット・データ長(SDRmn レジスタのビット 0-6 に格納)
1	1	8 ビット・データ長(SDRmn レジスタのビット 0-7 に格納)
その他		設定禁止

UART0 チャンネル 1 のボーレート設定

- ・ シリアル・データ・レジスタ 01(SDR01)
転送クロックを9600bpsに設定します。
($9600\text{bps} = f_{\text{MCK}} \div 208 = 2\text{MHz} \div 208$)

略号 : SDR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	1	0	0	1	1	1	X	X	X	X	X	X	X	X	X

ビット 15 - 9

SDR01[15:9]							動作クロック (f_{MCK}) の分周による転送クロック設定
0	0	0	0	0	0	0	$f_{\text{MCK}}/2$
0	0	0	0	0	0	1	$f_{\text{MCK}}/4$
.	.	.	.	.	.	.	.
1	1	0	0	1	1	1	$f_{\text{MCK}}/208 (= f_{\text{MCK}}/\{(103+1)\times 2\})$

UART0 出力許可設定

- ・ シリアル出力許可レジスタ0(SOE0)
シリアル通信動作を出力停止に設定します。

略号 : SOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	SOE01	SOE00
X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	0

ビット 0

SOE00	チャンネル n のシリアル出力許可／停止
0	シリアル通信動作による出力停止
1	シリアル通信動作による出力許可

RxD0 端子初期設定

- ・ ポート・モード・レジスタ(PM5)
P55を入力モードに設定します。

略号 : PM5

7	6	5	4	3	2	1	0
PM57	PM56	PM55	PM54	PM53	PM52	PM51	PM50
X	X	1	X	X	X	X	X

ビット 5

PM55	Pmn 端子の入出力モードの選択
0	出力モード(出力ポートとして機能(出力バッファ・オン))
1	入力モード(入力ポートとして機能(出力バッファ・オフ))

5.10.8 INTP 初期設定

図 5-16 に INTP 初期設定のフローチャートを示します。

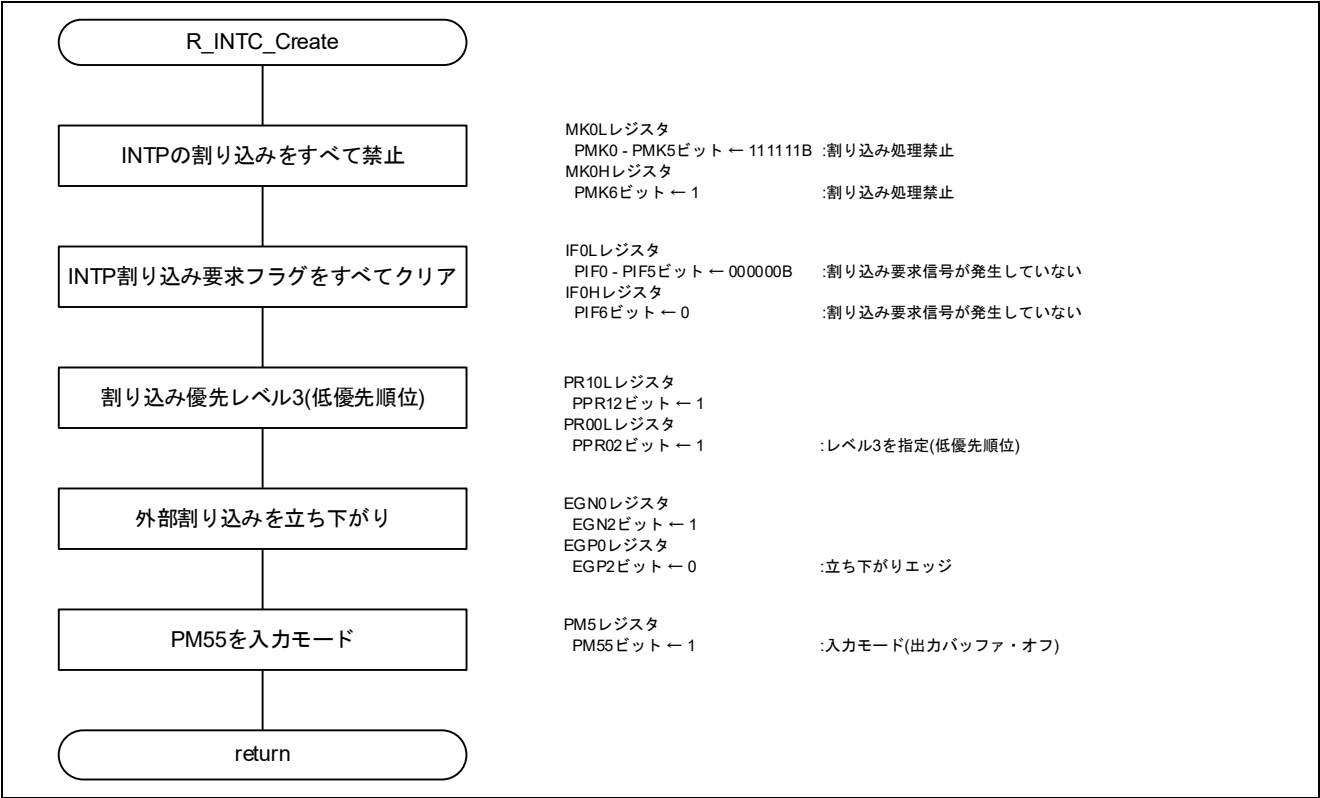


図 5-16 INTP 初期設定

INTP 割り込みすべて禁止

- ・割り込み要求フラグ・レジスタ(MK0L/MK0H)
INTPすべての割り込みを禁止に設定します。
- ・割り込み要求フラグ・レジスタ(IF0L/IF0H)
INTPすべての割り込み要求フラグをクリアに設定します。

略号 : MK0L

7	6	5	4	3	2	1	0
PMK5	PMK4	PMK3	PMK2	PMK1	PMK0	LVIMK	WDTIMK
1	1	1	1	1	1	x	x

ビット 7 - 2 (n = 0 - 5)

PMKn	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号 : MK0H

7	6	5	4	3	2	1	0
RTITMK	TMMK00	SREMK0	1	1	SRMK0 CSIMK01 IICMK01	STMK0 CSIMK00 IICMK00	PMK6
x	x	x	x	x	x	x	1

ビット 0

PMK6	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号 : IF0L

7	6	5	4	3	2	1	0
PIF5	PIF4	PIF3	PIF2	PIF1	PIF0	LVIIIF	WDTIIF
0	0	0	0	0	0	x	x

ビット 7 - 2 (n = 0 - 5)

PIFn	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : IF0H

7	6	5	4	3	2	1	0
RTITIF	TMIF00	SREIF0	0	0	SRIF0 CSIIF01 IICIF01	STIF0 CSIIF00 IICIF00	PIF6
x	x	x	x	x	x	x	0

ビット 0

PIF6	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

INTP 割り込み優先レベル 3（低優先順位）

- ・優先順位フラグ・レジスタ(PPR10L, PPR00L)
割り込みをレベル3(低優先順位)に設定します。

略号 : PPR10L

7	6	5	4	3	2	1	0
PPR15	PPR14	PPR13	PPR12	PPR11	PPR10	LVIPR1	WDTIPR1
x	x	x	1	x	x	x	x

略号 : PPR00L

7	6	5	4	3	2	1	0
PPR05	PPR04	PPR03	PPR02	PPR01	PPR00	LVIPR0	WDTIPR0
x	x	x	1	x	x	x	x

ビット 4

PPR02	PPR12	優先順位レベルの選択
0	0	レベル0を指定(高優先順位)
0	1	レベル1を指定
1	0	レベル2を指定
1	1	レベル3を指定(低優先順位)

INTP 外部割り込み立ち下がり

- ・外部割り込み立ち下がりエッジ許可レジスタ(EGN0)
外部割り込み立ち上がりエッジ許可レジスタ(EGP0),
立下りエッジに設定します。

略号 : EGN0

7	6	5	4	3	2	1	0
0	EGN6	EGN5	EGN4	EGN3	EGN2	EGN1	EGN0
x	x	x	x	x	1	x	x

略号 : EGP0

7	6	5	4	3	2	1	0
0	EGP6	EGP5	EGP4	EGP3	EGP2	EGP1	EGP0
x	x	x	x	x	0	x	x

ビット 2

EGP2	EGN2	INTPn 端子の有効エッジの選択(n = 0-6)
0	0	エッジ検出禁止
0	1	立ち下がりエッジ
1	0	立ち上がりエッジ
1	1	レ立ち上がり, 立ち下がりの両エッジ

PM55 を入力モード
・ポート・モード・レジスタ(PM5)
P55を入力モードに設定します。

略号 : PM5

7	6	5	4	3	2	1	0
PM57	PM56	PM55	PM54	PM53	PM52	PM51	PM50
x	x	1	x	x	x	x	x

ビット 5

PM55	Pmn 端子の入出力モードの選択
0	出力モード(出力ポートとして機能(出力バッファ・オン))
1	入力モード(入力ポートとして機能(出力バッファ・オフ))

5.10.9 メイン処理

図 5-17 にメイン処理(1/2)のフローチャートを示します。

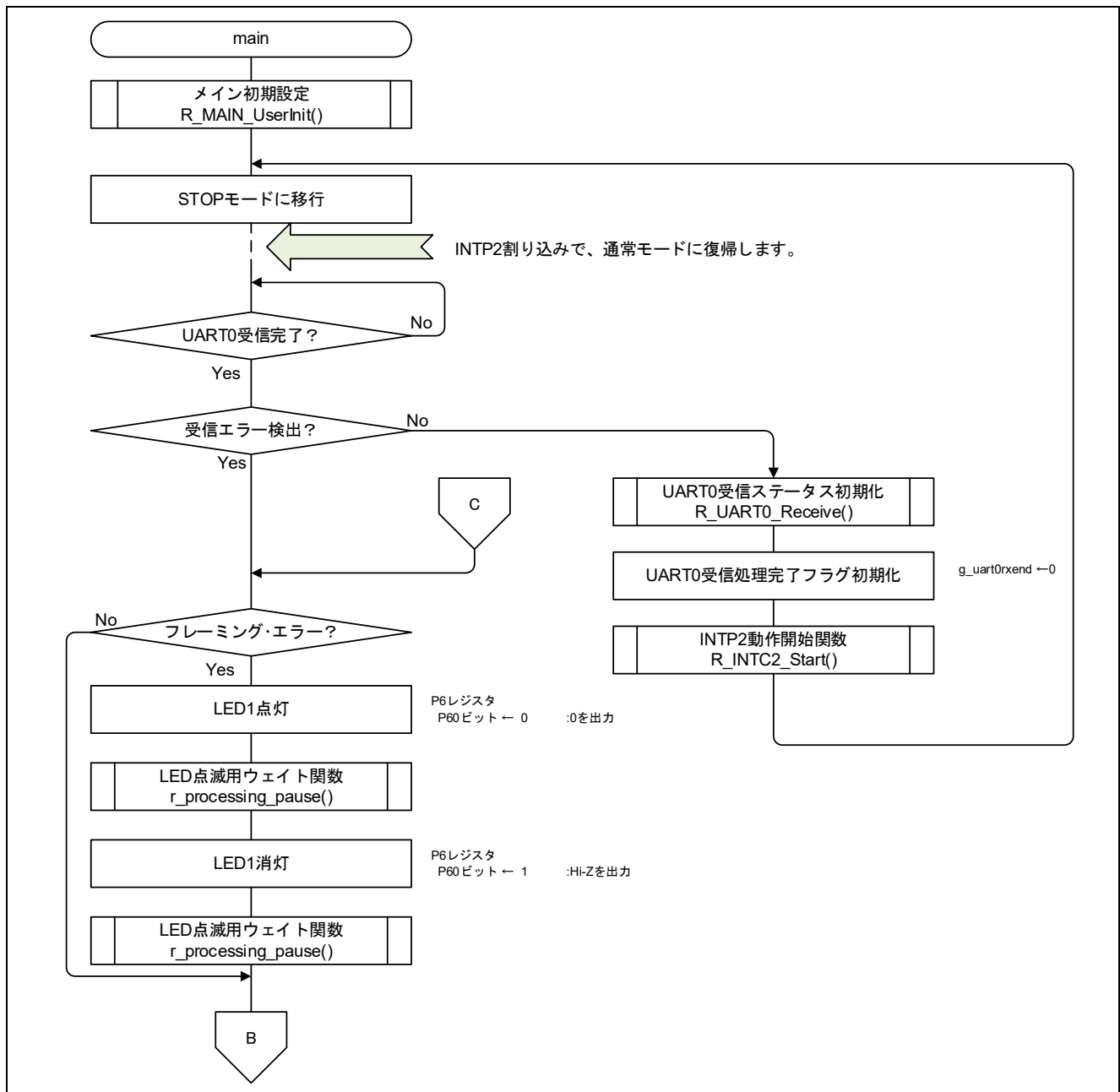


図 5-17 メイン処理(1/2)

図 5-18 にメイン処理(2/2)のフローチャートを示します。

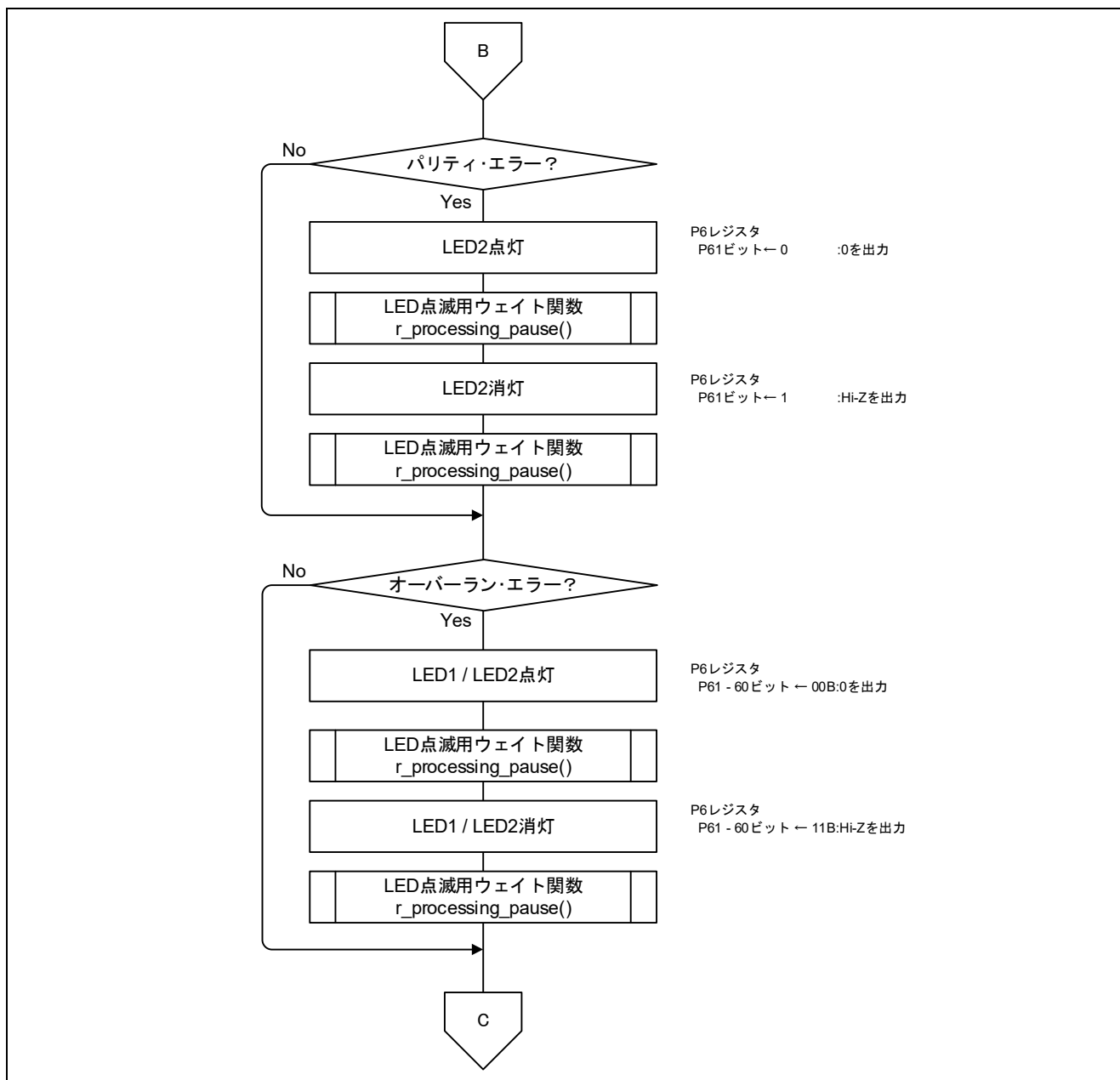


図 5-18 メイン処理(2/2)

5.10.10 メイン初期設定

図 5-19 にメイン初期設定のフローチャートを示します。

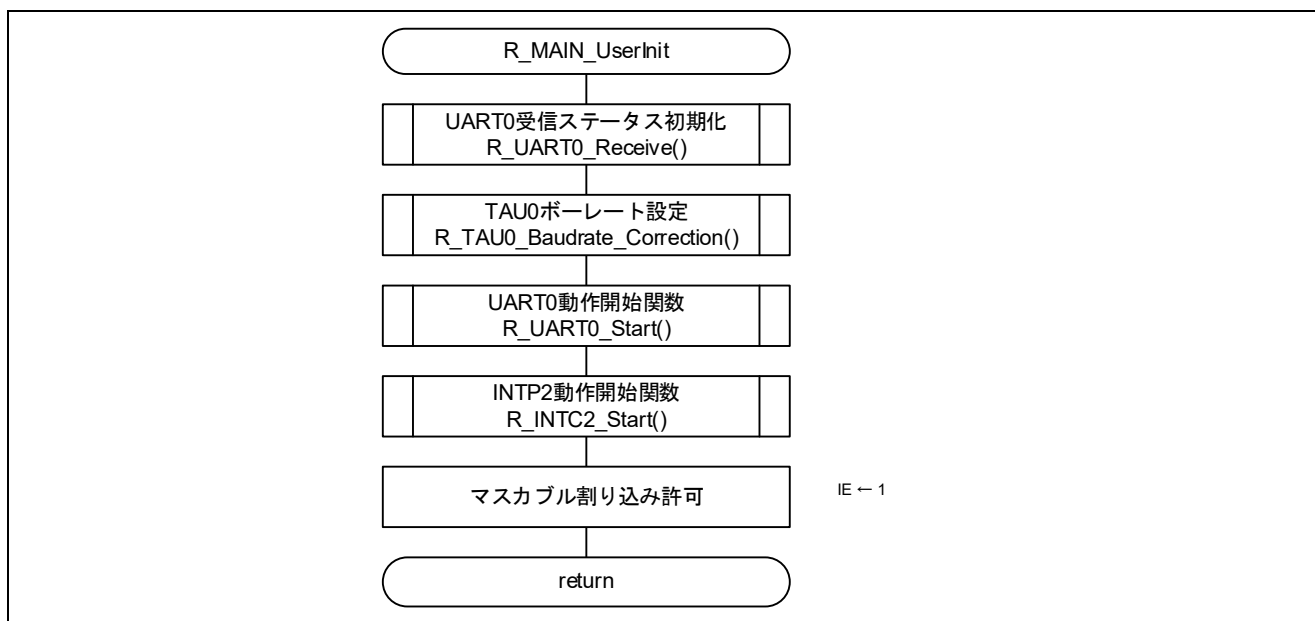


図 5-19 メイン初期設定

5.10.11 UART0 受信ステータス初期化

図 5-20 に UART0 受信ステータス初期化のフローチャートを示します。

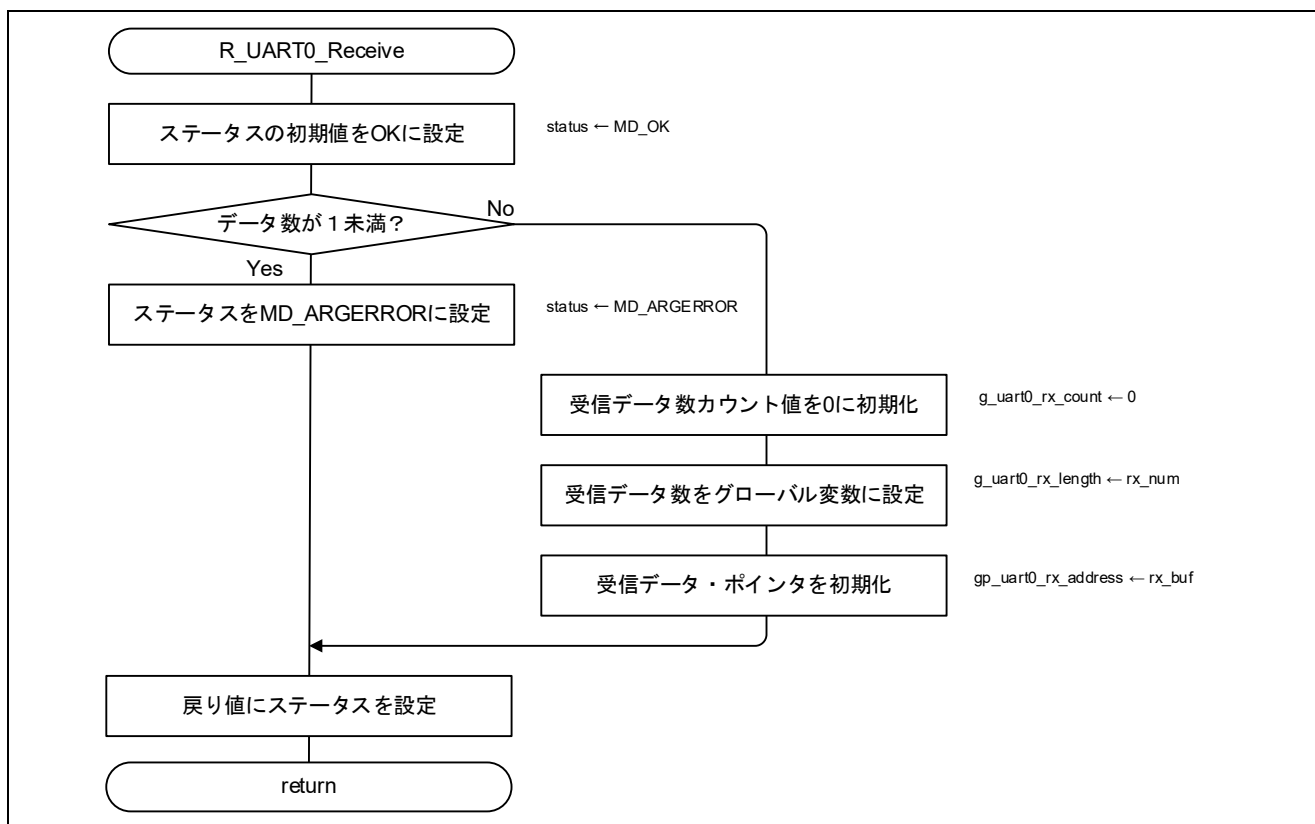


図 5-20 UART0 受信ステータス初期化

5.10.12 UART0 動作開始関数

図 5-21 に UART0 動作開始関数のフローチャートを示します。

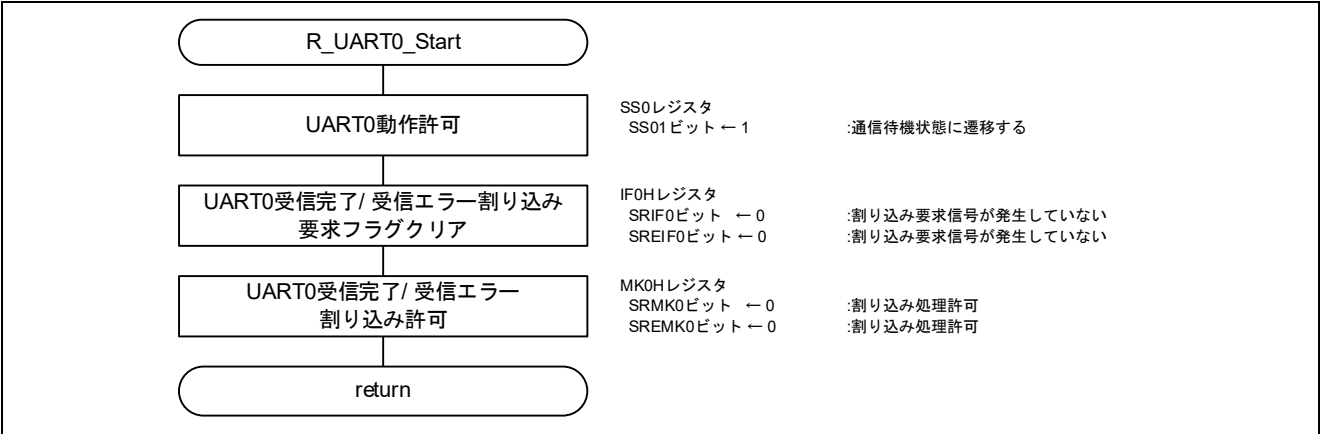


図 5-21 UART0 動作開始関数

UART0 の動作許可

- ・シリアル・チャンネル開始レジスタ 0 (SS0)
通信待機状態に設定します。

略号 : SS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	SS0	SS0
x	x	x	x	x	x	x	x	x	x	x	x	x	x	1	0

ビット 1

SS0	チャンネル n の動作開始トリガ
1	
0	トリガ動作しない
1	SEmn ビットに 1 をセットし、通信待機状態に遷移する

UART0 の受信完了/受信エラー割り込み許可

- ・割り込み要求フラグ・レジスタ(MK0H)
UART0の割り込みを許可に設定します。
- ・割り込み要求フラグ・レジスタ(IF0H)
UART0割り込み要求フラグをすべてクリアに設定します。

略号：IF0H

7	6	5	4	3	2	1	0
RTITIF	TMIF00	SREIF0	0	0	SRIF0 CSIF01 IICIF01	STIF0 CSIF00 IICIF00	PIF6
x	x	0	x	x	0	x	x

ビット 5

SREIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

ビット 2

SRIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号：MK0H

7	6	5	4	3	2	1	0
RTITMK	TMMK00	SREMK0	1	1	SRMK0 CSIMK01 IICMK01	STMK0 CSIMK00 IICMK00	PMK6
x	x	0	x	x	0	x	x

ビット 5

SREMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

ビット 2

SRMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

5.10.13 TAU0 ボーレート設定

図 5-22 に TAU0 ボーレート設定(1/2)設定のフローチャートを示します。

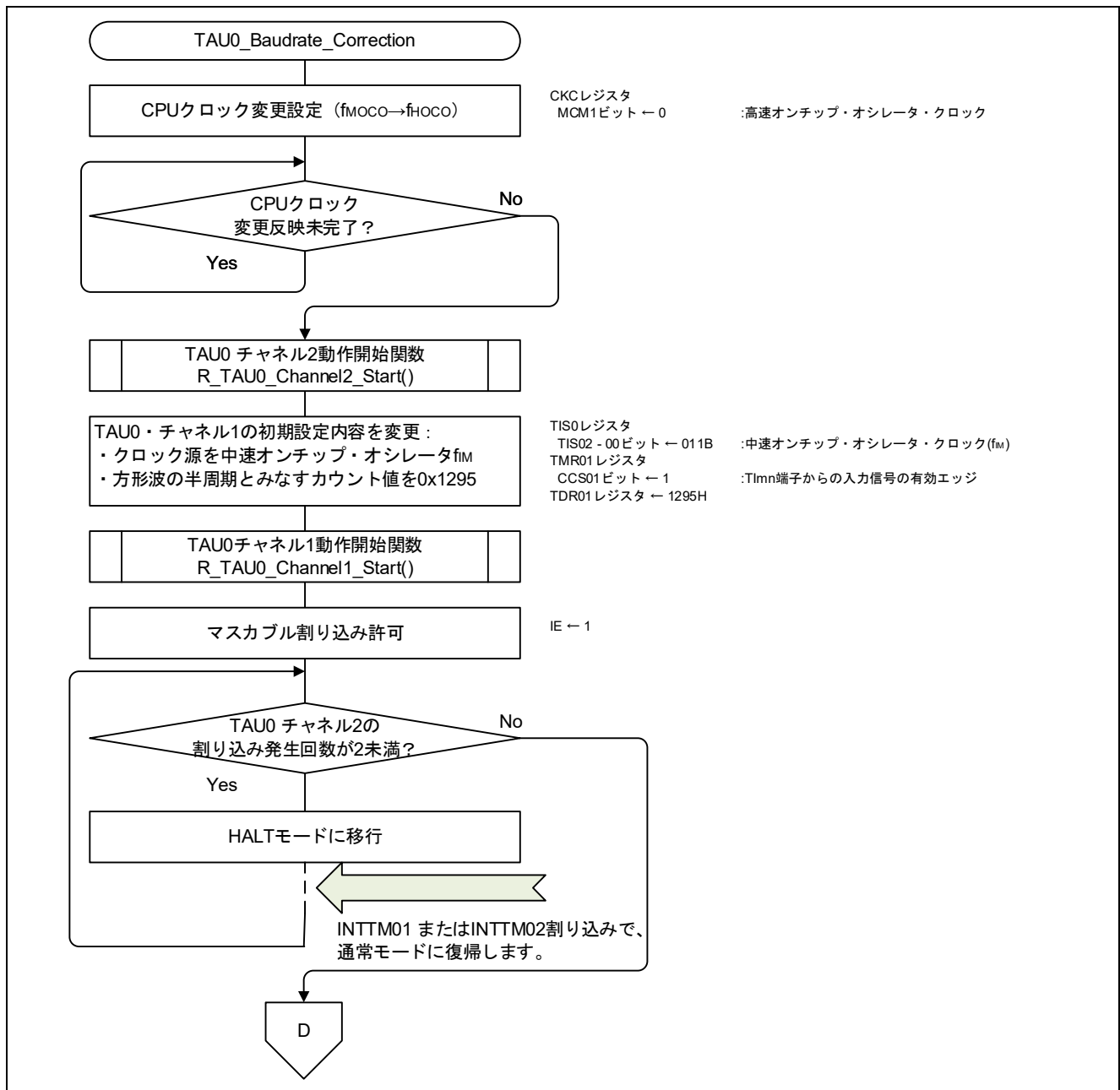


図 5-22 TAU0 ボーレート設定(1/2)

図 5-23 に TAU0 ボーレート設定(2/2)設定のフローチャートを示します。

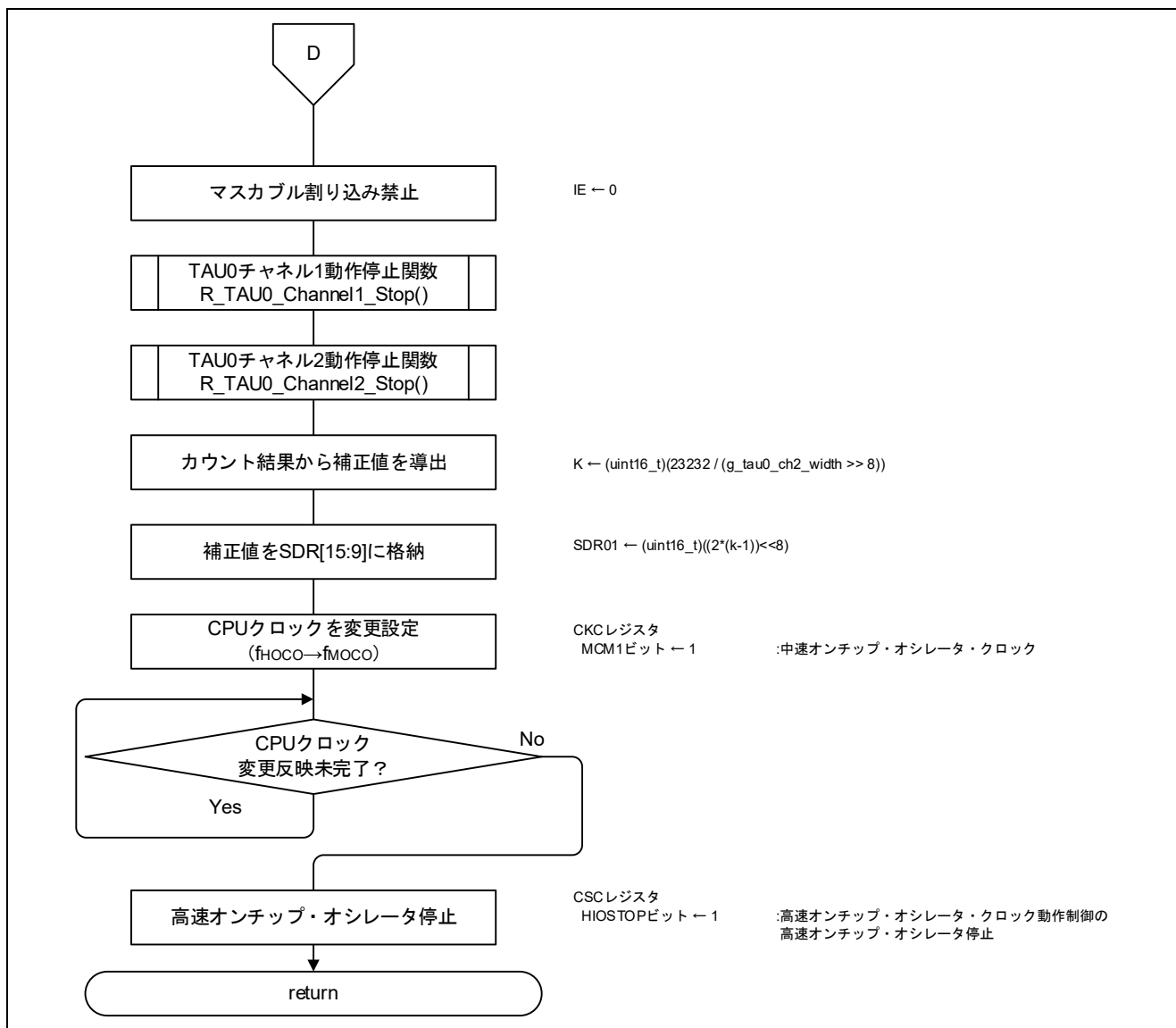


図 5-23 TAU0 ボーレート設定(2/2)

CPU クロック設定変更設定

・システム・クロック制御レジスタ(CKC)

高速から中速オンチップ・オシレータ・クロックに設定します。

略号 : CKC

7	6	5	4	3	2	1	0
CLS	CSS	MCS	MCM0	0	0	MCS1	MCM1
x	x	x	x	x	x	x	1

ビット 0

MCM1	メイン・オンチップ・オシレータ・クロック(f_{OCO})の動作制御
0	高速オンチップ・オシレータ・クロック
1	中速オンチップ・オシレータ・クロック

TAU0 チャンネル 1 のタイマ入力の設定

・タイマ入力選択レジスタ0 (TIS0)

中速オンチップ・オシレータ・クロックに設定します。

略号 : TIS0

7	6	5	4	3	2	1	0
0	0	0	TIS04	0	TIS02	TIS01	TIS00
x	x	x	x	x	0	1	1

ビット 2 - 1

TIS02	TIS01	TIS00	チャンネル 1 で使用するタイマ入力の選択
0	0	0	タイマ入力端子(TI01)の入力信号
0	0	1	ELC からのイベント入力信号
0	1	0	タイマ入力端子(TI01)の入力信号
0	1	1	中速オンチップ・オシレータ・クロック(f_{IM})
1	0	0	低速オンチップ・オシレータ・クロック(f_{IL})
1	0	1	サブシステム・クロック(f_{SUB})
上記以外			設定禁止

TAU0 チャンネル 1 のカウント・クロックの設定

- ・タイマ・モード・レジスタ 01 (TMR01)
入力信号の有効エッジに設定します。

略号 : TMR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 011	CKS 010	0	CCS 01	SPLIT 01	STS 012	STS 011	STS 010	CIS 011	CIS 010	0	0	MD 013	MD 012	MD 011	MD 010
x	x	x	1	x	x	x	x	x	x	x	x	x	x	x	x

ビット 12

CCS01	チャンネル n のカウント・クロック (f _{TCLK}) の選択
0	CKSmn0, CKSmn1 ビットで指定した動作クロック (f _{MCK})
1	Tlmn 端子からの入力信号の有効エッジ

TAU0 チャンネル 1 のコンペア値設定

- ・タイマ・データ・レジスタ 01 (TDR01)
TAU0 のチャンネル 1 のコンペア値を 1296H に設定します。

略号 : TDR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	1	0	0	1	0	1	0	0	1	0	1	1	0

5.10.14 INTP2 動作開始関数

図 5-24 に INTP2 動作開始関数のフローチャートを示します。

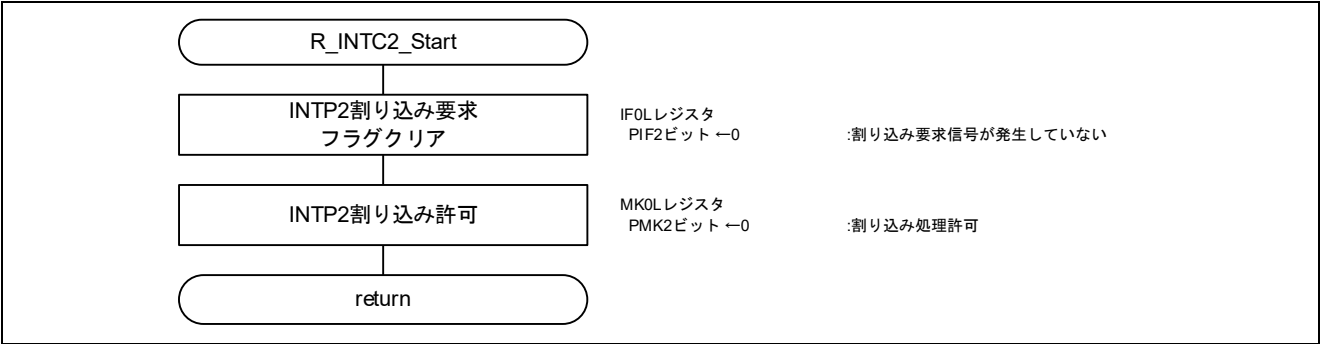


図 5-24 INTP2 動作開始関数

INTP2 割り込み許可

- ・割り込み要求フラグ・レジスタ(IF0L)
割り込み要求フラグをクリアに設定します。
- ・割り込み要求フラグ・レジスタ(MK0L)
割り込みを許可に設定します。

略号：IF0L

7	6	5	4	3	2	1	0
PIF5	PIF4	PIF3	PIF2	PIF1	PIF0	LVIIIF	WDTIIF
x	x	x	0	x	x	x	x

ビット 4

PIF2	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号：MK0L

7	6	5	4	3	2	1	0
PMK5	PMK4	PMK3	PMK2	PMK1	PMK0	LVIMK	WDTIMK
x	x	x	0	x	x	x	x

ビット 4

PMK2	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

5.10.15 TAU0 チャンネル 2 動作開始関数

図 5-25 に TAU0 チャンネル 2 動作開始関数のフローチャートを示します。



図 5-25 TAU0 チャンネル 2 動作開始関数

TAU0 チャンネル 2 の割り込み許可

- ・割り込み要求フラグ・レジスタ(IF1L)
割り込み要求フラグをクリアに設定します。
- ・割り込み要求フラグ・レジスタ(MK1L)
割り込み許可に設定します。

略号 : IF1L

7	6	5	4	3	2	1	0
0	0	TMIF03	TMIF02	TMIF01	TMIF03H	TMIF01H	FMIF
x	x	x	0	x	x	x	x

ビット 4

TMIF02	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK1L

7	6	5	4	3	2	1	0
0	0	TMMK03	TMMK02	TMMK01	TMMK03H	TMMK01H	FMMK
x	x	x	0	x	x	x	x

ビット 4

TMMK02	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

TAU0 チャンネル 2 カウント動作許可

・ タイマ・チャンネル開始レジスタ 0 (TS0)
カウント許可状態に設定します。

略号 : TS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	TSH 03	0	TSH 01	0	0	0	0	0	TS03	TS02	TS01	TS00
x	x	x	x	x	x	x	x	x	x	x	x	x	1	x	x

ビット 2

TS02	チャンネル n の動作許可(スタート)トリガ
0	トリガ動作しない
1	TEmn ビットを 1 にセットし、カウント動作許可状態になる。

5.10.16 TAU0 チャンネル 1 動作開始関数

図 5-26 に TAU0 チャンネル 1 動作開始関数のフローチャートを示します。



図 5-26 TAU0 チャンネル 1 動作開始関数

TAU0 チャンネル 1 の割り込み許可

- ・割り込み要求フラグ・レジスタ(IF1L)
割り込み要求フラグをクリアに設定します。
- ・割り込み要求フラグ・レジスタ(MK1L)
割り込み許可に設定します。

略号 : IF1L

7	6	5	4	3	2	1	0
0	0	TMIF03	TMIF02	TMIF01	TMIF03H	TMIF01H	FMIF
x	x	x	x	0	x	x	x

ビット 3

TMIF01	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK1L

7	6	5	4	3	2	1	0
0	0	TMMK03	TMMK02	TMMK01	TMMK03H	TMMK01H	FMMK
x	x	x	x	0	x	x	x

ビット 3

TMMK01	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

TAU0 チャネル 1 のタイマ出力許可

- ・タイマ出力許可レジスタ 0 (TOE0)
タイマ出力を許可に設定します。

略号 : TOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOE0 3	TOE0 2	TOE0 1	TOE0 0.
x	x	x	x	x	x	x	x	x	x	x	x	x	x	1	x

ビット 1

TOE0 1	チャンネル n のタイマ出力許可／禁止
0	タイマの出力を禁止
1	タイマの出力を許可

TAU0 チャネル 2 動作許可

- ・タイマ・チャンネル開始レジスタ 0 (TS0)
カウント許可状態に設定します。

略号 : TS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	TSH 03	0	TSH 01	0	0	0	0	0	TS03	TS02	TS01	TS00
x	x	x	x	x	x	x	x	x	x	x	x	x	x	1	x

ビット 1

TS01	チャンネル n の動作許可(スタート)トリガ
0	トリガ動作しない
1	TEmn ビットを 1 にセットし、カウント動作許可状態になる。

5.10.17 TAU0 チャンネル 1 動作停止関数

図 5-27 に TAU0 チャンネル 1 動作停止関数のフローチャートを示します。



図 5-27 TAU0 チャンネル 1 動作停止関数

TAU0 チャンネル 1 の動作禁止

- ・ タイマ・チャンネル停止レジスタ 0 (TT0)
TAU0 の動作を停止に設定します。

略号 : TT0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	TTH 03	0	TTH 01	0	0	0	0	0	TT0 3	TT0 2	TT0 1	TT0 0
x	x	x	x	x	x	x	x	x	x	x	x	x	x	1	x

ビット 1

TT 01	チャンネル n の動作停止トリガ
0	TEmn ビットを 0 にクリアし、カウント動作停止状態になる。
1	動作停止(停止トリガ発生)

TAU0 チャンネル 1 のタイマ出力禁止

- ・タイマ出力許可レジスタ 0 (TOE0)
タイマ出力を禁止に設定します。

略号 : TOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOE0 3	TOE0 2	TOE0 1	TOE0 0.
x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x

ビット 1

TOE0 1	チャンネル n のタイマ出力許可／禁止
0	タイマの出力を禁止
1	タイマの出力を許可

TAU0 チャンネル 1 の割り込み禁止

- ・割り込み要求フラグ・レジスタ (MK1L)
割り込み禁止に設定します。
- ・割り込み要求フラグ・レジスタ (IF1L)
割り込み要求フラグをクリアに設定します。

略号 : MK1L

7	6	5	4	3	2	1	0
0	0	TMMK03	TMMK02	TMMK01	TMMK03H	TMMK01H	FMMK
x	x	x	x	1	x	x	x

ビット 3

TMMK01	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号 : IF1L

7	6	5	4	3	2	1	0
0	0	TMIF03	TMIF02	TMIF01	TMIF03H	TMIF01H	FMIF
x	x	x	x	0	x	x	x

ビット 3

TMIF01	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

5.10.18 TAU0 チャンネル 2 動作停止関数

図 5-28 に TAU0 チャンネル 2 動作停止関数のフローチャートを示します。

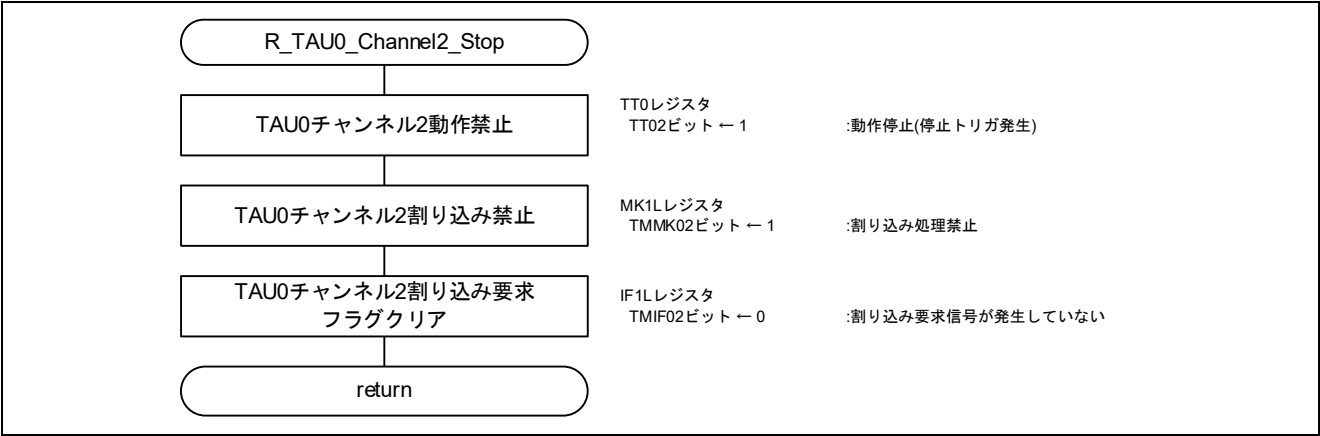


図 5-28 TAU0 チャンネル 2 動作停止関数

TAU0 チャンネル 2 の動作禁止

- ・ タイマ・チャンネル停止レジスタ 0 (TT0)
TAU0 の動作を停止に設定します。

略号 : TT0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	TTH 03	0	TTH 01	0	0	0	0	0	TT0 3	TT0 2	TT0 1	TT0 0
x	x	x	x	x	x	x	x	x	x	x	x	x	1	x	x

ビット 2

TT 02	チャンネル n の動作停止トリガ
0	TEmn ビットを 0 にクリアし、カウント動作停止状態になる。
1	動作停止(停止トリガ発生)

TAU0 チャネル 2 の割り込み禁止

- ・割り込み要求フラグ・レジスタ(MK1L)
割り込み禁止に設定します。
 - ・割り込み要求フラグ・レジスタ(IF1L)
割り込み要求フラグをクリアに設定します。
- 略号：MK1L

7	6	5	4	3	2	1	0
0	0	TMMK03	TMMK02	TMMK01	TMMK03H	TMMK01H	FMMK
x	x	x	1	x	x	x	x

ビット 4

TMMK02	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号：IF1L

7	6	5	4	3	2	1	0
0	0	TMIF03	TMIF02	TMIF01	TMIF03H	TMIF01H	FMIF
x	x	x	0	x	x	x	x

ビット 4

TMIF02	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

5.10.19 LED 点滅用ウェイト関数

図 5-29 に LED 点滅用ウェイト関数のフローチャートを示します。

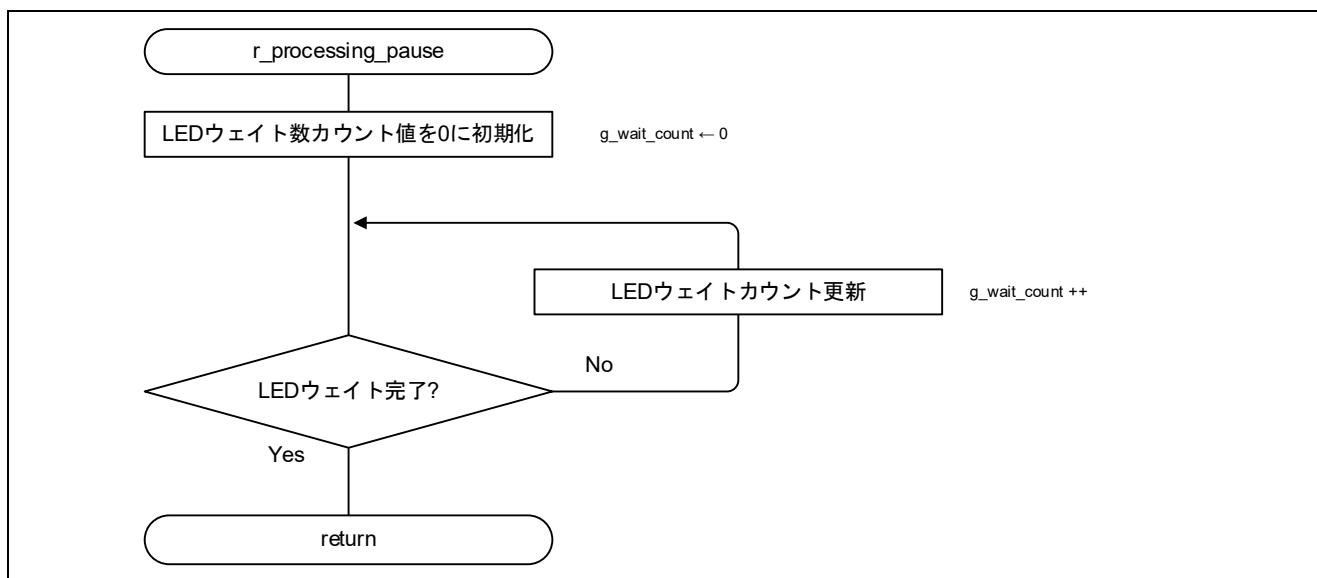


図 5-29 LED 点滅用ウェイト関数

5.10.20 TAU0 チャンネル 2 カウント完了割り込み関数

図 5-30 に TAU0 チャンネル 2 カウント完了割り込み関数のフローチャートを示します。

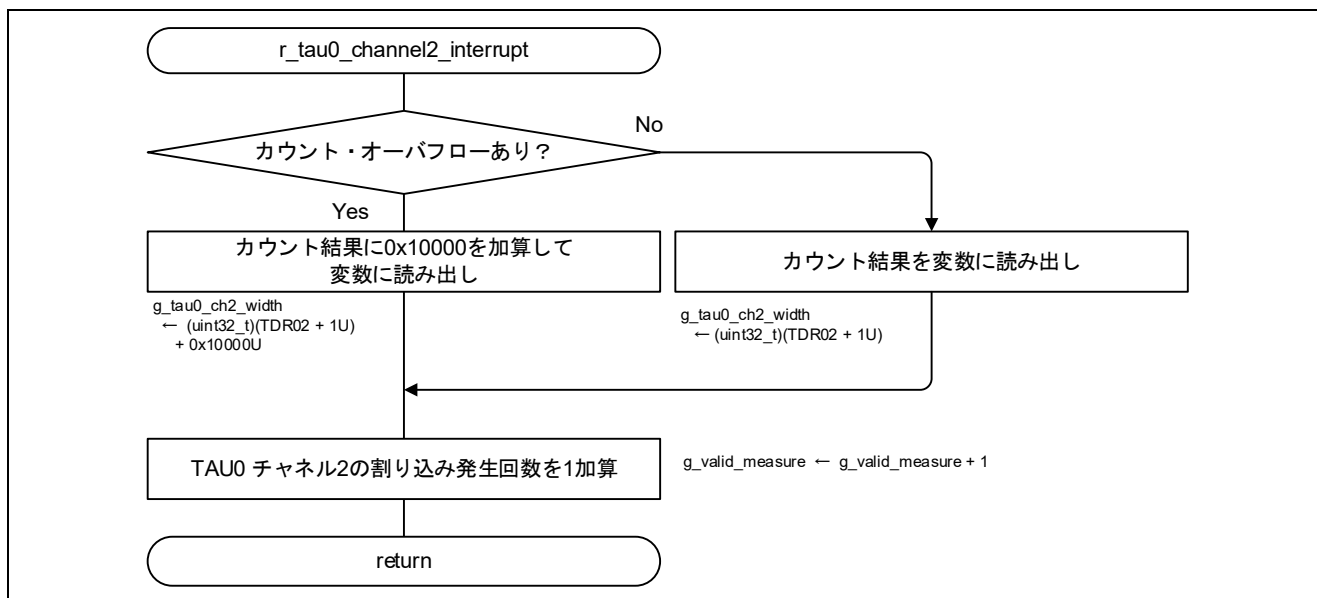


図 5-30 TAU0 チャンネル 2 カウント完了割り込み関数

5.10.21 INTP2 割り込み処理

図 5-31 に INTP2 割り込み処理のフローチャートを示します。

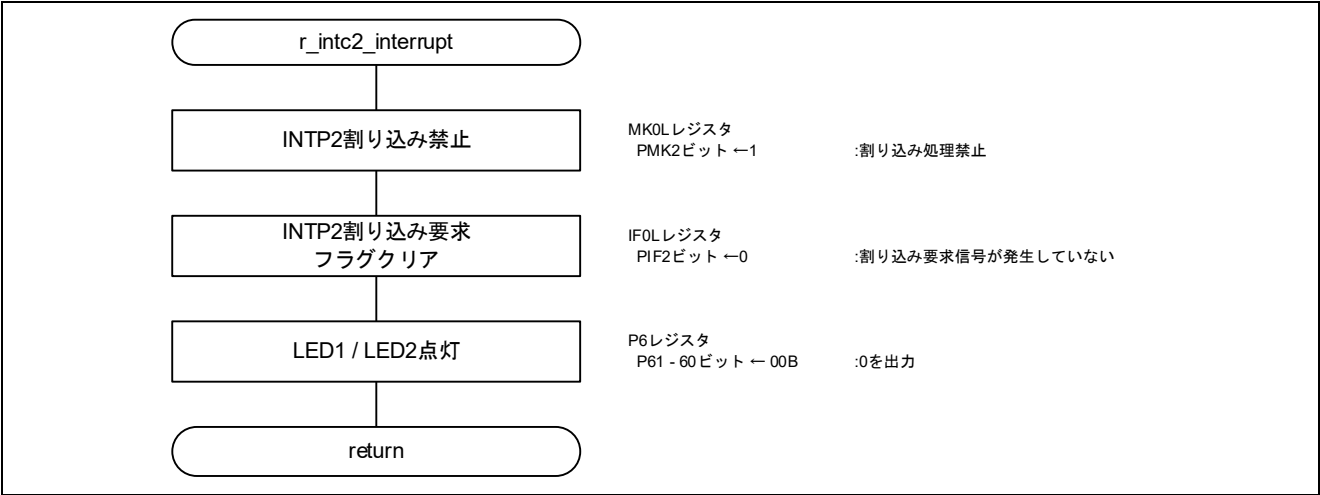


図 5-31 INTP2 割り込み処理

INTP2 割り込み禁止

- ・割り込み要求フラグ・レジスタ(MK0L)
INTPの割り込みを禁止に設定します。
- ・割り込み要求フラグ・レジスタ(IF0L)
INTPの割り込み要求フラグをクリアに設定します。

略号：MK0L

7	6	5	4	3	2	1	0
PMK5	PMK4	PMK3	PMK2	PMK1	PMK0	LVIMK	WDTIMK
x	x	x	1	x	x	x	x

ビット 4

PMK2	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号：IF0L

7	6	5	4	3	2	1	0
PIF5	PIF4	PIF3	PIF2	PIF1	PIF0	LVIIIF	WDTIIF
x	x	x	0	x	x	x	x

ビット 4

PIF2	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

5.10.22 UART0 受信完了割り込み処理

図 5-32 に UART0 受信完了割り込み処理のフローチャートを示します。

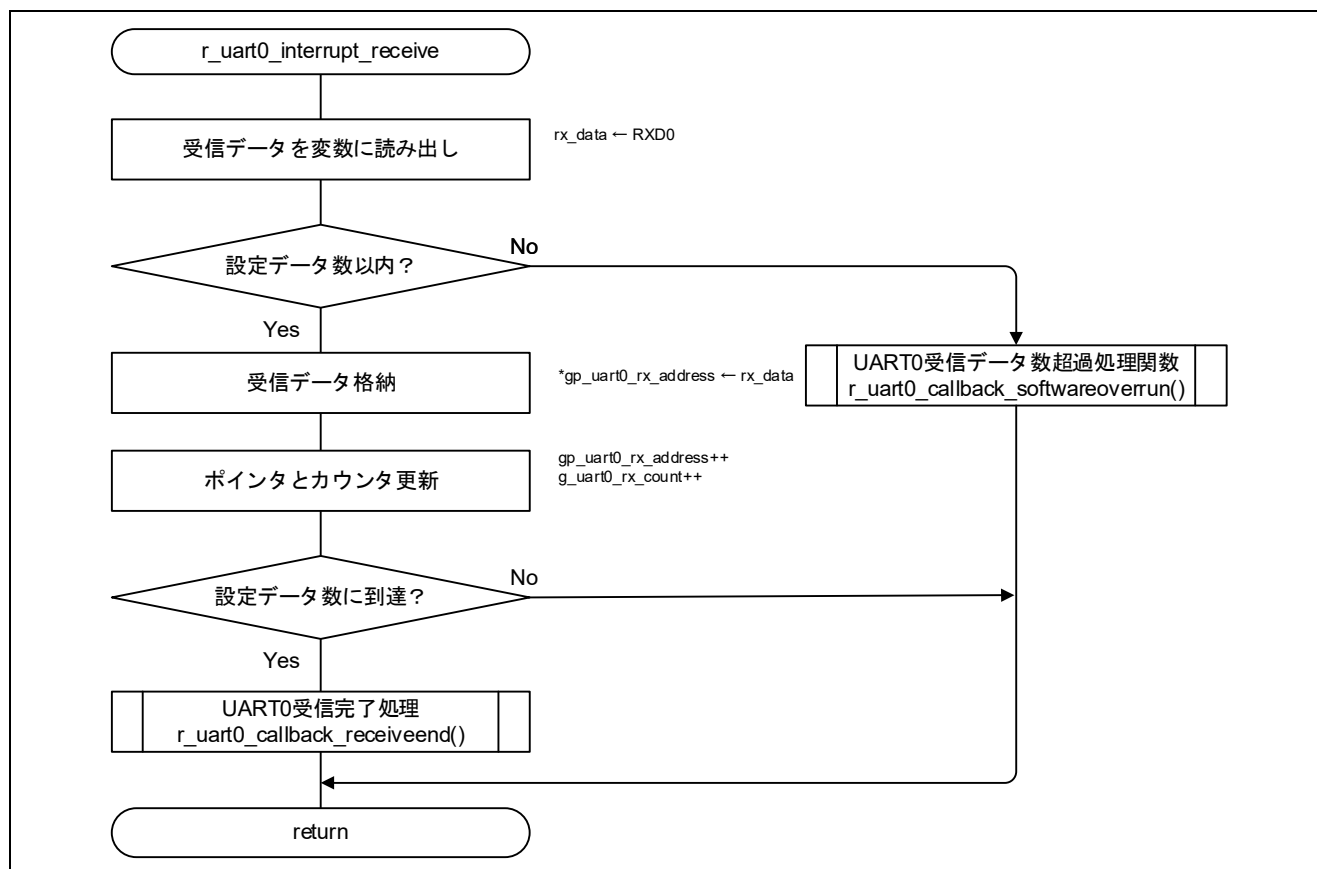


図 5-32 UART0 受信完了割り込み処理

5.10.23 UART0 受信データ数超過処理関数

図 5-33 に UART0 受信データ数超過処理関数のフローチャートを示します。

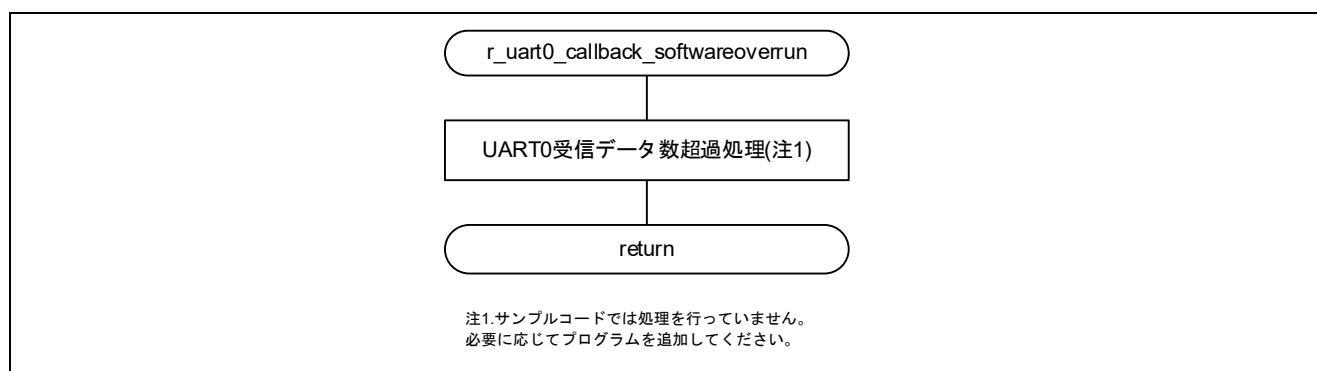


図 5-33 UART0 受信データ数超過処理関数

5.10.24 UART0 受信完了処理

図 5-34 に UART0 受信完了処理のフローチャートを示します。

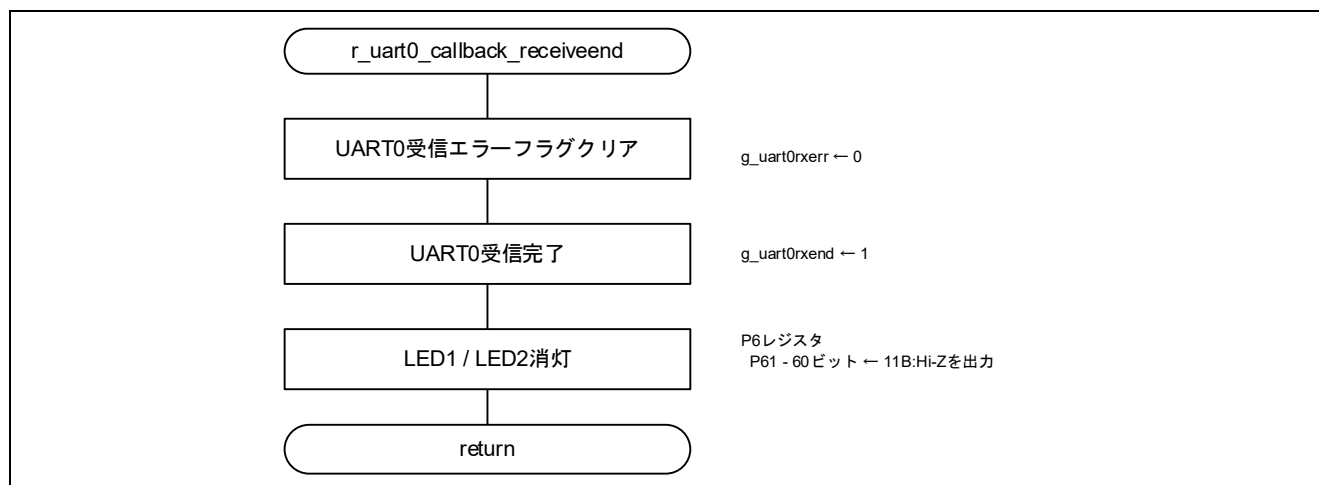


図 5-34 UART0 受信完了処理

5.10.25 UART0 エラー割り込み関数

図 5-35 に UART0 エラー割り込み関数のフローチャートを示します。

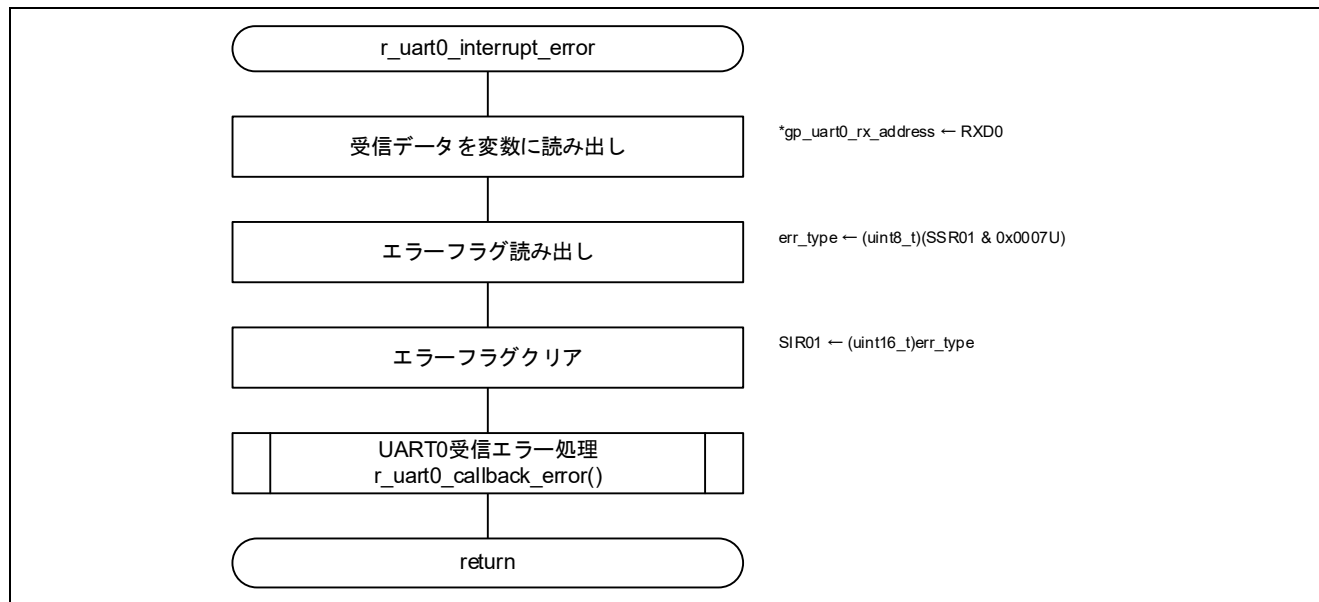


図 5-35 UART0 エラー割り込み関数

5.10.26 UART0 受信エラー処理

図 5-36 に UART0 受信エラー処理のフローチャートを示します。

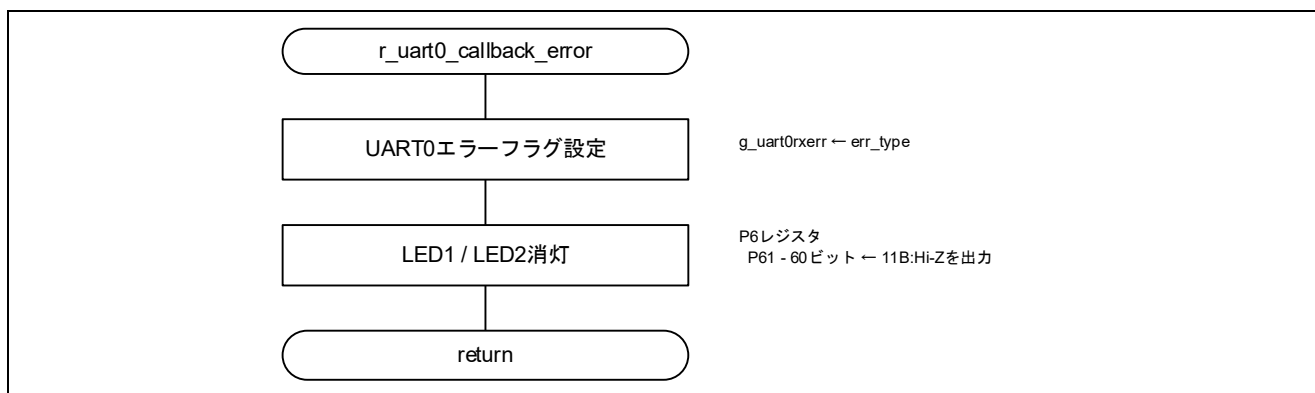


図 5-36 UART0 受信エラー処理

6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

7. 参考ドキュメント

RL78/I1D ユーザーズマニュアル ハードウェア編 (R01UH0474JJ)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015JJ)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2022.06.24	-	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違くと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。